



(12) BẢN MÔ TẢ SÁNG CHẾ THUỘC BẰNG ĐỘC QUYỀN SÁNG CHẾ

(19) Cộng hòa xã hội chủ nghĩa Việt Nam (VN)
CỤC SỞ HỮU TRÍ TUỆ

(11)



1-0025884

(51)⁷ G11C 16/08

(13) B

(21) 1-2016-03085

(22) 31/01/2014

(86) PCT/US2014/014014 31/01/2014

(87) WO2015/116129 06/08/2015

(45) 26/10/2020 391

(43) 25/01/2017 346A

(73) HEWLETT-PACKARD DEVELOPMENT COMPANY, L.P. (US)

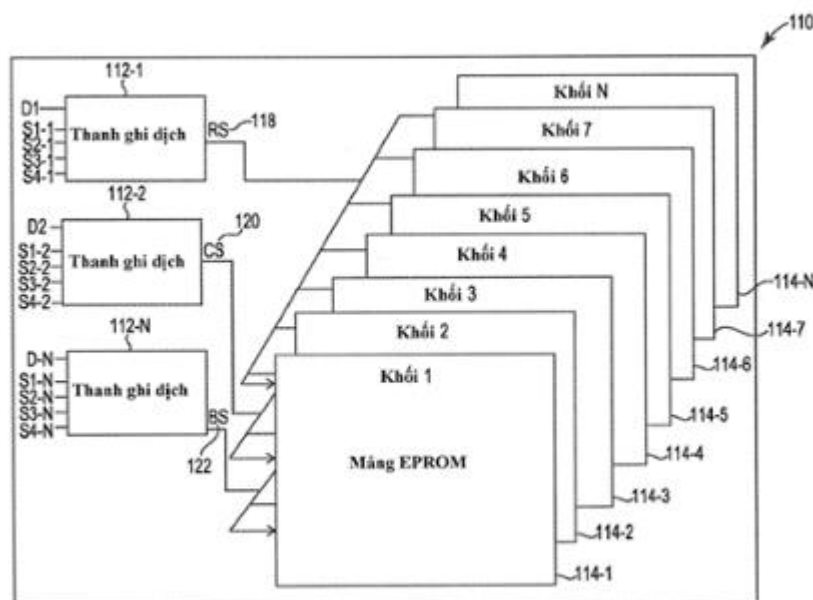
Hewlett-Packard Development Company, L.P., 11445 Compaq Center Drive West,
Houston, Texas 77070, United States of America

(72) NG, Boon Bing (MY); GOY, Hang Ru (SG).

(74) Công ty Luật TNHH T&G (TGVN)

(54) THIẾT BỊ NHỚ DÙNG CHO ĐẦU IN VÀ PHƯƠNG PHÁP ĐỊNH ĐỊA CHỈ ĐƠN VỊ NHỚ CHỈ ĐỌC, LẬP TRÌNH ĐƯỢC, XÓA ĐƯỢC DÙNG CHO ĐẦU IN

(57) Sáng chế đề cập tới hệ thống để định địa chỉ cho bộ nhớ chỉ đọc lập trình được, xóa được (erasable programmable read only memory - EPROM) có thể chứa nhiều khối EPROM, các thanh ghi dịch tín hiệu dữ liệu chọn hàng, tín hiệu dữ liệu chọn cột, và tín hiệu dữ liệu chọn khối. Sáng chế còn đề cập đến phương pháp định địa chỉ cho bộ nhớ chỉ đọc lập trình được, xóa được (erasable programmable read only memory -EPROM).



Lĩnh vực kỹ thuật được đề cập

Sáng chế này đề cập tới thiết bị nhớ dùng cho đầu in và phương pháp định địa chỉ ba chiều của đơn vị nhớ của bộ nhớ chỉ đọc lập trình được, xóa được (erasable programmable read only memory - EPROM) của đầu in được tích hợp.

Tình trạng kỹ thuật của sáng chế

Bộ nhớ là thành phần quan trọng để lưu giữ thông tin trong hệ thống. Có thể thu được bộ nhớ bằng cách tạo và duy trì nhiều trạng thái khác nhau, như “0” và “1.” Bộ nhớ chỉ đọc lập trình được, xóa được (erasable programmable read only memory - EPROM) là một loại bộ nhớ bất khả biến chứa mảng các tranzito cổng nối được lập trình riêng rẽ lưu giữ các đơn vị nhớ (tức là, các bit) được lập trình bởi khả năng dẫn của các tranzito lưu giữ.

Các đầu in được tích hợp (Intergrated print head - IPH) có thể chứa bộ nhớ. Bộ nhớ IPH có thể được sử dụng để lưu thông tin như ID Pen, ID duy nhất (Unique ID), số nối tiếp tương tự (Analog Serial Number - ASN), thông tin an ninh, và thông tin tăng cường đặc tính IPH khác.

Bản chất kỹ thuật của sáng chế

Theo phương án thực hiện thứ nhất, sáng chế đề xuất thiết bị nhớ dùng cho đầu in bao gồm: các khối nhớ chỉ đọc lập trình được, xóa được (erasable programmable read only memory - EPROM), mà mỗi khối chứa mảng bộ nhớ EPROM, trên đầu in được tích hợp; và các thanh ghi dịch mà mỗi thanh được kết nối tới nhiều khối EPROM, để tạo ra địa chỉ EPROM ba chiều chứa: tín hiệu dữ liệu chọn hàng chỉ rõ phần hàng của địa chỉ EPROM ba chiều, tín hiệu dữ liệu chọn cột chỉ rõ phần cột của địa chỉ EPROM ba chiều, và tín hiệu dữ liệu chọn khối chỉ rõ khối EPROM trong

nhiều khối EPROM được kết hợp với tín hiệu dữ liệu chọn hàng và tín hiệu dữ liệu chọn cột.

Theo phương án thực hiện thứ hai, sáng chế đề xuất hệ thống bao gồm: các khối nhớ chỉ đọc lập trình được, xóa được (erasable programmable read only memory - EPROM), mỗi khối chứa mảng bộ nhớ EPROM, trên thiết bị in; các thanh ghi dịch có đầu vào dữ liệu nối tiếp và nhiều đầu ra song song, trong đó mỗi thanh trong các thanh ghi dịch được kết nối tới nhiều khối EPROM; tín hiệu dữ liệu chọn hàng, tương ứng với thanh ghi dịch thứ nhất trong các thanh ghi dịch để chỉ rõ phần hàng của địa chỉ EPROM ba chiều; tín hiệu dữ liệu chọn cột, tương ứng với thanh ghi dịch thứ hai trong các thanh ghi dịch để chỉ rõ phần cột của địa chỉ EPROM ba chiều; và tín hiệu dữ liệu chọn khối, tương ứng với thanh ghi dịch thứ ba trong các thanh ghi dịch để chỉ rõ khối EPROM, trong nhiều khối EPROM, phần của địa chỉ EPROM ba chiều.

Theo phương án thực hiện thứ ba, sáng chế đề xuất phương pháp định địa chỉ ba chiều của khối nhớ từ bộ nhớ chỉ đọc lập trình được, xóa được (erasable programmable read only memory - EPROM) của đầu in được tích hợp, phương pháp bao gồm bước: nhận nhiều tín hiệu đầu vào tại các thanh ghi dịch trong đó, nhiều tín hiệu đầu vào chứa tín hiệu chọn để nạp trước và tăng thanh ghi dịch trong các thanh ghi dịch và tín hiệu dữ liệu; tạo ra tín hiệu dữ liệu chọn hàng tại thanh ghi dịch thứ nhất trong các thanh ghi dịch chỉ rõ phần hàng của địa chỉ EPROM ba chiều; tạo ra tín hiệu dữ liệu chọn cột tại thanh ghi dịch thứ hai trong các thanh ghi dịch chỉ rõ phần cột của địa chỉ EPROM ba chiều; tạo ra tín hiệu chọn khối tại thanh ghi dịch trong các thanh ghi dịch chỉ rõ khối EPROM, trong nhiều khối EPROM, được kết hợp với tín hiệu dữ liệu chọn hàng và tín hiệu dữ liệu chọn cột; và định địa chỉ đơn vị nhớ EPROM riêng rẽ trong ba chiều dựa trên tín hiệu dữ liệu chọn hàng, tín hiệu dữ liệu chọn cột, và tín hiệu chọn khối.

Mô tả vắn tắt các hình vẽ

Fig.1 là giản đồ của ví dụ của thiết bị nhớ dùng cho đầu in theo phân bố lộ sáng chế này.

Fig.2A là bảng minh họa ví dụ của mẫu định địa chỉ ba chiều cho EPROM theo phân bố lộ sáng chế này.

Fig.2B là bảng minh họa ví dụ của mẫu định địa chỉ song song ba chiều cho EPROM theo phần bộc lộ sáng chế này.

Fig.3 là lưu đồ của ví dụ của phương pháp định địa chỉ ba chiều của đơn vị nhớ EPROM của đầu in được tích hợp.

Mô tả chi tiết sáng chế

Các đầu in được tích hợp (Integrated print head - IPH) có thể sử dụng nhiều công nghệ nhớ khác nhau. Ví dụ, các IPH có thể sử dụng kỹ thuật bộ nhớ dây chảy kim loại để lưu giữ thông tin. Tuy nhiên, bộ nhớ chỉ đọc lập trình được, xóa được (erasable programmable read only memory - EPROM) tạo ra nhiều lợi ích hơn kỹ thuật dây chảy kim loại ở chỗ nó yêu cầu kích cỡ tranzito bộ chọn EPROM tương đối nhỏ hơn cho, và không cần lực cơ học phá hủy tiềm tàng trong việc lập trình EPROM, và không thể nhận diện tình trạng của nó dưới việc quan sát trực quan EPROM.

Khả năng của nền tảng IPH để áp dụng các chức năng có thể bị hạn chế bởi lượng bộ nhớ mà nó có (tức là, nhiều đơn vị nhớ có thể định địa chỉ được mà bộ nhớ lưu giữ). Nghĩa là, nhiều thông tin hơn có thể được lưu giữ trên IPH, nhiều đặc điểm hơn có thể được áp dụng trên IPH. Số đơn vị nhớ có thể định địa chỉ được (tức là các bit) cho IPH có thể bị hạn chế bởi nhiều thông số.

Việc định địa chỉ IPH EPROM truyền thống được hoàn thành sử dụng việc định địa chỉ trực tiếp. Việc định địa chỉ trực tiếp sử dụng tín hiệu dữ liệu độc lập cho từng khối của EPROM. Kết quả là, việc định địa chỉ trực tiếp yêu cầu một thanh ghi (tức là, thanh ghi dịch) cho mỗi khối EPROM để định địa chỉ các đơn vị nhớ EPROM của khối EPROM tương ứng.

Lượng vùng silic (silicon - Si) cố định sẵn có đối với thanh ghi đã cho và EPROM được kết hợp có thể bị giới hạn bởi nhiều thông số. Ví dụ, các ràng buộc kích thước bị ấn định bởi kích cỡ và/hoặc chức năng của IPH có thể hoạt động dẫn đến sự giới hạn lượng vùng Si cố định sẵn có. Ngoài ra, các ràng buộc giá thành được kết hợp với việc sản xuất IPH đã cho có thể giới hạn lượng vùng Si cố định sẵn có đối với thanh ghi của nó và khối EPROM tương ứng của nó. Các giới hạn lượng vùng Si cố

định ở IPH chuyển thành các giới hạn thanh ghi IPH và khối EPROM, mà theo cách tương ứng lại chuyển thành các ràng buộc đơn vị nhớ có thể định địa chỉ được.

Các ví dụ của phần bộc lộ sáng chế này chứa thiết bị nhớ dùng cho đầu in sử dụng mẫu định địa chỉ ba chiều cho EPROM cùng với hệ thống và phương pháp định địa chỉ ba chiều cho đơn vị nhớ EPROM. Thiết bị nhớ dùng cho đầu in, hệ thống và phương pháp có thể sử dụng các thanh ghi dịch mà mỗi thanh được kết nối tới nhiều khối EPROM, để tạo ra địa chỉ EPROM ba chiều. Địa chỉ EPROM ba chiều có thể chứa tín hiệu dữ liệu chọn hàng, tín hiệu dữ liệu chọn cột, và tín hiệu dữ liệu chọn khối. Tín hiệu dữ liệu chọn hàng có thể chỉ rõ phân hàng của địa chỉ đơn vị nhớ EPROM riêng rẽ, tín hiệu chọn cột có thể chỉ rõ phân cột của địa chỉ EPROM riêng rẽ, và tín hiệu chọn khối có thể chỉ rõ khối EPROM trong nhiều khối EPROM được kết hợp với địa chỉ đơn vị nhớ EPROM riêng rẽ được chỉ rõ bởi các thanh ghi dịch thứ nhất và thứ hai. Kết quả là, các ví dụ của phần bộc lộ sáng chế này sử dụng địa chỉ EPROM ba chiều có thể định địa chỉ các đơn vị nhớ EPROM trong một số lớn hơn các khối EPROM trong khi sử dụng ít bất động sản Si hơn (tức là, ít các thanh ghi dịch do từng khối EPROM không yêu cầu thanh ghi dịch tương ứng để định địa chỉ nó) hơn là các phương pháp truyền thống.

Fig.1 minh họa ví dụ của thiết bị nhớ dùng cho đầu in 110 theo phần bộc lộ sáng chế này. Thiết bị nhớ dùng cho đầu in 110 có thể được tích hợp vào trong thiết kế IPH bất kỳ. Ví dụ, thiết bị nhớ dùng cho đầu in 110 có thể là phần của IPH mực phun có đầu in được tích hợp vào trong hộp mực. IPH được kết hợp với thiết bị nhớ dùng cho đầu in 110 có thể chứa, ví dụ, vỏ, buồng in, nhiều đầu vào và đầu ra trong kết nối chất lỏng với buồng in, nhiều điện trở đốt, các tiếp điểm điện và bộ điều khiển. Bộ điều khiển có thể chứa thiết bị nhớ dùng cho đầu in 110.

Thiết bị nhớ dùng cho đầu in 110 có thể chứa các thanh ghi dịch 112-1, ..., 112-N. Mặc dù ba thanh ghi dịch 112-1, ..., 112-N được minh họa trên Fig.1, nhưng sáng chế không bị hạn chế vào đó. Ví dụ, số thanh ghi dịch 112-1, ..., 112-N có thể là số thanh ghi dịch bất kỳ nằm trong các ràng buộc của bất động sản Si sẵn có.

Theo một số ví dụ, mỗi thanh ghi trong các thanh ghi dịch 112-1, ..., 112-N có thể chứa lớp xếp của các mạch bập bênh với hai trạng thái ổn định, chia sẻ đồng hồ

thời gian chung. Mỗi mạch bậc bênh có thể được kết nối tới đầu vào dữ liệu của mạch bậc bênh tiếp theo trong dạng xếp chồng, tạo thành mạch dịch chuyển mảng bit được lưu bằng cách dịch chuyển dữ liệu nhận được tại đầu vào của nó và dịch chuyển ra bit cuối cùng trong mảng tại mỗi lần chuyển tiếp của đầu vào đồng hồ. Mỗi mạch bậc bênh của thanh ghi dịch có thể được đề cập tới như là một mức. Các thanh ghi dịch 112-1, ..., 112-N có thể chứa nhiều mức. Ví dụ, các thanh ghi dịch có thể chứa tám mức như được mô tả trên Fig.1.

Các thanh ghi dịch 112-1, ..., 112-N có thể là loại thanh ghi dịch bất kỳ. Ví dụ, mỗi thanh ghi trong các thanh ghi dịch 112-1, ..., 112-N có thể là thanh ghi dịch vào nối tiếp ra song song.

Các thanh ghi dịch 112-1, ..., 112-N có thể chấp nhận nhiều tín hiệu đầu vào (tức là, các tín hiệu chọn S1-1, ..., S4-N, các tín hiệu dữ liệu D1, ..., D-N, v.v.) thông qua số đường vào bất kỳ. Các tín hiệu chọn S1-1, ..., S4-N có thể được sử dụng để nạp trước và tăng thanh ghi dịch 112-1, ..., 112-N nhận các tín hiệu chọn S1-1, ..., S4-N. Ví dụ, thanh ghi dịch 112-1 có thể được tăng bởi việc tạo xung lặp lại các tín hiệu chọn S1-1, ..., S4-1 trong đó mỗi chu kỳ qua bốn tín hiệu chọn S1-1, ..., S4-1 sẽ làm cho thanh ghi dịch 112-1 tăng bởi một mức. Các tín hiệu chọn S1-1, ..., S4-N có thể là các tín hiệu độc lập hoặc tín hiệu chung. Ví dụ, các tín hiệu chọn S1-1, S1-2, S1-N có thể là tín hiệu chung thay cho các tín hiệu riêng rẽ. Điều tương tự cũng đúng cho các tín hiệu chọn S2-1, S2-2, S2-N, các tín hiệu chọn S3-1, S3-2, S3-N, và các tín hiệu chọn S4-1, S4-2, S4-N.

Các tín hiệu dữ liệu D1, ..., D-N có thể phục vụ như là các tín hiệu khởi tạo và có thể liên lạc các địa chỉ hàng và cột của đơn vị nhớ EPROM. Dữ liệu được nhập bởi các tín hiệu D1, ..., D-N có thể được gán tùy ý cho thanh ghi bất kỳ trong các thanh ghi dịch 112-1, ..., 112-N sao cho thanh ghi dịch cụ thể 112-1, ..., 112-N không bị hạn chế vào việc nhận loại tín hiệu dữ liệu cụ thể.

Mỗi thanh ghi trong các thanh ghi dịch 112-1, ..., 112-N có thể được kết nối tới các khối nhớ 114-1, ..., 114-N. Số bất kỳ các khối nhớ 114-1, ..., 114-N đều có thể được sử dụng. Tuy nhiên, các khối nhớ 114-1, ..., 114-N của thiết bị nhớ dùng cho đầu in 110 có thể bị hạn chế bởi các thanh ghi dịch 112-1, ..., 112-N và nhiều mức và

các chu kỳ của từng thanh ghi trong các thanh ghi dịch 112-1, ..., 112-N do việc định địa chỉ số các khối nhớ 114-1, ..., 114-N chứa đủ các thanh ghi dịch/các mức thanh ghi dịch/các chu kỳ thanh ghi dịch để phân biệt giữa các đơn vị nhớ trong các khối nhớ 114-1, ..., 114-N.

Mỗi khối nhớ 114-1, ..., 114-N có thể là mảng của các đơn vị nhớ EPROM có thể định địa chỉ được (tức là, các bit, v.v.). Khối nhớ 114-1, ..., 114-N có thể là mảng EPROM có kích cỡ bất kỳ với số bất kỳ các địa chỉ đơn vị nhớ EPROM riêng rẽ. Ví dụ, khối nhớ 114-1, ..., 114-N theo logic có thể là mảng EPROM của tám hàng nhân với tám cột tạo thành sáu mươi tư đơn vị nhớ EPROM có thể định địa chỉ được riêng rẽ. Bố trí logic và số các bit có thể định địa chỉ được có thể bị hạn chế bởi nhiều mức và các chu kỳ của từng thanh ghi trong các thanh ghi dịch 112-1, ..., 112-N do việc định địa chỉ nhiều đơn vị nhớ EPROM định địa chỉ được riêng rẽ chứa việc có đủ các mức thanh ghi dịch/các chu kỳ thanh ghi dịch để phân biệt giữa chúng.

Mỗi thanh ghi dịch 112-1, ..., 112-N có thể tạo ra nhiều đầu ra (ví dụ, tín hiệu chọn hàng (row select - RS) 118, tín hiệu chọn cột (column select CS) 120, tín hiệu chọn khối (bank select - BS) 122). Mặc dù Fig.1 minh họa các tín hiệu RS 118, CS 120, và BS 122 đang được tạo ra từ các thanh ghi dịch 112-1, ..., 112-N tách biệt, nhưng phần bộc lộ sáng chế này không bị hạn chế vào đó. Nhiều hơn một tín hiệu có thể được tạo ra từ thanh ghi dịch riêng rẽ trong các thanh ghi dịch 112-1, ..., 112-N. Ví dụ, nếu mỗi khối trong các khối nhớ 114-1, ..., 114-N được chứa trong mảng EPROM theo logic bao gồm tám hàng nhân với tám cột tạo thành sáu mươi tư đơn vị nhớ EPROM có thể định địa chỉ được riêng rẽ và mỗi thanh ghi dịch 112-1, ..., 112-N là thanh ghi dịch mười sáu mức 112-1, ..., 112-N, thì thanh ghi dịch cụ thể (tức là, thanh ghi dịch 112-1) có thể tạo ra cả tín hiệu RS 118 và CS 120 đủ để định địa chỉ hàng và cột của đơn vị nhớ EPROM định địa chỉ được của mảng bất kỳ trong các mảng khi được ghép cặp với tín hiệu BS 122. Quan hệ giữa nhiều mức của thanh ghi dịch 112-1, ..., 112-N và nhiều đơn vị nhớ EPROM có thể định địa chỉ được riêng rẽ có thể xác định bao nhiêu tín hiệu mà thanh ghi dịch cụ thể (tức là, thanh ghi dịch 112-1) có thể tạo ra. Miễn là thanh ghi dịch cụ thể (tức là, thanh ghi dịch 112-1) chứa đủ các mức để định địa chỉ cả phần cột và phần hàng của địa chỉ đơn vị nhớ EPROM của

mảng bất kỳ trong các mảng EPROM trong các khối nhớ 114-1, ..., 114-N khi được ghép cặp với tín hiệu BS 122, thì sau đó thanh ghi dịch cụ thể (tức là, thanh ghi dịch 112-1) có thể tạo ra cả tín hiệu RS 118 và tín hiệu CS 120.

Tín hiệu dữ liệu D1 có thể được sử dụng để tạo ra tín hiệu RS 118. Tín hiệu RS 118 có thể nhận diện phần hàng logic của địa chỉ của đơn vị nhớ EPROM có thể được định địa chỉ độc lập nằm trong mảng bất kỳ trong số các mảng EPROM của các khối nhớ 114-1, ..., 114-N. Tín hiệu RS 118 có thể được tạo ra bằng cách áp dụng tín hiệu dữ liệu D1 trong suốt chu kỳ cụ thể của tín hiệu chọn cụ thể S1-1, ... S4-N.

Tín hiệu dữ liệu D2 có thể được sử dụng để tạo ra tín hiệu CS 120. Tín hiệu CS 120 có thể nhận diện phần cột logic của địa chỉ của đơn vị nhớ EPROM có thể được định địa chỉ độc lập nằm trong mảng bất kỳ trong số các mảng EPROM của các khối nhớ 114-1, ..., 114-N. Tín hiệu CS 120 có thể được tạo ra bằng cách áp dụng tín hiệu dữ liệu D2 trong suốt chu kỳ cụ thể của tín hiệu chọn cụ thể S1-1, ... S4-N trong thanh ghi dịch cụ thể 112-2.

Tín hiệu dữ liệu D-N có thể được sử dụng để tạo ra tín hiệu BS 122. Tín hiệu BS 122 có thể nhận diện khối nhớ cụ thể trong các khối nhớ 114-1, ..., 114-N nằm trong đơn vị nhớ EPROM có thể định được địa chỉ một cách độc lập hiện có theo logic hoặc theo vật lý. Khi tín hiệu BS 122 được ghép cặp với tín hiệu RS 118 và tín hiệu CS 120, địa chỉ đơn vị nhớ EPROM ba chiều sẽ được chỉ rõ. Nghĩa là, tín hiệu RS 118 và tín hiệu CS 120 thể hiện địa chỉ EPROM hai chiều chỉ rõ hàng logic (tức là, tín hiệu RS 118) và cột logic (tức là, CS 120) là có thể áp dụng được trong việc định địa chỉ đơn vị nhớ EPROM trong khối bất kỳ trong các khối nhớ EPROM 114-1, ..., 114-N. Tín hiệu BS 122 đưa ra chiều thứ ba cho địa chỉ EPROM chỉ rõ khối nhớ 114-1, ..., 114-N nào mà tín hiệu RS 118 và tín hiệu CS 120 được định địa chỉ tới. Theo nhiều phương án thực hiện, tín hiệu BS 122 có thể chỉ rõ khối nhớ đơn trong các khối nhớ 114-1, ..., 114-N.

Theo cách khác, tín hiệu BS 122 có thể chỉ rõ nhiều hơn một khối trong các khối nhớ 114-1, ..., 114-N cho phép việc định địa chỉ EPROM ba chiều song song. Ví dụ, D-N có thể được áp dụng trong suốt nhiều chu kỳ của tín hiệu chọn S1, ..., S4 để định

địa chỉ cho hàng và cột được cụ thể hóa trong nhiều hơn một khối trong các khối nhớ 114-1, ..., 114-N theo cách song song.

Tín hiệu RS 118, tín hiệu CS 120, và tín hiệu BS 122 có thể được nhập vào bởi tranzito tương ứng. Ví dụ, tín hiệu RS 118 có thể được nhập vào bởi tranzito RS, tín hiệu CS 120 bởi tranzito CS, và tín hiệu BS 122 bởi tranzito BS. Các tranzito RS, CS và BS có thể là các tranzito NMOS. Các tranzito RS, CS, và BS có thể được sắp xếp theo cách bất kỳ cho phép tạo ra địa chỉ EPROM ba chiều. Ví dụ, tranzito BS có thể được kết nối với tranzito CS và tranzito RS theo cách phân tầng/nối tiếp. Theo ví dụ khác, tranzito BS có thể được kết nối tới cổng của CS tranzito và tranzito RS. Theo một ví dụ khác, tranzito BS có thể được kết nối với tranzito CS và tranzito RS qua bộ giải mã bổ sung.

Thiết bị nhớ làm ví dụ cho đầu in 110 trên Fig.1 mô tả mẫu định địa chỉ bộ nhớ ba chiều cho phép ít các thanh ghi dịch 112-1, ..., 112-N hơn với ít chu kỳ định địa chỉ hơn, để định địa chỉ nhiều đơn vị nhớ EPROM có thể định địa chỉ được hơn so với các phương pháp truyền thống. Ví dụ, việc sử dụng phương pháp định địa chỉ trực tiếp truyền thống với bốn thanh ghi dịch mười sáu mức chỉ cần bốn khối nhớ tương ứng của đơn vị nhớ tám nhân tám mà các mảng bộ nhớ EPROM có thể được định địa chỉ. Nghĩa là, phương pháp định địa chỉ trực tiếp thông thường yêu cầu bốn thanh ghi dịch mười sáu mức để định địa chỉ 256 đơn vị nhớ. Trong vị trí đặt cạnh nhau với phương pháp truyền thống, một số ví dụ của phần bộc lộ sáng chế này sẽ cho phép ba thanh ghi dịch tám mức 112-1, ..., 112-N để tạo ra các địa chỉ đơn vị nhớ EPROM ba chiều cho tám khối nhớ 114-1, ..., 114-N của các mảng bộ nhớ EPROM đơn vị nhớ tám nhân tám. Nghĩa là, các ví dụ của phần bộc lộ sáng chế này cho phép ba thanh ghi dịch tám mức 112-1, ..., 112-N để định địa chỉ 512 đơn vị nhớ. Phần bộc lộ sáng chế này có thể cho phép các thanh ghi dịch ít hơn và/hoặc nhỏ hơn. Trong ví dụ nêu trên, có ba thay vì bốn thanh ghi dịch và ba thanh ghi dịch là tám mức hơn là mười sáu mức, tiết kiệm không gian cả theo nghĩa số và kích cỡ của các thanh ghi dịch.

Fig.2A và Fig.2B là các giản đồ của các ví dụ của mẫu định địa chỉ ba chiều cho EPROM. Fig.2A minh họa bảng 230 minh họa ví dụ của mẫu định địa chỉ ba chiều cho EPROM của phần bộc lộ sáng chế này. Bảng 230 chứa nhiều hàng và cột tương ứng

với các tín hiệu và việc định thời của ứng dụng của chúng, một cách tương ứng. Trong bảng 230, tín hiệu được minh họa như được áp dụng khi “1,” thay cho “0,” xuất hiện trong ma trận bảng 230.

Các hàng S1, S2, S3, và S4 của bảng 230 thể hiện các tín hiệu chọn S1, S2, S3, và S4 có thể được áp dụng cho từng thanh ghi dịch để nạp trước và tăng từng thanh ghi dịch. Trong bảng 230, các tín hiệu chọn S1, S2, S3, và S4 không nhất thiết phải là các tín hiệu chọn của một thanh ghi dịch. Nghĩa là, các tín hiệu chọn S1, S2, S3, và S4 có thể tượng trưng cho các tín hiệu chọn bất kỳ được áp dụng cho thanh ghi bất kỳ trong các thanh ghi dịch which đang chấp nhận các tín hiệu dữ liệu. Để làm rõ hơn, đề cập trở lại Fig.1, S1 của bảng 230 có thể thể hiện các tín hiệu chọn S1-1, S1-2, S1-3, và/hoặc S1-N. Ngoài ra, S2, S3, và S4 của bảng 230 có thể thể hiện S2-1, S2-2, S2-3, và/hoặc S2-N; S3-1, S3-2, S3-3, và/hoặc S3-N; và S4-1, S4-2, S4-3, và/hoặc S4-N, một cách tương ứng. Một cách tương ứng, bảng 230 có thể minh họa các tín hiệu chọn S1, S2, S3, và S4 tương tự được áp dụng để nạp trước và tăng các thanh ghi dịch riêng biệt.

Mỗi cột của bảng 230 thể hiện chu kỳ thanh ghi dịch (tức là, chu kỳ 1, chu kỳ 2, chu kỳ 3, chu kỳ 4, chu kỳ 5, chu kỳ 6, chu kỳ 7, chu kỳ 8) trong đó, chu kỳ 1 là chu kỳ thứ nhất để dịch chuyển vào. Do chu kỳ có thể tương ứng với ứng dụng của các tín hiệu chọn S1-S4, nên mỗi chu kỳ của bảng 230 tương ứng với bốn ứng dụng của các tín hiệu chọn S1, S2, S3, và S4. Do đó, mỗi chu kỳ tương ứng với tám cột chu kỳ được đánh số tương tự mà các tín hiệu chọn of các hàng S1, S2, S3, và S4 được áp dụng qua đó.

Bảng 230 còn minh họa các tín hiệu dữ liệu của các hàng D1(RS), D2 (CS), và D3(BS). Tín hiệu dữ liệu của hàng D1(RS) có thể tương ứng với tín hiệu dữ liệu D1 chỉ rõ hàng của địa chỉ ba chiều cho EPROM, tín hiệu dữ liệu của hàng D2(CS) có thể tương ứng với tín hiệu dữ liệu D2 chỉ rõ cột của địa chỉ ba chiều cho EPROM, và tín hiệu dữ liệu của hàng D3(BS) có thể tương ứng với tín hiệu dữ liệu D3 tương ứng với khối của địa chỉ ba chiều cho EPROM. Như được mô tả ở trên, tín hiệu dữ liệu D1, tín hiệu dữ liệu D2, và tín hiệu dữ liệu D3 được minh họa trong các hàng D1(RS), D2

(CS), và D3(BS) có thể là các tín hiệu dữ liệu được áp dụng trong các thanh ghi dịch riêng biệt.

Khi đọc cùng nhau, bảng 230 minh họa việc định thời của ứng dụng của các tín hiệu nêu trên để định công thức cho địa chỉ ba chiều cho EPROM (tức là RS2, CS3, BS1 như là đầu ra trong hàng địa chỉ của bảng 230). Ví dụ, bảng 230 minh họa rằng tín hiệu dữ liệu D1 có thể được áp dụng trong suốt chu kỳ thứ bảy của tín hiệu chọn tương ứng với S2 thanh ghi dịch tám mức. Được áp dụng tại thời điểm này, D1 tạo ra tín hiệu chọn hàng (row-select - RS) 232 biểu thị việc chọn hàng số hai (row select two - RS2). Tiếp tục được minh họa trong bảng 230, tín hiệu dữ liệu D2 có thể được áp dụng trong suốt chu kỳ thứ sáu của tín hiệu chọn S2 của thanh ghi dịch để tạo ra tín hiệu chọn cột (column-select - CS) 234 biểu thị việc chọn cột số ba (column select three - CS3). Bảng 230 cũng minh họa rằng tín hiệu dữ liệu D3 có thể được áp dụng trong suốt chu kỳ thứ tám của tín hiệu chọn S2 của thanh ghi dịch để tạo ra tín hiệu chọn khối (bank-select - BS) 236 biểu thị việc chọn khối số một (bank select one - BS1). Khi được kết hợp, các tín hiệu RS, CS, và BS chỉ rõ địa chỉ ba chiều cho đơn vị nhớ EPROM. Trong ví dụ trên Fig.2A, địa chỉ ba chiều là RS2, CS3, BS1, việc định địa chỉ của đơn vị nhớ của hàng thứ hai và cột thứ ba của khối nhớ EPROM thứ nhất.

Fig.2B minh họa bảng 240 minh họa ví dụ của mẫu định địa chỉ song song ba chiều cho EPROM của phần bộc lộ sáng chế này. Bảng 240 chứa nhiều hàng và cột tương ứng với các tín hiệu và việc định thời của ứng dụng của chúng, một cách tương ứng. Như với bảng 230, tín hiệu được minh họa như được áp dụng khi “1,” thay cho “0,” xuất hiện trong ma trận bảng 240. Các hàng và các cột của bảng 240 minh họa cùng các nguyên tắc cơ bản của bảng 230, trừ việc được áp dụng trong mẫu định địa chỉ song song. Có thể đạt được mẫu định địa chỉ song song của bảng 240 nhờ ứng dụng bổ sung của tín hiệu dữ liệu D3. Bằng cách áp dụng tín hiệu dữ liệu D3 thời gian bổ sung mà tín hiệu RS 242 và tín hiệu CS 244 là có thể áp dụng được song song với hai khối EPROM được chỉ rõ bởi hai tín hiệu BS 246-1 và 246-2.

Ví dụ, bảng 240 minh họa việc định thời của ứng dụng của các tín hiệu nêu trên để định công thức cho các địa chỉ ba chiều song song cho EPROM (tức là RS2, CS3, BS1 và RS2, CS3, BS2 như là đầu ra trong hàng địa chỉ của bảng 240). Ví dụ, bảng

240 minh họa rằng tín hiệu dữ liệu D1 có thể được áp dụng trong suốt chu kỳ thứ bảy của tín hiệu chọn tương ứng với S2 thanh ghi dịch tám mức. Được áp dụng tại thời điểm này, D1 tạo ra tín hiệu chọn hàng (row-select - RS) 242 biểu thị việc chọn hàng số hai (row select two - RS2). Tiếp tục được minh họa trong bảng 240, tín hiệu dữ liệu D2 có thể được áp dụng trong suốt chu kỳ thứ sáu của tín hiệu chọn S2 của thanh ghi dịch để tạo ra tín hiệu chọn cột (column-select - CS) 244 biểu thị việc chọn cột số ba (column select three - CS3). Bảng 240 cũng minh họa rằng tín hiệu dữ liệu D3 có thể trong suốt cả chu kỳ thứ bảy và thứ tám của tín hiệu chọn S2 của thanh ghi dịch 240 để tạo ra hai tín hiệu BS 246-1 và 246-2 chỉ rõ việc chọn khối số một (bank select one - BS1) và việc chọn khối số hai (bank select two - BS2), một cách tương ứng. Khi được kết hợp, các tín hiệu RS, CS, và BS chỉ rõ các địa chỉ ba chiều cho EPROM. Trong ví dụ trên Fig.2B, các địa chỉ ba chiều là RS2, CS3, BS1 và RS2, CS3, BS2. RS2, CS3, BS1 là việc định địa chỉ của đơn vị nhớ của hàng thứ hai và cột thứ ba của khối khối nhớ EPROM thứ nhất. RS2, CS3, BS2 là việc định địa chỉ của đơn vị nhớ của hàng thứ hai và cột thứ ba của khối khối nhớ EPROM thứ hai. Mẫu định địa chỉ song song ba chiều cho EPROM được minh họa trong bảng 240 là mẫu đọc song song liên khối. Nghĩa là, mẫu định địa chỉ song song ba chiều for EPROM được minh họa trong bảng 240 đồng thời định địa chỉ hàng và cột trong các khối nhớ EPROM tách biệt. Phương án khác (không được thể hiện) là mẫu định địa chỉ song song nội khối. Mẫu định địa chỉ song song nội khối, tín hiệu D1 và/hoặc D2 có thể được áp dụng nhiều lần để tạo ra nhiều tín hiệu RS và/hoặc CS. Do đó, mẫu định địa chỉ song song nội khối có thể đồng thời định địa chỉ nhiều hàng và/hoặc các cột của cùng một khối nhớ EPROM.

Các ví dụ của phần bộc lộ sáng chế này có thể chứa các hệ thống cho việc địa chỉ ba chiều cho EPROM trên thiết bị in. Hệ thống này có thể chứa nhiều khối EPROM. Các khối EPROM có thể được định vị trên thiết bị in. Ví dụ, chúng có thể được định vị trên đầu in được tích hợp. Mỗi khối trong các khối EPROM này có thể là mảng bộ nhớ EPROM. Mảng bộ nhớ EPROM có thể là mảng các đơn vị nhớ EPROM được tổ chức thành các hàng và các cột.

Hệ thống có thể chứa các thanh ghi dịch. Các thanh ghi dịch có thể là các thanh ghi dịch vào nối tiếp, ra song song. Nghĩa là, xâu dữ liệu có thể được nhập vào nối tiếp

vào trong thanh ghi dịch, nhưng được đưa ra là trong định dạng song song tới nhiều đầu ra. Ví dụ, dữ liệu nhập vào nối tiếp được nhận thông qua đầu vào vật lý đơn (tức là, dây) có thể được đưa ra thông qua nhiều đầu ra vật lý (tức là, các dây) để định địa chỉ một cách đồng thời nhiều khối EPROM mà các thanh ghi dịch được kết nối tới đó.

Mỗi thanh ghi trong các thanh ghi dịch của hệ thống có thể được đồng bộ tới các tín hiệu chọn tương ứng của chúng. Nghĩa là, các tín hiệu chọn được nhập trong thanh ghi dịch để nạp trước thanh ghi dịch và tăng thanh ghi dịch có thể bao gồm việc xác định xung đồng hồ khi xảy ra mỗi việc dịch chuyển của thanh ghi dịch. Ví dụ, có thể có bốn tín hiệu chọn lặp lại (tức là, S1, S2, S3, và S4) hoạt động như là các xung đồng hồ. Bộ của bốn tín hiệu chọn có thể là một chu kỳ đồng hồ cho thanh ghi dịch. Trong các ví dụ của phần bộc lộ sáng chế này, thanh ghi dịch có thể sử dụng các chu kỳ đồng hồ trong việc dịch chuyển dữ liệu để tạo ra các tín hiệu RS, CS, và BS. Nhiều chu kỳ đồng hồ được kết hợp với thanh ghi dịch có thể xác định các khối nhớ EPROM và nhiều đơn vị nhớ EPROM của từng khối EPROM. Ví dụ, các khối nhớ EPROM có thể bằng nhau cho nhiều chu kỳ đồng hồ được kết hợp với thanh ghi dịch tạo ra tín hiệu BS do mỗi chu kỳ đồng hồ có thể tương ứng với một khối trong nhiều khối EPROM. Ngoài ra, nhiều hàng và nhiều cột của các đơn vị nhớ EPROM trong từng mảng bộ nhớ EPROM có thể bằng nhau cho nhiều chu kỳ đồng hồ được kết hợp với thanh ghi dịch chỉ rõ tín hiệu CS và/hoặc RS do từng chu kỳ đồng hồ có thể tương ứng với một việc gán của hàng và/hoặc cột của mảng bộ nhớ EPROM. Hệ thống có thể chứa tín hiệu dữ liệu chọn hàng để chỉ rõ phần hàng của địa chỉ ba chiều cho EPROM. Ví dụ, tín hiệu dữ liệu chọn hàng có thể chứa chỉ thị của hàng của đơn vị nhớ EPROM nằm trong mảng bộ nhớ EPROM được định địa chỉ bởi địa chỉ ba chiều cho EPROM. Tín hiệu dữ liệu chọn hàng có thể tương ứng với thanh ghi dịch thứ nhất trong các thanh ghi dịch. Ví dụ, tín hiệu chọn hàng có thể được nhập vào trong thanh ghi dịch thứ nhất như là tín hiệu dữ liệu và có thể chỉ rõ phần hàng của địa chỉ ba chiều cho EPROM dựa trên khi tín hiệu dữ liệu được áp dụng liên quan tới nhiều tín hiệu chọn.

Hệ thống cũng có thể chứa tín hiệu dữ liệu chọn cột để chỉ rõ phần cột của địa chỉ ba chiều cho EPROM. Ví dụ, tín hiệu dữ liệu chọn cột có thể chứa chỉ thị của cột của đơn vị nhớ EPROM nằm trong mảng bộ nhớ EPROM được định địa chỉ bởi địa

chỉ ba chiều cho EPROM. Tín hiệu dữ liệu chọn cột có thể tương ứng với thanh ghi dịch thứ hai trong các thanh ghi dịch. Ví dụ, tín hiệu chọn cột có thể được nhập vào trong thanh ghi dịch thứ hai như là tín hiệu dữ liệu và có thể chỉ rõ phần hàng của địa chỉ ba chiều cho EPROM dựa trên khi tín hiệu dữ liệu được áp dụng liên quan tới nhiều tín hiệu chọn.

Tín hiệu dữ liệu chọn khối chỉ rõ phần khối EPROM của địa chỉ ba chiều cho EPROM có thể được chứa trong hệ thống. Ví dụ, tín hiệu dữ liệu chọn khối có thể chứa chỉ thị của khối EPROM trong nhiều khối EPROM mà cột của tín hiệu chọn cột và hàng của tín hiệu chọn hàng được định địa chỉ tới đó. Tín hiệu dữ liệu chọn khối có thể tương ứng với thanh ghi dịch thứ ba trong các thanh ghi dịch. Ví dụ, tín hiệu chọn khối có thể được nhập vào trong thanh ghi dịch thứ ba như là tín hiệu dữ liệu và có thể chỉ rõ phần hàng của địa chỉ ba chiều cho EPROM dựa trên khi tín hiệu dữ liệu được áp dụng liên quan tới nhiều tín hiệu chọn.

Fig.3 minh họa lưu đồ của ví dụ của phương pháp 370 định địa chỉ ba chiều của đơn vị nhớ EPROM của đầu in được tích hợp. Tại bước 372, phương pháp 370 có thể chứa bước nhận nhiều tín hiệu đầu vào tại các thanh ghi dịch trong đó, nhiều tín hiệu đầu vào chứa tín hiệu chọn để nạp trước và tăng thanh ghi dịch trong các thanh ghi dịch và tín hiệu dữ liệu; Mỗi thanh ghi trong các thanh ghi dịch có thể được kết nối tới từng khối EPROM trong nhiều khối EPROM. Ví dụ, mỗi thanh ghi dịch có thể trong liên lạc với từng khối EPROM trong nhiều khối EPROM sao cho nó có thể truyền và/hoặc nhận dữ liệu từ từng khối trong các khối nhớ EPROM.

Tại bước 374, phương pháp 370 có thể chứa bước tạo ra tín hiệu dữ liệu chọn hàng tại thanh ghi dịch thứ nhất trong các thanh ghi dịch chỉ rõ phần hàng của địa chỉ EPROM ba chiều.

Tại bước 376, phương pháp 370 có thể chứa bước tạo ra tín hiệu dữ liệu chọn cột tại thanh ghi dịch thứ hai trong các thanh ghi dịch chỉ rõ phần cột của địa chỉ EPROM ba chiều.

Tại bước 378, phương pháp 370 có thể chứa bước tạo ra tín hiệu chọn khối tại thanh ghi dịch trong các thanh ghi dịch chỉ rõ khối EPROM, trong nhiều khối EPROM, được kết hợp với tín hiệu dữ liệu chọn hàng và tín hiệu dữ liệu chọn cột.

Tại bước 380, phương pháp 370 có thể chứa bước định địa chỉ đơn vị nhớ EPROM riêng rẽ trong ba chiều dựa trên tín hiệu dữ liệu chọn hàng, tín hiệu dữ liệu chọn cột, và tín hiệu chọn khối. Địa chỉ đơn vị nhớ EPROM ba chiều có thể được tạo ra nằm trong tám chu kỳ trong các thanh ghi dịch. Ví dụ, các thanh ghi dịch có thể tạo ra tín hiệu chọn hàng, tín hiệu chọn cột, và tín hiệu chọn khối nằm trong tám chu kỳ của thanh ghi dịch nhận tín hiệu dữ liệu.

Trong phần mô tả chi tiết của phần bộc lộ sáng chế này, tham khảo được dẫn tới các hình vẽ kèm theo, tạo thành một phần của nó, và trong đó được thể hiện theo cách minh họa cách mà các ví dụ của phần mô tả sáng chế này có thể được thực hiện trong thực tế. Các ví dụ này được mô tả với đầy đủ các chi tiết để người có hiểu biết trung bình trong lĩnh vực kỹ thuật tương ứng có thể hiểu và thực hiện các ví dụ theo bản mô tả này, và cần hiểu rằng các ví dụ thực hiện khác cũng có thể được sử dụng và các thay đổi về quy trình, điện, và/hoặc cấu trúc có thể được tạo ra mà không nằm ngoài phạm vi bộc lộ của bản mô tả này.

Ngoài ra, tỉ lệ kích thước và cấu hình được thể hiện đối với các thành phần được tạo ra trên các hình vẽ chỉ nhằm mục đích minh họa làm ví dụ của phần bộc lộ sáng chế này và không được coi là giới chế sáng chế. Như được sử dụng ở đây, các số chỉ dẫn "N", đặc biệt là liên quan tới các số chỉ dẫn trong các hình vẽ, chỉ thị nhiều đặc điểm cụ thể cần được chỉ định, có thể được chứa trong nhiều ví dụ của phần bộc lộ sáng chế này. Như được sử dụng ở đây, "một" hoặc "nhiều" thứ gì đó có thể đề cập tới một hoặc nhiều thành phần đó.

Yêu cầu bảo hộ

1. Thiết bị nhớ dùng cho đầu in, thiết bị này bao gồm:

các khối nhớ lưu dữ liệu liên quan tới đầu in, mỗi khối nhớ bao gồm mảng các đơn vị nhớ; và

các thanh ghi dịch được kết nối tới các khối nhớ, trong đó:

để định địa chỉ một đơn vị nhớ trong số các đơn vị nhớ trong các khối nhớ, các thanh ghi dịch được dùng để nhận các tín hiệu dữ liệu và tạo ra địa chỉ ba chiều, địa chỉ ba chiều gồm có:

tín hiệu chọn hàng, thể hiện chiều thứ nhất của địa chỉ ba chiều, để nhận diện phần hàng của địa chỉ của đơn vị nhớ trong các khối nhớ,

tín hiệu chọn cột, thể hiện chiều thứ hai của địa chỉ ba chiều, để nhận diện phần cột của địa chỉ của đơn vị nhớ trong các khối nhớ, và

tín hiệu chọn khối, thể hiện chiều thứ ba của địa chỉ ba chiều, được tạo ra bởi một trong các thanh ghi dịch để nhận diện khối nhớ cụ thể trong số các khối nhớ mà đơn vị nhớ được định vị trong đó.

2. Thiết bị theo điểm 1, trong đó các tín hiệu dữ liệu gồm các tín hiệu dữ liệu thứ nhất, thứ hai và thứ ba, và trong đó các thanh ghi dịch gồm có thanh ghi dịch thứ nhất để nhận tín hiệu dữ liệu thứ nhất và tạo ra tín hiệu chọn hàng, thanh ghi dịch thứ hai để nhận tín hiệu dữ liệu thứ hai và tạo ra tín hiệu chọn cột, và thanh ghi dịch thứ ba để nhận tín hiệu dữ liệu thứ ba và tạo ra tín hiệu chọn khối.

3. Thiết bị theo điểm 2, trong đó mỗi thanh ghi trong số các thanh ghi dịch được dùng để tiếp nhận các đầu vào gồm tín hiệu dữ liệu tương ứng và các tín hiệu chọn tương ứng, trong đó tín hiệu dữ liệu tương ứng khởi tạo thanh ghi dịch tương ứng và chỉ rõ phần hàng và phần cột của địa chỉ ba chiều, trong đó các tín hiệu chọn tương ứng nạp trước và tăng thanh ghi dịch tương ứng, và trong đó, thanh ghi dịch tương ứng được tăng bởi một mức, khi luân chuyển qua bốn tín hiệu trong các tín hiệu chọn tương ứng.

4. Thiết bị theo điểm 1, trong đó các tín hiệu dữ liệu chứa tín hiệu dữ liệu thứ nhất, tín hiệu dữ liệu thứ hai, và tín hiệu dữ liệu thứ ba, và trong đó, các thanh ghi dịch chứa: thanh ghi dịch thứ nhất để nhận các tín hiệu dữ liệu thứ nhất và thứ hai và tạo ra tín hiệu chọn hàng và tín hiệu chọn cột, một cách tương ứng, và thanh ghi dịch thứ hai để nhận tín hiệu dữ liệu thứ ba và tạo ra tín hiệu chọn khối.

5. Thiết bị theo điểm 1, trong đó để định địa chỉ hai đơn vị trong các đơn vị nhớ trong các khối nhớ, các thanh ghi dịch là để: trong suốt chu kỳ đồng hồ thứ nhất, tạo ra tín hiệu chọn khối thứ nhất nhận diện khối nhớ thứ nhất của các khối nhớ, trong đó tín hiệu chọn hàng, tín hiệu chọn cột, và tín hiệu chọn khối thứ nhất được sử dụng để nhận diện vị trí của đơn vị nhớ thứ nhất trong khối nhớ thứ nhất, và trong suốt chu kỳ đồng hồ thứ hai, tạo ra tín hiệu chọn khối thứ hai nhận diện khối nhớ thứ hai của các khối nhớ, trong đó tín hiệu chọn hàng, tín hiệu chọn cột, và tín hiệu chọn khối thứ hai được sử dụng để nhận diện vị trí của đơn vị nhớ thứ hai trong khối nhớ thứ hai.

6. Thiết bị theo điểm 1, trong đó tín hiệu dữ liệu chọn khối nhớ chỉ rõ nhiều hơn một khối nhớ trong các khối nhớ được kết hợp với phần hàng và phần cột để tạo ra địa chỉ ba chiều song song.

7. Thiết bị theo điểm 1, trong đó mỗi khối trong các khối nhớ là khối nhớ chỉ đọc lập trình được, xóa được (erasable programmable read only memory - EPROM).

8. Phương pháp định địa chỉ đơn vị nhớ trong các khối nhớ lưu dữ liệu liên quan tới đầu in, phương pháp này bao gồm các bước:

nhận, bởi các thanh ghi dịch, các tín hiệu dữ liệu;

tạo ra, bởi các thanh ghi dịch, địa chỉ ba chiều cho các khối nhớ trong phản hồi với các tín hiệu dữ liệu, địa chỉ ba chiều bao gồm: tín hiệu chọn hàng, thể hiện chiều thứ nhất của địa chỉ ba chiều, để nhận diện phần hàng của địa chỉ của đơn vị nhớ trong các khối nhớ, tín hiệu chọn cột, thể hiện chiều thứ hai của địa chỉ ba chiều, để nhận diện phần cột của địa chỉ của đơn vị nhớ trong các khối nhớ, và tín hiệu chọn khối, thể hiện chiều thứ ba của địa chỉ ba chiều, để nhận diện khối nhớ cụ thể của các khối nhớ mà đơn vị nhớ được định vị trong đó; và

định địa chỉ, bởi các thanh ghi dịch, đơn vị nhớ trong các khối nhớ dựa trên tín hiệu chọn hàng, tín hiệu chọn cột, và tín hiệu chọn khối.

9. Phương pháp theo điểm 8, trong đó các tín hiệu dữ liệu chứa các tín hiệu dữ liệu thứ nhất, thứ hai và thứ ba, các thanh ghi dịch chứa các thanh ghi dịch thứ nhất, thứ hai và thứ ba, và phương pháp bao gồm các bước:

nhận, bởi thanh ghi dịch thứ nhất, tín hiệu dữ liệu thứ nhất và tạo ra tín hiệu chọn hàng,

nhận, bởi thanh ghi dịch thứ hai, tín hiệu dữ liệu thứ hai và tạo ra tín hiệu chọn cột, và

nhận, bởi thanh ghi dịch thứ ba, tín hiệu dữ liệu thứ ba và tạo ra tín hiệu chọn khối.

10. Phương pháp theo điểm 9, trong đó mỗi thanh ghi trong số các thanh ghi dịch là để chấp nhận số các đầu vào chứa tín hiệu dữ liệu tương ứng và số các tín hiệu chọn tương ứng, trong đó tín hiệu dữ liệu tương ứng khởi tạo thanh ghi dịch tương ứng và chỉ rõ phần hàng và phần cột của địa chỉ ba chiều, trong đó các tín hiệu chọn tương ứng nạp trước và tăng thanh ghi dịch tương ứng, và trong đó thanh ghi dịch tương ứng được tăng bởi một mức, khi luân chuyển qua bốn tín hiệu trong các tín hiệu chọn tương ứng.

11. Phương pháp theo điểm 8, trong đó các tín hiệu dữ liệu chứa các tín hiệu dữ liệu thứ nhất, thứ hai và thứ ba, các thanh ghi dịch chứa các thanh ghi dịch thứ nhất và thứ hai, và trong đó phương pháp này còn bao gồm các bước: nhận, bởi thanh ghi dịch thứ nhất, tín hiệu dữ liệu thứ nhất và tạo ra tín hiệu chọn hàng, nhận, bởi thanh ghi dịch thứ nhất, tín hiệu dữ liệu thứ hai trợ giúp việc tạo ra tín hiệu chọn cột, và nhận, bởi thanh ghi dịch thứ hai, tín hiệu dữ liệu thứ ba và tạo ra tín hiệu chọn khối.

12. Phương pháp theo điểm 8, phương pháp này còn bao gồm bước:

trong suốt chu kỳ đồng hồ thứ nhất, tạo ra, bởi các thanh ghi dịch, tín hiệu chọn khối thứ nhất nhận diện khối nhớ thứ nhất của các khối nhớ;

định địa chỉ đơn vị nhớ thứ nhất trong khối nhớ thứ nhất dựa trên tín hiệu chọn hàng, tín hiệu chọn cột, và tín hiệu chọn khối thứ nhất;

trong suốt chu kỳ đồng hồ thứ hai, tạo ra, bởi các thanh ghi dịch, tín hiệu chọn khối thứ hai nhận diện khối nhớ thứ hai của các khối nhớ; và

định địa chỉ đơn vị nhớ thứ hai trong khối nhớ thứ hai dựa trên tín hiệu chọn hàng, tín hiệu chọn cột, và tín hiệu chọn khối thứ hai.

13. Hệ thống nhớ dùng cho đầu in, hệ thống này bao gồm:

các thanh ghi dịch để nhận các tín hiệu dữ liệu và tạo ra địa chỉ ba chiều để nằm trong đơn vị nhớ nằm trong các khối nhớ lưu dữ liệu liên quan tới đầu in, các thanh ghi dịch bao gồm: thanh ghi dịch thứ nhất để nhận tín hiệu dữ liệu thứ nhất và tạo ra tín hiệu chọn hàng thể hiện chiều thứ nhất của địa chỉ ba chiều để nhận diện phần hàng của địa chỉ của đơn vị nhớ trong các khối nhớ, thanh ghi dịch thứ hai để nhận tín hiệu dữ liệu thứ hai và tạo ra tín hiệu chọn cột thể hiện chiều thứ hai của địa chỉ ba chiều để nhận diện phần cột của địa chỉ của đơn vị nhớ trong các khối nhớ, và thanh ghi dịch thứ ba để nhận tín hiệu dữ liệu thứ ba và tạo ra tín hiệu chọn khối thể hiện chiều thứ ba của địa chỉ ba chiều để nhận diện khối nhớ cụ thể của các khối nhớ mà đơn vị nhớ được định vị trong đó, trong đó tín hiệu chọn hàng, tín hiệu chọn cột, và tín hiệu chọn khối được truyền tới các khối nhớ để định địa chỉ đơn vị nhớ.

14. Hệ thống theo điểm 13, trong đó thanh ghi dịch thứ ba là để:

trong suốt chu kỳ đồng hồ thứ nhất, tạo ra tín hiệu chọn khối thứ nhất nhận diện khối nhớ thứ nhất của các khối nhớ, trong đó tín hiệu chọn hàng, tín hiệu chọn cột, và tín hiệu chọn khối thứ nhất được sử dụng để định vị đơn vị nhớ thứ nhất trong khối nhớ thứ nhất, và

trong suốt chu kỳ đồng hồ thứ hai, tạo ra tín hiệu chọn khối thứ hai nhận diện khối nhớ thứ hai của các khối nhớ, trong đó tín hiệu chọn hàng, tín hiệu chọn cột, và tín hiệu chọn khối thứ hai được sử dụng để định vị đơn vị nhớ thứ hai trong khối nhớ thứ hai.

15. Hệ thống theo điểm 13, trong đó tín hiệu dữ liệu chọn khối chỉ rõ nhiều hơn một của các khối nhớ được kết hợp với phần hàng và phần cột để tạo ra địa chỉ ba chiều song song.

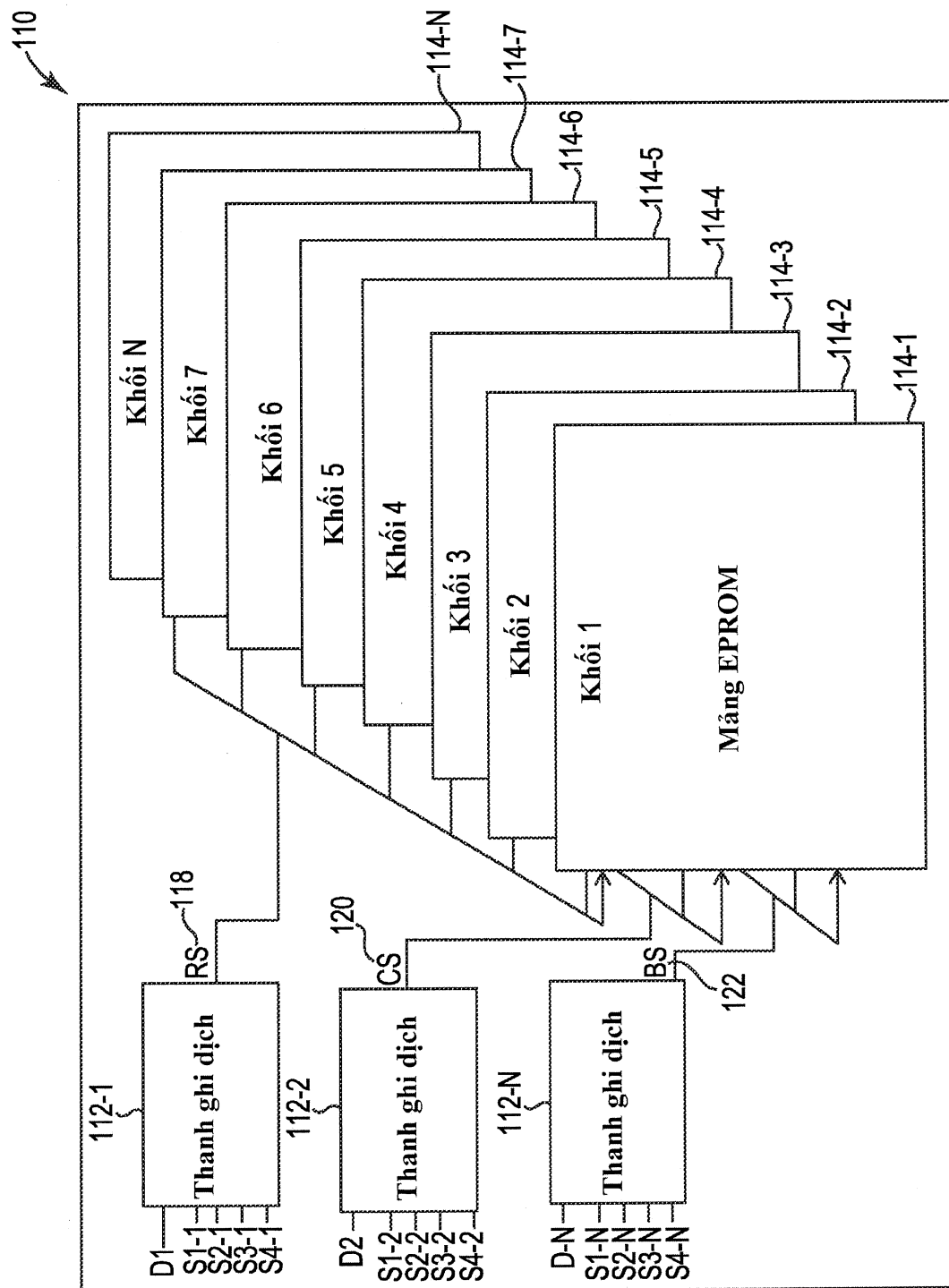


Fig. 1

[illegible]

Fig. 2A

[illegible]

Fig. 2B

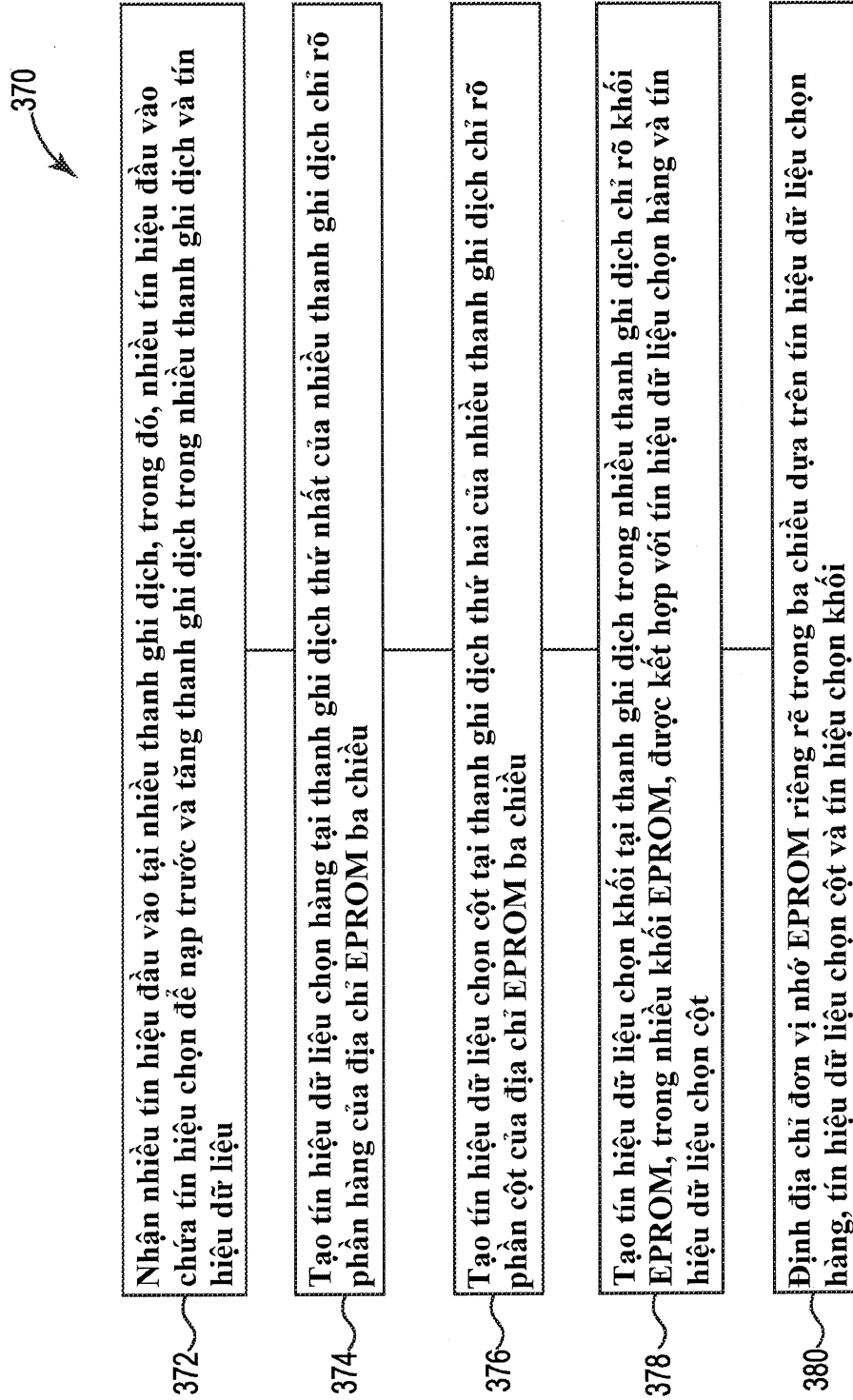


Fig. 3