



(12) BẢN MÔ TẢ SÁNG CHẾ THUỘC BẰNG ĐỘC QUYỀN SÁNG CHẾ

(19) Cộng hòa xã hội chủ nghĩa Việt Nam (VN)  
CỤC SỞ HỮU TRÍ TUỆ

(11)



1-0025723

(51)<sup>7</sup> H04L 27/34; H04W 72/12; H04L 1/00

(13) B

(21) 1-2016-04075

(22) 30/01/2015

(86) PCT/EP2015/051934 30/01/2015

(87) WO2015/144343 01/10/2015

(30) PCT/EP2014/056365 28/03/2014 EP

(45) 26/10/2020 391

(43) 27/02/2017 347A

(73) HUAWEI TECHNOLOGIES CO., LTD. (CN)

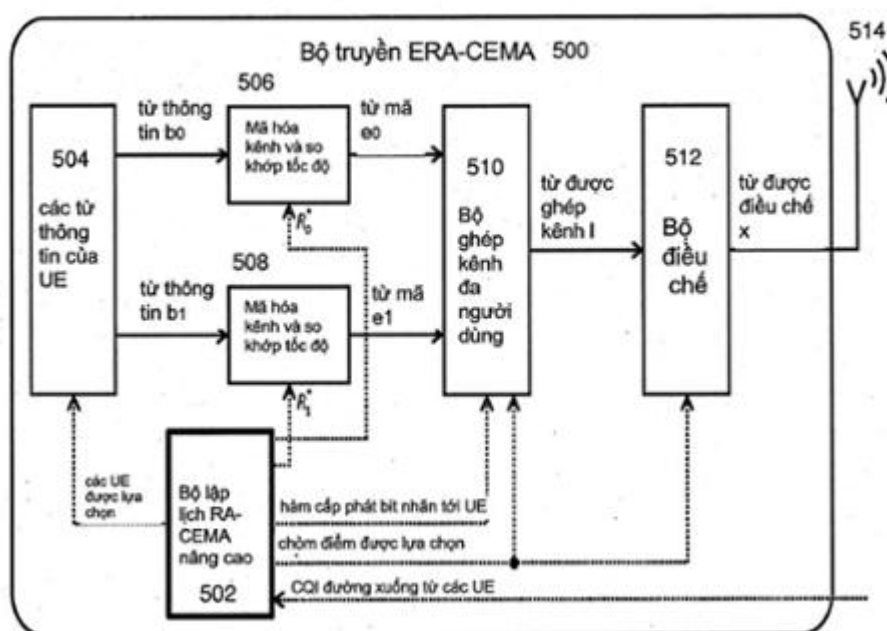
Huawei Administration Building, Bantian, Longgang, Shenzhen, Guangdong 518129, China

(72) PEROTTI, Alberto Giuseppe (IT); SOLDATI, Pablo (IT); POPOVIC, Branislav (SE).

(74) Công ty Luật TNHH Phạm và Liên danh (PHAM & ASSOCIATES)

#### (54) PHƯƠNG PHÁP VÀ THIẾT BỊ TRUYỀN DỮ LIỆU

(57) Sáng chế đề cập đến phương pháp bảo hiệu và truyền dữ liệu trong thiết bị truyền được tạo cấu hình để truyền đồng thời các dòng dữ liệu đường xuống độc lập không trực giao tới các thiết bị thu trong hệ thống truyền thông không dây, phương pháp này bao gồm việc gửi tới tất cả các thiết bị thu thông tin điều khiển mà bao gồm các chỉ số của các thiết bị thu được lựa chọn để truyền, các tốc độ mã hóa của các thiết bị thu được lựa chọn, hàm cấp phát bit nhân tới thiết bị thu, chỉ số của các chòm điểm được mở rộng và số lượng phần tử tài nguyên được dùng để truyền.



### **Lĩnh vực kỹ thuật được đề cập**

Nói chung, sáng chế đề cập đến các hệ thống truyền thông không dây và cụ thể là đến quá trình truyền đồng thời các dòng dữ liệu đường xuống trong hệ thống đa người dùng.

### **Tình trạng kỹ thuật của sáng chế**

Sự tăng nhanh của các thiết bị truyền thông không dây hiện đại, như các điện thoại di động, điện thoại thông minh và các thiết bị máy tính bảng, đã làm tăng nhu cầu về các dung lượng dữ liệu đa phương tiện lớn đối với lượng lớn thiết bị người dùng (user equipment-UE) hoặc các trạm di động. Dữ liệu đa phương tiện này có thể bao gồm dữ liệu vô tuyến liên tục, trò chơi trực tuyến, âm nhạc và TV tại thiết bị thu. Để hỗ trợ nhu cầu đang tăng về các tốc độ dữ liệu cao hơn này, các mạng đa truy cập được triển khai dựa trên các kỹ thuật truyền khác nhau như đa truy cập phân thời (time division multiple access-TDMA), đa truy cập phân mã (code division multiple access-CDMA), đa truy cập phân tần (frequency division multiple access-FDMA), đa truy cập phân tần trực giao (orthogonal frequency division multiple access-OFDMA) và đa truy cập phân tần đơn sóng mang (single carrier FDMA-SC\_FDMA). Các tiêu chuẩn mới áp dụng cho các mạng không dây cũng đang được phát triển. Các ví dụ về tiêu chuẩn mới hơn bao gồm tiến hoá dài hạn (Long Term Evolution-LTE) và LTE-cải tiến (LTE-Advanced-LTE-A) đang được phát triển bởi dự án đối tác thế hệ thứ ba (third generation partnership project-3GPP), họ 802.11 và 802.16 của các tiêu chuẩn băng rộng không dây được duy trì bởi Viện kỹ nghệ điện và điện tử (Institute of Electric and Electronic Engineers-IEEE), WiMAX, thực thi tiêu chuẩn IEEE 802.11 từ điển đàn WiMAX, cũng như các đối tác khác. Các mạng dựa trên các tiêu chuẩn này cung cấp đa truy cập để hỗ trợ nhiều người dùng đồng thời bằng cách chia sẻ các tài nguyên mạng khả dụng.

Các mạng truyền thông không dây như mạng không đồng nhất bao gồm nhiều trạm cơ sở để hỗ trợ quá trình truyền thông đường lên và đường xuống

với nhiều thiết bị thu, trong bản mô tả này cũng được gọi là thiết bị người dùng (UE). Thông tin được gửi từ thiết bị thu tới trạm cơ sở được gọi là quá trình truyền thông đường lên (uplink-UL) và thông tin được gửi từ trạm cơ sở tới thiết bị thu được gọi là quá trình truyền thông đường xuống (downlink -DL).

Trong đường xuống của các hệ thống không dây di động, một bộ truyền gửi một vài dòng dữ liệu được điều biến và được mã hóa – mỗi dòng này chứa chuỗi từ thông tin được mã hóa hoặc *các từ mã* – tới nhiều bộ thu thiết bị người dùng trên kênh vật lý được chia sẻ. Kênh vật lý bao gồm tập của các phần tử tài nguyên (Resource Element-RE) không gian-thời gian-tần số riêng biệt. Phần tử tài nguyên này là phần có thể sử dụng nhỏ nhất của phổ vô tuyến bao gồm một sóng mang con trong một chu kỳ ký tự và có các chiều tần số và thời gian. Trong mỗi RE, ký tự phức được suy ra từ tập các ký tự khả dụng bất kỳ được gọi là chòm điểm được truyền.

Khi bộ truyền đang phục vụ đồng thời nhiều thiết bị thu, các RE thường được chia thành các khối, được gọi là các khối tài nguyên (Resource Block-RB). Các khối tài nguyên khác nhau thường được gán tới các thiết bị thu khác nhau theo cách mà trong mỗi RB chỉ một thiết bị thu được cho phép thực hiện quá trình truyền. Trong trường hợp này, các tín hiệu dành cho các thiết bị thu khác nhau được ràng buộc là trực giao nhau để ngăn ngừa nhiễu liên thiết bị thu. Các phương pháp đa truy cập (Multiple Access-MA) trực giao được áp dụng rộng rãi theo các tiêu chuẩn hiện tại. Tuy nhiên, đã biết đến rộng rãi rằng các tốc độ được gia tăng (so với quá trình truyền trực giao) có thể đạt được đối với tất cả các thiết bị thu được dồn kênh nếu các thiết bị thu này có các tỷ lệ tín hiệu trên tạp âm (signal-to-noise ratio-SNR) khác nhau. Trong trường hợp này, việc sử dụng đầy đủ dung lượng kênh đa người dùng không thể đạt được bằng các phương pháp MA trực giao.

Để đạt được các tốc độ dữ liệu cao hơn, cần phải thực hiện quá trình truyền đồng thời tới nhiều thiết bị thu trên các RE khả dụng. Điều này có thể đạt được, bằng cách áp dụng một cách thích hợp các phương pháp đa truy cập không trực giao (non-orthogonal MA-NOMA) như, ví dụ, mã hóa xếp chồng (superposition coding-SC). Ngoài ra, có thể sử dụng các phương pháp khác

không dựa trên mã hóa xếp chồng tuyến tính như các phương pháp đa truy cập quá tải (overloaded multiple access-OLMA) dựa trên dồn kênh cấp độ từ mã. Các ví dụ về phương pháp này bao gồm Đa truy cập mở rộng chòm điểm (Constellation Expansion Multiple Access-CEMA) và Đa truy cập mở rộng chòm điểm thích nghi tốc độ (Rate-Adaptive Constellation Expansion Multiple Access-RA-CEMA).

RA-CEMA đã được đề xuất là giải pháp để truyền không trực giao có thể đạt được cùng tốc độ dữ liệu như SC trong khi có độ phức tạp thấp hơn và tính linh hoạt cao hơn. Fig.18 minh họa một ví dụ về hệ thống RA-CEMA 20 trong hệ thống truyền thông không dây LTE với bộ truyền RA-CEMA 10 và hai thiết bị thu 50. Khối “mã hóa kênh và so khớp tốc độ” 12 thu bản tin của các bit thông tin  $\mathbf{b}_u = (b_u(1), \dots, b_u(K_u))$  từ người dùng  $u$  và tạo ra vector của các bit được mã hóa  $\mathbf{e}_u = (e_u(1), \dots, e_u(E_u))$ . Bộ dồn kênh các từ mã thích nghi tốc độ 13 thu thập các từ mã  $\mathbf{e}_0, \dots, \mathbf{e}_{U-1}$  và tạo ra vector của các nhãn ký tự  $\mathbf{l} = (l(1), \dots, l(G))$ . Sau khi  $G$ m-nhãn bit  $\mathbf{l} = (l(1), \dots, l(G))$  được tạo ra bởi bộ dồn kênh các từ mã 13, bộ điều biến 14 trên Fig.18 tạo ra chuỗi  $G$  ký tự điều biến phức  $\mathbf{x}(x(1), \dots, x(G))$  được suy ra từ chòm điểm được mở rộng  $\chi_{EXP}$ . Cuối cùng, vector ký tự phức  $\mathbf{x}$  được truyền bởi bộ truyền 15 sử dụng  $G$  phần tử tài nguyên (RE) trong hệ thống truyền thông 20.

Trong ví dụ được thể hiện trên Fig.18, ma trận dồn kênh được lựa chọn từ thư viện 16, 54 của các ma trận định trước khả dụng lần lượt tại thiết bị truyền 10 và tại các thiết bị thu 50. Mỗi ma trận tương ứng với một trong số các độ dự trữ có thể có giữa, ví dụ, tốc độ người dùng gần và tốc độ người dùng xa. Ma trận cần được dùng để truyền được lựa chọn bởi bộ truyền như hàm tốc độ, bậc chòm điểm được mở rộng  $m$  và số lượng Re  $G$  được tính toán bởi bộ lập lịch 11 như được mô tả trên đây.

Bộ lập lịch RA-CEMA 11 trên Fig.18 thực hiện việc lựa chọn thiết bị thu và tính toán tham số truyền. Việc lựa chọn thiết bị thu được thực hiện có tính đến chất lượng kênh (channel quality-CQ) đơn người dùng và các tiêu chuẩn công bằng dịch vụ. Tuy nhiên, thuật toán được kết hợp với việc lựa chọn thiết bị thu vận hành trước và độc lập với phương pháp dồn kênh từ mã được

sử dụng. Việc lựa chọn thiết bị thu và tính toán tham số truyền có thể gây ra các tốc độ dữ liệu thấp và dẫn đến việc thông lượng bị làm giảm.

Sẽ là hiệu quả khi thực hiện việc lựa chọn người dùng cùng với việc tính toán các tham số truyền và dòn kênh để đạt được thông lượng cao hơn.

Ngoài ra, các phương án RA-CEMA cần ma trận dòn kênh cụ thể đối với mỗi số lượng thiết bị thu, các giá trị SNR của các thiết bị thu và các tốc độ thiết bị thu. Do đó, đối với mỗi kết hợp của số lượng thiết bị thu, các tốc độ thiết bị thu và tập các giá trị SNR, ma trận dòn kênh cụ thể phải được thiết kế theo kiểu tùy biến (ad-hoc). Rõ ràng, trong các hệ thống thực tế, số lượng ma trận được thiết kế là rất lớn. Kết quả là, kích cỡ của cấu trúc dữ liệu được dùng để lưu giữ các ma trận dòn kênh này (cũng được gọi là thư viện ma trận dòn kênh) có thể trở nên rất lớn. Do tất cả các ma trận được thiết kế phải khả dụng tại bộ truyền 10 và các bộ thu 50 như được minh họa trên Fig.18, kích cỡ lớn của thư viện sẽ gây ra bộ nhớ lớn cho cả bộ truyền 10 và các bộ thu 50. Thông tin tiêu đề báo hiệu lớn tương ứng được yêu cầu để chỉ báo tới các bộ thu 50 ma trận nào được lựa chọn từ thư viện để truyền trong mỗi khoảng thời gian truyền (TTI). Sẽ là hiệu quả khi đề xuất cấu trúc ma trận dòn kênh chung đối với bất kỳ số lượng thiết bị thu khác biệt bởi các giá trị SNR bất kỳ và các tốc độ bất kỳ mà làm giảm kích cỡ của thông tin tiêu đề báo hiệu và các cấu trúc dữ liệu được yêu cầu.

Nhược điểm khác của các phương án RA-CEMA đó là việc tính toán tham số phương pháp mã hóa và điều biến (modulation and coding scheme-MCS) và tối ưu hóa MCS được thực hiện theo tuần tự. Các tham số MCS được tính toán một cách độc lập đối với mỗi thiết bị thu được lựa chọn mà không tính đến bất kỳ số đo lập lịch. Phương pháp này không cho phép sử dụng toàn bộ khả năng của quá trình truyền không trực giao. Sẽ là hiệu quả khi đề xuất phương pháp trong đó việc tính toán tham số MCS và tối ưu hóa MCS được thực hiện cùng nhau bằng cách tính đến kế hoạch lập lịch trong quá trình lập lịch này.

Do đó, vẫn có nhu cầu đối với các phương pháp và thiết bị được cải tiến để truyền đồng thời các dòng dữ liệu đường xuống trong các mạng truyền thông không dây.

### **Bản chất kỹ thuật của sáng chế**

Mục đích của sáng chế là đề xuất các phương pháp và thiết bị để truyền đồng thời các dòng dữ liệu đường xuống trong các mạng truyền thông không dây. Mục đích khác của sáng chế là nâng cao thông lượng đường xuống cho hệ thống truyền thông không dây.

Theo khía cạnh thứ nhất của sáng chế, các mục đích và ưu điểm trên đây và các mục đích và ưu điểm khác có thể đạt được bởi thiết bị truyền để truyền các tín hiệu truyền thông không dây trong mạng truyền thông không dây hoặc mạng di động tế bào. Thiết bị truyền bao gồm bộ xử lý được tạo cấu hình để xác định chất lượng kênh đường xuống của các kênh đường xuống giữa bộ truyền và các thiết bị thu, tính toán trọng số bộ lập lịch đối với mỗi thiết bị thu, đối với mỗi điều biến của tập các điều biến, xác định các dung lượng cấp độ bit có trọng số của tất cả bit nhả dựa trên các trọng số bộ lập lịch và dựa trên các chất lượng kênh đường xuống, xác định, đối với mỗi điều biến, tốc độ tổng có trọng số cao nhất dựa trên các dung lượng cấp độ bit được có trọng số, lựa chọn điều biến từ tập các điều biến theo tốc độ tổng có trọng số lớn nhất trong số các tốc độ tổng có trọng số cao nhất, lựa chọn tập của các thiết bị thu từ các thiết bị thu theo điều biến được lựa chọn và lựa chọn hàm cấp phát bit nhả đối với các thiết bị thu trong tập được lựa chọn của các thiết bị thu theo điều biến được lựa chọn. Ma trận dồn kênh thu được nhờ sử dụng hàm cấp phát bit nhả tới UE được lựa chọn và số lượng phân tử tài nguyên, mà để truyền tín hiệu đường xuống  $S$ . Tốc độ mã hóa được tính toán nhờ sử dụng hàm cấp phát bit nhả tới UE được lựa chọn và dung lượng cấp độ bit được xác định đối với mỗi thiết bị thu trong tập được lựa chọn. Thiết bị truyền được tạo cấu hình để truyền, sử dụng các phân tử tài nguyên, tín hiệu đường xuống  $S$  dựa trên ma trận dồn kênh thu được và các tốc độ mã hóa được tính toán, tới các thiết bị thu trong tập được lựa chọn. Theo một phương án của sáng chế, thiết bị truyền được

dùng để truyền tín hiệu đường xuống  $S$  có thể bao gồm bộ truyền RA-CEMA. Ngoài ra, thiết bị truyền có thể bao gồm thiết bị truyền bất kỳ mà được tạo cấu hình để chấp nhận các ma trận kênh như một phần của các tham số cấu hình của nó. Điều này cho phép lựa chọn thiết bị người dùng được thực hiện cùng với việc tính toán các tham số truyền và dồn kênh.

Theo dạng có thể thực hiện được thứ nhất của thiết bị truyền theo khía cạnh thứ nhất, tất cả bit nhả có cùng dung lượng cấp độ bit được cấp phát tới cùng thiết bị thu trong tập được lựa chọn của các thiết bị thu. Phương án này có ưu điểm làm đơn giản hóa phương pháp truyền bằng cách làm giảm số lượng ma trận dồn kênh cần thiết, trong khi không gây suy giảm hiệu năng.

Theo dạng có thể thực hiện được thứ hai của thiết bị truyền theo khía cạnh thứ nhất hoặc theo dạng có thể thực hiện được thứ nhất của khía cạnh thứ nhất, bộ xử lý được tạo cấu hình để xác định các dung lượng cấp độ bit có trọng số của tất cả bit nhả đối với mỗi điều biến dựa trên chất lượng kênh được xác định của các kênh đường xuống giữa thiết bị truyền và các thiết bị thu bằng cách sử dụng bảng CQI tới dung lượng cấp độ bit được lưu giữ trong bộ nhớ. Phương án này có ưu điểm rằng cho phép bộ lập lịch tính toán tốc độ tổng có trọng số và do đó thực hiện việc lựa chọn UE tốt nhất, lựa chọn điều biến và cấp phát bit nhả.

Theo dạng có thể thực hiện được thứ ba của thiết bị truyền theo khía cạnh thứ nhất hoặc theo dạng có thể thực hiện được thứ nhất hoặc thứ hai của khía cạnh thứ nhất bộ xử lý được tạo cấu hình để thu các chất lượng kênh đường xuống đối với các kênh đường xuống của các thiết bị thu; hoặc đánh giá các chất lượng kênh đường xuống bằng cách đo lường các kênh đường lên tương ứng đối với các thiết bị thu. Phương án này có ưu điểm làm cho thiết bị truyền nhận biết được các chất lượng kênh đường xuống, mà cần thiết cho việc tính toán chính xác các tham số truyền.

Theo dạng có thể thực hiện được thứ tư của thiết bị truyền theo khía cạnh thứ nhất theo bất kỳ trong số các dạng có thể thực hiện được thứ nhất đến thứ ba trên đây của khía cạnh thứ nhất, các chất lượng kênh đường xuống dựa trên một hoặc nhiều tỷ lệ tín hiệu trên tạp âm hoặc tỷ lệ tín hiệu trên nhiễu cộng

tập âm. Phương án này có ưu điểm làm cho việc tính toán các chất lượng kênh trở nên dễ dàng hơn.

Theo dạng có thể thực hiện được thứ năm của thiết bị truyền hoặc theo dạng thực hiện thứ tư của khía cạnh thứ nhất, bộ xử lý được tạo cấu hình để mã hóa đối với mỗi thiết bị thu trong tập được lựa chọn của các thiết bị thu từ thông tin để thu được từ mã; sử dụng ma trận dồn kênh thu được để dồn kênh các từ mã thành vector nhân của  $G$  phần tử  $\mathbf{l} = (l(1), \dots, l(G))$  theo hàm cấp phát bit nhân tới UE được lựa chọn; sử dụng mỗi nhân của vector nhân  $\mathbf{l} = (l(1), \dots, l(G))$  để lựa chọn ký tự điều biến từ điều biến được lựa chọn để thu được vector ký tự  $\mathbf{x} = (x(1), \dots, x(G))$  đối với các từ mã được dồn kênh; trong đó tín hiệu đường xuống  $\mathbf{S}$  bao gồm vector ký tự  $\mathbf{x} = (x(1), \dots, x(G))$ . Phương án này có ưu điểm rằng cho phép quá trình truyền đồng thời một vài dòng dữ liệu với thông lượng kết hợp được gia tăng.

Theo dạng có thể thực hiện được thứ sáu của thiết bị truyền theo khía cạnh thứ nhất hoặc theo bất kỳ trong số các dạng có thể thực hiện được thứ nhất đến thứ năm trên đây của khía cạnh thứ nhất, bộ xử lý được tạo cấu hình để báo hiệu tới các thiết bị thu trong tập được lựa chọn của các thiết bị thu chỉ số của ma trận dồn kênh được lưu giữ trong thư viện được tính toán trước của các ma trận dồn kênh. Việc sử dụng chỉ số ma trận dồn kênh sẽ làm giảm thông tin tiêu đề do việc báo hiệu chỉ số yêu cầu ít bit hơn. Phương án này cũng có ưu điểm không yêu cầu tính toán các ma trận dồn kênh trong mỗi TTI.

Theo dạng có thể thực hiện được thứ bảy của thiết bị truyền theo khía cạnh thứ nhất hoặc theo bất kỳ trong số dạng có thể thực hiện được thứ nhất đến thứ sáu trên đây của khía cạnh thứ nhất, ma trận dồn kênh được kết hợp với ít nhất hai thiết bị thu từ tập được lựa chọn của các thiết bị thu.

Theo dạng có thể thực hiện được thứ tám của thiết bị truyền theo khía cạnh thứ nhất hoặc theo bất kỳ trong số dạng có thể thực hiện được thứ nhất đến thứ bảy của khía cạnh thứ nhất, bộ xử lý (502) được tạo cấu hình để truyền tín hiệu đường xuống  $\mathbf{S}$  với ít nhất  $G$  số lượng phần tử tài nguyên (RE) thời gian-tần số. Phương án này có ưu điểm cho phép thiết bị truyền sử dụng các RE của hệ thống truyền OFDMA bất kỳ.

Theo dạng có thể thực hiện được thứ chín của thiết bị truyền theo khía cạnh thứ nhất hoặc theo bất kỳ trong số các dạng có thể thực hiện được thứ nhất đến thứ tám trên đây của khía cạnh thứ nhất, bộ xử lý được tạo cấu hình để truyền tới các thiết bị thu trong tập được lựa chọn của các thiết bị thu thông tin điều khiển đường xuống bao gồm ít nhất một trong số trường chỉ báo hàm cấp phát tài nguyên thời gian-tần số dùng chung cho tất cả các thiết bị thu trong tập được lựa chọn; trường chỉ báo tốc độ mã hóa cụ thể cho thiết bị thu; trường chỉ báo ma trận dồn kênh được lựa chọn dùng chung cho tất cả các thiết bị thu trong tập được lựa chọn; và trường chỉ báo giá trị trong ma trận dồn kênh được lựa chọn mà thiết bị thu hiện tại từ tập được lựa chọn tương ứng với đó. Phương án này có ưu điểm cho phép thiết bị thu tạo ra ma trận dồn kênh.

Theo dạng có thể thực hiện được thứ mười của thiết bị truyền theo khía cạnh thứ nhất hoặc theo bất kỳ trong số các dạng có thể thực hiện được thứ nhất đến thứ tám trên đây của khía cạnh thứ nhất, bộ xử lý được tạo cấu hình để truyền tới các thiết bị thu trong tập được lựa chọn thông tin điều khiển đường xuống bao gồm ít nhất một trong số: trường chỉ báo hàm cấp phát tài nguyên thời gian-tần số dùng chung cho tất cả các thiết bị thu trong tập được lựa chọn; trường chỉ báo tốc độ mã hóa cụ thể cho thiết bị thu; trường chỉ báo điều biến được lựa chọn dùng chung cho tất cả các thiết bị thu trong tập được lựa chọn; và trường chỉ báo hàm cấp phát cụ thể cho thiết bị thu của các bit nhả. Các tham số này sẽ cho phép thiết bị thu tạo ra ma trận dồn kênh. Phương án này có ưu điểm làm giảm thông tin tiêu đề báo hiệu để cho phép quá trình truyền đồng thời.

Theo khía cạnh thứ hai của sáng chế các mục đích và ưu điểm trên đây và các mục đích và ưu điểm khác có thể đạt được bởi phương pháp truyền một cách đồng thời các dòng dữ liệu đường xuống độc lập không trực giao tới các thiết bị thu trong hệ thống truyền thông không dây. Theo một phương án của sáng chế, phương pháp này bao gồm việc gửi tới các thiết bị thu thông tin điều khiển bao gồm một hoặc nhiều: các ký hiệu nhận dạng của các thiết bị thu được lựa chọn để truyền; các tốc độ mã hóa của các thiết bị thu được lựa chọn; hàm cấp phát bit nhả tới thiết bị thu; chỉ số của các chòm điểm được mở rộng; và

số lượng phần tử tài nguyên được dùng để truyền đường xuống. Phương pháp này có ưu điểm cho phép lựa chọn thiết bị người dùng được thực hiện cùng với việc tính toán các tham số truyền và dồn kênh.

Theo dạng có thể thực hiện được thứ nhất của khía cạnh thứ hai, thông tin điều khiển bao gồm một hoặc nhiều trường chỉ báo hàm cấp phát tài nguyên thời gian-tần số dùng chung cho tất cả các thiết bị thu được lựa chọn; trường chỉ báo tốc độ mã hóa cụ thể cho thiết bị thu; trường chỉ báo ma trận dồn kênh được lựa chọn dùng chung cho tất cả các thiết bị thu được lựa chọn; và trường chỉ báo giá trị trong ma trận dồn kênh được lựa chọn mà thiết bị thu hiện tại từ các thiết bị thu được lựa chọn tương ứng với đó. Phương án này có ưu điểm cho phép cấu hình quá trình truyền đường xuống một cách đồng thời tới nhiều thiết bị người dùng mà không cần báo hiệu thông tin điều biến và cấp phát bit nhẵn tới thiết bị thu.

Theo dạng có thể thực hiện được thứ hai của khía cạnh thứ hai hoặc dạng có thể thực hiện được thứ nhất của khía cạnh thứ hai, thông tin điều khiển bao gồm một hoặc nhiều trường chỉ báo hàm cấp phát tài nguyên thời gian-tần số dùng chung cho tất cả các thiết bị thu; trường chỉ báo tốc độ mã hóa cụ thể cho thiết bị thu; trường chỉ báo việc điều biến dùng chung cho tất cả các thiết bị thu được lựa chọn; và trường chỉ báo hàm cấp phát cụ thể cho thiết bị thu của các bit nhẵn. Phương án này có ưu điểm cho phép cấu hình quá trình truyền đường xuống đồng thời tới nhiều thiết bị người dùng mà không báo hiệu chỉ báo của ma trận dồn kênh được sử dụng tại phía thiết bị truyền.

Theo khía cạnh thứ ba của sáng chế, các mục đích và ưu điểm trên đây và các mục đích và ưu điểm khác có thể đạt được bởi thiết bị thu. Thiết bị thu này bao gồm bộ xử lý được tạo cấu hình để thu thông tin điều khiển đường xuống chỉ báo các tham số được sử dụng trong quá trình truyền của tín hiệu đường xuống S; cấu hình thiết bị thu theo thông tin điều khiển đường xuống thu được, thu tín hiệu đường xuống S, giải dồn kênh tín hiệu đường xuống và giải mã các tín hiệu đường xuống theo các tham số thu được trong thông tin điều khiển đường xuống. Thiết bị này có ưu điểm cung cấp thông lượng đường

xuống được gia tăng trong hệ thống không dây trong đó thiết bị thu được sử dụng.

Theo khía cạnh thứ tư của sáng chế các mục đích và ưu điểm trên đây và các mục đích và ưu điểm khác có thể đạt được bởi chương trình máy tính bao gồm các lệnh chương trình máy tính bất biến mà khi được thực hiện bởi bộ xử lý làm cho bộ xử lý thực hiện phương pháp theo khía cạnh thứ hai hoặc theo các dạng có thể thực hiện được thứ nhất hoặc thứ hai của khía cạnh thứ hai.

Các khía cạnh, các dạng có thể thực hiện được và các ưu điểm này và các khía cạnh, các dạng có thể thực hiện được và các ưu điểm khác của các phương án làm ví dụ sẽ trở nên rõ ràng dựa vào các phương án được mô tả trong bản mô tả này khi đọc các hình vẽ kèm theo. Tuy nhiên, cần phải hiểu rằng phần mô tả và các hình vẽ được thiết kế chỉ nhằm mục đích minh họa và không làm giới hạn phạm vi của sáng chế, mà phạm vi của sáng chế chỉ bị giới hạn ở các điểm yêu cầu bảo hộ kèm theo. Các khía cạnh và hiệu quả khác của sáng chế sẽ được thể hiện trong phần mô tả sau đây và nói chung sẽ rõ ràng dựa vào phần mô tả hoặc có thể được nhận biết bằng việc áp dụng sáng chế. Ngoài ra, các khía cạnh và ưu điểm của sáng chế có thể được nhận biết và thu được bằng các phương tiện và các kết hợp cụ thể được chỉ ra trong bộ yêu cầu bảo hộ kèm theo.

### **Mô tả vắn tắt các hình vẽ**

Trong phần mô tả chi tiết sau đây của sáng chế, sáng chế sẽ được giải thích chi tiết hơn có viện dẫn tới các phương án làm ví dụ được thể hiện trên hình vẽ, trong đó:

Fig.1 minh họa thiết bị truyền theo phương án của sáng chế;

Fig.2 là lưu đồ minh họa phương án của sáng chế;

Fig.3 minh họa thiết bị thu theo phương án của sáng chế;

Fig.4 là lưu đồ minh họa phương án của sáng chế;

Fig.5 minh họa bộ truyền RA-CEMA nâng cao theo phương án của sáng chế;

Fig.6 minh họa bộ lập lịch RA-CEMA nâng cao theo phương án của sáng chế;

Fig.7 minh họa bộ lập lịch RA-CEMA nâng cao theo phương án của sáng chế;

Fig.8 minh họa phương pháp truyền điều biến mã hóa ghép xen bit ví dụ;

Fig.9 minh họa dung lượng cấp độ bit với các đường cong SNR của điều biến 16-QAM với dán nhãn Gray;

Fig.10 minh họa tỷ lệ lỗi khối (BLER) với các đường cong SNR đối với các phương pháp MCS khác nhau;

Fig.11 minh họa vùng tốc độ BICM của hệ thống với hai UE sử dụng điều biến 16 QAM;

Fig.12 minh họa cặp tốc độ tối ưu và đường bộ lập lịch cân bằng tỷ lệ (PF) để truyền trong hệ thống với hai UE sử dụng điều biến 16 QAM;

Fig.13 minh họa việc tính toán WSR theo thuật toán thứ nhất kết hợp các khía cạnh của các phương án theo sáng chế;

Fig.14 minh họa việc tính toán WSR theo thuật toán thứ hai kết hợp các khía cạnh của các phương án theo sáng chế;

Fig.15 minh họa các dung lượng cấp độ bit của điều biến 64 QAM với dán nhãn Gray;

Fig.16 minh họa một phương án của thiết bị truyền thông di động mà có thể được dùng để áp dụng các khía cạnh của sáng chế;

Fig.17 minh họa hiệu quả phổ tế bào của hệ thống truyền thông mà áp dụng sáng chế;

Fig.18 minh họa hệ thống RA-CEMA.

### **Mô tả chi tiết sáng chế**

Các phương án của sáng chế được bộc lộ trong bản mô tả này liên quan đến thiết bị để truyền đồng thời nhiều dòng dữ liệu độc lập dành cho các thiết bị thu với các chất lượng kênh thu được khác nhau. Thiết bị này có thể bao gồm các thiết bị truyền và các thiết bị thu. Các phương án của sáng chế áp dụng tới đường xuống của các hệ thống truyền thông không dây, hoạt động, ví dụ,

trong chế độ song công phân tần (Frequency Division Duplex-FDD), chế độ song công phân thời (Time Division Duplex-TDD) hoặc giao thức truyền thông không dây thích hợp khác.

Fig.1 minh họa một phương án của thiết bị truyền 100 kết hợp các khía cạnh của sáng chế. Thiết bị truyền 100 bao gồm bộ đầu vào 110 để thu các giá trị chất lượng kênh hoặc thông tin từ các thiết bị thu hoặc người dùng khác nhau, cũng được gọi là thiết bị người dùng (UE). Bộ nhớ 120 được tạo cấu hình để lưu giữ thông tin chung như thư viện mã trộn dồn kênh và các lệnh chương trình, chẳng hạn. Bộ đầu ra 130 được tạo cấu hình để truyền tín hiệu đường xuống trong hệ thống truyền thông không dây.

Theo một phương án của sáng chế, thiết bị truyền 100 bao gồm ít nhất một bộ xử lý 140 được tạo cấu hình để thu thông tin chất lượng kênh (CQI) đường xuống từ các thiết bị thu; xác định đối với mỗi thiết bị thu và đối với mỗi điều biến của tập điều biến, các dung lượng cấp độ bit của tất cả các bit nhận củ điều biến; tính toán các trọng số của bộ lập lịch của tốc độ tổng có trọng số (WSR); xác định, đối với mỗi điều biến, WSR lớn nhất và hàm cấp phát bit nhận tới UE tương ứng của nó; lựa chọn điều biến tương ứng với WSR lớn nhất và tính toán hàm cấp phát bit nhận tới UE tương ứng và trong cùng thời gian hoặc khoảng thời gian, lựa chọn tập các thiết bị thu mà bản tin của chúng sẽ được truyền một cách đồng thời. Tập các thiết bị thu này bao gồm tất cả các thiết bị thu có ít nhất một bit được cấp phát trong nhãn chòm điểm.

Bộ xử lý 140 còn được tạo cấu hình để sử dụng hàm cấp phát bit nhận tới UE được lựa chọn để tạo ra mã trộn dồn kênh tương ứng và tính toán các kích cỡ từ mã của thiết bị thu.

Bộ xử lý 140 được tạo cấu hình để sử dụng hàm cấp phát bit nhận tới UE được lựa chọn và các dung lượng cấp độ bit tương ứng để tính toán các tốc độ mã hóa của thiết bị thu; và báo hiệu tới các thiết bị thu số lượng RE được sử dụng, bậc của điều biến được lựa chọn, hàm cấp phát bit nhận-tới-UE và các tốc độ mã hóa.

Nhờ sử dụng các kích cỡ từ mã và các tốc độ mã được tính toán, bộ xử lý 140 được tạo cấu hình để mã hóa một cách độc lập đối với mỗi thiết bị thu

bản tin thông tin để thu được từ mã. Nhờ sử dụng ma trận dồn kênh được tạo ra, bộ xử lý 140 được tạo cấu hình để dồn kênh tất cả từ mã của thiết bị thu trên vector của  $G$  nhãn; ánh xạ vector nhãn tới vector của các ký tự được suy ra từ chòm điểm được lựa chọn để thu được vector của  $G$  ký tự chòm điểm phức; và truyền vector ký tự trong  $G$  phần tử tài nguyên không gian-thời gian-tần số.

Theo một phương án của sáng chế, thiết bị truyền được tạo cấu hình để truyền, nhờ sử dụng các phần tử tài nguyên, tín hiệu đường xuống  $S$  dựa trên ma trận dồn kênh thu được và các tốc độ mã hóa được tính toán, tới các thiết bị thu trong tập được lựa chọn. Thiết bị truyền có thể bao gồm bộ truyền RA-CEMA. Ngoài ra, bộ truyền có thể bao gồm bộ truyền bất kỳ mà được tạo cấu hình để chấp nhận các ma trận dồn kênh như một phần của các tham số cấu hình.

Fig.2 minh họa một phương án về phương pháp truyền mà có thể được thực hiện bởi thiết bị truyền 100 của Fig.1. Theo một phương án của sáng chế, phương pháp này bao gồm các bước:

thu CQI đường xuống từ các thiết bị thu, ở bước 202;

xác định đối với các thiết bị thu mà từ đó CQI đường xuống thu được và đối với mỗi điều biến trong tập điều biến, các dung lượng cấp độ bit của tất cả các bit nhãn của việc điều biến, ở bước 204;

tính toán các trọng số của bộ lập lịch của tốc độ tổng có trọng số (WSR), ở bước 206;

xác định, đối với mỗi điều biến, WSR lớn nhất và hàm cấp phát bit nhãn tới UE tương ứng của nó, ở bước 208;

lựa chọn điều biến tương ứng với WSR lớn nhất và xác định hàm cấp phát bit nhãn tới UE tương ứng của nó, bao gồm lựa chọn tập thiết bị thu từ các thiết bị thu để truyền, tập được lựa chọn bao gồm tất cả các thiết bị thu mà thu được ít nhất một bit trong nhãn chòm điểm, ở bước 210;

sử dụng hàm cấp phát bit nhãn tới UE được xác định, tạo ra ma trận dồn kênh tương ứng, ở bước 212;

sử dụng hàm cấp phát bit nhãn tới UE được xác định, tính toán các kích thước từ mã của thiết bị thu, ở bước 214;

sử dụng hàm cấp phát bit nhả tới UE được lựa chọn và các dung lượng cấp độ bit tương ứng, tính toán các tốc độ mã của thiết bị thu, ở bước 216;

báo hiệu tới các thiết bị thu, số lượng RE được sử dụng, bậc của điều biến được lựa chọn, hàm cấp phát bit nhả tới UE được xác định và các tốc độ mã hóa, ở bước 218;

sử dụng các kích cỡ từ mã được tính toán và các tốc độ mã hóa, mã hóa một cách độc lập đối với mỗi thiết bị thu trong tập các thiết bị thu được lựa chọn để truyền, bản tin thông tin để thu được từ mã cho mỗi thiết bị thu trong tập này, ở bước 220;

sử dụng ma trận dồn kênh được tạo ra, dồn kênh tất cả các từ mã của thiết bị thu thành vector của G nhả, ở bước 222;

ánh xạ vector nhả tới vector của các ký tự được suy ra từ chòm điểm được lựa chọn, nhờ đó thu được vector của G các ký tự chòm điểm phức, ở bước 224; và

truyền vector ký tự trong G phần tử tài nguyên không gian-thời gian-tần số tới các thiết bị thu được lựa chọn để truyền, ở bước 226.

Fig.3 minh họa một phương án của thiết bị thu 300 kết hợp các khía cạnh của sáng chế. Theo một phương án của sáng chế, thiết bị thu 300 bao gồm bộ đầu vào 310 được tạo cấu hình để thu tín hiệu đường xuống, bộ nhớ 320 và bộ đầu ra 330. Theo một phương án của sáng chế, thiết bị thu 300 bao gồm ít nhất một bộ xử lý 340. Bộ xử lý 340 được tạo cấu hình để phát hiện và giải dồn kênh tín hiệu đường xuống sử dụng ma trận dồn kênh. Theo một phương án của sáng chế, bộ xử lý 340 được tạo cấu hình để thu thông tin điều khiển đường xuống chỉ báo các tham số được sử dụng trong quá trình truyền của tín hiệu đường xuống S; thu tín hiệu đường xuống S, giải dồn kênh tín hiệu đường xuống và giải mã tín hiệu đường xuống S theo các tham số thu được trong thông tin điều khiển đường xuống; và phân phối các đánh giá các từ thông tin tới người dùng.

Fig.4 minh họa phương pháp thu mà có thể được thực hiện bởi thiết bị thu 300. Theo một phương án của sáng chế, phương pháp này bao gồm thu tín hiệu đường xuống bao gồm vector ký tự, bao gồm thu thông tin điều khiển

đường xuống chỉ báo các tham số được sử dụng trong quá trình truyền của tín hiệu đường xuống S, ở bước 400. Phát hiện và giải dòn kênh tín hiệu đường xuống sử dụng ma trận dòn kênh, ở bước 410. Giải mã tín hiệu đường xuống S theo các tham số thu được trong thông tin điều khiển đường xuống và phân phối các đánh giá các từ thông tin tới người dùng, ở bước 420.

Fig.5 minh họa một phương án của thiết bị truyền RA-CEMA nâng cao 500 kết hợp các khía cạnh của sáng chế. Thiết bị truyền RA-CEMA nâng cao 500 được tạo cấu hình để thực hiện và thực thi các xử lý được mô tả trong bản mô tả này. Theo phương án này, hai thiết bị thu, như các thiết bị thu 300, thiết bị thu 50 trên Fig.3 và Fig.18, lần lượt được lựa chọn để truyền. Thiết bị lập lịch RA-CEMA nâng cao 502, được gọi trong bản mô tả này là thiết bị lập lịch 502 thu các CQI đường xuống của các kênh đường xuống đối với hai thiết bị thu thông qua đường liên kết nghịch (ví dụ đường lên) và lựa chọn các thiết bị thu có các chất lượng kênh khác nhau để truyền đường xuống một cách đồng thời. Các chất lượng kênh có thể ví dụ là SINR, SNR hoặc bất kỳ số đo kênh thích hợp khác hoặc các tham số khác dựa trên số đo kênh này như CQI. Thiết bị lập lịch 502 cũng thực hiện việc lựa chọn điều biến, tính toán các tham số MCS và tính toán ma trận dòn kênh như sẽ được mô tả sau đây.

Theo các khía cạnh của sáng chế và viện dẫn tới Fig.5, các từ thông tin  $\mathbf{b}_0$  và  $\mathbf{b}_1$  cần được truyền tới các thiết bị thu được lựa chọn được mã hóa một cách độc lập và được gửi tới bộ ghép xen đa người dùng hoặc thiết bị dòn kênh các từ mã thích nghi tốc độ 510. Các chức năng được thực hiện bởi thiết bị ghép xen đa người dùng 510 của Fig.5 nói chung là tương tự như các chức năng được thực hiện bởi thiết bị dòn kênh các từ mã thích nghi tốc độ 13 của hệ thống RA-CEMA 20 được thể hiện trên Fig.18. Ví dụ về hệ thống RA-CEMA 20 được thể hiện trên Fig.18 được mô tả trong PCT/EP2014/056365, nộp ngày 28 tháng 3 năm 2014, toàn bộ nội dung của nó được vào bản mô tả này nhằm mục đích viện dẫn.

Thiết bị ghép xen đa người dùng 510 thực hiện việc dòn kênh từ mã theo ma trận dòn kênh RA-CEMA và tạo ra từ được dòn kênh  $\mathbf{l}$  mà được điều biến

bởi thiết bị điều biến 512 và được truyền bởi thiết bị truyền 514, tới người dùng chẳng hạn.

Như được mô tả trên đây, việc lựa chọn thiết bị thu, việc lựa chọn điều biến, việc tính toán các tham số MCS và việc tính toán/lựa chọn ma trận dồn kênh được thực hiện cùng nhau bởi thiết bị lập lịch 502. Các Fig.6 và Fig.7 minh họa các phương án khác nhau của thiết bị lập lịch 502 mà có thể được sử dụng trong sáng chế.

Trong phương án được thể hiện trên Fig.6, thiết bị lập lịch 602 được tạo cấu hình để ánh xạ các chỉ số CQI tới các SNR. Các dung lượng cấp độ bit được tính toán nhờ sử dụng dung lượng cấp độ bit với các đường cong SNR.

Trong phương án được thể hiện trên Fig.7, thiết bị lập lịch 702 được tạo cấu hình để ánh xạ các chỉ số CQI một cách trực tiếp tới các dung lượng cấp độ bit.

Các khía cạnh của sáng chế sử dụng sự nhận biết về các kênh đường xuống đối với các CQI của thiết bị thu và các dung lượng cấp độ bit của các điều biến khả dụng để thực hiện các nhiệm vụ trên đây trong khi tối đa hóa bất kỳ số đo lập lịch tốc độ tổng có trọng số (WSR) như cân bằng tỷ lệ (PF). Các khía cạnh của sáng chế có thể được sử dụng trong các hệ thống với lập lịch băng rộng và/hoặc báo cáo CQI băng rộng cũng như trong các hệ thống với lập lịch băng con và/hoặc báo cáo CQI băng con. Trong trường hợp này, các khía cạnh của sáng chế được tạo cấu hình để vận hành trong mỗi băng con mà độc lập với các băng con khác.

Trong các hệ thống RA-CEMA, tín hiệu được truyền  $x$  là chuỗi của  $G$  các ký tự điều biến mà sẽ được truyền trong  $G$  phần tử tài nguyên (RE). Các ký tự điều biến được suy ra từ chòm điểm được lựa chọn  $\chi_l = \{s_1^{(l)}, \dots, s_{M_l}^{(l)}\}$  thuộc về tập chòm điểm khả dụng  $\mathcal{X} = \{\chi_1, \dots, \chi_L\}$ . Mỗi chòm điểm  $\chi_l, l = 1, \dots, L$ , khác biệt bởi kích cỡ  $M_l = |\chi_l|$  và bậc  $m_l = \log_2 M_l$ . Nhãn  $\mathcal{L}(\chi_l)$  kết hợp với mỗi ký tự chòm điểm  $\chi_l$  vectơ nhị phân riêng biệt của  $m_l$  bit. Nhằm mục đích dễ dàng cho ký hiệu, việc sử dụng chỉ số chòm điểm sẽ được bỏ qua sau đây, ngoại trừ trường hợp cần thiết.

Theo Fig.8, mà minh họa thiết bị điều biến 802 và thiết bị phát hiện 804 trong phương pháp truyền điều biến mã hóa ghép xen bit làm ví dụ, mỗi bit trong nhãn nhị phân của chòm điểm  $\chi$  khác biệt bởi dung lượng cấp độ bit, được xác định thông thường là thông tin tương hỗ của mỗi bit trong nhãn nhị phân của chòm điểm, được đo lường khi các ký tự chòm điểm được truyền trên kênh bất kỳ (Ví dụ, kênh AWGN). Cụ thể, trong phương pháp điều biến mã hóa ghép xen bit (BICM) thông thường, tại bộ truyền mỗi  $m$ -bộ dữ liệu  $(e_1, \dots, e_m)$  của các bit được mã hóa được ánh xạ tới ký tự chòm điểm  $s \in \chi$  mà được truyền sau đó. Tại bộ thu, thiết bị phát hiện 804 tính toán các tỷ lệ hợp lý logarit (LLR) của các bit đường truyền là:

$$\lambda_k = \log \frac{P(e_k = 1|y)}{P(e_k = 0|y)} = \log \frac{\sum_{s \in \chi: \mathcal{L}_k(s)=1} P(s|y)}{\sum_{s \in \chi: \mathcal{L}_k(s)=0} P(s|y)} \quad (1)$$

trong đó  $k = 1, \dots, m$ . Ở đây  $P(\mathcal{E})$  chỉ báo xác suất mà sự kiện  $\mathcal{E}$  diễn ra,  $y$  là tín hiệu thu được và  $\mathcal{L}_k(s)$  chỉ báo bit thứ  $k$  của nhãn được kết hợp với ký tự chòm điểm  $s$ . Dung lượng cấp độ bit được xác định là:

$$\beta_k = I(e_k; \lambda_k) \quad (2)$$

trong đó  $I(a; b)$  chỉ báo thông tin tương hỗ của các biến ngẫu nhiên  $a$  và  $b$ . Ví dụ, nếu kênh này là AWGN, dung lượng cấp độ bit có thể được đánh giá là:

$$\beta_k = m - \mathbb{E}_{s,y} [\log(1 + e^{\lambda_k}) - \mathcal{L}_k(s)\lambda_k] \quad (3)$$

trong đó  $m$  là bậc chòm điểm và  $\mathbb{E}_{s,y}[\cdot]$  ký hiệu toán tử kỳ vọng.

Đối với các kênh trong thực tế, bao gồm kênh AWGN, các dung lượng cấp độ bit là các hàm không giảm đơn điệu  $\beta_k, k = 1, \dots, m$  của SNR  $\rho$  thu được trên kênh. Fig.9 minh họa ví dụ về dung lượng cấp độ bit với các đường cong SNR của điều biến 16QAM với dán nhãn Gray. Khi SNR là rất thấp, các dung lượng này đều gần tới zero, trong khi tại SNR cao, các dung lượng này đều tiệm cận giá trị lớn nhất của chúng. Ngoài ra, trên Fig.9, mỗi đường cong biểu diễn dung lượng cấp độ bit của hai bit nhãn. Đặc tính có nhiều bit nhãn với cùng dung lượng là chung đối với tất cả các điều biến QAM và do các đặc tính đối xứng của các chòm điểm này.

Dung lượng cấp độ bit của bit nhân thứ  $k$  của người dùng  $z$  được thể hiện trên Fig.9 là  $\beta_k(\rho_z)$ . Ký hiệu tốc ký  $\beta_{k,z}$  sẽ được sử dụng trong bản mô tả này để chỉ báo cùng số lượng. Trên Fig.9, các dung lượng cấp độ bit của hai người dùng với các SNR là 12dB và 3dB cũng được thể hiện.

Trong các hệ thống như LTE và UMTS, thông thường chất lượng kênh của các thiết bị thu được báo cáo bởi các thiết bị thu tới bộ truyền dưới dạng của chỉ số CQI. Nói chung, việc tính toán chỉ số CQI giả thiết quá trình truyền trực giao tới một thiết bị thu. Chỉ số CQI tương ứng với phương pháp MCS chỉ rõ các tham số như bậc điều biến, loại mã hóa kênh và tốc độ mã hóa mà sẽ được sử dụng bởi bộ truyền để thỏa mãn các yêu cầu chất lượng liên kết bất kỳ. Trong UMTS và LTE, các yêu cầu chất lượng liên kết được chỉ rõ đối với ngưỡng BLER mà thiết bị thu viện dẫn tới để tính toán CQI ( $BLER = 0,1$  đối với LTE và UMTS). Mỗi phương pháp MCS khác biệt bởi tốc độ  $MCSR = mR^{(C)}$  (trong bản mô tả này,  $m$  là bậc điều biến và  $R^{(C)}$  là tốc độ mã hóa) và BLER với đường cong SNR.

Fig.10 thể hiện ví dụ về BLER với các đường cong SNR đối với bảy phương pháp MCS khác nhau. Các giá trị SNR tương ứng với  $BLER=10^{-1}$  được chỉ báo là  $SNR_1$  đến  $SNR_7$ . Đối với mỗi phương pháp MCS, SNR tương ứng với ngưỡng  $BLER = 0,1$  được thể hiện. Các giá trị SNR tương ứng với ngưỡng BLER sẽ được gọi là các SNR ngưỡng. Các đường cong trên Fig.10 thu được xét đến mô hình kênh AWGN. Tuy nhiên, phương pháp tương tự có thể được sử dụng đối với các loại kênh khác, như các kênh thăng giáng chọn lọc tần số và/hoặc thời gian.

Thiết bị thu đánh giá SNR thu được. Dựa trên đánh giá này và dựa trên nhận biết của các SNR ngưỡng, thiết bị thu xác định các MCS nào thỏa mãn các yêu cầu chất lượng kênh. Để đạt được hiệu quả phổ cao, thiết bị thu lựa chọn MCS mà tương ứng với tốc độ MCS cao nhất thỏa mãn các yêu cầu chất lượng liên kết và báo cáo chỉ số CQI tương ứng.

Nếu, ví dụ, SNR được đánh giá là 4,7dB, viện dẫn tới Fig.10, thì các MCS thỏa mãn yêu cầu chất lượng liên kết  $BLER \leq 0,1$  là MCS1, MCS2,

MCS3 và MCS4. Trong số đó, thiết bị thu sẽ lựa chọn MCS tương ứng với tốc độ MCS cao nhất, tức là MCS4 và báo cáo CQI tương ứng.

Mỗi chỉ số CQI, thông qua phương pháp MCS tương ứng, do đó có thể được ánh xạ tới giá trị SNR ngưỡng. Ánh xạ này có thể được lưu giữ một cách thuận tiện trong bảng nhỏ, như Bảng 1, dưới đây. Bộ lập lịch RA-CEMA nâng cao 602 được thể hiện trên Fig.6 ánh xạ các chỉ số CQI của thiết bị thu tới các giá trị SNR ngưỡng sử dụng bảng này và sau đó tính toán, đối với mỗi điều kiện khả dụng, các dung lượng cấp độ bit tương ứng với các SNR này sử dụng dung lượng cấp độ bit với các đường cong SNR.

**Bảng 1.** Ví dụ về bảng chỉ rõ ánh xạ của các chỉ số CQI tới các giá trị SNR.

| Chỉ số CQI  | SNR               |
|-------------|-------------------|
| 1           | $SNR_1$           |
| 2           | $SNR_2$           |
| ...         | ...               |
| $CQI_{MAX}$ | $SNR_{CQI_{MAX}}$ |

Theo một phương án của sáng chế, các dung lượng cấp độ bit tương ứng với mỗi SNR ngưỡng – do đó mỗi chỉ số CQI – có thể được tính toán trước, được lưu giữ trong bảng như Bảng 2 dưới đây và trở nên khả dụng đối với bộ truyền 500 trên Fig.5. Theo phương án này, không cần thiết phải thực hiện việc ánh xạ CQI tới SNR, do các dung lượng cấp độ bit có thể thu được trực tiếp nhờ sử dụng chỉ số CQI. Bộ lập lịch 702 được thể hiện trên Fig.7 ánh xạ một cách trực tiếp các chỉ số CQI của các thiết bị thu tới các dung lượng cấp độ bit sử dụng thông tin được lưu giữ trong bảng, như Bảng 2 dưới đây.

**Bảng 2.** Ví dụ về bảng chỉ rõ ánh xạ trực tiếp của các chỉ số CQI trên các dung lượng cấp độ bit.

| Chỉ số             | QPSK                                       | 16 QAM                                        |                                               | 64QAM                                         |                                               |                                               |
|--------------------|--------------------------------------------|-----------------------------------------------|-----------------------------------------------|-----------------------------------------------|-----------------------------------------------|-----------------------------------------------|
| CQI                | $b_1$                                      | $b_1$                                         | $b_2$                                         | $b_1$                                         | $b_2$                                         | $b_3$                                         |
| 1                  | $\beta_{\text{QPSK}}^{(1)}$                | $\beta_{16\text{QAM},1}^{(1)}$                | $\beta_{16\text{QAM},2}^{(1)}$                | $\beta_{64\text{QAM},1}^{(1)}$                | $\beta_{64\text{QAM},2}^{(1)}$                | $\beta_{64\text{QAM},3}^{(1)}$                |
| 2                  | $\beta_{\text{QPSK}}^{(2)}$                | $\beta_{16\text{QAM},1}^{(2)}$                | $\beta_{16\text{QAM},2}^{(2)}$                | $\beta_{64\text{QAM},1}^{(2)}$                | $\beta_{64\text{QAM},2}^{(2)}$                | $\beta_{64\text{QAM},3}^{(2)}$                |
| ...                | ...                                        | ...                                           | ...                                           | ...                                           | ...                                           | ...                                           |
| $CQI_{\text{MAX}}$ | $\beta_{\text{QPSK}}^{(CQI_{\text{MAX}})}$ | $\beta_{16\text{QAM},1}^{(CQI_{\text{MAX}})}$ | $\beta_{16\text{QAM},2}^{(CQI_{\text{MAX}})}$ | $\beta_{64\text{QAM},1}^{(CQI_{\text{MAX}})}$ | $\beta_{64\text{QAM},2}^{(CQI_{\text{MAX}})}$ | $\beta_{64\text{QAM},3}^{(CQI_{\text{MAX}})}$ |

Nhờ sử dụng các giá trị dung lượng cấp độ bit thu được, có thể xác định vùng tốc độ BICM  $\mathcal{R}_{\text{BICM}}$  của kênh quảng bá Gaussian được kết hợp, như được thể hiện trên Fig.11 đối với trường hợp của hai thiết bị thu và 16QAM. Quan hệ giữa các dung lượng cấp độ bit và các tốc độ đạt được của các thiết bị thu được giải thích như sau:

Khi tất cả bốn bit nhẵn của 16QAM được gán tới  $UE_1$ , thì  $UE_1$  có thể truyền tại tốc độ bất kỳ  $r_1 \leq 2\beta_{1,1} + 2\beta_{2,1}$ , trong đó  $\beta_{1,1}$  (resp.  $\beta_{2,1}$ ) là dung lượng cấp độ bit của các bit dung lượng cao (resp. dung lượng thấp) của 16QAM tại SNR của  $UE_1$  (nhắc lại rằng 16QAM có hai bit mạnh và hai bit yếu).

Khi tất cả bốn bit nhẵn được gán tới  $UE_2$ , thì  $UE_2$  có thể truyền tại tốc độ bất kỳ  $r_1 \leq 2\beta_{1,2} + 2\beta_{2,2}$ , trong đó  $\beta_{1,2}$  (resp.  $\beta_{2,2}$ ) là dung lượng cấp độ bit của các bit dung lượng cao (resp. dung lượng thấp) của 16QAM tại SNR của  $UE_2$ .

Khi hai bit dung lượng cao được gán tới  $UE_2$  và các bit còn lại được gán tới  $UE_1$ , thì  $UE_1$  và  $UE_2$  có thể truyền một cách đồng thời thông tin tại các tốc độ  $r_1 \leq 2\beta_{2,1}$  và  $r_2 \leq 2\beta_{1,2}$ .

Nói chung, tốc độ  $r_z$  mà tại đó  $UE_z$  có thể truyền không thể vượt quá tổng của các dung lượng cấp độ bit của các bit nhẵn được gán tới UE này:

$$r_z \leq \sum_{k=1}^m a_{k,z} \beta_{k,z} \quad (4)$$

trong đó  $a_{k,z} = 1$  nếu bit nhẵn thứ  $k$  đã được cấp phát tới  $UE_z$  và còn lại thì  $a_{k,z} = 0$ .

Đối với mỗi bit nhãn  $k$ , chỉ một UE được cho phép để truyền, do đó  $a_{k,z}$  lấy giá trị 1 chỉ đối một giá trị  $\hat{z}(k)$ . Điều này chỉ báo rằng  $UE_z$  được cho phép để truyền sử dụng bit nhãn  $k$  và không có UE khác có thể sử dụng bit này. Hàm  $\hat{z}(k)$  sẽ được gọi là *hàm cấp phát bit nhãn tới UE (thiết bị thu)*. Nhờ sử dụng  $\hat{z}(k)$ , phép tổng trong công thức (4) có thể được thể hiện lại như sau:

$$r_z \leq \sum_{k:\hat{z}(k)=z} \beta_{k,z}. \quad (5)$$

Nói cách khác, tốc độ truyền  $r_z$  của  $UE_z$  không thể vượt quá tổng của các dung lượng cấp độ bit của các bit nhãn được cấp phát tới  $UE_z$ .

Đối với điều biến bất kỳ  $\chi$ , nhãn nhị phân  $\mathcal{L}(\chi)$  và các SNR của thiết bị thu  $\rho_1, \dots, \rho_Z$ , các dung lượng cấp độ bit của các thiết bị thu được thu thập trong ma trận  $m \times Z \boldsymbol{\beta} = (\beta_{k,z})$ , trong đó:

$$\boldsymbol{\beta} = \begin{bmatrix} \beta_{1,1} & \cdots & \beta_{1,z} \\ \vdots & \ddots & \vdots \\ \beta_{m,1} & \cdots & \beta_{m,z} \end{bmatrix}. \quad (6)$$

Phần tử chung của nó  $\beta_{k,z}$  trong phương trình (6), chỉ báo dung lượng cấp độ bit của bit nhãn thứ  $k$  khi được dùng để truyền tới  $UE_z$ . SNR  $\rho_z$  – hoặc SNR trung bình trong trường hợp của các kênh thăng giáng – được giả thiết là cố định trên tập của RE của  $G$  ký tự. Các dung lượng cấp độ bit có thể được tính toán bởi thiết bị lập lịch 502 sử dụng phép lấy xấp xỉ thích hợp, như hàm đơn giản mà lấy xấp xỉ các hàm dung lượng cấp độ bit thực tế  $\beta_k(\rho)$  hoặc chúng có thể thu được nhờ sử dụng các bảng tra cứu như được thể hiện trong bảng 2 trên đây.

Mục đích của thiết bị lập lịch 502 trên Fig.5 là để lựa chọn tập các thiết bị thu để truyền, lựa chọn các chòm điểm được mở rộng và hàm cấp phát bit nhãn tới UE mà tối đa hóa tốc độ tổng có trọng số  $\tilde{R}(\mathbf{r}) = w_1 r_1 + \dots + w_Z r_Z$ , trong đó  $\mathbf{r} = (r_1, \dots, r_Z)$  là vectơ tốc độ thuộc về vùng tốc độ  $\mathcal{R}_{\text{BICM}}$ . Để thực hiện việc này, thiết bị lập lịch 502 tính toán tốc độ tổng có trọng số tối đa (WSR):

$$\tilde{R}^* = \tilde{R}(\mathbf{r}^*) = \max_{\mathbf{r} \in \mathcal{R}_{\text{BICM}}} \sum_{z=1}^Z w_z r_z \quad (7)$$

và thu được vector tốc độ  $\mathbf{r}^*$  mà để WSR  $\tilde{R}$  được tối đa hóa. Ở đây,  $w_z$  là hệ số trọng số cụ thể người dùng.

Đây là kết quả đã biết đến rộng rãi của việc tối ưu hóa chương trình tuyến tính nguyên đối với tập trọng số của người dùng định trước  $\mathbf{w} = (w_1, \dots, w_Z)$ , vector tốc độ  $\mathbf{r}^*$  mà tối ưu hóa WSR trong phương trình (7) tương ứng với đỉnh của vùng tốc độ  $\mathcal{R}_{\text{BICM}}$  của Fig.11. Ví dụ, biểu đồ trên Fig.12 minh họa vùng tốc độ  $\mathcal{R}_{\text{BICM}}$  trong trường hợp hai thiết bị thu với điều biến 16QAM. Giả thiết rằng các trọng số WSR được tính toán tại TTI hiện tại là  $w_1, w_2$ . Sau đó, trên mặt phẳng  $(r_1, r_2)$ , các giá trị (hằng số) khác nhau của WSR được biểu diễn bởi các đường thẳng với độ nghiêng  $-w_1/w_2$  thỏa mãn phương trình  $\tilde{R} = w_1 r_1 + w_2 r_2$ , với  $\tilde{R}$  là hằng số.

Đường nét đứt được thể hiện trên Fig.12 là đường WSR cố định tương ứng với WSR lớn nhất trên vùng tốc độ  $\mathcal{R}_{\text{BICM}}$  và khác biệt bởi giá trị  $\text{WSR}_{\mathcal{R}_{\text{BICM}}}$  và khác biệt bởi giá trị  $\text{WSR}_{\tilde{R}^*} = 2w_1\beta_{2,1} + 2w_2\beta_{1,2}$  thu được tại  $(r_1^*, r_2^*) = (2\beta_{2,1}, 2\beta_{1,2})$ . Dễ dàng thấy rằng, đối với các trọng số định trước  $w_1, w_2$  giá trị này là tối ưu. Cụ thể, giá trị bất kỳ  $\tilde{R} > \tilde{R}^*$  sẽ tương ứng với các đường  $\tilde{R} = w_1 r_1 + w_2 r_2$  đi qua các vector tốc độ không khả dụng  $\mathbf{r} = (r_1, r_2) \notin \mathcal{R}_{\text{BICM}}$ , trong khi bất kỳ vector tốc độ khác  $\mathbf{r} = (r_1, r_2) \in \mathcal{R}_{\text{BICM}}$  thuộc về các đường tương ứng với các giá trị  $\text{WSR}_{\tilde{R}} < \tilde{R}^*$ . Vector tốc độ tối đa hóa WSR do đó là  $\mathbf{r}^* = (r_1^*, r_2^*) = (2\beta_{2,1}, 2\beta_{1,2})$ .

Nói chung, đối với giá trị bất kỳ của  $w_1/w_2$  được minh họa trên Fig.12, vector tốc độ tối ưu hóa WSR luôn tương ứng với đỉnh của vùng tốc độ  $\mathcal{R}_{\text{BICM}}$ , ngoại trừ khi đường WSR cố định song song với một trong số các cạnh của vùng tốc độ  $\mathcal{R}_{\text{BICM}}$ . Trong trường hợp này, vector tốc độ bất kỳ nằm trên phía của vùng tốc độ  $\mathcal{R}_{\text{BICM}}$  mà song song với đường WSR cố định thu được WSR lớn nhất. Ngoài ra, hai điểm đầu của các phía này – mà cũng là các đỉnh của vùng tốc độ  $\mathcal{R}_{\text{BICM}}$  – là các vector tốc độ WSR lớn nhất. Do đó, tập của các

vectơ tốc độ tối đa hóa WSR luôn bao gồm ít nhất một đỉnh của vùng tốc độ  $\mathcal{R}_{\text{BICM}}$ .

WSR lớn nhất trong phương trình (7) có thể được viết lại sử dụng phương trình (5) là:

$$\tilde{R}^* = \max_{\hat{z}(k)} \sum_{z=1}^Z w_z \sum_{k:\hat{z}(k)=z} \beta_{k,z} = \max_{\hat{z}(k)} \sum_{z=1}^Z \sum_{k:\hat{z}(k)=z} \tilde{\beta}_{k,z} \quad (8)$$

trong đó việc tối ưu hóa được thực hiện trên tất cả hàm cấp phát bit nhãn-tới-UE có thể  $\hat{z}(k)$ . Được xác định rằng *dung lượng cấp độ bit có trọng số*  $\tilde{\beta}_{k,z} = w_z \beta_{k,z}$  và ma trận dung lượng cấp độ bit có trọng số tương ứng là:

$$\tilde{\beta} = \begin{bmatrix} \tilde{\beta}_{1,1} & \cdots & \tilde{\beta}_{1,z} \\ \vdots & \ddots & \vdots \\ \tilde{\beta}_{m,1} & \cdots & \tilde{\beta}_{m,z} \end{bmatrix}. \quad (9)$$

Ví dụ về việc tính toán WSR theo phương trình (8) được biểu diễn trên Fig.13, trong đó ma trận dung lượng có trọng số  $\tilde{\beta}$  với  $Z = 6$  thiết bị thu sử dụng chòm điểm có bậc  $m = 4$  được thể hiện. Các phép tổng theo cột được thực hiện chỉ trên các phần tử mà  $k:\hat{z}(k) = z$  (các phần tử được đánh dấu trên Fig.13). Một trong các hàm cấp phát bit nhãn-tới-UE có thể  $\hat{z}(k)$  được biểu diễn trên Fig.13 là:  $\hat{z}(1) = \hat{z}(2) = 3, \hat{z}(3) = 5, \hat{z}(4) = 2$ . Các phép toán được thể hiện trên Fig.13 cần được lặp lại đối với tất cả các giá trị có thể của  $\hat{z}(k)$  (số lần rất lớn:  $Z^m$ ).

Để đơn giản hóa các tính toán, sẽ thay đổi bậc của các phép tổng trong phương trình (8): thay vì phép tổng, đối với mỗi  $UE_z$  tập bit nhãn tương ứng  $k:\hat{z}(k) = z$ , xem xét đối với mỗi bit nhãn  $k$  UE tương ứng  $\hat{z}(k)$ . Phương trình (8) được đơn giản hóa thành:

$$\tilde{R}^* = \max_{\hat{z}(k)} \sum_{k=1}^m \tilde{\beta}_{k,\hat{z}(k)} = \sum_{k=1}^m \max_{\hat{z}(k)} \tilde{\beta}_{k,\hat{z}(k)} = \sum_{k=1}^m \tilde{\beta}_{k,\hat{z}^*(k)}. \quad (10)$$

trong đó  $\hat{z}^*(k)$  là hàm cấp phát bit nhãn-tới-UE mà tối đa hóa WSR.

Công thức trong phương trình (10) là đặc biệt thuận tiện do công thức này thể hiện rằng việc tối đa hóa WSR có thể được thực hiện bằng cách tối đa hóa các dung lượng cấp độ bit được có trọng số  $\tilde{\beta}_{k,z}$  một cách độc lập đối với

mỗi bit nhãn  $k$ . Điều này được minh họa trên Fig. 14. Dung lượng cấp độ bit có trọng số tối đa  $\tilde{\beta}_{k,z}$  trong mỗi hàng của ma trận được đánh dấu.

Nhiệm vụ thu được hàm cấp phát bit nhãn tới UE tối đa hóa WSR  $\hat{z}^*(k)$  và WSR tối đa tương ứng  $\tilde{R}^*$  do đó có thể được thực hiện trong một vài bước đơn giản:

1. Tính toán ma trận của các dung lượng cấp độ bit có trọng số  $\tilde{\beta} = (\tilde{\beta}_{k,z})$ , trong đó  $\tilde{\beta}_{k,z} = w_z \beta_{k,z}, \forall k = 1, \dots, m, \forall z = 1, \dots, Z$ ;
2. Đối với mỗi  $k = 1, \dots, m$ , tìm kiếm giá trị lớn nhất của dung lượng cấp độ bit có trọng số  $\tilde{\beta}_{k,z}$  và thu được chỉ số UE tương ứng  $z = \hat{z}^*(k)$ .
3. Tính toán WSR lớn nhất  $\tilde{R}^*$  sử dụng phương trình (10).

Bước thứ nhất trên đây yêu cầu  $mZ$  phép nhân để tính toán các dung lượng cấp độ bit được có trọng số trong  $\tilde{\beta}$ ; bước thứ hai yêu cầu  $m(Z - 1)$  phép so sánh và bước thứ ba yêu cầu  $m - 1$  phép tổng.

Đối với các điều biến bất kỳ, các bit nhãn thể hiện cùng dung lượng cấp độ bit. Trong trường hợp này, số lượng phép toán có thể được làm giảm. Ví dụ, trong điều biến  $M$ -QAM, có  $m = \log_2 M$  bit nhãn và  $m/2$  cấp độ dung lượng khác nhau. Trong trường hợp này, bước thứ nhất trên đây yêu cầu  $mZ/2$  phép nhân để tính toán các dung lượng cấp độ bit có trọng số trong  $\tilde{\beta}$ ; bước thứ hai yêu cầu  $m(Z - 1)/2$  phép so sánh để tìm kiếm các giá trị lớn nhất và bước thứ ba yêu cầu  $m - 1$  phép tổng.

Rõ ràng, nếu  $L > 1$  điều biến là khả dụng, ba bước trên đây cần được lặp lại đối với mỗi điều biến này, thu được  $L$  giá trị WSR khác nhau  $\tilde{R}_l^* = \tilde{R}^*(\chi_l), l = 1, \dots, L$  (trong đó chòm điểm  $\chi_l$  thuộc về tập của các chòm điểm khả dụng  $\mathcal{X} = \{\chi_1, \dots, \chi_L\}$ ) và hàm cấp phát bit nhãn tới UE tương ứng  $\hat{z}_l^*(k)$ . Giá trị cao nhất trong số các giá trị WSR tối đa được tính toán  $\tilde{R}_l^* = \max_{l=1, \dots, L} \tilde{R}_l^*$  sẽ thu được và chòm điểm tương ứng  $\chi_{l^*}$  sẽ được lựa chọn để truyền. Bậc của  $\chi_{l^*}$  sẽ được chỉ báo bằng  $m^*$ . Ngoài ra, hàm cấp phát bit nhãn tới UE tương ứng  $\hat{z}_{l^*}^*(k)$  sẽ được lựa chọn.

**Các thiết bị thu được lựa chọn và các tham số mã hóa kênh.** Cũng viện dẫn tới bước 210 trên Fig.2, số lượng bit nhãn được cấp phát tới  $UE_z$  làm  $m_z^* =$

$|k: \hat{z}_l^*(k) = z|$ . Cùng với việc tính toán hàm cấp phát bit nhãn-tới UE, trong cùng thời điểm, tập các thiết bị thu để truyền cũng được lựa chọn. Các thiết bị thu được lựa chọn để truyền được phép sử dụng ít nhất một bit nhãn để truyền, tức là  $m_z^* \geq 1$ .

Do  $G$  là số lượng RE khả dụng, kích cỡ của các từ mã của thiết bị thu, viện dẫn tới bước 214 trên Fig.2, được xác định là:

$$E_z = m_z^* G \quad (11)$$

Có thể thấy rằng sự nhận biết về hàm cấp phát bit nhãn-tới-UE  $\hat{z}_l^*(k)$  là đủ để tính toán tập các thiết bị thu được lựa chọn và các kích cỡ từ mã  $E_z$ . Rõ ràng, chỉ các thiết bị thu được lựa chọn có kích cỡ từ mã  $E_z > 0$ .

Tốc độ mã hóa lớn nhất  $R_z^{(C)} = K_z/E_z$  được dùng để mã hóa từ thông tin được truyền tới  $UE_z$ , viện dẫn tới bước 216 của Fig.2, có thể được tính toán là:

$$R_z^{(C)} = \frac{1}{m_z^*} \sum_{k: \hat{z}_l^*(k)=z} \beta_{k,z} \quad (12)$$

trong đó phép tổng trong phương trình (12) biểu diễn dung lượng cấp độ bit kết hợp khả dụng đối với  $UE_z$ . Kích cỡ từ thông tin tối đa tương ứng có thể thu được là  $K_z = R_z^{(C)} E_z$ . Để tính toán các tốc độ mã mà có các tỷ lệ lỗi đủ thấp, cần phải thực hiện việc hiệu chỉnh tới  $R_z^{(C)}$  mà tính đến kích cỡ từ mã  $E_z$ . Tốc độ mã được hiệu chỉnh sẽ là  $\check{R}_z^{(C)} = R_z^{(C)} f(E_z)$ , trong đó  $f(E_z)$  nằm giữa 0 và 1 và kích cỡ từ thông tin được hiệu chỉnh sẽ là  $\check{K}_z = \check{R}_z^{(C)} E_z$ .

Nếu, trong hệ thống truyền, số lượng tốc độ mã hóa hữu hạn là khả dụng, giá trị cao nhất trong số các tốc độ này mà không vượt quá  $R_z^{(C)}$  hoặc  $\check{R}_z^{(C)}$  sẽ được lựa chọn để tối đa hóa hiệu quả phổ.

**Việc tạo ma trận dồn kênh.** Nhờ sử dụng hàm cấp phát bit nhãn tới UE được xác định, cũng viện dẫn tới bước 212 trên Fig.2, ma trận dồn kênh được tạo ra là:

**M**

$$= \begin{bmatrix} e_{\hat{z}_l^*(1)}(1) & e_{\hat{z}_l^*(1)}(2) & e_{\hat{z}_l^*(1)}(3) \dots & e_{\hat{z}_l^*(1)}(G) \\ e_{\hat{z}_l^*(2)}(1) & e_{\hat{z}_l^*(2)}(2) & e_{\hat{z}_l^*(2)}(3) \dots & e_{\hat{z}_l^*(2)}(G) \\ \dots & \dots & \dots & \dots \\ e_{\hat{z}_l^*(\hat{m})}(1) & e_{\hat{z}_l^*(\hat{m})}(2) & e_{\hat{z}_l^*(\hat{m})}(3) \dots & e_{\hat{z}_l^*(\hat{m})}(G) \end{bmatrix} \quad (13)$$

trong đó  $e_{\hat{z}_l^*(k)}(i)$  là bit thứ  $i$  của từ mã được tạo ra bằng cách mã hóa từ thông tin đối với thiết bị thu  $\hat{z}_l^*(k)$  được cấp phát tới bit nhãn  $k$ . Giả thiết rằng các hàng phía trên của ma trận dồn kênh tương ứng với các bit nhãn với dung lượng cấp độ bit cao hơn. Ma trận này được sử dụng bởi bộ ghép xen đa người dùng 510 trong bộ truyền RA-CEMA nâng cao 500 của Fig.5 để thực hiện việc dồn kênh từ mã và, tại các bộ thu, để thực hiện việc giải dồn kênh.

Trong phương trình (13), giả thiết rằng  $m$  các bit nhãn được cấp phát tới  $m$  các thiết bị thu khác nhau (tức là,  $m_z^* \leq 1$ ). Trong trường hợp này, tất cả từ mã có cùng độ dài  $G$  bit được mã hóa. Nói chung, các bit nhãn có thể được cấp phát tới cùng thiết bị thu (tức là,  $m_z^* > 1$  đối với  $z = 1, \dots, Z$ ) và, Trong trường hợp này, các từ mã có thể có các độ dài khác nhau. Ví dụ sau đây thể hiện trường hợp trong đó các bit nhãn thứ hai và thứ ba ( $k = 2, 3$ ) được cấp phát tới cùng thiết bị thu:

**M**

$$= \begin{bmatrix} e_{\hat{z}_l^*(1)}(1) & e_{\hat{z}_l^*(1)}(2) & e_{\hat{z}_l^*(1)}(3) & \dots & e_{\hat{z}_l^*(1)}(G) \\ e_{\hat{z}_l^*(2)}(1) & e_{\hat{z}_l^*(2)}(2) & e_{\hat{z}_l^*(2)}(3) & \dots & e_{\hat{z}_l^*(2)}(G) \\ e_{\hat{z}_l^*(2)}(G+1) & e_{\hat{z}_l^*(2)}(G+2) & e_{\hat{z}_l^*(2)}(G+3) \dots & e_{\hat{z}_l^*(2)}(2G) \\ \dots & \dots & \dots & \dots & \dots \\ e_{\hat{z}_l^*(\hat{m})}(1) & e_{\hat{z}_l^*(\hat{m})}(2) & e_{\hat{z}_l^*(\hat{m})}(3) \dots & e_{\hat{z}_l^*(\hat{m})}(G) \end{bmatrix} \quad (14)$$

Trong trường hợp này, từ mã của  $UE_{\hat{z}_l^*(2)}$  có kích cỡ  $2G$  bit được mã hóa.

**Ví dụ 1.** Xét hệ thống với  $Z = 4$  thiết bị thu mà các SNR của nó là  $\rho_1 = 15\text{dB}$ ,  $\rho_2 = 10,5\text{dB}$ ,  $\rho_3 = 7,5\text{dB}$ ,  $\rho_4 = 3\text{dB}$ . Giả thiết rằng chòm điểm 64QAM $\chi_1$  với dán nhãn Gray là khả dụng. Các dung lượng cấp độ bit đối với việc điều biến và dán nhãn này được thể hiện trên Fig.15.

Từ biểu đồ trên Fig.15, thu được các dung lượng cấp độ bit tương ứng và điền đầy ma trận dung lượng cấp độ bit là:

$$\beta_1 = \begin{bmatrix} 0,9 & 0,8 & 0,7 & 0,48 \\ 0,9 & 0,8 & 0,7 & 0,48 \\ 0,8 & 0,6 & 0,43 & 0,17 \\ 0,8 & 0,6 & 0,43 & 0,17 \\ 0,62 & 0,28 & 0,12 & 0,04 \\ 0,62 & 0,28 & 0,12 & 0,04 \end{bmatrix}. \quad (15)$$

Giả thiết rằng, tại lúc bắt đầu khoảng thời gian truyền (TTI) bất kỳ, các trọng số lập lịch WSR là  $w_1 = 0,35, w_2 = 0,65, w_3 = 1,25, w_4 = 1,9$ . Sau đó, ma trận dung lượng cấp độ bit có trọng số là:

$$\tilde{\beta}_1 = \begin{bmatrix} 0,315 & 0,52 & 0,875 & \mathbf{0,912} \\ 0,315 & 0,52 & 0,875 & \mathbf{0,912} \\ 0,28 & 0,39 & \mathbf{0,5375} & 0,323 \\ 0,28 & 0,39 & \mathbf{0,5375} & 0,323 \\ \mathbf{0,217} & 0,182 & 0,15 & 0,076 \\ \mathbf{0,217} & 0,182 & 0,15 & 0,076 \end{bmatrix}. \quad (16)$$

Hàm cấp phát bit nhãn-tới-UE mà tối đa hóa WSR được đánh dấu nhờ sử dụng các chữ số in đậm trong ma trận (16). WSR tối đa tương ứng là tổng của các phần tử in đậm và giá trị của nó là  $\tilde{R}_1^* = 3,33$ . Kết quả là, thu được hàm cấp phát bit nhãn tới UE tối ưu được thể hiện trong bảng 3.

**Bảng 3.** Hàm cấp phát bit nhãn-tới-UE.

| $k$ | $\hat{z}_1^*(k)$ |
|-----|------------------|
| 1   | 4                |
| 2   | 4                |
| 3   | 3                |
| 4   | 3                |
| 5   | 1                |
| 6   | 1                |

Nếu chòm điểm thứ hai  $\chi_2$  là khả dụng, thủ tục thu  $\beta$ , tính toán  $\tilde{\beta}$ ,  $\tilde{R}_2^*$  tương ứng và  $\hat{z}_2^*(k)$  phải được lặp lại cũng đối với chòm điểm này. Chòm điểm  $\chi_{l^*}$  với  $\tilde{R}_{l^*}^*$  cao nhất sẽ được lựa chọn và hàm cấp phát bit nhãn tới UE tương ứng của nó được sử dụng. Nếu, ví dụ, chòm điểm thứ hai là chòm điểm

16QAM với dán nhãn Gray mà các dung lượng cấp độ bit của nó được thể hiện trên Fig.9, ma trận dung lượng cấp độ bit tương ứng là:

$$\beta_2 = \begin{bmatrix} 0,99 & 0,88 & 0,75 & 0,53 \\ 0,99 & 0,88 & 0,75 & 0,53 \\ 0,98 & 0,75 & 0,52 & 0,2 \\ 0,98 & 0,75 & 0,52 & 0,2 \end{bmatrix}. \quad (17)$$

Trước đó, giả thiết rằng các trọng số lập lịch WSR là  $w_1 = 0,35, w_2 = 0,65, w_3 = 1,25, w_4 = 1,9$ . Sau đó, ma trận dung lượng cấp độ bit có trọng số là

$$\tilde{\beta}_2 = \begin{bmatrix} 0,3465 & 0,572 & 0,9375 & \mathbf{1,007} \\ 0,3465 & 0,572 & 0,9375 & \mathbf{1,007} \\ 0,343 & 0,4875 & \mathbf{0,65} & 0,38 \\ 0,343 & 0,4875 & \mathbf{0,65} & 0,38 \end{bmatrix}. \quad (18)$$

Hàm cấp phát bit nhãn-tới-UE mà tối đa hóa WSR được đánh dấu nhờ sử dụng các chữ số in đậm trong ma trận (18). WSR tối đa tương ứng là tổng của các phần tử in đậm và giá trị của nó là tổng của các phần tử in đậm và giá trị của nó là  $\tilde{R}_2^* = 3,314$ . Kết quả là, thu được hàm cấp phát bit nhãn tới UE tối ưu được thể hiện trong bảng 4.

**Bảng 4.** Hàm cấp phát bit nhãn-tới-UE.

| $k$ | $\hat{z}_2^*(k)$ |
|-----|------------------|
| 1   | 4                |
| 2   | 4                |
| 3   | 3                |
| 4   | 3                |

Do  $\tilde{R}_2^* < \tilde{R}_1^*$ , chòm điểm thứ nhất (tức là,  $\chi_1$ : 64 QAM với dán nhãn Gray) sẽ được lựa chọn và hàm cấp phát bit nhãn tới UE tương ứng  $\hat{z}_1^*(k)$  được dùng để tạo ra ma trận dồn kênh tương ứng có kích cỡ  $G \times m^*$  (trong bản mô tả này,  $m^* = 6$ ) là:

$$\mathbf{M} = \begin{bmatrix} e_4(1) & e_4(2) & e_4(3) & \dots & e_4(G) \\ e_4(G+1) & e_4(G+2) & e_4(G+3) & \dots & e_4(2G) \\ e_3(1) & e_3(2) & e_3(3) & \dots & e_3(G) \\ e_3(G+1) & e_3(G+2) & e_3(G+3) & \dots & e_3(2G) \\ e_1(1) & e_1(2) & e_1(3) & \dots & e_1(G) \\ e_1(G+1) & e_1(G+2) & e_1(G+3) & \dots & e_1(2G) \end{bmatrix} \quad (19)$$

Ở đây, các thiết bị thu được lựa chọn là  $UE_4, UE_3$  và  $UE_1$ . Các độ dài từ mã của chúng là  $E_1 = E_3 = E_4 = 2G$ .

**Ví dụ 2.** Ví dụ sau đây xem xét quá trình truyền tới hai thiết bị thu  $UE_1, UE_2$ , với các  $SNR \rho_1 = 3\text{dB}, \rho_2 = -3\text{dB}$  sử dụng chòm điểm 64QAM được dán nhãn Gray. Các trọng số bộ lập lịch là  $w_1 = 0,5, w_2 = 3$ . Ma trận dung lượng cấp độ bit có thể được điền bằng cách đọc các giá trị dung lượng cấp độ bit tương ứng với các SNR của thiết bị thu được thể hiện trên Fig.15 và ma trận dung lượng cấp độ bit có trọng số có thể được tính toán sử dụng các trọng số WSR định trước. Các giá trị của chúng là:

$$\beta = \begin{bmatrix} 0,4908 & 0,2123 \\ 0,4908 & 0,2123 \\ 0,1743 & 0,0277 \\ 0,1743 & 0,0277 \\ 0,0129 & 0,0024 \\ 0,0129 & 0,0024 \end{bmatrix}; \quad \beta = \begin{bmatrix} 0,4908 & 0,2123 \\ 0,4908 & 0,2123 \\ 0,1743 & 0,0277 \\ 0,1743 & 0,0277 \\ 0,0129 & 0,0024 \\ 0,0129 & 0,0024 \end{bmatrix}; \quad (20)$$

$$\tilde{\beta} = \begin{bmatrix} 0,2454 & \mathbf{0,6369} \\ 0,2454 & \mathbf{0,6369} \\ \mathbf{0,0872} & 0,0831 \\ \mathbf{0,0872} & 0,0831 \\ 0,0064 & \mathbf{0,0071} \\ 0,0064 & \mathbf{0,0071} \end{bmatrix}.$$

Hàm cấp phát bit nhãn-tới-UE mà tối đa hóa WSR được đánh dấu nhờ sử dụng các chữ số in đậm trong phương trình (20). WSR tối đa tương ứng là tổng của các phần tử in đậm và giá trị của nó là  $\tilde{R}^* = 1.46$ . Điều này làm cho hàm cấp phát bit nhãn tới UE tối ưu được thể hiện trong bảng 5.

**Bảng 5.** Hàm cấp phát bit nhãn tới UE.

| $k$ | $\hat{z}^*(k)$ |
|-----|----------------|
| 1   | 2              |
| 2   | 2              |
| 3   | 1              |
| 4   | 1              |
| 5   | 2              |
| 6   | 2              |

Hàm cấp phát bit nhả tới UE tối ưu được thể hiện trong bảng 5 được dùng để tạo ra ma trận dồn kênh tương ứng có kích cỡ  $G \times m^*$  (trong bản mô tả này,  $m^* = 6$ ) là:

$$\mathbf{M} = \begin{bmatrix} e_2(1) & e_2(2) & e_2(3) & \dots & e_2(G) \\ e_2(G+1) & e_2(G+2) & e_2(G+3) & \dots & e_2(2G) \\ e_1(1) & e_1(2) & e_1(3) & \dots & e_1(G) \\ e_1(G+1) & e_1(G+2) & e_1(G+3) & \dots & e_1(2G) \\ e_2(2G+1) & e_2(2G+2) & e_2(2G+3) & \dots & e_2(3G) \\ e_2(3G+1) & e_2(3G+2) & e_2(3G+3) & \dots & e_2(4G) \end{bmatrix} \quad (21)$$

Các từ mã của hai thiết bị thu được lựa chọn có kích cỡ  $E_1 = 2G$  và  $E_2 = 4G$ .

**Báo hiệu.** Liên quan đến việc báo hiệu, thiết bị truyền 500 trên Fig.5 phải truyền tới các thiết bị thu được lựa chọn tập tham số mà chỉ rõ ma trận dồn kênh và do đó cho phép thiết bị thu tạo ra ma trận này. Ma trận dồn kênh được chỉ rõ thông qua các tham số sau:

- 1) số lượng phần tử tài nguyên  $G$ , tương ứng với số lượng cột của ma trận dồn kênh;
- 2) bậc (hoặc chỉ số) của điều biến được lựa chọn  $m_{l^*}^*$ , tương ứng với số lượng hàng của ma trận dồn kênh;
- 3) hàm cấp phát bit nhả-tới-UE  $\hat{z}_{l^*}^*(k)$ , vector của  $m_{l^*}^*$  số nguyên nhỏ.

Thông tin này là đủ cho các thiết bị thu, như các thiết bị thu 300, 50 lần lượt được thể hiện trên các Fig.3 và Fig.18, có thể tạo ra ma trận dồn kênh tương ứng. Ngoài ra, do sự nhận biết về  $\hat{z}_{l^*}^*(k)$  là đủ để tính toán kích cỡ từ mã thiết bị thu  $E_z$ , không cần thiết phải báo hiệu cụ thể  $E_z$ .

Theo phương án khác, giả thiết rằng bộ truyền 100, 500 lần lượt trên các Fig.1 và Fig.5 và các thiết bị thu 300, 50 lần lượt trên các Fig.3 và Fig.18 có thể truy cập tới của các ma trận dồn kênh được lưu giữ trong bộ nhớ. Việc báo hiệu có thể được thực hiện bằng cách truyền chỉ số ma trận mà cho phép các bộ thu để đọc ra ma trận dồn kênh tương ứng từ thư viện và sử dụng chỉ số này để dồn kênh các tín hiệu của chúng.

Các tốc độ mã hóa  $\check{R}_z^{(C)}$  hoặc các kích cỡ từ thông tin tương ứng phải được báo hiệu tới các thiết bị thu.

Thông tin điều khiển cần thiết để cấu hình quá trình truyền đường xuống đồng thời tới nhiều người dùng có thể được truyền như một phần của khuôn dạng thông tin điều khiển đường xuống (DCI) với tín hiệu điều khiển cụ thể UE.

Theo phương án ưu tiên của sáng chế, khuôn dạng DCI cụ thể UE bao gồm ít nhất một trong số: hàm cấp phát các tài nguyên thời gian-tần số, trường bit  $K_1$ - chỉ báo tốc độ mã hóa  $\check{R}_z^{(C)}$  của UE  $z$ , trường bit  $K_2$ - chỉ báo ma trận dồn kênh được lựa chọn và trường bit  $K_3$ - chỉ báo giá trị trong ma trận dồn kênh được lựa chọn mà thiết bị thu hiện tại tương ứng với đó. Sau khi thu và giải mã một cách chính xác thông tin điều khiển này, thiết bị thu được thông báo một cách ẩn, từ việc cấp phát các tài nguyên thời gian-tần số, về số lượng phần tử tài nguyên  $G$  được dùng để truyền đường xuống đồng thời với các thiết bị thu khác. Thiết bị thu được báo hiệu cụ thể về ma trận dồn kênh được lựa chọn, mà từ đó thu được bậc  $m_l^*$  và hàm cấp phát bit nhả-tới-UE cho thiết bị thu. Do đó, phương pháp này có ưu điểm rằng cho phép cấu hình quá trình truyền đường xuống đồng thời tới nhiều thiết bị thu mà không cần báo hiệu việc điều biến và hàm cấp phát bit nhả tới thiết bị thu. DCI của khuôn dạng này được truyền tới các thiết bị thu được dồn kênh trên cùng hàm cấp phát được chỉ báo về các tài nguyên thời gian-tần số.

Trong phương án ưu tiên khác, khuôn dạng DCI cụ thể UE mang ít nhất hàm cấp phát các tài nguyên thời gian-tần số, trường bit  $K_1$  chỉ báo tốc độ mã hóa  $\check{R}_z^{(C)}$  của Uez, trường bit  $K_4$  chỉ báo điều biến được lựa chọn và trường bit  $K_5$  chỉ báo các bit nhả được cấp phát tới UE này. Ở đây,  $K_4 = \lceil \log_2 L \rceil$ ,  $K_5 = \max_{l=1,\dots,L}(m_l)$  (hoặc  $K_5 = \max_{l=1,\dots,L}(m_l/2)$  khi các điều biến QAM được sử dụng) và  $L$  là số lượng điều biến khả dụng. Sau khi thu và giải mã một cách chính xác thông tin điều khiển này, thiết bị thu được thông báo một cách ẩn, từ việc cấp phát các tài nguyên thời gian-tần số, về số lượng phần tử tài nguyên  $G$  được dùng để truyền đường xuống một cách đồng thời với các người

dùng khác và được báo hiệu cụ thể điều biến được lựa chọn mà bậc của nó là  $m_i^*$ , và hàm cấp phát bit nhãn-tới-UE cho thiết bị thu. Do đó, phương pháp này có ưu điểm rằng cho phép cấu hình quá trình truyền đường xuống đồng thời tới nhiều thiết bị người dùng mà không báo hiệu chỉ báo của ma trận dồn kênh được sử dụng tại phía truyền. DCI của khuôn dạng này được gửi tới tất cả UE được dồn kênh trên cùng hàm cấp phát được chỉ báo của các tài nguyên thời gian-tần số.

Thiết bị: Fig.16 minh họa sơ đồ khối của thiết bị ví dụ 60 kết hợp các khía cạnh của sáng chế. Thiết bị 60 thích hợp để thực hiện các xử lý đa truy cập không trực giao được mô tả trên đây. Thiết bị 60 theo phương án của sáng chế bao gồm bộ xử lý 61 được ghép nối tới bộ nhớ 62, bộ tần số vô tuyến (RF) 63, giao diện người dùng (UI) 64 và màn hình 65. Thiết bị 60 thích hợp để sử dụng như thiết bị di động mà có thể là bất kỳ trong số các loại khác nhau của thiết bị người dùng truyền thông không dây như các điện thoại di động tế bào, các điện thoại thông minh hoặc các thiết bị dạng bảng. Theo một phương án của sáng chế, thiết bị 60 có thể bao gồm thiết bị trạm cơ sở.

Bộ xử lý 61 có thể là một thiết bị xử lý hoặc có thể bao gồm nhiều thiết bị xử lý bao gồm các thiết bị mục đích đặc biệt. Ví dụ, bộ xử lý 61 may bao gồm các thiết bị xử lý tín hiệu số (DSP), các bộ vi xử lý hoặc các thiết bị xử lý đặc biệt khác cũng như một hoặc nhiều các bộ xử lý máy tính mục đích chung. Bộ xử lý 61 được tạo cấu hình để thực hiện các xử lý đa truy cập không trực giao được mô tả trong bản mô tả này.

Bộ xử lý 61 được ghép nối tới bộ nhớ 62 mà có thể là kết hợp của các loại khác nhau của bộ nhớ máy tính bất biến và/hoặc không bất biến như bộ nhớ chỉ đọc (ROM), bộ nhớ truy cập ngẫu nhiên (RAM), đĩa quang hoặc đĩa từ hoặc các loại bộ nhớ máy tính khác. Bộ nhớ 62 lưu giữ các lệnh chương trình máy tính mà có thể được truy cập và được thực hiện bởi bộ xử lý 61 để làm cho bộ xử lý 61 thực hiện các xử lý hoặc các phương pháp mong muốn khác nhau, bao gồm các xử lý được mô tả trong bản mô tả này. Các lệnh chương trình được lưu giữ trong bộ nhớ 62 có thể được thiết lập là các nhóm hoặc các tập hợp của các lệnh chương trình được gọi bởi chuyên gia trong lĩnh vực

kỹ thuật bằng các thuật ngữ khác nhau như các chương trình, thành phần phần mềm, mô đun chương trình, các đơn vị, ..., trong đó mỗi chương trình có thể là thuộc loại đã biết như hệ điều hành, ứng dụng, phần mềm cài đặt thiết bị hoặc loại đã biết thông thường khác của thành phần phần mềm. Cũng được chứa trong bộ nhớ 62 là dữ liệu chương trình và các tệp dữ liệu mà được lưu giữ và được xử lý bởi các lệnh chương trình máy tính.

Bộ RF 63 được ghép nối tới bộ xử lý 61 và được tạo cấu hình để truyền và thu các tín hiệu RF dựa trên dữ liệu số 66 được trao đổi với bộ xử lý 61. Bộ RF 63 được tạo cấu hình để truyền và thu các tín hiệu vô tuyến mà có thể tuân theo một hoặc nhiều các tiêu chuẩn truyền thông không dây trong sử dụng hiện nay, như LTE, LTE-A, Wi-fi, cũng như nhiều tiêu chuẩn khác. Bộ RF 63 có thể thu các tín hiệu vô tuyến từ một hoặc nhiều anten, chuyển đổi xuống tín hiệu RF thu được, thực hiện việc lọc thích hợp và các thao tác xử lý tín hiệu khác, sau đó chuyển đổi tín hiệu băng gốc thu được thành tín hiệu số bằng cách lấy mẫu bằng bộ chuyển đổi tương tự thành số. Tín hiệu băng gốc được số hóa, cũng được gọi trong bản mô tả này là tín hiệu truyền thông số, sau đó được gửi tới bộ xử lý 61.

UI 64 có thể bao gồm một hoặc nhiều phần tử giao diện người dùng như màn hình chạm, bàn phím, nút bấm, bộ xử lý lệnh thoại, cũng như các phần tử khác được áp dụng để trao đổi thông tin với người dùng. UI 64 cũng có thể bao gồm màn hình 65 được tạo cấu hình để hiển thị thông tin khác nhau thích hợp cho thiết bị 60 và có thể được áp dụng sử dụng loại màn hình thích hợp bất kỳ như các điốt phát quang hữu cơ (OLED), màn hình tinh thể lỏng (LCD), cũng như các phần tử ít phức tạp hơn như LED hoặc các đèn chỉ báo, ... Theo các phương án bất kỳ, màn hình 65 tích hợp màn hình chạm để thu thông tin từ người dùng của thiết bị di động 60. Thiết bị 60 thích hợp để thực hiện các phương án về thiết bị và các phương án được bộc lộ trong bản mô tả này. Bộ xử lý 61 có thể được tạo cấu hình cụ thể để thực hiện các phương pháp được mô tả trong phần trên đây và phần sau đây.

Sáng chế được bộc lộ trong bản mô tả này thu được thông lượng đường xuống được gia tăng đối với hệ thống không dây mà sáng chế được áp dụng tới.

Fig.17 minh họa hiệu quả phổ tế bào của hệ thống sử dụng sáng chế (đường liền nét) so với hệ thống thực hiện MA trực giao với lập lịch PF (đường đứt nét). Tỷ lệ của các TTI với nhiều người dùng trên tổng số lượng TTI cũng được thể hiện (đường chấm).

Như được thể hiện trên Fig.17, hiệu quả phổ đường xuống được gia tăng đáng kể khi quá trình truyền không trực giao được sử dụng. Đối với mật độ người dùng lớn hơn  $500 \text{ người dùng/km}^2$ , độ tăng ích là giữa 15% và 25%. Fig.17 cũng thể hiện, trên trục tọa độ bên phải, tỷ lệ các TTI với nhiều người dùng trên tổng số TTI. Được quan sát thấy rằng tỷ lệ này vẫn nằm dưới 30%. Giả thiết rằng báo hiệu bổ sung liên quan đến quá trình truyền không trực giao cần được gửi đi chỉ trong các TTI này chứa các từ mã của các thiết bị thu, tốc độ lập lịch đa người dùng thấp dẫn đến thông tin tiêu đề báo hiệu thấp. Đây là ưu điểm rõ ràng đối với các kỹ thuật MA không trực giao khác mà dẫn đến các tốc độ lập lịch đa người dùng lớn hơn mà dẫn đến các thông tin tiêu đề báo hiệu lớn hơn.

Các khía cạnh của các phương án được bộc lộ đề xuất kỹ thuật lựa chọn chòm điểm và dòn kênh từ mã, lựa chọn người dùng trong hệ thống mạng di động tế bào đường xuống đa người dùng được kết hợp với thuật toán lập lịch tốc độ tổng có trọng số mà đạt được dung lượng BICM WSR tối đa của kênh quảng bá Gaussian điều biến ràng buộc. Các khía cạnh của các phương án được bộc lộ có thể áp dụng tới tất cả hệ thống truyền điều biến mã hóa mà gửi thông tin tới nhiều người dùng và sử dụng BICM, có thể được kết hợp với truyền dẫn OFDM và MIMO.

Do đó, mặc dù sáng chế đã được thể hiện, mô tả và chỉ rõ, các đặc điểm mới cơ bản của sáng chế như được áp dụng cho các phương án làm ví dụ của sáng chế, cần phải hiểu rằng các bỏ qua, thay thế và thay đổi khác nhau trong các dạng thực hiện được và phần mô tả chi tiết của các thiết bị và các phương pháp được minh họa và trong hoạt động của chúng, có thể được thực hiện bởi chuyên gia trong ngành mà không đi chệch ý tưởng và phạm vi bảo hộ của sáng chế. Ngoài ra, được dự định rằng tất cả kết hợp của các phần tử này, mà thực hiện hầu như cùng chức năng theo cùng cách thức để đạt được các kết quả

tương tự, sẽ nằm trong phạm vi của sáng chế. Ngoài ra, sẽ biết được nhận biết rằng các cấu trúc và/hoặc các phần tử được thể hiện và/hoặc được mô tả kết hợp với dạng thực hiện bất kỳ được bộc lộ hoặc phương án của sáng chế có thể được kết hợp trong dạng thực hiện được bất kỳ được bộc lộ, được mô tả hoặc được đề xuất khác hoặc phương án là đối tượng lựa chọn thiết kế chung.

## YÊU CẦU BẢO HỘ

1. Thiết bị truyền (500), khác biệt ở chỗ, thiết bị này bao gồm:

bộ xử lý (502) được tạo cấu hình để:

xác định chất lượng kênh đường xuống của các kênh đường xuống giữa thiết bị truyền (500) và các thiết bị thu (50, 300);

tính toán trọng số bộ lập lịch đối với mỗi thiết bị thu (50, 300);

đối với mỗi điều biến của tập các điều biến, xác định các dung lượng cấp độ bit có trọng số của tất cả bit nhân dựa trên các trọng số bộ lập lịch và dựa trên các chất lượng kênh đường xuống, trong đó nhân này là nhân chòm điểm;

xác định, đối với mỗi điều biến, tốc độ tổng có trọng số cao nhất dựa trên các dung lượng cấp độ bit có trọng số;

lựa chọn điều biến từ tập các điều biến theo tốc độ tổng có trọng số lớn nhất trong số các tốc độ tổng có trọng số cao nhất, lựa chọn tập các thiết bị thu từ các thiết bị thu theo điều biến được lựa chọn và lựa chọn hàm cấp phát bit nhân tới UE đối với các thiết bị thu trong tập được lựa chọn của các thiết bị thu theo điều biến được lựa chọn;

thu được ma trận dồn kênh sử dụng hàm cấp phát bit nhân tới UE được lựa chọn và số lượng phần tử tài nguyên, mà để truyền tín hiệu đường xuống  $S$ ;

tính toán kích thước từ mã và tốc độ mã sử dụng hàm cấp phát bit nhân tới UE được lựa chọn và dung lượng cấp độ bit được xác định đối với mỗi thiết bị thu trong tập được lựa chọn;

tạo, bằng cách sử dụng các kích thước từ mã và các tốc độ mã, các từ mã tương ứng từ các thông điệp thông tin độc lập cho mỗi thiết bị thu trong tập được chọn; và

truyền, sử dụng các phần tử tài nguyên, tín hiệu đường xuống  $S$  dựa trên ma trận dồn kênh thu được và các từ mã được tạo, tới các thiết bị thu trong tập được lựa chọn.

2. Thiết bị truyền (500) theo điểm 1, trong đó tất cả bit nhân có cùng dung lượng cấp độ bit có trọng số được cấp phát tới cùng thiết bị thu trong tập được lựa chọn của các thiết bị thu.

3. Thiết bị truyền (500) theo điểm 1 hoặc 2, trong đó bộ xử lý (502) được tạo cấu hình để xác định các dung lượng cấp độ bit có trọng số của tất cả bit nhân đối với mỗi điều biến dựa trên chất lượng kênh được xác định của các kênh đường xuống giữa thiết bị truyền (500) và các thiết bị thu (50) bằng cách sử dụng bảng bộ chỉ báo chất lượng kênh (Chanel Quality Indicator – CQI) tới dung lượng cấp độ bit được lưu giữ trong bộ nhớ.

4. Thiết bị truyền (500) theo điểm bất kỳ trong số các điểm từ 1 đến 3, trong đó bộ xử lý (502) được tạo cấu hình để:

thu các chất lượng kênh đường xuống đối với các thiết bị thu (50); hoặc

đánh giá các chất lượng kênh đường xuống bằng cách đo lường các kênh đường lên tương ứng đối với các thiết bị thu (50).

5. Thiết bị truyền (500) theo điểm bất kỳ trong số các điểm từ 1 đến 4, trong đó các chất lượng kênh đường xuống dựa trên một hoặc nhiều tỷ số tín hiệu trên tạp âm hoặc tỷ số tín hiệu trên tạp âm cộng nhiễu.

6. Thiết bị truyền (500) theo điểm bất kỳ trong số các điểm từ 1 đến 5, trong đó bộ xử lý (502) được tạo cấu hình để mã hóa đối với các thiết bị thu trong tập được lựa chọn của các thiết bị thu từ thông tin để thu được từ mã; sử dụng ma trận dồn kênh thu được để dồn kênh các từ mã thành vector nhân của  $G$  phần tử  $\mathbf{l} = (l(1), \dots, l(G))$  theo hàm cấp phát bit nhân tới UE được lựa chọn; sử dụng mỗi nhân của vector nhân  $\mathbf{l} = (l(1), \dots, l(G))$  để lựa chọn ký tự điều biến từ điều biến được lựa chọn để thu được vector ký tự  $\mathbf{x} = (x(1), \dots, x(G))$  đối với các từ mã được dồn kênh; trong đó tín hiệu đường xuống  $\mathbf{S}$  bao gồm vector ký tự  $\mathbf{x} = (x(1), \dots, x(G))$ .

7. Thiết bị truyền (500) theo điểm bất kỳ trong số các điểm từ 1 đến 6, trong đó bộ xử lý (502) được tạo cấu hình để báo hiệu tới các thiết bị thu trong tập được lựa chọn của các thiết bị thu chỉ số của ma trận dồn kênh được lưu giữ trong thư viện được tính toán trước của các ma trận dồn kênh.

8. Thiết bị truyền (500) theo điểm bất kỳ trong số các điểm từ 1 đến 7, trong đó ma trận dồn kênh được kết hợp với ít nhất hai thiết bị thu từ tập được lựa chọn của các thiết bị thu.

9. Thiết bị truyền (500) theo điểm bất kỳ trong số các điểm từ 1 đến 8, trong đó bộ xử lý (502) được tạo cấu hình để truyền tín hiệu đường xuống  $S$  với ít nhất  $G$  số lượng phần tử tài nguyên (RE) thời gian-tần số.

10. Thiết bị truyền theo điểm bất kỳ trong số các điểm từ 1 đến 9, trong đó bộ xử lý (502) được tạo cấu hình để truyền tới các thiết bị thu trong tập được lựa chọn của các thiết bị thu thông tin điều khiển đường xuống bao gồm ít nhất một trong số:

trường chỉ báo hàm cấp phát tài nguyên thời gian-tần số dùng chung cho tất cả các thiết bị thu trong tập được lựa chọn;

trường chỉ báo tốc độ mã hóa cụ thể cho thiết bị thu;

trường chỉ báo ma trận dồn kênh được lựa chọn dùng chung cho tất cả các thiết bị thu trong tập được lựa chọn; và

trường chỉ báo giá trị trong ma trận dồn kênh được lựa chọn mà thiết bị thu hiện tại từ tập được lựa chọn tương ứng.

11. Thiết bị truyền (500) theo điểm bất kỳ trong số các điểm từ 1 đến 9, trong đó bộ xử lý (502) được tạo cấu hình để truyền tới các thiết bị thu trong tập được lựa chọn thông tin điều khiển đường xuống bao gồm ít nhất một trong số:

trường chỉ báo hàm cấp phát tài nguyên thời gian-tần số dùng chung cho tất cả các thiết bị thu trong tập được lựa chọn;

trường chỉ báo tốc độ mã hóa cụ thể cho thiết bị thu;

trường chỉ báo điều biến được lựa chọn dùng chung cho tất cả các thiết bị thu trong tập được lựa chọn; và

trường chỉ báo hàm cấp phát cụ thể cho thiết bị thu của các bit nhả.

12. Phương pháp truyền dữ liệu được thực hiện bởi bộ xử lý trong thiết bị thu, trong đó phương pháp bao gồm các bước:

xác định chất lượng kênh đường xuống của các kênh đường xuống giữa thiết bị truyền (500) và các thiết bị thu (50, 300);

tính toán trọng số bộ lập lịch đối với mỗi thiết bị thu (50, 300);

đối với mỗi điều biến của tập các điều biến, xác định các dung lượng cấp độ bit có trọng số của tất cả bit nhả dựa trên các trọng số bộ lập lịch và dựa trên các chất lượng kênh đường xuống, trong đó nhả này là nhả chòm điềm;

xác định, đối với mỗi điều biến, tốc độ tổng có trọng số cao nhất dựa trên các dung lượng cấp độ bit có trọng số;

lựa chọn điều biến từ tập các điều biến theo tốc độ tổng có trọng số lớn nhất trong số các tốc độ tổng có trọng số cao nhất, lựa chọn tập các thiết bị thu từ các thiết bị thu theo điều biến được lựa chọn và lựa chọn hàm cấp phát bit nhả tới UE đối với các thiết bị thu trong tập được lựa chọn của các thiết bị thu theo điều biến được lựa chọn;

thu được ma trận dồn kênh sử dụng hàm cấp phát bit nhả tới UE được lựa chọn và số lượng phần tử tài nguyên, mà để truyền tín hiệu đường xuống  $S$ ;

tính toán kích thước từ mã và tốc độ mã sử dụng hàm cấp phát bit nhả tới UE được lựa chọn và dung lượng cấp độ bit được xác định đối với mỗi thiết bị thu trong tập được lựa chọn;

tạo, bằng cách sử dụng các kích thước từ mã và các tốc độ mã, các từ mã tương ứng từ các thông điệp thông tin độc lập cho mỗi thiết bị thu trong tập được chọn; và

truyền, sử dụng các phần tử tài nguyên, tín hiệu đường xuống  $S$  dựa trên ma trận dồn kênh thu được và các từ mã được tạo, tới các thiết bị thu trong tập được lựa chọn.

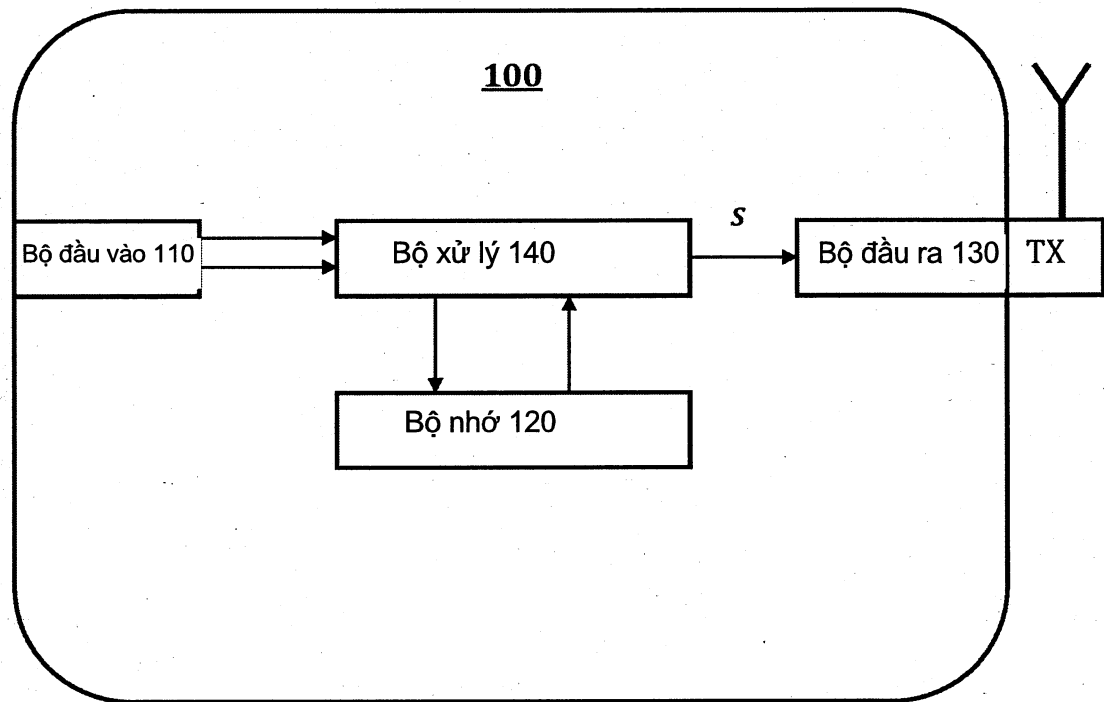


Fig. 1

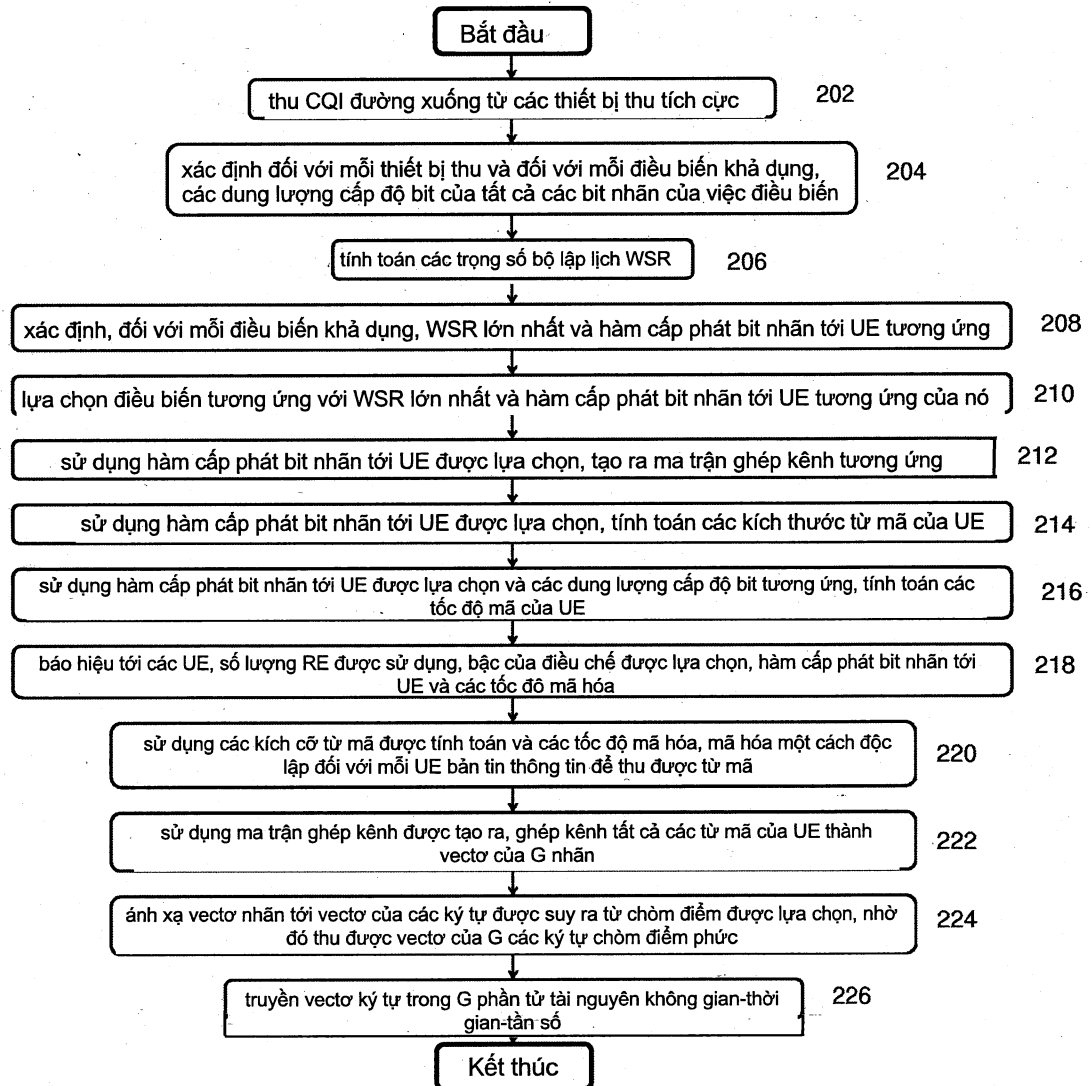


Fig. 2

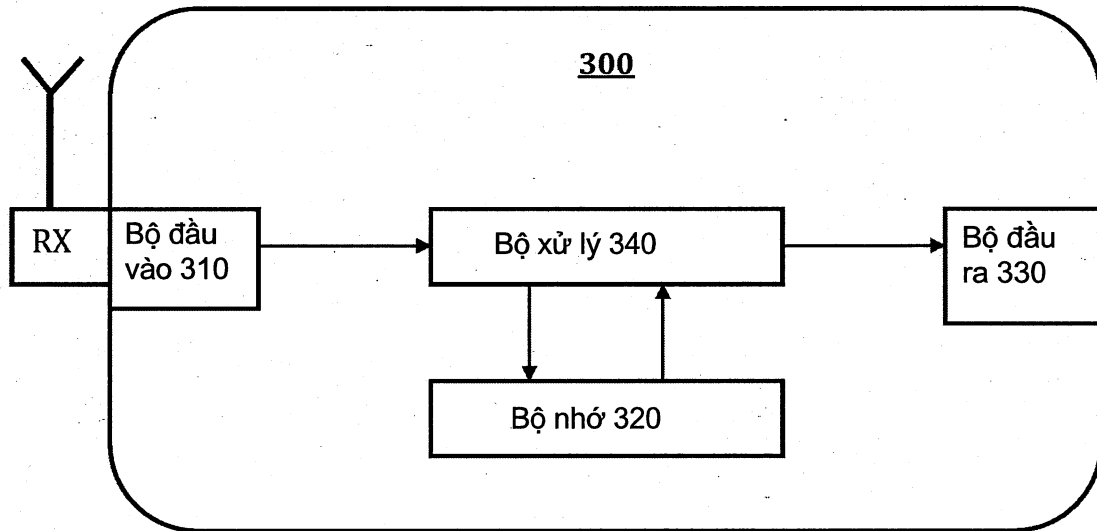


Fig. 3

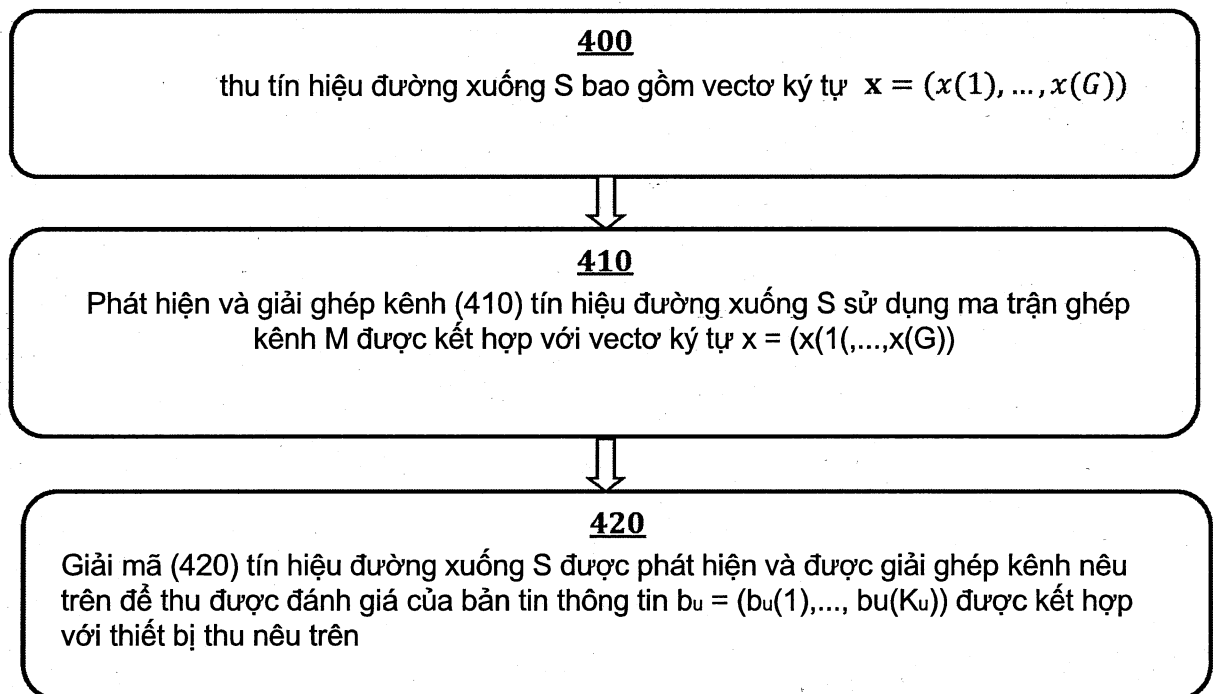


Fig. 4

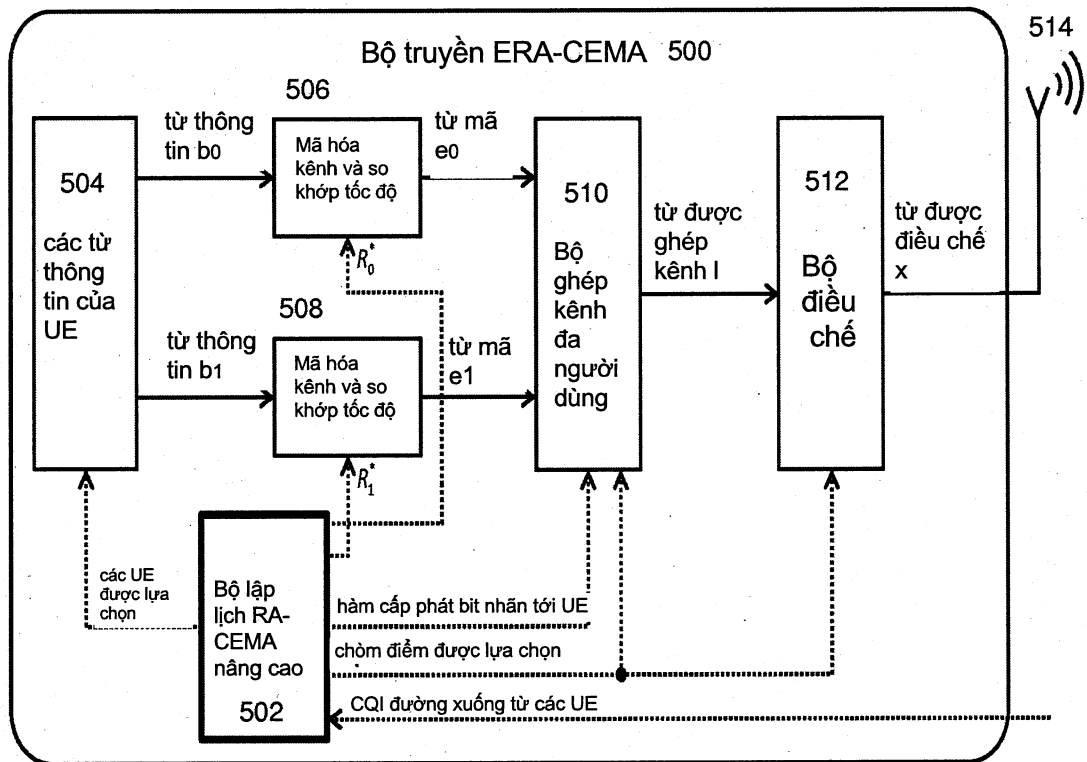


Fig. 5

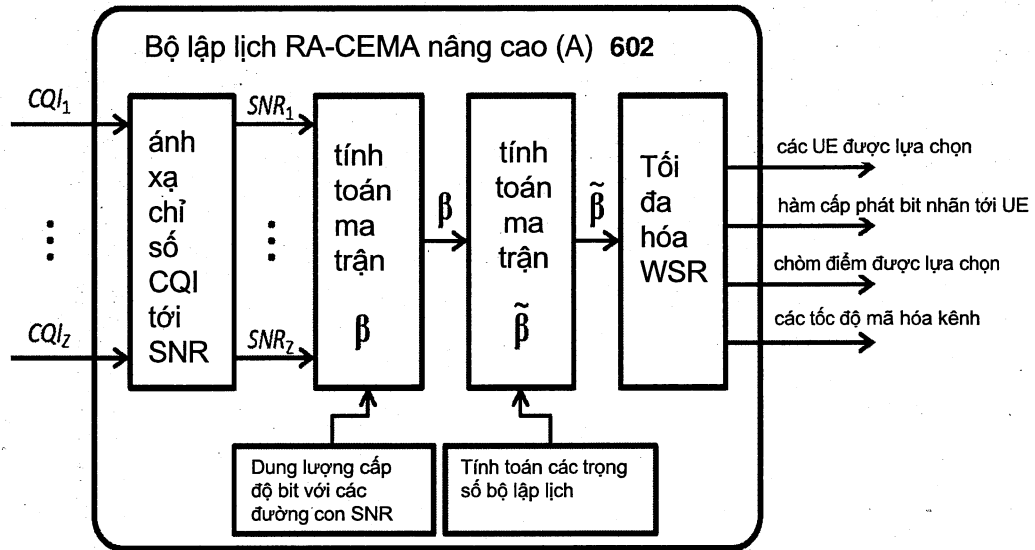


Fig. 6

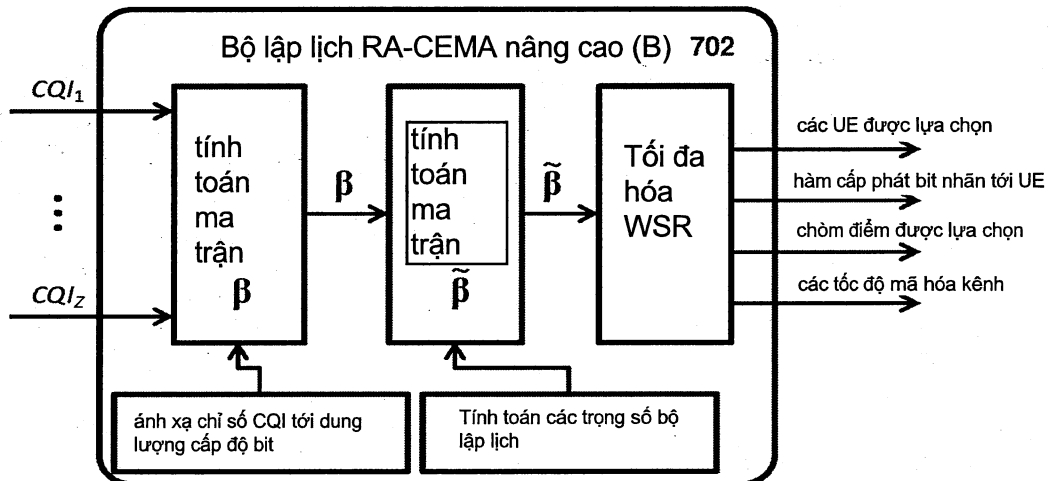


Fig. 7

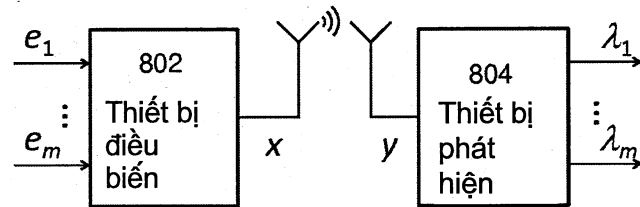


Fig. 8

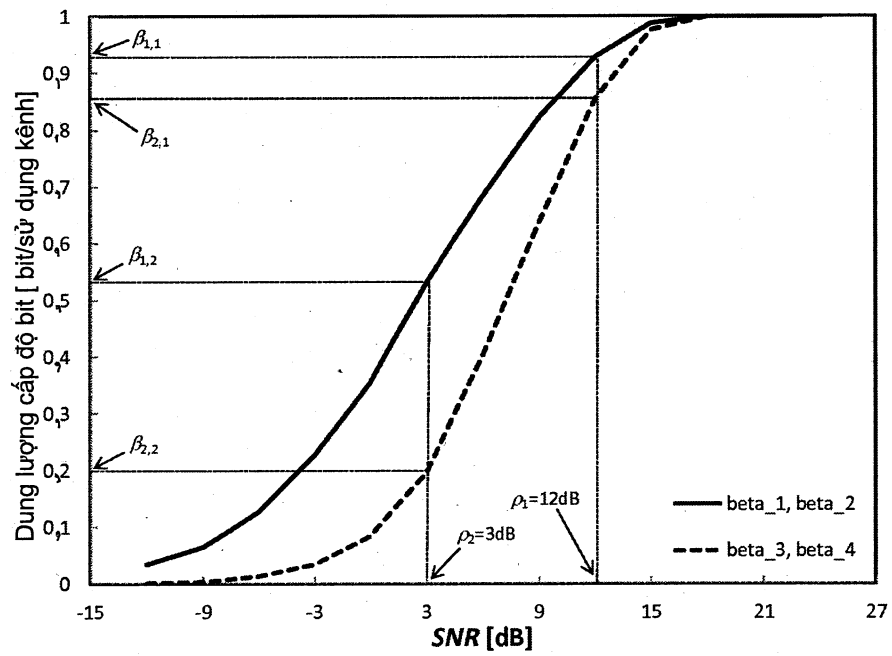


Fig. 9

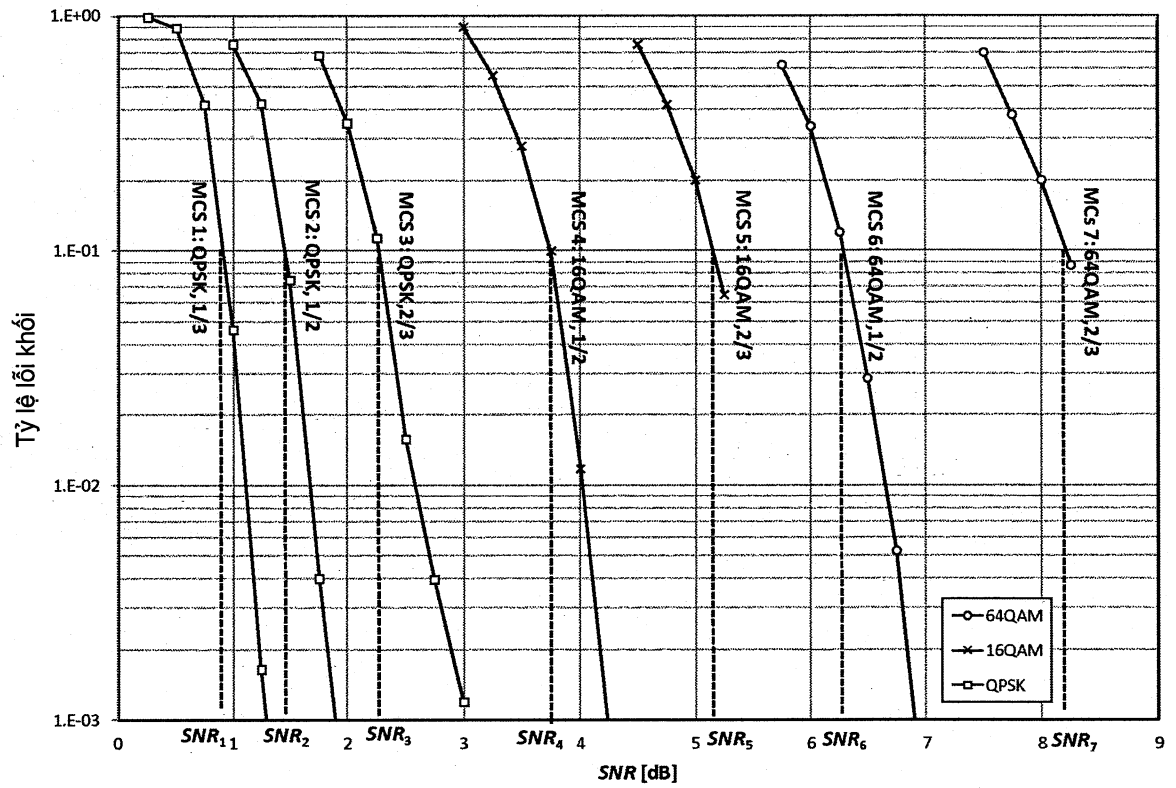


Fig. 10

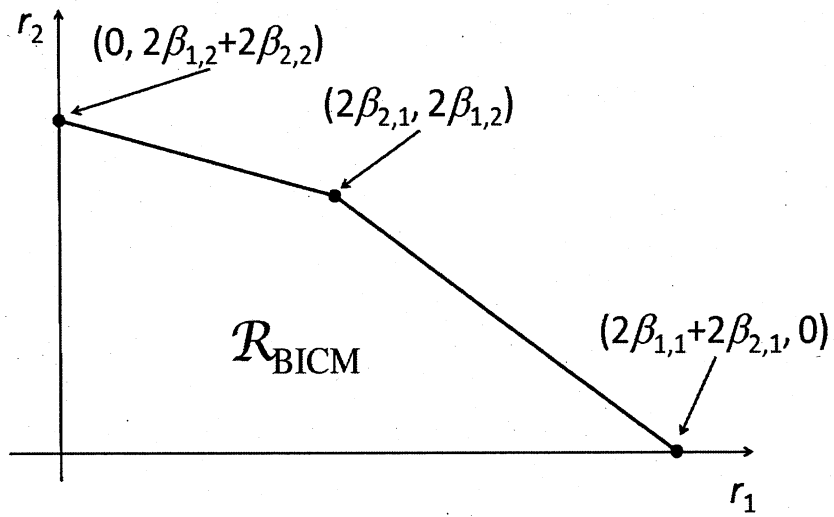


Fig. 11

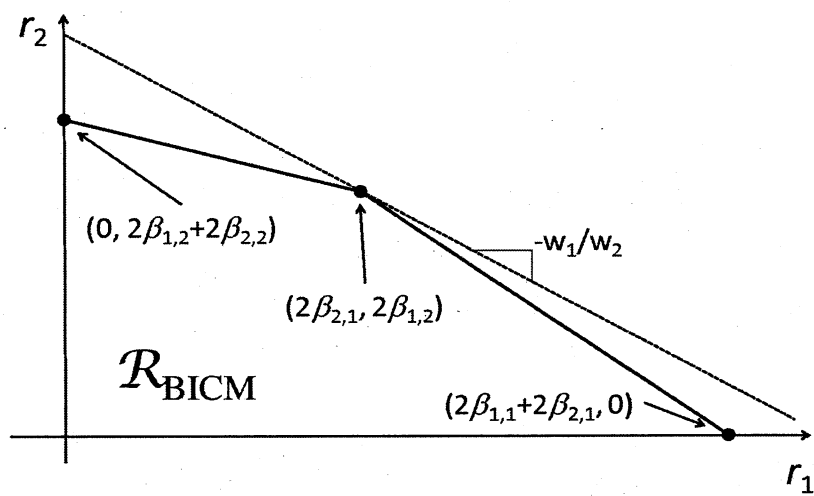


Fig. 12

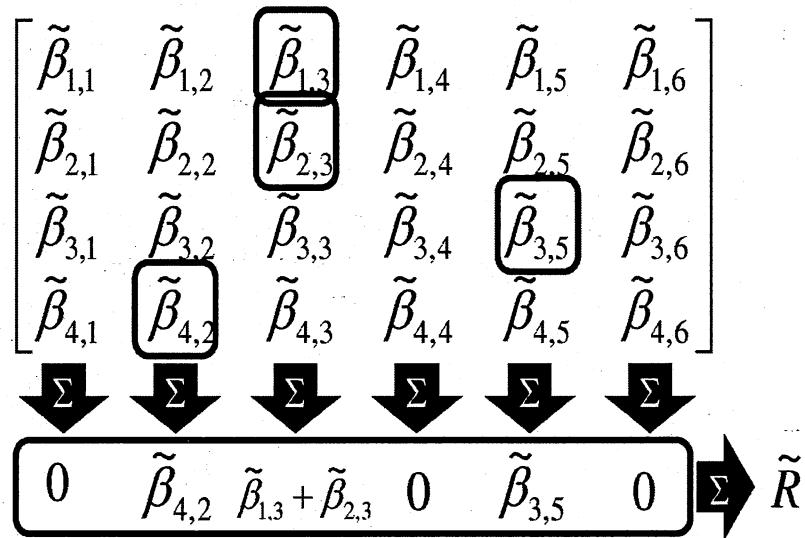


Fig. 13

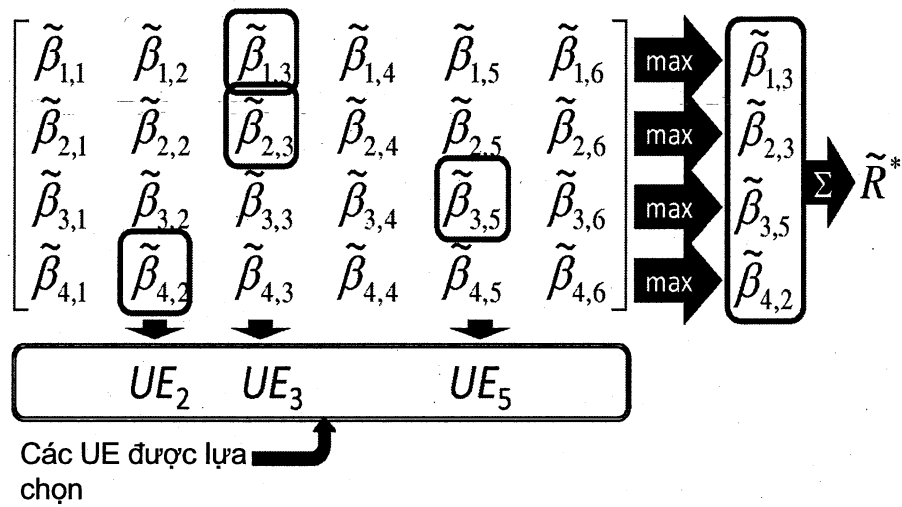


Fig. 14

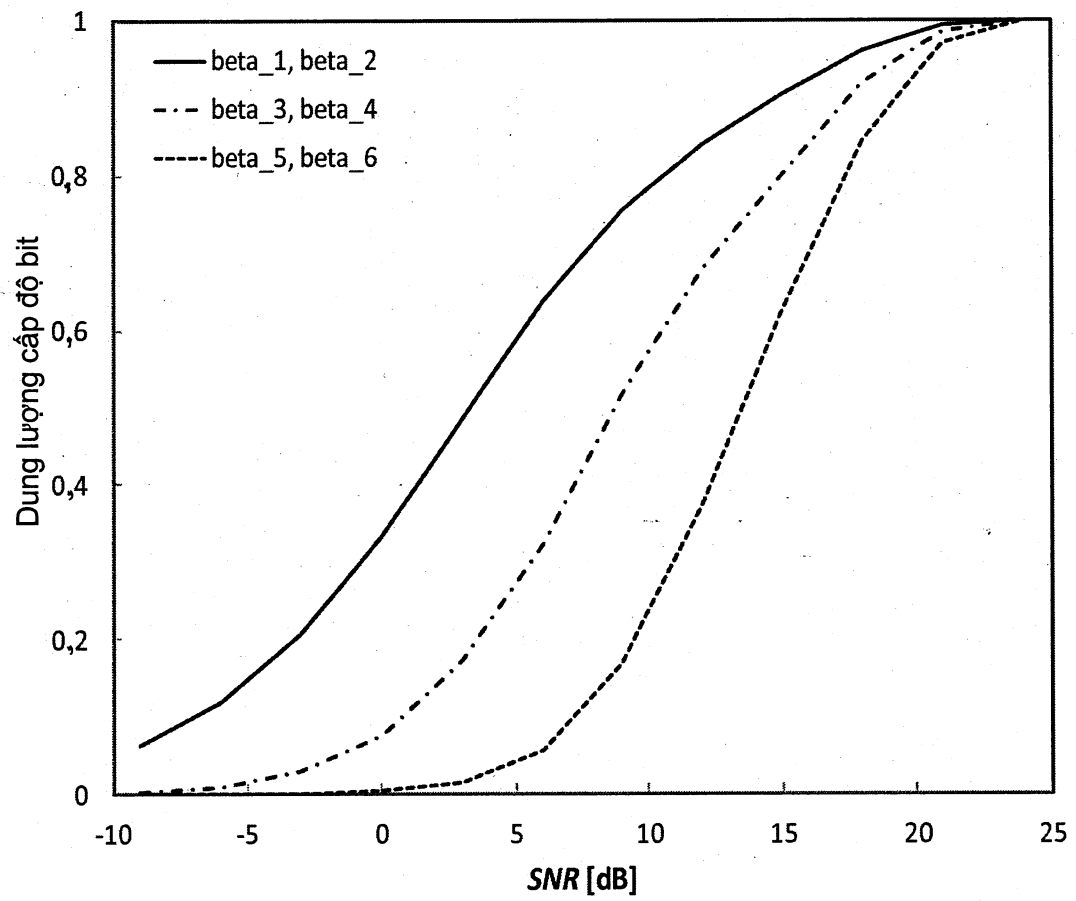


Fig. 15

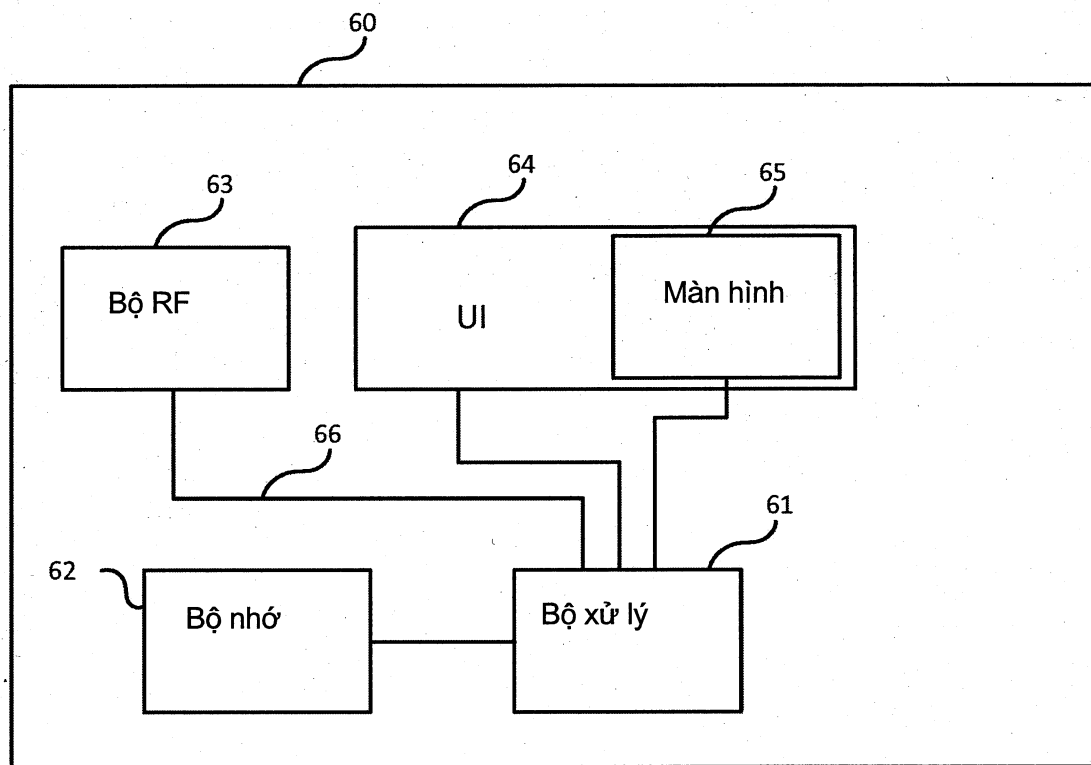


Fig. 16

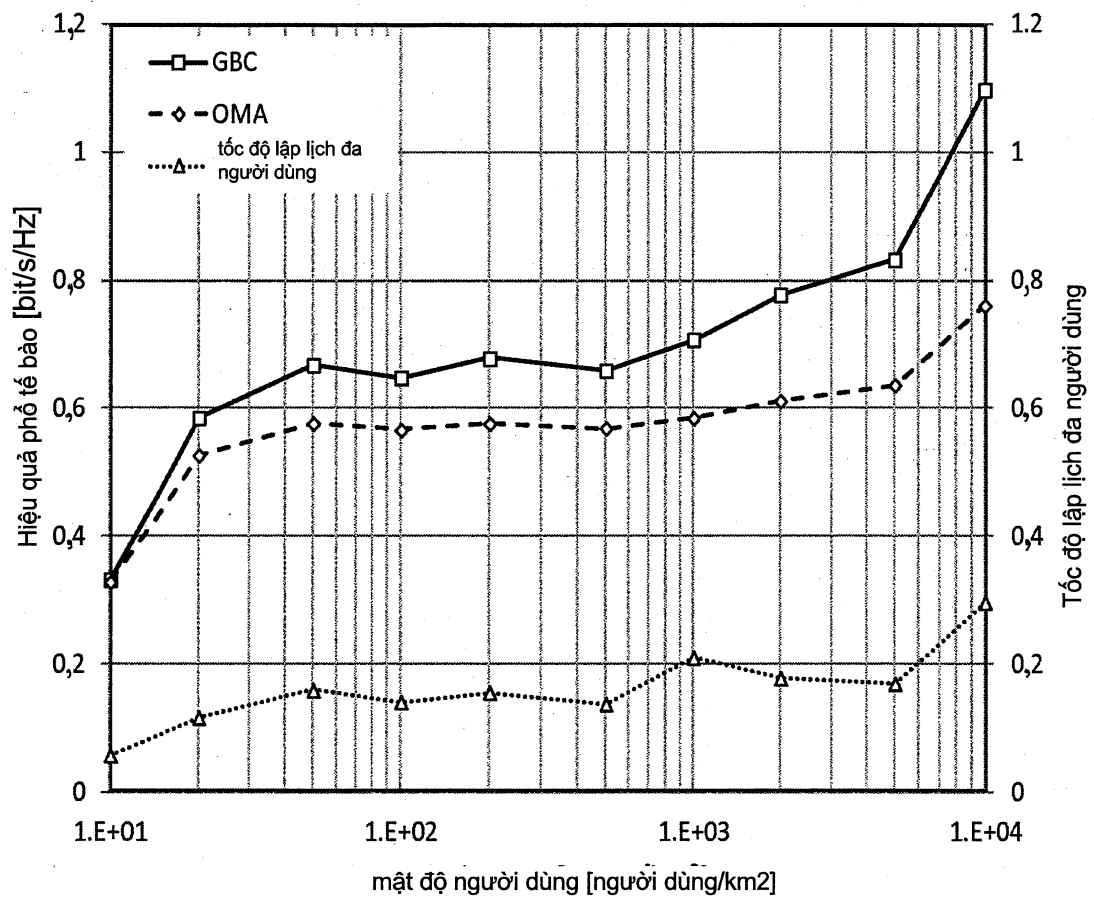


Fig. 17

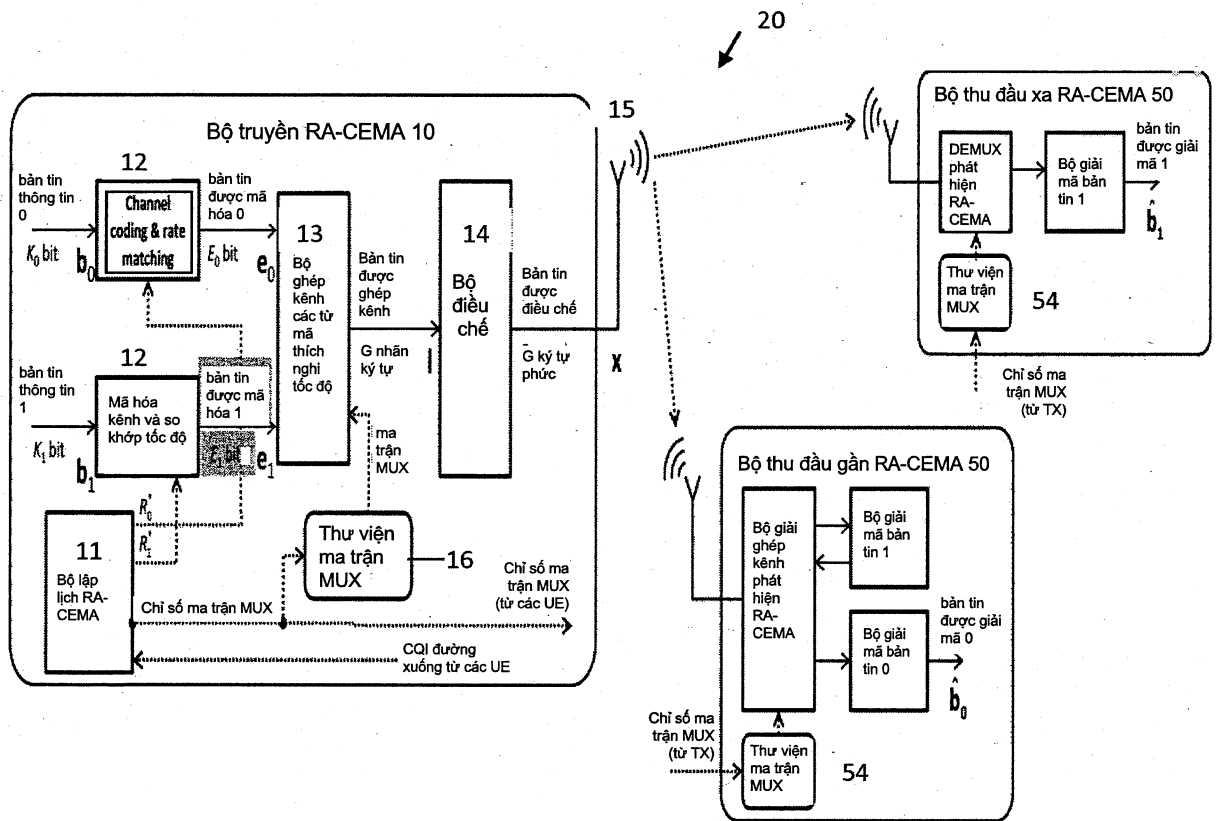


Fig. 18