(12) BẢN MÔ TẢ SÁNG CHẾ THUỘC BẰNG ĐỘC QUYỀN SÁNG CHẾ

(19) **Cộng hòa xã hội chủ nghĩa Việt Nam (VN)**
CỤC SỞ HỮU TRÍ TUỆ

(11) **1-0025431**

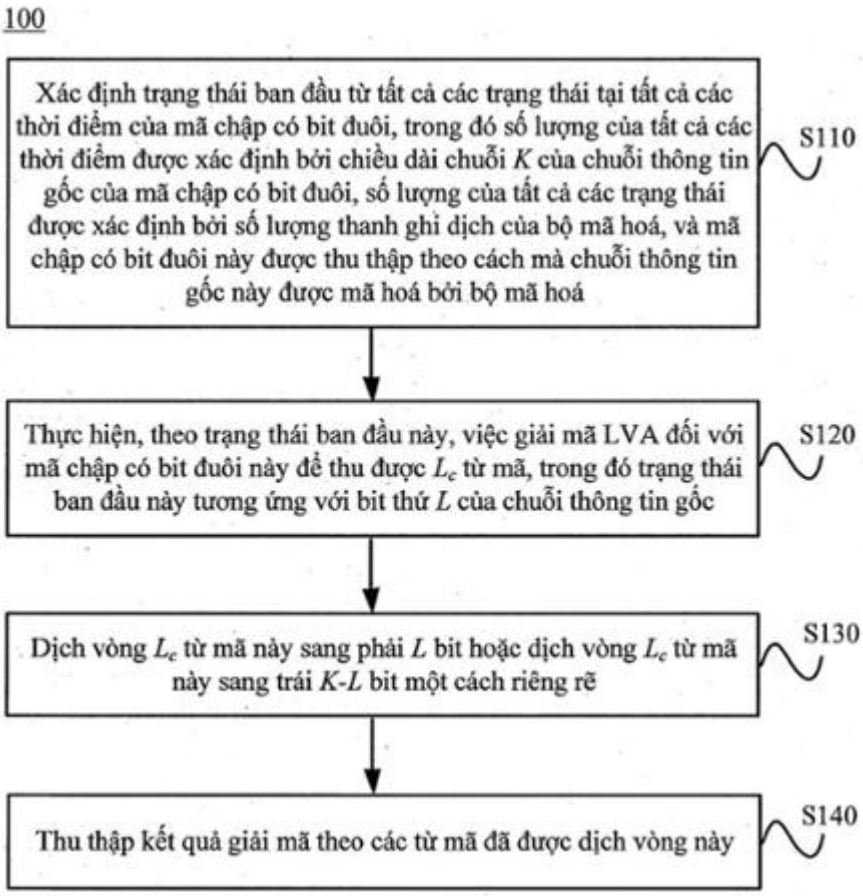
(51)[7] **H03M 13/23**

(13) **B**

(21) 1-2016-02741
(22) 19/06/2014
(86) PCT/CN2014/080310 19/06/2014
(87) WO2015/109741 30/07/2015
(30) 201410028585.8 22/01/2014 CN
(45) 25/09/2020 390
(43) 25/11/2016 344A
(73) HUAWEI TECHNOLOGIES CO., LTD. (CN)
Huawei Administration Building, Bantian, Longgang, Shenzhen, Guangdong 518129, China
(72) FEDORENKO, Sergei (RU); TREFILOV, Mikhail (RU); WEI, Yuejun (CN).
(74) Công ty Luật TNHH Phạm và Liên danh (PHAM & ASSOCIATES)

(54) PHƯƠNG PHÁP VÀ THIẾT BỊ GIẢI MÃ

(57) Sáng chế đề cập đến phương pháp và thiết bị giải mã. Phương pháp này bao gồm các bước: xác định trạng thái ban đầu từ tất cả các trạng thái tại tất cả các thời điểm của mã chập có bit đuôi, trong đó số lượng của tất cả các thời điểm được xác định bởi chiều dài chuỗi *K* của chuỗi thông tin gốc của mã chập có bit đuôi, số lượng của tất cả các trạng thái được xác định bởi số lượng thanh ghi dịch của bộ mã hoá, và mã chập có bit đuôi này được thu thập theo cách mà chuỗi thông tin gốc này được mã hoá bởi bộ mã hoá; thực hiện, theo trạng thái ban đầu này, việc giải mã theo thuật toán Viterbi liệt kê (List Viterbi Algorithm - LVA) đối với mã chập có bit đuôi này để thu được L_c từ mã, trong đó trạng thái ban đầu này tương ứng với bit thứ *L* của chuỗi thông tin gốc; dịch vòng L_c từ mã này sang phải *L* bit hoặc dịch vòng L_c từ mã này sang trái *K-L* bit một cách riêng rẽ; và thu thập kết quả giải mã theo các từ mã đã được dịch vòng này. Theo phương pháp và thiết bị giải mã theo các phương án của sáng chế, trạng thái ban đầu có thể được xác định một cách chính xác hơn, và sự phức tạp khi giải mã được giảm bớt, nhờ đó cải thiện hiệu suất giải mã.


100
Xác định trạng thái ban đầu từ tất cả các trạng thái tại tất cả các thời điểm của mã chập có bit đuôi, trong đó số lượng của tất cả các thời điểm được xác định bởi chiều dài chuỗi K của chuỗi thông tin gốc của mã chập có bit đuôi, số lượng của tất cả các trạng thái được xác định bởi số lượng thanh ghi dịch của bộ mã hoá, và mã chập có bit đuôi này được thu thập theo cách mà chuỗi thông tin gốc này được mã hoá bởi bộ mã hoá
S110
Thực hiện, theo trạng thái ban đầu này, việc giải mã LVA đối với mã chập có bit đuôi này để thu được L_c từ mã, trong đó trạng thái ban đầu này tương ứng với bit thứ L của chuỗi thông tin gốc
S120
Dịch vòng L_c từ mã này sang phải L bit hoặc dịch vòng L_c từ mã này sang trái K-L bit một cách riêng rẽ
S130
Thu thập kết quả giải mã theo các từ mã đã được dịch vòng này
S140

Lĩnh vực kĩ thuật được đề cập

Sáng chế liên quan đến lĩnh vực truyền thông, cụ thể là đề cập đến phương pháp và thiết bị giải mã.

Tình trạng kĩ thuật của sáng chế

Xét về mặt xem có thêm bit đuôi hay không trước khi chuỗi thông tin được mã hoá, thì cách thức mã hoá chuỗi thông tin này để thu được mã chập có thể được phân loại thành hai loại: mã chập không đuôi và mã chập có bit đuôi.

Mã chập không đuôi có nghĩa là một lượng cụ thể bit đã biết (ví dụ, giá trị của các bit đã biết này đều là không) được thêm vào cuối chuỗi thông tin, để sau khi mã hoá xong chuỗi thông tin này, thì giá trị của bit thông tin trong thanh ghi dịch của bộ mã hoá mã chập không đuôi là không. Cũng có thể coi rằng sau khi bộ mã hoá mã chập không đuôi thực hiện việc mã hoá, thì trạng thái ban đầu và trạng thái kết thúc của bộ mã hoá mã chập không đuôi này đều là trạng thái không. Mã chập không đuôi được áp dụng rộng rãi cho hệ thống UMTS (Universal Mobile Telecommunication System - hệ thống viễn thông di động đa năng).

Mã chập có bit đuôi là cách thức mã hoá mà trong đó không cần thêm bit đuôi nào vào cuối chuỗi thông tin. Theo cách thức mã hoá này, M bit cuối cùng của chuỗi thông tin được điền đầy một cách tuần tự vào thanh ghi dịch của bộ mã hoá mã chập có bit đuôi, và sau đó việc mã hoá được thực hiện, nhờ đó bảo đảm rằng trạng thái ban đầu và trạng thái kết thúc của bộ mã hoá mã chập có bit đuôi là giống nhau. Trị số M nêu trên là tương ứng với số lượng thanh ghi của bộ mã hoá mã chập có bit đuôi. Vì không có bit đuôi nào được thêm vào nên tránh được phụ tải truyền phát sinh và sự suy giảm tốc độ mã vốn bị gây ra bởi bit đuôi. Do đó, nếu độ dài mã tương đối ngắn, thì hiệu

suất của mã chập có bit đuôi sẽ tốt hơn so với hiệu suất của mã chập không đuôi mà bit đuôi được bổ sung vào đó. Mã chập có bit đuôi được áp dụng rộng rãi cho các hệ thống truyền thông như LTE (Long Term Evolution - phát triển lâu dài) và WiMAX (Worldwide Interoperability for Microwave Access - khả năng tương tác toàn cầu với truy cập vi ba).

Hai mã chập nêu trên thường sử dụng cách thức mã hoá hoặc giải mã dựa trên thuật toán Viterbi, trong đó thuật toán Viterbi này là thuật toán dựa trên tiêu chuẩn hợp lý cực đại. Thuật toán Viterbi liệt kê (List Viterbi Algorithm - LVA) là thuật toán Viterbi cải tiến, tức là, l đường ưu tiên chung và các chuỗi thông tin giải mã tương ứng được thu thập nhờ sử dụng thuật toán Viterbi, và sau đó chuỗi thông tin giải mã đúng được thu thập bằng phương pháp kiểm tra sai số, ví dụ, phương pháp kiểm độ dư vòng (Cyclic Redundancy Check - CRC). Khi $l = 1$, thì thuật toán LVA là tương đương với thuật toán Viterbi. Vì LVA chọn nhiều đường ưu tiên chung nên hiệu suất giải mã của LVA là tốt hơn so với hiệu suất giải mã của thuật toán Viterbi.

Đối với mã chập không đuôi, vì trạng thái ban đầu và trạng thái kết thúc của bộ mã hoá đều là trạng thái không, nên trong quá trình giải mã LVA, thì hoạt động giải mã có thể được thực hiện một cách cưỡng bức, bắt đầu từ trạng thái không, cho dù giải mã dựa trên việc xây dựng biểu đồ mắt lưới (tính mêtric đường), hay giải mã dựa trên việc lần ngược. Đối với mã chập có bit đuôi, vì không biết trạng thái ban đầu và trạng thái kết thúc của bộ mã hoá (chỉ biết hai trạng thái này là giống nhau), nên hiệu suất giải mã bị ảnh hưởng lớn.

Bản chất kĩ thuật của sáng chế

Mục đích của sáng chế là đề xuất phương pháp và thiết bị giải mã, để có thể cải thiện hiệu suất giải mã.

Theo khía cạnh thứ nhất, sáng chế đề xuất phương pháp giải mã bao gồm các bước:

xác định trạng thái ban đầu từ tất cả các trạng thái tại tất cả các thời điểm của mã chập có bit đuôi, trong đó số lượng của tất cả các thời điểm được xác định bởi chiều dài chuỗi *K* của chuỗi thông tin gốc của mã chập có bit đuôi, số lượng của tất cả các trạng thái được xác định bởi số lượng thanh ghi dịch của bộ mã hoá, mã chập có bit đuôi được thu thập theo cách mà chuỗi thông tin gốc này được mã hoá bởi bộ mã hoá, và *K* là số nguyên dương;

thực hiện, theo trạng thái ban đầu này, việc giải mã theo thuật toán Viterbi liệt kê LVA đối với mã chập có bit đuôi này để thu được L_c từ mã, trong đó L_c là số nguyên dương, và trạng thái ban đầu này tương ứng với bit thứ *L* của chuỗi thông tin gốc, trong đó *L* là số nguyên;

dịch vòng L_c từ mã này sang phải *L* bit hoặc dịch vòng L_c từ mã này sang trái *K-L* bit một cách riêng rẽ; và

thu thập kết quả giải mã theo các từ mã đã được dịch vòng này.

Theo cách thức thực hiện khả thi thứ nhất, bước xác định trạng thái ban đầu từ tất cả các trạng thái tại tất cả các thời điểm của mã chập có bit đuôi là các bước:

thực hiện việc giải mã vào mềm ra mềm (soft-in-soft-out - SISO) đối với mã chập có bit đuôi để thu được kết quả giải mã SISO; và

xác định trạng thái ban đầu từ tất cả các trạng thái tại tất cả các thời điểm của mã chập có bit đuôi này theo kết quả giải mã SISO.

Dựa vào cách thức thực hiện khả thi thứ nhất của khía cạnh thứ nhất, theo cách thức thực hiện khả thi thứ hai, bước xác định trạng thái ban đầu từ tất cả các trạng thái tại tất cả các thời điểm của mã chập có bit đuôi theo kết quả giải mã SISO là các bước:

xác định *L* theo thông tin mềm trong kết quả giải mã SISO, trong đó *L* là *j* tương ứng với giá trị lớn nhất trong $\sum(j)$ hoặc là *j* tương ứng với nhiều giá trị trong $\sum(j)$, trong đó $\sum(j)$ biểu thị tổng của các giá trị tuyệt đối

của thông tin mềm mà tương ứng với giá trị trong mỗi thanh ghi dịch của bộ mã hoá và nằm trong kết quả giải mã SISO khi bộ mã hoá của mã chập có bit đuôi mã hoá d_j trong chuỗi thông tin gốc $d_0,d_1,d_2,...,d_{K-1}$, và $j=0,1,2,...,K-1$; và

xác định trạng thái ban đầu theo thông tin quyết định cứng trong kết quả giải mã SISO và L.

Dựa vào cách thức thực hiện khả thi thứ hai của khía cạnh thứ nhất, theo cách thức thực hiện khả thi thứ ba, $\sum(j)=\sum_{i=j-M+K}^{j-1+K}\left|L_{app}(i \bmod K)\right|$, trong đó $L_{app}(i)$ là thông tin mềm mà tương ứng với d_i trong chuỗi thông tin gốc $d_0,d_1,d_2,...,d_{K-1}$ và nằm trong kết quả giải mã SISO, M là số lượng thanh ghi dịch của bộ mã hoá, và $i=0,1,2,...,K-1$; và

trạng thái ban đầu là $bin(s_L^{tx})=(\hat{u}((L-M) \bmod K),\hat{u}((L-M+1) \bmod K),...,\hat{u}((L-1) \bmod K))$, trong đó $bin()$ biểu thị dạng nhị phân, và $\hat{u}(i)$ là thông tin quyết định cứng mà tương ứng với d_i trong chuỗi thông tin gốc $d_0,d_1,d_2,...,d_{K-1}$ và nằm trong kết quả giải mã SISO.

Dựa vào khía cạnh thứ nhất hoặc bất kì trong số những cách thức thực hiện khả thi từ thứ nhất đến thứ ba của khía cạnh thứ nhất, theo cách thức thực hiện khả thi thứ tư, bước thu thập kết quả giải mã theo các từ mã đã được dịch vòng là bước:

thực hiện việc kiểm tra độ dư vòng CRC đối với các từ mã đã được dịch vòng để xác định kết quả giải mã đúng.

Dựa vào khía cạnh thứ nhất hoặc bất kì trong số những cách thức thực hiện khả thi từ thứ nhất đến thứ ba của khía cạnh thứ nhất, theo cách thức thực hiện khả thi thứ năm, bước thu thập kết quả giải mã theo các từ mã đã được dịch vòng là các bước:

chọn, từ các từ mã đã được dịch vòng này, từ mã tương ứng có mêtric tích luỹ đường lớn nhất; và

thực hiện việc CRC đối với từ mã được chọn để xác định kết quả giải mã đúng.

Theo khía cạnh thứ hai, sáng chế đề xuất thiết bị giải mã bao gồm:

môđun xác định, được tạo cấu hình để xác định trạng thái ban đầu từ tất cả các trạng thái tại tất cả các thời điểm của mã chập có bit đuôi, trong đó số lượng của tất cả các thời điểm được xác định bởi chiều dài chuỗi K của chuỗi thông tin gốc của mã chập có bit đuôi, số lượng của tất cả các trạng thái được xác định bởi số lượng thanh ghi dịch của bộ mã hoá, mã chập có bit đuôi được thu thập theo cách mà chuỗi thông tin gốc này được mã hoá bởi bộ mã hoá, và K là số nguyên dương;

môđun giải mã LVA, được tạo cấu hình để thực hiện, theo trạng thái ban đầu này, việc giải mã theo thuật toán Viterbi liệt kê LVA đối với mã chập có bit đuôi này để thu được L_c từ mã, trong đó L_c là số nguyên dương, và trạng thái ban đầu này tương ứng với bit thứ L của chuỗi thông tin gốc, trong đó L là số nguyên;

môđun dịch, được tạo cấu hình để: dịch vòng L_c từ mã này sang phải L bit hoặc dịch vòng L_c từ mã này sang trái K-L bit một cách riêng rẽ; và

môđun thu thập, được tạo cấu hình để thu thập kết quả giải mã theo các từ mã đã được dịch vòng này.

Theo cách thức thực hiện khả thi thứ nhất, môđun xác định được tạo cấu hình cụ thể để:

thực hiện việc giải mã vào mềm ra mềm (soft-in-soft-out - SISO) đối với mã chập có bit đuôi để thu được kết quả giải mã SISO; và

xác định trạng thái ban đầu từ tất cả các trạng thái tại tất cả các thời điểm của mã chập có bit đuôi này theo kết quả giải mã SISO.

Dựa vào khía cạnh thứ hai hoặc cách thức thực hiện khả thi thứ nhất của

khía cạnh thứ hai, theo cách thức thực hiện khả thi thứ hai, môđun xác định được tạo cấu hình cụ thể để:

thực hiện việc giải mã vào mềm ra mềm (soft-in-soft-out - SISO) đối với mã chập có bit đuôi để thu được kết quả giải mã SISO; và

xác định L theo thông tin mềm trong kết quả giải mã SISO, trong đó L là j tương ứng với giá trị lớn nhất trong $\sum(j)$ hoặc là j tương ứng với nhiều giá trị trong $\sum(j)$, trong đó $\sum(j)$ biểu thị tổng của các giá trị tuyệt đối của thông tin mềm mà tương ứng với giá trị trong mỗi thanh ghi dịch của bộ mã hoá và nằm trong kết quả giải mã SISO khi bộ mã hoá của mã chập có bit đuôi mã hoá d_j trong chuỗi thông tin gốc $d_0, d_1, d_2, ..., d_{K-1}$, và $j = 0,1,2,...,K-1$; và

xác định trạng thái ban đầu theo thông tin quyết định cứng trong kết quả giải mã SISO và L.

Dựa vào cách thức thực hiện khả thi thứ hai của khía cạnh thứ hai, theo cách thức thực hiện khả thi thứ ba, $\sum(j) = \sum_{i=j-M+K}^{j-1+K} \left| L_{app}(i \bmod K) \right|$, trong đó $L_{app}(i)$ là thông tin mềm mà tương ứng với d_i trong chuỗi thông tin gốc $d_0, d_1, d_2, ..., d_{K-1}$ và nằm trong kết quả giải mã SISO, M là số lượng thanh ghi dịch của bộ mã hoá, và $i = 0,1,2,...,K-1$; và

trạng thái ban đầu là $bin(s_L^{tx}) = (\hat{u}((L-M) \bmod K), \hat{u}((L-M+1) \bmod K), ..., \hat{u}((L-1) \bmod K))$, trong đó $bin()$ biểu thị dạng nhị phân, và $\hat{u}(i)$ là thông tin quyết định cứng mà tương ứng với d_i trong chuỗi thông tin gốc $d_0, d_1, d_2, ..., d_{K-1}$ và nằm trong kết quả giải mã SISO.

Dựa vào khía cạnh thứ hai hoặc bất kì trong số những cách thức thực hiện khả thi từ thứ nhất đến thứ ba của khía cạnh thứ hai, theo cách thức thực

hiện khả thi thứ tư, môđun thu thập được tạo cấu hình cụ thể để thực hiện việc kiểm tra độ dư vòng CRC đối với các từ mã đã được dịch vòng để xác định kết quả giải mã đúng.

Dựa vào khía cạnh thứ hai hoặc bất kì trong số những cách thức thực hiện khả thi từ thứ nhất đến thứ ba của khía cạnh thứ hai, theo cách thức thực hiện khả thi thứ năm, môđun thu thập được tạo cấu hình cụ thể để: chọn, từ các từ mã đã được dịch vòng này, từ mã tương ứng có mêtric tích luỹ đường lớn nhất; và thực hiện việc CRC đối với từ mã được chọn để xác định kết quả giải mã đúng.

Dựa trên các giải pháp kĩ thuật nêu trên, và theo phương pháp và thiết bị giải mã theo các phương án của sáng chế, trạng thái ban đầu được xác định từ tất cả các trạng thái tại tất cả các thời điểm của mã chập có bit đuôi; hoạt động giải mã LVA được thực hiện đối với mã chập có bit đuôi này theo trạng thái ban đầu này; và các từ mã thu được được dịch vòng, và kết quả giải mã đúng được xác định trong các từ mã đã được dịch vòng này. Theo cách này, trạng thái ban đầu có thể được xác định một cách chính xác hơn, và sự phức tạp khi giải mã được giảm bớt, nhờ đó cải thiện hiệu suất giải mã.

Mô tả vắn tắt các hình vẽ

Để mô tả các giải pháp kĩ thuật của sáng chế một cách rõ ràng hơn, phần sau sẽ mô tả vắn tắt các hình vẽ kèm theo, vốn cần thiết để mô tả các phương án của sáng chế. Các hình vẽ kèm theo trong phần mô tả sau đây chỉ thể hiện một số phương án của sáng chế, và người có kiến thức trung bình trong lĩnh vực này có thể tạo ra các hình vẽ khác dựa vào các hình vẽ kèm theo này mà không cần đến hoạt động có tính sáng tạo nào.

Fig.1 là hình vẽ thể hiện lưu đồ của phương pháp giải mã theo một phương án của sáng chế;

Fig.2 là hình vẽ thể hiện sơ đồ mã hoá của mã chập có bit đuôi trong hệ thống LTE;

Fig.3 là hình vẽ thể hiện biểu đồ mắt lưới của mã chập;

Fig.4 là hình vẽ thể hiện sơ đồ trạng thái của mã chập;

Fig.5 là hình vẽ thể hiện sơ đồ chuyển tiếp trạng thái liên tục đầu-đuôi của mã chập có bit đuôi;

Fig.6 là hình vẽ thể hiện sơ đồ giải mã SISO;

Fig.7 là hình vẽ thể hiện sơ đồ khối của thiết bị giải mã theo một phương án của sáng chế; và

Fig.8 là hình vẽ thể hiện sơ đồ cấu trúc của thiết bị giải mã theo một phương án của sáng chế.

Mô tả chi tiết các phương án thực hiện sáng chế

Phần sau sẽ mô tả rõ các giải pháp kĩ thuật của sáng chế dựa vào các hình vẽ kèm theo và các phương án thực hiện sáng chế. Tất nhiên là các phương án được mô tả chỉ là một số chứ không phải tất cả các phương án của sáng chế. Tất cả các phương án khác mà người có kiến thức trung bình trong lĩnh vực này có thể tạo ra dựa trên các phương án này của sáng chế mà không cần đến hoạt động sáng tạo nào thì cũng nằm trong phạm vi bảo hộ của sáng chế.

Cần hiểu rằng các giải pháp kĩ thuật của sáng chế có thể được áp dụng cho các hệ thống truyền thông khác nhau, chẳng hạn hệ thống GSM (Global System for Mobile Communications - hệ thống truyền thông di động toàn cầu), hệ thống CDMA (Code Division Multiple Access - đa truy cập phân chia theo mã), hệ thống WCDMA (Wideband Code Division Multiple Access - đa truy cập phân chia theo mã băng rộng), hệ thống GPRS (General Packet Radio Service - dịch vụ vô tuyến gói chung), hệ thống LTE (Long Term Evolution - phát triển lâu dài), hệ thống LTE FDD (Frequency Division Duplex - song công phân chia theo tần số), hệ thống LTE TDD (Time Division Duplex - song công phân chia theo thời gian), hệ thống UMTS (Universal Mobile Telecommunication System - hệ thống viễn thông di động

đa năng), hoặc hệ thống WiMAX (Worldwide Interoperability for Microwave Access - khả năng tương tác toàn cầu với truy cập vi ba).

Thiết bị giải mã theo các phương án của sáng chế có thể là thiết bị người dùng (User Equipment - UE) hoặc trạm gốc, hoặc có thể được đặt trong UE hoặc trạm gốc. Ví dụ, phương pháp giải mã theo các phương án của sáng chế có thể được thực hiện bởi UE hoặc trạm gốc, hoặc có thể được thực hiện bởi bộ xử lý nằm trong UE hoặc trạm gốc.

Thiết bị người dùng (User Equipment - UE) có thể được gọi là thiết bị đầu cuối (Terminal), trạm di động (Mobile Station - MS), thiết bị đầu cuối di động (Mobile Terminal), v.v.. Thiết bị người dùng có thể truyền thông với một hoặc nhiều mạng lõi nhờ sử dụng mạng truy cập vô tuyến (Radio Access Network - RAN). Ví dụ, thiết bị người dùng có thể là điện thoại di động (còn được gọi là "điện thoại tế bào") hoặc máy tính có thiết bị đầu cuối di động. Ví dụ, thiết bị người dùng cũng có thể là thiết bị di động cầm tay, thiết bị di động bỏ túi, thiết bị di động có tích hợp máy tính, hoặc thiết bị di động dùng trên xe, để trao đổi âm thoại và/hoặc dữ liệu với mạng truy cập vô tuyến.

Trạm gốc có thể là trạm thu phát gốc (Base Transceiver Station - BTS) trong hệ thống GSM hoặc CDMA, có thể là trạm gốc (NodeB, NB) trong hệ thống WCDMA, hoặc có thể là NodeB cải tiến (Evolutional Node B - ENB, hoặc e-NodeB) trong hệ thống LTE, chứ không bị giới hạn theo sáng chế.

Fig.1 là hình vẽ thể hiện lưu đồ của phương pháp giải mã 100 theo một phương án của sáng chế. Phương pháp trên Fig.1 được thực hiện bởi thiết bị giải mã. Như được thể hiện trên Fig.1, phương pháp 100 này bao gồm các bước:

S110. Xác định trạng thái ban đầu từ tất cả các trạng thái tại tất cả các thời điểm của mã chập có bit đuôi, trong đó số lượng của tất cả các thời điểm được xác định bởi chiều dài chuỗi K của chuỗi thông tin gốc của mã chập có bit đuôi, số lượng của tất cả các trạng thái được xác định bởi số lượng thanh ghi dịch của bộ mã hoá, mã chập có bit đuôi được thu thập theo cách mà

chuỗi thông tin gốc này được mã hoá bởi bộ mã hoá, và K là số nguyên dương.

S120. Thực hiện, theo trạng thái ban đầu này, việc giải mã LVA đối với mã chập có bit đuôi này để thu được L_c từ mã, trong đó L_c là số nguyên dương, và trạng thái ban đầu này tương ứng với bit thứ L của chuỗi thông tin gốc, trong đó L là số nguyên.

S130. Dịch vòng L_c từ mã này sang phải L bit hoặc dịch vòng L_c từ mã này sang trái K-L bit một cách riêng rẽ.

S140. Thu thập kết quả giải mã theo các từ mã đã được dịch vòng này.

Theo phương án này của sáng chế, trạng thái của mã chập có bit đuôi có thể được hiểu là trạng thái của thanh ghi dịch của bộ mã hoá khi hoạt động mã hoá được thực hiện đối với chuỗi thông tin gốc của mã chập có bit đuôi này. Nói cách khác, trạng thái của mã chập có bit đuôi nêu trên có thể được xác định bởi bit thông tin trong thanh ghi dịch nêu trên. Ví dụ, nếu có M thanh ghi dịch, thì sẽ có tương ứng 2^M trạng thái của mã chập có bit đuôi này. Fig.2 là hình vẽ thể hiện sơ đồ mã hoá của mã chập có bit đuôi trong hệ thống LTE. Lấy mã chập có bit đuôi trên Fig.2 làm ví dụ, khi hoạt động mã hoá được thực hiện đối với chuỗi thông tin gốc, và mỗi lần một bit thông tin được đưa vào thanh ghi dịch, thì chuỗi bit thông tin trong thanh ghi dịch này sẽ thay đổi, và một cách tương ứng, trạng thái của thanh ghi dịch này chuyển hoặc thay đổi một lần. Do đó, đối với chuỗi thông tin gốc mà có chiều dài là K (được biểu diễn dưới dạng $d_0,d_1,d_2,...,d_{K-1}$, trong đó K là số nguyên dương), thì trạng thái này chuyển K lần, và có tổng số K+1 trạng thái trước và sau khi trạng thái này chuyển K lần. Vì mỗi trạng thái trong số K+1 trạng thái nêu trên là được tạo ra tại một thời điểm khác, nên mỗi trạng thái có thể lần lượt tương ứng với một thời điểm, trong đó thời điểm này có thể được gọi là thời điểm của mã chập có bit đuôi. K trạng thái đầu tiên lần lượt tương ứng với các thời điểm mà tại đó các bit $d_0,d_1,d_2,...,d_{K-1}$ được mã hoá liên tiếp,

mà cũng có thể được biểu diễn dưới dạng: K trạng thái này lần lượt tương ứng với các bit $d_0, d_1, d_2, \ldots, d_{K-1}$. Trạng thái cuối cùng là trạng thái sau khi bit d_{K-1} được mã hoá, trong đó trạng thái này là giống với trạng thái đầu tiên. Theo phương án này của sáng chế, các thời điểm $0, 1, 2, \ldots, K-1$ lần lượt biểu thị các thời điểm mà tại đó các bit $d_0, d_1, d_2, \ldots, d_{K-1}$ được mã hoá. Ví dụ, thời điểm 0 là thời điểm mà tại đó bit d_0 được mã hoá, và thời điểm K-1 là thời điểm mà tại đó bit d_{K-1} được mã hoá.

Theo phương án này của sáng chế, khi thiết bị giải mã thực hiện việc giải mã đối với mã chập có bit đuôi, thì trạng thái giải mã ban đầu được xác định từ tất cả các trạng thái khả thi tương ứng với tất cả các thời điểm của mã chập có bit đuôi này. Tức là, theo phương án này của sáng chế, trạng thái ban đầu không chỉ là trạng thái ban đầu của bộ mã hoá, mà còn có thể là trạng thái tương ứng với thời điểm bất kì trong số các thời điểm, tức là, thời điểm 0 đến thời điểm K-1. Thiết bị giải mã này thực hiện việc giải mã LVA đối với mã chập có bit đuôi theo trạng thái ban đầu này.

Lý do mà trạng thái tương ứng với thời điểm bất kì trong số các thời điểm có thể được dùng làm trạng thái ban đầu cho việc giải mã LVA là có thể thu được kết quả giải mã nhất quán khi thời điểm bất kì trong số các thời điểm này được dùng làm trạng thái ban đầu để giải mã Viterbi hoặc giải mã LVA, điều này sẽ được phân tích chi tiết trong phần sau đây.

Như đã nêu trên, tiến trình (mã hoá) giải mã mã chập có bit đuôi thực tế là tiến trình chuyển tiếp trạng thái của chuỗi thông tin gốc, và có thể được biểu diễn bằng sơ đồ chuyển tiếp trạng thái. Fig.3 là hình vẽ thể hiện một ví dụ của biểu đồ mắt lưới. Có tổng số tám trạng thái (các trạng thái 0–7) trên Fig.3, và bảy thời điểm (các thời điểm 0–6) được thể hiện. Đối với thuật toán LVA của mã chập có bit đuôi, thì cách thức xác định chính xác trạng thái ban đầu là có tính quyết định đối với hiệu suất giải mã. Fig.4 là hình vẽ thể hiện

sơ đồ sự chuyển tiếp trạng thái tương ứng với mã chập có bit đuôi với chiều dài thông tin *K*. Vì đặc điểm "có bit đuôi", nên sự chuyển tiếp trạng thái của mã chập có bit đuôi trên thực tế là vòng tròn và liên tục. Ví dụ, sự chuyển tiếp trạng thái này có thể được biểu diễn dưới dạng như trên Fig.5. Có thể thấy từ Fig.5 rằng, xét về mặt chuyển tiếp trạng thái trên biểu đồ mắt lưới, thì trên thực tế, mã chập có bit đuôi bắt đầu từ trạng thái tương ứng với thời điểm bất kì trong số các thời điểm 0 đến *K*-1, và vẫn quay trở về đến trạng thái tương ứng với thời điểm sau khi trạng thái này chuyển *K* lần. Tức là, có thể thu được kết quả giải mã nhất quán khi thời điểm bất kì trong số các thời điểm được dùng làm thời điểm ban đầu để giải mã Viterbi hoặc giải mã LVA. Kết quả giải mã này được so sánh với kết quả giải mã thu được khi thời điểm thực 0 được dùng làm thời điểm ban đầu, và chỉ có một lần dịch vòng bị lệch pha. Sự dịch vòng tương ứng được thực hiện đối với kết quả giải mã này, và sau đó thu được kết quả thực.

Dựa trên sự phân tích nêu trên, có thể thấy rằng có thể thu được kết quả thực sau khi sự dịch vòng tương ứng được thực hiện đối với các từ mã mà thu được khi hoạt động giải mã LVA được thực hiện theo trạng thái ban đầu theo phương án này của sáng chế. Nếu trạng thái ban đầu này tương ứng với bit thứ *L* của chuỗi thông tin gốc, tức là, bit d_L, trong đó *L* là giá trị từ 0 đến *K*-1, thì các từ mã thu được bằng cách giải mã LVA cần phải được dịch vòng sang phải *L* bit. Cụ thể là, khi hoạt động mã hoá được thực hiện đối với bit thứ *L* của chuỗi thông tin gốc, tức là, bit d_L, thì điều này có nghĩa là $d_0, d_1, ..., d_{L-1}$ đã được mã hoá, và d_L là bit kế tiếp đi vào thanh ghi dịch. Do đó, các từ mã mà thu được bằng cách giải mã trong trạng thái ban đầu là tương ứng với chuỗi $d_L, d_{L+1}, ..., d_{K-1}, d_0, d_1, ..., d_{L-1}$. Các từ mã thu được bằng cách giải mã theo trạng thái ban đầu này có thể tương ứng với chuỗi thông tin gốc $d_0, d_1, d_2, ..., d_{K-1}$ sau khi chúng được dịch vòng sang phải *L* bit.

Cần lưu ý rằng câu "dịch sang phải" nêu trên là dùng cho chuỗi thông tin

gốc được sắp xếp theo thứ tự từ trái sang phải, tức là, chuỗi thông tin gốc này được biểu diễn dưới dạng $d_0, d_1, d_2, \ldots, d_{K-1}$; nếu chuỗi thông tin gốc này được sắp xếp theo thứ tự khác, thì chiều dịch vòng cần phải được thay đổi tương ứng. Ví dụ, nếu chuỗi thông tin gốc được biểu diễn dưới dạng $d_{K-1}, d_{K-2}, \ldots, d_0$, thì câu "dịch vòng sang phải" nêu trên sẽ được thay đổi thành "dịch vòng sang trái". Để tiện cho việc mô tả, thì trong tất cả các phương án của sáng chế, việc mô tả chiều dịch vòng là áp dụng cho thứ tự mà trong đó chuỗi thông tin gốc được sắp xếp tuần tự từ trái sang phải.

Cũng cần hiểu rằng theo phương án này của sáng chế, việc dịch vòng sang phải *L* bit có thể còn được thay đổi thành việc dịch vòng sang trái *K-L* bit. Điều này là vì việc dịch vòng sang trái *K-L* bit và việc dịch vòng sang phải *L* bit là giống nhau trên thực tế. Nói cách khác, việc dịch vòng sang trái *K-L* bit là phép biến đổi tương đương của việc dịch vòng sang phải *L* bit.

Cuối cùng, thiết bị giải mã này xác định kết quả giải mã theo các từ mã đã được dịch vòng. Theo phương án này của sáng chế, trạng thái giải mã ban đầu được xác định từ tất cả các trạng thái tại tất cả các thời điểm của mã chập có bit đuôi, nên trạng thái giải mã ban đầu có thể được xác định chính xác, và đạt được hiệu suất giải mã tốt hơn.

Do đó, theo phương pháp giải mã theo phương án này của sáng chế, trạng thái ban đầu được xác định từ tất cả các trạng thái tại tất cả các thời điểm của mã chập có bit đuôi; hoạt động giải mã LVA được thực hiện đối với mã chập có bit đuôi này theo trạng thái ban đầu này; và các từ mã thu được được dịch vòng, và kết quả giải mã đúng được xác định trong các từ mã đã được dịch vòng này. Theo cách này, trạng thái ban đầu có thể được xác định một cách chính xác hơn, và sự phức tạp khi giải mã được giảm bớt, nhờ đó cải thiện hiệu suất giải mã.

Ở bước S110, thiết bị giải mã xác định trạng thái ban đầu từ tất cả các trạng thái tại tất cả các thời điểm của mã chập có bit đuôi.

Khi chiều dài chuỗi của chuỗi thông tin gốc của mã chập có bit đuôi này là *K*, thì thiết bị giải mã này có thể xác định trạng thái ban đầu từ tất cả các trạng thái tương ứng với các thời điểm từ 0–*K*-1. Tức là, theo phương án này của sáng chế, trạng thái ban đầu này không bị giới hạn ở việc được xác định từ trạng thái tại thời điểm ban đầu (hoặc kết thúc) thực của mã chập có bit đuôi, mà được xác định từ các trạng thái tại tất cả các thời điểm.

Cần lưu ý rằng theo phương án này của sáng chế, có thể có một hoặc nhiều trạng thái ban đầu. Trong trường hợp có một trạng thái ban đầu, thì thiết bị giải mã sẽ thực hiện việc giải mã LVA theo một trạng thái ban đầu này. Trong trường hợp này, sự phức tạp khi giải mã là tương đối thấp. Trong trường hợp có nhiều trạng thái ban đầu, thì thiết bị giải mã sẽ thực hiện việc giải mã LVA theo mỗi trạng thái ban đầu. Trong trường hợp này, sự phức tạp khi giải mã là tương đối cao, nhưng độ chính xác của trạng thái ban đầu cũng cao hơn một chút.

Theo phương án này của sáng chế, một cách tuỳ ý, bước xác định trạng thái ban đầu từ tất cả các trạng thái tại tất cả các thời điểm của mã chập có bit đuôi là các bước:

thực hiện việc giải mã SISO đối với mã chập có bit đuôi để thu được kết quả giải mã SISO; và

xác định trạng thái ban đầu từ tất cả các trạng thái tại tất cả các thời điểm của mã chập có bit đuôi này theo kết quả giải mã SISO.

Theo phương án này, trạng thái ban đầu được xác định dựa trên thuật toán vào mềm ra mềm (Soft In Soft Out - SISO). Thuật toán SISO có thể là thuật toán hậu nghiệm tối đa (Maximum A Posteriori - MAP), thuật toán MAP trong miền logarit (Log-MAP), thuật toán Max-Log-MAP (MLM), thuật toán Viterbi ra mềm (Soft Output Viterbi Algorithm - SOVA), v.v., chứ không bị giới hạn theo sáng chế.

Fig.6 là hình vẽ thể hiện sơ đồ giải mã SISO. Hoạt động giải mã SISO

được thực hiện đối với mã chập có bit đuôi để thu được thông tin mềm L_{app} (mà cũng có thể được gọi là giá trị giải mã mềm) và thông tin quyết định cứng $\hat{u}$ (mà cũng có thể được gọi là bit giải mã hoặc kết quả quyết định cứng). Ví dụ,

$$L_{app}(i) = \log \frac{P(u(i)=1|\bar{r})}{P(u(i)=0|\bar{r})} \quad (1)$$

$$\hat{u}(i) = \begin{cases} 1, L_{app}(i) > 0 \\ 0, L_{app}(i) < 0 \\ 1 \text{ or } 0, L_{app}(i) = 0 \end{cases} \quad (2)$$

trong đó $i = 0,1,2,...,K-1$, K là chiều dài thông tin tương ứng với mã chập có bit đuôi này, $\bar{r}$ là tín hiệu mà bộ giải mã nhận được, $u(i)$ biểu thị bit thông tin thứ *i*, tức là, d_i trong chuỗi thông tin gốc $d_0, d_1, d_2, ..., d_{K-1}$, và $\hat{u}(i)$ là bit quyết định cứng thứ *i*.

Trong công thức (1), $P(u(i)=1|\bar{r})$ biểu thị xác suất $u(i)=1$ khi $\bar{r}$ được nhận, và $P(u(i)=0|\bar{r})$ biểu thị xác suất $u(i)=0$ khi $\bar{r}$ được nhận. Công thức (1) cho thấy rằng $L_{app}(i)$ là tỉ số khả dĩ logarit của $u(i)$. $L_{app}(i) > 0$ cho thấy rằng xác suất $P(u(i)=1|\bar{r})$ là lớn hơn xác suất $P(u(i)=0|\bar{r})$, do đó, $\hat{u}(i)$ được xác định là 1; $L_{app}(i) < 0$ cho thấy rằng xác suất $P(u(i)=1|\bar{r})$ là nhỏ hơn xác suất $P(u(i)=0|\bar{r})$, và $\hat{u}(i)$ được xác định là 0; $L_{app}(i) = 0$ cho thấy rằng xác suất $P(u(i)=1|\bar{r})$ là bằng xác suất $P(u(i)=0|\bar{r})$, và $\hat{u}(i)$ có thể được xác định là 1 hoặc 0, tức là công thức (2).

Mã chập có bit đuôi trong hệ thống LTE được lấy làm ví dụ. Như được thể hiện trên Fig.2, trạng thái của mã chập có bit đuôi trong hệ thống LTE này được xác định trên thực tế bởi các bit thông tin tại *M* thời điểm liền nhau,

trong đó M là số lượng thanh ghi dịch của bộ mã hoá của mã chập có bit đuôi này. Ví dụ, trạng thái của thời điểm K mà tại đó bit d_k được mã hoá là được xác định bởi các bit thông tin $(d_{k-M}, d_{k-M+1}, \ldots, d_{k-1})$ tương ứng với M thời điểm trước thời điểm này. Đối với mã chập có bit đuôi trong hệ thống LTE này, thì kết quả giải mã SISO L_{app} và $\hat{u}$ ở đây thực tế là giá trị giải mã mềm mà được đưa vào bộ mã hoá và là của bit thông tin và kết quả quyết định cứng của giá trị giải mã mềm này.

Sau khi hoạt động giải mã SISO được thực hiện, thì giá trị giải mã mềm đầu ra L_{app} thường chính xác hơn so với tín hiệu nhận được đầu vào, và bit giải mã cũng nói chung là chính xác hơn. Mục đích thực hiện việc giải mã SISO là để thu được giá trị mềm chính xác hơn và bit giải mã chính xác hơn. Nói chung, giá trị tuyệt đối của giá trị mềm L_{app} mà càng lớn thì biểu thị giá trị mềm L_{app} càng chính xác (hoặc tỉ số tín hiệu trên tạp âm của giá trị mềm L_{app} càng cao).

Sau khi thực hiện việc giải mã SISO đối với mã chập có bit đuôi này, thì thiết bị giải mã xác định trạng thái ban đầu theo kết quả giải mã SISO. Một cách tuỳ ý, bước xác định trạng thái ban đầu từ tất cả các trạng thái tại tất cả các thời điểm của mã chập có bit đuôi này theo kết quả giải mã SISO là các bước:

xác định L theo thông tin mềm trong kết quả giải mã SISO, trong đó L là j tương ứng với giá trị lớn nhất trong $\sum(j)$ hoặc là j tương ứng với nhiều giá trị trong $\sum(j)$, trong đó $\sum(j)$ biểu thị tổng của các giá trị tuyệt đối của thông tin mềm mà tương ứng với giá trị trong mỗi thanh ghi dịch của bộ mã hoá và nằm trong kết quả giải mã SISO khi bộ mã hoá của mã chập có bit đuôi mã hoá d_j trong chuỗi thông tin gốc $d_0, d_1, d_2, \ldots, d_{K-1}$, và

$j = 0,1,2,...,K-1$; và

xác định trạng thái ban đầu theo thông tin quyết định cứng trong kết quả giải mã SISO và *L*.

Theo phương án này, trạng thái ban đầu được xác định nhờ sử dụng tổng của các giá trị tuyệt đối của thông tin mềm mà tương ứng với giá trị trong mỗi thanh ghi dịch và nằm trong kết quả giải mã SISO. $\sum(j)$ có thể được biểu diễn dưới dạng công thức sau:

$$\sum(j) = \sum_{m=1}^{M} \left| \hat{L}_{app}(m, j) \right| \tag{3}$$

trong đó $\hat{L}_{app}(m, j)$ biểu thị thông tin mềm mà tương ứng với giá trị của thanh ghi dịch thứ *m* của bộ mã hoá của mã chập có bit đuôi và nằm trong kết quả giải mã SISO khi d_j được mã hoá, trong đó $m = 1,2,...,M$, và *M* là số lượng thanh ghi dịch của bộ mã hoá. Ví dụ,

$$\hat{L}_{app}(m, j) = \log \frac{P(S_j(m) = 1 | \bar{r})}{P(S_j(m) = 0 | \bar{r})} \tag{4}$$

trong đó $S_j(m)$ biểu thị giá trị trong thanh ghi dịch thứ *m* khi d_j được mã hoá, và $\bar{r}$ là tín hiệu mà bộ giải mã nhận được.

Lấy mã chập có bit đuôi trong hệ thống LTE làm ví dụ, $\sum(j)$ có thể sử dụng cụ thể công thức sau:

$$\sum(j) = \sum_{i=j-M+K}^{j-1+K} \left| L_{app}(i \bmod K) \right| \tag{5}$$

trong đó $L_{app}(i)$ là thông tin mềm mà tương ứng với d_i và nằm trong kết quả giải mã SISO và công thức (1) có thể được sử dụng, *K* là chiều dài thông tin tương ứng với mã chập có bit đuôi, và *M* là số lượng thanh ghi dịch của bộ mã hoá của mã chập có bit đuôi này.

Trong khoảng $j = 0,1,2,...,K-1$, thì *j* mà tương ứng với giá trị lớn

nhất của $\sum(j)$ hoặc j mà tương ứng với nhiều giá trị của $\sum(j)$ được tìm kiếm, trong đó j là giá trị của L tương ứng với trạng thái ban đầu mà cần được xác định. Nếu chỉ một trạng thái ban đầu được xác định, thì chỉ j mà tương ứng với giá trị lớn nhất của $\sum(j)$ là cần được xác định. Nếu nhiều trạng thái ban đầu cần được xác định, thì các j mà tương ứng với giá trị lớn nhất của $\sum(j)$ và được sắp xếp theo thứ tự giảm dần là cần được xác định. Phần mô tả sau đây dựa vào ví dụ mà trong đó chỉ có giá trị tương ứng với giá trị lớn nhất là được tìm kiếm, điều này là tương tự như cách thức tìm kiếm nhiều giá trị mà tương ứng với giá trị lớn nhất và được sắp xếp theo thứ tự giảm dần.

Khi L là j tương ứng với giá trị lớn nhất của $\sum(j)$, thì

$$L = \arg\max_{j=0,1,2,...,K-1} \sum(j) \tag{6}$$

Sau khi L được xác định, thì trạng thái ban đầu được xác định theo thông tin quyết định cứng $\hat{u}$ trong kết quả giải mã SISO và L. Trạng thái ban đầu này tương ứng với bit thứ L (d_L) của chuỗi thông tin gốc, tức là, tại thời điểm tương ứng với trạng thái ban đầu, $d_0, d_1, ..., d_{L-1}$ đã được mã hoá. Nói cách khác, thời điểm tương ứng với trạng thái ban đầu này là thời điểm mà tại đó d_L được mã hoá. Trạng thái ban đầu này có thể được biểu diễn dưới dạng:

$$bin(s_L^{tx}) = (\hat{u}(1), \hat{u}(2), ..., \hat{u}(M)) \tag{7}$$

trong đó $\hat{u}(m)$ là thông tin quyết định cứng mà tương ứng với thanh ghi dịch thứ m và thu được sau khi giải mã SISO khi d_L được mã hoá, trong đó $m = 1,2,...,M$; và $bin()$ biểu thị dạng nhị phân, ví dụ, $M = 6$, $(0,0,1,1,0,1)$ trong chế độ nhị phân là bằng 13 trong chế độ thập phân, tức là, trạng thái là 13.

Lấy mã chập có bit đuôi trong hệ thống LTE làm ví dụ, trạng thái ban

đầu là:

$$bin(s_L^{tx}) = (\hat{u}((L-M) \bmod K), \hat{u}((L-M+1) \bmod K), ..., \hat{u}((L-1) \bmod K)) \quad (8)$$

$\hat{u}(i)$ là thông tin quyết định cứng mà tương ứng với d_i và nằm trong kết quả giải mã SISO, và $\hat{u}((L-M) \bmod K), \hat{u}((L-M+1) \bmod K), ..., \hat{u}((L-1) \bmod K)$ có thể thu được nhờ sử dụng công thức (2).

Cần lưu ý rằng theo phương án này của sáng chế, công thức (3) và công thức (7) lần lượt là các công thức tổng quát của $\sum(j)$ và $bin(s_L^{tx})$, và công thức (5) và công thức (8) lần lượt là các dạng biểu diễn cụ thể của $\sum(j)$ và $bin(s_L^{tx})$ đối với mã chập có bit đuôi trong hệ thống LTE này. Đối với mã chập có bit đuôi trong hệ thống khác, thì các dạng biểu diễn cụ thể của $\sum(j)$ và $bin(s_L^{tx})$ có thể thu được theo công thức (3) và công thức (7), nên không được liệt kê lại ở đây.

Theo phương án này của sáng chế, trạng thái xác định được theo công thức (7) được dùng làm trạng thái ban đầu. Cụ thể là, đối với mã chập có bit đuôi trong hệ thống LTE, thì công thức (8) có thể được sử dụng. Lấy mã chập có bit đuôi trong hệ thống LTE làm ví dụ, theo công thức (8), trạng thái ban đầu được xác định bởi M $\hat{u}$ liền nhau, tức là, $\hat{u}((L-M) \bmod K), \hat{u}((L-M+1) \bmod K), ..., \hat{u}((L-1) \bmod K)$ sau khi quyết định cứng để giải mã SISO. Cần lưu ý rằng vì sự chuyển tiếp của tất cả các trạng thái của mã chập có bit đuôi là liên tục và quay vòng (như được thể hiện trên Fig.5), nên trong tiến trình tìm kiếm trạng thái, thì phép toán môđun đối với K được thực hiện, và tính chất chu kì được tính đến.

Ở bước S120, thiết bị giải mã nêu trên thực hiện việc giải mã LVA đối với mã chập có bit đuôi này theo trạng thái ban đầu để thu được L_c từ mã.

Sau khi xác định được trạng thái ban đầu, thì thiết bị giải mã này thực

hiện việc giải mã LVA đối với mã chập có bit đuôi này theo trạng thái ban đầu này, tức là, lấy thời điểm tương ứng với trạng thái ban đầu này làm thời điểm bắt đầu để thực hiện việc giải mã LVA đối với mã chập có bit đuôi này để thu được L_c từ mã.

Ở bước S130, thiết bị giải mã này dịch vòng L_c từ mã sang phải L bit hoặc dịch vòng L_c từ mã sang trái K-L bit một cách riêng rẽ.

Ở bước này, thiết bị giải mã này dịch vòng các từ mã thu được ở bước S120, dịch vòng sang phải L bit hoặc dịch vòng sang trái K-L bit. L là vị trí của bit mà tương ứng với trạng thái ban đầu và là của chuỗi thông tin gốc. Khi số lượng bit được mã hoá là L, thì $d_0,d_1,...,d_{L-1}$ trong chuỗi bit gốc đã được mã hoá, và d_L là bit kế tiếp đi vào thanh ghi dịch. Do đó, các từ mã mà thu được bằng cách giải mã trong trạng thái ban đầu là tương ứng với chuỗi $d_L,d_{L+1},...,d_{K-1},d_0,d_1,...,d_{L-1}$. Các từ mã thu được bằng cách giải mã theo trạng thái ban đầu này có thể tương ứng với chuỗi thông tin gốc $d_0,d_1,d_2,...,d_{K-1}$ sau khi chúng được dịch vòng sang phải L bit.

Cần lưu ý rằng khi L là 0, tức là, trạng thái ban đầu là tương ứng với d_0, thì số lượng bit được mã hoá là 0, điều này cho biết rằng hoạt động mã hoá vừa mới bắt đầu, tức là, thời điểm tương ứng là 0. Ví dụ, trạng thái ban đầu của mã chập có bit đuôi mà tương ứng với thời điểm 0 có thể được hiểu là trạng thái ban đầu của thanh ghi dịch của bộ mã hoá. Trong trường hợp này, các từ mã thu được bằng cách giải mã sẽ không còn cần phải được dịch vòng nữa, tức là, được dịch vòng sang phải 0 bit.

Ở bước S140, thiết bị giải mã này thu thập kết quả giải mã theo các từ mã đã được dịch vòng.

Thiết bị giải mã này chọn kết quả giải mã từ các từ mã đã được dịch vòng này. Ví dụ, từ mã đúng được chọn nhờ sử dụng phương pháp kiểm tra sai số (ví dụ, CRC). Việc kiểm tra sai số có thể được thực hiện trực tiếp đối

với tất cả các từ mã đã được dịch vòng, để chọn từ mã đúng. Theo cách khác, một số từ mã có thể được chọn trước hết từ tất cả các từ mã đã được dịch vòng, và sau đó hoạt động kiểm tra sai số được thực hiện đối với các từ mã được chọn, để thu được từ mã đúng.

Do đó, một cách tuỳ ý, theo một phương án của sáng chế, bước thu thập kết quả giải mã theo các từ mã đã được dịch vòng là bước:

thực hiện hoạt động CRC đối với các từ mã đã được dịch vòng để xác định kết quả giải mã đúng.

Theo phương án này, việc kiểm tra sai số được thực hiện đối với tất cả các từ mã đã được dịch vòng để chọn kết quả giải mã đúng của chúng.

Một cách tuỳ ý, theo phương án khác của sáng chế, bước thu thập kết quả giải mã theo các từ mã đã được dịch vòng là các bước:

chọn, từ các từ mã đã được dịch vòng này, từ mã tương ứng có mêtric tích luỹ đường lớn nhất; và

thực hiện việc CRC đối với từ mã được chọn để xác định kết quả giải mã đúng.

Theo phương án này, một số từ mã được chọn trước từ các từ mã đã được dịch vòng, và sau đó, việc kiểm tra sai số được thực hiện đối với các từ mã được chọn, để chọn kết quả giải mã đúng của chúng. Một cách tuỳ ý, từ mã nào đó có thể được chọn theo kích thước của mêtric tích luỹ đường tương ứng với từ mã đó. Ví dụ, một số từ mã tương ứng có mêtric tích luỹ đường lớn nhất được chọn từ các từ mã đã được dịch vòng.

Theo phương pháp giải mã theo phương án này của sáng chế, trạng thái ban đầu được xác định, dựa trên thuật toán SISO, từ tất cả các trạng thái tại tất cả các thời điểm của mã chập có bit đuôi, và công việc giải mã LVA được thực hiện đối với mã chập có bit đuôi này theo trạng thái ban đầu này. Theo cách này, trạng thái ban đầu có thể được xác định một cách chính xác hơn, và sự phức tạp khi giải mã được giảm bớt, nhờ đó cải thiện hiệu suất giải mã.

Cần hiểu rằng trong các phương án khác nhau của sáng chế, các số thứ

tự của các tiến trình nêu trên không có nghĩa là thứ tự thực hiện. Thứ tự thực hiện của các tiến trình này được xác định theo các chức năng và logic nội tại của chúng, chứ không bị giới hạn theo quá trình thực hiện các phương án của sáng chế.

Phương pháp giải mã theo các phương án của sáng chế đã được mô tả chi tiết trên đây dựa vào các hình vẽ từ Fig.1 đến Fig.6. Phần sau đây sẽ mô tả thiết bị giải mã theo các phương án của sáng chế dựa vào Fig.7 và Fig.8.

Fig.7 là hình vẽ thể hiện sơ đồ khối của thiết bị giải mã 700 theo một phương án của sáng chế. Như được thể hiện trên Fig.7, thiết bị 700 này bao gồm:

môđun xác định 710, được tạo cấu hình để xác định trạng thái ban đầu từ tất cả các trạng thái tại tất cả các thời điểm của mã chập có bit đuôi, trong đó số lượng của tất cả các thời điểm được xác định bởi chiều dài chuỗi K của chuỗi thông tin gốc của mã chập có bit đuôi, số lượng của tất cả các trạng thái được xác định bởi số lượng thanh ghi dịch của bộ mã hoá, mã chập có bit đuôi được thu thập theo cách mà chuỗi thông tin gốc này được mã hoá bởi bộ mã hoá, và K là số nguyên dương;

môđun giải mã LVA 720, được tạo cấu hình để thực hiện, theo trạng thái ban đầu này, việc giải mã theo thuật toán Viterbi liệt kê LVA đối với mã chập có bit đuôi này để thu được L_c từ mã, trong đó L_c là số nguyên dương, và trạng thái ban đầu này tương ứng với bit thứ L của chuỗi thông tin gốc, trong đó L là số nguyên;

môđun dịch 730, được tạo cấu hình để: dịch vòng L_c từ mã này sang phải L bit hoặc dịch vòng L_c từ mã này sang trái K-L bit một cách riêng rẽ; và

môđun thu thập 740, được tạo cấu hình để thu thập kết quả giải mã theo các từ mã đã được dịch vòng này.

Theo phương án này của sáng chế, khi thiết bị giải mã 700 thực hiện

việc giải mã đối với mã chập có bit đuôi, thì môđun xác định 710 xác định trạng thái ban đầu từ tất cả các trạng thái tại tất cả các thời điểm của mã chập có bit đuôi này; và môđun giải mã LVA 720 thực hiện việc giải mã LVA đối với mã chập có bit đuôi này theo trạng thái ban đầu này, tức là, lấy thời điểm tương ứng với trạng thái ban đầu này làm thời điểm bắt đầu, để thực hiện việc giải mã LVA đối với mã chập có bit đuôi này, để thu được L_c từ mã. Vì trạng thái ban đầu này được xác định từ tất cả các trạng thái tại tất cả các thời điểm, nên thời điểm tương ứng với trạng thái ban đầu này có thể không còn là 0 nữa. Do đó, môđun dịch 730 dịch vòng L_c từ mã sang phải L bit hoặc dịch vòng L_c từ mã sang trái K-L bit một cách riêng rẽ. Cuối cùng, môđun thu thập 740 thu thập kết quả giải mã theo các từ mã đã được dịch vòng. Theo phương án này của sáng chế, trạng thái ban đầu được xác định từ tất cả các trạng thái tại tất cả các thời điểm của mã chập có bit đuôi, nên trạng thái giải mã ban đầu có thể được xác định chính xác, và đạt được hiệu suất giải mã tốt hơn.

Do đó, với thiết bị giải mã theo phương án này của sáng chế, trạng thái ban đầu được xác định từ tất cả các trạng thái tại tất cả các thời điểm của mã chập có bit đuôi; hoạt động giải mã LVA được thực hiện đối với mã chập có bit đuôi này theo trạng thái ban đầu này; và các từ mã thu được được dịch vòng, và kết quả giải mã đúng được xác định trong các từ mã đã được dịch vòng này. Theo cách này, trạng thái ban đầu có thể được xác định một cách chính xác hơn, và sự phức tạp khi giải mã được giảm bớt, nhờ đó cải thiện hiệu suất giải mã.

Theo phương án này của sáng chế, một cách tuỳ ý, môđun xác định 710 được tạo cấu hình cụ thể để:

thực hiện việc giải mã vào mềm ra mềm (soft-in-soft-out - SISO) đối với mã chập có bit đuôi để thu được kết quả giải mã SISO; và

xác định trạng thái ban đầu từ tất cả các trạng thái tại tất cả các thời điểm

của mã chập có bit đuôi này theo kết quả giải mã SISO.

Theo phương án này, trạng thái ban đầu được xác định dựa trên thuật toán SISO. Việc giải mã SISO được thực hiện đối với mã chập có bit đuôi, nên thu được thông tin mềm L_{app} và thông tin quyết định cứng $\hat{u}$, sau đó, trạng thái ban đầu được xác định theo thông tin mềm L_{app} và thông tin quyết định cứng $\hat{u}$ này.

Theo phương án này của sáng chế, một cách tuỳ ý, môđun xác định 710 được tạo cấu hình cụ thể để:

thực hiện việc giải mã SISO đối với mã chập có bit đuôi để thu được kết quả giải mã SISO; và

xác định L theo thông tin mềm trong kết quả giải mã SISO, trong đó L là j tương ứng với giá trị lớn nhất trong $\sum(j)$ hoặc là j tương ứng với nhiều giá trị trong $\sum(j)$, trong đó $\sum(j)$ biểu thị tổng của các giá trị tuyệt đối của thông tin mềm mà tương ứng với giá trị trong mỗi thanh ghi dịch của bộ mã hoá và nằm trong kết quả giải mã SISO khi bộ mã hoá của mã chập có bit đuôi mã hoá d_j trong chuỗi thông tin gốc $d_0,d_1,d_2,...,d_{K-1}$, và $j=0,1,2,...,K-1$; và

xác định trạng thái ban đầu theo thông tin quyết định cứng trong kết quả giải mã SISO và L.

Theo phương án này của sáng chế, một cách tuỳ ý, $\sum(j)=\sum_{i=j-M+K}^{j-1+K}\left|L_{app}(i \bmod K)\right|$, trong đó $L_{app}(i)$ là thông tin mềm mà tương ứng với d_i trong chuỗi thông tin gốc $d_0,d_1,d_2,...,d_{K-1}$ và nằm trong kết quả giải mã SISO, M là số lượng thanh ghi dịch của bộ mã hoá, và $i=0,1,2,...,K-1$; và

trạng thái ban đầu là

$$bin(s_L^{\alpha}) = (\hat{u}((L-M) \bmod K), \hat{u}((L-M+1) \bmod K), ..., \hat{u}((L-1) \bmod K))$$

trong đó $bin()$ biểu thị dạng nhị phân, và $\hat{u}(i)$ là thông tin quyết định cứng mà tương ứng với d_i trong chuỗi thông tin gốc $d_0, d_1, d_2, ..., d_{K-1}$ và nằm trong kết quả giải mã SISO.

Theo phương án này của sáng chế, một cách tuỳ ý, môđun thu thập 740 được tạo cấu hình cụ thể để thực hiện việc kiểm tra độ dư vòng CRC đối với các từ mã đã được dịch vòng để xác định kết quả giải mã đúng.

Theo phương án này, việc kiểm tra sai số được thực hiện đối với tất cả các từ mã đã được dịch vòng để chọn kết quả giải mã đúng của chúng.

Theo phương án này của sáng chế, một cách tuỳ ý, môđun thu thập 740 được tạo cấu hình cụ thể để: chọn, từ các từ mã đã được dịch vòng, từ mã tương ứng với mêtric tích luỹ đường lớn nhất, và thực hiện việc CRC đối với từ mã được chọn, để xác định kết quả giải mã đúng.

Theo phương án này, một số từ mã được chọn trước từ các từ mã đã được dịch vòng, và sau đó, việc kiểm tra sai số được thực hiện đối với các từ mã được chọn, để chọn kết quả giải mã đúng của chúng. Một cách tuỳ ý, một số từ mã có thể được chọn theo kích thước của mêtric tích luỹ đường tương ứng với từ mã đó. Ví dụ, một số từ mã tương ứng có mêtric tích luỹ đường lớn nhất được chọn từ các từ mã đã được dịch vòng.

Thiết bị giải mã 700 theo phương án này của sáng chế có thể tương ứng với thiết bị thực hiện phương pháp giải mã theo các phương án của sáng chế, và các hoạt động và/hoặc các chức năng nêu trên và các hoạt động và/hoặc các chức năng khác của các môđun khác nhau trong thiết bị 700 là lần lượt được dùng để thực hiện các quy trình tương ứng của các phương án về phương pháp khác nhau đã được mô tả trên đây. Các yếu tố này không được mô tả chi tiết lại nữa để cho ngắn gọn.

Với thiết bị giải mã theo phương án này của sáng chế, trạng thái ban đầu được xác định, dựa trên thuật toán SISO, từ tất cả các trạng thái tại tất cả các

thời điểm của mã chập có bit đuôi, và công việc giải mã LVA được thực hiện đối với mã chập có bit đuôi này theo trạng thái ban đầu này. Theo cách này, trạng thái ban đầu có thể được xác định một cách chính xác hơn, và sự phức tạp khi giải mã được giảm bớt, nhờ đó cải thiện hiệu suất giải mã.

Fig.8 là hình vẽ thể hiện cấu trúc của thiết bị giải mã theo phương án khác nữa của sáng chế. Thiết bị giải mã này bao gồm ít nhất một bộ xử lý 802 (ví dụ, CPU), ít nhất một giao diện mạng 805 hoặc giao diện truyền thông khác, bộ nhớ 806, và ít nhất một buýt giao tiếp 803. Buýt giao tiếp 803 được tạo cấu hình để thực hiện việc kết nối và giao tiếp giữa các bộ phận này. Bộ xử lý 802 được tạo cấu hình để thực thi môđun thực thi được được lưu trong bộ nhớ 806, ví dụ, chương trình máy tính. Bộ nhớ 806 này có thể bao gồm bộ nhớ truy cập ngẫu nhiên (Random Access Memory - RAM) tốc độ cao, và có thể còn bao gồm bộ nhớ bất biến (non-volatile memory), ví dụ, ít nhất một bộ nhớ đĩa từ. Kết nối truyền thông với ít nhất một phần tử mạng khác được thực hiện nhờ sử dụng ít nhất một giao diện mạng 805 (mà có thể là dùng dây hoặc không dây).

Theo một số cách thức thực hiện, bộ nhớ 806 lưu giữ chương trình 8061, và bộ xử lý 802 thực hiện chương trình 8061, trong đó chương trình 8061 này được dùng để thực hiện các hoạt động sau:

xác định trạng thái ban đầu từ tất cả các trạng thái tại tất cả các thời điểm của mã chập có bit đuôi, trong đó số lượng của tất cả các thời điểm được xác định bởi chiều dài chuỗi K của chuỗi thông tin gốc của mã chập có bit đuôi, số lượng của tất cả các trạng thái được xác định bởi số lượng thanh ghi dịch của bộ mã hoá, mã chập có bit đuôi được thu thập theo cách mà chuỗi thông tin gốc này được mã hoá bởi bộ mã hoá, và K là số nguyên dương;

thực hiện, theo trạng thái ban đầu này, việc giải mã theo thuật toán Viterbi liệt kê LVA đối với mã chập có bit đuôi này để thu được L_c từ mã, trong đó L_c là số nguyên dương, và trạng thái ban đầu này tương ứng với bit

thứ L của chuỗi thông tin gốc, trong đó L là số nguyên;

dịch vòng L_c từ mã này sang phải L bit hoặc dịch vòng L_c từ mã này sang trái K-L bit một cách riêng rẽ; và

thu thập kết quả giải mã theo các từ mã đã được dịch vòng này.

Một cách tuỳ ý, bộ xử lý 802 được tạo cấu hình cụ thể để: thực hiện việc giải mã vào mềm ra mềm SISO đối với mã chập có bit đuôi nêu trên để thu được kết quả giải mã SISO, và xác định trạng thái ban đầu từ tất cả các trạng thái tại tất cả các thời điểm của mã chập có bit đuôi này theo kết quả giải mã SISO.

Một cách tuỳ ý, bộ xử lý 802 được tạo cấu hình cụ thể để: xác định L theo thông tin mềm trong kết quả giải mã SISO, trong đó L là j tương ứng với giá trị lớn nhất trong $\sum(j)$ hoặc là j tương ứng với nhiều giá trị trong $\sum(j)$, trong đó $\sum(j)$ biểu thị tổng của các giá trị tuyệt đối của thông tin mềm mà tương ứng với giá trị trong mỗi thanh ghi dịch của bộ mã hoá và nằm trong kết quả giải mã SISO khi bộ mã hoá của mã chập có bit đuôi mã hoá d_j trong chuỗi thông tin gốc $d_0, d_1, d_2, ..., d_{K-1}$, và $j = 0,1,2,...,K-1$; và xác định trạng thái ban đầu theo thông tin quyết định cứng trong kết quả giải mã SISO và L.

Một cách tuỳ ý, $\sum(j) = \sum_{i=j-M+K}^{j-1+K} \left| L_{app}(i \bmod K) \right|$, trong đó $L_{app}(i)$ là thông tin mềm mà tương ứng với d_i trong chuỗi thông tin gốc $d_0, d_1, d_2, ..., d_{K-1}$ và nằm trong kết quả giải mã SISO, M là số lượng thanh ghi dịch của bộ mã hoá, và $i = 0,1,2,...,K-1$; và

trạng thái ban đầu là $bin(s_L^{tx}) = (\hat{u}((L-M) \bmod K), \hat{u}((L-M+1) \bmod K), ..., \hat{u}((L-1) \bmod K))$, trong đó $bin()$ biểu thị dạng nhị phân, và $\hat{u}(i)$ là thông tin quyết định cứng

mà tương ứng với d_i trong chuỗi thông tin gốc $d_0, d_1, d_2, ..., d_{K-1}$ và nằm trong kết quả giải mã SISO.

Một cách tuỳ ý, bộ xử lý 802 được tạo cấu hình cụ thể để thực hiện việc kiểm tra độ dư vòng CRC đối với các từ mã đã được dịch vòng để xác định kết quả giải mã đúng.

Một cách tuỳ ý, bộ xử lý 802 được tạo cấu hình cụ thể để: chọn, từ các từ mã đã được dịch vòng, từ mã tương ứng với mêtric tích luỹ đường lớn nhất, và thực hiện việc CRC đối với từ mã được chọn, để xác định kết quả giải mã đúng.

Có thể thấy từ các giải pháp kĩ thuật nêu trên theo các phương án của sáng chế rằng, theo phương án này của sáng chế, trạng thái ban đầu được xác định từ tất cả các trạng thái tại tất cả các thời điểm của mã chập có bit đuôi; hoạt động giải mã LVA được thực hiện đối với mã chập có bit đuôi này theo trạng thái ban đầu này; và các từ mã thu được được dịch vòng, và kết quả giải mã đúng được xác định trong các từ mã đã được dịch vòng này. Theo cách này, trạng thái ban đầu có thể được xác định một cách chính xác hơn, và sự phức tạp khi giải mã được giảm bớt, nhờ đó cải thiện hiệu suất giải mã.

Cần hiểu rằng, thuật ngữ "và/hoặc" theo các phương án thực hiện sáng chế chỉ mô tả mối quan hệ liên kết của các đối tượng liên quan, và thể hiện rằng có thể tồn tại ba mối quan hệ. Ví dụ, A và/hoặc B có thể thể hiện ba trường hợp sau đây: Chỉ có A tồn tại, cả A và B đều tồn tại, và chỉ có B tồn tại. Ngoài ra, kí tự "/" trong phần mô tả này nói chung là thể hiện mối quan hệ "hoặc" giữa các đối tượng liên quan.

Dựa vào các ví dụ được mô tả trong các phương án trong phần mô tả này, người có kiến thức trung bình trong lĩnh vực này có thể thấy rằng các khối và các bước thuật toán nêu trên có thể được thực hiện bằng phần cứng điện tử, phần mềm máy tính, hoặc tổ hợp của chúng. Để mô tả rõ khả năng hoán đổi giữa phần cứng và phần mềm, thì phần nêu trên đã mô tả tổng quát các thành

phần và các bước của từng ví dụ theo các chức năng. Việc các chức năng này được thực hiện bằng phần cứng hay phần mềm thì phụ thuộc vào các ứng dụng cụ thể và các điều kiện ràng buộc về thiết kế kĩ thuật. Người có kiến thức trung bình trong lĩnh vực này có thể sử dụng các phương pháp khác nhau để thực hiện các chức năng được mô tả đối với mỗi ứng dụng cụ thể, nhưng điều này không có nghĩa là cách thức thực hiện này nằm ngoài phạm vi của sáng chế.

Người có kiến thức trung bình trong lĩnh vực này có thể thấy rõ rằng, để tiện lợi cho việc mô tả và nhằm mục đích mô tả vắn tắt, thì quá trình hoạt động chi tiết của hệ thống, thiết bị, và các đơn vị nêu trên có thể được tìm thấy ở quá trình tương ứng trong các phương án về phương pháp trên đây, nên không được mô tả lại nữa.

Theo một số phương án trong đơn này, cần hiểu rằng hệ thống, thiết bị và phương pháp được bộc lộ có thể được thực hiện theo những cách khác. Ví dụ, phương án về thiết bị đã được mô tả là chỉ được nêu làm ví dụ. Ví dụ, nhóm đơn vị nêu trên chỉ là nhóm chức năng logic, và nó có thể là nhóm khác khi thực hiện thực tế. Ví dụ, các đơn vị hoặc các thành phần có thể được kết hợp hoặc được tích hợp vào hệ thống khác, hoặc một số dấu hiệu có thể được bỏ qua, hoặc không được thực hiện. Ngoài ra, những sự kết nối với nhau hoặc những sự kết nối hoặc các kết nối giao tiếp trực tiếp đã được thể hiện hoặc được mô tả nêu trên là có thể được thực hiện nhờ sử dụng một số giao diện. Các mối ghép gián tiếp hoặc các kết nối truyền thông giữa các thiết bị hoặc các đơn vị này có thể được thực hiện dưới dạng điện tử, dạng cơ học, hoặc dạng khác.

Các đơn vị được mô tả dưới dạng các bộ phận riêng rẽ có thể là, hoặc không phải là, riêng rẽ về mặt vật lý, và các bộ phận được thể hiện dưới dạng các đơn vị có thể là, hoặc không phải là, các đơn vị vật lý, có thể được đặt tại một vị trí, hoặc có thể được rải rác trên nhiều đơn vị mạng. Một số hoặc tất cả trong số các khối này có thể được chọn theo các nhu cầu thực tế để đạt được

các mục đích của các phương án của sáng chế.

Ngoài ra, các đơn vị chức năng ở các phương án của sáng chế có thể được tích hợp vào một bộ xử lý, hoặc mỗi trong số các đơn vị này có thể tồn tại một mình về mặt vật lý, hoặc hai hoặc nhiều đơn vị được hợp nhất thành một đơn vị. Đơn vị hợp nhất được có thể được thực hiện dưới dạng phần cứng, hoặc có thể được thực hiện dưới dạng đơn vị chức năng phần mềm.

Khi đơn vị hợp nhất này được thực hiện dưới dạng đơn vị chức năng phần mềm và được bán hoặc được sử dụng dưới dạng sản phẩm độc lập, thì đơn vị hợp nhất này có thể được lưu giữ trên phương tiện lưu trữ đọc được bằng máy tính. Do đó, giải pháp của sáng chế, hoặc phần khắc phục nhược điểm của giải pháp đã biết, hoặc tất cả hoặc một phần của các giải pháp kĩ thuật này, có thể được thực hiện dưới dạng sản phẩm phần mềm. Sản phẩm phần mềm máy tính này được lưu giữ trên phương tiện lưu trữ, và bao gồm một số lệnh để ra lệnh cho thiết bị máy tính (có thể là máy tính cá nhân, máy chủ, thiết bị mạng, v.v.) thực hiện toàn bộ hoặc một số trong số các bước của các phương pháp đã được mô tả trong các phương án theo sáng chế. Phương tiện lưu trữ nêu trên bao gồm: phương tiện bất kì mà có thể lưu giữ mã chương trình, chẳng hạn ổ đĩa USB (Universal Serial Bus - buýt nối tiếp vạn năng), đĩa cứng tháo ra được, ROM (Read Only Memory - bộ nhớ chỉ đọc), RAM (Random Access Memory - bộ nhớ truy cập ngẫu nhiên), đĩa từ, hoặc đĩa quang.

Phần mô tả nêu trên chỉ nêu những cách thức thực hiện cụ thể của sáng chế, chứ không nhằm giới hạn phạm vi bảo hộ của sáng chế. Các phương án cải biến hoặc thay thế bất kì mà người có kiến thức trung bình trong lĩnh vực này tạo ra trong phạm vi kĩ thuật của sáng chế cũng đều nằm trong phạm vi bảo hộ của sáng chế. Do đó, phạm vi bảo hộ của sáng chế được xác định theo phạm vi bảo hộ của các điểm yêu cầu bảo hộ kèm theo.

YÊU CẦU BẢO HỘ

1. Phương pháp giải mã bao gồm các bước:

xác định trạng thái ban đầu từ tất cả các trạng thái tại tất cả các thời điểm của mã chập có bit đuôi, trong đó số lượng của tất cả các thời điểm được xác định bởi chiều dài chuỗi *K* của chuỗi thông tin gốc của mã chập có bit đuôi, số lượng của tất cả các trạng thái được xác định bởi số lượng thanh ghi dịch của bộ mã hoá, mã chập có bit đuôi được thu thập theo cách mà chuỗi thông tin gốc này được mã hoá bởi bộ mã hoá, và *K* là số nguyên dương;

thực hiện, theo trạng thái ban đầu này, việc giải mã theo thuật toán Viterbi liệt kê (List Viterbi Algorithm - LVA) đối với mã chập có bit đuôi này để thu được L_c từ mã, trong đó L_c là số nguyên dương, và trạng thái ban đầu này tương ứng với bit thứ *L* của chuỗi thông tin gốc, trong đó *L* là số nguyên;

dịch vòng L_c từ mã này sang phải *L* bit hoặc dịch vòng L_c từ mã này sang trái *K-L* bit một cách riêng rẽ; và

thu thập kết quả giải mã theo các từ mã đã được dịch vòng này.

2. Phương pháp theo điểm 1, trong đó bước xác định trạng thái ban đầu từ tất cả các trạng thái tại tất cả các thời điểm của mã chập có bit đuôi là các bước:

thực hiện việc giải mã vào mềm ra mềm (soft-in-soft-out - SISO) đối với mã chập có bit đuôi để thu được kết quả giải mã SISO; và

xác định trạng thái ban đầu từ tất cả các trạng thái tại tất cả các thời điểm của mã chập có bit đuôi này theo kết quả giải mã SISO.

3. Phương pháp theo điểm 2, trong đó bước xác định trạng thái ban đầu từ tất cả các trạng thái tại tất cả các thời điểm của mã chập có bit đuôi này theo kết quả giải mã SISO là các bước:

xác định *L* theo thông tin mềm trong kết quả giải mã SISO, trong đó *L* là

j tương ứng với giá trị lớn nhất trong $\sum(j)$ hoặc là j tương ứng với nhiều giá trị trong $\sum(j)$, trong đó $\sum(j)$ biểu thị tổng của các giá trị tuyệt đối của thông tin mềm mà tương ứng với giá trị trong mỗi thanh ghi dịch của bộ mã hoá và nằm trong kết quả giải mã SISO khi bộ mã hoá mã hoá d_j trong chuỗi thông tin gốc $d_0, d_1, d_2, ..., d_{K-1}$, và $j = 0,1,2,...,K-1$; và

xác định trạng thái ban đầu theo thông tin quyết định cứng trong kết quả giải mã SISO và L.

4. Phương pháp theo điểm 3, trong đó:

$\sum(j) = \sum_{i=j-M+K}^{j-1+K} \left| L_{app}(i \bmod K) \right|$, trong đó $L_{app}(i)$ là thông tin mềm mà tương ứng với d_i trong chuỗi thông tin gốc $d_0, d_1, d_2, ..., d_{K-1}$ và nằm trong kết quả giải mã SISO, M là số lượng thanh ghi dịch của bộ mã hoá, và $i = 0,1,2,...,K-1$; và

trạng thái ban đầu là $bin(s_L^{tx}) = (\hat{u}((L-M) \bmod K), \hat{u}((L-M+1) \bmod K), ..., \hat{u}((L-1) \bmod K))$, trong đó $bin()$ biểu thị dạng nhị phân, và $\hat{u}(i)$ là thông tin quyết định cứng mà tương ứng với d_i trong chuỗi thông tin gốc $d_0, d_1, d_2, ..., d_{K-1}$ và nằm trong kết quả giải mã SISO.

5. Phương pháp theo điểm bất kì trong số các điểm từ 1 đến 4, trong đó bước thu thập kết quả giải mã theo các từ mã đã được dịch vòng là bước:

thực hiện việc kiểm tra độ dư vòng (Cyclic Redundancy Check - CRC) đối với các từ mã đã được dịch vòng để xác định kết quả giải mã đúng.

6. Phương pháp theo điểm bất kì trong số các điểm từ 1 đến 4, trong đó bước

thu thập kết quả giải mã theo các từ mã đã được dịch vòng là bước:

chọn, từ các từ mã đã được dịch vòng này, từ mã tương ứng có mêtric tích luỹ đường lớn nhất; và

thực hiện việc CRC đối với từ mã được chọn để xác định kết quả giải mã đúng.

7. Thiết bị giải mã bao gồm:

môđun xác định, được tạo cấu hình để xác định trạng thái ban đầu từ tất cả các trạng thái tại tất cả các thời điểm của mã chập có bit đuôi, trong đó số lượng của tất cả các thời điểm được xác định bởi chiều dài chuỗi K của chuỗi thông tin gốc của mã chập có bit đuôi, số lượng của tất cả các trạng thái được xác định bởi số lượng thanh ghi dịch của bộ mã hoá, mã chập có bit đuôi được thu thập theo cách mà chuỗi thông tin gốc này được mã hoá bởi bộ mã hoá, và K là số nguyên dương;

môđun giải mã, được tạo cấu hình để thực hiện, theo trạng thái ban đầu này, việc giải mã theo thuật toán Viterbi liệt kê LVA đối với mã chập có bit đuôi này để thu được L_c từ mã, trong đó L_c là số nguyên dương, và trạng thái ban đầu này tương ứng với bit thứ L của chuỗi thông tin gốc, trong đó L là số nguyên;

môđun dịch, được tạo cấu hình để: dịch vòng L_c từ mã này sang phải L bit hoặc dịch vòng L_c từ mã này sang trái K-L bit một cách riêng rẽ; và

môđun thu thập, được tạo cấu hình để thu thập kết quả giải mã theo các từ mã đã được dịch vòng này.

8. Thiết bị theo điểm 7, trong đó môđun xác định được tạo cấu hình cụ thể để:

thực hiện việc giải mã vào mềm ra mềm (soft-in-soft-out - SISO) đối với mã chập có bit đuôi để thu được kết quả giải mã SISO; và

xác định trạng thái ban đầu từ tất cả các trạng thái tại tất cả các thời điểm

của mã chập có bit đuôi này theo kết quả giải mã SISO.

9. Thiết bị theo điểm 8, trong đó môđun xác định được tạo cấu hình cụ thể để:

thực hiện việc giải mã SISO đối với mã chập có bit đuôi để thu được kết quả giải mã SISO; và

xác định L theo thông tin mềm trong kết quả giải mã SISO, trong đó L là j tương ứng với giá trị lớn nhất trong $\sum(j)$ hoặc là j tương ứng với nhiều giá trị trong $\sum(j)$, trong đó $\sum(j)$ biểu thị tổng của các giá trị tuyệt đối của thông tin mềm mà tương ứng với giá trị trong mỗi thanh ghi dịch của bộ mã hoá và nằm trong kết quả giải mã SISO khi bộ mã hoá mã hoá d_j trong chuỗi thông tin gốc $d_0, d_1, d_2, ..., d_{K-1}$, và $j = 0,1,2,...,K-1$; và

xác định trạng thái ban đầu theo thông tin quyết định cứng trong kết quả giải mã SISO và L.

10. Thiết bị theo điểm 9, trong đó:

$\sum(j) = \sum_{i=j-M+K}^{j-1+K} \left| L_{app}(i \bmod K) \right|$, trong đó $L_{app}(i)$ là thông tin mềm mà tương ứng với d_i trong chuỗi thông tin gốc $d_0, d_1, d_2, ..., d_{K-1}$ và nằm trong kết quả giải mã SISO, M là số lượng thanh ghi dịch của bộ mã hoá, và $i = 0,1,2,...,K-1$; và

trạng thái ban đầu là $bin(s_L^{tt}) = (\hat{u}((L-M) \bmod K), \hat{u}((L-M+1) \bmod K), ..., \hat{u}((L-1) \bmod K))$, trong đó $bin()$ biểu thị dạng nhị phân, và $\hat{u}(i)$ là thông tin quyết định cứng mà tương ứng với d_i trong chuỗi thông tin gốc $d_0, d_1, d_2, ..., d_{K-1}$ và nằm trong kết quả giải mã SISO.

11. Thiết bị theo điểm bất kì trong số các điểm từ 7 đến 10, trong đó môđun thu thập được tạo cấu hình cụ thể để:

thực hiện việc kiểm tra độ dư vòng CRC đối với các từ mã đã được dịch vòng để xác định kết quả giải mã đúng.

12. Thiết bị theo điểm bất kì trong số các điểm từ 7 đến 10, trong đó môđun thu thập được tạo cấu hình cụ thể để:

chọn, từ các từ mã đã được dịch vòng này, từ mã tương ứng có mêtric tích luỹ đường lớn nhất; và

thực hiện việc CRC đối với từ mã được chọn để xác định kết quả giải mã đúng.

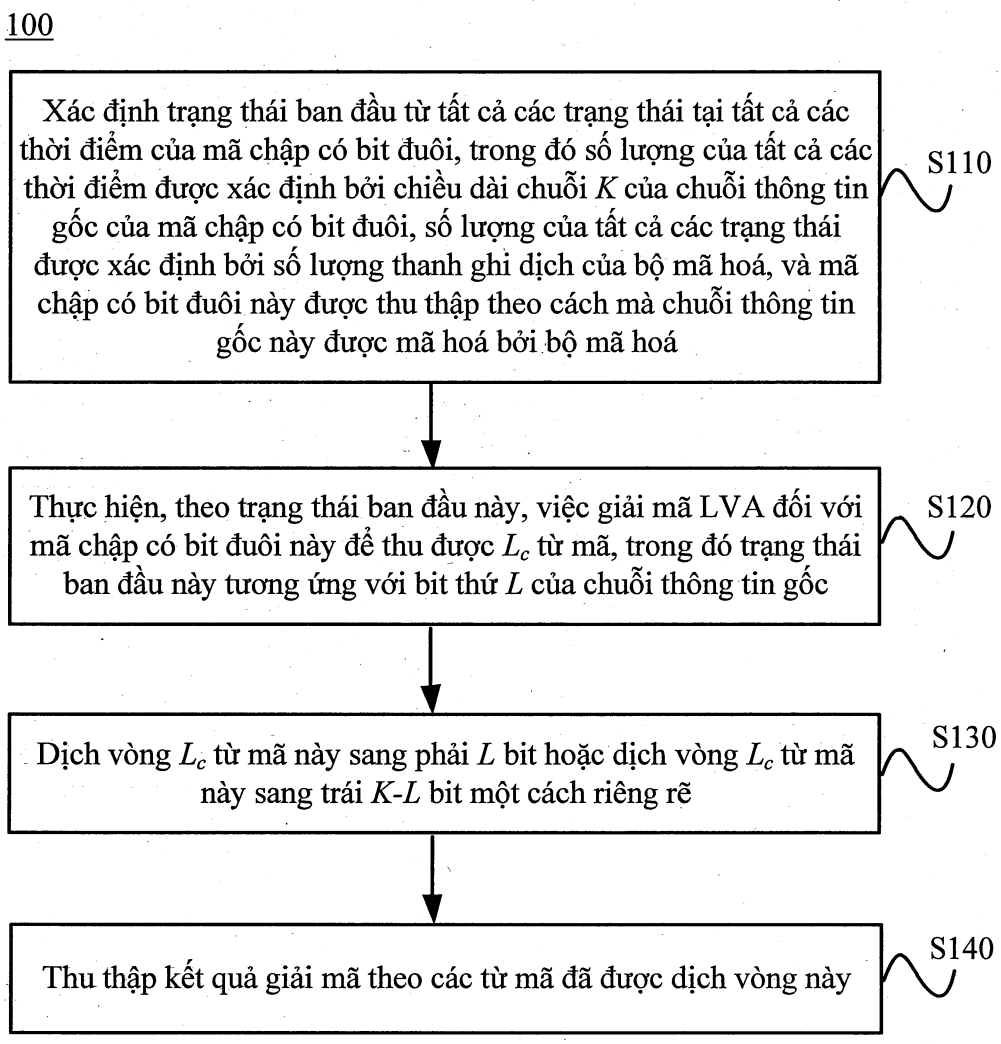

100
Xác định trạng thái ban đầu từ tất cả các trạng thái tại tất cả các thời điểm của mã chập có bit đuôi, trong đó số lượng của tất cả các thời điểm được xác định bởi chiều dài chuỗi K của chuỗi thông tin gốc của mã chập có bit đuôi, số lượng của tất cả các trạng thái được xác định bởi số lượng thanh ghi dịch của bộ mã hoá, và mã chập có bit đuôi này được thu thập theo cách mà chuỗi thông tin gốc này được mã hoá bởi bộ mã hoá
S110
Thực hiện, theo trạng thái ban đầu này, việc giải mã LVA đối với mã chập có bit đuôi này để thu được L_c từ mã, trong đó trạng thái ban đầu này tương ứng với bit thứ L của chuỗi thông tin gốc
S120
Dịch vòng L_c từ mã này sang phải L bit hoặc dịch vòng L_c từ mã này sang trái K-L bit một cách riêng rẽ
S130
Thu thập kết quả giải mã theo các từ mã đã được dịch vòng này
S140

Fig.1

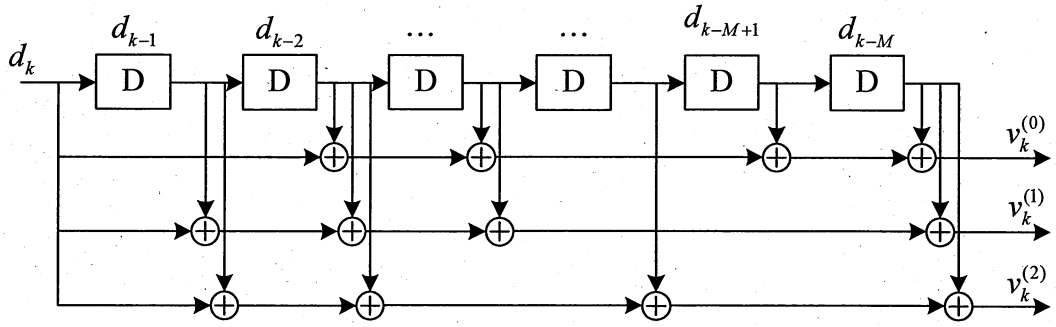


Fig.2

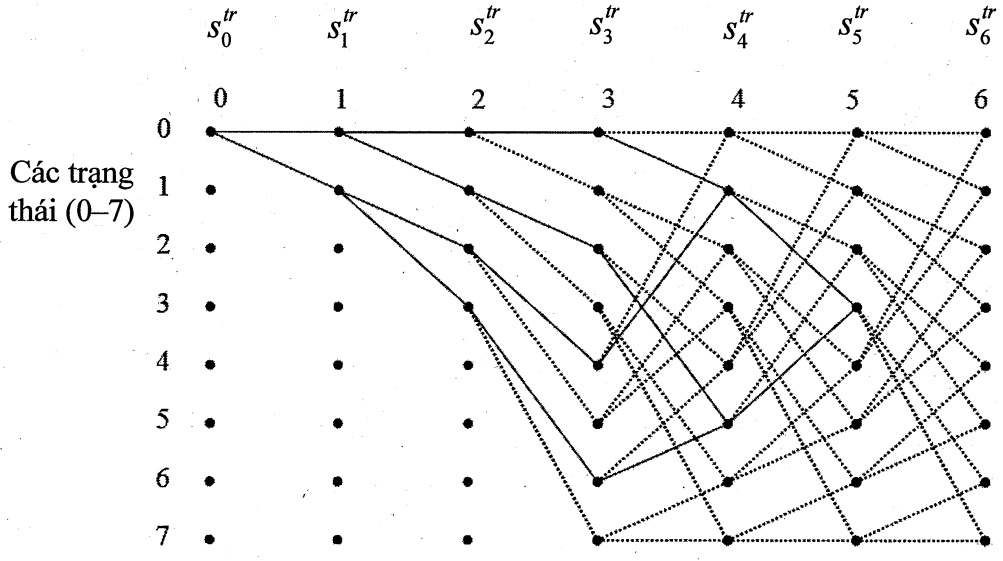


Fig.3

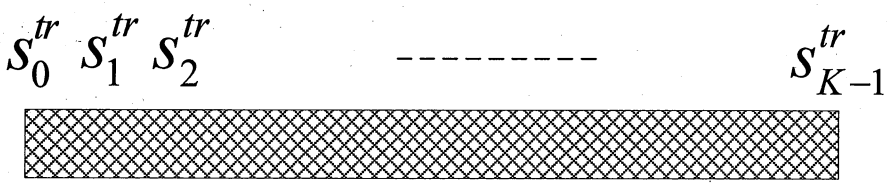


Fig.4

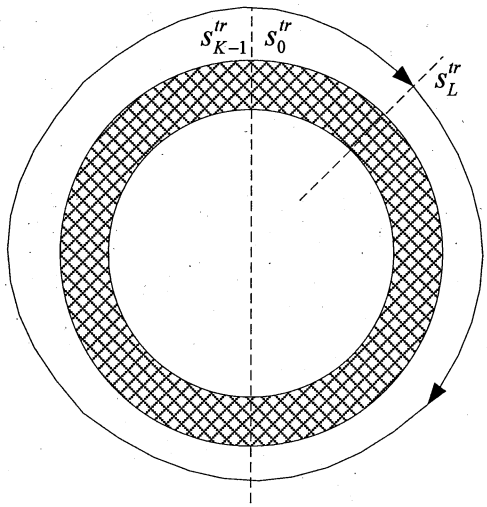


Fig.5

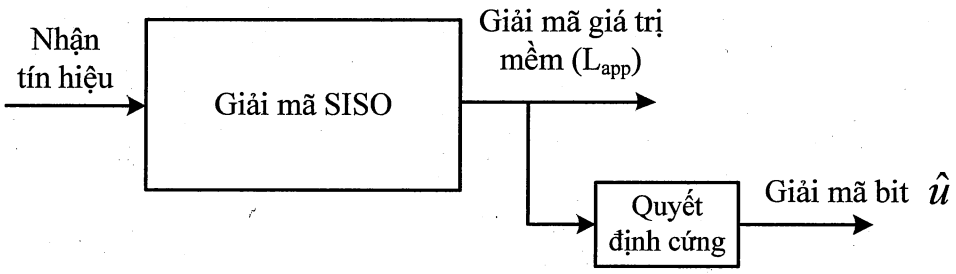


Fig.6

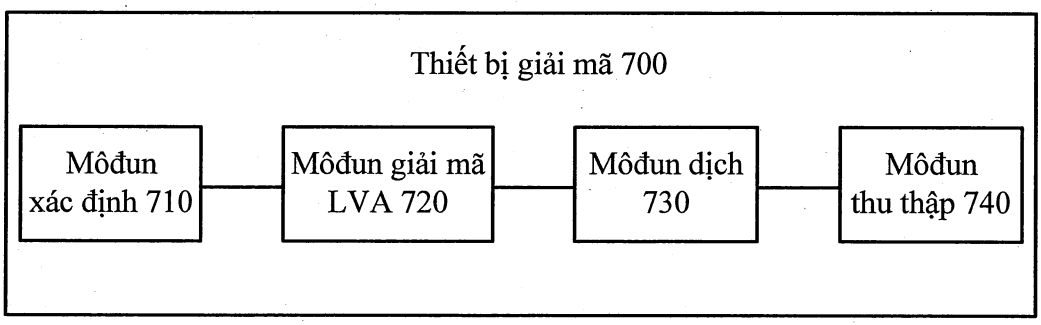


Fig.7

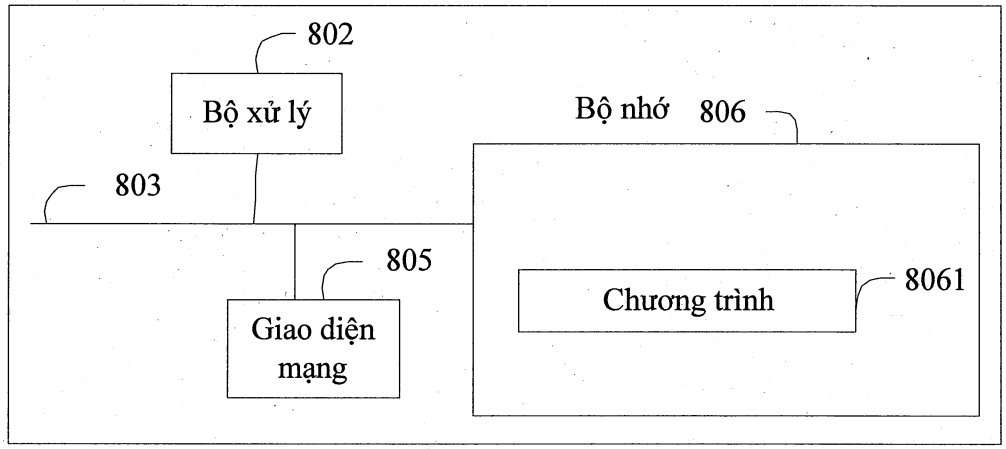

802
Bộ xử lý
Bộ nhớ
806
803
805
8061
Chương trình
Giao diện mạng

Fig.8