



(12) BẢN MÔ TẢ SÁNG CHẾ THUỘC BẢNG ĐỘC QUYỀN SÁNG CHẾ

(19) Cộng hòa xã hội chủ nghĩa Việt Nam (VN)
CỤC SỞ HỮU TRÍ TUỆ

(11)



1-0025311

(51)⁷ H02M 7/12; H02M 7/48

(13) B

(21) 1-2016-05079

(22) 21/07/2015

(86) PCT/JP2015/070662 21/07/2015

(87) WO2016/010159 21/01/2016

(30) 2014-147411 18/07/2014 JP

(45) 25/09/2020 390

(43) 27/03/2017 348A

(73) DAIKIN INDUSTRIES, LTD. (JP)

Umeda Center Building, 4-12, Nakazaki-Nishi 2-Chome, Kita-ku, Osaka-Shi, Osaka
5308323, Japan

(72) Naoya YAMASHITA (JP); Toshiyuki MAEDA (JP).

(74) Công ty Luật TNHH Phạm và Liên danh (PHAM & ASSOCIATES)

(54) BỘ ĐỔI ĐIỆN AC TRỰC TIẾP

(57) Sáng chế đề xuất bộ đổi điện trực tiếp bao gồm mạch boost chopper, trong đó giá trị trung bình hoặc giá trị hiệu dụng của dòng điện đi trong cuộn cảm của mạch boost chopper này được giảm bớt. Khi tỉ số chỉnh lưu trong một chu trình chỉnh lưu (dr), tỉ số phóng điện trong một chu trình phóng điện (dc), điện áp giữa hai đầu (V_c) của tụ điện (34), và điện áp đã được chỉnh lưu (V_{rec}) của điện áp AG (V_{in}) được đưa vào, thì điện áp ảo của đường liên kết DC (V_{dc}) trong bộ nghịch lưu (6) được biểu diễn bằng biểu thức $dc \cdot V_c + dr \cdot V_{rec}$. Tỉ số phóng điện trong một chu trình phóng điện (dc) là tỉ số thời gian mà tại đó chuyển mạch (41) dẫn điện. Tỉ số chỉnh lưu trong một chu trình chỉnh lưu (dr) có giá trị thu được bằng cách lấy 1 trừ đi tỉ số phóng điện trong một chu trình phóng điện (dc) và tỉ số điện áp bằng không (dz). Tỉ số điện áp bằng không (dz) là tỉ số thời gian mà tại đó bộ nghịch lưu (6) sử dụng vectơ điện áp bằng không mà không phụ thuộc vào độ lớn của điện áp đầu ra từ bộ nghịch lưu (6). Trong mạch boost chopper (3), tụ điện (34) được nạp điện trong một phần của khoảng thời gian mà trong đó điện áp ảo của đường liên kết DC (V_{dc}) lớn hơn điện áp đã được chỉnh lưu (V_{rec}).

BẰNG ĐỘC QUYỀN SÁNG CHẾ SỐ: 25311

Danh sách các Tác giả tiếp theo

2. Toshiyuki MAEDA (JP)

Lĩnh vực kĩ thuật được đề cập

Sáng chế đề cập đến bộ đổi điện AC (Alternating Current - điện xoay chiều), cụ thể là đến thiết bị gồm mạch chỉnh lưu, mạch nghịch lưu và mạch boost chopper (một loại mạch băm có đầu ra cao hơn đầu vào).

Tình trạng kĩ thuật của sáng chế

Các tài liệu sáng chế 1 và 2, và tài liệu phi sáng chế 1, đã bộc lộ các bộ đổi điện AC. Ở mỗi trong số các bộ đổi điện AC này, mạch boost chopper đều được sử dụng và nhận điện năng từ mạch chỉnh lưu rồi cấp điện năng này đến mạch nghịch lưu để giảm sự xung động của công suất tức thời.

Các tài liệu liên quan đến giải pháp đã biết

Các tài liệu sáng chế

Tài liệu sáng chế 1: Công bố đơn yêu cầu cấp patent Nhật số 2011-193678

Tài liệu sáng chế 2: Công bố đơn yêu cầu cấp patent Nhật số 2012-135184

Tài liệu sáng chế 3: Công bố đơn yêu cầu cấp patent Nhật số 2014-82926

Tài liệu phi sáng chế

Tài liệu phi sáng chế 1: Ohnuma, Itoh với tiêu đề: “Experimental

Verification of Single Phase to Three Phase Converter Using an Active Buffer circuit with a Charge Circuit”, trong hội nghị xã hội về các ứng dụng công nghiệp năm 2010 của IEEJ (viện kinh tế năng lượng Nhật Bản), các trang 1-124, phần I-587-590 (2010)

Tuy nhiên, theo các kỹ thuật của các tài liệu sáng chế 1 và 2 và tài liệu phi sáng chế 1, thì khoảng thời gian nạp điện từ mạch chỉnh lưu vào tụ điện, và khoảng thời gian phóng điện từ tụ điện vào mạch nghịch lưu, được đặt luân phiên nhau trong mỗi 1/4 chu kỳ của điện áp AC vào. Do đó, độ lớn của điện áp ra bằng $1/\sqrt{2}$ lần giá trị cực đại của điện áp AC vào.

Cũng theo kỹ thuật được bộc lộ trong tài liệu sáng chế 3, thì tụ điện được nạp điện và được phóng điện một cách không cần thiết xét về mặt hoạt động của bộ nghịch lưu, nên mạch boost chopper có thể cần tăng công suất.

Bản chất kỹ thuật của sáng chế

Do đó, mục đích của sáng chế là đề xuất kỹ thuật làm giảm công suất cần thiết cho mạch boost chopper trong khi làm tăng điện áp ra từ bộ đổi điện AC trực tiếp nhiều hơn so với kỹ thuật thông thường.

Bộ đổi điện AC trực tiếp theo sáng chế bao gồm đường liên kết DC (Direct Current - điện một chiều) (7), mạch chỉnh lưu thứ nhất (5, 51), mạch boost chopper (3), và chuyển mạch (41).

Đường liên kết DC này có đường cấp nguồn thứ nhất (L1), và đường cấp nguồn thứ hai (L2) được cấp điện thế thấp hơn điện thế của đường cấp nguồn thứ nhất.

Mạch chỉnh lưu thứ nhất có các cực vào để nhận đầu vào là điện áp AC, và cặp cực ra (51c, 51d), mỗi trong số đó được nối với đường liên kết

DC.

Mạch nghịch lưu sẽ chuyển đổi điện áp cấp vào đường liên kết DC thành điện áp AC đa pha khác.

Mạch boost chopper có tụ điện (34) tại tầng ra của nó.

Chuyển mạch thì chuyển qua lại giữa trạng thái phóng điện và không phóng điện từ tụ điện vào đường liên kết DC.

Theo khía cạnh thứ nhất của bộ đổi điện AC trực tiếp theo sáng chế, trong mạch boost chopper, thì tụ điện được nạp điện ít nhất trong khoảng thời gian thứ nhất là một phần của khoảng thời gian mà trong đó tỉ số phóng điện trong một chu trình phóng điện (dc) là lớn hơn 0.

Tỉ số phóng điện là tỉ số thời gian mà trong đó chuyển mạch dẫn điện (thông).

Điện áp ảo của đường liên kết DC (V_{dc}) là lớn hơn hoặc bằng giá trị thứ nhất (V_1) và nhỏ hơn hoặc bằng giá trị thứ hai (V_2). Điện áp ảo của đường liên kết DC này được biểu diễn dưới dạng tổng của tích ($d_c \cdot V_c$) giữa tỉ số phóng điện với điện áp giữa hai đầu (V_c) của tụ điện, cộng với tích ($d_r \cdot V_{rec}$) giữa tỉ số chỉnh lưu (d_r) với điện áp đã được chỉnh lưu (V_{rec}) của điện áp AC.

Giá trị của tỉ số chỉnh lưu được tính bằng cách lấy 1 trừ đi tổng của tỉ số phóng điện và tỉ số điện áp bằng không (d_z).

Tỉ số điện áp bằng không là tỉ số thời gian mà tại đó bộ nghịch lưu (6) sử dụng vector điện áp bằng không mà không phụ thuộc vào độ lớn của điện áp đầu ra từ bộ nghịch lưu (6).

Giá trị thứ nhất là giá trị lớn nhất ($\max(|V_{uv}|, |V_{vw}|, |V_{wu}|)$) trong số các giá trị tuyệt đối của các điện áp giữa các đường tương ứng của điện áp AC đa pha.

Giá trị thứ hai là giá trị lớn nhất mà các giá trị tuyệt đối này có thể lấy.

Theo dấu hiệu thứ hai của bộ đổi điện AC theo sáng chế, thì ở dấu hiệu thứ nhất, tụ điện được tích điện trong mạch boost chopper trong khoảng thời gian thứ nhất, và một phần hoặc toàn bộ khoảng thời gian mà trong đó tỉ số phóng điện trong một chu trình phóng điện là bằng 0.

Theo khía cạnh thứ ba của bộ đổi điện AC trực tiếp theo sáng chế, theo khía cạnh thứ nhất hoặc thứ hai, tụ điện (34) được nạp điện với công suất nạp điện (P_{ci}) và được phóng điện với công suất phóng điện (P_{co}) trong khoảng thời gian thứ nhất. Khoảng thời gian thứ nhất này có khoảng thời gian mà trong đó công suất nạp điện lớn hơn công suất phóng điện, và khoảng thời gian mà trong đó công suất phóng điện lớn hơn công suất nạp điện.

Theo khía cạnh thứ tư của bộ đổi điện AC trực tiếp theo sáng chế, theo bất kì trong số các khía cạnh từ thứ nhất đến thứ ba, có khoảng thời gian mà trong đó điện áp ảo của đường liên kết DC (V_{dc}) lấy giá trị thứ nhất (V_1).

Theo khía cạnh thứ năm của bộ đổi điện AC trực tiếp theo sáng chế, theo bất kì trong số các khía cạnh từ thứ nhất đến thứ tư, tỉ số phóng điện trong một chu trình phóng điện mà tại đó tỉ số điện áp bằng không (dz) là nhỏ nhất được thiết đặt dựa trên giá trị lệnh (i_{rec}^*) của dòng điện đã được chỉnh lưu (i_{rec}) là tổng của dòng điện (i_b) đi trong mạch boost chopper (3) và dòng điện (i_{direct}) đi từ mạch chỉnh lưu thứ nhất đến bộ nghịch lưu (6), giá trị lệnh (V_{dc}^*) của điện áp ảo của đường liên kết DC (V_{dc}), điện áp giữa hai đầu (V_c) của tụ điện, điện áp đã được chỉnh lưu (V_{rec}), và dòng điện (i_{dc}) vào bộ nghịch lưu (6).

Theo khía cạnh thứ sáu của bộ đổi điện AC trực tiếp theo sáng chế, theo khía cạnh thứ năm, khi điện áp ảo của đường liên kết DC (V_{dc}) lớn hơn

điện áp đã được chỉnh lưu (V_{rec}) và giá trị lệnh (i_{rec}^*) của dòng điện đã được chỉnh lưu (i_{rec}) lớn hơn hoặc bằng tích của giá trị định trước (dr_max) và dòng điện (i_{dc}) vào bộ nghịch lưu (6), thì tỉ số chỉnh lưu trong một chu trình chỉnh lưu (dr) lấy giá trị định trước này, và tỉ số phóng điện trong một chu trình phóng điện (dc) lấy giá trị thu được bằng cách lấy 1 trừ đi giá trị định trước này.

Giá trị định trước này là giá trị $((V_{dc}^* - V_c)/(V_{rec} - V_c))$ thu được bằng cách chia giá trị thu được bằng cách lấy giá trị lệnh (V_{dc}^*) của điện áp ảo của đường liên kết DC (V_{dc}) trừ đi điện áp giữa hai đầu (V_c) của tụ cho giá trị thu được bằng cách lấy điện áp đã được chỉnh lưu (V_{rec}) trừ đi điện áp giữa hai đầu (V_c) này.

Theo khía cạnh thứ bảy của bộ đổi điện AC theo sáng chế, theo khía cạnh bất kì trong số các khía cạnh từ thứ nhất đến thứ sáu, bộ đổi điện AC này còn bao gồm mạch chỉnh lưu thứ hai (52) để đưa điện áp đã được chỉnh lưu (V_{rec}) vào mạch boost chopper (3).

Theo khía cạnh thứ tám của bộ đổi điện AC theo sáng chế, theo bất kì trong số các khía cạnh từ thứ nhất đến thứ sáu, cặp cực ra của mạch chỉnh lưu thứ nhất được nối với phía đầu vào của mạch boost chopper.

Theo khía cạnh thứ chín của bộ đổi điện AC trực tiếp theo sáng chế, theo khía cạnh thứ nhất hoặc bất kì trong số các khía cạnh từ thứ ba đến thứ tám, tỉ số phóng điện trong một chu trình phóng điện (dc) là luôn dương.

Theo khía cạnh thứ mười của bộ đổi điện AC theo sáng chế, theo bất kì trong số các khía cạnh từ thứ nhất đến thứ chín, bộ đổi điện AC này còn bao gồm diốt được mắc song song với chuyển mạch (41). Chiều thuận của diốt này là chiều mà trong đó tụ điện (34) được nạp điện từ đường liên kết DC (7).

Các hiệu quả của giải pháp theo sáng chế

Tụ điện được nạp điện trong mạch boost chopper ít nhất trong một phần của khoảng thời gian mà trong đó tỉ số phóng điện trong một chu trình phóng điện là lớn hơn 0, nên giá trị trung bình của các giá trị cực đại của các điện áp mà có thể được xuất ra từ bộ nghịch lưu trong chu trình điều khiển chuyển mạch của bộ nghịch lưu có thể vượt quá $1/\sqrt{2}$ lần giá trị cực đại của điện áp AC.

Tỉ số phóng điện nhỏ trong một chu trình phóng điện có thể được chọn, do đó, giá trị trung bình hoặc giá trị hiệu dụng của dòng điện đi trong cuộn cảm của mạch boost chopper có thể được giảm nhiều hơn so với kỹ thuật thông thường.

Các mục đích, các dấu hiệu, các khía cạnh và các ưu điểm này và các mục đích, các dấu hiệu, các khía cạnh và các ưu điểm khác của sáng chế sẽ được làm rõ hơn trong phần mô tả chi tiết sau đây của sáng chế dựa vào các hình vẽ kèm theo.

Mô tả vắn tắt các hình vẽ

Fig.1 là hình vẽ thể hiện sơ đồ mạch điện của bộ đổi điện AC trực tiếp theo một phương án của sáng chế;

Fig.2 là hình vẽ thể hiện sơ đồ mạch điện khác của bộ đổi điện AC trực tiếp theo phương án này của sáng chế;

Fig.3 là hình vẽ thể hiện sơ đồ mạch điện của mạch tương đương của bộ đổi điện AC trực tiếp theo phương án này;

Fig.4 là hình vẽ thể hiện sơ đồ khối của bộ điều khiển của bộ đổi điện AC trực tiếp theo phương án này;

Fig.5 là hình vẽ thể hiện lưu đồ của các bước để thu được tỉ số chỉnh lưu, tỉ số điện áp bằng không, tỉ số phóng điện, và giá trị điều khiển dòng điện;

Fig.6 và Fig.7 là các hình vẽ thể hiện đồ thị của các dạng sóng của các cấu hình theo Ví dụ 1;

Fig.8 và Fig.9 là các hình vẽ thể hiện đồ thị của các dạng sóng của các cấu hình theo Ví dụ 2;

Fig.10 là hình vẽ thể hiện đồ thị của mối quan hệ giữa giá trị lệnh của điện áp ảo của đường liên kết DC và giá trị lệnh của bộ nghịch lưu;

Fig.11 là hình vẽ thể hiện đồ thị của mối quan hệ giữa giá trị lệnh của điện áp ảo của đường liên kết DC và giá trị lệnh của bộ nghịch lưu này;

Fig.12 và Fig.13 là các hình vẽ thể hiện đồ thị của các dạng sóng của các cấu hình theo Ví dụ 3;

Fig.14 là hình vẽ thể hiện đồ thị các dạng sóng của các dòng điện đi trong các cuộn cảm theo các Ví dụ 2 và 3;

Fig.15 là hình vẽ thể hiện đồ thị các dạng sóng của các dòng điện đi qua các tụ điện theo các Ví dụ 2 và 3;

Fig.16 là đồ thị thể hiện quá trình hoạt động của bộ nghịch lưu theo Ví dụ 2; và

Fig.17 là đồ thị thể hiện quá trình hoạt động của bộ nghịch lưu theo Ví dụ 3.

Mô tả chi tiết các phương án thực hiện sáng chế

Fig.1 là hình vẽ thể hiện sơ đồ mạch điện của bộ đổi điện AC trực tiếp theo một phương án của sáng chế.

Bộ đổi điện AC trực tiếp này bao gồm đường liên kết DC 7, các mạch

chỉnh lưu 51 và 52, mạch boost chopper 3, chuyển mạch 41, và mạch nghịch lưu 6.

Đường liên kết DC 7 có các đường cấp nguồn L1 và L2. Điện thế thấp hơn điện thế của đường cấp nguồn L1 được cấp vào đường cấp nguồn L2.

Mạch chỉnh lưu 51 có các cực vào 51a và 51b để nhận điện áp AC Vin và cặp cực ra 51c và 51d lần lượt được nối với các đường cấp nguồn L1 và L2. Mạch chỉnh lưu 51 là loại chỉnh lưu toàn sóng. Được minh họa ở đây là trường hợp mà trong đó mạch chỉnh lưu 51 được tạo ra bởi cầu điôt.

Fig.1 thể hiện trạng thái mà trong đó điện áp AC Vin được cấp vào mạch chỉnh lưu 51 từ nguồn cấp AC một pha qua mạch lọc 2. Tuy nhiên, mạch lọc 2 được bố trí để cắt nhiễu hài, do đó, tần số cắt của nhiễu hài là cao hơn tần số của điện áp AC Vin. Chức năng của mạch lọc 2 hầu như không có ảnh hưởng gì đối với sự hoạt động của các bộ phận tương ứng được mô tả dưới đây, do đó, phần mô tả sẽ được cung cấp dưới đây mà không xét đến sự hoạt động của mạch lọc 2.

Sự hoạt động của chuyển mạch 41, và các hoạt động chuyển mạch của mạch boost chopper 3 và mạch nghịch lưu 6 được bộ điều khiển 9 điều khiển. Bộ điều khiển 9 cũng có thể được coi là được bao gồm trong bộ đổi điện AC trực tiếp này.

Bộ nghịch lưu 6 chuyển đổi điện áp cấp vào đường liên kết DC 7 thành điện áp AC đa pha khác. Được thể hiện ở đây là cấu hình mà trong đó bộ nghịch lưu 6 xuất điện áp AC ba pha ra mô tơ đồng bộ dùng nam châm vĩnh cửu (Permanent-Magnet Synchronous Motor - PMSM) mà có chức năng như phụ tải cảm kháng. Bộ nghịch lưu 6 là bộ nghịch lưu nguồn điện áp hoạt động dưới sự điều khiển bằng vectơ không gian tức thời, và có thể có cấu hình

đã biết công khai. Bộ nghịch lưu 6 xuất dòng điện ba pha linv vào mô tơ đồng bộ dùng nam châm vĩnh cửu PMSM nêu trên.

Mạch boost chopper 3 có tụ điện 34 tại tầng ra của nó. Cụ thể hơn, điện áp đã được chỉnh lưu Vrec của điện áp AC Vin được cấp vào mạch boost chopper 3. Điện áp đã được chỉnh lưu Vrec này được tạo ra bởi mạch chỉnh lưu 52 thuộc loại mạch chỉnh lưu toàn sóng. Được minh hoạ ở đây là trường hợp mà trong đó mạch chỉnh lưu 52 được tạo ra bởi cầu điôt.

Mạch boost chopper 3 có cuộn cảm 32, chuyển mạch 31, và điôt 33, ngoài tụ điện 34 ra. Điện áp đã được chỉnh lưu Vrec được cấp vào giữa một đầu của cuộn cảm 32 và một đầu của chuyển mạch 31. Đầu còn lại của cuộn cảm 32, đầu còn lại của chuyển mạch 31, và anôt của điôt 33, được nối với nhau. Tụ điện 34 được mắc giữa catôt của điôt 33 và một đầu của chuyển mạch 31. Ví dụ, chuyển mạch 31 là tranzito lưỡng cực công cách ly.

Cấu hình này đã được biết đến công khai với tên gọi là mạch boost chopper nên sự hoạt động chi tiết của nó sẽ không được mô tả.

Lưu ý ở đây rằng chuyển mạch 31 là dẫn điện/không dẫn điện theo sự hoạt động/không hoạt động của tín hiệu điều khiển Sb, và rằng tỉ số tăng thế db, tức là tỉ số thời gian mà tại đó chuyển mạch 31 dẫn điện, là được xác định bởi giá trị lệnh i_b^* (được mô tả dưới đây) của dòng điện i_b đi trong cuộn cảm 32, điện áp tụ điện (điện áp giữa hai đầu của tụ điện 34) V_c cần được cấp vào tụ điện 34, và điện áp đã được chỉnh lưu Vrec.

Chuyển mạch 41 thực hiện hoạt động phóng điện/không phóng điện từ tụ điện 34 vào đường liên kết DC 7 theo sự hoạt động/không hoạt động của tín hiệu điều khiển Sc. Cụ thể hơn, chuyển mạch 41 được mắc giữa các đường cấp nguồn L1 và L2 nối tiếp với tụ điện 34.

Bình thường, mạch boost chopper 3 hoạt động để làm cho điện áp

giữa hai đầu của tụ điện (dưới đây được gọi là "điện áp tụ điện") V_c cao hơn điện áp đã được chỉnh lưu V_{rec} . Do đó, chuyển mạch 41 có thiết bị chuyển mạch để điều khiển xem có cho dòng điện đi từ mạch boost chopper 3 (cụ thể hơn, là từ tụ điện 34) về phía đường cấp nguồn L1 hay không. Ví dụ, thiết bị chuyển mạch đó là tranzito lưỡng cực công cách ly.

Mong muốn là điôt, mà chiều thuận của nó là chiều từ đường liên kết DC 7 về phía mạch boost chopper 3 (cụ thể hơn, là từ đường cấp nguồn L1 về phía tụ điện 34), được bố trí để nạp điện cho tụ điện 34 bằng dòng điện tái sinh từ bộ nghịch lưu 6.

Bộ điều khiển 9 nhận điện áp AC Vin (chính xác hơn, là tín hiệu biểu thị dạng sóng của nó: điều này cũng áp dụng cho phần dưới đây), dòng điện I_{inv} xuất ra từ bộ nghịch lưu 6, và điện áp tụ điện V_c , và xuất ra các tín hiệu điều khiển S_b , S_c , và S_g . Tín hiệu điều khiển S_g là tín hiệu để điều khiển hoạt động chuyển mạch của bộ nghịch lưu 6. Do được thể hiện ở đây là trường hợp mà trong đó bộ nghịch lưu 6 xuất ra điện áp ba pha, nên tín hiệu điều khiển S_g là nhóm bao gồm 6 ($= 3 \times 2$) tín hiệu.

Fig.2 là hình vẽ thể hiện sơ đồ mạch điện khác của bộ đổi điện AC trực tiếp theo phương án này của sáng chế. So với cấu trúc trên Fig.1, thì mạch chỉnh lưu 51 cũng có chức năng như mạch chỉnh lưu 52. Tức là cặp cực ra 51c và 51d của mạch chỉnh lưu 5 được nối với phía đầu vào của mạch boost chopper 3. Trong trường hợp này, điện áp đã được chỉnh lưu V_{rec} không phải lúc nào cũng được cấp vào mạch boost chopper 3, không như cấu hình trên Fig.1. Điều này là vì đầu còn lại của cuộn cảm 32 được nối qua đường cấp nguồn L1 vào chuyển mạch 41, và tùy theo tình trạng hoạt động của chuyển mạch 41, mà điện áp tụ điện V_c được cấp vào mạch boost chopper 3.

Tuy nhiên, Fig.1 và Fig.2 có thể được coi như tương đương nhau

trong mạch tương đương được mô tả dưới đây, do đó, phương pháp điều khiển được mô tả dưới đây là chung nhau. Mạch tương đương này sẽ được mô tả trước tiên.

Fig.3 là hình vẽ thể hiện sơ đồ mạch điện của mạch tương đương của mỗi trong số các bộ đổi điện AC trực tiếp trên Fig.1 và Fig.2. Điện áp đã được chỉnh lưu V_{rec} được biểu diễn dưới dạng nguồn áp, theo đó, chuyển mạch G_{rec} cho biết xem mạch chỉnh lưu 51 có dẫn điện hay không. Các chuyển mạch 31 và 41 lần lượt được biểu thị bằng chuyển mạch G_b và G_c . Tuy nhiên, dòng điện tái sinh từ bộ nghịch lưu 6 không được tính đến, và điôt của chuyển mạch 41 không được tính đến.

Bộ nghịch lưu 6 và phụ tải của nó được biểu diễn dưới dạng nguồn dòng để đưa dòng điện DC i_{dc} vào bộ nghịch lưu 6. Khi chuyển mạch G_z dẫn điện, thì bộ nghịch lưu 6 hoạt động với cái được gọi là vector điện áp bằng không. Khi bộ nghịch lưu 6 hoạt động với vector điện áp bằng không này, thì bộ nghịch lưu 6 là ngắn mạch so với phụ tải cảm kháng với bất kì trong số các đường cấp nguồn L1 và L2, nên không nhận dòng điện từ đường liên kết DC 7.

Bộ nghịch lưu 6 được phép hoạt động với các vector bất kì không phải là vector điện áp bằng không khi bộ nghịch lưu 6 nhận dòng điện từ đường liên kết DC 7. Do đó, bộ nghịch lưu 6 hoạt động với các vector bất kì không phải là vector điện áp bằng không khi chuyển mạch G_z không dẫn điện.

Khi điện áp tụ điện V_c , cao hơn điện áp đã được chỉnh lưu V_{rec} , được cấp vào đường liên kết DC 7, thì không có dòng điện nào đi vào đường liên kết DC 7 từ mạch chỉnh lưu 51. Tức là, chuyển mạch G_{rec} không dẫn điện khi chuyển mạch G_c dẫn điện.

Như đã được mô tả trong các tài liệu sáng chế 1 và 2 nêu trên, khi các

tỉ số thời gian mà tại đó chuyển mạch Grec, Gc, và Gz dẫn điện lần lượt là tỉ số chỉnh lưu trong một chu trình chỉnh lưu dr, tỉ số phóng điện trong một chu trình phóng điện dc, và tỉ số điện áp bằng không dz, thì tổng của ba tỉ số thời gian này là bằng 1. Tức là, Biểu thức (1) dưới đây là đúng, trong đó các tỉ số thời gian này là các tỉ số thời gian trong chu kì ngắn hơn chu kì của điện áp AC Vin và là các tỉ số thời gian đối với chu kì mang được điều khiển khi điện áp AC Vin gần như không đổi.

$$dr + dc + dz = 1 \dots (1)$$

Tỉ số điện áp bằng không dz là tỉ số thời gian tương ứng với khoảng thời gian mà trong đó bộ nghịch lưu 6 sử dụng vectơ điện áp bằng không mà không phụ thuộc vào độ lớn của điện áp cần được xuất ra. Tỉ số phóng điện trong một chu trình phóng điện dc là tỉ số thời gian mà tại đó chuyển mạch 41 dẫn điện.

Tỉ số chỉnh lưu trong một chu trình chỉnh lưu dr là tỉ số thời gian mà tại đó mạch chỉnh lưu 51 dẫn điện. Biểu thức (1) cho thấy rằng tỉ số chỉnh lưu trong một chu trình chỉnh lưu dr lấy giá trị thu được bằng cách lấy 1 trừ đi tổng của tỉ số phóng điện trong một chu trình phóng điện dc và tỉ số điện áp bằng không dz.

Khi điện áp DC được cấp vào đường liên kết DC 7, thì điện áp tụ điện Vc được sử dụng khi chuyển mạch 41 dẫn điện và điện áp đã được chỉnh lưu Vrec được sử dụng khi chuyển mạch 41 không dẫn điện. Ở đây, điện áp ảo (được gọi là "điện áp ảo của đường liên kết DC" trong đơn này) Vdc được xác định theo Biểu thức (2) dưới đây.

$$Vdc = dr \cdot Vrec + dc \cdot Vc \dots (2)$$

Tức là, điện áp ảo của đường liên kết DC Vdc được biểu diễn bằng tổng của tích (dc•Vc) giữa tỉ số phóng điện trong một chu trình phóng điện dc

với điện áp tụ điện V_c , và tích ($dr \cdot V_{rec}$) giữa tỉ số chỉnh lưu trong một chu trình chỉnh lưu dr và điện áp đã được chỉnh lưu V_{rec} . Đây cũng có thể được hiểu là trung bình của các giá trị cực đại của các điện áp mà bộ nghịch lưu 6 có thể xuất ra trong chu kì điều khiển sự chuyển mạch của chuyển mạch 41 và bộ nghịch lưu 6. Fig.3 thể hiện điện áp ảo của đường liên kết DC V_{dc} dưới dạng điện áp sinh ra giữa hai đầu của nguồn dòng i_{dc} (điều này làm xuất hiện dòng điện DC i_{dc}) biểu thị bộ nghịch lưu 6 và phụ tải của nó.

Điện áp ảo của đường liên kết DC V_{dc} này là giá trị trung bình của các giá trị cực đại của điện áp mà bộ nghịch lưu 6 có thể xuất ra như đã mô tả trên đây, do đó, điện áp ra từ bộ nghịch lưu 6 có thể giảm xuống dưới điện áp ảo của đường liên kết DC V_{dc} . Trong trường hợp đó, bộ nghịch lưu 6 sử dụng vector điện áp bằng không ngay cả khi chuyển mạch 41 dẫn điện. Điều này phản ánh thực tế là, như đã mô tả trên đây, tỉ số điện áp bằng không d_z là tỉ số thời gian tương ứng với khoảng thời gian mà trong đó bộ nghịch lưu 6 sử dụng vector điện áp bằng không mà không phụ thuộc vào độ lớn của điện áp ra từ bộ nghịch lưu 6, chứ không phải là tỉ số thời gian tương ứng với tất cả các khoảng thời gian mà trong đó bộ nghịch lưu 6 sử dụng vector điện áp bằng không.

Trong mạch tương đương đó, dòng điện i_{rec} từ nguồn áp biểu thị điện áp đã được chỉnh lưu V_{rec} (được gọi là "dòng điện đã được chỉnh lưu" trong đơn này) được hiểu là tổng của dòng điện i_b đi trong cuộn cảm 32 (của mạch boost chopper 3) và dòng điện i_{direct} đi từ mạch chỉnh lưu 51 vào bộ nghịch lưu 6 trong cấu hình thực tế.

Trong cấu hình trên Fig.1, dòng điện đã được chỉnh lưu i_{rec} không được biểu thị trực tiếp. Như được thể hiện trên Fig.1, dòng điện i_{direct} là dòng điện đi từ mạch chỉnh lưu 51 vào đường liên kết DC 7, và dòng điện i_b

là dòng điện đi từ mạch chỉnh lưu 52 vào mạch boost chopper 3.

Trong cấu hình được thể hiện trên Fig.2, thì dòng điện đã được chỉnh lưu i_{rec} được xuất ra từ cực ra 51c, và một phần của nó, mà đi vào cuộn cảm 32, là dòng i_b .

Do chuyển mạch Grec cho biết trạng thái dẫn điện/không dẫn điện của mạch chỉnh lưu 51, nên tỉ số chỉnh lưu trong một chu trình chỉnh lưu dr , tức là tỉ số thời gian mà tại đó mạch chỉnh lưu 51 dẫn điện, được biểu diễn dưới dạng giá trị thu được bằng cách chia dòng điện i_{direct} cho dòng điện DC i_{dc} . Do đó, Biểu thức (3) dưới đây là đúng.

$$i_{rec} = dr \cdot i_{dc} + i_b \dots (3)$$

Theo các tài liệu sáng chế 1 và 2 và tài liệu phi sáng chế 1 nêu trên, thì khoảng thời gian mà trong đó dòng điện i_b được phép chạy là không nằm trong khoảng thời gian (khoảng thời gian cung cấp) mà trong đó tụ điện 34 cung cấp điện năng cho đường liên kết DC 7. Ngoài ra, khoảng thời gian cung cấp và khoảng thời gian (khoảng thời gian nhận) mà trong đó tụ điện 34 nhận điện năng từ đường liên kết DC 7 là được đặt luân phiên nhau trong mỗi $1/4$ chu kì của điện áp AC V_{in} . Do đó, điện áp ảo của đường liên kết DC V_{dc} không vượt quá $1/\sqrt{2}$ lần giá trị cực đại của điện áp AC.

Tuy nhiên, tụ điện 34 không phải luôn được phóng điện, và dẫn điện với tỉ số phóng điện trong một chu trình phóng điện dc ngay cả trong khoảng thời gian cung cấp. Do đó, ngay cả khoảng thời gian cung cấp cũng bao gồm khoảng thời gian mà trong đó tụ điện 34 có thể được nạp điện. Ngược lại, khoảng thời gian cung cấp này là cần thiết trong khoảng thời gian mà trong đó điện áp ảo của đường liên kết DC V_{dc} lớn hơn điện áp đã được chỉnh lưu V_{rec} . Điều này là vì, ngay cả với $dc = 0$, như có thể thấy rõ từ Biểu thức (2), thì điện áp ảo của đường liên kết DC V_{dc} cũng chỉ có thể được xác định bằng

điện áp đã được chỉnh lưu V_{rec} , tỉ số chỉnh lưu d_r , và tỉ số điện áp bằng không d_z khi điện áp ảo của đường liên kết DC V_{dc} nhỏ hơn điện áp đã được chỉnh lưu V_{rec} .

Nói cách khác, ít nhất trong một phần của khoảng thời gian mà trong đó điện áp ảo của đường liên kết DC V_{dc} lớn hơn điện áp đã được chỉnh lưu V_{rec} ($d_c > 0$ trong khoảng thời gian này: lý do sẽ được mô tả dưới đây), thì tụ điện 34 được tích điện trong mạch boost chopper 3 nên tụ điện 34 được bổ sung điện năng. Kết quả là điện áp ảo của đường liên kết DC V_{dc} có thể vượt quá $1/\sqrt{2}$ lần giá trị cực đại của điện áp AC V_{in} . Tất nhiên là tụ điện 34 có thể được nạp điện trong một phần hoặc toàn bộ khoảng thời gian mà trong đó $d_c = 0$.

Theo cách khác, khoảng thời gian mà trong đó tụ điện 34 được nạp điện có thể được đặt dài hơn so với kỹ thuật thông thường ngay cả khi điện áp ảo của đường liên kết DC V_{dc} không vượt quá $1/\sqrt{2}$ lần giá trị cực đại của điện áp AC V_{in} , nhờ đó giảm giá trị trung bình hoặc giá trị hiệu dụng của dòng điện i_b đi trong cuộn cảm 32 nhiều hơn so với kỹ thuật thông thường.

Phần dưới đây sẽ mô tả chi tiết hơn. Mong muốn là tỉ số phóng điện trong một chu trình phóng điện d_c được làm cho nhỏ để giảm tổn hao trong mạch boost chopper 3 và dòng điện định mức cần thiết cho cuộn cảm 32.

Được tính đến đầu tiên là trường hợp mà trong đó dòng điện đã được chỉnh lưu i_{rec} lớn hơn dòng điện i_{direct} . Theo Biểu thức (3), đây là trường hợp mà trong đó có khoảng dự phòng để làm xuất hiện dòng điện i_b trong mạch boost chopper 3, và độ lớn của tỉ số chỉnh lưu trong một chu trình chỉnh lưu d_r không bị giới hạn bởi dòng điện đã được chỉnh lưu i_{rec} . Trong trường hợp này, trường hợp mà điện áp ảo của đường liên kết DC V_{dc} được làm cho nhỏ hơn hoặc bằng điện áp đã được chỉnh lưu V_{rec} được coi là trường hợp thứ

nhất. Trong trường hợp thứ nhất, $dc = 0$ và $dz > 0$ như đã mô tả trên đây. Cụ thể là, việc thiết đặt được thực hiện sao cho $dc = 0$ trong các Biểu thức (1) và (2), để tỉ số chỉnh lưu trong một chu trình chỉnh lưu dr và tỉ số điện áp bằng không dz trong trường hợp thứ nhất được xác định bằng Biểu thức (4) dưới đây. Lúc này, tụ điện 34 không phóng điện qua chuyển mạch 41.

$$dr = V_{dc}/V_{rec}, dz = 1 - V_{dc}/V_{rec} \dots (4)$$

Nói cách khác, có thể thấy rằng khi giá trị lệnh V_{dc}^* của điện áp ảo của đường liên kết DC V_{dc} được đặt, thì tỉ số chỉnh lưu dr cần được đặt bằng tỉ số (V_{dc}^*/V_{rec}) giữa giá trị lệnh V_{dc}^* và điện áp đã được chỉnh lưu V_{rec} , và tỉ số điện áp bằng không dz cần được đặt bằng giá trị thu được bằng cách lấy 1 trừ đi tỉ số nêu trên để làm cho điện áp ảo của đường liên kết DC V_{dc} tuân theo giá trị lệnh V_{dc}^* với tỉ số phóng điện dc bằng không trong trường hợp thứ nhất.

Cũng có thể thấy rằng tỉ số điện áp bằng không dz là nhỏ nhất trong trường hợp này. Điều này là vì, theo Biểu thức (2), tỉ số điện áp bằng không dz cần phải được tăng lên để khớp điện áp ảo của đường liên kết DC V_{dc} với giá trị lệnh V_{dc}^* ngay cả khi tỉ số phóng điện trong một chu trình phóng điện dc tăng lên.

Nói cách khác, trong trường hợp thứ nhất, việc thiết đặt cho tỉ số chỉnh lưu trong một chu trình chỉnh lưu dr bằng tỉ số (V_{dc}^*/V_{rec}) có thể được coi là việc thiết đặt tỉ số phóng điện trong một chu trình phóng điện dc để làm cho tỉ số điện áp bằng không dz nhỏ nhất và việc thiết đặt cho giá trị của tỉ số phóng điện trong một chu trình phóng điện dc bằng 0.

Khi hoạt động điều khiển nêu trên được thực hiện trong trường hợp thứ nhất, thì tụ điện 34 không được phóng điện.

Trường hợp mà trong đó dòng điện đã được chỉnh lưu i_{rec} lớn hơn

dòng điện idirect và điện áp ảo của đường liên kết DC V_{dc} lớn hơn điện áp đã được chỉnh lưu V_{rec} được coi là trường hợp thứ hai. Trong trường hợp này, có thể thấy rõ từ Biểu thức (2) rằng tụ điện 34 cần phải phóng điện vào đường liên kết DC 7. Tức là, tỉ số phóng điện trong một chu trình phóng điện dc là dương. Cũng có thể thấy rõ từ Biểu thức (2) rằng điện áp ảo của đường liên kết DC V_{dc} cần phải nhỏ hơn hoặc bằng điện áp tụ điện V_c .

Tỉ số điện áp bằng không dz mà không góp phần vào sự tăng điện áp ảo của đường liên kết DC V_{dc} thì cần phải được giảm để giảm tỉ số phóng điện trong một chu trình phóng điện dc để giảm tổn hao hoặc dòng điện định mức. Trong trường hợp thứ hai, độ lớn của tỉ số chỉnh lưu trong một chu trình chỉnh lưu dr không bị giới hạn bởi dòng điện đã được chỉnh lưu irec như trong trường hợp thứ nhất, do đó, dòng điện DC idc có thể được nuôi bởi dòng điện đã được chỉnh lưu irec. Do đó, tỉ số điện áp bằng không dz có thể được giảm xuống bằng không.

Theo phần nêu trên và Biểu thức (1), Biểu thức (2) có thể được biến đổi thành Biểu thức (5) dưới đây.

$$V_{dc} = dr \cdot V_{rec} + (1 - dr) \cdot V_c$$

$$\therefore dr = (V_{dc} - V_c) / (V_{rec} - V_c) \dots (5)$$

Nói cách khác, đã phát hiện ra rằng để làm cho điện áp ảo của đường liên kết DC V_{dc} tuân theo giá trị lệnh V_{dc}^* trong trường hợp thứ hai, thì tỉ số chỉnh lưu dr cần được đặt bằng tỉ số $(V_{dc}^* - V_c) / (V_{rec} - V_c)$, và tỉ số phóng điện dc cần được đặt bằng giá trị thu được bằng cách lấy 1 trừ đi tỉ số này.

Trong trường hợp thứ hai, việc thiết đặt tỉ số chỉnh lưu trong một chu trình chỉnh lưu dr như đã mô tả trên đây có thể được coi là việc thiết đặt tỉ số phóng điện trong một chu trình phóng điện dc để làm cho tỉ số điện áp bằng không dz nhỏ nhất và việc thiết đặt cho giá trị của tỉ số phóng điện trong một

chu trình phóng điện dc bằng $(1 - dr)$. Điều này là vì tỉ số điện áp bằng không dz cũng giảm về không trong trường hợp này.

Có thể nói rằng việc điều khiển mỗi tỉ số có nghĩa là thiết đặt tỉ số phóng điện dc để làm cho tỉ số điện áp bằng không dz nhỏ nhất dựa trên hai khía cạnh. Khía cạnh thứ nhất là việc dòng điện đã được chỉnh lưu irec có lớn hơn dòng điện idirect hay không, tức là, việc giá trị lệnh irec* của dòng điện đã được chỉnh lưu irec có được thiết đặt cho lớn hơn dòng điện idirect hay không. Khía cạnh thứ hai là việc điện áp ảo của đường liên kết DC Vdc có lớn hơn điện áp đã được chỉnh lưu Vrec hay không, tức là, việc giá trị lệnh Vdc* có lớn hơn điện áp đã được chỉnh lưu Vrec hay không.

Mạch điện trên Fig.1 có thể cho phép dòng điện ib đi từ mạch chỉnh lưu 52, và mạch điện trên Fig.2 có thể cho phép dòng điện ib đi từ mạch chỉnh lưu 51. Do đó, khi dòng điện DC idc được ước lượng, thì việc sử dụng giá trị ước lượng được idc^ của nó sẽ cho phép giá trị lệnh ib* của dòng điện ib được thiết đặt theo Biểu thức (6) dưới đây, dựa vào Biểu thức (3).

$$ib^* = irec^* - dr_max \cdot idc^ \dots (6)$$

Ở đây, dr_max là tỉ số chỉnh lưu trong một chu trình chỉnh lưu dr được biểu diễn bằng Biểu thức (4) trong trường hợp thứ nhất, và bằng Biểu thức (5) trong trường hợp thứ hai.

Cụ thể là, khi điện áp ảo của đường liên kết DC Vdc lớn hơn điện áp đã được chỉnh lưu Vrec như trong trường hợp thứ hai, thì xuất hiện khoảng thời gian cung cấp mà trong đó hoạt động phóng điện được thực hiện từ tụ điện 34 vào đường liên kết DC 7 với tỉ số phóng điện trong một chu trình phóng điện dc. Trong khoảng thời gian cung cấp này, dòng điện ib đi theo giá trị lệnh ib* mà được biểu diễn bằng Biểu thức (6), do đó, không chỉ có hoạt động phóng điện, mà còn cả hoạt động nạp điện, của tụ điện 34 được thực

hiện.

Do đó, theo sáng chế, khoảng thời gian tương ứng với trường hợp thứ hai được gọi là "vùng nạp và phóng điện". Ngược lại, khoảng thời gian tương ứng với trường hợp thứ nhất được gọi là "vùng nạp điện" theo sáng chế, do tụ điện 34 không phóng điện mà chỉ được nạp điện.

Cách thức đã biết có thể được dùng để thực hiện hoạt động chuyển mạch của chuyển mạch Gb (chuyển mạch 31) bằng dòng điện i_b đi trong mạch boost chopper 3 để nạp điện cho tụ điện 34 tới điện áp tụ V_c . Cách thức này có thể là cách được gọi là chế độ dòng điện không liên tục, chế độ tới hạn, hoặc chế độ dòng điện liên tục.

Sau đó, trường hợp mà trong đó dòng điện đã được chỉnh lưu i_{rec} nhỏ hơn hoặc bằng dòng điện i_{direct} được coi là trường hợp thứ ba. Đây là trường hợp không có khoảng dự phòng nào để làm xuất hiện dòng điện i_b dựa vào Biểu thức (3). Theo cách khác, đây là trường hợp mà trong đó $i_b^* < 0$ dựa vào Biểu thức (6), tức là, trường hợp mà trong đó Biểu thức (7) dưới đây là đúng.

$$i_{rec}^* < d_{r_max} \cdot i_{dc}^{\wedge} \dots (7)$$

Dòng điện i_b không thực sự lấy giá trị âm, do đó, tỉ số chỉnh lưu trong một chu trình chỉnh lưu d_r mà lấy giá trị nhỏ hơn d_{r_max} được sử dụng trong điều kiện của Biểu thức (7) nên Biểu thức (3) được thiết lập trong các điều kiện mà trong đó $i_{rec} \geq 0$, $d_r \geq 0$, $i_{dc} > 0$, và $i_b \geq 0$.

Giá trị lệnh i_b^* của dòng điện i_b được đặt bằng 0 để luôn thoả mãn điều kiện $i_b \geq 0$. Tức là, tụ điện 34 không được nạp điện trong khoảng thời gian mà trong đó Biểu thức (7) đúng, và tụ điện 34 phóng điện với tỉ số phóng điện trong một chu trình phóng điện d_c được xác định dưới đây. Do đó, theo sáng chế, khoảng thời gian mà trong đó Biểu thức (7) đúng được gọi là "vùng phóng điện".

Tỉ số chỉnh lưu trong một chu trình chỉnh lưu dr được xác định theo Biểu thức (8) dưới đây nhờ sử dụng giá trị lệnh $irec^*$ và giá trị ước lượng được $idc^{\wedge}$, dựa vào Biểu thức (7).

$$dr = irec^*/idc^{\wedge} \dots (8)$$

Tức là, để làm cho điện áp ảo của đường liên kết DC V_{dc} tuân theo giá trị lệnh V_{dc}^* , thì tỉ số chỉnh lưu trong một chu trình chỉnh lưu dr được đặt bằng tỉ số $(irec^*/idc^{\wedge})$ giữa giá trị lệnh $irec^*$ và giá trị ước lượng được $idc^{\wedge}$.

Biểu thức (9) dưới đây cần phải đúng dựa vào Biểu thức (2) để làm cho điện áp ảo của đường liên kết DC V_{dc} tuân theo giá trị lệnh V_{dc}^* .

$$V_{dc}^* = dr \cdot V_{rec} + dc \cdot V_c \dots (9)$$

Ở đây, tỉ số chỉnh lưu trong một chu trình chỉnh lưu dr được đặt bằng giá trị được thiết đặt bởi Biểu thức (8), và điện áp tụ điện V_c là gần như cố định. Do đó, các thông số mà có thể được chọn để làm cho vế phải của Biểu thức (9) bằng giá trị lệnh V_{dc}^* đã cho là tỉ số điện áp bằng không dz và tỉ số phóng điện trong một chu trình phóng điện dc .

Tỉ số phóng điện trong một chu trình phóng điện dc được xác định theo Biểu thức (10) dưới đây mà được suy ra trực tiếp từ Biểu thức (9).

$$dc = (V_{dc}^* - dr \cdot V_{rec})/V_c \dots (10)$$

Lưu ý rằng về mặt kỹ thuật thì điện áp tụ điện V_c giảm trong khoảng thời gian mà trong đó Biểu thức (7) đúng ("vùng phóng điện"). Điều này là vì giá trị lệnh ib^* được đặt bằng 0 như đã mô tả trên đây. Tuy nhiên, việc thiết đặt giá trị lệnh $irec^*$ một cách phù hợp sẽ giảm bớt vùng phóng điện đến mức mà lượng giảm của điện áp tụ điện V_c có thể được bỏ qua.

Theo các Tài liệu sáng chế 1 và 2 và Tài liệu phi sáng chế 1 nêu trên, thì dòng điện đã được chỉnh lưu $irec$ có dạng sóng thuộc kiểu chỉnh lưu toàn sóng, do đó, việc lựa chọn giá trị lệnh $irec^*$ như trên không được tính đến.

Tuy nhiên, theo phương án này, do dòng điện đã được chỉnh lưu irec không bị giới hạn ở dạng sóng kiểu chỉnh lưu toàn sóng, nên vùng phóng điện được rút ngắn và tỉ số phóng điện trong một chu trình phóng điện dc có thể được thiết đặt với Biểu thức (10) mà trong đó điện áp tụ điện V_c không đổi.

Do điều kiện hạn chế của Biểu thức (1), nên thu được tỉ số điện áp bằng không dz bằng Biểu thức (11) dưới đây.

$$dz = 1 - dr - dc \dots (11)$$

Như đã mô tả trên đây, trong vùng phóng điện, thì tỉ số chỉnh lưu trong một chu trình chỉnh lưu dr được xác định theo Biểu thức (8) khi thu được giá trị lệnh irec* và giá trị ước lượng được idc^, ngoài ra, tỉ số phóng điện trong một chu trình phóng điện dc và tỉ số điện áp bằng không dz được xác định độc nhất lần lượt theo các Biểu thức (10) và (11).

Tức là, tỉ số điện áp bằng không dz không được phép lấy giá trị lớn hơn hoặc bằng giá trị được xác định bởi Biểu thức (11), do đó được coi là được đặt bằng giá trị nhỏ nhất của nó. Tức là, có thể coi là tỉ số phóng điện trong một chu trình phóng điện dc để làm cho tỉ số điện áp bằng không dz nhỏ nhất cũng được thiết đặt trong vùng phóng điện như trong vùng nạp điện và vùng nạp và phóng điện.

Khi tỉ số chỉnh lưu trong một chu trình chỉnh lưu dr, tỉ số điện áp bằng không dz, tỉ số phóng điện trong một chu trình phóng điện dc, và giá trị lệnh ib* được xác định theo cách nêu trên, thì các tín hiệu điều khiển Sb, Sc, và Sg có thể được tạo ra bằng kỹ thuật đã biết.

Fig.4 là hình vẽ thể hiện sơ đồ khối của bộ điều khiển 9. Bộ điều khiển 9 được chia chủ yếu thành bộ tạo lệnh dòng điện 91, bộ ước lượng dòng điện DC (idc) 92, bộ chia tỉ số 93, bộ tạo tín hiệu điều chế độ rộng xung (Pulse Width Modulation - PWM) 94, và bộ tạo tín hiệu băm 95.

Bộ tạo lệnh dòng điện 91 tạo ra giá trị lệnh i_{rec}^* của dòng điện đã được chỉnh lưu i_{rec} . Mặc dù Fig.4 thể hiện cấu hình mà trong đó giá trị lệnh i_{rec}^* có giá trị tuyệt đối của dạng sóng điều hoà như được mô tả dưới đây, nhưng giá trị lệnh i_{rec}^* không phải lúc nào cũng bị giới hạn ở việc tạo ra dạng sóng này.

Bộ ước lượng dòng điện DC 92 để thu thập giá trị ước lượng được $i_{dc}^{\wedge}$ của dòng điện DC i_{dc} . Như có thể thấy từ mạch tương đương trên Fig.3, mạch thực tế không có phần nào mà có thể thực sự đo được dòng điện DC i_{dc} . Do đó, giá trị ước lượng được $i_{dc}^{\wedge}$ được sử dụng trong các phép tính được biểu diễn bằng các Biểu thức (6) và (8).

Điện năng mà cần được xuất ra từ bộ nghịch lưu 6 là có thể thu được trong mạch tương đương từ dòng điện DC i_{dc} và điện áp ảo của đường liên kết DC V_{dc} . Ngược lại, điện năng cần được xuất ra từ bộ nghịch lưu 6 trong mạch thực tế là thu được từ dòng điện ba pha i_{inv} và điện áp ba pha V_{inv} mà cần được xuất ra từ bộ nghịch lưu 6. Do đó, về mặt lý thuyết thì giá trị ước lượng được $i_{dc}^{\wedge}$ là có thể thu được dựa vào điện áp ảo của đường liên kết DC V_{dc} , dòng điện i_{inv} , và điện áp V_{inv} .

Lưu ý rằng điện áp V_{inv} được xuất ra từ mạch nghịch lưu 6 được điều khiển bởi bộ tạo tín hiệu điều chế độ rộng xung 94 để tuân theo giá trị lệnh V_{inv}^* của nó. Bản thân điện áp ảo của đường liên kết DC V_{dc} là không thể đo được, nhưng được điều khiển bởi bộ chia tỉ số 93 để tuân theo giá trị lệnh V_{dc}^* . Dòng điện i_{inv} là có thể đo được từ mối nối dây dẫn giữa mạch nghịch lưu 6 và mô tơ đồng bộ dùng nam châm vĩnh cửu PMSM. Do đó, theo phương án này, giá trị ước lượng được $i_{dc}^{\wedge}$ là thu được từ các giá trị lệnh V_{dc}^* và V_{inv}^* , và dòng điện i_{inv} . Tất nhiên là cũng có thể thu được giá trị ước lượng được $i_{dc}^{\wedge}$ bằng phương pháp khác.

Bộ chia tỉ số 93 xác định tỉ số chỉnh lưu trong một chu trình chỉnh lưu dr, tỉ số điện áp bằng không dz, tỉ số phóng điện trong một chu trình phóng điện dc, và giá trị lệnh ib^* theo các phương pháp đã được mô tả trong các trường hợp từ thứ nhất đến thứ ba dựa trên các giá trị lệnh V_{dc}^* và i_{rec}^* , điện áp tụ điện V_c , điện áp đã được chỉnh lưu V_{rec} , và giá trị ước lượng được $idc^\wedge$. Thuật ngữ "'bộ chia' tỉ số" được sử dụng ở đây là vì, như được biểu diễn bằng Biểu thức (2), giá trị 1 được chia cho tỉ số chỉnh lưu trong một chu trình chỉnh lưu dr, tỉ số điện áp bằng không dz, và tỉ số phóng điện trong một chu trình phóng điện dc.

Bộ tạo tín hiệu điều chế độ rộng xung 94 tạo ra các tín hiệu điều khiển Sc và Sg dựa trên tỉ số chỉnh lưu trong một chu trình chỉnh lưu dr, tỉ số điện áp bằng không dz, tỉ số phóng điện trong một chu trình phóng điện dc, và các giá trị lệnh V_{inv}^* và V_{dc}^* . Ví dụ, các tỉ số này và các phân pha tương ứng của giá trị lệnh V_{inv}^* được vận dụng để tạo ra các sóng tín hiệu, và các sóng tín hiệu này có thể được so sánh với sóng mang tam giác để tạo ra các tín hiệu điều khiển Sc và Sg . Vì phương pháp này là đã biết và đã được mô tả trong, ví dụ, các Tài liệu sáng chế 1 và 2, nên sẽ không được mô tả chi tiết.

Bộ tạo tín hiệu băm 95 có bộ số học tỉ số của mạch boost chopper 951 và bộ tạo tín hiệu điều chế độ rộng xung (PWM) 952. Bộ số học tỉ số của mạch boost chopper 951 xác định tỉ số tăng thế db dựa trên giá trị lệnh ib^* , điện áp tụ điện V_c , và điện áp đã được chỉnh lưu V_{rec} .

Phương pháp để xác định tỉ số tăng thế db là khác nhau tùy theo chế độ hoạt động của mạch boost chopper 3. Phương pháp này có thể là phương pháp thông thường để xác định tỉ số phóng điện trong một chu trình phóng điện của mạch boost chopper nên không được mô tả chi tiết.

Bộ tạo tín hiệu điều chế độ rộng xung 952 cũng có thể tạo ra tín hiệu

điều khiển Sb từ tỉ số tăng thế db bằng phương pháp điều chế đã biết.

Cấu hình của bộ tạo lệnh dòng điện 91 sẽ được mô tả. Bộ tạo lệnh dòng điện 91 có bộ ước lượng công suất ra (Pout) 911, bộ tạo giá trị hàm lượng giác 912, bộ điều khiển điện áp tụ điện 913, bộ cộng 914, bộ nhân 915, và bộ chia 916.

Bộ ước lượng công suất ra 911 tính giá trị ước lượng được $Pout^{\wedge}$ của công suất ra Pout dựa trên giá trị lệnh V_{inv}^* và dòng điện I_{inv} . Bộ ước lượng dòng điện DC 92, để thu được giá trị ước lượng được $idc^{\wedge}$ như đã mô tả trên đây, có thể nhận các tín hiệu vào của giá trị ước lượng được $Pout^{\wedge}$ thu được từ bộ ước lượng công suất ra 911 và giá trị lệnh V_{dc}^* để thu được giá trị ước lượng được $idc^{\wedge}$.

Bộ điều khiển điện áp tụ điện 913 thu thập độ lệch $V_c^* - V_c$ giữa điện áp tụ điện V_c và giá trị lệnh V_c^* của nó và thực hiện ít nhất là hoạt động điều chỉnh tỉ lệ đối với độ lệch $V_c^* - V_c$ này, sau đó xuất độ lệch $V_c^* - V_c$ này ra bộ cộng 914.

Bộ cộng 914 cộng đầu ra của bộ điều khiển điện áp tụ điện 913 vào giá trị ước lượng được $Pout^{\wedge}$. Đây là tiến trình để thiết đặt giá trị lệnh P_{in}^* của công suất vào một cách phù hợp bằng cách điều chỉnh giá trị ước lượng được $Pout^{\wedge}$ để trở nên lớn hơn/nhỏ hơn khi điện áp tụ điện V_c trở nên nhỏ hơn/lớn hơn giá trị lệnh V_c^* , nhờ đó giảm độ lệch nêu trên. Để ổn định độ lệch này, thì mong muốn là bộ điều khiển điện áp tụ điện 913 không chỉ sử dụng bản thân biện pháp điều chỉnh tỉ lệ mà cả biện pháp điều chỉnh tỉ lệ-tích phân hoặc điều chỉnh tỉ lệ-tích phân-vi phân.

Được giả định ở đây là trường hợp mà trong đó giá trị lệnh i_{rec}^* của dòng điện đã được chỉnh lưu i_{rec} lấy giá trị tuyệt đối của dạng sóng điều hoà. Điện áp đã được chỉnh lưu V_{rec} lấy giá trị tuyệt đối của dạng sóng điều hoà,

do đó, đầu ra của bộ cộng 914 được nhân với giá trị hàm lượng giác $2 \cdot \sin^2 \theta$, nhờ đó thu được giá trị lệnh Pin^* .

Bộ tạo giá trị hàm lượng giác 912 tạo ra giá trị hàm lượng giác $2 \cdot \sin^2 \theta$ dựa trên góc pha θ của điện áp nguồn cấp. Bộ nhân 915 nhân kết quả cộng của bộ cộng 914 với giá trị hàm lượng giác $2 \cdot \sin^2 \theta$ để thu được giá trị lệnh Pin^* .

Vì công suất vào Pin là tích của điện áp đã được chỉnh lưu V_{rec} với dòng điện đã được chỉnh lưu i_{rec} , nên thu được giá trị lệnh i_{rec}^* của dòng điện đã được chỉnh lưu i_{rec} bằng cách chia giá trị lệnh Pin^* cho điện áp đã được chỉnh lưu V_{rec} .

Góc pha θ được ước lượng từ, ví dụ, điện áp AC đo được V_{in} của bộ ước lượng pha nguồn cấp 96. Bộ ước lượng pha nguồn cấp 96 có thể được cấu thành từ, ví dụ, vòng khoá pha. Có thể thu được điện áp đã được chỉnh lưu V_{rec} , ví dụ, theo cách mà mạch trị tuyệt đối 97 tính giá trị tuyệt đối của điện áp AC đo được V_{in} . Cấu hình cụ thể của bộ ước lượng pha nguồn cấp 96 và mạch trị tuyệt đối 97 là các kỹ thuật đã biết, nên sẽ không được mô tả chi tiết ở đây.

Giá trị lệnh V_{dc}^* được thiết đặt bởi bộ tạo giá trị điều khiển điện áp ảo của đường liên kết DC 98 dựa trên giá trị lệnh V_{inv}^* theo biểu thức dưới đây. Lưu ý rằng giá trị lệnh V_{dc}^* là giá trị lớn nhất của điện áp V_{inv} (mà ở đây là trị trung bình trong một chu trình điều khiển chuyển mạch) của bộ nghịch lưu 6 như đã mô tả trên đây, do đó, việc đặt cho giá trị lệnh V_{dc}^* thấp hơn giá trị lệnh V_{inv}^* là không phù hợp. Nói cách khác, giá trị lệnh V_{dc}^* cần phải được tăng lên để làm tăng giá trị lớn nhất của giá trị lệnh V_{inv}^* . Ở bộ chuyển đổi công suất trực tiếp thông thường, thì giá trị lệnh V_{dc}^* là nhỏ hơn hoặc bằng $1/\sqrt{2}$ lần điện áp AC V_{in} .

Fig.5 là hình vẽ thể hiện lưu đồ các bước để tính tỉ số chỉnh lưu trong một chu trình chỉnh lưu dr, tỉ số điện áp bằng không dz, tỉ số phóng điện trong một chu trình phóng điện dc, và giá trị lệnh ib^* . Có thể nói rằng lưu đồ này thể hiện sự hoạt động của bộ chia tỉ số 93.

Bước S101 tương ứng với việc xác định xem sự hoạt động của bộ đổi điện AC trực tiếp này là tương ứng với trường hợp thứ nhất hay trường hợp thứ hai, với giả sử rằng sự hoạt động này không tương ứng với trường hợp thứ ba. Ở bước S101 giá trị lệnh V_{dc}^* của điện áp ảo của đường liên kết DC V_{dc} được xác định xem có nhỏ hơn hoặc bằng điện áp đã được chỉnh lưu V_{rec} hay không. Tiến trình tiến đến các bước S102 và S104 nếu xác định được là có, hoặc tiến đến các bước S103 và S105 nếu xác định được là không.

Các bước S102 và S104 là các tiến trình để xác định xem sự hoạt động của bộ đổi điện AC trực tiếp này là tương ứng với trường hợp thứ nhất hay trường hợp thứ ba. Ở bước S102, thu được biểu thức $dr_{max} = V_{dc}^*/V_{rec}$ dựa vào Biểu thức (4). Ở bước S104, giá trị lệnh irc^* được xác định xem có lớn hơn hoặc bằng giá trị $dr_{max} \cdot idc^{\wedge}$ hay không, dựa vào Biểu thức (7). Nếu kết quả xác định ở bước S104 là có, thì sự hoạt động của bộ đổi điện AC trực tiếp này là tương ứng với trường hợp thứ nhất, và tiến trình tiến đến các bước S106 và S109. Nếu kết quả xác định ở bước S104 là không, thì sự hoạt động của bộ đổi điện AC trực tiếp này là tương ứng với trường hợp thứ ba, và tiến trình tiến đến các bước S108 và S110.

Các bước S103 và S105 là các tiến trình để xác định xem sự hoạt động của bộ đổi điện AC trực tiếp này là tương ứng với trường hợp thứ hai hay trường hợp thứ ba. Ở bước S103, thu được biểu thức $dr_{max} = (V_{dc}^* - V_c)/(V_{rec} - V_c)$ dựa vào Biểu thức (5). Ở bước S105, giá trị lệnh irc^* được xác định xem có lớn hơn hoặc bằng giá trị $dr_{max} \cdot idc^{\wedge}$ hay không, dựa vào

Biểu thức (7) như ở bước S104. Nếu kết quả xác định ở bước S105 là có, thì sự hoạt động của bộ đổi điện AC trực tiếp này là tương ứng với trường hợp thứ hai, và tiến trình tiến đến các bước S107 và S109. Nếu kết quả xác định ở bước S105 là không, thì sự hoạt động của bộ đổi điện AC trực tiếp này là tương ứng với trường hợp thứ ba, và tiến trình tiến đến các bước S108 và S110.

Các bước S106, S107, và S108 là các bước thiết đặt các tỉ số lần lượt tương ứng với trường hợp thứ nhất, trường hợp thứ hai, và trường hợp thứ ba. Bước S109 là để thiết đặt giá trị lệnh ib^* theo trường hợp thứ nhất và trường hợp thứ hai, và bước S110 là để thiết đặt giá trị lệnh ib^* theo trường hợp thứ ba. Các nội dung thiết đặt này là như đã được mô tả trên đây.

Nếu $V_{dc} > V_{rec}$, thì bước S107 hoặc S108 được thực hiện theo kết quả xác định của bước S101. Khi bước S107 được thực hiện, thì tỉ số phóng điện trong một chu trình phóng điện dc lấy giá trị $(1 - dr)$. Trong trường hợp này, tỉ số chỉnh lưu trong một chu trình chỉnh lưu dr được biểu diễn bằng Biểu thức (5) và nhỏ hơn 1. Do đó, trong trường hợp này, tỉ số phóng điện trong một chu trình phóng điện dc là lớn hơn 0.

Khi bước S108 được thực hiện, thì tỉ số phóng điện trong một chu trình phóng điện dc lấy giá trị được biểu diễn bằng Biểu thức (10). Nếu $V_{dc} > V_{rec}$, thì tử số của vế phải của Biểu thức (10) là lớn hơn 0 mà không phụ thuộc vào giá trị của tỉ số chỉnh lưu trong một chu trình chỉnh lưu dr. Do đó, cũng trong trường hợp này, tỉ số phóng điện trong một chu trình phóng điện dc là lớn hơn 0.

Tức là, khi $V_{dc} > V_{rec}$, thì việc thiết đặt luôn được thực hiện sao cho $dc > 0$.

Bộ điều khiển 9 có thể được thực hiện bằng, ví dụ, vi máy tính và

thiết bị lưu trữ. Vi máy tính này thực hiện các bước tương ứng (nói cách khác là các quy trình) được mô tả trong một chương trình. Thiết bị lưu trữ này có thể là, ví dụ, một hoặc nhiều trong số các thiết bị lưu trữ khác nhau, chẳng hạn ROM (Read Only Memory - bộ nhớ chỉ đọc), RAM (Random Access Memory - bộ nhớ truy cập ngẫu nhiên), bộ nhớ bất biến có thể ghi lại được (chẳng hạn EPROM (Erasable Programmable ROM - ROM có thể lập trình và xoá được)), và đĩa cứng. Thiết bị lưu trữ này lưu giữ các thông tin, dữ liệu khác nhau, v.v., và lưu giữ chương trình để vi máy tính thực thi, và cung cấp vùng làm việc để thực thi chương trình này. Có thể thấy rằng vi máy tính nêu trên có chức năng như các phương tiện khác nhau tương ứng với các bước xử lý tương ứng được mô tả trong chương trình này hoặc thực hiện các chức năng khác nhau tương ứng với các bước tương ứng này. Ngoài ra, bộ điều khiển 9 không bị giới hạn như trên, và một số hoặc tất cả trong số các quy trình khác nhau (chẳng hạn thu thập các giá trị đo được tương ứng và thực hiện các bước từ S101 đến S110) mà để thực hiện bằng bộ điều khiển 9, hoặc các phần tử tương ứng hoặc các chức năng khác nhau của bộ điều khiển 9, là có thể được thực hiện bằng phần cứng.

Các ví dụ

Các ví dụ mô tả các tác dụng của việc sử dụng các phương pháp nêu trên sẽ được mô tả dưới đây.

Hai ví dụ về trường hợp mà trong đó giá trị lệnh V_{dc}^* lấy giá trị không đổi sẽ được mô tả trước, sau đó, ví dụ về giá trị mong muốn của giá trị lệnh V_{dc}^* sẽ được mô tả.

Ví dụ 1

Fig.6 và Fig.7 là các hình vẽ thể hiện các đồ thị dạng sóng của các cấu hình thu được bằng cách mô phỏng. Lưu ý rằng điện áp ảo của đường liên

kết DC V_{dc} được đặt bằng $1/\sqrt{2}$ (212 V) của giá trị cực đại (300 V) của điện áp đã được chỉnh lưu V_{rec} . Điện áp tụ điện V_c là cao hơn so với điện áp đã được chỉnh lưu V_{rec} và là không đổi (400 V) (điều này cũng áp dụng cho phần sau đây).

Tầng thứ nhất trên Fig.6 thể hiện các dạng sóng của điện áp tụ điện V_c , điện áp đã được chỉnh lưu V_{rec} , và điện áp ảo của đường liên kết DC V_{dc} (điều này được giả định là tuân theo một cách chính xác giá trị lệnh V_{dc}^* của nó: điều này cũng áp dụng cho phần sau đây).

Tầng thứ hai trên Fig.6 thể hiện các dạng sóng của dòng điện đã được chỉnh lưu i_{rec} (được giả định là tuân theo một cách chính xác giá trị lệnh i_{rec}^* của nó: điều này cũng áp dụng cho phần sau đây) và dòng điện DC i_{dc} (được giả định là được ước lượng chính xác bởi giá trị ước lượng được $i_{dc}^{\wedge}$: điều này cũng áp dụng cho phần sau đây). Dòng điện DC i_{dc} , mà được thiết đặt bằng giá trị không đổi, cùng với điện áp ảo của đường liên kết DC V_{dc} , mà lấy giá trị không đổi, làm cho công suất ra P_{out} không đổi.

Tầng thứ ba trên Fig.6 thể hiện các dạng sóng của dòng điện đã được chỉnh lưu i_{rec} , dòng điện i_{direct} (thu được bằng tích của tỉ số chỉnh lưu trong một chu trình chỉnh lưu d_r và giá trị ước lượng được $i_{dc}^{\wedge}$: điều này cũng áp dụng cho phần sau đây), và dòng điện i_b (được giả định là tuân theo một cách chính xác giá trị lệnh i_b^* : điều này cũng áp dụng cho phần sau đây).

Tầng thứ tư trên Fig.6 thể hiện các dạng sóng của tỉ số chỉnh lưu trong một chu trình chỉnh lưu d_r , tỉ số phóng điện trong một chu trình phóng điện d_c , và tỉ số điện áp bằng không d_z .

Tầng thứ năm trên Fig.6 thể hiện các dạng sóng của dòng điện DC i_{dc} , dòng điện i_{direct} , dòng điện i_c đi từ tụ điện 34 đến đường liên kết DC 7 (thu được bằng tích của tỉ số phóng điện trong một chu trình phóng điện d_c và

giá trị ước lượng được idc^* : điều này cũng áp dụng cho phần sau đây), và dòng điện pha không iz (thu được bằng tích của tỉ số điện áp bằng không dz và giá trị ước lượng được idc^* : điều này cũng áp dụng cho phần sau đây).

Tầng thứ nhất trên Fig.7 thể hiện các dạng sóng của công suất ra Pout cần được xuất ra từ bộ nghịch lưu 6 (được giả định là được ước lượng chính xác bởi giá trị ước lượng được $Pout^*$ của nó: điều này cũng áp dụng cho phần sau đây), điện năng Pdirect cần được xác định dựa trên điện áp đã được chỉnh lưu Vrec và dòng điện idirect, điện năng (công suất phóng điện) Pco cần được phóng điện từ tụ điện 34, và điện năng Pc cần được đưa vào/xuất ra từ tụ điện 34. Điện năng Pc lấy giá trị âm bởi vì nó làm giảm công suất ra Pout trong quá trình nạp điện.

Tầng thứ hai trên Fig.7 thể hiện các dạng sóng của công suất vào Pin (được giả định là tuân theo một cách chính xác giá trị lệnh Pin^* : điều này cũng áp dụng cho phần sau đây), điện năng Pdirect, điện năng (công suất nạp điện) Pci mà nhờ đó tụ điện 34 được nạp điện, và điện năng Pc.

Tầng thứ ba của Fig.7 là đồ thị thể hiện các điện năng Pc, Pci, và Pco liên quan đến tụ điện 34, mà được trích xuất từ các tầng thứ nhất và thứ hai trên Fig.7.

Tụ điện 34 được nạp điện chứ không phóng điện trong các khoảng thời gian "nạp điện" trên Fig.6 và Fig.7 ($Pci > 0$, $Pco = 0$). Cụ thể là, khoảng thời gian "nạp điện" là khoảng thời gian mà trong đó điện áp ảo của đường liên kết DC Vdc nhỏ hơn hoặc bằng điện áp đã được chỉnh lưu Vrec và $ic = 0$ (tức là, $dc = 0$), và các bước S106 và S109 trên Fig.5 được thực hiện.

Tụ điện 34 phóng điện chứ không được nạp điện trong khoảng thời gian "phóng điện" ($Pco > 0$, $Pci = 0$). Cụ thể là, khoảng thời gian "phóng điện" này là khoảng thời gian mà trong đó điện áp ảo của đường liên kết DC

Vdc lớn hơn điện áp đã được chỉnh lưu Vrec và $i_z > 0$ (tức là, $d_z > 0$), và các bước S108 và S110 trên Fig.5 được thực hiện.

Khoảng thời gian " nạp điện và phóng điện" là khoảng thời gian mà trong đó điện áp ảo của đường liên kết DC Vdc lớn hơn điện áp đã được chỉnh lưu Vrec và $i_z = 0$ (tức là, $d_z = 0$), và các bước S107 và S109 trên Fig.5 được thực hiện. Khoảng thời gian " nạp điện và phóng điện" này bao gồm khoảng thời gian mà trong đó điện năng Pci, mà nhờ đó tụ điện 34 được nạp điện, lớn hơn điện năng Pco cần được phóng điện từ tụ điện 34 (tức là, khoảng thời gian mà trong đó $P_c < 0$: kể với khoảng thời gian " nạp điện" và cách biệt khỏi khoảng thời gian "phóng điện") và khoảng thời gian mà trong đó điện năng Pco cần được phóng điện từ tụ điện 34 là lớn hơn điện năng Pci mà nhờ đó tụ điện 34 được nạp điện (tức là khoảng thời gian mà trong đó $P_c > 0$: kể với khoảng thời gian "phóng điện" và cách biệt khỏi khoảng thời gian " nạp điện").

Khoảng thời gian " nạp điện và phóng điện" được cung cấp và tụ điện 34 cũng được nạp điện trong khoảng thời gian này như đã mô tả trên đây, nên giá trị trung bình hoặc giá trị hiệu dụng của dòng điện i_b có thể được giảm nhiều hơn so với kỹ thuật thông thường mà trong đó tụ điện chỉ được nạp điện trong khoảng thời gian " nạp điện". Điều này góp phần làm giảm dòng điện định mức cần thiết cho cuộn cảm 32, kéo theo đó là giảm công suất cần thiết cho mạch boost chopper 3.

Lưu ý rằng trong trường hợp được thể hiện trên Fig.6 và Fig.7, điện áp ảo của đường liên kết DC Vdc được đặt bằng $1/\sqrt{2}$ lần giá trị cực đại của điện áp đã được chỉnh lưu Vrec. Do đó, trường hợp sau đây sẽ được mô tả: trong lúc dòng điện đã được chỉnh lưu irec có dạng sóng điều hoà, thì điện áp ảo của đường liên kết DC Vdc có thể được thiết đặt lớn hơn $1/\sqrt{2}$ lần giá trị cực đại của điện áp đã được chỉnh lưu Vrec.

Ví dụ 2

Fig.8 và Fig.9 là các đồ thị thể hiện dạng sóng của các cấu hình thu được bằng cách mô phỏng thông qua hoạt động điều khiển bằng phương pháp theo phương án này. Fig.8 là hình vẽ thể hiện các dạng sóng của các cấu hình tương ứng với Fig.6. Fig.9 là hình vẽ thể hiện các dạng sóng của các cấu hình tương ứng với Fig.7, ngoại trừ đồ thị ở tầng dưới cùng. Fig.8 và Fig.9 thể hiện trường hợp mà trong đó giá trị cực đại của điện áp đã được chỉnh lưu V_{rec} được đặt bằng 300 V như trên Fig.6 và Fig.7, điện áp ảo của đường liên kết DC V_{dc} được đặt cho bằng giá trị cực đại của điện áp đã được chỉnh lưu V_{rec} , và dạng sóng của dòng điện đã được chỉnh lưu i_{rec} là giá trị tuyệt đối của sóng điều hoà.

Khi điện áp ảo của đường liên kết DC V_{dc} bằng giá trị cực đại của điện áp đã được chỉnh lưu V_{rec} như đã mô tả trên đây, thì $d_c = 0$ chỉ đúng khi pha bằng 90° hoặc 270° . Do đó, Fig.8 và Fig.9 không thể hiện khoảng thời gian " nạp điện " nào.

Ngoài ra, khi điện áp ảo của đường liên kết DC V_{dc} nhỏ hơn điện áp tụ điện V_c , thì hoạt động điều khiển có thể được thực hiện để luôn làm cho điện áp ảo của đường liên kết DC V_{dc} lớn hơn điện áp đã được chỉnh lưu V_{rec} . Trong trường hợp này, $d_c > 0$ luôn đúng, và bước S106 không được thực hiện trong trường hợp nào như được thể hiện trên lưu đồ trên Fig.5. Hiển nhiên là do Biểu thức (1) đúng nên $d_r < 1$.

Các ví dụ 1 và 2 cho thấy rằng điện áp ảo của đường liên kết DC V_{dc} có thể được đặt cho lớn hơn hoặc bằng $1/\sqrt{2}$ lần giá trị cực đại của điện áp đã được chỉnh lưu V_{rec} .

Cụ thể là, Ví dụ 2 cho thấy rằng dạng sóng của dòng điện đã được chỉnh lưu i_{rec} có thể là giá trị tuyệt đối của sóng điều hoà. Điều này góp phần

ngăn chặn các sóng hài đường điện lưới.

Ví dụ 3

Như đã được mô tả trong Ví dụ 1, khi điện áp ảo của đường liên kết DC V_{dc} lớn hơn điện áp đã được chỉnh lưu V_{rec} , thì có khoảng thời gian " nạp điện và phóng điện" mà trong đó $dz = 0$. Điện áp V_{inv} xuất ra từ bộ nghịch lưu 6 trong khoảng thời gian này không phải là điện áp DC mà là điện áp AC. Do đó, khi điện áp ảo của đường liên kết DC V_{dc} lấy giá trị không đổi, thì bộ nghịch lưu 6 hoạt động với vector điện áp bằng không, để điện áp V_{inv} là AC nếu $dz = 0$.

Điều này có nghĩa là điện áp ảo của đường liên kết DC V_{dc} là quá lớn so với điện áp V_{inv} , và tụ điện 34 bị nạp điện và phóng điện một cách không cần thiết.

Phần sau đây sẽ mô tả điện áp ảo của đường liên kết DC V_{dc} để giảm bớt hoạt động nạp điện và phóng điện không cần thiết của tụ điện 34 và giảm công suất của mạch boost chopper 3.

Cả Fig.10 và Fig.11 đều thể hiện, ở tầng trên, các giá trị lệnh V_u^* , V_v^* , và V_w^* của ba pha dưới dạng giá trị lệnh V_{inv}^* của bộ nghịch lưu 6 và điện áp ảo của đường liên kết DC V_{dc} và thể hiện, ở tầng dưới, các điện áp giữa các đường dây V_{uv} , V_{vw} , và V_{wu} thu được nhờ việc bộ nghịch lưu 6 xuất ra điện áp V_{inv} dựa trên các giá trị lệnh V_u^* , V_v^* , và V_w^* . Trong số các giá trị lệnh V_u^* , V_v^* , và V_w^* này, thì điện áp pha nhỏ nhất (giá trị nhỏ nhất) của chúng là không. Trục ngang chung của Fig.10 và Fig.11 là pha của điện áp AC V_{in} , và được thể hiện ở đây là trường hợp mà trong đó chu kỳ của điện áp AC V_{in} là gấp đôi chu kỳ của các điện áp giữa các đường V_{uv} , V_{vw} , và V_{wu} .

Fig.10 là hình vẽ thể hiện trường hợp mà trong đó điện áp ảo của

đường liên kết DC Vdc lấy giá trị không đổi. Giá trị không đổi này là giá trị lớn nhất mà các giá trị lệnh V_u^* , V_v^* , và V_w^* có thể lấy so với điện áp pha nhỏ nhất của các giá trị lệnh trong số ba pha (dưới đây, giá trị này là giá trị V_2).

Có thể thấy rằng với pha là $(15 + 30 \cdot n)$ độ (n là số nguyên) và quanh đó, thì điện áp ảo của đường liên kết DC Vdc là lớn hơn các giá trị lệnh V_u^* , V_v^* , và V_w^* , do đó, là giá trị lớn hơn hoặc bằng điện áp cần thiết cho các điện áp giữa các đường Vuv, Vvw, và Vwu. Trong trường hợp này, ngay cả khi $dz = 0$, thì bộ nghịch lưu 6 vẫn sử dụng vectơ điện áp bằng không để xuất ra điện áp thấp hơn điện áp ảo của đường liên kết DC Vdc.

Tức là, tại pha $(15 + 30 \cdot n)$ độ (n là số nguyên) và quanh đó, thì điện áp ảo của đường liên kết DC Vdc được đặt cao một cách không cần thiết xét về mặt hoạt động của bộ nghịch lưu 6. Điều này dẫn đến hoạt động phóng điện không cần thiết để thu được điện áp ảo của đường liên kết DC Vdc cao một cách không cần thiết.

Khi giá trị lệnh V_{dc}^* của điện áp ảo của đường liên kết DC Vdc được thiết đặt mà không bị tăng lên một cách không cần thiết so với các giá trị lệnh V_u^* , V_v^* , và V_w^* , thì hoạt động phóng điện không cần thiết của tụ điện 34 được giảm bớt, và theo đó, hoạt động nạp điện không cần thiết của tụ điện 34 được giảm bớt.

Điều này sẽ được mô tả dựa vào lưu đồ trên Fig.5. Do sự cải thiện trong trường hợp $dz = 0$ được tính đến ở đây, nên bước S103, mà dẫn đến bước S107 để thiết đặt $dz = 0$, được tính đến. Bình thường thì $V_c > V_{rec}$ và $V_c > V_{dc}^*$, do đó, dr_max trở nên càng lớn khi giá trị lệnh V_{dc}^* càng nhỏ. Khi giá trị lệnh V_{dc}^* càng nhỏ thì tỉ số chỉnh lưu trong một chu trình chỉnh lưu dr được thiết đặt ở bước S107 càng lớn và tỉ số phóng điện trong một chu

trình phóng điện dc càng nhỏ. Do điện áp tụ điện V_c có thể được coi là không đổi, nên tỉ số phóng điện trong một chu trình phóng điện càng nhỏ thì có nghĩa là dòng điện i_c càng nhỏ.

Tiếp theo, bước S109 được xử lý sau bước S107 cũng sẽ được tính đến. Như đã mô tả trên đây, tỉ số chỉnh lưu trong một chu trình chỉnh lưu dr trở nên càng lớn khi giá trị lệnh V_{dc}^* càng nhỏ. Công suất ra P_{out} được làm không đổi, và theo đó, sự xung động của giá trị lệnh V_{dc}^* làm cho dòng điện DC i_{dc} xung động. Cụ thể là, dòng điện DC i_{dc} trở nên càng lớn khi giá trị lệnh V_{dc}^* càng nhỏ. Do đó, cả tỉ số chỉnh lưu trong một chu trình chỉnh lưu dr lẫn dòng điện DC i_{dc} đều càng lớn khi giá trị lệnh V_{dc}^* càng nhỏ, và dòng điện đã được chỉnh lưu i_{rec} không phụ thuộc vào giá trị lệnh V_{dc}^* dưới dạng sóng điều hoà, do đó, dòng điện i_b là nhỏ.

Sự giảm đối với các dòng điện i_b và i_c góp phần làm giảm các công suất cần thiết cho cuộn cảm 32 và tụ điện 34, nhờ đó làm giảm kích thước cuộn cảm 32 và tụ điện 34, giảm chi phí, và cải thiện hiệu quả do giá trị toả nhiệt được giảm, và còn góp phần làm giảm công suất cần thiết cho mạch boost chopper 3.

Cụ thể là, giá trị lệnh V_{dc}^* có thể là giá trị lệnh lớn nhất trong số các giá trị lệnh V_u^* , V_v^* , và V_w^* so với pha nhỏ nhất. Điều này là vì, trong lúc bộ nghịch lưu 6 không thể xuất ra điện áp lớn hơn điện áp ảo của đường liên kết DC V_{dc} , thì sẽ là đủ nếu điện áp ảo của đường liên kết DC V_{dc} là giá trị lệnh lớn nhất trong số các giá trị lệnh V_u^* , V_v^* , và V_w^* so với pha nhỏ nhất.

Tức là, giá trị lệnh V_{dc}^* có thể có $V_1 = \max(V_u^*, V_v^*, V_w^*) - \min(V_u^*, V_v^*, V_w^*)$, trong đó kí hiệu " $\max()$ " biểu thị phần tử lớn nhất trong số các phần tử trong ngoặc, và kí hiệu " $\min()$ " biểu thị phần tử nhỏ nhất trong số các phần tử trong ngoặc.

Trong điều kiện điều khiển bình thường, thì các điện áp pha V_u , V_v , và V_w xuất ra từ bộ nghịch lưu 6 lần lượt khớp với các giá trị lệnh V_u^* , V_v^* , và V_w^* , do đó, giá trị V_1 có thể thu được dưới dạng $V_1 = \max(V_u, V_v, V_w) - \min(V_u, V_v, V_w)$. Giá trị này có thể thu được dưới dạng $V_1 = \max(|V_{uv}|, |V_{vw}|, |V_{wu}|)$ nhờ sử dụng các điện áp giữa các đường V_{uv} , V_{vw} , và V_{wu} .

Theo cách tương tự, có thể thu được giá trị V_2 dưới dạng giá trị lớn nhất mà các điện áp pha V_u , V_v , và V_w , được xuất ra từ bộ nghịch lưu 6, có thể lấy, so với pha nhỏ nhất trong số chúng. Điều này có nghĩa là có thể thu được giá trị V_2 dưới dạng giá trị lớn nhất mà các giá trị tuyệt đối $|V_{uv}|$, $|V_{vw}|$, và $|V_{wu}|$ tương ứng của các điện áp giữa các đường V_{uv} , V_{vw} , và V_{wu} có thể lấy.

Fig.11 là hình vẽ thể hiện trường hợp mà trong đó giá trị lệnh V_{dc}^* lấy giá trị V_1 . Cũng trong trường hợp này, các giá trị lệnh V_u^* , V_v^* , và V_w^* có thể lấy các giá trị giống như các giá trị trên Fig.10, do đó, các điện áp giữa các đường V_{uv} , V_{vw} , và V_{wu} cũng không khác nhau giữa Fig.10 và Fig.11.

Tất nhiên là giá trị lệnh V_{dc}^* có thể lấy giá trị lớn hơn giá trị V_1 . Trong trường hợp được thể hiện trên Fig.10, giá trị lệnh V_{dc}^* lấy giá trị V_2 lớn hơn giá trị V_1 , do đó, là đủ nếu $V_1 \leq V_{dc}^* \leq V_2$.

Chính xác hơn, mong muốn rằng $V_{dc}^* = V_2$ tại pha (như được thể hiện trên Fig.10 và Fig.11, là $(30 \cdot n)$ độ) mà tại đó các giá trị lệnh V_u^* , V_v^* , và V_w^* là lớn nhất so với pha nhỏ nhất, và rằng $V_1 \leq V_{dc}^* < V_2$ tại các pha còn lại.

Giá trị lệnh V_{dc}^* có thể được thiết đặt như đã mô tả trên đây ở bộ tạo giá trị điều khiển điện áp ảo của đường liên kết DC 98 được thể hiện trên Fig.4.

Fig.12 thể hiện các dạng sóng của các cầu hình tương ứng với Fig.8

trong Ví dụ 3. Fig.13 thể hiện các cấu hình tương ứng với Fig.9 và các dạng sóng của các điện áp giữa các đường. Để cho các hình vẽ được ngắn gọn, thì các chu kì của các điện áp giữa các đường Vuv, Vvw, và Vwu được đặt bằng nửa của chu kì của điện áp AC Vin, và các biên độ của các điện áp giữa các đường Vuv, Vvw, và Vwu được đặt bằng biên độ của điện áp AC Vin.

Có thể thấy rằng trong khi dòng điện DC i_{dc} biến động một cách tương ứng với sự biến thiên của giá trị lệnh V_{dc}^* , thì dạng sóng của dòng điện đã được chỉnh lưu i_{rec} có thể lấy giá trị tuyệt đối của sóng điều hoà. Như đã được mô tả dựa vào Fig.5, các dòng điện i_b và i_c cũng giảm tại các pha mà tại đó giá trị lệnh V_{dc}^* giảm.

Fig.14 là hình vẽ thể hiện đồ thị mà trong đó dòng điện i_b được so sánh giữa các Ví dụ 2 và 3. Dòng điện i_b trong Ví dụ 2 được biểu thị bằng dòng điện i_{b1} , và dòng điện i_b trong Ví dụ 3 được biểu thị bằng dòng điện i_{b2} . Cần hiểu rằng dòng điện i_{b2} luôn nhỏ hơn hoặc bằng dòng điện i_{b1} và giá trị hiệu dụng và giá trị trung bình của dòng điện i_{b2} là nhỏ hơn giá trị hiệu dụng và giá trị trung bình của dòng điện i_{b1} .

Fig.15 là hình vẽ thể hiện đồ thị mà trong đó dòng điện i_c được so sánh giữa các Ví dụ 2 và 3. Dòng điện i_c trong Ví dụ 2 được biểu thị bằng dòng điện i_{c1} , và dòng điện i_c trong Ví dụ 3 được biểu thị bằng dòng điện i_{c2} . Cần hiểu rằng dòng điện i_{c2} luôn nhỏ hơn hoặc bằng dòng điện i_{c1} và giá trị hiệu dụng và giá trị trung bình của dòng điện i_{c2} là nhỏ hơn giá trị hiệu dụng và giá trị trung bình của dòng điện i_{c1} .

Có thể thấy rằng cả dòng điện i_{b2} lẫn i_{c2} đều giảm tại pha $(15 + 30 \cdot n)$ độ mà tại đó giá trị lệnh V_{dc}^* giảm, và quanh đó.

Tiếp theo, sự hoạt động của bộ nghịch lưu 6 trong khoảng thời gian mà trong đó $dz = 0$ sẽ được mô tả.

Fig.16 và Fig.17 là các đồ thị thể hiện sóng mang CY và sóng tín hiệu để so sánh với sóng mang CY, sự hoạt động của chuyển mạch Gc, dòng điện DC idc và giá trị tức thời Vlink giữa các điện áp đường liên kết DC, công suất ra Pout, và các trạng thái chuyển mạch của các pha tương ứng mà sẽ được mô tả dưới đây. Ở đây, giá trị nhỏ nhất của sóng mang CY là 0, và giá trị lớn nhất của sóng mang CY là 1. Các giá trị du^* , dv^* , và dw^* được sử dụng để tạo ra sóng tín hiệu và được thiết đặt dựa trên các giá trị lệnh Vu^* , Vv^* , và Vw^* của bộ nghịch lưu 6 bằng kỹ thuật đã biết. Cụ thể là, $du^* = Vu^*/V_{dc}^*$, $dv^* = Vv^*/V_{dc}^*$, và $dw^* = Vw^*/V_{dc}^*$.

Cả Fig.16 và Fig.17 đều thể hiện sự hoạt động trong các vùng mà trong đó điện áp ra pha U của bộ nghịch lưu 6 là pha nhỏ nhất, điện áp ra pha W từ bộ nghịch lưu 6 là pha lớn nhất, $Vu^* < Vv^* < Vw^*$ đúng, và không có giá trị lệnh nào trong số các giá trị lệnh Vv^* và Vw^* là tới đỉnh (các vùng lớn hơn hoặc bằng 135 độ và nhỏ hơn 150 độ, lớn hơn 150 độ và nhỏ hơn hoặc bằng 165 độ, lớn hơn hoặc bằng 315 độ và nhỏ hơn 330, và lớn hơn 330 độ và nhỏ hơn hoặc bằng 345 độ, xét về mặt các pha: xem Fig.10). Trong trường hợp này, $Vu^* = 0$, và $dz = 0$ (vẫn xem Fig.12).

Khoảng thời gian t_c là khoảng thời gian mà trong đó chuyển mạch Gc thông. Do đó, trong khoảng thời gian t_c , tụ điện 34 phóng điện, giá trị tức thời Vlink là điện áp tụ điện V_c , và điện năng P_{co} tạo ra công suất ra Pout. Khoảng thời gian t_r là khoảng thời gian mà trong đó chuyển mạch Gc ngắt. Do đó, trong khoảng thời gian t_r , giá trị tức thời Vlink tạo ra điện áp đã được chỉnh lưu V_{rec} , và điện năng P_{direct} là công suất ra Pout.

Tín hiệu điều khiển Sg được xác định qua phép so sánh giữa sóng mang CY và sóng tín hiệu, do đó, hoạt động chuyển mạch của bộ nghịch lưu 6 được xác định. Cụ thể là, ví dụ, bộ nghịch lưu 6 là bộ nghịch lưu nguồn điện

áp ba pha và có đường (chân) dẫn dòng điện trên mỗi pha. Mỗi chân đều có mỗi nối nối tiếp giữa nhánh trên và nhánh dưới, và các chuyển mạch được dùng làm nhánh trên và nhánh dưới này để chuyển dẫn điện (xem Fig.1).

Cụ thể hơn, ở chân pha U, thì nhánh trên sẽ dẫn điện và nhánh dưới không dẫn điện khi sóng mang CY nhỏ hơn hoặc bằng sóng tín hiệu $dr \cdot du^*$ hoặc lớn hơn hoặc bằng sóng tín hiệu $dr + dc \cdot (1 - du^*)$. Trong trường hợp còn lại thì nhánh dưới dẫn điện và nhánh trên không dẫn điện. Điều này cũng áp dụng cho chân pha V và chân pha W.

Tín hiệu điều khiển S_g , mà xác định tình trạng dẫn điện/không dẫn điện, là được tạo ra ở bộ tạo tín hiệu điều chế độ rộng xung 94. Sóng mang CY được tạo ra, ví dụ, ở bộ tạo tín hiệu điều chế độ rộng xung 94.

Ba hàng dưới cùng của mỗi trong số Fig.16 và Fig.17 biểu thị các trạng thái chuyển mạch ở pha U, pha V, và pha W của bộ nghịch lưu 6. Trong ba đường này, kí hiệu "H" biểu thị trạng thái mà trong đó nhánh trên dẫn điện và nhánh dưới không dẫn điện, và kí hiệu "L" biểu thị trạng thái mà trong đó nhánh dưới dẫn điện và nhánh trên không dẫn điện.

Trong vùng của các pha được mô tả trên đây, $V_u^* = 0$ và sóng tín hiệu $dr \cdot du^* = 0$, $dr + dc \cdot (1 - du^*) = 1$ ($\because dz = 0$), do đó, trường hợp mà trong đó nhánh dưới được giữ cho dẫn điện là được thể hiện đối với pha U. Tức là, hoạt động chuyển mạch không diễn ra tại chân pha U trong vùng này.

Trong trường hợp này, khi $V_{dc}^* > V_w^*$ như được thể hiện trên Fig.10, thì như được thể hiện trên Fig.16, sóng tín hiệu có mối quan hệ $dr + dc \cdot (1 - dw^*) < dr < dr \cdot dw^*$, trong đó việc $dz = 0$ được tính đến. Điều này làm xuất hiện vùng t_0 với độ rộng tương ứng với hiệu số $(1 - dw^*)$ giữa các giá trị lệnh $dr + dc \cdot (1 - dw^*)$ và $dr \cdot dw^*$. Vùng t_0 là khoảng thời gian mà trong đó tuy $dz = 0$ nhưng bộ nghịch lưu 6 vẫn sử dụng vectơ điện áp bằng không.

Trong vùng t_0 , bộ nghịch lưu 6 sử dụng vector điện áp bằng không, nên dòng điện DC i_{dc} bằng 0 và giá trị tức thời của công suất ra P_{out} cũng bằng 0. Tuy nhiên, vùng t_0 bao gồm khoảng thời gian mà trong đó chuyển mạch Gc dẫn điện và giá trị tức thời V_{link} tăng lên, và hoạt động phóng điện của tụ điện 34 trong khoảng thời gian này là hoạt động phóng điện không cần thiết xét về mặt hoạt động của bộ nghịch lưu 6.

Khi các giá trị lệnh bằng nhau giữa trường hợp trên Fig.16 và trường hợp trên Fig.17, thì khoảng thời gian mà trong đó giá trị tức thời V_{link} lấy điện áp tụ điện V_c được rút ngắn bằng cách đặt $V_{dc}^* = V_w^*$ như được thể hiện trên Fig.11. Tức là, khoảng thời gian t_c được rút ngắn. Đây là kết quả của việc giảm tỉ số phóng điện trong một chu trình phóng điện dc đã mô tả trên đây.

Khi đặt $V_{dc}^* = V_w^*$ thì nhánh trên luôn dẫn điện ở chân pha W trong vùng của pha đã mô tả trên đây. Tức là không cần hoạt động chuyển mạch nào ở chân pha W, tức là, không chỉ hoạt động chuyển mạch dựa trên giá trị lệnh nhỏ nhất (ở đây là giá trị lệnh V_u^*) trong số các giá trị lệnh nêu trên là không cần thiết, mà cả hoạt động chuyển mạch dựa trên giá trị lệnh lớn nhất (ở đây là giá trị lệnh V_w^*) trong số các giá trị lệnh này cũng không cần thiết. Do đó, khác với Fig.16, không có vùng t_0 nào, như được thể hiện trên Fig.17.

Do $dz = 0$, nên khoảng thời gian t_c ngắn hơn làm cho khoảng thời gian t_r dài hơn, công suất ra P_{out} (tức là điện năng P_{direct}) lớn hơn trong khoảng thời gian t_r , và công suất ra P_{out} (tức là điện năng P_{co}) nhỏ hơn trong khoảng thời gian t_c . Tuy nhiên, trị trung bình của công suất ra P_{out} có thể được duy trì ngay cả khi giá trị lệnh V_{dc}^* bị giảm.

Tác dụng của việc giảm khoảng thời gian t_c đối với khoảng thời gian

tr đã được giảm là thu được bằng cách giảm thời lượng của vùng t_0 khi có vùng t_0 này. Do đó, đạt được tác dụng này nếu $V_{dc}^* = V_1$ (V_w^* trong ví dụ nêu trên) không luôn đúng.

Thông qua việc thiết đặt cho giá trị lệnh V_{dc}^* lớn hơn hoặc bằng giá trị V_1 và nhỏ hơn hoặc bằng giá trị V_2 , thì tỉ số phóng điện trong một chu trình phóng điện dc có thể được giảm, các dòng điện i_c và i_b có thể được giảm, và các công suất cần thiết cho mạch boost chopper và tụ điện 34 và cuộn cảm 32, mà là các thành phần của mạch boost chopper này, có thể được giảm trong khi điện áp ra từ bộ đổi điện AC trực tiếp nêu trên được tăng lên nhiều hơn so với trường hợp thông thường. Điện áp ảo của đường liên kết DC V_{dc} lấy giá trị lệnh V_{dc}^* trong quá trình điều khiển bình thường, do đó, có thể đạt được tác dụng nêu trên khi điện áp ảo của đường liên kết DC V_{dc} lớn hơn hoặc bằng giá trị V_1 và nhỏ hơn hoặc bằng giá trị V_2 .

Cụ thể là, việc thiết đặt cho giá trị lệnh V_{dc}^* bằng giá trị V_1 sẽ loại bỏ nhu cầu về các hoạt động chuyển mạch của hai pha giữa các chân trong số ba pha của bộ nghịch lưu 6. Điều này được mong muốn không chỉ bởi vì việc loại bỏ nhu cầu tạo ra tín hiệu điều khiển S_g cho gần như hai pha, mà còn vì sự tổn hao chuyển mạch của bộ nghịch lưu 6 được giảm bớt.

Tất nhiên, cho dù nếu giá trị lệnh V_{dc}^* không phải lúc nào cũng được thiết đặt bằng giá trị V_1 , thì sự tổn hao chuyển mạch của bộ nghịch lưu 6 vẫn được giảm trong khoảng thời gian mà trong đó giá trị lệnh V_{dc}^* được thiết đặt bằng giá trị V_1 . Nói cách khác, sự xuất hiện của khoảng thời gian mà trong đó giá trị lệnh V_{dc}^* được thiết đặt bằng giá trị V_1 góp phần làm giảm sự tổn hao chuyển mạch của bộ nghịch lưu 6.

Điện áp ảo của đường liên kết DC V_{dc} lấy giá trị lệnh V_{dc}^* trong quá trình điều khiển bình thường. Do đó, sự hiện diện của khoảng thời gian

mà trong đó điện áp ảo của đường liên kết DC Vdc lấy giá trị V1 sẽ làm giảm sự tổn hao chuyển mạch của bộ nghịch lưu 6.

Mặc dù sáng chế đã được thể hiện và mô tả chi tiết, nhưng phần mô tả trên đây chỉ nhằm mục đích minh họa chứ không nhằm mục đích giới hạn. Do đó, cần hiểu rằng có nhiều phương án cải biến và biến thể có thể được tạo ra mà không nằm ngoài phạm vi của sáng chế.

YÊU CẦU BẢO HỘ

1. Bộ đổi điện AC trực tiếp bao gồm:

đường liên kết DC có

đường cấp nguồn thứ nhất, và

đường cấp nguồn thứ hai được cấp điện thế thấp hơn điện thế của đường cấp nguồn thứ nhất;

mạch chỉnh lưu thứ nhất có

các cực vào để nhận đầu vào của điện áp AC, và

cấp cực ra, mỗi trong số đó đều được nối với đường liên kết DC;

bộ nghịch lưu để chuyển đổi điện áp cấp vào đường liên kết DC thành điện áp AC đa pha khác;

mạch boost chopper có tụ điện ở tầng ra của nó; và

chuyển mạch để chuyển qua lại giữa trạng thái phóng điện và không phóng điện từ tụ điện vào đường liên kết DC,

trong đó:

trong mạch boost chopper nêu trên, tụ điện được nạp điện ít nhất là trong khoảng thời gian thứ nhất mà là một phần của khoảng thời gian mà trong đó tỉ số phóng điện trong một chu trình phóng điện là lớn hơn 0, tỉ số phóng điện trong một chu trình phóng điện này là tỉ số thời gian mà tại đó chuyển mạch này dẫn điện,

điện áp ảo của đường liên kết DC là lớn hơn hoặc bằng giá trị thứ nhất và nhỏ hơn hoặc bằng giá trị thứ hai, điện áp ảo của đường liên kết DC này được biểu diễn dưới dạng tổng giữa tích của tỉ số phóng điện trong một chu trình phóng điện và điện áp giữa hai đầu của tụ điện với tích của tỉ số

chỉnh lưu trong một chu trình chỉnh lưu và điện áp đã được chỉnh lưu của điện áp AC,

tỉ số chỉnh lưu trong một chu trình chỉnh lưu nêu trên lấy giá trị thu được bằng cách lấy 1 trừ đi tổng giữa tỉ số phóng điện trong một chu trình phóng điện với tỉ số điện áp bằng không,

tỉ số điện áp bằng không nêu trên là tỉ số thời gian mà tại đó bộ nghịch lưu sử dụng vector điện áp bằng không mà không phụ thuộc vào độ lớn của điện áp ra từ bộ nghịch lưu,

giá trị thứ nhất nêu trên là giá trị lớn nhất trong số các giá trị tuyệt đối của các điện áp giữa các đường tương ứng của điện áp AC đa pha, và

giá trị thứ hai nêu trên là giá trị lớn nhất mà các giá trị tuyệt đối nêu trên có thể lấy, và

điện áp đã chỉnh lưu được tác dụng vào phía đầu vào của mạch boost chopper, hoặc cặp cực ra của mạch chỉnh lưu thứ nhất được nối với phía đầu vào của mạch boost chopper nêu trên.

2. Bộ đổi điện AC trực tiếp theo điểm 1, trong đó tụ điện được nạp điện trong mạch boost chopper trong khoảng thời gian thứ nhất và một phần hoặc toàn bộ khoảng thời gian mà trong đó tỉ số phóng điện trong một chu trình phóng điện bằng 0.

3. Bộ đổi điện AC trực tiếp theo điểm 1, trong đó:

tụ điện được nạp điện với công suất nạp điện và phóng điện với công suất phóng điện trong khoảng thời gian thứ nhất, và

khoảng thời gian thứ nhất này có khoảng thời gian mà trong đó công suất nạp điện lớn hơn công suất phóng điện, và khoảng thời gian mà trong đó

công suất phóng điện lớn hơn công suất nạp điện.

4. Bộ đổi điện AC trực tiếp theo điểm 1, trong đó có tồn tại khoảng thời gian mà trong đó điện áp ảo của đường liên kết DC lấy giá trị thứ nhất nêu trên.

5. Bộ đổi điện AC trực tiếp theo điểm 1, trong đó tỉ số phóng điện trong một chu trình phóng điện, mà tại đó tỉ số điện áp bằng không là nhỏ nhất, được thiết đặt dựa trên giá trị lệnh của dòng điện đã được chỉnh lưu mà là tổng của dòng điện đi trong mạch boost chopper và dòng điện đi từ mạch chỉnh lưu thứ nhất đến bộ nghịch lưu, giá trị lệnh của điện áp ảo của đường liên kết DC, điện áp giữa hai đầu của tụ điện, điện áp đã được chỉnh lưu, và dòng điện vào bộ nghịch lưu.

6. Bộ đổi điện AC trực tiếp theo điểm 5, trong đó:

khi điện áp ảo của đường liên kết DC lớn hơn điện áp đã được chỉnh lưu và giá trị lệnh của dòng điện đã được chỉnh lưu lớn hơn hoặc bằng tích của giá trị định trước và dòng điện vào bộ nghịch lưu, thì tỉ số chỉnh lưu trong một chu trình chỉnh lưu lấy giá trị định trước này, và tỉ số phóng điện trong một chu trình phóng điện lấy giá trị thu được bằng cách lấy 1 trừ đi giá trị định trước này, và

giá trị định trước nêu trên là giá trị thu được bằng cách chia giá trị thu được bằng cách lấy giá trị lệnh của điện áp ảo của đường liên kết DC trừ đi điện áp giữa hai đầu của tụ điện cho giá trị thu được bằng cách lấy điện áp đã được chỉnh lưu trừ đi điện áp giữa hai đầu này.

7. Bộ đổi điện AC trực tiếp theo điểm 1, trong đó bộ đổi điện này còn bao

gồm:

mạch chỉnh lưu thứ hai để đưa điện áp đã được chỉnh lưu vào mạch boost chopper.

8. Bộ đổi điện AC trực tiếp theo điểm 1, trong đó cặp cực ra của mạch chỉnh lưu thứ nhất được nối với phía đầu vào của mạch boost chopper.

9. Bộ đổi điện AC trực tiếp theo điểm 1, trong đó tỉ số phóng điện trong một chu trình phóng điện là luôn dương.

10. Bộ đổi điện AC trực tiếp theo điểm 1, trong đó bộ đổi điện này còn bao gồm:

điôt được mắc song song với chuyển mạch nêu trên, chiều thuận của điôt này là chiều mà trong đó tụ điện được nạp điện từ đường liên kết DC.

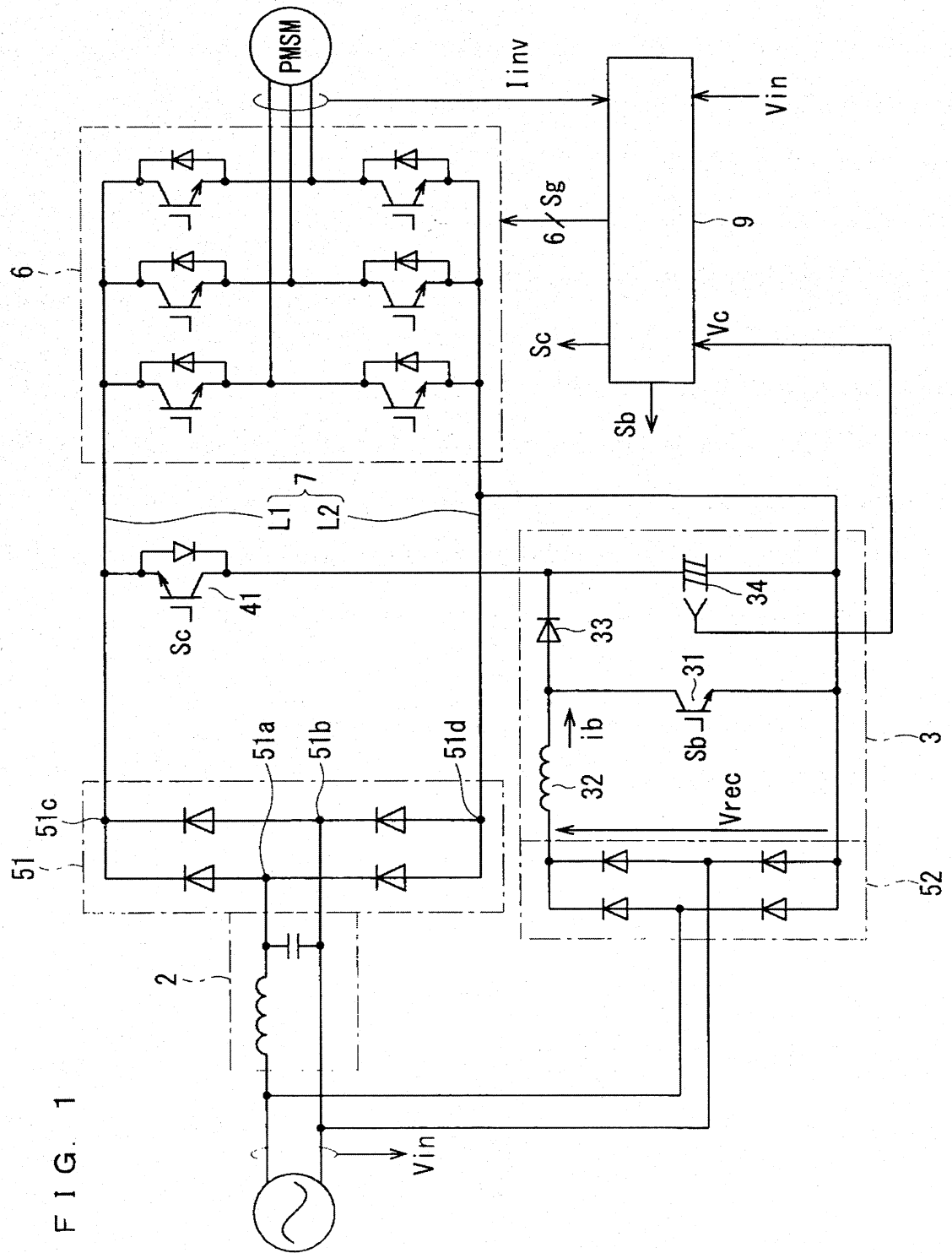


FIG. 2

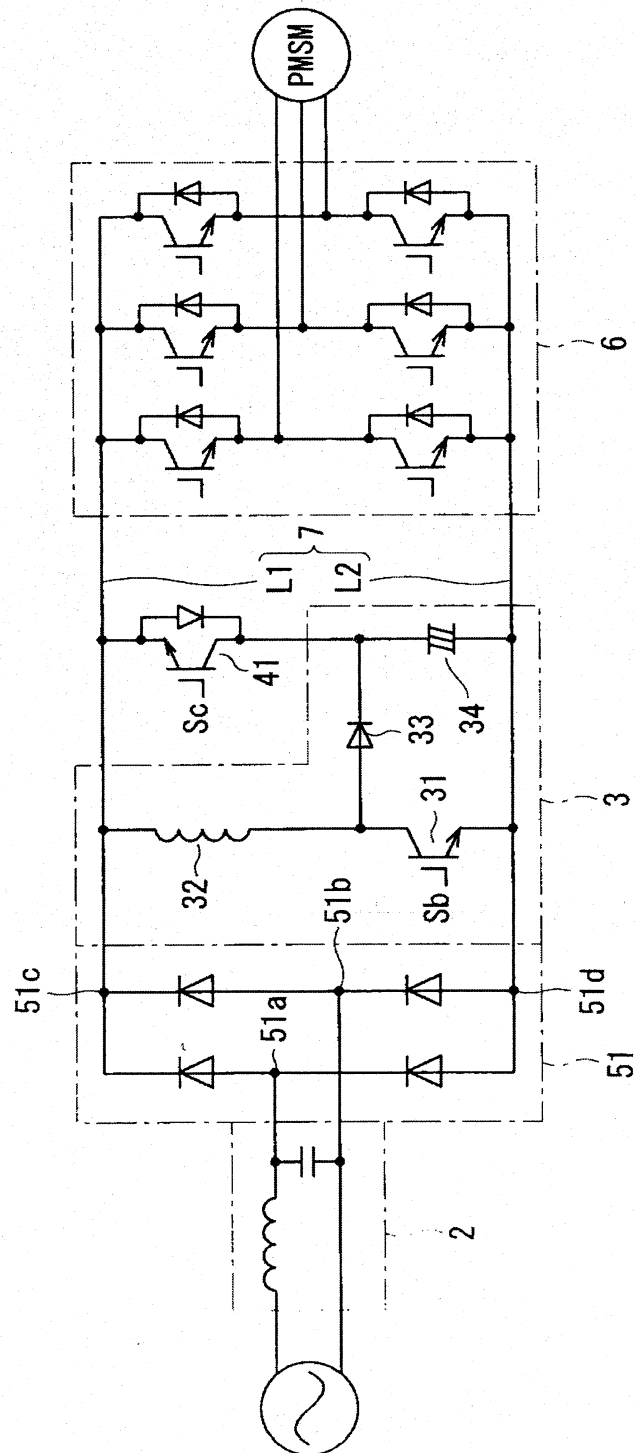


FIG. 3

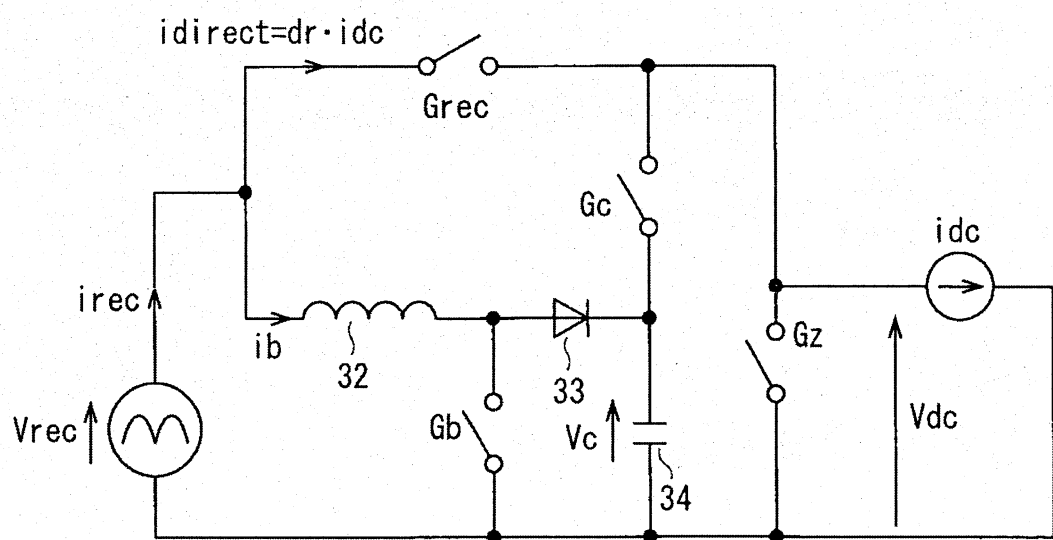


FIG. 4

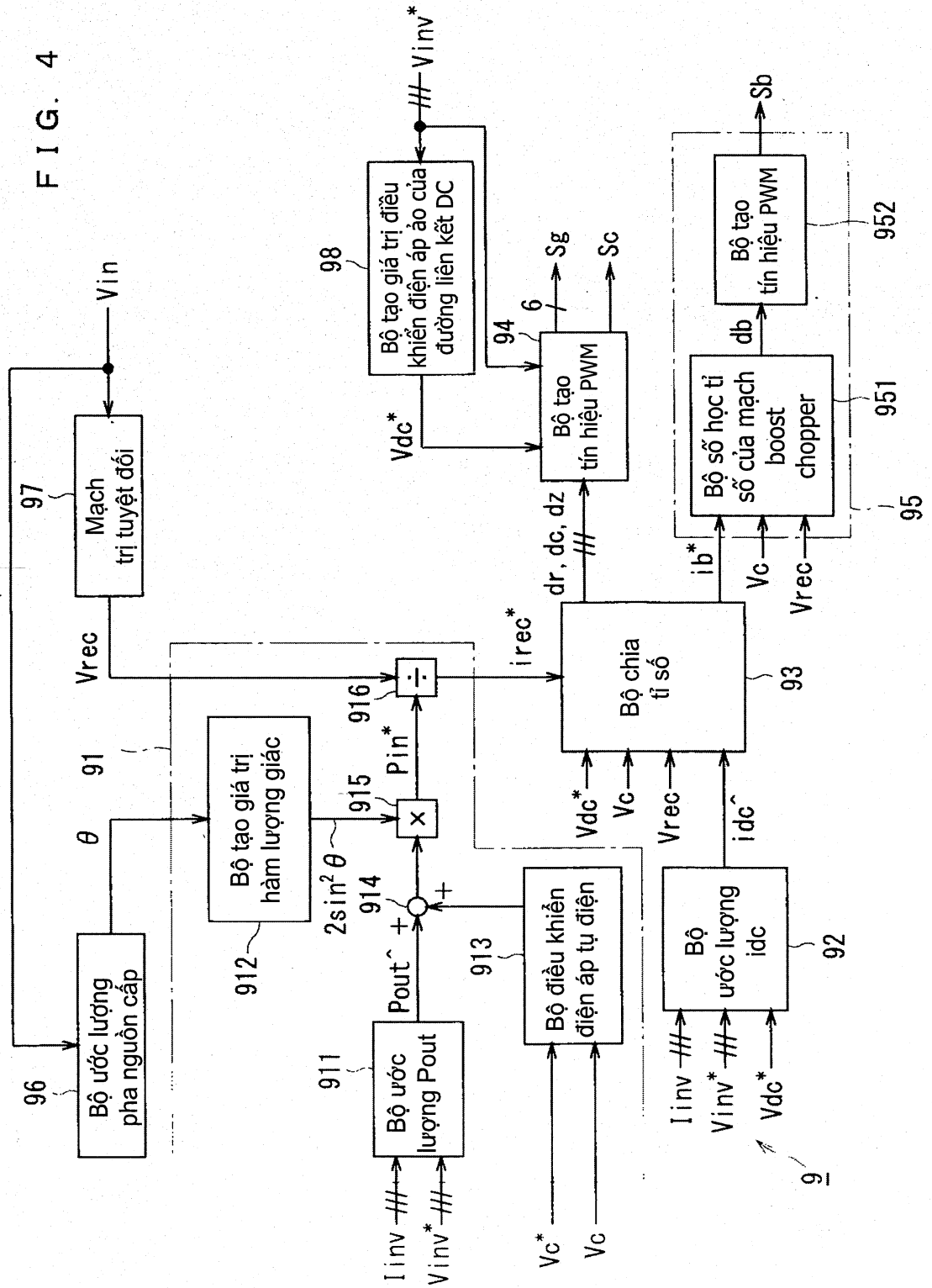


FIG. 5

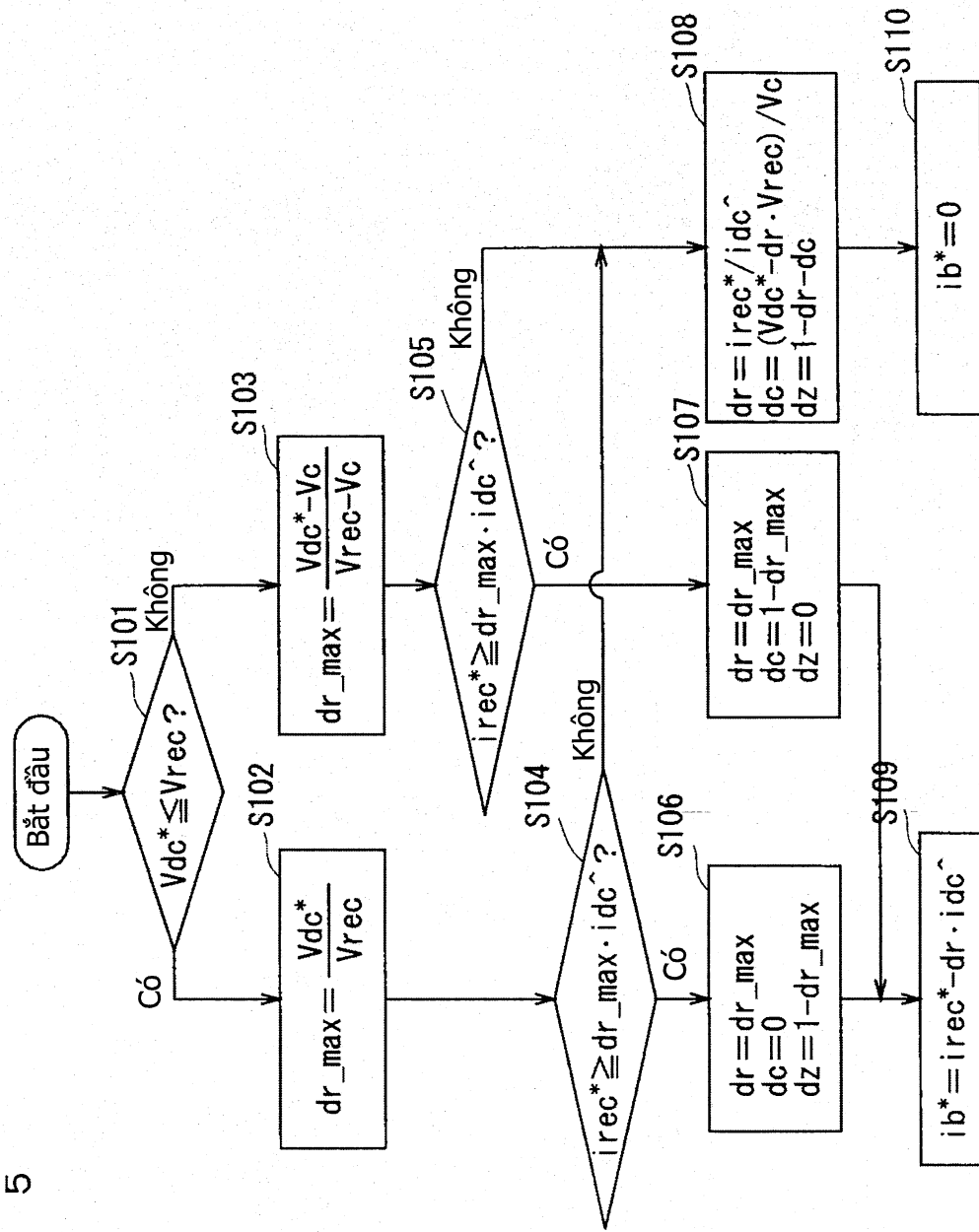


FIG. 6

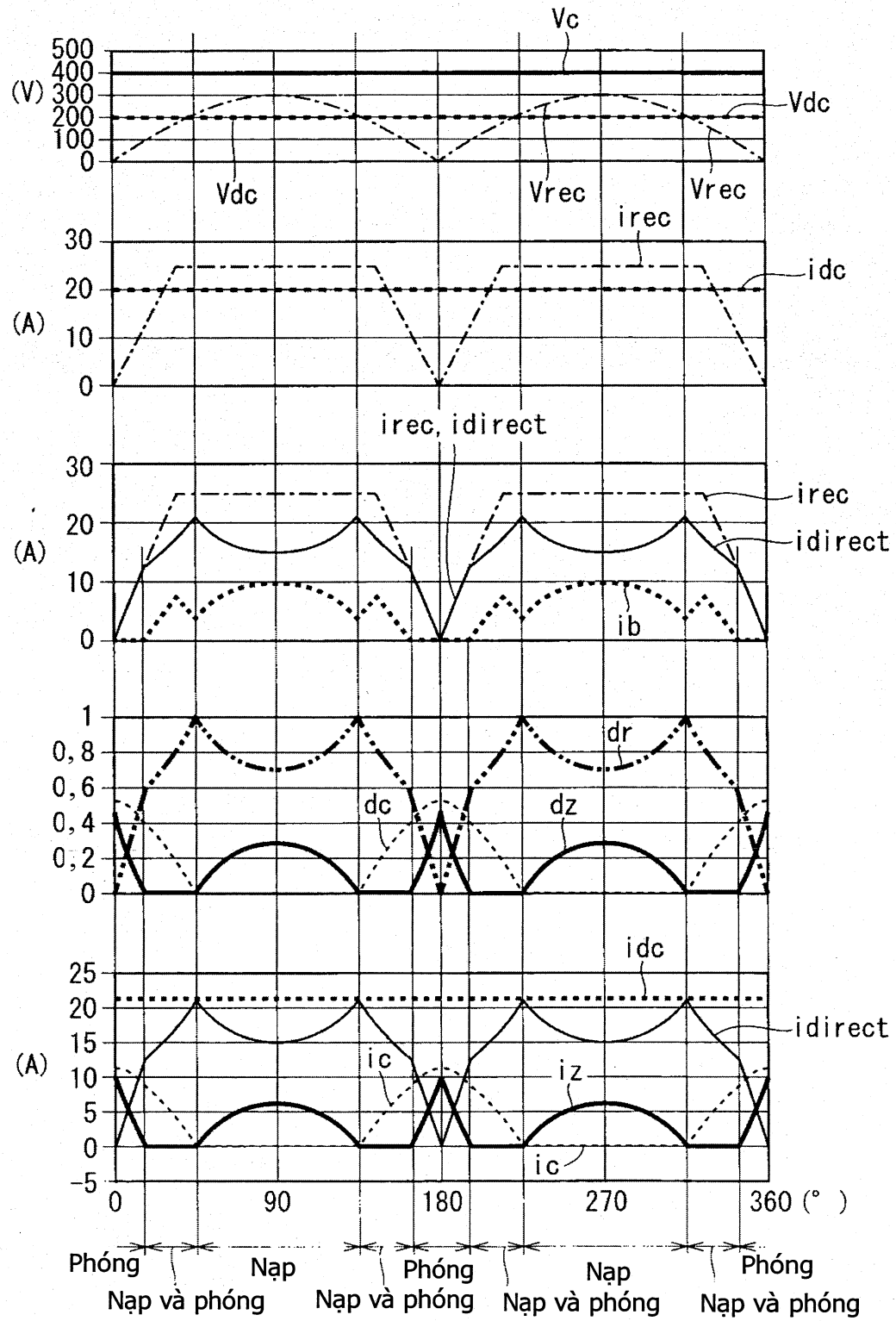


FIG. 7

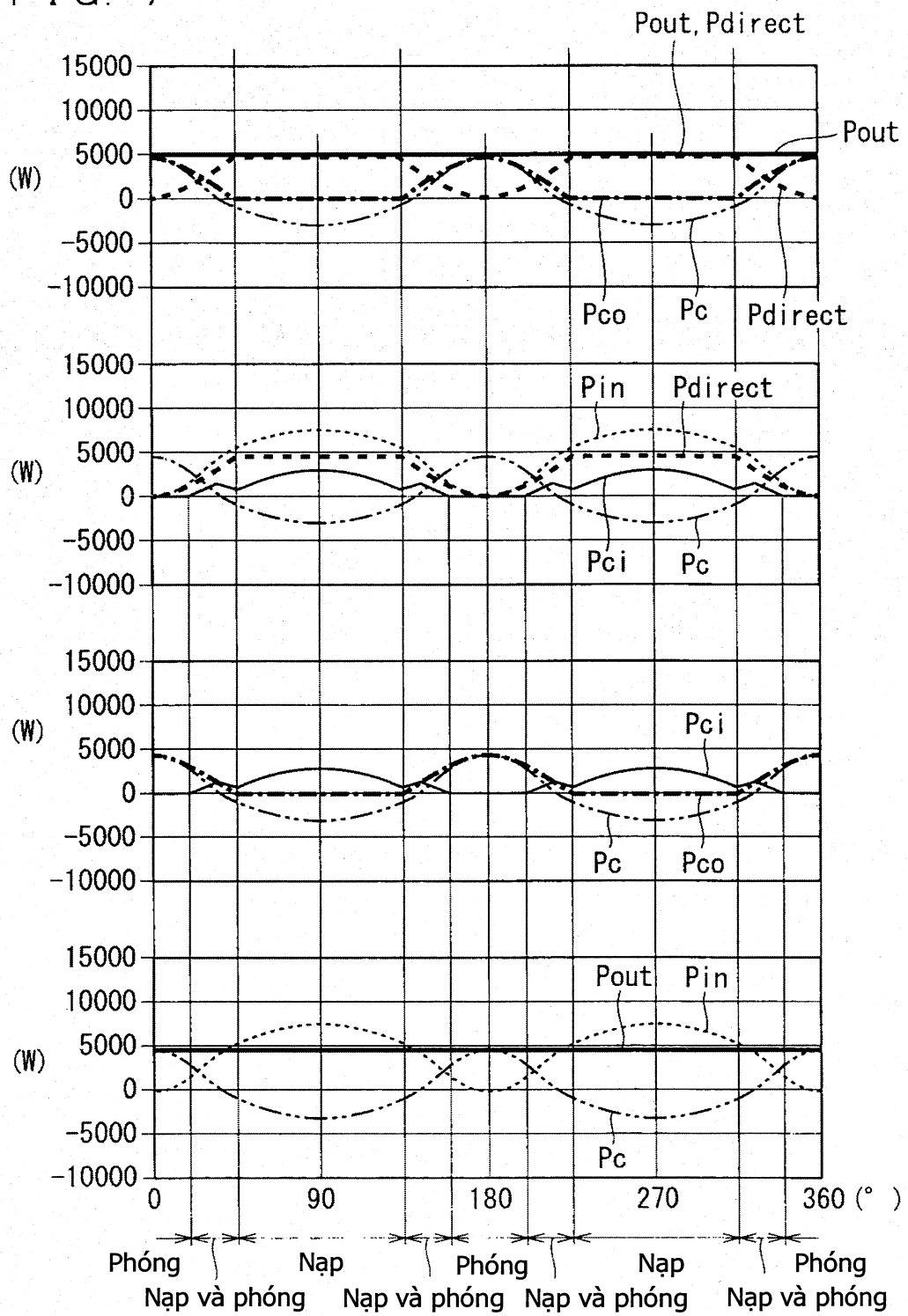


FIG. 8

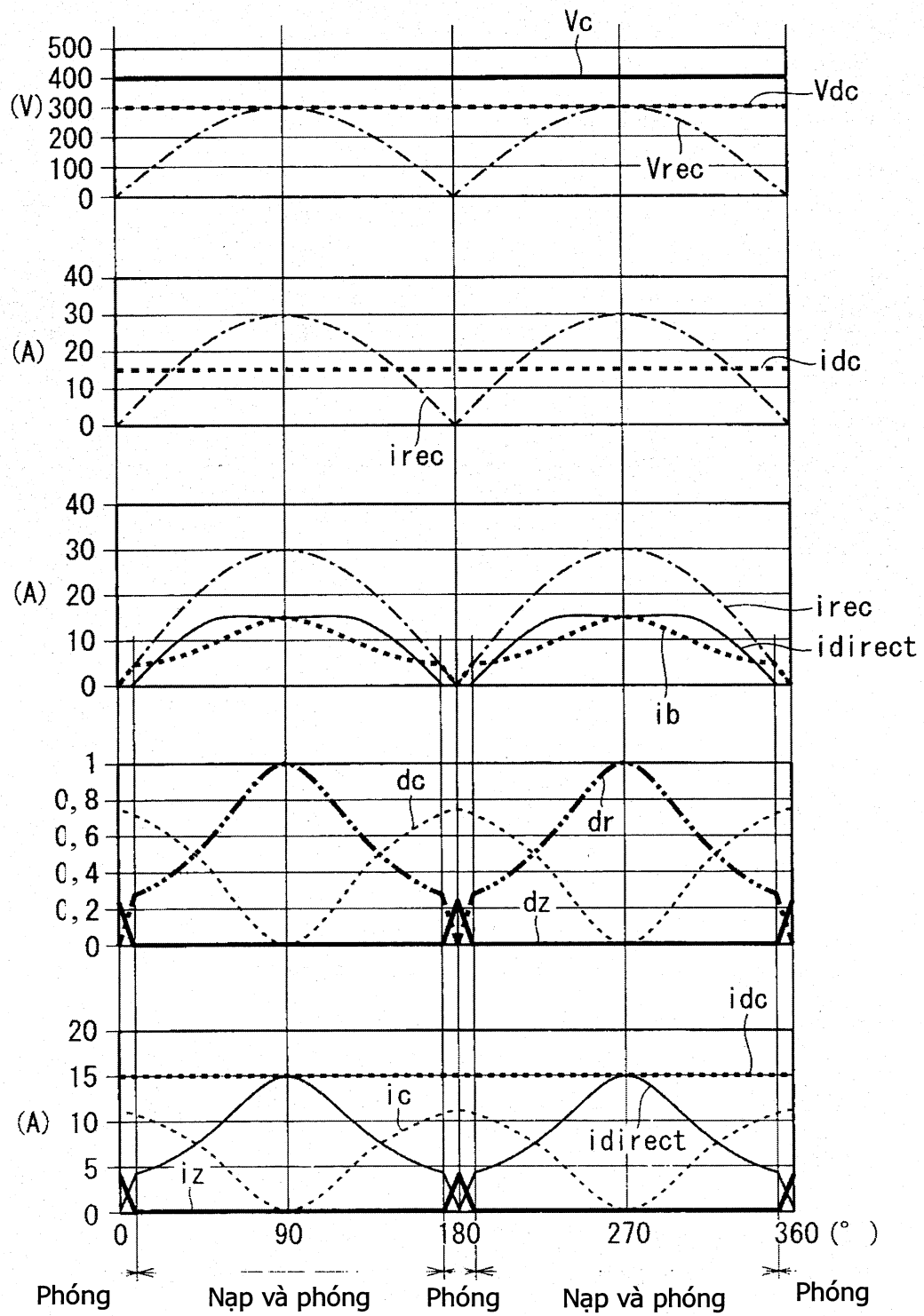


FIG. 9

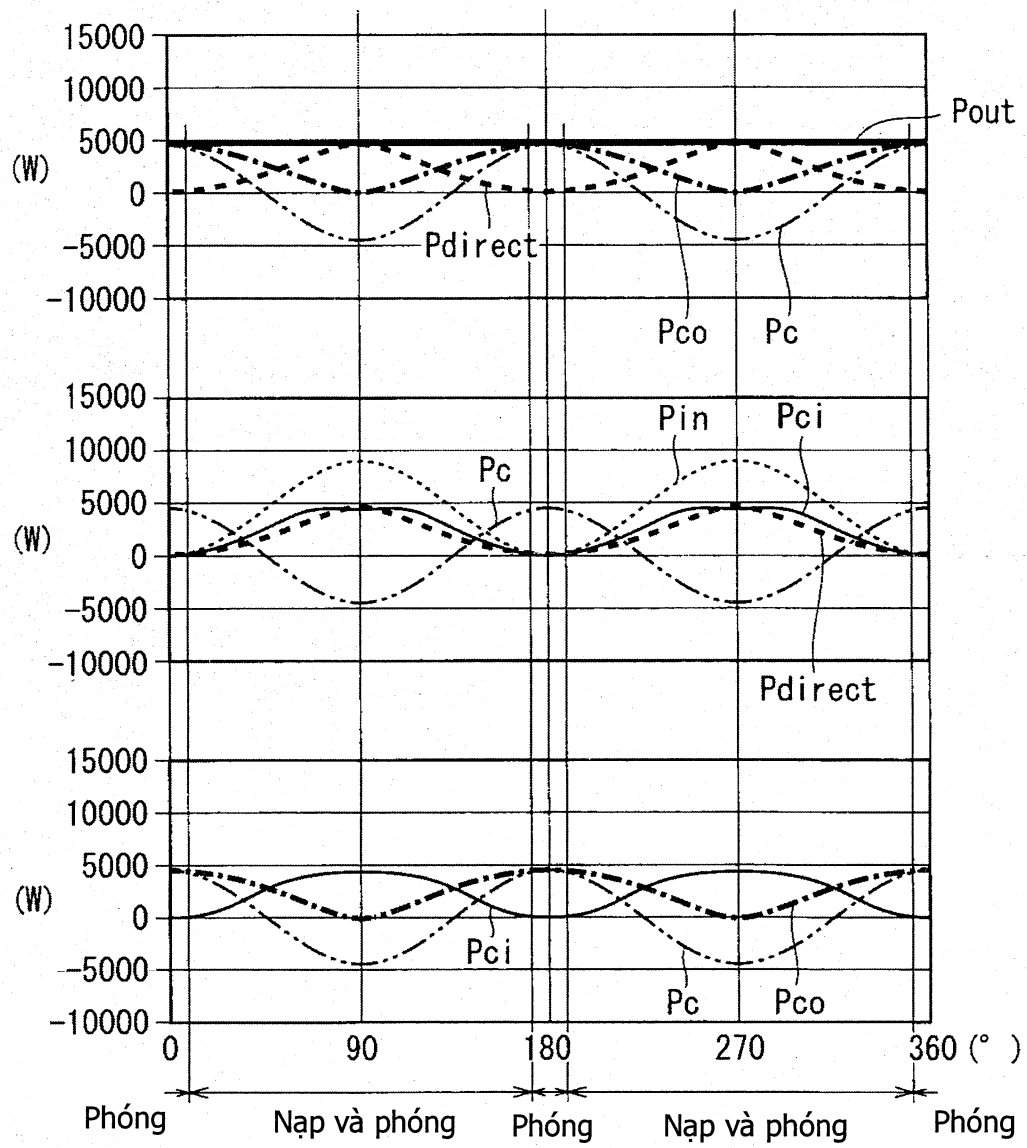


FIG. 10

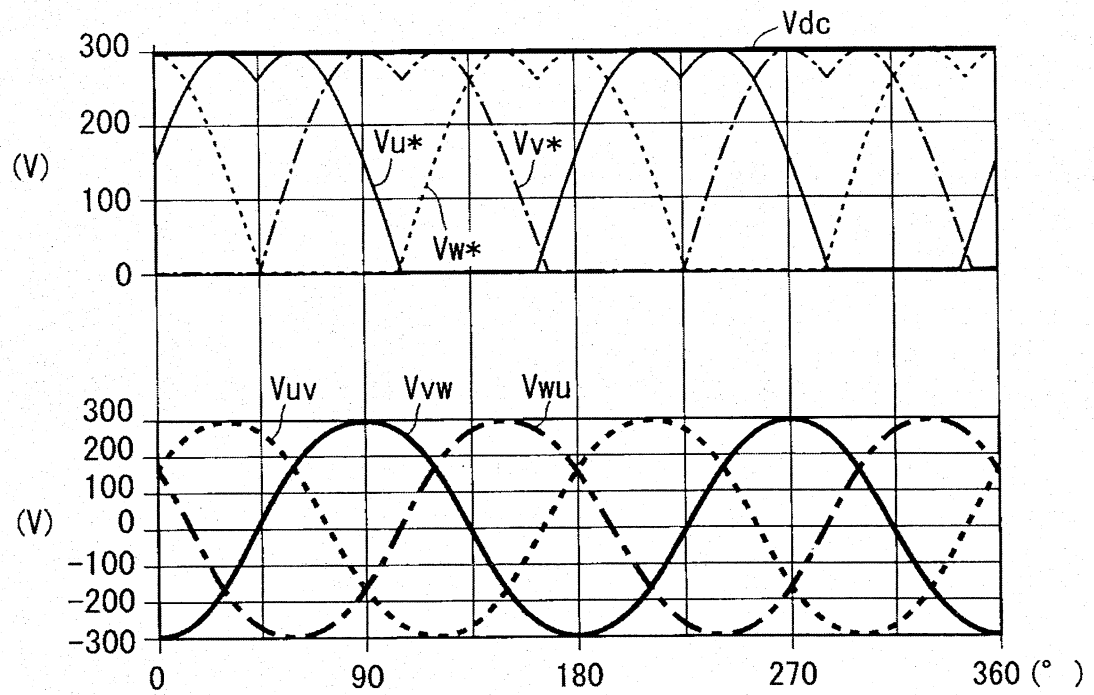


FIG. 11

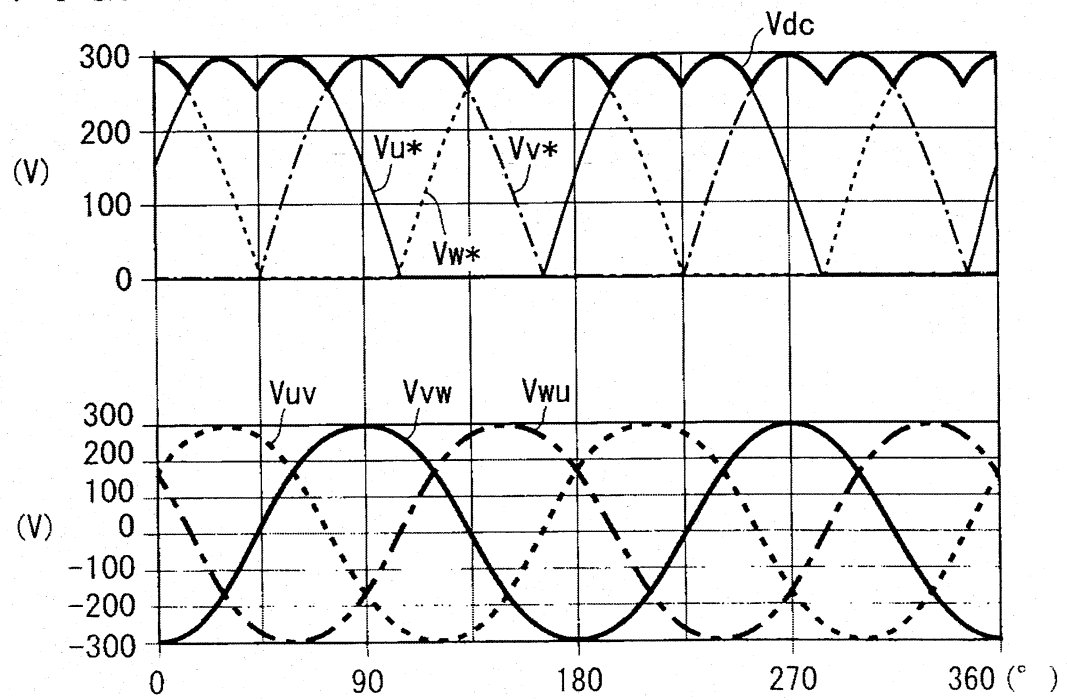


FIG. 12

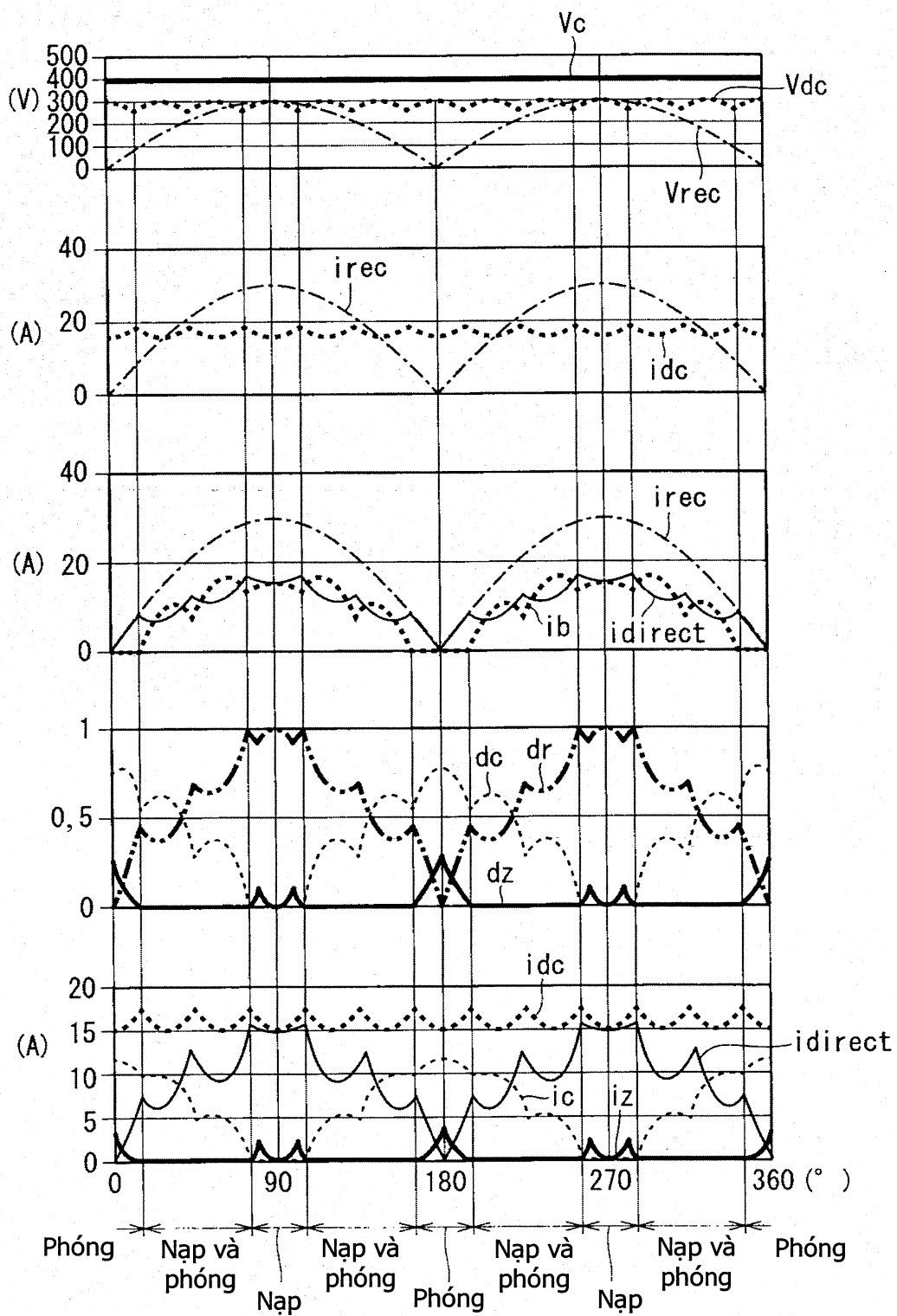


FIG. 13

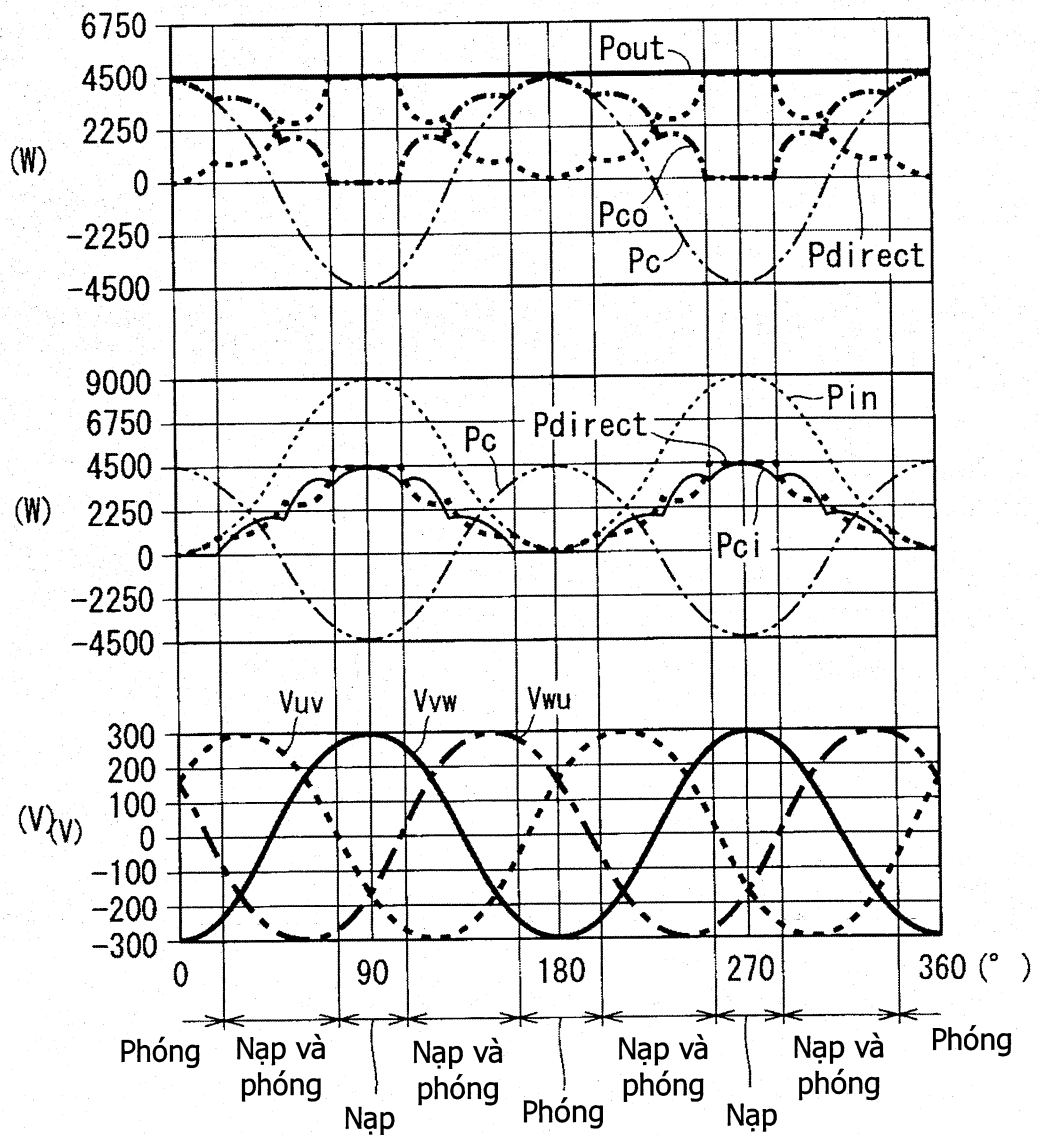


FIG. 14

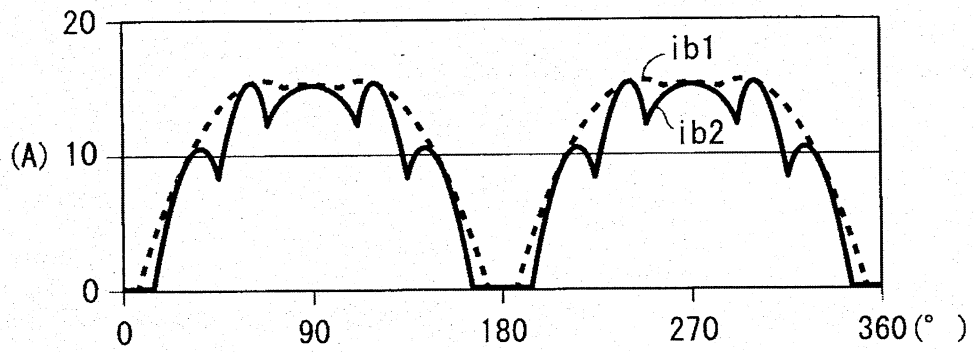


FIG. 15

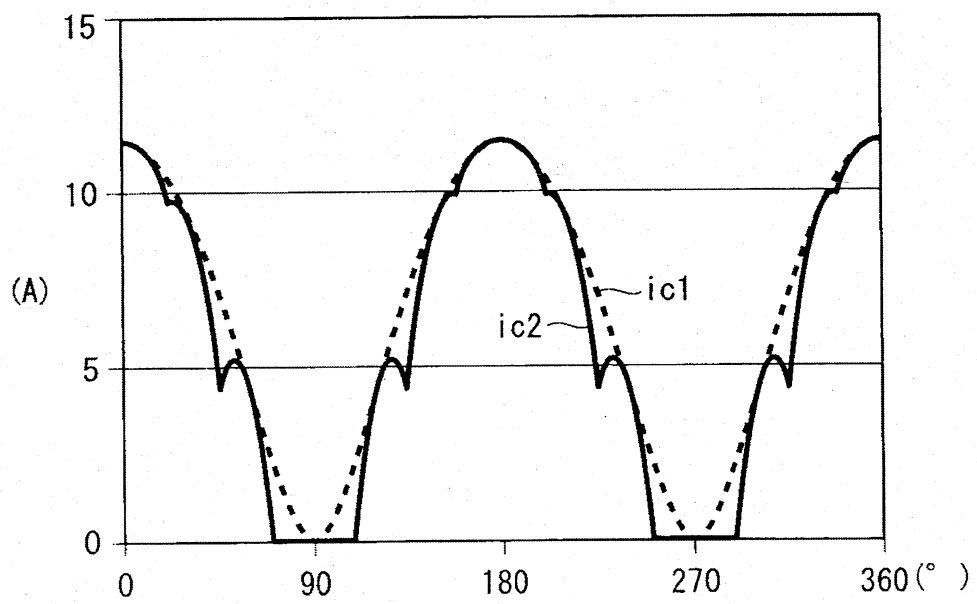


FIG. 16

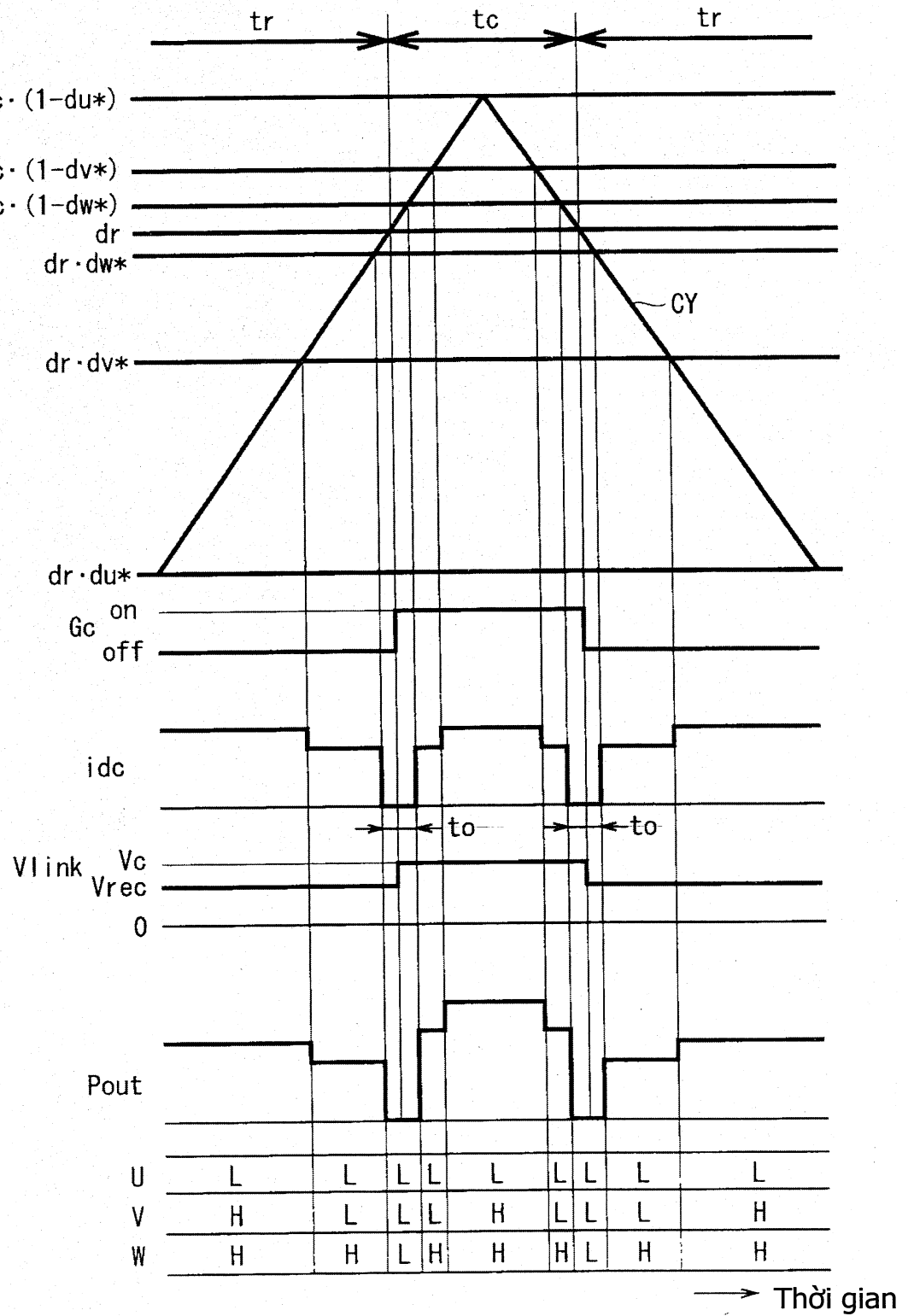


FIG. 17

