



(12) BẢN MÔ TẢ SÁNG CHẾ THUỘC BẢNG ĐỘC QUYỀN SÁNG CHẾ

(19) Cộng hòa xã hội chủ nghĩa Việt Nam (VN)
CỤC SỞ HỮU TRÍ TUỆ

(11)



1-0025247

(51)⁷ G06F 13/38

(13) B

(21) 1-2016-01175

(22) 26/08/2014

(86) PCT/US2014/052667 26/08/2014

(87) WO/2015/038325 19/03/2015

(30) 61/875,907 10/09/2013 US; 14/467,404 25/08/2014 US

(45) 25/08/2020 389

(43) 27/06/2016 339A

(73) QUALCOMM INCORPORATED (US)

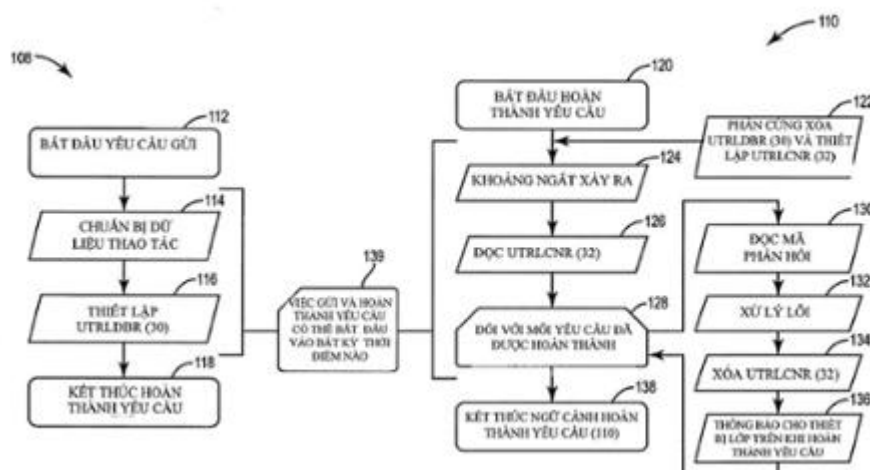
ATTN: International IP Administration, 5775 Morehouse Drive, San Diego, CA 92121-1714, United States of America

(72) RAVIV, Dolev (IL); BROKHMANN, Tatyana (IL); HAIM, Maya (IL); SHACHAM, Assaf (IL).

(74) Công ty TNHH Quốc tế D & N (D&N INTERNATIONAL CO.,LTD.)

(54) HỆ THỐNG LƯU TRỮ SIÊU NHANH, HỆ THỐNG NHỚ, PHƯƠNG PHÁP ĐIỀU KHIỂN HỆ THỐNG NHỚ VÀ HỆ THỐNG NHỚ ĐIỀU KHIỂN ĐA PHƯƠNG TIỆN ĐƯỢC NHÚNG

(57) Sáng chế đề cập đến hệ thống lưu trữ siêu nhanh, hệ thống nhớ, phương pháp điều khiển hệ thống nhớ và hệ thống nhớ điều khiển đa phương tiện được nhúng. Cụ thể là, sáng chế đề cập đến việc xác định hoàn thành lệnh ở các bộ nhớ chớp. Một khía cạnh ví dụ bao gồm việc loại bỏ khóa phần mềm và biến số của các yêu cầu chưa giải quyết và thay thế chúng bằng thanh ghi hoàn thành yêu cầu chuyển. Thanh ghi hoàn thành yêu cầu chuyển có thể được ánh xạ đến các khe chứa danh sách yêu cầu chuyển theo giao thức chuyển bộ lưu trữ siêu nhanh (universal flash storage - UFS) (UFS Transfer Protocol - UTP) (UTP Transfer Request List - UTRL). Bộ điều khiển của máy chủ - thành phần phần cứng - có thể thiết lập bit ở thanh ghi hoàn thành yêu cầu chuyển khi hoàn thành yêu cầu chuyển ở cùng thời điểm thanh ghi chuông cửa bị xóa. Sau khi bit này được đọc, bit ở thanh ghi hoàn thành yêu cầu chuyển bị xóa.



Lĩnh vực kỹ thuật được đề cập

Nói chung, sáng chế đề cập đến bộ nhớ chớp và xử lý các lệnh cho bộ nhớ chớp, cụ thể, sáng chế đề cập đến hệ thống lưu trữ siêu nhanh, hệ thống nhớ, phương pháp điều khiển hệ thống nhớ và hệ thống nhớ điều khiển đa phương tiện được nhúng.

Tình trạng kỹ thuật của sáng chế

Bộ nhớ chớp phổ biến ở nhiều loại thiết bị tính toán bao gồm các thiết bị đầu cuối di động như máy quay phim, máy nghe nhạc, điện thoại thông minh, máy tính bảng và các thiết bị tương tự. Bộ nhớ chớp có thể là một trong hai loại phổ biến: loại tháo rời hoặc loại nhúng – và có một số chuẩn dành cho cả hai loại phổ biến này. Một chuẩn ban đầu được thiết kế cho các trường hợp được nhúng là chuẩn lưu trữ siêu nhanh (Universal Flash Storage - UFS) được quy định bởi hội đồng thiết kế các thiết bị điện tử (Joint Electron Device Engineering Council - JEDEC). Một chuẩn phổ biến khác là chuẩn điều khiển đa phương tiện được nhúng (embedded Multi-Media Controller - eMMC).

Trong chuẩn UFS, máy chủ truyền thông với thiết bị chứa các thành phần bộ nhớ. Máy chủ phát ra lệnh cho thiết bị để thực thi các tác vụ “yêu cầu chuyển” như ghi dữ liệu vào các thành phần bộ nhớ, đọc dữ liệu từ các thành phần bộ nhớ và đồng bộ hóa các nhớ. Thông qua thiết kế, UFS hỗ trợ nhiều yêu cầu chuyển đồng thời. Các yêu cầu chuyển được chạy bằng phần mềm ở bộ điều khiển của máy chủ và sử dụng thanh ghi được gọi là thanh ghi chuồng cửa và biến số phần mềm được gọi là (ít nhất trong hệ điều hành LINUX) biến số của các yêu cầu chưa giải quyết. Trong khi thuật ngữ “biến số của các yêu cầu chưa giải quyết” là dành riêng cho LINUX, thì các hệ điều hành khác sử dụng các biến số tương tự và tất cả đều được gọi trong bản mô tả này là biến số của các yêu cầu chưa giải quyết. Mỗi yêu cầu chuyển chiếm một khe và bit tương ứng ở thanh ghi chuồng cửa và biến số của các yêu cầu chưa giải quyết. Khi gửi

yêu cầu chuyển mới, thì phần mềm thiết lập một bit tương ứng với khe ở thanh ghi và biến số. Việc thiết lập bit ở thanh ghi báo cho bộ điều khiển biết rằng yêu cầu chuyển mới đã sẵn sàng. Khi yêu cầu chuyển được hoàn thành, thì phần cứng xóa bit tương ứng với khe ở thanh ghi, và sau đó phần mềm so sánh bit ở thanh ghi với các bit ở biến số của các yêu cầu chưa giải quyết để tìm ra các yêu cầu đã hoàn thành. Lưu ý rằng chuẩn eMMC có đặc điểm tương tự với chuẩn UFS, nhưng các thành phần cụ thể có thể có các tên gọi khác nhau.

Nếu máy chủ bị ngắt trước khi thiết lập thanh ghi chuông cửa và sau khi cập nhật biến số của các yêu cầu chưa giải quyết, thì máy chủ có thể nhận ra rằng yêu cầu được hoàn thành trước khi yêu cầu được gửi đi. Trong tình huống như vậy, phần mềm có thể hoàn thành yêu cầu nhưng bị lỗi. Theo cách khác, nếu máy chủ bị ngắt sau khi thiết lập thanh ghi và yêu cầu được hoàn thành trước khi cập nhật biến số của các yêu cầu chưa giải quyết, thì yêu cầu có thể bị mất. Một tình huống khác nữa có thể làm trễ các yêu cầu cho đến khi xảy ra việc ngắt quá trình hoàn thành một yêu cầu chuyển khác. Tình huống đó làm trễ yêu cầu, do đó làm giảm tính năng, khiến cho việc trễ kéo dài vô thời hạn, hoặc cho đến khi xảy ra lỗi làm hủy lệnh. Hiện nay, các tình huống như vậy được phòng tránh bằng cách sử dụng khóa phần mềm. Tuy nhiên, các khóa phần mềm như vậy lại chậm và có thể loại bỏ cả các yêu cầu chuyển khác. Ngoài ra, việc khóa phần mềm hoặc việc loại trừ như vậy thường làm tăng độ trễ dẫn đến giảm tính năng, đặc biệt là ở các bộ xử lý nhiều lõi.

Bản chất kỹ thuật của sáng chế

Các khía cạnh được bộc lộ trong phần mô tả chi tiết bao gồm việc xác định việc hoàn thành lệnh ở các bộ nhớ chớp. Một khía cạnh làm ví dụ bao gồm việc loại bỏ khóa phần mềm và biến số của các yêu cầu chưa giải quyết và thay thế chúng bằng thanh ghi hoàn thành yêu cầu chuyển. Thanh ghi hoàn thành yêu cầu chuyển có thể được ánh xạ đến các khe chứa danh sách yêu cầu chuyển theo giao thức chuyển bộ lưu trữ siêu nhanh (universal flash storage - UFS) (UFS Transfer Protocol - UTP) (UTP Transfer Request List - UTRL). Bộ điều khiển của máy chủ - thành phần phần cứng - có thể thiết lập bit ở thanh ghi hoàn thành yêu cầu chuyển khi hoàn thành yêu cầu chuyển ở cùng thời điểm thanh ghi chuông cửa bị xóa. Sau khi bit này được đọc, bit ở

thanh ghi hoàn thành yêu cầu chuyển được xóa. Trong khi UFS được xem xét đặc biệt, thì các chuẩn khác của bộ nhớ chớp như bộ điều khiển đa phương tiện được nhúng (eMMC) cũng có thể được lợi từ các khía cạnh theo sáng chế (ví dụ, eMMC có danh sách mô tả tác vụ (Task Descriptor List - TDL) mà có chức năng tương đương với UTRL). Việc thay thế khóa phần mềm và các biến số của các yêu cầu chưa giải quyết làm cải thiện tính năng bằng cách giảm bớt độ trễ và loại bỏ việc loại trừ yêu cầu chuyển có thể xảy ra cùng với việc sử dụng các khóa phần mềm như vậy. Cụ thể là, việc hoàn thành và phát ra các ngữ cảnh có thể diễn ra đồng thời. Các yêu cầu chuyển có thể được phát ra đồng thời từ nhiều ngữ cảnh. Sử dụng nhiều ngữ cảnh này làm cải thiện tính năng, đặc biệt là ở các thiết bị đa lõi như điện thoại thông minh.

Liên quan đến vấn đề này theo một khía cạnh, hệ thống UFS được bộc lộ. Hệ thống UFS bao gồm thanh ghi chuông cửa có số bit tương ứng với UTRL. Hệ thống UFS còn bao gồm thanh ghi hoàn thành có cùng số bit này. Hệ thống UFS còn bao gồm hệ thống điều khiển được kết nối hoạt động với thanh ghi chuông cửa và thanh ghi hoàn thành. Hệ thống điều khiển được tạo cấu hình để thiết lập bit chuông cửa ở thanh ghi chuông cửa cho việc bắt đầu yêu cầu gửi. Theo một cách khác, khi bit ở thanh ghi chuông cửa được nâng lên, nó báo hiệu cho bộ điều khiển biết rằng yêu cầu chuyển đã sẵn sàng và có thể được xử lý (tức là, bắt đầu truyền dữ liệu). Hệ thống điều khiển cũng được tạo cấu hình để thiết lập bit hoàn thành ở thanh ghi hoàn thành ngay khi hoàn thành yêu cầu chuyển. Hệ thống điều khiển cũng được tạo cấu hình để xóa bit chuông cửa khi hoàn thành yêu cầu chuyển.

Theo một khía cạnh khác, sáng chế bộc lộ hệ thống nhớ. Hệ thống nhớ bao gồm thanh ghi chuông cửa có một số bit. Hệ thống nhớ còn bao gồm thanh ghi hoàn thành có cùng số bit này. Hệ thống nhớ còn bao gồm hệ thống điều khiển được kết nối hoạt động với thanh ghi chuông cửa và thanh ghi hoàn thành. Hệ thống điều khiển được tạo cấu hình để thiết lập bit chuông cửa ở thanh ghi chuông cửa cho việc bắt đầu yêu cầu gửi. Hệ thống điều khiển cũng được tạo cấu hình để thiết lập bit hoàn thành ở thanh ghi hoàn thành khi hoàn thành yêu cầu chuyển. Hệ thống điều khiển cũng được tạo cấu hình để xóa bit chuông cửa khi hoàn thành yêu cầu chuyển.

Theo một khía cạnh khác, sáng chế bộc lộ phương pháp điều khiển hệ thống nhớ. Phương pháp này bao gồm bước tạo ra yêu cầu chuyển ở máy chủ. Phương pháp còn bao gồm bước thiết lập bit ở thanh ghi chuồng cửa ở máy chủ nhận dạng yêu cầu chuyển. Phương pháp này còn bao gồm bước truyền yêu cầu chuyển đến thiết bị thông qua giao diện truyền thông. Phương pháp này còn bao gồm bước hoàn thành việc chuyển liên quan tới yêu cầu chuyển. Phương pháp này còn bao gồm bước xóa bit ở thanh ghi chuồng cửa. Phương pháp này còn bao gồm bước thiết lập bit hoàn thành ở thanh ghi hoàn thành.

Theo một khía cạnh khác, sáng chế bộc lộ hệ thống nhớ của bộ điều khiển đa phương tiện được nhúng (eMMC). Hệ thống nhớ bao gồm thanh ghi chuồng cửa có một số bit tương ứng với danh sách mô tả tác vụ eMMC. Hệ thống nhớ còn bao gồm thanh ghi thông báo hoàn thành có cùng số bit này. Hệ thống nhớ còn bao gồm hệ thống điều khiển được kết nối hoạt động với thanh ghi chuồng cửa và thanh ghi thông báo hoàn thành và được tạo cấu hình để thiết lập bit chuồng cửa ở thanh ghi chuồng cửa cho việc bắt đầu yêu cầu gửi. Hệ thống điều khiển cũng được tạo cấu hình để thiết lập bit hoàn thành ở thanh ghi thông báo hoàn thành khi hoàn thành yêu cầu chuyển. Hệ thống điều khiển cũng được tạo cấu hình để xóa bit chuồng cửa khi hoàn thành yêu cầu chuyển.

Mô tả vắn tắt các hình vẽ

Fig.1 là sơ đồ khối thể hiện ví dụ về kết nối giữa máy chủ và thiết bị mà không phải là các khía cạnh ví dụ của sáng chế;

Fig.2A thể hiện điều kiện đua tranh thứ nhất có thể phát sinh ở hệ thống nhớ mà không có khóa đồng bộ hoặc các khía cạnh của sáng chế;

Fig.2B thể hiện điều kiện đua tranh thứ hai có thể phát sinh ở hệ thống nhớ mà không có khóa đồng bộ hoặc các khía cạnh của sáng chế;

Fig.3 thể hiện lưu đồ về quy trình của dòng dữ liệu thông thường sử dụng khóa để ngăn ngừa các điều kiện đua tranh như các điều kiện được thể hiện trên Fig.2A và Fig.2B;

Fig.4 là sơ đồ khối thể hiện ví dụ về kết nối máy chủ và thiết bị có các thanh ghi máy chủ theo các khía cạnh ví dụ của sáng chế;

Fig.5 là lưu đồ thể hiện ví dụ về quy trình của dòng dữ liệu giữa máy chủ và thiết bị trên Fig.4; và

Fig.6 là sơ đồ khối thể hiện ví dụ về hệ thống dựa trên bộ xử lý mà có thể sử dụng máy chủ và thiết bị được thể hiện trên Fig.4.

Mô tả chi tiết sáng chế

Dựa vào các hình vẽ, một số khía cạnh làm ví dụ của sáng chế được mô tả. Thuật ngữ “làm ví dụ” được sử dụng trong bản mô tả này có nghĩa là “dùng như một ví dụ, trường hợp hoặc sự minh họa.” Khía cạnh bất kỳ được mô tả trong bản mô tả này là “làm ví dụ” không nhất thiết được hiểu là được ưu tiên hay có lợi so với các khía cạnh khác.

Các khía cạnh được bộc lộ trong phần mô tả chi tiết bao gồm việc xác định sự hoàn thành lệnh ở các bộ nhớ chớp. Một khía cạnh ví dụ bao gồm việc loại bỏ khóa phần mềm và biến số của các yêu cầu chưa giải quyết và thay thế chúng bằng thanh ghi hoàn thành yêu cầu chuyển. Thanh ghi hoàn thành yêu cầu chuyển có thể được ánh xạ đến các khe chứa danh sách yêu cầu chuyển theo giao thức chuyển bộ lưu trữ siêu nhanh (UTRL). Bộ điều khiển của máy chủ - thành phần phần cứng - có thể thiết lập bit ở thanh ghi hoàn thành yêu cầu chuyển khi hoàn thành yêu cầu chuyển ở cùng thời điểm thanh ghi chuông cửa bị xóa. Sau khi bit này được đọc, bit ở thanh ghi hoàn thành yêu cầu chuyển được xóa. Trong khi UFS được thiết kế riêng, thì các chuẩn khác của bộ nhớ chớp như bộ điều khiển đa phương tiện được nhúng (eMMC) cũng có thể được lợi từ các khía cạnh của sáng chế (ví dụ, eMMC có danh sách mô tả tác vụ (TDL) mà tương đương về chức năng với UTRL). Việc thay thế khóa phần mềm và biến số của các yêu cầu chưa giải quyết làm cải thiện tính năng bằng cách giảm bớt độ trễ và loại bỏ các trường hợp loại trừ yêu cầu chuyển có thể xảy ra khi sử dụng các khóa phần mềm như vậy. Cụ thể là, việc hoàn thành và phát ra các ngữ cảnh có thể diễn ra đồng thời. Các yêu cầu chuyển có thể được phát ra cùng lúc từ nhiều ngữ cảnh. Việc sử dụng nhiều ngữ cảnh này làm cải thiện tính năng, đặc biệt là ở các thiết bị đa lõi như điện thoại thông minh.

Trước khi đề cập đến các khía cạnh của sáng chế, phần sau đây trình bày giới thiệu khái quát về các hệ thống thông thường và các vấn đề phát sinh đi cùng với đó dựa theo các hình vẽ từ Fig.1 đến Fig.3. Các khía cạnh ví dụ của sáng chế bắt đầu dưới đây dựa theo Fig.4.

Theo đó, Fig.1 là sơ đồ khối của máy chủ 10 được kết nối với thiết bị 12 thông qua các dây dẫn 14. Các kết nối giữa máy chủ 10 và thiết bị 12 tuân theo chuẩn UFSv2.0 được công bố vào tháng 09/2013. Mặc dù sáng chế tập trung vào UFS, nhưng các chuẩn bộ nhớ chớp khác cũng có thể được lợi từ các khía cạnh của sáng chế bao gồm bộ điều khiển đa phương tiện được nhúng (eMMC). Máy chủ 10 có bộ điều khiển máy chủ 16 là hệ thống dựa trên phần cứng được kết nối hoạt động với giao diện truyền thông phù hợp 18. Bộ điều khiển máy chủ 16 tương tác với phần mềm máy chủ 20. Nhìn chung, bộ điều khiển máy chủ 16 và phần mềm máy chủ 20 là hệ thống điều khiển.

Vẫn trên Fig.1, thiết bị 12 có bộ điều khiển 22 là hệ thống dựa trên phần cứng được kết nối hoạt động với giao diện truyền thông phù hợp 24. Thiết bị 12 còn có đơn vị nhớ 26 (ví dụ, thiết bị lưu trữ chớp Negated AND hay NOT AND (NAND)). Thiết bị 12 còn có hàng tác vụ 28. Nhìn chung, bộ điều khiển 22 và phần mềm bất kỳ liên quan tới sự vận hành bộ điều khiển 22 là hệ thống điều khiển.

Máy chủ 10 còn có thanh ghi chuồng cửa 30 (UTRLDBR). Thanh ghi chuồng cửa 30 là thành phần dựa trên phần cứng có số lượng bit bằng với số lượng khe yêu cầu chuyển do bộ điều khiển máy chủ 16 xử lý. Tức là, thanh ghi chuồng cửa 30 có số lượng bit tương ứng với danh sách yêu cầu chuyển theo giao thức chuẩn UFS.

Vẫn trên Fig.1, trong hệ thống UFS thông thường, phần tử điện toán chứa máy chủ 10 có thể cần đọc hoặc ghi dữ liệu vào đơn vị nhớ 26. Do vậy, yêu cầu chuyển mà chỉ ra quy trình chuyển dữ liệu được yêu cầu có thể được gửi đến bộ điều khiển máy chủ 16. Sau đó, phần mềm máy chủ 20 gán khe cho yêu cầu chuyển. Bộ điều khiển máy chủ 16 có thể có nhiều khe (không được thể hiện trên hình vẽ) để xử lý nhiều yêu cầu chuyển. Các yêu cầu chuyển là chung, đặc biệt ở bộ xử lý đa lõi. Khi phần mềm máy chủ 20 chuẩn bị yêu cầu chuyển cho thiết bị 12, thì phần mềm máy chủ 20 thiết lập bit ở thanh ghi chuồng cửa 30 tương ứng với khe mà yêu cầu chuyển có liên quan.

Việc thiết lập bit ở thanh ghi chuông cửa 30 báo hiệu cho bộ điều khiển máy chủ 16 để gửi yêu cầu chuyển đến thiết bị 12 thông qua giao diện truyền thông 18.

Thiết bị 12 xử lý yêu cầu chuyển theo các quy tắc được định rõ trong chuẩn UFS. Quy trình chuyển dữ liệu diễn ra, và ngay khi quy trình chuyển dữ liệu được hoàn thành, bộ điều khiển máy chủ 16 thông báo cho phần mềm máy chủ 20 bằng cách xóa bit ở thanh ghi chuông cửa 30. Trong khi hoạt động, máy chủ 10 có thể bị ngắt yêu cầu chuyển. Phần mềm máy chủ 20 kiểm tra thanh ghi chuông cửa 30 để xem các tác vụ nào được kết thúc và các khe nào đã được gán. Tuy nhiên, nếu không có thêm thông tin, phần mềm máy chủ 20 không thể phân biệt giữa các bit được đặt là 0 cho các tác vụ đã hoàn thành và các bit được đặt là 0 cho yêu cầu mà vẫn chưa được gửi đi. Do vậy, phần mềm máy chủ 20 duy trì biến số về các yêu cầu chưa giải quyết (không được thể hiện trên hình vẽ), để chỉ ra các khe nào đã được gán.

Biến số của các yêu cầu chưa giải quyết được cập nhật ngay khi bắt đầu chuẩn bị gửi yêu cầu chuyển và được xóa ngay khi nhận được phản hồi cho yêu cầu chuyển từ thiết bị 12. Phần mềm máy chủ 20 so sánh biến số của các yêu cầu chưa giải quyết với thanh ghi chuông cửa 30 để biết những khe nào đã hoàn thành yêu cầu. Nếu không có sự điều khiển nào khác, thì hệ thống UFS có thể có các điều kiện đua tranh gây ra lỗi, trễ, hủy lệnh hoặc mất lệnh. Hai điều kiện đua tranh như vậy được thể hiện trên Fig.2A và Fig.2B.

Về việc này, thông qua quy trình 34, Fig.2A thể hiện điều xảy ra khi yêu cầu gửi dừng chạy trước khi biến số của các yêu cầu chưa giải quyết được cập nhật. Cần hiểu rằng quy trình 34 có thể được thực hiện bởi nhiều chi tiết khác nhau bao gồm phần mềm và phần cứng và có thể là các thành phần riêng rẽ và khác biệt (ví dụ, các chương trình con khác nhau, các mô đun phần mềm khác nhau, IC khác nhau, hoặc tương tự). Cụ thể là, và như đã nêu trên đây, khi phần mềm máy chủ 20 trên Fig.1 đã chuẩn bị yêu cầu chuyển cho thiết bị 12, thì phần mềm máy chủ 20 thiết lập bit ở thanh ghi chuông cửa 30 (khối 36) tương ứng với khe mà yêu cầu chuyển có liên quan. Ngủ cảnh của máy chủ 10 thay đổi (khối 38) tương ứng với máy chủ 10 xử lý một số yêu cầu chuyển khác hoặc xử lý một số dữ liệu đang đến. Thiết bị 12 xử lý yêu cầu chuyển (khối 40). Thiết bị 12 có thể mất một lúc để xử lý yêu cầu chuyển. Trong

khi thiết bị 12 đang xử lý yêu cầu chuyển, thì có thể xảy ra sự chuyển đổi ngữ cảnh, gửi 'quy trình gửi lệnh' sang chế độ chờ. Khi thiết bị 12 hoàn thành yêu cầu chuyển, thì thiết bị 12 gửi thông báo hoàn thành tác vụ. Sau đó, máy chủ 10 thực hiện thao tác ngắt hoàn thành (khối 42). Vào lúc này, vì ngữ cảnh đã thay đổi, nên biến số của các yêu cầu chưa giải quyết không bao giờ được cập nhật. Do vậy, vào lúc ngắt hoàn thành, máy chủ 10 kiểm tra thanh ghi chuông cửa 30 (khối 44) và đọc biến số của các yêu cầu chưa giải quyết (khối 46). Tuy nhiên, như đã nêu trên đây, biến số của các yêu cầu chưa giải quyết không được cập nhật, và vì vậy không nhận ra rằng yêu cầu đã được hoàn thành (khối 48) và lệnh bị hủy bỏ hoặc bị hết thời gian (khối 50).

Tương tự, Fig.2B thể hiện quy trình 52 trong đó việc cập nhật biến số của các yêu cầu chưa giải quyết diễn ra trước khi cập nhật thanh ghi chuông cửa 30 (ngược với thứ tự được mô tả trên đây và được thực hiện để tránh điều kiện đua tranh đặt ra trong quy trình 34). Cần hiểu rằng quy trình 52 có thể được thực hiện bởi các chi tiết khác nhau bao gồm phần mềm và phần cứng và có thể là các thành phần riêng lẻ và khác biệt (ví dụ, các chương trình con khác nhau, các môđun phần mềm khác nhau, IC khác nhau, hoặc tương tự). Tuy nhiên, quy trình 52 tạo ra một điều kiện đua tranh khác (tức là, hai quy trình đua tranh cho cùng một tài nguyên) khi lệnh được hoàn thành nhưng lại bị lỗi. Cụ thể là, quy trình 52 bắt đầu vào đúng thời điểm khi biến số của các yêu cầu chưa giải quyết được cập nhật (khối 54). Khoảng ngắt hoàn thành đối với một yêu cầu chuyển khác được áp dụng (khối 56). Tuy nhiên, khoảng ngắt diễn ra trước khi cập nhật thanh ghi chuông cửa 30. Vì vậy, khi thanh ghi chuông cửa 30 được đọc (khối 58), thì bit không được thiết lập. Tuy nhiên, khi biến số của các yêu cầu chưa giải quyết được đọc (khối 60), thì phần mềm máy chủ 20 nhìn thấy yêu cầu chuyển và nhận ra yêu cầu đã được hoàn thành (khối 62). Vì vậy, phần mềm máy chủ 20 sẽ hoàn thành yêu cầu, nhưng bị lỗi (khối 64).

Các hệ thống thông thường phòng tránh các điều kiện đua tranh này bằng cách sử dụng khóa phần mềm. Các khóa phần mềm làm tăng độ trễ. Để đảm bảo tính hoàn thành, Fig.3 thể hiện các quy trình dòng chảy liên quan tới ngữ cảnh yêu cầu gửi 66 và ngữ cảnh hoàn thành yêu cầu 68. Quy trình liên quan tới ngữ cảnh yêu cầu gửi 66 bắt đầu với việc bắt đầu ngữ cảnh yêu cầu gửi (khối 70). Máy chủ 10 chuẩn bị dữ liệu

thao tác (khối 72). Sau đó, phần mềm máy chủ 20 thiết lập khóa và vô hiệu hóa các khoảng ngắt (khối 74). Phần mềm thiết lập biến số của các yêu cầu chưa giải quyết (khối 76) và sau đó thanh ghi chuông cửa 30 được thiết lập (khối 78). Sau khi thanh ghi chuông cửa 30 được thiết lập, khóa được vô hiệu hóa và các khoảng ngắt được kích hoạt (khối 80). Sau khi khóa được loại bỏ, ngữ cảnh yêu cầu gửi kết thúc (khối 82).

Tiếp tục xem đến Fig.3, ngữ cảnh hoàn thành yêu cầu 68 bắt đầu (khối 84). Bộ điều khiển máy chủ 16 xóa (các) bit ở thanh ghi chuông cửa 30 (khối 85). Khoảng ngắt hoàn thành yêu cầu diễn ra và khóa được tạo ra bởi phần mềm máy chủ 20 (khối 86). Máy chủ 10 đọc biến số của các yêu cầu chưa giải quyết (khối 88) ở phần mềm máy chủ 20. Sau đó, máy chủ 10 đọc thanh ghi chuông cửa 30 (khối 90) và xác định các yêu cầu đã được hoàn thành dựa vào thanh ghi chuông cửa 30 và biến số của các yêu cầu chưa giải quyết (khối 92). Đối với mỗi yêu cầu được hoàn thành (khối 94), chương trình con được thực hiện trong đó mã phản hồi được đọc (khối 96), các lỗi được xử lý (khối 98) và thiết bị lớp bên trên (ví dụ, phần mềm phát ra yêu cầu ở trường hợp thứ nhất) được thông báo về việc hoàn thành yêu cầu (khối 100). Khi tất cả các yêu cầu đã hoàn thành được xử lý ở khối 94, thì các bit tương ứng của biến số yêu cầu chưa giải quyết được xóa đi (khối 101), và sau đó phần mềm máy chủ 20 loại bỏ khóa và thoát (khối 102) dẫn đến kết thúc ngữ cảnh hoàn thành yêu cầu (khối 104). Sự tồn tại của các khóa ở cả ngữ cảnh yêu cầu gửi 66 và ngữ cảnh hoàn thành yêu cầu 68 được nêu bật bởi trình tự được khóa bằng ký hiệu (khối 106).

Khác với quy trình của ngữ cảnh yêu cầu gửi 66 và ngữ cảnh hoàn thành yêu cầu 68, các khía cạnh của sáng chế cho phép loại bỏ khóa, và các nhược điểm kèm theo được giảm bớt. Về việc này, Fig.4 thể hiện máy chủ 10' có thanh ghi hoàn thành lệnh (UTRLCNR) 32 (đôi khi còn được gọi là thanh ghi thông báo hoàn thành). Xin lưu ý rằng ở hầu hết các yêu cầu khác, máy chủ 10' có các chi tiết trùng với máy chủ 10 trên Fig.1. Đối với thanh ghi chuông cửa 30, thanh ghi hoàn thành lệnh 32 là trên cơ sở phần cứng và có số lượng bit bằng số lượng khe do bộ điều khiển máy chủ 16 xử lý. Tức là, việc sử dụng thanh ghi hoàn thành lệnh 32 cho phép áp dụng giải pháp phần cứng thay cho các khóa. Bằng cách sử dụng giải pháp phần cứng, việc gửi và

hoàn thành các yêu cầu có thể bắt đầu ở thời điểm bất kỳ. Khả năng khiến cho nhiều ngữ cảnh hoạt động cùng lúc giúp cải thiện các hiệu suất vận hành, đặc biệt là đối với bộ xử lý đa lõi.

Về việc này, Fig.5 đưa ra ngữ cảnh yêu cầu gửi 108 và ngữ cảnh hoàn thành yêu cầu 110. Ngữ cảnh yêu cầu gửi 108 bắt đầu (khối 112) và phần mềm máy chủ 20 chuẩn bị dữ liệu thao tác (khối 114). Phần mềm máy chủ 20 thiết lập thanh ghi chuồng cửa 30 (khối 116) và yêu cầu gửi kết thúc (khối 118). Vì không cần thiết lập biến số phần mềm cho các yêu cầu chưa giải quyết, nên không lo xảy ra khoảng ngắt.

Tiếp tục xem trên Fig.5, ngữ cảnh hoàn thành yêu cầu 110 bắt đầu (khối 120). Ban đầu, phần cứng xóa thanh ghi chuồng cửa 30 và thiết lập thanh ghi hoàn thành lệnh 32 (khối 122). Khoảng ngắt xảy ra (khối 124). Phần mềm máy chủ 20 đọc thanh ghi hoàn thành lệnh 32 (khối 126) để xác định những tác vụ nào được hoàn thành. Đối với mỗi tác vụ được hoàn thành, một chương trình con bắt đầu (khối 128) khi mã phản hồi được đọc (khối 130), các lỗi đã được xử lý (khối 132) và phần mềm máy chủ 20 xóa thanh ghi hoàn thành lệnh 32 (khối 134). Sau khi phần mềm máy chủ 20 xóa thanh ghi hoàn thành lệnh 32, thiết bị lớp trên (ví dụ, phần mềm mà đã phát ra yêu cầu) được thông báo về việc hoàn thành yêu cầu (khối 136). Sau khi xóa và thông báo, khe ở thanh ghi hoàn thành lệnh 32 tương ứng với bit có thể được đảo ngược khi cần hoặc khi được xác định. Khi đã xử lý tất cả yêu cầu đã được hoàn thành (khối 128), thì ngữ cảnh hoàn thành yêu cầu 110 kết thúc (khối 138). Khác với khoảng thời gian khi khóa vô hiệu hóa các khoảng ngắt (được ký hiệu bởi 106 trên Fig.3), khối 139 chỉ ra rằng các khoảng ngắt có thể xảy ra ở thời điểm bất kỳ, và đặc biệt có thể xảy ra trong những lần mà các hệ thống thông thường sử dụng khóa. Như nêu trên đây, việc loại bỏ khóa giúp cải thiện hiệu suất và việc thêm phần cứng mới (tức là, thanh ghi hoàn thành lệnh 32) được coi là sự cân bằng phù hợp đối với hiệu suất được cải thiện.

Việc xác định hoàn thành lệnh ở các bộ nhớ chớp theo các khía cạnh được bộc lộ ở đây có thể được thực hiện trong hoặc tích hợp vào mọi thiết bị dựa trên bộ xử lý. Các ví dụ, nhưng không giới hạn, bao gồm thiết bị giải mã tín hiệu truyền hình (set top box), thiết bị giải trí, thiết bị định vị, thiết bị truyền thông, đơn vị dữ liệu định vị cố định, đơn vị dữ liệu định vị di động, điện thoại di động, điện thoại cầm tay, máy

tính, máy tính xách tay, máy tính để bàn, thiết bị kỹ thuật số hỗ trợ cá nhân (personal digital assistant - PDA), màn hình, màn hình máy tính, ti vi, bộ điều hướng, radio, radio vệ tinh, máy phát nhạc, máy phát nhạc kỹ thuật số, máy phát nhạc xách tay, máy phát video kỹ thuật số, máy phát video, máy phát đĩa video kỹ thuật số (digital video disc - DVD), và máy phát video kỹ thuật số xách tay.

Về việc này, Fig.6 thể hiện ví dụ về hệ thống dựa trên bộ xử lý 140 mà có thể sử dụng máy chủ 10' và thiết bị 12 được thể hiện trên Fig.4. Trong ví dụ này, hệ thống dựa trên bộ xử lý 140 có một hoặc nhiều bộ xử lý trung tâm (central processing unit - CPU) 142, mỗi bộ có một hoặc nhiều bộ xử lý 144. (Các) CPU 142 có thể là thiết bị chính và bao gồm máy chủ 10'. (Các) CPU 142 có thể có các nhớ 146 được nối với (các) bộ xử lý 144 để truy cập nhanh vào dữ liệu lưu trữ tạm thời. (Các) CPU 142 được nối với bus hệ thống 148. Như đã được biết rộng rãi, (các) CPU 142 truyền thông với các thiết bị khác này bằng cách trao đổi địa chỉ, quyền điều khiển và thông tin dữ liệu qua bus hệ thống 148. Ví dụ, (các) CPU 142 có thể truyền các yêu cầu giao dịch bus đến hệ thống nhớ 150 mà có thể bao gồm thiết bị 12. Mặc dù không được thể hiện trên Fig.6, nhưng có thể bố trí nhiều bus hệ thống 148, trong đó mỗi bus hệ thống 148 tạo thành một kết cấu khác.

Các thiết bị chính và phụ khác có thể được nối với bus hệ thống 148. Ví dụ, như được thể hiện trên Fig.6, các thiết bị này có thể có hệ thống nhớ 150, có thể có nhiều đơn vị nhớ (không được thể hiện một cách cụ thể), một hoặc nhiều thiết bị đầu vào 152, một hoặc nhiều thiết bị đầu ra 154, một hoặc nhiều thiết bị giao diện mạng 156, và một hoặc nhiều bộ điều khiển màn hình 158. (Các) thiết bị đầu vào 152 có thể có loại thiết bị đầu vào bất kỳ, bao gồm nhưng không bị giới hạn ở các phím nhập liệu, bộ chuyển mạch, bộ xử lý thoại, v.v. (Các) thiết bị đầu ra 154 có thể có loại thiết bị đầu ra bất kỳ, bao gồm nhưng không bị giới hạn ở thiết bị âm thanh, thiết bị video, các bộ chỉ báo nhìn thấy khác, v.v. (Các) thiết bị giao diện mạng 156 có thể là thiết bị bất kỳ được tạo cấu hình để cho phép trao đổi dữ liệu đến và đi từ mạng 160. Mạng 160 có thể là loại mạng bất kỳ, bao gồm nhưng không bị giới hạn ở mạng có dây hoặc không dây, mạng cá nhân hoặc công cộng, mạng cục bộ (local area network - LAN), mạng cục bộ diện rộng (wide local area network - WLAN) và Internet. (Các) thiết bị

giao diện mạng 156 có thể được tạo cấu hình để hỗ trợ mọi loại giao thức truyền thông theo mong muốn.

(Các) CPU 142 cũng có thể được tạo cấu hình để truy cập vào (các) bộ điều khiển màn hình 158 trên bus hệ thống 148 để điều khiển các thông tin được gửi tới một hoặc nhiều màn hình 162. (Các) bộ điều khiển màn hình 158 gửi thông tin đến (các) màn hình 162 để được hiển thị thông qua một hoặc nhiều bộ xử lý video 164, để xử lý các thông tin cần hiển thị thành định dạng phù hợp cho (các) màn hình 162. (Các) màn hình 162 có thể là loại màn hình bất kỳ, bao gồm nhưng không bị giới hạn ở màn hình ống tia âm cực (cathode ray tube - CRT), màn hình tinh thể lỏng (liquid crystal display - LCD), màn hình plasma, v.v.

Người có trình độ trung bình trong lĩnh vực này sẽ còn hiểu rằng các khối logic, môđun, mạch và thuật toán minh họa được mô tả theo các khía cạnh được bộc lộ ở đây có thể được thực hiện dưới dạng phần cứng điện tử, các lệnh được lưu trữ trong bộ nhớ hoặc trong phương tiện khác đọc được bằng máy tính và được thực thi bởi bộ xử lý hoặc thiết bị xử lý khác, hoặc các tổ hợp của cả hai. Các thiết bị được mô tả trong bản mô tả này có thể được sử dụng trong, ví dụ, mạch, thành phần phần cứng, mạch tích hợp (integrated circuit - IC), hoặc vi mạch tích hợp bất kỳ. Bộ nhớ được bộc lộ trong bản mô tả này có thể là bộ nhớ thuộc loại và kích thước bất kỳ và có thể được tạo cấu hình để lưu trữ loại thông tin bất kỳ theo mong muốn. Để minh họa rõ ràng khả năng trao đổi, các thành phần, khối, môđun, mạch và bước minh họa khác nhau đã được mô tả trên đây thường là theo chức năng của chúng. Chức năng như vậy được thực hiện bằng cách nào tùy thuộc vào ứng dụng cụ thể, các lựa chọn kiểu dáng, và/hoặc các giới hạn kiểu dáng được áp đặt lên toàn bộ hệ thống. Người có trình độ trung bình trong lĩnh vực này có thể thực hiện chức năng được mô tả theo các cách khác nhau đối với mỗi ứng dụng cụ thể, nhưng các quyết định thực hiện như vậy không nên được hiểu là làm lệch ra khỏi phạm vi của sáng chế.

Các khối logic, môđun và mạch minh họa khác nhau được mô tả cùng với các khía cạnh được bộc lộ ở đây có thể được triển khai hoặc thực hiện bằng bộ xử lý, bộ xử lý tín hiệu kỹ thuật số (Digital Signal Processor - DSP), mạch tích hợp chuyên dụng (Application Specific Integrated Circuit - ASIC), mảng công lập trình được dạng

trường (Field Programmable Gate Array - FPGA) hoặc thiết bị logic lập trình được khác, cổng rời rạc hoặc logic tranzito, các thành phần phần cứng rời rạc, hoặc tổ hợp bất kỳ của chúng được thiết kế để thực hiện các chức năng được mô tả trong bản mô tả này. Bộ xử lý có thể là bộ vi xử lý, nhưng theo cách khác, bộ xử lý có thể là bộ xử lý, bộ điều khiển, bộ vi điều khiển hoặc máy trạng thái thông thường bất kỳ. Bộ xử lý cũng có thể được cài đặt dưới dạng tổ hợp của các thiết bị tính toán, ví dụ, tổ hợp của DSP và bộ vi xử lý, nhiều bộ vi xử lý, một hoặc nhiều bộ vi xử lý kết hợp với lõi DSP, hoặc bất kỳ cấu hình khác tương tự như vậy.

Các khía cạnh được bộc lộ ở đây có thể được bao gồm trong phần cứng và trong các lệnh được lưu trữ ở phần cứng, và có thể nằm, ví dụ, ở bộ nhớ truy cập ngẫu nhiên (Random Access Memory - RAM), bộ nhớ chớp, bộ nhớ chỉ đọc (Read Only Memory - ROM), ROM lập trình được bằng điện (Electrically Programmable ROM - EPROM), ROM lập trình được và xóa được bằng điện (Electrically Erasable Programmable ROM - EEPROM), các thanh ghi, ổ đĩa cứng, ổ đĩa di động, CD-ROM, hoặc phương tiện đọc được bằng máy tính có dạng khác bất kỳ đã được biết đến trong lĩnh vực kỹ thuật này. Vật ghi làm ví dụ được kết nối với bộ xử lý sao cho bộ xử lý có thể đọc được thông tin từ vật ghi và ghi thông tin vào vật ghi này. Theo cách khác, vật ghi có thể liền khối với bộ xử lý. Bộ xử lý và vật ghi có thể nằm ở ASIC. ASIC có thể nằm ở trạm từ xa. Theo cách khác, bộ xử lý và vật ghi có thể tồn tại dưới dạng các thành phần rời rạc ở trạm từ xa, trạm gốc hoặc máy chủ.

Cần lưu ý rằng các bước vận hành được mô tả theo khía cạnh bất kỳ trong số các khía cạnh làm ví dụ trong bản mô tả này được mô tả để làm ví dụ và thảo luận. Các công đoạn được mô tả có thể được thực hiện ở rất nhiều trình tự khác nhau chứ không phải các trình tự đã được minh họa. Hơn thế nữa, các công đoạn được mô tả ở một bước vận hành thực tế có thể được thực hiện ở nhiều bước khác nhau. Ngoài ra, một hoặc nhiều bước vận hành được bộc lộ trong các khía cạnh làm ví dụ có thể được kết hợp. Cần hiểu rằng các bước vận hành được thể hiện trong các biểu đồ ở dạng lưu đồ có thể phải qua rất nhiều cải biến khác nhau do đó sẽ trở nên hiển nhiên đối với người có trình độ trung bình trong lĩnh vực kỹ thuật này. Người có hiểu biết trung bình trong lĩnh vực này cũng sẽ hiểu rằng các thông tin và tín hiệu có thể được biểu

diễn bằng cách sử dụng công nghệ và kỹ thuật bất kỳ trong các công nghệ và kỹ thuật khác nhau. Ví dụ, các dữ liệu, chỉ dẫn, lệnh, thông tin, tín hiệu, bit, ký hiệu, và vi mạch mà có thể được đề cập trong toàn bộ phần mô tả trên đây có thể được biểu diễn bằng điện thế, dòng điện, sóng điện từ, trường hoặc hạt từ tính, trường hoặc hạt quang học, hoặc tổ hợp bất kỳ của chúng.

Sự mô tả trên đây về sáng chế được trình bày để cho phép người có hiểu biết trung bình trong lĩnh vực này thực hành hoặc sử dụng sáng chế. Các cải biến khác nhau đối với sáng chế sẽ hiển nhiên đối với người có hiểu biết trung bình trong lĩnh vực này, và các nguyên tắc chung được xác định trong bản mô tả này có thể được áp dụng cho các cải biến khác mà không nằm ngoài nguyên lý hoặc phạm vi của sáng chế. Vì vậy, sáng chế không nhằm bị giới hạn ở các ví dụ và thiết kế được mô tả ở đây, mà có được phạm vi rộng nhất phù hợp với các nguyên tắc và dấu hiệu mới được bộc lộ trong bản mô tả này.

YÊU CẦU BẢO HỘ

1. Hệ thống lưu trữ siêu nhanh (universal flash storage - UFS) bao gồm:

thanh ghi chuồng cửa có số bit tương ứng với danh sách yêu cầu chuyển theo giao thức chuyển UFS (UFS transfer protocol – UTP) (UTP Transfer Request List - UTRL);

thanh ghi thông báo hoàn thành có cùng số bit như vậy; và

hệ thống điều khiển được kết nối hoạt động với thanh ghi chuồng cửa và thanh ghi thông báo hoàn thành và được tạo cấu hình để:

thiết lập bit chuồng cửa ở thanh ghi chuồng cửa để bắt đầu yêu cầu gửi;

thiết lập bit hoàn thành ở thanh ghi thông báo hoàn thành khi hoàn thành yêu cầu chuyển; và

xóa bit chuồng cửa khi hoàn thành yêu cầu chuyển.

2. Hệ thống UFS theo điểm 1, trong đó hệ thống điều khiển còn được tạo cấu hình để phát ra yêu cầu chuyển đến thiết bị.

3. Hệ thống UFS theo điểm 2, trong đó việc bắt đầu yêu cầu gửi có liên quan tới yêu cầu chuyển.

4. Hệ thống UFS theo điểm 1, hệ thống này còn bao gồm giao diện truyền thông được tạo cấu hình để kết nối máy chủ với thiết bị.

5. Hệ thống UFS theo điểm 2, trong đó hệ thống điều khiển còn được tạo cấu hình để xóa bit hoàn thành sau khi hoàn thành xử lý yêu cầu chuyển.

6. Hệ thống UFS theo điểm 5, trong đó hệ thống điều khiển còn được tạo cấu hình để tái sử dụng khe liên quan tới bit hoàn thành sau khi xóa bit hoàn thành.

7. Hệ thống UFS theo điểm 2, trong đó yêu cầu chuyển có lệnh ghi để ghi dữ liệu vào thiết bị.

8. Hệ thống UFS theo điểm 2, trong đó yêu cầu chuyển có lệnh đọc để đọc dữ liệu từ thiết bị.

9. Hệ thống UFS theo điểm 1 được tích hợp vào thiết bị được chọn từ nhóm bao gồm thiết bị giải mã tín hiệu truyền hình (set top box), thiết bị giải trí, thiết bị định vị, thiết bị truyền thông, đơn vị dữ liệu định vị cố định, đơn vị dữ liệu định vị di động, điện thoại di động, điện thoại cầm tay, máy tính, máy tính xách tay, máy tính để bàn, thiết bị kỹ thuật số hỗ trợ cá nhân (personal digital assistant - PDA), màn hình, màn hình máy tính, ti vi, bộ điều hướng, radio, radio vệ tinh, máy phát nhạc, máy phát nhạc kỹ thuật số, máy phát nhạc xách tay, máy phát video kỹ thuật số, máy phát video, máy phát đĩa video kỹ thuật số (digital video disc - DVD), và máy phát video kỹ thuật số xách tay.

10. Hệ thống nhớ bao gồm:

thanh ghi chuồng cửa có một số bit;

thanh ghi hoàn thành có cùng số bit như vậy; và

hệ thống điều khiển được kết nối hoạt động với thanh ghi chuồng cửa và thanh ghi hoàn thành và được tạo cấu hình để:

thiết lập bit chuồng cửa ở thanh ghi chuồng cửa để bắt đầu yêu cầu gửi;

thiết lập bit hoàn thành ở thanh ghi thông báo hoàn thành khi hoàn thành yêu cầu chuyển; và

xóa bit chuồng cửa khi hoàn thành yêu cầu chuyển.

11. Phương pháp điều khiển hệ thống nhớ, phương pháp này bao gồm các bước:

tạo ra yêu cầu chuyển ở máy chủ;

thiết lập bit ở thanh ghi chuồng cửa ở máy chủ nhận dạng yêu cầu chuyển;

chuyển yêu cầu chuyển cho thiết bị thông qua giao diện truyền thông;

hoàn thành việc chuyển liên quan tới yêu cầu chuyển;

xóa bit ở thanh ghi chuồng cửa; và

thiết lập bit hoàn thành ở thanh ghi hoàn thành.

12. Phương pháp theo điểm 11, trong đó bước tạo ra yêu cầu chuyển bao gồm việc tạo ra lệnh đọc để đọc dữ liệu từ thiết bị.

13. Phương pháp theo điểm 11, trong đó bước tạo ra yêu cầu chuyển bao gồm việc tạo ra lệnh ghi để ghi dữ liệu vào thiết bị.

14. Phương pháp theo điểm 11, phương pháp này còn bao gồm bước khởi động quá trình chuyển.

15. Phương pháp theo điểm 11, phương pháp này còn bao gồm bước xử lý các khoảng ngắt đối với yêu cầu chuyển mà không cần khóa phần mềm.

16. Phương pháp theo điểm 11, phương pháp này còn bao gồm bước nhận khoảng ngắt được tạo ra bởi yêu cầu chuyển thứ hai.

17. Phương pháp theo điểm 11, phương pháp này còn bao gồm bước xóa bit hoàn thành sau khi hoàn thành xử lý yêu cầu chuyển.

18. Phương pháp theo điểm 17, phương pháp này còn bao gồm bước tái sử dụng khe liên quan tới bit hoàn thành sau khi xóa bit hoàn thành.

19. Hệ thống nhớ điều khiển đa phương tiện được nhúng (embedded Multi-Media Controller - eMMC) bao gồm:

thanh ghi chuồng cửa có số bit tương ứng với danh sách mô tả tác vụ (Task Descriptor List - TDL) eMMC;

thanh ghi thông báo hoàn thành có cùng số bit như vậy; và

hệ thống điều khiển được kết nối hoạt động với thanh ghi chuồng cửa và thanh ghi thông báo hoàn thành và được tạo cấu hình để:

thiết lập bit chuồng cửa ở thanh ghi chuồng cửa để bắt đầu yêu cầu gửi;

thiết lập bit hoàn thành ở thanh ghi thông báo hoàn thành khi hoàn thành yêu cầu chuyển; và
xóa bit chuông cửa khi hoàn thành yêu cầu chuyển.

20. Hệ thống nhớ eMMC theo điểm 19, trong đó hệ thống điều khiển còn được tạo cấu hình để phát ra yêu cầu chuyển đến thiết bị.

21. Hệ thống nhớ eMMC theo điểm 20, trong đó việc bắt đầu yêu cầu gửi có liên quan tới yêu cầu chuyển.

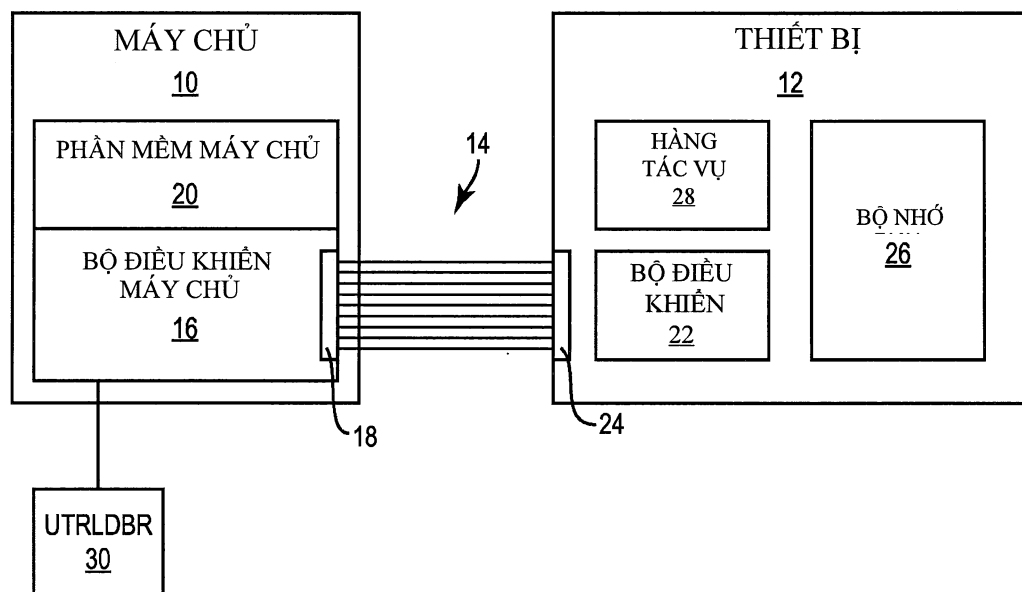
22. Hệ thống nhớ eMMC theo điểm 19, hệ thống này còn bao gồm giao diện truyền thông được tạo cấu hình để kết nối máy chủ với thiết bị.

23. Hệ thống nhớ eMMC theo điểm 20, trong đó hệ thống điều khiển còn được tạo cấu hình để xóa bit hoàn thành sau khi hoàn thành xử lý yêu cầu chuyển.

24. Hệ thống nhớ eMMC theo điểm 23, trong đó hệ thống điều khiển còn được tạo cấu hình để tái sử dụng khe liên quan tới bit hoàn thành sau khi xóa bit hoàn thành.

25. Hệ thống nhớ eMMC theo điểm 20, trong đó yêu cầu chuyển bao gồm lệnh ghi để ghi dữ liệu vào thiết bị.

26. Hệ thống nhớ eMMC theo điểm 20, trong đó yêu cầu chuyển bao gồm lệnh đọc để đọc dữ liệu từ thiết bị.

**FIG. 1**

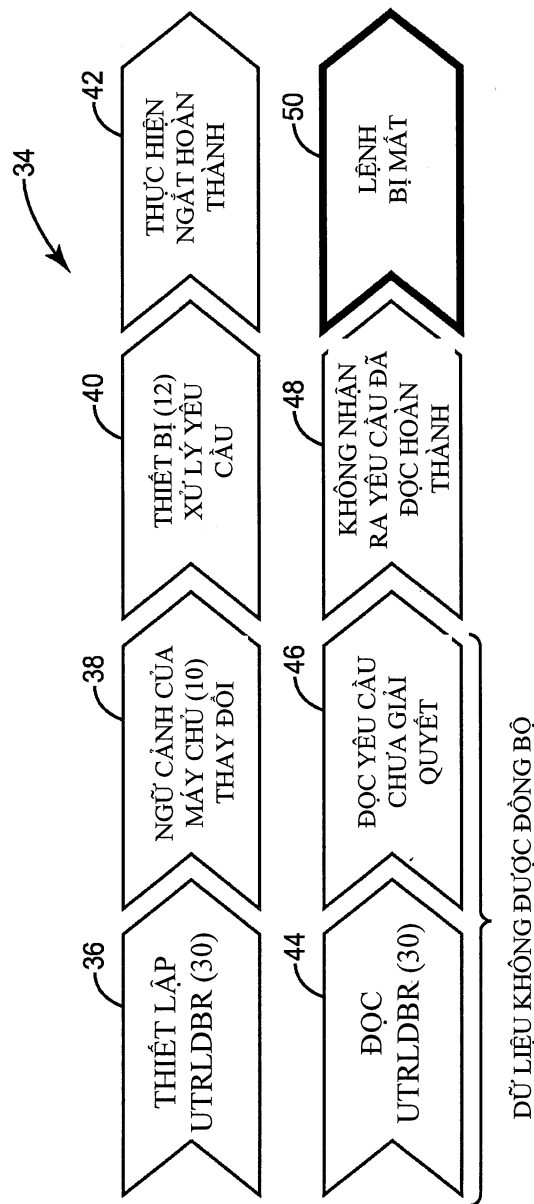


FIG. 2A

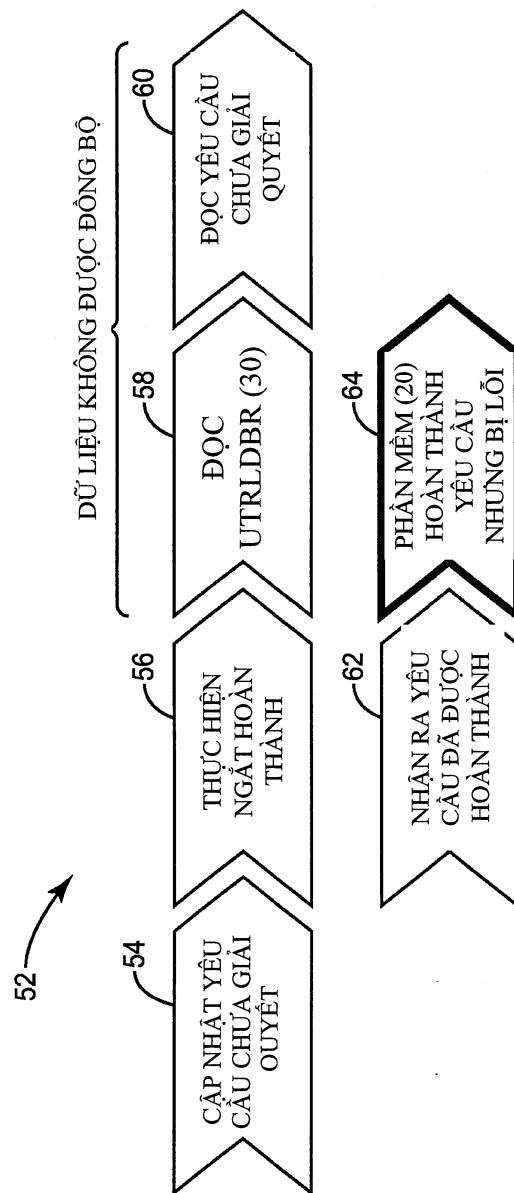


FIG. 2B

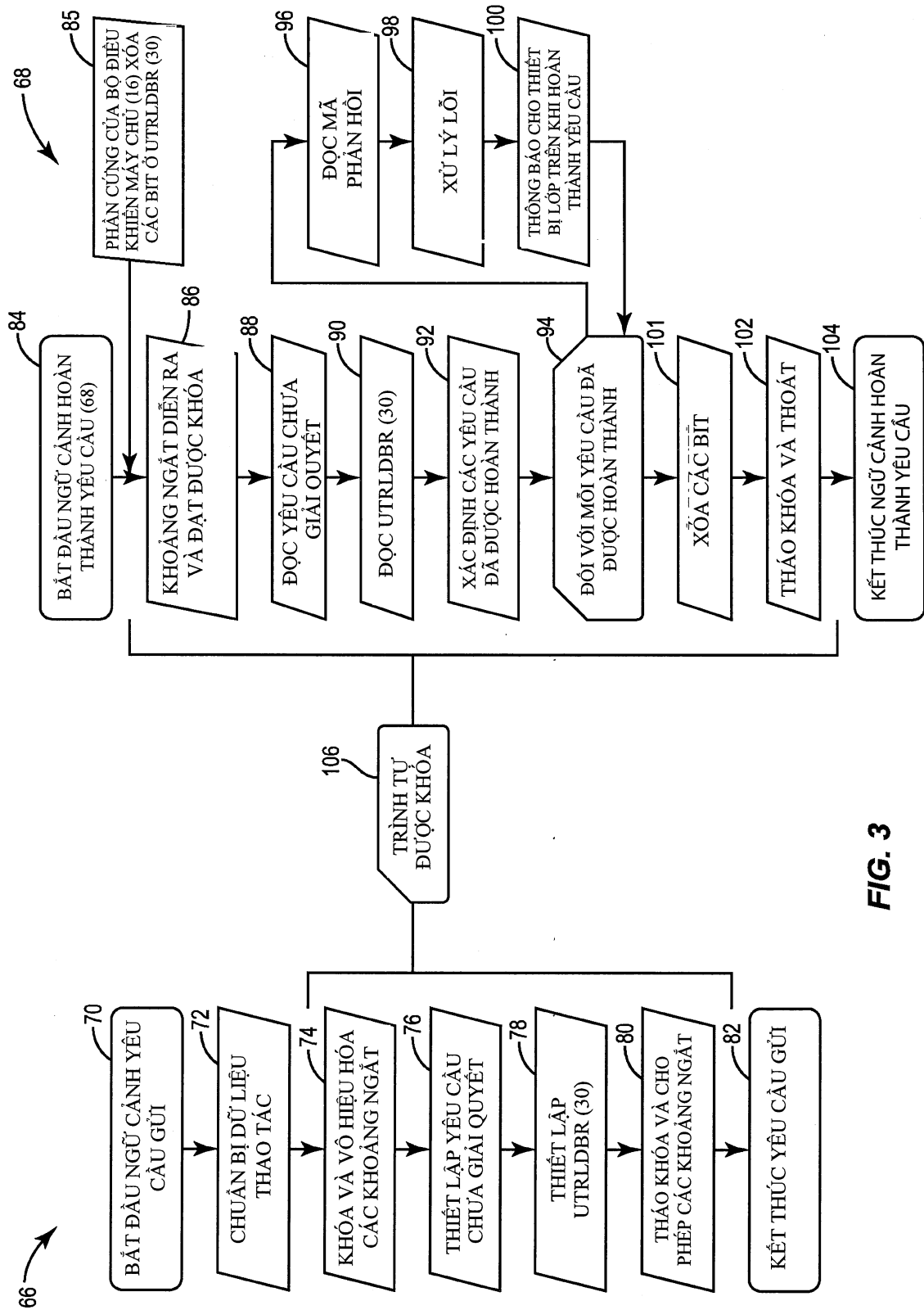
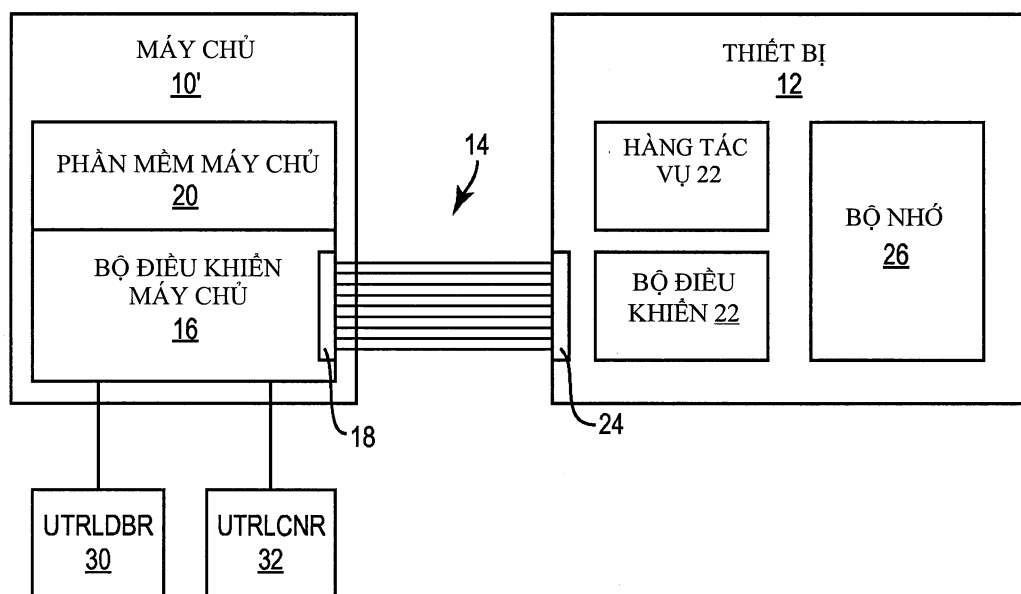


FIG. 3

**FIG. 4**

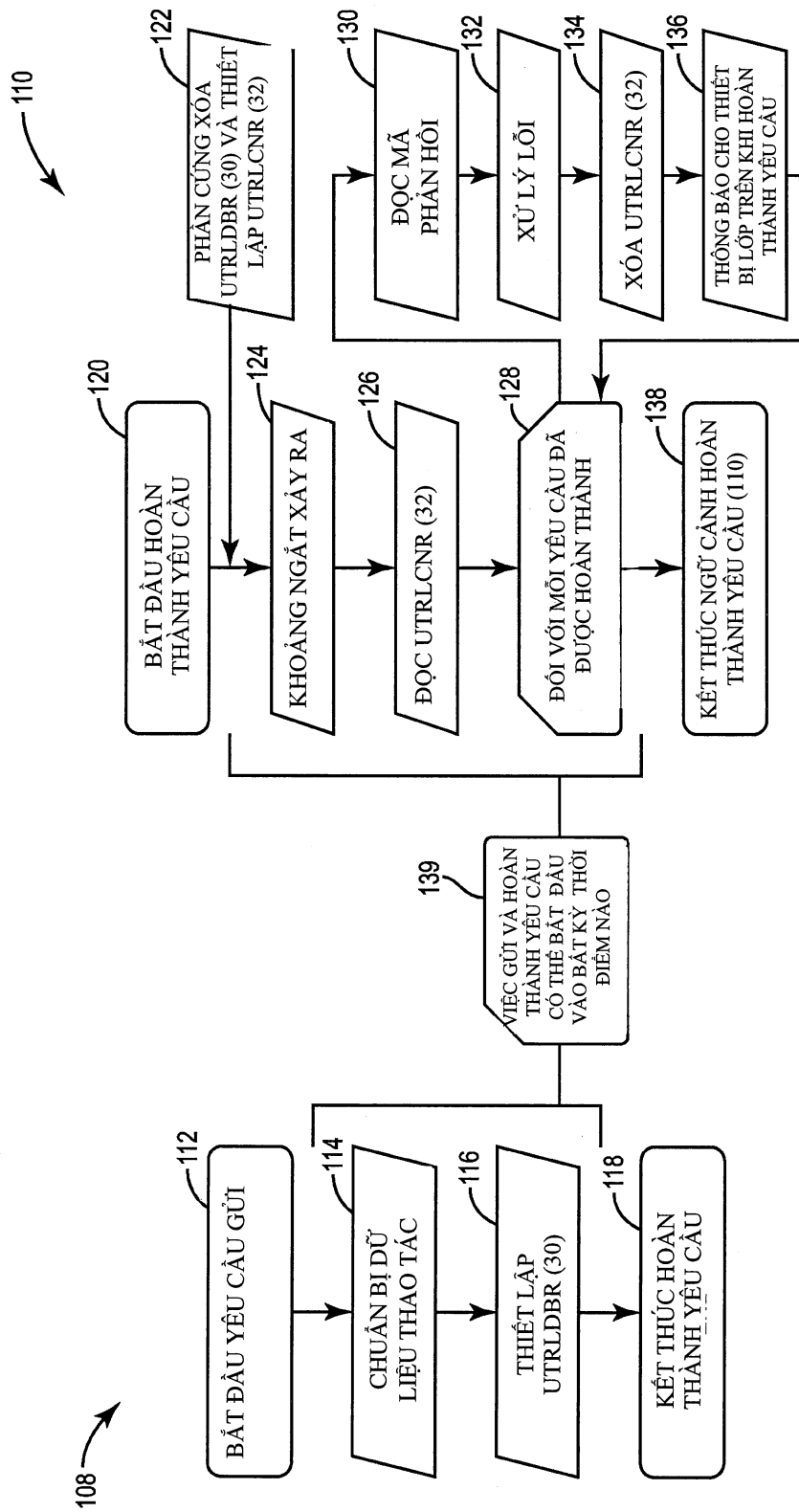


FIG. 5

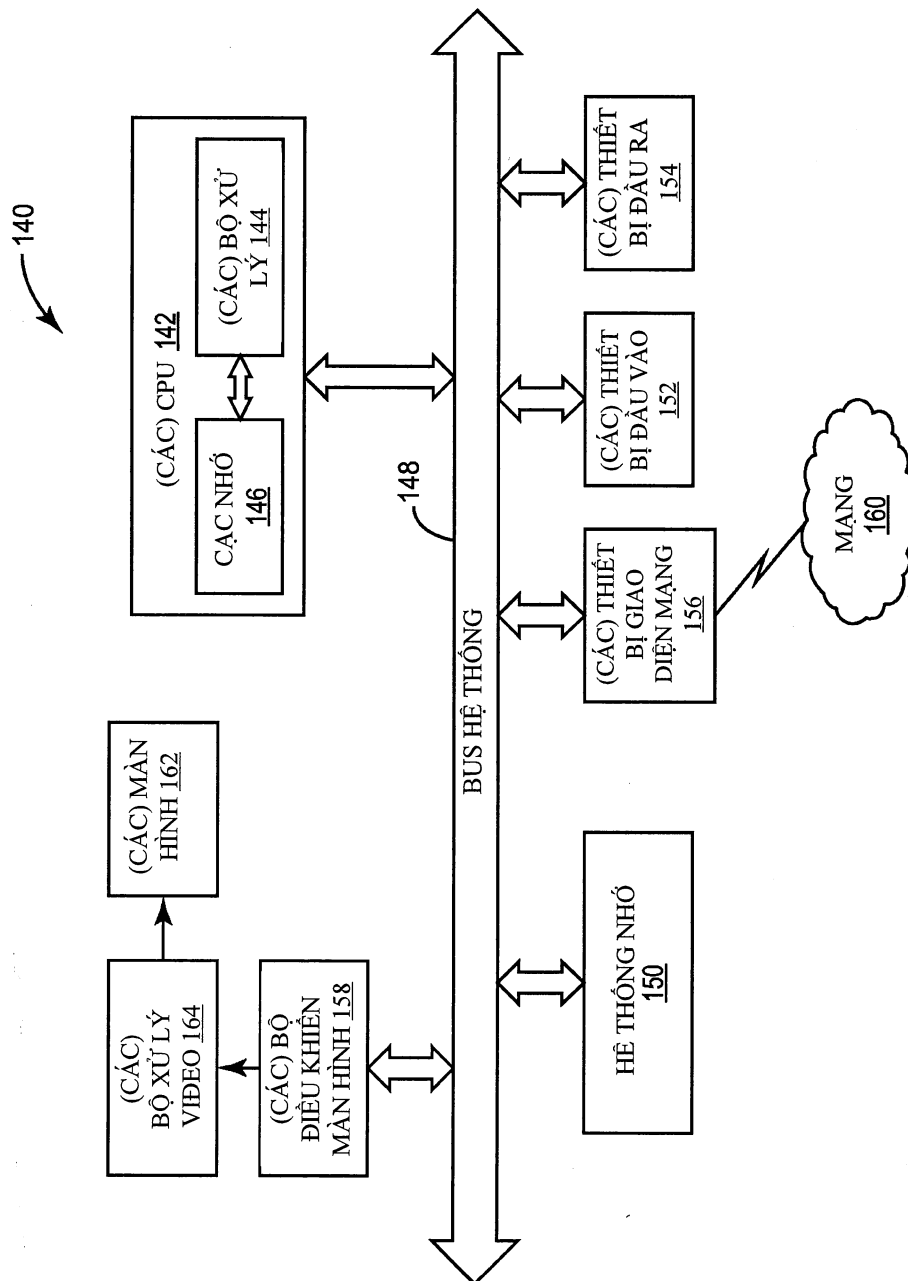


FIG. 6