



(12) BẢN MÔ TẢ SÁNG CHẾ THUỘC BẰNG ĐỘC QUYỀN SÁNG CHẾ

(19) Cộng hòa xã hội chủ nghĩa Việt Nam (VN)
CỤC SỞ HỮU TRÍ TUỆ

(11)



1-0025115

(51)⁸ H02P 27/06; H02M 7/48

(13) B

(21) 1-2018-03019

(22) 10/11/2016

(86) PCT/JP2016/083336 10/11/2016

(87) WO2017/115560 06/07/2017

(30) 2015-256350 28/12/2015 JP

(45) 25/08/2020 389

(43) 25/09/2018 366A

(73) DAIKIN INDUSTRIES, LTD. (JP)

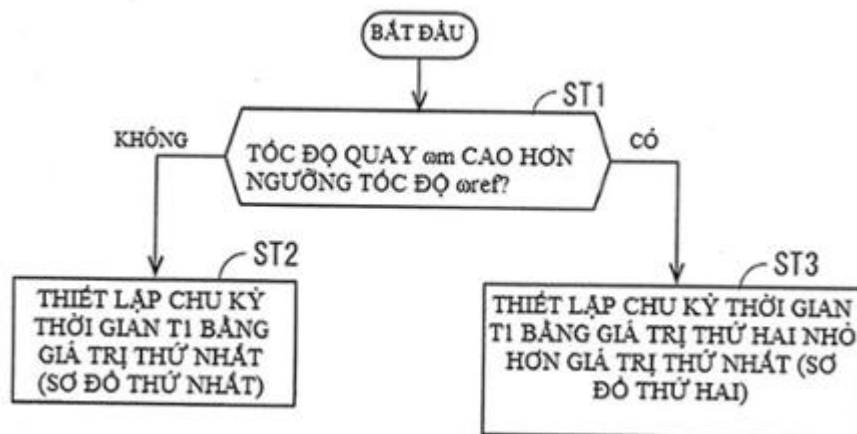
Umeda Center Building, 4-12, Nakazaki-Nishi 2-Chome, Kita-ku, Osaka-Shi, Osaka 5308323, Japan

(72) ISHIZEKI Shinichi (JP); HIRAOKA Nobuyasu (JP).

(74) Công ty Luật TNHH Phạm và Liên danh (PHAM & ASSOCIATES)

(54) THIẾT BỊ ĐIỀU KHIỂN BỘ BIẾN ĐỔI ĐIỆN

(57) Sáng chế đề xuất thiết bị điều khiển bộ biến đổi điện trực tiếp mà cho phép điều khiển động cơ với hiệu suất cao. Điện áp chỉnh lưu thu được bằng cách chỉnh lưu điện áp AC một pha toàn sóng được cấp trên các đường cấp điện DC thứ nhất và thứ hai. Bộ chuyển mạch xả điện và tụ điện được nối nối tiếp với nhau giữa các đường cấp điện DC thứ nhất và thứ hai. Mạch khuếch đại khuếch đại điện áp chỉnh lưu để tích điện tụ điện. Bộ đảo nhận, làm đầu vào, điện áp chỉnh lưu làm điện áp DC khi bộ chuyển mạch xả điện không dẫn điện, nhận, làm đầu vào, điện áp trên tụ điện làm điện áp DC khi bộ chuyển mạch xả điện dẫn điện, biến đổi điện áp DC làm đầu vào vào điện áp AC, và xuất ra điện áp AC đến động cơ. Khối điều khiển chuyển mạch duy trì bộ chuyển mạch xả điện không dẫn điện trong chu kỳ thời gian thứ nhất, và chuyển đổi bộ chuyển mạch xả điện giữa dẫn điện và không dẫn điện trong chu kỳ thời gian thứ hai khác ngoài chu kỳ thời gian thứ nhất. Khối thiết lập chu kỳ thời gian tích điện và xả điện thiết lập chu kỳ thời gian thứ nhất khi tốc độ quay của động cơ cao hơn ngưỡng tốc độ ngắ n hơn chu kỳ thời gian thứ nhất khi tốc độ quay thấp hơn ngưỡng tốc độ.



Lĩnh vực kỹ thuật được đề cập

Sáng chế đề cập đến thiết bị điều khiển bộ biến đổi điện.

Tình trạng kỹ thuật của sáng chế

Các công bố đơn yêu cầu cấp bằng độc quyền sáng chế Nhật Bản số 2015-084637, 2015-065731 và 2015-076921 đều bộc lộ bộ biến đổi điện trực tiếp. Bộ biến đổi điện trực tiếp gồm bộ chỉnh lưu điôt, bộ đảo, và mạch tích điện và xả điện.

Bộ chỉnh lưu điôt chỉnh lưu toàn sóng điện áp AC một pha, và xuất ra điện áp chỉnh lưu sau khi chỉnh lưu qua cặp dây cấp nguồn DC (dây nối DC).

Mạch tích điện và xả điện được cấp cho dây nối DC, và gồm mạch đệm và mạch khuếch đại. Mạch đệm có bộ chuyển mạch và tụ điện được mắc nối tiếp với nhau giữa cặp dây cấp điện DC. Khi bộ chuyển mạch dẫn điện, tụ điện xả điện để cấp điện cho dây nối DC.

Mạch khuếch đại sẽ khuếch đại điện áp chỉnh lưu từ bộ chỉnh lưu điôt để tích điện tụ điện. Điều này cho phép mạch tích điện và xả điện nhận điện từ dây nối DC. Điện áp đầu vào (điện áp DC từ dây nối DC) của bộ đảo so khớp điện áp được tăng cường cho tụ điện khi bộ chuyển mạch nêu trên dẫn điện, và so khớp điện áp chỉnh lưu khi bộ chuyển mạch không dẫn điện. Bộ đảo nhận điện áp DC từ dây nối DC làm đầu vào, biến đổi nó thành điện áp AC, và xuất ra điện áp AC.

Bản chất kỹ thuật của sáng chế

Mong muốn điều khiển động cơ với hiệu suất cao.

Do vậy, mục đích của sáng chế là đề xuất thiết bị điều khiển bộ biến đổi điện trực tiếp cho phép điều khiển động cơ với hiệu suất cao.

Khía cạnh thứ nhất của thiết bị điều khiển bộ biến đổi điện theo sáng chế là thiết bị để điều khiển, trong bộ biến đổi điện gồm các đường cấp điện DC thứ nhất và thứ hai (LH, LL), mạch chỉnh lưu (3), bộ chuyển mạch xả điện (Sc) và tụ điện (C4), mạch khuếch đại (4a), và bộ đảo (5), bộ chuyển mạch xả điện, mạch chỉnh lưu chỉnh lưu toàn sóng điện áp AC một pha thành điện áp được chỉnh lưu, và cấp điện áp chỉnh lưu giữa các đường cấp điện DC thứ nhất và thứ hai, bộ chuyển mạch xả điện và tụ điện được nối tiếp với nhau giữa các đường cấp điện DC thứ nhất và thứ hai, mạch khuếch đại khuếch đại điện áp chỉnh lưu để tích điện tụ điện, bộ đảo nhận, làm đầu vào, điện áp chỉnh lưu làm điện áp DC (V_{dc1}) giữa các đường cấp điện DC thứ nhất và thứ hai khi bộ chuyển mạch xả điện không dẫn điện, nhận, làm đầu vào, điện áp trên tụ điện làm điện áp DC khi bộ chuyển mạch xả điện dẫn điện, biến đổi điện áp DC làm đầu vào vào điện áp AC, và xuất điện áp AC ra động cơ (6), thiết bị điều khiển bộ biến đổi điện gồm: khối điều khiển chuyển mạch (11) duy trì bộ chuyển mạch xả điện không dẫn điện trong chu kỳ thời gian thứ nhất ($T1$), và chuyển đổi bộ chuyển mạch xả điện giữa dẫn điện và không dẫn điện trong chu kỳ thời gian thứ hai ($T2$) khác ngoài chu kỳ thời gian thứ nhất; và khối thiết lập chu kỳ thời gian tích điện và xả điện (12) mà thiết lập chu kỳ thời gian thứ nhất khi tốc độ quay của động cơ cao hơn ngưỡng tốc độ (ω_{ref}) ngắn hơn chu kỳ thời gian thứ nhất khi tốc độ quay thấp hơn ngưỡng tốc độ.

Khía cạnh thứ hai của thiết bị điều khiển bộ biến đổi điện theo sáng chế là thiết bị điều khiển bộ biến đổi điện theo khía cạnh thứ nhất trong đó, khi tốc độ quay (ω_m) cao hơn ngưỡng tốc độ (ω_{ref}), chu kỳ thời gian thứ nhất ($T1$) có chiều dài bằng 0.

Khía cạnh thứ ba của thiết bị điều khiển bộ biến đổi điện theo sáng chế là thiết bị điều khiển bộ biến đổi điện theo khía cạnh thứ nhất hoặc thứ hai trong đó, khi tốc độ quay (ω_m) thấp hơn ngưỡng tốc độ (ω_{ref}), chu kỳ thời gian thứ nhất ($T1$) là chu kỳ thời gian trong đó điện áp chỉnh lưu lớn hơn giá trị định trước.

Khía cạnh thứ tư của thiết bị điều khiển bộ biến đổi điện theo sáng chế là thiết bị điều khiển bộ biến đổi điện theo khía cạnh bất kỳ trong các khía cạnh từ thứ nhất đến thứ ba trong đó ngưỡng tốc độ là tốc độ quay khi biên độ của điện áp AC được cấp cho động cơ (6) đạt giới hạn trên.

Theo các khía cạnh thứ nhất và thứ tư của thiết bị điều khiển bộ biến đổi điện theo sáng chế, điện áp trên tụ điện cao hơn điện áp chỉnh lưu, và do vậy điện áp DC có thể cao hơn điện áp chỉnh lưu khi bộ chuyển mạch xả điện dẫn điện.

Khi tốc độ quay thấp, điện áp DC có thể cao hơn điện áp chỉnh lưu khi bộ chuyển mạch xả điện dẫn điện trong chu kỳ thời gian thứ hai, nhưng điện áp DC so khớp điện áp chỉnh lưu khi bộ chuyển mạch xả điện được duy trì không dẫn điện trong chu kỳ thời gian thứ nhất. Tức là, điện áp DC cao hơn điện áp chỉnh lưu không thể được đưa vào bộ đảo trong chu kỳ thời gian thứ nhất.

Nói theo cách khác, khi tốc độ quay cao, bộ chuyển mạch xả điện được chuyển đổi giữa dẫn điện và không dẫn điện trong chu kỳ thời gian thứ hai

dài hơn. Do vậy, điện áp DC khi tốc độ quay cao có thể cao hơn điện áp DC khi tốc độ quay thấp.

Giá trị lớn nhất của điện áp (điện áp được cấp đầu ra lớn nhất) mà có thể được cấp cho động cơ có thể được tăng với việc tăng chu kỳ thời gian thứ hai, và do vậy chuyển động quay tốc độ cao và hoạt động tải cao của động cơ có thể đạt được trong khi hạn chế tăng dòng điện của động cơ. Nói theo cách khác, điện áp DC có thể trở nên nhỏ khi tốc độ quay thấp. Chu kỳ thời gian trong đó bộ chuyển mạch xả điện dẫn điện (tức là, chu kỳ trong đó tụ điện xả điện) được yêu cầu là ngắn sao cho điện áp DC trở nên nhỏ, và lượng hoạt động của mạch khuếch đại có thể trở nên nhỏ theo đó. Tổn hao trong mạch khuếch đại được giảm khi lượng hoạt động của mạch khuếch đại giảm. Hiệu suất khi tốc độ quay thấp do vậy có thể được cải thiện.

Như được mô tả trên đây, hoạt động tải cao có thể đạt được trong khi hạn chế tăng dòng điện của động cơ khi tốc độ quay cao, trong khi hiệu suất được cải thiện khi tốc độ quay thấp.

Theo khía cạnh thứ hai của thiết bị điều khiển bộ biến đổi điện theo sáng chế, điện áp được cấp đầu ra lớn nhất đến động cơ có thể được tăng tối đa.

Theo khía cạnh thứ ba thiết bị điều khiển bộ biến đổi điện theo sáng chế, điện áp DC có thể được tăng so với trường hợp trong đó chu kỳ thời gian trong đó điện áp chỉnh lưu nhỏ hơn giá trị tham chiếu điện áp được sử dụng làm chu kỳ thời gian thứ nhất.

Các đối tượng, các dấu hiệu, các khía cạnh, và các ưu điểm của sáng chế sẽ trở nên rõ ràng hơn trong phần mô tả chi tiết dưới đây và các hình vẽ đi kèm.

Mô tả vắn tắt các hình vẽ

Fig.1 là sơ đồ khối thể hiện cấu hình của bộ biến đổi điện trực tiếp mà phương pháp điều khiển được thể hiện theo phương án thực hiện được áp dụng;

Fig.2A và Fig.2B là các sơ đồ thể hiện dưới dạng lược đồ các ví dụ của các tham số khác nhau trong sơ đồ thứ nhất;

Fig.3A và Fig.3B là các sơ đồ thể hiện dưới dạng lược đồ các ví dụ của các tham số khác nhau trong sơ đồ thứ hai;

Fig.4 là lưu đồ thể hiện ví dụ hoạt động của khối điều khiển;

Fig.5 là sơ đồ thể hiện ví dụ hoạt động; và

Fig.6 là sơ đồ thể hiện ví dụ về mạch tương đương.

Mô tả chi tiết sáng chế

<1. Cấu hình của bộ biến đổi điện trực tiếp>

Fig.1 là sơ đồ khối thể hiện cấu hình của bộ biến đổi điện trực tiếp mà phương pháp điều khiển được thể hiện theo phương án thực hiện được áp dụng. Bộ biến đổi điện trực tiếp gồm bộ biến đổi 3, mạch đệm công suất 4, và bộ đảo 5.

Bộ biến đổi 3 là mạch chỉnh lưu một pha, và được nối với nguồn cấp AC một pha 1, chẳng hạn, qua bộ lọc 2. Bộ lọc 2 gồm bộ điện kháng L2 và tụ điện C2. Bộ điện kháng L2 được nối giữa một trong hai cực ra của nguồn cấp AC một pha 1 và bộ biến đổi 3. Tụ điện C2 được nối nối tiếp với bộ điện kháng L2 giữa hai cực đầu ra của nguồn cấp AC một pha 1. Bộ lọc 2 loại bỏ thành phần tần số cao của dòng điện. Bộ lọc 2 có thể bị bỏ qua. Thực hiện mô tả dưới đây trong khi bỏ qua chức năng của bộ lọc 2 cho đơn giản.

Bộ biến đổi 3 sử dụng, chẳng hạn, cầu điôt, và gồm các điôt D31 đến D34. Các điôt D31 đến D34 tạo mạch cầu, toàn sóng một pha chỉnh lưu điện áp AC một pha Vin, vốn là điện áp đầu vào được đưa vào từ nguồn cấp AC một pha 1, để biến đổi nó thành điện áp được chỉnh lưu Vrec, và xuất ra điện áp chỉnh lưu Vrec qua dây cáp điện DC LH và LL (tạo thành dây nối DC). Điện thế cao hơn được cấp cho dây cáp nguồn DC LL được cấp cho dây cáp nguồn DC LH. Dòng điện vào Iin chạy từ nguồn cấp AC một pha 1 vào bộ biến đổi 3.

Mạch đệm công suất 4 là mạch cấp và nhận nguồn đến và từ dây nối DC, và gồm mạch khuếch đại 4a, mạch đệm 4b, và điôt D43. Mạch đệm 4b gồm tụ điện C4. Mạch khuếch đại 4a khuếch đại điện áp chỉnh lưu Vrec để tích điện tụ điện C4.

Mạch đệm 4b còn bao gồm tranzito (insulated-gate bipolar transistor – tranzito lưỡng cực cổng cách điện, được gọi tắt là “IGBT”) Sc được nối không song song với điôt D42. Tranzito Sc được nối nối tiếp với tụ điện C4 giữa dây cáp điện DC LH và LL ở phía gần hơn với dây cáp nguồn DC LH. Ở đây, việc nối A và B không song song đề cập đến việc nối A và B song song sao cho hướng tiến của A và hướng tiến của B đối nhau. Cụ thể là, hướng tiến của tranzito Sc là hướng từ dây cáp nguồn DC LL về phía dây cáp nguồn DC LH, và hướng tiến của điôt D42 là hướng từ dây cáp nguồn DC LH về phía dây cáp nguồn DC LL. Tranzito Sc và điôt D42 có thể được hiểu chung là phần tử chuyển mạch đơn (bộ chuyển mạch thứ nhất).

Mạch khuếch đại 4a gồm điôt D40, bộ điện kháng L4, và tranzito (ở đây là IGBT) SL, chẳng hạn. Điôt D40 gồm catôt và anôt, và catôt được nối giữa bộ chuyển mạch thứ nhất và tụ điện C4.

Bộ điện kháng L4 được nối giữa dây cấp nguồn DC LH và anôt của điôt D40. Tranzito SL được nối giữa dây cấp nguồn DC LL và anôt của điôt D40. Điôt D41 được nối không song song với tranzito SL, và có thể được hiểu chung là phần tử chuyển mạch đơn (bộ chuyển mạch thứ hai). Mạch khuếch đại 4a được biết đến như là bộ băm xung.

Tụ điện C4 được tích điện bởi mạch khuếch đại 4a, và điện áp V_c cao hơn điện áp chỉnh lưu V_{rec} được tạo qua tụ điện C4. Cụ thể là, dòng điện được phép chạy từ dây cấp nguồn DC LH đến dây cấp nguồn DC LL qua bộ chuyển mạch thứ hai để tích trữ năng lượng trong bộ điện kháng L4, và sau đó bộ chuyển mạch thứ hai được tắt để tích trữ năng lượng trong tụ điện C4 qua điôt D40. Điều này cho phép mạch đệm công suất 4 nhận công suất từ dây nối DC.

Do điện áp V_c cao hơn điện áp chỉnh lưu V_{rec} , dòng điện về cơ bản không chạy qua điôt D42. Việc liệu bộ chuyển mạch thứ nhất dẫn điện hay không do vậy chỉ phụ thuộc vào việc liệu tranzito Sc dẫn điện hoặc không. Không chỉ tranzito Sc mà còn bộ chuyển mạch thứ nhất (bộ chuyển mạch xả điện) gồm tranzito Sc và điôt D42 do vậy còn được gọi là bộ chuyển mạch Sc. Khi bộ chuyển mạch Sc dẫn điện, tụ điện C4 xả điện sao cho mạch đệm công suất 4 có thể cấp điện cho dây nối DC.

Do dây cấp nguồn DC LH có điện thế cao hơn dây cấp nguồn DC LL, dòng điện về cơ bản không chạy qua điôt D41. Việc liệu bộ chuyển mạch thứ hai dẫn điện hoặc không do vậy chỉ phụ thuộc liệu tranzito SL dẫn điện hoặc không. Không chỉ tranzito SL mà còn bộ chuyển mạch thứ hai gồm tranzito SL và do vậy điôt D41 còn được gọi là bộ chuyển mạch SL.

Điôt D43 được nối trên dây cấp nguồn DC LH giữa bộ điện kháng L4 và bộ chuyển mạch Sc. Hướng tiến của điôt D43 là hướng từ bộ biến đổi 3

về phía bộ đảo 5. Điôt D43 ngăn không cho bộ điện kháng L4 đoản mạch khi bộ chuyển mạch Sc được bật, chẳng hạn.

Bộ đảo 5 biến đổi điện áp DC trên dây cáp điện DC LH và LL thành điện áp AC, và xuất ra điện áp AC ra các cực đầu ra Pu, Pv, và Pw. Khi điều này được mô tả liên quan đến công suất, bộ đảo 5 nhận công suất DC từ dây nối DC làm đầu vào, và xuất ra công suất AC đến động cơ 6. Bộ đảo 5 gồm sáu phần tử chuyển mạch Sup, Svp, Swp, Sun, Svn, và Swn. Các phần tử chuyển mạch Sup, Svp, và Swp lần lượt được nối giữa các cực đầu ra Pu, Pv, và Pw và dây cáp nguồn DC LH, và các phần tử chuyển mạch Sun, Svn, và Swn lần lượt được nối giữa các cực đầu ra Pu, Pv, và Pw và dây cáp nguồn DC LL. Bộ đảo 5 tạo bộ đảo nguồn điện áp, và gồm sáu điôt Dup, Dvp, Dwp, Dun, Dvn, và Dwn.

Các điôt Dup, Dvp, Dwp, Dun, Dvn, và Dwn có các catôt được hướng về phía dây cáp nguồn DC LH và các anôt được hướng về phía dây cáp nguồn DC LL. Điôt Dup được nối song song với phần tử chuyển mạch Sup giữa cực ra Pu và dây cáp nguồn DC LH. Một cách tương tự, các điôt Dvp, Dwp, Dun, Dvn, và Dwn lần lượt được nối song song với các phần tử chuyển mạch Svp, Swp, Sun, Svn, và Swn.

Các IGBT được sử dụng làm các phần tử chuyển mạch Sup, Svp, Swp, Sun, Svn, và Swn, chẳng hạn.

Điện áp AC được cấp từ bộ đảo 5 đến động cơ 6. Động cơ 6 quay theo điện áp AC. Động cơ 6 dẫn động tải (chẳng hạn, bộ nén), không được minh họa trên hình vẽ. Ở trường hợp trong đó bộ nén được sử dụng làm tải, bộ nén có thể được lắp trên điều hòa không khí, chẳng hạn. Fig.1 thể hiện mạch tương đương của động cơ 6. Ở ví dụ cụ thể, thành phần cảm ứng Lu và thành phần trở kháng Ru của cuộn dây của pha U được nối nối tiếp, và

một đầu của thân được nối nối tiếp được nối với cực ra Pu. Điều tương tự đúng với các cuộn dây của pha V và pha W. Các đầu còn lại của các thân được nối nối tiếp này được nối với nhau.

Thiết bị điều khiển 10 xuất ra các tín hiệu chuyển mạch ra các bộ chuyển mạch SL và Sc và bộ đảo 5 để điều khiển bộ biến đổi điện. Phương pháp điều khiển bộ biến đổi điện sẽ được mô tả dưới đây.

<2. Phương pháp điều khiển>

Trong bộ biến đổi điện này, điện áp chỉnh lưu Vrec có thể được đưa vào bộ đảo 5 khi bộ chuyển mạch Sc không dẫn điện. Nói theo cách khác, điện áp Vc trên tụ điện C4 có thể được đưa vào bộ đảo 5 khi bộ chuyển mạch Sc dẫn điện. Tức là, điện áp DC Vdc1 được đưa vào bộ đảo 5 so khớp điện áp chỉnh lưu Vrec khi bộ chuyển mạch Sc không dẫn điện, và so khớp điện áp Vc khi bộ chuyển mạch Sc dẫn điện.

Theo phương án thực hiện, chu kỳ thời gian T1 trong đó bộ chuyển mạch Sc được duy trì không dẫn điện và chu kỳ thời gian T2 trong đó bộ chuyển mạch Sc được chuyển đổi giữa dẫn điện và không dẫn điện được đưa vào. Chu kỳ thời gian T2 là chu kỳ thời gian khác ngoài chu kỳ thời gian T1. Do vậy, chu kỳ thời gian T2 giảm với việc tăng chu kỳ thời gian T1.

Fig.2A và Fig.2B thể hiện dưới dạng lược đồ các ví dụ của điện áp DC Vdc1 được đưa vào bộ đảo 5 và trạng thái chuyển mạch của bộ chuyển mạch Sc. Ở ví dụ trên Fig.2A, điện áp AC một pha Vin, dòng điện vào Iin, và dòng điện iL chạy qua bộ điện kháng L4 cũng được thể hiện để tham khảo. Như được minh họa trên Fig.2A, bộ chuyển mạch Sc được duy trì không dẫn điện (off trên Fig.2A) trong chu kỳ thời gian T1. Do vậy, trong

chu kỳ thời gian T_1 , điện áp DC V_{dc1} so khớp điện áp chỉnh lưu V_{rec} ($= |V_{in}|$).

Ở ví dụ trên Fig.2A, trạng thái bộ chuyển mạch được tô đen trong chu kỳ thời gian T_2 . Như được minh họa trên Fig.2B vốn là hình vẽ được phóng to của thời gian II, bộ chuyển mạch S_c liên tục được chuyển mạch giữa dẫn điện và không dẫn điện trong chu kỳ thời gian T_2 . Do vậy, trong chu kỳ thời gian T_2 , điện áp DC V_{dc1} so khớp điện áp V_c khi bộ chuyển mạch S_c dẫn điện, và so khớp điện áp chỉnh lưu V_{rec} khi bộ chuyển mạch S_c không dẫn điện. Trong chu kỳ thời gian T_2 , trung bình của điện áp DC V_{dc1} có thể được điều khiển nằm giữa điện áp chỉnh lưu V_{rec} và điện áp V_c theo tải mà ở đó bộ chuyển mạch S_c dẫn điện. Điều này nghĩa là, trong chu kỳ thời gian T_2 , trung bình của điện áp DC V_{dc1} có thể được tăng trên điện áp chỉnh lưu V_{rec} . Trung bình của điện áp DC V_{dc1} ở đây gọi là trung bình (ở đây còn được gọi là trung bình thứ nhất) của điện áp DC V_{dc1} ở các chu kỳ chuyển mạch của bộ chuyển mạch S_c , chẳng hạn.

Như được nêu trên, điện áp DC V_{dc1} so khớp điện áp chỉnh lưu V_{rec} trong chu kỳ thời gian T_1 , và trung bình của điện áp DC V_{dc1} có thể được điều khiển là giá trị mong muốn cao hơn điện áp chỉnh lưu V_{rec} trong chu kỳ thời gian T_2 .

Mối quan hệ giữa giá trị lớn nhất của trung bình (ở đây được gọi là trung bình thứ hai) của điện áp DC V_{dc1} trong một chu kỳ của điện áp AC một pha V_{in} và chiều dài của chu kỳ thời gian T_1 sẽ được xem xét tiếp theo. Như được nêu trên, điện áp DC V_{dc1} so khớp điện áp chỉnh lưu V_{rec} trong chu kỳ thời gian T_1 , và điện áp DC V_{dc1} có thể được điều khiển là giá trị cao hơn điện áp chỉnh lưu V_{rec} trong chu kỳ thời gian T_2 . Do vậy giá trị lớn nhất của trung bình thứ hai của điện áp DC V_{dc1} có thể được tăng với

việc giảm chu kỳ thời gian T1. Ngược lại, giá trị lớn nhất của trung bình thứ hai của điện áp DC V_{dc1} giảm với việc tăng chu kỳ thời gian T1.

Theo phương án thực hiện, chu kỳ thời gian T1 được thiết lập ngắn hơn khi tốc độ quay ω_m của động cơ 6 cao hơn ngưỡng tốc độ than khi tốc độ quay ω_m thấp hơn ngưỡng tốc độ. Khi tốc độ quay ω_m cao hơn ngưỡng tốc độ, chu kỳ thời gian T1 được thiết lập bằng 0, chẳng hạn. Khi 0 được sử dụng làm chu kỳ thời gian T1, điện áp DC V_{dc1} có thể được điều khiển để được tăng tối đa từ quan điểm chiều dài của chu kỳ thời gian T1. Ngược lại, chu kỳ thời gian T1 được gán dài khi tốc độ quay ω_m thấp.

Fig.3A và Fig.3B thể hiện dưới dạng lược đồ các ví dụ về điện áp DC V_{dc1} và trạng thái bộ chuyển mạch của bộ chuyển mạch Sc khi 0 được sử dụng làm chu kỳ thời gian T1. Cũng ở ví dụ trên Fig.3A, điện áp AC một pha V_{in} , dòng điện vào i_{in} , và dòng điện i_L được thể hiện để tham khảo. Như được minh họa trên Fig.3 vốn là hình vẽ phóng to của thời gian III, bộ chuyển mạch Sc được chuyển mạch lặp lại giữa dẫn điện và không dẫn điện trong toàn bộ chu kỳ thời gian (chu kỳ thời gian T2). Do vậy trung bình thứ nhất của điện áp DC V_{dc1} có thể cao hơn điện áp chỉnh lưu V_{rec} trong toàn bộ chu kỳ thời gian.

Đồng thời, biên độ của điện áp AC được cấp cho động cơ 6 tăng với việc tăng tốc độ quay ω_m của động cơ 6. Giá trị lớn nhất của biên độ của điện áp AC mà bộ đảo 5 có thể xuất ra động cơ 6 tùy thuộc vào điện áp DC V_{dc1} . Cụ thể là, giá trị lớn nhất tăng với việc tăng điện áp DC V_{dc1} . Do vậy, điện áp DC V_{dc1} không được yêu cầu tăng khi tốc độ quay ω_m thấp.

Theo phương án thực hiện, do vậy chu kỳ thời gian T1 được thiết lập dài khi tốc độ quay ω_m thấp (chẳng hạn, Fig.2A). Điều này có thể giảm giá trị lớn nhất của trung bình thứ hai của điện áp DC V_{dc1} khi tốc độ quay ω_m

thấp. Nếu giả sử rằng tỷ lệ hoạt động trong chu kỳ thời gian T2 không bị thay đổi nhờ thay đổi chiều dài của chu kỳ thời gian T1 cho đơn giản, chẳng hạn, trung bình thứ hai của điện áp DC V_{dc1} được giảm nhờ mở rộng chu kỳ thời gian T1.

Khi chu kỳ thời gian T2 được giảm nhờ tăng chu kỳ thời gian T1 như nêu trên, chu kỳ thời gian trong đó bộ chuyển mạch Sc có thể dẫn điện, tức là, chu kỳ thời gian trong đó tụ điện C4 có thể xả điện giảm, và lượng xả điện có thể được giảm. Lượng tích điện và lượng xả điện của tụ điện C4 được điều khiển cân bằng, và do vậy lượng tích điện của tụ điện C4 bởi mạch khuếch đại 4a được giảm bằng cách giảm lượng xả điện. Tức là, chu kỳ thời gian trong đó bộ chuyển mạch SL là on ngắn hơn khi tốc độ quay ω thấp hơn ngưỡng tốc độ than khi tốc độ quay ω cao hơn ngưỡng tốc độ. Điều này giảm dòng điện chạy qua mạch khuếch đại 4a. Do vậy, tổn hao trong mạch khuếch đại 4a cũng được giảm. Do vậy, khi chu kỳ thời gian T1 được thiết lập dài để giảm điện áp DC V_{dc1} , động cơ 6 có thể được điều khiển với hiệu suất cao hơn so với trường hợp trong đó chu kỳ thời gian T1 được thiết lập ngắn.

Ngược lại, chu kỳ thời gian T1 được thiết lập ngắn khi tốc độ quay ω cao (chẳng hạn, Fig.3A). Điều này có thể tăng giá trị lớn nhất của trung bình thứ hai của điện áp DC V_{dc1} khi tốc độ quay ω cao. Tức là, điện áp DC V_{dc1} có thể được điều khiển để cao hơn so với trường hợp trong đó chu kỳ thời gian T1 được thiết lập dài. Điện áp AC có biên độ lớn hơn do vậy có thể được xuất ra động cơ 6. Điều này cho phép động cơ 6 được truyền động thích hợp ở tốc độ quay ω cao.

Khi biên độ của điện áp AC tăng đến giá trị lớn nhất của biên độ của điện áp AC mà bộ đảo 5 có thể xuất ra, tốc độ quay ω có thể được tăng,

chẳng hạn, bằng cách thực hiện điều khiển làm yếu trường (hoặc điều khiển làm yếu thông lượng, điều tương tự đúng dưới đây). Trong điều khiển làm yếu trường, biên độ của dòng điện AC chạy qua động cơ 6 tăng nhanh với việc tăng tốc độ quay ω_m . Việc tăng dòng điện là không mong muốn, chẳng hạn, do dung lượng dòng điện của mạch (bộ biến đổi 3, mạch đệm công suất 4, bộ đảo 5, và động cơ 6) được yêu cầu tăng.

Theo phương án thực hiện, khi tốc độ quay ω_m cao hơn ngưỡng tốc độ, điện áp DC V_{dc1} có thể được điều khiển cao hơn, và bộ đảo 5 có thể xuất ra điện áp AC có biên độ lớn hơn đến động cơ 6. Do vậy, giá trị của tốc độ quay ω_m yêu cầu điều khiển làm yếu trường có thể được tăng. Điều này có thể làm giảm biên độ của dòng điện AC chạy qua động cơ 6. Dung lượng dòng điện mà mạch đòi hỏi có thể được giảm, dẫn đến giảm chi phí sản xuất.

Cấu hình để thực hiện điều khiển nêu trên sẽ được mô tả tiếp theo. Ở ví dụ trên Fig.1, khối dò tốc độ 9 và thiết bị điều khiển 10 được bố trí. Khối dò tốc độ 9 dò tốc độ quay ω_m của động cơ 6. Chẳng hạn, các dòng điện AC i_u , i_v , và i_w chạy qua động cơ 6 được đưa vào khối dò tốc độ 9. Các dòng điện AC i_u , i_v , và i_w được dò bởi khối dò dòng điện đã biết. Khối dò tốc độ 9 tính toán tốc độ quay ω_m của động cơ 6 dựa trên các dòng điện AC i_u , i_v , và i_w , và xuất ra thiết bị điều khiển 10.

Thiết bị điều khiển 10 gồm khối điều khiển chuyển mạch 11 và khối thiết lập chu kỳ thời gian tích điện và xả điện 12. Thiết bị điều khiển 10 ở đây gồm máy vi tính và thiết bị lưu trữ. Máy vi tính thực hiện các bước xử lý (tức là, các thủ tục) được viết trong chương trình. Thiết bị lưu trữ nêu trên có thể được tạo bởi một hoặc nhiều thiết bị lưu trữ khác, như ROM (read only memory – bộ nhớ chỉ đọc), RAM (random access memory – bộ

nhớ truy nhập ngẫu nhiên), bộ nhớ bất biến ghi được (chẳng hạn, EPROM (erasable programmable ROM – ROM lập trình được xóa được bằng điện)), và HDD (hard disk drive - ổ đĩa cứng). Thiết bị lưu trữ lưu trữ các đoạn thông tin, dữ liệu, và tương tự, lưu trữ chương trình được thực thi bởi máy vi tính, và tạo khu vực làm việc để thực thi chương trình. Máy vi tính có thể được hiểu là hoạt động dưới dạng các khối khác nhau tương ứng các bước xử lý được viết trong chương trình, hoặc đạt được các chức năng khác nhau tương ứng với các bước xử lý. Thiết bị điều khiển 10 không bị giới hạn ở đây, và một số hoặc tất cả các thủ tục khác nhau được thực hiện bởi thiết bị điều khiển 10 hoặc các khối khác nhau hoặc các chức năng khác nhau đạt được bởi thiết bị điều khiển 10 có thể đạt được bởi phần cứng.

Tốc độ quay ω m được dò bởi khối dò tốc độ 9 được đưa vào khối thiết lập chu kỳ thời gian tích điện và xả điện 12. Khối thiết lập chu kỳ thời gian tích điện và xả điện 12 thiết lập chiều dài của chu kỳ thời gian T1 (và, ngoài ra, chu kỳ thời gian T2) dựa trên tốc độ quay ω m như nêu trên, và xuất ra thông tin M thể hiện chiều dài của chu kỳ thời gian T1 đến khối điều khiển chuyển mạch 11.

Fig.4 là lưu đồ thể hiện ví dụ hoạt động của khối thiết lập chu kỳ thời gian tích điện và xả điện 12, và Fig.5 là sơ đồ giải thích hoạt động. Như được thể hiện trên Fig.4, khối thiết lập chu kỳ thời gian tích điện và xả điện 12 trước hết xác định liệu tốc độ quay ω m cao hơn ngưỡng tốc độ ω_{ref} ở bước ST1. Ngưỡng tốc độ ω_{ref} được lưu trữ trong phần lưu trữ, chẳng hạn, và khối thiết lập chu kỳ thời gian tích điện và xả điện 12 đọc, và xác định liệu tốc độ quay ω m cao hơn ngưỡng tốc độ ω_{ref} . Việc xác định có thể được thực hiện, chẳng hạn, bằng cách sử dụng bộ so sánh.

Khi xác định rằng tốc độ quay ω_m thấp hơn ngưỡng tốc độ ω_{ref} , khối thiết lập chu kỳ thời gian tích điện và xả điện 12 xác định chu kỳ thời gian T1 làm giá trị thứ nhất ở bước ST2. Điều khiển dựa trên giá trị thứ nhất cho chu kỳ thời gian T1 ở đây còn được gọi là sơ đồ thứ nhất. Nói theo cách khác, khi xác định rằng tốc độ quay ω_m cao hơn ngưỡng tốc độ ω_{ref} ở bước ST1, khối thiết lập chu kỳ thời gian tích điện và xả điện 12 thiết lập chu kỳ thời gian T1 bằng giá trị thứ hai (chẳng hạn, 0) nhỏ hơn giá trị thứ nhất ở bước ST3. Điều khiển dựa trên giá trị thứ hai cho chu kỳ thời gian T1 còn được gọi là sơ đồ thứ hai. Kết quả là, sơ đồ thứ nhất được sử dụng khi tốc độ quay ω_m thấp hơn ngưỡng tốc độ ω_{ref} , và sơ đồ thứ hai được sử dụng khi tốc độ quay ω_m cao hơn ngưỡng tốc độ ω_{ref} như được thể hiện trên Fig.5.

Khối điều khiển chuyển mạch 11 tạo các tín hiệu điều khiển SSc, SSL, SSUp, SSvp, SSwp, SSun, SSVn, và SSwN cho các bộ chuyển mạch SL và Sc của mạch đệm công suất 4 và các phần tử chuyển mạch Sup, Sun, Svp, Svn, Swp, và SwN của bộ đảo 5, và xuất ra mạch đệm công suất 4 và bộ đảo 5. Không chỉ thông tin M mà còn các tham số khác (chẳng hạn, các giá trị đỉnh V_m và I_m , tốc độ góc cấp điện ω , và dòng điện trục d id và dòng điện trục q iq) và các giá trị lệnh khác (chẳng hạn, giá trị lệnh tốc độ quay ω_m^*) cần để điều khiển được đưa vào khối điều khiển chuyển mạch 11, và các tín hiệu điều khiển nêu trên được tạo dựa trên chúng. Kỹ thuật bất kỳ trong các kỹ thuật được mô tả trong các công bố đơn yêu cầu cấp bằng độc quyền sáng chế Nhật Bản số 2015-084637, 2015-065731 và 2015-076921 có thể được sử dụng làm phương pháp tạo các tín hiệu điều khiển, chẳng hạn. Ví dụ điều khiển cụ thể sẽ được mô tả dưới đây.

Chu kỳ thời gian T1 (chẳng hạn, Fig.2A) khi tốc độ quay ω m thấp hơn ngưỡng tốc độ ω_{ref} có thể là chu kỳ thời gian trong đó điện áp chỉnh lưu V_{rec} ($= |V_{in}|$) lớn hơn giá trị tham chiếu điện áp V_{ref} (chẳng hạn, $1/\sqrt{2}$ của giá trị đỉnh V_m). Tức là, bộ chuyển mạch S_c được duy trì không dẫn điện khi điện áp chỉnh lưu V_{rec} cao. Theo điều này, như được minh họa trên Fig.2A, điện áp chỉnh lưu V_{rec} gần giá trị đỉnh dường như là điện áp DC V_{dc1} trong chu kỳ thời gian T1. Nói theo cách khác, khi chu kỳ thời gian trong đó điện áp chỉnh lưu V_{rec} nhỏ hơn giá trị tham chiếu điện áp V_{ref} được sử dụng làm chu kỳ thời gian T1, điện áp chỉnh lưu V_{rec} gần giá trị đáy (0) dường như là điện áp DC V_{dc1} trong chu kỳ thời gian T1. Tức là, điện áp DC V_{dc1} có thể được tăng bằng cách sử dụng chu kỳ thời gian trong đó điện áp chỉnh lưu V_{rec} lớn hơn giá trị tham chiếu điện áp V_{ref} làm chu kỳ thời gian T1. Điều này mong muốn do điện áp AC từ nguồn cấp AC một pha 1 được sử dụng hiệu quả.

Các ngưỡng tốc độ có thể được cấp. Chẳng hạn, chu kỳ thời gian T1 có thể được gán bằng giá trị thứ nhất khi tốc độ quay ω m thấp hơn ngưỡng tốc độ thứ nhất, có thể được gán bằng giá trị thứ hai ($<$ giá trị thứ nhất) khi tốc độ quay ω m cao hơn ngưỡng tốc độ thứ nhất và thấp hơn ngưỡng tốc độ thứ hai, và có thể được gán bằng giá trị thứ ba ($<$ giá trị thứ hai) khi tốc độ quay ω m cao hơn ngưỡng tốc độ thứ hai.

<2-1. Phương pháp điều khiển cụ thể>

Ví dụ về điều khiển cụ thể các bộ chuyển mạch S_c và SL và bộ đảo 5 sẽ được mô tả dưới đây để tham khảo. Như là ví dụ, trong sơ đồ thứ nhất được sử dụng khi tốc độ quay ω m thấp hơn ngưỡng tốc độ ω_{ref} , chu kỳ thời gian T1 được gán bằng chu kỳ thời gian trong đó điện áp chỉnh lưu V_{rec} ($=$

$|V_{in}|$) lớn hơn $1/\sqrt{2}$ giá trị đỉnh V_m (xem Fig.2A). Trong trường hợp này, các chu kỳ thời gian T1 và T2 được chuyển đổi mỗi một phần tư chu kỳ của điện áp AC một pha V_{in} . Nói theo cách khác, chu kỳ thời gian T1 được gán bằng 0 trong sơ đồ thứ hai được sử dụng khi tốc độ quay ω_m cao hơn ngưỡng tốc độ ω_{ref} (xem Fig.3A).

<2-1-1. Khái niệm cơ bản>

Khái niệm chung với sơ đồ thứ nhất và sơ đồ thứ hai sẽ được mô tả trước. Công suất đầu vào P_{in} được đưa vào bộ biến đổi 3 được biểu diễn bởi phương trình được thể hiện dưới đây với hệ số công suất đầu vào bằng 1. Lưu ý rằng giá trị đỉnh V_m và tốc độ góc cấp điện ω của điện áp AC một pha V_{in} , giá trị đỉnh I_m của dòng điện vào I_{in} , và thời gian t được đưa vào. Tích số ωt của tốc độ góc cấp điện ω và thời gian t biểu diễn góc pha của điện áp AC một pha V_{in} . Dạng sóng AC được hiểu là tích số của giá trị sin của góc pha ωt và giá trị đỉnh của dạng sóng AC.

$$\begin{aligned} P_{in} &= V_m \cdot I_m \cdot \sin^2(\omega t) \\ &= \frac{1}{2} V_m \cdot I_m - \frac{1}{2} V_m \cdot I_m \cdot \cos(2\omega t) \quad \dots (1) \end{aligned}$$

Số hạng thứ hai của phía cùng bên phải của phương trình (1) chỉ báo gợn sóng công suất. Khoảng biến thiên của công suất đầu vào P_{in} là biên độ của số hạng thứ hai của phía cùng bên phải của phương trình (1), và được chỉ báo bởi $V_m \cdot I_m / 2$. Công suất mà bộ biến đổi 3 xuất ra dây nối DC về lý tưởng bằng công suất đầu vào P_{in} được đưa vào bộ biến đổi 3. Do vậy, công suất đầu vào P_{in} có thể được hiểu là công suất được đưa vào dây nối DC. Các gợn sóng công suất như được mô tả trên đây, và do vậy còn được gọi là công suất gợn sóng P_{in} . Để giảm gợn sóng của công suất DC P_{dc}

được xuất ra từ dây nối DC đến bộ đảo 5, mạch đệm công suất 4 nên cấp và nhận công suất từ và đến dây nối DC sao cho biên độ của số hạng thứ hai của phía cùng bên phải của phương trình (1) được giảm. Công suất được cấp và được nhận bởi mạch đệm công suất 4 ở đây còn được gọi là công suất đệm P_{buf} . Công suất đệm P_{buf} được xác định bởi phương trình sau, chẳng hạn, bằng cách đưa biến dương k bằng hoặc nhỏ hơn 1.

$$P_{buf} = \frac{k}{2} V_m \cdot I_m \cdot \cos(2\omega t) \quad \dots (2)$$

Tức là, công suất đệm P_{buf} được biểu diễn bằng tích số của phần DC ($V_m \cdot I_m / 2$) của công suất đầu vào P_{in} được đưa vào từ nguồn cấp AC một pha 1 (hoặc ngoài ra qua bộ lọc 2: điều tương tự đúng dưới đây), giá trị cosin $\cos(2\omega t)$ của giá trị $(2\omega t)$ gấp đôi góc pha ωt , và biến k .

Công suất đệm P_{buf} lấy giá trị dương trong chu kỳ thời gian thứ hai T12 trong đó góc pha ωt của điện áp AC một pha từ 0 đến hết $\pi/4$, từ $3\pi/4$ đến hết $5\pi/4$, hoặc từ $7\pi/4$ đến hết 2π , và lấy giá trị âm trong chu kỳ thời gian thứ nhất T11 khác ngoài chu kỳ thời gian thứ hai T12. Tức là, mạch đệm công suất 4 xuất ra giá trị tuyệt đối của công suất đệm P_{buf} đến dây nối DC trong chu kỳ thời gian thứ hai T12, và nhận giá trị tuyệt đối của công suất đệm P_{buf} từ dây nối DC trong chu kỳ thời gian thứ nhất T11.

Điện áp AC một pha V_{in} được biểu diễn bằng $V_m \cdot \sin(\omega t)$, và do vậy, bằng cách mô tả khoảng nêu trên theo cách khác, có thể còn nói rằng mạch đệm công suất 4 xuất ra công suất dương khi giá trị tuyệt đối của điện áp AC một pha V_{in} nhỏ hơn giá trị bằng $1/\sqrt{2}$ lần giá trị đỉnh V_m của nó, và xuất ra công suất âm khi giá trị tuyệt đối của điện áp AC một pha V_{in} lớn hơn giá trị bằng $1/\sqrt{2}$ lần giá trị đỉnh V_m của nó.

Công suất đầu ra Pout được xuất ra từ bộ đảo 5 được biểu diễn bằng phương trình được thể hiện dưới đây sử dụng công suất đầu vào Pin và công suất đệm Pbuf. Công suất DC Pdc được đưa vào bộ đảo 5 và công suất đầu ra Pout được xuất ra từ bộ đảo 5 lý tưởng là bằng nhau.

$$\begin{aligned} P_{out} &= P_{dc} = P_{in} + P_{buf} \\ &= \frac{1}{2} V_m \cdot I_m - \frac{1-k}{2} V_m \cdot I_m \cdot \cos(2\omega t) \quad \dots (3) \end{aligned}$$

Như được thể hiện trên số hạng thứ hai của phía cùng bên phải của phương trình (3), khoảng biến thiên của gợn sóng của công suất đầu ra Pout được chỉ báo bởi $(1 - k) \cdot V_m \cdot I_m / 2$. Do biến k lớn hơn 0 và bằng hoặc nhỏ hơn 1, khoảng biến thiên nhỏ hơn khoảng biến thiên của công suất gợn sóng Pin (biên độ của số hạng thứ hai của phía cùng bên phải của phương trình (1)). Tức là, mạch đệm công suất 4 cấp và nhận công suất đệm Pbuf được thể hiện trong phương trình (2) đến và từ dây nối DC, sao cho dây nối DC xuất ra công suất DC Pdc có khoảng biến thiên nhỏ hơn khoảng biến thiên của công suất gợn sóng Pin đến bộ đảo 5. Biến k tương ứng độ lớn của hiệu số giữa khoảng biến thiên của công suất gợn sóng Pin và khoảng biến thiên của công suất DC Pdc, và chỉ báo mức độ giảm ở gợn sóng công suất. Gợn sóng công suất được giảm khi biến k tăng. Có thể thấy rằng, khi phương trình $k = 1$ đúng, chẳng hạn, gợn sóng có thể bị triệt tiêu khi số hạng thứ hai của phía cùng bên phải của phương trình (3) bằng 0. Biến k ở đây còn được gọi là tỷ lệ bù k.

Khi việc giảm gợn sóng nêu trên được mô tả định tính, mạch đệm công suất 4 nhận công suất từ dây nối DC làm đầu vào để lưu trữ công suất khi công suất gợn sóng Pin lớn (ở chu kỳ thời gian thứ nhất T11), và xuất công suất ra dây nối DC khi công suất gợn sóng Pin nhỏ (trong chu kỳ thời gian

thứ hai T12) để giảm gợn sóng của công suất DC Pdc (= công suất đầu ra Pout) được đưa vào bộ đảo 5.

<2-1-2. Mạch tương đương>

Fig.6 thể hiện mạch tương đương của mạch được thể hiện trong Fig.1. Ở mạch tương đương được thể hiện trong Fig.6, dòng điện irec1 chạy từ bộ biến đổi 3 đến bộ đảo 5 được biểu diễn tương đương làm dòng điện irec1 chạy qua bộ chuyển mạch Srec khi bộ chuyển mạch Srec dẫn điện. Một cách tương tự, dòng điện xả của tụ điện C4 được biểu diễn tương đương làm dòng điện ic chạy qua bộ chuyển mạch Sc khi bộ chuyển mạch Sc dẫn điện. Dòng điện chạy đến động cơ 6 qua bộ đảo 5 khi các cực đầu ra Pu, Pv, và Pw được nối chung với một trong các dây cấp điện DC LH và LL trong bộ đảo 5 cũng được biểu diễn tương đương làm dòng điện pha 0 iz chạy qua bộ chuyển mạch Sz khi bộ chuyển mạch Sz dẫn điện. Fig.6 thể hiện bộ điện kháng L4, điôt D40, và bộ chuyển mạch SL tạo thành mạch khuếch đại 4a, và thể hiện bổ sung dòng điện iL chạy qua bộ điện kháng L4.

Trong mạch tương đương vừa thu được, phương trình sau đúng bằng cách đưa các tỷ lệ hoạt động drec, dc, và dz mà ở đó các bộ chuyển mạch Srec, Sc, và Sz lần lượt dẫn điện và dòng điện DC Idc được đưa vào bộ đảo 5.

$$\begin{pmatrix} irec \\ ic \\ iz \end{pmatrix} = \begin{pmatrix} drec & 1 \\ dc & 0 \\ dz & 0 \end{pmatrix} \cdot \begin{pmatrix} Idc \\ \\ iL \end{pmatrix} \quad \dots (4)$$

Các dòng điện irec1, ic, và iz lần lượt thu được bằng cách nhân dòng điện DC Idc với các tỷ lệ hoạt động drec, dc, và dz, và do vậy là các giá trị

trung bình trong các chu kỳ chuyển mạch của các bộ chuyển mạch riêng rẽ Srec, Sc, và Sz. Một cách tương tự, dòng điện i_L là giá trị trung bình trong các chu kỳ chuyển mạch của bộ chuyển mạch SL.

Dòng điện DC I_{dc} là tổng của các dòng điện i_{rec1} , i_c , và i_z lần lượt chạy giữa các bộ chuyển mạch Srec, Sc, và Sz, và do vậy phương trình được thể hiện dưới đây đúng. Lưu ý rằng các bất phương trình $0 \leq d_{rec} \leq 1$, $0 \leq d_c \leq 1$, và $0 \leq d_z \leq 1$ đúng.

$$d_{rec} + d_c + d_z = 1 \quad \dots (5)$$

Do vậy, các tỷ lệ hoạt động d_{rec} , d_c , và d_z có thể được xem là các tỷ lệ phân phối dòng điện của dòng điện DC I_{dc} đến các dòng điện i_{rec1} , i_c , và i_z . Tỷ lệ hoạt động d_{rec} là tỷ lệ hoạt động trong đó chu kỳ thời gian trong đó bộ biến đổi 3 được nối với dây cáp điện DC LH và LL để cho phép dòng điện chạy đến bộ đảo 5 được thiết lập, và do vậy ở đây còn được gọi là hệ số chỉnh lưu d_{rec} . Tỷ lệ hoạt động d_c là tỷ lệ hoạt động mà ở đó tụ điện C4 xả điện, và do vậy ở đây còn được gọi là tỷ lệ hoạt động xả điện d_c . Tỷ lệ hoạt động d_z là tỷ lệ hoạt động mà ở đó dòng điện pha 0 i_z luôn chạy trong bộ đảo 5 bất kể điện áp được xuất ra từ bộ đảo 5, và do vậy ở đây còn được gọi là tỷ lệ hoạt động không d_z .

Bộ đảo 5 không thể sử dụng điện áp DC trên dây cáp điện DC LH và LL trong chu kỳ thời gian trong đó dòng điện pha 0 i_z chạy. Điện áp DC ảo (ở đây được gọi là “điện áp DC ảo”) V_{dc} của điện áp DC qua dây cáp điện DC LH và LL trong chu kỳ thời gian trong đó bộ đảo 5 có thể thực hiện biến đổi công suất do vậy có thể được xem xét như được thể hiện dưới đây. Điện áp DC ảo V_{dc} có thể được hiểu là điện áp được cấp qua dây cáp điện DC LH và LL làm trung bình của giá trị lớn nhất của điện áp mà bộ đảo 5 có thể

xuất ra trong chu kỳ trong đó điều khiển chuyển mạch các bộ chuyển mạch Sc và SL và bộ đảo 5.

$$V_{dc} = V_{rec} \cdot d_{rec} + V_c \cdot d_c + 0 \cdot d_z \quad \dots (6)$$

<2-1-3. Sơ đồ thứ nhất>

Công suất đệm Pbuf lấy giá trị âm trong chu kỳ thời gian thứ nhất T11 như nêu trên. Tức là, mạch đệm công suất 4 nhận công suất đệm Pbuf từ dây nối DC trong chu kỳ thời gian thứ nhất T11. Trong trường hợp này, mạch đệm công suất 4 không được yêu cầu xuất công suất cho dây nối DC. Điều này nghĩa là tụ điện C4 không được yêu cầu xả điện ra dây nối DC. Do vậy, bộ chuyển mạch Sc có thể được duy trì không dẫn điện trong chu kỳ thời gian thứ nhất T11. Tức là, chu kỳ thời gian thứ nhất T11 có thể được sử dụng làm chu kỳ thời gian T1 nêu trên. Trong trường hợp này, tỷ lệ hoạt động xả điện dc được duy trì bằng 0 trong chu kỳ thời gian T1.

Công suất đệm Pbuf lấy giá trị dương trong chu kỳ thời gian thứ hai T12 như nêu trên. Tức là, trong chu kỳ thời gian thứ hai T12, bộ chuyển mạch Sc được chuyển đổi giữa dẫn điện và không dẫn điện, sao cho tụ điện C4 xả điện ra dây nối DC. Nói theo cách khác, chu kỳ thời gian thứ hai T12 được sử dụng làm chu kỳ thời gian T2 nêu trên.

Trong chu kỳ thời gian thứ hai T12, mạch đệm công suất 4 không được yêu cầu để nhận công suất từ dây nối DC. Do vậy, bộ chuyển mạch SL có thể được duy trì không dẫn điện trong chu kỳ thời gian thứ hai T12. Nói theo cách khác, tỷ lệ hoạt động tăng cường dL mà ở đó bộ chuyển mạch SL dẫn điện có thể được duy trì bằng 0 trong chu kỳ thời gian thứ hai T12.

Trong điều khiển này, mạch đệm công suất 4 chỉ nhận công suất, và không cấp công suất cho dây nối DC trong chu kỳ thời gian thứ nhất T11.

Nói theo cách khác, mạch đệm công suất 4 chỉ cấp công suất, và không nhận công suất từ dây nối DC trong chu kỳ thời gian thứ hai T12.

<2-1-4. Sơ đồ thứ hai>

Ngược lại ví dụ nêu trên, mạch đệm công suất 4 có thể cho phép cấp và nhận công suất trong toàn bộ chu kỳ thời gian. Điều này nghĩa là mạch đệm công suất 4 cấp và nhận công suất đến và từ dây nối DC cũng trong chu kỳ thời gian thứ nhất T11, nhưng mạch đệm công suất 4 nhận công suất đệm Pbuf được thể hiện trong phương trình (2) từ dây nối DC làm cân bằng công suất trong chu kỳ thời gian thứ nhất T11. Tức là, công suất PL mà mạch đệm công suất 4 nhận từ dây nối DC lớn hơn công suất Pc mà mạch đệm công suất 4 cấp cho dây nối DC trong chu kỳ thời gian thứ nhất T11. Một cách tương tự, mạch đệm công suất 4 cấp công suất đệm Pbuf được thể hiện trong phương trình (2) cho dây nối DC làm cân bằng của công suất trong chu kỳ thời gian thứ hai T12. Tức là, công suất Pc lớn hơn công suất PL trong chu kỳ thời gian thứ hai T12. Trong sơ đồ này, bộ chuyển mạch Sc được chuyển đổi giữa dẫn điện và không dẫn điện trên toàn bộ chu kỳ thời gian. Do vậy, sơ đồ này tương ứng với trường hợp trong đó chu kỳ thời gian T1 trong đó bộ chuyển mạch Sc được duy trì không dẫn điện được gán bằng 0 trong sơ đồ thứ hai nêu trên. Điều này nghĩa là toàn bộ chu kỳ thời gian tương ứng với chu kỳ thời gian T2 trong đó bộ chuyển mạch Sc được chuyển mạch lặp lại giữa dẫn điện và không dẫn điện.

<2-1-4-1. Phương pháp điều khiển cụ thể trong sơ đồ thứ nhất>

Phương pháp tạo các tín hiệu điều khiển được mô tả trong công bố đơn yêu cầu cấp bằng độc quyền sáng chế Nhật Bản số 2015-065731 sẽ được

mô tả ở đây. Tỷ lệ của điện áp DC ảo V_{dc} trên giá trị đỉnh V_m trước hết được đưa vào làm tỷ lệ sử dụng điện áp R . Việc tăng ở tỷ lệ sử dụng điện áp R nghĩa là tăng khi sử dụng điện áp AC một pha V_{in} . Tỷ lệ hoạt động chỉnh lưu đrec và tỷ lệ hoạt động xả điện dc để tăng tối đa tỷ lệ sử dụng điện áp R được thiết lập bằng phương trình (6) và phương trình (7) trong chu kỳ thời gian thứ nhất T_{11} (chu kỳ thời gian T_1). Tuy nhiên, đây là thiết lập để tăng tối đa tỷ lệ sử dụng điện áp R trong trường hợp trong đó điện áp DC ảo V_{dc} là không đổi như được nêu trong công bố đơn yêu cầu cấp bằng độc quyền sáng chế Nhật Bản số 2015-065731. Tỷ lệ sử dụng điện áp R bằng $(1/\sqrt{2})$ Trong trường hợp này. Trong chu kỳ thời gian thứ nhất T_{11} (chu kỳ thời gian T_1), phương trình $dc = 0$ đúng, và do vậy bộ chuyển mạch S_c không dẫn điện. Trong chu kỳ thời gian thứ hai T_{12} (chu kỳ thời gian T_2), tụ điện C_4 không được tích điện, và do vậy dòng điện i_L không chạy (cũng xem Fig.2A).

$$\left. \begin{aligned} d_{rec} &= \sqrt{2} |\sin(\omega t)| \\ dc &= \frac{V_m}{V_c} \cdot \frac{\cos(2\omega t)}{\sqrt{2}} \end{aligned} \right) \dots (7)$$

$$\left. \begin{aligned} d_{rec} &= \frac{1}{\sqrt{2} |\sin(\omega t)|} \\ dc &= 0 \end{aligned} \right) \dots (8)$$

Trong “thiết lập thứ nhất” này, dòng điện DC I_{dc} được đưa vào bộ đảo 5 được phép gợn sóng để thu được công suất đệm P_{buf} thỏa mãn phương trình (2) trong khi duy trì tỷ lệ sử dụng điện áp R nêu trên, tức là, trong khi duy trì các tỷ lệ hoạt động trong các phương trình (7) và (8).

Cụ thể là, dòng điện DC I_{dc} thỏa mãn phương trình được thể hiện dưới đây được đưa vào bộ đảo 5. Điều khiển của bộ đảo 5 để thỏa mãn phương trình được thể hiện dưới đây có thể đạt được bằng cách điều khiển giá trị lệnh dòng điện. Điều khiển của giá trị lệnh dòng điện sẽ được mô tả dưới đây.

$$I_{dc} = \frac{V_m \cdot I_m}{2 \cdot V_{dc}} (1 - (1-k) \cos(2\omega t)) \quad \dots (9)$$

Trong chu kỳ thời gian thứ hai T12 (chu kỳ thời gian T2), dòng điện i_L bằng 0 như nêu trên, và do vậy dòng điện i_{rec} bằng dòng điện i_{rec1} , và bằng tích số $d_{rec} \cdot I_{dc}$. Do vậy, phương trình được thể hiện dưới đây đúng. Lưu ý rằng phương trình $V_m/V_{dc} = \sqrt{2}$ được sử dụng khi xem xét tỷ lệ sử dụng điện áp R.

$$\begin{aligned} i_{rec} &= i_{rec1} = d_{rec} \cdot I_{dc} \\ &= \sqrt{2} |\sin(\omega t)| \cdot \frac{V_m \cdot I_m}{2 \cdot V_{dc}} \cdot (1 - (1-k) \cos(2\omega t)) \\ &= I_m |\sin(\omega t)| \cdot (1 - (1-k) \cos(2\omega t)) \quad \dots (10) \end{aligned}$$

Dòng điện i_{rec} dường như là giá trị tuyệt đối của dòng điện vào I_{in} , và do vậy dòng điện vào I_{in} khác với dòng điện hình sin. Do vậy, theo phương án thực hiện, giá trị đỉnh I_m là giá trị đỉnh của dòng điện có dạng sóng hình sin với giá trị rms của dòng điện vào I_{in} (tức là, trung bình thời gian của bình phương của dòng điện vào I_{in}) làm giá trị rms.

Tuy nhiên, ở phương trình (10), khi phương trình $\cos(2\omega t) = 0$ đúng độc lập với giá trị k , phương trình $|\sin(\omega t)| = 1/\sqrt{2}$ đúng, và dòng điện i_{rec} lấy giá trị $I_m/\sqrt{2}$. Theo phương án thực hiện, giá trị đỉnh I_m của dòng điện i_{rec}

có thể được hiểu là giá trị bằng $\sqrt{2}$ lần giá trị mà dòng điện i_{rec} (tức là, giá trị tuyệt đối của dòng điện i_{in}) lấy khi góc pha ωt bằng $\pi/4$ hoặc $3\pi/4$ (tức là, ở biên giữa chu kỳ thời gian thứ hai T12 và chu kỳ thời gian thứ nhất T11).

Từ phương trình (10), đầu vào công suất từ nguồn cấp AC một pha 1 trong chu kỳ thời gian thứ hai T12 (chu kỳ thời gian T2) thu được bởi phương trình (11):

$$P_{in} = V_m \cdot I_m \cdot \sin^2(\omega t) \cdot (1 - (1-k) \cos(2\omega t)) \dots (11)$$

Nói theo cách khác, công suất được đưa vào bộ đảo 5, tức là, công suất đầu ra P_{out} được tiêu thụ bởi bộ đảo 5 thu được nhờ tích số của dòng điện DC I_{dc} và điện áp DC ảo V_{dc} , và thu được bởi phương trình (12):

$$\begin{aligned} P_{out} &= V_{dc} \cdot I_{dc} \\ &= \frac{V_m \cdot I_m}{2} (1 - (1-k) \cos(2\omega t)) \dots (12) \end{aligned}$$

Khi hiệu số giữa các phương trình (11) và (12) thu được, phương trình (13) đúng, và so khớp phương trình (2).

$$\begin{aligned} P_{out} - P_{in} &= \frac{V_m \cdot I_m}{2} [(1 - (1-k) \cos(2\omega t)) - \sin^2(\omega t)] \\ &= \frac{k \cdot V_m \cdot I_m}{2} \cdot \cos(2\omega t) \dots (13) \end{aligned}$$

Do vậy, tính hợp lệ thiết lập dòng điện DC I_{dc} bởi phương trình (9) được giải thích.

Trong chu kỳ thời gian thứ nhất T11 (chu kỳ thời gian T1), dòng điện i_L được thiết lập như được thể hiện trên phương trình (14). Do đó, công suất được trữ trong mạch đệm công suất 4 trong chu kỳ thời gian thứ nhất T11

(chu kỳ thời gian T1) được tính toán như được thể hiện trên phương trình (15), và bằng nhau về giá trị tuyệt đối và có tính phân cực ngược lại với tính phân cực trong phương trình (2), mà thể hiện công suất đệm Pbuf. Do vậy có thể hiểu rằng việc thiết lập dòng điện i_L bởi phương trình (14) là hợp lệ.

$$i_L = k \cdot I_m \cdot \left[|\sin(\omega t)| - \frac{1}{2|\sin(\omega t)|} \right] \dots (14)$$

$$\begin{aligned} |V_{in}| \cdot i_L &= V_m |\sin(\omega t)| \cdot k \cdot I_m \cdot \left[|\sin(\omega t)| - \frac{1}{2|\sin(\omega t)|} \right] \\ &= V_m \cdot I_m \cdot k \cdot \left[\sin^2(\omega t) - \frac{1}{2} \right] \\ &= \frac{1}{2} V_m \cdot I_m \cdot k \cdot [-\cos(2\omega t)] \dots (15) \end{aligned}$$

Dòng điện i_L được điều khiển dựa trên việc liệu bộ chuyển mạch SL có dẫn điện hay không. Tức là, dòng điện i_L có thể có giá trị được thể hiện trong phương trình (14) qua việc điều khiển thích hợp bộ chuyển mạch SL. Điều khiển bộ chuyển mạch SL để khiến dòng điện i_L có giá trị gần hơn với giá trị mong muốn được biến đến như là điều khiển mạch bộ băm xung, và do vậy bỏ qua phần mô tả chi tiết của nó.

Các tỷ lệ hoạt động d_{rec} , d_c , và d_z để điều khiển các bộ chuyển mạch S_{rec} , S_c , và S_z được cấp bởi các phương trình (5), (7), và (8). Tuy nhiên, bộ chuyển mạch S_{rec} không được bố trí thực, và chỉ xuất hiện trong mạch tương đương. Do vậy, bộ chuyển mạch S_{rec} được điều khiển tương đương bằng cách điều khiển bộ chuyển mạch S_c và bộ đảo 5 lần lượt dựa trên tỷ lệ hoạt động d_c và tỷ lệ hoạt động d_z . Tức là, liệu bộ chuyển mạch S_c dẫn

điện hay không được điều khiển dựa trên tỷ lệ hoạt động dc được thể hiện trong phương trình (7) trong chu kỳ thời gian thứ hai T12, và bộ chuyển mạch Sc được điều khiển không dẫn điện dựa trên tỷ lệ hoạt động dc được thể hiện trong phương trình (8) trong chu kỳ thời gian thứ nhất T11.

Trong chu kỳ thời gian thứ hai T12, bộ đảo 5 bị buộc sử dụng vectơ điện áp 0 dựa trên tỷ lệ hoạt động không dz thu được bởi các phương trình (5) và (7). Vectơ điện áp 0 là vectơ điện áp khi tất cả các phần tử chuyển mạch Sup, Svp, và Swp hoặc tất cả các phần tử chuyển mạch Sun, Svn, và Swn không dẫn điện. Trong chu kỳ thời gian thứ nhất T11, bộ đảo 5 bị buộc sử dụng vectơ điện áp 0 dựa trên tỷ lệ hoạt động không dz thu được bởi các phương trình (5) và (8).

Như nêu trên, các bộ chuyển mạch Srec, Sc, và Sz có thể bị buộc tương đương dẫn điện lần lượt dựa trên các tỷ lệ hoạt động drec, dc, và dz qua điều khiển của các bộ chuyển mạch SL và Sc và bộ đảo 5. Điều này dẫn đến giảm gọn sóng của công suất DC Pdc.

Trong sơ đồ thứ nhất này, tỷ lệ sử dụng điện áp R được tăng tối đa như nêu trên, nhưng giá trị của nó bằng $1/\sqrt{2}$. Tức là, giá trị lớn nhất của điện áp DC ảo Vdc bằng $1/\sqrt{2}$ giá trị đỉnh Vm.

<2-1-5. Sơ đồ thứ hai>

Trường hợp trong đó bộ chuyển mạch Sc được chuyển đổi giữa dẫn điện và không dẫn điện trên toàn bộ chu kỳ thời gian trong sơ đồ thứ hai sẽ được mô tả tiếp. Phương pháp tạo các tín hiệu điều khiển được mô tả trong công bố đơn yêu cầu cấp bằng độc quyền sáng chế Nhật Bản số 2015-084637 sẽ được mô tả ở đây. Công suất đệm Pbuf được biểu diễn bởi hiệu số ($P_c - P_L$) giữa công suất PL được đưa vào từ dây nối DC trong

mạch đệm công suất 4 và công suất P_c được đưa ra từ mạch đệm công suất 4 đến dây nối DC. Tụ điện C_4 được tích điện khi công suất PL được đưa vào từ dây nối DC trong mạch đệm công suất 4, và do vậy công suất PL ở đây còn được gọi là công suất nạp điện PL. Nói theo cách khác, tụ điện C_4 xả điện khi công suất P_c được xuất ra từ mạch đệm công suất 4 đến dây nối DC, và do vậy công suất P_c ở đây còn được gọi là công suất xả P_c .

Như là các ví dụ về công suất nạp PL nêu trên và công suất xả P_c , chúng được xác định bởi các phương trình (16) và (17) sau:

$$PL = k_1 \cdot V_m \cdot I_m \cdot \sin^2(\omega t) \quad \dots (16)$$

$$\begin{aligned} P_c &= k_1 \cdot V_m \cdot I_m \cdot \cos^2(\omega t) \\ &= k_1 \cdot V_m \cdot I_m \cdot \cos(2\omega t) + PL \quad \dots (17) \end{aligned}$$

Một nửa tỷ lệ bù k là k_1 . Công suất nạp PL là công suất bằng k_1 lần công suất đầu vào P_{in} như được thể hiện trên phương trình (16), và công suất xả P_c là công suất thu được bằng cách cộng công suất nạp PL vào công suất bằng $(-2 \cdot k_1)$ lần thành phần AC của công suất đầu vào P_{in} như được thể hiện trên phương trình (17).

Rõ ràng, từ các phương trình (16) và (17) và phương trình $P_{buf} = P_c - PL$, rằng phương trình (2) được thỏa mãn.

Ngược lại với công bố đơn yêu cầu cấp bằng độc quyền sáng chế Nhật Bản số 2015-065731 và 2015-076921 trong đó công suất nạp PL và công suất xả P_c như nêu trên được cấp và nhận giữa mạch đệm công suất 4 và dây nối DC trong các chu kỳ thời gian riêng (chu kỳ thời gian T_1 và chu kỳ thời gian T_2) trong pha cấp điện, các chu kỳ thời gian riêng trong pha cấp công suất không được thiết lập.

Tuy nhiên, xả trệ so với nạp trong chu kỳ thời gian thứ hai (ở đây còn được gọi là “chu kỳ thời gian trệ xả”) T12 trong đó bất phương trình $P_c > PL$ (tức là, $P_{buf} > 0$) đúng, và nạp trệ so với xả trong chu kỳ thời gian thứ nhất T11 (ở đây còn được gọi là “chu kỳ thời gian trệ nạp”) trong đó bất phương trình $P_c < PL$ (tức là, $P_{buf} < 0$) đúng. Như được hiểu từ phương trình (17), chu kỳ thời gian trong đó bất phương trình $(n + 1/4)\pi \leq \omega t \leq (n + 3/4)\pi$ đúng là chu kỳ thời gian trệ nạp, và chu kỳ thời gian trong đó bất phương trình $(n + 3/4)\pi \leq \omega t \leq (n + 5/4)\pi$ đúng là chu kỳ thời gian trệ xả (n là số nguyên: điều tương tự đúng dưới đây).

Trong sơ đồ thứ hai, chu kỳ thời gian T1 bằng 0, và cả chu kỳ thời gian thứ nhất T11 lẫn chu kỳ thời gian thứ hai T12 được bao gồm trong chu kỳ thời gian T2.

Kỹ thuật thiết lập dòng điện i_{rec1} chạy từ bộ biến đổi 3 đến bộ đảo 5 của dòng điện i_{rec} được xuất ra từ bộ biến đổi 3 phụ thuộc giá trị k_1 (= một nửa tỷ lệ bù k) sẽ được mô tả sau.

Điện áp chỉnh lưu V_{rec} được thể hiện trong phương trình (18) được áp dụng cho đầu ra của bộ biến đổi 3.

$$V_{rec} = |V_{in}| = V_m \cdot |\sin(\omega t)| \quad \dots (18)$$

Công suất P_{rec} trực tiếp hướng từ bộ biến đổi 3 đến bộ đảo 5 thu được bằng cách lấy công suất đầu vào P_{in} trừ đi công suất nạp PL . Tức là, phương trình $P_{rec} = P_{in} - PL$ đúng, và do vậy phương trình (19) sau đúng.

$$P_{rec} = (1-k_1) \cdot V_m \cdot I_m \cdot \sin^2(\omega t) = |V_{in}| \cdot i_{rec1} \quad \dots (19)$$

Do vậy, dòng điện i_{rec1} được biểu diễn bởi phương trình (20) sau:

$$i_{rec1} = (1-k_1) \cdot I_m \cdot |\sin(\omega t)| \quad \dots (20)$$

Phương trình (1) dựa vào giả thiết rằng dòng điện vào I_{in} được biểu diễn bởi $I_m \cdot \sin(\omega t)$, tức là, dòng điện vào I_{in} có dạng sóng hình sin, và do vậy dòng điện i_L thỏa mãn phương trình (21) được thể hiện dưới đây. Đây là do, như có thể thấy từ Fig.1, dòng điện i_{rec} được xuất ra từ bộ biến đổi 3 bằng tổng của dòng điện i_{rec1} và dòng điện i_L .

$$i_L = k_1 \cdot I_m \cdot |\sin(\omega t)| \quad \dots (21)$$

Công suất xả P_c được xuất ra từ mạch đệm công suất 4 được biểu diễn bằng tích $V_c \cdot i_c$ bằng cách đưa vào dòng điện xả i_c chạy từ tụ điện C_4 to bộ đảo 5. Dòng điện xả i_c nên thỏa mãn phương trình (22) sau sao cho công suất xả P_c thỏa mãn phương trình (17).

$$i_c = \frac{P_c}{V_c} = \frac{k_1 \cdot V_m \cdot I_m}{2V_c} (1 + \cos(2\omega t)) \quad \dots (22)$$

Tỷ lệ hoạt động chỉnh lưu d_{rec} và tỷ lệ hoạt động xả điện d_c lần lượt được thiết lập bởi các phương trình (23) và (24) sau từ các phương trình (20), (22), và (4).

$$d_{rec} = (1-k_1) \cdot \frac{I_m}{I_{dc}} \cdot |\sin(\omega t)| \quad \dots (23)$$

$$d_c = k_1 \cdot \frac{V_m}{2V_c} \cdot \frac{I_m}{I_{dc}} \cdot (1 + \cos(2\omega t)) \quad \dots (24)$$

Tức là, các phương trình (20), (22), (23), và (24) được sử dụng theo yêu cầu để cân bằng công suất, và phương trình (21) được sử dụng theo yêu cầu

khác để khiến dòng điện vào lin có dạng hình sin sao cho phương trình (1) mà trên đó các phương trình khác nêu trên dựa vào được thỏa mãn.

Ở trường hợp trong đó bộ biến đổi 3 sử dụng cầu điôt, bộ biến đổi 3 không thể chủ động thực hiện chuyển mạch ở tỷ lệ hoạt động chỉnh lưu đrec được thể hiện bởi phương trình (23) như nêu trên. Do vậy dòng điện irec1 được thể hiện bởi phương trình (20) có thể thu được bởi bộ đảo 5 và bộ chuyển mạch Sc thực hiện chuyển mạch lần lượt theo tỷ lệ hoạt động không dz và tỷ lệ hoạt động xả điện dc được xác định bởi các phương trình (23), (24), và (5).

Đồng thời, công suất DC Pdc được đưa vào từ dây nối DC trong bộ đảo 5 là tích số của điện áp DC ảo Vdc và dòng điện DC Idc. Bộ đảo 5 thu thập, từ dây nối DC, công suất DC Pdc (= Pin + Pc - PL) thu được bằng cách lấy tổng công suất gợn sóng Pin và công suất xả Pc trừ công suất nạp PL, và do vậy phương trình (25) dưới đây đúng.

$$\begin{aligned} I_{dc} &= \frac{P_{in} + P_c - PL}{V_{dc}} \\ &= \frac{V_m \cdot I_m}{2} (1 - (1-2 \cdot k_1) \cos(2\omega t)) \cdot \frac{1}{V_{dc}} \dots (25) \end{aligned}$$

Lưu ý rằng điện áp DC ảo Vdc hoặc dòng điện DC Idc không bị giới hạn khi thiết lập. Tức là, khi giá trị k1 (= một nửa tỷ lệ bù k) được xác định, các tỷ lệ hoạt động đrec, dc, và dz có thể được thiết lập cho dù điện áp DC ảo Vdc và dòng điện DC Idc được thiết lập miễn là chúng thỏa mãn phương trình (25).

Trong công bố đơn yêu cầu cấp bằng độc quyền sáng chế Nhật Bản số 2015-084637, các tỷ lệ hoạt động đrec, dc, và dz được tính toán bằng cách còn thêm các điều kiện để tăng tối đa tỷ lệ sử dụng điện áp (= Vdc/Vm).

Chẳng hạn, tỷ lệ hoạt động dz được gán bằng 0. Đây là do, như có thể hiểu từ các phương trình (5) và (6), điện áp DC ảo V_{dc} được tăng tối đa khi tỷ lệ hoạt động không dz bằng 0.

Khi tỷ lệ hoạt động không dz bằng 0, phương trình (26) có thể thu được từ các phương trình (5), (23), và (24).

$$\frac{I_m}{I_{dc}} \left\{ (1-k_1) \cdot |\sin(\omega t)| + \frac{k_1 \cdot V_m}{2V_c} (1+\cos(2\omega t)) \right\} = 1 \quad \dots (26)$$

Tỷ lệ hoạt động không dz là tỷ lệ hoạt động mà ở đó tất cả các phần tử chuyển mạch S_{up} , S_{vp} , và S_{wp} hoặc tất cả các phần tử chuyển mạch S_{un} , S_{vn} , và S_{wn} được bật ở bộ đảo 5. Tỷ lệ hoạt động xả điện dc là tỷ lệ hoạt động mà ở đó bộ chuyển mạch S_c được bật, và tỷ lệ hoạt động tăng cường dL là tỷ lệ hoạt động mà ở đó bộ chuyển mạch S_L được bật. Chẳng hạn, khối điều khiển chuyển mạch 11 tạo các tín hiệu điều khiển cho bộ đảo 5 và mạch đệm công suất 4 dựa vào mỗi tỷ lệ hoạt động trong các tỷ lệ hoạt động dz , dc , và dL . Chẳng hạn, mỗi tín hiệu điều khiển được tạo dựa trên việc so sánh giữa mỗi tỷ lệ hoạt động và kênh mang.

Ở công bố đơn yêu cầu cấp bằng độc quyền sáng chế Nhật Bản số 2015-084637, các tín hiệu điều khiển cho bộ đảo 5 được tạo như nêu trước đây. Trước hết, độ lệch của tốc độ quay ω_m từ giá trị lệnh tốc độ quay ω_m^* được tính toán, và điều khiển tích phân tỷ lệ thuận được thực hiện trên độ lệch $\Delta\omega$. Song song với nó, công suất đầu ra P_{out} được tính toán dựa trên các dòng điện AC i_u , i_v , và i_w và điện áp AC (giá trị lệnh) của động cơ 6, và thành phần gợn sóng của nó được trích rút. Độ lệch ΔP của thành phần gợn sóng từ thành phần gợn sóng đích (tức là, số hạng thứ hai của phía cùng bên phải của phương trình (3)) được tính toán, và điều khiển tích phân

tỷ lệ được thực hiện trên độ lệch ΔP . Tiếp theo, kết quả điều khiển tích phân tỷ lệ được thực hiện trên độ lệch $\Delta \omega$ và kết quả điều khiển tích phân tỷ lệ được thực hiện trên độ lệch ΔP được cộng vào để tạo giá trị lệnh dòng điện. Các tín hiệu điều khiển để điều khiển bộ đảo 5 được tạo trên cơ sở giá trị lệnh dòng điện. Việc tạo các tín hiệu điều khiển dựa trên giá trị lệnh dòng điện được biết, và do vậy mô tả chi tiết của nó bị bỏ qua.

Ở sơ đồ thứ hai, điện áp DC ảo V_{dc} có thể được duy trì ở hằng số của giá trị đỉnh V_m , chẳng hạn, bằng cách điều chỉnh mỗi tỷ lệ hoạt động trong các tỷ lệ hoạt động d_{rec} , d_c , d_z , và d_L . Nói theo cách khác, ở sơ đồ thứ nhất, phương trình $d_c = 0$ đúng trong chu kỳ thời gian thứ nhất T_{11} (chu kỳ thời gian T_1), và do vậy điện áp DC ảo V_{dc} không thể cao hơn điện áp chỉnh lưu V_{rec} (xem phương trình (6)). Trong trường hợp trên Fig.2A, chẳng hạn, giá trị lớn nhất của điện áp DC ảo V_{dc} bằng $1/\sqrt{2}$ giá trị đỉnh V_m như nêu trên. Do vậy điện áp DC ảo V_{dc} có thể được tăng nhiều hơn trong sơ đồ thứ hai.

Ở ví dụ nêu trên, chu kỳ thời gian T_1 được gán ngắn hơn khi tốc độ quay cao hơn ngưỡng tốc độ so với khi tốc độ quay thấp hơn ngưỡng tốc độ. Như nêu trên, có tương quan gần như dương giữa tốc độ quay và biên độ của điện áp AC được cấp cho động cơ 6. Khối thiết lập chu kỳ thời gian tích điện và xả điện 12 có thể thiết lập chu kỳ thời gian T_1 sao cho chu kỳ thời gian T_1 được giảm khi biên độ của điện áp AC được cấp cho động cơ 6 đạt giới hạn trên. Tức là, giá trị của tốc độ quay ω_m khi biên độ của điện áp AC được cấp cho động cơ 6 đạt giới hạn trên có thể được sử dụng làm ngưỡng tốc độ ω_{ref} . Giới hạn trên được xác định bởi điện áp DC V_{dc1} . Thực tế là biên độ đã đạt giới hạn trên có thể được dò qua việc so sánh giữa biên độ của điện áp AC và điện áp DC V_{dc1} .

Bằng cách thiết lập chu kỳ thời gian T1 sao cho chu kỳ thời gian T1 được giảm khi biên độ của điện áp AC được cấp cho động cơ 6 đạt giới hạn trên, điện áp DC Vdc1 có thể được tăng để tăng giới hạn trên của biên độ của điện áp AC mà có thể được xuất ra động cơ 6 để nhờ đó tăng thêm tốc độ quay ω_m . Do vậy, tốc độ quay có thể được tăng mà không sử dụng điều khiển làm yếu trường (làm yếu từ thông). Như là biên độ, giá trị lệnh trên điện áp AC được xuất ra từ bộ đảo 5 có thể được sử dụng. Tức là, chu kỳ thời gian T1 có thể được gán để được giảm khi giá trị lệnh biên độ trên điện áp AC đạt giới hạn trên (chẳng hạn, điện áp DC Vdc1).

Mặc dù điều khiển được thực hiện dựa trên phương trình (3) trong ví dụ nêu trên, song điều khiển không bị giới hạn ở đây.

Trong khi thiết bị điều khiển bộ biến đổi điện đã được mô tả chi tiết, phần mô tả nêu trên mang tính minh họa ở mỗi khía cạnh, và không giới hạn thiết bị điều khiển bộ biến đổi điện. Do vậy, nên hiểu rằng các cải biến đã không được mô tả có thể được suy ra mà không xa rời phạm vi của thiết bị điều khiển bộ biến đổi điện.

YÊU CẦU BẢO HỘ

1. Thiết bị điều khiển bộ biến đổi điện để điều khiển bộ chuyển mạch xả điện trong bộ biến đổi điện gồm các đường cấp điện DC thứ nhất và thứ hai, mạch chỉnh lưu, bộ chuyển mạch xả điện và tụ điện, mạch khuếch đại, và bộ đảo, mạch chỉnh lưu này chỉnh lưu toàn sóng điện áp AC một pha thành điện áp được chỉnh lưu, và cấp điện áp được chỉnh lưu giữa các đường cấp điện DC thứ nhất và thứ hai, bộ chuyển mạch xả điện và tụ điện được nối tiếp với nhau giữa các đường cấp điện DC thứ nhất và thứ hai, mạch khuếch đại khuếch đại điện áp chỉnh lưu để nạp điện cho tụ điện, bộ đảo nhận, làm đầu vào, điện áp được chỉnh lưu làm điện áp DC giữa các đường cấp điện DC thứ nhất và thứ hai khi bộ chuyển mạch xả điện không dẫn điện, bộ đảo điện nhận, làm đầu vào, điện áp trên tụ điện làm điện áp DC khi bộ chuyển mạch xả điện dẫn điện, biến đổi điện áp DC làm đầu vào thành điện áp AC, và xuất phát điện áp AC ra động cơ, thiết bị điều khiển bộ biến đổi điện bao gồm:

khối điều khiển chuyển mạch để duy trì bộ chuyển mạch xả điện không dẫn điện trong chu kỳ thời gian thứ nhất, và chuyển mạch bộ chuyển mạch xả điện giữa dẫn điện và không dẫn điện trong chu kỳ thời gian thứ hai khác với chu kỳ thời gian thứ nhất; và

khối thiết lập chu kỳ thời gian tích điện và xả điện để thiết lập chu kỳ thời gian thứ nhất khi tốc độ quay của động cơ cao hơn ngưỡng tốc độ ngắn hơn chu kỳ thời gian thứ nhất khi tốc độ quay thấp hơn ngưỡng tốc độ này.

2. Thiết bị điều khiển bộ biến đổi điện theo điểm 1, trong đó:

khi tốc độ quay cao hơn ngưỡng tốc độ, chu kỳ thời gian thứ nhất có chiều dài bằng 0.

3. Thiết bị điều khiển bộ biến đổi điện theo điểm 1 hoặc 2, trong đó:

khi tốc độ quay thấp hơn ngưỡng tốc độ, chu kỳ thời gian thứ nhất là chu kỳ thời gian trong đó điện áp được chỉnh lưu lớn hơn giá trị định trước.

4. Thiết bị điều khiển bộ biến đổi điện theo điểm bất kỳ trong số các điểm từ 1 đến 3, trong đó:

ngưỡng tốc độ là tốc độ quay khi biên độ của điện áp AC được cấp cho động cơ đạt giới hạn trên.

Fig.1

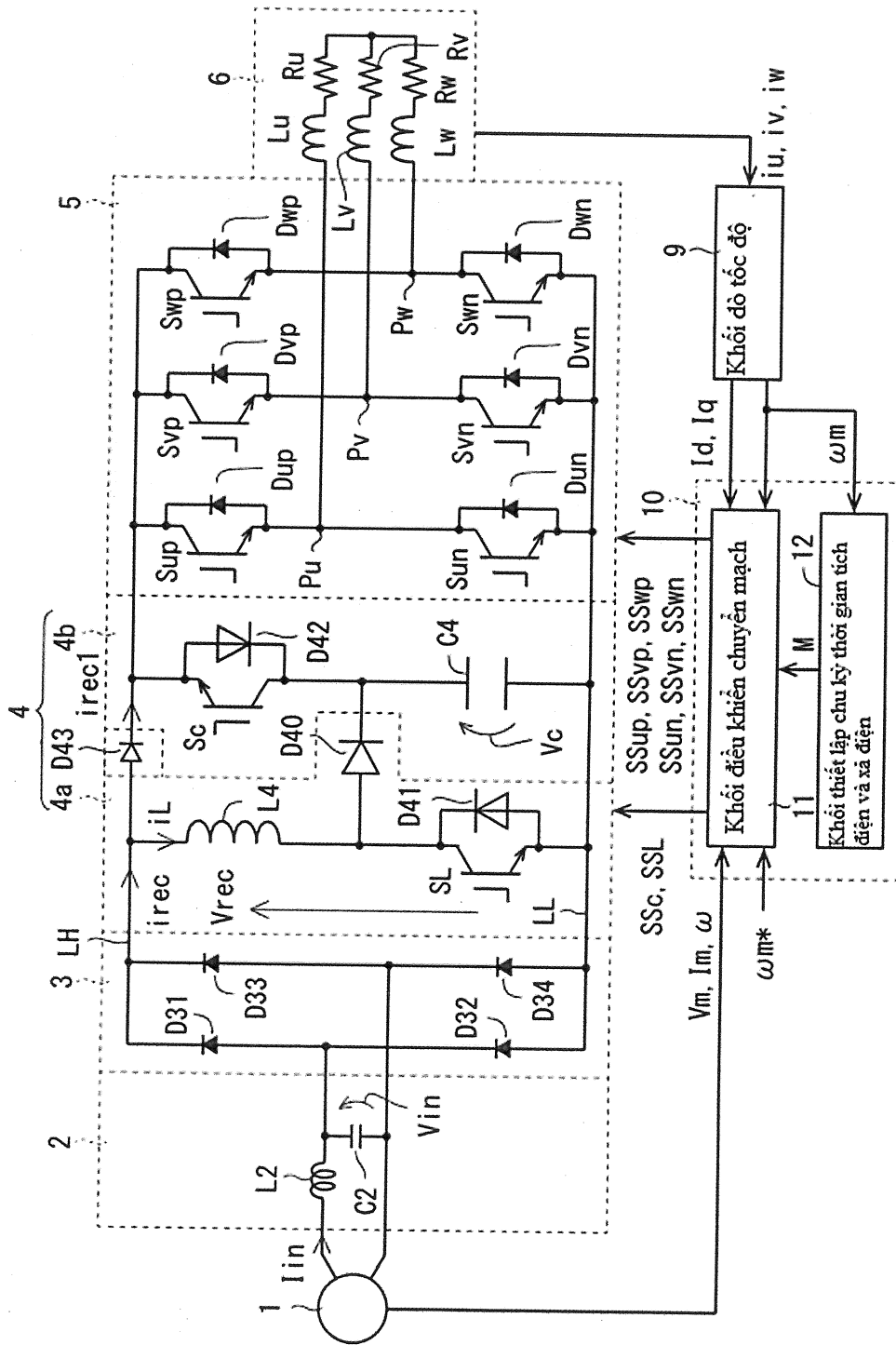


Fig.2B

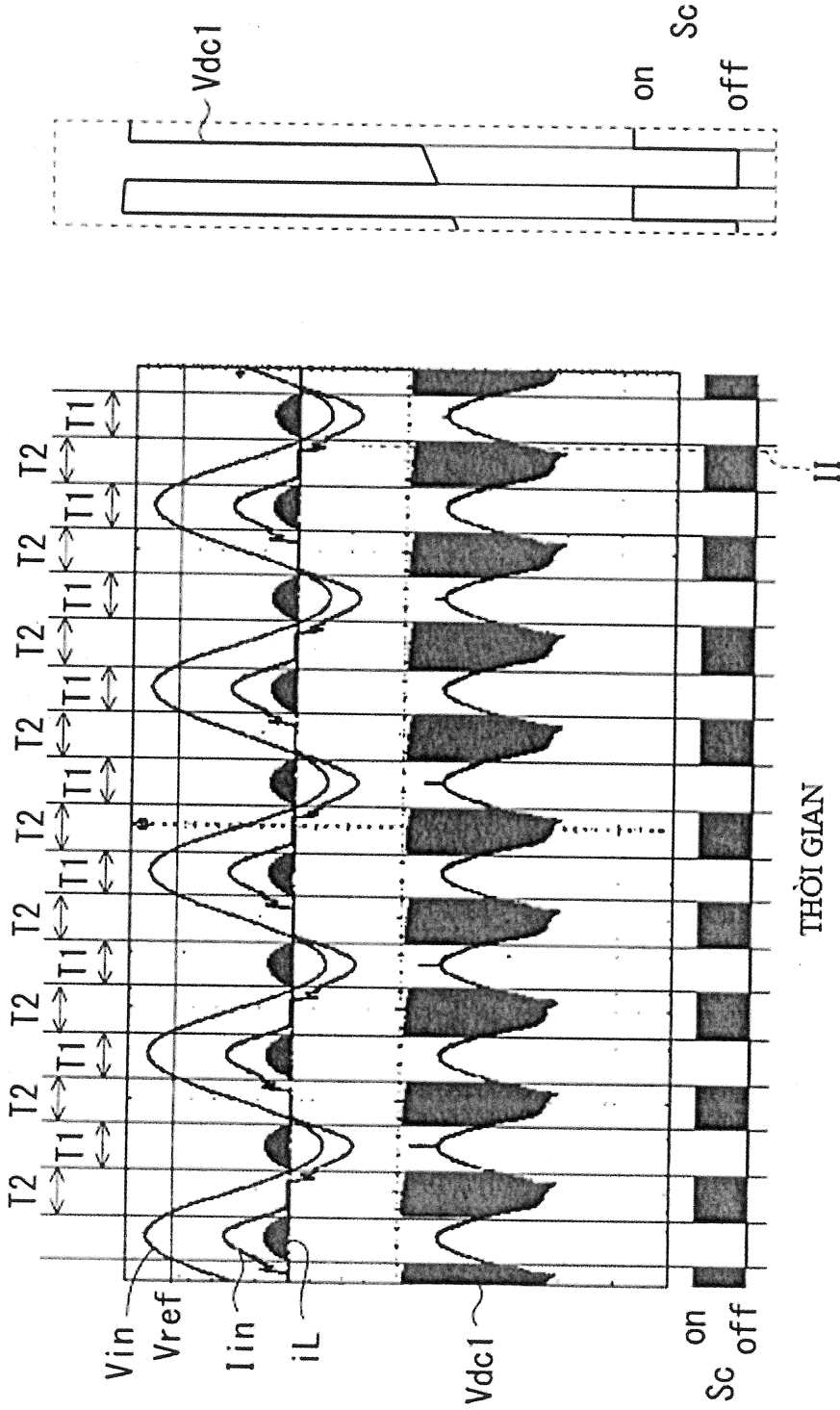


Fig.2A

SƠ ĐỒ THỨ NHẤT

Fig.3A

Sơ đồ thứ hai

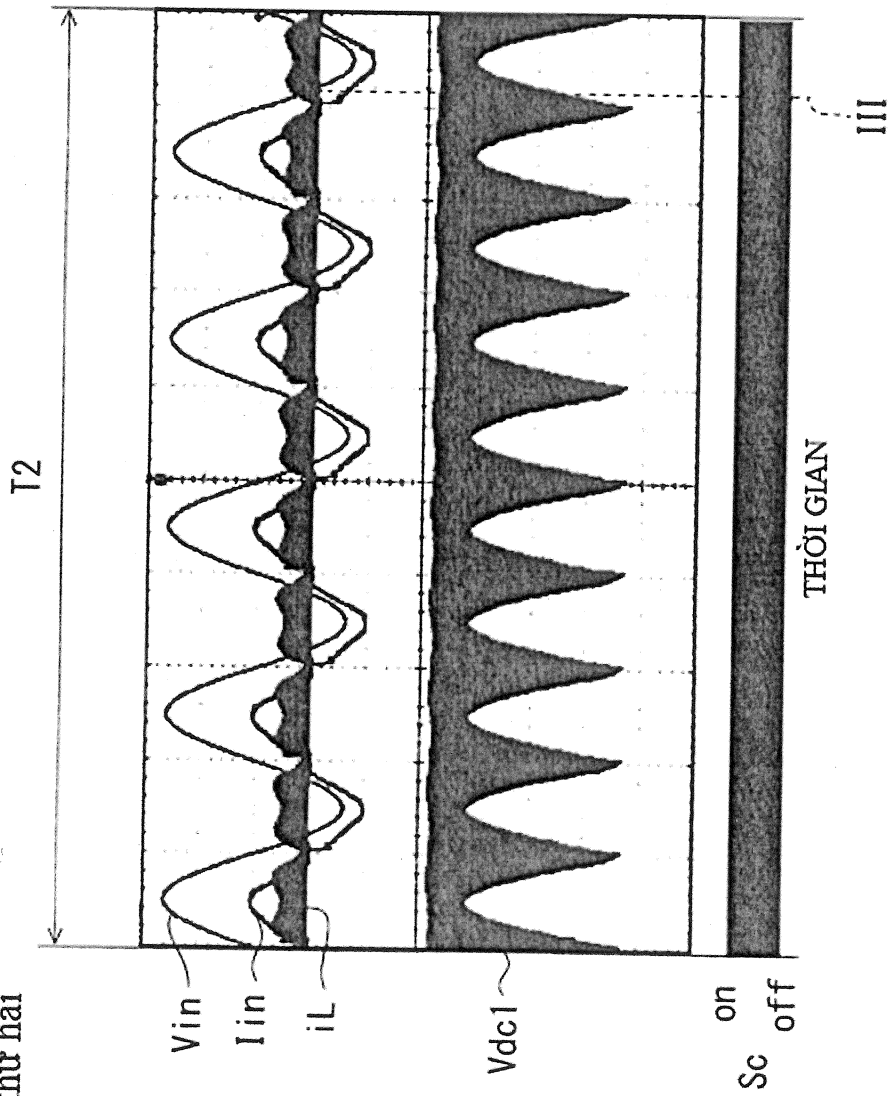


Fig.3B

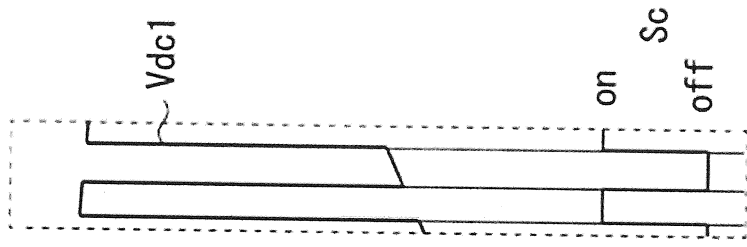


Fig.4

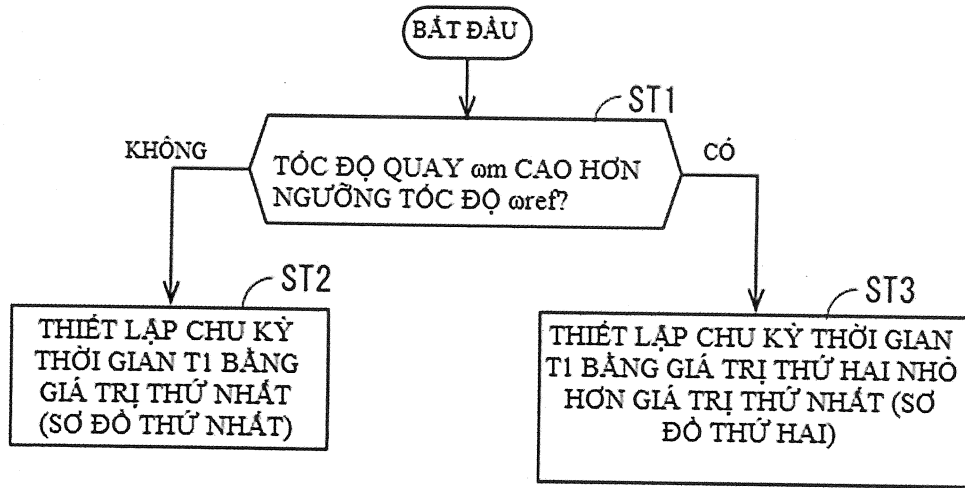


Fig.5

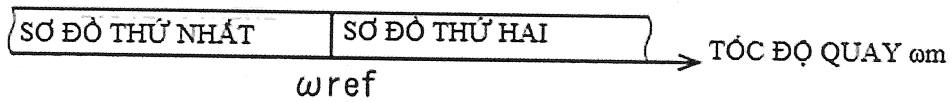


Fig.6

