



(12) BẢN MÔ TẢ SÁNG CHẾ THUỘC BẰNG ĐỘC QUYỀN SÁNG CHẾ

(19) Cộng hòa xã hội chủ nghĩa Việt Nam (VN)
CỤC SỞ HỮU TRÍ TUỆ

(11)



1-0024940

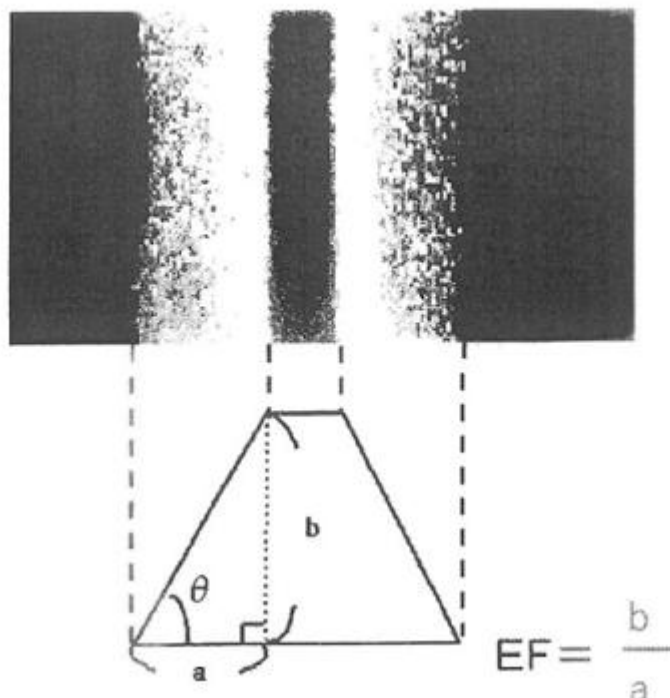
(51)⁷ H05K 1/09; C22C 19/07; C22C 5/02;
H05K 3/06; C23F 1/18; C22C 19/03;
C22C 5/04

(13) B

- (21) 1-2014-00901 (22) 06/04/2012
(86) PCT/JP2012/059550 06/04/2012 (87) WO2013/027444A1 28/02/2013
(30) 2011-182466 24/08/2011 JP
(45) 25/08/2020 389 (43) 26/05/2014 314A
(73) JX Nippon Mining & Metals Corporation (JP)
6-3, Otemachi 2-chome, Chiyoda-ku, Tokyo 100-8164, Japan
(72) FURUSAWA, Hideki (JP); TANAKA, Koichiro (JP).
(74) Công ty TNHH một thành viên Sở hữu trí tuệ VCCI (VCCI-IP CO.,LTD)

(54) LÁ ĐỒNG DÙNG CHO BẢN MẠCH IN VÀ TẮM DẠNG LỚP SỬ DỤNG LÁ ĐỒNG NÀY

(57) Sáng chế đề cập đến lá đồng dùng cho bản mạch in, lá đồng này thích hợp đối với việc thu nhỏ bước và có thể sản xuất mạch có dạng mặt cắt ngang có chân nhỏ, và tẩm nhiều lớp sử dụng lá đồng này. Lá đồng dùng cho bản mạch in, bao gồm vật liệu nền lá đồng và lớp phủ mà che phủ ít nhất một phần bề mặt của vật liệu nền lá đồng và chứa một hoặc nhiều kim loại được lựa chọn từ nhóm bao gồm Au, Pt và Pd. Lớp phủ chứa Au với lượng lắng phủ là 200 $\mu\text{g}/\text{dm}^2$ hoặc nhỏ hơn, Pt với lượng lắng phủ là 200 $\mu\text{g}/\text{dm}^2$ hoặc nhỏ hơn, và Pd với lượng lắng phủ là 120 $\mu\text{g}/\text{dm}^2$ hoặc nhỏ hơn.



Lĩnh vực kỹ thuật được đề cập

Sáng chế đề cập đến lá đồng dùng cho bản mạch in và tấm nhiều lớp sử dụng lá đồng này, và cụ thể hơn là, sáng chế đề cập đến lá đồng dùng cho bản mạch in dẻo và tấm nhiều lớp sử dụng lá đồng này.

Tình trạng kỹ thuật của sáng chế

Trong hơn nửa thế kỷ vừa qua, đã có sự tiến bộ lớn trong lĩnh vực bản mạch in, và ngày nay, phạm vi sử dụng bản mạch in đã bao phủ gần như tất cả các thiết bị điện tử. Cùng với nhu cầu gia tăng đối với việc thu nhỏ kích thước và cải tiến tính năng của thiết bị điện tử trong những năm gần đây, việc bố trí mật độ cao các linh kiện cần được lắp và việc truyền tín hiệu tần số cao đang có sự tiến triển, và hiện có nhu cầu đối với việc chế tạo các mẫu dây dẫn nhỏ hơn (thu nhỏ bước), đáp ứng tần số cao hoặc tương tự liên quan đến bản mạch in.

Nói chung, bản mạch in được sản xuất bằng quy trình gắn nền cách điện vào lá đồng, hoặc lắng phủ hợp kim Ni hoặc tương tự trên nền cách điện và sau đó tạo lớp đồng bằng cách mạ điện, để tạo tấm nhiều lớp mạ đồng, và sau đó tạo mẫu dây dẫn trên bề mặt lá đồng hoặc bề mặt lớp đồng bằng cách khắc ăn mòn. Do đó, lá đồng hoặc lớp đồng dùng cho bản mạch in cần có khả năng khắc ăn mòn thỏa đáng.

Đối với kỹ thuật cải tiến khả năng khắc ăn mòn, ví dụ, tài liệu sáng chế 1 bộc lộ sáng chế liên quan đến lá đồng được gắn lớp phủ nền bạc mà bao gồm lớp phủ nền bạc gồm bạc hoặc hợp kim bạc-paladi, trên bề mặt mà được gắn vào vật liệu nền cách điện làm phần tử cấu thành tấm nhiều lớp mạ đồng.

Danh mục tài liệu trích dẫn

Tài liệu sáng chế

Tài liệu sáng chế 1: Công bố đơn yêu cầu cấp patent Nhật Bản chưa được xét nghiệm số 2005-101398

Bản chất kỹ thuật của sáng chế

Vấn đề kỹ thuật cần được giải quyết

Tuy nhiên, để tạo mạch chính xác ở mức được yêu cầu trong những năm gần đây trên nền bố trí mật độ cao, việc lá đồng chỉ có khả năng khắc ăn mòn thỏa đáng là không đủ. Cụ thể là, khả năng khắc ăn mòn được yêu cầu trong những năm gần đây có nghĩa là không có kim loại còn dư bắt nguồn từ việc xử lý bề mặt ở các vùng cách điện giữa các mạch, và chân của mạch là nhỏ. Nếu có kim loại còn dư bất kỳ ở các vùng cách điện giữa các mạch, ngăn mạch xảy ra giữa các mạch. Hơn nữa, trong quá trình xử lý khắc ăn mòn khi tạo mạch, sự khắc ăn mòn được hoàn thành ở dạng mà mở rộng xuống phía đáy (mặt nền cách điện) từ bề mặt mạch, và mặt cắt ngang của mạch có dạng hình thang. Nếu chênh lệch giữa đáy trên và đáy dưới của hình thang này (dưới đây, được gọi là “chân”) là nhỏ, các khoảng cách giữa các mạch có thể được thu hẹp, và do đó thu được bản mạch có mật độ cao. Nếu chân lớn, khi các khoảng cách giữa các mạch được thu hẹp, ngăn mạch xảy ra giữa các mạch, và do đó, nền bố trí mật độ cao không thể được sản xuất.

Đối với vấn đề này, đo sáng chế được bộc lộ trong tài liệu sáng chế 1 có lớp phủ gồm kim loại quý được tạo ra trên bề mặt đã được làm nhám của lá đồng, nên sáng chế này không ngăn cản sự khắc ăn mòn bề mặt, và có khả năng là khó có thể sản xuất mạch có chân nhỏ một cách thỏa đáng.

Do đó, mục đích của sáng chế là đề xuất lá đồng dùng cho bản mạch in, lá đồng này thích hợp cho việc thu nhỏ bước và có thể sản xuất mạch có dạng mặt cắt ngang có chân nhỏ, và tấm nhiều lớp sử dụng lá đồng này.

Phương tiện giải quyết vấn đề

Các tác giả sáng chế đã tiến hành nghiên cứu sâu rộng, và kết quả là, các tác giả sáng chế đã phát hiện ra rằng khi một lượng rất nhỏ kim loại quý được lắng phủ trên bề mặt cần được khắc ăn mòn của lá đồng, chân của mạch được tạo ra như vậy trở nên nhỏ, và do đó, cho phép tạo các nền bố trí mật độ cao. Thành phần này được dựa vào ý tưởng hoàn toàn khác so với thành phần tạo lớp phủ gồm kim loại quý trên bề mặt đã được làm nhám của lá đồng như được mô

tả trong tài liệu sáng chế 1, và hiệu quả cũng khác rất nhiều.

Một khía cạnh của sáng chế, mà đã được hoàn thành dựa vào các phát hiện nêu trên đây, đề xuất lá đồng dùng cho bản mạch in, lá đồng này bao gồm vật liệu nền lá đồng và lớp phủ mà che phủ ít nhất một phần bề mặt của vật liệu nền lá đồng, và chứa một hoặc nhiều kim loại được lựa chọn từ nhóm bao gồm Au, Pt và Pd, trong đó lớp phủ chứa Au với lượng lắng phủ là $200 \mu\text{g}/\text{dm}^2$ hoặc nhỏ hơn, Pt với lượng lắng phủ là $200 \mu\text{g}/\text{dm}^2$ hoặc nhỏ hơn, và Pd với lượng lắng phủ là $120 \mu\text{g}/\text{dm}^2$ hoặc nhỏ hơn.

Theo một phương án của lá đồng dùng cho bản mạch in theo sáng chế, lượng lắng phủ của Au trong lớp phủ nằm trong khoảng từ 30 đến $200 \text{mg}/\text{dm}^2$ hoặc nhỏ hơn, lượng lắng phủ của Pt nằm trong khoảng từ 30 đến $200 \mu\text{g}/\text{dm}^2$ hoặc nhỏ hơn, và lượng lắng phủ của Pd nằm trong khoảng từ 25 đến $120 \mu\text{g}/\text{dm}^2$ hoặc nhỏ hơn.

Theo phương án khác của lá đồng dùng cho bản mạch in theo sáng chế, lớp phủ còn chứa một hoặc nhiều kim loại được lựa chọn từ nhóm bao gồm Ni, V, Co, Cr, Sn và Zn.

Theo phương án khác nữa của lá đồng dùng cho bản mạch in theo sáng chế, kim loại được lựa chọn từ nhóm bao gồm Ni, V, Co, Cr, Sn và Zn là Ni và Co, và lượng lắng phủ của Ni trong lớp phủ là $300 \mu\text{g}/\text{dm}^2$ hoặc nhỏ hơn, trong khi lượng lắng phủ của Co là $300 \mu\text{g}/\text{dm}^2$ hoặc nhỏ hơn.

Theo phương án khác nữa của lá đồng dùng cho bản mạch in theo sáng chế, khi nồng độ nguyên tử (%) của một hoặc nhiều kim loại được lựa chọn từ nhóm bao gồm Au, Pt và Pd theo hướng chiều sâu (x; đơn vị: nm) thu được bằng phân tích XPS được thực hiện dọc theo hướng chiều sâu từ bề mặt được ký hiệu là $f(x)$, nồng độ nguyên tử của một hoặc nhiều kim loại được lựa chọn từ nhóm bao gồm Ni, V, Co, Cr, Sn và Zn được ký hiệu là $g(x)$, và chiều sâu mà tại đó cực đại thứ nhất giữa $f(x)$ và $g(x)$ trong đoạn $[0, 5]$ được ký hiệu là X, quan hệ: $g(X) \geq f(X)$ được thỏa mãn.

Khía cạnh khác của sáng chế đề xuất phương pháp tạo mạch điện tử, phương pháp này bao gồm bước chuẩn bị lá đồng được cán hoặc lá đồng điện phân, lá đồng này được tạo ra từ lá đồng theo sáng chế; bước sản xuất tấm nhiều

lớp gồm lá đồng và nền nhựa bằng cách sử dụng lớp phủ của lá đồng làm bề mặt cần được khắc ăn mòn; và bước khắc ăn mòn tấm nhiều lớp bằng cách sử dụng dung dịch nước sắt (III) clorua hoặc dung dịch nước đồng (II) clorua, và loại bỏ các phần đồng không cần thiết để tạo mạch đồng.

Khía cạnh khác nữa của sáng chế đề xuất tấm nhiều lớp gồm lá đồng và nền nhựa theo sáng chế.

Khía cạnh khác nữa của sáng chế đề xuất tấm nhiều lớp gồm lớp đồng và nền nhựa, tấm nhiều lớp bao gồm lớp phủ theo sáng chế mà che phủ ít nhất một phần bề mặt của lớp đồng.

Theo một phương án của tấm nhiều lớp theo sáng chế, nền nhựa là nền polyimit.

Khía cạnh khác nữa của sáng chế đề xuất bản mạch in sử dụng tấm nhiều lớp theo sáng chế làm vật liệu.

Hiệu quả của sáng chế

Theo sáng chế, có thể tạo lá đồng dùng cho bản mạch in, lá đồng này thích hợp cho việc thu nhỏ bước và có thể sản xuất mạch có dạng mặt cắt ngang có chân nhỏ, và tấm nhiều lớp sử dụng lá đồng này.

Mô tả vắn tắt các hình vẽ

Fig.1 là ảnh bề mặt của một phần của mẫu mạch, sơ đồ giản lược của mặt cắt ngang phần bên của mẫu mạch theo chiều rộng của phần tương ứng, và các điểm chính của phương pháp tính hệ số khắc ăn mòn (etching factor, EF) sử dụng sơ đồ giản lược này.

Fig.2 là ảnh phóng to của bề mặt của phần không bị khuyết tật của mẫu mạch.

Fig.3 là ảnh phóng to của bề mặt của phần bất thường của mẫu mạch.

Fig.4 là profin chiều sâu của ví dụ 12 thu được bằng XPS sau khi mạ phun.

Mô tả chi tiết sáng chế

Vật liệu nền lá đồng

Dạng vật liệu nền lá đồng mà có thể được sử dụng theo sáng chế không bị giới hạn cụ thể, tuy nhiên, thông thường, vật liệu nền lá đồng có thể được sử dụng ở dạng lá đồng được cán hoặc lá đồng điện phân. Nói chung, lá đồng điện phân được sản xuất bằng cách lắng phủ điện phân đồng từ bể mạ đồng sulfat trên thùng được làm bằng titan hoặc thép không gỉ, và lá đồng được cán được sản xuất bằng cách lặp lại quá trình gia công chất dẻo bằng con lăn cán và các xử lý nhiệt. Đối với các ứng dụng mà đòi hỏi tính uốn cong được, lá đồng được cán được sử dụng trong nhiều trường hợp.

Để làm vật liệu của vật liệu nền lá đồng, có sử dụng đồng tinh khiết cao như đồng kỹ thuật hoặc đồng không chứa oxy, cả hai đồng này thường được sử dụng trong các mẫu dây dẫn dùng cho bản mạch in, cũng như các hợp kim đồng như, ví dụ, đồng chứa Sn, đồng chứa Ag, các hợp kim đồng thu được bằng cách bổ sung Cr, Zr, Mg hoặc tương tự, và các hợp kim đồng Corson thu được bằng cách bổ sung Ni, Si và tương tự. Trong khi đó, khi thuật ngữ “lá đồng” được sử dụng một mình trong phần mô tả này, thuật ngữ này nhằm bao gồm cả lá hợp kim đồng.

Độ dày của vật liệu nền lá đồng mà có thể được sử dụng theo sáng chế không bị giới hạn cụ thể, và có thể được điều chỉnh một cách thích hợp đến độ dày thích hợp cho bản mạch in. Ví dụ, độ dày có thể được điều chỉnh đến từ khoảng 5 μm đến 100 μm . Tuy nhiên, khi nhằm tạo ra các mẫu nhỏ, độ dày là 30 μm hoặc nhỏ hơn, và tốt hơn là 20 μm hoặc nhỏ hơn, và thông thường độ dày từ khoảng 5 μm đến 20 μm .

Vật liệu nền lá đồng được sử dụng theo sáng chế không bị giới hạn cụ thể, tuy nhiên, ví dụ, vật liệu nền lá đồng mà chưa được xử lý làm nhám có thể được sử dụng. Thông thường, sử dụng phương pháp xử lý làm nhám bề mặt bằng cách tạo độ nhám bề mặt cỡ micromet (μm) cho bề mặt bằng cách mạ đặc biệt, và thu được tính dính bám với các nhựa thông qua hiệu ứng dính chặt vật lý. Tuy nhiên, mặt khác, các lá nhẵn được cho là có các đặc tính bước nhỏ và các đặc tính điện tần số cao rất tốt, và lá đã được làm nhám có thể gia công không thuận lợi trong một số trường hợp. Hơn nữa, nếu xử lý làm nhám sẽ không được thực hiện, vì quá trình xử lý làm nhám được bỏ qua, sẽ có hiệu quả tăng hiệu quả kinh tế và

năng suất.

(1) Thành phần của lớp phủ

Lớp phủ được tạo ra trên ít nhất một phần của bề mặt trên mặt sau của bề mặt của vật liệu nền lá đồng mà được gắn vào nền cách điện (bề mặt theo kế hoạch sẽ có mạch được tạo ra trên đó). Lớp phủ chứa một hoặc nhiều kim loại được lựa chọn từ nhóm bao gồm Au, Pt và Pd. Một hoặc nhiều kim loại được lựa chọn trong nhóm gồm Ni, V, Co, Cr, Sn và Zn có thể được sử dụng làm kim loại không phải là Pt, Pd và Au. Khi lượng rất nhỏ kim loại quý này được lắng phủ trên bề mặt cần được khắc ăn mòn của lá đồng, chân của mạch được tạo ra như vậy sẽ trở nên nhỏ. Do đó, ngay cả khi độ dày của lá đồng không nhỏ, mạch có chân nhỏ có thể được tạo ra, và do đó, cho phép tạo các nền bố trí mật độ cao. Độ dày của lớp phủ nằm trong khoảng từ 0,2 nm đến 3 nm, và tốt hơn là nằm trong khoảng từ 0,4 nm đến 3 nm. Nếu độ dày của lớp phủ nhỏ hơn 0,2 nm, hiệu quả khắc ăn mòn bề mặt là không đủ, và khả năng chống lại sự tách lớp bảo vệ giảm. Ngoài ra, nếu độ dày của lớp phủ lớn hơn 3 nm, khả năng khắc ăn mòn ban đầu khó tăng đến mức cao hơn. Do đó, về mặt chi phí, tốt hơn là kiểm soát độ dày là 3 nm hoặc nhỏ hơn.

(2) Xác định lớp phủ

Việc xác định lớp phủ có thể thực hiện được bằng cách thực hiện mạ phun argon từ lớp bề mặt bằng thiết bị phân tích bề mặt dùng cho XPS, AES hoặc tương tự, thực hiện phân tích hoá học theo hướng chiều sâu, và thực hiện xác định dựa trên sự có mặt của các đỉnh dò tương ứng.

(3) Lượng lắng phủ

Khi lớp phủ chứa Au, lượng lắng phủ của Au là 200 $\mu\text{g}/\text{dm}^2$ hoặc nhỏ hơn, tốt hơn là nằm trong khoảng từ 30 đến 200 $\mu\text{g}/\text{dm}^2$, và tốt hơn nữa là nằm trong khoảng từ 80 đến 200 $\mu\text{g}/\text{dm}^2$. Khi lớp phủ chứa Pt, lượng lắng phủ của Pt là 200 $\mu\text{g}/\text{dm}^2$ hoặc nhỏ hơn, tốt hơn là nằm trong khoảng từ 30 đến 200 $\mu\text{g}/\text{dm}^2$, và tốt hơn nữa là nằm trong khoảng từ 80 đến 200 $\mu\text{g}/\text{dm}^2$. Khi lớp phủ chứa Pd, lượng lắng phủ của Pd là 120 $\mu\text{g}/\text{dm}^2$ hoặc nhỏ hơn, tốt hơn là nằm trong khoảng từ 25 đến 120 $\mu\text{g}/\text{dm}^2$, và tốt hơn nữa là nằm trong khoảng từ 60 đến 120 $\mu\text{g}/\text{dm}^2$. Ngay cả khi lượng lắng phủ của Au trong lớp phủ lớn hơn 200

$\mu\text{g}/\text{dm}^2$, lượng lắng phủ của Pt trong lớp phủ lớn hơn $200 \mu\text{g}/\text{dm}^2$, và lượng lắng phủ của Pd trong lớp phủ lớn hơn $120 \mu\text{g}/\text{dm}^2$, khả năng khắc ăn mòn ban đầu khó tăng đến mức cao hơn. Do đó, xét về mặt chi phí, lượng lắng phủ của Au được kiểm soát ở $200 \mu\text{g}/\text{dm}^2$ hoặc nhỏ hơn, lượng lắng phủ của Pt được kiểm soát ở $200 \mu\text{g}/\text{dm}^2$ hoặc nhỏ hơn, và lượng lắng phủ của Pd được kiểm soát ở $120 \mu\text{g}/\text{dm}^2$ hoặc nhỏ hơn.

Hơn nữa, khi lớp phủ chứa Ni và Co trong số một hoặc nhiều kim loại được lựa chọn từ nhóm bao gồm Ni, V, Co, Cr, Sn và Zn, lượng lắng phủ của Ni là $300 \mu\text{g}/\text{dm}^2$ hoặc nhỏ hơn, và tốt hơn là nằm trong khoảng từ 80 đến $300 \mu\text{g}/\text{dm}^2$. Hơn nữa, lượng lắng phủ của Co là $300 \mu\text{g}/\text{dm}^2$ hoặc nhỏ hơn, và tốt hơn là nằm trong khoảng từ 80 đến $300 \mu\text{g}/\text{dm}^2$. Ngay cả khi các lượng lắng phủ của Ni và Co trong lớp phủ lần lượt lớn hơn $300 \mu\text{g}/\text{dm}^2$, khả năng khắc ăn mòn ban đầu khó tăng đến mức cao hơn. Do đó, xét về mặt chi phí, tốt hơn là kiểm soát các lượng lắng phủ của Ni và Co lần lượt ở $300 \mu\text{g}/\text{dm}^2$ hoặc nhỏ hơn.

(4) Nồng độ nguyên tử ở bề mặt lớp phủ

Tốt hơn là lớp phủ là lớp phủ khi nồng độ nguyên tử (%) của một hoặc nhiều kim loại được lựa chọn từ nhóm bao gồm Au, Pt và Pd theo hướng chiều sâu (x ; đơn vị: nm) thu được từ phân tích bằng XPS theo hướng chiều sâu từ bề mặt được ký hiệu là $f(x)$, nồng độ nguyên tử của một hoặc nhiều kim loại được lựa chọn từ nhóm bao gồm Ni, V, Co, Cr, Sn và Zn được ký hiệu là $g(x)$, và chiều sâu mà tại đó cực đại thứ nhất giữa $f(x)$ và $g(x)$ trong đoạn $[0, 5]$ được ký hiệu là X , quan hệ: $g(X) \geq f(X)$ được thỏa mãn. Nếu lượng lắng phủ của kim loại quý là nhỏ, kim loại quý có mặt trên vật liệu nền là đồng không ở dạng lớp mà ở dạng các vùng cách biệt. Do đó, hiệu quả ngăn cản khắc ăn mòn bề mặt là không đủ. Tuy nhiên, khi lớp Ni, Co khác hoặc tương tự được tạo ra trên đó, kim loại quý có đặc tính giống như “lớp hợp kim kim loại quý”, và do đó hiệu quả ngăn cản khắc ăn mòn bề mặt tăng. Hơn nữa, vì lớp kim loại quý được che phủ bằng lớp Ni, Co khác hoặc tương tự, sự tách lớp bảo vệ khó xảy ra trong quá trình khắc ăn mòn.

Ở đây, “cực đại thứ nhất” biểu thị cực đại mà xuất hiện đầu tiên khi quan sát được thực hiện theo hướng chiều sâu từ bề mặt của lớp phủ.

Hơn nữa, lớp lót có thể được tạo ra giữa vật liệu nền lá đồng và lớp phủ vì khả năng chống đổi màu dưới điều kiện gia nhiệt, với điều kiện là không có ảnh hưởng có hại đến khả năng khắc ăn mòn ban đầu. Tốt hơn là lớp lót được làm bằng niken, hợp kim niken, coban, bạc, hoặc mangan. Phương pháp tạo lớp lót có thể là phương pháp bất kỳ trong số phương pháp khô hoặc phương pháp ướt.

Ở lớp ngoài cùng trên lớp phủ, lớp crom hoặc lớp cromat, và/hoặc lớp được xử lý chống gỉ gồm lớp được xử lý silan còn có thể được tạo ra để tăng hiệu quả chống gỉ. Hơn nữa, lớp lót có khả năng chịu oxy hóa cũng có thể được tạo ra giữa lớp phủ và lá đồng, để ngăn chặn hơn nữa sự oxi hoá do xử lý gia nhiệt.

Phương pháp sản xuất lá đồng

Lá đồng dùng cho bản mạch in theo sáng chế có thể được tạo ra bằng phương pháp mạ phun. Cụ thể là, ít nhất một phần bề mặt của vật liệu nền lá đồng được phủ lớp phủ bằng phương pháp mạ phun. Cụ thể là, lớp được tạo ra từ một hoặc nhiều kim loại được lựa chọn từ nhóm bao gồm Au, Pt và Pd, các kim loại này có tốc độ khắc ăn mòn thấp hơn so với đồng, được tạo ra trên phía bề mặt cần được khắc ăn mòn của lá đồng bằng phương pháp mạ phun. Lớp phủ cũng có thể được tạo ra bằng, ví dụ, phương pháp mạ ướt như mạ điện hoặc mạ không dùng điện, mà không bị giới hạn ở phương pháp mạ phun. Hơn nữa, lúc này, lớp phủ cũng có thể được tạo ra bằng cách bổ sung một hoặc nhiều kim loại được lựa chọn từ nhóm bao gồm Ni, V, Co, Cr, Sn và Zn.

Hơn nữa, lá đồng dùng cho bản mạch in theo sáng chế là lá đồng mà tốt hơn là màng oxit trên bề mặt lá đồng cần được loại bỏ hoặc tương tự bằng kỹ thuật đã biết như tiền xử lý, trước khi thực hiện xử lý mạ phun.

Phương pháp sản xuất bản mạch in

Bản mạch in (printed wiring board, PWB) có thể được sản xuất bằng phương pháp thông thường bằng cách sử dụng lá đồng theo sáng chế. Dưới đây, ví dụ về phương pháp sản xuất bản mạch in sẽ được mô tả.

Trước tiên, tám nhiều lớp được sản xuất bằng cách gắn lá đồng và nền cách điện. Nền cách điện mà lá đồng được tạo lớp trên đó không bị giới hạn cụ thể với điều kiện là nền cách điện có các đặc tính sử dụng được cho các bản

mạch in. Tuy nhiên, ví dụ, nhựa phenol nền giấy dùng cho các ứng dụng PWB cứng, nhựa epoxy nền giấy, nhựa epoxy nền vải sợi tổng hợp, nhựa epoxy nền composit vải thủy tinh/giấy, nhựa epoxy nền composit vải thủy tinh/vải thủy tinh không dệt, nhựa epoxy nền vải thủy tinh và tương tự được sử dụng, và màng polyeste, màng polyimit hoặc tương tự có thể được sử dụng cho các ứng dụng FPC.

Liên quan đến phương pháp gắn, trong trường hợp các ứng dụng PWB cứng, vật liệu nền như vải thủy tinh được tẩm nhựa, và do đó chất tẩm trước được tạo ra bằng cách hoá rắn nhựa thành trạng thái nửa rắn. Việc gắn có thể được thực hiện bằng cách đặt chồng lá đồng trên chất tẩm trước trên bề mặt của mặt sau của lớp phủ, và gia nhiệt và ép khối.

Trong trường hợp các ứng dụng bản mạch in dẻo (flexible printed wiring board, FPC), màng polyimit hoặc màng polyeste và lá đồng có thể được gắn bằng cách sử dụng chất kết dính nền epoxy hoặc chất kết dính acrylic (cấu trúc ba lớp). Hơn nữa, các ví dụ về phương pháp mà không sử dụng chất kết dính (cấu trúc hai lớp) bao gồm phương pháp đúc bằng cách phủ vecni polyimit (vecni axit polyamic) mà là tiền chất của polyimit trên lá đồng, và imit hoá tiền chất polyimit bằng cách gia nhiệt; và phương pháp tạo lớp bằng cách phủ polyimit dẻo nóng trên màng polyimit, xếp chồng lá đồng trên đó, và gia nhiệt và ép khối. Trong phương pháp đúc, cũng có hiệu quả khi phủ trước vật liệu phủ dính chặt như polyimit dẻo nóng, trước khi phủ vecni polyimit.

Tám nhiều lớp theo sáng chế có thể được sử dụng trong các bản mạch in (PWB) khác nhau, và không có các giới hạn cụ thể. Tuy nhiên, ví dụ, xét về số lượng lớp của mẫu dây dẫn, tám nhiều lớp có thể được sử dụng với PWB một mặt, PWB hai mặt, và PWB đa lớp (ba lớp hoặc nhiều hơn), và xét về loại vật liệu nền cách điện, tám nhiều lớp có thể được sử dụng với PWB cứng, PWB dẻo (FPC), và PWB cứng-dẻo. Hơn nữa, tám nhiều lớp theo sáng chế không bị giới hạn ở tám nhiều lớp mạ đồng như được mô tả trên đây, mà được tạo ra bằng cách gắn lá đồng với nhựa, và cũng có thể là vật liệu được phủ kim loại thu được bằng tạo lớp đồng trên nhựa bằng cách mạ phun hoặc mạ.

Lớp bảo vệ được phủ trên bề mặt của lớp phủ được tạo ra trên lá đồng của

tám nhiều lớp được sản xuất như được mô tả trên đây, và mẫu lớp bảo vệ được tạo ra bằng cách lộ sáng mẫu thông qua màng che và hiện hình mẫu.

Tiếp đó, lớp phủ được lộ sáng ở các lỗ của mẫu lớp bảo vệ được loại bỏ bằng cách sử dụng chất phản ứng. Liên quan đến chất phản ứng thích hợp, tốt hơn là sử dụng chất phản ứng sử dụng axit clohydric, axit sulfuric hoặc axit nitric là thành phần chính, vì các lý do như tính sẵn có dễ tìm. Vì lớp kim loại quý là rất mỏng, nên kim loại quý được khuếch tán một cách thích hợp cùng với đồng của vật liệu nền lá đồng do tiến trình nhiệt trong thời gian sản xuất, và các nguyên tử đồng mà đã đến gần lớp ngoài cùng thông qua quá trình khuếch tán này bị oxy hoá bởi không khí, hoặc bởi quá trình gia nhiệt của xử lý làm khô lớp bảo vệ. Do đó, tạo ra đồng oxit. Vì đồng oxit này trong lớp hợp kim của kim loại quý/đồng được tạo ra bằng khuếch tán được hòa tan một cách dễ dàng bằng axit, kim loại quý cũng được loại bỏ đồng thời. Do đó, ngay cả trong trường hợp lớp kim loại quý có tính chống ăn mòn, kim loại quý có thể được loại bỏ dễ dàng từ các vùng được lộ sáng ở các lỗ của mẫu lớp bảo vệ.

Tiếp theo, tám nhiều lớp được nhúng trong chất khắc ăn mòn. Tại thời điểm này, lớp phủ chứa một hoặc nhiều kim loại bất kỳ trong số platin, paladi và vàng mà ngăn cản sự khắc ăn mòn, được đặt ở vị trí gần với phần lớp bảo vệ trên lá đồng, và khắc ăn mòn được lá đồng trên mặt lớp bảo vệ để việc khắc ăn mòn đồng ở các vùng cách xa lớp phủ diễn ra ở tốc độ nhanh hơn tốc độ mà tại đó vùng gần lớp phủ này được khắc ăn mòn, và nhờ đó việc khắc ăn mòn mẫu mạch đồng diễn ra gần như thẳng đứng. Do đó, các phần đồng không cần thiết được loại bỏ, và tiếp đó, mẫu mạch có thể được lộ sáng bằng cách tách ra và loại bỏ lớp bảo vệ được khắc ăn mòn.

Liên quan đến chất khắc ăn mòn được sử dụng để tạo ra mẫu mạch trên tám nhiều lớp, vì tốc độ khắc ăn mòn của lớp phủ đủ nhỏ hơn đồng, nên chất khắc ăn mòn có hiệu quả cải thiện hệ số khắc ăn mòn. Dung dịch nước đồng (II) clorua, dung dịch nước sắt (III) clorua hoặc tương tự có thể được sử dụng làm chất khắc ăn mòn.

Hơn nữa, cũng tốt hơn là có lớp chịu nhiệt được tạo ra từ trước trên bề mặt của vật liệu nền lá đồng, trước khi lớp phủ được tạo ra.

Hình dạng mạch ở bề mặt lá đồng của bản mạch in

Như nêu trên đây, trong mạch ở bề mặt lá đồng của bản mạch in, mà đã được tạo ra bằng cách khắc ăn mòn từ phía lớp phủ, hai bề mặt bên có hình dạng dài được tạo ra không thẳng đứng trên nền cách điện, nhưng thường được tạo ra ở dạng mà mở rộng xuống phía dưới từ bề mặt của lá đồng, cụ thể là, hướng về lớp nhựa (xuất hiện sự võng xuống). Do đó, hai bề mặt bên có hình dạng dài lần lượt có góc nghiêng θ so với bề mặt nền cách điện. Để có thể chế tạo mẫu mạch nhỏ hơn (thu nhỏ bước) mà là một yêu cầu hiện tại, điều quan trọng là tạo ra bước của mạch càng hẹp càng tốt. Tuy nhiên, nếu góc nghiêng θ này nhỏ, sự võng tăng một cách phù hợp, và bước của mạch trở nên rộng hơn. Hơn nữa, thông thường, góc nghiêng θ không hoàn toàn cố định giữa các mạch khác nhau và bên trong mạch. Nếu sự thay đổi góc nghiêng θ như vậy lớn, có nguy cơ là có thể ảnh hưởng có hại đến chất lượng của mạch. Do đó, trong mạch ở bề mặt lá đồng của bản mạch in được tạo ra bằng cách khắc ăn mòn từ phía lớp phủ, mong muốn rằng hai bề mặt bên có hình dạng dài lần lượt có góc nghiêng θ nằm trong khoảng từ 65° đến 90° so với bề mặt nền cách điện, và độ lệch tiêu chuẩn $\tan\theta$ trong cùng mạch là 1,0 hoặc nhỏ hơn. Hơn nữa, khi bước của mạch là $50\ \mu\text{m}$ hoặc nhỏ hơn, tốt hơn là hệ số khắc ăn mòn là 1,5 hoặc lớn hơn, và tốt hơn nữa là 2,5 hoặc lớn hơn.

Ví dụ thực hiện sáng chế

Dưới đây, các ví dụ thực hiện sáng chế sẽ được mô tả, tuy nhiên, các ví dụ này chỉ nhằm mục đích khiến sáng chế được hiểu một cách dễ dàng hơn, và không nhằm giới hạn sáng chế theo ý nghĩa bất kỳ.

Ví dụ thí nghiệm 1: các ví dụ từ 1 đến 7, 9 đến 15, 18 đến 22, 24, 25, 27 đến 29, 31 và 32

Tạo lớp phủ trên lá đồng (bề mặt cần được khắc ăn mòn)

Để làm vật liệu nền lá đồng, lá đồng được cán (C1100 được sản xuất bởi JX Nippon Mining & Metals Corp.) có độ nhám bề mặt (Rz) $0,1\ \mu\text{m}$ và độ dày $8\ \mu\text{m}$ được chuẩn bị.

Việc tiền xử lý bề mặt lá đồng được thực hiện bằng cách sử dụng Vacuum Web Chamber (rộng 14 in) được sản xuất bởi CHA Industries, Inc. và được

trang bị nguồn chùm ion. Đối với nguồn chùm ion, Linear Ion Source 6,0 cm × 40 cm (được sản xuất bởi Ion Tech, Inc.) mà là nguồn chùm ion loại Kaufman được sử dụng. Nguồn năng lượng dùng cho nguồn chùm ion được sử dụng là MPS-5001 được sản xuất bởi công ty này, và công suất đầu ra lớn nhất của chùm ion là khoảng 3 W/cm².

Các điều kiện tiền xử lý sử dụng chùm ion, mà được thực hiện trước khi xử lý bề mặt, như sau:

Công suất đầu ra: 1,2 W/cm²

Áp suất Ar: 0,2 Pa

Tốc độ vận chuyển lá đồng: 10 m/phút

Màng oxit mỏng mà đã được lắng phủ trên bề mặt của lá đồng bằng cách tiền xử lý này được loại bỏ, và lớp phủ được tạo ra bằng cách mạ phun mục tiêu Au, Pt, Pd, Ni, V, Co, Cr, Sn, Zn hoặc các hợp kim của chúng. Để làm các đơn chất kim loại khác nhau được sử dụng trong quá trình mạ phun, các chất kim loại có độ tinh khiết 3 N được sử dụng. Hơn nữa, CoCr (20% khối lượng Cr), NiV (7% khối lượng V), NiZn (20% khối lượng Zn), và NiSn (20% khối lượng Sn) được sử dụng làm các mục tiêu hợp kim cụ thể. Thứ tự tạo màng là thứ tự mà lớp bất kỳ của Au, Pt và Pd được tạo ra, và sau đó lớp chứa bất kỳ một hoặc nhiều kim loại trong số Ni, V, Co, Cr, Sn và Zn được tạo ra. Lượng lắng phủ được điều chỉnh bằng cách thay đổi công suất đầu ra.

Tạo lớp được xử lý bề mặt (bề mặt cần được gắn)

Trên bề mặt của vật liệu nền lá đồng trên mặt sau của bề mặt mà là nơi lớp phủ mô tả trên đây được tạo ra, lớp dính vào màng polyimide được tạo ra bằng cách sử dụng cùng thiết bị mạ phun. Màng oxit mỏng được loại bỏ bằng cách tiền xử lý, và lớp Ni (lượng lắng phủ: 90 µg/dm²) được tạo ra, với lớp Cr (lượng lắng phủ: 70 µg/dm²) được tạo ra trên đó.

Đo lượng lắng phủ

Việc đo lượng lắng phủ của Au, Pt hoặc Pd của lớp phủ được thực hiện bằng cách hòa tan khoảng một nửa lớp đồng trong nước cường toan, pha loãng dung dịch, và phân tích độ loãng bằng cách đo phổ hấp thụ nguyên tử. Đối với nửa kia, màng ở bề mặt lớp đồng mà đo được 50 mm × 50 mm được hòa tan

trong dung dịch được tạo ra bằng cách trộn HNO₃ (2% trọng lượng) và HCl (5% trọng lượng), đo định lượng nồng độ kim loại trong dung dịch này bằng phổ kế phát xạ ICP (được sản xuất bởi SII Nanotechnology, Inc., SFC-3100), và tính lượng kim loại trên mỗi đơn vị diện tích (µg/dm²).

Đo bằng XPS

Các điều kiện hoạt động đối với XPS được sử dụng khi profin chiều sâu của lớp phủ được tạo ra được thể hiện dưới đây.

- Thiết bị: Thiết bị phân tích XPS (Ulvac-Phi, Inc., Model 5600MC)
- Độ chân không cuối: $3,8 \times 10^{-7}$ Pa
- Bức xạ tia X: AlK α đơn sắc hoặc MgK α không đơn sắc, công suất đầu ra bức xạ tia X: 300 W, vùng dò: 800 µmφ, góc được tạo ra bởi mẫu và bộ dò: 45°
- Chùm ion: Loại ion: Ar⁺, điện áp gia tốc: 3 kV, vùng quét: 3 mm × 3 mm, tốc độ mạ phun: 2,0 nm/phút (tính theo SiO₂)

Sản xuất CCL

Màng polyimit được phủ chất dính (được sản xuất bởi Nikkan Industries Co., Ltd., CISV1215) được gắn vào bề mặt của vật liệu nền lá đồng trên mặt mà là nơi lớp Ni và lớp Cr đã được tạo ra, theo các điều kiện áp suất 7 kgf/cm², nhiệt độ 160°C, và thời gian 40 phút.

Tạo mạch bằng khắc ăn mòn

Trên bề mặt của lá đồng nơi mà lớp được xử lý bề mặt đã được tạo ra, mười mạch có độ rộng đường 21 µm (độ rộng lỗ: 9 µm) được in bằng cách phủ lớp bảo vệ nhạy quang và xử lý lộ sáng, và xử lý khắc ăn mòn để loại bỏ các phần không cần thiết của lá đồng được thực hiện theo các điều kiện dưới đây.

Các điều kiện khắc ăn mòn

Khắc ăn mòn được thực hiện bằng cách sử dụng thiết bị khắc ăn mòn phun theo các điều kiện dưới đây.

- Thành phần chất lỏng
Đồng (II) clorua (2,0 mol/L) + axit clohydric (1,5 mol/L)
- Áp suất phun: 0,2 MPa
- Nhiệt độ chất lỏng: 50°C

Tạo bước 30 μm

- L/S lớp bảo vệ = 21 $\mu\text{m}/9 \mu\text{m}$
- Độ rộng đáy mạch (phần dưới) hoàn thiện: 15 μm
- Xác nhận điểm kết thúc khắc ăn mòn: khắc ăn mòn được thực hiện ở một số mức bằng cách thay đổi thời gian, và khi xác nhận được là không có đồng còn dư giữa các mạch bằng kính hiển vi quang học, thời gian này được chỉ định là thời gian khắc ăn mòn.

Sau khi khắc ăn mòn, hệ thống được nhúng trong dung dịch nước NaOH (100 g/L) ở nhiệt độ 45°C trong một phút để tách lớp bảo vệ.

Các điều kiện đo hệ số khắc ăn mòn

Liên quan đến hệ số khắc ăn mòn, trong trường hợp mà khắc ăn mòn đã thực hiện được ở dạng mà mở rộng về phía cuối (khi sự võng đã xuất hiện), với giả định là mạch đã được khắc ăn mòn thẳng đứng, khi khoảng cách của chiều dài võng từ chỗ cắt giữa nền nhựa và đường vuông góc từ lớp đồng được ký hiệu là a, hệ số khắc ăn mòn biểu diễn tỷ số giữa giá trị a này và độ dày của lớp đồng b, b/a. Khi giá trị này lớn hơn, góc nghiêng tăng, và điều này có nghĩa là độ võng giảm, không có lượng dư khắc ăn mòn bất kỳ còn lại phía sau. Fig.1 thể hiện ảnh của một phần bề mặt của mẫu mạch, sơ đồ giản lược của mặt cắt ngang phần bên theo chiều rộng của mẫu mạch của phần thiết bị, và các điểm chính của phương pháp tính hệ số khắc ăn mòn sử dụng sơ đồ giản lược. Giá trị a này được đo bằng quan sát SEM từ phần bên trên của mạch, và hệ số khắc ăn mòn ($EF = b/a$) được tính. Chất lượng khắc ăn mòn có thể được đánh giá một cách đơn giản bằng cách sử dụng hệ số khắc ăn mòn này. Trong khi đó, góc nghiêng θ được tính bằng cách tính arctang bằng cách sử dụng giá trị a được đo bằng quy trình mô tả trên đây và độ dày của lớp đồng, b. Đối với khoảng đo, các giá trị trung bình của hệ số khắc ăn mòn, độ lệch tiêu chuẩn của nó, và góc nghiêng, θ , được xác định cho 12 điểm dọc theo chiều dài mạch 600 μm được sử dụng làm các kết quả.

Ở đây, Fig.2 và Fig.3 thể hiện các ảnh được lấy từ đỉnh mạch nơi mà lớp bảo vệ không được tách bằng cách sử dụng kiềm sau khi khắc ăn mòn. Trong số các hình vẽ này, Fig.2 thể hiện phần không bị khuyết tật (vùng mà là nơi lớp bảo

vệ và vật liệu nền đồng không được tách), và Fig.3 thể hiện phần bất thường (vùng nơi mà lớp bảo vệ và vật liệu nền đồng được tách một phần). Nếu lớp bảo vệ và vật liệu nền dính vào nhau đủ, độ bóng kim loại có thể được xác nhận trên lớp bảo vệ như được thể hiện trên Fig.2, và có thể xác nhận là các mạch là các đường thẳng. Mặt khác, nếu lớp bảo vệ và vật liệu nền được tách trong quá trình khắc ăn mòn, độ bóng kim loại không thể được xác nhận trên lớp bảo vệ như được thể hiện trong vùng được bao quanh bởi các đường nét đứt trên Fig.3, và mạch trong vùng sẽ được so sánh với phần không bị khuyết tật có độ thẳng kém. Do đó, khi đánh giá khả năng chống sự tách lớp bảo vệ trong ví dụ thí nghiệm hiện tại, trong số các mẫu lớp bảo vệ ($L/S = 21 \mu\text{m}/9 \mu\text{m}$, 10 mẫu), mẫu có đến 15 vùng tách lớp bảo vệ như được thể hiện trên Fig.3 được thể hiện là \circ ; mẫu có từ 16 đến 25 vùng được thể hiện là \triangle ; và mẫu có 26 vùng hoặc nhiều hơn được thể hiện là \times .

Ví dụ thí nghiệm 2: các ví dụ 16, 17, 26 và 33 (các mục tiêu hợp kim)

Trên lá đồng được cán (C1100 được sản xuất bởi JX Nippon Mining & Metals Corp.) có chiều dày $8 \mu\text{m}$, PdNi (20% khối lượng Pd), AuNi (20% khối lượng Au), và PtNi (20% khối lượng Pt) được mạ phun bằng quy trình của ví dụ thí nghiệm 1, và các lớp hợp kim tương ứng được tạo ra. Trên các bề mặt này, các mẫu lớp bảo vệ được in, và khả năng khắc ăn mòn được đánh giá.

Ví dụ thí nghiệm 3: các ví dụ 8, 23 và 30

Lớp hợp kim NiV được tạo ra bằng cách mạ phun trên lá đồng được cán (C1100 được sản xuất bởi JX Nippon Mining & Metals Corp.) có chiều dày $8 \mu\text{m}$, và sau đó lớp của kim loại bất kỳ trong số Au, Pd và Pt được tạo ra bằng cách mạ phun. Mẫu lớp bảo vệ được in trên bề mặt này, và khả năng khắc ăn mòn được đánh giá.

Ví dụ thí nghiệm 4: ví dụ so sánh 1 (vật liệu phôi)

Lá đồng được cán (C1100 được sản xuất bởi JX Nippon Mining & Metals Corp.) có chiều dày $8 \mu\text{m}$ và màng polyimide được tạo lớp bằng quy trình của ví dụ thí nghiệm 1, và khả năng khắc ăn mòn được đánh giá.

Ví dụ thí nghiệm 5: các ví dụ tham chiếu 2, 7 và 8, các ví dụ so sánh từ 3 đến 6

Trên lá đồng được cán (C1100 được sản xuất bởi JX Nippon Mining & Metals Corp.) có chiều dày 8 μm , các lớp Pd, Au, Pt, NiV, CoCr, NiSn và NiZn được tạo ra bằng cách mạ phun bằng quy trình của ví dụ thí nghiệm 1. Các mẫu lớp bảo vệ được in trên các bề mặt này, và khả năng khắc ăn mòn được đánh giá.

Các điều kiện thí nghiệm và các kết quả đo tương ứng của các ví dụ thí nghiệm từ 1 đến 5 được thể hiện trong các bảng 1 và 2.

Hơn nữa, Fig.4 thể hiện profin chiều sâu của ví dụ 12 thu được bởi XPS sau khi mạ phun.

Bảng 1

	Lượng lắng phủ ($\mu\text{g}/\text{dm}^2$)								Sn	Zn
	Au	Pt	Pd	Ni	V	Co	Cr			
Ví dụ 1	-	-	29	-	-	-	-	-	-	
Ví dụ 2	-	-	31	33	6	-	-	-	-	
Ví dụ 3	-	-	28	90	16	-	-	-	-	
Ví dụ 4	-	-	30	288	42	-	-	-	-	
Ví dụ 5	-	-	27	305	47	-	-	-	-	
Ví dụ 6	-	-	75	-	-	-	-	-	-	
Ví dụ 7	-	-	70	89	17	-	-	-	-	
Ví dụ 8	-	-	71	90	17	-	-	-	-	
Ví dụ 9	-	-	70	-	-	92	29	-	-	
Ví dụ 10	-	-	62	-	-	291	45	-	-	
Ví dụ 11	-	-	64	-	-	312	49	-	-	
Ví dụ 12	-	-	72	288	45	-	-	-	-	
Ví dụ 13	-	-	68	89	-	-	-	24	-	
Ví dụ 14	-	-	73	93	-	-	-	-	31	
Ví dụ 15	-	-	72	311	50	-	-	-	-	
Ví dụ 16	-	-	19	73	-	-	-	-	-	
Ví dụ 17	-	-	71	289	-	-	-	-	-	
Ví dụ 18	-	-	114	-	-	-	-	-	-	
Ví dụ 19	-	-	118	61	9	-	-	-	-	
Ví dụ 20	34	-	-	-	-	-	-	-	-	

Ví dụ 21	33	-	-	281	41	-	-	-	-
Ví dụ 22	88	-	-	277	36	-	-	-	-
Ví dụ 23	85	-	-	265	36	-	-	-	-
Ví dụ 24	189	-	-	273	34	-	-	-	-
Ví dụ 25	193	-	-	319	45	-	-	-	-
Ví dụ 26	20	-	-	84	-	-	-	-	-
Ví dụ 27	-	37	-	-	-	-	-	-	-
Ví dụ 28	-	34	-	281	38	-	-	-	-
Ví dụ 29	-	89	-	279	37	-	-	-	-
Ví dụ 30	-	88	-	277	34	-	-	-	-
Ví dụ 31	-	195	-	274	38	-	-	-	-
Ví dụ 32	-	198	-	322	48	-	-	-	-
Ví dụ 33	-	19	-	86	15	-	-	-	-
Ví dụ so sánh 1	-	-	-	-	-	-	-	-	-
Ví dụ tham chiếu 2	-	-	128	63	11	-	-	-	-
Ví dụ so sánh 3	-	-	-	93	19	-	-	-	-
Ví dụ so sánh 4	-	-	-	-	-	83	26	-	-
Ví dụ so sánh 5	-	-	-	91	-	-	-	20	-
Ví dụ so sánh 6	-	-	-	87	-	-	-	-	17
Ví dụ tham chiếu 7	208	-	-	280	39	-	-	-	-
Ví dụ tham chiếu 8	-	210	-	287	38	-	-	-	-

Bảng 2

	XPS			Sự tách lớp bảo vệ trong quá trình khắc ăn mòn	EF	
	X(nm)	g(X)(%)	f(X)(%)		Giá trị trung bình	Độ lệch
Ví dụ 1	0,3	-	11	×	3,1	0,6
Ví dụ 2	0,3	54	5	△	3,5	0,3
Ví dụ 3	0,4	88	7	○	3,6	0,2
Ví dụ 4	0,4	87	7	○	3,8	0,2

Ví dụ 5	0,4	88	9	○	3,8	0,3
Ví dụ 6	0,3	-	19	×	3,8	0,6
Ví dụ 7	0,3	88	7	○	4,3	0,3
Ví dụ 8	0,3	23	47	○	3,7	0,3
Ví dụ 9	0,3	81	8	○	4,1	0,5
Ví dụ 10	0,3	84	5	○	4,7	0,7
Ví dụ 11	0,2	84	6	○	4,7	0,9
Ví dụ 12	0,2	86	5	○	4,8	0,5
Ví dụ 13	0,3	82	9	○	4,1	0,3
Ví dụ 14	0,3	82	8	○	4,2	0,3
Ví dụ 15	0,4	81	8	○	4,8	0,5
Ví dụ 16	0,3	57	15	○	3,1	0,1
Ví dụ 17	0,3	67	25	○	4,7	0,4
Ví dụ 18	0,3	-	28	×	4,6	0,6
Ví dụ 19	0,3	77	11	○	5,5	0,5
Ví dụ 20	0,3	-	14	×	3,2	0,6
Ví dụ 21	0,3	58	5	○	3,8	0,3
Ví dụ 22	0,4	59	8	○	4,8	0,4
Ví dụ 23	0,3	28	45	○	4,1	0,4
Ví dụ 24	0,3	77	12	○	5,6	0,5
Ví dụ 25	0,3	78	12	○	5,6	0,5
Ví dụ 26	0,2	57	13	○	3,2	0,1
Ví dụ 27	-	-	15	×	3,2	0,5
Ví dụ 28	0,4	55	6	○	3,8	0,3
Ví dụ 29	0,3	60	8	○	4,7	0,4
Ví dụ 30	0,3	26	44	○	4,0	0,4
Ví dụ 31	0,3	75	12	○	5,5	0,5
Ví dụ 32	0,3	79	10	○	5,5	0,5
Ví dụ 33	0,4	57	12	○	3,2	0,1
Ví dụ so sánh 1	-	-	-	○	2,1	0,0
Ví dụ tham chiếu 2	0,4	79	12	○	5,5	0,5

Ví dụ so sánh 3	0,3	88	-	○	2,8	0,1
Ví dụ so sánh 4	0,3	86	-	○	2,7	0,3
Ví dụ so sánh 5	0,3	87	-	○	2,8	0,1
Ví dụ so sánh 6	0,3	89	-	○	2,8	0,1
Ví dụ tham chiếu 7	0,3	76	13	○	5,7	0,5
Ví dụ tham chiếu 8	0,4	77	13	○	5,5	0,5

Đánh giá

Sự tách lớp bảo vệ xảy ra trong khi khắc ăn mòn trong các ví dụ 1, 6, 18, 20 và 27, tuy nhiên, khi hệ số khắc ăn mòn được đo ở các vùng nơi mà các mạch có thể được tạo ra, thu được các giá trị lớn hơn của hệ số khắc ăn mòn so với vật liệu phi (ví dụ so sánh 1).

Trong các ví dụ từ 2 đến 4, 7, 9 đến 14, 19, 21, 22, 24, 28, 29 và 31, vì lớp kim loại quý được che phủ bằng lớp nguyên tố không phải là các kim loại quý và Cu, ngay cả khi lượng lắng phủ kim loại quý rất nhỏ được sử dụng, sự tách lớp bảo vệ không xảy ra trong quá trình khắc ăn mòn, và các mạch có chân nhỏ có thể được tạo ra.

Trong các ví dụ 5, 15, 25 và 32, lượng lắng phủ của Ni, mà là thành phần chính của lớp che phủ kim loại quý, lớn hơn $300 \mu\text{g}/\text{dm}^2$, tuy nhiên, khi các ví dụ này được so sánh lần lượt với các ví dụ 4, 12, 24 và 31, mà sử dụng cùng mức lượng lắng phủ kim loại quý, chân của mạch ở cùng mức. Do đó, ngay cả khi lượng lắng phủ của Ni lớn hơn $300 \mu\text{g}/\text{dm}^2$, hiệu quả được bảo hòa. Do đó, xét về mặt chi phí, có thể thấy rằng lượng lắng phủ của Ni, mà là thành phần chính của lớp che phủ kim loại quý, tốt hơn là $300 \mu\text{g}/\text{dm}^2$ hoặc nhỏ hơn.

Trong các ví dụ 8, 23 và 30 trong đó lớp kim loại quý là lớp ngoài cùng, khi so sánh với các ví dụ 7, 22 và 29 mà sử dụng cùng mức lượng lắng phủ, hệ số khắc ăn mòn là nhỏ hơn. Do đó, có thể thấy rằng cấu tạo trong đó lớp kim loại quý với lượng rất nhỏ được che phủ bằng lớp kim loại khác được ưu tiên.

Trong các ví dụ 16, 17, 26 và 33 mà sử dụng các mục tiêu hợp kim, hệ số khắc ăn mòn lớn hơn so với vật liệu phi (ví dụ so sánh 1).

Các ví dụ so sánh từ 3 đến 6 có các hệ số khắc ăn mòn cao hơn so với vật

liệu phôi, tuy nhiên, khi so sánh với các trường hợp mà sử dụng kết hợp với lớp kim loại quý, hệ số khắc ăn mòn là nhỏ hơn.

Khi các ví dụ tham chiếu 2, 7 và 8 được so sánh lần lượt với các ví dụ 19, 24 và 31, mà sử dụng cùng mức lượng kim loại quý, các hệ số khắc ăn mòn sẽ ở cùng mức. Do đó, có thể thấy rằng tốt hơn là lượng lắng phủ của Au là 200 $\mu\text{g}/\text{dm}^2$ hoặc nhỏ hơn, tốt hơn là lượng lắng phủ của Pt là 200 $\mu\text{g}/\text{dm}^2$ hoặc nhỏ hơn, và tốt hơn là lượng lắng phủ của Pd là 120 $\mu\text{g}/\text{dm}^2$ hoặc nhỏ hơn.

YÊU CẦU BẢO HỘ

1. Lá đồng dùng cho bản mạch in, trong đó lá đồng này bao gồm vật liệu nền lá đồng và lớp phủ mà che phủ ít nhất một phần bề mặt của vật liệu nền lá đồng và chứa một hoặc nhiều kim loại được lựa chọn từ nhóm bao gồm Au, Pt và Pd, trong đó:

lớp phủ chứa Au với lượng lắng phủ là $200 \mu\text{g}/\text{dm}^2$ hoặc nhỏ hơn, Pt với lượng lắng phủ là $200 \mu\text{g}/\text{dm}^2$ hoặc nhỏ hơn, và Pd với lượng lắng phủ là $120 \mu\text{g}/\text{dm}^2$ hoặc nhỏ hơn;

khi nồng độ nguyên tử (%) của một hoặc nhiều kim loại được lựa chọn từ nhóm bao gồm Au, Pt và Pd theo hướng chiều sâu (x ; đơn vị: nm) thu được bằng phân tích XPS được thực hiện dọc theo hướng chiều sâu từ bề mặt được ký hiệu là $f(x)$, nồng độ nguyên tử của một hoặc nhiều kim loại được lựa chọn từ nhóm bao gồm Ni, V, Co, Cr, Sn và Zn được ký hiệu là $g(x)$, và chiều sâu mà tại đó cực đại thứ nhất giữa $f(x)$ và $g(x)$ trong đoạn $[0, 5]$ được ký hiệu là X , thì quan hệ: $g(X) \geq f(X)$ được thỏa mãn.

2. Lá đồng dùng cho bản mạch in theo điểm 1, trong đó lượng lắng phủ của Au trong lớp phủ nằm trong khoảng từ 30 đến $200 \mu\text{g}/\text{dm}^2$ hoặc nhỏ hơn, lượng lắng phủ của Pt nằm trong khoảng từ 30 đến $200 \mu\text{g}/\text{dm}^2$ hoặc nhỏ hơn, và lượng lắng phủ của Pd nằm trong khoảng từ 25 đến $120 \mu\text{g}/\text{dm}^2$ hoặc nhỏ hơn.

3. Lá đồng dùng cho bản mạch in theo điểm 1 hoặc 2, trong đó lớp phủ còn chứa một hoặc nhiều kim loại được lựa chọn từ nhóm bao gồm Ni, V, Co, Cr, Sn và Zn.

4. Lá đồng dùng cho bản mạch in theo điểm 3, trong đó kim loại được lựa chọn từ nhóm bao gồm Ni, V, Co, Cr, Sn và Zn là Ni và Co, và lượng lắng phủ của Ni trong lớp phủ là $300 \mu\text{g}/\text{dm}^2$ hoặc nhỏ hơn, trong khi lượng lắng phủ của Co là $300 \mu\text{g}/\text{dm}^2$ hoặc nhỏ hơn.

5. Phương pháp sản xuất mạch điện tử, phương pháp này bao gồm các bước: chuẩn bị lá đồng được cán hoặc lá đồng điện phân, lá đồng này được tạo ra từ lá đồng theo điểm bất kỳ trong số các điểm từ 1 đến 4; tạo ra tấm nhiều lớp bao gồm lá đồng và nền nhựa bằng cách sử dụng lớp phủ của lá đồng làm bề mặt cần

được khắc ăn mòn; và khắc ăn mòn tấm nhiều lớp bằng cách sử dụng dung dịch nước sắt (III) clorua hoặc dung dịch nước đồng (II) clorua, và loại bỏ các phần đồng không cần thiết để tạo ra mạch đồng.

6. Tấm nhiều lớp gồm nền nhựa và lá đồng theo điểm bất kỳ trong số các điểm từ 1 đến 4.

7. Tấm nhiều lớp gồm lớp đồng và nền nhựa, tấm nhiều lớp này bao gồm lớp phủ theo điểm bất kỳ trong số các điểm từ 1 đến 4 mà che phủ ít nhất một phần bề mặt của lớp đồng.

8. Tấm nhiều lớp theo điểm 6 hoặc 7, trong đó nền nhựa là nền polyimit.

9. Bản mạch in bao gồm tấm nhiều lớp theo điểm bất kỳ trong số các điểm từ 6 đến 8 làm vật liệu.

FIG.1

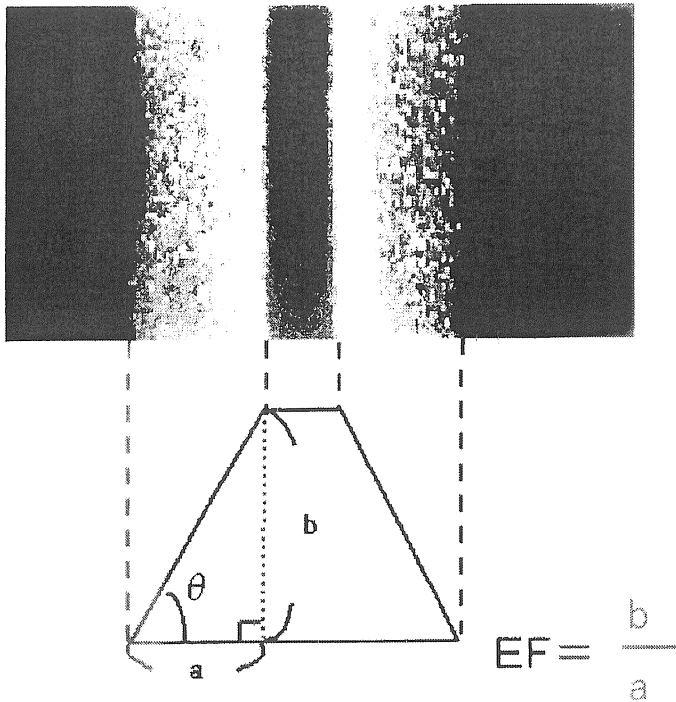


FIG.2

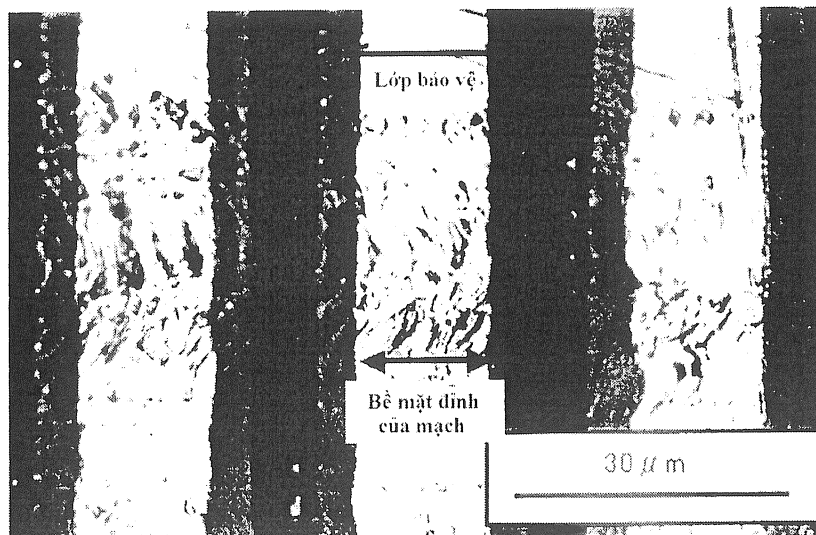


FIG.3

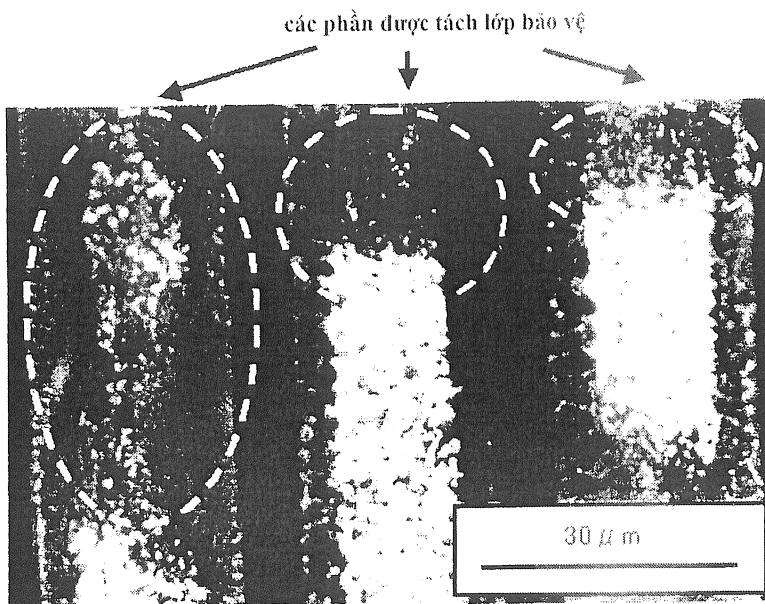


FIG.4

