



(12) BẢN MÔ TẢ SÁNG CHẾ THUỘC BẢNG ĐỘC QUYỀN SÁNG CHẾ

(19) Cộng hòa xã hội chủ nghĩa Việt Nam (VN)
CỤC SỞ HỮU TRÍ TUỆ

(11)



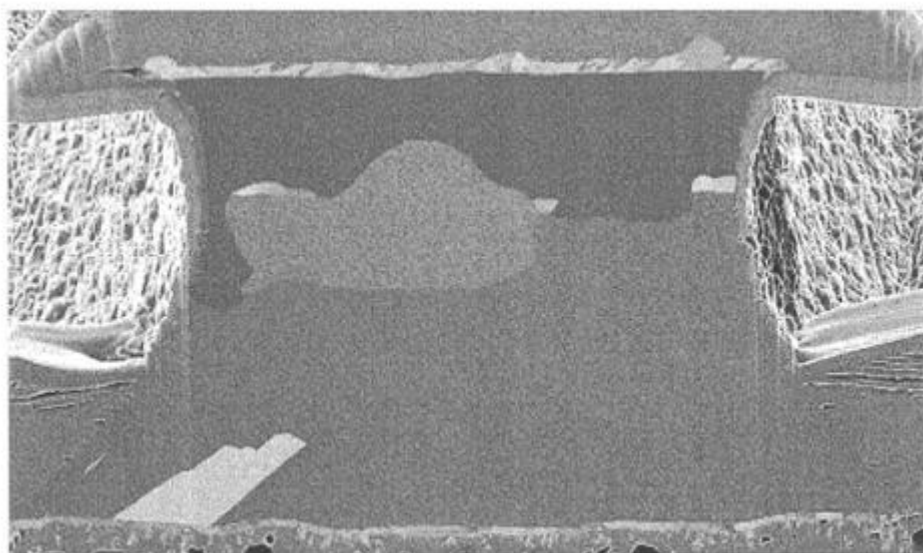
1-0023745

(51)⁷ H05K 1/09; C23C 18/52; C23C 28/02; (13) B
H05K 3/06; C25D 7/00; B32B 15/08;
C25D 5/10

(21) 1-2012-02425 (22) 07/01/2011
(86) PCT/JP2011/050143 07/01/2011 (87) WO2011/086972A1 21/07/2011
(30) 2010-006496 15/01/2010 JP
(45) 25/05/2020 386 (43) 25/12/2012 297A
(73) JX NIPPON MINING & METALS CORPORATION (JP)
6-3, Otemachi 2-chome, Chiyoda-ku, Tokyo 100-8164, Japan
(72) YAMANISHI Keisuke (JP); FUKUCHI Ryo (JP); KAMINAGA Kengo (JP)
(74) Công ty TNHH Sở hữu trí tuệ WINCO (WINCO CO., LTD.)

(54) MẠCH ĐIỆN TỬ, PHƯƠNG PHÁP TẠO RA MẠCH ĐIỆN TỬ VÀ TẤM MỎNG MẠ ĐỒNG ĐỂ TẠO RA MẠCH ĐIỆN TỬ

(57) Sáng chế đề cập đến mạch điện tử ở thể được dát mỏng có cấu trúc bao gồm lớp (A) làm bằng đồng hoặc hợp kim đồng được tạo ra trên một hoặc cả hai mặt của nền nhựa, lớp mạ đồng hoặc hợp kim đồng (B) được tạo ra trên một phần hoặc toàn bộ bề mặt của lớp (A), lớp mạ (C) được tạo ra trên một phần hoặc toàn bộ bề mặt của lớp (B) và có tốc độ khắc ăn mòn chậm hơn so với tốc độ khắc ăn mòn của đồng đối với dung dịch khắc ăn mòn đồng, và lớp mạ đồng hoặc hợp kim đồng (D) được tạo ra trên lớp (C) và có độ dày lớn hơn hoặc bằng 0,05 μ m và nhỏ hơn 1 μ m, và mạch này được làm bằng mạch đồng thu được bằng cách khắc ăn mòn và loại bỏ một phần của phần nhiều lớp gồm lớp (A), lớp (B), lớp (C) và lớp (D) cho đến bề mặt nền nhựa. Nhờ đó có thể tạo ra mạch có độ rộng đồng đều, cải thiện các đặc tính khắc ăn mòn khi khắc ăn mòn dạng sơ đồ mạch, và ngăn ngừa sự xuất hiện của điểm ngắn mạch và các khuyết tật theo độ dày của mạch. Sáng chế còn đề cập đến phương pháp tạo ra mạch điện tử này và tấm mỏng mạ đồng để tạo ra mạch điện tử.



Lĩnh vực kỹ thuật được đề cập

Sáng chế đề cập đến mạch điện tử được tạo ra bằng cách khắc ăn mòn, phương pháp tạo ra mạch điện tử này, và tấm mỏng mạ đồng để tạo ra mạch điện tử.

Tình trạng kỹ thuật của sáng chế

Lá đồng dùng cho mạch in được sử dụng rộng rãi trong thiết bị điện và điện tử, và lá đồng này thường được gắn vào vật liệu nền như tấm nhựa tổng hợp hoặc màng bằng keo, hoặc được gắn ở nhiệt độ và áp suất cao mà không cần sử dụng keo để tạo ra tấm mỏng mạ đồng, sau đó mạch được in bằng cách phủ lớp bảo vệ và làm lộ bề mặt để tạo ra mạch dự kiến, công đoạn xử lý khắc ăn mòn được thực hiện sau đó để loại bỏ phần thừa của lá đồng, và các linh kiện khác nhau được hàn để tạo ra mạch in dùng cho các thiết bị điện tử.

Lá đồng để sử dụng trong mạch in loại này có thể được phân loại chung thành lá đồng điện phân và lá đồng cán dựa trên sự khác biệt về phương pháp sản xuất của chúng nhưng cả hai loại lá đồng này đều được sử dụng theo loại bảng mạch in hoặc chất lượng yêu cầu.

Các lá đồng này có một mặt được gắn với vật liệu nền bằng nhựa, và một mặt không được gắn, và các mặt này lần lượt được gia công (xử lý) bề mặt đặc biệt. Có nhiều trường hợp trong đó cả hai mặt của lá đồng đều được gia công để có tác dụng gắn với nhựa (xử lý kép). Lá đồng này được sử dụng làm lớp trong của bảng mạch in có nhiều lớp, ví dụ, cả hai mặt của nó được xử lý.

Lá đồng điện phân thường được sản xuất bằng cách mạ điện đồng trên một tang quay, và bóc lần lượt lớp đồng mạ điện này để tạo ra lá đồng. Mặt tiếp xúc với tang quay trong quá trình sản xuất nêu trên có bề mặt nhẵn, và mặt đối diện (mặt nhám) có nhiều điểm không đồng đều. Tuy nhiên, các hạt đồng có đường kính nằm trong khoảng từ 0,2 đến 3µm thường cần được gắn thậm chí với mặt nhám nêu trên để cải thiện hơn nữa độ bám dính với nền nhựa.

Ngoài ra, có nhiều trường hợp trong đó lớp mạ mỏng được tạo ra để ngăn ngừa tình trạng các hạt đồng rơi ra sau khi cải thiện tính không đồng đều nêu trên.

Loại các bước này được gọi là xử lý tạo nhám. Loại xử lý tạo nhám này cũng cần thiết không chỉ đối với lá đồng cán mà còn cả với lá đồng điện phân, và bước xử lý tương tự cũng được thực hiện đối với lá đồng cán.

Tấm mỏng mạ đồng được tạo ra bằng phương pháp ép nóng hoặc từ hóa liên tục lá đồng nêu trên. Lấy phương pháp ép nóng làm ví dụ, tấm mỏng này được tạo ra, chẳng hạn bằng cách tổng hợp nhựa epoxy, tấm nhựa phenol lên vật liệu nền bằng giấy và làm khô vật liệu này để tạo ra phôi tấm, sau đó phôi tấm này và lá đồng được đúc ép nhiệt bằng cách sử dụng máy ép kết hợp. Ngoài ra, còn có phương pháp làm khô và hóa rắn dung dịch tiền chất polyimide trên lá đồng, và nhờ đó tạo ra lớp nhựa polyimide trên lá đồng này.

Còn có phương pháp tiến hành xử lý bề mặt như xử lý bằng plasma cho màng nhựa bằng polyimide, và sau đó tạo ra trực tiếp, nếu cần, lớp đồng có cùng độ dày như lá đồng bằng lớp bám dính làm bằng Ni-Cr hoặc vật liệu tương tự. Sáng chế đề cập chung đến sản phẩm trong đó lớp đồng được tạo ra trên lớp nhựa dưới dạng "tấm mỏng mạ đồng" trong phần giải thích sau đây.

Tấm mỏng mạ đồng được tạo ra như đã mô tả trên đây được xử lý in mạch bằng cách phủ lớp bảo vệ và làm lộ bề mặt để tạo ra mạch dự định, và xử lý khắc ăn mòn để loại bỏ các phần thừa của lớp đồng. Tuy nhiên, khi khắc ăn mòn và tạo mạch, vấn đề nảy sinh là mạch này không đủ độ rộng như lớp che đã được tạo ra từ trước trên bề mặt của nó.

Điều này là do mạch đồng được tạo ra bằng cách khắc ăn mòn bị khắc ăn mòn lõm xuống so với bề mặt lớp đồng; có nghĩa là bị khắc ăn mòn theo cách mở rộng về phía lớp nhựa (xuất hiện "sự giảm chiều rộng của mạch" mà sau đây được gọi là "trạng thái lõm mép"). Khi xuất hiện "trạng thái lõm mép" đáng kể, mạch đồng sẽ bị ngắn mạch ở gần nền nhựa, và trong một số trường hợp xuất hiện các khuyết tật.

Cần làm giảm sự xuất hiện chiều dài phần đuôi mạch càng nhiều càng tốt. Để ngăn ngừa sự ngắn mạch đồng ở gần nền nhựa, phương pháp như kéo dài thời gian khắc ăn mòn để tiến hành khắc ăn mòn nhiều hơn và làm giảm "trạng thái lõm mép" được xem xét.

Tuy nhiên, trong trường hợp nêu trên, nếu có một vị trí đã đạt tới kích thước chiều rộng định trước, sẽ xuất hiện vấn đề là vị trí này sẽ bị khắc ăn mòn thêm và làm cho chiều rộng của mạch bị hẹp hơn nhiều, do đó không thể thu được độ rộng đường

mạch (chiều rộng mạch) đồng đều như dự kiến khi thiết kết mạch. Ở đây, vấn đề cụ thể là vị trí này (phần bị mỏng đi) sẽ sinh nhiệt và trong một số trường hợp, phần này sẽ bị ngắt kết nối.

Trong khi cần thu được các dạng mạch điện tử mảnh hơn, cho đến nay vấn đề khuyết tật nêu trên do sự khắc ăn mòn gây ra vẫn thường xuyên gặp phải, và đây là vấn đề chính cần giải quyết trong việc chế tạo mạch.

Để khắc phục vấn đề nêu trên, các tác giả sáng chế đề xuất lá đồng trong đó lớp kim loại hoặc hợp kim (sau đây được gọi là "lớp EF") có tốc độ khắc ăn mòn chậm hơn so với tốc độ khắc ăn mòn đồng được tạo ra trên lá đồng ở phía bề mặt khắc ăn mòn (xem tài liệu sáng chế 1). Niken, coban và các hợp kim của chúng được sử dụng làm kim loại hoặc hợp kim trong trường hợp nêu trên, và bằng cách tạo ra lớp kim loại hoặc hợp kim có độ dày đủ mỏng hơn độ dày của mạch đồng, có thể tiến hành khắc ăn mòn với mức độ lõm mép tối thiểu và không làm mỏng quá mức mạch thu được.

Nói theo cách khác, khi thiết kế mạch, do dung dịch khắc ăn mòn sẽ thâm nhập từ phía lớp phủ bảo vệ để đến lớp che; nghĩa là từ bề mặt lá đồng, bằng cách tạo ra lớp EF ngay bên dưới lớp bảo vệ với lượng bám dính nằm trong khoảng định trước, sự khắc ăn mòn phần lá đồng ở gần vùng này được ngăn ngừa và sự khắc ăn mòn các phần khác của lá đồng sẽ vẫn được tiếp tục. Do đó các hiệu quả tạo ra là "mức độ lõm mép" được giảm đi và có thể tạo ra mạch có độ rộng đồng đều hơn, điều này là ưu điểm đáng kể so với các công nghệ thông thường.

Khi cố gắng cải tiến thêm, một trong số các vấn đề nảy sinh là: khi tạo ra thêm "lớp phủ bề mặt" như lớp mạ thiếc hoặc niken trên lớp EF nêu trên dưới dạng bước xử lý sơ bộ để chế tạo mạch, độ bám dính của lớp EF và lớp mạ được tạo ra trên lớp EF là thấp.

Do đó, cần loại bỏ lớp EF bằng cách khắc ăn mòn mềm hoặc phương pháp tương tự sau khi tạo mạch. Nói theo cách khác, vấn đề là ở chỗ hiệu quả cải tiến hình dạng của mạch bị giảm đi do quá trình khắc ăn mòn mềm hoặc quá trình tương tự.

Tài liệu sáng chế 1: Công bố đơn yêu cầu cấp patent Nhật Bản chưa xét nghiệm số 2002-176242

Bản chất kỹ thuật của sáng chế

Mục đích của sáng chế này là để thu được mạch điện tử có khả năng ngăn ngừa

trạng thái lõm mép do quá trình khắc ăn mòn gây ra khi chế tạo mạch bằng cách khắc ăn mòn lớp đồng của tấm mỏng mạ đồng, có khả năng tạo ra mạch đồng đều có độ rộng định trước, cải thiện các đặc tính khắc ăn mòn trong quá trình khắc ăn mòn dạng sơ đồ mạch, và ngăn ngừa sự xuất hiện các điểm ngắn mạch và khuyết tật theo độ dày mạch, phương pháp tạo ra mạch điện tử này, và tấm mỏng mạ đồng để tạo ra mạch điện tử. Cụ thể, sáng chế nhằm ngăn ngừa sự giảm độ bám dính của lớp phủ bề mặt do lớp đồng hoặc hợp kim đồng được tạo ra trên lớp EF và có thể tạo ra độ rộng mạch đồng đều, khi tạo ra lớp mạ ở phần trên của mạch này.

Tác giả sáng chế đã phát hiện ra rằng các vấn đề nêu trên có thể được giải quyết bằng cách tạo ra thêm lớp đồng hoặc hợp kim đồng, có độ dày thích hợp, trên lớp EF nêu trên sau khi lớp EF này được tạo ra. Điều này được giải thích dưới đây. Cần lưu ý rằng thuật ngữ "mạ" khi được sử dụng trong phần giải thích dưới đây của sáng chế bao gồm các phương pháp mạ ướt như mạ điện và mạ không dùng điện, phương pháp mạ hóa học hoặc phương pháp mạ vật lý như lắng phủ bằng hơi và mạ phun, và các phương pháp này có thể được chọn và sử dụng tùy ý miễn là không có trở ngại cụ thể.

Dựa trên việc phát hiện trên đây, sáng chế đề xuất:

1) Mạch điện tử ở dạng sản phẩm nhiều lớp có cấu trúc bao gồm lớp (A) làm bằng đồng hoặc hợp kim đồng được tạo ra trên một hoặc cả hai mặt của nền nhựa, lớp mạ đồng hoặc hợp kim đồng (B) được tạo ra trên một phần hoặc toàn bộ bề mặt của lớp (A), lớp mạ (C) được tạo ra trên một phần hoặc toàn bộ bề mặt của lớp (B) và có tốc độ khắc ăn mòn chậm hơn so với tốc độ khắc ăn mòn đồng đối với dung dịch khắc ăn mòn đồng, và lớp mạ đồng hoặc hợp kim đồng (D) được tạo ra trên lớp (C) và có độ dày lớn hơn hoặc bằng $0,05\mu\text{m}$ và nhỏ hơn $1\mu\text{m}$, và mạch này được làm bằng mạch đồng thu được bằng cách khắc ăn mòn và loại bỏ một phần của phần nhiều lớp gồm lớp (A), lớp (B), lớp (C) và lớp (D) cho đến bề mặt nền nhựa.

Ngoài ra, sáng chế đề xuất:

2) Mạch điện tử ở thể được dát mỏng có cấu trúc bao gồm lớp đồng hoặc hợp kim đồng (A) được tạo ra trên một hoặc cả hai mặt của nền nhựa, lớp mạ (C) được tạo ra trên một phần hoặc toàn bộ bề mặt của lớp (A) và có tốc độ khắc ăn mòn chậm hơn so với tốc độ khắc ăn mòn đồng đối với dung dịch khắc ăn mòn đồng, và lớp mạ đồng hoặc hợp kim đồng (D) được tạo ra trên lớp (C) và có độ dày lớn hơn hoặc bằng $0,05\mu\text{m}$ và nhỏ hơn $1\mu\text{m}$, và mạch này được làm bằng mạch đồng thu được bằng cách

khắc ăn mòn và loại bỏ một phần của phần nhiều lớp gồm lớp (A), lớp (B), lớp (C) và lớp (D) cho đến bề mặt nền nhựa.

Sáng chế còn đề xuất:

3) Mạch điện tử theo mục 1) hoặc 2) nêu trên, trong đó lớp (C) có tốc độ khắc ăn mòn chậm hơn so với tốc độ khắc ăn mòn đồng đối với dung dịch khắc ăn mòn đồng được làm bằng niken, coban hoặc hợp kim niken; và

4) Mạch điện tử theo mục bất kỳ trong số các mục từ 1) đến 3) trên đây, trong đó lượng bám dính của lớp (C) nằm trong khoảng từ $100\mu\text{g}/\text{dm}^2$ đến $3000\mu\text{g}/\text{dm}^2$.

Sáng chế còn đề xuất:

5) Mạch điện tử theo mục bất kỳ trong số các mục từ 1) đến 4) nêu trên, trong đó bề mặt đối diện với bề mặt của lớp đồng hoặc hợp kim đồng (A) tiếp xúc với nhựa là bề mặt được xử lý bằng một hoặc nhiều bước xử lý trong số các bước xử lý bao gồm làm sạch bằng axit, khắc ăn mòn mềm, và xử lý tạo nhám bề mặt.

Sáng chế còn đề xuất:

6) Mạch điện tử theo mục bất kỳ trong số các mục từ 1) đến 5) nêu trên, trong đó bề mặt đối diện với bề mặt của lớp đồng hoặc hợp kim đồng (A) tiếp xúc với nhựa là bề mặt được xử lý làm giảm độ dày bằng một hoặc nhiều bước xử lý trong số các bước xử lý bao gồm làm sạch bằng axit, khắc ăn mòn mềm, và xử lý tạo nhám bề mặt.

Sáng chế còn đề xuất:

7) Mạch điện tử theo mục bất kỳ trong số các mục từ 1) đến 6) nêu trên, trong đó lớp mạ đồng hoặc hợp kim đồng (D) có độ dày lớn hơn hoặc bằng $0,05\mu\text{m}$ và nhỏ hơn hoặc bằng $0,8\mu\text{m}$.

Sáng chế còn đề xuất:

8) Mạch điện tử theo mục bất kỳ trong số các mục từ 1) đến 6) trên đây, trong đó lớp mạ đồng hoặc hợp kim đồng (D) có độ dày lớn hơn hoặc bằng $0,1\mu\text{m}$ và nhỏ hơn hoặc bằng $0,5\mu\text{m}$.

Sáng chế còn đề xuất:

9) Mạch điện tử theo mục bất kỳ trong số các mục từ 1) đến 8) trên đây, trong đó lớp bền nhiệt và/hoặc lớp cromat hoặc lớp chống ăn mòn hữu cơ được tạo ra thêm trên lớp mạ đồng hoặc hợp kim đồng (D).

Sáng chế còn đề xuất:

10) Mạch điện tử theo mục bất kỳ trong số các mục từ 1) đến 9) trên đây, trong

đó lớp mạ thiếc, niken hoặc vàng, hoặc lớp mạ hợp kim thiếc, hợp kim niken hoặc hợp kim vàng, hoặc lớp mạ hợp kim hàn được tạo ra thêm trên lớp mạ đồng hoặc hợp kim đồng (D) hoặc trên lớp bền nhiệt và/hoặc lớp cromat hoặc lớp chống ăn mòn hữu cơ.

Sáng chế còn đề xuất:

11) Phương pháp tạo ra mạch điện tử, bao gồm bước chuẩn bị tấm mỏng mạ đồng bằng cách tạo ra lớp đồng hoặc hợp kim đồng (A) trên một hoặc cả hai mặt của nền nhựa, tạo ra lớp mạ đồng hoặc hợp kim đồng (B) trên một phần hoặc toàn bộ bề mặt của lớp (A), tạo ra lớp mạ (C), có tốc độ khắc ăn mòn chậm hơn so với tốc độ khắc ăn mòn đồng đối với dung dịch khắc ăn mòn đồng, trên một phần hoặc toàn bộ bề mặt của lớp (B), và tạo ra lớp mạ đồng hoặc hợp kim đồng (D), có độ dày lớn hơn hoặc bằng $0,05\mu\text{m}$ và nhỏ hơn $1\mu\text{m}$, trên lớp (C), và sau đó là bước tạo ra mạch đồng bằng cách khắc ăn mòn và loại bỏ một phần của phần nhiều lớp gồm lớp (A), lớp (B), lớp (C) và lớp (D) của tấm mỏng mạ đồng cho đến bề mặt nền nhựa.

Sáng chế còn đề xuất:

12) Phương pháp tạo ra mạch điện tử, bao gồm bước chuẩn bị tấm mỏng mạ đồng bằng cách tạo ra lớp đồng hoặc hợp kim đồng (A) trên một hoặc cả hai mặt của nền nhựa, tạo ra một lỗ xuyên trên tấm mỏng mạ đồng, tạo ra thêm lớp mạ đồng hoặc hợp kim đồng (B) trên một phần hoặc toàn bộ bề mặt của lớp (A) và trong lỗ xuyên, tiếp đó tạo ra lớp mạ (C), có tốc độ khắc ăn mòn chậm hơn so với tốc độ khắc ăn mòn đồng đối với dung dịch khắc ăn mòn đồng, trên một phần hoặc toàn bộ bề mặt của lớp (B), và tạo ra thêm lớp mạ đồng hoặc hợp kim đồng (D), có độ dày lớn hơn hoặc bằng $0,05\mu\text{m}$ và nhỏ hơn $1\mu\text{m}$, trên lớp (C), và sau đó là bước tạo ra mạch đồng bằng cách khắc ăn mòn và loại bỏ một phần của phần nhiều lớp gồm lớp (A), lớp (B), lớp (C) và lớp (D) của tấm mỏng mạ đồng cho đến bề mặt nền nhựa.

Sáng chế còn đề xuất:

13) Phương pháp tạo ra mạch điện tử, bao gồm bước chuẩn bị tấm mỏng mạ đồng bằng cách tạo ra lớp đồng hoặc hợp kim đồng (A) trên một hoặc cả hai mặt của nền nhựa, tiếp đó tạo ra lớp mạ (C), có tốc độ khắc ăn mòn chậm hơn so với tốc độ khắc ăn mòn đồng đối với dung dịch khắc ăn mòn đồng, trên một phần hoặc toàn bộ bề mặt của lớp (A), và tạo ra thêm lớp mạ đồng hoặc hợp kim đồng (D), có độ dày lớn hơn hoặc bằng $0,05\mu\text{m}$ và nhỏ hơn $1\mu\text{m}$, trên lớp (C), và sau đó là bước tạo ra mạch đồng bằng cách khắc ăn mòn và loại bỏ một phần của phần nhiều lớp gồm lớp (A), lớp

(C) và lớp (D) của tấm mỏng mạ đồng cho đến bề mặt nền nhựa.

Sáng chế còn đề xuất:

14) Phương pháp tạo ra mạch điện tử theo mục bất kỳ trong số các mục từ 11) đến 13) trên đây, trong đó, lá đồng được sử dụng để tạo ra lớp đồng hoặc hợp kim đồng (A) trên một hoặc cả hai mặt của nền nhựa là lá đồng trong đó lớp mạ (C') có tốc độ khắc ăn mòn chậm hơn so với tốc độ khắc ăn mòn đồng đối với dung dịch khắc ăn mòn đồng được tạo ra từ trước trên bề mặt lá đồng này.

Sáng chế còn đề xuất:

15) Phương pháp tạo ra mạch điện tử theo mục bất kỳ trong số các mục từ 11) đến 14) trên đây, trong đó lớp bền nhiệt và/hoặc lớp chống ăn mòn được tạo ra trên lớp (C) hoặc (C').

Sáng chế còn đề xuất:

16) Phương pháp tạo ra mạch điện tử theo mục bất kỳ trong số các mục từ 11) đến 15) trên đây, trong đó lớp (C) hoặc lớp (C') có tốc độ khắc ăn mòn chậm hơn so với tốc độ khắc ăn mòn đồng đối với dung dịch khắc ăn mòn đồng được làm bằng niken, coban hoặc hợp kim niken.

Sáng chế còn đề xuất:

17) Phương pháp tạo ra mạch điện tử theo mục bất kỳ trong số các mục từ 11) đến 16) trên đây, trong đó lượng bám dính của lớp (C) hoặc lớp (C') được điều chỉnh nằm trong khoảng từ $100 \mu\text{g}/\text{dm}^2$ đến $3000 \mu\text{g}/\text{dm}^2$.

Sáng chế còn đề xuất:

18) Phương pháp tạo ra mạch điện tử theo mục bất kỳ trong số các mục từ 11) đến 17) trên đây, trong đó lớp đồng hoặc hợp kim đồng (A) được xử lý bằng một hoặc nhiều bước xử lý trong số các bước xử lý bao gồm làm sạch bằng axit, khắc ăn mòn mềm, và xử lý tạo nhám bề mặt.

Sáng chế còn đề xuất:

19) Phương pháp tạo ra mạch điện tử theo mục bất kỳ trong số các mục từ 11) đến 18) trên đây, trong đó lớp đồng hoặc hợp kim đồng (A) được làm giảm độ dày bằng một hoặc nhiều bước xử lý trong số các bước xử lý bao gồm làm sạch bằng axit, khắc ăn mòn mềm, và xử lý tạo nhám bề mặt.

Sáng chế còn đề xuất:

20) Phương pháp tạo ra mạch điện tử theo mục bất kỳ trong số các mục từ 11)

đến 19) trên đây, trong đó phương pháp này còn bao gồm bước loại bỏ lớp bền nhiệt và/hoặc lớp chống ăn mòn bằng cách xử lý làm sạch bằng axit hoặc khắc ăn mòn mềm.

Sáng chế còn đề xuất:

21) Phương pháp tạo ra mạch điện tử theo mục bất kỳ trong số các mục từ 11) đến 20) trên đây, trong đó lớp mạ đồng hoặc hợp kim đồng (D) được tạo ra để có độ dày lớn hơn hoặc bằng $0,05\mu\text{m}$ và nhỏ hơn hoặc bằng $0,8\mu\text{m}$.

Sáng chế còn đề xuất:

22) Phương pháp tạo ra mạch điện tử theo mục bất kỳ trong số các mục từ 11) đến 21) trên đây, trong đó lớp mạ đồng hoặc hợp kim đồng (D) được tạo ra để có độ dày lớn hơn hoặc bằng $0,1\mu\text{m}$ và nhỏ hơn hoặc bằng $0,5\mu\text{m}$.

Sáng chế còn đề xuất:

23) Phương pháp tạo ra mạch điện tử theo mục bất kỳ trong số các mục từ 11) đến 22) nêu trên, trong đó lớp mạ thiếc, niken hoặc vàng, hoặc lớp mạ hợp kim thiếc, hợp kim niken hoặc hợp kim vàng, hoặc lớp mạ hợp kim hàn được tạo ra thêm trên lớp mạ đồng hoặc hợp kim đồng (D) hoặc trên lớp bền nhiệt và/hoặc lớp cromat hoặc lớp chống ăn mòn hữu cơ.

Sáng chế còn đề xuất:

24) Tấm mỏng mạ đồng để tạo ra mạch điện tử có cấu trúc bao gồm lớp đồng hoặc hợp kim đồng (A) được tạo ra trên một hoặc cả hai mặt của nền nhựa, lớp mạ đồng hoặc hợp kim đồng (B) được tạo ra trên một phần hoặc toàn bộ bề mặt của lớp (A), lớp mạ (C) được tạo ra trên một phần hoặc toàn bộ bề mặt của lớp (B) và có tốc độ khắc ăn mòn chậm hơn so với tốc độ khắc ăn mòn đồng đối với dung dịch khắc ăn mòn đồng, và lớp mạ đồng hoặc hợp kim đồng (D) được tạo ra trên lớp (C) và có độ dày lớn hơn hoặc bằng $0,05\mu\text{m}$ và nhỏ hơn $1\mu\text{m}$.

Sáng chế còn đề xuất:

25) Tấm mỏng mạ đồng để tạo ra mạch điện tử có cấu trúc bao gồm lớp đồng hoặc hợp kim đồng (A) được tạo ra trên một hoặc cả hai mặt của nền nhựa, lớp mạ (C) được tạo ra trên một phần hoặc toàn bộ bề mặt của lớp (A) và có tốc độ khắc ăn mòn chậm hơn so với tốc độ khắc ăn mòn đồng đối với dung dịch khắc ăn mòn đồng, và lớp mạ đồng hoặc hợp kim đồng (D) được tạo ra trên lớp (C) và có độ dày lớn hơn hoặc bằng $0,05\mu\text{m}$ và nhỏ hơn $1\mu\text{m}$.

Sáng chế còn đề xuất:

26) Tấm mỏng mạ đồng để tạo ra mạch điện tử theo mục 24) hoặc 25) trên đây, trong đó lớp (C) có tốc độ khắc ăn mòn chậm hơn so với tốc độ khắc ăn mòn đồng đối với dung dịch khắc ăn mòn đồng được làm bằng niken, coban hoặc hợp kim niken.

Sáng chế còn đề xuất:

27) Tấm mỏng mạ đồng để tạo ra mạch điện tử theo mục bất kỳ trong số các mục từ 24) đến 26) trên đây, trong đó lượng bám dính của lớp (C) nằm trong khoảng từ $100 \mu\text{g}/\text{dm}^2$ đến $3000 \mu\text{g}/\text{dm}^2$.

Sáng chế còn đề xuất:

28) Tấm mỏng mạ đồng để tạo ra mạch điện tử theo mục bất kỳ trong số các mục từ 24) đến 27) trên đây, trong đó bề mặt đối diện với bề mặt của lớp đồng hoặc hợp kim đồng (A) tiếp xúc với nhựa là bề mặt được xử lý bằng một hoặc nhiều bước xử lý trong số các bước xử lý bao gồm làm sạch bằng axit, khắc ăn mòn mềm, và xử lý tạo nhám bề mặt.

Sáng chế còn đề xuất:

29) Tấm mỏng mạ đồng để tạo ra mạch điện tử theo mục bất kỳ trong số các mục từ 24) đến 28) trên đây, trong đó bề mặt đối diện với bề mặt của lớp đồng hoặc hợp kim đồng (A) tiếp xúc với nhựa là bề mặt được xử lý làm giảm độ dày bằng một hoặc nhiều bước xử lý trong số các bước xử lý bao gồm làm sạch bằng axit, khắc ăn mòn mềm, và xử lý tạo nhám bề mặt.

Sáng chế còn đề xuất:

30) Tấm mỏng mạ đồng để tạo ra mạch điện tử theo mục bất kỳ trong số các mục từ 24) đến 29) trên đây, trong đó lớp mạ đồng hoặc hợp kim đồng (D) có độ dày lớn hơn hoặc bằng $0,05\mu\text{m}$ và nhỏ hơn hoặc bằng $0,8\mu\text{m}$.

Sáng chế còn đề xuất:

31) Tấm mỏng mạ đồng để tạo ra mạch điện tử theo mục bất kỳ trong số các mục từ 24) đến 30) trên đây, trong đó lớp mạ đồng hoặc hợp kim đồng (D) có độ dày lớn hơn hoặc bằng $0,1\mu\text{m}$ và nhỏ hơn hoặc bằng $0,5\mu\text{m}$.

Sáng chế còn đề xuất:

32) Tấm mỏng mạ đồng để tạo ra mạch điện tử theo mục bất kỳ trong số các mục từ 24) đến 31) trên đây, trong đó lớp bền nhiệt và/hoặc lớp cromat hoặc lớp chống ăn mòn hữu cơ được tạo ra thêm trên lớp mạ đồng hoặc hợp kim đồng (D).

Sáng chế còn đề xuất:

33) Tấm mỏng mạ đồng để tạo ra mạch điện tử theo mục bất kỳ trong số các mục từ 24) đến 32) trên đây, trong đó lớp mạ thiếc, niken hoặc vàng, hoặc lớp mạ hợp kim thiếc, hợp kim niken hoặc hợp kim vàng, hoặc lớp mạ hợp kim hàn được tạo ra thêm trên lớp mạ đồng hoặc hợp kim đồng (D) hoặc trên lớp bền nhiệt và/hoặc lớp cromat hoặc lớp chống ăn mòn hữu cơ.

Sáng chế còn đề xuất:

34) Tấm mỏng mạ đồng để tạo ra mạch điện tử theo mục bất kỳ trong số các mục từ 24) đến 33) trên đây, trong đó tấm mỏng mạ đồng được chuẩn bị bằng cách tạo ra lớp đồng hoặc hợp kim đồng (A) trên một hoặc cả hai mặt của nền nhựa, tạo ra một lỗ xuyên trên tấm mỏng mạ đồng, và tạo ra thêm lớp mạ đồng hoặc hợp kim đồng (B) trên một phần hoặc toàn bộ bề mặt của lớp (A) và trong lỗ xuyên.

Sáng chế còn đề xuất:

35) Tấm mỏng mạ đồng để tạo ra mạch điện tử theo mục 34) nêu trên, trong đó ít nhất là lớp đồng hoặc hợp kim đồng (A) được tạo ra trên một hoặc cả hai mặt của nền nhựa trước khi tạo ra lỗ xuyên hoặc lớp mạ (lớp mạ lỗ xuyên) làm bằng lớp mạ đồng hoặc hợp kim đồng (B) được tạo ra sau đó được làm giảm độ dày bằng cách làm sạch bằng axit và/hoặc khắc ăn mòn mềm.

Trong khi quá trình khắc ăn mòn mạch đồng làm mạch điện tử trên tấm mỏng mạ đồng được giải thích trên đây, nếu muốn tạo ra hình dạng thẳng đứng hơn bằng quá trình khắc ăn mòn, sáng chế cũng có thể áp dụng với các công nghệ liên quan khác nhau như tạo ra bấu đồng làm phương pháp chế tạo mạch điện tử.

Sáng chế có hiệu quả là có thể tạo ra mạch đồng đều có độ rộng định trước khi chế tạo mạch bằng cách khắc ăn mòn lớp đồng của tấm mỏng mạ đồng, và hiệu quả nữa là có thể ngăn ngừa sự xuất hiện trạng thái lõm mép do quá trình khắc ăn mòn gây ra.

Cụ thể, giải pháp theo sáng chế có thể ngăn ngừa sự giảm độ bám dính của "lớp phủ bề mặt" do lớp đồng hoặc hợp kim đồng được tạo ra trên lớp (EF) và có thể tạo ra độ rộng mạch đồng đều, khi tạo ra lớp mạ ở phần trên của mạch này.

Do đó, hiệu quả đặc biệt của sáng chế là có thể đưa ra phương pháp chế tạo mạch điện tử có khả năng cải thiện đặc tính khắc ăn mòn tốt hơn khi khắc ăn mòn dạng sơ đồ mạch, và ngăn ngừa sự xuất hiện của điểm ngắn mạch và các khuyết tật theo chiều dày của mạch.

Mô tả vắn tắt các hình vẽ

Fig.1 hình ảnh thể hiện mặt cắt ngang bản khắc ăn mòn của mạch thu được từ Ví dụ 4.

Fig.2 là hình ảnh thể hiện mặt cắt ngang bản khắc ăn mòn của mạch thu được từ Ví dụ so sánh 3.

Mô tả chi tiết sáng chế

Sáng chế đề cập đến mạch điện tử được tạo ra bằng cách khắc ăn mòn, phương pháp tạo ra mạch điện tử này, và tấm mỏng mạ đồng để tạo ra mạch điện tử.

Theo một phương pháp để đạt được mục đích của sáng chế, trước tiên, lớp mạ đồng hoặc hợp kim đồng (B) được tạo ra trên lớp đồng hoặc hợp kim đồng (A) là lớp đã được tạo ra trên nền nhựa. Nói theo cách khác, lớp đồng (B) là lớp vừa mới được tạo ra trên tấm mỏng mạ đồng bằng cách mạ lỗ xuyên hoặc cách tương tự. Theo phương pháp khác, lớp (A) được làm giảm độ dày bằng cách khắc ăn mòn mềm và phương pháp tương tự.

Ở đây, lớp đồng hoặc hợp kim đồng (A) có thể là lớp mạ được tạo ra trực tiếp trên nền nhựa hoặc lớp đồng hoặc hợp kim đồng làm bằng các lá gắn kết. Nói theo cách khác, đối với lớp (A) nêu trên, thay vì sử dụng lá đồng, cũng có thể sử dụng tấm mỏng mạ đồng, trong đó lớp đồng được tạo ra trực tiếp trên đó, sau khi tiến hành xử lý bề mặt như xử lý plasma màng nhựa polyimide. Trong trường hợp nêu trên, do các lá cần được gắn kết nên trên không chứa lớp EF từ trước nên bề mặt của nó sẽ không chứa lớp EF ở công đoạn này.

Sau đó, lớp (C) có tốc độ khắc ăn mòn chậm hơn so với tốc độ khắc ăn mòn đồng đối với dung dịch khắc ăn mòn đồng được tạo ra trên lớp (B), hoặc trên lớp (A) là lớp đã được làm giảm độ dày bằng cách khắc ăn mòn mềm, hoặc trên lớp (A) bằng cách sử dụng lá đồng trong đó lớp EF không được tạo ra trên đó từ trước.

Vật liệu có tốc độ khắc ăn mòn chậm hơn so với tốc độ khắc ăn mòn đồng đối với dung dịch khắc ăn mòn đồng được chọn làm lớp (C). Niken, coban, hoặc hợp kim niken có thể được sử dụng làm vật liệu này.

Cụ thể, niken hoặc hợp kim niken được ưu tiên sử dụng.

Điều này được giải thích chi tiết bằng cách lấy lớp niken hoặc hợp kim niken làm ví dụ, tốc độ khắc ăn mòn của lá đồng ở phía lớp bảo vệ nằm gần phần lớp bảo vệ

trên lá đồng sẽ bị ức chế bởi lớp niken hoặc hợp kim niken. Trái lại, khi lá đồng nằm ở xa lớp niken hoặc hợp kim niken, tốc độ khắc ăn mòn đồng sẽ tiếp tục ở mức bình thường.

Do đó, hiện tượng khắc ăn mòn diễn ra theo hướng gần như thẳng đứng từ phía lớp bảo vệ của mặt bên của mạch đồng về phía nền nhựa, và nhờ đó mạch lá đồng có dạng hình chữ nhật chữ nhật được tạo ra.

Lớp niken hoặc hợp kim niken hoặc lớp tương tự chủ yếu ngăn ngừa sự xuất hiện trạng thái lõm mép, và có thể tạo ra mạch đồng đều có độ rộng định trước.

Khi chế tạo mạch loại mảnh, tốt hơn nếu dung dịch khắc ăn mòn là sắt (III) clorua có tốc độ khắc ăn mòn nhanh được sử dụng. Điều này là do tốc độ khắc ăn mòn sẽ giảm đi khi mạch trở nên mảnh hơn. Dung dịch khắc ăn mòn là sắt (III) clorua là phương tiện hữu hiệu để ngăn ngừa vấn đề nêu trên. Tuy nhiên, các dung dịch khắc ăn mòn khác cũng có thể được sử dụng. Dung dịch khắc ăn mòn có thể được thay đổi, nếu cần.

Khi chế tạo mạch điện tử, lớp mạ thiếc, niken hoặc vàng, hoặc lớp mạ hợp kim thiếc, hợp kim niken hoặc hợp kim vàng, hoặc lớp mạ hợp kim hàn thường được tạo ra, nhưng không dễ gắn "lớp phủ bề mặt" với niken, coban, hoặc hợp kim niken được sử dụng làm vật liệu của lớp (C). Do đó, tốt hơn nếu, lớp mạ đồng hoặc hợp kim đồng (D) được tạo ra từ trước trên lớp (C) của sản phẩm dạng phân lớp.

Khi chế tạo mạch đồng bằng cách khắc ăn mòn và loại bỏ một phần của phần nhiều lớp gồm lớp (A), lớp (B), lớp (C) và lớp (D) cho đến bề mặt nền nhựa, vấn đề nảy sinh là nếu lớp (D) quá dày, lớp này sẽ cản trở quá trình khắc ăn mòn, và không thể tạo ra độ rộng mạch đồng đều.

Nói theo cách khác, tác dụng của lớp (C) dưới dạng lớp EF là để tạo ra độ rộng mạch đồng đều bị ức chế. Tuy nhiên, như đã mô tả trên đây, để tạo ra lớp mạ đồng hoặc hợp kim đồng (D) trên lớp (C) của dạng sản phẩm nhiều lớp từ trước, có thể cần tạo ra thêm "lớp phủ bề mặt" trên đó từ trước.

Về điểm này, tiến hành việc thử nghiệm lặp lại nhiều lần, và đã phát hiện được điều kiện tối ưu. Điều kiện này tạo ra độ dày của lớp mạ đồng hoặc hợp kim đồng (D) trên lớp (C), là lớp EF, lớn hơn hoặc bằng $0,05\mu\text{m}$ và nhỏ hơn $1\mu\text{m}$. Khi lớp mạ (D) là hợp kim đồng chẳng hạn, hợp kim đồng như lớp mạ đồng thau (hàm lượng Zn từ 10 đến 40%), lớp mạ đồng đỏ (hàm lượng Sn tới 10%), hoặc lớp mạ hợp kim đồng-niken

(hàm lượng Ni từ 10 đến 30%) có thể sử dụng.

Theo kết quả thử nghiệm, tốt hơn nếu độ dày nêu trên lớn hơn hoặc bằng $0,05\mu\text{m}$ và nhỏ hơn hoặc bằng $0,8\mu\text{m}$, và tốt hơn nữa nếu lớn hơn hoặc bằng $0,1\mu\text{m}$ và nhỏ hơn hoặc bằng $0,5\mu\text{m}$.

Giới hạn dưới bằng $0,05\mu\text{m}$ như đã mô tả trên đây, và đây là độ dày tối thiểu cần thiết để tạo ra "lớp phủ bề mặt" trên đó. Trong khi đó, nếu độ dày nêu trên tăng lên thì quá trình khắc ăn mòn sẽ bị cản trở, và không thể tạo ra độ rộng mạch đồng đều. Nguyên nhân của hiện tượng này sẽ được giải thích chi tiết trong phần Ví dụ thực hiện sáng chế.

Cũng có thể tạo ra thêm lớp crom hoặc cromat và/hoặc lớp chống ăn mòn hữu cơ được xử lý bằng silan trên lớp (D). Trong trường hợp nêu trên, trong khi có thể xuất hiện sự khác biệt về tốc độ khắc ăn mòn đối với dung dịch khắc ăn mòn dạng sơ đồ mạch, nhưng do việc lựa chọn lượng thích hợp của nó, cũng có thể ức chế sự oxy hoá bề mặt của lớp (D). Vì thế, có thể tạo ra mạch với sơ đồ mạch ổn định hơn nhiều.

Ngoài ra, lượng niken chứa trong lớp (C) nằm trong khoảng từ $100\mu\text{g}/\text{dm}^2$ đến $3000\mu\text{g}/\text{dm}^2$, tốt hơn là nhỏ hơn hoặc bằng $2250\mu\text{g}/\text{dm}^2$, và tốt hơn nữa nếu nhỏ hơn hoặc bằng $1500\mu\text{g}/\text{dm}^2$. Lượng này là cần thiết để ngăn ngừa sự xuất hiện trạng thái lõm mép trong quá trình khắc ăn mòn mạch và để khắc ăn mòn mạch đồng đều.

Nếu lượng niken nhỏ hơn $100\mu\text{g}/\text{dm}^2$, hiệu quả của nó sẽ bị giảm đi. Do đó, tốt hơn nếu lượng niken lớn hơn hoặc bằng $200\mu\text{g}/\text{dm}^2$, và tốt hơn nữa là lớn hơn hoặc bằng $300\mu\text{g}/\text{dm}^2$.

Trong khi đó, nếu lượng niken quá lớn thì tải (thời gian khắc ăn mòn) của quá trình này sẽ tăng lên trong khi khắc ăn mòn, và lớp này sẽ cản trở việc chế tạo mạch đồng. Do đó, lượng niken cần nằm trong khoảng nêu trên.

Khi tạo ra lớp crom hoặc cromat cho lá đồng cán hoặc lá đồng điện phân của mạch điện tử theo sáng chế, hàm lượng crom được điều chỉnh để nhỏ hơn hoặc bằng $100\mu\text{g}/\text{dm}^2$ dựa trên sự chuyển hóa kim loại/crom. Và khi tạo ra lớp xử lý silan, tốt hơn nếu hàm lượng silan nhỏ hơn hoặc bằng $20\mu\text{g}/\text{dm}^2$ dựa trên sự chuyển hóa silic. Điều này là để ngăn ngừa sự xuất hiện tình trạng tốc độ khắc ăn mòn khác nhau đối với dung dịch khắc ăn mòn dạng sơ đồ mạch. Tuy nhiên, lượng vừa phải là hữu hiệu để ngăn ngừa sự oxy hoá của lớp (C) và lớp (D).

Các ví dụ về điều kiện mà điển hình và được ưu tiên được thể hiện dưới đây.

Mạ đồng

Cu: 90g/l

 H_2SO_4 : 80g/l

Cl: 60 phần triệu (parts per million: ppm)

Nhiệt độ dung dịch: từ 55 đến 57°C

Chất phụ gia: bis (3-sulfopropyl) disulfua 2 natri (CPS, sản phẩm của RASCHIG), chất làm biến tính dibenzylamin

Mạ niken

Ni: từ 10 đến 40g/l

độ pH: từ 2,5 đến 3,5

Nhiệt độ: từ nhiệt độ bình thường đến 60°C

Mật độ dòng Dk: từ 2 đến 50 A/dm²

Thời gian: từ 1 đến 4 giây

Mạ hợp kim niken-phospho

Ni: từ 50 đến 100g/l

P: từ 1 đến 25g/l

 HBO_3 : từ 0 đến 30g/l

độ pH: từ 0,5 đến 2,5

Nhiệt độ: từ nhiệt độ bình thường đến 95°C

Mật độ dòng Dk: từ 5 đến 40 A/dm²

Thời gian: từ 1 đến 10 giây

Mạ hợp kim niken-molypden

Ni: từ 5 đến 25g/l

Mo: từ 0,01 đến 5g/l

 $\text{Na}_2\text{P}_2\text{O}_7$: 160g/l

độ pH: từ 8 đến 9

Nhiệt độ: từ nhiệt độ bình thường đến 40°C

Mật độ dòng Dk: từ 1 đến 5 A/dm²

Thời gian: từ 1 đến 10 giây

Mạ hợp kim niken-vonfram

Ni: từ 1 đến 10g/l

W: từ 20 đến 50g/l

Axit xitric: 60g/l

độ pH: từ 8 đến 9

Nhiệt độ: từ nhiệt độ bình thường đến 50°C

Mật độ dòng Dk: từ 0,1 đến 5 A/dm²

Thời gian: từ 1 đến 10 giây

Mạ coban

Co: từ 10 đến 40g/l

độ pH: từ 2,5 đến 3,5

Nhiệt độ: từ nhiệt độ bình thường đến 60°C

Mật độ dòng Dk: từ 2 đến 50 A/dm²

Thời gian: từ 1 đến 4 giây

Điều kiện xử lý cromat

(A) Xử lý nhúng cromat

K₂Cr₂O₇(Na₂Cr₂O₇ hoặc CrO₃): từ 0,1 đến 5g/lít

độ pH: từ 2 đến 13

Nhiệt độ: từ nhiệt độ bình thường đến 60°C

Thời gian: từ 5 đến 30 giây

(B) Xử lý điện phân cromat

K₂Cr₂O₇(Na₂Cr₂O₇ hoặc CrO₃): từ 2 đến 10g/lít

NaOH hoặc KOH: từ 10 đến 50g/lít

độ pH: từ 7 đến 13

Nhiệt độ bể: từ 20 đến 80°C

Mật độ dòng Dk: từ 0,05 đến 5 A/dm²

Thời gian: từ 5 đến 30 giây

Anot: tấm Pt-Ti, tấm chì, v.v..

Điều kiện xử lý bằng silan

Silan được chọn từ các loại khác nhau được thể hiện dưới đây. Silan đã hoà tan trong rượu được pha loãng bằng nước đến nồng độ định trước, và sau đó được phủ lên bề mặt lá đồng.

Nồng độ: từ 0,01 đến 2% trọng lượng

Loại: silan trên cơ sở olefin, silan trên cơ sở epoxy, silan acrylic, silan trên cơ sở amino, silan trên cơ sở mercapto

Phương pháp phân tích lượng niken bám dính

Để phân tích bề mặt được xử lý niken, bề mặt đối diện được ép và che bằng nhựa FR-4. Mẫu này được hoà tan trong axit nitric với nồng độ 30% cho đến khi màng xử lý bề mặt được hoà tan, dung dịch trong cốc có mủ được pha loãng 10 lần, và niken được phân tích định lượng theo phương pháp hấp thụ nguyên tử.

Phương pháp phân tích lượng crom bám dính

Để phân tích bề mặt đã xử lý, bề mặt đối diện được chuẩn bị bằng cách ép và che bằng nhựa FR-4. Mẫu này được đun sôi trong ba phút trong axit clohydric với nồng độ 10% để hoà tan lớp đã xử lý, và dung dịch thu được được sử dụng để phân tích định lượng của kẽm và crom theo phương pháp hấp thụ nguyên tử.

Như đã mô tả trên đây, lớp bảo vệ để chế tạo mạch được tạo ra trên lớp (D), và dung dịch khắc ăn mòn là đồng clorua hoặc sắt (III) clorua được sử dụng để loại bỏ phần thừa của phần nhiều lớp gồm lớp (A), lớp (B), lớp (C) và lớp (D) cho đến bề mặt nền nhựa chứ không phải phần có lớp bảo vệ. Sau đó, lớp bảo vệ này được loại bỏ.

Quá trình nêu trên có thể được thực hiện bằng cách kết hợp lớp (A), lớp (B), lớp (C), và lớp (D) đã mô tả trên đây, và đây là một trong số các dấu hiệu nổi bật của sáng chế.

Để đưa ra điều kiện có lợi hơn, sau khi gắn lớp (A) làm bằng đồng hoặc hợp kim đồng với lớp mạ hoặc lá đồng như đã mô tả trên đây, tốt hơn nếu lớp được tạo ra trên mặt hờ của lớp (A) là lá đồng để bảo vệ tình trạng lá đồng này bị loại bỏ bằng cách khắc ăn mòn từ trước trước khi tạo ra lớp (B). Điều này là để tạo thuận lợi cho sự gắn kết của các lớp mạ sau đó.

Khi lá đồng được sử dụng làm lớp đồng hoặc hợp kim đồng cần được tạo ra trên nền nhựa, trong khi quy trình này có thể áp dụng được cho bề mặt nhám (bề mặt M) hoặc bề mặt bóng (bề mặt S) của lá đồng điện phân, bề mặt cần được khắc ăn mòn thường ở phía bề mặt bóng. Khi lá đồng cần được sử dụng, lá đồng cán có độ tinh khiết cao hoặc lá đồng hợp kim cán đã gia công cũng có thể được sử dụng. Sáng chế bao gồm tất cả các loại lá đồng này.

Ví dụ thực hiện sáng chế

Các ví dụ và ví dụ so sánh của sáng chế sẽ được mô tả dưới đây. Cần lưu ý rằng các ví dụ này được mô tả để tạo thuận lợi cho việc hiểu sáng chế, và sáng chế không bị giới hạn bởi các ví dụ này. Cụ thể là sáng chế bao gồm tất cả các phương án hoặc cải biến ngoài ví dụ được mô tả dưới đây mà vẫn nằm trong phạm vi các dấu hiệu kỹ thuật đã được mô tả trong bản mô tả này.

Trong khi các ví dụ sau đây sử dụng dung dịch/điều kiện (đoạn [0062] của bản mô tả tiếng Anh, tương ứng với dòng 7-14, trang 14 của bản mô tả này) được mô tả trong Công bố đơn yêu cầu cấp patent Nhật Bản chưa xét nghiệm số 2004-107786 của chính tác giả sáng chế làm dung dịch/điều kiện mạ đồng, các dung dịch/điều kiện mạ đồng khác cũng có thể được sử dụng.

Ví dụ 1

Lá đồng điện phân có độ dày 18 μ m. Lá đồng này được gắn với nền nhựa bằng polyimide để tạo ra tấm mỏng mạ đồng. Sau đó, lớp mạ đồng có độ dày 20 μ m được tạo ra trên tấm mỏng mạ đồng. Việc mạ đồng được thực hiện trong các điều kiện đã nêu trên đây. Do đó, tổng độ dày của lá đồng điện phân và lớp mạ đồng trên nền nhựa là 38 μ m.

Sau đó, lớp mạ niken-vonfram với lượng 400 μ g/dm² được tạo ra trên lớp mạ đồng trong điều kiện mạ niken-vonfram đã nêu trên đây, lớp mạ đồng (D) có độ dày 0,1 μ m được tạo ra trên lớp mạ niken-vonfram trong điều kiện mạ đồng đã nêu trên đây, và lớp cromat được tạo ra thêm tại đó trong điều kiện mạ cromat đã nêu trên.

10 mạch có chiều rộng bước rãnh 400 μ m được in, dựa trên việc phủ lớp bảo vệ và làm lộ bề mặt, trên tấm mỏng mạ đồng có lớp mạ niken-vonfram được tạo ra trên đó, các phần thừa của lá đồng được loại bỏ, và lớp phủ bề mặt được tạo ra sau đó.

Điều kiện mạ thiếc không dùng dòng điện

Rohm và Haas: LT-34

Nhiệt độ dung dịch: 75°C

Thời gian nhúng: 5 phút

Điều kiện mạ niken không dùng dòng điện

Ebara-Udylite AC-DX

Nhiệt độ dung dịch: 90°C

Thời gian nhúng: 20 phút

Lớp mạ thiếc không dùng điện được tạo ra thêm trên lớp (D), và có thể tạo ra lớp mạ thiếc không dùng điện đáp ứng yêu cầu với độ bám dính cao.

Ví dụ 2

Trong ví dụ 2, lá đồng cán có độ dày 12 μ m được gắn với nền nhựa bằng polyimit để tạo ra tấm mỏng mạ đồng. Sau đó, tấm mỏng mạ đồng này được khắc ăn mòn mềm, và nhờ đó một phần lớp đồng được loại bỏ. Do đó, độ dày của đồng là 5 μ m.

Điều kiện khắc ăn mòn mềm

Dung dịch hỗn hợp axit sulfuric-hydro peroxit (nồng độ axit sulfuric 165g/l, nồng độ hydro peroxit 21g/l) được sử dụng, và tiến hành làm giảm độ dày của lớp đồng ở nhiệt độ 35°C bằng cách nhúng và khuấy.

Lớp mạ niken-molypden với lượng 600 μ g/dm² được tạo ra trên tấm mỏng mạ đồng trong điều kiện mạ niken-molypden đã nêu trên đây. Lớp mạ đồng có độ dày 0,2 μ m được tạo ra thêm trên đó trong điều kiện mạ đồng đã nêu trên đây.

Muối mạch được in trên đó dựa trên công đoạn phủ lớp bảo vệ và phơi sáng, và tiến hành xử lý khắc ăn mòn để loại bỏ các phần thừa của lá đồng.

Lớp mạ niken không dùng điện được tạo ra thêm trên lớp (D), và có thể tạo ra lớp mạ niken không dùng điện đáp ứng yêu cầu với độ bám dính cao.

Ví dụ 3

Trong ví dụ này, tấm mỏng mạ đồng được chuẩn bị bằng cách gắn lá đồng hợp kim cán (Cu-0,2% trọng lượng, Cr- 0,1% trọng lượng, Zr) có độ dày 12 μ m, trong đó lớp mạ Ni với lượng 700 μ g/dm² được tạo ra trên đó từ trước, với nền nhựa (nhựa trên cơ sở polyimit). Sau khi tạo ra một lỗ xuyên trên tấm mỏng mạ đồng, tiến hành mạ không dùng điện và mạ điện để mạ đồng với tổng độ dày bằng 26 μ m. Tổng độ dày hợp kim đồng và lớp mạ đồng là 38 μ m.

Lớp mạ niken-phospho với lượng 700 μ g/dm² được tạo ra trên tấm mỏng mạ đồng với lớp mạ đồng được tạo ra trên đó trong điều kiện mạ niken-phospho nêu trên. Ngoài ra, lớp đồng có độ dày 0,5 μ m được tạo ra thêm trên đó trong điều kiện mạ đồng đã nêu trên đây. Và, muối mạch được in trên đó dựa trên công đoạn phủ lớp bảo vệ và làm lộ bề mặt, và tiến hành việc xử lý khắc ăn mòn để loại bỏ các phần thừa của lá

đồng.

Lớp mạ thiếc không dùng điện được tạo ra thêm trên lớp (D), và có thể tạo ra lớp mạ thiếc không dùng điện đáp ứng yêu cầu với độ bám dính cao.

Ví dụ 4

Trong ví dụ này, tấm mỏng mạ đồng được chuẩn bị bằng cách gắn lá đồng cán có độ dày $9\mu\text{m}$, trong đó lớp mạ Ni với lượng $700\mu\text{g}/\text{dm}^2$ được tạo ra từ trước trên lá đồng, với nền nhựa (nhựa trên cơ sở polyimide). Ngoài ra, lớp mạ đồng để trở thành lớp (D) được tạo ra trên lớp mạ Ni với độ dày $0,3\mu\text{m}$ trong điều kiện mạ đồng nêu trên.

Sau đó, 10 mạch được in trên đó dựa trên công đoạn phủ lớp bảo vệ và làm lộ bề mặt, và tiến hành xử lý khắc ăn mòn để loại bỏ các phần thừa của lá đồng.

Lớp mạ niken không dùng điện được tạo ra thêm trên lớp (D), và có thể tạo ra lớp mạ niken không dùng điện đáp ứng yêu cầu với độ bám dính cao.

Mặt cắt ngang của bản khắc ăn mòn của mạch được thể hiện trên Fig.1. Như được thể hiện trên Fig.1, có thể thấy rằng lớp đồng có độ dày $0,3\mu\text{m}$ được tạo ra trên phần cao nhất của mặt cắt ngang mạch trong điều kiện mạ đồng. Ngoài ra, có thể khẳng định rằng chiều rộng mặt cắt ngang của mạch được khắc ăn mòn với độ dày gần như đều từ trên xuống dưới.

Cần lưu ý rằng, đối với lớp (D) này, việc khắc ăn mòn được thực hiện với các độ dày bằng $0,6\mu\text{m}$, $0,7\mu\text{m}$, $0,8\mu\text{m}$, và $0,9\mu\text{m}$, và trong khi mặt cắt ngang có xu hướng trở thành hình thang do độ dày của lớp này tăng lên, sự ảnh hưởng của nó về cơ bản có thể được bỏ qua. Tuy nhiên, do sẽ ít lãng phí hơn khi lớp (D) mỏng hơn nếu có thể tạo ra "lớp phủ bề mặt" trên đó, có thể nói rằng tốt hơn nếu lớp (D) được tạo ra càng mỏng càng tốt.

Ví dụ so sánh 1

Lá đồng điện phân có độ dày $18\mu\text{m}$ được gắn với nền nhựa. Và, lớp mạ đồng có độ dày $20\mu\text{m}$ được tạo ra trên tấm mỏng mạ đồng. Việc mạ đồng được thực hiện trong các điều kiện nêu trên. Do đó, tổng độ dày của lá đồng điện phân và lớp mạ đồng trên nền nhựa là $38\mu\text{m}$. Ngoài ra, lớp mạ đồng trở thành lớp (D) được tạo ra trên đó với độ dày $0,01\mu\text{m}$ trong điều kiện mạ đồng nêu trên. Điều kiện này tạo ra độ dày không nằm trong khoảng lớn hơn hoặc bằng $0,05\mu\text{m}$ của sáng chế.

Sau đó, mười mạch được in trên đó dựa trên việc phủ lớp bảo vệ và làm lộ bề mặt, và tiến hành xử lý khắc ăn mòn để loại bỏ các phần thừa của lá đồng.

Lớp mạ niken không dùng điện được tạo ra thêm trên lớp (D), và không thể tạo ra lớp mạ này đáp ứng yêu cầu với độ bám dính cao.

Ví dụ so sánh 2

Lá đồng cán có độ dày $12\mu\text{m}$ được gắn với nền nhựa. Và, tấm mỏng mạ đồng được khắc ăn mòn để loại bỏ một phần lớp đồng. Do đó, độ dày của đồng là $5\mu\text{m}$.

Lớp mạ Ni với lượng $25\mu\text{g}/\text{dm}^2$; nghĩa là lớp (C) được tạo ra trên tấm mỏng mạ đồng trong điều kiện mạ Ni nêu trên.

Sau đó, mười mạch được in trên đó dựa trên việc phủ lớp bảo vệ và làm lộ bề mặt, và tiến hành xử lý khắc ăn mòn để loại bỏ các phần thừa của lá đồng.

Trong khi cố gắng tạo ra thêm lớp mạ thiếc không dùng điện trên lớp (C), không thể tạo ra lớp mạ này. Nguyên nhân được cho là do lớp (C) dưới dạng lớp EF bị ảnh hưởng bởi quá trình mạ không dùng điện.

Ví dụ so sánh 3

Trong ví dụ này, điều kiện mạ là giống như trong ví dụ 4, tấm mỏng mạ đồng được chuẩn bị bằng cách gắn lá đồng cán có độ dày $9\mu\text{m}$, trong đó lớp mạ Ni với lượng $700\mu\text{g}/\text{dm}^2$ được tạo ra từ trước trên lá đồng, với nền nhựa (nhựa trên cơ sở polyimide).

Ngoài ra, lớp mạ đồng để trở thành lớp (D) được tạo ra trên lớp mạ Ni với độ dày $4,5\mu\text{m}$ trong điều kiện mạ đồng nêu trên. Điều kiện này tạo ra độ dày không nằm trong khoảng nhỏ hơn $1\mu\text{m}$ của sáng chế.

Sau đó, 10 mạch được in trên đó dựa trên việc phủ lớp bảo vệ và làm lộ bề mặt, và tiến hành xử lý khắc ăn mòn để loại bỏ các phần thừa của lá đồng.

Lớp mạ niken không dùng điện được tạo ra thêm trên lớp (D), và có thể tạo ra lớp mạ này theo đúng yêu cầu với độ bám dính cao. Tuy nhiên, nảy sinh các vấn đề liên quan đến đặc tính khắc ăn mòn.

Kết quả quan sát góc nghiêng của mạch được thể hiện trên Fig.2. Như được thể hiện trên Fig.2, có thể thấy rằng lớp đồng dày được tạo ra trên phần cao nhất của mặt cắt ngang của mạch. Ngoài ra, góc nghiêng của mạch giảm đi và mặt cắt ngang có dạng hình thang. Ngoài ra, các đặc tính khắc ăn mòn bị giảm đi. Hơn nữa, có thể quan

sát được rằng phần dưới lớp (C) được điều chỉnh lại.

Kết quả xác định được cho thấy lớp (D) quá dày. Do lớp (D) dày nên cần tính đến sự mất cân bằng về tác dụng ức chế sự khắc ăn mòn của lớp (C). Do đó, đã khẳng định được rằng việc tạo ra lớp (D) có độ dày quá mức; cụ thể là cần tránh tạo ra lớp đồng có độ dày 1µm hoặc dày hơn.

Khả năng ứng dụng trong công nghiệp

Sáng chế cho phép tạo ra mạch đồng đều có độ rộng định trước bằng cách bổ sung thêm bước tạo ra lớp mỏng có tốc độ khắc ăn mòn chậm hơn so với tốc độ khắc ăn mòn đồng vào loạt các bước tạo mạch bằng cách khắc ăn mòn lá đồng của tấm mỏng mạ đồng, và ngoài ra còn cho phép tạo ra hiệu quả làm giảm các phần không được khắc ăn mòn, ngăn ngừa sự xuất hiện trạng thái lõm mép (giảm chiều dài phần đuôi mạch), và rút ngắn thời gian cần thiết để tạo ra mạch bằng cách khắc ăn mòn.

Ngoài ra, sáng chế tạo ra hiệu quả có thể ngăn ngừa tốt sự giảm độ bám dính của lớp phủ bề mặt do lớp đồng hoặc hợp kim đồng được tạo ra trên lớp EF, và có thể tạo ra độ rộng mạch đồng đều, khi tạo ra lớp mạ ở phần trên của mạch này.

Do sáng chế có thể cải thiện các đặc tính khắc ăn mòn khi khắc ăn mòn dạng sơ đồ mạch và ngăn ngừa sự xuất hiện của điểm ngắn mạch và các khuyết tật theo độ dày của mạch, và ngoài ra có thể mạ mạch này, tấm mỏng theo sáng chế có thể dùng làm tấm mỏng mạ đồng (cứng và mềm) và để tạo ra mạch điện tử của bảng mạch in.

YÊU CẦU BẢO HỘ

1. Mạch điện tử ở thể được dát mỏng có cấu trúc bao gồm lớp làm bằng đồng hoặc hợp kim đồng (A) được tạo ra trên một hoặc cả hai mặt của nền nhựa, lớp mạ đồng hoặc hợp kim đồng (B) được tạo ra trên một phần hoặc toàn bộ bề mặt của lớp (A), lớp mạ (C) được tạo ra trên một phần hoặc toàn bộ bề mặt của lớp (B) và có tốc độ khắc ăn mòn chậm hơn so với tốc độ khắc ăn mòn đồng đối với dung dịch khắc ăn mòn đồng, và lớp mạ đồng hoặc hợp kim đồng (D) được tạo ra trên lớp (C) và có độ dày lớn hơn hoặc bằng $0,05\mu\text{m}$ và nhỏ hơn $1\mu\text{m}$, và mạch này được làm bằng mạch đồng thu được bằng cách khắc ăn mòn và loại bỏ một phần của phần được dát mỏng của lớp (A), lớp (B), lớp (C) và lớp (D) cho đến bề mặt nền nhựa.
2. Mạch điện tử theo điểm 1, trong đó lớp (C) có tốc độ khắc ăn mòn chậm hơn so với tốc độ khắc ăn mòn đồng đối với dung dịch khắc ăn mòn đồng được làm bằng niken, coban hoặc hợp kim niken.
3. Mạch điện tử theo điểm 1 hoặc 2, trong đó lượng bám dính của lớp (C) nằm trong khoảng từ $100\mu\text{g}/\text{dm}^2$ đến $3000\mu\text{g}/\text{dm}^2$.
4. Mạch điện tử theo điểm bất kỳ trong số các điểm từ 1 đến 3, trong đó bề mặt đối diện với bề mặt của lớp đồng hoặc hợp kim đồng (A) tiếp xúc với nhựa là bề mặt được xử lý bằng một hoặc nhiều bước xử lý trong số các bước xử lý bao gồm làm sạch bằng axit, khắc ăn mòn mềm, và xử lý tạo nhám bề mặt.
5. Mạch điện tử theo điểm bất kỳ trong số các điểm từ 1 đến 4, trong đó bề mặt đối diện với bề mặt của lớp đồng hoặc hợp kim đồng (A) tiếp xúc với nhựa là bề mặt được xử lý làm giảm độ dày bằng một hoặc nhiều bước xử lý trong số các bước xử lý bao gồm làm sạch bằng axit, khắc ăn mòn mềm, và xử lý tạo nhám bề mặt.
6. Mạch điện tử theo điểm bất kỳ trong số các điểm từ 1 đến 5, trong đó lớp mạ đồng hoặc hợp kim đồng (D) có độ dày lớn hơn hoặc bằng $0,05\mu\text{m}$ và nhỏ hơn hoặc bằng $0,8\mu\text{m}$.
7. Mạch điện tử theo điểm bất kỳ trong số các điểm từ 1 đến 5, trong đó lớp mạ đồng hoặc hợp kim đồng (D) có độ dày lớn hơn hoặc bằng $0,1\mu\text{m}$ và nhỏ hơn hoặc bằng

0,5 μ m.

8. Mạch điện tử theo điểm bất kỳ trong số các điểm từ 1 đến 7, trong đó lớp bền nhiệt và/hoặc lớp cromat hoặc lớp chống ăn mòn hữu cơ được tạo ra thêm trên lớp mạ đồng hoặc hợp kim đồng (D).
9. Mạch điện tử theo điểm bất kỳ trong số các điểm từ 1 đến 8, trong đó lớp mạ thiếc, niken hoặc vàng, hoặc lớp mạ hợp kim thiếc, hợp kim niken hoặc hợp kim vàng, hoặc lớp mạ hợp kim hàn được tạo ra thêm trên lớp mạ đồng hoặc hợp kim đồng (D) hoặc trên lớp bền nhiệt và/hoặc lớp cromat hoặc lớp chống ăn mòn hữu cơ.
10. Mạch điện tử ở thể được dát mỏng có cấu trúc bao gồm lớp đồng hoặc hợp kim đồng (A) được tạo ra trên một hoặc cả hai mặt của nền nhựa, lớp mạ (C) được tạo ra trên một phần hoặc toàn bộ bề mặt của lớp (A) và có tốc độ khắc ăn mòn chậm hơn so với tốc độ khắc ăn mòn đồng đối với dung dịch khắc ăn mòn đồng, và lớp mạ đồng hoặc hợp kim đồng (D) được tạo ra trên lớp (C) và có độ dày lớn hơn hoặc bằng 0,05 μ m và nhỏ hơn 1 μ m, và mạch này được làm bằng mạch đồng thu được bằng cách khắc ăn mòn và loại bỏ một phần của phần nhiều lớp gồm lớp (A), lớp (B), lớp (C) và lớp (D) cho đến bề mặt nền nhựa.
11. Mạch điện tử theo điểm 10, trong đó lớp (C) có tốc độ khắc ăn mòn chậm hơn so với tốc độ khắc ăn mòn đồng đối với dung dịch khắc ăn mòn đồng được làm bằng niken, coban hoặc hợp kim niken.
12. Mạch điện tử theo điểm 10 hoặc 11, trong đó lượng bám dính của lớp (C) nằm trong khoảng từ 100 μ g/dm² đến 3000 μ g/dm².
13. Mạch điện tử theo điểm bất kỳ trong số các điểm từ 10 đến 12, trong đó bề mặt đối diện với bề mặt của lớp đồng hoặc hợp kim đồng (A) tiếp xúc với nhựa là bề mặt được cho qua một hoặc nhiều bước xử lý trong số các bước xử lý bao gồm làm sạch bằng axit, khắc ăn mòn mềm, và xử lý tạo nhám bề mặt.
14. Mạch điện tử theo điểm bất kỳ trong số các điểm từ 10 đến 13, trong đó bề mặt đối diện với bề mặt của lớp đồng hoặc hợp kim đồng (A) tiếp xúc với nhựa là bề mặt được xử lý làm giảm độ dày bằng một hoặc nhiều bước xử lý trong số các bước xử

lý bao gồm làm sạch bằng axit, khắc ăn mòn mềm, và xử lý tạo nhám bề mặt.

15. Mạch điện tử theo điểm bất kỳ trong số các điểm từ 10 đến 14, trong đó lớp mạ đồng hoặc hợp kim đồng (D) có độ dày lớn hơn hoặc bằng $0,05\mu\text{m}$ và nhỏ hơn hoặc bằng $0,8\mu\text{m}$.
16. Mạch điện tử theo điểm bất kỳ trong số các điểm từ 10 đến 14, trong đó lớp mạ đồng hoặc hợp kim đồng (D) có độ dày lớn hơn hoặc bằng $0,1\mu\text{m}$ và nhỏ hơn hoặc bằng $0,5\mu\text{m}$.
17. Mạch điện tử theo điểm bất kỳ trong số các điểm từ 10 đến 16, trong đó lớp bền nhiệt và/hoặc lớp cromat hoặc lớp chống ăn mòn hữu cơ được tạo ra thêm trên lớp mạ đồng hoặc hợp kim đồng (D).
18. Mạch điện tử theo điểm bất kỳ trong số các điểm từ 10 đến 17, trong đó lớp mạ thiếc, niken hoặc vàng, hoặc lớp mạ hợp kim thiếc, hợp kim niken hoặc hợp kim vàng, hoặc lớp mạ hợp kim hàn được tạo ra thêm trên lớp mạ đồng hoặc hợp kim đồng (D) hoặc trên lớp bền nhiệt và/hoặc lớp cromat hoặc lớp chống ăn mòn hữu cơ.
19. Phương pháp tạo ra mạch điện tử bao gồm bước chuẩn bị tấm mỏng mạ đồng bằng cách tạo ra lớp đồng hoặc hợp kim đồng (A) trên một hoặc cả hai mặt của nền nhựa, tạo ra lớp mạ đồng hoặc hợp kim đồng (B) trên một phần hoặc toàn bộ bề mặt của lớp (A), tạo ra lớp mạ (C), có tốc độ khắc ăn mòn chậm hơn so với tốc độ khắc ăn mòn đồng đối với dung dịch khắc ăn mòn đồng, trên một phần hoặc toàn bộ bề mặt của lớp (B), và tạo ra lớp mạ đồng hoặc hợp kim đồng (D), có độ dày lớn hơn hoặc bằng $0,05\mu\text{m}$ và nhỏ hơn $1\mu\text{m}$, trên lớp (C), và sau đó là bước tạo ra mạch đồng bằng cách khắc ăn mòn và loại bỏ một phần của phần nhiều lớp gồm lớp (A), lớp (B), lớp (C) và lớp (D) của tấm mỏng mạ đồng cho đến bề mặt nền nhựa.
20. Phương pháp tạo ra mạch điện tử theo điểm 19, trong đó lá đồng được sử dụng để tạo ra lớp đồng hoặc hợp kim đồng (A) trên một hoặc cả hai mặt của nền nhựa là lá đồng trong đó lớp mạ (C') có tốc độ khắc ăn mòn chậm hơn so với tốc độ khắc

ăn mòn đồng đối với dung dịch khắc ăn mòn đồng được tạo ra từ trước trên bề mặt lá đồng này.

21. Phương pháp tạo ra mạch điện tử theo điểm 19 hoặc 20, trong đó lớp bền nhiệt và/hoặc lớp chống ăn mòn được tạo ra trên lớp (C) hoặc (C').
22. Phương pháp tạo ra mạch điện tử theo điểm bất kỳ trong số các điểm từ 19 đến 21, trong đó lớp (C) hoặc lớp (C') có tốc độ khắc ăn mòn chậm hơn so với tốc độ khắc ăn mòn đồng đối với dung dịch khắc ăn mòn đồng được làm bằng niken, coban hoặc hợp kim niken.
23. Phương pháp tạo ra mạch điện tử theo điểm bất kỳ trong số các điểm từ 19 đến 22, trong đó lượng bám dính của lớp (C) hoặc lớp (C') được điều chỉnh nằm trong khoảng từ $100\mu\text{g}/\text{dm}^2$ đến $3000\mu\text{g}/\text{dm}^2$.
24. Phương pháp tạo ra mạch điện tử theo điểm bất kỳ trong số các điểm từ 19 đến 23, trong đó lớp đồng hoặc hợp kim đồng (A) được xử lý bằng một hoặc nhiều bước xử lý trong số các bước xử lý bao gồm làm sạch bằng axit, khắc ăn mòn mềm, và xử lý tạo nhám bề mặt.
25. Phương pháp tạo ra mạch điện tử theo điểm bất kỳ trong số các điểm từ 19 đến 24, trong đó lớp đồng hoặc hợp kim đồng (A) được làm giảm độ dày bằng một hoặc nhiều bước xử lý trong số các bước xử lý bao gồm làm sạch bằng axit, khắc ăn mòn mềm, và xử lý tạo nhám bề mặt.
26. Phương pháp tạo ra mạch điện tử theo điểm bất kỳ trong số các điểm từ 19 đến 25, trong đó phương pháp này còn bao gồm bước loại bỏ lớp bền nhiệt và/hoặc lớp chống ăn mòn bằng cách xử lý làm sạch bằng axit hoặc khắc ăn mòn mềm.
27. Phương pháp tạo ra mạch điện tử theo điểm bất kỳ trong số các điểm từ 19 đến 26, trong đó lớp mạ đồng hoặc hợp kim đồng (D) được tạo ra để có độ dày lớn hơn hoặc bằng $0,05\mu\text{m}$ và nhỏ hơn hoặc bằng $0,8\mu\text{m}$.
28. Phương pháp tạo ra mạch điện tử theo điểm bất kỳ trong số các điểm từ 19 đến 27, trong đó lớp mạ đồng hoặc hợp kim đồng (D) được tạo ra để có độ dày lớn hơn

hoặc bằng $0,1\mu\text{m}$ và nhỏ hơn hoặc bằng $0,5\mu\text{m}$.

29. Phương pháp tạo ra mạch điện tử theo điểm bất kỳ trong số các điểm từ 19 đến 28, trong đó lớp mạ thiếc, niken hoặc vàng, hoặc lớp mạ hợp kim thiếc, hợp kim niken hoặc hợp kim vàng, hoặc lớp mạ hợp kim hàn được tạo ra thêm trên lớp mạ đồng hoặc hợp kim đồng (D) hoặc trên lớp bền nhiệt và/hoặc lớp cromat hoặc lớp chống ăn mòn hữu cơ.
30. Phương pháp tạo ra mạch điện tử bao gồm bước chuẩn bị tấm mỏng mạ đồng bằng cách tạo ra lớp đồng hoặc hợp kim đồng (A) trên một hoặc cả hai mặt của nền nhựa, tạo ra một lỗ xuyên trên tấm mỏng mạ đồng, tạo ra thêm lớp mạ đồng hoặc hợp kim đồng (B) trên một phần hoặc toàn bộ bề mặt của lớp (A) và trong lỗ xuyên, tiếp đó tạo ra lớp mạ (C), có tốc độ khắc ăn mòn chậm hơn so với tốc độ khắc ăn mòn đồng đối với dung dịch khắc ăn mòn đồng, trên một phần hoặc toàn bộ bề mặt của lớp (B), và tạo ra thêm lớp mạ đồng hoặc hợp kim đồng (D), có độ dày lớn hơn hoặc bằng $0,05\mu\text{m}$ và nhỏ hơn $1\mu\text{m}$, trên lớp (C), và sau đó là bước tạo ra mạch đồng bằng cách khắc ăn mòn và loại bỏ một phần của phần nhiều lớp gồm lớp (A), lớp (B), lớp (C) và lớp (D) của tấm mỏng mạ đồng cho đến bề mặt nền nhựa.
31. Phương pháp tạo ra mạch điện tử theo điểm 30, trong đó lá đồng được sử dụng để tạo ra lớp đồng hoặc hợp kim đồng (A) trên một hoặc cả hai mặt của nền nhựa là lá đồng trong đó lớp mạ (C') có tốc độ khắc ăn mòn chậm hơn so với tốc độ khắc ăn mòn đồng đối với dung dịch khắc ăn mòn đồng được tạo ra từ trước trên bề mặt lá đồng này.
32. Phương pháp tạo ra mạch điện tử theo điểm 30 hoặc 31, trong đó lớp bền nhiệt và/hoặc lớp chống ăn mòn được tạo ra trên lớp (C) hoặc (C').
33. Phương pháp tạo ra mạch điện tử theo điểm bất kỳ trong số các điểm từ 30 đến 32, trong đó lớp (C) hoặc lớp (C') có tốc độ khắc ăn mòn chậm hơn so với tốc độ khắc ăn mòn đồng đối với dung dịch khắc ăn mòn đồng được làm bằng niken, coban hoặc hợp kim niken.

34. Phương pháp tạo ra mạch điện tử theo điểm bất kỳ trong số các điểm từ 30 đến 33, trong đó lượng bám dính của lớp (C) hoặc lớp (C') được điều chỉnh nằm trong khoảng từ $100\mu\text{g}/\text{dm}^2$ đến $3000\mu\text{g}/\text{dm}^2$.
35. Phương pháp tạo ra mạch điện tử theo điểm bất kỳ trong số các điểm từ 30 đến 34, trong đó lớp đồng hoặc hợp kim đồng (A) được xử lý bằng một hoặc nhiều bước xử lý trong số các bước xử lý bao gồm làm sạch bằng axit, khắc ăn mòn mềm, và xử lý tạo nhám bề mặt.
36. Phương pháp tạo ra mạch điện tử theo điểm bất kỳ trong số các điểm từ 30 đến 35, trong đó lớp đồng hoặc hợp kim đồng (A) được làm giảm độ dày bằng một hoặc nhiều bước xử lý trong số các bước xử lý bao gồm làm sạch bằng axit, khắc ăn mòn mềm, và xử lý tạo nhám bề mặt.
37. Phương pháp tạo ra mạch điện tử theo điểm bất kỳ trong số các điểm từ 30 đến 36, trong đó phương pháp này còn bao gồm bước loại bỏ lớp bền nhiệt và/hoặc lớp chống ăn mòn bằng cách xử lý làm sạch bằng axit hoặc khắc ăn mòn mềm.
38. Phương pháp tạo ra mạch điện tử theo điểm bất kỳ trong số các điểm từ 30 đến 37, trong đó lớp mạ đồng hoặc hợp kim đồng (D) được tạo ra để có độ dày lớn hơn hoặc bằng $0,05\mu\text{m}$ và nhỏ hơn hoặc bằng $0,8\mu\text{m}$.
39. Phương pháp tạo ra mạch điện tử theo điểm bất kỳ trong số các điểm từ 30 đến 38, trong đó lớp mạ đồng hoặc hợp kim đồng (D) được tạo ra để có độ dày lớn hơn hoặc bằng $0,1\mu\text{m}$ và nhỏ hơn hoặc bằng $0,5\mu\text{m}$.
40. Phương pháp tạo ra mạch điện tử theo điểm bất kỳ trong số các điểm từ 30 đến 39, trong đó lớp mạ thiếc, niken hoặc vàng, hoặc lớp mạ hợp kim thiếc, hợp kim niken hoặc hợp kim vàng, hoặc lớp mạ hợp kim hàn được tạo ra thêm trên lớp mạ đồng hoặc hợp kim đồng (D) hoặc trên lớp bền nhiệt và/hoặc lớp cromat hoặc lớp chống ăn mòn hữu cơ.
41. Phương pháp tạo ra mạch điện tử bao gồm bước chuẩn bị tấm mỏng mạ đồng bằng cách tạo ra lớp đồng hoặc hợp kim đồng (A) trên một hoặc cả hai mặt của nền nhựa, tiếp đó tạo ra lớp mạ (C), có tốc độ khắc ăn mòn chậm hơn so với tốc độ

khắc ăn mòn đồng đối với dung dịch khắc ăn mòn đồng, trên một phần hoặc toàn bộ bề mặt của lớp (A), và tạo ra thêm lớp mạ đồng hoặc hợp kim đồng (D), có độ dày lớn hơn hoặc bằng $0,05\mu\text{m}$ và nhỏ hơn $1\mu\text{m}$, trên lớp (C), và sau đó là bước tạo ra mạch đồng bằng cách khắc ăn mòn và loại bỏ một phần của phần nhiều lớp gồm lớp (A), lớp (C) và lớp (D) của tấm mỏng mạ đồng cho đến bề mặt nền nhựa.

42. Phương pháp tạo ra mạch điện tử theo điểm 41, trong đó lá đồng được sử dụng để tạo ra lớp đồng hoặc hợp kim đồng (A) trên một hoặc cả hai mặt của nền nhựa là lá đồng trong đó lớp mạ (C') có tốc độ khắc ăn mòn chậm hơn so với tốc độ khắc ăn mòn đồng đối với dung dịch khắc ăn mòn đồng được tạo ra từ trước trên bề mặt lá đồng này.
43. Phương pháp tạo ra mạch điện tử theo điểm 41 hoặc 42, trong đó lớp bền nhiệt và/hoặc lớp chống ăn mòn được tạo ra trên lớp (C) hoặc (C').
44. Phương pháp tạo ra mạch điện tử theo điểm bất kỳ trong số các điểm từ 41 đến 43, trong đó lớp (C) hoặc lớp (C') có tốc độ khắc ăn mòn chậm hơn so với tốc độ khắc ăn mòn đồng đối với dung dịch khắc ăn mòn đồng được làm bằng niken, coban hoặc hợp kim niken.
45. Phương pháp tạo ra mạch điện tử theo điểm bất kỳ trong số các điểm từ 41 đến 44, trong đó lượng bám dính của lớp (C) hoặc lớp (C') được điều chỉnh nằm trong khoảng từ $100\mu\text{g}/\text{dm}^2$ đến $3000\mu\text{g}/\text{dm}^2$.
46. Phương pháp tạo ra mạch điện tử theo điểm bất kỳ trong số các điểm từ 41 đến 45, trong đó lớp đồng hoặc hợp kim đồng (A) được xử lý bằng một hoặc nhiều bước xử lý trong số các bước xử lý bao gồm làm sạch bằng axit, khắc ăn mòn mềm, và xử lý tạo nhám bề mặt.
47. Phương pháp tạo ra mạch điện tử theo điểm bất kỳ trong số các điểm từ 41 đến 46, trong đó lớp đồng hoặc hợp kim đồng (A) được làm giảm độ dày bằng một hoặc nhiều bước xử lý trong số các bước xử lý bao gồm làm sạch bằng axit, khắc ăn mòn mềm, và xử lý tạo nhám bề mặt.
48. Phương pháp tạo ra mạch điện tử theo điểm bất kỳ trong số các điểm từ 41 đến 47,

trong đó phương pháp này còn bao gồm bước loại bỏ lớp bên nhiệt và/hoặc lớp chống ăn mòn bằng cách xử lý làm sạch bằng axit hoặc khắc ăn mòn mềm.

49. Phương pháp tạo ra mạch điện tử theo điểm bất kỳ trong số các điểm từ 41 đến 48, trong đó lớp mạ đồng hoặc hợp kim đồng (D) được tạo ra để có độ dày lớn hơn hoặc bằng $0,05\mu\text{m}$ và nhỏ hơn hoặc bằng $0,8\mu\text{m}$.
50. Phương pháp tạo ra mạch điện tử theo điểm bất kỳ trong số các điểm từ 41 đến 49, trong đó lớp mạ đồng hoặc hợp kim đồng (D) được tạo ra để có độ dày lớn hơn hoặc bằng $0,1\mu\text{m}$ và nhỏ hơn hoặc bằng $0,5\mu\text{m}$.
51. Phương pháp tạo ra mạch điện tử theo điểm bất kỳ trong số các điểm từ 41 đến 50, trong đó lớp mạ thiếc, niken hoặc vàng, hoặc lớp mạ hợp kim thiếc, hợp kim niken hoặc hợp kim vàng, hoặc lớp mạ hợp kim hàn được tạo ra thêm trên lớp mạ đồng hoặc hợp kim đồng (D) hoặc trên lớp bên nhiệt và/hoặc lớp cromat hoặc lớp chống ăn mòn hữu cơ.
52. Tấm mỏng mạ đồng để tạo ra mạch điện tử có cấu trúc bao gồm lớp đồng hoặc hợp kim đồng (A) được tạo ra trên một hoặc cả hai mặt của nền nhựa, lớp mạ đồng hoặc hợp kim đồng (B) được tạo ra trên một phần hoặc toàn bộ bề mặt của lớp (A), lớp mạ (C) được tạo ra trên một phần hoặc toàn bộ bề mặt của lớp (B) và có tốc độ khắc ăn mòn chậm hơn so với tốc độ khắc ăn mòn đồng đối với dung dịch khắc ăn mòn đồng, và lớp mạ đồng hoặc hợp kim đồng (D) được tạo ra trên lớp (C) và có độ dày lớn hơn hoặc bằng $0,05\mu\text{m}$ và nhỏ hơn $1\mu\text{m}$.
53. Tấm mỏng mạ đồng theo điểm 52, trong đó lớp (C) có tốc độ khắc ăn mòn chậm hơn so với tốc độ khắc ăn mòn đồng đối với dung dịch khắc ăn mòn đồng được làm bằng niken, coban hoặc hợp kim niken.
54. Tấm mỏng mạ đồng theo điểm 52 hoặc 53, trong đó lượng bám dính của lớp (C) nằm trong khoảng từ $100\mu\text{g}/\text{dm}^2$ đến $3000\mu\text{g}/\text{dm}^2$.
55. Tấm mỏng mạ đồng theo điểm bất kỳ trong số các điểm từ 52 đến 54, trong đó bề mặt đối diện với bề mặt của lớp đồng hoặc hợp kim đồng (A) tiếp xúc với nhựa là bề mặt được xử lý bằng một hoặc nhiều bước xử lý trong số các bước xử lý bao

gồm làm sạch bằng axit, khắc ăn mòn mềm, và xử lý tạo nhám bề mặt.

56. Tấm mỏng mạ đồng theo điểm bất kỳ trong số các điểm từ 52 đến 55, trong đó bề mặt đối diện với bề mặt của lớp đồng hoặc hợp kim đồng (A) tiếp xúc với nhựa là bề mặt được xử lý làm giảm độ dày bằng một hoặc nhiều bước xử lý trong số các bước xử lý bao gồm làm sạch bằng axit, khắc ăn mòn mềm, và xử lý tạo nhám bề mặt.
57. Tấm mỏng mạ đồng theo điểm bất kỳ trong số các điểm từ 52 đến 56, trong đó lớp mạ đồng hoặc hợp kim đồng (D) có độ dày lớn hơn hoặc bằng $0,05\mu\text{m}$ và nhỏ hơn hoặc bằng $0,8\mu\text{m}$.
58. Tấm mỏng mạ đồng theo điểm bất kỳ trong số các điểm từ 52 đến 57, trong đó lớp mạ đồng hoặc hợp kim đồng (D) có độ dày lớn hơn hoặc bằng $0,1\mu\text{m}$ và nhỏ hơn hoặc bằng $0,5\mu\text{m}$.
59. Tấm mỏng mạ đồng theo điểm bất kỳ trong số các điểm từ 52 đến 58, trong đó lớp bền nhiệt và/hoặc lớp cromat hoặc lớp chống ăn mòn hữu cơ được tạo ra thêm trên lớp mạ đồng hoặc hợp kim đồng (D).
60. Tấm mỏng mạ đồng theo điểm bất kỳ trong số các điểm từ 52 đến 59, trong đó lớp mạ thiếc, niken hoặc vàng, hoặc lớp mạ hợp kim thiếc, hợp kim niken hoặc hợp kim vàng, hoặc lớp mạ hợp kim hàn được tạo ra thêm trên lớp mạ đồng hoặc hợp kim đồng (D) hoặc trên lớp bền nhiệt và/hoặc lớp cromat hoặc lớp chống ăn mòn hữu cơ.
61. Tấm mỏng mạ đồng theo điểm bất kỳ trong số các điểm từ 52 đến 60, trong đó tấm này được chuẩn bị bằng cách tạo ra lớp đồng hoặc hợp kim đồng (A) trên một hoặc cả hai mặt của nền nhựa, tạo ra một lỗ xuyên trên tấm mỏng mạ đồng, và tạo ra thêm lớp mạ đồng hoặc hợp kim đồng (B) trên một phần hoặc toàn bộ bề mặt của lớp (A) và trong lỗ xuyên.
62. Tấm mỏng mạ đồng theo điểm 61, trong đó ít nhất là lớp đồng hoặc hợp kim đồng (A) được tạo ra trên một hoặc cả hai mặt của nền nhựa trước khi tạo ra lỗ xuyên hoặc lớp mạ (lớp mạ lỗ xuyên) làm bằng lớp mạ đồng hoặc hợp kim đồng (B)

được tạo ra sau đó được xử lý làm giảm độ dày bằng cách làm sạch bằng axit và/hoặc khắc ăn mòn mềm.

63. Tấm mỏng mạ đồng để tạo ra mạch điện tử có cấu trúc bao gồm lớp đồng hoặc hợp kim đồng (A) được tạo ra trên một hoặc cả hai mặt của nền nhựa, lớp mạ (C) được tạo ra trên một phần hoặc toàn bộ bề mặt của lớp (A) và có tốc độ khắc ăn mòn chậm hơn so với tốc độ khắc ăn mòn đồng đối với dung dịch khắc ăn mòn đồng, và lớp mạ đồng hoặc hợp kim đồng (D) được tạo ra trên lớp (C) và có độ dày lớn hơn hoặc bằng $0,05\mu\text{m}$ và nhỏ hơn $1\mu\text{m}$.
64. Tấm mỏng mạ đồng theo điểm 63, trong đó lớp (C) có tốc độ khắc ăn mòn chậm hơn so với tốc độ khắc ăn mòn đồng đối với dung dịch khắc ăn mòn đồng được làm bằng niken, coban hoặc hợp kim niken.
65. Tấm mỏng mạ đồng theo điểm 63 hoặc 64, trong đó lượng bám dính của lớp (C) nằm trong khoảng từ $100\mu\text{g}/\text{dm}^2$ đến $3000\mu\text{g}/\text{dm}^2$.
66. Tấm mỏng mạ đồng theo điểm bất kỳ trong số các điểm từ 63 đến 65, trong đó bề mặt đối diện với bề mặt của lớp đồng hoặc hợp kim đồng (A) tiếp xúc với nhựa là bề mặt được đưa vào một hoặc nhiều bước xử lý trong số các bước xử lý bao gồm làm sạch bằng axit, khắc ăn mòn mềm, và xử lý tạo nhám bề mặt.
67. Tấm mỏng mạ đồng theo điểm bất kỳ trong số các điểm từ 63 đến 66, trong đó bề mặt đối diện với bề mặt của lớp đồng hoặc hợp kim đồng (A) tiếp xúc với nhựa là bề mặt được xử lý làm giảm độ dày bằng một hoặc nhiều bước xử lý trong số các bước như xử lý làm sạch bằng axit, khắc ăn mòn mềm, và xử lý tạo nhám bề mặt.
68. Tấm mỏng mạ đồng theo điểm bất kỳ trong số các điểm từ 63 đến 67, trong đó lớp mạ đồng hoặc hợp kim đồng (D) có độ dày lớn hơn hoặc bằng $0,05\mu\text{m}$ và nhỏ hơn hoặc bằng $0,8\mu\text{m}$.
69. Tấm mỏng mạ đồng theo điểm bất kỳ trong số các điểm từ 63 đến 68, trong đó lớp mạ đồng hoặc hợp kim đồng (D) có độ dày lớn hơn hoặc bằng $0,1\mu\text{m}$ và nhỏ hơn hoặc bằng $0,5\mu\text{m}$.

70. Tấm mỏng mạ đồng theo điểm bất kỳ trong số các điểm từ 63 đến 69, trong đó lớp bền nhiệt và/hoặc lớp cromat hoặc lớp chống ăn mòn hữu cơ được tạo ra thêm trên lớp mạ đồng hoặc hợp kim đồng (D).
71. Tấm mỏng mạ đồng theo điểm bất kỳ trong số các điểm từ 63 đến 70, trong đó lớp mạ thiếc, niken hoặc vàng, hoặc lớp mạ hợp kim thiếc, hợp kim niken hoặc hợp kim vàng, hoặc lớp mạ hợp kim hàn được tạo ra thêm trên lớp mạ đồng hoặc hợp kim đồng (D) hoặc trên lớp bền nhiệt và/hoặc lớp cromat hoặc lớp chống ăn mòn hữu cơ.
72. Tấm mỏng mạ đồng theo điểm bất kỳ trong số các điểm từ 63 đến 71, trong đó tấm này được chuẩn bị bằng cách tạo ra lớp đồng hoặc hợp kim đồng (A) trên một hoặc cả hai mặt của nền nhựa, tạo ra một lỗ xuyên trên tấm mỏng mạ đồng, và tạo ra thêm lớp mạ đồng hoặc hợp kim đồng (B) trên một phần hoặc toàn bộ bề mặt của lớp (A) và trong lỗ xuyên.
73. Tấm mỏng mạ đồng để tạo ra mạch điện tử theo điểm 72, trong đó ít nhất là lớp đồng hoặc hợp kim đồng (A) được tạo ra trên một hoặc cả hai mặt của nền nhựa trước khi tạo ra lỗ xuyên hoặc lớp mạ (lớp mạ lỗ xuyên) làm bằng lớp mạ đồng hoặc hợp kim đồng (B) được tạo ra sau đó được xử lý làm giảm độ dày bằng cách làm sạch bằng axit và/hoặc khắc ăn mòn mềm.

Fig. 1

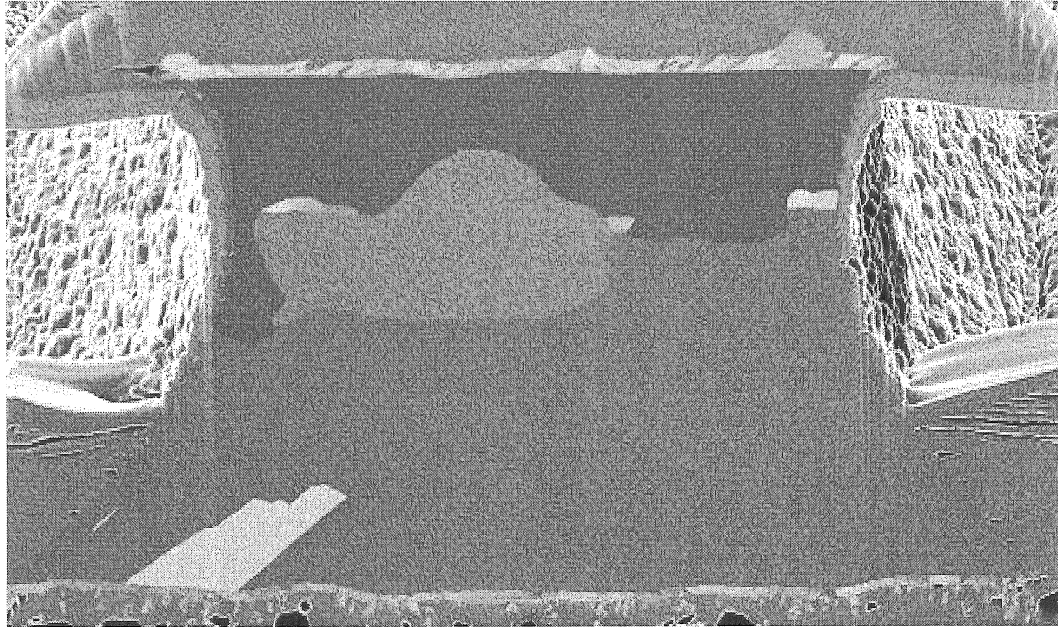


Fig. 2

