



(12) **BẢN MÔ TẢ SÁNG CHẾ THUỘC BẰNG ĐỘC QUYỀN SÁNG CHẾ**

(19) **Cộng hòa xã hội chủ nghĩa Việt Nam (VN)**
CỤC SỞ HỮU TRÍ TUỆ

(11) 
1-0022667

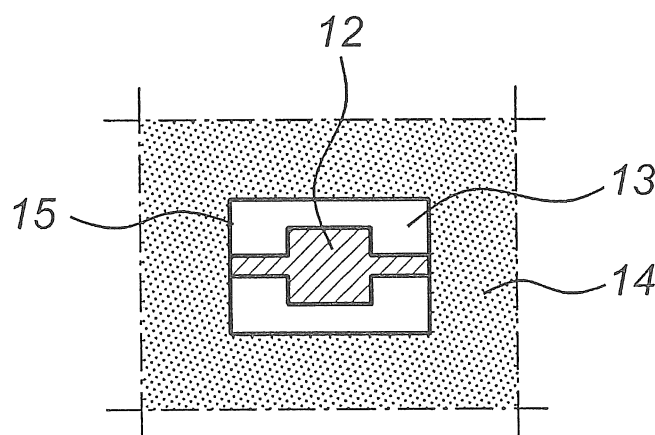
(51)⁷ **H01L 21/48, 23/544**

(13) **B**

(21)	1-2016-00920	(22)	08.10.2014		
(86)	PCT/NL2014/050702	08.10.2014	(87)	WO2015/053628	16.04.2015
(30)	2011575	08.10.2013	NL		
(45)	27.01.2020	382	(43)	27.06.2016	339
(73)	Besi Netherlands B.V. (NL) Ratio 6, NL-6921 RW Duiven, Netherlands				
(72)	Jurgen Hendrikus Gerhardus HUISSTEDE (NL), Mark HERMANS (NL)				
(74)	Văn phòng Luật sư Ân Nam (ANNAM IP & LAW)				

(54) **PHƯƠNG PHÁP XỬ LÝ PHẦN TỬ MANG ĐÃ ĐƯỢC PHỦ MẶT NẠ HÀN VỚI CÁC LINH KIỆN ĐIỆN TỬ**

(57) Sáng chế đề cập đến phương pháp xử lý phần tử mang đã được phủ mặt nạ hàn với các linh kiện điện tử, bao gồm phát hiện mốc quy chiếu liên quan đến phần tử mang và phát hiện mốc quy chiếu phụ thuộc vào mặt nạ hàn, trong đó mốc quy chiếu phát hiện được được sử dụng để xử lý vị trí của mặt nạ hàn trên phần tử mang. Sáng chế cũng đề cập đến linh kiện điện tử được sản xuất theo phương pháp này.



Lĩnh vực kỹ thuật được đề cập

Sáng chế đề cập đến phương pháp xử lý phần tử mang với linh kiện điện tử, phương pháp này bao gồm các bước: phát hiện ít nhất một mốc quy chiếu liên quan đến phần tử mang; xử lý ít nhất một mốc quy chiếu liên quan đến phần tử mang phát hiện được thành vị trí của phần tử mang và xử lý phần tử mang đã được phủ mặt nạ hàn với các linh kiện điện tử. Ngoài ra, sáng chế còn đề cập đến linh kiện điện tử được tạo ra theo phương pháp này.

Tình trạng kỹ thuật của sáng chế

Việc sản xuất các linh kiện điện tử, ví dụ cụ thể là—nhưng không giới hạn—các sản phẩm bán dẫn, thường diễn ra với số lượng lớn bằng cách lợi dụng các khối linh kiện điện tử trong đó các linh kiện điện tử được tích hợp trong/trên các phần tử mang lớn hơn. Trong quá trình sản xuất các linh kiện điện tử thường xuyên vì lý do chức năng mà một mặt nạ hàn cũng được hàn lên trên các phần tử mang. Sau khi hàn, mặt nạ hàn thường nổi các thành phần như dây (hoặc dưới dạng các viên bi hàn nhỏ thay thế tại mạng lưới bi hàn (ball grid array- BGA) được gắn vào tất cả linh kiện điện tử (ví dụ bằng cách "hàn dây" hoặc "hàn bề") trong khi các linh kiện điện tử vẫn được tích hợp bằng/trên phần tử mang. Phần tử mang, cũng có thể được thấy như nhiều linh kiện điện tử khác, có thể sau đó được xử lý để chia nhỏ một lượng lớn các linh kiện điện tử đã kết hợp thành các khối nhỏ chứa một hoặc một vài linh kiện điện tử cụ thể (quy trình này cũng được coi là phân tách, chia nhỏ hoặc riêng biệt hóa) hoặc để cô lập ít nhất một phần các linh kiện điện tử. Các sản phẩm ví dụ được đóng vỏ với nhiều linh kiện điện tử có lớp bảo vệ được đặt trên phần tử mang, và để vi mạch gồm có phần tử mang silicon trên đó sắp xếp các linh kiện điện tử đã được chia thành các khối nhỏ. Sự cô lập hoặc phân tách các linh kiện điện tử có thể được thực hiện bằng các phương tiện xử lý khác nhau, chẳng hạn như gia công (ví dụ, cắt bằng lưỡi cắt, chất lỏng hoặc ánh sáng). Quy trình này cho phép tạo ra một lượng lớn các linh kiện điện tử nhưng do xu hướng thu nhỏ các linh kiện điện tử đáp ứng nhu cầu tăng độ chính xác

cần thiết và do đó tăng nhu cầu xử lý với độ chính xác cao hơn.

Công bố đơn yêu cầu cấp bằng sáng chế Mỹ số 2005/0001299 bộc lộ để dùng cho gói linh kiện bán dẫn và phương pháp nối dây sử dụng gói linh kiện bán dẫn đó. Theo phương án ví dụ của sáng chế, phương pháp nối dây không chỉ tính toán tọa độ nối dây thay đổi mà còn bao gồm bước cung cấp để bao gồm một hoặc nhiều dấu hiệu quy chiếu, chụp ảnh các dấu hiệu quy chiếu này và tính toán chuyển vị mặt nạ hàn, chuyển vị mặt nạ hàn tính được cho phép tính các tọa độ nối dây mới.

Để đáp ứng yêu cầu độ chính xác cao hơn trong sản xuất các linh kiện điện tử, giải pháp thứ nhất là tăng độ chính xác cho trang thiết bị xử lý đã có nhưng giải pháp này tốn kém. Do đó mục đích của sáng chế là đề xuất phương pháp khác để xử lý các phần tử mang với các linh kiện điện tử cho phép xử lý các phần tử mang chính xác hơn.

Bản chất kỹ thuật của sáng chế

Sáng chế đề xuất phương pháp xử lý phần tử mang đã được phủ mặt nạ hàn với các linh kiện điện tử, bao gồm các bước: A) phát hiện ít nhất một mốc quy chiếu liên quan đến phần tử mang; B) xử lý ít nhất một mốc quy chiếu liên quan đến phần tử mang phát hiện được thành vị trí của phần tử mang; C) xác định ít nhất một mốc quy chiếu phụ thuộc vào mặt nạ hàn; D) xử lý ít nhất một mốc quy chiếu phụ thuộc vào mặt nạ hàn phát hiện được thành vị trí của mặt nạ hàn trên phần tử mang; và E) xử lý phần tử mang đã được phủ mặt nạ hàn với các linh kiện điện tử phụ thuộc ít nhất vị trí của mặt nạ hàn trên phần tử mang, việc xử lý phần tử mang đã được phủ mặt nạ hàn với các linh kiện điện tử theo bước E) bao gồm tách các linh kiện điện tử đã phủ mặt nạ hàn. Mốc quy chiếu liên quan đến phần tử mang cũng được nhắc đến trong lĩnh vực này là “mốc chuẩn” hoặc “điểm chuẩn” và được sử dụng làm điểm tham chiếu theo phương X-Y để chụp hình các hệ thống. Các loại “mốc chuẩn” thông thường là các dấu hiệu đồ họa trên phần tử mang (ví dụ như BGA) và thường được bố trí đến hàng chục lần trên phần tử mang đơn lẻ. Tương tự, các mốc tham chiếu mặt nạ hàn chỉ ra vị trí của mặt nạ hàn có thể được đặt tên là “mốc chuẩn”. Các ví dụ về “mốc chuẩn” liên quan đến vị trí mặt nạ hàn là các lỗ trong mặt nạ hàn tạo một hệ nhìn thấy dẫn vào khuôn bên dưới kết hợp với các đường ranh giới giữa các lỗ ở mặt nạ hàn cho phép liên kết một phần mặt nạ hàn với phần tử mang. Trên thực tế độ chính xác xử lý của

bảng mạch được phủ mặt nạ hàn (theo bước E) phụ thuộc vào các mốc quy chiếu liên quan đến phần tử mang phát hiện được (là các mốc quy chiếu thường được đặt kết hợp với việc đi dây trên bảng mạch kết hợp với phác họa của phần tử mang). Độ chính xác xử lý của bảng mạch đã phủ mặt nạ hàn do đó không phụ thuộc vào vị trí thực tế của mặt nạ hàn được phủ lên bảng mạch. Điều này mang lại các lợi ích rõ ràng trong quá trình xử lý linh kiện điện tử tiếp theo, vì mặt nạ hàn hiện được phủ với môi trường, ví dụ, bảng mạch in, mà nó kết hợp. Một trong số các lợi thế của sáng chế là vị trí mặt nạ hàn cũng có thể quan trọng đối với độ chính xác khi tách rời hoàn toàn các linh kiện điện tử (hoặc nhóm các linh kiện điện tử) của bảng mạch đã phủ mặt nạ hàn. Theo sáng chế, việc cô lập/tách rời có thể được tối ưu hóa để sử dụng thông tin độ chính xác thu được trong các giai đoạn sớm hơn của quy trình sản xuất các linh kiện điện tử cho các giai đoạn (bước) sau khi xử lý các linh kiện điện tử. Trong các giải pháp đã biết, thông tin vị trí chính xác thu được bằng cách tính toán độ dịch chuyển mặt nạ hàn chỉ được sử dụng để tạo liên kết dây như đối với các quy trình xử lý là sự liên kết trực tiếp giữa vị trí mặt nạ hàn và các vị trí nơi dây được giới hạn. Tuy nhiên, sáng chế cũng sử dụng thông tin vị trí chính xác của sự dịch chuyển mặt nạ hàn cho bước sản xuất tiếp theo trong đó thông tin vị trí thu được sớm hơn trong quy trình thường mất đi và có thể phải tạo ra lần nữa. Theo sáng chế, hiện thông tin dịch chuyển mặt nạ hàn ở các giai đoạn sớm hơn của quy trình sản xuất được tận dụng lại trong bước xử lý sau đó mà không cần duy trì độ chính xác cụ thể trong gia công sản phẩm giữa các bước sản xuất liên quan. Vì vậy thậm chí nếu vị trí của các linh kiện điện tử trước bước tách rời bị mất một phần hoặc hoàn toàn (và do đó phải được tạo lại ít nhất một phần) vẫn là thông tin sự dịch chuyển mặt nạ hàn được tạo ra có thể được sử dụng để nâng cao độ chính xác cho quá trình tách rời. Để sử dụng dữ liệu độ dịch chuyển mặt nạ hàn có độ chính xác cao trong giai đoạn sản xuất sau từ ít yêu cầu liên quan đến độ chính xác hơn so với bước đi dây trước đó là bản chất của sáng chế. Trong khi trong tiến trình các bước sản xuất thành công, thông tin chi tiết về sự định hướng của sản phẩm đã mất giờ là thông tin định hướng cụ thể cao của mặt nạ hàn trên phần tử mang được tái sử dụng một bước sản xuất tiếp theo. Việc sử dụng vị trí mặt nạ hàn do đó sẽ dẫn đến sự cô lập/phân tách chính xác hơn. Trong thực tế, sai số ± 25 mm được phát hiện trong độ chính xác cô lập/phân tách của các sản phẩm bán dẫn có thể về cơ bản được giới hạn ở sai số nhỏ hơn ± 15 mm, nhỏ hơn ± 10 mm hoặc thậm chí nhỏ hơn ± 5 mm.

Theo sáng chế, sự không chính xác trong định vị mặt nạ hàn trên phần tử mang (hoặc các loại liên kết phần tử mang bất kỳ tương tự các linh kiện điện tử và/hoặc nối dây trên phần tử mang) được phát hiện và đến chừng mực mà sự ảnh hưởng độ chính xác của quá trình phủ bằng mạch bằng mặt nạ hàn có thể được bù trong quá trình xử lý phần tử mang đã được phủ mặt nạ hàn. Ví dụ về sự phát hiện dây dẫn như thế là sự phát hiện “đường dây truyền dẫn” trên các phần tử mang bán dẫn. Các “đường dây truyền dẫn” cung cấp kết nối điện tử giữa vật liệu bán dẫn có thể được tách ra trong bước tiếp theo. Trong trường hợp không chính xác trong định vị ở quá trình cô lập trên các “đường dây truyền dẫn” của các phần tử bán dẫn có thể được làm vô hiệu hóa dẫn đến mức độ loại bỏ cao hơn. Tuy nhiên, sự không chính xác trong định vị mặt nạ hàn trên phần tử mang (cũng được xem là độ dịch chuyển mặt nạ hàn) theo sáng chế có thể làm mất đi độ chính xác khi xử lý bằng mạch đã phủ mặt nạ hàn, dẫn đến chất lượng sản phẩm cao hơn và ít bị loại bỏ hơn. Đây là quy trình nạp tiếp để tăng độ chính xác tổng thể. Theo sáng chế, ưu điểm khác liên quan đến khả năng nâng cao độ chính xác xử lý nhờ sự hiệu chỉnh hồi tiếp trên quy trình cấp mặt nạ hàn. Trong trường hợp điều hướng sự dịch chuyển mặt nạ hàn, quy trình cấp mặt nạ hàn có thể được hiệu chỉnh hồi tiếp cung cấp các sản phẩm có độ chính xác cao hơn.

Theo phương án về phương pháp theo sáng chế, các bước xử lý A) và C) được kết hợp thành một bước phát hiện duy nhất. Ví dụ, khi phát hiện các phần tử chưa được phủ mặt nạ hàn của móc quy chiếu (“móc chuẩn”) trên phần tử mang sau khi mặt nạ hàn đã được đưa lên trên phần tử mang, vị trí của phần tử mang (hoặc các linh kiện liên quan đến phần tử mang tương tự các linh kiện điện tử và/hoặc dây dẫn) có thể được xác định kết hợp với vị trí của mặt nạ hàn. Với cách đo kết hợp như thế, sự dịch chuyển mặt nạ hàn cũng có thể được phát hiện chỉ với một bước phát hiện duy nhất. Điều này làm đơn giản thêm phương pháp xử lý phần tử mang với các linh kiện điện tử theo sáng chế.

Vị trí mặt nạ hàn ảnh hưởng trực tiếp đến bước gắn các vật tiếp xúc với phần tử mang đã được phủ mặt nạ hàn do vị trí của mặt nạ hàn có thể thường bức chế vị trí của các vật tiếp xúc được gắn vào. Ví dụ là gắn bi tiếp xúc (bi hàn) được đòi hỏi đối với các bảng mạch BGA (Ball Grid Array) cũng có thể bị bức chế bởi vị trí mặt nạ hàn. Sự dịch chuyển mặt nạ hàn do đó có thể dẫn đến sự dịch chuyển bi hàn. Lựa chọn đo vị trí bi hàn sau đó tất nhiên cũng là lựa chọn để nâng cao độ chính xác xử lý nhưng khó

khăn hơn nhiều để có hình ảnh vị trí bi hàn chính xác có thể nhìn thấy (do một trong số các yếu tố là hình dạng 3D của bi hàn và các biến thể của hình dạng và kích thước của các bi hàn cụ thể) so với hình ảnh vị trí mặt nạ hàn có thể nhìn thấy.

Sáng chế cũng đề xuất lựa chọn quy trình xử lý phần tử mang đã được phủ mặt nạ hàn với các linh kiện điện tử theo bước E) được dẫn hướng phụ thuộc vào vị trí xử lý của mặt nạ hàn trên phần tử mang theo bước D). Việc dẫn hướng này là để được hiểu như là dẫn hướng hồi tiếp trong đó trong các quy trình sau đó, sự thích nghi có thể được thực hiện trên mức độ sản phẩm để bù các sự dịch chuyển mặt nạ hàn cụ thể phát hiện được. Như một lựa chọn, cũng có khả năng là các thao tác sau đó trong quá trình xử lý phần tử mang đã được phủ mặt nạ hàn với các linh kiện điện tử theo bước E), phần tử mang mới và/hoặc các móc quy chiếu phụ thuộc vào mặt nạ hàn được phát hiện.

Để nâng cao chất lượng phát hiện độ dịch chuyển mặt nạ hàn trong khi phát hiện ít nhất một móc quy chiếu phụ thuộc vào mặt nạ hàn phần tử mang đã được phủ mặt nạ hàn có thể được chiếu sáng bằng nguồn sáng đồng trục. Trong trường hợp này, “đồng trục” được hiểu là song song với đường thẳng phát hiện. Với việc chiếu sáng đồng trục lên mặt nạ hàn (phụ thuộc vào các đặc điểm của mặt nạ hàn) như thế, khả năng phát hiện tăng lên.

Sáng chế cũng đề xuất linh kiện điện tử được sản xuất với phương pháp theo sáng chế và như được làm rõ ở trên.

Mô tả vắn tắt các hình vẽ

Sáng chế sẽ trở nên rõ ràng hơn dựa trên các phương án ví dụ và không giới hạn được minh họa trong các hình vẽ dưới đây.

Fig.1A và Fig.1B là các hình vẽ phối cảnh thể hiện các phần tử mang với các linh kiện điện tử trước và sau khi phủ mặt nạ hàn lên trên phần tử mang;

Fig.2A và Fig.2B là các hình chiếu bằng thể hiện chi tiết móc quy chiếu liên quan đến phần tử mang và móc quy chiếu phụ thuộc vào mặt nạ hàn;

Các hình vẽ từ Fig.3A đến Fig.3C là các hình chiếu cạnh thể hiện phần tử mang với các linh kiện điện tử, một là trước khi mặt nạ hàn được phủ lên trên phần tử mang, và hai là sau khi mặt nạ hàn đã được phủ cũng như các bi hàn được gắn vào;

Fig.4 là hình chiếu bằng thể hiện mặt nạ hàn được phủ lên trên phần tử mang với các linh kiện điện tử; và

Các hình vẽ từ Fig.5A đến Fig.5C thể hiện các vị trí tương hỗ khác nhau giữa linh kiện điện tử và bảng mạch in sau khi sự bóc tách như trước khi xử lý tiếp.

Mô tả chi tiết sáng chế

Fig.1A là hình vẽ phối cảnh thể hiện phần tử mang 1 được cung cấp từ khuôn 2 của tấm mạng điện và tiếp xúc (chỉ nhìn thấy tổng thể và được chỉ dẫn bằng vùng có màu xám 3). Trên phần tử mang 1 cũng có các mốc quy chiếu liên quan đến phần tử mang 4 thường được đánh dấu thêm vào cùng với các tấm mạng điện và tiếp xúc. Trên Fig.1A cũng thể hiện camera quan sát 5 để phát hiện các mốc quy chiếu liên quan đến phần tử mang 4.

Fig.1B là hình phối cảnh thể hiện phần tử mang 1 trên Fig.1A nhưng sau khi mặt nạ hàn 6 được phủ lên trên phần tử mang 1 chỉ khoét các lỗ nhỏ cục bộ để có thể đặt các đầu tiếp xúc như sẽ được làm rõ khi mô tả các hình vẽ từ Fig.3A đến Fig.3C và Fig.4. Trên Fig.1B camera quan sát 7 cũng được thể hiện để phát hiện các mốc quy chiếu phụ thuộc vào mặt nạ hàn như sẽ được làm rõ khi mô tả Fig.2B. Thay vì phát hiện các mốc quy chiếu liên quan đến phần tử mang 4 trước khi phủ mặt nạ hàn 6 lên phần tử mang 1, sáng chế cũng bao gồm việc phát hiện các mốc quy chiếu liên quan đến phần tử mang 4 sau khi phủ mặt nạ hàn 6 lên phần tử mang 1. Trên thực tế, điều này thậm chí còn thường xuyên hơn so với việc phát hiện các mốc quy chiếu liên quan đến phần tử mang 4 trước khi phủ mặt nạ hàn 6 lên trên phần tử mang 1.

Fig.2A là hình chiếu bằng thể hiện mốc quy chiếu liên quan đến phần tử mang 10 khi phát hiện thông tin có được từ vị trí của phần tử mang 11 mà trên đó mốc quy chiếu liên quan đến phần tử mang 10 được đặt. Fig.2B là hình chiếu bằng thể hiện vật quy chiếu 12 được đặt trên phần tử mang 13 nhưng được phủ một phần bởi mặt nạ hàn 14. Trong mặt nạ hàn 14 lỗ 15 là phần trống bên trái. Khi phát hiện vật quy chiếu 12 kết hợp với phát hiện vị trí của lỗ 15 liên quan đến vật quy chiếu 12, thu được mốc quy chiếu phụ thuộc vào mặt nạ hàn, tuy nhiên như đã được giải thích trên Fig.1A và Fig.1B, cũng có thể phát hiện mốc quy chiếu liên quan đến phần tử mang 10 sau khi phần tử mang 13 được phủ một phần bởi mặt nạ hàn 14, theo sáng chế.

Fig.3A là hình chiếu cạnh thể hiện phần tử mang 20 với tấm tiếp xúc 21. Trên Fig.3B, mặt nạ hàn 22 được đặt trên phần tử mang 20 và bi (hàn) 23 sau đó được đặt lên trên tấm tiếp xúc 21. Tình huống tương tự được thể hiện trên Fig.3C với mặt nạ hàn 24 được đặt trên cùng một phần tử mang 20 và ở đây cũng có bi (hàn) 25 sau đó được đặt lên trên tấm tiếp xúc 21. Mặt nạ hàn 22 trên Fig.3B được đặt lệch sang trái nhiều hơn so với mặt nạ hàn 24 trên Fig.3C. Phụ thuộc vào phép đo cụ thể, vị trí của các mặt nạ hàn 22, 24 cũng có thể ảnh hưởng đến vị trí của các viên bi hàn 23, 25. Bi hàn 23 trên Fig.3B được đặt lệch sang trái nhiều hơn so với bi hàn 25 được thể hiện trên Fig.3C do các lỗ trên các mặt nạ hàn 22, 24 là để chúng chỉ ra vị trí của các bi hàn. Các hình vẽ Fig.3B và Fig.3C cho thấy vị trí tương đối của các mặt nạ hàn 22 và 24 cung cấp thông tin về việc định vị cả các bi hàn 23, 25.

Fig.4 là hình chiếu bằng thể hiện mặt nạ hàn 30 được phủ lên phần tử mang 31 với các linh kiện điện tử. Mặt nạ hàn 30 được cung cấp với mạng lưới các lỗ 32 hờ để nhận bi hàn (không được thể hiện ở đây) đúng vị trí. Việc định vị theo trục X/Y trên mặt nạ hàn 30 (dịch chuyển trong hai chiều) do đó có thể liên quan đến định vị các bi hàn vẫn được đặt đúng vị trí trong tình huống như được thể hiện trên Fig.4.

Các hình vẽ từ Fig.5A đến Fig.5C thể hiện các vị trí tương hỗ khác nhau giữa linh kiện điện tử và bảng mạch in, trước khi xử lý tiếp theo. Fig.5A thể hiện vị trí tối ưu theo lý thuyết của linh kiện điện tử 40 với các bi hàn 41, được định vị chính xác với tấm tiếp xúc 42.

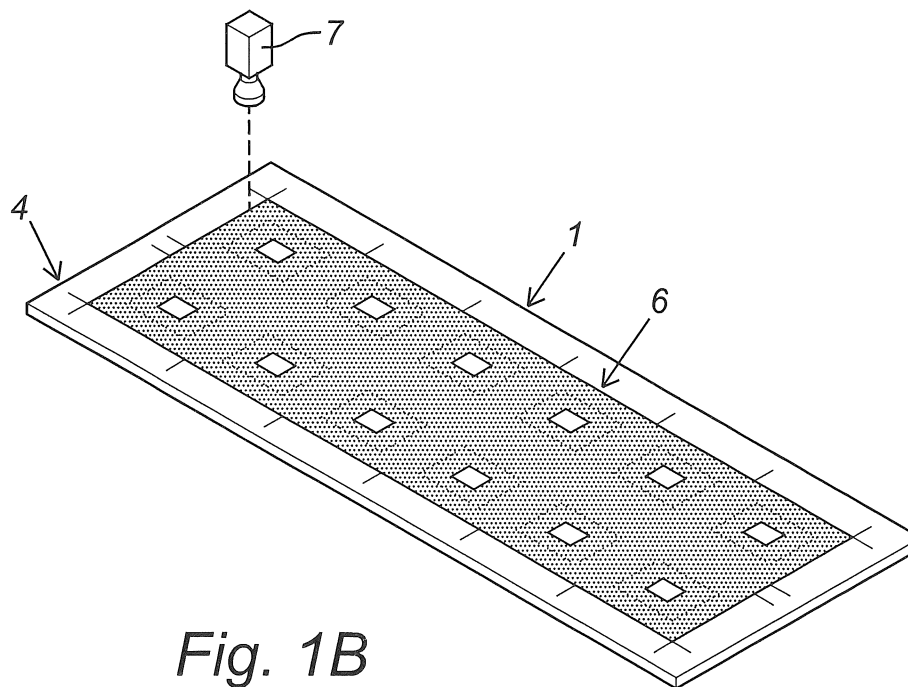
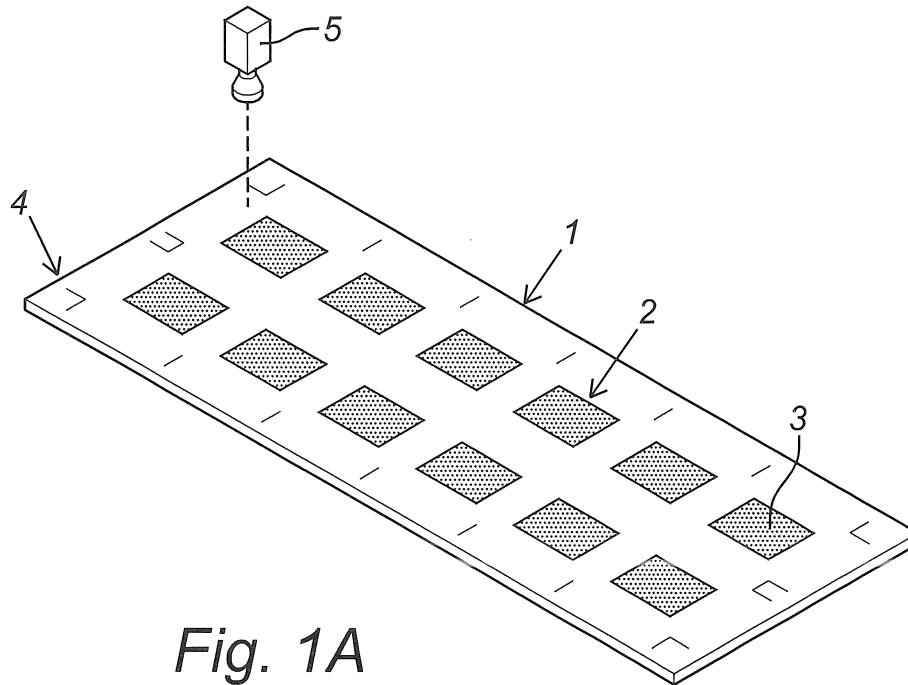
Fig.5B thể hiện tình huống thực tế, trong đó có độ lệch 43 giữa tâm của bi hàn 41' và tấm tiếp xúc 42. Độ lệch 43 cũng xuất hiện giữa bi hàn 41' và tấm tiếp xúc 45 của bảng mạch in 44, như đã được phác thảo với linh kiện điện tử mà không áp dụng sự hiệu chỉnh dự đoán theo sáng chế.

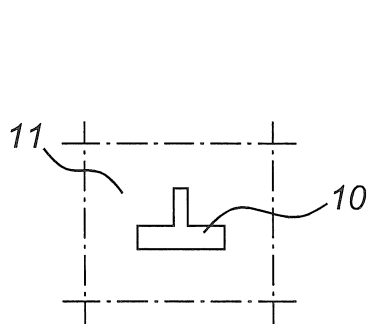
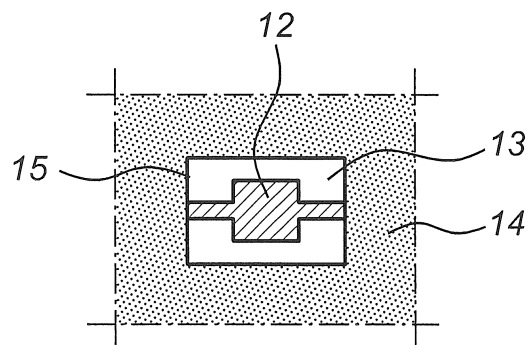
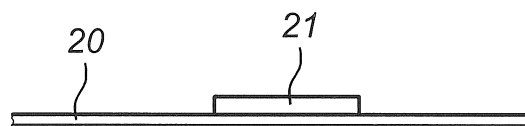
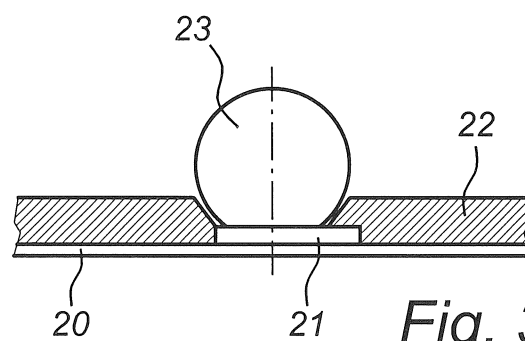
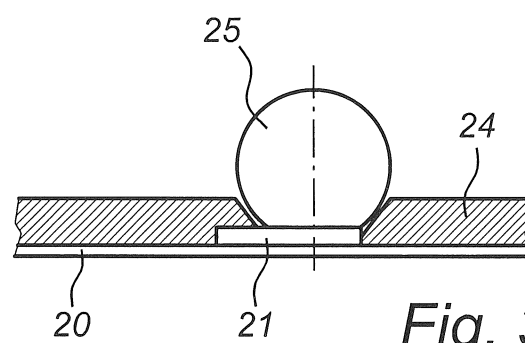
Fig.5C thể hiện bi hàn 41' và tấm tiếp xúc 45 của bảng mạch in được sắp xếp chính xác, với sự hiệu chỉnh dự đoán theo sáng chế.

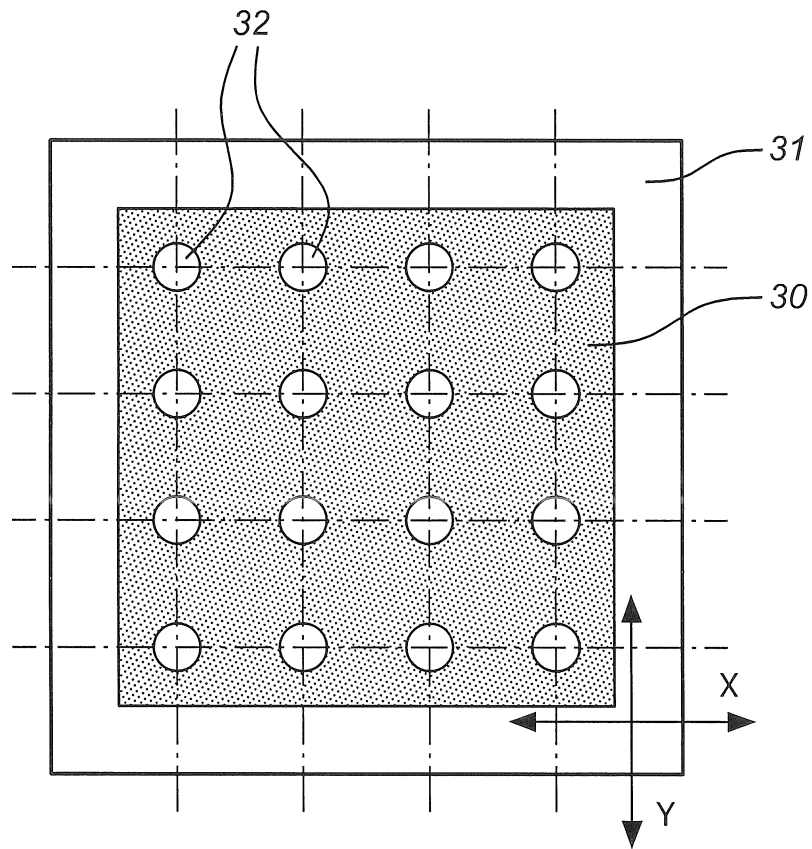
YÊU CẦU BẢO HỘ

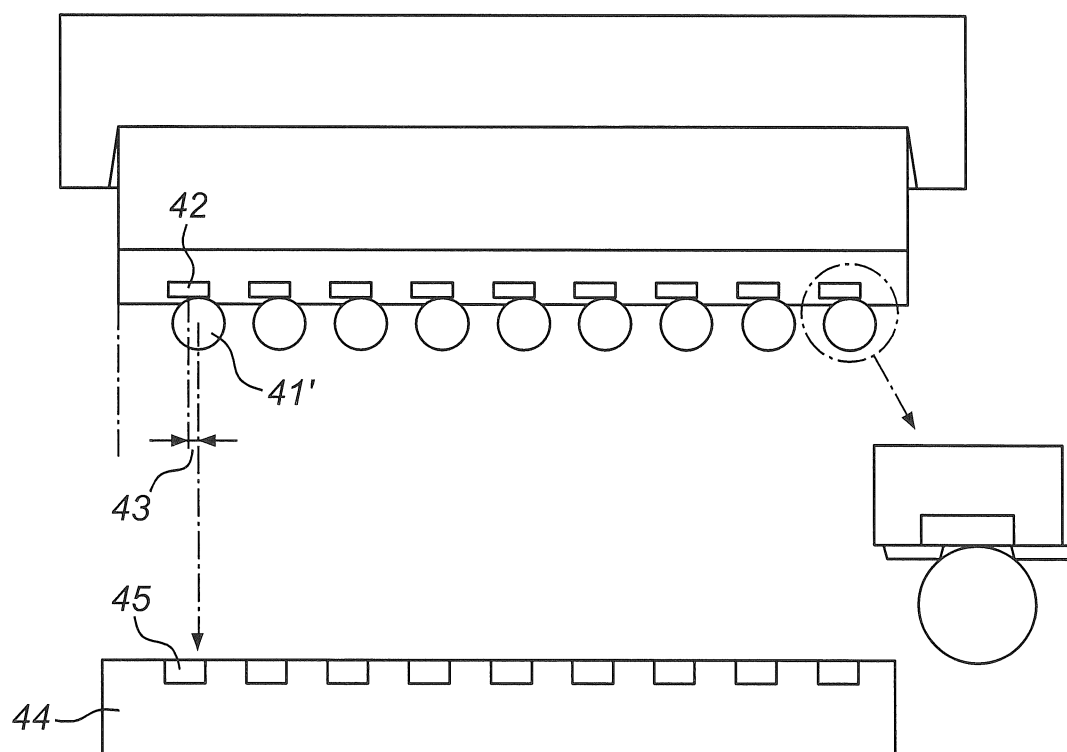
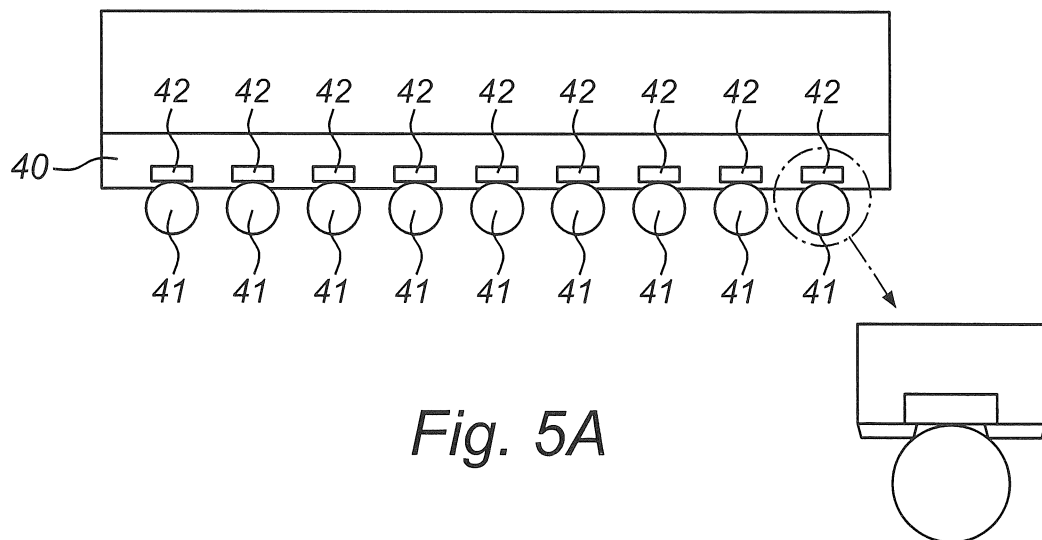
1. Phương pháp xử lý phần tử mang đã được phủ mặt nạ hàn với các linh kiện điện tử, phương pháp này bao gồm các bước:
 - A) phát hiện ít nhất một mốc quy chiếu liên quan đến phần tử mang;
 - B) xử lý ít nhất một mốc quy chiếu liên quan đến phần tử mang phát hiện được thành vị trí của phần tử mang;
 - C) phát hiện ít nhất một mốc quy chiếu phụ thuộc vào mặt nạ hàn;
 - D) xử lý ít nhất một mốc quy chiếu phụ thuộc vào mặt nạ hàn phát hiện được thành vị trí của mặt nạ hàn trên phần tử mang, nhờ đó phát hiện được sự không chính xác trong việc xác định vị trí của mặt nạ hàn trên phần tử mang; trong đó phương pháp còn bao gồm bước:
 - E) xử lý phần tử mang đã được phủ mặt nạ hàn với các linh kiện điện tử phụ thuộc trên ít nhất một vị trí của mặt nạ hàn trên phần tử mang, nhờ đó bù đắp được sự không chính xác trong việc xác định vị trí của mặt nạ hàn trên phần tử mang; và trong đó việc xử lý phần tử mang đã được phủ mặt nạ hàn với các linh kiện điện tử theo bước E) bao gồm tách gỡ các linh kiện điện tử đã được phủ mặt nạ hàn.
2. Phương pháp theo điểm 1, trong đó việc tách gỡ các linh kiện điện tử đã được phủ mặt nạ hàn bao gồm cura phần tử mang đã được phủ mặt nạ hàn với các linh kiện điện tử.
3. Phương pháp theo điểm 1, trong đó các bước xử lý A) và C) được kết hợp thành một bước phát hiện duy nhất.
4. Phương pháp theo điểm 1, trong đó mặt nạ hàn được phủ lên phần tử mang trước khi các bước xử lý từ A) đến E) diễn ra.
5. Phương pháp theo điểm 1, trong đó phần mạch chức năng được phát hiện là mốc quy chiếu liên quan đến phần tử mang.
6. Phương pháp theo điểm 1, trong đó phương pháp cũng bao gồm bước gắn vật tiếp xúc vào phần tử mang đã được phủ mặt nạ hàn.

7. Phương pháp theo điểm 1, trong đó việc xử lý phần tử mang đã được phủ mặt nạ hàn với các linh kiện điện tử theo bước E) liên quan đến ít nhất là sự cô lập điện tử một phần của các linh kiện điện tử.
8. Phương pháp theo điểm 1, trong đó việc xử lý phần tử mang đã được phủ mặt nạ hàn với các linh kiện điện tử theo bước E) được dẫn hướng phụ thuộc vào vị trí xử lý của mặt nạ hàn trên phần tử mang theo bước D).
9. Phương pháp theo điểm 1, trong đó, trong các thao tác tiếp theo khi xử lý phần tử mang đã được phủ mặt nạ hàn với các linh kiện điện tử theo bước E), phần tử mang mới và/hoặc các móc quy chiếu phụ thuộc vào mặt nạ hàn được phát hiện.
10. Phương pháp theo điểm 1, trong đó, trong quá trình phát hiện, ít nhất một móc quy chiếu phụ thuộc vào mặt nạ hàn phần tử mang đã được phủ mặt nạ hàn được chiếu sáng với nguồn sáng đồng trục.
11. Phương pháp theo điểm 1, trong đó phương pháp này còn bao gồm bước F) tách phần tử mang mới và/hoặc các móc quy chiếu phụ thuộc vào mặt nạ hàn trong các thao tác tiếp theo của quy trình xử lý phần tử mang đã được phủ mặt nạ hàn với các linh kiện điện tử.



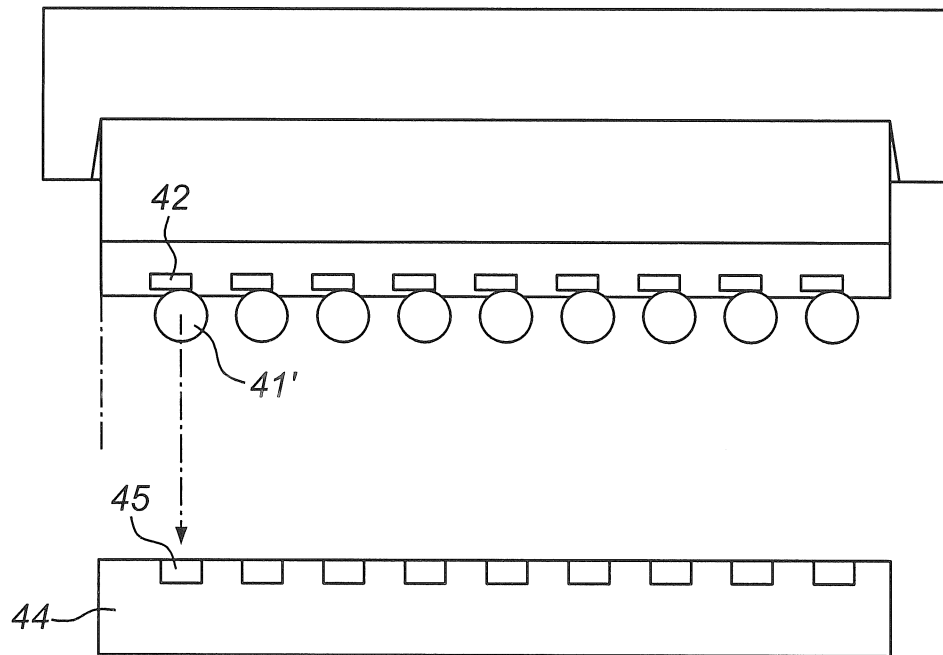
*Fig. 2A**Fig. 2B**Fig. 3A**Fig. 3B**Fig. 3C*

*Fig. 4*



Các giải pháp kỹ thuật trước đây

Fig. 5B

*Fig. 5C*