



(12) BẢN MÔ TẢ SÁNG CHẾ THUỘC BẰNG ĐỘC QUYỀN SÁNG CHẾ

(19) Cộng hòa xã hội chủ nghĩa Việt Nam (VN)
CỤC SỞ HỮU TRÍ TUỆ

(11) 
1-0022473

(51)⁷ H05K 3/32, 3/34

(13) B

(21) 1-2013-01307

(22) 14.10.2010

(86) PCT/FI2010/050797 14.10.2010

(87) WO2012/049352 19.04.2012

(45) 25.12.2019 381

(43) 26.08.2013 305

(73) STORA ENSO OYJ (FI)

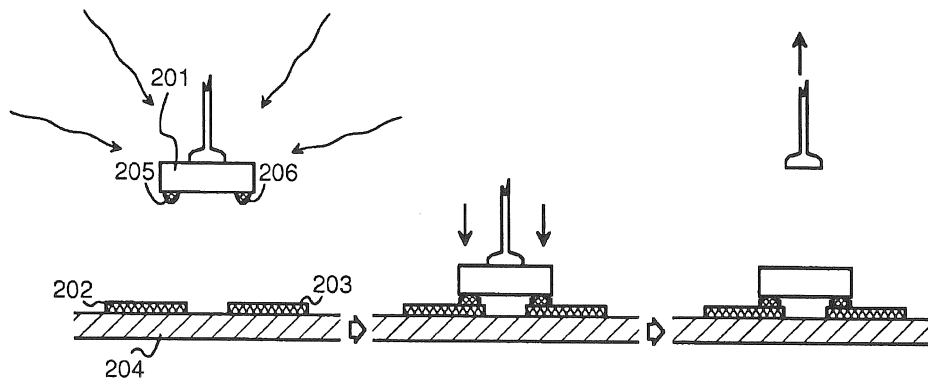
PI 309, FI-00101 Helsinki, Finland

(72) MAIJALA, Juha (FI), SIRVIO, Petri (FI)

(74) Công ty Luật TNHH T&G (TGVN)

(54) THIẾT BỊ ĐỂ GẮN CHIP VÀO BỀ MẶT DẪN ĐƯỢC IN

(57) Sáng chế đề cập đến phương pháp và thiết bị gắn chip (201) với bề mặt dẫn được in. Chip được làm nóng trước đến nhiệt độ thứ nhất, là nhiệt độ thấp hơn nhiệt độ chip có thể chịu được mà không bị phá hủy bởi nhiệt. Chip đã làm nóng được ép vào bề mặt dẫn được in bằng lực ép thứ nhất. Sự kết hợp giữa nhiệt độ thứ nhất đã nêu và lực ép thứ nhất đã nêu là đủ để làm nóng chảy ít nhất một phần vật liệu của ít nhất một trong: bề mặt dẫn được in, điểm tiếp xúc trên chip (205, 206).



Lĩnh vực kỹ thuật được đề cập

Sáng chế đề cập đến phương pháp và thiết bị gắn chi tiết mạch tích hợp, còn được biết đến là chip, vào bề mặt gồm có các mẫu dẫn. Đặc biệt, sáng chế đề cập đến trường hợp trong đó các mẫu dẫn đã nêu được tạo ra bằng cách in.

Tình trạng kỹ thuật của sáng chế

Các điện tử được in xuất hiện để đảm bảo cho phép tích hợp một cách hiệu quả về mặt chi phí chức năng điện tử cho một lượng lớn các sản phẩm tiêu dùng. Cần lưu ý ở đây rằng ngay cả khi một bảng mạch nền epoxy hoặc polyeste truyền thống thường được đề cập đến là bảng mạch được in (PCB) (PCB – viết tắt của printed circuit board), nó không đáp ứng định nghĩa thực tế của các điện tử được in. Trong PCB, sử dụng in (màn lụa) được giới hạn trong sản xuất các mẫu mực chịu khắc trước khi khắc đồng không mong muốn, cũng như để sản xuất các dấu có thể nhìn thấy trên bề mặt của bảng hoàn thiện khác. Các điện tử được in đúng có nghĩa là dẫn, bán dẫn và các mẫu có thể khác tạo nên các chi tiết chức năng thực tế của mạch điện được tạo ra trên nền trong quá trình in, nghĩa là được in trên nền.

Tại thời điểm viết bản mô tả này, các kích thước của các điện tử được in thông thường là nhìn thấy được bằng mắt thường, ít nhất so với các chiều rộng đường thẳng cỡ micro hoặc nanomet và các cấu trúc khác được thấy trong các mạch tích hợp. Điều này có nghĩa là việc cung cấp các chức năng phức tạp với các điện tử được in yêu cầu sử dụng một diện tích bề mặt tương đối lớn và/hoặc làm tăng các điện tử được in thực tế với các chi tiết mạch tích hợp hoặc các chip. Ngoài ra, tên “chip bán dẫn” có thể được sử dụng, nhưng lưu ý rằng chân chip thường không được làm bằng vật liệu bán dẫn: cũng như ví dụ các chip nền thủy tinh, ngọc bích và thép đã được biết đến, cũng như các chip được in với các polyme bán dẫn trên nền polyme phân cách. Nếu các chip được sử dụng, có phát sinh một nhu cầu tự nhiên để gắn và nối chip với các điện tử được in. Trong bản mô tả này thuật ngữ để gắn và từ phát sinh của nó có nghĩa là gắn một cách vật lý, nghĩa là giữ không cho lỏng lẻo, trong khi thuật ngữ để nối và từ phát sinh của nó có nghĩa là tạo ra sự kết nối dẫn điện. Lưu ý rằng, mặc dù các thuật ngữ này là không loại trừ lẫn nhau, nhưng

phương pháp đủ chắc chắn như, ví dụ, hàn có thể được sử dụng để gắn và nối đồng thời.

Fig.1 minh họa phương pháp đã biết để gắn và nối chip 101 với các điện tử được in, các vùng dẫn 102 và 103 của chúng được thể hiện mà đã được in trên nền 104. Ví dụ, chúng ta có thể cho rằng nền 104 là giấy hoặc bìa cactông, và các vùng dẫn 102 và 103 là các mảnh lá kim loại (hoặc thông thường hơn: các vùng được phủ bằng một hợp chất cơ bản là kim loại). Trên bề mặt của chip 101 là các bướu hàn 105 và 106, và các miếng đắp chất phụ gia hàn tương ứng 107 và 108 được trải ra trên các vùng dẫn 102 và 103. Chất phụ gia hàn cũng được trải ra trên các bướu hàn 105 và 106, hoặc được cung cấp trong vật liệu của các bướu hàn. Giọt keo hồ 109 được phết cho bề mặt đó của chip 101 mà chip này đối diện với nền 104. Keo hồ giúp giữ chip bất động ở vị trí mong muốn trong khoảng thời gian khi một lượng nhiệt đủ được sử dụng để làm nóng chảy ít nhất một phần các bướu hàn. Chất trợ dung giúp điều khiển sự chảy của chất hàn bị làm nóng chảy. Sau khi làm nguội, chip vẫn được gắn với nền, với các sự kết nối điện được thiết lập ở các vị trí ở đó chất hàn nóng chảy tạo ra mối liên kết với các phần thích hợp của các vùng dẫn.

Bất lợi của phương pháp theo kỹ thuật trước đây được minh họa trong Fig.1 đó là sự tương đối chậm. Không hiếm thấy rằng cần từ 10 đến 15 giây để gắn và nối một chip. Điều này có thể chứng minh là quá chậm ví dụ để sản xuất quy mô lớn các bao gói tiêu dùng được làm bằng bìa cactông để dự trữ thực phẩm.

Bản chất kỹ thuật của sáng chế

Đặc điểm thuận lợi của các phương án của sáng chế là cung cấp phương pháp và thiết bị để gắn và nối chip với bề mặt dẫn được in một cách nhanh chóng, trơn tru và chắc chắn.

Các mục đích của sáng chế đạt được bằng cách sử dụng vật liệu có các đặc tính nóng chảy đặc biệt để tạo ra ít nhất một phần của bề mặt dẫn được in, và bằng cách mang một lượng nhiệt cần thiết cho pha gắn cùng với chip.

Theo một khía cạnh của sáng chế, có thể sản xuất ít nhất một phần của bề mặt dẫn được in, mà chip được gắn với bề mặt dẫn được in này, bề mặt dẫn được in làm

bằng vật liệu có điểm nóng chảy ở nhiệt độ thấp hơn so với nhiệt độ chip có thể chịu đựng mà không bị phá hủy. Do đó không cần thiết tác dụng nhiệt khác cho quy trình gắn và nối so với nhiệt mà chip đã được làm nóng mang đến với nó. Nóng chảy có thể diễn ra ở bề mặt dẫn được in, ở bấu hàn hoặc vùng tiếp xúc khác của chip, hoặc cả hai. Nóng chảy có thể được trợ giúp bằng cách ép chip vào bề mặt dẫn được in bằng một lực thích hợp.

Nhóm các phương án cụ thể của sáng chế gồm có sử dụng chip nền thép hoặc kim loại khác, chip có thể chịu được sức căng lớn tương đối. Do đó, một lực lớn tương đối có thể được sử dụng để ép chip vào bề mặt dẫn được in, do đó kết hợp nhiệt độ và lực ép, lực ép có vai trò đáng kể trong việc làm nóng chảy ở các vị trí mong muốn.

Nhóm các phương án khác của sáng chế gồm có sử dụng chip ở đó chân chỉ được làm bằng silicon hoặc chất kết tinh khác. Các chất kết tinh kiểu này vỡ tương đối dễ dàng do sức căng, sức căng nghĩa là chỉ một lực tương đối nhẹ có thể được sử dụng để ép chip vào bề mặt dẫn được in. Xem xét sự kết hợp của nhiệt độ và lực ép, trong nhóm các phương án này, nóng chảy cơ bản được gây ra bởi nhiệt độ và lực ép.

Một nhóm các phương án của sáng chế gồm có sử dụng lớp keo hồ dẫn không đẳng hướng trên bề mặt dẫn được in. Keo hồ dẫn không đẳng hướng ban đầu không dẫn điện đến bất cứ mức đáng kể nào. Tác dụng nhiệt cục bộ sẽ làm cho các hạt dẫn trong keo hồ nóng chảy và tạo thành đường dẫn qua keo hồ ở vị trí cụ thể.

Các đặc tính mới được xem xét là đặc tính của sáng chế được nêu cụ thể trong các điểm yêu cầu bảo hộ đính kèm. Tuy nhiên, bản thân sáng chế, cả về cấu trúc của nó và phương pháp hoạt động của nó, cùng với các mục đích và các thuận lợi thêm nữa của nó, sẽ được hiểu tốt nhất từ sự mô tả các phương án cụ thể sau đây khi đọc kết hợp với các hình vẽ kèm theo.

Mô tả vắn tắt các hình vẽ

Fig.1 minh họa phương pháp của kỹ thuật trước đây,

Fig.2 minh họa việc gắn và nối chip theo một phương án của sáng chế,

Fig.3 minh họa chi tiết đề cập đến sự nóng chảy vật liệu của bề mặt dẫn được in,

Fig.4 minh họa chi tiết đề cập đến sự nóng chảy vật liệu của điểm tiếp xúc,

Fig.5 minh họa chi tiết đề cập đến sự sử dụng keo hồ dẫn không đẳng hướng,

Fig.6 minh họa thiết bị theo một phương án của sáng chế,

Fig.7 minh họa thiết bị theo một phương án khác của sáng chế,

Fig.8 minh họa phần in,

Fig.9 minh họa phương pháp theo một phương án của sáng chế,

Fig.10 minh họa thiết bị theo một phương án của sáng chế,

Fig.11 minh họa chi tiết của thiết bị của Fig.10,

Fig.12 minh họa chi tiết khác của thiết bị của Fig.10, và

Fig.13 minh họa thiết bị theo một phương án của sáng chế.

Mô tả chi tiết sáng chế

Các phương án minh họa của sáng chế hiện diện trong đơn sáng chế hiện tại không được hiểu là các giới hạn đối với khả năng áp dụng của các điểm yêu cầu bảo hộ kèm theo. Động từ "gồm có" được sử dụng trong đơn là một sự giới hạn mở không làm loại trừ sự tồn tại của các đặc điểm không được nêu ra. Các đặc điểm được nêu ra trong các điểm yêu cầu bảo hộ phụ thuộc có thể kết hợp tự do với nhau trừ khi được chỉ ra theo cách khác.

Một ứng dụng quan trọng của các điện tử được in là cung cấp các bề mặt dẫn trên các nền nhạy nhiệt như giấy và bìa cátông, mà cũng có thể bao gồm polyme và các lớp khác. Các phương pháp như các phương pháp được bộc lộ trong đơn quốc tế số PCT/FI2008/050256, có số công bố là WO2009/135985, cho phép tạo ra các bề mặt dẫn bằng các hợp chất kim loại là - hoặc tương tự với - cái gọi là các chất hàn nhiệt độ thấp. Một danh sách ví dụ không giới hạn của các hợp chất kim loại này bao gồm (các tỷ lệ được chỉ ra là tỷ lệ phần trăm trọng lượng):

- thiếc / bạc (3,43%) / đồng (0,83%)

- thiếc / bạc (2-2,5%) / đồng (0,8%) / antimon (0,5-0,6%)

- thiếc / bạc (3,5%) / bitmut (3,0%)
- thiếc / zink (10%)
- thiếc / bitmut (58%)
- thiếc / indi (52%)
- bitmut (53-76%) / thiếc (22-35%) / indi (2-12%).

Điều quan trọng cần lưu ý rằng các hợp chất kim loại này có điểm nóng chảy ở nhiệt độ thấp hơn so với nhiệt độ chip có thể chịu đựng. Ở áp suất phòng, bốn ví dụ được liệt kê đầu nóng chảy trong khoảng nhiệt độ từ 180 đến 220 độ C, trong khi ba ví dụ được đề cập cuối có thể nóng chảy ở các nhiệt độ thấp hơn đáng kể, thậm chí dưới 100 độ C (có thể có điểm nóng chảy ở 75 độ C). Đồng thời, sự nóng chảy của hợp chất kim loại có thể phụ thuộc vào áp suất. Nói chung áp suất tăng lên có thể hỗ trợ hiện tượng liên quan đến nóng chảy và sự gắn các chi tiết với nhau. Chip có thể được làm nóng đến nhiệt độ thứ nhất, và các chip đã được làm nóng có thể được ép vào bề mặt dẫn được in bằng lực ép thứ nhất, do đó, sự kết hợp của nhiệt độ thứ nhất và lực ép thứ nhất là đủ để làm nóng chảy ít nhất một phần vật liệu của bề mặt dẫn được in, hoặc điểm tiếp xúc trên chip, hoặc cả hai. Sự cục bộ hóa nóng chảy hoặc hiện tượng khác liên quan đến nóng chảy và gắn các chi tiết với nhau, và động thái của vật liệu nóng chảy và/hoặc vật liệu gần như nóng chảy có thể còn được kiểm soát nhờ dùng chất trợ dung được kiểm soát.

Fig.2 minh họa ví dụ, trong đó nền 204 gồm có một hoặc nhiều bề mặt dẫn được in, bề mặt phía trên của nó với các mẫu 202 và 203 được thể hiện trong Fig.2. Để gắn và nối chip 201 với bề mặt dẫn được in, chip 201 được làm nóng đến nhiệt độ thứ nhất như được chỉ ra trên bên trái trong Fig.2. Chip có thể hoạt động sau khi nối, dẫn đến một kết quả tự nhiên rằng nhiệt độ thứ nhất đã nêu phải là thấp hơn so với nhiệt độ chip có thể chịu được mà không bị phá hủy bởi nhiệt. Chip đã được làm nóng được ép vào bề mặt dẫn được in bằng lực ép thứ nhất, như minh họa trong phần giữa của Fig.2. Sự kết hợp của nhiệt độ thứ nhất và lực ép thứ nhất là đủ để làm nóng chảy ít nhất một phần vật liệu của các mẫu 202 và 203 của bề mặt dẫn được in, hoặc các điểm tiếp xúc 205 và 206 trên chip, hoặc cả hai. Ngoài sự nóng chảy, còn có thể xảy ra hiện tượng khác liên quan đến sự nóng chảy và sự gắn. Do

đó, chip được gắn và được nối với bề mặt dẫn được in, như được minh họa trên bên phải trong Fig.2.

Ví dụ thứ nhất, chúng ta có thể xem xét trường hợp trong đó chip 201 gồm có chân kim loại. Tại thời điểm viết bản mô tả, Kovio Inc., 233 S. Hillview Dr., Milpitas, California, USA, cung cấp các chip ở đó các chi tiết bán dẫn được làm bằng silic được in nằm trên chân thép không gỉ. Các chip chân kim loại từ các nhà sản xuất khác cũng có thể sử dụng, và các kim loại khác với thép không gỉ có thể được sử dụng làm chân. Chip chân kim loại có thể chịu được các nhiệt độ lên đến 400 độ C, và chân kim loại cũng có độ bền cơ học tuyệt vời, nghĩa là nó có thể chịu được sức căng tương đối cao. Đặc tính được đề cập cuối cùng cho phép ép chip chân kim loại đã được làm nóng vào bề mặt dẫn được in bằng một lực ép tạo ra áp suất nằm trong khoảng từ 1 đến 10 MPa (megapascal), được tính toán bằng cách chia lực ép cho diện tích bề mặt của chip. Mặc dù các chip chân kim loại cho phép sử dụng lực ép tương đối lớn, chúng không cần thiết yêu cầu lực tương đối lớn nếu quy trình được tạo ra theo cách khác để một lực nhỏ hơn là đủ. Áp suất được sử dụng cho các chip chân kim loại có thể là 0,1MPa hoặc thậm chí là nhỏ hơn.

Áp suất bề mặt được trải qua bởi bề mặt dẫn được in là cao nhất ở hầu hết các vùng dạng điểm mà ở đó các điểm tiếp xúc 205 và 206 lần lượt va chạm vào các mẫu 202 và 203. Áp suất cục bộ cao này, cùng với nhiệt được dẫn cho cùng các vùng từ thân của chip 201, gây ra hiện tượng cục bộ hóa liên quan đến nóng chảy và gắn tạo ra mối nối kiểu hàn ở mỗi điểm tiếp xúc.

Bản chất dạng điểm của áp dụng áp suất bề mặt và dẫn nhiệt tại các điểm tiếp xúc đảm bảo rằng hầu hết các mẫu 202 và 203 giữ không bị nóng chảy, nói cách khác nghĩa là cấu trúc liên kết cục bộ của vùng tiếp xúc vẫn được tổ chức tốt và không trở nên hỗn độn. Điều này là thuận lợi, bởi vì sự nóng chảy mức độ lớn của vật liệu các mẫu 202 và 203 bị kiểm soát khó khăn do đó có thể dễ dàng tạo ra các sự ngắn mạch giữa các bộ phận của mạch điện thu được mà các bộ phận này phải giữ được cách ly với nhau. Đặc biệt nếu bề mặt dẫn được in không chính xác nằm ngang tại thời điểm gắn và nối chip, và/hoặc nếu trạng thái chuyển động của hệ thống cơ học thay đổi làm các lực tăng lên, sự nóng chảy quy mô lớn hơn của các mẫu 202 và 203 cũng có thể làm cho các phần đáng kể của vật liệu dẫn nóng chảy chảy ra khỏi vị trí mong muốn trên bề mặt của nền 204.

Thêm nữa, hiện tượng dạng điểm liên quan đến sự nóng chảy và gắn ở các điểm tiếp xúc nghĩa là chỉ một lượng nhiệt tương đối nhỏ cần được dẫn và/hoặc được phát ra khỏi vùng nóng chảy trước khi vật liệu nóng chảy hóa rắn trở lại. Điều này nói cách khác nghĩa là mối nối hàn thu được không chỉ kết nối mà còn gắn chip tại chỗ tương đối nhanh. Tốc độ mà tại đó sự hóa rắn diễn ra có thể bị ảnh hưởng bởi điều khiển chủ động nhiệt độ xung quanh ở vị trí ép chip đã được làm nóng vào bề mặt dẫn được in. Ví dụ, có thể là một vật đỡ được làm mát hay nói cách khác được điều khiển nhiệt độ bên dưới nền 204, nó nhanh chóng hấp thụ nhiệt bằng cách dẫn qua các mẫu 202 và 203 và nền 204. Vật đỡ này có thể, ví dụ dưới dạng vật đỡ dạng trục hoặc phẳng. Ví dụ khác về cách thức điều khiển tích cực nhiệt độ xung quanh là để truyền khí được làm lạnh đến vùng xung quanh hoặc liền kề với vị trí ép chip đã được làm nóng vào bề mặt dẫn được in.

Không cần thiết sử dụng chip chân kim loại. Hoặc, chân của chip 201 có thể được làm bằng thủy tinh hoặc ngọc bích; hoặc silic hoặc các vật liệu kết tinh khác được sử dụng làm chân cho các chi tiết bán dẫn. Tuy nhiên, hầu hết các vật liệu khác với vật liệu chân kim loại có độ bền cơ học thấp, và trong nhiều trường hợp cũng có nhiệt độ tới hạn thấp hơn mà chip có thể chịu được mà không bị phá hủy bởi nhiệt.

Các thông số quy trình (nhiệt độ, lực ép, tốc độ thao tác, v.v) cần được lựa chọn cẩn thận để chúng thích hợp với công nghệ chip được sử dụng. Ví dụ, sử dụng chip chân silic loại đã được biết đến tại lúc viết bản mô tả thường nghĩa là nhiệt độ thứ nhất, mà chip được làm nóng đến nhiệt độ này, không cao hơn đáng kể so với 200 độ C; và lực ép thứ nhất, mà chip được ép vào bề mặt dẫn được in bằng lực ép này, là không lớn hơn đáng kể so với 1 megapascal.

Các Fig.3 và Fig.4 minh họa hai phương pháp cơ bản để tạo ra mối nối hàn giữa chip và mẫu dẫn. Trong Fig.3 chúng ta giả định rằng điểm tiếp xúc 305 được làm bằng vật liệu dẫn có nhiệt độ nóng chảy tương đối cao, như vàng, bạc, đồng, hoặc nhôm. Theo một phương án, nhiệt độ nóng chảy của điểm tiếp xúc 305 có thể là giống như mẫu dẫn, sau đó cả hai được làm nóng chảy ít nhất một phần trong quy trình. Mẫu 302 được làm bằng vật liệu dẫn có nhiệt độ nóng chảy tương đối thấp, ví dụ hợp chất kim loại làm thành hoặc tương tự chất hàn nhiệt độ thấp. Trong trường hợp này về cơ bản nhiệt độ nóng chảy (ít nhất dưới áp suất) của vật liệu mẫu 302 là

thấp hơn so với nhiệt độ cao nhất mà chip 201 (và nền 204) có thể chịu được mà không bị phá hủy bởi nhiệt. Để thực hiện gắn và nối, chip 201 được làm đủ nóng để nhiệt độ của điểm tiếp xúc 305, cùng với lực ép chip 201 vào nền 204, đủ làm nóng chảy cục bộ vật liệu của mẫu 302.

Trong Fig.4 giả định rằng điểm tiếp xúc 405 được làm bằng vật liệu dẫn có nhiệt độ nóng chảy tương đối thấp, như hợp chất kim loại tạo thành hoặc giống với chất hàn nhiệt độ thấp. Theo một phương án, nhiệt độ nóng chảy của điểm tiếp xúc 305 có thể là giống như với mẫu dẫn, và sau đó cả hai được nóng chảy ít nhất một phần trong quy trình. Mẫu 402 được làm bằng vật liệu dẫn có nhiệt độ nóng chảy cao hơn so với điểm tiếp xúc 405, ví dụ vàng, bạc, đồng, nhôm, hoặc một số hợp chất dẫn kim loại hoặc không phải kim loại. Trong trường hợp này thực chất nhiệt độ nóng chảy (ít nhất dưới áp suất) của vật liệu điểm tiếp xúc 405 là thấp hơn so với nhiệt độ cao nhất mà chip 201 có thể chịu được mà không bị phá hủy bởi nhiệt. Nền 204 không cần chịu được nhiệt một cách đặc biệt, bởi vì mẫu 402 nằm giữa nó và chip đã được làm nóng, và bởi vì sự làm nóng chip có thể được giữ khỏi tiến vào nền trong lượng vượt quá bất kỳ bằng cách lựa chọn nhiệt độ, lực, khoảng thời gian, cấu trúc đỡ và/hoặc sự làm lạnh xung quanh một cách thích hợp. Để thực hiện gắn và nối, chip 201 được làm đủ nóng để nhiệt độ của điểm tiếp xúc 405, cùng với lực ép chip 201 vào nền 204, đủ để làm nóng chảy cục bộ vật liệu của điểm tiếp xúc 405.

Các sự lai giữa các phương án của các Fig.3 và Fig.4 là có thể, hoặc là sao cho sự nóng chảy diễn ra ít nhất một phần cả trong điểm tiếp xúc và trong bề mặt dẫn được in mà nó chạm vào, hoặc là sao cho chip có các điểm tiếp xúc được làm bằng các vật liệu khác nhau, và nó được gắn với một lượng các mẫu bằng các vật liệu khác nhau trên các bề mặt dẫn được in, sao cho trong một số cặp điểm tiếp xúc – mẫu sự nóng chảy diễn ra theo trường hợp trước, và trong các cặp khác thì diễn ra theo trường hợp sau.

Lưu ý rằng điểm tiếp xúc của chip không cần thiết được tạo thành bướu hoặc nhô ra đến bất kỳ mức đáng kể nào. Các chip có các điểm tiếp xúc của chúng được tạo thành các miếng lót dẫn trên bề mặt bị oxy hóa hoặc được tạo không dẫn. Mặc dù các điểm tiếp xúc dạng bướu có thể bao gồm các thuận lợi trong việc điều khiển

sự phân bố áp suất tại vùng ở đó sự nóng chảy là diễn ra, đối với mục đích của sáng chế là không quan trọng, cách thức các điểm tiếp xúc của các chip được tạo thành.

Fig.5 minh họa phương án lựa chọn khác, trong đó sự gắn và nối chip với bề mặt dẫn được in được hoàn thành với sự giúp đỡ của keo hồ dẫn không đẳng hướng. Trên nền 204 là bề mặt dẫn được in, nó gồm có mẫu dẫn 501 và lớp 502 là keo hồ dẫn không đẳng hướng. Keo hồ dẫn không đẳng hướng lúc bắt đầu gồm có một lượng lớn các hạt dẫn, thường có kích cỡ đường kính trong khoảng từ 5 đến 50 micromet, mỗi hạt này nằm bên trong lớp cách ly hoặc được sản xuất theo cách khác để chúng không tạo ra các sự kết nối dẫn với nhau. Do đó trước khi áp một lượng nhiệt đủ (thường có nhiệt độ nằm trong khoảng 75 đến 140 độ C) keo hồ dẫn không đẳng hướng trên thực tế là không dẫn chút nào theo ý nghĩa đại thể bất kỳ. Lớp cách ly và/hoặc chất nhót được trộn với các hạt có tính dính để thực hiện chức năng dính.

Khi điểm tiếp xúc đã được làm nóng 205 của chip đến tiếp xúc với lớp 502 của keo hồ dẫn không đẳng hướng, nó hòa tan, đốt cháy, bay hơi, hay nói cách khác là phá hủy lớp phân cách, hoặc tạo ra phản ứng khác làm cho các hạt có tính dẫn lớn, trong số các hạt dẫn trong vùng phụ cận. Các hạt dẫn tạo thành sự kết nối dẫn điện 503 nằm giữa điểm tiếp xúc và mẫu dẫn. Chức năng dính của phần keo hồ dẫn không đẳng hướng mà ở đó các lớp phân cách vẫn nguyên vẹn (hay ở đó một số chất nhót vẫn còn) có thể được sử dụng để trợ giúp việc gắn chip đúng chỗ. Ví dụ, nếu lớp keo hồ điện không đẳng hướng là đủ dày so với khoảng cách mà điểm tiếp xúc nhô ra khỏi bề mặt của chip, chức năng dính có thể được sử dụng làm các phần của chip không liền kề với điểm tiếp xúc. Nhiệt được mang cùng bởi chip có thể là đủ để làm nóng chảy các hạt dẫn đó tạo thành sự kết nối dẫn, làm nó về cơ bản mỗi gắn hàn.

Theo các phương án của sáng chế được mô tả trước khi xem xét đến keo hồ dẫn không đẳng hướng, việc hạn chế sự làm nóng chảy đối với các vùng nhỏ quanh các điểm tiếp xúc là thuận lợi bởi vì nó giúp ngăn sự dính bẩn không mong muốn các phần dẫn khác của mạch. Ngoài ra với keo hồ dẫn không đẳng hướng, là thuận lợi (mà không phải là cơ bản) để hạn chế phản ứng ở đó các hạt tạo thành sự kết nối dẫn lớn đối với chỉ các vùng nhỏ quanh các điểm tiếp xúc, nhưng cho một lý do khác biệt không đáng kể. Ngăn sự dính bẩn của các bộ phận vốn đã dẫn của mạch

không phải là một vấn đề, bởi vì keo hồ dẫn không đẳng hướng là không có tính dẫn lớn trước khi dùng một lượng nhiệt đủ. Tuy nhiên, giữ nó theo cách đó là thuận lợi, cụ thể giữ lớp keo hồ dẫn không đẳng hướng không dẫn ở các vị trí mà ở đó không cần tính dẫn. Ban đầu có thể trải keo hồ dẫn không đẳng hướng thành một lớp trên bề mặt dẫn được in mà lớp này kéo dài liên tục giữa ít nhất hai điểm của mạch mà hai điểm của mạch này không bị làm ngắn mạch trực tiếp với nhau. Lớp keo hồ dẫn không đẳng hướng có thể thậm chí được trải thành lớp liên tục trên toàn bộ bề mặt dẫn được in. Phết các lớp liên tục, hoặc ít nhất ngăn nhu cầu các lớp được tạo mẫu, được thiết kế rất cẩn thận, thường là thuận lợi trong việc in, bởi vì có thể loại bỏ và/hoặc đơn giản hóa các bước tạo mẫu khỏi quy trình sản xuất và do đó làm nó rẻ hơn và đơn giản hơn về mặt kỹ thuật.

Thấy rằng các phương án của sáng chế bao gồm một phạm vi rộng các khả năng thực hiện, ở đó sự biến dạng liên quan đến nhiệt và áp suất có thể diễn ra trong bất kỳ hoặc tất cả mẫu dẫn trên bề mặt, điểm tiếp xúc trên chip, hoặc chất trung gian như keo hồ dẫn không đẳng hướng, cần lưu ý rằng nói đơn giản nóng chảy không thể nói đến toàn bộ độ xác thực. Xuyên suốt bản mô tả này, thậm chí ở các vị trí mà ở đó đối với các lý do chỉ tính đơn giản của thuật ngữ nóng chảy hoặc các từ phát sinh của nó được sử dụng, nghĩa thực là để bao gồm tất cả các hiện tượng mà ở đó sự biến dạng và sự thay đổi có thể về các tính chất dẫn và/hoặc kết dính của các vật liệu đạt được nhờ sự kết hợp của nhiệt và áp suất được sử dụng.

Fig.6 minh họa giản lược thiết bị để gắn chip với bề mặt dẫn được in. Ở đây thiết bị được tạo ra là một bộ phận của quy trình in lớn hơn. Cuộn nền được tháo quấn khỏi trục đầu vào 601, và được cho qua bộ điều khiển sức căng tùy ý 602 vào phần kẹp tại đó cuộn nền đi qua giữa trục in 603 và trục đỡ tương ứng 604. Thiết bị in 605 được cấu hình để tương tác với trục in 603 do đó, trục in 603 tạo ra bề mặt dẫn được in trên cuộn nền, thường bao gồm một lượng các mẫu dẫn. Các công nghệ khác nhau tồn tại để sản xuất bề mặt dẫn được in trên cuộn nền, và chúng nằm ngoài phạm vi của sáng chế, do đó chúng không cần được thảo luận chi tiết hơn ở đây. Các ví dụ về các công nghệ này đã được biết đến ví dụ từ công bố đơn quốc tế số WO2009/135985.

Các chip bán dẫn được sản xuất và được sắp đặt trước trong một mẫu cụ thể trên băng vận chuyển, mẫu này tương ứng với mẫu của bề mặt dẫn được in. Băng

vận chuyển được tháo quần khỏi trục băng vận chuyển 606 ở tốc độ được làm đồng độ với tốc độ truyền cuộn nền. Thiết bị phết chất trợ dung tùy ý 607 có thể được cung cấp để phết chất trợ dung vào các phần được chọn (thường các điểm tiếp xúc được lộ ra) của các chip trên băng vận chuyển. Cũng có thể chất trợ dung được phết vào các điểm tiếp xúc của chip sẵn sàng trước đó trước khi quần băng vận chuyển trên trục băng vận chuyển 606. Theo một số phương án chất trợ dung có thể không cần thiết chút nào, nhưng trong nhiều trường hợp nó là thuận lợi bởi vì nó giúp tập trung vào sự nóng chảy tiếp sau của chất hàn (hoặc các hạt của keo hồ dẫn không đẳng hướng) vào các vị trí mong muốn.

Cuộn nền với bề mặt dẫn được in của nó, và băng vận chuyển với các chip mà nó mang, đều được mang đến phần kẹp ở giữa trục đã được làm nóng 609 và trục đỡ 610. Theo một số phương án, chất trợ dung có thể được phết trên mẫu dẫn đặc biệt là đến các chỗ mà ở đó các điểm tiếp xúc của chip được đặt vào và/hoặc được gắn vào. Bộ điều khiển sức căng tùy chọn 608 được thể hiện để điều khiển sức căng của cuộn nền. Băng vận chuyển đến tiếp xúc với trục đã được làm nóng 609 sớm hơn so với cuộn nền, làm cho các chip trên băng vận chuyển được làm nóng đến nhiệt độ thứ nhất đã định trước, nhiệt độ này là thấp hơn so với nhiệt độ các chip có thể chịu được mà không bị phá hủy bởi nhiệt. Hoặc, có thể có một thiết bị làm nóng riêng biệt dọc theo con đường của băng vận chuyển trước khi nó đến tiếp xúc với cuộn nền. Nền và/hoặc mẫu dẫn có thể được làm nóng sơ bộ trước khi gắn chip. Ví dụ anten được làm nóng sau quy trình in của nó, sau đó nếu anten tiếp đó vẫn được giữ nóng, sự gắn chip đã được làm nóng sơ bộ, tiếp đó sự gắn chip với anten là dễ dàng và nhanh hơn nhiều. Thêm nữa, anten đã được làm nóng sơ bộ làm giảm nhu cầu làm nóng bổ sung.

Theo một phương án bề mặt dẫn được in và/hoặc nền có thể được làm nóng sơ bộ ví dụ đến các nhiệt độ nằm trong khoảng từ 25 đến 200 độ C trước khi gắn chip với mẫu dẫn được in. Tuy nhiên, cần lưu ý rằng theo một phương án chip cũng có thể được gắn mà không cần làm nóng nền và/hoặc mẫu dẫn, và sau đó nhiệt năng cần thiết được truyền bởi, từ hoặc qua chip. Chip ví dụ có thể được làm nóng sơ bộ.

Trong phần kẹp ở giữa trục đã được làm nóng 609 và trục đỡ 610, các chip đã được làm nóng được vận chuyển bởi băng vận chuyển được ép vào bề mặt dẫn được in bằng lực ép thứ nhất. Sự kết hợp giữa nhiệt độ thứ nhất đã nêu và lực ép thứ nhất

đã nêu là đủ để làm nóng chảy ít nhất một phần vật liệu của bề mặt dẫn được in và/hoặc điểm tiếp xúc trên chip. Sự gắn tạm thời các chip với băng vận chuyển là để các chip có thể được tháo khỏi cuộn băng đồng thời khi chúng được gắn với bề mặt dẫn được in. Băng vận chuyển còn lại được thu lại trên trục máy thu 611.

Bề mặt dẫn được in với các chip được gắn vào nó tùy ý được làm nguội bằng dòng khí lạnh từ vòi phun 612, cũng như được bảo vệ không bắt buộc bằng lớp sơn bảo vệ được phun từ một vòi phun khác 613 trước khi quần nền đã có chip trên trục lăn đầu ra 614.

Fig.7 minh họa giản lược thiết bị khác để gắn chip với bề mặt dẫn được in. Ở đây thiết bị một lần nữa được tạo ra thành như một phần của quy trình lớn hơn, quy trình bao gồm in và các hoạt động khác để sản xuất sản phẩm như một bao gói thông minh. Các tấm của vật liệu nền, như bia cactông, được đem vào quy trình trên một khay đầu vào 701. Tiếp đó một tấm đi vào quy trình trên băng tải 702. Máy in 703, như máy in số hoặc thiết bị được biết đến từ WO2009/135985, được sử dụng để tạo thành bề mặt dẫn được in trên tấm nền. Bề mặt dẫn được in có thể gồm có ví dụ các mẫu dẫn được thiết kế để có chức năng giống như các chi tiết của các mạch điện.

Các chip bán dẫn được sản xuất trước đó và được mang trên khay 704 hay nói cách khác các chip bán dẫn được tạo ra sẵn có cho quy trình. Thiết bị để gắn các chip với bề mặt dẫn được in gồm có một hoặc nhiều cánh tay đòn vận hành, cánh tay đòn 705 được thể hiện làm ví dụ. Thiết bị được cấu hình để sử dụng cánh tay đòn vận hành để nhặt chip từ khay và đặt chip ở vị trí đúng trên bề mặt dẫn được in. Theo một phương án của sáng chế, sự kết hợp giữa nhiệt độ của chip và lực ép được sử dụng để ép nó vào bề mặt dẫn được in là đủ để làm nóng chảy ít nhất một phần vật liệu của bề mặt dẫn được in, hoặc điểm tiếp xúc trên chip, hoặc cả hai.

Một vài phương pháp có thể sử dụng để đảm bảo rằng các chip ở nhiệt độ thích hợp, là nhiệt độ thấp hơn so với nhiệt độ chip có thể chịu được mà không bị phá hủy bởi nhiệt nhưng là đủ cao để làm cho một phần của nó nóng chảy. Khay 704, một phần của khay, hoặc vật giữ cho khay (không được thể hiện trong Fig.7), có thể gồm có thiết bị làm nóng được cấu hình để làm nóng ít nhất một số chip trên khay. Thêm nữa hoặc ngoài ra cánh tay đòn vận hành 705 được sử dụng để vận

chuyển chip từ khay đến bề mặt dẫn được in có thể gồm có thiết bị làm nóng được tích hợp được cấu hình để truyền nhiệt đến chip đã được nhặt, hoặc có thể có thiết bị làm nóng hoặc vùng làm nóng riêng biệt mà qua đó cánh tay đòn vận hành được cấu hình để lấy chip trên con đường từ khay đến bề mặt dẫn được in. Vì mỗi chip thường được thao tác riêng biệt (bằng cách nhặt từng chip từ khay), phương án này của sáng chế cho phép kiểm soát nhiệt độ và/hoặc lực ép của mỗi chip rất chính xác. Thậm chí có thể sử dụng thiết bị tương tự để (hoặc trong một chuỗi kín) gắn và nối đồng thời các chip yêu cầu các nhiệt độ khác nhau, các lực ép khác nhau và/hoặc loại thao tác khác nhau.

Việc sử dụng cánh tay đòn vận hành để ép chip vào bề mặt dẫn được in bao gồm ưu điểm bổ sung là thời gian mà trong đó cánh tay đòn vận hành giữ chip tại vị trí trước khi để cho đi có thể được chọn tương đối tự do. Do đó phương án của Fig.7 cho phép sử dụng cánh tay đòn vận hành để giữ chip đúng vị trí cho đến khi các phần được làm nóng chảy của bề mặt dẫn được in và/hoặc điểm tiếp xúc trên chip hóa rắn lần nữa, nó làm giảm đáng kể nguy cơ các lỗi sắp thẳng hàng kiểu dần dần. Làm lạnh cục bộ có thể được sử dụng nếu cần thiết để đẩy nhanh làm lạnh, ví dụ dưới dạng vòi phun khí lạnh được cung cấp cục bộ hoặc thiết bị làm lạnh dẫn được tích hợp trong cánh tay đòn vận hành.

Quy trình có thể bao gồm các bước xử lý bổ sung tùy ý, trong số các bước này, việc trải sơn bảo vệ bằng vòi phun 706 và cắt tấm nền bằng máy cắt 707 được thể hiện trong Fig.7. Các bước xử lý bổ sung có thể khác bao gồm nhưng không bị giới hạn đối với gấp nếp, gắn keo, trộn, và bổ sung các chi tiết điện tử thêm nữa, như thẻ RFID. Các chi tiết gia công hoàn thiện được thu trên khay đầu ra 708.

Theo cả hai phương án của các Fig.6 và Fig.7, được nhận thấy rằng cách thức cụ thể tạo ra các mẫu dẫn là rất thuận lợi. Fig.8 minh họa giản lược phần in, được minh họa giản lược thành 603, 604, và 605 trong Fig.6 và 703 trong Fig.7. Phần thứ nhất 801 được cấu hình để in các mẫu 802 và 803 có chất dính nằm trên bề mặt của nền 804. Có thể có trục vận chuyển chất điện môi 805, và thiết bị nạp điện 806 được cấu hình để giữ bề mặt của trục vận chuyển chất điện môi 805 ở trạng thái được nạp điện. Tầng bột sôi hoặc một số kiểu khác của thiết bị phủ phết hạt 807 được cấu hình để phủ tạm thời bề mặt được tích điện của trục vận chuyển chất điện môi 805 với lớp liên tục của các hạt dẫn. Ở phần 808 của phần in, bề mặt của nền với các

mẫu chất dính được sắp đặt để vào tiếp xúc với lớp liên tục của các hạt dẫn trên bề mặt được tích điện của trục vận chuyển chất điện môi. Các hạt dẫn điện dính vào các mẫu chất dính, do đó tạo thành phần cơ bản cho các mẫu dẫn và nói chung là bề mặt dẫn được in. Các đặc tính thuận lợi của độ dẫn của các mẫu dẫn có thể được nâng cao bằng cách tiếp đó cán lạnh chúng trong phần kẹp 809 của Fig.8, và/hoặc bằng cách làm nóng chúng để làm nóng chảy ít nhất một phần các hạt dẫn.

Fig.9 biểu diễn chung phương pháp theo một phương án của sáng chế. Bước 901 là sản xuất chip bán dẫn; bước 902 tương ứng là sản xuất nền trong một cấu trúc hoàn thiện sẽ tạo thành phần cơ bản mà trên phần cơ bản này sự kết hợp của bề mặt dẫn được in và chip được gắn và được nối với đó sẽ xuất hiện. Các bước 903 và 904 lần lượt tạo ra chip và nền. Ví dụ, việc tạo ra chip ở bước 903 có thể gồm có đặt chip trên khay hoặc băng vận chuyển, và cũng có thể đặt chất trợ dung vào các vị trí được chọn của chip. Tạo ra nền ở bước 904 có thể gồm có làm sạch bề mặt của nền và/hoặc đảm bảo rằng bề mặt của nền là sẵn sàng để nhận các mẫu dẫn được in.

Bước 905 thể hiện sự làm nóng chip đến nhiệt độ thứ nhất là thấp hơn nhiệt độ chip có thể chịu được mà không bị phá hủy bởi nhiệt. Bước 906 tương ứng thể hiện sự tạo thành bề mặt dẫn được in, bước này thường nghĩa là sự tạo thành các mẫu dẫn trên bề mặt của nền trong quy trình in. Tại bước 907, chip đã được làm nóng được ép vào bề mặt dẫn được in bằng lực ép thứ nhất. Sự kết hợp của nhiệt độ thứ nhất đã nêu và lực ép thứ nhất đã nêu là đủ để làm nóng chảy ít nhất một phần vật liệu bề mặt dẫn được in và/hoặc điểm tiếp xúc trên chip. Bước 908 thể hiện sự gia công sau, các ví dụ không giới hạn của gia công sau được xem trong phần mô tả của các Fig.6 và Fig.7.

Fig.10 là hình nhìn từ trên xuống của thiết bị theo một phương án của sáng chế. Nhiệm vụ của thiết bị là để gắn và nối chip bán dẫn với mỗi mảnh điện tử được in đi qua thiết bị. Trong ví dụ này, các miếng điện tử được in là các anten được tạo vòng, nhưng cùng một nguyên lý là có thể áp dụng một cách tự nhiên mà không quan tâm đến bản chất và hình dạng chính xác của các chip bán dẫn và các miếng điện tử được in. Ngoài việc gắn và nối các chip, thiết bị còn xử lý sau các điện tử được in để đảm bảo rằng chúng sẵn sàng cho việc sử dụng ví dụ thành các thẻ RFID.

Các phần chính của thiết bị là phần gắn và nối chip 1001, phần máy quần xẻ rãnh 1002, phần lắng sơn 1003 và bộ phận thử nghiệm 1004. Phần máy quần xẻ rãnh 1002, phần lắng sơn 1003 và bộ phận thử nghiệm 1004 chỉ được minh họa rất giản lược trong Fig.10, bởi vì sự hoạt động và thao tác chi tiết của chúng là ít quan trọng đối với sáng chế. Đủ để giả định rằng phần máy quần xẻ rãnh 1002 được cấu hình để cắt nền mang chi tiết gia công thành các phần nhỏ hơn để thao tác tiếp theo dễ dàng hơn, phần lắng sơn 1003 được cấu hình để trải lớp sơn bảo vệ trên chi tiết gia công, và bộ phận thử nghiệm 1004 được cấu hình để thử nghiệm chi tiết gia công để hoạt động thích hợp.

Các chip bán dẫn được đem vào quy trình trên một cái khay, khay 1005 được chỉ ra để làm ví dụ. Các chip bán dẫn có thể được sản xuất thành các chi tiết của miếng bán dẫn silic, ví dụ các miếng bán dẫn 152,4mm (6 inso) hoặc 304,8mm (12 inso), và được cắt rời để làm chúng dễ nhặt. Hoặc bước cắt rời các chip bán dẫn khỏi miếng bán dẫn có thể được tích hợp như một phần của phần gắn và nối chip 1001. Fig.11 minh họa nguyên lý mà theo nguyên lý này, bộ vận hành nhặt-lật 1101 nhặt lấy chip 1102 và lật sao cho chip 1102 được đưa vào bước thao tác tiếp theo. Fig.12 minh họa nguyên lý mà theo nguyên lý này bộ vận hành đặt-và-ép 1201 lấy chip được đưa ra bởi bộ vận hành nhặt-lật 1101 và phết chất trợ dung vào các phần mong muốn của nó ví dụ bằng cách mang chip đủ gần đến dụng cụ phết chất trợ dung quay 1202 theo cách thức mong muốn. Phần bên phải của Fig.12 minh họa bộ vận hành đặt-và-ép đặt chip bán dẫn ở vị trí bên phải trong mảnh điện tử được in và ép nó vào bề mặt dẫn được in để thực hiện gắn và nối kết hợp theo một phương án của sáng chế.

Trước đó trong bản mô tả này đã chỉ ra cách thức làm nóng chip đến nhiệt độ thứ nhất (là nhiệt độ thấp hơn nhiệt độ chip có thể chịu đựng mà không bị phá hủy bởi nhiệt) có thể được thực hiện theo nhiều cách: ví dụ bằng cách dùng nhiệt nhờ bộ vận hành đặt-và-ép 1201, và/hoặc nhờ bộ phận làm nóng 1203 bên dưới chi tiết gia công, và/hoặc bằng cách sử dụng dòng khí đã được làm nóng hoặc thiết bị làm nóng bức xạ, không được thể hiện trong Fig.12. Nếu bộ phận làm nóng không được căn ở dưới nền, bộ phận 1203 có thể được xem xét để minh họa sự đỡ phía sau để đỡ nền và chi tiết gia công trong khoảng thời gian khi chip được ép vào bề mặt dẫn được in. Bộ vận hành đặt-và-ép thực hiện ép chip đã làm nóng vào bề mặt dẫn được in.

bằng lực ép thứ nhất. Sự kết hợp nhiệt độ thứ nhất và lực ép thứ nhất là đủ để làm nóng chảy ít nhất một phần vật liệu của bề mặt dẫn được in và/hoặc điểm tiếp xúc trên chip.

Các thí nghiệm được thực hiện bằng thiết bị, nguyên lý hoạt động của thiết bị phù hợp với các Fig.10 đến Fig.12. Thiết lập ví dụ thứ nhất bao gồm cuộn nền mà chiều rộng (cụ thể, kích thước theo hướng vuông góc với mũi tên chỉ hướng truyền trong Fig.10) của nó bằng một nửa chiều rộng được minh họa trong Fig.10. Nó chứa hai đường anten song song (thay vì bốn đường song song được thể hiện trong Fig.10), mỗi đường có 16 anten trên mỗi mét chiều dài của nền. Nền được truyền theo hướng được minh họa bằng mũi tên trong Fig.10 ở tốc độ 12 centimet mỗi giây, nghĩa là bằng 7,2 mét mỗi phút.

Các chip được mang vào quy trình trên một miếng bán dẫn. Các bộ vận hành đặt-và-ép được tạo ra có thể di chuyển do đó chúng có thể giữ chip tại chỗ ở vị trí mong muốn của nó trên bề mặt dẫn được in trong thời gian là 1 giây. Thời gian này được nhận thấy là đủ làm cho chip được gắn và được nối. Do hoạt động song song trong hai tuyến, tốc độ sản xuất là 32 đơn vị mỗi mét x 7,2 mét mỗi phút, bằng 224 đơn vị được sản xuất trên mỗi phút hay 13440 đơn vị được sản xuất trên mỗi giờ.

Sự thiết lập ví dụ thứ hai là bằng với sự thiết lập ví dụ thứ nhất, nhưng bao gồm cuộn nền có chiều rộng gấp hai lần, với bốn đường anten song song, các chip trên hai miếng bán dẫn, cũng như hai bộ phận bộ vận hành đặt-và-ép và bộ vận hành nhặt-lật song song, làm cho cấu hình giống với cấu hình được thể hiện trong Fig.10. Tốc độ sản xuất gấp hai lần tốc độ sản xuất của ví dụ thứ nhất, bằng 26880 đơn vị được sản xuất cho mỗi giờ.

Khả năng nhận biết hình ảnh được tạo ra một cách thuận lợi trong thiết bị của Fig.10 để có thể điều khiển việc đặt các chip liên tục và chính xác. Một phương án là để có hai đầu lắp trên mỗi một anten, một trong hai đầu lắp thực hiện nhận biết hình ảnh trong khi đầu lắp kia nhặt và đặt chip. Theo các sự thiết lập ví dụ được giải thích bên trên, làm nóng bằng tia hồng ngoại được áp dụng để làm nóng các chip đang đợi được nhặt. Ngoài ra các bộ vận hành đặt-và-ép được làm nóng, dẫn đến nhiệt độ của chip nằm trong khoảng từ 150 đến 180 độ C tại lúc ép chip vào bề mặt dẫn được in. Phết chất trợ dung nhờ dụng cụ phết chất trợ dung quay cũng là một

phương án, phun hoặc trải cục bộ chính xác chất trợ dung được xem xét. Nó được xem là có thể để giảm thời gian được yêu cầu để giữ chip đúng vị trí ở vị trí mong muốn của nó trên bề mặt dẫn được in từ 1 giây xuống 0,3 giây hoặc thậm chí ít hơn. Giá trị 0,3 giây cho phép rút ngắn khoảng cách mà bộ vận hành đặt-và-ép di chuyển dọc nền từ 12cm (được yêu cầu bên trên bởi tốc độ truyền 12cm/giây) đến khoảng 4cm; hoặc theo cách khác nó cho phép làm tăng tốc độ truyền nền từ 12cm/giây đến khoảng 36cm/giây. Cách cho phép làm tăng tốc độ truyền nền từ 12cm/giây đến khoảng 36cm/giây tất nhiên làm tăng tự nhiên tốc độ sản xuất gấp ba lần đã được đề cập bên trên.

Không nhất thiết làm cho nền chuyển động ở tất cả thời gian để gắn và nối chip. Hoạt động có đệm có thể được sử dụng, do đó nền là không chuyển động đối với cơ cấu gắn và nối chip trong một thời gian ngắn cần để gắn và nối chip, và có thể là tiếp đó tăng tốc đến cao hơn so với tốc độ trung bình trong một khoảng thời gian rất ngắn do đó mặc dù dừng lại, tốc độ sản xuất trung bình mong muốn được duy trì. Hoạt động đệm thường được xem xét để cho phép đạt đến độ chính xác tốt hơn, bởi vì các độ tự do ít hơn trong các sự dịch chuyển cần được điều khiển trong quá trình gắn và nối chip.

Các nhiệt độ nêu trên liên quan đến sự lựa chọn chất cụ thể được sử dụng để tạo ra các mẫu dẫn trên nền. Giới hạn dưới đã nêu là 150 độ có thể được giảm đáng kể bằng cách lựa chọn ví dụ hợp kim của thiếc, bitmut, và indi, có điểm nóng chảy ở khoảng 75 độ.

Các thử nghiệm thêm nữa với cuộn nền rộng bằng bốn anten được đề xuất mà các tốc độ cuộn hợp lý hiện là nằm trong khoảng từ 5 đến 10 mét trên phút, với chiều rộng cuộn nền nằm trong khoảng từ 320 đến 381 milimet phụ thuộc vào kiểu dáng anten. Các chip được làm nóng đến nhiệt độ nhỏ hơn 220 độ C, ưu tiên được kiểm soát tương đối chính xác như trong khoảng $\pm 0,3$ độ C. Lực ép được sử dụng để ép chip vào bề mặt dẫn được in là nằm trong khoảng từ 0,2 đến 5 newton, được kiểm soát đến độ chính xác là $\pm 0,1$ newton. Các chip được xem xét là các chip RFID, một số nhãn hiệu của các chip ví dụ là TI GEN2, HIGGS, MONZA2, và UCODE G2X trong khoảng UHF (UHF - viết tắt của ultrahigh frequency nghĩa là siêu cao tần) và MIFARE UL và UCODE G2X trong khoảng HF (HF – viết tắt của high frequency nghĩa là tần số cao) cũng được xem xét. Kích thước chip được xem

xét lớn nhất là 7mm x 2mm, nhưng được tin là thuận lợi nếu thiết bị có khả năng thao tác khuôn nhỏ dưới 0,3mm. Độ dày khuôn liên quan nằm trong khoảng từ 0,07 đến 0,5mm, và chiều cao bấu trên các chip nằm trong khoảng từ 10 đến 30 micromet. Ví dụ sử dụng chip tương đối lớn có diện tích 10 milimet vuông, lực ép trong khoảng từ 0,2 đến 5 newton nghĩa là áp suất nằm trong khoảng từ 0,02 đến 0,5 megapascal.

Độ chính xác lắp ráp được yêu cầu để có giá trị được gọi là 3sigma của nó nhỏ hơn so với 100 micromet, và độ chính xác về hướng được yêu cầu là ± 30 độ hoặc thấp hơn. Quy trình là thích hợp đối với cả miếng bán dẫn 152,4mm (6 in) và 304,8mm (12 in), và nó đặc biệt không sử dụng bất kỳ chất dính nào, dù dẫn hay không dẫn (ACP/NCP; bột nhão dẫn đẳng hướng / bột nhão không dẫn). Sơn bảo vệ được phết sau khi gắn và nối các chip. Giấy đã được phủ và bìa cactông được xem xét làm các nền. Bộ phận thử nghiệm có thể thuận lợi là bộ phận có khả năng thử nghiệm cả HF và thử nghiệm UHF.

Fig.13 là hình chiếu cạnh của thiết bị theo một phương án của sáng chế. Nền 1301 có ít nhất một bề mặt dẫn được in, mà trên bề mặt này có các mẫu dẫn 1302. Nhiệm vụ của thiết bị là để gắn và nối chip với mỗi mẫu dẫn; chip 1303 được thể hiện làm ví dụ. Chip ban đầu ở trên màng cắt miếng vuông nhỏ 1304, màng cắt miếng vuông nhỏ có lớp phủ polyme tách được (không được thể hiện riêng trong Fig.13). Các chip được chuyển lên trên màng vận chuyển 1305, bề mặt dưới của màng vận chuyển được phủ chất dính tháo được bằng nhiệt. Cũng có thể sản xuất toàn bộ màng vận chuyển bằng vật liệu có thể phân hủy được bằng nhiệt. Nếu các chip ban đầu có thể sử dụng trên màng có (hoặc chất dính bề mặt của màng có) các tính chất tháo thích hợp, thì không nhất thiết vận chuyển các chip từ màng này sang màng khác đối với các mục đích của quy trình này.

Màng vận chuyển 1305 mang các chip lại gần với các mẫu dẫn trên bề mặt dẫn được in. Một khi chip được sắp thẳng hàng thích hợp với mẫu dẫn, bộ phận gia nhiệt 1306 "bắn" chip ra khỏi màng vận chuyển 1305 bằng cách cung cấp nhiệt được cục bộ hóa rất chính xác nào đó. Lượng nhiệt được vận chuyển là đủ để tháo các chip khỏi màng vận chuyển cũng như đủ để làm nóng chip đến nhiệt độ thứ nhất là nhiệt độ thấp hơn nhiệt độ chip có thể chịu được mà không bị phá hủy bởi nhiệt nhưng là đủ cao để thực hiện gắn và nối chip. Chip đã được làm nóng được ép vào

bề mặt dẫn được in bằng lực ép thứ nhất bởi bộ phận gia nhiệt 1306 hoặc bởi phương tiện ép riêng biệt (không được thể hiện riêng biệt trong Fig.13). Một khả năng khác đó là tốc độ mà tại tốc độ này chip đã được tháo được bắn khỏi màng vận chuyển là đủ cao để làm xuất hiện lực hãm khi chip va vào bề mặt dẫn được in, do đó lực hãm đồng thời là lực ép. Sự kết hợp của nhiệt độ thứ nhất đã nêu và lực ép thứ nhất đã nêu là đủ để làm nóng chảy ít nhất một phần vật liệu của bề mặt dẫn được in và/hoặc điểm tiếp xúc trên chip.

Màng vận chuyển còn lại được lấy khỏi quy trình, và nền với bề mặt dẫn được in có chip được chuyển sang cho các bước gia công tiếp theo, các bước gia công tiếp theo có thể giống ví dụ các bước gia công được mô tả ban đầu như các bước 1002, 1003, và 1004 trong Fig.10. Hoặc, “bắn” chip từ màng vận chuyển đến bề mặt dẫn được in có thể được sử dụng để chỉ đặt các chip đúng chỗ, sau đó có một bước riêng biệt trong quy trình dùng nhiệt và lực ép làm cho chip được gắn và được nối.

Có thể tạo ra các sự thay đổi và các sự bổ sung cho các ví dụ đã mô tả, điều này nghĩa là các ví dụ không làm giới hạn khả năng áp dụng của các điểm yêu cầu bảo hộ đính kèm. Ví dụ, cho dù gắn và nối một chip với một mẫu dẫn được xem xét trong nhiều ví dụ bên trên, sáng chế không giới hạn số lượng chip và mẫu được gắn và được nối với nhau. Tương tự như vậy ngay cả khi các ví dụ minh họa chủ yếu việc đưa các chip lên bề mặt dẫn được in từ trên, đây không phải là một yêu cầu của sáng chế nhưng hướng mà các chip được đưa vào có thể được lựa chọn theo những gì phù hợp quy trình tốt nhất.

YÊU CẦU BẢO HỘ

1. Thiết bị để gắn chip vào bề mặt dẫn được in được tạo thành trên nền bằng các điện tử được in, thiết bị này bao gồm:

thiết bị làm nóng được cấu hình để làm nóng chip đến nhiệt độ thứ nhất, nhiệt độ này thấp hơn nhiệt độ mà chip có thể chịu được mà không bị phá hủy bởi nhiệt; và

bộ dẫn động được cấu hình để ép chip được làm nóng vào bề mặt dẫn được in với lực ép thứ nhất,

trong đó thiết bị được cấu hình để tác dụng nhiệt độ thứ nhất và lực ép thứ nhất này trong sự kết hợp đủ để làm nóng chảy cục bộ ít nhất một phần vật liệu của ít nhất bề mặt dẫn được in, và

trong đó bộ dẫn động bao gồm trục được làm nóng được cấu hình để truyền nhiệt đến chip và để ép chip vào bề mặt dẫn được in trong phần kẹp ở giữa trục được làm nóng và trục đỡ.

2. Thiết bị theo điểm 1, trong đó bộ dẫn động bao gồm cánh tay đòn vận hành được cấu hình để nhặt chip và để đặt chip ở vị trí định trước trên bề mặt dẫn được in.

3. Thiết bị theo điểm 2, trong đó ít nhất một phần của thiết bị làm nóng được tích hợp trong cánh tay đòn vận hành để truyền nhiệt đến chip giữa lúc nhặt chip và đặt chip ở vị trí định trước trên bề mặt dẫn được in.

4. Thiết bị theo điểm 2 hoặc điểm 3, trong đó ít nhất một phần của thiết bị làm nóng được cấu hình để làm nóng chip mà đang chờ để được nhặt bởi cánh tay đòn vận hành.

5. Thiết bị theo điểm bất kỳ trong số các điểm 1 đến 4, trong đó để tạo thành bề mặt dẫn được in thiết bị bao gồm:

phần in được cấu hình để in các mẫu của chất dính trên bề mặt của nền;

trục vận chuyển chất điện môi;

thiết bị nạp điện được cấu hình để giữ bề mặt của trục vận chuyển chất điện môi ở trạng thái được nạp điện;

thiết bị phết hạt được cấu hình để bao phủ tạm thời bề mặt được nạp điện của trục vận chuyển chất điện môi với lớp liên tục của các hạt dẫn; và

phần mà tại đó bề mặt của nền với các mẫu của chất dính được sắp đặt để vào tiếp xúc với lớp liên tục của các hạt dẫn trên bề mặt được nạp điện của trục vận chuyển chất điện môi.

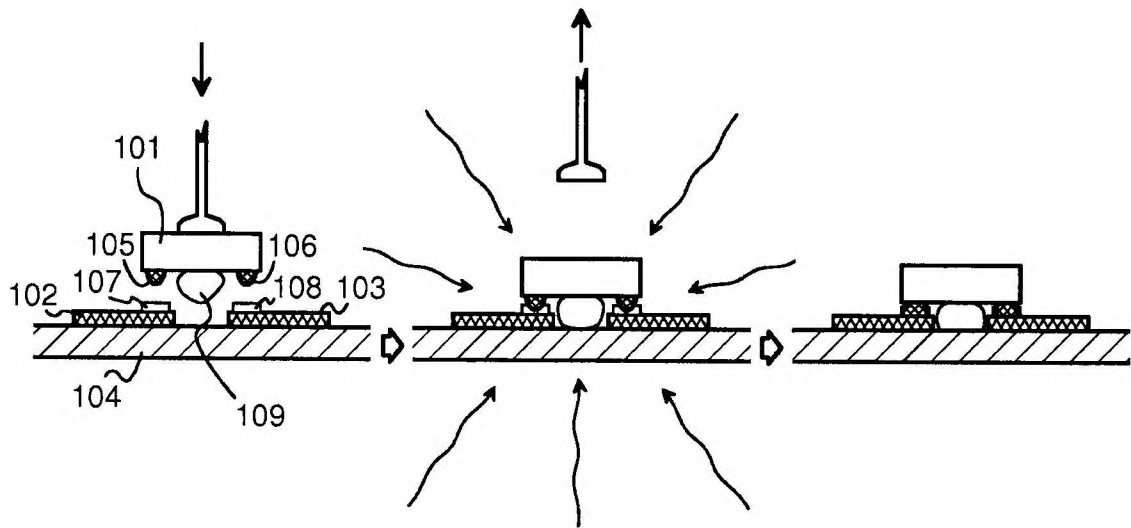


Fig. 1

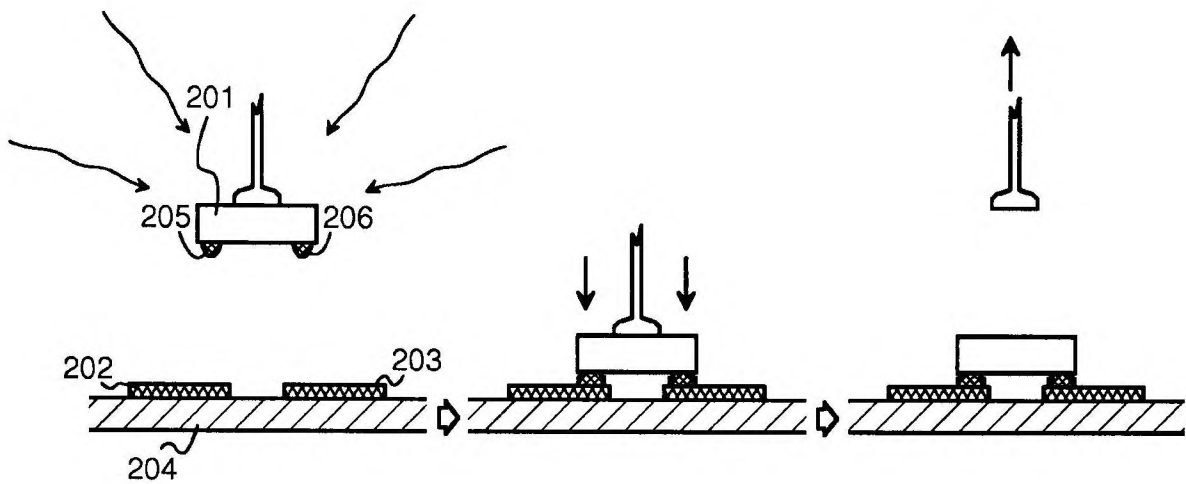


Fig. 2

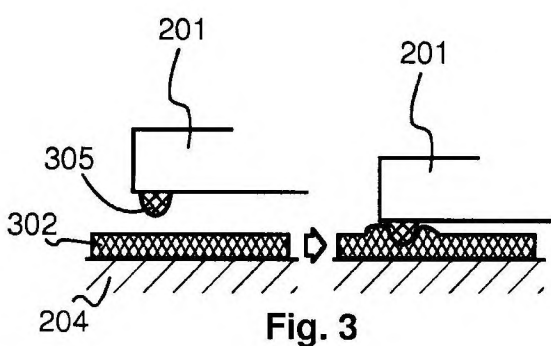


Fig. 3

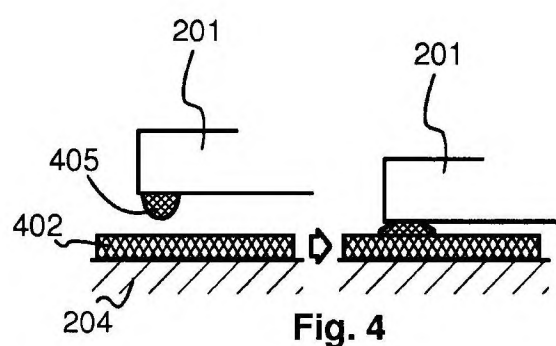


Fig. 4

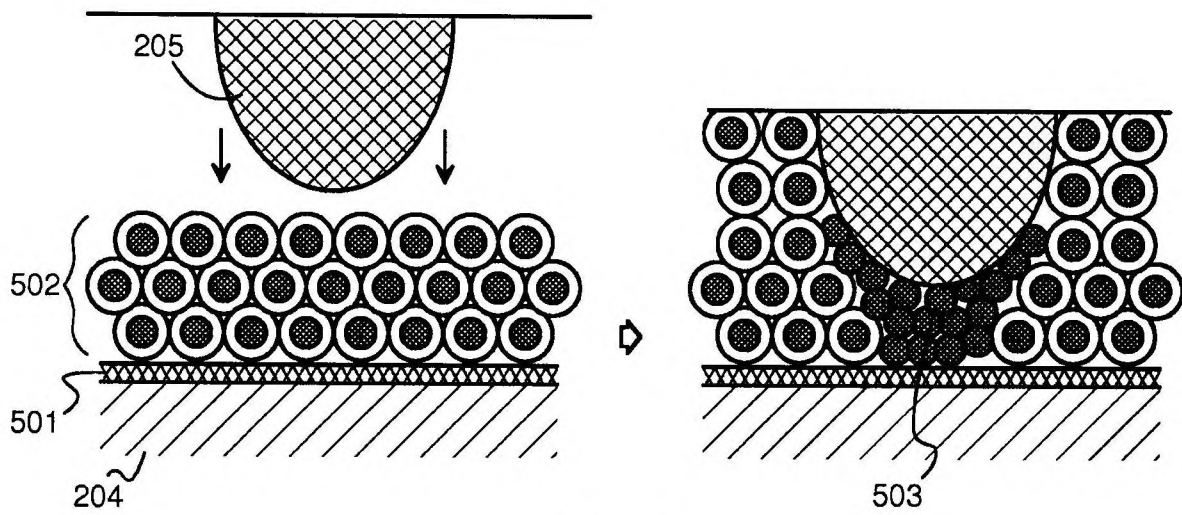


Fig. 5

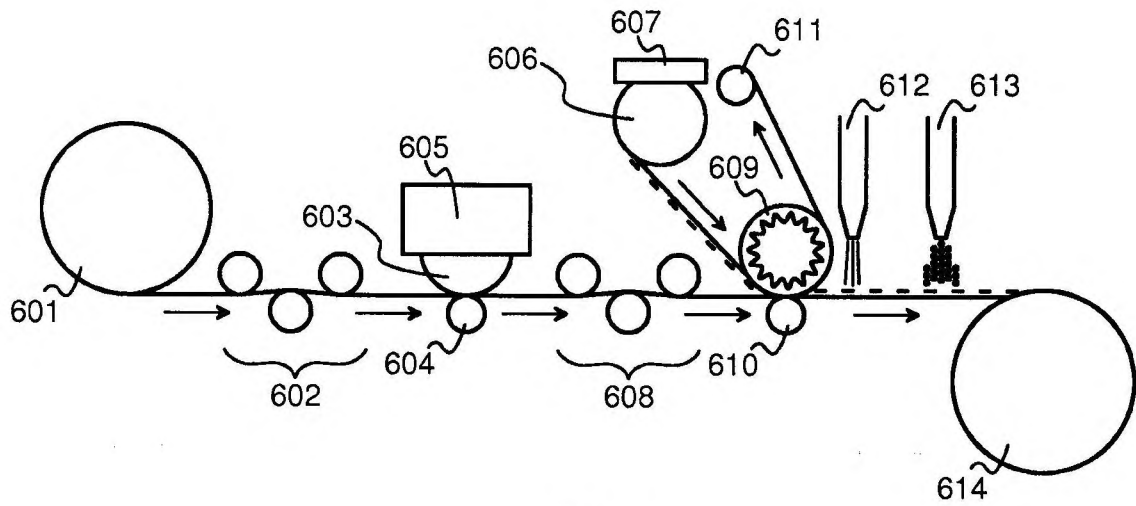


Fig. 6

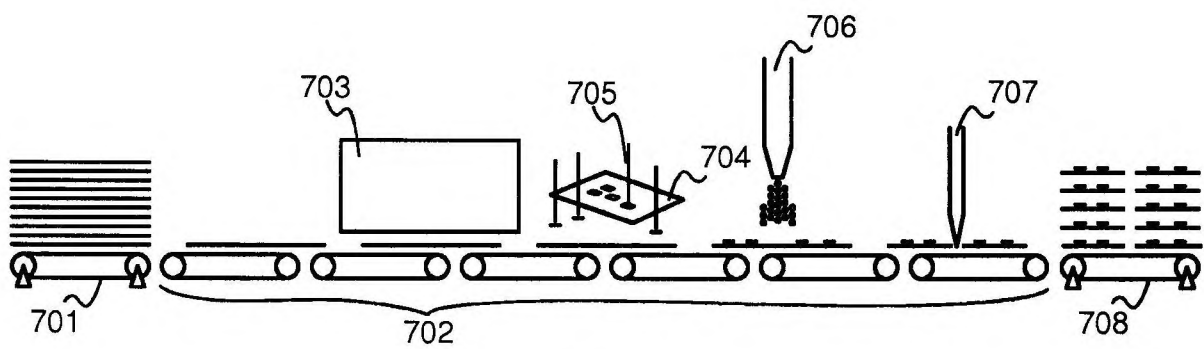


Fig. 7

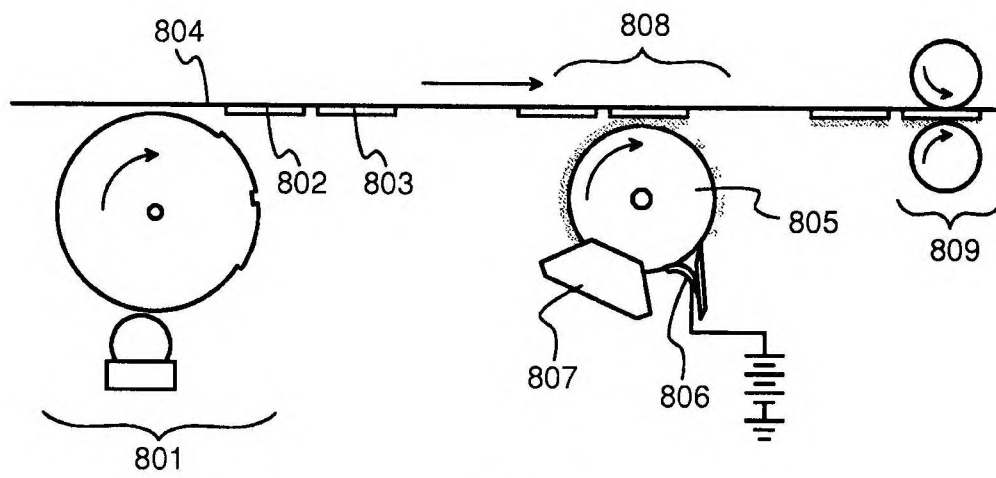


Fig. 8

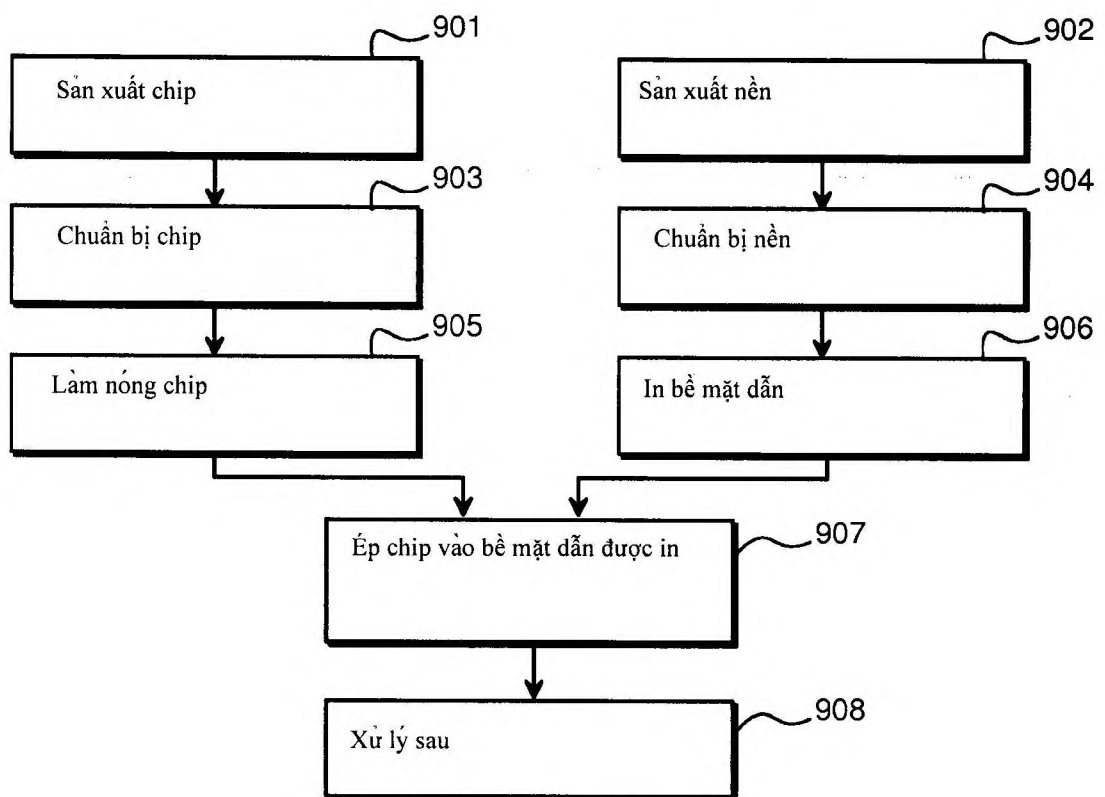


Fig. 9

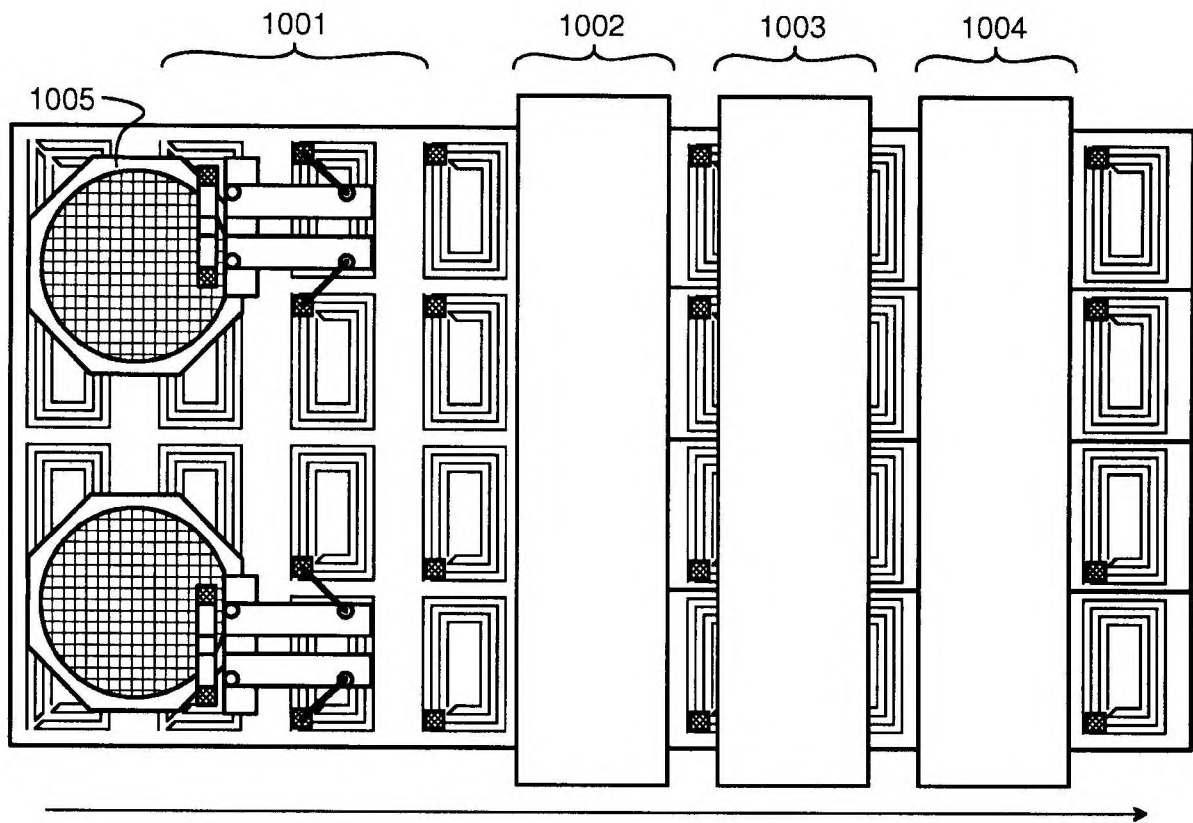


Fig. 10

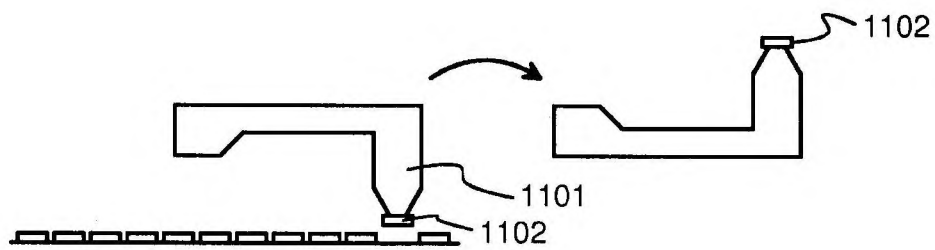


Fig. 11

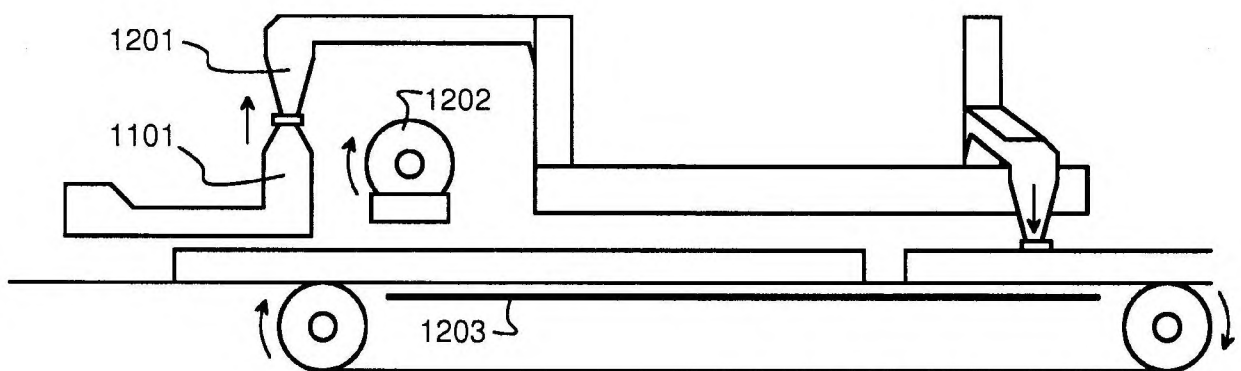


Fig. 12

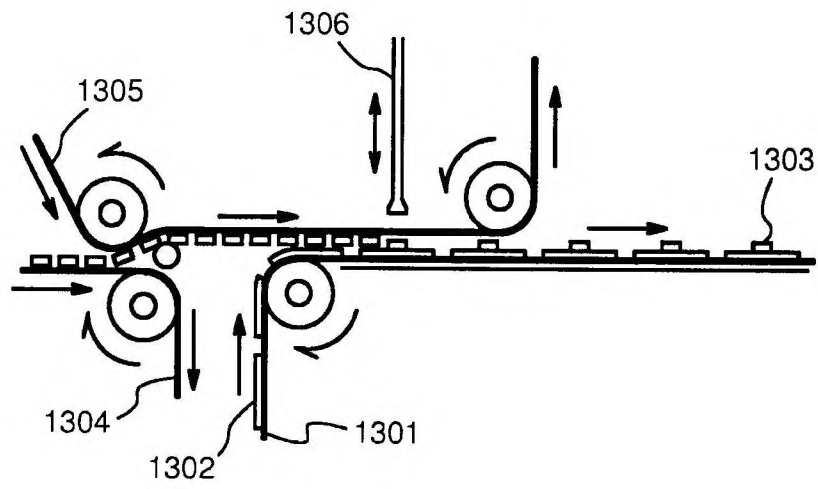


Fig. 13