



(12) **BẢN MÔ TẢ SÁNG CHẾ THUỘC BẰNG ĐỘC QUYỀN SÁNG CHẾ**

(19) **Cộng hòa xã hội chủ nghĩa Việt Nam (VN)**
CỤC SỞ HỮU TRÍ TUỆ

(11) 
1-0022400

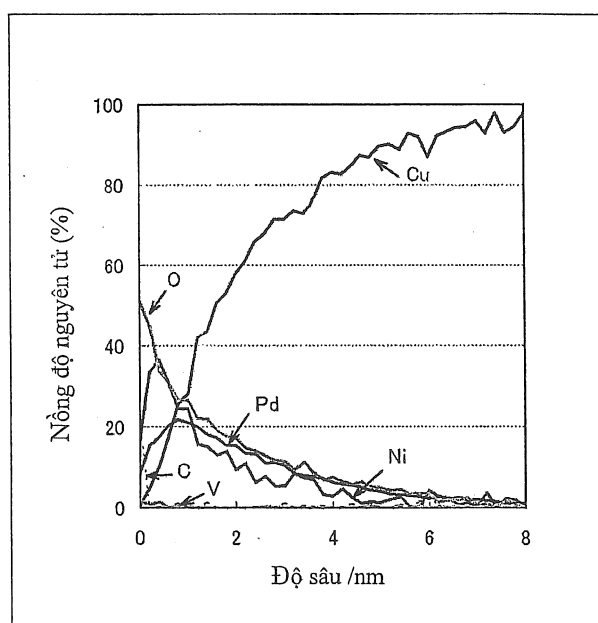
(51)⁷ **H05K 1/09, B32B 15/01, 15/04, C23C**
30/00

(13) **B**

(21) 1-2013-03267 (22) 29.02.2012
(86) PCT/JP2012/055113 29.02.2012 (87) WO2012/128009A1 27.09.2012
(30) 2011-060937 18.03.2011 JP
(45) 25.12.2019 381 (43) 25.12.2013 309
(73) JX Nippon Mining & Metals Corporation (JP)
6-3, Otemachi 2-chome, Chiyoda-ku, Tokyo 100-8164, Japan
(72) FURUSAWA, Hideki (JP), TANAKA, Koichiro (JP)
(74) Công ty TNHH một thành viên Sở hữu trí tuệ VCCI (VCCI-IP CO.,LTD)

(54) **LÁ ĐỒNG DÙNG CHO BẢN MẠCH IN, PHƯƠNG PHÁP TẠO RA MẠCH ĐIỆN TỬ VÀ TẤM DẠNG LỚP SỬ DỤNG LÁ ĐỒNG NÀY**

(57) Sáng chế đề cập đến lá đồng dùng cho các bản mạch in, mà thích hợp đối với việc thu nhỏ khoảng bước và có thể tạo ra bản mạch có dạng mặt cắt ngang có chân nhỏ với hiệu quả sản xuất cao, và tấm dạng lớp sử dụng lá đồng này. Lá đồng dùng cho các bản mạch in theo sáng chế bao gồm vật liệu nền bằng lá đồng và lớp phủ mà phủ ít nhất một phần bề mặt của vật liệu nền bằng lá đồng, và bao gồm lớp thứ nhất chứa ít nhất một nguyên tố bất kỳ trong số Pt, Pd và Au, và lớp thứ hai chứa một hoặc nhiều kim loại bất kỳ trong số Ni, Co, Sn, Zn, Cu và Cr, hai lớp này được tạo lớp theo thứ tự này từ bề mặt của vật liệu nền bằng lá đồng.



Lĩnh vực kỹ thuật được đề cập

Sáng chế đề cập đến lá đồng dùng cho bản mạch in và tấm dạng lớp sử dụng lá đồng này, và cụ thể là, sáng chế đề cập đến lá đồng dùng cho các bản mạch in dẻo và tấm dạng lớp sử dụng lá đồng này.

Tình trạng kỹ thuật của sáng chế

Trong nửa thế kỷ gần đây, đã có một sự tiến bộ lớn trong lĩnh vực bản mạch in, và ngày nay, phạm vi sử dụng chúng là trong hầu như mọi thiết bị điện tử. Cùng với nhu cầu ngày càng tăng trong việc thu nhỏ kích thước và nâng cao hiệu suất của thiết bị điện tử trong những năm gần đây, các linh kiện có mật độ cao cần được gắn và báo hiệu tần số cao đang trong quá trình phát triển, và việc chế tạo các mẫu dây dẫn nhỏ hơn (thu nhỏ khoảng bước (pitch)), đáp ứng tần số cao hoặc tương tự khi xét đến các bản mạch in là được yêu cầu.

Các bản mạch in thường được tạo ra bằng quá trình gắn nền cách điện với lá đồng, hoặc kết tủa hợp kim Ni hoặc kim loại tương tự trên nền cách điện và sau đó tạo ra lớp đồng bằng cách mạ điện, để tạo ra tấm dạng lớp mạ đồng, rồi sau đó tạo ra mẫu dây dẫn trên bề mặt lá đồng hoặc bề mặt lớp đồng bằng cách khắc ăn mòn. Do đó, lá đồng hoặc lớp đồng dùng cho các bản mạch in bắt buộc phải có tính bám dính với các nền cách điện, hoặc có khả năng khắc ăn mòn.

Thuật ngữ tính bám dính như được sử dụng trong bản mô tả này có nghĩa là mạch được tạo ra tách ra khỏi nền cách điện. Do lý do này, nó thường được gắn với phía bề mặt của lá đồng hoặc lớp đồng được dính nhựa để xử lý làm nhám nhằm tạo ra độ nhám bề mặt, và nếu cần, xử lý bằng cách mạ Ni, bằng cromat hoặc tương tự. Theo cách khác, do hiệu ứng bề mặt hoặc tương tự, phương pháp thực hiện xử lý trực tiếp lá đồng bằng cromat hoặc tương tự, mà không cần tiến hành xử lý làm nhám, cũng đã được biết đến (tài liệu sáng chế 1).

Hơn nữa, thuật ngữ khả năng khắc ăn mòn có nghĩa là không còn kim

loại dư bắt nguồn từ việc xử lý bề mặt ở các vùng cách điện giữa các mạch, và chân của mạch là nhỏ. Nếu có kim loại dư bất kỳ ở các vùng cách điện giữa các mạch, sự ngắn mạch xảy ra giữa các mạch. Hơn nữa, trong quá trình tạo mạch dựa trên sự khắc ăn mòn, sự khắc ăn mòn hoàn thành ở dạng mà mở rộng xuống phía đáy (phía nền cách điện) từ bề mặt mạch, và mặt cắt ngang của mạch có dạng hình thang. Nếu sự khác biệt giữa đáy trên và đáy dưới của hình thang này (dưới đây, được gọi là "chân") là nhỏ, khoảng cách giữa các mạch có thể được thu hẹp, và do đó thu được bản mạch có mật độ cao. Nếu chân lớn, khi khoảng cách giữa các mạch hẹp, sự ngắn mạch xảy ra giữa các mạch, và do đó, không thể tạo ra nền linh kiện có mật độ cao.

Sự khắc ăn mòn được thực hiện theo hai hướng: hướng chiều dày và hướng mặt phẳng của lá đồng hoặc lớp đồng. Khi tốc độ khắc ăn mòn theo hướng chiều dày nhỏ hơn tốc độ khắc ăn mòn theo hướng mặt phẳng, mặt cắt ngang của mạch sẽ có dạng hình thang. Do lý do này, để thu được mạch có chân nhỏ, cần tạo ra độ dày của lá đồng hoặc lớp đồng nhỏ và rút ngắn thời gian khắc ăn mòn (tài liệu sáng chế 2).

Ngoài lá đồng hoặc lớp đồng, độ dày của lớp cản quang cũng ảnh hưởng đến thời gian khắc ăn mòn. Thông thường, các lớp màng bảo vệ khô có độ dày lớn hơn hoặc bằng 3 μm được sử dụng trong các ứng dụng FPC. Nếu lớp màng bảo vệ dày, chất khắc ăn mòn không thể được cấp một cách đầy đủ vào các lỗ, và sự khắc ăn mòn diễn ra theo hướng mặt phẳng chứ không phải là theo hướng chiều dày của lá đồng hoặc lớp đồng, do vậy không thể tạo ra được các mạch có độ rộng đầy đủ. Do đó, trong trường hợp tạo ra các mạch có đường mảnh, các lớp bảo vệ lỏng được sử dụng một cách rộng rãi. Khi độ dày của lớp bảo vệ lỏng vào khoảng 1 μm , chất khắc ăn mòn được cấp một cách đầy đủ vào các lỗ, so với trường hợp sử dụng lớp màng bảo vệ khô.

Hơn nữa, để thu nhỏ chân, phương pháp tạo ra lớp kim loại hoặc hợp kim của nó, mà có tốc độ khắc ăn mòn thấp hơn so với tốc độ khắc ăn mòn của đồng, trên bề mặt cần được khắc ăn mòn của lá đồng, là đã được biết rõ (các tài liệu sáng chế 3 và 4). Các thành phần kim loại dùng cho mục đích này bao gồm Ni, Co và kim loại tương tự. Ở lớp mà có độ dày bằng vài chục nanomet (nm)

được tạo ra bằng cách kết tủa một lượng lớn các kim loại này trên bề mặt cần được khắc ăn mòn của lá đồng hoặc lớp đồng, nên việc khắc ăn mòn theo hướng ngang ở trên mặt của mạch bị ngăn chặn, và do đó tạo ra mạch có chân nhỏ.

Cùng với sự phát triển nhằm thu nhỏ khoảng bước của các mạch dây dẫn trên các bản mạch in, khoảng cách mạch cũng cần phải được làm giảm. Do đó, chân mạch phải nhỏ. Theo tài liệu phi sáng chế 1, chiều rộng mạch (L; đơn vị μm) và khoảng cách mạch (S; đơn vị μm) có xu hướng giảm theo thời gian, và do đó đã dự đoán rằng đối với các bản mạch in dẻo, tỷ lệ này sẽ đạt $L/S = 25/25$ vào năm 2012. Để giải quyết việc thu nhỏ khoảng bước của các mạch nối dây, độ dày của lá đồng cần phải được tạo mỏng hơn để làm cho chân mạch nhỏ hơn. Tuy nhiên, nếu độ dày của lá đồng mỏng, việc xử lý khi sản xuất gặp khó khăn; do đó, trong mẫu dây dẫn mà có thể được xử lý bằng lá đồng điện phân hoặc lá đồng cán, giới hạn của tỷ lệ L/S là 25/25. Ngay cả khi lớp kim loại Ni, Co hoặc tương tự được tạo ra trên bề mặt cần được khắc ăn mòn của lá đồng, việc tạo ra mẫu mạch như vậy được xem xét là khó khăn.

Phương pháp truyền tính dẫn điện cho màng nhựa làm bằng polyimide hoặc hợp chất tương tự bằng cách kết tủa hợp kim niken hoặc hợp kim tương tự lên đó bằng cách mạ phun, và sau đó tạo ra lớp mạ đồng (phương pháp phủ kim loại), là thích hợp để tạo ra mẫu dây dẫn có đường mảnh. Do phương pháp này có thể thay đổi một cách dễ dàng độ dày của lớp đồng được tạo ra bằng cách mạ, sản phẩm thu được là một vật liệu thích hợp cho việc thu nhỏ khoảng bước của các mạch nối dây. Tuy nhiên, do quy trình mạ để tạo ra lớp đồng đòi hỏi nhiều thời gian, nên khiến chi phí sản xuất cao.

Danh mục tài liệu trích dẫn

Tài liệu sáng chế

Tài liệu sáng chế 1: Công bố đơn yêu cầu cấp patent Nhật Bản chưa qua xét nghiệm (JP-A) số 2006-222185

Tài liệu sáng chế 2: JP-A 2000-269619

Tài liệu sáng chế 3: JP-A 6-81172

Tài liệu sáng chế 4: JP-A 2002-176242

Tài liệu phi sáng chế

Tài liệu phi sáng chế 1: Japan Jisso Technology Roadmap 2009, Printed Wiring Board Edition

Bản chất kỹ thuật của sáng chế

Vấn đề kỹ thuật của sáng chế

Trong phương pháp tạo ra mạch từ lá đồng (phương pháp trừ), có độ dày thông thường, quá trình khắc ăn mòn theo hướng mặt phẳng diễn ra cho đến khi quá trình khắc ăn mòn theo hướng chiều dày của lá đồng được hoàn thiện, do vậy có thể chỉ thu được mạch có dạng mặt cắt ngang có chân lớn. Trên bề mặt của mạch có chiều rộng hẹp, mạch điện có mật độ cao, và do đó sinh ra nhiệt. Thậm chí, trong một số trường hợp, có thể gây cháy. Ngoài ra, việc gắn các vi mạch IC được cho là sẽ gặp khó khăn.

Để thu nhỏ chân của mặt cắt ngang của mạch, cần làm giảm độ dày của lá đồng và rút ngắn thời gian khắc ăn mòn. Tuy nhiên, khi lá đồng mỏng hơn, việc xử lý trong quá trình sản xuất CCL trở nên khó khăn, do vậy có ảnh hưởng bất lợi đến năng suất sản phẩm. Hơn nữa, như trong tài liệu sáng chế 2, nếu lớp đồng mỏng hơn, diện tích mặt cắt ngang của mạch giảm, và do đó, có khả năng là lượng dẫn điện cần thiết có thể không được đảm bảo.

Có khả năng là kỹ thuật tạo ra các lớp Ni, Co và lớp kim loại tương tự trên bề mặt cần được khắc ăn mòn của lá đồng, có thể không giải quyết được một cách thích hợp việc thu nhỏ khoảng bước trong mẫu mạch, mà được dự đoán là tạo ra một sự cải tiến trong tương lai. Hơn nữa, trong các kỹ thuật đã biết trong lĩnh vực này, các kim loại này cần được kết tủa với lượng lớn. Do các lớp kim loại này có hiện tượng sắt từ, nên có khả năng là các lớp kim loại này có thể ảnh hưởng có hại đến thiết bị điện tử. Do đó, cần phải loại bỏ các lớp này bằng cách khắc ăn mòn nhẹ sau khi quá trình khắc ăn mòn tạo thành mạch và loại bỏ lớp bảo vệ, và do đó, làm tăng số bước sản xuất.

Hơn nữa, không giống như trường hợp trong đó sự bám dính tự nhiên thu được bằng liên kết ép nhiệt lớp màng bảo vệ khô trên bề mặt cần được khắc ăn mòn của lá đồng hoặc lớp đồng, lớp bảo vệ lỏng được phủ trên bề mặt cần được

khắc ăn mòn, bằng phương pháp phủ quay hoặc phương pháp tương đương. Nói chung, do lớp bảo vệ lỏng được giả thiết là dính chặt với đồng, nên có thể không được xem rằng lớp bảo vệ lỏng này có tính tương thích cao với việc xử lý bề mặt được áp dụng cho bề mặt cần được khắc ăn mòn, và lớp bảo vệ này có thể được tách ra một cách dễ dàng. Trong trường hợp sử dụng lớp bảo vệ lỏng, sự bám dính tự nhiên thường được đảm bảo bằng cách tạo nhám bề mặt cần được khắc ăn mòn, thông qua một bước xử lý trước.

Do đó, mục đích của sáng chế là đề xuất lá đồng dùng cho các bản mạch in, mà thích hợp cho việc thu nhỏ khoảng bước và có thể tạo ra bản mạch có dạng mặt cắt ngang có chân nhỏ với hiệu quả sản xuất cao, và tấm dạng lớp sử dụng lá đồng này.

Giải quyết vấn đề

Thông thường, cần thiết phải tạo ra độ dày của lá đồng nhỏ để tạo ra mạch có khoảng bước nhỏ bằng phương pháp trừ. Ngoài ra, để tạo ra mạch có dạng mặt cắt ngang có chân nhỏ, cần thiết phải tạo ra một lớp mà có độ dày bằng vài chục nanomet (nm) bằng cách kết tủa một lượng lớn Ni hoặc Co, mà có hiện tượng sắt từ, trên bề mặt cần được khắc ăn mòn của lá đồng. Về khía cạnh này, các tác giả sáng chế đã tiến hành nghiên cứu chuyên sâu, và kết quả, các tác giả sáng chế đã nhận thấy rằng khi một lượng rất nhỏ kim loại quý được kết tủa trên bề mặt cần được khắc ăn mòn của lá đồng, do đó chân mạch được tạo ra trở nên nhỏ. Nhờ đó, ngay cả khi độ dày của lá đồng không nhỏ, có thể tạo ra mạch có chân nhỏ, và do đó, có thể tạo ra nền linh kiện có mật độ cao. Hơn nữa, các tác giả sáng chế đã nhận thấy rằng bằng cách phủ kim loại quý với kim loại khác loại, tính bám dính với lớp bảo vệ lỏng được đảm bảo, và nhờ đó, bước xử lý trước mà thường được thực hiện có thể được bỏ qua, nhưng đồng thời, mẫu dây dẫn nhỏ có thể được tạo ra một cách ổn định.

Theo một khía cạnh mà đã được thực hiện dựa trên các phát hiện nêu trên, sáng chế đề xuất lá đồng dùng cho các bản mạch in có vật liệu nền bằng lá đồng và lớp phủ mà phủ ít nhất một phần bề mặt của vật liệu nền bằng lá đồng, lớp phủ này bao gồm lớp thứ nhất chứa ít nhất một trong số kim loại bất kỳ trong số Pt, Pd và Au, và lớp thứ hai chứa một hoặc nhiều kim loại bất kỳ trong

số Ni, Co, Sn, Zn, Cu và Cr, được tạo lớp theo thứ tự này từ bề mặt của vật liệu nền bằng lá đồng, trong đó lớp phủ chứa Au với lượng phủ nằm trong khoảng từ 200 đến 2000 $\mu\text{g}/\text{dm}^2$, Pt với lượng phủ nằm trong khoảng từ 200 đến 2000 $\mu\text{g}/\text{dm}^2$, Pd với lượng phủ nằm trong khoảng từ 120 đến 1200 $\mu\text{g}/\text{dm}^2$, Ni với lượng phủ nằm trong khoảng từ 5 đến 1500 $\mu\text{g}/\text{dm}^2$, Co với lượng phủ nằm trong khoảng từ 5 đến 1500 $\mu\text{g}/\text{dm}^2$, Sn với lượng phủ nằm trong khoảng từ 5 đến 1200 $\mu\text{g}/\text{dm}^2$, Zn với lượng phủ nằm trong khoảng từ 5 đến 1200 $\mu\text{g}/\text{dm}^2$, Cu với lượng phủ nằm trong khoảng từ 5 đến 1500 $\mu\text{g}/\text{dm}^2$, và Cr với lượng phủ nằm trong khoảng từ 5 đến 80 $\mu\text{g}/\text{dm}^2$; độ dày của lớp phủ nằm trong khoảng từ 3 nm đến 25 nm; và khi tỷ lệ phần trăm nguyên tử (%) của một hoặc nhiều nguyên tố bất kỳ trong số Pt, Pd và Au theo hướng chiều sâu (x ; đơn vị: nm) thu được bằng phân tích XPS được thực hiện dọc theo hướng chiều sâu từ bề mặt được biểu thị là $f(x)$, tỷ lệ phần trăm nguyên tử của một hoặc nhiều kim loại bất kỳ trong số Ni, Co, Sn, Zn, Cu và Cr được biểu thị là $g(x)$, và trị số cực đại thứ nhất của $f(x)$ và $g(x)$ nằm trong đoạn $[0, 15]$ lần lượt được biểu thị là $f(F)$ và $g(G)$, thoả mãn các quan hệ: $G \leq F$, $f(F) \geq 1\%$, và $g(G) \geq 1\%$.

Theo một phương án của lá đồng dùng cho các bản mạch in theo sáng chế, trong đó thoả mãn các quan hệ: $f(F) \geq 5\%$ và $g(G) \geq 5\%$.

Theo một phương án khác của lá đồng dùng cho các bản mạch in theo sáng chế, lớp phủ chứa Au với lượng phủ nằm trong khoảng từ 400 đến 1000 $\mu\text{g}/\text{dm}^2$, Pt với lượng phủ nằm trong khoảng từ 400 đến 1050 $\mu\text{g}/\text{dm}^2$, và Pd với lượng phủ nằm trong khoảng từ 240 đến 600 $\mu\text{g}/\text{dm}^2$.

Theo một phương án khác nữa của lá đồng dùng cho các bản mạch in theo sáng chế, một hoặc nhiều kim loại bất kỳ trong số Ni, Co, Sn, Zn, Cu và Cr bao gồm hợp kim Ni, trong đó hợp kim Ni là hợp kim bất kỳ trong số Ni-V, Ni-Sn, Ni-Cu, Ni-Zn, Ni-Mn và Ni-Cu-Zn, và $g(x)$ là tỷ lệ phần trăm nguyên tử của Ni.

Theo một phương án khác nữa của lá đồng dùng cho các bản mạch in theo sáng chế, hợp kim Ni là hợp kim Ni-V chứa Ni với lượng phủ nằm trong khoảng từ 5 đến 1500 $\mu\text{g}/\text{dm}^2$ và V với lượng phủ nằm trong khoảng từ 5 đến 500 $\mu\text{g}/\text{dm}^2$, hợp kim Ni-Sn chứa Ni với lượng phủ nằm trong khoảng từ 5 đến

1500 $\mu\text{g}/\text{dm}^2$ và Sn với lượng phủ nằm trong khoảng từ 5 đến 500 $\mu\text{g}/\text{dm}^2$, hợp kim Ni-Cu chứa Ni với lượng phủ nằm trong khoảng từ 5 đến 1500 $\mu\text{g}/\text{dm}^2$, hợp kim Ni-Zn chứa Ni với lượng phủ nằm trong khoảng từ 5 đến 1500 $\mu\text{g}/\text{dm}^2$ và Zn với lượng phủ nằm trong khoảng từ 5 đến 500 $\mu\text{g}/\text{dm}^2$, hợp kim Ni-Mn chứa Ni với lượng phủ nằm trong khoảng từ 5 đến 1500 $\mu\text{g}/\text{dm}^2$ và Mn với lượng phủ nằm trong khoảng từ 5 đến 500 $\mu\text{g}/\text{dm}^2$, và hợp kim Ni-Zn-Cu chứa Ni với lượng phủ nằm trong khoảng từ 5 đến 1000 $\mu\text{g}/\text{dm}^2$ và Zn với lượng phủ nằm trong khoảng từ 5 đến 500 $\mu\text{g}/\text{dm}^2$.

Theo một phương án khác nữa của lá đồng dùng cho các bản mạch in theo sáng chế, lớp crom hoặc lớp cromat, và/hoặc lớp được xử lý chống gỉ bao gồm lớp được xử lý silan được tạo ra ở lớp ngoài cùng.

Theo một khía cạnh khác, sáng chế đề xuất phương pháp tạo ra mạch điện tử, phương pháp này bao gồm các bước chuẩn bị lá đồng cán hoặc lá đồng điện phân, mà được tạo ra từ lá đồng theo sáng chế; tạo ra tấm dạng lớp gồm lá đồng và nền nhựa bằng cách sử dụng lớp phủ của lá đồng làm bề mặt cần được khắc ăn mòn; và khắc ăn mòn tấm dạng lớp này bằng cách sử dụng dung dịch sắt (III) clorua hoặc dung dịch đồng (II) clorua, và loại bỏ các phần đồng không cần thiết để tạo ra mạch đồng.

Theo một khía cạnh khác, sáng chế đề xuất tấm dạng lớp bao gồm lá đồng và nền nhựa theo sáng chế.

Theo một khía cạnh khác nữa, sáng chế đề xuất tấm dạng lớp bao gồm lớp đồng và nền nhựa, trong đó tấm dạng lớp này có lớp phủ theo sáng chế mà phủ ít nhất một phần bề mặt của lớp đồng.

Theo một phương án của tấm dạng lớp theo sáng chế, nền nhựa là nền polyimide.

Theo một khía cạnh khác nữa, sáng chế đề xuất bản mạch mà sử dụng tấm dạng lớp theo sáng chế làm vật liệu.

Hiệu quả của sáng chế

Theo sáng chế, có thể tạo ra lá đồng dùng cho các bản mạch in, mà thích hợp cho việc thu nhỏ khoảng bước và có thể tạo ra bản mạch có dạng mặt cắt ngang có chân nhỏ với hiệu quả sản xuất cao, và tấm dạng lớp sử dụng lá đồng

này.

Mô tả vắn tắt các hình vẽ

Fig.1 là một ví dụ (hình ảnh TEM) về lớp phủ được tạo ra ở dạng các vùng riêng rẽ trên vật liệu nền bằng lá đồng.

Fig.2 là một ví dụ (hình ảnh TEM) về lớp phủ được tạo ra ở dạng các vùng riêng rẽ trên vật liệu nền bằng lá đồng.

Fig.3 là ảnh chụp một phần bề mặt của mẫu mạch, sơ đồ mặt cắt ngang phần bên của mẫu mạch theo hướng chiều rộng của phần có liên quan, và chỉ ra những nét chính của phương pháp tính hệ số khắc ăn mòn (EF) sử dụng sơ đồ này.

Fig.4 là ảnh chụp thể hiện phần không bị khiếm khuyết (vùng trong đó lớp bảo vệ và vật liệu nền bằng đồng không được tách ra).

Fig.5 là ảnh chụp thể hiện phần bất thường (vùng trong đó lớp bảo vệ và vật liệu nền bằng đồng được tách ra một phần).

Fig.6 là profin chiều sâu của ví dụ 28 thu được bằng XPS sau khi mạ phun.

Mô tả chi tiết sáng chế

Vật liệu nền bằng lá đồng

Dạng vật liệu nền bằng lá đồng mà có thể được sử dụng trong sáng chế không bị giới hạn một cách cụ thể, nhưng thông thường, vật liệu nền bằng lá đồng có thể được sử dụng ở dạng lá đồng cán hoặc lá đồng điện phân. Nói chung, lá đồng điện phân được tạo ra bằng cách kết tủa do điện phân đồng từ bể mạ đồng sulfat trên thùng làm bằng titan hoặc thép không gỉ, và lá đồng cán được tạo ra bằng cách lặp lại quá trình gia công chất dẻo bằng con lăn cán và xử lý nhiệt. Đối với các ứng dụng mà đòi hỏi uốn cong được, trong nhiều trường hợp lá đồng cán được sử dụng.

Đối với vật liệu nền bằng lá đồng, có thể sử dụng đồng nguyên chất như đồng kỹ thuật hoặc đồng không chứa oxy, mà đều thường được sử dụng trong các mẫu dây dẫn dùng cho các bản mạch in, cũng như các hợp kim đồng như, ví dụ, đồng chứa Sn, đồng chứa Ag, các hợp kim đồng thu được bằng cách bổ sung

Cr, Zr, Mg hoặc kim loại tương tự, và hợp kim đồng Corson thu được bằng bổ sung Ni, Si và kim loại tương tự. Nhưng, khi thuật ngữ "lá đồng" được sử dụng một mình trong phần mô tả này, nó bao gồm cả lá hợp kim đồng.

Độ dày của vật liệu nền bằng lá đồng mà có thể được sử dụng trong sáng chế không bị giới hạn một cách cụ thể, và có thể được điều chỉnh một cách thích hợp với độ dày thích hợp đối với các bản mạch in. Ví dụ, độ dày này có thể được điều chỉnh nằm trong khoảng từ 5 μm đến 100 μm . Tuy nhiên, khi nhằm tạo ra các mẫu nhỏ, độ dày này nhỏ hơn hoặc bằng 30 μm , và tốt hơn là nhỏ hơn hoặc bằng 20 μm , và độ dày này thường nằm trong khoảng từ 5 μm đến 20 μm .

Vật liệu nền bằng lá đồng được sử dụng trong sáng chế không bị giới hạn một cách cụ thể, nhưng ví dụ, vật liệu nền bằng lá đồng mà không được xử lý tạo nhám có thể được sử dụng. Thông thường, nói chung là sử dụng phương pháp xử lý tạo nhám bề mặt bằng cách tạo độ nhám bề mặt cỡ micromet (μm) cho bề mặt bằng cách mạ đặc biệt, và tạo ra tính bám dính bằng nhựa thông qua hiệu ứng dính tự nhiên. Tuy nhiên, mặt khác, các lá nhẵn được coi là tốt về đặc tính khoảng bước nhỏ và đặc tính điện tần số cao, và trong một số trường hợp lá được tạo nhám có thể gia công không thuận lợi. Hơn nữa, nếu việc xử lý tạo nhám không được thực hiện, khi bước xử lý tạo nhám được bỏ qua, có tác dụng nâng cao hiệu quả kinh tế và năng suất.

(1) Thành phần của lớp phủ

Trên ít nhất một phần bề mặt trên phía bề mặt trái của vật liệu nền bằng lá đồng mà được gắn với nền cách điện (bề mặt được thiết kế có mạch được tạo ra trên đó), được tạo một lớp phủ. Lớp phủ này bao gồm lớp được tạo ra từ ít nhất một kim loại trong số bất kỳ Pt, Pd và Au, và lớp được tạo ra từ một hoặc nhiều kim loại khác ngoài ba loại nêu trên, với hai lớp được tạo lớp theo thứ tự này từ bề mặt của vật liệu nền bằng lá đồng. Kim loại khác ngoài Pt, Pd và Au có thể là một hoặc nhiều kim loại bất kỳ trong số Ni, Co, Sn, Zn, Cu và Cr. Hơn nữa, đối với kim loại khác ngoài Pt, Pd và Au, các hợp kim Ni như Ni-V, Ni-Sn, Ni-Cu, Ni-Zn, Ni-Mn và Ni-Cu-Zn cũng có thể được sử dụng. Như vậy, khi một lượng rất nhỏ kim loại quý được kết tủa trên bề mặt cần được khắc ăn mòn của lá đồng, chân mạch được tạo ra do đó trở nên nhỏ. Do vậy, ngay cả khi độ dày

của lá đồng không nhỏ, có thể tạo ra được mạch có chân nhỏ, và do đó, sự tạo thành các nền linh kiện có mật độ cao có thể thực hiện được. Hơn nữa, bằng cách phủ kim loại quý với kim loại khác loại, tính bám dính với lớp bảo vệ lỏng được đảm bảo, và vì vậy, bước xử lý trước mà thường được thực hiện có thể được bỏ qua, và đồng thời, mẫu dây dẫn nhỏ có thể được tạo thành một cách ổn định. Độ dày của lớp phủ nằm trong khoảng từ 3 nm đến 25 nm, và tốt hơn là nằm trong khoảng từ 5 nm đến 15 nm. Nếu độ dày của lớp phủ nhỏ hơn 3 nm, khả năng chống lại sự tách lớp bảo vệ giảm, và nếu độ dày lớn hơn 25 nm, khả năng khắc ăn mòn ban đầu giảm.

Đối với phương pháp tạo ra lớp phủ trên vật liệu nền bằng lá đồng, đã biết phương pháp tạo ra lớp phủ bằng cách thực hiện mạ phun trong plasma trong khi vật liệu nền bằng lá đồng được vận chuyển bằng hệ thống vận chuyển liên tục như hệ thống kiểu cuộn sang cuộn. Trong phương pháp này, khoảng thời gian trong đó các hạt kim loại mà đã đến được bề mặt vật liệu nền bằng lá đồng bằng cách mạ phun có thể khuếch tán ở bề mặt liên quan ngắn, và lượng các hạt kim loại kết tủa nhỏ, lớp do đó được tạo ra ở dạng các vùng riêng rẽ. Nếu các vùng riêng rẽ nhỏ, sẽ có ảnh hưởng có hại đến khả năng khắc ăn mòn. Do lý do này, trong trường hợp nếu lớp phủ được tạo ra ở dạng các vùng riêng rẽ, khi mặt cắt ngang được quan sát bằng kính hiển vi điện tử đi qua, tốt hơn là một phần hoặc toàn bộ lớp kim loại quý có đường kính trục chính lớn hơn hoặc bằng 1 nm. Trong bản mô tả này, thuật ngữ "đường kính trục chính" có nghĩa là đường kính lớn nhất trong vùng có hình dạng riêng rẽ có liên quan. Để tham khảo, các ví dụ về lớp phủ được tạo ra ở dạng các vùng riêng rẽ trên vật liệu nền bằng lá đồng (các hình ảnh TEM) được thể hiện trên Fig.1 và Fig.2.

Hơn nữa, phương pháp phủ bị ảnh hưởng bởi trạng thái oxi hoá của mặt lá đồng và sự xử lý trước, và nếu bề mặt lá đồng sạch, lớp thu được không ở "dạng riêng rẽ" mà ở "dạng lớp". Hơn nữa, màng phủ cũng thu được ở "dạng lớp" bằng cách tăng lượng phủ. Như vậy, lớp phủ theo sáng chế có thể ở dạng các vùng riêng rẽ hoặc có thể ở dạng một lớp.

(2) Xác định lớp phủ

Việc xác định lớp phủ có thể thu được bằng cách thực hiện phun khí

argon từ lớp bề mặt bằng thiết bị phân tích bề mặt dùng cho phân tích XPS, AES hoặc tương tự, thực hiện phân tích hoá học theo hướng chiều sâu, và thực hiện xác định dựa trên sự có mặt của các đỉnh phát hiện tương ứng.

(3) Tỷ lệ phần trăm nguyên tử ở bề mặt lớp phủ

Lớp phủ theo sáng chế có tỷ lệ phần trăm nguyên tử (%) của một hoặc nhiều nguyên tố bất kỳ trong số Pt, Pd và Au theo hướng chiều sâu (x ; đơn vị: nm) thu được từ phân tích XPS theo hướng chiều sâu từ bề mặt được biểu thị là $f(x)$, tỷ lệ phần trăm nguyên tử của một hoặc nhiều kim loại khác ngoài ba loại nêu trên được biểu thị là $g(x)$, và trị số cực đại thứ nhất của $f(x)$ và $g(x)$ nằm trong đoạn $[0, 15]$ lần lượt được biểu thị là $f(F)$ và $g(G)$, thoả mãn các quan hệ: $G \leq F$, $f(F) \geq 1\%$, và $g(G) \geq 1\%$. Nếu $f(F)$ nhỏ hơn 1%, rất khó tạo ra mẫu mạch hình chữ nhật. Hơn nữa, nếu $g(G)$ nhỏ hơn 1%, có nguy cơ là lực dính với lớp bảo vệ trên bề mặt cần được khắc ăn mòn có thể là kém. Ngoài ra, tốt hơn là $f(F) \geq 5\%$ và $g(G) \geq 5\%$. Hơn thế nữa khi lớp được tạo ra từ một hoặc nhiều kim loại khác ngoài Pt, Pd và Au bao gồm hợp kim Ni, thì $g(G)$ là tỷ lệ phần trăm nguyên tử của Ni. "Trị số cực đại thứ nhất" có nghĩa là các trị số cực đại mà xuất hiện lúc đầu khi lớp phủ được quan sát từ bề mặt của lớp phủ theo hướng chiều sâu.

(4) Lượng kết tủa

Khi lớp phủ chứa Pt, lượng Pt kết tủa nằm trong khoảng từ 200 đến 2000 $\mu\text{g}/\text{dm}^2$, và tốt hơn là nằm trong khoảng từ 400 đến 1050 $\mu\text{g}/\text{dm}^2$. Khi lớp phủ chứa Pd, lượng Pd kết tủa nằm trong khoảng từ 120 đến 1200 $\mu\text{g}/\text{dm}^2$, và tốt hơn là nằm trong khoảng từ 240 đến 600 $\mu\text{g}/\text{dm}^2$. Khi lớp phủ chứa Au, lượng Au kết tủa nằm trong khoảng từ 200 đến 2000 $\mu\text{g}/\text{dm}^2$, và tốt hơn là nằm trong khoảng từ 400 đến 1000 $\mu\text{g}/\text{dm}^2$. Nếu lượng Pt kết tủa trong lớp phủ nhỏ hơn 200 $\mu\text{g}/\text{dm}^2$, lượng Pd kết tủa trong lớp phủ nhỏ hơn 120 $\mu\text{g}/\text{dm}^2$, và lượng Au kết tủa trong lớp phủ nhỏ hơn 200 $\mu\text{g}/\text{dm}^2$, các tác dụng của các nguyên tố tương ứng không đầy đủ. Mặt khác, nếu lượng Pt kết tủa trong lớp phủ lớn hơn 2000 $\mu\text{g}/\text{dm}^2$, lượng Pd kết tủa trong lớp phủ lớn hơn 1200 $\mu\text{g}/\text{dm}^2$, và lượng Au kết tủa trong lớp phủ lớn hơn 2000 $\mu\text{g}/\text{dm}^2$, các nguyên tố tương ứng có ảnh hưởng có hại đến khả năng khắc ăn mòn ban đầu.

Hơn nữa, khi kim loại khác ngoài Pt, Pd và Au bao gồm một hoặc nhiều

kim loại bất kỳ trong số Ni, Co, Sn, Zn, Cu và Cr, tốt hơn là Ni có mặt với lượng phủ nằm trong khoảng từ 5 đến 1500 $\mu\text{g}/\text{dm}^2$, tốt hơn nữa là nằm trong khoảng từ 30 đến 1500 $\mu\text{g}/\text{dm}^2$, và còn tốt hơn nữa là nằm trong khoảng từ 70 đến 500 $\mu\text{g}/\text{dm}^2$; Co có mặt với lượng phủ nằm trong khoảng từ 5 đến 1500 $\mu\text{g}/\text{dm}^2$, tốt hơn là nằm trong khoảng từ 30 đến 1500 $\mu\text{g}/\text{dm}^2$, và tốt hơn nữa là nằm trong khoảng từ 70 đến 500 $\mu\text{g}/\text{dm}^2$; Sn có mặt với lượng phủ nằm trong khoảng từ 5 đến 1200 $\mu\text{g}/\text{dm}^2$, tốt hơn là nằm trong khoảng từ 30 đến 1200 $\mu\text{g}/\text{dm}^2$, và tốt hơn nữa là nằm trong khoảng từ 60 đến 800 $\mu\text{g}/\text{dm}^2$; hoặc Zn có mặt với lượng phủ nằm trong khoảng từ 5 đến 1200 $\mu\text{g}/\text{dm}^2$, tốt hơn là nằm trong khoảng từ 30 đến 1200 $\mu\text{g}/\text{dm}^2$, và tốt hơn nữa là nằm trong khoảng từ 60 đến 800 $\mu\text{g}/\text{dm}^2$; Cu có mặt với lượng phủ nằm trong khoảng từ 5 đến 1500 $\mu\text{g}/\text{dm}^2$; hoặc Cr có mặt với lượng phủ nằm trong khoảng từ 5 đến 80 $\mu\text{g}/\text{dm}^2$. Nếu lượng Ni kết tủa trong lớp phủ nhỏ hơn 5 $\mu\text{g}/\text{dm}^2$, lượng Co kết tủa trong lớp phủ nhỏ hơn 5 $\mu\text{g}/\text{dm}^2$, lượng Sn kết tủa trong lớp phủ nhỏ hơn 5 $\mu\text{g}/\text{dm}^2$, lượng Zn kết tủa trong lớp phủ nhỏ hơn 5 $\mu\text{g}/\text{dm}^2$, lượng Cu kết tủa trong lớp phủ nhỏ hơn 5 $\mu\text{g}/\text{dm}^2$, và lượng Cr kết tủa trong lớp phủ nhỏ hơn 5 $\mu\text{g}/\text{dm}^2$, các tác dụng của các nguyên tố tương ứng không đầy đủ. Mặt khác, nếu lượng Ni kết tủa trong lớp phủ lớn hơn 1500 $\mu\text{g}/\text{dm}^2$, lượng Co kết tủa trong lớp phủ lớn hơn 1500 $\mu\text{g}/\text{dm}^2$, lượng Sn kết tủa trong lớp phủ lớn hơn 1200 $\mu\text{g}/\text{dm}^2$, lượng Zn kết tủa trong lớp phủ lớn hơn 1200 $\mu\text{g}/\text{dm}^2$, lượng Cu kết tủa trong lớp phủ lớn hơn 1500 $\mu\text{g}/\text{dm}^2$, và lượng Cr kết tủa trong lớp phủ lớn hơn 80 $\mu\text{g}/\text{dm}^2$, các nguyên tố tương ứng có ảnh hưởng có hại đến khả năng khắc ăn mòn ban đầu.

Hơn nữa, hợp kim Ni có thể được tạo ra từ hợp kim Ni-V chứa Ni với lượng phủ nằm trong khoảng từ 5 đến 1500 $\mu\text{g}/\text{dm}^2$ và V với lượng phủ nằm trong khoảng từ 5 đến 500 $\mu\text{g}/\text{dm}^2$; hợp kim Ni-Sn chứa Ni với lượng phủ nằm trong khoảng từ 5 đến 1500 $\mu\text{g}/\text{dm}^2$ và Sn với lượng phủ nằm trong khoảng từ 5 đến 500 $\mu\text{g}/\text{dm}^2$; hợp kim Ni-Cu chứa Ni với lượng phủ nằm trong khoảng từ 5 đến 1500 $\mu\text{g}/\text{dm}^2$; hợp kim Ni-Zn chứa Ni với lượng phủ nằm trong khoảng từ 5 đến 1500 $\mu\text{g}/\text{dm}^2$ và Zn với lượng phủ nằm trong khoảng từ 5 đến 500 $\mu\text{g}/\text{dm}^2$; hợp kim Ni-Mn chứa Ni với lượng phủ nằm trong khoảng từ 5 đến 1500 $\mu\text{g}/\text{dm}^2$ và Mn với lượng phủ nằm trong khoảng từ 5 đến 500 $\mu\text{g}/\text{dm}^2$; hoặc hợp kim

Ni-Zn-Cu chứa Ni với lượng phủ nằm trong khoảng từ 5 đến 1000 $\mu\text{g}/\text{dm}^2$ và Zn với lượng phủ nằm trong khoảng từ 5 đến 500 $\mu\text{g}/\text{dm}^2$. Nếu các lượng phủ của các nguyên tố kim loại tương ứng nhỏ hơn các khoảng nêu trên, các tác dụng của các nguyên tố tương ứng không đầy đủ. Mặt khác, nếu các lượng phủ của các nguyên tố kim loại tương ứng lớn hơn các khoảng nêu trên, các nguyên tố tương ứng có ảnh hưởng có hại đến khả năng khắc ăn mòn ban đầu.

Hơn nữa, lớp bên dưới có thể được bố trí giữa vật liệu nền bằng lá đồng và lớp phủ do khả năng chống đổi màu dưới điều kiện gia nhiệt, miễn là không có ảnh hưởng có hại đến khả năng khắc ăn mòn ban đầu. Lớp bên dưới tốt hơn là được làm bằng niken, hợp kim niken, coban, bạc, hoặc mangan. Phương pháp tạo ra lớp bên dưới có thể là phương pháp khô hoặc phương pháp ướt bất kỳ.

Ở lớp ngoài cùng trên lớp phủ, lớp crom hoặc lớp cromat, và/hoặc lớp được xử lý chống gỉ bao gồm lớp được xử lý silan có thể cũng được tạo ra để làm tăng hiệu quả chống gỉ. Hơn nữa, lớp bên dưới có khả năng chống oxi hoá có thể cũng được tạo ra giữa lớp phủ và lá đồng, để ngăn chặn hơn nữa sự oxi hoá do xử lý gia nhiệt.

Phương pháp sản xuất lá đồng

Lá đồng dùng cho các bản mạch in theo sáng chế có thể được tạo ra bằng phương pháp mạ phun. Tức là, ít nhất một phần bề mặt của vật liệu nền bằng lá đồng được phủ bằng lớp phủ bằng cách mạ phun. Cụ thể là, lớp được tạo ra từ một hoặc nhiều nguyên tố bất kỳ trong số Pt, Pd và Au, mà có tốc độ khắc ăn mòn thấp hơn so với đồng, và lớp được tạo ra từ một hoặc nhiều kim loại khác ngoài ba loại nêu trên được tạo ra trên bề mặt cần được khắc ăn mòn của lá đồng bằng cách mạ phun. Các lớp phủ này cũng có thể được tạo ra bằng, ví dụ, phương pháp mạ ướt như mạ điện hoặc mạ không dùng điện, mà không bị giới hạn ở phương pháp mạ phun.

Phương pháp sản xuất bản mạch in

Bản mạch in (PWB) có thể được sản xuất bằng phương pháp thông thường bằng cách sử dụng lá đồng theo sáng chế. Sau đây, ví dụ về phương pháp sản xuất bản mạch in sẽ được mô tả.

Đầu tiên, tám dạng lớp được tạo ra bằng cách gắn lá đồng vào nền cách

điện. Nền cách điện mà lá đồng được tạo lớp trên đó không bị giới hạn một cách cụ thể miễn là nền cách điện này có đặc tính để có thể sử dụng được cho các bản mạch in. Tuy nhiên, ví dụ, nhựa phenol nền giấy dùng cho các ứng dụng PWB cứng, nhựa epoxy nền giấy, nhựa epoxy nền vải sợi tổng hợp, nhựa epoxy nền composit sợi thủy tinh/giấy, nhựa epoxy nền composit sợi thủy tinh/sợi thủy tinh không dệt, và nhựa epoxy nền sợi thủy tinh được sử dụng, và màng polyeste, màng polyimide hoặc màng tương tự có thể được sử dụng cho các ứng dụng FPC.

Đối với phương pháp gắn, trong các ứng dụng PWB cứng, vật liệu nền như sợi thủy tinh được tẩm nhựa, và do đó nền được tẩm trước được tạo ra bằng cách hoá rắn nhựa thành trạng thái nửa rắn. Việc liên kết có thể được thực hiện bằng cách đặt chồng lá đồng trên nền tẩm trước trên bề mặt trái của lớp phủ, và gia nhiệt và ép thành tấm dạng lớp.

Trong các ứng dụng bản mạch in dẻo (FPC), màng polyimide hoặc màng polyeste và lá đồng có thể được gắn với nhau bằng cách sử dụng chất kết dính trên cơ sở epoxy hoặc chất kết dính acrylic (cấu trúc ba lớp). Hơn nữa, các ví dụ về phương pháp mà không sử dụng chất kết dính (cấu trúc hai lớp) bao gồm phương pháp đúc bằng cách phủ vecni polyimide (vecni axit polyamic) mà là tiền chất của polyimide trên lá đồng, và imide hoá tiền chất polyimide bằng cách gia nhiệt; và phương pháp tạo lớp bằng cách phủ polyimide dẻo nóng trên màng polyimide, xếp chồng lá đồng trên đó, và gia nhiệt và ép thành tấm dạng lớp. Trong phương pháp đúc, cũng hiệu quả để phủ trước vật liệu phủ dính như polyimide dẻo nóng, trước khi phủ vecni polyimide.

Tấm dạng lớp theo sáng chế có thể được sử dụng trong các bản mạch in (PWB) khác nhau, và không có giới hạn cụ thể. Tuy nhiên, ví dụ, do số lớp của mẫu dây dẫn, tấm dạng lớp có thể được sử dụng với PWB có một mặt, PWB có hai mặt, và PWB nhiều lớp (ba hoặc nhiều lớp), và do loại vật liệu nền cách điện, tấm dạng lớp có thể được sử dụng với PWB cứng, PWB (FPC) dẻo, và PWB cứng-dẻo. Hơn nữa, tấm dạng lớp theo sáng chế không bị giới hạn ở tấm dạng lớp mạ đồng như được mô tả trên đây, mà được tạo ra bằng cách gắn lá đồng với nhựa, và cũng có thể là vật liệu được phủ kim loại thu được bằng tạo ra lớp đồng trên nhựa bằng cách mạ phun hoặc mạ.

Lớp bảo vệ được phủ trên bề mặt của lớp phủ tạo ra trên lá đồng của tấm dạng lớp được sản xuất như được mô tả trên đây, và mẫu lớp bảo vệ được tạo ra bằng cách chiếu xạ mẫu thông qua màng che và phát triển mẫu. Tại thời điểm này, do lớp được tạo ra từ một hoặc nhiều kim loại khác ngoài ba loại Pt, Pd và Au đã được tạo ra trên bề mặt của lớp phủ của tấm dạng lớp, nên tính bám dính với lớp bảo vệ lỏng được cải thiện, và không cần phải thực hiện việc xử lý trước bề mặt lớp phủ trước.

Sau đó, lớp phủ đã được chiếu xạ ở các lỗ của mẫu lớp bảo vệ được loại bỏ bằng cách sử dụng chất phản ứng. Về chất phản ứng, tốt hơn là sử dụng chất phản ứng chứa axit clohydric, axit sulfuric hoặc axit nitric là thành phần chính, do sẵn có dễ tìm. Khi lớp kim loại quý rất mỏng, kim loại quý được khuếch tán một cách thích hợp kết hợp với đồng của vật liệu nền bằng lá đồng dẫn đến hiện tượng trề nhiệt khi sản xuất, và các nguyên tử đồng mà đã đến gần lớp ngoài cùng thông qua quá trình khuếch tán này bị oxi hoá bởi không khí, hoặc bởi quá trình gia nhiệt xử lý làm khô lớp bảo vệ. Nhờ đó tạo ra đồng oxit. Khi đồng oxit này trong lớp hợp kim kim loại quý/đồng được tạo ra bằng cách khuếch tán được hoà tan một cách dễ dàng bằng axit, kim loại quý cũng được loại bỏ một cách đồng thời. Do đó, ngay cả trong trường hợp lớp kim loại quý có tính chống ăn mòn, kim loại quý có thể được loại bỏ một cách dễ dàng khỏi các vùng được chiếu xạ ở các lỗ của mẫu lớp bảo vệ.

Tiếp theo, tấm dạng lớp được nhúng trong chất khắc ăn mòn. Tại thời điểm này, lớp phủ chứa một hoặc nhiều kim loại bất kỳ trong số platin, paladi và vàng mà ngăn cản sự khắc ăn mòn, được đặt ở vị trí gần với phần lớp bảo vệ trên lá đồng, và có thể khắc ăn mòn lá đồng trên mặt lớp bảo vệ nhờ đó việc khắc ăn mòn đồng ở các vùng cách xa lớp phủ diễn ra ở tốc độ nhanh hơn tốc độ mà ở gần lớp phủ này được khắc ăn mòn, và nhờ đó việc khắc ăn mòn mẫu mạch đồng diễn ra gần như thẳng đứng. Do đó, các phần đồng không cần thiết được loại bỏ, và sau đó, mẫu mạch có thể được chiếu xạ vào lúc tách ra và loại bỏ lớp bảo vệ được khắc ăn mòn.

Đối với chất khắc ăn mòn được sử dụng để tạo ra mẫu mạch trên tấm dạng lớp, do tốc độ khắc ăn mòn của lớp phủ đủ nhỏ hơn đồng, nên chất khắc ăn

mòn có hiệu quả cải thiện hệ số khắc ăn mòn. Dung dịch đồng (II) clorua, dung dịch sắt (III) clorua hoặc dung dịch tương tự có thể được sử dụng làm chất khắc ăn mòn.

Hơn nữa, cũng cần phải có lớp chất chịu nhiệt được tạo ra trước trên bề mặt của vật liệu nền bằng lá đồng, trước khi tạo ra lớp phủ.

Hình dạng mạch trên bề mặt lá đồng của bản mạch in

Như được mô tả trên đây, trong mạch trên bề mặt lá đồng của bản mạch in, mà đã được tạo ra bằng cách khắc ăn mòn từ mặt lớp phủ, hai bề mặt bên có hình dạng dài được tạo ra không thẳng đứng trên nền cách điện, nhưng thường được tạo ra ở dạng mở rộng xuống phía dưới từ bề mặt của lá đồng, tức là, hướng về lớp nhựa (xuất hiện độ võng xuống). Nhờ đó, hai bề mặt bên có hình dạng dài lần lượt có góc nghiêng θ so với bề mặt nền cách điện. Để có thể chế tạo mẫu mạch nhỏ hơn (thu nhỏ khoảng bước) mà là một yêu cầu hiện tại, quan trọng là tạo ra khoảng bước của mạch càng hẹp càng tốt. Tuy nhiên, nếu góc nghiêng θ nhỏ, độ võng tăng một cách phù hợp, và khoảng bước của mạch trở nên rộng hơn. Hơn nữa, thông thường, góc nghiêng θ không hoàn toàn cố định trong số các mạch khác nhau và trong mạch. Nếu sự thay đổi góc nghiêng θ lớn, có nguy cơ là có thể ảnh hưởng có hại đến chất lượng của mạch. Do đó, trong mạch trên bề mặt lá đồng của bản mạch in được tạo ra bằng cách khắc ăn mòn từ mặt lớp phủ, mong muốn rằng hai bề mặt bên có hình dạng dài lần lượt có góc nghiêng θ nằm trong khoảng từ 65° đến 90° so với bề mặt nền cách điện, và độ lệch tiêu chuẩn $\tan\theta$ trong cùng một mạch nhỏ hơn hoặc bằng 1,0. Hơn nữa, khi khoảng bước của mạch nhỏ hơn hoặc bằng $50\text{ }\mu\text{m}$, hệ số khắc ăn mòn tốt hơn là lớn hơn hoặc bằng 1,5, và tốt hơn nữa là lớn hơn hoặc bằng 2,5.

Ví dụ thực hiện sáng chế

Sau đây, các ví dụ thực hiện sáng chế sẽ được mô tả, nhưng các ví dụ này được đưa ra chỉ nhằm mục đích làm cho sáng chế dễ hiểu hơn, và không nhằm giới hạn sáng chế.

Ví dụ 1: các ví dụ từ 1 đến 79

Sự tạo thành lớp phủ trên lá đồng

Về vật liệu nền bằng lá đồng dùng cho các ví dụ từ 1 đến 79, lá đồng cán

(C1100 được sản xuất bởi JX Nippon Mining & Metals Corp.) có độ dày bằng 12 μm được tạo ra. Độ nhám bề mặt (Rz) của lá đồng cán này là 0,10 μm .

Màng oxit mỏng được kết tủa trên bề mặt của lá đồng được loại bỏ bằng cách mạ phun ngược, và lớp phủ được tạo ra bằng cách mạ phun các đối tượng khác nhau được mô tả dưới đây bằng thiết bị và dưới các điều kiện nêu dưới đây. Độ dày của lớp phủ được thay đổi bằng cách điều chỉnh thời gian tạo màng. Về các đơn chất kim loại khác nhau được sử dụng trong quá trình mạ phun, các kim loại có độ tinh khiết 3 N được sử dụng.

- Thiết bị: thiết bị mạ phun kiểu mẻ (Ulvac Technologies, Inc., Model MNS-6000)

- Độ chân không cuối: $1,0 \times 10^{-5}$ Pa

- Áp suất phun: 0,2 Pa

- Điện năng phóng ngược: 100 W

- Điện năng phóng: 50 W

- Mục tiêu: dùng cho các bề mặt được khắc ăn mòn

Au, Pd, Pt, Ni, Co, Sn, Zn, Cu, Cr (3 N)

Ni-7 % trọng lượng V, Ni-20 % trọng lượng Sn, Ni-25% trọng lượng Zn,

Ni-20 % trọng lượng Mn, Ni-50 % trọng lượng Cu,

Ni-64 % trọng lượng Cu-18 % trọng lượng Zn

- Mục tiêu: dùng cho bề mặt cần được gắn

Ni, Cr (3 N)

- Tốc độ tạo màng: màng có độ dày khoảng 0,2 μm được tạo ra trong một khoảng thời gian nhất định cho mỗi mục tiêu, độ dày này được đo bằng thiết bị phân tích ba chiều, và tốc độ phun trên mỗi đơn vị thời gian được tính toán.

Đối với lá đồng có lớp phủ, màng oxit mỏng mà đã được kết tủa trước trên bề mặt trái của lớp phủ được loại bỏ bằng cách mạ phun ngược, và lớp Ni và lớp Cr lần lượt được tạo ra.

Trên lá đồng mà đã được xử lý bề mặt bằng phương pháp nêu trên, màng polyimit được phủ chất kết dính (được sản xuất bởi Nikkan Industries Co., Ltd., CISV1215) được tạo lớp bằng cách ép nóng trong 40 phút ở 160°C dưới áp suất

7 kgf/cm².

Đo lượng kết tủa

Việc đo lượng Au, Pd và Pt kết tủa của lớp phủ được thực hiện bằng cách hoà tan mẫu lá đồng được xử lý bề mặt trong nước cường toan, pha loãng dung dịch này, và phân tích độ loãng bằng cách đo phổ hấp thụ nguyên tử. Việc định lượng các nguyên tố khác được thực hiện bằng cách hoà tan mẫu trong một dung dịch được tạo ra bằng cách trộn HNO₃ (2% trọng lượng) và HCl (5% trọng lượng), việc đo định lượng nồng độ kim loại trong dung dịch này bằng phổ kế phát xạ ICP (được sản xuất bởi SII Nanotechnology, Inc., SFC-3100), và tính lượng kim loại trên mỗi đơn vị diện tích (µg/dm²).

Hơn nữa, đối với lượng Cu và Ni kết tủa trong trường hợp sử dụng Cu hoặc hợp kim Cu-Ni làm mục tiêu, các trị số đo thu được khi các màng được tạo ra trên lá Ti dưới các điều kiện giống nhau được sử dụng.

Đo bằng XPS

Các điều kiện đo đối với XPS được sử dụng khi các profin độ sâu của các lớp phủ được tạo ra được thể hiện dưới đây.

- Thiết bị: thiết bị phân tích XPS (Ulvac-Phi, Inc., Model 5600MC)
- Độ chân không cuối: $3,8 \times 10^{-7}$ Pa
- Tia X: công suất đầu ra AlK α đơn sắc hoặc MgK α không đơn sắc, tia X: 300 W, vùng phát hiện: 800 µm ϕ , góc được tạo ra bởi mẫu và bộ phát hiện: 45°

- Chùm ion: loại ion: Ar⁺, điện áp gia tăng: 3 kV, vùng quét: 3 mm $\times$ 3 mm, tốc độ phun: 2,0 nm/phút (tính theo SiO₂)

Đo bằng kính hiển vi điện tử truyền qua (1)

Sau khi phủ, tổng độ dày của lớp được xử lý bề mặt được quan sát khi mặt cắt ngang của lớp phủ được ánh xạ bằng tia X đặc trưng được đo bằng cách sử dụng kính hiển vi điện tử truyền qua.

- Thiết bị: STEM (Hitachi, Ltd., Model HD-2000 STEM)
- Điện áp gia tăng: 200 kV
- Độ phóng đại: 2.000.000 lần

Đo bằng kính hiển vi điện tử truyền qua (2)

Sau khi phủ, các vùng có dạng riêng rẽ hoặc có dạng lớp trong lớp kim loại quý ở mặt cắt ngang của lớp phủ được quan sát bằng cách sử dụng kính hiển vi điện tử truyền qua, và đối với các vùng có dạng riêng rẽ, đường kính trục chính được đo. Độ dài thang đo được thiết lập đến 1000 nm. Khi sự đánh giá gặp khó khăn đối với các hạt kim loại quý có đường kính trục chính nhỏ hơn 0,5 nm trong vùng có dạng riêng rẽ do độ phân giải của thiết bị, các hạt kim loại quý có đường kính trục chính lớn hơn 0,5 nm được sử dụng làm các đối tượng đo.

- Thiết bị: STEM (Hitachi, Ltd., Model HD-2000 STEM)
- Điện áp gia tăng: 200 kV
- Độ phóng đại: 100.000 lần

Cấu hình mạch do khắc ăn mòn

Bề mặt cần được khắc ăn mòn của lá đồng được tẩy nhờn bằng axeton, và lá đồng được nhúng trong axit sulfuric (100 g/L) trong 30 giây để loại bỏ các tạp chất trên bề mặt và lớp oxit. Sau đó, lớp bảo vệ lỏng (được sản xuất bởi Tokyo Ohka Kogyo Co., Ltd., OFPR-800LB) được nhỏ giọt trên bề mặt cần được khắc ăn mòn, bằng cách sử dụng thiết bị phủ quay, và được sấy khô. Độ dày của lớp bảo vệ sau khi sấy được điều chỉnh đến 1 μm . Sau đó, mười mạch được in bằng quy trình chiếu xạ, và xử lý khắc ăn mòn để loại bỏ các phần không cần thiết của lá đồng được thực hiện dưới các điều kiện sau đây.

Các điều kiện khắc ăn mòn (hệ sắt (III) clorua, đồng (II) clorua)

- Dung dịch sắt (III) clorua: (FeCl_3 3,2 mol/L, HCl 1,0 mol/L)
- Dung dịch đồng (II) clorua: (CuCl_2 2,0 mol/L, HCl 2,3 mol/L)
- Nhiệt độ lỏng: 50°C
- Áp lực phun: 0,25 MPa

Sự tạo thành mạch có khoảng bước 40 μm

- Lớp bảo vệ có $L/S = 35 \mu\text{m}/5 \mu\text{m}$
- Độ rộng đáy mạch (phần dưới) hoặc độ rộng đỉnh mạch (phần trên)

hoàn thiện: 20 μm

- Chất có thể được xác nhận bằng cách quan sát từ phần trên của mạch

Sau khi khắc ăn mòn, lớp bảo vệ được nhúng trong dung dịch NaOH (100 g/L) ở 45°C trong một phút, và nhờ đó lớp bảo vệ bị bong ra.

Các điều kiện đo hệ số khắc ăn mòn

Đối với hệ số khắc ăn mòn, trong trường hợp nếu quá trình khắc ăn mòn được hoàn thành ở dạng mà mở rộng hướng xuống dưới (khi độ võng xuống xuất hiện), dưới giả thiết rằng mạch đã được khắc ăn mòn theo phương thẳng đứng, khi khoảng cách của chiều dài võng xuống từ giao điểm giữa nền nhựa và đường vuông góc từ bề mặt lá đồng được biểu thị là a , hệ số khắc ăn mòn thể hiện tỷ số giữa trị số a này và độ dày của lá đồng b , b/a . Khi trị số này lớn hơn, góc nghiêng tăng, và nó chỉ ra rằng độ võng giảm, mà không có phần dư thừa của quá trình khắc ăn mòn bất kỳ còn lại sau đó. Fig.3 thể hiện ảnh chụp của một phần bề mặt của mẫu mạch, sơ đồ mặt cắt ngang phần bên theo hướng chiều rộng của mẫu mạch của phần có liên quan, và chỉ ra những nét chính của phương pháp tính hệ số khắc ăn mòn sử dụng sơ đồ này. Trị số a này được đo bằng cách quan sát SEM từ phần trên của mạch, và hệ số khắc ăn mòn ($EF = b/a$) được tính toán. Chất lượng khắc ăn mòn có thể được đánh giá một cách dễ dàng bằng cách sử dụng hệ số khắc ăn mòn này. Trong khi đó, góc nghiêng θ được tính bằng cách tính arctang sử dụng trị số đo được bằng phương pháp nêu trên và độ dày của lá đồng, b . Đối với khoảng đo, các trị số trung bình của hệ số khắc ăn mòn, độ lệch quân phương của nó, và góc nghiêng, θ , được xác định đối với 12 điểm dọc chiều dài mạch bằng 600 μm được sử dụng làm các kết quả đo.

Đánh giá sự chống tách lớp bảo vệ

Trong bản mô tả này, Fig.4 và Fig.5 thể hiện các ảnh chụp từ đỉnh mạch trong đó lớp bảo vệ không được tách ra bằng cách sử dụng kiểm sau khi khắc ăn mòn. Fig.4 thể hiện phần không bị khiếm khuyết (vùng trong đó lớp bảo vệ và vật liệu nền bằng đồng không được tách ra), và Fig.5 thể hiện phần bất thường (vùng trong đó lớp bảo vệ và vật liệu nền bằng đồng được tách ra một phần). Nếu lớp bảo vệ và vật liệu nền dính với nhau một cách đầy đủ, độ bóng kim loại có thể được nhận biết qua lớp bảo vệ như được thể hiện trên Fig.4, và có thể được nhận biết rằng các mạch là các đường thẳng. Mặt khác, nếu lớp bảo vệ và vật liệu nền bị tách ra trong quá trình khắc ăn mòn, độ bóng kim loại không thể được nhận biết qua lớp bảo vệ như được thể hiện ở vùng bao quanh các nét đứt trên Fig.5, và mạch trong vùng này so với phần không bị khiếm khuyết có độ

tuyến tính kém. Do đó, trong đánh giá về khả năng chống tách lớp bảo vệ trong ví dụ thực hiện sáng chế, trong số các mẫu lớp bảo vệ ($L/S = 35 \mu\text{m}/5 \mu\text{m}$, 10 mẫu), mẫu có đến 5 vùng tách lớp bảo vệ như được thể hiện trên Fig.5 được thể hiện là $\odot$; mẫu có từ 6 đến 15 vùng được thể hiện là $\circ$; mẫu có từ 16 đến 25 vùng được thể hiện là $\triangle$; và mẫu có nhiều hơn hoặc bằng 26 vùng được thể hiện là $\times$.

Ví dụ 2: các ví dụ từ 80 đến 82

Trên CCL được phủ kim loại (MAQINAS được sản xuất bởi JX Nippon Mining & Metals Corp.; Ra trên mặt lớp đồng: $0,01 \mu\text{m}$, lượng kim loại kết tủa của lớp phủ nổi: Ni $1780 \mu\text{g}/\text{dm}^2$ và Cr $360 \mu\text{g}/\text{dm}^2$) có độ dày lớp đồng bằng $12 \mu\text{m}$, Pd và hợp kim Ni-V được kết tủa theo quy trình của ví dụ 1, và khả năng khắc ăn mòn được đánh giá.

Ví dụ 3: ví dụ so sánh 1

Tấm dạng lớp mà không được xử lý bề mặt trên bề mặt cần được khắc ăn mòn được tạo ra theo quy trình của ví dụ 1, sau đó mạch được tạo ra trên đó, và mạch này được đánh giá.

Ví dụ 4: các ví dụ so sánh từ 2 đến 31

Các mạch được tạo ra theo quy trình của Ví dụ 1 và được đánh giá.

(Ví dụ 5: ví dụ so sánh 32)

Lá đồng cán có độ dày bằng $12 \mu\text{m}$ mà đã được xử lý tạo nhám trên bề mặt cần được gắn với nền cách điện, và được mạ Ni trên bề mặt cần được khắc ăn mòn theo JP-A 2002-176242 được tạo ra. Các bề mặt này được khắc ăn mòn theo quy trình của ví dụ 1.

Ví dụ 6: ví dụ so sánh 33

Pd và hợp kim Ni-V được kết tủa trên CCL được phủ kim loại theo quy trình của ví dụ 2, và khả năng khắc ăn mòn được đánh giá.

Các kết quả đo tương ứng của các ví dụ từ 1 đến 6 được thể hiện ở các Bảng từ 1 đến 8.

Bảng 1

Ví dụ	Độ dày lá đồng (μm)	Lượng kết tủa lớp thứ nhất (μg/dm ²)			Lượng kết tủa lớp thứ hai (μg/dm ²)							
		Au	Pt	Pd	Ni	Co	V	Sn	Zn	Mn	Cu	Cr
1	12	203	-	-	92	-	-	-	-	-	-	-
2		433	-	-	83	-	-	-	-	-	-	-
3		886	-	-	47	-	-	-	-	-	-	-
4		1901	-	-	58	-	-	-	-	-	-	-
5		-	204	-	85	-	-	-	-	-	-	-
6		-	428	-	86	-	-	-	-	-	-	-
7		-	902	-	43	-	-	-	-	-	-	-
8		-	1910	-	63	-	-	-	-	-	-	-
9		-	-	123	92	-	-	-	-	-	-	-
10		-	-	261	85	-	-	-	-	-	-	-
11		-	-	259	9	-	-	-	-	-	-	-
12		-	-	248	39	-	-	-	-	-	-	-
13		-	-	250	468	-	-	-	-	-	-	-
14		-	-	252	1322	-	-	-	-	-	-	-
15		-	-	548	41	-	-	-	-	-	-	-
16		-	-	1139	72	-	-	-	-	-	-	-
17		-	-	267	-	10	-	-	-	-	-	-
18		-	-	255	-	37	-	-	-	-	-	-
19		-	-	281	-	88	-	-	-	-	-	-
20		-	-	259	-	458	-	-	-	-	-	-
21		-	-	275	-	1428	-	-	-	-	-	-
22		-	-	271	-	-	-	-	9	-	-	-
23		-	-	264	-	-	-	-	39	-	-	-
24		-	-	273	-	-	-	-	76	-	-	-
25		-	-	258	-	-	-	-	728	-	-	-
26		-	-	277	-	-	-	-	1093	-	-	-

Bảng 2

Ví dụ	Độ dày lá đồng (μm)	Lượng kết tủa lớp thứ nhất (μg/dm ²)			Lượng kết tủa lớp thứ hai (μg/dm ²)							
		Au	Pt	Pd	Ni	Co	V	Sn	Zn	Mn	Cu	Cr
27	12	-	-	269	-	-	-	9	-	-	-	-
28		-	-	255	-	-	-	37	-	-	-	-
29		-	-	273	-	-	-	71	-	-	-	-
30		-	-	263	-	-	-	722	-	-	-	-
31		-	-	276	-	-	-	1104	-	-	-	-
32		-	-	281	-	-	-	-	-	-	-	9
33		-	-	284	-	-	-	-	-	-	-	31
34		-	-	274	-	-	-	-	-	-	-	62
35		-	-	284	-	-	-	-	-	-	7	-
36		-	-	279	-	-	-	-	-	-	84	-
37		-	-	281	-	-	-	-	-	-	1301	-
38		-	-	371	11	-	5	-	-	-	-	-
39		-	-	374	87	-	13	-	-	-	-	-
40		-	-	367	1323	-	438	-	-	-	-	-
41		-	-	380	8	-	-	6	-	-	-	-
42		-	-	372	89	-	-	15	-	-	-	-
43		-	-	366	1343	-	-	393	-	-	-	-
44		-	-	360	8	-	-	-	5	-	-	-
45		-	-	373	94	-	-	-	32	-	-	-
46		-	-	367	1293	-	-	-	418	-	-	-
47		-	-	383	8	-	-	-	-	-	9	-
48		-	-	366	122	-	-	-	-	-	135	-
49		-	-	359	1243	-	-	-	-	-	1291	-
50		-	-	368	9	-	-	-	-	6	-	-
51		-	-	380	87	-	-	-	-	21	-	-
52		-	-	377	1335	-	-	-	-	467	-	-
53		-	-	375	14	-	-	-	5	-	27	-
54		-	-	370	120	-	-	-	42	-	197	-
55		-	-	373	856	-	-	-	388	-	1466	-

Bảng 3

Ví dụ	Độ dày lá đồng (μm)	Lượng kết tủa lớp thứ nhất (μg/dm ²)			Lượng kết tủa lớp thứ hai (μg/dm ²)							
		Au	Pt	Pd	Ni	Co	V	Sn	Zn	Mn	Cu	Cr
56	12	418	-	-	88	-	-	-	-	-	-	-
57		431	-	-	-	-	-	-	88	-	-	-
58		428	-	-	-	89	-	-	-	-	-	-
59		417	-	-	-	-	-	79	-	-	-	-
60		432	-	-	85	-	14	-	-	-	-	-
61		429	-	-	80	-	-	19	-	-	-	-
62		424	-	-	89	-	-	-	24	-	-	-
63		435	-	-	119	-	-	-	-	-	122	-
64		431	-	-	81	-	-	-	-	21	-	-
65		429	-	-	117	-	-	-	39	-	197	-
66		422	-	-	-	-	-	-	-	-	68	-
67		419	-	-	-	-	-	-	-	-	-	32
68		-	409	-	84	-	-	-	-	-	-	-
69		-	418	-	-	-	-	-	92	-	-	-
70		-	428	-	-	83	-	-	-	-	-	-
71		-	433	-	-	-	-	82	-	-	-	-
72		-	424	-	82	-	11	-	-	-	-	-
73		-	421	-	82	-	-	20	-	-	-	-
74		-	415	-	82	-	-	-	21	-	-	-
75		-	435	-	150	-	-	-	-	-	163	-
76		-	421	-	79	-	-	-	-	19	-	-
77		-	451	-	101	-	-	-	32	-	177	-
78		-	434	-	-	-	-	-	-	-	65	-
79		-	415	-	-	-	-	-	-	-	-	28
80		-	-	128	87	-	18	-	-	-	-	-
81		-	-	189	83	-	17	-	-	-	-	-
82		-	-	503	88	-	19	-	-	-	-	-

Bảng 4

Ví dụ			Độ dày lớp phủ (nm)	Dạng lớp phủ	XPS				Khoảng bước mạch 40 μm							
					g(x)		f(x)		Khắc ăn mòn bằng sắt (III) clorua				Khắc ăn mòn bằng đồng (II) clorua			
									g(x)(nm)	g(G)(%)	f(x)(nm)	f(F)(%)	EF		Góc nghiêng(°)	Sự tách lớp bảo vệ
Trị số trung bình	Độ lệch	Trị số trung bình	Độ lệch													
1	3,7	Ni	0,3	39	Au	3,2	41	3,5	0,1	74	⊙	3,5	0,1	74	⊙	
2	6,8		0,3	38		3,7	43	6,1	0,3	81	⊙	6,2	0,2	81	⊙	
3	12		0,4	30		4,1	51	6,4	0,8	81	○	6,3	0,6	81	○	
4	24		0,4	30		13	64	7,8	1,2	83	○	8,2	1,1	83	○	
5	4,0	Ni	0,4	40	Pt	2,7	38	3,5	0,1	74	⊙	3,5	0,1	74	⊙	
6	6,1		0,3	36		3,3	40	6,6	0,3	81	⊙	6,6	0,3	81	⊙	
7	13		0,3	28		4,4	47	7,0	0,8	82	○	7,3	0,7	82	○	
8	24		0,4	32		12	63	7,5	1,4	82	○	8,0	1,2	83	○	
9	4,1	Ni	0,3	41	Pd	1,6	36	3,7	0,1	75	⊙	3,7	0,1	75	⊙	
10	6,9		0,4	41		3,3	45	6,4	0,3	81	⊙	7,0	0,2	82	⊙	
11	5,4		0,3	6		2,9	46	5,9	0,2	80	△	6,5	0,2	81	△	
12	5,2		0,3	32		3,1	42	6,0	0,3	81	○	6,2	0,3	81	○	
13	13	Ni	0,4	55	Pd	4,1	45	6,8	0,2	82	⊙	7,1	0,3	82	⊙	
14	23		5,9	87		11	42	6,2	1,0	81	⊙	6,5	1,1	81	⊙	
15	12		0,4	31		4,1	56	6,1	0,9	81	○	6,4	0,8	81	○	
16	24		0,4	31		13	64	7,6	1,2	83	○	8,1	1,3	83	○	
17	5,6		0,3	3	Pd	2,9	41	6,2	0,3	81	△	6,6	0,3	81	△	

18	6,3			0,3	33		3,2	43	6,1	0,2	81	○	6,1	0,3	81	○
19	7,5			0,4	43		3,1	43	6,5	0,3	81	⊙	7,1	0,2	82	⊙
20	12			0,3	52		4,0	43	6,9	0,3	82	⊙	7,2	0,4	82	⊙
21	24			6,1	74		11	44	4,7	1,0	78	⊙	5,1	1,1	79	⊙
22	5,6			0,2	3		3,0	37	6,1	0,2	81	△	6,5	0,2	81	△
23	6,2			0,2	31		3,3	42	6,1	0,2	81	○	6,5	0,3	81	○
24	7,1			0,3	39	Pd	3,2	42	6,4	0,3	81	⊙	6,9	0,2	82	⊙
25	18			0,3	53		4,2	41	6,3	0,3	81	⊙	7,0	0,4	82	⊙
26	24			8,5	77		12	44	4,8	1,1	78	⊙	5,5	1,1	80	⊙

Đối với "dạng lớp phủ", nếu dạng này là dạng lớp, nó được thể hiện là "có dạng lớp"; và nếu dạng này là dạng riêng rẽ, nó được thể hiện, cùng với đường kính trục chính x (nm), như "có dạng riêng rẽ (x nm)".

Bảng 5

Ví dụ	Độ dày lớp phủ (nm)	Dạng lớp phủ	XPS				Khoảng bước 40 μm							
			g(x)		f(x)		Khắc ăn mòn bằng sắt (III) clorua				Khắc ăn mòn bằng đồng (II) clorua			
			g (x) (nm)	g (G) (%)	f (x)	f (F) (%)	EF		Góc nghiêng(°)	Sự tách lớp bảo vệ	EF		Góc nghiêng(°)	Sự tách lớp bảo vệ
				Trị số trung bình	Độ lệch	Trị số trung bình	Độ lệch							
27	5,6	Sn	0,2	3	2,8	35	6,3	0,1	81	7,0	0,1	82	△	
28	6		0,3	32	3,0	42	6,4	0,2	81	7,0	0,2	82	○	
29	6,2		0,4	42	3,1	43	6,5	0,2	81	7,2	0,1	82	⊙	
30	7,1		0,3	49	4,1	41	6,7	0,3	82	7,1	0,4	82	⊙	
31	23		7,1	69	11	41	4,9	1,0	79	5,2	1,1	79	⊙	
32	5,9	Cr	0,3	3	1,4	34	6,3	0,1	81	6,7	0,1	82	△	
33	5,9		0,4	40	1,5	35	6,4	0,4	81	7,2	0,2	82	⊙	
34	5,7		0,8	58	1,7	36	5,8	0,9	80	5,9	0,7	80	⊙	
35	5,9	Cu	0,3	3	1,3	35	6,1	0,2	81	6,4	0,1	81	△	
36	5,8		0,4	40	2,7	37	6,3	0,3	81	7,0	0,1	82	⊙	
37	5,9		5,1	58	10	38	4,3	0,4	77	4,8	0,2	78	⊙	
38	7,7	Ni	0,3	4	2,8	38	6,2	0,1	81	6,8	0,1	82	△	
39	9,4		0,4	40	3,1	43	7,1	0,2	82	7,6	0,2	83	⊙	
40	24		6,3	65	10	45	5,0	1,0	79	5,4	1,1	80	⊙	
41	7,9		0,3	4	2,8	37	6,1	0,1	81	6,6	0,1	81	△	
42	9,6		0,4	39	3,2	38	6,3	0,2	81	7,2	0,1	82	⊙	
43	24	7,1	70	12	42	5,2	1,0	79	5,6	1,2	80	⊙		
44	7,5	0,2	4	2,5	36	6,2	0,2	81	6,8	0,1	82	△		
45	8,9	0,4	42	2,9	38	6,5	0,2	81	7,4	0,1	82	⊙		
46	25	7,2	61	12	42	5,0	1,1	79	5,3	1,2	79	⊙		
47	8	0,4	4	2,5	32	6,1	0,2	81	6,4	0,2	81	△		

48	10		0,3	11		3,2	35	6,2	0,3	81	⊙	7,0	0,2	82	⊙
49	25		6,0	41		12	39	4,7	1,1	78	⊙	5,0	1,2	79	⊙
50	7,7		0,4	4		2,4	33	5,9	0,3	80	△	6,3	0,2	81	△
51	9,5		0,4	38		2,8	37	6,2	0,3	81	⊙	6,7	0,3	82	⊙
52	24		6,4	62		3,3	46	4,9	1,0	79	⊙	5,2	1,1	79	⊙
53	7,8		0,4	4		2,5	37	6,0	0,2	81	△	6,4	0,1	81	△
54	9,8		0,3	12		2,7	39	6,4	0,2	81	⊙	6,9	0,2	82	⊙
55	25		6,8	34		13	44	4,6	0,8	78	⊙	4,9	0,9	79	⊙

Đối với "dạng lớp phủ," nếu dạng này là dạng lớp, nó được chỉ là "có dạng lớp"; và nếu dạng này là dạng riêng rẽ, nó được thể hiện, cùng với đường kính trục chính x (nm), như "có dạng riêng rẽ (x nm)".

Bảng 6

Ví dụ	Độ dày lớp phủ (nm)	Dạng lớp phủ	XPS				Khoảng bước 40 µm					
			g(x)		f(x)		Khắc ăn mòn bằng sắt (III) clorua			Khắc ăn mòn bằng đồng (II) clorua		
			g (x)(nm)	g (G)(%)	f (x)(nm)	f (F)(%)	g (x)(nm)	g (G)(%)	Trị số trung bình	Độ lệch	Góc nghiêng(°)	Sự tách lớp bảo vệ
56	6,7	Dạng lớp	Ni 0,4	40	3,3	45	Au	81	6,0	0,2	81	⊙
57	6,0		Zn 0,3	41	3,1	43			6,3	0,2	81	⊙
58	6,8		Co 0,3	40	3,0	41			6,3	0,3	81	⊙
59	6,4		Sn 0,2	38	2,8	43			6,5	0,2	81	⊙
60	6,7		Ni	0,3	2,9	42			6,8	0,2	82	⊙
61	6,4			0,4	3,2	41			6,3	0,2	81	⊙
62	6,6			0,3	2,9	38			6,4	0,3	81	⊙
63	6,5			0,3	3,3	45			6,2	0,3	81	⊙
64	6,5		Cu	0,4	3,2	46			6,3	0,2	81	⊙
65	6,8			0,3	3,3	44			6,3	0,2	81	⊙
66	5,3			0,4	2,9	38			6,1	0,1	81	⊙
67	5,2			0,4	1,5	34			6,1	0,4	81	⊙
68	6,6		Ni 0,3	42	3,1	42	Pt	81	6,1	0,3	81	⊙
69	6,1		Zn 0,3	27	3,2	44			6,2	0,3	81	⊙
70	6,7		Co 0,4	39	3,0	41			6,2	0,2	81	⊙
71	6,5		Sn 0,3	41	3,0	43			6,4	0,2	81	⊙

72	6,6				0,3	38		3,1	44	7,1	0,3	82	⊙	7,4	0,2	82	⊙
73	6,6				0,3	38		3,0	39	6,3	0,2	81	⊙	6,6	0,1	81	⊙
74	6,8				0,3	40		3,1	38	6,0	0,3	81	⊙	6,4	0,2	81	⊙
75	6,7				0,3	12		3,2	43	6,1	0,3	81	⊙	6,3	0,2	81	⊙
76	6,3				0,4	36		3,2	43	6,2	0,2	81	⊙	6,4	0,1	81	⊙
77	7,0				0,3	11		3,3	44	6,1	0,2	81	⊙	6,5	0,1	81	⊙
78	5,4				0,4	39		2,9	38	6,3	0,3	81	⊙	6,7	0,2	82	⊙
79	5,2				0,4	34		1,5	34	6,1	0,4	81	⊙	6,5	0,3	81	⊙
80	Dạng riêng rẽ (4 nm)				0,3	41		1,8	36	3,6	0,1	75	△	3,8	0,1	75	△
81	Dạng riêng rẽ (11 nm)				0,4	39		3,7	44	5,3	0,3	79	○	5,8	0,2	80	○
82	9,3	Dạng lớp			0,3	38		4,0	53	6,1	0,9	81	⊙	6,4	0,8	81	⊙

Đối với "dạng lớp phủ," nếu dạng này là dạng lớp, nó được chỉ là "có dạng lớp"; và nếu dạng này là dạng riêng rẽ, nó được thể hiện, cùng với đường kính trục chính x (nm), như "có dạng riêng rẽ (x nm)".

Bảng 7

Ví dụ so sánh	Độ dày lá đồng (μm)	Lượng kết tủa lớp thứ nhất ($\mu\text{g}/\text{dm}^2$)			Lượng kết tủa lớp thứ hai ($\mu\text{g}/\text{dm}^2$)							
		Au	Pt	Pd	Ni	Co	V	Sn	Zn	Mn	Cu	Cr
1	12	-	-	-	-	-	-	-	-	-	-	-
2		202	-	-	-	-	-	-	-	-	-	-
3		-	203	-	-	-	-	-	-	-	-	-
4		-	-	122	-	-	-	-	-	-	-	-
5		2201	-	-	-	-	-	-	-	-	-	-
6		-	2179	-	-	-	-	-	-	-	-	-
7		-	-	1313	-	-	-	-	-	-	-	-
8		-	-	253	4	-	-	-	-	-	-	-
9		-	-	437	1733	-	-	-	-	-	-	-
10		-	-	242	-	4	-	-	-	-	-	-
11		-	-	449	-	1693	-	-	-	-	-	-
12		-	-	244	-	-	-	3	-	-	-	-
13		-	-	419	-	-	-	1437	-	-	-	-
14		-	-	247	-	-	-	-	4	-	-	-
15		-	-	432	-	-	-	-	1377	-	-	-
16		-	-	245	-	-	-	-	-	-	4	-
17		-	-	455	-	-	-	-	-	-	1832	-
18		-	-	248	-	-	-	-	-	-	-	2
19		-	-	427	-	-	-	-	-	-	-	98
20		-	-	241	4	-	2	-	-	-	-	-
21		-	-	455	1774	-	643	-	-	-	-	-
22		-	-	243	3	-	-	2	-	-	-	-
23		-	-	447	1801	-	-	702	-	-	-	-
24		-	-	246	4	-	-	-	2	-	-	-
25		-	-	438	1791	-	-	-	758	-	-	-
26		-	-	242	4	-	-	-	-	2	-	-
27		-	-	444	1739	-	-	-	-	719	-	-
28		-	-	252	4	-	-	-	-	-	4	-
29		-	-	418	1672	-	-	-	-	-	1688	-
30		-	-	246	4	-	-	-	3	-	8	-
31		-	-	432	1098	-	-	-	601	-	1832	-
32		-	-	-	1227	-	-	-	-	-	-	-
33		-	-	101	82	-	15	-	-	-	-	-

Bảng 8

Ví dụ so sánh		Độ dày lớp phủ (nm)	Dạng lớp phủ	XPS				Khoảng bước 40 μm						
				g(x)		f(x)		Khắc ăn mòn bằng sắt (III) clorua			Khắc ăn mòn bằng đồng (II) clorua			
								g (x)	G (nm)	g (G) (%)	f (x)	F (nm)	f (F) (%)	EF
g (x)	G (nm)	g (G) (%)	f (x)	F (nm)	f (F) (%)	Trị số trung bình	Độ lệch							Trị số trung bình
1	-	-	-	-	-	-	-	2,8	0,0	⊙	3,0	0,0	72	⊙
2	2,5	-	-	-	Au	2,4	64	5,7**	0,2	×	5,8**	0,1	80	×
3	2,5	-	-	-	Pt	2,5	73	5,9**	0,2	×	6,2**	0,1	81	×
4	2,5	-	-	-	Pd	2,7	69	6,1**	0,2	×	6,4**	0,1	81	×
5	28	-	-	-	-	14	78	-*	-*	⊙	-*	-*	-*	⊙
6	27	-	-	-	-	14	75	-*	-*	⊙	-*	-*	-*	⊙
7	27	-	-	-	-	15	78	-*	-*	⊙	-*	-*	-*	⊙
8	2,5	Ni	0,3	0,7	1,5	32	13	5,7	0,1	×	6,4	0,1	81	×
9	26	-	9,8	84	13	0,6	-*	-*	-*	⊙	-*	-*	-*	⊙
10	2,5	Co	0,3	0,6	0,7	28	12	6,2	0,2	×	6,7	0,1	82	×
11	28	-	10	81	12	37	-*	-*	-*	⊙	-*	-*	-*	⊙
12	2,5	Sn	0,4	0,6	0,8	27	11	6,0	0,2	×	6,3	0,2	81	×
13	27	-	9,1	80	11	38	-*	-*	-*	⊙	-*	-*	-*	⊙
14	2,5	Zn	0,3	0,5	0,8	29	12	5,8	0,2	×	6,2	0,2	81	×
15	28	-	11	77	12	36	-*	-*	-*	⊙	-*	-*	-*	⊙
16	2,5	Cu	0,3	0,6	0,7	28	12	5,9	0,1	×	6,2	0,1	81	×
17	28	-	12	78	12	34	2,8	0,0	0,0	⊙	3,0	0,0	72	⊙
18	2,5	Cr	0,4	0,6	0,7	33	0,1	6,0	0,1	×	6,5	0,1	81	×
19	28	-	3,2	68	12	39	-*	-*	-*	⊙	-*	-*	-*	⊙

20	2,5			0,2	0,7		0,8	31	6,0	0,2	81	×	6,5	0,1	81	×
21	27			9,7	79		12	38	-*	-*	-*	⊙	-*	-*	-*	⊙
22	2,5			0,3	0,6		0,7	32	6,0	0,1	81	×	6,3	0,1	81	×
23	27			9,2	85		12	37	-*	-*	-*	⊙	-*	-*	-*	⊙
24	2,5			0,3	0,6		0,8	30	6,1	0,1	81	×	6,4	0,1	81	×
25	28			8,8	82		12	34	-*	-*	-*	⊙	-*	-*	-*	⊙
26	2,5			0,2	0,7		0,8	31	5,7	0,2	80	×	6,0	0,1	81	×
27	27			8,9	81		12	38	-*	-*	-*	⊙	-*	-*	-*	⊙
28	2,5			0,3	0,7		0,8	32	5,8	0,2	80	×	6,2	0,1	81	×
29	27			9,1	83		11	36	-*	-*	*	⊙	-*	-*	-*	⊙
30	2,5			0,3	0,6		0,8	29	5,8	0,1	80	×	6,1	0,1	81	×
31	28			10	81		12	37	-*	-*	-*	⊙	-*	-*	-*	⊙
32	22			-	-	-	-	-	3,4	0,4	74	⊙	3,5	0,3	74	⊙
33	Dạng riêng rẽ (2 nm)		Ni	0,3	41	Pd	1,8	36	3,4	0,1	74	×	3,7	0,1	75	×

*: khả năng khắc ăn mòn ban đầu kém, và sự tính toán không áp dụng được.

Đối với "dạng lớp phủ," nếu dạng này là dạng lớp, nó được chỉ là "có dạng lớp"; và nếu dạng này là dạng riêng rẽ, nó được thể hiện, cùng với đường kính trục chính x (nm), như "có dạng riêng rẽ (x nm)".

** : Được đo tại phần không bị khiếm khuyết (vùng trong đó lớp bảo vệ không được tách ra)

Đánh giá

Trong các ví dụ, các hệ số khắc ăn mòn lớn mà không thay đổi trong mọi trường hợp, và có thể tạo ra được các mạch có các mặt cắt ngang mà gần như có dạng hình chữ nhật. Hơn nữa, sự tách lớp bảo vệ ít hơn xảy ra trong quá trình khắc ăn mòn. Trong bản mô tả này, Fig.6 thể hiện profin độ sâu của ví dụ 28 thu được bằng XPS sau khi mạ phun.

Cũng trong ví dụ 72 trong đó CCL được phủ kim loại được sử dụng làm vật liệu nền bằng đồng, nên có thể tạo ra được mạch có chân nhỏ. Hơn nữa, sự tách lớp bảo vệ ít hơn xảy ra trong quá trình khắc ăn mòn.

Trong khi đó, trong các ví dụ thực hiện sáng chế, các tấm dạng lớp được tạo ra bằng phương pháp đúc, trong đó màng polyimit được phủ chất kết dính được tạo lớp trên lá đồng bằng cách ép nóng như được mô tả trên đây. Tuy nhiên, rõ ràng rằng các hiệu quả của các ví dụ thực hiện sáng chế như được mô tả trên đây cũng thu được ngay cả trong tấm dạng lớp được tạo ra bằng phương pháp tạo lớp trong đó polyimit dẻo nóng được phủ trên màng polyimit, lá đồng được đặt chồng lên đó, và các lớp này được gia nhiệt và được ép.

Trong các ví dụ so sánh 1 và 32, không có lớp kim loại quý Au, Pt hoặc Pd được tạo ra, và trong ví dụ so sánh 33, lượng các kim loại quý kết tủa nhỏ. Các hệ số khắc ăn mòn là nhỏ trong các trường hợp tương ứng.

Trong các ví dụ so sánh từ 2 đến 7, lớp kim loại quý (lớp thứ nhất) được tạo ra, nhưng khi lớp kim loại khác loại (lớp thứ hai) không được tạo ra trên bề mặt này, sự tách lớp bảo vệ xảy ra rộng trong quá trình khắc ăn mòn.

Trong các ví dụ so sánh từ 8 đến 31, khi lượng phủ kim loại không thích hợp trong các lớp phủ bất kỳ, các hệ số khắc ăn mòn nhỏ, hoặc sự tách lớp bảo vệ xảy ra rộng trong quá trình khắc ăn mòn.

YÊU CẦU BẢO HỘ

1. Lá đồng dùng cho các bản mạch in bao gồm vật liệu nền bằng lá đồng và lớp phủ mà phủ ít nhất một phần bề mặt của vật liệu nền bằng lá đồng,

lớp phủ có lớp thứ nhất chứa ít nhất một nguyên tố bất kỳ trong số Pt, Pd và Au, và lớp thứ hai chứa một hoặc nhiều kim loại bất kỳ trong số Ni, Co, Sn, Zn, Cu và Cr, hai lớp này được tạo lớp theo thứ tự này từ bề mặt của vật liệu nền bằng lá đồng,

trong đó lớp phủ chứa Au với lượng phủ nằm trong khoảng từ 200 đến 2000 $\mu\text{g}/\text{dm}^2$, Pt với lượng phủ nằm trong khoảng từ 200 đến 2000 $\mu\text{g}/\text{dm}^2$, Pd với lượng phủ nằm trong khoảng từ 120 đến 1200 $\mu\text{g}/\text{dm}^2$, Ni với lượng phủ nằm trong khoảng từ 5 đến 1500 $\mu\text{g}/\text{dm}^2$, Co với lượng phủ nằm trong khoảng từ 5 đến 1500 $\mu\text{g}/\text{dm}^2$, Sn với lượng phủ nằm trong khoảng từ 5 đến 1200 $\mu\text{g}/\text{dm}^2$, Zn với lượng phủ nằm trong khoảng từ 5 đến 1200 $\mu\text{g}/\text{dm}^2$, Cu với lượng phủ nằm trong khoảng từ 5 đến 1500 $\mu\text{g}/\text{dm}^2$, và Cr với lượng phủ nằm trong khoảng từ 5 đến 80 $\mu\text{g}/\text{dm}^2$;

độ dày của lớp phủ nằm trong khoảng từ 3 nm đến 25 nm; và

khi tỷ lệ phần trăm nguyên tử (%) của một hoặc nhiều nguyên tố bất kỳ trong số Pt, Pd và Au theo hướng chiều sâu (x; đơn vị: nm) thu được bằng phân tích XPS được thực hiện dọc theo hướng chiều sâu từ bề mặt được biểu thị là $f(x)$, tỷ lệ phần trăm nguyên tử của một hoặc nhiều kim loại bất kỳ trong số Ni, Co, Sn, Zn, Cu và Cr được biểu thị là $g(x)$, và trị số cực đại thứ nhất của $f(x)$ và $g(x)$ nằm trong đoạn $[0, 15]$ lần lượt được biểu thị là $f(F)$ và $g(G)$, thoả mãn các quan hệ: $G \leq F$, $f(F) \geq 1\%$, và $g(G) \geq 1\%$.

2. Lá đồng dùng cho các bản mạch in theo điểm 1, trong đó các quan hệ: $f(F) \geq 5\%$, và $g(G) \geq 5\%$ được thoả mãn.

3. Lá đồng dùng cho các bản mạch in theo điểm 1 hoặc 2, trong đó lá đồng chứa Au với lượng phủ nằm trong khoảng từ 400 đến 1000 $\mu\text{g}/\text{dm}^2$, Pt với lượng phủ nằm trong khoảng từ 400 đến 1050 $\mu\text{g}/\text{dm}^2$, và Pd với lượng phủ nằm trong khoảng từ 240 đến 600 $\mu\text{g}/\text{dm}^2$.

4. Lá đồng dùng cho các bản mạch in theo điểm bất kỳ trong số các điểm từ 1 đến 3, trong đó một hoặc nhiều kim loại bất kỳ trong số Ni, Co, Sn, Zn, Cu và Cr bao gồm hợp kim Ni, hợp kim Ni là hợp kim bất kỳ trong số Ni-V, Ni-Sn, Ni-Cu, Ni-Zn, Ni-Mn và Ni-Cu-Zn, và $g(x)$ là tỷ lệ phần trăm nguyên tử của Ni.
5. Lá đồng dùng cho các bản mạch in theo điểm 4, trong đó hợp kim Ni là hợp kim Ni-V chứa Ni với lượng phủ nằm trong khoảng từ 5 đến 1500 $\mu\text{g}/\text{dm}^2$ và V với lượng phủ nằm trong khoảng từ 5 đến 500 $\mu\text{g}/\text{dm}^2$, hợp kim Ni-Sn chứa Ni với lượng phủ nằm trong khoảng từ 5 đến 1500 $\mu\text{g}/\text{dm}^2$ và Sn với lượng phủ nằm trong khoảng từ 5 đến 500 $\mu\text{g}/\text{dm}^2$, hợp kim Ni-Cu chứa Ni với lượng phủ nằm trong khoảng từ 5 đến 1500 $\mu\text{g}/\text{dm}^2$, hợp kim Ni-Zn chứa Ni với lượng phủ nằm trong khoảng từ 5 đến 1500 $\mu\text{g}/\text{dm}^2$ và Zn với lượng phủ nằm trong khoảng từ 5 đến 500 $\mu\text{g}/\text{dm}^2$, hợp kim Ni-Mn chứa Ni với lượng phủ nằm trong khoảng từ 5 đến 1500 $\mu\text{g}/\text{dm}^2$ và Mn với lượng phủ nằm trong khoảng từ 5 đến 500 $\mu\text{g}/\text{dm}^2$, và hợp kim Ni-Zn-Cu chứa Ni với lượng phủ nằm trong khoảng từ 5 đến 1000 $\mu\text{g}/\text{dm}^2$ và Zn với lượng phủ nằm trong khoảng từ 5 đến 500 $\mu\text{g}/\text{dm}^2$.
6. Lá đồng dùng cho các bản mạch in theo điểm bất kỳ trong số các điểm từ 1 đến 5, trong đó lớp crom hoặc lớp cromat, và/hoặc lớp được xử lý chống gỉ bao gồm lớp được xử lý silan được tạo ra ở lớp ngoài cùng.
7. Phương pháp tạo ra mạch điện tử, phương pháp này bao gồm các bước: chuẩn bị lá đồng cán hoặc lá đồng điện phân, mà được tạo ra từ lá đồng theo điểm bất kỳ trong số các điểm từ 1 đến 6; tạo ra tấm dạng lớp gồm lá đồng và nền nhựa bằng cách sử dụng lớp phủ của lá đồng làm bề mặt cần được khắc ăn mòn; và khắc ăn mòn tấm dạng lớp này bằng cách sử dụng dung dịch sắt (III) clorua hoặc dung dịch đồng (II) clorua, và loại bỏ các phần đồng không cần thiết để tạo ra mạch đồng.
8. Tấm dạng lớp bao gồm nền nhựa và lá đồng theo điểm bất kỳ trong số các điểm từ 1 đến 6.
9. Tấm dạng lớp bao gồm lớp đồng và nền nhựa, trong đó tấm dạng lớp này bao gồm lớp phủ theo điểm bất kỳ trong số các điểm từ 1 đến 6 mà phủ ít nhất một

phần bề mặt của lớp đồng.

10. Tấm dạng lớp theo điểm 8 hoặc 9, trong đó nền nhựa là nền polyimide.

11. Bản mạch in bao gồm tấm dạng lớp theo điểm bất kỳ trong số các điểm từ 8 đến 10 làm vật liệu.

FIG. 1

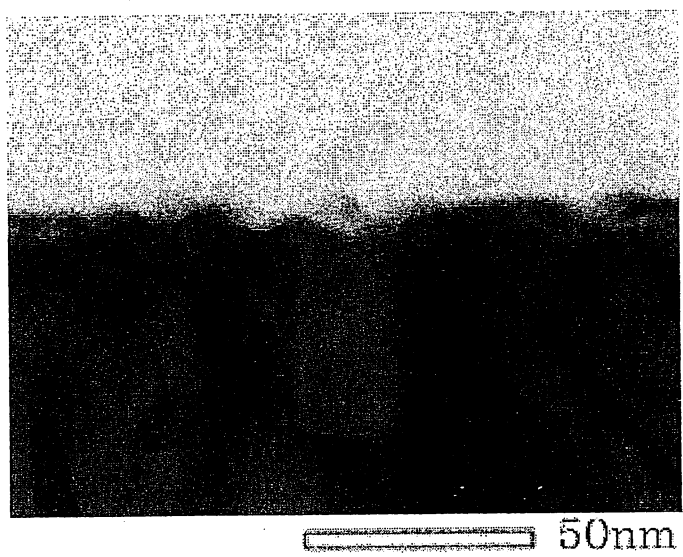


FIG. 2

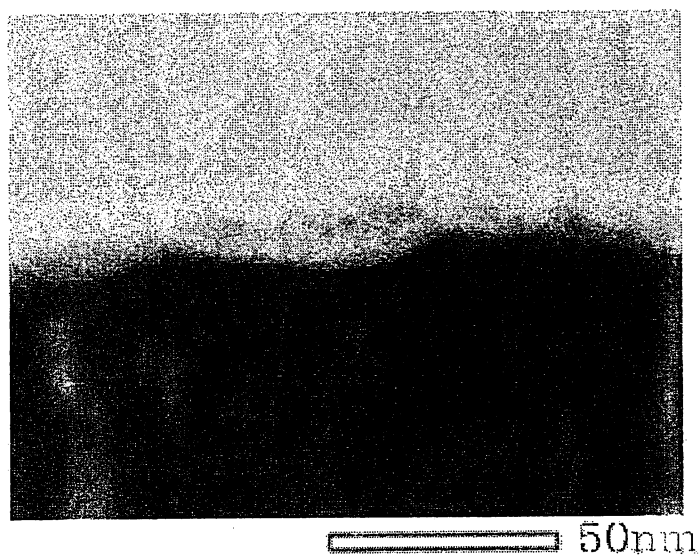


FIG. 3

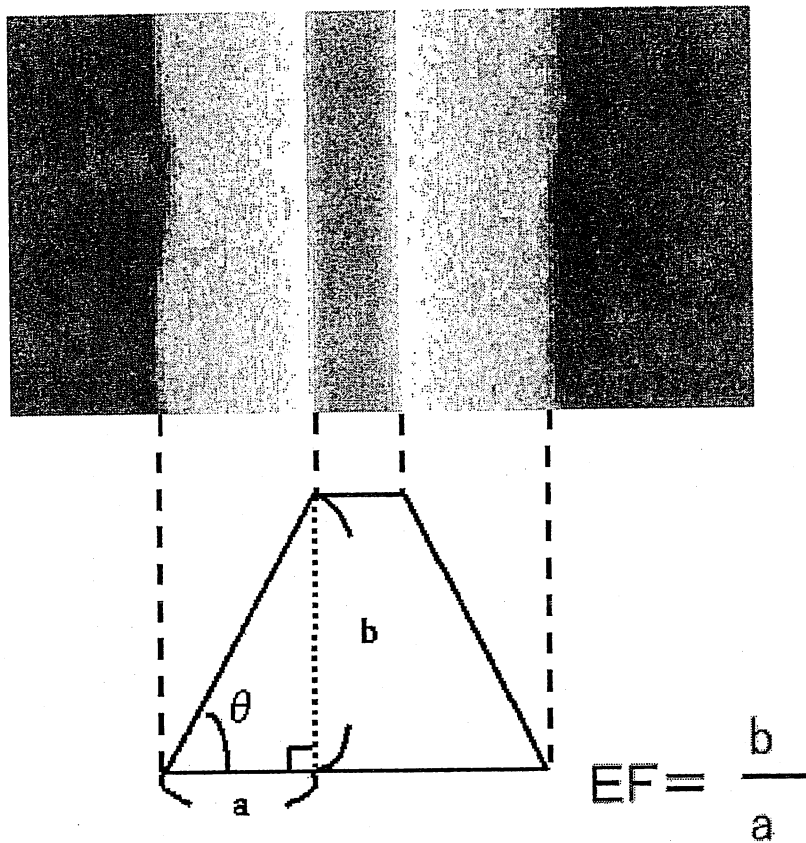


FIG. 4

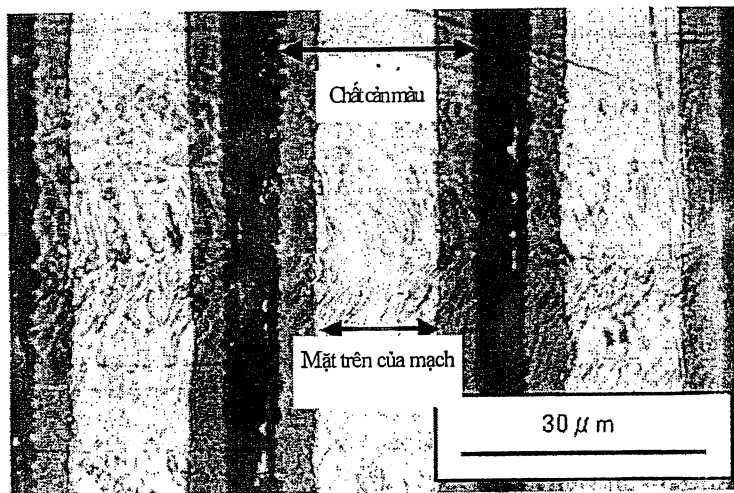


FIG. 5

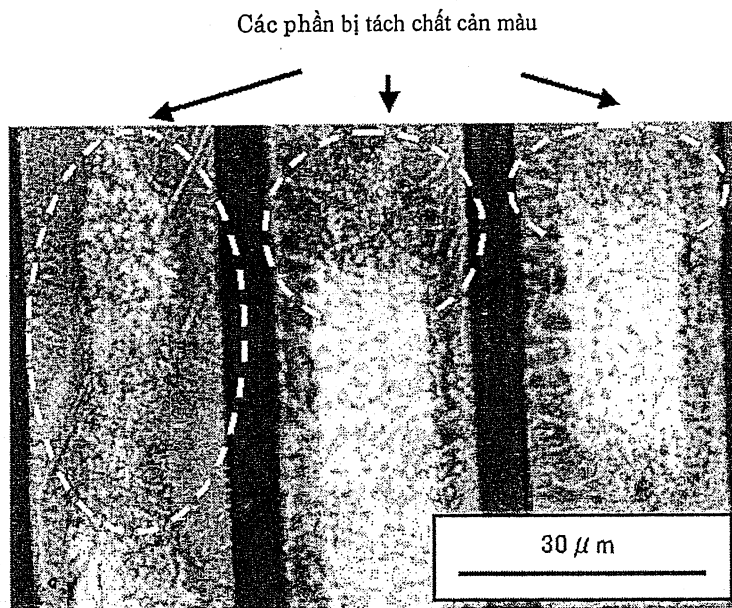


FIG. 6

