



(12) BẢN MÔ TẢ SÁNG CHẾ THUỘC BẰNG ĐỘC QUYỀN SÁNG CHẾ

(19) Cộng hòa xã hội chủ nghĩa Việt Nam (VN)
CỤC SỞ HỮU TRÍ TUỆ

(11) 
1-0021838

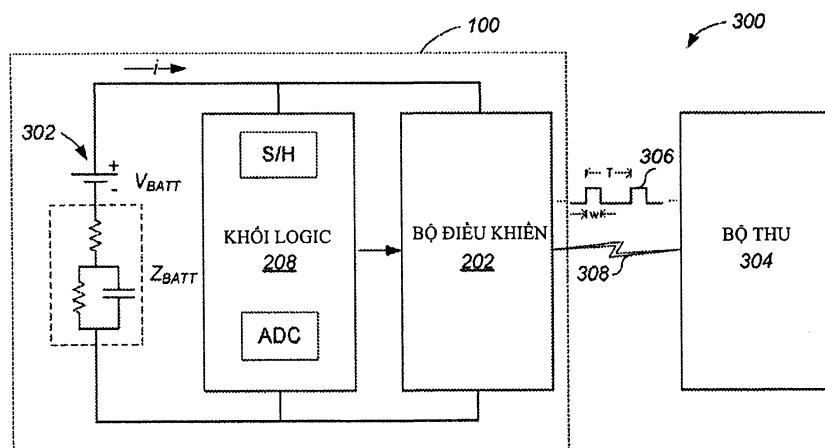
(51)⁷ H04N 5/63, 21/443

(13) B

- (21) 1-2015-01657 (22) 15.10.2013
(86) PCT/US2013/065041 15.10.2013 (87) WO2014/062674 24.04.2014
(30) 61/715,610 18.10.2012 US
(45) 25.10.2019 379 (43) 26.10.2015 331
(73) Proteus Digital Health, Inc. (US)
2600 Bridge Parkway, Ste. 101, Redwood City, California 94065, United States of America
(72) JANI, Nilay (US), WEBB, Douglas (US), WITHRINGTON, Jonathan (US), BERKMAN, Jeffrey (US), LI, Haifeng (US)
(74) Công ty TNHH Tâm nhìn và Liên danh (VISION & ASSOCIATES CO.LTD.)

(54) PHƯƠNG PHÁP VÀ MẠCH LOGIC ĐỂ ỔN ĐỊNH ĐIỆN ÁP PIN CỦA THIẾT BỊ PIN TRONG KHI TỐI ƯU HOÁ ĐIỆN NĂNG CẤP CHO BỘ THU TRONG QUY TRÌNH TRUYỀN THÔNG GÓI PHÁT RỘNG

(57) Sáng chế đề cập đến thiết bị, hệ thống và phương pháp để ổn định điện áp pin của pin trong khi tối ưu hóa điện năng được cấp cho bộ thu trong quy trình truyền thông gói phát rộng. Mạch logic được tạo cấu hình để thu gói phát rộng có số lượng bit định trước để truyền thông bởi bộ điều khiển tới bộ thu được đặt cách xa bộ điều khiển, xác định số lượng chu kỳ, trong đó điện áp pin được lấy mẫu hoặc lớn hơn hoặc nhỏ hơn hoặc bằng điện áp pin danh định trên tập hợp con thứ nhất của số lượng bit định trước của gói phát rộng và thực hiện hoặc quy trình điều biến tăng hoặc điều biến giảm trên cơ sở số lượng chu kỳ đếm được, trong đó điện áp pin được lấy mẫu khác điện áp pin danh định hơn một nửa tổng số lượng chu kỳ đếm được.



Lĩnh vực kỹ thuật được đề cập

Sáng chế nói chung đề cập đến kỹ thuật tối ưu hóa thích ứng sự tiêu tán điện và phát rộng điện trong nguồn điện dùng cho thiết bị truyền thông. Cụ thể hơn, sáng chế đề cập đến các kỹ thuật tối ưu hóa thích ứng sự tiêu tán điện và phát rộng điện trong nguồn điện dùng cho thiết bị truyền thông có thể nuốt được. Cụ thể là, sáng chế đề cập đến các kỹ thuật tối ưu hóa thích ứng sự tiêu tán điện hoặc tối ưu hóa thích ứng phát rộng điện đối với thiết bị đánh dấu sự kiện có thể nuốt được (Ingestible Event Marker - IEM) (hoặc tổ hợp của các phần này), vận hành như nguồn điện năng điện một chiều, ví dụ, pin, trong khi các vật liệu không giống nhau hòa tan khi tiếp xúc với dịch lỏng dẫn điện. Một khi được cấp điện theo kiểu được nêu ở đây, IEM phát tín hiệu truyền thông như sẽ được mô tả chi tiết hơn dưới đây. Do đó, mong muốn là, trong suốt chu kỳ phát rộng IEM, để tối ưu hóa việc truyền các tín hiệu trong khi tối ưu hóa việc nạp điện được loại bỏ khỏi nguồn pin. Có thể còn mong muốn tối ưu hóa việc truyền tín hiệu bằng cách điều khiển sự kết hợp dòng điện đi ra từ pin và độ rộng xung của xung truyền trong suốt chu kỳ phát rộng và sự cân bằng dòng điện phát ra với điện áp khôi phục của pin định trước hoặc việc xác định trở kháng của pin.

Tình trạng kỹ thuật của sáng chế

Sáng chế còn nói chung đề cập đến thiết bị, hệ thống và phương pháp xác định tính khả dụng của điện pin trước khi thiết bị truyền thông có thể nuốt được đi vào chế độ dòng điện mạng của quy trình vận hành. Đối với thiết bị có thể nuốt được, như IEM, các thao tác vận hành, trong đó trở kháng của pin được xác định theo lượng vật liệu hòa tan theo thời gian và có thể biến đổi theo hệ số mười hoặc lớn hơn, mong muốn là được biết rằng, pin có khả năng duy trì sự dòng điện định trước trước khi thực hiện các thao tác truyền thông.

Sáng chế cũng nói chung đề cập đến thiết bị, hệ thống và phương pháp sử dụng cho mạch tích hợp sử dụng nền (substrate) như điện cực âm. Không phổ biến đối với các thiết bị chất bán dẫn oxit-kim loại tương hợp (Complementary Metal Oxide

Semiconductor - CMOS) sử dụng vật liệu bắt đầu kiểu P để có nền của chúng liên quan đến điện áp âm thấp nhất của hệ thống. Đối với thiết bị có thể nuốt được, như IEM, việc đấu nối nền này tạo thành điện cực âm của nguồn điện, trong khi mặt phía trên của lát vật liệu bán dẫn được nối với điện cực dương của nguồn điện. Kết cấu cụ thể này, có thể khó tạo ra sự nối điện cực âm ở phía trên của lát vật liệu do có khả năng hoặc là đoạn mạch điện cực dương trong quy trình kích hoạt nguồn điện hoặc làm tăng các dòng điện dò rỉ giữa hai điện cực. Điều này làm cho khó tạo điện cực âm ở phía trên của lát vật liệu và chỉ dựa trên sự đấu nối nền, có thể gây ra sự không chính xác việc đo thử nghiệm loại lát vật liệu do trở kháng từ nền đến trên các mạch chip được nối với điện cực âm. Do đó, mong muốn là tạo sự nối điện cực âm có thể được đặt ở phía trên của lát vật liệu chỉ được kích hoạt trong quy trình các chế độ thử nghiệm và là bên trái ở trạng thái trở kháng cao trong tất cả các chế độ vận hành khác.

Sáng chế cũng nói chung đề cập đến thiết bị, hệ thống và phương pháp để phân tách nguồn điện từ nguồn điện phát rộng trong thiết bị có thể nuốt được, như IEM. Theo cấu trúc đặc trưng, nguồn điện của IEM được dùng chung giữa các mạch kỹ thuật số, các mạch điện tương tự và các mạch I/O. Việc dùng chung nguồn điện này dẫn đến mạch điện bổ sung mà đòi hỏi phải ngắt kết nối nguồn điện dùng chung từ các mạch tương tự và/hoặc kỹ thuật số trước khi phát rộng để không ảnh hưởng đến sự vận hành của chúng và lưu được đủ điện trong thiết bị lưu trữ sao cho các mạch tương tự và số vẫn duy trì sự vận hành trong thời gian nguồn điện được ngắt mạch điện khỏi các mạch điện này. Do đó, mong muốn là tạo phương pháp trong khi nguồn điện IEM có thể được tách biệt về mặt vật lý thành nhiều nguồn điện có các giá trị định trước cho phép loại bỏ thiết bị lưu trữ điện. Ngoài ra, mong muốn là một kết cấu để không nhảy với các mạch kỹ thuật số và tương tự từ hiệu ứng ghép nối bất kỳ mà trạng thái gần của nguồn điện này với nguồn điện kia là có thể gây ra.

Bản chất kỹ thuật của sáng chế

Theo một khía cạnh, phương pháp ổn định điện áp pin của pin trong khi tối ưu hóa điện năng cấp đến bộ thu trong quy trình truyền thông của gói phát rộng được đề xuất. Phương pháp bao gồm các bước nhận, nhờ mạch logic, gói phát rộng có số lượng bit định trước để truyền thông bởi bộ điều khiển đến bộ thu được đặt cách xa bộ

điều khiển; xác định, nhờ mạch logic, số lượng chu kỳ trong đó điện áp pin được lấy mẫu hoặc lớn hơn hoặc nhỏ hơn hoặc bằng điện áp pin danh định trên tập hợp con thứ nhất của số lượng bit định trước của gói phát rộng; và thực hiện nhờ mạch logic hoặc quy trình điều biến tăng hoặc điều biến giảm trên cơ sở số lượng chu kỳ đếm được, trong đó điện áp pin được lấy mẫu khác điện áp pin danh định trong hơn một nửa tổng số chu đếm được.

Mô tả vắn tắt các hình vẽ

Fig.1 là sơ đồ khối minh họa một khía cạnh của hệ thống chỉ báo sự kiện với các kim loại không tương tự được định vị ở các đầu mút đối diện.

Fig.2 là sơ đồ khối minh họa một khía cạnh của thiết bị điều khiển được sử dụng mà có thể được ứng dụng trong hệ thống trên Fig.1;

Fig.3 là sơ đồ khối minh họa một khía cạnh của hệ thống chỉ báo sự kiện truyền thông với bộ thu;

Fig.4A là minh họa một khía cạnh của môđun chuyển mạch tín hiệu báo hiệu tạo khoảng thời gian phát hiện (sniff) dài hơn so với khoảng lặp lại tín hiệu truyền;

Fig.4B là minh họa một khía cạnh của môđun chuyển mạch tín hiệu báo hiệu tạo khoảng thời gian phát hiện ngắn nhưng thường xuyên và gói truyền dài được tạo ra;

Fig.5 là sơ đồ khối minh họa một khía cạnh của logic quyết định dùng cho quy trình hiệu chỉnh tự động;

Fig.6 minh họa một khía cạnh của logic quyết định dùng cho quy trình điều biến tăng hiệu chỉnh tự động;

Fig.7 minh họa một khía cạnh của logic quyết định dùng cho quy trình điều biến giảm hiệu chỉnh tự động;

Fig.8 minh họa một khía cạnh của mạch xác định tính khả dụng của pin để xác định tính khả dụng của điện năng của pin trước khi thiết bị truyền thông có thể nuốt được đi vào chế độ vận hành thu dòng điện cao; và

Fig.9 minh họa sơ đồ mạch để tạo ra kết nối cực âm có thể được đặt ở phía trên của lát vật liệu mà chỉ được kích hoạt trong suốt các chế độ thử nghiệm và mà ở bên trái ở trạng thái trở kháng cao trong suốt các chế độ vận hành khác.

Mô tả chi tiết sáng chế

Trước khi giải thích các khía cạnh khác nhau của các thiết bị, các hệ thống và các phương pháp tối ưu hóa thích ứng sự tiêu tán điện và phát rộng điện trong nguồn điện dùng cho thiết bị truyền thông một cách chi tiết, cần lưu ý rằng, các khía cạnh của các kỹ thuật được bộc lộ ở đây không bị giới hạn trong ứng dụng hoặc sử dụng các chi tiết của kết cấu và cách bố trí các thành phần được thể hiện trong phần mô tả dưới đây và các hình vẽ kèm theo. Các khía cạnh khác nhau có thể được ứng dụng hoặc được kết hợp theo các khía cạnh, các thay đổi và các cải biến khác nhau và có thể được ứng dụng thực tế hoặc được thực hiện theo các cách khác nhau. Ngoài ra, trừ khi được nêu khác đi, các thuật ngữ và các cụm từ được sử dụng ở đây được chọn nhằm mục đích mô tả các khía cạnh minh họa để tạo thuận tiện cho người đọc và không nhằm mục đích giới hạn sáng chế ở các khía cạnh này. Ngoài ra, cần hiểu rằng, một hoặc nhiều khía cạnh đã được bộc lộ, các phần biểu hiện của chúng và các ví dụ có thể được kết hợp với một hoặc nhiều khía cạnh được bộc lộ khác bất kỳ, các phần mô tả của chúng và các ví dụ, nhưng sáng chế không bị giới hạn ở đó.

Phương án 1

Theo một khía cạnh, sáng chế nói chung đề cập đến thiết bị, hệ thống và phương pháp để tối ưu hóa thích ứng sự tiêu tán điện và phát rộng điện trong nguồn điện, như pin, cấp dùng cho thiết bị truyền thông. Cụ thể hơn, theo một khía cạnh, sáng chế đề cập đến thiết bị, hệ thống và phương pháp để tối ưu hóa thích ứng sự tiêu tán điện và phát rộng điện trong nguồn điện dùng cho thiết bị truyền thông có thể nuốt được. Cụ thể hơn, theo một khía cạnh khác nữa của sáng chế, sáng chế đề cập đến thiết bị, hệ thống và phương pháp để tối ưu hóa thích ứng sự tiêu tán điện và phát rộng điện theo pin dùng cho IEM, chẳng hạn.

Theo một khía cạnh, các kỹ thuật tối ưu hóa thích ứng sự tiêu tán điện và phát rộng điện trong nguồn điện, như pin, dùng cho thiết bị truyền thông có thể được ứng dụng với logic quyết định hiệu chỉnh tự động sử dụng các quy trình hiệu chỉnh lên và

hiệu chỉnh xuống để tối ưu hóa thích ứng sự tiêu tán điện và phát rộng điện trong pin. Theo sáng chế, logic quyết định hiệu chỉnh tự động, bao gồm các quy trình hiệu chỉnh lên và hiệu chỉnh xuống để tối ưu hóa thích ứng sự tiêu tán điện và phát rộng điện trong pin có thể được thực hiện, được ứng dụng trong hệ thống bao gồm IEM. Các khía cạnh của các thiết bị IEM được bộc lộ trong patent số 7,978,064 cấp cho Zdeblick và các đồng tác giả, có tên “Communication System with Partial Power Source”, được kết hợp vào bản mô tả này bằng cách viện dẫn toàn bộ nội dung của nó.

Trước khi mô tả các khía cạnh khác nhau của logic quyết định hiệu chỉnh tự động và các quy trình điều biến tăng/giảm để tối ưu hóa thích ứng sự tiêu tán điện và phát rộng điện trong pin, sáng chế bây giờ chuyển đến phần mô tả vắn tắt hệ thống trong đó logic quyết định hiệu chỉnh tự động và các quy trình điều biến tăng/giảm để tối ưu hóa thích ứng sự tiêu tán điện và phát rộng điện trong pin có thể được thực hiện.

Do đó, Fig.1 là sơ đồ khối minh họa một khía cạnh của hệ thống chỉ báo sự kiện 100 với các kim loại không tương tự được định vị trên các đầu đối diện. Theo một khía cạnh, hệ thống 100 có thể được sử dụng kết hợp với sản phẩm dược bất kỳ. Theo một khía cạnh, hệ thống có thể được sử dụng để xác định khi bệnh nhân sử dụng sản phẩm dược, như nhưng không giới hạn ở thuốc viên, viên nén hoặc viên nang. Tuy nhiên, phạm vi của sáng chế, không bị giới hạn bởi môi trường và sản phẩm được sử dụng với hệ thống 100. Ví dụ, hệ thống 100 có thể được đặt lên viên nén hoặc bên trong viên nang và được đặt trong dịch lỏng dẫn điện. Viên nén hoặc viên nang sau đó sẽ hòa tan trong một số thời điểm và giải phóng hệ thống 100 vào trong dịch lỏng dẫn điện. Như vậy, theo một khía cạnh, viên nén hoặc viên nang có thể chứa hệ thống 100 mà không có tác nhân dược hoặc dược phẩm. Viên nang này, ví dụ, có thể được sử dụng trong môi trường bất kỳ trong đó có dịch lỏng dẫn điện và với sản phẩm bất kỳ như nhưng không giới hạn ở tác nhân hoạt dược, vitamin, thuốc an thần. Theo các ví dụ khác nhau, viên nang hoặc viên nén có thể được thả vào bình chứa nhiên liệu phản lực, nước muối, nước sốt cà chua, dầu máy hoặc sản phẩm tương tự bất kỳ. Ngoài ra, viên nang chứa hệ thống 100 có thể được ăn tại cùng thời điểm mà dược phẩm được

ăn nhằm ghi lại việc xảy ra sự kiện, như khi sản phẩm được ăn hoặc khởi tạo sự kiện bất kỳ khác.

Theo một ví dụ cụ thể về hệ thống 100 được kết hợp với được phẩm như sản phẩm hoặc thuốc viên được nuốt vào, hệ thống 100 được kích hoạt. Hệ thống 100 điều khiển độ dẫn để tạo ra ký hiệu dòng điện duy nhất được phát hiện, nhờ đó xác định rằng, được phẩm đã được dùng. Hệ thống 100 gồm có khung 102. Khung 102 là khung dùng cho hệ thống 100 và một số chi tiết được gắn vào, được phủ lên hoặc được gắn chặt vào khung 102. Theo khía cạnh này của hệ thống 100, vật liệu thứ nhất có thể nuốt được 104 được kết hợp về mặt vật lý với khung 102. Vật liệu 104 có thể được phủ hóa học trên, hóa hơi lên, gắn chặt với hoặc được gắn lên trên khung, ở đây tất cả được gọi là “phủ” lên khung 102. Vật liệu 104 được phủ trên một mặt của khung 102. Các vật liệu quan tâm có thể được sử dụng làm vật liệu 104 bao gồm, nhưng không bị giới hạn ở Cu hoặc CuI, vật liệu 104 được phủ nhờ phủ hơi vật lý, phủ điện tử hoặc phủ plasma trong số định chuẩn khác. Vật liệu 104 có thể có độ dày nằm trong khoảng từ 0,05 đến 500 μ m, như có độ dày nằm trong khoảng từ 5 đến 100 μ m. Hình dạng này được kiểm soát nhờ phủ mặt nạ che hoặc in litô và sự khắc ăn mòn. Ngoài ra, thậm chí chỉ qua một vùng được thể hiện để phủ vật liệu, mỗi hệ thống 100 có thể chứa hai hoặc nhiều vùng điện đơn nhất ở đó vật liệu 104 có thể được phủ, nếu cần.

Ở mặt kia, có thể là mặt đối diện như được thể hiện trên Fig.1, vật liệu thứ hai có thể nuốt được 106 được phủ như các vật liệu 104 và 106 là không giống nhau. Mặc dù không được thể hiện, mặt khác nhau được chọn có thể là mặt tiếp theo mặt được chọn làm vật liệu 104. Phạm vi của sáng chế không bị giới hạn ở mặt được chọn và thuật ngữ “mặt khác nhau” có thể là mặt bất kỳ trong số nhiều mặt khác với mặt thứ nhất được chọn. Ngoài ra, mặc dù hình dạng của hệ thống được thể hiện là hình vuông, nhưng hình dạng có thể là dạng hình học thích hợp bất kỳ. Các vật liệu thứ nhất 104 và thứ hai 106 được chọn sao cho chúng tạo sự chênh lệch về điện áp khi hệ thống 100 tiếp xúc với dịch lỏng dẫn điện, như các thể dịch. Các vật liệu quan tâm làm vật liệu 106 bao gồm, nhưng không bị giới hạn ở Mg, Zn hoặc các kim loại chứa điện tích âm khác. Như được chỉ ra ở trên tương ứng với vật liệu thứ nhất 104, vật liệu

thứ hai 106 có thể được phủ hóa học trên, hóa hơi lên, cô định với hoặc được tạo liên thân trên khung. Đồng thời, lớp kết dính có thể là cần thiết giúp cho vật liệu thứ hai 106 (cũng như vật liệu thứ nhất 104, khi cần) bám dính vào khung 102. Các lớp kết dính thường làm vật liệu thứ hai 106 là Ti, TiW, Cr hoặc vật liệu tương tự. Vật liệu anốt và lớp kết dính có thể được phủ nhờ phủ hơi vật lý, phủ điện tử hoặc phủ plasma. Vật liệu thứ hai 106 có thể có độ dày nằm trong khoảng từ 0,05 đến 500 μm , như có độ dày nằm trong khoảng từ 5 đến 100 μm . Tuy nhiên, phạm vi của sáng chế không bị giới hạn ở độ dày của các vật liệu bất kỳ cũng như loại quy trình được sử dụng để phủ hoặc cô định các vật liệu với khung 102.

Theo sáng chế nêu trên, các vật liệu 104, 106 có thể là cặp vật liệu bất kỳ có các điện thế điện hóa khác nhau. Ngoài ra, theo các phương án trong đó hệ thống 100 được sử dụng trong cơ thể, các vật liệu 104, 106 có thể là các vitamin có thể được hấp thu. Cụ thể hơn, các vật liệu 104, 106 có thể được tạo ra từ hai vật liệu thích hợp bất kỳ làm môi trường, trong đó hệ thống 100 sẽ vận hành. Ví dụ, khi được sử dụng với sản phẩm có thể nuốt được, các vật liệu 104, 106 là hai vật liệu bất kỳ với các điện thế điện hóa khác nhau mà có thể có thể nuốt được. Ví dụ minh họa bao gồm trường hợp khi hệ thống 100 tiếp xúc với dung dịch iôn như các axit trong dạ dày. Các vật liệu thích hợp không bị giới hạn ở các kim loại và ở các phương án cụ thể, các vật liệu được ghép cặp được chọn từ các kim loại và phi kim, ví dụ, một cặp được tạo ra từ kim loại (như Mg) và muối (như CuCl hoặc CuI). Đối với các vật liệu điện cực hoạt động, sự ghép cặp bất kỳ của các chất liệu --các kim loại, các muối hoặc các hợp chất xen kẽ--với các điện thế điện hóa khác nhau thích hợp (điện áp) và điện trở thấp chung giữa hai bề mặt là phù hợp.

Các vật liệu và các cặp ghép quan tâm bao gồm, nhưng không giới hạn ở các vật liệu và các cặp ghép được nêu trong bảng dưới đây. Theo một khía cạnh, một hoặc hai kim loại có thể được pha tạp với vật liệu phi kim, ví dụ, để tăng cường điện thế điện áp được tạo ra giữa các vật liệu khi chúng tiếp xúc với dịch lỏng dẫn điện. Vật liệu phi kim có thể được sử dụng làm các tác nhân pha tạp theo các phương án cụ thể bao gồm, nhưng không bị giới hạn ở lưu huỳnh, iốt và tương tự. Theo một phương án

khác, các vật liệu là đồng iodua (CuI) làm anốt và magie (Mg) làm catốt. Các khía cạnh theo sáng chế sử dụng các vật liệu điện cực không có hại đối với cơ thể người.

Bảng 1

Bảng 1		
	Anốt	Catốt
Các kim loại	Magie, kẽm natri (†), liti (†) sắt	
Các muối		Các muối đồng: iodua, clorua, bromua, sulfat, format, (các ion có thể khác) Các muối Fe^{3+} , ví dụ muối orthophosphat, pyrophosphat, (các ion có thể khác) Oxy (††) trên bạch kim, vàng hoặc các bề mặt xúc tác khác
Các chất xen kẽ	Graphit với Li, K, Ca, Na, Mg	Vanadi oxit, mangan oxit

Như vậy, khi hệ thống 100 tiếp xúc với dịch lỏng dẫn điện, đường dẫn dòng được tạo ra qua dịch lỏng dẫn điện giữa các vật liệu thứ nhất 104 và thứ hai 106. Bộ điều khiển 108 được gắn chặt với khung 102 và được nối điện với các vật liệu thứ nhất 104 và thứ hai 106. Bộ điều khiển 108 bao gồm sơ đồ điện, ví dụ là mạch logic điều khiển có khả năng điều khiển và thay đổi độ dẫn điện giữa các vật liệu 104, 106.

Điện thế điện áp được tạo ra giữa các vật liệu thứ nhất 104 và thứ hai 106 tạo ra nguồn điện để vận hành hệ thống 100 cũng như tạo dòng điện qua dịch lỏng dẫn điện và hệ thống. Theo một khía cạnh, hệ thống 100 vận hành theo chế độ dòng điện một chiều. Theo một khía cạnh khác, hệ thống 100 điều khiển hướng của dòng điện sao cho hướng của dòng điện đảo chiều theo kiểu chu kỳ, tương tự với dòng điện xoay chiều. Khi hệ thống 100 tiếp cận dịch lỏng dẫn điện hoặc dung dịch điện phân, trong đó thành phần dịch lỏng hoặc dung dịch điện phân được tạo ra bởi dịch lỏng cơ thể, ví

dụ, axit trong dạ dày, đường dẫn dòng điện giữa các vật liệu 104, 106 được kết thúc bên ngoài hệ thống 100; đường dẫn dòng điện qua hệ thống 100 được điều khiển bởi bộ điều khiển 108. Việc hoàn thiện đường dẫn dòng điện cho phép dòng điện đi qua và đến lượt bộ thu 304 (được thể hiện trên Fig.3), có thể phát hiện sự hiện diện của dòng điện và nhận thông tin được truyền/được phát ra bởi hệ thống 100. Theo một khía cạnh, bộ thu nhận thấy rằng, hệ thống 100 được kích hoạt và sự kiện mong muốn đã xảy ra hoặc đang xảy ra.

Theo một khía cạnh, hai vật liệu 104, 106 có thể là giống nhau về chức năng với hai điện cực cần thiết cho nguồn điện dòng điện một chiều, như pin. Dịch lỏng dẫn điện tác động như dung dịch điện phân cần thiết để hoàn thiện nguồn điện. Nguồn điện đã hoàn thiện được mô tả được xác định bởi phản ứng hóa lý giữa các vật liệu 104, 106 của hệ thống 100 và các dịch lỏng bao quanh của cơ thể. Nguồn điện đã hoàn thiện có thể được xem như nguồn điện mà khai thác sự điện phân nghịch trong dung dịch ion hoặc dung dịch dẫn điện như dịch lỏng dạ dày, máu hoặc các dịch lỏng cơ thể khác và một số mô. Ngoài ra, môi trường có thể là những gì khác với cơ thể và dịch lỏng có thể là dịch lỏng dẫn điện bất kỳ. Ví dụ, dịch lỏng dẫn điện có thể là nước muối hoặc là sơn trên cơ sở kim loại.

Theo các khía cạnh cụ thể, hai vật liệu 104, 106 có thể được che chắn với môi trường bao quanh bởi lớp vật liệu bổ sung. Do đó, khi lớp che chắn bị hòa tan và hai vật liệu không giống nhau 104, 106 được lộ ra tới vị trí đích, điện thế điện áp được tạo ra.

Theo các khía cạnh cụ thể, nguồn điện hoàn thiện hoặc cấp là nguồn điện được tạo ra từ các vật liệu điện cực hoạt động, dung dịch điện phân và các vật liệu bất hoạt khác, như các bộ gom điện, bao gói, v.v.. Các vật liệu hoạt động là cặp vật liệu bất kỳ có các điện áp điện hóa khác nhau. Các vật liệu thích hợp không bị giới hạn ở các kim loại và theo các phương án cụ thể, các vật liệu ghép cặp được chọn từ các kim loại và phi kim, ví dụ, một cặp được tạo ra từ kim loại (như Mg) và muối (như CuI). Đối với các vật liệu điện cực hoạt động, sự ghép cặp các chất liệu bất kỳ--các kim loại, các muối hoặc các chất xen kẽ--với điện áp điện hóa khác thích hợp (điện thế) và độ bền mặt phân cách thấp là thích hợp.

Nhiều vật liệu khác nhau có thể được sử dụng làm các vật liệu tạo các điện cực. Theo các khía cạnh cụ thể, các vật liệu điện cực là các dạng được chọn để tạo ra điện áp khi tiếp xúc với vị trí sinh lý đích, ví dụ, dạ dày là hữu hiệu để điều khiển hệ thống của bộ nhận dạng. Theo các phương án cụ thể, điện áp được tạo ra bởi các vật liệu điện cực khi các kim loại của nguồn điện tiếp xúc với vị trí sinh lý đích là 0,001 V hoặc cao hơn, bao gồm 0,01 V hoặc cao hơn, như 0,1 V hoặc cao hơn, ví dụ, 0,3 V hoặc cao hơn, bao gồm 0,5 V hoặc cao hơn và bao gồm 1,0 V hoặc cao hơn, trong đó theo các phương án cụ thể, điện áp nằm trong khoảng từ 0,001 đến 10 V, như từ 0,01 đến 10 V.

Các vật liệu thứ nhất 104 và thứ hai 106 cung cấp điện thế điện áp để kích hoạt thiết bị điều khiển 108. Khi thiết bị điều khiển 108 được kích hoạt hoặc được cấp điện, thì thiết bị điều khiển 108 có thể thay đổi độ dẫn điện giữa các vật liệu 104, 106 theo phương thức duy nhất. Bằng cách thay đổi độ dẫn điện giữa các vật liệu 104, 106, thiết bị điều khiển 108 có khả năng điều khiển biên độ và chu kỳ làm việc của dòng điện qua dịch lỏng dẫn điện quanh hệ thống 100. Điều này tạo ký hiệu dòng điện duy nhất có thể được phát hiện và được đo nhờ bộ thu 304 (được thể hiện trên Fig.3), có thể được định vị bên trong hoặc bên ngoài cơ thể. Thông tin có thể được truyền thông bởi hệ thống 100 theo dạng các gói cho đến khi các vật liệu thứ nhất và thứ hai có thể không duy trì được nguồn điện lâu hơn nữa. Ngoài ra, để điều khiển biên độ của đường dẫn dòng điện giữa các vật liệu, các vật liệu không dẫn điện, màng hoặc “tấm chắn” được sử dụng làm tăng “chiều dài” của đường dẫn dòng điện và vì vậy, tương tác làm tăng đường dẫn điện, như được bộc lộ trong Công bố đơn yêu cầu cấp patent Mỹ số 12/238345 có tên “In-Body Device with Virtual Dipole Signal Amplification” nộp ngày 25/9/2008, toàn bộ nội dung của đơn yêu cầu cấp patent Mỹ được đưa vào bản mô tả này bằng cách viện dẫn. Theo cách khác, trong toàn bộ bản mô tả sáng chế này, các thuật ngữ “vật liệu không dẫn điện”, “màng” và “tấm chắn” được sử dụng thay thế lẫn nhau với thuật ngữ “phần kéo dài của đường dẫn điện” mà không làm ảnh hưởng đến phạm vi của sáng chế hoặc các phương án và các điểm yêu cầu bảo hộ trong sáng chế. Các chi tiết tấm chắn 105, 107 có thể được kết hợp với, ví dụ, được gắn chặt với khung 102. Các hình dạng và các kết cấu khác nhau đối với tấm chắn được dự định là nằm trong phạm vi của sáng chế. Ví dụ, hệ thống 100 có thể

được bao quanh toàn bộ hoặc một phần bởi tấm chắn và tấm chắn có thể được định vị dọc theo trục tâm của hệ thống 100 hoặc nằm ngoài tâm so với trục tâm. Như vậy, phạm vi của sáng chế như được bảo hộ theo sáng chế không bị giới hạn ở hình dạng hoặc kích cỡ của tấm chắn. Hơn nữa, theo các phương án khác, các vật liệu thứ nhất 104 và thứ hai 106 có thể được phân tách bởi một tấm chắn được định vị trong một vùng xác định bất kỳ giữa các vật liệu 104, 106.

Tiếp đến dựa vào Fig.2, Fig.2 sơ đồ khối minh họa bộ điều khiển 108 được thể hiện. Thiết bị 108 bao gồm môđun điều khiển 202, bộ đếm hoặc đồng hồ 204, bộ nhớ 206 và mạch logic 208. Ngoài ra, bộ điều khiển 108 có thể bao gồm một hoặc nhiều môđun cảm biến. Môđun điều khiển 202 có đầu vào 210 được nối điện với vật liệu thứ nhất 104 và đầu ra 212 được nối điện với vật liệu thứ hai 106. Môđun điều khiển 202, đồng hồ 204, bộ nhớ 206 và mạch logic 208 (và một cách tùy ý các môđun cảm biến) đồng thời có các đầu vào điện (một số không được thể hiện trên hình vẽ). Điện cho mỗi chi tiết này được cấp nhờ điện thế điện áp được tạo ra bởi phản ứng hóa học giữa các vật liệu thứ nhất 104 và thứ hai 106 và dịch lỏng dẫn điện, khi hệ thống 100 tiếp xúc với dịch lỏng dẫn điện. Môđun điều khiển 202 điều khiển độ dẫn điện qua logic làm thay đổi toàn bộ trở kháng của hệ thống 100. Môđun điều khiển 202 được nối điện với đồng hồ 204. Đồng hồ 204 tạo chu kỳ đồng hồ đối với môđun điều khiển 202. Trên cơ sở các đặc tính được lập trình của môđun điều khiển 202, khi một số lượng chu kỳ đồng hồ đã qua, môđun điều khiển 202 thay đổi các đặc tính độ dẫn điện giữa các vật liệu thứ nhất 104 và thứ hai 106. Chu kỳ này được lặp lại và nhờ đó bộ điều khiển 108 tạo đặc điểm ký hiệu dòng điện duy nhất. Môđun điều khiển 202 đồng thời được nối điện với bộ nhớ 206. Cả đồng hồ 204 và bộ nhớ 206 được cấp điện bởi điện áp được tạo ra giữa các vật liệu thứ nhất 104 và thứ hai 106.

Như được thể hiện trên Fig.3, theo một khía cạnh, mạch logic 208 được tạo ra để giám sát dòng điện và trở kháng của nguồn điện thu được hoặc pin được tạo ra giữa các vật liệu thứ nhất và thứ hai khi hệ thống được nhúng vào trong dịch lỏng chứa ion. Theo một khía cạnh, mạch logic 208, bao gồm bộ chuyển đổi lấy mẫu và giữ và bộ chuyển đổi dạng tương tự thành dạng số (analog-to-digital converter - ADC), được tạo ra như thuật toán hoặc quy trình hiệu chỉnh tự động để tối ưu hóa thích ứng sự tiêu tán

điện và phát rộng điện trong nguồn điện thu được. Theo một khía cạnh và được mô tả chi tiết hơn dưới đây, mạch logic 208 giám sát và điều chỉnh độ rộng xung và sự giới hạn dòng của đầu ra của hệ thống 100 để làm ổn định điện áp pin và chu kỳ làm việc của tín hiệu được truyền, trong khi tối ưu hóa điện năng cấp cho bộ thu 304 (được thể hiện trên Fig.3). Theo một khía cạnh, thuật toán có thể được ứng dụng để lấy mẫu giá trị của điện áp pin (V_{BATT}) trong suốt quy trình truyền gói dữ liệu định trước. Theo một khía cạnh, các điều chỉnh đối với độ rộng xung và/hoặc giới hạn dòng có thể tạo hiệu quả trong quy trình truyền gói dữ liệu tiếp theo, như, ví dụ, trong quy trình truyền gói dữ liệu tiếp theo. Các thiết đặt thuật toán (bắt đầu độ rộng xung, các giới hạn dòng tối thiểu và tối đa) có thể được lập trình vào bộ nhớ 206, ví dụ như bộ nhớ bất biến. Bước lập trình này có thể được thực hiện, ví dụ, ở giai đoạn phân loại lát vật liệu. Trong khi vận hành, mạch logic 208 có thể thực hiện quy trình điều biến tăng hoặc giảm phụ thuộc vào trạng thái của điện áp khôi phục của pin và trở kháng của pin. Mạch logic 208, bao gồm các quy trình điều biến tăng và giảm, sẽ được mô tả chi tiết hơn dưới đây dựa vào các hình vẽ từ Fig.5 đến Fig.7. Mạch logic 208 có thể được ứng dụng trong phần cứng, phần mềm hoặc tổ hợp của các phần này. Theo một khía cạnh, mạch logic 208 có thể được thực hiện hoặc như bộ xử lý, máy chỉ trạng thái, bộ xử lý tín hiệu kỹ thuật số, logic rời rạc ngoài các ứng dụng khác sẽ nhanh chóng trở nên rõ ràng đối với người có hiểu biết trung bình trong lĩnh vực kỹ thuật này. Theo một khía cạnh, mạch logic 208 có thể được thể hiện trong vi mạch tích hợp chuyên dụng (application specific integrated circuit - ASIC). Như vậy, việc sử dụng thuật toán hoặc quy trình không nhất thiết phải được hiểu là việc thực thi các lệnh của máy tính. Theo một khía cạnh, mạch logic 208 được cấp điện bởi điện áp được tạo ra giữa các vật liệu thứ nhất 104 và thứ hai 106.

Fig.3 là sơ đồ khối minh họa một khía cạnh của hệ thống truyền thông 300, trong đó hệ thống chỉ báo sự kiện 100 được truyền thông với bộ thu 304 qua liên kết truyền thông 308. Cần hiểu rằng, liên kết truyền thông 308 có thể là dòng điện được tạo ra nhờ việc phát ra ion hoặc liên kết vô tuyến, nhưng sáng chế không giới hạn ở đó. Theo một khía cạnh, mạch logic 208 được nối với nguồn điện của pin 302 được lấy mẫu như nguồn điện áp V_{BATT} có trở kháng trong Z_{BATT} và dòng điện ở đầu ra (i). Mạch logic 208 giám sát dòng điện ở đầu ra (i) của pin 302 và trở kháng Z_{BATT} của

pin 302. Theo một khía cạnh, pin 302 được tạo ra khi các vật liệu thứ nhất 104 và thứ hai 106 được nhúng vào dịch lỏng chứa ion như đã được mô tả dựa vào Fig.1 và Fig.2. Các khía cạnh của bộ thu 304 được bộc lộ trong patent số 8,114,021 cấp cho Robertson và các đồng tác giả, có tên “Body-associated Receiver and Method”, toàn bộ nội dung của patent Mỹ này được đưa vào bản mô tả này bằng cách viện dẫn.

Theo một khía cạnh, mạch logic 208 được tạo ra để thực hiện thuật toán hoặc quy trình hiệu chỉnh tự động để tối ưu hóa thích ứng sự tiêu tán điện và phát rộng điện của hệ thống chỉ báo sự kiện 100. Theo một khía cạnh, bộ điều khiển 202 của hệ thống chỉ báo sự kiện 100 phát tín hiệu phát rộng 306 đến bộ thu 304. Tín hiệu phát rộng 306 bao gồm trình tự của các xung được truyền ở tần số định trước (f). Các xung riêng của tín hiệu phát rộng 306 xác định bit thông tin và trình tự của các xung xác định gói. Các xung có chu kỳ (T) và độ rộng xung (w) trong suốt thời gian đó, tín hiệu đầu ra là hoạt động. Nghịch đảo của chu kỳ xung (T) là tần số của tín hiệu phát rộng 306. Các xung có thể được truyền ở chu kỳ làm việc định trước được xác định là tỷ lệ của độ rộng xung (w) và chu kỳ (T).

$$f = 1/T \text{ Hz}$$

$$\text{Chu kỳ làm việc} = w/T$$

Theo một khía cạnh, bộ điều khiển 202 có thể truyền tín hiệu phát rộng 306 bao gồm gói thứ nhất, trong đó gói thứ nhất bao gồm số xung định trước m (ví dụ, m bit thông tin) ở tần số thứ nhất f_1 . Theo một khía cạnh, bộ điều khiển 202 có thể truyền nhiều gói thứ nhất bao gồm một số lượng bit định trước ở tần số thứ nhất f_1 . Ở một số thời điểm sau đó, bộ điều khiển 202 có thể bắt đầu phát rộng gói thứ hai, trong đó gói thứ hai bao gồm số xung định trước n (ví dụ, n bit thông tin) ở tần số thứ hai f_2 . Theo một khía cạnh, các chuỗi các gói thứ nhất ở tần số f_1 được truyền thông đến bộ thu 304 ở điện áp chỉ đủ kích hoạt bộ thu 304. Dữ liệu hoặc thông tin thực tế liên quan với hệ thống chỉ báo sự kiện 100 được phát rộng qua các ổ gói thứ hai ở tần số f_2 . Như vậy, khi bộ thu 304 phát hiện các gói thứ nhất, thì nó chuẩn bị thu sự phát rộng dữ liệu qua các gói thứ hai.

Tần số thứ nhất f_1 có thể là tần số định trước bất kỳ và theo một khía cạnh có thể là tần số bất kỳ nằm trong khoảng từ 10 đến 30 kHz và tốt hơn khoảng 20kHz.

Tần số thứ hai f_2 có thể là tần số định trước bất kỳ và theo một khía cạnh có thể là tần số bất kỳ nằm trong khoảng từ 10 đến 15 kHz và tốt hơn khoảng 12½ kHz.

Theo một khía cạnh, hệ thống chỉ báo sự kiện 100 có thể phát rộng số gói định trước, ví dụ, từ ba đến sáu gói hoặc lớn hơn, ở tần số thứ nhất f_1 làm chậm thời gian phát rộng giữa gói ở tần số thứ nhất f_1 và gói ở tần số thứ hai f_2 hoặc bằng cách thay đổi khoảng thời gian giữa các gói để tránh các va chạm truyền thông. Tương tự, theo một khía cạnh, hệ thống chỉ báo sự kiện 100 có thể phát rộng số gói định trước, ví dụ, từ ba đến sáu gói hoặc lớn hơn, ở tần số thứ hai f_2 để tránh các va chạm phát rộng. Tuy nhiên, cần hiểu rằng, số lần truyền gói lặp lại ở các tần số thứ nhất f_1 hoặc thứ hai f_2 có thể được xác định một cách thống kê trên cơ sở số hệ thống chỉ báo sự kiện 100 được tiêu hóa được bởi bệnh nhân.

Theo một khía cạnh, như được mô tả chi tiết dưới đây, mạch logic 208 giám sát và điều chỉnh độ rộng xung (w) ở đầu ra của bộ điều khiển 202 và giới hạn dòng (i) của tín hiệu phát rộng 306 được tạo ra bởi hệ thống chỉ báo sự kiện 100 để làm ổn định điện áp pin V_{BATT} và chu kỳ làm việc của các xung tín hiệu phát rộng 306, trong khi tối ưu hóa điện năng cấp cho bộ thu 304. Theo một khía cạnh, logic được cấu hình để lấy mẫu điện áp pin V_{BATT} trong chu kỳ phát rộng gói dữ liệu định trước bởi bộ điều khiển 202. Theo một khía cạnh, các điều chỉnh đối với độ rộng xung (w) và/hoặc giới hạn dòng (i) có thể được xác định để phát rộng gói và có thể được áp dụng cho gói dữ liệu tiếp theo, như ví dụ trong chu kỳ phát rộng gói dữ liệu tiếp theo. Các thiết đặt thuật toán, như ví dụ, độ rộng xung bắt đầu (w_0), các giới hạn dòng tối thiểu (i_{min}) và dòng điện tối đa (i_{max}) có thể được lập trình vào bộ nhớ 206 (Fig.2), như bộ nhớ bất khả biến. Bước lập trình này có thể được thực hiện, ví dụ, ở giai đoạn phân loại lát vật liệu.

Theo một khía cạnh, dòng điện tối thiểu i_{min} là khoảng 1 mA và dòng điện tối đa i_{max} là khoảng 4 mA. Theo một khía cạnh, chu kỳ làm việc tối thiểu DC_{min} là khoảng 15% và chu kỳ làm việc tối đa DC_{max} là khoảng 50%. Các giá trị này chỉ là các ví dụ và hệ thống này không bị giới hạn ở ngưỡng này.

Trong khi vận hành, mạch logic 208 có thể thực hiện quy trình điều biến tăng hoặc giảm phụ thuộc vào trạng thái của điện áp khôi phục V_{BATT} của pin 302 và trở

kháng Z_{BATT} . Mạch logic 208, bao gồm các quy trình điều biến tăng và giảm, sẽ được mô tả chi tiết dưới đây dựa vào các hình vẽ từ Fig.5 đến Fig.7.

Mạch logic 208 có thể được ứng dụng trong phần cứng, phần mềm hoặc tổ hợp của các phần này. Theo một khía cạnh, mạch logic 208 có thể được ứng dụng hoặc làm bộ xử lý, bộ xử lý tín hiệu kỹ thuật số, logic rời rạc hoặc máy chỉ trạng thái, ngoài các ứng dụng khác sẽ nhanh chóng trở nên rõ ràng đối với người có hiểu biết trung bình trong lĩnh vực kỹ thuật này. Theo một khía cạnh, mạch logic 208 có thể được thể hiện trong vi mạch tích hợp chuyên dụng (application-specific-integrated-circuit - ASIC). Như vậy, việc sử dụng thuật toán hoặc quy trình thuật ngữ phải không nhất thiết được hiểu là việc thực hiện các lệnh của máy tính.

Mặc dù các khía cạnh được thể hiện liên quan đến các hình vẽ từ Fig.1 đến Fig.3, mạch logic 208 được mô tả liên quan đến sự tối ưu hóa thích ứng sự tiêu tán điện và phát rộng điện trong nguồn điện được tạo ra giữa các vật liệu thứ nhất 104 và thứ hai 106, mạch logic 208 không bị giới hạn ở ngữ cảnh này. Ví dụ, mạch logic 208 có thể được tạo ra để tối ưu hóa thích ứng sự tiêu tán điện và phát rộng điện theo nguồn điện bất kỳ, như là, pin thông thường.

Bộ thu 304 có thể tiếp tục sử dụng môđun chức năng tín hiệu báo hiệu. Theo các khía cạnh khác nhau, môđun chuyển mạch tín hiệu báo hiệu có thể sử dụng một hoặc nhiều môđun sau: môđun kích hoạt tín hiệu báo hiệu, môđun tín hiệu tín hiệu báo hiệu, môđun sóng/tần số, môđun đa tần và môđun tín hiệu điều biến.

Môđun chuyển mạch tín hiệu báo hiệu có thể được kết hợp với sự truyền thông tín hiệu báo hiệu, ví dụ, kênh truyền thông tín hiệu báo hiệu, giao thức tín hiệu báo hiệu, v.v.. Để đạt được mục đích của sáng chế, các tín hiệu báo hiệu thường là các tín hiệu được truyền bởi bộ điều khiển 108 hoặc là một phần của tín nhắn hoặc làm tăng tín nhắn (đôi khi ở đây được gọi là “các tín hiệu tín hiệu báo hiệu”). Các tín hiệu báo hiệu có thể có các đặc tính được xác định tốt, như tần số. Các tín hiệu báo hiệu có thể được phát hiện một cách dễ dàng trong các môi trường ồn và có thể được sử dụng để kích hoạt mạch phát hiện, như sẽ được mô tả dưới đây.

Theo một khía cạnh, môđun chuyển mạch tín hiệu báo hiệu có thể bao gồm môđun kích hoạt tín hiệu báo hiệu, có chức năng kích hoạt. Chức năng kích hoạt

thường bao gồm chức năng vận hành theo các chế độ điện áp cao chỉ trong các chu kỳ cụ thể, ví dụ, các chu kỳ ngắn nhằm các mục đích cụ thể, nhận tín hiệu, v.v.. Sự tính toán quan trọng về phần bộ thu của hệ thống là điện áp thấp. Đặc điểm này có thể là có lợi trong bộ thu được cấy, tạo cả kích cỡ nhỏ và giữ được việc cấp điện chức năng lâu dài từ pin. Môđun chuyển mạch tín hiệu báo hiệu tạo khả năng cho các lợi ích này nhờ việc có bộ thu vận hành theo chế độ điện áp cao đối với các chu kỳ thời gian rất hạn hẹp. Dạng chu kỳ làm việc ngắn này có thể tạo kích cỡ của hệ thống và các đầu hiệu hút điện năng tối ưu.

Trong thực tế, bộ thu 304 có thể “kích hoạt” theo định kỳ và ở mức tiêu thụ điện năng thấp, thực hiện “chức năng phát hiện” nhờ ví dụ mạch phát hiện. Trong suốt khoảng thời gian này, bộ thu 304 phát hiện gói thứ nhất ở tần số thứ nhất f_1 . Nhằm mục đích của sáng chế, thuật ngữ “chức năng phát hiện” thường chỉ chức năng điện áp thấp, ngắn để xác định xem thiết bị thu phát, ví dụ, hệ thống truyền thông 100 có mặt hay không. Nếu tín hiệu thu phát 306 của hệ thống truyền thông 100 được phát hiện bởi chức năng phát hiện, thì bộ thu 304 có thể truyền đến chế độ giải mã truyền thông điện áp cao hơn. Nếu tín hiệu phát rộng 306 của hệ thống truyền thông 100 không có mặt, bộ thu 304 có thể quay lại, ví dụ, quay trở lại ngay chế độ ngủ. Theo cách này, điện năng được biến đổi trong các khoảng thời gian tương đối dài khi tín hiệu thu phát không có mặt, trong khi các khả năng điện áp cao vẫn là khả dụng đối với các vận hành chế độ giải mã hữu hiệu trong những khoảng thời gian tương đối ít khi tín hiệu phát rộng 306 có mặt. Một số chế độ và tổ hợp của các phần này có thể là khả dụng để vận hành mạch phát hiện. Nhờ việc làm thích ứng các yêu cầu của hệ thống cụ thể với cấu hình mạch phát hiện, hệ thống tối ưu có thể đạt được.

Fig.4A minh họa biểu đồ 400, trong đó môđun chuyển mạch tín hiệu báo hiệu trong đó chu kỳ phát hiện 401 là dài hơn so với khoảng lặp lại 403 của tín hiệu phát rộng 306 (Fig.3). Hàm thời gian được tạo ra trên trục hoành. Như được thể hiện trên hình vẽ, tín hiệu phát rộng 306 lặp lại theo định kỳ ở khoảng lặp lại 403, với chức năng phát hiện cũng vận hành. Trong thực tế, kết quả là khi khoảng thời gian phát hiện 401 có thể là dài hơn khoảng lặp lại 403 của tín hiệu phát rộng 306. Theo các khía cạnh khác nhau, có thể có khoảng thời gian tương đối dài giữa các chu kỳ phát

hiện. Theo cách như vậy, chức năng phát hiện, ví dụ, được thực hiện như mạch phát hiện được đảm bảo có ít nhất một lần truyền xảy ra mỗi khi mạch phát hiện được kích hoạt.

Fig.4B minh họa biểu đồ 410, trong đó môđun chuyển mạch tín hiệu báo hiệu tạo sự đoán mạch mà khoảng thời gian phát hiện tần số 405 và gói truyền dài 407 được tạo ra. Mạch phát hiện sẽ kích hoạt ở một số điểm trong suốt thời gian truyền. Theo cách này, mạch phát hiện có thể phát hiện tín hiệu truyền và chuyển mạch vào chế độ giải mã công suất cao.

Khía cạnh kích hoạt tín hiệu báo hiệu bổ sung là để tạo chức năng “phát hiện” ở chế độ liên tục. Khía cạnh này của kênh truyền tín hiệu báo hiệu qua cơ thể có thể khai thác thực tế rằng tổng mức tiêu thụ điện năng là tích của mức tiêu thụ điện năng và thời gian trung bình. Theo khía cạnh này, hệ thống có thể giảm đến mức tối thiểu tổng mức tiêu thụ điện năng do có các chu kỳ kích hoạt rất ngắn, trong trường hợp này, các chu kỳ kích hoạt được lấy trung bình giảm xuống số nhỏ. Theo cách khác, sự kích hoạt phát hiện tính liên tục thấp được tạo ra. Trong trường hợp này, cấu hình này cung cấp sự tiêu thụ điện năng đủ thấp sao cho thiết bị thu truyền vận hành một cách liên tục với tổng mức tiêu thụ điện năng ở mức hợp lý đối với các thông số của hệ thống cụ thể.

Theo một khía cạnh, môđun phát hiện của bộ thu 304 được tạo ra để quét dữ liệu được mã hóa bởi bộ điều khiển 202 ở lưu đồ này được tạo ra bởi sự phát ion. Dữ liệu được nhận ở bộ thu 304 như tín hiệu dẫn với lịch trình xác định, ví dụ cứ 20 giây một lần. Chu kỳ trong quy trình phát hiện hoạt động bị giới hạn, ví dụ 300 ms. Chu kỳ làm việc tương đối thấp này cho phép chức năng điện năng trung bình thấp hơn đối với tuổi thọ của hệ thống kéo dài. Bộ thu 304 xác định xem tín hiệu phát rộng 306 có mặt hay không và xem tín hiệu phát rộng 306 có ID hợp lệ hay không. Nếu không tín hiệu có ID hợp lệ được phát hiện trong quy trình phát hiện hoạt động, thì sự phát hiện hoạt hóa được ngắt cho đến khoảng hoạt hóa định trước tiếp theo. Nếu nhận được tín hiệu phát rộng 306 có ID hợp lệ, thì bộ thu 304 xác định nếu tín hiệu 306 nhận được từ thiết bị phát ion được phát hiện từ trước. Nếu tín hiệu phát rộng 306 là từ thiết bị phát ion được phát hiện từ trước, bộ thu 304 xác định xem có hay không việc đếm

(nói cách khác, các phát hiện hợp lệ riêng có cùng ID) theo chu kỳ kích hoạt hiện thời (thời gian cụ thể từ ID thông báo lần cuối là 10 phút) lớn hơn số cụ thể (như 50) như được đo theo bộ đếm ngưỡng. Nếu số đếm vượt quá ngưỡng này như được xác định bởi bộ đếm ngưỡng, bộ thu 304 quay trở lại chế độ phát hiện. Nếu số đếm không vượt quá giá trị ngưỡng, thì bộ thu vận hành ở chế độ phát hiện 100% để phân tích dữ liệu thu được được mã hóa theo lưu đồ này nhờ sự phát ion. Khi dữ liệu thu được được giải mã và được phân tích, bộ thu 304 xác định rằng dữ liệu được mã hóa ở lưu đồ này đi đến từ nguồn hợp lệ khác với nguồn được phát hiện từ trước, sau đó bộ đếm ngưỡng được thiết lập lại.

Theo một khía cạnh khác, tín hiệu phát rộng đến 306 đi vào bộ thu 304 thể hiện các tín hiệu nhận được bởi các điện cực, dải thông được lọc (như từ 10 KHz đến 34 KHz) bởi chuỗi tín hiệu tần số cao (bao hàm cả tần số mang) và được biến đổi từ dạng tương tự thành dạng số. Tín hiệu phát rộng 306 sau đó bị tiêu hao một phần và được trộn ở tần số kích hoạt thông thường (như 12,5 KHz, 20 KHz, v.v.) ở bộ trộn. Tín hiệu thu được bị tiêu hao một phần và dải thông thấp được lọc (như 5 KHz BW) tạo tín hiệu sóng mang được trộn với tín hiệu dịch vị sóng mang. Tín hiệu dịch vị sóng mang được xử lý tiếp (biến đổi Fourier nhanh và sau đó phát hiện hai đỉnh mạnh nhất) tạo tín hiệu tần số sóng mang thực sự. Giao thức này cho phép xác định một cách chính xác tần số sóng mang của tín hiệu báo hiệu được truyền.

Như được thể hiện trên các hình vẽ từ Fig.1 đến Fig.4, hệ thống thiết bị có thể nuốt được nói chung 100, trong đó thiết bị, hệ thống và phương pháp tối ưu hóa thích ứng sự tiêu tán điện và phát rộng điện trong pin 302 có thể được sử dụng thực tế, sáng chế bây giờ trở lại mô tả sơ đồ khối minh họa một khía cạnh của quy trình đối với logic quyết định hiệu chỉnh tự động 500 như được thể hiện trên Fig.5. Logic quyết định hiệu chỉnh tự động 500 có thể được ứng dụng nhờ mạch logic 208. Do đó, logic quyết định hiệu chỉnh tự động 500 sẽ được mô tả khi dựa vào các hình vẽ từ Fig.1 đến Fig.5. Trong chu kỳ phát rộng bởi hệ thống truyền thông 100, mong muốn tối ưu hóa tín hiệu phát rộng 306 trong khi giảm đến mức tối thiểu sự nạp điện được loại bỏ từ pin 302 sử dụng một khía cạnh của quy trình được thể hiện trên Fig.5. Tín hiệu phát rộng 306 có thể được tối ưu hóa bằng cách điều khiển sự kết hợp của dòng điện (i) và

độ rộng xung (w) trong chu kỳ phát rộng và cân bằng dòng điện phát ra chống lại điện áp khôi phục $V_{\text{BATT-REC}}$ của pin định trước 302 hoặc đo trở kháng của pin Z_{BATT} .

Theo một khía cạnh, điều này có thể được thực hiện bởi quy trình “điều biến tăng” và “điều biến giảm” hoặc thuật toán như đã được mô tả dựa vào Fig.6 và Fig.7. Trong suốt pha điều biến tăng, dòng điện (i) hoặc độ rộng xung (w) của chu kỳ phát rộng được điều biến tăng cho đến khi thu được điện áp khôi phục $V_{\text{BATT-REC}}$ của pin định trước 302 hoặc trở kháng của pin Z_{BATT} . Bước này sau đó được điều biến tăng bởi một quy trình để đảm bảo rằng điện áp V_{BATT} của pin 302 lớn hơn điện áp khôi phục $V_{\text{BATT-REC}}$ của pin 302. Pha “điều biến giảm” sau đó được đi vào nhờ đó thông số khác, dòng điện (i) hoặc độ rộng xung (w) của chu kỳ phát rộng được giảm xuống cho đến khi điện áp khôi phục $V_{\text{BATT-REC}}$ của pin định trước 302 hoặc trở kháng của pin Z_{BATT} một lần nữa được phát hiện. Sự kết hợp của dòng phát rộng (i) và độ rộng xung (w) sau đó được lưu trong bộ nhớ và được sử dụng trong suốt chu kỳ phát rộng của gói tiếp theo, ví dụ là gói tiếp theo.

Theo một khía cạnh, quy trình xác định điện áp khôi phục $V_{\text{BATT-REC}}$ của pin 302 hoặc trở kháng của pin Z_{BATT} được thực hiện bằng cách lấy mẫu điện áp khôi phục $V_{\text{BATT-REC}}$ của pin 302 trong suốt chu kỳ không phát rộng và cuối cùng thực hiện sự tính toán giá trị trung bình. Ngoài ra, giá trị ban đầu của dòng điện (i) và độ rộng xung (w), cũng như giá trị tối đa của dòng điện (i) và độ rộng xung (w) có thể được sử dụng bởi quy trình tối ưu hóa để đảm bảo rằng, các thông số phát rộng tối thiểu và tối đa là không bị xâm phạm.

Trong quy trình truyền tín hiệu phát rộng 306 thông thường, tất cả điện năng của pin 302 được khai thác về cơ bản bởi sự đoản mạch pin 302. Điều này dẫn đến thời gian khôi phục dài hơn và tốc độ phóng điện nhanh hơn đối với pin 302. Theo một khía cạnh, logic quyết định hiệu chỉnh tự động 500 tạo phương pháp để tối ưu hóa thích ứng sự tiêu tán điện năng và phát rộng điện để kéo dài tuổi thọ của pin 302 trong khi vẫn tạo ra đủ để phát rộng điện đến bộ điều khiển 202 để phát hiện một cách thích hợp nhờ bộ thu 304. Theo một khía cạnh, logic quyết định hiệu chỉnh tự động 500 có thể được ứng dụng nhờ mạch logic 208. Do đó, bây giờ dựa vào Fig.5, một khía cạnh của logic quyết định hiệu chỉnh tự động 500. Theo một khía cạnh, logic

quyết định hiệu chỉnh tự động 500 có thể được sử dụng để điều chỉnh độ rộng xung (w) và giới hạn dòng (i) của tín hiệu phát rộng 306 được đưa ra bởi bộ điều khiển 202 để làm ổn định điện áp pin V_{BATT} và chu kỳ làm việc của tín hiệu phát rộng 306, trong khi tối ưu hóa điện năng cấp cho bộ thu 304. Theo một khía cạnh, logic 500, lấy mẫu giá trị V_{BATT} trong quy trình truyền gói dữ liệu. Theo một khía cạnh, việc truyền gói dữ liệu có thể là gói dữ liệu 20 kHz. Các điều chỉnh đối với độ rộng xung (w) và/hoặc giới hạn dòng (i) có hiệu quả bắt đầu với gói dữ liệu tiếp theo, như ví dụ gói dữ liệu tiếp. Theo một khía cạnh, các điều khiển logic 500 (độ rộng xung bắt đầu, giới hạn dòng tối thiểu và tối đa) là lập trình được trong bộ nhớ bất khả biến 206 (Fig.2) ở loại lát vật liệu.

Dựa vào Fig.3 và Fig.5, ở bước 502, logic quyết định hiệu chỉnh tự động 500, ví dụ, mạch logic 208, chờ thông tin phát rộng khả dụng tiếp theo để định rõ đặc điểm điện áp V_{BATT} và trở kháng Z_{BATT} của pin. Ở bước quyết định 504, mạch logic 208 xác định xem liệu gói phát rộng cuối có trong thứ tự truyền thông hay không. Nếu không, quy trình của logic 500 tiếp tục theo nhánh Không (Có) và chờ gói cuối. Nếu có, quy trình logic 500 tiếp tục theo nhánh Có (yes). Ở bước 506, mạch logic 208 lấy mẫu điện áp V_{BATT} của pin 302 và đếm sử dụng bộ đếm, ví dụ xác định số lượng chu kỳ trong đó điện áp pin được lấy mẫu (V_{CAP}) nhỏ hơn điện áp pin danh định (V_{BATT_NOM}), ví dụ, $V_{CAP} < V_{BATT_NOM}$, từ bit i_{th} đến bit thứ j của gói phát rộng. Ở bước quyết định 508, mạch logic 208 xác định xem liệu điện áp được lấy mẫu V_{CAP} có nhỏ hơn điện áp pin danh định V_{BATT_NOM} hay không đối với hơn nửa chu kỳ giữa bit thứ i và bit thứ j của gói phát rộng. Điện áp pin được lấy mẫu (V_{CAP}) có thể được xác định, nhờ mạch logic, 208 sử dụng, ví dụ, mạch lấy mẫu và giữ và ADC rất giống với mạch lấy mẫu và giữ 808 và bộ chuyển đổi dạng tương tự thành dạng số 812 ví dụ được thể hiện và được mô tả liên quan với Fig.8. Do đó, theo một khía cạnh, mạch logic 208 có thể được tạo ra để sử dụng mạch lấy mẫu và giữ bên trong hoặc bên ngoài và các mạch điện bộ chuyển đổi dạng tương tự thành dạng số để lấy mẫu điện áp pin.

Khi điện áp được lấy mẫu V_{CAP} nhỏ hơn điện áp pin danh định V_{BATT_NOM} hơn nửa chu kỳ giữa bit thứ i và bit thứ j của gói phát rộng, quy trình logic 500 tiếp tục

theo nhánh Có (yes) đến quy trình “điều biến giảm” 700 được mô tả liên quan đến Fig.7. Tóm lại, trong quy trình “điều biến giảm” 700, dòng điện (i) hoặc độ rộng xung (w) của chu kỳ phát rộng được giảm cho đến khi điện áp khôi phục V_{BATT_REC} của pin định trước 302 hoặc trở kháng của pin Z_{BATT} lại được phát hiện lần nữa.

Khi điện áp được lấy mẫu V_{CAP} nhỏ hơn điện áp pin danh định V_{BATT_NOM} nhỏ hơn nửa các chu kỳ giữa bit thứ i và bit thứ j của gói phát rộng, quy trình logic 500 tiếp tục theo nhánh Không (No) đến bước quyết định 510 xác định chế độ vận hành.

Theo một khía cạnh, logic 500 có thể được tạo ra để vận hành theo chế độ vận hành đa chu kỳ X bit hoặc chế độ vận hành đơn chu kỳ Y bit. Khi sự vận hành theo chế độ đa chu kỳ X bit, ở bước 512, mạch logic 208 số lượng chu kỳ trong đó điện áp được lấy mẫu nhỏ hơn điện áp pin danh định, ví dụ, $V_{CAP} < V_{BAT_NOM}$, từ bit thứ (j+1) đến bit thứ k. Mặt khác, ở bước 514, mạch logic 208 đếm các chu kỳ trong đó $V_{CAP} < V_{BAT_NOM}$ từ bit thứ (k+1) đến bit thứ l. Sau khi đếm số lượng chu kỳ này, ở bước quyết định 516, logic 500 xác định xem liệu điện áp được lấy mẫu V_{CAP} có lớn hơn điện áp pin danh định V_{BATT_NOM} hay không, ví dụ, $V_{CAP} < V_{BAT_NOM}$, nhiều hơn một nửa các chu kỳ. Khi điện áp được lấy mẫu V_{CAP} không lớn hơn điện áp pin danh định V_{BATT_NOM} , ví dụ, $V_{CAP} < V_{BAT_NOM}$, hơn một nửa các chu kỳ, logic tiếp tục theo nhánh Không (Có) đến bước 502, trong đó nó chờ gói phát rộng mới và quy trình bắt đầu mới.

Do đó, bước 500 xác định ngưỡng định trước trong đó pin 302 sẽ vận hành. Ví dụ, theo một ví dụ, khi điện áp cả pin 302 là khoảng 1V và khôi phục đến khoảng 1V, khi đó hệ thống 300 là gần như vận hành trong phạm vi thông số đã định. Logic quyết định để hiệu chỉnh tự động các quy trình tăng và giảm, như sẽ được mô tả dưới đây liên quan đến Fig.6 và Fig.7 được sử dụng làm thay đổi cả dòng điện (i) được cấp bởi pin 302 lẫn độ rộng xung (w) của tín hiệu phát rộng 306 để tối ưu hóa tổng điện năng nạp được cấp bởi pin 302.

Fig.6 minh họa một khía cạnh của logic quyết định 600 dùng cho quy trình điều biến tăng hiệu chỉnh tự động. Theo một khía cạnh, logic quyết định 600 ví dụ có thể được ứng dụng bởi mạch điện 208. Khi bước logic quyết định hiệu chỉnh tự động 500 đi qua đến phần logic quyết định tăng 600 của quy trình hiệu chỉnh tự động. Ở bước

quyết định 602, logic quyết định 600 xác định xem liệu dòng điện của pin 302 (i) có ở giới hạn dòng tối đa ($i_{\max}$) hay không. Khi dòng điện của pin 302 (i) ở giới hạn dòng tối đa ($i_{\max}$), thì bước logic 600 tiếp tục theo theo nhánh Có (yes) đến bước quyết định 604, trong đó xác định xem liệu bit của độ rộng xung (w) của tín hiệu phát rộng 306 có ở độ rộng xung tối đa ($w_{\max}$) hay không. Khi độ rộng xung (w) nhỏ hơn độ rộng xung tối đa ($w_{\max}$) ($w < w_{\max}$), ở bước 610, bước logic 600 làm tăng độ rộng xung (w) giá trị tăng định trước. Theo một khía cạnh, giá trị tăng tần số f_1 là khoảng $2\mu s$ và có thể được chọn từ giá trị nằm trong khoảng từ $7,5\mu s$ đến $25\mu s$ ví dụ. Khi độ rộng xung (w) ở độ rộng xung tối đa ($w_{\max}$) ($w = w_{\max}$), ở bước 612, bước logic 600 không thực hiện động gì.

Khi dòng điện của pin 302 (i) không ở giới hạn dòng tối đa ($i_{\max}$), bước logic 600 tiếp tục theo nhánh Không (Có) đến bước quyết định 606, trong đó xác định xem liệu dòng điện của pin (i) ở giới hạn dòng tối thiểu ($i_{\min}$) mà được định trước một giá trị được lưu trong bộ nhớ bất khả biến, ví dụ, khoảng 1 mA. Khi dòng điện của pin 302 (i) không ở giới hạn dòng tối thiểu ($i_{\min}$), bước logic 600 tiếp tục theo nhánh Không (Có) đến bước 608 để thiết lập độ rộng xung không làm tăng giới hạn dòng. Khi dòng điện của pin 302 (i) ở giới hạn dòng tối thiểu ($i_{\min}$), bước logic 600 tiếp tục theo theo nhánh Có (yes) đến bước quyết định 614 xác định xem độ rộng xung (w) để xác định không phải là giá trị độ rộng xung. Khi độ rộng xung (w) không được xác định xem có phải là giá trị độ rộng xung, bước logic 600 xảy ra theo nhánh Không (Có) đến bước 616 làm tăng độ rộng xung bởi giá trị tăng độ rộng xung định trước. Theo một khía cạnh, giá trị tăng độ rộng xung định trước là khoảng $2\mu s$. Khi độ rộng xung (w) được xác định không phải là giá trị độ rộng xung, bước logic 600 đi theo nhánh Có (Yes) đến bước 618 làm tăng giới hạn dòng (i) bởi giá trị tăng dòng điện định trước. Theo một khía cạnh, giá trị tăng dòng điện định trước là khoảng $200\mu A$ và ví dụ, có thể được chọn trong khoảng từ $200\mu A$ đến $4mA$.

Fig.7 minh họa một khía cạnh của logic quyết định 700 dùng cho quy trình điều biến giảm hiệu chỉnh tự động. Theo một khía cạnh, khối logic quyết định 700 có thể được ứng dụng ví dụ bởi mạch điện 208. Khi bước logic quyết định hiệu chỉnh tự động 500 đi qua phần logic quyết định điều biến giảm 700 của quy trình hiệu chỉnh tự

động. Ở bước quyết định 702, logic quyết định 700 xác định xem liệu dòng điện của pin 302 (i) có ở giới hạn dòng tối thiểu ($i_{\min}$) hay không. Khi dòng điện của pin 302 (i) ở giới hạn dòng tối thiểu ($i_{\min}$), thì bước logic 700 tiếp tục theo theo nhánh Có (Yes) đến bước quyết định 704, trong đó xác định xem liệu bit của độ rộng xung (w) của tín hiệu phát rộng 306 có ở độ rộng xung tối thiểu ($w_{\min}$) hay không. Khi độ rộng xung (w) lớn hơn độ rộng xung tối thiểu ($w_{\max}$) ($w > w_{\max}$), ở bước 710, bước logic 700 giảm (giảm bớt) độ rộng xung (w) bởi giá trị tăng định trước. Theo một khía cạnh, giá trị giảm bớt của tần số f_1 là khoảng $2\mu s$ và có thể được chọn ví dụ trong khoảng từ $7,5\mu s$ đến $25\mu s$. Khi độ rộng xung (w) ở độ rộng xung tối thiểu ($w_{\min}$) ($w = w_{\min}$), ở bước 712, bước logic 700 không thực hiện hoạt động.

Khi dòng điện của pin 302 (i) không ở giới hạn dòng tối thiểu ($i_{\max}$), bước logic 700 tiếp tục theo nhánh Không (Có) đến bước quyết định 706 xác định xem liệu dòng điện của pin (i) có ở giới hạn dòng tối đa ($i_{\max}$) khoảng 4mA hay không. Khi dòng điện của pin 302 (i) không ở giới hạn dòng tối đa ($i_{\max}$), bước logic 700 tiếp tục theo nhánh Không (Có) đến khối 708 để xác định độ rộng xung không giảm giới hạn dòng. Khi dòng điện của pin 302 (i) ở giới hạn dòng tối đa ($i_{\max}$), thì bước logic 700 tiếp tục theo theo nhánh Có (Yes) đến bước quyết định 714 xác định xem liệu độ rộng xung (w) được xác định có phải là không phải là giá trị độ rộng xung hay không. Khi độ rộng xung (w) không được xác định là không phải giá trị độ rộng xung, bước logic 700 đi theo nhánh Không (Có) đến bước 716 giảm hoặc giảm bớt độ rộng xung bởi giá trị tăng độ rộng xung định trước. Theo một khía cạnh, giá trị giảm bớt độ rộng xung định trước là khoảng $2\mu s$ và có thể được chọn ví dụ trong khoảng từ $7,5\mu s$ đến $25\mu s$. Khi độ rộng xung (w) được xác định không phải là giá trị độ rộng xung, bước logic 700 tiếp tục theo theo nhánh Có (Yes) đến bước 718 để giảm hoặc giảm bớt giới hạn dòng (i) theo giá trị giảm bớt dòng điện định trước. Theo một khía cạnh, giá trị giảm bớt dòng điện định trước là khoảng $200\mu A$ và có thể được chọn ví dụ trong khoảng từ $200\mu A$ đến 4mA.

Phương án 2

Bây giờ dựa vào Fig.8, theo một khía cạnh khác, sáng chế nói chung đề cập đến thiết bị, hệ thống và phương pháp xác định tính khả dụng của điện pin trước khi thiết

bị truyền thông có thể nuốt được đi vào chế độ vận hành dòng điện cao. Đối với thiết bị có thể nuốt được, như IEM, các quy trình vận hành, trong đó trở kháng Z_{BATT} của pin 802 được xác định theo lượng vật liệu hòa tan theo thời gian và có thể biến đổi theo hệ số mười hoặc hoặc lớn hơn, mong muốn biết rằng pin 802 có khả năng duy trì sự dòng điện định trước trước khi thực hiện các thao tác truyền thông phát rộng. Một ví dụ của kiểu vận hành này là việc đọc hoặc lập trình của bộ nhớ bất khả biến, trong khi đó lỗi đọc được hoặc ghi bộ nhớ có thể dẫn đến sự không vận hành hoặc sự vận hành không đúng của IEM.

Theo một khía cạnh, mạch xác định tính khả dụng của pin 800 có thể được sử dụng để xác định tính khả dụng của điện của pin trước khi thiết bị truyền thông có thể nuốt được đi vào chế độ vận hành dòng điện cao. Theo một khía cạnh, mạch xác định tính khả dụng của pin 800 bao gồm điện ở mạch logic điều khiển thiết lập lại 822 và ADC điện áp thấp 812 được sử dụng xác định trở kháng Z_{BATT} của pin 802. Điện ở mạch logic điều khiển thiết lập lại 822 được tạo cấu hình để điều khiển sự vận hành của các chuyển mạch điện tương tự thứ nhất 818 và thứ hai 820 nối hoặc điện trở tải thứ nhất R1, thứ hai R2 hoặc thứ ba R3 tương ứng song song với pin 802. Điện áp 806 xuất hiện tại mỗi điện trở R1, R2, R3 được nối với đầu vào 804 của mạch lấy mẫu và giữ (S/H) 808. Đầu ra 810 của mạch điện S/H 808 được nối với và được đo bởi ADC 812. Đầu ra của điện áp pin được đo ($V_{b_{meas}}$) của ADC 812 được nối với mạch logic 208 (Fig.3) của hệ thống truyền thông 300 (Fig.3) để tính trở kháng Z_{BATT} của pin 802 trên cơ sở hai trong ba lần đo điện áp. Điện áp tham khảo 816 (V_{REF}) có thể được tạo ra trong hoặc ngoài ADC 812.

Sự vận hành của mạch xác định tính khả dụng của pin 800 là như sau. Điện ở mạch logic điều khiển thiết lập lại 822 nhận điện ở tín hiệu thiết lập lại 832 và phát hiện điểm khi pin 802 đạt được điện áp và cường độ dòng điện định trước. Tại thời điểm này, ADC 812 được phép và thực hiện các phép đo sau đây. Điện trở đã biết thứ nhất R1 có giá trị đặc trưng được nối từ pin 802 với đất nhờ bộ chuyển mạch điện tương tự thứ nhất 818 qua bộ điều khiển 826 và điện áp pin qua điện trở thứ nhất R1 được đo bởi ADC 812 nhờ mạch điện S/H 808. Điện áp pin đo được $V_{b_{meas1}}$ sau đó được cấp cho mạch logic 208 (Fig.3). Giá trị đặc trưng đối với điện trở định trước đã

biết thứ nhất R1 ví dụ là khoảng $1,5k\Omega$ và có thể được chọn trong khoảng từ $1,275k\Omega$ đến $1,725k\Omega$ hoặc $1,5k\Omega \pm 15\%$.

Điện trở đã biết thứ hai R2 có giá trị cao được nối từ pin 802 với đất nhờ bộ chuyển mạch điện tương tự thứ hai 820 nhờ bộ điều khiển 824 và điện áp pin xuất hiện qua điện trở thứ hai R2 được đo bởi ADC 812 nhờ mạch điện S/H 808. Điện áp pin đo được $V_{b_{meas2}}$ sau đó được cấp cho mạch logic 208 (Fig.3). Giá trị đặc trưng đối với điện trở định trước được biết thứ hai R2 là khoảng $15k\Omega$ và có thể được chọn ví dụ trong khoảng từ $12,75k\Omega$ đến $17,25k\Omega$ hoặc $15k\Omega \pm 15\%$.

Điện trở đã biết thứ ba R3 có giá trị thấp được nối từ pin 802 với đất nhờ bộ chuyển mạch điện tương tự thứ ba 828 qua bộ điều khiển 830 và điện áp pin xuất hiện qua điện trở thứ ba R3 được đo bởi ADC 812 nhờ mạch điện S/H 808. Điện áp pin đo được $V_{b_{meas3}}$ sau đó được cấp cho mạch logic 208 (Fig.3). Giá trị đặc trưng đối với điện trở định trước được biết thứ ba R3 ví dụ là khoảng 1Ω và có thể được chọn trong khoảng từ $0,85\Omega$ đến $1,15\Omega$ hoặc $1\Omega \pm 15\%$.

Các giá trị của điện trở giá trị cao R2 và điện trở giá trị thấp R3 có thể được chọn sao cho điện áp thu được qua cả hai điện trở R2, R3 sẽ ở trong phạm vi đo của ADC 812 đối với các trở kháng V_{BATT} của pin 802 được tính đến. Bằng cách sử dụng hai trong ba điện áp pin đo được, các giá trị $V_{b_{meas1}}$ ($1,5k\Omega$), $V_{b_{meas2}}$ ($15k\Omega$) và $V_{b_{meas3}}$ (1Ω), trở kháng của pin được tính theo các công thức sau đây sử dụng ví dụ $V_{b_{meas1}}$ và $V_{b_{meas2}}$.

$$Z_{BATT} = \frac{\frac{V_{b_{meas1}}}{R1} - \frac{V_{b_{meas2}}}{R2}}{\frac{V_{b_{meas2}}}{R3} - \frac{V_{b_{meas1}}}{R1}}$$

đối với $V_{b_{meas2}}$ và $V_{b_{meas3}}$, công thức là:

$$Z_{BATT} = \frac{\frac{V_{b_{meas3}}}{R3} - \frac{V_{b_{meas2}}}{R2}}{\frac{V_{b_{meas2}}}{R3} - \frac{V_{b_{meas3}}}{R2}}$$

đối với $V_{b_{meas1}}$ và $V_{b_{meas3}}$, công thức là:

$$Z_{BATT} = \frac{\frac{V_{b_{meas3}}}{R3} - \frac{V_{b_{meas1}}}{R1}}{\frac{V_{b_{meas1}}}{R3} - \frac{V_{b_{meas3}}}{R1}}$$

Khi trở kháng Z_{BATT} của pin 802 ở trong các thông số chấp nhận được, thì sự vận hành dòng điện cao của pin 802 là được phép, tuy nhiên, khi trở kháng của pin Z_{BATT} nằm ngoài phạm vi này, mạch điện truyền thông 300 (Fig.3) (ví dụ, IEM) sẽ quay trở lại trạng thái ngủ và kích hoạt sau thời điểm định trước hoặc ở lần xảy ra khác đối với điện ở tín hiệu thiết lập lại 832.

Phương án 3

Dựa vào Fig.9, theo một khía cạnh khác, sáng chế nói chung đề cập đến thiết bị, hệ thống và phương pháp sử dụng cho các mạch tích hợp sử dụng nền làm điện cực âm. Không phổ biến cho các thiết bị chất bán dẫn bằng oxit-kim loại tương hợp (CMOS) mà sử dụng vật liệu bắt đầu kiểu p phải có nền của chúng mang điện áp âm thấp nhất của hệ thống. Đối với thiết bị có thể nuốt được, như IEM, sự kết nối nền này tạo thành điện cực âm của nguồn điện, trong khi mặt trên của lát vật liệu bán dẫn được nối với điện cực dương của nguồn điện. Kết cấu cụ thể này, khó có thể tạo sự nối điện cực âm ở mặt trên của lát vật liệu do có khả năng hoặc là đoạn mạch điện cực dương trong quy trình kích hoạt nguồn điện hoặc khiến cho các dòng điện rò rỉ tăng lên giữa hai điện cực. Khó khăn này trong việc tạo điện cực âm ở phía trên của lát vật liệu và chỉ dựa vào sự nối nền, có thể khiến cho các giá trị đo không chính xác ở thử nghiệm kiểu lát do trở kháng từ nền đến trên các mạch chip được nối với điện cực âm. Do đó, theo một khía cạnh, sự nối điện cực âm được tạo ra có thể được đặt ở phía trên của lát vật liệu chỉ được kích hoạt trong quy trình các chế độ thử nghiệm và ở bên trái ở trạng thái trở kháng cao trong tất cả các chế độ vận hành khác.

Do đó, theo một phương án, Fig.9 thể hiện sơ đồ mạch 900 để tạo sự nối điện cực âm có thể được đặt ở phía trên của lát vật liệu mà chỉ được kích hoạt trong các chế độ thử nghiệm và bên trái ở trạng thái trở kháng cao trong tất cả các chế độ vận hành khác. Như được thể hiện trên Fig.9, mạch điện logic thử nghiệm có kênh nhập phát hiện thử nghiệm và kênh phát hiện thử nghiệm 906 được ghép với điện cực cổng của thiết bị tranzitor điều khiển trường N kênh 910. Điện cực máng của thiết bị N kênh 910 được nối với V_{SS} PAD của lát vật liệu bán dẫn P kênh qua kim dò. Điện cực nguồn của thiết bị N kênh 910 được nối với nền âm 912 của mạch tích hợp bán dẫn (IC) và cung cấp kết nối trong với nền. Mạch IC trước tiên được cấp điện bởi nền 912

là điện cực âm. Có thể tiến vào chế độ thử nghiệm có thể bằng cách áp điện áp đúng và ký hiệu tần số lên chốt cho phép thử nghiệm 904 của logic thử nghiệm 902. Khi ở chế độ thử nghiệm, tín hiệu được kích hoạt cho phép thiết bị N kênh 901 với điện trở đóng mạch (ON) thấp hơn điện trở nền 912 để định hướng lại dòng điện qua thiết bị kênh N 910 hơn là qua mối đầu nối nền 912.

Phương án 4

Sáng chế cũng nói chung đề cập đến thiết bị, hệ thống và phương pháp tách nguồn điện từ nguồn điện phát rộng trong thiết bị tiêu thụ, như IEM. Theo cấu trúc đặc trưng, nguồn điện của IEM được chia sẻ giữa các mạch kỹ thuật số, các mạch điện tương tự và các mạch I/O. Việc dùng chung nguồn điện dẫn đến sơ đồ điện bổ sung: (1) ngắt mạch nguồn điện dùng chung khỏi các mạch điện tương tự và số trước khi phát rộng để không ảnh hưởng đến sự vận hành của chúng; (2) lưu đủ điện trên thiết bị lưu trữ sao cho các mạch điện tương tự và số vẫn đang trong thời gian vận hành nguồn điện được ngắt mạch từ các mạch điện này; và (3) nối chỉ với các mạch truyền thông, nối nguồn điện với các mạch điện tương tự và số sau khi chu kỳ phát rộng kết thúc và chỉ khi nguồn điện đã khôi phục đến điện áp lớn hơn hoặc bằng điện áp trên thiết bị lưu. Do đó, theo một khía cạnh, sáng chế đề xuất phương pháp nhờ đó nguồn điện IEM có thể được tách biệt về mặt vật lý thành nhiều nguồn điện có các giá trị định trước cho phép loại bỏ thiết bị lưu trữ điện. Theo một khía cạnh khác, sáng chế đề xuất cấu hình khử nhảy các mạch số và tương tự từ hiệu ứng ghép nối bất kỳ mà việc tiệm cận gần của một nguồn điện với nguồn điện khác có thể gây ra.

Do đó, theo một khía cạnh, sáng chế đề xuất phương pháp nhờ đó nguồn điện IEM có thể được tách biệt về mặt vật lý thành các nguồn điện có các giá trị định trước cho phép loại bỏ thiết bị lưu trữ điện. Ngoài ra, sáng chế đề xuất cấu hình được sử dụng khử nhảy các mạch số và tương tự từ hiệu ứng ghép nối bất kỳ mà việc tiệm cận gần của một nguồn điện này với nguồn điện khác có thể gây ra.

Theo một khía cạnh, phương pháp được đề xuất nhờ đó nguồn điện IEM được chia thành nhiều nguồn điện nhỏ hơn. Bằng cách điều khiển điện tích của điện cực dương, có thể điều khiển điện tích khả dụng mà có thể được cấp cho các mạch được nối với điện cực. Tiếp theo, việc sử dụng bộ điều khiển điện áp sụt thấp mà tín hiệu

vào của nó được nối với một trong số các nguồn điện và tín hiệu ra của nó được nối với các mạch điện tương tự và số được kiểm soát bởi nguồn điện và có điện áp thấp hơn nguồn điện, các ảnh hưởng gián đoạn bất kỳ của một nguồn điện lắp ghép với nguồn điện khác có thể được giảm đến mức tối thiểu.

Cũng có thể nối và/hoặc ngắt điện hai hoặc nhiều nguồn điện có các yêu cầu về điện khác nhau của các mạch điện tương tự và số. Như một ví dụ, nếu một nguồn điện có chức năng chủ yếu là cấp điện cho các mạch truyền thông và nguồn điện thứ hai có chức năng chủ yếu là cấp điện cho tất cả các mạch điện tương tự và số trong chu kỳ phát rộng, thì một mạch điện có thể qua bộ chuyển mạch, nối cả hai nguồn điện cùng nhau trong suốt các chu kỳ không phát rộng cho phép khả năng bổ sung các mạch điện tương tự và số thực hiện các chức năng vượt quá khả năng của nguồn điện thứ hai nếu được chính nó sử dụng.

Một số khía cạnh của các mô đun chức năng được mô tả theo sáng chế có thể được ứng dụng, ví dụ, sử dụng vật phẩm hoặc phương tiện đọc được bằng máy có thể lưu lệnh hoặc tập hợp các lệnh mà nếu được thực hiện bởi máy có thể làm cho máy thực hiện phương pháp và/hoặc các thao tác theo các khía cạnh. Máy này có thể bao gồm, ví dụ, nền tảng xử lý thích hợp bất kỳ, nền tảng tính toán, thiết bị tính toán, thiết bị xử lý, hệ thống tính toán, hệ thống xử lý, máy tính, bộ xử lý hoặc tương tự và có thể được ứng dụng sử dụng tổ hợp thích hợp bất kỳ của phần cứng và/hoặc phần mềm. Vật phẩm hoặc vật ghi đọc được bằng máy có thể bao gồm, ví dụ, kiểu bộ nhớ thích hợp bất kỳ, thiết bị nhớ, phương tiện nhớ, vật ghi nhớ, thiết bị lưu trữ, vật phẩm lưu trữ, vật ghi lưu trữ và/hoặc bộ phận lưu trữ, ví dụ, bộ nhớ, phương tiện tháo ra được hoặc không tháo ra được, phương tiện xóa được hoặc không xóa được, vật ghi ghi được hoặc không ghi được, vật ghi số hóa hoặc tương tự, đĩa cứng, đĩa mềm, bộ nhớ chỉ đọc đĩa compac (Compact Disk Read Only Memory - CD-ROM), đĩa compac ghi được (Compact Disk Recordable - CD-R), đĩa compac ghi lại được (Compact Disk Rewriteable - CD-RW), đĩa quang, vật mang từ, phương tiện quang từ, các thẻ hoặc các đĩa tháo ra được, Bus nối tiếp vạn năng (Universal Serial Bus - USB), ổ đĩa flash, các kiểu đĩa vạn năng kỹ thuật số (Digital Versatile Disk - DVD) khác nhau, băng, băng catxet hoặc tương tự. Các lệnh có thể bao gồm kiểu mã thích hợp bất kỳ, như mã

nguồn, mã biên dịch, mã biên dịch, mã thực thi được, mã tĩnh, mã động và mã tương tự. Các lệnh có thể được thực thi sử dụng bất kỳ ngôn ngữ lập trình thích hợp nào như cao cấp, sơ cấp, hướng đối tượng, nhìn thấy được, biên dịch và/hoặc thông dịch như C, C++, Java, BASIC, Perl, Matlab, Pascal, Visual BASIC, ngôn ngữ sắp xếp, mã máy và v.v..

Trong khi các chi tiết khác nhau được nêu trong phần mô tả trên đây, cần hiểu rằng, các khía cạnh khác nhau của thiết bị, hệ thống và phương pháp để tối ưu hóa thích ứng sự tiêu tán điện và phát rộng điện trong nguồn điện dùng cho thiết bị truyền thông có thể được ứng dụng thực tế mà không cần các chi tiết cụ thể này. Ví dụ, để ngắn gọn và rõ ràng, các khía cạnh được chọn được thể hiện theo dạng sơ đồ khối hơn là chi tiết. Một số phần trong các phần mô tả chi tiết ở đây có thể được thể hiện dưới dạng các lệnh vận hành đối với dữ liệu được lưu trữ trong bộ nhớ của máy tính. Các phần mô tả và các phần thể hiện được sử dụng bởi người có hiểu biết trung bình trong lĩnh vực kỹ thuật này để mô tả và truyền đạt bản chất của công việc của họ đến người có trình độ trung bình trong lĩnh vực khác. Thông thường, thuật toán là trình tự các bước tự nhất quán dẫn đến kết quả mong muốn, trong đó “bước” đề cập đến thao tác các định lượng vật lý mà có thể mặc dù không nhất thiết, phải ở dạng các tín hiệu điện hoặc từ có khả năng được lưu trữ, được truyền, được kết hợp, được so sánh và theo cách khác được thao tác bằng tay. Việc sử dụng thông thường chỉ các tín hiệu này là các bit, các giá trị, các chi tiết, các ký hiệu, các đặc điểm, các thuật ngữ, các số hoặc tương tự. Các thuật ngữ này và các thuật ngữ tương tự có thể được kết hợp với định lượng vật lý thích hợp và chỉ là các nhãn thuận tiện được áp dụng cho các định lượng này.

Trừ khi được nêu một cách cụ thể theo cách khác như rõ ràng từ phần mô tả nêu trên, cần hiểu rằng, qua phần mô tả được nêu trên, các mô tả sử dụng các thuật ngữ như “xử lý” hoặc “tính bằng máy tính” hoặc “tính toán” hoặc “xác định” hoặc “hiển thị” hoặc tương tự chỉ thao tác và các quy trình của hệ thống máy tính hoặc thiết bị tính toán điện tử tương tự mà thực hiện thao tác bằng tay và biến đổi dữ liệu dưới dạng định lượng (điện tử) vật lý trong thanh ghi của hệ thống máy tính và các bộ nhớ của hệ thống máy tính thành dữ liệu khác được thể hiện tương tự dưới dạng định

lượng vật lý trong các bộ nhớ hoặc các thanh ghi của hệ thống máy tính hoặc các thiết bị lưu trữ khác như thiết bị lưu trữ, truyền hoặc hiển thị thông tin.

Cần lưu ý rằng, việc đề cập bất kỳ đến “một khía cạnh”, “khía cạnh”, “một phương án” hoặc “phương án” chỉ dấu hiệu, kết cấu hoặc đặc điểm cụ thể được mô tả liên quan đến khía cạnh này bao gồm theo ít nhất một khía cạnh. Như vậy, sự xuất hiện của các cụm từ “theo một khía cạnh”, “theo khía cạnh”, “theo một phương án”, hoặc “theo phương án” ở các chỗ khác nhau trong suốt bản mô tả, tất cả không nhất thiết phải chỉ cùng một khía cạnh. Hơn nữa, các dấu hiệu, các kết cấu hoặc các đặc tính cụ thể có thể được kết hợp theo kiểu thích hợp bất kỳ theo một hoặc nhiều khía cạnh.

Một số khía cạnh có thể được mô tả sử dụng các từ “được ghép nối” và “được nối” cùng với các thuật ngữ tương đương của chúng. Cần hiểu rằng, các thuật ngữ này không nhằm chỉ các từ đồng nghĩa với nhau. Ví dụ, một số khía cạnh có thể được mô tả sử dụng thuật ngữ “được nối” để chỉ hai hoặc nhiều chi tiết tiếp xúc vật lý hoặc điện với nhau. Theo một ví dụ khác, một số khía cạnh có thể được mô tả sử dụng thuật ngữ “được ghép nối” để chỉ hai hoặc nhiều chi tiết được tiếp xúc trực tiếp vật lý hoặc điện. Tuy nhiên, thuật ngữ “được ghép nối”, cũng có thể là hai hoặc nhiều chi tiết không tiếp xúc trực tiếp với nhau mà còn kết hợp hoặc tương tác với nhau.

Các khía cạnh của sáng chế cũng được xác định theo các giải pháp sau.

1. Phương pháp ổn định điện áp pin của pin trong khi tối ưu hóa điện năng cấp cho bộ thu trong quy trình truyền thông gói phát rộng, phương pháp này bao gồm các bước:

nhận, nhờ mạch logic, gói phát rộng có số lượng bit định trước để truyền thông bởi bộ điều khiển với bộ thu được đặt cách xa bộ điều khiển;

xác định, nhờ mạch logic, số lượng chu kỳ trong đó điện áp pin được lấy mẫu hoặc lớn hơn hoặc nhỏ hơn hoặc bằng điện áp pin danh định đối với tập hợp con thứ nhất của các bit định trước của gói phát rộng; và

thực hiện hoặc quy trình điều biến tăng hoặc điều biến giảm trên cơ sở số lượng chu kỳ đếm được, trong đó điện áp pin được lấy mẫu khác điện áp pin danh định hơn một nửa tổng số lượng chu kỳ đếm được.

2. Phương pháp theo mục 1, trong đó phương pháp này bao gồm các bước:

thực hiện quy trình điều biến tăng khi điện áp pin được lấy mẫu lớn hơn điện áp pin danh định hơn một nửa tổng số lượng chu kỳ đếm được; và

thực hiện quy trình điều biến giảm khi điện áp pin được lấy mẫu không lớn hơn điện áp pin danh định hơn một nửa tổng số lượng chu kỳ đếm được.

3. Phương pháp theo mục 1 hoặc 2, trong đó phương pháp này bao gồm việc xác định, nhờ mạch logic, chế độ vận hành, trong đó chế độ vận hành hoặc là chế độ vận hành đa chu kỳ X bit hoặc chế độ vận hành đơn chu kỳ Y bit khi số lượng chu kỳ trong đó điện áp pin được lấy mẫu không nhỏ hơn điện áp pin danh định hơn một nửa tổng số lượng chu kỳ đếm được.

4. Phương pháp theo mục 3, trong đó phương pháp này bao gồm bước xác định, nhờ mạch logic, số lượng chu kỳ đối với tập hợp con thứ hai của số lượng bit định trước của gói phát rộng, trong đó điện áp pin được lấy mẫu lớn hơn điện áp pin danh định.

5. Phương pháp theo mục 4, trong đó phương pháp này bao gồm bước xác định, nhờ mạch logic, xem liệu điện áp pin được lấy mẫu có lớn hơn điện áp pin danh định hay không hơn một nửa số chu kỳ đối với tập hợp con thứ hai của số lượng bit định trước của gói phát rộng; phương pháp này tốt hơn còn bao gồm các bước:

chờ, nhờ mạch logic, gói phát rộng tiếp theo khi điện áp pin được lấy mẫu không lớn hơn điện áp pin danh định hơn một nửa số chu kỳ đối với tập hợp con thứ hai của số lượng bit định trước của gói phát rộng; và

thực hiện quy trình điều biến tăng khi số lượng chu kỳ, trong đó điện áp pin được lấy mẫu lớn hơn điện áp pin danh định hơn một nửa số chu kỳ đối với tập hợp con thứ hai của số lượng bit định trước của gói phát rộng.

6. Phương pháp theo mục bất kỳ trong số các mục nêu trên, trong đó phương pháp này bao gồm bước xác định, nhờ mạch logic, số lượng chu kỳ trên tập hợp con thứ ba của số lượng bit định trước của gói phát rộng, trong đó điện áp pin được lấy mẫu lớn hơn điện áp pin danh định, tốt hơn bao gồm bước xác định, nhờ mạch logic, xem liệu điện áp pin được lấy mẫu có lớn hơn điện áp pin danh định hơn một nửa số chu kỳ trên tập

hợp con thứ ba của số lượng bit định trước của gói phát rộng hay không, phương pháp này tốt hơn bao gồm các bước:

chờ, nhờ mạch logic, gói phát rộng tiếp theo khi điện áp pin được lấy mẫu không lớn hơn điện áp pin danh định hơn một nửa số chu kỳ trên tập hợp con thứ ba của số lượng bit định trước của gói phát rộng; và

thực hiện quy trình điều biến tăng khi số lượng chu kỳ, trong đó điện áp pin được lấy mẫu lớn hơn điện áp pin danh định hơn một nửa số chu kỳ trên tập hợp con thứ ba của số lượng bit định trước của gói phát rộng.

7. Phương pháp theo mục bất kỳ trong số các mục nêu trên, trong đó bước điều biến tăng, bao gồm:

xác định, nhờ mạch logic, xem liệu dòng điện của pin như được xác định bởi giá trị lập trình được định trước ở giới hạn dòng tối đa hay không;

xác định, nhờ mạch logic, xem liệu dòng điện của pin có ở giới hạn dòng tối thiểu khi dòng điện của pin nhỏ hơn giới hạn dòng tối đa;

xác định, nhờ mạch logic, xem số lượng bit của gói phát rộng có độ rộng xung mặc định khi dòng điện của pin ở giới hạn dòng tối thiểu; và

gia tăng độ rộng xung khi độ rộng xung không ở độ rộng xung mặc định; và

gia tăng giới hạn dòng khi độ rộng xung ở độ rộng xung mặc định, tốt hơn bao gồm bước thiết lập, nhờ mạch logic, độ rộng xung này đến độ rộng xung mặc định khi dòng điện của pin không ở giới hạn dòng tối thiểu và/hoặc bao gồm các bước:

xác định, nhờ mạch logic, xem liệu độ rộng xung có ở độ rộng xung tối đa hay không khi dòng điện của pin ở giới hạn dòng tối đa; và

gia tăng, nhờ mạch logic, độ rộng xung khi độ rộng xung không ở độ rộng xung tối đa.

8. Phương pháp theo mục 7, trong đó phương pháp này bao gồm bước thiết lập, nhờ mạch logic, độ rộng xung này đến độ rộng xung mặc định khi dòng điện của pin không ở giới hạn dòng tối thiểu và/hoặc:

xác định, nhờ mạch logic, xem liệu độ rộng xung có ở độ rộng xung tối đa hay không khi dòng điện của pin ở giới hạn dòng tối đa; và

gia tăng, nhờ mạch logic, độ rộng xung khi độ rộng xung không ở độ rộng xung tối đa.

9. Phương pháp theo mục bất kỳ trong số các mục nêu trên, trong đó quy trình điều biến giảm bao gồm các bước:

xác định, nhờ mạch logic, xem liệu dòng điện của pin có ở giới hạn dòng tối thiểu hay không;

xác định, nhờ mạch logic, xem liệu dòng điện của pin có ở giới hạn dòng tối đa hay không khi dòng điện của pin nhỏ hơn giới hạn dòng tối thiểu;

xác định, nhờ mạch logic, xem liệu bit của gói phát rộng có độ rộng xung mặc định hay không khi dòng điện của pin ở giới hạn dòng tối đa; và

giảm độ rộng xung khi độ rộng xung là không ở độ rộng xung mặc định; và

giảm giới hạn dòng khi độ rộng xung ở độ rộng xung mặc định.

10. Phương pháp theo mục 9, trong đó phương pháp này bao gồm bước thiết lập, nhờ mạch logic, độ rộng xung này đến độ rộng xung mặc định khi dòng điện của pin không ở giới hạn dòng tối đa và/hoặc xác định, nhờ mạch logic, xem liệu độ rộng xung ở độ rộng xung tối thiểu khi dòng điện của pin ở giới hạn dòng tối thiểu; và giảm, nhờ mạch logic, độ rộng xung khi độ rộng xung không còn ở độ rộng xung tối thiểu.

11. Mạch logic được tạo cấu hình làm ổn định điện áp pin của pin trong khi tối ưu hóa điện năng cấp cho bộ thu trong quy trình truyền thông gói phát rộng, mạch logic bao gồm bộ xử lý được tạo cấu hình để:

nhận gói phát rộng có số lượng bit định trước để truyền thông đến bộ thu được đặt cách xa bộ điều khiển;

xác định số lượng chu kỳ, trong đó điện áp pin được lấy mẫu hoặc lớn hơn hoặc nhỏ hơn hoặc bằng điện áp pin danh định trên tập hợp con thứ nhất của số lượng bit định trước của gói phát rộng; và

thực hiện hoặc quy trình điều biến tăng hoặc điều biến giảm trên cơ sở số lượng chu kỳ đếm được, trong đó điện áp pin được lấy mẫu khác điện áp pin danh định hơn một nửa tổng số lượng chu kỳ đếm được.

12. Mạch logic theo mục 11, trong đó mạch logic này bao gồm:

mạch lấy mẫu và giữ; và

bộ chuyển đổi dạng tương tự thành dạng số, mỗi bộ này được ghép nối với bộ xử lý và pin;

trong đó bộ chuyển đổi tương tự thành dạng số lấy mẫu điện áp pin để xác định điện áp pin được lấy mẫu,

trong đó, mạch logic tốt hơn bao gồm pin được ghép nối với bộ xử lý.

13. Mạch logic theo mục 11 hoặc 12, trong đó mạch logic được tạo cấu hình để thực hiện phương pháp như được xác định theo mục bất kỳ trong số các mục từ 1 đến 10.

14. Hệ thống truyền thông bao gồm mạch logic theo mục bất kỳ trong số các mục từ 11 đến 13, trong đó pin là hệ thống chỉ báo sự kiện,

hệ thống chỉ báo sự kiện bao gồm các kim loại không tương tự được định vị ở các đầu mút đối diện, trong đó bộ chỉ báo sự kiện được tạo cấu hình để tạo ra điện áp khi các kim loại không tương tự được định vị ở các đầu mút đối diện hòa tan trong dịch lỏng dẫn điện.

15. Hệ thống truyền thông theo mục 14, trong đó hệ thống này bao gồm:

mạch lấy mẫu và giữ; và

bộ chuyển đổi dạng tương tự thành dạng số, mỗi bộ này được ghép nối với bộ xử lý và bộ chỉ báo sự kiện;

trong đó, bộ chuyển đổi tương tự thành dạng số là để lấy mẫu điện áp để xác định điện áp pin được lấy mẫu.

Trong khi các dấu hiệu cụ thể của các khía cạnh được thể hiện như được mô tả ở đây, một số cải biến, thay thế, thay đổi và phương án tương đương bây giờ sẽ xảy ra đối với người có hiểu biết trung bình trong lĩnh vực kỹ thuật này. Do đó, cần hiểu

rằng, các điểm yêu cầu bảo hộ kèm theo được dự định bao hàm tất cả các cải biến và các thay đổi này mà vẫn nằm trong phạm vi của các khía cạnh của sáng chế.

YÊU CẦU BẢO HỘ

1. Phương pháp ổn định điện áp pin của thiết bị pin trong khi tối ưu hóa điện năng cấp cho bộ thu trong quy trình truyền thông gói phát rộng, phương pháp này bao gồm các bước:

thu, nhờ mạch logic, gói phát rộng có số lượng bit định trước để truyền thông bởi bộ điều khiển đến bộ thu được đặt cách xa bộ điều khiển;

xác định, nhờ mạch logic, số lượng chu kỳ trong đó điện áp pin được lấy mẫu hoặc lớn hơn hoặc nhỏ hơn hoặc bằng điện áp pin danh định trên tập hợp con thứ nhất của số lượng bit định trước của gói phát rộng; và

thực hiện hoặc quy trình điều biến tăng hoặc điều biến giảm trên cơ sở số lượng chu kỳ đếm được, trong đó điện áp pin được lấy mẫu khác điện áp pin danh định hơn một nửa tổng số lượng chu kỳ đếm được.

2. Phương pháp theo điểm 1, trong đó phương pháp này bao gồm các bước:

thực hiện quy trình điều biến tăng khi điện áp pin được lấy mẫu lớn hơn điện áp pin danh định hơn một nửa tổng số lượng chu kỳ đếm được; và

thực hiện quy trình điều biến giảm khi điện áp pin được lấy mẫu không lớn hơn điện áp pin danh định hơn một nửa tổng số lượng chu kỳ đếm được.

3. Phương pháp theo điểm 1, trong đó phương pháp này bao gồm bước xác định, nhờ mạch logic, chế độ vận hành, trong đó chế độ vận hành hoặc là chế độ vận hành đa chu kỳ X bit hoặc chế độ vận hành đơn chu kỳ Y bit khi số lượng chu kỳ, trong đó điện áp pin được lấy mẫu không nhỏ hơn điện áp pin danh định hơn một nửa tổng số lượng chu kỳ đếm được.

4. Phương pháp theo điểm 3, trong đó phương pháp này bao gồm bước xác định, nhờ mạch logic, số lượng chu kỳ đối với tập hợp con thứ hai của số lượng bit định trước của gói phát rộng, trong đó điện áp pin được lấy mẫu lớn hơn điện áp pin danh định.

5. Phương pháp theo điểm 4, trong đó phương pháp này bao gồm bước xác định, nhờ mạch logic, xem liệu điện áp pin được lấy mẫu có lớn hơn điện áp pin danh định hơn

một nửa số chu kỳ đối với tập hợp con thứ hai của số lượng bit định trước của gói phát rộng hay không.

6. Phương pháp theo điểm 5, trong đó phương pháp này bao gồm các bước:

chờ, nhờ mạch logic, gói phát rộng tiếp theo khi điện áp pin được lấy mẫu không lớn hơn điện áp pin danh định hơn một nửa số chu kỳ đối với tập hợp con thứ hai của số lượng bit định trước của gói phát rộng; và

thực hiện quy trình điều biến tăng khi số lượng chu kỳ, trong đó điện áp pin được lấy mẫu lớn hơn điện áp pin danh định hơn một nửa số chu kỳ đối với tập hợp con thứ hai của số lượng bit định trước của gói phát rộng.

7. Phương pháp theo điểm 3, trong đó phương pháp này bao gồm bước xác định, nhờ mạch logic, số lượng chu kỳ trên tập hợp con thứ ba của số lượng bit định trước của gói phát rộng, trong đó điện áp pin được lấy mẫu lớn hơn điện áp pin danh định.

8. Phương pháp theo điểm 7, trong đó phương pháp này bao gồm bước xác định, nhờ mạch logic, xem liệu điện áp pin được lấy mẫu có lớn hơn điện áp pin danh định hơn một nửa số chu kỳ trên tập hợp con thứ ba của số lượng bit định trước của gói phát rộng hay không.

9. Phương pháp theo điểm 8, trong đó phương pháp này bao gồm các bước:

chờ, nhờ mạch logic, gói phát rộng tiếp theo khi điện áp pin được lấy mẫu không lớn hơn điện áp pin danh định hơn một nửa số chu kỳ trên tập hợp con thứ ba của số lượng bit định trước của gói phát rộng; và

thực hiện quy trình điều biến tăng khi số lượng chu kỳ, trong đó điện áp pin được lấy mẫu lớn hơn điện áp pin danh định hơn một nửa số chu kỳ trên tập hợp con thứ ba của số lượng bit định trước của gói phát rộng thứ ba.

10. Phương pháp theo điểm 1 trong đó quy trình điều biến tăng, bao gồm:

xác định, nhờ mạch logic, xem liệu dòng điện của pin có được xác định là giá trị lập trình được định trước ở giới hạn dòng tối đa hay không;

xác định, nhờ mạch logic, xem liệu dòng điện của pin có ở giới hạn dòng tối thiểu hay không khi dòng điện của pin nhỏ hơn giới hạn dòng tối đa;

xác định, nhờ mạch logic, xem số lượng bit của gói phát rộng có độ rộng xung mặc định khi dòng điện của pin ở giới hạn dòng tối thiểu hay không; và

gia tăng độ rộng xung khi độ rộng xung không ở độ rộng xung mặc định; và

gia tăng giới hạn dòng khi độ rộng xung ở độ rộng xung mặc định.

11. Phương pháp theo điểm 10, trong đó phương pháp này bao gồm bước thiết lập, nhờ mạch logic, độ rộng xung này đến độ rộng xung mặc định khi dòng điện của pin không ở giới hạn dòng tối thiểu.

12. Phương pháp theo điểm 10, trong đó phương pháp này bao gồm các bước:

xác định, nhờ mạch logic, xem liệu độ rộng xung có ở độ rộng xung tối đa hay không khi dòng điện của pin ở giới hạn dòng tối đa; và

gia tăng, nhờ mạch logic, độ rộng xung khi độ rộng xung không ở độ rộng xung tối đa.

13. Phương pháp theo điểm 1, trong đó quy trình điều biến giảm bao gồm:

xác định, nhờ mạch logic, xem liệu dòng điện của pin có ở giới hạn dòng tối thiểu hay không;

xác định, nhờ mạch logic, xem liệu dòng điện của pin có ở giới hạn dòng tối đa hay không khi dòng điện của pin nhỏ hơn giới hạn dòng tối thiểu;

xác định, nhờ mạch logic, xem liệu bit của gói phát rộng có độ rộng xung mặc định hay không khi dòng điện của pin ở giới hạn dòng tối đa; và

giảm độ rộng xung khi độ rộng xung không ở độ rộng xung mặc định; và

giảm giới hạn dòng khi độ rộng xung ở độ rộng xung mặc định.

14. Phương pháp theo điểm 13, trong đó phương pháp này bao gồm bước thiết lập, nhờ mạch logic, độ rộng xung này đến độ rộng xung mặc định khi dòng điện của pin không ở giới hạn dòng tối đa.

15. Phương pháp theo điểm 13, trong đó phương pháp này bao gồm các bước:

xác định, nhờ mạch logic, xem liệu độ rộng xung có ở độ rộng xung tối thiểu hay không khi dòng điện của pin ở giới hạn dòng tối thiểu; và

giảm, nhờ mạch logic, độ rộng xung khi độ rộng xung không ở độ rộng xung tối thiểu.

16. Mạch logic được tạo cấu hình làm ổn định điện áp pin của thiết bị pin trong khi tối ưu hóa điện năng được cấp cho bộ thu trong suốt quy trình truyền thông của gói phát rộng, mạch logic bao gồm:

bộ xử lý được tạo ra để nhận gói phát rộng có số lượng bit định trước để truyền thông bởi bộ điều khiển đến bộ thu được đặt cách xa bộ điều khiển;

xác định số lượng chu kỳ trong đó điện áp pin được lấy mẫu hoặc lớn hơn hoặc nhỏ hơn hoặc bằng điện áp pin danh định trên tập hợp con thứ nhất của số lượng bit định trước của gói phát rộng; và

thực hiện hoặc quy trình điều biến tăng hoặc điều biến giảm trên cơ sở số lượng chu kỳ đếm được, trong đó điện áp pin được lấy mẫu khác điện áp pin danh định hơn một nửa tổng số lượng chu kỳ đếm được.

17. Mạch logic theo điểm 16, trong đó mạch logic này bao gồm:

mạch lấy mẫu và giữ; và

bộ chuyển đổi dạng tương tự thành dạng số, mỗi bộ này được ghép nối với bộ xử lý và pin;

trong đó bộ chuyển đổi tương tự thành dạng số lấy mẫu điện áp pin để xác định điện áp pin được lấy mẫu.

18. Mạch logic theo điểm 17, trong đó mạch logic này bao gồm pin được ghép nối với bộ xử lý.

19. Hệ thống truyền thông bao gồm:

bộ xử lý được tạo cấu hình làm ổn định điện thế điện áp được tạo ra bởi bộ chỉ báo sự kiện trong khi tối ưu hóa điện cấp cho bộ thu trong quy trình truyền thông gói phát rộng bởi bộ chỉ báo sự kiện đến bộ thu, gói phát rộng có số lượng bit định trước; và

hệ thống chỉ báo sự kiện với các kim loại không tương tự được định vị ở các đầu mút đối diện, trong đó bộ chỉ báo sự kiện được tạo kết cấu để tạo ra điện thế điện

áp khi các kim loại không tương tự được định vị ở các đầu mút đối diện hòa tan trong dịch lỏng dẫn điện;

trong đó bộ xử lý còn được tạo cấu hình để:

xác định số lượng chu kỳ, trong đó điện thế điện áp được lấy mẫu hoặc lớn hơn hoặc nhỏ hơn hoặc bằng điện thế điện áp danh định trên tập hợp con thứ nhất của số lượng bit định trước của gói phát rộng;

thực hiện hoặc quy trình điều biến tăng hoặc điều biến giảm trên cơ sở số lượng chu kỳ đếm được, trong đó điện áp pin được lấy mẫu khác điện áp pin danh định hơn một nửa tổng số lượng chu kỳ đếm được.

20. Hệ thống truyền thông theo điểm 19, trong đó hệ thống này còn bao gồm:

mạch lấy mẫu và giữ; và

bộ chuyển đổi dạng tương tự thành dạng số, mỗi bộ này được ghép nối với bộ xử lý và bộ chỉ báo sự kiện;

trong đó bộ chuyển đổi tương tự thành dạng số lấy mẫu điện áp để xác định điện áp pin được lấy mẫu.

FIG. 1

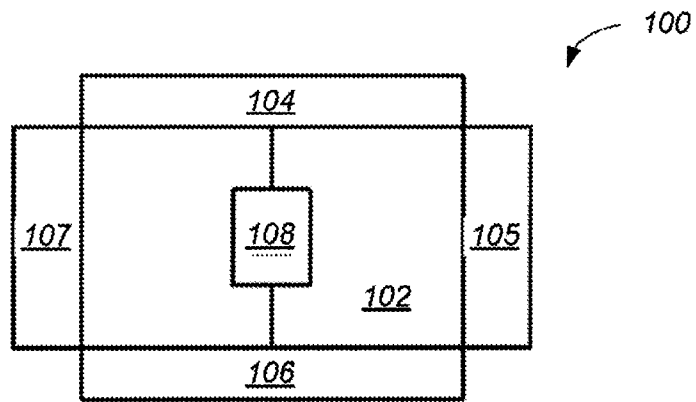
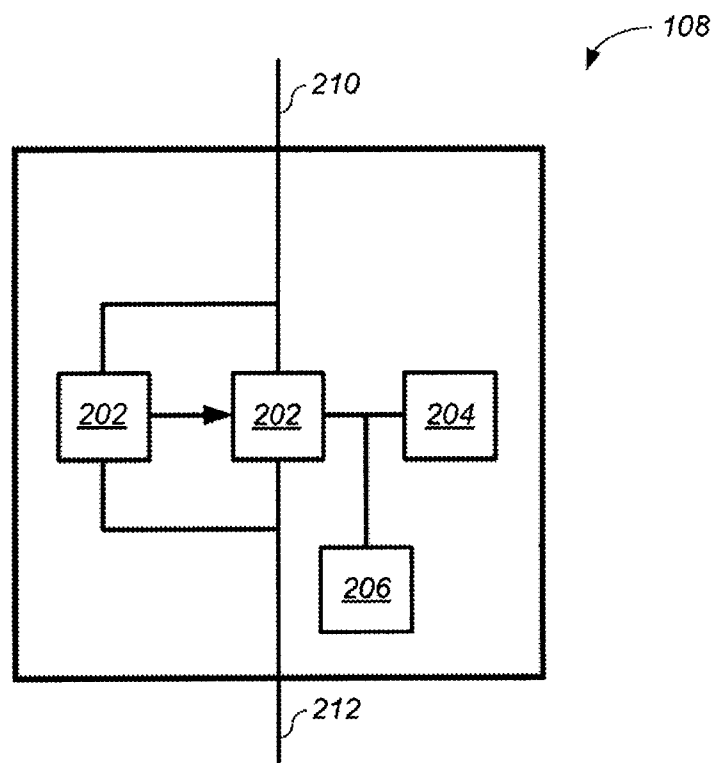


FIG. 2



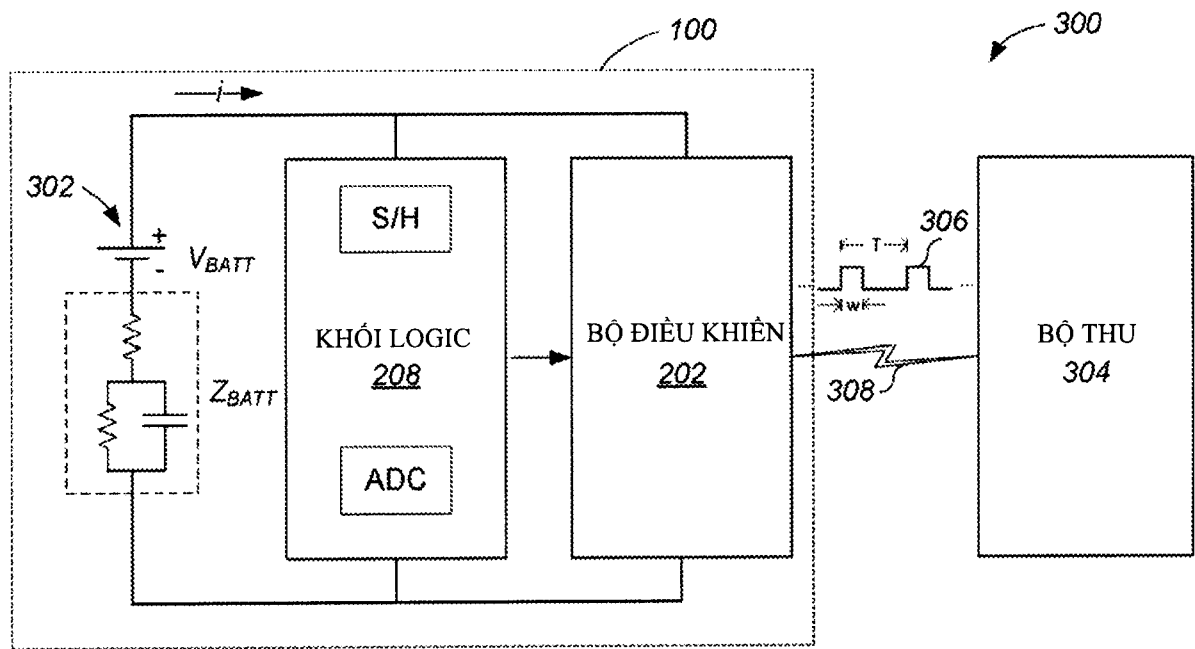


FIG. 3

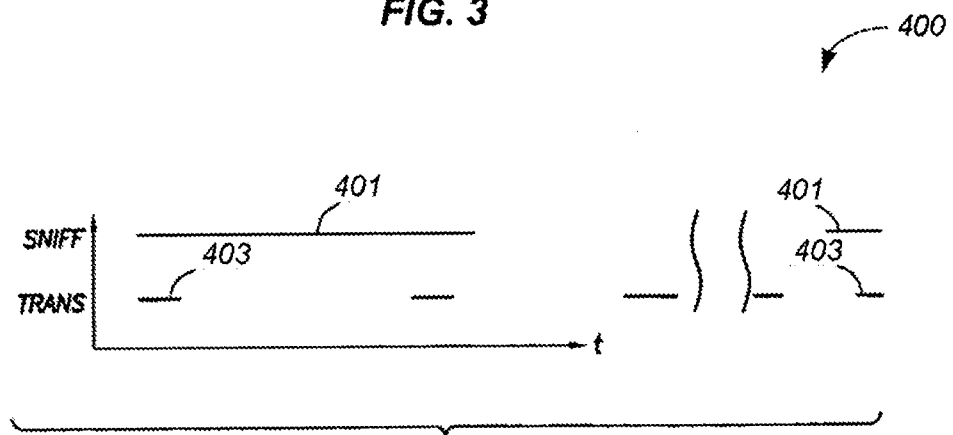


FIG. 4A

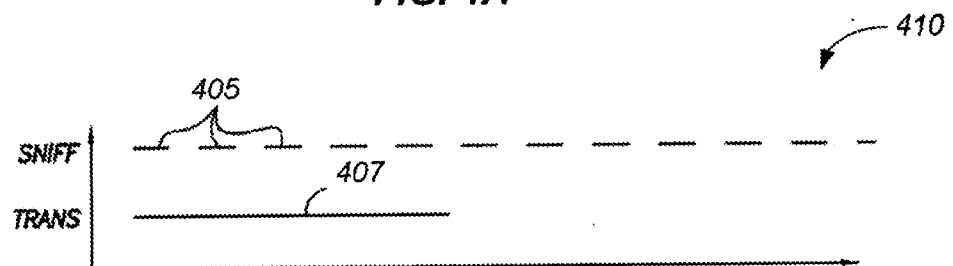


FIG. 4B

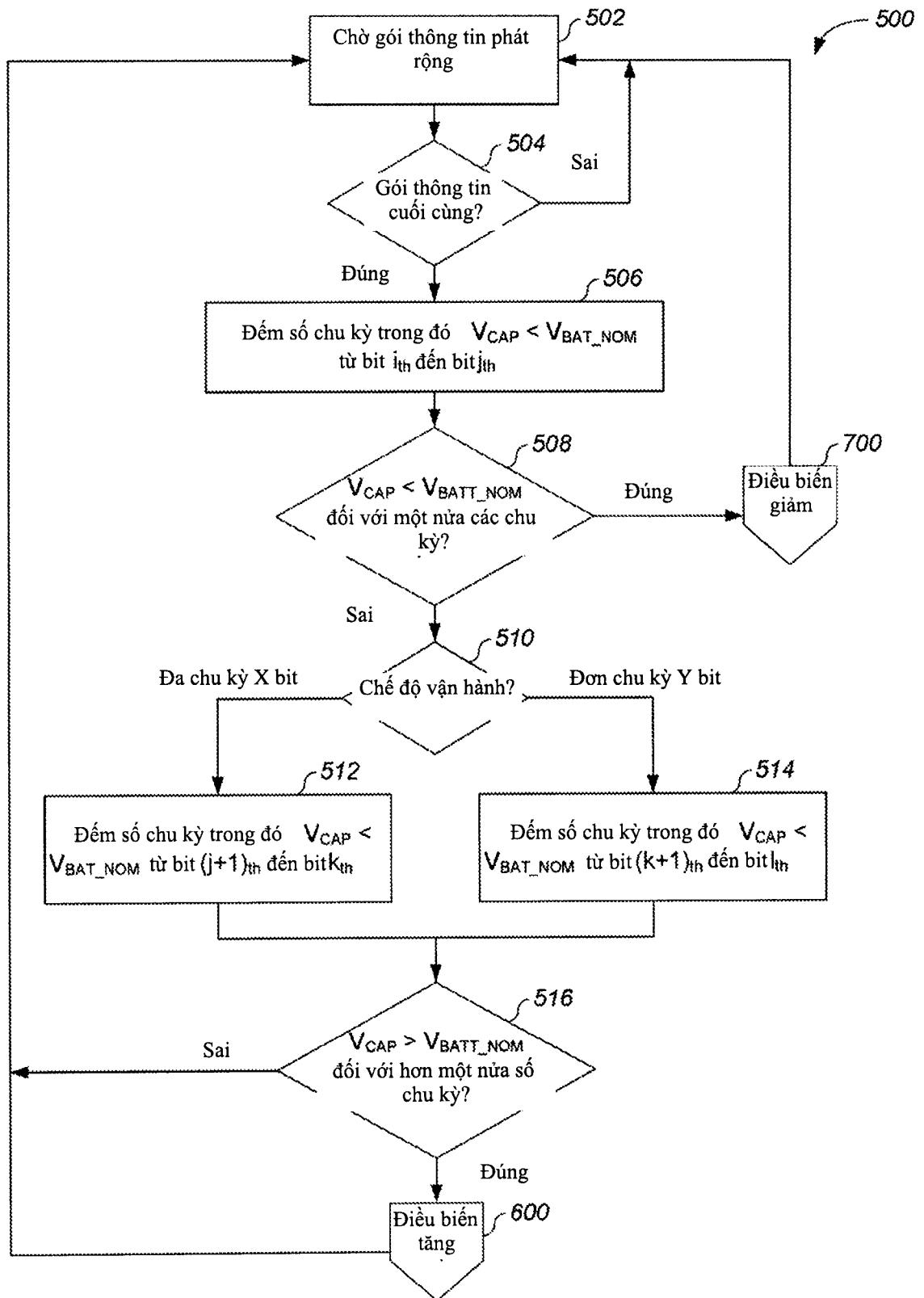


FIG. 5

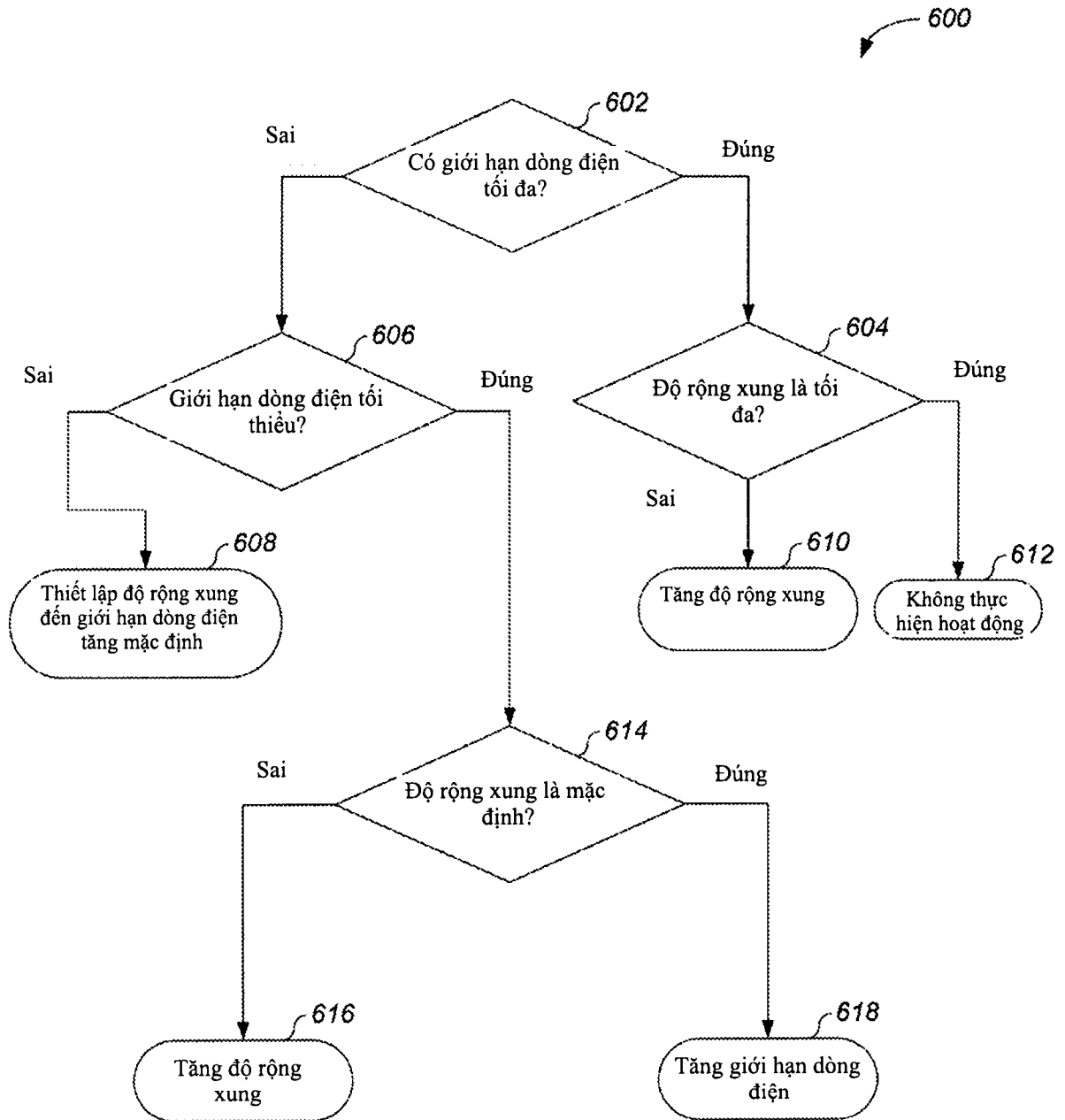


FIG. 6

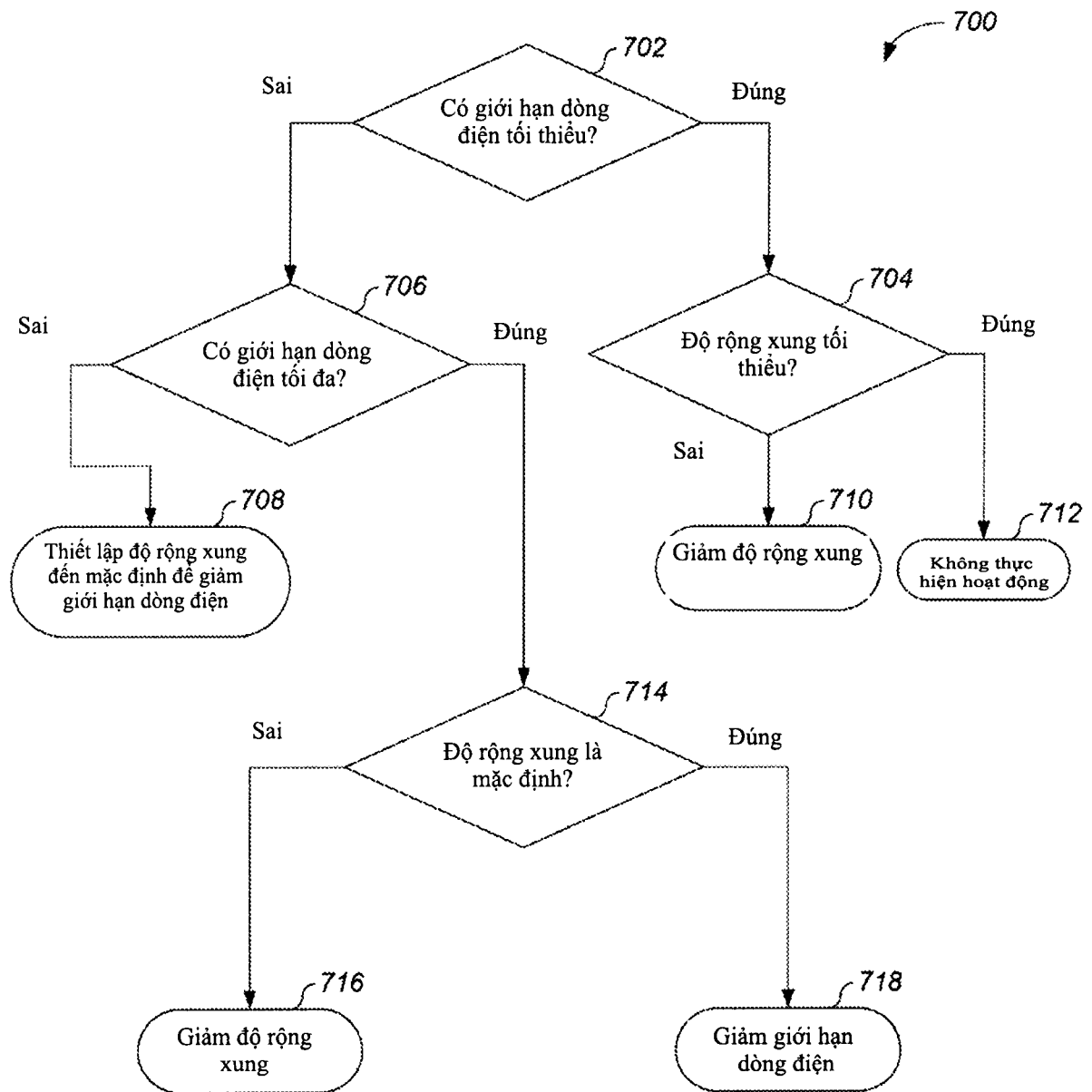


FIG. 7

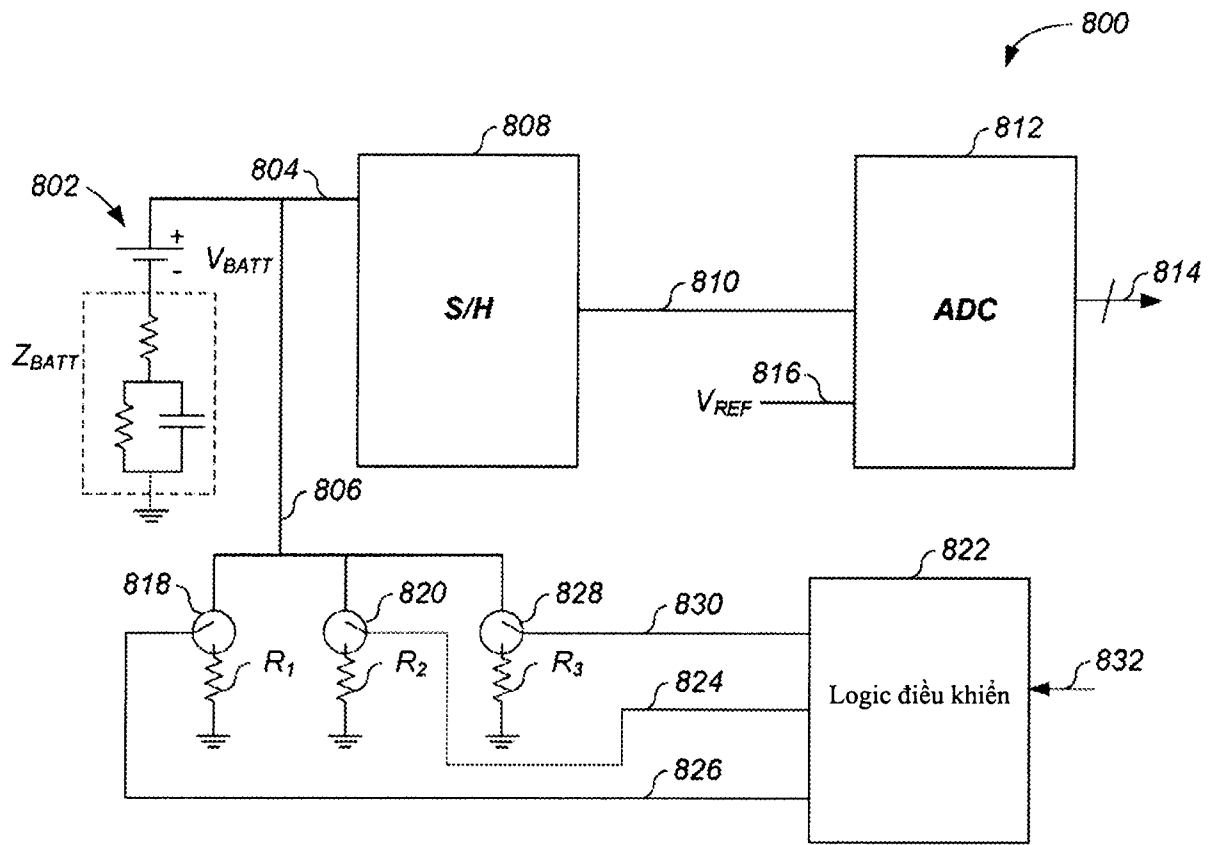


FIG. 8

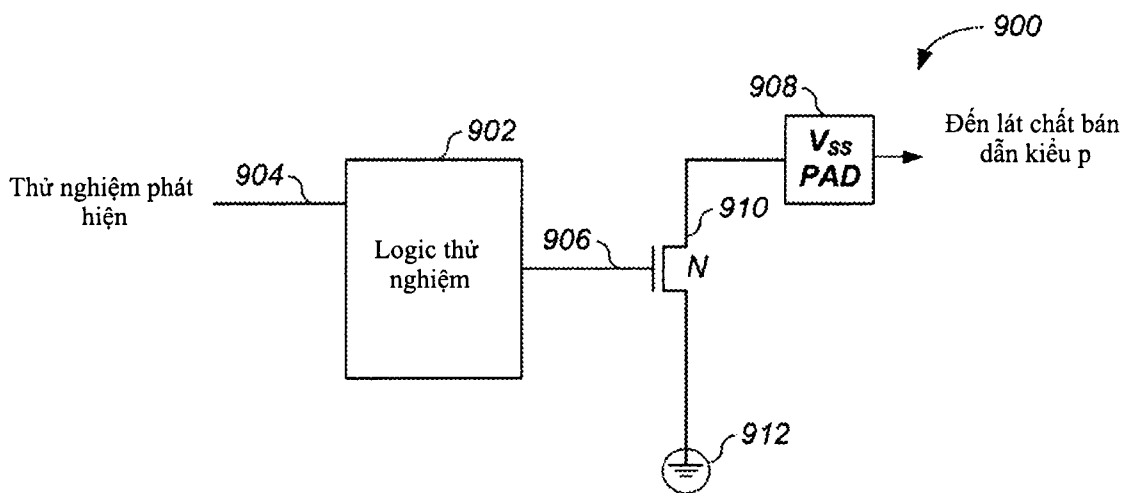


FIG. 9