



(12) BẢN MÔ TẢ SÁNG CHẾ THUỘC BẰNG ĐỘC QUYỀN SÁNG CHẾ

(19) Cộng hòa xã hội chủ nghĩa Việt Nam (VN)
CỤC SỞ HỮU TRÍ TUỆ

(11) 
1-0021147

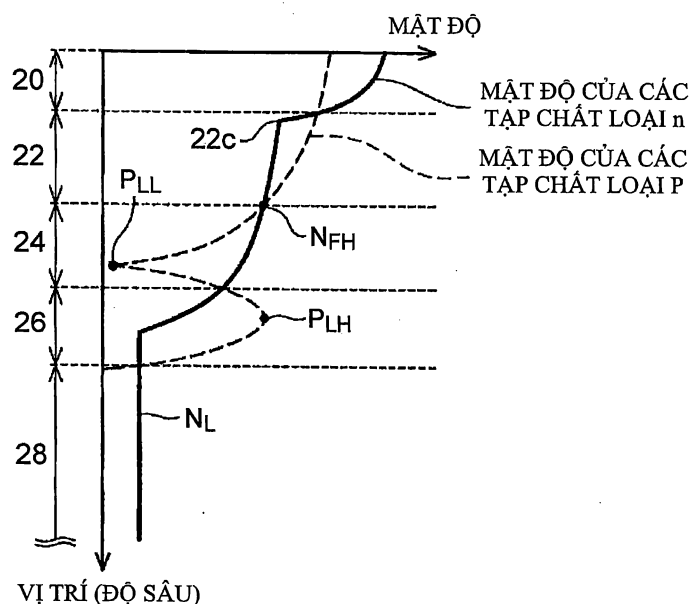
(51)⁷ H01L 29/739, 21/336, 29/78

(13) B

- (21) 1-2014-00998 (22) 28.09.2011
(86) PCT/JP2011/072274 28.09.2011 (87) WO2013/046378A1 04.04.2013
(45) 25.06.2019 375 (43) 25.07.2014 316
(73) TOYOTA JIDOSHA KABUSHIKI KAISHA (JP)
1, Toyota-cho, Toyota-shi, Aichi 471-8571, Japan
(72) SENOO Masaru (JP), MIYAGI Kyosuke (JP), NISHIWAKI Tsuyoshi (JP), SAITO Jun (JP)
(74) Công ty TNHH một thành viên Sở hữu trí tuệ VCCI (VCCI-IP CO.,LTD)

(54) TRANZITO CÓ CỰC ĐIỀU KHIỂN CÁCH LY (LGBT) VÀ PHƯƠNG PHÁP SẢN XUẤT TRANZITO NÀY

(57) Sáng chế đề cập đến tranzito có cực điều khiển cách ly (IGBT) có vùng cực phát, vùng khối trên được tạo ra bên dưới vùng cực phát, vùng di động được tạo ra bên dưới vùng khối trên, vùng khối đáy được tạo ra bên dưới vùng nổi, máng, màng cách ly cổng che phủ mặt trong của máng, và điện cực cổng được bố trí bên trong máng. Khi sự phân bố mật độ của các tạp chất loại p trong vùng khối trên và vùng nổi, là vùng được bố trí bên dưới vùng cực phát, được nhìn thấy theo hướng chiều dày của nền bán dẫn, mật độ của các tạp chất loại p giảm do khoảng cách hướng xuống dưới tăng từ mặt trên của vùng khối trên được bố trí bên dưới vùng cực phát, và mang giá trị vùng nhỏ nhất tại chiều sâu định trước trong vùng nổi.



Lĩnh vực kỹ thuật được đề cập

Sáng chế đề cập đến tranzito có cực điều khiển cách ly (IGBT).

Tình trạng kỹ thuật của sáng chế

Trong công bố đơn sáng chế Nhật Bản số 2010-103326 (JP-2010-103326 A) (sau đây được gọi là tài liệu sáng chế 1), IGBT được bộc lộ có vùng khối trên, vùng nổi, và vùng khối đáy. Trong sản xuất IGBT này, sau khi điện cực cổng máng được tạo nên, các tạp chất loại p được cấy vào theo cách sao cho để dừng trong giới hạn chiều sâu của vùng khối trên, các tạp chất loại n được cấy vào theo cách sao cho nằm trong chiều sâu của vùng nổi, và các tạp chất loại p được cấy vào theo cách sao cho nằm trong chiều sâu của vùng khối đáy. Theo đó, vùng khối trên, vùng nổi, và vùng khối đáy được tạo nên.

Bản chất kỹ thuật của sáng chế

Vấn đề cần được giải quyết bởi sáng chế

Trong phương pháp sản xuất theo tài liệu Sáng chế 1, các tạp chất tương ứng được cấy sau khi điện cực cổng máng được tạo nên. Nếu các tạp chất được cấy như vậy vào các vùng tương ứng sau khi điện cực cổng máng được tạo nên, sẽ khó điều khiển chính xác chiều sâu cấy của các tạp chất vào vùng lân cận điện cực cổng máng, do ảnh hưởng của hình dạng của phần rãnh nằm ở phần trên của điện cực cổng máng. Tài liệu Sáng chế 1 giải thích rằng chiều sâu cấy của các tạp chất vào vùng lân cận điện cực cổng máng được ổn định nhờ thiết đặt chiều sâu của phần rãnh tới giá trị định trước. Tuy nhiên, cũng theo phương pháp này, chiều sâu cấy ít nhiều bị phân tán. Điện áp trạng thái ON và điện áp ngưỡng cổng bị phân tán trong các IGBT được sản xuất hàng loạt, do sự phân tán này của chiều sâu cấy.

Để ngăn chiều sâu cấy của các tạp chất trong vùng lân cận điện cực cổng máng bị phân tán, có thể tạo nên điện cực cổng máng sau khi cấy các tạp chất.

Tuy nhiên, theo phương pháp trong đó các tạp chất được cấy trực tiếp vào các vùng tương ứng như trong tài liệu Sáng chế 1, các tạp chất tương ứng cần được cấy tới một chiều sâu nhờ năng lượng cao, do đó nền bán dẫn bị hư hỏng nghiêm trọng. Nếu điện cực cổng máng được tạo nên trên nền bán dẫn đã bị hỏng như vậy, lỗi hư hỏng do oxy hóa (sau đây được gọi là OSF) được tạo ra trên nền bán dẫn, trong bước xử lý nhiệt để tạo nên màng cách ly cổng. Do dòng điện rò được sinh ra trên nền bán dẫn với OSF được tạo nên tại đó, phương pháp này khó được chấp nhận.

Do vậy, bản mô tả sáng chế này bộc lộ giải pháp có thể giữ điện áp trạng thái ON và điện áp ngưỡng cổng không bị phân tán trong các IGBT được sản xuất hàng loạt.

Phương tiện giải quyết vấn đề

IGBT được đề xuất bởi sáng chế này được trang bị nền bán dẫn. IGBT có vùng cực phát, vùng khối trên, vùng nổi, vùng khối đáy, máng, màng cách ly cổng, và điện cực cổng. Vùng cực phát là vùng loại n được tạo nên trong phạm vi sao cho được lộ ra ở mặt trên của nền bán dẫn. Vùng khối trên là vùng loại p được tạo nên dưới vùng cực phát. Vùng nổi là vùng loại n được tạo nên dưới vùng khối trên và ngăn cách với vùng cực phát bởi vùng khối trên. Vùng khối đáy là vùng loại p được tạo nên dưới vùng nổi và được ngăn cách với vùng khối trên bởi vùng nổi. Máng được tạo nên ở mặt trên của nền bán dẫn và xuyên vào vùng cực phát, vùng khối trên, vùng nổi, và vùng khối đáy. Màng cách ly cổng che phủ mặt trong của máng. Điện cực cổng được bố trí bên trong máng. Khi sự phân bố mật độ của các tạp chất loại p trong vùng khối trên và vùng nổi mà được đặt dưới vùng cực phát, được nhìn thấy theo hướng chiều dày của nền bán dẫn, mật độ của các tạp chất loại p giảm do khoảng cách hướng xuống dưới tăng từ mặt trên của vùng khối trên được bố trí bên dưới vùng cực phát, và đạt đến giá trị nhỏ nhất cục bộ tại chiều sâu định trước trong vùng nổi.

Bên cạnh đó, vùng khối trên có thể được tạo nên không chỉ ở dưới vùng cực phát mà còn ở cạnh vùng cực phát. Hơn nữa, “vùng sẽ được lộ ra ở mặt trên của nền bán dẫn” nêu trên có nghĩa là vùng nổi lên ở mặt trên của nền bán

dẫn trong trường hợp điện cực và màng cách ly mà nó được tạo nên trên nền bán dẫn, được loại bỏ. Do đó, kể cả vùng mà bề mặt của nó được che phủ bởi điện cực và màng cách ly có thể nằm dưới “vùng được lộ ra ở mặt trên của nền bán dẫn”. Ngoài ra, trong phần mô tả bước phân phối mật độ của các tạp chất trong nền bán dẫn trong bản mô tả sáng chế này, dạng sóng có biên độ nhỏ hơn 30% mật độ của các tạp chất là nhiễu do lỗi đo, và không bị coi là giá trị lớn nhất cục bộ hoặc giá trị vùng nhỏ nhất. Ví dụ, trong trường hợp ở đó phân phối mật độ các tạp chất loại p trong vùng khối trên và vùng nổi như được thể hiện tại đồ thị A trên Fig.41 thu được, giá trị đỉnh dương A1 và giá trị đỉnh âm A2 tương ứng không được coi là giá trị lớn nhất cục bộ và giá trị vùng nhỏ nhất. Điều này là do biên độ $A_w = (A1 - A2)/2$ của dạng sóng gồm các giá trị A1 và A2 nhỏ hơn 30% giá trị trung bình A3 của giá trị A1 và giá trị A2. Nếu dạng sóng nhỏ như vậy bị bỏ qua, đồ thị A có thể được coi như đồ thị B. Hơn nữa, giá trị đỉnh dương B1 của đồ thị B được coi như giá trị lớn nhất cục bộ, và giá trị đỉnh âm B2 của đồ thị B được coi như giá trị vùng nhỏ nhất. Điều này là do biên độ $B_w = (B1 - B2)/2$ của dạng sóng gồm các giá trị B1 và B2 lớn hơn 30% giá trị trung bình B3 của giá trị B1 và giá trị B2. Theo đó, đồ thị A được thể hiện trên Fig.41 có hình dạng trong đó “mật độ của các tạp chất loại p giảm do khoảng cách hướng xuống tăng từ mặt trên của vùng khối trên được đặt dưới vùng cực phát, và đạt đến giá trị nhỏ nhất cục bộ tại chiều sâu định trước trong vùng nổi”. Ngoài ra, Fig.41 được dùng để minh họa, và không giới hạn yêu cầu bảo hộ. Ví dụ, giá trị đỉnh dương B1 có thể không tồn tại trong vùng khối đáy.

Theo cách này, vùng khối trên trong đó mật độ của các tạp chất loại p được phân phối theo cách sao để giảm do khoảng cách hướng xuống tăng có thể được tạo nên bằng cách cấy các tạp chất loại p vào vùng lân cận mặt trên của nền bán dẫn (trong chiều sâu của vùng cực phát) và khuếch tán các tạp chất loại p được cấy. Theo phương pháp này, vùng khối trên được tạo nên bằng cách khuếch tán các tạp chất loại p được cấy ở vị trí nông. Do đó, kể cả nếu vùng khối trên được tạo nên sau khi điện cực cổng máng (một bộ gồm màng cách ly cổng và điện cực cổng được bố trí bên trong máng) được tạo nên, phân

phối mật độ của các tạp chất loại p trong vùng khối trên ít khi bị ảnh hưởng bởi hình dạng của điện cực cổng máng. Ngoài ra, trong phương pháp này, điện cực cổng máng cũng có thể được tạo nên sau khi vùng khối trên được tạo nên. Cũng trong trường hợp này, hầu như không có OSF được tạo ra trong và xung quanh vùng khối trên. Điều này là do các tạp chất loại p được cấy vào vùng lân cận của mặt trên của nền bán dẫn, và do đó không có đỉnh của các tạp chất loại p trong vùng khối trên, và vùng khối trên hầu như không bị hư hỏng. Theo cách này, vùng khối trên có thể được tạo nên ổn định cả trước khi điện cực cổng máng được tạo nên và sau khi điện cực cổng máng được tạo nên. Phân phối mật độ của các tạp chất loại p trong vùng khối trên có ảnh hưởng lớn đến điện áp ngưỡng cổng của IGBT. Do đó, trong trường hợp IGBT được sản xuất hàng loạt, điện áp ngưỡng cổng khó có khả năng bị phân tán trong các IGBT được sản xuất hàng loạt. Bên cạnh đó, vùng nổi có giá trị vùng nhỏ nhất của mật độ của các tạp chất loại p có thể được thực hiện bằng cách cấy các tạp chất loại p vào vùng được đặt dưới vùng nổi (ví dụ như vùng khối đáy). Bằng bước cung cấp vùng nổi với giá trị nhỏ nhất của mật độ của các tạp chất loại p đó, khác biệt giữa mật độ của các tạp chất loại n và mật độ của các tạp chất loại p tăng lên, và do đó vùng nổi có thể được tạo nên ổn định. Mật độ của các tạp chất trong vùng nổi ảnh hưởng đến điện áp trạng thái ON của IGBT. Theo đó, trong trường hợp các IGBT này được sản xuất hàng loạt, điện áp trạng thái ON khó có khả năng bị phân tán trong các IGBT được sản xuất hàng loạt. Hơn nữa, các tạp chất loại p được cấy vào vùng được đặt dưới vùng nổi nêu trên với năng lượng cao. Do đó, bước cấy này cần được thực hiện sau khi điện cực cổng máng được tạo nên. Nếu các tạp chất loại p được cấy tới một chiều sâu sau khi điện cực cổng máng được tạo nên, chiều sâu cấy của các tạp chất không ổn định tại vùng lân cận điện cực cổng máng, như được mô tả ở trên. Vì vậy, khó điều khiển được mật độ của các tạp chất trong vùng được đặt dưới vùng nổi (ví dụ, vùng khối đáy). Tuy nhiên, các nhà sáng chế đã phát hiện ra rằng phân phối mật độ các tạp chất trong vùng lân cận điện cực cổng máng được bố trí phía dưới vùng nổi không có ảnh hưởng lớn đến các đặc điểm của điện áp của IGBT (điện áp trạng thái ON, điện áp ngưỡng cổng và những điện

áp tương tự). Theo đó, các đặc điểm của điện áp của IGBT hầu như không bị phân tán như là kết quả của sự phân tán của phân phối mật độ của các tạp chất trong vùng được đặt dưới vùng nổi. Do đó, khi các IGBT này được sản xuất hàng loạt, điện áp trạng thái ON và điện áp ngưỡng cổng khó có khả năng bị phân tán trong các IGBT.

Trong IGBT nêu trên, sẽ tốt hơn là khi sự phân bố mật độ của các tạp chất loại n trong vùng nổi được quan sát dọc theo hướng chiều dày của nền bán dẫn, giá trị lớn nhất cục bộ của mật độ các tạp chất loại n không tồn tại trong vùng nổi.

Vùng nổi này có thể được tạo nên bằng cách cấy các tạp chất loại n vào vùng lân cận mặt trên của nền bán dẫn (trong chiều sâu của vùng cực phát) và khuếch tán các tạp chất loại n được cấy. Một lựa chọn khác đó là vùng nổi đó cũng có thể được tạo nên nhờ sự phát triển epitaxy. Các phương pháp đó khiến việc điều khiển mật độ của các tạp chất loại n trong vùng nổi có thể được thực hiện mà không bị ảnh hưởng bởi hình dạng của điện cực cổng máng. Theo đó, khi các IGBT này được sản xuất hàng loạt, điện áp trạng thái ON khó có khả năng bị phân tán trong các IGBT.

Trong IGBT nêu trên, sẽ tốt hơn là khi vùng nổi có thể được tạo nên bởi lớp epitaxy.

Kết cấu này khiến nó có thể giữ mật độ của các tạp chất loại n trong vùng nổi về cơ bản không đổi. Do đó, mật độ của các tạp chất loại n trong vùng nổi có thể được điều khiển chính xác hơn. Do đó, khi các IGBT này được sản xuất hàng loạt, điện áp trạng thái ON khó có khả năng bị phân tán trong các IGBT.

Trong IGBT nêu trên, sẽ tốt hơn là khi sự phân bố mật độ các tạp chất loại p trong vùng khối đáy được quan sát dọc theo hướng chiều dày của nền bán dẫn, giá trị lớn nhất cục bộ của mật độ của các tạp chất loại p tồn tại trong vùng khối đáy.

Trong trường hợp giá trị lớn nhất cục bộ của mật độ của các tạp chất loại p tồn tại như vậy trong vùng khối đáy, khi các IGBT được sản xuất hàng loạt, vị trí của mặt dưới của vùng nổi khó có khả năng bị phân tán trong các IGBT.

Trong IGBT nêu trên, sẽ tốt hơn là khi chiều rộng của vùng nổi theo

hướng chiều dày của nền bán dẫn rộng hơn ở vị trí tiếp xúc với màng cách ly cổng so với ở vị trí cách màng cách ly cổng.

Theo cách này, nếu chiều rộng của vùng nổi rộng tại vùng lân cận màng cách ly cổng trong đó các lỗ trống có khả năng di chuyển, một lượng lớn hơn các lỗ trống có thể được tích lại tại vùng được đặt dưới vùng nổi (ví dụ, vùng trôi) khi IGBT được ON. Do đó, kết cấu này khiến điện áp trạng thái ON của IGBT có thể giảm.

Trong IGBT nêu trên, sẽ tốt hơn là khi mặt dưới của vùng khối đáy được bố trí thấp hơn tại vị trí tiếp xúc với màng cách ly cổng so với tại vị trí cách màng cách ly cổng.

Kết cấu này khiến có thể làm giảm dung điện hồi tiếp của IGBT.

Ngoài ra, sáng chế này đề xuất phương pháp mới để sản xuất IGBT. Phương pháp sản xuất này có quy trình tạo nên vùng cực phát loại n trong phạm vi sao cho được lộ ra ở mặt trên của nền bán dẫn, quy trình tạo nên vùng khối trên cùng loại p ở dưới chiều sâu của vùng cực phát bằng cách cấy các tạp chất loại p vào mặt trên của nền bán dẫn sao cho các tạp chất loại p nằm trong chiều sâu vùng cực phát, và khuếch tán các tạp chất loại p được cấy, quy trình tạo nên vùng nổi loại n dưới chiều sâu của vùng khối trên bằng cách cấy các tạp chất loại n vào mặt trên của nền bán dẫn sao cho các tạp chất loại n nằm trong chiều sâu của vùng cực phát, và khuếch tán các tạp chất loại n được cấy, quy trình để tạo nên máng tại mặt trên của nền bán dẫn, và tạo nên màng cách ly cổng che phủ mặt trong của máng, và điện cực cổng được bố trí bên trong máng, và quy trình tạo nên vùng khối đáy loại p nằm dưới chiều sâu của vùng nổi bằng cách cấy các tạp chất loại p vào mặt trên của nền bán dẫn sao cho các tạp chất loại p nằm trong chiều sâu bên dưới vùng nổi, và sau khi tạo nên máng, màng cách ly cổng, và điện cực cổng. Máng được bố trí theo cách sao cho để xuyên vào vùng cực phát, vùng khối trên, vùng nổi, và vùng khối đáy sau khi các quy trình tương ứng được thực hiện.

Hơn nữa, quy trình tạo nên vùng cực phát, quy trình tạo nên vùng khối trên, quy trình tạo nên vùng nổi, và quy trình tạo nên máng, màng cách ly cổng, và điện cực cổng có thể được thực hiện theo bất kỳ thứ tự nào. Do đó, “chiều

sâu của vùng cực phát” được đề cập có thể là chiều sâu của vùng cực phát đã được tạo nên hoặc chiều sâu của vùng cực phát sẽ được tạo nên. Bên cạnh đó, trong phần mô tả sáng chế này, bước cấy các tạp chất theo cách sao cho trong đó các tạp chất dừng tại chiều sâu đã được xác định có nghĩa là vị trí dừng trung bình của các tạp chất được cấy nằm trong chiều sâu định trước.

Phương pháp này khiến vùng khối trên và vùng nổi có thể tạo nên ổn định nhờ khuếch tán các tạp chất. Ngoài ra, vùng khối đáy được tạo nên bằng cách cấy các tạp chất loại p tới chiều sâu sau khi điện cực cổng máng được tạo nên. Do đó, vùng khối đáy có thể được tạo nên về cơ bản không tăng các tạp chất loại p trong vùng nổi. Do đó, nếu các IGBT được sản xuất hàng loạt theo phương pháp sản xuất này, điện áp trạng thái ON và điện áp ngưỡng cổng được giữ không bị phân tán trong các IGBT được sản xuất hàng loạt.

Trong phương pháp sản xuất nêu trên, sẽ tốt hơn là khi quy trình tạo nên vùng khối trên và quy trình tạo nên vùng nổi được thực hiện trước quy trình tạo nên máng, màng cách ly cổng, và điện cực cổng.

Theo phương pháp sản xuất này, chiều rộng của vùng nổi tại vùng lân cận màng cách ly cổng được mở rộng khi màng cách ly cổng được tạo nên. Do đó, phương pháp sản xuất này có thể sản xuất một IGBT với điện áp trạng thái ON thấp hơn.

Trong phương pháp sản xuất nêu trên, sẽ tốt hơn là khi các tạp chất loại p được cấy vào nền bán dẫn với mặt trên của điện cực cổng nằm dưới mặt trên của nền bán dẫn, trong quá trình tạo nên vùng khối đáy.

Phương pháp sản xuất này có thể tạo nên vùng khối đáy theo cách sao cho mặt thấp hơn được bố trí thấp hơn tại vị trí tiếp xúc với màng cách ly cổng so với tại vị trí cách màng cách ly cổng. Do vậy, dung điện hồi tiếp của IGBT có thể được giảm.

Hơn nữa, bản mô tả sáng chế này còn đề xuất một phương pháp sản xuất khác. Phương pháp sản xuất IGBT này có quy trình khiến màng epitaxy của chất bán dẫn loại n phát triển ở mặt trên của nền cơ sở, quy trình tạo nên vùng cực phát loại n trong phạm vi sao cho được lộ ra ở mặt trên của lớp epitaxy, quy trình tạo nên vùng khối trên cùng loại p nằm dưới chiều sâu của vùng cực

phát bằng cách cấy các tạp chất loại p vào mặt trên của lớp epitaxy trong đó các tạp chất loại p nằm trong chiều sâu của vùng cực phát, và phân tán các tạp chất loại p được cấy, quy trình tạo nên máng trong mặt trên của lớp epitaxy, và tạo nên màng cách ly cổng che phủ mặt trong của máng, và điện cực cổng được bố trí bên trong máng, và quy trình tạo nên vùng khối đáy loại p trong nền cơ sở bằng cách cấy các tạp chất loại p vào mặt trên của lớp epitaxy trong đó các tạp chất loại p dùng trong nền cơ sở, sau khi tạo nên máng, màng cách ly, và điện cực cổng. Lớp epitaxy loại n nằm giữa vùng khối trên và vùng khối đáy để tạo ra vùng nổi, và máng được bố trí theo cách sao cho để xuyên vào vùng cực phát, vùng khối trên, vùng nổi, và vùng khối đáy sau khi các quy trình tương ứng đã được thực hiện.

Phương pháp sản xuất này có thể tạo nên vùng khối trên và vùng nổi một cách ổn định qua bước phát triển epitaxy và bước khuếch tán các tạp chất. Do đó, nếu các IGBT được sản xuất hàng loạt theo phương pháp sản xuất này, điện áp trạng thái ON và điện áp ngưỡng cổng được giữ không bị phân tán trong các IGBT. Ngoài ra, trong phương pháp sản xuất này, vùng nổi được tạo thành bởi lớp epitaxy loại n. Do đó, mật độ của các tạp chất loại n trong vùng nổi có thể được giữ không đổi về cơ bản. Do đó, trong trường hợp các IGBT được sản xuất hàng loạt, điện áp trạng thái ON khó có khả năng bị phân tán giữa các IGBT.

Trong phương pháp sản xuất nêu trên để khiến lớp epitaxy phát triển, sẽ tốt hơn là khi quy trình tạo nên vùng khối trên được thực hiện trước quy trình tạo nên máng, màng cách ly cổng, và điện cực cổng.

Theo phương pháp sản xuất này, chiều rộng của lớp epitaxy loại n trong vùng lân cận màng cách ly cổng (đó là vùng nổi) được mở rộng khi màng cách ly cổng được tạo nên. Do đó, phương pháp sản xuất này có thể sản xuất IGBT với điện áp trạng thái ON thấp hơn.

Trong phương pháp sản xuất để khiến lớp epitaxy phát triển, sẽ tốt hơn là khi các tạp chất loại p được cấy vào nền bán dẫn với mặt trên của điện cực cổng nằm dưới mặt trên của nền bán dẫn, trong quy trình tạo nên vùng khối đáy.

Phương pháp sản xuất này có thể tạo nên vùng khối đáy sao cho mặt dưới được bố trí thấp hơn tại vị trí tiếp xúc với màng cách ly cổng so với tại vị trí cách màng cách ly cổng. Theo đó, dung điện hồi tiếp của IGBT có thể được giảm.

Mô tả vắn tắt các hình vẽ

Fig.1 là hình vẽ mặt cắt dọc của IGBT10 theo phương án thứ nhất của sáng chế.

Fig.2 là hình chiếu bằng của IGBT10 với điện cực cực phát 60, các màng cách ly nắp 46, và các màng cách ly trung gian không được thể hiện.

Fig.3 là đồ thị thể hiện phân phối mật độ của các tạp chất trong nền bán dẫn trên đường thẳng A-A trên Fig.1.

Fig.4 là đồ thị thể hiện phân phối mật độ của các tạp chất trong nền bán dẫn trên đường thẳng B-B trên Fig.1.

Fig.5 là lưu đồ thể hiện phương pháp sản xuất IGBT 10.

Fig.6 là hình vẽ mặt cắt dọc của nền bán dẫn 100 trước khi bắt đầu phương pháp sản xuất trên Fig.5.

Fig.7 là hình vẽ mặt cắt dọc nền bán dẫn 100 sau khi thực hiện bước S2.

Fig.8 là đồ thị thể hiện phân phối mật độ của các tạp chất trong nền bán dẫn 100 trên đường thẳng C-C trên Fig.7.

Fig.9 là hình vẽ mặt cắt dọc nền bán dẫn 100 sau khi thực hiện bước S4.

Fig.10 là đồ thị thể hiện phân phối mật độ của các tạp chất trong nền bán dẫn 100 trên đường thẳng D-D trên Fig.9.

Fig.11 là hình vẽ mặt cắt dọc nền bán dẫn 100 sau khi thực hiện bước S6.

Fig.12 là hình vẽ thể hiện phân phối mật độ của các tạp chất trong nền bán dẫn 100 trên đường thẳng E-E trên Fig.11.

Fig.13 là hình vẽ mặt cắt dọc nền bán dẫn 100 sau khi thực hiện bước S8.

Fig.14 là hình vẽ mặt cắt dọc nền bán dẫn 100 sau khi thực hiện bước S10.

Fig.15 là hình vẽ mặt cắt dọc nền bán dẫn 100 sau khi thực hiện bước S12.

Fig.16 là hình phóng to mặt trên của điện cực cổng 44 trên Fig.15

Fig.17 là hình vẽ mặt cắt dọc nền bán dẫn 100 sau khi thực hiện bước S14.

Fig.18 là hình vẽ mặt cắt dọc nền bán dẫn 100 sau khi thực hiện bước S16.

Fig.19 là hình vẽ mặt cắt dọc minh họa phương pháp khác của bước tạo nên phần rộng của vùng nổi 24.

Fig.20 là hình vẽ mặt cắt dọc minh họa phương pháp khác nữa của bước tạo nên phần rộng của vùng nổi 24.

Fig.21 là hình vẽ mặt cắt dọc của IGBT có phần rộng 24b.

Fig.22 là hình chiếu bằng của IGBT theo ví dụ điều chỉnh thứ nhất như hình vẽ tương ứng với Fig.2

Fig.23 là hình chiếu bằng của IGBT theo ví dụ điều chỉnh thứ hai như hình vẽ tương ứng với Fig.2

Fig.24 là đồ thị thể hiện bước phân phối mật độ của các tạp chất trong IGBT theo ví dụ điều chỉnh thứ ba tại điểm tương ứng với Fig.4.

Fig.25 là đồ thị thể hiện bước phân phối mật độ các tạp chất trong IGBT theo ví dụ điều chỉnh thứ tư tại điểm tương ứng với Fig.3.

Fig.26 là đồ thị thể hiện bước phân phối mật độ các tạp chất trong IGBT theo ví dụ điều chỉnh thứ năm tại điểm tương ứng với Fig.3.

Fig.27 là đồ thị thể hiện bước phân phối mật độ của các tạp chất trong IGBT theo ví dụ điều chỉnh thứ sáu tại điểm tương ứng với Fig.3.

Fig.28 là đồ thị thể hiện bước phân phối mật độ của các tạp chất trong IGBT theo ví dụ điều chỉnh thứ bảy tại điểm tương ứng với Fig.3.

Fig.29 là đồ thị thể hiện bước phân phối mật độ các tạp chất trong IGBT theo ví dụ điều chỉnh thứ tám tại điểm tương ứng với Fig.3.

Fig.30 là đồ thị thể hiện bước phân phối mật độ của các tạp chất trong IGBT theo phương án thứ hai của sáng chế tại điểm tương ứng với Fig.3.

Fig.31 là lưu đồ thể hiện phương pháp sản xuất IGBT theo phương án thứ hai của sáng chế.

Fig.32 là hình vẽ mặt cắt dọc nền bán dẫn 300 sau khi thực hiện bước S32.

Fig.33 là đồ thị thể hiện phân phối mật độ của các tạp chất trong nền bán dẫn 300 trên đường G-G trên Fig.32.

Fig.34 là hình vẽ mặt cắt dọc nền bán dẫn 300 sau khi thực hiện bước S34.

Fig.35 là hình vẽ mặt cắt dọc nền bán dẫn 300 sau khi thực hiện bước S42.

Fig.36 là hình vẽ mặt cắt dọc nền bán dẫn 300 sau khi thực hiện bước S44.

Fig.37 là đồ thị thể hiện bước phân phối mật độ các tạp chất trong IGBT theo ví dụ điều chỉnh thứ tám tại điểm tương ứng với Fig.30.

Fig.38 là đồ thị thể hiện bước phân phối mật độ các tạp chất trong IGBT theo ví dụ điều chỉnh thứ chín tại điểm tương ứng với Fig.30.

Fig.39 là đồ thị thể hiện bước phân phối mật độ các tạp chất trong IGBT theo ví dụ điều chỉnh thứ mười tại điểm tương ứng với Fig.30.

Fig.40 là đồ thị thể hiện bước phân phối mật độ của các tạp chất trong IGBT theo ví dụ điều chỉnh thứ mười một tại điểm tương ứng với Fig.30.

Fig.41 là đồ thị minh họa các giá trị lớn nhất cục bộ và các giá trị vùng nhỏ nhất trong phân phối mật độ của các tạp chất.

Mô tả chi tiết sáng chế

Phương án thứ nhất

IGBT 10 được thể hiện tại Fig.1 bao gồm nền bán dẫn 12, và các điện cực, các màng cách ly và các phần tương tự được tạo nên ở mặt trên và mặt dưới của nền bán dẫn 12.

Nhiều máng 40 được bố trí ở mặt trên của nền bán dẫn 12. Mặt trong của mỗi máng 40 được che phủ bởi màng cách ly cổng 42 tương ứng. Mỗi điện cực cổng 44 được tạo nên bên trong máng 40 tương ứng. Mặt trên của mỗi điện cực cổng 44 được che phủ bởi màng cách ly nắp 46 tương ứng. Bên cạnh đó, mỗi màng cách ly trung gian 47 được tạo nên trên màng cách ly nắp 46 tương ứng. Tuy nhiên, các điện cực cổng 44 có thể được kết nối với bên ngoài tại các vị trí không được thể hiện trong hình vẽ. Sau đây, các màng cách ly cổng 42 và các điện cực cổng 44 được tạo nên lần lượt tại các máng 40 sẽ được gọi chung là các điện cực cổng máng 48 trong một số trường hợp. Như được thể hiện tại Fig.2, các điện cực cổng máng 48 tương ứng mở rộng song song với nhau.

Các vùng cực phát 20, các vùng khối trên 22, các vùng nổi 24, các vùng khối đáy 26, và vùng trôi 28, vùng đệm 30, và vùng cực thu 32 được tạo nên bên trong nền bán dẫn 12.

Các vùng cực phát 20 là các vùng loại n, và được tạo nên có chọn lọc trong phạm vi sao cho được lộ ra ở mặt trên của nền bán dẫn 12. Các vùng cực phát 20 tiếp xúc với các màng cách ly cổng 42 tương ứng. Như được thể hiện tại Fig.2, các vùng cực phát 20 mở rộng song song với nhau dọc theo các điện cực cổng máng 48 tương ứng.

Các vùng khối trên 22 là các vùng loại p, và được tạo nên dưới các vùng cực phát 20 và bên cạnh các vùng cực phát 20 tương ứng. Như được thể hiện tại Fig.1 và Fig.2, mỗi vùng khối trên 22 được lộ ra ở mặt trên của chất bán dẫn 12, giữa hai vùng cực phát 20 tương ứng. Ngoài ra, các vùng khối trên 22 tiếp xúc với các màng cách ly cổng 42 phía dưới các vùng cực phát 20 tương ứng.

Các vùng nổi 24 là các vùng loại n, được tạo nên phía dưới các vùng khối trên 22 tương ứng. Các vùng nổi 24 được ngăn cách với các vùng cực phát 20 bởi các vùng khối trên 22 tương ứng. Các vùng nổi 24 tiếp xúc với các màng cách ly cổng 42 tương ứng. Các đường biên trên của các vùng nổi 24 bị dịch chuyển lên trên khi các khoảng cách tới các màng cách ly cổng 42 giảm tương ứng. Các đường biên dưới của các vùng nổi 24 bị dịch chuyển xuống dưới khi các khoảng cách tới các màng cách ly cổng 42 giảm tương ứng. Do vậy, các chiều sâu của các vùng nổi 24 theo hướng chiều dày của nền bán dẫn 12 thay đổi tùy theo các vị trí của chúng. Đó là, chiều rộng $W1$ của các vùng nổi 24 tại các vị trí tiếp xúc với các màng cách ly cổng 42 lớn hơn chiều rộng $W2$ của các vùng nổi 24 tại các vị trí cách các màng cách ly cổng 42. Các mặt cắt của các vùng nổi 24 có chiều rộng $W1$ sau đây sẽ được gọi là các phần rộng 24a.

Các vùng khối đáy 26 là các vùng loại p, và được tạo nên dưới các vùng nổi 24 tương ứng. Các vùng khối đáy 26 được ngăn cách với các vùng khối trên 22 bởi các vùng nổi 24 tương ứng. Các vùng khối đáy 26 tiếp xúc với các màng cách ly cổng 42 tương ứng. Các đường biên dưới của các vùng khối đáy 26 được bố trí thấp hơn tại vị trí tiếp xúc với các màng cách ly cổng 42, so với các vị trí cách các màng cách ly cổng 42 tương ứng. Đó là, các phần dịch chuyển 26a bị dịch chuyển xuống dưới dọc theo các màng cách ly cổng 42 tương ứng được tạo nên trong các mặt cắt của các vùng khối đáy 26 tiếp xúc

với các màng cách ly cổng 42 tương ứng.

Vùng trôi 28 là vùng loại n chứa mật độ thấp của các tạp chất loại n. Vùng trôi 28 được tạo nên dưới các vùng khối đáy 26. Vùng trôi 28 được ngăn cách với các vùng nổi 24 bởi các vùng khối đáy 26 tương ứng. Vùng trôi 28 tiếp xúc với các màng cách ly cổng 42 được đặt tại các mặt dưới của các máng 40 tương ứng.

Vùng đệm 30 là vùng loại n chứa mật độ cao hơn của các tạp chất loại n so với vùng trôi 28. Vùng đệm 30 được tạo nên dưới vùng trôi 28.

Vùng cực thu 32 là vùng loại p chứa mật độ cao của các tạp chất loại p. Vùng cực thu 32 được tạo nên trong phạm vi sao cho được lộ ra ở mặt dưới của nền bán dẫn 12. Vùng cực thu 32 được ngăn cách với các vùng khối đáy 26 bởi vùng trôi 28 và vùng đệm 30.

Các vùng tương ứng được tạo nên bên trong nền bán dẫn 12 như được mô tả ở trên. Do đó, mỗi máng 40 được bố trí theo cách sao cho để xuyên vào một trong các vùng cực phát 20 tương ứng, một trong các vùng khối trên 22 tương ứng, một trong các vùng nổi 24 tương ứng, và một trong các vùng khối dưới 26 tương ứng, và chạm tới vùng trôi 28. Ngoài ra, mỗi điện cực cổng 44 đối lập với một trong các vùng cực phát 20 tương ứng, một trong các vùng khối trên 22 tương ứng, một trong các vùng nổi 24 tương ứng, và một trong các vùng khối đáy 26 tương ứng, qua một trong các màng cách ly cổng 42 tương ứng ở mặt bên của một trong các máng 40 tương ứng.

Điện cực cực phát 60 được tạo nên ở mặt trên của nền bán dẫn 12. Điện cực cực phát 60 được kết nối Ômic với các vùng cực phát 20 và các vùng khối trên 22. Điện cực cực phát 60 được cách ly với các điện cực cổng 44 lần lượt bởi các màng cách ly nắp 46 và các màng cách ly trung gian 47. Điện cực cực thu 62 được tạo nên ở mặt dưới của nền bán dẫn 12. Điện cực cực thu 62 được kết nối Ômic với vùng cực thu 32.

Fig.3 thể hiện bước phân phối các mật độ của các tạp chất loại n và các tạp chất loại p trong nền bán dẫn 12 khi được quan sát dọc theo đường thẳng A-A của Fig.1. Fig.4 thể hiện bước phân phối các mật độ của các tạp chất loại n và các tạp chất loại p trong nền bán dẫn 12 khi được quan sát dọc theo đường

thẳng B-B của Fig.1. Ngoài ra, trong mỗi Fig.3 và Fig.4 và các hình vẽ khác thể hiện bước phân phối mật độ của các tạp chất (trừ Fig.41), đồ thị bỏ qua các dạng sóng nhiễu trên mức độ lỗi đo nhỏ được thể hiện. Bên cạnh đó, mỗi hình vẽ sử dụng trục lo-ga là trục thể hiện mật độ.

Như được thể hiện tại Fig.3, mật độ của các tạp chất loại p mang giá trị lớn nhất tại các mặt trên của các vùng cực phát 20. Mật độ của các tạp chất loại p giảm do khoảng cách hướng xuống dưới tăng lên từ các mặt trên của các vùng cực phát 20, và đạt đến giá trị nhỏ nhất cục bộ P_{LL} trong các vùng nổi 24. Mật độ của các tạp chất p tăng khi khoảng cách hướng xuống dưới tăng lên từ các vị trí của giá trị vùng nhỏ nhất P_{LL} , và mang giá trị lớn nhất cục bộ P_{LH} trong các vùng khối đáy 26. Mật độ của các tạp chất p giảm khi khoảng cách chiều xuống dưới tăng từ các vị trí của giá trị vùng lớn nhất P_{LH} , và trở nên gần bằng 0 tại các đường biên giữa các vùng khối đáy 26 và vùng trôi 28.

Mật độ của các tạp chất loại n mang giá trị lớn nhất tại các mặt trên của các vùng cực phát 20. Mật độ của các tạp chất loại n giảm do khoảng cách hướng xuống dưới tăng lên từ các mặt trên của các vùng cực phát 20. Tỷ lệ mật độ của các tạp chất loại n giảm nhẹ tại các vị trí 22c ở các vùng khối trên 22. Tuy nhiên, cũng tại các vùng dưới các vị trí 22c, mật độ của các tạp chất loại n giảm khi khoảng cách chiều xuống dưới tăng. Mật độ của các tạp chất loại n giảm về giá trị N_L trong vùng khối đáy 26. Trong vùng trôi 28, mật độ của các tạp chất loại n về cơ bản không đổi, cụ thể là, về cơ bản mang giá trị N_L .

Ngoài ra, như được thể hiện tại Fig.4, cũng trên đường thẳng B-B, mật độ của các tạp chất loại p được phân phối về cơ bản theo cùng cách như mật độ của các tạp chất loại p trên đường thẳng A-A. Ngoài ra, trên đường thẳng B-B, mật độ của các tạp chất loại n thấp hơn mật độ của các tạp chất loại p tại chiều sâu của các vùng cực phát 20. Kể cả trên đường thẳng B-B, phía dưới chiều sâu của các vùng cực phát 20, mật độ của các tạp chất loại n được phân phối về cơ bản theo cùng cách như mật độ của các tạp chất loại n trên đường thẳng A-A.

Tiếp theo, phương pháp sản xuất IGBT 10 sẽ được mô tả. IGBT 10 được

sản xuất theo lưu đồ được thể hiện tại Fig.5. IGBT 10 được sản xuất từ nền bán dẫn 100 được thể hiện tại Fig.6. Nền bán dẫn 100 là nền si-lic loại n có mật độ N_L của các tạp chất loại n gần bằng mật độ đó của vùng trôi 28 (khoảng $1 \times 10^{14} \text{ cm}^{-3}$ theo phương án này của sáng chế). Độ dày của nền bán dẫn 100 là khoảng 700 μm .

Trong bước S2, được thể hiện tại Fig.7, các vùng nổi 24 được tạo nên trên nền bán dẫn 100. Cụ thể là, trước hết, các tạp chất loại n (là phot-pho theo phương án này của sáng chế) được cấy i-on vào mặt trên của nền bán dẫn 100. Trong trường hợp này, năng lượng gia tốc của các i-on được thiết đặt ở mức từ 30keV đến 300keV, và liều lượng được thiết đặt ở mức từ 1×10^{11} đến $1 \times 10^{14}/\text{cm}^2$. Cấy các tạp chất loại n được thực hiện trong đó các tạp chất loại n được cấy dừng lại ở vùng lân cận mặt trên của nền bán dẫn 100 (tại chiều sâu trong đó các vùng cực phát 20 được tạo nên sau đó). Cụ thể hơn, bước cấy các tạp chất loại n được thực hiện trong đó vị trí dừng trung bình của các tạp chất loại n được cấy được đặt tại vùng lân cận mặt trên của nền bán dẫn 100 (tại chiều sâu trong đó các vùng cực phát 20 được tạo nên sau đó). Tiếp theo, nền bán dẫn 100 chịu xử lý nhiệt. Trong trường hợp này, nền bán dẫn 100 được giữ dưới môi trường nitơ (N_2) hoặc oxy (O_2) tại nhiệt độ từ 900 đến 1250°C, trong thời gian từ 30 đến 120 phút. Ngoài ra, môi trường để xử lý nhiệt có thể là môi trường được kết hợp giữa nitơ và oxy, hoặc môi trường thu được nhờ cho thêm hydro (H_2) vào oxy, nitơ hoặc hỗn hợp của hai khí đó. Nhờ bước xử lý nhiệt, các tạp chất loại n được cấy vào nền bán dẫn 100 được khuếch tán và được kích hoạt. Theo đó, như được thể hiện tại Fig.7, các vùng nổi 24 được tạo nên trong nền bán dẫn 100. Như được thể hiện tại Fig.8, trong các vùng nổi 24, mật độ của các tạp chất loại n ở mức cao nhất tại vị trí mặt trên của nền bán dẫn 100, và mật độ của các tạp chất giảm do khoảng cách hướng xuống dưới tăng lên từ vị trí đó. Mật độ của các tạp chất loại n theo đó được phân phối do các tạp chất loại n được cấy theo cách sao cho để dừng tại vùng lân cận mặt trên của nền bán dẫn 100 và các tạp chất loại n được khuếch tán.

Trong bước S4 được thể hiện tại Fig.9, các vùng khối trên 22 được tạo nên tại nền bán dẫn 100. Cụ thể là, trước hết, các tạp chất loại p (là bo theo phương

án này của sáng chế) được cấy i-on vào mặt trên của nền bán dẫn 100. Trong trường hợp này, năng lượng gia tốc của các i-on được thiết đặt ở mức từ 30 keV đến 150 keV, và liều lượng được thiết đặt ở mức 1×10^{11} đến $5 \times 10^{14} / \text{cm}^2$. Cấy các tạp chất loại p được thực hiện trong đó các tạp chất loại p được cấy dừng tại vùng lân cận mặt trên của nền bán dẫn 100 (tại chiều sâu trong đó các vùng cực phát 20 được tạo nên sau đó). Cụ thể hơn, bước cấy các tạp chất loại p được thực hiện trong đó vị trí dừng trung bình của các tạp chất loại p được cấy được đặt tại vùng lân cận mặt trên của nền bán dẫn 100 (tại chiều sâu trong đó các vùng cực phát 20 được tạo nên sau đó). Tiếp theo, nền bán dẫn 100 chịu xử lý nhiệt. Trong trường hợp này, nền bán dẫn 100 được giữ dưới môi trường nitơ, oxy, hỗn hợp của nitơ và oxy, hoặc khí ga thu được nhờ cho thêm hydro vào đó tại nhiệt độ từ 900 đến 1250°C, trong thời gian từ 30 đến 120 phút. Nhờ thực hiện xử lý nhiệt, các tạp chất loại p được cấy vào nền bán dẫn 100 được khuếch tán và được kích hoạt. Theo đó, như được thể hiện tại Fig.9, các vùng khối trên 22 được tạo nên trong nền bán dẫn 100. Như được thể hiện tại Fig.10, mật độ của các tạp chất loại p trong nền bán dẫn 100 đạt mức cao nhất tại vị trí mặt trên của nền bán dẫn 100, và giảm do khoảng cách hướng xuống dưới tăng lên từ vị trí đó. Mật độ của các tạp chất loại p theo đó được phân phối do các tạp chất loại p được cấy theo cách sao cho để dừng tại vùng lân cận mặt trên của nền bán dẫn 100 và các tạp chất loại p được khuếch tán.

Trong bước S6, như được thể hiện tại Fig.11, các vùng cực phát 20 được tạo nên tại nền bán dẫn 100. Cụ thể là, trước hết, chất cản được tạo nên ở mặt trên của nền bán dẫn 100. Chất cản được tạo nên theo cách sao cho để che phủ vùng trong đó các vùng cực phát 20 không được tạo nên (phạm vi trong đó các vùng khối trên 22 được lộ ra ở mặt trên của nền bán dẫn 100 tại Fig.11). Tiếp theo, các tạp chất loại n (là asen theo phương án này của sáng chế) được cấy i-on vào mặt trên của nền bán dẫn 100. Trong trường hợp này, năng lượng gia tốc của các i-on được thiết đặt ở mức từ 30 keV đến 150 keV, và liều lượng được thiết đặt ở mức từ 1×10^{11} đến $5 \times 10^{14} / \text{cm}^2$. Theo đó, các tạp chất loại n được cấy vào mặt trên của nền bán dẫn 100 trong phạm vi không được che phủ bởi chất cản. Ngoài ra, bước cấy các tạp chất loại n được thực hiện theo cách

sao cho trong đó các tạp chất loại n được cấy dừng lại tại vùng lân cận mặt trên của nền bán dẫn 100. Tiếp theo, nền bán dẫn 100 chịu xử lý nhiệt. Trong trường hợp này, nền bán dẫn 100 được giữ dưới môi trường nitơ, oxy, hỗn hợp của nitơ và oxy, hoặc khí ga thu được nhờ cho thêm hydro vào đó tại nhiệt độ từ 900 đến 1250°C, trong thời gian từ 20 đến 120 phút. Nhờ tiến hành xử lý nhiệt, các tạp chất loại n được cấy vào nền bán dẫn 100 được khuếch tán và được kích hoạt. Theo đó, như được thể hiện tại Fig.11, các vùng cực phát 24 được tạo nên. Như được thể hiện tại Fig.12, mật độ của các tạp chất loại n trong các vùng cực phát 20 đạt mức cao nhất tại vị trí mặt trên của nền bán dẫn 100, và giảm do khoảng cách hướng xuống dưới tăng lên từ vị trí đó. Mật độ của các tạp chất loại n theo đó được phân phối do các tạp chất loại n được cấy theo cách sao cho để dừng tại vùng lân cận mặt trên của nền bán dẫn 100 và các tạp chất loại n được khuếch tán.

Trong bước S8, như được thể hiện tại Fig.13, các máng 40 được tạo nên tại mặt trên của nền bán dẫn 100. Cụ thể là, trước hết, mặt nạ cắt được tạo nên ở mặt trên của nền bán dẫn 100. Các phần miếng được tạo nên trong mặt nạ cắt trong các vùng tại đó các máng 40 được tạo nên tương ứng. Tiếp theo, mặt trên của nền bán dẫn 100 trong các phần miếng được cắt bằng phương pháp cắt không đẳng hướng như phương pháp cắt do phản ứng i-on (RIE) hoặc phương pháp tương tự. Theo đó, các máng 40 được tạo nên ở mặt trên của nền bán dẫn 100. Các máng 40 được tạo nên theo cách sao cho để chạm tới chiều sâu tương đương với vùng trôi 28 trên Fig.1. Mặt nạ cắt được dỡ bỏ sau bước cắt.

Trong bước S10, nền bán dẫn 100 chịu xử lý nhiệt tại nhiệt độ từ 800 đến 1150°C trong môi trường oxy hóa. Theo đó, như được thể hiện tại Fig.14, màng oxy hóa được tạo nên ở bề mặt của nền bán dẫn 100. Tại thời điểm này, các màng oxy hóa cũng được tạo nên ở các mặt trong của các máng 40 tương ứng. Các màng oxy hóa được tạo nên ở các mặt trong của các máng 40 tương ứng là các màng cách ly cổng 42. Trong quá trình phát triển của các màng oxy hóa (các màng cách ly cổng 42) trên các mặt trong của các máng 40, các màng oxy hóa phát triển hút các tạp chất loại p từ các vùng lân cận, và phóng các tạp chất loại n đến các vùng lân cận từ trong chúng. Hiện tượng này được gọi

chung là hiện tượng tách điện. Do hiện tượng tách điện này, nếu các màng cách ly cổng 42 được hình này, chiều rộng của các vùng nổi 24 trong vùng lân cận các màng cách ly cổng 42 (với chiều rộng theo hướng chiều dày của nền bán dẫn 100) được phóng to như được thể hiện tại Fig.14. Kết quả là, các phần rộng 24a của các vùng di động 24 được tạo nên tương ứng trong các vùng tiếp xúc với các màng cách ly cổng 42.

Trong bước S12, silic đa tinh thể được tạo ra để phát triển trên bề mặt của nền bán dẫn 100. Theo đó, các phần trong của các máng 40 được nạp với silic đa tinh thể. Tiếp theo, silic đa tinh thể được tạo nên ở mặt trên của nền bán dẫn 100 được dỡ bỏ qua bước cắt. Kết quả là, nền bán dẫn 100 có tình trạng như được thể hiện tại Fig.15. Như được thể hiện tại Fig.15, các điện cực cổng 44 được tạo nên bởi silic đa tinh thể còn lại trong các máng 40. Ngoài ra, như được thể hiện tại Fig.16, bước S12 được thực hiện trong đó các mặt trên của các điện cực cổng 44 được đặt bên dưới mặt trên của nền bán dẫn 100. Đó là, sau khi thực hiện bước S12, các lỗ hổng H1 được tạo nên tương ứng giữa các điện cực cổng 44 và mặt trên của nền bán dẫn 100.

Trong bước S13, nền bán dẫn 100 chịu xử lý nhiệt trong môi trường oxy hóa. Theo đó, các mặt trên của các điện cực cổng 44 bị oxy hóa để tạo nên các màng cách ly nắp 46 tương ứng. Trong trường hợp này, các màng cách ly nắp 46 với độ dày khoảng 30 nm được tạo nên.

Trong bước S14, với ý định tạo nên các vùng khối đáy 26, các tạp chất loại p được cấy vào nền bán dẫn 100. Cụ thể là, trước hết, các tạp chất loại p (là bo theo phương án này của sáng chế) được cấy ion vào mặt trên của nền bán dẫn 100. Trong trường hợp này, năng lượng gia tốc của ion được thiết đặt ở mức từ 300 keV đến 3 MeV, và liều lượng được thiết đặt ở mức từ 1×10^{11} đến 1×10^{14} /cm². Bước cấy các tạp chất loại p được thực hiện trong đó các tạp chất loại p được cấy dừng tại các vùng được bố trí bên dưới các vùng nổi 24 (tại chiều sâu trong đó các vùng khối đáy 26 được tạo nên). Cụ thể hơn, bước cấy các tạp chất loại p này được thực hiện sao cho vị trí dừng trung bình của các tạp chất loại p được cấy là ở các vùng được bố trí bên dưới các vùng nổi 24 (trong chiều sâu trong đó các vùng khối đáy 26 được tạo nên).

Trong bước S15, các màng cách ly trung gian 47 được tạo nên trên nền bán dẫn 100 qua quy trình kết tủa bay hơi hóa học (CVD). Trong trường hợp này, các màng cách ly trung gian 47 với độ dày khoảng 1000 nm được tạo nên.

Trong bước S16, các vùng khối đáy 26 được tạo nên. Cụ thể là, nền bán dẫn 100 chịu xử lý nhiệt qua quy trình di chuyển ngược. Trong bước xử lý nhiệt này, nền bán dẫn 100 được giữ trong môi trường nitơ (đó là trong môi trường không bị oxy hóa) tại nhiệt độ từ 900 đến 1000°C, trong thời gian từ 15 đến 60 phút. Bằng cách thực hiện xử lý nhiệt, các tạp chất loại p được cấy vào nền bán dẫn 100 được khuếch tán và kích hoạt. Theo đó, như được thể hiện tại Fig.17, các vùng khối đáy 26 được tạo nên trong nền bán dẫn 100. Ngoài ra, vì bước xử lý nhiệt được thực hiện trong môi trường không oxy hóa, một OSF được ngăn không hình thành trên nền bán dẫn 100. Bên cạnh đó, vùng loại n dưới các vùng khối đáy 26 là vùng trôi 28. Nếu bước S14 được thực hiện, phân phối các mật độ của các tạp chất trong nền bán dẫn 100 dọc theo đường thẳng F-F trên Fig.17 trở thành phân phối được thể hiện tại Fig.3. Giá trị lớn nhất cục bộ P_{LH} của mật độ của các tạp chất loại p được tạo nên trong các vùng khối đáy 26 do cấy ion của bước S14 được thực hiện trong đó các tạp chất loại p dừng tại các phạm vi trong đó các vùng khối đáy 26 được tạo nên. Hơn nữa, vì mật độ của các tạp chất loại p trong các vùng khối đáy do vậy trở nên cao, giá trị vùng nhỏ nhất P_{LL} của các tạp chất loại p được tạo nên trong các vùng nổi 24.

Ngoài ra, như được mô tả ở trên, trong quá trình cấy các tạp chất loại p trong bước S14, các lỗ hổng H1 được tạo nên tương ứng giữa các mặt trên của các điện cực cổng 44 và mặt trên của nền bán dẫn 100. Theo đó, do ảnh hưởng của hình dạng các lỗ hổng H1, vị trí dừng trung bình của các tạp chất loại p được bố trí thấp hơn trong các vùng lân cận các điện cực cổng máng 48 so với các vùng cách các điện cực cổng máng 48 tương ứng. Theo đó, các phần dịch chuyển 26a được tạo nên tương ứng trong các vùng khối đáy 26 tại các phạm vi để tiếp xúc với các màng cách ly cổng.

Trong bước S17, các màng cách ly che các vùng cực phát 20 và các vùng khối trên tương ứng được dỡ bỏ. Sau đó, như được thể hiện tại Fig.18, điện

cực cực phát 60 được tạo nên ở mặt trên của nền bán dẫn 100.

Trong bước S18, mặt dưới của nền bán dẫn 100 được hoạt động. Cụ thể là, trước hết, mặt dưới của nền bán dẫn 100 được mài để làm mỏng nền bán dẫn 100. Sau đó, vùng đệm 30 và vùng thu điện 32 được tạo nên bên trong nền bán dẫn 100 bằng cách đưa mặt dưới của nền bán dẫn 100 vào cấy ion và xử lý nhiệt. Sau đó, điện cực cực thu 62 được tạo nên ở mặt dưới của nền bán dẫn 100. Nếu bước S18 được thực hiện, IGBT 10 được thể hiện trong Fig.1 được hoàn thành.

Tiếp theo, hoạt động của IGBT 10 sẽ được mô tả. Nếu điện áp bằng hoặc cao hơn điện áp ngưỡng cổng (điện áp cổng tối thiểu để ON IGBT) được đặt lên các điện cực cổng 44 với điện áp được đặt giữa điện cực cực phát 60 và điện cực cực thu 62 theo đó điện áp của điện cực cực thu 62 mang giá trị dương, IGBT 10 được bật. Đó là, các rãnh được tạo nên qua các vùng khối trên 22 và các vùng khối đáy 26 trong các phạm vi để tiếp xúc với các màng cách ly cổng 42 tương ứng, và các điện tử di chuyển từ các vùng cực phát 20 đến vùng cực thu 32 qua các rãnh tương ứng. Cùng thời điểm đó, các lỗ trống di chuyển từ vùng cực thu 32 vào vùng trôi 28. Do các lỗ trống di chuyển vào vùng trôi 28, hiện tượng điều biến dẫn điện xảy ra trong vùng trôi 28, và điện trở của vùng trôi 28 giảm xuống. Theo đó, các điện tử di chuyển vào vùng trôi 28 với mức thất thoát thấp. Ngoài ra, các lỗ trống đã di chuyển vào vùng trôi 28 di chuyển từ vùng trôi 28 tới các vùng khối trên 22. Tuy nhiên, các vùng nổi 24 tồn tại tương ứng giữa vùng trôi 28 và các vùng khối trên 22, và các vùng nổi 24 đó có chức năng như các rào cản, do đó giữ các lỗ trống không di chuyển về phía các vùng khối trên 22 tương ứng. Theo đó, mật độ các lỗ trong vùng trôi 28 trở nên cao, và điện trở của vùng trôi 28 được giảm thêm. Theo đó, điện áp trạng thái ON của IGBT 10 được giảm.

Ngoài ra, trong phương pháp sản xuất nêu trên, các vùng khối trên 22 được tạo nên bằng cách khuếch tán các tạp chất loại p được cấy vào vùng lân cận mặt trên của nền bán dẫn 100. Kết quả là, trong các vùng khối trên 22, mật độ của các tạp chất loại p giảm do khoảng cách hướng xuống dưới tăng hoặc khi khoảng cách hướng lên trên giảm. Theo phương pháp này, các vùng khối

trên 22 có thể được tạo nên mà không tạo ra lỗi như OSF hoặc các lỗi tương tự trong nền bán dẫn 100 hoặc không bị ảnh hưởng bởi hình dạng của các điện cực cổng máng 48. Đó là, các vị trí của các vùng khối trên 22 và mật độ của các tạp chất loại p trong các vùng khối trên 22 có thể được điều khiển một cách chính xác. Theo đó, nếu IGBT 10 theo phương án đầu tiên của sáng chế được sản xuất hàng loạt, điện áp ngưỡng cổng khó có khả năng bị phân tán trong các IGBT 10 được sản xuất hàng loạt.

Hơn nữa, trong phương pháp sản xuất nêu trên, các vùng khối đáy 26 được tạo nên bằng cách cấy trực tiếp các tạp chất loại p tới chiều sâu của các vùng khối đáy 26 sau khi tạo nên các điện cực cổng máng 48. Theo đó các vùng khối đáy 26 có thể được tạo nên với mật độ của các tạp chất loại p trong các vùng nổi 24 hầu như không tăng. Kết quả là, các giá trị vùng nhỏ nhất P_{LL} của mật độ của các tạp chất loại p được tạo nên trong các vùng nổi 24. Vì lý do này, khác biệt giữa mật độ của các tạp chất loại n và mật độ của các tạp chất loại p là tương đối lớn tại các vùng nổi 24. Theo đó, các vùng nổi 24 có vẻ được tạo nên ổn định. Theo đó, nếu IGBT 10 theo phương án thứ nhất của sáng chế được sản xuất hàng loạt, điện áp trạng thái ON khó bị phân tán trong các IGBT 10 được sản xuất hàng loạt.

Bên cạnh đó, nếu các tạp chất loại p được cấy tới chiều sâu của các vùng khối đáy 26 sau đó tạo nên các điện cực cổng máng 48, chiều sâu cấy của các tạp chất loại p trong vùng lân cận các điện cực cổng máng 48 thay đổi theo hình dạng các lỗ hổng H1 ở phần trên của các điện cực cổng máng 48. Theo đó, chiều sâu cấy của các tạp chất loại p trong vùng lân cận các điện cực cổng máng 48 không thể được điều khiển một cách chính xác. Tuy nhiên, mật độ các tạp chất loại p trong các vùng khối đáy 26 trong vùng lân cận các điện cực cổng máng 48 có tác động nhỏ lên điện áp trạng thái ON và điện áp ngưỡng cổng của IGBT 10. Theo đó, điện áp trạng thái ON và điện áp ngưỡng cổng của IGBT hiếm khi bị phân tán do tác động này.

Ngoài ra, nếu các vùng khối đáy 26 theo đó được tạo nên, các phần dịch chuyển 26a có thể được tạo nên tại các vùng khối đáy 26 tương ứng. Theo đó, các ưu điểm sau đây thu được. Trong IGBT 10, lượng nhô ra L1 của các điện

cực cổng máng 48 nhô ra bên dưới của các vùng khối đáy 26 tương ứng là tương đối lớn. Theo đó, các lỗ trống có mặt trong vùng trôi 28 trong vùng lân cận các vùng khối đáy 26 được tạo khối bởi các điện cực cổng máng 48 nhô ra tương ứng, và được giữ không di chuyển ở hướng bên trong vùng trôi 28. Vì lý do này, một số lượng lớn các lỗ trống được tích lại trong vùng trôi 28 trong vùng lân cận các vùng khối đáy 26. Theo đó, điện áp trạng thái ON của IGBT 10 được giảm. Mặt khác, nhìn chung, nếu lượng nhô ra của các điện cực cổng máng tăng lên, các khu vực tiếp xúc giữa các màng cách ly cổng và vùng trôi tăng lên tương ứng, và điện dung hồi tiếp của IGBT tăng. Tuy nhiên, trong IGBT 10 nêu trên, các khu vực tiếp xúc giữa các màng cách ly 42 và vùng trôi 28 tương đối nhỏ, do sự tạo nên của các phần dịch chuyển 26a. Theo đó, IGBT 10 này có điện dung hồi tiếp nhỏ bất kể lượng nhô ra L1 lớn. Theo đó, thất thoát trong chuyển mạch được tạo ra trong IGBT 10 theo phương án thứ nhất của sáng chế là nhỏ.

Hơn nữa, nhiều lỗ trống di chuyển từ vùng trôi 28 tới các vùng khối trên 22 di chuyển qua các vùng nổi 24 trong vùng lân cận các màng cách ly cổng 42 (đó là, trong vùng lân cận các rãnh) tương ứng. Trong IGBT 10 nêu trên, các phần rộng 24a của các vùng nổi 24 được tạo nên trong vùng lân cận các màng cách ly cổng 42 tương ứng. Các phần rộng 24a giữ các lỗ trống không di chuyển từ vùng trôi 28 tới các vùng khối trên 22 tương ứng. Theo đó, điện áp trạng thái ON của IGBT 10 được giảm thêm.

Ngoài ra, trong phương án thứ nhất của sáng chế, các vùng nổi 24, các vùng khối trên 22, và các vùng cực phát 20 được tạo nên theo thứ tự này, nhưng thứ tự trong đó các vùng được tạo nên có thể được thay đổi theo bất kỳ cách nào. Bên cạnh đó, trong trường hợp không cần tạo nên các phần rộng 24a trong các vùng nổi 24 tương ứng, các vùng nổi 24, các vùng khối trên 22, và các vùng cực phát 20 có thể được tạo nên sau khi tạo nên điện cực cổng máng 48. Ngoài ra, trong trường hợp các vùng cực phát 20 được tạo nên trước khi tạo nên điện cực cổng máng 48, sẽ tốt hơn là khi asen được sử dụng như các tạp chất loại n để tạo nên các vùng cực phát 20 như được mô tả ở trên. Điều này là do asen ít có khả năng bị khếch tán bằng nhiệt, và vì thế có thể được giữ

lại trong các vùng trọng điểm kể cả khi nhận nhiệt khi các điện cực cổng máng 48 được tạo nên. Để tạo nên các vùng cực phát 20, phospho cũng có thể được dùng thay asen. Trong trường hợp này, phospho có khả năng khuếch tán bằng nhiệt. Do đó tốt hơn là tạo nên các vùng cực phát 20 sau khi tạo nên các điện cực cổng máng 48. Hơn nữa, mặc dù phospho được sử dụng như các tạp chất loại n để tạo nên các vùng nổi 24 theo phương án thứ nhất của sáng chế nêu trên, asen cũng có thể được dùng thay phospho.

Ngoài ra, trong phương án thứ nhất của sáng chế nêu trên, các phần rộng 24a được tạo nên trong các vùng nổi 24 tương ứng, bằng cách tạo nên các màng cách ly cổng 42 sau khi tạo nên các vùng nổi 24 và các vùng khối trên 22. Tuy nhiên, các phần rộng có thể được tạo nên trong các vùng nổi 24 tương ứng theo phương pháp sau đây. Trong phương pháp này, trước hết, các bước nêu trên từ S2 đến S4 được thực hiện. Sau đó, như được thể hiện tại Fig.19, mặt n₁ 102 được cung cấp với các phần miêng ở các vùng trong đó các máng 40 được tạo nên tương ứng được tạo nên ở mặt trên của nền bán dẫn 100. Sau đó, các tạp chất loại n được cấy vào các vùng nổi 24 xuyên qua mặt n₁ 102, và các tạp chất loại n được cấy được khuếch tán và được kích hoạt. Theo đó, như được thể hiện tại Fig.20, các phần rộng 24b được tạo nên. Sau đó, các điện cực cổng máng 48 được tạo nên theo cách sao cho để xuyên vào các phần rộng 24b tương ứng, và các quy trình cần thiết khác được thực hiện để hoàn thành IGBT như được thể hiện tại Fig.21.

Ngoài ra, trong phương án thứ nhất của sáng chế nêu trên, các điện cực cổng máng 48, các vùng cực phát 20, và các vùng khối trên 22 được bố trí như được thể hiện tại Fig.2 trong mặt trên của nền bán dẫn. Tuy nhiên, các vùng này có thể được bố trí như được thể hiện tại Fig.22 hoặc Fig.23.

Ngoài ra, trong phương án thứ nhất của sáng chế, các vùng nổi 24 được tạo nên theo đó mật độ của các tạp chất loại n được tối đa hóa tại mặt trên của nền bán dẫn 100 như được thể hiện tại Fig.8. Do đó, cũng trong Fig.4 (bước phân phối mật độ của các tạp chất trên đường thẳng B-B của Fig.1), mật độ của các tạp chất loại n được tối đa hóa tại mặt trên của nền bán dẫn 100. Tuy nhiên, nếu vị trí dùng trung bình của các tạp chất loại n nêu trên trở nên sâu

hơn một chút so với trong phương án thứ nhất của sáng chế, mật độ của các tạp chất trên đường thẳng B-B trở nên như được thể hiện tại Fig.24. Đó là, giá trị lớn nhất cục bộ N_{LH} của mật độ của các tạp chất loại n được tạo nên trong chiều sâu của các vùng cực phát 20. Theo cách này, kể cả nếu giá trị lớn nhất cục bộ N_{LH} của mật độ của các tạp chất loại n được tạo nên trong chiều sâu của các vùng cực phát 20, không có vấn đề cụ thể nào xảy ra với điều kiện không có giá trị lớn nhất cục bộ của mật độ của các tạp chất loại n trong các vùng khối trên 22 và các vùng nổi 24 được đặt dưới các vùng cực phát 20 tương ứng. Điều này là do chiều sâu cấy của các tạp chất loại n là không sâu và do vậy không có vấn đề gì như OSF hoặc lỗi tương tự được tạo ra trong chiều sâu của các vùng cực phát 20. Vì vậy, như được thể hiện tại Fig.25, giá trị lớn nhất cục bộ P_{LH2} của mật độ của các tạp chất loại p có thể trong chiều sâu của các vùng cực phát 20.

Hơn nữa, như được thể hiện tại Fig.26, giá trị lớn nhất cục bộ N_{LH2} của mật độ của các tạp chất loại n có thể có trong các vùng cực phát 20. Ngoài ra, như được thể hiện tại Fig.27, giá trị vùng nhỏ nhất P_{LL} của mật độ của các tạp chất loại p có thể cao hơn mật độ N_L của các tạp chất loại n trong vùng trôi 28. Bên cạnh đó, Fig.28 mô tả sự phân phối các mật độ của các tạp chất được cấy trong các bước S2, S4, S6 và S14, riêng cho mỗi bước. Như được thể hiện tại Fig.28, một số các tạp chất loại p được cấy trong bước S14 có thể được phân phối trong các vùng cực phát 20. Ví dụ, như được thể hiện tại Fig.28, mật độ của các tạp chất loại n tại điểm giao cắt C1 của đồ thị thể hiện mật độ của các tạp chất loại p được cấy trong bước S14 và đồ thị thể hiện mật độ của các tạp chất loại n được cấy trong bước S6 có thể lớn hơn mật độ N_L của các tạp chất loại n trong vùng trôi 28 (mật độ của các tạp chất loại n trong nền bán dẫn gốc 100).

Ngoài ra, như được thể hiện tại Fig.29, một số các tạp chất loại n được cấy và được khuếch tán trong bước S2 có thể được phân phối vào vùng dưới các vùng khối đáy 26. Đó là, vùng 28a trong đó mật độ của các tạp chất loại n cao hơn mật độ N_L có thể được tạo nên dưới các vùng khối đáy 26. Trong kết cấu này, vùng trôi 28 được tạo nên bởi toàn bộ vùng loại n mà bao gồm vùng 28a

và được đặt dưới các vùng khối đáy. Cấu trúc này có thể được tạo nên nhờ kéo dài khoảng khuếch tán của các tạp chất loại n được cấy trong bước S2. Bằng cách kéo dài khoảng khuếch tán của các tạp chất loại n như vậy, độ dốc thể hiện sự phân phối mật độ của các tạp chất loại n trong các vùng nổi 24 trở nên nhỏ, và sự phân phối của mật độ của các tạp chất loại n cũng trở nên bằng phẳng. Vì lý do này, các vùng nổi 24 có thể được tạo nên một cách ổn định, và sự phân tán điện áp trạng thái ON được giảm thêm. Ngoài ra, bằng cách kéo dài khoảng khuếch tán của các tạp chất loại n, mật độ của các tạp chất loại n trong các vùng khối trên 22 trở nên thấp, và sự phân tán của điện áp ngưỡng công được giảm thêm.

Phương án thứ hai của sáng chế

Tiếp theo, IGBT theo phương án thứ hai của sáng chế sẽ được mô tả. Các phân tương ứng được bố trí trong IGBT theo phương án thứ hai của sáng chế về cơ bản theo cùng cách như trong IGBT 10 theo phương án thứ nhất của sáng chế được thể hiện trong Fig.1 và Fig.2. Tuy nhiên, IGBT theo phương án thứ hai của sáng chế khác ở bước phân phối các mật độ của các tạp chất so với IGBT 10 theo phương án thứ nhất của sáng chế. Như được thể hiện tại Fig.30, trong IGBT theo phương án thứ hai của sáng chế, mật độ của các tạp chất loại n về cơ bản là không đổi trong các vùng khối trên 22 và các vùng nổi 24.

Tiếp theo, phương pháp sản xuất IGBT theo phương án thứ hai của sáng chế sẽ được mô tả. IGBT theo phương án thứ hai của sáng chế được sản xuất theo lưu đồ tại Fig.31. IGBT theo phương án thứ hai của sáng chế được sản xuất từ nền silic (sau đây được gọi là nền cơ sở) về cơ bản có nồng độ N_L của các tạp chất loại n như trong vùng trôi 28.

Trong bước S32, như được thể hiện tại Fig.32, lớp chất bán dẫn loại n 210 trong đó mật độ của các tạp chất loại n cao hơn trong nền cơ sở 200 được tạo ra để phát triển epitaxy trên nền cơ sở 200. Các lớp chất bán dẫn loại n 210 sau đây sẽ được gọi là lớp epitaxy 210. Ngoài ra, lớp epitaxy 210 và nền cơ sở 200 sẽ được gọi chung là nền bán dẫn 300. Nếu bước S32 được thực hiện, mật độ của các tạp chất trong nền bán dẫn 300 được phân phối như được thể hiện tại Fig.33. Như được thể hiện trong hình vẽ, mật độ của các tạp chất loại n trong

lớp epitaxy 210 về cơ bản không thay đổi.

Trong bước S34, như được thể hiện tại Fig.34, các vùng khối trên 22 được tạo nên trong lớp epitaxy 210. Trong trường hợp này, các tạp chất loại p được cấy ion vào mặt trên của lớp epitaxy 210 dưới điều kiện tương tự với điều kiện của bước S4 nêu trên. Đó là, các tạp chất loại p được cấy theo đó vị trí dừng trung bình của các tạp chất loại p được cấy là ở vùng lân cận mặt trên của lớp epitaxy 210 (trong chiều sâu tại đó các vùng cực phát 20 được tạo nên sau này). Sau đó, nền bán dẫn 300 chịu xử lý nhiệt dưới điều kiện tương tự điều kiện của bước S4 nêu trên, và các tạp chất loại p được cấy được khuếch tán và được kích hoạt. Theo đó, các vùng khối trên 22 được tạo nên trong lớp epitaxy 210. Trong trường hợp này, các vùng khối trên 22 được tạo nên theo đó lớp epitaxy 210 loại n nằm dưới các vùng khối trên 22. Lớp epitaxy 210 loại n được đặt dưới mỗi vùng khối trên 22 trở thành phần tương ứng của các vùng nổi 24.

Trong bước S36, các vùng cực phát 20 được tạo nên trong lớp epitaxy 210 theo cùng cách như trong bước S6 nêu trên. Trong bước S38, các máng 40 xuyên vào các vùng cực phát 20, các vùng khối trên 22, và các vùng nổi 24 để chạm tới nền cơ sở 200 được tạo nên trong mặt trên của nền bán dẫn 300. Trong bước S40, các màng cách ly cổng 42 được tạo nên theo cách như trong bước S10 nêu trên. Tại thời điểm này, các phần rộng 24a được tạo nên tương ứng trong các vùng nổi 24 trong vùng lân cận các màng cách ly cổng 42. Trong bước S42, các điện cực cổng 44 được tạo nên theo cùng cách như trong bước S12 nêu trên. Sau khi bước S42 được thực hiện, nền bán dẫn 300 có trạng thái như được thể hiện tại Fig.35.

Trong bước S44, như được thể hiện tại Fig.36, các vùng khối đáy 26 được tạo nên trong các vùng ở nền cơ sở 200 mà chúng tiếp xúc tương ứng với các vùng nổi 24 tương ứng. Trong bước S44, các tạp chất loại p được cấy theo đó vị trí dừng trung bình của các tạp chất loại p được cấy được đặt trong các vùng dưới của các vùng nổi 24 (trong chiều sâu của các vùng khối đáy 26 được tạo nên) dưới điều kiện tương tự điều kiện của bước S14 nêu trên. Sau đó, nền bán dẫn 300 chịu xử lý nhiệt, và các tạp chất loại p được cấy được khuếch tán và được kích hoạt. Theo đó, như được thể hiện tại Fig.36, các vùng khối đáy 26

được tạo nên. Ngoài ra, các phần dịch chuyển 26a được tạo nên tương ứng trong các vùng khối đáy 26 do ảnh hưởng của các lỗ hổng giữa các mặt trên của các điện cực cổng 44 và mặt trên của lớp epitaxy 210.

Các bước S45, S46 và S48 được thực hiện theo cùng cách như các bước S15, S17 và S18 tương ứng. Theo đó, IGBT có cấu trúc mặt cắt được thể hiện tại Fig.1 và bước phân phối mật độ của các tạp chất được thể hiện tại Fig.30 được hoàn tất.

Trong IGBT theo phương án thứ hai của sáng chế, các ưu điểm sau đây có được ngoài các ưu điểm có được từ IGBT 10 theo phương án thứ nhất của sáng chế. Trong IGBT theo phương án thứ hai của sáng chế, các vùng nổi 24 được tạo nên từ lớp epitaxy 210. Trong trường hợp trong đó các vùng nổi 24 được tạo nên theo đó qua độ phát triển epitaxy, mật độ của các tạp chất loại n trong các vùng nổi 24 có thể cao hơn trong trường hợp trong đó các vùng nổi 24 được tạo nên qua bước khuếch tán như trong phương án thứ nhất của sáng chế. Theo đó, các vùng nổi 24 có thể được tạo nên ổn định hơn, và sự phân tán của điện áp trạng thái ON trong các IGBT có thể được giảm thêm khi các IGBT được sản xuất hàng loạt.

Hơn nữa, trong IGBT theo phương án thứ hai của sáng chế như được thể hiện tại Fig.30, mật độ của các tạp chất loại n trong các vùng nổi 24 về cơ bản không đổi. Cũng theo cách này, sự phân tán của điện áp trạng thái ON được giảm. Đó là, trong IGBT 10 theo phương án thứ nhất của sáng chế, như được thể hiện tại Fig.3, giá trị lớn nhất N_{FH} của mật độ của các tạp chất loại n trong các vùng nổi 24 tồn tại tương ứng ở các đường biên giữa các vùng khối trên 22 và các vùng nổi 24. Nếu mật độ của các tạp chất loại p trong vùng lân cận các đường biên thay đổi, giá trị lớn nhất N_{FH} cũng thay đổi. Giá trị lớn nhất N_{FH} ảnh hưởng đến điện áp trạng thái ON của IGBT. Theo đó, trong IGBT 10 theo phương án thứ nhất của sáng chế, mật độ của các tạp chất loại p trong vùng lân cận các đường biên tạo thành yếu tố xác định điện áp trạng thái ON của IGBT 10. Nói cách khác, trong IGBT theo phương án thứ hai của sáng chế, mật độ của các tạp chất loại n trong các vùng nổi 24 về cơ bản không thay đổi. Do đó, kể cả nếu mật độ của các tạp chất loại p trong vùng lân cận các đường

biên thay đổi, giá trị lớn nhất của mật độ của các tạp chất loại n trong các vùng nổi 24 không thay đổi. Theo cách này, trong IGBT theo phương án thứ hai của sáng chế, số các yếu tố xác định điện áp trạng thái ON đã được giảm. Do đó, điện áp trạng thái ON khó có khả năng bị phân tán trong các IGBT khi các IGBT được sản xuất hàng loạt.

Ngoài ra, trong phương án thứ hai của sáng chế, giá trị lớn nhất cục bộ P_{LH} của mật độ của các tạp chất loại p là ở các vùng khối đáy 26. Tuy nhiên, như được thể hiện tại Fig.37, giá trị lớn nhất cục bộ P_{LH} có thể tồn tại trong các đường biên giữa các vùng nổi 24 và các vùng khối đáy 26 tương ứng, hoặc như được thể hiện trong Fig.38, giá trị lớn nhất cục bộ P_{LH} có thể tồn tại trong các vùng nổi 24. Ngoài ra, trong phương án thứ hai của sáng chế, giá trị lớn nhất cục bộ P_{LH} thấp hơn mật độ của các tạp chất loại n trong các vùng nổi 24. Tuy nhiên, như được thể hiện tại Fig.39, giá trị lớn nhất cục bộ P_{LH} có thể gần bằng mật độ của các tạp chất loại n trong các vùng nổi 24, hoặc như được thể hiện tại Fig.40, giá trị lớn nhất cục bộ P_{LH} có thể cao hơn mật độ của các tạp chất loại n trong các vùng nổi 24. Hơn nữa, trong IGBT cũng theo phương án thứ hai của sáng chế, mật độ của các tạp chất có thể được phân bố như được mô tả ở trên tại các hình vẽ từ Fig.24 đến Fig.28.

Ngoài ra, trong IGBT cũng theo phương án thứ hai của sáng chế, các vùng tương ứng có thể được bố trí như được thể hiện tại các Fig.22 và Fig.23.

Ngoài ra, mặc dù IGBT được tạo nên trên nền bán dẫn đã được mô tả trong mỗi phương án thứ nhất và phương án thứ hai của sáng chế, yếu tố chất bán dẫn khác có thể được tạo nên thêm trên nền bán dẫn. Ví dụ, ngoài IGBT, ống hai cực diot có chiều dẫn điện ngược chiều dẫn điện của IGBT có thể được tạo nên trên nền bán dẫn.

Hơn nữa, mặc dù bước xử lý nhiệt để khuếch tán các tạp chất tới các vùng khối trên và xử lý nhiệt để khuếch tán các tạp chất tới các vùng nổi được thực hiện riêng tại mỗi phương án thứ nhất và phương án thứ hai của sáng chế, bước khuếch tán các tạp chất tới các vùng nổi và bước khuếch tán các tạp chất tới các vùng khối trên có thể được thực hiện qua bước xử lý nhiệt đơn.

Các phương án của sáng chế đã được mô tả chi tiết ở trên. Tuy nhiên, các

phương án của sáng chế chỉ là các ví dụ minh họa, và không giới hạn yêu cầu bảo hộ. Phương án được đưa ra trong yêu cầu bảo hộ bao gồm các điều chỉnh và các thay đổi của các ví dụ cụ thể được minh họa ở trên.

Các yếu tố kỹ thuật được minh họa trong bản mô tả sáng chế này hay các hình vẽ chỉ nhằm mục đích kỹ thuật hoặc trong các sự kết hợp khác nhau, và không giới hạn trong các sự kết hợp được mô tả trong các điểm yêu cầu bảo hộ tại thời điểm nộp đơn. Ngoài ra, giải pháp kỹ thuật được minh họa trong bản mô tả sáng chế này hay các hình vẽ đạt được các mục đích tại một thời điểm, và hữu ích về mặt kỹ thuật nhờ đạt được một trong các mục đích đó.

YÊU CẦU BẢO HỘ

1. Tranzito có cực điều khiển cách ly (IGBT) được trang bị nền bán dẫn, IGBT này bao gồm:

vùng cực phát loại n được tạo ra trong phạm vi sao cho được lộ ra ở mặt trên của nền bán dẫn;

vùng khối trên cùng loại p được tạo ra bên dưới vùng cực phát;

vùng nổi loại n được tạo ra bên dưới vùng khối trên cùng và được ngăn cách với vùng cực phát bởi vùng khối trên cùng;

vùng khối đáy loại p được tạo ra bên dưới vùng nổi và được ngăn cách với vùng khối trên cùng bởi vùng nổi;

máng được tạo ra ở mặt trên của nền bán dẫn và xuyên vào vùng cực phát, vùng khối trên cùng, vùng nổi, và vùng khối đáy;

màng cách ly cổng mà che phủ mặt trong của máng; và

điện cực cổng mà được bố trí bên trong máng, trong đó

khi sự phân bố mật độ của các tạp chất loại p trong vùng khối trên cùng và vùng nổi, mà được bố trí bên dưới vùng cực phát, được quan sát dọc theo hướng chiều dày của nền bán dẫn, mật độ của các tạp chất loại p giảm do khoảng cách hướng xuống dưới tăng từ mặt trên của vùng khối trên cùng mà được bố trí bên dưới vùng cực phát, và đạt đến giá trị nhỏ nhất cục bộ tại chiều sâu định trước trong vùng nổi.

2. IGBT theo điểm 1, trong đó khi sự phân bố mật độ của các tạp chất loại n ở vùng nổi được quan sát dọc theo hướng chiều dày của nền bán dẫn, giá trị lớn nhất cục bộ của mật độ của các tạp chất loại n không tồn tại trong vùng nổi.

3. IGBT theo điểm 1, trong đó vùng nổi được tạo ra bởi lớp epitaxy.

4. IGBT theo điểm 1, trong đó khi sự phân bố mật độ của các tạp chất loại p trong vùng khối đáy được quan sát dọc theo hướng chiều dày của nền bán dẫn, giá trị lớn nhất cục bộ của mật độ của các tạp chất loại p tồn tại trong vùng khối đáy.

5. IGBT theo điểm 1, trong đó chiều rộng của vùng nổi dọc theo hướng chiều

dày của nền bán dẫn rộng hơn tại vị trí tiếp xúc với màng cách ly cổng so với vị trí cách xa màng cách ly cổng.

6. IGBT theo điểm 1, trong đó mặt dưới của vùng khối đáy được bố trí thấp hơn tại vị trí tiếp xúc với màng cách ly cổng so với vị trí cách xa màng cách ly cổng.

7. Phương pháp sản xuất IGBT, phương pháp này bao gồm:

bước tạo vùng cực phát loại n trong phạm vi sao cho được lộ ra ở mặt trên của nền bán dẫn, vùng cực phát có chiều sâu;

bước tạo vùng khối trên cùng loại p bên dưới chiều sâu của vùng cực phát bằng cách cấy các tạp chất loại p vào mặt trên của nền bán dẫn sao cho các tạp chất loại p nằm trong chiều sâu của vùng cực phát, và khuếch tán các tạp chất loại p được cấy, vùng khối trên cùng có chiều sâu;

bước tạo vùng nổi loại n bên dưới chiều sâu của vùng khối trên cùng bằng cách cấy các tạp chất loại n vào mặt trên của nền bán dẫn sao cho các tạp chất loại n nằm trong chiều sâu của vùng cực phát, và khuếch tán các tạp chất loại n được cấy, vùng nổi có chiều sâu;

bước tạo máng ở mặt trên của nền bán dẫn, và tạo màng cách ly cổng mà che phủ mặt trong của máng, và điện cực cổng mà được bố trí bên trong máng; và

bước tạo vùng khối đáy loại p bên dưới chiều sâu của vùng nổi bằng cách cấy các tạp chất loại p vào mặt trên của nền bán dẫn sao cho các tạp chất loại p nằm trong chiều sâu bên dưới vùng nổi, sau khi tạo máng, màng cách ly cổng, và điện cực cổng, trong đó

trong bước tạo máng, máng được bố trí sao cho, sau khi các bước tạo tương ứng được thực hiện, máng xuyên vào vùng cực phát, vùng khối trên cùng, vùng nổi, và vùng khối đáy và khi sự phân bố mật độ của các tạp chất loại p trong vùng khối trên cùng và vùng nổi, mà được bố trí bên dưới vùng cực phát, được quan sát dọc theo hướng chiều dày của nền bán dẫn, mật độ của các tạp chất loại p giảm do khoảng cách hướng xuống dưới tăng từ mặt trên của vùng khối trên cùng mà được bố trí bên dưới vùng cực phát, và đạt đến giá trị nhỏ nhất cục bộ tại chiều sâu định trước trong vùng nổi.

8. Phương pháp sản xuất theo điểm 7, trong đó bước tạo vùng khối trên cùng và bước tạo vùng nổi được thực hiện trước bước tạo máng, màng cách ly cổng, và điện cực cổng.

9. Phương pháp sản xuất theo điểm 7, trong đó các tạp chất loại p được cấy vào nền bán dẫn với mặt trên của điện cực cổng mà nằm dưới mặt trên của nền bán dẫn, trong bước tạo vùng khối đáy.

10. Phương pháp sản xuất IGBT, phương pháp này bao gồm:

bước khiến lớp epitaxy của chất bán dẫn loại n phát triển ở mặt trên của nền cơ sở;

bước tạo vùng cực phát loại n trong phạm vi sao cho được lộ ra ở mặt trên của lớp epitaxy;

bước tạo vùng khối trên cùng loại p mà nằm dưới chiều sâu của vùng cực phát bằng cách cấy các tạp chất loại p vào mặt trên của lớp epitaxy sao cho các tạp chất loại p nằm trong chiều sâu của vùng cực phát, và khuếch tán các tạp chất loại p được cấy;

bước tạo máng ở mặt trên của lớp epitaxy, và tạo màng cách ly cổng mà che phủ mặt trong của máng, và điện cực cổng mà được bố trí bên trong máng; và

bước tạo vùng khối đáy loại p trong nền cơ sở bằng cách cấy các tạp chất loại p vào mặt trên của lớp epitaxy sao cho các tạp chất loại p nằm trong nền cơ sở, sau khi tạo máng, màng cách ly cổng, và điện cực cổng, trong đó:

lớp epitaxy loại n nằm giữa vùng khối trên cùng và vùng khối đáy để tạo thành vùng nổi, và máng được bố trí để xuyên vào vùng cực phát, vùng khối trên cùng, vùng nổi, và vùng khối đáy, sau khi các bước khiến và tạo tương ứng được thực hiện, và khi sự phân bố mật độ của các tạp chất loại p trong vùng khối trên cùng và vùng nổi, mà được bố trí bên dưới vùng cực phát, được quan sát dọc theo hướng chiều dày của nền bán dẫn, mật độ của các tạp chất loại p giảm do khoảng cách hướng xuống dưới tăng từ mặt trên của vùng khối trên cùng mà được bố trí bên dưới vùng cực phát, và đạt đến giá trị nhỏ nhất cục bộ tại chiều sâu định trước trong vùng nổi.

11. Phương pháp sản xuất theo điểm 10, trong đó bước tạo vùng khối trên cùng được thực hiện trước bước tạo máng, màng cách ly cổng, và điện cực cổng.

12. Phương pháp sản xuất theo điểm 10, trong đó các tạp chất loại p được cấy vào nền bán dẫn với mặt trên của điện cực cổng mà nằm dưới mặt trên của nền bán dẫn, trong bước tạo vùng khối đáy.

FIG. 1

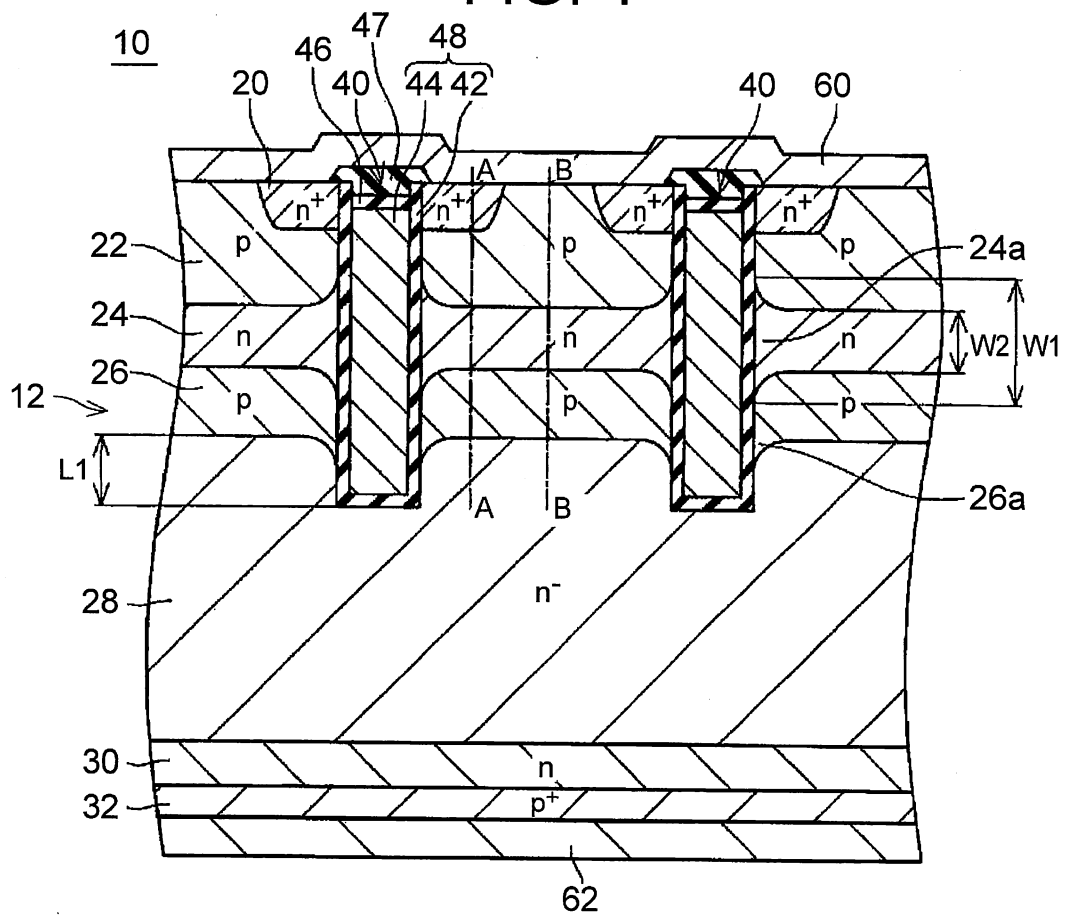


FIG. 2

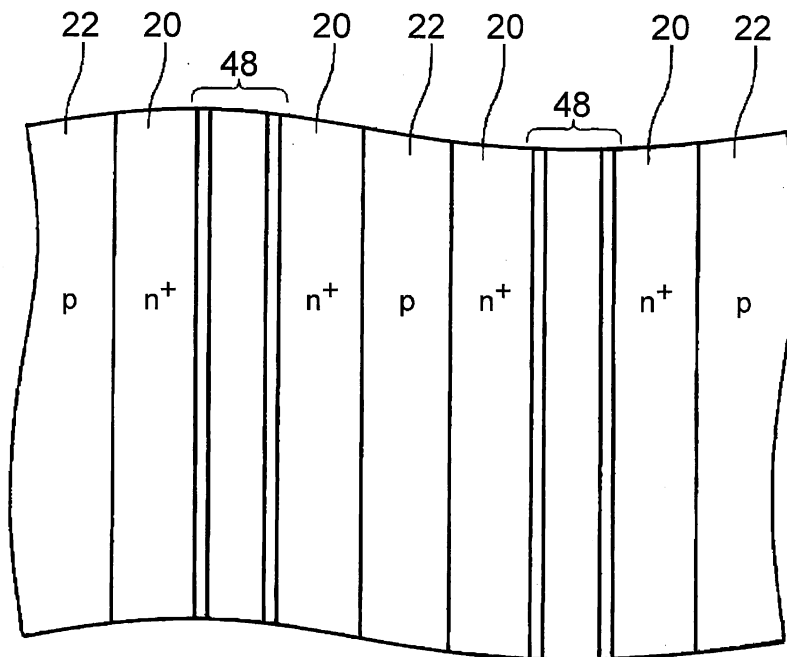


FIG. 3

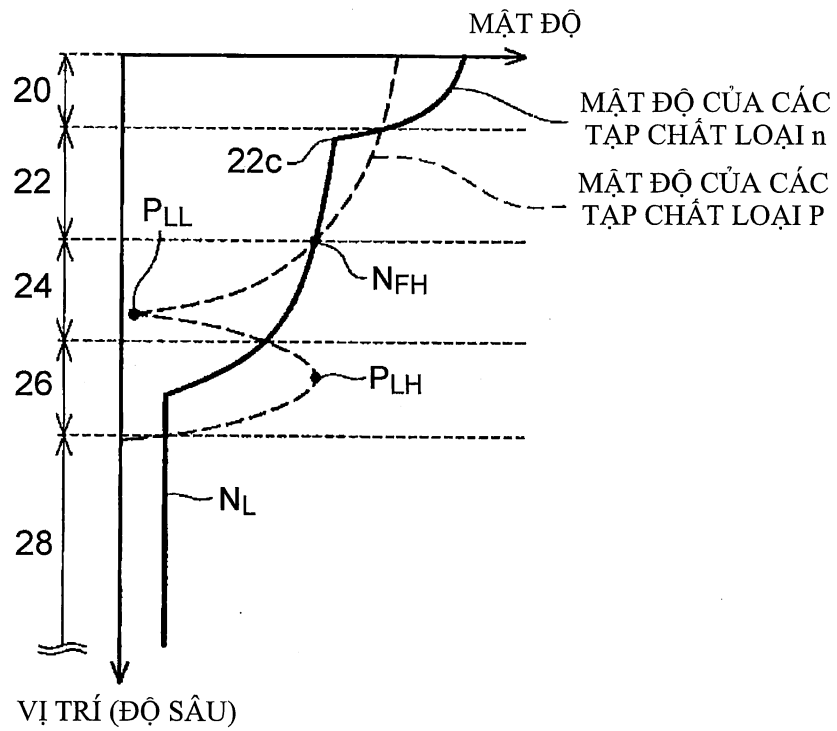


FIG. 4

PHẠM VI ĐỘ SÂU
CỦA CÁC VÙNG
CỰC PHÁT 20

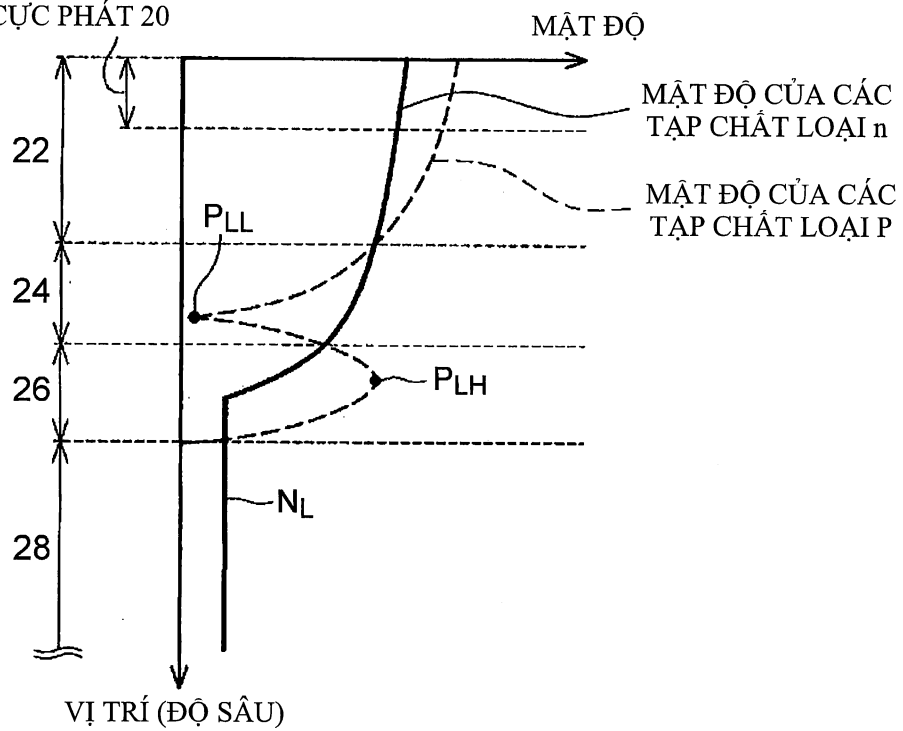


FIG. 5

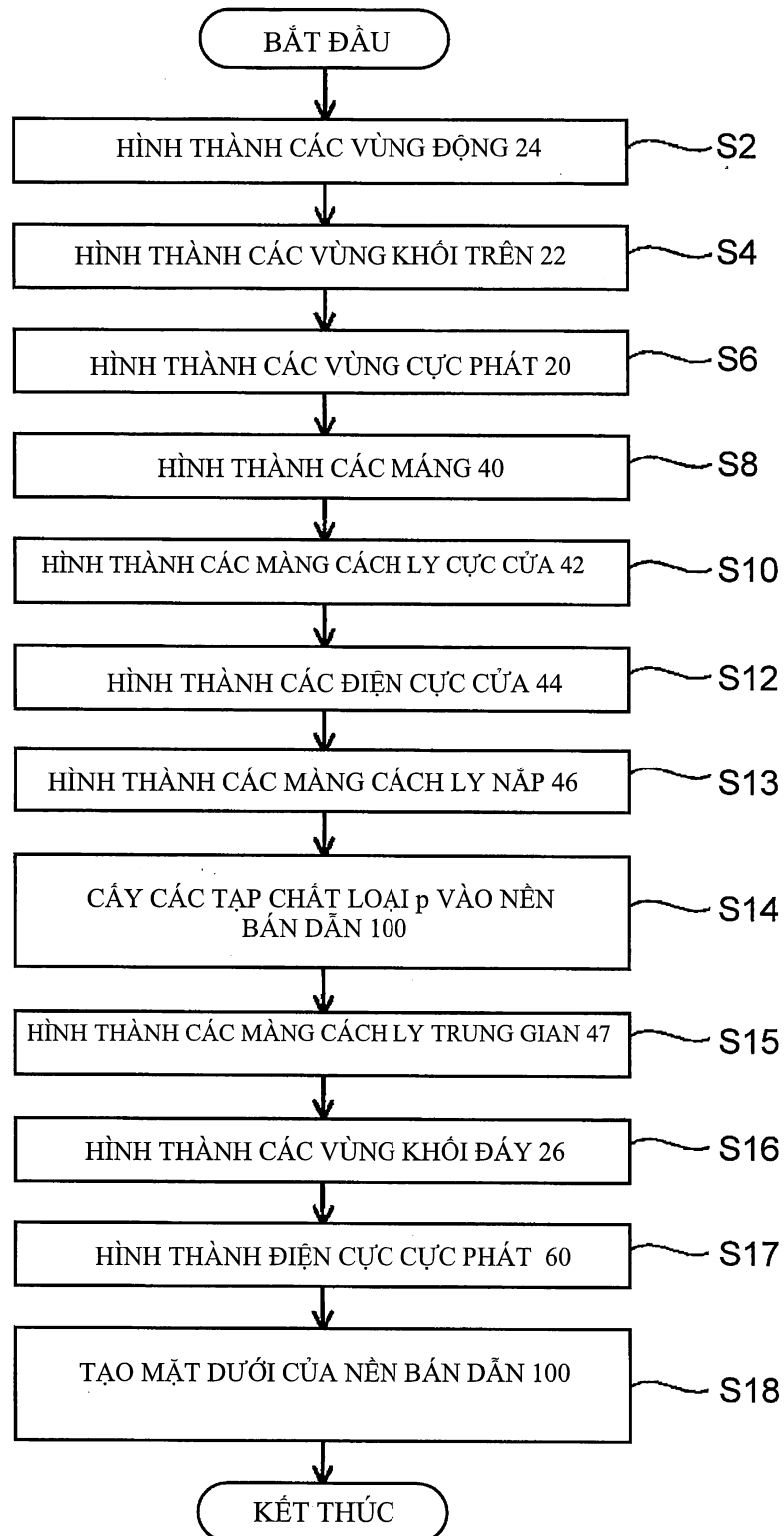


FIG. 6

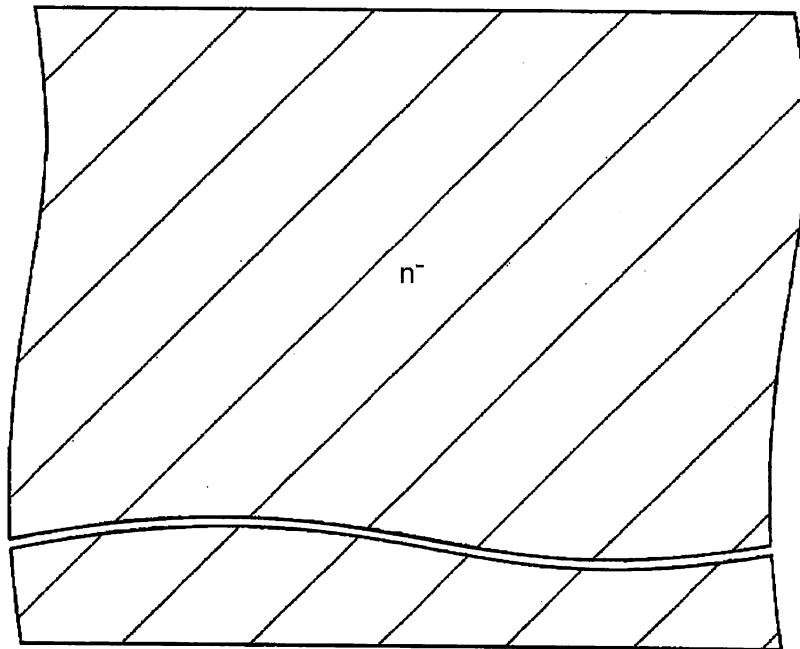
100

FIG. 7

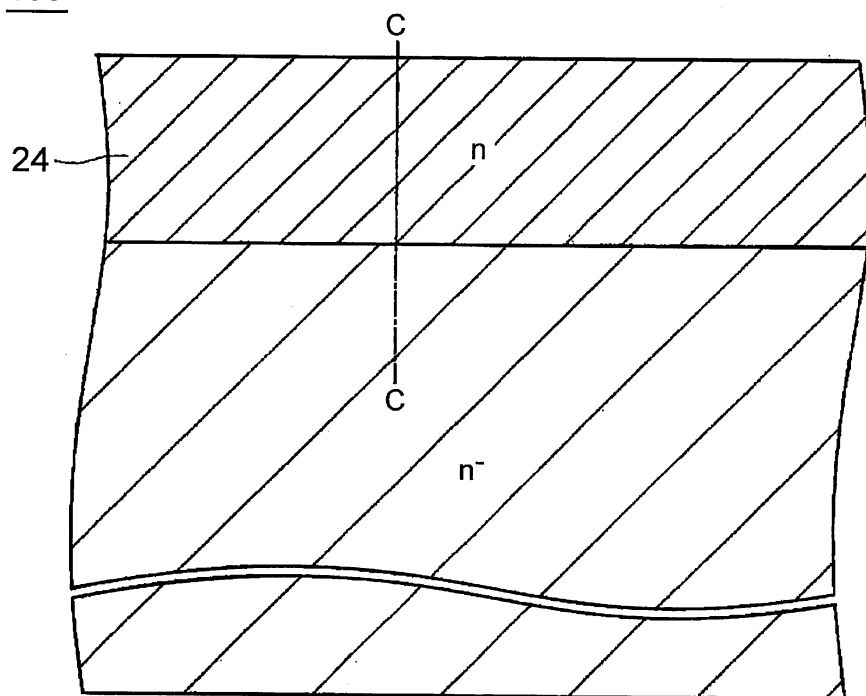
100

FIG. 8

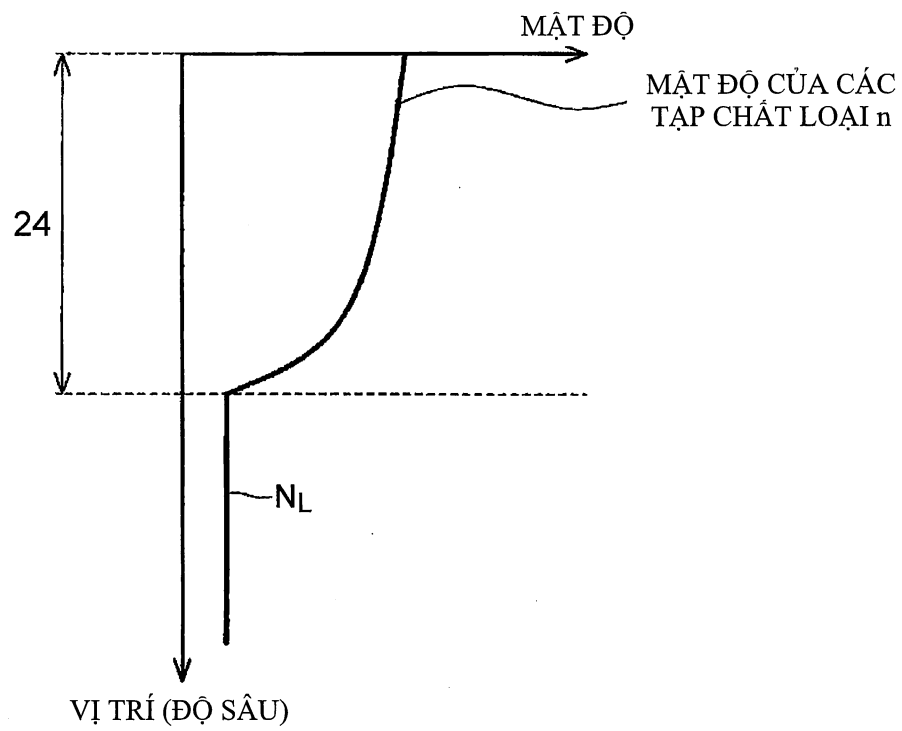


FIG. 9

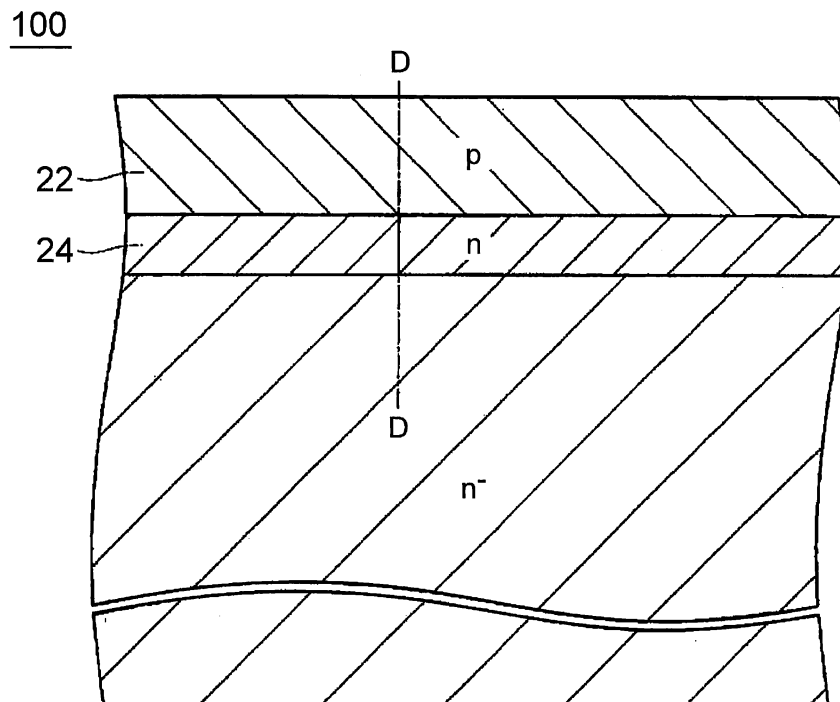


FIG. 10

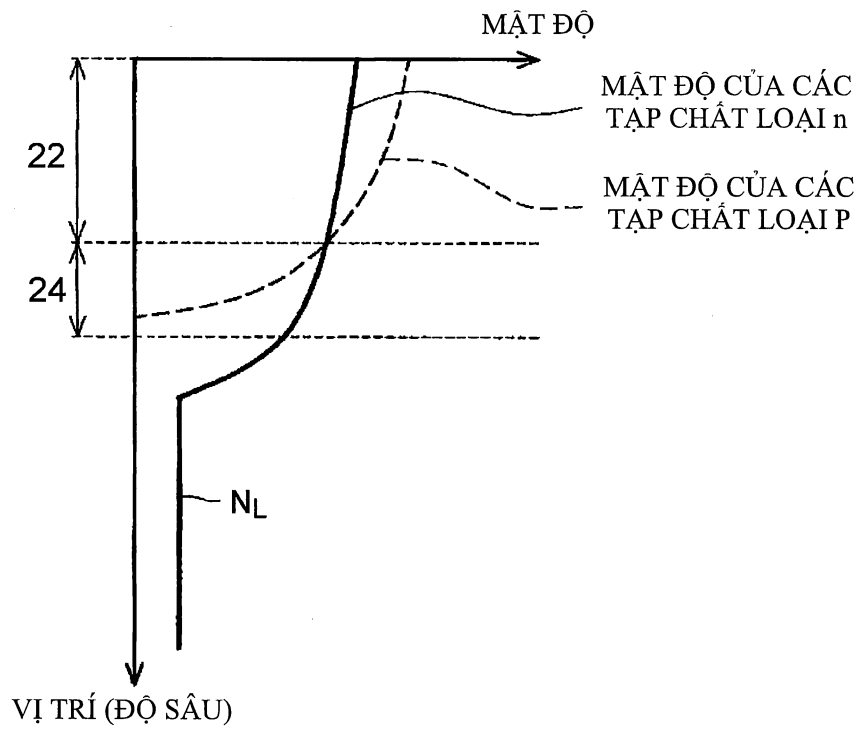


FIG. 11

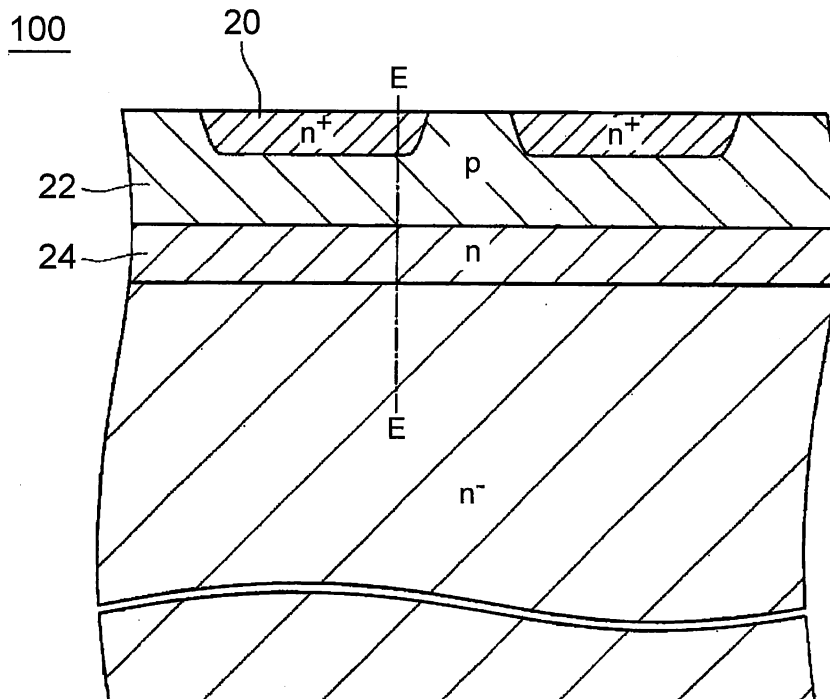


FIG. 12

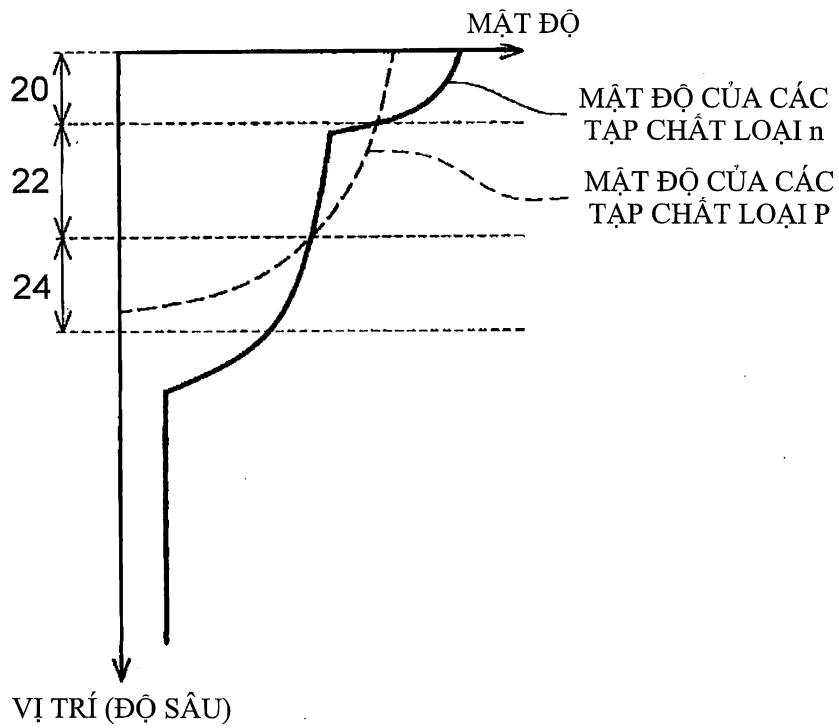


FIG. 13

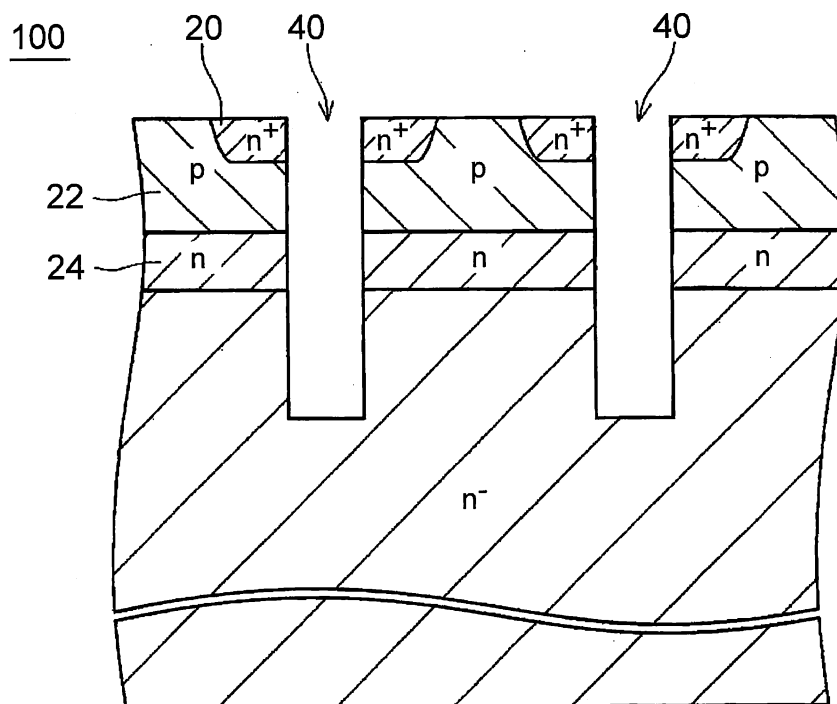


FIG. 14

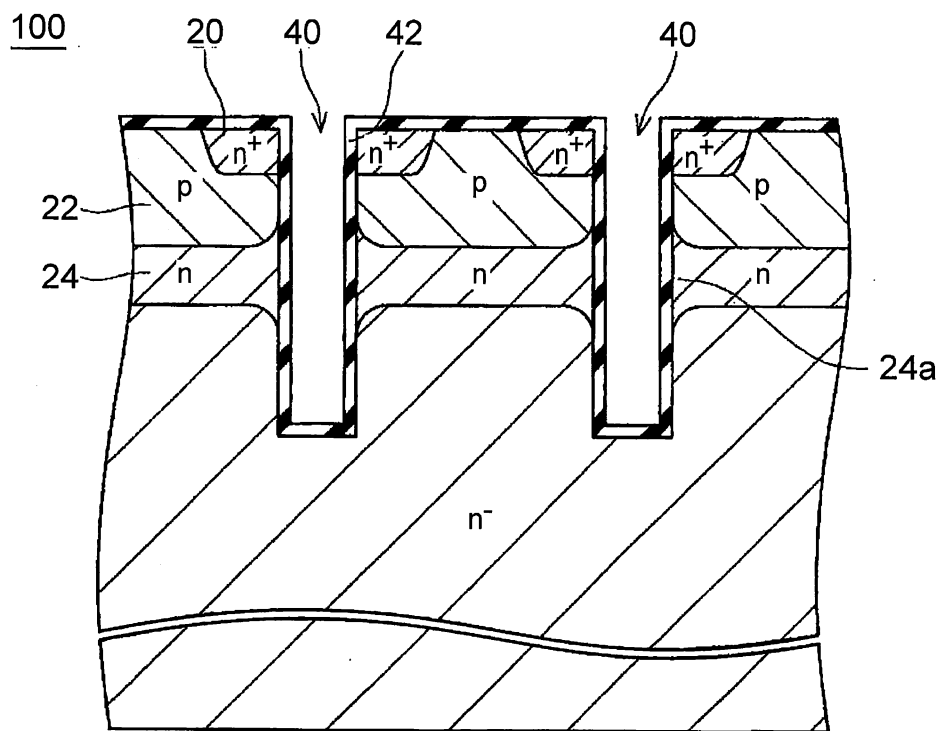


FIG. 15

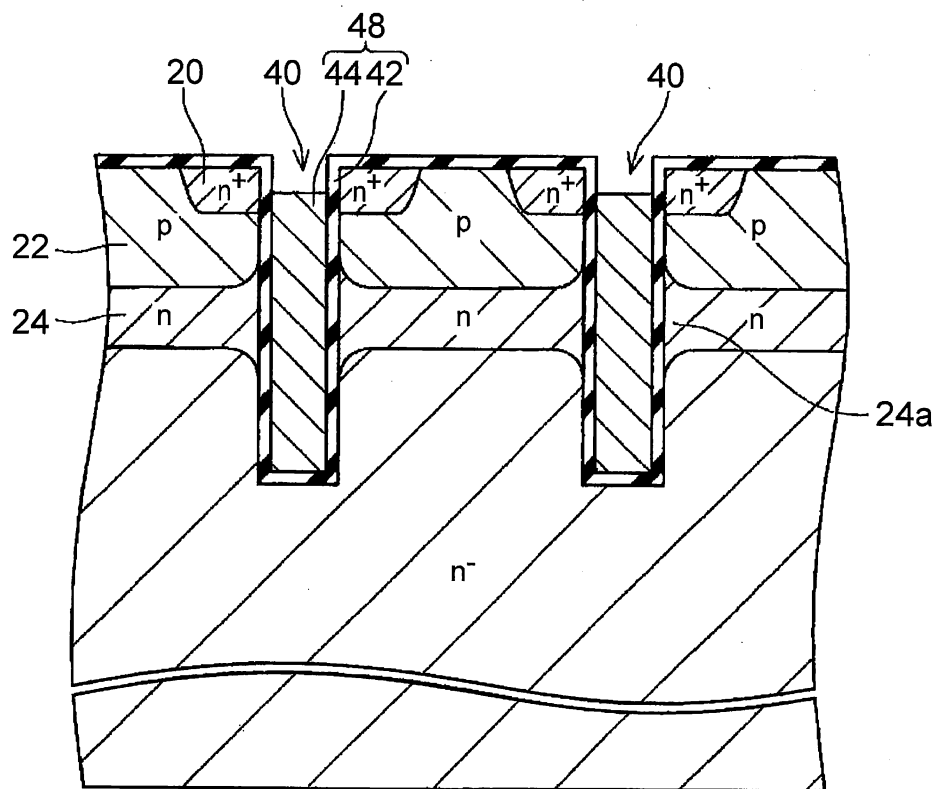


FIG. 16

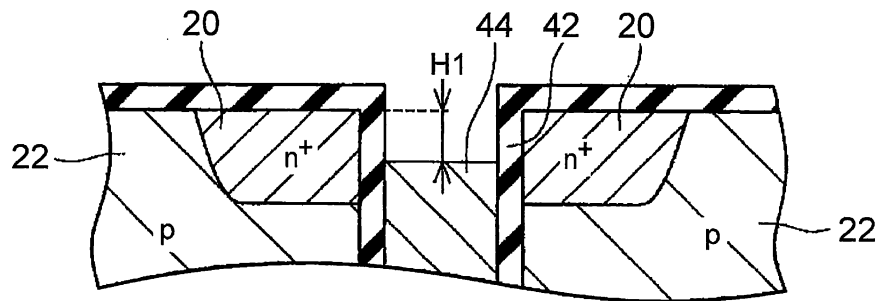


FIG. 17

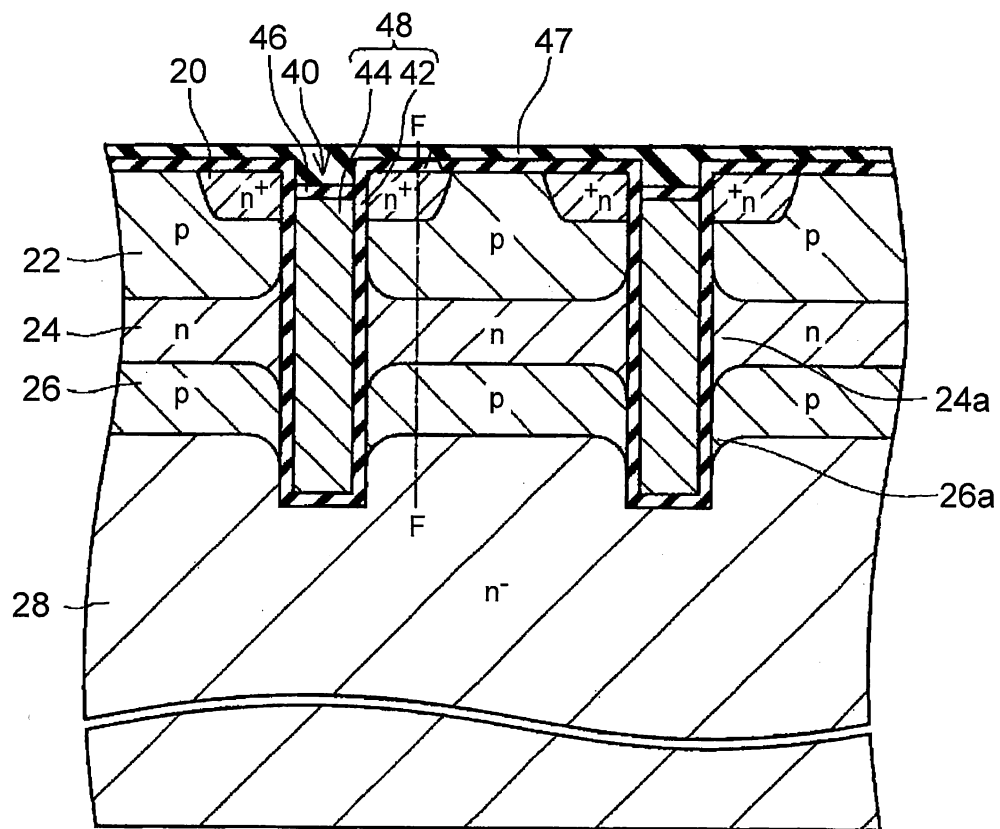


FIG. 18

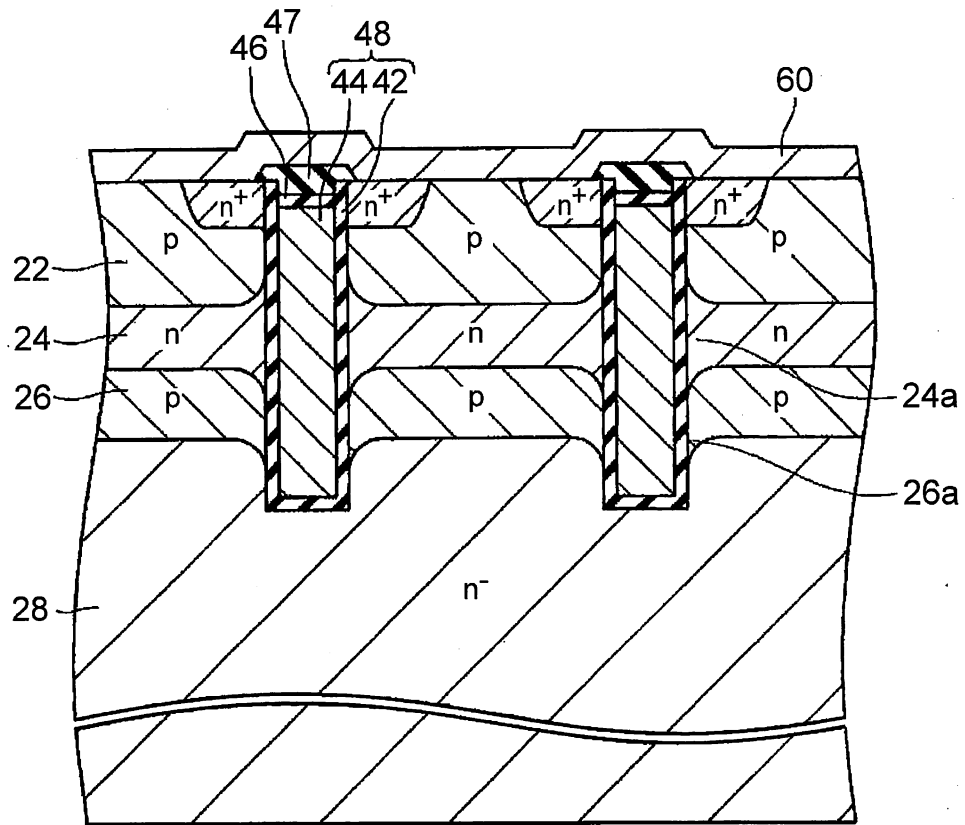


FIG. 19

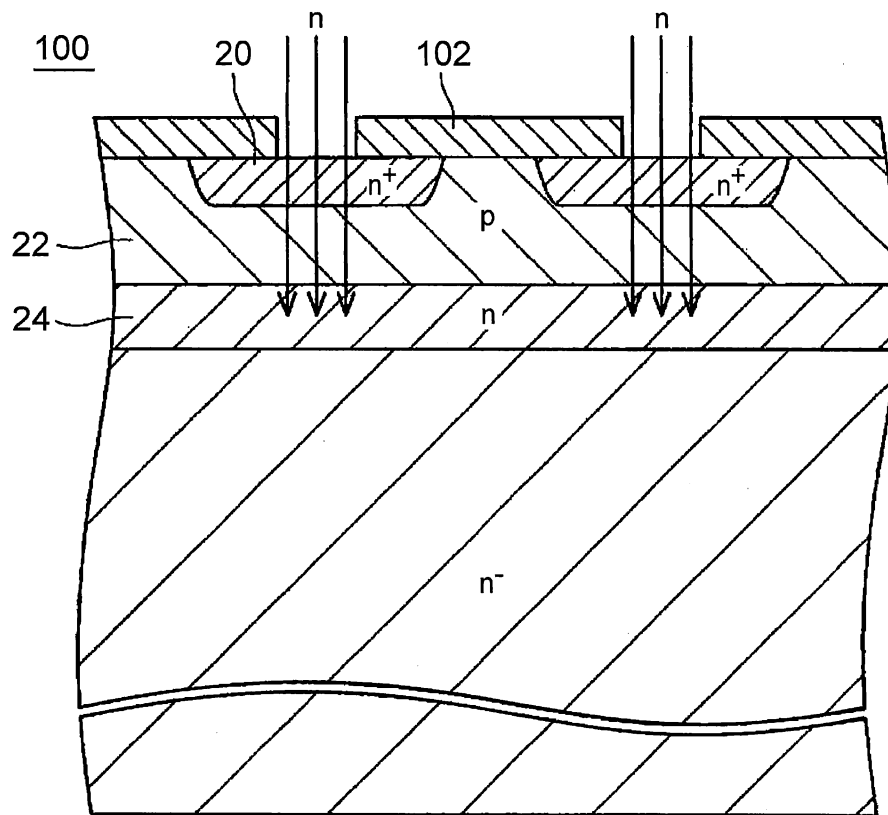


FIG. 20

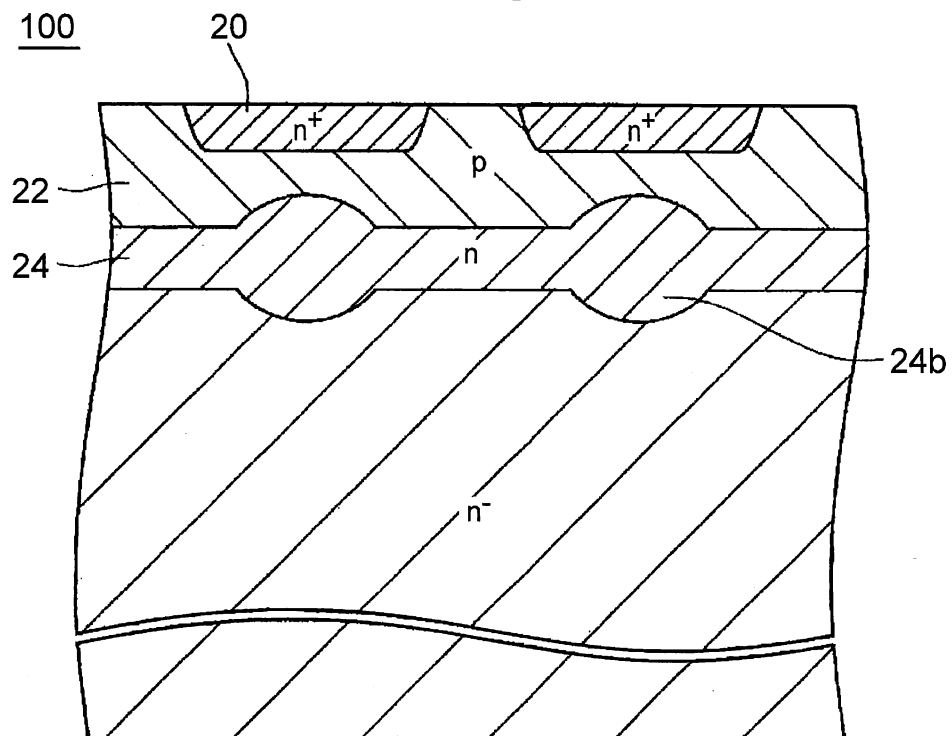


FIG. 21

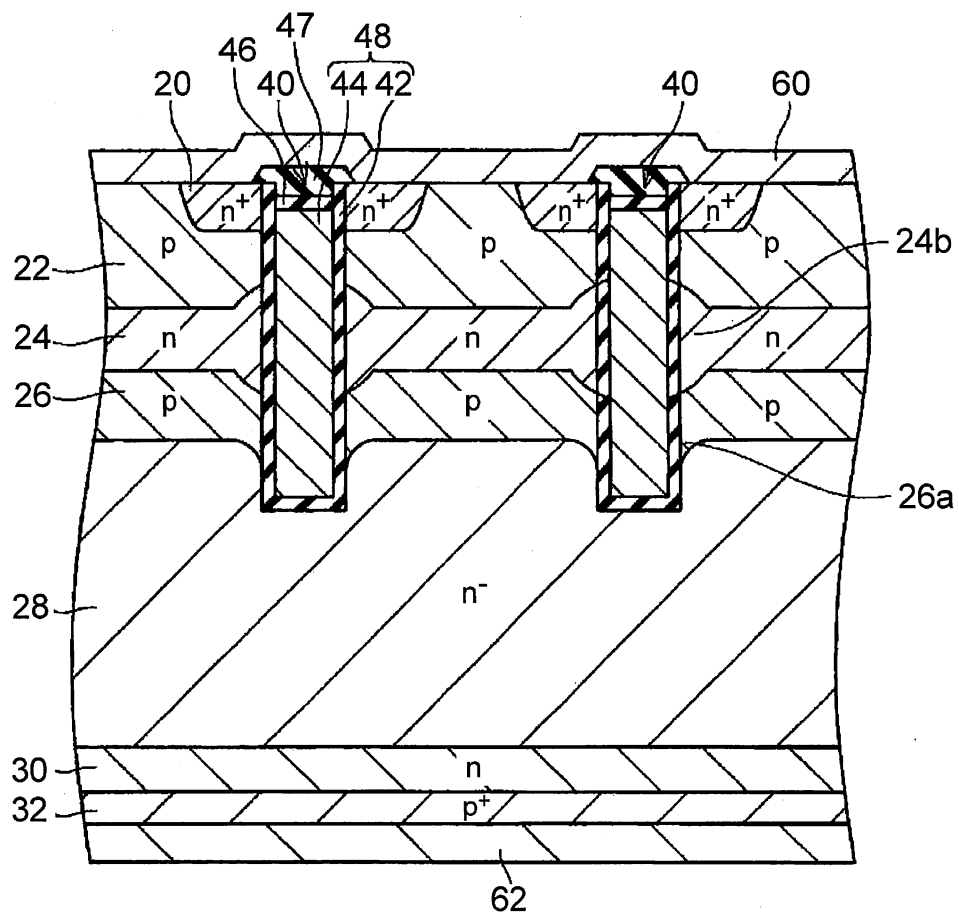


FIG. 22

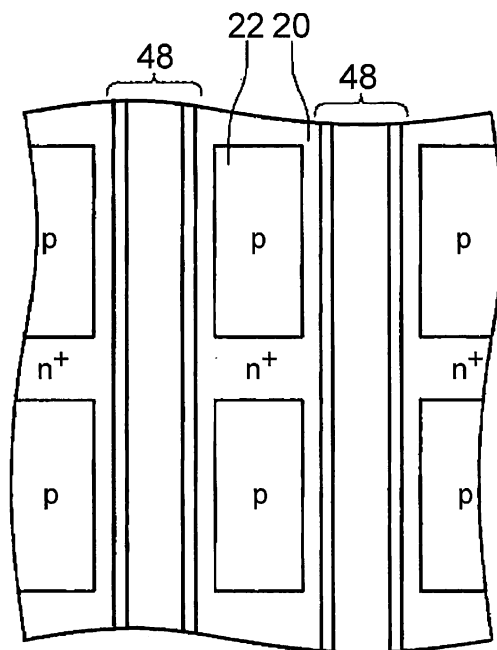


FIG. 23

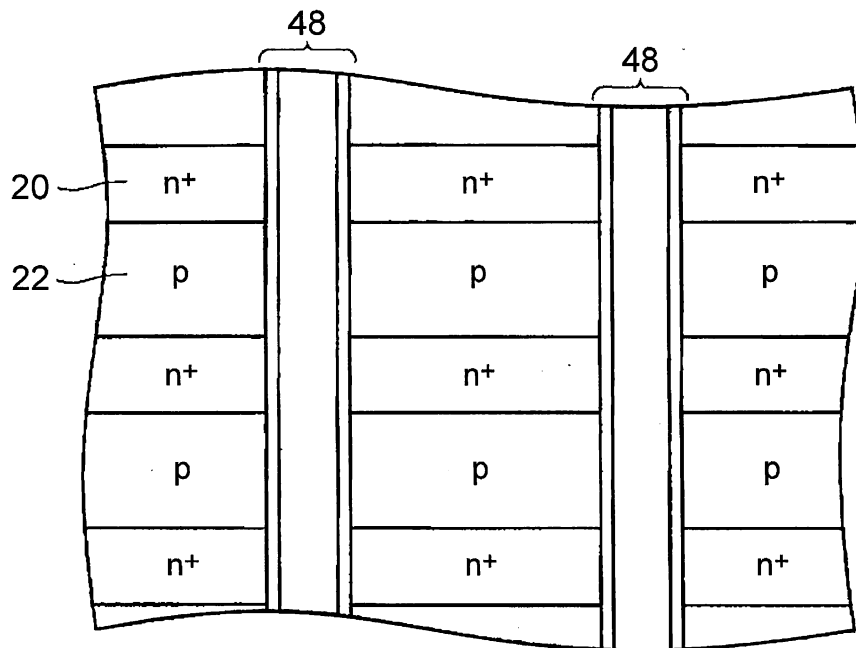


FIG. 24

PHẠM VI ĐỘ SÂU CỦA CÁC
VÙNG CỰC PHÁT 20

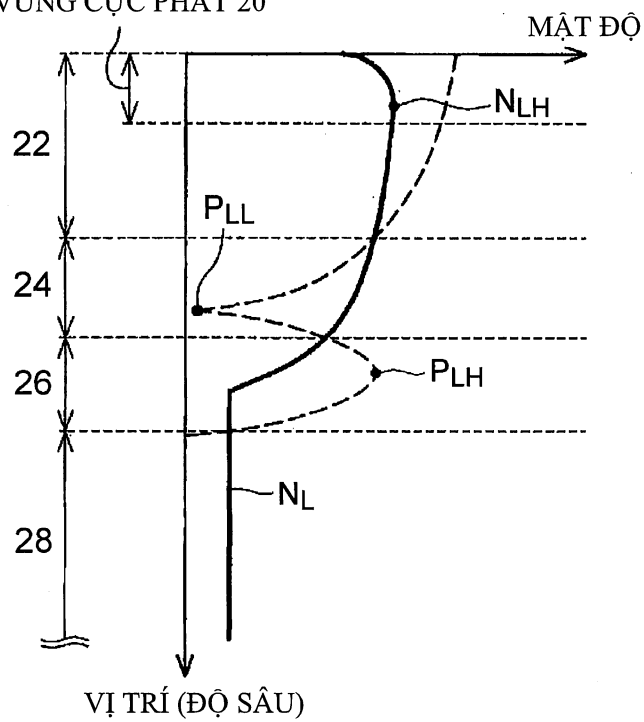


FIG. 25

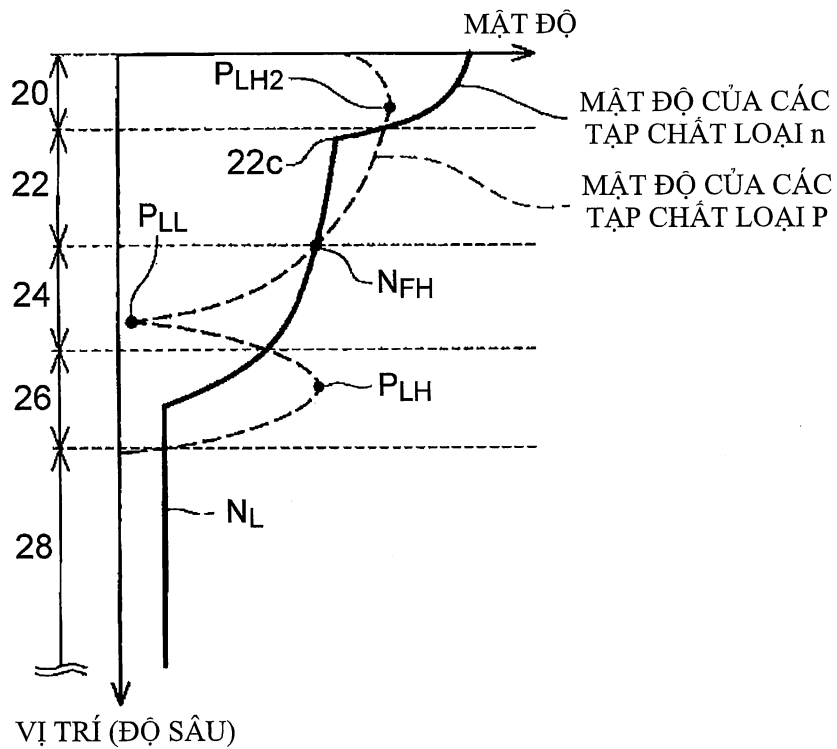


FIG. 26

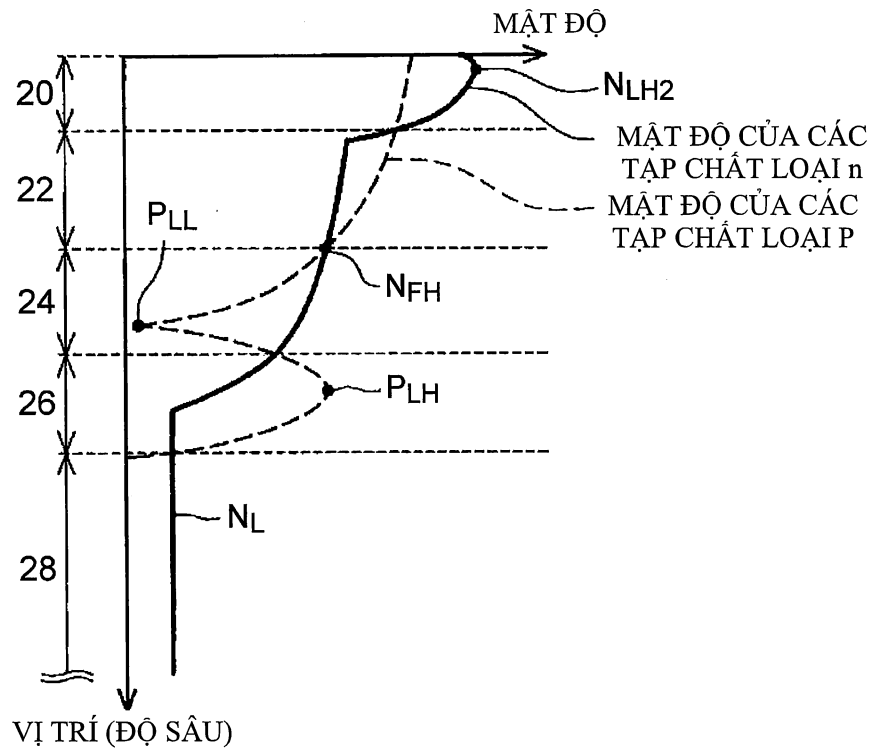


FIG. 27

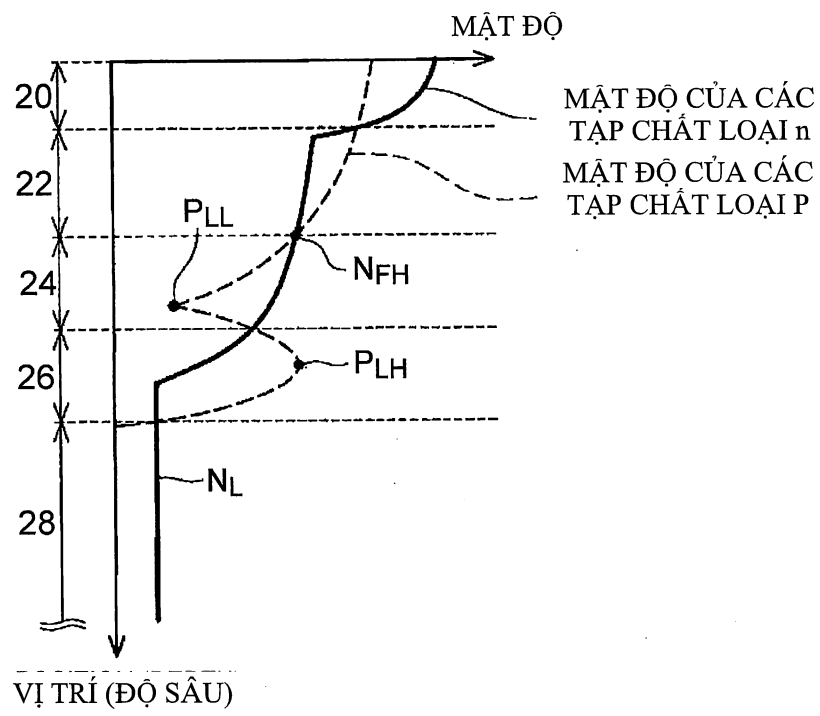


FIG. 28

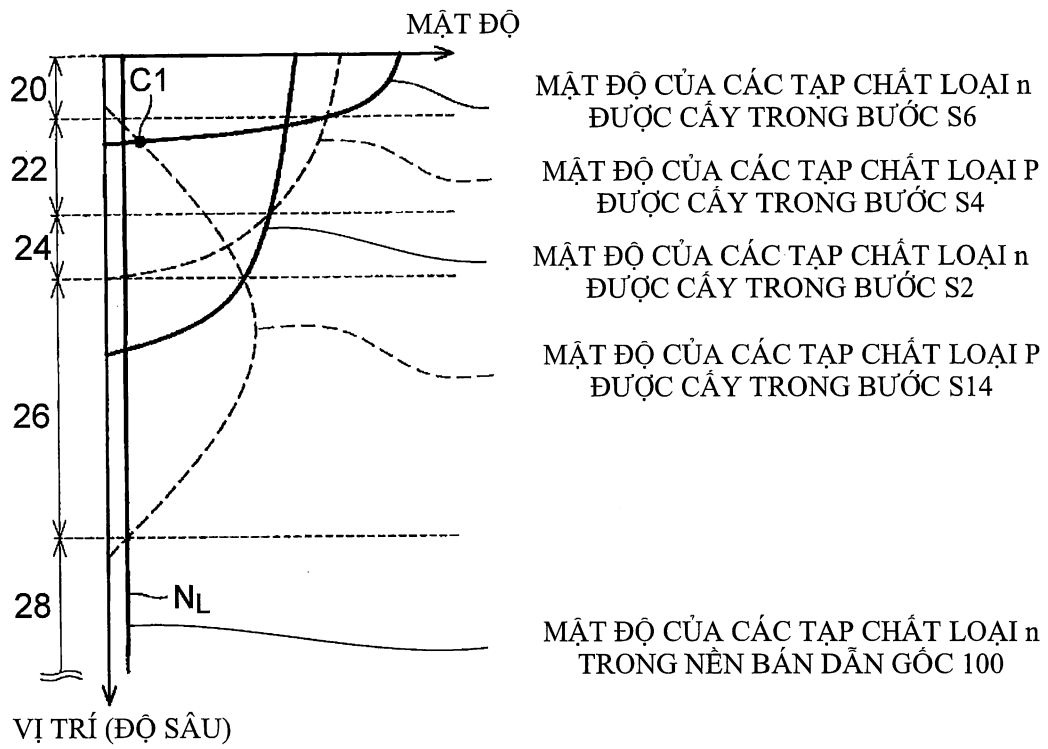


FIG. 29

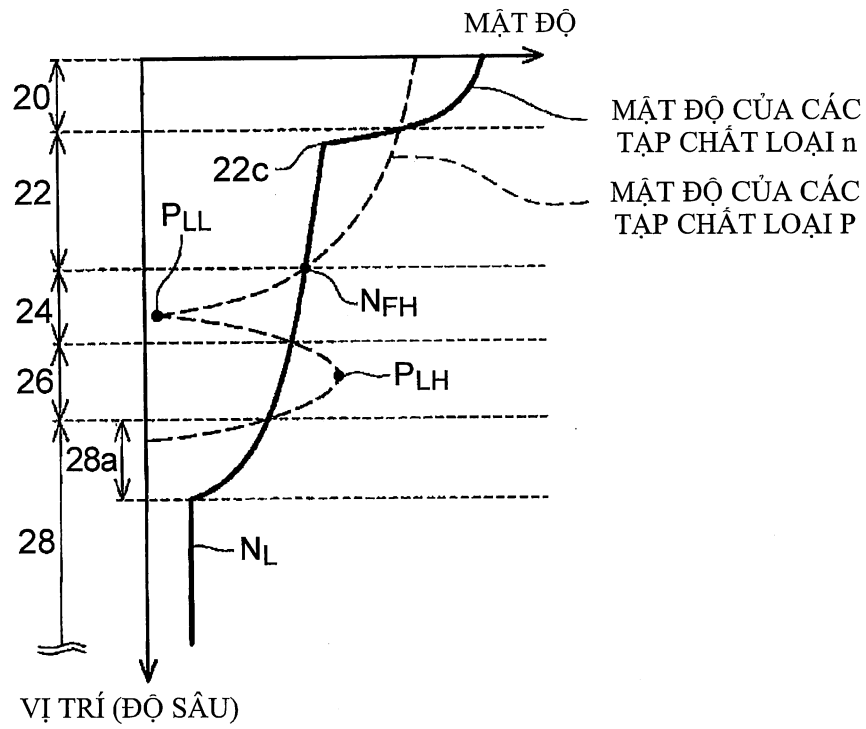


FIG. 30

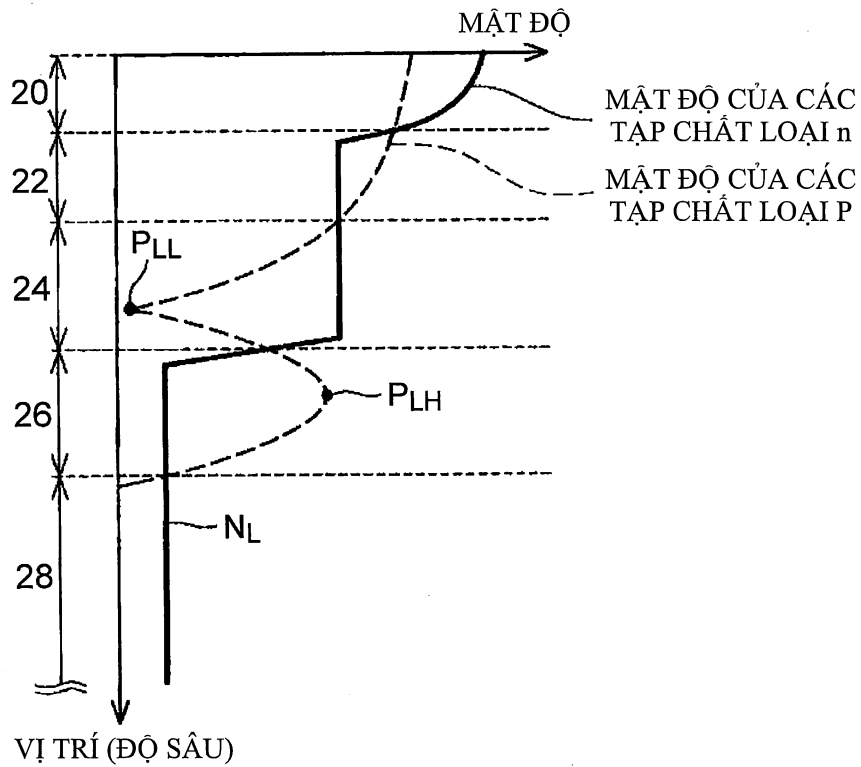


FIG. 31

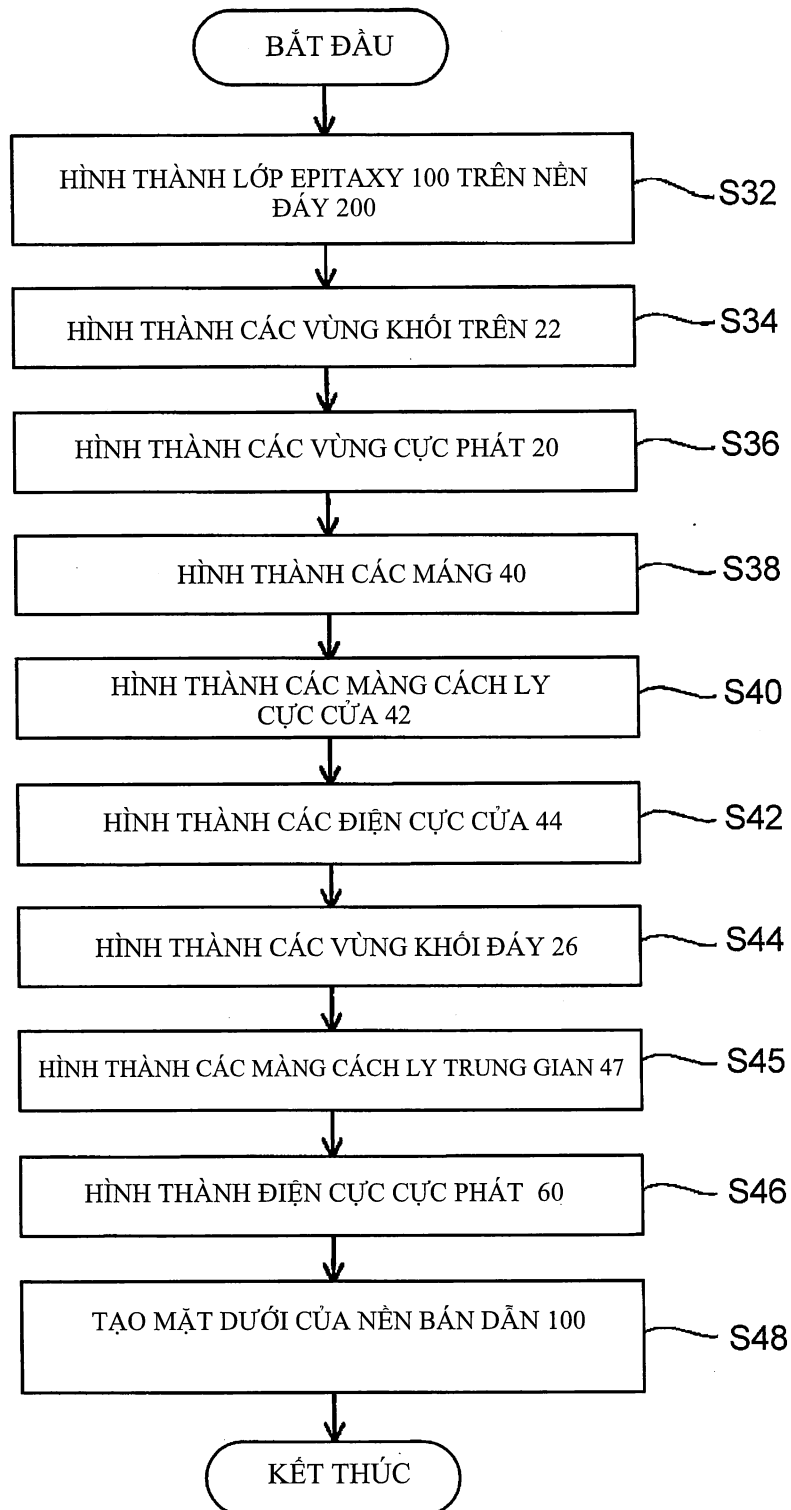


FIG. 32

300

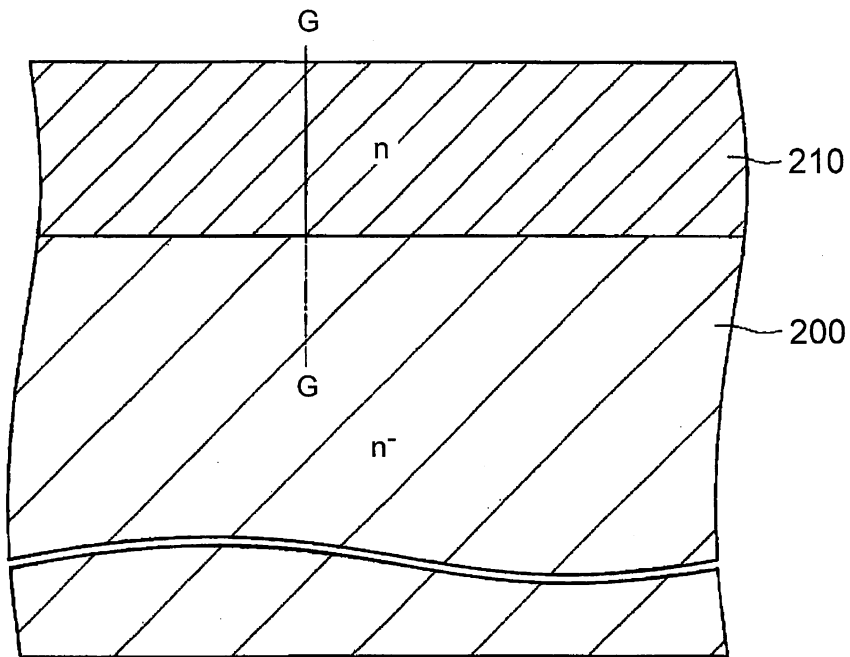


FIG. 33

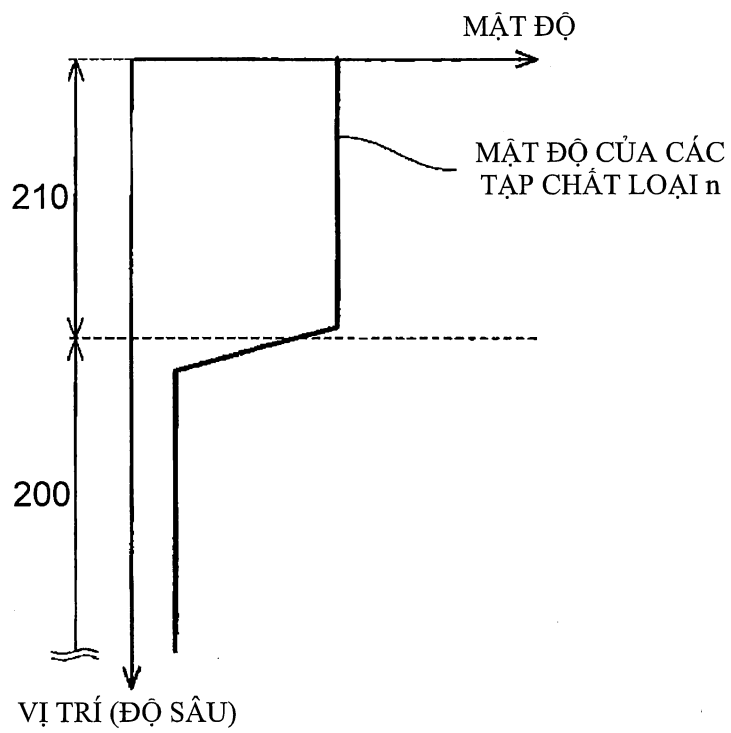


FIG. 34

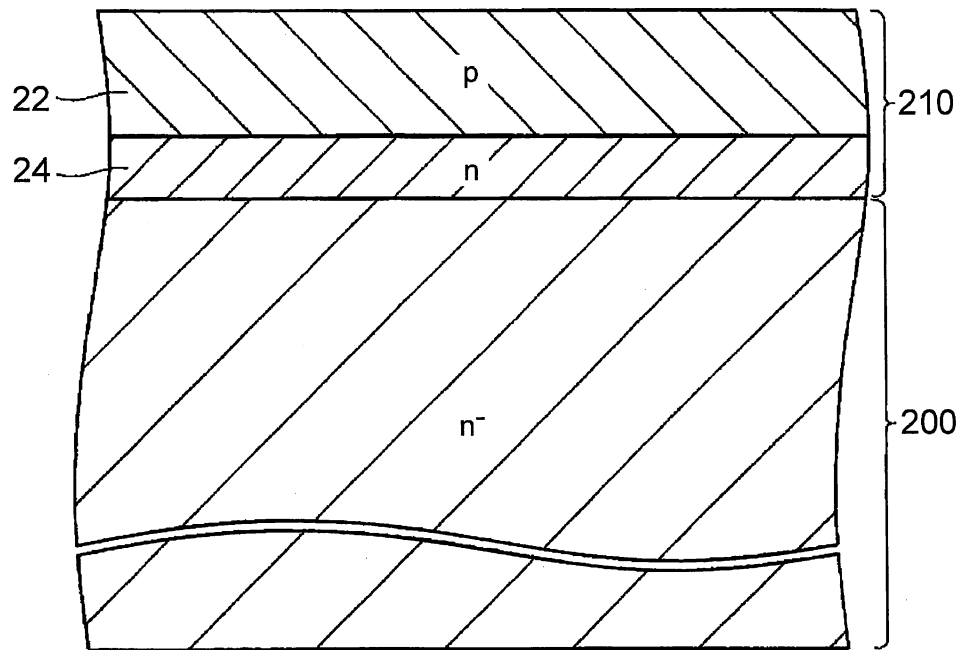


FIG. 35

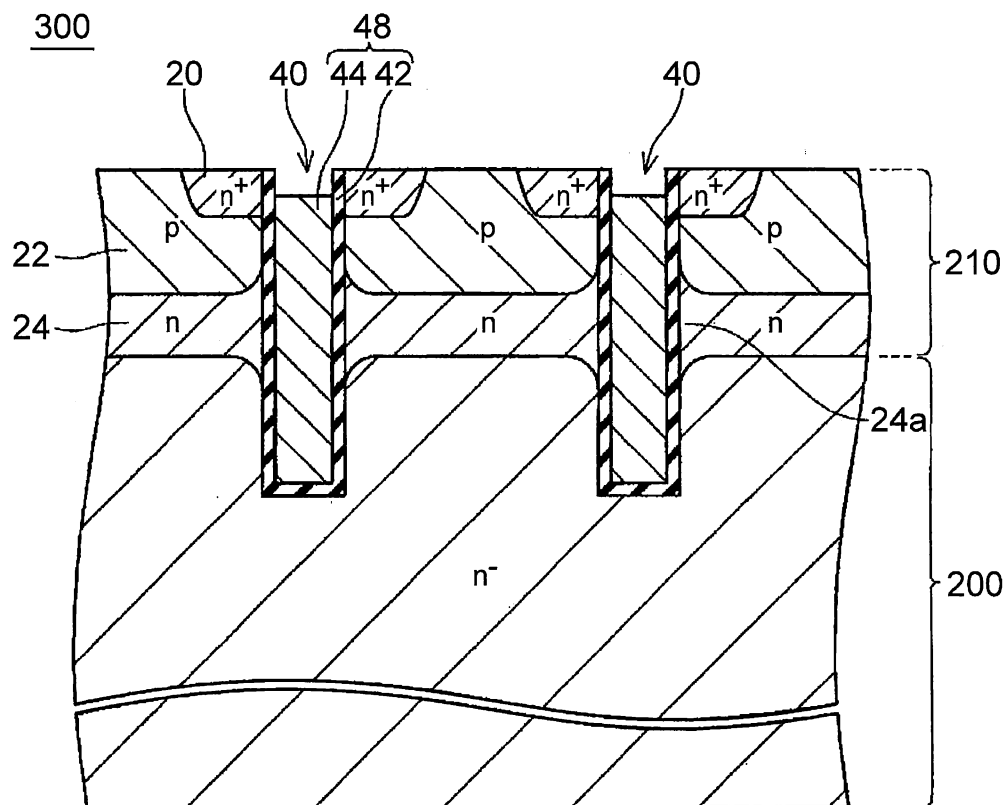


FIG. 36

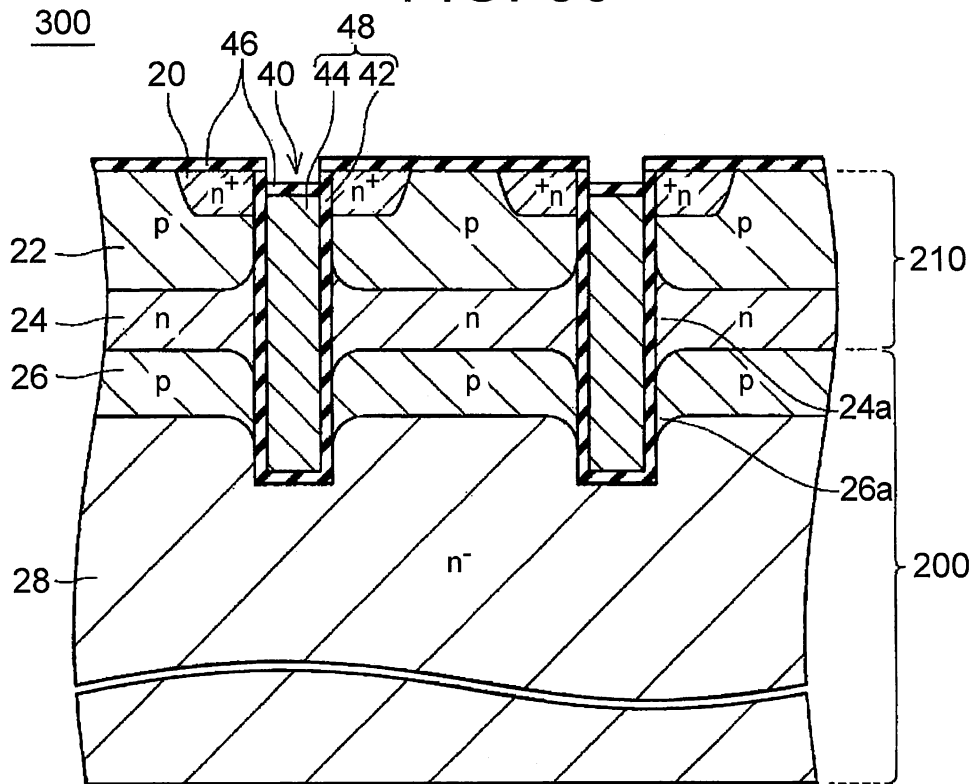


FIG. 37

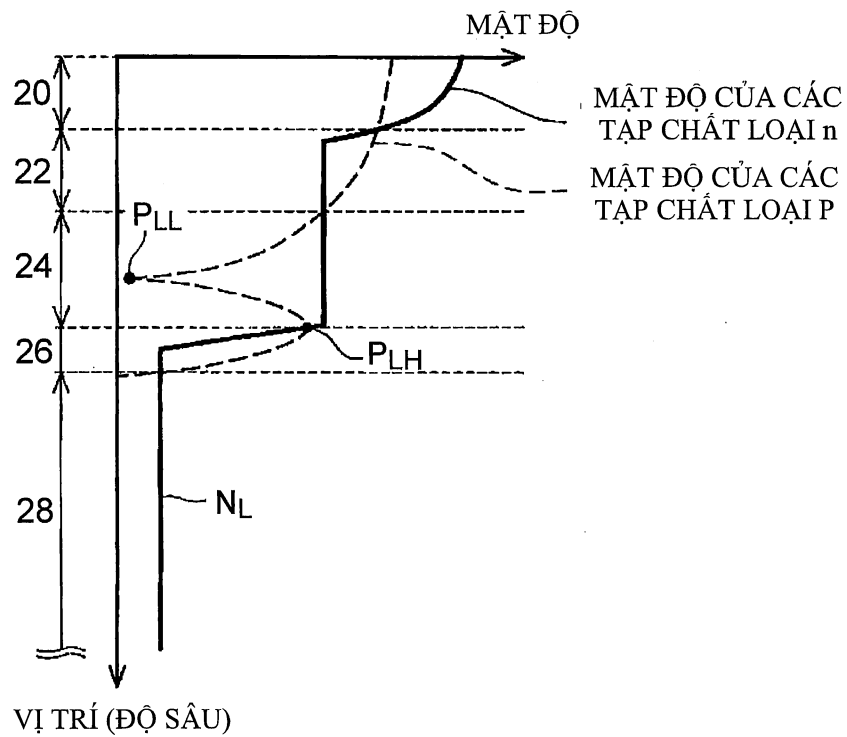


FIG. 38

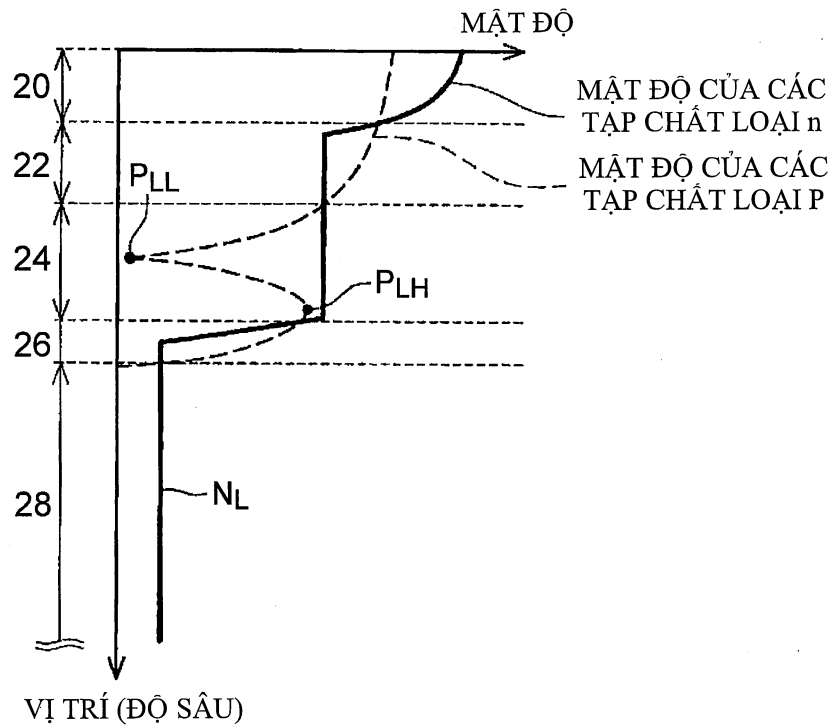


FIG. 39

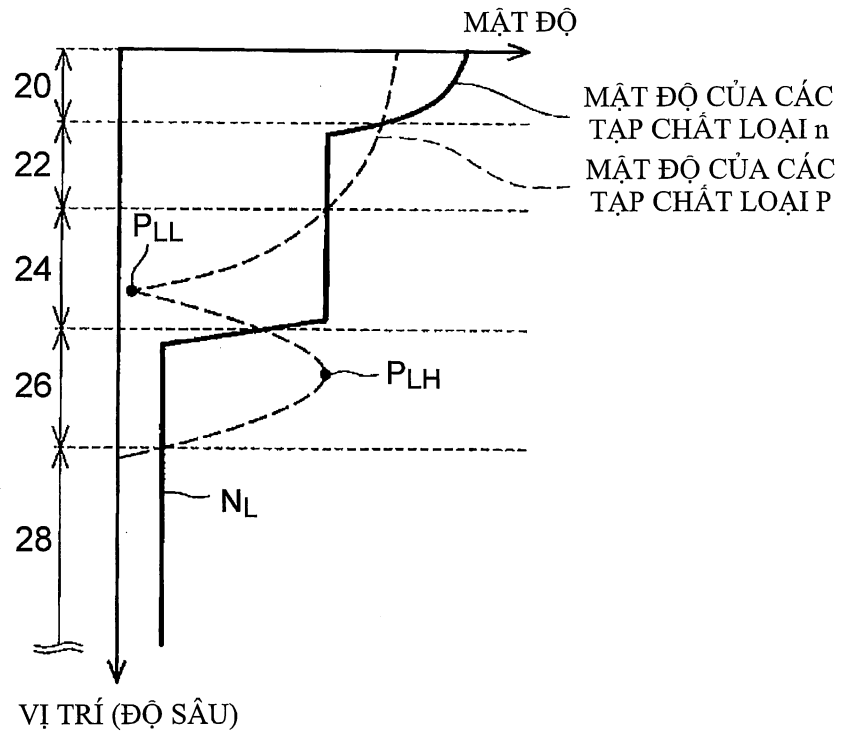


FIG. 40

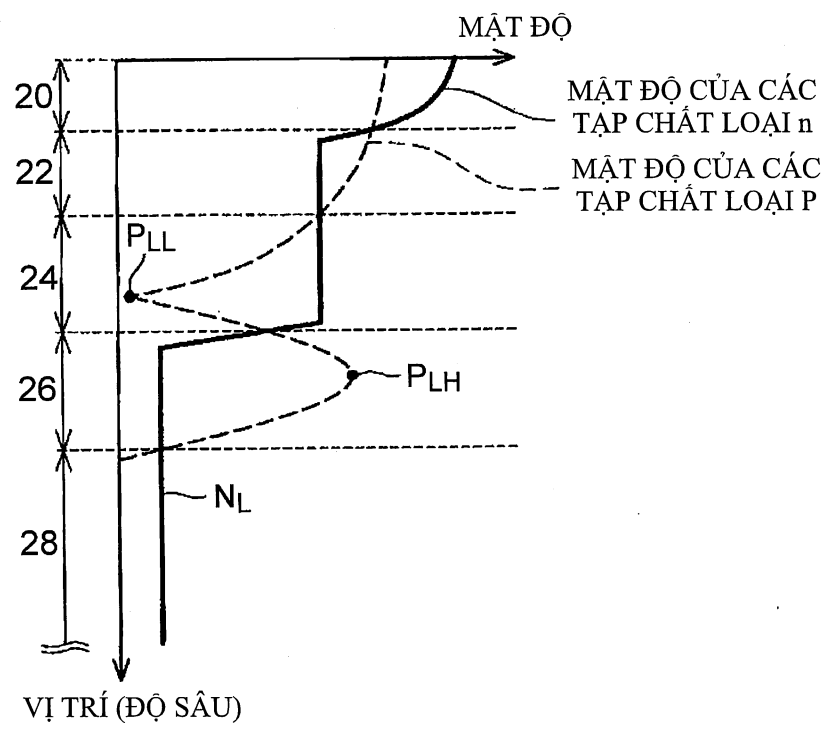


FIG. 41

