



(12) **BẢN MÔ TẢ GIẢI PHÁP HỮU ÍCH THUỘC BẰNG ĐỘC QUYỀN
GIẢI PHÁP HỮU ÍCH**

(19) **Cộng hòa xã hội chủ nghĩa Việt Nam (VN)**
CỤC SỞ HỮU TRÍ TUỆ

(11) 
2-0001956

(51)⁷ **G06F 003/041**

(13) **Y**

(21)	2-2013-00078	(22)	18.04.2013
(45)	25.02.2019 371	(43)	27.10.2014 319
(73)	Young Fast Optoelectronics Co., Ltd. (TW) 5F, No. 32, Jing-Jiann 5th Road, Kuan Yin, Taoyuan, Taiwan		
(72)	YANG, Kai-Ti (TW)		
(74)	Công ty TNHH INVESTPRO và cộng sự (INVESTPRO & ASSOCIATES)		

(54) **BẢNG MẠCH CHẠM ĐIỆN DUNG TRONG SUỐT**

(57) Bảng mạch chạm điện dung bao gồm tám nền trong suốt, lớp dẫn điện trong suốt thứ nhất, lớp cách điện trong suốt thứ nhất, lớp dẫn điện trong suốt thứ hai và lớp cách điện trong suốt thứ hai. Mỗi lớp dẫn điện trong suốt có nhiều hàng cảm biến điện dung. Mỗi cặp hàng cảm biến điện dung liên nhau được tạo thành với một khe hẹp cách điện. Các lớp cách điện trong suốt có chỉ số khúc xạ bằng hoặc lớn hơn chỉ số khúc xạ của các lớp dẫn điện trong suốt và lấp đầy các khe hẹp. Mỗi lớp cách điện bao gồm nhiều lớp phủ cách điện, và mỗi lớp phủ có chiều dày nhỏ hơn 100 nm.

Lĩnh vực kỹ thuật được đề cập

Giải pháp hữu ích đề cập đến các bảng mạch chạm dùng cho màn hình tinh thể lỏng (LCD), cụ thể là đến các bảng mạch chạm điện dung trong suốt.

Tình trạng kỹ thuật của giải pháp hữu ích

Trong bảng mạch chạm điện dung điển hình, hai hàng cảm biến điện dung dọc theo trục X và trục Y được sắp xếp trên hai lớp dẫn điện khác nhau, và hai lớp dẫn điện này được xếp chồng cách điện lên một tấm nền. Trên mỗi lớp dẫn điện, có nhiều hàng cảm biến điện dung dọc theo cùng một trục, và mọi vật liệu khác, trừ các hàng cảm biến điện dung, được tách ra để tạo thành các khe hẹp. Bởi vậy, mỗi cặp hàng cảm biến điện dung kề nhau được làm cách điện bởi các khe hẹp này.

Để tạo ra bảng mạch chạm thích hợp để lắp lên phía trước màn hình của một thiết bị điện tử, thường tấm nền được làm bằng thủy tinh trong suốt và indi thiếc oxit (ITO) được dùng làm lớp dẫn. Như đã nêu trên, các hoa văn trên lớp dẫn bao gồm vật liệu ITO (tức là các hàng cảm biến điện dung) và các khe hẹp. Do vật liệu ITO và các khe hẹp có chỉ số khúc xạ (RI) khác nhau. Nói cách khác, các RI của ITO và khe hẹp tương ứng là khoảng 1,8 và 1. Điều này sẽ gây ra sự khúc xạ không đồng chất ánh sáng truyền qua lớp dẫn. Kết quả là, hình ảnh được thể hiện trên màn hình sẽ bị méo, mờ hoặc thậm chí bị lóe.

Bản chất kỹ thuật của giải pháp hữu ích

Mục đích của giải pháp hữu ích là đề xuất bảng mạch chạm điện dung trong suốt, có RI đồng đều. Điều này có thể cải thiện các đặc tính quang học của bảng mạch chạm.

Mục đích khác của giải pháp hữu ích là đề xuất bảng mạch chạm điện dung trong

suốt, có lớp cách điện dày để tăng khả năng cách điện và để tránh biến dạng.

Để đạt được mục đích trên, bảng mạch chạm điện dung theo giải pháp hữu ích bao gồm tám nền trong suốt, lớp dẫn điện trong suốt thứ nhất, lớp cách điện trong suốt thứ nhất, lớp dẫn điện trong suốt thứ hai và lớp cách điện trong suốt thứ hai. Mỗi lớp dẫn điện trong suốt có nhiều hàng cảm biến điện dung. Mỗi cặp hàng cảm biến điện dung liền nhau được tạo thành với một khe hẹp cách điện. Các lớp cách điện trong suốt có chỉ số khúc xạ bằng hoặc lớn hơn chỉ số khúc xạ của các lớp dẫn điện trong suốt và lấp đầy các khe hẹp.

Tám nền có thể dùng vật liệu thủy tinh với hệ số truyền qua cao như thủy tinh canxi natri, thủy tinh natri bosilicat, pha lê chì, thủy tinh nhôm silicat hoặc thủy tinh hàm lượng sắt thấp. Ngoài các vật liệu này, nhiều vật liệu khác có hệ số truyền qua cao có thể dùng được, như các polycarbonat (PC), polyetylen terephthalat (PET) hoặc polymethylmetacrylat (PMMA).

Các lớp dẫn điện trong suốt dùng vật liệu dẫn điện có hệ số truyền qua cao, như indi thiếc oxit (ITO), indi kẽm oxit (IZO), nhôm kẽm oxit (AZO) hoặc poly(3,4-etylendioxythiophen) (PEDOT).

Các lớp cách điện trong suốt có thể dùng silicon đioxit (SiO_2), nhôm oxit (Al_2O_3) hoặc niobi pentoxit (Nb_2O_5).

Theo một phương án ưu tiên, lớp cách điện bao gồm nhiều lớp phủ cách điện. Phủ nhiều lớp như vậy không chỉ dễ gia công mà còn có thể tăng chiều dày và hiệu quả cách điện. Các lớp phủ có thể làm bằng hai hay nhiều vật liệu khác nhau. Điều này có thể làm thay đổi chỉ số khúc xạ tổng thể của lớp cách điện để tương hợp với lớp dẫn điện. Ưu tiên là, các lớp phủ có số lượng là ba hoặc số lẻ lớn hơn ba, và các lớp lẻ được làm bằng cùng loại vật liệu cách điện. Điều này có thể làm cân bằng ứng suất nội giữa các lớp phủ và tránh biến dạng. Hơn nữa, mỗi lớp cách điện bao gồm nhiều lớp phủ cách điện, và mỗi lớp phủ có chiều dày nhỏ hơn 100nm. Điều này có thể khử ứng suất nội để tránh biến

dạng.

Theo một phương án ưu tiên, lớp cách điện là keo dán cách điện trong suốt, ví dụ như keo dán polyme trong suốt quang học (OCA) có chứa silicon đioxit (SiO_2), nhôm oxit (Al_2O_3) hoặc niobi pentoxit (Nb_2O_5). Keo dán cách điện này có thể nối kết chặt mọi lớp và tạo sự cách điện giữa hai lớp kề nhau. Khi keo dán cách điện là lỏng và được trát lên các lớp dẫn điện, keo dán cách điện có thể dễ dàng lấp đầy các khe hẹp của lớp dẫn điện để nâng cao tính đồng đều của RI của các lớp dẫn điện.

Phương án có khả năng khác là tạo trực tiếp lớp dẫn điện trong suốt thứ nhất trên tấm nền trong suốt và sau đó tạo các lớp cách điện trong suốt và các lớp dẫn điện trong suốt theo thứ tự như đã nêu trên. Nói cách khác, lớp cách điện trong suốt thứ nhất của phương án trên có thể được bỏ qua một cách chọn lọc.

Mô tả vắn tắt các hình vẽ

FIG. 1 là hình khai triển theo giải pháp hữu ích;

FIG. 2 là hình nhìn từ trên xuống theo giải pháp hữu ích;

FIG. 3 là hình mặt cắt của FIG. 2 theo đường III-III;

FIG. 4 là hình mặt cắt thể hiện nhiều lớp phủ cách điện; và

FIG. 5 là hình mặt cắt của phương án khác theo giải pháp hữu ích.

Mô tả chi tiết giải pháp hữu ích

Xem trên các FIG. 1-3. Giải pháp hữu ích tạo ra lớp cách điện cơ sở 2, lớp dẫn điện theo trục X 3, lớp cách điện trung gian 4, lớp dẫn điện trong suốt theo trục Y 5, và lớp cách điện bảo vệ 6 tiếp nối nhau trên tấm nền 1.

Tấm nền 1 có thể dùng thủy tinh canxi natri có chỉ số khúc xạ (RI) khoảng 1,5.

Các lớp dẫn điện theo trục X và trục Y 3, 5 có thể dùng indi thiếc oxit (ITO). Có các hàng cảm biến điện dung theo trục X 31 ở các khoảng cách không đổi dọc theo trục X

trên lớp dẫn điện theo trục X 3. Khe hẹp 33 được giữ lại giữa mỗi cặp hàng cảm biến điện dung theo trục X 31 kề nhau. Các khe hẹp 33 phân cách các hàng cảm biến điện dung theo trục X 31 là cách điện. Đầu của các hàng cảm biến điện dung theo trục X 31 được nối điện riêng biệt với các dây dẫn tín hiệu 32 đến đầu ra tín hiệu 34. Tương tự, có các hàng cảm biến điện dung trong suốt theo trục Y 51 ở các khoảng cách không đổi dọc theo trục Y trên lớp dẫn điện theo trục Y 5. Khe hẹp 53 được giữ lại giữa mỗi cặp hàng cảm biến điện dung theo trục Y 51 kề nhau. Các khe hẹp 53 phân cách các hàng cảm biến điện dung theo trục Y 51 là cách điện. Đầu của các hàng cảm biến điện dung theo trục Y 51 được nối điện riêng biệt với các dây dẫn tín hiệu 52 đến đầu ra tín hiệu 54.

Các lớp cách điện 2, 4, 6 dùng vật liệu với chỉ số khúc xạ (RI) bằng hoặc lớn hơn chỉ số khúc xạ của lớp dẫn điện 3, 5, như các vật liệu polyme có chứa silicon đioxit (SiO_2 , $\text{RI} \approx 1,6$), nhôm oxit (Al_2O_3 , $\text{RI} \approx 1,8$) hoặc niobi pentoxit (Nb_2O_5 , $\text{RI} \approx 2,3$). Nói chung, chiều dày mong muốn của mỗi lớp cách điện 2, 4, 6 là giữa 10nm và 1000nm. Theo một phương án ưu tiên, mỗi lớp cách điện 2, 4, 6 bao gồm nhiều lớp phủ, phương pháp phủ khô, như phủ chân không là thuận tiện để tạo thành các lớp phủ cách điện nhiều lớp trên các lớp phủ dẫn điện 3, 5. Mỗi lớp phủ đơn tốt hơn là mỏng hơn 100nm để tránh ứng suất nội do quá dày. Như thể hiện trên FIG. 4, mỗi lớp cách điện 2, 4, 6 bao gồm nhiều lớp phủ 9. Hơn nữa, mỗi lớp cách điện 2, 4, 6 có thể dùng hai hoặc nhiều lớp phủ khác nhau về vật liệu để thu được lớp cách điện có chiều dày lớn hơn, tính cách điện tốt hơn và RI thích hợp để tương xứng với lớp dẫn điện 3, 5. Ưu tiên là, các lớp phủ 9 có số lượng là lẻ, ví dụ như ba hoặc năm, và các lớp phủ lẻ được làm bằng cùng loại vật liệu để tránh biến dạng gây ra do ứng suất không đều.

Lớp cách điện cơ sở 2 chồng hoàn toàn lên tấm nền 1. Lớp cách điện trung gian 4 được đặt trên lớp dẫn điện theo trục X 3 và các khe hẹp 33 được lấp đầy bằng vật liệu cách điện. Lớp cách điện bảo vệ 6 được đặt trên lớp dẫn điện theo trục Y 5 và các khe hẹp 53 được lấp đầy bằng vật liệu cách điện. Nhờ lựa chọn vật liệu cách điện có RI tương

xứng với các lớp dẫn điện 3, 5 và lấp đầy các khe hẹp 33, 53 bằng vật liệu cách điện, tính đồng đều về RI và các tính năng quang học của các lớp dẫn 3, 5 có thể được cải thiện một cách có hiệu quả.

FIG. 5 thể hiện phương án khác theo giải pháp hữu ích. Phương án này là tạo trực tiếp lớp dẫn điện theo trục X 3 lên tấm nền 1 và sau đó tạo lớp cách điện trung gian 4, lớp dẫn điện theo trục Y 5 và lớp cách điện bảo vệ 6 theo thứ tự như đã nêu trên. Nói cách khác, lớp cách điện trong suốt thứ nhất của phương án trên có thể được bỏ qua một cách chọn lọc để đơn giản hóa quy trình sản xuất và hạ giá thành.

Mô tả trên chỉ là các phương án được ưu tiên nhất của giải pháp hữu ích, nhưng đặc tính cấu trúc theo giải pháp hữu ích là không bị giới hạn vào đó. Những người có kinh nghiệm trong lĩnh vực kỹ thuật này sẽ hiểu rõ rằng các sửa đổi và cải biến có thể dễ dàng đưa ra mà không ra khỏi phạm vi các yêu cầu bảo hộ sau của giải pháp hữu ích.

Yêu cầu bảo hộ:

1. Bảng mạch chạm điện dung trong suốt bao gồm:

tấm nền trong suốt được làm bằng thủy tinh canxi natri, thủy tinh natri bosilicat, pha lê chì, thủy tinh nhôm silicat hoặc thủy tinh hàm lượng sắt thấp;

lớp dẫn điện trong suốt thứ nhất, được tạo thành trên tấm nền trong suốt, và có nhiều hàng cảm biến điện dung thứ nhất dọc theo trục thứ nhất, trong đó mỗi cặp liên kề của các hàng cảm biến điện dung thứ nhất được tạo thành với một khe hẹp thứ nhất được cách điện;

lớp cách điện trong suốt thứ nhất, được tạo thành trên lớp dẫn điện trong suốt thứ nhất, có chỉ số khúc xạ gần bằng chỉ số khúc xạ của lớp dẫn điện trong suốt thứ nhất, và lấp đầy các khe hẹp thứ nhất;

lớp dẫn điện trong suốt thứ hai, được tạo thành trên lớp cách điện trong suốt thứ nhất, có nhiều hàng cảm biến điện dung thứ hai dọc theo trục thứ hai, trong đó mỗi cặp liên kề của các hàng cảm biến điện dung thứ hai được tạo thành với một khe hẹp thứ hai được cách điện; và

lớp cách điện trong suốt thứ hai, được tạo thành trên lớp dẫn điện trong suốt thứ hai, có chỉ số khúc xạ gần bằng chỉ số khúc xạ của lớp dẫn điện trong suốt thứ hai, và lấp đầy các khe hẹp thứ hai.

2. Bảng mạch chạm điện dung trong suốt theo điểm 1, trong đó mỗi lớp cách điện

trong suốt thứ nhất và thứ hai bao gồm nhiều lớp phủ và mỗi lớp phủ có chiều dày nhỏ hơn 100nm.

3. Bảng mạch chạm điện dung trong suốt theo điểm 2, trong đó các lớp phủ được làm bằng silicon đioxit (SiO_2), nhôm oxit (Al_2O_3) hoặc niobi pentoxit (Nb_2O_5).

4. Bảng mạch chạm điện dung trong suốt theo điểm 2, trong đó mỗi cụm lớp phủ có số lượng là ba hoặc một số lẻ lớn hơn ba, và các lớp phủ lẻ được làm bằng cùng một loại vật liệu.

5. Bảng mạch chạm điện dung trong suốt theo điểm 1, trong đó mỗi lớp cách điện trong suốt thứ nhất và thứ hai là keo dán cách điện trong suốt.

6. Bảng mạch chạm điện dung trong suốt theo điểm 1, trong đó mỗi lớp cách điện trong suốt thứ nhất và thứ hai là keo dán có chứa silicon đioxit (SiO_2), nhôm oxit (Al_2O_3) hoặc niobi pentoxit (Nb_2O_5).

7. Bảng mạch chạm điện dung trong suốt bao gồm:

tấm nền trong suốt;

lớp dẫn điện trong suốt thứ nhất, được tạo thành trên tấm nền trong suốt, và có nhiều hàng cảm biến điện dung thứ nhất dọc theo trục thứ nhất, trong đó mỗi cặp liên kề của các hàng cảm biến điện dung thứ nhất được tạo thành với một khe hẹp thứ nhất được cách điện;

lớp cách điện trong suốt thứ nhất, được tạo thành trên lớp dẫn điện trong suốt thứ

nhất, có chỉ số khúc xạ lớn hơn chỉ số khúc xạ của lớp dẫn điện trong suốt thứ nhất, và lấp đầy các khe hẹp thứ nhất;

lớp dẫn điện trong suốt thứ hai, được tạo thành trên lớp cách điện trong suốt thứ nhất, có nhiều hàng cảm biến điện dung thứ hai dọc theo trục thứ hai, trong đó mỗi cặp liền kề của các hàng cảm biến điện dung thứ hai được tạo thành với một khe hẹp thứ hai được cách điện; và

lớp cách điện trong suốt thứ hai, được tạo thành trên lớp dẫn điện trong suốt thứ hai, có chỉ số khúc xạ lớn hơn chỉ số khúc xạ của lớp dẫn điện trong suốt thứ hai, và lấp đầy các khe hẹp thứ hai.

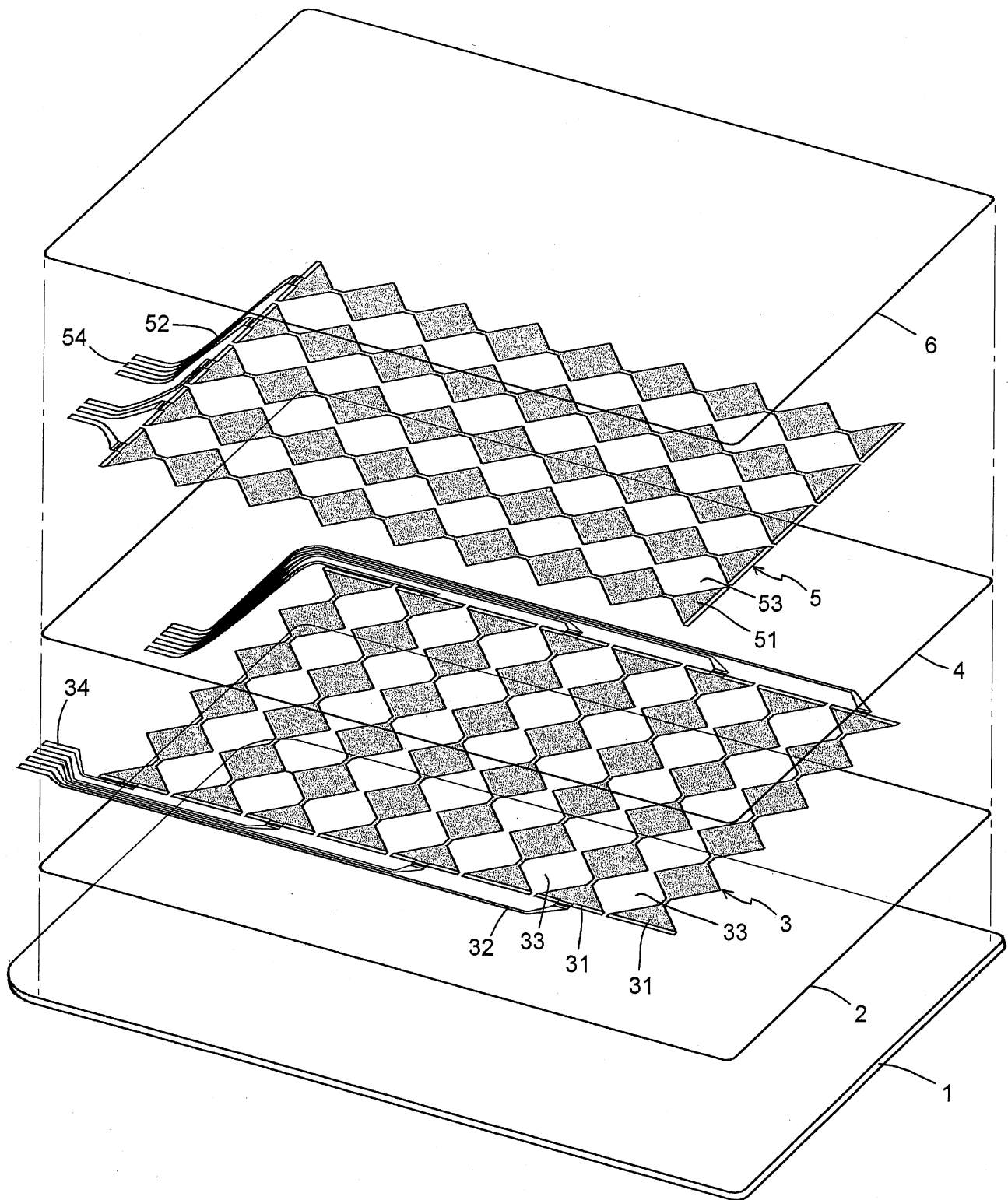


FIG. 1

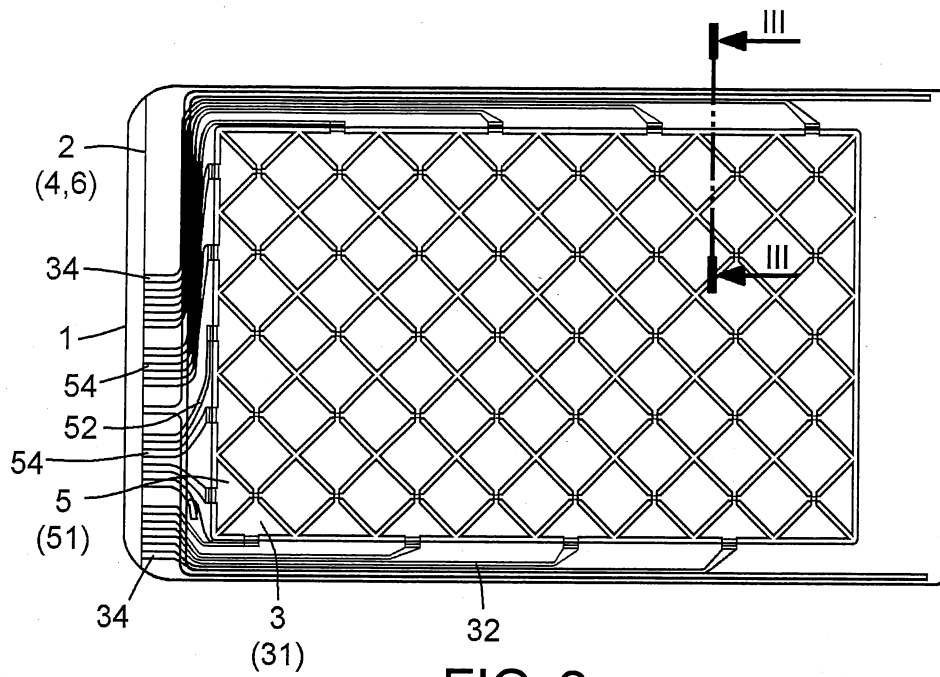


FIG. 2

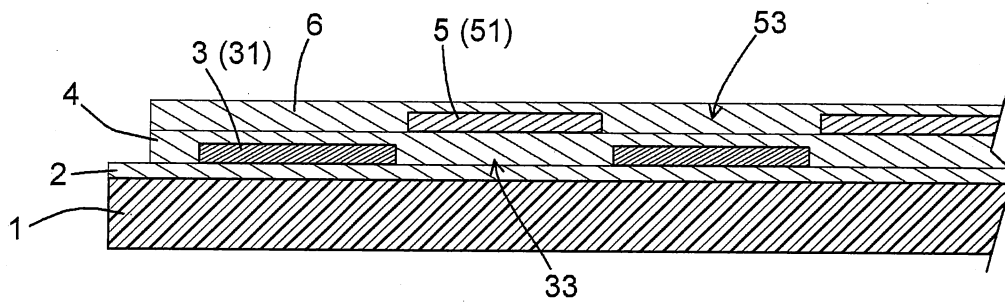


FIG. 3

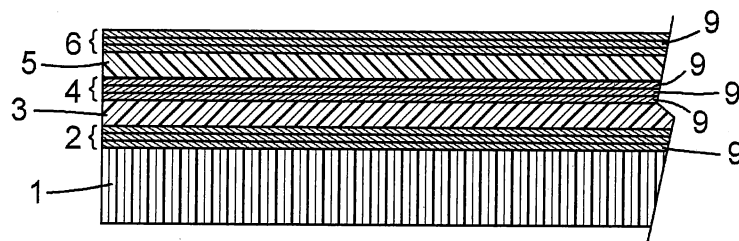


FIG. 4

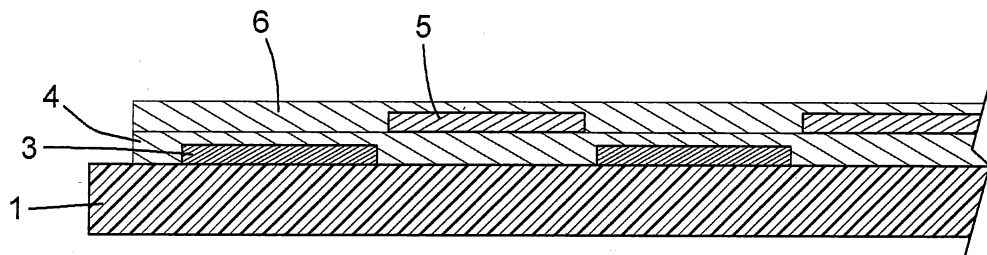


FIG. 5