



(12) **BẢN MÔ TẢ SÁNG CHẾ THUỘC BẢNG ĐỘC QUYỀN SÁNG CHẾ**

(19) **Cộng hòa xã hội chủ nghĩa Việt nam (VN)**
CỤC SỞ HỮU TRÍ TUỆ

(11) 
1-0019534

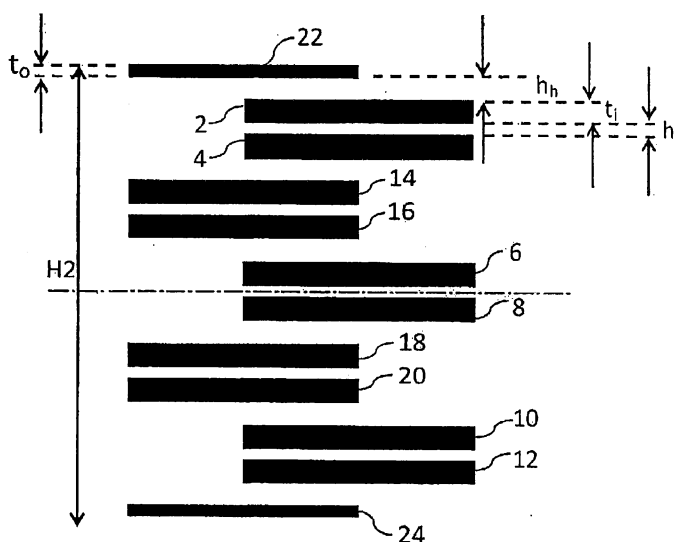
(51)⁷ **H01F 27/28, 27/32**

(13) **B**

(21) 1-2015-01995 (22) 19.12.2012
(86) PCT/EP2012/076119 19.12.2012 (87) WO2014/094841 26.06.2014
(45) 27.08.2018 365 (43) 25.08.2015 329
(73) TELEFONAKTIEBOLAGET L M ERICSSON (PUBL) (SE)
SE-164 83 Stockholm, Sweden
(72) PERSSON, Oscar (SE), KARLSSON, Magnus (SE)
(74) Công ty Luật TNHH T&G (TGVN)

(54) **BẢNG MẠCH IN NHIỀU LỚP**

(57) Các phương án của sáng chế đề xuất bảng mạch in (printed circuit board - PCB) nhiều lớp để tạo ra các dây quấn thứ nhất cho bên thứ nhất của bộ biến áp từ tính phẳng và các dây quấn thứ hai cho bên thứ hai của bộ biến áp từ tính phẳng, PCB này bao gồm: nhiều lớp dẫn điện được tạo kết cấu để tạo ra các dây quấn thứ nhất; nhiều lớp dẫn điện được tạo kết cấu để tạo ra các dây quấn thứ hai; và nhiều lớp vật liệu cách điện; trong đó, mỗi lớp vật liệu cách điện được bố trí giữa hai lớp dẫn điện để tạo ra sự cách điện giữa hai lớp dẫn điện này; và nhóm gồm hai hoặc nhiều hơn hai lớp dẫn điện liên kế đều là các lớp dẫn điện của các dây quấn thứ nhất và đều được bố trí giữa hai lớp dẫn điện của các dây quấn thứ hai, trong đó chiều dày của vật liệu cách điện giữa nhóm gồm các lớp dẫn điện liên kế của các dây quấn thứ nhất nhỏ hơn chiều dày của vật liệu cách điện giữa lớp dẫn điện của các dây quấn thứ hai và lớp dẫn điện của các dây quấn thứ nhất. Thuận lợi nếu tạo ra được PCB có chiều cao thấp hơn so với có thể thu được với các thiết kế bộ biến áp từ tính phẳng đan xen hoàn toàn đã biết. Chiều cao giảm đi này cải thiện độ dẫn nhiệt của PCB, độ rò từ thông được giảm đi và sự ghép từ tính tốt giữa bên sơ cấp và bên thứ cấp được duy trì.



Lĩnh vực kỹ thuật được đề cập

Sáng chế đề cập đến các bộ biến áp từ tính phẳng và, cụ thể đề cập đến cách bố trí của các dây quấn được sử dụng cho bộ biến áp từ tính phẳng trên bảng mạch in nhiều lớp.

Tình trạng kỹ thuật của sáng chế

Các bộ biến áp là các bộ phận từ tính có nhiều tính năng, như để biến đổi các điện áp và để tạo ra sự cách điện giữa các mạch ở bên sơ cấp và bên thứ cấp của bộ biến áp.

Gần đây, các bộ phận từ tính phẳng đã được sử dụng rộng rãi trong các thiết bị điện tử công suất, như các bộ cấp nguồn chế độ chuyển mạch (switched mode power supply - SMPS). Một ví dụ về SMPS được cấu tạo với các bộ phận từ tính phẳng được thể hiện trên Fig.1.

Bộ phận từ tính phẳng bao gồm hai mảnh vật liệu từ tính (thường được gọi là “các lõi”, nhưng đôi khi được gọi là “các nửa lõi”) được sử dụng với một hoặc nhiều cuộn dây dẹt (còn được gọi là các vòng cuộn) được in lên bảng mạch in (printed circuit board - PCB). Thông thường, một lõi được xác định vị trí phía trên một hoặc nhiều cuộn dây và lõi giống hệt thứ hai được xác định vị trí phía dưới một hoặc nhiều cuộn dây, với các lõi được nối với nhau thông qua ít nhất một lỗ trên PCB.

Theo Fig.2, theo cách ví dụ, các phần của bộ biến áp từ tính phẳng được thể hiện không lắp ráp. Lõi trên 11 và lõi dưới 12 được bố trí lần lượt ở phía trên và phía dưới PCB nhiều lớp 13. Các lõi 11 và 12 là các lõi phẳng hình chữ E giống nhau. Các lớp của PCB bao gồm ít nhất một lỗ để cho phép phần trung tâm của mỗi lõi kéo dài vào trong PCB 13. Thông thường PCB 13 còn chứa các lỗ, không được thể hiện trên Fig.2, để cho phép các cánh ngoài của hình chữ “E” của mỗi lõi cũng kéo dài vào trong PCB 13. Các rãnh in trên các lớp của PCB 13 tạo ra các cuộn dây quanh phần giữa của lõi cũng như các kết nối đầu vào và đầu ra với bộ biến áp. Các cuộn dây trên mỗi lớp tạo ra dây quấn cho bên sơ cấp của bộ biến áp hoặc dây quấn cho bên thứ cấp.

Lỗi trên 11 và lỗi dưới 12 được gắn với nhau bởi kẹp cơ học 14. Trong cách bố trí được thể hiện trên Fig.2, kẹp cơ học 14 kéo dài xung quanh các mép của PCB 13 và các đầu của kẹp cơ học 14 được gắn với các hốc 15, 16 trên bề mặt trên của lỗi trên 11. Mặc dù một kẹp cơ học được thể hiện, nhưng theo cách khác có thể sử dụng hai kẹp cơ học với các kẹp riêng rẽ gắn với các đầu tương ứng của lỗi trên và lỗi dưới. Theo cách khác, hai lỗi có thể được dán với nhau thay vì sử dụng các kẹp cơ học.

Đối với bộ biến áp từ tính phẳng, các dây quấn sơ cấp và thứ cấp được tạo ra bằng cách sử dụng PCB nhiều lớp như cách bố trí được thể hiện trên Fig.2. Trong cách bố trí được thể hiện trên Fig.2, nhiều cuộn dây, hoặc vòng cuộn, được tạo ra trên mỗi lớp của PCB. Theo cách khác, chỉ có một cuộn dây, hoặc vòng cuộn, có thể được sử dụng trên mỗi lớp.

Bộ biến áp được thể hiện trên Fig.2 có các lớp bao gồm các rãnh in, mà tạo ra các cuộn dây của bộ biến áp, được đan xen hoàn toàn. Tức là, đối với các lớp trong kết cấu (nghĩa là các lớp giữa các lớp trên cùng và dưới cùng), mỗi lớp, lớp này tạo ra cuộn dây của các dây quấn sơ cấp của bộ biến áp, trực tiếp liền kề, nghĩa là ở phía trên và phía dưới, hai lớp mà tạo ra các cuộn dây của bên thứ cấp của bộ biến áp. Tương tự, mỗi lớp, lớp này tạo ra cuộn dây của bên thứ cấp của bộ biến áp, trực tiếp liền kề với các lớp mà tạo ra các cuộn dây của bên sơ cấp của bộ biến áp. Theo cách này, không có lớp tạo ra dây quấn sơ cấp nào liền kề với một lớp khác mà tạo ra dây quấn sơ cấp. Tương tự, không có lớp tạo ra dây quấn thứ cấp nào liền kề với một lớp khác mà tạo ra dây quấn thứ cấp.

Đã biết là cần đan xen hoàn toàn các dây quấn của bên sơ cấp và bên thứ cấp của bộ biến áp phẳng. Việc đan xen hoàn toàn các dây quấn của bên sơ cấp và bên thứ cấp của bộ biến áp phẳng cải thiện sự ghép từ tính giữa bên sơ cấp và bên thứ cấp và giảm độ rò từ thông so với cách bố trí trong đó không có đan xen giữa các dây quấn sơ cấp và thứ cấp.

Fig.3 là hình vẽ mặt cắt thẳng đứng của PCB nhiều lớp thể hiện các dây quấn của bộ biến áp đan xen hoàn toàn có mười hai lớp. Mỗi trong số các lớp ngoài (nghĩa là các lớp trên cùng và dưới cùng trên Fig.3) có chiều dày kim loại t_0 . Mỗi trong số các

lớp trong có chiều dày kim loại t_i , với t_i lớn hơn t_0 . Kim loại được sử dụng để tạo thành các lớp thường là đồng.

Sự cách điện được tạo ra giữa mỗi cặp lớp kim loại. Vật liệu cách điện thường là nền bằng chất dẻo. Chiều dày của vật liệu cách điện giữa các lớp là h_h . Fig.3 thể hiện cách bố trí đã biết trong đó khoảng đặt cách h_h giữa mỗi lớp là giống nhau trong toàn bộ mặt cắt thẳng đứng của PCB.

Vấn đề mà PCB đan xen hoàn toàn được thể hiện trên Fig.3 phải chịu là sự ghép điện dung tập giữa các dây quấn sơ cấp và thứ cấp lớn. Cách thức để giảm sự ghép điện dung tập là tăng chiều dày của vật liệu cách điện giữa các lớp sao cho các lớp kim loại nằm trong PCB được đặt cách xa hơn khỏi nhau. Tuy nhiên, việc tăng khoảng đặt cách giữa các lớp dẫn đến việc tăng điện cảm rò tập.

Một yêu cầu khác của bộ biến áp từ tính phẳng này là nó cần duy trì sự cách điện tốt giữa bên sơ cấp và bên thứ cấp của bộ biến áp. Vật liệu cách điện và khoảng đặt cách giữa các dây quấn sơ cấp và thứ cấp theo đó phải tạo ra các đặc tính cách điện yêu cầu của bộ biến áp. Điện áp cách điện chuẩn là 2250V giữa bên sơ cấp và bên thứ cấp. Điều này đặt ra các yêu cầu chặt chẽ lên vật liệu cách điện và các khoảng cách giữa các dây quấn sơ cấp và thứ cấp.

Quy trình sản xuất đã biết của PCB nhiều lớp cho bộ biến áp từ tính phẳng được mô tả sau đây có dựa vào Fig.4.

Nền bằng chất dẻo cứng, còn được gọi là tấm chất dẻo, thường được sử dụng làm vật liệu cách điện. Các rãnh của PCB được tạo thành trên các bề mặt trên và dưới từ nền nhờ quy trình trừ từ nền với các bề mặt trên và dưới được phủ hoàn toàn bởi kim loại hoặc nhờ quy trình cộng lên trên nền mà không có các phần phủ kim loại trên các bề mặt trên và dưới của nó.

Sau đó, một số nền này được liên kết với nhau bằng cách phủ chất thấm ướt trước dạng lỏng và sau đó tác dụng áp suất và nhiệt.

Tiếp theo, các lớp trên và dưới của PCB được thêm vào bằng cách sử dụng quy trình thấm ướt trước một lần nữa và tạo thành trên đó các lớp kim loại trên và dưới mỏng hơn.

Sau đó, các lỗ được khoan trong PCB cho các đường đi qua giữa các lớp và, nếu chưa có thì các đường cắt được tạo ra để cho phép lõi và các cánh của bộ biến áp kéo dài vào trong PCB. Tiếp theo các lỗ đi qua được mạ điện để tạo thành các đường đi qua.

Fig.4 thể hiện hình vẽ mặt cắt thẳng đứng của toàn bộ PCB ở các giai đoạn trong quá trình sản xuất PCB với sáu lớp kim loại.

Trên Fig.4, quy trình 1 thể hiện sự liên kết giữa nhiều nền, với các rãnh kim loại trên các bề mặt trên và dưới của chúng, bằng chất thấm ướt trước. Quy trình 2 thể hiện sự thêm vào sau đó của các nền kim loại trên và dưới của PCB.

Trong toàn bộ bản mô tả này, chiều dày của lớp là kích thước của lớp theo hướng vuông góc với bề mặt trên hoặc dưới của một trong số các lớp phẳng.

Như thấy rõ từ Fig.4, các lớp của chất thấm ướt trước dày hơn các lớp của nền.

Các lớp được tạo thành bởi quy trình thấm ướt trước không thể được tạo thành mỏng như các lớp của nền do bản chất của quy trình thấm ướt trước.

Các quy trình sản xuất tiêu chuẩn có dung sai $\pm 10\%$ đối với chiều dày của các lớp.

Với các quy trình sản xuất tiêu chuẩn, chiều dày nền nhỏ nhất mà có thể được thiết kế là khoảng $100\mu\text{m}$ và chiều dày chất thấm ướt trước nhỏ nhất mà có thể được thiết kế là khoảng $150\mu\text{m}$. Theo đó, các chiều dày nền và chất thấm ướt trước thực tế nhỏ nhất có thể thấp nhất lần lượt là $90\mu\text{m}$ và $135\mu\text{m}$, do dung sai sản xuất $\pm 10\%$.

Chiều dày trung bình của lớp chất thấm ướt trước được yêu cầu dày hơn so với chiều dày trung bình của lớp nền để cho chất thấm ướt trước có thể đổ vào trong các khe hở giữa các rãnh in trong các lớp kim loại.

Để tạo ra điện áp cách điện 2250V giữa bên sơ cấp và bên thứ cấp của bộ biến áp, vật liệu cách điện thấm ướt trước phải được thiết kế có chiều dày nhỏ nhất là $175\mu\text{m}$. Nghĩa là, do dung sai sản xuất, vật liệu cách điện thấm ướt trước sẽ thỏa mãn yêu cầu 2250V nếu nó có chiều dày ít nhất là $157,5\mu\text{m}$.

Do đó, vật liệu cách điện trong bộ biến áp đan xen hoàn toàn được thể hiện trên Fig.3 phải được thiết kế để dày ít nhất là $175\mu\text{m}$, $h_h \geq 175\mu\text{m}$, và không thể sử dụng được các chiều dày sản xuất nhỏ nhất của nền và chất thấm ướt trước.

Liên quan đến chiều dày của các lớp kim loại, điều này được quy định theo aoxơ (oz) của đồng, trong đó:

$$\begin{aligned} 1\text{oz} &= \text{chiều dày của 1 aoxơ của đồng khi cuộn trên diện tích 1 fut vuông (ft}^2\text{)} \\ &\quad (0,0929\text{m}^2) \\ &= 35\mu\text{m} \end{aligned}$$

Trên Fig.3, $t_o = 2\text{oz}$ và $t_i = 4\text{oz}$.

Trong toàn bộ bản mô tả này chiều cao của PCB là kích thước của PCB theo hướng vuông góc với bề mặt trên hoặc dưới của một trong số các lớp phẳng.

Tổng chiều cao của PCB được thể hiện trên Fig.3 là:

$$\begin{aligned} H1 &= (10 \times 4\text{oz}) + (2 \times 2\text{oz}) + (11 \times 175\mu\text{m}) \\ &= 3,465\text{mm} \end{aligned}$$

Vấn đề với cách bố trí được mô tả ở trên của PCB nhiều lớp xếp chồng được đan xen hoàn toàn, là chiều cao của PCB là tương đối lớn và điều này dẫn đến độ dẫn nhiệt kém từ bộ biến áp.

Ngoài ra, việc tăng chiều dày kim loại, hoặc số lượng lớp, sẽ tăng hơn nữa tổng chiều cao của PCB và theo đó giảm độ dẫn nhiệt còn nhiều hơn nữa. Độ dẫn nhiệt kém dẫn đến bộ biến áp từ tính phẳng không thích hợp cho các ứng dụng công suất cao.

Bản chất kỹ thuật của sáng chế

Sáng chế đề xuất các PCB nhiều lớp cho các bộ biến áp từ tính phẳng mà khắc phục được một số hoặc tất cả các vấn đề nêu trên.

Một phương án đề xuất bảng mạch in (printed circuit board - PCB) nhiều lớp, để tạo ra các vòng cuộn thứ nhất cho bên thứ nhất của bộ biến áp từ tính phẳng và các vòng cuộn thứ hai cho bên thứ hai của bộ biến áp từ tính phẳng, PCB nhiều lớp này bao gồm: nhiều lớp dẫn điện được tạo kết cấu để tạo ra các vòng cuộn thứ nhất; nhiều lớp dẫn điện được tạo kết cấu để tạo ra các vòng cuộn thứ hai; và nhiều lớp vật liệu

cách điện; trong đó: mỗi lớp vật liệu cách điện được bố trí giữa hai lớp dẫn điện để tạo ra sự cách điện giữa hai lớp dẫn điện này; và nhóm gồm hai hoặc nhiều hơn hai lớp dẫn điện liền kề đều là các lớp dẫn điện của các vòng cuộn thứ nhất và đều được bố trí giữa các lớp dẫn điện của các vòng cuộn thứ hai, trong đó chiều dày của vật liệu cách điện giữa ít nhất một cặp lớp dẫn điện liền kề trong nhóm gồm các lớp của các vòng cuộn thứ nhất nhỏ hơn chiều dày của vật liệu cách điện giữa lớp dẫn điện của các vòng cuộn thứ hai và lớp dẫn điện của các vòng cuộn thứ nhất.

Kết quả của các dấu hiệu này là, chiều cao của PCB thấp hơn so với các thiết kế đã biết do chiều dày của ít nhất một trong các lớp nằm trong PCB đã được giảm. Chiều cao giảm đi của PCB cải thiện độ dẫn nhiệt của PCB. Sự ghép điện dung tập giữa các vòng cuộn thứ nhất và các vòng cuộn thứ hai cũng thấp hơn so với thiết kế đan xen hoàn toàn đã biết. Mặc dù không được đan xen hoàn toàn, nhưng các vòng cuộn của các bên thứ nhất và thứ hai vẫn được đan xen một phần và theo đó duy trì được sự ghép từ tính tốt giữa bên sơ cấp và bên thứ cấp.

Tùy chọn, nhóm gồm hai hoặc nhiều hơn hai lớp dẫn điện liền kề đều là các lớp dẫn điện của các vòng cuộn thứ hai và đều được bố trí giữa các lớp dẫn điện của các vòng cuộn thứ nhất, trong đó chiều dày của vật liệu cách điện giữa ít nhất một cặp lớp dẫn điện liền kề trong nhóm gồm các lớp của các vòng cuộn thứ hai nhỏ hơn chiều dày của vật liệu cách điện giữa lớp dẫn điện của các vòng cuộn thứ nhất và lớp dẫn điện của các vòng cuộn thứ hai.

Thuận lợi nếu, nhờ nhóm các lớp liền kề với nhau ở cả hai bên của bộ biến áp, chiều cao của PCB có thể được giảm hơn nữa, độ dẫn nhiệt có thể được cải thiện hơn nữa và điện dung tập có thể được giảm hơn nữa.

Tùy chọn, nhiều lớp dẫn điện được bố trí thành ít nhất bốn nhóm sao cho: nhóm thứ nhất gồm hai hoặc nhiều hơn hai lớp dẫn điện liền kề đều là các lớp dẫn điện của các vòng cuộn thứ nhất và đều được bố trí giữa các lớp dẫn điện của các vòng cuộn thứ hai, trong đó chiều dày của vật liệu cách điện giữa ít nhất một cặp lớp dẫn điện liền kề trong nhóm thứ nhất gồm các lớp của các vòng cuộn thứ nhất nhỏ hơn chiều dày của vật liệu cách điện giữa lớp dẫn điện của các vòng cuộn thứ hai và lớp dẫn điện của các vòng cuộn thứ nhất; nhóm thứ hai gồm hai hoặc nhiều hơn hai lớp dẫn điện liền

kề, nhóm này không bao gồm lớp trong nhóm thứ nhất gồm hai hoặc nhiều hơn hai lớp dẫn điện liền kề, đều là các lớp dẫn điện của các vòng cuộn thứ nhất và đều được bố trí giữa các lớp dẫn điện của các vòng cuộn thứ hai, trong đó chiều dày của vật liệu cách điện giữa ít nhất một cặp lớp dẫn điện liền kề trong nhóm thứ hai gồm các lớp của các vòng cuộn thứ nhất nhỏ hơn chiều dày của vật liệu cách điện giữa lớp dẫn điện của các vòng cuộn thứ hai và lớp dẫn điện của các vòng cuộn thứ nhất; nhóm thứ ba gồm hai hoặc nhiều hơn hai lớp dẫn điện liền kề đều là các lớp dẫn điện của các vòng cuộn thứ hai và đều được bố trí giữa các lớp dẫn điện của các vòng cuộn thứ nhất, trong đó chiều dày của vật liệu cách điện giữa ít nhất một cặp lớp dẫn điện liền kề trong nhóm thứ ba gồm các lớp của các vòng cuộn thứ hai nhỏ hơn chiều dày của vật liệu cách điện giữa lớp dẫn điện của các vòng cuộn thứ nhất và lớp dẫn điện của các vòng cuộn thứ hai; và nhóm thứ tư gồm hai hoặc nhiều hơn hai lớp dẫn điện liền kề, nhóm này không bao gồm lớp trong nhóm thứ ba gồm hai hoặc nhiều hơn hai lớp dẫn điện liền kề, đều là các lớp dẫn điện của các vòng cuộn thứ hai và đều được bố trí giữa các lớp dẫn điện của các vòng cuộn thứ nhất, trong đó chiều dày của vật liệu cách điện giữa ít nhất một cặp lớp dẫn điện liền kề trong nhóm thứ tư gồm các lớp của các vòng cuộn thứ hai nhỏ hơn chiều dày của vật liệu cách điện giữa lớp dẫn điện của các vòng cuộn thứ nhất và lớp dẫn điện của các vòng cuộn thứ hai.

Thuận lợi nếu, nhờ nhóm các lớp liền kề với nhau trong nhiều hơn một nhóm ở cả hai bên của bộ biến áp, sự ghép từ tính tốt được duy trì, chiều cao của PCB có thể được giảm hơn nữa, độ dẫn nhiệt có thể được cải thiện hơn nữa và điện dung tạp có thể được giảm hơn nữa.

Tùy chọn, cặp gồm hai lớp dẫn điện liền kề của các vòng cuộn thứ nhất có tấm chất dẻo được tạo ra giữa các lớp dẫn điện liền kề làm vật liệu cách điện và các lớp dẫn điện được tạo thành trên tấm chất dẻo.

Thuận lợi nếu, nhờ tạo thành các lớp dẫn điện trên tấm chất dẻo, khoảng đặt cách giữa các lớp dẫn điện có thể được làm cho nhỏ và chiều cao của PCB được giảm hơn nữa.

Tùy chọn, cặp gồm hai lớp dẫn điện liền kề của các vòng cuộn thứ hai có tấm chất dẻo được tạo ra giữa các lớp dẫn điện liền kề làm vật liệu cách điện và các lớp

dẫn điện được tạo thành trên tấm chất dẻo; và, tùy chọn, cặp gồm hai lớp dẫn điện liền kề của các vòng cuộn thứ nhất có tấm chất dẻo được tạo ra giữa các lớp dẫn điện liền kề làm vật liệu cách điện và các lớp dẫn điện được tạo thành trên tấm chất dẻo.

Thuận lợi nếu, nhờ tạo thành nhiều lớp dẫn điện nhất có thể trên tấm chất dẻo, khoảng đặt cách giữa các lớp dẫn điện có thể nhỏ nhất có thể với các kỹ thuật sản xuất tiêu chuẩn và chiều cao của PCB được giảm hơn nữa.

Tùy chọn, vật liệu cách điện giữa lớp dẫn điện của các vòng cuộn thứ nhất và lớp dẫn điện của các vòng cuộn thứ hai là chất thấm ướt trước.

Tùy chọn, chiều dày của tấm chất dẻo có trị số nằm trong khoảng từ 90 μ m đến 110 μ m; và chiều dày của chất thấm ướt trước có trị số nằm trong khoảng từ 157,5 μ m đến 192,5 μ m.

Thuận lợi nếu, các yêu cầu cách điện giữa bên sơ cấp và bên thứ cấp của bộ biến áp được duy trì.

Các vòng cuộn thứ nhất được mô tả ở trên có thể là các vòng cuộn của bên sơ cấp của bộ biến áp và các vòng cuộn thứ hai có thể là các vòng cuộn của bên thứ cấp của bộ biến áp.

Theo cách khác, các vòng cuộn thứ nhất được mô tả ở trên có thể là các vòng cuộn của bên thứ cấp của bộ biến áp và các vòng cuộn thứ hai có thể là các vòng cuộn của bên sơ cấp của bộ biến áp.

Một phương án khác đề xuất phương pháp sản xuất bảng mạch in (printed circuit board - PCB) nhiều lớp bao gồm nhiều lớp để tạo ra các vòng cuộn thứ nhất của bên thứ nhất của bộ biến áp từ tính phẳng và các vòng cuộn thứ hai của bên thứ hai của bộ biến áp từ tính phẳng, phương pháp này bao gồm các bước: tạo thành nhóm gồm ít nhất hai lớp dẫn điện, trong đó các lớp dẫn điện liền kề của nhóm được tách khỏi nhau bởi lớp vật liệu cách điện; tạo thành ít nhất một lớp dẫn điện phía trên nhóm gồm các lớp dẫn điện trong đó ít nhất một lớp dẫn điện được tách khỏi lớp dẫn điện của nhóm bởi lớp vật liệu cách điện; tạo thành ít nhất một lớp dẫn điện khác phía dưới nhóm gồm các lớp dẫn điện, trong đó ít nhất một lớp dẫn điện khác được tách khỏi lớp dẫn điện của nhóm bởi lớp vật liệu cách điện; nối tất cả các lớp dẫn điện trong nhóm gồm

các lớp dẫn điện sao cho tất cả các lớp dẫn điện tạo ra các vòng cuộn thứ nhất; và nối cả ít nhất một lớp dẫn điện và ít nhất một lớp dẫn điện khác để tạo ra các vòng cuộn thứ hai; trong đó chiều dày của vật liệu cách điện giữa ít nhất một cặp lớp dẫn điện liền kề trong nhóm gồm các lớp dẫn điện của các vòng cuộn thứ nhất nhỏ hơn chiều dày của vật liệu cách điện giữa lớp dẫn điện của các vòng cuộn thứ hai và lớp dẫn điện của các vòng cuộn thứ nhất.

Thuận lợi nếu, chiều cao của PCB được sản xuất thấp hơn so với các thiết kế đã biết do chiều dày của ít nhất một trong các lớp nằm trong PCB đã được giảm. Chiều cao giảm đi của PCB cải thiện độ dẫn nhiệt của PCB. Sự ghép điện dung tập giữa các vòng cuộn thứ nhất và các vòng cuộn thứ hai cũng thấp hơn so với thiết kế đan xen hoàn toàn đã biết. Mặc dù không được đan xen hoàn toàn, nhưng các vòng cuộn của các bên thứ nhất và thứ hai vẫn được đan xen một phần và theo đó sự ghép từ tính giữa bên sơ cấp và bên thứ cấp là tốt.

Tùy chọn, bước tạo thành nhóm gồm ít nhất hai lớp dẫn điện bao gồm: tạo thành hai lớp dẫn điện liền kề của nhóm gồm các lớp dẫn điện trên các bề mặt trên và dưới của tấm chất dẻo, trong đó tấm chất dẻo tạo ra vật liệu cách điện giữa các lớp dẫn điện liền kề và chiều dày của tấm chất dẻo nhỏ hơn chiều dày của vật liệu cách điện giữa lớp dẫn điện của các vòng cuộn thứ hai và lớp dẫn điện liền kề của các vòng cuộn thứ nhất.

Thuận lợi nếu, nhờ tạo thành các lớp dẫn điện trên tấm chất dẻo, khoảng đặt cách giữa các lớp dẫn điện có thể nhỏ nhất có thể so với các kỹ thuật sản xuất tiêu chuẩn và chiều cao của PCB được giảm hơn nữa.

Tùy chọn, bước tạo thành nhóm gồm ít nhất hai lớp dẫn điện còn bao gồm: tạo thành hai lớp dẫn điện liền kề của nhóm gồm các lớp dẫn điện trên các bề mặt trên và dưới của tấm chất dẻo thứ hai, trong đó tấm chất dẻo thứ hai tạo ra vật liệu cách điện giữa hai lớp dẫn điện; và liên kết lớp dẫn điện của tấm chất dẻo thứ hai với lớp dẫn điện của tấm chất dẻo khác sao cho các lớp dẫn điện được tách bởi lớp vật liệu cách điện, trong đó vật liệu cách điện giữa các lớp dẫn điện của nhóm dày hơn các tấm chất dẻo và nhỏ hơn chiều dày của vật liệu cách điện giữa lớp dẫn điện của các vòng cuộn thứ hai và lớp dẫn điện liền kề của các vòng cuộn thứ nhất.

Thuận lợi nếu, nhóm gồm bốn lớp liền kề, tất cả các lớp này thuộc cùng một bên của bộ biến áp, được tạo thành với tổng khoảng đặt cách nhỏ nhất giữa các lớp.

Tùy chọn, phương pháp còn bao gồm bước liên kết lớp dẫn điện khác với lớp dẫn điện trong số hai lớp dẫn điện liền kề của các vòng cuộn thứ nhất để tạo thành nhóm gồm ba lớp dẫn điện liền kề của các dây quấn thứ nhất với lớp vật liệu cách điện tách tất cả các lớp dẫn điện liền kề, trong đó vật liệu cách điện giữa lớp dẫn điện khác và hai lớp dẫn điện liền kề này dày hơn tám chất dẻo và kém dày hơn vật liệu cách điện giữa lớp dẫn điện của các vòng cuộn thứ hai và lớp dẫn điện liền kề của các vòng cuộn thứ nhất.

Thuận lợi nếu, nhóm gồm ba lớp liền kề, tất cả các lớp này thuộc cùng một bên của bộ biến áp, được tạo thành với tổng khoảng đặt cách nhỏ nhất giữa các lớp.

Tùy chọn, bước liên kết các lớp dẫn điện được thực hiện bằng cách sử dụng quy trình thấm ướt trước và tạo ra chất thấm ướt trước làm vật liệu cách điện giữa các lớp được liên kết; và PCB nhiều lớp được sản xuất theo phương pháp nêu trên có chiều dày của tám chất dẻo nằm trong khoảng từ $90\mu\text{m}$ đến $110\mu\text{m}$; chiều dày của chất thấm ướt trước giữa các lớp dẫn điện liền kề của các vòng cuộn thứ nhất nằm trong khoảng từ $135\mu\text{m}$ đến $165\mu\text{m}$; và chiều dày của chất thấm ướt trước giữa lớp dẫn điện của các vòng cuộn thứ nhất và lớp dẫn điện liền kề của các vòng cuộn thứ hai nằm trong khoảng từ $157,5\mu\text{m}$ đến $192,5\mu\text{m}$.

Thuận lợi nếu, chiều dày của vật liệu cách điện nằm trong PCB tạo ra chiều cao của PCB thấp nhất có thể so với các kỹ thuật sản xuất tiêu chuẩn.

PCB nhiều lớp được sản xuất theo phương pháp được mô tả ở trên có thể có các vòng cuộn thứ nhất là các vòng cuộn của bên sơ cấp của bộ biến áp và các vòng cuộn thứ hai là các vòng cuộn của bên thứ cấp của bộ biến áp.

Theo cách khác, PCB nhiều lớp được sản xuất theo phương pháp được mô tả ở trên có thể có các vòng cuộn thứ nhất là các vòng cuộn của bên thứ cấp của bộ biến áp và các vòng cuộn thứ hai là các vòng cuộn của bên sơ cấp của bộ biến áp.

Mô tả vắn tắt các hình vẽ

Các phương án sẽ được giải thích sau đây, chỉ theo cách ví dụ, có dựa vào các hình vẽ kèm theo, trong đó:

Fig.1 là hình vẽ thể hiện cấu trúc đặc trưng của SMPS sử dụng các bộ phận từ tính phẳng;

Fig.2 là sơ đồ thể hiện các bộ phận chưa được lắp ráp của bộ biến áp từ tính phẳng đã biết;

Fig.3 là hình vẽ mặt cắt thẳng đứng của PCB mười hai lớp đan xen hoàn toàn đã biết;

Fig.4 là sơ đồ thể hiện PCB nhiều lớp đã biết ở các giai đoạn khác nhau trong quy trình sản xuất của nó;

Fig.5 là hình vẽ mặt cắt thẳng đứng của PCB nhiều lớp theo một phương án.

Fig.6 là hình vẽ mặt cắt thẳng đứng của PCB nhiều lớp theo một phương án.

Fig.7 là hình vẽ mặt cắt thẳng đứng của PCB nhiều lớp theo một phương án.

Fig.8 là hình vẽ mặt cắt thẳng đứng của PCB nhiều lớp theo một phương án.

Fig.9 là sơ đồ tiến trình thể hiện các hoạt động được thực hiện trong phương pháp theo một phương án.

Mô tả chi tiết sáng chế

Các phương án đề xuất cách bố trí dây quấn của bộ biến áp từ tính phẳng được tạo thành trên PCB nhiều lớp. Cách bố trí dây quấn theo các phương án cải thiện sự truyền nhiệt từ bộ biến áp sao cho bộ biến áp có thể được sử dụng cho các ứng dụng công suất cao hơn so với các thiết kế bộ biến áp phẳng đã biết.

Cũng có thể thu được chiều cao thấp hơn của PCB.

Ngoài ra, sự ghép điện dung tạp trong bộ biến áp thấp hơn so với thiết kế bộ biến áp đan xen hoàn toàn đã biết. Điện cảm rò không tăng lên đáng kể từ thiết kế bộ biến áp đan xen hoàn toàn đã biết và duy trì được sự ghép từ tính tốt giữa bên sơ cấp và bên thứ cấp.

Các phương án thu được được các ưu điểm trên nhờ giảm chiều dày của một số lớp trong số các lớp cách điện nằm trong PCB.

Điều này cho phép chiều cao của PCB giảm đi, và/hoặc chiều dày các lớp kim loại nằm trong PCB tăng lên và/hoặc số lượng lớp kim loại tăng lên.

Theo các phương án, cách thức theo đó các dây quần của bên sơ cấp và bên thứ cấp của bộ biến áp được đan xen được thay đổi so với các cách bố trí đã biết.

Các hình vẽ Fig.5 đến Fig.8 thể hiện các mặt cắt thẳng đứng của các PCB nhiều lớp theo các phương án.

Theo các phương án, các dây quần của bên sơ cấp và bên thứ cấp không được đan xen hoàn toàn như với các thiết kế bộ biến áp đã biết được thể hiện trên Fig.2 và Fig.3.

Thay vào đó, hai hoặc nhiều hơn hai lớp tạo thành các dây quần cho cùng một bên của bộ biến áp được bố trí liền kề nhau trong nhóm. Sau đó, nhóm này được đan xen giữa lớp, hoặc nhóm gồm các lớp, tạo thành các dây quần cho bên kia của bộ biến áp. Chiều dày của vật liệu cách điện giữa các lớp của nhóm được làm cho thấp hơn so với khoảng đặt cách lớp với thiết kế đan xen hoàn toàn đã biết. Như sẽ được giải thích chi tiết hơn sau đây, có thể giảm chiều dày của vật liệu cách điện giữa các lớp dẫn điện của nhóm do các lớp trong nhóm đều tạo ra các dây quần cho cùng một bên của bộ biến áp và khoảng đặt cách giữa các lớp này bị giới hạn ít hơn, theo yêu cầu để đảm bảo rằng sự cách điện được duy trì giữa các lớp, so với các lớp liền kề ở các bên khác nhau của bộ biến áp.

Khi nhóm được tạo thành, tốt hơn nếu các lớp kim loại nằm trong nhóm dựa trên nền tạo ra vật liệu cách điện. Thuận lợi nếu, việc sử dụng nền cho phép thu được vật liệu cách điện mỏng hơn do kết cấu được tạo thành nhờ mạ nền, hoặc loại bỏ kim loại khỏi nền được mạ, hơn là bằng cách sử dụng các quy trình thấm ướt trước.

Kim loại được sử dụng cho các lớp kim loại của PCB nhiều lớp có thể là đồng.

Các hình vẽ Fig.5 đến Fig.8 thể hiện ba cách bố trí khác nhau của các lớp theo các phương án.

Fig.5 và Fig.6 thể hiện một phương án trong đó các lớp của bên sơ cấp và bên thứ cấp được bố trí thành các nhóm hai nằm trong PCB, chỉ với các lớp đơn được tạo ra như các lớp trên và dưới.

Theo đó, ví dụ, mỗi lớp trong số các lớp 2, 4, 6, 8, 10 và 12 tạo ra một hoặc nhiều dây quấn cho bên sơ cấp của bộ biến áp, trong khi mỗi lớp trong số các lớp 14, 16, 18 và 20 tạo ra một hoặc nhiều dây quấn cho bên thứ cấp của bộ biến áp. Các lớp 22 và 24 là các lớp đơn, mỗi lớp tạo ra một hoặc nhiều dây quấn cho bên thứ cấp. Theo đó, các lớp 2 và 4 tạo thành nhóm thứ nhất gồm các lớp cho bên sơ cấp, các lớp 6 và 8 tạo thành nhóm thứ hai gồm các lớp cho bên sơ cấp, và các lớp 10 và 12 tạo thành nhóm thứ ba gồm các lớp cho bên sơ cấp. Các lớp 14 và 16 tạo thành nhóm thứ nhất gồm các lớp cho bên thứ cấp, và các lớp 18 và 20 tạo thành nhóm thứ hai gồm các lớp cho bên thứ cấp. Các nhóm thứ nhất và thứ hai cho bên thứ cấp được đan xen với các nhóm thứ nhất, thứ hai và thứ ba cho bên sơ cấp. Theo các phương án trên Fig.5 và Fig.6, mỗi nhóm bao gồm hai lớp. Tuy nhiên, như được giải thích sau đây, mỗi nhóm có thể chứa hai hoặc nhiều hơn hai lớp, và số lượng lớp trong mỗi nhóm không cần giống nhau.

Thuận lợi nếu, trong mỗi nhóm, có thể tạo thành hai lớp trên các bề mặt trên và dưới của nền mà không sử dụng chiều dày tăng lên của chất thấm ướt trước giữa mỗi lớp.

Do các lớp kim loại nằm trong mỗi nhóm đều tạo ra các dây quấn ở cùng một bên của bộ biến áp, nên hiệu điện thế giữa các lớp kim loại là tương đối nhỏ và có sự ghép điện dung nhỏ giữa chúng. Vẫn có nhu cầu duy trì sự cách điện giữa các lớp kim loại nằm trong mỗi nhóm nhưng sự cách điện yêu cầu thường là 500V, điều này cho phép khoảng đặt cách lớp gần hơn so với điện áp cách điện 2250V mà phải được tạo ra giữa các lớp ở các bên khác nhau của bộ biến áp.

Do đó, khoảng đặt cách giữa các lớp kim loại nằm trong nhóm có thể được làm cho thấp hơn so với khoảng đặt cách giữa các lớp kim loại mà tạo ra các dây quấn ở các bên khác nhau của bộ biến áp, nó được giới hạn bởi sự ghép điện dung và yêu cầu giới hạn hơn để đảm bảo tạo ra được sự cách điện. Trên các hình vẽ Fig.5 đến Fig.8 khoảng đặt cách giữa các lớp liền kề mà tạo ra các dây quấn ở các bên khác nhau của

bộ biến áp theo đó bị hạn chế bởi cùng các yêu cầu cách điện như khoảng đặt cách h_h trên Fig.3.

Trên Fig.5, các lớp kim loại trên cùng và dưới cùng có chiều dày t_o là 2oz và các lớp kim loại trong có chiều dày, t_i , là 4oz. Chiều dày của nền h_i giữa các lớp kim loại tạo ra các cuộn dây ở cùng một bên của bộ biến là chiều dày có thể thiết kế nhỏ nhất là $100\mu\text{m}$, và theo đó, trên thực tế, nằm trong khoảng từ $90\mu\text{m}$ đến $110\mu\text{m}$ do dung sai sản xuất $\pm 10\%$. Vật liệu cách điện h_h giữa các lớp kim loại tạo ra các cuộn dây ở các bên khác nhau của bộ biến áp được tạo ra bởi chất thấm ướt trước và, do yêu cầu cách điện 2250V, được thiết kế thành $175\mu\text{m}$ và theo đó, trên thực tế, nằm trong khoảng từ $157,5\mu\text{m}$ đến $192,5\mu\text{m}$ do dung sai sản xuất $\pm 10\%$.

Theo đó, tổng chiều cao của PCB trên Fig.5 là:

$$\begin{aligned} H2 &= (10 \times t_i) + (2 \times t_o) + (6 \times h_h) + (5 \times h_i) \\ &= (10 \times 4\text{oz}) + (2 \times 2\text{oz}) + (6 \times 175\mu\text{m}) + (5 \times 100\mu\text{m}) \\ &= 3,090\text{mm} \end{aligned}$$

Theo đó cách bố trí trên Fig.5 tạo ra PCB nhiều lớp gồm mười hai lớp với chiều cao thấp hơn so với cách bố trí đã biết được thể hiện trên Fig.3, do khoảng đặt cách giữa một số lớp trong số các lớp nằm trong PCB đã được giảm. Thuận lợi nếu, điều này cải thiện độ dẫn nhiệt của PCB cũng như giảm điện dung tập. Mặc dù điện cảm rò tăng lên, nhưng mức tăng không đáng kể và duy trì được sự ghép từ tính tốt giữa các bên khác nhau của bộ biến áp.

Cách bố trí được thể hiện trên Fig.6 sử dụng các lớp kim loại dày hơn so với cách bố trí trên Fig.5 và có thể được thiết kế để có cùng chiều cao của PCB như PCB nhiều lớp đã biết được thể hiện trên Fig.3. Thuận lợi nếu phương án được thể hiện trên Fig.6 có điện trở thấp hơn do các lớp kim loại dày hơn.

Trên Fig.6, sự khác biệt duy nhất với PCB được thể hiện trên Fig.5 là chiều dày của các lớp kim loại trong, t_{i2} , tăng lên thành 5oz.

Theo đó, chiều cao của PCB được thể hiện trên Fig.6 là:

$$H4 = (10 \times t_{i2}) + (2 \times t_o) + (6 \times h_h) + (5 \times h_i)$$

$$\begin{aligned}
 &= (10 \times 5\text{oz}) + (2 \times 2\text{oz}) + (6 \times 175\mu\text{m}) + (5 \times 100\mu\text{m}) \\
 &= 3,440\text{mm}
 \end{aligned}$$

Fig.7 và Fig.8 thể hiện các cách bố trí có thể khác trong đó số lượng lớp trong các nhóm ở bên sơ cấp và bên thứ cấp là khác nhau. Tuy nhiên, trong mỗi trường hợp, mỗi nhóm gồm các lớp bao gồm ít nhất hai lớp tạo ra các dây quấn cho cùng một bên tương ứng của bộ biến áp. Cách cách bố trí của các lớp này có thể được sử dụng để thu được các PCB với các chiều cao thấp hơn so với các PCB được thể hiện trên Fig.5 và Fig.6 do, với số lượng lớp kim loại đã cho, số lượng lớp vật liệu cách điện liền kề với lớp kim loại của bên sơ cấp và lớp kim loại của bên thứ cấp được giảm đi, và có thể tạo ra nhiều lớp vật liệu cách điện hơn bởi vật liệu cách điện mỏng hơn.

Fig.7 thể hiện PCB mười bốn lớp với bên sơ cấp bao gồm các nhóm gồm hai lớp và bên thứ cấp bao gồm các nhóm gồm bốn lớp.

Mỗi nhóm gồm bốn lớp bao gồm các nền với chiều dày nền nhỏ nhất, h_{II} , được phủ trên cả hai bên bởi đồng. Hai nền được phủ đồng trong mỗi nhóm được liên kết với nhau bằng cách sử dụng quy trình thấm ướt trước mà tạo ra chiều dày có thể thiết kế nhỏ nhất của chất thấm ướt trước, h_{IP} , là $150\mu\text{m}$ (trên thực tế, nằm trong khoảng từ $135\mu\text{m}$ đến $165\mu\text{m}$ do dung sai sản xuất $\pm 10\%$).

Tổng chiều cao của PCB trên Fig.7 là:

$$\begin{aligned}
 H5 &= (12 \times t_i) + (2 \times t_o) + (4 \times h_{IP}) + (5 \times h_{II}) + (4 \times h_{IP}) \\
 &= (12 \times 4\text{oz}) + (2 \times 2\text{oz}) + (4 \times 175\mu\text{m}) + (5 \times 100\mu\text{m}) + (4 \times 150\mu\text{m}) \\
 &= 3,620\text{mm}
 \end{aligned}$$

Fig.8 thể hiện một kết cấu khác của PCB mười hai lớp. Bên sơ cấp có ba nhóm, mỗi nhóm bao gồm hai lớp, trong khi bên thứ cấp có hai nhóm, mỗi nhóm bao gồm ba lớp.

Mỗi nhóm gồm ba lớp được cấu tạo nhờ tạo thành hai trong số các lớp ở một bên của nền với chiều dày có thể thiết kế nhỏ nhất, h_{II} , và sau đó tạo ra lớp của chất thấm ướt trước với chiều dày có thể thiết kế nhỏ nhất, h_{IP} , giữa lớp kim loại được tạo thành trên nền và lớp kim loại thứ ba.

Tổng chiều cao của PCB trên Fig.8 là:

$$\begin{aligned}
 H3 &= (10 \times t_i) + (2 \times t_o) + (3 \times h_{ll}) + (2 \times h_{hl}) + (4 \times h_{lp}) + (2 \times h_{hp}) \\
 &= (10 \times 4oz) + (2 \times 2oz) + (3 \times 100\mu m) + (2 \times 175\mu m) + \\
 &\quad (4 \times 150\mu m) + (2 \times 175\mu m) \\
 &= 3,140mm
 \end{aligned}$$

Các cách bố trí được thể hiện trên Fig.7 và Fig.8 là đặc biệt thích hợp cho các ứng dụng điện áp cao, như các ứng dụng 400V trong đó yêu cầu cách điện là 5000V, ví dụ, trong đó yêu cầu khoảng đặt cách thiết kế rộng hơn 175 μ m giữa các lớp ở các bên khác nhau của bộ biến áp để đáp ứng các yêu cầu cách điện. Vật liệu cách điện giữa tất cả các lớp kim loại có thể được tạo ra bởi chất thấm ướt trước, các ưu điểm của các phương án thu được nhờ sử dụng chiều dày mỏng hơn của chất thấm ướt trước giữa các lớp liền kề nằm trong nhóm.

Fig.9 thể hiện các hoạt động được thực hiện trong phương pháp sản xuất PCB nhiều lớp theo một phương án.

Quy trình sản xuất bắt đầu ở bước 901.

Ở bước 903, nhóm gồm ít nhất hai lớp dẫn điện 6, 8, được tạo thành, trong đó các lớp dẫn điện liền kề của nhóm được tách khỏi nhau bởi lớp vật liệu cách điện.

Ở bước 905, ít nhất một lớp dẫn điện 16 phía trên nhóm gồm các lớp dẫn điện được tạo thành, trong đó ít nhất một lớp dẫn điện 16 được tách khỏi lớp dẫn điện của nhóm bởi lớp vật liệu cách điện.

Ở bước 907, ít nhất một lớp dẫn điện 18 khác phía dưới nhóm gồm các lớp dẫn điện được tạo thành, trong đó ít nhất một lớp dẫn điện 18 khác được tách khỏi lớp dẫn điện của nhóm bởi lớp vật liệu cách điện.

Ở bước 909, tất cả các lớp dẫn điện trong nhóm gồm các lớp dẫn điện 6, 8 được nối sao cho tất cả các lớp dẫn điện tạo ra các dây quấn thứ nhất.

Ở bước 911, ít nhất một lớp dẫn điện 16 và ít nhất một lớp dẫn điện 18 khác được nối để tạo ra các dây quấn thứ hai.

Trong các PCB nhiều lớp được sản xuất theo phương pháp nêu trên, chiều dày của vật liệu cách điện giữa ít nhất một cặp lớp dẫn điện liền kề trong nhóm gồm các lớp dẫn điện 6, 8 của các dây quấn thứ nhất nhỏ hơn chiều dày của vật liệu cách điện giữa lớp dẫn điện 16 của các dây quấn thứ hai và lớp dẫn điện 6 của các dây quấn thứ nhất.

Các cách bố trí của các lớp kim loại khác với các cách bố trí được thể hiện trên các hình vẽ Fig.5 đến Fig.8 là có thể để thu được các ưu điểm của các phương án miễn sao ít nhất một bên của bộ biến áp có ít nhất hai lớp kim loại liền kề tạo ra các cuộn dây cho bên đó của bộ biến áp mà không có cuộn dây từ bên kia đan xen vào giữa hai lớp kim loại. Các nhóm gồm các lớp kim loại có thể bao gồm số lượng lớp bất kỳ và không bị giới hạn vào hai, ba hoặc bốn như được thể hiện trên các hình vẽ Fig.5 đến Fig.8.

Tổng tỷ lệ vòng cuộn của bộ biến áp được xác định bởi số lượng lớp song song được sử dụng và số lượng cuộn dây trên mỗi lớp. Ví dụ, cách bố trí được thể hiện trên Fig.5 có thể được thiết kế để có tỷ lệ vòng cuộn 4:1.

Do chiều dày của vật liệu cách điện giữa một số lớp trong số các lớp nằm trong kết cấu PCB nhiều lớp được giảm đi, nên sự truyền nhiệt của bộ biến áp được cải thiện. Sự ghép điện dung tập giữa bên sơ cấp và bên thứ cấp cũng được giảm đi.

Độ khuếch đại của bộ biến áp từ tính phẳng theo các phương án là đặc biệt lớn khi các lớp liền kề của nhóm tạo ra cùng cuộn dây của dây quấn. Bằng cách sử dụng hai hoặc nhiều hơn hai các lớp liền kề để tạo ra cùng cuộn dây, hoặc vòng cuộn, điện trở được giảm đi.

Khoảng đặt cách giữa các lớp liền kề của nhóm có thể được tạo ra nhờ tạo thành các lớp kim loại trên nền. Điều này cho phép chiều dày vật liệu cách điện thấp hơn so với chiều dày có thể thu được với lớp chất thấm ướt trước.

Trong ví dụ được thể hiện trên Fig.5, chiều dày của vật liệu cách điện đã được giảm từ 175 μ m thành 100 μ m giữa các lớp liền kề nằm trong nhóm. Chiều cao của PCB nhỏ hơn khoảng 10% so với cách bố trí đã biết được thể hiện trên Fig.3. Nhiệt trở cũng giảm đi 18% mà không làm tăng bất kỳ về điện dung tập hoặc điện cảm rò.

Thuận lợi nếu, có thể thu được các bộ biến áp với chiều cao thấp hơn đối với yêu cầu công suất đã cho.

Phương án được thể hiện trên Fig.6 có điện trở thấp hơn 19% so với thiết kế được thể hiện trên Fig.3 và cũng có nhiệt trở thấp hơn 18%. Do đó, thiết kế của bộ biến áp theo phương án có cùng kích thước cơ khí bên ngoài như bộ biến áp đã biết được thể hiện trên Fig.3 như có thể hoạt động ở các công suất cao hơn 20%. Sự cải thiện này được tạo ra bởi các rãnh kim loại dày hơn dẫn đến điện trở thấp hơn và còn tạo ra độ dẫn nhiệt được cải thiện.

Có thể thực hiện nhiều biến đổi và thay đổi đối với các phương án được mô tả ở trên mà không lệch khỏi phạm vi bảo hộ của sáng chế như được xác định bởi các điểm yêu cầu bảo hộ kèm theo.

YÊU CẦU BẢO HỘ

1. Bảng mạch in (printed circuit board - PCB) nhiều lớp, để tạo ra các dây quần thứ nhất cho bên sơ cấp của bộ biến áp từ tính phẳng và các dây quần thứ hai cho bên thứ cấp của bộ biến áp từ tính phẳng, PCB nhiều lớp này bao gồm:

nhiều lớp dẫn điện (2, 4, 6, 8, 10, 12) được tạo kết cấu để tạo ra các dây quần thứ nhất;

nhiều lớp dẫn điện (22, 14, 16, 18, 20, 24) được tạo kết cấu để tạo ra các dây quần thứ hai; và

nhiều lớp vật liệu cách điện;

trong đó:

mỗi lớp vật liệu cách điện được bố trí giữa hai lớp dẫn điện để sao cho tạo ra sự cách điện giữa hai lớp dẫn điện này;

nhóm thứ nhất gồm hai hoặc nhiều hơn hai lớp dẫn điện (6, 8) liền kề đều là các lớp dẫn điện của các dây quần thứ nhất và đều được bố trí giữa các lớp dẫn điện (16, 18) của các dây quần thứ hai, trong đó chiều dày của vật liệu cách điện giữa ít nhất cặp lớp dẫn điện (6, 8) liền kề trong nhóm thứ nhất gồm các lớp của các dây quần thứ nhất nhỏ hơn chiều dày của vật liệu cách điện giữa lớp dẫn điện (16) của các dây quần thứ hai và lớp dẫn điện (6) của các dây quần thứ nhất; và

nhóm thứ hai gồm hai hoặc nhiều hơn hai lớp dẫn điện (14, 16) liền kề đều là các lớp dẫn điện của các dây quần thứ hai và đều được bố trí giữa các lớp dẫn điện (4, 6) của các dây quần thứ nhất, trong đó chiều dày của vật liệu cách điện giữa ít nhất cặp lớp dẫn điện liền kề trong nhóm thứ hai gồm các lớp (14, 16) của các dây quần thứ hai nhỏ hơn chiều dày của vật liệu cách điện giữa lớp dẫn điện (4) của các dây quần thứ nhất và lớp dẫn điện (14) của các dây quần thứ hai.

2. PCB nhiều lớp theo điểm 1, trong đó nhiều lớp dẫn điện được bố trí thành ít nhất bốn nhóm sao cho:

nhóm thứ nhất gồm hai hoặc nhiều hơn hai lớp dẫn điện (2, 4) liền kề đều là các lớp dẫn điện của các dây quần thứ nhất và đều được bố trí giữa các lớp dẫn điện (22,

14) của các dây quấn thứ hai, trong đó chiều dày của vật liệu cách điện giữa ít nhất cặp lớp dẫn điện (2, 4) liền kề trong nhóm thứ nhất gồm các lớp của các dây quấn thứ nhất nhỏ hơn chiều dày của vật liệu cách điện giữa lớp dẫn điện (22) của các dây quấn thứ hai và lớp dẫn điện (2) của các dây quấn thứ nhất;

nhóm thứ hai gồm hai hoặc nhiều hơn hai lớp dẫn điện (6, 8) liền kề, mà không bao gồm lớp trong nhóm thứ nhất gồm hai hoặc nhiều hơn hai lớp dẫn điện (2, 4) liền kề, đều là các lớp dẫn điện của các dây quấn thứ nhất và đều được bố trí giữa các lớp dẫn điện (16, 18) của các dây quấn thứ hai, trong đó chiều dày của vật liệu cách điện giữa ít nhất cặp lớp dẫn điện liền kề trong nhóm thứ hai gồm các lớp (6, 8) của các dây quấn thứ nhất nhỏ hơn chiều dày của vật liệu cách điện giữa lớp dẫn điện (16) của các dây quấn thứ hai và lớp dẫn điện (6) của các dây quấn thứ nhất;

nhóm thứ ba gồm hai hoặc nhiều hơn hai lớp dẫn điện (14, 16) liền kề đều là các lớp dẫn điện của các dây quấn thứ hai và đều được bố trí giữa các lớp dẫn điện (4, 6) của các dây quấn thứ nhất, trong đó chiều dày của vật liệu cách điện giữa ít nhất cặp lớp dẫn điện (14, 16) liền kề trong nhóm thứ ba gồm các lớp của các dây quấn thứ hai nhỏ hơn chiều dày của vật liệu cách điện giữa lớp dẫn điện (4) của các dây quấn thứ nhất và lớp dẫn điện (14) của các dây quấn thứ hai; và

nhóm thứ tư gồm hai hoặc nhiều hơn hai lớp dẫn điện (18, 20) liền kề, mà không bao gồm lớp trong nhóm thứ ba gồm hai hoặc nhiều hơn hai lớp dẫn điện (14, 16) liền kề, đều là các lớp dẫn điện của các dây quấn thứ hai và đều được bố trí giữa các lớp dẫn điện (8, 10) của các dây quấn thứ nhất, trong đó chiều dày của vật liệu cách điện giữa ít nhất cặp lớp dẫn điện liền kề trong nhóm thứ tư gồm các lớp (18, 20) của các dây quấn thứ hai nhỏ hơn chiều dày của vật liệu cách điện giữa lớp dẫn điện (8) của các dây quấn thứ nhất và lớp dẫn điện (18) của các dây quấn thứ hai.

3. PCB nhiều lớp theo điểm 1 hoặc điểm 2, trong đó:

cặp gồm hai lớp dẫn điện (6, 8) liền kề của các dây quấn thứ nhất có nên được tạo ra giữa các lớp dẫn điện liền kề làm vật liệu cách điện và các lớp dẫn điện được tạo thành trên nền.

4. PCB nhiều lớp theo điểm 1 hoặc điểm 2, trong đó:

cặp gồm hai lớp dẫn điện (14, 16) liền kề của các dây quấn thứ hai có nền được tạo ra giữa các lớp dẫn điện liền kề làm vật liệu cách điện và các lớp dẫn điện được tạo thành trên nền;

và, tùy chọn, cặp gồm hai lớp dẫn điện (6, 8) liền kề của các dây quấn thứ nhất có nền được tạo ra giữa các lớp dẫn điện liền kề làm vật liệu cách điện và các lớp dẫn điện được tạo thành trên nền.

5. PCB nhiều lớp theo điểm bất kỳ trong số các điểm nêu trên, trong đó:

vật liệu cách điện giữa lớp dẫn điện (6) của các dây quấn thứ nhất và lớp dẫn điện (16) của các dây quấn thứ hai là chất thấm ướt trước.

6. PCB nhiều lớp theo điểm 5, trong đó:

chiều dày của vật liệu cách điện được bố trí giữa cặp gồm hai lớp dẫn điện (6, 8; 14, 16) liền kề của ít nhất một trong số các dây quấn thứ nhất và thứ hai có trị số nằm trong khoảng từ $90\mu\text{m}$ đến $110\mu\text{m}$; và

chiều dày của chất thấm ướt trước có trị số nằm trong khoảng từ $157,5\mu\text{m}$ đến $192,5\mu\text{m}$.

19534

1/9

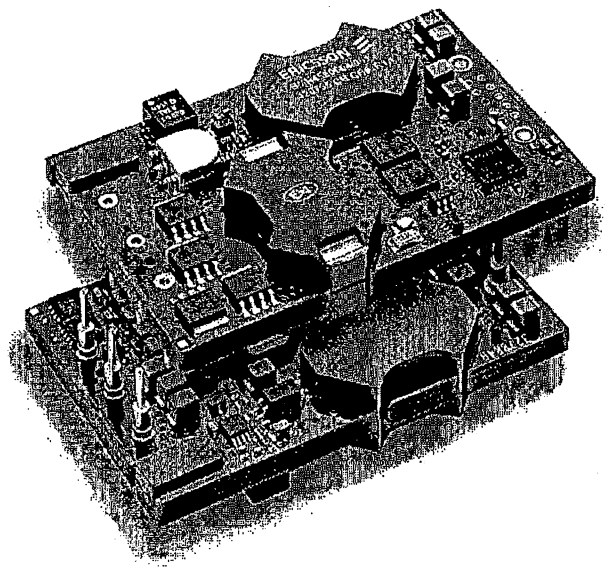


FIG. 1

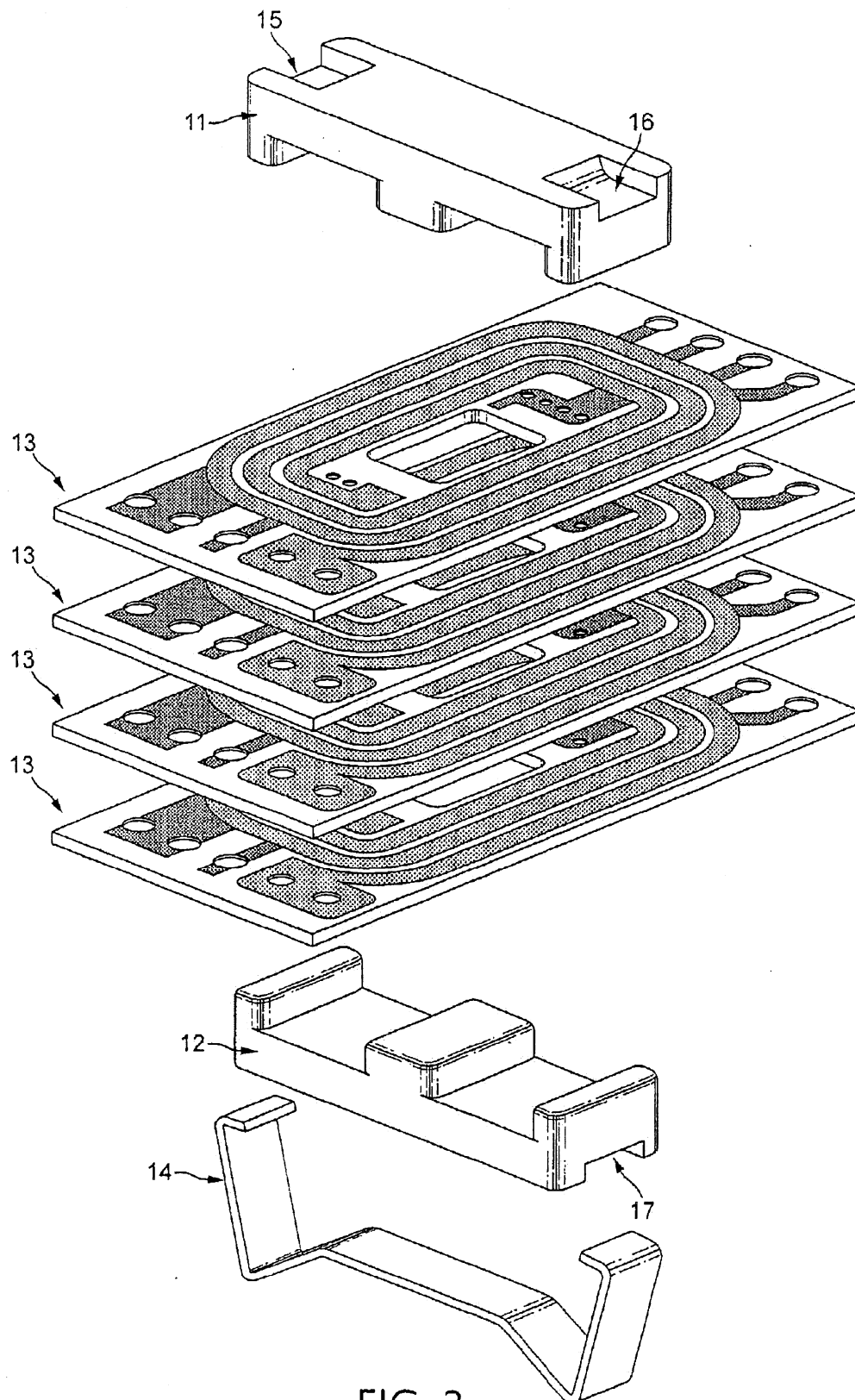


FIG. 2

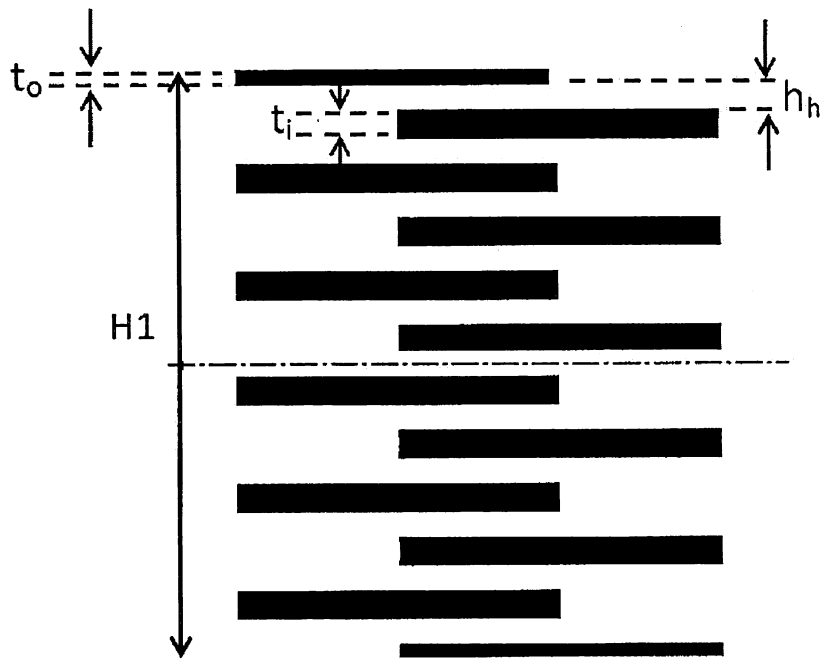


FIG. 3

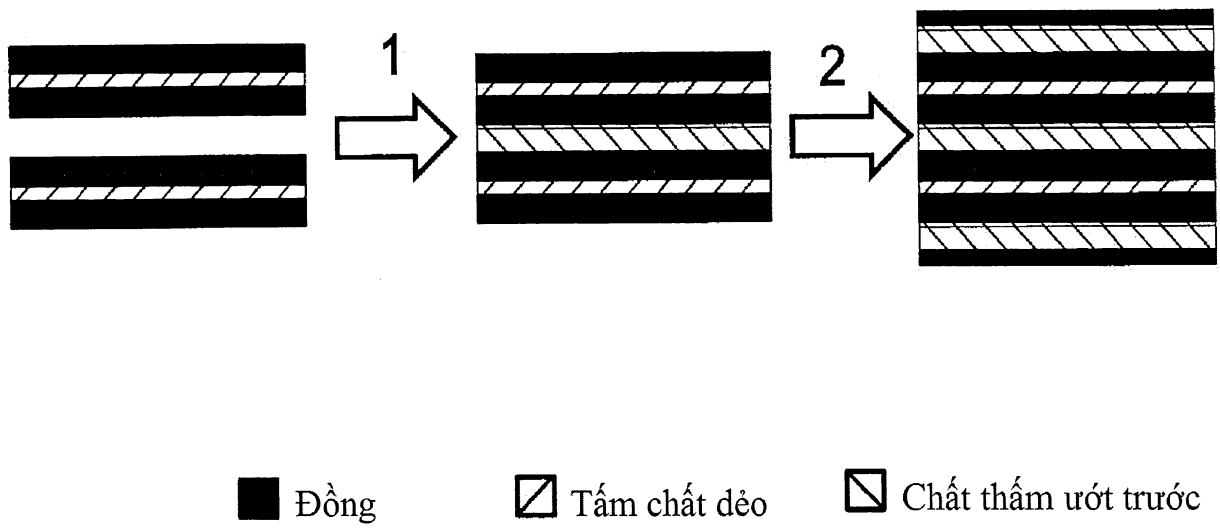


FIG. 4

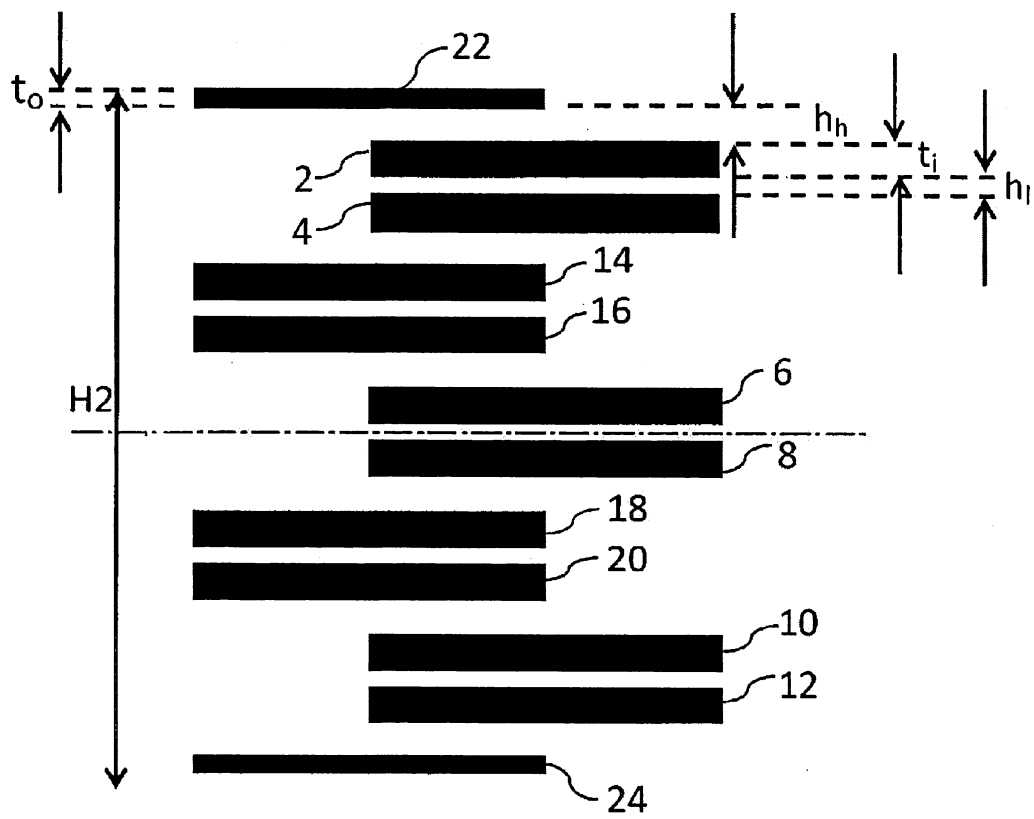


FIG. 5

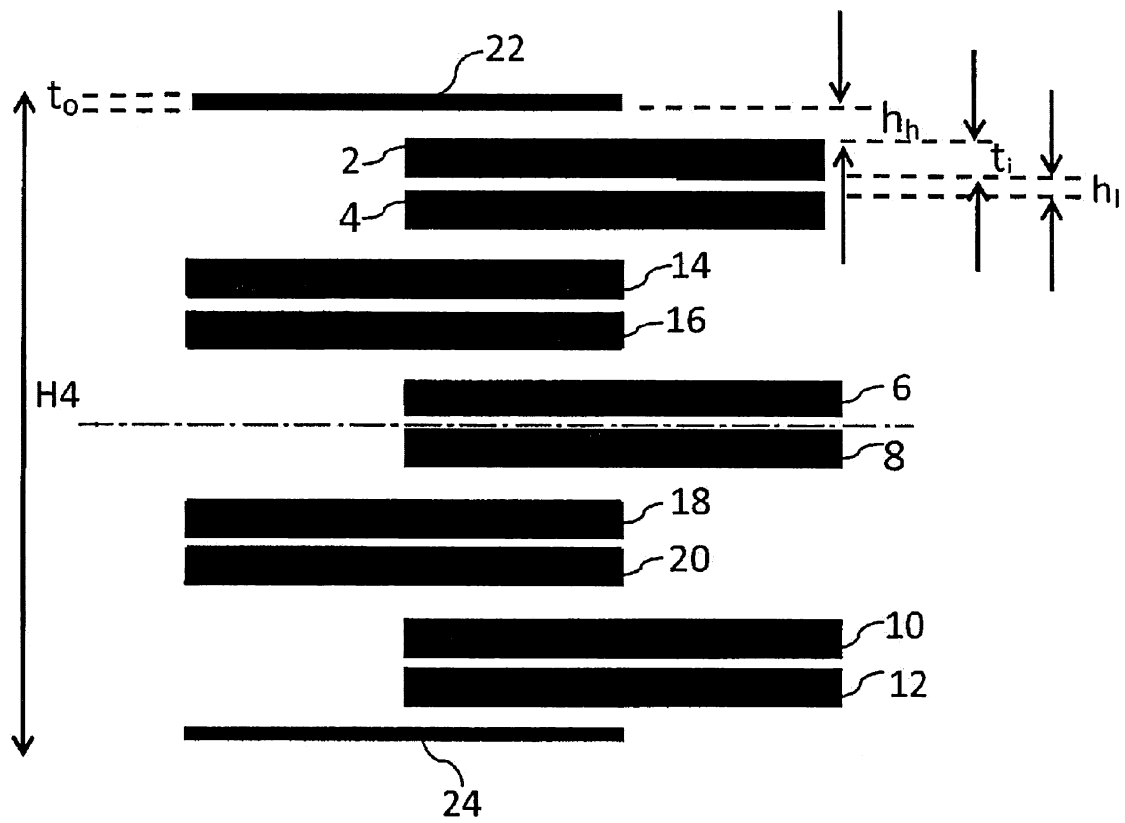
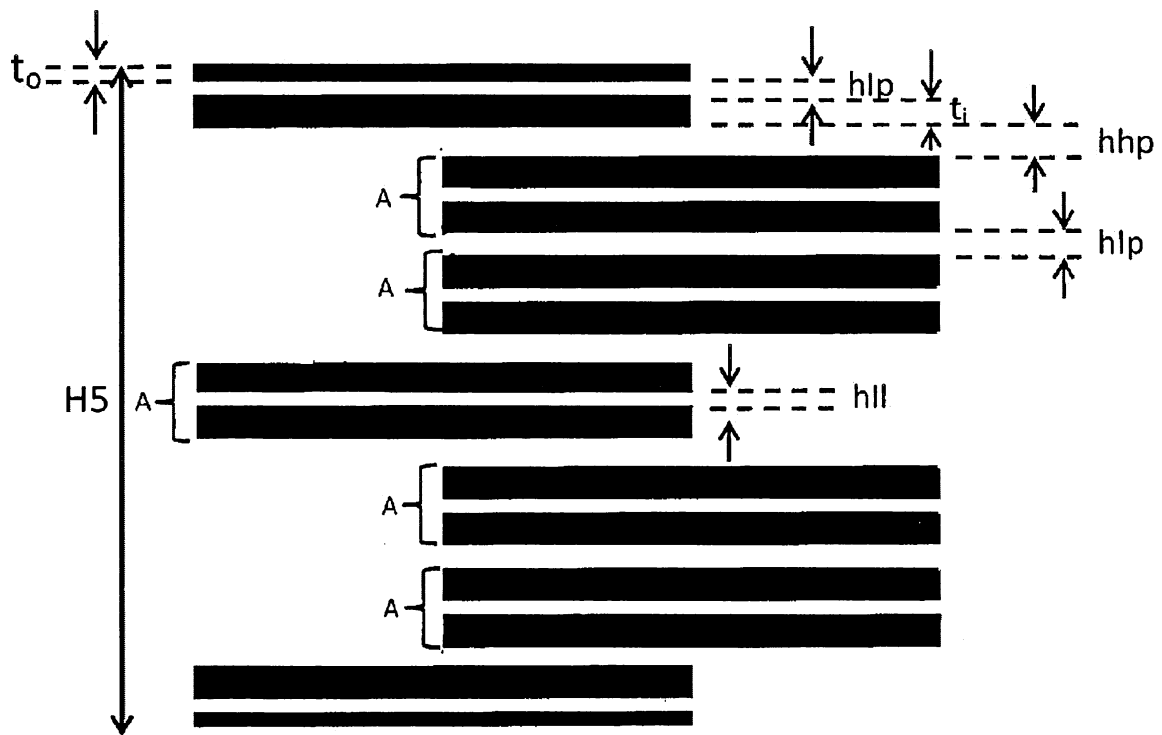
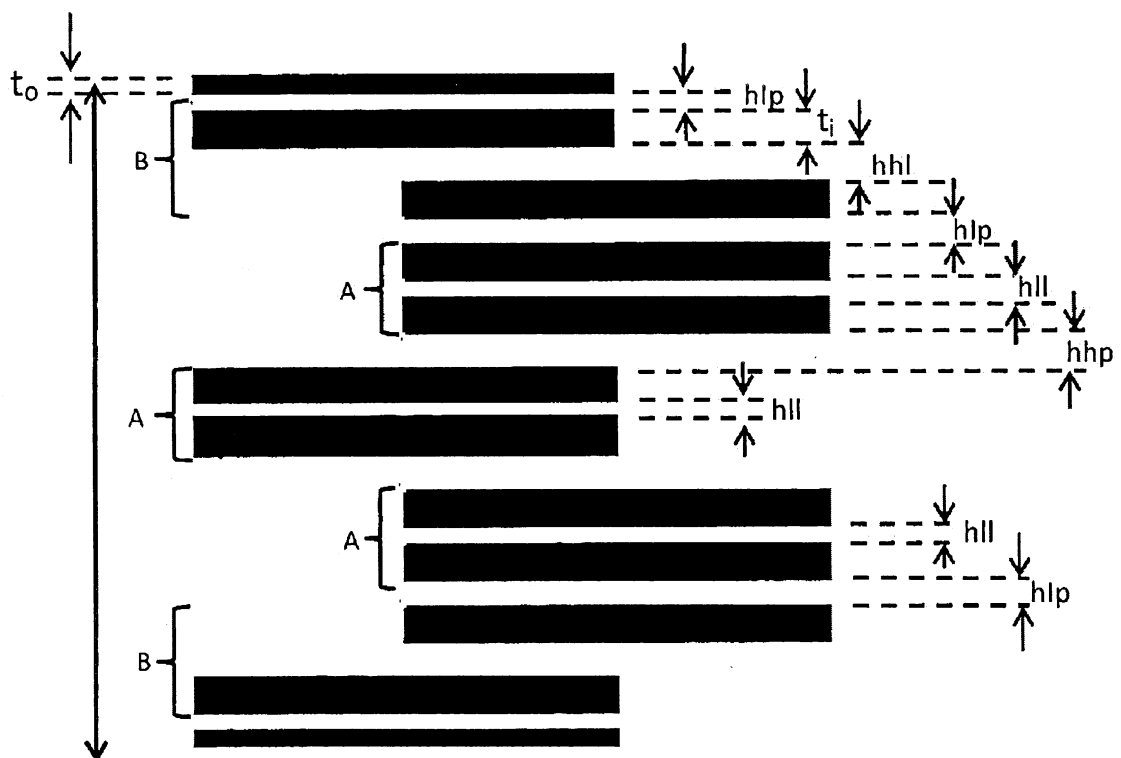


FIG. 6



A - Tấm chất dẻo được phủ đồng

FIG. 7



A - Tấm chất dẻo nhỏ được phủ đồng

B - Tấm chất dẻo dày được phủ đồng

FIG. 8

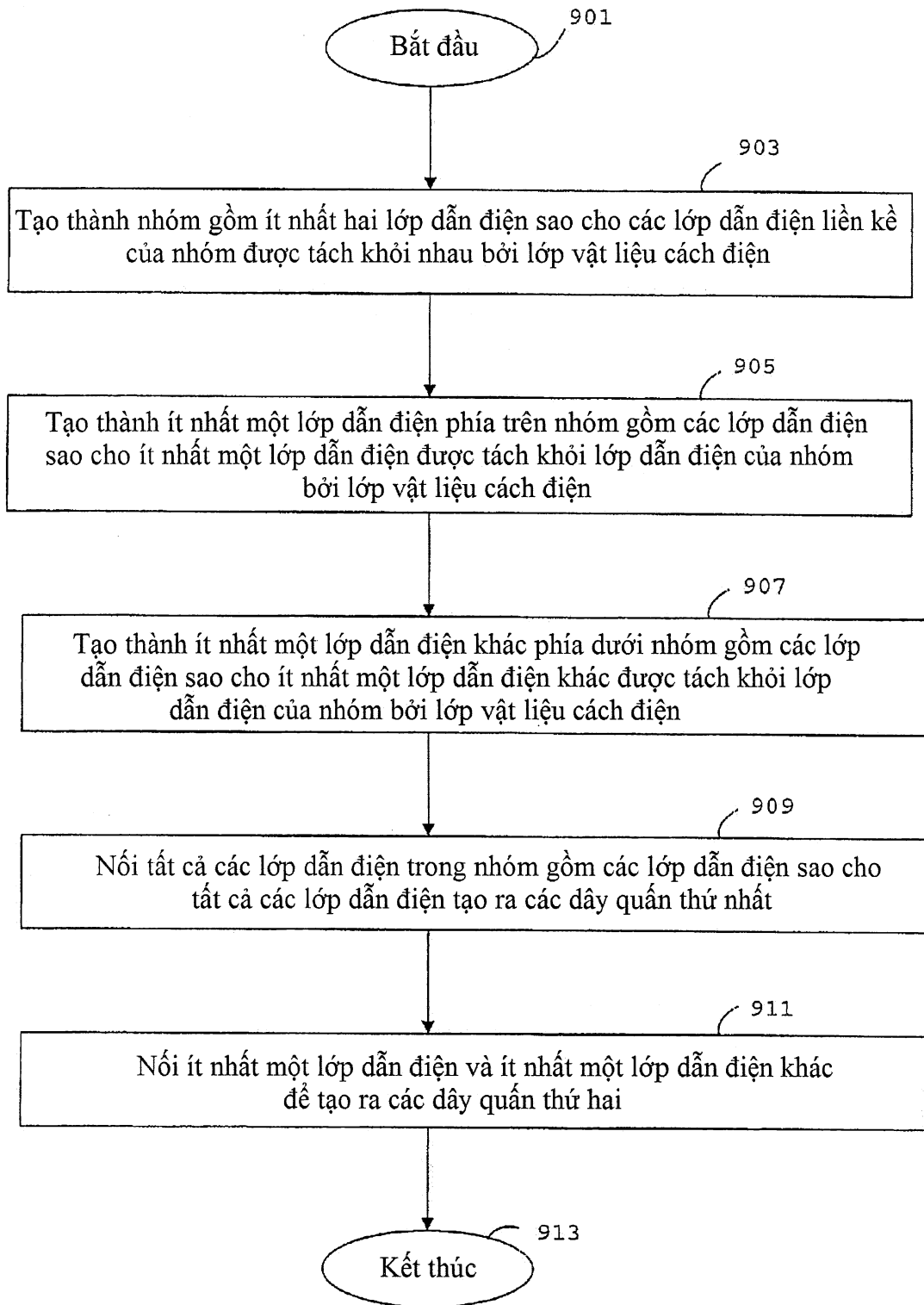


Fig. 9