

Lĩnh vực kỹ thuật được đề cập

Sáng chế đề cập đến phương pháp đánh giá chất lượng tuyến thu của khối RRU (Remote Radio Unit) và hiệu năng của phần xử lý tín hiệu số trong hệ thống eNodeB, đảm bảo cô lập lỗi trực tuyến và tương thích nhiều cấu hình hệ thống.

Tình trạng kỹ thuật của sáng chế

Tuyến thu có vai trò đặc biệt quan trọng là vận chuyển dữ liệu đường lên, đo đạc, ước lượng chất lượng kênh truyền và mang các thông tin phản hồi cho chất lượng gói tin đường xuống. Khi năng lực xử lý của tuyến thu trong hệ thống trạm thu phát gốc 4G-LTE (eNodeB) yếu kém sẽ dẫn tới hệ quả làm giảm chất lượng dịch vụ, cũng như giảm khả năng xử lý trong trường hợp kết nối nhiều thiết bị đầu cuối UE (User Equipment). Do đó, yêu cầu đánh giá chất lượng độ nhạy thu và hiệu năng xử lý của tuyến thu (Uplink) cho eNodeB cũng như cô lập lỗi có vai trò quan trọng trong việc đảm bảo duy trì chất lượng hệ thống khi đưa vào triển khai.

Việc kiểm thử hiệu năng hệ thống dựa trên đánh giá các tham số: Công suất, điện áp, tỉ lệ lỗi bit BER (Bit Error Rate), tỉ lệ lỗi khối BLER (Block Error Rate), thông lượng (throughput). Nhiệm vụ kiểm định và gỡ rối lỗi cho tuyến thu của khối thu phát vô tuyến RRU (Remote Radio Unit) cũng như cô lập lỗi nằm ở phần cứng xử lý hay phần mềm xử lý được thực hiện khi đảm bảo tính đúng đắn dữ liệu truyền tới, đồng bộ về mặt thời gian với tuyến thu (uplink) và tuyến xuống (downlink) trong hệ thống điều khiển khép kín có phản hồi, đồng thời giả lập được điều kiện truyền như thực tế. Việc giả lập đồng bộ và thông tin đầu vào của tuyến thu đúng chuẩn là điều kiện tiên quyết.

Hiện nay, có một số giải pháp của các hãng sản xuất khối RRU như SAMSUNG, HUAWEI hay hãng sản xuất thiết bị máy đo R&S, KEYSIGHT cũng đang áp dụng phương thức đánh giá độ nhạy thu thông qua chỉ số thông lượng xử lý. Phương pháp này được mô tả như sau: sử dụng mẫu tín hiệu ở miền thời gian của băng

tần cơ sở theo chuẩn 4G/LTE có tên là kênh dữ liệu tham chuẩn FRC (Fixed Reference Channel) mẫu A1-3, phát dữ liệu này vào dải tần số hoạt động của khối RRU với một công suất đủ nhỏ cỡ -101,5 dBm tại mỗi đầu thu ăng ten của khối RRU. Nhiệm vụ của khối RRU là đưa dữ liệu cao tần hạ xuống băng tần cơ sở, chuyển đổi tín hiệu tương tự sang tín hiệu số ADC (Analog to Digital Converter) và lấy dữ liệu đưa vào phần mềm giải mã tín hiệu trên thiết bị cần kiểm định DUT (Device under test), thống kê kết quả giải mã và kết quả thông lượng. Kết quả này được so sánh với giá trị tiêu chuẩn trong Dự án đối tác thế hệ 3 (3GPP-3rd Generation Partnership Project), nếu lớn hơn hoặc bằng 95% là đảm bảo đạt tiêu chuẩn.

Một ứng dụng gần đây mà hãng Keysight phát triển trên thiết bị đo E6610A (Remote Radio Head Tester) dựa trên phương pháp tính tỷ lệ lỗi bit BER xử lý khi so sánh dữ liệu truyền đi và nhận về thông qua cổng quang CPRI (Common Public Radio Interface). Phương pháp này cũng truyền một dữ liệu chuẩn FRC A1-3 với công suất nhỏ cỡ -101,5 dBm vào mỗi ăng ten nhận của khối RRU, khối RRU thực hiện hạ tần và chuyển đổi ADC dữ liệu này, truyền qua cổng quang CPRI và thực hiện so sánh trực tiếp với dữ liệu gửi đi ban đầu, đánh giá tỷ lệ lỗi bit BER gửi, giá trị tỷ lệ lỗi bit BER càng lớn thì phần xử lý trên tuyến thu càng tệ.

Tuy nhiên, các giải pháp trên có một số nhược điểm như sau:

- Giải pháp của hãng SAMSUNG và HUAWEI phụ thuộc vào tính đúng đắn cũng như đồng bộ định thời phần mềm xử lý tín hiệu số. Nếu xuất hiện trễ giữa nguồn phát với hệ thống mà không được tinh chỉnh trực tuyến hoặc khả năng xử lý của phần mềm kém đều làm cho kết quả đo kiểm chung bị ảnh hưởng, dẫn tới không thể đánh giá chính xác được năng lực của khối RRU cũng như cô lập lỗi trong hệ thống.
- Giải pháp đo tỷ lệ lỗi bit BER của hãng Keysight gặp hạn chế về số lượng mẫu thử và bài test đơn giản không có khả năng cô lập lỗi trực tuyến, đánh giá năng lực xử lý tuyến thu của phần xử lý tín hiệu cũng như chịu ảnh hưởng nhiều bởi chất lượng cổng quang, sợi quang. Nếu hai yếu tố này có vấn đề sẽ ảnh hưởng tới kết quả thẩm định. Hơn nữa, không đưa ra được giá trị BER là bao nhiêu thì đảm bảo chất lượng khối RRU.

Giải pháp của hãng máy đo R&S, Keysight còn phải yêu cầu trích xuất dữ liệu trên khối RRU từ trung tần trở thành thiết bị DUT mới có khả năng đo đạc, mà không thể kiểm tra được toàn tuyến như phần xử lý chuyển đổi ADC, phần giao tiếp CPRI với khối BBU. Dẫn tới hiệu quả sử dụng không cao và gặp khó khăn khi phân tích lỗi.

Ngoài ra, các giải pháp trên không có khả năng tương thích, mở rộng cũng như tùy biến khi sử dụng nhiều máy cấu thành hệ thống của hãng khác nhau.

Bản chất kỹ thuật của sáng chế

Để đạt được mục đích nêu trên, sáng chế đề xuất phương pháp đánh giá chất lượng và cô lập lỗi dựa trên tính toán thông lượng xử lý vô tuyến của tuyến thu (Uplink) hệ thống eNodeB bao gồm ba công đoạn:

a) công đoạn tạo tín hiệu có cấu trúc khung truyền đặc biệt, có khả năng đồng bộ với bộ định thời 10 ms và nhận dạng ra khe thời gian để tính toán độ trễ thời gian thực, công đoạn này bao gồm các bước sau:

ai) lựa chọn bộ cấu hình tương ứng với băng thông;

aii) tạo cấu trúc khung đặc biệt bao gồm 10 khung thời gian con (subframe) tương ứng 10 ms, sau đó sắp xếp và phân bố dữ liệu của bộ cấu hình được nêu ở bước ai) trên miền thời gian tại các vị trí khung thời gian con số: 0, 2, 5, 6, 7, 8 và 9 trong đó có một khung thời gian con tương ứng chu kỳ 1 ms và các khung thời gian con còn lại không mang dữ liệu;

b) công đoạn đồng bộ máy phát tín hiệu và khối xử lý băng gốc BBU, công đoạn này bao gồm các bước sau

bi) khởi tạo xung đồng bộ 10 ms từ khối xử lý băng gốc, kích hoạt đồng bộ khung khởi động (trigger) có đủ độ rộng xung và đồng bộ với máy phát tín hiệu;

bii) sử dụng tín hiệu được tạo ra ở công đoạn a) làm đầu vào máy phát tín hiệu;

biii) sử dụng giải thuật xác định thời gian trôi dựa vào đặc điểm của tín hiệu truyền;

biv) cập nhật kết quả thu được từ bước biii) vào máy phát tín hiệu theo thời gian thực;

c) công đoạn thu thập luồng dữ liệu, tính toán giá trị thông lượng tuyến thu và cô lập lỗi, công đoạn này bao gồm các bước sau:

ci) sử dụng phần mềm tạo dữ liệu theo bài kiểm thử chất lượng tuyến thu và có khả năng điều khiển cho hệ thống ở hai chế độ: xử lý băng gốc hoặc xử lý băng gốc kết hợp với phần xử lý cao tần,

cii) với chế độ xử lý băng gốc: đẩy dữ liệu lên bộ nhớ DDR (double data rate) của khối này đồng thời trao đổi bản tin cấu hình FAPI (Fetum Application Programming Interface) tương ứng với dữ liệu đã được gửi; sau khi nhận được dữ liệu, khối sẽ được kích hoạt và tiến hành giải mã thông tin tương ứng với bản tin FAPI đã được tiếp nhận theo khung định thời 10 ms;

ciii) với chế độ xử lý băng gốc kết hợp phần xử lý cao tần: đẩy dữ liệu lên bộ nhớ RAM của máy phát tín hiệu đồng thời trao đổi bản tin cấu hình FAPI (tương ứng với dữ liệu đã được gửi) với phần xử lý băng gốc; ngay sau khi nhận được tín hiệu từ máy phát tín hiệu, khối cao tần sẽ thực hiện xử lý và đẩy dữ liệu đầu ra lên vùng nhớ của khối xử lý băng gốc thông qua chuẩn giao tiếp CPRI, kích hoạt việc giải mã tín hiệu trên khối xử lý băng gốc theo khung định thời 10 ms.

civ) thực hiện thống kê kết quả giải mã và tỷ lệ lỗi bit liên tục trên 1000 mẫu tương ứng 1000 khung thời gian con và giá trị thông lượng ở lớp vật lý được xác định theo biểu thức:

$$Throughput = (1 - BLER) * 100\% \quad (1)$$

trong đó:

- Throughput: Tham số xác định thông lượng hệ thống thông tin.
- BLER - Block Error Rate: Tỷ lệ lỗi khối

cv) so sánh giá trị thông lượng chuẩn và giá trị đạt được thực tế khi chạy với hai chế độ nêu ở mục cii) và ciii) và căn cứ vào kết quả so sánh này để đánh giá chất lượng tuyến thu và cô lập lỗi.

Tiêu chuẩn đánh giá hiệu năng tuyến thu được nêu rõ trong tài liệu của Dự án 3GPP số 36.141. Căn cứ vào kết quả so sánh này để đánh giá chất lượng tuyến thu và cô lập lỗi theo nguyên tắc:

- Nếu kết quả khi hệ thống chạy với chế độ bii) và biii) thấp hơn so với tiêu chuẩn thì khối xử lý băng gốc đang có vấn đề.
- Nếu kết quả khi hệ thống với chế độ bii) cao hơn so với tiêu chuẩn và chế độ biii) thấp hơn so với tiêu chuẩn thì khối xử lý cao tần đang có vấn đề.
- Nếu kết quả khi hệ thống chạy với chế độ bii) và biii) cao hơn so với tiêu chuẩn nhưng khi tích hợp khối cao tần RRU và khối xử lý băng gốc BBU vào hệ thống eNodeB thấp hơn tiêu chuẩn thì khối giao thức của hệ thống eNodeB cần tối ưu.
- Các trường hợp khác không có ý nghĩa trong việc cô lập lỗi các khối trong hệ thống eNodeB.

Theo phương pháp của sáng chế, việc sử dụng tín hiệu có cấu trúc khung nêu ở công đoạn a) là điểm mấu chốt để tìm ra thời gian trễ do máy phát tín hiệu gây ra khi thiết lập đồng bộ với hệ thống khối xử lý băng gốc BBU và khối xử lý cao tần RRU thuộc eNodeB gây ra. Sau khi hệ thống giả lập của tuyến thu được đồng bộ, việc cô lập lỗi dựa vào kết quả thống kê thông lượng hệ thống với số mẫu lớn và liên tục.

Phương pháp thống kê thông lượng và cô lập lỗi được thực hiện trong nhiều lần với số lượng 1000 mẫu tương ứng với 1000 khung thời gian con trên mỗi lần chạy. Kết quả thống kê và cô lập lỗi có độ tin cậy cao và tương thích với nhiều dòng máy phát tín hiệu giả lập của các hãng. Đồng thời, việc chia nhỏ nhiều lần chạy làm tăng khả năng đáp ứng của hệ thống, giảm thiểu nguy cơ treo trong quá trình vận hành.

Mô tả vắn tắt các hình vẽ

Các mục đích, khía cạnh, dấu hiệu và ưu điểm của sáng chế nêu trên sẽ trở nên rõ ràng và được hiểu dễ dàng hơn bằng cách tham khảo các mô tả sau đây có kết hợp với các hình vẽ kèm theo, trong đó:

Hình 1 là hình vẽ dạng sơ đồ khối mô tả tổng quan thiết lập một hệ thống đồng bộ máy phát tín hiệu với hệ thống BBU/RRU áp dụng phương pháp của sáng chế.

Hình 2 là hình vẽ dạng sơ đồ khối mô tả luồng dữ liệu ở chế độ xử lý băng gốc và xử lý băng gốc kết hợp với phần xử lý cao tần sau khi đồng bộ máy phát tín hiệu với hệ thống BBU/RRU.

Hình 3 là hình vẽ mô tả cấu trúc của tín hiệu có khung dữ liệu đặc biệt, sử dụng thiết lập đồng bộ hệ thống tự động.

Hình 4 là hình vẽ dạng sơ đồ khối mô tả giải thuật chuẩn hóa dữ liệu lấy từ vùng nhớ CPRI của khối xử lý băng gốc.

Hình 5 là hình vẽ dạng sơ đồ khối mô tả giải thuật toán xử lý, tìm thời gian trễ và tinh chỉnh thời gian thực cho hệ thống.

Hình 6 là hình vẽ mô tả dạng sơ đồ luồng dữ liệu xử lý giao tiếp của máy điều khiển – tính toán thông lượng, máy phát tín hiệu, cụm CTC/BBC và khối RRU.

Hình 7 là hình vẽ dạng sơ đồ khối mô tả mô hình tổng quan thiết lập một hệ thống theo phương pháp của sáng chế thực hiện công đoạn thu thập dữ liệu, tính toán thông lượng và thống kê kết quả.

Hình 8 là hình vẽ dạng sơ đồ khối mô tả luồng dữ liệu ở chế độ xử lý băng gốc và xử lý băng gốc kết hợp với phần xử lý cao tần trong công đoạn thống kê và cô lập lỗi.

Hình 9 là hình vẽ dạng sơ đồ khối mô tả giải thuật phần xử lý lập lịch, tính toán và thống kê dữ liệu phục vụ công đoạn thu thập luồng dữ liệu, tính toán giá trị thông lượng tuyến thu và cô lập lỗi.

Hình 10 là hình vẽ mô tả dạng dữ liệu IQ trên miền thời gian và tần số được lấy từ vùng nhớ CPRI trên khối BBU trước khi áp dụng giải thuật chuẩn hóa.

Hình 11 là hình vẽ mô tả cách thiết lập hệ thống và áp dụng sáng chế tại phòng lab thử nghiệm eNodeB của VIETTEL.

Mô tả chi tiết sáng chế

Trong hệ thống đo kiểm eNodeB, thông lượng hệ thống tuyến thu được sử dụng để đánh giá chất lượng hiệu năng mà hệ thống đó đạt được. Để đưa ra được giá trị chính xác, cần thiết lập hệ thống đúng với bài đo. Đồng thời, khắc phục được các hiện tượng trễ nhóm và trễ pha do thiết bị gây ra. Điều này liên quan chặt chẽ với khả năng đồng bộ tín hiệu của hệ thống.

Hình 1 biểu diễn tổng quan một hệ thống đáp ứng yêu cầu đánh giá chất lượng và cô lập lỗi dựa trên tính toán thông lượng xử lý vô tuyến của tuyến thu Uplink hệ thống eNodeB. Khối xử lý băng gốc BBU (Baseband Unit) bao gồm 3 khối BBC (Baseband Card), kết nối với khối RRU thông qua giao diện CPRI, và 1 khối CTC (Control Transport Card) cung cấp xung nhịp (clock) đồng bộ lấy từ nguồn vệ tinh định vị toàn cầu GPS (Global Position Satellite). Máy phát tín hiệu là nguồn phát tín hiệu cao tần cho từng anten hướng lên của khối RRU. Dữ liệu sau khi đi qua khối RRU sẽ được hạ tần số và chuyển đổi ADC, dữ liệu dạng số gửi về khối BBC qua giao thức CPRI. Phần mềm tạo dữ liệu và điều khiển việc giả lập bản tin FAPI giao tiếp với máy phát tín hiệu và khối xử lý băng gốc BBU qua giao thức TCP/IP LAN. Với thiết lập này sẽ gặp vấn đề mất đồng bộ hay trôi đồng bộ trong quá trình điều khiển máy phát tín hiệu do hiện tượng trễ nhóm, trễ pha tín hiệu của thiết bị gây ra. Như vậy, thông tin giải mã tại khối xử lý băng gốc sẽ không chính xác.

Để khắc phục vấn đề này, sáng chế đưa ra giải pháp xác định và điều chỉnh khoảng thời gian trễ, sử dụng kênh chia sẻ dữ liệu đường lên vật lý PUSCH (Physical Uplink Share Channel), (tham khảo phụ lục A tài liệu Dự án 3GPP số 36.141) được mô tả ở hình 8, có một số đặc điểm:

- Phương thức truy cập: kỹ thuật đa truy cập đơn sóng mang con SC-FDMA (Single-carrier frequency-division multiple access).
- Điều chế: kỹ thuật điều chế pha cầu phương QPSK (Quadrature Phase Shift Keying).
- Số lượng tài nguyên tần số tối đa theo từng băng thông tương ứng, ví dụ băng thông 10 MHz là 50 khối tài nguyên (resource block).

- Cấu trúc khung bao gồm 10 khung thời gian con tương ứng 10 ms, được sắp xếp và phân bố trên miền thời gian tại các vị trí khung thời gian con số: 0, 2, 5, 6, 7, 8 và 9. Trong đó 1 khung thời gian con tương ứng chu kỳ 1 (ms). Các khung thời gian con còn lại không mang dữ liệu. Nội dung chi tiết thể hiện trong hình 3.

Dữ liệu tham khảo được tạo ra, lưu trữ trên vùng nhớ của máy điều khiển tính toán thông lượng, được sử dụng như là đầu vào của máy phát tín hiệu cao tần. Tương tự phần thiết lập hệ thống được mô tả tại hình 7.

Hình 4 và 5 mô tả giải thuật chi tiết cách xác định trễ xử lý giữa máy phát tín hiệu với khối xử lý băng gốc. Để thực hiện thuật toán này cần thực hiện các bước sau:

Bước 1: Khối xử lý cao tần RRU sẽ thực hiện nhận tín hiệu từ máy phát cao tần trong 2 chế độ:

- i) Máy phát không phát tín hiệu.
- ii) Máy phát phát tín hiệu tham khảo.

sau khi thực hiện chuyển đổi tín hiệu tương tự về số, kết quả sẽ được lưu trên vùng nhớ CPRI của khối xử lý băng gốc. Như vậy, ứng với mỗi chế độ, sẽ có các loại dữ liệu tương ứng: dữ liệu nhiễu và dữ liệu tham khảo.

Bước 2: Thực hiện chuẩn hóa dữ liệu lấy từ vùng nhớ CPRI của khối xử lý băng gốc bao gồm:

Dữ liệu lấy từ vùng nhớ CPRI theo 2 chế độ phát i), ii) nêu trên, giải thuật được mô tả chi tiết trong hình 4, cụ thể như sau:

- Xác định công suất trung bình của nhiễu $P_{noiseAvag}$ theo công thức:

$$P_{noiseAvag} = \frac{\sum_{n=1}^{NSamples} (I_{noise_n}^2 + Q_{noise_n}^2)}{NSamples} \quad (2)$$

trong đó:

I_{noise_n} : Giá trị biên độ của thành phần I mẫu thứ n dữ liệu nhiễu

Q_{noise_n} : Giá trị biên độ của thành phần Q mẫu thứ n dữ liệu nhiễu

$Nsample$: Số lượng mẫu của dữ liệu nhiễu.

- Xác định công suất của dữ liệu tham khảo $P_{data}(n)$ theo công thức:

$$P_data(n) = I_data_n^2 + Q_data_n^2 \quad (3)$$

trong đó:

I_data_n : Giá trị biên độ của thành phần I mẫu thứ n dữ liệu tham khảo

Q_data_n : Giá trị biên độ của thành phần Q mẫu thứ n dữ liệu tham khảo

- So sánh giá trị công suất dữ liệu tham khảo của mẫu thứ n $P_data(n)$ và giá trị công suất trung bình của nhiễu $P_noiseAvag$ theo điều kiện:

Nếu $P_data(n) \geq 2 * P_noiseAvag$ thì $I_dataNor_n = \frac{1}{\sqrt{2}}$ và $Q_dataNor_n = \frac{1}{\sqrt{2}}$

Nếu $P_data(n) < 2 * P_noiseAvag$ thì $I_dataNor_n = 0$ và $Q_dataNor_n = 0$

- Dữ liệu I/Q của dữ liệu sau chuẩn hóa: $IQ_dataNor = I_dataNor + Q_dataNor * j$

$Output_data()$ = bình phương biên độ tín hiệu của tập dữ liệu $IQ_dataNor$

Bước 3: xác định khung thời gian con số 2 (subframe 2) của dữ liệu tham khảo sau khi chuẩn hóa ở bước 2 và xác định khoảng thời gian trễ. Trình tự như sau:

➤ Thực hiện khởi tạo các tham số:

- $Input_data() = Output_data();$
- Dữ liệu số đầu vào = $Input_data();$
- Dữ liệu số đầu ra = $[];$
- Chỉ số chạy $i = 1;$
- Số mẫu của mỗi khung thời gian con = $N;$
- Tần số lấy mẫu hệ thống = $fs;$
- Chiều dài khung dữ liệu = $Nsamples;$
- Chỉ số của khung thời gian con số 2 = $Index_Subframe2;$
- Thời gian trễ đồng bộ = $Time_delay;$

Trong đó, số mẫu của mỗi khung thời gian con = N và thể hiện như bảng sau:

Băng thông 20 MHz	Băng thông 15 MHz	Băng thông 10 MHz	Băng thông 5 MHz	Băng thông 3 MHz	Băng thông 1,4 MHz
$N = 30720$ Ts	$N = 23040$ Ts	$N = 15360$ Ts	$N = 7680$ Ts	$N = 3840$ Ts	$N = 1920$ Ts

và $Ts = 1/30720000$ (giây)

- Thực hiện lặp chỉ số i chạy từ 1 đến $(N_{\text{samples}} - N - 1)$.
- Nếu chuỗi mảng dữ liệu $\text{Input_data}(i) = 1$ và chuỗi mảng dữ liệu $\text{Input_data}(i+1) = 0$ là đúng thì thực hiện phép so sánh sau:
 - Trường hợp mảng dữ liệu $\text{Input_data}(i+N+1) = 0$ là đúng:
 - Thì thực hiện gán chỉ số $\text{Index_Subframe2} = i$;
 - Tiếp tục thực hiện tính giá trị trễ theo công thức:

$$\text{Time_delay} = \text{mod}(\text{Index_Subframe2} - 2*N, N) * 1/\text{fs};$$
 - Lưu trữ và thông báo giá trị thời gian Time_delay và kết thúc chương trình.
 - Trường hợp mảng dữ liệu $\text{Input_data}(i+N+1) = 0$ là sai:
 - Thì thực hiện gán chỉ số $\text{Index_Subframe2} = i + N + 1$;
 - Tiếp tục thực hiện tính giá trị trễ theo công thức:

$$\text{Time_delay} = \text{mod}(\text{Index_Subframe2} - 2*N, N) * 1/\text{fs};$$
 - Lưu trữ và thông báo giá trị thời gian Time_delay và kết thúc chương trình.
- Nếu chuỗi mảng dữ liệu $\text{Input_data}(i) = 1$ và chuỗi mảng dữ liệu $\text{Input_data}(i+1) = 0$ là đúng thì phép thực hiện so sánh:
 - Trường hợp mảng dữ liệu $\text{Input_data}(i+N+2) = 0$ là đúng:
 - Thì thực hiện gán chỉ số $\text{Index_Subframe2} = i+1$;
 - Tiếp tục thực hiện tính giá trị trễ theo công thức:

$$\text{Time_delay} = \text{mod}(\text{Index_Subframe2} - 2*N, N) * 1/\text{fs};$$
 - Thông báo thời gian Time_delay và kết thúc chương trình.
 - Trường hợp mảng dữ liệu $\text{Input_data}(i+N+1) = 0$ là sai:
 - Thì thực hiện gán chỉ số $\text{Index_Subframe2} = i + 7*N + 1$;
 - Tiếp tục thực hiện tính giá trị trễ theo công thức:

$$\text{Time_delay} = \text{mod}(\text{Index_Subframe2} - 2*N, N) * 1/\text{fs};$$
 - Thông báo thời gian Time_delay và kết thúc chương trình.
- Nếu 2 điều kiện trên đều sai, thực hiện tăng chỉ số i lên 1 đơn vị, và so sánh:
 - Nếu $i < N_{\text{samples}} - N - 1$ là đúng:
 - Thực hiện lặp lại vòng lặp trên. Nếu điều kiện trên là sai:
 Kết thúc vòng lặp.

Như vậy, để tìm được khoảng thời gian bù trễ, cần nhận biết được khung thời gian con số 2 dựa vào đặc tính phân bố trên miền thời gian. Áp dụng giải thuật nêu trên, thời gian bù trễ (Time_delay) được xác định và lưu vào vùng nhớ tạm thời của máy PC sử dụng phần mềm điều khiển.

Bước 4: cập nhật khoảng thời gian bù trễ lên máy phát tín hiệu thông qua phần mềm điều khiển-tính toán thông lượng mô tả ở hình 1. Kết thúc phần tính chỉnh thời gian trễ thời gian thực.

Phần mềm điều khiển-tính toán thông lượng sử dụng ngôn ngữ lập trình MATLAB, giao tiếp với máy phát tín hiệu bằng tập lệnh tiêu chuẩn cho các thiết bị dùng chung SCPI (Standard Commands for Programmable Instruments) thông qua giao thức TCP/IP.

Hình 2 và 8 mô tả chi tiết hoạt động của khối xử lý băng gốc trên BBC. Phương pháp theo sáng chế sử dụng so sánh tương quan kết quả xử lý của cùng một dạng tín hiệu đầu vào trên hai môi trường: Loại 1: chế độ xử lý băng gốc - lưu trữ dữ liệu dạng số trên vùng nhớ truy cập ngẫu nhiên có khả năng đọc và ghi DDR RAM (double data rate synchronous dynamic random-access memory), đại diện cho dữ liệu tham khảo. Loại 2: chế độ xử lý băng gốc kết hợp phần xử lý cao tần - tiếp nhận dữ liệu chuyển về từ CPRI, đại diện cho dữ liệu thực thu được từ khối RRU. Các bước thực hiện như sau:

- Bước 1: Thực hiện lưu trữ dữ liệu sau xử lý của phần mềm giả lập FRC được mô tả trên hình 3. Lưu trữ bộ cấu hình từ phần mềm xử lý dưới dạng chuẩn FAPI đưa vào của phần giả lập MAC.
- Bước 2: Khối xử lý lớp vật lý (PHY Drive) lấy dữ liệu trên vùng nhớ DDR xử lý gửi kết quả qua giao diện IPC tới phần mềm giả lập MAC.
- Bước 3: Phần mềm này gửi kết quả thống kê và đánh giá trên máy tính chứa phần mềm điều khiển- tính toán thông lượng lần 1.
- Bước 4: Thực hiện tiếp nhận dữ liệu chuyển về từ CPRI, dữ liệu này được lưu trữ vào vùng nhớ tạm M2.
- Bước 5: PHY Drive lấy dữ liệu đã xử lý, gửi kết quả qua giao diện IPC tới phần mềm giả lập MAC.
- Bước 6: Phần mềm này gửi kết quả thống kê và đánh giá trên máy tính chứa phần mềm điều khiển- tính toán thông lượng lần 2.

Qua kết quả thống kê của lần 1 và lần 2 có thể đánh giá cô lập khối xử lý tín hiệu với khối xử lý phần cứng.

Hình 6 là sơ đồ luồng mô tả chi tiết trình tự xử lý giao tiếp của máy điều khiển – tính toán thông lượng, máy phát tín hiệu, CTC/BBC và RRU trong toàn bộ quá trình thực hiện khép kín thời gian thực của sáng chế. Thứ tự luồng xử lý được đánh số tương ứng như một ví dụ cách thức thực hiện của sáng chế.

Hình 9 mô tả chi tiết phần giải thuật thống kê thông lượng theo phiên truyền căn cứ trên bộ cấu hình chuẩn FAPI được gửi đi (như được mô tả ở hình 3), kết hợp với kết quả giải mã của phần mềm xử lý tín hiệu (như được mô tả ở hình 2).

- Bước 1: Cập nhật các giá trị của phiên truyền về chỉ số khung thời gian/ khe thời gian con (system Frame/Sub-frame) SFNSF. Chu kì truyền lại của phiên bản truyền (redundancy version - RV), Cờ báo trạng thái truyền (New Data Indicator – NDI) và giá trị xử lý chu kỳ phản hồi tự động (Hybrid automatic repeat request process - HARQ process) tương ứng
- Bước 2: Thu thập kết quả từ bộ giải mã MAC, đánh giá kết quả lỗi của CRC và giá trị phiên truyền phải nhỏ hơn chỉ số $n = 4$.
- Bước 3: Thực hiện truyền lại cập nhật giá trị cho quy trình HARQ (Hybrid automatic repeat request) và NDI đảm bảo không thay đổi trạng thái.
- Bước 4: Tính toán thống kê thông lượng cho 1 khe thời gian con qua phép tính tỷ lệ (CRC PASS/ tổng số CRC của phiên truyền * n). Kết quả này sẽ là tham số đánh giá chất lượng giải mã và so sánh như được mô tả ở hình 2.

Giải thuật thống kê thông lượng sử dụng ngôn ngữ lập trình C biên dịch ứng dụng trên Linux. Sử dụng bộ thư viện về Timer/CPRI/IPC của NXP/FSL giao tiếp board/chip B4860.

Ví dụ thực hiện sáng chế

Trên thực tế, hệ thống được thiết lập theo phương pháp của sáng chế đã được áp dụng tại phòng thí nghiệm điện tử phục vụ dự án phát triển eNodeB như được mô tả trong hình 11.

Hình 11 thể hiện hệ thống được cài đặt thực tế tại phòng thí nghiệm điện tử dự án eNodeB, trình tự thiết lập và áp dụng các sáng chế được mô tả như nêu trên. Hệ

thống thực tế bao gồm máy tính cài đặt phần mềm điều khiển –tính toán thông lượng do tác giả sử dụng ngôn ngữ C/Matlab/Python thực hiện. Sử dụng máy phát tín hiệu R&S SMW200A; RRU hệ ăng ten 2 thu 2 phát. Dữ liệu đặc biệt được tạo ra bằng ngôn ngữ lập trình MATLAB và lưu trữ thông tin trên máy điều khiển, sử dụng ngôn ngữ python + Matlab để lập lịch hoạt động tự động chương trình và điều khiển máy phát tín hiệu. Khi hệ thống thiết lập chuyển sang trạng thái hoạt động, phần mềm giả lập MAC sẽ cung cấp bộ cấu hình tương ứng với dữ liệu từ máy phát tín hiệu gửi về, đồng thời phần mềm điều khiển hoạt động lớp vật lý có thể xử lý và làm việc theo kịch bản đã định. Việc tiến hành thu thập, tính toán trễ được thực hiện tự động và cập nhật trở lại máy phát tín hiệu đảm bảo quá trình đồng bộ liên tục diễn ra. Tiến hành thu thập và xử lý dữ liệu ở cả hai chế độ xử lý băng gốc và xử lý băng gốc kết hợp với xử lý cao tần. Thống kê kết quả và cô lập lỗi theo các trường hợp đã đặt ra như phần bản chất sáng chế đặt ra.

Các lợi ích đạt được của sáng chế

Hệ thống được thiết lập theo phương pháp theo sáng chế có khả năng đánh giá hiệu năng xử lý của phần xử lý tín hiệu và phân lập lỗi giữa thiết kế phần cứng và phần mềm. Đồng thời, đảm bảo kết quả đo kiểm chính xác với việc điều chỉnh đồng bộ hệ thống trực tuyến, cũng như khắc phục một số nhược điểm của các giải pháp các hãng nêu trên. Ngoài ra, phương pháp này còn có khả năng mở rộng về số lượng mẫu kiểm thử và tương thích với các hệ thống máy khác nhau.

YÊU CẦU BẢO HỘ

1. Phương pháp đánh giá chất lượng và cô lập lỗi dựa trên tính toán thông lượng xử lý vô tuyến của tuyến thu (uplink) hệ thống eNodeB bao gồm các công đoạn sau:

a) công đoạn tạo tín hiệu có cấu trúc khung truyền đặc biệt, có khả năng đồng bộ với bộ định thời 10 ms và nhận dạng ra khe thời gian để tính toán độ trễ thời gian thực, công đoạn này bao gồm các bước sau:

ai) lựa chọn bộ cấu hình tương ứng với băng thông;

aii) tạo cấu trúc khung đặc biệt bao gồm 10 khung thời gian con tương ứng 10 ms, sau đó sắp xếp và phân bố dữ liệu được nêu ở bước ai) trên miền thời gian tại các vị trí khung thời gian con số: 0, 2, 5, 6, 7, 8 và 9 trong đó có một khung thời gian con tương ứng chu kỳ 1 ms và các khung thời gian con còn lại không mang dữ liệu;

b) công đoạn đồng bộ máy phát tín hiệu và khối xử lý băng gốc BBU, công đoạn này bao gồm các bước sau:

bi) khởi tạo xung đồng bộ 10 ms từ khối xử lý băng gốc, kích hoạt đồng bộ khung kích hoạt (trigger) có đủ độ rộng xung và đồng bộ với máy phát tín hiệu;

bii) sử dụng tín hiệu được tạo ra ở công đoạn a) làm đầu vào máy phát tín hiệu;

biii) sử dụng giải thuật xác định thời gian trôi dựa vào đặc điểm của tín hiệu truyền;

biv) cập nhật kết quả thu được từ bước biii) vào máy phát tín hiệu theo thời gian thực;

c) công đoạn thu thập luồng dữ liệu, tính toán giá trị thông lượng tuyến thu và cô lập lỗi, công đoạn này bao gồm các bước sau:

ci) sử dụng phần mềm tạo dữ liệu theo bài kiểm thử chất lượng tuyến thu và có khả năng điều khiển cho hệ thống ở hai chế độ: xử lý băng gốc hoặc xử lý băng gốc kết hợp với phần xử lý cao tần,

cii) với chế độ xử lý băng gốc: đẩy dữ liệu lên vùng nhớ DDR của khối này đồng thời trao đổi bản tin cấu hình FAPI (Fetum Application Programming

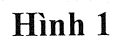
Interface) tương ứng với dữ liệu đã được gửi; sau khi nhận được dữ liệu, khối sẽ được kích hoạt và tiến hành giải mã thông tin tương ứng với bản tin FAPI đã được tiếp nhận theo khung định thời 10 ms;

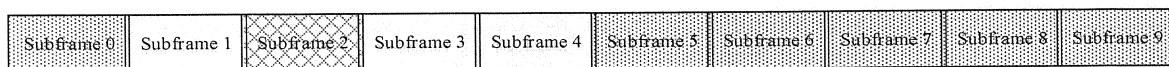
ciii) với chế độ xử lý băng gốc kết hợp phần xử lý cao tần: đẩy dữ liệu lên vùng nhớ RAM của máy phát tín hiệu đồng thời trao đổi bản tin cấu hình FAPI (tương ứng với dữ liệu đã được gửi) với phần xử lý băng gốc; ngay sau khi nhận được tín hiệu từ máy phát tín hiệu, khối cao tần sẽ thực hiện xử lý và đẩy dữ liệu đầu ra lên vùng nhớ của khối xử lý băng gốc thông qua chuẩn giao tiếp CPRI, kích hoạt việc giải mã tín hiệu trên khối xử lý băng gốc theo khung định thời 10 ms.

civ) thực hiện thống kê kết quả giải mã và tỷ lệ lỗi bit liên tục trên 1000 mẫu tương ứng 1000 khung thời gian con (subframe) và giá trị thông lượng ở lớp vật lý được xác định theo biểu thức:

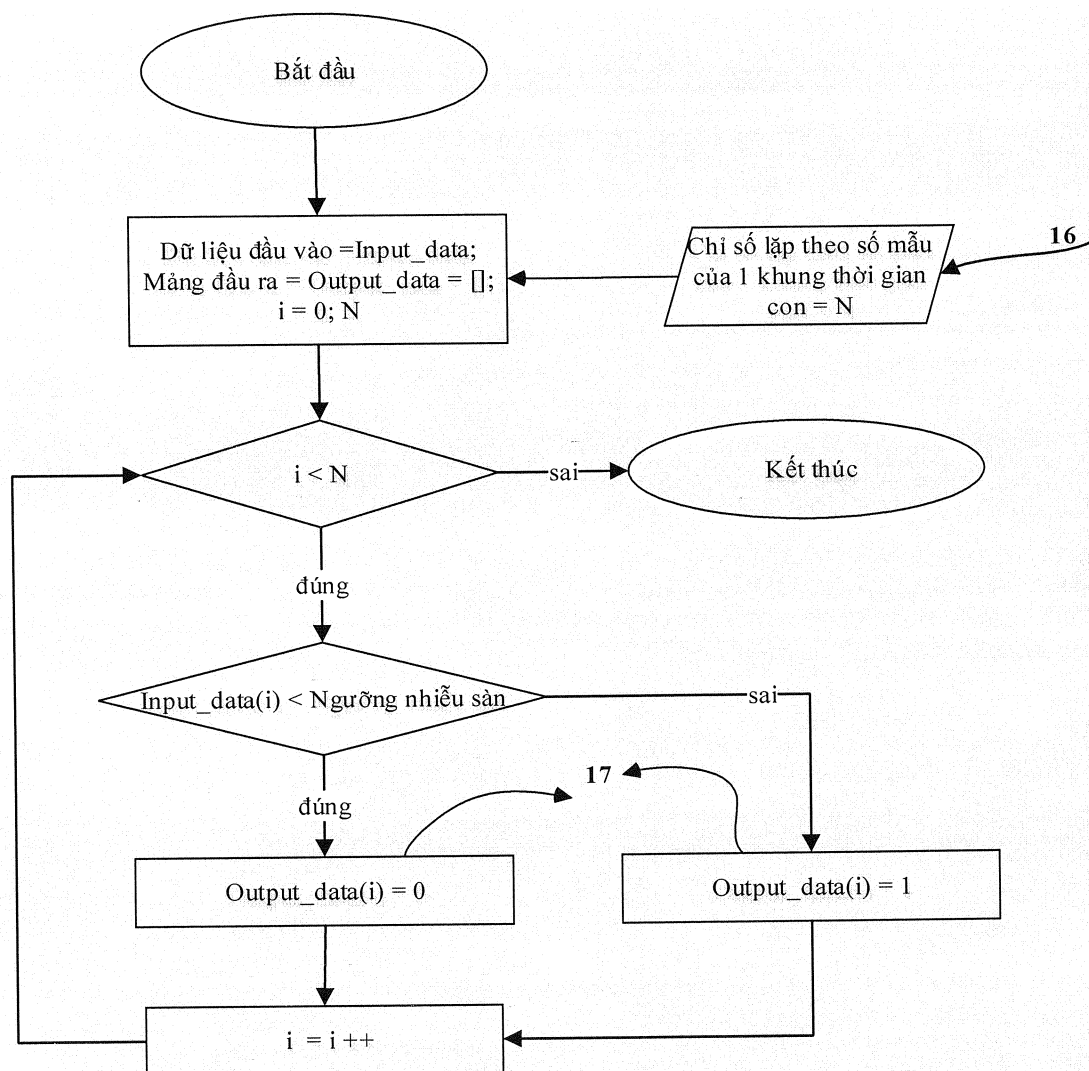
$$Throughput = (1 - BLER) * 100\% \quad (1)$$

cv) so sánh giá trị thông lượng chuẩn và giá trị đạt được thực tế khi chạy với hai chế độ nêu ở các bước cii) và ciii) và căn cứ vào kết quả so sánh này để đánh giá chất lượng tuyến thu và cô lập lỗi.

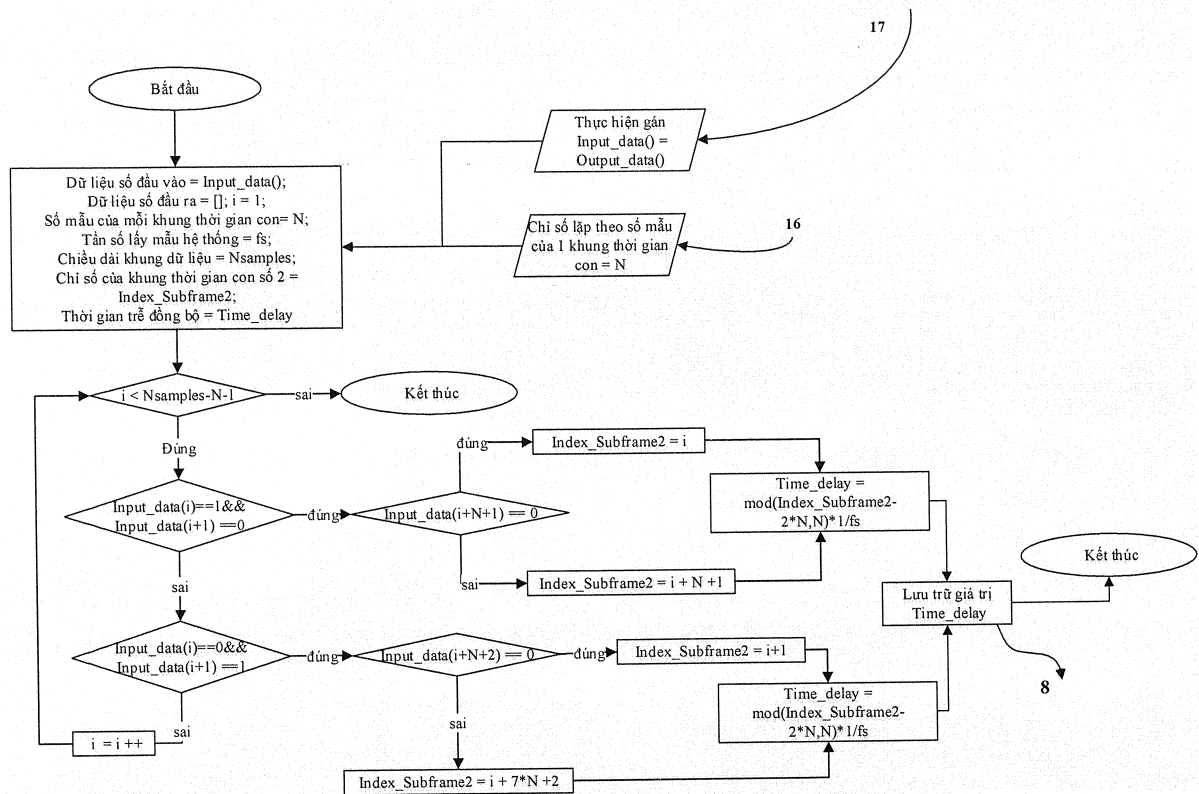




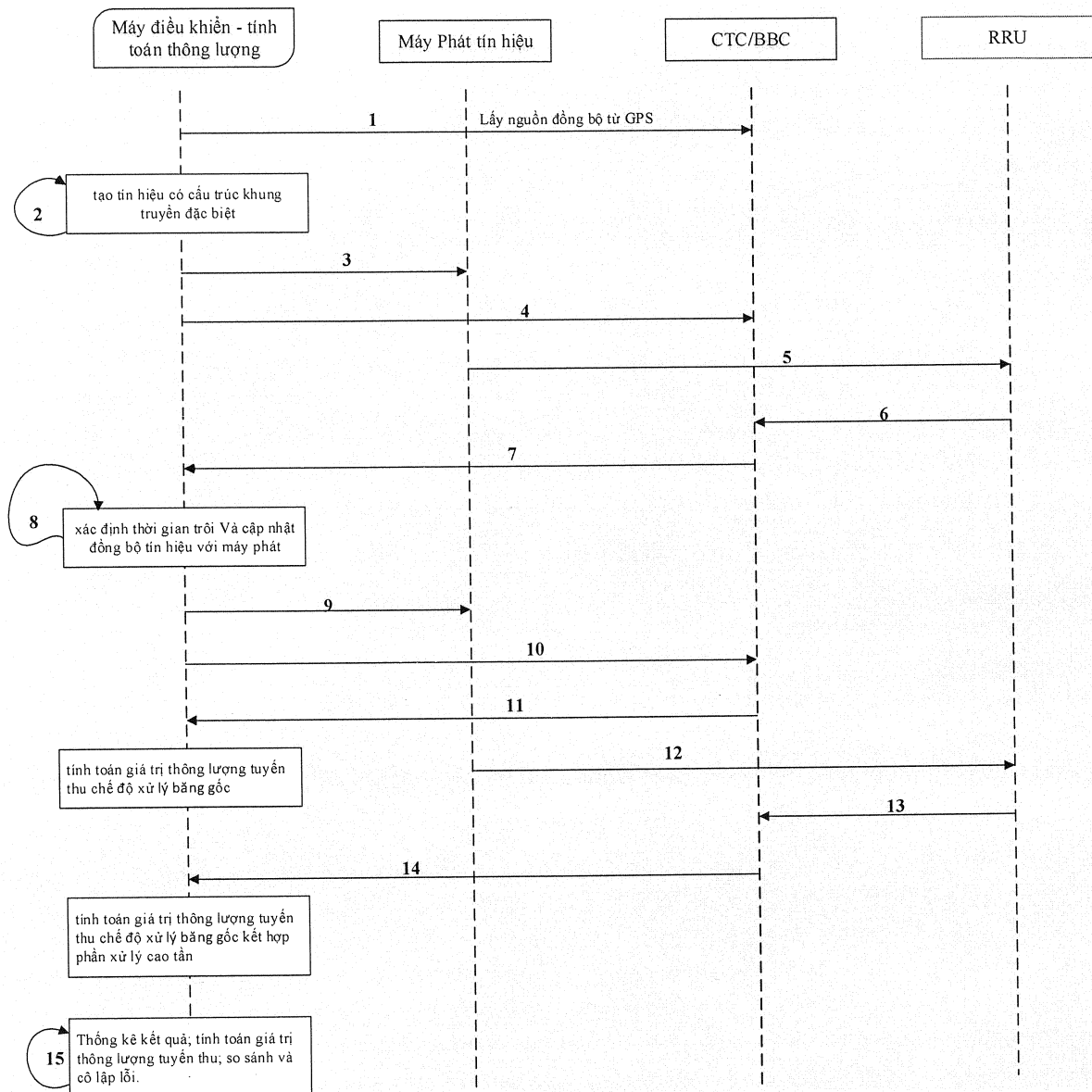
Hình 3



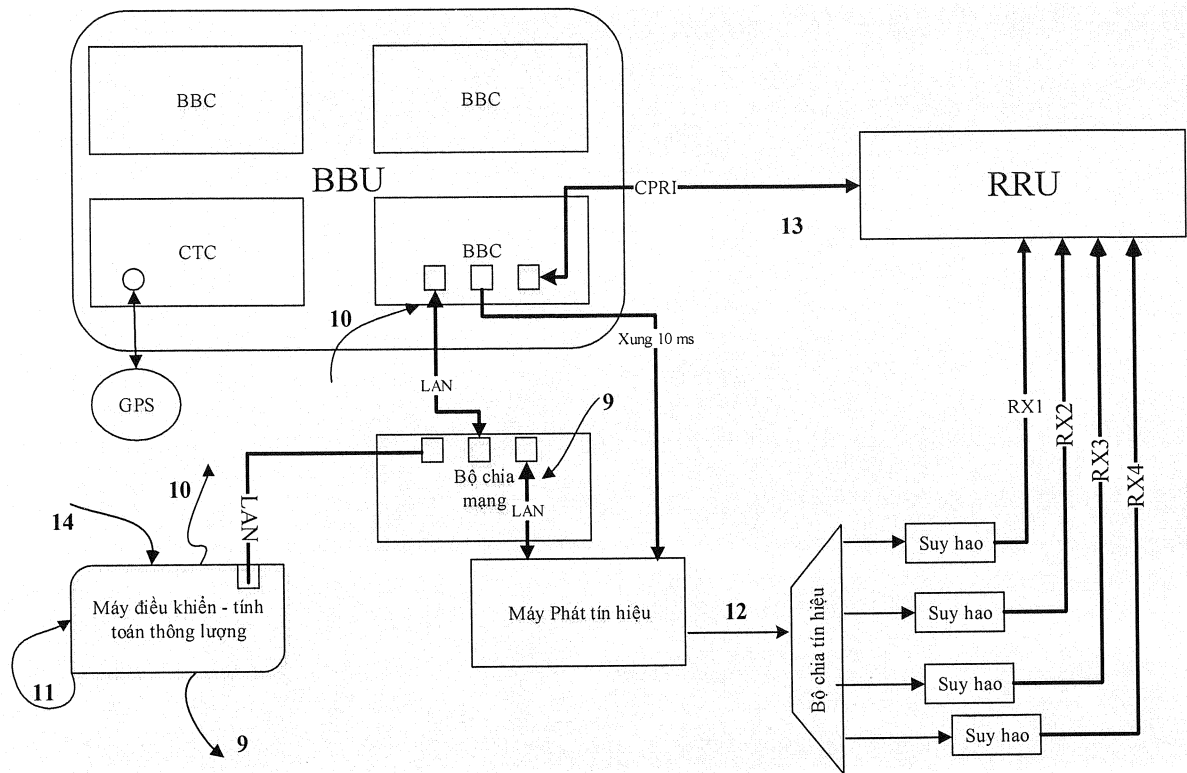
Hình 4



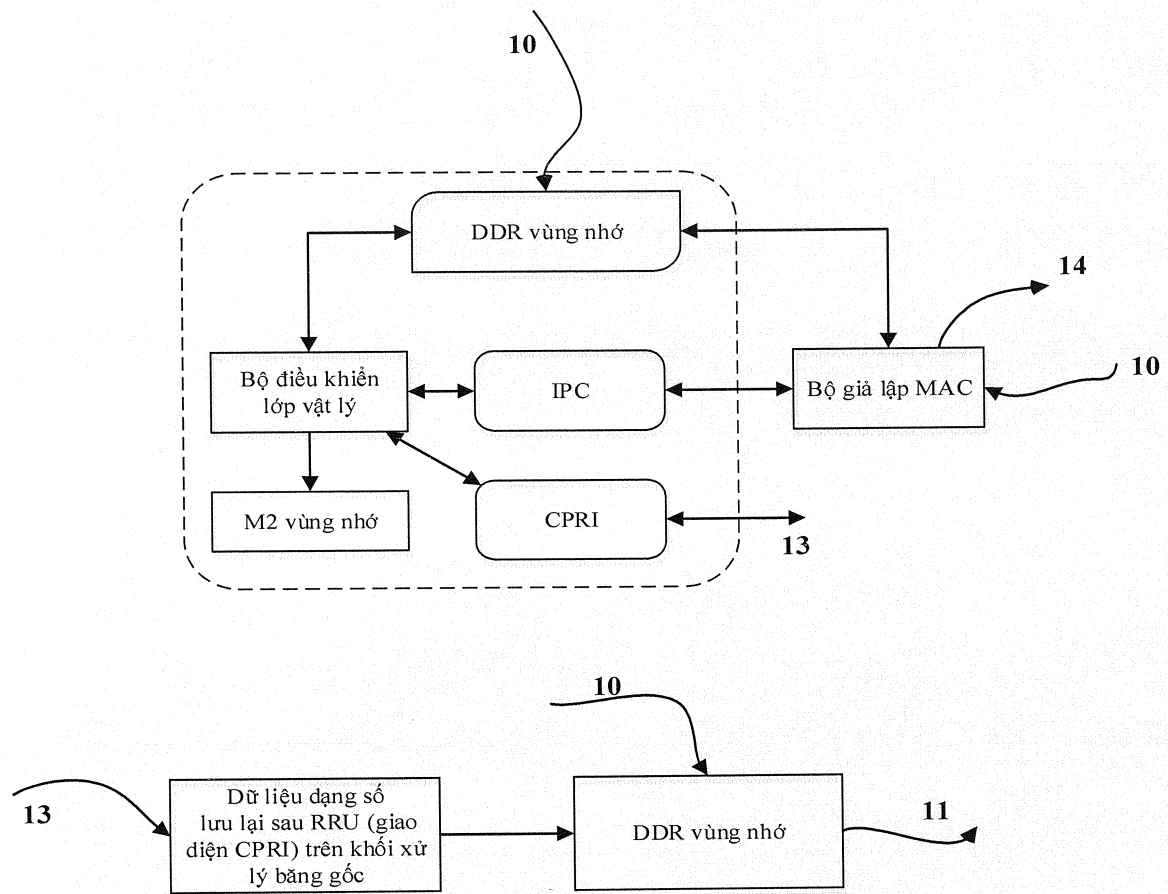
Hình 5



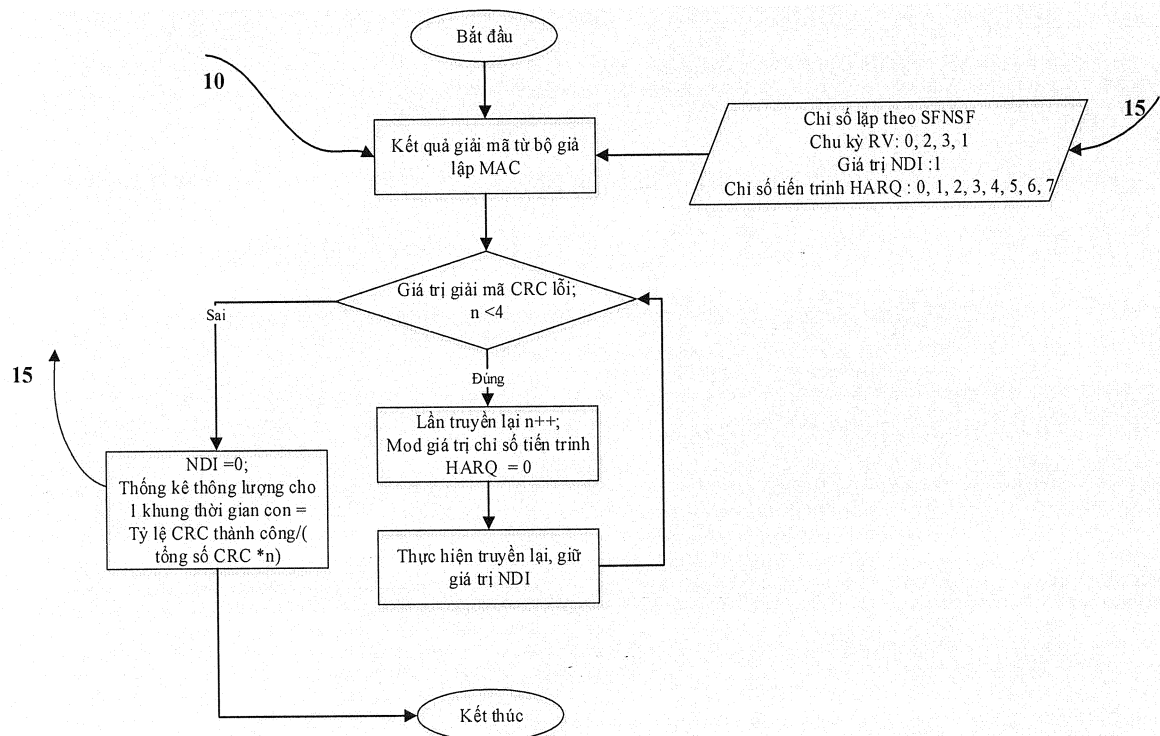
Hình 6



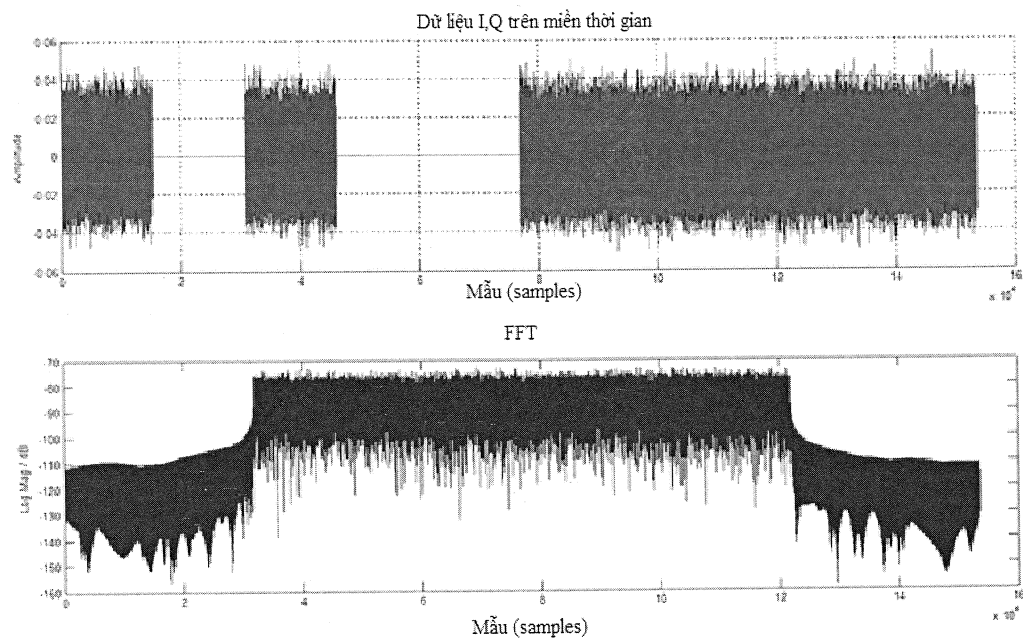
Hình 7



Hình 8



Hình 9



Hình 10



Hình 11

in đản