



(12) BẢN MÔ TẢ SÁNG CHẾ THUỘC BẰNG ĐỘC QUYỀN SÁNG CHẾ

(19) Cộng hòa xã hội chủ nghĩa Việt Nam (VN)
CỤC SỞ HỮU TRÍ TUỆ

(11)



1-0053904

(51)^{2022.01} G11C 7/06

(13) B

(21) 1-2023-00290

(22) 18/06/2021

(86) PCT/US2021/070727 18/06/2021

(87) WO 2022/026972 A1 03/02/2022

(30) 16/940,280 27/07/2020 US

(45) 25/11/2025 452

(43) 25/05/2023 422A

(73) QUALCOMM INCORPORATED (US)

ATTN: International IP Administration, 5775 Morehouse Drive, San Diego, CA
92121-1714, United States of America

(72) RASMUS, Todd Morgan (US); SUN, Li (CN); REN, Dong (US).

(74) Công ty TNHH Quốc tế D & N (D&N INTERNATIONAL CO.,LTD.)

(54) TÀNG TÁI SINH CỦA BỘ KHUẾCH ĐẠI CẢM BIẾN, PHƯƠNG PHÁP VẬN
HÀNH TÀNG TÁI SINH CỦA BỘ KHUẾCH ĐẠI CẢM BIẾN VÀ HỆ THỐNG
BỘ KHUẾCH ĐẠI CẢM BIẾN

(21) 1-2023-00290

(57) Sáng chế đề xuất tầng tái sinh của bộ khuếch đại cảm biến, phương pháp vận hành tầng tái sinh của bộ khuếch đại cảm biến và hệ thống bao gồm các thành phần này. Theo các khía cạnh nhất định, tầng tái sinh của bộ khuếch đại cảm biến bao gồm bộ biến tần thứ nhất có đầu vào và đầu ra, và bộ biến tần thứ hai có đầu vào và đầu ra. Tầng tái sinh cũng bao gồm bộ biến tần thứ ba có đầu vào, đầu ra được ghép nối với đầu vào của bộ biến tần thứ hai, đầu cuối cấp nguồn thứ nhất được ghép nối với ray cấp nguồn và đầu cuối cấp nguồn thứ hai được ghép nối với đầu ra của bộ biến tần thứ nhất. Tầng tái sinh còn bao gồm bộ biến tần thứ tư có đầu vào, đầu ra được ghép nối với đầu vào của bộ biến tần thứ nhất, đầu cuối cấp nguồn thứ nhất được ghép nối với ray cấp nguồn và đầu cuối cấp nguồn thứ hai được ghép nối với đầu ra của bộ biến tần thứ hai.

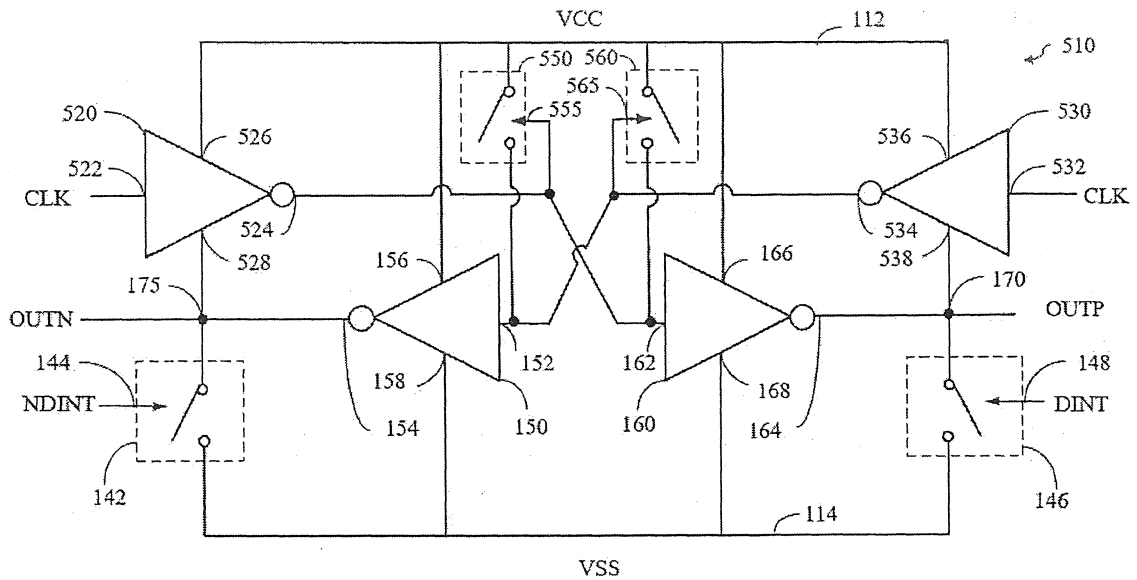


Fig.5

Lĩnh vực kỹ thuật được đề cập

Nói chung, các khía cạnh của sáng chế đề cập đến các bộ khuếch đại, và cụ thể hơn là các bộ khuếch đại cảm biến.

Tình trạng kỹ thuật của sáng chế

Bộ khuếch đại cảm biến được sử dụng trong nhiều loại ứng dụng bao gồm bộ nhớ, bộ chuyển đổi tương tự sang số và bộ lấy mẫu dữ liệu trong bộ chuyển nối tiếp/chuyển song song (serializer/deserializer - SerDes) tốc độ cao. Trong trường hợp các bộ lấy mẫu dữ liệu, bộ khuếch đại cảm biến có phản hồi tái sinh mạnh có thể được sử dụng để lấy mẫu nhanh chóng và giải các bit dữ liệu đến trong các bộ lấy mẫu dữ liệu.

Bản chất kỹ thuật của sáng chế

Phần tiếp theo trình bày ngắn gọn về một hoặc nhiều phương án triển khai nhằm cung cấp những hiểu biết cơ bản về các phương án triển khai này. Bản chất kỹ thuật của sáng chế nêu ở phần này không bao quát tổng quan tất cả các phương án triển khai được dự tính và không nhằm mục đích xác định các yếu tố chính hoặc quan trọng của tất cả các phương án triển khai hay phân định phạm vi của bất kỳ hoặc tất cả các phương án triển khai. Mục đích duy nhất của phần này là trình bày một số khái niệm về một hoặc nhiều phương án triển khai ở dạng đơn giản hóa để làm phần mở đầu cho phần mô tả chi tiết hơn sẽ được trình bày tiếp sau đây.

Khía cạnh thứ nhất đề cập đến tầng tái sinh của bộ khuếch đại cảm biến. Tầng tái sinh bao gồm bộ biến tần thứ nhất có đầu vào và đầu ra, và bộ biến tần thứ hai có đầu vào và đầu ra. Tầng tái sinh cũng bao gồm bộ biến tần thứ ba có đầu vào, đầu ra, đầu cuối cấp nguồn thứ nhất và đầu cuối cấp nguồn thứ hai, trong đó đầu ra của bộ biến tần thứ ba được ghép nối với đầu vào của bộ biến tần thứ hai, đầu cuối cấp nguồn thứ nhất của bộ biến tần thứ ba được ghép nối với ray cấp nguồn, và đầu cuối cấp nguồn thứ hai

của bộ biến tần thứ ba được ghép nối với đầu ra của bộ biến tần thứ nhất. Tầng tái sinh còn bao gồm bộ biến tần thứ tư có đầu vào, đầu ra, đầu cuối cấp nguồn thứ nhất và đầu cuối cấp nguồn thứ hai, trong đó đầu ra của bộ biến tần thứ tư được ghép nối với đầu vào của bộ biến tần thứ nhất, đầu cuối cấp nguồn thứ nhất của bộ biến tần thứ tư được ghép nối với ray cấp nguồn, và đầu cuối cấp nguồn thứ hai của bộ biến tần thứ tư được ghép nối với đầu ra của bộ biến tần thứ hai.

Khía cạnh thứ hai đề cập đến phương pháp vận hành tầng tái sinh của bộ khuếch đại cảm biến, tầng tái sinh bao gồm bộ biến tần thứ nhất và bộ biến tần thứ hai. Phương pháp này bao gồm các bước, trong pha thứ nhất, ngắt ghép nối chéo giữa bộ biến tần thứ nhất và bộ biến tần thứ hai, và, trong pha thứ hai, bật ghép nối chéo giữa bộ biến tần thứ nhất và bộ biến tần thứ hai.

Khía cạnh thứ ba đề cập đến hệ thống. Hệ thống này bao gồm bộ thu, mạch chốt và bộ khuếch đại cảm biến được ghép nối giữa bộ thu và mạch chốt, trong đó bộ khuếch đại cảm biến bao gồm tầng đầu vào và tầng tái sinh được ghép nối với tầng đầu vào. Tầng tái sinh bao gồm bộ biến tần thứ nhất có đầu vào và đầu ra, và bộ biến tần thứ hai có đầu vào và đầu ra. Tầng tái sinh cũng bao gồm bộ biến tần thứ ba có đầu vào, đầu ra, đầu cuối cấp nguồn thứ nhất và đầu cuối cấp nguồn thứ hai, trong đó đầu ra của bộ biến tần thứ ba được ghép nối với đầu vào của bộ biến tần thứ hai, đầu cuối cấp nguồn thứ nhất của bộ biến tần thứ ba được ghép nối với ray cấp nguồn, và đầu cuối cấp nguồn thứ hai của bộ biến tần thứ ba được ghép nối với đầu ra của bộ biến tần thứ nhất. Tầng tái sinh còn bao gồm bộ biến tần thứ tư có đầu vào, đầu ra, đầu cuối cấp nguồn thứ nhất và đầu cuối cấp nguồn thứ hai, trong đó đầu ra của bộ biến tần thứ tư được ghép nối với đầu vào của bộ biến tần thứ nhất, đầu cuối cấp nguồn thứ nhất của bộ biến tần thứ tư được ghép nối với ray cấp nguồn, và đầu cuối cấp nguồn thứ hai của bộ biến tần thứ tư được ghép nối với đầu ra của bộ biến tần thứ hai.

Mô tả vắn tắt các hình vẽ

Fig.1 thể hiện ví dụ về bộ khuếch đại cảm biến bao gồm tầng đầu vào và tầng tái sinh theo các khía cạnh nhất định của sáng chế.

Fig.2 thể hiện ví dụ trong đó các công tắc trong bộ khuếch đại cảm biến trên Fig.1 được triển khai với các bóng bán dẫn theo các khía cạnh nhất định của sáng chế.

Fig.3 là sơ đồ định thời thể hiện ví dụ về điện áp được tăng đầu vào xuất ra đến tầng tái sinh theo các khía cạnh nhất định của sáng chế.

Fig.4 là sơ đồ định thời thể hiện ví dụ về điện áp đầu ra của tầng tái sinh trong pha cảm biến và pha quyết định theo các khía cạnh nhất định của sáng chế.

Fig.5 thể hiện ví dụ về bộ khuếch đại cảm biến theo các khía cạnh nhất định của sáng chế.

Fig.6 thể hiện ví dụ trong đó các bộ biến tần trong bộ khuếch đại cảm biến trên Fig.6 được triển khai với các công tắc theo các khía cạnh nhất định của sáng chế.

Fig.7 thể hiện ví dụ trong đó các công tắc trong bộ khuếch đại cảm biến trên Fig.7 được triển khai với các bóng bán dẫn theo các khía cạnh nhất định của sáng chế.

Fig.8A thể hiện ví dụ về bộ khuếch đại cảm biến trong pha thiết lập lại theo các khía cạnh nhất định của sáng chế.

Fig.8B thể hiện ví dụ về bộ khuếch đại cảm biến trong pha cảm biến theo các khía cạnh nhất định của sáng chế.

Fig.8C thể hiện ví dụ về bộ khuếch đại cảm biến tại thời điểm bắt đầu của pha quyết định theo các khía cạnh nhất định của sáng chế.

Fig.9 thể hiện ví dụ về bộ khuếch đại cảm biến bao gồm các công tắc tái sinh theo các khía cạnh nhất định của sáng chế.

Fig.10 thể hiện ví dụ khác về bộ khuếch đại cảm biến bao gồm các công tắc tái sinh theo các khía cạnh nhất định của sáng chế.

Fig.11 thể hiện ví dụ về hệ thống trong đó các khía cạnh của sáng chế có thể được sử dụng theo các khía cạnh nhất định của sáng chế.

Fig.12 là lưu đồ minh họa phương pháp làm ví dụ để vận hành tầng tái sinh của bộ khuếch đại cảm biến theo các khía cạnh nhất định của sáng chế.

Mô tả chi tiết sáng chế

Phần mô tả chi tiết trình bày dưới đây liên quan đến các hình vẽ kèm theo được dự định dùng làm phần mô tả về các cấu hình khác nhau và không được dự định chỉ thể hiện những cấu hình mà trong đó các khái niệm mô tả ở đây có thể được áp dụng. Phần

mô tả chi tiết bao gồm các chi tiết cụ thể nhằm mục đích cung cấp sự hiểu biết thấu đáo về các khái niệm khác nhau. Tuy nhiên, những người có hiểu biết trung bình trong lĩnh vực kỹ thuật này sẽ thấy rõ rằng những khái niệm này có thể được thực hành mà không cần các chi tiết cụ thể này. Trong một số trường hợp, các cấu trúc và thành phần đã được biết rộng rãi được thể hiện dưới dạng sơ đồ khối để tránh gây khó hiểu cho các khái niệm như vậy.

Fig.1 thể hiện ví dụ về bộ khuếch đại cảm biến 110 theo một số khía cạnh nhất định của sáng chế. Bộ khuếch đại cảm biến 110 bao gồm tầng đầu vào 115 và tầng tái sinh 140.

Tầng đầu vào 115 bao gồm bóng bán dẫn đầu vào thứ nhất 120, bóng bán dẫn đầu vào thứ hai 122, công tắc tầng đầu vào thứ nhất 116, công tắc tầng đầu vào thứ hai 130, và công tắc tầng đầu vào thứ ba 134. Công tắc tầng đầu vào thứ hai 130 được ghép nối giữa ray cấp nguồn 112 và bóng bán dẫn đầu vào thứ nhất 120, và công tắc tầng đầu vào thứ ba 134 được ghép nối giữa ray cấp nguồn 112 và bóng bán dẫn đầu vào thứ hai 122. Bóng bán dẫn đầu vào thứ nhất 120 được ghép nối giữa công tắc tầng đầu vào thứ hai 130 và nút bên trong 117, và bóng bán dẫn đầu vào thứ hai 122 được ghép nối giữa công tắc tầng đầu vào thứ ba 134 và nút bên trong 117. Công tắc tầng đầu vào thứ nhất 116 được ghép nối giữa nút bên trong 117 và đường tiếp đất 114.

Theo ví dụ trên Fig.1, bóng bán dẫn đầu vào thứ nhất 120 được triển khai với bóng bán dẫn hiệu ứng trường loại n (n-type field effect transistor - NFET) thứ nhất trong đó cực máng của bóng bán dẫn đầu vào thứ nhất 120 được ghép nối với công tắc tầng đầu vào thứ hai 130 và cực nguồn của bóng bán dẫn đầu vào thứ nhất 120 được ghép nối với công tắc tầng đầu vào thứ nhất 116. Bóng bán dẫn đầu vào thứ hai 122 được triển khai với NFET thứ hai trong đó cực máng của bóng bán dẫn đầu vào thứ hai 122 được ghép nối với công tắc tầng đầu vào thứ ba 134 và cực nguồn của bóng bán dẫn đầu vào thứ hai 122 được ghép nối với công tắc tầng đầu vào thứ nhất 116. Cần hiểu rõ rằng bóng bán dẫn đầu vào thứ nhất 120 và bóng bán dẫn đầu vào thứ hai 122 không bị giới hạn ở NFET và có thể được triển khai với các loại bóng bán dẫn khác. Ví dụ, theo các phương án triển khai khác, bóng bán dẫn đầu vào thứ nhất 120 và bóng bán dẫn

đầu vào thứ hai 122 có thể được triển khai với các bóng bán dẫn hiệu ứng trường loại p (p-type field effect transistor - PFET) bằng cách lật cấu trúc của tầng đầu vào 115.

Bóng bán dẫn đầu vào thứ nhất 120 và bóng bán dẫn đầu vào thứ hai 122 được điều khiển bởi tín hiệu đầu vào vi sai (ví dụ, tín hiệu dữ liệu vi sai) bao gồm điện áp đầu vào thứ nhất (được gắn nhãn “INP”) và điện áp đầu vào thứ hai (được gắn nhãn “INN”). Điện áp đầu vào thứ nhất INP được đưa vào đầu vào thứ nhất 121 được ghép nối với cực cổng của bóng bán dẫn đầu vào thứ nhất 120 và điện áp đầu vào thứ hai INN được đưa vào đầu vào thứ hai 123 được ghép nối với cực cổng của bóng bán dẫn đầu vào thứ hai 122. Tín hiệu đầu vào vi sai có thể có điện áp vi sai nhỏ (tức là, chênh lệch nhỏ giữa điện áp đầu vào thứ nhất INP và điện áp đầu vào thứ hai INN) trong đó cực tính của điện áp vi sai biểu thị giá trị bit. Như được trình bày thêm dưới đây, bộ khuếch đại cảm biến 110 được tạo cấu hình để chuyển đổi điện áp đầu vào vi sai nhỏ thành điện áp đầu ra vi sai lớn để phân giải giá trị bit.

Công tắc tầng đầu vào thứ nhất 116 có đầu vào điều khiển 118 được điều khiển bởi tín hiệu xung nhịp (được gắn nhãn “CLK”). Theo ví dụ này, công tắc tầng đầu vào thứ nhất 116 được tạo cấu hình để bật khi tín hiệu xung nhịp CLK ở mức cao và tắt khi tín hiệu xung nhịp CLK ở mức thấp.

Công tắc tầng đầu vào thứ hai 130 có đầu vào điều khiển 132 được điều khiển bởi tín hiệu xung nhịp CLK và công tắc tầng đầu vào thứ ba 134 có đầu vào điều khiển 136 được điều khiển bởi tín hiệu xung nhịp CLK. Theo ví dụ này, mỗi công tắc trong số công tắc tầng đầu vào thứ hai 130 và công tắc tầng đầu vào thứ ba 134 được tạo cấu hình để bật khi tín hiệu xung nhịp CLK ở mức thấp và tắt khi tín hiệu xung nhịp CLK ở mức cao.

Tầng đầu vào 115 có nút thứ nhất 124 giữa công tắc tầng đầu vào thứ hai 130 và bóng bán dẫn đầu vào thứ nhất 120, và nút thứ hai 126 giữa công tắc tầng đầu vào thứ ba 134 và bóng bán dẫn đầu vào thứ hai 122. Điện áp ở nút thứ nhất 124 (được gắn nhãn “DINT”) và điện áp ở nút thứ hai 126 (được gắn nhãn “NDINT”) được xuất ra cho tầng tái sinh 140, như được trình bày thêm dưới đây.

Tầng tái sinh 140 bao gồm công tắc tầng tái sinh thứ nhất 142, công tắc tầng tái sinh thứ hai 146, công tắc tầng tái sinh thứ ba 180, bộ biến tần thứ nhất 150 và bộ biến

tần thứ hai 160. Như được trình bày thêm dưới đây, bộ biến tần thứ nhất 150 và bộ biến tần thứ hai 160 được ghép nối chéo để cung cấp phản hồi tái sinh.

Bộ biến tần thứ nhất 150 có đầu vào 152, đầu ra 154, đầu cuối cấp nguồn thứ nhất 156 và đầu cuối cấp nguồn thứ hai 158. Bộ biến tần thứ hai 160 có đầu vào 162, đầu ra 164, đầu cuối cấp nguồn thứ nhất 166 và đầu cuối cấp nguồn thứ hai 168. Để ghép nối chéo bộ biến tần thứ nhất 150 và bộ biến tần thứ hai 160, đầu vào 152 của bộ biến tần thứ nhất 150 được ghép nối với đầu ra 164 của bộ biến tần thứ hai 160, và đầu vào 162 của bộ biến tần thứ hai 160 được ghép nối với đầu ra 154 của bộ biến tần thứ nhất 150. Đầu cuối cấp nguồn thứ nhất 156 của bộ biến tần thứ nhất 150 và đầu cuối cấp nguồn thứ nhất 166 của bộ biến tần thứ hai 160 được ghép nối với nút nguồn ảo 185. Đầu cuối cấp nguồn thứ hai 158 của bộ biến tần thứ nhất 150 và đầu cuối cấp nguồn thứ hai 168 của bộ biến tần thứ hai 160 được ghép nối với đường tiếp đất 114. Theo ví dụ này, đầu ra thứ nhất 170 của tầng tái sinh 140 được ghép nối với đầu ra 164 của bộ biến tần thứ hai 160 và đầu ra thứ hai 175 của tầng tái sinh 140 được ghép nối với đầu ra 154 của bộ biến tần thứ nhất 150.

Công tắc tầng tái sinh thứ nhất 142 được ghép nối giữa đầu ra 154 của bộ biến tần thứ nhất 150 và đường tiếp đất 114. Công tắc tầng tái sinh thứ nhất 142 có đầu vào điều khiển 144 được ghép nối với nút thứ hai 126 của tầng đầu vào 115. Do đó, đầu vào điều khiển 144 của công tắc tầng tái sinh thứ nhất 142 được điều khiển bởi điện áp NDINT. Theo ví dụ này, công tắc tầng tái sinh thứ nhất 142 được tạo cấu hình để bật khi điện áp NDINT cao hơn điện áp ngưỡng của công tắc tầng tái sinh thứ nhất 142 và tắt khi điện áp NDINT thấp hơn ngưỡng của công tắc tầng tái sinh thứ nhất 142.

Công tắc tầng tái sinh thứ hai 146 được ghép nối giữa đầu ra 164 của bộ biến tần thứ hai 160 và đường tiếp đất 114. Công tắc tầng tái sinh thứ hai 146 có đầu vào điều khiển 148 được ghép nối với nút thứ nhất 124 của tầng đầu vào 115. Do đó, đầu vào điều khiển 148 của công tắc tầng tái sinh thứ hai 146 được điều khiển bởi điện áp DINT. Theo ví dụ này, công tắc tầng tái sinh thứ hai 146 được tạo cấu hình để bật khi điện áp DINT cao hơn điện áp ngưỡng của công tắc tầng tái sinh thứ hai 146 và tắt khi điện áp DINT thấp hơn ngưỡng của công tắc tầng tái sinh thứ hai 146. Điện áp ngưỡng của

công tắc tầng tái sinh thứ hai 146 có thể xấp xỉ bằng điện áp ngưỡng của công tắc tầng tái sinh thứ nhất 142.

Công tắc tầng tái sinh thứ ba 180 được ghép nối giữa ray cấp nguồn 112 và nút nguồn ảo 185. Công tắc tầng tái sinh thứ ba 180 có đầu vào điều khiển 182 được điều khiển bởi phần bổ sung của tín hiệu xung nhịp (được gắn nhãn “CLKb”), có thể được tạo ra bằng cách đảo ngược tín hiệu xung nhịp CLK bằng bộ biến tần (không được thể hiện). Theo ví dụ này, công tắc tầng tái sinh thứ ba 180 được tạo cấu hình để bật khi tín hiệu xung nhịp bổ sung CLKb ở mức thấp (tức là, tín hiệu xung nhịp CLK ở mức cao) và tắt khi tín hiệu xung nhịp bổ sung CLKb ở mức cao (tức là, tín hiệu xung nhịp CLK ở mức thấp).

Fig.2 thể hiện ví dụ trong đó công tắc tầng đầu vào thứ nhất 116 được triển khai với NFET 210 trong đó cực máng của NFET 210 được ghép nối với nút bên trong 117, cực nguồn của NFET 210 được ghép nối với đường tiếp đất 114, và đầu vào điều khiển 118 của công tắc tầng đầu vào thứ nhất 116 nằm ở cực cổng của NFET 210. Công tắc tầng đầu vào thứ hai 130 được triển khai với PFET 215 trong đó cực nguồn của PFET 215 được ghép nối với ray cấp nguồn 112, cực máng của PFET 215 được ghép nối với nút thứ nhất 124, và đầu vào điều khiển 132 của công tắc tầng đầu vào thứ hai 130 nằm ở cực cổng của PFET 215. Công tắc tầng đầu vào thứ ba 134 được triển khai với PFET 220 trong đó cực nguồn của PFET 220 được ghép nối với ray cấp nguồn 112, cực máng của PFET 220 được ghép nối với nút thứ hai 126, và đầu vào điều khiển 136 của công tắc tầng đầu vào thứ ba 134 nằm ở cực cổng của PFET 220.

Theo ví dụ trên Fig.2, công tắc tầng tái sinh thứ nhất 142 được triển khai với NFET 225 trong đó cực máng của NFET 225 được ghép nối với đầu ra 154 của bộ biến tần thứ nhất 150, cực nguồn của NFET 225 được ghép nối với đường tiếp đất 114, và đầu vào điều khiển 144 của công tắc tầng tái sinh thứ nhất 142 nằm ở cực cổng của NFET 225. Theo ví dụ này, điện áp ngưỡng của công tắc tầng tái sinh thứ nhất 142 tương ứng với điện áp ngưỡng của NFET 225. Công tắc tầng tái sinh thứ hai 146 được triển khai với NFET 230 trong đó cực máng của NFET 230 được ghép nối với đầu ra 164 của bộ biến tần thứ hai 160, cực nguồn của NFET 230 được ghép nối với đường tiếp đất 114, và đầu vào điều khiển 148 của công tắc tầng tái sinh thứ hai 146 nằm ở cực

cổng của NFET 230. Theo ví dụ này, điện áp ngưỡng của công tắc tầng tái sinh thứ hai 146 tương ứng với điện áp ngưỡng của NFET 230. Công tắc tầng tái sinh thứ ba 180 được triển khai với PFET 235 trong đó cực nguồn của PFET 235 được ghép nối với ray cấp nguồn 112, cực máng của PFET 235 được ghép nối với nút nguồn ảo 185, và đầu vào điều khiển 182 của công tắc tầng tái sinh thứ ba 180 nằm ở cực cổng của PFET 235.

Theo ví dụ trên Fig.2, bộ biến tần thứ nhất 150 bao gồm NFET 240 và PFET 245. Cực máng của NFET 240 được ghép nối với đầu ra 154, cực cổng của NFET 240 được ghép nối với đầu vào 152, và cực nguồn của NFET 240 được ghép nối với đầu cuối cấp nguồn thứ hai 158. Cực nguồn của PFET 245 được ghép nối với đầu cuối cấp nguồn thứ nhất 156, cực máng của PFET 245 được ghép nối với đầu ra 154, và cực cổng của PFET 245 được ghép nối với đầu vào 152.

Bộ biến tần 160 bao gồm NFET 250 và PFET 255. Cực máng của NFET 250 được ghép nối với đầu ra 164, cực cổng của NFET 250 được ghép nối với đầu vào 162, và cực nguồn của NFET 250 được ghép nối với đầu cuối cấp nguồn thứ hai 168. Cực nguồn của PFET 255 được ghép nối với đầu cuối cấp nguồn thứ nhất 166, cực máng của PFET 255 được ghép nối với đầu ra 164, và cực cổng của PFET 255 được ghép nối với đầu vào 162.

Cần hiểu rõ rằng các công tắc 116, 130, 134, 142, 146 và 180 không bị giới hạn ở các phương án triển khai làm ví dụ được thể hiện trên Fig.2. Ngoài ra, cần hiểu rõ rằng bộ biến tần thứ nhất 150 và bộ biến tần thứ hai 160 không bị giới hạn ở các phương án triển khai làm ví dụ được thể hiện trên Fig.2.

Các hoạt động làm ví dụ của bộ khuếch đại cảm biến 110 sẽ được trình bày sau đây theo các khía cạnh nhất định.

Khi tín hiệu xung nhịp CLK ở mức thấp, bộ khuếch đại cảm biến 110 đang ở pha thiết lập lại trong đó các nút của bộ khuếch đại cảm biến 110 được đặt thành điện áp đã xác định trước để khởi tạo bộ khuếch đại cảm biến 110 cho quyết định bit tiếp theo. Trong pha thiết lập lại, công tắc tầng đầu vào thứ nhất 116 bị tắt. Kết quả là, công tắc tầng đầu vào thứ nhất 116 tách các bóng bán dẫn đầu vào thứ nhất và thứ hai 120 và 122 khỏi đường tiếp đất 114. Công tắc tầng đầu vào thứ hai 130 được bật và công tắc tầng đầu vào thứ ba 134 được bật. Kết quả là, công tắc tầng đầu vào thứ hai 130 kéo nút thứ

nhất 124 đến VCC (tức là, điện áp nguồn trên ray cấp nguồn 112) và công tắc tầng đầu vào thứ ba 134 kéo nút thứ hai 126 đến VCC. Do đó, các điện áp NDINT và DINT được đưa lần lượt vào các công tắc tầng tái sinh thứ nhất và thứ hai 142 và 146 của tầng tái sinh 140 đều được kéo đến VCC.

Trong pha thiết lập lại, công tắc tầng tái sinh thứ ba 180 bị tắt do tín hiệu xung nhịp bổ sung CLKb ở mức cao khi tín hiệu xung nhịp CLK ở mức thấp. Kết quả là, công tắc tầng tái sinh thứ ba 180 tách đầu cuối cấp nguồn thứ nhất 156 của bộ biến tần thứ nhất 150 khỏi ray cấp nguồn 112 và tách đầu cuối cấp nguồn thứ nhất 166 của bộ biến tần thứ hai 160 khỏi ray cấp nguồn 112. Việc này ngắt các đường dẫn điện từ ray cấp nguồn 112 đến các đầu cuối cấp nguồn thứ nhất 156 và 166 của bộ biến tần 150 và 160.

Trong pha thiết lập lại, cả hai công tắc tầng tái sinh thứ nhất và thứ hai 142 và 146 đều được bật do DINT và NDINT đều được kéo về VCC (giả sử VCC lớn hơn điện áp ngưỡng của các công tắc 142 và 146). Kết quả là, công tắc tầng tái sinh thứ nhất 142 kéo đầu ra 154 của bộ biến tần thứ nhất 150 và đầu vào 162 của bộ biến tần thứ hai 160 tiếp đất, và công tắc tầng tái sinh thứ hai 146 kéo đầu ra 164 của bộ biến tần thứ hai 160 và đầu vào 152 của bộ biến tần thứ nhất 150 tiếp đất.

Khi tín hiệu xung nhịp CLK chuyển từ thấp lên cao, bộ khuếch đại cảm biến 110 đi vào pha cảm biến trong đó tầng đầu vào 115 cảm biến tín hiệu đầu vào vi sai (ví dụ, tín hiệu dữ liệu vi sai). Fig.3 thể hiện ví dụ về các điện áp DINT và NDINT trong pha cảm biến cho trường hợp điện áp đầu vào INP cao hơn điện áp đầu vào INN, có thể biểu diễn giá trị bit là 1. Theo ví dụ này, tín hiệu xung nhịp CLK chuyển từ thấp đến cao tại thời điểm T1. Fig.3 cũng thể hiện điện áp ngưỡng 310 cho các công tắc tầng tái sinh thứ nhất và thứ hai 142 và 146.

Tại thời điểm T1, công tắc tầng đầu vào thứ nhất 116 bật, công tắc tầng đầu vào thứ hai 130 và công tắc tầng đầu vào thứ ba 134 tắt. Việc này cho phép bóng bán dẫn đầu vào thứ nhất 120 kéo điện áp DINT xuống ở nút thứ nhất 124 dựa vào điện áp đầu vào INP điều khiển bóng bán dẫn đầu vào 120, và bóng bán dẫn đầu vào thứ hai 122 kéo điện áp NDINT xuống ở nút thứ hai 126 dựa vào điện áp đầu vào INN điều khiển bóng bán dẫn thứ hai 122. Theo ví dụ này, điện áp DINT ở nút thứ nhất 124 bị kéo xuống với

tốc độ nhanh hơn điện áp NDINT ở nút thứ hai 126. Việc này là do bóng bán dẫn đầu vào thứ nhất 120 được điều khiển bởi điện áp cao hơn bóng bán dẫn thứ hai 122 theo ví dụ này (tức là, $INP > INN$).

Tại thời điểm T2, điện áp DINT giảm xuống dưới điện áp ngưỡng 310, làm tắt công tắc tầng tái sinh thứ hai 146. Công tắc tầng tái sinh thứ nhất 142 vẫn được bật tại thời điểm T2 do điện áp NDINT vẫn cao hơn điện áp ngưỡng. Tại thời điểm T2, tầng tái sinh 140 bước vào pha quyết định trong đó việc tắt công tắc tầng tái sinh thứ hai 146 kích hoạt phản hồi tái sinh của các bộ biến tần ghép nối chéo 150 và 160. Theo ví dụ này, phản hồi tái sinh kéo đầu ra thứ nhất 170 lên và kéo đầu ra thứ hai 175 xuống. Ví dụ về quá trình này được minh họa trên Fig.4, thể hiện ví dụ về điện áp đầu ra OUP tại đầu ra thứ nhất 170 và điện áp đầu ra OUTN tại đầu ra thứ hai 175. Như được thể hiện trên Fig.4, phản hồi tái sinh kéo đầu ra thứ nhất 170 lên và kéo đầu ra thứ hai 175 xuống dẫn đến điện áp đầu ra vi sai lớn ở các đầu ra 170 và 175 biểu diễn giá trị bit đã phân giải. Theo ví dụ này, điện áp đầu ra OUP cao hơn điện áp đầu ra OUTN, việc này có thể biểu thị quyết định bit là 1.

Tại thời điểm T3, tín hiệu xung nhịp CLK chuyển từ mức cao trở lại mức thấp, khiến mỗi điện áp trong số các điện áp đầu ra OUP và OUTN trở về điện áp thiết lập lại xấp xỉ 0 vôn (tức là, tiếp đất).

Pha cảm biến và pha quyết định được trình bày ở trên đối với trường hợp điện áp đầu vào INP cao hơn điện áp đầu vào INN. Đối với trường hợp điện áp đầu vào INN cao hơn điện áp đầu vào INP, điện áp NDINT tại nút thứ hai 126 của tầng đầu vào 115 giảm xuống dưới điện áp ngưỡng 310 trước điện áp DINT tại nút thứ nhất 124 của tầng đầu vào 115 trong pha cảm biến, làm tắt công tắc tầng tái sinh thứ nhất 142. Việc tắt công tắc tầng tái sinh thứ nhất 142 khiến phản hồi tái sinh của các bộ biến tần ghép nối chéo 150 và 160 kéo đầu ra thứ hai 175 lên và kéo đầu ra thứ nhất 170 xuống, dẫn đến điện áp đầu ra vi sai lớn trong đó điện áp đầu ra OUTN cao hơn điện áp đầu ra OUP, có thể biểu thị quyết định bit là 0.

Các bộ biến tần ghép nối chéo 150 và 160 cung cấp độ lợi tái sinh khi các đầu cuối cấp nguồn thứ nhất 156 và 166 của các bộ biến tần ghép nối chéo 150 và 160 được ghép nối với ray cấp nguồn 112 thông qua công tắc tầng tái sinh thứ ba 180. Các bộ

biến tần ghép nối chéo 150 và 160 có thể lấy dòng điện lớn từ ray cấp nguồn 112 qua công tắc tầng tái sinh thứ ba 180 trong pha cảm biến, khiến hiện tượng sụt giảm điện áp IR lớn xuất hiện qua công tắc tầng tái sinh thứ ba 180. Sự sụt giảm điện áp IR lớn làm giảm điện áp nguồn (được gắn nhãn “Vp”) ở các đầu cuối cấp nguồn thứ nhất 156 và 166 của các bộ biến tần ghép nối chéo 150 và 160. Ví dụ về quá trình này được minh họa trên Fig.4, thể hiện ví dụ về điện áp nguồn VCC tại ray cấp nguồn 122 và điện áp nguồn Vp tại nút nguồn ảo 185, được ghép nối với các đầu cuối cấp nguồn thứ nhất 156 và 166 của bộ biến tần 150 và 160. Như được thể hiện trên Fig.4, khi bắt đầu pha quyết định tại thời điểm T2, điện áp nguồn Vp tại nút nguồn ảo 185 có thể thấp hơn đáng kể (ví dụ, thấp hơn 30 phần trăm) so với điện áp nguồn VCC tại ray cấp nguồn 122 do sụt giảm IR qua công tắc tầng tái sinh thứ ba 180. Điện áp nguồn thấp hơn Vp có thể làm giảm đáng kể độ lợi tái sinh của các bộ biến tần ghép nối chéo 150 và 160, việc này làm chậm lại đáng kể tốc độ tầng tái sinh 140 có thể đưa ra quyết định bit và làm giảm độ nhạy của bộ khuếch đại cảm biến 110.

Để giải quyết vấn đề trên, các khía cạnh của sáng chế đề xuất tầng tái sinh bao gồm các bộ biến tần điều khiển theo xung nhịp điều khiển động việc ghép nối chéo các bộ biến tần 150 và 160. Việc này loại bỏ sự cần thiết của công tắc tầng tái sinh thứ ba 180, cho phép các đầu cuối cấp nguồn thứ nhất 156 và 166 của các bộ biến tần 150 và 160 được ghép nối trực tiếp với ray cấp nguồn 112. Kết quả là, điện áp nguồn VCC được áp dụng cho các đầu cuối cấp nguồn thứ nhất 156 và 166 của các bộ biến tần 150 và 160, điều này làm tăng độ lợi tái sinh của các bộ biến tần ghép nối chéo 150 và 160 trong pha quyết định. Độ lợi tái sinh được tăng lên làm tăng tốc độ tầng tái sinh có thể đưa ra quyết định bit và làm tăng độ nhạy của bộ khuếch đại cảm biến 110. Hơn nữa, tầng tái sinh có thể bao gồm các công tắc tái sinh để tăng thêm độ lợi tái sinh, như được trình bày thêm dưới đây.

Fig.5 thể hiện tầng tái sinh làm ví dụ 510 theo các khía cạnh nhất định của sáng chế. Tầng tái sinh 510 có thể được ghép nối với tầng đầu vào làm ví dụ 115 được thể hiện trên Fig.1 hoặc Fig.2. Tầng tái sinh 510 bao gồm bộ biến tần thứ nhất 150, bộ biến tần thứ hai 160, công tắc tầng tái sinh thứ nhất 142 và công tắc tầng tái sinh thứ hai 146 đã được trình bày ở trên.

Tầng tái sinh 510 cũng bao gồm bộ biến tần thứ ba 520 và bộ biến tần thứ tư 530. Mỗi bộ biến tần trong số bộ biến tần thứ ba 520 và bộ biến tần thứ tư 530 được điều khiển bởi tín hiệu xung nhịp CLK. Như được trình bày thêm dưới đây, bộ biến tần thứ ba 520 và bộ biến tần thứ tư 530 được tạo cấu hình để điều khiển ghép nối chéo giữa bộ biến tần thứ nhất 150 và bộ biến tần thứ hai 160 dựa vào tín hiệu xung nhịp CLK.

Tầng tái sinh 510 cũng bao gồm công tắc tái sinh thứ nhất 550 và công tắc tái sinh thứ hai 560. Như được trình bày thêm dưới đây, công tắc tái sinh thứ nhất 550 và công tắc tái sinh thứ hai 560 được tạo cấu hình để cung cấp độ lợi tái sinh bổ sung trong pha quyết định.

Theo ví dụ trên Fig.5, đầu cuối cấp nguồn thứ nhất 156 của bộ biến tần thứ nhất 150 và đầu cuối cấp nguồn thứ nhất 166 của bộ biến tần thứ hai 160 được ghép nối với ray cấp nguồn 112. Theo ví dụ này, điện áp nguồn VCC được áp dụng cho các đầu cuối cấp nguồn thứ nhất 156 và 166 của các bộ biến tần thứ nhất và thứ hai 150 và 160. Đầu cuối cấp nguồn thứ hai 158 của bộ biến tần thứ nhất 150 và đầu cuối cấp nguồn thứ hai 168 của bộ biến tần thứ hai 160 được ghép nối với đường tiếp đất 114.

Công tắc tầng tái sinh thứ nhất 142 được ghép nối giữa đầu ra 154 của bộ biến tần thứ nhất 150 và đường tiếp đất 114. Đầu vào điều khiển 144 của công tắc tầng tái sinh thứ nhất 142 có thể được ghép nối với nút thứ hai 126 của tầng đầu vào 115, như đã trình bày ở trên. Công tắc tầng tái sinh thứ hai 146 được ghép nối giữa đầu ra 164 của bộ biến tần thứ hai 160 và đường tiếp đất 114. Đầu vào điều khiển 148 của công tắc tầng tái sinh thứ hai 146 có thể được ghép nối với nút thứ nhất 124 của tầng đầu vào 115, như đã trình bày ở trên.

Bộ biến tần thứ ba 520 có đầu vào 522, đầu ra 524, đầu cuối cấp nguồn thứ nhất 526, và đầu cuối cấp nguồn thứ hai 528. Đầu vào 522 của bộ biến tần thứ ba 520 được điều khiển bởi tín hiệu xung nhịp CLK, và đầu ra 524 của bộ biến tần thứ ba 520 được ghép nối với đầu vào 162 của bộ biến tần thứ hai 160. Đầu cuối cấp nguồn thứ nhất 526 của bộ biến tần thứ ba 520 được ghép nối với ray cấp nguồn 112, và đầu cuối cấp nguồn thứ hai 528 của bộ biến tần thứ ba 520 được ghép nối với đầu ra 154 của bộ biến tần thứ nhất 150.

Bộ biến tần thứ tư 530 có đầu vào 532, đầu ra 534, đầu cuối cấp nguồn thứ nhất 536, và đầu cuối cấp nguồn thứ hai 538. Đầu vào 532 của bộ biến tần thứ tư 530 được điều khiển bởi tín hiệu xung nhịp CLK, và đầu ra 534 của bộ biến tần thứ tư 530 được ghép nối với đầu vào 152 của bộ biến tần thứ nhất 150. Đầu cuối cấp nguồn thứ nhất 536 của bộ biến tần thứ tư 530 được ghép nối với ray cấp nguồn 112, và đầu cuối cấp nguồn thứ hai 538 của bộ biến tần thứ tư 530 được ghép nối với đầu ra 164 của bộ biến tần thứ hai 160.

Công tắc tái sinh thứ nhất 550 được ghép nối giữa ray cấp nguồn 112 và đầu vào 152 của bộ biến tần thứ nhất 150. Công tắc tái sinh thứ nhất 550 có đầu vào điều khiển 555 được ghép nối với đầu ra 524 của bộ biến tần thứ ba 520. Công tắc tái sinh thứ hai 560 được ghép nối giữa ray cấp nguồn 112 và đầu vào 162 của bộ biến tần thứ hai 160. Công tắc tái sinh thứ hai 560 có đầu vào điều khiển 565 được ghép nối với đầu ra 534 của bộ biến tần thứ tư 530. Mỗi công tắc trong số các công tắc tái sinh 550 và 560 có thể được triển khai bằng PFET hoặc loại công tắc khác.

Theo ví dụ được thể hiện trên Fig.5, đầu ra thứ nhất 170 của tầng tái sinh 510 được ghép nối với đầu ra 164 của bộ biến tần thứ hai 160, và đầu ra thứ hai 175 của tầng tái sinh 510 được ghép nối với đầu ra 154 của bộ biến tần thứ nhất 150. Tuy nhiên, cần hiểu rõ rằng tầng tái sinh 510 không bị giới hạn ở ví dụ này, và các đầu ra 170 và 175 có thể được ghép nối với các nút khác trong tầng tái sinh 510 (ví dụ, được ghép nối với các đầu ra 524 và 534 của các bộ biến tần thứ ba và thứ tư 520 và 530).

Các hoạt động làm ví dụ của tầng tái sinh 510 sẽ được trình bày sau đây theo các khía cạnh nhất định của sáng chế.

Khi tín hiệu xung nhịp CLK ở mức thấp, tầng tái sinh 510 đang ở pha thiết lập lại. Trong pha thiết lập lại, các đường dẫn điện từ ray cấp nguồn 112 đến đường tiếp đất 114 bị ngắt, và các nút của tầng tái sinh 510 được đặt thành các điện áp đã xác định trước để khởi tạo tầng tái sinh 510 cho quyết định bit tiếp theo, như được trình bày thêm dưới đây.

Trong pha thiết lập lại, bộ biến tần thứ ba 520 kéo đầu vào 162 của bộ biến tần thứ hai 160 về điện áp nguồn VCC, và bộ biến tần thứ tư 530 kéo đầu vào 152 của bộ biến tần thứ nhất 150 về điện áp nguồn VCC. Trong trường hợp này, bộ biến tần thứ ba

520 và bộ biến tần thứ tư 530 ngắt các đường dẫn ghép nối chéo giữa bộ biến tần thứ nhất 150 và bộ biến tần thứ hai 160 (tức là, ngắt ghép nối chéo giữa bộ biến tần thứ nhất 150 và bộ biến tần thứ hai 160). Do các đầu vào 152 và 162 của các bộ biến tần thứ nhất và thứ hai 150 và 160 được kéo về VCC, nên các đầu ra 154 và 164 của các bộ biến tần thứ nhất và thứ hai 150 và 160 được điều khiển ở mức thấp.

Ngoài ra, trong pha thiết lập lại, công tắc tăng tái sinh thứ nhất 142 và công tắc tăng tái sinh thứ hai 146 đều được bật. Việc này là do các điện áp NDINT và DINT được kéo về VCC trong pha thiết lập lại, như đã trình bày ở trên.

Khi tín hiệu xung nhịp CLK chuyển từ thấp lên cao khi bắt đầu pha cảm biến, bộ biến tần thứ ba 520 ghép nối đầu vào 162 của bộ biến tần thứ hai 160 với đầu ra 154 của bộ biến tần thứ nhất 150. Điều này là do, khi tín hiệu xung nhịp CLK ở mức cao, bộ biến tần thứ ba 520 tạo đường dẫn giữa đầu ra 524 của bộ biến tần thứ ba 520 và đầu cuối cấp nguồn thứ hai 528 của bộ biến tần thứ ba 520. Do đầu ra 524 của bộ biến tần thứ ba 520 được ghép nối với đầu vào 162 của bộ biến tần thứ hai 160 và đầu cuối cấp nguồn thứ hai 528 của bộ biến tần thứ ba 520 được ghép nối với đầu ra 154 của bộ biến tần thứ nhất 150, nên đường dẫn ghép nối đầu vào 162 của bộ biến tần thứ hai 160 với đầu ra 154 của bộ biến tần thứ nhất 150.

Ngoài ra, bộ biến tần thứ tư 530 ghép nối đầu vào 152 của bộ biến tần thứ nhất 150 với đầu ra 164 của bộ biến tần thứ hai 160. Điều này là do, khi tín hiệu xung nhịp CLK ở mức cao, bộ biến tần thứ tư 530 tạo đường dẫn giữa đầu ra 534 của bộ biến tần thứ tư 530 và đầu cuối cấp nguồn thứ hai 538 của bộ biến tần thứ tư 530. Vì đầu ra 534 của bộ biến tần thứ tư 530 được ghép nối với đầu vào 152 của bộ biến tần thứ nhất 150 và đầu cuối cấp nguồn thứ hai 538 của bộ biến tần thứ tư 530 được ghép nối với đầu ra 164 của bộ biến tần thứ hai 160, nên đường dẫn ghép nối đầu vào 152 của bộ biến tần thứ nhất 150 với đầu ra 164 của bộ biến tần thứ hai 160.

Do đó, khi tín hiệu xung nhịp CLK ở mức cao, bộ biến tần thứ ba 520 ghép nối đầu vào 162 của bộ biến tần thứ hai 160 với đầu ra 154 của bộ biến tần thứ nhất 150, và bộ biến tần thứ tư 530 ghép nối đầu vào 152 của bộ biến tần thứ nhất 150 với đầu ra 164 của bộ biến tần thứ hai 160. Kết quả là, bộ biến tần thứ ba 520 và bộ biến tần thứ tư 530

bật ghép nối chéo giữa bộ biến tần thứ nhất 150 và bộ biến tần thứ hai 160, kích hoạt phản hồi tái sinh.

Như đã trình bày ở trên, trong pha cảm biến, các điện áp NDINT và DINT được lần lượt đưa vào công tắc tầng tái sinh thứ nhất 142 và công tắc tầng tái sinh thứ hai 146 giảm ở các tốc độ khác nhau tùy thuộc vào cực tính của tín hiệu đầu vào vì sai.

Trong trường hợp điện áp DINT giảm nhanh hơn điện áp NDINT (tức là, $INP > INN$), điện áp DINT giảm xuống dưới điện áp ngưỡng trước, khiến công tắc tầng tái sinh thứ hai 146 tắt trước. Việc tắt công tắc tầng tái sinh thứ hai 146 kích hoạt phản hồi tái sinh của các bộ biến tần ghép nối chéo 150 và 160 để kéo đầu ra thứ nhất 170 lên cao và kéo đầu ra thứ hai 175 xuống thấp. Do điện áp nguồn VCC được áp dụng cho các đầu cuối cấp nguồn thứ nhất 156 và 166 của bộ biến tần thứ nhất 150 và bộ biến tần thứ hai 160, nên độ lợi tái sinh cao, cho phép tầng tái sinh 510 kéo đầu ra thứ nhất 170 lên cao và kéo đầu ra thứ hai 175 xuống thấp nhanh hơn để có quyết định bit nhanh hơn. Ngược lại, trong tầng tái sinh 140 trên Fig.1 và Fig.2, điện áp nguồn V_p được áp dụng cho các đầu cuối cấp nguồn thứ nhất 156 và 166 của bộ biến tần thứ nhất 150 và bộ biến tần thứ hai 160 thấp hơn do điện áp IR sụt giảm qua công tắc tầng tái sinh thứ ba 180, điều này làm giảm độ lợi tái sinh.

Đối với ví dụ trong đó các công tắc tái sinh 550 và 560 được triển khai với các PFET, việc kéo đầu ra thứ hai 175 xuống khiến công tắc tái sinh thứ nhất 550 được bật. Kết quả là, công tắc tái sinh thứ nhất 550 kéo đầu vào 152 của bộ biến tần thứ nhất 150 đến VCC, giúp bộ biến tần thứ nhất 150 kéo đầu ra thứ hai 175 xuống và làm tăng độ lợi tái sinh.

Trong trường hợp điện áp NDINT giảm nhanh hơn điện áp DINT (tức là, $INN > INP$), điện áp NDINT giảm xuống dưới điện áp ngưỡng trước, khiến công tắc tầng tái sinh thứ nhất 142 tắt trước. Việc tắt công tắc tầng tái sinh thứ nhất 142 kích hoạt phản hồi tái sinh của các bộ biến tần ghép nối chéo 150 và 160 để kéo đầu ra thứ hai 175 lên cao và kéo đầu ra thứ nhất 170 xuống thấp. Do điện áp nguồn VCC được áp dụng cho các đầu cuối cấp nguồn thứ nhất 156 và 166 của bộ biến tần thứ nhất 150 và bộ biến tần thứ hai 160, nên độ lợi tái sinh cao, cho phép tầng tái sinh 510 kéo đầu ra thứ hai 175

lên cao và kéo đầu ra thứ nhất 170 xuống thấp nhanh hơn để có quyết định bit nhanh hơn.

Đối với ví dụ trong đó các công tắc tái sinh 550 và 560 được triển khai với các PFET, việc kéo đầu ra thứ nhất 170 xuống khiến công tắc tái sinh thứ hai 560 được bật. Kết quả là, công tắc tái sinh thứ hai 560 kéo đầu vào 162 của bộ biến tần thứ hai 160 đến VCC, giúp bộ biến tần thứ hai 160 kéo đầu ra thứ nhất 170 xuống và làm tăng độ lợi tái sinh.

Fig.6 thể hiện các phương án triển khai làm ví dụ của bộ biến tần thứ ba 520 và bộ biến tần thứ tư 530 theo các khía cạnh nhất định. Theo ví dụ này, bộ biến tần thứ ba 520 bao gồm công tắc thứ nhất 610 và công tắc thứ hai 615. Công tắc thứ nhất 610 được ghép nối giữa đầu cuối cấp nguồn thứ nhất 526 và đầu ra 524 của bộ biến tần thứ ba 520, và công tắc thứ hai 615 được ghép nối giữa đầu ra 524 và đầu cuối cấp nguồn thứ hai 528 của bộ biến tần thứ ba 520. Đầu vào điều khiển 612 của công tắc thứ nhất 610 và đầu vào điều khiển 617 của công tắc thứ hai 615 được ghép nối với đầu vào 522 của bộ biến tần thứ ba 520. Công tắc thứ nhất 610 được tạo cấu hình để bật khi tín hiệu xung nhịp CLK ở mức thấp và tắt khi tín hiệu xung nhịp CLK ở mức cao, và công tắc thứ hai 615 được tạo cấu hình để tắt khi tín hiệu xung nhịp CLK ở mức thấp và bật khi tín hiệu xung nhịp CLK ở mức cao. Do đó, khi tín hiệu xung nhịp CLK ở mức thấp (tức là, đầu vào 522 thấp), công tắc thứ nhất 610 được bật và công tắc thứ hai 615 bị tắt và khi tín hiệu xung nhịp CLK ở mức cao (tức là, đầu vào 522 cao), công tắc thứ nhất 610 bị tắt và công tắc thứ hai 615 được bật.

Theo ví dụ này, bộ biến tần thứ tư 530 bao gồm công tắc thứ ba 620 và công tắc thứ tư 625. Công tắc thứ ba 620 được ghép nối giữa đầu cuối cấp nguồn thứ nhất 536 và đầu ra 534 của bộ biến tần thứ tư 530, và công tắc thứ tư 625 được ghép nối giữa đầu ra 534 và đầu cuối cấp nguồn thứ hai 538 của bộ biến tần thứ tư 530. Đầu vào điều khiển 622 của công tắc thứ ba 620 và đầu vào điều khiển 627 của công tắc thứ tư 625 được ghép nối với đầu vào 532 của bộ biến tần thứ tư 530. Công tắc thứ ba 620 được tạo cấu hình để bật khi tín hiệu xung nhịp CLK ở mức thấp và tắt khi tín hiệu xung nhịp CLK ở mức cao và công tắc thứ tư 625 được tạo cấu hình để tắt khi tín hiệu xung nhịp CLK ở mức thấp và bật khi tín hiệu xung nhịp CLK ở mức cao. Do đó, khi tín hiệu

xung nhịp CLK ở mức thấp (tức là, đầu vào 532 thấp), công tắc thứ ba 620 được bật và công tắc thứ tư 625 bị tắt và khi tín hiệu xung nhịp CLK ở mức cao (tức là, đầu vào 532 cao), công tắc thứ ba 620 bị tắt và công tắc thứ tư 625 được bật.

Theo ví dụ này, khi tín hiệu xung nhịp CLK ở mức thấp trong pha thiết lập lại, công tắc thứ nhất 610 được bật và công tắc thứ hai 615 bị tắt trong bộ biến tần thứ ba 520. Kết quả là, bộ biến tần thứ ba 520 ghép nối đầu vào 162 của bộ biến tần thứ hai 160 với ray cấp nguồn 112 thông qua công tắc thứ nhất 610, việc này kéo đầu vào 162 của bộ biến tần thứ hai 160 đến VCC. Do công tắc thứ hai 615 bị tắt, nên đầu vào 162 của bộ biến tần thứ hai 160 được tách khỏi đầu ra 154 của bộ biến tần thứ nhất 150.

Ngoài ra, công tắc thứ ba 620 được bật và công tắc thứ tư 625 bị tắt trong bộ biến tần thứ tư 530. Kết quả là, bộ biến tần thứ tư 530 ghép nối đầu vào 152 của bộ biến tần thứ nhất 150 với ray cấp nguồn 112 thông qua công tắc thứ ba 620, kéo đầu vào 152 của bộ biến tần thứ nhất 150 đến VCC. Do công tắc thứ tư 625 bị tắt, nên đầu vào 152 của bộ biến tần thứ nhất 150 được tách khỏi đầu ra 164 của bộ biến tần thứ hai 160.

Do đó, trong pha thiết lập lại, đầu vào 162 của bộ biến tần thứ hai 160 được tách khỏi đầu ra 154 của bộ biến tần thứ nhất 150 và đầu vào 152 của bộ biến tần thứ nhất 150 được tách khỏi đầu ra 164 của bộ biến tần thứ hai 160, việc này ngắt ghép nối chéo giữa bộ biến tần thứ nhất 150 và bộ biến tần thứ hai 160.

Khi tín hiệu xung nhịp CLK chuyển từ thấp lên cao khi bắt đầu pha cảm biến, công tắc thứ nhất 610 bị tắt và công tắc thứ hai 615 được bật trong bộ biến tần thứ ba 520. Kết quả là, bộ biến tần thứ ba 520 ghép nối đầu vào 162 của bộ biến tần thứ hai 160 với đầu ra 154 của bộ biến tần thứ nhất 150 thông qua công tắc thứ hai 615.

Ngoài ra, công tắc thứ ba 620 bị tắt và công tắc thứ tư 625 được bật trong bộ biến tần thứ tư 530. Kết quả là, bộ biến tần thứ tư 530 ghép nối đầu vào 152 của bộ biến tần thứ nhất 150 với đầu ra 164 của bộ biến tần thứ hai 160 thông qua công tắc thứ tư 625.

Do đó, khi tín hiệu xung nhịp CLK ở mức cao trong pha cảm biến và pha quyết định, đầu vào 162 của bộ biến tần thứ hai 160 được ghép nối với đầu ra 154 của bộ biến tần thứ nhất 150 thông qua công tắc thứ hai 615, và đầu vào 152 của bộ biến tần thứ nhất 150 được ghép nối với đầu ra 164 của bộ biến tần thứ hai 160 thông qua công tắc

thứ tư 625, việc này bật ghép nối chéo giữa bộ biến tần thứ nhất 150 và bộ biến tần thứ hai và do đó kích hoạt phản hồi tái sinh.

Fig.7 thể hiện các phương án triển khai làm ví dụ của các công tắc 610, 615, 620, 625, 550 và 560 theo các khía cạnh nhất định. Theo ví dụ này, công tắc thứ nhất 610 được triển khai với PFET 730 trong đó cực nguồn của PFET 730 được ghép nối với đầu cuối cấp nguồn thứ nhất 526 của bộ biến tần thứ ba 520, cực máng của PFET 730 được ghép nối với đầu ra 524 của bộ biến tần thứ ba 520 và đầu vào điều khiển 612 nằm ở cực cổng của PFET 730. Công tắc thứ hai 615 được triển khai với NFET 735 trong đó cực nguồn của NFET 735 được ghép nối với đầu cuối cấp nguồn thứ hai 528, cực máng của NFET 735 được ghép nối với đầu ra 524 của bộ biến tần thứ ba 520 và đầu vào điều khiển 617 nằm ở cực cổng của NFET 735.

Theo ví dụ này, công tắc thứ ba 620 được triển khai với PFET 740 trong đó cực nguồn của PFET 740 được ghép nối với đầu cuối cấp nguồn thứ nhất 536 của bộ biến tần thứ tư 530, cực máng của PFET 740 được ghép nối với đầu ra 534 của bộ biến tần thứ tư 530 và đầu vào điều khiển 622 nằm ở cực cổng của PFET 740. Công tắc thứ tư 625 được triển khai với NFET 745 trong đó cực nguồn của NFET 745 được ghép nối với đầu cuối cấp nguồn thứ hai 538, cực máng của NFET 745 được ghép nối với đầu ra 534 của bộ biến tần thứ tư 530 và đầu vào điều khiển 627 nằm ở cực cổng của NFET 745.

Theo ví dụ này, công tắc tái sinh thứ nhất 550 được triển khai với PFET 750 trong đó cực nguồn của PFET 750 được ghép nối với ray cấp nguồn 112, cực máng của PFET 750 được ghép nối với đầu vào 152 của bộ biến tần thứ nhất 150, và đầu vào điều khiển 555 nằm ở cực cổng của PFET 750. Đầu vào điều khiển 555 được ghép nối với đầu ra 524 của bộ biến tần thứ ba 520.

Công tắc tái sinh thứ hai 560 được triển khai với PFET 755 trong đó cực nguồn của PFET 755 được ghép nối với ray cấp nguồn 112, cực máng của PFET 755 được ghép nối với đầu vào 162 của bộ biến tần thứ hai 160 và đầu vào điều khiển 565 nằm ở cực cổng của PFET 755. Đầu vào điều khiển 565 được ghép nối với đầu ra 534 của bộ biến tần thứ tư 530.

Theo ví dụ được thể hiện trên Fig.7, công tắc tầng tái sinh thứ nhất 142 được triển khai với NFET 225 đã trình bày ở trên, và công tắc tầng tái sinh thứ hai 146 được triển khai với NFET 230 đã trình bày ở trên. Ngoài ra, bộ biến tần thứ nhất 150 được triển khai với NFET 240 và PFET 245 đã trình bày ở trên, và bộ biến tần thứ hai 160 được triển khai với NFET 250 và PFET 255 đã trình bày ở trên. Tuy nhiên, cần hiểu rõ rằng sáng chế không bị giới hạn ở các phương án triển khai làm ví dụ này.

Fig.8A thể hiện ví dụ về các trạng thái bật/tắt của bóng bán dẫn trong tầng tái sinh 510 trong pha thiết lập lại theo các khía cạnh nhất định. Trên Fig.8A, dấu “X” bên cạnh bóng bán dẫn cho biết bóng bán dẫn đã tắt.

Theo ví dụ này, PFET 730 trong bộ biến tần thứ ba 520 được bật và do đó ghép nối đầu vào 162 của bộ biến tần thứ hai 160 với ray cấp nguồn 112, kéo đầu vào 162 của bộ biến tần thứ hai 160 đến VCC. Thao tác này sẽ tắt PFET 255 và bật NFET 250 trong bộ biến tần thứ hai 160. NFET 735 của bộ biến tần thứ ba 520 bị tắt và do đó tách đầu vào 162 của bộ biến tần thứ hai 160 khỏi đầu ra 154 của bộ biến tần thứ nhất 150.

PFET 740 trong bộ biến tần thứ tư 530 được bật và do đó ghép nối đầu vào 152 của bộ biến tần thứ nhất 150 với ray cấp nguồn 112, kéo đầu vào 152 của bộ biến tần thứ nhất 150 đến VCC. Thao tác này sẽ tắt PFET 245 và bật NFET 240 trong bộ biến tần thứ nhất 150. NFET 745 của bộ biến tần thứ tư 530 bị tắt và do đó tách đầu vào 152 của bộ biến tần thứ nhất 150 khỏi đầu ra 164 của bộ biến tần thứ hai 160.

PFET 750 trong công tắc tái sinh thứ nhất 550 bị tắt. Điều này là do PFET 730 trong bộ biến tần thứ ba 520 kéo đầu vào điều khiển 555 của công tắc tái sinh thứ nhất 550 đến VCC theo ví dụ này. PFET 755 trong công tắc tái sinh thứ hai 560 cũng bị tắt. Điều này là do PFET 740 trong bộ biến tần thứ tư 530 kéo đầu vào điều khiển 565 của công tắc tái sinh thứ hai 560 đến VCC theo ví dụ này.

Như được thể hiện trên Fig.8A, các đường dẫn điện từ ray cấp nguồn 112 đến đường tiếp đất 114 bị ngắt trong pha thiết lập lại, cho phép các nút trong tầng tái sinh 510 ổn định với điện áp định trước được thể hiện trên Fig.8A trong pha thiết lập lại. Điện áp VSS trên Fig.8A chỉ ra điện áp của đường tiếp đất 114.

Fig.8B thể hiện ví dụ về tầng tái sinh 510 trong pha cảm biến theo các khía cạnh nhất định. Trong ví dụ này, NFET 735 của bộ biến tần thứ ba 520 được bật và do đó ghép nối đầu vào 162 của bộ biến tần thứ hai 160 với đầu ra 154 của bộ biến tần thứ nhất 150. NFET 745 của bộ biến tần thứ tư 530 được bật và do đó ghép nối đầu vào 152 của bộ biến tần thứ nhất 150 với đầu ra 164 của bộ biến tần thứ hai 160. Do đó, ghép nối chéo của các bộ biến tần 150 và 160 được bật. Các PFET 730 và 740 bị tắt.

Trong pha cảm biến, dòng điện chạy qua tầng tái sinh 510 từ ray cấp nguồn 112 kéo các đầu ra 170 và 175 của tầng tái sinh 510 đến điện áp giữa VCC và đất (có nhãn "MID"). Điện áp MID không nhất thiết phải ở chính giữa VCC và đất. Các đầu ra 170 và 175 có thể được giữ ở điện áp MID cho đến khi một trong số các điện áp DINT và NDINT giảm xuống dưới điện áp ngưỡng khiến một trong số các công tắc tầng tái sinh thứ nhất và thứ hai 142 và 146 bị tắt.

Fig.8C thể hiện ví dụ về tầng tái sinh 510 khi bắt đầu pha quyết định đối với trường hợp điện áp DINT giảm xuống dưới điện áp ngưỡng trước điện áp NDINT (tức là $INP > INN$). Theo ví dụ này, NFET 230 của tầng tái sinh thứ hai 146 tắt trước tiên, điều này kích hoạt phản hồi tái sinh của các bộ biến tần ghép nối chéo 150 và 160 để kéo đầu ra thứ nhất 170 lên cao (được chỉ ra bởi mũi tên hướng lên trên Fig.8C) và kéo đầu ra thứ hai 175 xuống thấp (được chỉ ra bởi mũi tên hướng xuống trên Fig.8C). Như đã trình bày ở trên, việc kéo đầu ra thứ nhất 170 lên và kéo đầu ra thứ hai 175 xuống tạo ra điện áp đầu ra vi sai lớn thể hiện giá trị bit.

Theo ví dụ này, PFET 750 trong công tắc tái sinh thứ nhất 550 được bật bằng cách kéo đầu ra thứ hai 175 xuống. Do đó, PFET 750 kéo cực cổng của PFET 245 trong bộ biến tần thứ nhất 150 đến VCC, giúp tắt hoàn toàn PFET 245 trong bộ biến tần thứ nhất 150. Theo ví dụ này, NFET 745 trong bộ biến tần thứ tư 530 có thể ngăn đầu ra 534 của bộ biến tần thứ tư 530 tự tăng lên hết mức đến VCC để tắt hoàn toàn PFET 245 trong bộ biến tần thứ nhất 150. Điều này là do NFET 745 có thể bắt đầu tắt khi điện áp ở cực nguồn của NFET 745 đạt đến điện áp bằng điện áp của tín hiệu xung nhịp CLK trừ đi điện áp ngưỡng của NFET 745. Trong trường hợp này, PFET 750 trong công tắc tái sinh thứ nhất 550 có thể kéo cực cổng của PFET 245 lên đến VCC để tắt hoàn toàn

PFET 245. Thao tác này sẽ ngắt dòng điện qua PFET 245, giúp NFET 240 trong bộ biến tần thứ nhất 150 kéo đầu ra thứ hai 175 xuống đất.

Theo ví dụ này, PFET 755 trong công tắc tái sinh thứ hai 560 bị tắt do đầu ra thứ nhất 170 được kéo lên theo ví dụ này.

Như được trình bày ở trên, Fig.8C thể hiện trường hợp điện áp DINT giảm xuống dưới điện áp ngưỡng trước điện áp NDINT (tức là, $INP > INN$). Đối với trường hợp điện áp NDINT giảm xuống dưới điện áp ngưỡng trước điện áp DINT (tức là $INN > INP$), NFET 225 của công tắc tăng tái sinh thứ nhất 142 tắt trước tiên, kích hoạt phản hồi tái sinh của các bộ biến tần ghép nối chéo 150 và 160 để kéo đầu ra thứ hai 175 lên và kéo đầu ra thứ nhất 170 xuống. Theo ví dụ này, công tắc tái sinh thứ hai 560 được bật, kéo cực cổng của PFET 255 trong bộ biến tần thứ hai 160 đến VCC.

Fig.9 thể hiện ví dụ trong đó đầu vào điều khiển 555 của công tắc tái sinh thứ nhất 550 được ghép nối với đầu ra 154 của bộ biến tần thứ nhất 150. Theo ví dụ này, công tắc tái sinh thứ nhất 550 bật khi đầu ra thứ hai 175 được kéo xuống thấp. Điều này khiến công tắc tái sinh thứ nhất 550 kéo đầu vào 152 của bộ biến tần thứ nhất 150 về VCC, giúp bộ biến tần thứ nhất 150 kéo đầu ra thứ hai 175 xuống thấp.

Theo ví dụ trên Fig.9, đầu vào điều khiển 565 của công tắc tái sinh thứ hai 560 được ghép nối với đầu ra 164 của bộ biến tần thứ hai 160. Theo ví dụ này, công tắc tái sinh thứ hai 560 bật khi đầu ra thứ nhất 170 được kéo xuống thấp. Điều này khiến công tắc tái sinh thứ hai 560 kéo đầu vào 162 của bộ biến tần thứ hai 160 về VCC, giúp bộ biến tần thứ hai 160 kéo đầu ra thứ nhất 170 xuống thấp.

Fig.10 thể hiện ví dụ trong đó công tắc tái sinh thứ nhất 550 và công tắc tái sinh thứ hai 560 được triển khai lần lượt với PFET 750 và PFET 755. Theo ví dụ này, cực cổng của PFET 750 được ghép nối với đầu ra 154 của bộ biến tần thứ nhất 150 và cực cổng của PFET 755 được ghép nối với đầu ra 164 của bộ biến tần thứ hai 160.

PFET 750 tăng độ lợi tái sinh cho trường hợp bộ biến tần thứ nhất 150 kéo đầu ra thứ hai 175 xuống thấp. Điều này là do việc kéo đầu ra thứ hai 175 xuống thấp sẽ bật PFET 750, khiến PFET 750 kéo đầu vào 152 của bộ biến tần thứ nhất 150 lên đến VCC. Việc kéo đầu vào 152 lên VCC sẽ tắt hoàn toàn PFET 245 trong bộ biến tần thứ nhất

150, việc này ngắt đường dẫn điện qua PFET 245 và giúp NFET 240 trong bộ biến tần thứ nhất 150 kéo đầu ra thứ hai 175 xuống thấp.

PFET 755 tăng độ lợi tái sinh cho trường hợp bộ biến tần thứ hai 160 kéo đầu ra thứ nhất 170 xuống thấp. Điều này là do việc kéo đầu ra thứ nhất 170 xuống thấp sẽ bật PFET 755, khiến PFET 755 kéo đầu vào 162 của bộ biến tần thứ hai 160 lên đến VCC. Việc kéo đầu vào 162 lên VCC sẽ tắt hoàn toàn PFET 255 trong bộ biến tần thứ hai 160, việc này ngắt đường dẫn điện qua PFET 255 và giúp NFET 250 trong bộ biến tần thứ hai 160 kéo đầu ra thứ nhất 170 xuống thấp.

Fig.11 thể hiện ví dụ về hệ thống 1105 trong đó các khía cạnh của sáng chế có thể được sử dụng. Theo ví dụ này, hệ thống 1105 bao gồm chip thứ nhất 1110 và chip thứ hai 1115 trong đó SerDes có thể được sử dụng để truyền thông giữa chip thứ nhất 1110 và chip thứ hai 1115. Chip thứ nhất 1110 bao gồm bộ chuyển nối tiếp 1120, bộ điều khiển 1130, chân cắm đầu ra thứ nhất 1140 và chân cắm đầu ra thứ hai 1142. Chip thứ hai 1115 bao gồm chân cắm nhận thứ nhất 1150, chân cắm nhận thứ hai 1152, bộ thu 1160, bộ khuếch đại cảm biến 110, mạch chốt 1170 và bộ chuyển song song 1180.

Theo ví dụ này, chip thứ nhất 1110 và chip thứ hai 1115 được ghép nối thông qua liên kết nối tiếp vi sai bao gồm đường thứ nhất 1144 và đường thứ hai 1146. Đường thứ nhất 1144 được ghép nối giữa chân cắm đầu ra thứ nhất 1140 và chân cắm nhận thứ nhất 1150, và đường thứ hai 1146 được ghép nối giữa chân cắm đầu ra thứ hai 1142 và chân cắm nhận thứ hai 1055. Mỗi đường 1144 và 1146 có thể được triển khai với đường kim loại trên lớp nền (ví dụ, băng mạch in), dây, v.v.

Trên chip thứ nhất 1120, bộ chuyển nối tiếp 1120 được tạo cấu hình để nhận các luồng dữ liệu song song (ví dụ, từ bộ xử lý trên chip thứ nhất 1110) và chuyển đổi các luồng dữ liệu song song thành luồng dữ liệu nối tiếp, được xuất ra ở đầu ra 1125 của bộ chuyển nối tiếp 1120. Bộ điều khiển 1130 có đầu vào 1132 được ghép nối với đầu ra 1125 của bộ chuyển nối tiếp 1120, đầu ra thứ nhất 1134 được ghép nối với chân cắm đầu ra thứ nhất 1140 và đầu ra thứ hai 1136 được ghép nối với chân cắm đầu ra thứ hai 1142. Bộ điều khiển 1130 được tạo cấu hình để nhận luồng dữ liệu nối tiếp, chuyển đổi luồng dữ liệu nối tiếp thành tín hiệu vi sai và điều khiển các đường 1144 và 1146 của liên kết nối tiếp vi sai bằng tín hiệu dữ liệu vi sai để truyền tín hiệu vi sai đến chip thứ

hai 1105. Cần hiểu rõ rằng chip thứ nhất 1110 có thể bao gồm các thành phần bổ sung không được thể hiện trên Fig.11 (ví dụ, mạng phối hợp trở kháng được ghép nối với các chân cắm đầu ra 1140 và 1142, bộ tiền điều khiển được ghép nối giữa bộ chuyển nối tiếp 1120 và bộ điều khiển 1130, v.v.).

Trên chip thứ hai 1115, bộ thu 1160 có đầu vào thứ nhất 1162 được ghép nối với chân cắm nhận thứ nhất 1150, đầu vào thứ hai 1164 được ghép nối với chân cắm nhận thứ hai 1152, đầu ra thứ nhất 1166 được ghép nối với đầu vào thứ nhất 121 của bộ khuếch đại cảm biến 110, và đầu ra thứ hai 1168 được ghép nối với đầu vào thứ hai 123 của bộ khuếch đại cảm biến 110. Bộ thu 1160 có thể bao gồm ít nhất một trong số bộ khuếch đại và bộ cân bằng (ví dụ, để bù cho sự suy giảm tín hiệu phụ thuộc tần số giữa chip thứ nhất 1110 và chip thứ hai 1115). Bộ khuếch đại cảm biến 110 nhận tín hiệu vi sai từ bộ thu 1160 và đưa ra các quyết định bit đối với tín hiệu vi sai, như đã trình bày ở trên.

Theo ví dụ trên Fig.11, đầu ra thứ nhất 170 của bộ khuếch đại cảm biến 110 được ghép nối với đầu vào thứ nhất 1172 của mạch chốt 1170, và đầu ra thứ hai 175 của bộ khuếch đại cảm biến 110 được ghép nối với đầu vào thứ hai 1174 của mạch chốt 1170. Mạch chốt 1170 có đầu ra 1176 được ghép nối với đầu vào 1182 của bộ chuyển song song 1180. Mạch chốt 1170 được tạo cấu hình để chốt các quyết định bit từ bộ khuếch đại cảm biến 110 và xuất các bit tương ứng sang bộ chuyển song song 1180. Bộ chuyển song song 1180 được tạo cấu hình để chuyển đổi các bit thành các luồng dữ liệu song song, có thể được xuất ra một hoặc nhiều thành phần (không được thể hiện) trên chip thứ hai 1115 để xử lý tiếp. Cần hiểu rõ rằng chip thứ hai 1115 có thể bao gồm các thành phần bổ sung không được thể hiện trên Fig.11 (ví dụ, mạng phối hợp trở kháng được ghép nối với các chân cắm nhận 1150 và 1152, mạch khôi phục xung nhịp, v.v.).

Theo ví dụ trên Fig.11, chip thứ hai 1115 cũng bao gồm mạch xung nhịp 1190 được tạo cấu hình để tạo ra tín hiệu xung nhịp CLK và xuất ra tín hiệu xung nhịp CLK ở đầu ra 1194. Đầu ra 1194 có thể được ghép nối với đầu vào 522 của bộ biến tần thứ ba 520 và đầu vào 532 của bộ biến tần thứ tư 530 trong tầng tái sinh 510. Đầu ra 1194 cũng có thể được ghép nối với đầu vào điều khiển 118, 132 và 136 lần lượt của các công tắc 116, 130 và 134 trong tầng đầu vào 115.

Mạch xung nhịp 1190 có thể tạo ra tín hiệu xung nhịp CLK bằng cách sử dụng khôi phục dữ liệu xung nhịp trong đó mạch xung nhịp 1190 nhận các quyết định bit thông qua đầu vào 1192 và điều khiển định thời của các chuyển tiếp xung nhịp của tín hiệu xung nhịp CLK thông qua phép nội suy pha dựa ít nhất một phần vào các quyết định bit. Đầu vào 1192 có thể được ghép nối với đầu ra của mạch chốt 1170 hoặc một trong số hoặc cả hai đầu ra 170 và 175 của bộ khuếch đại cảm biến 110 để nhận các quyết định bit.

Theo các khía cạnh nhất định, mạch xung nhịp 1190 có thể bao gồm vòng khóa pha (phase locked loop - PLL), vòng khóa trễ (delay locked loop - DLL), bộ tạo dao động, bộ chia tần số hoặc sự kết hợp bất kỳ của chúng. Cần hiểu rõ rằng mạch xung nhịp 1190 có thể được triển khai với nhiều loại bộ tạo xung nhịp khác nhau.

Fig.12 minh họa phương pháp làm ví dụ 1200 để vận hành tăng tái sinh của bộ khuếch đại cảm biến theo các khía cạnh nhất định của sáng chế. Tăng tái sinh có thể tương ứng với tăng tái sinh 510 theo một hoặc nhiều khía cạnh bất kỳ trong số các khía cạnh khác nhau được minh họa trên các hình vẽ từ Fig.5 đến Fig.10. Tăng tái sinh bao gồm bộ biến tần thứ nhất (ví dụ, bộ biến tần thứ nhất 150) và bộ biến tần thứ hai (ví dụ, bộ biến tần thứ hai 160).

Tại khối 1210, ghép nối chéo giữa bộ biến tần thứ nhất và bộ biến tần thứ hai bị ngắt trong pha thứ nhất. Pha thứ nhất có thể tương ứng với pha thiết lập lại đã trình bày ở trên. Việc ngắt ghép nối chéo giữa bộ biến tần thứ nhất và bộ biến tần thứ hai có thể được thực hiện bởi bộ biến tần thứ ba 520 và bộ biến tần thứ tư 530. Theo các khía cạnh nhất định, việc ngắt ghép nối chéo giữa bộ biến tần thứ nhất và bộ biến tần thứ hai có thể bao gồm việc tách đầu vào (ví dụ, đầu vào 162) của bộ biến tần thứ hai khỏi đầu ra (ví dụ, đầu ra 154) của bộ biến tần thứ nhất và tách đầu vào (ví dụ, đầu vào 152) của bộ biến tần thứ nhất khỏi đầu ra (ví dụ, 164) của bộ biến tần thứ hai.

Tại khối 1220, ghép nối chéo giữa bộ biến tần thứ nhất và bộ biến tần thứ hai được bật trong pha thứ hai. Pha thứ hai có thể bao gồm pha cảm biến và pha quyết định đã trình bày ở trên. Việc bật ghép nối chéo giữa bộ biến tần thứ nhất và bộ biến tần thứ hai có thể được thực hiện bởi bộ biến tần thứ ba 520 và bộ biến tần thứ tư 530. Theo các khía cạnh nhất định, việc bật ghép nối chéo bộ biến tần thứ nhất và bộ biến tần thứ

hai có thể bao gồm việc ghép nối đầu vào của bộ biến tần thứ hai với đầu ra của bộ biến tần thứ nhất và ghép nối đầu vào của bộ biến tần thứ nhất với đầu ra của bộ biến tần thứ hai.

Theo các khía cạnh nhất định, phương pháp 1200 cũng có thể bao gồm các bước, trong pha thứ nhất, ghép nối đầu vào của bộ biến tần thứ nhất và đầu vào của bộ biến tần thứ hai với ray cấp nguồn (ví dụ, ray cấp nguồn 112), và, trong pha thứ nhất, ghép nối đầu ra của bộ biến tần thứ nhất và đầu ra của bộ biến tần thứ hai với đường tiếp đất (ví dụ, đường tiếp đất).

Theo một số khía cạnh, tầng tái sinh có thể còn bao gồm công tắc thứ nhất (ví dụ, công tắc tầng tái sinh thứ nhất 142) được ghép nối giữa đầu ra của bộ biến tần thứ nhất và đường tiếp đất (ví dụ, đường tiếp đất 114) và công tắc thứ hai (ví dụ, công tắc tầng tái sinh thứ hai 146) được ghép nối giữa đầu ra của bộ biến tần thứ hai và đường tiếp đất. Theo các khía cạnh này, phương pháp 1200 cũng có thể bao gồm các bước định tuyến điện áp thứ nhất (ví dụ, NDINT) từ nút thứ nhất (ví dụ, nút 126) của tầng đầu vào (ví dụ, tầng đầu vào 115) đến đầu vào điều khiển (ví dụ, đầu vào điều khiển 144) của công tắc thứ nhất, và định tuyến điện áp thứ hai (ví dụ, DINT) từ nút thứ hai (ví dụ, nút 124) của tầng đầu vào đến đầu vào điều khiển (ví dụ, 148) của công tắc thứ hai.

Như được sử dụng ở đây, "đầu vào điều khiển" của công tắc là đầu vào kiểm soát việc liệu công tắc được bật (tức là, đóng) hay tắt (tức là, mở) dựa vào tín hiệu (ví dụ, điện áp) ở đầu vào điều khiển. Đối với ví dụ trong đó công tắc được triển khai với bóng bán dẫn, đầu vào điều khiển được đặt ở cực cổng của bóng bán dẫn. Cần hiểu rõ rằng công tắc có thể được triển khai với nhiều hơn một bóng bán dẫn. Ví dụ, công tắc có thể được triển khai với cổng truyền, có thể bao gồm NFET và PFET được ghép nối song song và được điều khiển bởi các tín hiệu bổ sung.

Cần hiểu rằng sáng chế không bị hạn chế bởi thuật ngữ làm ví dụ được dùng ở trên để mô tả các khía cạnh của sáng chế. Ví dụ, tầng tái sinh cũng có thể được gọi là tầng quyết định.

Mọi đề cập đến phần tử ở đây có sử dụng từ chỉ định như "thứ nhất," "thứ hai," v.v. nói chung đều không giới hạn số lượng hoặc thứ tự của các phần tử này. Thay vào đó, các từ chỉ định này được dùng ở đây như phương pháp thuận tiện để phân biệt giữa

hai hoặc nhiều phần tử hoặc ví dụ về phần tử. Do đó, việc đề cập đến phần tử thứ nhất và thứ hai không có nghĩa là chỉ có hai phần tử này có thể được sử dụng, hoặc phần tử thứ nhất phải đứng trước phần tử thứ hai.

Trong bản mô tả này, thuật ngữ “làm ví dụ” được sử dụng có nghĩa là “có vai trò làm ví dụ, trường hợp mẫu hoặc minh họa”. Phương án triển khai hoặc khía cạnh bất kỳ được mô tả ở đây là “làm ví dụ” không nhất thiết được hiểu là được ưu tiên hoặc có lợi so với các khía cạnh khác của sáng chế. Tương tự, thuật ngữ “các khía cạnh” không yêu cầu rằng tất cả các khía cạnh của sáng chế đều bao gồm đặc tính, ưu điểm hoặc chế độ hoạt động đã được trình bày. Thuật ngữ “xấp xỉ”, như được sử dụng ở đây liên quan đến giá trị hoặc thuộc tính đã nêu, được dùng để chỉ việc nằm trong khoảng chênh lệch 10% so với giá trị hoặc thuộc tính đã nêu.

Phần mô tả trên đây của sáng chế được trình bày để cho phép người có hiểu biết trung bình về lĩnh vực kỹ thuật này thực hiện hoặc sử dụng sáng chế. Những cải biến khác nhau đối với sáng chế sẽ là hiển nhiên với người có hiểu biết trung bình trong lĩnh vực kỹ thuật và các nguyên lý chung được xác định ở đây có thể được áp dụng cho các thay đổi khác mà không nằm ngoài tinh thần hoặc phạm vi của sáng chế. Do đó, sáng chế không dự định bị giới hạn ở các ví dụ được mô tả ở đây, mà có phạm vi rộng nhất phù hợp với các nguyên tắc và đặc điểm mới được bộc lộ ở đây.

YÊU CẦU BẢO HỘ

1. Tầng tái sinh của bộ khuếch đại cảm biến, bao gồm:

bộ biến tần thứ nhất có đầu vào và đầu ra;

bộ biến tần thứ hai có đầu vào và đầu ra;

bộ biến tần thứ ba có đầu vào, đầu ra, đầu cuối cấp nguồn thứ nhất, và đầu cuối cấp nguồn thứ hai, trong đó đầu ra của bộ biến tần thứ ba được ghép nối với đầu vào của bộ biến tần thứ hai, đầu cuối cấp nguồn thứ nhất của bộ biến tần thứ ba được ghép nối với ray cấp nguồn, và đầu cuối cấp nguồn thứ hai của bộ biến tần thứ ba được ghép nối với đầu ra của bộ biến tần thứ nhất; và

bộ biến tần thứ tư có đầu vào, đầu ra, đầu cuối cấp nguồn thứ nhất, và đầu cuối cấp nguồn thứ hai, trong đó đầu ra của bộ biến tần thứ tư được ghép nối với đầu vào của bộ biến tần thứ nhất, đầu cuối cấp nguồn thứ nhất của bộ biến tần thứ tư được ghép nối với ray cấp nguồn, và đầu cuối cấp nguồn thứ hai của bộ biến tần thứ tư được ghép nối với đầu ra của bộ biến tần thứ hai.

2. Tầng tái sinh theo điểm 1, trong đó:

bộ biến tần thứ nhất có đầu cuối cấp nguồn thứ nhất được ghép nối với ray cấp nguồn và đầu cuối cấp nguồn thứ hai được ghép nối với đường tiếp đất; và

bộ biến tần thứ hai có đầu cuối cấp nguồn thứ nhất được ghép nối với ray cấp nguồn và đầu cuối cấp nguồn thứ hai được ghép nối với đường tiếp đất.

3. Tầng tái sinh theo điểm 2, còn bao gồm:

công tắc thứ nhất được ghép nối giữa đầu ra của bộ biến tần thứ nhất và đường tiếp đất; và

công tắc thứ hai được ghép nối giữa đầu ra của bộ biến tần thứ hai và đường tiếp đất.

4. Tầng tái sinh theo điểm 3, trong đó:

công tắc thứ nhất có đầu vào điều khiển được ghép nối với nút thứ nhất của tầng đầu vào; và

công tắc thứ hai có đầu vào điều khiển được ghép nối với nút thứ hai của tầng đầu vào.

5. Tầng tái sinh theo điểm 1, còn bao gồm:

công tắc thứ nhất được ghép nối giữa đầu ra của bộ biến tần thứ nhất và đường tiếp đất; và

công tắc thứ hai được ghép nối giữa đầu ra của bộ biến tần thứ hai và đường tiếp đất.

6. Tầng tái sinh theo điểm 5, trong đó:

công tắc thứ nhất có đầu vào điều khiển được ghép nối với nút thứ nhất của tầng đầu vào; và

công tắc thứ hai có đầu vào điều khiển được ghép nối với nút thứ hai của tầng đầu vào.

7. Tầng tái sinh theo điểm 6, trong đó công tắc thứ nhất bao gồm bóng bán dẫn hiệu ứng trường loại n (n-type field effect transistor - NFET) thứ nhất và công tắc thứ hai bao gồm NFET thứ hai.

8. Tầng tái sinh theo điểm 1, trong đó bộ biến tần thứ ba bao gồm:

công tắc thứ nhất được ghép nối giữa đầu cuối cấp nguồn thứ nhất của bộ biến tần thứ ba và đầu ra của bộ biến tần thứ ba, công tắc thứ nhất có đầu vào điều khiển được ghép nối với đầu vào của bộ biến tần thứ ba; và

công tắc thứ hai được ghép nối giữa đầu ra của bộ biến tần thứ ba và đầu cuối cấp nguồn thứ hai của bộ biến tần thứ ba, công tắc thứ hai có đầu vào điều khiển được ghép nối với đầu vào của bộ biến tần thứ ba.

9. Tầng tái sinh theo điểm 8, trong đó bộ biến tần thứ tư bao gồm:

công tắc thứ ba được ghép nối giữa đầu cuối cấp nguồn thứ nhất của bộ biến tần thứ tư và đầu ra của bộ biến tần thứ tư, công tắc thứ ba có đầu vào điều khiển được ghép nối với đầu vào của bộ biến tần thứ tư; và

công tắc thứ tư được ghép nối giữa đầu ra của bộ biến tần thứ tư và đầu cuối cấp nguồn thứ hai của bộ biến tần thứ tư, công tắc thứ tư có đầu vào điều khiển được ghép nối với đầu vào của bộ biến tần thứ tư.

10. Tầng tái sinh theo điểm 9, trong đó:

đầu vào của bộ biến tần thứ ba được tạo cấu hình để nhận tín hiệu xung nhịp; và
đầu vào của bộ biến tần thứ tư được tạo cấu hình để nhận tín hiệu xung nhịp.

11. Tầng tái sinh theo điểm 1, trong đó:

đầu vào của bộ biến tần thứ ba được tạo cấu hình để nhận tín hiệu xung nhịp; và
đầu vào của bộ biến tần thứ tư được tạo cấu hình để nhận tín hiệu xung nhịp.

12. Tầng tái sinh theo điểm 1, còn bao gồm:

công tắc thứ nhất được ghép nối giữa ray cấp nguồn và đầu vào của bộ biến tần thứ nhất, công tắc thứ nhất có đầu vào điều khiển được ghép nối với đầu ra của bộ biến tần thứ ba; và

công tắc thứ hai được ghép nối giữa ray cấp nguồn và đầu vào của bộ biến tần thứ hai, công tắc thứ hai có đầu vào điều khiển được ghép nối với đầu ra của bộ biến tần thứ tư.

13. Tầng tái sinh theo điểm 12, trong đó công tắc thứ nhất bao gồm bóng bán dẫn hiệu ứng trường loại p (p-type field effect transistor - PFET) thứ nhất và công tắc thứ hai bao gồm PFET thứ hai.

14. Tầng tái sinh theo điểm 1, còn bao gồm:

công tắc thứ nhất được ghép nối giữa ray cấp nguồn và đầu vào của bộ biến tần thứ nhất, công tắc thứ nhất có đầu vào điều khiển được ghép nối với đầu ra của bộ biến tần thứ nhất; và

công tắc thứ hai được ghép nối giữa ray cấp nguồn và đầu vào của bộ biến tần thứ hai, công tắc thứ hai có đầu vào điều khiển được ghép nối với đầu ra của bộ biến tần thứ hai.

15. Tầng tái sinh theo điểm 14, trong đó công tắc thứ nhất bao gồm bóng bán dẫn hiệu ứng trường loại p (PFET) thứ nhất và công tắc thứ hai bao gồm PFET thứ hai.

16. Phương pháp vận hành tầng tái sinh của bộ khuếch đại cảm biến, tầng tái sinh bao gồm bộ biến tần thứ nhất và bộ biến tần thứ hai, phương pháp này bao gồm các bước:

trong pha thứ nhất, ngắt ghép nối chéo giữa bộ biến tần thứ nhất và bộ biến tần thứ hai, trong đó việc ngắt ghép nối chéo giữa bộ biến tần thứ nhất và bộ biến tần thứ hai bao gồm

tách đầu vào của bộ biến tần thứ hai khỏi đầu ra của bộ biến tần thứ nhất,
và

tách đầu vào của bộ biến tần thứ nhất khỏi đầu ra của bộ biến tần thứ hai;
và

trong pha thứ hai, bật ghép nối chéo giữa bộ biến tần thứ nhất và bộ biến tần thứ hai, trong đó việc bật ghép nối chéo giữa bộ biến tần thứ nhất và bộ biến tần thứ hai bao gồm

ghép nối đầu vào của bộ biến tần thứ hai với đầu ra của bộ biến tần thứ nhất, và

ghép nối đầu vào của bộ biến tần thứ nhất với đầu ra của bộ biến tần thứ hai;

trong pha thứ nhất, ghép nối đầu vào của bộ biến tần thứ nhất và đầu vào của bộ biến tần thứ hai với ray cấp nguồn; và

trong pha thứ nhất, ghép nối đầu ra của bộ biến tần thứ nhất và đầu ra của bộ biến tần thứ hai với đường tiếp đất.

17. Phương pháp vận hành tầng tái sinh của bộ khuếch đại cảm biến, tầng tái sinh bao gồm bộ biến tần thứ nhất, bộ biến tần thứ hai, công tắc thứ nhất được ghép nối giữa đầu ra của bộ biến tần thứ nhất và đường tiếp đất và công tắc thứ hai được ghép nối giữa đầu ra của bộ biến tần thứ hai và đường tiếp đất, phương pháp này bao gồm các bước:

trong pha thứ nhất, ngắt ghép nối chéo giữa bộ biến tần thứ nhất và bộ biến tần thứ hai, trong đó việc ngắt ghép nối chéo giữa bộ biến tần thứ nhất và bộ biến tần thứ hai bao gồm

tách đầu vào của bộ biến tần thứ hai khỏi đầu ra của bộ biến tần thứ nhất, và

tách đầu vào của bộ biến tần thứ nhất khỏi đầu ra của bộ biến tần thứ hai; và

trong pha thứ hai, bật ghép nối chéo giữa bộ biến tần thứ nhất và bộ biến tần thứ hai, trong đó việc bật ghép nối chéo giữa bộ biến tần thứ nhất và bộ biến tần thứ hai bao gồm

ghép nối đầu vào của bộ biến tần thứ hai với đầu ra của bộ biến tần thứ nhất, và

ghép nối đầu vào của bộ biến tần thứ nhất với đầu ra của bộ biến tần thứ hai;

định tuyến điện áp thứ nhất từ nút thứ nhất của tầng đầu vào đến đầu vào điều khiển của công tắc thứ nhất; và

định tuyến điện áp thứ hai từ nút thứ hai của tầng đầu vào đến đầu vào điều khiển của công tắc thứ hai.

18. Hệ thống bộ khuếch đại cảm biến bao gồm:

bộ thu;

mạch chốt; và

bộ khuếch đại cảm biến được ghép nối giữa bộ thu và mạch chốt, trong đó bộ khuếch đại cảm biến bao gồm:

tầng đầu vào; và

tầng tái sinh được ghép nối với tầng đầu vào, trong đó tầng tái sinh bao gồm:

bộ biến tần thứ nhất có đầu vào và đầu ra;

bộ biến tần thứ hai có đầu vào và đầu ra;

bộ biến tần thứ ba có đầu vào, đầu ra, đầu cuối cấp nguồn thứ nhất, và đầu cuối cấp nguồn thứ hai, trong đó đầu ra của bộ biến tần thứ ba được ghép nối với đầu vào của bộ biến tần thứ hai, đầu cuối cấp nguồn thứ nhất của bộ biến tần thứ ba được ghép nối với ray cấp nguồn, và đầu cuối cấp nguồn thứ hai của bộ biến tần thứ ba được ghép nối với đầu ra của bộ biến tần thứ nhất; và

bộ biến tần thứ tư có đầu vào, đầu ra, đầu cuối cấp nguồn thứ nhất, và đầu cuối cấp nguồn thứ hai, trong đó đầu ra của bộ biến tần thứ tư được ghép nối với đầu vào của bộ biến tần thứ nhất, đầu cuối cấp nguồn thứ nhất của bộ biến tần thứ tư được ghép nối với ray cấp nguồn, và đầu cuối cấp nguồn thứ hai của bộ biến tần thứ tư được ghép nối với đầu ra của bộ biến tần thứ hai.

19. Hệ thống theo điểm 18, trong đó bộ thu bao gồm bộ cân bằng.
20. Hệ thống theo điểm 18, còn bao gồm bộ chuyển song song được ghép nối với mạch chốt.

1/14

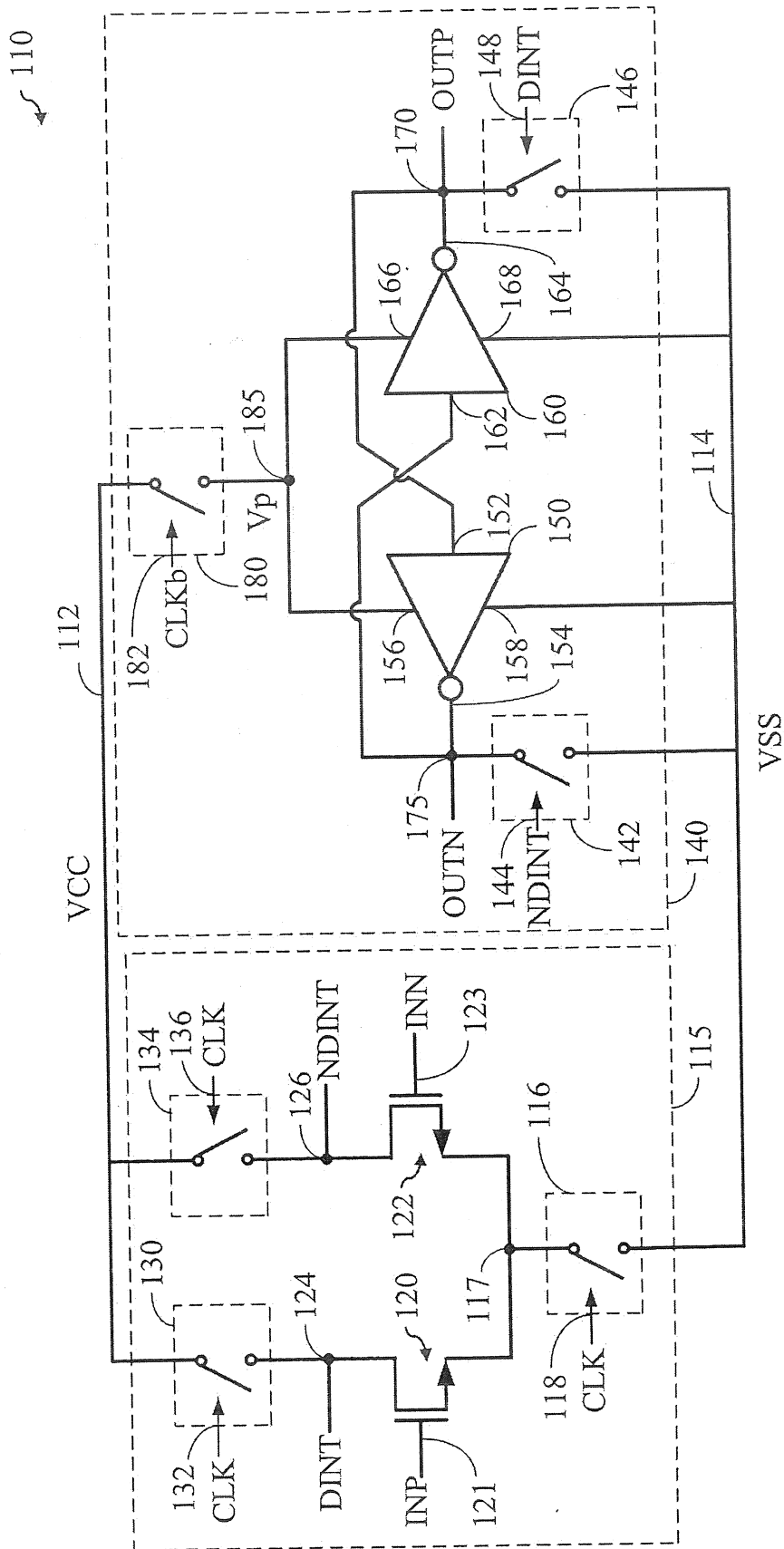


Fig. 1

2/14

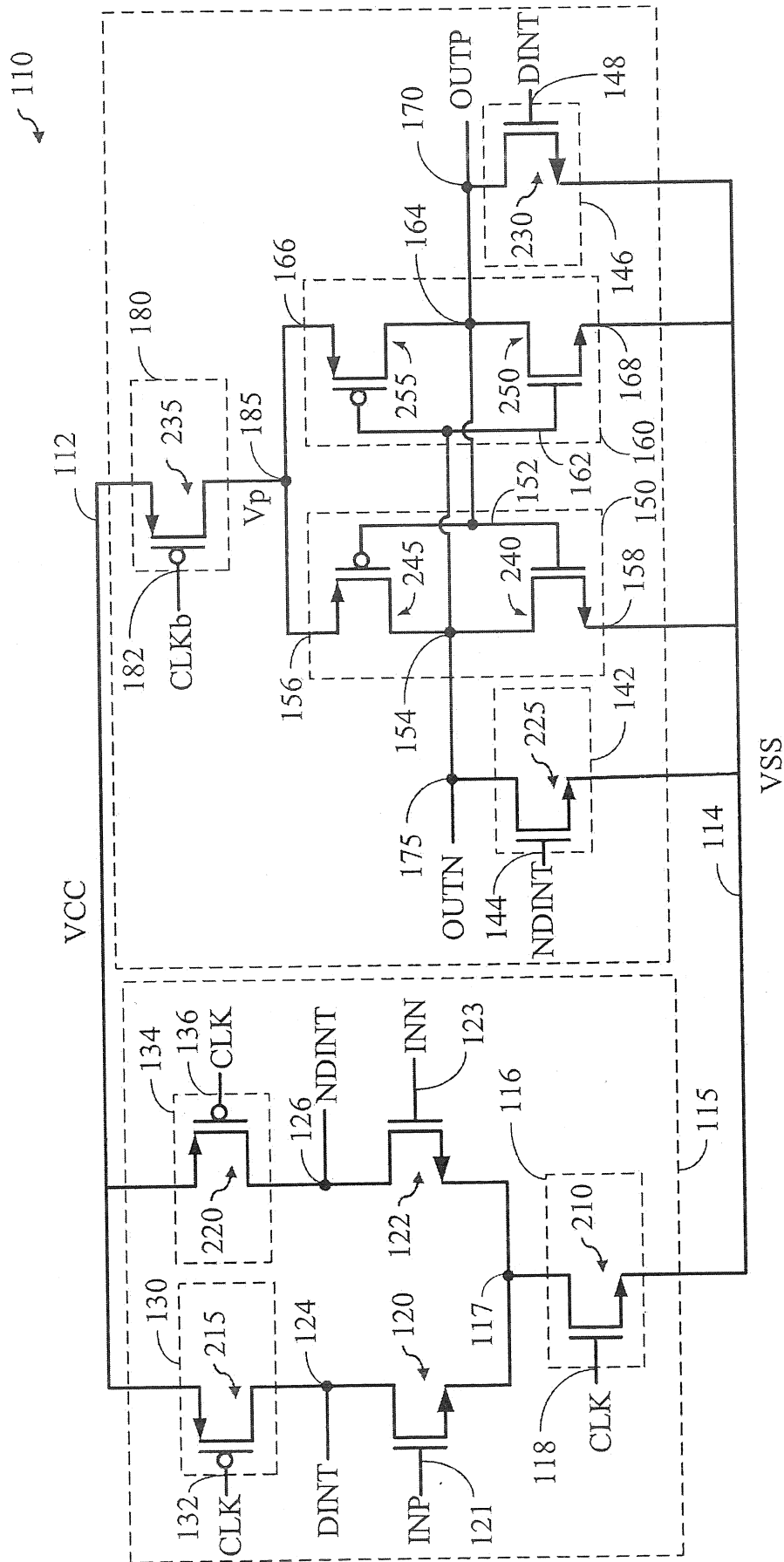


Fig.2

3/14

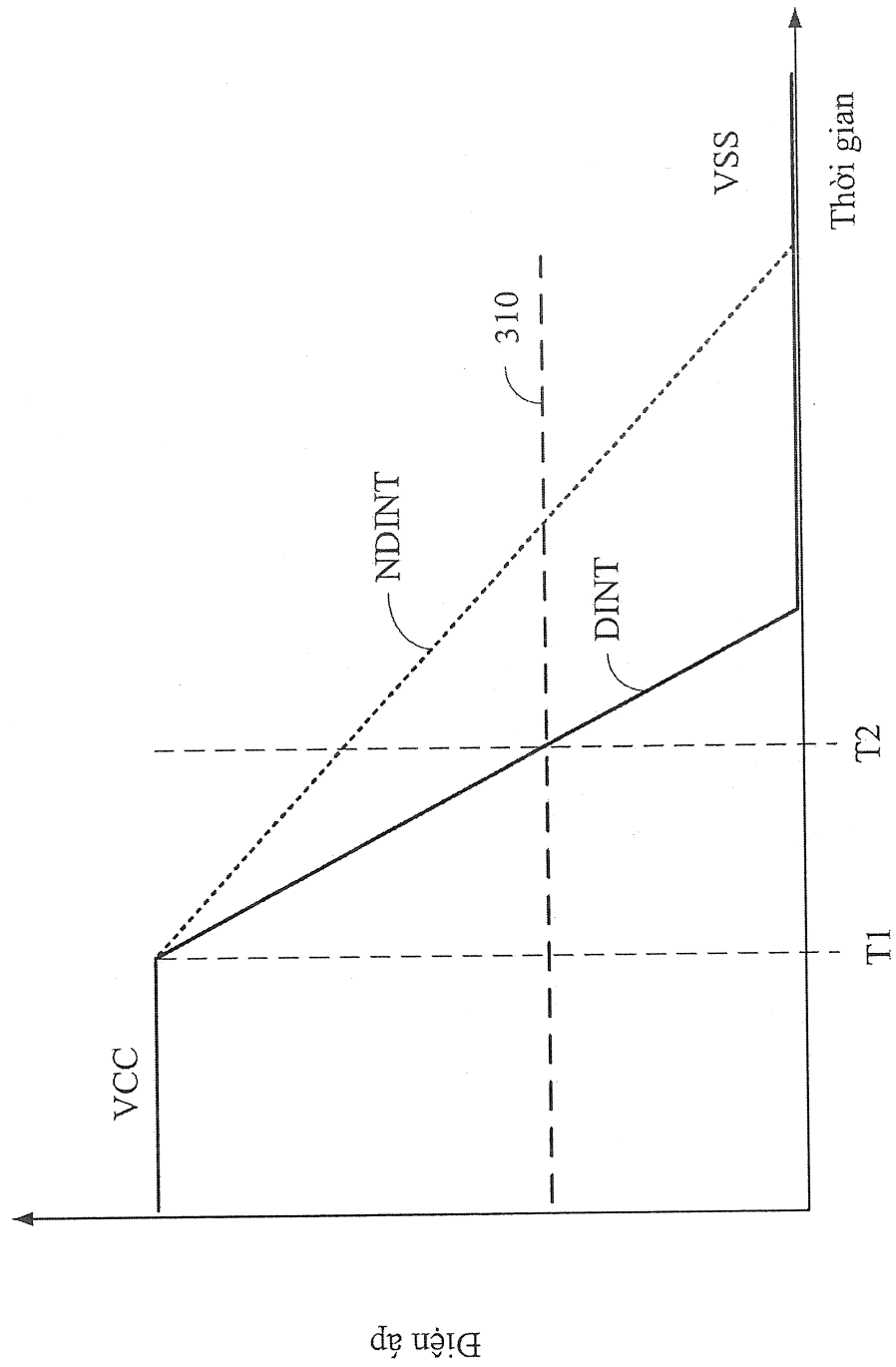


Fig.3

4/14

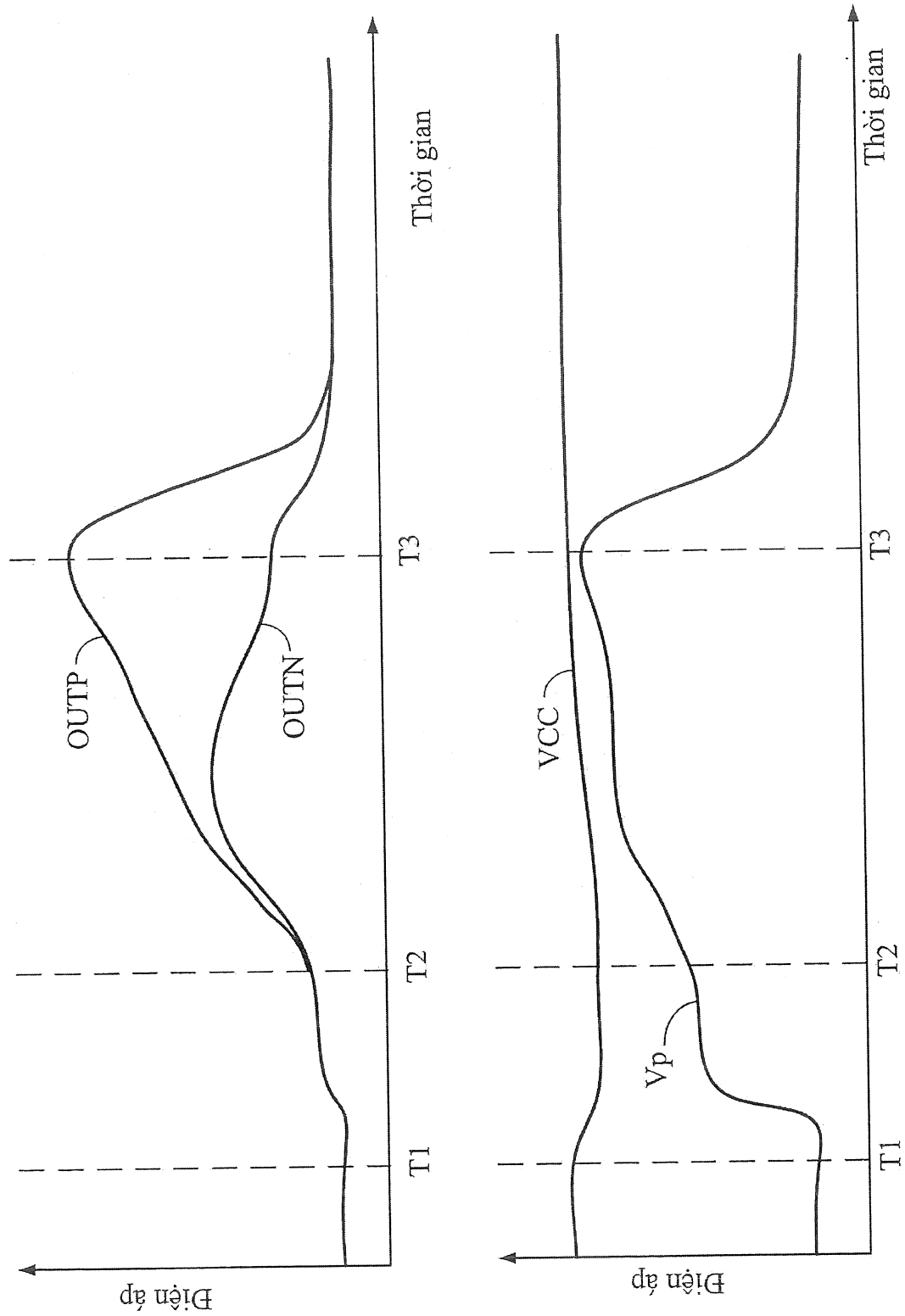


Fig.4

5/14

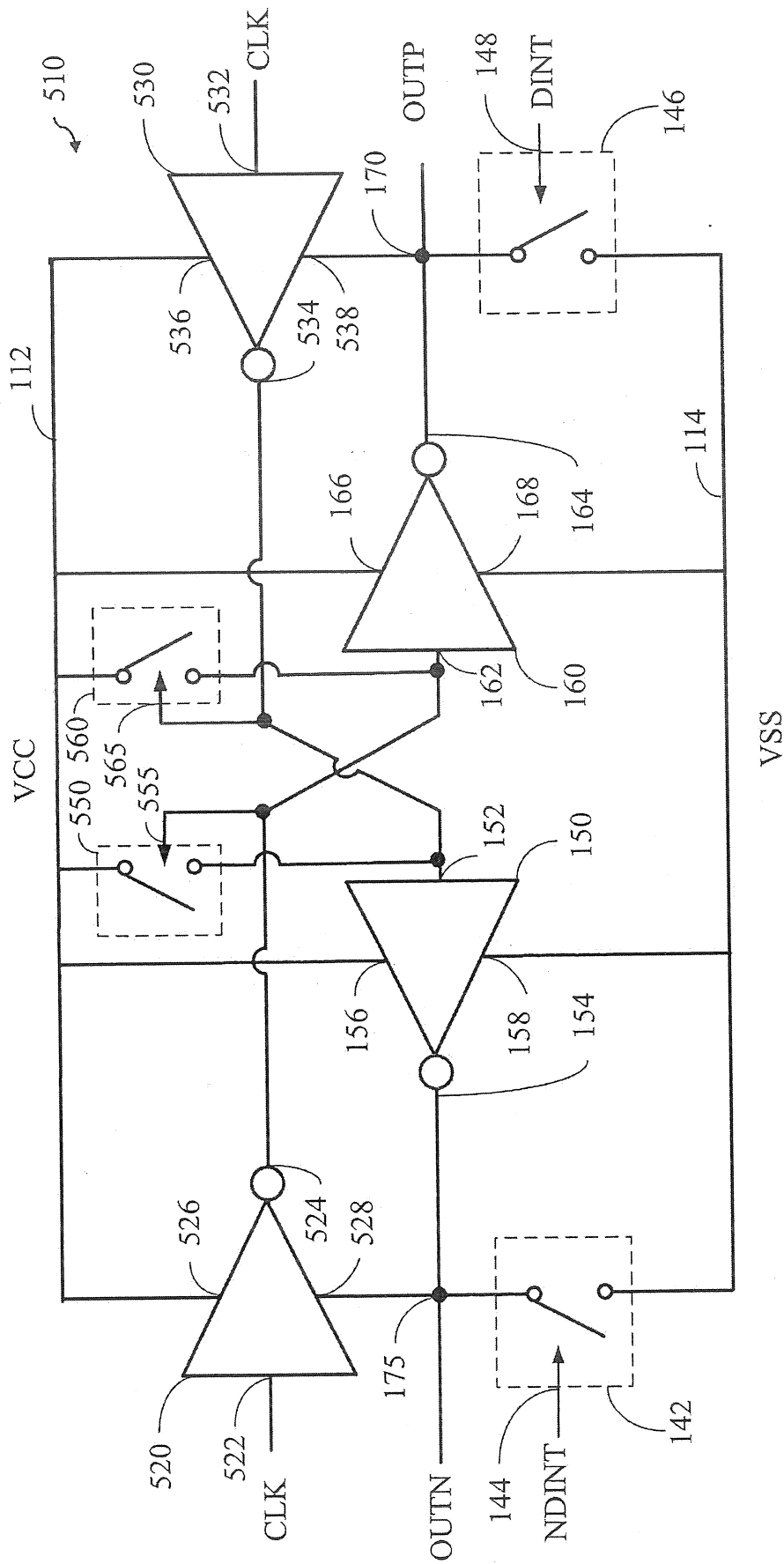
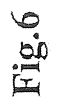
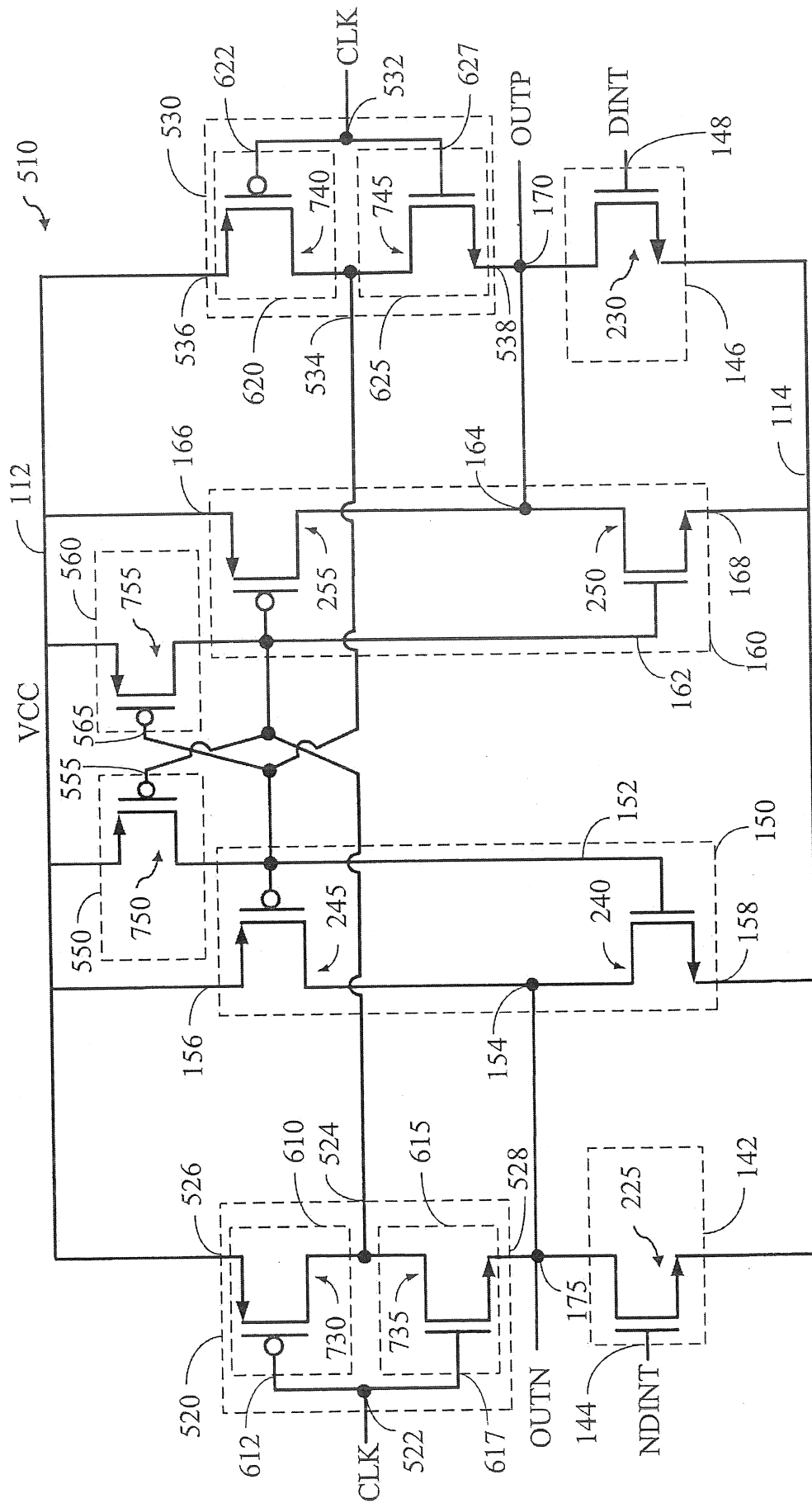


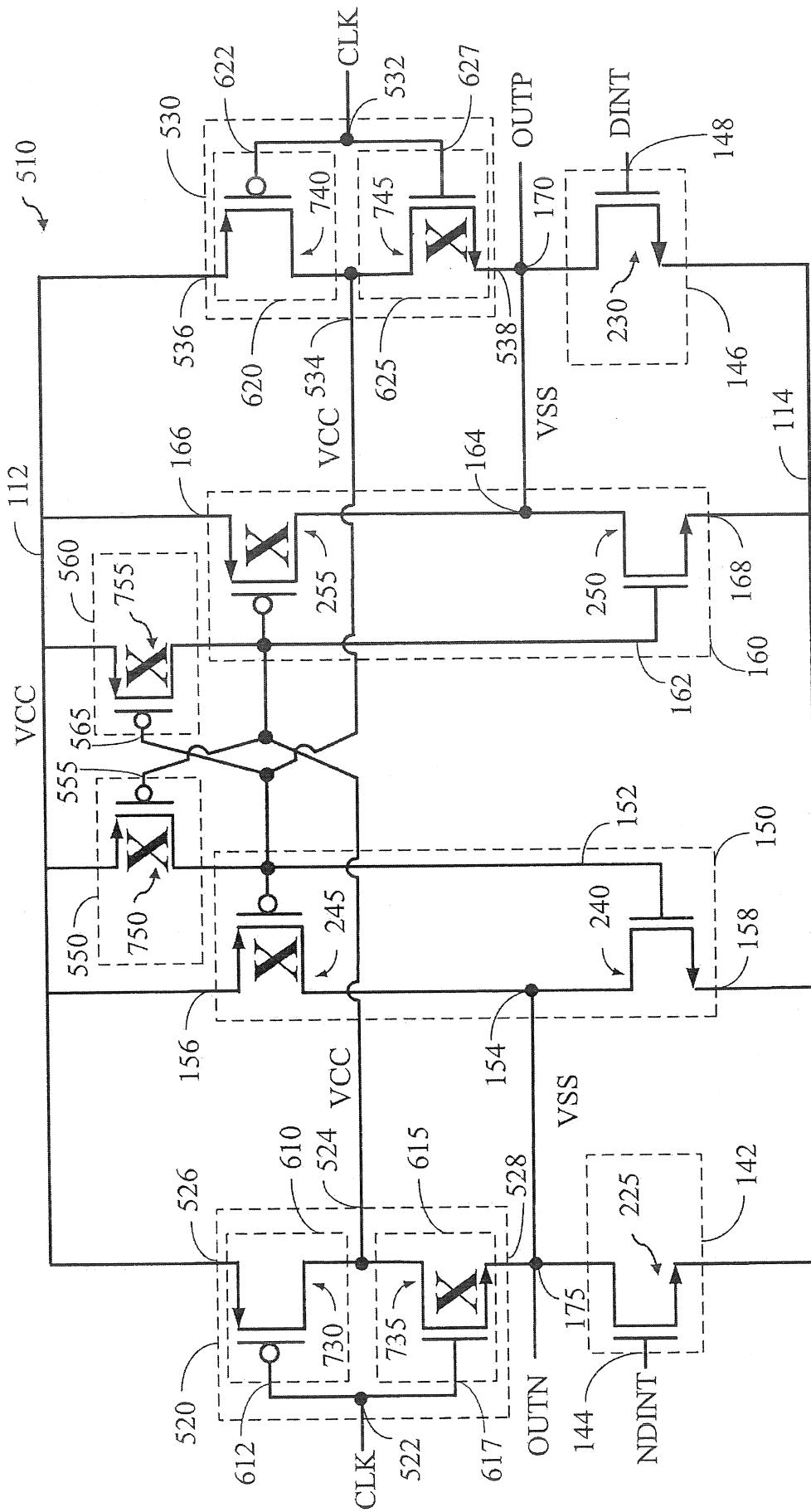
Fig.5



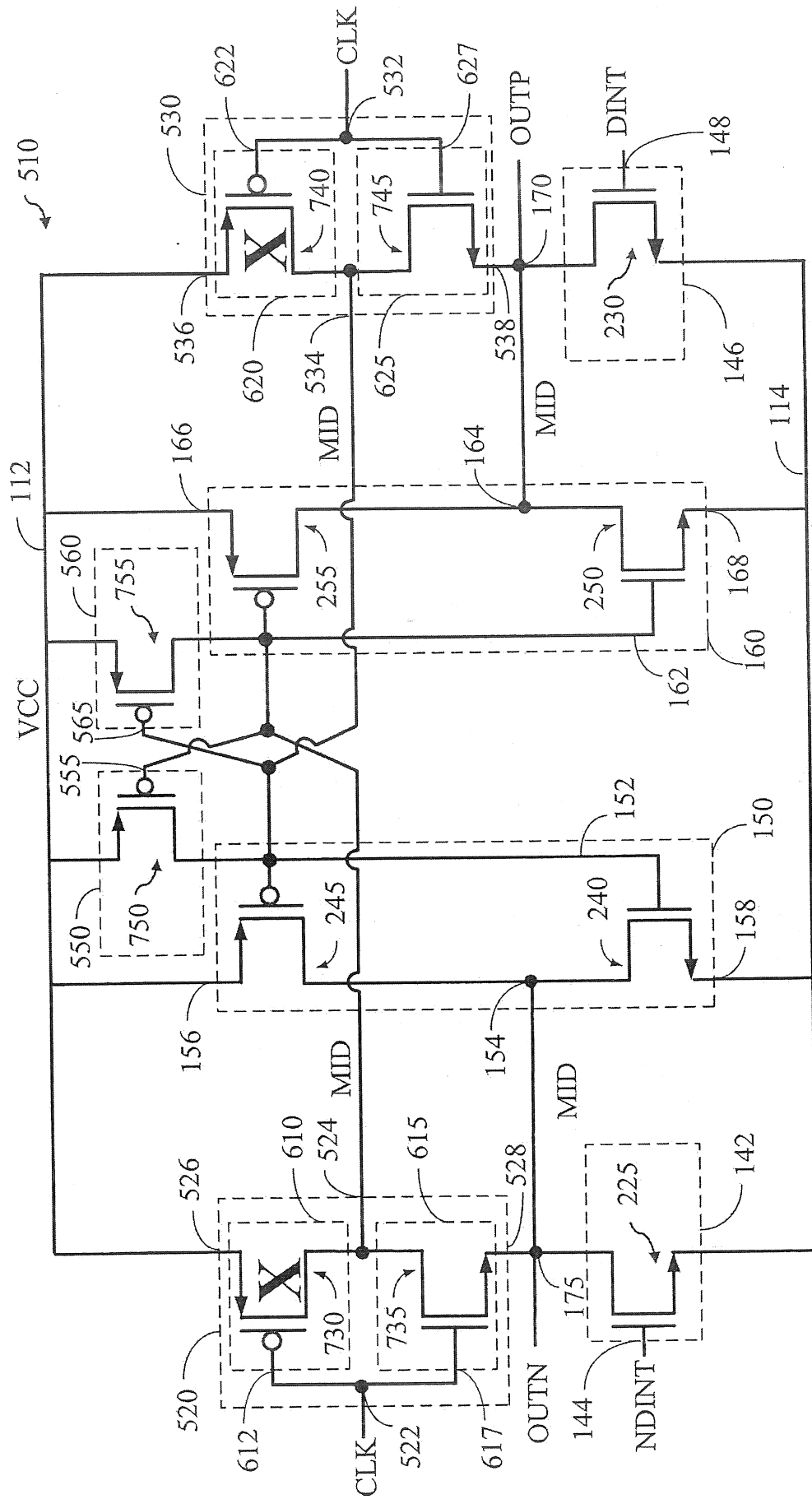
7/14

VSS
Fig.7

8/14

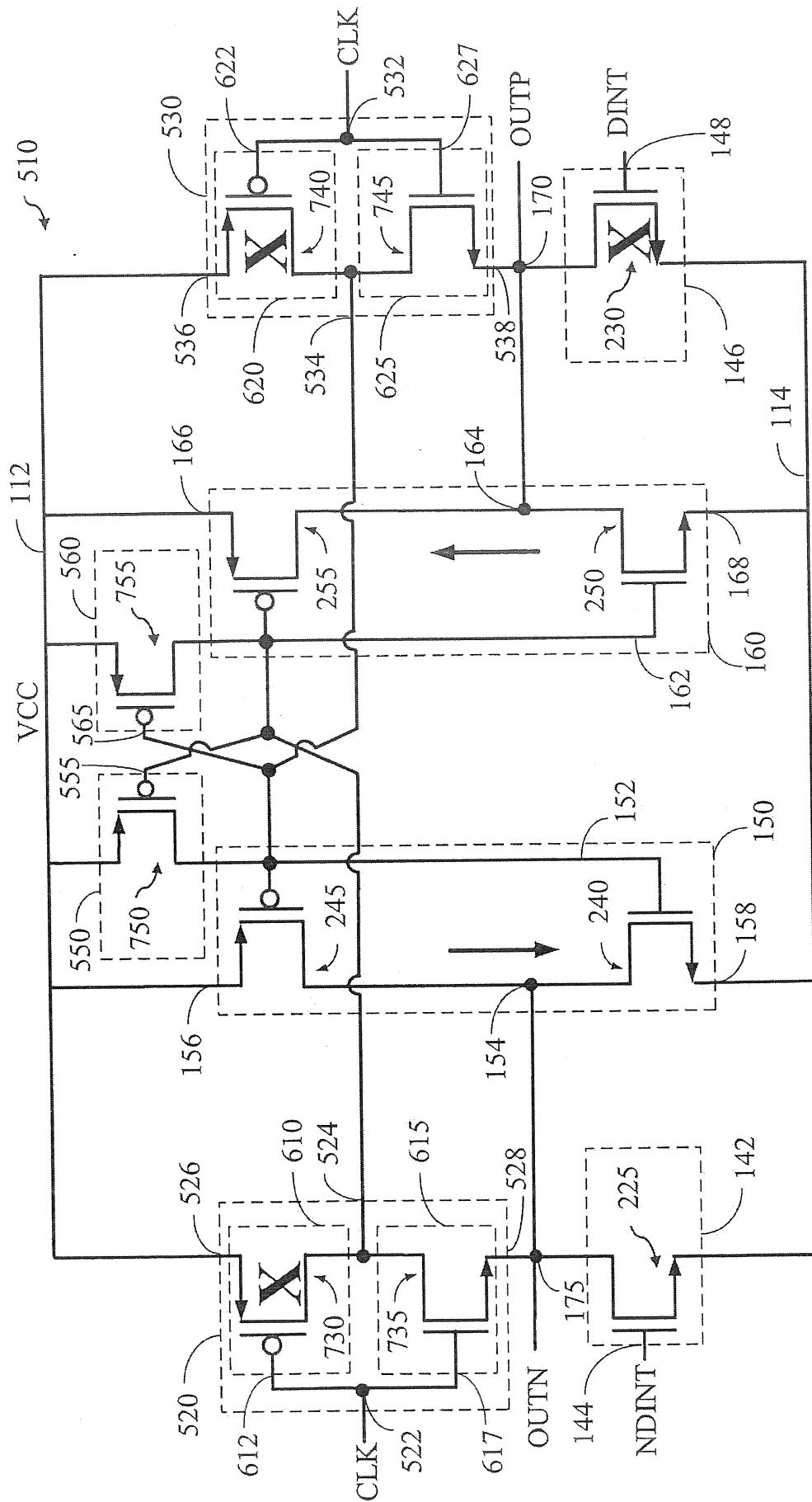
VSS
Fig.8A

9/14



VSS
Fig. 8B

10/14

VSS
Fig.8C

11/14

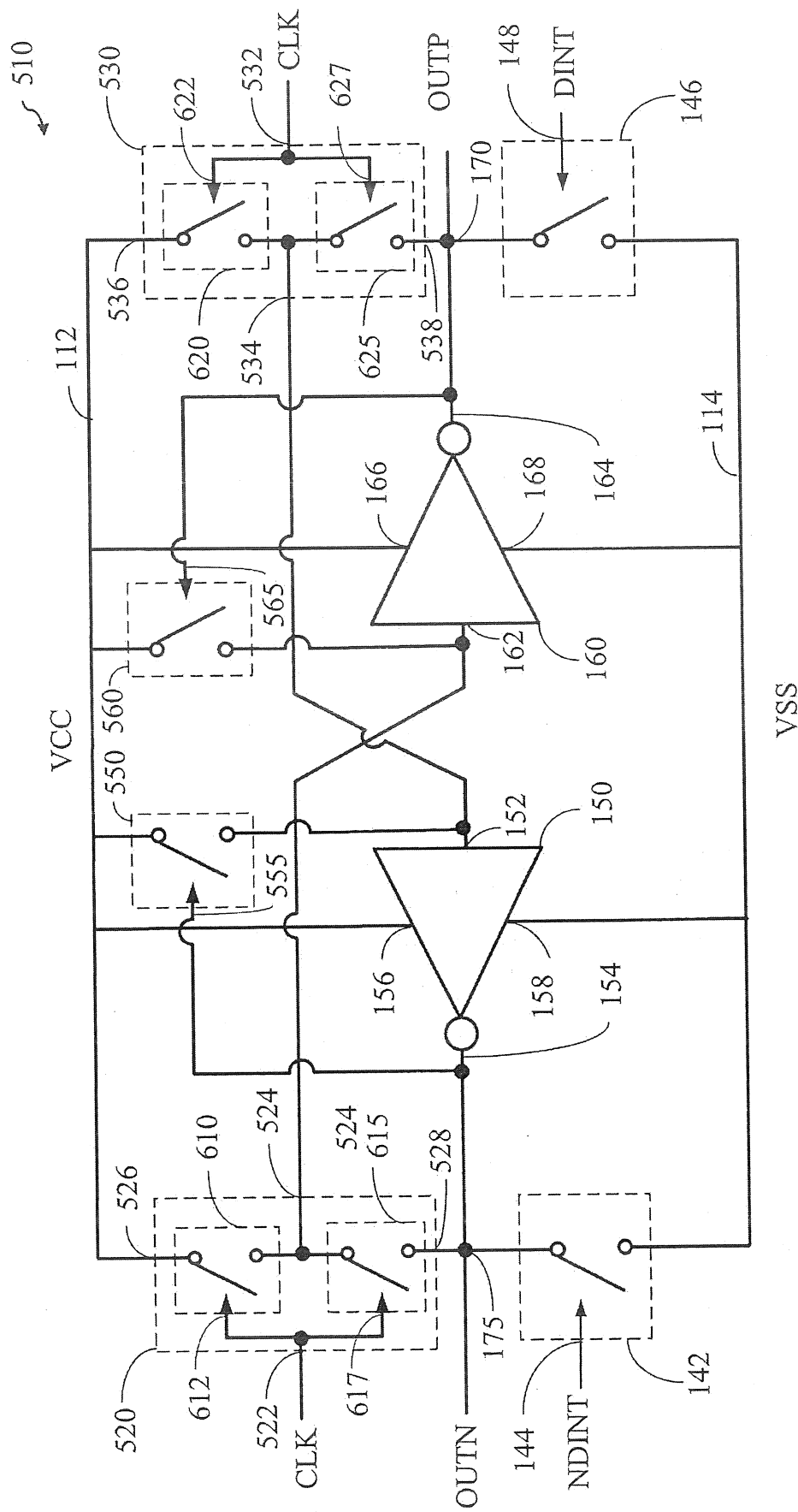
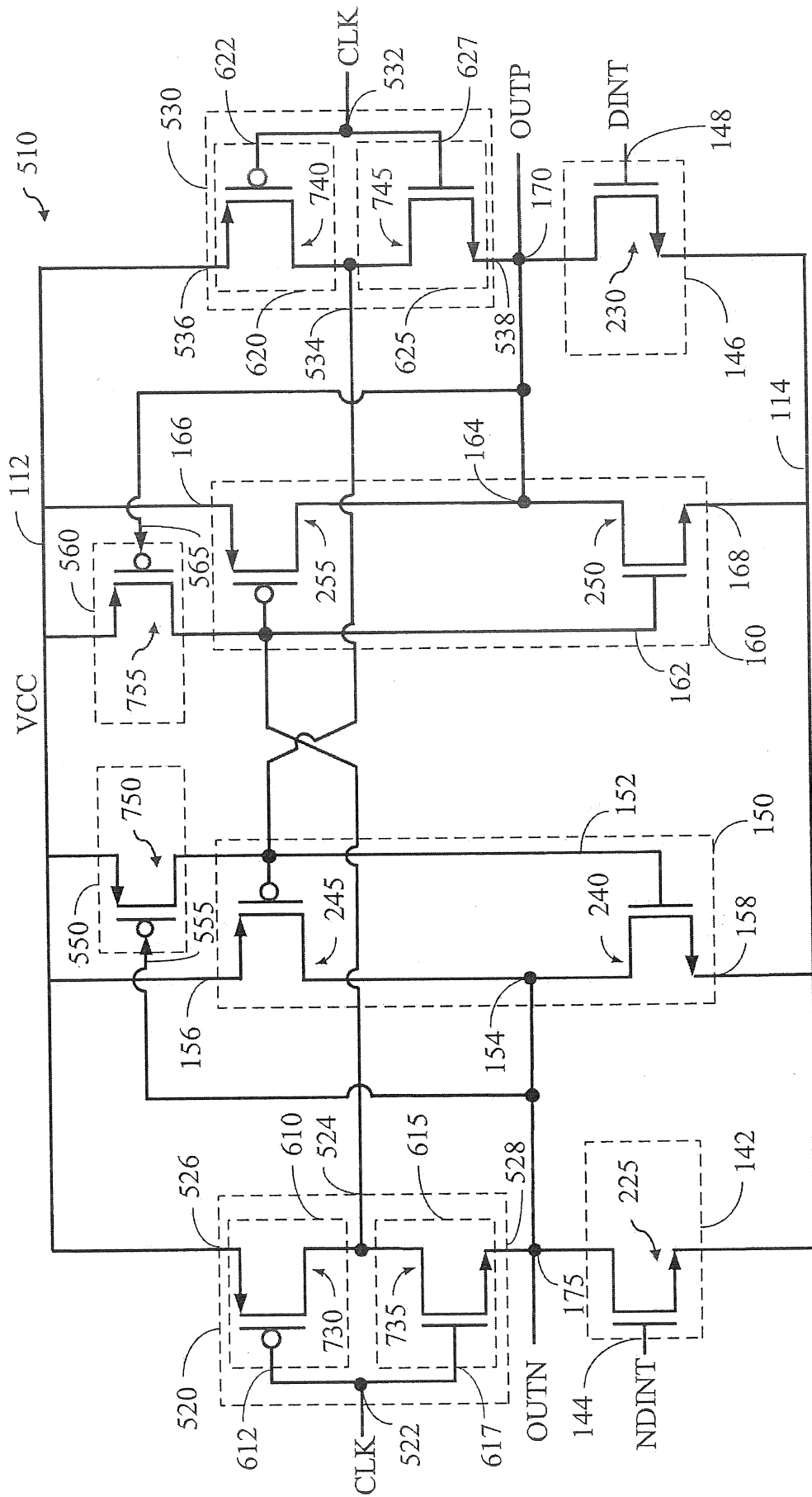


Fig.9

12/14



VSS
Fig.10

13/14

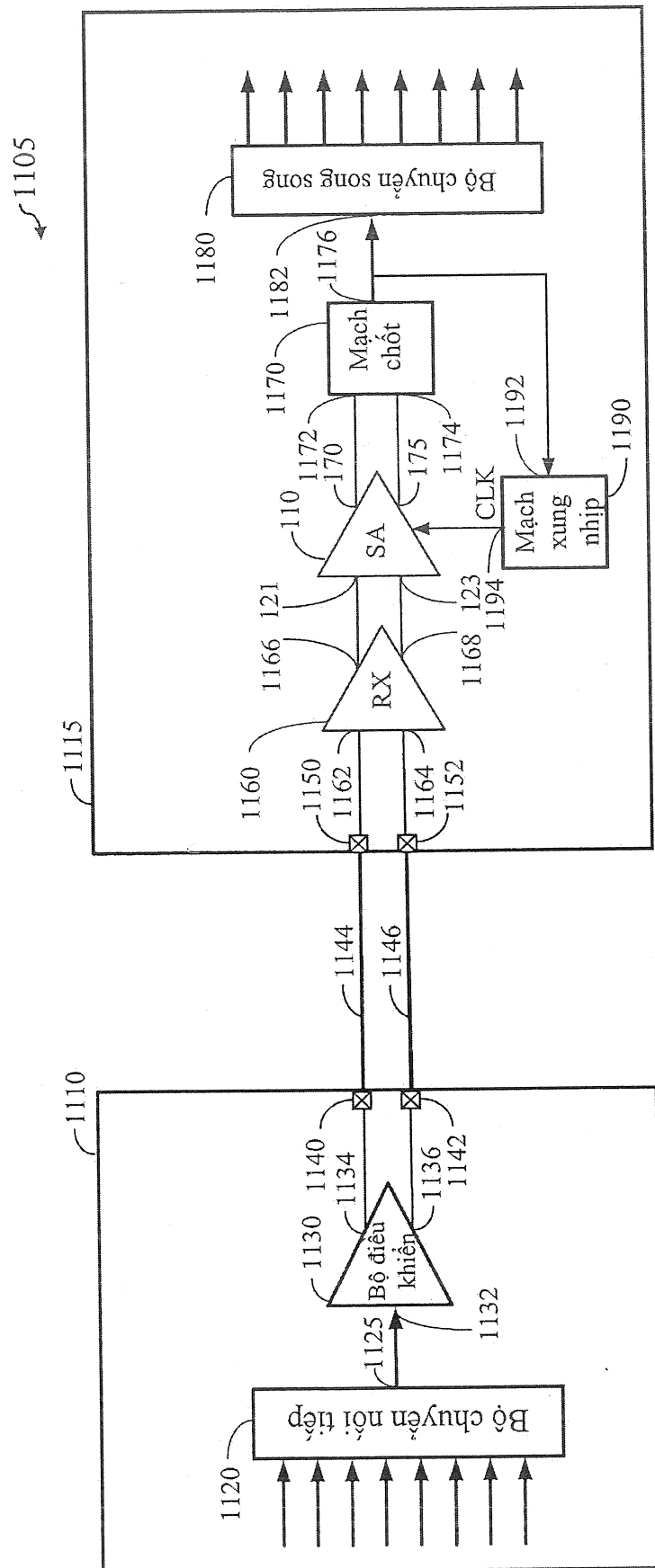


Fig.11

14/14

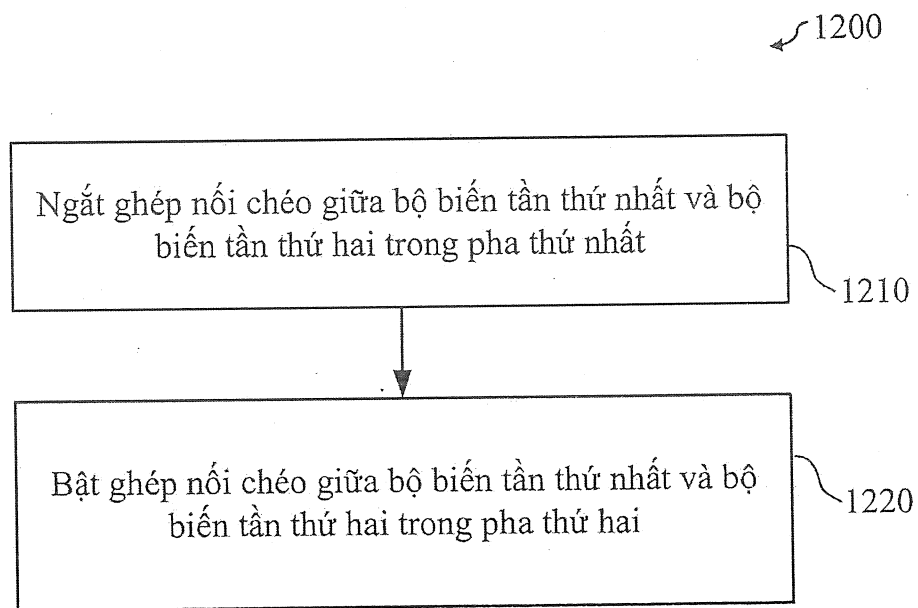


Fig.12