



(12) BẢN MÔ TẢ SÁNG CHẾ THUỘC BẰNG ĐỘC QUYỀN SÁNG CHẾ

(19) Cộng hòa xã hội chủ nghĩa Việt Nam (VN)
CỤC SỞ HỮU TRÍ TUỆ

(11)



1-0053820

(51)^{2022.01} G06F 13/42

(13) B

(21) 1-2023-01909

(22) 04/08/2021

(86) PCT/US2021/044458 04/08/2021

(87) WO 2022/072059 A1 07/04/2022

(30) 17/037,984 30/09/2020 US

(45) 25/11/2025 452

(43) 25/07/2023 424A

(73) QUALCOMM INCORPORATED (US)

ATTN: International IP Administration, 5775 Morehouse Drive, San Diego, CA
92121-1714, United States of America

(72) MISHRA, Lalan Jee (US); NARALA, Naveen Kumar (IN); WIETFELDT, Richard
Dominic (US); CHUN, Christopher Kong Yee (US).

(74) Công ty TNHH Quốc tế D & N (D&N INTERNATIONAL CO.,LTD.)

(54) MẠCH TÍCH HỢP VÀ HỆ THỐNG CON QUẢN LÝ CÔNG SUẤT

(21) 1-2023-01909

(57) Sáng chế đề cập đến mạch tích hợp và hệ thống con quản lý công suất. Các gói dữ liệu chức năng mở rộng trong hệ thống giao diện quản lý công suất hệ thống (system power management interface - SPMI) cho phép thiết bị phụ thuộc sử dụng gói dữ liệu chức năng mở rộng để kết nối với số lượng lớn các thiết bị chủ (ví dụ, nhiều hơn bốn) được kết hợp với hệ thống SPMI. Ngoài ra, việc kết nối này có thể cho phép gói dữ liệu được phát quang bá đến đồng thời nhiều thiết bị chủ. Hơn thế nữa, bằng cách báo hiệu rằng việc kết nối với thiết bị chủ không phải là định dạng SPMI tiêu chuẩn, bản chất của địa chỉ và tải tin của gói dữ liệu có thể thay đổi để xử lý khối lượng dữ liệu lớn hơn so với tiêu chuẩn SPMI thường cho phép.

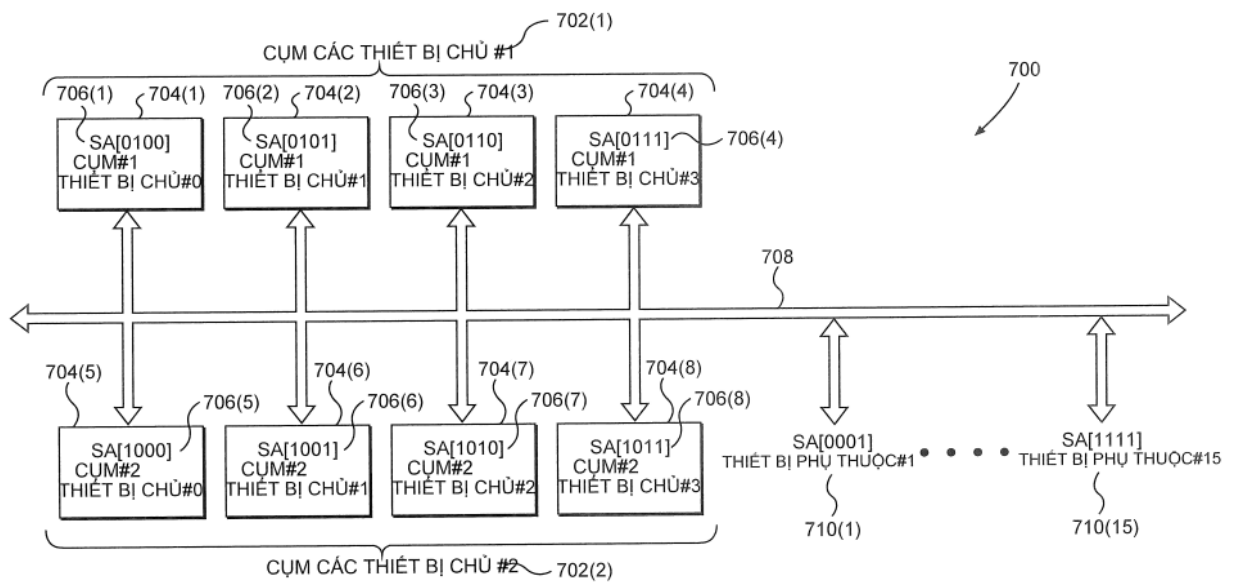


FIG. 7

Lĩnh vực kỹ thuật được đề cập

Sáng chế đề cập chung đến việc điều khiển bus giao diện quản lý công suất, và cụ thể hơn là điều khiển bus giao diện quản lý công suất hệ thống (system power management interface - SPMI).

Tình trạng kỹ thuật của sáng chế

Có rất nhiều các thiết bị điện toán trong xã hội hiện đại. Sự tăng nhanh của các thiết bị điện toán ít nhất một phần có thể quy cho sự gia tăng của các thiết bị điện toán di động chẳng hạn như điện thoại thông minh. Các thiết bị điện toán thường phụ thuộc vào các mạch tích hợp (integrated circuit - IC) chuyên dụng khác nhau để thực hiện các chức năng cụ thể cho thiết bị điện toán. Khi có nhiều hơn một IC, cần phải có giao thức hay chuẩn được chấp nhận để qua đó các IC có thể truyền thông với nhau. Do các IC có thể được chuyên dụng hóa cho các tác vụ mà chúng có khả năng thực hiện nên các giao thức chuyên dụng cũng đã được tạo ra. Một giao thức như vậy là giao diện quản lý công suất hệ thống (system power management interface - SPMI) được đề xuất bởi Liên minh MIPI.

Bản chất kỹ thuật của sáng chế

Các khía cạnh được trình bày trong phần mô tả chi tiết bao gồm các gói dữ liệu chức năng mở rộng trong hệ thống giao diện quản lý công suất hệ thống (system power management interface - SPMI). Cụ thể, thiết bị phụ thuộc (slave) có thể sử dụng gói dữ liệu chức năng mở rộng để kết nối với số lượng lớn các thiết bị chủ (master) (ví dụ, nhiều hơn bốn thiết bị chủ) được kết hợp với hệ thống SPMI. Ngoài ra, việc kết nối này có thể cho phép gói dữ liệu được phát quảng bá đến đồng thời nhiều thiết bị chủ. Hơn thế nữa, bằng cách báo hiệu rằng việc kết nối với thiết bị chủ không phải là định dạng SPMI tiêu chuẩn, bản chất của địa chỉ và tải tin của gói dữ liệu có thể thay đổi để xử lý khối lượng dữ liệu lớn hơn so với tiêu chuẩn SPMI thường cho phép. Chức năng gói dữ liệu mở rộng như vậy có thể giảm độ trễ và cải thiện hiệu suất chung trong hệ thống SPMI.

Về vấn đề này, theo một khía cạnh, sáng chế đề xuất mạch tích hợp (integrated circuit - IC). IC bao gồm giao diện bus được ghép nối với bus quản lý công suất hai dây. IC cũng bao gồm mạch điều khiển được ghép nối với giao diện bus. Mạch điều khiển được tạo cấu hình để hình thành gói dữ liệu bao gồm khung lệnh. Khung lệnh bao gồm hai bit thứ nhất chỉ ra một trong số chức năng nhóm thiết bị chủ thứ nhất, chức năng nhóm thiết bị chủ thứ hai, hoặc chức năng phát quảng bá. Khung lệnh cũng bao gồm hai bit thứ hai chỉ ra địa chỉ thứ nhất của thiết bị chủ thứ nhất trong nhóm thiết bị chủ thứ nhất hoặc địa chỉ thứ hai của thiết bị chủ thứ hai trong nhóm thiết bị chủ thứ hai. Khung lệnh cũng bao gồm cấu trúc lệnh.

Theo một khía cạnh khác, sáng chế đề xuất IC. IC bao gồm giao diện bus được ghép nối với bus quản lý công suất hai dây. IC cũng bao gồm mạch điều khiển được ghép nối với giao diện bus. Mạch điều khiển được tạo cấu hình để nhận gói dữ liệu thông qua giao diện bus. Gói dữ liệu bao gồm hai bit thứ nhất chỉ ra một trong số chức năng nhóm thiết bị chủ thứ nhất, chức năng nhóm thiết bị chủ thứ hai, hoặc chức năng phát quảng bá. Gói dữ liệu cũng bao gồm hai bit thứ hai chỉ ra địa chỉ thứ nhất của thiết bị chủ thứ nhất trong nhóm thiết bị chủ thứ nhất hoặc địa chỉ thứ hai của thiết bị chủ thứ hai trong nhóm thiết bị chủ thứ hai. Gói dữ liệu cũng bao gồm cấu trúc lệnh.

Theo một khía cạnh khác, sáng chế đề xuất hệ thống con quản lý công suất. Hệ thống con quản lý công suất bao gồm bus quản lý công suất hai dây. Hệ thống con quản lý công suất cũng bao gồm IC thứ nhất. IC thứ nhất bao gồm giao diện bus phụ thuộc được ghép nối với bus quản lý công suất hai dây. IC thứ nhất cũng bao gồm mạch điều khiển phụ thuộc được ghép nối với giao diện bus phụ thuộc. Mạch điều khiển phụ thuộc được tạo cấu hình để hình thành gói dữ liệu bao gồm khung lệnh. Khung lệnh bao gồm hai bit thứ nhất chỉ ra một trong số chức năng nhóm thiết bị chủ thứ nhất, chức năng nhóm thiết bị chủ thứ hai, hoặc chức năng phát quảng bá. Khung lệnh cũng bao gồm hai bit thứ hai chỉ ra địa chỉ thứ nhất của thiết bị chủ thứ nhất trong nhóm thiết bị chủ thứ nhất hoặc địa chỉ thứ hai của thiết bị chủ thứ hai trong nhóm thiết bị chủ thứ hai. Khung lệnh cũng bao gồm cấu trúc lệnh. Hệ thống con quản lý công suất cũng bao gồm IC thứ hai. IC thứ hai bao gồm giao diện bus chủ được ghép nối với bus quản lý công suất hai dây. IC thứ hai cũng bao gồm mạch điều khiển chủ

được ghép nối với giao diện bus chủ. Mạch điều khiển chủ được tạo cấu hình để nhận gói dữ liệu thông qua giao diện bus chủ.

Mô tả vắn tắt các hình vẽ

Fig.1 là sơ đồ khối của thiết bị điện toán ví dụ có các bus liên quan trong đó bao gồm bus giao diện quản lý công suất hệ thống (system power management interface - SPMI);

Fig.2 là sơ đồ khối của hệ thống con SPMI có nhiều thiết bị chủ và nhiều thiết bị phụ thuộc gắn với bus SPMI;

Fig.3 là sơ đồ giản lược về các yêu cầu đầu vào/đầu ra cho đường dữ liệu của bus SPMI cho thiết bị chủ và thiết bị phụ thuộc;

Fig.4 là sơ đồ giản lược về các yêu cầu đầu vào/đầu ra cho đường đồng hồ của bus SPMI cho thiết bị chủ và thiết bị phụ thuộc;

Fig.5 là bảng thể hiện gói dữ liệu đọc chủ và ghi chủ thông thường theo giao thức SPMI;

Fig.6 minh họa các bit của gói dữ liệu SPMI được thay đổi theo sáng chế để cung cấp chức năng mở rộng cũng như các chức năng ví dụ bổ sung có thể có;

Fig.7 là sơ đồ khối của hệ thống con SPMI có nhiều hơn bốn thiết bị chủ khả thi nhờ chức năng mở rộng của sáng chế;

Fig.8 minh họa gói dữ liệu đọc chủ và ghi chủ có chức năng mở rộng hướng đến nhóm thiết bị chủ thứ nhất theo các khía cạnh ví dụ sáng chế;

Fig.9 minh họa gói dữ liệu đọc chủ và ghi chủ có chức năng mở rộng hướng đến nhóm thiết bị chủ thứ hai theo các khía cạnh ví dụ sáng chế;

Fig.10 minh họa gói dữ liệu ghi chủ phát có chức năng mở rộng hướng đến tất cả các thiết bị chủ theo các khía cạnh ví dụ sáng chế; và

Fig.11 là lưu đồ cho quy trình quyết định bởi thiết bị phụ thuộc khi xác định cần dùng loại gói dữ liệu nào.

Mô tả chi tiết sáng chế

Với tham chiếu đến các hình vẽ, một số khía cạnh ví dụ của sáng chế được mô tả. Từ “ví dụ” được dùng trong này có nghĩa là “đóng vai trò là ví dụ, trường hợp hoặc minh họa.” Bất kỳ khía cạnh nào được mô tả trong này là “ví dụ” không nhất thiết được hiểu là được ưu tiên hay có ưu điểm hơn các khía cạnh khác.

Các khía cạnh được trình bày trong phần mô tả chi tiết bao gồm các gói dữ liệu chức năng mở rộng trong hệ thống giao diện quản lý công suất hệ thống (SPMI). Cụ thể, thiết bị phụ thuộc có thể sử dụng gói dữ liệu chức năng mở rộng để kết nối với số lượng lớn các thiết bị chủ (ví dụ, nhiều hơn bốn thiết bị chủ) được kết hợp với hệ thống SPMI. Ngoài ra, việc kết nối này có thể cho phép gói dữ liệu được phát quảng bá đến đồng thời nhiều thiết bị chủ. Hơn thế nữa, bằng cách báo hiệu rằng việc kết nối với thiết bị chủ không phải là định dạng SPMI tiêu chuẩn, bản chất của địa chỉ và tải tin của gói dữ liệu có thể thay đổi để xử lý khối lượng dữ liệu lớn hơn so với tiêu chuẩn SPMI thường cho phép. Chức năng gói dữ liệu mở rộng như vậy có thể giảm độ trễ và cải thiện hiệu suất chung trong hệ thống SPMI.

Trước khi đề cập cụ thể cách gói dữ liệu được thay đổi để cho phép chức năng mở rộng, sáng chế trình bày phần tổng quan về thiết bị đầu cuối di động có hệ thống SPMI cũng như chi tiết về thiết bị chủ và thiết bị phụ thuộc bên trong hệ thống SPMI như vậy với tham chiếu đến các hình vẽ trên Fig.1 đến Fig.4. Gói dữ liệu thông thường của hệ thống SPMI được đưa ra trên Fig.5 để cung cấp bối cảnh cho các chức năng mở rộng được đề xuất theo sáng chế này, phần mô tả này bắt đầu phía dưới với tham chiếu đến Fig.6.

Fig.1 là sơ đồ khối cấp hệ thống của thiết bị đầu cuối di động ví dụ 100 chẳng hạn như điện thoại thông minh, máy tính bảng điện toán di động, hoặc tương tự mà có thể bao gồm hệ thống SPMI (đôi khi cũng được gọi là hệ thống con do hệ thống này nằm trong hệ thống lớn hơn của thiết bị đầu cuối di động) mà có thể sử dụng gói dữ liệu chức năng mở rộng theo sáng chế. Tiếp tục tham chiếu đến Fig.1, thiết bị đầu cuối di động 100 bao gồm bộ xử lý ứng dụng 104 (đôi khi gọi là máy chủ (host)) để truyền thông với phần tử lưu trữ lớn 106 thông qua bus lưu trữ bằng flash phổ quát (universal flash storage - UFS) 108. Bộ xử lý ứng dụng 104 còn có thể được kết nối với màn hình 110 thông qua bus giao diện hiển thị nối tiếp (display serial interface - DSI) 112 và

camera 114 thông qua bus giao diện camera nối tiếp (camera serial interface - CSI) 116. Nhiều phần tử âm thanh như micrô 118, loa 120, và bộ codec âm thanh 122 có thể được ghép nối với bộ xử lý ứng dụng 104 thông qua bus đa phương tiện liên chip công suất thấp nối tiếp (serial low-power interchip multimedia bus - SLIMbus) 124. Ngoài ra, các phần tử âm thanh có thể truyền thông với nhau thông qua bus SOUNDWIRE 126. Môđem 128 cũng có thể được ghép nối với SLIMbus 124 và/hoặc bus SOUNDWIRE 126. Môđem 128 còn có thể được kết nối với bộ xử lý ứng dụng 104 thông qua bus liên kết thành phần ngoại vi (peripheral component interconnect - PCI) hoặc bus PCI nhanh (PCI express - PCIE) 130 và/hoặc bus SPMI 132. Bus SPMI 132 có thể là bus hai dây bao gồm đường đồng hồ và đường dữ liệu (không được minh họa trên Fig.1). Đơn giản nhất, SPMI là giao thức để truyền thông giữa máy chủ và mạch tích hợp quản lý công suất (ví dụ, PMIC 136 được mô tả dưới đây) để điều khiển các bộ điều chỉnh điện áp từ máy chủ và truyền thông sự tăng và giảm điện áp ngược lại từ PMIC 136.

Tiếp tục tham chiếu đến Fig.1, bus SPMI 132 cũng có thể được ghép nối với IC mạng cục bộ (LAN hoặc WLAN) (IC LAN hoặc IC WLAN) 134, mạch tích hợp quản lý công suất (PMIC) 136, IC đi kèm (đôi khi được gọi là chip cầu) 138, và IC tần số vô tuyến (radio frequency IC - RFIC) 140. Trong các khía cạnh ví dụ, một hoặc nhiều trong số các IC này có thể là thiết bị chủ hoặc thiết bị phụ thuộc. Chi tiết thêm về các thiết bị chủ và thiết bị phụ thuộc bên trong hệ thống SPMI được đưa ra dưới đây khi tham chiếu đến Fig.2. Cần hiểu rằng các bus PCI 142 và 144 riêng biệt cũng có thể ghép nối bộ xử lý ứng dụng 104 với IC đi kèm 138 và IC WLAN 134. Bộ xử lý ứng dụng 104 còn có thể được kết nối với các cảm biến 146 thông qua bus cảm biến 148. Môđem 128 và RFIC 140 có thể truyền thông bằng cách sử dụng bus 150.

Tiếp tục tham chiếu đến Fig.1, RFIC 140 có thể ghép nối với một hoặc nhiều phần tử RFFE, ví dụ bộ chỉnh anten 152, công tắc 154, và bộ khuếch đại công suất 156 thông qua bus đầu trước tần số vô tuyến (radio frequency front end - RFFE) 158. Ngoài ra, RFIC 140 có thể ghép nối với nguồn điện theo dõi đường bao (envelope tracking power supply - ETPS) 160 thông qua bus 162, và ETPS 160 có thể truyền thông với bộ khuếch đại công suất 156. Nói chung, các phần tử RFFE, bao gồm RFIC

140, có thể coi là hệ thống RFFE 164. Cần hiểu rằng bus RFFE 158 có thể được hình thành từ đường đồng hồ và đường dữ liệu (không được minh họa).

Fig.2 là sơ đồ khối của hệ thống con SPMI 200 (cũng được gọi tổng quát là hệ thống quản lý công suất) có nhiều thiết bị chủ và nhiều thiết bị phụ thuộc được gắn với bus SPMI hai dây 202 (đôi khi được gọi là bus hai dây hoặc bus giao diện quản lý công suất hai dây), có thể là bus SPMI 132 trên Fig.1. Trong đó, hệ thống con SPMI 200 bao gồm nhiều thiết bị chủ từ 204(1) đến 204(N) và nhiều thiết bị phụ thuộc từ 206(1) đến 206(M). Như được minh họa, $N=3$ và $M=2$, nhưng cần hiểu rằng chuẩn SPMI thông thường cho phép tối đa bốn thiết bị chủ 204 và tối đa mười sáu thiết bị phụ thuộc 206. Các khía cạnh ví dụ của sáng chế cho phép tối đa tám thiết bị chủ 204, điều này có thể hữu dụng trong các bộ xử lý đa lõi đang ngày càng được sử dụng nhiều hơn trong các thiết bị đầu cuối di động ví dụ như thiết bị đầu cuối di động 100. Bus SPMI 202 có thể bao gồm đường đồng hồ 208 và đường dữ liệu 210 (cũng được gọi lần lượt là SCLK và SDATA trên Fig.2). Thiết bị chủ 204(1) cho trước có thể có nhiều (trường hợp này là hai) giao diện SPMI 212(1) đến 212(2) được ghép nối với bus SPMI 202. Phổ biến hơn, thiết bị chủ ví dụ như thiết bị chủ 204(N) có thể có giao diện SPMI 214 đơn được ghép nối với bus SPMI 202. Tương tự, thiết bị phụ thuộc ví dụ như thiết bị phụ thuộc 206(1) có thể có một giao diện SPMI 216 đơn và thiết bị phụ thuộc ví dụ như thiết bị phụ thuộc 206(M) có thể có nhiều (trường hợp này là hai) giao diện SPMI 218(1) đến 218(2).

Fig.3 là sơ đồ giản lược về các yêu cầu đầu vào/đầu ra cho đường dữ liệu 210 của bus SPMI 202 cho thiết bị chủ 204 và thiết bị phụ thuộc 206. Cụ thể, giao diện bus 300 cho thiết bị chủ 204 được minh họa cùng giao diện bus 302 cho thiết bị phụ thuộc 206. Giao diện bus 300 bao gồm bộ khuếch đại dữ liệu ra 304 gửi dữ liệu trên đường dữ liệu 210 và dữ liệu trong bộ khuếch đại 306 khuếch đại các tín hiệu đến nhận được trên đường dữ liệu 210. Các bộ khuếch đại dữ liệu ra/vào 304, 306 được bật tắt bởi thao tác đọc/ghi hoặc dữ liệu trong tín hiệu cho phép 308. Thiết bị chủ 204 còn có thể bao gồm mạch điều khiển 310 (đôi khi được gọi là CC trong hình vẽ) và phần tử bộ nhớ 312 (đôi khi được gọi là MEM trong hình vẽ) trong đó các thanh ghi 314 được lưu trữ. Thiết bị phụ thuộc 206 có thể đọc từ và ghi vào các thanh ghi 314 bằng cách sử dụng các gói dữ liệu chức năng mở rộng theo sáng chế.

Giao diện bus 302 bao gồm bộ khuếch đại dữ liệu ra 316 gửi dữ liệu trên đường dữ liệu 210 và dữ liệu trong bộ khuếch đại 318 khuếch đại các tín hiệu đến nhận được trên đường dữ liệu 210. Các bộ khuếch đại dữ liệu ra/vào 316, 318 được bật tắt bởi thao tác đọc/ghi hoặc dữ liệu trong tín hiệu cho phép 320. Thiết bị phụ thuộc 206 còn có thể bao gồm mạch điều khiển 322 (đôi khi được gọi là CC trong hình vẽ) và phân tử bộ nhớ 324 (đôi khi được gọi là MEM trong hình vẽ). Các điện trở kéo xuống bổ sung 326 và 328 có thể liên quan đến đường dữ liệu 210 để giúp đem lại trị logic thấp khi muốn. Chú ý rằng có thể có mặt cả hai, một hoặc không điện trở nào trong số các điện trở kéo xuống 326, 328. Thiết bị phụ thuộc 206 còn có thể bao gồm thanh ghi 330 mà thiết bị chủ 204 có thể ghi vào đó hoặc đọc từ đó theo giao thức SPMI thông thường.

Fig.4 là sơ đồ giản lược về các yêu cầu đầu vào/đầu ra cho đường đồng hồ 208 của bus SPMI 202 cho thiết bị chủ 204 và thiết bị phụ thuộc 206. Cụ thể, giao diện bus 300 cho thiết bị chủ 204 được minh họa cùng giao diện bus 302 cho thiết bị phụ thuộc 206. Giao diện bus 300 bao gồm bộ khuếch đại đồng hồ ra 430 gửi tín hiệu đồng hồ từ nguồn đồng hồ (không được thể hiện trên hình vẽ) trên đường đồng hồ 208 và đồng hồ trong bộ khuếch đại 432 khuếch đại các tín hiệu đến nhận được trên đường đồng hồ 208 (bao gồm bất kỳ sự phản xạ nào). Bộ khuếch đại đồng hồ ra 430 được cho phép bởi tín hiệu SCLK OUT ENABLE 434, trong khi đồng hồ ở bộ khuếch đại 432 được cho phép bởi tín hiệu SCLK IN ENABLE 436.

Giao diện bus 302 bao gồm đồng hồ trong bộ khuếch đại 438 để khuếch đại tín hiệu đến nhận được trên đường đồng hồ 208. Các điện trở kéo xuống bổ sung 440 và 442 có thể liên quan đến đường đồng hồ 208 để giúp đem lại trị logic thấp khi muốn. Chú ý rằng có thể có mặt cả hai, một hoặc không điện trở nào trong số các điện trở kéo xuống 440, 442.

Fig.5 minh họa, trong bảng 500, gói dữ liệu đọc chủ thông thường 502 và gói dữ liệu ghi chủ thông thường 504, một trong số đó có thể được gửi bởi thiết bị phụ thuộc (ví dụ, thiết bị phụ thuộc 206) đến thiết bị chủ (ví dụ, thiết bị chủ 204) để đọc từ hoặc ghi vào các thanh ghi 314. Đáng chú ý là trường dữ liệu 506 trong gói dữ liệu đọc chủ 502 và trường dữ liệu 508 trong gói dữ liệu ghi chủ 504. Theo chuẩn SPMI, các trường dữ liệu 506 và 508 bị giới hạn ở một byte. Khi chuẩn SPMI mới được giới

thiếu, một byte là đủ vì các thiết bị phụ thuộc thời điểm đó thường không đọc hay ghi lượng dữ liệu lớn từ hay đến thiết bị chủ. Thay vào đó, thiết bị chủ đọc và ghi lượng dữ liệu tương đối lớn từ và đến các thanh ghi 330. Tuy nhiên, các trường hợp sử dụng khẩn cấp ngày nay tạo ra lượng dữ liệu đáng kể để đọc từ hoặc ghi vào các thanh ghi 314. Theo giao thức SPMI thông thường, sự chuyển giao dữ liệu lớn diễn ra trong một byte có thể đem lại độ trễ không mong muốn hoặc hiệu suất của thiết bị đầu cuối di động (ví dụ, thiết bị đầu cuối di động 100 trên Fig.1) bị ảnh hưởng tiêu cực. Các khía cạnh ví dụ của gói dữ liệu chức năng mở rộng theo sáng chế cho phép trường dữ liệu được mở rộng đến mười sáu (16) byte, hoặc bằng với khối lượng dữ liệu mà thiết bị chủ có thể đọc từ hoặc ghi vào các thanh ghi 330. Việc tăng lượng chuyển giao dữ liệu khả thi làm giảm hoặc loại bỏ độ trễ và có thể cải thiện hiệu suất của hệ thống con SPMI 200.

Sáng chế đề xuất gói dữ liệu chức năng mở rộng bằng cách thay đổi các bit 510 trong gói dữ liệu thông thường 502, 504. Trong chuẩn SPMI thông thường, các bit 510 này đôi khi gọi là bit địa chỉ phụ thuộc (slave address - SA) và được đặt về 0,0 khi thiết bị phụ thuộc gửi lệnh đọc chủ hoặc ghi chủ, và các bit 512 được dùng để kết nối với các thiết bị chủ 204(1) đến 204(4) (nghĩa là hai bit có thể kết nối với lên đến bốn thiết bị chủ khác nhau) trong khi trường địa chỉ 514, 516 xác định thanh ghi 314 cụ thể sẽ được truy cập (được ghi vào hoặc đọc từ).

Như đã nêu ở trên, chuẩn SPMI hiện nay chỉ cho phép đến bốn thiết bị chủ, nhưng các phương án sử dụng mới, đặc biệt ở bộ xử lý đa lõi, có thể có nhiều hơn bốn thiết bị chủ. Do đó, chức năng mở rộng thứ nhất cho gói dữ liệu theo sáng chế là đem lại các tùy chọn địa chỉ bổ sung để hỗ trợ nhiều hơn bốn thiết bị chủ. Để đem lại chức năng mở rộng này, tất cả các bit SA được sử dụng như được thấy rõ hơn trên Fig.6. Cụ thể, bảng 600 minh họa một phần gói dữ liệu đọc chủ 602 và một phần gói dữ liệu ghi chủ 604. Các bit SA 606(0) đến 606(3) về mặt khái niệm được chia thành hai phần 608 và 610. Phần thứ nhất 608 có các bit SA 606(2) và 606(3) và được dùng để chỉ định chức năng mở rộng như được giải thích trong bảng 612. Bảng 612 giải thích cách các bit SA 606(2) và 606(3) tác động cách các bit SA 606(1) và 606(0) được hiểu. Cụ thể, dòng 614 chỉ ra rằng khi các bit 606(2) và 606(3) được đặt về 0,0 các phần tử trong hệ thống con SPMI 200 coi lệnh đọc chủ hoặc ghi chủ là lệnh kế thừa tuân theo chuẩn

SPMI thông thường (ví dụ, chỉ đến bốn thiết bị chủ có thể được gán địa chỉ bởi các bit 606(0) và 606(1) và chỉ một byte dữ liệu có thể được đọc/ghi). Dòng 616 chỉ ra rằng khi các bit 606(2) và 606(3) được đặt về 1,0, nhóm thứ nhất gồm tối đa bốn thiết bị chủ 204 có thể được gán địa chỉ bởi các bit 606(0) và 606(1) (ví dụ, hai bit có thể có đến bốn địa chỉ). Dòng 618 chỉ ra rằng khi các bit 606(2) và 606(3) được đặt về 0,1, nhóm thứ hai gồm tối đa bốn thiết bị chủ 204 có thể được gán địa chỉ bởi các bit 606(0) và 606(1). Cuối cùng, dòng 620 chỉ ra rằng khi các bit 606(2) và 606(3) được đặt về 1,1, bản tin được gửi bởi thiết bị phụ thuộc 206 có thể được phát quang bá đến tất cả các thiết bị chủ dưới dạng bản tin phát quang bá.

Cần hiểu rằng các mã cụ thể được dùng là ví dụ và có thể có các cải biến để đạt được cùng kết quả. Ví dụ, 1,0 có thể là phát quang bá và 1,1 có thể là cho nhóm thiết bị chủ thứ hai. Hơn nữa, thay vì phát quang bá đến tất cả các thiết bị chủ, 1,1 có thể là cho nhóm thiết bị chủ thứ ba (mà có thể hoàn toàn khác nhóm thiết bị chủ thứ nhất hoặc thứ hai). Và hơn nữa, 1,1 có thể được dùng để phát đa hướng hoặc phát quang bá đến tập con của tất cả các thiết bị chủ (ví dụ, 204(1), 204(3), 204(5), và 204(7)).

Bằng cách đem lại chức năng gán địa chỉ mở rộng này, có thể có hệ thống con SPMI mạnh hơn có nhiều hơn bốn thiết bị chủ. Ví dụ, như được minh họa trên Fig.7, hệ thống co SPMI 700 có thể bao gồm nhóm thứ nhất 702(1) gồm các thiết bị chủ 704(1) đến 704(4) có địa chỉ lần lượt (tức các bit SA) là 706(1) đến 706(4) và nhóm thứ hai 702(2) gồm các thiết bị chủ 704(5) đến 704(8) có địa chỉ lần lượt (tức các bit SA) là 706(5) đến 706(8). Bus SPMI 708 ghép nối các thiết bị chủ 704(1) đến 704(8) với các thiết bị phụ thuộc 710(1) đến 710(15).

Ngoài việc thêm khả năng gán địa chỉ nhiều thiết bị chủ hơn bên trong hệ thống con SPMI, các khía cạnh ví dụ theo sáng chế đề xuất gói dữ liệu chức năng nâng cao hơn nữa có khả năng truyền tải nhiều hơn một byte dữ liệu. Cụ thể, việc sử dụng sơ đồ địa chỉ nâng cao cũng báo hiệu đến bus SPMI rằng địa chỉ và khung dữ liệu bên trong gói dữ liệu có thể được thay đổi. Đặc biệt, khung từng được sử dụng làm khung địa chỉ theo gói dữ liệu SPMI thông thường được đổi thành khung lệnh thứ hai, báo hiệu cách khung từng được sử dụng làm khung dữ liệu được định dạng. Cần hiểu rằng theo chuẩn SPMI thông thường, lệnh đọc phụ thuộc hoặc ghi phụ thuộc có thể có một trong

ba định dạng có thể có. Ba định dạng đó là một byte địa chỉ thanh ghi và một byte tải tin; một byte địa chỉ thanh ghi và tối đa mười sáu byte tải tin (ví dụ, đọc/ghi thanh ghi mở rộng); và hai byte địa chỉ thanh ghi và tối đa tám byte tải tin (ví dụ, đọc/ghi thanh ghi mở rộng dài).

Để hỗ trợ tốt hơn việc hiểu các chế độ địa chỉ khác nhau và cách địa chỉ và khung dữ liệu có thể được thay đổi, Fig.8 đến Fig.10 thể hiện ba gói dữ liệu ví dụ. Bảng gói dữ liệu 800 thể hiện trên Fig.8 thể hiện gói dữ liệu đọc chủ 802 và gói dữ liệu ghi chủ 804. Các bit SA thứ nhất 806 và 808 lần lượt được đặt về 0,1 chỉ ra rằng nhóm thiết bị chủ thứ nhất đang được gán địa chỉ. Các bit SA thứ hai 810, 812 được dùng để chỉ ra thiết bị chủ nào trong bốn thiết bị chủ trong nhóm thiết bị chủ thứ nhất đang được gán địa chỉ. Việc sử dụng 0,1 (thay vì 0,0) trong các bit SA thứ nhất 806, 808 cũng báo hiệu rằng các bit sau các bit khung lệnh khác 814, 816 không phải khung địa chỉ (điều vốn đúng trong gói dữ liệu SPMI thông thường) mà được dùng để hình thành khung lệnh thứ hai 818, 820. Theo một khía cạnh ví dụ, định dạng của khung lệnh thứ hai 818, 820 giống định dạng cho các lệnh đọc/ghi phụ thuộc thông thường và có khả năng là một trong ba định dạng có thể có. Do đó, các byte trong khung 822, 824 được dùng để hình thành địa chỉ thanh ghi và tải tin theo một trong ba định dạng.

Bảng gói dữ liệu 900 thể hiện trên Fig.9 thể hiện gói dữ liệu đọc chủ 902 và gói dữ liệu ghi chủ 904. Các bit SA thứ nhất 906 và 908 lần lượt được đặt về 1,0 chỉ ra rằng nhóm thiết bị chủ thứ hai đang được gán địa chỉ. Các bit SA thứ hai 910, 912 được dùng để chỉ ra thiết bị chủ nào trong bốn thiết bị chủ trong nhóm thiết bị chủ thứ hai đang được gán địa chỉ. Việc sử dụng 1,0 (thay vì 0,0) trong các bit SA thứ nhất 906, 908 cũng báo hiệu rằng các bit sau các bit khung lệnh khác 914, 916 không phải khung địa chỉ (điều vốn đúng trong gói dữ liệu SPMI thông thường) mà được dùng để hình thành khung lệnh thứ hai 918, 920. Theo một khía cạnh ví dụ, định dạng của khung lệnh thứ hai 918, 920 giống định dạng cho các lệnh đọc/ghi phụ thuộc thông thường và có khả năng là một trong ba định dạng có thể có. Do đó, các byte trong khung 922, 924 được dùng để hình thành địa chỉ thanh ghi và tải tin theo một trong ba định dạng.

Bảng gói dữ liệu 1000 thể hiện trên Fig.10 thể hiện gói dữ liệu ghi chủ 1002 cho lệnh phát quang bá. Lưu ý rằng không có lệnh đọc chủ phát quang bá (thể hiện bằng đường đậm) do thiết bị phụ thuộc không thể nghe để trả lời từ nhiều thiết bị chủ cùng lúc. Các bit SA thứ nhất 1004 được đặt về 1,1 chỉ ra rằng đây là lệnh ghi chủ phát quang bá hướng đến tất cả các thiết bị chủ. Các bit SA thứ hai 1006 không liên quan do tất cả các thiết bị chủ được chỉ ra bởi lệnh phát quang bá. Việc sử dụng 1,1 (thay vì 0,0) trong các bit SA thứ nhất 1004 cũng báo hiệu rằng các bit sau các bit khung lệnh khác 1008 không phải khung địa chỉ (điều vốn đúng trong gói dữ liệu SPMI thông thường) mà được dùng để hình thành khung lệnh thứ hai 1010. Theo một khía cạnh ví dụ, định dạng của khung lệnh thứ hai 1010 giống định dạng cho các lệnh đọc/ghi phụ thuộc thông thường và có khả năng là một trong ba định dạng có thể có. Do đó, các byte trong khung 1012 được dùng để hình thành địa chỉ thanh ghi và tải tin theo một trong ba định dạng.

Fig.11 cung cấp lưu đồ quy trình 1100 thực hiện ở bước khởi động hệ thống khi hệ thống con SPMI xác định chế độ hoạt động. Cụ thể, quy trình 1100 bắt đầu (khối 1102) và đánh giá các yêu cầu dựa vào cấu hình hệ thống ở bước khởi động (khối 1104). Bước đánh giá này có thể bao gồm bước tham chiếu đến thanh ghi dung lượng, kiến trúc bus (ví dụ, có bao nhiêu thiết bị chủ trên bus), hoặc các yếu tố khác. Dựa vào bước đánh giá, thiết bị chủ chính của hệ thống con SPMI đưa ra quyết định (khối 1106). Nếu các yêu cầu không vượt quá chuẩn SPMI thông thường, thì cấu hình chế độ mặc định được áp dụng (khối 1108). Nếu có yêu cầu lượng dữ liệu vừa phải, nhưng không có thiết bị chủ bổ sung, thì chế độ mở rộng hạn chế có thể được áp dụng (khối 1110). Có thể tìm thấy thêm thông tin về chế độ mở rộng hạn chế trong Patent Mỹ số 10,624,778 có tên là “SLAVE MASTER-WRITE/READ DATAGRAM PAYLOAD EXTENSION”, được đưa vào đây bằng cách viện dẫn toàn bộ. Tuy nhiên, nếu có các yêu cầu về nhiều hơn bốn thiết bị chủ hoặc tải tin lớn, thì chế độ mở rộng dung lượng thiết bị chủ tối đa được áp dụng (khối 1112) nhất quán với sáng chế này.

Gói dữ liệu chức năng mở rộng trong hệ thống con SPMI theo các khía cạnh được bộc lộ ở đây có thể được đưa vào hoặc tích hợp trong bất kỳ thiết bị nào dựa trên bộ xử lý. Các ví dụ, và không giới hạn ở đó, bao gồm đầu thu giải mã tín hiệu, thiết bị giải trí, thiết bị điều hướng, thiết bị truyền thông, thiết bị dữ liệu vị trí cố định, thiết bị

dữ liệu vị trí di động, thiết bị có hệ thống định vị toàn cầu (global positioning system - GPS), điện thoại di động, điện thoại dạng ô, điện thoại thông minh, điện thoại giao thức khởi tạo phiên (session initiation protocol - SIP), máy tính bảng, điện thoại kiểu máy tính bảng (phablet), máy chủ, máy tính, máy tính xách tay, thiết bị điện toán di động, thiết bị điện toán đeo được (ví dụ, đồng hồ thông minh, bộ theo dõi sức khỏe hay thể trạng, kính đeo, v.v.), máy tính để bàn, thiết bị kỹ thuật số hỗ trợ cá nhân (personal digital assistant - PDA), màn hình, màn hình máy tính, tivi, bộ chỉnh sóng, radiô, radiô vệ tinh, bộ phát nhạc, bộ phát nhạc kỹ thuật số, bộ phát nhạc cầm tay, bộ phát video kỹ thuật số, bộ phát video, bộ phát đĩa video kỹ thuật số (digital video disc - DVD), bộ phát video kỹ thuật số cầm tay, ô tô, bộ phận trên phương tiện giao thông, hệ thống điện tử hàng không, thiết bị bay không người lái, trực thăng nhiều cánh.

Lưu ý rằng mặc dù sáng chế mô tả các hệ thống con SPMI dưới dạng môi trường cụ thể có thể có lợi từ gói dữ liệu chức năng mở rộng được bộc lộ ở đây, nhưng sáng chế này không bị giới hạn như vậy. Các hệ thống con quản lý công suất khác đều được lợi. Hơn nữa, các hệ thống con khác sử dụng bus hai dây ví dụ như bus RFFE có thể được lợi từ sáng chế này.

Người có hiểu biết trung bình trong lĩnh vực sẽ hiểu thêm rằng nhiều khối logic, môđun, mạch và thuật toán minh họa được mô tả liên quan đến các khía cạnh được bộc lộ ở đây có thể được triển khai dưới phần cứng điện tử, lệnh được lưu trữ trong bộ nhớ hoặc trong phương tiện đọc được bằng máy tính khác và thực thi được bởi bộ xử lý hoặc thiết bị xử lý khác, hoặc sự kết hợp cả hai. Các thiết bị được mô tả ở đây có thể được sử dụng trong bất kỳ mạch, thành phần phần cứng, mạch tích hợp (IC), hoặc chip IC, là các ví dụ. Bộ nhớ được bộc lộ ở đây có thể là bất kỳ loại và kích thước bộ nhớ nào và có thể được tạo cấu hình để lưu trữ bất kỳ loại thông tin nào mong muốn. Để minh họa rõ ràng khả năng thay thế cho nhau này, nhiều thành phần, khối, môđun, mạch và bước minh họa đã được mô tả chung ở trên về mặt chức năng. Chức năng này được triển khai phụ thuộc vào ứng dụng cụ thể, lựa chọn thiết kế, và/hoặc ràng buộc thiết kế được áp đặt lên toàn bộ hệ thống. Những người có hiểu biết trung bình trong lĩnh vực có thể triển khai chức năng được mô tả theo nhiều cách khác nhau cho từng ứng dụng cụ thể, nhưng các quyết định triển khai như vậy không nên được hiểu là nằm ngoài phạm vi của sáng chế.

Các khối logic, modul và mạch minh họa khác nhau được mô tả liên quan đến các khía cạnh được bộc lộ ở đây có thể được triển khai hoặc được thực hiện với bộ xử lý, bộ xử lý tín hiệu kỹ thuật số (Digital Signal Processor - DSP), mạch tích hợp chuyên dụng (application specific integrated circuit - ASIC), mảng cổng lập trình được theo trường (field programmable gate array -FPGA) hoặc thiết bị logic có thể lập trình khác, cổng rời rạc hoặc logic bán dẫn, các thành phần phần cứng rời rạc, hoặc bất kỳ sự kết hợp nào của chúng được thiết kế để thực hiện các chức năng được mô tả ở đây. Bộ xử lý có thể là bộ vi xử lý, nhưng trong phương án thay thế, bộ xử lý có thể là bất kỳ bộ xử lý, điều khiển, vi điều khiển hay máy trạng thái thông thường nào. Bộ xử lý cũng có thể được triển khai là kết hợp các thiết bị điện toán (ví dụ, kết hợp giữa DSP và bộ vi xử lý, nhiều bộ vi xử lý, một hoặc nhiều bộ vi xử lý liên kết với lõi DSP, hoặc bất kỳ cấu hình nào khác như thế).

Các khía cạnh được bộc lộ ở đây có thể được thể hiện trong phần cứng và trong lệnh được lưu trữ trong phần cứng, và có thể nằm chẳng hạn trong bộ nhớ truy cập ngẫu nhiên (Random Access Memory - RAM), bộ nhớ flash, bộ nhớ chỉ đọc (Read Only Memory - ROM), ROM lập trình được bằng điện (Electrically Programmable ROM - EPROM), ROM lập trình và xóa được bằng điện (Electrically Erasable Programmable ROM - EEPROM), thanh ghi, đĩa cứng, đĩa tháo lắp được, CD-ROM, hoặc bất kỳ hình thức phương tiện đọc được bằng máy tính nào được biết trong lĩnh vực. Phương tiện lưu trữ làm ví dụ được ghép nối với bộ xử lý sao cho bộ xử lý có thể đọc thông tin từ phương tiện lưu trữ và ghi thông tin vào phương tiện lưu trữ. Theo phương án thay thế, phương tiện lưu trữ có thể được tích hợp vào bộ xử lý. Bộ xử lý và phương tiện lưu trữ có thể nằm trong ASIC. ASIC có thể nằm trong trạm từ xa. Theo cách khác, bộ xử lý và phương tiện lưu trữ có thể nằm trong trạm từ xa, trạm gốc hoặc máy chủ dưới dạng thành phần rời rạc.

Cũng cần lưu ý rằng các bước hoạt động được mô tả trong bất kỳ khía cạnh ví dụ nào ở đây được mô tả để đưa ra ví dụ và mô tả. Các hoạt động được mô tả có thể được thực hiện theo nhiều chuỗi khác nhau ngoài chuỗi được minh họa. Hơn nữa, các hoạt động được mô tả trong một bước hoạt động thực tế có thể được thực hiện qua một số bước khác nhau. Ngoài ra, một hoặc nhiều bước hoạt động được mô tả trong các khía cạnh ví dụ có thể được kết hợp. Cần hiểu rằng các bước hoạt động được minh họa

trên sơ đồ lưu đồ có thể có nhiều điều chỉnh khác nhau vốn là điều dễ hiểu đối với người có hiểu biết trung bình trong lĩnh vực. Người có hiểu biết trung bình trong lĩnh vực cũng sẽ hiểu rằng thông tin và tín hiệu có thể được biểu diễn bằng bất kỳ công nghệ và kỹ thuật khác nhau nào. Ví dụ, dữ liệu, chỉ dẫn, lệnh, thông tin, tín hiệu, bit, ký hiệu và chip có thể được tham chiếu qua phân mô tả trên có thể được biểu diễn bằng điện áp, dòng điện, sóng điện từ, từ trường hoặc hạt từ tính, trường quang hoặc hạt quang học, hoặc bất kỳ kết hợp nào của chúng.

Phần mô tả trước đó trong sáng chế được đề xuất để cho phép bất kỳ người nào có hiểu biết trung bình trong lĩnh vực thực hành hoặc sử dụng sáng chế. Nhiều điều chỉnh cho sáng chế sẽ dễ dàng được hiểu bởi người có hiểu biết trung bình trong lĩnh vực, và các nguyên lý chung được xác định trong này có thể được áp dụng cho các điều chỉnh khác. Do đó, sáng chế không nhằm hạn chế cho các ví dụ và thiết kế được mô tả trong này, mà nhằm thống nhất với phạm vi rộng nhất nhất quán với các nguyên lý và tính năng mới được trình bày trong này.

YÊU CẦU BẢO HỘ

1. Mạch tích hợp (integrated circuit - IC) bao gồm:
giao diện bus được ghép nối với bus quản lý công suất hai dây; và
mạch điều khiển được ghép nối với giao diện bus, mạch điều khiển được tạo
cấu hình để:

hình thành gói dữ liệu bao gồm khung lệnh, khung lệnh bao gồm:

hai bit thứ nhất chỉ ra một trong số chức năng nhóm thiết bị chủ
thứ nhất, chức năng nhóm thiết bị chủ thứ hai, hoặc chức
năng phát quang bá;

hai bit thứ hai chỉ ra địa chỉ thứ nhất của thiết bị chủ thứ nhất
trong nhóm thiết bị chủ thứ nhất hoặc địa chỉ thứ hai của
thiết bị chủ thứ hai trong nhóm thiết bị chủ thứ hai; và

cấu trúc lệnh.
2. IC theo điểm 1, trong đó mạch điều khiển còn được tạo cấu hình để xác định
rằng cần đến lệnh đọc hoặc ghi vào thiết bị chủ và trong đó gói dữ liệu hoạt động như
lệnh đọc hoặc ghi.
3. IC theo điểm 1, trong đó mạch điều khiển còn được tạo cấu hình để xác định địa
chỉ thứ nhất hoặc địa chỉ thứ hai cho thiết bị chủ.
4. IC theo điểm 1, trong đó cấu trúc lệnh được đặt vị trí ở các bit từ mười ba đến
hai mươi một trong gói dữ liệu.
5. IC theo điểm 1, trong đó cấu trúc lệnh bao gồm chỉ báo về định dạng địa chỉ và
định dạng dữ liệu.
6. IC theo điểm 5, trong đó định dạng địa chỉ có thể là một byte hoặc hai byte.
7. IC theo điểm 5, trong đó định dạng dữ liệu có thể là một byte, lên đến tám byte,
hoặc lên đến mười sáu byte.
8. IC theo điểm 1, trong đó mạch điều khiển còn được tạo cấu hình để hình thành
gói dữ liệu thứ hai trong đó hai bit thứ nhất chỉ ra chức năng kế thừa.

9. IC theo điểm 1, trong đó giao diện bus bao gồm giao diện bus giao diện quản lý công suất hệ thống (system power management interface - SPMI).

10. IC theo điểm 1 được tích hợp vào thiết bị được chọn từ nhóm gồm có: đầu thu giải mã tín hiệu; thiết bị giải trí; thiết bị điều hướng; thiết bị truyền thông; thiết bị dữ liệu vị trí cố định; thiết bị dữ liệu vị trí di động; thiết bị có hệ thống định vị toàn cầu (global positioning system - GPS); điện thoại di động; điện thoại dạng ô; điện thoại thông minh; điện thoại giao thức khởi tạo phiên (session initiation protocol - SIP); máy tính bảng; điện thoại kiểu máy tính bảng (phablet); máy chủ; máy tính; máy tính xách tay; thiết bị điện toán di động; thiết bị điện toán đeo được; máy tính để bàn; thiết bị kỹ thuật số hỗ trợ cá nhân (personal digital assistant - PDA); màn hình; màn hình máy tính; tivi; bộ chỉnh sóng (tuner); radiô; radiô vệ tinh; bộ phát nhạc; bộ phát nhạc kỹ thuật số; bộ phát nhạc cầm tay; bộ phát video kỹ thuật số; bộ phát video; bộ phát đĩa video kỹ thuật số (digital video disc - DVD); bộ phát video kỹ thuật số cầm tay; ô tô; bộ phận trên phương tiện giao thông; hệ thống điện tử hàng không; thiết bị bay không người lái; và trực thăng nhiều cánh quạt.

11. Mạch tích hợp (IC) bao gồm:

giao diện bus được ghép nối với bus quản lý công suất hai dây; và

mạch điều khiển được ghép nối với giao diện bus, mạch điều khiển được tạo cấu hình để:

nhận gói dữ liệu thông qua giao diện bus, trong đó gói dữ liệu bao gồm:

hai bit thứ nhất chỉ ra một trong số chức năng nhóm thiết bị chủ thứ nhất, chức năng nhóm thiết bị chủ thứ hai, hoặc chức năng phát quang bá;

hai bit thứ hai chỉ ra địa chỉ thứ nhất của thiết bị chủ thứ nhất trong nhóm thiết bị chủ thứ nhất hoặc địa chỉ thứ hai của thiết bị chủ thứ hai trong nhóm thiết bị chủ thứ hai; và

cấu trúc lệnh.

12. IC theo điểm 11, trong đó gói dữ liệu hoạt động như lệnh đọc hoặc ghi.

13. IC theo điểm 11, còn bao gồm thanh ghi và trong đó cấu trúc lệnh bao gồm địa chỉ thanh ghi cho thanh ghi.
14. IC theo điểm 11, trong đó cấu trúc lệnh được đặt vị trí ở các bit từ mười ba đến hai mươi một trong gói dữ liệu.
15. IC theo điểm 11, trong đó cấu trúc lệnh bao gồm chỉ báo về định dạng địa chỉ và định dạng dữ liệu.
16. IC theo điểm 15, trong đó định dạng địa chỉ có thể là một byte hoặc hai byte.
17. IC theo điểm 15, trong đó định dạng dữ liệu có thể là một byte, lên đến tám byte, hoặc lên đến mười sáu byte.
18. IC theo điểm 11, trong đó IC bao gồm mạch chủ.
19. IC theo điểm 11, trong đó giao diện bus bao gồm giao diện bus giao diện quản lý công suất hệ thống (SPMI).
20. IC theo điểm 11 được tích hợp vào thiết bị được chọn từ nhóm gồm có: đầu thu giải mã tín hiệu; thiết bị giải trí; thiết bị điều hướng; thiết bị truyền thông; thiết bị dữ liệu vị trí cố định; thiết bị dữ liệu vị trí di động; thiết bị có hệ thống định vị toàn cầu (global positioning system - GPS); điện thoại di động; điện thoại dạng ô; điện thoại thông minh; điện thoại giao thức khởi tạo phiên (session initiation protocol - SIP); máy tính bảng; điện thoại kiểu máy tính bảng (phablet); máy chủ; máy tính; máy tính xách tay; thiết bị điện toán di động; thiết bị điện toán đeo được; máy tính để bàn; thiết bị kỹ thuật số hỗ trợ cá nhân (personal digital assistant - PDA); màn hình; màn hình máy tính; tivi; bộ chỉnh sóng (tuner); radiô; radiô vệ tinh; bộ phát nhạc; bộ phát nhạc kỹ thuật số; bộ phát nhạc cầm tay; bộ phát video kỹ thuật số; bộ phát video; bộ phát đĩa video kỹ thuật số (digital video disc - DVD); bộ phát video kỹ thuật số cầm tay; ô tô; bộ phận trên phương tiện giao thông; hệ thống điện tử hàng không; thiết bị bay không người lái; và trực thăng nhiều cánh quạt.
21. Hệ thống con quản lý công suất bao gồm:
 - bus quản lý công suất hai dây;
 - mạch tích hợp (IC) thứ nhất bao gồm:

giao diện bus phụ thuộc được ghép nối với bus quản lý công suất hai dây; và

mạch điều khiển phụ thuộc được ghép nối với giao diện bus phụ thuộc, mạch điều khiển phụ thuộc được tạo cấu hình để:

hình thành gói dữ liệu bao gồm khung lệnh, khung lệnh bao gồm:

hai bit thứ nhất chỉ ra một trong số chức năng nhóm thiết bị chủ thứ nhất, chức năng nhóm thiết bị chủ thứ hai, hoặc chức năng phát quảng bá;

hai bit thứ hai chỉ ra địa chỉ thứ nhất của thiết bị chủ thứ nhất trong nhóm thiết bị chủ thứ nhất hoặc địa chỉ thứ hai của thiết bị chủ thứ hai trong nhóm thiết bị chủ thứ hai; và

cấu trúc lệnh; và

IC thứ hai bao gồm:

giao diện bus chủ được ghép nối với bus quản lý công suất hai dây; và

mạch điều khiển chủ được ghép nối với giao diện bus chủ, mạch điều khiển chủ được tạo cấu hình để:

nhận gói dữ liệu thông qua giao diện bus chủ.

1/11

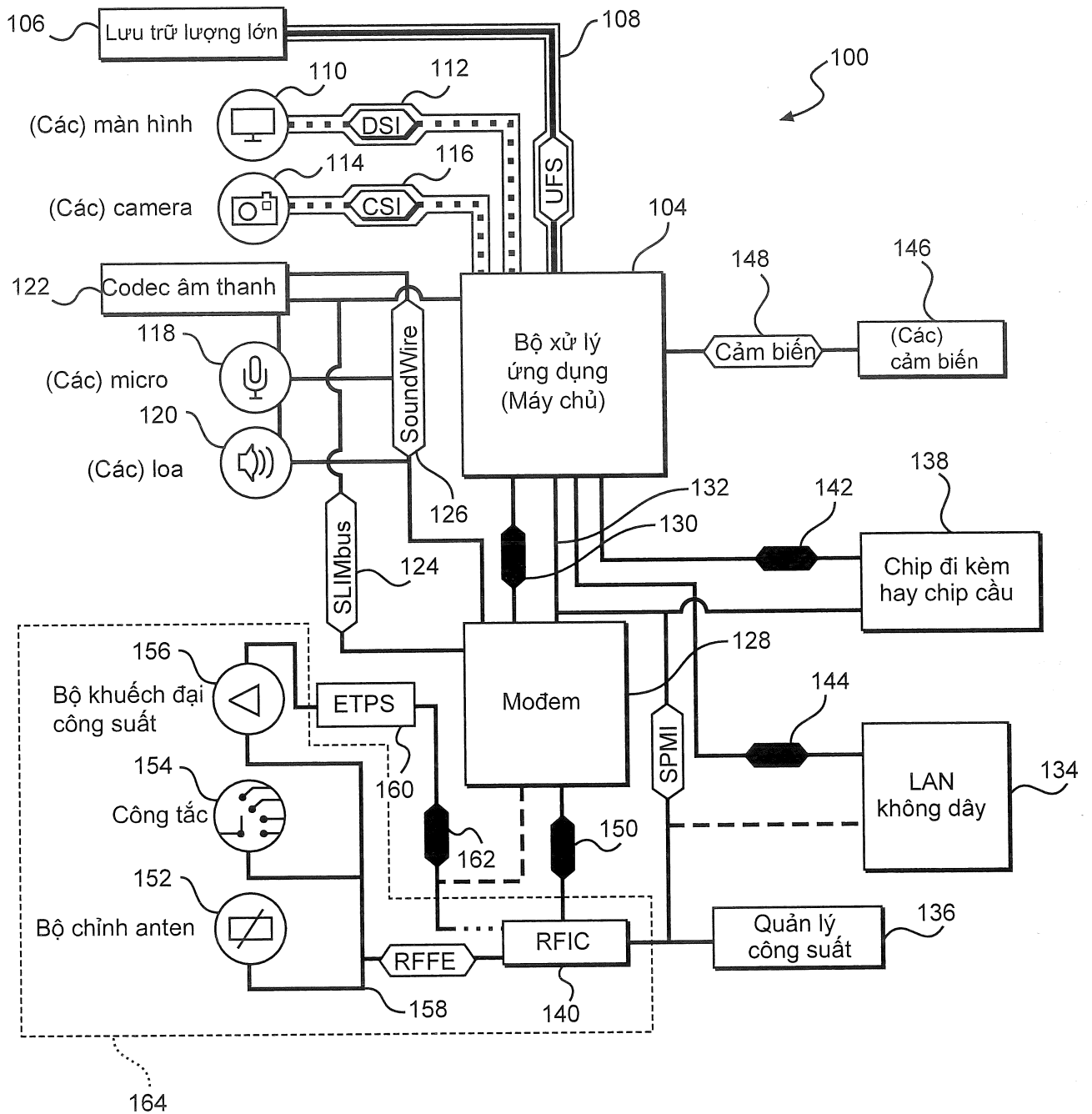
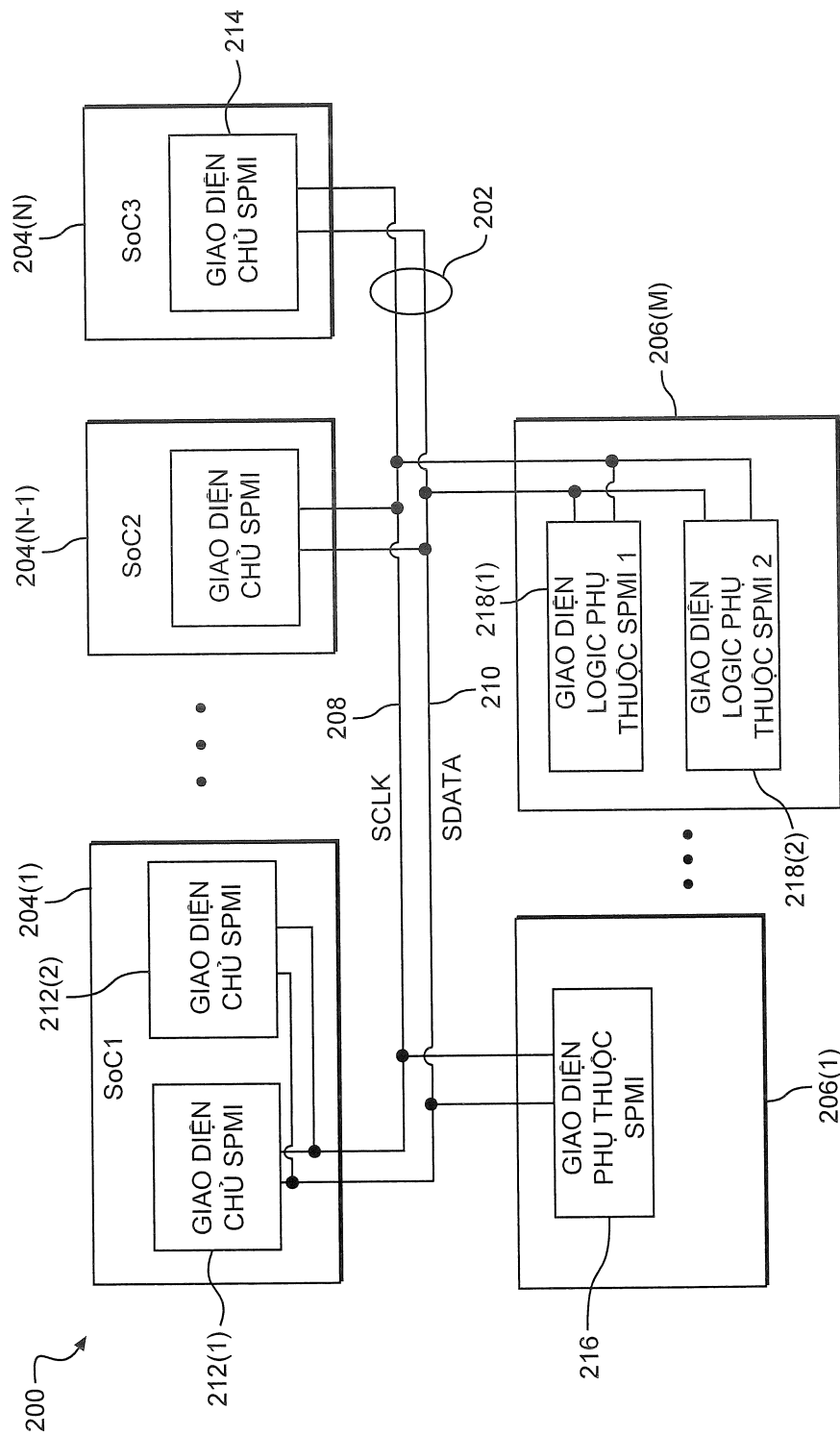


FIG. 1

2/11

**FIG. 2**

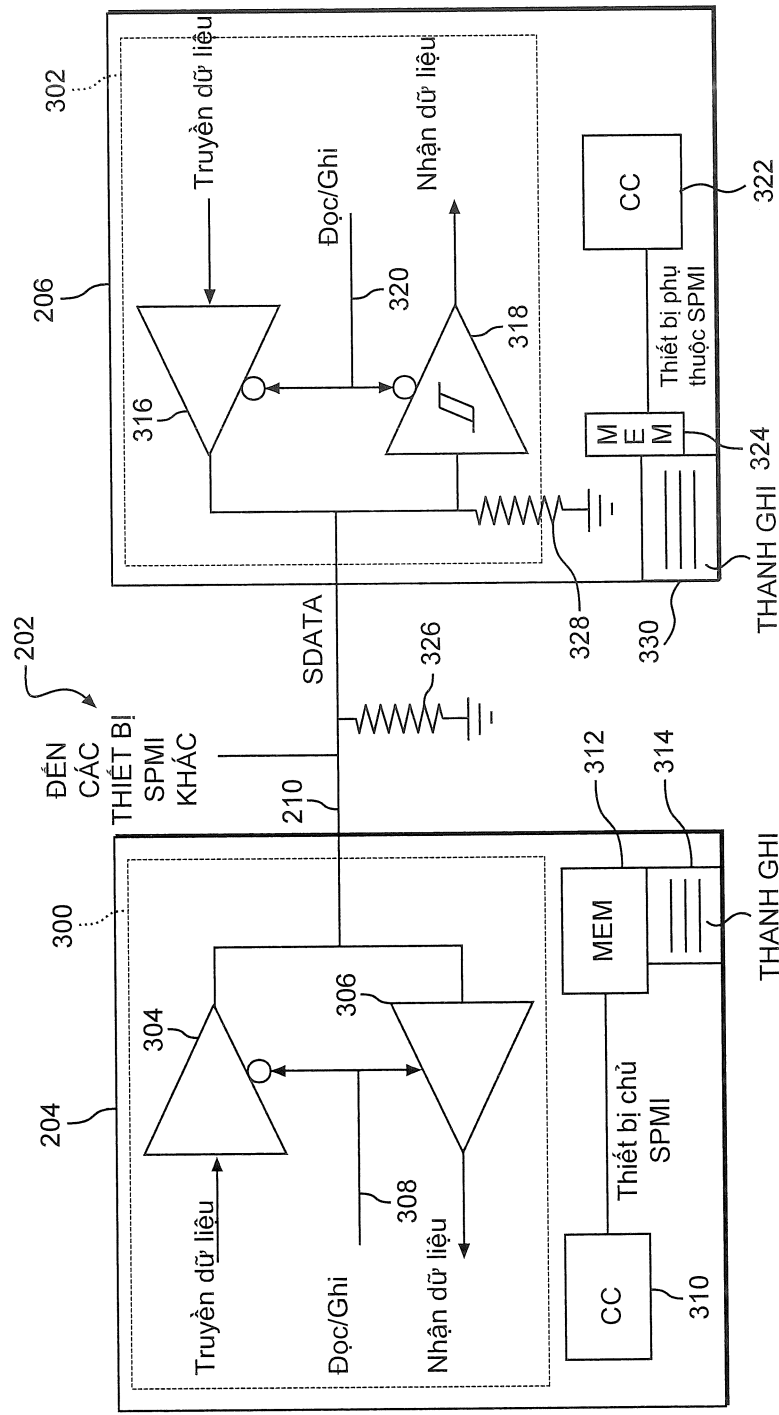
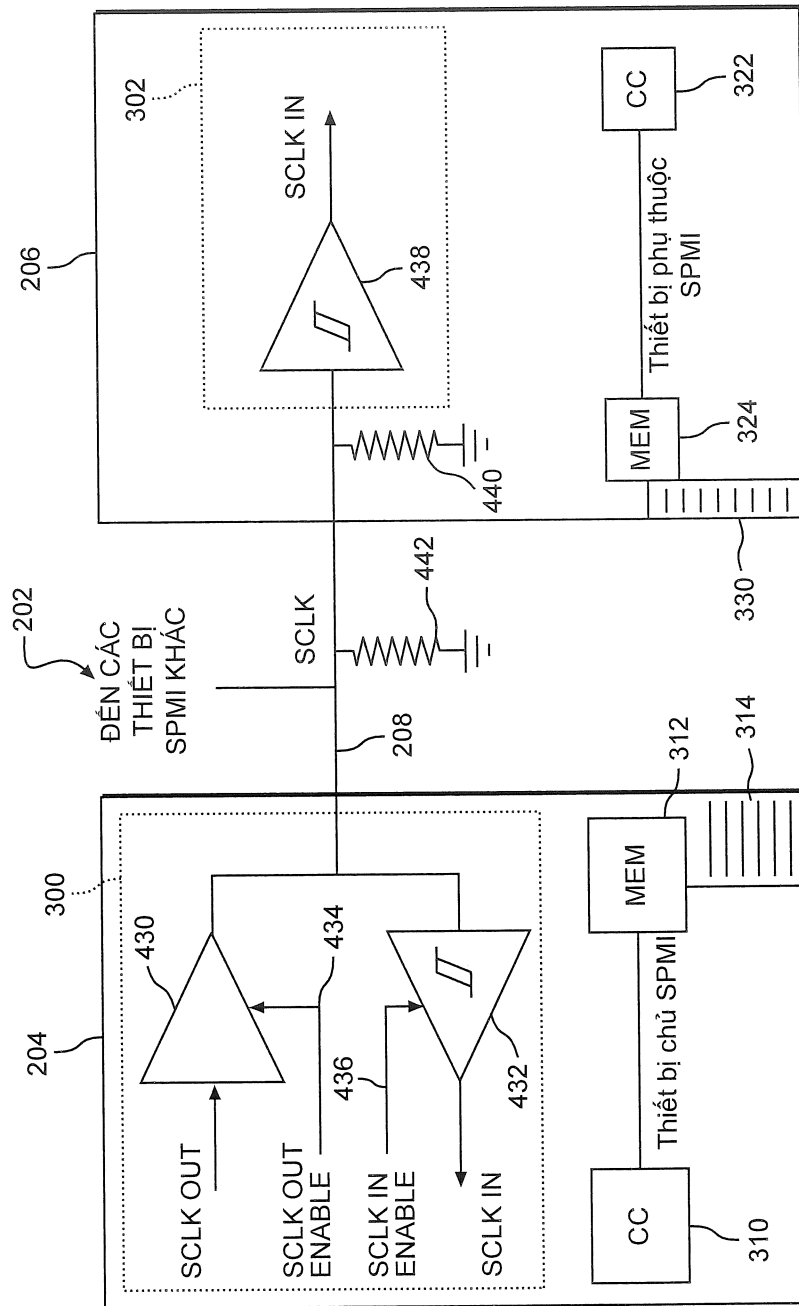


FIG. 3

4/11

**FIG. 4**

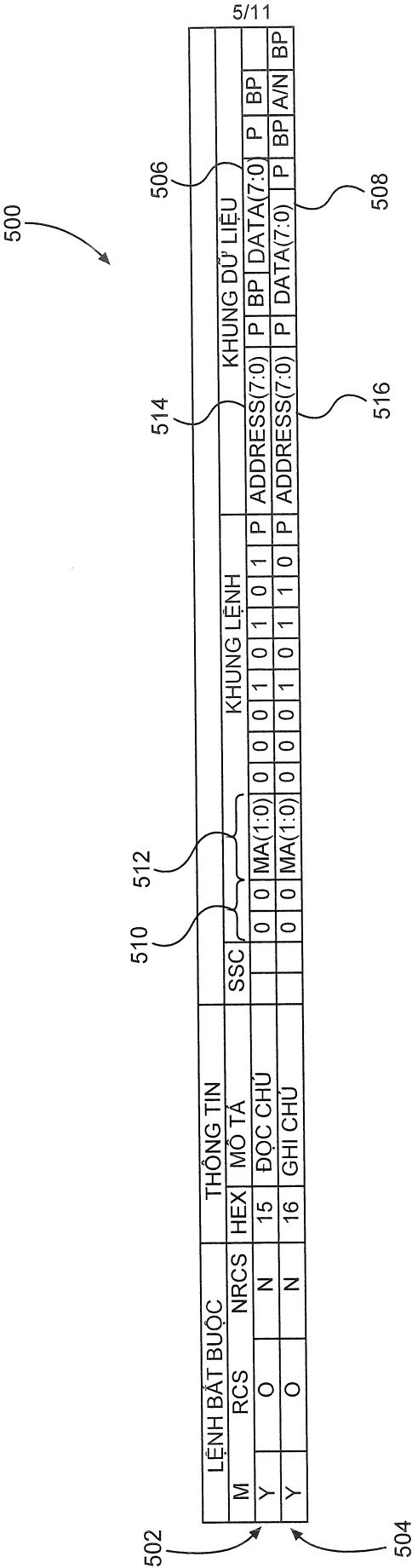


FIG. 5

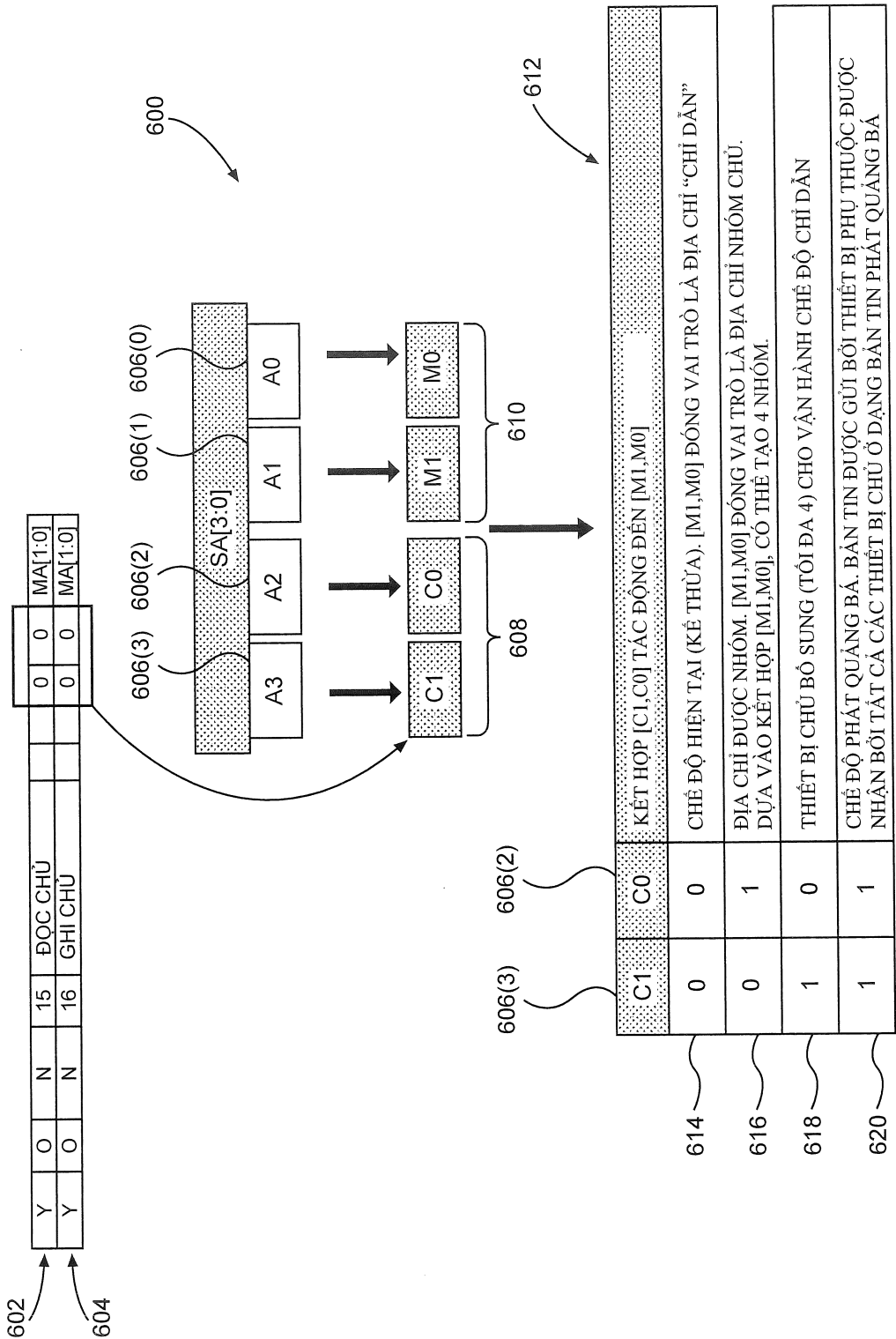


FIG. 6

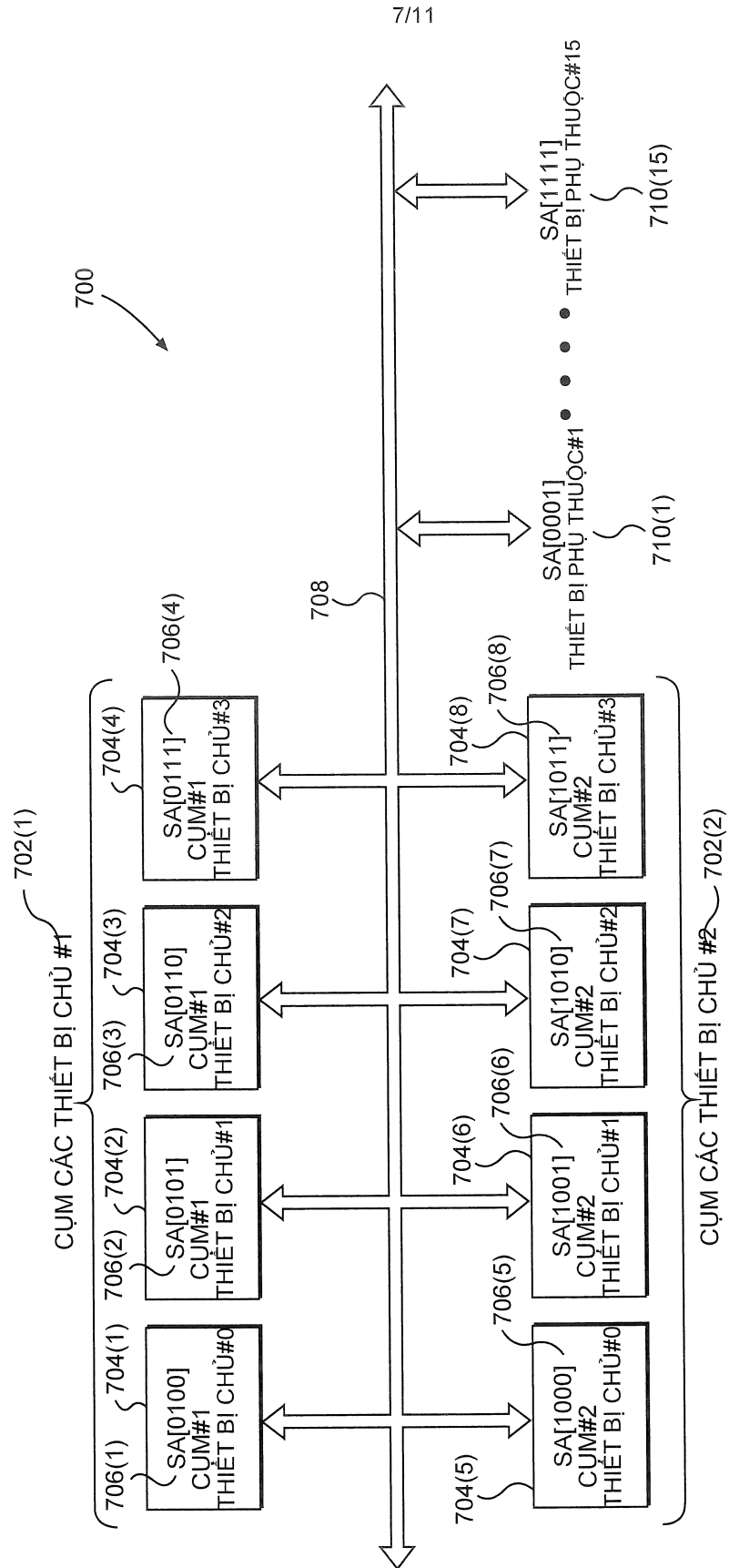


FIG. 7

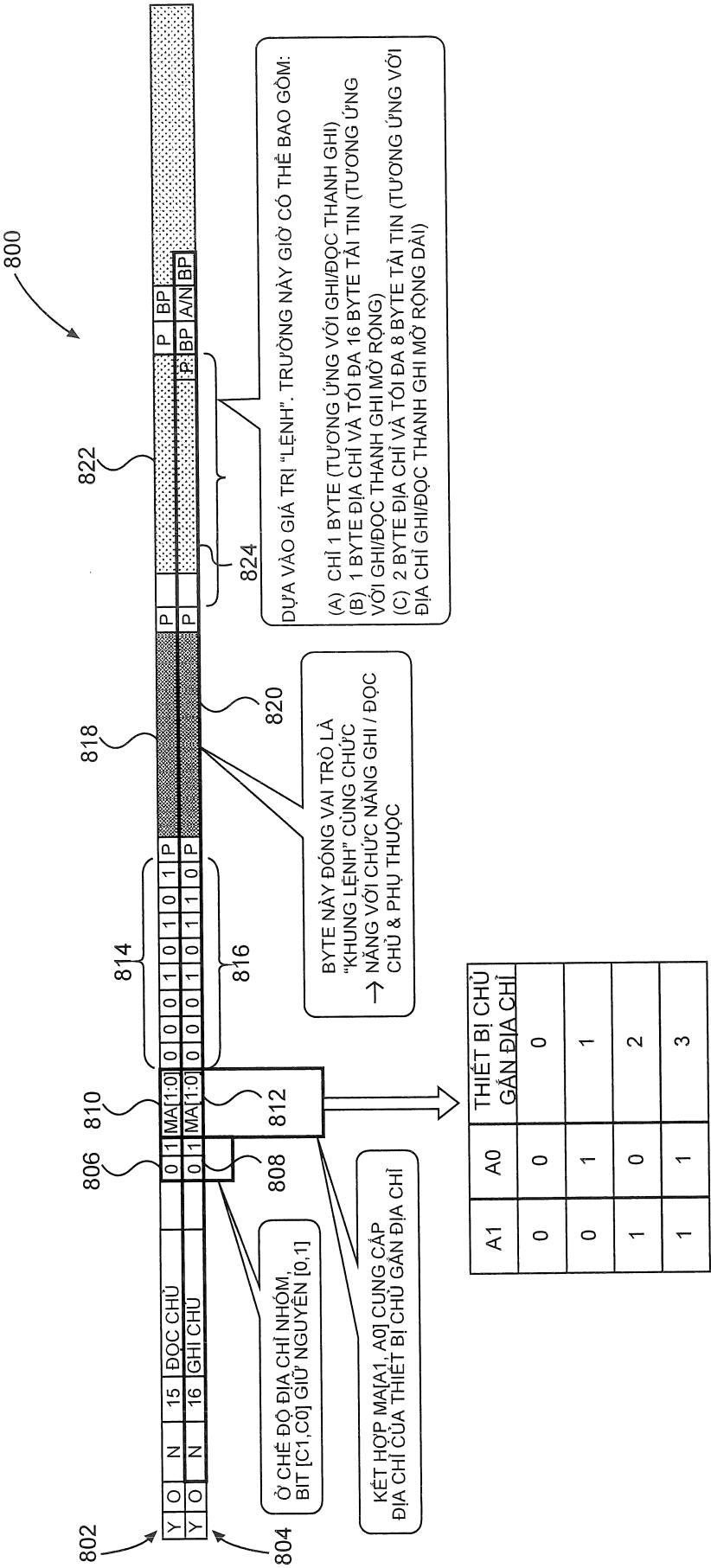
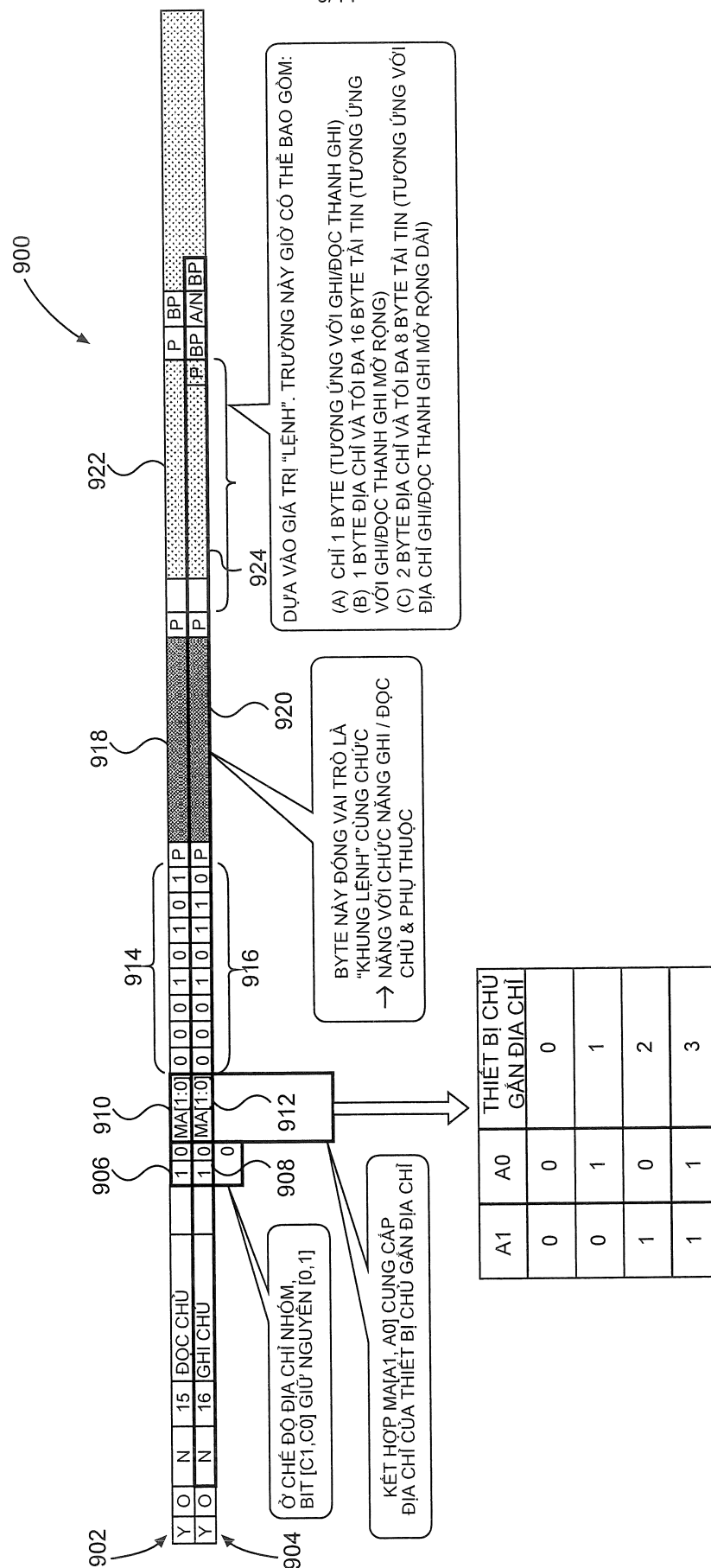


FIG. 8



9
G
F

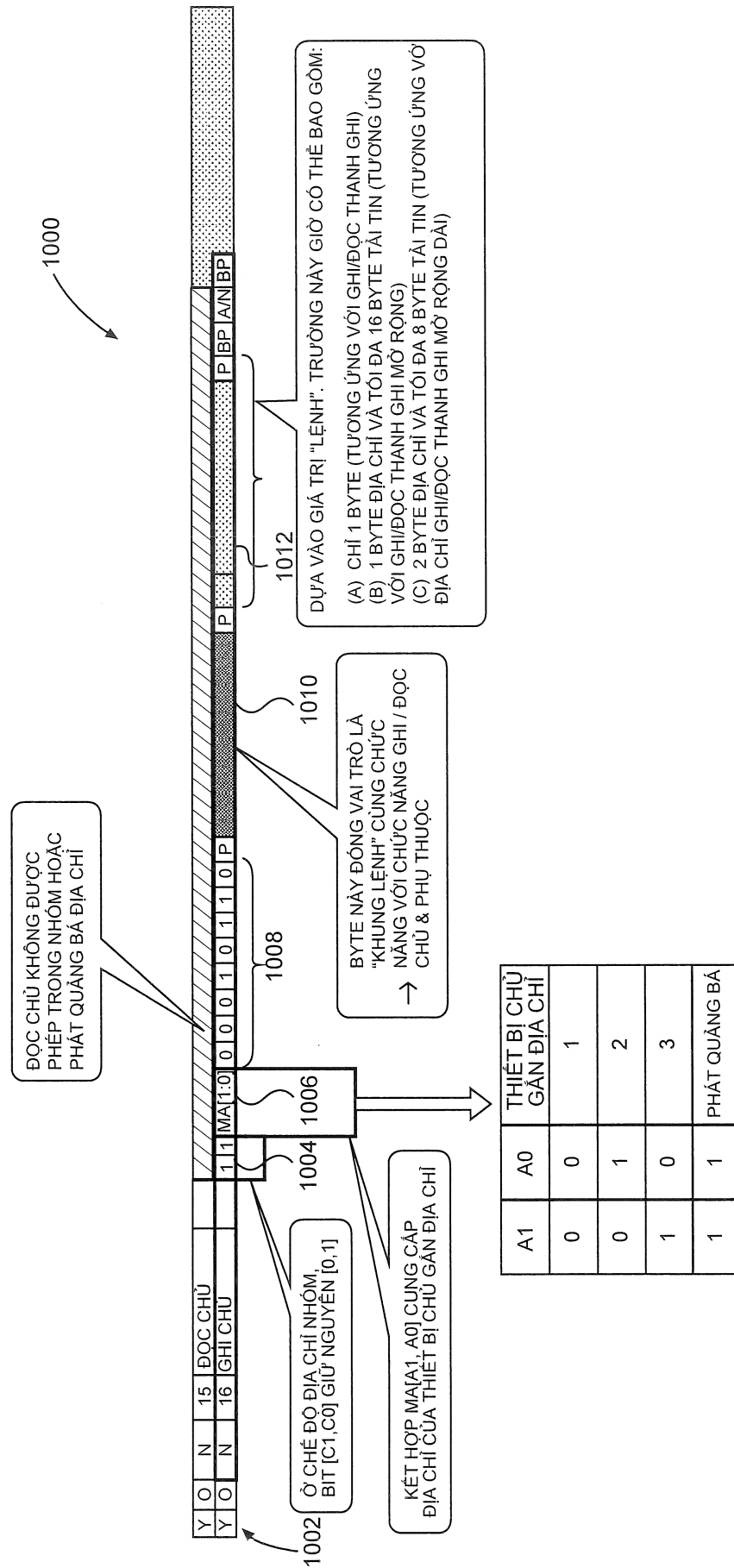


FIG. 10

11/11

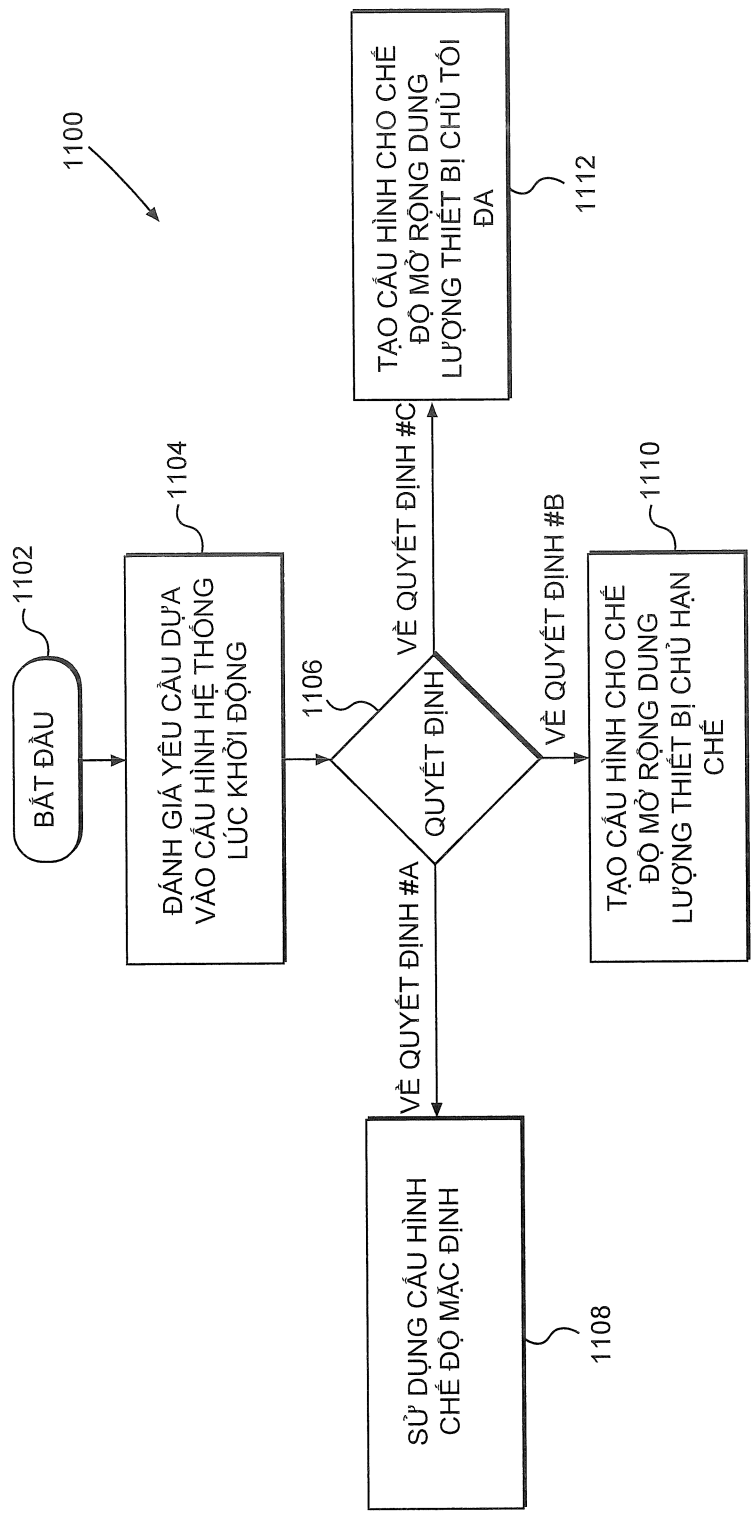


FIG. 11