



(12) BẢN MÔ TẢ SÁNG CHẾ THUỘC BẰNG ĐỘC QUYỀN SÁNG CHẾ

(19) Cộng hòa xã hội chủ nghĩa Việt Nam (VN)
CỤC SỞ HỮU TRÍ TUỆ

(11)



1-0053783

(51)^{2022.01} G06F 13/42; G06F 13/38

(13) B

(21) 1-2023-03105

(22) 13/10/2021

(86) PCT/US2021/071834 13/10/2021

(87) WO 2022/109511 A1 27/05/2022

(30) 16/952,229 19/11/2020 US

(45) 25/11/2025 452

(43) 25/08/2023 425A

(73) QUALCOMM INCORPORATED (US)

ATTN: International IP Administration, 5775 Morehouse Drive, San Diego, CA
92121-1714, United States of America

(72) MISHRA, Lalan Jee (US); PRASAD, Mohit Kishore (US); WIETFELDT, Richard
Dominic (US); PANIAN, James Lionel (US).

(74) Công ty TNHH Quốc tế D & N (D&N INTERNATIONAL CO.,LTD.)

(54) MẠCH TÍCH HỢP VÀ PHƯƠNG PHÁP TRUYỀN THÔNG

(21) 1-2023-03105

(57) Sáng chế đề cập đến mạch tích hợp (integrated circuit - IC) và phương pháp truyền thông. Báo hiệu băng tần biên thay thế trong liên kết kết nối thành phần ngoại vi (Peripheral Component Interconnect - PCI) nhanh (PCI express - PCIE) có thể được kích hoạt trên các đường băng tần biên hiện có trong liên kết PCIE truyền thông. Ví dụ, truyền thông băng tần biên mặc định của PCIE có thể được thay đổi thành chế độ truyền thông bộ thu/bộ phát không đồng bộ đa năng (Universal Asynchronous receiver/transmitter - UART), UART ghép kênh đường (line multiplex UART - LM-UART), giao diện ngoại vi nối tiếp (serial peripheral interface - SPI), I2C, hoặc I3C. Việc thay đổi này có thể được thỏa thuận giữa máy chủ (host) và tớ (slave) trong liên kết truyền thông, với sự chuyển tiếp xảy ra sau khi việc thỏa thuận kết thúc. Chế độ truyền thông mới nổi thể bao gồm hoặc mã hóa các tín hiệu băng tần biên PCIE truyền thông.

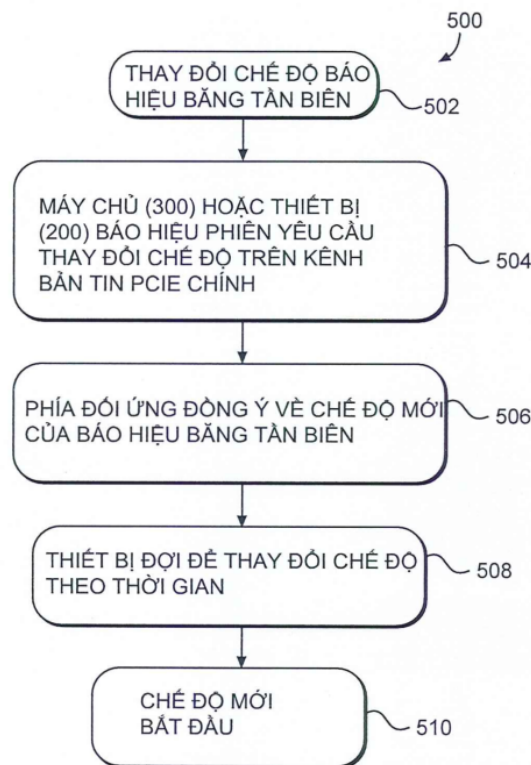


FIG. 5

Lĩnh vực kỹ thuật được đề cập

Sáng chế nói chung đề cập đến việc sử dụng báo hiệu băng tần biên trong liên kết kết nối thành phần ngoại vi (Peripheral Component Interconnect - PCI) nhanh (PCI express - PCIE).

Tình trạng kỹ thuật của sáng chế

Các thiết bị điện toán rất phổ biến trong xã hội hiện đại. Một phần lý do để các thiết bị điện toán thịnh hành như vậy là nhờ việc chúng có thể được sử dụng cho vô số ứng dụng. Việc sử dụng và chức năng của các thiết bị điện toán như vậy thường là chức năng của ít nhất một mạch tích hợp (integrated circuit - IC) truyền thông với IC thứ hai trên liên kết truyền thông. Một giao thức phổ biến để quản lý các liên kết truyền thông như vậy là giao thức kết nối thiết bị ngoại vi (PCI) nhanh (PCIE). PCIE dự tính ba tín hiệu băng tần biên dành riêng. Các trường hợp sử dụng mới nổi cần phải có các kênh băng tần biên bổ sung.

Bản chất kỹ thuật của sáng chế

Các khía cạnh được bộc lộ trong phần mô tả chi tiết bao gồm báo hiệu băng tần biên trong liên kết kết nối thiết bị ngoại vi (PCI) nhanh (PCIE). Cụ thể, các kênh băng tần biên thay thế có thể được kích hoạt trên các đường băng tần biên hiện có trong liên kết PCIE truyền thống. Ví dụ, truyền thông băng tần biên mặc định của PCIE có thể được thay đổi thành chế độ truyền thông bộ thu/bộ phát không đồng bộ đa năng (Universal Asynchronous receiver/transmitter - UART), UART ghép kênh đường (line multiplex UART - LM-UART), giao diện ngoại vi nối tiếp (serial peripheral interface - SPI), I2C, hoặc I3C. Việc thay đổi này có thể được thỏa thuận giữa máy chủ (host) và tớ (slave) trong liên kết truyền thông, với sự chuyển tiếp xảy ra sau khi việc thỏa thuận kết thúc. Chế độ truyền thông mới nổi thể bao gồm hoặc mã hóa các tín hiệu băng tần biên PCIE truyền thống. Bằng cách cho phép các đường băng tần biên PCIE được sử dụng theo cách khác cho các chế độ thay thế, sẽ mang lại tính linh hoạt hơn đối với các trường hợp sử dụng mới nổi nằm ngoài các trường hợp sử dụng được dự định ban đầu

bởi chuẩn PCIE. Tính linh hoạt này đạt được mà không cần bổ sung thêm chân cắm hoặc các đường dẫn điện bổ sung, nhờ đó tiết kiệm được diện tích quý giá và ngăn chặn gia tăng chi phí đối với các thiết bị điện toán.

Về vấn đề này, theo một khía cạnh, sáng chế đề xuất mạch tích hợp (IC). IC bao gồm giao diện liên kết truyền thông bao gồm ít nhất một giao diện liên kết băng tần biên. Giao diện liên kết truyền thông được tạo cấu hình để ghép nối với liên kết truyền thông bao gồm đường băng tần biên. IC cũng bao gồm mạch điều khiển được ghép nối với giao diện liên kết truyền thông. Mạch điều khiển được tạo cấu hình để thay đổi chế độ hoạt động của đường băng tần biên sang chế độ thay thế.

Theo một khía cạnh khác, sáng chế đề xuất phương pháp truyền thông. Phương pháp bao gồm bước truyền thông ban đầu trên đường băng tần biên trong liên kết truyền thông bằng cách sử dụng chế độ mặc định. Phương pháp cũng bao gồm bước thay đổi chế độ cho đường băng tần biên. Phương pháp cũng bao gồm bước truyền thông sau đó trên đường băng tần biên theo giao thức băng tần biên thứ hai.

Mô tả vắn tắt các hình vẽ

Fig.1 là sơ đồ khối của ví dụ về hệ thống điện toán với các thiết bị được ghép nối với các bus kết nối thành phần ngoại vi (PCI) nhanh (PCIE);

Fig.2 minh họa sơ đồ khối của ví dụ về thiết bị điểm cuối PCIE và, cụ thể là, các thanh ghi cấu hình với điểm cuối;

Fig.3 minh họa sơ đồ khối của máy chủ có bộ xử lý và phần cứng PCIE có các thanh ghi theo khía cạnh ví dụ của sáng chế;

Fig.4 cung cấp minh họa chi tiết hơn về liên kết PCIE với các đường băng tần biên được thể hiện cụ thể;

Fig.5 là lưu đồ minh họa quy trình ví dụ để chuyển tiếp sang chế độ thay thế trong đó các đường băng tần biên hoạt động theo giao thức khác;

Fig.6 minh họa các trạng thái có thể của máy trạng thái hoạt động theo quy trình trên Fig.5;

Fig.7 minh họa cách thức các đường băng tần biên được sử dụng ở chế độ UART hoặc LM-UART;

Fig.8 minh họa các thức các đường băng tần biên được sử dụng ở chế độ giao diện ngoại vi nối tiếp;

Fig.9 minh họa cách thức các đường băng tần biên được sử dụng ở chế độ I2C hoặc I3C;

Fig.10 cung cấp bảng của các bản tin có thể được cho phép bởi các chế độ băng tần biên thay thế theo sáng chế;

Fig.11 cung cấp các tín hiệu ví dụ để thực hiện thiết lập lại khi hoạt động ở chế độ I2C hoặc I3C; và

Fig.12 là sơ đồ khối của thiết bị điện toán di động ví dụ có thể bao gồm một hoặc nhiều liên kết PCIE hoạt động theo sáng chế.

Mô tả chi tiết sáng chế

Với việc tham chiếu đến các hình vẽ, một số khía cạnh làm ví dụ của sáng chế được mô tả. Từ “ví dụ” được sử dụng trong sáng chế có nghĩa là “lấy làm ví dụ, mẫu, hoặc minh họa”. Bất kỳ khía cạnh nào được mô tả trong sáng chế là “ví dụ” không nhất thiết phải được hiểu là ưu tiên hoặc có lợi thế hơn khía cạnh khác.

Các khía cạnh được bộc lộ trong phần mô tả chi tiết bao gồm báo hiệu băng tần biên trong liên kết kết nối thiết bị ngoại vi (PCI) nhanh (PCIE). Cụ thể, các kênh băng tần biên thay thế có thể được kích hoạt trên các đường băng tần biên hiện có trong liên kết PCIE truyền thống. Ví dụ, truyền thông băng tần biên mặc định của PCIE có thể được thay đổi thành chế độ truyền thông bộ thu/bộ phát không đồng bộ đa năng (Universal Asynchronous receiver/transmitter - UART), UART ghép kênh đường (line multiplex UART - LM-UART), giao diện ngoại vi nối tiếp (serial peripheral interface - SPI), I2C, hoặc I3C. Việc thay đổi này có thể được thỏa thuận giữa máy chủ (host) và tớ (slave) trong liên kết truyền thông, với sự chuyển tiếp xảy ra sau khi việc thỏa thuận kết thúc. Chế độ truyền thông mới nổi thể bao gồm hoặc mã hóa các tín hiệu băng tần biên PCIE truyền thống. Bằng cách cho phép các đường băng tần biên PCIE được sử dụng theo cách khác cho các chế độ thay thế, sẽ mang lại tính linh hoạt hơn đối với các

trường hợp sử dụng mới nổi nằm ngoài các trường hợp sử dụng được dự định ban đầu bởi chuẩn PCIE. Tính linh hoạt này đạt được mà không cần bổ sung thêm chân cắm hoặc các đường dẫn điện bổ sung, nhờ đó tiết kiệm được diện tích quý giá và ngăn chặn gia tăng chi phí đối với các thiết bị điện toán.

Trước khi đề cập đến các chi tiết của báo hiệu băng tần biên chế độ thay thế có thể, sáng chế cung cấp tổng quan về hệ thống PCIE, phức hợp gốc, điểm cuối, và liên kết PCIE có các đường băng tần biên với tham chiếu đến các hình vẽ trên Fig.1 đến Fig.4. Mô tả về quy trình qua đó các đường băng tần biên PCIE có thể chuyển tiếp sang chế độ băng tần biên thay thế bắt đầu dưới đây có tham chiếu đến Fig.5.

Về vấn đề này, Fig.1 minh họa môi trường điện toán 100 với máy chủ 102 được ghép nối trực tiếp với nhiều thiết bị 104(1) đến 104(N) và với nhiều thiết bị thứ hai 106(1) đến 106(M) thông qua bộ chuyển mạch 108. Máy chủ 102 có thể bao gồm phức hợp gốc (root complex - RC) PCIE 110 bao gồm giao diện liên kết (không được minh họa trực tiếp) được tạo cấu hình để ghép nối với nhiều liên kết PCIE 112(1) đến 112(N+1). Bộ chuyển mạch 108 truyền thông với các thiết bị 106(1) đến 106(M) thông qua các liên kết PCIE 114(1) đến 114(M). Các thiết bị 104(1) đến 104(N) và 106(1) đến 106(M) có thể là hoặc có thể bao gồm các điểm cuối PCIE. Theo khía cạnh ví dụ thứ nhất, môi trường điện toán 100 có thể là một thiết bị điện toán duy nhất như máy tính với máy chủ 102 là bộ xử lý trung tâm (central processing unit - CPU) và các thiết bị 104(1) đến 104(N) và 106(1) đến 106(M) là các thành phần bên trong như ổ đĩa cứng, ổ đĩa, hoặc tương tự. Theo khía cạnh ví dụ thứ hai, môi trường điện toán 100 có thể là thiết bị điện toán trong đó máy chủ 102 là mạch tích hợp (integrated circuit - IC) trên bo mạch và các thiết bị 104(1) đến 104(N) và 106(1) đến 106(M) là các IC khác trong thiết bị điện toán. Theo khía cạnh ví dụ thứ ba, môi trường điện toán 100 có thể là thiết bị điện toán có máy chủ nội bộ 102 được ghép nối với các thiết bị bên ngoài 104(1) đến 104(N) và 106(1) đến 106(M) chẳng hạn như máy chủ được ghép nối với một hoặc nhiều bộ nhớ ngoài. Lưu ý rằng các khía cạnh này không nhất thiết phải loại trừ lẫn nhau ở chỗ các thiết bị khác nhau trong số các thiết bị có thể là IC, bên trong hoặc bên ngoài so với một máy chủ đơn nhất 102.

Các liên kết PCIE 112 và 114 đôi khi có thể được mô tả dưới dạng bus, mặc dù có bản chất điểm-đến-điểm của liên kết, nhưng mô tả như vậy không phổ biến trong lĩnh vực. Hơn nữa, cần hiểu rằng mỗi liên kết có thể bao gồm một hoặc nhiều dây dẫn vật lý, những dây dẫn như vậy đôi khi ở đây được gọi là các đường.

Fig.2 cung cấp sơ đồ khối của thiết bị 200 có thể là một trong số các thiết bị 104(1) đến 104(N) hoặc các thiết bị 106(1) đến 106(M). Cụ thể, thiết bị 200 hoạt động như điểm cuối trong hệ thống PCIE, và có thể là, ví dụ, thiết bị bộ nhớ bao gồm phần tử bộ nhớ 202 và mạch điều khiển 204. Hơn nữa, thiết bị 200 bao gồm phần tử phần cứng PCIE 206 bao gồm giao diện liên kết được tạo cấu hình để ghép nối với liên kết PCIE. Phần tử phần cứng PCIE 206 có thể bao gồm lớp vật lý (physical layer - PHY) 208 là, hoặc làm việc với, giao diện liên kết truyền thông để truyền thông trên liên kết PCIE. Mạch điều khiển 204 truyền thông với phần tử phần cứng PCIE 206 thông qua chip hoặc bus hệ thống 210. Phần tử phần cứng PCIE 206 có thể còn bao gồm nhiều thanh ghi 212. Thanh ghi 212 có thể được tách biệt về mặt khái niệm thành các thanh ghi cấu hình 214 và các thanh ghi khả năng 216. Thanh ghi cấu hình 214 và thanh ghi khả năng 216 được định nghĩa bởi chuẩn PCI gốc, và các thiết bị mới hơn bao gồm các thanh ghi 214 và 216 có khả năng tương thích ngược với các thiết bị kế thừa.

Tương tự, Fig.3 minh họa máy chủ 300 có thể là máy chủ 102 trên Fig.1. Máy chủ 300 có thể bao gồm bộ xử lý ứng dụng 302 hoặc lõi bộ xử lý khác truyền thông với phần tử bộ nhớ 304 có hệ điều hành 306 hoạt động với nó. Chip hoặc bus hệ thống 308 kết nối bộ xử lý ứng dụng 302 với phần tử bộ nhớ 304 và PCIE RC 310. Bộ xử lý ứng dụng 302 hoặc PCIE RC 310 có thể bao gồm mạch điều khiển (không được thể hiện rõ ràng) hoạt động theo sáng chế. PCIE RC 310 có thể bao gồm PHY 312 làm việc với hoặc là giao diện liên kết truyền thông được tạo cấu hình để ghép nối với liên kết PCIE. PCIE RC 310 còn bao gồm nhiều thanh ghi 314.

Fig.4 minh họa khía cạnh ví dụ về liên kết PCIE 400 (có thể tương đương với các liên kết 112, 114). Liên kết PCIE 400 kéo dài giữa PCIE RC 310 và thiết bị 200 và cụ thể là giữa giao diện liên kết phức hợp gốc 402 và giao diện liên kết điểm cuối 404. Như được mô tả trên đây, PCIE RC 310 có thể bao gồm mạch điều khiển 316 và thiết bị 200 có thể bao gồm mạch điều khiển 204.

Tiếp tục tham chiếu đến Fig.4, liên kết PCIE 400 có thể được chia thành liên kết tốc độ cao có thể bao gồm các đường tốc độ cao 406 và 408 (ví dụ, PCIE_RX_DP_DN và PCIE_TX_DP_DN) và đường xung nhịp 410. Cần hiểu rằng các đường 406, 408, và 410 có thể là các đường vi sai như đã được hiểu rõ. Ngoài liên kết tốc độ cao, liên kết PCIE 400 có thể bao gồm liên kết băng tần biên 412, có thể bao gồm đường yêu cầu xung nhịp PCIE 414, đường yêu cầu đánh thức PCIE 416, và đường thiết lập lại ngoại vi PCIE 418. Cần hiểu rõ rằng các giao diện 402, 404 có thể bao gồm giao diện liên kết tốc độ cao tương ứng làm việc với các đường tốc độ cao 406, 408 và giao diện liên kết băng tần biên làm việc với các đường băng tần biên 414, 416, và 418.

Liên kết băng tần biên cơ bản 412 và ba đường 414, 416, và 418 được mô tả trong đặc tả kỹ thuật PCIE. Các khía cạnh ví dụ của sáng chế cho phép liên kết băng tần biên 412 được sử dụng theo cách khác để xử lý báo hiệu băng tần biên khác và được sử dụng theo cách không được dự định bởi đặc tả kỹ thuật PCIE. Khi đặc tả kỹ thuật PCIE được đề xuất, nhu cầu về báo hiệu băng tần biên còn tương đối hạn chế. Theo đó, liên kết băng tần biên 412 chỉ bao gồm ba đường để đáp ứng nhu cầu báo hiệu băng tần biên. Gần đây, các trường hợp sử dụng mới nổi yêu cầu các tín hiệu băng tần biên bổ sung. Ví dụ, tín hiệu thiết lập lại đa chế độ có thể được sử dụng để thực hiện chức năng thiết lập lại nhiều mức, nhưng không khả dụng. Tương tự, có thể có các yêu cầu nấc xung nhịp cụ thể (ví dụ, tần số) rằng sẽ phù hợp để gửi dưới dạng tín hiệu băng tần biên. Vẫn còn các tín hiệu băng tần biên khác có thể là cần thiết trong tương lai. Ba đường 414, 416, và 418 của liên kết băng tần biên 412 không được thiết kế để hỗ trợ các tín hiệu băng tần biên như vậy. Một giải pháp có thể là bổ sung thêm chân cắm cho giao diện 402, 404 và các đường cho liên kết băng tần biên 412. Tuy nhiên, giải pháp này làm tăng chi phí do tăng thêm chân cắm và tăng kích thước của IC để chứa các chân cắm bổ sung. Hơn nữa, các đường bổ sung có thể có chi phí liên quan đến vật liệu và không gian sử dụng. Nói chung, xu hướng công nghiệp là ngược lại với việc gia tăng chi phí hoặc diện tích sử dụng, khiến cho giải pháp này không hấp dẫn về mặt thương mại.

Các khía cạnh ví dụ của sáng chế cho phép liên kết băng tần biên 412 được sử dụng với mục đích khác và cùng ba đường 414, 416, và 418 để mang các tín hiệu băng tần biên bổ sung ở chế độ báo hiệu thay thế chẳng hạn như UART, LM-UART, SPI,

I2C, hoặc I3C. Vẫn còn các chế độ khác có thể được sử dụng nếu muốn, nhưng các chế độ thay thế này không sẵn sàng để tuân theo các yêu cầu hiện thời. Bằng cách tạo cấu hình lại liên kết băng tần biên 412 để hoạt động trong các chế độ thay thế như vậy, sẽ tránh được nhu cầu về các chân cắm bổ sung và các đường bổ sung, giúp tiết kiệm chi phí và không gian trong khi vẫn được cung cấp các chức năng mới mong muốn. Theo một khía cạnh ví dụ, máy chủ thỏa thuận với điểm cuối qua liên kết tốc độ cao để chuyển đổi các chế độ trên liên kết băng tần biên 412. Cuộc truyền thông sau đó trên liên kết băng tần biên 412 xảy ra ở chế độ mới.

Fig.5 minh họa quy trình 500 để chuyển đổi các chế độ trên liên kết băng tần biên 412. Cụ thể, quy trình 500 bắt đầu với quyết định để bắt đầu thay đổi chế độ báo hiệu băng tần biên (khối 502). Máy chủ 300 hoặc thiết bị 200 bắt đầu phiên yêu cầu thay đổi chế độ trên kênh bản tin PCIE chính (ví dụ, liên kết tốc độ cao) (khối 504). Lưu ý rằng dạng của yêu cầu thay đổi có thể bị thay đổi. Theo ví dụ thứ nhất, yêu cầu thay đổi có thể là lệnh từ một thực thể đến thực thể khác, trong đó lệnh được nhúng trong thân của tín hiệu. Theo một ví dụ khác, lệnh có thể được nhúng trong gói lớp giao vận (transaction layer packet - TLP). Theo một ví dụ khác nữa, lệnh có thể được nhúng trong tiền tố TLP. Các lệnh này (bất kể định dạng) có thể viết lên thanh ghi điều khiển trong thiết bị 200 để khiến cho thiết bị 200 hoạt động ở chế độ thay thế (ví dụ, thiết lập bit trong thanh ghi). Thực thể không yêu cầu (tức là, phía đối ứng) đồng ý về chế độ mới của báo hiệu băng tần biên (khối 506) và thiết bị 200, 300 đợi để thay đổi chế độ theo thời gian (khối 508). Chế độ mới sau đó bắt đầu (khối 510). Cần lưu ý rằng trước khi quy trình 500 bắt đầu, máy chủ 300 có thể kiểm tra ban đầu để xem nếu thiết bị 200 có khả năng hoạt động ở chế độ thay thế. Kiểm tra như vậy có thể được thực hiện bằng cách đọc thanh ghi cấu hình hoặc thanh ghi khả năng trong thiết bị 200, theo cách truy vấn trực tiếp về khả năng, hoặc kỹ thuật khác theo nhu cầu hoặc mong muốn.

Sự thay đổi trong máy trạng thái 600 tương ứng với quy trình 500 được minh họa trên Fig.6, trong đó sau khi bật thiết lập lại 602, máy trạng thái 600 ban đầu ở ở chế độ mặc định 604. Hoạt động bình thường dẫn đến không thay đổi chế độ (đường 606), nhưng nếu chế độ mới hoặc giao thức băng tần biên thứ hai được yêu cầu và được đồng ý giữa máy chủ và tớ (đường 608), thì máy trạng thái 600 hoạt động ở chế độ thay thế 610 (ví dụ, hoạt động theo giao thức băng tần biên thứ hai). Máy trạng thái 600 duy trì

ở chế độ thay thế 610 miễn là không có thêm thay đổi chế độ (đường 612), nhưng trở lại chế độ mặc định 604 khi được đồng ý giữa máy chủ và tớ (đường 614).

Hoạt động trong chế độ thay thế khiến cho các đường 414, 416, và 418 hoạt động khác với hoạt động có thể ở chế độ mặc định. Ví dụ, ở chế độ thay thế UART hoặc LM-UART, như được minh họa trên Fig.7, đường 414 cung cấp kênh cho thiết bị 200 để gửi dữ liệu và lệnh đến máy chủ 300. Tương tự, đường 416 cung cấp kênh cho máy chủ 300 để gửi dữ liệu và lệnh đến thiết bị 200. Tức là, đường thứ nhất của liên kết băng tần biên 412 hoạt động như đường dữ liệu đi ra và đường thứ hai của liên kết băng tần biên 412 hoạt động như đường dữ liệu đến. Đường thiết lập lại ngoại vi PCIE 418 duy trì không đổi. Theo một khía cạnh ví dụ, các kênh mới nổi thể hoạt động tại bốn megahertz (4 MHz), và thiết bị 200 có thể lấy mẫu quá mức các tín hiệu đến.

Tất cả ba đường 414, 416, 418 có các chức năng mới ở chế độ SPI như được minh họa trên Fig.8. Đường 414 trở thành kênh chủ vào-tớ ra (master in-slave out - MISO), trong khi đường 416 trở thành kênh chủ ra-tớ vào (master out-slave in - MOSI). Tức là, đường thứ nhất của liên kết băng tần biên 412 hoạt động như đường dữ liệu đi ra và đường thứ hai của liên kết băng tần biên 412 hoạt động như đường dữ liệu đến. Đường 418 hoạt động như đường xung nhịp trong đó máy chủ 300 cung cấp tín hiệu xung nhịp cho các kênh MISO/MOSI. Khi xung nhịp rồi, máy chủ 300 có thể giữ đường 418 một cách yếu ở mức logic cao 800, và thiết bị 200 có thể yêu cầu tín hiệu xung nhịp bằng cách kéo đường 418 đến mức logic thấp 802 sau đó máy chủ 300 có thể bắt đầu để điều khiển xung nhịp sau độ trễ cố định. Theo một khía cạnh ví dụ, tín hiệu xung nhịp có thể hoạt động ở 52 MHz.

Fig.9 minh họa việc sử dụng đường băng tần biên ở chế độ I2C hoặc I3C. Cụ thể, đường 414 là đường dữ liệu hai chiều trong khi đường 416 cung cấp tín hiệu xung nhịp cho đường 414 và đường 418 duy trì kênh thiết lập lại ngoại vi.

Cần hiểu rõ rằng khi kênh băng tần biên được thay đổi sang chế độ thay thế, các lệnh và bản tin được gửi qua các kênh dữ liệu băng tần biên (ví dụ, MISO, MOSI, SDATA) có thể có số dạng bất kỳ. Tương tự, số lượng và loại của lệnh có thể được thay đổi theo nhu cầu hoặc mong muốn. Liên quan đến mô tả chắc chắn hơn, theo cách ví dụ, một số lệnh và các định dạng làm ví dụ về chúng được cung cấp với tham chiếu đến

Fig.10. Cụ thể, bảng 1000 được điền bởi tập hợp các lệnh được mã hóa làm ví dụ được minh họa.

Trong chế độ bất kỳ trong số các chế độ thay thế được sử dụng bởi kênh băng tần biên (ví dụ, I2C, I3C, SPI, UART, LM-UART), gói có chứa lệnh có thể được tạo thành từ, ví dụ, tám bit (D0 đến D7), có thể được lập trình để mã hóa, theo ví dụ khác, các yêu cầu nấc xung nhịp cụ thể, yêu cầu đánh thức, chức năng thiết lập lại cụ thể, hoặc tương tự. Các yêu cầu nấc xung nhịp ví dụ 1002(1) đến 1002(3) có các giá trị khác nhau trong các bit D0 đến D7 và có thể tương ứng với yêu cầu để sử dụng các tần số khác nhau cho liên kết tốc độ cao. Các yêu cầu nấc xung nhịp như vậy có thể được gửi trên kênh băng tần biên như một phần của việc thiết lập hoặc tương tự sao cho báo hiệu ở các tần số cao bắt đầu ở nấc mong muốn thay vì phải thỏa thuận thông qua hàng loạt các tốc độ “an toàn” hoặc “chậm”. Bảng 1000 cũng thể hiện rằng rất nhiều lệnh tiềm năng ban đầu có thể được đảo ngược và được xác định ở thời điểm sau đó. Một sắp xếp khác các bit có thể được sử dụng để cung cấp cùng các lệnh đó mà không nằm ngoài phạm vi của sáng chế.

Có thể có một số thời điểm khi có nhu cầu hoặc mong muốn thiết lập lại thiết bị bằng cách sử dụng kênh băng tần biên. Đối với UART, LM-UART, I2C, và I3C, chức năng này là sẵn sàng khả dụng do các lệnh thiết lập lại thường được gửi trên đường PCIE_PERST, được dành riêng trong mỗi trong số các chế độ thay thế này. Tuy nhiên, đối với SPI, một cách mới để báo hiệu thiết lập lại được sử dụng. Fig.11 cung cấp ví dụ về tín hiệu thiết lập lại 1100 cho chế độ SPI. Cụ thể, tín hiệu thiết lập lại 1100 là logic mức thấp mở rộng 1102 khi được mở rộng, trong ngữ cảnh này, có nghĩa là chiều dài của logic mức thấp 1102 dài hơn so với nhiều chu kỳ của tín hiệu xung nhịp chậm 1104 và dài hơn so với nhiều chu kỳ của tín hiệu xung nhịp nhanh 1106. Tín hiệu xung nhịp chậm 1104 là tín hiệu xung nhịp chậm nhất mà chế độ SPI hỗ trợ, và tín hiệu xung nhịp nhanh 1106 là tín hiệu xung nhịp nhanh nhất mà chế độ SPI hỗ trợ.

Việc báo hiệu băng tần biên trong liên kết PCIE theo các khía cạnh được bộc lộ ở đây có thể được cung cấp trong hoặc được tích hợp vào thiết bị dựa trên bộ xử lý bất kỳ. Ví dụ, nhưng không giới hạn, gồm đầu thu giải mã, đơn vị giải trí, thiết bị định vị, thiết bị truyền thông, đơn vị dữ liệu vị trí cố định, đơn vị dữ liệu vị trí di động, thiết bị

hệ thống định vị toàn cầu (global positioning system - GPS), điện thoại di động, điện thoại dạng ô, điện thoại thông minh, điện thoại giao thức khởi tạo phiên (session initiation protocol - SIP), máy tính bảng, phablet, máy chủ, máy tính, máy tính xách tay, thiết bị điện toán di động, thiết bị điện toán đeo được (ví dụ, đồng hồ thông minh, thiết bị theo dõi sức khỏe hoặc thể trạng, kính mắt, v.v.), máy tính để bàn, thiết bị trợ lý kỹ thuật số cá nhân (personal digital assistant - PDA), màn hình, màn hình máy tính, tivi, bộ thu sóng, đài phát thanh, đài vệ tinh, trình phát nhạc, trình phát nhạc kỹ thuật số, trình phát nhạc di động, trình phát video kỹ thuật số, trình phát video, trình phát đĩa video kỹ thuật số (digital video disc - DVD), trình phát video kỹ thuật số di động, ô tô, bộ phận của xe, hệ thống điện tử hàng không, máy bay không người lái, và trực thăng nhiều cánh quạt.

Về vấn đề này, Fig.12 là sơ đồ khối mức hệ thống của thiết bị đầu cuối di động làm ví dụ 1200 chẳng hạn như điện thoại thông minh, máy tính bảng thiết bị điện toán di động, hoặc tương tự. Mặc dù thiết bị đầu cuối di động có bus SOUNDWIRE được dự tính cụ thể là có khả năng hưởng lợi từ các khía cạnh làm ví dụ của sáng chế, cần hiểu rằng sáng chế không bị giới hạn và có thể hữu ích trong hệ thống bất kỳ có bus được ghép kênh phân chia theo thời gian (time division multiplexed - TDM).

Tiếp tục tham chiếu đến Fig.12, thiết bị đầu cuối di động 1200 bao gồm bộ xử lý ứng dụng 1204 (đôi khi được gọi là máy chủ) mà truyền thông với phần tử lưu trữ dung lượng lớn 1206 thông qua bus lưu trữ flash đa năng (universal flash storage - UFS) 1208. Bộ xử lý ứng dụng 1204 có thể còn được kết nối với màn hình 1210 thông qua bus giao diện nối tiếp màn hình (display serial interface - DSI) 1212 và camera 1214 qua bus giao diện nối tiếp camera (camera serial interface - CSI) 1216. Các phần tử âm thanh khác nhau như micrô 1218, loa 1220 và codec âm thanh 1222 có thể được ghép nối với bộ xử lý ứng dụng 1204 thông qua bus đa phương tiện liên chip công suất thấp nối tiếp (serial low-power interchip multimedia bus - SLIMbus) 1224. Ngoài ra, các phần tử âm thanh có thể truyền thông với nhau thông qua bus SOUNDWIRE 1226. Modem 1228 cũng có thể được ghép nối với SLIMbus 1224 và/hoặc bus SOUNDWIRE 1226. Modem 1228 có thể còn được kết nối với bộ xử lý ứng dụng 1204 thông qua kết nối thành phần ngoại vi (PCI) hoặc bus PCI nhanh (PCIe) 1230 và/hoặc bus giao diện quản lý nguồn hệ thống (system power management interface - SPMI) 1232.

Tiếp tục tham chiếu đến Fig.12, bus SPMI 1232 cũng có thể được ghép nối với IC mạng cục bộ (LAN hoặc WLAN) (LAN IC hoặc WLAN IC) 1234, mạch tích hợp quản lý nguồn (power management integrated circuit - PMIC) 1236, IC đồng hành (đôi khi được gọi là chip cầu nối) 1238 và IC tần số vô tuyến (RFIC) 1240. Cần hiểu rằng các bus PCI 1242 và 1244 riêng biệt cũng có thể ghép nối bộ xử lý ứng dụng 1204 với IC đồng hành 1238 và WLAN IC 1234. Bộ xử lý ứng dụng 1204 có thể còn được kết nối với cảm biến 1246 thông qua bus cảm biến 1248. Modem 1228 và RFIC 1240 có thể truyền thông bằng cách sử dụng bus 1250.

Tiếp tục tham chiếu đến Fig.12, RFIC 1240 có thể ghép nối với một hoặc nhiều phần tử RFFE, như là đường hầm anten 1252, chuyển mạch 1254, và bộ khuếch đại công suất 1256 thông qua bus điểm cuối tần số vô tuyến (RFFE) 1258. Ngoài ra, RFIC 1240 có thể ghép nối với nguồn điện theo dõi tổng thể (ETPS) 1260 thông qua bus 1262 và ETPS 1260 có thể truyền thông với bộ khuếch đại công suất 1256. Nói chung, các phần tử RFFE, bao gồm cả RFIC 1240, có thể được coi là hệ thống RFFE 1264. Cần được lưu ý rằng bus RFFE 1258 có thể được hình thành từ đường xung nhịp và đường dữ liệu (không được minh họa).

Người có hiểu biết trung bình trong lĩnh vực kỹ thuật này sẽ hiểu thêm rằng các khối logic, môđun, mạch, và các bước thuật toán minh họa khác nhau được mô tả liên quan đến các khía cạnh được bộc lộ trong bản mô tả này có thể được thực hiện dưới dạng phần cứng điện tử, các lệnh lưu trữ trong bộ nhớ hoặc trong một phương tiện đọc được bằng máy tính khác và được thực thi bởi bộ xử lý, hoặc thiết bị xử lý khác hoặc tổ hợp của cả hai. Các thiết bị được mô tả ở đây có thể được sử dụng trong bất kỳ mạch, thành phần phần cứng, IC hoặc chip IC nào, làm ví dụ. Bộ nhớ trong sáng chế có thể là bộ nhớ với bất kỳ kiểu loại và kích thước nào và có thể được cấu tạo để lưu trữ bất kỳ loại thông tin mong muốn nào. Để thể hiện rõ khả năng thay thế cho nhau này, các thành phần, khối, môđun, mạch và các bước khác nhau đã được mô tả chung ở trên về chức năng của chúng. Cách thực hiện chức năng đó phụ thuộc vào ứng dụng, các lựa chọn thiết kế, và/hoặc các ràng buộc thiết kế cụ thể áp đặt lên tổng thể hệ thống. Người có hiểu biết trung bình trong lĩnh vực có thể triển khai chức năng được mô tả theo nhiều cách khác nhau cho từng ứng dụng cụ thể, nhưng các quyết định triển khai đó không nằm ngoài phạm vi của sáng chế.

Các khối logic, modul và mạch khác nhau được mô tả liên quan đến các khía cạnh được bộc lộ trong sáng chế có thể được triển khai hoặc thực hiện bởi bộ xử lý, bộ xử lý tín hiệu kỹ thuật số (Digital Signal Processor - DSP), mạch tích hợp chuyên dụng (Application Specific Integrated Circuit - ASIC), mảng cổng lập trình được theo trường (Field Programmable Gate Array - FPGA) hoặc thiết bị logic có thể lập trình khác, cổng rời rạc hoặc logic tranzito, các thành phần phần cứng rời rạc, hoặc bất kỳ sự kết hợp nào được thiết kế để thực hiện các chức năng được mô tả ở đây. Bộ xử lý có thể là bộ vi xử lý, nhưng theo cách khác, bộ xử lý có thể là bất kỳ bộ xử lý, bộ điều khiển, vi điều khiển, hoặc máy trạng thái thông thường nào. Bộ xử lý cũng có thể được thực hiện dưới dạng tổ hợp của các thiết bị điện toán (ví dụ, tổ hợp của DSP và bộ vi xử lý, nhiều bộ vi xử lý, một hoặc nhiều bộ vi xử lý kết hợp với lõi DSP, hoặc bất kỳ cấu hình tương tự khác).

Các khía cạnh được mô tả ở đây có thể được thể hiện trong phần cứng và trong lệnh được lưu trữ trong phần cứng, và có thể nằm trong, ví dụ, bộ nhớ truy cập ngẫu nhiên (Random Access Memory - RAM), bộ nhớ flash, bộ nhớ chỉ đọc (Read Only Memory - ROM), ROM có thể lập trình bằng điện (Electrically Programmable ROM - EPROM), ROM có thể lập trình xóa được bằng điện (Electrically Erasable Programmable ROM - EEPROM), các thanh ghi, đĩa cứng, đĩa di động, CD-ROM hoặc bất kỳ dạng phương tiện đọc được bằng máy tính nào đã biết trong lĩnh vực này. Phương tiện lưu trữ làm ví dụ được ghép nối với bộ xử lý để bộ xử lý có thể đọc thông tin từ, và ghi thông tin vào, phương tiện lưu trữ. Theo cách khác, phương tiện lưu trữ có thể được tích hợp vào với bộ xử lý. Bộ xử lý và phương tiện lưu trữ có thể nằm trong mạch ASIC. ASIC có thể nằm trong trạm từ xa. Ngoài ra, bộ xử lý và phương tiện lưu trữ có thể là thành phần rời rạc nằm trong trạm từ xa, trạm gốc, hoặc máy chủ.

Cũng cần lưu ý rằng các bước hoạt động được mô tả trong bất kỳ khía cạnh ví dụ nào trong này được mô tả để đưa ra ví dụ và thảo luận. Các hoạt động được mô tả có thể được thực hiện theo nhiều trình tự khác nhau ngoài các trình tự đã được minh họa. Hơn nữa, các hoạt động được mô tả trong một bước hoạt động đơn lẻ thực sự có thể được thực hiện trong một số bước khác nhau. Ngoài ra, một hoặc nhiều bước hoạt động được mô tả trong các khía cạnh làm ví dụ có thể được kết hợp. Cần hiểu rằng các bước hoạt động được minh họa trên sơ đồ lưu đồ có thể có nhiều điều chỉnh khác nhau vốn là điều dễ hiểu đối với người có hiểu biết trung bình trong lĩnh vực. Người có hiểu biết

trung bình trong lĩnh vực kỹ thuật cũng sẽ hiểu rằng các thông tin và tín hiệu có thể được biểu diễn bằng cách sử dụng bất kỳ công nghệ và kỹ thuật khác nhau nào. Ví dụ, dữ liệu, các chỉ dẫn, lệnh, thông tin, tín hiệu, bit, ký hiệu, và chip có thể được đề cập trong toàn bộ phần mô tả ở trên có thể được biểu diễn bằng điện áp, dòng điện, sóng điện từ, từ trường hoặc hạt, trường quang học hoặc hạt, hoặc bất kỳ sự kết hợp nào của chúng.

Mô tả trên của bản mô tả được cung cấp để cho phép bất kỳ người nào có trình độ trong lĩnh vực thực hiện hoặc sử dụng sáng chế. Nhiều khả năng điều chỉnh khác nhau của bản mô tả sẽ dễ dàng được thấy rõ đối với người có trình độ trong lĩnh vực và các nguyên tắc chung được xác định ở đây có thể được áp dụng cho các tùy biến khác. Do đó, bản mô tả không nhằm mục đích giới hạn trong các ví dụ và thiết kế được mô tả ở đây, mà phù hợp với phạm vi rộng nhất nhất quán với các nguyên tắc và tính năng mới được trình bày ở đây.

Các ví dụ triển khai được mô tả trong các khía cạnh được đánh số sau:

1. Mạch tích hợp (IC) bao gồm:

giao diện liên kết truyền thông bao gồm ít nhất một giao diện liên kết băng tần biên, giao diện liên kết truyền thông được tạo cấu hình để ghép nối với liên kết truyền thông bao gồm đường băng tần biên; và

mạch điều khiển được ghép nối với giao diện liên kết truyền thông, mạch điều khiển được tạo cấu hình để:

thay đổi chế độ hoạt động của đường băng tần biên sang chế độ thay thế.

2. IC theo khía cạnh 1, trong đó IC bao gồm phức hợp gốc kết nối thành phần ngoại vi (PCI) nhanh (PCIE).

3. IC theo khía cạnh 1 hoặc 2, trong đó giao diện liên kết truyền thông còn bao gồm ít nhất một giao diện liên kết tốc độ cao.

4. IC theo khía cạnh bất kỳ trong số các khía cạnh từ 1 đến 3, trong đó mạch điều khiển còn được tạo cấu hình để gửi lệnh trên đường băng tần biên thông qua ít nhất một giao diện liên kết băng tần biên, trong đó lệnh tuân theo chế độ thay thế.
5. IC theo khía cạnh bất kỳ trong số các khía cạnh từ 1 đến 4, trong đó mạch điều khiển còn được tạo cấu hình để đọc thanh ghi của IC từ xa trên liên kết truyền thông để xác định rằng IC từ xa có khả năng hoạt động theo chế độ thay thế.
6. IC theo khía cạnh bất kỳ trong số các khía cạnh từ 1 đến 5, trong đó mạch điều khiển còn được tạo cấu hình để truy vấn IC từ xa để xác định rằng IC từ xa có khả năng hoạt động theo chế độ thay thế.
7. IC theo khía cạnh bất kỳ trong số các khía cạnh từ 1 đến 6, trong đó mạch điều khiển còn được tạo cấu hình để lệnh cho IC từ xa hoạt động ở chế độ thay thế.
8. IC theo khía cạnh 7, trong đó mạch điều khiển được tạo cấu hình để lệnh cho IC từ xa bằng cách thiết lập bit trong thanh ghi điều khiển.
9. IC theo khía cạnh 7, trong đó mạch điều khiển được tạo cấu hình để lệnh cho IC từ xa bằng cách đưa ra lệnh gói lớp giao vận (TLP).
10. IC theo khía cạnh 7, trong đó mạch điều khiển được tạo cấu hình để lệnh cho IC từ xa bằng cách đưa ra lệnh trong tiền tố gói lớp giao vận (TLP).
11. IC theo khía cạnh bất kỳ trong số các khía cạnh từ 1 đến 10, trong đó mạch điều khiển được tạo cấu hình để thay đổi chế độ hoạt động sang một trong số bộ thu/bộ phát không đồng bộ đa năng (UART), giao diện ngoại vi nối tiếp (SPI), I2C, và I3C.

12. IC theo khía cạnh bất kỳ trong số các khía cạnh từ 1 đến 11, trong đó đường thứ nhất của đường băng tần biên hoạt động như đường dữ liệu đi ra và đường thứ hai của đường băng tần biên hoạt động như đường dữ liệu đến.

13. IC theo khía cạnh 1, trong đó IC bao gồm điểm cuối kết nối thành phần ngoại vi (PCI) nhanh (PCIE).

14. IC theo khía cạnh 13, trong đó mạch điều khiển còn được tạo cấu hình để nhận lệnh trên đường băng tần biên thông qua ít nhất một giao diện liên kết băng tần biên, trong đó lệnh tuân theo chế độ thay thế.

15. IC theo khía cạnh bất kỳ trong số khía cạnh 13 hoặc 14, còn bao gồm thanh ghi chỉ báo khả năng chế độ thay thế, thanh ghi được tạo cấu hình để được đọc bởi IC từ xa trên liên kết truyền thông.

16. IC theo khía cạnh bất kỳ trong số các khía cạnh từ 13 đến 15, trong đó mạch điều khiển còn được tạo cấu hình để đáp lại truy vấn bởi IC từ xa để cho biết rằng IC có khả năng hoạt động theo chế độ thay thế.

17. IC theo khía cạnh bất kỳ trong số các khía cạnh từ 13 đến 16, trong đó mạch điều khiển còn được tạo cấu hình để nhận lệnh từ IC từ xa để hoạt động ở chế độ thay thế.

18. IC theo khía cạnh 17, trong đó mạch điều khiển được tạo cấu hình để nhận lệnh từ IC từ xa bởi việc IC từ xa thiết lập bit trong thanh ghi.

19. IC theo khía cạnh 17, trong đó mạch điều khiển được tạo cấu hình để nhận lệnh trong lệnh gói lớp giao vận (TLP).

20. IC theo khía cạnh 17, trong đó mạch điều khiển được tạo cấu hình để nhận lệnh trong tiền tố gói lớp giao vận (TLP).

21. IC theo khía cạnh bất kỳ trong số các khía cạnh từ 1 đến 20 được tích hợp vào thiết bị được chọn từ nhóm bao gồm: đầu thu giải mã; đơn vị giải trí; thiết bị định vị; thiết bị truyền thông; đơn vị dữ liệu vị trí cố định; đơn vị dữ liệu vị trí di động; thiết bị hệ thống định vị toàn cầu (GPS); điện thoại di động; điện thoại dạng ô; điện thoại thông minh; điện thoại giao thức khởi tạo phiên (SIP); máy tính bảng; phablet; máy chủ; máy tính; máy tính xách tay; thiết bị điện toán di động; thiết bị điện toán đeo được; máy tính để bàn; thiết bị trợ lý kỹ thuật số cá nhân (PDA); màn hình; màn hình máy tính; tivi; bộ thu sóng; đài vô tuyến; đài vô tuyến vệ tinh; trình phát nhạc; trình phát nhạc kỹ thuật số; trình phát nhạc di động; trình phát video kỹ thuật số; trình phát video; trình phát đĩa video kỹ thuật số (DVD); trình phát video kỹ thuật số di động; ô tô; bộ phận của xe; hệ thống điện tử hàng không; máy bay không người lái; và trực thăng nhiều cánh quạt.

22. Phương pháp truyền thông bao gồm các bước:

truyền thông ban đầu trên đường băng tần biên trong liên kết truyền thông bằng cách sử dụng chế độ mặc định;

thay đổi chế độ cho đường băng tần biên; và

truyền thông sau đó trên đường băng tần biên theo giao thức băng tần biên thứ hai.

23. Phương pháp theo khía cạnh 22, trong đó việc truyền thông trên đường băng tần biên bao gồm bước truyền thông trên liên kết truyền thông kết nối thành phần ngoại vi (PCI) nhanh (PCIE).

24. Phương pháp theo khía cạnh 22 hoặc 23, trong đó việc truyền thông sau đó trên đường băng tần biên bao gồm bước truyền thông bằng cách sử dụng một trong số bộ thu/bộ phát không đồng bộ đa năng (UART), giao diện ngoại vi nối tiếp (SPI), I2C, và I3C.

25. Phương pháp theo khía cạnh bất kỳ trong số các khía cạnh từ 22 đến 24, trong đó việc truyền thông trên đường băng tần biên bao gồm bước truyền thông trên đường yêu cầu xung nhịp, đường yêu cầu đánh thức, hoặc đường thiết lập lại ngoại vi.

26. Phương pháp theo khía cạnh bất kỳ trong số các khía cạnh từ 22 đến 25, phương pháp này còn bao gồm bước xác định liệu mạch tích hợp (IC) từ xa có khả năng truyền thông bằng cách sử dụng chế độ thay thế hay không.

27. Phương pháp theo khía cạnh bất kỳ trong số các khía cạnh từ 22 đến 26, phương pháp này còn bao gồm bước chỉ báo cho IC từ xa rằng IC thứ nhất có khả năng truyền thông bằng cách sử dụng chế độ thay thế.

YÊU CẦU BẢO HỘ

1. Mạch tích hợp (integrated circuit - IC) bao gồm:

giao diện liên kết truyền thông bao gồm:

ít nhất một giao diện liên kết băng tần biên, giao diện liên kết truyền thông được tạo cấu hình để ghép nối với liên kết truyền thông bao gồm đường băng tần biên; và

ít nhất một giao diện liên kết tốc độ cao; và

mạch điều khiển được ghép nối với giao diện liên kết truyền thông, mạch điều khiển được tạo cấu hình để:

ban đầu vận hành đường băng tần biên ở chế độ mặc định;

sau đó, lệnh cho IC từ xa hoạt động ở chế độ thay thế bằng cách sử dụng ít nhất một giao diện liên kết tốc độ cao;

thay đổi chế độ hoạt động của đường băng tần biên sang chế độ thay thế; và

sau đó, thay đổi chế độ hoạt động từ chế độ thay thế trở lại chế độ mặc định.

2. IC theo điểm 1, trong đó IC bao gồm phức hợp gốc kết nối thành phần ngoại vi (Peripheral Component Interconnect - PCI) nhanh (PCI express - PCIE).

3. IC theo điểm 1, trong đó mạch điều khiển còn được tạo cấu hình để gửi lệnh trên đường băng tần biên thông qua ít nhất một giao diện liên kết băng tần biên, trong đó lệnh tuân theo chế độ thay thế.

4. IC theo điểm 1, trong đó mạch điều khiển còn được tạo cấu hình để đọc thanh ghi của IC từ xa trên liên kết truyền thông để xác định rằng IC từ xa có khả năng hoạt động theo chế độ thay thế.

5. IC theo điểm 1, trong đó mạch điều khiển còn được tạo cấu hình để truy vấn IC từ xa để xác định rằng IC từ xa có khả năng hoạt động theo chế độ thay thế.

6. IC theo điểm 1, trong đó mạch điều khiển được tạo cấu hình để lệnh cho IC từ xa bằng cách sử dụng ít nhất một giao diện liên kết tốc độ cao bằng cách thiết lập bit trong thanh ghi điều khiển.

7. IC theo điểm 1, trong đó mạch điều khiển được tạo cấu hình để lệnh cho IC từ xa bằng cách đưa ra lệnh gói lớp giao vận (transaction layer packet - TLP) bằng cách sử dụng ít nhất một giao diện liên kết tốc độ cao.

8. IC theo điểm 1, trong đó mạch điều khiển được tạo cấu hình để lệnh cho IC từ xa bằng cách đưa ra lệnh trong tiền tố gói lớp giao vận (TLP) bằng cách sử dụng ít nhất một giao diện liên kết tốc độ cao.

9. IC theo điểm 1, trong đó mạch điều khiển được tạo cấu hình để thay đổi chế độ hoạt động sang một trong số bộ thu/bộ phát không đồng bộ đa năng (Universal Asynchronous receiver/transmitter - UART), giao diện ngoại vi nối tiếp (serial peripheral interface - SPI), I2C, và I3C.

10. IC theo điểm 1, trong đó đường thứ nhất của đường băng tần biên hoạt động như đường dữ liệu đi ra và đường thứ hai của đường băng tần biên hoạt động như đường dữ liệu đến.

11. IC theo điểm 1 được tích hợp vào thiết bị được chọn từ nhóm bao gồm: đầu thu giải mã; đơn vị giải trí; thiết bị định vị; thiết bị truyền thông; đơn vị dữ liệu vị trí cố định; đơn vị dữ liệu vị trí di động; thiết bị hệ thống định vị toàn cầu (global positioning system - GPS); điện thoại di động; điện thoại dạng ô; điện thoại thông minh; điện thoại giao thức khởi tạo phiên (session initiation protocol - SIP); máy tính bảng; phablet; máy chủ; máy tính; máy tính xách tay; thiết bị điện toán di động; thiết bị điện toán đeo được; máy tính để bàn; thiết bị trợ lý kỹ thuật số cá nhân (personal digital assistant - PDA); màn hình; màn hình máy tính; tivi; bộ thu sóng; đài vô tuyến; đài vô tuyến vệ tinh; trình phát nhạc; trình phát nhạc kỹ thuật số; trình phát nhạc di động; trình phát video kỹ thuật số; trình phát video; trình phát đĩa video kỹ thuật số (DVD); trình phát video kỹ thuật số di động; ô tô; bộ phận của xe; hệ thống điện tử hàng không; máy bay không người lái; và trực thăng nhiều cánh quạt.

12. Mạch tích hợp (IC) bao gồm:

giao diện liên kết truyền thông bao gồm:

ít nhất một giao diện liên kết băng tần biên, giao diện liên kết truyền thông được tạo cấu hình để ghép nối với liên kết truyền thông bao gồm đường băng tần biên, trong

đó đường thứ nhất của đường băng tần biên hoạt động như đường dữ liệu đi ra và đường thứ hai của đường băng tần biên hoạt động như đường dữ liệu đến; và

ít nhất một giao diện liên kết tốc độ cao; và

mạch điều khiển được ghép nối với giao diện liên kết truyền thông, mạch điều khiển được tạo cấu hình để:

vận hành ban đầu ở chế độ mặc định;

sau đó, lệnh cho IC từ xa hoạt động ở chế độ thay thế bằng cách sử dụng ít nhất một giao diện liên kết tốc độ cao;

sau đó, thay đổi chế độ hoạt động của đường băng tần biên sang chế độ thay thế; và

sau đó, thay đổi chế độ hoạt động từ chế độ thay thế trở lại chế độ mặc định;

trong đó IC bao gồm điểm cuối kết nối thành phần ngoại vi (PCI) nhanh (PCIE).

13. IC theo điểm 12, trong đó mạch điều khiển còn được tạo cấu hình để nhận lệnh trên đường băng tần biên thông qua ít nhất một giao diện liên kết băng tần biên, trong đó lệnh tuân theo chế độ thay thế.

14. IC theo điểm 12, còn bao gồm thanh ghi chỉ báo khả năng chế độ thay thế, thanh ghi được tạo cấu hình để được đọc bởi IC từ xa trên liên kết truyền thông.

15. IC theo điểm 12, trong đó mạch điều khiển còn được tạo cấu hình để đáp lại truy vấn bởi IC từ xa để cho biết rằng IC có khả năng hoạt động theo chế độ thay thế.

16. IC theo điểm 12, trong đó mạch điều khiển còn được tạo cấu hình để nhận lệnh trên ít nhất một giao diện liên kết tốc độ cao từ IC từ xa để hoạt động ở chế độ thay thế.

17. IC theo điểm 16, trong đó mạch điều khiển được tạo cấu hình để nhận lệnh từ IC từ xa bởi việc IC từ xa thiết lập bit trong thanh ghi.

18. IC theo điểm 16, trong đó mạch điều khiển được tạo cấu hình để nhận lệnh trong lệnh gói lớp giao vận (TLP).

19. IC theo điểm 16, trong đó mạch điều khiển được tạo cấu hình để nhận lệnh trong tiền tố gói lớp giao vận (TLP).

20. Phương pháp truyền thông bao gồm các bước:

truyền thông ban đầu trên đường băng tần biên trong liên kết truyền thông bằng cách sử dụng chế độ mặc định;

sau đó xử lý lệnh trên đường tốc độ cao trong liên kết truyền thông để hoạt động theo giao thức băng tần biên thứ hai;

thay đổi chế độ cho đường băng tần biên từ chế độ mặc định sang chế độ thay thế dựa vào giao thức băng tần biên thứ hai;

sau khi thay đổi chế độ, truyền thông trên đường băng tần biên theo giao thức băng tần biên thứ hai; và

sau đó thay đổi trở lại chế độ mặc định.

21. Phương pháp theo điểm 20, trong đó việc truyền thông trên đường băng tần biên bao gồm bước truyền thông trên liên kết truyền thông kết nối thành phần ngoại vi (PCI) nhanh (PCIE).

22. Phương pháp theo điểm 20, trong đó việc truyền thông trên đường băng tần biên sau khi thay đổi chế độ bao gồm bước truyền thông bằng cách sử dụng một trong số bộ thu/bộ phát không đồng bộ đa năng (UART), giao diện ngoại vi nối tiếp (SPI), I2C, và I3C.

23. Phương pháp theo điểm 20, trong đó việc truyền thông trên đường băng tần biên bao gồm bước truyền thông trên đường yêu cầu xung nhịp, đường yêu cầu đánh thức, hoặc đường thiết lập lại ngoại vi.

24. Phương pháp theo điểm 20, phương pháp này còn bao gồm bước xác định liệu mạch tích hợp (IC) từ xa có khả năng truyền thông bằng cách sử dụng chế độ thay thế hay không.

25. Phương pháp theo điểm 20, phương pháp này còn bao gồm bước chỉ báo cho IC từ xa rằng IC thứ nhất có khả năng truyền thông bằng cách sử dụng chế độ thay thế.

1/9

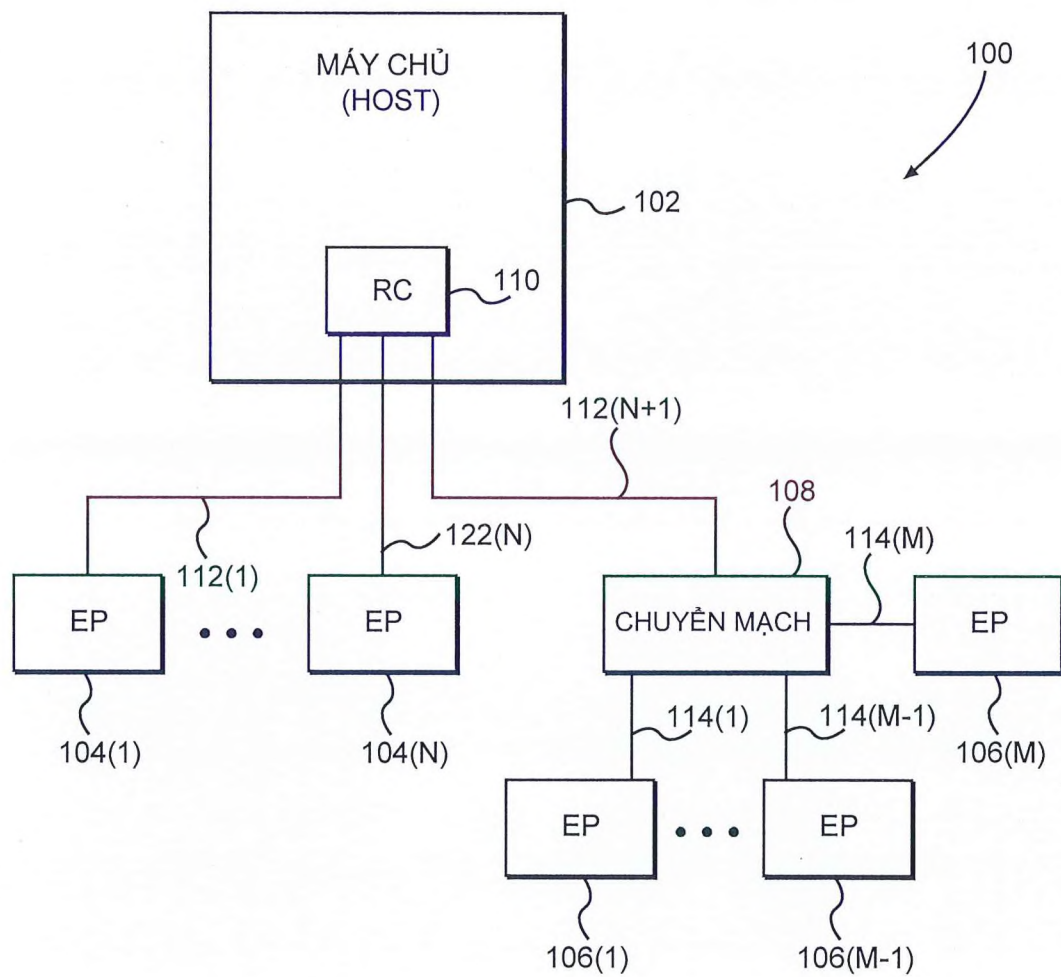
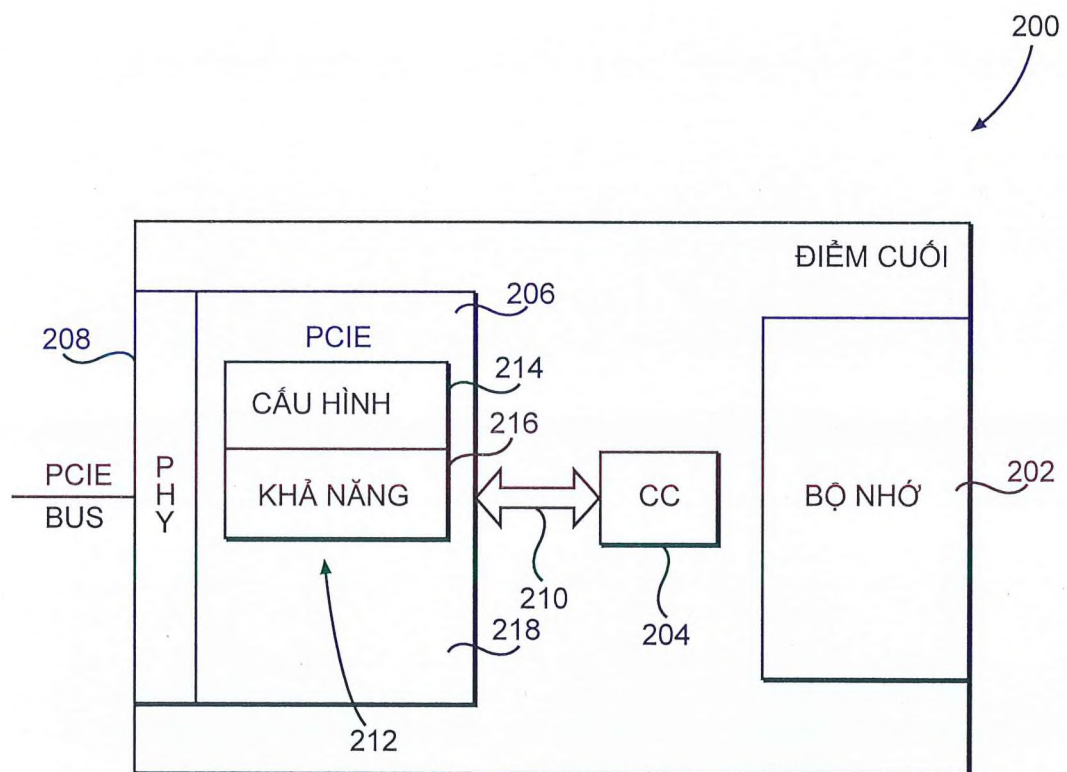
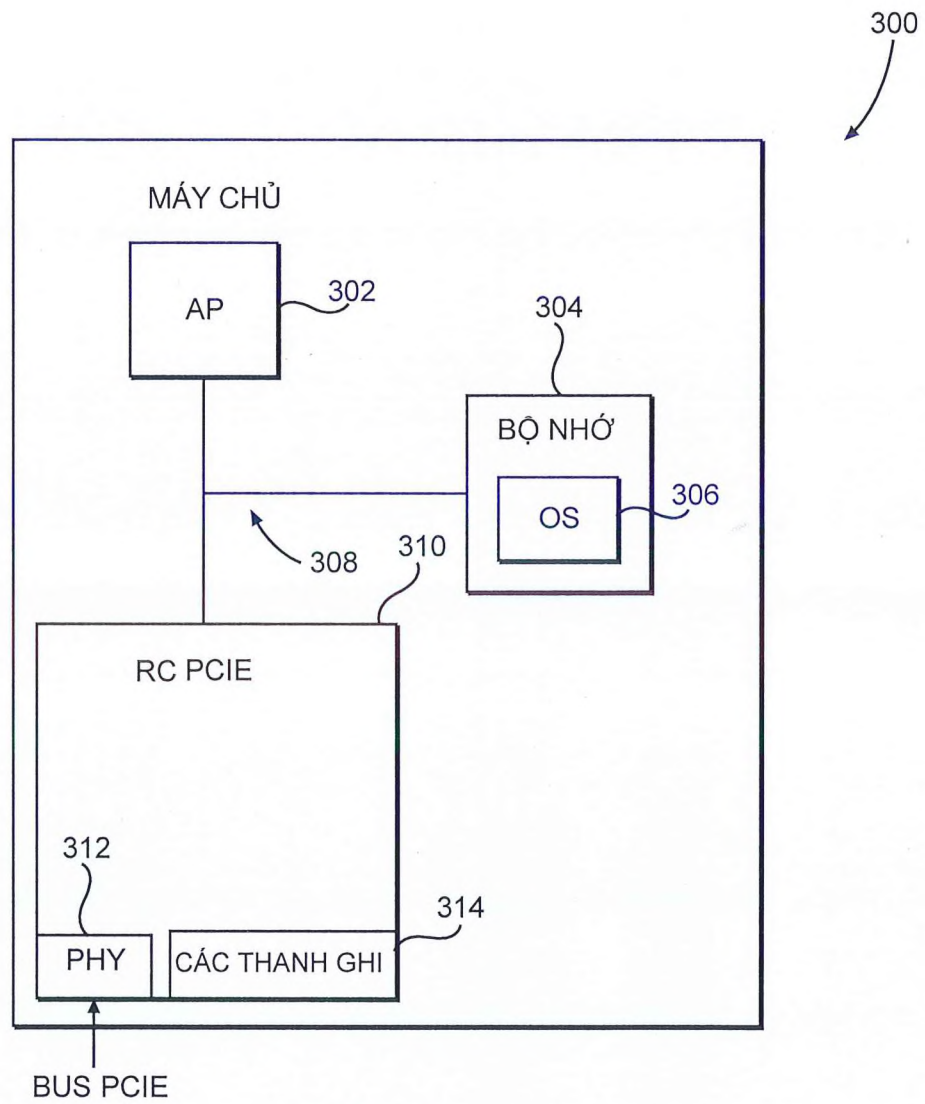
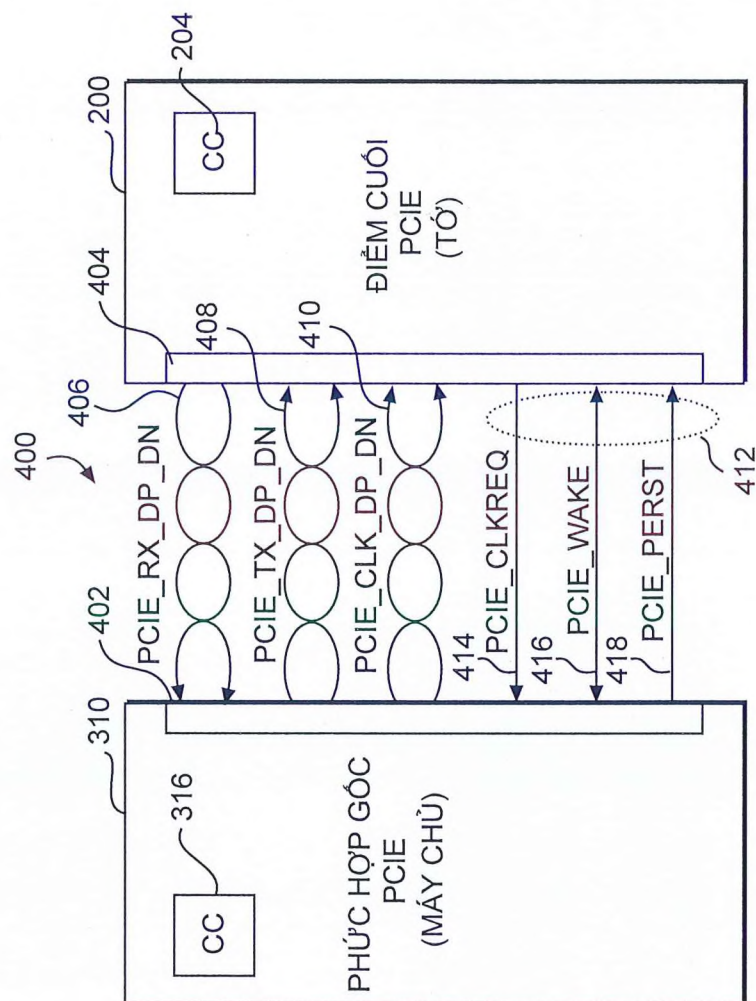


FIG. 1

**FIG. 2**

3/9

**FIG. 3**

**FIG. 4**

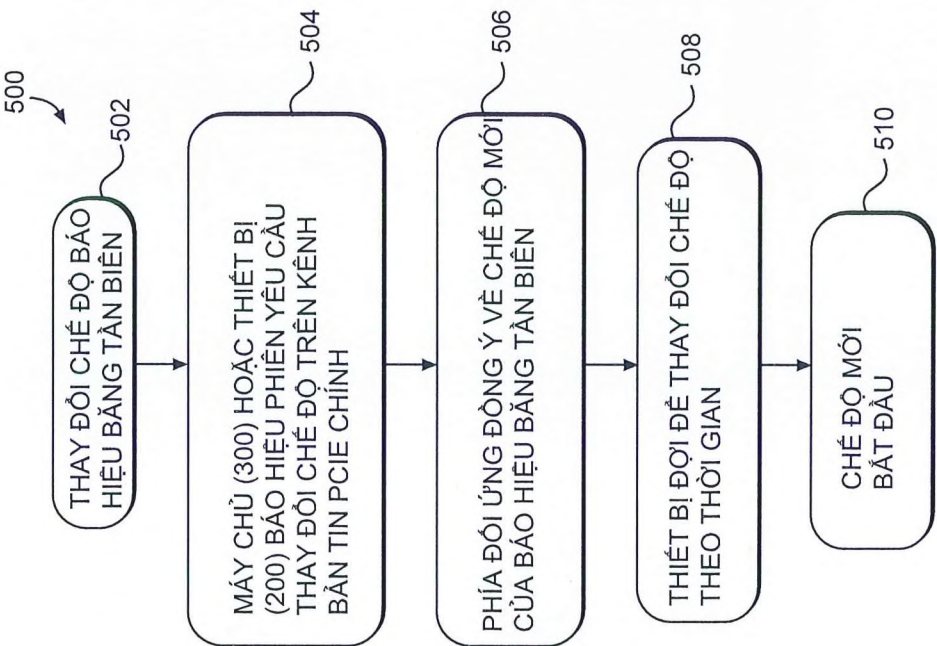


FIG. 5

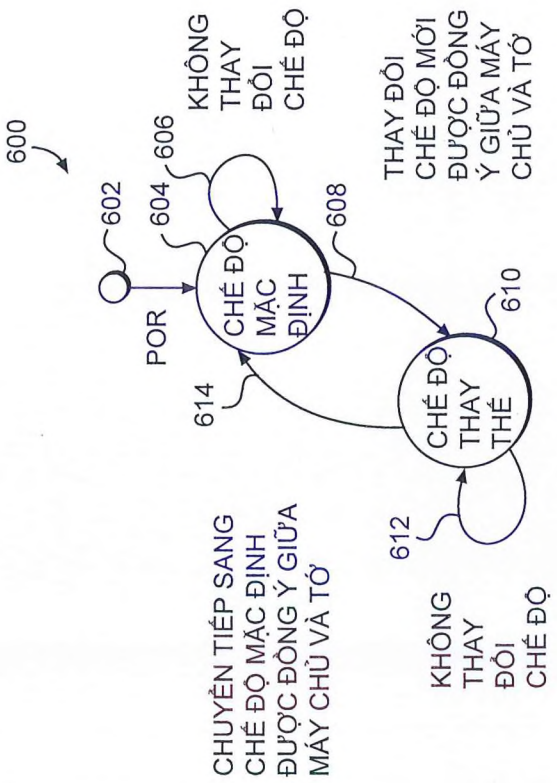


FIG. 6

CHẾ ĐỘ THAY THẾ MỚI

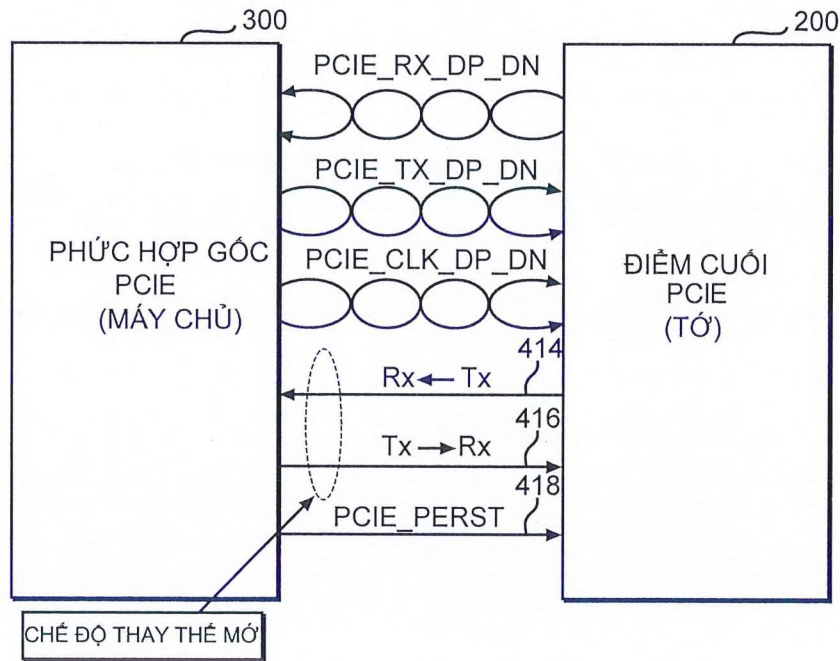


FIG. 7

CHẾ ĐỘ THAY THẾ MỚI

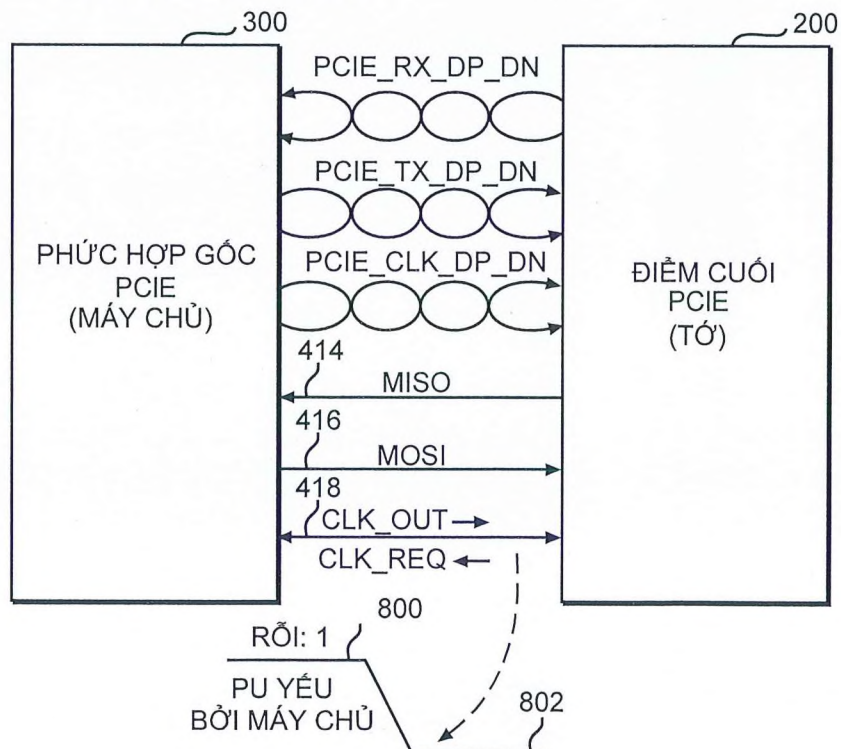


FIG. 8

7/9

CHẾ ĐỘ THAY THẾ MỚI

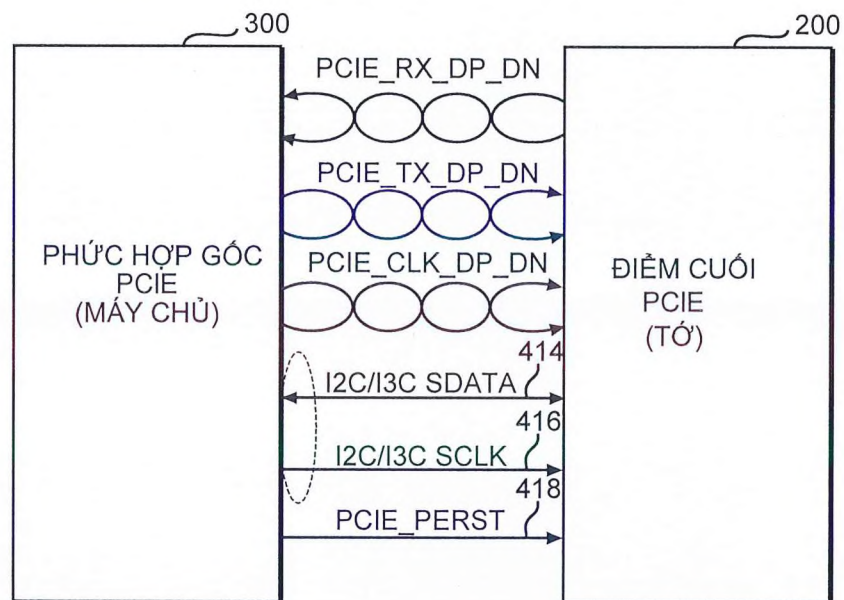


FIG. 9

1000

D7	D6	D5	D4	D3	D2	D1	D0	
0	0	0	0	0	0	0	0	YẾU CẦU XUNG NHỊP (NẮC#1) 1002(1)
0	0	0	0	0	0	0	1	YẾU CẦU XUNG NHỊP (NẮC#2) 1002(2)
0	0	0	0	0	0	1	0	YẾU CẦU XUNG NHỊP (NẮC#3) 1002(3)
0	0	0	0	0	0	1	1	ĐÁNH THỨC
CẦN XÁC ĐỊNH	CẦN XÁC ĐỊNH	CẦN XÁC ĐỊNH	CẦN XÁC ĐỊNH	CẦN XÁC ĐỊNH	CẦN XÁC ĐỊNH	CẦN XÁC ĐỊNH	CẦN XÁC ĐỊNH	BẢNG TẦN BIẾN CẦN ĐƯỢC XÁC ĐỊNH
--	--	--	--	--	--	--	--	--
CẦN XÁC ĐỊNH	CẦN XÁC ĐỊNH	CẦN XÁC ĐỊNH	CẦN XÁC ĐỊNH	CẦN XÁC ĐỊNH	CẦN XÁC ĐỊNH	CẦN XÁC ĐỊNH	CẦN XÁC ĐỊNH	BẢNG TẦN BIẾN CẦN ĐƯỢC XÁC ĐỊNH

FIG. 10

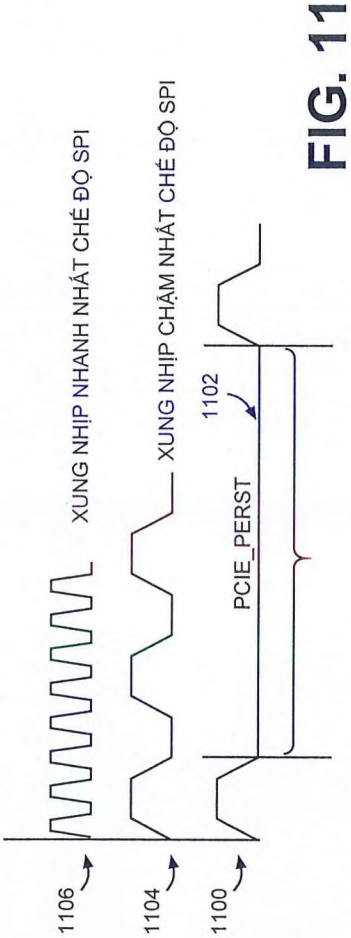


FIG. 11

9/9

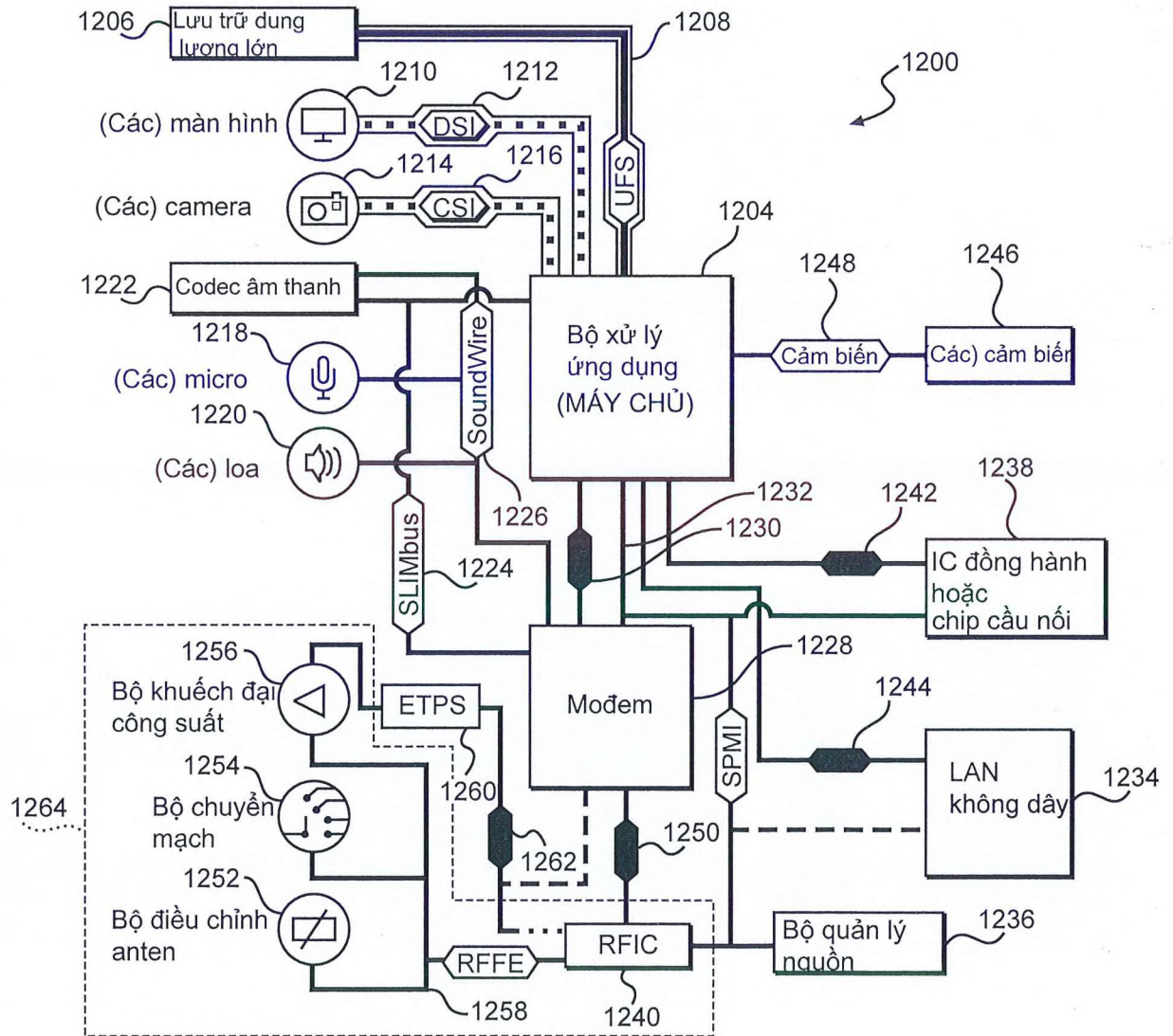


FIG. 12