



(12) BẢN MÔ TẢ SÁNG CHẾ THUỘC BẰNG ĐỘC QUYỀN SÁNG CHẾ

(19) Cộng hòa xã hội chủ nghĩa Việt Nam (VN)
CỤC SỞ HỮU TRÍ TUỆ

(11)



1-0053642

(51)⁷ H04J 3/06

(13) B

(21) 1-2017-01800

(22) 15/05/2017

(45) 25/11/2025 452

(43) 25/10/2017 355A

(73) Tập đoàn Công nghiệp - Viễn thông quân đội (VIETTEL) (VN)
Số 1 Trần Hữu Dực, Mỹ Đình 2, quận Nam Từ Liêm, thành phố Hà Nội

(72) Phùng Lê Lâm (VN); Vũ Tuấn Đức (VN); Nguyễn Chí Linh (VN); Hoàng Tiến Trung (VN); Phí Ngọc Tú (VN).

(74) Công ty Luật TNHH quốc tế BMVN (BMVN INTERNATIONAL LLC)

(54) PHƯƠNG PHÁP XÁC ĐỊNH VÀ ĐIỀU CHỈNH TẦN SỐ HỆ THỐNG TRONG
GIAO THỨC ĐỒNG BỘ 1588V2

(21) 1-2017-01800

(57) Sáng chế đề xuất phương pháp xác định, điều chỉnh chính xác tần số hệ thống trong giao thức đồng bộ 1588v2 và ổn định tần số này nhằm mục đích làm giảm sự ảnh hưởng của trễ không đồng đều PDV đường truyền lên giải pháp PTP trên mạng chuẩn ITU G.8265.1, tăng độ chính xác của quá trình tính toán, đưa tần số về giá trị mong muốn với cấp chính xác đến hàng tỉ của giây.

Lĩnh vực kỹ thuật được đề cập

Sáng chế đề cập đến phương pháp xác định và điều chỉnh tần số hệ thống trong giao thức đồng bộ 1588v2. Ngoài ra, phương pháp theo sáng chế còn bao gồm việc làm ổn định tần số này để kéo dài chất lượng của tần số trong thời gian lâu nhất.

Tình trạng kỹ thuật của sáng chế

Trong thời gian gần đây, các nhà cung cấp viễn thông đang trong quá trình nâng cấp hệ thống mạng truyền dẫn từ chuyển mạch kênh trên kết nối E1 truyền thống sang chuyển mạch gói trên đường truyền Ethernet. Sự chuyển dịch này không những giúp giảm được chi phí khai thác lắp đặt thiết bị mà còn đáp ứng được nhu cầu băng thông lớn cho các dịch vụ mới.

Tuy nhiên, về bản chất đường truyền Ethernet không được thiết kế để truyền tín hiệu đồng bộ, trong khi đó hệ thống mạng tế bào (cellular systems) yêu cầu đồng bộ về tần số để duy trì quá trình truyền nhận thông tin của các thiết bị người dùng UE (User equipment) luôn liên mạch và đảm bảo quá trình chuyển vùng (handover) không bị ngắt quãng.

Một số giải pháp cho đồng bộ thường được sử dụng hiện nay là GPS, SyncE, PTP1588.

Trong giải pháp GPS, các nút (Node) được tích hợp trên phần cứng có một mô-đun GPS có nhiệm vụ cung cấp xung đồng bộ khi nhận được tín hiệu GPS, thường là xung 1 Hz có độ chính xác rất cao (10^{-9} của giây), đáp ứng được yêu cầu đồng bộ. Khối phần cứng sẽ sử dụng xung này làm đầu vào cho bộ phân phối tần số của hệ thống, từ đó các nút sẽ đồng bộ với nhau. Tuy nhiên, giải pháp này rất tốn kém do phải triển khai mô-đun GPS trên mỗi nút và cũng không đảm bảo vấn đề bảo mật vì các vệ tinh GPS đều do Mỹ sản xuất. Ngoài ra, các bộ nhận GPS yêu cầu phải có tầm nhìn trực tiếp đến các vệ tinh để có thể hoạt động chính xác.

SyncE (Synchronous Ethernet) là giải pháp tích hợp tín hiệu đồng bộ vào đường truyền ethernet dưới dạng tín hiệu vật lý. Mặc dù có độ chính xác cao về tần số, giải pháp này lại không cung cấp thông tin đồng bộ về thời gian (time synchronization).

Một giải pháp thông dụng khác là giao thức PTP1588 (Precision Time Protocol), các nút đồng bộ với nhau bằng cách trao đổi các bản tin với máy chủ (master) trên mạng ethernet. Máy chủ được sử dụng trong giao thức PTP thường là phần cứng chuyên dụng có độ chính xác rất cao, một máy chủ có thể cung cấp tín hiệu đồng bộ cho khoảng 500 – 1000 nút. Giải pháp này có ưu điểm cung cấp đồng bộ về tần số và thời gian. Tuy nhiên, khi giao thức PTP được triển khai trên mạng, các bản tin truyền nhận bị ảnh hưởng bởi đường truyền và phải chia sẻ tài nguyên trên đường truyền với các luồng bản tin khác, các yếu tố này sẽ gây ra biến thiên trễ gói PDV (Packet Delay Variation) của các gói tin truyền tại các nút.

Trên mạng lưới có các thiết bị mạng như cầu nối (bridges), chuyển mạch (switches), định tuyến (routers) để hỗ trợ chuẩn IEEE- 1588 (ITU G.8275.1), biến thiên trễ gói PDV của các gói tin truyền là không đáng kể. Các thiết bị mạng lúc này đóng vai trò là một đồng hồ ngoại biên (boundary clock) (là máy tớ đối với máy chủ trước đó (upstream master) và là máy chủ đối với thiết bị phía sau (downstream device)) có nhiệm vụ bù trừ lại độ trễ trên đường truyền.

Ngược lại, đối với mạng lưới không có thiết bị hỗ trợ IEEE – 1588 (ITU G.8265.1), trễ không đồng đều PDV có thể lên đến hàng trăm phần triệu của giây (microsecond). Điều này ảnh hưởng trực tiếp đến quá trình đồng bộ, và gây sai số lớn trong tính toán.

Trên thực tế, nhà mạng khai thác viễn thông thường phải trả chi phí cho gói phần mềm hỗ trợ tính năng đồng bộ từ nhà cung cấp thứ ba dưới dạng li xăng chạy ứng dụng (runtime license).

Bản chất kỹ thuật của sáng chế

Do đó, mục đích của sáng chế là làm giảm sự ảnh hưởng của trễ không đồng đều PDV lên giải pháp PTP trên mạng chuẩn ITU G.8265.1, tăng độ chính xác của quá trình tính toán đến phần tỉ của giây (nanosecond). Để đạt được mục đích này, sáng chế

đề xuất phương pháp xác định và điều chỉnh chính xác tần số hệ thống giao thức 1588v2 bao gồm các bước sau:

- i) trong một chu kỳ truyền nhận 1588v2, thực hiện tính toán và lấy mẫu giá trị trễ đường truyền trung bình giữa máy chủ (master) và máy tớ (slave) và lưu lại thông số t_2 ;
- ii) sau khi đạt được số lượng mẫu cần thiết, chọn chu kỳ có giá trị trễ đường truyền trung bình nhỏ nhất và gọi chu kỳ này là “sync tốt”;
- iii) tiến hành chọn hai "sync tốt" và tỉ lệ tần số giữa máy chủ và máy tớ được tính theo công thức $\frac{T_2(n)-T_2}{T_1(n)-T_1}$;
- iv) điều chỉnh tần số và tiếp tục chu kỳ lấy mẫu mới như nêu trong bước i) cho đến khi tần số đạt được giá trị mong muốn.

Ngoài ra, phương pháp theo sáng chế còn bao gồm bước ổn định tần số để kéo dài chất lượng của tần số trong thời gian lâu nhất. Trạng thái của tần số được kiểm tra thông qua biên độ thay đổi của tần số, nếu biên độ thay đổi của tần số có xu hướng giảm, cho đến khi biên độ này giao động trong một ngưỡng cho phép, bộ điều chỉnh tần số sẽ được khoá lại và tần số sẽ được giữ tại giá trị này cho đến khi biên độ giao độ vượt ngưỡng cho phép. Quá trình này giúp cho tần số không bị ảnh hưởng bởi PDV có độ trễ lớn bất thường, đảm bảo hệ thống hoạt động ổn định.

Mô tả vắn tắt các hình vẽ

Các dấu hiệu kỹ thuật và bản chất của sáng chế sẽ trở nên dễ hiểu và rõ ràng hơn sau khi tham khảo các hình vẽ kèm theo.

Hình 1 là hình vẽ mô tả cơ bản chu kỳ truyền nhận các bản tin của giao thức PTP 1588.

Hình 2 là hình vẽ mô tả mối liên hệ giữa hai bản tin sync “tốt”.

Hình 3 là hình vẽ dạng sơ đồ khối mô tả nguyên lý hoạt động của bộ điều khiển tích phân tỷ lệ.

Hình 4 là hình vẽ dạng sơ đồ khối mô tả nguyên lý hoạt động của bộ điều chỉnh ổn định tần số.

Mô tả chi tiết các phương án thực hiện sáng chế

Giao thức PTP 1588 đã phát triển được 15 năm kể từ phiên bản đầu tiên được đưa ra vào năm 2002, phiên bản thứ 2 được công bố vào năm 2008. Giao thức này được phát triển để đáp ứng độ chính xác trong việc đồng bộ các đối tượng với nhau từ một phần ngàn đến một phần triệu giây, ứng dụng cho các hệ thống thông tin di động. Về cơ bản, cơ chế đồng bộ của PTP 1588 là quá trình trao đổi các bản tin chứa thông tin về thời gian giữa máy chủ và máy tớ (như được thể hiện trong Hình 1). Dựa vào các nhãn thời gian (timestamps), máy tớ có thể tính toán độ chênh lệch về thời gian đến máy chủ và điều chỉnh lại thời gian cho bằng với máy chủ, điều này dẫn đến tần số hệ thống của máy tớ cũng đồng bộ với nhau.

Giải pháp này yêu cầu phải được thực hiện trên phần cứng có hỗ trợ đếm thời gian (hardware timestamp) để loại bỏ đi sự ảnh hưởng của trễ không đồng đều khi các gói tin đi qua các lớp giao thức (Protocol stack Delay Variation).

Nguồn tần số trên hệ thống cần đảm bảo có thể điều chỉnh được, có độ tuyến tính >80% và ít bị ảnh hưởng bởi nhiệt độ môi trường.

Trên lý thuyết, tần số hệ thống của máy tớ có thể được xác định bằng cách đo số lượng xung nhịp (clock) hệ thống của máy tớ giữa 2 bản tin sync liên tiếp nhau. Tuy nhiên, do trễ không đồng đều PDV trên mạng có thể lên đến hàng trăm μ s, ảnh hưởng rất lớn đến việc tính toán. Ví dụ, máy chủ phát đi bản tin sync với tốc độ 8 bản tin/1 giây, sai số có thể lên đến 100 μ s trên 125ms, gần bằng 1000ppm. Để giảm sự ảnh hưởng của trễ không đồng đều PDV, giải pháp tận dụng việc tính toán trễ trung bình (meanPathDelay) để phát hiện chu kỳ có độ trễ thấp nhất – “sync tốt”. Nếu thuật toán chọn được “sync tốt”, tần số được xác định bằng cách so sánh nhãn thời gian (timestamp) với bản tin “sync tốt” trước đó (như được thể hiện trên hình 2). Việc chọn bản tin sync “tốt” là sự trao đổi giữa chất lượng và số lượng, số lượng mẫu bản tin sync càng nhiều, giá trị tính toán được càng chính xác nhưng sẽ mất nhiều thời gian.

Trễ Chủ - Tớ (MSdelay) và trễ Tớ - Chủ (SMdelay) là :

$$MSdelay = t2 - t1$$

$$SMdelay = t4 - t3$$

Trễ một chiều (one-way-delay) hoặc trễ trung bình (meanPathDelay) là giá trị trung bình của MSdelay và SMdelay :

$$\text{Trễ trung bình} = (\text{MSdelay} + \text{SMdelay})/2$$

Trễ trung bình được tính sau mỗi chu kỳ sync – delay-Resp bao gồm các yếu tố sau:

$$\text{Trễ trung bình} = \text{delay}_{\text{transmission}} + \text{delay}_{\text{propagation}} + \text{delay}_{\text{queue}}$$

$\text{delay}_{\text{transmission}}$: khoảng thời gian yêu cầu để đẩy tất cả các bit của một gói tin từ thiết bị mạng lên đường dây.

$\text{delay}_{\text{propagation}}$: khoảng thời gian yêu cầu để một gói tin di chuyển từ thiết bị truyền đến thiết bị nhận.

$\text{delay}_{\text{queue}}$: trễ do hàng chờ.

Kích thước bản tin Sync luôn cố định (44 bit) nên $\text{delay}_{\text{transmission}}$ luôn là hằng số và các gói tin được truyền đi trên cùng 1 đường truyền nên $\text{delay}_{\text{propagation}}$ không thay đổi. Từ 2 luận điểm trên, trễ sẽ trực tiếp chịu ảnh hưởng bởi $\text{queue}_{\text{delay}}$.

Sau khi xác định được giá trị tần số hệ thống, ứng dụng Bộ điều khiển tích phân - tỉ lệ (Proportional – Integral) và bộ điều chỉnh ổn định tần số (Detect stability controller) để tăng tính ổn định và chính xác cho quá trình điều khiển.

Bộ điều khiển tích phân - tỉ lệ (Proportional – Integral)

Bộ điều khiển tích phân - tỉ lệ PI (Proportional – Integral) là một cơ chế phản hồi vòng điều khiển được sử dụng rất phổ biến trong các bộ điều khiển phản hồi (thể hiện trong hình 3). Bộ điều khiển PI sẽ thực hiện giảm tối đa sai số bằng cách điều chỉnh giá trị đầu vào. Giá trị tỉ lệ xác định tác động của sai số hiện tại, giá trị tích phân xác định tác động của tổng các sai số trong quá khứ.

Bộ điều chỉnh ổn định tần số DSC (Detect stability controller)

Bộ điều chỉnh ổn định tần số DSC (như được thể hiện trong hình 4) được phát triển với mục đích loại bỏ sự ảnh hưởng của nhiễu trên đường truyền, giữ nhịp (clock) với giá trị chính xác trong thời gian lâu nhất và bắt đầu điều chỉnh trở lại khi nhịp bị sai lệch lớn (> 50ppb).

Bộ DSC gồm có 3 cấp (level), mỗi cấp tượng trưng cho mức độ ổn định của nhịp hệ thống:

- Cấp chính xác 1: Tần số hiện tại có độ chính xác thấp, cho phép điều chỉnh tần số với biên độ lớn.
- Cấp chính xác 2: Tần số hiện tại có độ chính xác gần đúng so với yêu cầu ($< 50\text{ppb}$), cho phép điều chỉnh nhịp ở biên độ nhỏ.
- Cấp chính xác 3: Độ chính xác của tần số hiện tại đáp ứng được yêu cầu ($< 50\text{ppb}$), không điều chỉnh nhịp.

Ví dụ thực hiện sáng chế

Các tác giả sáng kiến đã thực hiện đánh giá phần mềm tại hệ thống mạng 4G đang được triển khai tại Vũng Tàu, đặt phần cứng BBU tại 1 trạm eNobeB có kết nối với nhịp của máy chủ (master clock), thực hiện đo tần số trên phần cứng BBU đã được tích hợp thuật toán điều chỉnh tần số (giá trị mong muốn : $10\text{Mhz} \pm 50\text{ppb}$) bằng máy đếm tần (frequency counter).

Độ chính xác được đánh giá như nêu trong bảng sau:

Bảng 1

STT	Giá trị điện áp DAC ban đầu (mV)	Giá trị điện áp DAC khi ổn định (mV)	Nhịp VCXO khi ổn định (Hz)
1	1650	1696	10000000.129
2	1650	1696	10000000.157
3	1650	1696	10000000.141
4	1650	1695	10000000.008
5	1650	1697	10000000.172
6	1650	1696	10000000.129

Độ ổn định được đánh giá như nêu trong bảng sau:

Bảng 2

Thời gian	Điện áp DAC (mV)	Nhịp VCXO (Hz)
12 giờ	1650	9999995.775
20 giờ	1689	9999999.365
30 giờ	1698	10000000.232
36 giờ	1696	10000000.040
90 giờ	1695	9999999.950
110 giờ	1697	10000000.142
	1695	9999999.950

Nhận xét :

Độ trượt của nhịp do đặc tính vật lý của linh kiện được khống chế trong ngưỡng cho phép. Khi sai số của nhịp vượt ngưỡng cho phép, DSC sẽ chuyển cấp chính xác về cấp 2, giá trị điện áp DAC được tinh chỉnh cho đến khi cấp chính xác đạt đến cấp 3.

Những lợi ích đạt được của sáng chế

Phương pháp xác định và điều chỉnh chính xác tần số hệ thống giao thức 1588v2 theo sáng chế đã làm giảm sự ảnh hưởng của trễ không đồng đều PDV lên giải pháp PTP trên mạng chuẩn ITU G.8265.1, làm tăng độ chính xác của quá trình tính toán đến phần tỉ của giây (nanosecond). Đồng thời, phương pháp theo sáng chế có thể cung cấp thông tin đồng bộ về thời gian với chi phí thấp.

YÊU CẦU BẢO HỘ

1. Phương pháp xác định và điều chỉnh chính xác tần số hệ thống trong giao thức đồng bộ 1588v2, trong đó phương pháp này bao gồm các bước sau:

i) trong một chu kỳ truyền nhận 1588v2, thực hiện tính toán, lấy mẫu giá trị trễ trung bình giữa máy chủ và máy tớ, và lưu lại thông số t_2 ,

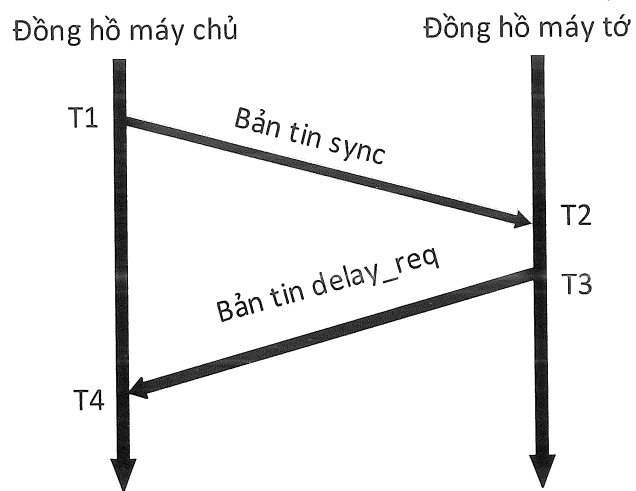
ii) sau khi đạt được số lượng mẫu cần thiết, chọn chu kỳ có giá trị trễ đường truyền trung bình nhỏ nhất, chu kỳ này được gọi “sync tốt”,

iii) sau khi chọn được hai “sync tốt”, tỉ lệ tần số giữa máy chủ và máy tớ được tính theo công thức $\frac{T2(n)-T2}{T1(n)-T1}$

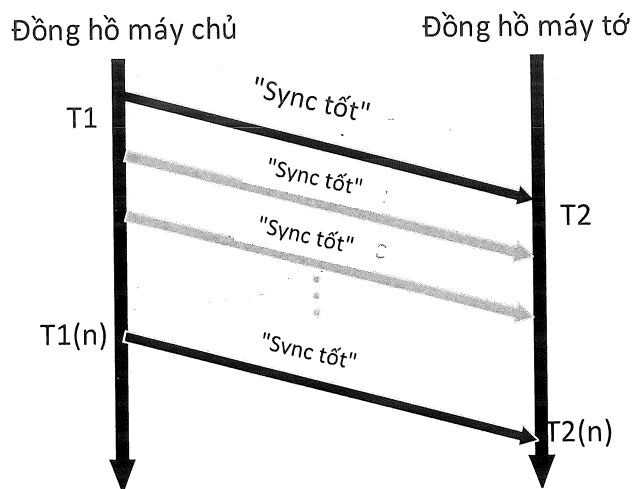
iv) thực hiện điều chỉnh tần số và tiếp tục chu kỳ lấy mẫu mới như ở bước i) cho đến khi đạt được tần số mong muốn.

2. Phương pháp theo điểm 1, trong đó phương pháp này còn bao gồm bước ổn định tần số sau:

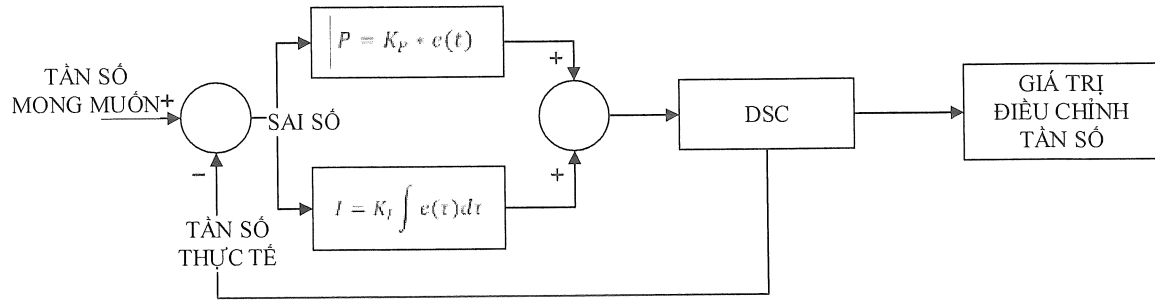
v) khi biên độ thay đổi của tần số dao động trong một ngưỡng cho phép, khóa bộ điều chỉnh tần số để tần số được giữ tại giá trị này cho đến khi biên độ dao động vượt ngưỡng cho phép.



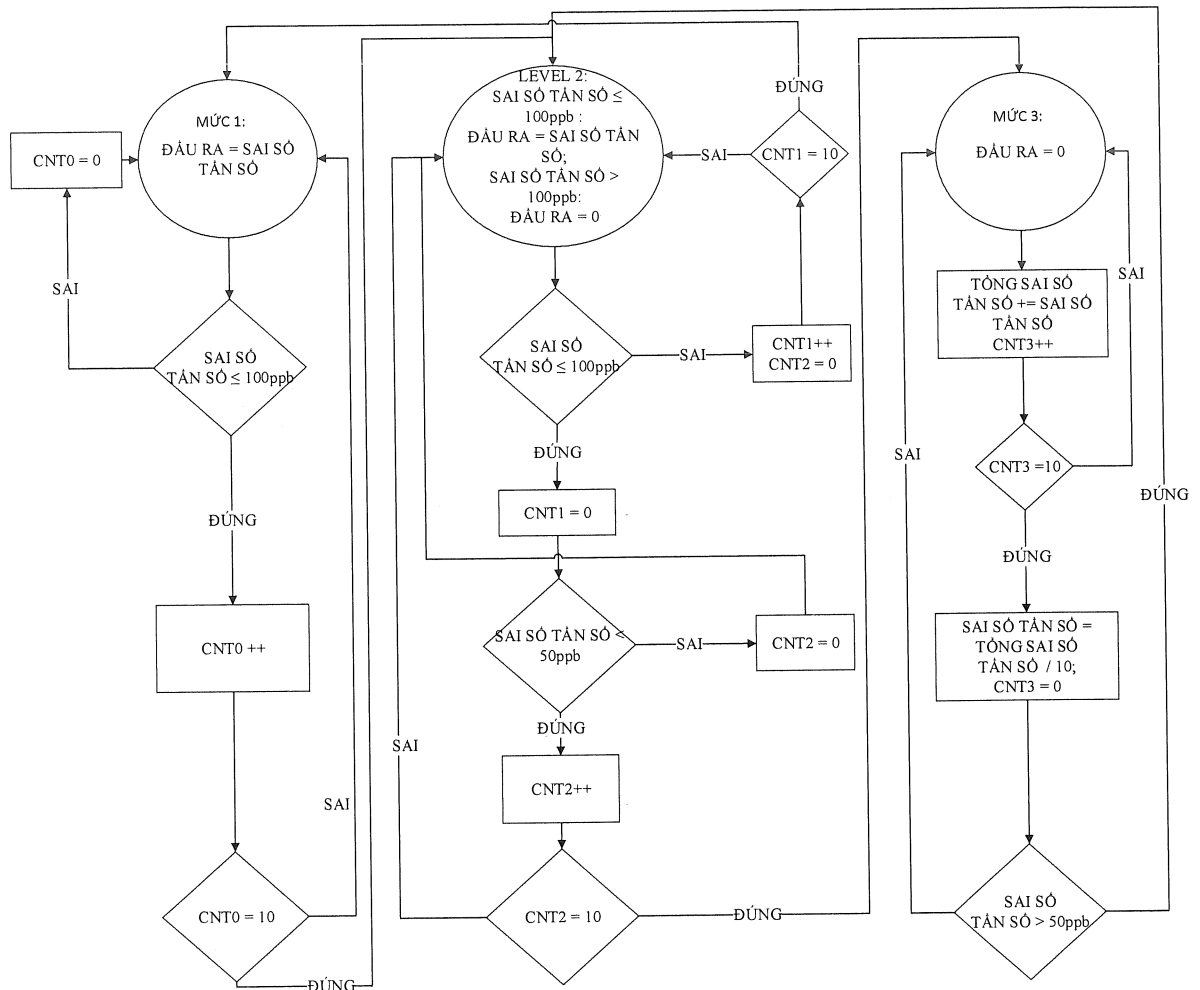
Hình 1



Hình 2



Hình 3



Hình 4