



(12) BẢN MÔ TẢ SÁNG CHẾ THUỘC BẰNG ĐỘC QUYỀN SÁNG CHẾ

(19) Cộng hòa xã hội chủ nghĩa Việt Nam (VN)
CỤC SỞ HỮU TRÍ TUỆ

(11)



1-0053479

(51)⁷ H04J 11/00

(13) B

(21) 1-2019-06697

(22) 04/05/2018

(86) PCT/CN2018/085740 04/05/2018

(87) WO2018/202184 08/11/2018

(30) 201710309975.6 04/05/2017 CN

(45) 25/11/2025 452

(43) 25/02/2020 383A

(73) HUAWEI TECHNOLOGIES CO., LTD. (CN)

Huawei Administration Building, Bantian, Longgang District, Shenzhen, Guangdong
518129, P. R. China

(72) Qu, Bingyu (CN); LIU, Jianqin (CN).

(74) Công ty Luật TNHH T&G (TGVN)

(54) PHƯƠNG PHÁP, THIẾT BỊ TRUYỀN THÔNG KHÔNG DÂY, VÀ HỆ THỐNG
TRUYỀN THÔNG VÀ BỘ XỬ LÝ CÓ LIÊN QUAN

(21) 1-2019-06697

(57) Sáng chế đề xuất phương pháp và thiết bị truyền thông không dây, thiết bị truyền thông, phương tiện đọc được bởi máy tính, máy truyền thông, và hệ thống truyền thông, để làm giảm sự tương quan giữa tín hiệu đồng bộ hóa thứ cấp và tín hiệu đồng bộ hóa sơ cấp, và làm giảm nhiễu cho tín hiệu đồng bộ hóa sơ cấp. Phương pháp truyền thông không dây bao gồm các bước: thu tín hiệu đồng bộ hóa sơ cấp và tín hiệu đồng bộ hóa thứ cấp từ thiết bị mạng, tín hiệu đồng bộ hóa sơ cấp dựa vào chuỗi đồng bộ hóa thứ nhất $s(n)$; tín hiệu đồng bộ hóa thứ cấp dựa vào chuỗi đồng bộ hóa thứ hai $y(n)$ đáp ứng: $y(n) = [1 - 2 \cdot f_1((n + k_1) \bmod 127)] \cdot [1 - 2 \cdot f_2((n + k) \bmod 127)]$, trong đó n là số nguyên, $n = 0, 1, \dots, 126$, k là số nguyên và $k < 127$, và k_1 là số nguyên và $k_1 < 253$; và thu nhận thông tin nhận dạng ô dựa vào tín hiệu đồng bộ hóa sơ cấp và tín hiệu đồng bộ hóa thứ hai.

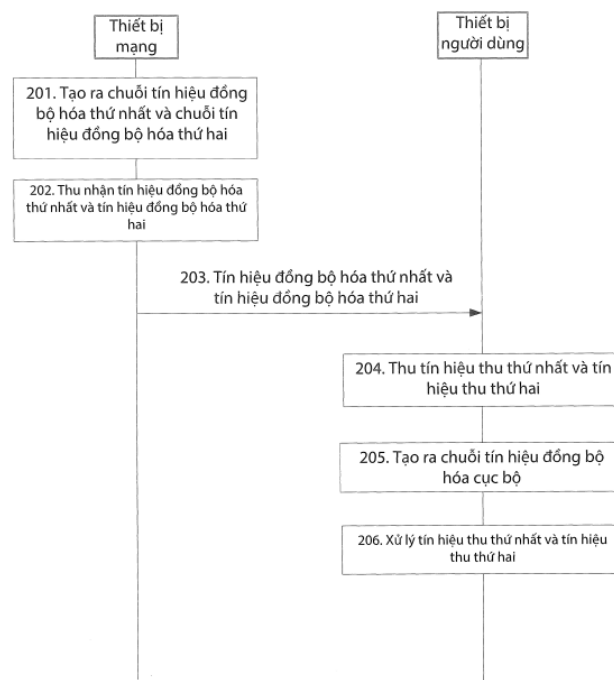


Fig.2

Lĩnh vực kỹ thuật được đề cập

Sáng chế đề cập đến lĩnh vực truyền thông, và cụ thể là, đề cập đến phương pháp và thiết bị truyền thông không dây, phương tiện đọc được bởi máy tính, máy truyền thông và hệ thống truyền thông.

Tình trạng kỹ thuật của sáng chế

Trong mạng truy cập radio thế hệ tiếp theo (New Radio - radio mới, viết tắt là NR), trạm gốc đường xuống hoàn thành sự đồng bộ hóa thời gian và tần số đường xuống chưa hoàn thiện bằng cách sử dụng tín hiệu đồng bộ hóa. Tín hiệu đồng bộ hóa bao gồm tín hiệu đồng bộ hóa sơ cấp (Primary Synchronization Signal, viết tắt là PSS) và tín hiệu đồng bộ hóa thứ cấp (Secondary Synchronization Signal, viết tắt là SSS). Thiết bị người dùng (User Equipment, viết tắt là UE) có thể thu tín hiệu đồng bộ hóa sơ cấp và tín hiệu đồng bộ hóa thứ cấp, để thực hiện sự đồng bộ hóa và thu nhận thông tin nhận dạng ô. Đầu tiên, thiết bị người dùng phát hiện tín hiệu đồng bộ hóa sơ cấp để xác định tần số trung tâm và thông tin đồng bộ hóa thời gian và tần số cơ sở hoặc các phần của thông tin nhận dạng ô, và sau đó thu nhận thông tin nhận dạng ô bằng cách sử dụng tín hiệu đồng bộ hóa thứ cấp. Thông thường, có thể có một lượng nhỏ các tín hiệu đồng bộ hóa sơ cấp khác nhau có thể, ví dụ, ba tín hiệu đồng bộ hóa sơ cấp hoặc một tín hiệu đồng bộ hóa sơ cấp. Dự án đối tác thế hệ thứ ba (3rd Generation Partnership Project, viết tắt là 3GPP) đã thảo luận về việc tạo ra tín hiệu đồng bộ hóa sơ cấp bằng cách sử dụng bộ ghi dịch phản hồi tuyến tính dài nhất. Ngoài ra, tín hiệu đồng bộ hóa thứ cấp có thể cũng được tạo ra dựa vào chuỗi m được xáo trộn hoặc chuỗi Gold. Chuỗi m là viết tắt của chuỗi bộ ghi dịch tuyến tính dài nhất. Thông thường, để phân biệt giữa tín hiệu đồng bộ hóa sơ cấp và tín hiệu đồng bộ hóa thứ cấp, chuỗi tín hiệu đồng bộ hóa sơ cấp và chuỗi tín hiệu đồng bộ hóa thứ cấp là khác nhau.

Trong công nghệ truyền thông di động thế hệ thứ năm (5th-Generation, viết tắt là 5G), độ dài của chuỗi tín hiệu đồng bộ hóa mới có thể lớn hơn hoặc bằng độ dài của

chuỗi tín hiệu đồng bộ hóa trong công nghệ phát triển dài hạn (Long Term Evolution, viết tắt là LTE). Công nghệ đa hợp phân chia theo tần số trực giao (Orthogonal Frequency Division Multiplexing, viết tắt là OFDM) được sử dụng để truyền tín hiệu đồng bộ hóa. Nghĩa là, chuỗi tín hiệu đồng bộ hóa sơ cấp được ánh xạ lên bộ mang con trong hệ thống OFDM mà được cấp phát đến tín hiệu đồng bộ hóa sơ cấp, và chuỗi tín hiệu đồng bộ hóa thứ cấp được ánh xạ lên bộ mang con trong hệ thống OFDM được cấp phát đến tín hiệu đồng bộ hóa thứ cấp.

Theo giải pháp hiện thời, tín hiệu đồng bộ hóa sơ cấp và tín hiệu đồng bộ hóa thứ cấp chiếm giữ một ký hiệu OFDM, và các kích thước của các độ rộng dải được chiếm giữ là giống nhau và là N , trong đó N là số nguyên, ví dụ, 127. Khi thiết bị mạng phát hiện tín hiệu đồng bộ hóa sơ cấp, thì tín hiệu đồng bộ hóa thứ cấp trong ô khác hoặc trong ô cục bộ gây nhiễu cho việc phát hiện tín hiệu đồng bộ hóa sơ cấp.

Bản chất kỹ thuật của sáng chế

Các phương án của sáng chế đề xuất phương pháp gửi tín hiệu đồng bộ hóa và phương pháp thu tín hiệu đồng bộ hóa, để làm giảm sự tương quan giữa tín hiệu đồng bộ hóa thứ cấp và tín hiệu đồng bộ hóa sơ cấp, và làm giảm nhiễu cho tín hiệu đồng bộ hóa sơ cấp.

Khía cạnh thứ nhất của một phương án của sáng chế đề xuất phương pháp gửi tín hiệu đồng bộ hóa. Phương pháp này bao gồm các bước: tạo ra, bởi thiết bị mạng, chuỗi tín hiệu đồng bộ hóa thứ nhất mà thu được dựa vào chuỗi m thứ nhất và chuỗi tín hiệu đồng bộ hóa thứ hai mà thu được dựa vào chuỗi Gold thứ nhất, trong đó chuỗi Gold thứ nhất được tạo ra dựa vào chuỗi m thứ hai và chuỗi m thứ ba, đa thức tạo (generator polynomial) của chuỗi m thứ nhất giống như đa thức tạo của chuỗi m thứ hai, và chuỗi m thứ nhất, chuỗi m thứ hai, và chuỗi m thứ ba đều có độ dài là N , trong đó N là số nguyên dương lớn hơn 1; ánh xạ, bởi thiết bị mạng, chuỗi tín hiệu đồng bộ hóa thứ nhất lên M bộ mang con trong đơn vị thời gian thứ nhất để thu nhận tín hiệu đồng bộ hóa thứ nhất, và ánh xạ chuỗi tín hiệu đồng bộ hóa thứ hai lên M bộ mang con trong đơn vị thời gian thứ hai để thu nhận tín hiệu đồng bộ hóa thứ hai, trong đó M là số nguyên dương lớn hơn 1; và gửi, bởi thiết bị mạng, tín hiệu đồng bộ hóa thứ nhất và tín hiệu đồng bộ hóa thứ hai. Theo phương án này của sáng chế, thiết bị mạng tạo ra chuỗi tín hiệu đồng bộ hóa thứ nhất và chuỗi tín hiệu đồng bộ hóa thứ hai có trị số tương quan nhỏ, tức là, chuỗi tín hiệu

đồng bộ hóa sơ cấp và chuỗi tín hiệu đồng bộ hóa thứ cấp, để làm giảm sự tương quan chéo giữa tín hiệu đồng bộ hóa thứ cấp và tín hiệu đồng bộ hóa sơ cấp, nhờ đó làm giảm nhiễu được tạo ra cho tín hiệu đồng bộ hóa sơ cấp bởi tín hiệu đồng bộ hóa thứ cấp trong ô khác hoặc trong ô cục bộ.

Theo cách thực hiện thứ nhất của khía cạnh thứ nhất theo phương án này của sáng chế, chuỗi tín hiệu đồng bộ hóa thứ nhất là chuỗi thu được dựa vào chuỗi m thứ nhất, và đa thức tạo của chuỗi m thứ nhất $\{c(n)|n = 0, 1, 2, \dots, N - 1\}$ là $g_1(x) = \sum_{i=0}^K a_i \cdot x^i$, trong đó $0 \leq i \leq K$, $a_K = 1, a_0 = 1$, và K là số nguyên dương lớn hơn hoặc bằng 1; và chuỗi tín hiệu đồng bộ hóa thứ nhất và chuỗi m thứ nhất đáp ứng $s(n) = 1 - 2 \cdot c(n), n = 0, 1, 2, \dots, N - 1, c((n + K) \bmod N) = (\sum_{i=1}^{K-1} a_i \cdot c((n + i) \bmod N) + c(n)) \bmod 2, n = 0, 1, 2, \dots, N - K - 1$, trong đó $s(n)$ là chuỗi tín hiệu đồng bộ hóa thứ nhất, và $c(n)$ là chuỗi m thứ nhất. Chuỗi tín hiệu đồng bộ hóa thứ nhất được giới hạn trong phương án này của sáng chế, nhờ đó nâng cao khả năng thực hiện và khả năng hoạt động của phương án này của sáng chế.

Theo cách thực hiện thứ hai của khía cạnh thứ nhất theo phương án này của sáng chế, chuỗi tín hiệu đồng bộ hóa thứ hai là chuỗi thu được dựa vào chuỗi Gold thứ nhất, chuỗi Gold thứ nhất được tạo ra dựa vào chuỗi m thứ hai $\{f_1(n)|n = 0, 1, 2, \dots, N - 1\}$ và chuỗi m thứ ba $\{f_2(n)|n = 0, 1, 2, \dots, N - 1\}$, đa thức tạo của chuỗi m thứ hai là $g_2(x) = \sum_{i=0}^K b_i \cdot x^i$, và đa thức tạo của chuỗi m thứ ba là $g_3(x) = \sum_{i=0}^K c_i \cdot x^i$, trong đó $b_K = 1, b_0 = 1, c_K = 1, c_0 = 1, 0 \leq i \leq K$, và K là số nguyên dương lớn hơn hoặc bằng 1; và chuỗi Gold thứ nhất, chuỗi m thứ hai, và chuỗi m thứ ba đáp ứng $y_{m,k}(n) = 1 - 2 \cdot g_{m,k}(n), g_{m,k}(n) = (f_1((n + m + k) \bmod N) + f_2((n + k) \bmod N)) \bmod 2, n = 0, 1, 2, \dots, N - 1, k = 0, 1, 2, \dots, N - 1, m = 0, 1, 2, \dots, N - 1$, trong đó $y_{m,k}(n)$ là chuỗi tín hiệu đồng bộ hóa thứ hai, $g_{m,k}(n)$ là chuỗi Gold thứ nhất, m là trị số dịch tương đối giữa chuỗi thứ hai $f_1(n)$ và chuỗi thứ ba $f_2(n)$, và k là trị số dịch vòng. Chuỗi tín hiệu đồng bộ hóa thứ hai được xác định theo phương án này của sáng chế, nhờ đó nâng cao khả năng thực hiện và khả năng hoạt động của phương án này của sáng chế.

Theo cách thực hiện thứ ba của khía cạnh thứ nhất theo phương án này của sáng chế, chuỗi tín hiệu đồng bộ hóa thứ hai đáp ứng $y_{m,k}(n) = x_1((n + m + k) \bmod N) \cdot x_2((n + k) \bmod N), x_1(n) = 1 - 2 \cdot f_1(n), x_2(n) = 1 - 2 \cdot f_2(n), n = 0, 1, \dots, N - 1, k = 0, 1, 2, \dots, N - 1, m = 0, 1, 2, \dots, N - 1$, trong đó $y_{m,k}(n)$ là chuỗi tín hiệu đồng bộ hóa

thứ hai, $f_1(n)$ là chuỗi m thứ hai, và $f_2(n)$ là chuỗi m thứ ba. Có thể được hiểu rằng $x_1(n) = 1 - 2 \cdot f_1(n)$ và $x_2(n) = 1 - 2 \cdot f_2(n)$ được thay thế vào $y_{m,k}(n) = x_1((n + m + k) \bmod N) \cdot x_2((n + k) \bmod N)$, từ đó thấy rằng chuỗi tín hiệu đồng bộ hóa thứ hai $y_{m,k}(n)$ có thể cũng được biểu diễn là $y_{m,k}(n) = [1 - 2 \cdot f_1((n + m + k) \bmod N)] \cdot [1 - 2 \cdot f_2((n + k) \bmod N)]$. Để đơn giản, $m+k$ có thể được thể hiện là k_1 , nghĩa là, $k_1 = m+k$. Trong trường hợp này, chuỗi tín hiệu đồng bộ hóa thứ hai $y_{m,k}(n)$ có thể cũng được biểu diễn là $y_{m,k}(n) = [1 - 2 \cdot f_1((n + k_1) \bmod N)] \cdot [1 - 2 \cdot f_2((n + k) \bmod N)]$, trong đó $n = 0, 1, \dots, N-1$, $k = 0, 1, 2, \dots, N-1$, và $k_1 = 0, 1, 2, \dots, 2(N-1)$. Nghĩa là, n là số nguyên nhỏ hơn hoặc bằng $N-1$, k là số nguyên nhỏ hơn hoặc bằng $N-1$, và k_1 là số nguyên nhỏ hơn hoặc bằng $2(N-1)$. Điều kiện khác mà có thể được đáp ứng bởi tín hiệu đồng bộ hóa thứ hai được đưa ra trong phương án này của sáng chế, nhờ đó làm tăng cách thực hiện của phương án này của sáng chế.

Khía cạnh thứ hai của một phương án của sáng chế đề xuất phương pháp thu tín hiệu đồng bộ hóa. Phương pháp này bao gồm các bước: thu, bởi thiết bị người dùng, tín hiệu thu thứ nhất và tín hiệu thu thứ hai; tạo ra, bởi thiết bị người dùng, các chuỗi tín hiệu đồng bộ hóa cục bộ, trong đó các chuỗi tín hiệu đồng bộ hóa cục bộ bao gồm chuỗi tín hiệu đồng bộ hóa cục bộ thứ nhất và chuỗi tín hiệu đồng bộ hóa cục bộ thứ hai, chuỗi tín hiệu đồng bộ hóa cục bộ thứ nhất là chuỗi thu được dựa vào chuỗi m thứ nhất, chuỗi tín hiệu đồng bộ hóa cục bộ thứ hai là chuỗi thu được dựa vào chuỗi Gold thứ nhất, chuỗi Gold thứ nhất được tạo ra dựa vào chuỗi m thứ hai và chuỗi m thứ ba, đa thức tạo của chuỗi m thứ nhất giống như đa thức tạo của chuỗi m thứ hai, và chuỗi m thứ nhất, chuỗi m thứ hai, và chuỗi m thứ ba đều có độ dài là N , trong đó N là số nguyên dương lớn hơn 1; và xử lý, bởi thiết bị người dùng, tín hiệu thu thứ nhất và tín hiệu thu thứ hai dựa vào chuỗi tín hiệu đồng bộ hóa cục bộ. Theo phương án này của sáng chế, thiết bị người dùng lần lượt xử lý tín hiệu thu thứ nhất và tín hiệu thu thứ hai bằng cách sử dụng chuỗi tín hiệu đồng bộ hóa cục bộ thứ nhất và chuỗi tín hiệu đồng bộ hóa cục bộ thứ hai được tạo ra mà có trị số tương quan nhỏ, nghĩa là, thiết bị người dùng lần lượt xử lý tín hiệu thu thứ nhất và tín hiệu thu thứ hai bằng cách sử dụng chuỗi tín hiệu đồng bộ hóa sơ cấp cục bộ và chuỗi tín hiệu đồng bộ hóa thứ cấp cục bộ mà có trị số tương quan nhỏ, để làm giảm xác suất phát hiện sai tín hiệu đồng bộ hóa thứ cấp cục bộ và tín hiệu đồng bộ hóa sơ cấp cục bộ, nhờ đó nâng cao hiệu suất phát hiện tín hiệu thu thứ nhất và tín hiệu thu thứ hai.

Theo cách thực hiện thứ nhất của khía cạnh thứ hai theo phương án này của sáng chế, bước xử lý, bởi thiết bị người dùng, tín hiệu thu thứ nhất và tín hiệu thu thứ hai dựa vào chuỗi tín hiệu đồng bộ hóa cục bộ bao gồm các bước: thực hiện, bởi thiết bị người dùng, việc xử lý tương quan trên tín hiệu thu thứ nhất dựa vào chuỗi tín hiệu đồng bộ hóa cục bộ thứ nhất; và thực hiện, bởi thiết bị người dùng, việc xử lý tương quan trên tín hiệu thu thứ hai dựa vào chuỗi tín hiệu đồng bộ hóa cục bộ thứ hai. Quy trình xử lý tín hiệu thu thứ nhất và tín hiệu thu thứ hai được tinh chỉnh theo phương án này của sáng chế, nhờ đó hoàn thành các bước trong phương án này của sáng chế.

Theo cách thực hiện thứ hai của khía cạnh thứ hai theo phương án này của sáng chế, bước thực hiện, bởi thiết bị người dùng, việc xử lý tương quan trên tín hiệu thu thứ nhất dựa vào chuỗi tín hiệu đồng bộ hóa cục bộ thứ nhất bao gồm các bước: thực hiện, bởi thiết bị người dùng, việc xử lý tương quan trên tín hiệu thu thứ nhất dựa vào chuỗi tín hiệu đồng bộ hóa cục bộ thứ nhất, trong đó chuỗi tín hiệu đồng bộ hóa cục bộ thứ nhất là chuỗi thu được dựa vào chuỗi m thứ nhất, và đa thức tạo của chuỗi m thứ nhất $\{c(n)|n = 0, 1, 2, \dots, N - 1\}$ là $g_1(x) = \sum_{i=0}^K a_i \cdot x^i$, trong đó $a_K = 1, a_0 = 1$, K là số nguyên dương lớn hơn hoặc bằng 1, và $0 \leq i \leq K$; và chuỗi tín hiệu đồng bộ hóa cục bộ thứ nhất và chuỗi m thứ nhất đáp ứng $s(n) = 1 - 2 \cdot c(n), n = 0, 1, 2, \dots, N - 1$, $c((n + K) \bmod N) = (\sum_{i=1}^{K-1} a_i \cdot c((n + i) \bmod N) + c(n)) \bmod 2$, $n = 0, 1, 2, \dots, N - K - 1$, trong đó $s(n)$ là chuỗi tín hiệu đồng bộ hóa cục bộ thứ nhất, và $c(n)$ là chuỗi m thứ nhất. Chuỗi tín hiệu đồng bộ hóa cục bộ thứ nhất được giới hạn trong phương án này của sáng chế, nhờ đó nâng cao khả năng thực hiện và khả năng hoạt động của phương án này của sáng chế.

Theo cách thực hiện thứ ba của khía cạnh thứ hai theo phương án này của sáng chế, bước thực hiện, bởi thiết bị người dùng, việc xử lý tương quan trên tín hiệu thu thứ hai dựa vào chuỗi tín hiệu đồng bộ hóa cục bộ thứ hai bao gồm các bước: thực hiện, bởi thiết bị người dùng, việc xử lý tương quan trên tín hiệu thu thứ hai dựa vào chuỗi tín hiệu đồng bộ hóa cục bộ thứ hai, trong đó chuỗi tín hiệu đồng bộ hóa cục bộ thứ hai là chuỗi thu được dựa vào chuỗi Gold thứ nhất, chuỗi Gold thứ nhất được tạo ra dựa vào chuỗi m thứ hai $\{f_1(n)|n = 0, 1, 2, \dots, N - 1\}$ và chuỗi m thứ ba $\{f_2(n)|n = 0, 1, 2, \dots, N - 1\}$, đa thức tạo của chuỗi m thứ hai là $g_2(x) = \sum_{i=0}^K b_i \cdot x^i$, và đa thức tạo của chuỗi m thứ ba là $g_3(x) = \sum_{i=0}^K c_i \cdot x^i$, trong đó $b_K = 1, b_0 = 1, c_K = 1, c_0 = 1$, K là số nguyên dương lớn hơn hoặc bằng 1, và $0 \leq i \leq K$; và chuỗi Gold thứ nhất, chuỗi m thứ hai, và

chuỗi m thứ ba đáp ứng $y_{m,k}(n) = 1 - 2 \cdot g_{m,k}(n)$, $g_{m,k}(n) = (f_1((n+m+k) \bmod N) + f_2((n+k) \bmod N)) \bmod 2$, $n = 0, 1, 2, \dots, N-1$, $k = 0, 1, 2, \dots, N-1$, $m = 0, 1, 2, \dots, N-1$, trong đó $y_{m,k}(n)$ là chuỗi tín hiệu đồng bộ hóa thứ hai, $g_{m,k}(n)$ là chuỗi Gold thứ nhất, m là trị số dịch tương đối giữa chuỗi $f_1(n)$ và chuỗi $f_2(n)$, và k là trị số dịch vòng. Chuỗi tín hiệu đồng bộ hóa cục bộ thứ nhất được giới hạn trong phương án này của sáng chế, nhờ đó nâng cao khả năng thực hiện và khả năng hoạt động của phương án này của sáng chế.

Theo cách thực hiện thứ tư của khía cạnh thứ hai theo phương án này của sáng chế, chuỗi tín hiệu đồng bộ hóa cục bộ thứ hai đáp ứng $y_{m,k}(n) = x_1((n+m+k) \bmod N) \cdot x_2((n+k) \bmod N)$, $x_1(n) = 1 - 2 \cdot f_1(n)$, $x_2(n) = 1 - 2 \cdot f_2(n)$, $n = 0, 1, \dots, N-1$, $k = 0, 1, 2, \dots, N-1$, $m = 0, 1, 2, \dots, N-1$, trong đó $y_{m,k}(n)$ là chuỗi tín hiệu đồng bộ hóa cục bộ thứ hai, $f_1(n)$ là chuỗi m thứ hai, và $f_2(n)$ là chuỗi m thứ ba. Có thể được hiểu rằng $x_1(n) = 1 - 2 \cdot f_1(n)$ và $x_2(n) = 1 - 2 \cdot f_2(n)$ được thay thế vào $y_{m,k}(n) = x_1((n+m+k) \bmod N) \cdot x_2((n+k) \bmod N)$, từ đó thấy rằng $y_{m,k}(n)$ có thể cũng được biểu diễn là $y_{m,k}(n) = [1 - 2 \cdot f_1((n+m+k) \bmod N)] \cdot [1 - 2 \cdot f_2((n+k) \bmod N)]$. Để đơn giản, $m+k$ có thể được thể hiện là k_1 , nghĩa là, $k_1 = m+k$. Trong trường hợp này, $y_{m,k}(n)$ có thể cũng được biểu diễn là $y_{m,k}(n) = [1 - 2 \cdot f_1((n+k_1) \bmod N)] \cdot [1 - 2 \cdot f_2((n+k) \bmod N)]$, trong đó $n = 0, 1, \dots, N-1$, k là số nguyên nhỏ hơn hoặc bằng $N-1$, và k_1 là số nguyên nhỏ hơn hoặc bằng $2(N-1)$. Điều kiện khác mà có thể được đáp ứng bởi tín hiệu đồng bộ hóa cục bộ thứ hai được đưa ra trong phương án này của sáng chế, nhờ đó làm tăng cách thực hiện của phương án này của sáng chế.

Khía cạnh thứ ba của một phương án của sáng chế đề xuất phương pháp gửi tín hiệu đồng bộ hóa. Phương pháp này bao gồm các bước: tạo ra, bởi thiết bị mạng, chuỗi tín hiệu đồng bộ hóa thứ nhất và chuỗi tín hiệu đồng bộ hóa thứ hai, trong đó chuỗi tín hiệu đồng bộ hóa thứ nhất là chuỗi thu được dựa vào chuỗi Gold thứ nhất, chuỗi Gold thứ nhất là chuỗi được tạo ra dựa vào chuỗi m thứ nhất và chuỗi m thứ hai, chuỗi tín hiệu đồng bộ hóa thứ hai là chuỗi thu được dựa vào chuỗi Gold thứ hai, chuỗi Gold thứ hai là chuỗi được tạo ra dựa vào chuỗi m thứ ba và chuỗi m thứ tư, các đa thức tạo của chuỗi m thứ nhất và chuỗi m thứ ba là giống nhau, các đa thức tạo của chuỗi m thứ hai và chuỗi m thứ tư là giống nhau, trị số dịch tương đối giữa chuỗi m thứ nhất và chuỗi m thứ hai là

m_1 , trị số dịch tương đối giữa chuỗi m thứ ba và chuỗi m thứ tư là m_2 , $m_1 \neq m_2 \pmod{N}$, và chuỗi m thứ nhất, chuỗi m thứ hai, chuỗi m thứ ba, và chuỗi m thứ tư đều có độ dài là N ; ánh xạ, bởi thiết bị mạng, chuỗi tín hiệu đồng bộ hóa thứ nhất lên M bộ mang con trong đơn vị thời gian thứ nhất để thu nhận tín hiệu đồng bộ hóa thứ nhất, và ánh xạ chuỗi tín hiệu đồng bộ hóa thứ hai lên M bộ mang con trong đơn vị thời gian thứ hai để thu nhận tín hiệu đồng bộ hóa thứ hai, trong đó M và N là các số nguyên dương lớn hơn 1; và gửi, bởi thiết bị mạng, tín hiệu đồng bộ hóa thứ nhất và tín hiệu đồng bộ hóa thứ hai. Theo phương án này của sáng chế, thiết bị mạng tạo ra chuỗi tín hiệu đồng bộ hóa thứ nhất và chuỗi tín hiệu đồng bộ hóa thứ hai có trị số tương quan nhỏ, tức là, chuỗi tín hiệu đồng bộ hóa sơ cấp và chuỗi tín hiệu đồng bộ hóa thứ cấp, để làm giảm sự tương quan chéo giữa tín hiệu đồng bộ hóa thứ cấp và tín hiệu đồng bộ hóa sơ cấp, nhờ đó làm giảm nhiễu được tạo ra cho tín hiệu đồng bộ hóa sơ cấp bởi tín hiệu đồng bộ hóa thứ cấp trong ô khác hoặc trong ô cục bộ.

Theo cách thực hiện thứ nhất của khía cạnh thứ ba theo phương án này của sáng chế, chuỗi tín hiệu đồng bộ hóa thứ nhất là chuỗi thu được dựa vào chuỗi Gold thứ nhất, chuỗi Gold thứ nhất là chuỗi được tạo ra dựa vào chuỗi m thứ nhất $f_1(n)$ và chuỗi m thứ hai $f_2(n)$, chuỗi tín hiệu đồng bộ hóa thứ hai là chuỗi thu được dựa vào chuỗi Gold thứ hai, chuỗi Gold thứ hai được tạo ra dựa vào chuỗi m thứ ba $f_3(n)$ và chuỗi m thứ tư $f_4(n)$, và chuỗi Gold thứ nhất, chuỗi m thứ nhất, và chuỗi m thứ hai đáp ứng $y_{m,k}(n) = 1 - 2 \cdot g_{m,k}(n)$, $g_{m,k}(n) = (f_1((n+m+k) \bmod N) + f_2((n+k) \bmod N)) \bmod 2$, trong đó $y_{m,k}(n)$ là chuỗi tín hiệu đồng bộ hóa thứ nhất, $g_{m,k}(n)$ là chuỗi Gold thứ nhất, và trị số dịch tương đối giữa chuỗi m thứ nhất và chuỗi m thứ hai là m_1 . Chuỗi Gold thứ hai, chuỗi m thứ ba, và chuỗi m thứ tư đáp ứng $y_{m,k}(n) = 1 - 2 \cdot g_{m,k}(n)$, $g_{m,k}(n) = (f_3((n+m+k) \bmod N) + f_4((n+k) \bmod N)) \bmod 2$, trong đó $y_{m,k}(n)$ chuỗi tín hiệu đồng bộ hóa thứ hai, $g_{m,k}(n)$ là chuỗi Gold thứ hai, và trị số dịch tương đối giữa chuỗi m thứ ba và chuỗi m thứ tư là m_2 , trong đó $n = 0, 1, 2, \dots, N-1$, $k = 0, 1, 2, \dots, N-1$, $m = 0, 1, 2, \dots, N-1$, và k là trị số dịch vòng. Các đa thức tạo của chuỗi m thứ nhất và chuỗi m thứ ba là giống nhau và là $g_1(x) = \sum_{i=0}^K a_i \cdot x^i$, $a_K = 1$, $a_0 = 1$, các đa thức tạo của chuỗi m thứ hai và chuỗi m thứ tư là giống nhau và là $g_2(x) = \sum_{i=0}^K b_i \cdot x^i$, $b_K = 1$, $b_0 = 1$, và $m_1 \neq m_2 \pmod{N}$ được đáp ứng. Chuỗi tín hiệu đồng bộ hóa thứ nhất và chuỗi tín hiệu đồng bộ hóa thứ hai được giới hạn trong phương án này của sáng chế, nhờ đó nâng cao khả năng thực hiện và khả năng hoạt động của phương án này của sáng chế.

Theo cách thực hiện thứ hai của khía cạnh thứ ba theo phương án này của sáng chế, chuỗi tín hiệu đồng bộ hóa thứ nhất đáp ứng $y_{m,k}(n) = x_1((n+m+k) \bmod N) \cdot x_2((n+k) \bmod N)$, $x_1(n) = 1 - 2 \cdot f_1(n)$, $x_2(n) = 1 - 2 \cdot f_2(n)$, $n = 0, 1, \dots, N-1$, $k = 0, 1, 2, \dots, N-1$, $m = 0, 1, 2, \dots, N-1$, trong đó $y_{m,k}(n)$ là chuỗi tín hiệu đồng bộ hóa thứ nhất, $f_1(n)$ là chuỗi m thứ nhất, và $f_2(n)$ là chuỗi m thứ hai. Có thể được hiểu rằng $x_1(n) = 1 - 2 \cdot f_1(n)$ và $x_2(n) = 1 - 2 \cdot f_2(n)$ được thay thế vào $y_{m,k}(n) = x_1((n+m+k) \bmod N) \cdot x_2((n+k) \bmod N)$, từ đó thấy rằng chuỗi tín hiệu đồng bộ hóa thứ nhất $y_{m,k}(n)$ có thể cũng được biểu diễn là $y_{m,k}(n) = [1 - 2 \cdot f_1((n+m+k) \bmod N)] \cdot [1 - 2 \cdot f_2((n+k) \bmod N)]$. Để đơn giản, $m+k$ có thể được thể hiện là k_1 , nghĩa là, $k_1 = m+k$. Trong trường hợp này, chuỗi tín hiệu đồng bộ hóa thứ nhất $y_{m,k}(n)$ có thể cũng được biểu diễn là $y_{m,k}(n) = [1 - 2 \cdot f_1((n+k_1) \bmod N)] \cdot [1 - 2 \cdot f_2((n+k) \bmod N)]$, trong đó $n = 0, 1, \dots, N-1$, $k = 0, 1, 2, \dots, N-1$, và $k_1 = 0, 1, 2, \dots, 2(N-1)$. Nghĩa là, n là số nguyên nhỏ hơn hoặc bằng $N-1$, k là số nguyên nhỏ hơn hoặc bằng $N-1$, và k_1 là số nguyên nhỏ hơn hoặc bằng $2(N-1)$. Điều kiện khác mà có thể được đáp ứng bởi tín hiệu đồng bộ hóa thứ nhất được đưa ra trong phương án này của sáng chế, nhờ đó làm tăng cách thực hiện của phương án này của sáng chế.

Khía cạnh thứ tư của một phương án của sáng chế đề xuất phương pháp thu tín hiệu đồng bộ hóa. Phương pháp này bao gồm các bước: thu, bởi thiết bị người dùng, tín hiệu thu thứ nhất và tín hiệu thu thứ hai; tạo ra, bởi thiết bị người dùng, các chuỗi tín hiệu đồng bộ hóa cục bộ, trong đó chuỗi tín hiệu đồng bộ hóa cục bộ bao gồm chuỗi tín hiệu đồng bộ hóa cục bộ thứ nhất và chuỗi tín hiệu đồng bộ hóa cục bộ thứ hai, chuỗi tín hiệu đồng bộ hóa cục bộ thứ nhất là chuỗi thu được dựa vào chuỗi Gold thứ nhất, chuỗi Gold thứ nhất là chuỗi được tạo ra dựa vào chuỗi m thứ nhất và chuỗi m thứ hai, chuỗi tín hiệu đồng bộ hóa cục bộ thứ hai là chuỗi thu được dựa vào chuỗi Gold thứ hai, chuỗi Gold thứ hai là chuỗi được tạo ra dựa vào chuỗi m thứ ba và chuỗi m thứ tư, các đa thức tạo của chuỗi m thứ nhất và chuỗi m thứ ba là giống nhau, và các đa thức tạo của chuỗi m thứ hai và chuỗi m thứ tư là giống nhau, trong đó trị số dịch tương đối giữa chuỗi m thứ nhất và chuỗi m thứ hai là m_1 , trị số dịch tương đối giữa chuỗi m thứ ba và chuỗi m thứ tư là m_2 , $m_1 \neq m_2 \pmod{N}$, chuỗi m thứ nhất, chuỗi m thứ hai, chuỗi m thứ ba, và chuỗi m thứ tư đều có độ dài là N , và N là số nguyên dương lớn hơn 1; và xử lý, bởi thiết bị người dùng, tín hiệu thu thứ nhất và tín hiệu thu thứ hai dựa vào chuỗi tín hiệu đồng bộ hóa cục bộ. Theo phương án này của sáng chế, thiết bị người dùng lần lượt xử lý tín hiệu thu thứ

nhất và tín hiệu thu thứ hai bằng cách sử dụng chuỗi tín hiệu đồng bộ hóa cục bộ thứ nhất và chuỗi tín hiệu đồng bộ hóa cục bộ thứ hai được tạo ra mà có trị số tương quan nhỏ, nghĩa là, thiết bị người dùng lần lượt xử lý tín hiệu thu thứ nhất và tín hiệu thu thứ hai bằng cách sử dụng chuỗi tín hiệu đồng bộ hóa sơ cấp cục bộ và chuỗi tín hiệu đồng bộ hóa thứ cấp cục bộ, để làm giảm xác suất phát hiện sai tín hiệu đồng bộ hóa thứ cấp cục bộ và tín hiệu đồng bộ hóa sơ cấp cục bộ, nhờ đó nâng cao hiệu suất phát hiện tín hiệu thu thứ nhất và tín hiệu thu thứ hai.

Theo cách thực hiện thứ nhất của khía cạnh thứ tư theo phương án này của sáng chế, chuỗi tín hiệu đồng bộ hóa cục bộ thứ nhất là chuỗi thu được dựa vào chuỗi Gold thứ nhất, chuỗi Gold thứ nhất là chuỗi được tạo ra dựa vào chuỗi m thứ nhất $f_1(n)$ và chuỗi m thứ hai $f_2(n)$, chuỗi tín hiệu đồng bộ hóa cục bộ thứ hai là chuỗi thu được dựa vào chuỗi Gold thứ hai, chuỗi Gold thứ hai là chuỗi được tạo ra dựa vào chuỗi m thứ ba $f_3(n)$ và chuỗi m thứ tư $f_4(n)$, và chuỗi Gold thứ nhất, chuỗi m thứ nhất, và chuỗi m thứ hai đáp ứng $y_{m,k}(n) = 1 - 2 \cdot g_{m,k}(n)$, $g_{m,k}(n) = (f_1((n+m+k) \bmod N) + f_2((n+k) \bmod N)) \bmod 2$, trong đó $g_{m,k}(n)$ là chuỗi Gold thứ nhất, $y_{m,k}(n)$ là chuỗi tín hiệu đồng bộ hóa thứ nhất, và trị số dịch tương đối giữa chuỗi m thứ nhất và chuỗi m thứ hai là m_1 . Chuỗi Gold thứ hai, chuỗi m thứ ba, và chuỗi m thứ tư đáp ứng $y_{m,k}(n) = 1 - 2 \cdot g_{m,k}(n)$, $g_{m,k}(n) = (f_3((n+m+k) \bmod N) + f_4((n+k) \bmod N)) \bmod 2$, trong đó $y_{m,k}(n)$ là chuỗi tín hiệu đồng bộ hóa thứ hai, $g_{m,k}(n)$ là chuỗi Gold thứ hai, và trị số dịch tương đối giữa chuỗi m thứ ba và chuỗi m thứ tư là m_2 , trong đó $n = 0, 1, 2, \dots, N-1$, $k = 0, 1, 2, \dots, N-1$, $m = 0, 1, 2, \dots, N-1$, và k là trị số dịch vòng. Các đa thức tạo của chuỗi m thứ nhất và chuỗi m thứ ba là giống nhau và là $g_1(x) = \sum_{i=0}^K a_i \cdot x^i$, $a_K = 1$, $a_0 = 1$, các đa thức tạo của chuỗi m thứ hai và chuỗi m thứ tư là giống nhau và là $g_2(x) = \sum_{i=0}^K b_i \cdot x^i$, $b_K = 1$, $b_0 = 1$, và $m_1 \neq m_2 \pmod{N}$ được đáp ứng. Chuỗi tín hiệu đồng bộ hóa cục bộ thứ nhất và chuỗi tín hiệu đồng bộ hóa cục bộ thứ hai được giới hạn trong phương án này của sáng chế, nhờ đó nâng cao khả năng thực hiện và khả năng hoạt động của phương án này của sáng chế.

Theo cách thực hiện thứ hai của khía cạnh thứ tư theo phương án này của sáng chế, chuỗi tín hiệu đồng bộ hóa cục bộ thứ nhất đáp ứng $y_{m,k}(n) = x_1((n+m+k) \bmod N) \cdot x_2((n+k) \bmod N)$, $x_1(n) = 1 - 2 \cdot f_1(n)$, $x_2(n) = 1 - 2 \cdot f_2(n)$, $n = 0, 1, \dots, N-1$, $k = 0, 1, 2, \dots, N-1$, $m = 0, 1, 2, \dots, N-1$, trong đó $y_{m,k}(n)$ là chuỗi tín hiệu đồng bộ hóa

cục bộ thứ nhất, $f_1(n)$ là chuỗi m thứ nhất, và $f_2(n)$ là chuỗi m thứ hai. Có thể được hiểu rằng $x_1(n) = 1 - 2 \cdot f_1(n)$ và $x_2(n) = 1 - 2 \cdot f_2(n)$ được thay thế vào $y_{m,k}(n) = x_1((n + m + k) \bmod N) \cdot x_2((n + k) \bmod N)$, từ đó thấy rằng chuỗi tín hiệu đồng bộ hóa cục bộ thứ nhất $y_{m,k}(n)$ có thể cũng được biểu diễn là $y_{m,k}(n) = [1 - 2 \cdot f_1((n + m + k) \bmod N)] \cdot [1 - 2 \cdot f_2((n + k) \bmod N)]$. Để đơn giản, $m+k$ có thể được thể hiện là k_1 , nghĩa là, $k_1 = m+k$. Trong trường hợp này, chuỗi tín hiệu đồng bộ hóa cục bộ thứ nhất $y_{m,k}(n)$ có thể cũng được biểu diễn là $y_{m,k}(n) = [1 - 2 \cdot f_1((n + k_1) \bmod N)] \cdot [1 - 2 \cdot f_2((n + k) \bmod N)]$, trong đó $n = 0, 1, \dots, N-1$, $k = 0, 1, 2, \dots, N-1$, và $k_1 = 0, 1, 2, \dots, 2(N-1)$. Nghĩa là, n là số nguyên nhỏ hơn hoặc bằng $N-1$, k là số nguyên nhỏ hơn hoặc bằng $N-1$, và k_1 là số nguyên nhỏ hơn hoặc bằng $2(N-1)$. Điều kiện khác mà có thể được đáp ứng bởi tín hiệu đồng bộ hóa cục bộ thứ nhất được đưa ra trong phương án này của sáng chế, nhờ đó làm tăng cách thực hiện của phương án này của sáng chế.

Khía cạnh thứ năm của một phương án của sáng chế đề xuất phương pháp gửi tín hiệu đồng bộ hóa. Phương pháp này bao gồm các bước: tạo ra, bởi thiết bị mạng, chuỗi tín hiệu đồng bộ hóa thứ nhất và chuỗi tín hiệu đồng bộ hóa thứ hai, trong đó chuỗi tín hiệu đồng bộ hóa thứ hai là chuỗi thu được dựa vào chuỗi m thứ nhất và chuỗi m thứ hai, trị số dịch tương đối giữa chuỗi m thứ nhất và chuỗi m thứ hai là m , trị số dịch vòng là p , khoảng trị số của p không bao gồm trị số dịch vòng k tương quan mạnh với chuỗi tín hiệu đồng bộ hóa thứ nhất, và chuỗi m thứ nhất và chuỗi m thứ hai đều có độ dài là N ; ánh xạ, bởi thiết bị mạng, chuỗi tín hiệu đồng bộ hóa thứ nhất lên M bộ mang con trong đơn vị thời gian thứ nhất để thu nhận tín hiệu đồng bộ hóa thứ nhất, và ánh xạ chuỗi tín hiệu đồng bộ hóa thứ hai lên M bộ mang con trong đơn vị thời gian thứ hai để thu nhận tín hiệu đồng bộ hóa thứ hai, trong đó M và N là các số nguyên dương lớn hơn 1; và gửi, bởi thiết bị mạng, tín hiệu đồng bộ hóa thứ nhất và tín hiệu đồng bộ hóa thứ hai. Theo phương án này của sáng chế, thiết bị mạng tạo ra chuỗi tín hiệu đồng bộ hóa thứ nhất và chuỗi tín hiệu đồng bộ hóa thứ hai có trị số tương quan nhỏ, tức là, chuỗi tín hiệu đồng bộ hóa sơ cấp và chuỗi tín hiệu đồng bộ hóa thứ cấp, để làm giảm sự tương quan chéo giữa tín hiệu đồng bộ hóa thứ cấp và tín hiệu đồng bộ hóa sơ cấp, nhờ đó làm giảm nhiễu được tạo ra cho tín hiệu đồng bộ hóa sơ cấp bởi tín hiệu đồng bộ hóa thứ cấp trong ô khác hoặc trong ô cục bộ.

Theo cách thực hiện thứ nhất của khía cạnh thứ năm theo phương án này của sáng

ché, chuỗi tín hiệu đồng bộ hóa thứ hai có thể là chuỗi Gold, và chuỗi Gold là chuỗi được tạo ra dựa vào chuỗi m thứ nhất $f_1(n)$ và chuỗi m thứ hai $f_2(n)$, và đáp ứng $y_{m,k}(n) = 1 - 2 \cdot g_{m,k}(n)$, $g_{m,k}(n) = (f_1((n + m + k) \bmod N) + f_2((n + k) \bmod N)) \bmod 2$, $n = 0, 1, 2, \dots, N - 1$, $k = 0, 1, 2, \dots, N - 1$, $m = 0, 1, 2, \dots, N - 1$, trong đó $y_{m,k}(n)$ là chuỗi tín hiệu đồng bộ hóa thứ hai, $g_{m,k}(n)$ là chuỗi Gold, và $f_1(n)$ và $f_2(n)$ là các chuỗi m . Chuỗi tín hiệu đồng bộ hóa thứ hai được giới hạn theo phương án này của sáng chế, nhờ đó nâng cao khả năng thực hiện và khả năng hoạt động của phương án này của sáng chế.

Khía cạnh thứ sáu của một phương án của sáng chế đề xuất phương pháp thu tín hiệu đồng bộ hóa. Phương pháp này bao gồm các bước: thu, bởi thiết bị người dùng, tín hiệu thu thứ nhất và tín hiệu thu thứ hai; tạo ra, bởi thiết bị người dùng, các chuỗi tín hiệu đồng bộ hóa cục bộ, trong đó các chuỗi tín hiệu đồng bộ hóa cục bộ bao gồm chuỗi tín hiệu đồng bộ hóa cục bộ thứ nhất và chuỗi tín hiệu đồng bộ hóa cục bộ thứ hai, chuỗi tín hiệu đồng bộ hóa cục bộ thứ hai là chuỗi thu được dựa vào chuỗi m thứ nhất và chuỗi m thứ hai, trị số dịch tương đối giữa chuỗi m thứ nhất và chuỗi m thứ hai là m , trị số dịch vòng là p , khoảng trị số của p không bao gồm trị số dịch vòng k tương quan mạnh với chuỗi tín hiệu đồng bộ hóa thứ nhất, chuỗi m thứ nhất và chuỗi m thứ hai đều có độ dài là N , và N là số nguyên dương lớn hơn 1; và xử lý, bởi thiết bị người dùng, tín hiệu thu thứ nhất và tín hiệu thu thứ hai dựa vào chuỗi tín hiệu đồng bộ hóa cục bộ. Theo phương án này của sáng chế, thiết bị người dùng lần lượt xử lý tín hiệu thu thứ nhất và tín hiệu thu thứ hai bằng cách sử dụng chuỗi tín hiệu đồng bộ hóa cục bộ thứ nhất và chuỗi tín hiệu đồng bộ hóa cục bộ thứ hai được tạo ra mà có trị số tương quan nhỏ, nghĩa là, thiết bị người dùng lần lượt xử lý tín hiệu thu thứ nhất và tín hiệu thu thứ hai bằng cách sử dụng chuỗi tín hiệu đồng bộ hóa sơ cấp cục bộ và chuỗi tín hiệu đồng bộ hóa thứ cấp cục bộ, để làm giảm xác suất phát hiện sai tín hiệu đồng bộ hóa thứ cấp cục bộ và tín hiệu đồng bộ hóa sơ cấp cục bộ, nhờ đó nâng cao hiệu suất phát hiện tín hiệu thu thứ nhất và tín hiệu thu thứ hai.

Theo cách thực hiện thứ nhất của khía cạnh thứ sáu theo phương án này của sáng chế, chuỗi tín hiệu đồng bộ hóa cục bộ thứ hai có thể là chuỗi Gold, và chuỗi Gold được tạo ra dựa vào chuỗi m thứ nhất $f_1(n)$ và chuỗi m thứ hai $f_2(n)$, và đáp ứng $y_{m,k}(n) = 1 - 2 \cdot g_{m,k}(n)$, $g_{m,k}(n) = (f_1((n + m + k) \bmod N) + f_2((n + k) \bmod N)) \bmod 2$, $n = 0, 1, 2, \dots, N - 1$, $k = 0, 1, 2, \dots, N - 1$, $m = 0, 1, 2, \dots, N - 1$, trong đó $y_{m,k}(n)$ là chuỗi tín hiệu đồng bộ hóa cục bộ thứ hai, $g_{m,k}(n)$ là chuỗi Gold, và $f_1(n)$ và $f_2(n)$ là các

chuỗi m. Chuỗi tín hiệu đồng bộ hóa cục bộ thứ hai được giới hạn trong phương án này của sáng chế, nhờ đó nâng cao khả năng thực hiện và khả năng hoạt động của phương án này của sáng chế.

Khía cạnh thứ bảy của một phương án của sáng chế đề xuất thiết bị mạng. Thiết bị mạng bao gồm: bộ phận tạo, bộ phận ánh xạ và bộ phận gửi. Bộ phận tạo được tạo cấu hình để tạo ra chuỗi tín hiệu đồng bộ hóa thứ nhất và chuỗi tín hiệu đồng bộ hóa thứ hai. Chuỗi tín hiệu đồng bộ hóa thứ nhất là chuỗi thu được dựa vào chuỗi m thứ nhất. Chuỗi tín hiệu đồng bộ hóa thứ hai là chuỗi thu được dựa vào chuỗi Gold thứ nhất. Chuỗi Gold thứ nhất được tạo ra dựa vào chuỗi m thứ hai và chuỗi m thứ ba. Đa thức tạo của chuỗi m thứ nhất giống như đa thức tạo của chuỗi m thứ hai. Chuỗi m thứ nhất, chuỗi m thứ hai, và chuỗi m thứ ba đều có độ dài là N. Bộ phận ánh xạ được tạo cấu hình để ánh xạ chuỗi tín hiệu đồng bộ hóa thứ nhất lên M bộ mang con trong đơn vị thời gian thứ nhất để thu nhận tín hiệu đồng bộ hóa thứ nhất, và ánh xạ chuỗi tín hiệu đồng bộ hóa thứ hai lên M bộ mang con trong đơn vị thời gian thứ hai để thu nhận tín hiệu đồng bộ hóa thứ hai, trong đó M và N là các số nguyên dương lớn hơn 1. Bộ phận gửi được tạo cấu hình để gửi tín hiệu đồng bộ hóa thứ nhất và tín hiệu đồng bộ hóa thứ hai. Theo phương án này của sáng chế, thiết bị mạng tạo ra chuỗi tín hiệu đồng bộ hóa thứ nhất và chuỗi tín hiệu đồng bộ hóa thứ hai mà có trị số tương quan nhỏ, tức là, chuỗi tín hiệu đồng bộ hóa sơ cấp và chuỗi tín hiệu đồng bộ hóa thứ cấp, để làm giảm sự tương quan chéo giữa tín hiệu đồng bộ hóa thứ cấp và tín hiệu đồng bộ hóa sơ cấp, nhờ đó làm giảm nhiễu được tạo ra cho tín hiệu đồng bộ hóa sơ cấp bởi tín hiệu đồng bộ hóa thứ cấp trong ô khác hoặc trong ô cục bộ.

Theo cách thực hiện thứ nhất của khía cạnh thứ bảy theo phương án này của sáng chế, chuỗi tín hiệu đồng bộ hóa thứ nhất là chuỗi thu được dựa vào chuỗi m thứ nhất, và đa thức tạo của chuỗi m thứ nhất $\{c(n)|n = 0, 1, 2, \dots, N - 1\}$ là $g_1(x) = \sum_{i=0}^K a_i \cdot x^i$, trong đó $a_K = 1, a_0 = 1$, K là số nguyên dương lớn hơn hoặc bằng 1, và $0 \leq i \leq K$. Chuỗi tín hiệu đồng bộ hóa thứ nhất và chuỗi m thứ nhất đáp ứng $s(n) = 1 - 2 \cdot c(n), n = 0, 1, 2, \dots, N - 1, c((n + K) \bmod N) = (\sum_{i=1}^{K-1} a_i \cdot c((n + i) \bmod N) + c(n)) \bmod 2, n = 0, 1, 2, \dots, N - K - 1$, trong đó $s(n)$ là chuỗi tín hiệu đồng bộ hóa thứ nhất, và $c(n)$ là chuỗi m thứ nhất. Chuỗi tín hiệu đồng bộ hóa thứ nhất được giới hạn trong phương án này của sáng chế, nhờ đó nâng cao khả năng thực hiện và khả năng hoạt động của phương án này của sáng chế.

Theo cách thực hiện thứ hai của khía cạnh thứ bảy theo phương án này của sáng chế, chuỗi tín hiệu đồng bộ hóa thứ hai là chuỗi thu được dựa vào chuỗi Gold thứ nhất, chuỗi Gold thứ nhất được tạo ra dựa vào chuỗi m thứ hai $\{f_1(n)|n = 0, 1, 2, \dots, N-1\}$ và chuỗi m thứ ba $\{f_2(n)|n = 0, 1, 2, \dots, N-1\}$. Đa thức tạo của chuỗi m thứ hai là $g_2(x) = \sum_{i=0}^K b_i \cdot x^i$, và đa thức tạo của chuỗi m thứ ba là $g_3(x) = \sum_{i=0}^K c_i \cdot x^i$, trong đó $b_K = 1, b_0 = 1, c_K = 1, c_0 = 1$, K là số nguyên dương lớn hơn hoặc bằng 1, và $0 \leq i \leq K$. Chuỗi Gold thứ nhất, chuỗi m thứ hai, và chuỗi m thứ ba đáp ứng $y_{m,k}(n) = 1 - 2 \cdot g_{m,k}(n), g_{m,k}(n) = (f_1((n+m+k) \bmod N) + f_2((n+k) \bmod N)) \bmod 2, n = 0, 1, 2, \dots, N-1, k = 0, 1, 2, \dots, N-1, m = 0, 1, 2, \dots, N-1$, trong đó $y_{m,k}(n)$ là chuỗi tín hiệu đồng bộ hóa thứ hai, $g_{m,k}(n)$ là chuỗi Gold thứ nhất, m là trị số dịch tương đối giữa chuỗi $f_1(n)$ và chuỗi $f_2(n)$, và k là trị số dịch vòng. Chuỗi tín hiệu đồng bộ hóa thứ hai được giới hạn trong phương án này của sáng chế, nhờ đó nâng cao khả năng thực hiện và khả năng hoạt động của phương án này của sáng chế.

Theo cách thực hiện thứ ba của khía cạnh thứ bảy theo phương án này của sáng chế, chuỗi tín hiệu đồng bộ hóa thứ hai đáp ứng $y_{m,k}(n) = x_1((n+m+k) \bmod N) \cdot x_2((n+k) \bmod N), x_1(n) = 1 - 2 \cdot f_1(n), x_2(n) = 1 - 2 \cdot f_2(n), n = 0, 1, \dots, N-1, k = 0, 1, 2, \dots, N-1, m = 0, 1, 2, \dots, N-1$, trong đó $y_{m,k}(n)$ là chuỗi tín hiệu đồng bộ hóa thứ hai, $f_1(n)$ là chuỗi m thứ hai, và $f_2(n)$ là chuỗi m thứ ba. Có thể được hiểu rằng $x_1(n) = 1 - 2 \cdot f_1(n)$ và $x_2(n) = 1 - 2 \cdot f_2(n)$ được thay thế vào $y_{m,k}(n) = x_1((n+m+k) \bmod N) \cdot x_2((n+k) \bmod N)$, từ đó thấy rằng chuỗi tín hiệu đồng bộ hóa thứ hai $y_{m,k}(n)$ có thể cũng được biểu diễn là $y_{m,k}(n) = [1 - 2 \cdot f_1((n+m+k) \bmod N)] \cdot [1 - 2 \cdot f_2((n+k) \bmod N)]$. Để đơn giản, $m+k$ có thể được thể hiện là k_1 , nghĩa là, $k_1 = m+k$. Trong trường hợp này, chuỗi tín hiệu đồng bộ hóa thứ hai $y_{m,k}(n)$ có thể cũng được biểu diễn là $y_{m,k}(n) = [1 - 2 \cdot f_1((n+k_1) \bmod N)] \cdot [1 - 2 \cdot f_2((n+k) \bmod N)]$, trong đó $n = 0, 1, \dots, N-1, k = 0, 1, 2, \dots, N-1$, và $k_1 = 0, 1, 2, \dots, 2(N-1)$. Nghĩa là, n là số nguyên nhỏ hơn hoặc bằng N-1, k là số nguyên nhỏ hơn hoặc bằng N-1, và k_1 là số nguyên nhỏ hơn hoặc bằng 2(N-1). Điều kiện khác có thể được đáp ứng bởi tín hiệu đồng bộ hóa thứ hai được đưa ra trong phương án này của sáng chế, nhờ đó làm tăng cách thực hiện của phương án này của sáng chế.

Khía cạnh thứ tám của một phương án của sáng chế đề xuất thiết bị người dùng. Thiết bị người dùng bao gồm: bộ phận thu, được tạo cấu hình để thu tín hiệu thu thứ nhất

và tín hiệu thu thứ hai. Bộ phận tạo, được tạo cấu hình để tạo ra các chuỗi tín hiệu đồng bộ hóa cục bộ, trong đó các chuỗi tín hiệu đồng bộ hóa cục bộ bao gồm chuỗi tín hiệu đồng bộ hóa cục bộ thứ nhất và chuỗi tín hiệu đồng bộ hóa cục bộ thứ hai. Chuỗi tín hiệu đồng bộ hóa cục bộ thứ nhất là chuỗi thu được dựa vào chuỗi m thứ nhất, chuỗi tín hiệu đồng bộ hóa cục bộ thứ hai là chuỗi thu được dựa vào chuỗi Gold thứ nhất, chuỗi Gold thứ nhất được tạo ra dựa vào chuỗi m thứ hai và chuỗi m thứ ba. Đa thức tạo của chuỗi m thứ nhất giống như đa thức tạo của chuỗi m thứ hai, và chuỗi m thứ nhất, chuỗi m thứ hai, và chuỗi m thứ ba đều có độ dài là N, trong đó N là số nguyên dương lớn hơn 1; và bộ phận xử lý, được tạo cấu hình để xử lý tín hiệu thu thứ nhất và tín hiệu thu thứ hai dựa vào chuỗi tín hiệu đồng bộ hóa cục bộ. Theo phương án này của sáng chế, thiết bị người dùng lần lượt xử lý tín hiệu thu thứ nhất và tín hiệu thu thứ hai bằng cách sử dụng chuỗi tín hiệu đồng bộ hóa cục bộ thứ nhất và chuỗi tín hiệu đồng bộ hóa cục bộ thứ hai được tạo ra có trị số tương quan nhỏ, nghĩa là, thiết bị người dùng lần lượt xử lý tín hiệu thu thứ nhất và tín hiệu thu thứ hai bằng cách sử dụng chuỗi tín hiệu đồng bộ hóa sơ cấp cục bộ và chuỗi tín hiệu đồng bộ hóa thứ cấp cục bộ, để làm giảm xác suất phát hiện sai tín hiệu đồng bộ hóa thứ cấp cục bộ và tín hiệu đồng bộ hóa sơ cấp cục bộ, nhờ đó nâng cao hiệu suất phát hiện tín hiệu thu thứ nhất và tín hiệu thu thứ hai.

Theo cách thực hiện thứ nhất của khía cạnh thứ tám theo phương án này của sáng chế, bộ phận xử lý bao gồm: bộ phận con xử lý thứ nhất, được tạo cấu hình để thực hiện việc xử lý tương quan trên tín hiệu thu thứ nhất dựa vào chuỗi tín hiệu đồng bộ hóa cục bộ thứ nhất; và bộ phận con xử lý thứ hai, được tạo cấu hình để thực hiện việc xử lý tương quan trên tín hiệu thu thứ hai dựa vào chuỗi tín hiệu đồng bộ hóa cục bộ thứ hai. Quy trình xử lý tín hiệu thu thứ nhất và tín hiệu thu thứ hai được tinh chỉnh theo phương án này của sáng chế, nhờ đó hoàn thành các bước theo phương án này của sáng chế.

Theo cách thực hiện thứ hai của khía cạnh thứ tám theo phương án này của sáng chế, bộ phận con xử lý thứ nhất được tạo cấu hình cụ thể để thực hiện việc xử lý tương quan trên tín hiệu thu thứ nhất dựa vào chuỗi tín hiệu đồng bộ hóa cục bộ thứ nhất. Chuỗi tín hiệu đồng bộ hóa cục bộ thứ nhất là chuỗi thu được dựa vào chuỗi m thứ nhất, và đa thức tạo của chuỗi m thứ nhất $\{c(n)|n = 0, 1, 2, \dots, N - 1\}$ là $g_1(x) = \sum_{i=0}^K a_i \cdot x^i$, trong đó $a_K = 1, a_0 = 1$, K là số nguyên dương lớn hơn hoặc bằng 1, và $0 \leq i \leq K$. Chuỗi tín hiệu đồng bộ hóa cục bộ thứ nhất và chuỗi m thứ nhất đáp ứng $s(n) = 1 - 2 \cdot c(n), n = 0, 1, 2, \dots, N - 1, c((n + K) \bmod N) = (\sum_{i=1}^{K-1} a_i \cdot c((n + i) \bmod N) + c(n)) \bmod 2$, $n =$

$0, 1, 2, \dots, N - K - 1$, trong đó $s(n)$ là chuỗi tín hiệu đồng bộ hóa cục bộ thứ nhất, và $c(n)$ là chuỗi m thứ nhất. Chuỗi tín hiệu đồng bộ hóa cục bộ thứ nhất được giới hạn trong phương án này của sáng chế, nhờ đó nâng cao khả năng thực hiện và khả năng hoạt động của phương án này của sáng chế.

Theo cách thực hiện thứ ba của khía cạnh thứ tám theo phương án này của sáng chế, bộ phận con xử lý thứ hai được tạo cấu hình cụ thể để thực hiện việc xử lý tương quan trên tín hiệu thu thứ hai dựa vào chuỗi tín hiệu đồng bộ hóa cục bộ thứ hai. Chuỗi tín hiệu đồng bộ hóa cục bộ thứ hai là chuỗi thu được dựa vào chuỗi Gold thứ nhất, chuỗi Gold thứ nhất được tạo ra dựa vào chuỗi m thứ hai $\{f_1(n)|n = 0, 1, 2, \dots, N - 1\}$ và chuỗi m thứ ba $\{f_2(n)|n = 0, 1, 2, \dots, N - 1\}$, đa thức tạo của chuỗi m thứ hai là $g_2(x) = \sum_{i=0}^K b_i \cdot x^i$, và đa thức tạo của chuỗi m thứ ba là $g_3(x) = \sum_{i=0}^K c_i \cdot x^i$, trong đó $b_K = 1, b_0 = 1, c_K = 1, c_0 = 1, K$ là số nguyên dương lớn hơn hoặc bằng 1, và $0 \leq i \leq K$. Chuỗi Gold thứ nhất, chuỗi m thứ hai, và chuỗi m thứ ba đáp ứng $y_{m,k}(n) = 1 - 2 \cdot g_{m,k}(n), g_{m,k}(n) = (f_1((n + m + k) \bmod N) + f_2((n + k) \bmod N)) \bmod 2, n = 0, 1, 2, \dots, N - 1, k = 0, 1, 2, \dots, N - 1, m = 0, 1, 2, \dots, N - 1$, trong đó $y_{m,k}(n)$ là chuỗi tín hiệu đồng bộ hóa thứ hai, $g_{m,k}(n)$ là chuỗi Gold thứ nhất, m là trị số dịch tương đối giữa chuỗi $f_1(n)$ và chuỗi $f_2(n)$, và k là trị số dịch vòng. Chuỗi tín hiệu đồng bộ hóa cục bộ thứ nhất được giới hạn trong phương án này của sáng chế, nhờ đó nâng cao khả năng thực hiện và khả năng hoạt động của phương án này của sáng chế.

Theo cách thực hiện thứ tư của khía cạnh thứ tám theo phương án này của sáng chế, chuỗi tín hiệu đồng bộ hóa cục bộ thứ hai đáp ứng $y_{m,k}(n) = x_1((n + m + k) \bmod N) \cdot x_2((n + k) \bmod N), x_1(n) = 1 - 2 \cdot f_1(n), x_2(n) = 1 - 2 \cdot f_2(n), n = 0, 1, \dots, N - 1, k = 0, 1, 2, \dots, N - 1, m = 0, 1, 2, \dots, N - 1$, trong đó $y_{m,k}(n)$ là chuỗi tín hiệu đồng bộ hóa cục bộ thứ hai, $f_1(n)$ là chuỗi m thứ hai, và $f_2(n)$ là chuỗi m thứ ba. Có thể được hiểu rằng $x_1(n) = 1 - 2 \cdot f_1(n)$ và $x_2(n) = 1 - 2 \cdot f_2(n)$ được thay thế vào $y_{m,k}(n) = x_1((n + m + k) \bmod N) \cdot x_2((n + k) \bmod N)$, từ đó thấy rằng chuỗi tín hiệu đồng bộ hóa cục bộ thứ hai $y_{m,k}(n)$ có thể cũng được biểu diễn là $y_{m,k}(n) = [1 - 2 \cdot f_1((n + m + k) \bmod N)] \cdot [1 - 2 \cdot f_2((n + k) \bmod N)]$. Để đơn giản, $m+k$ có thể được thể hiện là k_1 , nghĩa là, $k_1 = m+k$. Trong trường hợp này, chuỗi tín hiệu đồng bộ hóa cục bộ thứ hai $y_{m,k}(n)$ có thể cũng được biểu diễn là $y_{m,k}(n) = [1 - 2 \cdot f_1((n + k_1) \bmod N)] \cdot [1 - 2 \cdot f_2((n + k) \bmod N)]$, trong đó $n = 0, 1, \dots, N - 1$, $k =$

$0, 1, 2, \dots, N-1$, và $k_1 = 0, 1, 2, \dots, 2(N-1)$. Nghĩa là, n là số nguyên nhỏ hơn hoặc bằng $N-1$, k là số nguyên nhỏ hơn hoặc bằng $N-1$, và k_1 là số nguyên nhỏ hơn hoặc bằng $2(N-1)$. Điều kiện khác có thể được đáp ứng bởi tín hiệu đồng bộ hóa cục bộ thứ hai được đưa ra trong phương án này của sáng chế, nhờ đó làm tăng cách thực hiện của phương án này của sáng chế.

Khía cạnh thứ chín của một phương án của sáng chế đề xuất thiết bị mạng. Thiết bị mạng bao gồm: bộ phận tạo, được tạo cấu hình để tạo ra chuỗi tín hiệu đồng bộ hóa thứ nhất và chuỗi tín hiệu đồng bộ hóa thứ hai, trong đó chuỗi tín hiệu đồng bộ hóa thứ nhất là chuỗi thu được dựa vào chuỗi Gold thứ nhất, chuỗi Gold thứ nhất là chuỗi được tạo ra dựa vào chuỗi m thứ nhất và chuỗi m thứ hai, chuỗi tín hiệu đồng bộ hóa thứ hai là chuỗi thu được dựa vào chuỗi Gold thứ hai, chuỗi Gold thứ hai là chuỗi được tạo ra dựa vào chuỗi m thứ ba và chuỗi m thứ tư, các đa thức tạo của chuỗi m thứ nhất và chuỗi m thứ ba là giống nhau, các đa thức tạo của chuỗi m thứ hai và chuỗi m thứ tư là giống nhau, trị số dịch tương đối giữa chuỗi m thứ nhất và chuỗi m thứ hai là m_1 , trị số dịch tương đối giữa chuỗi m thứ ba và chuỗi m thứ tư là m_2 , $m_1 \neq m_2 \pmod{N}$, và chuỗi m thứ nhất, chuỗi m thứ hai, chuỗi m thứ ba, và chuỗi m thứ tư đều có độ dài là N ; bộ phận ánh xạ, được tạo cấu hình để: ánh xạ chuỗi tín hiệu đồng bộ hóa thứ nhất lên M bộ mang con trong đơn vị thời gian thứ nhất để thu nhận tín hiệu đồng bộ hóa thứ nhất, và ánh xạ chuỗi tín hiệu đồng bộ hóa thứ hai lên M bộ mang con trong đơn vị thời gian thứ hai để thu nhận tín hiệu đồng bộ hóa thứ hai, trong đó M và N là các số nguyên dương lớn hơn 1; và bộ phận gửi, được tạo cấu hình để gửi tín hiệu đồng bộ hóa thứ nhất và tín hiệu đồng bộ hóa thứ hai. Theo phương án này của sáng chế, thiết bị mạng tạo ra chuỗi tín hiệu đồng bộ hóa thứ nhất và chuỗi tín hiệu đồng bộ hóa thứ hai có trị số tương quan nhỏ, tức là, chuỗi tín hiệu đồng bộ hóa sơ cấp và chuỗi tín hiệu đồng bộ hóa thứ cấp, để làm giảm sự tương quan chéo giữa tín hiệu đồng bộ hóa thứ cấp và tín hiệu đồng bộ hóa sơ cấp, nhờ đó làm giảm nhiễu được tạo ra cho tín hiệu đồng bộ hóa sơ cấp bởi tín hiệu đồng bộ hóa thứ cấp trong ô khác hoặc trong ô cục bộ.

Theo cách thực hiện thứ nhất của khía cạnh thứ chín theo phương án này của sáng chế, chuỗi tín hiệu đồng bộ hóa thứ nhất là chuỗi thu được dựa vào chuỗi Gold thứ nhất, chuỗi Gold thứ nhất được tạo ra dựa vào chuỗi m thứ nhất $f_1(n)$ và chuỗi m thứ hai $f_2(n)$, chuỗi tín hiệu đồng bộ hóa thứ hai là chuỗi thu được dựa vào chuỗi Gold thứ hai, chuỗi Gold thứ hai là chuỗi được tạo ra dựa vào chuỗi m thứ ba $f_3(n)$ và chuỗi m thứ tư

$f_4(n)$, và chuỗi Gold thứ nhất, chuỗi m thứ nhất, và chuỗi m thứ hai đáp ứng $y_{m,k}(n) = 1 - 2 \cdot g_{m,k}(n)$, $g_{m,k}(n) = (f_1((n+m+k) \bmod N) + f_2((n+k) \bmod N)) \bmod 2$, trong đó $y_{m,k}(n)$ là chuỗi tín hiệu đồng bộ hóa thứ nhất, $g_{m,k}(n)$ là chuỗi Gold thứ nhất, và trị số dịch tương đối giữa chuỗi m thứ nhất và chuỗi m thứ hai là m_1 . Chuỗi Gold thứ hai, chuỗi m thứ ba, và chuỗi m thứ tư đáp ứng $y_{m,k}(n) = 1 - 2 \cdot g_{m,k}(n)$, $g_{m,k}(n) = (f_3((n+m+k) \bmod N) + f_4((n+k) \bmod N)) \bmod 2$, trong đó $g_{m,k}(n)$ là chuỗi Gold thứ hai, và trị số dịch tương đối giữa chuỗi m thứ ba và chuỗi m thứ tư là m_2 , trong đó $n = 0, 1, 2, \dots, N-1$, $k = 0, 1, 2, \dots, N-1$, $m = 0, 1, 2, \dots, N-1$, và k là trị số dịch vòng. Các đa thức tạo của chuỗi m thứ nhất và chuỗi m thứ ba là giống nhau và là $g_1(x) = \sum_{i=0}^K a_i \cdot x^i$, $a_K = 1$, $a_0 = 1$, các đa thức tạo của chuỗi m thứ hai và chuỗi m thứ tư là giống nhau và là $g_2(x) = \sum_{i=0}^K b_i \cdot x^i$, $b_K = 1$, $b_0 = 1$, và $m_1 \neq m_2 \pmod{N}$ được đáp ứng. Chuỗi tín hiệu đồng bộ hóa thứ nhất và chuỗi tín hiệu đồng bộ hóa thứ hai được giới hạn trong phương án này của sáng chế, nhờ đó nâng cao khả năng thực hiện và khả năng hoạt động của phương án này của sáng chế.

Theo cách thực hiện thứ hai của khía cạnh thứ chín theo phương án này của sáng chế, chuỗi tín hiệu đồng bộ hóa thứ nhất đáp ứng $y_{m,k}(n) = x_1((n+m+k) \bmod N) \cdot x_2((n+k) \bmod N)$, $x_1(n) = 1 - 2 \cdot f_1(n)$, $x_2(n) = 1 - 2 \cdot f_2(n)$, $n = 0, 1, \dots, N-1$, $k = 0, 1, 2, \dots, N-1$, $m = 0, 1, 2, \dots, N-1$, trong đó $y_{m,k}(n)$ là chuỗi tín hiệu đồng bộ hóa thứ nhất, $f_1(n)$ là chuỗi m thứ nhất, và $f_2(n)$ là chuỗi m thứ hai. Có thể được hiểu rằng $x_1(n) = 1 - 2 \cdot f_1(n)$ và $x_2(n) = 1 - 2 \cdot f_2(n)$ được thay thế vào $y_{m,k}(n) = x_1((n+m+k) \bmod N) \cdot x_2((n+k) \bmod N)$, từ đó thấy rằng chuỗi tín hiệu đồng bộ hóa thứ nhất $y_{m,k}(n)$ có thể cũng được biểu diễn là $y_{m,k}(n) = [1 - 2 \cdot f_1((n+m+k) \bmod N)] \cdot [1 - 2 \cdot f_2((n+k) \bmod N)]$. Để đơn giản, $m+k$ có thể được thể hiện là k_1 , nghĩa là, $k_1 = m+k$. Trong trường hợp này, chuỗi tín hiệu đồng bộ hóa thứ nhất $y_{m,k}(n)$ có thể cũng được biểu diễn là $y_{m,k}(n) = [1 - 2 \cdot f_1((n+k_1) \bmod N)] \cdot [1 - 2 \cdot f_2((n+k) \bmod N)]$, trong đó $n = 0, 1, \dots, N-1$, $k = 0, 1, 2, \dots, N-1$, và $k_1 = 0, 1, 2, \dots, 2(N-1)$. Nghĩa là, n là số nguyên nhỏ hơn hoặc bằng $N-1$, k là số nguyên nhỏ hơn hoặc bằng $N-1$, và k_1 là số nguyên nhỏ hơn hoặc bằng $2(N-1)$. Điều kiện khác có thể được đáp ứng bởi tín hiệu đồng bộ hóa thứ nhất được đưa ra trong phương án này của sáng chế, nhờ đó làm tăng cách thực hiện của phương án này của sáng chế.

Khía cạnh thứ mười của một phương án của sáng chế đề xuất thiết bị người dùng.

Thiết bị người dùng bao gồm: bộ phận thu, được tạo cấu hình để thu tín hiệu thu thứ nhất và tín hiệu thu thứ hai; bộ phận tạo, được tạo cấu hình để tạo ra các chuỗi tín hiệu đồng bộ hóa cục bộ, trong đó các chuỗi tín hiệu đồng bộ hóa cục bộ bao gồm chuỗi tín hiệu đồng bộ hóa cục bộ thứ nhất và chuỗi tín hiệu đồng bộ hóa cục bộ thứ hai, chuỗi tín hiệu đồng bộ hóa cục bộ thứ nhất là chuỗi thu được dựa vào chuỗi Gold thứ nhất, chuỗi Gold thứ nhất là chuỗi được tạo ra dựa vào chuỗi m thứ nhất và chuỗi m thứ hai, chuỗi tín hiệu đồng bộ hóa cục bộ thứ hai là chuỗi thu được dựa vào chuỗi Gold thứ hai, chuỗi Gold thứ hai là chuỗi được tạo ra dựa vào chuỗi m thứ ba và chuỗi m thứ tư, các đa thức tạo của chuỗi m thứ nhất và chuỗi m thứ ba là giống nhau, và các đa thức tạo của chuỗi m thứ hai và chuỗi m thứ tư là giống nhau, trong đó trị số dịch tương đối giữa chuỗi m thứ nhất và chuỗi m thứ hai là m_1 , trị số dịch tương đối giữa chuỗi m thứ ba và chuỗi m thứ tư là m_2 , $m_1 \neq m_2 \pmod{N}$, chuỗi m thứ nhất, chuỗi m thứ hai, chuỗi m thứ ba, và chuỗi m thứ tư đều có độ dài là N, và N là số nguyên dương lớn hơn 1; và bộ phận xử lý, được tạo cấu hình để xử lý tín hiệu thu thứ nhất và tín hiệu thu thứ hai dựa vào chuỗi tín hiệu đồng bộ hóa cục bộ. Theo phương án này của sáng chế, thiết bị người dùng lần lượt xử lý tín hiệu thu thứ nhất và tín hiệu thu thứ hai bằng cách sử dụng chuỗi tín hiệu đồng bộ hóa cục bộ thứ nhất và chuỗi tín hiệu đồng bộ hóa cục bộ thứ hai được tạo ra có trị số tương quan nhỏ, nghĩa là, thiết bị người dùng lần lượt xử lý tín hiệu thu thứ nhất và tín hiệu thu thứ hai bằng cách sử dụng chuỗi tín hiệu đồng bộ hóa sơ cấp cục bộ và chuỗi tín hiệu đồng bộ hóa thứ cấp cục bộ, để làm giảm xác suất phát hiện sai tín hiệu đồng bộ hóa thứ cấp cục bộ và tín hiệu đồng bộ hóa sơ cấp cục bộ, nhờ đó nâng cao hiệu suất phát hiện tín hiệu thu thứ nhất và tín hiệu thu thứ hai.

Theo cách thực hiện thứ nhất của khía cạnh thứ mười theo phương án này của sáng chế, chuỗi tín hiệu đồng bộ hóa cục bộ thứ nhất là chuỗi thu được dựa vào chuỗi Gold thứ nhất, chuỗi Gold thứ nhất được tạo ra dựa vào chuỗi m thứ nhất $f_1(n)$ và chuỗi m thứ hai $f_2(n)$, chuỗi tín hiệu đồng bộ hóa cục bộ thứ hai là chuỗi thu được dựa vào chuỗi Gold thứ hai, chuỗi Gold thứ hai là chuỗi được tạo ra dựa vào chuỗi m thứ ba $f_3(n)$ và chuỗi m thứ tư $f_4(n)$, và chuỗi Gold thứ nhất, chuỗi m thứ nhất, và chuỗi m thứ hai đáp ứng $y_{m,k}(n) = 1 - 2 \cdot g_{m,k}(n)$, $g_{m,k}(n) = (f_1((n+m+k) \bmod N) + f_2((n+k) \bmod N)) \bmod 2$, trong đó $y_{m,k}(n)$ là chuỗi tín hiệu đồng bộ hóa thứ nhất, $g_{m,k}(n)$ là chuỗi Gold thứ nhất, và trị số dịch tương đối giữa chuỗi m thứ nhất và chuỗi m thứ hai là m_1 . Chuỗi Gold thứ hai, chuỗi m thứ ba, và chuỗi m thứ tư đáp ứng

$y_{m,k}(n) = 1 - 2 \cdot g_{m,k}(n)$, $g_{m,k}(n) = (f_3((n+m+k) \bmod N) + f_4((n+k) \bmod N)) \bmod 2$, trong đó $y_{m,k}(n)$ là chuỗi tín hiệu đồng bộ hóa thứ hai, $g_{m,k}(n)$ là chuỗi Gold thứ hai, và trị số dịch tương đối giữa chuỗi m thứ ba và chuỗi m thứ tư là m_2 , trong đó $n = 0, 1, 2, \dots, N-1$, $k = 0, 1, 2, \dots, N-1$, $m = 0, 1, 2, \dots, N-1$, và k là trị số dịch vòng. Các đa thức tạo của chuỗi m thứ nhất và chuỗi m thứ ba là giống nhau và là $g_1(x) = \sum_{i=0}^K a_i \cdot x^i$, $a_K = 1$, $a_0 = 1$, các đa thức tạo của chuỗi m thứ hai và chuỗi m thứ tư là giống nhau và là $g_2(x) = \sum_{i=0}^K b_i \cdot x^i$, $b_K = 1$, $b_0 = 1$, và $m_1 \neq m_2 \pmod{N}$ được đáp ứng. Chuỗi tín hiệu đồng bộ hóa cục bộ thứ nhất và chuỗi tín hiệu đồng bộ hóa cục bộ thứ hai được giới hạn trong phương án này của sáng chế, nhờ đó nâng cao khả năng thực hiện và khả năng hoạt động của phương án này của sáng chế.

Theo cách thực hiện thứ hai của khía cạnh thứ mười theo phương án này của sáng chế, chuỗi tín hiệu đồng bộ hóa cục bộ thứ nhất đáp ứng $y_{m,k}(n) = x_1((n+m+k) \bmod N) \cdot x_2((n+k) \bmod N)$, $x_1(n) = 1 - 2 \cdot f_1(n)$, $x_2(n) = 1 - 2 \cdot f_2(n)$, $n = 0, 1, \dots, N-1$, $k = 0, 1, 2, \dots, N-1$, $m = 0, 1, 2, \dots, N-1$, trong đó $y_{m,k}(n)$ là chuỗi tín hiệu đồng bộ hóa cục bộ thứ nhất, $f_1(n)$ là chuỗi m thứ nhất, và $f_2(n)$ là chuỗi m thứ hai. Có thể được hiểu rằng $x_1(n) = 1 - 2 \cdot f_1(n)$ và $x_2(n) = 1 - 2 \cdot f_2(n)$ được thay thế vào $y_{m,k}(n) = x_1((n+m+k) \bmod N) \cdot x_2((n+k) \bmod N)$, từ đó thấy rằng chuỗi tín hiệu đồng bộ hóa cục bộ thứ nhất $y_{m,k}(n)$ có thể cũng được biểu diễn là $y_{m,k}(n) = [1 - 2 \cdot f_1((n+m+k) \bmod N)] \cdot [1 - 2 \cdot f_2((n+k) \bmod N)]$. Để đơn giản, $m+k$ có thể được thể hiện là k_1 , nghĩa là, $k_1 = m+k$. Trong trường hợp này, chuỗi tín hiệu đồng bộ hóa cục bộ thứ nhất $y_{m,k}(n)$ có thể cũng được biểu diễn là $y_{m,k}(n) = [1 - 2 \cdot f_1((n+k_1) \bmod N)] \cdot [1 - 2 \cdot f_2((n+k) \bmod N)]$, trong đó $n = 0, 1, \dots, N-1$, $k = 0, 1, 2, \dots, N-1$, và $k_1 = 0, 1, 2, \dots, 2(N-1)$. Nghĩa là, n là số nguyên nhỏ hơn hoặc bằng $N-1$, k là số nguyên nhỏ hơn hoặc bằng $N-1$, và k_1 là số nguyên nhỏ hơn hoặc bằng $2(N-1)$. Điều kiện khác có thể được đáp ứng bởi tín hiệu đồng bộ hóa cục bộ thứ nhất được đưa ra trong phương án này của sáng chế, nhờ đó làm tăng cách thực hiện của phương án này của sáng chế.

Khía cạnh thứ mười một của một phương án của sáng chế đề xuất phương pháp gửi tín hiệu đồng bộ hóa. Phương pháp này bao gồm các bước: tạo ra, bởi thiết bị mạng, chuỗi tín hiệu đồng bộ hóa thứ nhất và chuỗi tín hiệu đồng bộ hóa thứ hai, trong đó chuỗi tín hiệu đồng bộ hóa thứ hai là chuỗi thu được dựa vào chuỗi m thứ nhất và chuỗi m thứ

hai, trị số dịch tương đối giữa chuỗi m thứ nhất và chuỗi m thứ hai là m , trị số dịch vòng là p , khoảng trị số của p không bao gồm trị số dịch vòng k tương quan mạnh với chuỗi tín hiệu đồng bộ hóa thứ nhất, và chuỗi m thứ nhất và chuỗi m thứ hai đều có độ dài là N ; ánh xạ, bởi thiết bị mạng, chuỗi tín hiệu đồng bộ hóa thứ nhất lên M bộ mang con trong đơn vị thời gian thứ nhất để thu nhận tín hiệu đồng bộ hóa thứ nhất, và ánh xạ chuỗi tín hiệu đồng bộ hóa thứ hai lên M bộ mang con trong đơn vị thời gian thứ hai để thu nhận tín hiệu đồng bộ hóa thứ hai, trong đó M và N là các số nguyên dương lớn hơn 1; và gửi, bởi thiết bị mạng, tín hiệu đồng bộ hóa thứ nhất và tín hiệu đồng bộ hóa thứ hai. Theo phương án này của sáng chế, thiết bị mạng tạo ra chuỗi tín hiệu đồng bộ hóa thứ nhất và chuỗi tín hiệu đồng bộ hóa thứ hai có trị số tương quan nhỏ, tức là, chuỗi tín hiệu đồng bộ hóa sơ cấp và chuỗi tín hiệu đồng bộ hóa thứ cấp, để làm giảm sự tương quan chéo giữa tín hiệu đồng bộ hóa thứ cấp và tín hiệu đồng bộ hóa sơ cấp, nhờ đó làm giảm nhiều được tạo ra cho tín hiệu đồng bộ hóa sơ cấp bởi tín hiệu đồng bộ hóa thứ cấp trong ô khác hoặc trong ô cục bộ.

Theo cách thực hiện thứ nhất của khía cạnh thứ mười một theo phương án này của sáng chế, chuỗi tín hiệu đồng bộ hóa thứ hai có thể là chuỗi Gold, và chuỗi Gold là chuỗi được tạo ra dựa vào chuỗi m thứ nhất $f_1(n)$ và chuỗi m thứ hai $f_2(n)$, và đáp ứng $y_{m,k}(n) = 1 - 2 \cdot g_{m,k}(n)$, $g_{m,k}(n) = (f_1((n + m + k) \bmod N) + f_2((n + k) \bmod N)) \bmod 2$, $n = 0, 1, 2, \dots, N - 1$, $k = 0, 1, 2, \dots, N - 1$, $m = 0, 1, 2, \dots, N - 1$, trong đó $y_{m,k}(n)$ là chuỗi tín hiệu đồng bộ hóa thứ hai, $g_{m,k}(n)$ là chuỗi Gold, và $f_1(n)$ và $f_2(n)$ là các chuỗi m . Chuỗi tín hiệu đồng bộ hóa thứ hai được giới hạn trong phương án này của sáng chế, nhờ đó nâng cao khả năng thực hiện và khả năng hoạt động của phương án này của sáng chế.

Khía cạnh thứ mười hai của một phương án của sáng chế đề xuất phương pháp thu tín hiệu đồng bộ hóa. Phương pháp này bao gồm các bước: thu, bởi thiết bị người dùng, tín hiệu thu thứ nhất và tín hiệu thu thứ hai; tạo ra, bởi thiết bị người dùng, các chuỗi tín hiệu đồng bộ hóa cục bộ, trong đó các chuỗi tín hiệu đồng bộ hóa cục bộ bao gồm chuỗi tín hiệu đồng bộ hóa cục bộ thứ nhất và chuỗi tín hiệu đồng bộ hóa cục bộ thứ hai, chuỗi tín hiệu đồng bộ hóa cục bộ thứ hai là chuỗi thu được dựa vào chuỗi m thứ nhất và chuỗi m thứ hai, trị số dịch tương đối giữa chuỗi m thứ nhất và chuỗi m thứ hai là m , trị số dịch vòng là p , khoảng trị số của p không bao gồm trị số dịch vòng k tương quan mạnh với chuỗi tín hiệu đồng bộ hóa thứ nhất, chuỗi m thứ nhất và chuỗi m thứ hai đều có độ dài là

N , và N là số nguyên dương lớn hơn 1; và xử lý, bởi thiết bị người dùng, tín hiệu thu thứ nhất và tín hiệu thu thứ hai dựa vào chuỗi tín hiệu đồng bộ hóa cục bộ. Theo phương án này của sáng chế, thiết bị người dùng lần lượt xử lý tín hiệu thu thứ nhất và tín hiệu thu thứ hai bằng cách sử dụng chuỗi tín hiệu đồng bộ hóa cục bộ thứ nhất và chuỗi tín hiệu đồng bộ hóa cục bộ thứ hai được tạo ra có trị số tương quan nhỏ, nghĩa là, thiết bị người dùng lần lượt xử lý tín hiệu thu thứ nhất và tín hiệu thu thứ hai bằng cách sử dụng chuỗi tín hiệu đồng bộ hóa sơ cấp cục bộ và chuỗi tín hiệu đồng bộ hóa thứ cấp cục bộ, để làm giảm xác suất phát hiện sai tín hiệu đồng bộ hóa thứ cấp cục bộ và tín hiệu đồng bộ hóa sơ cấp cục bộ, nhờ đó nâng cao hiệu suất phát hiện tín hiệu thu thứ nhất và tín hiệu thu thứ hai.

Theo cách thực hiện thứ nhất của khía cạnh thứ mười hai theo phương án này của sáng chế, chuỗi tín hiệu đồng bộ hóa cục bộ thứ hai có thể là chuỗi Gold, và chuỗi Gold được tạo ra dựa vào chuỗi m thứ nhất $f_1(n)$ và chuỗi m thứ hai $f_2(n)$, và đáp ứng $y_{m,k}(n) = 1 - 2 \cdot g_{m,k}(n)$, $g_{m,k}(n) = (f_1((n + m + k) \bmod N) + f_2((n + k) \bmod N)) \bmod 2$, $n = 0, 1, 2, \dots, N - 1$, $k = 0, 1, 2, \dots, N - 1$, $m = 0, 1, 2, \dots, N - 1$, trong đó $y_{m,k}(n)$ là chuỗi tín hiệu đồng bộ hóa cục bộ thứ hai, $g_{m,k}(n)$ là chuỗi Gold, và $f_1(n)$ và $f_2(n)$ là các chuỗi m . Chuỗi tín hiệu đồng bộ hóa cục bộ thứ hai được giới hạn trong phương án này của sáng chế, nhờ đó nâng cao khả năng thực hiện và khả năng hoạt động của phương án này của sáng chế.

Khía cạnh thứ mười ba của sáng chế đề xuất phương tiện lưu trữ đọc được bởi máy tính. Phương tiện lưu trữ đọc được bởi máy tính lưu trữ (các) lệnh, mà khi được thực hiện bởi máy tính, khiến máy tính thực hiện các bước sau đây: tạo ra chuỗi tín hiệu đồng bộ hóa thứ nhất và chuỗi tín hiệu đồng bộ hóa thứ hai, trong đó chuỗi tín hiệu đồng bộ hóa thứ nhất là chuỗi thu được dựa vào chuỗi m thứ nhất, chuỗi tín hiệu đồng bộ hóa thứ hai là chuỗi thu được dựa vào chuỗi Gold thứ nhất, chuỗi Gold thứ nhất được tạo ra dựa vào chuỗi m thứ hai và chuỗi m thứ ba, đa thức tạo của chuỗi m thứ nhất giống như đa thức tạo của chuỗi m thứ hai, và chuỗi m thứ nhất, chuỗi m thứ hai, và chuỗi m thứ ba đều có độ dài là N ; và ánh xạ chuỗi tín hiệu đồng bộ hóa thứ nhất lên M bộ mang con trong đơn vị thời gian thứ nhất để thu nhận tín hiệu đồng bộ hóa thứ nhất, và ánh xạ chuỗi tín hiệu đồng bộ hóa thứ hai lên M bộ mang con trong đơn vị thời gian thứ hai để thu nhận tín hiệu đồng bộ hóa thứ hai, trong đó M và N là các số nguyên dương lớn hơn 1.

Một cách tùy ý, chuỗi tín hiệu đồng bộ hóa thứ nhất là chuỗi thu được dựa vào chuỗi m thứ nhất, và đa thức tạo của chuỗi m thứ nhất $\{c(n)|n = 0, 1, 2, \dots, N - 1\}$ là $g_1(x) = \sum_{i=0}^K a_i \cdot x^i$, trong đó $a_K = 1, a_0 = 1, K$ là số nguyên dương lớn hơn hoặc bằng 1, và $0 \leq i \leq K$. Chuỗi tín hiệu đồng bộ hóa thứ nhất và chuỗi m thứ nhất đáp ứng $s(n) = 1 - 2 \cdot c(n), n = 0, 1, 2, \dots, N - 1, c((n + K) \bmod N) = (\sum_{i=1}^{K-1} a_i \cdot c((n + i) \bmod N) + c(n)) \bmod 2, n = 0, 1, 2, \dots, N - K - 1$, trong đó $s(n)$ là chuỗi tín hiệu đồng bộ hóa thứ nhất, và $c(n)$ là chuỗi m thứ nhất.

Một cách tùy ý, chuỗi tín hiệu đồng bộ hóa thứ hai là chuỗi thu được dựa vào chuỗi Gold thứ nhất, chuỗi Gold thứ nhất được tạo ra dựa vào chuỗi m thứ hai $\{f_1(n)|n = 0, 1, 2, \dots, N - 1\}$ và chuỗi m thứ ba $\{f_2(n)|n = 0, 1, 2, \dots, N - 1\}$, đa thức tạo của chuỗi m thứ hai là $g_2(x) = \sum_{i=0}^K b_i \cdot x^i$, và đa thức tạo của chuỗi m thứ ba là $g_3(x) = \sum_{i=0}^K c_i \cdot x^i$, trong đó $b_K = 1, b_0 = 1, c_K = 1, c_0 = 1, K$ là số nguyên dương lớn hơn hoặc bằng 1, và $0 \leq i \leq K$. Chuỗi Gold thứ nhất, chuỗi m thứ hai, và chuỗi m thứ ba đáp ứng $y_{m,k}(n) = 1 - 2 \cdot g_{m,k}(n), g_{m,k}(n) = (f_1((n + m + k) \bmod N) + f_2((n + k) \bmod N)) \bmod 2, n = 0, 1, 2, \dots, N - 1, k = 0, 1, 2, \dots, N - 1, m = 0, 1, 2, \dots, N - 1$, trong đó $y_{m,k}(n)$ là chuỗi tín hiệu đồng bộ hóa thứ hai, $g_{m,k}(n)$ là chuỗi Gold thứ nhất, m là trị số dịch tương đối giữa chuỗi $f_1(n)$ và chuỗi $f_2(n)$, và k là trị số dịch vòng.

Một cách tùy ý, chuỗi tín hiệu đồng bộ hóa thứ hai đáp ứng $y_{m,k}(n) = x_1((n + m + k) \bmod N) \cdot x_2((n + k) \bmod N), x_1(n) = 1 - 2 \cdot f_1(n), x_2(n) = 1 - 2 \cdot f_2(n), n = 0, 1, \dots, N - 1, k = 0, 1, 2, \dots, N - 1, m = 0, 1, 2, \dots, N - 1$, trong đó $y_{m,k}(n)$ là chuỗi tín hiệu đồng bộ hóa thứ hai, $f_1(n)$ là chuỗi m thứ hai, và $f_2(n)$ là chuỗi m thứ ba. Có thể được hiểu rằng $x_1(n) = 1 - 2 \cdot f_1(n)$ và $x_2(n) = 1 - 2 \cdot f_2(n)$ được thay thế vào $y_{m,k}(n) = x_1((n + m + k) \bmod N) \cdot x_2((n + k) \bmod N)$, từ đó thấy rằng chuỗi tín hiệu đồng bộ hóa thứ hai $y_{m,k}(n)$ có thể cũng được biểu diễn là $y_{m,k}(n) = [1 - 2 \cdot f_1((n + m + k) \bmod N)] \cdot [1 - 2 \cdot f_2((n + k) \bmod N)]$. Để đơn giản, $m+k$ có thể được thể hiện là k_1 , nghĩa là, $k_1 = m+k$. Trong trường hợp này, chuỗi tín hiệu đồng bộ hóa thứ hai $y_{m,k}(n)$ có thể cũng được biểu diễn là $y_{m,k}(n) = [1 - 2 \cdot f_1((n + k_1) \bmod N)] \cdot [1 - 2 \cdot f_2((n + k) \bmod N)]$, trong đó $n = 0, 1, \dots, N - 1, k = 0, 1, 2, \dots, N - 1$, và $k_1 = 0, 1, 2, \dots, 2(N - 1)$. Nghĩa là, n là số nguyên nhỏ hơn hoặc bằng $N-1$, k là số nguyên nhỏ hơn hoặc bằng $N-1$, và k_1 là số nguyên nhỏ hơn hoặc bằng $2(N-1)$.

Một cách tùy ý, các chuỗi tín hiệu đồng bộ hóa cục bộ được tạo ra. Các chuỗi tín

hiệu đồng bộ hóa cục bộ bao gồm chuỗi tín hiệu đồng bộ hóa cục bộ thứ nhất và chuỗi tín hiệu đồng bộ hóa cục bộ thứ hai. Chuỗi tín hiệu đồng bộ hóa cục bộ thứ nhất là chuỗi thu được dựa vào chuỗi m thứ nhất, chuỗi tín hiệu đồng bộ hóa cục bộ thứ hai là chuỗi thu được dựa vào chuỗi Gold thứ nhất, chuỗi Gold thứ nhất được tạo ra dựa vào chuỗi m thứ hai và chuỗi m thứ ba, đa thức tạo của chuỗi m thứ nhất giống như đa thức tạo của chuỗi m thứ hai, và chuỗi m thứ nhất, chuỗi m thứ hai, và chuỗi m thứ ba đều có độ dài là N, trong đó N là số nguyên dương lớn hơn 1. Tín hiệu thu thứ nhất và tín hiệu thu thứ hai được xử lý dựa vào chuỗi tín hiệu đồng bộ hóa cục bộ.

Có thể nhận thấy từ các giải pháp kỹ thuật nêu trên rằng các phương án của sáng chế có các ưu điểm dưới đây:

Trong các giải pháp kỹ thuật được đề xuất trong các phương án của sáng chế, thiết bị mạng tạo ra chuỗi tín hiệu đồng bộ hóa thứ nhất và chuỗi tín hiệu đồng bộ hóa thứ hai. Chuỗi tín hiệu đồng bộ hóa thứ nhất là chuỗi thu được dựa vào chuỗi m, chuỗi tín hiệu đồng bộ hóa thứ hai là chuỗi thu được dựa vào chuỗi Gold, chuỗi Gold được tạo ra dựa vào chuỗi m thứ nhất và chuỗi m thứ hai, và đa thức tạo của chuỗi m giống như đa thức tạo của chuỗi m thứ nhất của chuỗi Gold. Thiết bị mạng lần lượt ánh xạ chuỗi tín hiệu đồng bộ hóa thứ nhất và chuỗi tín hiệu đồng bộ hóa thứ hai lên N bộ mang con trong đơn vị thời gian thứ nhất và N bộ mang con trong đơn vị thời gian thứ hai, để thu nhận tín hiệu đồng bộ hóa thứ nhất và tín hiệu đồng bộ hóa thứ hai, trong đó N là số nguyên dương lớn hơn hoặc bằng 1. Thiết bị mạng gửi tín hiệu đồng bộ hóa thứ nhất và tín hiệu đồng bộ hóa thứ hai. Trong các phương án của sáng chế, chuỗi tín hiệu đồng bộ hóa sơ cấp và chuỗi tín hiệu đồng bộ hóa thứ cấp có trị số tương quan nhỏ và được tạo ra bởi thiết bị mạng làm giảm sự tương quan chéo giữa tín hiệu đồng bộ hóa thứ cấp và tín hiệu đồng bộ hóa sơ cấp, nhờ đó làm giảm nhiễu được tạo ra cho tín hiệu đồng bộ hóa sơ cấp bởi tín hiệu đồng bộ hóa thứ cấp trong ô khác hoặc trong ô cục bộ.

Mô tả vắn tắt các hình vẽ

Fig.1a là sơ đồ giản lược của kiến trúc mạng theo một phương án của sáng chế;

Fig.1b là sơ đồ giản lược của kịch bản theo một phương án của sáng chế;

Fig.2 là sơ đồ giản lược của phương pháp gửi tín hiệu đồng bộ hóa theo một phương án của sáng chế;

Fig.3 là sơ đồ giản lược về sự tương ứng giữa trị số bát phân và đa thức ban đầu

theo một phương án của sáng chế;

Fig.4 là sơ đồ giản lược của kịch bản mà trong đó tín hiệu đồng bộ hóa có các tần số trung tâm khác nhau theo một phương án của sáng chế;

Fig.5 là sơ đồ giản lược của phương pháp gửi tín hiệu đồng bộ hóa theo phương án khác của sáng chế;

Fig.6 là sơ đồ giản lược của thiết bị mạng theo một phương án của sáng chế;

Fig.7 là sơ đồ giản lược của thiết bị người dùng theo một phương án của sáng chế;

Fig.8 là sơ đồ giản lược của thiết bị mạng theo phương án khác của sáng chế;

Fig.9 là sơ đồ giản lược của thiết bị người dùng theo phương án khác của sáng chế;

Fig.10 là sơ đồ giản lược của thiết bị mạng theo phương án khác của sáng chế;

Fig.11 là sơ đồ giản lược của thiết bị người dùng theo phương án khác của sáng chế;

Fig.12a là sơ đồ giản lược của thiết bị người dùng theo phương án khác của sáng chế;

Fig.12b là sơ đồ giản lược của thiết bị người dùng theo phương án khác của sáng chế; và

Fig.13 là sơ đồ giản lược của thiết bị mạng theo phương án khác của sáng chế.

Mô tả chi tiết sáng chế

Các phương án của sáng chế đề xuất phương pháp gửi tín hiệu đồng bộ hóa, để làm giảm sự tương quan giữa tín hiệu đồng bộ hóa thứ cấp và tín hiệu đồng bộ hóa sơ cấp, và làm giảm nhiễu cho tín hiệu đồng bộ hóa sơ cấp.

Để làm cho những người có hiểu biết trung bình trong lĩnh vực kỹ thuật tương ứng hiểu các giải pháp kỹ thuật theo sáng chế tốt hơn, phần dưới đây mô tả các phương án của sáng chế dựa vào các hình vẽ kèm theo trong các phương án của sáng chế.

Trong bản mô tả, phần yêu cầu bảo hộ, và các hình vẽ kèm theo của sáng chế, các thuật ngữ "thứ nhất", "thứ hai", "thứ ba", "thứ tư", và tương tự (nếu có) nhằm mục đích phân biệt giữa các đối tượng giống nhau nhưng không nhất thiết chỉ báo một thứ tự hoặc trình tự cụ thể. Cần được hiểu rằng dữ liệu được gọi theo cách như vậy có thể thay thế được cho nhau trong các trường hợp thích hợp sao cho các phương án được mô tả ở đây có thể được thực hiện theo các thứ tự khác với thứ tự được minh họa hoặc được mô tả ở

đây. Ngoài ra, các thuật ngữ "bao gồm", "có" và các biến thể khác bất kỳ có nghĩa là bao hàm mà không loại trừ, ví dụ, tín hiệu, phương pháp, hệ thống, sản phẩm, hoặc thiết bị mà bao gồm danh sách các bước hoặc các bộ phận không nhất thiết giới hạn ở các bước hoặc các bộ phận đó, mà có thể bao gồm các bước hoặc các bộ phận khác được liệt kê rõ ràng hoặc vốn có của tín hiệu, phương pháp, hệ thống, sản phẩm, hoặc thiết bị như vậy.

Các phương án của sáng chế có thể được ứng dụng cho kiến trúc mạng được thể hiện trên Fig.1a. Trong kiến trúc mạng này, tín hiệu đồng bộ hóa được truyền giữa thiết bị mạng (ví dụ, trạm gốc) và thiết bị người dùng (ví dụ, điện thoại di động). Thiết bị truyền tín hiệu đồng bộ hóa trong sáng chế được đề cập đến là thiết bị mạng. Các phương án của sáng chế được mô tả bằng cách sử dụng ví dụ mà trong đó thiết bị mạng gửi tín hiệu đồng bộ hóa đến thiết bị người dùng. Như được thể hiện trên Fig.1b, khi thiết bị đầu cuối người dùng trong ô 1 phát hiện tín hiệu đồng bộ hóa sơ cấp, các tín hiệu đồng bộ hóa thứ cấp trong ô 1 và ô 2 gây ra nhiễu cho tín hiệu đồng bộ hóa sơ cấp trong ô 1. Bởi vì ô 2 và ô 1 có thể không đồng bộ hóa kịp thời, nên tín hiệu đồng bộ hóa thứ cấp trong ô 2 và tín hiệu đồng bộ hóa sơ cấp trong ô 1 có thể trùng nhau xét về mặt thời gian. Trong trường hợp này, tín hiệu đồng bộ hóa thứ cấp trong ô 2 gây ra nhiễu cho tín hiệu đồng bộ hóa sơ cấp trong ô 1. Tín hiệu đồng bộ hóa thứ cấp trong ô 1 có thể cũng gây ra nhiễu cho việc phát hiện tín hiệu đồng bộ hóa sơ cấp trong ô 1. Điều này là bởi vì khi thiết bị đầu cuối người dùng phát hiện tín hiệu đồng bộ hóa sơ cấp trong ô 1, thì thiết bị đầu cuối người dùng thực hiện thao tác tương quan trên tín hiệu thu được bằng cách sử dụng chuỗi tín hiệu đồng bộ hóa sơ cấp cục bộ. Nếu tín hiệu thu được là tín hiệu đồng bộ hóa thứ cấp, thì thao tác tương quan trên tín hiệu đồng bộ hóa thứ cấp thu được bằng cách sử dụng chuỗi tín hiệu đồng bộ hóa sơ cấp cục bộ được thực hiện. Do đó, việc phát hiện tín hiệu đồng bộ hóa sơ cấp bị nhiễu bởi tín hiệu đồng bộ hóa thứ cấp.

Có thể được hiểu rằng tín hiệu đồng bộ hóa có thể cũng được gửi và được thu giữa các thiết bị mạng hoặc giữa các thiết bị người dùng. Điều này không bị giới hạn cụ thể ở đây.

Thiết bị mạng theo sáng chế có thể là thiết bị bất kỳ có chức năng truyền và thu không dây, và bao gồm, nhưng không giới hạn ở: trạm thu phát gốc (Base Transceiver Station, viết tắt là BTS) trong hệ thống truyền thông di động toàn cầu (Global System for Mobile, viết tắt là GSM) hoặc CDMA, NodeB (NodeB) trong hệ thống WCDMA, nút B cải tiến (NodeB hoặc eNB hoặc e-NodeB, evolved NodeB) trong hệ thống LTE, gNodeB

(gNodeB hoặc gNB) hoặc điểm truyền/thu (Transmission Reception Point, viết tắt là TRP) trong hệ thống NR, trạm gốc theo sự phát triển trong tương lai trong hệ thống 3GPP, nút truy cập trong hệ thống WiFi, nút chuyển tiếp không dây, nút mạng trục (backhaul) không dây, và tương tự. Trạm gốc có thể là trạm gốc cỡ lớn (macro base station), trạm gốc cỡ nhỏ (micro base station), trạm gốc ô siêu nhỏ (picocell base station), ô nhỏ, trạm chuyển tiếp, hoặc tương tự. Nhiều trạm gốc có thể hỗ trợ các mạng sử dụng công nghệ giống nhau nêu trên, hoặc có thể hỗ trợ các mạng sử dụng các công nghệ khác nhau nêu trên. Trạm gốc có thể bao gồm một hoặc nhiều các điểm truyền/thu (Transmission Receiving Point, TRP) cùng hoặc không cùng vị trí. Thiết bị mạng có thể là bộ điều khiển radio, bộ phận tập trung (Centralized Unit, viết tắt là CU), và/hoặc bộ phận phân phối (Distributed Unit, viết tắt là DU) trong kịch bản mạng truy cập radio đám mây (Cloud Radio Access Network, viết tắt là CRAN). Thiết bị mạng có thể là máy chủ, thiết bị đeo được, thiết bị trên xe, hoặc tương tự. Việc thiết bị mạng là trạm gốc được sử dụng làm ví dụ dưới đây để mô tả. Các thiết bị mạng có thể là các trạm gốc cùng loại hoặc khác loại. Trạm gốc có thể truyền thông với thiết bị đầu cuối, hoặc có thể truyền thông với thiết bị đầu cuối bằng cách sử dụng trạm chuyển tiếp. Thiết bị đầu cuối có thể truyền thông với nhiều trạm gốc sử dụng các công nghệ khác nhau. Ví dụ, thiết bị đầu cuối có thể truyền thông với trạm gốc hỗ trợ mạng LTE, có thể truyền thông với trạm gốc hỗ trợ mạng 5G, hoặc có thể hỗ trợ sự kết nối kép đến trạm gốc trong mạng LTE và trạm gốc trong mạng 5G.

Theo sáng chế, thiết bị đầu cuối là thiết bị có chức năng truyền và thu không dây, và có thể được triển khai trên mặt đất bao gồm môi trường trong nhà hoặc ngoài trời, theo cách cầm tay, đeo được, hoặc trên xe, có thể được triển khai trên mặt nước (ví dụ, trên thuyền), hoặc có thể được triển khai trên không (ví dụ, trên máy bay, trong khinh khí cầu, hoặc trên vệ tinh). Thiết bị đầu cuối có thể là điện thoại di động (mobile phone), máy tính bảng (Pad), máy tính có chức năng truyền và thu không dây, thiết bị đầu cuối thực tế ảo (Virtual Reality, viết tắt là VR), thiết bị đầu cuối tương tác thực tế (Augmented Reality, viết tắt là AR), thiết bị đầu cuối không dây liên quan tới điều khiển công nghiệp (industrial control), thiết bị đầu cuối không dây liên quan tới xe tự hành (self driving), thiết bị đầu cuối không dây liên quan tới điều trị bệnh từ xa (remote medical), thiết bị đầu cuối không dây liên quan tới mạng lưới thông minh (smart grid), thiết bị đầu cuối không dây liên quan tới an toàn vận tải (transportation safety), thiết bị đầu cuối không dây liên quan tới thành phố thông minh (smart city), thiết bị đầu cuối không dây liên quan tới nhà

thông minh (smart home), hoặc tương tự. Các phương án của sáng chế không đặt ra giới hạn đối với kịch bản ứng dụng. Thiết bị người dùng đôi khi có thể cũng được đề cập đến là phương tiện đầu cuối, thiết bị đầu cuối, thiết bị người dùng (User Equipment, UE), thiết bị đầu cuối truy cập, bộ phận UE, trạm UE, trạm di động, thiết bị di động, trạm từ xa, thiết bị đầu cuối từ xa, thiết bị di động, thiết bị đầu cuối UE, thiết bị đầu cuối, thiết bị truyền thông không dây, bộ phận UE, máy UE, hoặc tương tự. Ngoài ra, thiết bị đầu cuối có thể là cố định hoặc di động.

Theo quy tắc chuỗi, đa thức tạo của chuỗi m là $g(x) = \sum_{i=0}^K a_i \cdot x^i$, trong đó $a_K = 1, a_0 = 1$, và nếu đa thức tạo là $g(x)$, chuỗi được tạo ra $c(n) = \{c(n) | n = 0, 1, 2, \dots, N-1\}$ đáp ứng mối tương quan đệ quy sau đây: $c((n+K) \bmod N) = (\sum_{i=1}^{K-1} a_i \cdot c((n+i) \bmod N) + c(n)) \bmod 2, n = 0, 1, 2, \dots, N-K-1$. Trạng thái ban đầu là $c(K-1), c(K-2), c(K-3), \dots, c(1), c(0)$, và chuỗi $\{c(n) | n = 0, 1, 2, \dots, N-1\}$ có thể được thu nhận dựa vào trị số trạng thái ban đầu và công thức đệ quy. Khi đa thức tạo là đa thức ban đầu thứ tự thứ k , chuỗi thu được là chuỗi m có độ dài là $N = 2^K - 1$.

Chuỗi Gold là chuỗi được tạo ra bằng cách thực hiện việc bổ sung môđun 2 trên cặp chuỗi m được ưu tiên. Cặp chuỗi m được ưu tiên dẫn đến sự tương quan chéo tương đối nhỏ giữa các chuỗi Gold khác nhau. $f_1(n)$ và $f_2(n)$ là hai chuỗi m đều có độ dài là N , $g_{m,k}(n) = (f_1((n+m+k) \bmod N) + f_2((n+k) \bmod N)) \bmod 2$ là chuỗi Gold có độ dài là N , trong đó $m = 0, 1, 2, \dots, N-1, k = 0, 1, 2, \dots, N-1$. Sự thay đổi m và k dẫn đến việc tạo ra nhiều chuỗi Gold khác nhau trong cùng nhóm. Một cặp chuỗi m trong các chuỗi Gold dẫn đến sự tương quan chéo tương đối nhỏ giữa các chuỗi Gold khác nhau trong cùng nhóm.

Giả sử rằng đa thức tạo của chuỗi tín hiệu đồng bộ hóa sơ cấp là $g(x) = x^7 + x^4 + 1$, nghĩa là, $c(n+7) = (c(n+4) + c(n)) \bmod 2$, trong đó $c(n)$ là chuỗi m . Trạng thái ban đầu là $1 \ 1 \ 1 \ 0 \ 1 \ 1 \ 0$, nghĩa là, $c(6)=1, c(5)=1, c(4)=1, c(3)=0, c(2)=1, c(1)=1, c(0)=0$. Chuỗi m có thể cũng được biểu diễn là $\{c(6), c(5), c(4), c(3), c(2), c(1), c(0)\} = \{1 \ 1 \ 1 \ 0 \ 1 \ 1 \ 0\}$. Ngoài ra, sau khi việc điều biến BPSK được thực hiện trên chuỗi m , chuỗi m được ánh xạ lên N bộ mang con. Ví dụ, $N=127$. Chuỗi tín hiệu đồng bộ hóa sơ cấp được điều biến là $s(n) = 1 - 2 \cdot c(n), n = 0, 1, \dots, N-1$. Có thể nhận thấy rằng ở đây, chuỗi m $c(n)$ và chuỗi tín hiệu đồng bộ hóa sơ cấp $s(n)$ đều có độ dài là N . Ví dụ, ba chuỗi tín hiệu đồng bộ hóa sơ cấp có thể được

28

Thông thường, trị số tương quan lớn nhất giữa các chuỗi khác nhau trong nhóm các chuỗi Gold là 17. Rõ ràng là, các trị số tương quan nêu trên lớn hơn 17, dẫn đến lượng nhiễu tương đối lớn được tạo ra đối với tín hiệu đồng bộ hóa sơ cấp bởi tín hiệu đồng bộ hóa thứ cấp.

201. Thiết bị mạng tạo ra chuỗi tín hiệu đồng bộ hóa thứ nhất và chuỗi tín hiệu đồng bộ hóa thứ hai.

Cần lưu ý rằng chuỗi tín hiệu đồng bộ hóa thứ nhất là chuỗi thu được dựa vào chuỗi m thứ nhất. Thiết bị mạng thu nhận chuỗi m $\{c(n)|n = 0, 1, 2, \dots, N - 1\}$ dựa vào đa thức tạo $g_1(x) = \sum_{i=0}^K a_i \cdot x^i$, trong đó trị số của hệ số của đa thức có thể là 0 hoặc 1, và $a_K = 1, a_0 = 1$, K là số nguyên dương lớn hơn 1, và $0 \leq i \leq K$. Sau đó, thiết bị mạng thu nhận chuỗi tín hiệu đồng bộ hóa thứ nhất $s(n) = 1 - 2 \cdot c(n), n = 0, 1, 2, \dots, N - 1, c((n + K) \bmod N) = (\sum_{i=1}^{K-1} a_i \cdot c((n + i) \bmod N) + c(n)) \bmod 2, n = 0, 1, 2, \dots, N - K - 1$ dựa vào trị số trạng thái ban đầu của chuỗi m thứ nhất và công thức đệ quy, trong đó $s(n)$ là chuỗi tín hiệu đồng bộ hóa thứ nhất, và $c(n)$ là chuỗi m thứ nhất. Trị số trạng thái ban đầu khác nhau của chuỗi m thứ nhất dẫn đến chuỗi thu được khác nhau. Trị số trạng thái ban đầu của chuỗi m thứ nhất không giới hạn ở đây. Chuỗi tín hiệu đồng bộ hóa thứ hai là chuỗi thu được dựa vào chuỗi Gold thứ nhất, chuỗi Gold thứ nhất được tạo ra dựa vào chuỗi m thứ hai $\{f_1(n)|n = 0, 1, 2, \dots, N - 1\}$ và chuỗi m thứ ba $\{f_2(n)|n = 0, 1, 2, \dots, N - 1\}$, đa thức tạo của chuỗi m thứ hai là $g_2(x) = \sum_{i=0}^K b_i \cdot$

x^i , và đa thức tạo của chuỗi m thứ ba là $g_3(x) = \sum_{i=0}^K c_i \cdot x^i$, trong đó $b_K = 1, b_0 = 1, c_K = 1, c_0 = 1$, K là số nguyên dương lớn hơn 1, và $0 \leq i \leq K$. Chuỗi Gold thứ nhất, chuỗi m thứ hai, và chuỗi m thứ ba đáp ứng $y_{m,k}(n) = 1 - 2 \cdot g_{m,k}(n), g_{m,k}(n) = (f_1((n+m+k) \bmod N) + f_2((n+k) \bmod N)) \bmod 2, n = 0, 1, 2, \dots, N-1, k = 0, 1, 2, \dots, N-1, m = 0, 1, 2, \dots, N-1$, trong đó $g_{m,k}(n)$ là chuỗi Gold thứ nhất, m là trị số dịch tương đối giữa chuỗi $f_1(n)$ và chuỗi $f_2(n)$, và k là trị số dịch vòng.

Có thể được hiểu rằng khi đa thức tạo là đa thức ban đầu thứ tự thứ k, chuỗi thu được tín hiệu đồng bộ hóa thứ nhất là chuỗi m. Chuỗi tín hiệu đồng bộ hóa thứ nhất có độ dài là N, trong đó $N = 2^K - 1$. Ví dụ, khi K=7, N=127. K là số nguyên lớn hơn 1. Điều này không bị giới hạn cụ thể ở đây. Việc dịch vòng có thể được thực hiện trên chuỗi tín hiệu đồng bộ hóa thứ nhất và chuỗi tín hiệu đồng bộ hóa thứ hai, để thu nhận các chuỗi khác có cùng đặc tính. Ví dụ, chuỗi thu được sau khi việc dịch vòng được thực hiện trên chuỗi tín hiệu đồng bộ hóa thứ nhất có đặc tính giống như đặc tính của chuỗi tín hiệu đồng bộ hóa thứ nhất, và vẫn là chuỗi tín hiệu m. Sau khi việc dịch vòng được thực hiện trên chuỗi tín hiệu đồng bộ hóa thứ hai, chuỗi Gold khác trong cùng nhóm thu được. Các chuỗi được dịch vòng đáp ứng $\{c((n+p) \bmod N) | n = 0, 1, 2, \dots, N-1\}$, trong đó p là trị số dịch vòng, bao gồm, nhưng không giới hạn ở $p = 0, 1, 2, \dots, N-1$.

Ví dụ, khi K=7, N là 127. Chuỗi tín hiệu đồng bộ hóa thứ nhất tương ứng với tín hiệu đồng bộ hóa thứ nhất là chuỗi thu được dựa vào chuỗi m thứ nhất. Đa thức tạo của chuỗi m thứ nhất là $g(x) = x^7 + x^4 + 1$. Công thức đệ quy là $c(n+7) = (c(n+4) + c(n)) \bmod 2$. Trị số trạng thái ban đầu của chuỗi m thứ nhất là $\{1 \ 1 \ 1 \ 0 \ 1 \ 1 \ 0\}$. Nghĩa là, $c(6)=1, c(5)=1, c(4)=1, c(3)=0, c(2)=1, c(1)=1, c(0)=0$. Nói cách khác, $\{c(6), c(5), c(4), c(3), c(2), c(1), c(0)\} = \{1 \ 1 \ 1 \ 0 \ 1 \ 1 \ 0\}$. Dựa vào trị số ban đầu của chuỗi m thứ nhất, chuỗi mà là của tín hiệu đồng bộ hóa thứ nhất và có độ dài là 127 thu được: $\{1 \ 1 \ 1 \ 1 \ 1 \ 1 \ 0 \ 0 \ 0 \ 0 \ 1 \ 1 \ 1 \ 0 \ 1 \ 1 \ 1 \ 1 \ 0 \ 0 \ 1 \ 0 \ 1 \ 1 \ 0 \ 0 \ 1 \ 0 \ 0 \ 1 \ 0 \ 0 \ 0 \ 1 \ 0 \ 0 \ 1 \ 1 \ 0 \ 0 \ 0 \ 1 \ 0 \ 1 \ 1 \ 1 \ 0 \ 1 \ 0 \ 1 \ 1 \ 0 \ 0 \ 0 \ 0 \ 1 \ 1 \ 0 \ 0 \ 1 \ 1 \ 0 \ 1 \ 0 \ 1 \ 0 \ 0 \ 1 \ 1 \ 1 \ 0 \ 0 \ 1 \ 1 \ 1 \ 0 \ 0 \ 1 \ 1 \ 1 \ 1 \ 0 \ 1 \ 1 \ 0 \ 1 \ 0 \ 0 \ 0 \ 0 \ 1 \ 0 \ 1 \ 0 \ 1 \ 0 \ 0 \ 1 \ 1 \ 1 \ 0 \ 0 \ 1 \ 1 \ 1 \ 0 \ 1 \ 1 \ 0 \ 1 \ 0 \ 0 \ 0 \ 1 \ 0 \ 1 \ 0 \ 1 \ 1 \ 1 \ 1 \ 1 \ 0 \ 1 \ 0 \ 0 \ 1 \ 1 \ 1 \ 0 \ 1 \ 1 \ 0 \ 1 \ 1 \ 0\}$.

Như được thể hiện trên Fig.3, chuỗi tín hiệu đồng bộ hóa thứ hai tương ứng với tín hiệu đồng bộ hóa thứ hai là chuỗi thu được dựa vào chuỗi m thứ hai và chuỗi m thứ ba. Đa thức tạo của chuỗi m thứ hai giống như đa thức tạo của chuỗi m thứ nhất của tín hiệu đồng bộ hóa thứ nhất. Ví dụ, đa thức tạo của chuỗi m thứ hai có thể được biểu diễn là $g(x) = x^7 + x^4 + 1$. Đa thức ban đầu tương ứng với chuỗi m thứ hai là $\{1 \ 0 \ 0 \ 1 \ 0 \ 0 \ 0 \ 1\}$,

và tương ứng với trị số bát phân 221. Ví dụ, đa thức tạo của chuỗi m thứ ba có thể là đa thức tạo tương ứng với bất kỳ một trong số các trị số bát phân 361, 375, 313, 301, 325, 345, 367, 271, 253, và 203 trên Fig.3, và hệ số $a_7, a_6, \dots, a_1, a_0$ là trị số tương ứng với mỗi đa thức ban đầu (nói cách khác, đa thức tạo nêu trên) trên Fig.3, trong đó a_7 là bit cao nhất. Ví dụ, trị số 361 được biểu diễn là 1 1 1 1 0 0 0 1 theo dạng nhị phân, và đa thức tạo tương ứng với trị số này là $g_2(x) = x^7 + x^6 + x^5 + x^4 + 1$. Theo ví dụ khác, trị số bát phân 203 được biểu diễn là 1 0 0 0 0 0 1 1 theo dạng nhị phân, đa thức tạo tương ứng là $g_2(x) = x^7 + x + 1$, và công thức đệ quy tương ứng đáp ứng $c_1(i + 7) = (c_1(i + 1) + c_1(i)) \bmod 2$.

Một cách tùy ý, cả chuỗi tín hiệu đồng bộ hóa thứ nhất và chuỗi tín hiệu đồng bộ hóa thứ hai là các chuỗi thu được dựa vào chuỗi Gold. Ví dụ, chuỗi tín hiệu đồng bộ hóa thứ nhất là chuỗi thu được dựa vào chuỗi Gold thứ nhất, và chuỗi Gold thứ nhất là chuỗi được tạo ra dựa vào chuỗi m thứ nhất và chuỗi m thứ hai. Chuỗi tín hiệu đồng bộ hóa thứ hai là chuỗi thu được dựa vào chuỗi Gold thứ hai, và chuỗi Gold thứ hai là chuỗi được tạo ra dựa vào chuỗi m thứ ba và chuỗi m thứ tư. Các đa thức tạo của chuỗi m thứ nhất và chuỗi m thứ ba là giống nhau, và các đa thức tạo của chuỗi m thứ hai và chuỗi m thứ tư là giống nhau. Ví dụ, trị số dịch tương đối giữa chuỗi m thứ nhất và chuỗi m thứ hai là m_1 , trị số dịch tương đối giữa chuỗi m thứ ba và chuỗi m thứ tư là m_2 , và $m_1 \neq m_2 \pmod{N}$ được đáp ứng. Chuỗi m thứ nhất, chuỗi m thứ hai, chuỗi m thứ ba, và chuỗi m thứ tư đều có độ dài là N, trong đó $N = 2^K - 1$.

Theo một cách thực hiện, chuỗi tín hiệu đồng bộ hóa thứ nhất $y_{m,k}(n)$ đáp ứng $y_{m,k}(n) = 1 - 2 \cdot g_{m,k}(n)$. Chuỗi $g_{m,k}(n)$ có thể là chuỗi Gold thu được dựa vào chuỗi m thứ nhất $f_1(n)$ và chuỗi m thứ hai $f_2(n)$, và $g_{m,k}(n) = (f_1((n + m + k) \bmod N) + f_2((n + k) \bmod N)) \bmod 2, n = 0, 1, 2, \dots, N - 1, k = 0, 1, 2, \dots, N - 1, m = 0, 1, 2, \dots, N - 1$, trong đó m là trị số dịch tương đối giữa chuỗi $f_1(n)$ và chuỗi $f_2(n)$. Chuỗi tín hiệu đồng bộ hóa thứ hai $y_{m,k}(n)$ đáp ứng $y_{m,k}(n) = 1 - 2 \cdot g_{m,k}(n)$. $g_{m,k}(n)$ có thể là chuỗi Gold thu được dựa vào chuỗi m thứ ba $f_3(n)$ và chuỗi m thứ tư $f_4(n)$, và $g_{m,k}(n) = (f_3((n + m + k) \bmod N) + f_4((n + k) \bmod N)) \bmod 2$. Trị số dịch tương đối giữa chuỗi m thứ ba $f_3(n)$ và chuỗi m thứ tư $f_4(n)$ là $m_2, n = 0, 1, 2, \dots, N - 1, k = 0, 1, 2, \dots, N - 1, m = 0, 1, 2, \dots, N - 1$, và k là trị số dịch vòng.

Các đa thức tạo của chuỗi m thứ nhất và chuỗi m thứ ba là giống nhau và đều là

202. Thiết bị mạng thu nhận tín hiệu đồng bộ hóa thứ nhất và tín hiệu đồng bộ hóa thứ hai.

Cần lưu ý rằng tín hiệu đồng bộ hóa thứ nhất và tín hiệu đồng bộ hóa thứ hai thu được bởi thiết bị mạng có thể là các chuỗi thu được sau khi việc điều biến và biến đổi được thực hiện trên các chuỗi m , hoặc có thể được tạo ra theo công thức. Tín hiệu đồng bộ hóa thứ nhất đáp ứng $s(n) = 1 - 2 \cdot c(n)$, $n = 0, 1, \dots, N - 1$, trong đó N là số nguyên dương lớn hơn 1, $s(n)$ là chuỗi tín hiệu đồng bộ hóa thứ nhất, và $c(n)$ là chuỗi m thứ nhất.

Có thể được hiểu rằng thiết bị mạng có thể điều biến chuỗi m nhờ khóa dịch pha nhị phân (Binary Phase Shift Keying, viết tắt là BPSK), để thu nhận chuỗi tín hiệu đồng bộ hóa được điều biến và được biến đổi. Thiết bị mạng có thể, bao gồm, nhưng không giới hạn ở, điều biến chuỗi tín hiệu đồng bộ hóa bằng cách sử dụng sơ đồ điều biến khác.

32

1 1 1 -1 -1 -1 1 1 -1 -1 -1 -1 1 -1 -1 1}. Quy trình điều biến của chuỗi Gold thứ nhất tương tự như quy trình điều biến của chuỗi m thứ nhất, và các chi tiết không được mô tả lại ở đây.

203. Thiết bị mạng gửi tín hiệu đồng bộ hóa thứ nhất và tín hiệu đồng bộ hóa thứ hai.

Thiết bị mạng gửi tín hiệu đồng bộ hóa thứ nhất trên bộ mang con mang chuỗi tín hiệu đồng bộ hóa thứ nhất, và gửi tín hiệu đồng bộ hóa thứ hai trên bộ mang con mang chuỗi tín hiệu đồng bộ hóa thứ hai.

204. Thiết bị người dùng thu tín hiệu thu thứ nhất và tín hiệu thu thứ hai.

Thiết bị người dùng thu tín hiệu được gửi bởi thiết bị mạng, và lựa chọn để thu tín hiệu thu thứ nhất và tín hiệu thu thứ hai đáp ứng yêu cầu chất lượng tín hiệu.

Cần lưu ý rằng thiết bị người dùng có thể thu tín hiệu được cảm ứng, và thu tín hiệu thu thứ nhất và tín hiệu thu thứ hai cần thiết từ tín hiệu có chất lượng tín hiệu đáp ứng yêu cầu. Chất lượng tín hiệu có thể bao gồm, nhưng không giới hạn ở cường độ tín hiệu, thông tin chỉ báo chất lượng kênh, và tương tự.

205. Thiết bị người dùng tạo ra các chuỗi tín hiệu đồng bộ hóa cục bộ.

Thiết bị người dùng tạo ra các chuỗi tín hiệu đồng bộ hóa cục bộ. Chuỗi tín hiệu đồng bộ hóa cục bộ bao gồm chuỗi tín hiệu đồng bộ hóa cục bộ thứ nhất và chuỗi tín hiệu đồng bộ hóa cục bộ thứ hai. Chuỗi tín hiệu đồng bộ hóa cục bộ thứ nhất là chuỗi thu được dựa vào chuỗi m thứ nhất, chuỗi tín hiệu đồng bộ hóa cục bộ thứ hai là chuỗi thu được dựa vào chuỗi Gold thứ nhất, chuỗi Gold thứ nhất được tạo ra dựa vào chuỗi m thứ hai và chuỗi m thứ ba, và đa thức tạo của chuỗi m thứ nhất giống như đa thức tạo của chuỗi m thứ hai trong chuỗi Gold thứ nhất.

Cần lưu ý rằng chuỗi tín hiệu đồng bộ hóa cục bộ thứ nhất là chuỗi thu được dựa vào chuỗi m thứ nhất. Thiết bị người dùng thu nhận chuỗi m thứ nhất $\{c(n)|n = 0, 1, 2, \dots, N - 1\}$ dựa vào đa thức tạo $g_1(x) = \sum_{i=0}^K a_i \cdot x^i$, trong đó trị số của hệ số của đa thức có thể là 0 hoặc 1, $a_K = 1, a_0 = 1$, K là số nguyên dương lớn hơn hoặc bằng 1, và $0 \leq i \leq K$. Sau đó, thiết bị người dùng thu nhận chuỗi tín hiệu đồng bộ hóa cục bộ thứ nhất $s(n) = 1 - 2 \cdot c(n), n = 0, 1, 2, \dots, N - 1, c((n + K) \bmod N) = (\sum_{i=1}^{K-1} a_i \cdot c((n + i) \bmod N) + c(n)) \bmod 2, n = 0, 1, 2, \dots, N - K - 1$ dựa vào trị số trạng thái ban đầu của chuỗi m thứ nhất và công thức đệ quy, trong đó $s(n)$ là chuỗi tín hiệu đồng bộ hóa cục bộ thứ nhất, và $c(n)$ là chuỗi m thứ nhất. Trị số trạng thái ban đầu

khác nhau của chuỗi m thứ nhất dẫn đến chuỗi thu được khác nhau. Trị số trạng thái ban đầu của chuỗi m thứ nhất không giới hạn ở đây. Chuỗi tín hiệu đồng bộ hóa cục bộ thứ hai là chuỗi thu được dựa vào chuỗi Gold thứ nhất, chuỗi Gold được tạo ra dựa vào chuỗi m thứ hai $\{f_1(n)|n = 0, 1, 2, \dots, N - 1\}$ và chuỗi m thứ ba $\{f_2(n)|n = 0, 1, 2, \dots, N - 1\}$. Đa thức tạo của chuỗi m thứ hai là $g_2(x) = \sum_{i=0}^K b_i \cdot x^i$, và đa thức tạo của chuỗi m thứ ba là $g_3(x) = \sum_{i=0}^K c_i \cdot x^i$, trong đó $b_K = 1, b_0 = 1, c_K = 1, c_0 = 1$, K là số nguyên dương lớn hơn hoặc bằng 1, và $0 \leq i \leq K$. Chuỗi Gold thứ nhất, chuỗi m thứ hai, và chuỗi m thứ ba đáp ứng $y_{m,k}(n) = 1 - 2 \cdot g_{m,k}(n), g_{m,k}(n) = (f_1((n + m + k) \bmod N) + f_2((n + k) \bmod N)) \bmod 2, n = 0, 1, 2, \dots, N - 1, k = 0, 1, 2, \dots, N - 1, m = 0, 1, 2, \dots, N - 1$, trong đó $y_{m,k}(n)$ là chuỗi tín hiệu đồng bộ hóa thứ hai, $g_{m,k}(n)$ là chuỗi Gold thứ nhất, và m là trị số dịch tương đối giữa chuỗi $f_1(n)$ và chuỗi $f_2(n)$.

Có thể được hiểu rằng khi đa thức tạo là đa thức ban đầu thứ tự thứ k , chuỗi thu được tín hiệu đồng bộ hóa cục bộ thứ nhất là chuỗi m , và chuỗi tín hiệu đồng bộ hóa cục bộ thứ nhất có độ dài là N , trong đó $N = 2^K - 1$. Ví dụ, khi $K=7, N=127$. K là số nguyên lớn hơn 1. Điều này không bị giới hạn cụ thể ở đây. Việc dịch vòng có thể được thực hiện trên chuỗi tín hiệu đồng bộ hóa cục bộ thứ nhất và chuỗi tín hiệu đồng bộ hóa cục bộ thứ hai, để thu nhận các chuỗi khác có cùng đặc tính. Ví dụ, chuỗi thu được sau khi việc dịch vòng được thực hiện trên chuỗi tín hiệu đồng bộ hóa cục bộ thứ nhất có đặc tính giống như đặc tính của chuỗi tín hiệu đồng bộ hóa cục bộ thứ nhất, và vẫn là chuỗi m . Chuỗi thu được sau khi việc dịch vòng được thực hiện trên chuỗi tín hiệu đồng bộ hóa cục bộ thứ hai vẫn là chuỗi Gold. Các chuỗi được dịch vòng của chuỗi $\{c(n) | n = 0, 1, 2, \dots, N - 1\}$ đáp ứng $\{c((n + p) \bmod N) | n = 0, 1, 2, \dots, N - 1\}, p = 0, 1, 2, \dots, N - 1$, trong đó p là trị số dịch vòng. Theo cách khác, các chuỗi được dịch vòng của chuỗi $\{c(n) | n = 0, 1, 2, \dots, N - 1\}$ đáp ứng $\{c((n - p) \bmod N) | n = 0, 1, 2, \dots, N - 1\}$, trong đó p là trị số dịch vòng, bao gồm, nhưng không giới hạn ở $p = 0, 1, 2, \dots, N - 1$.

Theo một cách thực hiện, thiết bị người dùng tạo ra chuỗi tín hiệu đồng bộ hóa cục bộ. Chuỗi tín hiệu đồng bộ hóa cục bộ bao gồm chuỗi tín hiệu đồng bộ hóa cục bộ thứ nhất và chuỗi tín hiệu đồng bộ hóa cục bộ thứ hai, chuỗi tín hiệu đồng bộ hóa cục bộ thứ nhất là chuỗi thu được dựa vào chuỗi Gold thứ nhất, và chuỗi Gold thứ nhất là chuỗi được tạo ra dựa vào chuỗi m thứ nhất $f_1(n)$ và chuỗi m thứ hai $f_2(n)$. Chuỗi tín hiệu

đồng bộ hóa cục bộ thứ hai là chuỗi thu được dựa vào chuỗi Gold thứ hai, chuỗi Gold thứ hai là chuỗi được tạo ra dựa vào chuỗi m thứ ba $f_3(n)$ và chuỗi m thứ tư $f_4(n)$. Chuỗi Gold thứ nhất, chuỗi m thứ nhất, và chuỗi m thứ hai đáp ứng $y_{m,k}(n) = 1 - 2 \cdot g_{m,k}(n)$, $g_{m,k}(n) = (f_1((n+m+k) \bmod N) + f_2((n+k) \bmod N)) \bmod 2$, trong đó $y_{m,k}(n)$ là chuỗi tín hiệu đồng bộ hóa thứ nhất, $g_{m,k}(n)$ là chuỗi Gold thứ nhất, và trị số dịch tương đối giữa chuỗi m thứ nhất và chuỗi m thứ hai là m_1 . Chuỗi Gold thứ hai, chuỗi m thứ ba, và chuỗi m thứ tư đáp ứng $y_{m,k}(n) = 1 - 2 \cdot g_{m,k}(n)$, $g_{m,k}(n) = (f_3((n+m+k) \bmod N) + f_4((n+k) \bmod N)) \bmod 2$, trong đó $y_{m,k}(n)$ là chuỗi tín hiệu đồng bộ hóa thứ hai, $g_{m,k}(n)$ là chuỗi Gold thứ hai, trị số dịch tương đối giữa chuỗi m thứ ba và chuỗi m thứ tư là m_2 , $n = 0, 1, 2, \dots, N-1$, $k = 0, 1, 2, \dots, N-1$, $m = 0, 1, 2, \dots, N-1$, và k là trị số dịch vòng. Các đa thức tạo của chuỗi m thứ nhất và chuỗi m thứ ba là giống nhau và là $g_1(x) = \sum_{i=0}^K a_i \cdot x^i$, $a_K = 1$, $a_0 = 1$, các đa thức tạo của chuỗi m thứ hai và chuỗi m thứ tư là giống nhau và là $g_2(x) = \sum_{i=0}^K b_i \cdot x^i$, $b_K = 1$, $b_0 = 1$, và $m_1 \neq m_2 \pmod{N}$ được đáp ứng. Trong tất cả các phương án của sáng chế, trong trường hợp $m_1 \neq m_2 \pmod{N}$, khi hệ thống bao gồm nhiều chuỗi tín hiệu đồng bộ hóa thứ cấp, trị số dịch tương đối của mỗi chuỗi tín hiệu đồng bộ hóa thứ cấp đáp ứng $m_1 \neq m_2 \pmod{N}$.

206. Thiết bị người dùng xử lý tín hiệu thu thứ nhất và tín hiệu thu thứ hai.

Thiết bị người dùng xử lý tín hiệu thu thứ nhất và tín hiệu thu thứ hai dựa vào chuỗi tín hiệu đồng bộ hóa cục bộ. Tín hiệu đồng bộ hóa cục bộ bao gồm tín hiệu đồng bộ hóa cục bộ thứ nhất và tín hiệu đồng bộ hóa cục bộ thứ hai.

Cần lưu ý rằng tín hiệu thu bao gồm tín hiệu thu thứ nhất và tín hiệu thu thứ hai, và thiết bị người dùng thực hiện thao tác tương quan trên tín hiệu thu. Tín hiệu thu thứ nhất và tín hiệu thu thứ hai có thể là giống nhau, ví dụ, có thể là các tín hiệu thu được trong một khoảng thời gian, hoặc có thể là khác nhau, ví dụ, có thể là các tín hiệu thu được trong các khoảng thời gian khác nhau.

Theo phương án này của sáng chế, chuỗi tín hiệu đồng bộ hóa thứ nhất và chuỗi tín hiệu đồng bộ hóa thứ hai có trị số tương quan nhỏ và được tạo ra bởi thiết bị mạng, tức là, chuỗi tín hiệu đồng bộ hóa sơ cấp và chuỗi tín hiệu đồng bộ hóa thứ cấp, làm giảm sự tương quan chéo giữa tín hiệu đồng bộ hóa thứ cấp và tín hiệu đồng bộ hóa sơ cấp. Khi thiết bị người dùng phát hiện tín hiệu đồng bộ hóa sơ cấp trong ô cục bộ, nhiễu được tạo ra đối với tín hiệu đồng bộ hóa sơ cấp bởi tín hiệu đồng bộ hóa thứ cấp trong ô khác

hoặc trong ô cục bộ có thể được làm giảm, nhờ đó đảm bảo rằng khi tìm kiếm tín hiệu đồng bộ hóa sơ cấp ở các tần số trung tâm khác nhau, thì tín hiệu đồng bộ hóa sơ cấp không tương quan mạnh với tín hiệu đồng bộ hóa khác do các tần số khác nhau.

Cần lưu ý rằng các ký hiệu và các ký tự toán học trong các phương án của sáng chế không đặt ra giới hạn đối với sáng chế. Ví dụ, theo phương án này của sáng chế, chuỗi m thứ nhất được biểu diễn bởi $f_1(n)$, hoặc có thể được biểu diễn bằng cách sử dụng ký hiệu chức năng hoặc ký hiệu chuỗi khác, chẳng hạn như $a(n)$, $a_1(n)$, hoặc $x(n)$. Trong quy trình thực hiện cụ thể, chuỗi nêu trên có thể là dữ liệu được lưu trữ theo thứ tự cụ thể hoặc đáp ứng mối tương quan cụ thể và trên đó việc xử lý hoặc tính toán toán học được thực hiện.

Như được thể hiện trên Fig.4, khi việc phát hiện đồng bộ hóa sơ cấp được thực hiện, giả sử rằng trung tâm tần số là trung tâm 1, và vị trí trung tâm của tín hiệu đồng bộ hóa được gửi thực sự là trung tâm 2. Nếu trị số dịch tương đối của chuỗi Gold được sử dụng bởi tín hiệu đồng bộ hóa sơ cấp và trị số dịch tương đối của chuỗi Gold được sử dụng bởi tín hiệu đồng bộ hóa thứ cấp đáp ứng $m_1 = m_2(\text{mod}N)$, thì các trị số dịch khác nhau được sử dụng để phân biệt. Trong khi phát hiện, khi trung tâm được giả định khác với trung tâm để truyền thực sự tín hiệu đồng bộ hóa thứ cấp, thì các phần bị chồng lấp trong miền tần số có thể hoàn toàn giống nhau, dẫn đến trị số tương quan tương đối lớn. Theo giải pháp này của sáng chế, $m_1 \neq m_2(\text{mod}N)$. Do đó, trị số tương quan là tương đối nhỏ, và nhiễu là tương đối nhỏ.

Có thể được hiểu rằng các quy trình xử lý các tín hiệu thu khác nhau bởi thiết bị người dùng là khác nhau. Ví dụ, việc phát hiện tín hiệu đồng bộ hóa sơ cấp khác với việc phát hiện tín hiệu đồng bộ hóa thứ cấp. Trong quá trình phát hiện tín hiệu đồng bộ hóa sơ cấp, thiết bị phía thu cần phải giả định tần số trung tâm của tín hiệu đồng bộ hóa sơ cấp, và thu nhận tín hiệu thu được dựa vào tần số trung tâm được giả định của tín hiệu đồng bộ hóa sơ cấp, để thực hiện thao tác tương quan trên chuỗi được tạo ra tín hiệu đồng bộ hóa sơ cấp cục bộ và tín hiệu thu được. Việc phát hiện tín hiệu đồng bộ hóa thứ cấp được thực hiện khi tín hiệu đồng bộ hóa sơ cấp đã được phát hiện. Thiết bị phía thu có thể thu nhận trung tâm của tín hiệu đồng bộ hóa thứ cấp dựa vào trung tâm của tín hiệu đồng bộ hóa sơ cấp được phát hiện (trung tâm của tín hiệu đồng bộ hóa sơ cấp thường giống như trung tâm của tín hiệu đồng bộ hóa thứ cấp). Tần số có thể của trung tâm của tín hiệu đồng bộ hóa sơ cấp là $f_0 + n \times f_R$, trong đó n là số nguyên, f_0 là tần số ban đầu, và f_R

là khoảng cách kênh và có thể được xác định trước. Ví dụ, khoảng cách kênh f_R có thể là 100 KHz, 180 KHz, 300 KHz, hoặc tương tự. Ngoài ra, trị số của f_R có thể thay đổi theo dải tần số (Frequency Band). Ví dụ, trong trường hợp của tần số cao, tần số dưới 3 GHz, tần số từ 3 GHz đến 6 GHz, và tần số từ 6 GHz đến 52,6 GHz có thể tương ứng với các trị số khoảng cách kênh khác nhau.

Có thể có nhiều, ví dụ, ba chuỗi tín hiệu đồng bộ hóa sơ cấp. Thiết bị mạng xác định để sử dụng một trong số các chuỗi tín hiệu đồng bộ hóa sơ cấp dựa vào ký hiệu nhận dạng ô. Theo một cách thực hiện, giả sử rằng có ba chuỗi tín hiệu đồng bộ hóa sơ cấp, trong đó hai trong số các chuỗi tín hiệu đồng bộ hóa sơ cấp có thể được thu nhận dựa vào hai chuỗi m, và chuỗi tín hiệu đồng bộ hóa sơ cấp khác có thể được thu nhận dựa vào chuỗi Gold. Các đa thức tạo của hai chuỗi m là giống như các đa thức tạo của hai chuỗi m cho chuỗi Gold để tạo ra tín hiệu đồng bộ hóa thứ cấp. Các đa thức tạo của hai chuỗi m cho chuỗi Gold cho tín hiệu đồng bộ hóa sơ cấp là giống như các đa thức của hai chuỗi m cho chuỗi Gold để tạo ra tín hiệu đồng bộ hóa thứ cấp. Nghĩa là, các chuỗi m thuộc về cùng nhóm của các chuỗi Gold. Có thể cũng có nhiều tín hiệu đồng bộ hóa thứ cấp. Các chuỗi Gold khác nhau được tạo ra nhờ sự thay đổi của trị số dịch tương đối và trị số dịch vòng, và các chuỗi Gold khác nhau có thể mang thông tin nhận dạng ô.

Chuỗi tín hiệu đồng bộ hóa sơ cấp có độ dài là N, ba trị số dịch vòng của chuỗi m dùng để tạo ra chuỗi tín hiệu đồng bộ hóa sơ cấp là $\{0, a_0, a_1\}$, trong đó $N > a_1 > a_0 > 0$. Giả sử rằng $b_0 = a_0$, $b_1 = a_1 - a_0$, và $b_2 = N - a_1$. Tín hiệu đồng bộ hóa sơ cấp có khoảng cách bộ mang con là Δf , a_0, a_1, f_R được lựa chọn, sao cho tất cả các trị số của $i = 0, 1, 2$ đáp ứng $(b_i \times \Delta f) \bmod f_R > \Delta f$ và $f_R - (b_i \times \Delta f) \bmod f_R > \Delta f$. Đối với các dải tần số khác nhau, Δf có thể là khác nhau. Tuy nhiên, mỗi dải tần số có thể là duy nhất. Nghĩa là, mỗi dải tần số chỉ có một trị số. Các chuỗi của các tín hiệu đồng bộ hóa trong các dải tần số khác nhau có thể có cùng độ dài.

Ví dụ, giả sử rằng $N = 127, \Delta f = 15 \text{ KHz}$, $a_0 = 43, a_1 = 86$, và $f_R = 100 \text{ KHz}$. Trong trường hợp này, $b_0 = 43, b_1 = 43, b_2 = 41$. Do đó, $b_2 \times \Delta f \bmod f_R = 15 \text{ KHz}$ không đáp ứng $(b_2 \times \Delta f) \bmod f_R > \Delta f$. Theo cách này, nếu độ lệch giữa tần số của thiết bị phía thu và tần số của thiết bị phía truyền lớn hơn so với một bộ mang con, khi thiết bị phía thu giả định tần số trung tâm của tín hiệu đồng bộ hóa sơ cấp, và tìm kiếm tín hiệu đồng bộ hóa sơ cấp dựa vào tần số trung tâm được giả định, do dịch vị tần số gây ra do tần số trung tâm, tín hiệu đồng bộ hóa và tín hiệu đồng bộ hóa

sơ cấp được giả định có dịch vòng là b_0 có thể có xấp xỉ $127 - b_0 = 127 - 42 = 85$ bộ mang con bị chồng lấp. Ngay cả nếu tần số trung tâm không chính xác, có trị số tương quan tương đối lớn, dẫn đến hiệu suất thu của thiết bị phía thu giảm xuống. Nếu $a_0 = 42, a_1 = 84$, và $f_R = 100\text{KHz}$ được lựa chọn, $b_0 = 42, b_1 = 42$, và $b_2 = 43$. $(b_i \times \Delta f) \bmod f_R = 30\text{ KHz}, 30\text{ KHz}, 45\text{ KHz}$ lần lượt tương ứng với $i = 0, 1, 2$.

$f_R - (b_i \times \Delta f) \bmod f_R = 70\text{ KHz}, 70\text{ KHz}, 25\text{ KHz}$ lần lượt tương ứng với $i = 0, 1, 2$. Đặc điểm lớn hơn Δf được đáp ứng.

Theo ví dụ khác, nếu $f_R = 180\text{ KHz}$, $a_0 = 43, a_1 = 86$, và $\Delta f = 30\text{ KHz}$, $b_0 = 43, b_1 = 43$, và $b_2 = 41$.

$(b_i \times \Delta f) \bmod f_R = 30\text{ KHz}, 30\text{ KHz}, 150\text{ KHz}$ lần lượt tương ứng với $i = 0, 1, 2$.

$f_R - (b_i \times \Delta f) \bmod f_R = 150\text{ KHz}, 150\text{ KHz}, 30\text{ KHz}$ lần lượt tương ứng với $i = 0, 1, 2$. Đặc điểm lớn hơn Δf không được đáp ứng.

Nếu $f_R = 300\text{ KHz}$, $a_0 = 42$, và $a_1 = 84$, $b_0 = 42, b_1 = 42, b_2 = 43$, và $\Delta f = 30\text{ KHz}$.

$(b_i \times \Delta f) \bmod f_R = 60\text{ KHz}, 60\text{ KHz}, 90\text{ KHz}$ lần lượt tương ứng với $i = 0, 1, 2$.

$f_R - (b_i \times \Delta f) \bmod f_R = 240\text{ KHz}, 240\text{ KHz}, 210\text{ KHz}$ lần lượt tương ứng với $i = 0, 1, 2$. Đặc điểm lớn hơn Δf được đáp ứng.

Ngoài ra, đối với mỗi dải tần số, tất cả a_0, a_1 , và f_R được lựa chọn cần phải đáp ứng $(b_i \times \Delta f) \bmod f_R > \Delta f$ và $f_R - (b_i \times \Delta f) \bmod f_R > \Delta f$, trong đó Δf là khoảng cách bộ mang con của tín hiệu đồng bộ hóa sơ cấp trong dải tần số. Trong quá trình phát hiện tín hiệu đồng bộ hóa sơ cấp, phương pháp hoặc thiết bị để gửi hoặc thu chuỗi tín hiệu đồng bộ hóa sơ cấp đáp ứng đặc điểm và được tạo ra dựa vào các chuỗi m có các trị số dịch vòng là 0, a_0 , và a_1 có thể làm giảm nhiễu gây ra do sự phát hiện tần số trung tâm của kênh đồng bộ hóa.

Dựa vào Fig.5, phương án khác về phương pháp gửi tín hiệu đồng bộ hóa được đề xuất trong các phương án của sáng chế được mô tả.

501. Thiết bị mạng tạo ra chuỗi tín hiệu đồng bộ hóa thứ nhất và chuỗi tín hiệu đồng bộ hóa thứ hai.

Thiết bị mạng tạo ra chuỗi tín hiệu đồng bộ hóa thứ nhất và chuỗi tín hiệu đồng bộ hóa thứ hai. Chuỗi tín hiệu đồng bộ hóa thứ hai là chuỗi thu được dựa vào chuỗi m thứ

[illegible]

502. Thiết bị mạng thu nhận tín hiệu đồng bộ hóa thứ nhất và tín hiệu đồng bộ hóa thứ hai.

Thiết bị mạng ánh xạ chuỗi tín hiệu đồng bộ hóa thứ nhất lên N bộ mang con trong đơn vị thời gian thứ nhất để thu nhận tín hiệu đồng bộ hóa thứ nhất, và ánh xạ chuỗi tín hiệu đồng bộ hóa thứ hai lên N bộ mang con trong đơn vị thời gian thứ hai để thu nhận tín hiệu đồng bộ hóa thứ hai, trong đó N là số nguyên dương lớn hơn hoặc bằng 1.

Cần lưu ý rằng tín hiệu đồng bộ hóa thứ nhất và tín hiệu đồng bộ hóa thứ hai thu được bởi thiết bị mạng có thể là các chuỗi thu được sau khi việc điều biến và biến đổi được thực hiện trên các chuỗi m, hoặc có thể được tạo ra trực tiếp theo công thức. Tín hiệu đồng bộ hóa thứ nhất đáp ứng $s(n) = 1 - 2 \cdot c(n)$, $n = 0, 1, \dots, N - 1$, trong đó N là số nguyên dương lớn hơn 1, $s(n)$ là chuỗi tín hiệu đồng bộ hóa thứ nhất, và $c(n)$ là chuỗi m thứ nhất. Tín hiệu đồng bộ hóa thứ hai tương tự như tín hiệu đồng bộ hóa thứ nhất, và các chi tiết không được mô tả lại ở đây.

$M=N$ hoặc $M=N-1$. Khi $M=N$, N phần tử trong chuỗi tín hiệu đồng bộ hóa được ánh xạ lên N bộ mang con. Khi $M=N-1$, các phần tử khác với phần tử trung tâm trong chuỗi tín hiệu đồng bộ hóa được ánh xạ lên N-1 bộ mang con. Phần tử trung tâm trong chuỗi của tín hiệu đồng bộ hóa có thể được ánh xạ lên bộ mang con trung tâm của tín hiệu đồng bộ hóa trong miền tần số hoặc có thể không được truyền. Điều này không bị giới hạn trong sáng chế.

Có thể được hiểu rằng thiết bị mạng có thể điều biến chuỗi m nhờ khóa dịch pha nhị phân (Binary Phase Shift Keying, BPSK), để thu nhận chuỗi tín hiệu đồng bộ hóa được điều biến và được biến đổi. Thiết bị mạng có thể điều biến theo cách khác chuỗi tín hiệu đồng bộ hóa bằng cách sử dụng sơ đồ điều biến khác. Điều này không bị giới hạn cụ thể ở đây.

503. Thiết bị mạng gửi tín hiệu đồng bộ hóa thứ nhất và tín hiệu đồng bộ hóa thứ hai.

Thiết bị mạng gửi tín hiệu đồng bộ hóa thứ nhất trên bộ mang con mang chuỗi tín hiệu đồng bộ hóa thứ nhất, và gửi tín hiệu đồng bộ hóa thứ hai trên bộ mang con mang chuỗi tín hiệu đồng bộ hóa thứ hai.

504. Thiết bị người dùng thu tín hiệu thu thứ nhất và tín hiệu thu thứ hai.

Thiết bị người dùng thực hiện việc phân loại trên tín hiệu thu được, và lựa chọn để thu tín hiệu thu thứ nhất và tín hiệu thu thứ hai đáp ứng yêu cầu chất lượng tín hiệu.

Theo phương án này của sáng chế, bước 503 và bước 504 mà trong đó thiết bị người dùng truyền các tín hiệu đồng bộ hóa tương tự như bước 203 và bước 204 trên Fig.2, và các chi tiết không được mô tả lại ở đây.

505. Thiết bị người dùng tạo ra các chuỗi tín hiệu đồng bộ hóa cục bộ.

Thiết bị người dùng tạo ra các chuỗi tín hiệu đồng bộ hóa cục bộ. Chuỗi tín hiệu đồng bộ hóa cục bộ bao gồm chuỗi tín hiệu đồng bộ hóa cục bộ thứ nhất và chuỗi tín hiệu đồng bộ hóa cục bộ thứ hai. Chuỗi tín hiệu đồng bộ hóa cục bộ thứ hai là chuỗi thu được dựa vào chuỗi m thứ nhất và chuỗi m thứ hai. Trị số dịch tương đối giữa chuỗi m thứ nhất và chuỗi m thứ hai của chuỗi tín hiệu đồng bộ hóa cục bộ thứ hai thu được và là m. Trị số dịch vòng là p, và khoảng trị số của p không bao gồm trị số dịch vòng k tương quan mạnh với chuỗi tín hiệu đồng bộ hóa thứ nhất.

Có thể được hiểu rằng chuỗi tín hiệu đồng bộ hóa cục bộ thứ hai có thể được thu nhận dựa vào chuỗi Gold. Chuỗi Gold là chuỗi được tạo ra dựa vào chuỗi m thứ nhất $f_1(n)$ và chuỗi m thứ hai $f_2(n)$. Chuỗi tín hiệu đồng bộ hóa cục bộ thứ hai đáp ứng $y_{m,k}(n) = 1 - 2 \cdot g_{m,k}(n)$, $g_{m,k}(n) = (f_1((n + m + k) \bmod N) + f_2((n + k) \bmod N)) \bmod 2$, $n = 0, 1, 2, \dots, N - 1$, $k = 0, 1, 2, \dots, N - 1$, $m = 0, 1, 2, \dots, N - 1$.

506. Thiết bị người dùng xử lý tín hiệu thu thứ nhất và tín hiệu thu thứ hai.

Thiết bị người dùng xử lý tín hiệu thu thứ nhất và tín hiệu thu thứ hai dựa vào chuỗi tín hiệu đồng bộ hóa cục bộ. Tín hiệu đồng bộ hóa cục bộ bao gồm tín hiệu đồng bộ hóa cục bộ thứ nhất và tín hiệu đồng bộ hóa cục bộ thứ hai.

Cần lưu ý rằng tín hiệu thu bao gồm tín hiệu thu thứ nhất và tín hiệu thu thứ hai, và thiết bị người dùng thực hiện thao tác tương quan trên tín hiệu thu.

Theo phương án này của sáng chế, chuỗi tín hiệu đồng bộ hóa thứ nhất và chuỗi tín hiệu đồng bộ hóa thứ hai có trị số tương quan nhỏ và được tạo ra bởi thiết bị mạng, tức là, chuỗi tín hiệu đồng bộ hóa sơ cấp và chuỗi tín hiệu đồng bộ hóa thứ cấp, làm giảm sự tương quan chéo giữa tín hiệu đồng bộ hóa thứ cấp và tín hiệu đồng bộ hóa sơ cấp. Theo cách này, khi thiết bị người dùng phát hiện tín hiệu đồng bộ hóa sơ cấp trong ô cục bộ, nhiễu được tạo ra cho tín hiệu đồng bộ hóa sơ cấp bởi tín hiệu đồng bộ hóa thứ cấp trong ô khác hoặc trong ô cục bộ có thể được làm giảm.

Dựa vào Fig.6, một phương án về thiết bị mạng trong các phương án của sáng chế bao gồm:

bộ phận tạo 601, được tạo cấu hình để tạo ra chuỗi tín hiệu đồng bộ hóa thứ nhất

và chuỗi tín hiệu đồng bộ hóa thứ hai, trong đó chuỗi tín hiệu đồng bộ hóa thứ nhất là chuỗi thu được dựa vào chuỗi m thứ nhất, chuỗi tín hiệu đồng bộ hóa thứ hai là chuỗi thu được dựa vào chuỗi Gold thứ nhất. Chuỗi Gold thứ nhất được tạo ra dựa vào chuỗi m thứ hai và chuỗi m thứ ba, đa thức tạo của chuỗi m thứ nhất giống như đa thức tạo của chuỗi m thứ hai, và chuỗi m thứ nhất, chuỗi m thứ hai, và chuỗi m thứ ba đều có độ dài là N;

bộ phận ánh xạ 602, được tạo cấu hình để: ánh xạ chuỗi tín hiệu đồng bộ hóa thứ nhất lên M bộ mang con trong đơn vị thời gian thứ nhất để thu nhận tín hiệu đồng bộ hóa thứ nhất, và ánh xạ chuỗi tín hiệu đồng bộ hóa thứ hai lên M bộ mang con trong đơn vị thời gian thứ hai để thu nhận tín hiệu đồng bộ hóa thứ hai, trong đó M và N là các số nguyên dương lớn hơn 1; và

bộ phận gửi 603, được tạo cấu hình để gửi tín hiệu đồng bộ hóa thứ nhất và tín hiệu đồng bộ hóa thứ hai.

Phương án này của sáng chế đề xuất phương pháp tạo ra tín hiệu đồng bộ hóa. Tín hiệu đồng bộ hóa có thể bao gồm tín hiệu đồng bộ hóa thứ nhất và tín hiệu đồng bộ hóa thứ hai. Tín hiệu đồng bộ hóa thứ nhất và tín hiệu đồng bộ hóa thứ hai có thể là tín hiệu đồng bộ hóa thứ nhất và tín hiệu đồng bộ hóa thứ hai được đề cập trong các phương án của sáng chế. Ví dụ, tín hiệu đồng bộ hóa thứ nhất có thể là tín hiệu đồng bộ hóa sơ cấp, và tín hiệu đồng bộ hóa thứ hai có thể là tín hiệu đồng bộ hóa thứ cấp. Tín hiệu đồng bộ hóa thứ nhất được tạo ra dựa vào chuỗi tín hiệu đồng bộ hóa thứ nhất. Tín hiệu đồng bộ hóa thứ hai được tạo ra dựa vào chuỗi tín hiệu đồng bộ hóa thứ hai.

Theo cách thực hiện có thể, chuỗi tín hiệu đồng bộ hóa thứ nhất $s(n)$ đáp ứng $s(n) = 1 - 2 \cdot c(n), n = 0, 1, 2, \dots, N - 1$, trong đó $c(n)$ là chuỗi m thứ nhất. Đa thức tạo của chuỗi m thứ nhất $\{c(n) | n = 0, 1, 2, \dots, N - 1\}$ là $g_1(x) = \sum_{i=0}^K a_i \cdot x^i$, trong đó $a_K = 1, a_0 = 1$, K là số nguyên dương lớn hơn hoặc bằng 1, và $0 \leq i \leq K$. $c((n + K) \bmod N) = (\sum_{i=1}^{K-1} a_i \cdot c((n + i) \bmod N) + c(n)) \bmod 2, n = 0, 1, 2, \dots, N - K - 1$. Đa thức tạo của chuỗi m thứ nhất $c(n)$ là $g(x) = x^7 + x^4 + 1$. Công thức đệ quy là $c(n + 7) = (c(n + 4) + c(n)) \bmod 2$.

Theo cách thực hiện có thể, chuỗi tín hiệu đồng bộ hóa thứ hai $y_{m,k}(n)$ đáp ứng $y_{m,k}(n) = 1 - 2 \cdot g_{m,k}(n), n = 0, 1, 2, \dots, N - 1$, trong đó $g_{m,k}(n)$ là chuỗi thu được dựa vào chuỗi m thứ hai $\{f_1(n) | n = 0, 1, 2, \dots, N - 1\}$ và chuỗi m thứ ba $\{f_2(n) | n = 0, 1, 2, \dots, N - 1\}$. Ví dụ, $g_{m,k}(n)$ có thể là chuỗi Gold. Đa thức tạo của chuỗi m thứ hai là $g_2(x) = \sum_{i=0}^K b_i \cdot x^i$, đa thức tạo của chuỗi m thứ ba là $g_3(x) =$

$\sum_{i=0}^K c_i \cdot x^i$, trong đó $b_K = 1, b_0 = 1, c_K = 1, c_0 = 1$, K là số nguyên dương lớn hơn hoặc bằng 1, và $0 \leq i \leq K$.

$$g_{m,k}(n) = (f_1((n+m+k) \bmod N) + f_2((n+k) \bmod N)) \bmod 2, n \\ = 0, 1, 2, \dots, N-1, k = 0, 1, 2, \dots, N-1, m = 0, 1, 2, \dots, N-1,$$

trong đó m là trị số dịch tương đối giữa chuỗi $f_1(n)$ và chuỗi $f_2(n)$, và k là trị số dịch vòng.

Theo cách thực hiện có thể khác, chuỗi tín hiệu đồng bộ hóa thứ hai $y_{m,k}(n)$ đáp ứng $y_{m,k}(n) = x_1((n+m+k) \bmod N) \cdot x_2((n+k) \bmod N)$ (công thức 1), trong đó

$$x_1(n) = 1 - 2 \cdot f_1(n) \quad (\text{công thức 2});$$

$$x_2(n) = 1 - 2 \cdot f_2(n) \quad (\text{công thức 3}); \text{ và}$$

$$n = 0, 1, \dots, N-1, k = 0, 1, 2, \dots, N-1, m = 0, 1, 2, \dots, N-1,$$

$f_1(n)$ là chuỗi m thứ hai, và $f_2(n)$ chuỗi m thứ ba.

Có thể được hiểu rằng công thức 2 và công thức 3 có thể được thay thế vào công thức 1, để thu được:

$$y_{m,k}(n) = [1 - 2 \cdot f_1((n+m+k) \bmod N)] \cdot [1 - 2 \cdot f_2((n+k) \bmod N)] \\ (\text{công thức 4})$$

Để đơn giản, $m+k$ có thể được gọi là k_1 , nghĩa là, $k_1 = m+k$. Trong trường hợp này, công thức 4 có thể cũng được biểu diễn là:

$$y_{m,k}(n) = [1 - 2 \cdot f_1((n+k_1) \bmod N)] \cdot [1 - 2 \cdot f_2((n+k) \bmod N)] \quad (\text{công} \\ \text{thức 5}), \text{ trong đó}$$

$n = 0, 1, \dots, N-1, k = 0, 1, 2, \dots, N-1$, và $k_1 = 0, 1, 2, \dots, 2(N-1)$, nghĩa là, n là số nguyên nhỏ hơn hoặc bằng $N-1$, k là số nguyên nhỏ hơn hoặc bằng $N-1$, và k_1 là số nguyên nhỏ hơn hoặc bằng $2(N-1)$.

Theo cách thực hiện có thể, đa thức tạo của chuỗi m thứ nhất $\{c(n) | n = 0, 1, 2, \dots, N-1\}$ giống như đa thức tạo của chuỗi m thứ hai $f_1(n)$. Ví dụ, đa thức tạo của chuỗi m thứ nhất là $g(x) = x^7 + x^4 + 1$, và công thức đệ quy là $c(n+7) = (c(n+4) + c(n)) \bmod 2$; và đa thức tạo của chuỗi m thứ hai là $g(x) = x^7 + x^4 + 1$, và công thức đệ quy là $f_1(n+7) = (f_1(n+4) + f_1(n)) \bmod 2$.

Chuỗi tín hiệu đồng bộ hóa thứ nhất và chuỗi tín hiệu đồng bộ hóa thứ hai thu được theo phương án này có trị số tương quan nhỏ. Nghĩa là, chuỗi tín hiệu đồng bộ hóa

sơ cấp và chuỗi tín hiệu đồng bộ hóa thứ cấp có trị số tương quan nhỏ. Do đó, sự tương quan chéo giữa tín hiệu đồng bộ hóa thứ cấp và tín hiệu đồng bộ hóa sơ cấp có thể được làm giảm, nhờ đó làm giảm nhiễu được tạo ra cho tín hiệu đồng bộ hóa sơ cấp bởi tín hiệu đồng bộ hóa thứ cấp trong ô khác hoặc trong ô cục bộ.

Dựa vào Fig.7, phương án khác về thiết bị người dùng trong số các phương án của sáng chế bao gồm bộ phận thu 701, bộ phận tạo 702, bộ phận xử lý 703:

Bộ phận thu 701, được tạo cấu hình để thu tín hiệu thu thứ nhất và tín hiệu thu thứ hai;

Bộ phận tạo 702, được tạo cấu hình để tạo ra các chuỗi tín hiệu đồng bộ hóa cục bộ, trong đó các chuỗi tín hiệu đồng bộ hóa cục bộ bao gồm chuỗi tín hiệu đồng bộ hóa cục bộ thứ nhất và chuỗi tín hiệu đồng bộ hóa cục bộ thứ hai. Chuỗi tín hiệu đồng bộ hóa cục bộ thứ nhất là chuỗi thu được dựa vào chuỗi m thứ nhất. Chuỗi tín hiệu đồng bộ hóa cục bộ thứ hai là chuỗi thu được dựa vào chuỗi Gold thứ nhất, chuỗi Gold thứ nhất được tạo ra dựa vào chuỗi m thứ hai và chuỗi m thứ ba, đa thức tạo của chuỗi m thứ nhất giống như đa thức tạo của chuỗi m thứ hai, và chuỗi m thứ nhất, chuỗi m thứ hai, và chuỗi m thứ ba đều có độ dài là N, trong đó N là số nguyên dương lớn hơn 1; và

Bộ phận xử lý 703, được tạo cấu hình để xử lý tín hiệu thu thứ nhất và tín hiệu thu thứ hai dựa vào chuỗi tín hiệu đồng bộ hóa cục bộ.

Một cách tùy ý, bộ phận xử lý 703 có thể còn bao gồm:

bộ phận con xử lý thứ nhất 7031, được tạo cấu hình để thực hiện việc xử lý tương quan trên tín hiệu thu thứ nhất dựa vào chuỗi tín hiệu đồng bộ hóa cục bộ thứ nhất; và

bộ phận con xử lý thứ hai 7032, được tạo cấu hình để thực hiện việc xử lý tương quan trên tín hiệu thu thứ hai dựa vào chuỗi tín hiệu đồng bộ hóa cục bộ thứ hai.

Một cách tùy ý, bộ phận con xử lý thứ nhất 7031 có thể được tạo cấu hình cụ thể để:

thực hiện việc xử lý tương quan trên tín hiệu thu thứ nhất dựa vào chuỗi tín hiệu đồng bộ hóa cục bộ thứ nhất, trong đó chuỗi tín hiệu đồng bộ hóa cục bộ thứ nhất là chuỗi thu được dựa vào chuỗi m thứ nhất. Chuỗi tín hiệu đồng bộ hóa cục bộ thứ nhất $s(n)$ đáp ứng $s(n) = 1 - 2 \cdot c(n)$, $n = 0, 1, 2, \dots, N - 1$, trong đó $c(n)$ là chuỗi m thứ nhất. Đa thức tạo của chuỗi m thứ nhất $\{c(n) | n = 0, 1, 2, \dots, N - 1\}$ là $g_1(x) = \sum_{i=0}^K a_i \cdot x^i$, trong đó $a_K = 1, a_0 = 1$, K là số nguyên dương lớn hơn hoặc bằng 1, và $0 \leq i \leq K$. $c((n + K) \bmod N) = (\sum_{i=1}^{K-1} a_i \cdot c((n + i) \bmod N) + c(n)) \bmod 2, n =$

$0, 1, 2, \dots, N - K - 1$. Đa thức tạo của chuỗi m thứ nhất $c(n)$ là $g(x) = x^7 + x^4 + 1$. Công thức đệ quy là $c(n + 7) = (c(n + 4) + c(n)) \bmod 2$.

Một cách tùy ý, chuỗi tín hiệu đồng bộ hóa cục bộ thứ nhất có thể được tạo ra theo cách khác theo cách thức tạo ra chuỗi tín hiệu đồng bộ hóa thứ nhất trong các phương án nêu trên. Để chi tiết, tham khảo các phần mô tả liên quan trong các phương án nêu trên. Chi tiết không được mô tả lại ở đây.

Một cách tùy ý, bộ phận con xử lý thứ hai 7032 có thể được tạo cấu hình cụ thể để: thực hiện việc xử lý tương quan trên tín hiệu thu thứ hai dựa vào chuỗi tín hiệu đồng bộ hóa cục bộ thứ hai.

Theo cách thực hiện, chuỗi tín hiệu đồng bộ hóa cục bộ thứ hai là chuỗi thu được dựa vào chuỗi Gold thứ nhất. Chuỗi Gold thứ nhất được tạo ra dựa vào chuỗi m thứ hai $\{f_1(n) | n = 0, 1, 2, \dots, N - 1\}$ và chuỗi m thứ ba $\{f_2(n) | n = 0, 1, 2, \dots, N - 1\}$. Đa thức tạo của chuỗi m thứ hai là $g_2(x) = \sum_{i=0}^K b_i \cdot x^i$, và đa thức tạo của chuỗi m thứ ba là $g_3(x) = \sum_{i=0}^K c_i \cdot x^i$, trong đó $b_K = 1, b_0 = 1, c_K = 1, c_0 = 1$, K là số nguyên dương lớn hơn hoặc bằng 1, và $0 \leq i \leq K$. Chuỗi Gold thứ nhất, chuỗi m thứ hai, và chuỗi m thứ ba đáp ứng $y_{m,k}(n) = 1 - 2 \cdot g_{m,k}(n)$, $g_{m,k}(n) = (f_1((n + m + k) \bmod N) + f_2((n + k) \bmod N)) \bmod 2$, $n = 0, 1, 2, \dots, N - 1, k = 0, 1, 2, \dots, N - 1, m = 0, 1, 2, \dots, N - 1$, trong đó $y_{m,k}(n)$ là chuỗi tín hiệu đồng bộ hóa thứ hai, $g_{m,k}(n)$ là chuỗi Gold thứ nhất, m là trị số dịch tương đối giữa chuỗi $f_1(n)$ và chuỗi $f_2(n)$, và k là trị số dịch vòng.

Theo cách thực hiện khác, chuỗi tín hiệu đồng bộ hóa cục bộ thứ hai $y_{m,k}(n)$ đáp ứng:

$y_{m,k}(n) = x_1((n + m + k) \bmod N) \cdot x_2((n + k) \bmod N)$, trong đó $x_1(n) = 1 - 2 \cdot f_1(n)$, $x_2(n) = 1 - 2 \cdot f_2(n)$, $n = 0, 1, \dots, N - 1, k = 0, 1, 2, \dots, N - 1, m = 0, 1, 2, \dots, N - 1$, $f_1(n)$ là chuỗi m thứ hai, và $f_2(n)$ là chuỗi m thứ ba.

Có thể được hiểu rằng $y_{m,k}(n)$ có thể cũng được biểu diễn là:

$$y_{m,k}(n) = [1 - 2 \cdot f_1((n + m + k) \bmod N)] \cdot [1 - 2 \cdot f_2((n + k) \bmod N)].$$

Để đơn giản, $m+k$ có thể được gọi là k_1 , nghĩa là, $k_1 = m+k$. Trong trường hợp này, $y_{m,k}(n)$ có thể cũng được biểu diễn là:

$y_{m,k}(n) = [1 - 2 \cdot f_1((n + k_1) \bmod N)] \cdot [1 - 2 \cdot f_2((n + k) \bmod N)]$ (công thức 5), trong đó

$n = 0, 1, \dots, N - 1, k = 0, 1, 2, \dots, N - 1, k_1 = 0, 1, 2, \dots, 2(N - 1)$, nghĩa là, n là

số nguyên nhỏ hơn hoặc bằng $N-1$, k là số nguyên nhỏ hơn hoặc bằng $N-1$, và k_1 là số nguyên nhỏ hơn hoặc bằng $2(N-1)$.

Theo cách thực hiện có thể, đa thức tạo của chuỗi m thứ nhất $\{c(n)|n = 0, 1, 2, \dots, N-1\}$ giống như đa thức tạo của chuỗi m thứ hai $f_1(n)$. Ví dụ, đa thức tạo của chuỗi m thứ nhất là $g(x) = x^7 + x^4 + 1$, và công thức đệ quy là $c(n+7) = (c(n+4) + c(n)) \bmod 2$; và đa thức tạo của chuỗi m thứ hai là $g(x) = x^7 + x^4 + 1$, và công thức đệ quy là $f_1(n+7) = (f_1(n+4) + f_1(n)) \bmod 2$.

Một cách tùy ý, chuỗi tín hiệu đồng bộ hóa cục bộ thứ hai có thể được tạo ra theo cách khác theo cách thức tạo ra chuỗi tín hiệu đồng bộ hóa thứ nhất trong các phương án nêu trên. Để chi tiết, tham khảo các phần mô tả liên quan trong các phương án nêu trên. Chi tiết không được mô tả lại ở đây.

Theo phương án này của sáng chế, thiết bị người dùng lần lượt xử lý tín hiệu thu thứ nhất và tín hiệu thu thứ hai bằng cách sử dụng chuỗi tín hiệu đồng bộ hóa cục bộ thứ nhất và chuỗi tín hiệu đồng bộ hóa cục bộ thứ hai được tạo ra có trị số tương quan nhỏ, nghĩa là, thiết bị người dùng lần lượt xử lý tín hiệu thu thứ nhất và tín hiệu thu thứ hai bằng cách sử dụng chuỗi tín hiệu đồng bộ hóa sơ cấp cục bộ và chuỗi tín hiệu đồng bộ hóa thứ cấp cục bộ, để làm giảm xác suất phát hiện sai tín hiệu đồng bộ hóa thứ cấp cục bộ và tín hiệu đồng bộ hóa sơ cấp cục bộ, nhờ đó nâng cao hiệu suất phát hiện tín hiệu thu thứ nhất và tín hiệu thu thứ hai.

Dựa vào Fig.8, phương án khác của thiết bị mạng trong các phương án của sáng chế bao gồm bộ phận tạo 801, bộ phận ánh xạ 802, bộ phận gửi 803:

Bộ phận tạo 801, được tạo cấu hình để tạo ra chuỗi tín hiệu đồng bộ hóa thứ nhất và chuỗi tín hiệu đồng bộ hóa thứ hai, trong đó chuỗi tín hiệu đồng bộ hóa thứ nhất là chuỗi thu được dựa vào chuỗi Gold thứ nhất. Chuỗi Gold thứ nhất là chuỗi được tạo ra dựa vào chuỗi m thứ nhất và chuỗi m thứ hai. Chuỗi tín hiệu đồng bộ hóa thứ hai là chuỗi thu được dựa vào chuỗi Gold thứ hai. Chuỗi Gold thứ hai là chuỗi được tạo ra dựa vào chuỗi m thứ ba và chuỗi m thứ tư, các đa thức tạo của chuỗi m thứ nhất và chuỗi m thứ ba là giống nhau, các đa thức tạo của chuỗi m thứ hai và chuỗi m thứ tư là giống nhau. Trị số dịch tương đối giữa chuỗi m thứ nhất và chuỗi m thứ hai là m_1 , trị số dịch tương đối giữa chuỗi m thứ ba và chuỗi m thứ tư là m_2 , $m_1 \neq m_2 \pmod{N}$, và chuỗi m thứ nhất, chuỗi m thứ hai, chuỗi m thứ ba, và chuỗi m thứ tư đều có độ dài là N ;

Bộ phận ánh xạ 802, được tạo cấu hình để: ánh xạ chuỗi tín hiệu đồng bộ hóa thứ

nhất lên M bộ mang con trong đơn vị thời gian thứ nhất để thu nhận tín hiệu đồng bộ hóa thứ nhất, và ánh xạ chuỗi tín hiệu đồng bộ hóa thứ hai lên M bộ mang con trong đơn vị thời gian thứ hai để thu nhận tín hiệu đồng bộ hóa thứ hai, trong đó M và N là các số nguyên dương lớn hơn 1; và

Bộ phận gửi 803, được tạo cấu hình để gửi tín hiệu đồng bộ hóa thứ nhất và tín hiệu đồng bộ hóa thứ hai.

Một cách tùy ý, chuỗi tín hiệu đồng bộ hóa thứ nhất là chuỗi thu được dựa vào chuỗi Gold thứ nhất, chuỗi Gold thứ nhất là chuỗi được tạo ra dựa vào chuỗi m thứ nhất $f_1(n)$ và chuỗi m thứ hai $f_2(n)$. Chuỗi tín hiệu đồng bộ hóa thứ hai là chuỗi thu được dựa vào chuỗi Gold thứ hai, chuỗi Gold thứ hai là chuỗi được tạo ra dựa vào chuỗi m thứ ba $f_3(n)$ và chuỗi m thứ tư $f_4(n)$, và chuỗi Gold thứ nhất, chuỗi m thứ nhất, và chuỗi m thứ hai đáp ứng $y_{m,k}(n) = 1 - 2 \cdot g_{m,k}(n)$, $g_{m,k}(n) = (f_1((n+m+k) \bmod N) + f_2((n+k) \bmod N)) \bmod 2$, trong đó $y_{m,k}(n)$ là chuỗi tín hiệu đồng bộ hóa thứ nhất, $g_{m,k}(n)$ là chuỗi Gold thứ nhất, và trị số dịch tương đối giữa chuỗi m thứ nhất và chuỗi m thứ hai là m_1 . Chuỗi Gold thứ hai, chuỗi m thứ ba, và chuỗi m thứ tư đáp ứng $y_{m,k}(n) = 1 - 2 \cdot g_{m,k}(n)$, $g_{m,k}(n) = (f_3((n+m+k) \bmod N) + f_4((n+k) \bmod N)) \bmod 2$, trong đó $y_{m,k}(n)$ là chuỗi tín hiệu đồng bộ hóa thứ hai, $g_{m,k}(n)$ là chuỗi Gold thứ hai, và trị số dịch tương đối giữa chuỗi m thứ ba và chuỗi m thứ tư là m_2 , trong đó $n = 0, 1, 2, \dots, N-1$, $k = 0, 1, 2, \dots, N-1$, $m = 0, 1, 2, \dots, N-1$, và k là trị số dịch vòng. Các đa thức tạo của chuỗi m thứ nhất và chuỗi m thứ ba là giống nhau và là $g_1(x) = \sum_{i=0}^K a_i \cdot x^i$, $a_K = 1$, $a_0 = 1$, các đa thức tạo của chuỗi m thứ hai và chuỗi m thứ tư là giống nhau và là $g_2(x) = \sum_{i=0}^K b_i \cdot x^i$, $b_K = 1$, $b_0 = 1$, và $m_1 \neq m_2 \pmod{N}$ được đáp ứng.

Một cách tùy ý, chuỗi tín hiệu đồng bộ hóa thứ nhất đáp ứng $y_{m,k}(n) = x_1((n+m+k) \bmod N) \cdot x_2((n+k) \bmod N)$, $x_1(n) = 1 - 2 \cdot f_1(n)$, $x_2(n) = 1 - 2 \cdot f_2(n)$, $n = 0, 1, \dots, N-1$, $k = 0, 1, 2, \dots, N-1$, $m = 0, 1, 2, \dots, N-1$, trong đó $y_{m,k}(n)$ là chuỗi tín hiệu đồng bộ hóa thứ nhất, $f_1(n)$ là chuỗi m thứ nhất, và $f_2(n)$ là chuỗi m thứ hai.

Cần lưu ý rằng chuỗi tín hiệu đồng bộ hóa thứ nhất và chuỗi tín hiệu đồng bộ hóa thứ hai theo phương án này có thể là các chuỗi được mô tả dựa vào các phương án nêu trên.

Ví dụ, chuỗi tín hiệu đồng bộ hóa thứ nhất $s(n)$ đáp ứng $s(n) = 1 - 2 \cdot c(n)$, $n = 0, 1, 2, \dots, N-1$, trong đó $c(n)$ là chuỗi m thứ nhất. Đa thức tạo của chuỗi m thứ nhất $\{c(n) | n = 0, 1, 2, \dots, N-1\}$ là $g_1(x) = \sum_{i=0}^K a_i \cdot x^i$, trong đó $a_K = 1, a_0 = 1$, K là số nguyên dương lớn hơn hoặc bằng 1, và $0 \leq i \leq K$. $c((n+K) \bmod N) = (\sum_{i=1}^{K-1} a_i \cdot c((n+i) \bmod N) + c(n)) \bmod 2$, $n = 0, 1, 2, \dots, N-K-1$.

Theo ví dụ khác, chuỗi tín hiệu đồng bộ hóa thứ hai $y_{m,k}(n)$ đáp ứng $y_{m,k}(n) = x_1((n+m+k) \bmod N) \cdot x_2((n+k) \bmod N)$, trong đó $x_1(n) = 1 - 2 \cdot f_1(n)$, $x_2(n) = 1 - 2 \cdot f_2(n)$, $n = 0, 1, \dots, N-1, k = 0, 1, 2, \dots, N-1, m = 0, 1, 2, \dots, N-1$, $f_1(n)$ là chuỗi m thứ hai, và $f_2(n)$ là chuỗi m thứ ba. $y_{m,k}(n)$ có thể cũng được biểu diễn là $y_{m,k}(n) = [1 - 2 \cdot f_1((n+m+k) \bmod N)] \cdot [1 - 2 \cdot f_2((n+k) \bmod N)]$. Để đơn giản, $m+k$ có thể được gọi là k_1 , nghĩa là, $k_1 = m+k$. Trong trường hợp này, $y_{m,k}(n)$ có thể cũng được biểu diễn là:

$y_{m,k}(n) = [1 - 2 \cdot f_1((n+k_1) \bmod N)] \cdot [1 - 2 \cdot f_2((n+k) \bmod N)]$, trong đó $n = 0, 1, \dots, N-1, k = 0, 1, 2, \dots, N-1, k_1 = 0, 1, 2, \dots, 2(N-1)$, nghĩa là, n là số nguyên nhỏ hơn hoặc bằng $N-1$, k là số nguyên nhỏ hơn hoặc bằng $N-1$, và k_1 là số nguyên nhỏ hơn hoặc bằng $2(N-1)$.

Theo phương án này của sáng chế, thiết bị mạng tạo ra chuỗi tín hiệu đồng bộ hóa thứ nhất và chuỗi tín hiệu đồng bộ hóa thứ hai có trị số tương quan nhỏ, tức là, chuỗi tín hiệu đồng bộ hóa sơ cấp và chuỗi tín hiệu đồng bộ hóa thứ cấp, để làm giảm sự tương quan chéo giữa tín hiệu đồng bộ hóa thứ cấp và tín hiệu đồng bộ hóa sơ cấp, nhờ đó làm giảm nhiễu được tạo ra cho tín hiệu đồng bộ hóa sơ cấp bởi tín hiệu đồng bộ hóa thứ cấp trong ô khác hoặc trong ô cục bộ.

Dựa vào Fig.9, phương án khác về thiết bị người dùng trong số các phương án của sáng chế bao gồm bộ phận thu 901, bộ phận tạo 902 và bộ phận xử lý 903.

Bộ phận thu 901 được tạo cấu hình để thu tín hiệu thu thứ nhất và tín hiệu thu thứ hai.

Bộ phận tạo 902 được tạo cấu hình để tạo ra các chuỗi tín hiệu đồng bộ hóa cục bộ, trong đó các chuỗi tín hiệu đồng bộ hóa cục bộ bao gồm chuỗi tín hiệu đồng bộ hóa cục bộ thứ nhất và chuỗi tín hiệu đồng bộ hóa cục bộ thứ hai. Chuỗi tín hiệu đồng bộ hóa cục bộ thứ nhất là chuỗi thu được dựa vào chuỗi Gold thứ nhất. Chuỗi Gold thứ nhất là chuỗi được tạo ra dựa vào chuỗi m thứ nhất và chuỗi m thứ hai. Chuỗi tín hiệu đồng bộ hóa cục bộ thứ hai là chuỗi thu được dựa vào chuỗi Gold thứ hai. Chuỗi Gold thứ hai là chuỗi

được tạo ra dựa vào chuỗi m thứ ba và chuỗi m thứ tư. Các đa thức tạo của chuỗi m thứ nhất và chuỗi m thứ ba là giống nhau. Các đa thức tạo của chuỗi m thứ hai và chuỗi m thứ tư là giống nhau. Trị số dịch tương đối giữa chuỗi m thứ nhất và chuỗi m thứ hai là m_1 , và trị số dịch tương đối giữa chuỗi m thứ ba và chuỗi m thứ tư là m_2 , trong đó $m_1 \neq m_2 \pmod{N}$. Chuỗi m thứ nhất, chuỗi m thứ hai, chuỗi m thứ ba, và chuỗi m thứ tư đều có độ dài là N , và N là số nguyên dương lớn hơn 1.

Bộ phận xử lý 903 được tạo cấu hình để xử lý tín hiệu thu thứ nhất và tín hiệu thu thứ hai dựa vào chuỗi tín hiệu đồng bộ hóa cục bộ.

Một cách tùy ý, chuỗi tín hiệu đồng bộ hóa cục bộ thứ nhất là chuỗi thu được dựa vào chuỗi Gold thứ nhất, chuỗi Gold thứ nhất là chuỗi được tạo ra dựa vào chuỗi m thứ nhất $f_1(n)$ và chuỗi m thứ hai $f_2(n)$. Chuỗi tín hiệu đồng bộ hóa cục bộ thứ hai là chuỗi thu được dựa vào chuỗi Gold thứ hai. Chuỗi Gold thứ hai là chuỗi được tạo ra dựa vào chuỗi m thứ ba $f_3(n)$ và chuỗi m thứ tư $f_4(n)$, và chuỗi Gold thứ nhất, chuỗi m thứ nhất, và chuỗi m thứ hai đáp ứng $y_{m,k}(n) = 1 - 2 \cdot g_{m,k}(n)$, $g_{m,k}(n) = (f_1((n+m+k) \bmod N) + f_2((n+k) \bmod N)) \bmod 2$, trong đó $y_{m,k}(n)$ là chuỗi tín hiệu đồng bộ hóa thứ nhất, $g_{m,k}(n)$ là chuỗi Gold thứ nhất, và trị số dịch tương đối giữa chuỗi m thứ nhất và chuỗi m thứ hai là m_1 . Chuỗi Gold thứ hai, chuỗi m thứ ba, và chuỗi m thứ tư đáp ứng $y_{m,k}(n) = 1 - 2 \cdot g_{m,k}(n)$, $g_{m,k}(n) = (f_3((n+m+k) \bmod N) + f_4((n+k) \bmod N)) \bmod 2$, trong đó $y_{m,k}(n)$ là chuỗi tín hiệu đồng bộ hóa thứ hai, $g_{m,k}(n)$ là chuỗi Gold thứ hai, và trị số dịch tương đối giữa chuỗi m thứ ba và chuỗi m thứ tư là m_2 , trong đó $n = 0, 1, 2, \dots, N-1$, $k = 0, 1, 2, \dots, N-1$, $m = 0, 1, 2, \dots, N-1$, và k là trị số dịch vòng. Các đa thức tạo của chuỗi m thứ nhất và chuỗi m thứ ba là giống nhau và là $g_1(x) = \sum_{i=0}^K a_i \cdot x^i$, $a_K = 1$, $a_0 = 1$, các đa thức tạo của chuỗi m thứ hai và chuỗi m thứ tư là giống nhau và là $g_2(x) = \sum_{i=0}^K b_i \cdot x^i$, $b_K = 1$, $b_0 = 1$, và $m_1 \neq m_2 \pmod{N}$ được đáp ứng.

Có thể được hiểu rằng, đối với chuỗi tín hiệu đồng bộ hóa cục bộ thứ nhất, chuỗi tín hiệu đồng bộ hóa cục bộ thứ hai, chuỗi m thứ nhất, chuỗi m thứ hai, chuỗi m thứ ba, và tương tự theo phương án này, tham khảo các phần mô tả liên quan trong các phương án nêu trên.

Theo phương án này của sáng chế, thiết bị người dùng lần lượt xử lý tín hiệu thu thứ nhất và tín hiệu thu thứ hai bằng cách sử dụng chuỗi tín hiệu đồng bộ hóa cục bộ thứ nhất và chuỗi tín hiệu đồng bộ hóa cục bộ thứ hai được tạo ra có trị số tương quan nhỏ,

nghĩa là, thiết bị người dùng lần lượt xử lý tín hiệu thu thứ nhất và tín hiệu thu thứ hai bằng cách sử dụng chuỗi tín hiệu đồng bộ hóa sơ cấp cục bộ và chuỗi tín hiệu đồng bộ hóa thứ cấp cục bộ, để làm giảm xác suất phát hiện sai tín hiệu đồng bộ hóa thứ cấp cục bộ và tín hiệu đồng bộ hóa sơ cấp cục bộ, nhờ đó nâng cao hiệu suất phát hiện tín hiệu thu thứ nhất và tín hiệu thu thứ hai.

Dựa vào Fig.10, phương án khác của thiết bị mạng trong các phương án của sáng chế bao gồm:

bộ phận tạo 1001, được tạo cấu hình để tạo ra chuỗi tín hiệu đồng bộ hóa thứ nhất và chuỗi tín hiệu đồng bộ hóa thứ hai, trong đó chuỗi tín hiệu đồng bộ hóa thứ hai là chuỗi thu được dựa vào chuỗi m thứ nhất và chuỗi m thứ hai. Trị số dịch tương đối giữa chuỗi m thứ nhất và chuỗi m thứ hai là m, trị số dịch vòng là p, khoảng trị số của p không bao gồm trị số dịch vòng k tương quan mạnh với chuỗi tín hiệu đồng bộ hóa thứ nhất, và chuỗi m thứ nhất và chuỗi m thứ hai đều có độ dài là N. Bộ phận ánh xạ 1002, được tạo cấu hình để: ánh xạ chuỗi tín hiệu đồng bộ hóa thứ nhất lên M bộ mang con trong đơn vị thời gian thứ nhất để thu nhận tín hiệu đồng bộ hóa thứ nhất, và ánh xạ chuỗi tín hiệu đồng bộ hóa thứ hai lên M bộ mang con trong đơn vị thời gian thứ hai để thu nhận tín hiệu đồng bộ hóa thứ hai, trong đó M và N là các số nguyên dương lớn hơn 1. Bộ phận gửi 1003, được tạo cấu hình để gửi tín hiệu đồng bộ hóa thứ nhất và tín hiệu đồng bộ hóa thứ hai.

Theo phương án này của sáng chế, thiết bị mạng tạo ra chuỗi tín hiệu đồng bộ hóa thứ nhất và chuỗi tín hiệu đồng bộ hóa thứ hai có trị số tương quan nhỏ, tức là, chuỗi tín hiệu đồng bộ hóa sơ cấp và chuỗi tín hiệu đồng bộ hóa thứ cấp, để làm giảm sự tương quan chéo giữa tín hiệu đồng bộ hóa thứ cấp và tín hiệu đồng bộ hóa sơ cấp, nhờ đó làm giảm nhiễu được tạo ra cho tín hiệu đồng bộ hóa sơ cấp bởi tín hiệu đồng bộ hóa thứ cấp trong ô khác hoặc trong ô cục bộ.

Dựa vào Fig.11, phương án khác về thiết bị người dùng trong số các phương án của sáng chế bao gồm bộ phận thu 1101, bộ phận tạo 1102 và bộ phận xử lý 1103:

Bộ phận thu 1101, được tạo cấu hình để thu tín hiệu thu thứ nhất và tín hiệu thu thứ hai. Bộ phận tạo 1102, được tạo cấu hình để tạo ra các chuỗi tín hiệu đồng bộ hóa cục bộ, trong đó các chuỗi tín hiệu đồng bộ hóa cục bộ bao gồm chuỗi tín hiệu đồng bộ hóa cục bộ thứ nhất và chuỗi tín hiệu đồng bộ hóa cục bộ thứ hai. Chuỗi tín hiệu đồng bộ hóa cục bộ thứ hai là chuỗi thu được dựa vào chuỗi m thứ nhất và chuỗi m thứ hai. Trị số dịch

tương đối giữa chuỗi m thứ nhất và chuỗi m thứ hai là m , trị số dịch vòng là p , khoảng trị số của p không bao gồm trị số dịch vòng k tương quan mạnh với chuỗi tín hiệu đồng bộ hóa thứ nhất, chuỗi m thứ nhất và chuỗi m thứ hai đều có độ dài là N , và N là số nguyên dương lớn hơn 1. Bộ phận xử lý 1103, được tạo cấu hình để xử lý tín hiệu thu thứ nhất và tín hiệu thu thứ hai dựa vào chuỗi tín hiệu đồng bộ hóa cục bộ.

Có thể được hiểu rằng, đối với chuỗi tín hiệu đồng bộ hóa thứ nhất, chuỗi tín hiệu đồng bộ hóa thứ hai, và tương tự theo phương án này, tham khảo các phần mô tả liên quan trong các phương án nêu trên.

Theo phương án này của sáng chế, thiết bị người dùng lần lượt xử lý tín hiệu thu thứ nhất và tín hiệu thu thứ hai bằng cách sử dụng chuỗi tín hiệu đồng bộ hóa cục bộ thứ nhất và chuỗi tín hiệu đồng bộ hóa cục bộ thứ hai được tạo ra có trị số tương quan nhỏ, nghĩa là, thiết bị người dùng lần lượt xử lý tín hiệu thu thứ nhất và tín hiệu thu thứ hai bằng cách sử dụng chuỗi tín hiệu đồng bộ hóa sơ cấp cục bộ và chuỗi tín hiệu đồng bộ hóa thứ cấp cục bộ, để làm giảm xác suất phát hiện sai tín hiệu đồng bộ hóa thứ cấp cục bộ và tín hiệu đồng bộ hóa sơ cấp cục bộ, nhờ đó nâng cao hiệu suất phát hiện tín hiệu thu thứ nhất và tín hiệu thu thứ hai.

Theo tất cả các phương án của sáng chế, tín hiệu đồng bộ hóa thứ nhất là tín hiệu đồng bộ hóa sơ cấp, và tín hiệu đồng bộ hóa thứ hai là tín hiệu đồng bộ hóa thứ cấp. Tín hiệu đồng bộ hóa cục bộ thứ nhất là tín hiệu đồng bộ hóa sơ cấp cục bộ, và tín hiệu đồng bộ hóa cục bộ thứ hai là tín hiệu đồng bộ hóa thứ cấp cục bộ. Thiết bị người dùng có thể thu tín hiệu đồng bộ hóa sơ cấp và tín hiệu đồng bộ hóa thứ hai để thực hiện sự đồng bộ hóa và thu nhận thông tin nhận dạng ô. Ví dụ, thiết bị người dùng đầu tiên phát hiện tín hiệu đồng bộ hóa sơ cấp để xác định tần số trung tâm và thông tin đồng bộ hóa thời gian và tần số cơ sở hoặc các phần của thông tin nhận dạng ô, và sau đó thu nhận thông tin nhận dạng ô bằng cách sử dụng tín hiệu đồng bộ hóa thứ cấp. Tín hiệu đồng bộ hóa sơ cấp có thể được sử dụng để xác định thời gian và tần số đồng bộ hóa cơ sở, trung tâm kênh, hoặc các phần của thông tin nhận dạng ô. Tín hiệu đồng bộ hóa thứ cấp có thể được sử dụng để xác định thông tin nhận dạng ô.

Các hình vẽ từ Fig.6 đến Fig.11 mô tả chi tiết thiết bị mạng và thiết bị người dùng theo các phương án của sáng chế từ góc độ của thực thể chức năng môđun, và phần dưới đây mô tả chi tiết thiết bị mạng và thiết bị người dùng theo các phương án của sáng chế từ góc độ xử lý phần cứng.

Fig.12a là sơ đồ cấu trúc giản lược của thiết bị người dùng theo một phương án của sáng chế. Dựa vào Fig.12a, khi bộ phận tích hợp được sử dụng, Fig.12a là sơ đồ cấu trúc sơ lược có thể của thiết bị người dùng theo các phương án nêu trên. Thiết bị người dùng 1200 bao gồm bộ phận xử lý 1202 và bộ phận truyền thông 1203. Bộ phận xử lý 1202 được tạo cấu hình để điều khiển và quản lý hoạt động của thiết bị người dùng. Ví dụ, bộ phận xử lý 1202 được tạo cấu hình để hỗ trợ thiết bị người dùng trong việc thực hiện bước 201 và bước 202 trên Fig.2, và/hoặc được tạo cấu hình để thực hiện quy trình khác trong công nghệ được mô tả trong bản mô tả này. Bộ phận truyền thông 1203 được tạo cấu hình để hỗ trợ thiết bị người dùng trong việc truyền thông với thực thể mạng khác. Thiết bị người dùng có thể còn bao gồm bộ phận lưu trữ 1201, được tạo cấu hình để lưu trữ mã chương trình và dữ liệu của thiết bị người dùng. Một cách tùy ý, bộ phận lưu trữ 1201 có thể lưu trữ các chuỗi m, các chuỗi tín hiệu đồng bộ hóa, các tín hiệu đồng bộ hóa, các đa thức tạo, hoặc các công thức đệ quy khác nhau được đề cập trong các phương án nêu trên, các thông số được sử dụng để tạo ra các tín hiệu đồng bộ hóa hoặc các chuỗi tín hiệu đồng bộ hóa, hoặc tương tự.

Bộ phận xử lý 1202 có thể là bộ xử lý hoặc bộ điều khiển, ví dụ, có thể là bộ xử lý trung tâm (Central Processing Unit, viết tắt là CPU), bộ xử lý đa năng, bộ xử lý tín hiệu số (Digital Signal Processor, viết tắt là DSP), mạch tích hợp chuyên dụng (Application-Specific Integrated Circuit, viết tắt là ASIC), mảng cổng lập trình được dạng trường (Field programmable Gate Array, viết tắt là FPGA) hoặc thiết bị logic lập trình được khác, thiết bị logic tranzito, bộ phận phần cứng, hoặc sự kết hợp bất kỳ của chúng. Bộ phận xử lý 1202 có thể thực hiện hoặc thao tác các khối logic, các môđun, và các mạch ví dụ khác nhau được mô tả dựa vào nội dung được bộc lộ theo sáng chế. Bộ xử lý có thể cũng là sự kết hợp mà thực hiện chức năng tính toán, ví dụ, bao gồm một hoặc nhiều bộ vi xử lý hoặc sự kết hợp của nhiều bộ vi xử lý, hoặc sự kết hợp của DSP và bộ vi xử lý. Bộ phận truyền thông 1203 có thể là giao diện truyền thông, bộ phận thu phát, mạch bộ phận thu phát, hoặc tương tự. Giao diện truyền thông là thuật ngữ chung, và có thể bao gồm một hoặc nhiều giao diện, ví dụ, các giao diện thu phát. Bộ phận lưu trữ 1201 có thể là bộ nhớ.

Khi bộ phận xử lý 1202 là bộ xử lý, bộ phận truyền thông 1203 là giao diện truyền thông, và bộ phận lưu trữ 1201 là bộ nhớ, thiết bị người dùng theo phương án này của sáng chế có thể là thiết bị người dùng được thể hiện trên Fig.12b.

Dựa vào Fig.12b, thiết bị người dùng 1210 bao gồm bộ xử lý 1212, giao diện truyền thông 1213, và bộ nhớ 1211. Một cách tùy ý, thiết bị người dùng 1210 có thể còn bao gồm bus 1214. Giao diện truyền thông 1213, bộ xử lý 1212, và bộ nhớ 1211 có thể được kết nối bằng cách sử dụng bus 1214. Bus 1214 có thể là bus kết nối thành phần ngoại vi (Peripheral Component Interconnect, viết tắt là PCI), bus kiến trúc chuẩn công nghiệp mở rộng (Extended Industry Standard Architecture, viết tắt là EISA), hoặc tương tự. Bus 1214 có thể được phân loại thành bus địa chỉ, bus dữ liệu, bus điều khiển, và tương tự. Nhằm thể hiện ngắn gọn, chỉ một đường nét đậm được sử dụng để biểu diễn trên Fig.12b, nhưng nó không chỉ ra rằng có chỉ một bus hoặc một loại bus. Một cách tùy ý, bộ nhớ 1211 có thể lưu trữ các chuỗi m, các chuỗi tín hiệu đồng bộ hóa, các tín hiệu đồng bộ hóa, các đa thức tạo, hoặc các công thức đệ quy khác nhau được đề cập trong các phương án nêu trên, các thông số được sử dụng để tạo ra các tín hiệu đồng bộ hóa hoặc các chuỗi tín hiệu đồng bộ hóa, hoặc tương tự.

Fig.13 là sơ đồ khối cấu trúc sơ lược của thiết bị mạng theo một phương án của sáng chế. Dựa vào Fig.13, Fig.13 là sơ đồ cấu trúc giản lược của thiết bị mạng theo một phương án của sáng chế. Có thể có sự khác nhau lớn đối với thiết bị mạng 1300 do các cấu hình hoặc hiệu suất khác nhau. Thiết bị mạng 1300 có thể bao gồm một hoặc nhiều bộ xử lý trung tâm (Central Processing Unit, CPU) 1301 (ví dụ, một hoặc nhiều bộ xử lý), một hoặc nhiều bộ nhớ 1309, và một hoặc nhiều phương tiện lưu trữ 1308 (ví dụ, một hoặc nhiều phương tiện lưu trữ khối) để lưu trữ các chương trình ứng dụng 1307 hoặc dữ liệu 1306. Bộ nhớ 1309 và phương tiện lưu trữ 1308 có thể là các bộ phận lưu trữ tạm thời hoặc các bộ phận lưu trữ lâu dài. Chương trình được lưu trữ trong phương tiện lưu trữ 1308 có thể bao gồm một hoặc nhiều môđun (không được thể hiện), và mỗi môđun có thể bao gồm chuỗi thao tác lệnh trong máy chủ. Ngoài ra, bộ xử lý 1301 có thể được tạo cấu hình để truyền thông với phương tiện lưu trữ 1308, và thực hiện chuỗi thao tác lệnh trong phương tiện lưu trữ 1308 trong thiết bị mạng 1300. Một cách tùy ý, bộ nhớ 1309 hoặc phương tiện lưu trữ 1308 có thể lưu trữ các chuỗi m, các chuỗi tín hiệu đồng bộ hóa, các tín hiệu đồng bộ hóa, các đa thức tạo, hoặc các công thức đệ quy khác nhau được đề cập trong các phương án nêu trên, các thông số được sử dụng để tạo ra các tín hiệu đồng bộ hóa hoặc các chuỗi tín hiệu đồng bộ hóa, hoặc tương tự.

Thiết bị mạng 1300 có thể còn bao gồm một hoặc nhiều bộ nguồn cấp 1302, một hoặc nhiều giao diện mạng không dây hoặc nối dây 1303, một hoặc nhiều giao diện đầu

vào/đầu ra 1304, và/hoặc một hoặc nhiều hệ điều hành 1305 chẳng hạn như Windows ServerTM, Mac OS XTM, UnixTM, LinuxTM, và FreeBSDTM.

Tất cả hoặc một vài phương án nêu trên có thể được thực hiện nhờ phần mềm, phần cứng, phần sụn, hoặc sự kết hợp bất kỳ của chúng. Khi phần mềm được sử dụng để thực hiện các phương án, các phương án có thể được thực hiện hoàn toàn hoặc một phần theo dạng sản phẩm chương trình máy tính.

Sản phẩm chương trình máy tính bao gồm một hoặc nhiều lệnh máy tính. Khi (các) lệnh chương trình máy tính được tải và được thực hiện trên máy tính, thì các thủ tục hoặc các chức năng theo các phương án của sáng chế được tạo ra toàn bộ hoặc một phần. Máy tính có thể là máy tính thông dụng, máy tính chuyên dụng, mạng máy tính, hoặc máy lập trình được khác. (Các) lệnh máy tính có thể được lưu trữ trong phương tiện lưu trữ đọc được bởi máy tính hoặc có thể được truyền từ phương tiện lưu trữ đọc được bởi máy tính đến phương tiện lưu trữ đọc được bởi máy tính khác. Ví dụ, (các) lệnh máy tính có thể được truyền từ trang mạng (website), máy tính, máy chủ, hoặc trung tâm dữ liệu đến trang mạng khác, máy tính, máy chủ, hoặc trung tâm dữ liệu theo cách nối dây (ví dụ, cáp đồng trục, sợi quang, hoặc đường dây thuê bao số (Digital Subscriber Line, viết tắt là DSL)) hoặc theo cách không dây (ví dụ, sóng hồng ngoại, sóng radio, hoặc vi sóng). Phương tiện lưu trữ đọc được bởi máy tính có thể là phương tiện khả dụng bất kỳ truy cập được bởi máy tính, hoặc thiết bị lưu trữ dữ liệu, chẳng hạn như máy chủ hoặc trung tâm dữ liệu, tích hợp một hoặc nhiều phương tiện khả dụng. Phương tiện khả dụng có thể là phương tiện từ (ví dụ, đĩa mềm, đĩa cứng, hoặc băng từ), phương tiện quang (ví dụ, DVD), phương tiện bán dẫn (ví dụ, đĩa trạng thái rắn (Solid State Disk, viết tắt là SSD)), hoặc tương tự.

Những người có hiểu biết trung bình trong lĩnh vực kỹ thuật tương ứng có thể hiểu rõ rằng, nhằm mục đích mô tả thuận tiện và ngắn gọn, đối với quy trình làm việc chi tiết của hệ thống, máy, và bộ phận nêu trên, tham khảo quy trình tương ứng trong các phương án về phương pháp nêu trên. Các phương án nêu trên có thể được tham chiếu hoặc được bổ sung cho nhau. Cách hiểu không bị ảnh hưởng và chi tiết không được mô tả lại ở đây.

Theo một vài phương án được đưa ra trong sáng chế, cần được hiểu rằng hệ thống, máy, và phương pháp được bộc lộ có thể được thực hiện theo các cách khác. Ví dụ, phương án về máy được mô tả chỉ là ví dụ. Ví dụ, việc phân chia bộ phận chỉ là việc phân chia chức năng logic và có thể là việc phân chia khác theo cách thực hiện thực tế. Ví dụ,

nhiều bộ phận hoặc thành phần có thể được kết hợp hoặc được tích hợp vào hệ thống khác, hoặc một vài đặc điểm có thể được bỏ qua hoặc không được thực hiện. Ngoài ra, các ghép nối lẫn nhau hoặc các ghép nối trực tiếp hoặc các kết nối truyền thông được thể hiện hoặc được thảo luận có thể được thực hiện bằng cách sử dụng một số giao diện. Các ghép nối hoặc các kết nối truyền thông gián tiếp giữa các máy hoặc các bộ phận có thể được thực hiện dưới dạng điện tử, cơ khí, hoặc các dạng khác.

Các bộ phận được mô tả dưới dạng các phần riêng biệt có thể có hoặc không tách biệt về mặt vật lý, và các phần được hiển thị dưới dạng các bộ phận có thể có hoặc không là các bộ phận vật lý, có thể được đặt ở một vị trí, hoặc có thể được phân bố trên nhiều bộ phận mạng. Một vài hoặc tất cả các bộ phận có thể được lựa chọn theo các yêu cầu thực tế để đạt được mục đích của các giải pháp của các phương án.

Ngoài ra, các bộ phận chức năng trong các phương án của sáng chế có thể được tích hợp vào một bộ xử lý, hoặc mỗi bộ phận có thể tồn tại riêng lẻ về mặt vật lý, hoặc hai bộ phận hoặc nhiều hơn được tích hợp vào một bộ phận. Bộ phận tích hợp có thể được thực hiện dưới dạng phần cứng, hoặc có thể được thực hiện dưới dạng bộ phận chức năng phần mềm.

Khi bộ phận tích hợp được thực hiện dưới dạng bộ phận chức năng phần mềm và được bán hoặc được sử dụng như là sản phẩm độc lập, bộ phận tích hợp có thể được chứa trong phương tiện lưu trữ đọc được bởi máy tính. Dựa vào cách hiểu như vậy, về cơ bản các giải pháp kỹ thuật của sáng chế, hoặc phần cấu thành kỹ thuật đã biết, hoặc tất cả hoặc một phần các giải pháp kỹ thuật có thể được thực hiện theo dạng sản phẩm phần mềm. Sản phẩm phần mềm được lưu trữ trong phương tiện lưu trữ và bao gồm một vài lệnh để lệnh cho thiết bị máy tính (mà có thể là máy tính cá nhân, máy chủ, hoặc thiết bị mạng) thực hiện tất cả hoặc một phần các bước của các phương pháp được mô tả trong các phương án của sáng chế. Phương tiện lưu trữ nêu trên bao gồm: phương tiện bất kỳ có thể lưu trữ mã chương trình, chẳng hạn như ổ chóp USB, đĩa cứng tháo lắp được, bộ nhớ chỉ đọc (Read-Only Memory, viết tắt là ROM), bộ nhớ truy cập ngẫu nhiên (Random Access Memory, viết tắt là RAM), đĩa từ, hoặc đĩa quang.

Các phương án nêu trên chỉ nhằm mục đích để mô tả các giải pháp kỹ thuật của sáng chế, mà không làm giới hạn sáng chế. Mặc dù sáng chế được mô tả chi tiết dựa vào các phương án nêu trên, nhưng những người có hiểu biết trung bình trong lĩnh vực kỹ thuật tương ứng sẽ hiểu rằng họ vẫn có thể thực hiện các cải biến đối với các giải pháp kỹ

thuật được mô tả trong các phương án nêu trên hoặc thực hiện các thay thế tương đương đối với một số đặc điểm kỹ thuật của chúng, mà không trệch khỏi phạm vi của các giải pháp kỹ thuật của các phương án của sáng chế.

YÊU CẦU BẢO HỘ

1. Phương pháp truyền thông không dây bao gồm các bước:

thu tín hiệu đồng bộ hóa sơ cấp và tín hiệu đồng bộ hóa thứ cấp từ thiết bị mạng,

tín hiệu đồng bộ hóa sơ cấp dựa vào chuỗi đồng bộ hóa thứ nhất $s(n)$;

tín hiệu đồng bộ hóa thứ cấp dựa vào chuỗi đồng bộ hóa thứ hai $y(n)$ mà đáp ứng:

$$y(n) = [1 - 2 \cdot f_1((n + k_1) \bmod 127)] \cdot [1 - 2 \cdot f_2((n + k) \bmod 127)],$$

trong đó n là số nguyên, $n = 0, 1, \dots, 126$, k là số nguyên và $k < 127$, và k_1 là số nguyên và $k_1 < 253$; và

thu nhận thông tin nhận dạng ô dựa vào tín hiệu đồng bộ hóa sơ cấp và tín hiệu đồng bộ hóa thứ hai.

2. Phương pháp theo điểm 1, trong đó chuỗi đồng bộ hóa thứ nhất $s(n)$ dựa vào chuỗi thứ nhất $c(n)$, công thức đệ quy của chuỗi $c(n)$ đáp ứng:

$$c(n + 7) = (c(n + 4) + c(n)) \bmod 2.$$

3. Phương pháp theo điểm 2, trong đó một trong số các chuỗi $f_1(n)$ hoặc $f_2(n)$ có công thức đệ quy giống như chuỗi $c(n)$.

4. Phương pháp theo điểm 2 hoặc 3, trong đó chuỗi $c(n)$ đáp ứng:

$$\{c(6), c(5), c(4), c(3), c(2), c(1), c(0)\} = \{1, 1, 1, 0, 1, 1, 0\}.$$

5. Phương pháp theo điểm bất kỳ trong số các điểm từ 2 đến 4, trong đó chuỗi $c(n)$ là:

$$\{1111110000111011110010110010010001001100010111010110110000011001101010011100111001111011010000101010111110100101001110011110110\}.$$

6. Phương pháp theo điểm bất kỳ trong số các điểm từ 1 đến 5, trong đó chuỗi đồng bộ hóa thứ nhất $s(n)$ đáp ứng một trong số:

$$s(n) = 1 - 2 \cdot c((n) \bmod 127) ;$$

$$s(n) = 1 - 2 \cdot c((n + 43) \bmod 127); \text{ hoặc}$$

$$s(n) = 1 - 2 \cdot c((n + 86) \bmod 127).$$

7. Phương pháp theo điểm bất kỳ trong số các điểm từ 1 đến 6, trong đó chuỗi đồng bộ hóa thứ nhất $s(n)$ là:

$$\{-1 -1 -1 -1 -1 -1 1 1 1 1 -1 -1 -1 1 -1 -1 -1 1 1 -1 1 -1 -1 1 1 -1 1 1 -1 1 1 1 -1 1 1 1 -1 -1 1 1 -1 -1 1 -1 -1 1 -1 -1 1 1 1 1 1 -1 -1 1 1 -1 -1 1 -1 1\}$$

$-1\ 1\ 1\ -1\ -1\ -1\ 1\ 1\ -1\ -1\ -1\ 1\ 1\ -1\ -1\ -1\ 1\ -1\ -1\ 1\ -1\ 1\ 1\ 1\ 1\ -1\ 1\ -1\ 1\ -1\ 1\ -1\ -1\ -1\ 1\ -1\ 1\ 1\ -1\ 1\ -1\ 1\ 1\}$.

8. Phương pháp theo điểm bất kỳ trong số các điểm từ 1 đến 7, trong đó đa thức tạo của một trong số các chuỗi $f_1(n)$ và $f_2(n)$ là $g(x) = x^7 + x^4 + 1$.

9. Phương pháp theo điểm bất kỳ trong số các điểm từ 2 đến 8, trong đó phương pháp này còn bao gồm các bước:

thu nhận, ít nhất một chuỗi tín hiệu đồng bộ hóa cục bộ thứ nhất dựa vào chuỗi thứ nhất $c(n)$;

phát hiện, tín hiệu đồng bộ hóa sơ cấp dựa vào ít nhất một chuỗi tín hiệu đồng bộ hóa cục bộ thứ nhất.

10. Phương pháp theo điểm bất kỳ trong số các điểm từ 1 đến 9, trong đó phương pháp này còn bao gồm các bước:

thu nhận, ít nhất một tín hiệu đồng bộ hóa cục bộ thứ hai dựa vào chuỗi thứ hai $f_1(n)$ và chuỗi thứ ba $f_2(n)$, một trong số chuỗi thứ hai $f_1(n)$ và chuỗi thứ ba $f_2(n)$ có công thức đệ quy giống như chuỗi thứ nhất $c(n)$; và;

phát hiện, tín hiệu đồng bộ hóa thứ cấp dựa vào ít nhất một chuỗi tín hiệu đồng bộ hóa cục bộ thứ hai.

11. Phương pháp truyền thông không dây bao gồm các bước:

thu nhận chuỗi đồng bộ hóa thứ nhất $s(n)$;

thu nhận chuỗi tín hiệu đồng bộ hóa thứ hai $y(n)$ mà đáp ứng:

$$y(n) = [1 - 2 \cdot f_1((n + k_1) \bmod 127)] \cdot [1 - 2 \cdot f_2((n + k) \bmod 127)],$$

trong đó n là số nguyên, $n = 0, 1, \dots, 126$, k là số nguyên và $k < 127$, và k_1 là số nguyên và $k_1 < 253$; và

tạo ra tín hiệu đồng bộ hóa sơ cấp dựa vào chuỗi tín hiệu đồng bộ hóa thứ nhất; và

tạo ra tín hiệu đồng bộ hóa thứ cấp dựa vào chuỗi tín hiệu đồng bộ hóa thứ hai.

12. Phương pháp theo điểm 11, trong đó chuỗi đồng bộ hóa thứ nhất $s(n)$ dựa vào chuỗi thứ nhất $c(n)$, công thức đệ quy của chuỗi $c(n)$ đáp ứng:

$$c(n + 7) = (c(n + 4) + c(n)) \bmod 2.$$

13. Phương pháp theo điểm 12, trong đó một trong số các chuỗi $f_1(n)$ hoặc $f_2(n)$ có công thức đệ quy giống như chuỗi $c(n)$.

14. Phương pháp theo điểm 12 hoặc 13, trong đó chuỗi $c(n)$ đáp ứng:

$$\{c(6), c(5), c(4), c(3), c(2), c(1), c(0)\} = \{1, 1, 1, 0, 1, 1, 0\}.$$

59

21. Thiết bị theo điểm 20, trong đó chuỗi đồng bộ hóa thứ nhất $s(n)$ dựa vào chuỗi thứ nhất $c(n)$, công thức đệ quy của chuỗi $c(n)$ đáp ứng:

22. Thiết bị theo điểm 21, trong đó một trong số các chuỗi $f_1(n)$ hoặc $f_2(n)$ có công thức đệ quy giống như chuỗi $c(n)$.

$$\{1111110000111011110010110010010001001100010111010110110000011001101010011100111001111011010000101010111110100101001110011110110\}.$$
$$\begin{aligned} s(n) &= 1 - 2 \cdot c((n) \bmod 127) ; \\ s(n) &= 1 - 2 \cdot c((n + 43) \bmod 127); \text{ hoặc} \\ s(n) &= 1 - 2 \cdot c((n + 86) \bmod 127). \end{aligned}$$
[illegible]

bộ phận thu, còn được tạo cấu hình để phát hiện tín hiệu đồng bộ hóa sơ cấp dựa vào ít nhất một chuỗi tín hiệu đồng bộ hóa cục bộ thứ nhất.

60

bộ phận xử lý, còn được tạo cấu hình để thu nhận ít nhất một tín hiệu đồng bộ hóa cục bộ thứ hai dựa vào chuỗi thứ hai $f_1(n)$ và chuỗi thứ ba $f_2(n)$, một trong số chuỗi thứ hai $f_1(n)$ và chuỗi thứ ba $f_2(n)$ có công thức đệ quy giống như chuỗi thứ nhất $c(n)$; và;

bộ phận thu, còn được tạo cấu hình để phát hiện tín hiệu đồng bộ hóa thứ cấp dựa vào ít nhất một chuỗi tín hiệu đồng bộ hóa cục bộ thứ hai.

30. Thiết bị truyền thông không dây bao gồm:

bộ phận xử lý, được tạo cấu hình để thu nhận chuỗi đồng bộ hóa thứ nhất $s(n)$;

bộ phận xử lý, còn được tạo cấu hình để thu nhận chuỗi tín hiệu đồng bộ hóa thứ hai $y(n)$ mà đáp ứng:

$$y(n) = [1 - 2 \cdot f_1((n + k_1) \bmod 127)] \cdot [1 - 2 \cdot f_2((n + k) \bmod 127)],$$

trong đó n là số nguyên, $n = 0, 1, \dots, 126$, k là số nguyên và $k < 127$, và k_1 là số nguyên và $k_1 < 253$; và

bộ phận tạo, còn được tạo cấu hình để tạo ra tín hiệu đồng bộ hóa sơ cấp dựa vào chuỗi tín hiệu đồng bộ hóa thứ nhất; và

bộ phận tạo, còn được tạo cấu hình để tạo ra tín hiệu đồng bộ hóa thứ cấp dựa vào chuỗi tín hiệu đồng bộ hóa thứ hai.

31. Thiết bị theo điểm 30, trong đó chuỗi đồng bộ hóa thứ nhất $s(n)$ dựa vào chuỗi thứ nhất $c(n)$, công thức đệ quy của chuỗi $c(n)$ đáp ứng:

$$c(n + 7) = (c(n + 4) + c(n)) \bmod 2.$$

32. Thiết bị theo điểm 31, trong đó một trong số các chuỗi $f_1(n)$ hoặc $f_2(n)$ có công thức đệ quy giống như chuỗi $c(n)$.

33. Thiết bị theo điểm 31 hoặc 32, trong đó chuỗi $c(n)$ đáp ứng:

$$\{c(6), c(5), c(4), c(3), c(2), c(1), c(0)\} = \{1, 1, 1, 0, 1, 1, 0\}.$$

34. Thiết bị theo điểm bất kỳ trong số các điểm từ 31 đến 33, trong đó chuỗi $c(n)$ là:

$$\{1111110000111011110010110010010001001100010111010110110000011001101010011100111001111011010000101010111110100101001110011110110\}.$$

35. Thiết bị theo điểm bất kỳ trong số các điểm từ 30 đến 34, trong đó chuỗi đồng bộ hóa thứ nhất $s(n)$ đáp ứng một trong số:

$$s(n) = 1 - 2 \cdot c(n) \bmod 127 ;$$

$$s(n) = 1 - 2 \cdot c(n + 43) \bmod 127; \text{ hoặc}$$

36. Thiết bị theo điểm bất kỳ trong số các điểm từ 30 đến 35, trong đó chuỗi đồng bộ hóa thứ nhất $s(n)$ là:

37. Thiết bị theo điểm bất kỳ trong số các điểm từ 30 đến 36, trong đó đa thức tạo của một trong số các chuỗi $f_1(n)$ và $f_2(n)$ là $g(x) = x^7 + x^4 + 1$.

bộ phận truyền này còn được tạo cấu hình để truyền tín hiệu đồng bộ hóa thứ cấp.

40. Phương tiện đọc được bởi máy tính, bao gồm các lệnh, mà khi được thực hiện bởi một hoặc nhiều bộ xử lý, phương pháp theo điểm bất kỳ trong số các điểm từ 11 đến 19 được thực hiện.

42. Bộ xử lý, được tạo cấu hình để thực hiện phương pháp theo điểm bất kỳ trong số các điểm từ 11 đến 19.

62

1/7

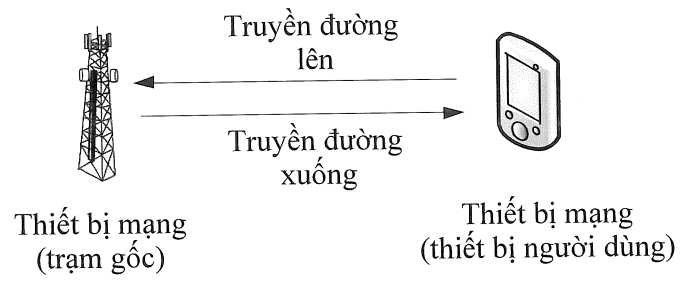


Fig.1a

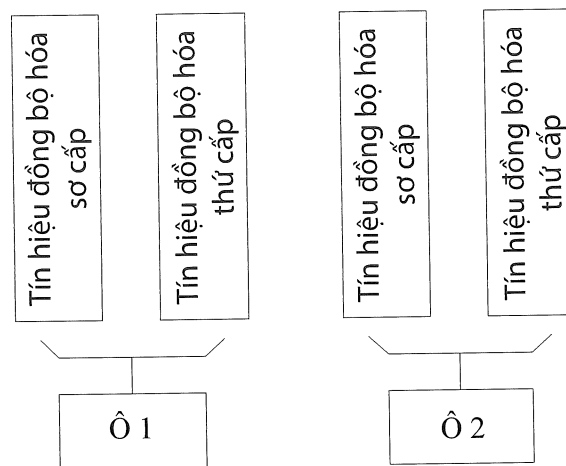


Fig.1b

2/7

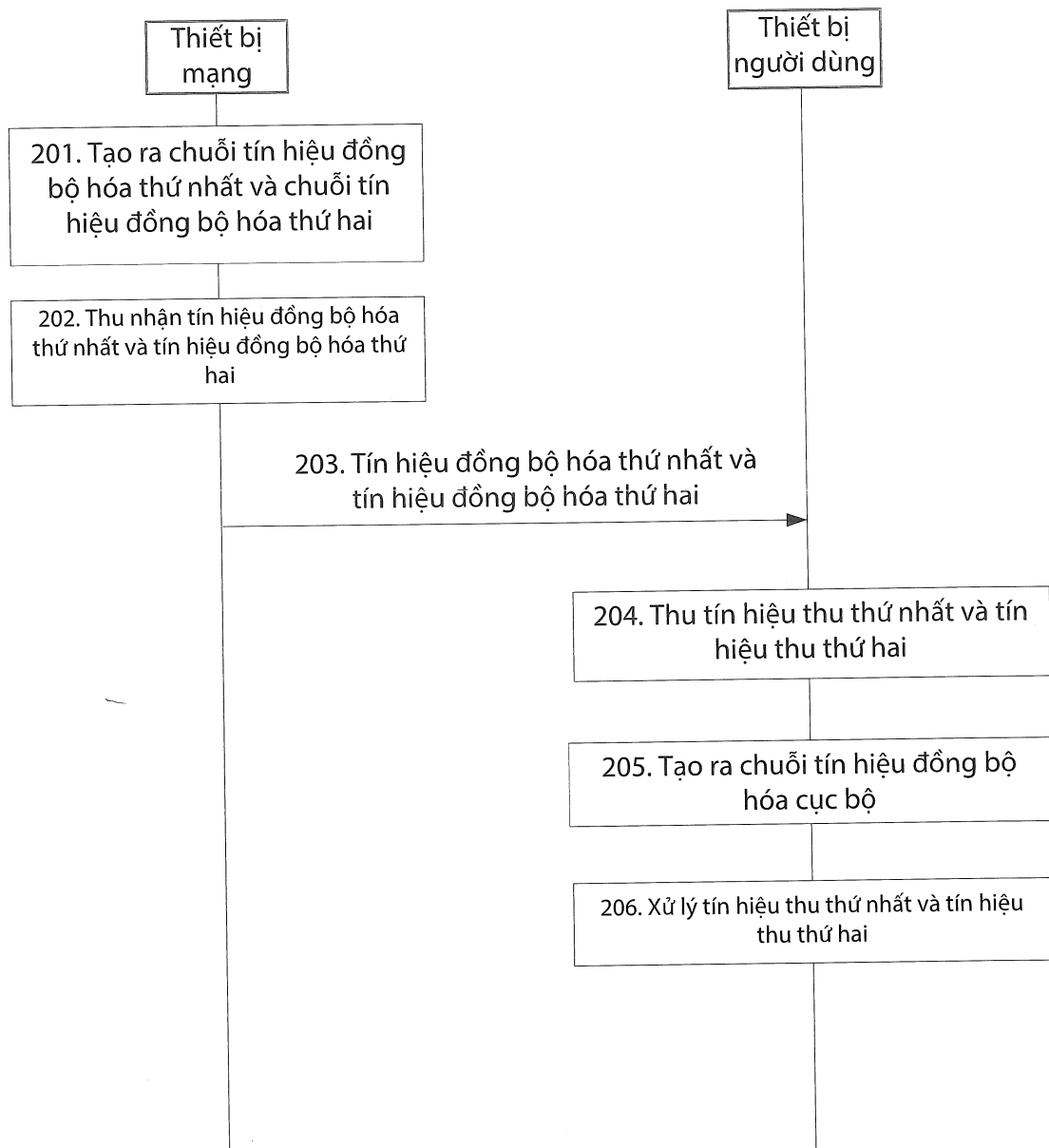


Fig.2

3/7

Bảng 1: Đa thức ban đầu trong trường hợp $n = 7$

Số thứ tự	Đa thức ban đầu	Trị số bát phân	Số thứ tự	Đa thức ban đầu	Trị số bát phân
1	1 1 0 0 0 0 0 1	301	10	1 0 0 0 0 0 1 1	203#
2	1 0 0 1 0 0 0 1	221	11	1 1 0 1 0 0 1 1	323
3	1 1 1 1 0 0 0 1	361	12	1 1 0 0 1 0 1 1	313#
4	1 0 0 0 1 0 0 1	211#	13	1 0 1 0 1 0 1 1	253
5	1 0 1 1 1 0 0 1	271	14	1 0 1 0 0 1 1 1	247
6	1 1 1 0 0 1 0 1	345#	15	1 1 1 1 0 1 1 1	367#
7	1 1 0 1 0 1 0 1	325#	16	1 0 0 0 1 1 1 1	217#
8	1 0 0 1 1 1 0 1	235#	17	1 1 1 0 1 1 1 1	357
9	1 1 1 1 1 1 0 1	375	18	1 0 1 1 1 1 1 1	277#

Fig.3

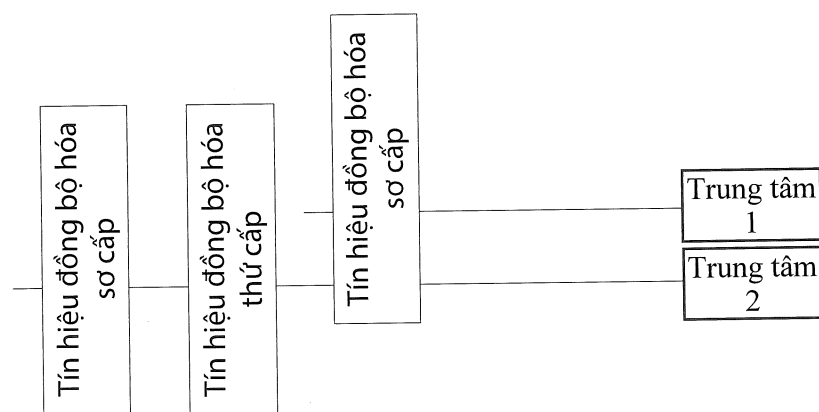


Fig.4

4/7

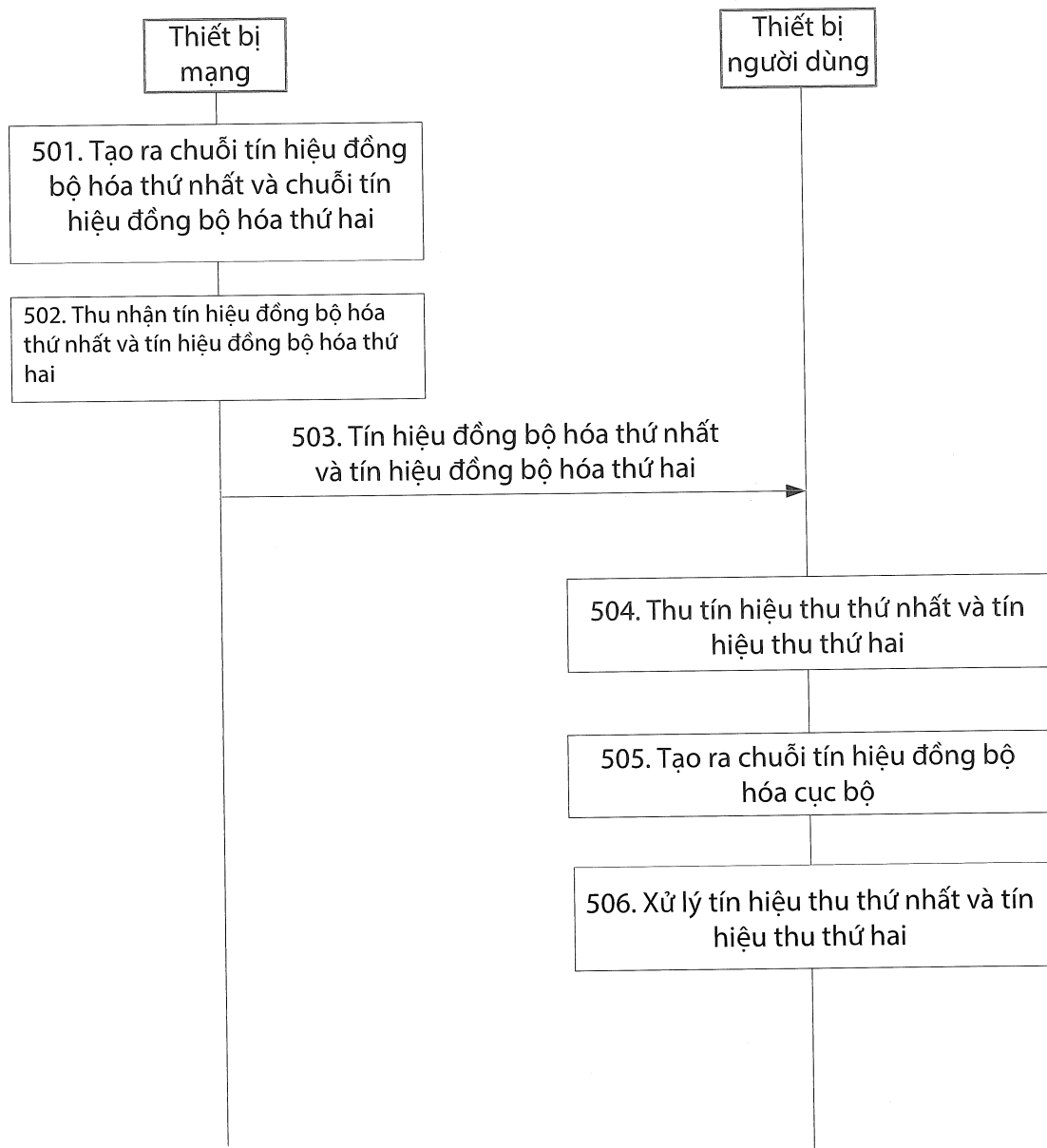


Fig.5

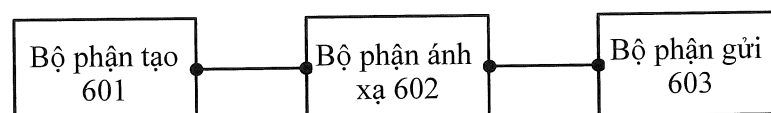


Fig.6

5/7

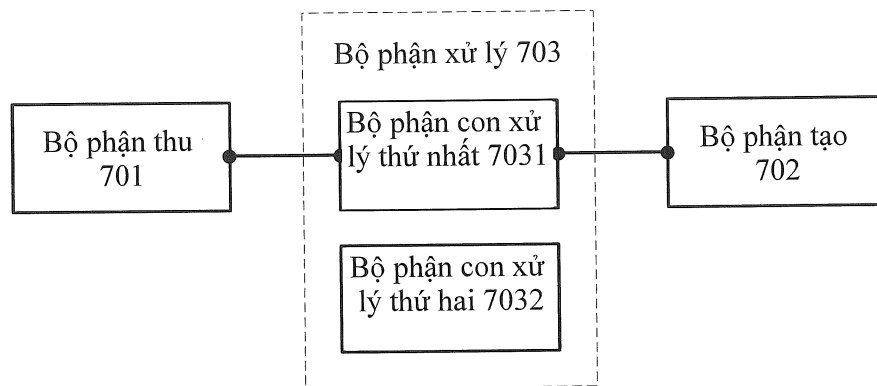


Fig.7

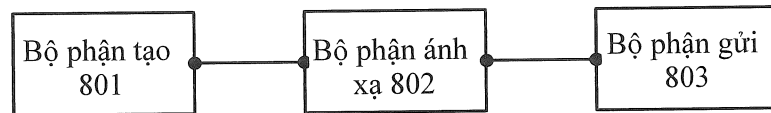


Fig.8

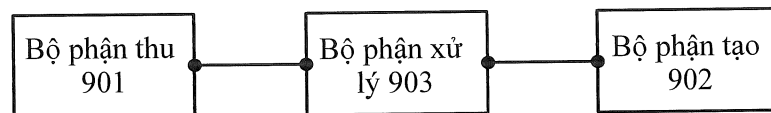


Fig.9

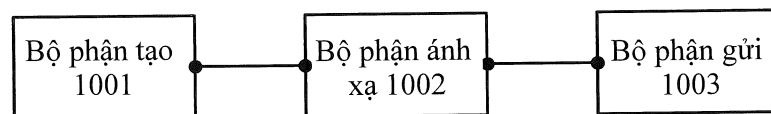


Fig.10

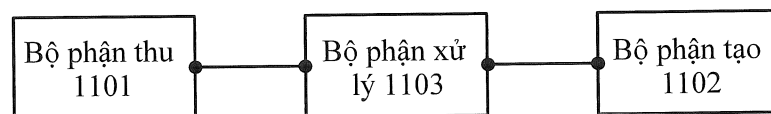


Fig.11

6/7

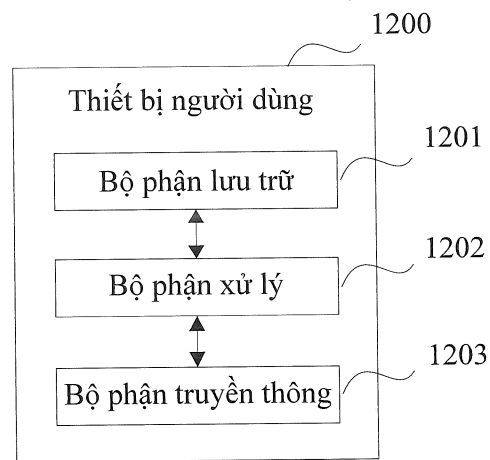


Fig.12a

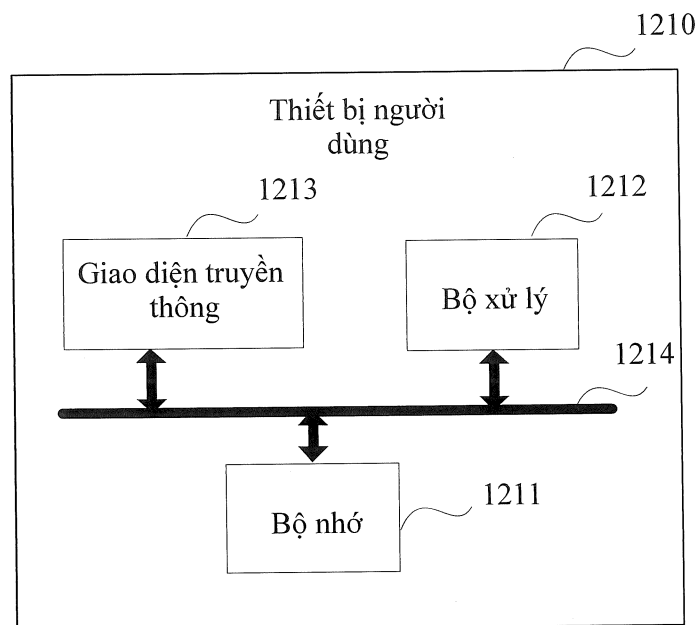


Fig.12b

7/7

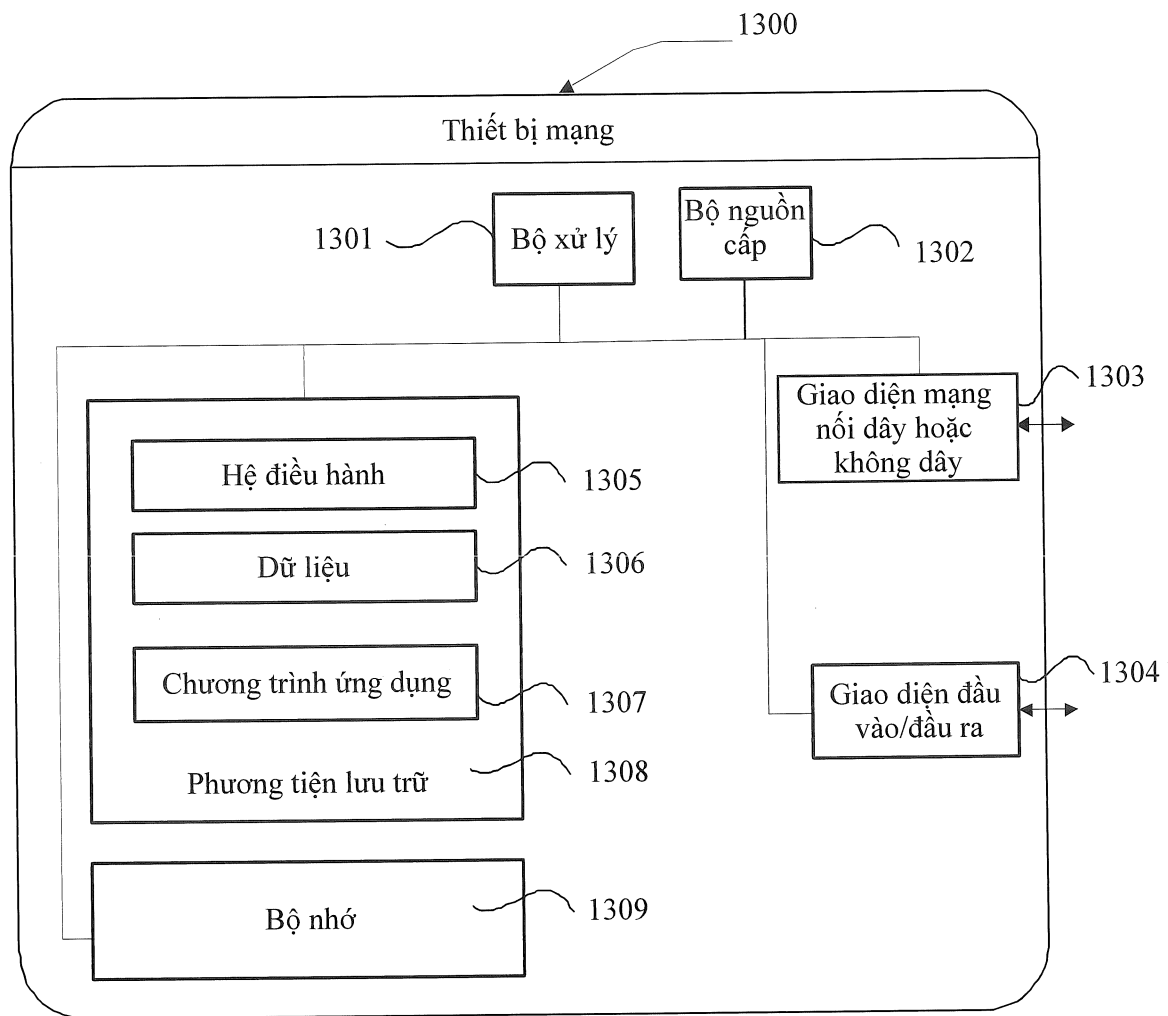


Fig.13