



(12) BẢN MÔ TẢ SÁNG CHẾ THUỘC BẢNG ĐỘC QUYỀN SÁNG CHẾ

(19) Cộng hòa xã hội chủ nghĩa Việt Nam (VN)
CỤC SỞ HỮU TRÍ TUỆ

(11)



1-0053348

(51)^{2021.01} H04L 1/00; H04L 5/00

(13) B

(21) 1-2022-04897

(22) 28/12/2020

(86) PCT/CN2020/140439 28/12/2020

(87) WO 2021/139558 15/07/2021

(30) 202010019316.0 08/01/2020 CN

(45) 25/11/2025 452

(43) 25/11/2022 416A

(73) HUAWEI TECHNOLOGIES CO., LTD. (CN)

Huawei Administration Building Bantian, Longgang District Shenzhen, Guangdong
518129, China

(72) YU, Jian (CN); GAN, Ming (CN).

(74) Công ty Luật TNHH Phạm và Liên danh (PHAM & ASSOCIATES)

(54) PHƯƠNG PHÁP VÀ THIẾT BỊ XỬ LÝ DỮ LIỆU, THIẾT BỊ TRUYỀN THÔNG,
CHIP VÀ VẬT GHI MÁY TÍNH ĐƯỢC ĐỌC ĐƯỢC

(21) 1-2022-04897

(57) Sáng chế đề cập đến phương pháp và thiết bị xử lý dữ liệu, để xáo trộn, nhờ sử dụng một bộ ghép xen hoặc một bộ ánh xạ âm LDPC, chuỗi bit của dòng bit của người dùng mà các RU được cấp phát, sao cho các chi phí phần cứng được giảm. Phương pháp bao gồm: cấp phát dòng bit được tạo của người dùng thứ nhất đến M RU hoặc RU thứ nhất bao gồm M RU, trong đó M RU hoặc RU thứ nhất là RU được cấp phát đến người dùng thứ nhất, và M là số nguyên dương lớn hơn 1; sắp lại thứ tự tất cả các bit trong dòng bit được tạo mã nhờ sử dụng bộ ghép xen thứ nhất hoặc bộ ánh xạ âm thứ nhất.

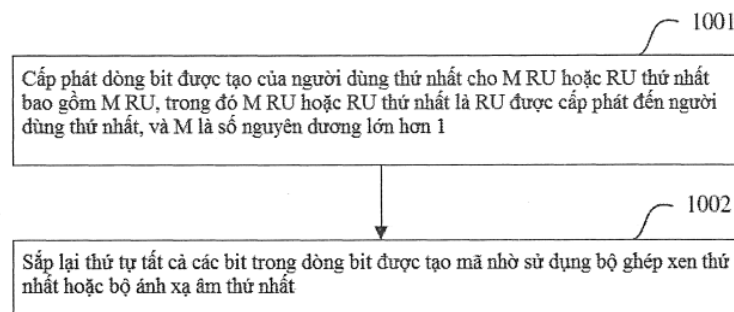


Fig.10

Lĩnh vực kỹ thuật được đề cập

Sáng chế đề cập đến lĩnh vực công nghệ truyền thông, và cụ thể là, đến phương pháp và thiết bị xử lý dữ liệu.

Tình trạng kỹ thuật của sáng chế

Trong hệ thống truyền thông, tạo mã kênh thường được sử dụng để cải thiện độ tin cậy truyền dữ liệu và đảm bảo chất lượng truyền thông. Trên kênh fadın, các lỗi bit (tức là, lỗi cụm) thường xuất hiện trong các chuỗi, và tạo mã kênh có hiệu lực chỉ khi dò và hiệu chỉnh một lỗi hoặc chuỗi lỗi không quá dài. Do vậy, trong công nghệ đã biết, chuỗi bit trong dòng bit thường bị xáo trộn trước khi dòng bit được truyền. Theo cách này, xác suất của lỗi cụm dữ liệu có thể được giảm, và thậm chí nếu lỗi xuất hiện, lỗi này là lỗi đơn hoặc chuỗi lỗi có chiều dài cực ngắn. Theo cách này, khả năng sửa lỗi của hoạt động tạo mã kênh có thể được sử dụng để sửa lỗi, sao cho chuỗi bit ban đầu có thể được khôi phục. Hiện tại, chủ yếu có hai phương pháp sau để xáo trộn chuỗi bit trong dòng bit: (1) Đối với dòng bit tạo mã mã phép nhân chập nhĩ phân (binary convolution code, BCC), trước khi ánh xạ chòm điểm, bộ ghép xen (chẳng hạn, bộ ghép xen hàng/cột hoặc bộ ghép xen ngẫu nhiên) được sử dụng để ghép xen các bit trong dòng bit. (2) Đối với dòng bit tạo mã mã kiểm tra chẵn lẻ mật độ thấp (low-density parity code, LDPC), sau khi ánh xạ chòm điểm, các bit được xáo trộn nhờ sử dụng bộ ánh xạ âm LDPC.

Hiện tại, một đơn vị tài nguyên (Resource Unit, RU) thường được cấp phát đến một người dùng, và bộ ghép xen hoặc bộ ánh xạ âm LDPC thực hiện hoạt động trong một RU. Nói cách khác, đối với các bit trong các RU khác nhau, các bộ ghép xen khác nhau cần được sử dụng để ghép xen hoặc các bộ ánh xạ âm LDPC khác nhau cần được sử dụng để ánh xạ âm.

Tuy nhiên, theo chuẩn 821.11be của mạng cục bộ không dây (wireless local

area network, WLAN) thể hệ tiếp theo, đối với hệ thống đa truy nhập phân chia tần số trực giao (orthogonal frequency division multiple access, OFDMA), việc cấp phát các RU đến một người dùng cần được hỗ trợ. Tuy nhiên, không có giải pháp cụ thể cho cách thức thiết kế bộ ghép xen hoặc bộ ánh xạ âm LDPC cho người dùng mà các RU được cấp phát.

Bản chất kỹ thuật của sáng chế

Sáng chế đề cập đến phương pháp và thiết bị xử lý dữ liệu, để xáo trộn, nhờ sử dụng một bộ ghép xen hoặc một bộ ánh xạ âm LDPC, chuỗi bit của dòng bit của người dùng mà các RU được cấp phát, sao cho các chi phí phân cứng được giảm.

Theo khía cạnh thứ nhất, phương án thực hiện sáng chế đề cập đến phương pháp xử lý dữ liệu, và có thể được áp dụng cho đầu truyền. Phương pháp bao gồm bước: cấp phát dòng bit được tạo của người dùng thứ nhất đến M đơn vị tài nguyên (resource unit, RU) hoặc RU thứ nhất bao gồm M RU, trong đó M RU hoặc RU thứ nhất là RU được cấp phát đến người dùng thứ nhất, và M là số nguyên dương lớn hơn 1; và sắp lại thứ tự tất cả các bit trong dòng bit được tạo mã nhờ sử dụng bộ ghép xen thứ nhất hoặc bộ ánh xạ âm thứ nhất.

Theo phương án thực hiện sáng chế, khi M RU hoặc RU thứ nhất bao gồm M RU được cấp phát đến người dùng thứ nhất, dòng bit được tạo mã của người dùng thứ nhất trước hết được cấp phát đến M RU hoặc RU thứ nhất bao gồm M RU, và sau đó bộ ghép xen thứ nhất hợp nhất hoặc bộ ánh xạ âm thứ nhất hợp nhất được sử dụng để sắp lại thứ tự tất cả các bit trong dòng bit được tạo mã, sao cho các chi phí phân cứng có thể được giảm.

Theo khía cạnh thứ hai, phương án thực hiện sáng chế đề cập đến phương pháp xử lý dữ liệu, và có thể được áp dụng cho đầu truyền. Phương pháp bao gồm bước: nhập vào tất cả các bit trong dòng bit được tạo của người dùng thứ nhất vào bộ ghép xen thứ nhất hoặc bộ ánh xạ âm thứ nhất, trong đó M RU hoặc RU thứ nhất bao gồm M RU được cấp phát đến người dùng thứ nhất, và M là số nguyên dương lớn hơn 1; và sắp lại thứ tự tất cả các bit trong dòng bit được tạo mã nhờ sử dụng bộ ghép xen thứ nhất hoặc bộ ánh xạ âm thứ nhất.

Theo phương án thực hiện sáng chế, khi M RU hoặc RU thứ nhất bao gồm M RU được cấp phát đến người dùng thứ nhất, tất cả các bit trong dòng bit được tạo mã của người dùng thứ nhất được nhập thẳng vào bộ ghép xen thứ nhất hợp nhất hoặc bộ ánh xạ âm thứ nhất hợp nhất, và sau đó bộ ghép xen thứ nhất hoặc bộ ánh xạ âm thứ nhất được sử dụng để sắp lại thứ tự tất cả các bit trong dòng bit được tạo mã, sao cho các chi phí phân cứng có thể được giảm.

Dựa vào phương pháp theo khía cạnh thứ nhất hoặc khía cạnh thứ hai của các phương án thực hiện sáng chế, theo thiết kế khả thi, hoạt động cấp phát dòng bit được tạo của người dùng thứ nhất cho M RU hoặc RU thứ nhất bao gồm M RU bao gồm: tuần tự và luân phiên cấp phát, trong dòng bit đến M RU hoặc RU thứ nhất bao gồm M RU, dòng bit được tạo mã của người dùng thứ nhất được xuất ra bởi bộ phân tách dòng.

Theo cách này, bộ cấp phát bit có thể được tiết kiệm, và các chi phí phân cứng có thể còn được giảm.

Dựa vào phương pháp theo khía cạnh thứ nhất hoặc khía cạnh thứ hai của các phương án thực hiện sáng chế, theo thiết kế khả thi, giá trị của số lượng N_{SD} kênh mang dữ liệu thành phần của bộ ghép xen thứ nhất hoặc bộ ánh xạ âm thứ nhất là số nguyên dương bất kỳ trong $[N_{SD_min}/Q, N_{SD_max}/Q]$, trong đó N_{SD_min} là tổng số lượng kênh mang dữ liệu thành phần được bao gồm trong tất cả M RU, N_{SD_max} là tổng số lượng kênh mang thành phần được bao gồm trong tất cả M RU, và Q là số lượng kênh mang dữ liệu thành phần mà một bit dữ liệu được ánh xạ đến.

Theo cách này, số lượng N_{SD} kênh mang dữ liệu thành phần của bộ ghép xen thứ nhất hoặc bộ ánh xạ âm thứ nhất có thể được chọn linh hoạt từ $[N_{SD_min}/Q, N_{SD_max}/Q]$ dựa trên yêu cầu, sao cho độ linh hoạt của giải pháp này có thể được cải thiện.

Dựa vào phương pháp theo khía cạnh thứ nhất hoặc khía cạnh thứ hai của các phương án thực hiện sáng chế, theo thiết kế khả thi, số lượng N_{COL} cột và số lượng N_{ROW} hàng của bộ ghép xen thứ nhất thỏa mãn mỗi quan hệ sau:

$$(N_{COL} \times N_{ROW})/N_{BPSCS} = N_{SD}, \text{ trong đó:}$$

N_{BPSCS} là số lượng của các bit được tạo mã được mang trên mỗi kênh mang

thành phần của mỗi dòng dữ liệu không gian.

Theo cách này, đảm bảo rằng các giá trị của số N_{COL} cột và số lượng N_{ROW} hàng của bộ ghép xen thứ nhất là đáng tin cậy, và bộ ghép xen thứ nhất có thể thực hiện ghép xen chính xác.

Dựa vào phương pháp theo khía cạnh thứ nhất hoặc khía cạnh thứ hai của các phương án thực hiện sáng chế, theo thiết kế khả thi, nếu các dòng bit được tạo mã bao gồm các dòng dữ liệu không gian, phương pháp còn bao gồm bước: xác định tham số quay tần số N_{ROT} của bộ ghép xen thứ nhất theo cách bất kỳ trong các cách sau.

Cách 1: N_{ROT} được xác định dựa trên công thức $N_{ROT} = \text{floor}(\frac{N_{SD}}{4})$.

Cách 2: Số nguyên dương mà khiến tỷ lệ lỗi gói (packet error rate, PER) của đầu nhận có thể là nhỏ nhất hoặc số nguyên dương mà khiến tỷ lệ tín tạp (signal-to-noise ratio, SNR) có thể được yêu cầu khi PER của đầu nhận là giá trị định trước nhỏ nhất được chọn từ $[N_{ROT_min}, N_{ROT_max}]$ bằng N_{ROT} , trong đó N_{ROT_min} là tham số quay tần số của bộ ghép xen thứ hai tương ứng với RU trong đó số lượng kênh mang dữ liệu thành phần được bao gồm nhỏ hơn N_{SD} và là giá trị gần nhất với N_{SD} , và N_{ROT_max} là tham số quay tần số của bộ ghép xen thứ ba tương ứng với RU trong đó số lượng kênh mang dữ liệu thành phần được bao gồm lớn hơn N_{SD} và là giá trị gần nhất với N_{SD} .

Sáng chế đề cập đến hai phương pháp xác định tham số quay tần số N_{ROT} của bộ ghép xen thứ nhất theo phương án thực hiện này, sao cho độ linh hoạt của giải pháp này được cải thiện.

Dựa vào phương pháp theo khía cạnh thứ nhất hoặc khía cạnh thứ hai của các phương án thực hiện sáng chế, theo thiết kế khả thi, M RU bao gồm một đơn vị tài nguyên 26 âm báo (26 tone resource unit, 26 tone RU) và một RU 52 âm báo.

Khi chế độ điều biến kênh mang kép không được sử dụng, $N_{SD} = 72$, $N_{COL} = 18$, $N_{ROW} = 4 \times N_{BPSCS}$, và $N_{ROT} = 18$.

Khi chế độ điều biến kênh mang kép được sử dụng, $N_{SD} = 36$, $N_{COL} = 9$, $N_{ROW} = 4 \times N_{BPSCS}$, và $N_{ROT} = 9$; hoặc $N_{SD} = 36$, $N_{COL} = 18$, $N_{ROW} = 2 \times N_{BPSCS}$, và $N_{ROT} = 9$.

Phương án thực hiện này đề cập đến phương pháp thiết kế tham số của bộ ghép xen thứ nhất thực hiện ghép xen hợp nhất đối với RU 26 âm báo và RU 52 âm báo, sao cho các chi phí phần cứng của bộ ghép xen có thể được giảm hiệu quả.

Dựa vào phương pháp theo khía cạnh thứ nhất hoặc khía cạnh thứ hai của các phương án thực hiện sáng chế, theo thiết kế khả thi, M RU bao gồm một RU 26 âm và một RU 106 âm báo.

Khi chế độ điều biến kênh mang kép không được sử dụng, N_{SD} bằng 126 hoặc 128; và nếu $N_{SD} = 126$, $N_{COL} = 18$, $N_{ROW} = 7 \times N_{BPSCS}$, và N_{ROT} là số nguyên dương từ 29 đến 58 (bao gồm 29 và 58); hoặc nếu $N_{SD} = 128$, $N_{COL} = 16$, $N_{ROW} = 8 \times N_{BPSCS}$, và N_{ROT} là số nguyên dương từ 29 đến 58 (bao gồm 29 và 58).

Khi chế độ điều biến kênh mang kép được sử dụng, N_{SD} bằng 63 hoặc 64; và nếu $N_{SD} = 63$, $N_{COL} = 9$, $N_{ROW} = 7 \times N_{BPSCS}$, và N_{ROT} là số nguyên dương từ 11 đến 29; hoặc nếu $N_{SD} = 64$, $N_{COL} = 16$, $N_{ROW} = 4 \times N_{BPSCS}$, và N_{ROT} là số nguyên dương từ 11 đến 29.

Phương án thực hiện này đề cập đến phương pháp thiết kế tham số của bộ ghép xen thứ nhất thực hiện ghép xen hợp nhất đối với RU 26 âm báo và RU 106 âm báo, sao cho các chi phí phần cứng của bộ ghép xen có thể được giảm hiệu quả.

Dựa vào phương pháp theo khía cạnh thứ nhất hoặc khía cạnh thứ hai của các phương án thực hiện sáng chế, theo thiết kế khả thi, tham số khoảng cách ánh xạ âm D_{TM} của bộ ánh xạ âm thứ nhất là ước số chung của N_{SD} , và N_{SD} là số lượng của các kênh mang dữ liệu thành phần của bộ ánh xạ âm thứ nhất.

Theo cách này, đảm bảo rằng giá trị của tham số khoảng cách ánh xạ âm D_{TM} của bộ ánh xạ âm thứ nhất là đáng tin cậy, và đảm bảo rằng bộ ánh xạ âm thứ nhất có thể thực hiện chính xác ánh xạ âm.

Dựa vào phương pháp theo khía cạnh thứ nhất hoặc khía cạnh thứ hai của các phương án thực hiện sáng chế, theo thiết kế khả thi, phương pháp còn bao gồm bước: xác định D_{TM} theo cách bất kỳ trong các cách sau.

Cách 1: Số nguyên dương được chọn từ $[D_{TM_min}, D_{TM_max}]$ là D_{TM} , trong đó D_{TM_min} là tham số khoảng cách ánh xạ âm tương ứng với bộ ánh xạ âm thứ hai tương ứng với RU trong đó số lượng kênh mang dữ liệu thành phần được bao gồm nhỏ hơn N_{SD} và là giá trị gần nhất với N_{SD} , và D_{TM_max} là tham số khoảng cách ánh xạ âm tương ứng với bộ ánh xạ âm thứ ba tương ứng với RU trong đó số lượng kênh mang dữ liệu thành phần được bao gồm lớn hơn N_{SD} và là giá trị gần nhất với N_{SD} .

Cách 2: Số nguyên dương khiến PER của đầu nhận có thể là nhỏ nhất hoặc số nguyên dương khiến SNR có thể được yêu cầu khi PER của đầu nhận là giá trị định trước nhỏ nhất được chọn từ $[D_{TM_min}, D_{TM_max}]$ là D_{TM} .

Cách 3: Tỷ lệ N_{SD}/N_{COL} của N_{SD} trên N_{COL} của bộ ghép xen thứ nhất có cùng kích thước RU với bộ ánh xạ âm thứ nhất được sử dụng làm D_{TM} .

Phương án thực hiện này đề cập đến ba phương pháp xác định tham số khoảng cách ánh xạ âm D_{TM} , sao cho độ linh hoạt của giải pháp này được cải thiện.

Dựa vào phương pháp theo khía cạnh thứ nhất hoặc khía cạnh thứ hai của các phương án thực hiện sáng chế, theo thiết kế khả thi, M RU bao gồm một RU 26 âm báo và một RU 52 âm báo.

Khi chế độ điều biến kênh mang kép không được sử dụng, $N_{SD} = 72$, và D_{TM} bằng 4 hoặc 6.

Khi chế độ điều biến kênh mang kép được sử dụng, $N_{SD} = 36$, và D_{TM} bằng 2 hoặc 3.

Phương án thực hiện này đề cập đến phương pháp thiết kế tham số của bộ ánh xạ âm thứ nhất thực hiện ánh xạ âm hợp nhất cho RU 26 âm báo và RU 52 âm báo, sao cho các chi phí phần cứng của bộ ánh xạ âm có thể được giảm hiệu quả.

Dựa vào phương pháp theo khía cạnh thứ nhất hoặc khía cạnh thứ hai của các phương án thực hiện sáng chế, theo thiết kế khả thi, M RU bao gồm một RU 26 âm báo và một RU 106 âm báo.

Khi chế độ điều biến kênh mang kép không được sử dụng, N_{SD} bằng 126 hoặc 128; và nếu $N_{SD} = 126$, D_{TM} bằng 7 hoặc 9; hoặc nếu $N_{SD} = 128$, D_{TM}

bảng 8.

Khi chế độ điều biến kênh mang kép được sử dụng, N_{SD} bằng 63 hoặc 64; và nếu $N_{SD} = 63$, D_{TM} bằng 7 hoặc 9; hoặc nếu $N_{SD} = 64$, D_{TM} bằng 4 hoặc 8.

Phương án thực hiện này đề cập đến phương pháp thiết kế tham số của bộ ánh xạ âm thứ nhất thực hiện ánh xạ âm hợp nhất cho RU 26 âm báo và RU 106 âm báo, sao cho các chi phí phần cứng của bộ ánh xạ âm có thể được giảm hiệu quả.

Dựa vào phương pháp theo khía cạnh thứ nhất hoặc khía cạnh thứ hai của các phương án thực hiện sáng chế, theo thiết kế khả thi, M RU là M RU 242 âm báo.

Khi $M=2$, N_{SD} bằng 468 và D_{TM} bằng 12 khi chế độ điều biến kênh mang kép không được sử dụng, và N_{SD} bằng 234 và D_{TM} bằng 9 khi chế độ điều biến kênh mang kép được sử dụng.

Khi $M=3$, N_{SD} bằng 702 và D_{TM} bằng 13 hoặc 18 khi chế độ điều biến kênh mang kép không được sử dụng, và N_{SD} bằng 351 và D_{TM} bằng 9 hoặc 13 khi chế độ điều biến kênh mang kép được sử dụng.

Khi $M=4$, N_{SD} bằng 980 và D_{TM} bằng 20 khi chế độ điều biến kênh mang kép không được sử dụng, và N_{SD} bằng 490 và D_{TM} bằng 14 khi chế độ điều biến kênh mang kép được sử dụng.

Phương án thực hiện này đề cập đến phương pháp thiết kế tham số của bộ ánh xạ âm thứ nhất thực hiện ánh xạ âm hợp nhất cho các RU 242 âm báo, sao cho các chi phí phần cứng của bộ ánh xạ âm có thể được giảm hiệu quả.

Khía cạnh thứ ba đề cập đến phương pháp xử lý dữ liệu theo phương án thực hiện sáng chế, và có thể được áp dụng cho đầu truyền. Phương pháp bao gồm bước: phân chia toàn bộ băng thông của người dùng thứ nhất thành N băng thông thành phần, trong đó ít nhất một trong N băng thông thành phần bao gồm các RU; cấp phát dòng bit được tạo của người dùng thứ nhất cho N băng thông thành phần; cấp phát dòng bit được tạo mã trên băng thông thành phần thứ nhất cho M RU hoặc RU thứ nhất bao gồm M RU, trong đó băng thông thành phần thứ nhất là băng bất kỳ trong ít nhất một băng thông thành phần; và sắp lại thứ tự tất cả các bit trong tất cả các dòng bit được tạo mã trên băng thông thành phần thứ nhất

nhờ sử dụng bộ ánh xạ âm thứ nhất.

Theo phương án thực hiện sáng chế, toàn bộ băng thông của người dùng thứ nhất trước hết được phân đoạn (nói cách khác, được phân chia thành các băng thông thành phần), và sau đó ánh xạ âm hợp nhất được thực hiện riêng rẽ cho RU trong mỗi phân đoạn, sao cho độ linh hoạt của giải pháp này được cải thiện, và giải quyết vấn đề mà các chi phí phân cứng của bộ ánh xạ âm LDPC là cao khi toàn bộ băng thông tương đối lớn.

Khía cạnh thứ tư đề cập đến phương pháp xử lý dữ liệu theo phương án thực hiện sáng chế, và có thể được áp dụng cho đầu nhận. Phương pháp bao gồm các bước: thu được dòng bit được sắp lại thứ tự của người dùng thứ nhất từ M RU hoặc RU thứ nhất bao gồm M RU, trong đó M RU hoặc RU thứ nhất là RU được cấp phát đến người dùng thứ nhất, và M là số nguyên dương lớn hơn 1; và khôi phục chuỗi của tất cả các bit trong dòng bit được sắp lại thứ tự nhờ sử dụng bộ khử ghép xen hoặc bộ khử ánh xạ âm thứ nhất.

Theo thiết kế khả thi, giá trị của số lượng N_{SD} kênh mang dữ liệu thành phần của bộ khử ghép xen hoặc bộ khử ánh xạ âm thứ nhất là số nguyên dương bất kỳ trong $[N_{SD_min}/Q, N_{SD_max}/Q]$, trong đó N_{SD_min} là tổng số lượng kênh mang dữ liệu thành phần được bao gồm trong tất cả M RU, N_{SD_max} là tổng số lượng kênh mang thành phần được bao gồm trong tất cả M RU, và Q là số lượng kênh mang dữ liệu thành phần mà một bit dữ liệu được ánh xạ đến.

Theo thiết kế khả thi, số lượng N_{COL} cột và số lượng N_{ROW} hàng của bộ khử ghép xen thỏa mãn mối quan hệ sau:

$$(N_{COL} \times N_{ROW})/N_{BPSCS} = N_{SD}, \text{ trong đó:}$$

N_{BPSCS} là số lượng của các bit được tạo mã được mang trên mỗi kênh mang thành phần của mỗi dòng dữ liệu không gian.

Theo thiết kế khả thi, nếu các dòng bit được tạo mã bao gồm các dòng dữ liệu không gian, phương pháp còn bao gồm bước: xác định tham số quay tần số N_{ROT} của bộ khử ghép xen theo cách bất kỳ trong các cách sau.

Cách 1: N_{ROT} được xác định dựa trên công thức $N_{ROT} = \text{floor}(\frac{N_{SD}}{4})$.

Cách 2: Số nguyên dương khiến PER của đầu nhận có thể là nhỏ nhất hoặc

số nguyên dương khiến SNR có thể được yêu cầu khi PER của đầu nhận là giá trị định trước nhỏ nhất được chọn từ $[N_{ROT_min}, N_{ROT_max}]$ là N_{ROT} , trong đó N_{ROT_min} là tham số quay tần số của bộ khử ghép xen thứ hai tương ứng với RU trong đó số lượng kênh mang dữ liệu thành phần được bao gồm nhỏ hơn N_{SD} và là giá trị gần nhất với N_{SD} , và N_{ROT_max} là tham số quay tần số của bộ khử ghép xen thứ ba tương ứng với RU trong đó số lượng kênh mang dữ liệu thành phần được bao gồm lớn hơn N_{SD} và là giá trị gần nhất với N_{SD} .

Theo thiết kế khả thi, M RU bao gồm một đơn vị tài nguyên 26 âm báo (26 âm báo RU) và một RU 52 âm báo.

Khi chế độ điều biến kênh mang kép không được sử dụng, $N_{SD} = 72$, $N_{COL} = 18$, $N_{ROW} = 4 \times N_{BPSCS}$, và $N_{ROT} = 18$.

Khi chế độ điều biến kênh mang kép được sử dụng, $N_{SD} = 36$, $N_{COL} = 9$, $N_{ROW} = 4 \times N_{BPSCS}$, và $N_{ROT} = 9$; hoặc $N_{SD} = 36$, $N_{COL} = 18$, $N_{ROW} = 2 \times N_{BPSCS}$, và $N_{ROT} = 9$.

Theo thiết kế khả thi, M RU bao gồm một RU 26 âm báo và một RU 106 âm báo.

Khi chế độ điều biến kênh mang kép không được sử dụng, N_{SD} bằng 126 hoặc 128; và nếu $N_{SD} = 126$, $N_{COL} = 18$, $N_{ROW} = 7 \times N_{BPSCS}$, và N_{ROT} là số nguyên dương từ 29 đến 58 (bao gồm 29 và 58); hoặc nếu $N_{SD} = 128$, $N_{COL} = 16$, $N_{ROW} = 8 \times N_{BPSCS}$, và N_{ROT} là số nguyên dương từ 29 đến 58 (bao gồm 29 và 58).

Khi chế độ điều biến kênh mang kép được sử dụng, N_{SD} bằng 63 hoặc 64; và nếu $N_{SD} = 63$, $N_{COL} = 9$, $N_{ROW} = 7 \times N_{BPSCS}$, và N_{ROT} là số nguyên dương từ 11 đến 29; hoặc nếu $N_{SD} = 64$, $N_{COL} = 16$, $N_{ROW} = 4 \times N_{BPSCS}$, và N_{ROT} là số nguyên dương từ 11 đến 29.

Theo thiết kế khả thi, tham số khoảng cách ánh xạ âm D_{TM} của bộ khử ánh xạ âm thứ nhất là ước số chung của N_{SD} , và N_{SD} là số lượng của các kênh mang dữ liệu thành phần của bộ khử ánh xạ âm thứ nhất.

Theo thiết kế khả thi, phương pháp còn bao gồm bước: xác định D_{TM} theo cách bất kỳ trong các cách sau.

Cách 1: Số nguyên dương được chọn từ $[D_{TM_min}, D_{TM_max}]$ là D_{TM} , trong đó D_{TM_min} là tham số khoảng cách ánh xạ âm tương ứng với bộ khử ánh xạ âm thứ hai tương ứng với RU trong đó số lượng kênh mang dữ liệu thành phần được bao gồm nhỏ hơn N_{SD} và là giá trị gần nhất với N_{SD} , và D_{TM_max} là tham số khoảng cách ánh xạ âm tương ứng với bộ khử ánh xạ âm thứ ba tương ứng với RU trong đó số lượng kênh mang dữ liệu thành phần được bao gồm lớn hơn N_{SD} và là giá trị gần nhất với N_{SD} .

Cách 2: Số nguyên dương khiến PER của đầu nhận có thể là nhỏ nhất hoặc số nguyên dương khiến SNR có thể được yêu cầu khi PER của đầu nhận là giá trị định trước nhỏ nhất được chọn từ $[D_{TM_min}, D_{TM_max}]$ là D_{TM} .

Cách 3: Tỷ lệ N_{SD}/N_{COL} của N_{SD} trên N_{COL} của bộ khử ghép xen có cùng kích thước RU với bộ khử ánh xạ âm thứ nhất được sử dụng là D_{TM} .

Theo thiết kế khả thi, M RU bao gồm một RU 26 âm báo và một RU 52 âm báo.

Khi chế độ điều biến kênh mang kép không được sử dụng, $N_{SD} = 72$, và D_{TM} bằng 4 hoặc 6.

Khi chế độ điều biến kênh mang kép được sử dụng, $N_{SD} = 36$, và D_{TM} bằng 2 hoặc 3.

Theo thiết kế khả thi, M RU bao gồm một RU 26 âm báo và một RU 106 âm báo.

Khi chế độ điều biến kênh mang kép không được sử dụng, N_{SD} bằng 126 hoặc 128; và nếu $N_{SD} = 126$, D_{TM} bằng 7 hoặc 9; hoặc nếu $N_{SD} = 128$, D_{TM} bằng 8.

Khi chế độ điều biến kênh mang kép được sử dụng, N_{SD} bằng 63 hoặc 64; và nếu $N_{SD} = 63$, D_{TM} bằng 7 hoặc 9; hoặc nếu $N_{SD} = 64$, D_{TM} bằng 4 hoặc 8.

Theo thiết kế khả thi, M RU là M RU 242 âm báo.

Khi M=2, N_{SD} bằng 468 và D_{TM} bằng 12 khi chế độ điều biến kênh mang kép không được sử dụng, và N_{SD} bằng 234 và D_{TM} bằng 9 khi chế độ điều biến kênh mang kép được sử dụng.

Khi $M=3$, N_{SD} bằng 702 và D_{TM} bằng 13 hoặc 18 khi chế độ điều biến kênh mang kép không được sử dụng, và N_{SD} bằng 351 và D_{TM} bằng 9 hoặc 13 khi chế độ điều biến kênh mang kép được sử dụng.

Khi $M=4$, N_{SD} bằng 980 và D_{TM} bằng 20 khi chế độ điều biến kênh mang kép không được sử dụng, và N_{SD} bằng 490 và D_{TM} bằng 14 khi chế độ điều biến kênh mang kép được sử dụng.

Khía cạnh thứ năm đề cập đến thiết bị xử lý dữ liệu theo phương án thực hiện sáng chế, và có thể được đặt ở đầu truyền. Thiết bị bao gồm môđun/khối được tạo cấu hình để thực hiện phương pháp theo khía cạnh thứ nhất hoặc triển khai khả thi bất kỳ của khía cạnh thứ nhất.

Chẳng hạn, bộ cấp phát bit chuỗi được tạo cấu hình để cấp phát dòng bit được tạo của người dùng thứ nhất cho M RU hoặc RU thứ nhất bao gồm M RU, trong đó M RU hoặc RU thứ nhất là RU được cấp phát đến người dùng thứ nhất, và M là số nguyên dương lớn hơn 1.

Bộ ghép xen thứ nhất hoặc bộ ánh xạ âm thứ nhất được tạo cấu hình để sắp lại thứ tự tất cả các bit trong dòng bit được tạo mã.

Khía cạnh thứ sáu đề cập đến thiết bị xử lý dữ liệu theo phương án thực hiện sáng chế, và có thể được đặt ở đầu truyền. Thiết bị bao gồm môđun/khối được tạo cấu hình để thực hiện phương pháp theo khía cạnh thứ hai hoặc triển khai khả thi bất kỳ của khía cạnh thứ hai.

Chẳng hạn, bộ xử lý được tạo cấu hình để nhập tất cả các bit trong dòng bit được tạo của người dùng thứ nhất vào bộ ghép xen thứ nhất hoặc bộ ánh xạ âm thứ nhất, trong đó M RU hoặc RU thứ nhất bao gồm M RU được cấp phát đến người dùng thứ nhất, và M là số nguyên dương lớn hơn 1.

Bộ ghép xen thứ nhất hoặc bộ ánh xạ âm thứ nhất được tạo cấu hình để sắp lại thứ tự tất cả các bit trong dòng bit được tạo mã.

Khía cạnh thứ bảy đề cập đến thiết bị xử lý dữ liệu theo phương án thực hiện sáng chế, và có thể được đặt ở đầu truyền. Thiết bị bao gồm môđun/khối được tạo cấu hình để thực hiện phương pháp theo khía cạnh thứ ba hoặc triển khai khả thi bất kỳ của khía cạnh thứ ba.

Chẳng hạn, bộ xử lý được tạo cấu hình để phân chia toàn bộ băng thông của

người dùng thứ nhất thành N băng thông thành phần, trong đó ít nhất một trong N băng thông thành phần bao gồm các RU.

Bộ cấp phát bit chuỗi được tạo cấu hình để: cấp phát dòng bit được tạo của người dùng thứ nhất cho N băng thông thành phần, và cấp phát dòng bit được tạo mã trên băng thông thành phần thứ nhất cho M RU hoặc RU thứ nhất bao gồm M RU, trong đó băng thông thành phần thứ nhất là băng thông bất kỳ của ít nhất một băng thông thành phần.

Bộ ghép xen thứ nhất hoặc bộ ánh xạ âm thứ nhất được tạo cấu hình để sắp lại thứ tự tất cả các bit trong tất cả các dòng bit được tạo mã trên băng thông thành phần thứ nhất.

Khía cạnh thứ tám đề cập đến thiết bị xử lý dữ liệu theo phương án thực hiện sáng chế, và có thể được đặt ở đầu nhận. Thiết bị bao gồm môđun/khối được tạo cấu hình để thực hiện phương pháp theo khía cạnh thứ tư hoặc triển khai khả thi bất kỳ của khía cạnh thứ tư.

Chẳng hạn, bộ xử lý được tạo cấu hình để thu được dòng bit được sắp lại thứ tự của người dùng thứ nhất từ M RU hoặc RU thứ nhất bao gồm M RU, trong đó M RU hoặc RU thứ nhất là RU được cấp phát đến người dùng thứ nhất, và M là số nguyên dương lớn hơn 1.

Bộ khử ghép xen hoặc bộ khử ánh xạ âm thứ nhất được tạo cấu hình để khôi phục chuỗi của tất cả các bit trong dòng bit được sắp lại thứ tự.

Khía cạnh thứ chín đề cập đến thiết bị xử lý dữ liệu theo phương án thực hiện sáng chế, bao gồm bộ xử lý, và được tạo cấu hình để thực hiện phương pháp theo khía cạnh thứ nhất, khía cạnh thứ hai, khía cạnh thứ ba, hoặc khía cạnh thứ tư.

Một cách tùy chọn, thiết bị có thể còn bao gồm bộ nhớ, được tạo cấu hình để lưu trữ các lệnh chương trình và dữ liệu. Bộ nhớ được ghép nối với bộ xử lý, và bộ xử lý có thể gọi và thực thi các lệnh chương trình được lưu trữ trong bộ nhớ, để thực hiện phương pháp theo khía cạnh thứ nhất, khía cạnh thứ hai, khía cạnh thứ ba, hoặc khía cạnh thứ tư.

Khía cạnh thứ mười đề cập đến vật ghi máy tính đọc được theo phương án thực hiện sáng chế, vật ghi máy tính đọc được lưu trữ chương trình máy tính, và chương trình máy tính bao gồm các lệnh chương trình. Khi các lệnh chương trình

được thực thi bằng máy tính, máy tính có thể thực hiện phương pháp theo khía cạnh thứ nhất, khía cạnh thứ hai, khía cạnh thứ ba, hoặc khía cạnh thứ tư.

Khía cạnh thứ mười một đề cập đến sản phẩm chương trình máy tính theo phương án thực hiện sáng chế, và sản phẩm chương trình máy tính bao gồm các lệnh. Khi các lệnh được chạy trên máy tính, máy tính có thể thực hiện phương pháp theo khía cạnh thứ nhất, khía cạnh thứ hai, khía cạnh thứ ba, hoặc khía cạnh thứ tư.

Khía cạnh thứ mười hai đề cập đến hệ thống truyền thông theo phương án thực hiện sáng chế, và hệ thống truyền thông bao gồm thiết bị xử lý dữ liệu theo khía cạnh thứ nhất, khía cạnh thứ hai, hoặc khía cạnh thứ ba và thiết bị xử lý dữ liệu theo khía cạnh thứ tư.

Mô tả vắn tắt các hình vẽ

Fig.1 là sơ đồ khối của kiến trúc một phần của hệ thống BICM khi tạo mã BCC được sử dụng theo chuẩn WLAN;

Fig.2 là sơ đồ của nguyên lý của bộ ghép xen 1;

Fig.3 là sơ đồ của nguyên lý của bộ ghép xen 2;

Fig.4 là sơ đồ phân chia RU của băng thông 20MHz;

Fig.5 là sơ đồ phân chia RU của băng thông 40MHz;

Fig.6 là sơ đồ phân chia RU của băng thông 80MHz;

Fig.7 là lưu đồ của phương pháp xử lý dữ liệu theo phương án thực hiện sáng chế;

Fig.8 là lưu đồ của phương pháp xử lý dữ liệu theo phương án thực hiện sáng chế;

Fig.9 là sơ đồ của kiến trúc mạng của WLAN mà phương án thực hiện sáng chế có thể áp dụng;

Fig.10 là lưu đồ của phương pháp xử lý dữ liệu theo phương án thực hiện sáng chế;

Fig.11A đến Fig.11F là các sơ đồ cấp phát dòng dữ liệu được tạo mã cho M RU;

Fig.12A và Fig.12B là các sơ đồ của các đường cong PER;

Fig.13 là lưu đồ của phương pháp xử lý dữ liệu khác theo phương án thực hiện sáng chế;

Fig.14 là sơ đồ phân đoạn toàn bộ băng thông của người dùng thứ nhất;

Fig.15 là lưu đồ của bộ ánh xạ âm khi toàn bộ băng thông của M RU được phân đoạn;

Fig.16 là lưu đồ của phương pháp xử lý dữ liệu khác theo phương án thực hiện sáng chế;

Fig.17 là lưu đồ của phương pháp xử lý dữ liệu khác theo phương án thực hiện sáng chế;

Fig.18 là lưu đồ của phương pháp xử lý dữ liệu khác theo phương án thực hiện sáng chế;

Fig.19 là sơ đồ của cấu trúc của loại thứ nhất của thiết bị xử lý dữ liệu 1900 ở đầu truyền theo phương án thực hiện sáng chế;

Fig.20 là sơ đồ của cấu trúc của loại thứ hai của thiết bị xử lý dữ liệu 2000 ở đầu truyền theo phương án thực hiện sáng chế;

Fig.21 là sơ đồ của cấu trúc của loại thứ ba của thiết bị xử lý dữ liệu 2100 ở đầu truyền theo phương án thực hiện sáng chế; và

Fig.22 là sơ đồ của cấu trúc của thiết bị xử lý dữ liệu 2200 ở đầu nhận theo phương án thực hiện sáng chế.

Mô tả chi tiết sáng chế

Vấn đề chính cần được giải quyết trong truyền thông không dây hiện tại là cách cải thiện thêm việc sử dụng phổ và độ tin cậy truyền của hệ thống. Như là công nghệ đa kênh mang, trong công nghệ ghép kênh phân chia tần số trực giao (orthogonal frequency division multiplexing, OFDM), kênh được phân chia thành vài kênh thành phần trực giao, tín hiệu dữ liệu cao tốc được biến đổi thành các dòng dữ liệu thành phần tốc độ thấp song song, và các dòng dữ liệu thành phần tốc độ thấp song song được điều biến đến mỗi kênh thành phần để truyền. Các kênh mang trong OFDM trực giao với nhau, mỗi kênh mang có số lượng nguyên chu kỳ kênh mang thành phần trong một thời gian ký hiệu, và điểm 0 của phổ của mỗi kênh mang chồng lấn điểm 0 của kênh mang lân cận. Theo cách này,

giảm giao thoa giữa các kênh mang. Do các kênh mang chồng lấn một phần, việc sử dụng băng tần số được cải thiện so với công nghệ ghép kênh phân chia tần số đã biết, và hiệu năng tránh fading tần số có chọn lọc tốt hơn hiệu năng trong hệ thống một kênh mang đã biết được đề xuất. Dựa trên các ưu điểm nêu trên, công nghệ OFDM được sử dụng rộng rãi trong chuẩn của mạng cục bộ không dây (wireless local area network, WLAN) hiện có (chẳng hạn, 802.11a/n/ac).

Để cải thiện tiếp độ tin cậy truyền của hệ thống trên kênh fading, khung hệ thống dựa trên điều biến được tạo mã có ghép xen bit (bit-interleaved coded modulation, BICM) được sử dụng trong nhiều chuẩn truyền thông không dây (chẳng hạn HSPA/LTE, IEEE 802.11a/g/n/ac, hoặc DVB-T2/S2/C2). Cụ thể là, một bộ mã hóa kênh (encoder), một bộ ghép xen (interleaver), và một bộ ánh xạ chòm sao không bộ nhớ (constellation mapper) được xếp tầng nối tiếp. Trên kênh fading, trong hệ thống BICM, các bộ ghép xen được xếp tầng được sử dụng để tăng độ khuếch đại tạo mã kênh, sao cho độ tin cậy truyền của hệ thống được cải thiện đáng kể.

Trong chuẩn WLAN hiện có, công nghệ OFDM và công nghệ BICM được kết hợp để thực hiện hoạt động ghép xen trên chuỗi bit được tạo mã của kênh trước khi điều biến OFDM, để thu được độ khuếch đại độ phân để thu được độ lợi phân tập tạo mã miền tần số trên kênh fading vô tuyến.

Fig.1 là sơ đồ khối của kiến trúc một phần của hệ thống BICM khi tạo mã mã phép nhân chập nhĩ phân (binary convolution code, BCC) được sử dụng trong chuẩn WLAN. Kiến trúc một phần bao gồm bộ mã hóa điều khiển lỗi thuận (forward error control, FCC), bộ phân tách dòng (stream parser), bộ ghép xen, bộ ánh xạ chòm điểm, và thiết bị phân tập dịch tuần hoàn (cyclic shift diversity, CSD) tuần tự được xếp tầng nối tiếp.

Bộ ghép xen thường bao gồm ba phần (hoặc ba bộ ghép xen cụ thể, trong đó bộ ghép xen 1, bộ ghép xen 2, và bộ ghép xen 3 được sử dụng dưới đây) được xếp tầng nối tiếp.

Bộ ghép xen 1 ánh xạ các bit liên kề được tạo mã đến các kênh mang thành phần OFDM không liên kề.

Fig.2 là sơ đồ của nguyên lý ghép xen của bộ ghép xen hàng/cột đã biết. Bộ

ghép xen hàng/cột đã biết nhập dữ liệu ở dạng hàng và đọc dữ liệu ở dạng cột. Các tham số của bộ ghép xen hàng/cột đã biết là N_{COL} và N_{ROW} . N_{ROW} là số lượng hàng, và N_{COL} là số lượng cột.

Các bit trước và sau ghép xen lần lượt là x_k và w_i . Trong trường hợp này, công thức ghép xen của bộ ghép xen 1 là:

$$i = N_{ROW} \times (k \bmod N_{COL}) + \left\lfloor \frac{k}{N_{COL}} \right\rfloor \quad (1)$$

$\left\lfloor \frac{k}{N_{COL}} \right\rfloor$ là làm tròn xuống $\frac{k}{N_{COL}}$, $k \bmod N_{COL}$ là phần dư thu được sau khi chia k cho N_{COL} , k là định danh của vị trí của bit không được ghép xen trong dòng bit, và i là định danh của vị trí của bit được ghép xen trong dòng bit. $k=0, 1, \dots, N_{CBPSS}(i_{SS})-1$, trong đó i_{SS} là số thứ tự của dòng dữ liệu không gian hiện tại, và N_{CBPSS} là tổng số bit của dòng bit đang được nhập vào bộ ghép xen (hoặc tổng số bit của dòng bit đang được xử lý bởi bộ ghép xen).

Bộ ghép xen 2 luân phiên ánh xạ các bit liên tiếp được tạo mã đến bit có trọng số nhỏ nhất (least significant bit, LSB) và bit có trọng số lớn nhất (most significant bit, MSB) trong sơ đồ chòm sao, để tránh trường hợp trong đó các bit được tạo mã liên tục được ánh xạ đến LSB.

$m = \log_2 M$ là bậc điều biến chòm sao (M là phương tiện điều biến biên độ cầu phương (quadrature amplitude modulation, QAM), chẳng hạn, khi phương tiện điều biến là 64 QAM, $m = \log_2 64 = 6$), và các bit trước và sau ghép xen lần lượt là y_j và w_k . Trong trường hợp này, công thức ghép xen của bộ ghép xen 2 là:

$$j = s \cdot \left\lfloor \frac{k}{s} \right\rfloor + \left(k + N_{CBPSS} - \left\lfloor \frac{N_{COL} \cdot k}{N_{CBPSS}} \right\rfloor \right) \bmod s \quad (2)$$

$s = \max\{1, m/2\}$, N_{CBPSS} là số lượng của các bit được tạo mã của mỗi ký hiệu trong mỗi dòng dữ liệu không gian, k là định danh của vị trí của bit không được ghép xen trong dòng bit, và j là định danh của vị trí của bit được ghép xen trong dòng bit.

Như được thể hiện trên Fig.3, trước khi bộ ghép xen 2 thực hiện ghép xen, các bit được tạo mã trong cột thứ nhất được ánh xạ đến các MSB, các bit được tạo mã trong cột thứ hai được ánh xạ đến các bit có trọng số trung gian, và các

bit được tạo mã trong cột thứ ba được ánh xạ đến các LSB; và do vậy, các bit được tạo mã liên tiếp được ánh xạ đến các bit có trọng số tương đối cao và tương đối thấp trong sơ đồ chòm sao. Sau khi bộ ghép xen 2 thực hiện ghép xen, các bit liên tiếp được tạo mã trong mỗi cột được ánh xạ luân phiên đến các bit có trọng số tương đối cao và tương đối thấp trong sơ đồ chòm sao, để tránh chạy thời gian dài của bit có độ tin cậy thấp (low-reliability bit, LSB).

Cần hiểu rằng đầu vào của bộ ghép xen 2 thực sự là đầu ra của bộ ghép xen 1. Do vậy, các bit không được ghép xen trong bộ ghép xen 2 ở đây tương ứng với các bit được ghép xen của bộ ghép xen 1; nói cách khác, k trong bộ ghép xen 2 không tương đương với k trong bộ ghép xen 1, và k trong bộ ghép xen 2 thực sự cần tương đương với i trong bộ ghép xen 1.

Bộ ghép xen 3: Nếu có nhiều hơn một dòng dữ liệu không gian, có bộ ghép xen 3. Bộ ghép xen thực hiện hoạt động quay miền tần số trên dòng dữ liệu không gian bổ sung. Tham số của bộ ghép xen 3 là N_{ROT} , và chỉ báo quay tần số dòng dữ liệu không gian hiện tại.

Các bit trước và sau khi ghép xen lần lượt là z_r và y_k . Trong trường hợp này, công thức ghép xen của bộ ghép xen 3 là:

$$r = \left(k + \left(((i_{\text{ss}} - 1) \cdot 2) \bmod 3 + 3 \cdot \left\lfloor \frac{i_{\text{ss}} - 1}{3} \right\rfloor \right) \cdot N_{\text{ROT}} \cdot m \right) \bmod N_{\text{CBPSS}} \quad (3)$$

i_{ss} là số thứ tự của dòng dữ liệu không gian hiện tại, và r là định danh của vị trí của bit được ghép xen trong dòng bit. Cần hiểu rằng đầu vào của bộ ghép xen 3 thực sự là đầu ra của bộ ghép xen 2. Do vậy, các bit không được ghép xen trong bộ ghép xen 3 ở đây tương ứng với các bit được ghép xen của bộ ghép xen 2; nói cách khác, k trong bộ ghép xen 3 không tương đương với k trong bộ ghép xen 2 hoặc bộ ghép xen 1, và k trong bộ ghép xen 3 thực sự cần tương đương với j trong bộ ghép xen 2.

Để cải thiện tiếp hiệu suất truyền của hệ thống đa người dùng, công nghệ đa truy nhập phân chia tần số trực giao (orthogonal frequency division multiple access, OFDMA) được nêu trong chuẩn 802.11ax. Trong OFDMA, băng thông truyền được phân chia thành chuỗi tập hợp kênh mang thành phần trực giao và không chồng lấn, và các tập hợp kênh mang thành phần khác nhau được cấp phát

đến những người dùng khác nhau để thực hiện đa truy nhập. So với công nghệ OFDM, trong hệ thống OFDMA, tài nguyên băng thông khả dụng có thể được cấp phát động đến người dùng có yêu cầu, sao cho dễ tối ưu hóa việc sử dụng các tài nguyên hệ thống. Các tập hợp kênh mang thành phần khác nhau trong mỗi ký hiệu OFDM được cấp phát đến những người dùng khác nhau.

RU 26 âm báo (26 âm báo resource unit, 26 âm báo RU), RU 52 âm báo, RU 106 âm báo, RU 242 âm báo, RU 484 âm, RU 996 âm báo, và RU 2×996 âm báo được định nghĩa trong chuẩn 802.11ax. Ngoài ra, mỗi người dùng được yêu cầu nhận hoặc gửi dữ liệu trong duy nhất một RU. Ngoài ra, bộ ghép xen thực hiện hoạt động trong một RU; nói cách khác, đối với các bit trong các RU khác nhau, các bộ ghép xen khác nhau cần được sử dụng để ghép xen. Theo cách này, đối với mỗi người dùng, các thủ tục của bộ ghép xen 1, bộ ghép xen 2, và bộ ghép xen 3 vẫn có thể được sử dụng.

Fig.4, Fig.5, và Fig.6 là các sơ đồ phân chia RU có băng thông 20MHz, băng thông 40MHz, và băng thông 80MHz được định nghĩa trong 802.11ax.

Trên Fig.4. Khi băng thông bằng 20 MHz, toàn bộ băng thông có thể bao gồm toàn bộ RU 242 âm báo, hoặc có thể bao gồm các tổ hợp khác nhau của RU 26 âm báo, RU 52 âm báo, và RU 106 âm báo. Bên cạnh RU được sử dụng để truyền dữ liệu, một số kênh mang thành phần bảo vệ (guard), các kênh mang thành phần null, các kênh mang thành phần dòng trực tiếp (direct current, DC), và tương tự được bao gồm.

Trên Fig.5. Khi băng thông bằng 40MHz, toàn bộ băng thông xấp xỉ tương đương với bản sao phân phối của kênh mang thành phần 20MHz, và toàn bộ băng thông có thể bao gồm toàn bộ RU 484 âm, hoặc có thể bao gồm các tổ hợp khác nhau của RU 26 âm báo, RU 52 âm báo, RU 106 âm báo, và RU 242 âm báo.

Trên Fig.6. Khi băng thông bằng 80 MHz, toàn bộ băng thông bao gồm bốn RU theo các đơn vị RU 242 âm báo. Cụ thể là, ở giữa toàn bộ băng thông, có RU 26 âm báo trung gian khác bao gồm hai đơn vị phụ 13 âm. Toàn bộ băng thông có thể bao gồm toàn bộ RU 996 âm báo, hoặc có thể bao gồm các tổ hợp khác nhau của RU 26 âm báo, RU 52 âm báo, RU 106 âm báo, RU 242 âm báo, và

RU 484 âm.

Khi băng thông bằng 160 MHz hoặc 80+80 MHz, toàn bộ băng thông có thể được xem là bản sao phân phối của hai kênh mang thành phần 80 MHz. Toàn bộ băng thông có thể bao gồm toàn bộ RU 2×996 âm báo, hoặc có thể bao gồm các tổ hợp khác nhau của RU 26 âm báo, RU 52 âm báo, RU 106 âm báo, RU 242 âm báo, RU 484 âm, và RU 996 âm báo. Không ví dụ sơ đồ nào được nêu lần lượt ở đây.

Trong chuẩn WLAN thế hệ tiếp theo 802.11be, trường hợp trong đó các RU được cấp phát đến một người dùng có thể được hỗ trợ cho hệ thống OFDMA. Tuy nhiên, không có giải pháp cụ thể trong công nghệ đã biết với cách thức thiết kế bộ ghép xen hoặc bộ ánh xạ âm LDPC cho người dùng mà các RU được cấp phát.

Do vậy, phương pháp xử lý dữ liệu được nêu theo phương án thực hiện sáng chế. Như được thể hiện trên Fig.7, nếu n RU được cấp phát đến cùng người dùng, trong đó n lớn hơn 1, môđun ghép xen có thể được phân chia thành hai mức của khối xử lý. Mức thứ nhất của khối xử lý luân phiên cấp phát các bit dữ liệu đến các RU khác nhau của một người dùng nhờ sử dụng bộ cấp phát bit chuỗi, và mức thứ hai của khối xử lý ghép xen các bit trong mỗi RU nhờ sử dụng bộ ghép xen đã biết (thường bao gồm bộ ghép xen 1 và bộ ghép xen 2 trong chuẩn WLAN đã biết). Theo giải pháp này, mức thứ hai của khối xử lý chỉ cần thiết kế bộ ghép xen đối với kích thước của khối RU, và do vậy triển khai tương đối đơn giản. Tuy nhiên, người dùng cần hỗ trợ các bộ ghép xen RU song song; nói cách khác, bộ ghép xen tương ứng cần được thiết kế riêng rẽ cho mỗi RU. Kết quả là, các chi phí phần cứng được tăng lên.

Bộ ghép xen nêu trên chủ yếu ghép xen các bit tạo mã BCC. Tuy nhiên, đối với công nghệ tạo mã khác trong hệ thống 802.11: tạo mã mã kiểm tra chẵn lẻ mật độ thấp (low density parity code, LDPC), như được thể hiện trên Fig.8, phương pháp xử lý dữ liệu khác được nêu theo phương án thực hiện sáng chế. Sau khi thực hiện ánh xạ chùm sao, các bit được xáo trộn nhờ sử dụng bộ ánh xạ âm LDPC, và hiệu quả ghép xen tương đương với hiệu quả của bộ ghép xen hàng/cột trong BCC có thể đạt được (nói cách khác, các bit được sắp lại thứ tự).

Theo cách tạo mã LDPC, nếu các RU được cấp phát đến người dùng, người dùng cũng cần hỗ trợ các bộ ánh xạ âm LDPC song song; nói cách khác, bộ ánh xạ âm LDPC tương ứng cần được thiết kế riêng rẽ cho mỗi RU, nhưng vẫn có vấn đề các chi phí phần cứng cao.

Do vậy, phương pháp xử lý dữ liệu còn được đề cập theo phương án thực hiện sáng chế, để xáo trộn, với các chi phí thấp, chuỗi bit của dòng bit của người dùng mà các RU được cấp phát. Cụ thể là, khi các RU được cấp phát đến người dùng tương tự (chẳng hạn, người dùng thứ nhất) hoặc RU lớn (hoặc RU mới) bao gồm các RU được cấp phát đến người dùng tương tự, bộ ghép xen hợp nhất có các tham số mới (bộ ghép xen được hợp nhất có các tham số mới) được thiết kế để ghép xen đồng nhất tất cả các bit trong các RU của người dùng, hoặc bộ ánh xạ âm LDPC hợp nhất có các tham số mới (Bộ ánh xạ âm LDPC hợp nhất có các tham số mới) được thiết kế để xáo trộn đồng nhất tất cả các bit trong các RU của người dùng. Theo cách này, đối với dữ liệu bit của người dùng, có thể không được yêu cầu để thiết kế số lượng lớn bộ ghép xen RU hoặc các bộ ánh xạ âm LDPC song song, sao cho các chi phí phần cứng có thể được giảm hiệu quả.

Các giải pháp kỹ thuật theo các phương án thực hiện sáng chế có thể được áp dụng cho các hệ thống truyền thông khác nhau, chẳng hạn, hệ thống truyền thông di động toàn cầu (global system for mobile communication, GSM), hệ thống đa truy nhập phân chia mã (code division multiple access, CDMA), hệ thống CDMA băng rộng (wideband code division multiple access, WCDMA), dịch vụ vô tuyến gói tổng hợp (general packet radio service, GPRS), hệ thống tiến hóa dài hạn (long term evolution, LTE), hệ thống song công phân chia tần số LTE (frequency division duplex, FDD), hệ thống song công phân thời gian LTE (time division duplex, TDD), hệ thống viễn thông di động toàn cầu (universal mobile telecommunication system, UMTS), hệ thống truyền thông liên tác toàn cầu truy nhập vi sóng (worldwide interoperability for microwave access, WiMAX), hệ thống thế hệ thứ 5 (5th generation, 5G), chẳng hạn, NR, và hệ thống truyền thông tương lai, chẳng hạn, hệ thống 6G. Chắc chắn là, các giải pháp kỹ thuật theo các phương án thực hiện sáng chế có thể cũng được áp dụng cho hệ thống truyền thông khác, giả sử rằng dữ liệu được nhận và/hoặc được gửi trong hệ thống

truyền thông.

Các giải pháp kỹ thuật theo các phương án thực hiện sáng chế có thể còn áp dụng được cho kịch bản mạng cục bộ không dây (wireless local area network, WLAN), có thể áp dụng được cho chuẩn hệ thống IEEE 802.11 (chẳng hạn, chuẩn IEEE 802.11a/n/ac), chuẩn WLAN thế hệ tiếp theo (chẳng hạn, 802.11be), hoặc chuẩn thế hệ tiếp theo khác, và có thể áp dụng được cho hệ thống WLAN bao gồm mà không bị giới hạn ở mạng internet vạn vật (internet of things, IoT) hoặc mạng xe đến vạn vật (Vehicle to X, V2X).

Chẳng hạn, Fig.9 là sơ đồ của kiến trúc mạng của WLAN mà phương án thực hiện sáng chế có thể áp dụng. Các thiết bị trong hệ thống truyền thông này bao gồm điểm truy nhập (access point, AP) và trạm (station, STA). Loại truyền thông trong hệ thống truyền thông bao gồm truyền thông dữ liệu giữa một hoặc nhiều điểm truy nhập (access point, AP) không dây và một hoặc nhiều trạm (station, STA), truyền thông dữ liệu giữa một hoặc nhiều AP và một hoặc nhiều AP, truyền thông dữ liệu giữa một hoặc nhiều STA và một hoặc nhiều STA, và tương tự.

Trong hệ thống truyền thông, bất kỳ AP có thể lập lịch tài nguyên vô tuyến cho STA được liên kết với và/hoặc không được liên kết với bất kỳ AP, và truyền dữ liệu đến STA trên tài nguyên vô tuyến được lập lịch. Loại truyền dữ liệu bao gồm truyền liên kết lên và/hoặc truyền liên kết xuống. Chẳng hạn, AP 1 trên Fig.9 có thể lập lịch các tài nguyên vô tuyến cho STA 1 và STA 2. Để dễ mô tả, chỉ hai AP và ba STA được thể hiện trên Fig.9. Tuy nhiên, cần hiểu rằng hệ thống WLAN có thể còn bao gồm xấp xỉ AP và các STA. Ngoài ra, các AP có thể truyền thông với nhau nhờ sử dụng hệ phân tán (distributed system, DS). Ngoài ra, các STA cũng có thể truyền thông với nhau. Điều này không bị giới hạn cụ thể theo phương án thực hiện sáng chế.

STA theo sáng chế có thể là bất kỳ thiết bị đầu cuối người dùng, thiết bị người dùng, thiết bị truy nhập, trạm thuê bao, khối thuê bao, trạm di động, đại diện người dùng, thiết bị người dùng, hoặc tên khác có chức năng truyền thông không dây. Thiết bị đầu cuối người dùng có thể bao gồm các thiết bị cầm tay khác nhau, các thiết bị lắp trong xe, các thiết bị đeo được, các thiết bị tính toán, hoặc các thiết bị xử lý khác được kết nối với modem không dây có chức năng truyền thông

không dây, và các dạng khác của thiết bị người dùng (user equipment, UE), trạm di động (mobile station, MS), thiết bị đầu cuối (terminal), trang thiết bị đầu cuối (terminal equipment), các thiết bị truyền thông mang đi được, các thiết bị cầm tay, các thiết bị tính toán di động, các thiết bị giải trí, các thiết bị hoặc hệ thống game, các thiết bị của hệ thống định vị toàn cầu, hoặc các thiết bị thích hợp khác bất kỳ được tạo cấu hình để thực hiện truyền thông mạng nhờ sử dụng phương tiện không dây. Ở đây, để dễ mô tả, các thiết bị nêu trên được gọi chung là trạm hoặc STA.

AP theo sáng chế là thiết bị được khai triển trong mạng truyền thông không dây để cung cấp chức năng truyền thông không dây cho STA được liên kết với AP. AP có thể được sử dụng làm hub của hệ thống truyền thông, và có thể là thiết bị truyền thông, chẳng hạn, trạm cơ sở, bộ định tuyến, cổng nối, trạm chuyển tiếp, máy chủ truyền thông, switch, hoặc bridge (cầu nối). Trạm cơ sở có thể bao gồm các dạng khác của các trạm cơ sở lớn, các trạm cơ sở nhỏ, và các trạm chuyển tiếp. Ở đây, để dễ mô tả, các thiết bị nêu trên được gọi chung là AP.

Để làm rõ hơn các mục tiêu, các giải pháp kỹ thuật, và các ưu điểm của sáng chế, các phương án thực hiện sáng chế được mô tả cụ thể dưới đây dựa vào các hình vẽ đi kèm của bản mô tả. Cần lưu ý rằng các cụm từ được sử dụng theo các phương án thực hiện sáng chế chỉ được sử dụng để giải thích các phương án thực hiện cụ thể của sáng chế, mà sẽ không giới hạn sáng chế.

Cần hiểu rằng, trong các phần mô tả sau, “và/hoặc” mô tả mối quan hệ liên kết của các đối tượng được liên kết, và biểu diễn việc có thể có ba mối quan hệ. Chẳng hạn, A và/hoặc B có thể biểu diễn ba trường hợp: chỉ có A, có cả A lẫn B, và chỉ có B. Ký tự “/” thường chỉ báo mối quan hệ “hoặc” giữa các đối tượng được liên kết.

“Ít nhất một” theo sáng chế nghĩa là một hoặc nhiều, và “các” nghĩa là hai hoặc nhiều hơn. Các từ, chẳng hạn, “thứ nhất” và “thứ hai” chỉ được sử dụng để phân biệt, và không thể được hiểu là chỉ báo hoặc ngụ ý tầm quan trọng liên quan, và không thể được hiểu là chỉ báo hoặc ngụ ý trình tự. Theo sáng chế, phân giải thích ký hiệu, tham số, nhãn, cụm từ, hoặc tương tự có thể được áp dụng cho toàn bộ sáng chế.

Fig.10 là lưu đồ của phương pháp xử lý dữ liệu theo phương án thực hiện sáng chế. Phương pháp có thể được áp dụng cho hệ thống WLAN được thể hiện trên Fig.9.

S1001: Đầu truyền cấp phát dòng bit được tạo của người dùng thứ nhất cho M RU hoặc RU thứ nhất bao gồm M RU, trong đó M RU hoặc RU thứ nhất là RU được cấp phát đến người dùng thứ nhất, và M là số nguyên dương lớn hơn 1.

Đầu truyền có thể là STA trong hệ thống WLAN, hoặc có thể là AP. Điều này không bị giới hạn ở đây. RU ở đây bao gồm mà không bị giới hạn ở RU 26 âm báo, RU 52 âm báo, RU 106 âm báo, RU 242 âm báo, RU 484 âm, RU 996 âm báo, RU 2×996 âm báo, và tương tự trong các phần mô tả nêu trên.

Theo phương án thực hiện sáng chế, có thể có hai cách hiểu sau đối với RU được cấp phát đến người dùng thứ nhất.

Theo cách hiểu thứ nhất, M RU được cấp phát đến người dùng thứ nhất, và M là số nguyên dương lớn hơn 1. Cần lưu ý rằng M RU có thể là liên tục hoặc gián đoạn trong băng thông phổ. Điều này không bị giới hạn ở đây. Ngoài ra, các loại M RU (hoặc các kích thước của các RU) có thể giống nhau hoặc khác nhau. Điều này không bị giới hạn ở đây. Chẳng hạn, M RU có thể là một RU 26 âm báo và một RU 52 âm báo, một RU 26 âm báo và một RU 106 âm báo, hai RU 242 âm báo, mười hai RU 242 âm báo, hoặc tương tự.

Theo cách hiểu thứ hai, RU được cấp phát đến người dùng thứ nhất là RU thứ nhất (hoặc RU lớn hoặc RU mới) bao gồm (hoặc kết hợp) M RU, và M là số nguyên dương lớn hơn 1. Chẳng hạn, RU thứ nhất có thể là RU 78 âm bao gồm một RU 26 âm báo và một RU 52 âm báo, RU 132 âm báo bao gồm một RU 26 âm báo và một RU 106 âm báo, RU 484 âm bao gồm hai RU 242 âm báo, hoặc RU 2904 âm bao gồm mười hai RU 242 âm báo.

Cần lưu ý rằng M RU và RU thứ nhất theo hai cách hiểu nêu trên về cơ bản là các tài nguyên (hoặc các tài nguyên có cùng kích thước) ở cùng vị trí trong băng thông phổ. Nói cách khác, theo phương án thực hiện sáng chế, “M RU” và “RU thứ nhất” có thể được thay thế với nhau.

S1002: Đầu truyền sắp lại thứ tự tất cả các bit trong dòng bit được tạo mã

nhờ sử dụng bộ ghép xen thứ nhất hoặc bộ ánh xạ âm thứ nhất.

Đối với các cách thức tạo mã khác nhau, các giải pháp khác nhau để sắp lại thứ tự các bit có thể được sử dụng. Chẳng hạn, nếu cách thức tạo mã dòng bit là BCC, đầu truyền sắp lại thứ tự tất cả các bit trong dòng bit được tạo mã nhờ sử dụng bộ ghép xen thứ nhất. Cần hiểu rằng bộ ghép xen thứ nhất ở đây là bộ ghép xen có các tham số mới được thiết kế cho M RU. Nếu cách thức tạo mã của dòng bit là LDPC, đầu truyền sắp lại thứ tự tất cả các bit trong dòng bit được tạo mã nhờ sử dụng bộ ánh xạ âm thứ nhất. Cần hiểu rằng bộ ánh xạ âm thứ nhất ở đây là bộ ánh xạ âm có các tham số mới được thiết kế cho M RU.

Theo triển khai khả thi, trong triển khai cụ thể của bước S1001, cách cụ thể trong đó đầu truyền cấp phát dòng bit được tạo mã của người dùng thứ nhất đến M RU có thể như sau:

Cách 1: Đầu truyền tuần tự và luân phiên cấp phát, đến M RU trong chuỗi bit, các bit được xuất ra bởi bộ phân tách dòng.

Chẳng hạn, giả sử rằng M RU là một RU 26 âm báo (bao gồm 24 kênh mang dữ liệu thành phần, và giả sử rằng dữ liệu 24 bit có thể được mang) và một RU 52 âm báo (bao gồm 48 kênh mang dữ liệu thành phần, và giả sử rằng dữ liệu 48 bit có thể được mang), và các dòng bit được tạo mã có tổng số 72 bit. Trong trường hợp này, đầu truyền có thể cấp phát trước bit thứ nhất đến bit thứ 24 trong dòng bit (dữ liệu có tổng số 72 bit) đến RU 26 âm báo trong chuỗi bit, và sau đó cấp phát bit thứ 25 đến bit thứ 72 trong dòng bit đến RU 52 âm báo. Cần lưu ý rằng trong ứng dụng thực, tổng số bit của dòng bit có thể theo cách khác nhỏ hơn hoặc lớn hơn số lượng bit có thể được mang bởi M RU. Nếu tổng số bit của dòng bit nhỏ hơn số lượng bit có thể được mang bởi M RU, chẳng hạn, bằng 70 bit, dòng bit cần được đệm; nói cách khác, dòng bit được ghép xen sau khi được bổ sung vào 72 bit. Nếu tổng số bit của dòng bit lớn hơn số lượng bit có thể được mang bởi M RU, ghép xen được thực hiện theo các đơn vị ký hiệu. Chẳng hạn, nếu tổng số bit của dòng bit bằng 144 bit, hoạt động ghép xen cần được thực hiện trên dòng bit hai lần, và 72 bit được ghép xen mỗi lần.

Bộ ghép xen thứ nhất được sử dụng làm ví dụ. Như được thể hiện trên Fig.11A, sau khi thực hiện tạo mã kênh trên các bit nhờ sử dụng bộ mã hóa, đầu

truyền thực hiện, nhờ sử dụng bộ phân tách dòng, phân tách dòng trên dòng bit được tạo mã được xuất ra bởi bộ mã hóa (nói cách khác, cấp phát dòng bit cho các dòng không gian khác nhau), và sau đó tuần tự và luân phiên cấp phát, cho M RU trong chuỗi bit nhờ sử dụng bộ cấp phát bit chuỗi (bộ cấp phát bit tuần tự), các bit được xuất ra bởi bộ phân tách dòng, và cuối cùng đồng nhất nhập vào các bit được cấp phát đến M RU thành bộ ghép xen được hợp nhất (tức là, bộ ghép xen thứ nhất) có các tham số mới và sắp lại thứ tự chuỗi bit.

Bộ ánh xạ âm thứ nhất được sử dụng làm ví dụ. Như được thể hiện trên Fig.11B, sau khi thực hiện tạo mã kênh trên các bit nhờ sử dụng bộ mã hóa, đầu truyền thực hiện, nhờ sử dụng bộ phân tách dòng, phân tách dòng trên dòng bit được tạo mã được xuất ra bởi bộ mã hóa, và sau đó tuần tự và luân phiên cấp phát, cho M RU trong chuỗi bit nhờ sử dụng bộ cấp phát bit chuỗi (bộ cấp phát bit tuần tự), các bit được xuất ra bởi bộ phân tách dòng, và sau đó đồng nhất nhập các bit được cấp phát đến M RU vào bộ ánh xạ âm hợp nhất (tức là, bộ ánh xạ âm thứ nhất) có các tham số mới và sắp lại thứ tự chuỗi bit, và sau đó thực hiện các hoạt động, chẳng hạn, ánh xạ chòm sao, tạo mã khối không gian/thời gian, và CSD.

Cần hiểu rằng theo cách cấp phát này, do tất cả các bit trong dòng bit được tạo mã tuần tự nhập vào bộ ghép xen hoặc bộ ánh xạ âm tương tự trong chuỗi, cũng có thể xem là đầu truyền không có quá trình cấp phát các dòng bit được tạo mã cho M RU, mà trực tiếp nhập các dòng bit được tạo mã và bộ ghép xen thứ nhất hoặc bộ ánh xạ âm thứ nhất theo trình tự. Do vậy, phần đường nét đứt trên Fig.11A có thể không được vẽ, như được thể hiện trên Fig.11C. Tương tự, phần đường nét đứt trên Fig.11B có thể không được vẽ, như được thể hiện trên Fig.11D.

Do vậy, theo cách cấp phát này, bước S1001 có thể được thay thế theo cách khác dưới đây: nhập vào tất cả các bit trong dòng bit được tạo của người dùng thứ nhất vào bộ ghép xen thứ nhất hoặc bộ ánh xạ âm thứ nhất, trong đó M RU hoặc RU thứ nhất bao gồm M RU được cấp phát đến người dùng thứ nhất, và M là số nguyên dương lớn hơn 1.

Theo cách thực hiện khả thi khác, theo cách thực hiện cụ thể của bước S1001, cách cụ thể trong đó đầu truyền cấp phát dòng bit được tạo mã của người dùng

thứ nhất đến M RU có thể như sau:

Cách 2: Đầu truyền cấp phát luân phiên, đến mỗi RU trong M RU dựa trên quy tắc định trước nhờ sử dụng bộ cấp phát bit chuỗi (Bộ cấp phát bit tuần tự), các bit được xuất ra bởi bộ phân tách dòng, và sau đó ghép xen đồng nhất tất cả các bit được cấp phát nhờ sử dụng bộ ghép xen thứ nhất.

Chẳng hạn, giả sử rằng dòng bit có tổng số 72 bit, và M RU là một RU 26 âm báo (bao gồm 24 kênh mang dữ liệu thành phần, và giả sử rằng dữ liệu của 24 bit có thể được mang) và một RU 52 âm báo (bao gồm 48 kênh mang dữ liệu thành phần, và giả sử rằng dữ liệu của 48 bit có thể được mang), đầu truyền có thể cấp phát các bit trong dòng bit đến RU 26 âm báo và RU 52 âm báo dựa trên quy tắc định trước nhờ sử dụng bộ cấp phát bit. Chẳng hạn, các bit trong dòng bit tuần tự và luân phiên được cấp phát đến RU 26 âm báo và RU 52 âm báo trong chuỗi bit: bit thứ nhất được cấp phát đến RU 26 âm báo, bit thứ hai được cấp phát đến RU 52 âm báo, bit thứ ba được cấp phát đến RU 26 âm báo, bit thứ tư được cấp phát đến RU 52 âm báo, bit thứ năm được cấp phát đến RU 26 âm báo, bit thứ sáu được cấp phát đến RU 52 âm báo, ..., và v.v. Lấy ví dụ khác, các bit được cấp phát luân phiên đến RU 26 âm báo và RU 52 âm báo dựa trên tỷ lệ kích thước của các RU: Bit thứ nhất được cấp phát đến RU 26 âm báo, bit thứ hai và bit thứ ba được cấp phát đến RU 52 âm báo, bit thứ tư được cấp phát đến RU 26 âm báo, bit thứ năm và bit thứ sáu được cấp phát đến RU 52 âm báo, ..., và v.v.

Cần hiểu rằng cách 1 có thể cũng được hiểu là ví dụ đặc biệt của cách 2.

Bộ ghép xen thứ nhất được sử dụng làm ví dụ. Như được thể hiện trên Fig.11E, sau khi thực hiện tạo mã kênh trên các bit nhờ sử dụng bộ mã hóa, đầu truyền thực hiện, nhờ sử dụng bộ phân tách dòng, phân tách dòng trên dòng bit được tạo mã được xuất ra bởi bộ mã hóa (nói cách khác, cấp phát dòng bit đến các dòng không gian khác nhau), và sau đó cấp phát, đến M RU dựa trên quy tắc định trước nhờ sử dụng bộ cấp phát bit chuỗi, các bit được xuất ra bởi bộ phân tách dòng, và cuối cùng nhập vào đồng nhất các bit được cấp phát đến M RU vào bộ ghép xen được hợp nhất (tức là, bộ ghép xen thứ nhất) có các tham số mới và sắp lại thứ tự chuỗi bit.

Bộ ánh xạ âm thứ nhất được sử dụng làm ví dụ. Như được thể hiện trên Fig.11F, sau khi thực hiện tạo mã kênh trên các bit nhờ sử dụng bộ mã hóa, đầu truyền thực hiện, nhờ sử dụng bộ phân tách dòng, phân tách dòng trên dòng bit được tạo mã được xuất ra bởi bộ mã hóa, và sau đó cấp phát, cho M RU dựa trên quy tắc định trước nhờ sử dụng bộ cấp phát bit chuỗi, các bit được xuất ra bởi bộ phân tách dòng, và sau đó đồng nhất nhập vào các bit được cấp phát đến M RU vào bộ ánh xạ âm đồng nhất (tức là, bộ ánh xạ âm thứ nhất) có các tham số mới và sắp lại thứ tự chuỗi bit, và sau đó thực hiện các hoạt động, chẳng hạn, ánh xạ chòm sao, tạo mã khối không gian/thời gian, và CSD.

Theo phương án thực hiện sáng chế, khi các RU (hoặc RU thứ nhất bao gồm các RU) được cấp phát đến người dùng thứ nhất, tất cả các bit trong các RU (hoặc RU thứ nhất) của người dùng được sắp lại thứ tự nhờ sử dụng bộ ghép xen có các tham số mới hoặc bộ ánh xạ âm LDPC có các tham số mới (bộ ánh xạ âm LDPC hợp nhất có các tham số mới), và các bit được tạo mã của người dùng với các RU có thể được sắp lại thứ tự mà không cần hỗ trợ các bộ ghép xen RU hoặc các bộ ánh xạ âm LDPC song song. Theo cách này, các chi phí phần cứng có thể được giảm hiệu quả.

Các phương pháp thiết kế các tham số của bộ ghép xen thứ nhất và bộ ánh xạ âm thứ nhất được mô tả chi tiết dưới đây nhờ sử dụng vài phương án thực hiện cụ thể.

Phương án thực hiện 1

Thiết kế của tham số của bộ ghép xen thứ nhất chủ yếu được mô tả theo phương án thực hiện 1.

Đối với quá trình ghép xen của bộ ghép xen thứ nhất, các thủ tục của bộ ghép xen 1, bộ ghép xen 2, và bộ ghép xen 3 nêu trên có thể được sử dụng lại. Tuy nhiên, do tổng kích thước của M RU (hoặc kích thước của RU thứ nhất) khác với tổng kích thước của RU hiện có, các tham số tương ứng cần được thiết kế lại dựa trên M RU (hoặc RU thứ nhất).

(1) Xác định số lượng N_{SD} kênh mang dữ liệu thành phần của bộ ghép xen thứ nhất (tức là, số lượng N_{SD} kênh mang dữ liệu thành phần của RU thứ nhất).

Cụ thể là, một RU bao gồm kênh mang dữ liệu thành phần và kênh mang tín hiệu hoa tiêu thành phần. Kênh mang tín hiệu hoa tiêu thành phần được sử dụng để theo dõi pha, để giảm tác động gây ra bởi độ lệch pha và độ lệch tần số trên hiệu năng nhận. Kênh mang dữ liệu thành phần được sử dụng để mang dữ liệu, và phần cần được ghép xen cũng là kênh mang dữ liệu thành phần. Do vậy, thiết kế của kênh mang dữ liệu thành phần của bộ ghép xen thứ nhất tùy thuộc vào số lượng kênh mang dữ liệu thành phần trong M RU.

Chẳng hạn, RU 26 (viết tắt của RU 26 âm báo) bao gồm 24 kênh mang dữ liệu thành phần ($N_{SD} = 24$) và hai kênh mang thành phần tín hiệu hoa tiêu, và RU 52 (viết tắt của RU 52 âm báo) bao gồm 48 kênh mang dữ liệu thành phần và bốn kênh mang thành phần tín hiệu hoa tiêu. Do vậy, RU 78 (viết tắt của RU 78 âm) thu được sau khi kết hợp RU 26 và RU 52 bao gồm 72 kênh mang dữ liệu thành phần và sáu kênh mang tín hiệu hoa tiêu thành phần.

Chẳng hạn, RU 26 bao gồm 24 kênh mang dữ liệu thành phần và hai kênh mang tín hiệu hoa tiêu thành phần, và RU 106 (viết tắt của RU 106 âm báo) bao gồm 102 kênh mang dữ liệu thành phần và bốn kênh mang tín hiệu hoa tiêu thành phần. Do vậy, RU 132 (viết tắt của RU 132 âm báo) thu được sau khi kết hợp RU 26 và RU 106 bao gồm 126 kênh mang dữ liệu thành phần và sáu kênh mang tín hiệu hoa tiêu thành phần.

Theo một số thiết kế khả thi, để cải thiện thêm hiệu suất truyền dữ liệu, đối với RU mới thu được sau khi kết hợp, kênh mang tín hiệu hoa tiêu thành phần ban đầu có thể cũng được sử dụng làm kênh mang dữ liệu thành phần. Chẳng hạn, đối với trường hợp trong đó $RU\ 132 = RU\ 106 + RU\ 26$, tất cả các kênh mang thành phần trong RU 26 có thể được sử dụng làm các kênh mang dữ liệu thành phần. Do vậy, RU 132 thu được sau khi kết hợp RU 106 và RU 26 bao gồm 128 kênh mang dữ liệu thành phần và bốn kênh mang tín hiệu hoa tiêu thành phần.

Do vậy, theo phương án thực hiện sáng chế, giá trị của N_{SD} của bộ ghép xen thứ nhất có thể được tóm tắt như là số nguyên dương bất kỳ trong $[N_{SD_min}, N_{SD_max}]$, trong đó N_{SD_min} là tổng số kênh mang dữ liệu thành phần được bao gồm trong tất cả M RU, và N_{SD_max} là tổng số kênh mang thành phần được bao gồm trong tất cả M RU.

Cần hiểu rằng $[N_{SD_min}, N_{SD_max}]$ theo sáng chế là khoảng đóng; nói cách khác, giá trị nhỏ nhất của N_{SD} của bộ ghép xen thứ nhất có thể là N_{SD_min} , và giá trị lớn nhất có thể là N_{SD_max} .

Giá trị của kênh mang dữ liệu thành phần của bộ ghép xen thứ nhất trong trường hợp trong đó điều biến kênh mang kép (dual-carrier modulation, DCM) không được sử dụng được nêu trên. Nếu DCM được sử dụng, chỉ báo rằng bit dữ liệu tương tự cần được ánh xạ đến hai kênh mang thành phần, và điều này tương đương với một nửa các kênh mang dữ liệu thành phần có thể được mang bởi RU thứ nhất. Chẳng hạn, N_{SD} của RU 78 đổi sang 36.

Do vậy, theo phương án thực hiện sáng chế, nếu liệu có sử dụng DCM hay không còn được xem xét, N_{SD} của bộ ghép xen thứ nhất có thể được tóm tắt dưới dạng số nguyên dương bất kỳ trong $[N_{SD_min}/Q, N_{SD_max}/Q]$, trong đó N_{SD_min} là tổng số kênh mang dữ liệu thành phần được bao gồm trong tất cả M RU, N_{SD_max} là tổng số kênh mang thành phần được bao gồm trong tất cả M RU, và Q là số lượng của các kênh mang dữ liệu thành phần mà một bit dữ liệu được ánh xạ đến.

Giá trị của Q có thể cũng được hiểu là chế độ điều biến của kênh mang. Chẳng hạn, khi chế độ điều biến kênh mang kép được sử dụng, một bit dữ liệu sẽ được ánh xạ đến hai kênh mang dữ liệu thành phần, và $Q=2$. Khi chế độ điều biến kênh mang kép không được sử dụng, một bit dữ liệu cần được ánh xạ đến một kênh mang dữ liệu thành phần, và $Q=1$.

Cần lưu ý rằng, dựa trên chuẩn WLAN hiện tại, khi chế độ điều biến kênh mang kép không được sử dụng, xem xét mặc định rằng một bit dữ liệu sẽ được ánh xạ đến một kênh mang dữ liệu thành phần; nói cách khác, $Q=1$. Tuy nhiên, nếu một bit dữ liệu cần được ánh xạ đến nhiều kênh mang dữ liệu thành phần hơn trong chuẩn WLAN tương lai, chẳng hạn, chuẩn WLAN thế hệ tiếp theo hoặc chuẩn thế hệ tiếp theo khác, giá trị của Q cũng thay đổi tương ứng. Chẳng hạn, nếu một bit dữ liệu cần được ánh xạ đến bốn kênh mang dữ liệu thành phần (hoặc chế độ điều biến bốn kênh mang được sử dụng), $Q=4$. Để dễ mô tả, trong phần mô tả sau, ví dụ trong đó một bit dữ liệu cần được ánh xạ đến một kênh mang dữ liệu thành phần (tức là, $Q=1$) theo mặc định khi chế độ điều biến kênh

mang kép không được sử dụng chủ yếu được sử dụng để mô tả.

(2) Xác định số lượng N_{COL} cột và số lượng N_{ROW} hàng của bộ ghép xen thứ nhất.

Cụ thể là, số lượng N_{COL} cột và số lượng N_{ROW} hàng thỏa mãn mỗi quan hệ sau:

$$(N_{COL} \times N_{ROW}) / N_{BPSCS} = N_{SD} \quad (4)$$

N_{BPSCS} là số bit được tạo mã được mang trên mỗi kênh mang thành phần của mỗi dòng dữ liệu không gian (số lượng bit được tạo mã theo kênh mang thành phần theo dòng không gian).

RU 78=RU 26+RU 52 được sử dụng làm ví dụ, và tổng số kênh mang dữ liệu thành phần tương ứng với RU 78 bằng 72. Giả sử rằng N_{BPSCS} bằng 1, và số lượng N_{COL} cột và số lượng N_{ROW} hàng của bộ ghép xen thứ nhất tương ứng với RU 78 có thể là tổ hợp, chẳng hạn, 24×3 , 18×4 , 12×6 , hoặc 9×8 .

Theo một số thiết kế khả thi, đối với số lượng N_{COL} cột và số lượng N_{ROW} hàng tương ứng với RU thứ nhất, các giá trị xấp xỉ số lượng N_{COL} cột và số lượng N_{ROW} hàng tương ứng với RU bao quanh của RU thứ nhất. RU bao quanh ở đây là RU mà số lượng kênh mang dữ liệu thành phần được bao gồm xấp xỉ bằng N_{SD} của RU thứ nhất. Nói chung, RU thứ nhất có thể có nhiều nhất hai RU bao quanh, tức là, RU (có thể được gọi là RU bên trái của RU thứ nhất) mà số lượng kênh mang dữ liệu thành phần được bao gồm nhỏ hơn N_{SD} của RU thứ nhất và là giá trị gần nhất với N_{SD} của RU thứ nhất và RU (có thể được gọi là RU bên phải của RU thứ nhất) mà số lượng kênh mang dữ liệu thành phần được bao gồm lớn hơn N_{SD} của RU thứ nhất và là giá trị gần nhất với N_{SD} của RU thứ nhất.

Chẳng hạn, RU 78 có thể bằng 18×4 dựa vào các giá trị cột và hàng (tức là, 16×3) của RU 52 và các giá trị cột và hàng (tức là, 17×6) của RU 106.

Chẳng hạn, RU 132 có thể bằng 18×7 hoặc 16×8 dựa vào các giá trị cột và hàng (17×6) của RU 106.

Theo cách này, hiệu năng của bộ ghép xen thứ nhất hoặc bộ ánh xạ âm thứ nhất (chẳng hạn, RU 78) tương ứng với RU thứ nhất có thể giống như hiệu năng của bộ ghép xen hoặc bộ ánh xạ âm tương ứng với RU hiện có đã được kiểm

chúng (tức là, RU 52 và RU 106), sao cho hiệu năng của bộ ghép xen thứ nhất hoặc bộ ánh xạ âm thứ nhất tương ứng với RU mới được thiết kế được đảm bảo, và số lượng nhóm tham số được kiểm tra và so sánh có thể được giảm.

Giống như (1), nếu DCM được sử dụng, phép chia N_{COL} hoặc N_{ROW} cho 2 còn được yêu cầu với N_{COL} và N_{ROW} .

Chẳng hạn, đối với RU 78, nếu các giá trị cột và hàng bằng 18×4 khi DCM không được sử dụng, các giá trị cột và hàng bằng 9×4 khi DCM được sử dụng.

Chẳng hạn, đối với RU 132, nếu các giá trị cột và hàng bằng 18×7 hoặc 16×8 khi DCM không được sử dụng, các giá trị cột và hàng bằng 9×7 hoặc 16×4 khi DCM được sử dụng.

(3) Nếu các dòng dữ liệu không gian được bao gồm, tham số quay tần số N_{ROT} của bộ ghép xen thứ nhất còn cần được xác định.

Cụ thể là, tham số quay tần số có thể được xác định nhờ sử dụng hai quy tắc sau.

Quy tắc 1: N_{ROT} được xác định dựa trên công thức $N_{ROT} = \text{floor}(\frac{N_{SD}}{4})$, trong đó floor nghĩa là làm tròn xuống. Công thức này là công thức thực nghiệm thu được dựa vào các giá trị N_{ROT} của băng thông 40MHz và 80MHz theo chuẩn 802.11ac.

Chẳng hạn, đối với giá trị của N_{ROT} của RU 78, khi DCM không được sử dụng, $N_{ROT} - 1 = \text{floor}(72/4) = 18$; và khi DCM được sử dụng, $N_{ROT} - 2 = \text{floor}(36/4) = 9$.

Quy tắc 2: Số nguyên dương khiến PER của đầu nhận có thể là nhỏ nhất hoặc số nguyên dương khiến SNR có thể được yêu cầu khi PER của đầu nhận là giá trị định trước nhỏ nhất được chọn từ $[N_{ROT_min}, N_{ROT_max}]$ là N_{ROT} , trong đó N_{ROT_min} là tham số quay tần số của bộ ghép xen thứ hai tương ứng với RU trong đó số lượng kênh mang dữ liệu thành phần được bao gồm nhỏ hơn N_{SD} và là giá trị gần nhất với N_{SD} , và N_{ROT_max} là tham số quay tần số của bộ ghép xen thứ ba tương ứng với RU trong đó số lượng kênh mang dữ liệu thành phần được bao gồm lớn hơn N_{SD} và là giá trị gần nhất với N_{SD} .

Chẳng hạn, đối với giá trị của N_{ROT} của RU 78, tham khảo các giá trị của

N_{ROT} của RU 52 và RU 106 qua mô phỏng. Khi DCM không được sử dụng, tham số khiến SNR có thể được yêu cầu khi PER của đầu nhận bằng 10% là nhỏ nhất được chọn từ [11, 12, 13, 14, ..., 29]. Khi DCM không được sử dụng, giá trị của N_{ROT} của RU 52 bằng 11, và giá trị của N_{ROT} của RU 106 bằng 29. Khi DCM được sử dụng, giá trị khiến SNR có thể được yêu cầu khi PER của đầu nhận bằng 10% là nhỏ nhất được chọn từ [2, 3, 4, 5, ..., 11]. Khi DCM được sử dụng, giá trị của N_{ROT} của RU 52 bằng 2, và giá trị của N_{ROT} của RU 106 bằng 11.

Bảng 1 nêu giải pháp khả thi để thiết kế tham số của RU 78 thu được bằng cách kết hợp RU 26 và RU 52 và hai giải pháp khả thi để thiết kế tham số của RU 132 thu được bằng cách kết hợp RU 106 và RU 26.

Bảng 1

Loại		26	52	78	106	132 (Giải pháp 1)	132 (Giải pháp 2)	242
Không DCM	N_{SD}	24	48	72	102	126	128	234
	N_{COL}	8	16	18	17	18	16	26
	N_{ROW}	$3 \times N_{bpscs}$	$3 \times N_{bpscs}$	$4 \times N_{bpscs}$	$6 \times N_{bpscs}$	$7 \times N_{bpscs}$	$8 \times N_{bpscs}$	$9 \times N_{bpscs}$
	N_{ROT}	2	11	$N_{ROT} - 1$	29	$N_{ROT} - 3$	$N_{ROT} - 5$	58
DCM	N_{SD}	12	24	36	51	63	64	117
	N_{COL}	4	8	9	17	9	16	13
	N_{ROW}	$3 \times N_{bpscs}$	$3 \times N_{bpscs}$	$4 \times N_{bpscs}$	$3 \times N_{bpscs}$	$7 \times N_{bpscs}$	$4 \times N_{bpscs}$	$9 \times N_{bpscs}$
	N_{ROT}	2	2	$N_{ROT} - 2$	11	$N_{ROT} - 4$	$N_{ROT} - 6$	29

Đối với RU 78 âm, các giá trị của các tham số như sau:

Nếu chế độ điều biến kênh mang kép không được sử dụng, $N_{SD} = 72$, $N_{COL} = 18$, $N_{ROW} = 4 \times N_{bpscs}$, và $N_{ROT} - 1 = 18$; và nếu chế độ điều biến kênh mang kép được sử dụng, $N_{SD} = 36$, $N_{COL} = 9$, $N_{ROW} = 4 \times N_{bpscs}$, và $N_{ROT} - 2 = 9$. Chắc chắn là, các giá trị của các tham số trong Bảng 1 chỉ là ví dụ khả thi. Theo triển khai cụ thể, có thể có kiểu giá trị khác. Chẳng hạn, khi chế độ điều biến kênh mang kép được sử dụng, các giá trị của các tham số có thể tùy

chọn là: $N_{SD} = 36$, $N_{COL} = 18$, $N_{ROW} = 2 \times N_{BPSCS}$, và $N_{ROT} - 2 = 9$.

Đối với RU 132 âm báo, RU 106 bao gồm 102 kênh mang dữ liệu thành phần và bốn kênh mang tín hiệu hoa tiêu thành phần. Nếu thực hiện ghép nối trực tiếp, 126 kênh mang dữ liệu thành phần và sáu kênh mang tín hiệu hoa tiêu thành phần được bao gồm. Ý tưởng giống như RU 78 được sử dụng, và giá trị của tham số của bộ ghép xen của RU 132 được thể hiện trên giải pháp 1 của RU 132 trong Bảng 1.

Nếu chế độ điều biến kênh mang kép không được sử dụng, N_{SD} bằng 126, $N_{COL} = 18$, và $N_{ROW} = 7 \times N_{BPSCS}$. Nếu chế độ điều biến kênh mang kép được sử dụng, N_{SD} bằng 63, $N_{COL} = 9$, và $N_{ROW} = 7 \times N_{BPSCS}$.

Để cải thiện tiếp hiệu suất truyền, đối với RU 132 âm báo, hai kênh mang dữ liệu thành phần có thể được thêm vào, và hai kênh mang tín hiệu hoa tiêu thành phần có thể được giảm. Chẳng hạn, nếu tất cả các kênh mang thành phần trong RU 26 được sử dụng làm các kênh mang dữ liệu thành phần, 128 kênh mang dữ liệu thành phần và bốn kênh mang tín hiệu hoa tiêu thành phần được bao gồm, và giá trị của tham số của bộ ghép xen được thể hiện trên giải pháp 2 của RU 132 trong bảng.

Nếu chế độ điều biến kênh mang kép không được sử dụng, N_{SD} bằng 128, $N_{COL} = 16$, và $N_{ROW} = 8 \times N_{BPSCS}$. Nếu chế độ điều biến kênh mang kép được sử dụng, N_{SD} bằng 64, $N_{COL} = 16$, và $N_{ROW} = 4 \times N_{BPSCS}$.

Các giá trị của $N_{ROT} - 3$, $N_{ROT} - 4$, $N_{ROT} - 5$, và $N_{ROT} - 6$ có thể được xác định dựa trên quy tắc 1 và quy tắc 2 nêu trên. Các giá trị có thể cụ thể là các giá trị sau.

Bảng 2

N_{ROT}	Quy tắc 1	Quy tắc 2
$N_{ROT} - 3$	31	Từ 29 đến 58 (bao gồm 29 và 58), $N_{ROT}-3$ thu được khi SNR tương ứng với PER 10% là nhỏ nhất
$N_{ROT} - 4$	15	Từ 11 đến 29, $N_{ROT}-4$ thu được khi SNR tương ứng với PER 10% là nhỏ nhất
$N_{ROT} - 5$	32	Từ 29 đến 58 (bao gồm 29 và 58), $N_{ROT}-5$ thu được khi SNR tương ứng với PER 10% là nhỏ nhất

N_{ROT}	Quy tắc 1	Quy tắc 2
$N_{ROT} - 6$	16	Từ 11 đến 29, $N_{ROT}-6$ thu được khi SNR tương ứng với PER 10% là nhỏ nhất

Ví dụ mô phỏng $N_{ROT}-1$ được nêu dưới đây.

Có bốn anten ở đầu truyền và ba anten ở đầu nhận, có ba dòng không gian, và kỹ thuật tạo mã BCC được sử dụng. Phương tiện điều biến và tạo mã MCS5, tức là, 64 QAM, và tốc độ bit 2/3 được sử dụng. Đối với RU 78 âm báo, N_{COL} và N_{ROW} được thể hiện trên Bảng 1, và $N_{ROT}-1$ khác được chọn để thu được các đường cong PER khác nhau, và SNR tương ứng với PER 10% được chọn để so sánh, để thu được $N_{ROT}-1$ tối ưu qua tính toán. Khi $N_{ROT}-1=11$, đường cong PER được thể hiện trên Fig.12A, và SNR tương ứng với PER 10% bằng 26,35. Khi $N_{ROT}-1=29$, đường cong PER được thể hiện trên Fig.12B, và SNR tương ứng với PER 10% bằng 26,25.

Tương tự, đối với các giá trị khác của $N_{ROT}-1$, giá trị của SNR tương ứng với PER 10% như sau:

Bảng 3

$N_{ROT}-1$	11	13	15	17	18	19	21	29
SNR	26,35	26,28	26,38	26,25	26,31	26,24	26,27	26,25

Có thể được biết từ kết quả mô phỏng được thể hiện trên Bảng 3 rằng trong trường hợp cấu hình mô phỏng nêu trên, $N_{ROT}-1$ tối ưu bằng 19. Chắc chắn là, giá trị khác của $N_{ROT}-1$ có SNR có hiệu số nhỏ hơn 0,1dB với SNR tương ứng với 19 cũng có thể là giá trị ứng viên.

Chắc chắn là, đối với các số lượng dòng không gian khác nhau và các phương tiện điều biến và tạo mã (modulation and coding scheme, MCS) khác nhau, giá trị tối ưu của $N_{ROT}-1$ có thể khác nhau. Sau khi xem xét toàn diện, các giá trị của N_{ROT} với số lượng lớn nhất các trường hợp tối ưu và tối ưu phụ trong các trường hợp khác nhau có thể được chọn.

Các nguyên lý $N_{ROT}-2$, $N_{ROT}-3$, và $N_{ROT}-4$ giống như nguyên lý này, và các chi tiết không được mô tả lại ở đây.

Cần lưu ý rằng, khi đầu truyền thực hiện hoạt động ghép xen cụ thể nhờ sử dụng bộ ghép xen thứ nhất, quá trình xác định tham số của bộ ghép xen thứ nhất

có thể chỉ là quá trình tra cứu bảng (chẳng hạn, tìm kiếm tham số trong Bảng 1 hoặc Bảng 2) hoặc quá trình tra cứu ánh xạ. Các bước của phương pháp trong (1), (2), và (3) chỉ để mô tả nguyên lý/quá trình thiết kế tham số của bộ ghép xen thứ nhất theo phương án thực hiện sáng chế, và không nhất thiết tương đương với quá trình xác định tham số của bộ ghép xen thứ nhất.

Phương pháp ghép xen đơn giản để kết hợp vài RU cụ thể (RU 26, RU 52, RU 106, hoặc tương tự) trong khi tạo mã BCC được nêu theo phương án thực hiện, và phương pháp cụ thể để thiết kế số lượng kênh mang dữ liệu thành phần, số lượng kênh mang tín hiệu hoa tiêu thành phần, và tham số bộ ghép xen (chẳng hạn, N_{COL} , N_{ROW} , và N_{ROT}) dành cho bộ ghép xen được hợp nhất (tức là, bộ ghép xen thứ nhất) tương ứng với RU thu được sau khi kết hợp. Theo cách này, độ linh hoạt của giải pháp này được cải thiện, và các chi phí phần cứng của bộ ghép xen có thể được giảm hiệu quả.

Phương án thực hiện 2

Thiết kế của tham số của bộ ánh xạ âm thứ nhất chủ yếu được mô tả theo phương án thực hiện 2. Ý tưởng của phương án thực hiện 2 giống như ý tưởng của Phương án thực hiện 1, và các RU nhỏ có thể được xem xét như là RU lớn được kết hợp. Khác biệt ở chỗ tham số được thiết kế như là tham số của bộ ánh xạ âm để tạo mã LDPC.

Tham số của bộ ánh xạ âm thứ nhất bao gồm số lượng N_{SD} kênh mang dữ liệu thành phần. Đối với phương pháp xác định cụ thể, tham khảo phương pháp xác định số lượng kênh mang dữ liệu thành phần của bộ ghép xen thứ nhất theo phương án thực hiện 1. Các chi tiết không được mô tả lại ở đây.

Tham số của bộ ánh xạ âm thứ nhất còn bao gồm tham số khoảng cách ánh xạ âm D_{TM} có thể được hiểu như là mức độ mà các bit liên tục được xáo trộn, như được thể hiện trên Bảng 4.

Bảng 4

Loại		26	52	78	106	132 Giải pháp 1	132 Giải pháp 2	242	484	996	2*996
Không DCM,	D_{TM}	1	3	$D_{TM} - 1$	6	$D_{TM}-3$	$D_{TM}-5$	9	12	20	20

Loại		26	52	78	106	132 Giải pháp 1	132 Giải pháp 2	242	484	996	2*996
DCM	D_{TM}	1	1	D_{TM-2}	3	D_{TM-4}	D_{TM-6}	9	9	14	14

Yêu cầu cần thiết mà D_{TM} thỏa mãn là: D_{TM} là ước số chung của N_{SD} .

Phương pháp thiết kế D_{TM} bao gồm mà không bị giới hạn ở ba quy tắc sau:

Quy tắc 1: Số nguyên dương được chọn từ $[D_{TM_min}, D_{TM_max}]$ là D_{TM} , trong đó D_{TM_min} là tham số khoảng cách ánh xạ âm tương ứng với bộ ánh xạ âm thứ hai tương ứng với RU trong đó số lượng kênh mang dữ liệu thành phần được bao gồm nhỏ hơn N_{SD} và là giá trị gần nhất với N_{SD} , và D_{TM_max} là tham số khoảng cách ánh xạ âm tương ứng với bộ ánh xạ âm thứ ba tương ứng với RU trong đó số lượng kênh mang dữ liệu thành phần được bao gồm lớn hơn N_{SD} và là giá trị gần nhất với N_{SD} .

Chẳng hạn, với D_{TM-1} của RU 78, tham khảo các giá trị của RU bao quanh 52 và RU 106. Số nguyên dương được chọn từ $[3, 6]$. Do $D_{TM} - 1$ cần là ước số chung của $N_{SD}=72$ khi không có DCM, D_{TM-1} có thể bằng 4 hoặc 6.

Quy tắc 2: Tỷ lệ N_{SD}/N_{COL} của N_{SD} trên N_{COL} của bộ ghép xen thứ nhất có cùng kích thước RU với bộ ánh xạ âm thứ nhất được sử dụng làm D_{TM} .

Chẳng hạn, đối với RU 78, khi không có DCM, đối với bộ ghép xen thứ nhất tương ứng với RU 78, $N_{SD} = 72$, và $N_{COL} = 18$. Nếu quy tắc này được sử dụng, $D_{TM-1}=4$. Khi có DCM, D_{TM-2} có thể bằng 2 hoặc 3.

Quy tắc 3: Thông qua mô phỏng, số nguyên dương khiến PER của đầu nhận có thể là nhỏ nhất hoặc số nguyên dương khiến SNR có thể được yêu cầu khi PER của đầu nhận là giá trị định trước (chẳng hạn, 10%) nhỏ nhất được chọn từ $[D_{TM_min}, D_{TM_max}]$ là D_{TM} .

Tương tự, D_{TM-3} có thể bằng 7 hoặc 9 khi quy tắc 1 được sử dụng, và có thể bằng 7 khi quy tắc 2 được sử dụng.

Tương tự, D_{TM-4} có thể bằng 7 hoặc 9 khi quy tắc 1 được sử dụng, và có thể bằng 7 khi quy tắc 2 được sử dụng.

Tương tự, D_{TM-5} có thể bằng 8 khi quy tắc 1 được sử dụng, và có thể bằng 8 khi quy tắc 2 được sử dụng.

Tương tự, D_{TM-6} có thể bằng 4 hoặc 8 khi quy tắc 1 được sử dụng, và có thể bằng 8 khi quy tắc 2 được sử dụng.

Cần lưu ý rằng, khi đầu truyền thực hiện hoạt động ánh xạ âm cụ thể nhờ sử dụng bộ ánh xạ âm thứ nhất, quá trình xác định tham số của bộ ánh xạ âm thứ nhất có thể chỉ là quá trình tra cứu bảng (chẳng hạn, tìm kiếm tham số trong Bảng 4) hoặc quá trình tra cứu ánh xạ. Các bước của phương pháp nêu trên chỉ để mô tả nguyên lý/quá trình thiết kế tham số của bộ ánh xạ âm thứ nhất theo phương án thực hiện sáng chế, và không bắt buộc tương đương với quá trình xác định tham số của bộ ánh xạ âm thứ nhất.

Phương pháp ánh xạ âm đơn giản để kết hợp vài RU cụ thể (RU 26, RU 52, RU 106, hoặc tương tự) trong phương pháp tạo mã LDPC được nêu theo phương án thực hiện, và phương pháp cụ thể thiết kế số lượng kênh mang dữ liệu thành phần, số lượng kênh mang tín hiệu hoa tiêu thành phần, và tham số bộ ánh xạ âm (chẳng hạn, D_{TM}) được nêu đối với bộ ánh xạ âm hợp nhất (tức là, bộ ánh xạ âm thứ nhất) tương ứng với RU thu được sau khi kết hợp. Theo cách này, các chi phí phần cứng của bộ ánh xạ âm có thể được giảm hiệu quả.

Phương án thực hiện 3

Thiết kế của tham số khi tạo mã LDPC đối với RU lớn được kết hợp bao gồm M RU 242 âm báo chủ yếu được mô tả theo phương án thực hiện 3.

Để kết hợp hai RU 242 âm báo và kết hợp bốn RU 242 âm báo, các tham số của RU 484 âm báo và RU 996 âm báo có thể được sử dụng lại, như được thể hiện trên Bảng 5 dưới đây.

Bảng 5

Loại		242	484 hoặc 242×2	242×3	996 hoặc 242×4	2×996 hoặc 242×8
Không DCM,	N_{SD}	234	234×2	234×3	980 hoặc 234×4	980×2 hoặc 234×8
	D_{TM}	9	12	$D_{TM}-1$	20	20
DCM (Dual-carrier modulation)	N_{SD}	117	234	117×3	490 hoặc 234×2	980 hoặc 234×4

Loại		242	484 hoặc 242×2	242×3	996 hoặc 242×4	2×996 hoặc 242×8
	D_{TM}	9	9	D_{TM-2}	14	14

Đối với RU âm báo 242×3 , giống như nguyên lý theo Phương án thực hiện 2, tham khảo các giá trị D_{TM} của các RU (tức là, RU 484 âm báo và RU 996 âm báo) đã có ở bên trái và bên phải của RU 242×3 âm. Ngoài ra, khi xem xét thực tế rằng D_{TM-1} cần là ước số chung của N_{SD} , giá trị của D_{TM-1} có thể bằng 13 hoặc 18.

Tương tự, D_{TM-2} bằng 9 hoặc 13. Do được xác định trong chuẩn 802.11ax rằng kỹ thuật tạo mã BCC không được sử dụng đối với RU có số lượng kênh mang thành phần lớn hơn 242 âm báo, giá trị của D_{TM} không thể thu được nhờ sử dụng tham số của BCC ở đây.

Chắc chắn là, D_{TM-1} tối ưu và D_{TM-2} tối ưu có thể thu được theo cách khác qua mô phỏng.

Phương pháp ánh xạ âm đơn giản để kết hợp các RU 242 khi tạo mã LDPC được nêu theo phương án thực hiện, và phương pháp cụ thể thiết kế số lượng kênh mang dữ liệu thành phần, số lượng kênh mang tín hiệu hoa tiêu thành phần, và tham số bộ ánh xạ âm (chẳng hạn, D_{TM}) được nêu đối với bộ ánh xạ âm hợp nhất (tức là, bộ ánh xạ âm thứ nhất) tương ứng với RU thu được sau khi kết hợp. Theo cách này, độ linh hoạt của giải pháp này được cải thiện, và các chi phí phần cứng của bộ ánh xạ âm có thể được giảm hiệu quả.

Phương án thực hiện 4

Phần sau chủ yếu được mô tả theo Phương án thực hiện 4: Khi toàn bộ băng thông của M RU lớn hơn giá trị định trước (chẳng hạn, 80 MHz), toàn bộ băng thông của M RU có thể được phân đoạn trước, và sau đó thủ tục của phương pháp được thể hiện trên Fig.10 được thực hiện riêng rẽ đối với RU trong mỗi phân đoạn.

Fig.13 thể hiện phương pháp xử lý dữ liệu khác theo phương án thực hiện sáng chế. Phương pháp bao gồm các bước sau:

S1301: Đầu truyền phân chia toàn bộ băng thông của người dùng thứ nhất thành N băng thông thành phần, trong đó ít nhất một trong N băng thông thành phần bao gồm các RU.

S1302: Đầu truyền cấp phát dòng bit được tạo của người dùng thứ nhất đến N băng thông thành phần.

S1303: Đầu truyền cấp phát dòng bit được tạo mã trên băng thông thành phần thứ nhất đến M RU hoặc RU thứ nhất bao gồm M RU, trong đó băng thông thành phần thứ nhất là băng thông bất kỳ trong ít nhất một băng thông thành phần.

S1304: Đầu truyền sắp lại thứ tự tất cả các bit trong tất cả các dòng bit được tạo mã trên băng thông thành phần thứ nhất nhờ sử dụng bộ ánh xạ âm thứ nhất.

Cần hiểu rằng, nếu hai băng thông thành phần trong N băng thông thành phần là khác nhau, thiết kế tham số của các bộ ánh xạ âm tương ứng riêng rẽ với hai băng thông thành phần có thể là khác nhau. Chẳng hạn, nếu băng thông thành phần thứ nhất và băng thông thành phần thứ hai trong N băng thông thành phần có kích thước khác nhau, tham số của bộ ánh xạ âm thứ nhất tương ứng với băng thông thành phần thứ nhất khác với tham số của bộ ánh xạ âm thứ hai tương ứng với băng thông thành phần thứ hai.

Thiết kế của tham số khi tạo mã LDPC đối với RU lớn được kết hợp bao gồm M RU 242 âm báo được sử dụng làm ví dụ dưới đây, và M lớn hơn 5.

Việc M lớn hơn 5 chỉ báo rằng toàn bộ băng thông của M RU 242 âm báo ít nhất lớn hơn 80 MHz. Băng thông lớn nhất trong chuẩn 802.11ax bằng 160 MHz. Trong trường hợp này, toàn bộ băng thông có thể được phân chia thành hai phần theo các đơn vị 80MHz. Mỗi 80 MHz được gọi là đoạn (segment). Do vậy, khi M lớn hơn 5, có ít nhất hai đoạn, và chắc chắn là, có thể có ba đoạn (toàn bộ băng thông bằng 240 MHz) hoặc bốn đoạn (toàn bộ băng thông bằng 320 MHz). Toàn bộ băng thông được xác định do một số kênh của toàn bộ băng thông bị đánh thùng, và RU thu được khi các kênh mang thành phần trên các kênh còn lại được kết hợp tương đương là $RU\ 242 \times n$ âm báo. Ở đây, n có thể là các giá trị khác nhau, chẳng hạn, $n=1, \dots, M$.

Chẳng hạn, tham khảo Fig.14. Mỗi hình thang trên Fig.14 là một RU 242 âm báo, và có tổng cộng mười hai RU 242 âm báo; nói cách khác, $M=12$. Dựa trên

trường hợp phân đoạn trên Fig.14, có tổng cộng bốn đoạn.

Khi có các đoạn, việc phân tách đoạn được thực hiện trước theo các đơn vị đoạn. Sau đó, trong mỗi phân đoạn, các RU hiện có được kết hợp tương đương, và RU thu được sau khi kết hợp được thực hiện trong mỗi phân đoạn có thể là RU 242 âm báo, RU 484 âm báo, RU 242×3 âm báo, hoặc RU 242×4 âm báo.

Fig.15 thể hiện thủ tục của bộ ánh xạ âm LDPC để phân đoạn toàn bộ băng thông của M RU. Như được thể hiện trên Fig.15, đầu truyền trước hết tuân tự thực hiện đệm lớp vật lý tiền FEC, tạo mã FEC (LDPC), hoạt động đệm lớp vật lý hậu FEC, và phân tách dòng dữ liệu trên các bit dữ liệu; sau đó thực hiện phân đoạn dòng trên dòng dữ liệu được tạo mã được xuất ra sau khi phân tách dòng, và thực hiện riêng rẽ các hoạt động sau cho mỗi phân đoạn: ánh xạ chòm sao, hoạt động ánh xạ âm, tạo mã mã khối thời gian không gian (space time block code, STBC), CSD theo dòng, ánh xạ không gian – tần số, biến đổi Fourier rời rạc ngược (inverse discrete fourier transform, IDFT), khoảng bảo vệ và tạo cửa sổ (guard interval&windowing, GI&W), và tần số tương tự và vô tuyến (analog&radio frequency, A&RF); và cuối cùng truyền dòng dữ liệu nhờ sử dụng anten. Hoạt động ánh xạ âm hợp nhất được thực hiện trên các bit trong mỗi phân đoạn nhờ sử dụng bộ ánh xạ âm LDPC.

Trong một số trường hợp đặc biệt, chẳng hạn, khi có RU 242×2 âm báo trong đoạn thứ nhất và có RU 242×1 âm báo trong đoạn thứ hai, mặc dù $n=3$, thủ tục trong đó thực hiện phân đoạn trước và sau đó thực hiện ánh xạ âm LDPC trong mỗi phân đoạn có thể vẫn được sử dụng.

Phương pháp trong đó thực hiện phân đoạn trước và sau đó ánh xạ âm hợp nhất được thực hiện riêng rẽ cho các RU trong mỗi phân đoạn được nêu theo Phương án thực hiện 4. Theo cách này, độ linh hoạt của giải pháp này được cải thiện, và giải quyết vấn đề là các chi phí phân cứng của bộ ánh xạ âm LDPC là cao khi toàn bộ băng thông tương đối lớn.

Thủ tục của phương pháp được thực hiện bằng đầu truyền được mô tả theo các phương án thực hiện nêu trên. Đối với thủ tục của phương pháp được thực hiện bằng đầu nhận, quá trình đảo của đầu truyền được thực hiện.

Fig.16 thể hiện phương pháp xử lý dữ liệu khác theo phương án thực hiện

sáng chế. Phương pháp có thể được áp dụng cho hệ thống WLAN được thể hiện trên Fig.9. Phương pháp bao gồm các bước sau:

S1601: Đầu nhận thu được dòng bit được sắp lại thứ tự của người dùng thứ nhất từ M RU hoặc RU thứ nhất bao gồm M RU, trong đó M RU hoặc RU thứ nhất là RU được cấp phát đến người dùng thứ nhất, và M là số nguyên dương lớn hơn 1.

S1602: Đầu nhận khôi phục chuỗi của tất cả các bit trong dòng bit được sắp lại thứ tự nhờ sử dụng bộ khử ghép xen hoặc bộ khử ánh xạ âm thứ nhất.

Loại đầu nhận có thể là STA, hoặc có thể là AP, và điều này không bị giới hạn ở đây. M RU hoặc RU thứ nhất được cấp phát đến người dùng thứ nhất giống như theo phương án thực hiện nêu trên được thể hiện trên Fig.10. Các chi tiết không được mô tả lại ở đây.

Cụ thể là, toàn bộ quá trình của bộ khử ghép xen là quá trình ngược của bộ ghép xen thứ nhất. Như được thể hiện trên Fig.17, sau khi thực hiện tuần tự CSD và ánh xạ chòm sao trên các tín hiệu được nhận, đầu nhận thực hiện hủy ghép xen hợp nhất nhờ sử dụng bộ khử ghép xen có các tham số mới, và sau đó trích xuất, theo trình tự, dòng bit từ RU lớn (tức là, RU thứ nhất) thu được sau khi kết hợp M RU, thực hiện phân tách dòng ngược, và cuối cùng thực hiện giải mã BCC. Các tham số (N_{SD} , N_{ROW} , và N_{COL}) của bộ khử ghép xen toàn bộ tương ứng với các tham số (N_{SD} , N_{ROW} , và N_{COL}) của bộ ghép xen thứ nhất, và các chi tiết không được mô tả lại ở đây.

Tương tự, toàn bộ quá trình của bộ khử ánh xạ âm thứ nhất là quá trình ngược của bộ ánh xạ âm thứ nhất. Như được thể hiện trên Fig.18, sau khi thực hiện riêng rẽ CSD trên các tín hiệu được nhận, đầu nhận thực hiện hủy ánh xạ hợp nhất nhờ sử dụng bộ khử ánh xạ âm thứ nhất có các tham số mới, và sau đó thực hiện hoạt động hủy ánh xạ chòm sao, trích xuất, theo trình tự, dòng bit từ RU lớn (tức là, RU thứ nhất) thu được sau khi kết hợp M RU, và thực hiện phân tách dòng ngược, và cuối cùng thực hiện giải mã BCC. Các tham số (N_{SD} và D_{TM}) của bộ khử ánh xạ âm thứ nhất toàn bộ tương ứng với các tham số (N_{SD} và D_{TM}) của bộ ánh xạ âm thứ nhất, và các chi tiết không được mô tả lại ở đây.

Các phương án thực hiện nêu trên có thể được kết hợp để thực hiện các hiệu

quả kỹ thuật khác nhau.

Phương pháp xử lý dữ liệu theo các phương án thực hiện sáng chế được mô tả trên đây, và thiết bị xử lý dữ liệu theo các phương án thực hiện sáng chế được mô tả dưới đây.

Fig.19 thể hiện loại thứ nhất của thiết bị xử lý 1900 ở đầu truyền theo phương án thực hiện sáng chế. Thiết bị xử lý 1900 bao gồm:

bộ cấp phát bit chuỗi 1901, được tạo cấu hình để cấp phát dòng bit được tạo của người dùng thứ nhất cho M RU hoặc RU thứ nhất bao gồm M RU, trong đó M RU hoặc RU thứ nhất là RU được cấp phát đến người dùng thứ nhất, và M là số nguyên dương lớn hơn 1; và

bộ ghép xen thứ nhất hoặc bộ ánh xạ âm thứ nhất 1902, được tạo cấu hình để sắp lại thứ tự tất cả các bit trong dòng bit được tạo mã.

Thiết bị xử lý dữ liệu 1900 theo phương án thực hiện sáng chế có chức năng bất kỳ của đầu truyền trong các phương pháp nêu trên, và các chi tiết không được mô tả lại ở đây.

Fig.20 thể hiện loại thứ hai của thiết bị xử lý dữ liệu 2000 ở đầu truyền theo phương án thực hiện sáng chế. Thiết bị xử lý dữ liệu 2000 bao gồm:

bộ xử lý 2001, được tạo cấu hình để nhập tất cả các bit trong dòng bit được tạo của người dùng thứ nhất vào bộ ghép xen thứ nhất hoặc bộ ánh xạ âm thứ nhất, trong đó M RU hoặc RU thứ nhất bao gồm M RU được cấp phát đến người dùng thứ nhất, và M là số nguyên dương lớn hơn 1; và

bộ ghép xen thứ nhất hoặc bộ ánh xạ âm thứ nhất 2002, được tạo cấu hình để sắp lại thứ tự tất cả các bit trong dòng bit được tạo mã.

Thiết bị xử lý dữ liệu 2000 theo phương án thực hiện sáng chế có chức năng bất kỳ của đầu truyền trong các phương pháp nêu trên, và các chi tiết không được mô tả lại ở đây.

Fig.21 thể hiện loại thứ ba của thiết bị xử lý dữ liệu 2100 ở đầu truyền theo phương án thực hiện sáng chế. Thiết bị xử lý dữ liệu 2100 bao gồm:

bộ xử lý 2101, được tạo cấu hình để phân chia toàn bộ băng thông của người dùng thứ nhất thành N băng thông thành phần, trong đó ít nhất một trong N băng thông thành phần bao gồm các RU;

bộ cấp phát bit chuỗi 2102, được tạo cấu hình để: cấp phát dòng bit được tạo của người dùng thứ nhất cho N băng thông thành phần, và cấp phát dòng bit được tạo mã trên băng thông thành phần thứ nhất cho M RU hoặc RU thứ nhất bao gồm M RU, trong đó băng thông thành phần thứ nhất là băng thông bất kỳ trong ít nhất một băng thông thành phần; và

bộ ghép xen thứ nhất hoặc bộ ánh xạ âm thứ nhất 2103, được tạo cấu hình để sắp lại thứ tự tất cả các bit trong tất cả các dòng bit được tạo mã trên băng thông thành phần thứ nhất.

Thiết bị xử lý dữ liệu 2100 theo phương án thực hiện sáng chế có chức năng bất kỳ của đầu truyền trong các phương pháp nêu trên, và các chi tiết không được mô tả lại ở đây.

Thiết bị xử lý dữ liệu ở đầu truyền theo các phương án thực hiện sáng chế được nêu trên, và dạng sản phẩm khả thi của thiết bị xử lý dữ liệu ở đầu truyền được nêu dưới đây. Cần hiểu rằng sản phẩm bất kỳ có dạng bất kỳ có chức năng của thiết bị xử lý được thể hiện trên các hình vẽ từ Fig.19 đến Fig.21 nằm trong phạm vi bảo hộ của các phương án thực hiện sáng chế. Cũng cần hiểu rằng các phần mô tả dưới đây chỉ là ví dụ, và dạng sản phẩm của thiết bị xử lý dữ liệu theo các phương án thực hiện sáng chế không bị giới hạn ở đó.

Ở dạng sản phẩm khả thi, thiết bị xử lý dữ liệu theo các phương án thực hiện sáng chế có thể được triển khai bằng kiến trúc buýt chung.

Bộ cấp phát bit tuần tự và bộ ghép xen thứ nhất có thể được triển khai bằng bộ xử lý, hoặc bộ cấp phát bit tuần tự và bộ ánh xạ âm thứ nhất có thể được triển khai bằng bộ xử lý.

Một cách tùy chọn, thiết bị xử lý dữ liệu có thể còn bao gồm bộ nhớ, và bộ nhớ được tạo cấu hình để lưu trữ các lệnh được thực thi bằng bộ xử lý.

Ở dạng sản phẩm khả thi, thiết bị xử lý dữ liệu theo các phương án thực hiện sáng chế có thể được triển khai bằng mạch cấp phát bit tuần tự và mạch ghép xen, hoặc có thể được triển khai bằng mạch cấp phát bit tuần tự và mạch ánh xạ âm.

Một cách tùy chọn, thiết bị xử lý dữ liệu có thể còn bao gồm phương tiện lưu trữ, và phương tiện lưu trữ được tạo cấu hình để lưu trữ các lệnh được thực thi

bằng mạch cấp phát bit tuần tự và mạch ghép xen, hoặc được tạo cấu hình để lưu trữ các lệnh được thực thi bằng mạch cấp phát bit tuần tự và mạch ánh xạ âm.

Ở dạng sản phẩm khả thi, thiết bị truyền dữ liệu theo các phương án thực hiện sáng chế có thể được triển khai theo cách khác nhờ sử dụng các thiết bị sau: một hoặc nhiều mảng cổng dạng trường lập trình được (field programmable gate array, FPGA), thiết bị logic lập trình được (programmable logic device, PLD), bộ điều khiển, máy trạng thái, logic cổng, linh kiện phân cứng rời rạc, mạch thích hợp khác bất kỳ, hoặc tổ hợp bất kỳ của các mạch có thể thực thi các chức năng khác nhau được mô tả theo sáng chế.

Cần hiểu rằng các thiết bị xử lý dữ liệu nêu trên ở các dạng sản phẩm khác nhau có chức năng bất kỳ của thiết bị xử lý dữ liệu được đặt ở đầu truyền theo các phương án thực hiện phương pháp nêu trên, và các chi tiết không được mô tả lại ở đây.

Fig.22 thể hiện thiết bị xử lý dữ liệu 2200 ở đầu nhận theo phương án thực hiện sáng chế. Thiết bị xử lý dữ liệu 2200 bao gồm:

bộ xử lý 2201, được tạo cấu hình để thu được dòng bit được sắp lại thứ tự của người dùng thứ nhất từ M RU hoặc RU thứ nhất bao gồm M RU, trong đó M RU hoặc RU thứ nhất là RU được cấp phát đến người dùng thứ nhất, và M là số nguyên dương lớn hơn 1; và

bộ khử ghép xen hoặc bộ khử ánh xạ âm thứ nhất 2202, được tạo cấu hình để khôi phục chuỗi của tất cả các bit trong dòng bit được sắp lại thứ tự.

Thiết bị xử lý dữ liệu 2200 theo phương án thực hiện sáng chế có chức năng bất kỳ của đầu nhận trong các phương pháp nêu trên, và các chi tiết không được mô tả lại ở đây.

Thiết bị xử lý dữ liệu ở đầu nhận theo các phương án thực hiện sáng chế nêu trên, và dạng sản phẩm khả thi của thiết bị xử lý dữ liệu ở đầu nhận được nêu dưới đây. Cần hiểu rằng sản phẩm bất kỳ có dạng bất kỳ có chức năng của thiết bị xử lý dữ liệu được thể hiện trên Fig.22 nằm trong phạm vi bảo hộ của các phương án thực hiện sáng chế. Cũng cần hiểu rằng các phần mô tả sau chỉ là ví dụ, và dạng sản phẩm của thiết bị xử lý dữ liệu theo các phương án thực hiện sáng chế không bị giới hạn ở đó.

Ở dạng sản phẩm khả thi, thiết bị xử lý dữ liệu theo các phương án thực hiện sáng chế có thể được triển khai bằng kiến trúc buýt chung.

Bộ xử lý và bộ khử ghép xen có thể được triển khai bởi bộ xử lý, hoặc bộ xử lý và bộ khử ánh xạ âm thứ nhất có thể được triển khai bởi bộ xử lý.

Một cách tùy chọn, thiết bị xử lý dữ liệu có thể còn bao gồm bộ nhớ, và bộ nhớ được tạo cấu hình để lưu trữ các lệnh được thực thi bằng bộ xử lý.

Ở dạng sản phẩm khả thi, thiết bị xử lý dữ liệu theo các phương án thực hiện sáng chế có thể được triển khai bằng mạch xử lý và mạch hủy ghép xen, hoặc có thể được triển khai bằng mạch xử lý và mạch hủy ánh xạ âm.

Một cách tùy chọn, thiết bị xử lý dữ liệu có thể còn bao gồm phương tiện lưu trữ, và phương tiện lưu trữ được tạo cấu hình để lưu trữ các lệnh được thực thi bằng mạch xử lý và mạch hủy ghép xen, hoặc được tạo cấu hình để lưu trữ các lệnh được thực thi bằng mạch xử lý và mạch hủy ánh xạ âm.

Ở dạng sản phẩm khả thi, thiết bị truyền dữ liệu theo các phương án thực hiện sáng chế có thể được triển khai theo cách khác nhờ sử dụng các thiết bị sau: một hoặc nhiều FPGA, PLD, bộ điều khiển, máy trạng thái, logic cổng, linh kiện phần cứng rời rạc, mạch thích hợp khác bất kỳ, hoặc tổ hợp bất kỳ của các mạch có thể thực thi các chức năng khác nhau được mô tả theo sáng chế.

Cần hiểu rằng các thiết bị xử lý dữ liệu nêu trên ở các dạng sản phẩm khác nhau có chức năng bất kỳ của thiết bị xử lý dữ liệu được đặt ở đầu nhận theo các phương án thực hiện phương pháp nêu trên, và các chi tiết không được mô tả lại ở đây.

Theo các phương án thực hiện sáng chế, bộ xử lý có thể là bộ xử lý đa năng, bộ xử lý tín hiệu số, mạch tích hợp ứng dụng cụ thể, mảng cổng dạng trường lập trình được hoặc thiết bị logic lập trình được khác, cổng rời rạc hoặc thiết bị logic tranzito, hoặc linh kiện phần cứng rời rạc, và có thể triển khai hoặc thực thi các phương pháp, các bước, và các sơ đồ khối logic được bộc lộ theo các phương án thực hiện sáng chế. Bộ xử lý đa năng có thể là bộ vi xử lý hoặc bộ xử lý đã biết bất kỳ hoặc tương tự. Các bước của phương pháp được bộc lộ dựa vào các phương án thực hiện sáng chế có thể được thực hiện trực tiếp bằng bộ xử lý phần cứng, hoặc có thể được thực hiện nhờ sử dụng kết hợp của phần cứng trong bộ

xử lý và môđun phần mềm.

Bộ nhớ theo các phương án thực hiện sáng chế có thể là bộ nhớ bất biến chẳng hạn ổ đĩa cứng (hard disk drive, HDD) hoặc ổ trạng thái rắn (solid-state drive, SSD), hoặc có thể là bộ nhớ khả biến (volatile memory) chẳng hạn bộ nhớ truy nhập ngẫu nhiên (random-access memory, RAM). Bộ nhớ là phương tiện khác bất kỳ có thể mang hoặc lưu trữ mã chương trình mong đợi ở dạng lệnh hoặc cấu trúc dữ liệu và có thể được truy nhập bằng máy tính, mà không bị giới hạn ở đó. Bộ nhớ theo các phương án thực hiện sáng chế có thể theo cách khác là mạch hoặc thiết bị khác bất kỳ có thể thực hiện chức năng lưu trữ, và được tạo cấu hình để lưu trữ các lệnh chương trình và/hoặc dữ liệu.

Người có hiểu biết trung bình trong lĩnh vực có thể hiểu rằng, cùng với các ví dụ được mô tả theo các phương án thực hiện sáng chế, các bước và các khối của phương pháp có thể được triển khai bằng phần cứng điện tử, phần mềm máy tính, hoặc kết hợp của chúng. Để mô tả rõ ràng khả năng trao đổi giữa phần cứng và phần mềm, phần trên mô tả chung các bước và các thành phần của mỗi phương án thực hiện theo các chức năng. Liệu các chức năng này có được thực hiện bởi phần cứng hoặc phần mềm phụ thuộc vào các ứng dụng cụ thể và các điều kiện ràng buộc thiết kế của các giải pháp kỹ thuật. Người có hiểu biết trung bình trong lĩnh vực có thể sử dụng các phương pháp khác nhau để thực hiện các chức năng được mô tả cho mỗi ứng dụng cụ thể, nhưng không nên được xem là việc triển khai vượt quá phạm vi của sáng chế.

Người có hiểu biết trung bình trong lĩnh vực có thể hiểu rõ rằng, để mô tả ngắn gọn và thuận tiện, đối với quá trình làm việc chi tiết của hệ thống, thiết bị, và khối nêu trên, tham khảo quá trình tương ứng theo các phương án thực hiện phương pháp nêu trên, và các chi tiết không được mô tả lại ở đây.

Theo vài phương án thực hiện sáng chế, cần hiểu rằng hệ thống, thiết bị, và phương pháp được bộc lộ có thể được triển khai theo các cách khác. Chẳng hạn, thiết bị được mô tả theo phương án thực hiện chỉ là ví dụ. Chẳng hạn, việc phân chia thành các khối chỉ là phân chia chức năng logic và có thể là phân chia khác khi triển khai thực. Chẳng hạn, các khối hoặc các thành phần có thể được kết hợp hoặc được tích hợp vào hệ thống khác, hoặc một số dấu hiệu có thể bị bỏ

qua hoặc không được thực hiện. Ngoài ra, các ghép nối qua lại được hiển thị hoặc đề cập hoặc các ghép nối trực tiếp hoặc các kết nối truyền thông có thể được triển khai qua một số giao diện, các ghép nối gián tiếp hoặc các kết nối truyền thông giữa các thiết bị hoặc các khối, hoặc các kết nối điện, các kết nối cơ học, hoặc các kết nối ở các dạng khác.

Các khối được mô tả dưới dạng các phần riêng rẽ có thể hoặc không thể riêng rẽ về mặt vật lý, và các phần được hiển thị dưới dạng các khối có thể hoặc không thể là các khối vật lý, có thể được đặt ở một vị trí, hoặc có thể được phân tán trên các khối mạng. Một số hoặc tất cả các khối có thể được chọn theo các yêu cầu thực để đạt được các mục đích của các giải pháp theo các phương án thực hiện sáng chế.

Ngoài ra, các khối chức năng theo các phương án thực hiện sáng chế có thể được tích hợp vào một khối xử lý, hoặc mỗi khối trong các khối có thể tồn tại độc lập về mặt vật lý, hoặc hai hoặc nhiều khối được tích hợp vào một khối. Khối tích hợp có thể được triển khai ở dạng phần cứng, hoặc có thể được triển khai ở dạng khối chức năng phần mềm.

Khi khối tích hợp được triển khai ở dạng khối chức năng phần mềm và được bán hoặc sử dụng dưới dạng sản phẩm độc lập, khối tích hợp có thể được lưu trữ trong vật ghi máy tính đọc được. Dựa trên hiểu biết này, các giải pháp kỹ thuật theo các phương án thực hiện sáng chế chủ yếu, hoặc một phần đóng góp vào công nghệ đã biết, hoặc tất cả hoặc một số giải pháp kỹ thuật có thể được triển khai ở dạng sản phẩm phần mềm. Sản phẩm phần mềm được lưu trữ trong vật lưu trữ và bao gồm vài lệnh để ra lệnh thiết bị máy tính (có thể là máy tính cá nhân, máy chủ, hoặc thiết bị mạng) hoặc bộ xử lý thực hiện tất cả hoặc một số bước của các phương pháp được mô tả theo các phương án thực hiện sáng chế. Vật lưu trữ nêu trên bao gồm phương tiện bất kỳ có thể lưu trữ mã chương trình, chẳng hạn ổ nhớ nhanh USB, đĩa cứng tháo được, bộ nhớ chỉ đọc (read-only memory, ROM), bộ nhớ truy nhập ngẫu nhiên (random access memory, RAM), đĩa từ, hoặc đĩa quang.

Các phần mô tả nêu trên chỉ là các phương án thực hiện cụ thể của sáng chế, nhưng không giới hạn phạm vi bảo hộ của sáng chế. Cải biến hoặc thay thế bất

kỳ dễ được đoán ra bởi người có hiểu biết trung bình trong lĩnh vực trong phạm vi kỹ thuật được bộc lộ theo sáng chế sẽ nằm trong phạm vi bảo hộ của sáng chế. Do vậy, phạm vi bảo hộ của sáng chế sẽ phụ thuộc vào phạm vi bảo hộ của các điểm yêu cầu bảo hộ.

YÊU CẦU BẢO HỘ

1. Phương pháp xử lý dữ liệu bao gồm các bước:

nhập tất cả các bit trong dòng bit được tạo mã vào bộ ghép xen thứ nhất, trong đó dòng bit được tạo mã được cấp phát cho đơn vị tài nguyên (resource unit, RU) thứ nhất cho người dùng thứ nhất, trong đó RU thứ nhất bao gồm M RU, và M là số nguyên lớn hơn 1; và

sắp lại trật tự tất cả các bit trong dòng bit được tạo mã bằng cách sử dụng bộ ghép xen thứ nhất, trong đó số lượng NSD kênh mang phụ dữ liệu của bộ ghép xen thứ nhất là số nguyên dương trong $[N_{SD_min}/Q, N_{SD_max}/Q]$, trong đó N_{SD_min} là tổng số kênh mang phụ dữ liệu được bao gồm trong RU thứ nhất, N_{SD_max} là tổng số kênh mang phụ được bao gồm trong RU thứ nhất, và Q là số lượng kênh mang phụ dữ liệu mà một bit dữ liệu được ánh xạ đến.

2. Phương pháp theo điểm 1, trong đó số lượng N_{COL} cột và số lượng N_{ROW} hàng của bộ ghép xen thứ nhất thỏa mãn:

$$(N_{COL} \times N_{ROW})/N_{BPSCS} = N_{SD}, \text{ trong đó:}$$

N_{BPSCS} là số lượng của các bit được tạo mã được mang trên mỗi kênh mang phụ của mỗi dòng dữ liệu không gian.

3. Phương pháp theo điểm 2, khi dòng bit được tạo mã bao gồm nhiều dòng dữ liệu không gian,

tham số quay tần số N_{ROT} của bộ ghép xen thứ nhất được xác định dựa trên phương trình

$$N_{ROT} = \text{floor}\left(\frac{N_{SD}}{4}\right)$$

trong đó floor() là hàm floor.

4. Phương pháp theo điểm 3, trong đó RU thứ nhất bao gồm một RU 26 âm báo và một RU 52 âm báo, và trong đó khi chế độ điều biến kênh mang kép không được sử dụng, $N_{SD} = 72$, $N_{COL} = 18$, $N_{ROW} = 4 \times N_{BPSCS}$, và $N_{ROT} = 18$.

5. Phương pháp theo điểm 3, trong đó RU thứ nhất bao gồm một RU 26 âm báo và một RU 106 âm báo, và trong đó:

khi chế độ điều biến kênh mang kép không được sử dụng, N_{SD} bằng 126, N_{ROT} là số nguyên dương giữa 29 và 58; hoặc

khi chế độ điều biến kênh mang kép được sử dụng, N_{SD} bằng 63.

6. Phương pháp theo điểm 5, trong đó khi chế độ điều biến kênh mang kép không được sử dụng, $N_{ROT}=31$.

7. Phương pháp theo điểm 3, trong đó RU thứ nhất bao gồm một RU 26 âm báo và một RU 106 âm báo, và trong đó giá trị của N_{ROW} khi chế độ điều biến kênh mang kép không được sử dụng gấp đôi giá trị của N_{ROW} khi chế độ điều biến kênh mang kép được sử dụng.

8. Thiết bị xử lý dữ liệu bao gồm:

ít nhất một bộ xử lý; và

một hoặc nhiều bộ nhớ được ghép nối với ít nhất một bộ xử lý và lưu trữ các lệnh chương trình để thực thi bởi ít nhất một bộ xử lý để:

buộc giao diện nhập tất cả các bit trong dòng bit được tạo mã vào bộ ghép xen thứ nhất, trong đó dòng bit được tạo mã được cấp phát cho RU thứ nhất đối với người dùng thứ nhất, trong đó RU thứ nhất bao gồm M RU, và M là số nguyên lớn hơn 1; và

khiến bộ ghép xen thứ nhất sắp lại thứ tự tất cả các bit trong dòng bit được tạo mã, trong đó số lượng NSD kênh mang phụ dữ liệu của bộ ghép xen thứ nhất là số nguyên dương trong $[N_{SD_min}/Q, N_{SD_max}/Q]$, trong đó N_{SD_min} là tổng số kênh mang phụ dữ liệu được bao gồm trong RU thứ nhất, N_{SD_max} là tổng số kênh mang phụ được bao gồm trong RU thứ nhất, và Q là số lượng kênh mang phụ dữ liệu mà một bit dữ liệu được ánh xạ đến.

9. Thiết bị theo điểm 8, trong đó số lượng N_{COL} cột và số lượng N_{ROW} hàng của bộ ghép xen thứ nhất thỏa mãn:

$$(N_{COL} \times N_{ROW})/N_{BPSCS} = N_{SD}, \text{ trong đó:}$$

N_{BPSCS} là số lượng của các bit được tạo mã được mang trên mỗi kênh mang phụ của mỗi dòng dữ liệu không gian.

10. Thiết bị theo điểm 9, khi dòng bit được tạo mã bao gồm nhiều dòng dữ liệu không gian,

tham số quay tần số N_{ROT} của bộ ghép xen thứ nhất được xác định dựa trên phương trình

$$N_{ROT} = \text{floor}\left(\frac{N_{SD}}{4}\right)$$

trong đó $\text{floor}()$ là hàm floor.

11. Thiết bị theo điểm 10, trong đó RU thứ nhất bao gồm một RU 26 âm báo và một RU 52 âm báo, và trong đó khi chế độ điều biến kênh mang kép không được sử dụng, $N_{SD} = 72$, $N_{COL} = 18$, $N_{ROW} = 4 \times N_{BPSCS}$, và $N_{ROT} = 18$.

12. Thiết bị theo điểm 10, trong đó RU thứ nhất bao gồm một RU 26 âm báo và một RU 106 âm báo, và trong đó:

khi chế độ điều biến kênh mang kép không được sử dụng, N_{SD} bằng 126, N_{ROT} là số nguyên dương giữa 29 và 58; hoặc

khi chế độ điều biến kênh mang kép được sử dụng, N_{SD} bằng 63.

13. Thiết bị theo điểm 12, trong đó khi chế độ điều biến kênh mang kép không được sử dụng, $N_{ROT}=31$.

14. Thiết bị theo điểm 10, trong đó RU thứ nhất bao gồm một RU 26 âm báo và một RU 106 âm báo, và trong đó giá trị của N_{ROW} khi chế độ điều biến kênh mang kép không được sử dụng gấp đôi giá trị của N_{ROW} khi chế độ điều biến kênh mang kép được sử dụng.

15. Phương pháp xử lý dữ liệu bao gồm các bước:

nhập tất cả các bit trong dòng bit được tạo mã vào bộ ánh xạ âm báo thứ nhất, trong đó dòng bit được tạo mã được cấp phát cho RU thứ nhất cho người dùng thứ nhất, trong đó RU thứ nhất bao gồm M RU, và M là số nguyên lớn hơn 1; và

sắp lại trật tự tất cả các bit trong dòng bit được tạo mã bằng cách sử dụng bộ ánh xạ âm báo thứ nhất, trong đó số lượng NSD kênh mang phụ dữ liệu của bộ ánh xạ âm báo thứ nhất là số nguyên dương trong $[N_{SD_min}/Q, N_{SD_max}/Q]$, trong đó N_{SD_min} là tổng số kênh mang phụ dữ liệu được bao gồm trong RU thứ nhất, N_{SD_max} là tổng số kênh mang phụ được bao gồm trong RU thứ nhất, và Q là số lượng kênh mang phụ dữ liệu mà một bit dữ liệu được ánh xạ đến.

16. Phương pháp theo điểm 15, trong đó tham số khoảng cách ánh xạ âm báo D_{TM} của bộ ánh xạ âm báo thứ nhất là ước số của N_{SD} .

17. Phương pháp theo điểm 16, trong đó phương pháp còn bao gồm các bước:

xác định D_{TM} dựa trên:

chọn D_{TM} từ $[D_{TM_min}, D_{TM_max}]$, trong đó D_{TM_min} là tham số khoảng cách ánh xạ âm báo tương ứng với bộ ánh xạ âm báo thứ hai tương ứng với RU mà bao gồm N_{SD-1} kênh mang phụ dữ liệu, và D_{TM_max} là tham số khoảng cách ánh xạ âm báo tương ứng với bộ ánh xạ âm báo thứ ba tương ứng với RU trong đó số lượng kênh mang phụ được bao gồm lớn hơn N_{SD} và gần nhất với N_{SD} ; hoặc

tỷ lệ $\frac{N_{SD}}{N_{COL}}$ của bộ ghép xen thứ nhất có kích thước RU giống như bộ ánh xạ âm báo thứ nhất.

18. Phương pháp theo điểm 16, trong đó RU thứ nhất bao gồm một RU 26 âm báo và một RU 52 âm báo, và trong đó:

khi chế độ điều biến kênh mang kép không được sử dụng, $N_{SD}=72$, và D_{TM} bằng 4; hoặc

khi chế độ điều biến kênh mang kép được sử dụng, $N_{SD}=36$, và D_{TM} bằng 3.

19. Phương pháp theo điểm 16, trong đó RU thứ nhất bao gồm một RU 26 âm báo và một RU 106 âm báo, và trong đó:

khi chế độ điều biến kênh mang kép không được sử dụng, N_{SD} bằng 126; hoặc

khi chế độ điều biến kênh mang kép được sử dụng, N_{SD} bằng 63.

20. Phương pháp theo điểm 16, trong đó RU thứ nhất là M RU 242 âm báo, và trong đó:

khi $M=2$, N_{SD} bằng 468 và D_{TM} bằng 12 khi chế độ điều biến kênh mang kép không được sử dụng, và N_{SD} bằng 234 và D_{TM} bằng 9 khi chế độ điều biến kênh mang kép được sử dụng; hoặc

khi $M=3$, N_{SD} bằng 702 và D_{TM} bằng 18 khi chế độ điều biến kênh mang kép không được sử dụng, và N_{SD} bằng 351 và D_{TM} bằng 9 khi chế độ điều biến kênh mang kép được sử dụng; hoặc

khi $M=4$, N_{SD} bằng 980 và D_{TM} bằng 20 khi chế độ điều biến kênh mang kép không được sử dụng, và N_{SD} bằng 490 và D_{TM} bằng 14 khi chế độ điều biến kênh mang kép được sử dụng.

21. Thiết bị xử lý dữ liệu bao gồm:

ít nhất một bộ xử lý; và

một hoặc nhiều bộ nhớ được ghép nối với ít nhất một bộ xử lý và lưu trữ các lệnh chương trình để thực thi bởi ít nhất một bộ xử lý:

buộc giao diện nhập tất cả các bit trong dòng bit được tạo mã vào bộ ánh xạ âm báo thứ nhất, trong đó dòng bit được tạo mã được cấp phát cho RU thứ nhất cho người dùng thứ nhất, trong đó RU thứ nhất bao gồm M RU, và M là số nguyên lớn hơn 1; và

khiến bộ ánh xạ âm báo thứ nhất sắp lại thứ tự tất cả các bit trong dòng bit được tạo mã, trong đó số lượng NSD kênh mang phụ dữ liệu của bộ ánh xạ âm báo thứ nhất là số nguyên dương trong $[N_{SD_min}/Q, N_{SD_max}/Q]$, trong đó N_{SD_min} là tổng số kênh mang phụ dữ liệu được bao gồm trong RU thứ nhất, N_{SD_max} là tổng số kênh mang phụ được bao gồm trong RU thứ nhất, và Q là số lượng kênh mang phụ dữ liệu mà một bit dữ liệu được ánh xạ đến.

22. Thiết bị theo điểm 21, trong đó tham số khoảng cách ánh xạ âm báo D_{TM} của bộ ánh xạ âm báo thứ nhất là ước số của N_{SD} .

23. Thiết bị theo điểm 22, trong đó các lệnh chương trình để thực thi bởi ít nhất một bộ xử lý:

xác định D_{TM} dựa trên:

chọn D_{TM} từ $[D_{TM_min}, D_{TM_max}]$, trong đó D_{TM_min} là tham số khoảng cách ánh xạ âm báo tương ứng với bộ ánh xạ âm báo thứ hai tương ứng với RU bao gồm $N_{SD}-1$ kênh mang phụ dữ liệu, và D_{TM_max} là tham số khoảng cách ánh xạ âm báo tương ứng với bộ ánh xạ âm báo thứ ba tương ứng với RU trong đó số lượng kênh mang phụ dữ liệu được bao gồm lớn hơn N_{SD} và gần nhất với N_{SD} ; hoặc

tỷ lệ N_{SD}/N_{COL} của bộ ghép xen thứ nhất có kích thước RU giống như bộ ánh xạ âm báo thứ nhất.

24. Thiết bị theo điểm 22, trong đó RU thứ nhất bao gồm một RU 26 âm báo và một RU 52 âm báo, và trong đó:

khi chế độ điều biến kênh mang kép không được sử dụng, $N_{SD}=72$, và D_{TM} bằng 4; hoặc

khi chế độ điều biến kênh mang kép được sử dụng, $N_{SD}=36$, và D_{TM} bằng 3.

25. Thiết bị theo điểm 22, trong đó RU thứ nhất bao gồm một RU 26 âm báo và một RU 106 âm báo, và trong đó:

khi chế độ điều biến kênh mang kép không được sử dụng, N_{SD} bằng 126; hoặc

khi chế độ điều biến kênh mang kép được sử dụng, N_{SD} bằng 63.

26. Thiết bị theo điểm 22, trong đó RU thứ nhất bao gồm M RU 242 âm báo, và trong đó:

khi $M=2$, N_{SD} bằng 468 và D_{TM} bằng 12 khi chế độ điều biến kênh mang kép không được sử dụng, và N_{SD} bằng 234 và D_{TM} bằng 9 khi chế độ điều biến kênh mang kép được sử dụng; hoặc

khi $M=3$, N_{SD} bằng 702 và D_{TM} bằng 18 khi chế độ điều biến kênh mang kép không được sử dụng, và N_{SD} bằng 351 và D_{TM} bằng 9 khi chế độ điều biến kênh mang kép được sử dụng; hoặc

khi $M=4$, N_{SD} bằng 980 và D_{TM} bằng 20 khi chế độ điều biến kênh mang kép không được sử dụng, và N_{SD} bằng 490 và D_{TM} bằng 14 khi chế độ điều biến kênh mang kép được sử dụng.

1/18

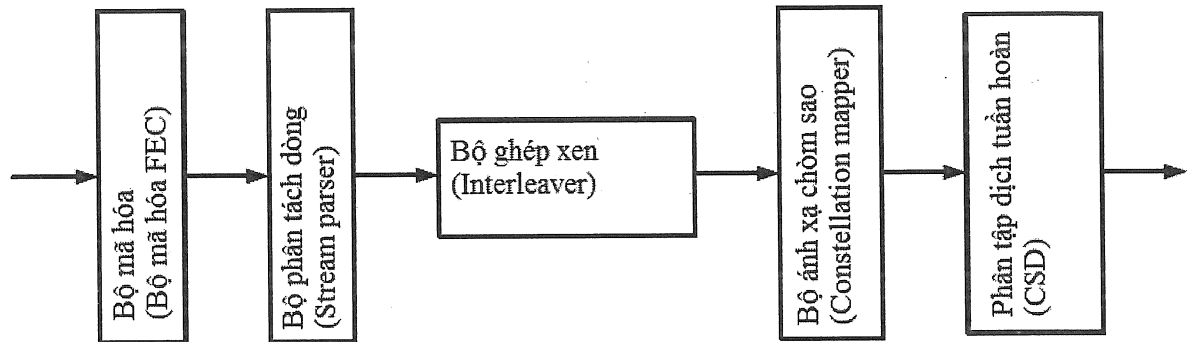


Fig.1

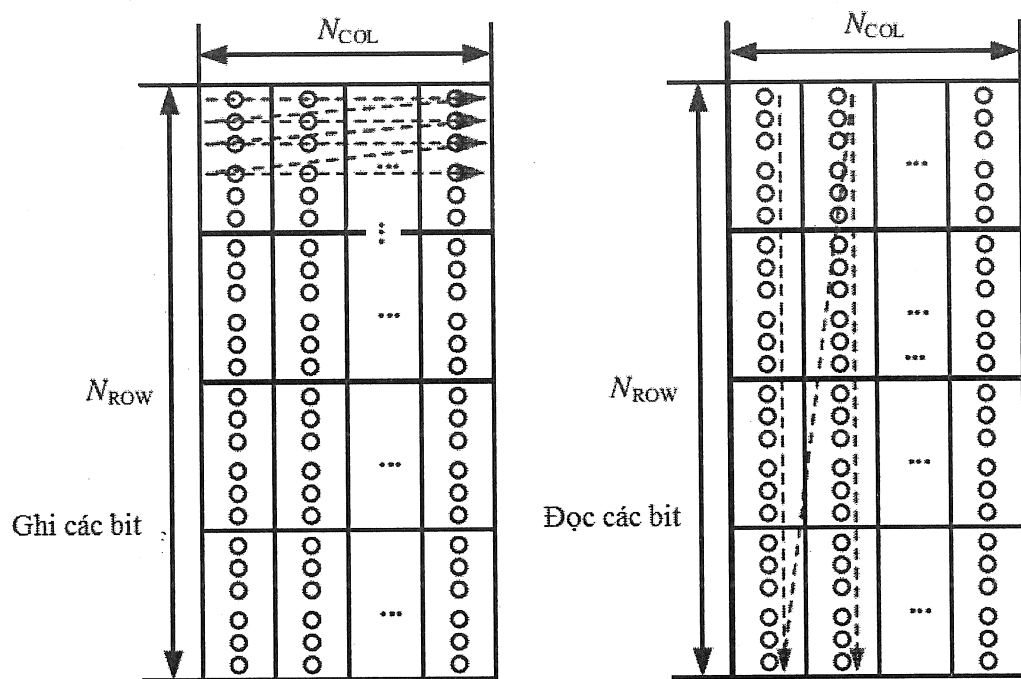


Fig.2

2/18

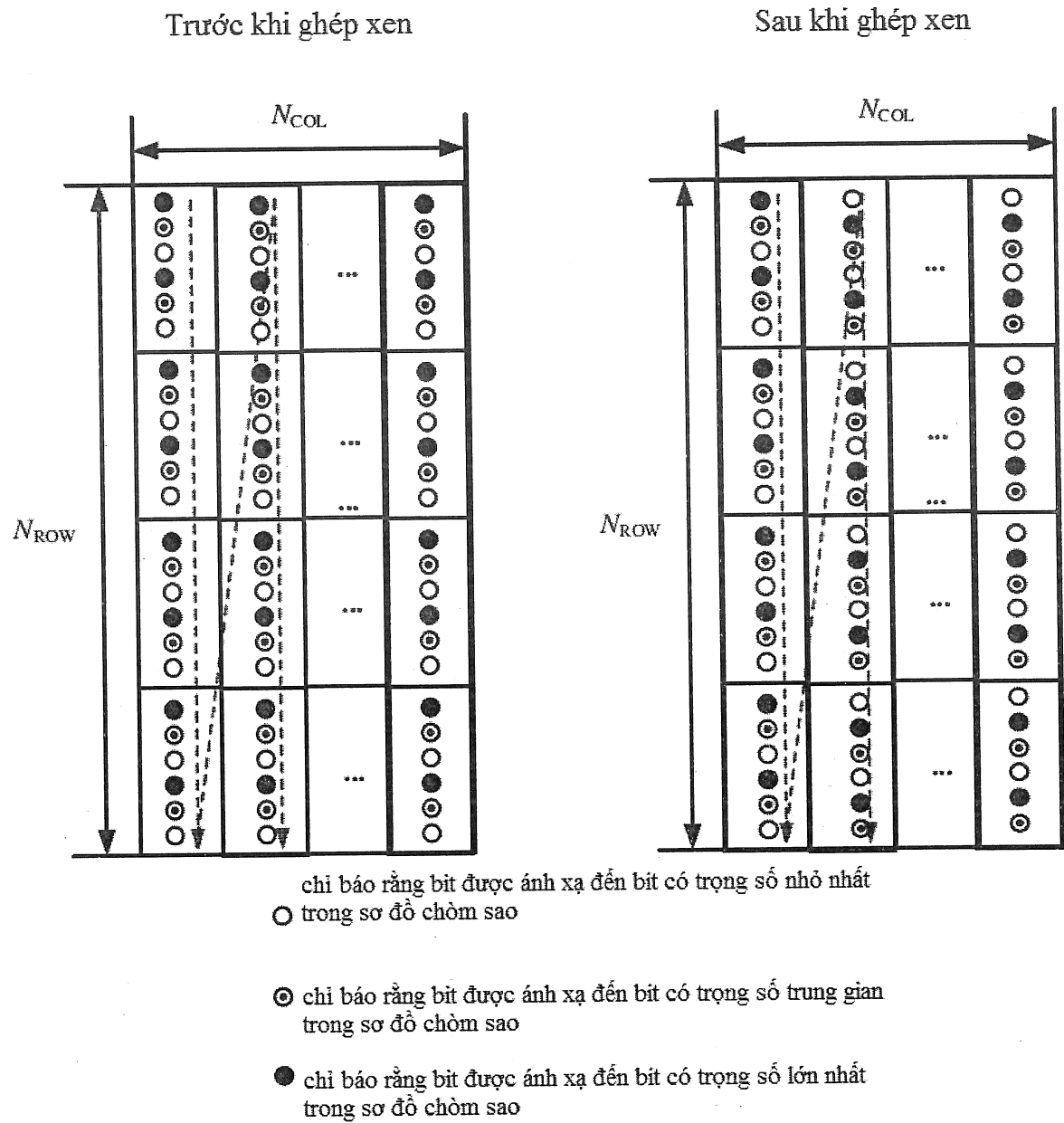


Fig.3

3/18

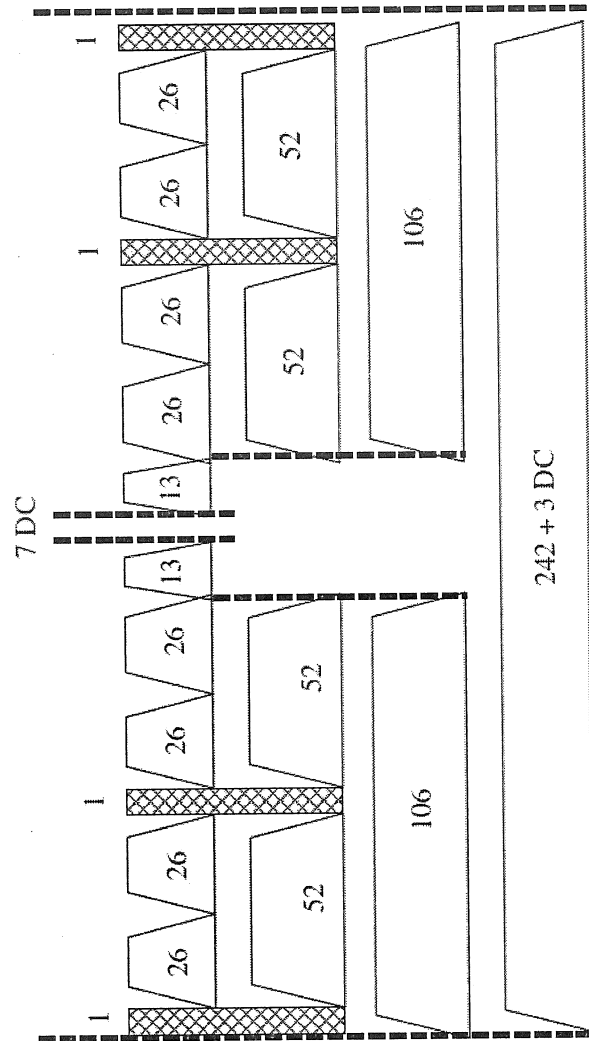
Kênh mang bảo vệ
thành phần 5Kênh mang bảo vệ
thành phần 6RU 26 âm (kênh mang
thành phần)RU 52 âm (kênh mang
thành phần)RU 106 âm (kênh mang
thành phần)RU 242 âm (kênh mang
thành phần)

Fig.4

4/18

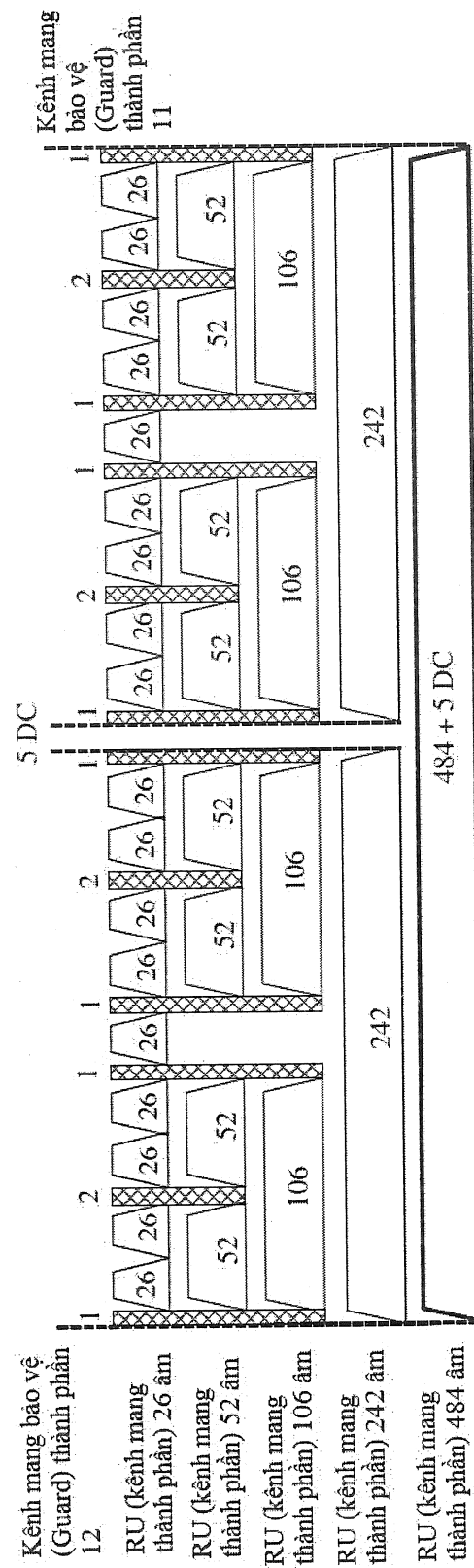


Fig.5

5/18

Kênh mang bảo vệ (Guard)
thành phần 11

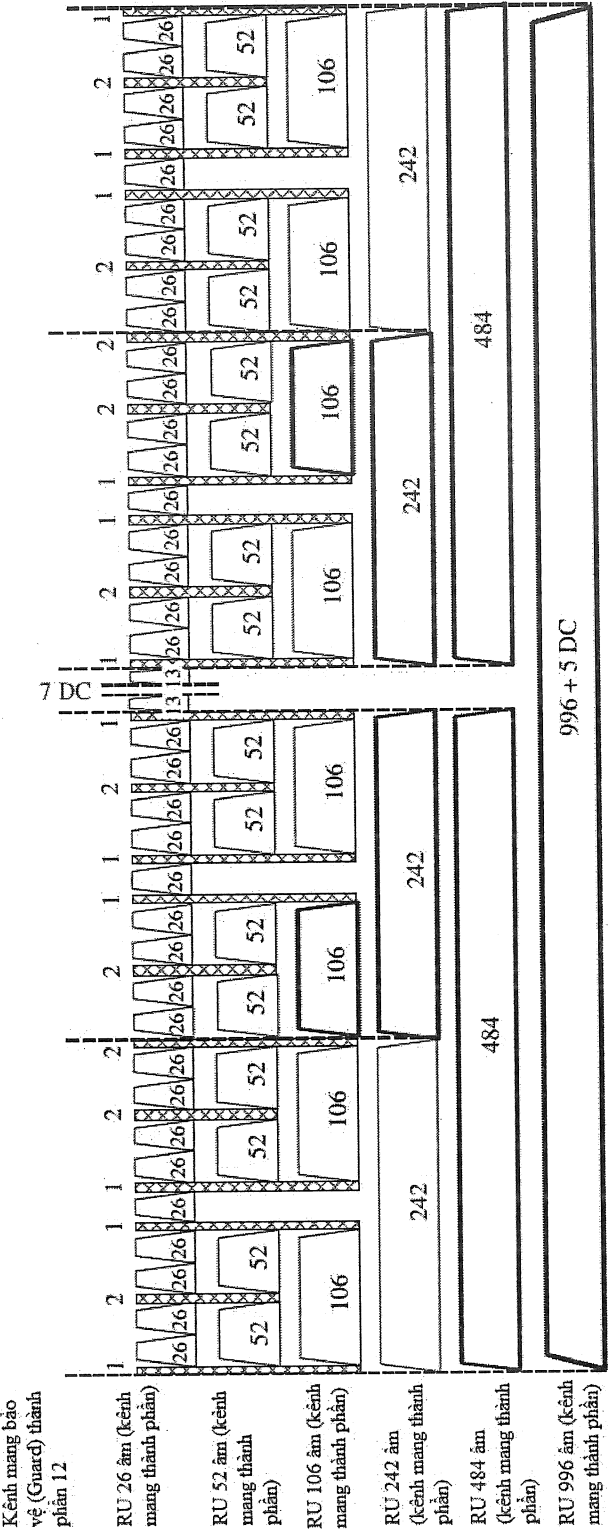


Fig.6

6/18

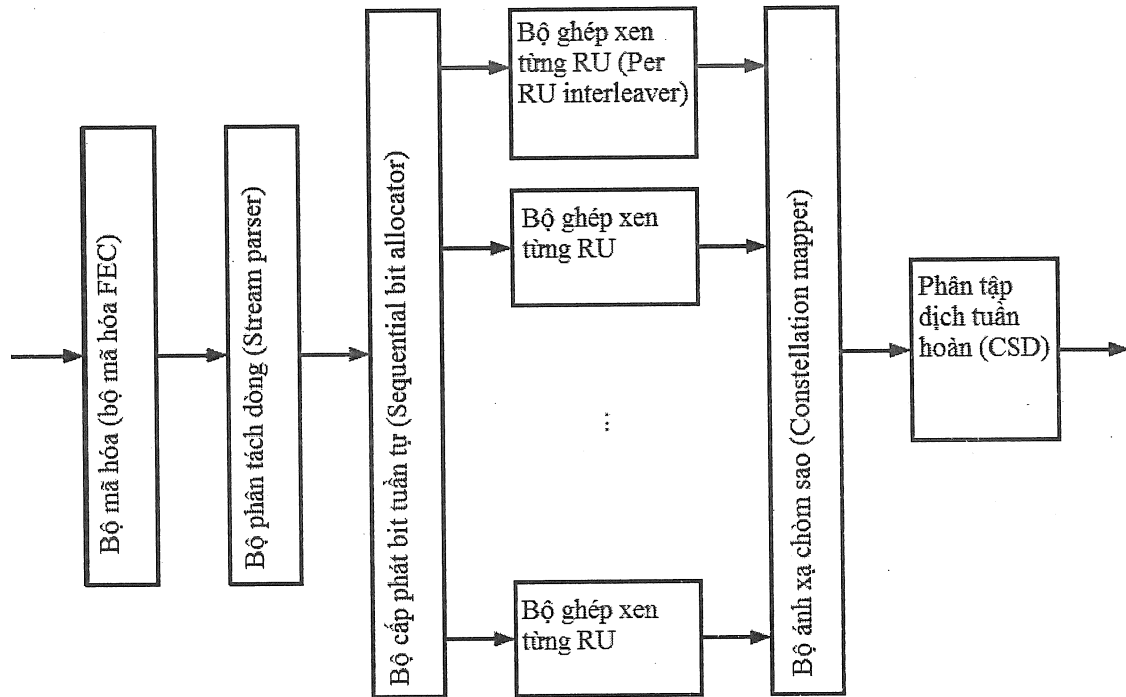


Fig.7

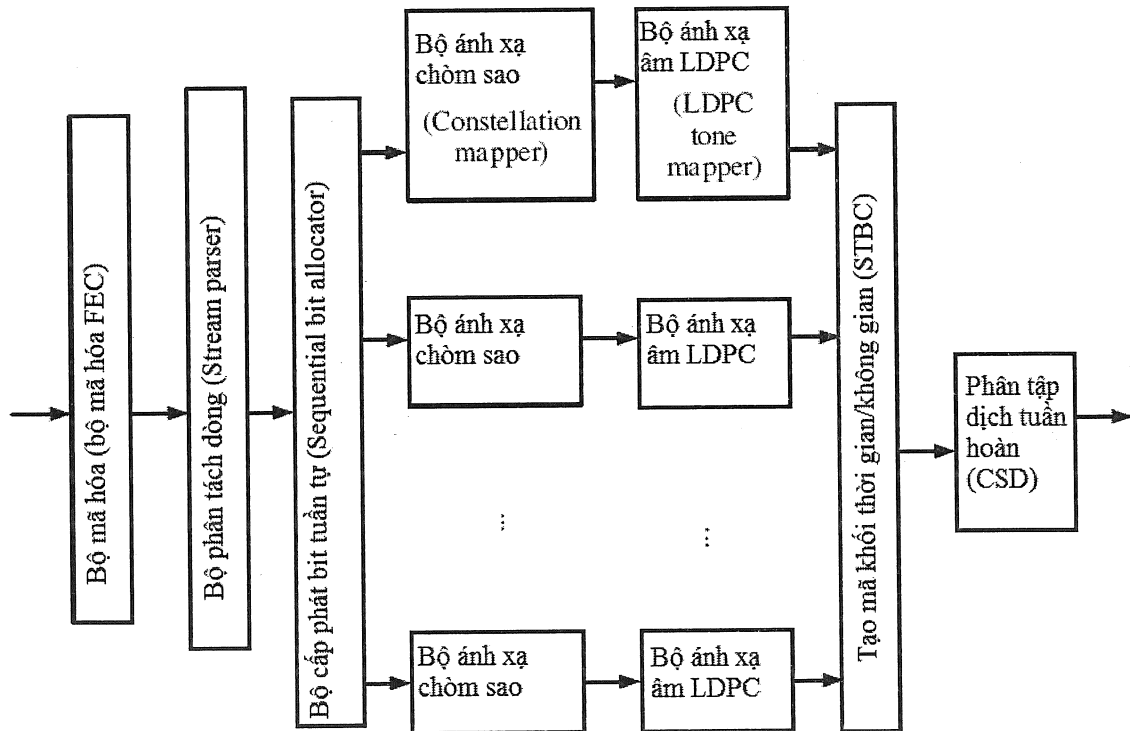


Fig.8

7/18

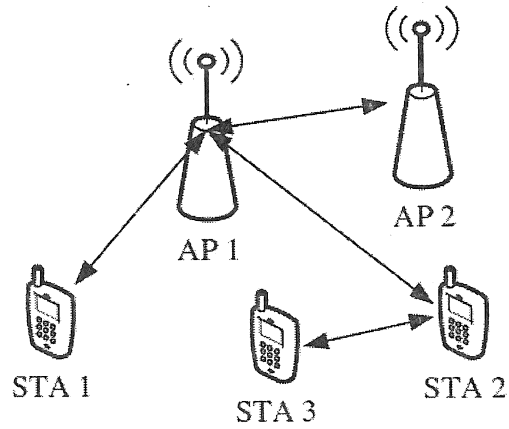


Fig.9

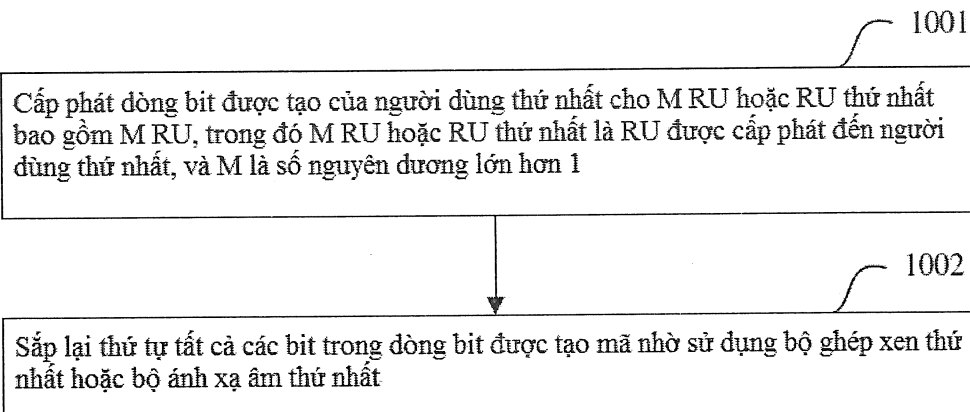


Fig.10

8/18

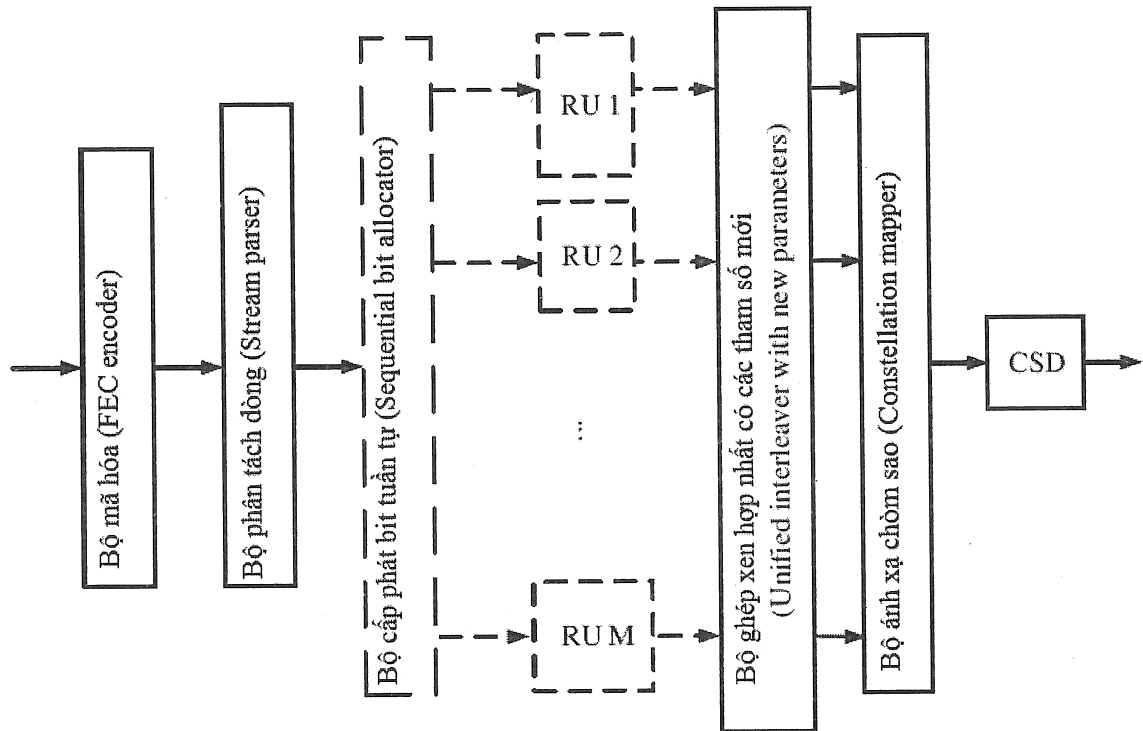


Fig.11A

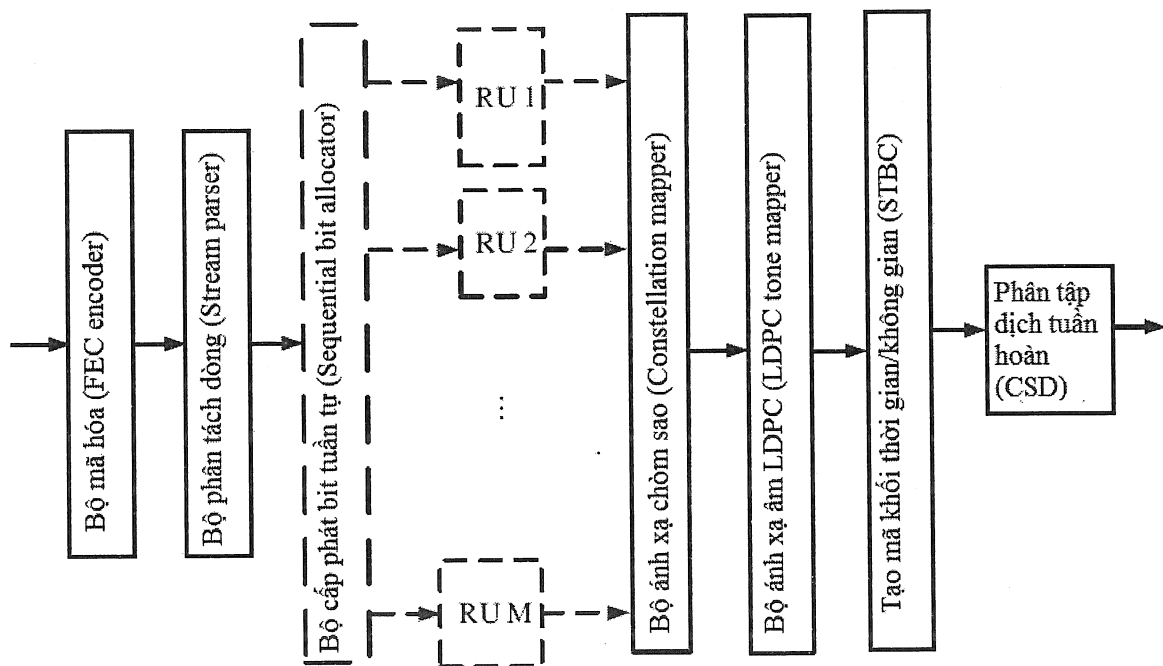


Fig.11B

9/18

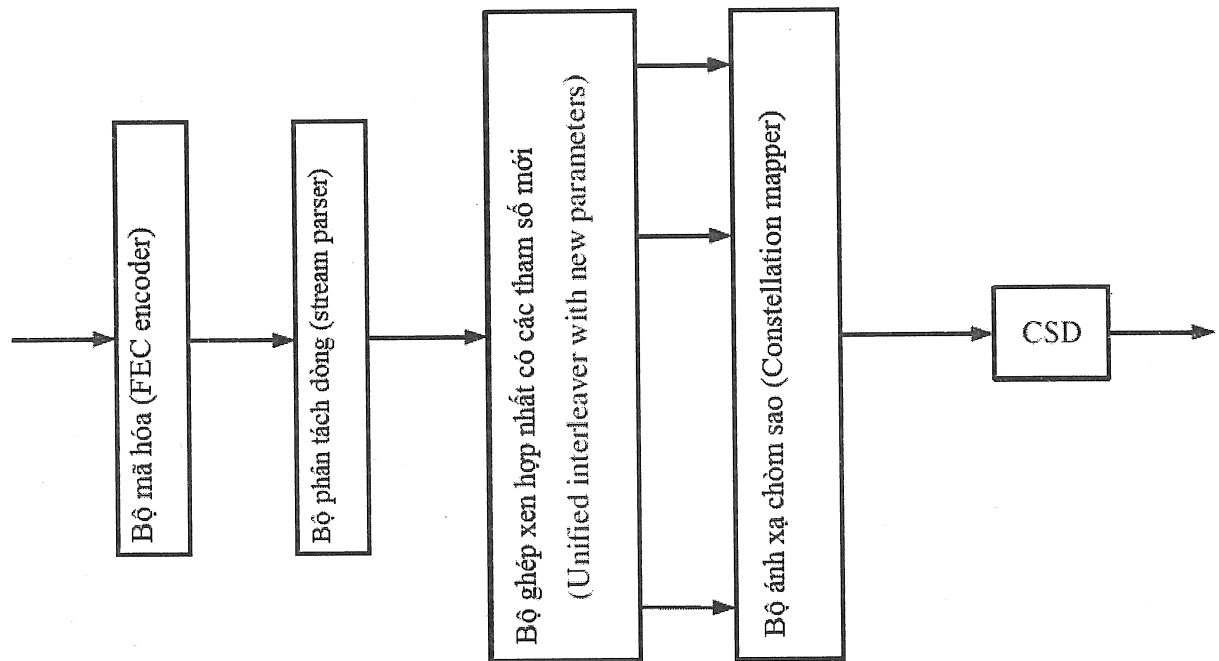


Fig.11C

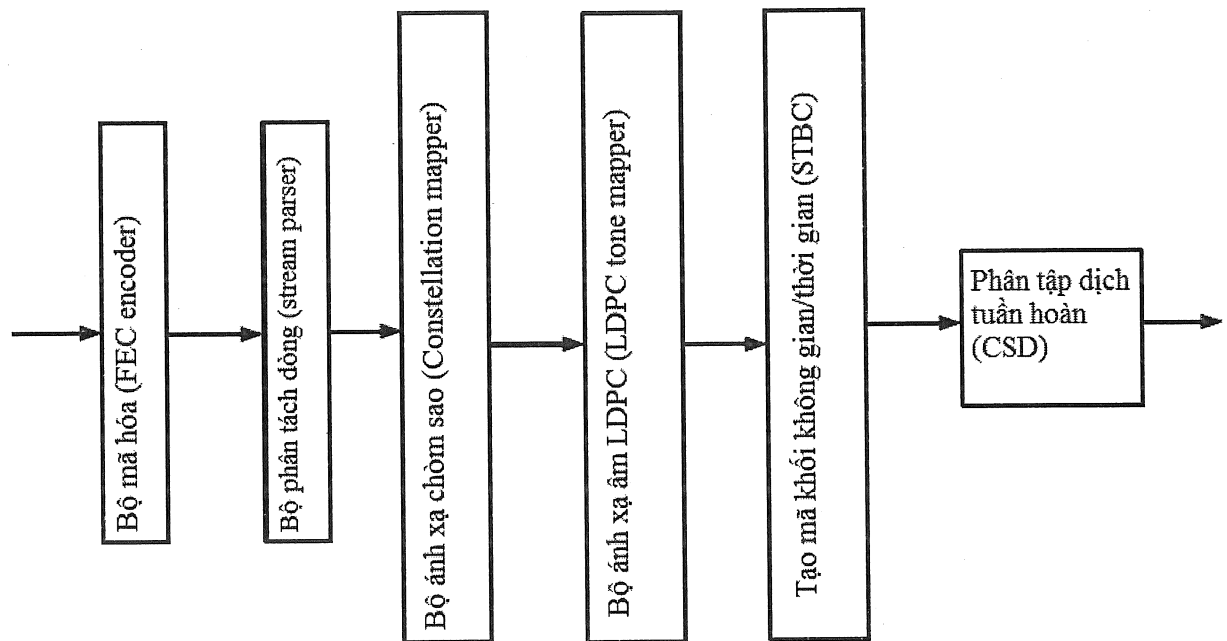


Fig.11D

10/18

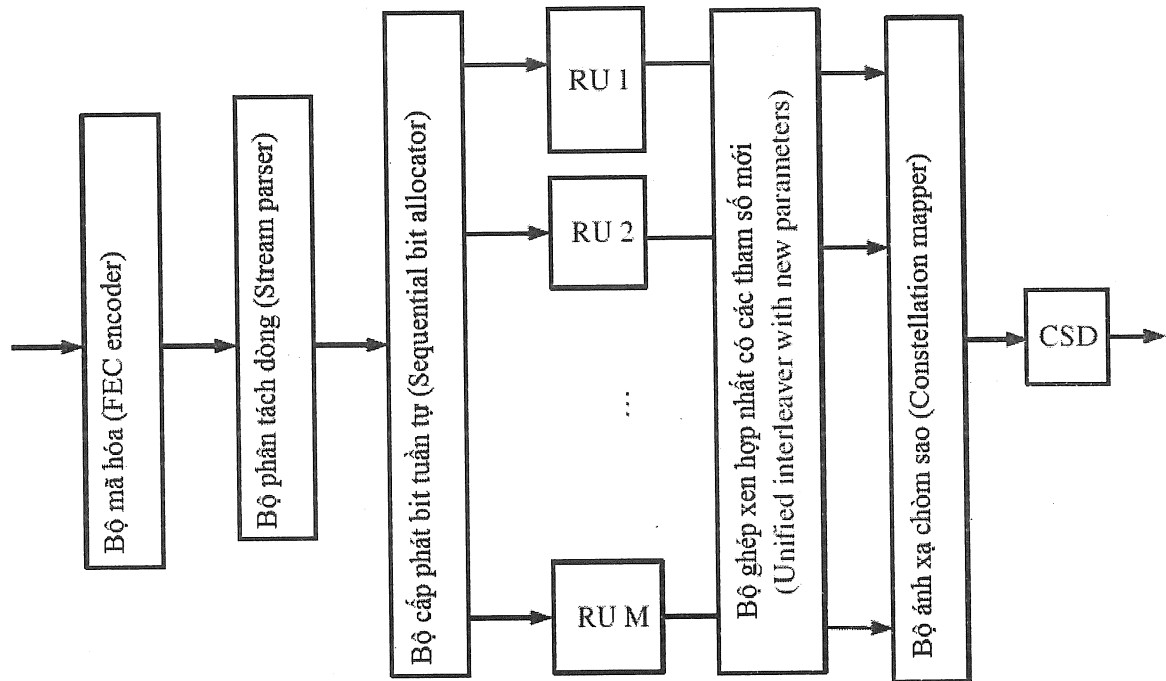


Fig.11E

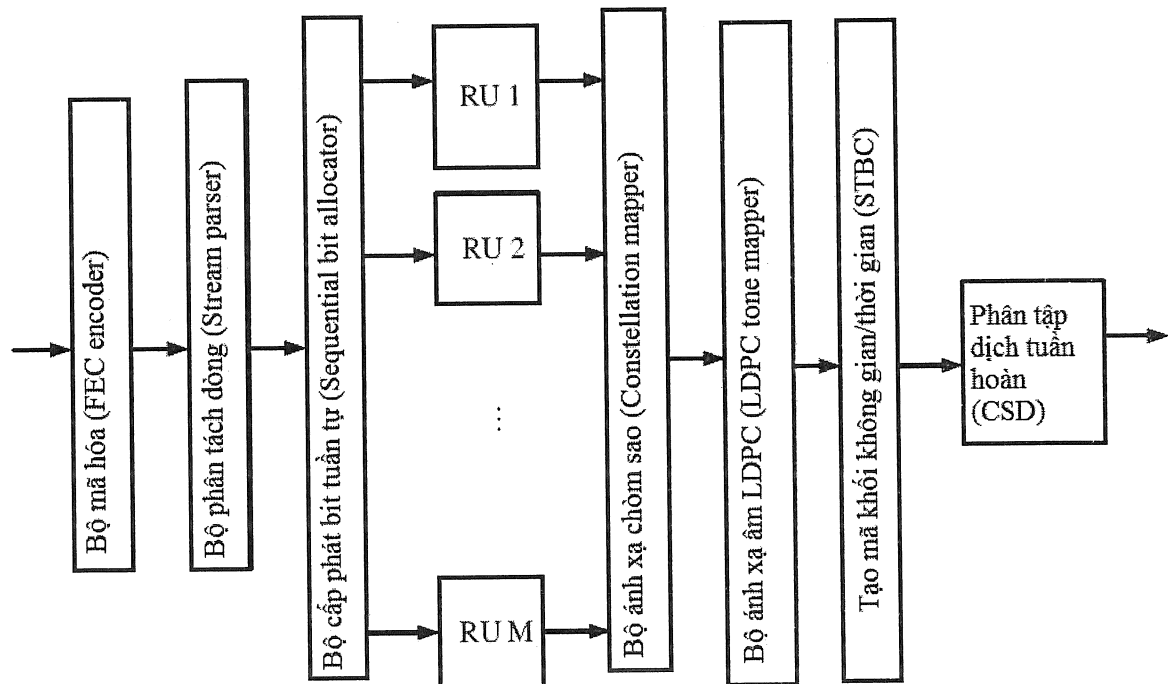


Fig.11F

11/18

5000 khung, 1600 bit trên khung

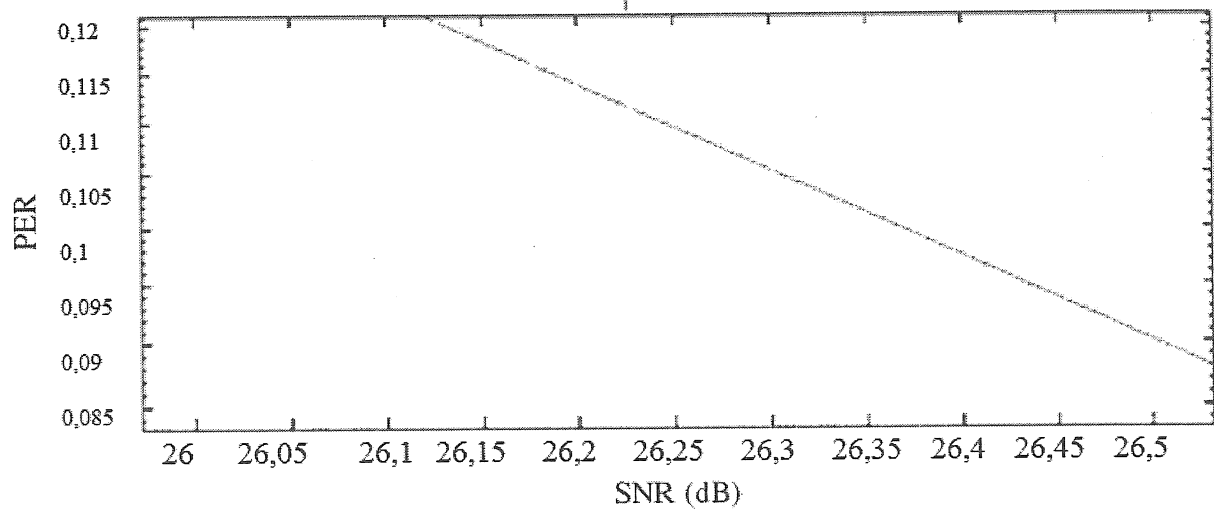


Fig.12A

5000 khung, 1600 bit trên khung

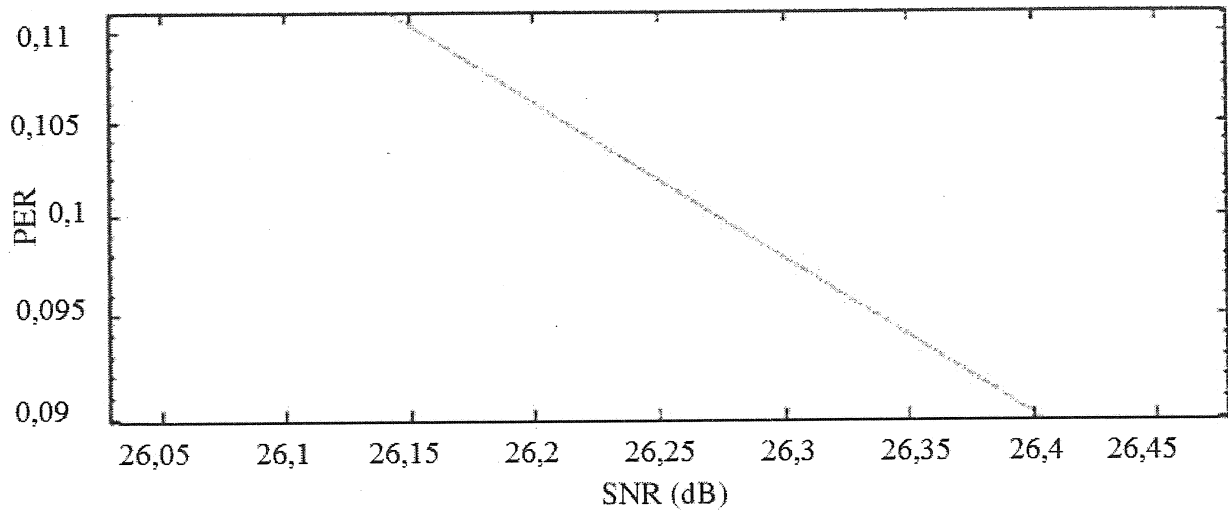


Fig.12B

12/18

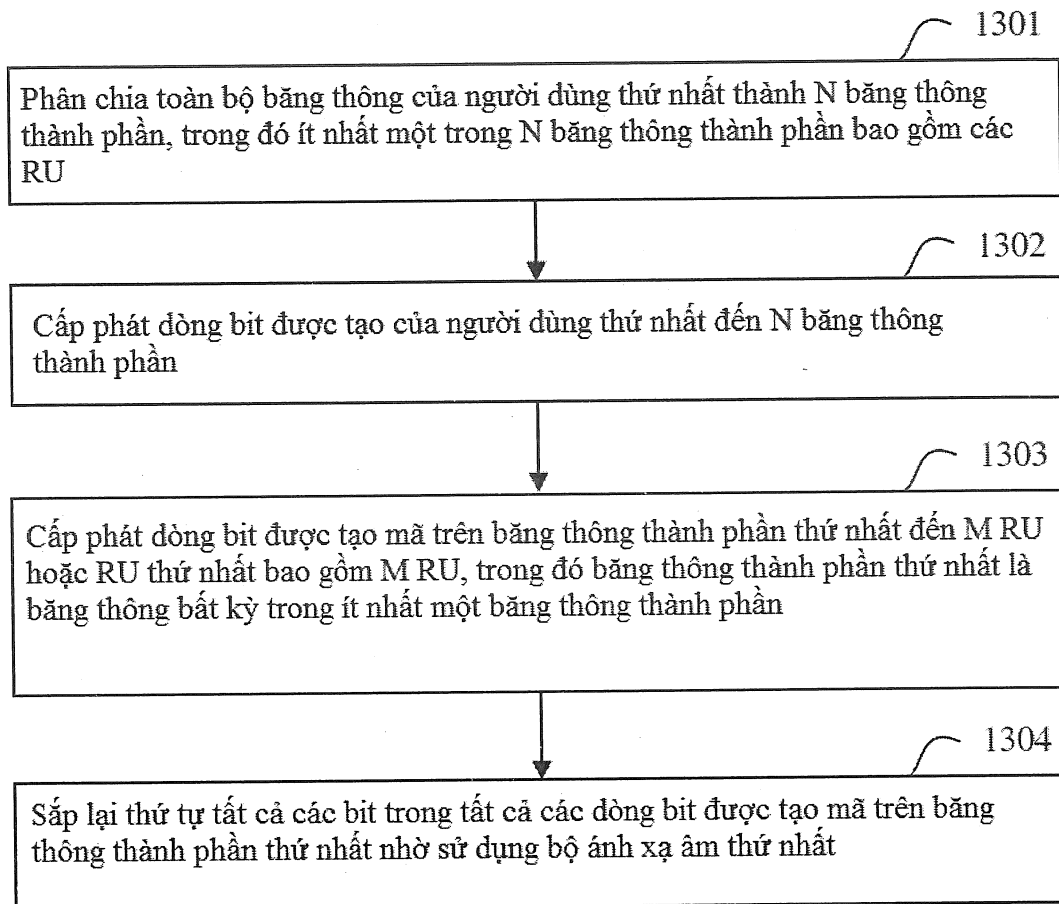


Fig.13

13/18

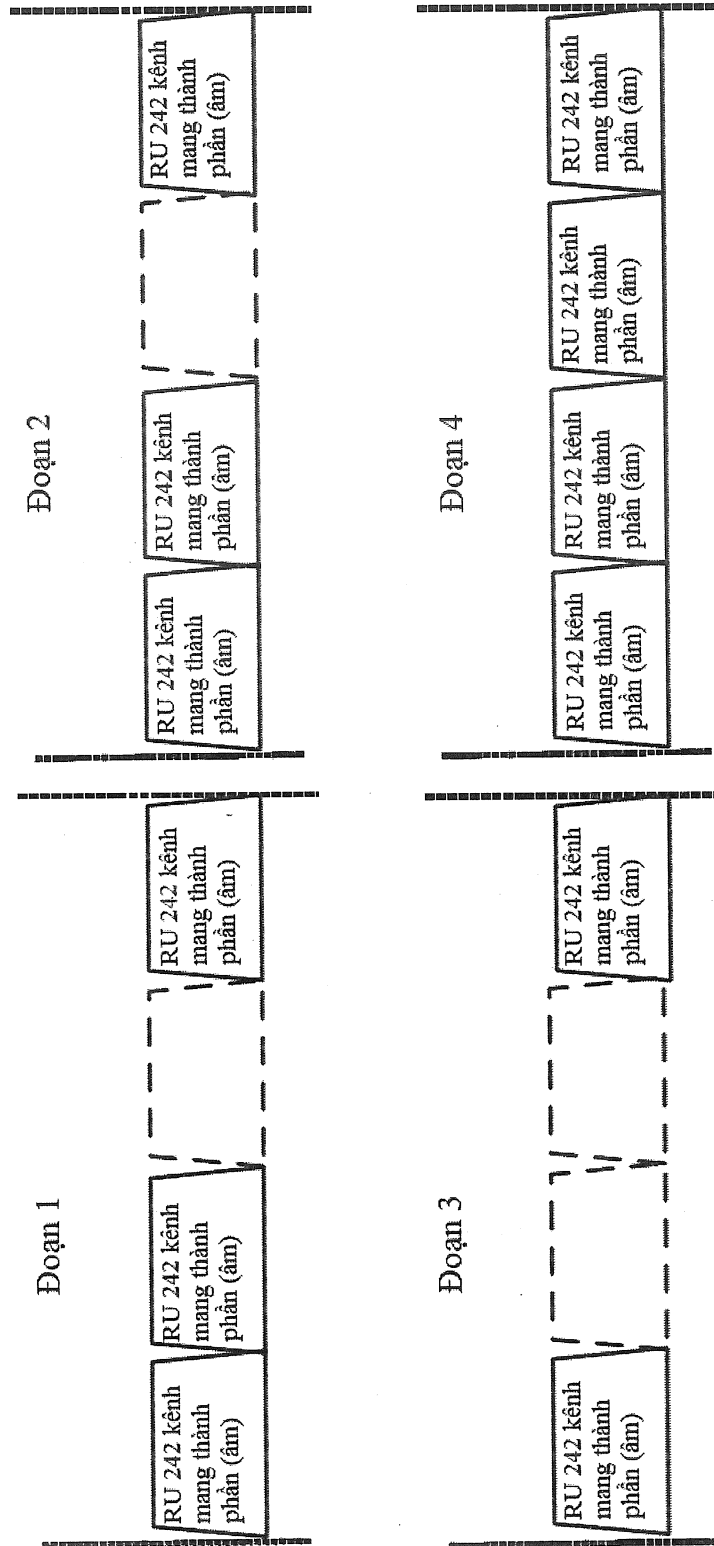


Fig.14

14/18

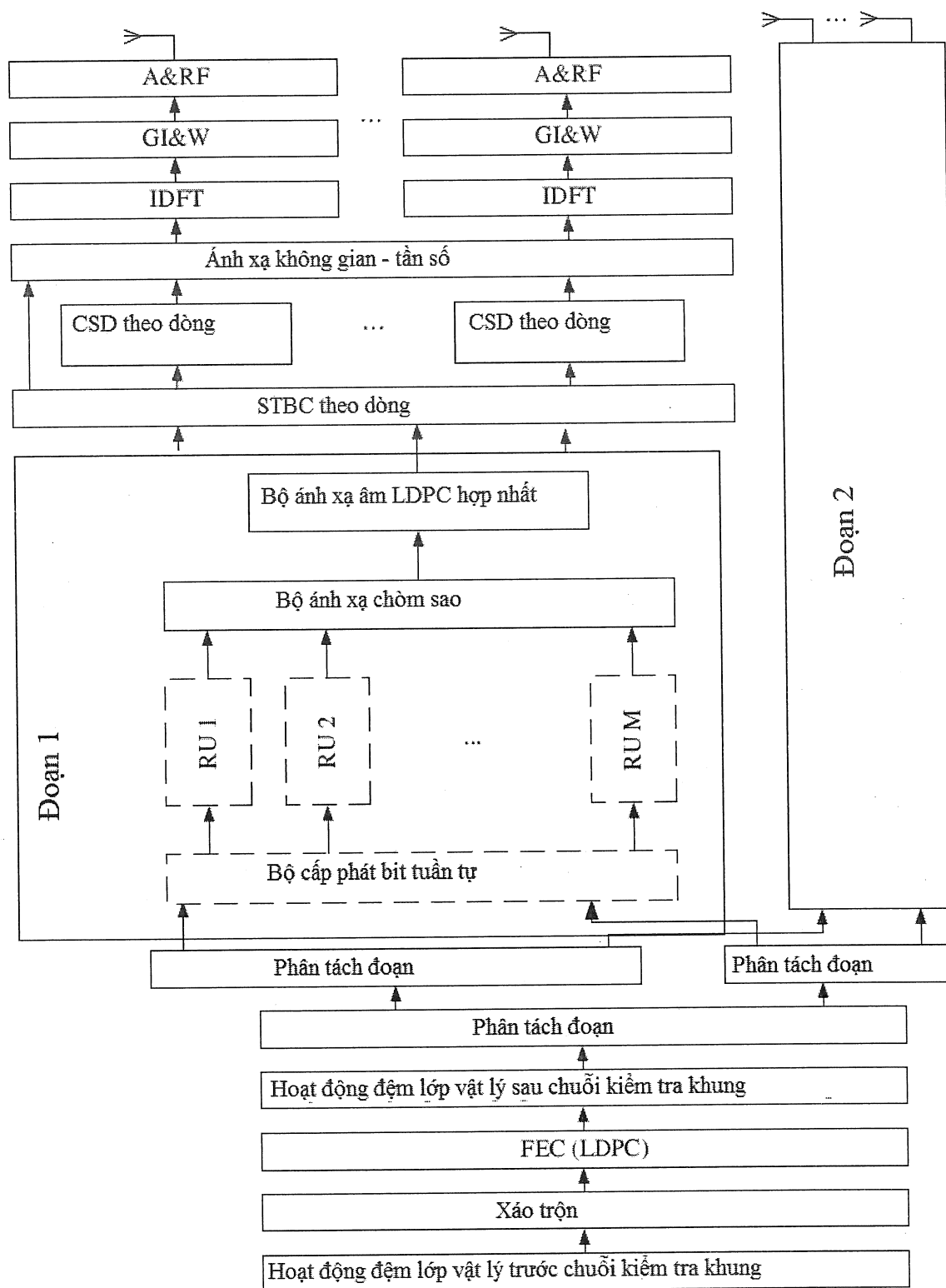


Fig.15

15/18

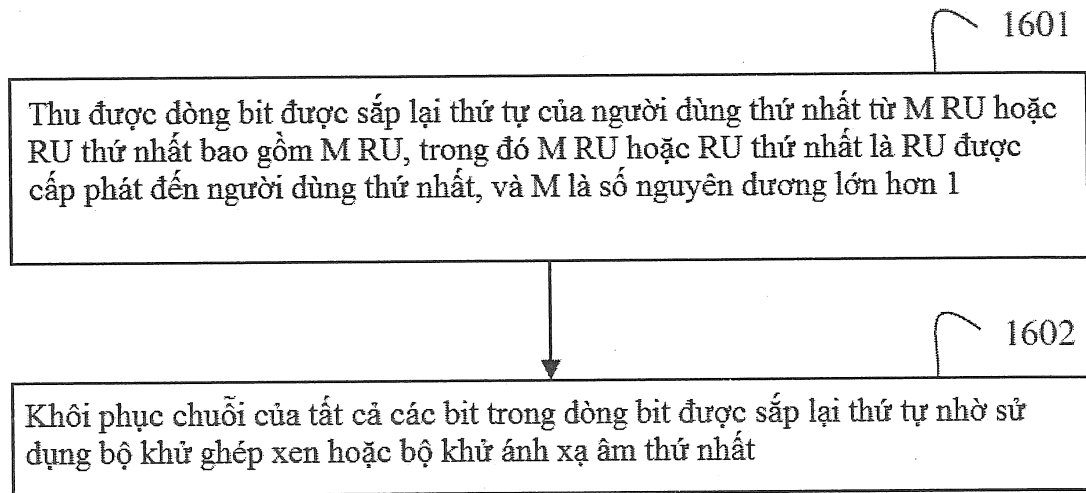


Fig.16

16/18

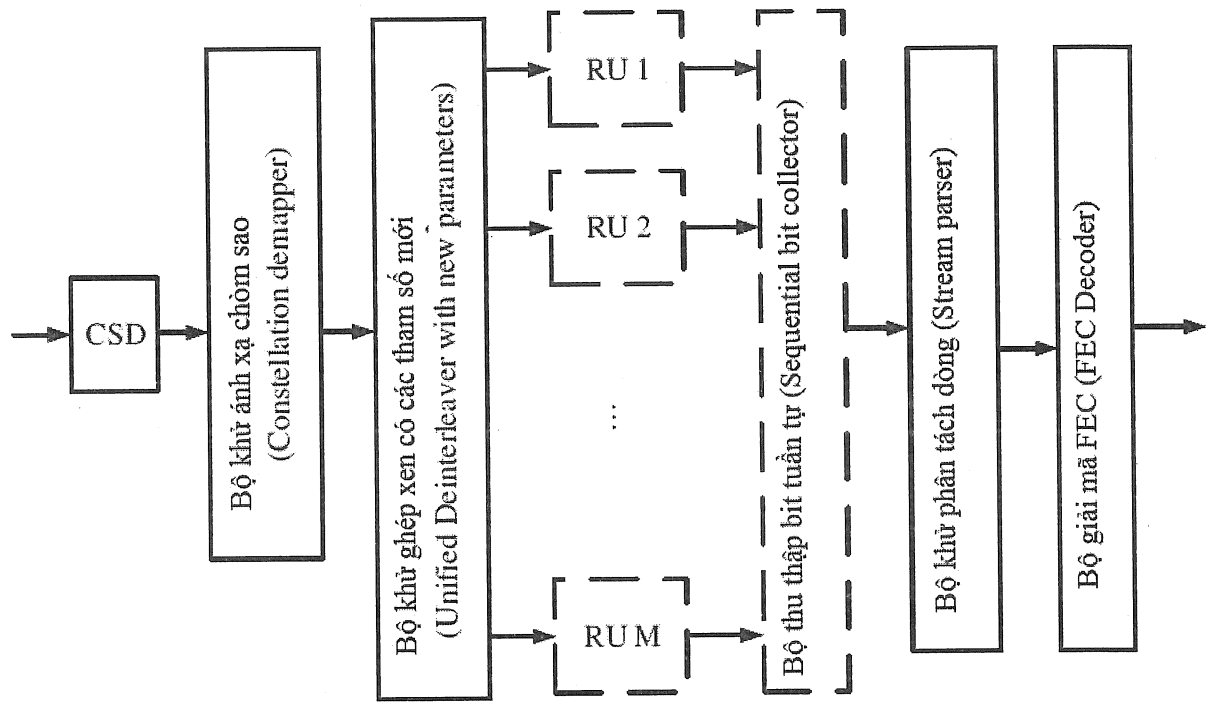


FIG. 17

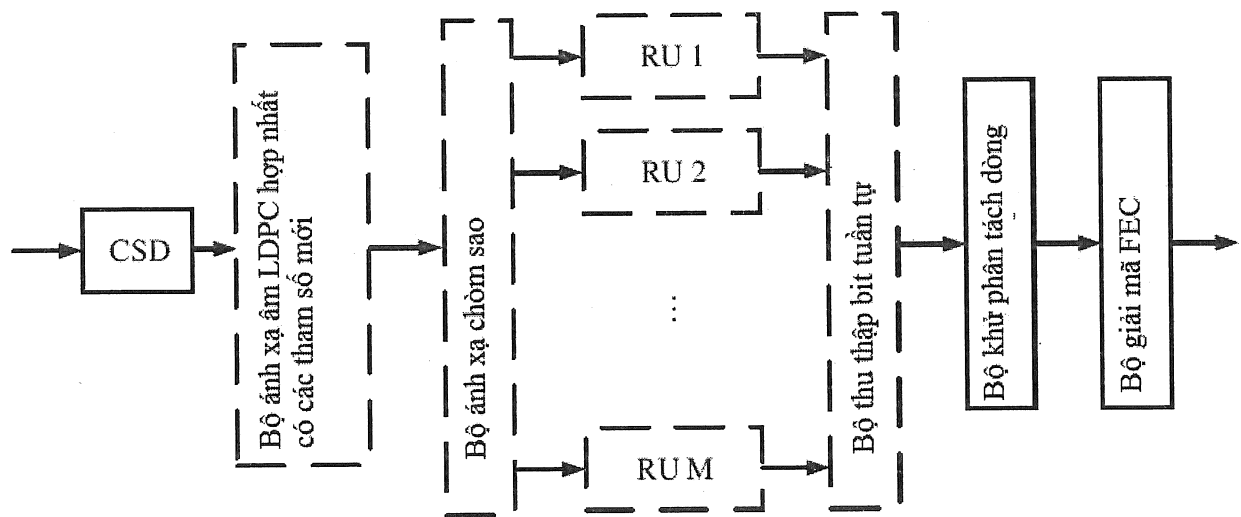


Fig.18

17/18

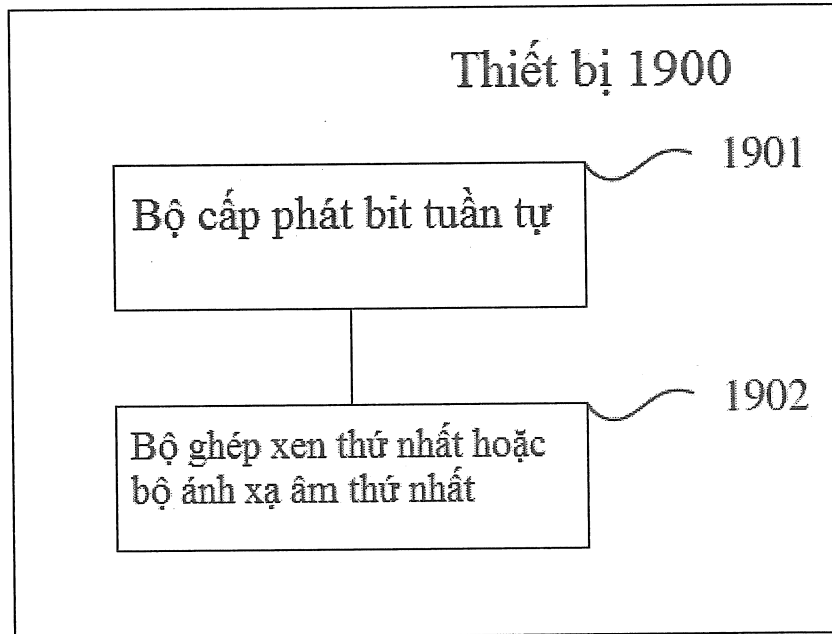


Fig.19

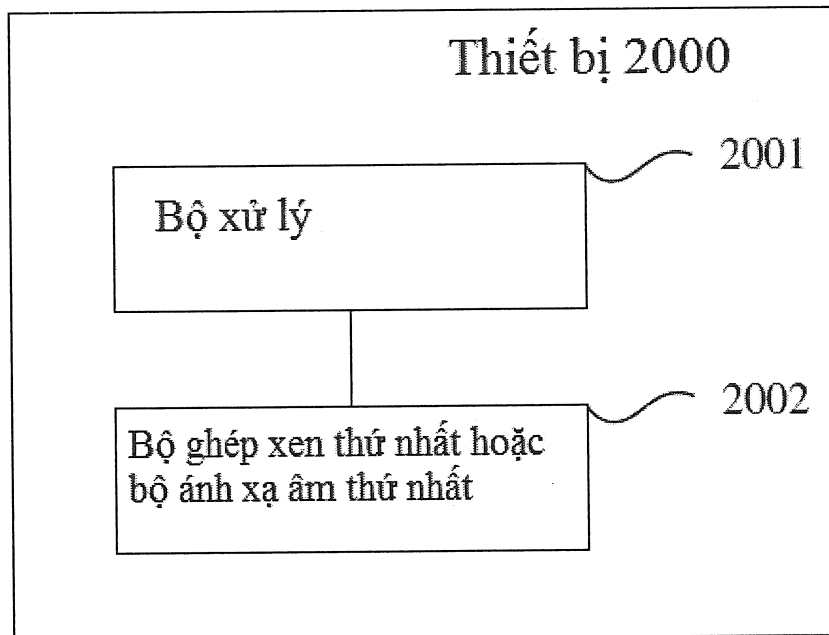


Fig.20

18/18

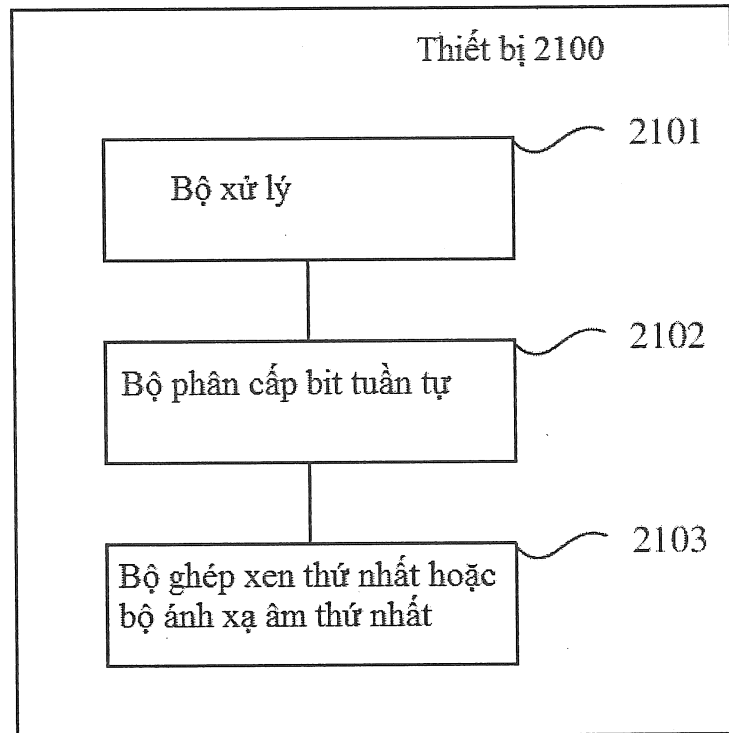


Fig.21

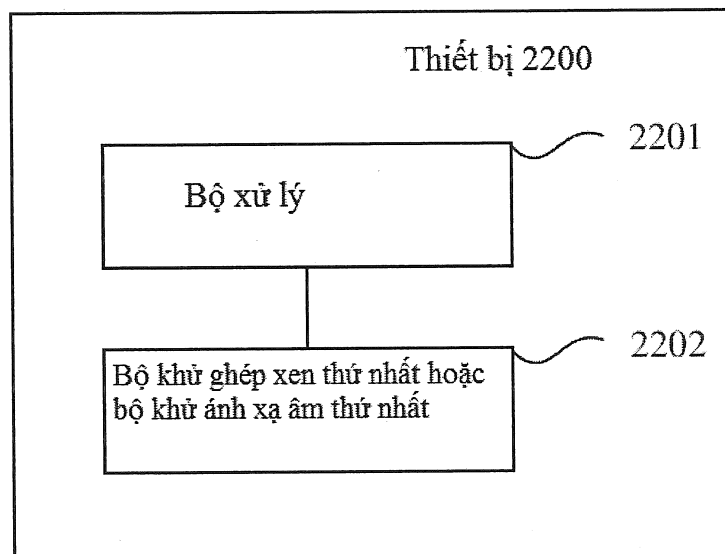


Fig.22