



(12) BẢN MÔ TẢ SÁNG CHẾ THUỘC BẰNG ĐỘC QUYỀN SÁNG CHẾ

(19) Cộng hòa xã hội chủ nghĩa Việt Nam (VN) (11)
CỤC SỞ HỮU TRÍ TUỆ



1-0052957

(51)^{2023.01} G06F 3/041; H10K 59/40; H10K 59/131 (13) B

-
- (21) 1-2021-07642 (22) 10/03/2021
(86) PCT/CN2021/079991 10/03/2021 (87) WO 2021/180126 16/09/2021
(30) 202020318481.1 13/03/2020 CN; 202010505842.8 05/06/2020 CN
(45) 25/11/2025 452 (43) 26/12/2022 417A
(73) 1. BOE TECHNOLOGY GROUP CO., LTD. (CN)
No.10 Jiuxianqiao Rd., Chaoyang District, Beijing 100015, China
2. CHENGDU BOE OPTOELECTRONICS TECHNOLOGY CO., LTD. (CN)
No.1188 Hezuo Rd., (West Zone), Hi-tech Development Zone, Chengdu, Sichuan
611731, China
(72) Yuanzhang ZHU (CN); Ren XIONG (CN); Qiang TANG (CN); Guoqiang WU (CN);
Fei SHANG (CN); Haijun QIU (CN).
(74) Công ty Luật TNHH Phạm và Liên danh (PHAM & ASSOCIATES)
-

(54) THIẾT BỊ HIỂN THỊ

(21) 1-2021-07642

(57) Sáng chế đề xuất thiết bị hiển thị. Bảng hiển thị (9) của thiết bị hiển thị bao gồm chip bảng hiển thị (55); cụm cổng hiển thị thứ hai (822) lần lượt được kết nối điện tới các cổng hiển thị thứ nhất (812) và cụm cổng điều khiển cảm ứng thứ hai (821) được kết nối điện tới cổng điều khiển cảm ứng thứ nhất (811) lần lượt được bố trí trong vùng liên kết thứ hai (199) của bảng mạch chính (1); mỗi đường điều khiển cảm ứng phân đoạn (31) bao gồm phân đoạn thứ nhất (311) và phân đoạn thứ hai (312), trong đó phân đoạn thứ nhất (311) được kết nối giữa cổng điều khiển cảm ứng thứ hai (821) và đầu nối chính (5) trong vùng thứ nhất (191), và phân đoạn thứ hai (312) được kết nối giữa chip điều khiển cảm ứng (4) và đầu nối chính (5) trong vùng thứ hai (192); vùng thứ ba (291) của bảng mạch chân nối (2) được liên kết tới vùng thứ nhất (191), và vùng thứ tư (292) được liên kết tới vùng thứ hai (192); và các đường điều khiển cảm ứng phân đoạn (31) tương ứng một đối một với các đường truyền từ chân nối (313), và đường truyền từ chân nối (313) được kết nối giữa chân nối (6) của vùng thứ ba (291) và chân nối (6) của vùng thứ tư (292), và hai đầu nối chính (5) tương ứng với hai chân nối (6) được kết nối tới đường điều khiển cảm ứng phân đoạn (31).

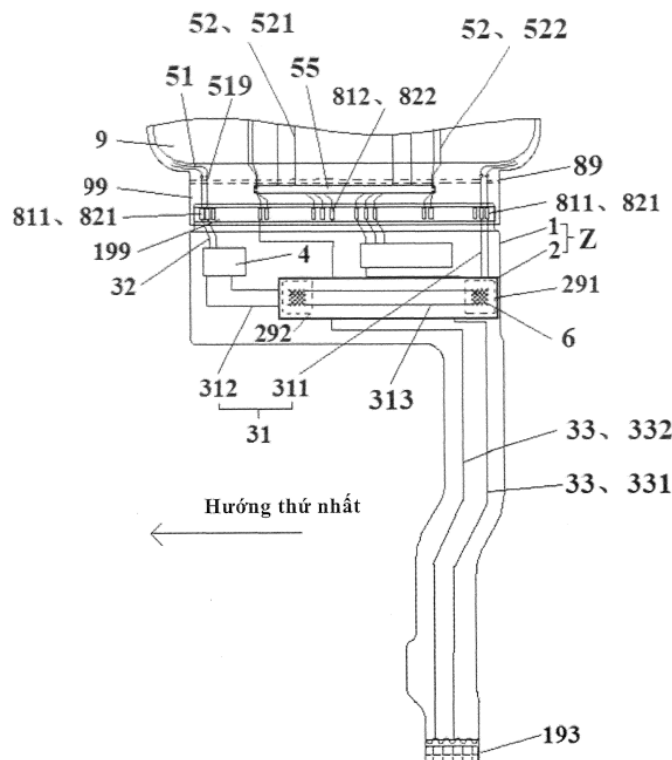


Fig. 3

Lĩnh vực kỹ thuật được đề cập

Sáng chế liên quan tới lĩnh vực công nghệ hiển thị, và cụ thể là đèn thiết bị hiển thị.

Tình trạng kỹ thuật của sáng chế

Bảng hiển thị có thể được liên kết tới bảng mạch, và bảng mạch sau đó được nối tới nguồn tín hiệu hiển thị như là bo mạch chủ, sao cho tín hiệu điều khiển hiển thị được đưa vào trong bảng hiển thị thông qua đường dẫn trong bảng mạch. Đối với bảng hiển thị có chức năng cảm ứng, tín hiệu cảm ứng cũng có thể được truyền thông qua bảng mạch, do vậy số đường dẫn trong bảng mạch được tăng hơn nữa.

Để tránh việc mất kết nối giữa các đường dẫn trong bảng mạch hoặc mật độ quá dày của các đường dẫn trong bảng mạch, số lớp cho dây dẫn có thể phải được tăng lên, do vậy gây ra các vấn đề tăng chi phí, giảm hiệu suất và tương tự.

Bản chất kỹ thuật của sáng chế

Theo khía cạnh thứ nhất, sáng chế đề xuất thiết bị hiển thị, bao gồm bảng hiển thị, cụm bảng mạch, mà cụm bảng mạch có bảng mạch chính và bảng mạch chân nối;

Bảng hiển thị bao gồm nền, cấu trúc hiển thị được bố trí trên nền và cấu trúc điều khiển cảm ứng được bố trí ở phía cấu trúc hiển thị xa khỏi nền; bảng hiển thị có vùng liên kết thứ nhất, và cụm cổng hiển thị thứ nhất được kết nối điện với cấu trúc hiển thị và cụm cổng điều khiển cảm ứng thứ nhất được kết nối điện với cấu trúc điều khiển cảm ứng được bố trí trong vùng liên kết thứ nhất;

bảng hiển thị có chip bảng hiển thị;

bảng mạch chính được bố trí có vùng liên kết thứ hai, vùng kết nối, vùng thứ nhất và vùng thứ hai; vùng liên kết thứ hai được liên kết với vùng liên kết thứ nhất, và cụm cổng hiển thị thứ hai lần lượt được kết nối điện với các cổng hiển thị thứ nhất và cụm cổng điều khiển cảm ứng thứ hai lần lượt được kết nối điện với các cổng điều khiển cảm ứng thứ nhất được bố trí trong vùng liên kết thứ hai; cụm đầu nối

chính lần lượt được bố trí trong vùng thứ nhất và vùng thứ hai;

bảng mạch chính bao gồm chip điều khiển cảm ứng, cụm đường truyền hiển thị và cụm đường điều khiển cảm ứng phân đoạn; mỗi đường điều khiển cảm ứng phân đoạn có phân đoạn thứ nhất và phân đoạn thứ hai, mà phân đoạn thứ nhất được kết nối giữa một trong các cổng điều khiển cảm ứng thứ hai và một trong các đầu nối chính trong vùng thứ nhất, và phân đoạn thứ hai được kết nối giữa chip điều khiển cảm ứng và một trong các đầu nối chính trong vùng thứ hai; ít nhất một phần các đường truyền hiển thị được kết nối giữa các cổng hiển thị thứ hai và vùng kết nối, và giao với đường được kết nối giữa vùng thứ nhất và vùng thứ hai;

bảng mạch chân nối có vùng thứ ba và vùng thứ tư; vùng thứ ba được liên kết với vùng thứ nhất, và vùng thứ tư được liên kết với vùng thứ hai; cụm chân nối được kết nối điện với các đầu nối chính trong vùng thứ nhất lần lượt được bố trí trong vùng thứ ba, và cụm chân nối được kết nối điện với các đầu nối chính trong vùng thứ hai lần lượt được bố trí trong vùng thứ tư;

bảng mạch chân nối có cụm đường truyền từ chân nối mà tương ứng một đối một với các đường điều khiển cảm ứng phân đoạn; mỗi đường truyền từ chân nối được kết nối giữa một trong các chân nối trong vùng thứ ba và một trong các chân nối trong vùng thứ tư, và hai trong các đầu nối chính được kết nối điện với hai chân nối như vậy lần lượt được kết nối với phân đoạn thứ nhất và phân đoạn thứ hai của một trong các đường điều khiển cảm ứng phân đoạn;

bảng mạch chính là bảng mạch dẻo; bảng mạch chân nối là bảng mạch dẻo.

Trong một số phương án, các chân nối được nối tới đường truyền từ chân nối là các đầu nối hoạt động;

bảng mạch chân nối còn có vòng che chắn, và vòng che chắn bao quanh đường truyền từ chân nối và các đầu nối hoạt động.

Trong một số phương án, ít nhất một trong các chân nối trong vùng thứ ba là đầu nối che chắn được nối tới vòng che chắn;

ít nhất một trong các chân nối trong vùng thứ tư là đầu nối che chắn được nối tới vòng che chắn.

Trong một số phương án, ít nhất một trong các chân nối trong vùng thứ ba đầu nối đất được nối tới cổng nối đất;

ít nhất một trong các chân nối trong vùng thứ tư đầu nối đất được nối tới cổng nối đất.

Trong một số phương án, ít nhất một trong các chân nối trong vùng thứ ba là đầu nối nổi nổi;

ít nhất một trong các chân nối trong vùng thứ tư là đầu nối nổi nổi.

Trong một số phương án, bảng mạch chân nối có lớp đế thứ nhất, mà lớp dẫn điện thứ nhất và lớp dẫn điện thứ hai lần lượt được bố trí ở hai phía của lớp đế thứ nhất;

mỗi chân nối có phần tiếp xúc thứ nhất được bố trí trong lớp dẫn điện thứ nhất và phần tiếp xúc thứ hai được bố trí trong lớp dẫn điện thứ hai, và phần tiếp xúc thứ nhất và phần tiếp xúc thứ hai được kết nối thông qua phần kết nối trong lỗ xuyên của lớp đế thứ nhất.

Trong một số phương án, bề mặt của phần tiếp xúc thứ nhất xa khỏi lớp đế thứ nhất là một kiểu với lỗ ở đó, và bề mặt của phần tiếp xúc thứ hai xa khỏi lớp đế thứ nhất là một kiểu với lỗ ở đó;

phần kết nối là hình trụ rỗng; chân nối được kết nối điện với đầu nối chính thông qua cấu trúc hàn được tạo ra bằng cách hàn nóng chảy trong phần rỗng của phần kết nối.

Trong một số phương án, bề mặt phần tiếp xúc thứ nhất xa khỏi lớp đế thứ nhất có dạng vòng tròn, bề mặt phần tiếp xúc thứ hai xa khỏi lớp đế thứ nhất có dạng vòng tròn, và phần kết nối là hình trụ rỗng;

đường kính trong của vòng tròn khoảng từ 0,05mm đến 0,15mm, và đường kính ngoài của vòng tròn khoảng từ 0,25mm đến 0,35mm;

bề mặt đầu nối chính gần với lớp đế thứ nhất có dạng hình tròn, và đường kính hình tròn khoảng từ 0,25mm đến 0,35mm.

Trong một số phương án, mép ngoài của bề mặt phần tiếp xúc thứ nhất xa khỏi lớp đế thứ nhất có dạng hình tròn;

mép ngoài của bề mặt phần tiếp xúc thứ hai xa khỏi lớp đế thứ nhất có dạng hình tròn.

Trong một số phương án, lỗ theo kiểu của bề mặt phần tiếp xúc thứ nhất xa khỏi lớp đế thứ nhất có hình dạng được tạo ra bởi hai dải giao với nhau;

lỗ theo kiểu của bề mặt phần tiếp xúc thứ hai xa khỏi lớp đế thứ nhất có hình dạng được tạo ra bởi hai dải giao với nhau.

Trong một số phương án, mép ngoài của bề mặt phần tiếp xúc thứ nhất xa khỏi lớp đế thứ nhất có kích thước khác với mép ngoài của bề mặt phần tiếp xúc thứ hai xa khỏi lớp đế thứ nhất.

Trong một số phương án, một phần đường truyền từ chân nối được bố trí trong lớp dẫn điện thứ nhất, và phần còn lại của đường truyền từ chân nối được bố trí trong lớp dẫn điện thứ hai;

lớp dẫn điện thứ nhất được bố trí có ít nhất một lưới che chắn, và lớp dẫn điện thứ hai được bố trí có ít nhất một lưới che chắn.

Trong một số phương án, đường truyền từ chân nối được bố trí toàn bộ trong lớp dẫn điện thứ nhất;

lớp dẫn điện thứ hai được bố trí có lớp che chắn ít nhất ở vị trí tương ứng với đường truyền từ chân nối;

lớp dẫn điện thứ hai gần với bảng mạch chính hơn lớp dẫn điện thứ nhất.

Trong một số phương án, một phần bảng mạch chân nối được bố trí với vùng thứ ba và một phần bảng mạch chân nối được bố trí với vùng thứ tư theo cấu trúc bất đối xứng.

Trong một số phương án, phần bảng mạch chân nối được bố trí với vùng thứ ba và phần bảng mạch chân nối được bố trí với vùng thứ tư theo cấu trúc bất đối xứng được áp dụng bởi ít nhất một trong các chế độ sau đây:

kiểu dẫn điện trong phần bảng mạch chân nối được bố trí với vùng thứ ba và kiểu dẫn điện trong phần bảng mạch chân nối được bố trí với vùng thứ tư theo cấu trúc bất đối xứng;

hình dạng phần bảng mạch chân nối được bố trí với vùng thứ ba và hình dạng phần bảng mạch chân nối được bố trí với vùng thứ tư theo cấu trúc bất đối xứng;

phần bảng mạch chân nối được bố trí với vùng thứ ba và phần bảng mạch chân nối được bố trí với vùng thứ tư được bố trí có dấu hiệu quang bất đối xứng.

Trong một số phương án, bảng mạch chính còn có cụm đường điều khiển cảm ứng kết nối trực tiếp, và mỗi đường điều khiển cảm ứng kết nối trực tiếp được kết nối giữa chip điều khiển cảm ứng và một trong các cổng điều khiển cảm ứng thứ hai.

Trong một số phương án, bảng hiển thị có cụm đường điều khiển cảm ứng bảng hiển thị để đưa ra các tín hiệu cảm ứng tới các cổng điều khiển cảm ứng thứ nhất;

số đường điều khiển cảm ứng bảng hiển thị bằng tổng số đường điều khiển cảm ứng phân đoạn và số đường điều khiển cảm ứng kết nối trực tiếp.

Trong một số phương án, cấu trúc điều khiển cảm ứng có cụm điện cực cảm biến và cụm điện cực quét chồng lên nhau và cách điện;

mỗi điện cực cảm biến được kết nối điện với một trong các cổng điều khiển cảm ứng thứ nhất, các cổng điều khiển cảm ứng thứ nhất được kết nối điện với điện cực cảm biến là các cổng điều khiển cảm ứng cảm biến thứ nhất, và các cổng điều khiển cảm ứng thứ hai được kết nối điện với các cổng điều khiển cảm ứng cảm biến thứ nhất là các cổng điều khiển cảm ứng cảm biến thứ hai;

mỗi điện cực quét được kết nối điện với một trong các cổng điều khiển cảm ứng thứ nhất, các cổng điều khiển cảm ứng thứ nhất được kết nối điện với điện cực quét là các cổng điều khiển cảm ứng quét thứ nhất, và các cổng điều khiển cảm ứng thứ hai được kết nối điện với các cổng điều khiển cảm ứng quét thứ nhất là các cổng điều khiển cảm ứng quét thứ hai;

mỗi đường điều khiển cảm ứng kết nối trực tiếp được kết nối với một trong các cổng điều khiển cảm ứng cảm biến thứ hai; phân đoạn thứ nhất của mỗi đường điều khiển cảm ứng phân đoạn được kết nối với một trong các cổng điều khiển cảm ứng quét thứ hai;

trong vùng liên kết thứ hai, dọc theo hướng thứ nhất, các cổng điều khiển cảm ứng quét thứ hai, các cổng hiển thị thứ hai và các cổng điều khiển cảm ứng cảm biến thứ hai được bố trí tuần tự; hướng thứ nhất song song với hướng mà trong đó chiều rộng vùng liên kết thứ hai kéo dài.

Trong một số phương án, cấu trúc điều khiển cảm ứng có cụm điện cực cảm biến và cụm điện cực quét chồng lên nhau và cách điện;

mỗi điện cực cảm biến được kết nối điện với một trong các cổng điều khiển cảm ứng thứ nhất, các cổng điều khiển cảm ứng thứ nhất được kết nối điện với điện cực cảm biến là các cổng điều khiển cảm ứng cảm biến thứ nhất, và các cổng điều khiển cảm ứng thứ hai được kết nối điện với các cổng điều khiển cảm ứng cảm biến

thứ nhất là các cổng điều khiển cảm ứng cảm biến thứ hai;

mỗi điện cực quét được kết nối điện với một trong các cổng điều khiển cảm ứng thứ nhất, các cổng điều khiển cảm ứng thứ nhất được kết nối điện với điện cực quét là các cổng điều khiển cảm ứng quét thứ nhất, và các cổng điều khiển cảm ứng thứ hai được kết nối điện với các cổng điều khiển cảm ứng quét thứ nhất là các cổng điều khiển cảm ứng quét thứ hai;

mỗi đường điều khiển cảm ứng kết nối trực tiếp được kết nối với một trong các cổng điều khiển cảm ứng quét thứ hai; phân đoạn thứ nhất của mỗi đường điều khiển cảm ứng phân đoạn được kết nối với một trong các cổng điều khiển cảm ứng cảm biến thứ hai;

trong vùng liên kết thứ hai, dọc theo hướng thứ nhất, các cổng điều khiển cảm ứng cảm biến thứ hai, các cổng hiển thị thứ hai và các cổng điều khiển cảm ứng quét thứ hai được bố trí tuần tự; hướng thứ nhất song song với hướng mà trong đó chiều rộng vùng liên kết thứ hai kéo dài.

Trong một số phương án, bảng mạch chính có lớp đế thứ hai, và lớp dẫn điện thứ ba và lớp dẫn điện thứ tư lần lượt được bố trí ở hai phía của lớp đế thứ hai.

Trong một số phương án, các đường truyền hiển thị được bố trí toàn bộ trong lớp dẫn điện thứ tư; lớp dẫn điện thứ ba được bố trí có cấu trúc che chắn ít nhất ở các vị trí tương ứng với các đường truyền hiển thị;

lớp dẫn điện thứ ba gần với bảng mạch chân nối hơn lớp dẫn điện thứ tư.

Trong một số phương án, các đường điều khiển cảm ứng phân đoạn được bố trí toàn bộ trong một lớp dẫn điện thứ ba và lớp dẫn điện thứ tư;

ngoài ra, một phần các đường điều khiển cảm ứng phân đoạn được bố trí trong lớp dẫn điện thứ ba, và phần còn lại của các đường điều khiển cảm ứng phân đoạn được bố trí trong lớp dẫn điện thứ tư.

Trong một số phương án, bảng mạch chính có vùng linh kiện;

trong vùng linh kiện, cụm linh kiện được bố trí ở phía bảng mạch chính;

chip điều khiển cảm ứng được bố trí ở phía vùng linh kiện của bảng mạch chính được bố trí với các linh kiện;

trong vùng linh kiện, lớp đỡ kim loại được bố trí ở phía bảng mạch chính ngược lại với phía được bố trí với các linh kiện.

Trong một số phương án, biên của hình chiếu vuông góc của lớp đỡ kim loại trên bảng mạch chính vượt quá biên của vùng linh kiện ít nhất 0,5mm.

Trong một số phương án, trong bất kỳ một trong vùng thứ nhất và vùng thứ hai, các đầu nối chính được bố trí theo mảng, bất kỳ hai trong số các đầu nối chính, lần lượt ở các hàng khác nhau, trong hai hàng bất kỳ liên kề của mảng ở các vị trí khác nhau theo hướng hàng, và bất kỳ hai trong số các đầu nối chính, lần lượt ở các cột khác nhau, trong hai cột bất kỳ liên kề của mảng ở các vị trí khác nhau theo hướng cột;

trong bất kỳ một trong vùng thứ ba và vùng thứ tư, các chân nối được bố trí theo mảng, hai chân nối bất kỳ, lần lượt ở các hàng khác nhau, trong hai hàng bất kỳ liên kề của mảng ở các vị trí khác nhau theo hướng hàng, và hai chân nối bất kỳ, lần lượt ở các cột khác nhau, trong hai cột bất kỳ liên kề của mảng ở các vị trí khác nhau theo hướng cột.

Trong một số phương án, trong bất kỳ một trong vùng thứ nhất và vùng thứ hai, mảng đầu nối chính có bảy hàng và bảy cột, với bốn đầu nối chính trong mỗi hàng lẻ, ba đầu nối chính trong mỗi hàng chẵn, bốn đầu nối chính trong mỗi cột lẻ, và ba đầu nối chính trong mỗi cột chẵn;

trong bất kỳ một trong vùng thứ ba và vùng thứ tư, mảng chân nối có bảy hàng và bảy cột, với bốn chân nối trong mỗi hàng lẻ, ba chân nối trong mỗi hàng chẵn, bốn chân nối trong mỗi cột lẻ, và ba chân nối trong mỗi cột chẵn.

Trong một số phương án, bảng hiển thị là bảng hiển thị điốt phát quang hữu cơ; cấu trúc hiển thị của bảng hiển thị điốt phát quang hữu cơ có cụm điốt phát quang hữu cơ.

Trong một số phương án, các cổng hiển thị thứ nhất có cụm cổng hiển thị dương thứ nhất để cấp điện tới các điện cực dương của điốt phát quang hữu cơ và cụm cổng hiển thị âm thứ nhất để cấp điện tới các điện cực âm của điốt phát quang hữu cơ; các cổng hiển thị thứ hai được kết nối điện với các cổng hiển thị dương thứ nhất là các cổng hiển thị dương thứ hai, và các cổng hiển thị thứ hai được kết nối điện với các cổng hiển thị âm thứ nhất là các cổng hiển thị âm thứ hai;

các đường truyền hiển thị có cụm đường truyền dương được nối với các cổng hiển thị dương thứ hai và cụm đường truyền âm được nối với các cổng hiển thị âm

thứ hai.

Trong một số phương án, cấu trúc hiển thị của bảng hiển thị điốt phát quang hữu cơ còn có lớp bọc bao phủ mỗi điốt phát quang hữu cơ;

cấu trúc điều khiển cảm ứng được bố trí ở phía lớp bọc xa khỏi nền, và được kết nối điện với các cổng điều khiển cảm ứng thứ nhất;

kính phân cực được bố trí ở phía cấu trúc điều khiển cảm ứng xa khỏi nền; và tấm phủ được bố trí ở phía kính phân cực xa khỏi nền.

Trong một số phương án, mỗi cổng điều khiển cảm ứng thứ nhất có chiều dày nhỏ hơn cấu trúc hiển thị;

mỗi cổng hiển thị thứ nhất có chiều dày nhỏ hơn cấu trúc hiển thị.

Trong một số phương án, bảng hiển thị có các đường truyền dữ liệu và đường điều khiển cảm ứng bảng hiển thị để đưa ra các tín hiệu cảm ứng vào trong các cổng điều khiển cảm ứng thứ nhất, và có khoảng cách thứ nhất giữa đường điều khiển cảm ứng bảng hiển thị và các đường truyền dữ liệu theo hướng vuông góc với nền;

có khoảng cách thứ hai giữa đường truyền từ chân nối trong bảng mạch chân nối và các đường truyền hiển thị trong bảng mạch chính theo hướng vuông góc với bảng mạch chân nối;

khoảng cách thứ nhất khác với khoảng cách thứ hai.

Trong một số phương án, khoảng cách thứ nhất nhỏ hơn khoảng cách thứ hai.

Trong một số phương án, bảng hiển thị có các đường truyền dữ liệu;

các đường truyền hiển thị của bảng mạch chính có các đường dẫn dữ liệu hiển thị để cấp các tín hiệu tới các đường truyền dữ liệu;

số đường truyền dữ liệu lớn hơn số đường dẫn dữ liệu hiển thị.

Trong một số phương án, mỗi đường truyền dữ liệu có chiều rộng nhỏ hơn đường dẫn dữ liệu hiển thị.

Theo khía cạnh thứ hai, sáng chế đề xuất thiết bị hiển thị, bao gồm bảng hiển thị, cụm bảng mạch; cụm bảng mạch có bảng mạch chính và bảng mạch chân nối;

Bảng hiển thị bao gồm nền, cấu trúc hiển thị được bố trí trên nền và cấu trúc điều khiển cảm ứng được bố trí ở phía cấu trúc hiển thị xa khỏi nền; bảng hiển thị có vùng liên kết thứ nhất, và cụm cổng hiển thị thứ nhất được kết nối điện với cấu trúc hiển thị và cụm cổng điều khiển cảm ứng thứ nhất được kết nối điện với cấu trúc

điều khiển cảm ứng được bố trí trong vùng liên kết thứ nhất;

bảng hiển thị có chip bảng hiển thị;

bảng mạch chính có vùng liên kết thứ hai, vùng kết nối, vùng thứ nhất và vùng thứ hai; vùng liên kết thứ hai được liên kết với vùng liên kết thứ nhất, và cụm cổng hiển thị thứ hai lần lượt được kết nối điện với các cổng hiển thị thứ nhất và cụm cổng điều khiển cảm ứng thứ hai lần lượt được kết nối điện với các cổng điều khiển cảm ứng thứ nhất được bố trí trong vùng liên kết thứ hai; cụm đầu nối chính lần lượt được bố trí trong vùng thứ nhất và vùng thứ hai;

bảng mạch chính bao gồm chip điều khiển cảm ứng, cụm đường truyền hiển thị và cụm đường điều khiển cảm ứng phân đoạn; mỗi đường điều khiển cảm ứng phân đoạn có phân đoạn thứ nhất và phân đoạn thứ hai, mà phân đoạn thứ nhất được kết nối giữa một trong các cổng điều khiển cảm ứng thứ hai và một trong các đầu nối chính trong vùng thứ nhất, và phân đoạn thứ hai được kết nối giữa chip điều khiển cảm ứng và một trong các đầu nối chính trong vùng thứ hai; ít nhất một phần các đường truyền hiển thị được kết nối giữa các cổng hiển thị thứ hai và vùng kết nối, và giao với đường được kết nối giữa vùng thứ nhất và vùng thứ hai;

bảng mạch chân nối có vùng thứ ba và vùng thứ tư; vùng thứ ba được liên kết với vùng thứ nhất, và vùng thứ tư được liên kết với vùng thứ hai; cụm chân nối được kết nối điện với các đầu nối chính trong vùng thứ nhất lần lượt được bố trí trong vùng thứ ba, và cụm chân nối được kết nối điện với các đầu nối chính trong vùng thứ hai lần lượt được bố trí trong vùng thứ tư;

bảng mạch chân nối có cụm đường truyền từ chân nối mà tương ứng một đôi một với các đường điều khiển cảm ứng phân đoạn; mỗi đường truyền từ chân nối được kết nối giữa một trong các chân nối trong vùng thứ ba và một trong các chân nối trong vùng thứ tư, và hai trong các đầu nối chính được kết nối điện với hai chân nối như vậy lần lượt được kết nối với phân đoạn thứ nhất và phân đoạn thứ hai của một đường điều khiển cảm ứng phân đoạn;

bảng mạch chính là bảng mạch dẻo; bảng mạch chân nối là bảng mạch dẻo;

bảng mạch chân nối có lớp đế thứ nhất, mà lớp dẫn điện thứ nhất và lớp dẫn điện thứ hai lần lượt được bố trí ở hai phía của lớp đế thứ nhất;

mỗi chân nối có phần tiếp xúc thứ nhất được bố trí trong lớp dẫn điện thứ nhất

và phần tiếp xúc thứ hai được bố trí trong lớp dẫn điện thứ hai, phần tiếp xúc thứ nhất và phần tiếp xúc thứ hai được kết nối thông qua phần kết nối trong lỗ xuyên của lớp đế thứ nhất, và phần tiếp xúc thứ nhất xa khỏi bảng mạch chính hơn phần tiếp xúc thứ hai;

bề mặt của phần tiếp xúc thứ nhất xa khỏi lớp đế thứ nhất là một kiểu với lỗ ở đó, và bề mặt của phần tiếp xúc thứ hai xa khỏi lớp đế thứ nhất là một kiểu với lỗ ở đó;

phần kết nối là hình trụ rỗng; chân nối được kết nối điện với đầu nối chính thông qua cấu trúc hàn được tạo ra bằng cách hàn nóng chảy được bố trí trong phần rỗng của phần kết nối;

một phần cấu trúc hàn giữa phần tiếp xúc thứ hai và đầu nối chính có chiều dày lớn hơn bất kỳ một trong phần tiếp xúc thứ nhất, phần tiếp xúc thứ hai và đầu nối chính.

Trong một số phương án, một phần cấu trúc hàn xa hơn nữa khỏi bảng mạch chính so với phần tiếp xúc thứ nhất có chiều dày nhỏ hơn hoặc bằng 0,05mm.

Trong một số phương án, bảng hiển thị có các đường truyền dữ liệu; các đường truyền hiển thị của bảng mạch chính có các đường dẫn dữ liệu hiển thị để cấp các tín hiệu tới các đường truyền dữ liệu;

mỗi đường truyền dữ liệu có chiều rộng nhỏ hơn đường dẫn dữ liệu hiển thị.

Trong một số phương án, bảng hiển thị có các đường truyền dữ liệu và đường điều khiển cảm ứng bảng hiển thị để đưa ra các tín hiệu cảm ứng vào trong các cổng điều khiển cảm ứng thứ nhất, và có khoảng cách thứ nhất giữa đường điều khiển cảm ứng bảng hiển thị và các đường truyền dữ liệu theo hướng vuông góc với nền;

có khoảng cách thứ hai giữa đường truyền từ chân nối trong bảng mạch chân nối và các đường truyền hiển thị trong bảng mạch chính theo hướng vuông góc với bảng mạch chân nối;

khoảng cách thứ nhất khác với khoảng cách thứ hai.

Trong một số phương án, các chân nối được nối tới đường truyền từ chân nối là các đầu nối hoạt động;

bảng mạch chân nối còn có vòng che chắn, và vòng che chắn bao quanh đường truyền từ chân nối và các đầu nối hoạt động.

Trong một số phương án, bảng hiển thị là bảng hiển thị điốt phát quang hữu cơ; cấu trúc hiển thị của bảng hiển thị điốt phát quang hữu cơ có cụm điốt phát quang hữu cơ;

các cổng hiển thị thứ nhất có cụm cổng hiển thị dương thứ nhất để cấp điện tới các điện cực dương của điốt phát quang hữu cơ và cụm cổng hiển thị âm thứ nhất để cấp điện tới các điện cực âm của điốt phát quang hữu cơ; các cổng hiển thị thứ hai được kết nối điện với các cổng hiển thị dương thứ nhất là các cổng hiển thị dương thứ hai, và các cổng hiển thị thứ hai được kết nối điện với các cổng hiển thị âm thứ nhất là các cổng hiển thị âm thứ hai; và

các đường truyền hiển thị có cụm đường truyền dương được nối với các cổng hiển thị dương thứ hai và cụm đường truyền âm được nối với các cổng hiển thị âm thứ hai.

Mô tả vắn tắt các hình vẽ

Fig.1 là hình vẽ dạng sơ đồ cấu trúc tách rời của thiết bị hiển thị theo phương án của sáng chế (bảng mạch chính và bảng mạch chân nối không được tách rời);

Fig.2 là một phần hình chiếu bằng cấu trúc của thiết bị hiển thị không có bảng mạch chân nối theo phương án của sáng chế;

Fig.3 là một phần hình chiếu bằng cấu trúc của thiết bị hiển thị theo phương án của sáng chế;

Fig.4 là hình vẽ dạng sơ đồ lớp dẫn điện của bảng mạch chân nối trong thiết bị hiển thị theo phương án của sáng chế;

Fig.5 là hình vẽ dạng sơ đồ lớp dẫn điện của bảng mạch chân nối trong thiết bị hiển thị theo phương án của sáng chế;

Fig.6 là hình vẽ dạng sơ đồ lớp dẫn điện thứ nhất của bảng mạch chân nối trong thiết bị hiển thị theo phương án của sáng chế;

Fig.7 là hình vẽ dạng sơ đồ lớp dẫn điện thứ hai của bảng mạch chân nối trong thiết bị hiển thị theo phương án của sáng chế;

Fig.8 là một phần hình chiếu bằng cấu trúc của các chân nối khác nhau trong thiết bị hiển thị theo phương án của sáng chế (cấu trúc hàn không được thể hiện);

Fig.9 là một phần hình vẽ mặt cắt lấy ở vị trí chân nối trong thiết bị hiển thị

theo phương án của sáng chế;

Fig.10 là hình vẽ dạng sơ đồ một phần vùng bảng mạch chính trong thiết bị hiển thị theo phương án của sáng chế;

Fig.11 là một phần hình chiếu bằng ở vị trí liên kết giữa bảng mạch chính và bảng hiển thị trong thiết bị hiển thị theo phương án của sáng chế;

Fig.12 là hình vẽ dạng sơ đồ minh họa phân bố các đầu nối chính trong vùng bảng mạch chính trong thiết bị hiển thị theo phương án của sáng chế;

Fig.13 là hình vẽ mặt cắt của bảng mạch;

Fig.14 là một phần hình vẽ mặt cắt chân nối trong thiết bị hiển thị theo phương án của sáng chế;

Fig.15 là hình vẽ phóng to một phần chân nối trong thiết bị hiển thị theo phương án của sáng chế; và

Fig.16 là hình vẽ phóng to một phần chân nối trong thiết bị hiển thị theo phương án của sáng chế.

Mô tả chi tiết sáng chế

Để người có hiểu biết trung bình trong lĩnh vực kỹ thuật hiểu rõ hơn giải pháp kỹ thuật của sáng chế, mô tả chi tiết sau đây được tạo ra có dựa vào các hình vẽ đi kèm và các áp dụng cụ thể.

Cần hiểu rằng các áp dụng cụ thể và các hình vẽ được mô tả ở đây chỉ minh họa sáng chế và không được xem là giới hạn sáng chế.

Cần hiểu rằng các phương án khác nhau và các dấu hiệu của các phương án theo sáng chế có thể được kết hợp với nhau mà không mâu thuẫn.

Cần hiểu rằng, để thuận tiện cho việc mô tả, chỉ các phần liên quan đến sáng chế như được thể hiện trên các hình vẽ của sáng chế, và các phần không liên quan đến sáng chế không được thể hiện trên các hình vẽ.

Theo khía cạnh thứ nhất, trên các hình vẽ từ Fig. 1 đến Fig.16, sáng chế đề xuất thiết bị hiển thị.

Thiết bị hiển thị theo phương án của sáng chế có thể là sản phẩm bất kỳ có chức năng hiển thị và chức năng cảm ứng, bao gồm nhưng không giới hạn ở điện thoại di động, máy tính bảng, tivi, màn hình, máy tính xách tay, khung ảnh kỹ thuật

số, giấy điện tử, màn điều hướng, và tương tự.

Thiết bị hiển thị theo phương án của sáng chế bao gồm bảng hiển thị 9 và cụm bảng mạch Z, mà cụm bảng mạch Z có bảng mạch chính 1 và bảng mạch chân nối 2;

bảng hiển thị 9 bao gồm nền, cấu trúc hiển thị 91 được bố trí trên nền, và cấu trúc điều khiển cảm ứng 92 được bố trí ở phía cấu trúc hiển thị 91 xa khỏi nền; bảng hiển thị 9 có vùng liên kết thứ nhất 99, và cụm cổng hiển thị thứ nhất 812 được kết nối điện tới cấu trúc hiển thị 91 và cụm cổng điều khiển cảm ứng thứ nhất 811 được kết nối điện tới cấu trúc điều khiển cảm ứng 92 được bố trí trong vùng liên kết thứ nhất 99;

bảng hiển thị 9 có chip bảng hiển thị 55;

bảng mạch chính 1 có vùng liên kết thứ hai 199, vùng kết nối 193, vùng thứ nhất 191, và vùng thứ hai 192; vùng liên kết thứ hai 199 được liên kết tới vùng liên kết thứ nhất 99, và cụm cổng hiển thị thứ hai 822 lần lượt được kết nối điện tới các cổng hiển thị thứ nhất 812 và cụm cổng điều khiển cảm ứng thứ hai 821 được kết nối điện tới các cổng điều khiển cảm ứng thứ nhất 811 lần lượt được bố trí trong vùng liên kết thứ hai 199; cụm đầu nối chính 5 lần lượt được bố trí trong vùng thứ nhất 191 và vùng thứ hai 192;

bảng mạch chính 1 bao gồm chip điều khiển cảm ứng 4, cụm đường truyền hiển thị 33 và cụm đường điều khiển cảm ứng phân đoạn 31; mỗi đường điều khiển cảm ứng phân đoạn 31 có phân đoạn thứ nhất 311 và phân đoạn thứ hai 312, mà phân đoạn thứ nhất 311 được kết nối giữa một trong các cổng điều khiển cảm ứng thứ hai 821 và một trong các đầu nối chính 5 trong vùng thứ nhất 191, và phân đoạn thứ hai 312 được kết nối giữa chip điều khiển cảm ứng 4 và một trong các đầu nối chính 5 trong vùng thứ hai 192; ít nhất một phần các đường truyền hiển thị 33 được kết nối giữa các cổng hiển thị thứ hai 822 và vùng kết nối 193, và giao với đường được kết nối giữa vùng thứ nhất 191 và vùng thứ hai 192;

bảng mạch chân nối 2 có vùng thứ ba 291 và vùng thứ tư 292; vùng thứ ba 291 được liên kết tới vùng thứ nhất 191, và vùng thứ tư 292 được liên kết tới vùng thứ hai 192; cụm chân nối 6 được kết nối điện tới các đầu nối chính 5 trong vùng thứ nhất 191 được bố trí trong vùng thứ ba 291, và cụm chân nối 6 được kết nối điện tới các đầu nối chính 5 trong vùng thứ hai 192 được bố trí trong vùng thứ tư 292;

bảng mạch chân nối 2 có cụm đường truyền từ chân nối 313 tương ứng một đôi một với các đường điều khiển cảm ứng phân đoạn 31; mỗi đường truyền từ chân nối 313 được kết nối giữa một trong các chân nối 6 trong vùng thứ ba 291 và một trong các chân nối 6 trong vùng thứ tư 292, và hai trong các đầu nối chính 5 được kết nối điện tới hai chân nối như vậy 6 được kết nối tới phân đoạn thứ nhất 311 và phân đoạn thứ hai 312 của một trong các đường điều khiển cảm ứng phân đoạn 31, lần lượt tương ứng;

bảng mạch chính 1 là bảng mạch dẻo; bảng mạch chân nối 2 là bảng mạch dẻo.

Theo phương án của sáng chế, mỗi "vùng" được hiểu là "vùng" có diện tích nhất định được phân vùng từ cấu trúc dạng tấm như là bảng hiển thị 9, bảng mạch chính 1, và bảng mạch chân nối 2, và mỗi vùng có thể bố trí có một số cấu trúc ở đó, nhưng bản thân "vùng" không phải là cấu trúc.

Theo phương án của sáng chế, "được kết nối điện" giữa A và B có nghĩa là các cấu trúc của A và B có thể cho phép tín hiệu điện được truyền giữa chúng, nhưng không thể hiện rằng tín hiệu điện nhất thiết phải được truyền giữa A và B; ví dụ, cả A và B có thể nối, và ngay cả có kết nối điện giữa A và B, không có tín hiệu điện thực tế được truyền giữa A và B.

Theo phương án của sáng chế, đường được nối giữa A và B có nghĩa là đường có thể thực hiện kết nối điện giữa A và B, nhưng đường cũng có thể "đi qua" các cấu trúc khác, hoặc các cấu trúc khác có thể được bố trí trên đường.

Trên Fig.1 (mà trong đó nền và cấu trúc hiển thị 91 như được thể hiện liên khối), bảng hiển thị 9 theo phương án của sáng chế là thiết bị có chức năng hiển thị, mà có cấu trúc hiển thị 91 được bố trí trên nền để thực hiện việc hiển thị. Bảng hiển thị 9 còn có cấu trúc điều khiển cảm ứng 92 được tạo ra trực tiếp ở phía cấu trúc hiển thị 91 xa khỏi nền để thực hiện chức năng cảm ứng, và tín hiệu từ cấu trúc điều khiển cảm ứng 92 được đưa vào qua vùng liên kết thứ nhất 99 của bảng hiển thị 9.

Do đó, cấu trúc hiển thị 91 và cấu trúc điều khiển cảm ứng 92 đều nằm trên một nền, chứ không phải là lần lượt nằm trên hai nền, sao cho bảng hiển thị 9 là "cấu trúc FMLOC (nhiều lớp linh hoạt trên ô)".

Cần hiểu rằng Fig.1 chỉ minh họa cấu trúc hiển thị 91 và cấu trúc điều khiển

cảm ứng 92 là các lớp chức năng riêng biệt và không thể hiện cấu trúc hiển thị 91 và cấu trúc điều khiển cảm ứng 92 là hai lớp riêng biệt; trên thực tế, cấu trúc điều khiển cảm ứng 92 có thể có cụm cấu trúc lớp lần lượt được tạo ra trên cấu trúc hiển thị 91.

bảng hiển thị 9 có vùng liên kết thứ nhất 99, và các cổng hiển thị thứ nhất 812 và các cổng điều khiển cảm ứng thứ nhất 811, mà lần lượt được bố trí trên để cấp các tín hiệu tới cấu trúc hiển thị 91 và cấu trúc điều khiển cảm ứng 92, được bố trí trong vùng liên kết thứ nhất 99, mà mỗi "cổng" là chân liên kết để liên kết.

Bảng hiển thị 9 được kết nối tới cụm bảng mạch Z bao gồm bảng mạch chính 1 và bảng mạch chân nối 2.

Mỗi bảng mạch chính 1 và bảng mạch chân nối 2 là mạch in mềm (FPC). Ở chế độ như vậy, cả bảng mạch chính 1 và bảng mạch chân nối 2 có thể bị biến dạng, và do đó, một mặt, điều này thuận tiện để thực hiện kết nối liên kết giữa bảng mạch chính 1 và bảng mạch chân nối 2; mặt khác, bảng mạch chính 1 và bảng mạch chân nối 2 có thể được uốn về phía sau bảng hiển thị 9 để giảm gờ lấp của thiết bị hiển thị.

Dĩ nhiên là, mặc dù bảng mạch dẻo được lấy là ví dụ để mô tả, cần hiểu rằng bảng mạch không dẻo có thể được sử dụng theo phương án của sáng chế.

Trên Fig.2, vùng liên kết thứ hai 199 của bảng mạch chính 1 (MFPC, Main FPC) được liên kết tới vùng liên kết thứ nhất 99 của bảng hiển thị 9, các cổng hiển thị thứ hai 822 và các cổng điều khiển cảm ứng thứ hai 821 được bố trí trong vùng liên kết thứ hai 199, và mỗi cổng hiển thị thứ hai 822 và mỗi cổng điều khiển cảm ứng thứ hai 821 được kết nối điện (dĩ nhiên là, kết nối vật lý, tức là, được liên kết) tới lần lượt tương ứng một trong các cổng hiển thị thứ nhất 812 và tương ứng một trong các cổng điều khiển cảm ứng thứ nhất 811.

Các cổng hiển thị thứ hai 822 được kết nối tới các đầu của các đường truyền hiển thị 33 theo tương ứng một đối một, và đầu còn lại của mỗi đường truyền hiển thị 33 được kết nối tới vùng kết nối 193 (cụ thể là, đầu nối) và được nối tới nguồn tín hiệu hiển thị (ví dụ, bảng mạch chính) thông qua các cổng (các chân) trong vùng kết nối 193 hoặc tương tự.

Bảng mạch chính 1 còn được bố trí với chip điều khiển cảm ứng 4 (cảm ứng IC) để cấp tín hiệu cảm ứng, và ít nhất một phần các cổng điều khiển cảm ứng thứ hai 821 được kết nối tới chip điều khiển cảm ứng 4 (cụ thể là, các chân của chip điều

kiến cảm ứng 4) qua các đường điều khiển cảm ứng phân đoạn 31.

Trên Fig.2, mỗi đường điều khiển cảm ứng phân đoạn 31 có hai "phân đoạn" được phân tách với nhau, tức là, phân đoạn thứ nhất 311 và phân đoạn thứ hai 312, mà hai đầu của phân đoạn thứ nhất 311 được kết nối tới một trong các đầu nối chính 5 và một trong các cổng điều khiển cảm ứng thứ hai 821, lần lượt tương ứng, và hai đầu của phân đoạn thứ hai 312 được kết nối tới một trong các đầu nối chính còn lại 5 và chip điều khiển cảm ứng 4 (cụ thể là, một chân của chip điều khiển cảm ứng 4), lần lượt tương ứng. Các đầu nối chính 5 được nối tới các phân đoạn thứ nhất 311 được phân bố chung trong vùng thứ nhất 191, và các đầu nối chính 5 được nối tới các phân đoạn thứ hai 312 được phân bố chung trong vùng thứ hai 192.

Trong khi đó, trên Fig.2, các đường truyền hiển thị 33 đi qua khoảng trống giữa vùng thứ nhất 191 và vùng thứ hai 192, sao cho nếu các đầu nối chính 5 trong vùng thứ nhất 191 và các đầu nối chính 5 trong vùng thứ hai 192 được kết nối trực tiếp bởi các đường dẫn của bảng mạch chính 1 (nói cách khác, đường điều khiển cảm ứng phân đoạn 31 "không được phân đoạn"), các đường dẫn giao với các đường truyền hiển thị 33; để tránh việc mất kết nối giữa các đường được giao với nhau, số lớp của bảng mạch chính 1 cần phải tăng lên, dẫn đến các vấn đề tăng chi phí, giảm hiệu suất và tương tự.

Theo phương án của sáng chế, trên Fig.3, vùng thứ nhất 191 và vùng thứ hai 192 lần lượt được liên kết tới vùng thứ ba 291 và vùng thứ tư 292 của bảng mạch chân nối 2, và cụ thể là, các đầu nối chính 5 trong vùng thứ nhất 191 và vùng thứ hai 192 lần lượt được kết nối điện (dĩ nhiên là, kết nối vật lý) tới các đầu tương ứng của các chân nối 6 trong vùng thứ ba 291 và vùng thứ tư 292.

Hơn nữa, bảng mạch chân nối 2 được bố trí có cụm đường truyền từ chân nối 313 tương ứng một đối một với các đường điều khiển cảm ứng phân đoạn 31. Phân đoạn thứ nhất 311 và phân đoạn thứ hai 312 của mỗi đường điều khiển cảm ứng phân đoạn 31 kết nối hai trong các đầu nối chính 5, và hai chân nối 6, mà lần lượt được kết nối điện tới hai trong số các đầu nối chính 5, được kết nối bởi đường kết nối 313 tương ứng với đường điều khiển cảm ứng phân đoạn 31.

Điều đó có nghĩa là, trong thiết bị hiển thị theo phương án của sáng chế, tín hiệu cảm ứng được truyền giữa vùng thứ nhất 191 và vùng thứ hai 192 của bảng

mạch chính 1 qua đường kết nối 313 trên bảng mạch chân nối 2, và mặc dù đường kết nối 313 ngang qua các đường truyền hiển thị 33 theo các thuật ngữ về vị trí, nhưng chúng thuộc về các bảng mạch khác nhau, do vậy chúng sẽ không kết nối nhằm với nhau cho dù ngang qua nhau, và do đó số lớp của bảng mạch chính 1 và bảng mạch chân nối 2 có thể tương đối nhỏ, thuận tiện cho việc làm giảm chi phí (tổng chi phí của hai bảng mạch mỗi cái có số lượng lớp nhỏ hơn chi phí của một bảng mạch đa lớp) và cải thiện hiệu suất sản phẩm.

Trong một số phương án, cấu trúc hiển thị 91 của bảng hiển thị 9 có cụm đường truyền bảng hiển thị 52, như là các đường truyền dữ liệu 521, đường điều khiển cổng 522 để cấp các tín hiệu điều khiển đến mạch điều khiển cổng (GOA), đường cấp điện 523 để cấp các tín hiệu điện (ví dụ, tín hiệu dương ELVDD, tín hiệu âm ELVSS, v.v.), và tương tự.

Các đường khác nhau của đường truyền bảng hiển thị 52 có thể tương ứng với các đường khác nhau của đường truyền hiển thị 33 trên bảng mạch chính 1, ví dụ, có thể tương ứng với đường dẫn dữ liệu hiển thị 331, đường điều khiển cổng hiển thị 332, đường tín hiệu dương 338, đường tín hiệu âm 339, lần lượt tương ứng, hoặc tương tự.

Một phần các đường truyền hiển thị 33 được bố trí có tín hiệu tần số cao, như là các tín hiệu trong các đường dẫn dữ liệu hiển thị 331, và các tín hiệu trong một số đường điều khiển cổng hiển thị 332, và các đường truyền hiển thị này 33 có thể được gọi là "các đường MIPI (giao tiếp kết nối đa cảm biến trên cùng thiết bị di động - Mobile Industry Processor interface)".

Trong một số phương án, chip bảng hiển thị 55 còn được bố trí trên bảng hiển thị 9.

Một phần các đường truyền bảng hiển thị 52 có thể đi vào chip bảng hiển thị 55 và sau đó được dẫn ra tới các cổng hiển thị thứ nhất 812, và số đường được dẫn ra từ bảng hiển thị 9 có thể khác với số đường truyền bảng hiển thị 52, sao cho số tương ứng đường truyền hiển thị 33 trong bảng mạch chính 1 cũng có thể khác với số đường truyền bảng hiển thị 52.

Ví dụ, các đường truyền bảng hiển thị 52 đi vào chip bảng hiển thị 55 có thể có các đường truyền dữ liệu 521, đường điều khiển cổng 522, và tương tự; và đường

cấp điện 523 có thể không đi qua chip bảng hiển thị 55.

Chip bảng hiển thị 55 có thể được bố trí trên nền của bảng hiển thị 9, hoặc được bố trí trên chip trên phim (COF) của bảng hiển thị 9, sẽ không được mô tả chi tiết ở đây.

Theo đó, các đường truyền hiển thị 33 trên bảng mạch chính 1 có thể đạt tới vùng kết nối 193 sau khi đi qua một số cấu trúc khác, và ví dụ, tới vùng kết nối 193 sau khi đi qua linh kiện trong vùng linh kiện 195 được mô tả sau.

Trong một số phương án, tín hiệu cảm ứng trong cấu trúc điều khiển cảm ứng 92 có thể được dẫn ra tới cổng điều khiển cảm ứng thứ nhất 811 qua đường điều khiển cảm ứng bảng hiển thị 51, và đường điều khiển cảm ứng bảng hiển thị 51 có thể không nằm toàn bộ trong một lớp mà còn có các phần nằm trong các lớp khác và được kết nối điện qua lỗ xuyên cảm ứng 519.

Trong một số phương án, bảng hiển thị 9 còn có vùng uốn 89 giữa vùng hiển thị và vùng liên kết thứ nhất 99, như là vùng uốn 89 giữa lỗ xuyên cảm ứng 519 và chip bảng hiển thị 55.

Với vùng uốn 89, vùng liên kết thứ nhất 99 có thể được uốn về phía sau vùng hiển thị của bảng hiển thị để giảm gờ lắp.

Trong một số phương án, các chân nối 6 được nối tới đường truyền từ chân nối 313 là các đầu nối hoạt động 61; bảng mạch chân nối 2 còn có vòng che chắn 251, vòng che chắn 251 bao quanh đường truyền từ chân nối 313 và các đầu nối hoạt động 61.

Trong một số phương án, có ít nhất một đầu nối che chắn 62, mà được kết nối tới vòng che chắn 251, trong các chân nối 6 trong vùng thứ ba 291, và có ít nhất một đầu nối che chắn 62, mà được kết nối tới vòng che chắn 251, trong các chân nối 6 trong vùng thứ tư 292.

Trên các hình vẽ từ Fig. 4 đến Fig.6, "vòng che chắn 251" dẫn điện có thể được tạo ra trên bảng mạch chân nối 2, vòng che chắn 251 bao quanh đường truyền từ chân nối 313 và chân tương ứng trong các chân nối 6 (tức là, các đầu nối hoạt động 61) bên trong, sao cho sự ảnh hưởng của tín hiệu bên ngoài lên tín hiệu trong đường kết nối 313 có thể được chắn.

Hơn nữa, có thể có một phần các chân nối 6 được nối với vòng che chắn 251

để đưa tín hiệu cụ thể vào vòng che chắn 251 để cải thiện hiệu quả chắn.

Trên các Fig. 4 và Fig.5, đầu nối che chắn 62 có thể được nối tới vòng che chắn 251 bởi đường dẫn.

Trên Fig.6, đầu nối che chắn 62 có thể "nằm trực tiếp trên vòng che chắn 251", ví dụ, hai đầu nối che chắn 62 trong vùng thứ ba 291 có thể được kết nối trực tiếp, hai đầu nối che chắn 62 trong vùng thứ tư 292 có thể được kết nối trực tiếp, sau đó một trong các đầu nối che chắn 62 trong vùng thứ ba 291 được kết nối với một trong các đầu nối che chắn 62 trong vùng thứ tư 292, và các đầu nối che chắn còn lại 62 trong vùng thứ ba 291 được kết nối với các đầu nối che chắn còn lại 62 trong vùng thứ tư 292, cuối cùng tạo ra vòng che chắn 251.

Cần hiểu rằng, trên quan điểm thuận tiện, các đầu nối che chắn 62 "trực tiếp trên vòng che chắn 251" ở trên có thể là các đầu nối nằm ở "các mép ngoài cùng" của các vùng tương ứng, như là hai chân nối 6 trên cùng và dưới cùng ở phía ngoài cùng bên trái và hai chân nối 6 trên cùng và dưới cùng ở phía ngoài cùng bên phải trên Fig.6.

Trong một số phương án, có ít nhất một chân nối đất 63, mà được kết nối tới cổng nối đất 631, trong các chân nối 6 trong vùng thứ ba 291; có ít nhất một chân nối đất 63, mà được kết nối tới cổng nối đất 631, trong các chân nối 6 trong vùng thứ tư 292.

Trên các hình vẽ từ Fig. 4 đến Fig.6, trong mỗi vùng thứ ba 291 và vùng thứ tư 292, có chân nối 6 (tức là, chân nối đất 63) được nối đất (tức là, cổng nối đất 631) để ổn định hơn nữa các tín hiệu của các chân nối 6.

Trong một số phương án, có ít nhất một chân nối 64 nối trong các chân nối 6 trong vùng thứ ba 291; có ít nhất một chân nối 64 nối trong các chân nối 6 trong vùng thứ tư 292.

Trên Fig.6, trong vùng thứ ba 291 và vùng thứ tư 292, có một số chân nối 6 (tức là, các chân nối 64) không được kết nối (nối) chút nào, và các chân nối này 64 chỉ được bố trí trên để liên kết với đầu tương ứng trong các đầu nối chính 5 (đĩ nhiên là, các đầu nối chính này 5 cũng nối) trong vùng thứ nhất 191 và vùng thứ hai 192, để cải thiện hiệu quả liên kết và ổn định các kết nối.

Trong một số phương án, bảng mạch chân nối 2 có lớp đế thứ nhất, và lớp dẫn

điện thứ nhất và lớp dẫn điện thứ hai lần lượt được bố trí ở hai phía của lớp đế thứ nhất; mỗi chân nối 6 có phần tiếp xúc thứ nhất 691 được tạo ra trong lớp dẫn điện thứ nhất và phần tiếp xúc thứ hai 692 được tạo ra trong lớp dẫn điện thứ hai, phần tiếp xúc thứ nhất 691 và phần tiếp xúc thứ hai 692 được kết nối bởi phần kết nối 693 trong lỗ xuyên của lớp đế thứ nhất.

Trong một chế độ theo phương án của sáng chế, bảng mạch chân nối 2 có thể là bảng mạch hai lớp, mà có lớp đế thứ nhất làm từ chất dẻo hoặc tương tự và được cách điện, và lớp dẫn điện thứ nhất và lớp dẫn điện thứ hai làm từ vật liệu dẫn điện như là đồng lần lượt được bố trí ở hai phía của lớp đế thứ nhất.

Cần hiểu rằng "lớp dẫn điện" được hiểu là các cấu trúc dẫn điện nằm trên phía cụ thể của lớp đế và không thể hiện rằng mỗi lớp dẫn điện là một lớp hoàn chỉnh.

Cần hiểu rằng số lớp của "bảng mạch hai lớp" được mô tả có dựa vào số lớp dẫn điện ở đó, và không thể hiện tổng số lớp của bảng mạch, tức là, bảng mạch có thể có các cấu trúc lớp khác ở đó.

Ví dụ, trên Fig.13, bảng mạch hai lớp thường bao gồm lớp đế X1 làm từ vật liệu PI (polymid), mà có thể có chiều dày trong khoảng từ 23 μ m đến 28 μ m, ví dụ, có thể là 25,4 μ m; hai lớp dẫn điện X2 làm từ vật liệu đồng lần lượt được bố trí trên ở hai phía của lớp đế X1, các lớp dẫn điện X2 từng lớp có thể có chiều dày trong khoảng từ 12 μ m đến 16 μ m, ví dụ, có thể là 14 μ m; hai lớp keo X3 lần lượt được bố trí trên các phía của hai lớp dẫn điện X2 xa khỏi lớp đế X1, và các lớp keo X3 từng lớp có thể có chiều dày trong khoảng từ 13 μ m đến 17 μ m, ví dụ, có thể là 15 μ m; hai lớp bảo vệ PI (lớp phủ) X4 lần lượt được bố trí trên các phía của hai lớp keo X3 xa khỏi lớp đế X1, và các lớp bảo vệ PI X4 từng lớp có thể có chiều dày trong khoảng từ 11 μ m đến 14 μ m, ví dụ, có thể là 12,7 μ m; hai lớp EMI (giao thoa điện từ) X5 (để che chắn) lần lượt được bố trí trên các phía của hai lớp bảo vệ X4 xa khỏi lớp đế X1, hoặc chỉ phía một trong các tấm bảo vệ X4 xa khỏi lớp đế X1 được bố trí có lớp EMI X5, và lớp EMI X5 có thể có chiều dày trong khoảng từ 10 μ m đến 14 μ m, ví dụ, có thể là 12 μ m.

Trên Fig.9, khi bảng mạch chân nối 2 là bảng mạch hai lớp, chân nối 6 có thể kết nối đồng thời hai lớp dẫn điện của bảng mạch chân nối 2, cụ thể là, các phần tiếp xúc (phần tiếp xúc thứ nhất 691 và phần tiếp xúc thứ hai 692) lần lượt được bố trí

trên trong hai lớp dẫn điện, và lỗ xuyên được tạo ra trong lớp đế thứ nhất giữa hai lớp dẫn điện, và phần kết nối 693 làm từ vật liệu dẫn điện được tạo ra trong lỗ xuyên, sao cho phần kết nối 693 và hai phần tiếp xúc (phần tiếp xúc thứ nhất 691 và phần tiếp xúc thứ hai 692) cùng tạo thành chân nối 6.

Trong một số phương án, bề mặt của phần tiếp xúc thứ nhất 691 xa khỏi lớp đế thứ nhất là một kiểu với lỗ ở đó, và bề mặt của phần tiếp xúc thứ hai 692 xa khỏi lớp đế thứ nhất là một kiểu với lỗ ở đó;

Phần kết nối 693 là hình trụ rỗng; công kết nối 6 được kết nối điện tới đầu nối chính 5 bởi cấu trúc hàn 7 được tạo ra bằng cách hàn nóng chảy trong phần rỗng của phần kết nối.

Trên các Fig. 8 và Fig.9, phần kết nối 693 là hình trụ rỗng (tức là, phần kết nối 693 không "điền" đầy lỗ xuyên), và do đó phần tiếp xúc thứ nhất 691 và phần tiếp xúc thứ hai 692 đều rỗng.

hơn nữa, trên Fig.9 và các hình vẽ từ Fig. 14 đến Fig.16, chất hàn (ví dụ, hàn thiếc) có thể được bố trí trước trong phần rỗng, và sau đó chất hàn có thể được tan chảy bằng cách gia nhiệt qua quá trình như là trở lại lò nung, sao cho chất hàn tan chảy tạo ra cấu trúc hàn 7 để kết nối điện (dĩ nhiên là, kết nối vật lý, hoặc liên kết) chân nối 6 với đầu nối chính 5.

Trong một số phương án, bề mặt của phần tiếp xúc thứ nhất 691 xa khỏi lớp đế thứ nhất là vòng tròn, bề mặt của phần tiếp xúc thứ hai 692 xa khỏi lớp đế thứ nhất là vòng tròn, và phần kết nối 693 là hình trụ rỗng.

Trên các Fig. 8 và Fig.9, phần tiếp xúc thứ nhất 691 và phần tiếp xúc thứ hai 692 từng phần có thể là vòng tròn, tức là, mép ngoài của nó là hình tròn và phần lỗ bên trong của nó là hình tròn.

Trong một số phương án, đường kính trong của vòng tròn khoảng từ 0,05mm đến 0,15mm, và đường kính ngoài của vòng tròn khoảng từ 0,25mm đến 0,35mm; bề mặt đầu nối chính 5 gần với lớp đế thứ nhất là hình tròn, và đường kính hình tròn khoảng từ 0,25mm đến 0,35mm.

Trên Fig.8, đường kính trong của vòng tròn của mỗi phần tiếp xúc có thể khoảng từ 0,05mm đến 0,15mm, và đường kính ngoài của vòng tròn của mỗi phần tiếp xúc có thể khoảng từ 0,25mm đến 0,35mm; tương ứng, đầu nối chính 5 trên

bảng mạch chính 1 có dạng hình tròn, và đường kính hình tròn khoảng từ 0,25mm đến 0,35mm.

Trong một số phương án, mép ngoài bề mặt của phần tiếp xúc thứ nhất 691 xa khỏi lớp đế thứ nhất là hình tròn; mép ngoài bề mặt của phần tiếp xúc thứ hai 692 xa khỏi lớp đế thứ nhất là hình tròn.

Trên Fig.8, phía ngoài mỗi phần tiếp xúc có thể là hình tròn.

Trong một số phương án, lỗ theo kiểu của bề mặt phần tiếp xúc thứ nhất 691 xa khỏi lớp đế thứ nhất có hình dạng được tạo ra bởi hai dải giao với nhau; lỗ theo kiểu của bề mặt phần tiếp xúc thứ hai 692 xa khỏi lớp đế thứ nhất có hình dạng được tạo ra bởi hai dải giao nhau.

Trên Fig.8, lỗ bên trong của mỗi phần tiếp xúc có hình dạng được tạo ra bởi hai dải giao với nhau, ví dụ, hình dạng "×" hoặc hình dạng "+".

Trong một số phương án, kích thước bên ngoài của bề mặt phần tiếp xúc thứ nhất 691 xa khỏi lớp đế thứ nhất khác với kích thước bên ngoài của bề mặt phần tiếp xúc thứ hai 692 xa khỏi lớp đế thứ nhất.

Trên Fig.9, các mép ngoài hai phần tiếp xúc mỗi chân nối 6 có thể có các kích thước khác nhau, ví dụ, các kích thước ngoài của các vòng tròn có thể khác nhau, đường kính ngoài của một vòng tròn lớn hơn và đường kính ngoài của vòng tròn khác nhỏ hơn, sao cho cấu trúc hàn 7 có thể được tạo ra thành hình dạng mong muốn để đạt được kết nối tốt hơn.

Ví dụ, cấu trúc hàn 7 có thể có "nắp hàn" ở phía chân nối 6 xa khỏi đầu nối chính 5, và "phần hàn" giữa chân nối 6 và đầu nối chính 5, và cụ thể tạo ra nắp hàn và phần hàn có thể khác nhau.

Ví dụ, trên Fig.9 và các Fig. 14 đến 16, một phần các cấu trúc hàn 7 từng phần có nắp hàn (chiều dày D2 mà nói chung nhỏ hơn 0,05mm), trong khi một phần các cấu trúc hàn 7 hầu như không có nắp hàn; và ví dụ, các nắp hàn của một phần các cấu trúc hàn 7 đối xứng từng phần bên trái và bên phải (dựa trên hướng theo hình vẽ), và gần như được định vị ở giữa vòng; trong khi các nắp hàn của một phần các cấu trúc hàn 7 có thể lệch đáng kể sang trái hoặc phải.

Ví dụ, trên Fig.9, và các Fig. 14 đến Fig.16, phần hàn của mỗi một phần các cấu trúc hàn 7 có thể được đặt gần như ở giữa vòng; trong khi "phần hàn" của mỗi

một phần các cấu trúc hàn 7 có thể lệch đáng kể sang trái hoặc phải.

ví dụ, trên các Fig. 9, Fig.14, và Fig.15, theo hướng mà trong đó chân nối 6 được hướng về phía đầu nối chính 5, chiều rộng phần hàn có thể trước hết được giảm và sau đó tăng lên, tức là, phần hàn ở trong dạng "mỏng ở giữa và dày các đầu"; ngoài ra, hơn nữa trên Fig.16, chiều rộng phần hàn tiếp tục giảm theo hướng mà trong đó chân nối 6 được hướng về phía đầu nối chính 5.

Ở một số vị trí xung quanh các chân nối 6 và các đầu nối chính 5, chất dính nhiệt rắn có thể được bố trí để liên kết trực tiếp và cố định các bảng mạch ở các vị trí không có các đầu nối, và chiều dày của lớp keo dính có thể khoảng 5 μ m.

Ở các vị trí khác của bảng mạch chính 1 và bảng mạch chân nối 2, khe hở nhất định có thể được bố trí giữa bảng mạch chính 1 và bảng mạch chân nối 2, và các vật liệu khác để cách ly cũng có thể được điền đầy trong khe hở.

Trên các Fig. 9 và Fig.16, các bảng mạch mỗi cái có thể được bố trí với các cấu trúc dẫn điện khác (ví dụ, các đường dẫn khác nhau) ngoài các chân nối 6 và các đầu nối chính 5.

Trong một số phương án, một phần đường truyền từ chân nối 313 được bố trí trong lớp dẫn điện thứ nhất, và phần còn lại của đường truyền từ chân nối 313 được bố trí trong lớp dẫn điện thứ hai; lớp dẫn điện thứ nhất được bố trí có ít nhất một lưới che chắn 252, và lớp dẫn điện thứ hai được bố trí có ít nhất một lưới che chắn 252.

Trong một chế độ theo phương án của sáng chế, trên các Fig. 4 và Fig.5, các đường khác nhau của đường truyền từ chân nối 313 có thể lần lượt được bố trí trong lớp dẫn điện thứ nhất và lớp dẫn điện thứ hai, và phân bố như vậy có lợi để làm giảm mật độ dây trong mỗi lớp dẫn điện, làm tăng khoảng cách giữa các đường, tránh sự cố ngắn mạch, và làm giảm nhiễu.

Trên các Fig. 4 và Fig.5, khi cả lớp dẫn điện thứ nhất và lớp dẫn điện thứ hai được bố trí có đường truyền từ chân nối 313, lưới che chắn 252 được tạo thành dạng lưới và làm từ vật liệu dẫn điện có thể được bố trí ở vị trí trong mỗi lớp dẫn điện mà tại đó không có đường kết nối 313 và không có chân nối 6, để che chắn ảnh hưởng của tín hiệu bên ngoài lên đường truyền từ chân nối 313.

Trên các Fig. 4 và Fig.5, khi cả lớp dẫn điện thứ nhất và lớp dẫn điện thứ hai được bố trí có đường truyền từ chân nối 313, vòng che chắn 251 có thể được bố trí

trong mỗi lớp dẫn điện.

Trong một số phương án, tất cả đường truyền từ chân nối 313 được bố trí trong lớp dẫn điện thứ nhất; lớp dẫn điện thứ hai được bố trí có lớp che chắn 253 ít nhất ở các vị trí tương ứng với đường truyền từ chân nối 313; lớp dẫn điện thứ hai gần với bảng mạch chính 1 hơn lớp dẫn điện thứ nhất.

Trong một chế độ khác theo phương án của sáng chế, trên Fig.6, đường truyền từ chân nối 313 có thể được bố trí trong một lớp dẫn điện (lớp dẫn điện thứ nhất); Theo đó, trên Fig.7, lớp dẫn điện khác (lớp dẫn điện thứ hai) có thể có lớp che chắn 253 liền khối (dĩ nhiên là, không có lớp che chắn ở các vị trí tương ứng với các chân nối 6), và lớp dẫn điện thứ hai gần với bảng mạch chính 1 hơn lớp dẫn điện thứ nhất, hoặc lớp che chắn 253 được đặt giữa đường truyền từ chân nối 313 và các đường truyền hiển thị 33.

Vì nhiều đường truyền hiển thị 33 chịu tải có tín hiệu tần số cao (như là các tín hiệu xung nhịp, các tín hiệu dữ liệu, v.v.), có khả năng ảnh hưởng các tín hiệu trong đường truyền từ chân nối 313 do kết nối, và lớp che chắn liền khối nêu trên 253 có thể che chắn tốt sự ảnh hưởng.

Trong một số phương án, một phần bảng mạch chân nối 2 được bố trí với vùng thứ ba 291 và một phần bảng mạch chân nối 2 được bố trí với vùng thứ tư 292 không đối xứng.

Tức là, các cấu trúc ở cả hai đầu (đầu được bố trí với vùng thứ ba 291 và đầu được bố trí với vùng thứ tư 292) của bảng mạch chân nối 2 có thể là "bất đối xứng" (tức là, có thiết kế "hết sức đơn giản"), sao cho người vận hành có thể phân biệt vùng thứ ba 291 khỏi vùng thứ tư 292 để tránh các kết nối nhầm.

Trong một số phương án, cấu trúc bất đối xứng của phần bảng mạch chân nối 2 được bố trí với vùng thứ ba 291 và phần bảng mạch chân nối 2 được bố trí với vùng thứ tư 292 được thực hiện bởi ít nhất một trong các chế độ sau đây:

kiểu dẫn điện trong phần bảng mạch chân nối 2 được bố trí với vùng thứ ba 291 và kiểu dẫn điện trong phần bảng mạch chân nối 2 được bố trí với vùng thứ tư 292 theo cấu trúc bất đối xứng;

hình dạng phần bảng mạch chân nối 2 được bố trí với vùng thứ ba 291 và hình dạng phần bảng mạch chân nối 2 được bố trí với vùng thứ tư 292 không đối xứng;

một phần bảng mạch chân nối 2 được bố trí với vùng thứ ba 291 và một phần bảng mạch chân nối 2 được bố trí với vùng thứ tư 292 được bố trí có các dấu hiệu quang bất đối xứng 26.

Cấu trúc "bất đối xứng" ở cả hai đầu của bảng mạch chân nối 2 có thể đạt được trong nhiều chế độ cụ thể khác nhau.

Ví dụ, trên các Fig. 4 và Fig.5, các kiểu dẫn điện cụ thể (tức là, các kiểu được tạo ra bởi các cấu trúc lớp dẫn điện) ở cả hai đầu của bảng mạch chân nối 2 tương ứng với vùng thứ ba 291 và vùng thứ tư 292 có thể khác nhau trong mỗi lớp dẫn điện.

Với ví dụ khác, trên các Fig. 4 và Fig.5, bản thân bảng mạch chân nối 2 (lớp đế thứ nhất) có thể có dạng "bất đối xứng" ở cả hai đầu của nó.

Với ví dụ khác, trên Fig.6, in bảng mạch chân nối 2, các kiểu dẫn điện cụ thể trong mỗi lớp dẫn điện có thể được phân bố đối xứng, nhưng "dấu hiệu quang 26" bất đối xứng được bố trí ở các đầu mà vùng thứ ba 291 và vùng thứ tư 292 được đặt, ví dụ, hai dấu hiệu quang 26 được bố trí ở một đầu, và chỉ một dấu hiệu quang 26 được bố trí ở đầu còn lại.

Trong một số phương án, bảng mạch chính 1 còn có cụm đường điều khiển cảm ứng kết nối trực tiếp 32, và mỗi đường điều khiển cảm ứng kết nối trực tiếp 32 được kết nối giữa chip điều khiển cảm ứng 4 và một trong các cổng điều khiển cảm ứng thứ hai 821.

Trên các Fig. 2, Fig.3, và Fig.11, trong bảng mạch chính 1, ngoài các đường điều khiển cảm ứng phân đoạn 31, cũng có đường điều khiển cảm ứng kết nối trực tiếp 32, tức là, các đường điều khiển cảm ứng kết nối trực tiếp chip điều khiển cảm ứng 4 với các cổng điều khiển cảm ứng thứ hai 821, và đường điều khiển cảm ứng kết nối trực tiếp này 32 không giao với các đường truyền hiển thị 33, và do đó chúng có thể được bố trí trực tiếp.

Trong một số phương án, bảng hiển thị 9 có cụm đường điều khiển cảm ứng bảng hiển thị 51 để lần lượt đưa ra các tín hiệu cảm ứng vào trong các cổng điều khiển cảm ứng thứ nhất 811;

Số đường điều khiển cảm ứng bảng hiển thị 51 bằng tổng số đường điều khiển cảm ứng phân đoạn 31 và số đường điều khiển cảm ứng kết nối trực tiếp 32.

Như đã nêu ở trên, các tín hiệu cảm ứng trong cấu trúc điều khiển cảm ứng phải lần lượt được đưa tới các cổng điều khiển cảm ứng thứ nhất 811 qua đường điều khiển cảm ứng bảng hiển thị 51, và do đó đường điều khiển cảm ứng bảng hiển thị 51 tương ứng với các cổng điều khiển cảm ứng thứ nhất 811 một đôi một, và cũng tương ứng với các điện cực cảm ứng (ví dụ, điện cực cảm biến và điện cực quét) trong bảng hiển thị một đôi một.

Theo đó, trong bảng mạch chính 1, tổng số các đường điều khiển cảm ứng (các đường điều khiển cảm ứng phân đoạn 31 và đường điều khiển cảm ứng kết nối trực tiếp 32) phải giống như số đường điều khiển cảm ứng bảng hiển thị 51.

Trong một số phương án, cấu trúc điều khiển cảm ứng 92 có cụm điện cực cảm biến và cụm điện cực quét chồng nhau và cách điện; mỗi điện cực cảm biến được kết nối điện với một trong các cổng điều khiển cảm ứng thứ nhất 811 (cụ thể là, qua một đường điều khiển cảm ứng bảng hiển thị 51), các cổng điều khiển cảm ứng thứ nhất 811 được kết nối điện với điện cực cảm biến là các cổng điều khiển cảm ứng cảm biến thứ nhất 8112, và các cổng điều khiển cảm ứng thứ hai 821 được kết nối điện với các cổng điều khiển cảm ứng cảm biến thứ nhất 8112 là các cổng điều khiển cảm ứng cảm biến thứ hai 8212; mỗi điện cực quét được kết nối điện tới một trong các cổng điều khiển cảm ứng thứ nhất 811 (cụ thể là, bởi một đường điều khiển cảm ứng bảng hiển thị 51), các cổng điều khiển cảm ứng thứ nhất 811 được kết nối điện tới điện cực quét là các cổng điều khiển cảm ứng quét thứ nhất 8111, và các cổng điều khiển cảm ứng thứ hai 821 được kết nối điện tới các cổng điều khiển cảm ứng quét thứ nhất 8111 là các cổng điều khiển cảm ứng quét thứ hai 8211; mỗi đường điều khiển cảm ứng kết nối trực tiếp 32 được kết nối với một trong các cổng điều khiển cảm ứng cảm biến thứ hai 8212; phân đoạn thứ nhất 311 của mỗi đường điều khiển cảm ứng phân đoạn 31 được kết nối với một trong các cổng điều khiển cảm ứng quét thứ hai 8211;

trong vùng liên kết thứ hai 199, dọc theo hướng thứ nhất, các cổng điều khiển cảm ứng quét thứ hai 8211, các cổng hiển thị thứ hai 822, và các cổng điều khiển cảm ứng cảm biến thứ hai 8212 lần lượt được bố trí; hướng thứ nhất song song với hướng mà trong đó chiều rộng vùng liên kết thứ hai 199 kéo dài.

Cấu trúc điều khiển cảm ứng 92 trong bảng hiển thị 9 có thể được tạo ra bởi

điện cực cảm biến (Rx) và điện cực quét (Tx) mà được chồng lên nhau. Điện cực quét lần lượt được tác động với các tín hiệu quét, sao cho vị trí chạm có thể được xác định bằng cách phát hiện các tín hiệu trong điện cực cảm biến.

Trên các Fig. 2, Fig.3, và Fig.11, các cổng điều khiển cảm ứng (các cổng điều khiển cảm ứng cảm biến thứ hai 8212) được kết nối điện tới điện cực cảm biến trong bảng mạch chính 1 được kết nối tới chip điều khiển cảm ứng 4 qua đường điều khiển cảm ứng kết nối trực tiếp 32, và các cổng điều khiển cảm ứng (các cổng điều khiển cảm ứng quét thứ hai 8211) được kết nối điện tới điện cực quét được kết nối tới chip điều khiển cảm ứng 4 qua các đường điều khiển cảm ứng phân đoạn 31.

Trên các Fig. 2, Fig.3, và Fig.11, hướng thứ nhất là hướng mà trong đó chiều rộng vùng liên kết thứ hai 199 kéo dài, tức là, hướng mà trong đó các cổng khác (các cổng điều khiển cảm ứng và các cổng hiển thị) lần lượt được bố trí (ví dụ, hướng từ phải qua trái trên các Fig. 2, Fig.3, và Fig.11), vùng liên kết thứ hai 199 trước hết được bố trí với các cổng điều khiển cảm ứng quét thứ hai 8211, sau đó các cổng hiển thị thứ hai 822, và sau đó các cổng điều khiển cảm ứng cảm biến thứ hai 8212, tức là, các cổng điều khiển cảm ứng quét thứ hai 8211 được đặt ở "đầu bên phải" của bảng mạch chính 1, các cổng hiển thị thứ hai 822 được đặt ở "phần giữa" của bảng mạch chính 1, và các cổng điều khiển cảm ứng cảm biến thứ hai 8212 được đặt ở "đầu bên trái" của bảng mạch chính 1; theo đó, vùng thứ hai 192 và vùng thứ nhất 191 cũng nằm ở các bên trái và phải của các đường truyền hiển thị 33, lần lượt tương ứng.

Do đó, trên các Fig. 2 và Fig.3, bảng mạch có thể có hình dạng tương tự như chữ số "7", vùng liên kết thứ hai 199, vùng thứ nhất 191, vùng thứ hai 192, v.v.. được đặt ở "phần ngang" của chữ số "7", vùng kết nối 193 được đặt ở đầu dưới "phần dọc" của chữ số "7", và các đường truyền hiển thị 33 kéo dài xuống dưới từ giữa vùng liên kết thứ hai 199 tới vùng kết nối 193; đường điều khiển cảm ứng kết nối trực tiếp 32 (các đường điều khiển cảm ứng tương ứng với điện cực cảm biến) kéo dài một chút xuống dưới từ đầu trái của vùng liên kết thứ hai 199, tức là, được nối trực tiếp tới chip điều khiển cảm ứng 4; phân đoạn thứ nhất 311 của đường điều khiển cảm ứng phân đoạn 31 (đường điều khiển cảm ứng tương ứng với điện cực quét) kéo dài từ đầu bên phải của vùng liên kết thứ hai 199 một chút về phía dưới vào trong vùng thứ nhất 191 và được kết nối tới đầu nối chính 5, và sau đó ngang

qua từng đường truyền hiển thị 33 để được nối tới vùng thứ hai 192 ở bên trái qua đường kết nối 313 của bảng mạch chân nối 2, và phân đoạn thứ hai 312 của đường điều khiển cảm ứng phân đoạn 31 kéo dài từ vùng thứ hai 192 lên trên một chút (hoặc xuống dưới) và được kết nối tới chip điều khiển cảm ứng 4.

Chiều rộng lớn nhất (tức là, kích thước theo hướng song song với phần ngang của chữ số “7”) của bảng mạch chính 1 có thể khoảng từ 50mm đến 60mm, ví dụ, có thể là $55,4\text{mm} \pm 0,15\text{mm}$; chiều rộng vùng liên kết thứ hai 199 có thể nhỏ hơn một chút, và có thể khoảng từ 50mm đến 60mm, ví dụ, có thể là $53,7\text{mm} \pm 0,15\text{mm}$, và chiều cao vùng liên kết thứ hai 199 (tức là, kích thước theo hướng vuông góc với phần ngang của chữ số “7”) có thể khoảng từ 1mm đến 2mm, ví dụ, có thể là $1,4\text{mm} \pm 0,2\text{mm}$.

Trong một số phương án, cấu trúc điều khiển cảm ứng 92 có cụm điện cực cảm biến và cụm điện cực quét chồng nhau và cách điện; mỗi điện cực cảm biến được kết nối điện với một trong các cổng điều khiển cảm ứng thứ nhất 811 (cụ thể là, qua một đường điều khiển cảm ứng bảng hiển thị 51), các cổng điều khiển cảm ứng thứ nhất 811 được kết nối điện với điện cực cảm biến là các cổng điều khiển cảm ứng cảm biến thứ nhất 8112, và các cổng điều khiển cảm ứng thứ hai 821 được kết nối điện với các cổng điều khiển cảm ứng cảm biến thứ nhất 8112 là các cổng điều khiển cảm ứng cảm biến thứ hai 8212; mỗi điện cực quét được kết nối điện tới một trong các cổng điều khiển cảm ứng thứ nhất 811 (cụ thể là, bởi một đường điều khiển cảm ứng bảng hiển thị 51), các cổng điều khiển cảm ứng thứ nhất 811 được kết nối điện tới điện cực quét là các cổng điều khiển cảm ứng quét thứ nhất 8111, và các cổng điều khiển cảm ứng thứ hai 821 được kết nối điện tới các cổng điều khiển cảm ứng quét thứ nhất 8111 là cổng điều khiển cảm ứng quét thứ hai 8211; mỗi đường điều khiển cảm ứng kết nối trực tiếp 32 được kết nối với một trong các cổng điều khiển cảm ứng quét thứ hai 8211; phân đoạn thứ nhất 311 của mỗi đường điều khiển cảm ứng phân đoạn 31 được kết nối với một trong các cổng điều khiển cảm ứng cảm biến thứ hai 8212;

trong vùng liên kết thứ hai 199, dọc theo hướng thứ nhất, các cổng điều khiển cảm ứng cảm biến thứ hai 8212, các cổng hiển thị thứ hai 822, và các cổng điều khiển cảm ứng quét thứ hai 8211 lần lượt được bố trí; hướng thứ nhất song song với

hướng mà trong đó chiều rộng vùng liên kết thứ hai 199 kéo dài.

Trong một chế độ khác theo phương án của sáng chế, cổng điều khiển cảm ứng quét thứ hai 8211 có thể được nối trực tiếp tới chip điều khiển cảm ứng 4 qua đường điều khiển cảm ứng kết nối trực tiếp 32, và cổng điều khiển cảm ứng cảm biến thứ hai 8212 được kết nối tới chip điều khiển cảm ứng 4 qua đường điều khiển cảm ứng phân đoạn 31.

Dĩ nhiên là, trong trường hợp như vậy, cổng điều khiển cảm ứng quét thứ hai 8211 gần với chip điều khiển cảm ứng 4, và cổng điều khiển cảm ứng cảm biến thứ hai 8212 xa khỏi chip điều khiển cảm ứng 4.

Bảng mạch chính 1 có thể có lớp đế thứ hai, và lớp dẫn điện thứ ba và lớp dẫn điện thứ tư có thể được bố trí ở hai phía của lớp đế thứ hai lần lượt tương ứng.

Tức là, bảng mạch chính 1 có thể trong dạng bảng mạch hai lớp.

Trong một số phương án, các đường truyền hiển thị 33 được bố trí trong lớp dẫn điện thứ tư; lớp dẫn điện thứ ba được bố trí có cấu trúc che chắn ít nhất ở các vị trí tương ứng với các đường truyền hiển thị 33; lớp dẫn điện thứ ba gần với bảng mạch chân nối 2 hơn lớp dẫn điện thứ tư.

Khi bảng mạch chính 1 là bảng mạch hai lớp, các đường truyền hiển thị 33 có thể nằm trong lớp dẫn điện (lớp dẫn điện thứ tư) xa hơn khỏi bảng mạch chân nối 2, và tương ứng, trong lớp dẫn điện còn lại (lớp dẫn điện thứ ba) gần hơn với bảng mạch chân nối 2, cấu trúc che chắn (như là cấu trúc được tạo lớp hoặc cấu trúc lưới) có thể được bố trí ở các vị trí tương ứng với các đường truyền hiển thị 33, và cấu trúc che chắn có thể còn che chắn ảnh hưởng các đường truyền hiển thị 33 (đặc biệt là, các đường truyền hiển thị 33 truyền các tín hiệu tần số cao) trên đường truyền từ chân nối 313 trong bảng mạch chân nối 2.

Trong một số phương án, các đường điều khiển cảm ứng phân đoạn 31 được bố trí toàn bộ trong một lớp dẫn điện thứ ba và lớp dẫn điện thứ tư.

Trong một chế độ khác theo phương án của sáng chế, tất cả các đường điều khiển cảm ứng phân đoạn 31 có thể nằm trong cùng lớp dẫn điện.

Trong một số phương án, một phần các đường điều khiển cảm ứng phân đoạn 31 được bố trí trong lớp dẫn điện thứ ba, và phần còn lại của đường điều khiển cảm ứng phân đoạn 31 được bố trí trong lớp dẫn điện thứ tư.

Trong một chế độ theo phương án của sáng chế, các đường điều khiển cảm ứng phân đoạn khác nhau 31 có thể lần lượt nằm trong các lớp dẫn điện khác nhau để giảm mật độ dây trong mỗi lớp dẫn điện.

Trong một số phương án, bảng mạch chính 1 có vùng linh kiện 195; trong vùng linh kiện 195, cụm linh kiện được bố trí ở phía bảng mạch chính 1; chip điều khiển cảm ứng 4 được bố trí trên phía vùng linh kiện 195 của bảng mạch chính 1, mà được bố trí có linh kiện; trong vùng linh kiện 195, lớp đỡ kim loại 1951 được bố trí ở phía bảng mạch chính 1, mà ngược lại với phía mà trên đó linh kiện được bố trí.

Tức là, bảng mạch chính 1 còn có vùng linh kiện 195 để bố trí số lượng lớn các linh kiện bổ sung (như là các tụ điện, v.v.), và đồng thời, chip điều khiển cảm ứng 4 cũng nằm trong vùng linh kiện 195 (vì chip điều khiển cảm ứng 4 cũng là một linh kiện).

Ví dụ, trên Fig.10, trong một chế độ theo phương án của sáng chế, có thể có hai vùng linh kiện 195, mà có thể được đặt ở dưới vùng liên kết thứ hai 199, và vùng thứ nhất 191 và vùng thứ hai 192, v.v.. được đặt ở dưới các vùng linh kiện 195.

Khi vùng linh kiện 195 được bố trí, các linh kiện, chip điều khiển cảm ứng 4, và các đường (đường điều khiển cảm ứng kết nối trực tiếp 32, các đường điều khiển cảm ứng phân đoạn 31, các đường truyền hiển thị 33, v.v..) trong vùng linh kiện 195 có thể nằm trên cùng phía bảng mạch chính 1 (tức là, trong cùng lớp dẫn điện), và phía còn lại của vùng linh kiện 195 được bố trí có lớp kim loại liền khối (lớp đỡ kim loại 1951) với chiều dày lớn hơn, sao cho bằng lớp đỡ kim loại 1951, một phần bảng mạch chính 1 trong vùng linh kiện 195 có độ bền cao hơn, và các linh kiện khác được bố trí ở đó được bảo vệ.

Trong một số phương án, biên của hình chiếu vuông góc của lớp đỡ kim loại 1951 trên bảng mạch chính 1 vượt quá biên của vùng linh kiện 195 ít nhất 0,5mm.

Để đảm bảo hiệu quả đỡ, trên Fig.10, lớp đỡ kim loại 1951 có thể "lớn hơn" vùng linh kiện 195 ít nhất 0,5mm (hoặc nhiều hơn) ở mỗi bên mép; ví dụ, trên Fig.10, hai vùng linh kiện 195 có thể tương ứng với một lớp đỡ kim loại lớn hơn 1951.

Trong một số phương án, trong bất kỳ một trong vùng thứ nhất 191 và vùng thứ hai 192, các đầu nối chính 5 được bố trí theo mảng, trong hai hàng bất kỳ liền kề của mảng, hai đầu nối chính bất kỳ 5 lần lượt thuộc về các hàng khác nhau ở các vị

trí khác nhau theo hướng hàng, và trong hai cột bất kỳ liên kề của mảng, hai đầu nối chính bất kỳ 5 lần lượt thuộc về các cột khác nhau ở các vị trí khác nhau theo hướng cột;

trong bất kỳ một trong vùng thứ ba 291 và vùng thứ tư 292, các chân nối 6 được bố trí theo mảng, trong hai hàng bất kỳ liên kề của mảng, hai chân nối bất kỳ 6 lần lượt thuộc về các hàng khác nhau ở các vị trí khác nhau theo hướng hàng, và trong hai cột bất kỳ liên kề của mảng, hai chân nối bất kỳ 6 lần lượt thuộc về các cột khác nhau ở các vị trí khác nhau theo hướng cột.

Trên các Fig. 6, Fig.7 và Fig.12, các đầu nối (các đầu nối chính 5 hoặc các chân nối 6) trong mỗi vùng (vùng thứ nhất 191, vùng thứ hai 192, vùng thứ ba 291, vùng thứ tư 292) có thể được xếp thành mảng theo các hàng và cột; hơn nữa, các hàng/cột liên kề được "đặt so le", và do đó đối với mỗi đầu nối, nó không thẳng hàng với đầu nối khác bất kỳ, theo hàng/cột liên kề ở đó, theo hướng hàng/cột, mà thuận tiện cho các kết nối giữa các đầu nối bên trong mảng và các đường tương ứng (phân đoạn thứ nhất 311 hoặc phân đoạn thứ hai 312 của đường điều khiển cảm ứng phân đoạn 31, và đường truyền từ chân nối 313), tức là, các đường có thể dễ dàng bỏ qua các đầu nối bên ngoài để kết nối với các đầu nối bên trong.

Trong một số phương án, trong bất kỳ một trong vùng thứ nhất 191 và vùng thứ hai 192, mảng đầu nối chính 5 có bảy hàng và bảy cột, mà có bốn đầu nối chính 5 trong mỗi hàng lẻ, ba đầu nối chính 5 trong mỗi hàng chẵn, bốn đầu nối chính 5 trong mỗi cột lẻ, và ba đầu nối chính 5 trong mỗi cột chẵn;

trong bất kỳ một trong vùng thứ ba 291 và vùng thứ tư 292, mảng chân nối 6 có bảy hàng và bảy cột, mà có bốn chân nối 6 trong mỗi hàng lẻ, ba chân nối 6 trong mỗi hàng chẵn, bốn chân nối 6 trong mỗi cột lẻ, và ba chân nối 6 trong mỗi cột chẵn.

Trên các Fig. 6, Fig.7, Fig.12, các đầu nối (các đầu nối chính 5 hoặc các chân nối 6) trong mỗi vùng (vùng thứ nhất 191, vùng thứ hai 192, vùng thứ ba 291, vùng thứ tư 292) có thể được bố trí theo mảng có bảy hàng và bảy cột, mà có bốn đầu nối trong mỗi hàng lẻ/cột và ba đầu nối trong mỗi hàng/cột chẵn, tức là, mỗi đầu nối trong mỗi hàng/cột chẵn được đặt giữa các đầu nối trong hàng/cột lẻ.

Mỗi vùng có thể có kích thước 3,84mm*3,84mm; trong cùng một vùng, khoảng cách (dựa trên khoảng cách giữa các tâm của đường tròn) giữa hai đầu nối xa

nhất với nhau theo hướng hàng/cột có thể khoảng từ 2,54mm đến 2,79mm, mà có thể có sai số $\pm 0,05\text{mm}$.

Trong một số phương án, bảng hiển thị 9 là bảng hiển thị điốt phát quang hữu cơ; cấu trúc hiển thị 91 của bảng hiển thị điốt phát quang hữu cơ có cụm điốt phát quang hữu cơ.

Trong một chế độ theo phương án của sáng chế, bảng hiển thị 9 có thể là bảng hiển thị điốt phát quang hữu cơ (OLED) 9; theo đó, cấu trúc hiển thị 91 của nó có cụm điốt phát quang hữu cơ để phát quang.

Dĩ nhiên là, mỗi điốt phát quang hữu cơ có điện cực dương và điện cực âm (hoặc một catốt và một anốt), lần lượt tương ứng.

Trong một số phương án, trong các cổng hiển thị thứ nhất 812, có cụm cổng hiển thị dương thứ nhất để cấp điện tới các điện cực dương của điốt phát quang hữu cơ và cụm cổng hiển thị âm thứ nhất để cấp điện tới các điện cực âm của điốt phát quang hữu cơ; các cổng hiển thị thứ hai 822 được kết nối điện với các cổng hiển thị dương thứ nhất là các cổng hiển thị dương thứ hai, và các cổng hiển thị thứ hai 822 được kết nối điện với các cổng hiển thị âm thứ nhất là các cổng hiển thị âm thứ hai;

đường truyền hiển thị 33 có cụm đường truyền dương 338 được nối tới các cổng hiển thị dương thứ hai và cụm đường truyền âm 339 được nối tới các cổng hiển thị âm thứ hai.

Tương ứng với bảng hiển thị điốt phát quang hữu cơ, các cổng hiển thị thứ hai 822 của bảng mạch chính 1 có các cổng hiển thị dương thứ hai để cấp điện tới các điện cực dương của điốt phát quang hữu cơ và các cổng hiển thị âm thứ hai để cấp điện tới các điện cực âm của điốt phát quang hữu cơ. Theo đó, các đường truyền hiển thị 33 của bảng mạch chính 1 có cụm đường truyền dương 338 (ELVDD) để cấp điện tới các điện cực dương của điốt phát quang hữu cơ, và cụm đường truyền âm 339 (ELVSS) để cấp điện tới các điện cực âm của điốt phát quang hữu cơ.

Trên Fig.11, dòng điện qua mỗi đường truyền dương 338 và đường truyền âm 339 là tương đối lớn; và do đó, mỗi đường truyền dương 338 và đường truyền âm 339 có thể được nối tới cụm cổng tương ứng của các cổng hiển thị (các cổng hiển thị dương thứ hai, các cổng hiển thị âm thứ hai), tức là, các đường truyền điện cực (các đường truyền dương 338 và đường truyền âm 339) có thể tương đối "dày" để tránh

ngắn mạch và tương tự và tương tự.

Ngoài ra, các đường dẫn trong bảng hiển thị 9 tương ứng với các đường truyền dương 338 và đường truyền âm 339 có thể không đi qua chip bảng hiển thị 55.

Dọc theo hướng thứ nhất, trong các cổng hiển thị thứ hai 822 trong vùng liên kết thứ hai 199, cổng hiển thị thứ hai 822 tương ứng với tín hiệu tần số cao (ví dụ, tương ứng với tín hiệu đường truyền dữ liệu 521) có thể nằm ở middle, và các cổng hiển thị thứ hai 822 (ví dụ, các cổng hiển thị dương thứ hai, các cổng hiển thị âm thứ hai) để cấp các tín hiệu tần số tương đối thấp khác hoặc tín hiệu không đổi có thể nằm ở hai đầu.

Trong một số phương án, cấu trúc hiển thị 91 của bảng hiển thị điốt phát quang hữu cơ còn có lớp bọc bao phủ mỗi điốt phát quang hữu cơ;

Cấu trúc điều khiển cảm ứng 92 được bố trí ở phía lớp bọc xa khỏi nền và được kết nối điện tới các cổng điều khiển cảm ứng thứ nhất 811;

Kính phân cực 93 được bố trí ở phía cấu trúc điều khiển cảm ứng 92 xa khỏi nền;

Tấm phủ 94 được bố trí ở phía kính phân cực 93 xa khỏi nền.

Trên Fig.1, đối với bảng hiển thị OLED, các OLED có thể được bọc bởi lớp bọc, và cấu trúc điều khiển cảm ứng tương ứng 92 sau đó có thể được chế tạo trên lớp bọc, và cấu trúc điều khiển cảm ứng 92 được kết nối điện tới các cổng điều khiển cảm ứng thứ nhất 811 trong vùng liên kết thứ nhất 99 qua cấu trúc như là lỗ xuyên cảm ứng 519.

Hơn nữa, kính phân cực 93 để làm giảm ánh sáng phản xạ được bố trí trên phía cấu trúc điều khiển cảm ứng 92 xa khỏi nền, và tấm phủ 94 (ví dụ, tấm kính) để bảo vệ các cấu trúc khác được bố trí trên phía kính phân cực 93 xa khỏi nền.

Dĩ nhiên là, cần hiểu rằng kết cấu ở trên chỉ là ví dụ về cấu trúc của bảng hiển thị 9, và không phải là giới hạn cụ thể về dạng của bảng hiển thị 9.

Trong một số phương án, chiều dày của mỗi cổng điều khiển cảm ứng thứ nhất 811 nhỏ hơn chiều dày của cấu trúc hiển thị 91; chiều dày của mỗi cổng hiển thị thứ nhất 812 nhỏ hơn chiều dày cấu trúc hiển thị 91.

Chiều dày cấu trúc được hiểu là kích thước lớn nhất của nó theo hướng vuông

góc với nền.

Như đã nêu ở trên, cụm lớp kim loại được bao gồm trong mỗi cấu trúc hiển thị 91 và cấu trúc điều khiển cảm ứng 92, và mỗi "cổng" có thể được tạo ra bằng cách xếp chồng một hoặc nhiều lớp kim loại, nhưng tổng chiều dày của "cổng" không được vượt quá chiều dày cấu trúc hiển thị 91 hoặc không chạm đến cấu trúc điều khiển cảm ứng 92.

Trong một số phương án, bảng hiển thị 9 có các đường truyền dữ liệu 521 và đường điều khiển cảm ứng bảng hiển thị 51 để lần lượt đưa ra các tín hiệu cảm ứng vào trong các cổng điều khiển cảm ứng thứ nhất 811, và có khoảng cách thứ nhất giữa đường điều khiển cảm ứng bảng hiển thị 51 và các đường truyền dữ liệu 521 theo hướng vuông góc với nền;

có khoảng cách thứ hai giữa đường truyền từ chân nối 313 trong bảng mạch chân nối 2 và các đường truyền hiển thị 33 trong bảng mạch chính 1 theo hướng vuông góc với bảng mạch chân nối 2;

khoảng cách thứ nhất khác với khoảng cách thứ hai.

Trong một số phương án, khoảng cách thứ nhất nhỏ hơn khoảng cách thứ hai.

Trong bảng hiển thị 9, đường điều khiển cảm ứng bảng hiển thị 51 và các đường truyền dữ liệu 521 có thể nằm trong các lớp khác sao cho có khoảng cách nhất định (khoảng cách thứ nhất) giữa chúng theo hướng vuông góc với nền; trong cụm bảng mạch Z, các đường truyền hiển thị 33 và đường truyền từ chân nối 313 (tương ứng với một phần các đường điều khiển cảm ứng) chồng lên nhau, sao cho có khoảng cách nhất định (khoảng cách thứ hai) giữa các đường truyền hiển thị và đường truyền từ chân nối theo hướng vuông góc với nền, trong trường hợp như vậy, khoảng cách thứ nhất khác với khoảng cách thứ hai, ví dụ, khoảng cách thứ nhất nhỏ hơn khoảng cách thứ hai.

Điều này bởi vì có nhiều cấu trúc dẫn điện khác (ví dụ, các điện cực dương và các điện cực âm của diốt phát quang hữu cơ) trong bảng hiển thị 9 mà có thể chắn các tín hiệu giữa đường điều khiển cảm ứng bảng hiển thị 51 và các đường truyền dữ liệu 521 đến một mức độ, nhờ vậy làm giảm nhiễu; không có cấu trúc khác giữa đường truyền từ chân nối 313 và các đường truyền hiển thị 33, và do đó khoảng cách giữa đường truyền từ chân nối 313 và các đường truyền hiển thị 33 cần tương đối lớn

để tránh nhiễu.

Trong một số phương án, bảng hiển thị 9 có các đường truyền dữ liệu 521; các đường truyền hiển thị 33 của bảng mạch chính 1 có các đường dẫn dữ liệu hiển thị 331 để cấp các tín hiệu tới các đường truyền dữ liệu 521; số đường truyền dữ liệu 521 lớn hơn số đường dẫn dữ liệu hiển thị 331.

Như được mô tả ở trên, bảng hiển thị 9 có các đường truyền dữ liệu 521, sao cho các đường truyền hiển thị 33 của bảng mạch chính 1 có các đường dẫn dữ liệu hiển thị 331 để cấp các tín hiệu tới các đường truyền dữ liệu 521, và vì chip bảng hiển thị 55 được bố trí, số đường dẫn dữ liệu hiển thị 331 nhỏ hơn số đường truyền dữ liệu 521, tức là, nhiều đường truyền dữ liệu hơn 521 có thể được bố trí có các tín hiệu bằng cách bỏ đi các đường dẫn dữ liệu hiển thị 331 (ví dụ, một đường dẫn dữ liệu hiển thị 331 lần lượt cấp tín hiệu tới cụm đường truyền dữ liệu 521).

Trong một số phương án, chiều rộng mỗi đường truyền dữ liệu 521 nhỏ hơn chiều rộng mỗi đường dẫn dữ liệu hiển thị 331.

Như đã nêu ở trên, vì số đường dẫn dữ liệu hiển thị 331 là tương đối nhỏ, chiều rộng mỗi đường dẫn dữ liệu hiển thị 331 có thể tương đối lớn.

Theo khía cạnh thứ hai, trên các hình vẽ từ Fig. 1 đến Fig.16, sáng chế đề xuất thiết bị hiển thị bao gồm bảng hiển thị 9 và cụm bảng mạch Z bao gồm bảng mạch chính 1 và bảng mạch chân nối 2;

bảng hiển thị 9 bao gồm nền, cấu trúc hiển thị 91 được bố trí trên nền, và cấu trúc điều khiển cảm ứng 92 được bố trí ở phía cấu trúc hiển thị 91 xa khỏi nền; bảng hiển thị 9 có vùng liên kết thứ nhất 99, và vùng liên kết thứ nhất 99 được bố trí có cụm cổng hiển thị thứ nhất 812 được kết nối điện tới cấu trúc hiển thị 91 và cụm cổng điều khiển cảm ứng thứ nhất 811 được kết nối điện tới cấu trúc điều khiển cảm ứng 92;

bảng hiển thị 9 có chip bảng hiển thị 55;

bảng mạch chính 1 có vùng liên kết thứ hai 199, vùng kết nối 193, vùng thứ nhất 191, và vùng thứ hai 192; vùng liên kết thứ hai 199 được liên kết tới vùng liên kết thứ nhất 99, và vùng liên kết thứ hai 199 có cụm cổng hiển thị thứ hai 822 được kết nối điện tới các cổng hiển thị thứ nhất 812, lần lượt tương ứng, và cụm cổng điều khiển cảm ứng thứ hai 821 được kết nối điện tới các cổng điều khiển cảm ứng thứ

nhất 811, lần lượt tương ứng; cụm đầu nối chính 5 lần lượt được bố trí trong vùng thứ nhất 191 và vùng thứ hai 192;

bảng mạch chính 1 bao gồm chip điều khiển cảm ứng 4, cụm đường truyền hiển thị 33 và cụm đường điều khiển cảm ứng phân đoạn 31; mỗi đường điều khiển cảm ứng phân đoạn 31 bao gồm phân đoạn thứ nhất 311 và phân đoạn thứ hai 312, mà phân đoạn thứ nhất 311 được kết nối giữa một trong các cổng điều khiển cảm ứng thứ hai 821 và một trong các đầu nối chính 5 trong vùng thứ nhất 191, và phân đoạn thứ hai 312 được kết nối giữa chip điều khiển cảm ứng 4 và một trong các đầu nối chính 5 trong vùng thứ hai 192; ít nhất một phần các đường truyền hiển thị 33 được kết nối giữa các cổng hiển thị thứ hai 822 và vùng kết nối 193, và giao với đường được kết nối giữa vùng thứ nhất 191 và vùng thứ hai 192;

bảng mạch chân nối 2 có vùng thứ ba 291 và vùng thứ tư 292; vùng thứ ba 291 được liên kết tới vùng thứ nhất 191, và vùng thứ tư 292 được liên kết tới vùng thứ hai 192; cụm chân nối 6 được kết nối điện tới các đầu nối chính 5 trong vùng thứ nhất 191 lần lượt được bố trí trong vùng thứ ba 291, và cụm chân nối 6 được kết nối điện tới các đầu nối chính 5 trong vùng thứ hai 192 lần lượt được bố trí trong vùng thứ tư 292;

bảng mạch chân nối 2 có cụm đường truyền từ chân nối 313 tương ứng một đối một với các đường điều khiển cảm ứng phân đoạn 31; mỗi đường truyền từ chân nối 313 được kết nối giữa một trong các chân nối 6 trong vùng thứ ba 291 và một trong các chân nối 6 trong vùng thứ tư 292, và hai trong các đầu nối chính 5 được kết nối điện tới hai chân nối như vậy 6 lần lượt được nối tới phân đoạn thứ nhất 311 và phân đoạn thứ hai 312 của một trong các đường điều khiển cảm ứng phân đoạn 31;

bảng mạch chính 1 là bảng mạch dẻo; bảng mạch chân nối 2 là bảng mạch dẻo;

bảng mạch chân nối 2 có lớp đế thứ nhất, và lớp dẫn điện thứ nhất và lớp dẫn điện thứ hai lần lượt được bố trí ở hai phía của lớp đế thứ nhất;

mỗi chân nối 6 có phần tiếp xúc thứ nhất 691 được tạo ra trong lớp dẫn điện thứ nhất và phần tiếp xúc thứ hai 692 được tạo ra trong lớp dẫn điện thứ hai, phần tiếp xúc thứ nhất 691 và phần tiếp xúc thứ hai 692 được kết nối bởi phần kết nối 693 trong lỗ xuyên của lớp đế thứ nhất, phần tiếp xúc thứ nhất 691 xa khỏi bảng mạch

chính 1 hơn phần tiếp xúc thứ hai 692;

bề mặt của phần tiếp xúc thứ nhất 691 xa khỏi lớp đế thứ nhất là một kiểu với lỗ ở đó, và bề mặt của phần tiếp xúc thứ hai 692 xa khỏi lớp đế thứ nhất là một kiểu với lỗ ở đó;

phần kết nối 693 là hình trụ rỗng; chân nối 6 được kết nối điện tới đầu nối chính 5 thông qua cấu trúc hàn 7 được tạo ra bằng cách hàn nóng chảy trong phần rỗng của phần kết nối 693;

chiều dày D1 của một phần cấu trúc hàn 7 giữa phần tiếp xúc thứ hai 692 và đầu nối chính 5 (tức là, the "phần hàn") lớn hơn chiều dày bất kỳ d1 của phần tiếp xúc thứ nhất 691, chiều dày d2 của phần tiếp xúc thứ hai 692, và chiều dày d3 của đầu nối chính 5.

Trong một số phương án, chiều dày D2 của phần (tức là, "nắp hàn") của cấu trúc hàn 7 xa khỏi bảng mạch chính 1 hơn phần tiếp xúc thứ nhất 691 nhỏ hơn hoặc bằng 0,05mm.

Trong một số phương án, bảng hiển thị 9 có các đường truyền dữ liệu 521;

các đường truyền hiển thị 33 của bảng mạch chính 1 có các đường dẫn dữ liệu hiển thị 331 để cấp các tín hiệu tới các đường truyền dữ liệu 521;

chiều rộng mỗi đường truyền dữ liệu 521 nhỏ hơn so với trong mỗi đường dẫn dữ liệu hiển thị 331.

Trong một số phương án, bảng hiển thị 9 có các đường truyền dữ liệu 521 và đường điều khiển cảm ứng bảng hiển thị 51 để lần lượt đưa ra các tín hiệu cảm ứng vào trong các cổng điều khiển cảm ứng thứ nhất 811, và có khoảng cách thứ nhất giữa đường điều khiển cảm ứng bảng hiển thị 51 và các đường truyền dữ liệu 521 theo hướng vuông góc với nền;

có khoảng cách thứ hai giữa đường truyền từ chân nối 313 trong bảng mạch chân nối 2 và các đường truyền hiển thị 33 trong bảng mạch chính 1 theo hướng vuông góc với bảng mạch chân nối 2;

khoảng cách thứ nhất khác với khoảng cách thứ hai.

Trong một số phương án, các chân nối 6 được nối tới đường truyền từ chân nối 313 là các đầu nối hoạt động 61;

bảng mạch chân nối 2 còn có vòng che chắn 251, vòng che chắn 251 bao

quanh đường truyền từ chân nối 313 và các đầu nối hoạt động 61.

Trong một số phương án, bảng hiển thị 9 là bảng hiển thị điốt phát quang hữu cơ; cấu trúc hiển thị 91 của bảng hiển thị điốt phát quang hữu cơ có cụm điốt phát quang hữu cơ;

các cổng hiển thị thứ nhất 812 có cụm cổng hiển thị dương thứ nhất để cấp điện tới các điện cực dương của điốt phát quang hữu cơ, và cụm cổng hiển thị âm thứ nhất để cấp điện tới các điện cực âm của điốt phát quang hữu cơ; các cổng hiển thị thứ hai 822 được kết nối điện với các cổng hiển thị dương thứ nhất là các cổng hiển thị dương thứ hai, và các cổng hiển thị thứ hai 822 được kết nối điện với các cổng hiển thị âm thứ nhất là các cổng hiển thị âm thứ hai;

các đường truyền hiển thị 33 có cụm đường truyền dương 33 được nối tới các cổng hiển thị dương thứ hai và cụm đường truyền âm 339 được nối tới các cổng hiển thị âm thứ hai.

Cần hiểu rằng các phương án nêu trên chỉ là các phương án được lấy làm ví dụ sử dụng để minh họa các nguyên lý của sáng chế, và sáng chế không bị hạn chế ở đó. Sẽ rõ ràng cho người có hiểu biết trung bình trong lĩnh vực kỹ thuật rằng thay đổi và sửa đổi khác có thể được tạo ra ở đó mà không lệch khỏi ý chính và phạm vi của sáng chế, và các thay đổi và sửa đổi này được xem là rơi vào trong phạm vi bảo hộ của sáng chế.

YÊU CẦU BẢO HỘ

1. Thiết bị hiển thị, bao gồm bảng hiển thị và cụm bảng mạch, trong đó cụm bảng mạch bao gồm bảng mạch chính và bảng mạch chân nối;

bảng hiển thị bao gồm nền, cấu trúc hiển thị được bố trí trên nền và cấu trúc điều khiển cảm ứng được bố trí ở phía cấu trúc hiển thị xa khỏi nền; bảng hiển thị có vùng liên kết thứ nhất, và cụm cổng hiển thị thứ nhất được kết nối điện với cấu trúc hiển thị và cụm cổng điều khiển cảm ứng thứ nhất được kết nối điện với cấu trúc điều khiển cảm ứng được bố trí trong vùng liên kết thứ nhất;

bảng hiển thị bao gồm chip bảng hiển thị;

bảng mạch chính có vùng liên kết thứ hai, vùng kết nối, vùng thứ nhất và vùng thứ hai; vùng liên kết thứ hai được liên kết với vùng liên kết thứ nhất, và cụm cổng hiển thị thứ hai lần lượt được kết nối điện với các cổng hiển thị thứ nhất và cụm cổng điều khiển cảm ứng thứ hai lần lượt được kết nối điện với các cổng điều khiển cảm ứng thứ nhất được bố trí trong vùng liên kết thứ hai; cụm đầu nối chính lần lượt được bố trí trong vùng thứ nhất và vùng thứ hai;

bảng mạch chính bao gồm chip điều khiển cảm ứng, cụm đường truyền hiển thị và cụm đường điều khiển cảm ứng phân đoạn; mỗi đường điều khiển cảm ứng phân đoạn bao gồm phân đoạn thứ nhất và phân đoạn thứ hai, trong đó phân đoạn thứ nhất được kết nối giữa một trong các cổng điều khiển cảm ứng thứ hai và một trong các đầu nối chính trong vùng thứ nhất, và phân đoạn thứ hai được kết nối giữa chip điều khiển cảm ứng và một trong các đầu nối chính trong vùng thứ hai; ít nhất một phần các đường truyền hiển thị được kết nối giữa các cổng hiển thị thứ hai và vùng kết nối và được cắt ngang qua đường kết nối giữa vùng thứ nhất và vùng thứ hai;

bảng mạch chân nối có vùng thứ ba và vùng thứ tư;

vùng thứ ba được liên kết với vùng thứ nhất, và vùng thứ tư được liên kết với vùng thứ hai; cụm chân nối được kết nối điện với các đầu nối chính trong vùng thứ nhất lần lượt được bố trí trong vùng thứ ba, và cụm chân nối được kết nối điện với các đầu nối chính trong vùng thứ hai lần lượt được bố trí trong vùng thứ tư;

bảng mạch chân nối bao gồm cụm đường truyền từ chân nối mà tương ứng

một đối một với các đường điều khiển cảm ứng phân đoạn; mỗi đường truyền từ chân nổi được kết nối giữa một trong các chân nổi trong vùng thứ ba và một trong các chân nổi trong vùng thứ tư, và hai trong các đầu nổi chính được kết nối điện với hai chân nổi như vậy lần lượt được kết nối với phân đoạn thứ nhất và phân đoạn thứ hai của một trong các đường điều khiển cảm ứng phân đoạn;

bảng mạch chính là bảng mạch dẻo; bảng mạch chân nổi là bảng mạch dẻo.

2. Thiết bị hiển thị theo điểm 1, trong đó

các chân nổi được nối với đường truyền từ chân nổi là các đầu nổi hoạt động;

bảng mạch chân nổi còn bao gồm vòng che chắn, và vòng che chắn bao quanh đường truyền từ chân nổi và các đầu nổi hoạt động.

3. Thiết bị hiển thị theo điểm 2, trong đó

các chân nổi trong vùng thứ ba có ít nhất một đầu nổi che chắn được nối với vòng che chắn;

các chân nổi trong vùng thứ tư có ít nhất một đầu nổi che chắn được nối tới vòng che chắn, và/hoặc

trong đó các chân nổi trong vùng thứ ba có ít nhất một chân nổi đất được nối với cổng nổi đất;

các chân nổi trong vùng thứ tư có ít nhất một chân nổi đất được nối tới cổng nổi đất, và/hoặc

trong đó các chân nổi trong vùng thứ ba có ít nhất một chân nổi nổi;

các chân nổi trong vùng thứ tư có ít nhất một chân nổi nổi.

4. Thiết bị hiển thị theo điểm 1, trong đó

bảng mạch chân nổi bao gồm lớp đế thứ nhất, trong đó lớp dẫn điện thứ nhất và lớp dẫn điện thứ hai lần lượt được bố trí ở hai phía của lớp đế thứ nhất;

mỗi chân nổi bao gồm phần tiếp xúc thứ nhất được bố trí trong lớp dẫn điện thứ nhất và phần tiếp xúc thứ hai được bố trí trong lớp dẫn điện thứ hai, và phần tiếp xúc thứ nhất và phần tiếp xúc thứ hai được kết nối thông qua phần kết nối trong lỗ xuyên của lớp đế thứ nhất.

5. Thiết bị hiển thị theo điểm 4, trong đó

bề mặt của phần tiếp xúc thứ nhất xa khỏi lớp đế thứ nhất là một kiểu với lỗ ở đó, và bề mặt của phần tiếp xúc thứ hai xa khỏi lớp đế thứ nhất là một kiểu với lỗ ở đó;

phần kết nối là hình trụ rỗng; chân nối được kết nối điện với đầu nối chính thông qua cấu trúc hàn được tạo ra bằng cách hàn nóng chảy trong phần rỗng của phần kết nối.

6. Thiết bị hiển thị theo điểm 5, trong đó

bề mặt phần tiếp xúc thứ nhất xa khỏi lớp đế thứ nhất có dạng vòng tròn, bề mặt phần tiếp xúc thứ hai xa khỏi lớp đế thứ nhất có dạng vòng tròn, và phần kết nối là hình trụ rỗng;

đường kính trong của vòng tròn khoảng từ 0,05 mm đến 0,15 mm, và đường kính ngoài của vòng tròn khoảng từ 0,25 mm đến 0,35 mm;

bề mặt đầu nối chính gần với lớp đế thứ nhất có dạng hình tròn, và đường kính hình tròn khoảng từ 0,25 mm đến 0,35 mm, hoặc

trong đó mép ngoài của bề mặt phần tiếp xúc thứ nhất xa khỏi các lớp đế thứ nhất có dạng hình tròn;

mép ngoài của bề mặt nhóm tiếp xúc thứ hai xa khỏi lớp đế thứ nhất có dạng hình tròn; hoặc

trong đó lỗ theo kiểu của bề mặt phần tiếp xúc thứ nhất xa khỏi lớp đế thứ nhất có hình dạng được tạo ra bởi hai dải giao với nhau;

lỗ theo kiểu của bề mặt phần tiếp xúc thứ hai xa khỏi lớp đế thứ nhất có hình dạng được tạo ra bởi hai dải giao với nhau, hoặc

trong đó mép ngoài của bề mặt phần tiếp xúc thứ nhất xa khỏi lớp đế thứ nhất khác với mép ngoài của bề mặt phần tiếp xúc thứ hai xa khỏi lớp đế thứ nhất về kích thước.

7. Thiết bị hiển thị theo điểm 4, trong đó

một phần đường truyền từ chân nối được bố trí trong lớp dẫn điện thứ nhất, và

phần còn lại của đường truyền từ chân nối được bố trí trong lớp dẫn điện thứ hai;

lớp dẫn điện thứ nhất được bố trí có ít nhất một lưới che chắn, và lớp dẫn điện thứ hai được bố trí có ít nhất một lưới che chắn, hoặc

trong đó đường truyền từ chân nối được bố trí toàn bộ trong lớp dẫn điện thứ nhất;

lớp che chắn được bố trí trong lớp dẫn điện thứ hai ít nhất ở các vị trí tương ứng với đường truyền từ chân nối;

lớp dẫn điện thứ hai gần với bảng mạch chính hơn lớp dẫn điện thứ nhất.

8. Thiết bị hiển thị theo điểm 1, trong đó

một phần bảng mạch chân nối được bố trí với vùng thứ ba và một phần bảng mạch chân nối được bố trí với vùng thứ tư là cấu trúc bất đối xứng,

trong đó phần bảng mạch chân nối được bố trí với vùng thứ ba và phần bảng mạch chân nối được bố trí với vùng thứ tư là cấu trúc bất đối xứng được áp dụng bởi ít nhất một trong:

kiểu dẫn điện trong phần bảng mạch chân nối được bố trí với vùng thứ ba và kiểu dẫn điện trong phần bảng mạch chân nối được bố trí với vùng thứ tư theo cấu trúc bất đối xứng;

hình dạng phần bảng mạch chân nối được bố trí với vùng thứ ba và hình dạng phần bảng mạch chân nối được bố trí với vùng thứ tư không đối xứng;

phần bảng mạch chân nối được bố trí với vùng thứ ba và phần bảng mạch chân nối được bố trí với vùng thứ tư được bố trí có dấu hiệu quang bất đối xứng.

9. Thiết bị hiển thị theo điểm 1, trong đó

bảng mạch chính còn bao gồm cụm đường điều khiển cảm ứng kết nối trực tiếp, và mỗi đường điều khiển cảm ứng kết nối trực tiếp được kết nối giữa chip điều khiển cảm ứng và một trong các cổng điều khiển cảm ứng thứ hai.

10. Thiết bị hiển thị theo điểm 9, trong đó

bảng hiển thị bao gồm cụm đường điều khiển cảm ứng bảng hiển thị để đưa ra các tín hiệu cảm ứng vào trong các cổng điều khiển cảm ứng thứ nhất;

số đường điều khiển cảm ứng bằng hiển thị bằng tổng số đường điều khiển cảm ứng phân đoạn và số đường điều khiển cảm ứng kết nối trực tiếp.

11. Thiết bị hiển thị theo điểm 9, trong đó

cấu trúc điều khiển cảm ứng bao gồm cụm điện cực cảm biến và cụm điện cực quét, mà chồng nhau và cách điện;

mỗi điện cực cảm biến được kết nối điện với một trong các cổng điều khiển cảm ứng thứ nhất, các cổng điều khiển cảm ứng thứ nhất được kết nối điện với điện cực cảm biến là các cổng điều khiển cảm ứng cảm biến thứ nhất, và các cổng điều khiển cảm ứng thứ hai được kết nối điện với các cổng điều khiển cảm ứng cảm biến thứ nhất là các cổng điều khiển cảm ứng cảm biến thứ hai;

mỗi điện cực quét được kết nối điện với một trong các cổng điều khiển cảm ứng thứ nhất, các cổng điều khiển cảm ứng thứ nhất được kết nối điện với điện cực quét là các cổng điều khiển cảm ứng quét thứ nhất, và các cổng điều khiển cảm ứng thứ hai được kết nối điện với các cổng điều khiển cảm ứng quét thứ nhất là các cổng điều khiển cảm ứng quét thứ hai;

mỗi đường điều khiển cảm ứng kết nối trực tiếp được kết nối với một trong các cổng điều khiển cảm ứng cảm biến thứ hai; phân đoạn thứ nhất của mỗi đường điều khiển cảm ứng phân đoạn được kết nối với một trong các cổng điều khiển cảm ứng quét thứ hai;

trong vùng liên kết thứ hai, dọc theo hướng thứ nhất, các cổng điều khiển cảm ứng quét thứ hai, các cổng hiển thị thứ hai và các cổng điều khiển cảm ứng cảm biến thứ hai được bố trí tuần tự; hướng thứ nhất song song với hướng mà trong đó chiều rộng vùng liên kết thứ hai kéo dài, hoặc

trong đó cấu trúc điều khiển cảm ứng bao gồm cụm điện cực cảm biến và cụm điện cực quét được chồng nhau và cách điện;

mỗi điện cực cảm biến kết nối điện với các cổng điều khiển cảm ứng thứ nhất, các cổng điều khiển cảm ứng thứ nhất được kết nối điện với điện cực cảm biến là cổng điều khiển cảm ứng cảm biến thứ nhất, và các cổng điều khiển cảm ứng thứ hai kết nối điện với các cổng điều khiển cảm ứng cảm biến thứ nhất là các cổng điều khiển cảm ứng cảm biến thứ hai;

mỗi điện cực quét được kết nối điện với các cổng điều khiển cảm ứng thứ nhất, các cổng điều khiển cảm ứng thứ nhất được kết nối điện với điện cực quét là các cổng điều khiển cảm ứng quét thứ nhất, và các cổng điều khiển cảm ứng thứ hai được kết nối điện với các cổng điều khiển cảm ứng quét thứ nhất là các cổng điều khiển cảm ứng quét thứ hai;

mỗi điện cực quét được kết nối điện với một trong các cổng điều khiển cảm ứng thứ nhất, các cổng điều khiển cảm ứng thứ nhất được kết nối điện với điện cực quét là các cổng điều khiển cảm ứng quét thứ nhất, và các cổng điều khiển cảm ứng thứ hai được kết nối điện với các cổng điều khiển cảm ứng quét thứ nhất là các cổng điều khiển cảm ứng quét thứ hai;

mỗi đường điều khiển cảm ứng kết nối trực tiếp được kết nối với một trong các cổng điều khiển cảm ứng quét thứ hai; phân đoạn thứ nhất của mỗi đường điều khiển cảm ứng phân đoạn kết nối với một trong các cổng điều khiển cảm ứng cảm biến thứ hai;

trong vùng liên kết thứ hai, dọc theo hướng thứ nhất, các cổng điều khiển cảm ứng cảm biến thứ hai, các cổng hiển thị thứ hai và các cổng điều khiển cảm ứng quét thứ hai được bố trí tuần tự; hướng thứ nhất song song với hướng mà trong đó chiều rộng vùng liên kết thứ hai kéo dài.

12. Thiết bị hiển thị theo điểm 1, trong đó

bảng mạch chính bao gồm lớp đế thứ hai, và lớp dẫn điện thứ ba và lớp dẫn điện thứ tư được bố trí ở hai phía của lớp đế thứ hai lần lượt tương ứng.

13. Thiết bị hiển thị theo điểm 12, trong đó

các đường truyền hiển thị được bố trí toàn bộ trong lớp dẫn điện thứ tư; cấu trúc che chắn được bố trí trong lớp dẫn điện thứ ba ít nhất ở các vị trí tương ứng với các đường truyền hiển thị;

lớp dẫn điện thứ ba gần với bảng mạch chân nối hơn lớp dẫn điện thứ tư, và/hoặc

trong đó các đường điều khiển cảm ứng phân đoạn được bố trí toàn bộ trong một lớp dẫn điện thứ ba và lớp dẫn điện thứ tư;

hoặc, một phần các đường điều khiển cảm ứng phân đoạn được bố trí trong lớp dẫn điện thứ ba, và phần còn lại của các đường điều khiển cảm ứng phân đoạn được bố trí trong lớp dẫn điện thứ tư.

14. Thiết bị hiển thị theo điểm 1, trong đó

bảng mạch chính có vùng linh kiện;

trong vùng linh kiện, cụm linh kiện được bố trí ở phía bảng mạch chính;

chip điều khiển cảm ứng được bố trí ở phía bảng mạch chính được bố trí với linh kiện trong vùng linh kiện;

trong vùng linh kiện, lớp đỡ kim loại được bố trí ở phía còn lại của bảng mạch chính, mà ngược lại với phía được bố trí có linh kiện, trong đó

biên của hình chiếu vuông góc của lớp đỡ kim loại trên bảng mạch chính vượt quá biên của vùng linh kiện ít nhất 0,5 mm.

15. Thiết bị hiển thị theo điểm 1, trong đó

trong bất kỳ một trong vùng thứ nhất và vùng thứ hai, các đầu nối chính được bố trí theo mảng, bất kỳ hai trong số các đầu nối chính trong các hàng khác nhau trong hai hàng bất kỳ liên kề của mảng ở các vị trí khác nhau theo hướng hàng, và bất kỳ hai trong số các đầu nối chính trong các cột khác nhau trong hai cột bất kỳ liên kề của mảng ở các vị trí khác nhau theo hướng cột;

trong bất kỳ một trong vùng thứ ba và vùng thứ tư, các chân nối được bố trí theo mảng, hai chân nối bất kỳ trong các hàng khác nhau trong hai hàng bất kỳ liên kề của mảng ở các vị trí khác nhau theo hướng hàng, và hai chân nối bất kỳ trong các cột khác nhau trong hai cột bất kỳ liên kề của mảng ở các vị trí khác nhau theo hướng cột, trong đó

trong bất kỳ một trong vùng thứ nhất và vùng thứ hai, mảng đầu nối chính bao gồm bảy hàng và bảy cột, trong đó có bốn đầu nối chính trong mỗi hàng lẻ, ba đầu nối chính trong mỗi hàng chẵn, bốn đầu nối chính trong mỗi cột lẻ, và ba đầu nối chính trong mỗi cột chẵn;

trong bất kỳ một trong vùng thứ ba và vùng thứ tư, mảng chân nối bao gồm bảy hàng và bảy cột, trong đó có bốn chân nối trong mỗi hàng lẻ, ba chân nối trong

mỗi hàng chắn, bốn chân nổi trong mỗi cột lẻ, và ba chân nổi trong mỗi cột chẵn.

16. Thiết bị hiển thị theo điểm 1, trong đó

bảng hiển thị là bảng hiển thị điốt phát quang hữu cơ; cấu trúc hiển thị của bảng hiển thị điốt phát quang hữu cơ bao gồm cụm điốt phát quang hữu cơ, trong đó các cổng hiển thị thứ nhất bao gồm cụm cổng hiển thị dương thứ nhất để cấp điện tới các điện cực dương của điốt phát quang hữu cơ và cụm cổng hiển thị âm thứ nhất để cấp điện tới các điện cực âm của điốt phát quang hữu cơ; các cổng hiển thị thứ hai được kết nối điện với các cổng hiển thị dương thứ nhất là các cổng hiển thị dương thứ hai, và các cổng hiển thị thứ hai được kết nối điện với các cổng hiển thị âm thứ nhất là các cổng hiển thị âm thứ hai;

các đường truyền hiển thị ba gồm cụm đường truyền dương được nối với các cổng hiển thị dương thứ hai và cụm đường truyền âm được nối với các cổng hiển thị âm thứ hai.

trong đó cấu trúc hiển thị của bảng hiển thị điốt phát quang hữu cơ còn bao gồm lớp bọc bao phủ mỗi điốt phát quang hữu cơ;

cấu trúc điều khiển cảm ứng được bố trí ở phía lớp bọc xa khỏi nền, và được kết nối điện với các cổng điều khiển cảm ứng thứ nhất;

kính phân cực được bố trí ở phía cấu trúc điều khiển cảm ứng xa khỏi nền;

tấm phủ được bố trí ở phía kính phân cực xa khỏi nền.

17. Thiết bị hiển thị theo điểm 1, trong đó

chiều dày của mỗi cổng điều khiển cảm ứng thứ nhất nhỏ hơn cấu trúc hiển thị;

chiều dày của mỗi cổng hiển thị thứ nhất nhỏ hơn cấu trúc hiển thị.

18. Thiết bị hiển thị theo điểm 1, trong đó

bảng hiển thị bao gồm các đường truyền dữ liệu và đường điều khiển cảm ứng bảng hiển thị để đưa ra các tín hiệu cảm ứng vào trong các cổng điều khiển cảm ứng thứ nhất, và có khoảng cách thứ nhất giữa đường điều khiển cảm ứng bảng hiển thị và các đường truyền dữ liệu theo hướng vuông góc với nền;

có khoảng cách thứ hai giữa đường truyền từ chân nối trong bảng mạch chân nối và các đường truyền hiển thị trong bảng mạch chính theo hướng vuông góc với bảng mạch chân nối;

khoảng cách thứ nhất khác với khoảng cách thứ hai, trong đó khoảng cách thứ nhất nhỏ hơn khoảng cách thứ hai.

19. Thiết bị hiển thị theo điểm 1, trong đó

bảng hiển thị bao gồm các đường truyền dữ liệu;

các đường truyền hiển thị của bảng mạch chính có các đường dẫn dữ liệu hiển thị để cấp tín hiệu cho các đường truyền dữ liệu;

số đường truyền dữ liệu lớn hơn số đường dẫn dữ liệu hiển thị, trong đó chiều rộng mỗi đường truyền dữ liệu nhỏ hơn so với trong mỗi đường dẫn dữ liệu hiển thị.

20. Thiết bị hiển thị, bao gồm bảng hiển thị và cụm bảng mạch; cụm bảng mạch bao gồm bảng mạch chính và bảng mạch chân nối;

bảng hiển thị bao gồm nền, cấu trúc hiển thị được bố trí trên nền và cấu trúc điều khiển cảm ứng được bố trí ở phía cấu trúc hiển thị xa khỏi nền; bảng hiển thị có vùng liên kết thứ nhất, và cụm cổng hiển thị thứ nhất được kết nối điện với cấu trúc hiển thị và cụm cổng điều khiển cảm ứng thứ nhất được kết nối điện với cấu trúc điều khiển cảm ứng được bố trí trong vùng liên kết thứ nhất;

bảng hiển thị bao gồm chip bảng hiển thị;

bảng mạch chính có vùng liên kết thứ hai, vùng kết nối, vùng thứ nhất và vùng thứ hai; vùng liên kết thứ hai được liên kết với vùng liên kết thứ nhất, và cụm cổng hiển thị thứ hai lần lượt được kết nối điện với các cổng hiển thị thứ nhất và cụm cổng điều khiển cảm ứng thứ hai lần lượt được kết nối điện với các cổng điều khiển cảm ứng thứ nhất được bố trí trong vùng liên kết thứ hai; cụm đầu nối chính lần lượt được bố trí trong vùng thứ nhất và vùng thứ hai;

bảng mạch chính bao gồm chip điều khiển cảm ứng, cụm đường truyền hiển thị và cụm đường điều khiển cảm ứng phân đoạn; mỗi đường điều khiển cảm ứng phân đoạn bao gồm phân đoạn thứ nhất và phân đoạn thứ hai, trong đó phân đoạn

thứ nhất được kết nối giữa một trong các cổng điều khiển cảm ứng thứ hai và một trong các đầu nối chính trong vùng thứ nhất, và phân đoạn thứ hai được kết nối giữa chip điều khiển cảm ứng và một trong các đầu nối chính trong vùng thứ hai; ít nhất một phần các đường truyền hiển thị được kết nối giữa các cổng hiển thị thứ hai và vùng kết nối và được cắt ngang qua đường kết nối giữa vùng thứ nhất và vùng thứ hai;

bảng mạch chân nối có vùng thứ ba và vùng thứ tư; vùng thứ ba được liên kết với vùng thứ nhất, và vùng thứ tư được liên kết với vùng thứ hai; cụm chân nối được kết nối điện với các đầu nối chính trong vùng thứ nhất lần lượt được bố trí trong vùng thứ ba, và cụm chân nối được kết nối điện với các đầu nối chính trong vùng thứ hai lần lượt được bố trí trong vùng thứ tư;

bảng mạch chân nối bao gồm cụm đường truyền từ chân nối mà tương ứng một đối một với các đường điều khiển cảm ứng phân đoạn; mỗi đường truyền từ chân nối được kết nối giữa một trong các chân nối trong vùng thứ ba và một trong các chân nối trong vùng thứ tư, và hai trong các đầu nối chính được kết nối điện với hai chân nối như vậy lần lượt được kết nối với phân đoạn thứ nhất và phân đoạn thứ hai của một trong các đường điều khiển cảm ứng phân đoạn;

bảng mạch chính là bảng mạch dẻo; bảng mạch chân nối là bảng mạch dẻo;

bảng mạch chân nối bao gồm lớp đế thứ nhất, trong đó lớp dẫn điện thứ nhất và lớp dẫn điện thứ hai lần lượt được bố trí ở hai phía của lớp đế thứ nhất;

mỗi chân nối bao gồm phần tiếp xúc thứ nhất được bố trí trong lớp dẫn điện thứ nhất và phần tiếp xúc thứ hai được bố trí trong lớp dẫn điện thứ hai, phần tiếp xúc thứ nhất và phần tiếp xúc thứ hai được kết nối thông qua phần kết nối trong lỗ xuyên của lớp đế thứ nhất, và phần tiếp xúc thứ nhất xa khỏi bảng mạch chính than phần tiếp xúc thứ hai;

bề mặt của phần tiếp xúc thứ nhất xa khỏi lớp đế thứ nhất là một kiểu với lỗ ở đó, và bề mặt của phần tiếp xúc thứ hai xa khỏi lớp đế thứ nhất là một kiểu với lỗ ở đó;

phần kết nối là hình trụ rỗng; chân nối được kết nối điện với đầu nối chính thông qua cấu trúc hàn được tạo ra bằng cách hàn nóng chảy trong phần rỗng của phần kết nối;

chiều dày phần cấu trúc hàn giữa phần tiếp xúc thứ hai và đầu nối chính lớn hơn chiều dày của bất kỳ một trong phần tiếp xúc thứ nhất, phần tiếp xúc thứ hai và đầu nối chính.

1/9

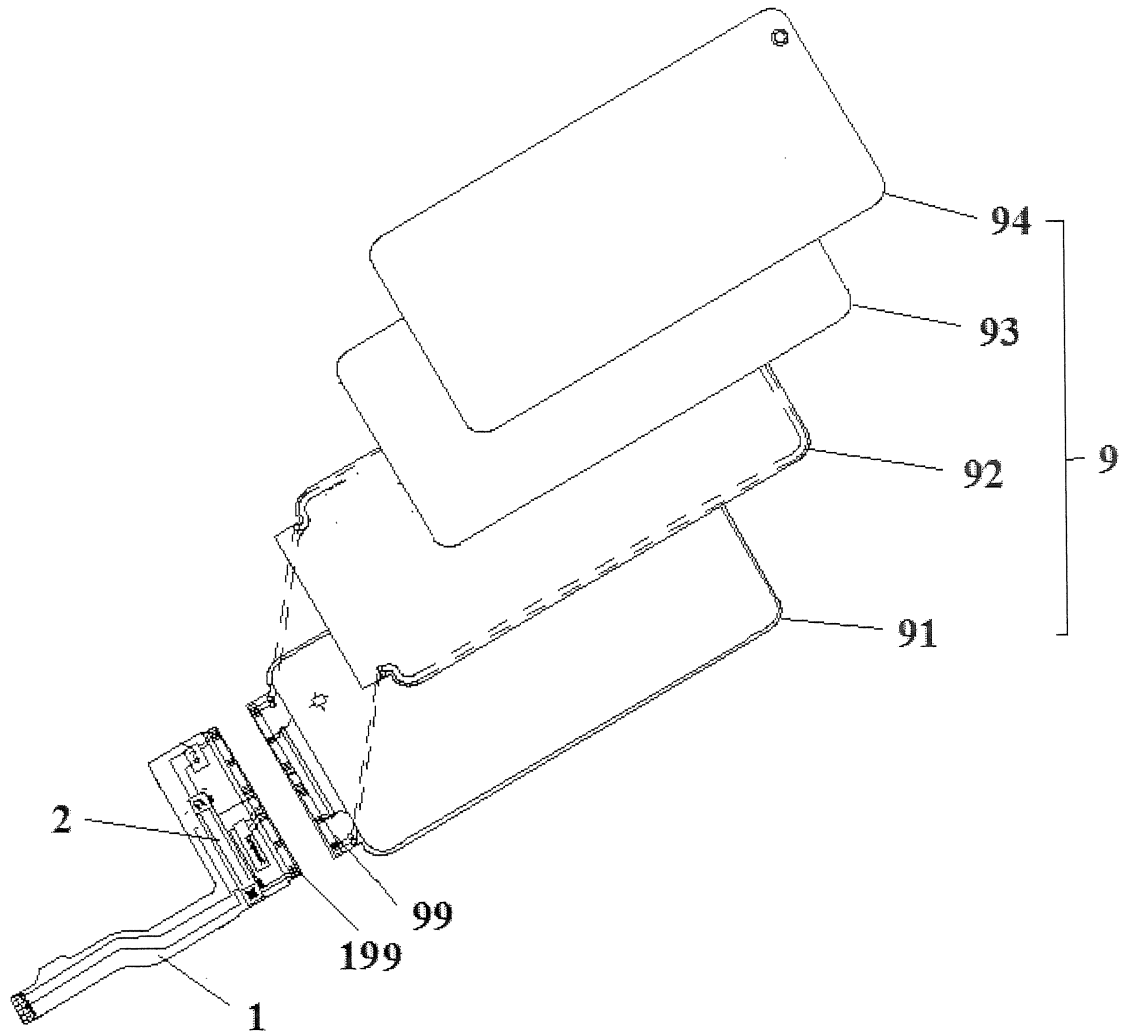


Fig. 1

2/9

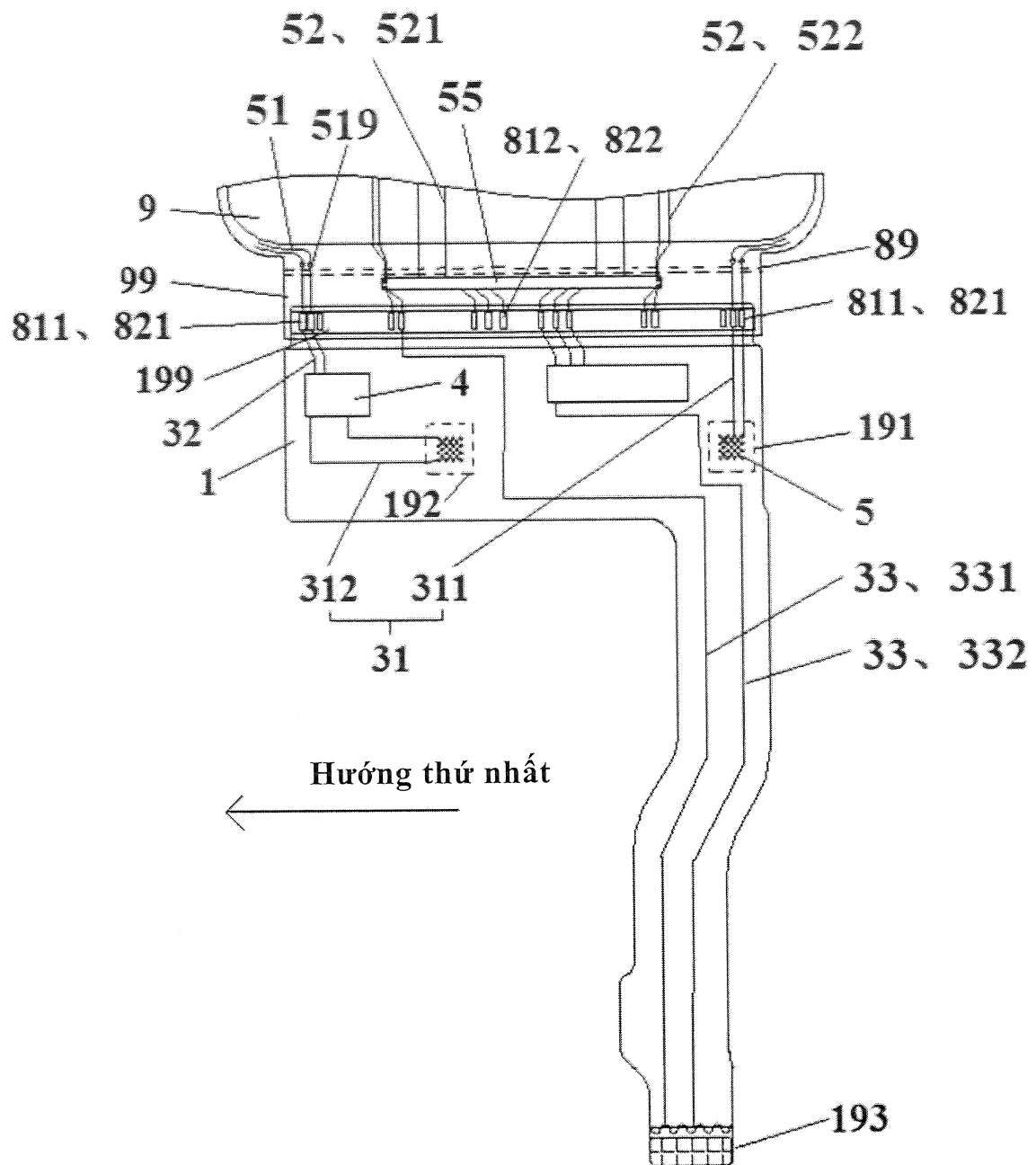


Fig. 2

3/9

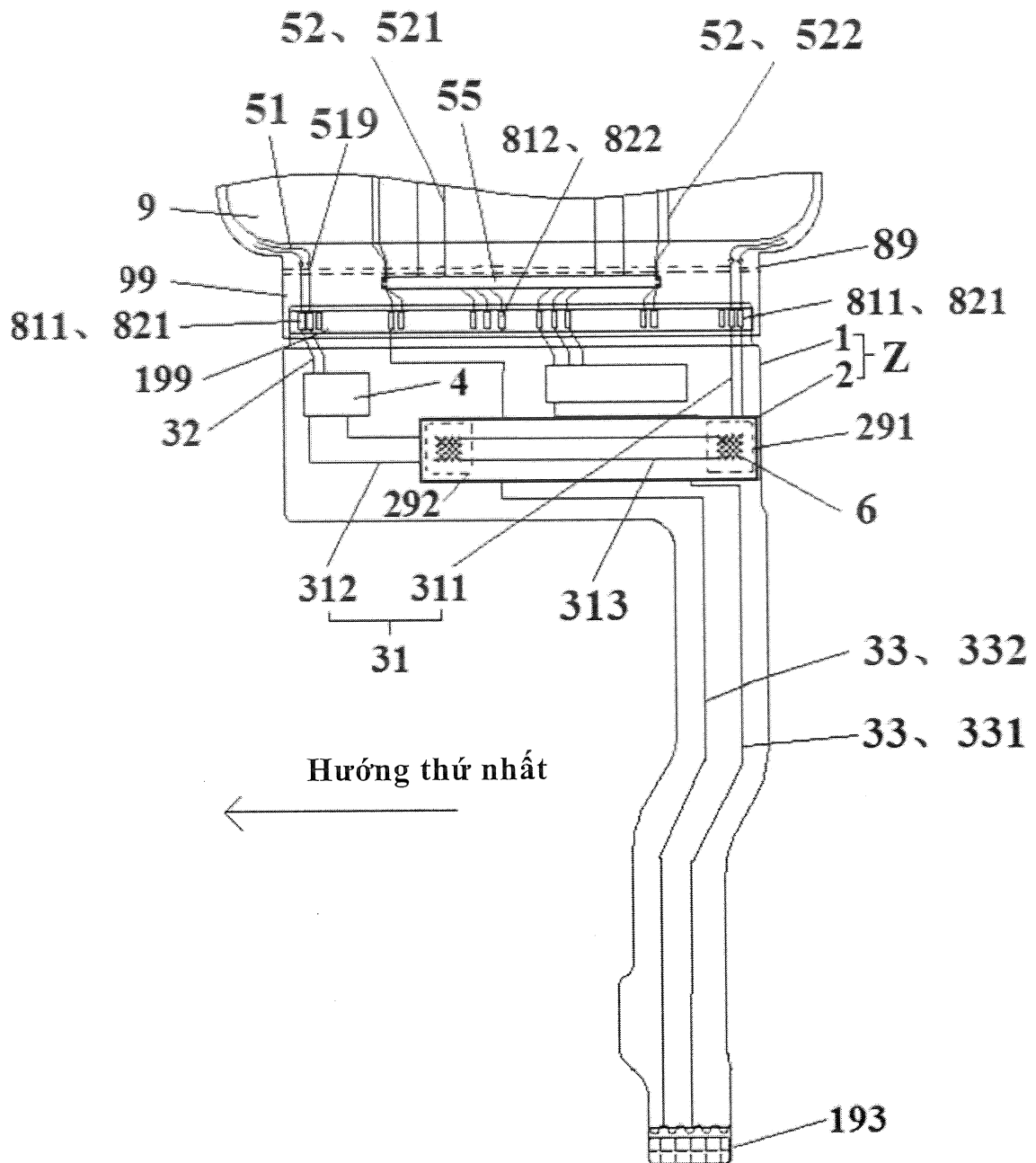


Fig. 3

4/9

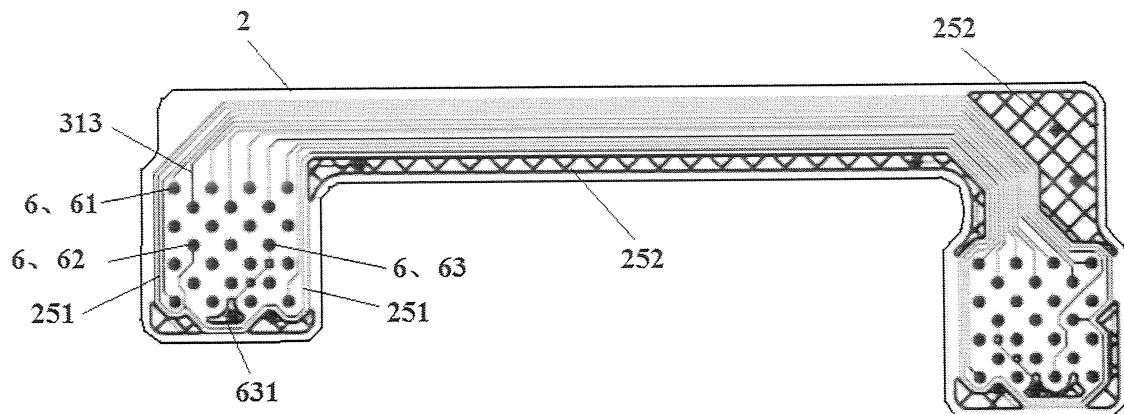


Fig. 4

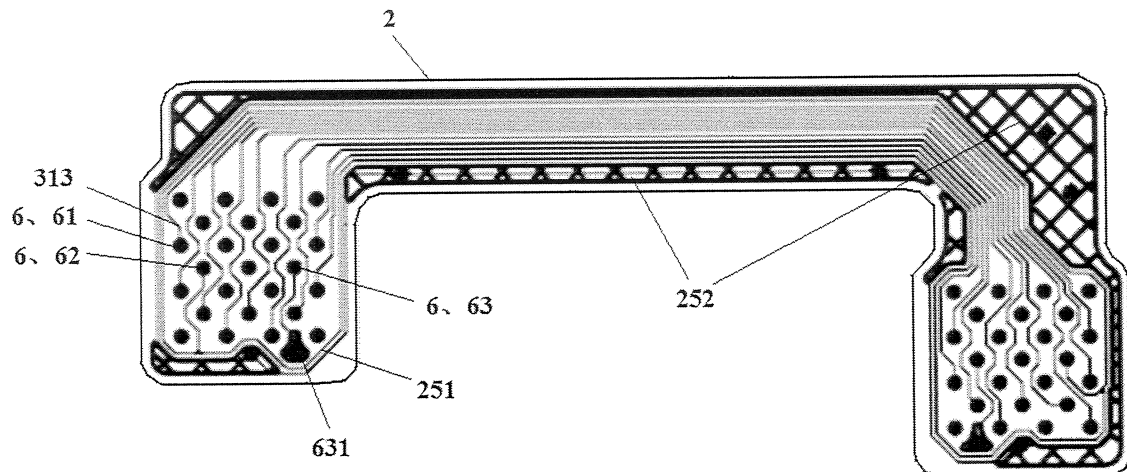


Fig. 5

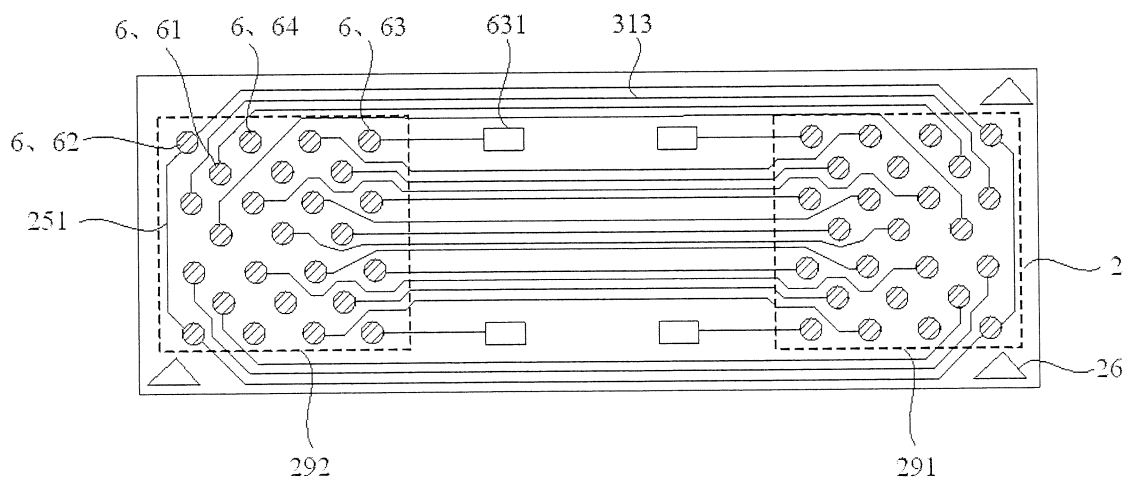


Fig. 6

5/9

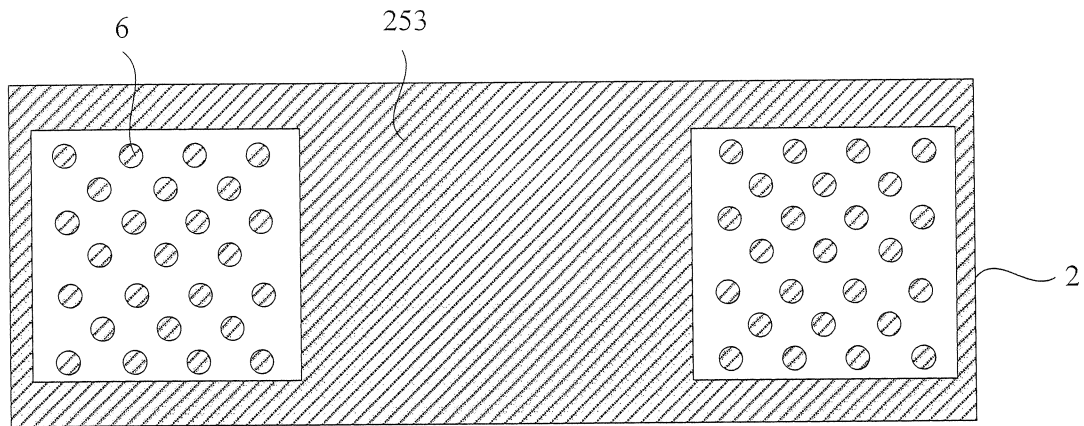


Fig. 7

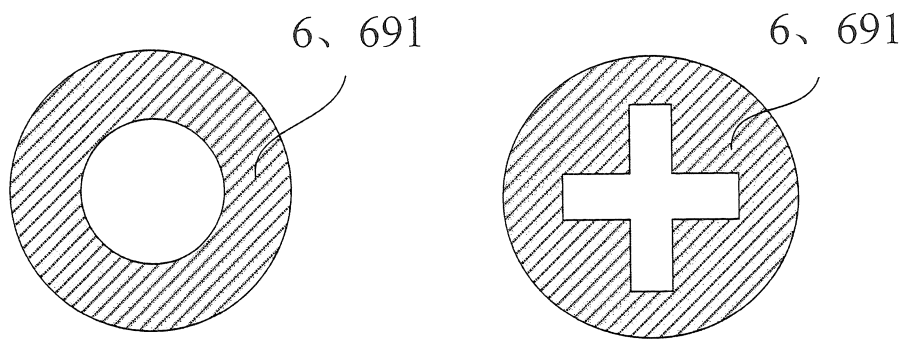


Fig. 8

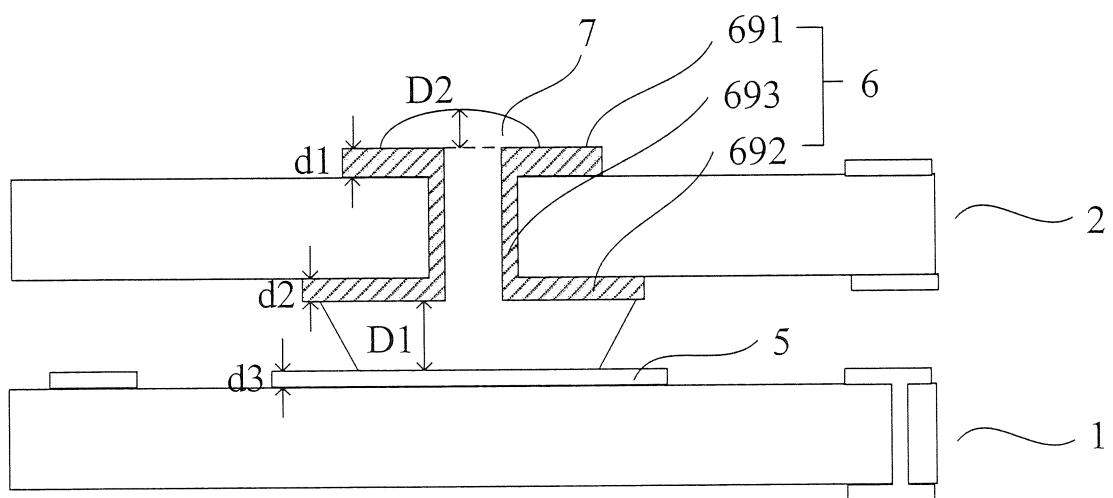


Fig. 9

6/9

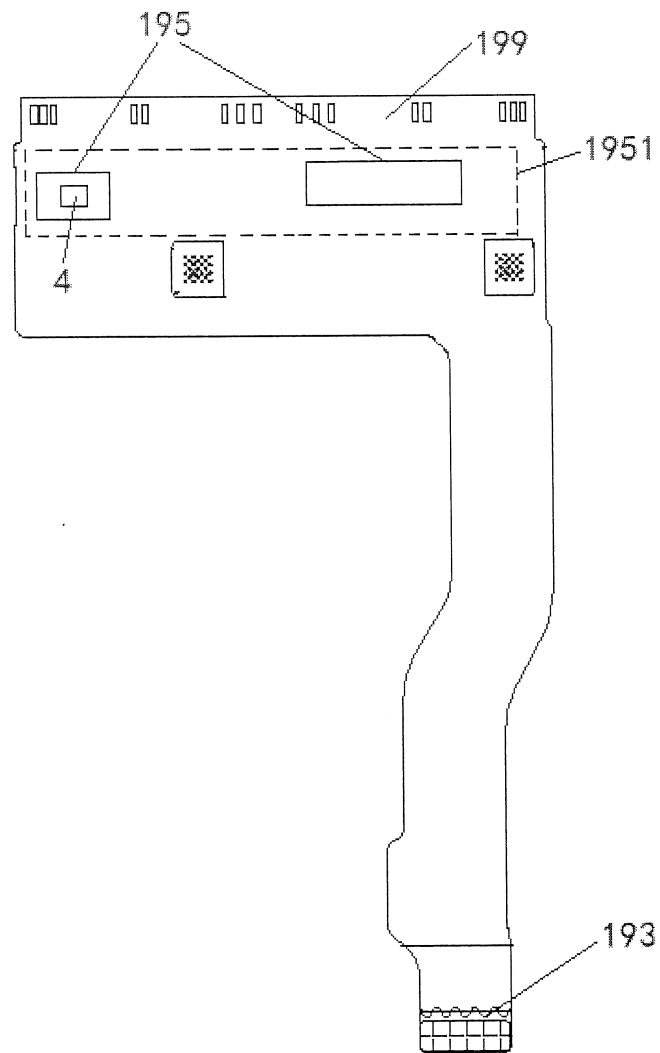


Fig. 10

7/9

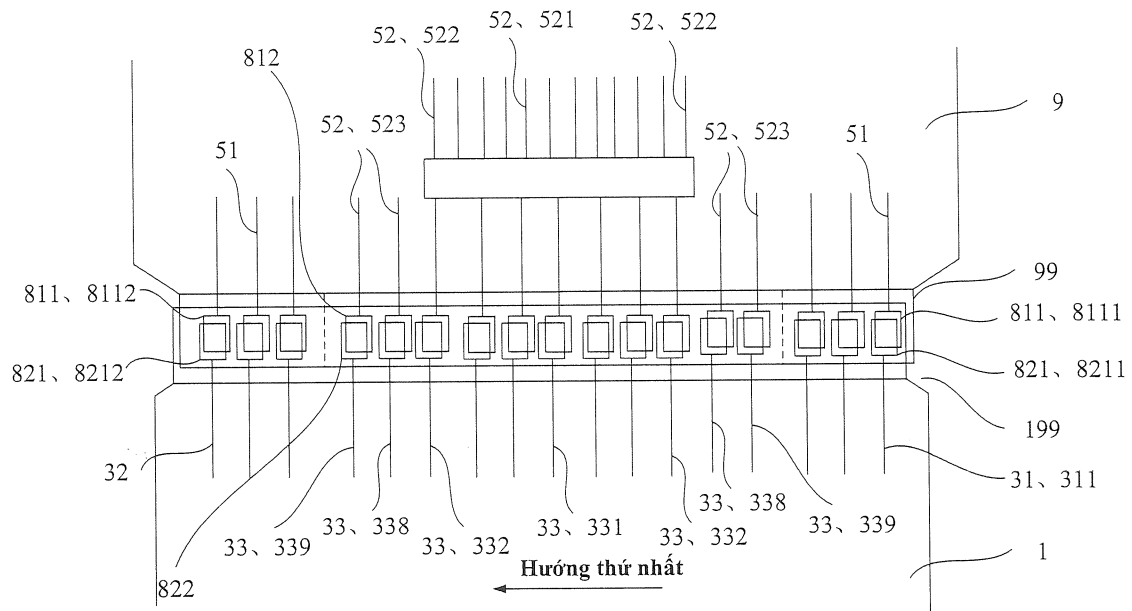


Fig. 11

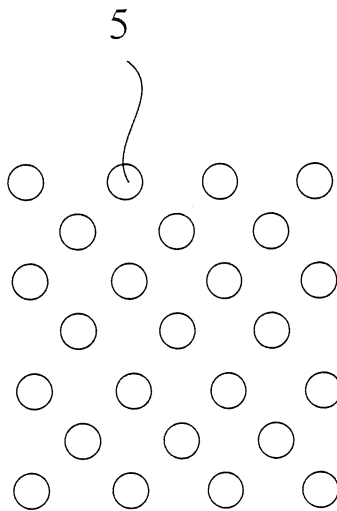


Fig. 12

8/9

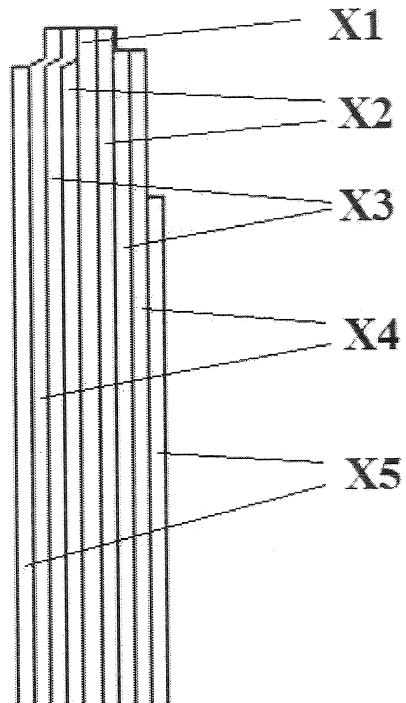


Fig. 13

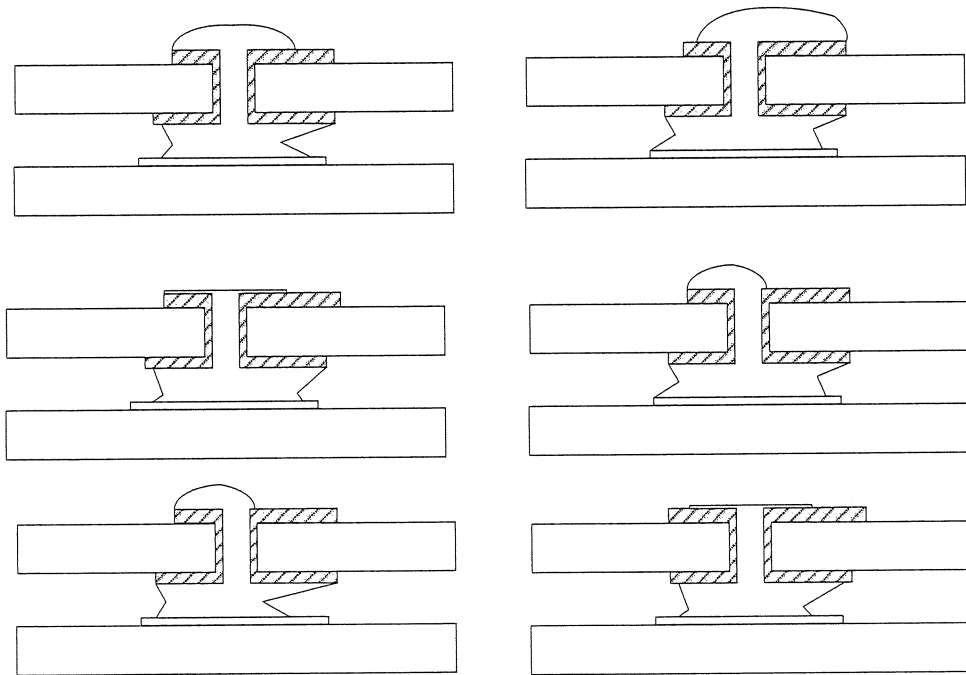


Fig. 14

9/9

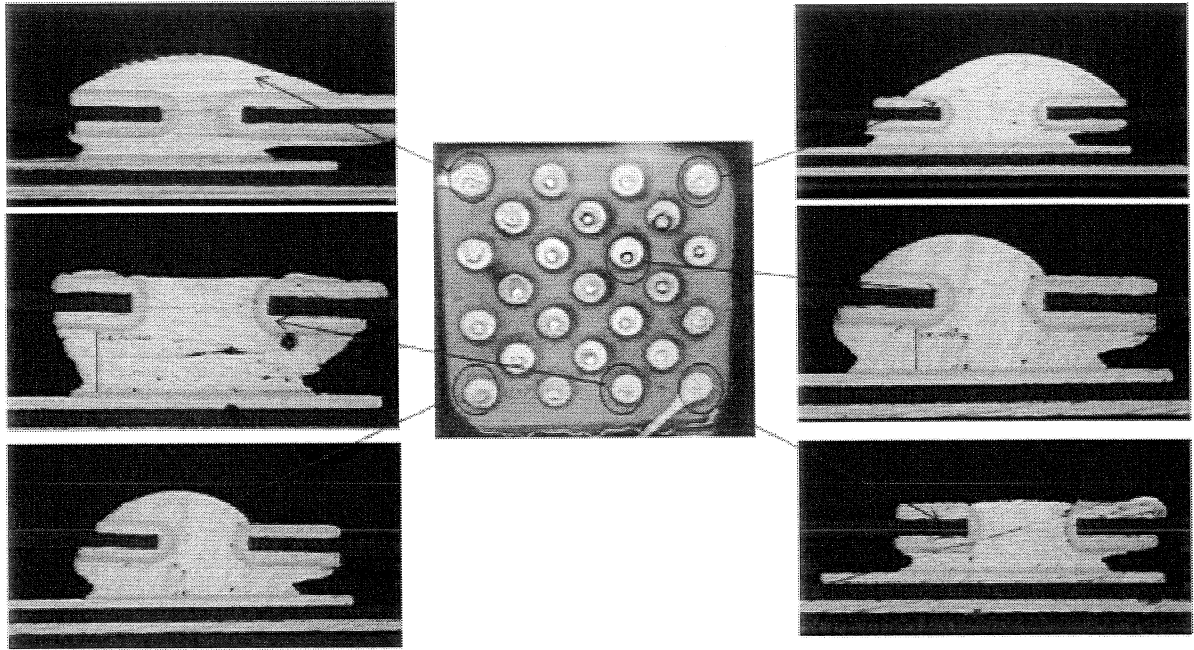


Fig. 15

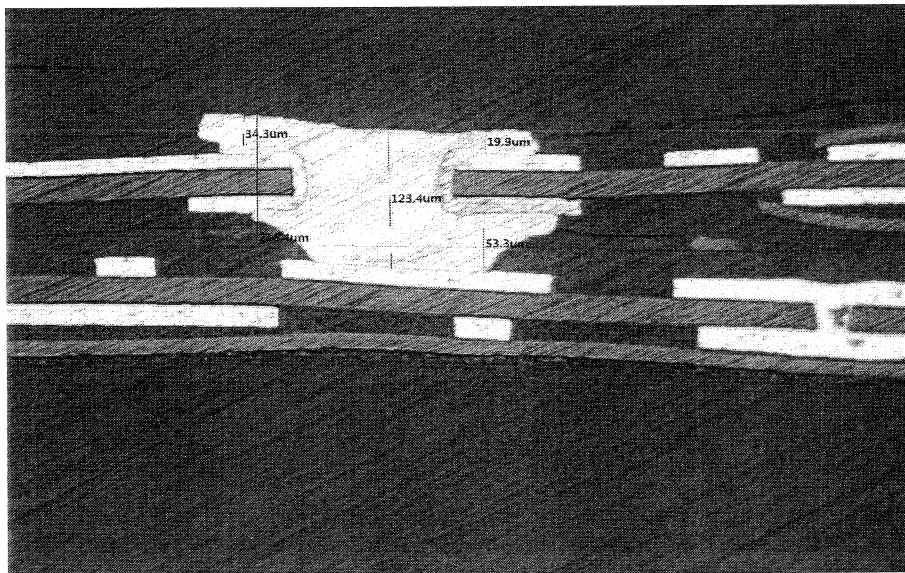


Fig. 16