



(12) BẢN MÔ TẢ SÁNG CHẾ THUỘC BẢNG ĐỘC QUYỀN SÁNG CHẾ

(19) Cộng hòa xã hội chủ nghĩa Việt Nam (VN)
CỤC SỞ HỮU TRÍ TUỆ

(11)



1-0052754

(51)^{2020.01} H01L 25/00

(13) B

(21) 1-2021-07872

(22) 07/12/2021

(30) 110136145 29/09/2021 TW

(45) 27/10/2025 451

(43) 25/04/2023 421A

(73) UNIFLEX Technology Inc. (TW)

No.123, Qingnian Rd., Dajia Dist., Taichung City 43768, Taiwan

(72) Pei-Hao Hung (TW); Chiu-Pei Huang (TW); Ying-Hsing Chen (TW); Sheng-Chieh Tung (TW); Chien-Liang Kuo (TW); Chien-Hao Shih (TW); Min-Ming Tsai (TW); Shan-Yi Tseng (TW).

(74) Công ty TNHH Trường Xuân (AGELESS CO.,LTD.)

(54) BẢNG MẠCH VÀ PHƯƠNG PHÁP CHẾ TẠO BẢNG MẠCH, THIẾT BỊ PHÁT SÁNG VÀ PHƯƠNG PHÁP CHẾ TẠO THIẾT BỊ PHÁT SÁNG

(21) 1-2021-07872

(57) Sáng chế bộc lộ bảng mạch bao gồm đế, lớp mạch điện, lớp kháng hàn thứ nhất và lớp kháng hàn thứ hai. Lớp mạch điện được đặt ở trên đế. Lớp mạch điện bao gồm tấm thứ nhất và tấm thứ hai. Lớp kháng hàn thứ nhất được đặt ở trên đế và ít nhất bao quanh tấm thứ nhất và tấm thứ hai. Lớp kháng hàn thứ hai che phủ lớp kháng hàn thứ nhất. Sáng chế cũng bộc lộ phương pháp chế tạo bảng mạch, thiết bị phát sáng và phương pháp chế tạo thiết bị phát sáng.

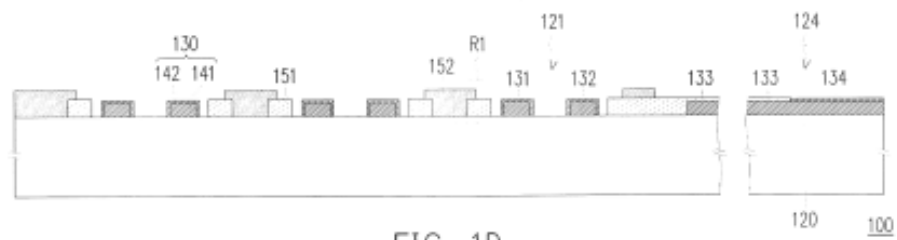


FIG. 1D

Lĩnh vực kỹ thuật được đề cập

Sáng chế đề cập đến sản phẩm điện tử và phương pháp chế tạo sản phẩm điện tử này, và cụ thể hơn là đề cập đến bảng mạch và phương pháp chế tạo bảng mạch, và thiết bị phát sáng và phương pháp chế tạo thiết bị phát sáng.

Tình trạng kỹ thuật của sáng chế

Trong quy trình chế tạo bảng mạch, thông thường bước "hàn chống hở" được thực hiện để loại bỏ vật liệu kháng hàn tương ứng với phần (mà là tấm nối trong hầu hết các trường hợp; nhưng không bị giới hạn theo đó) mà cần phải hàn, để làm lộ ra phần hàn tương ứng. Phần mà không bị hở vẫn có thể che phủ để, các vật liệu cách điện khác, hoặc các vật liệu dẫn điện mà không bị lộ ra. Ví dụ, lớp kháng hàn vẫn có thể che phủ một phần của mạch (thường được biết đến là: đường bít). Mạch điện được che phủ bởi lớp kháng hàn có thể ngăn không tiếp xúc với các vật liệu dẫn điện trong quy trình chế tạo tiếp theo nhờ lớp kháng hàn che phủ nó.

Do sự phát triển công nghệ và/hoặc yêu cầu của sản phẩm, mật độ bố trí của bảng mạch có thể cần phải cao hơn. Nói cách khác, đường bít có thể tiến gần hơn với phần hở. Vì vậy, nó hiện đang là vấn đề cấp bách để tìm ra cách cải thiện chất lượng của đường bít của bảng mạch sao cho lớp kháng hàn có thể che phủ tốt hơn hoặc bọc mạch điện để được che phủ, để nâng cao mức sinh lợi và độ bền của sản phẩm.

Bản chất kỹ thuật của sáng chế

Sáng chế đề xuất bảng mạch và phương pháp chế tạo bảng mạch này, thiết bị phát sáng và phương pháp chế tạo thiết bị này, mà có thể có mức sinh lợi hoặc chất lượng tốt hơn.

Bảng mạch của sáng chế bao gồm đế, lớp mạch điện, lớp kháng hàn thứ nhất, và lớp kháng hàn thứ hai. Lớp mạch điện được đặt ở trên đế. Lớp mạch điện bao gồm tấm thứ nhất và tấm thứ hai. Lớp kháng hàn thứ nhất được đặt ở trên đế và ít nhất bao quanh tấm thứ nhất và tấm thứ hai. Lớp kháng hàn thứ hai che phủ lớp kháng hàn thứ

nhất.

Theo phương án của sáng chế, lớp kháng hàn thứ nhất tiếp xúc với lớp kháng hàn thứ hai.

Theo phương án của sáng chế, có mặt phân cách giữa lớp kháng hàn thứ nhất và lớp kháng hàn thứ hai.

Theo phương án của sáng chế, lớp mạch điện bao gồm lớp dẫn điện thứ nhất và lớp dẫn điện thứ hai. Lớp dẫn điện thứ hai che phủ lớp dẫn điện thứ nhất.

Theo phương án của sáng chế, hệ số phản xạ quang học của lớp kháng hàn thứ hai lớn hơn hoặc bằng 80%.

Theo phương án của sáng chế, để có vùng liên kết và vùng ghim, và lớp mạch điện còn bao gồm nhiều ghim. Tấm thứ nhất và tấm thứ hai nằm trong vùng liên kết, và các ghim nằm trong vùng ghim, và lớp kháng hàn thứ hai cách xa vùng ghim.

Theo phương án của sáng chế, lớp kháng hàn thứ hai nằm trong vùng liên kết, và lớp kháng hàn thứ hai làm nhô ra một phần lớp kháng hàn thứ nhất.

Phương pháp chế tạo bảng mạch của sáng chế bao gồm các bước sau: chuẩn bị cấu trúc đế, mà bao gồm đế và lớp dẫn điện thứ nhất trên đế; tạo lớp kháng hàn thứ nhất trên cấu trúc đế, và lớp kháng hàn thứ nhất ít nhất bao quanh một phần lớp dẫn điện thứ nhất; tạo lớp kháng hàn thứ hai trên cấu trúc đế, và lớp kháng hàn thứ hai che phủ lớp kháng hàn thứ nhất; và tạo lớp dẫn điện thứ hai trên lớp dẫn điện thứ nhất, để tạo ra lớp mạch điện bao gồm lớp dẫn điện thứ nhất và lớp dẫn điện thứ hai, và lớp mạch điện bao gồm tấm thứ nhất và tấm thứ hai, và lớp kháng hàn thứ nhất ít nhất bao quanh tấm thứ nhất và tấm thứ hai.

Thiết bị phát sáng của sáng chế bao gồm bảng mạch được đề cập ở trên và phần tử phát sáng. Phần tử phát sáng được bố trí trên lớp mạch điện của bảng mạch và được nối điện với tấm thứ nhất và tấm thứ hai.

Phương pháp chế tạo thiết bị phát sáng của sáng chế bao gồm các bước sau: chuẩn bị bảng mạch được đề cập ở trên; bố trí phần tử phát sáng ở trên lớp mạch điện của bảng mạch để được nối điện với tấm thứ nhất và tấm thứ hai.

Dựa trên những điều trên, bằng việc che phủ lớp kháng hàn thứ hai của lớp

kháng hàn thứ nhất, băng mạch và/hoặc thiết bị phát sáng có thể có mức sinh lợi hoặc chất lượng tốt hơn.

Mô tả vắn tắt các hình vẽ

FIG. 1A đến FIG. 1D là các hình chiếu mặt cắt ngang một phần sơ lược của một phần của phương pháp chế tạo băng mạch theo phương án của sáng chế.

FIG. 2 là hình chiếu bằng một phần sơ lược của băng mạch theo phương án của sáng chế.

FIG. 3 là hình chiếu mặt cắt ngang một phần sơ lược của băng mạch theo phương án có thể của sáng chế.

FIG. 4 là hình chiếu mặt cắt ngang một phần sơ lược của băng mạch theo phương án có thể của sáng chế.

FIG. 5 là hình chiếu mặt cắt ngang một phần sơ lược của thiết bị phát sáng theo phương án của sáng chế.

Mô tả chi tiết sáng chế

Sáng chế sẽ được giải thích rõ ràng hơn với sự tham chiếu đến các hình vẽ của phương án này. Tuy nhiên, sáng chế cũng có thể được thực hiện theo các dạng khác nhau và không nên giới hạn trong các phương án được mô tả ở đây. Độ dày của các lớp và các vùng trong hình vẽ sẽ được phóng đại để rõ hơn. Các số chỉ dẫn giống nhau hoặc tương tự biểu thị các thành phần giống nhau hoặc tương tự, và phần mô tả giống nhau sẽ không được nhắc lại trong các đoạn sau đây. Ngoài ra, để cho rõ ràng, một số lớp trong các lớp màng hoặc các thành phần có thể được bỏ qua trong các hình vẽ.

Các nội dung, dấu hiệu và các hiệu quả đã nói ở trên và khác của sáng chế sẽ được trình bày rõ ràng trong phần mô tả chi tiết sau đây của mỗi phương án với sự tham chiếu đến các hình vẽ. Các thuật ngữ định hướng được đề cập trong các phương án sau đây, ví dụ: "lên" hoặc "xuống", v.v., chỉ đề cập đến hướng trong các hình vẽ kèm theo. Vì vậy, các thuật ngữ định hướng được sử dụng chỉ nhằm mục đích mô tả, nhưng không giới hạn sáng chế.

FIG. 1A đến FIG. 1D là các hình chiếu mặt cắt ngang một phần sơ lược của một phần của phương pháp chế tạo băng mạch theo phương án của sáng chế. FIG. 2 là

hình chiếu bằng một phần sơ lược của bảng mạch theo phương án của sáng chế. FIG. 1D có thể là hình chiếu mặt cắt ngang một phần sơ lược tương ứng với phần trong FIG. 2.

FIG. 3 là hình chiếu mặt cắt ngang một phần sơ lược của bảng mạch theo phương án có thể của sáng chế, và FIG. 3 có thể là hình chiếu phóng to mà giống hoặc tương tự với vùng R1 trong FIG. 1D.

Đề cập đến FIG. 1A, cấu trúc đế 110 được đề xuất. Cấu trúc đế 110 có thể bao gồm đế 120 và lớp dẫn điện thứ nhất 141 được cấu trúc. Lớp dẫn điện thứ nhất 141 có thể được đặt trên đế 120.

Theo phương án, đế 120 có thể bao gồm đế cứng, nhưng sáng chế không bị giới hạn theo đó. Các đế cứng có thể bao gồm thủy tinh, lớp sợi thủy tinh chứa epoxy (như là các đế FR4 thông thường), các bảng bismaleimide triazin (BT), và các bảng tương tự (như là các bảng giống BT, bảng FR5, v.v.) hoặc các bảng phù hợp khác.

Theo phương án, đế 120 có thể bao gồm đế dẻo, nhưng sáng chế không bị giới hạn theo đó. Vật liệu làm đế dẻo bao gồm, ví dụ, polyimide (PI) và polyetylen terephthalat (PET), nhưng sáng chế không giới hạn điều này. Ví dụ, đế dẻo có thể bao gồm bảng PI, bảng polyimide biến đổi MPI (Modify PI - MPI), bảng có chất nền tinh thể lỏng LCP (liquid crystal substrate-LCP), hoặc các bảng phù hợp khác.

Theo phương án, đế 120 có thể bao gồm bảng liên kết cứng và dẻo.

Theo phương án, màu sắc của đế 120 có thể là màu trắng, nhưng sáng chế không giới hạn điều này. Ví dụ, đế 120 có thể bao gồm bảng LCP trắng, bảng BT trắng, hoặc bảng giống BT trắng, nhưng sáng chế không giới hạn điều này.

Cần lưu ý rằng trong FIG. 1A hoặc các hình vẽ tương tự khác, đế 120 chỉ được minh họa sơ lược. Nói cách khác, đế 120 có thể là khối có cấu trúc đơn, khối được phủ ít nhất một lớp, tầng nhiều vật liệu hoặc lớp, hoặc các vật liệu tương tự hoặc phù hợp khác.

Theo phương án này, khi xem xét độ dẫn điện, vật liệu làm lớp dẫn điện thứ nhất 141 có thể bao gồm kim loại. Ví dụ, vật liệu làm lớp dẫn điện thứ nhất 141 có thể bao gồm đồng. Lớp dẫn điện thứ nhất 141 có thể được tạo bởi phương pháp tích lũy hoặc phương pháp trừ, mà không bị giới hạn theo sáng chế.

Theo phương án, lớp dẫn điện thứ nhất 141 có thể được tạo bằng cách mạ và quang khắc, nhưng sáng chế không giới hạn điều này.

Theo phương án, cấu trúc đế 110 có thể được tạo từ đế lá kim loại. Ví dụ, lá đồng trên đế lá kim loại có thể được tạo cấu trúc theo cách phù hợp.

Đề cập đến các hình từ FIG. 1A đến FIG. 1B, lớp kháng hàn thứ nhất (loại tấm cách điện) 151 được tạo trên cấu trúc đế 110. Lớp kháng hàn thứ nhất 151 ít nhất bao quanh một phần của lớp dẫn điện thứ nhất 141. Ví dụ, lớp kháng hàn thứ nhất 151 có thể có khe hở, và khe hở làm lộ một phần lớp dẫn điện thứ nhất 141.

Theo phương án này, khoảng cách 141d có thể được tạo giữa lớp kháng hàn thứ nhất 151 và một phần thành bên 141a của lớp dẫn điện thứ nhất 141, nhưng sáng chế không giới hạn điều này.

Theo phương án, vật liệu kháng hàn (như là: mặt nạ hàn có thể in ảnh ở dạng lỏng (liquid photoimageable solder mask-LPSM); nhưng không bị giới hạn) có thể được phủ trên cấu trúc đế 110. Sau đó, một phần vật liệu kháng hàn có thể được loại bỏ bằng cách khắc hoặc các phương pháp tạo cấu trúc phù hợp khác đến ít nhất một phần nhô ra của lớp dẫn điện thứ nhất 141. Vật liệu kháng hàn trên cấu trúc đế 110 có thể được xử lý bởi bước phù hợp (như là xử lý ánh sáng và/hoặc xử lý nhiệt) để tạo ra lớp kháng hàn thứ nhất 151 tương ứng.

Đề cập đến các hình FIG. 1B đến FIG. 1C, lớp kháng hàn thứ hai (loại tấm cách điện) 152 được tạo trên cấu trúc đế 110. Lớp kháng hàn thứ hai 152 có thể che phủ lớp kháng hàn thứ nhất 151.

Theo phương án, lớp kháng hàn thứ nhất 151 có thể được tạo từ mực có thể xử lý nhiệt, và lớp kháng hàn thứ hai 152 có thể được tạo từ mực cải tiến.

Theo phương án, lớp phản xạ (như là lớp phản xạ 260 được mô tả sau đây, nhưng không bị giới hạn theo đó) có thể còn được tạo trên lớp kháng hàn thứ hai 152.

Theo phương án, lớp kháng hàn thứ nhất 151 có thể được làm bằng mực cải tiến, và lớp kháng hàn thứ hai 152 có thể được làm bằng vật liệu, màng hoặc tấm đặc trưng ở chỗ hệ số phản xạ cao (ví dụ, hệ số phản xạ >70% vào khoảng 470nm; hệ số phản xạ >70% vào khoảng 550nm; và/hoặc hệ số phản xạ >70% trong phạm vi khoảng 470nm~550nm). Ví dụ, màng được tạo cấu trúc hoặc tấm có các đặc trưng có thể được

gắn với cấu trúc đế 110, và lớp kháng hàn thứ hai 152 tương ứng có thể được tạo thành.

Theo phương án, màu sắc của lớp kháng hàn thứ nhất 151 có thể là màu trắng, và màu sắc của lớp kháng hàn thứ hai 152 có thể là màu bạc hoặc có ánh kim loại có đặc tính hệ số phản xạ cao hoặc các đặc tính tương tự.

Theo phương án có thể, vật liệu và/hoặc phương pháp tạo lớp kháng hàn thứ hai 152 có thể giống hoặc tương tự với vật liệu và/hoặc phương pháp tạo lớp kháng hàn thứ nhất 151, nhưng sáng chế không giới hạn điều này.

Theo phương án này, lớp kháng hàn thứ hai 152 có thể che phủ bề mặt ở một bên của lớp kháng hàn thứ nhất 151 cách xa lớp dẫn điện thứ nhất 141. Ví dụ, trên mặt cắt ngang (như là mặt cắt ngang được thể hiện trong FIG. 1C; nhưng không bị giới hạn), lớp kháng hàn thứ nhất 151 có thể có bề mặt ngang thứ nhất 151a và bề mặt ngang thứ hai 151b đối diện nhau, và bề mặt ngang thứ hai 151b ở xa lớp dẫn điện thứ nhất 141 gần nó nhất (tức là, lớp kháng hàn thứ nhất 151 được mô tả ở bên trên) hơn bề mặt ngang thứ nhất 151a, và lớp kháng hàn thứ hai 152 có thể che phủ bề mặt ngang thứ hai 151b của lớp kháng hàn thứ nhất 151.

Theo phương án, khi thực hiện quy trình tạo cấu trúc trên lớp kháng hàn thứ nhất 151, có thể có một số hiện tượng rãnh cắt nhỏ hoặc không mong muốn; và/hoặc, khi thực hiện quy trình xử lý để tạo ra lớp kháng hàn thứ nhất 151 tương ứng, sự chênh lệch về hệ số giãn nở nhiệt (coefficient of thermal expansion-CTE) giữa các vật liệu khác nhau có thể gây ra hiện tượng bong tróc nhẹ hoặc không mong muốn để được tạo ra giữa một phần của lớp kháng hàn thứ nhất 151 (ví dụ, ở mép của lớp kháng hàn thứ nhất 151) và đế 120. Vì vậy, trong quy trình tạo lớp kháng hàn thứ hai 152, lớp kháng hàn thứ hai 152 có thể được lấp đầy tương ứng trong các rãnh cắt được đề cập ở trên và/hoặc các phần bong tróc. Ví dụ, khi vật liệu kháng hàn được sử dụng để tạo ra lớp kháng hàn thứ hai 152 được phủ trên cấu trúc đế 110, một phần của vật liệu kháng hàn có thể được làm đầy trong rãnh cắt được đề cập ở trên và/hoặc phần bong tróc. Theo cách này, mức sinh lợi và/hoặc chất lượng của băng mạch 100 được tạo thành (được đánh dấu trong hình FIG. 1D hoặc FIG. 2) có thể được nâng cao.

Theo phương án này, lớp kháng hàn thứ nhất 151 và lớp kháng hàn thứ hai 152 có thể tiếp xúc nhau. Hơn nữa, lớp kháng hàn thứ nhất 151 và lớp kháng hàn thứ hai 152

được làm bằng các vật liệu khác nhau và/hoặc được tạo bởi các bước khác nhau, theo cách này, có thể có mặt phân cách 159 tương ứng giữa lớp kháng hàn thứ nhất 151 và lớp kháng hàn thứ hai 152 mà tiếp xúc nhau. Theo phương án, lớp kháng hàn thứ nhất 151 và lớp kháng hàn thứ hai 152 có thể được coi như là các lớp kháng hàn khác nhau.

Đề cập đến các hình từ FIG. 1C đến FIG. 1D, lớp dẫn điện thứ hai 142 được tạo trên lớp dẫn điện thứ nhất 141. Ví dụ, lớp dẫn điện thứ hai 142 có thể được tạo trên phần lớp dẫn điện thứ nhất 141 được làm lộ ra bởi lớp kháng hàn thứ nhất 151 và lớp kháng hàn thứ hai 152 bằng cách mạ hoặc các phương pháp phù hợp khác. Ít nhất một phần của lớp dẫn điện thứ nhất 141 và ít nhất một phần của lớp dẫn điện thứ hai 142 có thể cấu thành lên lớp mạch điện 130. Nói cách khác, lớp mạch điện 130 có thể bao gồm lớp dẫn điện thứ nhất 141 tương ứng và lớp dẫn điện thứ hai 142 tương ứng.

Theo phương án, khả năng chống oxi hóa của lớp dẫn điện thứ hai 142 có thể tốt hơn khả năng chống oxi hóa của lớp dẫn điện thứ nhất 141. Theo phương án, lớp dẫn điện thứ hai 142 có thể bao gồm lớp niken-vàng hoặc lớp vàng-paladi-niken. Ví dụ, lớp dẫn điện thứ hai 142 có thể bao gồm lớp vàng nhúng niken vô điện (electroless nickel immersion gold - ENIG) hoặc lớp vàng nhúng paladi bột điện niken vô điện (electroless nickel electroless palladium immersion gold - ENEPIG).

Như được thể hiện trong FIG. 3, theo phương án, thậm chí (nhưng vẫn có thể không được đề xuất) trong quá trình tạo lớp kháng hàn thứ nhất 151, có thể có một số rãnh cắt và/hoặc bong tróc nhẹ hoặc không mong muốn. Tuy nhiên, vì lớp kháng hàn thứ hai 152 che phủ lớp kháng hàn thứ nhất 151 có thể được làm đầy trong rãnh cắt được đề cập ở trên và/hoặc phần bong tróc, nên nó có thể làm giảm khả năng mà lớp dẫn điện thứ hai 142 được tạo sau này sẽ được làm đầy trong rãnh cắt được đề cập ở trên và/hoặc phần bong tróc. Theo cách này, có thể giảm thiểu khả năng xảy ra những thay đổi bất ngờ về điện (như là có thể mạch ngăn hoặc các tín hiệu điện không ổn định; nhưng không bị giới hạn theo đó) mà do lớp dẫn điện thứ hai 142 được làm đầy trong rãnh cắt được đề cập ở trên và/hoặc phần bong tróc. Ví dụ, trong suốt quy trình tạo lớp dẫn điện thứ hai 142, nên nó có thể làm giảm khả năng mà vật liệu dẫn điện tương ứng tiếp xúc các phần tử dẫn điện được nhúng trong lớp kháng hàn thứ nhất 151 ở rãnh cắt được đề cập ở trên và/hoặc phần bong tróc. Theo cách này, mức sinh lợi và/hoặc chất lượng của bảng mạch 100 được tạo thành có thể được cải tiến. Ngoài ra, như được thể hiện trong

FIG. 3, trong điều kiện được mô tả ở bên trên, một phần lớp kháng hàn thứ hai 152 có thể nằm ở giữa lớp kháng hàn thứ nhất 151 và đế 120.

Sau khi quy trình chế tạo được đề cập ở trên kết thúc, việc chế tạo băng mạch 100 theo phương án này về cơ bản được hoàn thành.

Đề cập đến các hình FIG. 1D và FIG. 2, băng mạch 100 bao gồm đế 120, lớp mạch điện 130, lớp kháng hàn thứ nhất 151, và lớp kháng hàn thứ hai 152. Lớp mạch điện 130 nằm ở trên đế 120. Lớp mạch điện 130 bao gồm tấm thứ nhất 131 và tấm thứ hai 132. Lớp kháng hàn thứ nhất 151 nằm ở trên đế 120. Lớp kháng hàn thứ nhất 151 ít nhất bao quanh tấm thứ nhất 131 và tấm thứ hai 132. Lớp kháng hàn thứ hai 152 che phủ lớp kháng hàn thứ nhất 151.

Theo phương án này, tấm thứ nhất 131 và tấm thứ hai 132 có thể được tách điện khỏi nhau.

Theo phương án này, thiết kế bố trí của lớp mạch điện 130 có thể được điều chỉnh theo các yêu cầu, mà không bị giới hạn theo sáng chế. Điều đó có nghĩa là, trong lớp mạch điện 130, các phần không được kết nối trong hình vẽ có thể được nối điện bởi các phần khác và/hoặc các phần tử dẫn điện khác mà không được thể hiện.

Theo phương án này, đế 120 có thể có vùng liên kết 121 và vùng ghim 124. Tấm thứ nhất 131 và tấm thứ hai 132 có thể nằm trong vùng liên kết 121.

Theo phương án này, lớp mạch điện 130 có thể còn bao gồm các ghim 134 và các đường nối 133. Ghim 134 có thể nằm trong vùng ghim 124, và đường nối 133 có thể kéo dài từ vùng liên kết 121 đến vùng ghim 124. Theo phương án, ghim 134 có thể được nối điện với tấm tương ứng (ví dụ, tấm thứ nhất 131 hoặc tấm thứ hai 132) nhờ đường nối 133 tương ứng.

Theo phương án, vùng tương ứng với đường nối 133 trong băng mạch 100 có thể điều chỉnh được để uốn cong. Ví dụ, bởi vì phía bên trên của đường nối 133 được che phủ chỉ bởi lớp kháng hàn (ví dụ, lớp kháng hàn thứ nhất 151), vùng tương ứng với đường nối 133 có thể được làm phù hợp hơn để uốn cong (ví dụ, như được so sánh với vùng liên kết 121). Theo ví dụ khác, lớp kháng hàn thứ nhất 151 có thể được tạo bởi mực phù hợp cho các băng dẻo (như là mực PI hoặc tấm phủ có thể in ảnh). Vì vậy, được so sánh với lớp kháng hàn được tạo bởi mực thường được sử dụng cho băng cứng,

bảng mạch 100 có thể có khả năng ứng dụng rộng rãi hơn, mức sinh lợi hoặc chất lượng được nâng cao. Về mặt ứng dụng, mực polyimit (mực PI) hoặc tấm phủ có thể in ảnh có thể có lực phục hồi thấp, nhưng sáng chế đề xuất không có giới hạn nào cho việc sử dụng các vật liệu khác. Ví dụ, tấm phủ thông thường (conventional coverlay - CVL) (như là tấm phủ PI) hoặc mực có thể in ảnh ở dạng lỏng (liquid photo imageable -LPI) có thể được sử dụng.

Theo phương án, bảng mạch 100 có thể được nối điện với các thành phần điện tử khác (như là chip trên phim (Chip On Film - COF), nhưng không bị giới hạn theo đó) nhờ ghim 134 của nó.

Theo phương án được thể hiện trong FIG. 1D, bảng mạch 100 là mạch một mặt (ví dụ, lớp mạch điện 130 được bố trí ở một bề mặt của đế 120), nhưng sáng chế không giới hạn điều này. Theo các phương án khác hoặc các phương án tương tự khác mà không được thể hiện, bảng mạch 100 có thể là mạch hai mặt. Ví dụ, đế 120 có thể nằm ở giữa lớp mạch điện 130 và các lớp mạch điện khác. Ngoài ra, một phần của dây điện của các lớp mạch điện khác được đề cập ở trên có thể được tạo cấu hình tương ứng với tấm thứ nhất 131, tấm thứ hai 132, đường nối 133 hoặc pin 134, nhưng sáng chế không giới hạn điều này.

Theo phương án này, lớp kháng hàn thứ hai 152 có thể cách xa vùng ghim 124, nhưng sáng chế không giới hạn điều này.

Theo phương án này, lớp kháng hàn thứ hai 152 nằm trong vùng liên kết 121, và lớp kháng hàn thứ hai 152 làm lộ ra một phần lớp kháng hàn thứ nhất 151.

FIG. 4 là hình chiếu mặt cắt ngang một phần sơ lược của bảng mạch theo phương án có thể của sáng chế. Bảng mạch 200 của phương án này tương tự với bảng mạch 100 của các phương án trước đó, và các thành phần tương tự của nó được biểu thị bởi các số tham chiếu giống nhau, và có các chức năng, cấu trúc, vật liệu, và/hoặc phương pháp tạo thành tương tự, và vì vậy các phần mô tả liên quan được bỏ qua.

Đề cập đến các hình FIG. 1D/FIG. 2 và FIG. 4, bảng mạch 200 bao gồm đế 120, lớp mạch điện thứ nhất 130, lớp kháng hàn thứ nhất 151, lớp kháng hàn thứ hai 152, lớp kháng hàn thứ ba 253, lớp mạch điện thứ hai 230 và đường dẫn điện 235. Đế 120 có thể nằm ở giữa lớp mạch điện thứ nhất 130 và lớp mạch điện thứ hai 230. Đường

dẫn điện 235 có thể xuyên qua để 120. Mạch điện tương ứng lớp mạch điện thứ nhất 130 và mạch điện tương ứng trong lớp mạch điện thứ hai 230 có thể được nối điện nhờ đường dẫn điện 235.

Theo phương án này, thiết kế dây dẫn của lớp mạch điện thứ hai 230 có thể được điều chỉnh theo các yêu cầu, mà không bị giới hạn theo sáng chế. Điều đó có nghĩa là, trong lớp mạch điện thứ hai 230, các phần không được kết nối trong hình vẽ có thể được nối điện bởi các phần khác và/hoặc các phần tử dẫn điện khác mà không được thể hiện.

Theo phương án này, băng mạch 200 có thể còn bao gồm lớp phản xạ 260. Lớp phản xạ 260 có thể che phủ lớp kháng hàn thứ hai 152. Hệ số phản xạ của lớp phản xạ 260 về cơ bản lớn hơn hoặc bằng 85%. Tốt hơn là, hệ số phản xạ của lớp phản xạ 260 có thể xấp xỉ lớn hơn hoặc bằng 90%.

Theo phương án, màu sắc của lớp phản xạ 260 có thể là màu bạc hoặc có ánh kim loại có đặc tính có hệ số phản xạ cao hoặc các đặc tính tương tự.

Theo phương án, lớp phản xạ 260 có thể được tạo trên lớp kháng hàn thứ hai 152 bởi, ví dụ, phun xạ, bay hơi, mạ vô điện, mạ điện, phản ứng chuyển vị hóa học, phản ứng tráng gương bạc hoặc các phương pháp phù hợp khác. Ví dụ, lớp phản xạ 260 có thể bao gồm lớp nhôm, lớp bạc, lớp vàng, lớp đồng, lớp berili, lớp chrom, lớp molybden, lớp platin, lớp niken, lớp sắt, hoặc bất cứ sự kết hợp của chúng, hoặc các lớp kim loại khác có hệ số phản xạ cao. Theo phương án, hệ số phản xạ của bạc ở bước sóng 800nm có thể cao như khoảng 99,2%, và hệ số phản xạ của bạc ở bước sóng 500nm cũng có thể đạt đến khoảng 97,9%. Vì vậy, bạc có thể là vật liệu tốt nhất để làm lớp phản xạ được đề cập ở trên ở các bước sóng của ánh sáng khả kiến và ánh sáng cận hồng ngoại. Hơn nữa, nhôm cũng có hệ số phản xạ tốt ở các bước sóng của ánh sáng cận tử ngoại, ánh sáng khả kiến, ánh sáng cận hồng ngoại và v.v. (hệ số phản xạ của nhôm ở bước sóng 800nm là khoảng 86,7%, và hệ số phản xạ của nhôm ở bước sóng 500nm có thể cao như khoảng 91,8%). Tuy nhiên, vì nhôm có các đặc tính mềm và dễ bị oxy hóa, khi được sử dụng như vật liệu làm lớp phản xạ, lớp bảo vệ phải được mạ trên bề mặt của nó, và việc phủ kim loại hoặc phi kim cũng có thể được mạ thêm lên nhôm để nâng cao hệ số phản xạ của nó ở bước sóng cụ thể. Hệ số phản xạ của vàng và đồng ở phạm vi bước sóng giữa 650nm~800nm cũng rất tốt (hệ số phản xạ của vàng ở bước sóng

800nm và 650nm là khoảng 98,0% và 95,5, tương ứng, và hệ số phản xạ của đồng ở bước sóng 800nm và 650nm là khoảng 98,1% và 96,6%, tương ứng), nhưng hệ số phản xạ của vàng và đồng ở bước sóng 500nm là kém, vì vậy vàng và đồng cũng có thể được sử dụng như vật liệu làm lớp phản xạ được đề cập ở trên dưới các điều kiện của các bước sóng 800nm và 650nm. Dĩ nhiên, các vật liệu hoặc các phương pháp được đề cập ở trên chỉ được mô tả như là các ví dụ, và không nên được hiểu là giới hạn vật liệu làm lớp phản xạ 260.

Theo phương án này, bảng mạch 200 có thể còn bao gồm lớp kháng hàn thứ ba (loại tấm cách điện) 253. Lớp kháng hàn thứ ba 253 có thể che phủ lớp mạch điện thứ hai 230.

Theo phương án, vật liệu hoặc phương pháp tạo lớp kháng hàn thứ ba 253 có thể giống hoặc tương tự với vật liệu hoặc phương pháp tạo lớp kháng hàn thứ nhất 151, nhưng sáng chế không giới hạn điều này.

Theo phương án này, bảng mạch 200 có thể còn bao gồm vật liệu gia cường 270. Vật liệu gia cường 270 có thể được tạo cấu hình tương ứng với vùng ghim 124 của đế 120. Theo phương án, môđun Young của vật liệu gia cường 270 có thể lớn hơn môđun Young của đế 120. Theo cách này, khi pin 134 của bảng mạch 200 (hoặc vùng ghim 124 của đế 120) được nối với các thành phần khác, nó có thể làm giảm hư hỏng hoặc tổn hại cho bảng mạch 200.

FIG. 5 là hình chiếu mặt cắt ngang một phần sơ lược của thiết bị phát sáng theo phương án của sáng chế.

Ví dụ về một phần của phương pháp chế tạo thiết bị phát sáng 500 là như sau.

Đề cập đến FIG. 5, bảng mạch được đề xuất. Theo phương án này, đề xuất bảng mạch có thể giống như bảng mạch 100 được đề cập ở trên. Vì vậy, trong phần mô tả tiếp theo và/hoặc các hình vẽ tương ứng, bảng mạch 100 và các ký hiệu tương ứng của nó được kết hợp cho việc mô tả. Theo phương án, bảng mạch được đề xuất có thể là bảng mạch tương tự với bảng mạch 100 được đề cập ở trên (ví dụ, bảng mạch 200, nhưng không bị giới hạn theo đó).

Tham chiếu đến FIG. 5, phần tử phát sáng 580 được bố trí trên lớp mạch điện 130 của bảng mạch 100, và được nối điện với tấm thứ nhất 131 và tấm thứ hai 132 của

lớp mạch điện 130. Ví dụ, phần tử phát sáng 580 có thể được nối điện với tấm thứ nhất 131 tương ứng và tấm thứ hai 132 nhờ đầu nối dẫn điện 585. Đầu nối dẫn điện 585 có thể bao gồm các bi hàn, nhưng sáng chế không giới hạn điều này.

Theo phương án, hệ số phản xạ quang học của lớp kháng hàn thứ hai 152 có thể lớn hơn hoặc bằng 80%. Theo cách này, hiệu suất của thiết bị phát sáng 500 có thể được cải tiến. Theo phương án, bề ngoài của lớp kháng hàn thứ hai 152 có thể là màu trắng, bạc-trắng, hoặc màu tương tự có ánh kim loại.

Theo phương án, phần tử phát sáng 580 có thể bao gồm điốt phát quang. Điốt phát quang được đề cập ở trên có thể bao gồm điốt phát ánh sáng đỏ, điốt phát ánh sáng xanh lá cây, điốt phát ánh sáng xanh da trời hoặc điốt phát ánh sáng trắng, nhưng sáng chế không giới hạn điều này.

Theo phương án, thiết bị phát sáng 500 có thể là môđun ánh sáng đen, nhưng sáng chế không giới hạn điều này.

Theo phương án, thiết bị phát sáng 500 có thể là bảng hiển thị hoặc một phần của bảng hiển thị, nhưng sáng chế không giới hạn điều này.

Nhìn chung, bằng việc che phủ lớp kháng hàn thứ hai của lớp kháng hàn thứ nhất, bảng mạch và/hoặc thiết bị phát sáng của sáng chế có thể có mức sinh lợi hoặc chất lượng được nâng cao.

Mô tả số chỉ dẫn

100: bảng mạch

110: cấu trúc đế

120: đế

121: vùng liên kết

124: vùng ghim

130: lớp mạch điện

131: tấm thứ nhất

132: tấm thứ hai

133: đường nối

134: pin
230: lớp mạch điện
235: đường dẫn điện
141: lớp dẫn điện thứ nhất
141a: thành bên
141d: khoảng cách
142: lớp dẫn điện thứ hai
151: lớp kháng hàn thứ nhất
151a, 151b: bề mặt ngang
152: lớp kháng hàn thứ hai
253: lớp kháng hàn thứ ba
159: mặt phân cách
260: lớp phản xạ
270: vật liệu gia cường
500: thiết bị phát sáng
580: phần tử phát sáng
585: đầu nối dẫn điện
R1: vùng

YÊU CẦU BẢO HỘ

1. Bảng mạch bao gồm:

đế;

lớp mạch điện, nằm trên đế, và lớp mạch điện bao gồm tấm thứ nhất và tấm thứ hai;

lớp kháng hàn thứ nhất, nằm trên đế và ít nhất là bao quanh tấm thứ nhất và tấm thứ hai; và

lớp kháng hàn thứ hai, che phủ lớp kháng hàn thứ nhất.

2. Bảng mạch theo điểm 1, trong đó lớp kháng hàn thứ nhất tiếp xúc với lớp kháng hàn thứ hai.

3. Bảng mạch theo điểm 2, trong đó có mặt phân cách giữa lớp kháng hàn thứ nhất và lớp kháng hàn thứ hai.

4. Bảng mạch theo điểm 1, trong đó bảng mạch bao gồm:

lớp dẫn điện thứ nhất; và

lớp dẫn điện thứ hai, che phủ lớp dẫn điện thứ nhất.

5. Bảng mạch theo điểm 1, trong đó hệ số phản xạ quang học của lớp kháng hàn thứ hai lớn hơn hoặc bằng 80%.

6. Bảng mạch theo điểm 1, trong đó:

đế có vùng liên kết và vùng ghim;

lớp mạch điện còn bao gồm các ghim, trong đó tấm thứ nhất và tấm thứ hai nằm trong vùng liên kết, và các ghim nằm trong vùng ghim; và

lớp kháng hàn thứ hai cách xa vùng ghim.

7. Bảng mạch theo điểm 6, trong đó lớp kháng hàn thứ hai nằm trong vùng liên kết, và lớp kháng hàn thứ hai làm lộ ra một phần lớp kháng hàn thứ nhất.

8. Phương pháp chế tạo bảng mạch, bao gồm:

chuẩn bị cấu trúc đế, mà bao gồm đế và lớp dẫn điện thứ nhất trên đế;

tạo lớp kháng hàn thứ nhất trên cấu trúc đế, và lớp kháng hàn thứ nhất ít nhất là

bao quanh một phần lớp dẫn điện thứ nhất;

tạo ra lớp kháng hàn thứ hai trên cấu trúc đế, và lớp kháng hàn thứ hai che phủ lớp kháng hàn thứ nhất; và

tạo lớp dẫn điện thứ hai trên lớp dẫn điện thứ nhất để tạo ra lớp mạch điện bao gồm lớp dẫn điện thứ nhất và lớp dẫn điện thứ hai, trong đó:

lớp mạch điện bao gồm tấm thứ nhất và tấm thứ hai; và

lớp kháng hàn thứ nhất ít nhất bao quanh tấm thứ nhất và tấm thứ hai.

9. Thiết bị phát sáng, bao gồm:

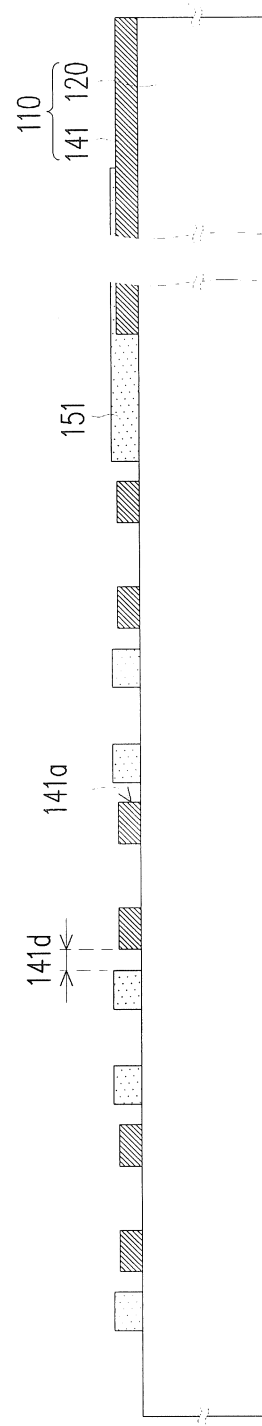
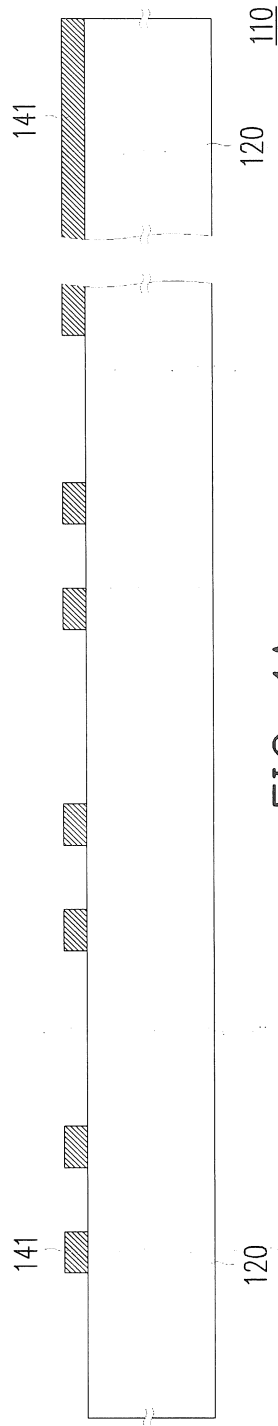
bảng mạch theo điểm 1; và

phần tử phát sáng, được bố trí trên lớp mạch điện của bảng mạch và được nối điện với tấm thứ nhất và tấm thứ hai.

10. Phương pháp chế tạo thiết bị phát sáng, bao gồm:

chuẩn bị bảng mạch theo điểm 1;

bố trí phần tử phát sáng trên lớp mạch điện của bảng mạch để được nối điện với tấm thứ nhất và tấm thứ hai.



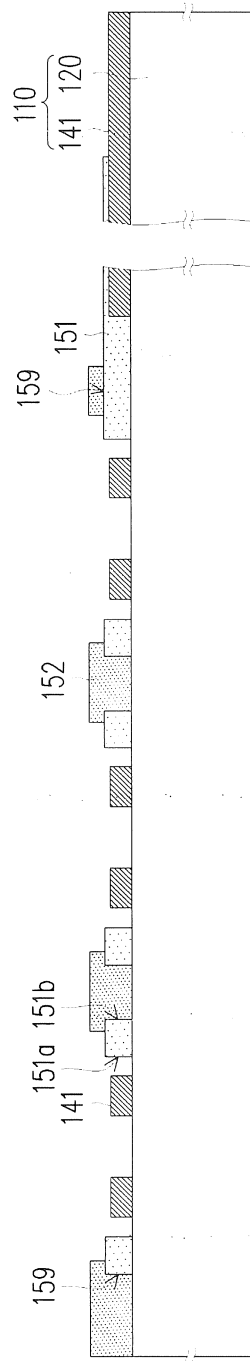


FIG. 1C

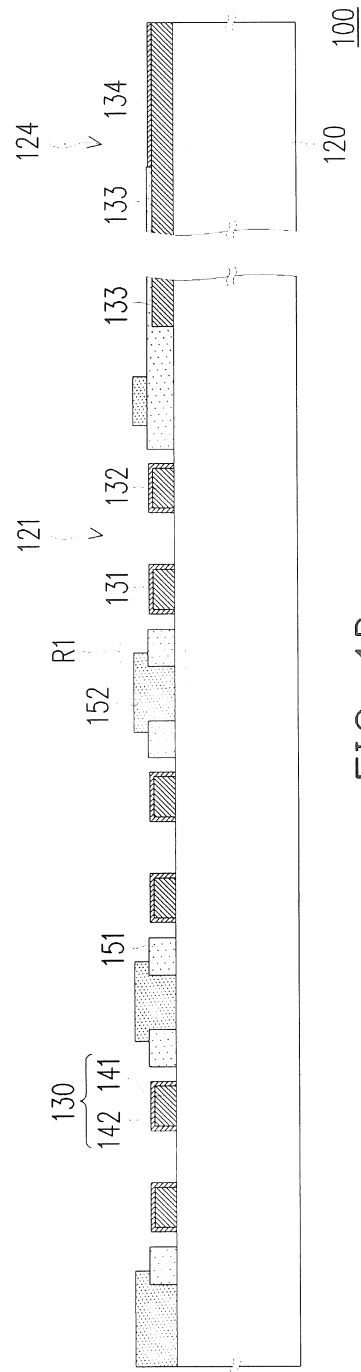
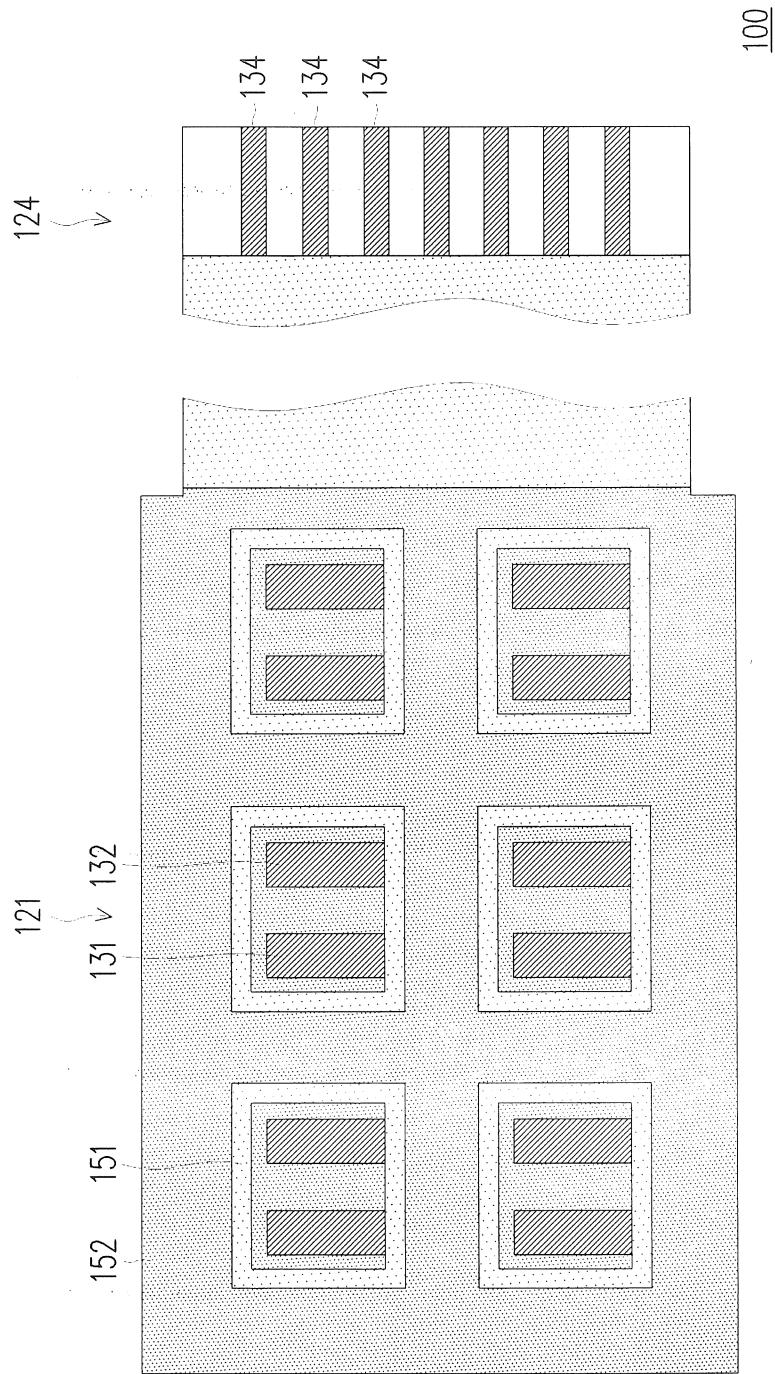


FIG. 1D

3/5



4/5

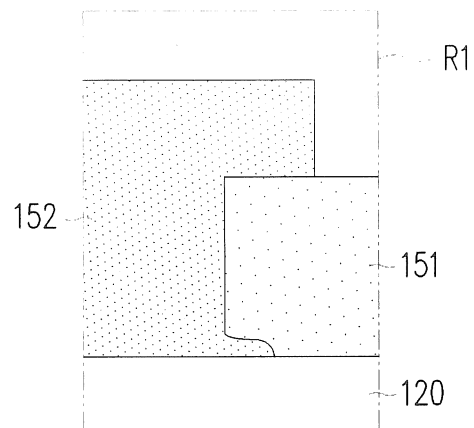


FIG. 3

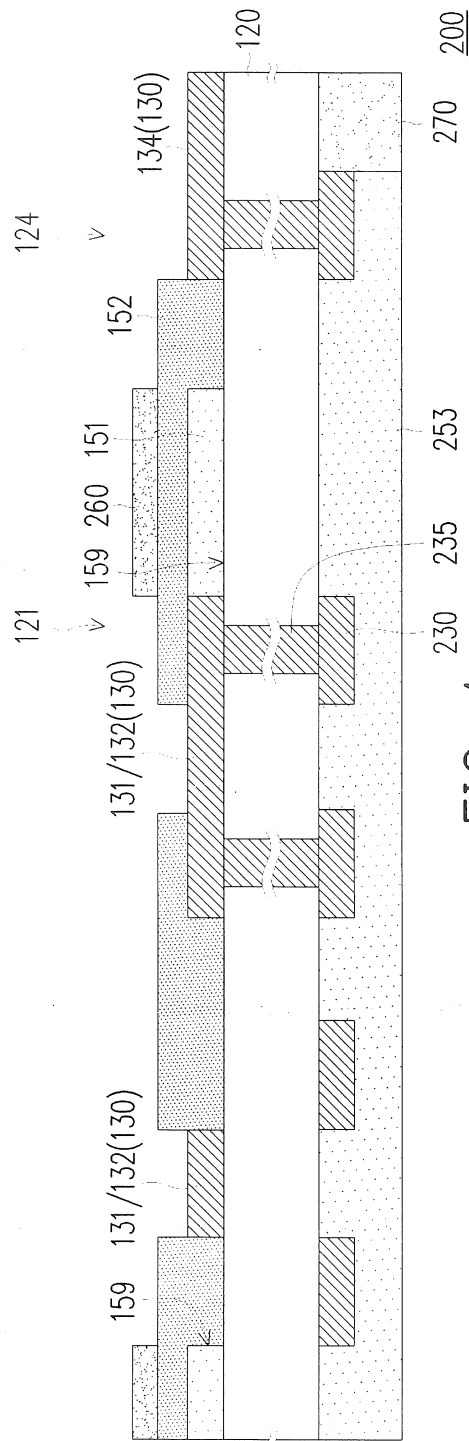


FIG. 4

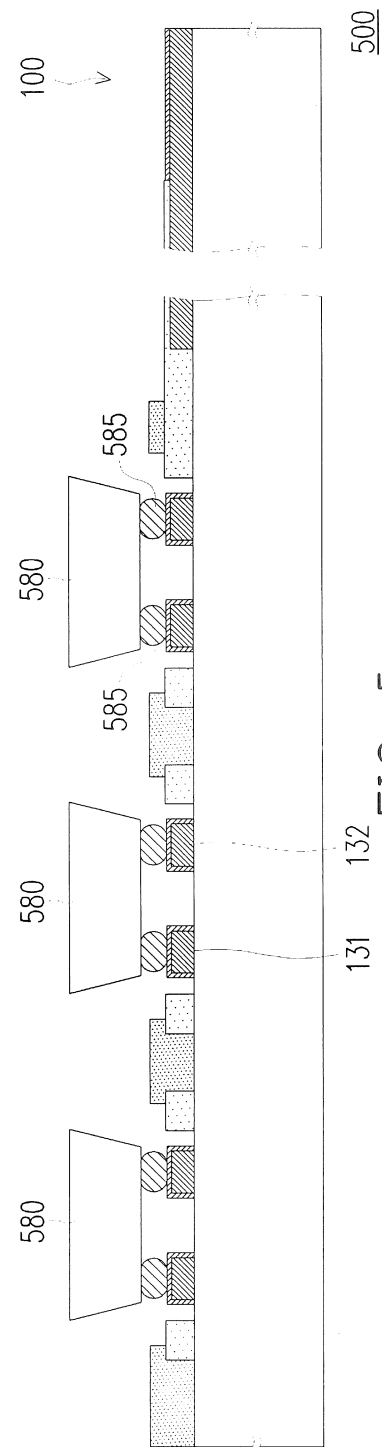


FIG. 5