



(12) BẢN MÔ TẢ SÁNG CHẾ THUỘC BẰNG ĐỘC QUYỀN SÁNG CHẾ

(19) Cộng hòa xã hội chủ nghĩa Việt Nam (VN)
CỤC SỞ HỮU TRÍ TUỆ

(11)



1-0052468

(51)^{2020.01} **H01L 27/32; H01B 1/02; H01L 51/56;** (13) **B**
H01L 51/00; H01L 51/52; G06F 3/041

(21) 1-2021-01499

(22) 08/07/2019

(86) PCT/KR2019/008349 08/07/2019

(87) WO 2020/060014 26/03/2020

(30) 10-2018-0114433 21/09/2018 KR

(45) 27/10/2025 451

(43) 25/06/2021 399A

(73) Samsung Display Co., Ltd. (KR)

1, Samsung-ro, Giheung-gu, Yongin-si, Gyeonggi-do, 17113, Republic of Korea

(72) KIM, Byoung Yong (KR); SONG, Seung Yong (KR); RYU, Seung Soo (KR); LEE, Dae Geun (KR); LEE, Sang Duk (KR).

(74) Công ty TNHH Tầm nhìn và Liên danh (VISION & ASSOCIATES CO.LTD.)

(54) THIẾT BỊ HIỂN THỊ

(57) Sáng chế đề xuất thiết bị hiển thị. Thiết bị hiển thị theo một phương án ví dụ, bao gồm vùng hiển thị và vùng không hiển thị bao quanh vùng hiển thị, bao gồm: nền thứ nhất; nền thứ hai hướng vào nền thứ nhất, và bao gồm mặt thứ nhất hướng vào nền thứ nhất và mặt thứ hai là mặt đối diện mặt thứ nhất của nền thứ hai; điện cực cảm ứng được bố trí trên mặt thứ hai của nền thứ hai, và được bố trí trong vùng hiển thị; cực đệm cảm ứng được bố trí trên mặt thứ hai của nền thứ hai, được bố trí trong vùng không hiển thị, và được nối điện với điện cực cảm ứng; và chi tiết bịt kín được bố trí giữa nền thứ nhất và nền thứ hai, và ghép nền thứ nhất và nền thứ hai, trong đó chi tiết bịt kín được bố trí trong vùng không hiển thị, và cực đệm cảm ứng được bố trí sâu vào bên trong hơn so với chi tiết bịt kín.

Lĩnh vực kỹ thuật được đề cập

Sáng chế đề cập đến thiết bị hiển thị.

Tình trạng kỹ thuật của sáng chế

Thiết bị hiển thị là thiết bị để hiển thị ảnh động hoặc ảnh tĩnh, và thiết bị hiển thị có thể được sử dụng làm màn hiển thị của các sản phẩm khác nhau như tivi, máy tính xách tay, màn hình, bảng quảng cáo, thiết bị mạng kết nối vạn vật, và tương tự cũng như thiết bị điện tử xách tay như điện thoại di động, điện thoại thông minh, PC để bàn (máy tính cá nhân - personal computer (PC)), đồng hồ thông minh, điện thoại đồng hồ, thiết bị đầu cuối truyền thông di động, sổ tay điện tử, máy đọc sách điện tử, thiết bị đa phương tiện xách tay (PMP - portable multimedia player), thiết bị định vị, PC siêu di động (UMPC - ultra-mobile PC), và các thiết bị tương tự.

Thiết bị hiển thị có thể là, ví dụ, thiết bị hiển thị phát quang hữu cơ. Tất cả các màn hiển thị hình ảnh của các thiết bị hiển thị như thiết bị hiển thị phát quang hữu cơ là nhờ sự truyền ánh sáng. Cụ thể, độ truyền qua của ánh sáng có thể ảnh hưởng tới chất lượng hiển thị như độ sáng của thiết bị hiển thị. Do đó, các bộ phận tạo thành thiết bị hiển thị có thể ít nhất một phần bao gồm bộ phận trong suốt, ví dụ, bộ phận thủy tinh.

Thiết bị hiển thị phát quang hữu cơ có thể bao gồm nền cơ sở làm bộ phận thủy tinh, nền dưới, và nền trên làm nền bọc. Thông thường, việc hàn kín bằng laze có thể được sử dụng để chiếu laze với thủy tinh frit nằm xen giữa các nền trên và nền dưới để liên kết các bộ phận thủy tinh.

Đồng thời, màn hình cảm ứng có thể được tạo ra trực tiếp trên nền trên. Thông thường, thiết bị hiển thị mà phương pháp này được áp dụng cho nó được gọi là thiết bị hiển thị tích hợp panen màn hình cảm ứng. Màn hình cảm ứng có thể bao gồm nhiều đệm tín hiệu cảm ứng ở một bên, và đệm cảm ứng có thể được liên kết siêu âm với thiết bị ngoại vi, ví dụ, bảng mạch in dẻo cảm ứng.

Tuy nhiên, khi việc hàn kín bằng laze mô tả ở trên được thực hiện trên nền dưới và nền trên mà màn hình cảm ứng được tạo ra trên đó, việc hàn kín bằng laze có thể không được thực hiện một cách trôi chảy do đệm tín hiệu cảm ứng được tạo ra ở nền trên.

Bản chất kỹ thuật của sáng chế

Vấn đề kỹ thuật được giải quyết

Mục đích của sáng chế là nhằm tạo ra thiết bị hiển thị trong đó đệm tín hiệu cảm ứng được bố trí sao cho không nằm chồng lên vùng bật kín để cải thiện các đặc tính liên kết giữa nền trên và nền dưới.

Các mục đích của sáng chế không bị giới hạn vào các vấn đề kỹ thuật nêu trên, và các vấn đề kỹ thuật khác không được đề cập sẽ được hiểu rõ bởi người có kiến thức trung bình trong lĩnh vực kỹ thuật qua phần mô tả dưới đây.

Giải pháp kỹ thuật

Một khía cạnh của sáng chế đề xuất thiết bị hiển thị bao gồm vùng hiển thị và vùng không hiển thị bao quanh vùng hiển thị, thiết bị hiển thị này bao gồm: nền thứ nhất; nền thứ hai hướng vào nền thứ nhất và bao gồm mặt thứ nhất hướng vào nền thứ nhất và mặt thứ hai đối diện với mặt thứ nhất của nền thứ hai; điện cực cảm ứng được bố trí trên mặt thứ hai của nền thứ hai và được bố trí trong vùng hiển thị; cực đệm cảm ứng được bố trí trên mặt thứ hai của nền thứ hai, được bố trí trong vùng không hiển thị, và được nối điện với điện cực cảm ứng; và chi tiết bật kín được bố trí giữa nền thứ nhất và nền thứ hai và ghép nền thứ nhất và nền thứ hai, trong đó chi tiết bật kín được bố trí trong vùng không hiển thị, và cực đệm cảm ứng được bố trí sâu vào trong hơn so với chi tiết bật kín.

Cực đệm cảm ứng có thể không chồng lên chi tiết bật kín.

Thiết bị hiển thị có thể còn bao gồm phần tử hiển thị, trong đó nền thứ nhất bao gồm mặt thứ nhất hướng vào nền thứ hai và mặt thứ hai đối diện với mặt thứ nhất của nền thứ nhất, và phần tử hiển thị có thể được bố trí trên mặt thứ nhất của nền thứ nhất.

Phần tử hiển thị có thể bao gồm anot, catot, và lớp phát quang hữu cơ được bố trí giữa anot và catot.

Phần tử hiển thị có thể được bật kín bởi nền thứ nhất, nền thứ hai, và chi tiết bật kín.

Nền thứ hai có thể được làm bằng thủy tinh hoặc thạch anh.

Điện cực cảm ứng có thể được bố trí trực tiếp trên mặt thứ hai của nền thứ hai.

Chi tiết bật kín có thể bao gồm thủy tinh frit trong suốt quang học.

Điện cực cảm ứng có thể bao gồm lớp điện cực trong suốt chứa oxit dẫn điện trong suốt.

Cực đệm cảm ứng có thể bao gồm lớp dẫn điện thứ nhất chứa oxit dẫn điện trong suốt, và lớp dẫn điện thứ hai được bố trí trên lớp dẫn điện thứ nhất và chứa kim loại chắn sáng.

Lớp điện cực trong suốt và lớp dẫn điện thứ nhất có thể được làm bằng cùng loại vật liệu.

Lớp dẫn điện thứ hai có thể được làm bằng ít nhất một trong số nhôm (Al), platin (Pt), paladi (Pd), bạc (Ag), magie (Mg), vàng (Au), niken (Ni), neodymi (Nd), iridi (Ir), crom (Cr), canxi (Ca), titan (Ti), tantal (Ta), vonfram (W), đồng (Cu), molybden (Mo), Ti/Al/Ti, Mo/Al/Mo, Mo/AlGe/Mo, Ti/Cu, và MoNb.

Thiết bị hiển thị có thể còn bao gồm bảng mạch được gắn lên mặt thứ hai của nền thứ hai.

Bảng mạch có thể bao gồm cực dẫn được nối với cực đệm cảm ứng.

Cực đệm cảm ứng và cực dẫn có thể được liên kết siêu âm.

Nền thứ nhất có thể kéo dài từ một đầu của nền thứ hai đến phía ngoài nền thứ hai.

Bảng mạch có thể được uốn cong bao quanh vùng kéo dài từ một đầu của nền thứ hai của nền thứ nhất, và một đầu của bảng mạch có thể được bố trí bên dưới mặt thứ hai của nền thứ nhất.

Một khía cạnh khác của sáng chế đề xuất thiết bị hiển thị bao gồm vùng hiển thị và vùng không hiển thị bao quanh vùng hiển thị, thiết bị hiển thị bao gồm: nền hiển thị; nền bọc hướng về nền hiển thị và bao gồm mặt thứ nhất hướng về nền hiển thị và mặt thứ hai đối diện với mặt thứ nhất của nền bọc; điện cực cảm ứng được bố trí trên mặt thứ hai của nền bọc và được bố trí trong vùng hiển thị; cực đệm cảm ứng được bố trí trên mặt thứ hai của nền bọc, được bố trí trong vùng không hiển thị, và được nối điện với điện cực cảm ứng; phần tử hiển thị được bố trí trên vùng hiển thị của nền hiển thị và được bịt kín bởi nền hiển thị, chi tiết bịt kín, và nền bọc; và phần tử cảm ứng được bố trí trên nền bọc và nằm chồng lên vùng hiển thị của nền hiển thị, trong đó cực đệm cảm ứng nằm chồng lên một phần của vùng bịt kín của nền hiển thị, và bao gồm lớp dẫn điện thứ nhất và lớp dẫn điện thứ hai được bố trí trên lớp dẫn điện thứ nhất và chứa kim loại chắn sáng.

Điện cực cảm ứng có thể bao gồm lớp điện cực trong suốt chứa oxit dẫn điện trong suốt.

Lớp điện cực trong suốt và lớp dẫn đệm thứ nhất có thể được làm bằng cùng loại vật liệu.

Lớp dẫn đệm thứ hai có thể được làm bằng ít nhất một trong số nhôm (Al), platin (Pt), paladi (Pd), bạc (Ag), magie (Mg), vàng (Au), niken (Ni), neodymi (Nd), iridi (Ir), crom (Cr), canxi (Ca), titan (Ti), tantal (Ta), vonfram (W), đồng (Cu), molypden (Mo), Ti/Al/Ti, Mo/Al/Mo, Mo/AlGe/Mo, Ti/Cu, và MoNb.

Thiết bị hiển thị có thể còn bao gồm phần tử hiển thị, trong đó nền hiển thị bao gồm mặt thứ nhất hướng về nền bọc và mặt thứ hai đối diện với mặt thứ nhất của nền thứ nhất, và phần tử hiển thị có thể được bố trí trên mặt thứ nhất của nền hiển thị.

Phần tử hiển thị có thể bao gồm anot, catot, và lớp phát quang hữu cơ được bố trí giữa anot và catot.

Phần tử hiển thị có thể được bọc kín bởi nền hiển thị, nền bọc, và chi tiết bọc kín.

Nền bọc có thể được làm bằng thủy tinh hoặc thạch anh, và điện cực cảm ứng có thể được bố trí trực tiếp trên mặt thứ hai của nền bọc.

Chi tiết bọc kín có thể bao gồm thủy tinh frit trong suốt quang học.

Thiết bị hiển thị có thể còn bao gồm bảng mạch cảm ứng được gắn lên mặt thứ hai của nền bọc, và bảng mạch cảm ứng có thể bao gồm cực dẫn được nối với cực đệm cảm ứng.

Cực đệm cảm ứng và cực dẫn có thể được liên kết siêu âm.

Nền hiển thị có thể kéo dài từ một đầu của nền bọc ra phía ngoài của nền bọc.

Bảng mạch cảm ứng có thể được uốn cong quanh vùng kéo dài từ một đầu của nền bọc của nền hiển thị, và một đầu của bảng mạch cảm ứng có thể được bố trí bên dưới mặt thứ hai của nền hiển thị.

Các vấn đề cụ thể của các phương án thực hiện khác nằm trong phần mô tả chi tiết và các hình vẽ.

Các hiệu quả có lợi

Thiết bị hiển thị theo một phương án thực hiện làm ví dụ của sáng chế có thể cải tiến các đặc tính liên kết giữa nền trên và nền dưới bằng cách bố trí đệm tín hiệu cảm ứng sao cho nó không chồng lên vùng bọc kín.

Các hiệu quả theo sáng chế không bị giới hạn bởi các nội dung nêu trên, và các hiệu quả khác nữa nằm trong bản mô tả này.

Mô tả vắn tắt các hình vẽ

Fig.1 là hình vẽ bố trí phẳng của thiết bị hiển thị theo một phương án ví dụ.

Fig.2 là hình vẽ mặt cắt ngang của thiết bị hiển thị trên Fig.1.

Fig.3 là hình vẽ bố trí phẳng của nền trên theo một phương án ví dụ.

Fig.4 là hình vẽ mặt cắt ngang của chi tiết cảm ứng của vùng cảm biến theo một phương án ví dụ.

Fig.5 là hình vẽ mặt cắt ngang của chi tiết cảm ứng của vùng cảm biến theo một ví dụ được cải biến.

Fig.6 là hình vẽ bố trí phẳng của cực đệm tín hiệu cảm ứng theo một phương án ví dụ.

Fig.7 là hình vẽ mặt cắt ngang theo đường VII-VII'.

Fig.8 là hình vẽ mặt cắt ngang theo đường VIII-VIII' và đường IX-IX'.

Fig.9 là hình phối cảnh thể hiện quy trình hàn kín nền trên và nền dưới theo một phương án ví dụ.

Fig.10 là hình vẽ bố trí phẳng của cực đệm tín hiệu cảm ứng theo một phương án ví dụ khác.

Fig.11 là hình vẽ mặt cắt ngang theo đường XI-XI'.

Fig.12 là hình vẽ mặt cắt ngang theo đường XII-XII' và đường XIII-XIII'.

Fig.13 là hình vẽ bố trí phẳng của cực đệm tín hiệu cảm ứng theo một phương án ví dụ khác nữa.

Fig.14 là hình vẽ mặt cắt ngang theo đường XIV-XIV'.

Fig.15 là hình vẽ mặt cắt ngang theo đường XV-XV' và đường XVI-XVI'.

Fig.16 là hình vẽ bố trí phẳng của nền trên theo một phương án ví dụ khác nữa.

Fig.17 là hình vẽ mặt cắt ngang của chi tiết cảm ứng của vùng cảm biến theo một phương án ví dụ khác nữa.

Fig.18 là hình vẽ bố trí phẳng của cực đệm tín hiệu cảm ứng theo một phương án ví dụ khác nữa.

Fig.19 là hình vẽ mặt cắt ngang theo đường XIX-XIX'.

Fig.20 là hình vẽ mặt cắt ngang theo đường XX-XX' và đường XXI-XXI'.

Fig.21 là hình vẽ mặt cắt ngang của thiết bị hiển thị theo một phương án ví dụ khác nữa.

Fig.22 là hình vẽ bố trí phẳng của nền trên theo một phương án ví dụ khác nữa.

Fig.23 là lưu đồ thể hiện phương pháp sản xuất thiết bị hiển thị theo một phương án ví dụ khác nữa.

Fig.24 đến Fig.26 là các hình phối cảnh thể hiện quy trình tạo ra cực đệm tín hiệu cảm ứng.

Mô tả chi tiết sáng chế

Ưu điểm và các dấu hiệu của sáng chế, và các phương pháp đạt được chúng sẽ là rõ ràng khi tham khảo các phương án được mô tả chi tiết dưới đây có tham chiếu các hình vẽ kèm theo. Tuy nhiên, sáng chế không bị giới hạn ở các phương án được mô tả dưới đây mà có thể được thực hiện ở các dạng khác nhau. Nghĩa là, sáng chế chỉ được xác định bởi phạm vi của yêu cầu bảo hộ.

Khi một bộ phận hoặc lớp được gọi là “trên” hoặc “trên” một bộ phận hoặc lớp khác, điều này bao gồm không chỉ trực tiếp trên bộ phận hoặc lớp khác mà còn bao gồm trường hợp có bộ phận hoặc lớp khác xen giữa chúng. Mặt khác, khi một bộ phận được gọi là “nằm trên trực tiếp” hoặc “phía trên trực tiếp”, điều này chỉ ra là không có bộ phận hoặc lớp xen giữa nào khác giữa chúng.

Các số tham chiếu giống nhau được sử dụng cho các bộ phận giống hoặc tương tự với nhau trong toàn bộ bản mô tả.

Sau đây, các phương án ví dụ của sáng chế sẽ được mô tả có tham chiếu đến các hình vẽ.

Fig.1 là hình vẽ bố trí phẳng của thiết bị hiển thị theo một phương án ví dụ, và Fig.2 là hình vẽ mặt cắt ngang của thiết bị hiển thị trên Fig.1.

Tham khảo Fig.1 và Fig.2, thiết bị hiển thị 1 có thể bao gồm panen hiển thị 100 hiển thị hình ảnh, tấm dưới panen 200 được bố trí bên dưới panen hiển thị 100, cửa sổ 300 được bố trí trên panen hiển thị 100, bảng mạch in hiển thị 400 được gắn vào vùng đệm panen P_PA của panen hiển thị 100, và bảng mạch in cảm ứng 500 được gắn vào vùng đệm cảm ứng T_PA của panen hiển thị 100.

Panen hiển thị 100 có thể bao gồm nền dưới 101, nền trên 130, các phần tử khác nhau được bố trí trên nền dưới 101, và các phần tử khác nhau được bố trí trên nền trên 130.

Nền dưới 101 có thể có dạng hình chữ nhật mà góc của nó là góc vuông trên mặt phẳng. Nền dưới 101 có thể có cạnh ngắn và cạnh dài trên mặt phẳng. Cạnh dài của nền dưới 101 có thể là cạnh kéo dài theo hướng thứ hai DR2. Cạnh ngắn của nền dưới 101

có thể là cạnh kéo dài theo hướng thứ nhất DR1. Nền dưới 101 có thể được tạo lõm vào bên trong theo một hướng từ một phía của nền trên 130. Ví dụ, nền dưới 101 có thể được tạo ra để thu lại vào bên trong từ một đầu của nền trên 130 theo hướng thứ hai DR2 từ một đầu dưới.

Nền trên 130 có thể gần như giống hình dạng phẳng của nền dưới 101. Tức là, nền trên 130 có thể là hình chữ nhật mà góc của nó là góc vuông trên mặt phẳng. Nền trên 130 có thể có cạnh dài và cạnh ngắn trên mặt phẳng này. Cạnh dài của nền trên 130 có thể là cạnh kéo dài theo hướng thứ hai DR2. Cạnh ngắn của nền trên 130 có thể là cạnh kéo dài theo hướng thứ nhất DR1. Nền trên 130 có thể được bố trí để kéo dài hơn nữa theo một hướng từ một cạnh của nền dưới 101. Ví dụ, một cạnh hoặc một đầu của nền trên 130 có thể nhô ra và kéo dài theo hướng thứ hai DR2 xa hơn so với một cạnh của nền dưới 101. Vùng đệm hiển thị D_PA, sẽ được mô tả sau, có thể được bố trí trong vùng kéo dài của nền dưới 101.

Ngoại trừ vùng trong đó nền dưới 101 nhô hơn ra so với nền trên 130, các mặt bên của nền dưới 101 và nền trên 130 có thể được căn thẳng theo hướng độ dày. Tuy nhiên, sáng chế không bị giới hạn vào đó, và các mặt bên của nền dưới 101 và nền trên 130 có thể không được căn thẳng theo hướng độ dày bao gồm vùng nhô và có thể được tạo ra sao cho các mặt bên của nền dưới 101 nhô ra hơn nữa.

Biên dạng phẳng của panen hiển thị 100 có thể được xác định theo các biên dạng phẳng của nền dưới 101 và nền trên 130. Theo một phương án ví dụ, panen hiển thị 100 có thể giống với kích cỡ phẳng của nền dưới 101 và có thể có hình chữ nhật theo hình phẳng của nền dưới 101. Panen hiển thị 100 có thể được tạo ra bao gồm vùng trong đó nền trên 130 và nền dưới 101 nằm chồng trên mặt phẳng này và vùng trong đó nền dưới 101 nhô hơn nữa so với nền trên 130, tức là, vùng trong đó vùng dưới 101 kéo dài hơn nữa theo hướng thứ hai DR2 so với vùng trên 130.

Nền dưới 101 có thể bao gồm vùng hiển thị DA và vùng không hiển thị NA được bố trí quanh vùng hiển thị DA. Vùng không hiển thị NA của nền dưới 101 có thể bao gồm vùng bịt kín SA và vùng đệm hiển thị D_PA.

Vùng hiển thị DA có thể có hình chữ nhật mà góc của nó là góc vuông trên mặt phẳng hoặc hình chữ nhật với các góc tròn. Vùng hiển thị DA có thể có cạnh ngắn và cạnh dài. Cạnh ngắn của vùng hiển thị DA có thể là cạnh kéo dài theo hướng thứ nhất DR1. Cạnh dài của vùng hiển thị DA có thể là cạnh kéo dài theo hướng thứ hai DR2.

Tuy nhiên, hình phẳng của vùng hiển thị DA không bị giới hạn vào hình chữ nhật, và có thể là hình tròn, hình elip, hoặc nhiều hình dạng khác.

Vùng không hiển thị NA có thể được bố trí quanh vùng hiển thị DA. Vùng không hiển thị NA có thể được bố trí sát với cả hai cạnh ngắn và cả hai cạnh dài của vùng hiển thị DA. Trong trường hợp này, vùng không hiển thị NA có thể bao quanh tất cả các cạnh của vùng hiển thị DA để tạo thành mép của vùng hiển thị DA. Tuy nhiên, sáng chế không bị giới hạn vào đó, và vùng không hiển thị NA có thể được bố trí sát với chỉ hai cạnh ngắn hoặc hai cạnh dài của vùng hiển thị DA.

Vùng bịt kín SA có thể được bố trí trong vùng trong đó nền trên 130 và nền dưới 101 nằm chồng theo hướng độ dày. Vùng bịt kín SA có thể được bố trí dọc theo phần mép hoặc vùng mép của nền trên 130. Vùng bịt kín SA có thể có hình dạng khung chữ nhật được bố trí liên tục dọc theo vùng mép của nền trên 130.

Vùng bịt kín SA có thể bao gồm các vùng bịt kín thứ nhất SA1 đến thứ tư SA4. Vùng bịt kín thứ nhất SA1 có thể được bố trí sát với cạnh ngắn trên của panen hiển thị 100. Tức là, vùng bịt kín thứ nhất SA1 có thể được bố trí sát với cạnh ngắn trên hoặc phần đầu trên của nền trên 130 và nền dưới 101.

Vùng bịt kín thứ hai SA2 có thể được bố trí sát với cạnh ngắn dưới của panen hiển thị 100. Tức là, vùng bịt kín thứ hai SA2 có thể được bố trí sát với cạnh ngắn dưới hoặc phần đầu dưới của nền trên 130 và nền dưới 101.

Vùng bịt kín thứ ba SA3 có thể được bố trí sát với cạnh dài bên trái của panen hiển thị 100. Tức là, vùng bịt kín thứ ba SA3 có thể được bố trí sát với cạnh dài bên trái hoặc phần đầu trái của nền trên 130 và nền dưới 101.

Vùng bịt kín thứ tư SA4 có thể được bố trí sát với cạnh dài phải của panen hiển thị 100. Tức là, vùng bịt kín thứ tư SA4 có thể được bố trí sát với cạnh dài phải của nền trên 130 và nền dưới 101.

Các vùng bịt kín từ SA1 đến SA4 có thể là vùng trong đó thủy tinh frit được bố trí xen giữa nền dưới 101 và nền trên 130 để liên kết nền trên 130 và nền dưới 101. Điều này sẽ được mô tả dưới đây.

Như được mô tả ở trên, vùng đệm hiển thị D_PA có thể được bố trí trên vùng của nền dưới 101 nhô ra hơn so với nền trên 130. Tức là, vùng đệm hiển thị D_PA là vùng không chồng lên nền trên 130 và có thể được bố trí sát với cạnh ngắn dưới hoặc phần đầu dưới của nền dưới 101.

Nền trên 130 có thể bao gồm vùng cảm biến TA và vùng không hiển thị NA được bố trí quanh vùng cảm biến TA.

Như được mô tả sau, vùng cảm biến TA của nền trên 130 có thể là vùng trong đó nhiều điện cực cảm ứng 151, 161, 162, và 163 của nền trên 130 được bố trí. Vùng cảm biến TA về cơ bản có thể có hình dạng giống như vùng hiển thị DA trên mặt phẳng này. Tức là, vùng cảm biến TA có hình chữ nhật có các cạnh dài và ngắn và có thể gần như chồng lên vùng hiển thị DA theo hướng độ dày. Tuy nhiên, sáng chế không bị giới hạn vào đó, và vùng cảm biến TA có thể có kích thước trên mặt phẳng nhỏ hơn so với vùng hiển thị DA của panen hiển thị 100, và có thể nằm chồng một phần lên vùng hiển thị DA.

Vùng không hiển thị NA của nền trên 130 có thể bao gồm vùng bật kín SA và vùng đệm cảm ứng T_PA.

Vùng bật kín SA của nền trên 130 dùng để chỉ vùng giống như vùng bật kín SA của nền dưới 150. Tức là, vùng bật kín SA có thể được bố trí trong vùng trong đó nền trên 130 và nền dưới 101 nằm chồng theo hướng độ dày. Vùng bật kín SA có thể được bố trí dọc theo phần mép hoặc vùng mép của nền trên 130. Vùng bật kín SA có thể có hình dạng khung chữ nhật được bố trí liên tục dọc theo vùng mép của nền trên 130.

Vùng đệm cảm ứng T_PA có thể được bố trí giữa vùng cảm biến TA của nền trên 130 và vùng bật kín thứ hai SA2. Vùng đệm cảm ứng T_PA có thể không nằm chồng lên vùng bật kín thứ hai SA2 của panen hiển thị 100 theo hướng độ dày. Như được mô tả sau, nhiều cực đệm tín hiệu cảm ứng T_PE có thể được bố trí trong vùng đệm cảm ứng T_PA. Cực đệm tín hiệu cảm ứng T_PE có thể không nằm chồng lên vùng bật kín thứ hai SA2. Do đó, lỗi không bật kín giữa nền trên 130 và nền dưới 101 có thể được cải thiện. Điều này sẽ được mô tả sau.

Với panen hiển thị 100, ví dụ, panen hiển thị phát quang hữu cơ có thể được sử dụng. Theo phương án ví dụ dưới đây, minh họa panen hiển thị phát quang hữu cơ được áp dụng làm panen hiển thị 100, nhưng sáng chế không bị giới hạn vào đó, và các loại khác của các panen hiển thị, như màn hiển thị tinh thể lỏng (LCD - Liquid Crystal Display), panen hiển thị phát quang hữu cơ chấm lượng tử (QD-OLED - quantum dot organic light-emitting display), màn hiển thị tinh thể lỏng chấm lượng tử (QD-LCD - quantum dot liquid crystal display), panen hiển thị phát sáng nanô lượng tử (QNED - quantum nano light-emitting display), và màn hình LED cực nhỏ có thể được sử dụng.

Như được thể hiện trên Fig.1, bảng mạch in hiển thị 400 có thể được bố trí trên vùng đệm hiển thị D_PA của panen hiển thị 100. Bảng mạch in hiển thị 400 có thể được gắn vào vùng đệm hiển thị D_PA. Một đầu của bảng mạch in hiển thị 400 có thể được gắn vào vùng đệm hiển thị D_PA.

Bảng mạch in hiển thị 400 có thể bao gồm nền cơ sở thứ nhất 410, nhiều cực dẫn tín hiệu hiển thị D_LE, và chip điều khiển dữ liệu D_IC.

Nền cơ sở thứ nhất 410 có thể là nền dẻo. Theo một phương án ví dụ, nền cơ sở thứ nhất 410 có thể được làm bằng vật liệu dẻo như polyimit.

Nhiều cực dẫn tín hiệu hiển thị D_LE có thể được nối trực tiếp với các cực đệm tín hiệu hiển thị D_PE của vùng đệm hiển thị D_PA. Như được mô tả sau đây, cực dẫn tín hiệu hiển thị D_LE có thể được liên kết siêu âm với cực đệm hiển thị D_LE. Nhiều cực dẫn tín hiệu hiển thị D_LE có thể được nối trực tiếp với các cực đệm tín hiệu hiển thị D_PE mà không có cấu hình hoặc lớp bất kỳ giữa chúng. Cực đệm tín hiệu hiển thị D_PE có thể được nối điện với bảng mạch in hiển thị 400 nhờ được nối với cực dẫn tín hiệu hiển thị D_LE. Liên kết siêu âm của cực đệm tín hiệu hiển thị D_PE và cực dẫn tín hiệu hiển thị D_LE sẽ được mô tả trong liên kết siêu âm giữa cực đệm tín hiệu hiển thị D_PE và cực dẫn tín hiệu cảm ứng D_LE.

Cực dẫn tín hiệu hiển thị D_LE có thể được nối điện với chip điều khiển dữ liệu D_IC qua đường tín hiệu. Trong hình vẽ này, trường hợp trong đó mạch tích hợp điều khiển dữ liệu được sử dụng làm chip điều khiển và được nối với panen hiển thị 100 qua bảng mạch in dẻo được thể hiện. Tuy nhiên, sáng chế không bị giới hạn vào đó, và mạch tích hợp điều khiển dữ liệu có thể được triển khai dưới dạng chip điều khiển và có thể được sử dụng làm chip trên thủy tinh (COG – Chip On Glass) được gắn trực tiếp lên panen hiển thị cứng 100. Ngoài ra, khi panen hiển thị 100 là dẻo, mạch tích hợp điều khiển dữ liệu có thể được dùng làm chip trên chất dẻo (COP - Chip On Plastic) được gắn trực tiếp trên panen hiển thị dẻo 100. Dưới đây, trường hợp trong đó mạch tích hợp điều khiển dữ liệu được triển khai dưới dạng chip điều khiển dữ liệu (D_IC) và được dùng làm chip trên phim (COF - chip on film) sẽ được mô tả chủ yếu.

Tương tự, bảng mạch in cảm ứng 500 có thể được bố trí trên vùng đệm cảm ứng T_PA của panen hiển thị 100. Bảng mạch in cảm ứng 500 có thể được gắn vào vùng đệm cảm ứng T_PA. Một đầu của bảng mạch in cảm ứng 500 có thể được gắn vào vùng đệm cảm ứng T_PA.

Bảng mạch in cảm ứng 500 có thể chồng một phần lên bảng mạch in hiển thị 400 theo hướng độ dày trên một mặt của panen hiển thị 100. Bảng mạch in cảm ứng 500 có thể chồng lên vùng đệm hiển thị D_PA và vùng bịt kín thứ hai SA2 theo hướng độ dày và có thể được che phủ từ bên trên.

Bảng mạch in cảm ứng 500 có thể bao gồm nền cơ sở thứ hai 510 và nhiều cực dẫn tín hiệu cảm ứng T_LE được bố trí trên nền cơ sở thứ hai 510.

Nền cơ sở thứ hai 510 có thể là nền dẻo. Theo một phương án ví dụ, nền cơ sở thứ hai 510 có thể được làm bằng vật liệu dẻo như polyimit.

Nhiều cực dẫn tín hiệu cảm ứng T_LE có thể được nối trực tiếp với các cực đệm tín hiệu cảm ứng T_PE của vùng đệm cảm ứng T_PA. Như được mô tả sau đây, cực dẫn tín hiệu cảm ứng T_LE có thể được liên kết siêu âm đến cực đệm cảm ứng T_LE. Nhiều cực dẫn tín hiệu cảm ứng T_LE có thể được nối trực tiếp với các cực đệm tín hiệu cảm ứng T_PE mà không có cấu hình hoặc lớp bất kỳ giữa chúng. Cực đệm tín hiệu cảm ứng T_PE có thể được nối điện với bảng mạch in cảm ứng 500 nhờ được nối với cực dẫn tín hiệu cảm ứng T_LE. Liên kết siêu âm của cực đệm tín hiệu cảm ứng T_PE và cực dẫn tín hiệu cảm ứng T_LE sẽ được mô tả sau đây.

Các đầu còn lại của bảng mạch in hiển thị 400 và bảng mạch in cảm ứng 500 có thể được gắn vào bảng mạch chính 600. Bảng mạch in hiển thị 400 có thể được uốn quanh một mặt bên nằm ngoài một mặt bên của nền dưới 101 và được bố trí trên mặt dưới của nền dưới 101. Bảng mạch in cảm ứng 500 có thể được uốn quanh một mặt bên của nền trên 101, bảng mạch in hiển thị 400, và một mặt bên của nền dưới 101 và được bố trí trên mặt dưới của nền dưới 101. Bảng mạch chính 600 có thể được gắn vào mặt dưới của tấm dưới panen 200 sẽ được mô tả sau đây.

Tấm dưới panen 200 có thể được bố trí dưới panen hiển thị 100. Tấm dưới panen 200 có thể bao gồm ít nhất một lớp chức năng. Lớp chức năng có thể là lớp mà thực hiện chức năng tản nhiệt, chức năng chắn sóng điện từ, chức năng nổi đất, chức năng đệm, chức năng gia cường độ bền, chức năng đỡ, và/hoặc chức năng số hóa. Lớp chức năng có thể là lớp dạng tấm làm từ tấm, lớp dạng màng làm từ màng, lớp màng mỏng, lớp phủ, panen, tấm hoặc dạng tương tự, hoặc dạng tương tự. Một lớp chức năng có thể bao gồm lớp đơn, nhưng cũng có thể gồm nhiều màng mỏng hoặc lớp phủ xếp chồng. Lớp chức năng có thể là, ví dụ, nền đỡ, lớp tản nhiệt, lớp chắn sóng điện từ, lớp hấp thu sốc,

bộ số hóa, hoặc dạng tương tự. Bảng mạch chính 600 được mô tả ở trên có thể được gắn vào mặt dưới của tấm dưới panen 200 sẽ được mô tả sau đây.

Cửa sổ 300 được bố trí trên panen hiển thị 100. Cửa sổ 300 được bố trí trên panen hiển thị 100 để bảo vệ panen hiển thị 100 đồng thời truyền ánh sáng được phát ra từ panen hiển thị 100. Cửa sổ 300 có thể được làm bằng thủy tinh hoặc dạng tương tự.

Cửa sổ 300 có thể được bố trí để chồng lên panen hiển thị 100 trên mặt phẳng, và để che phủ toàn bộ bề mặt của panen hiển thị 100. Cửa sổ 300 có thể rộng hơn so với panen hiển thị 100. Ví dụ, trên hai cạnh ngắn của thiết bị hiển thị 1, cửa sổ 300 có thể nhô ra phía ngoài từ panen hiển thị 100. Cửa sổ 300 có thể nhô ra từ panen hiển thị 100 thậm chí trên hai cạnh dài của thiết bị hiển thị 1, nhưng khoảng cách nhô có thể lớn hơn trong trường hợp của hai cạnh ngắn. Ngoài ra, cửa sổ 300 có thể kéo dài hơn nữa ra phía ngoài từ bảng mạch in hiển thị 400 và bảng mạch in cảm ứng 500 được gắn vào panen hiển thị 100 đồng thời được uốn cong để che bảng mạch in hiển thị 400 và bảng mạch in cảm ứng 500.

Như được mô tả ở trên, panen hiển thị có thể bao gồm nền dưới 101 và nền trên 130 và có thể bao gồm lớp điều khiển mạch 110, lớp phần tử phát quang hữu cơ 120, lớp điện cực cảm ứng 140, và lớp phân cực POL.

Nền dưới 101 và nền trên 130 có thể là các nền cứng. Nền trên 130 có thể được làm bằng vật liệu như thủy tinh hoặc thạch anh. Như được thể hiện trên Fig.2, nền trên 130 có thể chồng hầu hết lên nền dưới 101 ngoại trừ vùng đệm hiển thị D_PA. Tức là, nền trên 130 có thể được bố trí từ vùng bites kín thứ nhất SA1 đến vùng bites kín thứ hai SA2.

Nền trên 130 có thể được liên kết hoặc hàn kín với nền dưới 101 trong vùng bites kín thứ nhất SA1 và vùng bites kín thứ hai SA2. Việc liên kết hoặc hàn kín nền trên 130 và nền dưới 101 có thể được thực hiện qua keo dán pin CS. Mặt dưới của nền trên 130 và mặt trên của nền dưới 101 trong vùng tương ứng có thể được liên kết hoặc hàn kín với nhau qua keo dán pin CS. Việc liên kết nền trên 130 và nền dưới 101 có thể được thực hiện bằng quá trình hàn kín bằng laze. Keo dán pin CS có thể liên kết nền trên 130 và nền dưới 101 với nhau trong khi các vật liệu như các thủy tinh frit được nóng chảy và hóa rắn trở lại.

Một cách chi tiết, thủy tinh frit có thể được bố trí xen giữa nền dưới 101 và nền trên 130 của vùng bites kín SA của panen hiển thị 100. Sau đó, khi laze được chiếu vào

vùng bịt kín SA nhờ thiết bị hàn kín bằng laze 800 (xem Fig.9), thủy tinh frit của vùng tương ứng có thể được nóng chảy. Khi thủy tinh frit nóng chảy được hóa rắn, nền dưới 101 và nền trên 130 có thể được liên kết hoặc hàn kín.

Trên hình vẽ này, thủy tinh frit được bố trí xen giữa nền dưới 101 và nền trên 130 để thực hiện quá trình hàn kín, nhưng sáng chế không bị giới hạn vào đó, và nền dưới 101 và nền trên 130 có thể được ghép hoặc liên kết trực tiếp mà không có cấu hình hoặc lớp bất kỳ giữa chúng. Tức là, khi thiết bị hàn kín bằng laze 800 chiếu laze vào vùng bịt kín SA giữa nền dưới 101 và nền trên 130, nền dưới 101 và nền trên 130 của vùng tương ứng có thể được liên kết trong khi mặt phân cách giữa nền dưới 101 và nền trên 130 được nóng chảy và hóa rắn. Trong trường hợp này, laze có thể là laze femtosecond (fs) (chiều laze có độ chính xác cao), nhưng sáng chế không bị giới hạn vào đó.

Trong vùng hiển thị DA và vùng đệm cảm ứng T_PA, nền trên 130 có thể có hình dạng lõm lên phía trên từ vùng bịt kín thứ nhất SA1 và vùng bịt kín thứ hai SA2. Tức là, mặt dưới của nền trên 130 trong vùng hiển thị DA và vùng đệm cảm ứng T_PA có thể được tạo lõm lên phía trên so với mặt dưới trong vùng bịt kín thứ nhất SA1 và vùng bịt kín thứ hai SA2. Trong vùng hiển thị DA và vùng đệm cảm ứng T_PA, nền trên 130 và nền dưới 101 có thể nằm cách nhau. Tức là, nền trên 130 và nền dưới 101 có thể có không gian ngăn cách trong vùng hiển thị DA và vùng đệm cảm ứng T_PA. Lớp điều khiển mạch 110 và lớp phân tử phát quang hữu cơ 120 có thể được bố trí trong không gian ngăn cách.

Lớp điều khiển mạch 110 có thể được bố trí trong không gian trong đó nền trên 130 và nền dưới 101 nằm cách nhau. Lớp điều khiển mạch 110 có thể được bố trí trên một mặt của nền dưới 101. Lớp điều khiển mạch 110 có thể được bố trí trong vùng hiển thị DA. Lớp điều khiển mạch 110 có thể bao gồm các phần tử để cung cấp tín hiệu đến lớp phân tử phát quang hữu cơ 120. Lớp điều khiển mạch 110 có thể bao gồm các đường tín hiệu khác nhau, ví dụ, đường quét (không được thể hiện), đường dữ liệu (không được thể hiện), đường điện (không được thể hiện), và đường phát sáng (không được thể hiện). Lớp điều khiển mạch 110 có thể bao gồm nhiều tranzito và tụ điện. Các tranzito có thể bao gồm tranzito chuyển mạch (không được thể hiện) và tranzito điều khiển Qd được cung cấp cho từng điểm ảnh (không được thể hiện).

Lớp phân tử phát quang hữu cơ 120 có thể được bố trí trên lớp điều khiển mạch 110. Lớp phân tử phát quang hữu cơ 120 có thể được bố trí trong không gian trong đó nền trên 130 và nền dưới 101 nằm cách nhau. Lớp phân tử phát quang hữu cơ 120 có thể được bố trí trong vùng hiển thị DA. Ánh sáng được tạo ra từ lớp phân tử phát quang hữu cơ 120 có thể được phát ra bên ngoài qua bề mặt màn hiển thị. Ví dụ, ánh sáng được tạo ra từ lớp phân tử phát quang hữu cơ 120 có thể được phát theo hướng lên phía trên, ví dụ, hướng thứ ba DR3.

Nhiều cực đệm tín hiệu hiển thị D_PE có thể được bố trí trên vùng đệm hiển thị D_PA của nền dưới 101. Nhiều cực đệm tín hiệu hiển thị D_PE có thể được bố trí phía ngoài hướng thứ hai DR2 từ vùng bật kín thứ hai SA2. Nhiều cực đệm tín hiệu hiển thị D_PE có thể không nằm chồng lên vùng bật kín thứ hai SA2.

Lớp điện cực cảm ứng 140 và lớp phân cực POL có thể được bố trí trên nền trên 130. Lớp điện cực cảm ứng 140 có thể được bố trí trên vùng hiển thị DA của nền trên 130. Như được mô tả ở trên, do vùng cảm biến TA chủ yếu chồng lên vùng hiển thị DA, có thể hiểu rằng lớp điện cực cảm ứng 140 được bố trí trên vùng cảm biến TA của nền trên 130. Lớp điện cực cảm ứng 140 có thể bao gồm nhiều điện cực cảm ứng và nhiều lớp cách điện. Điều này sẽ được mô tả sau đây.

Lớp phân cực POL có thể được bố trí trên lớp điện cực cảm ứng 140. Lớp phân cực POL có thể là màng phân cực. Lớp phân cực POL có thể được ghép với lớp điện cực cảm ứng 140 qua lớp liên kết. Lớp phân cực POL có thể được bố trí trong vùng hiển thị DA hoặc vùng cảm biến TA. Lớp phân cực POL có thể có chức năng truyền và/hoặc hấp thụ chọn lọc ánh sáng đến từ bên ngoài thiết bị hiển thị 1 để ngăn ngừa phản xạ của ánh sáng bên ngoài. Theo một phương án ví dụ, lớp phân cực POL có thể là màng phân cực hấp thụ. Lớp phân cực POL có thể chứa vật liệu dẻo như rượu polyvinyllic (PVA - Polyvinyl Alcohol).

Tuy nhiên, sáng chế không bị giới hạn vào đó, và màng phân cực 230 có thể là màng phân cực phản xạ có chức năng truyền và/hoặc phản xạ chọn lọc thành phần phân cực của ánh sáng bên ngoài.

Cực đệm tín hiệu cảm ứng T_PE được mô tả ở trên có thể được bố trí trong vùng đệm cảm ứng T_PA của nền trên 130. Cực đệm tín hiệu cảm ứng T_PE có thể được bố trí trong vùng đệm cảm ứng T_PA. Cực đệm tín hiệu cảm ứng T_PE có thể không nằm chồng lên vùng bật kín thứ hai SA2 theo hướng độ dày. Như được mô tả ở trên, bảng

mạch in cảm ứng 500 có thể được gắn vào vùng đệm cảm ứng T_PA. Cực đệm tín hiệu cảm ứng T_PE có thể được nối với cực dẫn tín hiệu cảm ứng T_LE của bảng mạch in cảm ứng 500.

Theo một phương án ví dụ, cực đệm tín hiệu cảm ứng T_PE có thể bao gồm kim loại chắn sáng. Do đó, khi cực đệm tín hiệu cảm ứng T_PE được tạo ra bằng cách bao gồm kim loại chắn sáng trên nền trên 130, và sau đó quá trình hàn kín bằng laze của nền trên 130 và nền dưới 101 được thực hiện, việc hàn kín bằng laze có thể không được thực hiện một cách trơn tru do cực đệm tín hiệu cảm ứng T_PE chứa kim loại chắn sáng. Ví dụ, đối với quá trình hàn kín bằng laze, laze được chiếu đến vùng bật kín SA bị phản xạ một phần bởi cực đệm tín hiệu cảm ứng T_PE bao gồm kim loại chắn sáng, và vì vậy lượng thích hợp có thể không tới được vùng bật kín SA nằm dưới cực đệm tín hiệu cảm ứng T_PE. Do đó, lỗi không liên kết giữa nền trên 130 và nền dưới 101 có thể xảy ra. Tuy nhiên, như được thể hiện theo một phương án ví dụ, khi cực đệm tín hiệu cảm ứng T_PE được bố trí để không nằm chồng lên vùng bật kín SA, lỗi không liên kết giữa nền trên 130 và nền dưới 101 có thể được cải thiện ngay cả khi quá trình hàn kín bằng laze được thực hiện sau khi thực hiện quá trình bố trí cực đệm tín hiệu cảm ứng T_PE.

Dưới đây, lớp điện cực cảm ứng 140 được bố trí trên nền trên 130 sẽ được mô tả.

Fig.3 là hình vẽ bố trí phẳng của nền trên theo một phương án ví dụ, và Fig.4 là hình vẽ mặt cắt ngang của chi tiết cảm ứng của vùng cảm biến theo một phương án ví dụ.

Tham khảo Fig.3 và Fig.4, nền trên 130 bao gồm vùng cảm biến TA và vùng đệm cảm ứng T_PA được mô tả ở trên.

Vùng cảm biến TA của nền trên 130 bao gồm lớp dây thứ nhất 150, lớp cách điện thứ nhất 171 được bố trí trên lớp dây thứ nhất 150, lớp dây thứ hai 160 được bố trí trên lớp cách điện thứ nhất 171, và lớp cách điện thứ hai 172 được bố trí trên lớp dây thứ hai 160.

Lớp dây thứ nhất 150 được bố trí trên một mặt của nền trên 130. Lớp dây thứ nhất 150 bao gồm dây nối thứ nhất 151. Dây nối thứ nhất 151 của lớp dây thứ nhất 150 được bố trí trên lớp dây thứ hai 160 sẽ được mô tả sau, và nối điện các điện cực cảm ứng thứ nhất 162 sát với nhau.

Lớp dây thứ nhất 150 có thể bao gồm dây điều khiển cảm ứng 152 và điện cực đệm thứ nhất 153. Dây điều khiển cảm ứng 152 được nối với điện cực cảm ứng thứ nhất 151 để kéo dài về phía vùng đệm cảm ứng T_PA, và tạo thành điện cực đệm thứ nhất 153 trong vùng đệm cảm ứng T_PA. Điện cực đệm thứ nhất 153 có thể có dạng hơi mở rộng hơn so với dây điều khiển cảm ứng 152, nhưng sáng chế không bị giới hạn vào đó.

Lớp dây thứ nhất 150 có thể được làm bằng vật liệu dẫn điện. Ví dụ, lớp dây thứ nhất 150 có thể chứa oxit dẫn điện trong suốt như oxit thiếc indi (ITO), oxit kẽm indi (IZO), oxit kẽm (ZnO), hoặc oxit kẽm thiếc indi (ITZO), kim loại dẫn điện chấn sáng như nhôm (Al), platin (Pt), paladi (Pd), bạc (Ag), magie (Mg), vàng (Au), niken (Ni), neodymi (Nd), iridi (Ir), crom (Cr), canxi (Ca), titan (Ti), tantal (Ta), vonfram (W), đồng (Cu), molypden (Mo), Ti/Al/Ti, Mo/Al/Mo, Mo/AlGe/Mo, Ti/Cu, hoặc MoNb, polyme dẫn điện như PEDOT, các sợi nano kim loại, các ống nano cacbon, lá graphit, hoặc vật liệu tương tự. Theo một phương án ví dụ, lớp dây thứ nhất 150 có thể chứa nhôm (Al), platin (Pt), paladi (Pd), bạc (Ag), magie (Mg), vàng (Au), niken (Ni), neodymi (Nd), iridi (Ir), crom (Cr), canxi (Ca), titan (Ti), tantal (Ta), vonfram (W), đồng (Cu), molypden (Mo), Ti/Al/Ti, Mo/Al/Mo, Mo/AlGe/Mo, Ti/Cu, MoNb, hoặc vật liệu tương tự.

Lớp dây thứ nhất 150 có thể bao gồm dây điều khiển cảm ứng 152 và điện cực đệm thứ nhất 153. Dây điều khiển cảm ứng 152 được nối với điện cực cảm ứng thứ nhất 151 để kéo dài về phía vùng đệm cảm ứng T_PA, và tạo thành điện cực đệm thứ nhất 153 trong vùng đệm cảm ứng T_PA. Điện cực đệm thứ nhất 153 có thể có hình dạng mà được kéo dài hơn một chút so với dây điều khiển cảm ứng 152, nhưng sáng chế không bị giới hạn vào đó.

Lớp cách điện thứ nhất 171 được bố trí trên lớp dây thứ nhất 150. Lớp cách điện thứ nhất 171 che phủ và bảo vệ lớp dây thứ nhất 150. Lớp cách điện thứ nhất 171 có thể được bố trí trên toàn bộ bề mặt của nền trên 130. Lớp cách điện thứ nhất 171 có thể bao gồm lỗ tiếp xúc CH bộc lộ điện cực nối thứ nhất 151. Điện cực cảm ứng thứ nhất 161, sẽ được mô tả sau, có thể được nối điện với điện cực nối thứ nhất 151 được bộc lộ qua lỗ tiếp xúc CH. Lớp cách điện thứ nhất 171 có thể bao gồm lớp cách điện phụ thứ nhất 171a được bố trí trong vùng cảm biến TA và lớp cách điện phụ thứ hai 171b được bố trí trong vùng đệm cảm ứng T_PA.

Lớp dây thứ hai 160 được bố trí trên một mặt của lớp cách điện thứ nhất 171. Lớp dây thứ hai 160 bao gồm nhiều điện cực cảm ứng thứ nhất 161, nhiều điện cực cảm ứng thứ hai 162, và nhiều điện cực nối thứ hai 163. Các điện cực cảm ứng thứ nhất 161 và các điện cực cảm ứng thứ hai 162 có thể lấy thông tin vị trí của điểm được chạm bằng phương pháp điện dung riêng và/hoặc phương pháp điện dung tương hỗ.

Các điện cực cảm ứng thứ nhất 161 và các điện cực cảm ứng thứ hai 162 có thể được bố trí theo hình ma trận. Các điện cực cảm ứng thứ nhất 161 và các điện cực cảm ứng thứ hai 162 có thể có hình thoi, nhưng sáng chế không bị giới hạn vào đó. Các điện cực cảm ứng thứ nhất 161 có thể được nối điện dọc theo hướng hàng (hướng theo cạnh ngắn), và các điện cực cảm ứng thứ hai 162 có thể được nối điện dọc theo hướng cột (hướng theo cạnh dài). Tuy nhiên, sáng chế không bị giới hạn vào đó, và các điện cực cảm ứng thứ nhất 161 có thể được nối điện dọc theo hướng cột và các điện cực cảm ứng thứ hai 162 có thể được nối điện dọc theo hướng hàng. Các điện cực cảm ứng thứ nhất 161 và các điện cực cảm ứng thứ hai 162 được cách điện với nhau để được tách riêng khỏi nhau.

Lớp dây thứ hai 160 bao gồm dây nối thứ hai 163 nối các điện cực cảm ứng thứ hai 162. Các điện cực cảm ứng thứ hai 162 liền kề theo hướng cột được nối vật lý qua dây nối thứ hai 163. Chiều rộng của dây nối thứ hai 163 có thể nhỏ hơn so với chiều rộng của mỗi điện cực cảm ứng thứ hai 162. Lớp dây thứ hai 160 có thể được nối vật lý với lỗ tiếp xúc CH. Khi lỗ tiếp xúc CH được làm bằng vật liệu của lớp dây thứ hai 160, ranh giới giữa lỗ tiếp xúc CH và điện cực cảm ứng thứ nhất 161 không được quan sát thấy. Tuy nhiên, lỗ tiếp xúc CH có thể được làm bằng vật liệu của lớp dây thứ nhất 150, hoặc có thể được làm bằng vật liệu khác với lớp dây thứ nhất 150 và lớp dây thứ hai 160. Trong trường hợp này, các ranh giới của lỗ tiếp xúc CH và điện cực nối thứ nhất 151 và điện cực cảm ứng thứ nhất 161 có thể được quan sát thấy.

Các điện cực cảm ứng thứ nhất 161 liền kề theo hướng hàng trong lớp dây thứ hai 160 được tách rời vật lý. Dây nối thứ hai 163 của lớp dây thứ hai 160 nối điện các điện cực cảm ứng thứ hai lân cận 162. Chiều rộng của dây nối thứ hai 163 của lớp dây thứ hai 160 có thể nhỏ hơn so với chiều rộng của mỗi điện cực cảm ứng thứ hai 162.

Lớp dây thứ hai 160 có thể chứa vật liệu làm ví dụ của lớp dây thứ nhất 150 được mô tả ở trên. Theo một phương án ví dụ, lớp dây thứ hai 160 có thể chứa oxit dẫn điện

trong suốt như oxit thiếc indi (ITO), oxit kẽm indi (IZO), oxit kẽm (ZnO), hoặc oxit kẽm thiếc indi (ITZO).

Lớp cách điện thứ hai 172 được bố trí trên lớp dây thứ hai 160. Lớp cách điện thứ hai 172 che phủ và bảo vệ lớp dây thứ hai 160. Lớp cách điện thứ hai 172 có thể được bố trí trên toàn bộ bề mặt của nền 310.

Mỗi lớp cách điện thứ nhất 171 và lớp cách điện thứ hai 172 có thể có cấu trúc đơn lớp hoặc cấu trúc đa lớp. Ngoài ra, mỗi lớp cách điện thứ nhất 171 và lớp cách điện thứ hai 172 có thể chứa vật liệu vô cơ, vật liệu hữu cơ, hoặc vật liệu composit. Theo một phương án ví dụ, ít nhất một trong số lớp cách điện thứ nhất 171 và lớp cách điện thứ hai 172 có thể bao gồm màng vô cơ. Màng vô cơ có thể chứa ít nhất một trong số nhôm oxit, titan oxit, oxit silic, oxynitrit silic, oxit ziriconi, và oxit hafini.

Theo một phương án ví dụ khác, ít nhất một trong số lớp cách điện thứ nhất 171 và lớp cách điện thứ hai 172 có thể bao gồm màng hữu cơ. Màng hữu cơ có thể chứa ít nhất một trong số nhựa acrylic, nhựa methacrylic, nhựa polyisopren, nhựa vinyl, nhựa epoxy, nhựa uretan, nhựa xenluloza, nhựa siloxan, nhựa polyimit, nhựa polyamit, và nhựa perylen.

Điện cực đệm thứ nhất 153 có thể tạo thành cực đệm tín hiệu cảm ứng T_{PE} trong vùng đệm cảm ứng T_{PA}. Theo một phương án ví dụ, điện cực đệm thứ nhất 153 có thể chứa nhôm (Al), platin (Pt), paladi (Pd), bạc (Ag), magie (Mg), vàng (Au), niken (Ni), neodymi (Nd), iridi (Ir), crom (Cr), canxi (Ca), titan (Ti), tantal (Ta), vonfram (W), đồng (Cu), molypden (Mo), Ti/Al/Ti, Mo/Al/Mo, Mo/AlGe/Mo, Ti/Cu, hoặc MoNb. Các kim loại được mô tả ở trên có thể là các kim loại có điện trở khá thấp so với các vật liệu nằm trong lớp dây thứ hai 160.

Fig.5 là hình vẽ mặt cắt ngang của chi tiết cảm ứng của vùng cảm biến theo một ví dụ cải biến. Fig.5 thể hiện là lớp cách điện thứ nhất 171_1 không thể kéo dài ra bên ngoài lớp dây thứ hai 160 được bố trí trên đó, và lớp dây thứ hai 160 có thể kéo dài ra ngoài lớp cách điện thứ nhất 171_1.

Dưới đây, cực đệm tín hiệu cảm ứng T_{PE} sẽ được mô tả một cách chi tiết.

Fig.6 là hình vẽ bố trí phẳng của cực đệm tín hiệu cảm ứng theo một phương án ví dụ, Fig.7 là hình vẽ mặt cắt ngang theo đường VII-VII', và Fig.8 là hình vẽ mặt cắt ngang theo đường VIII-VIII' và đường IX-IX'.

Tham khảo các hình vẽ từ Fig.6 đến Fig.8, cực đệm tín hiệu cảm ứng T_{PE} có thể bao gồm điện cực đệm thứ nhất 153, lớp cách điện phụ thứ hai 171b, và điện cực đệm thứ hai 180. Điện cực đệm thứ nhất 153 có thể được nối vật lý và được nối điện với dây điều khiển cảm ứng 152. Điện cực đệm thứ nhất 153 có thể có hình chữ nhật có mép cạnh dài và mép cạnh ngắn. Lớp cách điện phụ thứ hai 171b có thể được bố trí trên điện cực đệm thứ nhất 153 và có thể có hình dạng giống như điện cực đệm thứ nhất 153 trên mặt phẳng. Vùng phẳng của lớp cách điện phụ thứ hai 171b có thể lớn hơn so với vùng phẳng của điện cực đệm thứ nhất 153. Lớp cách điện phụ thứ hai 171b có thể được tạo ra để kéo dài ra ngoài điện cực đệm thứ nhất 153. Lớp cách điện phụ thứ hai 171b có thể có mép cạnh dài và mép cạnh ngắn. Mép cạnh dài và mép cạnh ngắn của lớp cách điện phụ thứ hai 171b có thể được kéo dài lần lượt theo hướng thứ hai DR2 và hướng thứ nhất DR1, giống như của điện cực đệm thứ nhất 153. Mép cạnh dài và mép cạnh ngắn của lớp cách điện phụ thứ hai 171b có thể lớn hơn so với mép cạnh dài và mép cạnh ngắn của điện cực đệm thứ nhất 153, một cách tương ứng.

Lớp cách điện phụ thứ nhất 112a được mô tả ở trên có thể được bố trí bên ngoài lớp cách điện phụ thứ hai 171b. Lớp cách điện phụ thứ nhất 112a có thể bao quanh cả mép cạnh dài và mép cạnh ngắn của lớp cách điện phụ thứ hai 171b.

Lớp cách điện phụ thứ hai 171b có thể có lỗ thông VIA. Lỗ thông VIA có thể được tạo ra theo hướng độ dày trên bề mặt của lớp cách điện phụ thứ hai 171b để lộ ra mặt trên của điện cực đệm thứ nhất 153.

Lỗ thông VIA có thể kéo dài theo hướng thứ nhất DR1 và có thể được tách rời để được đặt cách ra theo hướng thứ hai DR2. Theo Fig.5, mười ba lỗ thông VIA đã được thể hiện, nhưng số lượng này không bị giới hạn. Sáng chế không bị giới hạn vào đó, và lỗ thông VIA có thể kéo dài theo hướng thứ hai DR2 và có thể được tách rời để được đặt cách ra theo hướng thứ nhất DR1.

Lỗ thông VIA có thể có cạnh dài và cạnh ngắn trên mặt phẳng. Lỗ thông VIA có thể có cạnh dài theo hướng thứ nhất DR1 và cạnh ngắn theo hướng thứ hai DR2. Tuy nhiên, sáng chế không bị giới hạn vào đó, và cạnh dài của lỗ thông VIA có thể kéo dài theo hướng thứ hai DR2, và cạnh ngắn có thể kéo dài theo hướng thứ nhất DR1. Lỗ thông VIA có thể được bố trí bên trong điện cực đệm thứ nhất 153 trên mặt phẳng. Điện cực đệm thứ nhất 153 có thể bao quanh mẫu cách điện.

Mẫu cách điện của lớp cách điện phụ thứ hai 171b có thể được tạo ra giữa các lỗ thông liên kết VIA. Mẫu cách điện có thể được bố trí trên điện cực đệm thứ nhất 153, và ngoài ra, mẫu cách điện có thể được bố trí để kéo dài ra ngoài điện cực đệm thứ nhất 153. Mẫu cách điện có thể có hình dạng bao quanh lỗ thông VIA trên điện cực đệm thứ nhất 153 và có thể có hình dạng bao quanh điện cực đệm thứ nhất 153 trên mặt phẳng bên ngoài điện cực đệm thứ nhất 153, và có thể tạo thành mép của điện cực đệm thứ nhất 153.

Điện cực đệm thứ hai 180 có thể được bố trí trên điện cực đệm thứ nhất 153 và lớp cách điện phụ thứ hai 171b. Điện cực đệm thứ hai 180 có thể nhô ra bên ngoài của điện cực đệm thứ nhất 153 và kéo dài. Điện cực đệm thứ hai 180 có thể che phủ lớp cách điện phụ thứ hai 171b. Tất cả các mặt bên của điện cực đệm thứ hai 180 có thể được căn thẳng đồng thời chồng lên từng mặt bên của lớp cách điện phụ thứ hai 171b theo hướng độ dày. Ngoài ra, lớp cách điện phụ thứ nhất 112a trên mặt phẳng có thể được bố trí bên ngoài điện cực đệm thứ hai 180 để bao quanh tất cả các cạnh của điện cực đệm thứ hai 180 từ bên ngoài. Tức là, lớp cách điện phụ thứ nhất 112a có thể tạo ra mép của điện cực đệm thứ hai 180. Điện cực đệm thứ hai 180 có thể che các mặt trên và các mặt bên của nhiều mẫu cách điện của lớp cách điện phụ thứ hai 171b. Điện cực đệm thứ hai 180 có thể được bố trí trên lỗ thông VIA được bố trí giữa các mẫu cách điện để che phủ điện cực đệm thứ nhất lộ ra 153. Điện cực đệm thứ hai 180 có thể được nối điện với điện cực đệm thứ nhất 153 qua lỗ thông VIA.

Điện cực đệm thứ hai 180 có thể phản xạ bảo giác một phần bậc dưới được tạo ra bởi lớp cách điện phụ thứ hai 171b. Tức là, điện cực đệm thứ hai 180 có phần lồi với bề mặt nhô ra trong vùng mà mẫu cách điện được bố trí trong đó, và phần lõm với bề mặt được tạo lõm trong vùng mà mẫu cách điện không được bố trí trong đó, tức là, trong vùng mà lỗ thông VIA được tạo ra trong đó. Tức là, lớp cách điện phụ thứ hai 171b có bậc định trước dưới đó được bố trí nhờ đó điện cực đệm thứ hai 180 có thể có hình dạng lồi-lõm trên bề mặt.

Điện cực đệm thứ hai 180 có thể được lựa chọn từ các vật liệu làm ví dụ của điện cực đệm thứ nhất 150. Tức là, theo một phương án ví dụ, điện cực đệm thứ hai 180 có thể chứa nhôm (Al), platin (Pt), paladi (Pd), bạc (Ag), magie (Mg), vàng (Au), niken (Ni), neodymi (Nd), iridi (Ir), crom (Cr), canxi (Ca), titan (Ti), tantal (Ta), vonfram (W), đồng (Cu), molybden (Mo), Ti/Al/Ti, Mo/Al/Mo, Mo/AlGe/Mo, Ti/Cu, hoặc MoNb.

Các vật liệu này có thể được liên kết siêu âm với cực dẫn tín hiệu cảm ứng T_LE được bố trí trên bảng mạch in cảm ứng 500. Điều này sẽ được mô tả một cách chi tiết.

Tham khảo trở lại Fig.2, thiết bị siêu âm 700 có thể tạo rung cực dẫn tín hiệu cảm ứng T_LE theo hướng rung động đồng thời tạo rung theo hướng rung động định trước. Tuy nhiên, trong trường hợp này, cực dẫn tín hiệu cảm ứng D_LE có thể rung nhẹ theo hướng rung động do rung động được truyền qua cực dẫn tín hiệu cảm ứng T_LE, nhưng biên độ rung động của nó có thể là không đáng kể. Theo một phương án ví dụ, hướng rung động có thể là hướng thứ hai DR2. Tức là, hướng rung động có thể là hướng trong đó các cạnh dài của cực dẫn tín hiệu cảm ứng T_LE và cực đệm tín hiệu cảm ứng T_PE kéo dài.

Khi cực dẫn tín hiệu cảm ứng T_LE được tạo rung động siêu âm trên một mặt của cực đệm tín hiệu cảm ứng T_PE, lực ma sát định trước được tạo ra ở mặt phân giới giữa một mặt của cực dẫn tín hiệu cảm ứng T_LE và một mặt của cực đệm tín hiệu cảm ứng T_PE, và nhiệt ma sát có thể được sinh ra bởi lực ma sát. Khi nhiệt ma sát đủ để làm nóng chảy vật liệu tạo thành cực dẫn tín hiệu cảm ứng T_LE và cực đệm tín hiệu cảm ứng T_PE, vùng nóng chảy thứ nhất T_LEb, liền kề với cực dẫn tín hiệu cảm ứng T_LE, của cực đệm tín hiệu cảm ứng T_PE và vùng nóng chảy thứ hai T_PEb, liền kề với cực dẫn tín hiệu cảm ứng T_LE, của cực đệm tín hiệu cảm ứng T_PE có thể được làm nóng chảy. Tức là, cực dẫn tín hiệu cảm ứng T_LE có thể bao gồm vùng không nóng chảy thứ nhất T_LEa và vùng nóng chảy thứ nhất T_LEb. Ngoài ra, cực đệm tín hiệu hiển thị D_PE có thể bao gồm vùng không nóng chảy thứ hai T_PEa và vùng nóng chảy thứ hai T_PEb.

Vùng không nóng chảy thứ nhất T_LEa có thể là vùng chỉ chứa vật liệu nằm trong cực dẫn tín hiệu cảm ứng T_LE. Vùng nóng chảy thứ nhất T_LEb có thể là vùng chứa vật liệu của cực dẫn tín hiệu cảm ứng T_LE và vật liệu nằm trong cực đệm tín hiệu cảm ứng T_PE.

Vùng không nóng chảy thứ nhất T_LEa có thể là vùng chỉ chứa vật liệu nằm trong cực đệm tín hiệu cảm ứng T_PE. Vùng nóng chảy thứ nhất T_LEb có thể là vùng chứa vật liệu của cực dẫn tín hiệu cảm ứng T_LE và vật liệu nằm trong cực đệm tín hiệu cảm ứng T_PE.

Vùng nóng chảy thứ nhất T_LEb là vùng trong đó vật liệu nằm trong cực đệm tín hiệu cảm ứng T_PE được khuếch tán để trộn vật liệu của cực dẫn tín hiệu cảm ứng

T_LE và vật liệu của cực đệm tín hiệu cảm ứng T_PE, và vùng nóng chảy thứ hai T_PEb có thể là vùng trong đó vật liệu nằm trong cực dẫn tín hiệu cảm ứng T_LE được khuếch tán để trộn vật liệu của cực dẫn tín hiệu cảm ứng T_LE và vật liệu của cực đệm tín hiệu cảm ứng T_PE. Ví dụ, khi cực đệm tín hiệu cảm ứng T_PE chứa bạc (Ag), vàng (Au), hoặc đồng (Cu), và cực dẫn tín hiệu cảm ứng T_LE chứa Ti/Al/Ti, vùng nóng chảy thứ nhất T_LEb và vùng nóng chảy thứ hai T_PEb có thể là vùng trong đó Ti và/hoặc Al của cực dẫn tín hiệu cảm ứng T_LE và bạc (Ag), vàng (Au), hoặc đồng (Cu) của cực đệm tín hiệu cảm ứng T_PE được trộn.

Trong vùng nóng chảy thứ nhất T_LEb và vùng nóng chảy thứ hai T_PEb, cực dẫn tín hiệu cảm ứng T_LE và cực đệm tín hiệu cảm ứng T_PE có thể được ghép lại trong quá trình hóa rắn.

Mặt phân giới giữa cực dẫn tín hiệu cảm ứng T_LE và cực đệm tín hiệu cảm ứng T_PE, tức là, mặt phân giới giữa vùng nóng chảy thứ nhất T_LEb và vùng nóng chảy thứ hai T_PEb có thể có hình dạng không phẳng.

Như được mô tả ở trên, cực đệm tín hiệu cảm ứng T_PE có thể bao gồm điện cực đệm thứ hai 180. Điện cực đệm thứ hai 180 có thể là mờ đục.

Fig.9 là hình phối cảnh minh họa quy trình hàn kín nền trên và nền dưới theo một phương án ví dụ. Fig.9 được tham chiếu để mô tả hiệu quả của thiết bị hiển thị 1 theo một phương án ví dụ.

Như được mô tả ở trên, sự liên kết của nền trên 130 và nền dưới 101 có thể được thực hiện nhờ quá trình hàn kín bằng laze. Keo dán pin CS có thể liên kết nền trên 130 và nền dưới 101 với nhau trong khi vật liệu như thủy tinh frit được làm nóng chảy và hóa rắn trở lại. Quá trình hàn kín bằng laze có thể được thực hiện qua thiết bị hàn kín bằng laze 900. Thiết bị hàn kín bằng laze 900 có thể di chuyển theo một hướng, và có thể chiếu vào vùng bọt kín SA của nền trên 130 và nền dưới 101 để liên kết nền trên 130 và nền dưới 101.

Ngoài ra, điện cực đệm thứ hai 180 của cực đệm tín hiệu cảm ứng T_PE được mô tả ở trên có thể chứa vật liệu kim loại chẵn sáng như nhôm (Al), platin (Pt), paladi (Pd), bạc (Ag), magie (Mg), vàng (Au), niken (Ni), neodymi (Nd), iridi (Ir), crom (Cr), canxi (Ca), titan (Ti), tantal (Ta), vonfram (W), đồng (Cu), molypden (Mo), Ti/Al/Ti, Mo/Al/Mo, Mo/AlGe/Mo, Ti/Cu, hoặc MoNb, để liên kết siêu âm với cực dẫn tín hiệu cảm ứng T_LE.

Tuy nhiên, khi vật liệu kim loại chấn sáng được dùng làm điện cực đệm thứ hai 180 của cực đệm tín hiệu cảm ứng T_{PE}, laze được chiếu từ thiết bị hàn kín bằng laze 900 đến vùng bọt kín SA, ví dụ, vùng bọt kín thứ hai SA2, không đi qua cực đệm tín hiệu cảm ứng T_{PE}, và bị phản xạ một phần hoặc bị hấp thu bởi điện cực đệm thứ hai 180 trên mặt trên, và vì vậy chỉ một phần nhỏ của laze có thể tới được vùng bọt kín SA.

Trong trường hợp này, thủy tinh frit nằm xen vào vùng bọt kín SA của nền trên 130 và nền dưới 101 không được nóng chảy đủ để ghép nền trên 130 và nền dưới 101, và do đó, các đặc tính liên kết của nền trên 130 và nền dưới 101 có thể được hạ thấp đáng kể.

Tuy nhiên, trong thiết bị hiển thị 1 theo một phương án ví dụ, vùng đệm cảm ứng T_{PA} có thể không nằm chồng lên vùng bọt kín SA của panen hiển thị 100 theo hướng độ dày. Tức là, nhiều cực đệm tín hiệu cảm ứng T_{PE} có thể không nằm chồng lên vùng bọt kín SA. Do đó, laze được chiếu đến vùng bọt kín SA có thể trực tiếp đi qua nền trên 130 mà không bị phản xạ một phần hoặc được hấp thu bởi cực đệm tín hiệu cảm ứng T_{PE}. Kết quả là, có thể làm nóng chảy thích hợp thủy tinh frit nằm trong vùng bọt kín SA. Do đó, cho dù cường độ hoặc thời gian chiếu của laze, là ánh sáng hàn kín, không tăng lên, nhưng vẫn có thể đủ để liên kết nền trên 130 và nền dưới 101.

Dưới đây, một ví dụ khác sẽ được mô tả. Kết cấu giống như phương án thực hiện đã được mô tả trong phương án ví dụ dưới đây được đề cập bằng các số chỉ dẫn giống nhau, và phần mô tả này được bỏ qua hoặc đơn giản hóa.

Fig.10 là hình vẽ bố trí phẳng của cực đệm tín hiệu cảm ứng theo một phương án ví dụ khác, Fig.11 là hình vẽ mặt cắt ngang theo đường XI-XI', và Fig.12 là hình vẽ mặt cắt ngang theo đường XII-XII' và đường XIII-XIII'.

Tham khảo các hình vẽ từ Fig.10 đến Fig.12, cực đệm tín hiệu cảm ứng T_{PE_1} theo phương án ví dụ này khác với cực đệm tín hiệu cảm ứng T_{PE} theo Fig.6 đến Fig.8 ở chỗ còn có điện cực đệm thứ ba 164 và lớp cách điện phụ thứ tư 172b.

Một cách chi tiết hơn, cực đệm tín hiệu cảm ứng T_{PE_1} có thể bao gồm điện cực đệm thứ nhất 153, lớp cách điện phụ thứ hai 171b được bố trí trên điện cực đệm thứ nhất 153, điện cực đệm thứ ba 164 được bố trí trên lớp cách điện phụ thứ hai 171b, lớp cách điện phụ thứ tư 172b được bố trí trên điện cực đệm thứ ba 164, và điện cực đệm thứ hai 180 được bố trí trên lớp cách điện phụ thứ tư 172b.

Điện cực đệm thứ ba 164 có thể được bố trí trên một mặt của lớp cách điện phụ thứ hai 171b và có thể phản xạ bảo giác ít nhất một phần bậc dưới được tạo ra bởi nhiều mẫu cách điện của lớp cách điện phụ thứ hai 171b. Do đó, điện cực đệm thứ ba 164 có thể có hình dạng bề mặt lồi-lõm. Điện cực đệm thứ ba 164 có thể được nối điện với điện cực đệm thứ nhất 153 qua lỗ thông thứ nhất VIA1 của lớp cách điện phụ thứ hai 171b.

Điện cực đệm thứ ba 164 có thể được bố trí trên lớp dây thứ hai 160 của vùng cảm biến TA. Điện cực đệm thứ ba 164 có thể được làm bằng vật liệu được chứa trong lớp dây thứ hai 160. Ví dụ, điện cực đệm thứ ba 164 có thể chứa oxit dẫn điện trong suốt như oxit thiếc indi (ITO), oxit kẽm indi (IZO), oxit kẽm (ZnO), hoặc oxit kẽm thiếc indi (ITZO).

Điện cực đệm thứ ba 164 có thể lớn hơn so với điện cực đệm thứ nhất 153 trên mặt phẳng và nhỏ hơn điện cực đệm thứ hai 180. Điện cực đệm thứ ba 164 có thể được bố trí kéo dài ra phía ngoài từ ít nhất một mặt bên của điện cực đệm thứ nhất 153. Điện cực đệm thứ ba 164 có thể kéo dài ra phía ngoài từ tất cả các mặt bên của điện cực đệm thứ nhất 153. Điện cực đệm thứ hai 180 có thể được bố trí để kéo dài ra phía ngoài từ ít nhất một mặt bên của điện cực đệm thứ ba 164. Điện cực đệm thứ hai 180 có thể kéo dài ra phía ngoài từ tất cả các mặt bên của điện cực đệm thứ ba 164.

Lớp cách điện phụ thứ tư 172b có thể được bố trí trên một mặt của điện cực đệm thứ ba 164. Lớp cách điện phụ thứ tư 172b có thể có lỗ thông thứ hai VIA2 được bố trí giữa nhiều mẫu cách điện và các mẫu cách điện liền kề. Lớp cách điện phụ thứ tư 172b có thể được bố trí trên lớp giống như lớp cách điện thứ hai 172 của vùng cảm biến TA. Tức là, lớp cách điện thứ hai 172 có thể bao gồm lớp cách điện phụ thứ ba 172a và lớp cách điện phụ thứ tư 172b.

Điện cực đệm thứ hai 180 có thể được nối điện với điện cực đệm thứ ba 164 qua nhiều lỗ thông thứ hai VIA2 của lớp cách điện phụ thứ tư 172b. Điện cực đệm thứ hai 180 có thể có hình dạng lồi-lõm trên bề mặt bằng cách phản xạ bảo giác ít nhất một phần bậc được tạo ra bởi lớp cách điện phụ thứ tư 172b.

Ngay cả trong trường hợp phương án ví dụ, khi vật liệu kim loại chắn sáng được chứa làm điện cực đệm thứ hai 180 của cực đệm tín hiệu cảm ứng T_PE_1, laze được chiếu từ thiết bị hàn kín bằng laze 900 đến vùng bịt kín SA, ví dụ, vùng bịt kín thứ hai SA2, không đi qua cực đệm tín hiệu cảm ứng T_PE_1, và bị phản xạ một phần hoặc bị

hấp thu bởi điện cực đệm thứ hai 180 trên mặt trên, và vì vậy chỉ một phần nhỏ của laze có thể tới được vùng bật kín SA.

Trong trường hợp này, thủy tinh frit nằm xen vào vùng bật kín SA của nền trên 130 và nền dưới 101 không được nóng chảy đủ để gắn kết nền trên 130 và nền dưới 101, và do đó, các đặc tính liên kết của nền trên 130 và nền dưới 101 có thể bị giảm đáng kể.

Tuy nhiên, vùng đệm cảm ứng T_PA theo phương án ví dụ có thể không nằm chồng lên vùng bật kín SA của panen hiển thị 100 theo hướng độ dày. Tức là, nhiều cực đệm tín hiệu cảm ứng T_PE_1 có thể không nằm chồng lên vùng bật kín SA. Do đó, laze được chiếu đến vùng bật kín SA có thể trực tiếp đi qua nền trên 130 mà không bị phản xạ một phần hoặc bị hấp thu bởi cực đệm tín hiệu cảm ứng T_PE_1. Kết quả là, có thể làm nóng chảy thích hợp thủy tinh frit được bố trí trong vùng bật kín SA. Do đó, mặc dù cường độ hoặc thời gian chiếu của laze, là ánh sáng hàn kín, không được tăng lên, vẫn có thể liên kết nền trên 130 và nền dưới 101 một cách thích hợp.

Fig.13 là hình vẽ bố trí phẳng của cực đệm tín hiệu cảm ứng theo một phương án ví dụ khác nữa, Fig.14 là hình vẽ mặt cắt ngang theo đường XIV-XIV', và Fig.15 là hình vẽ mặt cắt ngang theo đường XV-XV' và đường XVI-XVI'.

Tham khảo các hình vẽ từ Fig.13 đến Fig.15, cực đệm tín hiệu cảm ứng T_PE_2 theo phương án ví dụ này khác với cực đệm tín hiệu cảm ứng T_PE_1 theo các hình vẽ từ Fig.10 đến Fig.12 ở chỗ không có điện cực đệm thứ ba 164.

Một cách chi tiết hơn, cực đệm tín hiệu cảm ứng T_PE_1 theo phương án ví dụ có thể bao gồm điện cực đệm thứ nhất 153, lớp cách điện phụ thứ hai 171b được bố trí trên một mặt của điện cực đệm thứ nhất 153, điện cực đệm thứ ba 164 được bố trí trên một mặt của lớp cách điện phụ thứ hai 171b, và điện cực đệm thứ hai 180 được bố trí trên một mặt của điện cực đệm thứ ba 164.

Ngay cả trong trường hợp của phương án ví dụ, khi vật liệu kim loại chắn sáng được chứa làm điện cực đệm thứ hai 180 của cực đệm tín hiệu cảm ứng T_PE_2, laze được chiếu từ thiết bị hàn kín bằng laze 900 đến vùng bật kín SA, ví dụ, vùng bật kín thứ hai SA2, không đi qua cực đệm tín hiệu cảm ứng T_PE_2, và bị phản xạ một phần hoặc bị hấp thu bởi điện cực đệm thứ hai 180 trên mặt trên, và vì vậy chỉ một phần nhỏ của laze có thể tới vùng bật kín SA.

Trong trường hợp này, thủy tinh frit nằm xen vào vùng bịt kín SA của nền trên 130 và nền dưới 101 không được nóng chảy đủ để gắn kết nền trên 130 và nền dưới 101, và do đó, các đặc tính liên kết của nền trên 130 và nền dưới 101 có thể bị giảm đáng kể.

Tuy nhiên, vùng đệm cảm ứng T_PA theo phương án ví dụ có thể không nằm chồng lên vùng bịt kín SA của panen hiển thị 100 theo hướng độ dày. Tức là, nhiều cực đệm tín hiệu cảm ứng T_PE_2 có thể không nằm chồng lên vùng bịt kín SA. Do đó, laze được chiếu đến vùng bịt kín SA có thể trực tiếp đi qua nền trên 130 mà không bị phản xạ một phần hoặc bị hấp thụ bởi cực đệm tín hiệu cảm ứng T_PE_2. Kết quả là, có thể đủ để làm nóng chảy thủy tinh frit được bố trí trong vùng bịt kín SA. Do đó, mặc dù cường độ hoặc thời gian chiếu của laze, là ánh sáng hàn kín, không được tăng lên, vẫn có thể đủ liên kết nền trên 130 và nền dưới 101.

Fig.16 là hình vẽ bố trí phẳng của nền trên theo một phương án ví dụ khác nữa, Fig.17 là hình vẽ mặt cắt ngang của chi tiết cảm ứng của vùng cảm biến theo một phương án ví dụ khác nữa, Fig.18 là hình vẽ bố trí phẳng của cực đệm tín hiệu cảm ứng theo một phương án ví dụ khác nữa, Fig.19 là hình vẽ mặt cắt ngang theo đường XIX-XIX', và Fig.20 là hình vẽ mặt cắt ngang theo đường XX-XX' và đường XXI-XXI'.

Các hình vẽ từ Fig.16 đến Fig.20 minh họa lớp dây tạo thành lớp phần tử cảm ứng và cực đệm tín hiệu cảm ứng có thể được biến đổi khác nhau.

Tham chiếu các hình vẽ từ Fig.16 đến Fig.20, thiết bị hiển thị 2 theo phương án ví dụ này khác với thiết bị hiển thị 1 theo một phương án ví dụ ở chỗ có lớp phần tử cảm ứng 140_1 và cực đệm tín hiệu cảm ứng T_PE_3.

Một cách chi tiết hơn, lớp phần tử cảm ứng 140_1 theo phương án ví dụ có thể bao gồm lớp dây thứ nhất 160_1 và lớp dây thứ hai 150_1. Lớp dây thứ nhất 160_1 bao gồm kết cấu và vật liệu giống như lớp dây thứ hai 160 của lớp phần tử cảm ứng 140 theo một phương án ví dụ, nhưng cách bố trí khác. Lớp dây thứ hai 150_1 còn bao gồm kết cấu và vật liệu giống như lớp dây thứ nhất 150 của lớp phần tử cảm ứng 140 theo một phương án ví dụ, nhưng cách bố trí khác. Một cách chi tiết, lớp dây thứ nhất 160_1 có thể bao gồm điện cực cảm ứng thứ nhất 161_1, điện cực cảm ứng thứ hai 162_1, và điện cực nối thứ hai 163_1. Lớp dây thứ hai 150_1 có thể bao gồm điện cực nối thứ nhất 151_1, dây điều khiển cảm ứng 152_1, và điện cực đệm thứ nhất 153_1. Lớp dây thứ nhất 160_1 có thể được bố trí trên một mặt của nền trên 130.

Lớp cách điện thứ nhất 171 có thể được bố trí trên một mặt của lớp dây thứ nhất 160_1. Lớp dây thứ hai 150_1 có thể được bố trí trên lớp cách điện thứ nhất 171. Điện cực nối thứ nhất 151_1 của lớp dây thứ hai 150_1 có thể được nối điện với lớp dây thứ nhất 160_1 qua lỗ tiếp xúc CH_1. Tức là, điện cực nối thứ nhất 151_1 có thể được nối điện với điện cực cảm ứng thứ nhất 161_1 qua lỗ tiếp xúc CH_1.

Cực đệm tín hiệu cảm ứng T_PE_3 khác với cực đệm tín hiệu cảm ứng T_PE theo một phương án ví dụ ở chỗ có điện cực đệm thứ nhất 153_1.

Ngay cả trong trường hợp của phương án ví dụ, khi vật liệu kim loại chấn sáng được chứa làm điện cực đệm thứ hai 180 của cực đệm tín hiệu cảm ứng T_PE_3, laze được chiếu từ thiết bị hàn kín bằng laze 900 đến vùng bật kín SA, ví dụ, vùng bật kín thứ hai SA2, không đi qua cực đệm tín hiệu cảm ứng T_PE_3, và bị phản xạ một phần hoặc bị hấp thu bởi điện cực đệm thứ hai 180 ở mặt trên, và vì vậy chỉ một phần nhỏ của laze có thể tới vùng bật kín SA.

Trong trường hợp này, thủy tinh frit nằm xen vào vùng bật kín SA của nền trên 130 và nền dưới 101 không được nóng chảy đủ để gắn kết nền trên 130 và nền dưới 101, và do đó, các đặc tính liên kết của nền trên 130 và nền dưới 101 có thể bị giảm đáng kể.

Tuy nhiên, vùng đệm cảm ứng T_PA theo phương án ví dụ có thể không nằm chồng lên vùng bật kín SA của panen hiển thị 100 theo hướng độ dày. Tức là, nhiều cực đệm tín hiệu cảm ứng T_PE_3 có thể không nằm chồng lên vùng bật kín SA. Do đó, laze được chiếu đến vùng bật kín SA có thể trực tiếp đi qua nền trên 130 mà không bị phản xạ một phần hoặc bị hấp thu bởi cực đệm tín hiệu cảm ứng T_PE_3. Kết quả là, có thể đủ làm nóng chảy thủy tinh frit được bố trí trong vùng bật kín SA. Do đó, mặc dù cường độ hoặc thời gian chiếu của laze, là ánh sáng hàn kín, không được tăng lên, vẫn có thể đủ liên kết nền trên 130 và nền dưới 101.

Fig.21 là hình vẽ mặt cắt ngang của thiết bị hiển thị theo một phương án ví dụ khác nữa, và Fig.22 là hình vẽ bố trí phẳng của nền trên theo một phương án ví dụ khác nữa. Fig.21 và Fig.22 có thể được sử dụng khi lớp phân tử cảm ứng 140 và cực đệm tín hiệu cảm ứng T_PE_4 được tạo ra trên nền trên 130 sau khi thực hiện quy trình hàn kín nền trên 130 và nền dưới 101.

Tham khảo Fig.21 và Fig.21, thiết bị hiển thị 3 theo phương án ví dụ này khác với thiết bị 1 theo một phương án ví dụ ở chỗ vùng đệm cảm ứng T_PA_1 và vùng bật kín thứ hai SA2 chồng một phần theo hướng độ dày.

Một cách chi tiết hơn, một cạnh liền kề với vùng không hiển thị NA của vùng đệm cảm ứng T_PA_1 có thể được căn thẳng với một cạnh liền kề với vùng không hiển thị NA của vùng bật kín thứ hai SA2. Cạnh còn lại liền kề với vùng cảm biến TA của vùng đệm cảm ứng T_PA_1 có thể được bố trí kéo dài thêm từ cạnh còn lại liền kề với vùng cảm biến TA của vùng bật kín thứ hai SA2.

Cực đệm tín hiệu cảm ứng T_PE_4 có thể được bố trí trong vùng đệm cảm ứng T_PA_1. Cực đệm tín hiệu cảm ứng T_PE_4 có thể chồng một phần lên vùng bật kín thứ hai SA2.

Bảng mạch in cảm ứng 500 có thể được gắn vào vùng đệm cảm ứng T_PA_1. Cực dẫn tín hiệu cảm ứng T_LE được bố trí trên bảng mạch in cảm ứng 500 có thể được nối với cực đệm tín hiệu cảm ứng T_PE_4. Bảng mạch in cảm ứng 500 có thể chồng lên vùng bật kín thứ hai SA2 theo hướng độ dày.

Như được mô tả ở trên, phương án ví dụ có thể được sử dụng khi lớp phân tử cảm ứng 140 và cực đệm tín hiệu cảm ứng T_PE_4 được tạo ra sau khi thực hiện quy trình hàn kín của nền trên 130 và nền dưới 101. Điện cực đệm thứ hai 180 của cực đệm tín hiệu cảm ứng T_PE_4 có thể chứa vật liệu kim loại chắn sáng để liên kết siêu âm với cực dẫn tín hiệu cảm ứng T_LE.

Lớp phân tử cảm ứng 140 và cực đệm tín hiệu cảm ứng T_PE được tạo ra trên nền trên 130 nhờ quy trình như lắng đọng và tạo mẫu, và, khi nền trên 130 được liên kết với nền dưới 101 bởi quá trình hàn kín bằng laze, như được mô tả ở trên, laze được chiếu đến vùng bật kín thứ hai SA2 không đi qua cực đệm tín hiệu cảm ứng T_PE_3, và bị phản xạ một phần hoặc bị hấp thụ bởi điện cực đệm thứ hai mờ đục 180 trên mặt trên, và vì vậy chỉ một phần nhỏ của laze có thể tới vùng bật kín SA.

Trong trường hợp này, thủy tinh frit nằm xen vào vùng bật kín SA của nền trên 130 và nền dưới 101 không được nóng chảy đủ để gắn kết nền trên 130 và nền dưới 101, và do đó, các đặc tính liên kết của nền trên 130 và nền dưới 101 có thể bị giảm đáng kể.

Tuy nhiên, trong thiết bị hiển thị 3 theo phương án ví dụ, sau khi thực hiện quá trình hàn kín bằng laze của nền trên 130 và nền dưới 101, lớp phân tử cảm ứng 140 và cực đệm tín hiệu cảm ứng T_PE_4 có thể được tạo ra trên một mặt của nền trên 130 nhờ quy trình như lắng đọng và tạo mẫu. Trong trường hợp này, cực đệm tín hiệu cảm ứng T_PE_4 có thể chứa vật liệu kim loại chắn sáng, ví dụ, nhôm (Al), platin (Pt), paladi (Pd), bạc (Ag), magie (Mg), vàng (Au), niken (Ni), neodymi (Nd), iridi (Ir), crom (Cr),

canxi (Ca), titan (Ti), tantal (Ta), vonfram (W), đồng (Cu), molybden (Mo), Ti/Al/Ti, Mo/Al/Mo, Mo/AlGe/Mo, Ti/Cu, hoặc MoNb, và vì vậy cực đệm tín hiệu cảm ứng T_PE_4 có thể được bố trí để chồng lên vùng bật kín SA do nó được tạo ra sau quá trình hàn kín bằng laze cho dù hệ số truyền laze thấp.

Do đó, vùng cảm biến TA và vùng hiển thị DA của thiết bị hiển thị 3 có thể được bố trí để được kéo dài thêm theo một hướng. Tức là, do cực đệm tín hiệu cảm ứng T_PE_4 có thể được bố trí để chồng lên vùng bật kín thứ hai SA2, diện tích của vùng cảm biến TA có thể là khá lớn. Ngoài ra, vùng hiển thị DA là vùng trong đó ánh sáng được chiếu từ lớp phần tử phát quang hữu cơ 120 có thể được nhận biết bằng mắt thường từ bên ngoài, và vùng đệm cảm ứng T_PA_1 và cực đệm tín hiệu cảm ứng T_PE_4 được bố trí để chồng lên vùng bật kín thứ hai SA2, và vì vậy diện tích này có thể là khá lớn. Kết quả là, vùng nhìn thấy của màn hiển thị có thể được tăng lên, đồng thời làm giảm mặt vát của thiết bị hiển thị 3. Dưới đây, phương pháp sản xuất thiết bị hiển thị 3 theo phương án ví dụ sẽ được mô tả.

Fig.23 là lưu đồ thể hiện phương pháp sản xuất thiết bị hiển thị theo một phương án ví dụ khác nữa, và các hình vẽ từ Fig.24 đến Fig.26 là các hình phối cảnh thể hiện quy trình tạo thành cực đệm tín hiệu cảm ứng.

Tham khảo Fig.23 đến Fig.26, phương pháp sản xuất thiết bị hiển thị theo phương án ví dụ có thể bao gồm bước chuẩn bị panen đích 100 bao gồm vùng bật kín SA giữa nền thứ nhất 101 và nền thứ hai 150, khi panen đích 100 bao gồm nền thứ nhất 101 và nền thứ hai 150 (S10), chiếu ánh sáng hàn kín vào trong vùng bật kín SA và hàn nền thứ nhất 101 và nền thứ hai 150 (S20), tạo ra cực đệm tín hiệu cảm ứng T_PE_4 trong vùng đệm cảm ứng T_PA_1 chồng lên vùng bật kín SA của nền thứ hai 150 theo hướng độ dày sau khi hàn nền thứ nhất 101 và nền thứ hai 150 (S30), và liên kết siêu âm cực dẫn tín hiệu cảm ứng T_LE của bảng mạch in cảm ứng 500 với cực đệm tín hiệu cảm ứng T_PE_4 của nền thứ hai 150 (S40).

Fig.24 đến Fig.26 thể hiện quy trình tạo ra điện cực đệm thứ hai 180_1 trên điện cực đệm thứ nhất 153_2. Điện cực đệm thứ hai 180_1 có thể được tạo ra nhờ quy trình phủ và đóng rắn bột kim loại 181 trên điện cực đệm thứ nhất 153_2 (Fig.25) và quy trình tạo mẫu bột kim loại 181 (Fig.26). Do các phương pháp sản xuất khác nhau có liên quan đã được biết rõ trong lĩnh vực kỹ thuật, các mô tả chi tiết của nó được bỏ qua.

Phần mô tả ở trên tập trung vào các phương án thực hiện, nhưng nó chỉ mang tính minh họa và không giới hạn sáng chế. Đối với người có hiểu biết trung bình trong lĩnh vực này, sẽ thấy rõ rằng các biến đổi và ứng dụng khác nhau chưa được minh họa trên đây là khả thi mà không vượt ra khỏi các dấu hiệu cơ bản của phương án này. Ví dụ, các phần tử của các phương án được mô tả ở đây có thể được biến đổi và thực hiện. Ngoài ra, cần hiểu rằng những khác biệt liên quan đến những thay đổi và ứng dụng như vậy được bao gồm trong phạm vi của sáng chế được xác định trong các điểm yêu cầu bảo hộ kèm theo.

[Mô tả các số chỉ dẫn]

100: Panen hiển thị

200: Tấm dưới panen

300: Cửa sổ

400: Bảng mạch in hiển thị

500: Bảng mạch in cảm ứng

600: Bảng mạch chính

700: Thiết bị liên kết siêu âm

800: Thiết bị hàn kín bằng laze

YÊU CẦU BẢO HỘ

1. Thiết bị hiển thị bao gồm
vùng hiển thị;
vùng không hiển thị bao quanh vùng hiển thị;
nền thứ nhất;
nền thứ hai trên nền thứ nhất và bao gồm mặt thứ nhất hướng vào nền thứ nhất và mặt thứ hai đối diện với mặt thứ nhất;
điện cực cảm ứng trên mặt thứ hai của nền thứ hai ở vùng hiển thị;
cực đệm cảm ứng trên mặt thứ hai của nền thứ hai ở vùng không hiển thị, và được nối điện với điện cực cảm ứng; và
chi tiết bịt kín được bố trí giữa nền thứ nhất và nền thứ hai và nối nền thứ nhất và nền thứ hai với nhau,
trong đó chi tiết bịt kín là ở vùng không hiển thị, và
trong đó cực đệm cảm ứng được bố trí sâu vào phía trong hơn so với chi tiết bịt kín và được nối với cực dẫn của bảng mạch.
2. Thiết bị hiển thị theo điểm 1, trong đó cực đệm cảm ứng không chồng lên chi tiết bịt kín.
3. Thiết bị hiển thị theo điểm 1, trong đó thiết bị này còn bao gồm:
phần tử hiển thị,
trong đó nền thứ nhất bao gồm mặt thứ nhất hướng vào nền thứ hai và mặt thứ hai đối diện với mặt thứ nhất của nền thứ nhất, và
trong đó phần tử hiển thị được bố trí trên mặt thứ nhất của nền thứ nhất.
4. Thiết bị hiển thị theo điểm 3, trong đó phần tử hiển thị bao gồm anot, catot, và lớp phát quang hữu cơ được bố trí giữa anot và catot.
5. Thiết bị hiển thị theo điểm 4, trong đó phần tử hiển thị được bịt kín bởi nền thứ nhất, nền thứ hai, và chi tiết bịt kín.
6. Thiết bị hiển thị theo điểm 1, trong đó nền thứ hai chứa thủy tinh hoặc thạch anh.
7. Thiết bị hiển thị theo điểm 6, trong đó điện cực cảm ứng được bố trí trực tiếp trên mặt thứ hai của nền thứ hai.
8. Thiết bị hiển thị theo điểm 1, trong đó chi tiết bịt kín bao gồm thủy tinh frit trong suốt quang học.

9. Thiết bị hiển thị theo điểm 1, trong đó điện cực cảm ứng bao gồm lớp điện cực trong suốt chứa oxit dẫn điện trong suốt.
10. Thiết bị hiển thị theo điểm 9, trong đó cực đệm cảm ứng bao gồm lớp dẫn điện thứ nhất chứa oxit dẫn điện trong suốt, và lớp dẫn điện thứ hai trên lớp dẫn điện thứ nhất và chứa kim loại chắn sáng.
11. Thiết bị hiển thị theo điểm 10, trong đó lớp điện cực trong suốt và lớp dẫn điện thứ nhất chứa vật liệu giống nhau.
12. Thiết bị hiển thị theo điểm 10, trong đó lớp dẫn điện thứ hai chứa ít nhất một vật liệu trong số nhôm (Al), platin (Pt), paladi (Pd), bạc (Ag), magie (Mg), vàng (Au), niken (Ni), neodymi (Nd), iridi (Ir), crom (Cr), canxi (Ca), titan (Ti), tantal (Ta), vonfram (W), đồng (Cu), molybden (Mo), Ti/Al/Ti, Mo/Al/Mo, Mo/AlGe/Mo, Ti/Cu, hoặc MoNb.
13. Thiết bị hiển thị theo điểm 1, trong đó nền thứ nhất kéo dài từ một đầu của nền thứ hai đến phía ngoài của nền thứ hai.
14. Thiết bị hiển thị theo điểm 13, trong đó bảng mạch được uốn để bao quanh vùng của nền thứ nhất kéo dài từ một đầu của nền thứ hai trong hình chiếu bằng, và một đầu của bảng mạch được bố trí bên dưới mặt thứ hai của nền thứ nhất.
15. Thiết bị hiển thị bao gồm:
 - vùng hiển thị;
 - vùng không hiển thị bao quanh vùng hiển thị;
 - nền hiển thị;
 - nền bọc trên nền hiển thị và bao gồm mặt thứ nhất hướng về nền hiển thị và mặt thứ hai đối diện với mặt thứ nhất;
 - điện cực cảm ứng trên mặt thứ hai của nền bọc ở vùng hiển thị;
 - cực đệm cảm ứng trên mặt thứ hai của nền bọc ở vùng không hiển thị, và được nối điện với điện cực cảm ứng;
 - phần tử hiển thị trên vùng hiển thị của nền hiển thị và được bịt kín bởi nền hiển thị, chi tiết bịt kín của nền hiển thị, và nền bọc; và
 - phần tử cảm ứng trên nền bọc và nằm chồng lên vùng hiển thị của nền hiển thị, trong đó cực đệm cảm ứng nằm chồng lên một phần của vùng bịt kín của nền hiển thị, và bao gồm lớp dẫn đệm thứ nhất và lớp dẫn đệm thứ hai trên lớp dẫn đệm thứ nhất, lớp dẫn đệm thứ hai chứa kim loại chắn sáng, và

trong đó lớp dẫn đệm thứ hai được nối với cực dẫn của bảng mạch được nối với cực đệm cảm ứng.

16. Thiết bị hiển thị theo điểm 15, trong đó điện cực cảm ứng bao gồm lớp điện cực trong suốt chứa oxit dẫn điện trong suốt.

17. Thiết bị hiển thị theo điểm 16, trong đó lớp điện cực trong suốt và lớp dẫn đệm thứ nhất chứa vật liệu giống nhau.

18. Thiết bị hiển thị theo điểm 16, trong đó lớp dẫn đệm thứ hai chứa ít nhất một vật liệu trong số nhôm (Al), platin (Pt), paladi (Pd), bạc (Ag), magie (Mg), vàng (Au), niken (Ni), neodymi (Nd), iridi (Ir), crom (Cr), canxi (Ca), titan (Ti), tantal (Ta), vonfram (W), đồng (Cu), molybden (Mo), Ti/Al/Ti, Mo/Al/Mo, Mo/AlGe/Mo, Ti/Cu, hoặc MoNb.

19. Thiết bị hiển thị theo điểm 15, trong đó thiết bị này còn bao gồm phần tử hiển thị,

trong đó nền hiển thị bao gồm mặt thứ nhất hướng về nền bọc và mặt thứ hai đối diện với mặt thứ nhất của nền hiển thị, và trong đó phần tử hiển thị được bố trí trên mặt thứ nhất của nền hiển thị.

20. Thiết bị hiển thị theo điểm 19, trong đó phần tử hiển thị bao gồm anot, catot, và lớp phát quang hữu cơ được bố trí giữa anot và catot.

21. Thiết bị hiển thị theo điểm 20, trong đó phần tử hiển thị được bịt kín bởi nền hiển thị, nền bọc, và chi tiết bịt kín.

22. Thiết bị hiển thị theo điểm 15, trong đó nền bọc chứa thủy tinh hoặc thạch anh, và điện cực cảm ứng được bố trí trực tiếp trên mặt thứ hai của nền bọc.

23. Thiết bị hiển thị theo điểm 15, trong đó chi tiết bịt kín chứa thủy tinh frit trong suốt quang học.

24. Thiết bị hiển thị theo điểm 15, trong đó nền hiển thị kéo dài từ một đầu của nền bọc ra phía ngoài của nền bọc trong hình chiếu bằng.

25. Thiết bị hiển thị theo điểm 24, trong đó bảng mạch cảm ứng được uốn cong để bao quanh vùng của nền hiển thị kéo dài từ một đầu của nền bọc trong hình chiếu bằng, và một đầu của bảng mạch cảm ứng được bố trí bên dưới mặt thứ hai của nền hiển thị.

FIG. 1

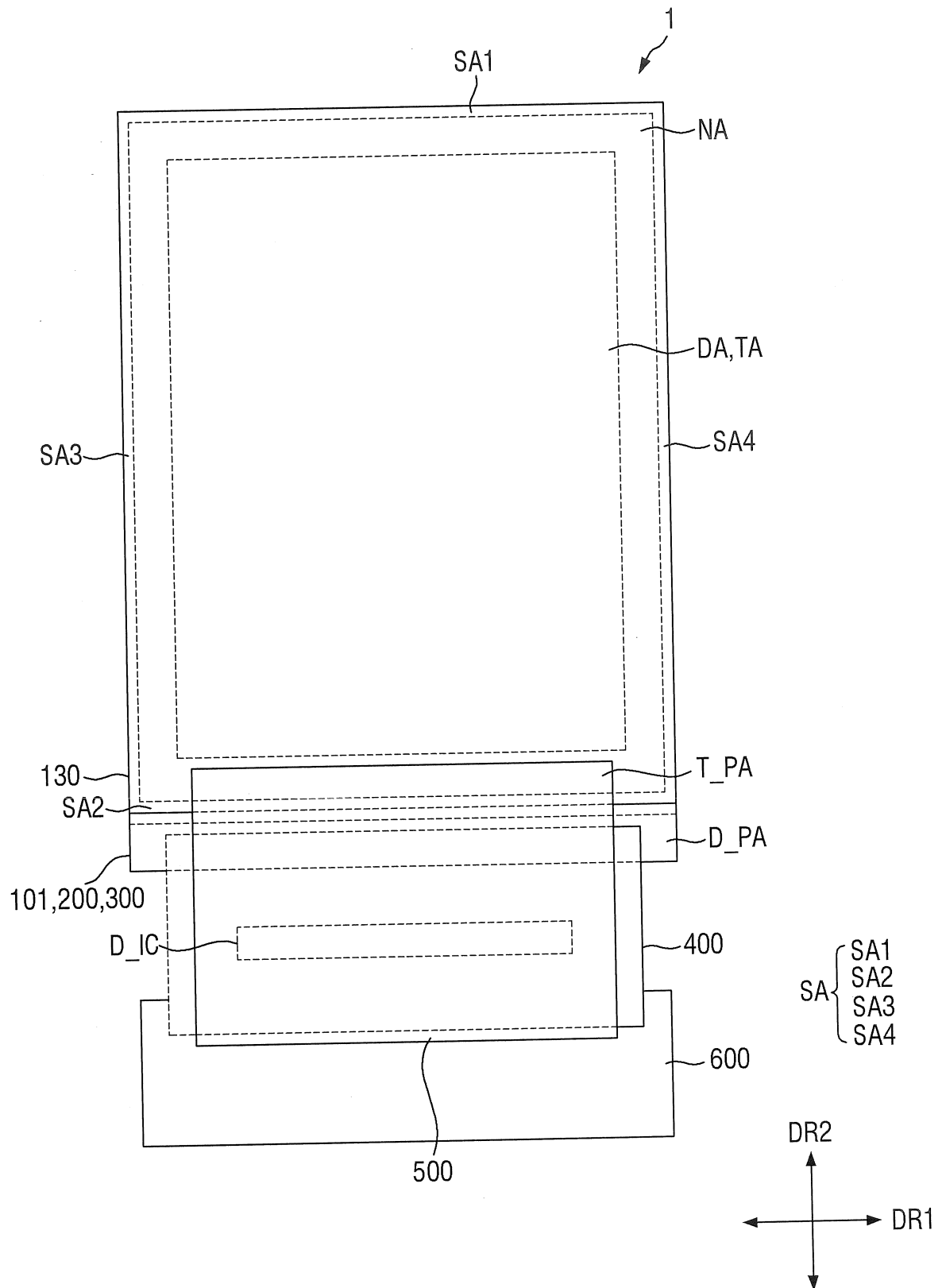


FIG. 2

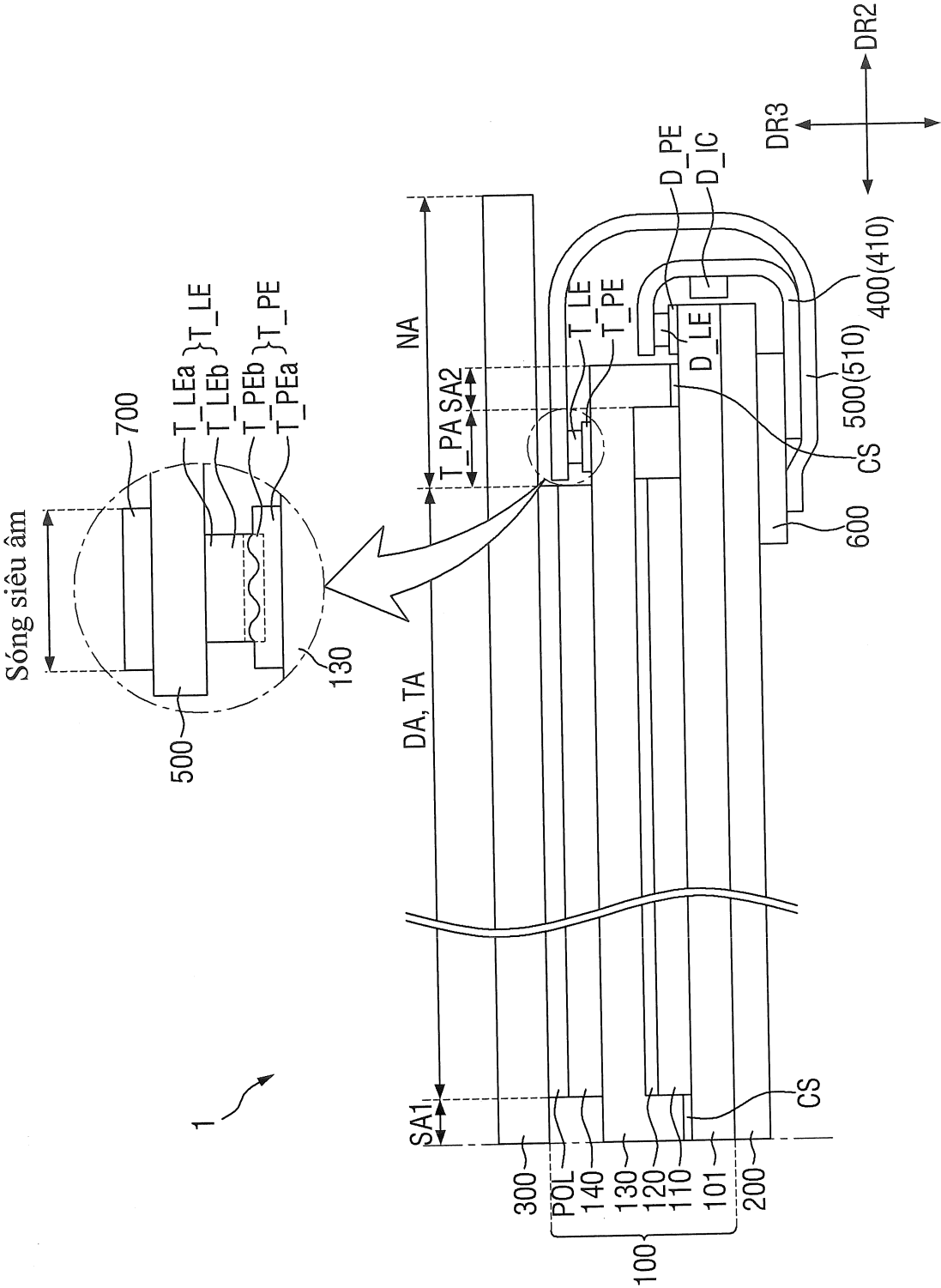


FIG. 3

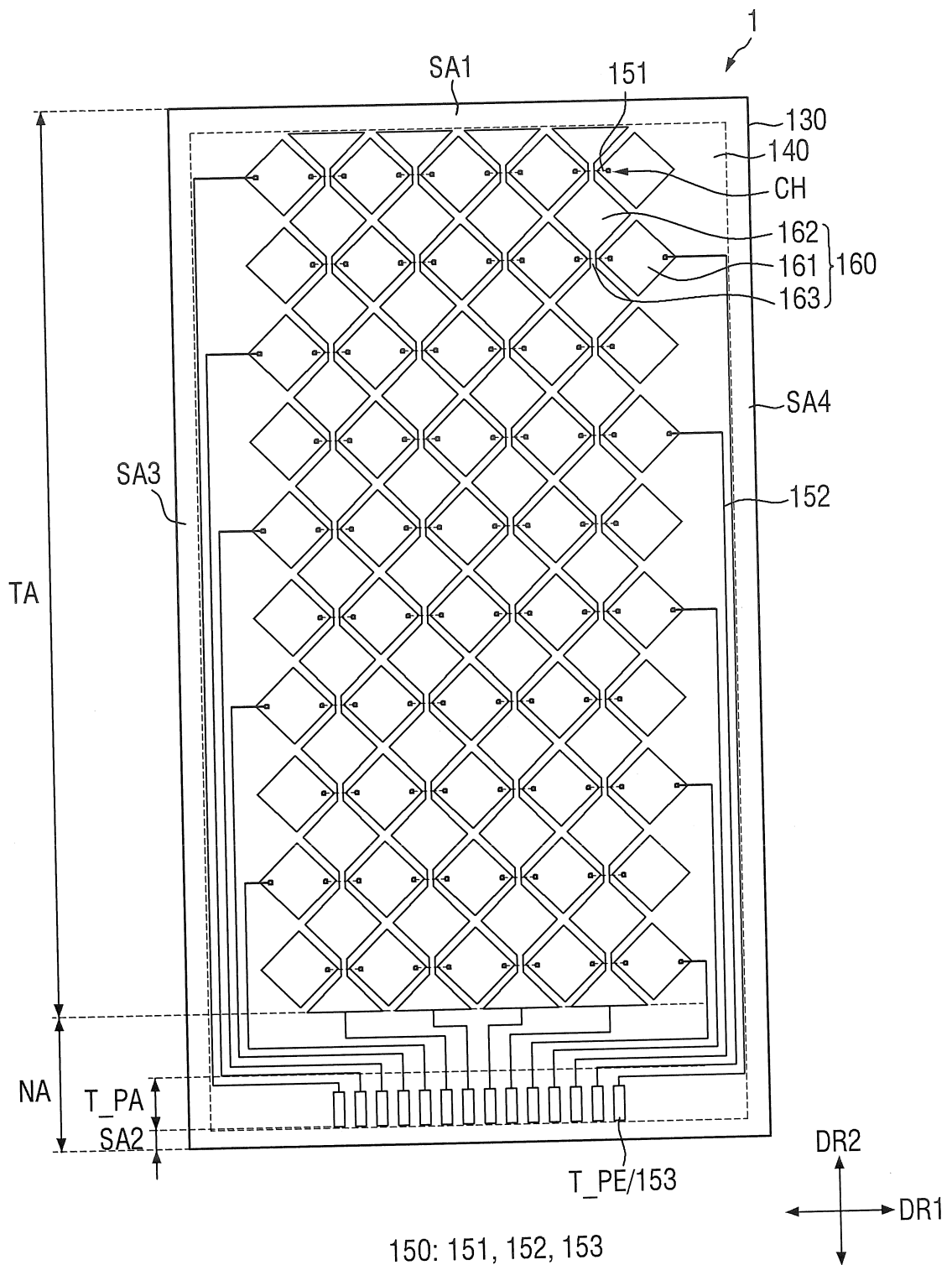


FIG. 4

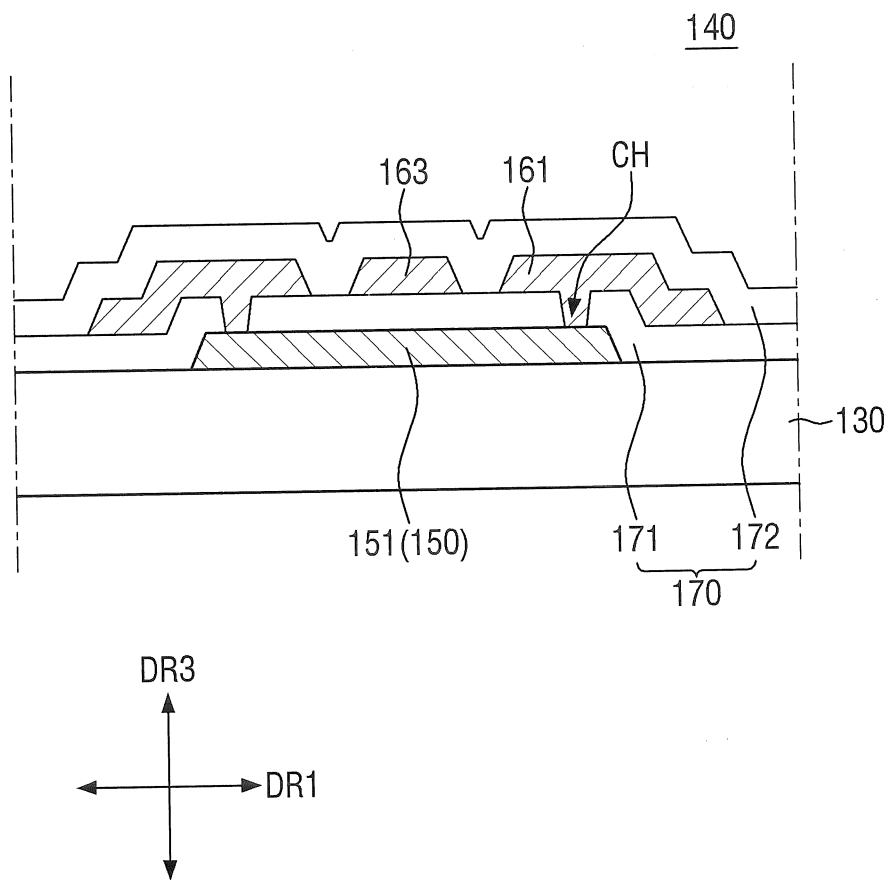


FIG. 5

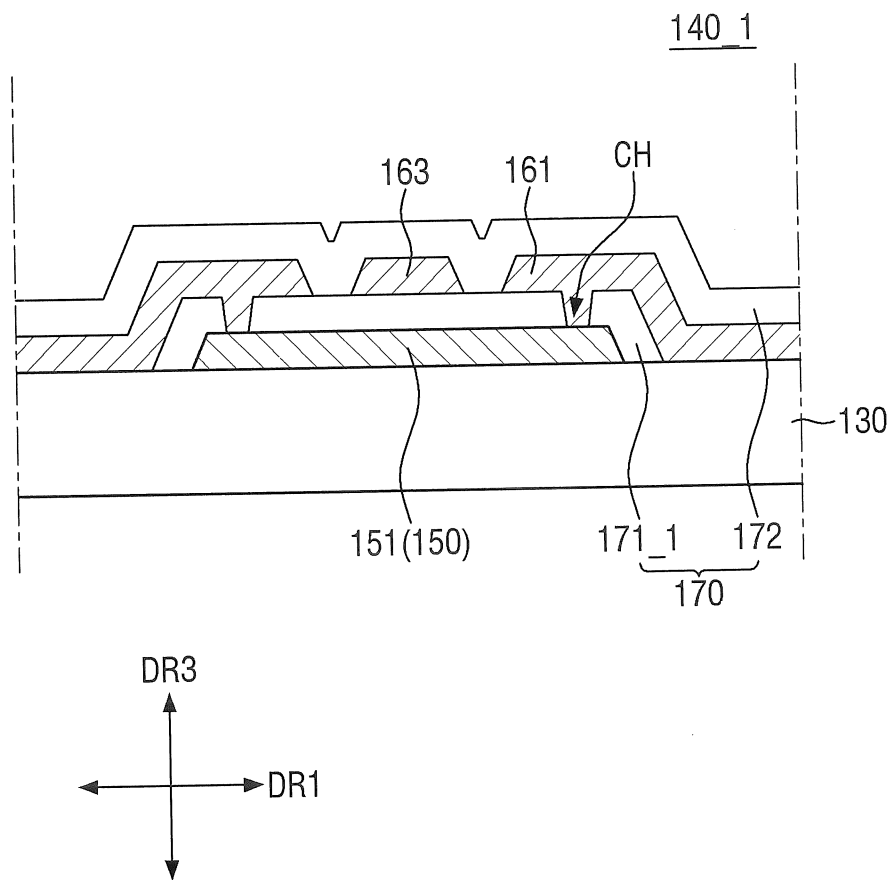


FIG. 6

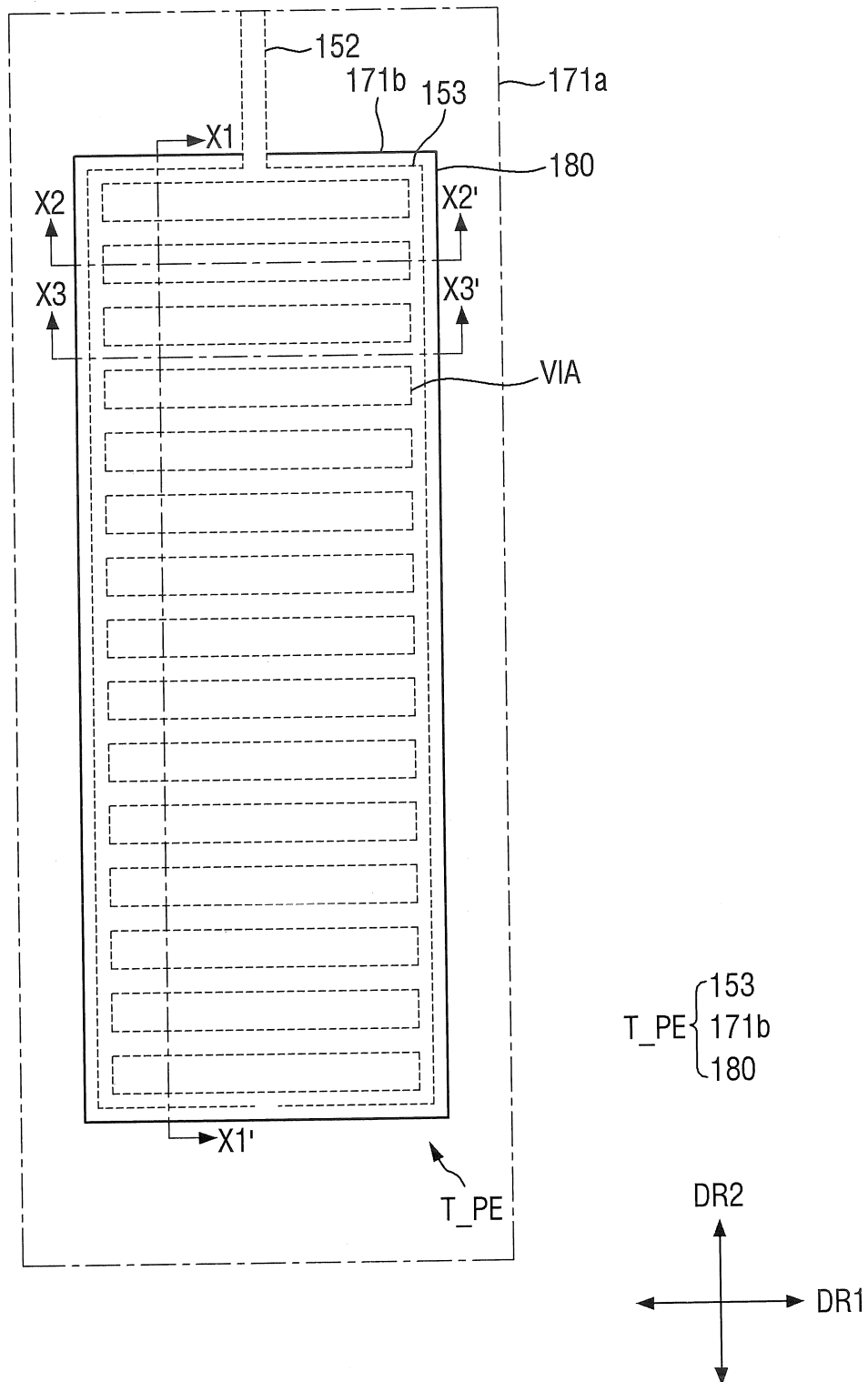


FIG. 8

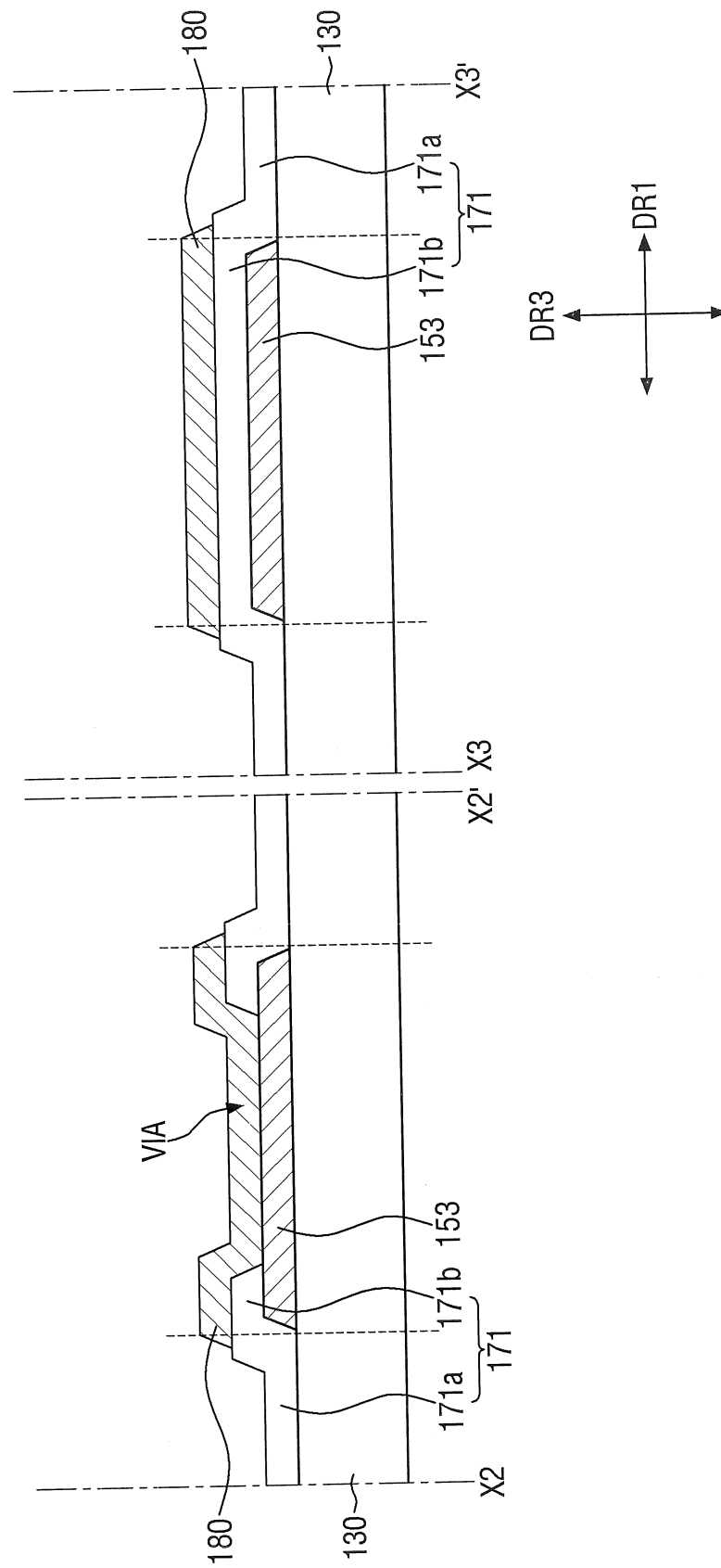


FIG.9

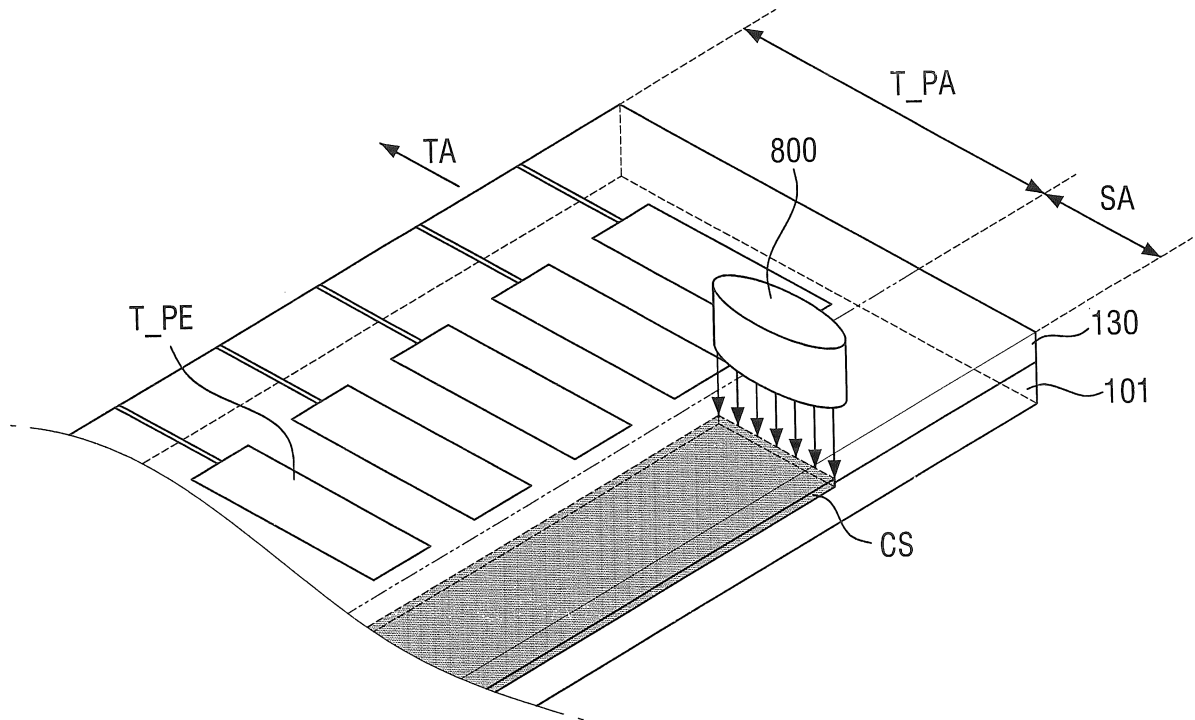


FIG. 10

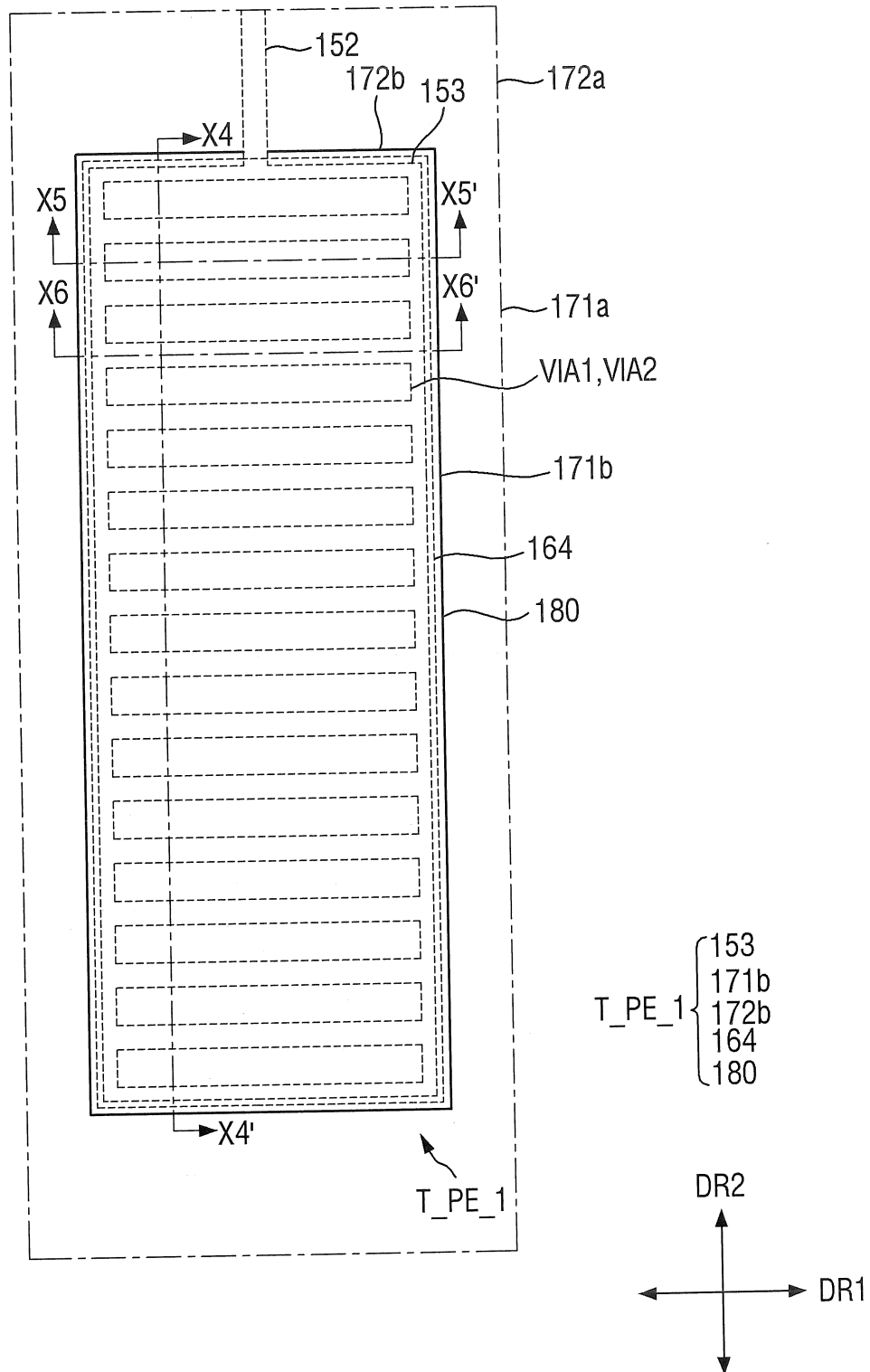


FIG. 11

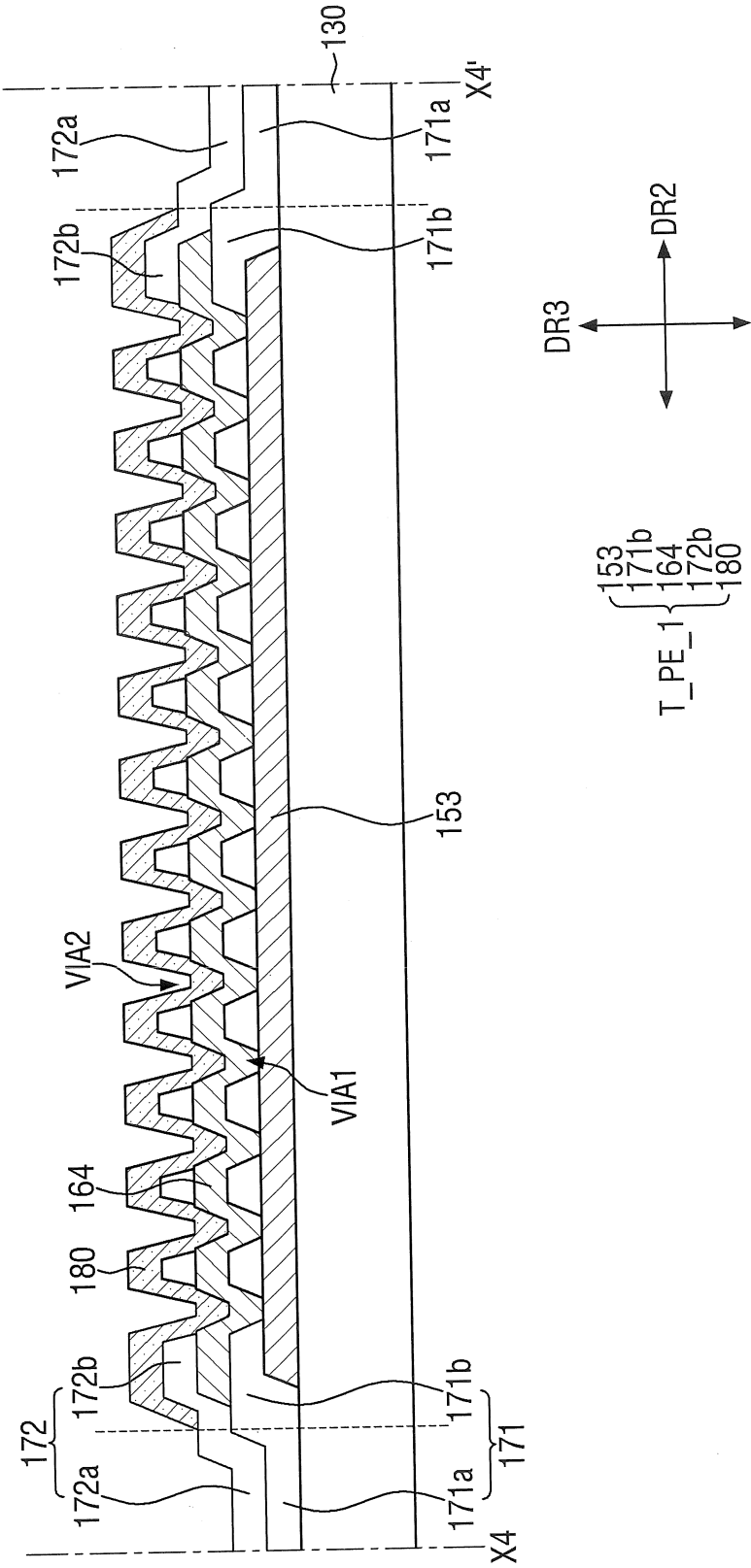


FIG. 12

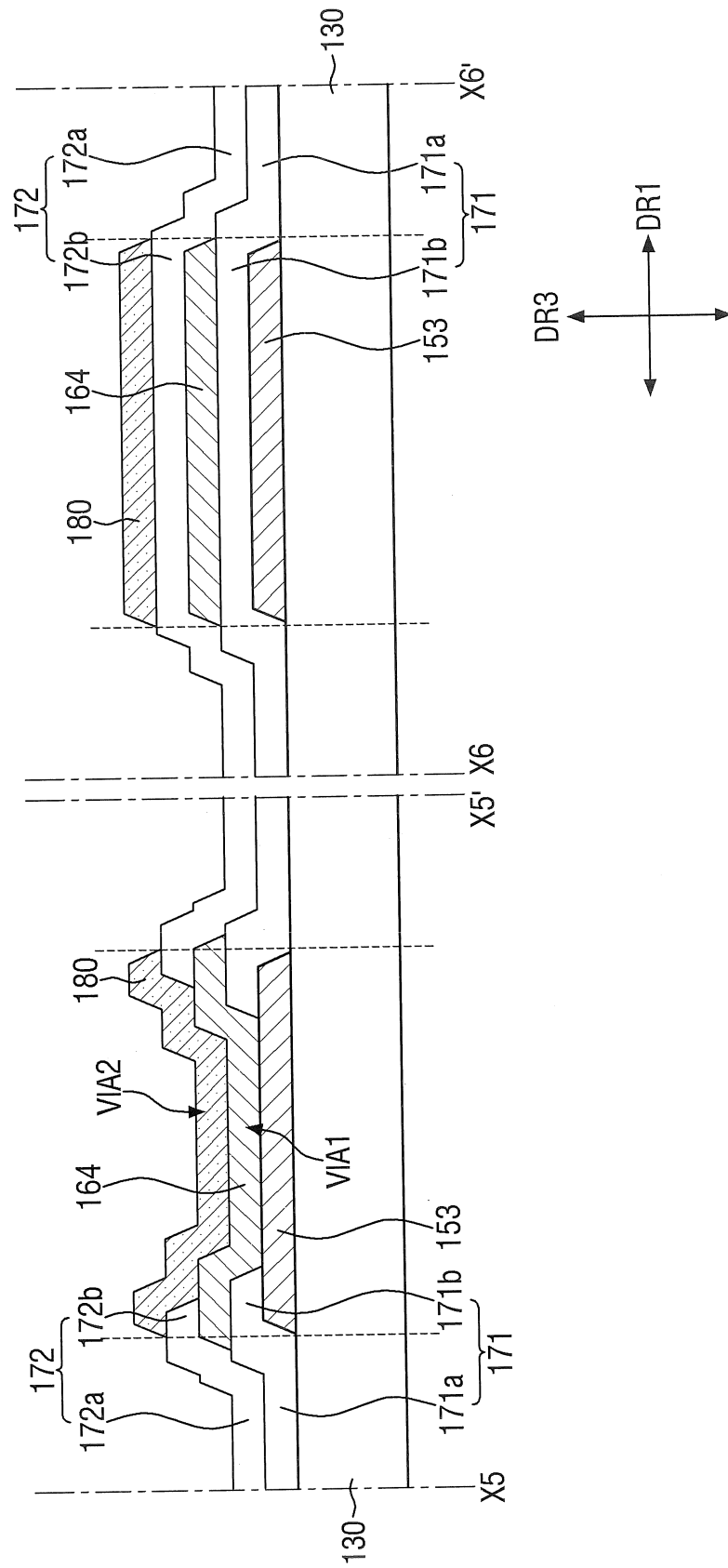


FIG. 13

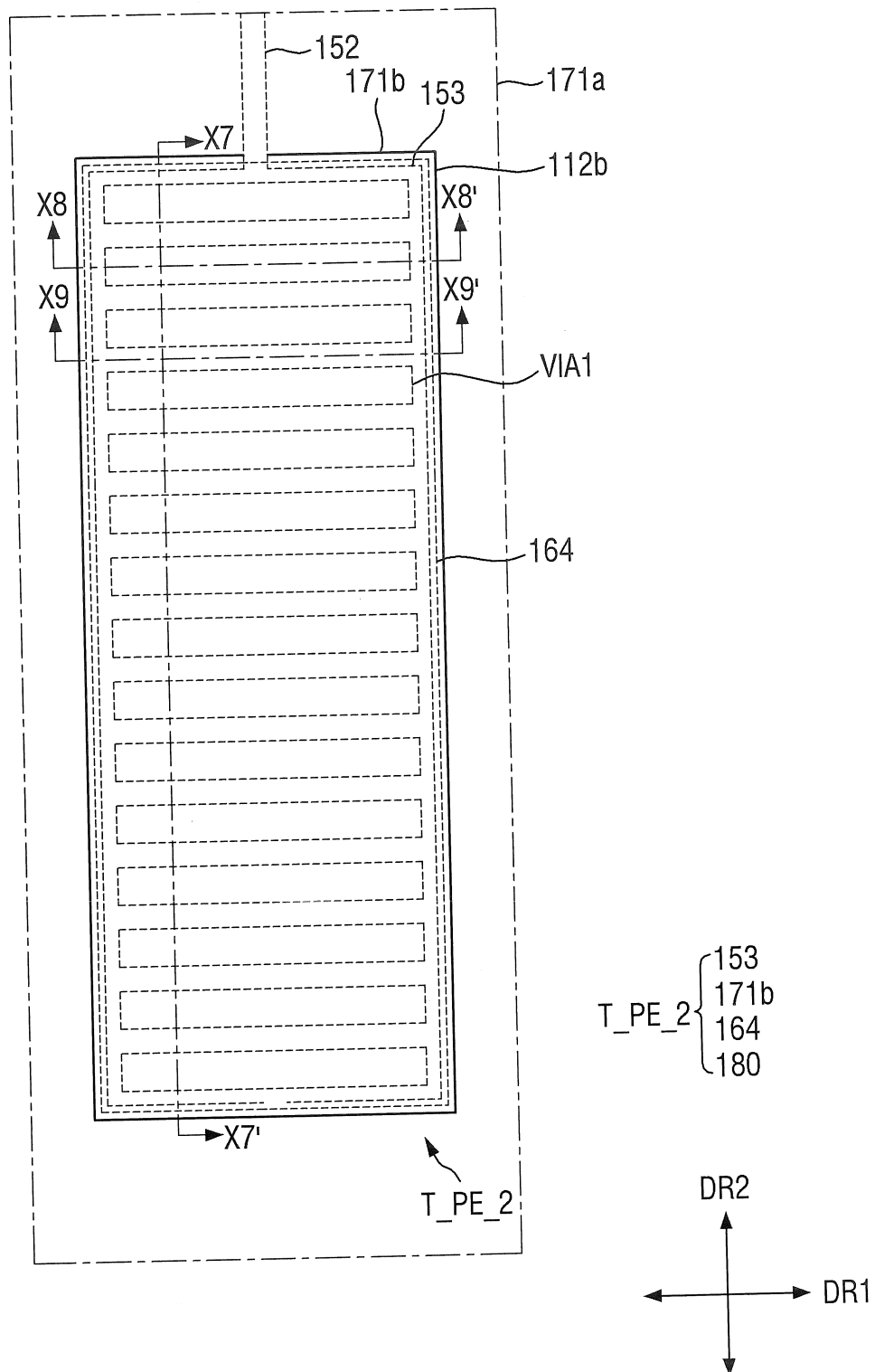


FIG. 15

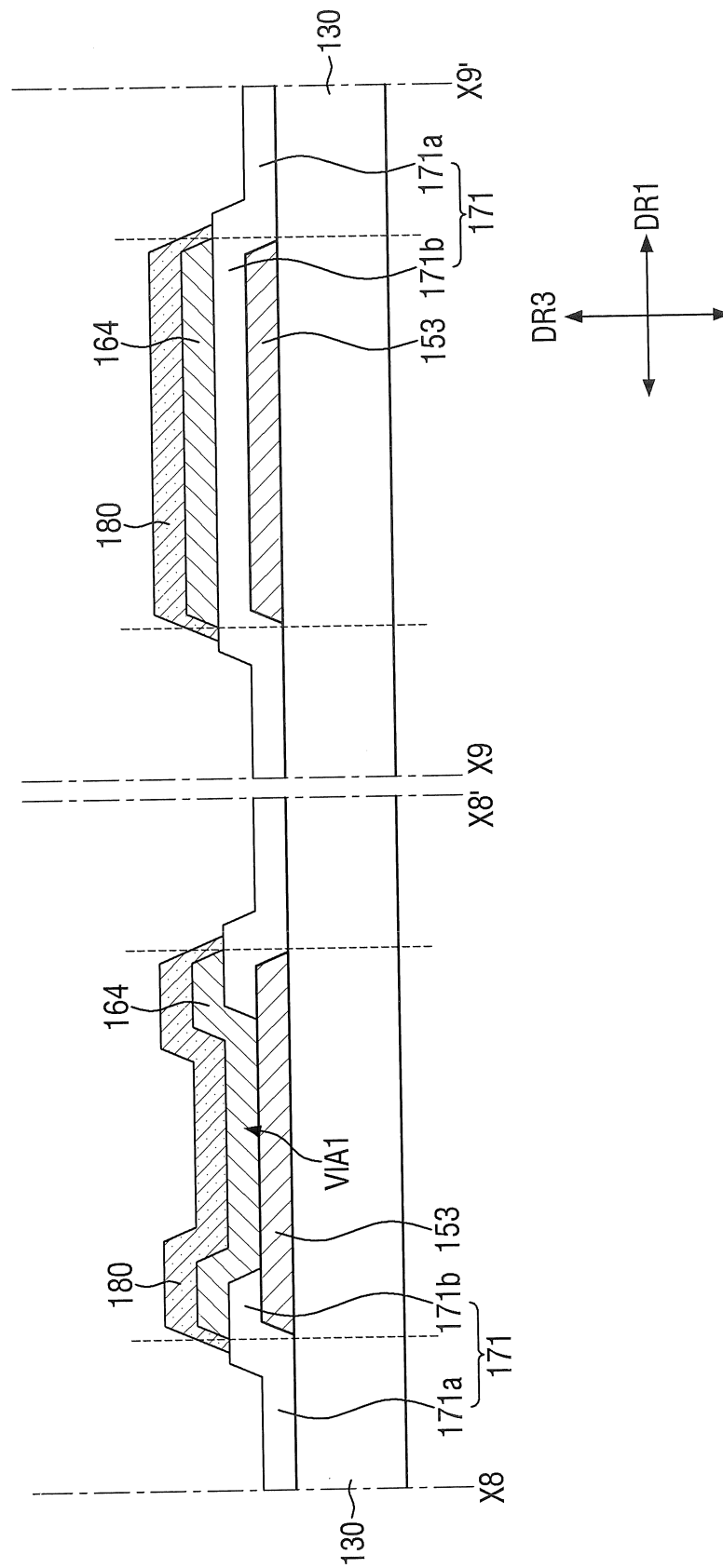


FIG. 16

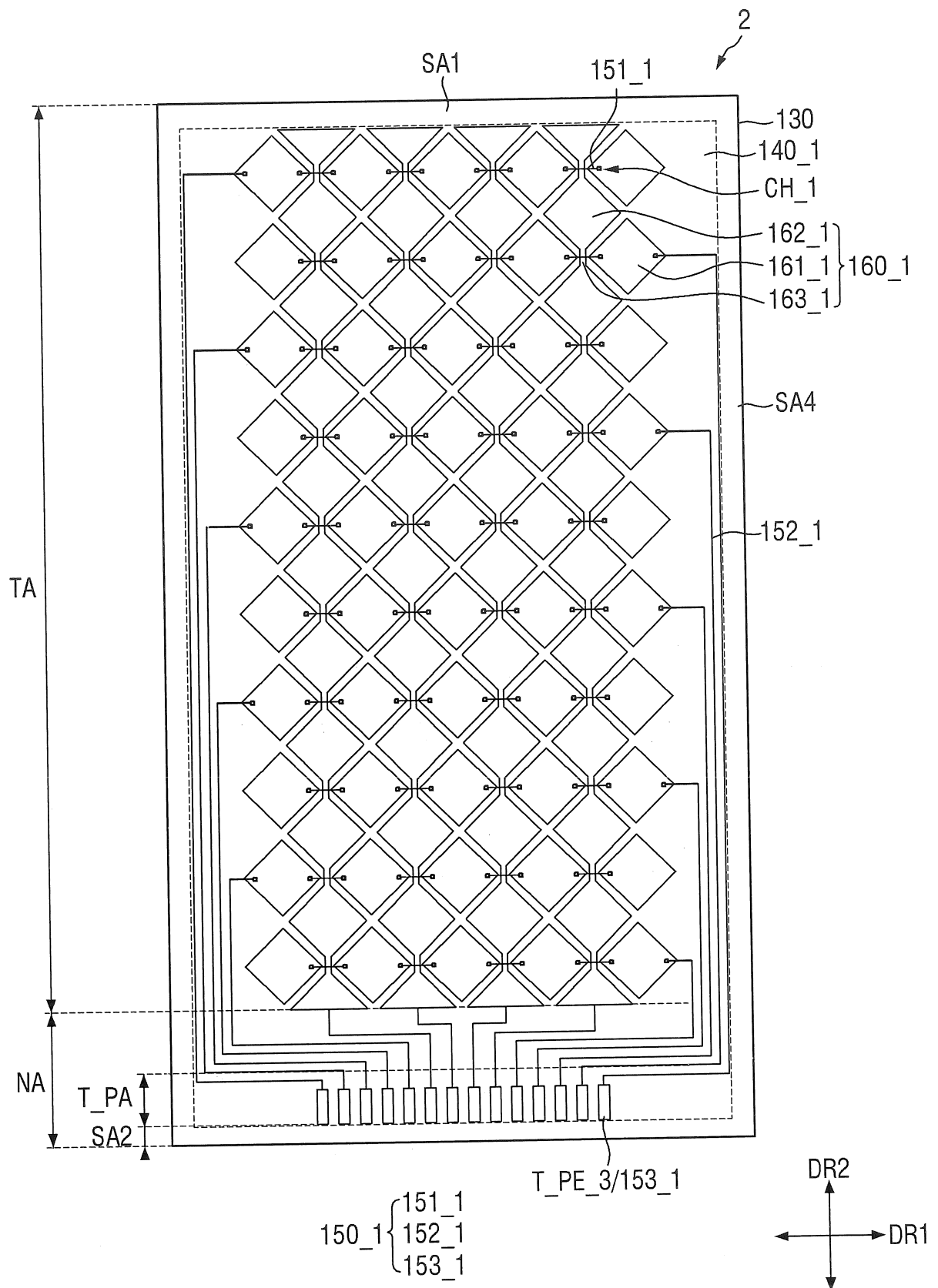


FIG. 17

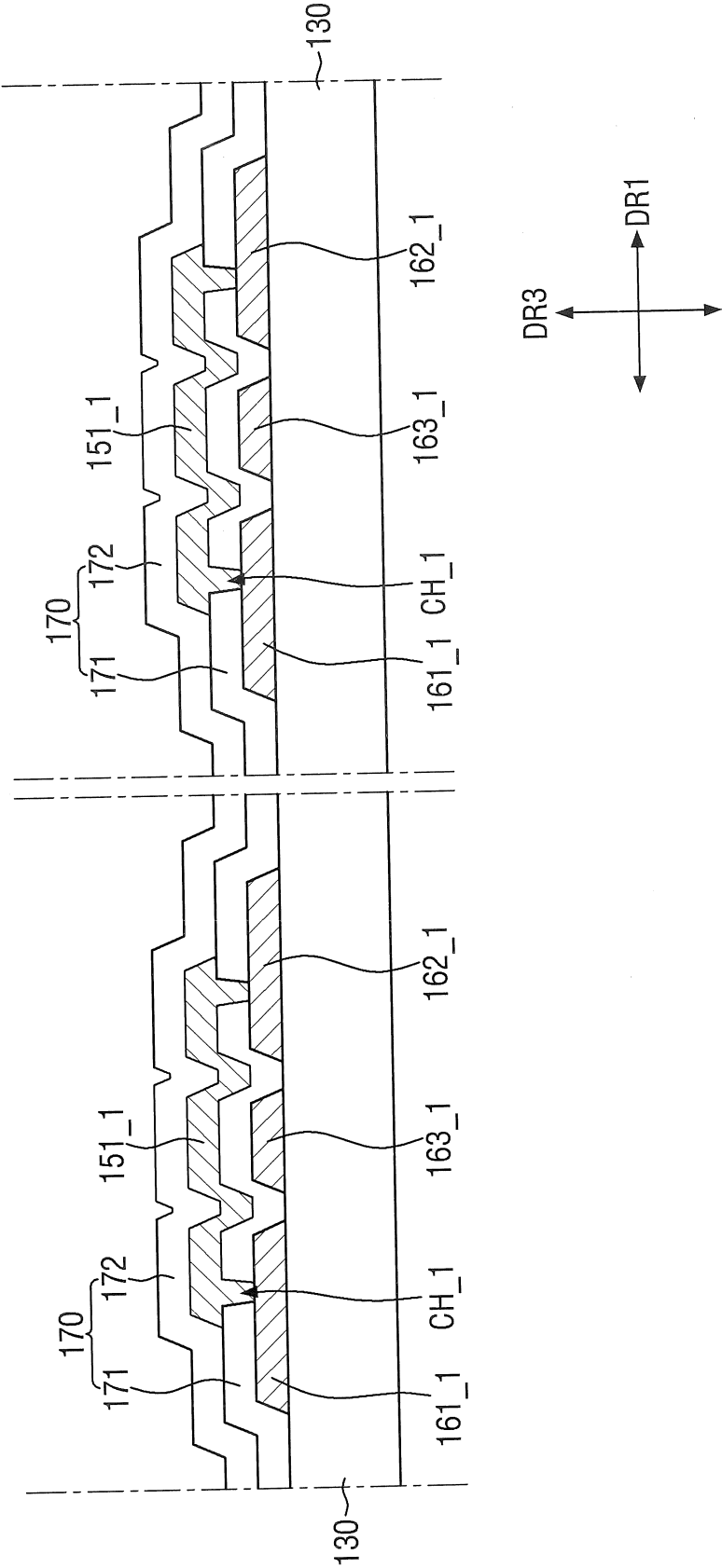


FIG. 18

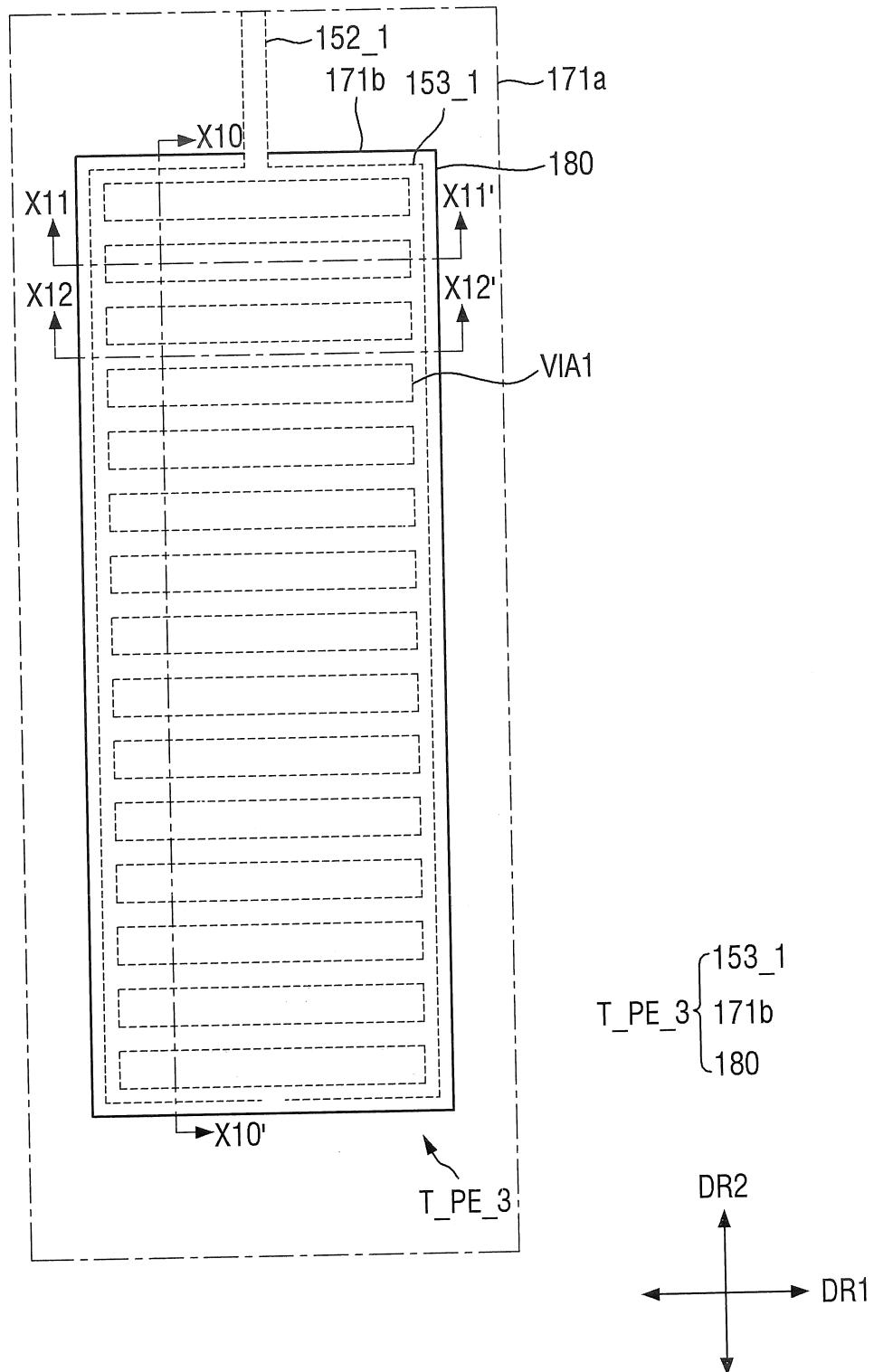


FIG. 19

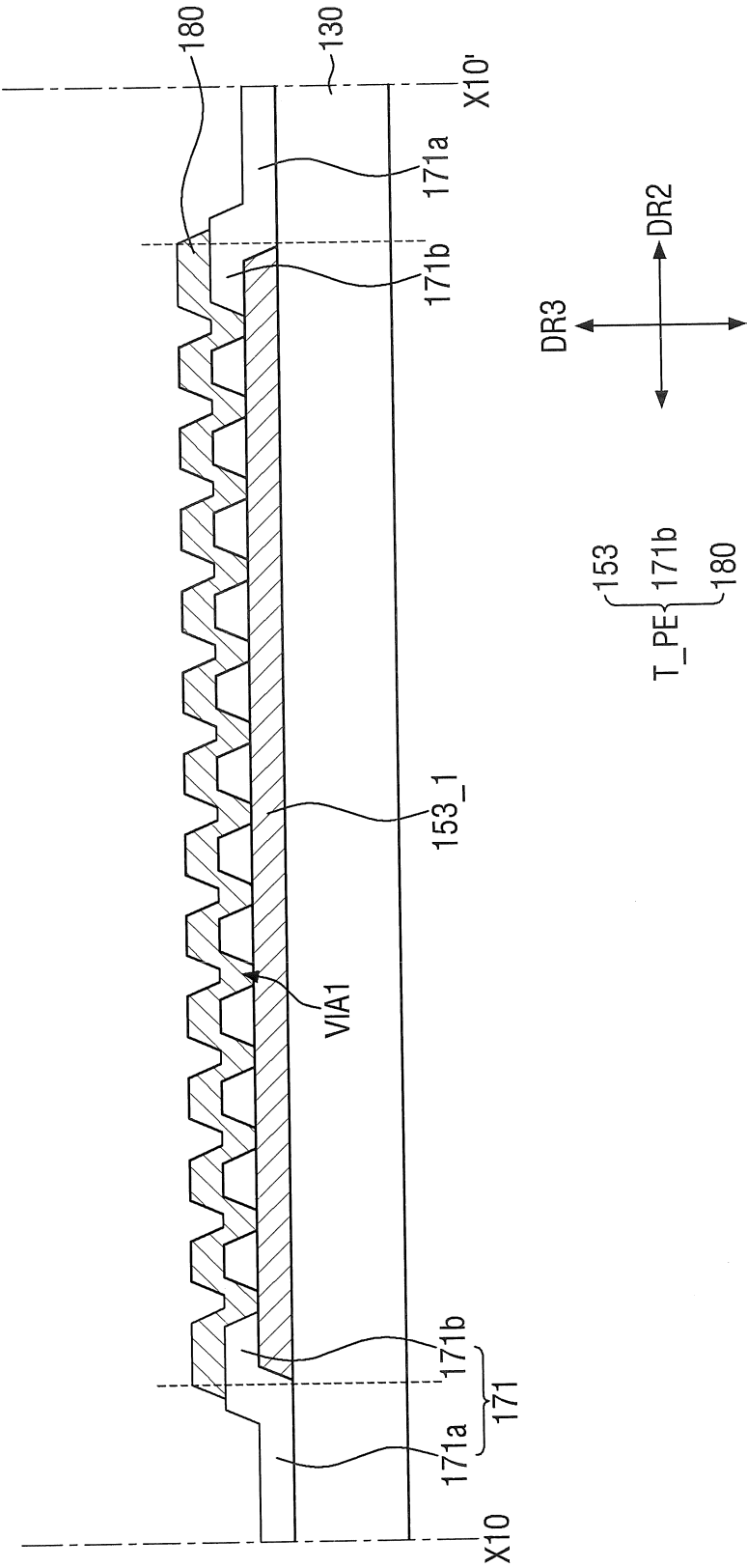


FIG. 20

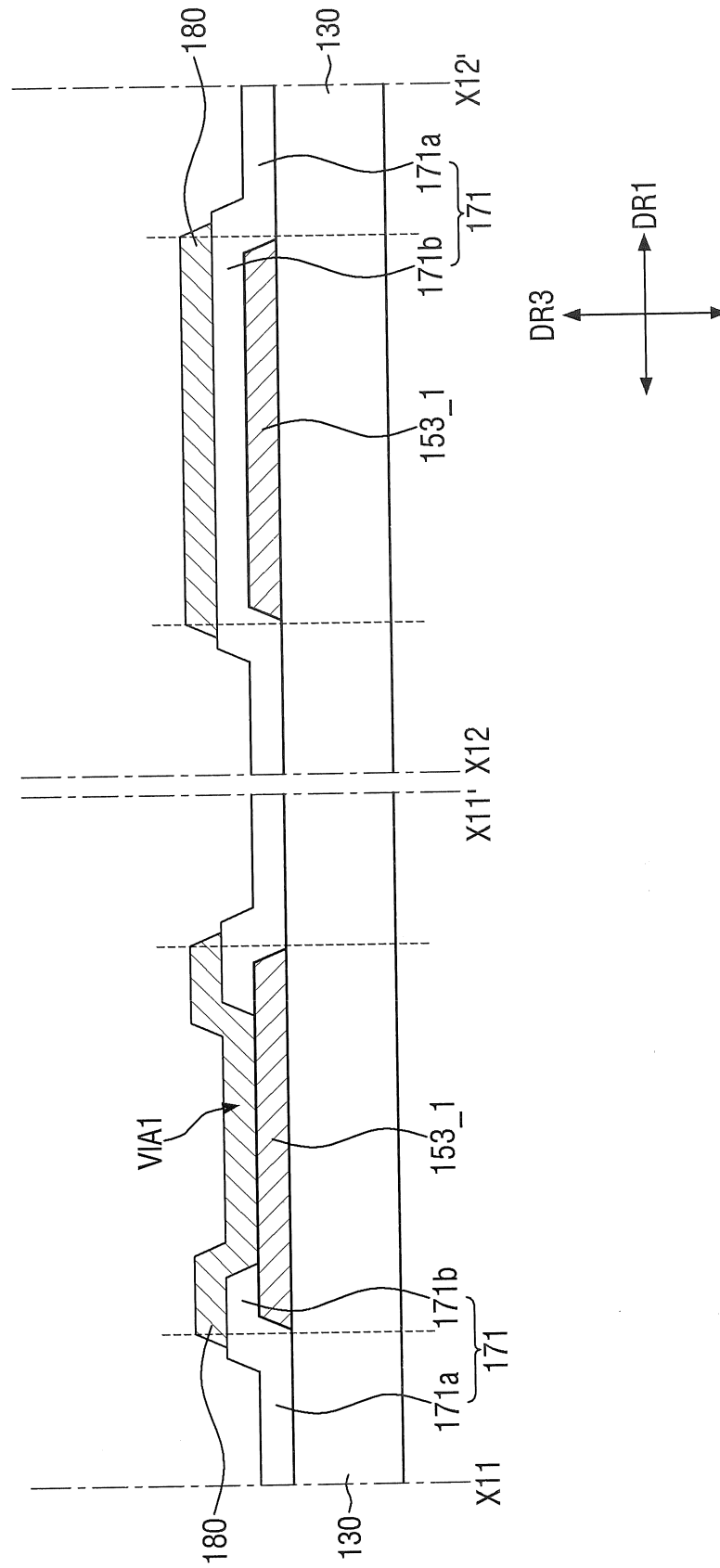


FIG. 21

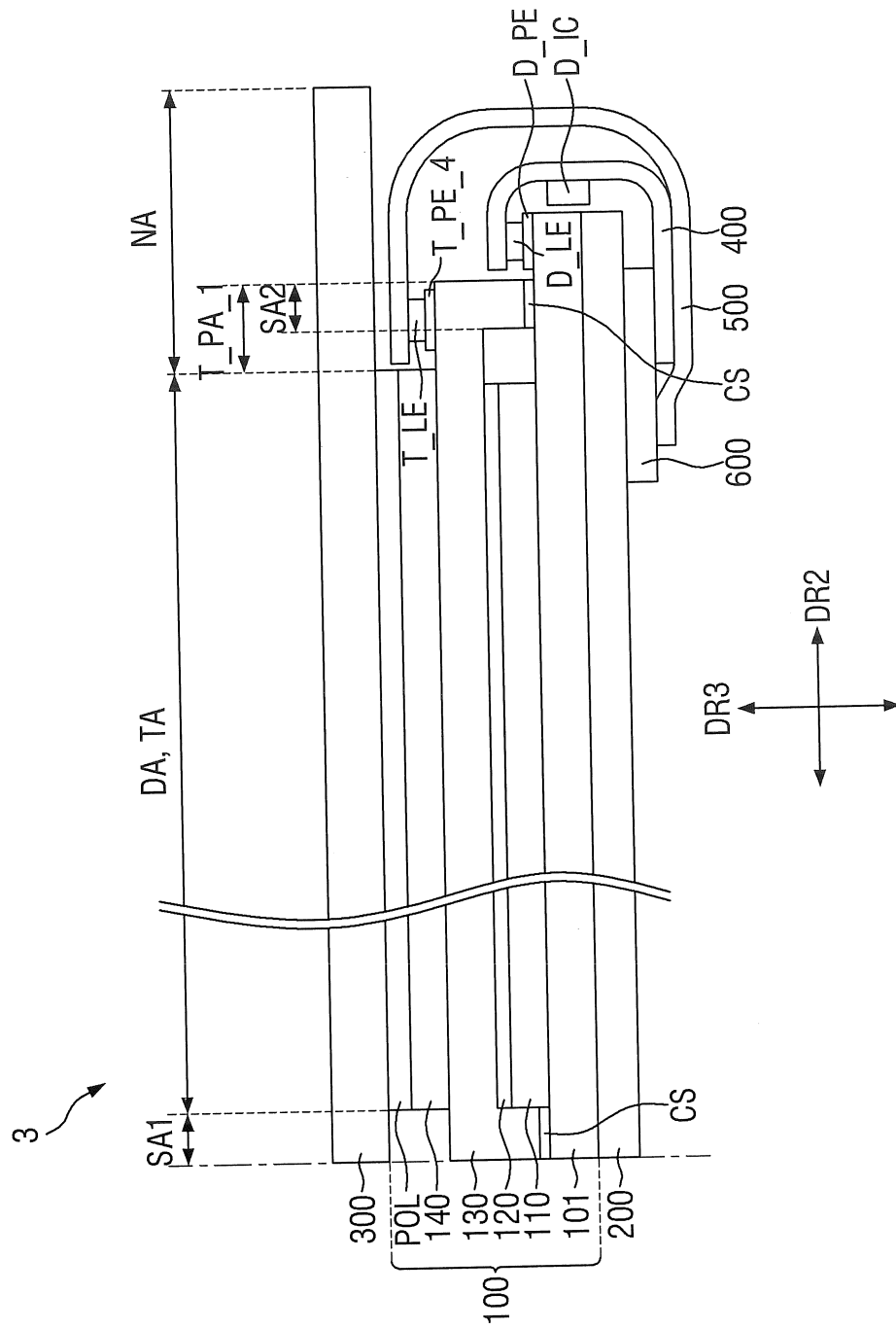


FIG. 22

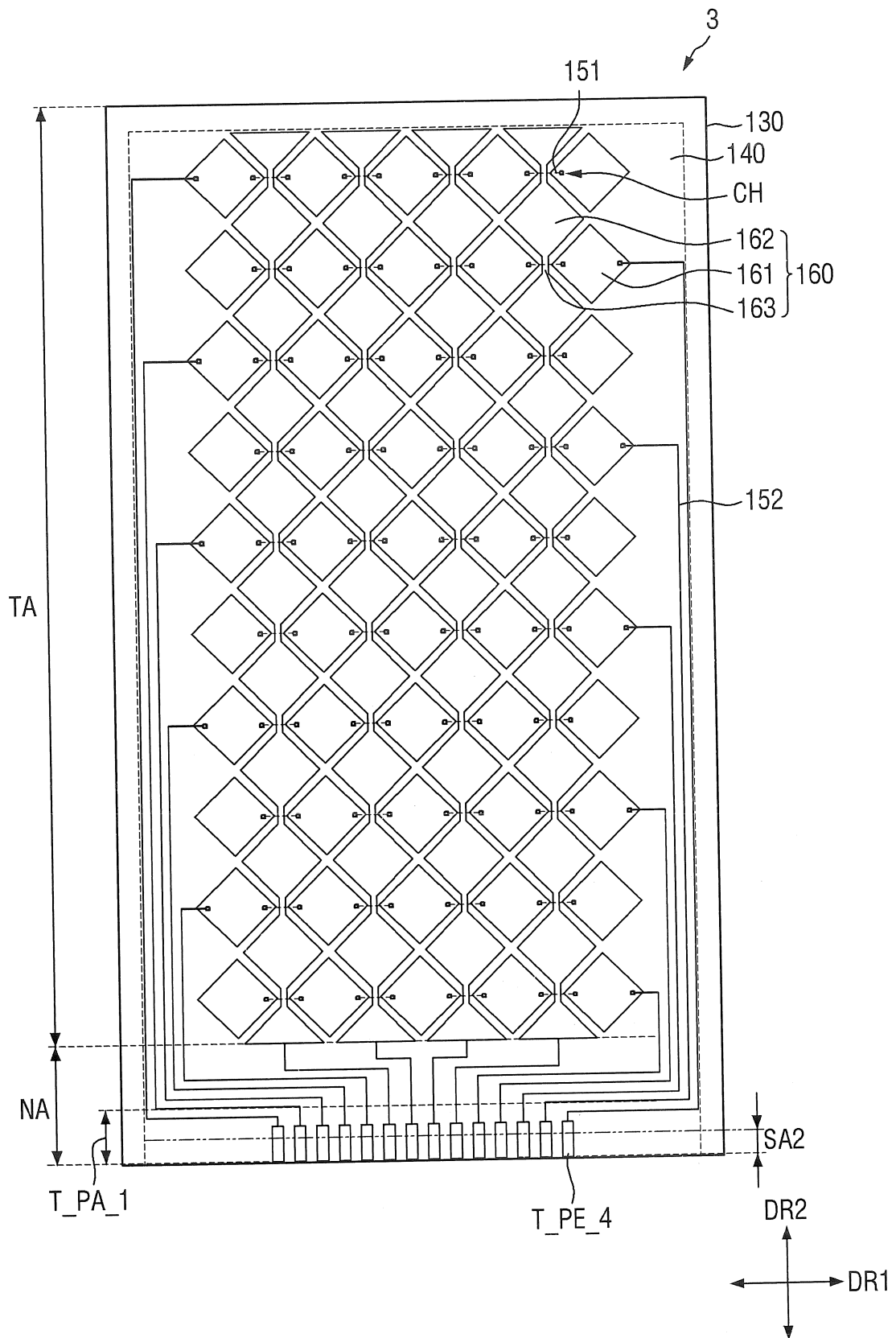


FIG. 23

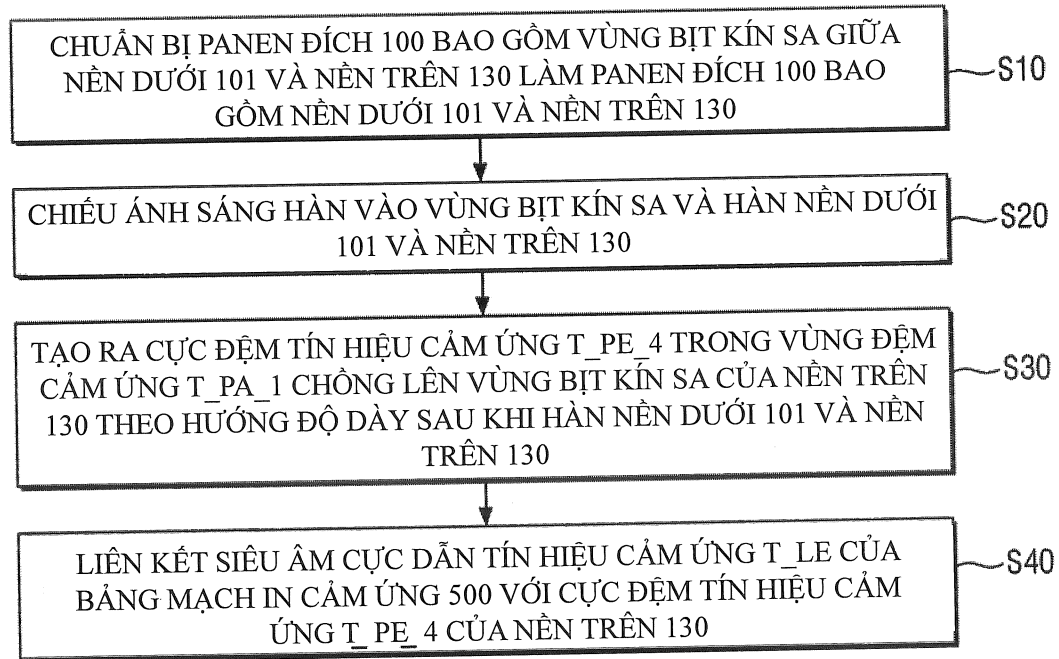


FIG. 24

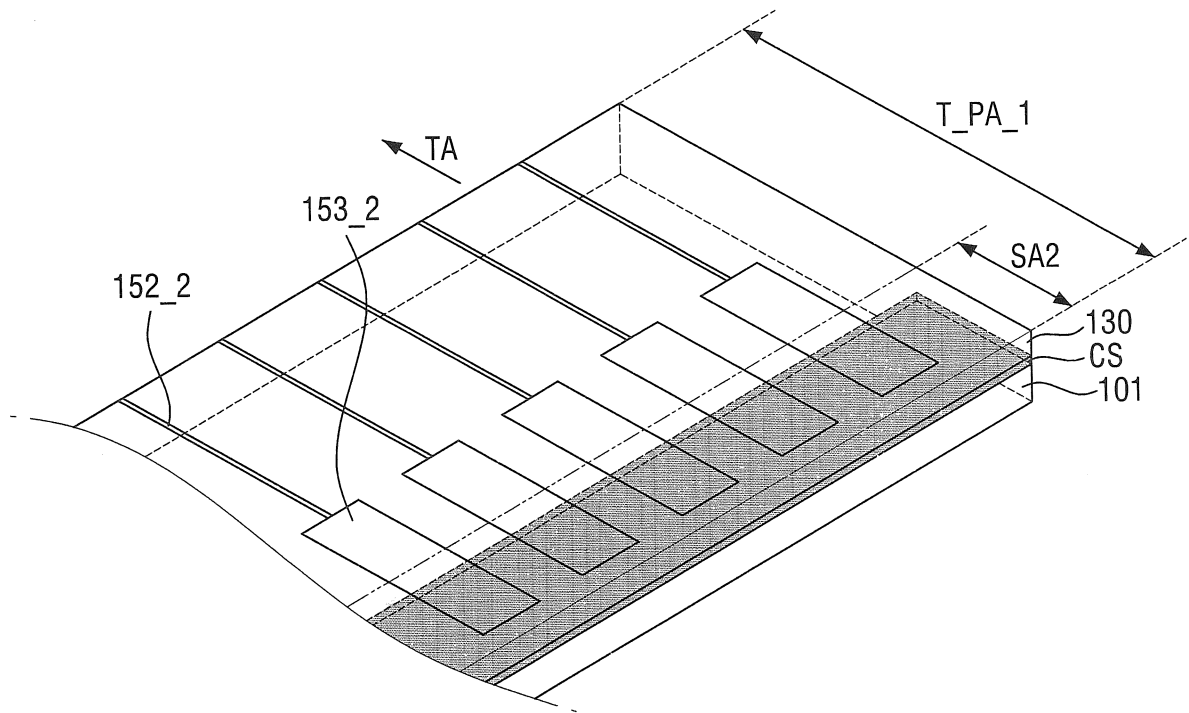


FIG. 25

