



(12) BẢN MÔ TẢ SÁNG CHẾ THUỘC BẰNG ĐỘC QUYỀN SÁNG CHẾ

(19) Cộng hòa xã hội chủ nghĩa Việt Nam (VN)
CỤC SỞ HỮU TRÍ TUỆ

(11)



1-0051584

(51)^{2022.01} H01L 29/423; H01L 29/06; H01L 29/775; H01L 29/66; B82Y 10/00; H01L 29/10

(13) B

(21) 1-2022-07755

(22) 28/04/2021

(86) PCT/US2021/029595 28/04/2021

(87) WO 2021/247167 A1 09/12/2021

(30) 16/893,993 05/06/2020 US

(45) 25/09/2025 450

(43) 25/05/2023 422A

(73) Qualcomm Incorporated (US)

Attn: International IP Administration, 5775 Morehouse Drive, San Diego, CA 92121-1714, United States of America

(72) YUAN, Jun (CN); FENG, Peijie (CN); SONG, Stanley Seungchul (US); RIM, Kern (US).

(74) Công ty TNHH Quốc tế D & N (D&N INTERNATIONAL CO.,LTD.)

(54) MẠCH TÍCH HỢP VÀ PHƯƠNG PHÁP TẠO MẠCH TÍCH HỢP

(57) Sáng chế đề cập đến mạch tích hợp và phương pháp tạo mạch tích hợp. Các tranzito có cực cổng bao xung quanh (gate-all-around - GAA) với kênh dưới cùng bổ sung để làm giảm điện dung ký sinh và các phương pháp chế tạo các tranzito này bao gồm một hoặc nhiều kênh được đặt giữa vùng cực nguồn và vùng cực máng. Một hoặc nhiều kênh, có thể là chất bán dẫn dây nano hoặc tấm nano, được bao quanh bởi vật liệu cực cổng. Tranzito GAA còn bao gồm kênh bán dẫn bổ sung giữa phần dưới cùng của vật liệu cực cổng và lớp nền silic trên chất cách điện (silicon on insulator - SOI) trong tranzito GAA. Kênh bổ sung này, đôi khi được gọi là kênh dưới cùng, có thể mỏng hơn các kênh khác trong tranzito GAA và có thể có chiều dày nhỏ hơn chiều dài của nó.



HÌNH 2

Lĩnh vực kỹ thuật được đề cập

Công nghệ theo sáng chế nói chung đề cập đến các linh kiện bán dẫn tạo các mạch tích hợp (integrated circuit - IC) và cụ thể hơn, đến tranzito có cực cổng xung quanh, như tranzito có cực cổng bao xung quanh (gate-all-around - GAA) (ví dụ, tranzito dây nano, tấm nano, màng nano).

Tình trạng kỹ thuật của sáng chế

Tranzito là thành phần thiết yếu trong các thiết bị điện tử hiện đại. Một số lượng lớn tranzito được sử dụng trong các mạch tích hợp (IC) trong nhiều thiết bị điện tử hiện đại. Ví dụ, các thành phần như bộ xử lý trung tâm (central processing unit - CPU), bộ xử lý đồ họa (graphics processing unit - GPU) và hệ thống bộ nhớ đều sử dụng một lượng lớn tranzito cho mạch logic và các thiết bị nhớ. Có nhu cầu về việc giảm kích thước của các tranzito riêng lẻ để tiết kiệm diện tích khuôn để có thể cung cấp nhiều khả năng điện toán hơn trong các thiết bị có cùng kích thước. Áp lực giảm kích thước của các tranzito đã dẫn đến việc sử dụng các tranzito có cực cổng bao xung quanh (gate-all-around - GAA) trong đó phần tử cực cổng bao quanh kênh của tranzito. Bằng việc cung cấp cực cổng xung quanh kênh, khả năng kiểm soát kênh được cải thiện, đặc biệt đối với các kênh ngắn, so với các hình dạng cực cổng khác. Các áp lực khác để giảm kích thước trong các tranzito GAA là nguyên nhân gây nên sự gia tăng của điện dung ký sinh, có thể làm hạn chế hiệu suất của tranzito được tạo thành.

Bản chất kỹ thuật của sáng chế

Các khía cạnh được bộc lộ trong phần mô tả chi tiết bao gồm các tranzito có cực cổng bao xung quanh (GAA) với kênh dưới cùng bổ sung để giảm điện dung ký sinh và các phương pháp chế tạo các tranzito này. Trong các khía cạnh làm ví dụ, tranzito GAA được đề xuất. Tranzito GAA bao gồm một hoặc nhiều kênh được đặt giữa vùng cực nguồn và vùng cực máng. Một hoặc nhiều kênh, có thể là chất bán dẫn dây nano, màng nano hoặc tấm nano, được bao quanh bởi vật liệu cực cổng. Tranzito GAA còn bao gồm kênh bán dẫn bổ sung giữa phần dưới cùng của vật liệu cực cổng và lớp nền silic trên chất cách điện (silicon on insulator - SOI) trong tranzito GAA. Kênh bổ sung này, đôi

khi được gọi là kênh dưới cùng, có thể mỏng hơn các kênh khác trong tranzito GAA và có thể có chiều dày nhỏ hơn chiều dài của nó. Bằng cách thêm kênh dưới cùng này, vật liệu tạo thành cực cổng cho tranzito GAA được bố trí cách xa về mặt vật lý với lớp nền SOI một khoảng cách bằng ít nhất chiều dày của kênh dưới cùng. Sự thay đổi về hình dạng vật lý này làm cho các phần dẫn điện của cực cổng được đặt cách xa với các phần dẫn điện của lớp nền, do đó làm giảm điện dung ký sinh có thể xảy ra giữa cực cổng và lớp nền trong linh kiện tranzito GAA. Hơn nữa, kích thước của kênh dưới cùng có thể được chọn dựa trên dòng điện rò mong muốn và dễ kiểm soát kênh.

Về vấn đề này, theo một khía cạnh của sáng chế, mạch tích hợp (IC) được bộc lộ. IC bao gồm lớp nền gồm bề mặt trên cùng mở rộng trong một mặt phẳng. IC cũng bao gồm lớp cách điện được đặt bên trên và trên bề mặt trên cùng của lớp nền. IC cũng bao gồm tranzito GAA. Tranzito GAA được đặt bên trên và trên lớp cách điện. Tranzito GAA có trục thẳng đứng vuông góc với mặt phẳng, trục ngang song song với mặt phẳng và trục dọc song song với mặt phẳng. Tranzito GAA bao gồm kênh thứ nhất có trục chính dọc theo trục dọc. Kênh thứ nhất mở rộng song song với mặt phẳng và được đặt trên bề mặt trên cùng của lớp nền. Kênh thứ nhất bao gồm nhiều cạnh song song với trục chính. Kênh thứ nhất cũng bao gồm chu vi được tạo từ nhiều cạnh song song với trục chính của kênh thứ nhất. Tranzito GAA cũng bao gồm cực cổng mở rộng xung quanh chu vi của kênh thứ nhất, cực cổng bao gồm phần dưới cùng. Phần dưới cùng của cực cổng được đặt theo chiều dọc giữa kênh thứ nhất và lớp cách điện. Phần dưới cùng có chiều dài cực cổng song song với trục dọc. Tranzito GAA cũng bao gồm kênh dưới cùng giữa phần dưới cùng của cực cổng và lớp cách điện. Kênh dưới cùng có chiều dày dọc theo trục thẳng đứng, chiều dày nhỏ hơn hoặc bằng $1/3$ chiều dài cực cổng

Theo khía cạnh khác, IC được bộc lộ. IC bao gồm lớp nền gồm bề mặt trên cùng mở rộng trong một mặt phẳng. IC cũng bao gồm lớp cách điện được đặt bên trên và trên bề mặt trên cùng của lớp nền. IC cũng bao gồm tranzito GAA. Tranzito GAA được đặt bên trên và trên lớp cách điện. Tranzito GAA có trục thẳng đứng vuông góc với mặt phẳng, trục ngang song song với mặt phẳng và trục dọc song song với mặt phẳng. Tranzito GAA bao gồm kênh thứ nhất có trục chính dọc theo trục dọc. Kênh thứ nhất mở rộng song song với mặt phẳng và được đặt trên bề mặt trên cùng của lớp nền. Kênh thứ nhất bao gồm chiều dày thứ nhất dọc theo trục thẳng đứng. Kênh thứ nhất cũng bao

gồm nhiều cạnh song song với trục chính. Kênh thứ nhất cũng bao gồm chu vi được tạo từ nhiều cạnh song song với trục chính của kênh thứ nhất. Tranzito GAA bao gồm cực cổng mở rộng xung quanh chu vi của kênh thứ nhất. Cực cổng bao gồm phần dưới cùng. Phần dưới cùng của cực cổng được đặt theo chiều dọc giữa kênh thứ nhất và lớp cách điện. Tranzito GAA cũng bao gồm kênh dưới cùng giữa phần dưới cùng của cực cổng và lớp cách điện. Kênh dưới cùng có chiều dày kênh dưới cùng dọc theo trục thẳng đứng. Chiều dày kênh dưới cùng nhỏ hơn chiều dày thứ nhất.

Theo khía cạnh khác, phương pháp tạo IC được bộc lộ. Phương pháp này bao gồm bước tạo lớp nền có lớp cách điện, lớp cách điện có bề mặt trên cùng phẳng mở rộng trong một mặt phẳng. Phương pháp này cũng bao gồm bước tạo tranzito GAA, tranzito GAA được đặt bên trên và trên bề mặt trên cùng của lớp cách điện. Tranzito GAA có trục thẳng đứng vuông góc với mặt phẳng, trục ngang song song với mặt phẳng và trục dọc song song với mặt phẳng. Việc tạo tranzito GAA bao gồm tạo kênh dưới cùng trên bề mặt trên cùng của lớp cách điện, kênh dưới cùng có chiều dày dưới cùng. Việc tạo tranzito GAA cũng bao gồm việc tạo cực cổng trên kênh dưới cùng, cực cổng có chiều dài cực cổng trong đó chiều dài cực cổng lớn hơn ít nhất ba lần so với chiều dày dưới cùng.

Theo khía cạnh khác, phương pháp tạo IC được bộc lộ. Phương pháp này bao gồm bước tạo lớp nền có lớp cách điện, lớp cách điện có bề mặt trên cùng phẳng mở rộng trong một mặt phẳng. Phương pháp này cũng bao gồm bước tạo tranzito GAA, tranzito GAA được đặt bên trên và trên bề mặt trên cùng của lớp cách điện. Tranzito GAA có trục thẳng đứng vuông góc với mặt phẳng, trục ngang song song với mặt phẳng và trục dọc song song với mặt phẳng. Việc tạo tranzito GAA bao gồm tạo kênh dưới cùng trên bề mặt trên cùng của lớp cách điện, kênh dưới cùng có chiều dày dưới cùng. Việc tạo tranzito GAA cũng bao gồm việc tạo cực cổng trên kênh dưới cùng. Việc tạo tranzito GAA cũng bao gồm việc tạo kênh thứ nhất trên cực cổng, kênh thứ nhất có chiều dày thứ nhất lớn hơn chiều dày dưới cùng.

Mô tả vắn tắt các hình vẽ

Hình 1A là hình vẽ phối cảnh của linh kiện tranzito có cực cổng bao xung quanh (GAA) thông thường;

Hình 1B là hình vẽ mặt cắt ngang thân cực cổng của linh kiện tranzito GAA trên Hình 1A;

Hình 1C là hình vẽ mặt cắt ngang thân cực cổng của linh kiện tranzito GAA trên Hình 1A và Hình 1B được chụp dọc theo đường 1C-1C của Hình 1B;

Hình 2 là hình vẽ mặt cắt ngang của linh kiện tranzito GAA có kênh dưới cùng giữa cực cổng và chất cách điện trên lớp nền để giảm điện dung ký sinh theo khía cạnh làm ví dụ của sáng chế;

Hình 3 là lưu đồ minh họa quy trình làm ví dụ để sản xuất linh kiện tranzito GAA trên Hình 2;

Hình 4A đến Hình 4I là hình vẽ mặt cắt ngang của linh kiện tranzito GAA được tạo ra theo quy trình trên Hình 3 được chụp ở các bước quy trình khác nhau;

Hình 5 là sơ đồ khối của hệ thống dựa trên bộ xử lý làm ví dụ có thể bao gồm các mạch tích hợp (IC) bao gồm (các) linh kiện tranzito GAA như linh kiện tranzito GAA trên Hình 2; và

Hình 6 là sơ đồ khối của thiết bị truyền thông không dây làm ví dụ bao gồm các thành phần tần số vô tuyến (radio frequency - RF) được tạo ra từ IC, trong đó bất kỳ thành phần nào cũng có thể bao gồm các IC mà bao gồm (các) linh kiện tranzito GAA như linh kiện tranzito GAA trên Hình 2.

Mô tả chi tiết sáng chế

Với việc tham chiếu đến các hình vẽ, giờ đây một số khía cạnh làm ví dụ của sáng chế được mô tả. Từ "làm ví dụ" được sử dụng ở đây có nghĩa là "đóng vai trò là ví dụ, trường hợp hoặc minh họa". Bất kỳ khía cạnh nào được mô tả ở đây là "làm ví dụ" không nhất thiết phải được hiểu là được ưu tiên hoặc có lợi hơn các khía cạnh khác.

Các khía cạnh được bộc lộ trong phần mô tả chi tiết bao gồm các tranzito có cực cổng bao xung quanh (GAA) với kênh dưới cùng bổ sung để giảm điện dung ký sinh và các phương pháp chế tạo các tranzito này. Trong các khía cạnh làm ví dụ, tranzito GAA được đề xuất. Tranzito GAA bao gồm một hoặc nhiều kênh được đặt giữa vùng cực nguồn và vùng cực máng. Một hoặc nhiều kênh, có thể là chất bán dẫn dây nano, màng nano hoặc tấm nano, được bao quanh bởi vật liệu cực cổng. Tranzito GAA còn bao gồm

kênh bán dẫn bổ sung giữa phần dưới cùng của vật liệu cực cổng và lớp nền silic trên chất cách điện (silicon on insulator - SOI) trong tranzito GAA. Kênh bổ sung này, đôi khi được gọi là kênh dưới cùng, có thể mỏng hơn các kênh khác trong tranzito GAA và có thể có chiều dày nhỏ hơn chiều dài của nó. Bằng cách thêm kênh dưới cùng này, vật liệu tạo thành cực cổng cho tranzito GAA được bố trí cách xa về mặt vật lý với lớp nền SOI một khoảng cách bằng ít nhất chiều dày của kênh dưới cùng. Sự thay đổi về hình dạng vật lý này làm cho các phần dẫn điện của cực cổng được đặt cách xa với các phần dẫn điện của lớp nền, do đó làm giảm điện dung ký sinh có thể xảy ra giữa cực cổng và lớp nền trong linh kiện tranzito GAA. Hơn nữa, kích thước của kênh dưới cùng có thể được chọn dựa trên dòng điện rò mong muốn và để kiểm soát kênh.

Trước khi đề cập đến các khía cạnh cụ thể của sáng chế, tổng quan về linh kiện tranzito GAA thông thường được cung cấp có tham chiếu đến các Hình 1A đến Hình 1C để làm nổi bật nơi điện dung ký sinh có thể xảy ra và cung cấp ngữ cảnh cho phần thảo luận của sáng chế, bắt đầu dưới đây có tham chiếu đến Hình 2. Để thuận tiện, chú giải về trục được cung cấp cho các Hình 1A đến Hình 2 và Hình 4A đến Hình 4I.

Về vấn đề này, Hình 1A và Hình 1B minh họa các hình phối cảnh và hình chiếu cạnh tương ứng của tranzito làm ví dụ, có thể là tranzito hiệu ứng trường (field-effect transistor - FET) và cụ thể hơn là tranzito có cực cổng bao xung quanh (GAA) dây nano 100. Lưu ý rằng trong khi tranzito GAA 100 có thể được coi là GAA FET, ở đây nó được gọi chỉ là tranzito GAA. Như được thể hiện trên Hình 1A, tranzito GAA 100 bao gồm thân kênh 102 bao gồm cấu trúc kênh dây nano 104 bao gồm nhiều cấu trúc dây nano 106(1)-106(3) tạo thành kênh chung 108. Nhiều cấu trúc dây nano 106(1)-106(3) được sắp xếp trong kết cấu xếp chồng theo chiều thẳng đứng (tức là dọc theo trục Y) để tăng mật độ dòng kênh cho chiều cao của thân kênh 102 đã cho và do đó làm tăng chiều rộng kênh hiệu quả để tăng cường độ điều khiển (tức là dòng điều khiển). Trong ví dụ này, các cấu trúc dây nano 106(1)-106(3) là các tấm nano 110(1)-110(3) chúng có chiều dài theo hướng ngang (trục X) dài hơn chiều cao theo hướng thẳng đứng (trục Y).

Hình 1B minh họa hình vẽ cận cảnh, hình chiếu cạnh của thân kênh 102 trong tranzito GAA 100 trên Hình 1A. Như được thể hiện trên Hình 1B, vật liệu cực cổng 112 ở dạng vật liệu kim loại hoàn toàn bao quanh các cấu trúc dây nano 106(1)-106(3). Trước

khi vật liệu cực cổng 112 được đặt, lớp phân cách 114(1)-114(3) được đặt xung quanh các cấu trúc dây nano 106(1)-106(3) tương ứng, tiếp theo là lớp vật liệu điện môi K cao 116(1)-116(3) để cách điện vật liệu cực cổng 112 khỏi các cấu trúc dây nano 106(1)-106(3). Lưu ý rằng lớp phân cách và lớp điện môi K cao có thể nhìn thấy trên Hình 1A, nhưng các ký tự tham chiếu được bỏ qua để tránh lộn xộn trên Hình 1A. Đặt điện áp vào vật liệu cực cổng 112 điều khiển điện trường trong các cấu trúc dây nano 106(1)-106(3) để làm cho dòng điện chạy qua các cấu trúc dây nano 106(1)-106(3) trong chế độ hoạt động.

Chiều cao (theo trục Y) của mỗi cấu trúc dây nano 106(1)-106(3) là chiều cao Hwire trong ví dụ này. Các cấu trúc dây nano liền kề 106(1)-106(3) cách nhau một khoảng Dsus như được thể hiện trên Hình 1B. Khoảng cách Dsus này được cung cấp để cho phép vật liệu cực cổng 112 được đặt hoàn toàn xung quanh và ở giữa các cấu trúc dây nano liền kề 106(1)-106(3) sao cho vật liệu cực cổng 112 có thể kiểm soát tĩnh điện tốt hơn đối với kênh chung 108 được tạo thành bởi cấu trúc dây nano 106(1)-106(3) của tranzito GAA 100. Khoảng cách Dsus có thể là mười bốn (14) nano mét (nm) như ví dụ trong cấu trúc kênh dây nano thông thường, như cấu trúc kênh dây nano 104.

Phần thân kênh 102 có thể được tạo thành ở trên cùng của (tức là theo hướng Y) lớp nền 118 như thân khối silic (Si)

Hình 1C là mặt cắt ngang của thân kênh 102 được chụp dọc theo đường 1C-1C trên Hình 1B. Do sự thay đổi về hướng, các cấu trúc dây nano 106(1)-106(3) tạo thành kênh chung 108 giờ xuất hiện để kẹp vật liệu cực cổng 112 vào phần cực cổng trên cùng 120, phần cực cổng giữa 122 và phần cực cổng dưới cùng 124 (và có thể được gọi là chồng cực cổng mặc dù nó có thể là cấu trúc nhất thể). Cần hiểu rõ là mỗi phần 120, 122 và 124 đều được làm từ vật liệu cực cổng 112 và là một cấu trúc liên tục (xem rõ hơn trên Hình 1A và Hình 1B). Phần cực cổng dưới cùng 124 gần về mặt vật lý với lớp nền 118 chỉ có các vật liệu loại điện môi ở giữa. Mặc dù không được minh họa trên Hình 1A và Hình 1B, các cấu trúc dây nano 106(1)-106(3) tiếp giáp với vật liệu cách điện 126, và các lớp phân cách 114(1)-114(3) được đặt gần các phần cực cổng 120, 122, 124 hơn so với vật liệu cách điện 126. Các lớp vật liệu điện môi K cao 116(1)-116(3) liền kề trực tiếp với vật liệu cực cổng 112.

Tiếp tục tham chiếu tới Hình 1C, giờ đây có thể thấy vùng cực nguồn 128 và vùng cực máng 130. Trong khi vùng cực nguồn 128 được thể hiện là ở bên trái (sử dụng trục Z) của kênh chung 108 và vùng cực máng 130 được thể hiện là ở phía bên phải của kênh chung 108, cần hiểu rõ là những vùng này có thể được chuyển đổi mà không làm thay đổi đáng kể hoạt động của tranzito GAA 100.

Có thể có điện dung ký sinh 132 được tạo ra giữa lớp nền 118 và vùng cực nguồn 128 và điện dung ký sinh bổ sung 134 được tạo ra giữa vùng cực máng 130 và lớp nền 118. Điện dung ký sinh thêm nữa 136 có thể được tạo ra giữa phần cực cổng dưới cùng 124 và lớp nền 118. Điện dung này được tạo ra bởi kim loại của vật liệu cực cổng 112 đóng vai trò như bản cực thứ nhất của tụ điện được ngăn cách bởi ít nhất vật liệu điện môi 116(3) với lớp nền 118, đóng vai trò như bản cực thứ hai của tụ điện. Điện dung có thể được tính toán từ diện tích A của “các bản cực” và không gian (d) giữa các bản cực theo phương trình đã biết:

$$C = \epsilon_0 \frac{A}{d} \quad \text{Phương trình 1}$$

trong đó ϵ_0 là hằng số điện ($\epsilon_0 \approx 8,854 \times 10^{-12} \text{ F} \cdot \text{m}^{-1}$). Điện dung ký sinh này có thể tác động tiêu cực đến hiệu suất hoạt động, góp phần tiêu thụ công suất không mong muốn và/hoặc góp phần làm tăng dòng điện rò.

Để giảm điện dung ký sinh 136 được tạo ra giữa phần cực cổng dưới cùng 124 và lớp nền 118, các khía cạnh làm ví dụ của sáng chế đề xuất tranzito GAA có kênh ở dưới phần cực cổng dưới cùng và ở trên một phần của lớp nền SOI thay vì lớp nền khối silic. Về cơ bản nhất, những thay đổi làm tăng d trong phương trình trên, do đó làm giảm điện dung. Việc điều khiển kênh được thêm vào là một thách thức vì cực cổng sẽ không bao quanh kênh như đã thực hiện với các cấu trúc nano 106(1)-106(3). Theo đó, hình dạng của kênh mới được điều khiển để tạo điều kiện thuận lợi cho việc điều khiển như được giải thích kỹ hơn dưới đây với tham chiếu đến tranzito GAA 200 được minh họa trên Hình 2.

Theo khía cạnh làm ví dụ thứ nhất, SOI có thể hoàn toàn là SOI (nghĩa là chất cách điện có cùng tính chất với lớp nền silic). Theo khía cạnh làm ví dụ thứ hai, SOI có thể giới hạn vùng diện tích của chất cách điện ở ngay bên dưới kênh dưới cùng.

Về vấn đề này, Hình 2 minh họa tranzito GAA 200, mà ở khía cạnh làm ví dụ là tranzito hiệu ứng trường bán dẫn oxit kim loại (metal oxide semiconductor field-effect transistor - MOSFET) có kênh dưới cùng bổ sung để giảm điện dung ký sinh. Do đó, tranzito GAA 200 cũng có thể được gọi là GAA FET. Hình 2 được cung cấp từ cùng một phối cảnh như Hình 1C, với trục X mở rộng vào và ra khỏi hình ảnh, trục Y là trục thẳng đứng và trục Z là từ trái sang phải (hoặc từ phải sang trái) của hình ảnh như được đánh dấu. Giống như tranzito GAA 100, tranzito GAA 200 bao gồm các cấu trúc dây nano, màng nano hoặc tấm nano, nói chung là các cấu trúc nano 206(1)-206(3) tạo thành kênh chung 208 và cụ thể hơn, kênh trên cùng 210(1), kênh giữa 210(2) và kênh dưới cùng 210(3). Các kênh trên cùng, dưới cùng và giữa được sử dụng với tham chiếu đến trục thẳng đứng hoặc trục Y. Mỗi kênh 210(1)-210(3) có độ dài kênh tương ứng 210L(1)-210L(3) dọc theo trục chính hoặc trục dọc (tức là dọc theo trục Z). Theo một khía cạnh làm ví dụ, các độ dài kênh 210L(1)-210L(3) là đồng nhất hoặc giống hệt nhau và có thể nằm trong phạm vi từ xấp xỉ tám đến hai mươi nano mét (8-20 nm). Hơn nữa, mỗi kênh 210(1)-210(3) có chiều dày kênh tương ứng 210T(1)-210T(3) dọc theo trục thẳng đứng (tức là dọc theo trục y). Theo một khía cạnh làm ví dụ, các chiều dày kênh 210T(1)-210T(3) là đồng nhất hoặc giống hệt nhau và chiều dày có thể nằm trong phạm vi từ xấp xỉ mười hai đến bốn mươi nano mét (12-40 nm).

Như được sử dụng ở đây, xấp xỉ được định nghĩa là nằm ở trong khoảng năm phần trăm (5%).

Tiếp tục tham chiếu tới Hình 2, vật liệu cực cổng 212 bao quanh ít nhất một phần của các cấu trúc nano 206(1)-206(3). Đặc biệt, các cấu trúc nano 206(1)-206(3) có chu vi được tạo từ nhiều cạnh (ví dụ, bốn) và vật liệu cực cổng 212 mở rộng xung quanh chu vi này ít nhất một phần của chiều dài kênh 210L(1)-210L(3) dọc theo trục Z.

Cần hiểu rõ là vật liệu cực cổng 212 thực sự tiếp giáp ở chỗ (tương tự như vật liệu cực cổng 112 trên Hình 1A, Hình 1B) vật liệu cực cổng 212 mở rộng theo chiều thẳng đứng lên và xuống trục Y khi nhìn từ các điểm cuối trên trục X (tức là, có một khối vật liệu cực cổng 212 thẳng đứng “phía sau” hình ảnh trên Hình 2 và một khối khác “ở phía trước” hình ảnh trên Hình 2). Các lớp vật liệu điện môi K cao 216(1)-216(3) liền

kề trực tiếp với vật liệu cực cổng 212, và lần lượt được bao quanh bởi các lớp phân cách 214(1)-214(3).

Thay vì lớp nền khối silic 118, tranzito GAA 200 sử dụng lớp nền SOI 218, được tạo thành từ lớp cách điện 218A và lớp nền 218B. Lớp cách điện 218A có thể là vật liệu oxit silic và lớp nền 218B có thể là silic (Si), silic-gecmani (SiGe) hoặc một vật liệu bán dẫn khác mà không nằm ngoài phạm vi của sáng chế. Lớp nền 218B có bề mặt trên cùng 220 mở rộng trong một mặt phẳng dọc theo các trục X và Z. Lớp cách điện 218A được đặt bên trên và trên bề mặt trên cùng 220 của lớp nền 218B và theo khía cạnh làm ví dụ thứ nhất, có cùng tính chất với lớp nền 218B sao cho toàn bộ bề mặt trên cùng 220 được tạo thành từ lớp cách điện 218A. Theo khía cạnh làm ví dụ thứ hai, lớp cách điện 218A có thể có vùng diện tích gần giống với vùng diện tích của kênh 210 (được hiển thị bằng các đường chấm 218A'). Chồng cực cổng và kênh của tranzito GAA 200 được đặt bên trên và trên lớp cách điện 218A và có thể được coi là có trục thẳng đứng (tức là trục Y) vuông góc với mặt phẳng của bề mặt trên cùng 220, trục ngang (tức là trục X) song song với mặt phẳng của bề mặt trên cùng 220 và trục dọc (tức là trục Z) song song với mặt phẳng (và vuông góc với trục ngang).

Vật liệu cực cổng 212 của tranzito GAA 200 có thể được khái niệm hóa là phần dưới cùng 222, phần giữa 224 và phần trên cùng 226. Cần hiểu rõ là nhiều phần hơn (hoặc ít phần hơn, miễn là có ít nhất phần dưới cùng 222 được đặt theo chiều thẳng đứng giữa cấu trúc nano dưới cùng 206(3) và lớp cách điện 218A) có thể có trong tranzito GAA 200 mà nằm ngoài phạm vi của sáng chế. Ngoài các lớp phân cách 214(1)-214(3) và các lớp vật liệu điện môi K cao 216(1)-216(3), các phần 222, 224, 226 có thể có thêm vật liệu cách điện 228 vào giữa các lớp phân cách 214(1)-214(3) và các cấu trúc nano 206(1)-206(3). Các cấu trúc nano 206(1)-206(3) mở rộng vào vùng cực nguồn 230 và vùng cực máng 232 tương tự như tranzito GAA 100.

Phần dưới cùng 222 có thể có chiều dài cực cổng 222L mở rộng theo trục Z (tức là trục dọc) nằm trong khoảng từ tám đến hai mươi (8-20) nm và thực tế hơn là từ mười hai đến mười sáu (12-16) nm. Phần dưới cùng 222 cũng có thể có chiều dày 222T dọc theo trục thẳng đứng (tức là trục Y). Trong khi các kích thước của phần dưới cùng 222

được thảo luận cụ thể, cần hiểu rõ là các phần 224, 226 khác có thể có các kích thước tương đương.

Ngoài các cấu trúc nano 206(1)-206(3) được đặt trên bề mặt trên cùng 220, các khía cạnh làm ví dụ theo sáng chế đề xuất cấu trúc nano bổ sung 234 được đặt giữa phần dưới cùng 222 và lớp cách điện 218A. Cấu trúc nano bổ sung 234 ở đây được gọi là kênh dưới cùng và có chiều dày 234T dọc theo trục thẳng đứng (trục Y). Theo một khía cạnh làm ví dụ, chiều dày 234T nhỏ hơn hoặc bằng một phần ba chiều dài cực cổng 222L. Nói cách khác, chiều dài cực cổng 222L lớn hơn ít nhất ba lần so với chiều dày kênh dưới cùng 234T. Chiều dày kênh dưới cùng 234T cũng có thể nhỏ hơn chiều dày kênh 210T(3). Cần lưu ý dự kiến là các chiều dày kênh 210T(1)-210T(3) về cơ bản là giống nhau, và do đó, chiều dày kênh dưới cùng 234T là mỏng nhất trong số các kênh. Tuy nhiên, ngay cả khi các chiều dày kênh 210T(1)-210T(3) khác nhau, chiều dày kênh dưới cùng 234T vẫn là mỏng nhất, mỏng hơn bất kỳ kênh nào khác có trong tranzito GAA 200. Cấu trúc nano 234 cũng có thể có độ dài kênh dưới cùng 234L giống với độ dài kênh 210L(1)-210L(3).

Bằng việc thêm vào kênh dưới cùng 234 cũng như lớp cách điện 218A, khoảng cách d' giữa vật liệu cực cổng 212 và phần dẫn điện của lớp nền được tăng lên. Trở lại phương trình 1, khi d tăng, thì điện dung giảm. Do đó, việc thêm vào kênh dưới cùng 234 giúp làm giảm điện dung ký sinh. Hơn nữa, vì vật liệu cực cổng 212 không bao quanh kênh dưới cùng 234, nên có ít điện trường từ vật liệu cực cổng 212 hoạt động trên kênh dưới cùng 234 dẫn đến việc kiểm soát kênh dưới cùng 234 ít hơn. Theo đó, chiều dày kênh dưới cùng 234T được chọn tương ứng với chiều dài cực cổng 222L và chiều dày kênh 210T(3) để cung cấp khả năng kiểm soát thích hợp đối với kênh dưới cùng 234.

Cần hiểu rõ là cấu trúc nano 234 là kênh chức năng với dòng điều khiển tốt, giảm rò rỉ và giảm điện dung ký sinh cho tranzito GAA 200 được tạo ra). Tranzito GAA kết quả 200 có thể được kết hợp vào IC mà chỉ một hoặc một vài tranzito trong IC là tranzito GAA 200 cho đến IC mà tất cả các tranzito trong đó đều là tranzito GAA 200. Nghĩa là, IC có thể được tạo ra có một, một số hoặc tất cả các tranzito được tạo ra theo sáng chế.

Hình 3 cung cấp lưu đồ quy trình 300 liên quan đến việc chế tạo tranzito GAA 200 trên Hình 2 trong khi Hình 4A đến Hình 4I cung cấp các mặt cắt ngang sản phẩm của quy trình 300 ở các giai đoạn chế tạo khác nhau của quy trình 300 như đã nêu. Đặc biệt, quy trình 300 làm nổi bật việc thêm vào kênh dưới cùng 234 giúp làm giảm điện dung ký sinh giữa lớp nền 218 và phần dưới cùng 222 trong tranzito GAA 200.

Về vấn đề này, quy trình 300 bắt đầu bằng việc tạo ra lớp nền SOI 218 với bề mặt trên cùng phẳng (khối 302). Lưu ý rằng không chỉ lớp nền 218B có bề mặt trên cùng 220, mà cả lớp cách điện 218A cũng có bề mặt trên cùng phẳng 400 của sản phẩm trung gian 402 (xem Hình 4A) song song với bề mặt trên cùng 220. Sau đó, tranzito GAA 200 được tạo ra (khối 304) ở trên cùng của lớp cách điện 218A, trong đó trên cùng trong ngữ cảnh này có nghĩa là trên bề mặt trên cùng phẳng 400 theo hướng trục Y.

Việc tạo ra tranzito GAA 200 có thể được chia nhỏ thành các bước con bao gồm tạo ra lớp kênh dưới cùng 404 trên bề mặt trên cùng 400 (khối 304A) để tạo ra sản phẩm trung gian 406 (xem Hình 4B). Việc sử dụng kênh dưới cùng 234 sẽ được tạo ra từ lớp kênh dưới cùng 404 giúp ngăn cách vật liệu cực cổng 212 (được áp dụng ở bước tiếp theo) khỏi lớp nền 218B, làm tăng d' trên Hình 2, và tương ứng giảm điện dung giữa chúng. Ban đầu, lớp kênh dưới cùng 404 có thể có cùng tính chất với bề mặt trên cùng phẳng 400, nhưng có thể được cắt theo chiều dài và chiều dày thích hợp cũng như được mài đến chiều dày thích hợp để tạo ra kênh dưới cùng 234. Ví dụ, chiều dày 234T của lớp kênh dưới cùng 404 có thể dày xấp xỉ ba đến bảy (3-7) nm và chiều dài 234L có thể xấp xỉ 8-20 nm.

Vật liệu cực cổng 212, và đặc biệt là phần dưới cùng 222, sau đó được tạo ra trên lớp kênh dưới cùng 404 (khối 304B) để tạo ra sản phẩm trung gian 408 (xem Hình 4C). Rãnh có thể được khắc ăn mòn vào vật liệu cực cổng 212 và được lót bằng các lớp phân cách 214, các lớp vật liệu điện môi 216 và vật liệu cách điện bổ sung 228 như đã biết. Lưu ý rằng trong một số quy trình, không gian mà vật liệu cực cổng 212 chiếm ban đầu có thể được lấp đầy bởi vật liệu tạm thời.

Kênh 210(3) được tạo ra trên vật liệu cực cổng 212 (và trong rãnh) (khối 304C) để tạo ra sản phẩm trung gian 410 (xem Hình 4D). Các lớp phân cách bổ sung 214, các lớp vật liệu điện môi 216 và vật liệu cách điện 228 có thể được dùng để bao quanh kênh

210(3). Vật liệu cực cổng bổ sung 212 được dùng để mở rộng vật liệu cực cổng 212 xung quanh kênh 210(3) (khối 304D). Các bước 304C và 304D có thể được lặp lại cho đến khi chồng cực cổng/kênh thích hợp được tạo ra (ví dụ, kênh dưới cùng cộng với ba kênh). Hoàn thành việc lặp lại tạo ra sản phẩm trung gian 412 (xem Hình 4E). Sản phẩm trung gian 412 sau đó được khắc ăn mòn để tạo ra các rãnh cực nguồn/cực máng 414 để tạo ra sản phẩm trung gian 416 (khối 306) như được thể hiện trên Hình 4F. Sau đó vùng cực nguồn và vùng cực máng được phát triển thông qua quy trình tăng trưởng epitaxy (khối 308) để tạo ra sản phẩm trung gian 418 như thể hiện trên Hình 4G. Quá trình khắc ăn mòn khác được thực hiện (khối 310) để tạo ra sản phẩm trung gian 420 như thể hiện trên Hình 4H, và điện môi cực cổng được tạo ra (khối 312) để tạo ra sản phẩm hoàn chỉnh 422 (xem Hình 4I).

Các linh kiện tranzito GAA theo các khía cạnh được bộc lộ ở đây có thể được cung cấp trong hoặc tích hợp vào bất kỳ thiết bị dựa trên bộ xử lý nào. Các ví dụ, nhưng không giới hạn, bao gồm đầu thu giải mã tín hiệu (set top box), thiết bị giải trí, thiết bị điều hướng, thiết bị truyền thông, đơn vị dữ liệu vị trí cố định, đơn vị dữ liệu vị trí di động, thiết bị hệ thống định vị toàn cầu (global positioning system - GPS), điện thoại di động, điện thoại tế bào, điện thoại thông minh, điện thoại giao thức khởi tạo phiên (session initiation protocol - SIP), máy tính bảng, điện thoại bảng, máy chủ, máy tính, máy tính xách tay, thiết bị điện toán di động, thiết bị điện toán đeo được (ví dụ, đồng hồ thông minh, thiết bị theo dõi sức khỏe hoặc thiết bị điện tử thể thao, kính mắt, v.v.) máy tính để bàn, thiết bị trợ lý số cá nhân (personal digital assistant - PDA), màn hình, màn hình máy tính, tivi, bộ chỉnh sóng, máy thu thanh, máy thu thanh vệ tinh, máy nghe nhạc, máy nghe nhạc số, máy nghe nhạc di động, thiết bị phát video kỹ thuật số, thiết bị phát video, đầu DVD, thiết bị phát video kỹ thuật số di động, ô tô, bộ phận của xe, các hệ thống điện tử hàng không, thiết bị bay không người lái, thiết bị bay nhiều cánh quạt.

Về vấn đề này, Hình 5 minh họa ví dụ về hệ thống dựa trên bộ xử lý 500 có thể bao gồm các tranzito GAA như được minh họa trên Hình 2. Theo ví dụ này, hệ thống dựa trên bộ xử lý 500 bao gồm bộ xử lý 502 bao gồm một hoặc nhiều CPU 504. Bộ xử lý 502 có thể có bộ nhớ đệm 506 được ghép nối với (các) CPU 504 để truy cập nhanh vào dữ liệu được lưu trữ tạm thời. Bộ nhớ đệm 506 có thể bao gồm các tranzito GAA 508 như tranzito GAA 200. Bộ xử lý 502 được ghép nối với bus hệ thống 510 và có thể

ghép nối các thiết bị chủ và tớ có trong hệ thống dựa trên bộ xử lý 500. Như đã biết, bộ xử lý 502 truyền thông với các thiết bị khác này bằng cách trao đổi thông tin địa chỉ, điều khiển và dữ liệu qua bus hệ thống 510. Mặc dù không được minh họa trên Hình 5, nhưng nhiều bus hệ thống 510 có thể được cung cấp, trong đó mỗi bus hệ thống 510 tạo thành một kết cấu khác nhau. Ví dụ, bộ xử lý 502 có thể truyền thông các yêu cầu giao dịch bus tới hệ thống bộ nhớ 512 như một ví dụ về thiết bị tớ. Hệ thống bộ nhớ 512 có thể bao gồm các cấu trúc bộ nhớ hoặc các mảng bao gồm các tranzito GAA 514.

Các thiết bị chủ và tớ khác có thể được kết nối với bus hệ thống 510. Như minh họa trên Hình 5, các thiết bị này có thể bao gồm hệ thống bộ nhớ 512, một hoặc nhiều thiết bị đầu vào 516, mà có thể bao gồm các tranzito GAA 518. (Các) thiết bị đầu vào 516 có thể bao gồm bất kỳ loại thiết bị đầu vào nào, bao gồm nhưng không giới hạn ở các khóa đầu vào, công tắc, bộ xử lý giọng nói, v.v. Các thiết bị này cũng có thể bao gồm một hoặc nhiều thiết bị đầu ra 520, và một hoặc nhiều thiết bị giao diện mạng 522, mà có thể bao gồm các tranzito GAA 524. (Các) thiết bị đầu ra 520 có thể bao gồm bất kỳ loại thiết bị đầu ra nào, bao gồm nhưng không giới hạn ở âm thanh, video, các chỉ báo hình ảnh khác, v.v. Các thiết bị này cũng có thể bao gồm một hoặc nhiều bộ điều khiển hiển thị 526, bao gồm tranzito GAA 528. (Các) thiết bị giao diện mạng 522 có thể là bất kỳ thiết bị nào được tạo cấu hình để cho phép trao đổi dữ liệu đến và từ mạng 530. Mạng 530 có thể là bất kỳ loại mạng nào, bao gồm nhưng không giới hạn ở mạng có dây hoặc không dây, mạng riêng hoặc công cộng, mạng cục bộ (local area network - LAN), mạng cục bộ không dây (wireless local area network - WLAN), mạng diện rộng (wide area network - WAN), mạng BLUETOOTH™ và Internet. (Các) thiết bị giao diện mạng 522 có thể được tạo cấu hình để hỗ trợ bất kỳ loại giao thức truyền thông mong muốn nào.

Bộ xử lý 502 cũng có thể được tạo cấu hình để truy cập (các) bộ điều khiển hiển thị 526 qua bus hệ thống 510 để điều khiển thông tin được gửi đến một hoặc nhiều màn hình 532. (Các) bộ điều khiển hiển thị 526 gửi thông tin đến (các) màn hình 532 để được hiển thị thông qua một hoặc nhiều bộ xử lý video 534, bộ xử lý này xử lý thông tin cần được hiển thị thành định dạng phù hợp với (các) màn hình 532. (Các) bộ xử lý video 534 có thể bao gồm các tranzito GAA 536. (Các) màn hình 532 có thể bao gồm bất kỳ loại màn hình nào, bao gồm nhưng không giới hạn ở ống tia âm cực (cathode ray tube -

CRT), màn hình tinh thể lỏng (liquid crystal display - LCD), màn hình plasma, màn hình điốt phát quang (light emitting diode - LED), v.v.

Hình 6 minh họa ví dụ về thiết bị truyền thông không dây 600 có thể bao gồm các thành phần RF trong đó có thể có tranzito GAA. Thiết bị truyền thông không dây 600 có thể bao gồm hoặc được cung cấp trong bất kỳ thiết bị nào được đề cập ở trên làm ví dụ. Như được thể hiện trên Hình 6, thiết bị truyền thông không dây 600 bao gồm bộ thu phát 604 và bộ xử lý dữ liệu 608. Bộ xử lý dữ liệu 608 có thể bao gồm bộ nhớ (không được thể hiện trên hình vẽ) để lưu trữ dữ liệu và mã chương trình. Bộ thu phát 604 bao gồm bộ phát 610 và bộ thu 612 hỗ trợ truyền thông hai chiều. Nói chung, thiết bị truyền thông không dây 600 có thể bao gồm bất kỳ số lượng bộ phát và/hoặc bộ thu cho bất kỳ số lượng hệ thống truyền thông và dải tần số nào. Tất cả hoặc một phần của bộ thu phát 604 có thể được triển khai trên một hoặc nhiều IC tương tự, IC RF (RFIC), IC tín hiệu hỗn hợp, v.v.

Bộ phát 610 hoặc bộ thu 612 có thể được triển khai với kiến trúc siêu tạo phách tần hoặc kiến trúc chuyển đổi trực tiếp. Trong kiến trúc siêu tạo phách tần, tín hiệu được chuyển đổi tần số giữa RF và băng tần cơ sở trong nhiều giai đoạn, ví dụ, từ RF sang tần số trung tần (intermediate frequency - IF) trong một giai đoạn, và sau đó từ IF sang băng tần cơ sở trong một giai đoạn khác đối với bộ thu 612. Trong kiến trúc chuyển đổi trực tiếp, tín hiệu được chuyển đổi tần số giữa RF và băng tần cơ sở trong một giai đoạn. Các kiến trúc siêu tạo phách tần và chuyển đổi trực tiếp có thể sử dụng các khối mạch khác nhau và/hoặc có các yêu cầu khác nhau. Trong thiết bị truyền thông không dây 600 trên Hình 6, bộ phát 610 và bộ thu 612 được triển khai với kiến trúc chuyển đổi trực tiếp.

Trong đường truyền, bộ xử lý dữ liệu 608 xử lý dữ liệu sẽ được truyền và cung cấp các tín hiệu đầu ra tương tự I và Q cho bộ phát 610. Trong thiết bị truyền thông không dây làm ví dụ 600, bộ xử lý dữ liệu 608 bao gồm các bộ chuyển đổi số sang tương tự (digital-to-analog-converter - DAC) 614(1) và 614(2) để chuyển đổi các tín hiệu số được tạo ra bởi bộ xử lý dữ liệu 608 thành các tín hiệu đầu ra tương tự I và Q, ví dụ, các dòng đầu ra I và Q, để xử lý thêm.

Trong bộ phát 610, các bộ lọc thông thấp 616(1), 616(2) lọc các tín hiệu đầu ra tương tự I và Q tương ứng để loại bỏ các hình ảnh không mong muốn do chuyển đổi số sang tương tự trước đó gây ra. Các bộ khuếch đại (AMP) 618(1), 618(2) khuếch đại các tín hiệu từ các bộ lọc thông thấp 616(1), 616(2) tương ứng và cung cấp các tín hiệu băng tần cơ sở I và Q. Bộ chuyển đổi tăng tần số 620 chuyển đổi tăng tần số các tín hiệu băng tần cơ sở I và Q lên với các tín hiệu bộ dao động cục bộ (local oscillator - LO) truyền (transmit - TX) I và Q thông qua các bộ trộn 624(1), 624(2) từ bộ tạo tín hiệu TX LO 622 để cung cấp tín hiệu đã được chuyển đổi tăng tần số 626. Bộ lọc 628 lọc tín hiệu đã được chuyển đổi tăng tần số 626 để loại bỏ các hình ảnh không mong muốn gây ra bởi sự chuyển đổi tăng tần số cũng như tạp âm trong dải tần số nhận. Bộ khuếch đại công suất (power amplifier - PA) 630 khuếch đại tín hiệu đã được chuyển đổi tăng tần số 626 từ bộ lọc 628 để thu được mức công suất đầu ra mong muốn và cung cấp tín hiệu RF truyền. Tín hiệu RF truyền được định tuyến qua bộ song công hoặc bộ chuyển mạch 632 và được truyền qua anten 634.

Trong đường thu, anten 634 nhận tín hiệu được truyền đi bởi các trạm gốc và cung cấp tín hiệu RF nhận được, tín hiệu này được định tuyến qua bộ song công hoặc bộ chuyển mạch 632 và được cung cấp đến bộ khuếch đại nhiễu thấp (low noise amplifier - LNA) 636. Bộ song công hoặc bộ chuyển mạch 632 được thiết kế để hoạt động với sự phân tách tần số của bộ song công RX-đến-TX cụ thể, sao cho các tín hiệu RX được cách ly khỏi các tín hiệu TX. Tín hiệu RF nhận được được khuếch đại bởi LNA 636 và được lọc bởi bộ lọc 638 để thu được tín hiệu đầu vào RF mong muốn. Các bộ trộn chuyển đổi giảm tần số 640(1), 640(2) trộn một đầu ra của bộ lọc 638 với các tín hiệu LO nhận (receive - RX) I và Q (tức là, LO_I và LO_Q) từ bộ tạo tín hiệu RX LO 642 để tạo ra các tín hiệu băng tần cơ sở I và Q. Các tín hiệu băng tần cơ sở I và Q được khuếch đại bởi các bộ khuếch đại 644(1), 644(2) và được lọc thêm bởi các bộ lọc thông thấp 646(1), 646(2) để thu được các tín hiệu đầu vào tương tự I và Q được cung cấp cho bộ xử lý dữ liệu 608. Trong ví dụ này, bộ xử lý dữ liệu 608 bao gồm các bộ chuyển đổi tương tự sang số (ADC) 648(1), 648(2) để chuyển đổi các tín hiệu đầu vào tương tự thành các tín hiệu số để bộ xử lý dữ liệu 608 xử lý tiếp.

Trong thiết bị truyền thông không dây 600 trên Hình 6, bộ tạo tín hiệu TX LO 622 tạo ra các tín hiệu TX LO I và Q được sử dụng để chuyển đổi tăng tần số, trong khi

bộ tạo tín hiệu RX LO 642 tạo ra các tín hiệu RX LO I và Q được sử dụng để chuyển đổi giảm tần số. Mỗi tín hiệu LO là một tín hiệu tuần hoàn với một tần số cơ bản cụ thể. Mạch vòng khóa pha (phase-locked loop - PLL) truyền (TX) 650 nhận thông tin thời gian từ bộ xử lý dữ liệu 608 và tạo ra tín hiệu điều khiển được sử dụng để điều chỉnh tần số và/hoặc pha của các tín hiệu TX LO từ bộ tạo tín hiệu TX LO 622. Tương tự, mạch vòng khóa pha (PLL) nhận (RX) 652 nhận thông tin thời gian từ bộ xử lý dữ liệu 608 và tạo ra tín hiệu điều khiển được sử dụng để điều chỉnh tần số và/hoặc pha của các tín hiệu RX LO từ bộ tạo tín hiệu RX LO 642.

Người có hiểu biết trung bình trong lĩnh vực sẽ hiểu rõ rằng các khối logic, môđun, mạch và thuật toán được mô tả liên quan đến các khía cạnh được bộc lộ trong sáng chế có thể được triển khai dưới dạng phần cứng điện tử, các lệnh được lưu trữ trong bộ nhớ hoặc trong phương tiện đọc được bằng máy tính khác và được thực thi bởi một bộ xử lý hoặc thiết bị xử lý khác, hoặc kết hợp cả hai. Các thiết bị được mô tả ở đây có thể được sử dụng trong bất kỳ mạch, thành phần phần cứng, mạch tích hợp (IC) hoặc chip IC nào, làm ví dụ. Bộ nhớ được bộc lộ ở đây có thể là bất kỳ loại và kích thước bộ nhớ nào và có thể được tạo cấu hình để lưu trữ bất kỳ loại thông tin mong muốn nào. Để minh họa rõ ràng khả năng thay thế cho nhau này, các thành phần, các khối, các môđun, các mạch và các bước minh họa khác nhau đã được mô tả chung ở trên về chức năng của chúng. Việc triển khai chức năng như thế nào phụ thuộc vào ứng dụng cụ thể, các lựa chọn thiết kế và/hoặc các ràng buộc thiết kế áp đặt lên hệ thống tổng thể. Người có hiểu biết trung bình có thể triển khai tính năng được mô tả bằng nhiều cách khác nhau cho mỗi ứng dụng cụ thể, nhưng những quyết định triển khai như vậy không được hiểu là nằm ngoài phạm vi của sáng chế.

Các khối, các môđun và các mạch logic minh họa khác nhau được mô tả liên quan đến các khía cạnh được bộc lộ ở đây có thể được triển khai hoặc thực hiện với bộ xử lý, Bộ xử lý tín hiệu số (DSP), Mạch tích hợp cho ứng dụng cụ thể (Application Specific Integrated Circuit - ASIC), Mảng cổng lập trình được theo trường (Field Programmable Gate Array - FPGA) hoặc thiết bị logic có thể lập trình khác, cổng hoặc logic tranzito rời rạc, các thành phần phần cứng rời rạc hoặc bất kỳ sự kết hợp nào của chúng được thiết kế để thực hiện các chức năng được mô tả ở đây. Bộ xử lý có thể là bộ vi xử lý, nhưng theo cách khác, bộ xử lý có thể là bất kỳ bộ xử lý, bộ điều khiển, vi điều khiển

hoặc máy trạng thái thông thường nào. Bộ xử lý cũng có thể được triển khai dưới dạng sự kết hợp của các thiết bị điện toán (ví dụ, sự kết hợp của DSP và bộ vi xử lý, nhiều bộ vi xử lý, một hoặc nhiều bộ vi xử lý kết hợp với lõi DSP hoặc bất kỳ cấu hình nào khác như vậy).

Các khía cạnh được bộc lộ ở đây có thể được thể hiện trong phần cứng và trong các hướng dẫn được lưu trữ trong phần cứng, và có thể nằm trong, ví dụ bộ nhớ truy cập ngẫu nhiên (Random Access Memory - RAM), bộ nhớ flash, bộ nhớ chỉ đọc (Read Only Memory - ROM), ROM lập trình được bằng điện (Electrically Programmable ROM - EPROM), ROM lập trình được có thể xóa bằng điện (Electrically Erasable Programmable ROM - EEPROM), các thanh ghi, đĩa cứng, đĩa tháo lắp được, CD-ROM hoặc bất kỳ dạng phương tiện đọc được bằng máy tính nào trong lĩnh vực này. Phương tiện lưu trữ làm ví dụ được ghép nối với bộ xử lý để bộ xử lý có thể đọc thông tin từ và ghi thông tin vào phương tiện lưu trữ. Theo cách khác, phương tiện lưu trữ có thể được tích hợp vào bộ xử lý. Bộ xử lý và phương tiện lưu trữ có thể nằm trong ASIC. ASIC có thể nằm trong một trạm ở xa. Theo cách khác, bộ xử lý và phương tiện lưu trữ có thể nằm dưới dạng các thành phần rời rạc trong trạm ở xa, trạm gốc, hoặc máy chủ.

Cũng cần lưu ý rằng các bước vận hành được mô tả trong bất kỳ các khía cạnh làm ví dụ nào ở đây được mô tả để cung cấp làm các ví dụ và thảo luận. Các hoạt động được mô tả có thể được thực hiện theo nhiều trình tự khác nhau ngoài các trình tự đã được minh họa. Hơn nữa, các hoạt động được mô tả trong một bước hoạt động đơn lẻ thực sự có thể được thực hiện trong một số bước khác nhau. Thêm nữa, một hoặc nhiều bước hoạt động được thảo luận trong các khía cạnh làm ví dụ có thể được kết hợp Cần phải hiểu rằng các bước hoạt động được minh họa trong các sơ đồ có thể có nhiều sửa đổi khác nhau như sẽ dễ thấy đối với người có hiểu biết trung bình trong lĩnh vực này. Người có hiểu biết trung bình trong lĩnh vực kỹ thuật cũng sẽ hiểu rằng các thông tin và tín hiệu có thể được biểu diễn bằng cách sử dụng bất kỳ công nghệ và kỹ thuật khác nhau nào. Ví dụ, dữ liệu, các chỉ dẫn, các lệnh, thông tin, các tín hiệu, các bit, các ký hiệu và các chip có thể được tham chiếu thông qua mô tả ở trên có thể được biểu thị bằng các điện áp, các dòng điện, các sóng điện từ, các từ trường hoặc hạt, các trường quang học hoặc hạt, hoặc bất kỳ sự kết hợp của chúng.

Phần mô tả trên của sáng chế được cung cấp để cho phép bất kỳ người nào có hiểu biết trung bình trong lĩnh vực thực hiện hoặc sử dụng sáng chế. Những sửa đổi khác nhau đối với sáng chế sẽ rõ ràng với những người có hiểu biết trung bình trong lĩnh vực và các nguyên tắc chung được xác định ở đây có thể được áp dụng cho các biến thể khác. Do đó, sáng chế không nhằm giới hạn trong các ví dụ và thiết kế được mô tả ở đây, mà được dành cho phạm vi rộng nhất phù hợp với các nguyên tắc và tính năng mới được bộc lộ ở đây.

YÊU CẦU BẢO HỘ

1. Mạch tích hợp (integrated circuit - IC) bao gồm:

lớp nền bao gồm bề mặt trên cùng mở rộng trong một mặt phẳng;

lớp cách điện được đặt bên trên và trên bề mặt trên cùng của lớp nền; và

tranzito có cực cổng bao xung quanh (gate-all-around - GAA), tranzito GAA được đặt bên trên và trên lớp cách điện, tranzito GAA có trục thẳng đứng vuông góc với mặt phẳng, trục ngang song song với mặt phẳng và trục dọc song song với mặt phẳng, tranzito GAA bao gồm:

kênh thứ nhất có trục chính dọc theo trục dọc, kênh thứ nhất kéo dài song song với mặt phẳng và được đặt trên bề mặt trên cùng của lớp nền, kênh thứ nhất bao gồm:

chiều dày thứ nhất dọc theo trục thẳng đứng;

nhiều cạnh song song với trục chính; và

chu vi được tạo từ nhiều cạnh song song với trục chính của kênh thứ nhất;

cực cổng mở rộng xung quanh chu vi của kênh thứ nhất, cực cổng bao gồm phần dưới cùng, phần dưới cùng của cực cổng được đặt thẳng đứng giữa kênh thứ nhất và lớp cách điện, phần dưới cùng có chiều dài cực cổng song song với trục dọc; và

cấu trúc nano bao gồm kênh dưới cùng nằm giữa phần dưới cùng của cực cổng và lớp cách điện, cấu trúc nano có chiều dày dọc theo trục thẳng đứng, chiều dày nhỏ hơn hoặc bằng một phần ba chiều dài cực cổng, chiều dày của cấu trúc nano nhỏ hơn chiều dày thứ nhất.

2. IC theo điểm 1, trong đó kênh dưới cùng bao gồm tám nano.

3. IC theo điểm 1, trong đó kênh thứ nhất bao gồm tám nano.

4. IC theo điểm 1, IC này còn bao gồm nhiều kênh được đặt phía trên kênh thứ nhất.

5. IC theo điểm 1, trong đó kênh dưới cùng được làm rỗng hoàn toàn.

6. IC theo điểm 1, trong đó chiều dài cực cổng nằm trong khoảng từ tám đến hai mươi nano mét (8-20 nm).

7. IC theo điểm 1, trong đó chiều dài cực cổng nằm trong khoảng từ mười hai đến mười sáu nano mét (12-16 nm).

8. IC theo điểm 1, trong đó chiều dày kênh dưới cùng nằm trong khoảng từ ba đến bảy nano mét (3-7 nm).

9. IC theo điểm 1, IC này còn bao gồm vùng cực nguồn và vùng cực máng, cả vùng cực nguồn và vùng cực máng được ghép nối với kênh thứ nhất.

10. IC theo điểm 1 được tích hợp vào thiết bị được chọn từ nhóm bao gồm: đầu thu giải mã tín hiệu; thiết bị giải trí; thiết bị điều hướng; thiết bị truyền thông; đơn vị dữ liệu vị trí cố định; đơn vị dữ liệu vị trí di động; thiết bị hệ thống định vị toàn cầu (global positioning system - GPS); điện thoại di động; điện thoại tế bào; điện thoại thông minh; điện thoại giao thức khởi tạo phiên (session initiation protocol - SIP); máy tính bảng; điện thoại bảng; máy chủ; máy tính; máy tính xách tay; thiết bị điện toán di động; thiết bị điện toán đeo được; máy tính để bàn; thiết bị trợ lý số cá nhân (personal digital assistant - PDA); màn hình; màn hình máy tính; tivi; bộ chỉnh sóng; máy thu thanh; máy thu thanh vệ tinh; máy nghe nhạc; máy nghe nhạc số; máy nghe nhạc di động; thiết bị phát video kỹ thuật số; thiết bị phát video; đầu đĩa video kỹ thuật số (digital video disc - DVD); thiết bị phát video kỹ thuật số di động; ô tô; bộ phận của xe; hệ thống điện tử hàng không; thiết bị bay không người lái; và thiết bị bay nhiều cánh quạt.

11. Mạch tích hợp (integrated circuit - IC) bao gồm:

lớp nền bao gồm bề mặt trên cùng mở rộng trong một mặt phẳng;

lớp cách điện được đặt bên trên và trên bề mặt trên cùng của lớp nền; và

tranzito có cực cổng bao xung quanh (gate-all-around - GAA), tranzito GAA được đặt bên trên và trên lớp cách điện, tranzito GAA có trục thẳng đứng vuông góc với mặt phẳng, trục ngang song song với mặt phẳng và trục dọc song song với mặt phẳng, tranzito GAA bao gồm:

kênh thứ nhất có trục chính dọc theo trục dọc, kênh thứ nhất kéo dài song song với mặt phẳng và được đặt trên bề mặt trên cùng của lớp nền, kênh thứ nhất bao gồm:

chiều dày thứ nhất dọc theo trục thẳng đứng;

nhiều cạnh song song với trục chính; và

chu vi được tạo từ nhiều cạnh song song với trục chính của kênh thứ nhất;

cực cổng mở rộng xung quanh chu vi của kênh thứ nhất, cực cổng bao gồm phần dưới cùng, phần dưới cùng của cực cổng được đặt thẳng đứng giữa kênh thứ nhất và lớp cách điện; và

kênh dưới cùng nằm giữa phần dưới cùng của cực cổng và lớp cách điện, kênh dưới cùng có chiều dày kênh dưới cùng dọc theo trục thẳng đứng, chiều dày kênh dưới cùng nhỏ hơn chiều dày thứ nhất.

12. IC theo điểm 11, trong đó kênh dưới cùng bao gồm tám nano.

13. IC theo điểm 11, trong đó kênh thứ nhất bao gồm tám nano.

14. IC theo điểm 11, IC này còn bao gồm nhiều kênh được đặt phía trên kênh thứ nhất.

15. IC theo điểm 11, trong đó kênh dưới cùng được làm rỗng hoàn toàn.

16. IC theo điểm 11, trong đó phần dưới cùng có chiều dài cực cổng song song với trục dọc và chiều dài cực cổng nằm trong khoảng từ tám đến hai mươi nano mét (8-20 nm).

17. IC theo điểm 16, trong đó chiều dài cực cổng nằm trong khoảng từ mười hai đến mười sáu nano mét (12-16 nm).

18. IC theo điểm 11, trong đó chiều dày kênh dưới cùng nằm trong khoảng nhỏ hơn từ một đến ba nano mét (1-3 nm) so với chiều dày thứ nhất.

19. IC theo điểm 11, IC này còn bao gồm vùng cực nguồn và vùng cực máng, cả vùng cực nguồn và vùng cực máng được ghép nối với kênh thứ nhất.

20. IC theo điểm 11, trong đó lớp cách điện có các kích thước ngang về cơ bản bằng với các kích thước ngang của kênh thứ nhất.

21. IC theo điểm 11 được tích hợp vào thiết bị được chọn từ nhóm bao gồm: đầu thu giải mã tín hiệu; thiết bị giải trí; thiết bị điều hướng; thiết bị truyền thông; đơn vị dữ liệu vị trí cố định; đơn vị dữ liệu vị trí di động; thiết bị hệ thống định vị toàn cầu (global positioning system - GPS); điện thoại di động; điện thoại tế bào; điện thoại thông minh; điện thoại giao thức khởi tạo phiên (session initiation protocol - SIP); máy tính bảng; điện thoại bảng; máy chủ; máy tính; máy tính xách tay; thiết bị điện toán di động; thiết bị điện toán đeo được; máy tính để bàn; thiết bị trợ lý số cá nhân (personal digital assistant - PDA); màn hình; màn hình máy tính; tivi; bộ chỉnh sóng; máy thu thanh; máy thu thanh vệ tinh; máy nghe nhạc; máy nghe nhạc số; máy nghe nhạc di động; thiết bị phát video kỹ thuật số; thiết bị phát video; đầu đĩa video kỹ thuật số (digital video disc - DVD); thiết bị phát video kỹ thuật số di động; ô tô; bộ phận của xe; hệ thống điện tử hàng không; thiết bị bay không người lái; và thiết bị bay nhiều cánh quạt.

22. Phương pháp tạo mạch tích hợp (IC), phương pháp này bao gồm các bước:

tạo lớp nền có lớp cách điện, lớp cách điện có bề mặt trên cùng phẳng mở rộng trong một mặt phẳng; và

tạo tranzito có cực cổng bao xung quanh (GAA), tranzito GAA được đặt bên trên và trên bề mặt trên cùng của lớp cách điện, tranzito GAA có trục thẳng đứng vuông góc với mặt phẳng, trục ngang song song với mặt phẳng và trục dọc song song với mặt phẳng,

trong đó việc tạo tranzito GAA bao gồm:

tạo kênh dưới cùng trên bề mặt trên cùng của lớp cách điện, kênh dưới cùng có chiều dày dưới cùng;

tạo cực cổng trên kênh dưới cùng, cực cổng có chiều dài cực cổng trong đó chiều dài cực cổng lớn hơn ít nhất ba lần chiều dày dưới cùng; và

tạo kênh thứ nhất trên cực cổng, kênh thứ nhất có chiều dày thứ nhất lớn hơn chiều dày dưới cùng.

23. Phương pháp theo điểm 22, trong đó bước tạo kênh dưới cùng bao gồm tạo kênh dưới cùng có chiều dày dưới cùng nằm trong khoảng từ ba đến bảy nano mét (3-7 nm).

24. Phương pháp tạo mạch tích hợp (IC), phương pháp này bao gồm các bước:

tạo lớp nền có lớp cách điện, lớp cách điện có bề mặt trên cùng phẳng mở rộng trong một mặt phẳng; và

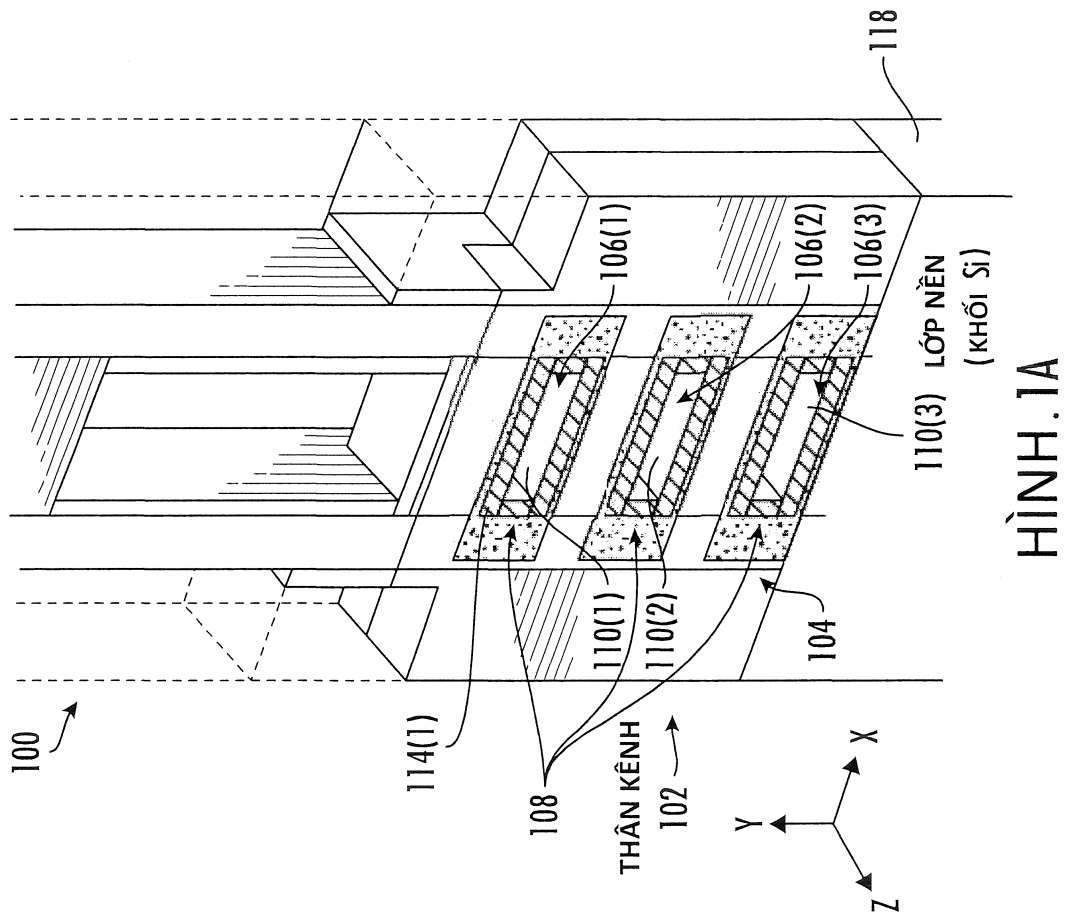
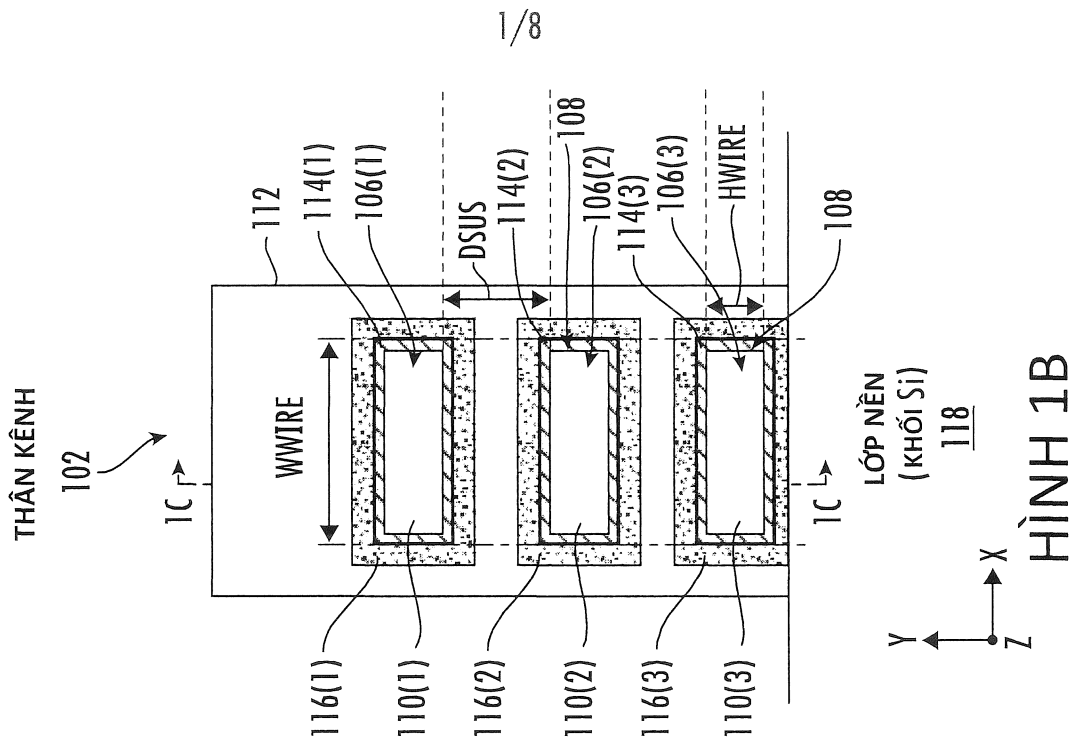
tạo tranzito có cực cổng bao xung quanh (GAA), tranzito GAA được đặt bên trên và trên bề mặt trên cùng của lớp cách điện, tranzito GAA có trục thẳng đứng vuông góc với mặt phẳng, trục ngang song song với mặt phẳng và trục dọc song song với mặt phẳng,

trong đó việc tạo tranzito GAA bao gồm:

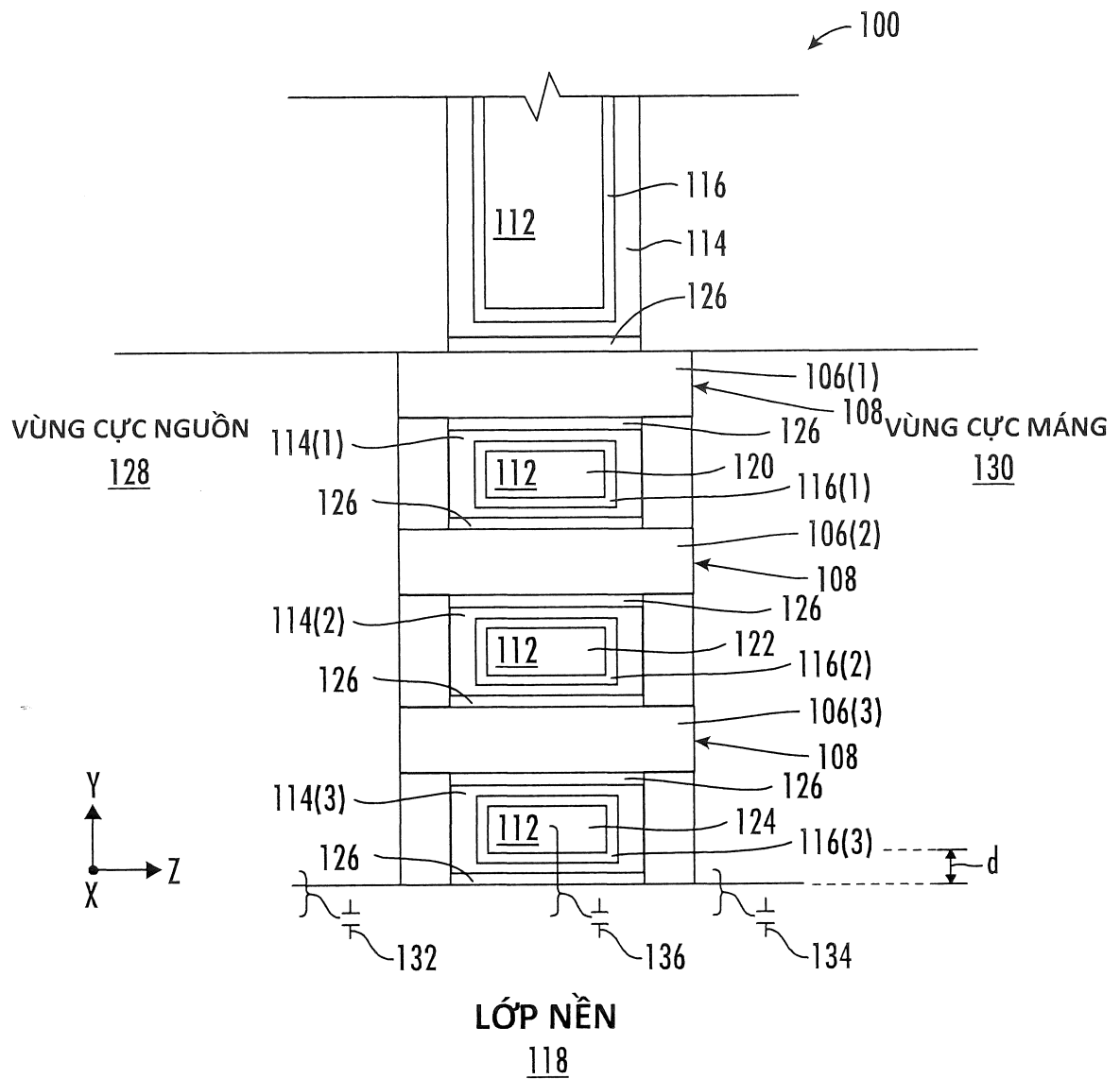
tạo kênh dưới cùng trên bề mặt trên cùng của lớp cách điện, kênh dưới cùng có chiều dày dưới cùng;

tạo cực cổng trên kênh dưới cùng; và

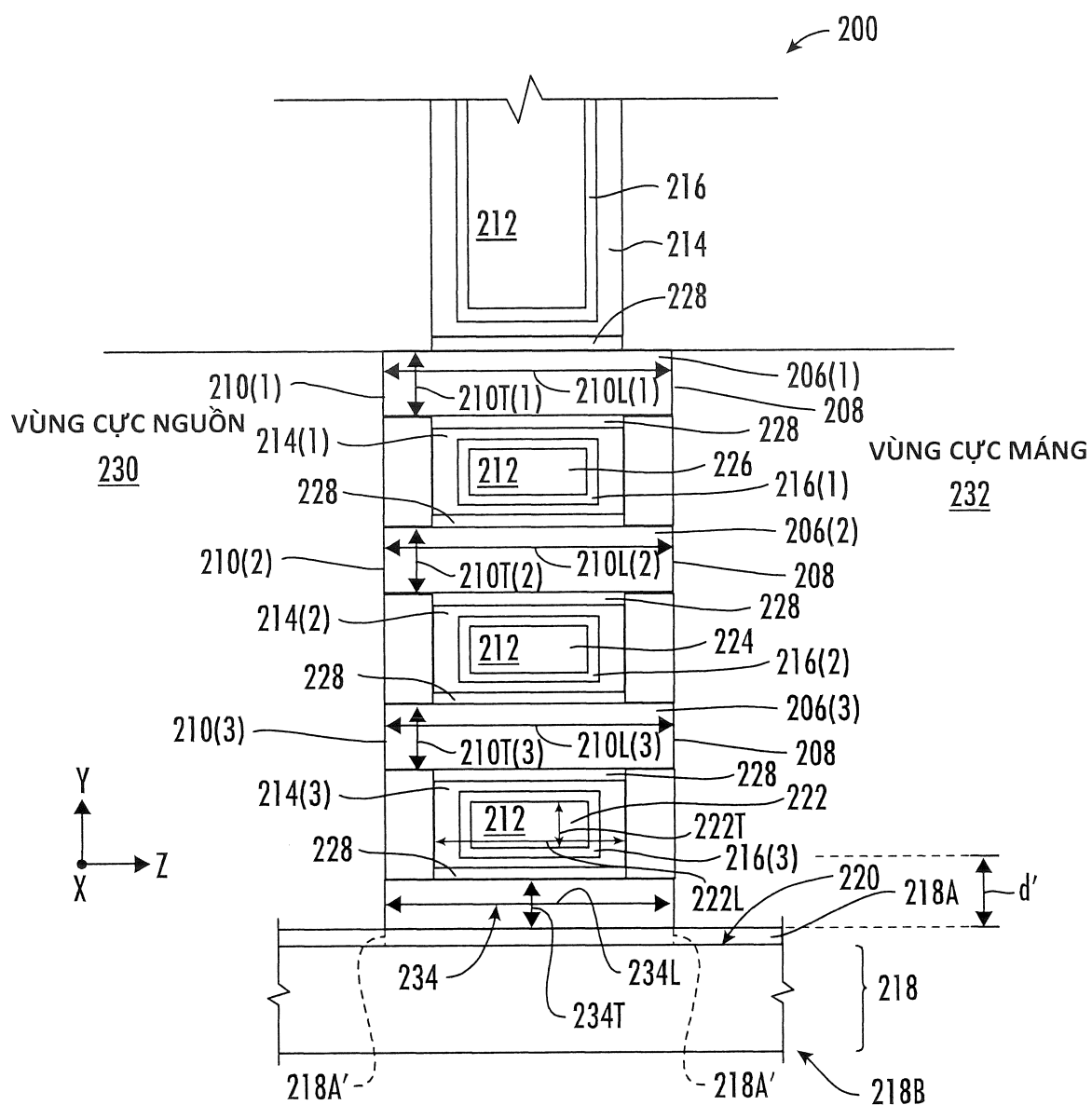
tạo kênh thứ nhất trên cực cổng, kênh thứ nhất có chiều dày thứ nhất lớn hơn chiều dày dưới cùng.



2/8

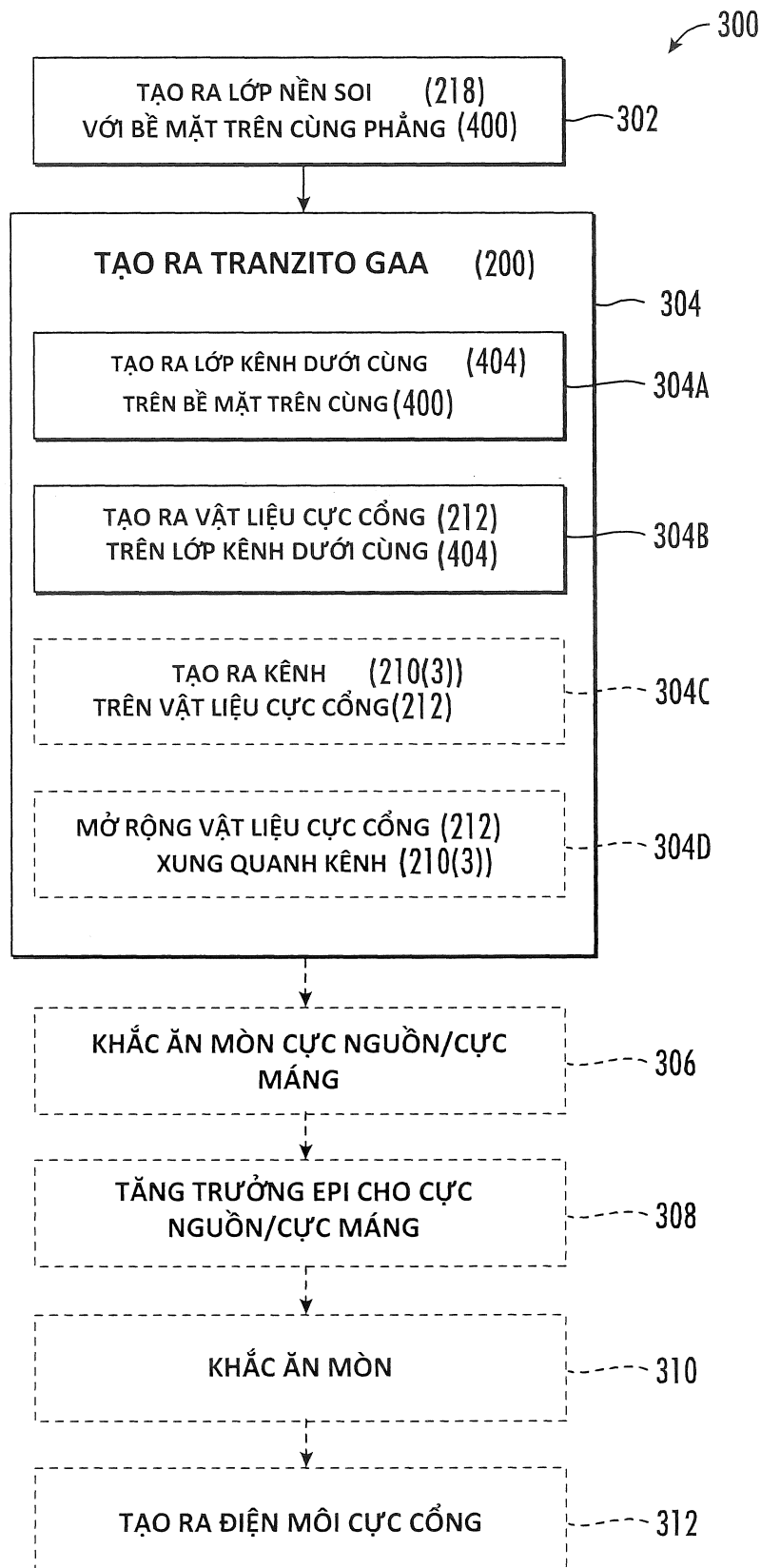


3/8

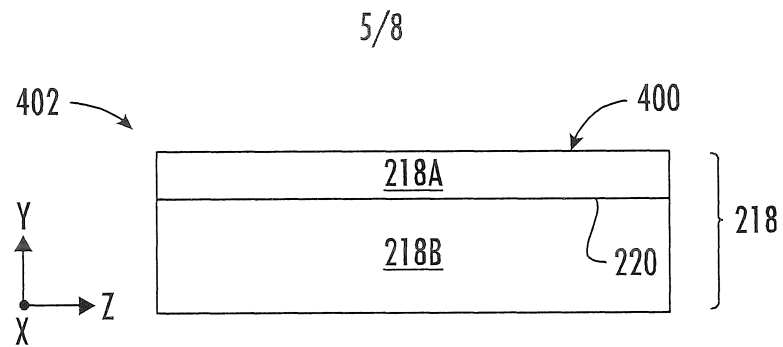


HÌNH 2

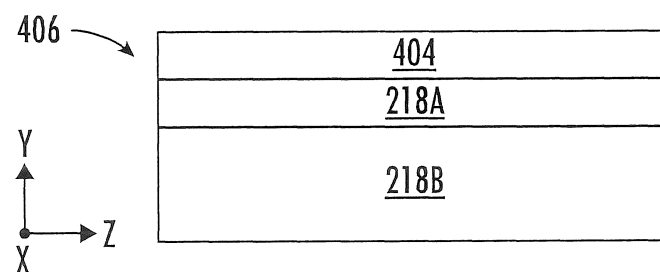
4/8



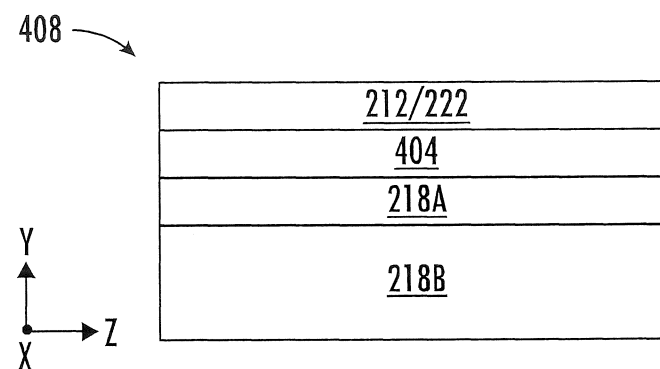
HÌNH 3



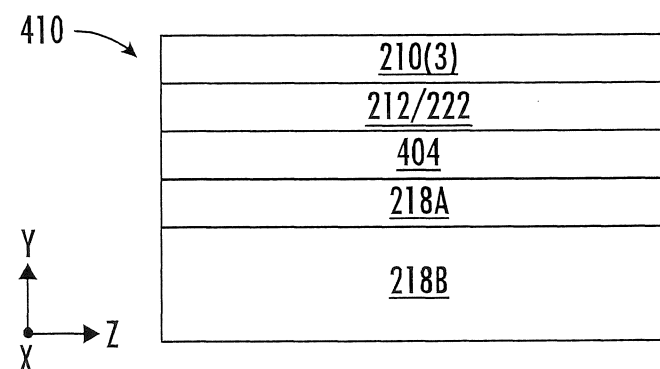
HÌNH 4A



HÌNH 4B

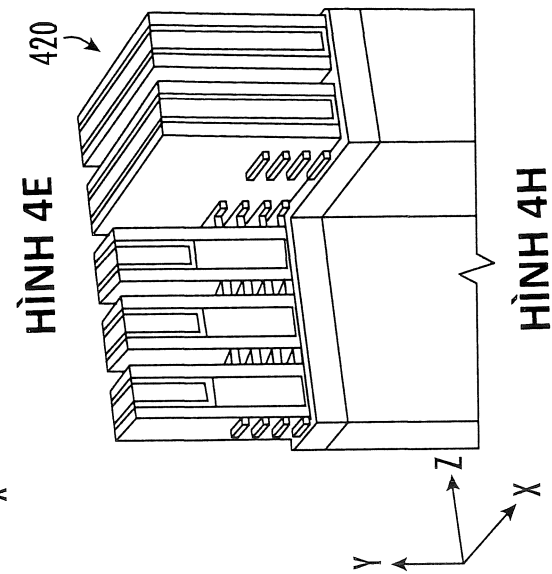
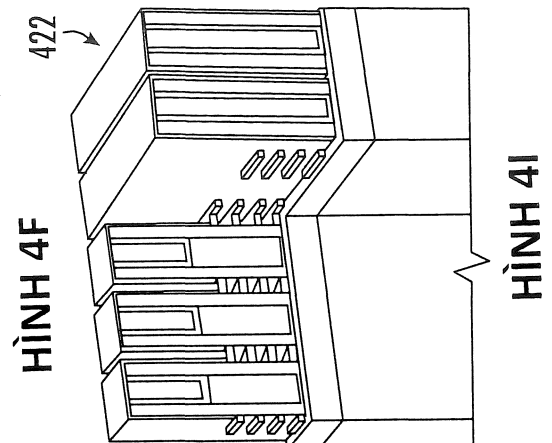
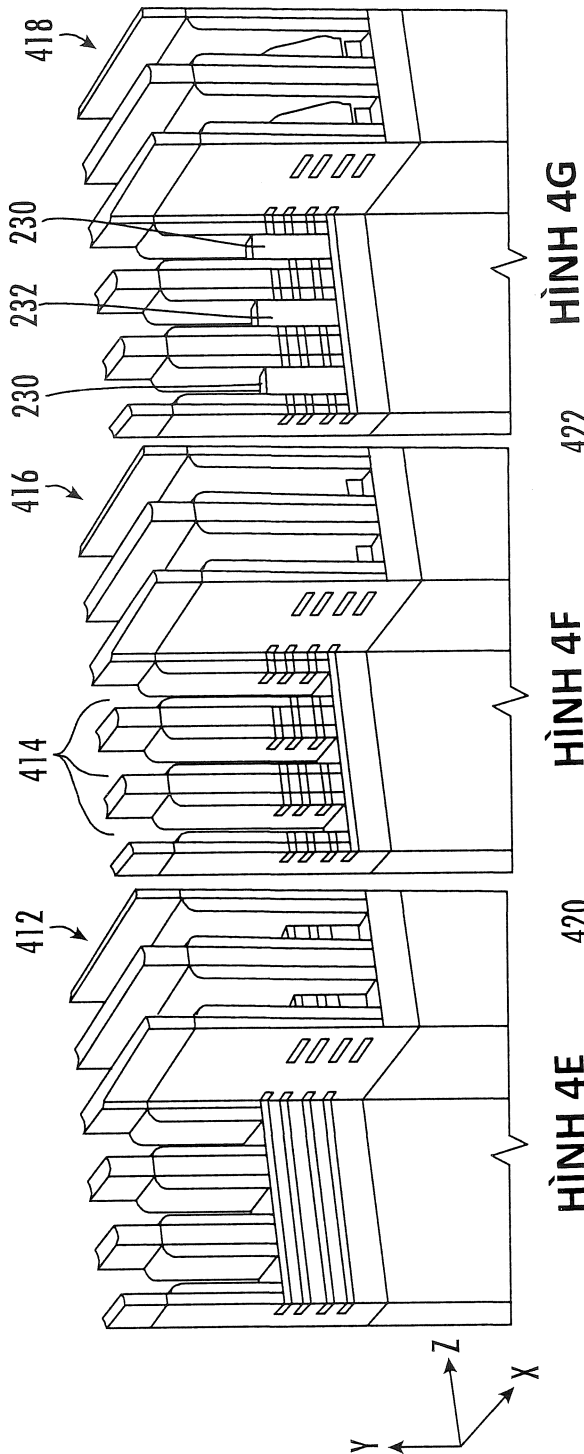


HÌNH 4C

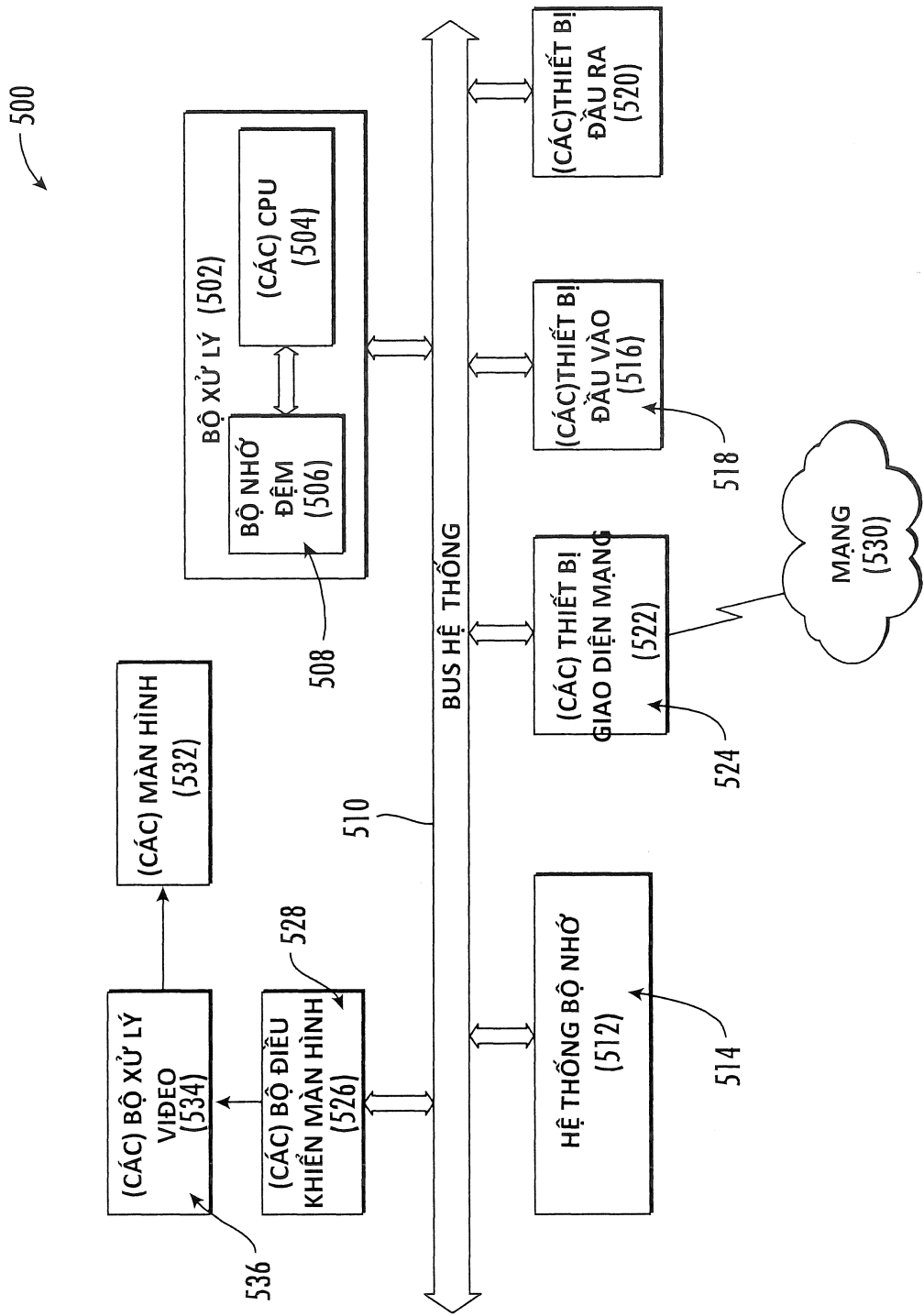


HÌNH 4D

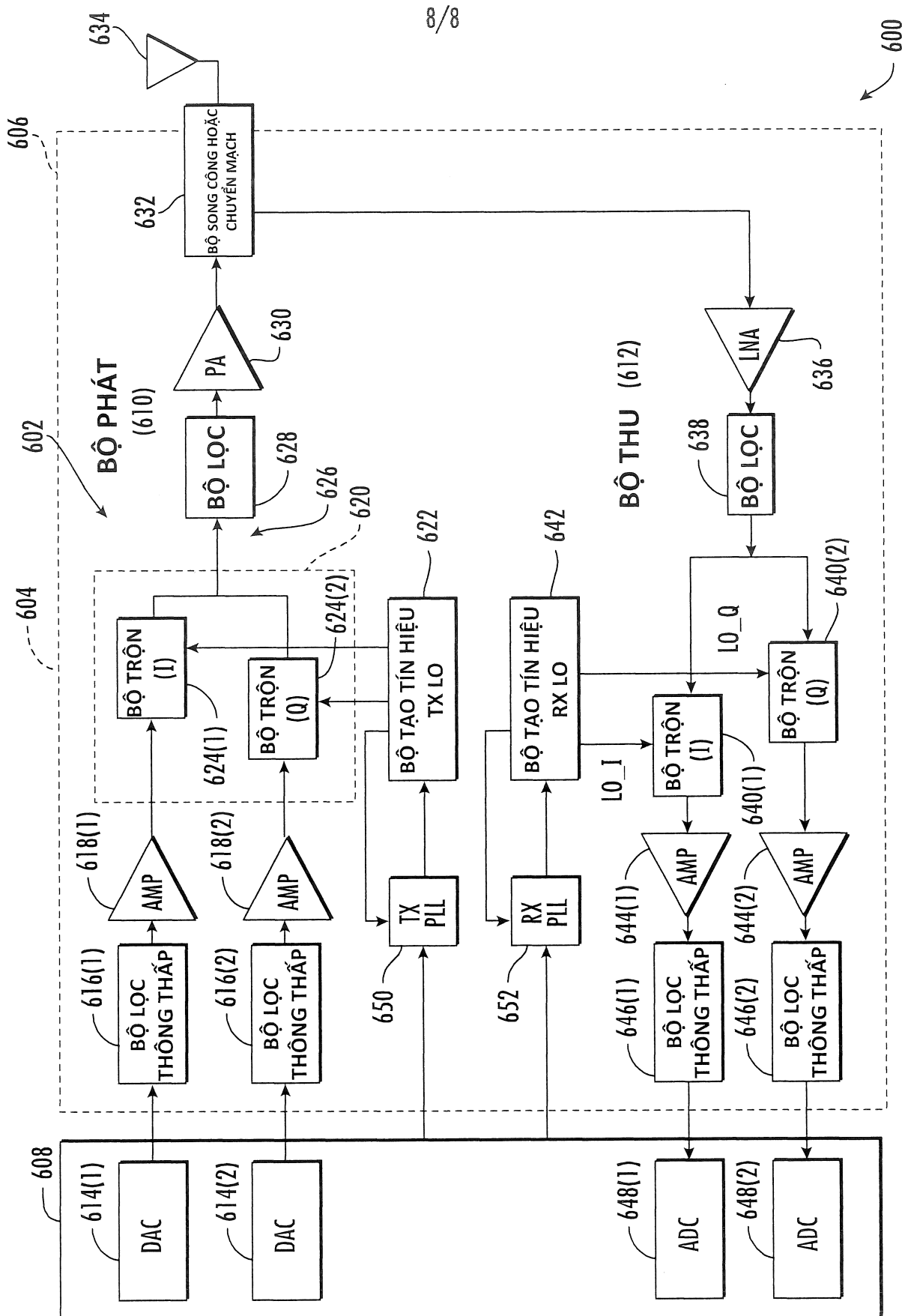
6/8



7/8



HÌNH 5



HÌNH 6