



(12) BẢN MÔ TẢ SÁNG CHẾ THUỘC BẰNG ĐỘC QUYỀN SÁNG CHẾ

(19) Cộng hòa xã hội chủ nghĩa Việt Nam (VN)
CỤC SỞ HỮU TRÍ TUỆ

(11)



1-0050865

(51)^{2020.01} H04N 19/13

(13) B

(21) 1-2022-01930

(22) 04/09/2020

(86) PCT/JP2020/033572 04/09/2020

(87) WO 2021/045187 11/03/2021

(30) 62/896785 06/09/2019 US

(45) 25/08/2025 449

(43) 27/06/2022 411A

(73) SONY GROUP CORPORATION (JP)

1-7-1, Konan, Minato-ku, Tokyo 1080075, Japan

(72) TSUKUBA Takeshi (JP).

(74) Công ty TNHH một thành viên Sở hữu trí tuệ VCCI (VCCI-IP CO.,LTD)

(54) PHƯƠNG PHÁP VÀ THIẾT BỊ XỬ LÝ ẢNH

(21) 1-2022-01930

(57) Sáng chế đề cập đến phương pháp và thiết bị xử lý thông tin có khả năng kiểm chế sự tăng lên trong tải xử lý mã hóa/xử lý giải mã. Biến ngữ cảnh cố định được thiết đặt cho ký tự nhị phân thứ nhất của chuỗi ký tự nhị phân của thông tin điều khiển biến đổi thứ cấp, mà là thông tin điều khiển về biến đổi thứ cấp, và mỗi ký tự nhị phân của thông tin điều khiển biến đổi thứ cấp được mã hóa số học dựa vào biến ngữ cảnh cố định được thiết lập. Sáng chế có thể được áp dụng cho, ví dụ, thiết bị xử lý ảnh, thiết bị mã hóa ảnh, thiết bị giải mã ảnh, thiết bị truyền, thiết bị nhận, thiết bị truyền/thu, thiết bị xử lý thông tin, thiết bị tạo ảnh, thiết bị mô phỏng, thiết bị điện tử, phương pháp xử lý ảnh, phương pháp xử lý thông tin, và tương tự.

Phương pháp	Cấp phát chỉ số cố định	Chia số biến ngữ cảnh	Phần tử cũ pháp	binIdx					
				0	1	2	3	4	>=5
1	X		[first_idx][i]	0	đường vòng	na	na	na	na
2	X	X	[first_idx][i]	0	0	na	na	na	na

A

Phương pháp	Số lượng ngữ cảnh	Số lượng ký tự nhị phân mã hóa ngữ cảnh	Số lượng ký tự nhị phân mã hóa đường vòng
VTM	2	1	1
1	1	1	1
2	1	2	0

B

Fig. 2

Lĩnh vực kỹ thuật được đề cập

Sáng chế đề cập đến phương pháp và thiết bị xử lý ảnh, và cụ thể là phương pháp và thiết bị xử lý ảnh có khả năng kiểm chế sự tăng lên trong tải xử lý mã hóa/xử lý giải mã.

Tình trạng kỹ thuật của sáng chế

Thông thường, phương pháp mã hóa để thu nhận phần dư dự đoán của ảnh chuyển động và thực hiện biến đổi hệ số, lượng tử hóa và mã hóa được xử lý (ví dụ, NPL 1). Trong VVC WD6 được mô tả trong NPL 1, có công cụ mã hóa để thực hiện biến đổi thứ cấp tần số thấp (LFST) trên hệ số biến đổi sau khi biến đổi sơ cấp để cải thiện hơn nữa việc nén năng lượng. Ký hiệu nhận dạng ST st_idx (cũng được gọi là lfst_idx) là khả dụng là thông tin chế độ liên quan đến biến đổi thứ cấp tần số thấp này.

Khi ký hiệu nhận dạng ST này lfst_idx được mã hóa, ký hiệu nhận dạng ST này lfst_idx được nhị phân hóa đầu tiên, và việc mã hóa số học được thực hiện dựa vào biến ngữ cảnh ctx tương ứng với mỗi binIdx của chuỗi ký tự nhị phân (bin) được thu nhận bởi nhị phân hóa. Ví dụ, biến ngữ cảnh ctx được cấp phát cho ký tự nhị phân với binIdx=0 trong chuỗi ký tự nhị phân này theo kiểu cây treType và ký hiệu nhận dạng MTS mts_idx.

Danh sách trích dẫn:

Tài liệu phi sáng chế:

NPL 1:

Benjamin Bross, Jianle Chen, Shan Liu, “Versatile Video Coding (Draft 6),” JVET-O2001-vE, m49908, Joint Video Experts Team (JVET) của ITU-T SG 16 WP 3 và ISO/IEC JTC 1/SC 29/WG 11 Hội thảo thứ 15: Gothenburg, SE, 3-12 tháng 7 năm 2019

Vấn đề kỹ thuật:

Tuy nhiên, do LFSNT được áp dụng chỉ khi $tu_mts_idx == 0$ (DCT2xDCT2), điều kiện “ $tu_mts_idx == 0$ ” luôn đúng. Do đó, nhánh của “ $tu_mts_idx == 0$ ” là dư thừa, mà có thể làm tăng tải xử lý mã hóa/xử lý giải mã.

Bản chất kỹ thuật của sáng chế

Sáng chế được tạo ra để giải quyết vấn đề nêu trên và có thể hạn chế việc tăng lên trong tải xử lý mã hóa/xử lý giải mã.

Giải quyết vấn đề:

Thiết bị xử lý ảnh theo một khía cạnh của sáng chế là thiết bị xử lý ảnh bao gồm bộ phận mã hóa được tạo cấu hình để thiết đặt biến ngữ cảnh cố định cho ký tự nhị phân thứ nhất của xâu ký tự nhị phân của thông tin điều khiển biến đổi thứ cấp, mà là thông tin điều khiển về biến đổi thứ cấp, và để mã hóa số học mỗi ký tự nhị phân của thông tin điều khiển biến đổi thứ cấp dựa vào biến ngữ cảnh cố định được thiết lập.

Phương pháp xử lý ảnh theo một khía cạnh của sáng chế là phương pháp xử lý ảnh bao gồm thiết lập biến ngữ cảnh cố định dùng cho ký tự nhị phân thứ nhất của xâu ký tự nhị phân của thông tin điều khiển biến đổi thứ cấp, mà là thông tin điều khiển về biến đổi thứ cấp, và mã hóa thuật toán mỗi ký tự nhị phân của thông tin điều khiển biến đổi thứ cấp dựa vào biến ngữ cảnh cố định được thiết lập.

Thiết bị xử lý ảnh theo một cạnh khác của sáng chế là thiết bị xử lý ảnh bao gồm bộ giải mã được tạo cấu hình để thực hiện giải mã số học dựa vào biến ngữ cảnh cố định được thiết lập cho ký tự nhị phân thứ nhất của xâu ký tự nhị phân của thông tin điều khiển biến đổi thứ cấp, mà là thông tin điều khiển về biến đổi thứ cấp.

Phương pháp xử lý ảnh theo một cạnh khác của sáng chế là phương pháp xử lý ảnh bao gồm thực hiện giải mã số học dựa vào biến ngữ cảnh cố định được thiết lập cho ký tự nhị phân thứ nhất của xâu ký tự nhị phân của thông tin điều khiển biến đổi thứ cấp, mà là thông tin điều khiển về biến đổi thứ cấp.

Trong thiết bị và phương pháp xử lý ảnh theo một cạnh của sáng chế, biến ngữ cảnh cố định được thiết đặt cho ký tự nhị phân thứ nhất của xâu ký tự nhị phân của thông tin điều khiển biến đổi thứ cấp, mà là thông tin điều khiển về biến đổi thứ cấp, và mỗi ký tự nhị phân của thông tin điều khiển biến đổi thứ cấp được mã hóa số học dựa vào biến ngữ cảnh cố định được thiết lập.

Trong thiết bị và phương pháp xử lý ảnh theo khía cạnh khác của sáng chế, giải mã số học được thực hiện dựa vào biến ngữ cảnh cố định được thiết lập cho ký tự nhị phân thứ nhất của chuỗi ký tự nhị phân của thông tin điều khiển biến đổi thứ cấp, mà là thông tin điều khiển về biến đổi thứ cấp.

Mô tả vắn tắt các hình vẽ

Fig.1 là sơ đồ khối minh họa ký hiệu nhận dạng ST.

Fig.2 là sơ đồ khối minh họa ví dụ về phương pháp cấp phát biến ngữ cảnh ctx tương ứng với mỗi binIdx của chuỗi ký tự nhị phân của ký hiệu nhận dạng ST.

Fig.3 là sơ đồ khối thể hiện ví dụ về các thành phần chính của thiết bị mã hóa.

Fig.4 là lưu đồ thể hiện ví dụ của tiến trình của xử lý mã hóa.

Fig.5 là sơ đồ khối thể hiện ví dụ về các thành phần chính của thiết bị giải mã.

Fig.6 là lưu đồ thể hiện ví dụ về tiến trình của xử lý giải mã.

Fig.7 là sơ đồ khối thể hiện ví dụ về các thành phần chính của thiết bị mã hóa ảnh.

Fig.8 là lưu đồ thể hiện ví dụ của tiến trình của xử lý mã hóa ảnh.

Fig.9 là sơ đồ khối thể hiện ví dụ về các thành phần chính của thiết bị giải mã ảnh.

Fig.10 là lưu đồ thể hiện ví dụ về tiến trình của xử lý giải mã ảnh.

Fig.11 là sơ đồ khối thể hiện ví dụ về các thành phần chính của máy tính.

Mô tả chi tiết sáng chế

Sau đây, các chế độ để thực hiện sáng chế (sau đây được gọi là các phương án) sẽ được mô tả. Phần mô tả sẽ được đưa ra theo thứ tự sau đây.

1. Mã hóa của ký hiệu nhận dạng ST
2. Phương án thứ nhất (thiết bị mã hóa)
3. Phương án thứ hai (thiết bị giải mã)
4. Phương án thứ ba (thiết bị giải mã ảnh)
5. Phương án thứ tư (thiết bị mã hóa ảnh)

6. Bổ sung

<1. Mã hóa của ký hiệu nhận dạng ST>

<Tài liệu và tương tự hỗ trợ các chi tiết kỹ thuật và thuật ngữ kỹ thuật>

Phạm vi được bộc lộ trong sáng chế bao gồm không chỉ là các chi tiết được mô tả trong các phương án mà còn là các chi tiết được mô tả trong tài liệu phi sáng chế và các tài liệu tương tự đã biết ở thời điểm nộp đơn, các chi tiết của tài liệu khác được viện dẫn trong tài liệu phi sáng chế, và tương tự.

[NPL 1] (Nêu trên)

[NPL 2]

Jianle Chen, Yan Ye, Seung Hwan Kim, “Algorithm description for Versatile Video Coding và Test Model 6 (VTM 6)”, JVET-O2002-v2, m49914, Joint Video Experts Team (JVET) of ITU-T SG 16 WP 3 và ISO/IEC JTC 1/SC 29/WG 11 Hội thảo thứ 15: Gothenburg, SE, 3-12 tháng 7 năm 2019

[NPL 3]

Khuyến nghị ITU-T H.264 (04/2017) "Advanced video coding for generic audiovisual services", tháng 4 năm 2017

[NPL 4]

Khuyến nghị ITU-T H.265 (02/18) “High efficiency video coding”, tháng 2 năm 2018

Đó là, các chi tiết được mô tả trong tài liệu phi sáng chế nêu trên cũng là cơ sở cho việc xác định của các yêu cầu hỗ trợ. Ví dụ, ngay cả khi Cấu trúc khối cây tứ phân và Cấu trúc khối cây tứ phân cộng nhị phân (QTBT) được mô tả trong tài liệu phi sáng chế nêu trên không được mô tả trực tiếp trong các ví dụ, chúng được giả định nằm trong phạm vi của phần bộc lộ của sáng chế và để thỏa mãn các yêu cầu hỗ trợ của bộ yêu cầu bảo hộ. Ngoài ra, ngay cả khi các thuật ngữ kỹ thuật như là phân tích, cú pháp, và ngữ nghĩa không trực tiếp được mô tả trong các ví dụ, chúng được giả định nằm trong phạm vi của phần bộc lộ của sáng chế và để thỏa mãn các yêu cầu hỗ trợ của bộ yêu cầu bảo hộ.

Hơn nữa, trong bản mô tả này, “khối” (không là khối mà chỉ báo bộ xử lý) được sử dụng trong phần mô tả làm vùng phân chia của ảnh (hình ảnh) hoặc bộ xử

lý chỉ báo vùng phân chia tùy ý trong ảnh trừ khi được chỉ định khác và kích cỡ, hình dạng, các đặc tính, và tương tự của nó không bị giới hạn. Ví dụ, “khối” có thể được giả định bao gồm vùng phân chia bất kỳ (đơn vị xử lý) như là khối biến đổi (TB), đơn vị biến đổi (TU), khối dự đoán (PB), đơn vị dự đoán (PU), đơn vị mã hóa nhỏ nhất (SCU), đơn vị mã hóa (CU), đơn vị mã hóa lớn nhất (LCU), khối cây mã hóa (CTB), đơn vị cây mã hóa (CTU), khối con, khối macro, ô, hoặc lát được mô tả trong tài liệu phi sáng chế nêu trên.

Ngoài ra, trong việc gán kích cỡ của khối này, không chỉ kích cỡ khối có thể được gán một cách trực tiếp mà kích cỡ khối còn có thể được thiết kế một cách gián tiếp. Ví dụ, kích cỡ khối có thể được gán nhờ sử dụng thông tin nhận dạng để nhận dạng kích cỡ. Hơn nữa, kích cỡ khối có thể được gán, ví dụ, theo tỷ lệ hoặc độ lệch liên quan đến kích cỡ của khối tham chiếu (ví dụ, LCU, SCU, hoặc loại tương tự). Khi thông tin để gán kích cỡ khối làm phần tử cú pháp hoặc loại tương tự được truyền, ví dụ, thông tin để gán một cách gián tiếp kích cỡ như được mô tả ở trên có thể được sử dụng làm thông tin. Bằng cách đó, lượng thông tin có thể giảm đi, và do đó hiệu quả mã hóa có thể được cải thiện. Hơn nữa, việc gán của kích cỡ khối cũng bao gồm việc gán phạm vi của kích cỡ khối (ví dụ, việc gán của phạm vi kích cỡ khối được phép, và tương tự).

Hơn nữa, trong bản mô tả này, việc mã hóa bao gồm không chỉ tất cả các xử lý biến đổi ảnh thành dòng bit mà còn là một phần của nó. Ví dụ, việc mã hóa có thể bao gồm không chỉ xử lý bao gồm xử lý dự đoán, biến đổi trực giao, lượng tử hóa, mã hóa số học, và tương tự mà còn có xử lý mà đề cập chung đến lượng tử hóa và mã hóa số học, xử lý bao gồm xử lý dự đoán, lượng tử hóa, và mã hóa số học, và tương tự. Một cách tương tự, việc giải mã bao gồm không chỉ tất cả xử lý biến đổi dòng bit thành ảnh mà còn một phần của nó. Ví dụ, việc giải mã có thể bao gồm không chỉ xử lý bao gồm giải mã số học ngược, lượng tử hóa ngược, biến đổi trực giao ngược, xử lý dự đoán, và tương tự mà còn là xử lý bao gồm giải mã số học ngược và lượng tử hóa ngược, việc xử lý bao gồm giải mã số học ngược, lượng tử hóa ngược, và xử lý dự đoán, và tương tự.

<Ký hiệu nhận dạng ST>

Trong VVC WD6 được mô tả trong NPL 1, có công cụ mã hóa để thực hiện biến đổi thứ cấp tần số thấp (LFST) trên hệ số biến đổi sau khi biến đổi sơ cấp để cải

thiện hơn nữa việc nén năng lượng. Đối với thông tin chế độ liên quan đến việc biến đổi thứ cấp tần số thấp này (thông tin điều khiển mà liên quan đến biến đổi thứ cấp), có ký hiệu nhận dạng ST `st_idx` (cũng được gọi là `lnst_idx`) mà chỉ báo kiểu biến đổi thứ cấp. Việc mã hóa của ký hiệu nhận dạng ST này được thực hiện qua quy trình sau đây.

Thứ nhất, ký hiệu nhận dạng ST `lnst_idx` được tạo nhị phân để thu nhận các ký tự nhị phân của xâu ký tự nhị phân. Ký hiệu nhận dạng ST `lnst_idx` lấy giá trị như được thể hiện trên Bảng A của Fig.1, và mỗi giá trị chỉ báo kiểu biến đổi như được thể hiện trên Bảng. Hơn nữa, xâu ký tự nhị phân (binarization) như được thể hiện trên Bảng được thu nhận theo quá trình nhị phân hóa của ký hiệu nhận dạng ST `lnst_idx`.

Ký hiệu nhận dạng ST `lnst_idx` được nhị phân hóa bởi mã một ngôi được cắt ngắn (TU) để thu nhận các ký tự nhị phân của xâu ký tự nhị phân. Như được thể hiện trên Bảng được thể hiện trên phần B của Fig.1, mã TU này tương đương với mã Rice được cắt ngắn (TR) mà trong đó tham số Rice `cRiceParam=0`.

Tiếp theo, việc mã hóa số học được thực hiện dựa vào biến ngữ cảnh `ctx` tương ứng với mỗi `binIdx` của các ký tự nhị phân xâu ký tự nhị phân được thu nhận. Chỉ số mà nhận dạng biến ngữ cảnh `ctx` cũng được gọi là `ctxInc` (hoặc `ctxIdx`).

Cụ thể, biến ngữ cảnh `ctx` được cấp phát cho ký tự nhị phân với `binIdx=0` trong xâu ký tự nhị phân theo kiểu cây `treeType` và ký hiệu nhận dạng MTS `mts_idx`, như được thể hiện trên Bảng C của Fig.1. Trong ví dụ trong Bảng này, `ctxInc` tương ứng với `binIdx=0` được lấy làm giá trị `ctxInc = (mts_idx == 0 && treeType! = SINGLE_TREE)`. Mã hóa đường vòng được áp dụng cho `binIdx=1` của các ký tự nhị phân của xâu ký tự nhị phân.

Mỗi ký tự nhị phân trong các ký tự nhị phân của xâu ký tự nhị phân của ký hiệu nhận dạng ST `lnst_idx` có thể cũng được hiểu là cờ tương ứng với kiểu biến đổi. Trong trường hợp đó, giá trị của ký tự nhị phân với `binIdx=0` tương ứng với cờ (0: Có, 1: Không) chỉ báo xem biến đổi thứ cấp có khả dụng và giá trị của ký tự nhị phân với `binIdx=1` tương ứng với cờ (0: Có, 1: Không) chỉ báo xem biến đổi thứ cấp thứ nhất có khả dụng.

Ở thời điểm mã hóa, mỗi ký tự nhị phân được giải mã số học dựa vào biến ngữ cảnh ctx được thiết đặt như được mô tả ở trên. Sau đó, xâu ký tự nhị phân được lấy đa trị để thu nhận ký hiệu nhận dạng ST lfnst_idx.

Tuy nhiên, vì LFSNT được áp dụng chỉ khi tu_mts_idx == 0 (DCT2xDCT2), điều kiện “tu_mts_idx == 0” luôn đúng trong Bảng được thể hiện trên C của Fig.1. Do đó, nhánh của “tu_mts_idx == 0” là dư thừa, mà có thể làm tăng tải xử lý mã hóa/xử lý giải mã. Để làm giảm chi phí thực hiện, cần làm giảm số lượng các biến ngữ cảnh và làm đơn giản hóa việc thu nhận các biến ngữ cảnh trong khi duy trì hiệu quả mã hóa.

<Sự cấp phát của ngữ cảnh cố định>

Do đó, biến ngữ cảnh cố định được thiết đặt cho ký tự nhị phân thứ nhất của xâu ký tự nhị phân của thông tin điều khiển biến đổi thứ cấp, mà là thông tin điều khiển liên quan đến việc biến đổi thứ cấp.

Ví dụ, trong xử lý ảnh (cụ thể là, mã hóa ảnh), biến ngữ cảnh cố định được thiết đặt cho ký tự nhị phân thứ nhất của xâu ký tự nhị phân của thông tin điều khiển biến đổi thứ cấp, mà là thông tin điều khiển liên quan đến biến đổi thứ cấp, và mỗi ký tự nhị phân của thông tin điều khiển biến đổi thứ cấp được mã hóa số học dựa vào biến ngữ cảnh cố định được thiết lập.

Ví dụ, thiết bị xử lý ảnh (cụ thể là, thiết bị mã hóa ảnh mà mã hóa ảnh) có thể bao gồm bộ phận mã hóa mà thiết đặt biến ngữ cảnh cố định cho ký tự nhị phân thứ nhất của xâu ký tự nhị phân của thông tin điều khiển biến đổi thứ cấp, mà là thông tin điều khiển liên quan đến biến đổi thứ cấp, và mã hóa số học mỗi ký tự nhị phân của thông tin điều khiển biến đổi thứ cấp dựa vào biến ngữ cảnh cố định được thiết lập.

Bằng cách đó, có thể làm đơn giản đi việc thu nhận của biến ngữ cảnh của ký hiệu nhận dạng ST trong khi duy trì hiệu quả mã hóa. Ngoài ra, có thể làm giảm bộ nhớ kích cỡ để giữ biến ngữ cảnh của ký hiệu nhận dạng ST trong khi duy trì hiệu quả mã hóa. Tức là, có thể kiểm chế sự tăng lên trong tải xử lý mã hóa.

Hơn nữa, trong xử lý ảnh (việc giải mã của dữ liệu được mã hóa của ảnh), ví dụ, giải mã số học được thực hiện dựa vào biến ngữ cảnh cố định được thiết lập cho

ký tự nhị phân thứ nhất của xâu ký tự nhị phân của thông tin điều khiển biến đổi thứ cấp, mà là thông tin điều khiển liên quan đến biến đổi thứ cấp.

Ví dụ, thiết bị xử lý ảnh (cụ thể là, thiết bị giải mã ảnh mà giải mã dữ liệu được mã hóa của ảnh) có thể bao gồm bộ giải mã mà thực hiện giải mã số học dựa vào biến ngữ cảnh cố định được thiết lập cho ký tự nhị phân thứ nhất của xâu ký tự nhị phân của thông tin điều khiển biến đổi thứ cấp, mà là thông tin điều khiển liên quan đến biến đổi thứ cấp.

Bằng cách đó, có thể làm đơn giản đi việc thu nhận của biến ngữ cảnh của ký hiệu nhận dạng ST trong khi duy trì hiệu quả mã hóa. Ngoài ra, có thể làm giảm bộ nhớ kích cỡ để giữ biến ngữ cảnh của ký hiệu nhận dạng ST trong khi duy trì hiệu quả mã hóa. Tức là, có thể kiểm chế sự tăng lên trong tải xử lý giải mã.

Ví dụ, như được thể hiện trên hàng thứ hai từ trên cùng của Bảng được thể hiện trên phần A của Fig.2 (Phương pháp 1), “0” có thể được cấp phát làm biến ngữ cảnh ctx cho ký tự nhị phân (ký tự nhị phân thứ nhất) với binIdx=0 trong xâu ký tự nhị phân. Tức là, “0” có thể được thiết đặt làm biến ngữ cảnh ctx cho ký tự nhị phân thứ nhất của xâu ký tự nhị phân của ký hiệu nhận dạng ST và việc mã hóa số học có thể được thực hiện viện dẫn tới giá trị. Nói cách khác, giải mã số học có thể được thực hiện viện dẫn tới “0” được thiết đặt làm biến ngữ cảnh ctx cho ký tự nhị phân thứ nhất của xâu ký tự nhị phân của ký hiệu nhận dạng ST. Bằng cách đó, khi thu nhận biến ngữ cảnh trong ký tự nhị phân thứ nhất của xâu ký tự nhị phân của ký hiệu nhận dạng ST, xử lý phân nhánh liên quan đến việc lựa chọn của biến ngữ cảnh theo treeType (và tu_mts_idx == 0) có thể được bỏ qua. Theo đó, có thể kiểm chế sự tăng lên trong tải xử lý mã hóa/xử lý giải mã. Hơn nữa, như được thể hiện trên Bảng được thể hiện trên phần B của Fig.2, Phương pháp 1 có thể giảm số lượng ngữ cảnh khi được so sánh với trường hợp VTM. Do đó, bộ nhớ kích cỡ để giữ biến ngữ cảnh của ký hiệu nhận dạng ST có thể được làm giảm đi.

Hơn nữa, như được thể hiện trên (Phương pháp 1) của Bảng được thể hiện trên A của Fig.2, cờ đường vòng có thể được cấp phát cho ký tự nhị phân (ký tự nhị phân thứ hai) với binIdx = 1 trong xâu ký tự nhị phân. Tức là, cờ đường vòng (bypass) có thể được thiết lập cho ký tự nhị phân thứ nhất của xâu ký tự nhị phân của ký hiệu nhận dạng ST và việc mã hóa số học có thể được thực hiện trên cơ sở của cờ đường vòng. Nói cách khác, giải mã số học có thể được thực hiện trên cơ sở của cờ đường

vòng được thiết lập cho ký tự nhị phân thứ nhất của xâu ký tự nhị phân của ký hiệu nhận dạng ST.

Hơn nữa, như được thể hiện trên hàng thứ ba từ trên cùng của Bảng được thể hiện trên phần A của Fig.2 (Phương pháp 2), ví dụ, biến ngữ cảnh chung ctx có thể được cấp phát cho ký tự nhị phân (ký tự nhị phân thứ nhất) với binIdx=0 và ký tự nhị phân (ký tự nhị phân thứ hai) với binIdx=1. Trong trường hợp của Bảng được thể hiện trên phần A của Fig.2, “0” được cấp phát cho cả ký tự nhị phân (ký tự nhị phân thứ nhất) với binIdx=0 và ký tự nhị phân (ký tự nhị phân thứ hai) với binIdx=1 trong xâu ký tự nhị phân. Tức là, biến ngữ cảnh chung ctx (ví dụ, “0”) có thể được thiết lập cho các ký tự nhị phân thứ nhất và thứ hai của xâu ký tự nhị phân của ký hiệu nhận dạng ST và việc mã hóa số học của mỗi ký tự nhị phân có thể được thực hiện viện dẫn tới giá trị. Nói cách khác, giải mã số học của mỗi ký tự nhị phân có thể được thực hiện dựa vào biến ngữ cảnh chung ctx (ví dụ, “0”) được thiết lập cho các ký tự nhị phân thứ nhất và thứ hai của xâu ký tự nhị phân của ký hiệu nhận dạng ST. Bằng cách đó, như được thể hiện trên Bảng được thể hiện trên phần B của Fig.2, Phương pháp 2 có thể giảm số lượng ký tự nhị phân mã hóa đường vòng trong khi duy trì số lượng ngữ cảnh khi so sánh với trường hợp của Phương pháp 1. Do đó, lượng mã hóa của ký hiệu nhận dạng ST có thể giảm đi.

<2. Phương án thứ nhất>

<Thiết bị mã hóa>

Sáng chế được mô tả trong <1. Việc mã hóa của ký hiệu nhận dạng ST> có thể được áp dụng cho thiết bị tùy ý. Ví dụ ứng dụng về sáng chế sẽ được mô tả dưới đây. Fig.3 là sơ đồ khối minh họa ví dụ cấu hình của thiết bị mã hóa mà là khía cạnh của thiết bị xử lý thông tin mà sáng chế được áp dụng. Thiết bị mã hóa 100 được thể hiện trên Fig.3 là thiết bị mã hóa ký hiệu nhận dạng ST lfnst_idx. Thiết bị mã hóa 100 thực hiện mã hóa sử dụng, ví dụ, Mã số học nhị phân thích ứng dựa trên ngữ cảnh (Context-based Adaptive Binary Arithmetic Code, CABAC).

Trong khi đó, Fig.3 minh họa các phần chính như là các bộ phận xử lý và các dòng dữ liệu, nhưng các bộ phận xử lý và các dòng dữ liệu không được giới hạn như được minh họa trên Fig.3. Tức là, các bộ phận xử lý mà không được minh họa trên Fig.3

như các khối và việc xử lý và các dòng dữ liệu mà không được minh họa trên Fig.3 với các mũi tên và tương tự có thể được thể hiện trong thiết bị mã hóa 100.

Như được thể hiện trên Fig.3, thiết bị mã hóa 100 bao gồm bộ phận nhị phân hóa 121, bộ phận lựa chọn 122, mô hình ngữ cảnh 123, bộ phận mã hóa số học 124, bộ phận mã hóa số học 125, và bộ phận lựa chọn 126.

Bộ phận nhị phân hóa 121 thu được giá trị phần tử cú pháp được cấp cho thiết bị mã hóa 100 và nhị phân hóa nó bằng phương pháp được xác định cho mỗi phần tử cú pháp để tạo ra dòng bit được nhị phân hóa. Bộ phận nhị phân hóa 121 cung cấp dòng bit được nhị phân hóa cho bộ phận lựa chọn 122.

Bộ phận lựa chọn 122 thu được dòng bit được nhị phân hóa được cấp từ bộ phận nhị phân hóa 121 và thông tin cờ isBypass. Bộ phận lựa chọn 122 lựa chọn đích cấp của dòng bit được nhị phân hóa trên cơ sở của giá trị của isBypass. Ví dụ, khi isBypass=0, bộ phận lựa chọn 122 xác định rằng chế độ thông thường đã được thiết đặt và cấp dòng bit được nhị phân hóa cho mô hình ngữ cảnh 123. Hơn nữa, khi isBypass=1, bộ phận lựa chọn 122 xác định rằng chế độ đường vòng đã được thiết đặt và cấp dòng bit được nhị phân hóa cho bộ phận mã hóa số học 125.

Mô hình ngữ cảnh 123 chuyển đổi động các mô hình ngữ cảnh cần được áp dụng theo mục tiêu mã hóa và tình hình xung quanh. Ví dụ, mô hình ngữ cảnh 123 giữ các biến ngữ cảnh ctx, và khi dòng bit được nhị phân hóa được thu từ bộ phận lựa chọn 122, đọc biến ngữ cảnh ctx tương ứng với mỗi vị trí ký tự nhị phân (binIdx) của xâu ký tự nhị phân được xác định cho mỗi phần tử cú pháp. Mô hình ngữ cảnh 123 cấp dòng bit được nhị phân hóa và biến ngữ cảnh ctx được đọc cho bộ phận mã hóa số học 124.

Khi bộ phận mã hóa số học 124 thu được dòng bit được nhị phân hóa và biến ngữ cảnh ctx được cấp từ mô hình ngữ cảnh 123, bộ phận mã hóa số học 124 mã hóa số học giá trị của ký tự nhị phân trong binIdx của dòng bit được nhị phân hóa viện dẫn tới trạng thái khả năng của biến ngữ cảnh ctx trong chế độ thông thường của CABAC (thực hiện mã hóa ngữ cảnh). Bộ phận mã hóa số học 124 cấp dữ liệu được mã hóa được tạo ra qua mã hóa ngữ cảnh cho bộ phận lựa chọn 126. Hơn nữa, bộ phận mã hóa số học 124 cấp biến ngữ cảnh ctx sau khi xử lý mã hóa ngữ cảnh cho mô hình ngữ cảnh 123 sao cho biến ngữ cảnh ctx được giữ ở đó.

Bộ phận mã hóa số học 125 mã hóa số học dòng bit được nhị phân hóa được cấp từ bộ phận lựa chọn 122 trong chế độ đường vòng của CABAC (thực hiện mã hóa đường vòng). Bộ phận mã hóa số học 125 cấp dữ liệu được mã hóa được tạo ra qua mã hóa đường vòng cho bộ phận lựa chọn 126.

Bộ phận lựa chọn 126 thu được thông tin cờ isBypass và lựa chọn dữ liệu được mã hóa cần được xuất ra trên cơ sở của giá trị của isBypass. Ví dụ, khi isBypass=0, bộ phận lựa chọn 126 xác định rằng chế độ thông thường được thiết đặt, thu được dữ liệu được mã hóa được cấp từ bộ phận mã hóa số học 124, và xuất ra dữ liệu được mã hóa cho phía ngoài của CABAC 102 (thiết bị mã hóa 100). Hơn nữa, khi isBypass=1, bộ phận lựa chọn 126 xác định rằng chế độ đường vòng được thiết đặt, thu được dữ liệu được mã hóa được cấp từ bộ phận mã hóa số học 125, và xuất ra dữ liệu được mã hóa cho phía ngoài của thiết bị mã hóa 100.

Trong khi đó, các bộ phận xử lý (bộ phận nhị phân hóa 121 đến bộ phận lựa chọn 126) có các cấu hình tùy ý. Ví dụ, mỗi bộ xử lý có thể được tạo cấu hình như mạch logic để nhận biết xử lý nêu trên. Ngoài ra, mỗi bộ xử lý có thể bao gồm, ví dụ, bộ xử lý trung tâm (CPU), bộ nhớ chỉ đọc (ROM), bộ nhớ truy nhập ngẫu nhiên (RAM), và tương tự và thực thi chương trình mà sử dụng các thành phần này để nhận biết xử lý nêu trên. Ngoài ra mỗi bộ xử lý có thể đều có các cấu hình nêu trên, nhận biết các phần của việc xử lý nêu trên theo mạch logic, và nhận biết phần khác của xử lý bằng cách thực thi chương trình. Các bộ phận xử lý có thể có các cấu hình độc lập, ví dụ, một số bộ phận xử lý có thể nhận biết các phần của quá trình nêu trên theo mạch logic, một số bộ phận xử lý khác có thể nhận biết quá trình nêu trên bằng cách thực thi chương trình, và một số bộ phận xử lý khác có thể nhận biết quá trình nêu trên theo cả mạch logic và việc thực thi của chương trình.

Trong thiết bị mã hóa 100, sáng chế được mô tả trong <1. Việc mã hóa của ký hiệu nhận dạng ST> được áp dụng. Tức là, bộ phận nhị phân hóa 121 nhị phân hóa thông tin điều khiển biến đổi thứ cấp (ký hiệu nhận dạng ST lfnst_idx) để tạo ra xâu ký tự nhị phân. Bộ phận lựa chọn 122 thiết đặt biến ngữ cảnh cố định ctx (ví dụ, “0”) cho ký tự nhị phân thứ nhất của xâu ký tự nhị phân. Bộ phận mã hóa số học 124 thực hiện việc mã hóa số học trong chế độ thông thường của CABAC dựa vào biến ngữ cảnh ctx được cố định (ví dụ, “0”).

Bằng cách đó, thiết bị mã hóa 100 có thể làm đơn giản việc thu nhận biên ngữ cảnh của ký hiệu nhận dạng ST trong khi duy trì hiệu quả mã hóa. Hơn nữa, thiết bị mã hóa 100 có thể làm giảm bộ nhớ kích cỡ để giữ các biên ngữ cảnh của ký hiệu nhận dạng ST trong khi duy trì hiệu quả mã hóa. Tức là, thiết bị mã hóa 100 có thể kiểm chế sự tăng lên trong tải xử lý mã hóa.

Ở thời điểm đó, bộ phận lựa chọn 122 có thể thiết đặt cờ đường vòng cho ký tự nhị phân thứ hai của xâu ký tự nhị phân (Phương pháp 1). Trong trường hợp đó, bộ phận mã hóa số học 125 mã hóa số học ký tự nhị phân thứ hai trong chế độ đường vòng của CABAC.

Hơn nữa, bộ phận lựa chọn 122 có thể thiết đặt biên ngữ cảnh ctx (ví dụ, “0”) được chia sẻ bởi ký tự nhị phân thứ nhất cho ký tự nhị phân thứ hai của xâu ký tự nhị phân (Phương pháp 2). Trong trường hợp đó, bộ phận mã hóa số học 124 thực hiện việc mã hóa số học trong chế độ thông thường của CABAC dựa vào biên ngữ cảnh ctx được cố định (ví dụ, “0”).

<Tiền trình xử lý mã hóa>

Tiếp theo, ví dụ về tiền trình xử lý mã hóa được thực hiện bởi thiết bị mã hóa 100 sẽ được mô tả việ dẫn tới lưu đồ của Fig.4.

Khi quá trình mã hóa được bắt đầu, bộ phận nhị phân hóa 121 của thiết bị mã hóa 100 thu giá trị phân tử cú pháp (syncVal) cần được xử lý trong bước S101.

Trong bước S102, bộ phận nhị phân hóa 121 thực hiện xử lý nhị phân hóa được xác định cho mỗi phân tử cú pháp để thu nhận xâu ký tự nhị phân (synBins) của giá trị phân tử cú pháp (syncVal).

Trong bước S103, bộ phận lựa chọn 122 đọc biên ngữ cảnh ctx tương ứng với mỗi vị trí ký tự nhị phân (binIdx) của xâu ký tự nhị phân được xác định cho mỗi phân tử cú pháp và cờ isBypass mà chỉ báo xem chế độ đường vòng có được thiết đặt hay không.

Trong bước S104, bộ phận lựa chọn 122 xác định xem chế độ đường vòng có được thiết đặt hay không. Nếu isBypass=0 và được xác định rằng chế độ thông thường được thiết đặt, việc xử lý tiến hành đến bước S105.

Trong bước S105, bộ phận mã hóa số học 124 thực hiện mã hóa ngữ cảnh. Tức là, bộ phận mã hóa số học 124 mã hóa giá trị của ký tự nhị phân tại vị trí ký tự nhị phân (binIdx) của xâu ký tự nhị phân (synBins) trong chế độ thông thường của CABAC viện dẫn tới trạng thái xác suất của biến ngữ cảnh ctx . Khi xử lý của S105 kết thúc, việc xử lý tiến hành đến bước S107.

Nếu $\text{isBypass}=1$ trong bước S104 và được xác định rằng chế độ đường vòng được thiết đặt, việc xử lý tiến hành đến bước S106.

Trong bước S106, bộ phận mã hóa số học 125 thực hiện mã hóa đường vòng. Tức là, bộ phận mã hóa số học 125 mã hóa giá trị của ký tự nhị phân tại vị trí ký tự nhị phân (binIdx) của xâu ký tự nhị phân (synBins) trong chế độ đường vòng của CABAC. Khi xử lý của S106 kết thúc, việc xử lý tiến hành đến bước S107.

Trong bước S107, bộ phận lựa chọn 126 xác định xem điều kiện phá vỡ định trước A có được thỏa mãn không. Điều kiện phá vỡ A được xác định trên cơ sở các giá trị của xâu ký tự nhị phân từ $\text{binIdx}=0$ đến $\text{binIdx}=k$ (vị trí k hiện tại của binIdx) và phương pháp nhị phân hóa của mỗi phần tử cú pháp.

Nếu được xác định rằng điều kiện phá vỡ A không được thỏa mãn, việc xử lý quay lại bước S103, và xử lý tiếp theo được thực thi cho vị trí ký tự nhị phân tiếp theo (binIdx). Tức là, việc xử lý của các bước S103 đến S107 được thực thi cho mỗi vị trí ký tự nhị phân (binIdx).

Sau đó, nếu được xác định rằng điều kiện phá vỡ A được thỏa mãn trong bước S107, xử lý CABAC kết thúc.

Trong xử lý mã hóa, sáng chế được mô tả trong <1>. Việc mã hóa của ký hiệu nhận dạng ST> được áp dụng. Tức là, bộ phận nhị phân hóa 121 nhị phân hóa thông tin điều khiển biến đổi thứ cấp (ký hiệu nhận dạng ST lnst_idx) trong bước S102 để tạo ra xâu ký tự nhị phân. Trong bước S103, bộ phận lựa chọn 122 thiết đặt biến ngữ cảnh cố định ctx (ví dụ, “0”) cho ký tự nhị phân thứ nhất của xâu ký tự nhị phân. Trong bước S105, bộ phận mã hóa số học 124 thực hiện việc mã hóa số học trong chế độ thông thường của CABAC dựa vào biến ngữ cảnh ctx được cố định (ví dụ, “0”).

Bằng cách đó, thiết bị mã hóa 100 có thể làm đơn giản việc thu nhận biến ngữ cảnh của ký hiệu nhận dạng ST trong khi duy trì hiệu quả mã hóa. Hơn nữa, thiết bị mã hóa 100 có thể làm giảm bộ nhớ kích cỡ để giữ các biến ngữ cảnh của ký hiệu nhận dạng ST trong khi duy trì hiệu quả mã hóa. Tức là, thiết bị mã hóa 100 có thể kiểm chế sự tăng lên trong tải xử lý mã hóa.

Hơn nữa, trong bước S103, bộ phận lựa chọn 122 có thể thiết đặt cờ đường vòng cho ký tự nhị phân thứ hai của xâu ký tự nhị phân (Phương pháp 1). Trong trường hợp đó, bộ phận mã hóa số học 125 mã hóa số học ký tự nhị phân thứ hai trong chế độ đường vòng của CABAC trong bước S106.

Hơn nữa, trong bước S103, bộ phận lựa chọn 122 có thể thiết đặt biến ngữ cảnh ctx (ví dụ, “0”) được chia sẻ bởi ký tự nhị phân thứ nhất cho ký tự nhị phân thứ hai của xâu ký tự nhị phân (Phương pháp 2). Trong trường hợp đó, bộ phận mã hóa số học 124 thực hiện việc mã hóa số học trong chế độ thông thường của CABAC dựa vào biến ngữ cảnh ctx được cố định (ví dụ, “0”) trong bước S105.

<3. Phương án thứ hai>

<Thiết bị giải mã>

Fig.5 là sơ đồ khối thể hiện ví dụ của cấu hình của thiết bị giải mã mà là một khía cạnh mà sáng chế được áp dụng tới. Thiết bị giải mã 200 được thể hiện trên Fig.5 mà thiết bị mã giải mã dữ liệu được mã hóa của ký hiệu nhận dạng ST lfnst_idx. Thiết bị giải mã 200 thực hiện giải mã sử dụng phương pháp giải mã (ví dụ, CABAC) tương ứng với phương pháp mã hóa của thiết bị mã hóa 100. Ví dụ, thiết bị giải mã 200 giải mã dữ liệu được mã hóa của ký hiệu nhận dạng ST lfnst_idx được tạo bởi thiết bị mã hóa 100.

Trong khi đó, Fig.5 minh họa các phần chính như là các bộ phận xử lý và các dòng dữ liệu, nhưng các bộ phận xử lý và các dòng dữ liệu không được giới hạn như được minh họa trên Fig.5. Tức là, các bộ phận xử lý mà không được minh họa trên Fig.5 như các khối và việc xử lý và các dòng dữ liệu mà không được minh họa trên Fig.5 với các mũi tên và tương tự có thể được thể hiện trong thiết bị giải mã 200.

Như được thể hiện trên Fig.5, thiết bị giải mã 200 bao gồm bộ phận lựa chọn 221, mô hình ngữ cảnh 222, bộ phận giải mã số học 223, bộ phận giải mã số học 224, bộ phận lựa chọn 225, và bộ phận chuyển đổi đa trị 226.

Bộ phận lựa chọn 221 thu được dữ liệu được mã hóa và thông tin cờ isBypass được nhập vào thiết bị giải mã 200. Bộ phận lựa chọn 221 lựa chọn đích cấp của dữ liệu được mã hóa trên cơ sở của giá trị của isBypass. Ví dụ, khi isBypass=0, bộ phận lựa chọn 221 xác định rằng chế độ thông thường đã được thiết đặt và cấp dữ liệu được mã hóa cho mô hình ngữ cảnh 222. Hơn nữa, khi isBypass=1, bộ phận lựa chọn 221 xác định rằng chế độ đường vòng đã được thiết đặt và cấp dòng bit được nhị phân hóa cho bộ phận giải mã số học 224.

Mô hình ngữ cảnh 222 chuyển đổi động các mô hình ngữ cảnh cần được áp dụng theo mục tiêu giải mã và tình hình xung quanh. Ví dụ, mô hình ngữ cảnh 222 giữ các biến ngữ cảnh ctx, và khi dữ liệu được mã hóa được thu từ bộ phận lựa chọn 221, đọc biến ngữ cảnh ctx tương ứng với mỗi vị trí ký tự nhị phân (binIdx) của xâu ký tự nhị phân được xác định cho mỗi phần tử cú pháp. Mô hình ngữ cảnh 222 cấp dữ liệu được mã hóa và biến ngữ cảnh được đọc ctx cho bộ phận giải mã số học 223.

Khi bộ phận giải mã số học 223 thu được dữ liệu được mã hóa và biến ngữ cảnh ctx được cấp từ mô hình ngữ cảnh 222, bộ phận giải mã số học 223 giải mã số học giá trị của ký tự nhị phân tại binIdx của dòng bit được nhị phân hóa trong chế độ thông thường của CABAC dựa vào trạng thái xác suất của biến ngữ cảnh ctx (thực hiện giải mã ngữ cảnh). Bộ phận giải mã số học 223 cấp dòng bit được nhị phân hóa được tạo bằng giải mã ngữ cảnh cho bộ phận lựa chọn 225. Hơn nữa, bộ phận giải mã số học 223 cấp biến ngữ cảnh ctx sau khi xử lý giải mã ngữ cảnh cho mô hình ngữ cảnh 222 sao cho biến ngữ cảnh ctx được giữ ở đó.

Bộ phận giải mã số học 224 giải mã số học dữ liệu được mã hóa được cấp từ bộ phận lựa chọn 221 trong chế độ đường vòng của CABAC (thực hiện giải mã đường vòng). Bộ phận giải mã số học 224 cấp dòng bit được nhị phân hóa được tạo bằng giải mã đường vòng cho bộ phận lựa chọn 225.

Bộ phận lựa chọn 225 thu được thông tin cờ isBypass và lựa chọn dòng bit được nhị phân hóa cần được cấp cho bộ phận chuyển đổi đa trị 226 trên cơ sở giá trị của isBypass. Ví dụ, khi isBypass=0, bộ phận lựa chọn 225 xác định rằng chế độ thông thường được thiết đặt, thu được dòng bit được nhị phân hóa được cấp từ bộ phận giải mã số học 223, và cấp dòng bit được nhị phân hóa cho bộ phận chuyển đổi đa trị 226. Hơn nữa, khi isBypass=1, bộ phận lựa chọn 225 xác định rằng chế độ đường vòng được thiết đặt, thu được dòng bit được nhị phân hóa được cấp từ bộ phận

giải mã số học 224, và cấp dòng bit được nhị phân hóa cho bộ phận chuyển đổi đa trị 226.

Bộ phận chuyển đổi đa trị 226 thu được dòng bit được nhị phân hóa được cấp từ bộ phận lựa chọn 225 và chuyển đổi dòng bit được nhị phân hóa thành dòng bit được lấy đa trị qua phương pháp được xác định cho mỗi phần tử cú pháp để tạo ra giá trị phần tử cú pháp. Bộ phận chuyển đổi đa trị 226 xuất ra giá trị phần tử cú pháp cho phía ngoài của thiết bị giải mã 200.

Trong khi đó, các bộ phận xử lý (bộ giải mã 221 đến bộ phận chuyển đổi đa trị 226) có các cấu hình tùy ý. Ví dụ, mỗi bộ xử lý có thể được tạo cấu hình như mạch logic để nhận biết xử lý nêu trên. Hơn nữa, mỗi bộ xử lý có thể bao gồm, ví dụ, CPU, ROM, RAM, và tương tự và thực thi chương trình sử dụng các thành phần này để nhận biết quá trình nêu trên. Ngoài ra mỗi bộ xử lý có thể đều có các cấu hình nêu trên, nhận biết các phần của việc xử lý nêu trên theo mạch logic, và nhận biết phần khác của xử lý bằng cách thực thi chương trình. Các bộ phận xử lý có thể có các cấu hình độc lập: ví dụ, một số bộ phận xử lý có thể nhận biết các phần của quá trình nêu trên theo mạch logic, một số bộ phận xử lý khác có thể nhận biết quá trình nêu trên bằng cách thực thi chương trình, và một số bộ phận xử lý khác có thể nhận biết quá trình nêu trên theo cả mạch logic và việc thực thi của chương trình.

Trong thiết bị mã hóa 200 này, sáng chế được mô tả trong <1>. Việc mã hóa của ký hiệu nhận dạng ST> được áp dụng. Tức là, bộ phận giải mã số học 223 thực hiện giải mã số học trong nút thông thường của CABAC dựa vào biến ngữ cảnh cố định ctx (ví dụ, "0") được thiết lập cho ký tự nhị phân thứ nhất của xâu ký tự nhị phân của thông tin điều khiển biến đổi thứ cấp (ký hiệu nhận dạng ST lfst_idx).

Bằng cách đó, thiết bị giải mã 200 có thể làm đơn giản việc thu nhận biến ngữ cảnh của ký hiệu nhận dạng ST trong khi duy trì hiệu quả mã hóa. Hơn nữa, thiết bị giải mã 200 có thể làm giảm bộ nhớ kích cỡ để giữ các biến ngữ cảnh của ký hiệu nhận dạng ST trong khi duy trì hiệu quả mã hóa. Tức là, thiết bị giải mã 200 có thể kiểm soát sự tăng lên trong tải xử lý giải mã.

Ở thời điểm đó, bộ phận giải mã số học 224 có thể giải mã số học ký tự nhị phân thứ hai của xâu ký tự nhị phân trong chế độ đường vòng của CABAC trên cơ sở cờ đường vòng được thiết lập cho ký tự nhị phân thứ hai.

Hơn nữa, bộ phận giải mã số học 223 có thể thực hiện giải mã số học trong chế độ thông thường của CABAC dựa vào biến ngữ cảnh ctx (ví dụ, “0”) được chia sẻ bởi ký tự nhị phân thứ nhất được thiết lập cho ký tự nhị phân thứ hai của chuỗi ký tự nhị phân.

<Tiến trình xử lý giải mã>

Tiếp theo, xử lý giải mã được thực hiện bởi thiết bị giải mã 200 sẽ được mô tả viện dẫn tới lưu đồ của Fig.6.

Khi xử lý giải mã được bắt đầu, bộ phận lựa chọn 221 của thiết bị giải mã 200 đọc biến ngữ cảnh ctx tương ứng với mỗi vị trí ký tự nhị phân (binIdx) của chuỗi ký tự nhị phân được xác định cho mỗi phần tử cú pháp và cờ isBypass mà chỉ báo xem chế độ đường vòng có được thiết đặt trong bước S201 hay không.

Trong bước S202, bộ phận lựa chọn 221 xác định xem chế độ đường vòng có được thiết đặt không. Nếu isBypass=0 và được xác định rằng chế độ thông thường được thiết đặt, việc xử lý tiến hành đến bước S203.

Trong bước S203, bộ phận giải mã số học 223 thực hiện giải mã ngữ cảnh. Tức là, bộ phận giải mã số học 223 giải mã dữ liệu được mã hóa trong chế độ thông thường của CABAC viện dẫn tới trạng thái xác suất của biến ngữ cảnh ctx để tạo ra giá trị của ký tự nhị phân tại vị trí ký tự nhị phân (binIdx) của chuỗi ký tự nhị phân (synBins). Khi xử lý của S203 kết thúc, việc xử lý tiến hành đến bước S205.

Nếu isBypass=1 trong bước S202 và được xác định rằng chế độ đường vòng được thiết đặt, việc xử lý tiến hành đến bước S204.

Trong bước S204, bộ phận giải mã số học 224 thực hiện giải mã đường vòng. Tức là, bộ phận giải mã số học 224 giải mã dữ liệu được mã hóa trong chế độ đường vòng của CABAC để tạo ra giá trị của ký tự nhị phân tại vị trí ký tự nhị phân (binIdx) của chuỗi ký tự nhị phân (synBins). Khi xử lý của S204 kết thúc, việc xử lý tiến hành đến bước S205.

Trong bước S205, bộ phận lựa chọn 225 xác định xem điều kiện phá vỡ định trước A có được thỏa mãn không. Điều kiện phá vỡ A được xác định trên cơ sở các giá trị của chuỗi ký tự nhị phân từ binIdx=0 đến binIdx=k (vị trí k hiện tại của binIdx) và phương pháp nhị phân hóa của mỗi phần tử cú pháp.

Nếu được xác định rằng điều kiện phá vỡ A không được thỏa mãn, việc xử lý quay lại bước S201 và xử lý tiếp theo được thực thi để tạo ra giá trị của ký tự nhị phân ở vị trí ký tự nhị phân tiếp theo (binIdx). Tức là, việc xử lý của các bước S201 đến S205 được thực thi cho mỗi vị trí ký tự nhị phân (binIdx).

Nếu được xác định rằng điều kiện phá vỡ A được thỏa mãn trong bước S205, việc xử lý tiến hành đến bước S206.

Trong bước S206, bộ phận chuyển đổi đa trị 226 thu nhận giá trị phần tử cú pháp (syncVal) từ xâu ký tự nhị phân (synBins) qua xử lý chuyển đổi đa trị được xác định cho mỗi phần tử cú pháp.

Trong bước S207, bộ phận chuyển đổi đa trị 226 xuất ra giá trị phần tử cú pháp được thu nhận (syncVal) cho phía ngoài của thiết bị giải mã 200.

Trong xử lý giải mã này, sáng chế được mô tả trong <1>. Việc mã hóa của ký hiệu nhận dạng ST> được áp dụng. Tức là, bộ phận giải mã số học 223 thực hiện giải mã số học trong chế độ thông thường của CABAC dựa vào biến ngữ cảnh cố định ctx (ví dụ, “0”) được thiết lập cho ký tự nhị phân thứ nhất của xâu ký tự nhị phân của thông tin điều khiển biến đổi thứ cấp (ký hiệu nhận dạng ST lfst_idx) trong bước S203.

Bằng cách đó, thiết bị giải mã 200 có thể làm đơn giản việc thu nhận biến ngữ cảnh của ký hiệu nhận dạng ST trong khi duy trì hiệu quả mã hóa. Hơn nữa, thiết bị giải mã 200 có thể làm giảm bộ nhớ kích cỡ để giữ các biến ngữ cảnh của ký hiệu nhận dạng ST trong khi duy trì hiệu quả mã hóa. Tức là, thiết bị giải mã 200 có thể kiềm chế sự tăng lên trong tải xử lý giải mã.

Hơn nữa, bộ phận giải mã số học 224 có thể giải mã số học ký tự nhị phân thứ hai của xâu ký tự nhị phân trong chế độ đường vòng của CABAC trên cơ sở của cờ đường vòng được thiết lập cho ký tự nhị phân thứ hai trong bước S204 (Phương pháp 1).

Hơn nữa, bộ phận giải mã số học 223 có thể thực hiện giải mã số học trong chế độ thông thường của CABAC dựa vào biến ngữ cảnh ctx (ví dụ, “0”) được chia sẻ bởi ký tự nhị phân thứ nhất được thiết lập cho ký tự nhị phân thứ hai của xâu ký tự nhị phân trong bước S203 (Phương pháp 2).

<4. Phương án thứ ba>

<Thiết bị mã hóa ảnh>

Fig.7 là sơ đồ khối thể hiện ví dụ cấu hình của thiết bị mã hóa ảnh mà là khía cạnh của thiết bị xử lý thông tin mà sáng chế được áp dụng. Thiết bị mã hóa ảnh 300 được thể hiện trên Fig.7 là thiết bị mã hóa dữ liệu ảnh của ảnh đang chuyển động. Ví dụ, thiết bị mã hóa ảnh 300 có thể mã hóa dữ liệu ảnh của ảnh đang chuyển động bằng phương pháp mã hóa được mô tả trong bất kỳ phần nào của tài liệu phi sáng chế nêu trên.

Mặc dù Fig.7 thể hiện các thành phần chính như là các bộ phận xử lý (các khối) và lưu lượng dữ liệu, các bộ phận xử lý và lưu lượng dữ liệu không được giới hạn như được thể hiện trên Fig.7. Tức là, bộ xử lý mà không được thể hiện trên Fig.7 là khối và việc xử lý và lưu lượng dữ liệu mà không được thể hiện trên Fig.7 là các mũi tên và tương tự có thể được thể hiện trong thiết bị mã hóa ảnh 300.

Như được thể hiện trên Fig.7, thiết bị mã hóa ảnh 300 bao gồm bộ điều khiển 301, bộ đệm bố trí lại 311, bộ phận tính toán 312, bộ phận biến đổi trực giao 313, bộ phận lượng tử hóa 314, bộ phận mã hóa 315, bộ đệm tích lũy 316, bộ phận lượng tử hóa ngược 317, bộ phận biến đổi trực giao ngược 318, bộ phận tính toán 319, bộ phận lọc trong vòng 320, bộ nhớ khung 321, bộ dự đoán 322, và bộ phận điều khiển tỷ lệ 323.

<Bộ phận điều khiển>

Trên cơ sở của kích cỡ khối của bộ xử lý ngoại vi hoặc bộ xử lý định trước, bộ điều khiển 301 chia dữ liệu ảnh chuyển động được giữ bởi bộ đệm bố trí lại 311 thành các khối (CU, PU, khối biến đổi, và tương tự) trong bộ xử lý. Hơn nữa, bộ điều khiển 301 xác định các tham số mã hóa (thông tin tiêu đề Hinfo, thông tin chế độ dự đoán Pinfo, thông tin biến đổi Tinfo, thông tin bộ lọc Finfo, và tương tự) cần được cấp cho mỗi khối, ví dụ, trên cơ sở của tối ưu hóa biến dạng tỷ lệ (RDO).

Các chi tiết của các tham số mã hóa này sẽ được mô tả sau đây. Khi bộ điều khiển 301 xác định các tham số mã hóa như được mô tả ở trên, bộ điều khiển 301 cấp chúng cho mỗi khối. Cụ thể, là như sau.

Thông tin tiêu đề Hinfo được cấp cho mỗi khối.

Thông tin chế độ dự đoán Pinfo được cấp cho bộ phận mã hóa 315 và bộ phận dự đoán 322.

Thông tin biến đổi Tinfo được cấp cho bộ phận mã hóa 315, bộ phận biến đổi trực giao 313, bộ phận lượng tử hóa 314, bộ phận lượng tử hóa ngược 317, và bộ phận biến đổi trực giao ngược 318.

Thông tin bộ lọc Finfo được cấp cho bộ phận lọc trong vòng 320.

<Bộ đệm bố trí lại>

Mỗi trường (ảnh đầu vào) của dữ liệu ảnh chuyển động được nhập vào thiết bị mã hóa ảnh 300 theo thứ tự mô phỏng (hiển thị) của nó. Bộ đệm bố trí lại 311 thu được và giữ (lưu trữ) các ảnh đầu vào theo thứ tự mô phỏng (hiển thị) của nó. Bộ đệm bố trí lại 311 bố trí lại các ảnh đầu vào theo thứ tự mã hóa (thứ tự giải mã) hoặc chia các ảnh đầu vào thành các khối trong bộ xử lý trên cơ sở điều khiển của bộ điều khiển 301. Bộ đệm bố trí lại 311 cấp mỗi ảnh đầu vào được xử lý cho bộ phận tính toán 312. Hơn nữa, bộ đệm bố trí lại 311 cấp mỗi ảnh đầu vào (ảnh gốc) cho bộ phận dự đoán 322 và bộ phận lọc trong vòng 320.

<Bộ phận tính toán>

Bộ phận tính toán 312 thu ảnh I tương ứng với khối trong bộ xử lý và ảnh dự đoán P được cấp từ bộ phận dự đoán 322 làm các đầu vào, loại bỏ ảnh dự đoán P từ ảnh I theo công thức sau đây để thu nhận phần dư dự đoán D, và cấp phần dư dự đoán D cho bộ phận biến đổi trực giao 313.

$$D = I - P$$

<Bộ phận biến đổi trực giao>

Bộ phận biến đổi trực giao 313 thu phần dư dự đoán D được cấp từ bộ phận tính toán 312 và thông tin biến đổi Tinfo được cấp từ bộ điều khiển 301 làm các đầu vào và thực hiện biến đổi trực giao trên phần dư dự đoán D trên cơ sở của thông tin biến đổi Tinfo để thu nhận hệ số biến đổi Coeff. Ví dụ, bộ phận biến đổi trực giao 313 thực hiện biến đổi sơ cấp trên phần dư dự đoán D để tạo ra hệ số biến đổi sơ cấp, và thực hiện biến đổi thứ cấp trên hệ số biến đổi sơ cấp trên cơ sở của ký hiệu nhận dạng ST để tạo ra hệ số biến đổi thứ cấp. Bộ phận biến đổi trực giao 313 cấp hệ số biến đổi thứ cấp được thu nhận cho bộ phận lượng tử hóa 314 làm hệ số biến đổi Coeff.

<Bộ phận lượng tử hóa>

Bộ phận lượng tử hóa 314 thu hệ số biến đổi Coeff được cấp từ bộ phận biến đổi trực giao 313 và thông tin biến đổi Tinfo được cấp từ bộ điều khiển 301 làm các đầu vào và biến đổi tỷ lệ (lượng tử hóa) hệ số biến đổi Coeff trên cơ sở của thông tin biến đổi Tinfo. Tỷ lệ lượng tử hóa được điều khiển bởi bộ phận điều khiển tỷ lệ 323. Bộ phận lượng tử hóa 314 cấp hệ số biến đổi được lượng tử hóa được thu nhận bởi quá trình lượng tử hóa này, tức là, cấp độ hệ số biến đổi được lượng tử hóa cho bộ phận mã hóa 315 và bộ phận lượng tử hóa ngược 317.

<Bộ phận mã hóa>

Bộ phận mã hóa 315 thu cấp độ hệ số biến đổi được lượng tử hóa được cấp từ bộ phận lượng tử hóa 314, các tham số mã hóa khác nhau (thông tin tiêu đề Hinfo, thông tin chế độ dự đoán Pinfo, thông tin biến đổi Tinfo, thông tin bộ lọc Finfo, và tương tự) được cấp từ bộ điều khiển 301, thông tin về bộ lọc, như là hệ số lọc được cấp từ bộ phận lọc trong vòng 320, và thông tin về chế độ dự đoán tối ưu được cấp từ bộ phận dự đoán 322 làm các đầu vào. Bộ phận mã hóa 315 thực hiện mã hóa độ dài biến (ví dụ, việc mã hóa số học) trên cấp độ hệ số biến đổi được lượng tử hóa để tạo ra dòng bit (dữ liệu được mã hóa).

Hơn nữa, bộ phận mã hóa 315 thu nhận thông tin phần dư Rinfo từ cấp độ hệ số biến đổi được lượng tử hóa và mã hóa thông tin phần dư Rinfo để tạo ra dòng bit.

Hơn nữa, bộ phận mã hóa 315 bao gồm thông tin về bộ lọc được cấp từ bộ phận lọc trong vòng 320 trong thông tin bộ lọc Finfo và bao gồm thông tin về chế độ dự đoán tối ưu được cấp từ bộ phận dự đoán 322 trong thông tin chế độ dự đoán Pinfo. Sau đó, bộ phận mã hóa 315 mã hóa các tham số mã hóa khác nhau nêu trên (thông tin tiêu đề Hinfo, thông tin chế độ dự đoán Pinfo, thông tin chuyển đổi Tinfo, thông tin bộ lọc Finfo, và tương tự) để tạo ra các dòng bit.

Hơn nữa, bộ phận mã hóa 315 ghép kênh các dòng bit của các kiểu thông tin khác nhau được tạo ra như được mô tả ở trên để tạo ra dữ liệu được mã hóa. Bộ phận mã hóa 315 cấp dữ liệu được mã hóa cho bộ đệm tích lũy 316.

<Bộ đệm tích lũy>

Bộ đệm tích lũy 316 tạm thời giữ dữ liệu được mã hóa được thu nhận trong bộ phận mã hóa 315. Bộ đệm tích lũy 316 xuất ra dữ liệu được mã hóa được giữ lại, ví dụ, để làm dòng bit hoặc loại tương tự, cho phía ngoài của thiết bị mã hóa ảnh 300

tại thời điểm định trước. Ví dụ, dữ liệu này được mã hóa được truyền đến phía giải mã thông qua phương tiện ghi tùy ý, phương tiện truyền tùy ý, thiết bị xử lý thông tin tùy ý, hoặc loại tương tự. Tức là, bộ đệm tích lũy 316 cũng là bộ phận truyền mà truyền dữ liệu được mã hóa (dòng bit).

<Bộ phận lượng tử hóa ngược>

Bộ phận lượng tử hóa ngược 317 thực hiện xử lý liên quan đến lượng tử hóa ngược. Ví dụ, bộ phận lượng tử hóa ngược 317 thu cấp độ hệ số biến đổi được lượng tử hóa được cấp từ bộ phận lượng tử hóa 314 và thông tin biến đổi Tinfo được cấp từ bộ điều khiển 301 làm các đầu vào và biến đổi tỷ lệ (lượng tử hóa ngược) giá trị của cấp độ hệ số biến đổi được lượng tử hóa trên cơ sở của thông tin biến đổi Tinfo. Việc lượng tử hóa ngược này là xử lý ngược của lượng tử hóa được thực hiện trong bộ phận lượng tử hóa 314. Bộ phận lượng tử hóa ngược 317 cấp hệ số biến đổi Coeff_IQ được thu nhận qua lượng tử hóa ngược này cho bộ phận biến đổi trực giao ngược 318.

<Bộ phận biến đổi trực giao ngược>

Bộ phận biến đổi trực giao ngược 318 thực hiện xử lý liên quan đến biến đổi trực giao ngược. Ví dụ, bộ phận biến đổi trực giao ngược 318 thu hệ số biến đổi Coeff_IQ được cấp từ bộ phận lượng tử hóa ngược 317 và thông tin biến đổi Tinfo được cấp từ bộ điều khiển 301 làm các đầu vào và thực hiện biến đổi trực giao ngược trên hệ số biến đổi Coeff_IQ trên cơ sở của thông tin biến đổi Tinfo để thu nhận phần dư dự đoán D'. Biến đổi trực giao ngược là xử lý ngược của biến đổi trực giao được thực hiện bởi bộ phận biến đổi trực giao 313. Tức là, bộ phận biến đổi trực giao ngược 318 có thể thực hiện biến đổi trực giao ngược thích ứng (AMT) để lựa chọn một cách thích ứng kiểu (hệ số biến đổi) của biến đổi trực giao ngược.

Bộ phận biến đổi trực giao ngược 318 cấp phần dư dự đoán D' được thu nhận qua việc biến đổi trực giao ngược này cho bộ phận tính toán 319. Do bộ phận biến đổi trực giao ngược 318 tương tự như bộ phận biến đổi trực giao ngược (mà sẽ được mô tả sau đây) ở phía giải mã, phần mô tả (mà sẽ được mô tả sau đây) được đưa ra ở phía giải mã có thể được áp dụng cho bộ phận biến đổi trực giao ngược 318.

<Bộ phận tính toán>

Bộ phận tính toán 319 thu phần dư dự đoán D' được cấp từ bộ phận biến đổi trực giao ngược 318 và ảnh được dự đoán P được cấp từ bộ phận dự đoán 322. Bộ phận tính toán 319 thêm phần dư dự đoán D' vào ảnh được dự đoán P tương ứng với phần dư dự đoán D' để thu nhận ảnh được giải mã cục bộ Rlocal. Bộ phận tính toán 319 cấp ảnh được giải mã cục bộ được thu nhận Rlocal cho bộ phận lọc trong vòng 320 và bộ nhớ khung 321.

<Bộ phận lọc trong vòng>

Bộ phận lọc trong vòng 320 thực hiện xử lý liên quan đến xử lý bộ lọc trong vòng. Ví dụ, bộ phận lọc trong vòng 320 thu ảnh được giải mã cục bộ Rlocal được cấp từ bộ phận tính toán 319, thông tin bộ lọc Finfo được cấp từ bộ điều khiển 301, và ảnh đầu vào (ảnh gốc) được cấp từ bộ đệm bố trí lại 311 làm các đầu vào. Trong khi đó, Thông tin nhập vào bộ lọc trong vòng 320 là tùy ý, và thông tin khác ngoài thông tin này có thể được nhập vào. Ví dụ, thông tin như là chế độ dự đoán, thông tin chuyển động, giá trị mục tiêu lượng mã, tham số lượng tử hóa QP, kiểu ảnh, và khối (CU, CTU, hoặc loại tương tự) có thể được nhập vào bộ phận lọc trong vòng 320 khi cần.

Bộ phận lọc trong vòng 320 lọc thích ứng ảnh được giải mã cục bộ Rlocal trên cơ sở của thông tin bộ lọc Finfo. Bộ phận lọc trong vòng 320 cũng sử dụng ảnh đầu vào (ảnh gốc) và thông tin đầu vào khác để xử lý lọc khi cần.

Ví dụ, như được mô tả trong NPL 11, bộ phận lọc trong vòng 320 áp dụng bốn bộ lọc trong vòng, bộ lọc hai hướng, bộ lọc giải khối (DBF), bộ lọc dịch vị thích ứng (Sample Adaptive Offset (SAO)), và bộ lọc vòng thích ứng (ALF) theo thứ tự này. Bộ lọc nào được áp dụng và thứ tự nào được áp dụng là tùy ý và có thể được lựa chọn một cách thích hợp.

Hiển nhiên, việc xử lý lọc được thực hiện bởi bộ phận lọc trong vòng 320 là tùy ý và không được giới hạn ở ví dụ trên. Ví dụ, bộ phận lọc trong vòng 320 có thể sử dụng bộ lọc Wiener hoặc loại tương tự.

Bộ phận lọc trong vòng 320 cấp ảnh được giải mã cục bộ đã được lọc Rlocal cho bộ nhớ khung 321. Khi thông tin về bộ lọc, như là hệ số lọc, được truyền đến phía giải mã, bộ phận lọc trong vòng 320 cấp thông tin về bộ lọc cho bộ phận mã hóa 315.

<Bộ nhớ khung>

Bộ nhớ khung 321 thực hiện xử lý liên quan đến việc lưu trữ của dữ liệu liên quan đến ảnh. Ví dụ, bộ nhớ khung 321 thu ảnh được giải mã cục bộ Rlocal được cấp từ bộ phận tính toán 319 và ảnh được giải mã cục bộ đã được lọc Rlocal được cấp từ bộ phận lọc trong vòng 320 làm các đầu vào và giữ (lưu trữ) chúng. Hơn nữa, bộ nhớ khung 321 cấu trúc lại ảnh được giải mã R cho mỗi đơn vị ảnh sử dụng ảnh được giải mã cục bộ Rlocal và giữ ảnh được giải mã R (lưu trữ nó trong bộ đệm trong bộ nhớ khung 321). Bộ nhớ khung 321 cấp ảnh được giải mã R (hoặc một phần của nó) cho bộ phận dự đoán 322 để phản hồi yêu cầu của bộ phận dự đoán 322.

<Bộ phận dự đoán>

Bộ phận dự đoán 322 thực hiện xử lý liên quan đến việc tạo ra ảnh dự đoán. Ví dụ, bộ phận dự đoán 322 thu thông tin chế độ dự đoán Pinfo được cấp từ bộ điều khiển 301, ảnh đầu vào (ảnh gốc) được cấp từ bộ đệm bố trí lại 311, và ảnh được giải mã R (hoặc một phần của nó) được đọc từ bộ nhớ khung 321 làm các đầu vào. Bộ phận dự đoán 322 thực hiện xử lý dự đoán như là dự đoán liên đới và dự đoán nội bộ sử dụng thông tin chế độ dự đoán Pinfo và ảnh đầu vào (ảnh gốc), thực hiện dự đoán sử dụng ảnh được giải mã R làm ảnh tham chiếu, và thực hiện xử lý bù chuyển động trên cơ sở của kết quả dự đoán để tạo ra ảnh dự đoán P. Bộ phận dự đoán 322 cấp ảnh được dự đoán được tạo P cho bộ phận tính toán 312 và bộ phận tính toán 319. Hơn nữa, bộ phận dự đoán 322 cấp thông tin liên quan đến chế độ dự đoán được lựa chọn bởi xử lý nêu trên, tức là, chế độ dự đoán tối ưu, cho bộ phận mã hóa 315 khi cần.

<Bộ phận điều khiển tỷ lệ>

Bộ phận điều khiển tỷ lệ 323 thực hiện xử lý liên quan đến việc điều khiển tỷ lệ. Ví dụ, bộ phận điều khiển tỷ lệ 323 điều khiển tỷ lệ của hoạt động lượng tử hóa của bộ phận lượng tử hóa 314 trên cơ sở của lượng mã của dữ liệu được mã hóa được tích lũy trong bộ đệm tích lũy 316 sao cho việc quá mức hoặc dưới mức không xảy ra.

Trong khi đó, các bộ phận xử lý (bộ điều khiển 301, và bộ đệm bố trí lại 311 đến bộ phận điều khiển tỷ lệ 323) có các cấu hình tùy ý. Ví dụ, mỗi bộ xử lý có thể được tạo cấu hình như mạch logic để nhận biết xử lý nêu trên. Hơn nữa, mỗi bộ xử

lý có thể bao gồm, ví dụ, CPU, ROM, RAM, và tương tự và thực thi chương trình sử dụng các thành phần này để nhận biết quá trình nêu trên. Hiển nhiên, mỗi bộ xử lý có thể đều có các cấu hình nêu trên, nhận biết các phần của việc xử lý nêu trên theo mạch logic, và nhận biết phần khác của xử lý bằng cách thực thi chương trình. Các bộ phận xử lý có thể có các cấu hình độc lập, ví dụ, một số bộ phận xử lý có thể nhận biết các phần của quá trình nêu trên theo mạch logic, một số bộ phận xử lý khác có thể nhận biết quá trình nêu trên bằng cách thực thi chương trình, và một số bộ phận xử lý khác có thể nhận biết quá trình nêu trên theo cả mạch logic và việc thực thi của chương trình.

Trong thiết bị mã hóa ảnh 300 mà có cấu hình trên, sáng chế được mô tả trong <1. Mã hóa của ký hiệu nhận dạng ST> có thể được áp dụng cho bộ phận mã hóa 315. Tức là, bộ phận mã hóa 315 có cùng cấu hình như thiết bị mã hóa 100 được thể hiện trên Fig.3 và thực hiện cùng một xử lý.

Bằng cách đó, thiết bị mã hóa ảnh 300 có thể làm đơn giản việc thu nhận biến ngữ cảnh của ký hiệu nhận dạng ST trong khi duy trì hiệu quả mã hóa. Hơn nữa, thiết bị mã hóa ảnh 300 có thể làm giảm bộ nhớ kích cỡ để giữ các biến ngữ cảnh của ký hiệu nhận dạng ST trong khi duy trì hiệu quả mã hóa. Tức là, thiết bị mã hóa ảnh 300 có thể kiềm chế sự tăng lên trong tải xử lý mã hóa.

<Tiến trình xử lý mã hóa ảnh>

Tiếp theo, ví dụ về tiến trình xử lý mã hóa ảnh được thực hiện bởi thiết bị mã hóa ảnh 300 mà có cấu hình trên sẽ được mô tả viện dẫn tới lưu đồ của Fig.8.

Khi xử lý mã hóa ảnh được bắt đầu, bộ đệm bố trí lại 311 được điều khiển bởi bộ điều khiển 301 để bố trí lại thứ tự của các khung của dữ liệu ảnh chuyển động đầu vào từ thứ tự hiển thị đến thứ tự mã hóa trong bước S301.

Trong bước S302, bộ điều khiển 301 thiết đặt bộ xử lý (thực hiện phân chia khối) cho ảnh đầu vào được giữ trong bộ đệm bố trí lại 311.

Trong bước S303, bộ điều khiển 301 xác định (thiết đặt) các tham số mã hóa liên quan đến ảnh đầu vào được giữ trong bộ đệm bố trí lại 311.

Trong bước S304, bộ phận dự đoán 322 thực hiện xử lý dự đoán để tạo ra ảnh dự đoán hoặc loại tương tự trong chế độ dự đoán tối ưu. Ví dụ, trong xử lý dự đoán này, bộ phận dự đoán 322 thực hiện dự đoán nội bộ để tạo ra ảnh dự đoán hoặc loại

tương tự trong chế độ dự đoán nội bộ tối ưu, thực hiện dự đoán liên đới để tạo ra ảnh dự đoán hoặc loại tương tự trong chế độ dự đoán liên đới tối ưu, lựa chọn chế độ dự đoán tối ưu từ đó trên cơ sở của giá trị hàm chi phí và tương tự.

Trong bước S305, bộ phận tính toán 312 tính toán độ lệch giữa ảnh đầu vào và ảnh được dự đoán trong chế độ tối ưu được lựa chọn qua xử lý dự đoán trong bước S304. Tức là, bộ phận tính toán 312 tạo ra phần dư dự đoán D giữa ảnh đầu vào và ảnh được dự đoán. Lượng dữ liệu của phần dư dự đoán D được thu nhận theo cách thức này được giảm đi khi so sánh với dữ liệu ảnh gốc. Theo đó, lượng dữ liệu có thể được nén khi được so sánh với trường hợp trong đó ảnh được mã hóa như vậy.

Trong bước S306, bộ phận biến đổi trực giao 313 thực hiện xử lý biến đổi trực giao trên phần dư dự đoán D được tạo bằng việc xử lý của bước S305 để thu nhận hệ số biến đổi Coeff.

Trong bước S307, bộ phận lượng tử hóa 314 lượng tử hóa hệ số biến đổi Coeff được thu nhận qua việc xử lý của bước S306 bằng cách sử dụng tham số lượng tử hóa được tính toán bởi bộ điều khiển 301 hoặc loại tương tự và thu nhận cấp độ hệ số biến đổi được lượng tử hóa.

Trong bước S308, bộ phận lượng tử hóa ngược 317 lượng tử hóa ngược cấp độ hệ số biến đổi được lượng tử hóa được tạo bằng việc xử lý của bước S307 với các đặc tính tương ứng với các đặc tính của việc lượng tử hóa của bước S307 và thu nhận hệ số biến đổi Coeff_IQ.

Trong bước S309, bộ phận biến đổi trực giao ngược 318 thực hiện biến đổi trực giao ngược trên hệ số biến đổi Coeff_IQ được thu nhận qua việc xử lý của bước S308 sử dụng phương pháp tương ứng với xử lý biến đổi trực giao của bước S306 để thu nhận phần dư dự đoán D'. Vì xử lý biến đổi trực giao ngược này là tương tự với xử lý biến đổi trực giao ngược (mà sẽ được mô tả sau đây) được thực hiện ở phía giải mã, phần mô tả (mà sẽ được thực hiện sau đây) được thực hiện ở phía giải mã có thể được áp dụng cho xử lý biến đổi trực giao ngược trong bước S309.

Trong bước S310, bộ phận tính toán 319 thêm ảnh được dự đoán được thu nhận qua xử lý dự đoán của bước S304 vào phần dư dự đoán D' được thu nhận qua việc xử lý của bước S309 để tạo ra ảnh được giải mã cục bộ.

Trong bước S311, bộ phận lọc trong vòng 320 thực hiện xử lý bộ lọc trong vòng trên ảnh được giải mã cục bộ được thu nhận qua việc xử lý của bước S310.

Trong bước S312, bộ nhớ khung 321 lưu trữ ảnh được giải mã cục bộ được thu nhận qua việc xử lý của bước S310 và ảnh được giải mã cục bộ được lọc trong bước S311.

Trong bước S313, bộ phận mã hóa 315 mã hóa cấp độ hệ số biến đổi được lượng tử hóa được thu nhận qua việc xử lý của bước S307. Ví dụ, bộ phận mã hóa 315 mã hóa cấp độ hệ số biến đổi được lượng tử hóa, mà là thông tin về ảnh, qua việc mã hóa số học hoặc loại tương tự để tạo ra dữ liệu được mã hóa. Ở thời điểm này, bộ phận mã hóa 315 mã hóa các tham số mã hóa khác nhau (thông tin tiêu đề Hinfo, thông tin chế độ dự đoán Pinfo, và thông tin biến đổi Tinfo). Hơn nữa, bộ phận mã hóa 315 thu nhận thông tin phần dư RInfo từ cấp độ hệ số biến đổi được lượng tử hóa và mã hóa thông tin phần dư RInfo.

Trong bước S314, bộ đệm tích lũy 316 tích lũy dữ liệu được mã hóa được thu nhận theo cách thức này và xuất ra dữ liệu được mã hóa làm dòng bit cho phía ngoài của thiết bị mã hóa ảnh 300, theo ví dụ. Dòng bit này được truyền đến phía giải mã qua, ví dụ, đường truyền hoặc phương tiện ghi. Ngoài ra, bộ phận điều khiển tỷ lệ 323 thực hiện điều khiển tỷ lệ khi cần.

Khi việc xử lý của bước S314 kết thúc, việc xử lý mã hóa ảnh kết thúc.

Trong xử lý mã hóa ảnh trong tiến trình nêu trên, sáng chế được áp dụng cho quá trình mã hóa của bước S313. Tức là, quá trình mã hóa trong cùng tiến trình như trên Fig.4 được thực hiện trong bước S313. Tức là, bộ phận mã hóa 315 thực hiện quá trình mã hóa mà sáng chế được mô tả trong <1>. Việc mã hóa của ký hiệu nhận dạng ST> được áp dụng.

Bằng cách đó, thiết bị mã hóa ảnh 300 có thể làm đơn giản việc thu nhận biến ngữ cảnh của ký hiệu nhận dạng ST trong khi duy trì hiệu quả mã hóa. Hơn nữa, thiết bị mã hóa ảnh 300 có thể làm giảm bộ nhớ kích cỡ để giữ các biến ngữ cảnh của ký hiệu nhận dạng ST trong khi duy trì hiệu quả mã hóa. Tức là, thiết bị mã hóa ảnh 300 có thể kiểm soát sự tăng lên trong tải xử lý mã hóa.

<5. Phương án thứ tư>

<Thiết bị giải mã ảnh>

Fig.9 là sơ đồ khối thể hiện ví dụ của cấu hình của thiết bị giải mã ảnh mà là một khía cạnh mà sáng chế được áp dụng tới. Thiết bị giải mã ảnh 400 được thể hiện trên Fig.9 là thiết bị mà giải mã dữ liệu được mã hóa của ảnh chuyển động. Ví dụ, thiết bị giải mã ảnh 400 có thể giải mã dữ liệu được mã hóa qua phương pháp giải mã được mô tả trong phần bất kỳ của tài liệu phi sáng chế nêu trên. Ví dụ, thiết bị giải mã ảnh 400 giải mã dữ liệu được mã hóa (dòng bit) được tạo bởi thiết bị mã hóa ảnh 300 được mô tả nêu trên.

Mặc dù Fig.9 thể hiện các thành phần chính như là các bộ phận xử lý (các khối) và lưu lượng dữ liệu, các bộ phận xử lý và lưu lượng dữ liệu không được giới hạn như được thể hiện trên Fig.9. Tức là, các bộ phận xử lý mà không được minh họa trên Fig.9 như các khối và việc xử lý và các dòng dữ liệu mà không được minh họa trên Fig.9 với các mũi tên và tương tự có thể được thể hiện trong thiết bị giải mã ảnh 400.

Trên Fig.9, thiết bị giải mã ảnh 400 bao gồm bộ đệm tích lũy 411, bộ giải mã 412, bộ phận lượng tử hóa ngược 413, bộ phận biến đổi trực giao ngược 414, bộ phận tính toán 415, bộ phận lọc trong vòng 416, bộ đệm bố trí lại 417, bộ nhớ khung 418, và bộ dự đoán 419. Bộ phận dự đoán 419 bao gồm bộ phận dự đoán nội bộ và bộ phận dự đoán liên đới mà không được thể hiện. Thiết bị giải mã ảnh 400 là thiết bị tạo ra dữ liệu ảnh chuyển động bằng cách giải mã dữ liệu được mã hóa (dòng bit).

<Bộ đệm tích lũy>

Bộ đệm tích lũy 411 thu được dòng bit được nhập vào thiết bị giải mã ảnh 400 và giữ (lưu trữ) dòng bit. Bộ đệm tích lũy 411 cấp dòng bit được lưu trữ cho bộ giải mã 412 tại thời điểm định trước hoặc khi điều kiện định trước được thỏa mãn.

<Bộ phận giải mã>

Bộ phận giải mã 412 thực hiện xử lý liên quan đến giải mã ảnh. Ví dụ, bộ phận giải mã 412 thu dòng bit được cấp từ bộ đệm tích lũy 411 làm đầu vào và thực hiện giải mã độ dài biến trên giá trị cú pháp của mỗi phần tử cú pháp để thu nhận các tham số từ dòng bit theo định nghĩa của bảng cú pháp.

Các tham số được thu nhận từ các phần tử cú pháp và các giá trị cú pháp của các phần tử cú pháp có thể bao gồm, ví dụ, thông tin như là thông tin tiêu đề Hinfo, thông tin chế độ dự đoán Pinfo, thông tin biến đổi Tinfo, thông tin phần dư Rinfo, và

thông tin bộ lọc Finfo. Tức là, bộ giải mã 412 phân tích (phân tích và thu được) thông tin này từ dòng bit. Thông tin này sẽ được mô tả dưới đây.

<Thông tin tiêu đề Hinfo>

Thông tin tiêu đề Hinfo có thể bao gồm, ví dụ, thông tin tiêu đề như là Tập tham số video (VPS)/Tập tham số chuỗi (SPS)/Tập hợp tham số ảnh (PPS)/tiêu đề lát (SH). Thông tin tiêu đề Hinfo có thể bao gồm, ví dụ, thông tin mà xác định kích cỡ ảnh (width PicWidth, height PicHeight), độ sâu bit (brightness bitDepthY, độ lệch màu bitDepthC), kiểu mảng lệch màu ChromaArrayType, giá trị lớn nhất MaxCUSize/giá trị nhỏ nhất MinCUSize của kích cỡ CU, độ sâu lớn nhất MaxQTDepth/độ sâu nhỏ nhất MinQTDepth của phân chia cây tứ phân, độ sâu lớn nhất MaxBTDepth/độ sâu nhỏ nhất MinBTDepth của phân chia cây nhị phân, giá trị lớn nhất MaxTSSize của khối bỏ qua biến đổi (cũng được gọi là kích cỡ khối bỏ qua biến đổi lớn nhất), cờ mở/đóng (cũng được gọi là cờ hiệu lực) của mỗi công cụ mã hóa, và tương tự.

Ví dụ, các cờ mở/đóng của các công cụ mã hóa nằm trong thông tin tiêu đề Hinfo bao gồm các cờ mở/đóng liên quan đến xử lý biến đổi và lượng tử hóa được mô tả dưới đây. Cờ mở/đóng của công cụ mã hóa có thể cũng được hiểu là cờ chỉ báo xem cú pháp dành cho công cụ mã hóa có trong dữ liệu được mã hóa hay không. Hơn nữa, cờ mở/đóng chỉ báo rằng công cụ mã hóa có thể được sử dụng khi giá trị của nó bằng 1 (đúng) và chỉ báo rằng công cụ mã hóa không thể được sử dụng khi giá trị của nó bằng 0 (sai). Việc xây dựng của giá trị cờ có thể được lưu giữ.

Cờ kích hoạt dự đoán thành phần liên đới (ccp_enabled_flag): đây là thông tin cờ chỉ báo xem dự đoán thành phần liên đới (Cross-Component Prediction (CCP)), cũng được gọi là dự đoán CC) có khả dụng không. Ví dụ, thông tin cờ này chỉ báo rằng CCP là khả dụng nếu giá trị của nó bằng “1” (đúng) và chỉ báo rằng CCP không khả dụng nếu giá trị của nó bằng “0” (sai).

CCP này cũng được gọi là dự đoán tuyến tính thành phần liên đới (CCLM hoặc CCLMP).

<Thông tin chế độ dự đoán Pinfo>

Thông tin chế độ dự đoán Pinfo có thể bao gồm, ví dụ, thông tin như là thông tin kích cỡ PBSize (kích cỡ khối dự đoán) của mục tiêu xử lý PB (prediction block,

khối dự đoán), thông tin chế độ dự đoán nội bộ IPinfo, và thông tin dự đoán chuyển động MVinfo.

Thông tin chế độ dự đoán nội bộ IPinfo có thể bao gồm, ví dụ, prev_intra_luma_pred_flag, mpm_idx, và rem_intra_pred_mode trong JCTVC-W1005, Cú pháp đơn vị mã hóa 7.3.8.5, chế độ dự đoán nội bộ độ sáng IntraPredModeY được thu nhận từ cú pháp của nó, và tương tự.

Ngoài ra, thông tin chế độ dự đoán nội bộ IPinfo có thể bao gồm, ví dụ, cờ dự đoán thành phần liên đới (ccp_flag (cclmp_flag)), cờ chế độ dự đoán tuyến tính đa lớp (mclm_flag), ký hiệu nhận dạng kiểu vị trí mẫu lệch màu (chroma_sample_loc_type_idx), ký hiệu nhận dạng MPM lệch màu (chroma_mpm_idx), chế độ dự đoán nội bộ độ sáng (IntraPredModeC) được thu nhận từ các cú pháp này, và tương tự.

Cờ dự đoán thành phần liên đới (ccp_flag (cclmp_flag)) là thông tin cờ mà chỉ báo xem dự đoán tuyến tính thành phần liên đới có được áp dụng. Ví dụ, khi ccp_flag == 1, chỉ báo rằng dự đoán thành phần liên đới được áp dụng, và khi ccp_flag == 0, chỉ báo rằng dự đoán thành phần liên đới không được áp dụng.

Cờ chế độ dự đoán tuyến tính đa lớp (mclm_flag) là thông tin về chế độ dự đoán tuyến tính (thông tin chế độ dự đoán tuyến tính). Cụ thể hơn, cờ chế độ dự đoán tuyến tính đa lớp (mclm_flag) là thông tin cờ chỉ báo xem có thiết đặt chế độ dự đoán tuyến tính đa lớp hay không. Ví dụ, “0” chỉ báo chế độ 1 lớp (chế độ đơn lớp) (ví dụ, CCLMP) và “1” chỉ báo chế độ 2 lớp (chế độ đa lớp) (ví dụ, MCLMP).

Ký hiệu nhận dạng kiểu vị trí mẫu lệch màu (chroma_sample_loc_type_idx) là ký hiệu nhận dạng để nhận dạng kiểu của vị trí điểm ảnh của thành phần lệch màu (cũng được gọi là kiểu vị trí mẫu lệch màu). Ví dụ, khi kiểu mảng lệch màu (ChromaArrayType), mà là thông tin về định dạng màu sắc, chỉ báo 420 định dạng, ký hiệu nhận dạng kiểu vị trí mẫu lệch màu được gán như được biểu thị bằng công thức sau đây.

chroma_sample_loc_type_idx == 0: Type2

chroma_sample_loc_type_idx == 1: Type3

chroma_sample_loc_type_idx == 2: Type0

`chroma_sample_loc_type_idx == 3: Type1`

Ký hiệu nhận dạng kiểu vị trí mẫu lệch màu này (`chroma_sample_loc_type_idx`) được truyền (lưu trữ) làm thông tin (`chroma_sample_loc_info()`) về vị trí điểm ảnh của thành phần lệch màu.

Ký hiệu nhận dạng MPM lệch màu (`chroma_mpm_idx`) là ký hiệu nhận dạng mà chỉ báo ứng viên chế độ dự đoán nào trong danh sách ứng viên chế độ dự đoán nội bộ lệch màu (`intraPredModeCandListC`) được lấy làm chế độ dự đoán nội bộ lệch màu.

Thông tin dự đoán chuyển động `MVinfo` có thể bao gồm, ví dụ, thông tin như `merge_idx`, `merge_flag`, `inter_pred_idc`, `ref_idx_LX`, `mvp_lX_flag`, $X=\{0,1\}$, và `mvd` (viện dẫn tới JCTVC-W1005, Cú pháp đơn vị dự đoán 7.3.8.6, làm ví dụ).

Hiển nhiên, thông tin nằm trong thông tin chế độ dự đoán `Pinfo` là tùy ý, và thông tin khác thông tin này có thể được bao hàm trong đó.

<Thông tin biến đổi `Tinfo`>

Thông tin biến đổi `Tinfo` có thể bao gồm, ví dụ, thông tin sau đây. Hiển nhiên, thông tin nằm trong thông tin biến đổi `Tinfo` là tùy ý và thông tin khác thông tin này có thể được bao hàm.

Kích cỡ độ rộng `TBWSIZE` và độ cao `TBHSIZE` của khối biến đổi mục tiêu xử lý (hoặc `TBWSIZE` với cơ số 2 và các giá trị logarit $\log_2 TBWSIZE$ và $\log_2 TBHSIZE$ của `TBHSIZE` cũng là khả dụng)

Cờ bỏ qua biến đổi (`ts_flag`): Cờ mà chỉ báo xem biến đổi sơ cấp (ngược) và biến đổi thứ cấp (ngược) có được bỏ qua

Ký hiệu nhận dạng quét (`scanIdx`)

Tham số lượng tử hóa (`qp`)

Ma trận lượng tử hóa (`scaling_matrix` (ví dụ, biến đổi tỷ lệ danh sách cú pháp dữ liệu JCTVC-W1005, 7.3.4))

<Thông tin phần dư `Rinfo`>

Thông tin phần dư `Rinfo` (viện dẫn tới 7.3.8.11 Cú pháp mã hóa phần dư của JCTVC-W1005, làm ví dụ) có thể bao gồm, ví dụ, cú pháp sau đây.

cbf (coded_block_flag): Cờ chỉ báo có hoặc không dữ liệu phần dư

last_sig_coeff_x_pos: Tọa độ hệ số khác không cuối X

last_sig_coeff_y_pos: Tọa độ hệ số khác không cuối Y

coded_sub_block_flag: Cờ chỉ báo có hoặc không có hệ số khác không của khối con

sig_coeff_flag: Cờ chỉ báo có hoặc không có hệ số khác không

gr1_flag: Cờ chỉ báo xem cấp độ của hệ số khác không có lớn hơn 1 hay không (cũng được gọi là cờ GR1)

gr2_flag: Cờ chỉ báo xem cấp độ của hệ số khác không có lớn hơn 2 hay không (cũng được gọi là cờ GR2) sign_flag: Dấu chỉ báo giá trị dương hoặc âm của hệ số khác không (cũng được gọi là mã sin)

coeff_abs_level_remaining: Cấp độ phần dư của hệ số khác không (cũng được gọi là cấp độ phần dư hệ số khác không),

và tương tự

Hiển nhiên, thông tin nằm trong thông tin phần dư Rinfo là tùy ý và thông tin khác thông tin này có thể được bao hàm.

<Thông tin bộ lọc Finfo>

Thông tin bộ lọc Finfo có thể bao gồm, ví dụ, thông tin điều khiển về việc xử lý lọc sau đây.

Thông tin điều khiển về bộ lọc giải khối (DBF)

Thông tin điều khiển về độ dịch thích ứng điểm ảnh (SAO)

Thông tin điều khiển về bộ lọc vòng thích ứng (ALF)

Thông tin điều khiển về các bộ lọc tuyến tính/không tuyến tính khác

Cụ thể hơn, thông tin bộ lọc Finfo có thể bao gồm, ví dụ, ảnh mà mỗi bộ lọc được áp dụng, thông tin để gán vùng trong ảnh, thông tin điều khiển MỞ/ĐÓNG bộ lọc trong các đơn vị CU, thông tin điều khiển MỞ/ĐÓNG bộ lọc về các biên của các lát và các ô, và tương tự. Hiển nhiên, thông tin nằm trong thông tin bộ lọc Finfo là tùy ý và thông tin khác thông tin này có thể được bao hàm.

Trở lại phần mô tả của bộ giải mã 412. Bộ giải mã 412 thu nhận cấp độ hệ số biến đổi được lượng tử hóa của mỗi vị trí hệ số trong mỗi khối biến đổi viện dẫn tới thông tin phần dư Rinfo. Bộ giải mã 412 cấp cấp độ hệ số biến đổi được lượng tử hóa cho bộ phận lượng tử hóa ngược 413.

Hơn nữa, bộ giải mã 412 cấp thông tin tiêu đề được phân tích Hinfo, thông tin chế độ dự đoán Pinfo, cấp độ hệ số biến đổi được lượng tử hóa, thông tin biến đổi Tinfo, và thông tin bộ lọc Finfo cho mỗi khối. Cụ thể, là như sau.

Thông tin tiêu đề Hinfo được cấp cho bộ phận lượng tử hóa ngược 413, bộ phận biến đổi trực giao ngược 414, bộ phận dự đoán 419, và bộ phận lọc trong vòng 416.

Thông tin chế độ dự đoán Pinfo được cấp cho bộ phận lượng tử hóa ngược 413 và bộ phận dự đoán 419.

Thông tin biến đổi Tinfo được cấp cho bộ phận lượng tử hóa ngược 413 và bộ phận biến đổi trực giao ngược 414.

Thông tin bộ lọc Finfo được cấp cho bộ phận lọc trong vòng 416.

Hiển nhiên, ví dụ trên là ví dụ và không được giới hạn ở ví dụ này. Ví dụ, mỗi tham số mã hóa có thể được cấp cho bộ xử lý tùy ý. Ngoài ra, thông tin khác có thể được cấp cho bộ xử lý tùy ý.

<Bộ phận lượng tử hóa ngược>

Bộ phận lượng tử hóa ngược 413 có ít nhất là cấu hình cần thiết để thực hiện xử lý liên quan đến lượng tử hóa ngược. Ví dụ, bộ phận lượng tử hóa ngược 413 thu thông tin biến đổi Tinfo và cấp độ hệ số biến đổi lượng tử hóa được cấp từ bộ giải mã 412 làm các đầu vào và biến đổi tỷ lệ giá trị của cấp độ hệ số biến đổi lượng tử hóa trên cơ sở của thông tin biến đổi Tinfo (lượng tử hóa ngược) để thu nhận hệ số biến đổi Coeff_IQ sau khi lượng tử hóa ngược.

Việc lượng tử hóa ngược được thực hiện như xử lý ngược của lượng tử hóa được thực hiện bởi bộ phận lượng tử hóa 314. Hơn nữa, lượng tử hóa ngược cùng một xử lý như lượng tử hóa ngược được thực hiện bởi bộ phận lượng tử hóa ngược 317. Tức là, bộ phận lượng tử hóa ngược 317 thực hiện cùng một xử lý (lượng tử hóa ngược) như xử lý của bộ phận lượng tử hóa ngược 413.

Bộ phận lượng tử hóa ngược 413 cấp hệ số biến đổi Coeff_IQ được thu nhận cho bộ phận biến đổi trực giao ngược 414.

<Bộ phận biến đổi trực giao ngược>

Bộ phận biến đổi trực giao ngược 414 thực hiện xử lý liên quan đến biến đổi trực giao ngược. Ví dụ, bộ phận biến đổi trực giao ngược 414 thu hệ số biến đổi Coeff_IQ được cấp từ bộ phận lượng tử hóa ngược 413 và thông tin biến đổi Tinfo được cấp từ bộ phận giải mã 412 làm các đầu vào và thực hiện xử lý biến đổi trực giao ngược trên hệ số biến đổi Coeff_IQ trên cơ sở của thông tin biến đổi Tinfo để thu nhận phần dư dự đoán D'. Ví dụ, bộ phận biến đổi trực giao ngược 414 thực hiện biến đổi thứ cấp ngược trên hệ số biến đổi Coeff_IQ trên cơ sở của ký hiệu nhận dạng ST để tạo ra hệ số biến đổi sơ cấp và thực hiện biến đổi sơ cấp trên hệ số biến đổi sơ cấp để tạo ra phần dư dự đoán D'.

Biến đổi trực giao ngược được thực hiện như xử lý ngược của biến đổi trực giao được thực hiện bởi bộ phận biến đổi trực giao 313. Hơn nữa, biến đổi trực giao ngược này là cùng một xử lý với biến đổi trực giao ngược được thực hiện bởi bộ phận biến đổi trực giao ngược 318. Tức là, bộ phận biến đổi trực giao ngược 318 thực hiện cùng một xử lý (biến đổi trực giao ngược) như xử lý của bộ phận biến đổi trực giao ngược 414.

Bộ phận biến đổi trực giao ngược 414 cấp phần dư dự đoán D' thu nhận được cho bộ phận tính toán 415.

<Bộ phận tính toán>

Bộ phận tính toán 415 thực hiện xử lý liên quan đến việc bổ sung thông tin về các ảnh. Ví dụ, Bộ phận tính toán 415 thu phần dư dự đoán D' được cấp từ bộ phận biến đổi trực giao ngược 414 và ảnh được dự đoán P được cấp từ bộ phận dự đoán 419 làm các đầu vào. Như được biểu thị bằng công thức sau đây, bộ phận tính toán 415 thêm phần dư dự đoán D' vào ảnh được dự đoán P (tín hiệu được dự đoán) tương ứng với phần dư dự đoán D' để thu nhận ảnh được giải mã cục bộ Rlocal.

$$R_{\text{local}} = D' + P$$

Bộ phận tính toán 415 cấp ảnh được giải mã cục bộ được thu nhận Rlocal cho bộ phận lọc trong vòng 416 và bộ nhớ khung 418.

<Bộ phận lọc trong vòng>

Bộ phận lọc trong vòng 416 thực hiện xử lý liên quan đến xử lý bộ lọc trong vòng. Ví dụ, bộ phận lọc trong vòng 416 thu ảnh được giải mã cục bộ Rlocal được cấp từ bộ phận tính toán 415 và thông tin bộ lọc Finfo được cấp từ bộ giải mã 412 làm các đầu vào. Trong khi đó, Thông tin nhập vào bộ lọc trong vòng 416 là tùy ý, và thông tin khác ngoài thông tin này có thể được nhập vào.

Bộ phận lọc trong vòng 416 lọc thích ứng ảnh được giải mã cục bộ Rlocal trên cơ sở của thông tin bộ lọc Finfo.

Ví dụ, như được mô tả trong NPL 11, bộ phận lọc trong vòng 416 áp dụng bốn bộ lọc trong vòng, bộ lọc hai hướng, bộ lọc giải khối (DBF), bộ lọc dịch vị thích ứng (Sample Adaptive Offset (SAO)), và bộ lọc vòng thích ứng (ALF) theo thứ tự này. Bộ lọc nào được áp dụng và thứ tự nào được áp dụng là tùy ý và có thể được lựa chọn một cách thích hợp.

Bộ phận lọc trong vòng 416 thực hiện việc xử lý lọc tương ứng với việc xử lý lọc được thực hiện ở phía mã hóa (ví dụ, bộ phận lọc trong vòng 320 của thiết bị mã hóa ảnh 300). Hiển nhiên, việc xử lý lọc được thực hiện bởi bộ phận lọc trong vòng 416 là tùy ý và không được giới hạn ở ví dụ trên. Ví dụ, bộ phận lọc trong vòng 416 có thể sử dụng bộ lọc Wiener hoặc loại tương tự.

Bộ phận lọc trong vòng 416 cấp ảnh được giải mã cục bộ đã được lọc Rlocal cho bộ đệm bố trí lại 417 và bộ nhớ khung 418.

<Bộ đệm bố trí lại>

Bộ đệm bố trí lại 417 thu ảnh được giải mã cục bộ Rlocal được cấp từ bộ phận lọc trong vòng 416 làm đầu vào và giữ (lưu trữ). Bộ đệm bố trí lại 417 tái tạo ảnh được giải mã R cho mỗi đơn vị ảnh sử dụng ảnh được giải mã cục bộ Rlocal và giữ nó (lưu trữ trong bộ đệm). Bộ đệm bố trí lại 417 bố trí lại các ảnh được giải mã thu nhận được R từ thứ tự giải mã đến thứ tự mô phỏng. Bộ đệm bố trí lại 417 xuất ra nhóm các ảnh được giải mã được bố trí lại R làm dữ liệu ảnh chuyển động cho phía ngoài của thiết bị giải mã ảnh 400.

<Bộ nhớ khung>

Bộ nhớ khung 418 thực hiện xử lý liên quan đến việc lưu trữ của dữ liệu liên quan đến ảnh. Ví dụ, bộ nhớ khung 418 thu ảnh được giải mã cục bộ Rlocal được cấp từ bộ phận tính toán 415 làm đầu vào, tái tạo ảnh được giải mã R cho mỗi đơn vị ảnh, và lưu trữ trong bộ đệm trong bộ nhớ khung 418.

Hơn nữa, bộ nhớ khung 418 thu ảnh được giải mã cục bộ được lọc trong vòng Rlocal được cấp từ bộ phận lọc trong vòng 416 làm đầu vào, tái tạo ảnh được giải mã R cho mỗi ảnh, và lưu trữ trong bộ đệm trong bộ nhớ khung 418. Bộ nhớ khung 418 cấp một cách thích hợp ảnh được giải mã được lưu trữ R (hoặc một phần của nó) cho bộ phận dự đoán 419 làm ảnh tham chiếu.

Bộ nhớ khung 418 có thể lưu trữ thông tin tiêu đề Hinfo, thông tin chế độ dự đoán Pinfo, thông tin biến đổi Tinfo, thông tin bộ lọc Finfo, và tương tự dành cho việc tạo ra ảnh được giải mã.

<Bộ phận dự đoán>

Bộ phận dự đoán 419 thực hiện xử lý liên quan đến việc tạo ra ảnh dự đoán. Ví dụ, bộ phận dự đoán 419 thu thông tin chế độ dự đoán Pinfo được cấp từ bộ giải mã 412 làm đầu vào và thực hiện dự đoán qua phương pháp dự đoán được chỉ định bởi thông tin chế độ dự đoán Pinfo để thu nhận ảnh được dự đoán P. Ở thời điểm thu nhận, bộ phận dự đoán 419 sử dụng ảnh được giải mã R (hoặc một phần của nó) trước hoặc sau khi bộ lọc, được lưu trữ trong bộ nhớ khung 418 được chỉ định bởi thông tin chế độ dự đoán Pinfo làm ảnh tham chiếu. Bộ phận dự đoán 419 cấp ảnh được dự đoán được thu nhận P cho bộ phận tính toán 415.

Các bộ phận xử lý này (bộ đệm tích lũy 411 đến bộ phận dự đoán 419) có các cấu hình tùy ý. Ví dụ, mỗi bộ xử lý có thể được tạo cấu hình như mạch logic để nhận biết xử lý nêu trên. Hơn nữa, mỗi bộ xử lý có thể bao gồm, ví dụ, CPU, ROM, RAM, và tương tự và thực thi chương trình sử dụng các thành phần này để nhận biết quá trình nêu trên. Ngoài ra mỗi bộ xử lý có thể đều có các cấu hình nêu trên, nhận biết các phần của việc xử lý nêu trên theo mạch logic, và nhận biết phần khác của xử lý bằng cách thực thi chương trình. Các bộ phận xử lý có thể có các cấu hình độc lập, ví dụ, một số bộ phận xử lý có thể nhận biết các phần của quá trình nêu trên theo mạch logic, một số bộ phận xử lý khác có thể nhận biết quá trình nêu trên bằng cách

thực thi chương trình, và một số bộ phận xử lý khác có thể nhận biết quá trình nêu trên theo cả mạch logic và việc thực thi của chương trình.

Trong thiết bị giải mã ảnh 400 mà có cấu hình trên, sáng chế được mô tả trong <1.Quá trình mã hóa của ký hiệu nhận dạng ST> có thể được áp dụng cho bộ giải mã 412. Tức là, bộ phận giải mã 412 có cùng cấu hình như thiết bị giải mã 200 được thể hiện trên Fig.5 và thực hiện cùng một xử lý.

Bằng cách đó, thiết bị giải mã ảnh 400 có thể làm đơn giản việc thu nhận biến ngữ cảnh của ký hiệu nhận dạng ST trong khi duy trì hiệu quả mã hóa. Hơn nữa, thiết bị giải mã ảnh 400 có thể làm giảm bộ nhớ kích cỡ để giữ biến ngữ cảnh của ký hiệu nhận dạng ST trong khi duy trì hiệu quả mã hóa. Tức là, thiết bị giải mã ảnh 400 có thể kiểm chế sự tăng lên trong tải xử lý giải mã.

<Tiến trình xử lý mã hóa ảnh>

Tiếp theo, ví dụ về tiến trình xử lý giải mã ảnh được thực hiện bởi thiết bị giải mã ảnh 400 mà có cấu hình trên sẽ được mô tả viện dẫn tới lưu đồ của Fig.10.

Khi xử lý giải mã ảnh được bắt đầu, bộ đệm tích lũy 411 thu được dữ liệu được mã hóa (dòng bit) được cấp từ phía ngoài của thiết bị giải mã ảnh 400 và giữ (tích lũy) trong bước S401.

Trong bước S402, bộ giải mã 412 giải mã dữ liệu được mã hóa (dòng bit) và thu nhận cấp độ hệ số biến đổi được lượng tử hóa. Hơn nữa, bộ giải mã 412 phân tích (phân tích và thu được) các tham số mã hóa khác nhau từ dữ liệu được mã hóa (dòng bit) qua giải mã này.

Trong bước S403, bộ phận lượng tử hóa ngược 413 thực hiện lượng tử hóa ngược, mà là xử lý ngược của lượng tử hóa được thực hiện ở phía mã hóa, trên cấp độ hệ số biến đổi được lượng tử hóa được thu nhận qua việc xử lý của bước S402 để thu nhận hệ số biến đổi Coeff_IQ.

Trong bước S404, bộ phận biến đổi trực giao ngược 414 thực hiện xử lý biến đổi trực giao ngược, mà là xử lý ngược của xử lý biến đổi trực giao được thực hiện trên phía mã hóa, trên hệ số biến đổi Coeff_IQ được thu nhận trong bước S403 để thu nhận phần dư dự đoán D'.

Trong bước S405, bộ phận dự đoán 419 thực thi xử lý dự đoán sử dụng phương pháp dự đoán được chỉ định bởi phía mã hóa trên cơ sở của thông tin được phân tích trong bước S402 và tạo ra ảnh dự đoán P bằng cách viện dẫn tới ảnh tham chiếu được lưu trữ trong bộ nhớ khung 418.

Trong bước S406, bộ phận tính toán 415 thêm phần dư dự đoán D' được thu nhận trong bước S404 vào ảnh được dự đoán P được thu nhận trong bước S405 để thu nhận ảnh được giải mã cục bộ Rlocal.

Trong bước S407, bộ phận lọc trong vòng 416 thực hiện xử lý bộ lọc trong vòng trên ảnh được giải mã cục bộ Rlocal được thu nhận qua việc xử lý của bước S406.

Trong bước S408, bộ đệm bố trí lại 417 thu nhận ảnh được giải mã R sử dụng ảnh được giải mã cục bộ đã được lọc Rlocal được thu nhận qua việc xử lý của bước S407 và bố trí lại thứ tự của nhóm của ảnh được giải mã R từ thứ tự giải mã đến thứ tự mô phỏng. Nhóm của ảnh được giải mã R được bố trí lại theo thứ tự mô phỏng được xuất ra dưới dạng ảnh chuyển động cho phía ngoài của thiết bị giải mã ảnh 400.

Hơn nữa, trong bước S409, bộ nhớ khung 418 lưu trữ ít nhất một trong số ảnh được giải mã cục bộ Rlocal được thu nhận qua việc xử lý của bước S406 và ảnh được giải mã cục bộ đã được lọc Rlocal được thu nhận qua việc xử lý của bước S407.

Khi xử lý của bước S409 được hoàn tất, quá trình giải mã ảnh được hoàn tất.

Trong ảnh xử lý giải mã trong tiến trình nêu trên, sáng chế được áp dụng cho xử lý giải mã của bước S402. Tức là, xử lý giải mã trong cùng tiến trình như trên Fig.6 được thực hiện trong bước S402. Tức là, bộ giải mã 412 thực hiện xử lý giải mã mà sáng chế được mô tả trong <1. Quá trình mã hóa của ký hiệu nhận dạng ST> được áp dụng.

Bằng cách đó, thiết bị giải mã ảnh 400 có thể làm đơn giản việc thu nhận biên ngữ cảnh của ký hiệu nhận dạng ST trong khi duy trì hiệu quả mã hóa. Hơn nữa, thiết bị giải mã ảnh 400 có thể làm giảm bộ nhớ kích cỡ để giữ biên ngữ cảnh của ký hiệu nhận dạng ST trong khi duy trì hiệu quả mã hóa. Tức là, thiết bị giải mã ảnh 400 có thể kiểm chế sự tăng lên trong tải xử lý giải mã.

<6. Bổ sung>

<Máy tính>

Chuỗi xử lý được mô tả nêu trên có thể được thực hiện bởi phần cứng hoặc phần mềm. Trong trường hợp trong đó chuỗi xử lý được thực hiện bởi phần mềm, chương trình mà tạo cấu hình phần mềm được cài đặt trên máy tính. Ở đây, máy tính bao gồm, ví dụ, máy tính được trang bị phần cứng dành riêng và máy tính cá nhân sử dụng cho mục đích chung mà các chương trình khác nhau được cài đặt trên đó để có thể thực thi các chức năng khác nhau.

Fig.11 là sơ đồ khối minh họa ví dụ của cấu trúc phần cứng của máy tính mà thực thi chuỗi xử lý được mô tả nêu trên theo chương trình.

Trong máy tính 800 được minh họa trên Fig.11, bộ xử lý trung tâm (CPU) 801, bộ nhớ chỉ đọc (ROM) 802, và bộ nhớ truy nhập ngẫu nhiên (RAM) 803 được kết nối với nhau thông qua kênh truyền 804.

Giao diện đầu vào/đầu ra 810 cũng được kết nối tới kênh truyền 804. Bộ đầu vào 811, bộ đầu ra 812, bộ lưu trữ 813, bộ truyền thông 814, và ổ đĩa 815 được kết nối tới giao diện đầu vào/đầu ra 810.

Bộ đầu vào 811 bao gồm, ví dụ, bàn phím, chuột, micrôphôn, panen chạm, đầu vào, và loại tương tự. Bộ đầu ra 812 bao gồm, ví dụ, màn hình, loa, đầu ra, và loại tương tự. Bộ lưu trữ 813 bao gồm, ví dụ, đĩa cứng, đĩa RAM, bộ nhớ cố định, và loại tương tự. Bộ truyền thông 814 bao gồm, ví dụ, giao diện mạng. Ổ đĩa 815 dẫn hướng vật ghi tháo rời 821 như đĩa từ, đĩa quang, đĩa quang từ, hoặc bộ nhớ bán dẫn.

Trong máy tính được tạo cấu hình như trên, ví dụ, CPU 801 thực hiện chuỗi các xử lý nêu trên bằng cách tải chương trình được lưu trữ trong bộ lưu trữ 813 lên RAM 803 qua giao diện đầu vào/đầu ra 810 và kênh truyền 804 và thực thi chương trình. Dữ liệu và tương tự cần dùng cho CPU 801 để thực thi các kiểu xử lý khác nhau cũng được lưu trữ một cách thích hợp trong RAM 803.

Chương trình được thực hiện bởi máy tính có thể được ghi trên, ví dụ, phương tiện tháo rời được 821 làm phương tiện đóng gói hoặc loại tương tự để được áp dụng. Trong trường hợp này, chương trình có thể được cài đặt trong bộ lưu trữ 813 qua giao diện đầu vào/đầu ra 810 bằng cách đưa vào phương tiện tháo rời được 821 vào ổ đĩa 815.

Hơn nữa, chương trình có thể cũng được cung cấp qua phương tiện truyền có dây hoặc không dây, như là mạng vùng cục bộ, Internet, hoặc phát rộng qua vệ tinh số. Trong trường hợp này, chương trình có thể được thu bởi bộ truyền thông 814 và được cài đặt trong bộ lưu trữ 813.

Ngoài ra, chương trình cũng có thể được cài đặt trước trong ROM 802 hoặc bộ lưu trữ 813.

<Mục tiêu ứng dụng của sáng chế>

Sáng chế có thể được áp dụng cho phương pháp mã hóa/giải mã ảnh bất kỳ. Tức là, miễn là không mâu thuẫn với sáng chế được mô tả nêu trên, các thông số kỹ thuật của xử lý khác nhau liên quan đến mã hóa/giải mã ảnh, như là biến đổi (biến đổi ngược), lượng tử hóa (lượng tử hóa ngược), mã hóa (giải mã), và dự đoán, là tùy ý và không được giới hạn ở các ví dụ nêu trên. Ngoài ra, một số xử lý có thể được bỏ qua miễn là chúng không mâu thuẫn với sáng chế được mô tả nêu trên.

Hơn nữa, sáng chế có thể được áp dụng cho hệ thống mã hóa/giải mã ảnh đa điểm nhìn mà mã hóa/giải mã đa điểm nhìn bao gồm các ảnh của các điểm nhìn (góc nhìn). Trong trường hợp đó, sáng chế có thể được áp dụng trong mã hóa/giải mã của mỗi điểm nhìn (góc nhìn).

Hơn nữa, sáng chế có thể được áp dụng cho hệ thống mã hóa (mã hóa tỷ lệ)/giải mã ảnh phân cấp mà mã hóa/giải mã ảnh phân cấp mà được tạo lớp (layered) để có chức năng biến đổi tỷ lệ cho tham số định trước. Trong trường hợp đó, sáng chế có thể được áp dụng trong mã hóa/giải mã của mỗi lớp.

Mặc dù thiết bị mã hóa 100, thiết bị giải mã 200, thiết bị mã hóa ảnh 300, và thiết bị giải mã ảnh 400 được mô tả nêu trên làm ví dụ ứng dụng về sáng chế, sáng chế có thể được áp dụng cho cấu hình bất kỳ.

Ví dụ, sáng chế có thể được áp dụng cho các thiết bị điện tử khác nhau như là các bộ truyền và các bộ thu (ví dụ, các bộ thu tivi và các điện thoại di động) trong phát rộng vệ tinh, phát rộng có dây như là cáp TV, việc truyền trên mạng Internet, việc truyền đến các thiết bị đầu cuối theo truyền thông di động, và tương tự, hoặc các thiết bị (ví dụ, các bộ ghi đĩa cứng và các camera) mà ghi các ảnh trong phương tiện như là đĩa quang, đĩa từ, và bộ nhớ chớp hoặc mô phỏng các ảnh từ phương tiện lưu trữ này.

Hơn nữa, ví dụ, sáng chế có thể cũng được thực hiện như một phần của các thành phần của thiết bị, như là bộ xử lý (ví dụ, bộ xử lý video) đóng vai trò là mạch tích hợp tỷ lệ lớn (LSI) của hệ thống hoặc loại tương tự, môđun (ví dụ, môđun video) sử dụng nhiều bộ xử lý và tương tự, đơn vị (ví dụ, đơn vị video) sử dụng các môđun và tương tự, hoặc tập (ví dụ, tập video) của các đơn vị mà có các chức năng bổ sung khác.

Ngoài ra, sáng chế có thể cũng được áp dụng, ví dụ, cho hệ thống mạng bao gồm nhiều thiết bị. Ví dụ, kỹ thuật hiện tại có thể được thực hiện như điện toán đám mây mà trong đó chức năng được chia sẻ và xử lý chung bởi các thiết bị qua mạng. Ví dụ, sáng chế có thể cũng được thực hiện trong dịch vụ đám mây mà cung cấp các dịch vụ liên quan đến các ảnh (các ảnh chuyển động) cho bất kỳ thiết bị đầu cuối nào như là máy tính, thiết bị nghe nhìn (AV), thiết bị xử lý thông tin cầm tay, mạng thiết bị kết nối Internet (IoT), và tương tự.

Trong khi đó, trong phần mô tả này, hệ thống là tập hợp nhiều thành phần (thiết bị, các môđun (bộ phận), v.v.), và không quan trọng có hay không có tất cả các thành phần được bố trí trong một khung. Do đó, các thiết bị được đặt trong các vỏ riêng và được kết nối với mạng, và một thiết bị mà trong đó nhiều môđun được đặt trong một vỏ đều là các hệ thống.

<Các trường/ứng dụng mà sáng chế áp dụng được>

Các hệ thống, thiết bị, các bộ phận xử lý và tương tự mà sáng chế được áp dụng tới có thể được sử dụng, ví dụ, trong trường bất kỳ như là vận chuyển, chăm sóc y tế, phòng tránh tội phạm, trồng trọt, chăn nuôi, khai thác, làm đẹp, sản xuất, ứng dụng trong gia đình, thời tiết, và giám sát thiên nhiên. Ngoài ra, các ứng dụng của nó là tùy ý.

Ví dụ, sáng chế có thể được áp dụng cho các hệ thống và thiết bị để cung cấp nội dung mang tính minh họa và tương tự. Hơn nữa, sáng chế có thể cũng được áp dụng, ví dụ, cho các lưu lượng hệ thống và thiết bị như là giám sát điều kiện lưu lượng và điều khiển di chuyển tự động. Hơn nữa, sáng chế có thể cũng được áp dụng cho, ví dụ, các hệ thống và thiết bị bảo mật. Hơn nữa, sáng chế có thể được áp dụng cho, ví dụ, các hệ thống và thiết bị được sử dụng cho điều khiển tự động của các máy

và tương tự. Hơn nữa, sáng chế có thể cũng được áp dụng cho, ví dụ, các hệ thống và thiết bị cho ngành trồng trọt và chăn nuôi. Ngoài ra, sáng chế có thể cũng được áp dụng cho, ví dụ, các hệ thống và thiết bị để giám sát các điều kiện tự nhiên như núi lửa, rừng, và đại dương và cuộc sống hoang dã. Hơn nữa, sáng chế có thể cũng được áp dụng cho, ví dụ, các hệ thống và thiết bị dùng cho các môn thể thao.

<Phương án khác>

Trong khi đó, trong phần mô tả này, “cờ” là thông tin để nhận dạng các trạng thái và bao gồm không chỉ thông tin được sử dụng để nhận dạng hai trạng thái đúng (1) và sai (0) mà còn là thông tin có khả năng nhận dạng ba trạng thái trở lên. Theo đó, “cờ” này có thể không chỉ có hai giá trị 1/0 mà còn là ba giá trị trở lên. Tức là, số bit tạo thành “cờ” này là tùy ý, và có thể là 1 bit hoặc nhiều bit. Ngoài ra, thông tin nhận dạng (cũng bao gồm cờ) được giả định không chỉ có dạng mà trong đó thông tin nhận dạng nằm trong dòng bit mà còn có dạng mà trong đó thông tin khác của thông tin nhận dạng liên quan đến thông tin tham chiếu cụ thể nằm trong dòng bit, và do đó “cờ” và “thông tin nhận dạng” bao gồm chỉ thông tin và thông tin khác liên quan đến thông tin tham chiếu trong phần mô tả này.

Hơn nữa, các kiểu thông tin khác nhau (siêu dữ liệu và tương tự) về dữ liệu được mã hóa (các dòng bit) có thể được truyền hoặc được ghi theo dạng bất kỳ miễn là chúng được kết hợp với dữ liệu được mã hóa. Ở đây, thuật ngữ “liên kết” là, ví dụ, tạo ra dữ liệu khác khả dụng (liên kết được) khi một phần dữ liệu được xử lý. Tức là, dữ liệu được xử lý có thể được lấy làm một phần của dữ liệu hoặc có thể là dữ liệu riêng biệt. Ví dụ, thông tin được kết hợp với dữ liệu được mã hóa (ảnh) có thể được truyền trên đường truyền khác với thông tin dành cho dữ liệu được mã hóa (ảnh). Hơn nữa, ví dụ, thông tin được kết hợp với dữ liệu được mã hóa (ảnh) có thể được ghi trên phương tiện ghi (hoặc một vùng ghi khác của cùng phương tiện ghi) khác với thông tin dành cho dữ liệu được mã hóa (ảnh). Trong khi đó, “liên kết” này có thể dùng cho phần dữ liệu, không phải toàn bộ dữ liệu. Ví dụ, hình ảnh và thông tin tương ứng với hình ảnh có thể được liên kết với nhau trong đơn vị tùy ý, như là các khung, một khung, hoặc một phần trong khung.

Trong khi đó, trong phần mô tả này, các thuật ngữ “bao gồm”, “ghép kênh”, “thêm”, “tích hợp”, “bao gồm”, “lưu trữ”, “đưa vào”, “đưa ra”, “chèn”, và tương tự

là sự kết hợp nhiều thứ vào một, ví dụ, kết hợp dữ liệu được mã hóa và siêu dữ liệu thành một phần của dữ liệu và là phương pháp của “liên kết” nêu trên.

Ngoài ra, các phương án của sáng chế không bị giới hạn ở các phương án nêu trên, và các cải biến khác nhau có thể được thực hiện mà không đi chệch khỏi phạm vi của sáng chế.

Ví dụ, cấu hình được mô tả như một thiết bị (hoặc một bộ xử lý) có thể được phân chia cần được tạo cấu hình như các thiết bị (hoặc các bộ phận xử lý). Ngược lại, cấu hình được mô tả dưới dạng nhiều thiết bị (hoặc các bộ phận xử lý) trong phần mô tả nêu trên có thể được tạo cấu hình chung dưới dạng một thiết bị (hoặc một bộ xử lý). Hơn nữa, hiển nhiên các thành phần khác ngoài các thành phần được mô tả nêu trên có thể được thêm vào cấu hình của mỗi thiết bị (hoặc mỗi bộ xử lý). Hơn nữa, một phần của cấu hình của một thiết bị (hoặc một bộ xử lý) có thể nằm trong cấu hình của một thiết bị khác (hoặc một bộ xử lý khác) miễn là cấu hình hoặc thao tác của toàn bộ hệ thống cơ bản là giống nhau.

Hơn nữa, ví dụ, chương trình được mô tả nêu trên có thể được thực thi trong thiết bị bất kỳ. Trong trường hợp đó, thiết bị có thể có các chức năng cần thiết (các khối chức năng và tương tự) có thể thu nhận thông tin cần thiết.

Hơn nữa, ví dụ, các bước tương ứng của lưu đồ có thể được thực hiện bởi một thiết bị hoặc bởi nhiều thiết bị theo cách thức chia sẻ. Hơn nữa, trong trường hợp trong đó các bước xử lý được gộp vào một bước, nhiều bước xử lý có thể được thực hiện bởi một thiết bị hoặc bởi nhiều thiết bị theo cách thức chia sẻ. Nói cách khác, các quá trình nằm trong một bước có thể được thực hiện như các quá trình ở các bước. Ngược lại, các quá trình được mô tả như các bước có thể được thực hiện chung như một bước.

Ngoài ra, ví dụ, chương trình được thực hiện bởi máy tính có thể được thực hiện như các bước xử lý mà mô tả chương trình được thực hiện theo thứ tự thời gian theo thứ tự được mô tả trong phần mô tả này hoặc được thực hiện song song hoặc riêng biệt tại thời điểm cần thiết như là để phản hồi cuộc gọi. Tức là, miễn là không có mâu thuẫn, mỗi bước xử lý có thể được thực hiện theo thứ tự khác với thứ tự được mô tả nêu trên. Hơn nữa, các kiểu xử lý của các bước mà mô tả chương trình có thể

được thực hiện song song với việc xử lý của một chương trình khác hoặc có thể được thực hiện kết hợp với xử lý của chương trình khác.

Ngoài ra, ví dụ, nhiều kỹ thuật liên quan đến sáng chế có thể được thực hiện độc lập miễn là không xảy ra mâu thuẫn. Hiển nhiên rằng số lượng kỹ thuật hiện có bất kỳ có thể cũng được thực hiện song song. Ví dụ, một phần hoặc tất cả sáng chế được mô tả trong các phương án bất kỳ có thể được thực hiện kết hợp với một phần hoặc tất cả sáng chế được mô tả trong các phương án khác. Hơn nữa, một phần hoặc tất cả của sáng chế được mô tả ở trên có thể được thực hiện kết hợp với các kỹ thuật khác không được mô tả ở trên.

Trong khi đó, sáng chế có thể cũng có các cấu hình như sau.

(1) Thiết bị xử lý ảnh bao gồm bộ phận mã hóa được tạo cấu hình để thiết đặt biến ngữ cảnh cố định cho ký tự nhị phân thứ nhất của xâu ký tự nhị phân của thông tin điều khiển biến đổi thứ cấp, mà là thông tin điều khiển về biến đổi thứ cấp, và để mã hóa số học mỗi ký tự nhị phân của thông tin điều khiển biến đổi thứ cấp dựa vào biến ngữ cảnh cố định được thiết lập.

(2) Thiết bị xử lý ảnh theo (1), trong đó biến ngữ cảnh cố định là “0”.

(3) Thiết bị xử lý ảnh theo (1), trong đó bộ phận mã hóa còn thiết đặt cờ đường vòng cho ký tự nhị phân thứ hai của xâu ký tự nhị phân.

(4) Thiết bị xử lý ảnh theo (1), trong đó bộ phận mã hóa còn thiết đặt, cho ký tự nhị phân thứ hai của xâu ký tự nhị phân, biến ngữ cảnh mà dùng chung với ký tự nhị phân thứ nhất.

(5) Thiết bị xử lý ảnh theo (4), trong đó ngữ cảnh chung là “0”.

(6) Thiết bị xử lý ảnh theo (1), trong đó thông tin điều khiển biến đổi thứ cấp bao gồm ký hiệu nhận dạng biến đổi thứ cấp mà chỉ báo kiểu của biến đổi thứ cấp.

(7) Thiết bị xử lý ảnh theo (1), trong đó bộ phận mã hóa nhị phân hóa thông tin điều khiển biến đổi thứ cấp để tạo ra xâu ký tự nhị phân và thiết đặt biến ngữ cảnh cố định cho ký tự nhị phân thứ nhất của xâu ký tự nhị phân được tạo ra.

(8) Thiết bị xử lý ảnh theo (1), còn bao gồm bộ phận biến đổi hệ số được tạo cấu hình để thực hiện biến đổi thứ cấp trên hệ số biến đổi sơ cấp của khối biến đổi tương ứng với thông tin điều khiển biến đổi thứ cấp để tạo ra hệ số biến đổi thứ cấp.

(9) Thiết bị xử lý ảnh theo (8), còn bao gồm bộ phận lượng tử hóa được tạo cấu hình để lượng tử hóa hệ số biến đổi thứ cấp được tạo bởi bộ phận biến đổi hệ số để tạo ra hệ số lượng tử hóa.

(10) Phương pháp xử lý ảnh bao gồm thiết đặt biến ngữ cảnh cố định cho ký tự nhị phân thứ nhất của xâu ký tự nhị phân của thông tin điều khiển biến đổi thứ cấp, mà là thông tin điều khiển về biến đổi thứ cấp, và mã hóa số học mỗi ký tự nhị phân của thông tin điều khiển biến đổi thứ cấp dựa vào biến ngữ cảnh cố định được thiết lập.

(11) Thiết bị xử lý ảnh bao gồm bộ giải mã được tạo cấu hình để thực hiện giải mã số học dựa vào biến ngữ cảnh cố định được thiết lập cho ký tự nhị phân thứ nhất của xâu ký tự nhị phân của thông tin điều khiển biến đổi thứ cấp, mà là thông tin điều khiển về biến đổi thứ cấp.

(12) Thiết bị xử lý ảnh theo (11), trong đó biến ngữ cảnh cố định là “0”.

(13) Thiết bị xử lý ảnh theo (11), trong đó bộ giải mã còn thực hiện giải mã số học trên cơ sở của cờ đường vòng được thiết lập cho ký tự nhị phân thứ hai của xâu ký tự nhị phân.

(14) Thiết bị xử lý ảnh theo (11), trong đó bộ giải mã còn thực hiện giải mã số học dựa vào biến ngữ cảnh mà dùng chung với ký tự nhị phân thứ nhất, được thiết lập cho ký tự nhị phân thứ hai của xâu ký tự nhị phân.

(15) Thiết bị xử lý ảnh theo (14), trong đó ngữ cảnh chung là “0”.

(16) Thiết bị xử lý ảnh theo (11), trong đó thông tin điều khiển biến đổi thứ cấp bao gồm ký hiệu nhận dạng biến đổi thứ cấp mà chỉ báo kiểu của biến đổi thứ cấp.

(17) Thiết bị xử lý ảnh theo (11), trong đó bộ giải mã thực hiện chuyển đổi đa trị trên xâu ký tự nhị phân được thu nhận qua giải mã số học để tạo ra thông tin điều khiển biến đổi thứ cấp.

(18) Thiết bị xử lý ảnh theo (11), còn bao gồm bộ phận biến đổi hệ số ngược được tạo cấu hình để thực hiện biến đổi thứ cấp ngược trên hệ số biến đổi thứ cấp của khối biến đổi tương ứng với thông tin điều khiển biến đổi thứ cấp để tạo ra hệ số biến đổi sơ cấp.

(19) Thiết bị xử lý ảnh theo (18), còn bao gồm bộ phận lượng tử hóa ngược được tạo cấu hình để lượng tử hóa ngược hệ số lượng tử hóa để tạo ra hệ số biến đổi thứ cấp,

trong đó bộ phận biến đổi hệ số ngược thực hiện biến đổi thứ cấp ngược trên hệ số biến đổi thứ cấp được tạo bởi bộ phận lượng tử hóa ngược để tạo ra hệ số biến đổi sơ cấp.

(20) Phương pháp xử lý ảnh bao gồm thực hiện giải mã số học dựa vào biến ngữ cảnh cố định được thiết lập cho ký tự nhị phân thứ nhất của xâu ký tự nhị phân của thông tin điều khiển biến đổi thứ cấp, mà là thông tin điều khiển về biến đổi thứ cấp.

Danh mục số chỉ dẫn

100 Thiết bị mã hóa

121 Bộ phận nhị phân hóa

122 Bộ phận lựa chọn

123 Mô hình ngữ cảnh

124 Bộ phận mã hóa số học

125 Bộ phận mã hóa số học

126 Bộ phận lựa chọn

200 Thiết bị giải mã

221 Bộ phận lựa chọn

222 Mô hình ngữ cảnh

223 Bộ phận giải mã số học

224 Bộ phận giải mã số học

225 Bộ phận lựa chọn

226 Bộ phận chuyển đổi đa trị

300 Thiết bị giải mã ảnh

315 Bộ phận mã hóa

400 Bộ phận mã hóa ảnh

412 Bộ phận giải mã

YÊU CẦU BẢO HỘ

1. Thiết bị xử lý ảnh bao gồm bộ phận mã hóa được tạo cấu hình để thiết đặt biến ngữ cảnh cố định cho ký tự nhị phân thứ nhất của xâu ký tự nhị phân của thông tin điều khiển biến đổi thứ cấp, mà là thông tin điều khiển về biến đổi thứ cấp, và để mã hóa số học mỗi ký tự nhị phân của thông tin điều khiển biến đổi thứ cấp dựa vào biến ngữ cảnh cố định được thiết lập.
2. Thiết bị xử lý ảnh theo điểm 1, trong đó biến ngữ cảnh cố định là “0”.
3. Thiết bị xử lý ảnh theo điểm 1, trong đó bộ phận mã hóa còn thiết đặt cờ đường vòng cho ký tự nhị phân thứ hai của xâu ký tự nhị phân.
4. Thiết bị xử lý ảnh theo điểm 1, trong đó bộ phận mã hóa còn thiết đặt, cho ký tự nhị phân thứ hai của xâu ký tự nhị phân, biến ngữ cảnh mà dùng chung với ký tự nhị phân thứ nhất.
5. Thiết bị xử lý ảnh theo điểm 4, trong đó ngữ cảnh chung là “0”.
6. Thiết bị xử lý ảnh theo điểm 1, trong đó thông tin điều khiển biến đổi thứ cấp bao gồm ký hiệu nhận dạng biến đổi thứ cấp chỉ báo kiểu của biến đổi thứ cấp.
7. Thiết bị xử lý ảnh theo điểm 1, trong đó bộ phận mã hóa nhị phân hóa thông tin điều khiển biến đổi thứ cấp để tạo ra xâu ký tự nhị phân và thiết đặt biến ngữ cảnh cố định cho ký tự nhị phân thứ nhất của xâu ký tự nhị phân được tạo ra.
8. Thiết bị xử lý ảnh theo điểm 1, còn bao gồm bộ phận biến đổi hệ số được tạo cấu hình để thực hiện biến đổi thứ cấp trên hệ số biến đổi sơ cấp của khối biến đổi tương ứng với thông tin điều khiển biến đổi thứ cấp để tạo ra hệ số biến đổi thứ cấp.
9. Thiết bị xử lý ảnh theo điểm 8, còn bao gồm bộ phận lượng tử hóa được tạo cấu hình để lượng tử hóa hệ số biến đổi thứ cấp được tạo bởi bộ phận biến đổi hệ số để tạo ra hệ số lượng tử hóa.
10. Phương pháp xử lý ảnh bao gồm thiết đặt biến ngữ cảnh cố định cho ký tự nhị phân thứ nhất của xâu ký tự nhị phân của thông tin điều khiển biến đổi thứ cấp, mà là thông tin điều khiển về biến đổi thứ cấp, và mã hóa số học mỗi ký tự nhị phân của thông tin điều khiển biến đổi thứ cấp dựa vào biến ngữ cảnh cố định được thiết lập.
11. Thiết bị xử lý ảnh bao gồm bộ giải mã được tạo cấu hình để thực hiện giải mã số học dựa vào biến ngữ cảnh cố định được thiết lập cho ký tự nhị phân thứ nhất của

xâu ký tự nhị phân của thông tin điều khiển biến đổi thứ cấp, mà là thông tin điều khiển về biến đổi thứ cấp.

12. Thiết bị xử lý ảnh theo điểm 11, trong đó biến ngữ cảnh cố định là “0”.

13. Thiết bị xử lý ảnh theo điểm 11, trong đó bộ giải mã còn thực hiện giải mã số học trên cơ sở của cờ đường vòng được thiết lập cho ký tự nhị phân thứ hai của xâu ký tự nhị phân.

14. Thiết bị xử lý ảnh theo điểm 11, trong đó bộ giải mã còn thực hiện giải mã số học dựa vào biến ngữ cảnh mà dùng chung với ký tự nhị phân thứ nhất, được thiết lập cho ký tự nhị phân thứ hai của xâu ký tự nhị phân.

15. Thiết bị xử lý ảnh theo điểm 14, trong đó ngữ cảnh chung là “0”.

16. Thiết bị xử lý ảnh theo điểm 11, trong đó thông tin điều khiển biến đổi thứ cấp bao gồm ký hiệu nhận dạng biến đổi thứ cấp chỉ báo kiểu của biến đổi thứ cấp.

17. Thiết bị xử lý ảnh theo điểm 11, trong đó bộ giải mã thực hiện chuyển đổi đa trị trên xâu ký tự nhị phân được thu nhận qua giải mã số học để tạo ra thông tin điều khiển biến đổi thứ cấp.

18. Thiết bị xử lý ảnh theo điểm 11, còn bao gồm bộ phận biến đổi hệ số ngược được tạo cấu hình để thực hiện biến đổi thứ cấp ngược trên hệ số biến đổi thứ cấp của khối biến đổi tương ứng với thông tin điều khiển biến đổi thứ cấp để tạo ra hệ số biến đổi sơ cấp.

19. Thiết bị xử lý ảnh theo điểm 18, còn bao gồm bộ phận lượng tử hóa ngược được tạo cấu hình để lượng tử hóa ngược hệ số lượng tử hóa để tạo ra hệ số biến đổi thứ cấp,

trong đó bộ phận biến đổi hệ số ngược thực hiện biến đổi thứ cấp ngược trên hệ số biến đổi thứ cấp được tạo bởi bộ phận lượng tử hóa ngược để tạo ra hệ số biến đổi sơ cấp.

20. Phương pháp xử lý ảnh bao gồm thực hiện giải mã số học dựa vào biến ngữ cảnh cố định được thiết lập cho ký tự nhị phân thứ nhất của xâu ký tự nhị phân của thông tin điều khiển biến đổi thứ cấp, mà là thông tin điều khiển về biến đổi thứ cấp.

Fig. 1

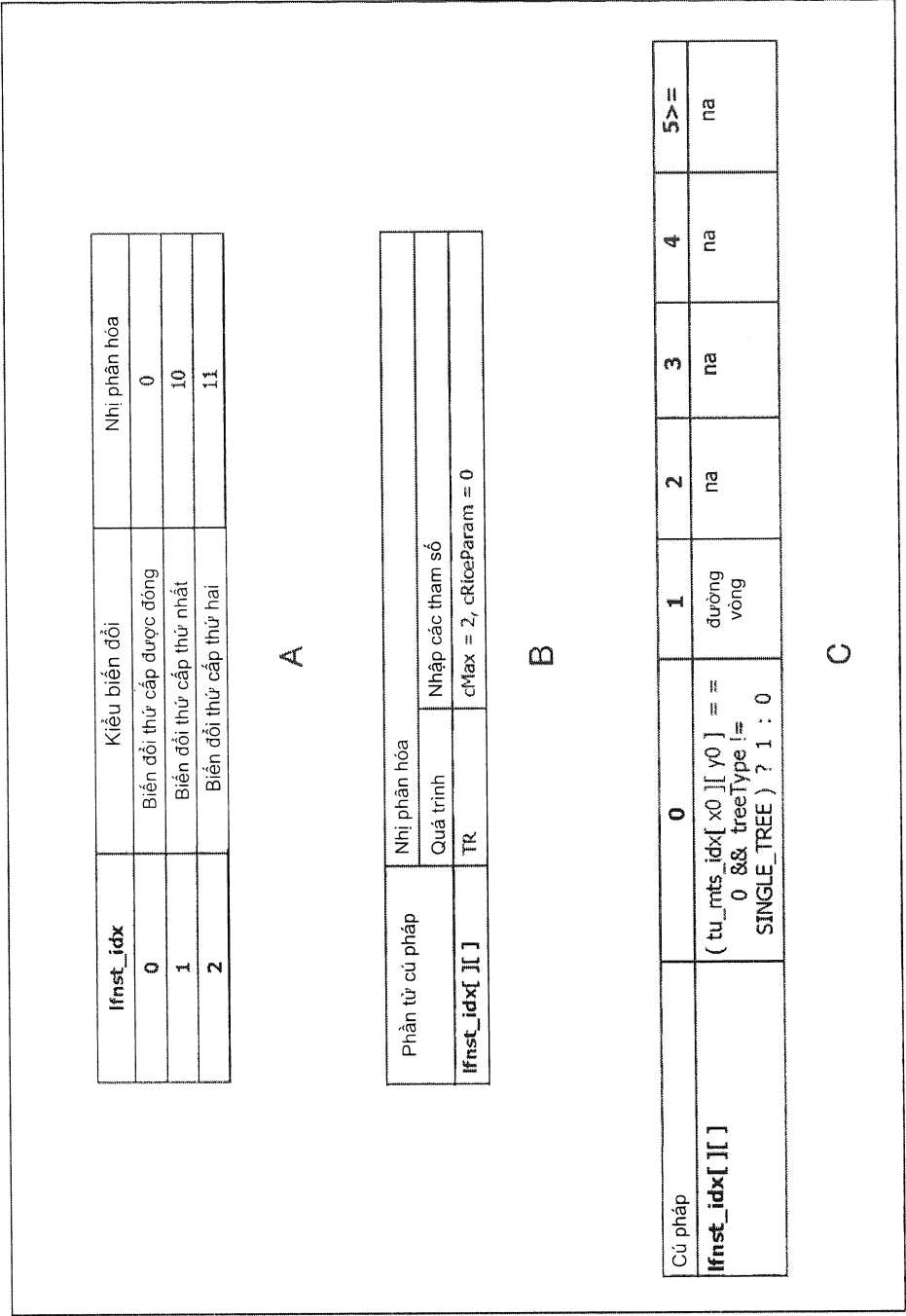


Fig. 2

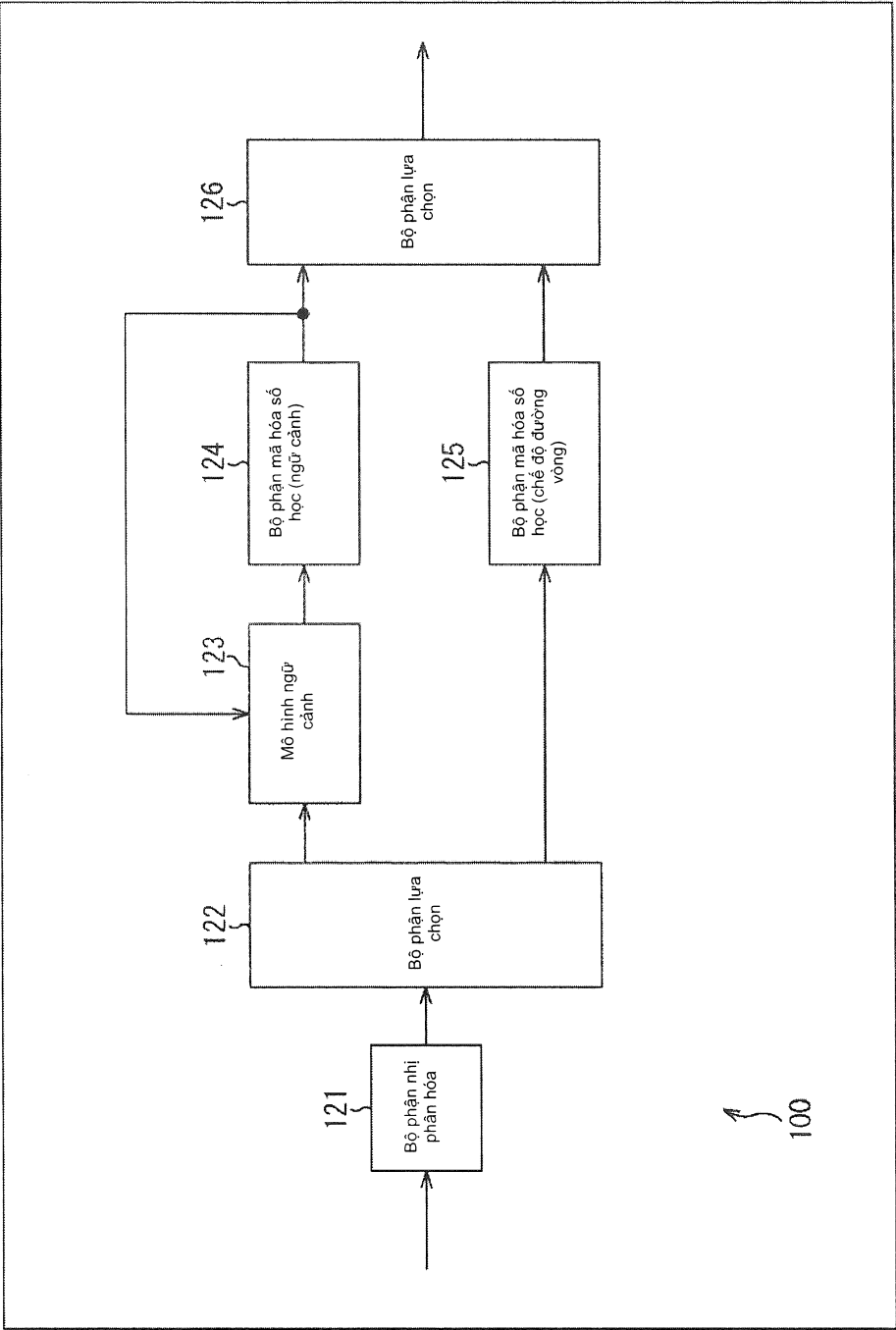
Phương pháp		Cấp phát chỉ số cố định	Chia sẻ biến ngữ cảnh	Phần tử cú pháp	binIdx				
					0	1	2	3	4
1		X		lfirst_idx[]	0		na	na	na
2		X	X	lfirst_idx[]	0	0	na	na	na

A

Phương pháp	Số lượng ngữ cảnh	Số lượng ký tự nhị phân mã hóa ngữ cảnh	Số lượng ký tự nhị phân mã hóa đường vòng
VTM	2	1	1
1	1	1	1
2	1	2	0

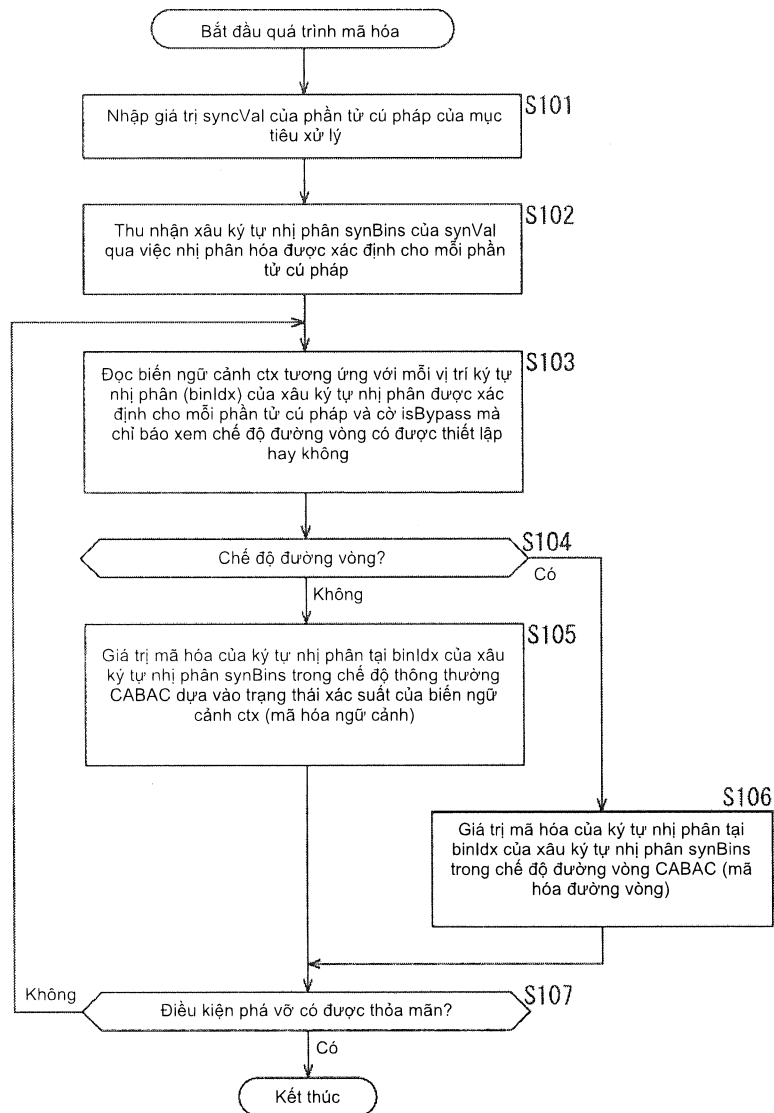
B

Fig. 3



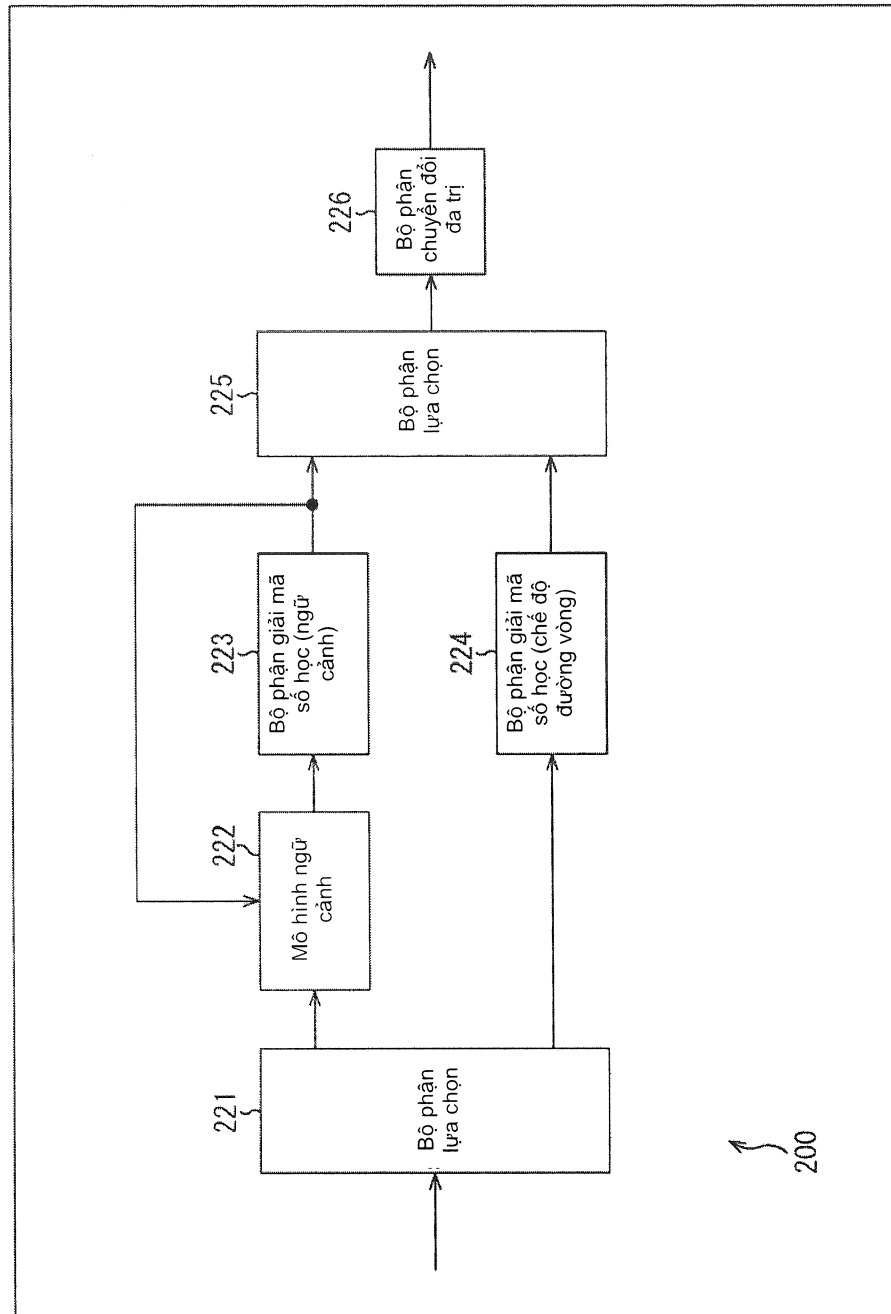
4/11

Fig. 4



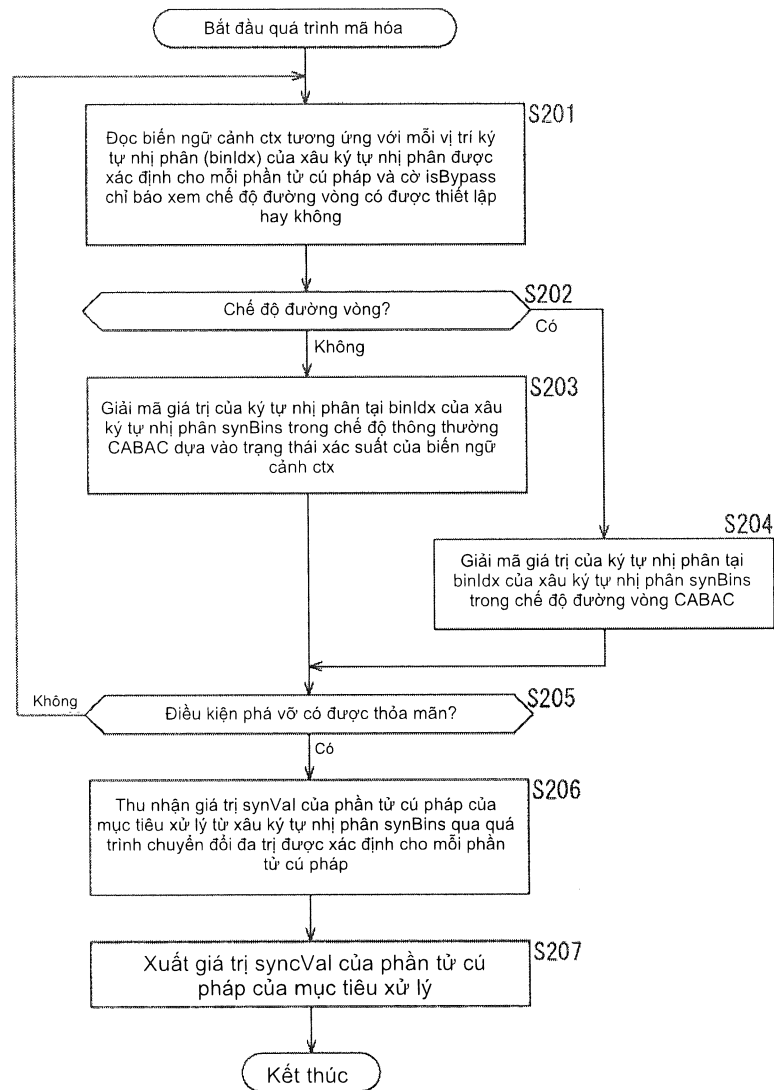
5/11

Fig. 5



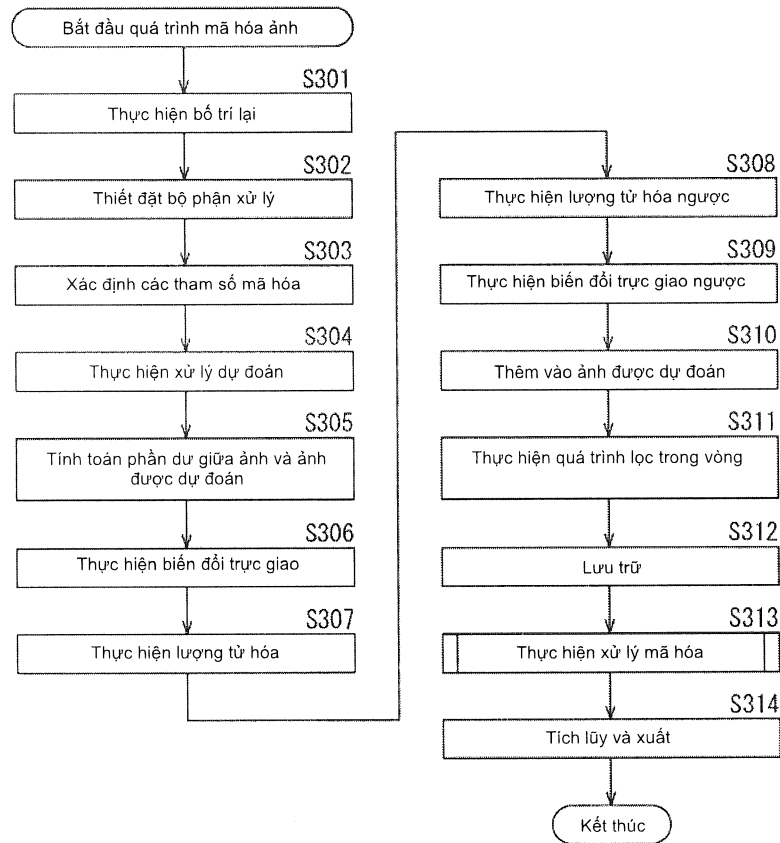
6/11

Fig. 6



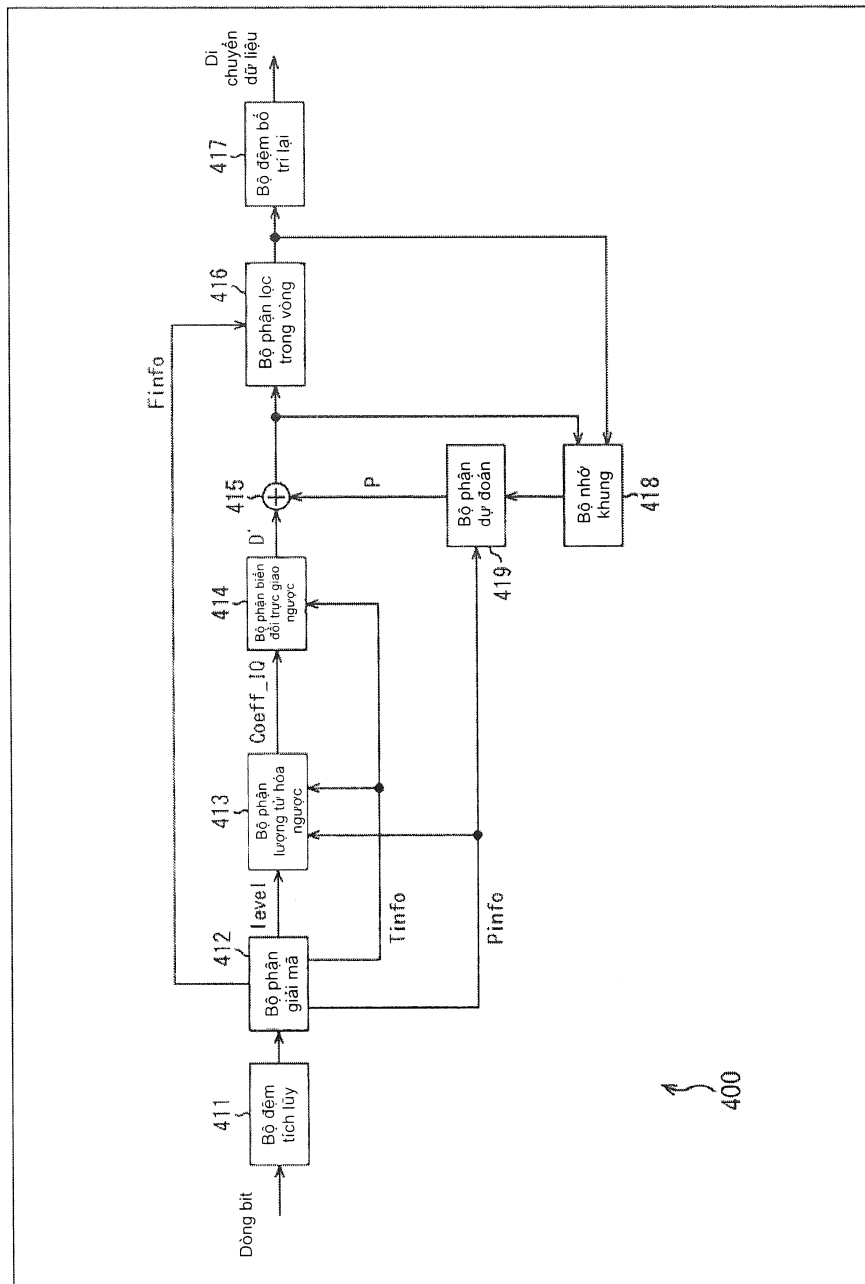
8/11

Fig. 8



9/11

Fig. 9



10/11

Fig. 10

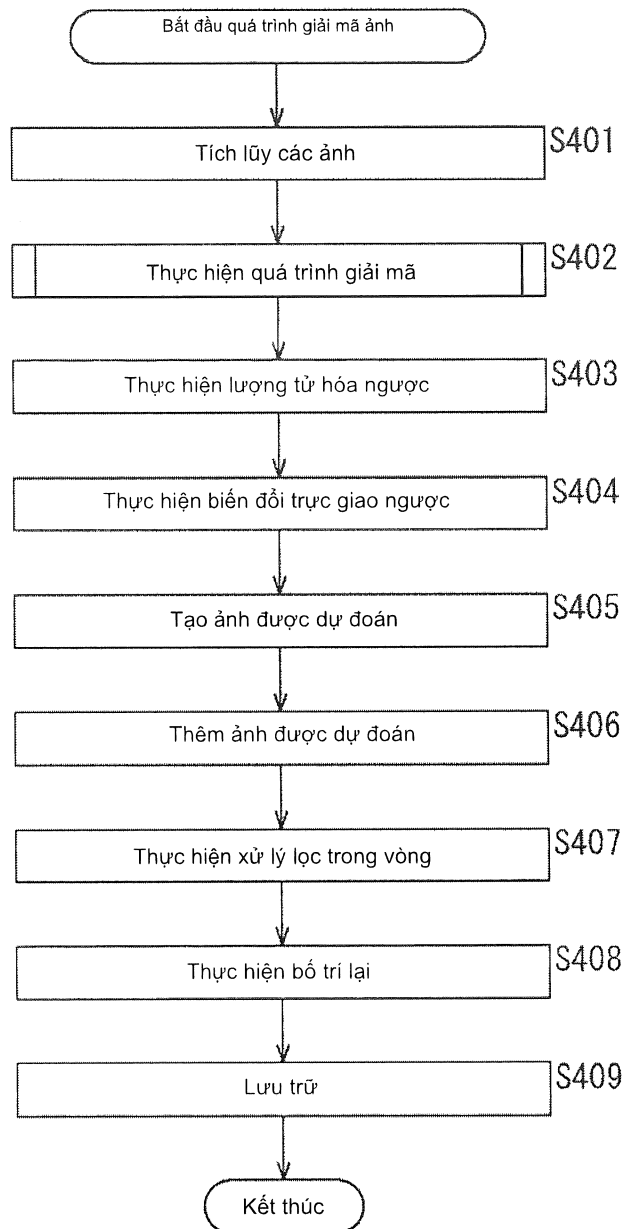


Fig. 11

