



(12) BẢN MÔ TẢ SÁNG CHẾ THUỘC BẰNG ĐỘC QUYỀN SÁNG CHẾ

(19) Cộng hòa xã hội chủ nghĩa Việt Nam (VN)  
CỤC SỞ HỮU TRÍ TUỆ

(11)



1-0050561

(51)<sup>2020.01</sup> G06F 9/451

(13) B

(21) 1-2022-00102

(22) 03/07/2020

(86) PCT/CN2020/100014 03/07/2020

(87) WO2021/000921 07/01/2021

(30) 201910596178.X 03/07/2019 CN; 201910617101.6 09/07/2019 CN

(45) 25/08/2025 449

(43) 25/03/2022 408A

(73) HUAWEI TECHNOLOGIES CO., LTD. (CN)

Huawei Administration Building, Bantian, Longgang District, Shenzhen, Guangdong  
518129, P. R. China

(72) WANG, Liang (CN); LI, Yu (CN); CHEN, Jian (CN); JI, Xingchun (CN); GUO,  
Yifang (CN).

(74) Công ty Luật TNHH T&G (TGVN)

(54) PHƯƠNG PHÁP ĐỂ XỬ LÝ HÌNH ẢNH VÀ THIẾT BỊ ĐIỆN TỬ

(21) 1-2022-00102

(57) Các phương án của sáng chế đề cập đến lĩnh vực xử lý hình ảnh và các công nghệ hiển thị, và cung cấp phương pháp để xử lý hình ảnh dựa trên các tín hiệu đồng bộ hóa dọc và thiết bị điện tử, để rút ngắn độ trễ đáp lại của thiết bị điện tử và cải thiện sự trôi chảy (như độ trễ chạm) của thiết bị điện tử. Giải pháp cụ thể gồm có: vẽ, bởi thiết bị điện tử, một hoặc nhiều lớp thứ nhất để đáp lại tín hiệu đồng bộ hóa dọc thứ nhất, và kết xuất một hoặc nhiều lớp thứ nhất, và sau khi kết xuất một hoặc nhiều lớp thứ nhất, thực hiện sự soạn lớp trên một hoặc nhiều lớp thứ nhất được kết xuất để thu được khung hình ảnh thứ nhất; và làm mới và hiển thị khung hình ảnh thứ nhất để đáp lại tín hiệu đồng bộ hóa dọc thứ hai. Sáng chế cũng đề cập đến thiết bị điện tử, hệ thống trên chip và phương tiện lưu trữ máy tính.

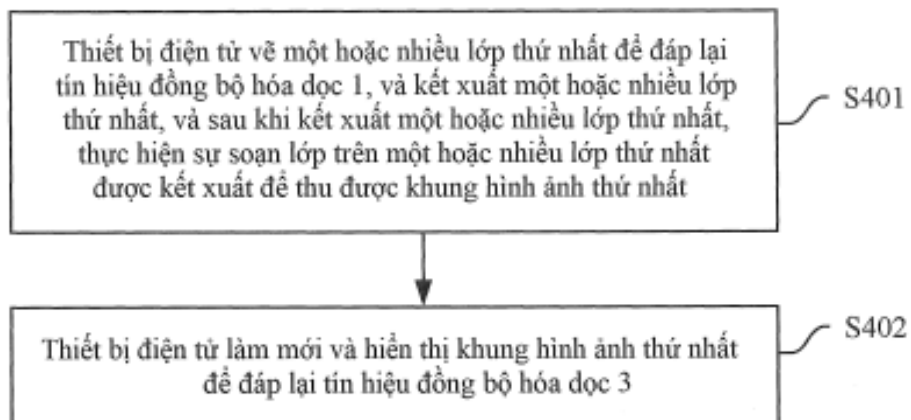


FIG. 4

## **Lĩnh vực kỹ thuật được đề cập**

Các phương án của sáng chế đề cập đến lĩnh vực xử lý hình ảnh và các công nghệ hiển thị, và nói riêng là đề cập đến phương pháp để xử lý hình ảnh dựa trên các tín hiệu đồng bộ hóa dọc và thiết bị điện tử.

## **Tình trạng kỹ thuật của sáng chế**

Với sự phát triển của các công nghệ điện tử, hiệu suất của những sản phẩm điện tử khác nhau (như các điện thoại di động) trở nên tốt hơn. Các người tiêu dùng có các yêu cầu ngày càng cao về hiệu suất tương tác người-máy móc của các sản phẩm điện tử. Sự trôi chảy (fluency) là hiệu suất tương tác người-máy móc quan trọng. Ví dụ, sự trôi chảy có thể gồm có độ trễ chạm (touch latency).

Sự trôi chảy có thể được phản ánh như độ dài của thời gian trễ (latency time) từ khi đưa vào hoạt động người dùng đối với sản phẩm điện tử bởi người dùng đến khi hiển thị hình ảnh tương ứng với hoạt động người dùng bởi sản phẩm điện tử. Ví dụ, hoạt động người dùng có thể là hoạt động được đưa vào bởi người dùng nhờ sử dụng chuột hoặc phím. Như một sự lựa chọn, hoạt động người dùng có thể là hoạt động chạm được thực hiện bởi người dùng trên màn hình chạm. Thời gian trễ có thể được tham chiếu đến như độ trễ đáp lại (response latency) của thiết bị điện tử. Ví dụ, khi hoạt động người dùng là hoạt động chạm, thời gian trễ có thể được tham chiếu đến như độ trễ đáp lại chạm. Nếu thời gian trễ là dài hơn, thì sự trôi chảy (như độ trễ chạm) là kém hơn; hoặc nếu thời gian trễ là ngắn hơn, thì sự trôi chảy (như độ trễ chạm) là tốt hơn. Bởi vậy, cách thức để rút ngắn thời gian trễ và cải thiện sự trôi chảy của sản phẩm điện tử là vấn đề cần được giải quyết cấp bách.

## **Bản chất kỹ thuật của sáng chế**

Các phương án của sáng chế cung cấp phương pháp để xử lý hình ảnh dựa trên các tín hiệu đồng bộ hóa dọc và thiết bị điện tử, để rút ngắn độ trễ đáp lại của thiết bị điện tử và cải thiện sự trôi chảy của thiết bị điện tử.

Để đạt được mục tiêu đã nói ở trên, các giải pháp kỹ thuật sau đây được sử dụng trong các phương án của sáng chế:

Theo khía cạnh thứ nhất, phương án của sáng chế cung cấp phương pháp để xử lý hình ảnh dựa trên các tín hiệu đồng bộ hóa dọc. Phương pháp có thể được áp dụng đối với thiết bị điện tử gồm có màn hình chạm. Phương pháp có thể gồm có các bước sau đây: Thiết bị điện tử vẽ (draw) một hoặc nhiều lớp thứ nhất để đáp lại tín hiệu đồng bộ hóa dọc thứ nhất, và kết xuất (render) một hoặc nhiều lớp thứ nhất, và sau khi kết xuất một hoặc nhiều lớp thứ nhất, thực hiện sự soạn lớp (layer composing) trên một hoặc nhiều lớp thứ nhất được kết xuất để thu được khung hình ảnh thứ nhất; và làm mới và hiển thị khung hình ảnh thứ nhất để đáp lại tín hiệu đồng bộ hóa dọc thứ hai.

Trong trường hợp thứ nhất, thiết bị điện tử có thể hoàn thành sự vẽ, sự kết xuất, và sự soạn lớp trong một chu kỳ đồng bộ hóa (synchronization period). Nói cách khác, khoảng thời gian (duration) được yêu cầu bởi thiết bị điện tử cho sự vẽ, sự kết xuất, và sự soạn lớp là ngắn hơn hoặc bằng một chu kỳ đồng bộ hóa. Chu kỳ đồng bộ hóa bằng với chu kỳ tín hiệu của tín hiệu đồng bộ hóa dọc thứ hai. Trong trường hợp này, thiết bị điện tử có thể thực hiện sự vẽ, sự kết xuất, và sự soạn lớp để đáp lại tín hiệu đồng bộ hóa dọc thứ nhất, thay vì thực hiện sự soạn lớp trên lớp thứ nhất được kết xuất để đáp lại tín hiệu đồng bộ hóa dọc thứ ba chỉ sau khi đợi sự đến của tín hiệu đồng bộ hóa dọc thứ ba. Theo cách này, thiết bị điện tử có thể hoàn thành sự vẽ, sự kết xuất, và sự soạn lớp trong một chu kỳ đồng bộ hóa (như chu kỳ đồng bộ hóa thứ nhất). Nói cách khác, phương pháp trong phương án này của sáng chế có thể rút ngắn độ trễ đáp lại của thiết bị điện tử bởi một chu kỳ đồng bộ hóa, và có thể cải thiện sự trôi chảy (như độ trễ chạm) của thiết bị điện tử.

Trong trường hợp thứ hai, thiết bị điện tử không thể hoàn thành sự vẽ, sự kết xuất, và sự soạn lớp trong một chu kỳ đồng bộ hóa. Nói cách khác, khoảng thời gian được yêu cầu bởi thiết bị điện tử cho sự vẽ, sự kết xuất, và sự soạn lớp là dài hơn so với một chu kỳ đồng bộ hóa. Trong trường hợp này, nếu giải pháp thông thường "thực hiện sự soạn lớp để đáp lại tín hiệu đồng bộ hóa dọc thứ ba" được sử dụng, thì hiện tượng mất khung có thể xảy ra trong quy trình để làm mới và hiển thị khung hình ảnh. Tuy nhiên, phương pháp trong phương án này của sáng chế có thể tránh hiện tượng mất khung trong sự hiển thị hình

ảnh, để ngăn màn hình hiển thị khỏi hiển thị khung hình ảnh lặp lại. Nói cách khác, phương pháp trong phương án này của sáng chế có thể bảo đảm sự trôi chảy của sự hiển thị hình ảnh của màn hình hiển thị, bằng cách ấy cải thiện trải nghiệm trực quan (visual experience) của người dùng. Thêm vào, khả năng mà thiết bị điện tử hoàn thành sự vẽ, sự kết xuất, và sự soạn lớp trong một chu kỳ đồng bộ hóa có thể được tăng.

Với tham chiếu đến khía cạnh thứ nhất, trong thiết kế khả thi, khi phát hiện hoạt động người dùng hoặc sự kiện giao diện người dùng (user interface, UI) trên thiết bị điện tử, thiết bị điện tử có thể vẽ một hoặc nhiều lớp thứ nhất để đáp lại tín hiệu đồng bộ hóa dọc thứ nhất, và kết xuất một hoặc nhiều lớp thứ nhất. Hoạt động người dùng có thể được sử dụng để khởi động thiết bị điện tử để cập nhật giao diện.

Với tham chiếu đến khía cạnh thứ nhất, trong thiết kế khả thi khác, phương pháp trong phương án này của sáng chế có thể gồm có thêm nữa: thiết bị điện tử thực hiện sự lập lịch dương (positive scheduling) trên tài nguyên phần cứng của thiết bị điện tử, để rút ngắn khoảng thời gian được yêu cầu bởi thiết bị điện tử cho sự vẽ lớp, sự kết xuất lớp, và/hoặc sự soạn lớp.

Với tham chiếu đến khía cạnh thứ nhất, trong thiết kế khả thi khác, việc thiết bị điện tử thực hiện sự lập lịch dương trên tài nguyên phần cứng của thiết bị điện tử có thể gồm có: thiết bị điện tử thực hiện một hoặc nhiều trong sự lập lịch tài nguyên phần cứng sau đây, để rút ngắn khoảng thời gian được yêu cầu bởi thiết bị điện tử cho sự vẽ lớp, sự kết xuất lớp, và/hoặc sự soạn lớp.

Sự lập lịch dương có thể gồm có: tăng tần số làm việc của bộ xử lý của thiết bị điện tử, lựa chọn bộ xử lý lõi lớn để thực hiện phương pháp, và tăng tần số làm việc của bộ nhớ của thiết bị điện tử. Bộ xử lý có thể gồm có bộ phận xử lý trung tâm (central processing unit, CPU) và/hoặc bộ phận xử lý đồ họa (graphics processing unit, GPU).

Nó có thể được hiểu là nếu tần số làm việc của bộ xử lý là cao hơn, thì tốc độ tính toán của bộ xử lý là cao hơn, và khoảng thời gian được yêu cầu bởi thiết bị điện tử cho sự vẽ, sự kết xuất, và sự soạn lớp là ngắn hơn. Tốc độ tính toán của bộ xử lý lõi lớn là cao hơn so với tốc độ tính toán của bộ xử lý lõi nhỏ. Nếu tần số làm việc của bộ nhớ của thiết

bị điện tử là cao hơn, thì tốc độ đọc/ghi của thiết bị điện tử là cao hơn, và khoảng thời gian được yêu cầu bởi thiết bị điện tử cho sự vẽ, sự kết xuất, và sự soạn lớp là ngắn hơn. Thiết bị điện tử có thể thực hiện sự lập lịch dương trên tài nguyên phần cứng của thiết bị điện tử, để rút ngắn khoảng thời gian được yêu cầu bởi thiết bị điện tử cho sự vẽ lớp, sự kết xuất lớp, và/hoặc sự soạn lớp, và tăng khả năng mà thiết bị điện tử hoàn thành sự vẽ, sự kết xuất, và sự soạn lớp trong một chu kỳ đồng bộ hóa. Bởi vậy, nếu thiết bị điện tử có thể hoàn thành sự vẽ, sự kết xuất, và sự soạn lớp trong một chu kỳ đồng bộ hóa, thì độ trễ đáp lại của thiết bị điện tử có thể được rút ngắn bởi một chu kỳ đồng bộ hóa, và sự trôi chảy (ví dụ, độ trễ chậm) của thiết bị điện tử có thể được cải thiện.

Với tham chiếu đến khía cạnh thứ nhất, trong thiết kế khả thi khác, thiết bị điện tử có thể thực hiện sự lập lịch dương trên tài nguyên phần cứng của thiết bị điện tử dựa trên khoảng thời gian xử lý khung thứ nhất, để rút ngắn khoảng thời gian được yêu cầu bởi thiết bị điện tử cho sự vẽ lớp, sự kết xuất lớp, và/hoặc sự soạn lớp. Ví dụ, giả định là thiết bị điện tử tăng tần số làm việc của bộ xử lý, nếu khoảng thời gian xử lý khung thứ nhất là dài hơn, thì thiết bị điện tử điều chỉnh tần số làm việc của bộ xử lý thành tần số cao hơn khi điều chỉnh tần số làm việc của bộ xử lý.

Với tham chiếu đến khía cạnh thứ nhất, trong thiết kế khả thi khác, thiết bị điện tử có thể thực hiện sự lập lịch dương trên tài nguyên phần cứng của thiết bị điện tử dựa trên số lượng của các lần hoặc xác suất để hoàn thành sự vẽ lớp, sự kết xuất lớp, và sự soạn lớp bởi thiết bị điện tử trong một chu kỳ đồng bộ hóa trong chu kỳ đo thứ nhất, để rút ngắn khoảng thời gian được yêu cầu bởi thiết bị điện tử cho sự vẽ lớp, sự kết xuất lớp, và/hoặc sự soạn lớp. Ví dụ, giả định là thiết bị điện tử tăng tần số làm việc của bộ xử lý, nếu số lượng của các lần để hoàn thành sự vẽ lớp, sự kết xuất lớp, và sự soạn lớp bởi thiết bị điện tử trong một chu kỳ đồng bộ hóa trong chu kỳ đo thứ nhất là nhỏ hơn, hoặc xác suất để hoàn thành sự vẽ lớp, sự kết xuất lớp, và sự soạn lớp bởi thiết bị điện tử trong một chu kỳ đồng bộ hóa trong chu kỳ đo thứ nhất là thấp hơn, thì thiết bị điện tử điều chỉnh tần số làm việc của bộ xử lý thành tần số cao hơn khi điều chỉnh tần số làm việc của bộ xử lý.

Với tham chiếu đến khía cạnh thứ nhất, trong thiết kế khả thi khác, thiết bị điện tử có thể thực hiện sự lập lịch dương trên ứng dụng mặt trước (foreground application) của

thiết bị điện tử, để rút ngắn khoảng thời gian được yêu cầu bởi thiết bị điện tử cho sự vẽ lớp, sự kết xuất lớp, và/hoặc sự soạn lớp. Ứng dụng mặt trước là ứng dụng tương ứng với giao diện được hiển thị hiện thời trên màn hình hiển thị.

Nó có thể được hiểu là nhiều ứng dụng có thể được cài đặt trong thiết bị điện tử. Khi thiết bị điện tử chạy các ứng dụng khác nhau trong mặt trước (foreground), thời gian khác nhau được yêu cầu cho sự vẽ, sự kết xuất, và sự soạn lớp. Bởi vậy, cách hoặc chính sách được sử dụng để thực hiện sự lập lịch dương trên tài nguyên phần cứng của thiết bị điện tử có thể được thiết đặt cho mỗi ứng dụng. Ví dụ, giả định là thiết bị điện tử tăng tần số làm việc của bộ xử lý, khi thiết bị điện tử chạy ứng dụng mặt trước, nếu khoảng thời gian được yêu cầu cho sự vẽ, sự kết xuất, và sự soạn lớp là dài hơn, thì thiết bị điện tử điều chỉnh tần số làm việc của bộ xử lý thành tần số cao hơn khi điều chỉnh tần số làm việc của bộ xử lý.

Với tham chiếu đến khía cạnh thứ nhất, trong thiết kế khả thi khác, nếu khoảng thời gian xử lý khung thứ nhất trong chu kỳ đo thứ nhất là ngắn hơn hoặc bằng khoảng thời gian khung đơn được thiết đặt trước, thì thiết bị điện tử có thể vẽ một hoặc nhiều lớp thứ nhất để đáp lại tín hiệu đồng bộ hóa dọc thứ nhất, và kết xuất một hoặc nhiều lớp thứ nhất, và sau khi kết xuất một hoặc nhiều lớp thứ nhất, thực hiện sự soạn lớp trên một hoặc nhiều lớp thứ nhất được kết xuất để thu được khung hình ảnh thứ nhất.

Khoảng thời gian xử lý khung thứ nhất là tổng của khoảng thời gian kết xuất khung thứ nhất và khoảng thời gian khung SF thứ nhất. Khoảng thời gian kết xuất khung thứ nhất là khoảng thời gian được yêu cầu để vẽ lớp và kết xuất lớp được vẽ. Khoảng thời gian khung SF thứ nhất là khoảng thời gian được yêu cầu để thực hiện sự soạn lớp trên lớp được kết xuất.

Nó có thể được hiểu là nếu khoảng thời gian xử lý khung thứ nhất trong chu kỳ đo thứ nhất (nghĩa là, chu kỳ đo trước thời gian hiện thời) là ngắn hơn hoặc bằng khoảng thời gian khung đơn được thiết đặt trước, thì nó chỉ báo là thiết bị điện tử có thể hoàn thành sự vẽ, sự kết xuất, và sự soạn lớp trong một chu kỳ đồng bộ hóa trong chu kỳ đo thứ nhất. Trong trường hợp này, trong chu kỳ đo (nghĩa là, chu kỳ đo trong đó thời gian hiện thời được xác định vị trí) tiếp theo chu kỳ đo thứ nhất, có khả năng tương đối cao là thiết bị

điện tử hoàn thành sự vẽ, sự kết xuất, và sự soạn lớp trong một chu kỳ đồng bộ hóa.

Với tham chiếu đến khía cạnh thứ nhất, trong thiết kế khả thi khác, khoảng thời gian khung đơn được thiết đặt trước là ngắn hơn hoặc bằng chu kỳ tín hiệu của tín hiệu đồng bộ hóa dọc thứ hai.

Với tham chiếu đến khía cạnh thứ nhất, trong thiết kế khả thi khác, nếu khoảng thời gian xử lý khung thứ nhất trong chu kỳ đo thứ nhất (nghĩa là, chu kỳ đo trước thời gian hiện thời) là dài hơn so với khoảng thời gian khung đơn được thiết đặt trước, thì nó chỉ báo là thiết bị điện tử không thể hoàn thành sự vẽ, sự kết xuất, và sự soạn lớp trong một chu kỳ đồng bộ hóa trong chu kỳ đo thứ nhất. Trong trường hợp này, trong chu kỳ đo (nghĩa là, chu kỳ đo trong đó thời gian hiện thời được xác định vị trí) tiếp theo chu kỳ đo thứ nhất, có khả năng tương đối thấp là thiết bị điện tử hoàn thành sự vẽ, sự kết xuất, và sự soạn lớp trong một chu kỳ đồng bộ hóa. Trong trường hợp này, thiết bị điện tử có thể vẽ một hoặc nhiều lớp thứ nhất để đáp lại tín hiệu đồng bộ hóa dọc thứ nhất, và thực hiện sự soạn lớp trên lớp thứ nhất được kết xuất để đáp lại tín hiệu đồng bộ hóa dọc thứ ba, để thu được khung hình ảnh thứ nhất.

Với tham chiếu đến khía cạnh thứ nhất, trong thiết kế khả thi khác, nếu khoảng thời gian xử lý khung thứ nhất là dài hơn so với khoảng thời gian khung đơn được thiết đặt trước, thì thiết bị điện tử có thể vẽ một hoặc nhiều lớp thứ nhất để đáp lại tín hiệu đồng bộ hóa dọc thứ nhất, và kết xuất một hoặc nhiều lớp thứ nhất, và sau khi kết xuất một hoặc nhiều lớp thứ nhất, thực hiện sự soạn lớp trên một hoặc nhiều lớp thứ nhất được kết xuất để thu được khung hình ảnh thứ nhất. Bởi vậy, thiết bị điện tử có thể thực hiện sự soạn lớp trước, và khả năng mà thiết bị điện tử hoàn thành sự vẽ, sự kết xuất, và sự soạn lớp trong một chu kỳ đồng bộ hóa có thể được tăng.

Với tham chiếu đến khía cạnh thứ nhất, trong thiết kế khả thi khác, phương pháp trong phương án này của sáng chế có thể gồm có thêm nữa: thiết bị điện tử thu được một hoặc nhiều khoảng thời gian xử lý khung thứ hai trong chu kỳ đo thứ nhất; và xác định khoảng thời gian xử lý khung thứ nhất dựa trên một hoặc nhiều khoảng thời gian xử lý khung thứ hai. Mỗi khoảng thời gian xử lý khung thứ hai là tổng của khoảng thời gian kết xuất khung thứ hai và khoảng thời gian khung SF thứ hai. Khoảng thời gian kết xuất khung

thứ hai là khoảng thời gian được yêu cầu để vẽ lớp và kết xuất lớp được vẽ. Khoảng thời gian khung SF thứ hai là khoảng thời gian được yêu cầu để thực hiện sự soạn lớp trên lớp được kết xuất. Khi một hoặc nhiều khoảng thời gian xử lý khung thứ hai gồm có nhiều khoảng thời gian xử lý khung thứ hai, khoảng thời gian xử lý khung thứ nhất là khoảng thời gian xử lý khung thứ hai dài nhất trong số nhiều khoảng thời gian xử lý khung thứ hai, hoặc khoảng thời gian xử lý khung thứ nhất là trị số trung bình của nhiều khoảng thời gian xử lý khung thứ hai.

Với tham chiếu đến khía cạnh thứ nhất, trong thiết kế khả thi khác, sự vẽ một hoặc nhiều lớp thứ nhất để đáp lại tín hiệu đồng bộ hóa dọc thứ nhất, và kết xuất một hoặc nhiều lớp thứ nhất, và sau khi kết xuất một hoặc nhiều lớp thứ nhất, thực hiện sự soạn lớp trên một hoặc nhiều lớp thứ nhất được kết xuất để thu được khung hình ảnh thứ nhất có thể gồm có: thiết bị điện tử vẽ một hoặc nhiều lớp thứ nhất trong chu kỳ đồng bộ hóa thứ nhất để đáp lại tín hiệu đồng bộ hóa dọc thứ nhất, và kết xuất một hoặc nhiều lớp thứ nhất, và sau khi kết xuất một hoặc nhiều lớp thứ nhất, thực hiện sự soạn lớp trên một hoặc nhiều lớp thứ nhất được kết xuất để thu được khung hình ảnh thứ nhất. Chu kỳ đồng bộ hóa thứ nhất là chu kỳ đồng bộ hóa tương ứng với tín hiệu đồng bộ hóa dọc thứ nhất. Nói cách khác, trong phương án này của sáng chế, thiết bị điện tử có thể bắt đầu sự soạn lớp trong một chu kỳ đồng bộ hóa (nghĩa là, chu kỳ đồng bộ hóa thứ nhất) trong đó sự vẽ và kết xuất lớp được thực hiện.

Với tham chiếu đến khía cạnh thứ nhất, trong thiết kế khả thi khác, phương pháp trong phương án này của sáng chế có thể gồm có thêm nữa: nếu khoảng thời gian xử lý khung thứ nhất là dài hơn so với khoảng thời gian khung đơn được thiết đặt trước, thì thiết bị điện tử thực hiện sự lập lịch dương trên tài nguyên phần cứng của thiết bị điện tử, để rút ngắn khoảng thời gian được yêu cầu bởi thiết bị điện tử cho sự vẽ lớp, sự kết xuất lớp, và/hoặc sự soạn lớp. Cho phương pháp cụ thể để thực hiện sự lập lịch dương bởi thiết bị điện tử trên tài nguyên phần cứng của thiết bị điện tử và hiệu quả kỹ thuật đạt được, tham chiếu đến các sự mô tả trong các thiết kế khả thi đã nói ở trên. Các chi tiết không được mô tả lần nữa ở đây trong phương án này của sáng chế.

Với tham chiếu đến khía cạnh thứ nhất, trong thiết kế khả thi khác, một hoặc

nhiều lớp có thể gồm có lớp được vẽ bởi thiết bị điện tử nhờ thực hiện nhiệm vụ vẽ tương ứng với một hoặc nhiều ứng dụng. Một hoặc nhiều ứng dụng có thể gồm có ít nhất một trong một hoặc nhiều ứng dụng mức hệ thống và một hoặc nhiều ứng dụng mức người dùng. Ví dụ, ứng dụng mức hệ thống có thể gồm có thanh trạng thái (status bar), trình khởi chạy (launcher), thanh điều hướng (navigation bar), và hình nền (wallpaper). Ứng dụng mức người dùng có thể gồm có ứng dụng hệ thống của thiết bị điện tử như "các thiết đặt (settings)", "điện thoại (phone)", và "SMS", và ứng dụng bên thứ ba mà thiết bị điện tử có thể tải xuống từ cửa hàng ứng dụng để đáp lại hoạt động người dùng. Ví dụ, ứng dụng bên thứ ba có thể gồm có ứng dụng như WeChat, Alipay, hoặc Baidu Map.

Với tham chiếu đến khía cạnh thứ nhất, trong thiết kế khả thi khác, việc thiết bị điện tử vẽ một hoặc nhiều lớp thứ nhất để đáp lại tín hiệu đồng bộ hóa dọc thứ nhất, và kết xuất một hoặc nhiều lớp thứ nhất, và sau khi kết xuất một hoặc nhiều lớp thứ nhất, thực hiện sự soạn lớp trên một hoặc nhiều lớp thứ nhất được kết xuất để thu được khung hình ảnh thứ nhất có thể gồm có theo cách cụ thể: thiết bị điện tử vẽ một hoặc nhiều lớp thứ nhất cho mỗi trong một hoặc nhiều ứng dụng để đáp lại tín hiệu đồng bộ hóa dọc thứ nhất, và kết xuất một hoặc nhiều lớp thứ nhất; và thiết bị điện tử thực hiện sự soạn lớp trên một hoặc nhiều lớp thứ nhất được kết xuất bởi thiết bị điện tử cho một hoặc nhiều ứng dụng, để thu được khung hình ảnh thứ nhất. Nói cách khác, thiết bị điện tử có thể thực hiện sự vẽ và kết xuất lớp cho mỗi ứng dụng để đáp lại tín hiệu đồng bộ hóa dọc thứ nhất, và sau đó thực hiện sự soạn lớp trên một hoặc nhiều lớp thứ nhất được kết xuất bởi thiết bị điện tử cho tất cả của một hoặc nhiều ứng dụng, để thu được khung hình ảnh thứ nhất.

Với tham chiếu đến khía cạnh thứ nhất, trong thiết kế khả thi khác, sự thực hiện sự soạn lớp trên một hoặc nhiều lớp thứ nhất được kết xuất để thu được khung hình ảnh thứ nhất sau khi kết xuất một hoặc nhiều lớp thứ nhất có thể gồm có theo cách cụ thể: sau khi kết xuất một hoặc nhiều lớp thứ nhất của ứng dụng tập trung (focus application), ứng dụng phím (key application), hoặc ứng dụng có liên quan chặt chẽ đến sự trôi chảy của thiết bị điện tử trong một hoặc nhiều ứng dụng, thiết bị điện tử thực hiện sự soạn lớp trên lớp thứ nhất được kết xuất bởi thiết bị điện tử cho một hoặc nhiều ứng dụng, để thu được khung hình ảnh thứ nhất. Nói cách khác, khi thiết bị điện tử hoàn thành sự kết xuất lớp cho

ứng dụng tập trung, ngay cả nếu sự kết xuất lớp cho ứng dụng khác không được hoàn thành, thiết bị điện tử có thể bắt đầu để thực hiện sự soạn lớp trên lớp thứ nhất được kết xuất, để thu được khung hình ảnh thứ nhất.

Với tham chiếu đến khía cạnh thứ nhất, trong thiết kế khả thi khác, sự thực hiện sự soạn lớp trên một hoặc nhiều lớp thứ nhất được kết xuất để thu được khung hình ảnh thứ nhất sau khi kết xuất một hoặc nhiều lớp thứ nhất có thể gồm có theo cách cụ thể: sau khi kết xuất lớp tập trung, lớp phím, hoặc lớp có liên quan chặt chẽ đến sự trôi chảy của thiết bị điện tử trong một hoặc nhiều lớp thứ nhất, thiết bị điện tử thực hiện sự soạn lớp trên lớp thứ nhất được kết xuất bởi thiết bị điện tử cho một hoặc nhiều ứng dụng, để thu được khung hình ảnh thứ nhất.

Với tham chiếu đến khía cạnh thứ nhất, trong thiết kế khả thi khác, thiết bị điện tử có thể xác định khoảng thời gian xử lý khung thứ nhất dựa trên khoảng thời gian kết xuất khung thứ nhất tương ứng với ứng dụng tập trung trong một hoặc nhiều ứng dụng và khoảng thời gian khung SF thứ nhất tương ứng với một hoặc nhiều ứng dụng bởi thiết bị điện tử.

Với tham chiếu đến khía cạnh thứ nhất, trong thiết kế khả thi khác, thiết bị điện tử có thể xác định khoảng thời gian xử lý khung thứ nhất dựa trên khoảng thời gian kết xuất khung thứ nhất dài nhất trong số các khoảng thời gian kết xuất khung thứ nhất tương ứng với tất cả của một hoặc nhiều ứng dụng và khoảng thời gian khung SF thứ nhất tương ứng với một hoặc nhiều ứng dụng bởi thiết bị điện tử.

Với tham chiếu đến khía cạnh thứ nhất, trong thiết kế khả thi khác, sau khi thiết bị điện tử thực hiện sự lập lịch dương trên tài nguyên phần cứng của thiết bị điện tử, khi tốc độ làm mới màn hình của thiết bị điện tử là lớn hơn so với ngưỡng tốc độ làm mới được thiết đặt trước, thiết bị điện tử có thể thực hiện sự lập lịch âm (negative scheduling) trên tài nguyên phần cứng của thiết bị điện tử, để giảm bớt sự tiêu thụ công suất của thiết bị điện tử. Bởi vậy, thiết bị điện tử có thể tránh hiện tượng mất khung trong sự hiển thị hình ảnh trong trường hợp thứ hai trong khi giảm bớt sự tiêu thụ công suất, để ngăn màn hình hiển thị khỏi hiển thị khung hình ảnh lặp lại.

Với tham chiếu đến khía cạnh thứ nhất, trong thiết kế khả thi khác, sau khi thiết bị điện tử thực hiện sự lập lịch dương trên tài nguyên phần cứng của thiết bị điện tử, khi tốc độ làm mới màn hình của thiết bị điện tử là lớn hơn so với ngưỡng tốc độ làm mới được thiết đặt trước, nếu khoảng thời gian xử lý khung thứ nhất là dài hơn so với khoảng thời gian khung kép được thiết đặt trước, thì thiết bị điện tử có thể thực hiện sự lập lịch âm trên tài nguyên phần cứng của thiết bị điện tử, để giảm bớt sự tiêu thụ công suất của thiết bị điện tử. Bởi vậy, thiết bị điện tử có thể tránh hiện tượng mất khung trong sự hiển thị hình ảnh trong trường hợp thứ hai trong khi giảm bớt sự tiêu thụ công suất, để ngăn màn hình hiển thị khỏi hiển thị khung hình ảnh lặp lại.

Với tham chiếu đến khía cạnh thứ nhất, trong thiết kế khả thi khác, thiết bị điện tử có thể thực hiện một hoặc nhiều trong sự lập lịch âm sau đây, để giảm bớt sự tiêu thụ công suất của thiết bị điện tử. Sự lập lịch âm gồm có: giảm tần số làm việc của bộ xử lý của thiết bị điện tử, lựa chọn bộ xử lý lõi nhỏ để thực hiện phương pháp, và giảm tần số làm việc của bộ nhớ của thiết bị điện tử.

Với tham chiếu đến khía cạnh thứ nhất, trong thiết kế khả thi khác, khoảng thời gian khung kép được thiết đặt trước là ngắn hơn hoặc bằng  $K$  lần chu kỳ tín hiệu của tín hiệu đồng bộ hóa dọc thứ hai, trong đó  $K \geq 2$ .

Với tham chiếu đến khía cạnh thứ nhất, trong thiết kế khả thi khác, phương pháp để tăng tần số làm việc của bộ xử lý bởi thiết bị điện tử có thể gồm có: thiết bị điện tử tăng tần số làm việc của bộ xử lý dựa trên bước được thiết đặt trước thứ nhất; hoặc thiết bị điện tử tăng tần số làm việc của bộ xử lý dựa trên sự chênh lệch giữa khoảng thời gian xử lý khung thứ nhất và khoảng thời gian khung đơn được thiết đặt trước. Phạm vi để điều chỉnh tần số làm việc của bộ xử lý là tỷ lệ với trị số của sự chênh lệch.

Với tham chiếu đến khía cạnh thứ nhất, trong thiết kế khả thi khác, phương pháp trong phương án này của sáng chế có thể gồm có thêm nữa: nếu khoảng thời gian xử lý khung thứ nhất đáp ứng điều kiện được thiết đặt trước, thì giảm tần số làm việc của bộ xử lý. Việc khoảng thời gian xử lý khung thứ nhất đáp ứng điều kiện được thiết đặt trước gồm có theo cách cụ thể: khoảng thời gian xử lý khung thứ nhất là ngắn hơn so với khoảng thời gian khung đơn được thiết đặt trước; hoặc khoảng thời gian xử lý khung thứ nhất là ngắn

hơn so với khoảng thời gian khung đơn được thiết đặt trước, và sự chênh lệch giữa khoảng thời gian khung đơn được thiết đặt trước và khoảng thời gian xử lý khung thứ nhất là lớn hơn so với khoảng thời gian được thiết đặt trước thứ nhất.

Nó có thể được hiểu là nếu khoảng thời gian xử lý khung thứ nhất là ngắn hơn so với khoảng thời gian khung đơn được thiết đặt trước, thì nó chỉ báo là có khả năng tương đối cao là thiết bị điện tử hoàn thành sự vẽ, sự kết xuất, và sự soạn lớp trong một chu kỳ đồng bộ hóa. Trong trường hợp này, có thể bởi vì tần số làm việc của bộ xử lý là tương đối cao, tốc độ tính toán của bộ xử lý là tương đối cao, và thiết bị điện tử có thể hoàn thành sự vẽ, sự kết xuất, và sự soạn lớp trong một chu kỳ đồng bộ. Tuy nhiên, tần số làm việc quá cao của bộ xử lý gây ra sự tiêu thụ công suất tương đối cao của thiết bị điện tử. Bởi vậy, thiết bị điện tử có thể giảm bớt tần số làm việc của bộ xử lý.

Với tham chiếu đến khía cạnh thứ nhất, trong thiết kế khả thi khác, để ngăn hiện tượng bóng bàn (ping-pong phenomenon) trong lúc sự điều chỉnh của tần số làm việc của bộ xử lý, phương pháp trong phương án này của sáng chế có thể gồm có thêm nữa: nếu các khoảng thời gian xử lý khung thứ nhất trong  $N$  chu kỳ đo liên tiếp đáp ứng điều kiện được thiết đặt trước, thì giảm tần số làm việc của bộ xử lý, trong đó  $N \geq 2$ , và  $N$  là số nguyên dương. Điều này có thể không chỉ ngăn hiện tượng bóng bàn trong lúc sự điều chỉnh của tần số làm việc của bộ xử lý, mà cũng thi hành sự tăng lên nhanh và hạ thấp chậm trong lúc sự điều chỉnh của tần số làm việc của bộ xử lý. Trong khi bảo đảm sự ổn định hệ thống của thiết bị điện tử trong sự vẽ, sự kết xuất, và sự soạn lớp, điều này có thể rút ngắn độ trễ đáp lại chạm của thiết bị điện tử, và cải thiện sự trôi chảy (ví dụ, độ trễ chạm) của thiết bị điện tử.

Với tham chiếu đến khía cạnh thứ nhất, trong thiết kế khả thi khác, phương pháp để giảm tần số làm việc của bộ xử lý bởi thiết bị điện tử có thể gồm có: thiết bị điện tử giảm tần số làm việc của bộ xử lý dựa trên bước được thiết đặt trước thứ hai.

Bước được thiết đặt trước thứ hai có thể bằng với bước được thiết đặt trước thứ nhất. Như một sự lựa chọn, bước được thiết đặt trước thứ hai có thể ít hơn so với bước được thiết đặt trước thứ nhất.

Nó cần lưu ý là khi bước được thiết đặt trước thứ hai là ít hơn so với bước được thiết đặt trước thứ nhất, thiết bị điện tử có thể điều chỉnh tần số làm việc của bộ xử lý theo cách tăng lên nhanh và hạ thấp chậm. Điều này giúp thiết bị điện tử thực hiện phương pháp trong phương án này của sáng chế, rút ngắn độ trễ đáp lại chạm của thiết bị điện tử, và cải thiện sự trôi chảy (ví dụ, độ trễ chạm) của thiết bị điện tử.

Với tham chiếu đến khía cạnh thứ nhất, trong thiết kế khả thi khác, phương pháp trong phương án này của sáng chế có thể gồm có thêm nữa: trong chu kỳ đo, nếu khoảng thời gian được tiêu thụ ở điểm đặc trưng thứ nhất trong lúc sự vẽ và sự kết xuất của một hoặc nhiều lớp thứ ba là dài hơn so với khoảng thời gian được thiết đặt trước thứ hai tương ứng với điểm đặc trưng thứ nhất, thì điều chỉnh tần số làm việc của bộ xử lý thành tần số làm việc cực đại của bộ xử lý. Điểm đặc trưng thứ nhất gồm có ít nhất bất kỳ một trong số sau đây: vẽ một hoặc nhiều lớp thứ ba; kết xuất một hoặc nhiều lớp thứ ba; thực thi chức năng bất kỳ trong quy trình để vẽ một hoặc nhiều lớp thứ ba; và thực thi chức năng bất kỳ trong quy trình để kết xuất một hoặc nhiều lớp thứ ba.

Nó có thể được hiểu là, trong chu kỳ đo, nếu khoảng thời gian được tiêu thụ ở điểm đặc trưng thứ nhất là dài hơn so với khoảng thời gian được thiết đặt trước thứ hai tương ứng với điểm đặc trưng thứ nhất, thì nó chỉ báo là có khả năng tương đối cao là thiết bị điện tử không thể hoàn thành sự vẽ và sự kết xuất của một hoặc nhiều lớp thứ ba nhờ sử dụng phương pháp tương ứng với chế độ kết xuất được tăng tốc (accelerated rendering mode).

Một hoặc nhiều lớp thứ ba là các lớp mà đang được vẽ hoặc được kết xuất bởi thiết bị điện tử trong chu kỳ đo. Trong trường hợp này, thiết bị điện tử có thể tăng theo cách tức thời tần số của bộ xử lý, và điều chỉnh tần số làm việc của bộ xử lý thành tần số làm việc cực đại của bộ xử lý. Sau khi tần số của bộ xử lý được tăng theo cách tức thời, tốc độ tính toán của bộ xử lý có thể được tăng, và thêm nữa, khoảng thời gian được yêu cầu bởi thiết bị điện tử cho sự vẽ, sự kết xuất, và sự soạn lớp có thể được rút ngắn.

Với tham chiếu đến khía cạnh thứ nhất, trong thiết kế khả thi khác, sau khi thiết bị điện tử điều chỉnh tần số làm việc của bộ xử lý thành tần số làm việc cực đại của bộ xử lý, phương pháp trong phương án này của sáng chế có thể gồm có thêm nữa: nếu khoảng

thời gian xử lý khung thứ ba là dài hơn so với khoảng thời gian khung đơn được thiết đặt trước, thì thực hiện sự soạn lớp trên lớp được kết xuất để đáp lại tín hiệu đồng bộ hóa dọc thứ ba, để thu được khung hình ảnh. Khoảng thời gian xử lý khung thứ ba là tổng của khoảng thời gian kết xuất khung thứ ba và khoảng thời gian khung SF thứ ba. Khoảng thời gian kết xuất khung thứ ba là khoảng thời gian được yêu cầu để vẽ và kết xuất một hoặc nhiều lớp thứ ba. Khoảng thời gian khung SF thứ ba là khoảng thời gian được yêu cầu để thực hiện sự soạn lớp trên một hoặc nhiều lớp thứ ba được kết xuất.

Với tham chiếu đến khía cạnh thứ nhất, trong thiết kế khả thi khác, khoảng thời gian khung đơn được thiết đặt trước là sự chênh lệch giữa chu kỳ đồng bộ hóa và ngưỡng độ trễ được thiết đặt trước. Ngưỡng độ trễ được thiết đặt trước là lớn hơn hoặc bằng không (zero).

Với tham chiếu đến khía cạnh thứ nhất, trong thiết kế khả thi khác, trước khi thiết bị điện tử vẽ một hoặc nhiều lớp thứ nhất để đáp lại tín hiệu đồng bộ hóa dọc thứ nhất, và kết xuất một hoặc nhiều lớp thứ nhất, và sau khi kết xuất một hoặc nhiều lớp thứ nhất, thực hiện sự soạn lớp trên một hoặc nhiều lớp thứ nhất được kết xuất để thu được khung hình ảnh thứ nhất, phương pháp trong phương án này của sáng chế có thể gồm có thêm nữa: bắt đầu chế độ kết xuất được tăng tốc để đáp lại sự kiện thứ nhất.

Sau khi chế độ kết xuất được tăng tốc được bắt đầu, để đáp lại tín hiệu đồng bộ hóa dọc thứ nhất, thiết bị điện tử có thể không chỉ vẽ một hoặc nhiều lớp thứ nhất và kết xuất một hoặc nhiều lớp thứ nhất, mà cũng thực hiện sự soạn lớp trên một hoặc nhiều lớp thứ nhất được kết xuất, để thu được khung hình ảnh thứ nhất. Sự kiện thứ nhất có thể gồm có: hoạt động thứ nhất của người dùng được nhận; và/hoặc khoảng thời gian xử lý khung thứ nhất trong chu kỳ đo thứ nhất là ngắn hơn hoặc bằng khoảng thời gian khung đơn được thiết đặt trước. Chu kỳ đo thứ nhất là chu kỳ đo trước thời gian hiện thời.

Với tham chiếu đến khía cạnh thứ nhất, trong thiết kế khả thi khác, để đáp lại sự kiện thứ hai, thiết bị điện tử có thể thoát chế độ kết xuất được tăng tốc. Sự kiện thứ hai có thể gồm có: hoạt động thứ hai của người dùng được nhận; và/hoặc khoảng thời gian xử lý khung thứ nhất trong chu kỳ đo thứ nhất là dài hơn so với khoảng thời gian khung đơn được thiết đặt trước.

Sau khi thiết bị điện tử thoát chế độ kết xuất được tăng tốc, phương pháp trong phương án này của sáng chế có thể gồm có thêm nữa: vẽ một hoặc nhiều lớp thứ hai để đáp lại tín hiệu đồng bộ hóa dọc thứ nhất, và kết xuất một hoặc nhiều lớp thứ hai; thực hiện sự soạn lớp trên một hoặc nhiều lớp thứ hai được kết xuất để đáp lại tín hiệu đồng bộ hóa dọc thứ ba để thu được khung hình ảnh thứ hai; và làm mới và hiển thị khung hình ảnh thứ hai để đáp lại tín hiệu đồng bộ hóa dọc thứ hai.

Theo khía cạnh thứ hai, sáng chế cung cấp thiết bị điện tử, ở đó thiết bị điện tử gồm có màn hình chạm, bộ nhớ, và một hoặc nhiều bộ xử lý, ở đó màn hình chạm và bộ nhớ được ghép với bộ xử lý; và bộ nhớ được tạo cấu hình để lưu trữ mã chương trình máy tính, mã chương trình máy tính gồm có các lệnh máy tính, và khi bộ xử lý thực thi các lệnh máy tính, thiết bị điện tử thực hiện phương pháp theo bất kỳ một trong khía cạnh thứ nhất và các thiết kế khả thi của khía cạnh thứ nhất.

Theo khía cạnh thứ ba, sáng chế cung cấp hệ thống trên chip (system-on-a-chip), ở đó hệ thống trên chip được áp dụng đối với thiết bị điện tử gồm có màn hình chạm; hệ thống trên chip gồm có một hoặc nhiều mạch giao diện và một hoặc nhiều bộ xử lý; mạch giao diện và bộ xử lý được kết nối với nhau nhờ sử dụng đường dây (line); mạch giao diện được tạo cấu hình để nhận tín hiệu từ bộ nhớ của thiết bị điện tử, và gửi tín hiệu đến bộ xử lý, ở đó tín hiệu gồm có các lệnh máy tính được lưu trữ trong bộ nhớ; và khi bộ xử lý thực thi các lệnh máy tính, thiết bị điện tử thực hiện phương pháp theo bất kỳ một trong khía cạnh thứ nhất và các thiết kế khả thi của khía cạnh thứ nhất.

Theo khía cạnh thứ tư, sáng chế cung cấp phương tiện lưu trữ máy tính, ở đó phương tiện lưu trữ máy tính gồm có các lệnh máy tính, và khi các lệnh máy tính được chạy trên thiết bị điện tử, thiết bị điện tử được làm cho có khả năng để thực hiện phương pháp theo bất kỳ một trong khía cạnh thứ nhất và các thiết kế khả thi của khía cạnh thứ nhất.

Theo khía cạnh thứ năm, sáng chế cung cấp sản phẩm chương trình máy tính, ở đó khi sản phẩm chương trình máy tính được chạy trên máy tính, máy tính được làm cho có khả năng để thực hiện phương pháp theo bất kỳ một trong khía cạnh thứ nhất và các thiết kế khả thi của khía cạnh thứ nhất.

Nó có thể được hiểu là cho các hiệu quả có lợi có thể đạt được bởi thiết bị điện tử được cung cấp trong khía cạnh thứ hai, hệ thống trên chip trong khía cạnh thứ ba, phương tiện lưu trữ máy tính trong khía cạnh thứ tư, và sản phẩm chương trình máy tính trong khía cạnh thứ năm, tham chiếu đến các hiệu quả có lợi trong bất kỳ một trong khía cạnh thứ nhất và các thiết kế khả thi của khía cạnh thứ nhất. Các chi tiết không được mô tả lần nữa ở đây.

### **Mô tả vắn tắt các hình vẽ**

FIG. 1A là sơ đồ dưới dạng giản đồ của thủ tục xử lý phần mềm trong đó thiết bị điện tử hiển thị hình ảnh để đáp lại hoạt động chạm theo phương án của sáng chế;

FIG. 1B là sơ đồ dưới dạng giản đồ của các độ trễ trong thủ tục xử lý phần mềm được thể hiện trên FIG. 1A;

FIG. 2 là sơ đồ dưới dạng giản đồ của cấu trúc phần cứng của thiết bị điện tử theo phương án của sáng chế;

FIG. 3 là sơ đồ dưới dạng giản đồ của thủ tục xử lý hình ảnh theo phương án của sáng chế;

FIG. 4 là lưu đồ của phương pháp để xử lý hình ảnh dựa trên các tín hiệu đồng bộ hóa dọc theo phương án của sáng chế;

FIG. 5 là sơ đồ dưới dạng giản đồ của tín hiệu đồng bộ hóa dọc được sử dụng để khởi động sự vẽ lớp, tín hiệu đồng bộ hóa dọc được sử dụng để khởi động sự kết xuất lớp, và tín hiệu đồng bộ hóa dọc được sử dụng để khởi động sự soạn lớp theo phương án của sáng chế;

FIG. 6A(a) và FIG. 6A(b) là các sơ đồ nguyên lý dưới dạng giản đồ của phương pháp để xử lý hình ảnh dựa trên các tín hiệu đồng bộ hóa dọc theo phương án của sáng chế;

FIG. 6B là sơ đồ nguyên lý dưới dạng giản đồ của phương pháp khác để xử lý hình ảnh dựa trên các tín hiệu đồng bộ hóa dọc theo phương án của sáng chế;

FIG. 6C là sơ đồ nguyên lý dưới dạng giản đồ của phương pháp khác để xử lý hình ảnh dựa trên các tín hiệu đồng bộ hóa dọc theo phương án của sáng chế;

FIG. 6D là sơ đồ nguyên lý dưới dạng giản đồ của phương pháp khác để xử lý hình ảnh dựa trên các tín hiệu đồng bộ hóa dọc theo phương án của sáng chế;

FIG. 7(a) và FIG. 7(b) là các sơ đồ nguyên lý dưới dạng giản đồ của phương pháp khác để xử lý hình ảnh dựa trên các tín hiệu đồng bộ hóa dọc theo phương án của sáng chế;

FIG. 8A là sơ đồ nguyên lý dưới dạng giản đồ của phương pháp khác để xử lý hình ảnh dựa trên các tín hiệu đồng bộ hóa dọc theo phương án của sáng chế;

FIG. 8B là lưu đồ của phương pháp khác để xử lý hình ảnh dựa trên các tín hiệu đồng bộ hóa dọc theo phương án của sáng chế;

FIG. 9 là lưu đồ của phương pháp khác để xử lý hình ảnh dựa trên các tín hiệu đồng bộ hóa dọc theo phương án của sáng chế;

FIG. 10(a) và FIG. 10(b) là các sơ đồ dưới dạng giản đồ của giao diện hiển thị theo phương án của sáng chế;

FIG. 11 là lưu đồ của phương pháp khác để xử lý hình ảnh dựa trên các tín hiệu đồng bộ hóa dọc theo phương án của sáng chế;

FIG. 12 là lưu đồ của phương pháp khác để xử lý hình ảnh dựa trên các tín hiệu đồng bộ hóa dọc theo phương án của sáng chế;

FIG. 13 là lưu đồ của phương pháp khác để xử lý hình ảnh dựa trên các tín hiệu đồng bộ hóa dọc theo phương án của sáng chế;

FIG. 14 là sơ đồ dưới dạng giản đồ của cấu trúc của máy để điều chỉnh pha của tín hiệu đồng bộ hóa dọc theo phương án của sáng chế;

FIG. 15 là sơ đồ dưới dạng giản đồ của thủ tục xử lý phần mềm khác trong đó thiết bị điện tử hiển thị hình ảnh để đáp lại hoạt động chạm theo phương án của sáng chế;

FIG. 16(a) đến FIG. 16(c) là các sơ đồ dưới dạng giản đồ của các kết quả kiểm tra của kịch bản kiểm tra theo phương án của sáng chế; và

FIG. 17 là sơ đồ dưới dạng giản đồ của cấu trúc của hệ thống trên chip theo phương án của sáng chế.

## Mô tả chi tiết sáng chế

Các thuật ngữ "thứ nhất" và "thứ hai" sau đây chỉ được dự định nhằm mục đích của sự mô tả, và sẽ không được hiểu như sự chỉ báo hoặc sự ngụ ý về sự quan trọng tương đối hoặc sự chỉ báo ngầm về số lượng của các dấu hiệu kỹ thuật được chỉ báo. Bởi vậy, dấu hiệu được giới hạn bởi "thứ nhất" hoặc "thứ hai" có thể gồm có theo cách rõ ràng hoặc theo cách ngầm một hoặc nhiều dấu hiệu. Trong sự mô tả của các phương án, trừ khi được tuyên bố theo cách khác, "nhiều" có nghĩa là hai hoặc nhiều hơn hai.

Phương án của sáng chế cung cấp phương pháp để xử lý hình ảnh dựa trên các tín hiệu đồng bộ hóa dọc. Phương pháp có thể được áp dụng đối với thiết bị điện tử gồm có màn hình chạm. Theo cách cụ thể, phương pháp có thể được áp dụng đối với quy trình trong đó thiết bị điện tử hiển thị hình ảnh trên màn hình chạm để đáp lại hoạt động chạm được thực hiện bởi người dùng trên màn hình chạm.

Thời gian trễ từ khi đưa vào hoạt động người dùng đối với thiết bị điện tử bởi người dùng đến khi hiển thị hình ảnh tương ứng với hoạt động người dùng bởi thiết bị điện tử có thể được tham chiếu đến như độ trễ đáp lại của thiết bị điện tử. Sự trôi chảy (như độ trễ chạm) của thiết bị điện tử có thể được phản ánh bởi độ dài của độ trễ đáp lại. Ví dụ, khi hoạt động người dùng là hoạt động chạm, sự trôi chảy có thể là độ trễ chạm, và độ trễ đáp lại có thể được tham chiếu đến như độ trễ đáp lại chạm. Độ trễ đáp lại chạm là thời gian trễ từ khi đưa vào hoạt động chạm đối với màn hình chạm bởi ngón tay của người dùng đến khi hiển thị hình ảnh tương ứng với hoạt động chạm bởi màn hình chạm.

Theo cách cụ thể, nếu độ trễ đáp lại của thiết bị điện tử là dài hơn, thì sự trôi chảy (như độ trễ chạm) của thiết bị điện tử là kém hơn; hoặc nếu độ trễ đáp lại của thiết bị điện tử là ngắn hơn, thì sự trôi chảy (như độ trễ chạm) của thiết bị điện tử là tốt hơn. Nếu sự trôi chảy (như độ trễ chạm) của thiết bị điện tử là tốt hơn, thì người dùng có trải nghiệm người dùng tốt hơn và cảm thấy trôi chảy hơn khi điều khiển thiết bị điện tử qua hoạt động người dùng (như hoạt động chạm). Phương pháp trong phương án này của sáng chế có thể tăng khả năng mà thiết bị điện tử hoàn thành sự vẽ, sự kết xuất, và sự soạn lớp trong một chu kỳ đồng bộ hóa. Bởi vậy, độ trễ đáp lại của thiết bị điện tử có thể được rút ngắn, sự trôi chảy (như độ trễ chạm) của thiết bị điện tử được cải thiện, và trải nghiệm người dùng được

cải thiện.

Giả định là hoạt động người dùng là hoạt động chạm, FIG. 1A là sơ đồ dưới dạng giản đồ của thủ tục xử lý phần mềm của thiết bị điện tử trong quy trình từ khi đưa vào hoạt động chạm đối với màn hình chạm bởi ngón tay của người dùng đến khi hiển thị hình ảnh tương ứng với hoạt động chạm bởi màn hình chạm. Như được thể hiện trên FIG. 1A, thiết bị điện tử có thể gồm có panen chạm (touch panel, TP)/bộ điều vận (driver) TP 10, kết cấu khung đầu vào (input framework) 20, kết cấu khung UI (UI framework) 30, kết cấu khung hiển thị (display framework) 40, và môđun hiển thị phân cứng 50.

Như được thể hiện trên FIG. 1A, thủ tục xử lý phần mềm của thiết bị điện tử có thể gồm có bước (1) đến bước (5) sau đây.

Bước (1): Sau khi TP trong IC TP/bộ điều vận TP 10 bắt giữ hoạt động chạm được thực hiện bởi ngón tay của người dùng trên TP của thiết bị điện tử, bộ điều vận TP báo cáo sự kiện chạm tương ứng đối với trung tâm sự kiện (event hub).

Bước (2): Dòng (thread) bộ đọc đầu vào của kết cấu khung đầu vào 20 có thể đọc sự kiện chạm từ trung tâm sự kiện, và sau đó gửi sự kiện chạm đến dòng bộ điều phối đầu vào; và dòng bộ điều phối đầu vào tải lên sự kiện chạm đối với dòng UI (như DoFrame) trong kết cấu khung UI 30.

Bước (3): Dòng UI trong kết cấu khung UI 30 vẽ một hoặc nhiều lớp tương ứng với sự kiện chạm; và dòng kết xuất (như DrawFrame) thực hiện sự kết xuất lớp trên một hoặc nhiều lớp.

Bước (4): Dòng soạn trong kết cấu khung hiển thị 40 thực hiện sự soạn lớp trên một hoặc nhiều lớp được vẽ (nghĩa là, một hoặc nhiều lớp được kết xuất) để thu được khung hình ảnh.

Bước (5): Bộ điều vận panen hiển thị tinh thể lỏng (liquid crystal display, LCD) của môđun hiển thị phân cứng 50 có thể nhận khung hình ảnh được soạn, và LCD hiển thị khung hình ảnh được soạn. Sau khi khung hình ảnh được hiển thị trên LCD, hình ảnh được hiển thị trên LCD có thể được nhận thấy bởi mắt người.

Trong phương án này của sáng chế, thủ tục xử lý của thiết bị điện tử trong quy

trình từ khi "đưa vào hoạt động chạm bởi ngón tay của người dùng trên màn hình chạm" đến khi "hiển thị hình ảnh tương ứng với hoạt động chạm trên màn hình chạm, để cho hình ảnh được nhận thấy bởi mắt người" được phân tích ở đây, để mô tả theo cách ngắn gọn nguyên lý để rút ngắn độ trễ đáp lại của thiết bị điện tử.

Trong bước (1), trong quy trình trong đó IC TP/bộ điều vận TP 10 bắt giữ hoạt động chạm và báo cáo sự kiện chạm đối với kết cấu khung đầu vào 20, độ trễ nhân (kernel latency) được thể hiện trên FIG. 1B có thể tồn tại. Trong bước (2), trong quy trình trong đó kết cấu khung đầu vào 20 xử lý sự kiện chạm và đưa vào sự kiện chạm đối với kết cấu khung UI, độ trễ đầu vào (input latency) được thể hiện trên FIG. 1B có thể tồn tại. Trong bước (3), độ trễ vẽ (drawing latency) (cũng được tham chiếu đến như độ trễ dòng UI) được thể hiện trên FIG. 1B có thể tồn tại khi dòng UI trong kết cấu khung UI vẽ một hoặc nhiều lớp tương ứng với sự kiện chạm. Thêm vào, độ trễ kết xuất (rendering latency) được thể hiện trên FIG. 1B có thể tồn tại khi dòng kết xuất thực hiện sự kết xuất lớp. Trong bước (4), độ trễ soạn (composing latency) được thể hiện trên FIG. 1B có thể tồn tại khi dòng soạn trong kết cấu khung hiển thị 40 thực hiện sự soạn lớp. Trong bước (5), trong quy trình trong đó môđun hiển thị phần cứng 50 hiển thị khung hình ảnh được soạn, độ trễ hiển thị (display latency) được thể hiện trên FIG. 1B có thể tồn tại.

Phương pháp để xử lý hình ảnh dựa trên các tín hiệu đồng bộ hóa dọc theo phương án này của sáng chế có thể rút ngắn "độ trễ vẽ", "độ trễ kết xuất", và "độ trễ soạn" được thể hiện trên FIG. 1B, để rút ngắn độ trễ đáp lại của thiết bị điện tử, và cải thiện sự trôi chảy (ví dụ, độ trễ chạm) của thiết bị điện tử.

Ví dụ, thiết bị điện tử trong phương án này của sáng chế có thể là điện thoại di động, máy tính bảng, máy tính để bàn, máy tính xách tay, máy tính cầm tay, máy tính notebook, máy tính cá nhân siêu di động (ultra-mobile personal computer, UMPC), netbook, hoặc thiết bị gồm có màn hình chạm, như điện thoại tế bào, thiết bị hỗ trợ kỹ thuật số cá nhân (personal digital assistant, PDA), hoặc thiết bị thực tế tăng cường (augmented reality, AR) hoặc thực tế ảo (virtual reality, VR). Dạng cụ thể của thiết bị điện tử không được giới hạn theo cách cụ thể trong phương án này của sáng chế.

Phần sau đây mô tả chi tiết các sự thi hành của các phương án của sáng chế với

tham chiếu đến các hình vẽ kèm theo.

FIG. 2 là sơ đồ dưới dạng giản đồ của cấu trúc của thiết bị điện tử 200 theo phương án của sáng chế. Như được thể hiện trên FIG. 2, thiết bị điện tử 200 có thể gồm có bộ xử lý 210, giao diện bộ nhớ ngoài 220, bộ nhớ trong 221, giao diện buýt nối tiếp vạn năng (universal serial bus, USB) 230, môđun quản lý sạc 240, môđun quản lý công suất 241, bộ pin (battery) 242, anten 1, anten 2, môđun truyền thông di động 250, môđun truyền thông không dây 260, môđun audio 270, loa 270A, bộ nhận điện thoại 270B, micrô 170C, giắc tai nghe (headset jack) 270D, môđun bộ cảm biến 280, phím 290, động cơ 291, bộ chỉ báo 292, camera 293, màn hình hiển thị 294, và giao diện thẻ môđun nhận dạng thuê bao (subscriber identification module, SIM) 295, và tương tự.

Môđun bộ cảm biến 280 có thể gồm có bộ cảm biến áp suất 280A, bộ cảm biến con quay hồi chuyển 280B, bộ cảm biến áp suất khí quyển 280C, bộ cảm biến từ tính 280D, bộ cảm biến gia tốc 280E, bộ cảm biến độ gần 280F, bộ cảm biến độ gần quang học 280G, bộ cảm biến dấu vân tay 280H, bộ cảm biến nhiệt độ 280J, bộ cảm biến chạm 280K, bộ cảm biến ánh sáng xung quanh 280L, và bộ cảm biến dẫn truyền của xương 280M, và tương tự.

Nó có thể được hiểu là cấu trúc được minh họa trong phương án này không tạo thành sự giới hạn cụ thể về thiết bị điện tử 200. Trong các phương án khác, thiết bị điện tử 200 có thể gồm có nhiều hoặc ít thành phần hơn so với các thành phần được thể hiện trên hình vẽ, hoặc một số thành phần được kết hợp, hoặc một số thành phần được tách ra, hoặc các sự sắp đặt thành phần là khác nhau. Các thành phần được minh họa có thể được thi hành bởi phần cứng, phần mềm, hoặc sự kết hợp của phần mềm và phần cứng.

Bộ xử lý 210 có thể gồm có một hoặc nhiều bộ phận xử lý. Ví dụ, bộ xử lý 210 có thể gồm có bộ xử lý ứng dụng (application processor, AP), bộ xử lý modem, GPU, bộ xử lý tín hiệu hình ảnh (image signal processor, ISP), bộ điều khiển, bộ nhớ, codec video, bộ xử lý tín hiệu số (digital signal processor, DSP), bộ xử lý dải cơ sở, và/hoặc bộ phận xử lý mạng thần kinh (neural-network processing unit, NPU). Các bộ phận xử lý khác nhau có thể là các thành phần độc lập, hoặc có thể được tích hợp vào một hoặc nhiều bộ xử lý.

Bộ điều khiển có thể là trung tâm thần kinh (nerve center) và trung tâm ra lệnh (command center) của thiết bị điện tử 200. Bộ điều khiển có thể sinh ra tín hiệu điều khiển hoạt động dựa trên mã hoạt động lệnh và tín hiệu định thời, và thi hành sự điều khiển qua sự tìm nạp lệnh và sự thực thi lệnh.

Bộ nhớ có thể được bố trí thêm nữa trong bộ xử lý 210, và được tạo cấu hình để lưu trữ các lệnh và dữ liệu. Trong một số phương án, bộ nhớ trong bộ xử lý 210 là bộ nhớ cache. Bộ nhớ có thể lưu trữ các lệnh hoặc dữ liệu mà vừa được sử dụng hoặc được sử dụng theo cách định kỳ bởi bộ xử lý 210. Nếu bộ xử lý 210 cần sử dụng các lệnh hoặc dữ liệu lần nữa, thì bộ xử lý 210 có thể gọi các lệnh hoặc dữ liệu theo cách trực tiếp từ bộ nhớ. Bởi vậy, sự truy nhập lặp lại được tránh, thời gian đợi của bộ xử lý 210 được giảm bớt, và hiệu quả của hệ thống được cải thiện.

Trong một số phương án, bộ xử lý 210 có thể gồm có một hoặc nhiều giao diện. Giao diện có thể gồm có giao diện mạch liên-tích hợp (inter-integrated circuit, I2C), giao diện âm thanh mạch liên-tích hợp (inter-integrated circuit sound, I2S), giao diện điều biến mã xung (pulse code modulation, PCM), giao diện bộ nhận/bộ truyền vạn năng không đồng bộ (universal asynchronous receiver/transmitter, UART), giao diện bộ xử lý công nghiệp di động (mobile industry processor interface, MIPI), giao diện đầu vào/đầu ra đa năng (general-purpose input/output, GPIO), giao diện môđun nhận dạng thuê bao (subscriber identity module, SIM), và/hoặc giao diện buýt nối tiếp vạn năng (universal serial bus, USB), và tương tự.

Nó có thể được hiểu là mối quan hệ kết nối giao diện giữa các môđun được minh họa trong phương án này chỉ là ví dụ cho sự mô tả, và không tạo thành sự giới hạn về cấu trúc của thiết bị điện tử 200. Trong các phương án khác, thiết bị điện tử 200 có thể sử dụng như một sự lựa chọn các cách kết nối giao diện khác nhau trong các phương án đã nói ở trên, hoặc sự kết hợp của nhiều cách kết nối giao diện.

Môđun quản lý sạc 240 được tạo cấu hình để nhận đầu vào sạc từ bộ sạc. Khi sạc bộ pin 242, môđun quản lý sạc 240 có thể cấp thêm nữa công suất cho thiết bị điện tử nhờ sử dụng môđun quản lý công suất 241.

Môđun quản lý công suất 241 được tạo cấu hình để kết nối bộ pin 242, môđun quản lý sạc 240, và bộ xử lý 210. Môđun quản lý công suất 241 nhận đầu vào từ bộ pin 242 và/hoặc môđun quản lý sạc 240, và cấp công suất cho bộ xử lý 210, bộ nhớ trong 221, bộ nhớ ngoài, màn hình hiển thị 294, camera 293, môđun truyền thông không dây 260, và tương tự. Trong các phương án khác, môđun quản lý công suất 241 có thể như một sự lựa chọn được bố trí trong bộ xử lý 210. Trong các phương án khác, môđun quản lý công suất 241 và môđun quản lý sạc 240 có thể như một sự lựa chọn được bố trí trong cùng thành phần.

Chức năng truyền thông không dây của thiết bị điện tử 200 có thể được thi hành nhờ sử dụng anten 1, anten 2, môđun truyền thông di động 250, môđun truyền thông không dây 260, bộ xử lý modem, bộ xử lý dải cơ sở, và tương tự.

Anten 1 và anten 2 được tạo cấu hình để truyền và nhận các tín hiệu sóng điện từ. Mỗi anten trong thiết bị điện tử 200 có thể được sử dụng để bao phủ dải tần số truyền thông đơn hoặc nhiều dải tần số truyền thông. Các anten khác nhau có thể cũng được sử dụng lại để cải thiện sự sử dụng anten. Ví dụ, anten 1 có thể được sử dụng lại như anten đa dạng trong mạng cục bộ không dây.

Môđun truyền thông di động 250 có thể cung cấp giải pháp truyền thông không dây được áp dụng đối với thiết bị điện tử 200 và gồm có 2G/3G/4G/5G. Môđun truyền thông di động 250 có thể gồm có ít nhất một bộ lọc, bộ chuyển mạch, bộ khuếch đại công suất, bộ khuếch đại tạp âm thấp (low noise amplifier, LNA), và tương tự. Môđun truyền thông di động 250 có thể nhận sóng điện từ nhờ sử dụng anten 1, thực hiện sự xử lý như sự lọc và sự khuếch đại trên sóng điện từ được nhận, và truyền sóng điện từ đến bộ xử lý modem cho sự giải điều biến. Môđun truyền thông di động 250 có thể khuếch đại thêm nữa tín hiệu được điều biến bởi bộ xử lý modem, và chuyển đổi tín hiệu thành sóng điện từ cho sự bức xạ nhờ sử dụng anten 1.

Bộ xử lý modem có thể gồm có bộ điều biến và bộ giải điều biến. Bộ điều biến được tạo cấu hình để điều biến tín hiệu dải cơ sở tần số thấp cần được gửi thành tín hiệu tần số trung gian hoặc cao. Bộ giải điều biến được tạo cấu hình để giải điều biến tín hiệu sóng điện từ được nhận thành tín hiệu dải cơ sở tần số thấp. Sau đó bộ giải điều biến truyền

tín hiệu dải cơ sở tần số thấp được thu được qua sự giải điều biến đến bộ xử lý dải cơ sở để xử lý. Sau khi được xử lý bởi bộ xử lý dải cơ sở, tín hiệu dải cơ sở tần số thấp được chuyển đến bộ xử lý ứng dụng. Bộ xử lý ứng dụng đưa ra tín hiệu âm thanh nhờ sử dụng thiết bị audio (không được giới hạn vào loa 270A, bộ nhận điện thoại 270B, hoặc tương tự), hoặc hiển thị hình ảnh hoặc video nhờ sử dụng màn hình hiển thị 294.

Môđun truyền thông không dây 260 có thể cung cấp giải pháp truyền thông không dây được áp dụng đối với thiết bị điện tử 200 và gồm có mạng cục bộ không dây (wireless local area network, WLAN) (ví dụ, mạng Độ trung thực không dây (Wireless Fidelity, Wi-Fi)), Bluetooth (Bluetooth, BT), hệ thống vệ tinh dẫn đường toàn cầu (global navigation satellite system, GNSS), sự điều biến tần số (frequency modulation, FM), công nghệ truyền thông trường gần (near field communication, NFC), công nghệ hồng ngoại (infrared, IR), và tương tự. Môđun truyền thông không dây 260 có thể là một hoặc nhiều thành phần tích hợp ít nhất một môđun xử lý truyền thông. Môđun truyền thông không dây 260 nhận sóng điện từ nhờ sử dụng anten 2, thực hiện sự xử lý điều biến và lọc tần số trên tín hiệu sóng điện từ, và gửi tín hiệu được xử lý đến bộ xử lý 210. Môđun truyền thông không dây 260 có thể nhận thêm nữa tín hiệu cần được gửi từ bộ xử lý 210, thực hiện sự điều biến và khuếch đại tần số trên tín hiệu, và chuyển đổi tín hiệu thành sóng điện từ cho sự bức xạ nhờ sử dụng anten 2.

Trong một số phương án, anten 1 của thiết bị điện tử 200 được ghép với môđun truyền thông di động 250, và anten 2 được ghép với môđun truyền thông không dây 260, để cho thiết bị điện tử 200 có thể truyền thông với mạng và thiết bị khác nhờ sử dụng công nghệ truyền thông không dây. Công nghệ truyền thông không dây có thể gồm có công nghệ hệ thống truyền thông di động toàn cầu (global system for mobile communications, GSM), dịch vụ radio gói chung (general packet radio service, GPRS), đa truy nhập phân chia mã (code division multiple access, CDMA), đa truy nhập phân chia mã dải rộng (wideband code division multiple access, WCDMA), đa truy nhập phân chia mã phân chia thời gian (time-division code division multiple access, TD-SCDMA), tiến hóa dài hạn (long term evolution, LTE), BT, GNSS, WLAN, NFC, FM, và/hoặc IR. GNSS có thể gồm có hệ thống định vị toàn cầu (global positioning system, GPS), hệ thống vệ tinh dẫn đường toàn cầu

(global navigation satellite system, GLONASS), hệ thống vệ tinh dẫn đường Beidou (Beidou navigation satellite system, BDS), hệ thống vệ tinh quasi-zenith (quasi-zenith satellite system, QZSS), và/hoặc hệ thống tăng cường dựa trên vệ tinh (satellite based augmentation system, SBAS).

Thiết bị điện tử 200 thi hành chức năng hiển thị nhờ sử dụng GPU, màn hình hiển thị 294, bộ xử lý ứng dụng, và tương tự. GPU là bộ vi xử lý để xử lý hình ảnh, và được kết nối với màn hình hiển thị 294 và bộ xử lý ứng dụng. GPU được tạo cấu hình để thực hiện sự tính về toán học và sự tính về hình học và được sử dụng cho sự kết xuất đồ họa. Bộ xử lý 210 có thể gồm có một hoặc nhiều GPU mà thực thi lệnh chương trình để sinh ra hoặc thay đổi thông tin hiển thị.

Màn hình hiển thị 294 được tạo cấu hình để hiển thị hình ảnh, video, và tương tự. Màn hình hiển thị 294 gồm có panen hiển thị. Panen hiển thị có thể là bộ hiển thị tinh thể lỏng (liquid crystal display, LCD), đi-ốt phát quang hữu cơ (organic light-emitting diode, OLED), đi-ốt phát quang hữu cơ ma trận-tích cực hoặc đi-ốt phát quang hữu cơ ma trận tích cực (active-matrix organic light emitting diode, AMOLED), đi-ốt phát quang uốn (flex light-emitting diode, FLED), Miniled, MicroLed, Micro-oLed, đi-ốt phát quang chấm lượng tử (quantum dot light emitting diode, QLED), hoặc tương tự.

Màn hình hiển thị 294 trong phương án này của sáng chế có thể là màn hình chạm. Nói cách khác, bộ cảm biến chạm 280K được tích hợp trong màn hình hiển thị 294. Bộ cảm biến chạm 280K có thể cũng được biết đến như "panen chạm (touch panel)". Để cho cụ thể, màn hình hiển thị 294 có thể gồm có panen hiển thị và panen chạm. Bộ cảm biến chạm 280K và màn hình hiển thị 294 làm thành màn hình chạm, mà cũng được tham chiếu đến như "màn hình chạm (touchscreen)". Bộ cảm biến chạm 280K được tạo cấu hình để phát hiện hoạt động chạm mà tác động trên hoặc gần bộ cảm biến chạm 280K. Sau khi bộ cảm biến chạm 280K phát hiện hoạt động chạm, bộ điều vận (ví dụ, bộ điều vận TP) ở lớp nhân có thể chuyển hoạt động chạm đến lớp trên (upper layer), để xác định loại sự kiện chạm. Đầu ra trực quan có liên quan đến hoạt động chạm có thể được cung cấp nhờ sử dụng màn hình hiển thị 294. Trong các phương án khác, bộ cảm biến chạm 280K có thể như một sự lựa chọn được bố trí trên bề mặt của thiết bị điện tử 200, hoặc được bố trí trong

vị trí khác với màn hình hiển thị 294.

Thiết bị điện tử 200 có thể thi hành chức năng chụp ảnh nhờ sử dụng ISP, camera 293, codec video, GPU, màn hình hiển thị 294, bộ xử lý ứng dụng, và tương tự. ISP được tạo cấu hình để xử lý dữ liệu được phản hồi bởi camera 293. Camera 293 được tạo cấu hình để bắt giữ hình ảnh tĩnh hoặc video. Bộ xử lý tín hiệu số được tạo cấu hình để xử lý tín hiệu số, và có thể xử lý các tín hiệu số khác ngoài tín hiệu hình ảnh số. Codec video được tạo cấu hình để nén hoặc giải nén video số. Thiết bị điện tử 200 có thể hỗ trợ một hoặc nhiều codec video. Bởi vậy, thiết bị điện tử 200 có thể phát hoặc ghi các video trong nhiều định dạng mã hóa, ví dụ, nhóm các chuyên gia về ảnh di chuyển (moving picture experts group, MPEG) 1, MPEG2, MPEG3, và MPEG4.

NPU là bộ xử lý tính toán mạng thần kinh (neural-network, NN). Với tham chiếu đến cấu trúc của mạng thần kinh sinh học, ví dụ, với tham chiếu đến chế độ chuyển tải giữa các tế bào thần kinh (neuron) của não người, NPU xử lý theo cách nhanh chóng thông tin đầu vào, và có thể thêm nữa thực hiện theo cách liên tục sự tự học. NPU có thể thi hành các ứng dụng như sự nhận thức thông minh trên thiết bị điện tử 200, ví dụ, nhận dạng hình ảnh, nhận dạng khuôn mặt người, nhận dạng tiếng nói, và hiểu văn bản.

Giao diện bộ nhớ ngoài 220 có thể được tạo cấu hình để kết nối thẻ lưu trữ ngoài, ví dụ, thẻ micro SD, để mở rộng khả năng lưu trữ của thiết bị điện tử 200. Thẻ lưu trữ ngoài truyền thông với bộ xử lý 210 nhờ sử dụng giao diện bộ nhớ ngoài 220, để thi hành chức năng lưu trữ dữ liệu. Ví dụ, các tệp nhạc và video được lưu trữ trong thẻ lưu trữ ngoài. Bộ nhớ trong 221 có thể được tạo cấu hình để lưu trữ mã chương trình có thể thực thi được bởi máy tính, ở đó mã chương trình có thể thực thi được bởi máy tính gồm có các lệnh. Bộ xử lý 210 thực thi những ứng dụng chức năng khác nhau và sự xử lý dữ liệu của thiết bị điện tử 200 nhờ chạy các lệnh được lưu trữ trong bộ nhớ trong 221. Ví dụ, trong phương án này của sáng chế, bộ xử lý 210 có thể thực thi các lệnh được lưu trữ trong bộ nhớ trong 221. Bộ nhớ trong 221 có thể gồm có khu vực lưu trữ chương trình và khu vực lưu trữ dữ liệu. Khu vực lưu trữ chương trình có thể lưu trữ hệ điều hành, chương trình ứng dụng (ví dụ, chức năng phát âm thanh hoặc chức năng phát hình ảnh) được yêu cầu bởi ít nhất một chức năng, và tương tự. Khu vực lưu trữ dữ liệu có thể lưu trữ dữ liệu (ví dụ, dữ liệu audio

hoặc danh bạ điện thoại) được tạo ra trong quy trình để sử dụng thiết bị điện tử 200. Thêm vào, bộ nhớ trong 221 có thể gồm có bộ nhớ truy nhập ngẫu nhiên tốc độ cao, và có thể gồm có thêm nữa bộ nhớ bất khả biến, ví dụ, ít nhất một thiết bị lưu trữ đĩa từ, bộ nhớ cực nhanh, hoặc phân lưu trữ cực nhanh vạn năng (universal flash storage, UFS).

Thiết bị điện tử 200 có thể thi hành chức năng audio như phát nhạc hoặc ghi âm nhờ sử dụng môđun audio 270, loa 270A, bộ nhận điện thoại 270B, micro 170C, giắc tai nghe 270D, bộ xử lý ứng dụng, và tương tự.

Môđun audio 270 được tạo cấu hình để chuyển đổi thông tin audio số thành tín hiệu audio tương tự để đưa ra, và cũng được tạo cấu hình để chuyển đổi đầu vào audio tương tự thành tín hiệu audio số. Môđun audio 270 có thể được tạo cấu hình thêm nữa để mã hóa và giải mã tín hiệu audio. Loa 270A, cũng được tham chiếu đến như "loa phóng thanh (loudspeaker)", được tạo cấu hình để chuyển đổi tín hiệu điện audio thành tín hiệu âm thanh. Bộ nhận điện thoại 270B, cũng được tham chiếu đến như "ống nghe (earpiece)", được tạo cấu hình để chuyển đổi tín hiệu điện audio thành tín hiệu âm thanh. Micro 170C, cũng được tham chiếu đến như "ống nói (mike)" hoặc "bộ biến đổi điện-âm (electro-acoustic transducer)", được tạo cấu hình để chuyển đổi tín hiệu âm thanh thành tín hiệu điện. Giắc tai nghe 270D được tạo cấu hình để kết nối tai nghe có dây.

Bộ cảm biến áp suất 280A được tạo cấu hình để cảm biến tín hiệu áp suất và có thể chuyển đổi tín hiệu áp suất thành tín hiệu điện. Trong một số phương án, bộ cảm biến áp suất 280A có thể được bố trí trên màn hình hiển thị 294. Bộ cảm biến áp suất 280A được phân loại thành nhiều loại, như bộ cảm biến áp suất điện trở, bộ cảm biến áp suất cảm ứng, và bộ cảm biến áp suất điện dung. Bộ cảm biến áp suất điện dung có thể gồm có ít nhất hai tấm song song có vật liệu dẫn điện. Khi lực được áp dụng đối với bộ cảm biến áp suất 280A, điện dung giữa các điện cực thay đổi. Thiết bị điện tử 200 xác định cường độ của áp suất dựa trên sự thay đổi của điện dung. Khi hoạt động chạm tác động trên màn hình hiển thị 294, thiết bị điện tử 200 phát hiện cường độ của hoạt động chạm dựa trên bộ cảm biến áp suất 280A. Thiết bị điện tử 200 có thể cũng tính vị trí chạm dựa trên tín hiệu phát hiện của bộ cảm biến áp suất 280A. Trong một số phương án, các hoạt động chạm mà tác động trên cùng vị trí chạm nhưng có cường độ hoạt động chạm khác nhau có thể tương ứng với

các lệnh hoạt động khác nhau. Trong phương án này của sáng chế, thiết bị điện tử 200 có thể thu được áp suất của hoạt động chạm của người dùng nhờ sử dụng bộ cảm biến áp suất 280A.

Phím 290 gồm có phím bật nguồn, phím âm lượng, và tương tự. Phím 290 có thể là phím cơ học, hoặc có thể là phím chạm (touch key). Thiết bị điện tử 200 có thể nhận đầu vào từ phím, và sinh ra đầu vào tín hiệu phím có liên quan đến thiết đặt người dùng và sự điều khiển chức năng của thiết bị điện tử 200. Động cơ 291 có thể sinh ra sự nhắc rung. Động cơ 291 có thể được sử dụng cho sự nhắc rung cho cuộc gọi đến, hoặc có thể được sử dụng cho phản hồi rung chạm. Bộ chỉ báo 292 có thể là bộ chỉ báo, và có thể được sử dụng để chỉ báo trạng thái sạc hoặc sự thay đổi công suất, hoặc có thể được sử dụng để chỉ báo tin nhắn, cuộc gọi nhỡ, thông báo, hoặc tương tự. Giao diện thẻ SIM 295 được tạo cấu hình để kết nối thẻ SIM. Thẻ SIM có thể được chèn vào giao diện thẻ SIM 295 hoặc được kéo ra khỏi giao diện thẻ SIM 295, để cho thẻ SIM tiếp xúc với hoặc được tách khỏi thiết bị điện tử 200. Thiết bị điện tử 200 có thể hỗ trợ một giao diện thẻ SIM hoặc N giao diện thẻ SIM, trong đó N là số nguyên dương lớn hơn 1. Giao diện thẻ SIM 295 có thể hỗ trợ thẻ nano-SIM, thẻ micro-SIM, thẻ SIM, và tương tự.

Tất cả các phương pháp trong các phương án sau đây có thể được thi hành trong thiết bị điện tử 200 có cấu trúc phần cứng đã nói ở trên.

Phần sau đây mô tả các thuật ngữ được sử dụng trong các phương án của sáng chế.

Tín hiệu đồng bộ hóa dọc 1: ví dụ, VSYNC\_APP. Tín hiệu đồng bộ hóa dọc 1 có thể được sử dụng để khởi động sự vẽ của một hoặc nhiều lớp. Nó cần lưu ý là, trong các phương án của sáng chế, "tín hiệu đồng bộ hóa dọc 1 có thể được sử dụng để khởi động sự vẽ của một hoặc nhiều lớp" có nghĩa theo cách cụ thể là tín hiệu đồng bộ hóa dọc 1 có thể được sử dụng để khởi động sự vẽ của một hoặc nhiều lớp và khởi động sự kết xuất của một hoặc nhiều lớp. Nói cách khác, trong các phương án của sáng chế, một hoặc nhiều lớp được vẽ là một hoặc nhiều lớp được kết xuất. Trong các phương án của sáng chế, để đáp lại tín hiệu đồng bộ hóa dọc 1, thiết bị điện tử có thể vẽ một hoặc nhiều lớp cho mỗi ứng dụng nhờ sử dụng mỗi dòng vẽ trong nhiều dòng vẽ. Để cho cụ thể, để đáp lại tín hiệu đồng bộ

hóa dọc 1, thiết bị điện tử có thể thực hiện theo cách đồng thời nhiệm vụ vẽ cho một hoặc nhiều ứng dụng, để vẽ một hoặc nhiều lớp tương ứng với mỗi ứng dụng. Cho các sự mô tả chi tiết của một hoặc nhiều ứng dụng, tham chiếu đến nội dung có liên quan trong các phương án sau đây. Các chi tiết không được mô tả ở đây trong các phương án của sáng chế.

Tín hiệu đồng bộ hóa dọc 2: ví dụ, VSYNC\_SF. Tín hiệu đồng bộ hóa dọc 2 có thể được sử dụng để khởi động sự soạn lớp trên một hoặc nhiều lớp được vẽ để thu được khung hình ảnh.

Tín hiệu đồng bộ hóa dọc 3: ví dụ, HW\_VSYNC. Tín hiệu đồng bộ hóa dọc 3 có thể được sử dụng để khởi động phần cứng để làm mới và hiển thị khung hình ảnh.

Trong các phương án của sáng chế, tín hiệu đồng bộ hóa dọc 1 (ví dụ, VSYNC\_APP) là tín hiệu đồng bộ hóa dọc thứ nhất được mô tả trong các điểm yêu cầu bảo hộ, tín hiệu đồng bộ hóa dọc 2 (ví dụ, VSYNC\_SF) là tín hiệu đồng bộ hóa dọc thứ ba được mô tả trong các điểm yêu cầu bảo hộ, tín hiệu đồng bộ hóa dọc 3 (HW\_VSYNC) là tín hiệu đồng bộ hóa dọc thứ hai được mô tả trong các điểm yêu cầu bảo hộ.

Nó cần lưu ý là các tên của các tín hiệu đồng bộ hóa dọc có thể là khác nhau trong các hệ thống hoặc các kiến trúc khác nhau. Ví dụ, trong một số hệ thống hoặc kiến trúc, tên của tín hiệu đồng bộ hóa dọc (nghĩa là, tín hiệu đồng bộ hóa dọc 1) được sử dụng để khởi động sự vẽ của một hoặc nhiều lớp có thể không phải là VSYNC\_APP. Tuy nhiên, không quan tâm đến tên của tín hiệu đồng bộ hóa dọc, miễn là tín hiệu đồng bộ hóa dọc là tín hiệu đồng bộ hóa có chức năng tương tự và tuân theo ý đồ kỹ thuật của phương pháp được cung cấp trong các phương án của sáng chế, các ý đồ như vậy sẽ nằm trong phạm vi bảo hộ của sáng chế.

Thêm vào, các định nghĩa của các tín hiệu đồng bộ hóa dọc có thể là khác nhau trong các hệ thống hoặc các kiến trúc khác nhau. Ví dụ, trong các hệ thống hoặc các kiến trúc khác, định nghĩa của tín hiệu đồng bộ hóa dọc 1 có thể là: tín hiệu đồng bộ hóa dọc 1 có thể được sử dụng để khởi động sự kết xuất của một hoặc nhiều lớp; định nghĩa của tín hiệu đồng bộ hóa dọc 2 có thể là: tín hiệu đồng bộ hóa dọc 2 có thể được sử dụng để khởi động sự sinh ra của khung hình ảnh dựa trên một hoặc nhiều lớp; và định nghĩa của tín hiệu

đồng bộ hóa dọc 3 có thể là: tín hiệu đồng bộ hóa dọc 3 có thể được sử dụng để khởi động sự hiển thị của khung hình ảnh. Trong các phương án của sáng chế, định nghĩa của tín hiệu đồng bộ hóa dọc không được giới hạn. Tuy nhiên, không quan tâm đến định nghĩa của tín hiệu đồng bộ hóa dọc, miễn là tín hiệu đồng bộ hóa dọc là tín hiệu đồng bộ hóa có chức năng tương tự và tuân theo ý đồ kỹ thuật của phương pháp được cung cấp trong các phương án của sáng chế, các ý đồ như vậy sẽ nằm trong phạm vi bảo hộ của sáng chế.

Với tham chiếu đến FIG. 1A, để đáp lại hoạt động người dùng (ví dụ, hoạt động chạm được thực hiện bởi người dùng trên TP; như được thể hiện trên FIG. 3, ngón tay chạm vào TP), hoặc khi sự kiện UI xảy ra trên thiết bị điện tử, kết cấu khung UI có thể gọi dòng UI tại thời gian khi tín hiệu đồng bộ hóa dọc 1 đến, để vẽ một hoặc nhiều lớp tương ứng với sự kiện chạm, và sau đó gọi dòng kết xuất để kết xuất một hoặc nhiều lớp. Ví dụ, hoạt động người dùng có thể như một sự lựa chọn là hoạt động được đưa vào bởi người dùng nhờ sử dụng chuột, phím, hoặc tương tự. Để đáp lại hoạt động người dùng được đưa vào bởi người dùng nhờ sử dụng chuột, phím, hoặc tương tự, thiết bị điện tử có thể cũng sử dụng phương pháp trong các phương án của sáng chế để cải thiện sự trôi chảy của thiết bị điện tử. Sau đó bộ soạn phần cứng (hardware composer, HWC) có thể gọi dòng soạn tại thời gian khi tín hiệu đồng bộ hóa dọc 2 đến, để thực hiện sự soạn lớp trên một hoặc nhiều lớp được vẽ (nghĩa là, một hoặc nhiều lớp được kết xuất) để thu được khung hình ảnh. Cuối cùng, môđun hiển thị phần cứng có thể làm mới và hiển thị khung hình ảnh trên LCD (nghĩa là, màn hình hiển thị, ví dụ, màn hình hiển thị 294, ở đó LCD được sử dụng như ví dụ ở đây) tại thời gian khi tín hiệu đồng bộ hóa dọc 3 đến. Sự kiện UI có thể được khởi động bởi hoạt động chạm được thực hiện bởi người dùng trên TP. Như một sự lựa chọn, sự kiện UI có thể được khởi động theo cách tự động bởi thiết bị điện tử. Ví dụ, sự kiện UI có thể được khởi động khi ứng dụng mặt trước của thiết bị điện tử chuyển theo cách tự động ảnh. Ứng dụng mặt trước là ứng dụng tương ứng với giao diện được hiển thị hiện thời trên màn hình hiển thị của thiết bị điện tử.

Nó cần lưu ý là kết cấu khung UI thực hiện theo chu kỳ sự vẽ và kết xuất lớp dựa trên tín hiệu đồng bộ hóa dọc 1; bộ soạn phần cứng HWC thực hiện theo chu kỳ sự soạn lớp dựa trên tín hiệu đồng bộ hóa dọc 2; và LCD làm mới theo chu kỳ khung hình ảnh

dựa trên tín hiệu đồng bộ hóa dọc 3.

Tín hiệu đồng bộ hóa dọc 3 là tín hiệu phân cứng được khởi động theo cách tích cực bởi màn hình hiển thị của thiết bị điện tử. Trong các phương án của sáng chế, chu kỳ tín hiệu T3 của tín hiệu đồng bộ hóa dọc 3 (ví dụ, HW\_VSYNC) được xác định dựa trên tốc độ làm mới màn hình của màn hình hiển thị của thiết bị điện tử. Theo cách cụ thể, chu kỳ tín hiệu T3 của tín hiệu đồng bộ hóa dọc 3 là nghịch đảo của tốc độ làm mới màn hình của màn hình hiển thị (như LCD) của thiết bị điện tử.

Ví dụ, tốc độ làm mới màn hình của màn hình hiển thị của thiết bị điện tử có thể là trị số bất kỳ như 60 hertz (Hz), 70 Hz, 75 Hz, hoặc 80 Hz. Giả định là tốc độ làm mới màn hình là 60 Hz, chu kỳ tín hiệu của tín hiệu đồng bộ hóa dọc 3 là  $T3 = 1/60 = 0,01667$  giây (s) = 16,667 mili giây (ms). Nó cần lưu ý là thiết bị điện tử có thể hỗ trợ nhiều tốc độ làm mới màn hình khác nhau. Ví dụ, nó được giả định là tốc độ làm mới màn hình cực đại được hỗ trợ bởi thiết bị điện tử là 80 Hz. Trong trường hợp này, thiết bị điện tử có thể hỗ trợ tốc độ làm mới màn hình 80 Hz, 60 Hz, 40 Hz, hoặc tương tự. Tốc độ làm mới màn hình trong các phương án của sáng chế là tốc độ làm mới màn hình được sử dụng hiện thời bởi thiết bị điện tử. Nói cách khác, chu kỳ tín hiệu T3 của tín hiệu đồng bộ hóa dọc 3 là nghịch đảo của tốc độ làm mới màn hình được sử dụng hiện thời bởi thiết bị điện tử.

Nó cần lưu ý là tín hiệu đồng bộ hóa dọc 3 trong các phương án của sáng chế là tín hiệu rời rạc theo chu kỳ. Ví dụ, như được thể hiện trên FIG. 5, ở các quãng (interval) của một chu kỳ tín hiệu (ví dụ, T3), có một tín hiệu đồng bộ hóa dọc 3 được khởi động theo cách tích cực bởi phân cứng. Tín hiệu đồng bộ hóa dọc 3 mà xuất hiện trong nhiều lần trên FIG. 5 đến theo cách tuần tự dựa trên chu kỳ tín hiệu T3 của tín hiệu đồng bộ hóa dọc 3.

Tín hiệu đồng bộ hóa dọc 1 và tín hiệu đồng bộ hóa dọc 2 được sinh ra dựa trên tín hiệu đồng bộ hóa dọc 3. Nói cách khác, tín hiệu đồng bộ hóa dọc 3 có thể là nguồn tín hiệu của tín hiệu đồng bộ hóa dọc 1 và tín hiệu đồng bộ hóa dọc 2. Như một sự lựa chọn, tín hiệu đồng bộ hóa dọc 1 và tín hiệu đồng bộ hóa dọc 2 được đồng bộ hóa với tín hiệu đồng bộ hóa dọc 3. Bởi vậy, các chu kỳ tín hiệu của tín hiệu đồng bộ hóa dọc 1 và tín hiệu đồng bộ hóa dọc 2 là giống như chu kỳ tín hiệu của tín hiệu đồng bộ hóa dọc 3, và các pha của các tín hiệu là nhất quán. Ví dụ, như được thể hiện trên FIG. 5, chu kỳ tín hiệu T1 của

tín hiệu đồng bộ hóa dọc 1, chu kỳ tín hiệu T2 của tín hiệu đồng bộ hóa dọc 2, và chu kỳ tín hiệu T3 của tín hiệu đồng bộ hóa dọc 3 là giống nhau. Nghĩa là,  $T1 = T2 = T3$ . Thêm vào, như được thể hiện trên FIG. 5, các pha của tín hiệu đồng bộ hóa dọc 1, tín hiệu đồng bộ hóa dọc 2, và tín hiệu đồng bộ hóa dọc 3 là nhất quán. Nó có thể được hiểu là, trong quy trình thi hành thực tế, sai số pha (phase error) có thể tồn tại giữa tín hiệu đồng bộ hóa dọc 1, tín hiệu đồng bộ hóa dọc 2, và tín hiệu đồng bộ hóa dọc 3 do những yếu tố khác nhau (như hiệu suất xử lý). Nó cần lưu ý là sai số pha được bỏ qua trong lúc hiểu về phương pháp trong các phương án của sáng chế.

Nó cần lưu ý là tín hiệu đồng bộ hóa dọc 1 và tín hiệu đồng bộ hóa dọc 2 cũng là các tín hiệu rời rạc theo chu kỳ. Ví dụ, như được thể hiện trên FIG. 5, có một tín hiệu đồng bộ hóa dọc 1 ở các quãng của một chu kỳ tín hiệu (như T1), và có một tín hiệu đồng bộ hóa dọc 2 ở các quãng của một chu kỳ tín hiệu (như T2). Nói cách khác, tín hiệu đồng bộ hóa dọc 1 mà xuất hiện trong nhiều lần trên FIG. 5 đến theo cách tuần tự dựa trên chu kỳ tín hiệu T1 của tín hiệu đồng bộ hóa dọc 1, và tín hiệu đồng bộ hóa dọc 2 mà xuất hiện trong nhiều lần trên FIG. 5 đến theo cách tuần tự dựa trên chu kỳ tín hiệu T2 của tín hiệu đồng bộ hóa dọc 2. Bởi vậy, tất cả tín hiệu đồng bộ hóa dọc 3, tín hiệu đồng bộ hóa dọc 1, và tín hiệu đồng bộ hóa dọc 2 có thể được xem như các tín hiệu rời rạc theo chu kỳ.

Tất cả tín hiệu đồng bộ hóa dọc 1, tín hiệu đồng bộ hóa dọc 2, và tín hiệu đồng bộ hóa dọc 3 là các tín hiệu theo chu kỳ. Bởi vậy, trong các phương án của sáng chế, sự đến của tín hiệu đồng bộ hóa dọc (ví dụ, sự đến của tín hiệu đồng bộ hóa dọc 1) có nghĩa là sự đến của cạnh xung của tín hiệu đồng bộ hóa dọc; và sự đáp lại đối với tín hiệu đồng bộ hóa dọc (ví dụ, sự đáp lại đối với tín hiệu đồng bộ hóa dọc 1) có nghĩa là sự đáp lại đối với cạnh xung của tín hiệu đồng bộ hóa dọc. Ví dụ, như được thể hiện trên FIG. 5, sự đến của tín hiệu đồng bộ hóa dọc 1 tại thời gian  $t_1$  có nghĩa là sự đến của cạnh xung của tín hiệu đồng bộ hóa dọc 1 tại thời gian  $t_1$ ; và sự đáp lại đối với tín hiệu đồng bộ hóa dọc 1 tại thời gian  $t_1$  có nghĩa là sự đáp lại đối với cạnh xung của tín hiệu đồng bộ hóa dọc 1 tại thời gian  $t_1$ .

Cạnh xung là cạnh xung được quan sát theo cách trực quan từ máy hiện sóng hoặc hệ thống quan sát. Trong các hệ thống khác nhau, cạnh tăng lên, cạnh hạ thấp, hoặc

cả hai có thể được gồm có. Trong hệ thống thực tế, cạnh xung có thể được thi hành nhờ sự lật của bộ định thời, tín hiệu ngắt, hoặc tương tự.

Trong các phương án của sáng chế, các chu kỳ tín hiệu của tín hiệu đồng bộ hóa dọc 1, tín hiệu đồng bộ hóa dọc 2, và tín hiệu đồng bộ hóa dọc 3 có thể tất cả được tham chiếu đến như chu kỳ đồng bộ hóa  $T_z$ . Nghĩa là,  $T_1 = T_2 = T_3 = T_z$ . Nói cách khác, chu kỳ đồng bộ hóa trong các phương án của sáng chế là nghịch đảo của tốc độ làm mới màn hình của màn hình hiển thị của thiết bị điện tử. Tất cả của khung 1, khung 2, khung 3, và khung 4 được thể hiện trên FIG. 3 là chu kỳ đồng bộ hóa đã nói ở trên. Ví dụ, tốc độ làm mới màn hình của màn hình hiển thị của thiết bị điện tử có thể là trị số bất kỳ như 60 hertz (Hz), 70 Hz, 75 Hz, hoặc 80 Hz. Giả định là tốc độ làm mới màn hình có thể là 60 Hz, chu kỳ đồng bộ hóa  $T_z = 1/60 = 0,01667$  giây (s) = 16,667 mili giây (ms), nghĩa là,  $T_1 = T_2 = T_3 = T_z = 16,667$  ms.

TP là panen chạm và TP có thể được tích hợp trong màn hình hiển thị 294. TP cũng được tham chiếu đến như bộ cảm biến chạm, như bộ cảm biến chạm 280K được mô tả ở trên. TP có thể phát hiện theo chu kỳ hoạt động chạm của người dùng. Sau khi phát hiện hoạt động chạm, TP có thể đánh thức tín hiệu đồng bộ hóa dọc 1 và tín hiệu đồng bộ hóa dọc 2, để khởi động kết cấu khung UI để thực hiện sự vẽ và kết xuất lớp dựa trên tín hiệu đồng bộ hóa dọc 1, và khởi động bộ soạn phần cứng HWC để thực hiện sự soạn lớp dựa trên tín hiệu đồng bộ hóa dọc 2. Chu kỳ phát hiện để phát hiện hoạt động chạm bởi TP là giống như chu kỳ tín hiệu  $T_3$  của tín hiệu đồng bộ hóa dọc 3 (như HW\_VSYNC).

Nó có thể được hiểu là sự vẽ, sự kết xuất, và sự soạn lớp được thực hiện bởi thiết bị điện tử có thể được hoàn thành chỉ trong hai chu kỳ đồng bộ hóa, bởi vì dòng vẽ thực hiện sự vẽ lớp dựa trên tín hiệu đồng bộ hóa dọc 1, và sau đó dòng kết xuất thực hiện sự kết xuất lớp, và dòng soạn thực hiện sự soạn lớp dựa trên tín hiệu đồng bộ hóa dọc 2 (ví dụ, VSYNC\_SF).

Ví dụ, như được thể hiện trên FIG. 3, sự vẽ và kết xuất lớp được hoàn thành trong khung 2, trong khi sự soạn khung hình ảnh được hoàn thành trong khung 3. Mỗi trong khung 1, khung 2, khung 3, và khung 4 được thể hiện trên FIG. 3 tương ứng với một chu kỳ đồng bộ hóa.

Tuy nhiên, trong một số trường hợp, khoảng thời gian được yêu cầu bởi thiết bị điện tử cho sự vẽ, sự kết xuất, và sự soạn lớp có thể là ngắn hơn hoặc bằng một chu kỳ đồng bộ hóa. Để cho cụ thể, trong hai chu kỳ đồng bộ hóa đã nói ở trên (khung 2 và khung 3 được thể hiện trên FIG. 3), thiết bị điện tử có thể chỉ dùng thời gian nào đó trong sự vẽ, sự kết xuất, và sự soạn lớp, nhưng dùng thời gian khác trong việc đợi sự đến của tín hiệu đồng bộ hóa dọc 2 và tín hiệu đồng bộ hóa dọc 3. Bởi vậy, độ trễ đáp lại của thiết bị điện tử được kéo dài theo cách không cần thiết, và sự trôi chảy (ví dụ, độ trễ chạm) của thiết bị điện tử bị ảnh hưởng.

Trong phương pháp được cung cấp trong các phương án của sáng chế, khi khoảng thời gian được yêu cầu bởi thiết bị điện tử cho sự vẽ, sự kết xuất, và sự soạn lớp đáp ứng yêu cầu kết xuất khung đơn (ví dụ, khoảng thời gian được yêu cầu là ngắn hơn hoặc bằng một chu kỳ đồng bộ hóa), sự vẽ, sự kết xuất, và sự soạn lớp được thực hiện trong một chu kỳ đồng bộ hóa. Theo cách này, "độ trễ vẽ", "độ trễ kết xuất", và "độ trễ soạn" được thể hiện trên FIG. 1B có thể được rút ngắn, để cho độ trễ đáp lại của thiết bị điện tử được rút ngắn, và để cho sự trôi chảy (ví dụ, độ trễ chạm) của thiết bị điện tử được cải thiện. Theo cách cụ thể, phương pháp trong các phương án của sáng chế có thể tăng khả năng mà thiết bị điện tử hoàn thành sự vẽ, sự kết xuất, và sự soạn lớp trong một chu kỳ đồng bộ hóa. Nói cách khác, lợi ích có thể là rút ngắn độ trễ đáp lại của thiết bị điện tử thành một chu kỳ đồng bộ hóa.

Phương pháp để xử lý hình ảnh dựa trên các tín hiệu đồng bộ hóa dọc theo các phương án của sáng chế có thể được thực hiện bởi máy sinh ra khung hình ảnh. Máy sinh ra khung hình ảnh có thể là bất kỳ một trong các thiết bị điện tử đã nói ở trên (ví dụ, máy để điều chỉnh pha có thể là thiết bị điện tử 200 được thể hiện trên FIG. 2). Như một sự lựa chọn, máy sinh ra khung hình ảnh có thể là CPU của thiết bị điện tử, hoặc môđun điều khiển được tạo cấu hình để thực hiện phương pháp để xử lý hình ảnh dựa trên các tín hiệu đồng bộ hóa dọc trong thiết bị điện tử. Trong các phương án của sáng chế, phương pháp để xử lý hình ảnh dựa trên các tín hiệu đồng bộ hóa dọc theo các phương án của sáng chế được mô tả nhờ sử dụng ví dụ trong đó thiết bị điện tử thực hiện phương pháp để xử lý hình ảnh dựa trên các tín hiệu đồng bộ hóa dọc.

Trong các phương án sau đây, phương pháp trong các phương án của sáng chế được mô tả nhờ sử dụng ví dụ trong đó tín hiệu đồng bộ hóa dọc thứ nhất là tín hiệu đồng bộ hóa dọc 1 (như tín hiệu VSYNC\_APP), tín hiệu đồng bộ hóa dọc thứ ba là tín hiệu đồng bộ hóa dọc 2 (như tín hiệu VSYNC\_SF), và tín hiệu đồng bộ hóa dọc thứ hai là tín hiệu đồng bộ hóa dọc 3 (như tín hiệu HW\_VSYNC).

#### Phương án 1

Phương án này của sáng chế cung cấp phương pháp để xử lý hình ảnh dựa trên các tín hiệu đồng bộ hóa dọc. Như được thể hiện trên FIG. 4, phương pháp để xử lý hình ảnh dựa trên các tín hiệu đồng bộ hóa dọc có thể gồm có S401 và S402.

S401. Thiết bị điện tử vẽ một hoặc nhiều lớp thứ nhất để đáp lại tín hiệu đồng bộ hóa dọc 1, và kết xuất một hoặc nhiều lớp thứ nhất, và sau khi kết xuất một hoặc nhiều lớp thứ nhất, thực hiện sự soạn lớp trên một hoặc nhiều lớp thứ nhất được kết xuất để thu được khung hình ảnh thứ nhất.

Nói chung, thời gian trễ của tín hiệu đồng bộ hóa dọc 1 liên quan đến tín hiệu đồng bộ hóa dọc 3 là không, và sự chênh lệch pha của chúng là không. Ví dụ, như được thể hiện trên FIG. 5, thời gian trễ của tín hiệu đồng bộ hóa dọc 1 và thời gian trễ của tín hiệu đồng bộ hóa dọc 2 liên quan đến tín hiệu đồng bộ hóa dọc 3 là không, và các sự chênh lệch pha của chúng là không. Trên tiền đề là chu kỳ tín hiệu T1 của tín hiệu đồng bộ hóa dọc 1, chu kỳ tín hiệu T2 của tín hiệu đồng bộ hóa dọc 2, và chu kỳ tín hiệu T3 của tín hiệu đồng bộ hóa dọc 3 là giống nhau (nghĩa là,  $T1 = T3 = Tz$ ), thời gian trễ của tín hiệu đồng bộ hóa dọc 1 và thời gian trễ của tín hiệu đồng bộ hóa dọc 2 liên quan đến tín hiệu đồng bộ hóa dọc 3 là không. Theo cách cụ thể, khi tín hiệu đồng bộ hóa dọc 3 đến, tín hiệu đồng bộ hóa dọc 1 và tín hiệu đồng bộ hóa dọc 2 cũng đến.

Ví dụ, như được thể hiện trên FIG. 5 hoặc FIG. 6A(a), tại thời gian  $t_1$ , tín hiệu đồng bộ hóa dọc 1, tín hiệu đồng bộ hóa dọc 2, và tín hiệu đồng bộ hóa dọc 3 đến theo cách đồng thời; tại thời gian  $t_2$ , tín hiệu đồng bộ hóa dọc 1, tín hiệu đồng bộ hóa dọc 2, và tín hiệu đồng bộ hóa dọc 3 đến theo cách đồng thời; tại thời gian  $t_3$ , tín hiệu đồng bộ hóa dọc 1, tín hiệu đồng bộ hóa dọc 2, và tín hiệu đồng bộ hóa dọc 3 đến theo cách đồng thời; tại

thời gian  $t_4$ , tín hiệu đồng bộ hóa dọc 1, tín hiệu đồng bộ hóa dọc 2, và tín hiệu đồng bộ hóa dọc 3 đến theo cách đồng thời; và tại thời gian  $t_5$ , tín hiệu đồng bộ hóa dọc 1, tín hiệu đồng bộ hóa dọc 2, và tín hiệu đồng bộ hóa dọc 3 đến theo cách đồng thời.

Ví dụ, như được thể hiện trên FIG. 6A(a), tín hiệu đồng bộ hóa dọc 1 đến tại thời gian  $t_1$ , và để đáp lại tín hiệu đồng bộ hóa dọc 1 tại thời gian  $t_1$ , thiết bị điện tử có thể thực hiện sự vẽ 1 và sự kết xuất 1; và tại thời gian  $t_2$ , tín hiệu đồng bộ hóa dọc 1 đến, và để đáp lại tín hiệu đồng bộ hóa dọc 1 tại thời gian  $t_2$ , thiết bị điện tử có thể thực hiện sự vẽ 2 và sự kết xuất 2.

Nói chung, thiết bị điện tử (nghĩa là, HWC của thiết bị điện tử) thực hiện sự soạn lớp dựa trên tín hiệu đồng bộ hóa dọc 2. Để cho cụ thể, ngay cả nếu thiết bị điện tử (nghĩa là, dòng UI và dòng kết xuất của thiết bị điện tử) đã hoàn thành sự kết xuất của một hoặc nhiều lớp thứ nhất, nếu không có tín hiệu đồng bộ hóa dọc 2 được phát hiện, thì HWC không thực hiện sự soạn lớp trên một hoặc nhiều lớp thứ nhất được kết xuất. HWC thực hiện sự soạn lớp để thu được khung hình ảnh chỉ khi thời gian của tín hiệu đồng bộ hóa dọc 2 đến.

Ví dụ, như được thể hiện trên FIG. 6A(a), ngay cả nếu thiết bị điện tử đã hoàn thành sự kết xuất lớp (nghĩa là, "sự kết xuất 1") tại thời gian  $t_6$ , tín hiệu đồng bộ hóa dọc 2 có thể đến chỉ tại thời gian  $t_2$  sau thời gian  $t_6$ ; và để đáp lại tín hiệu đồng bộ hóa dọc 2 tại thời gian  $t_2$ , thiết bị điện tử (nghĩa là, HWC của thiết bị điện tử) có thể thực hiện sự soạn lớp (nghĩa là, thực hiện "sự soạn khung hình ảnh 1") để thu được khung hình ảnh thứ nhất. Nói cách khác, thiết bị điện tử có thể thực hiện "sự soạn khung hình ảnh 1" chỉ sau khi đợi  $\Delta t_1$  được thể hiện trên FIG. 6A(a).

Cho ví dụ khác, như được thể hiện trên FIG. 6A(a), ngay cả nếu thiết bị điện tử đã hoàn thành sự kết xuất lớp (nghĩa là, "sự kết xuất 2") tại thời gian  $t_7$ , tín hiệu đồng bộ hóa dọc 2 có thể đến chỉ tại thời gian  $t_3$  sau thời gian  $t_7$ ; và để đáp lại tín hiệu đồng bộ hóa dọc 2 tại thời gian  $t_3$ , thiết bị điện tử (nghĩa là, HWC của thiết bị điện tử) có thể thực hiện sự soạn lớp (nghĩa là, thực hiện "sự soạn khung hình ảnh 2") để thu được khung hình ảnh thứ nhất. Nói cách khác, thiết bị điện tử có thể thực hiện "sự soạn khung hình ảnh 2" chỉ sau khi đợi  $\Delta t_2$  được thể hiện trên FIG. 6A(a).

Bởi vậy, sự vẽ, sự kết xuất, và sự soạn lớp được thực hiện bởi thiết bị điện tử có thể được hoàn thành chỉ trong hai chu kỳ đồng bộ hóa. Ví dụ, như được thể hiện trên FIG. 6A(a), "sự vẽ 1" và "sự kết xuất 1" được hoàn thành trong chu kỳ đồng bộ hóa từ thời gian  $t_1$  đến thời gian  $t_2$ , trong khi "sự soạn khung hình ảnh 1" được hoàn thành trong chu kỳ đồng bộ hóa từ thời gian  $t_2$  đến thời gian  $t_3$ . Cho ví dụ khác, như được thể hiện trên FIG. 6A(a), "sự vẽ 2" và "sự kết xuất 2" được hoàn thành trong chu kỳ đồng bộ hóa từ thời gian  $t_2$  đến thời gian  $t_3$ , trong khi "sự soạn khung hình ảnh 2" được hoàn thành trong chu kỳ đồng bộ hóa từ thời gian  $t_3$  đến thời gian  $t_4$ .

Tuy nhiên, trong phương án này của sáng chế, thiết bị điện tử không cần đợi tín hiệu đồng bộ hóa dọc 2; thay cho đó, sau khi vẽ và kết xuất một hoặc nhiều lớp thứ nhất để đáp lại tín hiệu đồng bộ hóa dọc 1, nghĩa là, sau khi sự kết xuất của một hoặc nhiều lớp thứ nhất được hoàn thành, thiết bị điện tử có thể bắt đầu để thực hiện sự soạn lớp trên các lớp thứ nhất được kết xuất để thu được khung hình ảnh thứ nhất. Nói cách khác, thiết bị điện tử có thể thực hiện sự soạn lớp trên các lớp thứ nhất được kết xuất trước.

Ví dụ, như được thể hiện trên FIG. 6A(b), thiết bị điện tử có thể thực hiện "sự vẽ 1", "sự kết xuất 1", và "sự soạn khung hình ảnh 1" để đáp lại tín hiệu đồng bộ hóa dọc 1. Như được thể hiện trên FIG. 6A(b), tại thời gian  $t_6$ , "sự vẽ 1" và "sự kết xuất 1" đã được kết thúc. Trước khi tín hiệu đồng bộ hóa dọc 2 tại thời gian  $t_2$  đến, thiết bị điện tử có thể bắt đầu để thực hiện sự soạn lớp tại thời gian  $t_6$ , nghĩa là, thực hiện "sự soạn khung hình ảnh 1". Nói cách khác, thiết bị điện tử có thể bắt đầu để thực hiện "sự soạn khung hình ảnh 1" mà không đợi sự đến của tín hiệu đồng bộ hóa dọc 2 tại thời gian  $t_2$ .

Cho ví dụ khác, như được thể hiện trên FIG. 6A(b), thiết bị điện tử có thể thực hiện "sự vẽ 2", "sự kết xuất 2", và "sự soạn khung hình ảnh 2" để đáp lại tín hiệu đồng bộ hóa dọc 1. Như được thể hiện trên FIG. 6A(b), tại thời gian  $t_7$ , "sự vẽ 2" và "sự kết xuất 2" đã được kết thúc. Trước khi tín hiệu đồng bộ hóa dọc 2 tại thời gian  $t_3$  đến, thiết bị điện tử có thể bắt đầu để thực hiện sự soạn lớp tại thời gian  $t_6$ , nghĩa là, thực hiện "sự soạn khung hình ảnh 2". Nói cách khác, thiết bị điện tử có thể bắt đầu để thực hiện "sự soạn khung hình ảnh 2" mà không đợi sự đến của tín hiệu đồng bộ hóa dọc 2 tại thời gian  $t_3$ .

Nó cần lưu ý là khi một hoặc nhiều lớp thứ nhất gồm có chỉ một lớp thứ nhất,

việc thiết bị điện tử thực hiện sự soạn lớp trên lớp thứ nhất gồm có theo cách cụ thể: thiết bị điện tử chuyển đổi định dạng của lớp thứ nhất, để chuyển đổi lớp thứ nhất thành khung hình ảnh thứ nhất. Khi một hoặc nhiều lớp thứ nhất gồm có nhiều lớp thứ nhất, việc thiết bị điện tử thực hiện sự soạn lớp trên nhiều lớp thứ nhất gồm có theo cách cụ thể: thiết bị điện tử thực hiện sự soạn lớp trên nhiều lớp thứ nhất để thu được khung hình ảnh thứ nhất.

Ví dụ, trong S401, việc thiết bị điện tử thực hiện sự soạn lớp trên một hoặc nhiều lớp thứ nhất được kết xuất để thu được khung hình ảnh thứ nhất có thể gồm có theo cách cụ thể: sau khi dòng kết xuất hoàn thành sự kết xuất của một hoặc nhiều lớp thứ nhất, dòng soạn có thể được gọi để thực hiện sự soạn lớp trên một hoặc nhiều lớp thứ nhất được kết xuất để thu được khung hình ảnh thứ nhất; hoặc sau khi hoàn thành sự kết xuất của một hoặc nhiều lớp thứ nhất, dòng kết xuất gửi tin nhắn chỉ báo đến dòng soạn, để khởi động dòng soạn để thực hiện sự soạn lớp trên một hoặc nhiều lớp thứ nhất được kết xuất để thu được khung hình ảnh thứ nhất; hoặc khi phát hiện là dòng kết xuất hoàn thành sự kết xuất của một hoặc nhiều lớp thứ nhất, dòng soạn có thể thực hiện sự soạn lớp trên một hoặc nhiều lớp thứ nhất được kết xuất để thu được khung hình ảnh thứ nhất.

Nó có thể được hiểu là, trong S401, sau khi hoàn thành sự kết xuất của một hoặc nhiều lớp thứ nhất, thiết bị điện tử có thể thực hiện ngay lập tức sự soạn lớp trên một hoặc nhiều lớp thứ nhất được kết xuất. Như một sự lựa chọn, trong S401, sau khi hoàn thành sự kết xuất của một hoặc nhiều lớp thứ nhất, thiết bị điện tử có thể thực hiện sự soạn lớp trên một hoặc nhiều lớp thứ nhất được kết xuất sau thời gian trễ cụ thể. Nói cách khác, trong quy trình thi hành thực tế, độ trễ có thể tồn tại giữa sự kết xuất lớp và sự soạn lớp được thực hiện bởi thiết bị điện tử.

S402. Thiết bị điện tử làm mới và hiển thị khung hình ảnh thứ nhất để đáp lại tín hiệu đồng bộ hóa dọc 3.

Như được thể hiện trên FIG. 6A(b), tại thời gian  $t_2$ , tín hiệu đồng bộ hóa dọc 3 đến; và để đáp lại tín hiệu đồng bộ hóa dọc 3 tại thời gian  $t_2$ , thiết bị điện tử có thể làm mới và hiển thị khung hình ảnh (ví dụ, khung hình ảnh thứ nhất) được thu được nhờ thực hiện "sự soạn khung hình ảnh 1", nghĩa là, thực hiện "sự hiển thị khung hình ảnh 1". Tại thời gian  $t_3$ , tín hiệu đồng bộ hóa dọc 3 đến; và để đáp lại tín hiệu đồng bộ hóa dọc 3 tại thời

gian  $t_3$ , thiết bị điện tử làm mới và hiển thị khung hình ảnh được thu được nhờ thực hiện "sự soạn khung hình ảnh 2", nghĩa là, thực hiện "sự hiển thị khung hình ảnh 2".

Sự phân tích về nguyên lý và hiệu quả để rút ngắn độ trễ đáp lại của thiết bị điện tử trong Phương án (1):

Trong phương án này của sáng chế, với tham chiếu đến FIG. 6A(b), nguyên lý và hiệu quả để rút ngắn độ trễ đáp lại của thiết bị điện tử sau khi thiết bị điện tử thực hiện S401 được phân tích và được mô tả ở đây.

(1) Khi khoảng thời gian được yêu cầu bởi thiết bị điện tử cho sự vẽ, sự kết xuất, và sự soạn lớp là ngắn hơn hoặc bằng một chu kỳ đồng bộ hóa (nghĩa là, trường hợp thứ nhất), nguyên lý và hiệu quả để rút ngắn độ trễ đáp lại trong phương án này của sáng chế được mô tả.

Khoảng thời gian được yêu cầu bởi thiết bị điện tử cho sự vẽ, sự kết xuất, và sự soạn lớp có thể là ngắn hơn hoặc bằng một chu kỳ đồng bộ hóa. Trong trường hợp này, thiết bị điện tử có thể hoàn thành sự vẽ, sự kết xuất, và sự soạn lớp trong một chu kỳ đồng bộ hóa (ví dụ, chu kỳ đồng bộ hóa thứ nhất) nhờ thực hiện S401.

Ví dụ, như được thể hiện trên FIG. 6A(b), thiết bị điện tử hoàn thành "sự vẽ 1", "sự kết xuất 1", và "sự soạn khung hình ảnh 1" trong chu kỳ đồng bộ hóa từ thời gian  $t_1$  đến thời gian  $t_2$ ; và thiết bị điện tử hoàn thành "sự vẽ 2", "sự kết xuất 2", và "sự soạn khung hình ảnh 2" trong chu kỳ đồng bộ hóa từ thời gian  $t_2$  đến thời gian  $t_3$ , như được thể hiện trên FIG. 6A(b).

Nhờ so sánh FIG. 6A(b) với FIG. 6A(a), nó có thể học được là thời gian để làm mới và hiển thị khung hình ảnh thứ nhất bởi thiết bị điện tử có thể được làm tiến lên bởi một chu kỳ đồng bộ hóa (ví dụ, thời gian  $t_2$  là một chu kỳ đồng bộ hóa  $T_z$  trước thời gian  $t_3$ ) nhờ sử dụng phương pháp trong phương án này của sáng chế. Nói cách khác, phương pháp trong phương án này của sáng chế có thể rút ngắn độ trễ đáp lại của thiết bị điện tử bởi một chu kỳ đồng bộ hóa, và có thể cải thiện sự trôi chảy (như độ trễ chạm) của thiết bị điện tử.

(2) Khi khoảng thời gian được yêu cầu bởi thiết bị điện tử cho sự vẽ, sự kết xuất,

và sự soạn lớp là dài hơn so với một chu kỳ đồng bộ hóa (nghĩa là, trường hợp thứ hai), nguyên lý và hiệu quả để rút ngắn độ trễ đáp lại trong phương án này của sáng chế được mô tả.

Khoảng thời gian được yêu cầu bởi thiết bị điện tử cho sự vẽ, sự kết xuất, và sự soạn lớp hoặc khoảng thời gian được yêu cầu bởi thiết bị điện tử cho sự vẽ và kết xuất lớp có thể là dài hơn so với một chu kỳ đồng bộ hóa. Trong trường hợp này, nếu giải pháp thông thường "thực hiện sự soạn lớp để đáp lại tín hiệu đồng bộ hóa dọc 2" được sử dụng, thì hiện tượng mất khung có thể xảy ra trong quy trình để làm mới và hiển thị khung hình ảnh. Theo cách cụ thể, trong quy trình để làm mới và hiển thị khung hình ảnh, màn hình hiển thị có thể hiển thị khung hình ảnh lặp lại. Bởi vậy, sự trôi chảy của sự hiển thị hình ảnh của màn hình hiển thị bị ảnh hưởng, và trải nghiệm trực quan của người dùng bị ảnh hưởng.

Ví dụ, như được thể hiện trên FIG. 7(a), tại thời gian  $t_1$ , tín hiệu đồng bộ hóa dọc 1 đến; và thiết bị điện tử thực hiện "sự vẽ 1" và "sự kết xuất 1" để đáp lại tín hiệu đồng bộ hóa dọc 1 tại thời gian  $t_1$ . Tại thời gian  $t_2$ , tín hiệu đồng bộ hóa dọc 2 đến; và thiết bị điện tử thực hiện "sự soạn khung hình ảnh 1" để đáp lại tín hiệu đồng bộ hóa dọc 2 tại thời gian  $t_2$ . Tại thời gian  $t_3$ , tín hiệu đồng bộ hóa dọc 3 đến; và thiết bị điện tử thực hiện "sự hiển thị khung hình ảnh 1" để đáp lại tín hiệu đồng bộ hóa dọc 3 tại thời gian  $t_3$ . Như được thể hiện trên FIG. 7(a), tại thời gian  $t_2$ , tín hiệu đồng bộ hóa dọc 1 đến; và thiết bị điện tử thực hiện "sự vẽ 2" và "sự kết xuất 2" để đáp lại tín hiệu đồng bộ hóa dọc 1 tại thời gian  $t_2$ . Bởi vì "sự vẽ 2" và "sự kết xuất 2" không thể được hoàn thành trong một chu kỳ đồng bộ hóa (ví dụ, chu kỳ đồng bộ hóa từ thời gian  $t_2$  đến thời gian  $t_3$ ), nghĩa là, bởi vì thiết bị điện tử chưa hoàn thành "sự kết xuất 2" trước khi tín hiệu đồng bộ hóa dọc 2 tại thời gian  $t_3$  đến, thiết bị điện tử chỉ có thể đợi sự đến của tín hiệu đồng bộ hóa dọc 2 tại thời gian  $t_4$ , và thực hiện "sự soạn khung hình ảnh 2" để đáp lại tín hiệu đồng bộ hóa dọc 2 tại thời gian  $t_4$ . Bởi vậy, thiết bị điện tử cũng chỉ có thể đợi sự đến của tín hiệu đồng bộ hóa dọc 3 tại thời gian  $t_5$ , và thiết bị điện tử thực hiện "sự hiển thị khung hình ảnh 2" để đáp lại tín hiệu đồng bộ hóa dọc 3 tại thời gian  $t_5$ .

Với tham chiếu đến sự mô tả đã nói ở trên, nó có thể học được từ FIG. 7(a) là

bởi vì "sự vẽ 2" và "sự kết xuất 2" không thể được hoàn thành trong một chu kỳ đồng bộ hóa (ví dụ, chu kỳ đồng bộ hóa từ thời gian  $t_2$  đến thời gian  $t_3$ ), thiết bị điện tử chỉ có thể đợi sự đến của tín hiệu đồng bộ hóa dọc 2 tại thời gian  $t_4$ , và thực hiện "sự soạn khung hình ảnh 2" để đáp lại tín hiệu đồng bộ hóa dọc 2 tại thời gian  $t_4$ . Bởi vậy, trong chu kỳ đồng bộ hóa từ thời gian  $t_4$  đến thời gian  $t_5$ , hiện tượng mất khung xảy ra trong sự hiển thị hình ảnh của màn hình hiển thị, nghĩa là, màn hình hiển thị hiển thị khung hình ảnh lặp lại, nghĩa là, màn hình hiển thị tiếp tục để thực hiện "sự hiển thị khung hình ảnh 1" từ thời gian  $t_4$  đến thời gian  $t_5$ . Khung hình ảnh được hiển thị bởi màn hình hiển thị từ thời gian  $t_4$  đến thời gian  $t_5$  và khung hình ảnh được hiển thị từ thời gian  $t_3$  đến thời gian  $t_4$  là cùng khung hình ảnh.

Tuy nhiên, phương pháp trong phương án này của sáng chế có thể tránh hiện tượng mất khung trong sự hiển thị hình ảnh, để ngăn màn hình hiển thị khỏi hiển thị khung hình ảnh lặp lại. Nói cách khác, phương pháp trong phương án này của sáng chế có thể bảo đảm sự trôi chảy của sự hiển thị hình ảnh của màn hình hiển thị, bằng cách ấy cải thiện trải nghiệm trực quan của người dùng.

Ví dụ, như được thể hiện trên FIG. 7(b), thiết bị điện tử có thể thực hiện "sự vẽ 1", "sự kết xuất 1", và "sự soạn khung hình ảnh 1" để đáp lại tín hiệu đồng bộ hóa dọc 1. Như được thể hiện trên FIG. 7(b), tại thời gian  $t_9$ , "sự vẽ 1" và "sự kết xuất 1" đã được kết thúc. Trước khi tín hiệu đồng bộ hóa dọc 2 tại thời gian  $t_2$  đến, thiết bị điện tử có thể bắt đầu để thực hiện sự soạn lớp tại thời gian  $t_9$ , nghĩa là, thực hiện "sự soạn khung hình ảnh 1". Nói cách khác, thiết bị điện tử có thể bắt đầu để thực hiện "sự soạn khung hình ảnh 1" mà không đợi sự đến của tín hiệu đồng bộ hóa dọc 2 tại thời gian  $t_2$ .

Cho ví dụ khác, như được thể hiện trên FIG. 7(b), thiết bị điện tử có thể thực hiện "sự vẽ 2", "sự kết xuất 2", và "sự soạn khung hình ảnh 2" để đáp lại tín hiệu đồng bộ hóa dọc 1. Như được thể hiện trên FIG. 7(b), tại thời gian  $t_{10}$ , "sự vẽ 2" và "sự kết xuất 2" đã được kết thúc. Trước khi tín hiệu đồng bộ hóa dọc 2 tại thời gian  $t_4$  đến, thiết bị điện tử có thể bắt đầu để thực hiện sự soạn lớp tại thời gian  $t_{10}$ , nghĩa là, thực hiện "sự soạn khung hình ảnh 2". Nói cách khác, thiết bị điện tử có thể bắt đầu để thực hiện "sự soạn khung hình ảnh 2" mà không đợi sự đến của tín hiệu đồng bộ hóa dọc 2 tại thời gian  $t_4$ .

Cho ví dụ khác, như được thể hiện trên FIG. 7(b), thiết bị điện tử có thể thực hiện "sự vẽ 3", "sự kết xuất 3", và "sự soạn khung hình ảnh 2" để đáp lại tín hiệu đồng bộ hóa dọc 1. Như được thể hiện trên FIG. 7(b), tại thời gian  $t_{11}$ , "sự vẽ 3" và "sự kết xuất 3" đã được kết thúc. Trước khi tín hiệu đồng bộ hóa dọc 2 tại thời gian  $t_5$  đến, thiết bị điện tử có thể bắt đầu để thực hiện sự soạn lớp tại thời gian  $t_{11}$ , nghĩa là, thực hiện "sự soạn khung hình ảnh 3". Nói cách khác, thiết bị điện tử có thể bắt đầu để thực hiện "sự soạn khung hình ảnh 3" mà không đợi sự đến của tín hiệu đồng bộ hóa dọc 2 tại thời gian  $t_5$ .

Nó có thể học được từ FIG. 7(b) là thiết bị điện tử bắt đầu để thực hiện "sự soạn khung hình ảnh 2" tại thời gian  $t_{10}$ , và có thể hoàn thành "sự soạn khung hình ảnh 2" trước khi tín hiệu đồng bộ hóa dọc 3 tại thời gian  $t_4$  đến. Bởi vậy, sau khi tín hiệu đồng bộ hóa dọc 3 tại thời gian  $t_4$  đến, thiết bị điện tử có thể thực hiện "sự hiển thị khung hình ảnh 2" để đáp lại tín hiệu đồng bộ hóa dọc 3 tại thời gian  $t_4$ . Bởi vậy, hiện tượng mất khung trong sự hiển thị hình ảnh của màn hình hiển thị có thể được tránh, và sự trôi chảy của sự hiển thị hình ảnh của màn hình hiển thị có thể được bảo đảm, bằng cách ấy cải thiện trải nghiệm trực quan của người dùng.

Nó cần lưu ý là, trong trường hợp thứ hai, thiết bị điện tử không thể hoàn thành sự vẽ, sự kết xuất, và sự soạn lớp trong một chu kỳ đồng bộ hóa. Như được thể hiện trên FIG. 7(b), thiết bị điện tử hoàn thành "sự vẽ 1", "sự kết xuất 1", và "sự soạn 1" chỉ trong hai chu kỳ đồng bộ hóa từ thời gian  $t_1$  đến thời gian  $t_3$ , và hoàn thành "sự vẽ 2", "sự kết xuất 2", và "sự soạn 2" chỉ trong hai chu kỳ đồng bộ hóa từ thời gian  $t_2$  đến thời gian  $t_4$ . Tuy nhiên, hiện tượng mất khung trong sự hiển thị hình ảnh của màn hình hiển thị có thể được tránh, và sự trôi chảy của sự hiển thị hình ảnh của màn hình hiển thị có thể được bảo đảm, bằng cách ấy cải thiện trải nghiệm trực quan của người dùng. Thêm vào, thiết bị điện tử thực hiện sự soạn lớp trước, và khả năng mà thiết bị điện tử hoàn thành sự vẽ, sự kết xuất, và sự soạn lớp trong một chu kỳ đồng bộ hóa có thể được tăng.

## Phương án 2

Trong phương án này của sáng chế, nguyên lý để thực hiện phương pháp đã nói ở trên bởi thiết bị điện tử cho một hoặc nhiều ứng dụng được mô tả.

Một hoặc nhiều lớp có thể gồm có lớp được vẽ bởi thiết bị điện tử nhờ thực hiện nhiệm vụ vẽ tương ứng với một hoặc nhiều ứng dụng. Một hoặc nhiều ứng dụng có thể gồm có ít nhất một trong một hoặc nhiều ứng dụng mức hệ thống và một hoặc nhiều ứng dụng mức người dùng. Ví dụ, ứng dụng mức hệ thống có thể gồm có thanh trạng thái, trình khởi chạy, thanh điều hướng, và hình nền. Ứng dụng mức người dùng có thể gồm có ứng dụng hệ thống của thiết bị điện tử như "các thiết đặt (settings)", "điện thoại (phone)", và "SMS", và ứng dụng bên thứ ba mà thiết bị điện tử có thể tải xuống từ cửa hàng ứng dụng để đáp lại hoạt động người dùng. Ví dụ, ứng dụng bên thứ ba có thể gồm có ứng dụng như WeChat, Alipay, hoặc Baidu Map. Nhiệm vụ vẽ được mô tả trong phương án này của sáng chế gồm có "sự vẽ lớp" và "sự kết xuất lớp".

Tương ứng, S401 có thể gồm có theo cách cụ thể S401a và S401b. S401a. Thiết bị điện tử vẽ một hoặc nhiều lớp thứ nhất cho mỗi trong một hoặc nhiều ứng dụng để đáp lại tín hiệu đồng bộ hóa dọc 1, và kết xuất một hoặc nhiều lớp thứ nhất. S401b. Thiết bị điện tử thực hiện sự soạn lớp trên một hoặc nhiều lớp thứ nhất được kết xuất bởi thiết bị điện tử cho một hoặc nhiều ứng dụng, để thu được khung hình ảnh thứ nhất.

Nó cần lưu ý là, trong phương án này của sáng chế, thiết bị điện tử có thể thực hiện sự soạn lớp trên lớp được kết xuất bởi thiết bị điện tử cho một hoặc nhiều ứng dụng, để thu được khung hình ảnh. Như một sự lựa chọn, thiết bị điện tử có thể thực hiện theo cách riêng rẽ sự soạn lớp trên lớp được kết xuất bởi thiết bị điện tử cho mỗi ứng dụng, để thu được nhiều khung hình ảnh. Phương án này của sáng chế (ví dụ, S401b) được mô tả nhờ sử dụng ví dụ trong đó thiết bị điện tử thực hiện sự soạn lớp trên lớp được kết xuất bởi thiết bị điện tử cho một hoặc nhiều ứng dụng, để thu được khung hình ảnh.

Phần sau đây sử dụng hai kịch bản ứng dụng để mô tả nguyên lý để thực hiện, bởi thiết bị điện tử cho một hoặc nhiều ứng dụng, phương pháp trong phương án này của sáng chế để thực hiện sự vẽ, sự kết xuất, và sự soạn lớp, và sự hiển thị khung hình ảnh.

Trong kịch bản ứng dụng (1), một hoặc nhiều ứng dụng có thể gồm có chỉ một ứng dụng. Thiết bị điện tử có thể thực hiện nhiệm vụ vẽ tương ứng với ứng dụng, để vẽ (nghĩa là, vẽ và kết xuất) một hoặc nhiều lớp. Nói cách khác, thiết bị điện tử có thể thực hiện S401a cho ứng dụng, để vẽ và kết xuất một hoặc nhiều lớp tương ứng. Sau đó thiết bị

điện tử có thể thực hiện S401b để thực hiện sự soạn lớp trên một hoặc nhiều lớp được kết xuất cho ứng dụng.

Ví dụ, giả định là ứng dụng là ứng dụng 1, thiết bị điện tử có thể thực hiện S401a để vẽ và kết xuất một hoặc nhiều lớp 1 cho ứng dụng 1; và sau đó thiết bị điện tử có thể thực hiện S401b để thực hiện sự soạn lớp trên một hoặc nhiều lớp 1 được kết xuất cho ứng dụng 1, để thu được khung hình ảnh 1.

Ví dụ, như được thể hiện trên FIG. 6A(b), để đáp lại tín hiệu đồng bộ hóa dọc 1 tại thời gian  $t_1$ , thiết bị điện tử có thể thực hiện "sự vẽ 1" và "sự kết xuất 1" để thu được một hoặc nhiều lớp 1 được kết xuất; và sau đó thực hiện sự soạn lớp trên một hoặc nhiều lớp 1 được kết xuất, nghĩa là, thực hiện "sự soạn khung hình ảnh 1" để thu được khung hình ảnh 1. Để đáp lại tín hiệu đồng bộ hóa dọc 3 tại thời gian  $t_2$ , thiết bị điện tử có thể thực hiện "sự hiển thị khung hình ảnh 1" để làm mới và hiển thị khung hình ảnh 1.

Trong kịch bản ứng dụng (2), một hoặc nhiều ứng dụng có thể gồm có nhiều ứng dụng. Thiết bị điện tử có thể thực hiện nhiệm vụ vẽ tương ứng với mỗi trong nhiều ứng dụng, và vẽ (nghĩa là, vẽ và kết xuất) theo cách riêng rẽ một hoặc nhiều lớp cho mỗi trong nhiều ứng dụng. Để cho cụ thể, thiết bị điện tử có thể thực hiện theo cách riêng rẽ S401a cho mỗi trong nhiều ứng dụng, để vẽ và kết xuất một hoặc nhiều lớp tương ứng. Sau đó thiết bị điện tử có thể thực hiện S401b để thực hiện sự soạn lớp trên một hoặc nhiều lớp được kết xuất cho mỗi trong nhiều ứng dụng. Nói cách khác, một hoặc nhiều lớp được kết xuất trong S401b có thể gồm có lớp được thu được bởi thiết bị điện tử nhờ thực hiện nhiệm vụ vẽ tương ứng với nhiều ứng dụng.

Ví dụ, giả định là nhiều ứng dụng là hai ứng dụng (gồm có ứng dụng 1 và ứng dụng a), thiết bị điện tử có thể thực hiện sự vẽ và kết xuất cho ứng dụng 1 để thu được một hoặc nhiều lớp 1, và thực hiện sự vẽ và kết xuất cho ứng dụng a để thu được một hoặc nhiều lớp a. Sau đó thiết bị điện tử có thể thực hiện sự soạn lớp trên một hoặc nhiều lớp 1 và một hoặc nhiều lớp a để thu được khung hình ảnh a.

Ví dụ, như được thể hiện trên FIG. 6B, để đáp lại tín hiệu đồng bộ hóa dọc 1 tại thời gian  $t_1$ , thiết bị điện tử có thể thực hiện "sự vẽ 1" và "sự kết xuất 1" cho ứng dụng 1

để thu được một hoặc nhiều lớp 1, và thực hiện "sự vẽ a" và "sự kết xuất a" cho ứng dụng a để thu được một hoặc nhiều lớp a; sau đó thiết bị điện tử có thể thực hiện "sự soạn khung hình ảnh 1+a" trên một hoặc nhiều lớp 1 và một hoặc nhiều lớp a để thu được khung hình ảnh a; và để đáp lại tín hiệu đồng bộ hóa dọc 3 tại thời gian  $t_2$ , thiết bị điện tử có thể thực hiện "sự hiển thị khung hình ảnh 1+a" để làm mới và hiển thị khung hình ảnh a. Cho ví dụ khác, như được thể hiện trên FIG. 6B, để đáp lại tín hiệu đồng bộ hóa dọc 1 tại thời gian  $t_2$ , thiết bị điện tử có thể thực hiện "sự vẽ 2" và "sự kết xuất 2" cho ứng dụng 1 để thu được một hoặc nhiều lớp 2, và thực hiện "sự vẽ b" và "sự kết xuất b" cho ứng dụng a để thu được một hoặc nhiều lớp b; sau đó thiết bị điện tử có thể thực hiện "sự soạn khung hình ảnh 2+b" trên một hoặc nhiều lớp 2 và một hoặc nhiều lớp b để thu được khung hình ảnh b; và để đáp lại tín hiệu đồng bộ hóa dọc 3 tại thời gian  $t_3$ , thiết bị điện tử có thể thực hiện "sự hiển thị khung hình ảnh 2+b" để làm mới và hiển thị khung hình ảnh b.

Nó cần lưu ý là cả "sự soạn khung hình ảnh 1+a" và "sự soạn khung hình ảnh 2+b" được thể hiện trên FIG. 6B biểu diễn một lần của sự soạn lớp. Khi thiết bị điện tử thực hiện "sự hiển thị khung hình ảnh 1+a" hoặc "sự hiển thị khung hình ảnh 2+b", một khung hình ảnh cũng được làm mới và được hiển thị.

Nó có thể học được từ sự mô tả đã nói ở trên là phương pháp trong phương án này của sáng chế có thể được áp dụng không chỉ đối với kịch bản trong đó thiết bị điện tử hiển thị giao diện của một ứng dụng nhờ sử dụng cửa sổ đơn, mà cũng đối với kịch bản trong đó thiết bị điện tử hiển thị các giao diện của nhiều ứng dụng nhờ sử dụng nhiều cửa sổ. Ví dụ, phương pháp trong phương án này của sáng chế có thể được áp dụng đối với kịch bản trong đó thiết bị điện tử hiển thị nhiều cửa sổ trong chế độ phong cảnh (landscape), hoặc có thể được áp dụng đối với kịch bản trong đó thiết bị điện tử hiển thị nhiều giao diện ứng dụng trong nhiều cửa sổ trên màn hình có thể gấp. Phương pháp để hiển thị, bởi thiết bị điện tử, giao diện của ứng dụng nhờ sử dụng cửa sổ đơn hoặc nhiều cửa sổ không được mô tả ở đây trong phương án này của sáng chế.

Nó cần lưu ý là phương án này của sáng chế được mô tả nhờ sử dụng ví dụ trong đó thiết bị điện tử thực hiện phương pháp trong phương án này của sáng chế cho một ứng dụng. Tuy nhiên, nó không có nghĩa là trong phương pháp được cung cấp trong phương án

này của sáng chế, thiết bị điện tử không thể thực hiện theo cách đồng thời sự vẽ lớp, sự kết xuất, sự soạn, và sự hiển thị khung hình ảnh cho nhiều ứng dụng.

### Phương án 3

Trong phương án này, cho kịch bản ứng dụng (2) đã nói ở trên, nghĩa là, kịch bản của nhiều ứng dụng, phương pháp cụ thể để thực hiện S401b bởi thiết bị điện tử được mô tả.

Trong trường hợp (1), thiết bị điện tử có thể thực hiện sự soạn lớp trên các lớp được kết xuất khi sự kết xuất lớp cho tất cả của nhiều ứng dụng được kết thúc, để thu được khung hình ảnh thứ nhất.

Ví dụ, như được thể hiện trên FIG. 6B, để đáp lại tín hiệu đồng bộ hóa dọc 1 tại thời gian  $t_1$ , thiết bị điện tử có thể thực hiện "sự vẽ 1" và "sự kết xuất 1" cho ứng dụng 1, để thu được một hoặc nhiều lớp 1, và thực hiện "sự vẽ a" và "sự kết xuất a" cho ứng dụng a, để thu được một hoặc nhiều lớp a. Như được thể hiện trên FIG. 6B, thiết bị điện tử hoàn thành "sự kết xuất a" tại thời gian  $t_{15}$ , và hoàn thành "sự kết xuất 1" tại thời gian  $t_6$ . Trong trường hợp (1), ngay cả nếu thiết bị điện tử đã hoàn thành "sự kết xuất a" tại thời gian  $t_{15}$ , bởi vì thiết bị điện tử chưa hoàn thành "sự kết xuất 1", thiết bị điện tử không bắt đầu để thực hiện sự soạn lớp (nghĩa là, "sự soạn khung hình ảnh 1+a") tại thời gian  $t_{15}$ . Như được thể hiện trên FIG. 6B, thiết bị điện tử đã hoàn thành "sự kết xuất a" và "sự kết xuất 1" tại thời gian  $t_6$ . Bởi vậy, thiết bị điện tử có thể thực hiện "sự soạn khung hình ảnh 1+a" để thu được khung hình ảnh a. Để đáp lại tín hiệu đồng bộ hóa dọc 3 tại thời gian  $t_2$ , thiết bị điện tử có thể thực hiện "sự hiển thị khung hình ảnh 1+a", nghĩa là, làm mới và hiển thị khung hình ảnh a.

Cũng như vậy, thiết bị điện tử đã hoàn thành "sự kết xuất b" và "sự kết xuất 2" tại thời gian  $t_7$  sau thời gian  $t_{16}$ . Bởi vậy, thiết bị điện tử có thể thực hiện "sự soạn khung hình ảnh 2+b" để thu được khung hình ảnh b. Để đáp lại tín hiệu đồng bộ hóa dọc 3 tại thời gian  $t_3$ , thiết bị điện tử có thể thực hiện "sự hiển thị khung hình ảnh 2+b", nghĩa là, làm mới và hiển thị khung hình ảnh b.

Trong trường hợp (2), thiết bị điện tử có thể thực hiện sự soạn lớp trên các lớp

được kết xuất khi sự kết xuất lớp cho một phần của nhiều ứng dụng được kết thúc, để thu được khung hình ảnh thứ nhất.

Trong trường hợp (2), S401b đã nói ở trên có thể được thay thế với: khi kết xuất một hoặc nhiều lớp thứ nhất của ứng dụng tập trung, ứng dụng phím, hoặc ứng dụng có liên quan chặt chẽ đến sự trôi chảy của thiết bị điện tử trong một hoặc nhiều ứng dụng được kết thúc, thực hiện sự soạn lớp trên một hoặc nhiều lớp thứ nhất được kết xuất bởi thiết bị điện tử cho một hoặc nhiều ứng dụng, để thu được khung hình ảnh thứ nhất. Ứng dụng tập trung là ứng dụng tương ứng với hoạt động chạm người dùng được nhận bởi thiết bị điện tử, nghĩa là, ứng dụng trên đó sự tập trung thực tế được tập trung.

Ví dụ, ứng dụng tập trung được sử dụng như ví dụ. Với tham chiếu đến ví dụ đã nói ở trên, nó được giả định là ứng dụng a là ứng dụng tập trung. Như được thể hiện trên FIG. 6C, thiết bị điện tử hoàn thành "sự kết xuất a" cho ứng dụng a tại thời gian  $t_{15}$ , và hoàn thành "sự kết xuất 1" cho ứng dụng 1 tại thời gian  $t_6$ . Trong trường hợp (2), mặc dù thiết bị điện tử chưa hoàn thành "sự kết xuất 1" tại thời gian  $t_{15}$ , thiết bị điện tử đã hoàn thành "sự kết xuất a" cho ứng dụng tập trung a tại thời gian  $t_{15}$ . Bởi vậy, thiết bị điện tử có thể thực hiện sự soạn lớp (nghĩa là, thực hiện "sự soạn khung hình ảnh a") tại thời gian  $t_{15}$ . Cho ví dụ khác, như được thể hiện trên FIG. 6C, thiết bị điện tử hoàn thành "sự kết xuất b" cho ứng dụng a tại thời gian  $t_{16}$ , và hoàn thành "sự kết xuất 2" cho ứng dụng 1 tại thời gian  $t_6$ . Trong trường hợp (2), mặc dù thiết bị điện tử chưa hoàn thành "sự kết xuất 2" tại thời gian  $t_{16}$ , thiết bị điện tử đã hoàn thành "sự kết xuất b" cho ứng dụng tập trung a tại thời gian  $t_{16}$ . Bởi vậy, thiết bị điện tử có thể thực hiện sự soạn lớp (nghĩa là, thực hiện "sự soạn khung hình ảnh 1+b") tại thời gian  $t_{16}$ .

Nó có thể được hiểu là, bởi vì ứng dụng a là ứng dụng tập trung, người dùng chú ý nhiều hơn đến sự thay đổi giao diện của ứng dụng a. Nói cách khác, người dùng chú ý nhiều hơn đến tác động của sự thay đổi giao diện của ứng dụng tập trung a lên sự trôi chảy của thiết bị điện tử. Trong ví dụ đã nói ở trên, thiết bị điện tử thực hiện "sự soạn khung hình ảnh a" tại thời gian  $t_{15}$ , và thực hiện "sự soạn khung hình ảnh 1+b" tại thời gian  $t_{16}$ . Sự thay đổi giao diện của ứng dụng tập trung a có thể cũng được phản ánh trên giao diện. Bởi vậy, trải nghiệm trực quan của người dùng về sự trôi chảy của thiết bị điện tử có thể được

cải thiện.

Trong trường hợp (3), thiết bị điện tử có thể thực hiện sự soạn lớp trên các lớp được kết xuất khi sự kết xuất của các lớp được thiết đặt trước của một phân của nhiều ứng dụng được kết thúc, để thu được khung hình ảnh thứ nhất.

Ví dụ, khi sự kết xuất của các lớp được thiết đặt trước của ứng dụng như ứng dụng tập trung hoặc ứng dụng có liên quan chặt chẽ đến sự trôi chảy của thiết bị điện tử được kết thúc, thiết bị điện tử có thể thực hiện sự soạn lớp trên một hoặc nhiều lớp thứ nhất được kết xuất bởi thiết bị điện tử, để thu được khung hình ảnh thứ nhất. Lớp được thiết đặt trước có thể là lớp với tỷ lệ của diện tích lớp đối với diện tích của màn hình hiển thị lớn hơn so với ngưỡng tỷ lệ được thiết đặt trước, trong một hoặc nhiều lớp thứ nhất được vẽ bởi thiết bị điện tử cho ứng dụng như ứng dụng tập trung hoặc ứng dụng có liên quan chặt chẽ đến sự trôi chảy của thiết bị điện tử. Như một sự lựa chọn, lớp được thiết đặt trước có thể là lớp tương ứng với hoạt động chạm người dùng được nhận bởi thiết bị điện tử, nghĩa là, lớp trên đó sự tập trung thực tế được tập trung, trong một hoặc nhiều lớp thứ nhất được vẽ bởi thiết bị điện tử cho ứng dụng như ứng dụng tập trung, ứng dụng phím, hoặc ứng dụng có liên quan chặt chẽ đến sự trôi chảy của thiết bị điện tử. Như một sự lựa chọn, lớp được thiết đặt trước có thể là lớp có liên quan chặt chẽ đến sự trôi chảy của thiết bị điện tử, trong một hoặc nhiều lớp thứ nhất được vẽ bởi thiết bị điện tử cho ứng dụng như ứng dụng tập trung, ứng dụng phím, hoặc ứng dụng có liên quan chặt chẽ đến sự trôi chảy của thiết bị điện tử.

Ví dụ, lớp được thiết đặt trước của ứng dụng tập trung được sử dụng như ví dụ. Với tham chiếu đến ví dụ đã nói ở trên, nó được giả định là ứng dụng a là ứng dụng tập trung. Như được thể hiện trên FIG. 6D, thiết bị điện tử hoàn thành "sự kết xuất a" cho ứng dụng a tại thời gian  $t_{15}$ , và hoàn thành "sự kết xuất 1" cho ứng dụng 1 tại thời gian  $t_6$ . Thiết bị điện tử đã hoàn thành sự kết xuất của lớp được thiết đặt trước trong "sự kết xuất a" tại thời gian  $t_{17}$  trước thời gian  $t_{15}$ . "Sự kết xuất a" có thể gồm có "sự kết xuất a1" và "sự kết xuất a2". "Sự kết xuất a1" là sự kết xuất của lớp được thiết đặt trước trong "sự kết xuất a". Bởi vậy, như được thể hiện trên FIG. 6D, thiết bị điện tử có thể thực hiện sự soạn lớp tại thời gian  $t_{17}$  (nghĩa là, thực hiện "sự soạn khung hình ảnh a1"), nghĩa là, thực hiện sự soạn

lớp trên lớp được thiết đặt trước được kết xuất bởi "sự kết xuất a1". Cho ví dụ khác, như được thể hiện trên FIG. 6C, thiết bị điện tử hoàn thành "sự kết xuất b" cho ứng dụng a tại thời gian  $t_{16}$ , và hoàn thành "sự kết xuất 2" cho ứng dụng 1 tại thời gian  $t_6$ . Thiết bị điện tử đã hoàn thành sự kết xuất của lớp được thiết đặt trước trong "sự kết xuất b" tại thời gian  $t_{18}$  trước thời gian  $t_{16}$ . "Sự kết xuất b" có thể gồm có "sự kết xuất b1" và "sự kết xuất b2". "Sự kết xuất b1" là sự kết xuất của lớp được thiết đặt trước trong "sự kết xuất b". Bởi vậy, thiết bị điện tử có thể thực hiện sự soạn lớp tại thời gian  $t_{18}$  (nghĩa là, thực hiện "sự soạn khung hình ảnh  $1+a_2+b_1$ "), nghĩa là, thực hiện sự soạn lớp trên lớp được thiết đặt trước được kết xuất bởi "sự kết xuất 1", "sự kết xuất a2", và "sự kết xuất b1".

Nó có thể được hiểu là, bởi vì ứng dụng a là ứng dụng tập trung, người dùng chú ý nhiều hơn đến sự thay đổi giao diện của ứng dụng a. Sự thay đổi giao diện của ứng dụng tập trung a được phản ánh chủ yếu trong sự thay đổi của lớp được thiết đặt trước. Nói cách khác, người dùng chú ý nhiều hơn đến tác động của sự thay đổi của lớp được thiết đặt trước của ứng dụng tập trung a lên sự trôi chảy của thiết bị điện tử. Trong ví dụ đã nói ở trên, thiết bị điện tử thực hiện "sự soạn khung hình ảnh a1" tại thời gian  $t_{17}$ , và thực hiện "sự soạn khung hình ảnh  $1+a_2+b_1$ " tại thời gian  $t_{18}$ . Sự thay đổi của lớp được thiết đặt trước của ứng dụng tập trung a có thể cũng được phản ánh trên giao diện. Bởi vậy, trải nghiệm trực quan của người dùng về sự trôi chảy của thiết bị điện tử có thể được cải thiện.

Nó cần lưu ý là, trong phương án này của sáng chế, tính tới hạn (criticality) của ứng dụng hoặc lớp hoặc tác động lên sự trôi chảy của thiết bị điện tử có thể được thu được qua sự nhận dạng và sự so sánh nhờ đo và nhận dạng (ví dụ, trong phòng thí nghiệm) hoặc áp dụng (ví dụ, trong lúc phát triển) thông tin ưu tiên được thiết đặt trước, hoặc có thể được thu được nhờ phân tích và dự đoán hành vi người dùng, sự tập trung chú ý, hoặc tương tự. Trong phương án này của sáng chế, phương pháp cụ thể để xác định tính tới hạn của ứng dụng bởi thiết bị điện tử và tác động của ứng dụng lên sự trôi chảy của thiết bị điện tử không được giới hạn ở đây.

#### Phương án 4

Với tham chiếu đến Phương án (1), trong phương án này, thiết bị điện tử có thể thực hiện thêm nữa sự lập lịch dương trên tài nguyên phần cứng của thiết bị điện tử để rút

ngắn khoảng thời gian được yêu cầu bởi thiết bị điện tử cho sự vẽ, sự kết xuất, và sự soạn lớp. Theo cách cụ thể, thiết bị điện tử có thể thực hiện một hoặc nhiều trong sự lập lịch tài nguyên phần cứng sau đây để rút ngắn khoảng thời gian được yêu cầu bởi thiết bị điện tử cho sự vẽ lớp, sự kết xuất lớp, và/hoặc sự soạn lớp. Sự lập lịch dương có thể gồm có: tăng tần số làm việc của bộ xử lý của thiết bị điện tử, lựa chọn bộ xử lý lõi lớn để thực hiện phương pháp, và tăng tần số làm việc của bộ nhớ của thiết bị điện tử. Bộ xử lý có thể gồm có CPU và/hoặc GPU.

Nó có thể được hiểu là nếu tần số làm việc của bộ xử lý là cao hơn, thì tốc độ tính toán của bộ xử lý là cao hơn, và khoảng thời gian được yêu cầu bởi thiết bị điện tử cho sự vẽ, sự kết xuất, và sự soạn lớp là ngắn hơn. Thêm vào, tốc độ tính toán của bộ xử lý lõi lớn là cao hơn so với tốc độ tính toán của bộ xử lý lõi nhỏ. Nếu tần số làm việc của bộ nhớ của thiết bị điện tử là cao hơn, thì tốc độ đọc/ghi của thiết bị điện tử là cao hơn, và khoảng thời gian được yêu cầu bởi thiết bị điện tử cho sự vẽ, sự kết xuất, và sự soạn lớp là ngắn hơn. Để rút ngắn khoảng thời gian được yêu cầu bởi thiết bị điện tử cho sự vẽ, sự kết xuất, và sự soạn lớp và rút ngắn độ trễ đáp lại của thiết bị điện tử, thiết bị điện tử có thể thực hiện sự lập lịch dương trên tài nguyên phần cứng của thiết bị điện tử.

Sự lập lịch dương được thực hiện trên tài nguyên phần cứng của thiết bị điện tử bởi thiết bị điện tử có thể rút ngắn khoảng thời gian được yêu cầu bởi thiết bị điện tử cho sự vẽ, sự kết xuất, và sự soạn lớp. Bởi vậy, khả năng mà thiết bị điện tử hoàn thành sự vẽ, sự kết xuất, và sự soạn lớp trong một chu kỳ đồng bộ hóa có thể được tăng, độ trễ đáp lại của thiết bị điện tử có thể được rút ngắn, và thiết bị điện tử có thể thực hiện sự lập lịch dương trên tài nguyên phần cứng của thiết bị điện tử.

Trong sự thi hành, thiết bị điện tử có thể thực hiện sự lập lịch dương trên tài nguyên phần cứng của thiết bị điện tử dựa trên khoảng thời gian xử lý khung thứ nhất, để rút ngắn khoảng thời gian được yêu cầu bởi thiết bị điện tử cho sự vẽ lớp, sự kết xuất lớp, và/hoặc sự soạn lớp. Nếu khoảng thời gian xử lý khung thứ nhất là dài hơn, thì phạm vi của sự lập lịch dương được thực hiện bởi thiết bị điện tử trên tài nguyên phần cứng của thiết bị điện tử là lớn hơn. Ví dụ, giả định là thiết bị điện tử tăng tần số làm việc của bộ xử lý, nếu khoảng thời gian xử lý khung thứ nhất là dài hơn, thì thiết bị điện tử điều chỉnh tần

số làm việc của bộ xử lý thành tần số cao hơn khi điều chỉnh tần số làm việc của bộ xử lý.

Trong sự thi hành khác, thiết bị điện tử có thể thực hiện sự lập lịch dương trên tài nguyên phần cứng của thiết bị điện tử dựa trên số lượng của các lần hoặc xác suất để hoàn thành sự vẽ lớp, sự kết xuất lớp, và sự soạn lớp bởi thiết bị điện tử trong một chu kỳ đồng bộ hóa trong chu kỳ đo thứ nhất, để rút ngắn khoảng thời gian được yêu cầu bởi thiết bị điện tử cho sự vẽ lớp, sự kết xuất lớp, và/hoặc sự soạn lớp. Xác suất là tỷ lệ của số lượng của các lần để hoàn thành sự vẽ lớp, sự kết xuất lớp, và sự soạn lớp bởi thiết bị điện tử trong một chu kỳ đồng bộ hóa trong chu kỳ đo thứ nhất đối với tổng số lượng của các lần.

Nếu số lượng của các lần để hoàn thành sự vẽ lớp, sự kết xuất lớp, và sự soạn lớp bởi thiết bị điện tử trong một chu kỳ đồng bộ hóa trong chu kỳ đo thứ nhất là nhỏ hơn, hoặc xác suất là thấp hơn, thì phạm vi của sự lập lịch dương được thực hiện bởi thiết bị điện tử trên tài nguyên phần cứng của thiết bị điện tử là lớn hơn. Ví dụ, giả định là thiết bị điện tử tăng tần số làm việc của bộ xử lý, nếu số lượng của các lần để hoàn thành sự vẽ lớp, sự kết xuất lớp, và sự soạn lớp bởi thiết bị điện tử trong một chu kỳ đồng bộ hóa trong chu kỳ đo thứ nhất là nhỏ hơn, hoặc xác suất là thấp hơn, thì thiết bị điện tử điều chỉnh tần số làm việc của bộ xử lý thành tần số cao hơn khi điều chỉnh tần số làm việc của bộ xử lý.

Trong sự thi hành khác, thiết bị điện tử có thể thực hiện sự lập lịch dương trên tài nguyên phần cứng của thiết bị điện tử dựa trên ứng dụng mặt trước của thiết bị điện tử, để rút ngắn khoảng thời gian được yêu cầu bởi thiết bị điện tử cho sự vẽ lớp, sự kết xuất lớp, và/hoặc sự soạn lớp. Ứng dụng mặt trước có thể là ứng dụng tương ứng với giao diện được hiển thị hiện thời trên màn hình hiển thị của thiết bị điện tử.

Nó có thể được hiểu là nhiều ứng dụng có thể được cài đặt trong thiết bị điện tử. Khi thiết bị điện tử chạy các ứng dụng khác nhau trong mặt trước, thời gian khác nhau được yêu cầu cho sự vẽ, sự kết xuất, và sự soạn lớp. Khi thiết bị điện tử chạy một ứng dụng mặt trước, nếu thời gian được yêu cầu cho sự vẽ, sự kết xuất, và sự soạn lớp là dài hơn, thì phạm vi của sự lập lịch dương được thực hiện bởi thiết bị điện tử trên tài nguyên phần cứng của thiết bị điện tử là lớn hơn. Trong phương án này của sáng chế, cách hoặc chính sách được sử dụng để thực hiện sự lập lịch dương trên tài nguyên phần cứng có thể được thiết đặt cho mỗi ứng dụng.

Ví dụ, giả định là thiết bị điện tử tăng tần số làm việc của bộ xử lý, khi thiết bị điện tử chạy ứng dụng mặt trước, nếu khoảng thời gian được yêu cầu cho sự vẽ, sự kết xuất, và sự soạn lớp là dài hơn, thì thiết bị điện tử điều chỉnh tần số làm việc của bộ xử lý thành tần số cao hơn khi điều chỉnh tần số làm việc của bộ xử lý.

Trong sự thi hành khác, thiết bị điện tử có thể lưu trữ mã mô hình của mô hình trí tuệ nhân tạo (artificial intelligence, AI) được thiết đặt trước. Mô hình AI được thiết đặt trước là mô hình AI có chức năng để thực hiện sự lập lịch dương trên tài nguyên phần cứng của thiết bị điện tử dựa trên 'khoảng thời gian xử lý khung thứ nhất', 'số lượng của các lần hoặc xác suất để hoàn thành sự vẽ lớp, sự kết xuất lớp, và sự soạn lớp bởi thiết bị điện tử trong một chu kỳ đồng bộ hóa trong chu kỳ đo thứ nhất', hoặc 'ứng dụng mặt trước của thiết bị điện tử', để tăng khả năng của sự kết xuất và soạn khung đơn. Mô hình AI được thiết đặt trước được thu được nhờ thực hiện sự huấn luyện mẫu trong nhiều lần dựa trên 'khoảng thời gian xử lý khung thứ nhất', 'số lượng của các lần hoặc xác suất để hoàn thành sự vẽ lớp, sự kết xuất lớp, và sự soạn lớp bởi thiết bị điện tử trong một chu kỳ đồng bộ hóa trong chu kỳ đo thứ nhất', hoặc 'ứng dụng mặt trước của thiết bị điện tử'. Sự kết xuất và soạn khung đơn có nghĩa là thiết bị điện tử hoàn thành sự vẽ, sự kết xuất, và sự soạn lớp trong một chu kỳ đồng bộ.

Thiết bị điện tử có thể chạy mã mô hình của mô hình AI được thiết đặt trước, và thực hiện sự lập lịch dương trên tài nguyên phần cứng của thiết bị điện tử dựa trên 'khoảng thời gian xử lý khung thứ nhất', 'số lượng của các lần hoặc xác suất để hoàn thành sự vẽ lớp, sự kết xuất lớp, và sự soạn lớp bởi thiết bị điện tử trong một chu kỳ đồng bộ hóa trong chu kỳ đo thứ nhất', hoặc 'ứng dụng mặt trước của thiết bị điện tử', để rút ngắn khoảng thời gian được yêu cầu bởi thiết bị điện tử cho sự vẽ, sự kết xuất, và sự soạn lớp. Bởi vậy, khả năng mà thiết bị điện tử hoàn thành sự vẽ, sự kết xuất, và sự soạn lớp trong một chu kỳ đồng bộ hóa có thể được tăng, độ trễ đáp lại của thiết bị điện tử có thể được rút ngắn, và thiết bị điện tử có thể thực hiện sự lập lịch dương trên tài nguyên phần cứng của thiết bị điện tử.

Nó cần lưu ý là, cho phương pháp cụ thể để thực hiện sự lập lịch dương bởi thiết bị điện tử trên tài nguyên phần cứng của thiết bị điện tử, tham chiếu đến các sự mô tả có

liên quan trong các phương án sau đây. Các chi tiết không được mô tả ở đây trong phương án này của sáng chế.

Trong phương án này của sáng chế, hiệu quả của sự lập lịch dương được thực hiện bởi thiết bị điện tử trên tài nguyên phần cứng của thiết bị điện tử để rút ngắn độ trễ đáp lại được mô tả. Ví dụ, FIG. 7(b) là sơ đồ dưới dạng giản đồ của trình tự thời gian trong đó thiết bị điện tử thực hiện sự xử lý hình ảnh dựa trên các tín hiệu đồng bộ hóa dọc trước khi thực hiện sự lập lịch dương trên tài nguyên phần cứng của thiết bị điện tử. FIG. 8A là sơ đồ dưới dạng giản đồ của trình tự thời gian trong đó thiết bị điện tử thực hiện sự xử lý hình ảnh dựa trên các tín hiệu đồng bộ hóa dọc sau khi thực hiện sự lập lịch dương trên tài nguyên phần cứng của thiết bị điện tử. Nhờ so sánh FIG. 7(b) với FIG. 8A, phần sau đây có thể được kết luận:

Thiết bị điện tử bắt đầu để thực hiện "sự vẽ 1" và "sự kết xuất 1" tại thời gian  $t_1$  được thể hiện trên FIG. 7(b), và hoàn thành "sự kết xuất 1" tại thời gian  $t_9$ . Thiết bị điện tử bắt đầu để thực hiện "sự vẽ 1" và "sự kết xuất 1" tại thời gian  $t_1$  được thể hiện trên FIG. 8A, và hoàn thành "sự kết xuất 1" tại thời gian  $t_{12}$  trước thời gian  $t_9$ . Nói cách khác, khoảng thời gian được yêu cầu bởi thiết bị điện tử cho "sự vẽ 1" và "sự kết xuất 1" được thể hiện trên FIG. 8A là ngắn hơn so với khoảng thời gian được yêu cầu bởi thiết bị điện tử cho "sự vẽ 1" và "sự kết xuất 1" được thể hiện trên FIG. 7(b). Khoảng thời gian được yêu cầu bởi thiết bị điện tử cho "sự soạn khung hình ảnh 1" được thể hiện trên FIG. 8A là ngắn hơn so với khoảng thời gian được yêu cầu bởi thiết bị điện tử cho "sự soạn khung hình ảnh 1" được thể hiện trên FIG. 7(b).

Thiết bị điện tử bắt đầu để thực hiện "sự vẽ 2" và "sự kết xuất 2" tại thời gian  $t_2$  được thể hiện trên FIG. 7(b), và hoàn thành "sự kết xuất 2" tại thời gian  $t_{10}$ . Thiết bị điện tử bắt đầu để thực hiện "sự vẽ 2" và "sự kết xuất 2" tại thời gian  $t_2$  được thể hiện trên FIG. 8A, và hoàn thành "sự kết xuất 2" tại thời gian  $t_{13}$  trước thời gian  $t_{10}$ . Nói cách khác, khoảng thời gian được yêu cầu bởi thiết bị điện tử cho "sự vẽ 2" và "sự kết xuất 2" được thể hiện trên FIG. 8A là ngắn hơn so với khoảng thời gian được yêu cầu bởi thiết bị điện tử cho "sự vẽ 2" và "sự kết xuất 2" được thể hiện trên FIG. 7(b). Khoảng thời gian được yêu cầu bởi thiết bị điện tử cho "sự soạn khung hình ảnh 2" được thể hiện trên FIG. 8A là ngắn hơn so

với khoảng thời gian được yêu cầu bởi thiết bị điện tử cho "sự soạn khung hình ảnh 2" được thể hiện trên FIG. 7(b).

Thiết bị điện tử bắt đầu để thực hiện "sự vẽ 3" và "sự kết xuất 3" tại thời gian  $t_3$  được thể hiện trên FIG. 7(b), và hoàn thành "sự kết xuất 3" tại thời gian  $t_{11}$ . Thiết bị điện tử bắt đầu để thực hiện "sự vẽ 3" và "sự kết xuất 3" tại thời gian  $t_3$  được thể hiện trên FIG. 8A, và hoàn thành "sự kết xuất 3" tại thời gian  $t_{14}$  trước thời gian  $t_{11}$ . Nói cách khác, khoảng thời gian được yêu cầu bởi thiết bị điện tử cho "sự vẽ 3" và "sự kết xuất 3" được thể hiện trên FIG. 8A là ngắn hơn so với khoảng thời gian được yêu cầu bởi thiết bị điện tử cho "sự vẽ 3" và "sự kết xuất 3" được thể hiện trên FIG. 7(b). Khoảng thời gian được yêu cầu bởi thiết bị điện tử cho "sự soạn khung hình ảnh 3" được thể hiện trên FIG. 8A là ngắn hơn so với khoảng thời gian được yêu cầu bởi thiết bị điện tử cho "sự soạn khung hình ảnh 3" được thể hiện trên FIG. 7(b).

Để kết luận, thiết bị điện tử có thể rút ngắn khoảng thời gian được yêu cầu bởi thiết bị điện tử cho sự vẽ, sự kết xuất, và sự soạn lớp. Bởi vậy, khả năng mà thiết bị điện tử hoàn thành sự vẽ, sự kết xuất, và sự soạn lớp trong một chu kỳ đồng bộ hóa có thể được tăng. Ví dụ, như được thể hiện trên FIG. 8A, thiết bị điện tử có thể hoàn thành "sự vẽ 1", "sự kết xuất 1", và "sự soạn khung hình ảnh 1" trong chu kỳ đồng bộ hóa (nghĩa là,  $T_Z$ ) từ thời gian  $t_1$  đến thời gian  $t_2$ , hoàn thành "sự vẽ 2", "sự kết xuất 2", và "sự soạn khung hình ảnh 2" trong chu kỳ đồng bộ hóa (nghĩa là,  $T_Z$ ) từ thời gian  $t_2$  đến thời gian  $t_3$ , và hoàn thành "sự vẽ 3", "sự kết xuất 3", và "sự soạn khung hình ảnh 3" trong chu kỳ đồng bộ hóa (nghĩa là,  $T_Z$ ) từ thời gian  $t_3$  đến thời gian  $t_4$ .

#### Phương án 5

Trong phương án này, điều kiện cụ thể để thực hiện sự lập lịch (ví dụ, sự lập lịch dương hoặc sự lập lịch âm) bởi thiết bị điện tử trên tài nguyên phần cứng của thiết bị điện tử được mô tả. Để cho cụ thể, thiết bị điện tử có thể lập lịch tài nguyên phần cứng của thiết bị điện tử dưới các điều kiện sau đây:

(1) Thiết bị điện tử thực hiện sự lập lịch dương trên tài nguyên phần cứng của thiết bị điện tử khi khoảng thời gian xử lý khung thứ nhất trong chu kỳ đo thứ nhất là dài

hơn so với khoảng thời gian khung đơn được thiết đặt trước.

Trong phương án này của sáng chế, khoảng thời gian khung đơn được thiết đặt trước là ngắn hơn hoặc bằng chu kỳ đồng bộ hóa Tz. Ví dụ, khoảng thời gian khung đơn được thiết đặt trước có thể là sự chênh lệch giữa chu kỳ đồng bộ hóa Tz và ngưỡng độ trễ được thiết đặt trước. Ngưỡng độ trễ được thiết đặt trước là lớn hơn hoặc bằng 0 ms. Ví dụ, ngưỡng độ trễ được thiết đặt trước có thể là 0 ms, 1 ms, 2 ms, 1,5 ms, hoặc 3 ms. Ví dụ, nó được giả định là chu kỳ đồng bộ hóa  $T_z = 16,667$  ms và là ngưỡng độ trễ được thiết đặt trước là 1 ms. Khoảng thời gian khung đơn được thiết đặt trước có thể là 15,667 ms.

Nếu khoảng thời gian xử lý khung thứ nhất trong chu kỳ đo thứ nhất (nghĩa là, chu kỳ đo trước thời gian hiện thời) là dài hơn so với khoảng thời gian khung đơn được thiết đặt trước, thì nó chỉ báo là thiết bị điện tử không thể hoàn thành sự vẽ, sự kết xuất, và sự soạn lớp trong một chu kỳ đồng bộ hóa trong chu kỳ đo thứ nhất. Bởi vậy, thiết bị điện tử có thể thực hiện sự lập lịch dương trên tài nguyên phần cứng của thiết bị điện tử, để rút ngắn khoảng thời gian được yêu cầu bởi thiết bị điện tử cho sự vẽ, sự kết xuất, và sự soạn lớp, và tăng khả năng mà thiết bị điện tử hoàn thành sự vẽ, sự kết xuất, và sự soạn lớp trong một chu kỳ đồng bộ hóa.

(2) Sau khi thực hiện sự lập lịch dương trên tài nguyên phần cứng của thiết bị điện tử, thiết bị điện tử có thể thực hiện sự lập lịch âm trên tài nguyên phần cứng của thiết bị điện tử khi tốc độ làm mới màn hình của thiết bị điện tử là lớn hơn so với ngưỡng tốc độ làm mới được thiết đặt trước, để giảm bớt sự tiêu thụ công suất của thiết bị điện tử trong khi tránh hiện tượng mất khung trong sự hiển thị hình ảnh của màn hình hiển thị và bảo đảm sự trôi chảy của sự hiển thị hình ảnh của màn hình hiển thị.

Trong phương án này của sáng chế, khi tốc độ làm mới màn hình của thiết bị điện tử là lớn hơn so với ngưỡng tốc độ làm mới được thiết đặt trước, nó có thể được nói là thiết bị điện tử ở tốc độ làm mới cao. Ví dụ, ngưỡng tốc độ làm mới được thiết đặt trước có thể là 80 Hz, 90 Hz, hoặc 85 Hz.

Nói chung, nếu thiết bị điện tử ở tốc độ làm mới màn hình cao, để so khớp tốc độ làm mới màn hình cao, thì thiết bị điện tử có thể thực hiện sự lập lịch dương trên tài

nguyên phần cứng của thiết bị điện tử theo mặc định, để tăng tốc độ khung của thiết bị điện tử, tránh hiện tượng mất khung trong sự hiển thị hình ảnh của màn hình hiển thị, và bảo đảm sự trôi chảy của sự hiển thị hình ảnh của màn hình hiển thị. Tuy nhiên, khi tốc độ làm mới màn hình là cao, việc thực hiện sự lập lịch dương trên tài nguyên phần cứng của thiết bị điện tử tăng rất nhiều sự tiêu thụ công suất của thiết bị điện tử.

Trong phương án này của sáng chế, sau khi thiết bị điện tử thực hiện sự lập lịch dương trên tài nguyên phần cứng của thiết bị điện tử, khi thiết bị điện tử ở tốc độ làm mới màn hình cao, với tham chiếu đến giải pháp mà thiết bị điện tử thực hiện sự vẽ, sự kết xuất, và sự soạn lớp để đáp lại tín hiệu đồng bộ hóa dọc 1, thiết bị điện tử không cần thực hiện sự lập lịch dương trên tài nguyên phần cứng theo cách rất nhiều, hoặc thiết bị điện tử không cần thực hiện sự lập lịch dương trên tài nguyên phần cứng. Miễn là thiết bị điện tử có thể hoàn thành sự vẽ, sự kết xuất, và sự soạn lớp trong hai chu kỳ đồng bộ hóa, hiện tượng mất khung trong sự hiển thị hình ảnh của màn hình hiển thị có thể được tránh, và sự trôi chảy của sự hiển thị hình ảnh của màn hình hiển thị có thể được bảo đảm. Trong trường hợp này, thiết bị điện tử có thể thực hiện sự lập lịch âm trên tài nguyên phần cứng, để giảm bớt sự tải của thiết bị điện tử trong khi tránh hiện tượng mất khung trong sự hiển thị hình ảnh của màn hình hiển thị và bảo đảm sự trôi chảy của sự hiển thị hình ảnh của màn hình hiển thị.

Ví dụ, sự lập lịch âm có thể gồm có: giảm tần số làm việc của bộ xử lý của thiết bị điện tử, lựa chọn bộ xử lý lõi nhỏ để thực hiện phương pháp, và giảm tần số làm việc của bộ nhớ của thiết bị điện tử. Bộ xử lý có thể gồm có CPU và/hoặc GPU.

Để kết luận, thiết bị điện tử có thể thực hiện sự lập lịch âm trên tài nguyên phần cứng khi tốc độ làm mới màn hình của thiết bị điện tử là lớn hơn so với ngưỡng tốc độ làm mới được thiết đặt trước. Bởi vậy, cho hệ thống hiển thị với tốc độ làm mới màn hình cao, không chỉ có thể tránh hiện tượng mất khung trong sự hiển thị hình ảnh của màn hình hiển thị, mà cũng có thể bảo đảm sự trôi chảy của sự hiển thị hình ảnh của màn hình hiển thị. Thêm vào, ngưỡng để thực hiện sự lập lịch tài nguyên phần cứng bởi thiết bị điện tử có thể được giảm bớt, để cho tốc độ khung so khớp tốc độ làm mới màn hình cao được cung cấp trong khi ít tài nguyên phần cứng hơn được yêu cầu, và để cho người dùng được cung cấp trải nghiệm người dùng mà không mất khung ở tốc độ làm mới màn hình cao.

Thêm nữa, sau khi thiết bị điện tử thực hiện sự lập lịch dương trên tài nguyên phần cứng của thiết bị điện tử, khi tốc độ làm mới màn hình của thiết bị điện tử là lớn hơn so với ngưỡng tốc độ làm mới được thiết đặt trước, thiết bị điện tử có thể thực hiện sự lập lịch âm trên tài nguyên phần cứng của thiết bị điện tử nếu khoảng thời gian xử lý khung thứ nhất là dài hơn so với khoảng thời gian khung kép được thiết đặt trước, để giảm bớt sự tiêu thụ công suất của thiết bị điện tử trong khi tránh hiện tượng mất khung trong sự hiển thị hình ảnh của màn hình hiển thị và bảo đảm sự trôi chảy của sự hiển thị hình ảnh của màn hình hiển thị.

Khoảng thời gian khung kép được thiết đặt trước là dài hơn so với khoảng thời gian khung đơn được thiết đặt trước. Ví dụ, khoảng thời gian khung kép được thiết đặt trước có thể là dài hơn so với khoảng thời gian khung đơn được thiết đặt trước, và ngắn hơn hoặc bằng  $K$  lần chu kỳ tín hiệu (nghĩa là, chu kỳ đồng bộ hóa đã nói ở trên) của tín hiệu đồng bộ hóa dọc 3.  $K$  là lớn hơn hoặc bằng 2. Ví dụ,  $K$  có thể là 2 hoặc 2,5. Ví dụ, giả định  $K = 2$ , khi khoảng thời gian khung đơn được thiết đặt trước là 11,1 ms, khoảng thời gian khung kép được thiết đặt trước có thể là 22,2 ms.

Nó có thể được hiểu là nếu khoảng thời gian xử lý khung thứ nhất là dài hơn so với khoảng thời gian khung kép được thiết đặt trước, thì nó chỉ báo là thiết bị điện tử không thể hoàn thành sự vẽ, sự kết xuất, và sự soạn lớp trong hai chu kỳ đồng bộ hóa. Trong trường hợp này, hiện tượng mất khung được thể hiện trên FIG. 7(a) có thể xảy ra. Để tránh hiện tượng mất khung trong sự hiển thị hình ảnh của màn hình hiển thị và bảo đảm sự trôi chảy của sự hiển thị hình ảnh của màn hình hiển thị, thiết bị điện tử có thể thực hiện sự lập lịch âm trên tài nguyên phần cứng của thiết bị điện tử, để tăng khả năng mà thiết bị điện tử hoàn thành sự vẽ, sự kết xuất, và sự soạn lớp trong hai chu kỳ đồng bộ hóa.

#### Phương án 6

Trong sự so sánh với Phương án (1), trong phương án này, trước khi thực hiện S401, thiết bị điện tử có thể trước tiên dự đoán liệu khoảng thời gian được yêu cầu bởi thiết bị điện tử cho sự vẽ, sự kết xuất, và sự soạn lớp là ngắn hơn hoặc bằng khoảng thời gian khung đơn được thiết đặt trước (khoảng thời gian khung đơn được thiết đặt trước là ngắn hơn so với chu kỳ đồng bộ hóa đã nói ở trên). Nếu thời gian được dự đoán là ngắn hơn

hoặc bằng khoảng thời gian khung đơn được thiết đặt trước, thì nó chỉ báo là có khả năng tương đối cao là thiết bị điện tử hoàn thành sự vẽ, sự kết xuất, và sự soạn lớp trong một chu kỳ đồng bộ hóa. Thiết bị điện tử thực hiện S401 và S402 chỉ trong trường hợp này. Theo cách cụ thể, như được thể hiện trên FIG. 8B, trước S401 được thể hiện trên FIG. 4, phương án này của sáng chế có thể gồm có thêm nữa S801 đến S803.

S801. Thiết bị điện tử xác định liệu khoảng thời gian xử lý khung thứ nhất trong chu kỳ đo thứ nhất là ngắn hơn hoặc bằng khoảng thời gian khung đơn được thiết đặt trước.

Khoảng thời gian xử lý khung thứ nhất là tổng của khoảng thời gian kết xuất khung thứ nhất và khoảng thời gian khung SF thứ nhất. Khoảng thời gian kết xuất khung thứ nhất là khoảng thời gian được yêu cầu để vẽ lớp và kết xuất lớp được vẽ. Khoảng thời gian khung SF thứ nhất là khoảng thời gian được yêu cầu để thực hiện sự soạn lớp trên lớp được kết xuất.

Ví dụ, thiết bị điện tử có thể xác định khoảng thời gian xử lý khung thứ nhất trong sự thi hành (i) và sự thi hành (ii) sau đây.

Sự thi thành (i): Thiết bị điện tử xác định khoảng thời gian xử lý khung thứ nhất dựa trên khoảng thời gian kết xuất khung thứ nhất tương ứng với ứng dụng tập trung trong một hoặc nhiều ứng dụng và khoảng thời gian khung SF thứ nhất tương ứng với một hoặc nhiều ứng dụng bởi thiết bị điện tử. Ứng dụng tập trung là ứng dụng tương ứng với hoạt động chạm người dùng được nhận bởi thiết bị điện tử. Khoảng thời gian kết xuất khung thứ nhất là khoảng thời gian được yêu cầu để vẽ lớp và kết xuất lớp được vẽ.

Ví dụ, nó được giả định là một hoặc nhiều ứng dụng gồm có ứng dụng a, ứng dụng b, và ứng dụng c, ở đó ứng dụng a là ứng dụng tập trung. Khoảng thời gian kết xuất khung thứ nhất a của ứng dụng a là khoảng thời gian được yêu cầu bởi thiết bị điện tử để vẽ lớp cho ứng dụng a và kết xuất lớp được vẽ. Khoảng thời gian kết xuất khung thứ nhất b của ứng dụng b là khoảng thời gian được yêu cầu bởi thiết bị điện tử để vẽ lớp cho ứng dụng b và kết xuất lớp được vẽ. Khoảng thời gian kết xuất khung thứ nhất c của ứng dụng c là khoảng thời gian được yêu cầu bởi thiết bị điện tử để vẽ lớp cho ứng dụng c và kết xuất lớp được vẽ. Khoảng thời gian khung SF thứ nhất x là khoảng thời gian được yêu cầu

bởi thiết bị điện tử để thực hiện sự soạn lớp trên lớp được kết xuất cho ứng dụng a, lớp được kết xuất cho ứng dụng b, và lớp được kết xuất cho ứng dụng c.

Thiết bị điện tử có thể xác định khoảng thời gian xử lý khung thứ nhất dựa trên khoảng thời gian kết xuất khung thứ nhất a và khoảng thời gian khung SF thứ nhất x của ứng dụng tập trung a. Ví dụ, khoảng thời gian xử lý khung thứ nhất là tổng của khoảng thời gian kết xuất khung thứ nhất a và khoảng thời gian khung SF thứ nhất x.

Sự thi thành (ii): Thiết bị điện tử xác định khoảng thời gian xử lý khung thứ nhất dựa trên khoảng thời gian kết xuất khung thứ nhất dài nhất trong số các khoảng thời gian kết xuất khung thứ nhất tương ứng với tất cả của một hoặc nhiều ứng dụng và khoảng thời gian khung SF thứ nhất tương ứng với một hoặc nhiều ứng dụng bởi thiết bị điện tử.

Với tham chiếu đến ví dụ đã nói ở trên, giả định Khoảng thời gian kết xuất khung thứ nhất b > Khoảng thời gian kết xuất khung thứ nhất a > Khoảng thời gian kết xuất khung thứ nhất c, thiết bị điện tử có thể xác định khoảng thời gian xử lý khung thứ nhất dựa trên khoảng thời gian kết xuất khung thứ nhất b và khoảng thời gian khung SF thứ nhất x. Ví dụ, khoảng thời gian xử lý khung thứ nhất là tổng của khoảng thời gian kết xuất khung thứ nhất b và khoảng thời gian khung SF thứ nhất x.

Ví dụ, thiết bị điện tử có thể đo theo chu kỳ khoảng thời gian xử lý khung thứ nhất trong mỗi chu kỳ đo. Chu kỳ đo thứ nhất là chu kỳ đo trước thời gian hiện thời hoặc chu kỳ đo trước đó. Ví dụ, chu kỳ đo trong phương án này của sáng chế có thể là khoảng thời gian bất kỳ của 1s, 2s, 3s, hoặc 5s. Ví dụ, thiết bị điện tử có thể thực hiện S801a và S801b để thu được khoảng thời gian xử lý khung thứ nhất trong chu kỳ đo thứ nhất.

S801a. Thiết bị điện tử thu được một hoặc nhiều khoảng thời gian xử lý khung thứ hai trong chu kỳ đo thứ nhất, ở đó mỗi khoảng thời gian xử lý khung thứ hai là tổng của khoảng thời gian kết xuất khung thứ hai và khoảng thời gian khung SF thứ hai.

Thiết bị điện tử có thể đo khoảng thời gian (nghĩa là, khoảng thời gian kết xuất khung thứ hai) được yêu cầu cho sự vẽ và kết xuất lớp mỗi lần trong chu kỳ đo thứ nhất, và khoảng thời gian (nghĩa là, khoảng thời gian khung SF thứ hai) được yêu cầu cho sự soạn lớp trên hình ảnh được kết xuất, và tính tổng của khoảng thời gian kết xuất khung thứ

hai và khoảng thời gian khung SF thứ hai tương ứng, để thu được tổng khoảng thời gian (nghĩa là, khoảng thời gian xử lý khung thứ hai) được yêu cầu cho sự vẽ, sự kết xuất, và sự soạn lớp mỗi lần.

Ví dụ, nó được giả định là thiết bị điện tử thực hiện sự vẽ, sự kết xuất, và sự soạn lớp trong ba lần trong chu kỳ đo thứ nhất. Khoảng thời gian được yêu cầu bởi thiết bị điện tử để vẽ lớp a và kết xuất lớp a là khoảng thời gian kết xuất khung thứ hai a; và khoảng thời gian được yêu cầu bởi thiết bị điện tử cho sự soạn lớp trên lớp được kết xuất a là khoảng thời gian khung SF thứ hai a. Khoảng thời gian được yêu cầu bởi thiết bị điện tử để vẽ lớp b và kết xuất lớp b là khoảng thời gian kết xuất khung thứ hai b; và khoảng thời gian được yêu cầu bởi thiết bị điện tử cho sự soạn lớp trên lớp được kết xuất b là khoảng thời gian khung SF thứ hai b. Khoảng thời gian được yêu cầu bởi thiết bị điện tử để vẽ lớp c và kết xuất lớp c là khoảng thời gian kết xuất khung thứ hai c; và khoảng thời gian được yêu cầu bởi thiết bị điện tử cho sự soạn lớp trên lớp được kết xuất c là khoảng thời gian khung SF thứ hai c. Thiết bị điện tử có thể tính tổng của khoảng thời gian kết xuất khung thứ hai a và khoảng thời gian khung SF thứ hai a để thu được khoảng thời gian xử lý khung thứ hai a; tính tổng của khoảng thời gian kết xuất khung thứ hai b và khoảng thời gian khung SF thứ hai b để thu được khoảng thời gian xử lý khung thứ hai b; và tính tổng của khoảng thời gian kết xuất khung thứ hai c và khoảng thời gian khung SF thứ hai c để thu được khoảng thời gian xử lý khung thứ hai c. Theo cách này, thiết bị điện tử có thể thu được ba khoảng thời gian xử lý khung thứ hai trong chu kỳ đo thứ nhất.

S801b. Thiết bị điện tử xác định khoảng thời gian xử lý khung thứ nhất trong chu kỳ đo thứ nhất dựa trên một hoặc nhiều khoảng thời gian xử lý khung thứ hai.

Trong sự thi hành, một hoặc nhiều khoảng thời gian xử lý khung thứ hai gồm có chỉ một khoảng thời gian xử lý khung thứ hai. Trong sự thi hành này, khoảng thời gian xử lý khung thứ nhất bằng với khoảng thời gian xử lý khung thứ hai.

Trong sự thi hành, một hoặc nhiều khoảng thời gian xử lý khung thứ hai có thể gồm có nhiều khoảng thời gian xử lý khung thứ hai. Khoảng thời gian xử lý khung thứ nhất là trị số trung bình của nhiều khoảng thời gian xử lý khung thứ hai. Với tham chiếu đến ví dụ đã nói ở trên, khoảng thời gian xử lý khung thứ nhất trong chu kỳ đo thứ nhất có thể là

trị số trung bình của khoảng thời gian xử lý khung thứ hai a, khoảng thời gian xử lý khung thứ hai b, và khoảng thời gian xử lý khung thứ hai c.

Trong sự thi hành khác, một hoặc nhiều khoảng thời gian xử lý khung thứ hai có thể gồm có nhiều khoảng thời gian xử lý khung thứ hai. Khoảng thời gian xử lý khung thứ nhất là khoảng thời gian xử lý khung thứ hai dài nhất trong số nhiều khoảng thời gian xử lý khung thứ hai. Với tham chiếu đến ví dụ đã nói ở trên, khoảng thời gian xử lý khung thứ nhất trong chu kỳ đo thứ nhất có thể là khoảng thời gian xử lý khung thứ hai dài nhất trong khoảng thời gian xử lý khung thứ hai a, khoảng thời gian xử lý khung thứ hai b, và khoảng thời gian xử lý khung thứ hai c.

Nó có thể được hiểu là nếu khoảng thời gian xử lý khung thứ nhất trong chu kỳ đo thứ nhất (nghĩa là, chu kỳ đo trước thời gian hiện thời) là ngắn hơn hoặc bằng khoảng thời gian khung đơn được thiết đặt trước, thì nó chỉ báo là thiết bị điện tử có thể hoàn thành sự vẽ, sự kết xuất, và sự soạn lớp trong một chu kỳ đồng bộ hóa trong chu kỳ đo thứ nhất. Trong trường hợp này, trong chu kỳ đo (nghĩa là, chu kỳ đo trong đó thời gian hiện thời được xác định vị trí) tiếp theo chu kỳ đo thứ nhất, có khả năng tương đối cao là thiết bị điện tử hoàn thành sự vẽ, sự kết xuất, và sự soạn lớp trong một chu kỳ đồng bộ hóa. Trong trường hợp này, thiết bị điện tử có thể thực hiện S401.

Nó cần lưu ý là, trong phương án này của sáng chế, việc thiết bị điện tử thực hiện sự vẽ, sự kết xuất, và sự soạn lớp trong một chu kỳ đồng bộ hóa có thể gồm có theo cách cụ thể: thiết bị điện tử vẽ một hoặc nhiều lớp thứ nhất trong chu kỳ đồng bộ hóa thứ nhất để đáp lại tín hiệu đồng bộ hóa dọc 1, và kết xuất một hoặc nhiều lớp thứ nhất, và sau khi kết xuất một hoặc nhiều lớp thứ nhất, thực hiện sự soạn lớp trên một hoặc nhiều lớp thứ nhất được kết xuất để thu được khung hình ảnh thứ nhất. Chu kỳ đồng bộ hóa thứ nhất là chu kỳ đồng bộ hóa tương ứng với tín hiệu đồng bộ hóa dọc 1. Ví dụ, chu kỳ đồng bộ hóa thứ nhất có thể là chu kỳ đồng bộ hóa  $T_z$  từ thời gian  $t_1$  đến thời gian  $t_2$  được thể hiện trên FIG. 6A(b). Nói cách khác, trong phương án này của sáng chế, thiết bị điện tử có thể bắt đầu sự soạn lớp trong một chu kỳ đồng bộ hóa (nghĩa là, chu kỳ đồng bộ hóa thứ nhất) trong đó sự vẽ và kết xuất lớp được thực hiện.

Nếu khoảng thời gian xử lý khung thứ nhất trong chu kỳ đo thứ nhất (nghĩa là,

chu kỳ đo trước thời gian hiện thời) là dài hơn so với khoảng thời gian khung đơn được thiết đặt trước, thì nó chỉ báo là thiết bị điện tử không thể hoàn thành sự vẽ, sự kết xuất, và sự soạn lớp trong một chu kỳ đồng bộ hóa trong chu kỳ đo thứ nhất. Trong trường hợp này, trong chu kỳ đo (nghĩa là, chu kỳ đo trong đó thời gian hiện thời được xác định vị trí) tiếp theo chu kỳ đo thứ nhất, có khả năng tương đối thấp là thiết bị điện tử hoàn thành sự vẽ, sự kết xuất, và sự soạn lớp trong một chu kỳ đồng bộ hóa. Trong trường hợp này, thiết bị điện tử có thể thực hiện S802 và S803.

S802. Thiết bị điện tử vẽ một hoặc nhiều lớp thứ nhất để đáp lại tín hiệu đồng bộ hóa dọc 1, và kết xuất một hoặc nhiều lớp thứ nhất.

S803. Để đáp lại tín hiệu đồng bộ hóa dọc 2, thiết bị điện tử thực hiện sự soạn lớp trên một hoặc nhiều lớp thứ nhất được kết xuất để thu được khung hình ảnh thứ nhất.

Theo cách cụ thể, để đáp lại tín hiệu đồng bộ hóa dọc 2, thiết bị điện tử có thể thực hiện sự soạn lớp trên lớp thứ nhất được kết xuất để thu được khung hình ảnh thứ nhất trong chu kỳ đồng bộ hóa thứ hai. Chu kỳ đồng bộ hóa thứ hai là khác với chu kỳ đồng bộ hóa thứ nhất. Ví dụ, như được thể hiện trên FIG. 6A(a), chu kỳ đồng bộ hóa thứ nhất có thể là chu kỳ đồng bộ hóa  $T_Z$  từ thời gian  $t_1$  đến thời gian  $t_2$ . Chu kỳ đồng bộ hóa thứ hai có thể là chu kỳ đồng bộ hóa  $T_Z$  từ thời gian  $t_2$  đến thời gian  $t_3$ .

Ví dụ, nếu khoảng thời gian xử lý khung thứ nhất trong chu kỳ đo thứ nhất là dài hơn so với khoảng thời gian khung đơn được thiết đặt trước, như được thể hiện trên FIG. 6A(a), thì thiết bị điện tử không thực hiện sự soạn lớp (nghĩa là, sự soạn khung hình ảnh) tại thời gian  $t_6$ , nhưng thực hiện sự soạn lớp để đáp lại tín hiệu đồng bộ hóa dọc 2 tại thời gian  $t_2$  sau khi tín hiệu đồng bộ hóa dọc 2 tại thời gian  $t_2$  đến.

Trong phương án này của sáng chế, thiết bị điện tử có thể vẽ và kết xuất một hoặc nhiều lớp thứ nhất để đáp lại tín hiệu đồng bộ hóa dọc 1 chỉ khi nó được dự đoán là khoảng thời gian được yêu cầu bởi thiết bị điện tử cho sự vẽ, sự kết xuất, và sự soạn lớp là ngắn hơn hoặc bằng khoảng thời gian khung đơn được thiết đặt trước; và sau khi kết xuất một hoặc nhiều lớp thứ nhất, thiết bị điện tử có thể thực hiện sự soạn lớp trên một hoặc nhiều lớp thứ nhất được kết xuất để thu được khung hình ảnh thứ nhất. Bởi vậy, khả năng

của hiện tượng mà sự soạn lớp chỉ có thể được thực hiện trước nhưng độ trễ đáp lại của thiết bị điện tử không thể được rút ngắn trong trường hợp thứ hai có thể được giảm bớt.

#### Phương án 7

Trong phương án này, điều kiện để thực hiện phương pháp để xử lý hình ảnh bởi thiết bị điện tử dựa trên các tín hiệu đồng bộ hóa dọc trong bất kỳ một trong các phương án đã nói ở trên được mô tả. Theo cách cụ thể, điều kiện hoặc hoàn cảnh dưới đó thiết bị điện tử có thể thực hiện phương pháp đã nói ở trên có thể được mô tả trong phương án này.

Thiết bị điện tử có thể thực hiện phương pháp trong phương án này của sáng chế trong chế độ kết xuất được tăng tốc, ví dụ, S401 và S402, và các bước có liên quan của nó. Theo cách cụ thể, trước S401, phương pháp trong phương án này của sáng chế có thể gồm có thêm nữa S901. Ví dụ, như được thể hiện trên FIG. 9, trước S401 được thể hiện trên FIG. 4, phương pháp trong phương án này của sáng chế có thể gồm có thêm nữa S901.

S901. Thiết bị điện tử bắt đầu chế độ kết xuất được tăng tốc để đáp lại sự kiện thứ nhất.

Sau khi bắt đầu chế độ kết xuất được tăng tốc, và trước khi tín hiệu đồng bộ hóa dọc thứ nhất 2 sau khi sự kết xuất của một hoặc nhiều lớp thứ nhất được kết thúc đến, thiết bị điện tử có thể bắt đầu để thực hiện sự soạn lớp trên lớp được kết xuất để thu được khung hình ảnh.

Ví dụ, trong phương án này của sáng chế, sự kiện thứ nhất được minh họa ở đây nhờ sử dụng hai sự thi hành sau đây: sự thi hành (I) và sự thi hành (II).

Trong sự thi hành (I), sự kiện thứ nhất có thể là việc thiết bị điện tử nhận hoạt động thứ nhất của người dùng. Hoạt động thứ nhất được sử dụng để khởi động thiết bị điện tử để bắt đầu chế độ kết xuất được tăng tốc.

Ví dụ, thiết bị điện tử là điện thoại di động 1001. Như được thể hiện trên FIG. 10(a), hoạt động thứ nhất có thể là hoạt động gõ (tapping) được thực hiện bởi người dùng trên tùy chọn "kết xuất được tăng tốc" 1003 trên giao diện các thiết đặt 1002 được hiển thị bởi điện thoại di động 1001. Hoạt động thứ nhất được sử dụng để làm cho tùy chọn "kết xuất được tăng tốc" 1003 có khả năng, để khởi động điện thoại di động 1001 để bắt đầu

chế độ kết xuất được tăng tốc.

Cho ví dụ khác, như được thể hiện trên FIG. 10(b), hoạt động thứ nhất có thể là hoạt động gõ được thực hiện bởi người dùng trên nút "kết xuất được tăng tốc" 1005 trong thanh thông báo 1004 được hiển thị bởi điện thoại di động 1001. Hoạt động thứ nhất được sử dụng để làm cho nút "kết xuất được tăng tốc" 1005 có khả năng, để khởi động điện thoại di động 1001 để bắt đầu chế độ kết xuất được tăng tốc.

Trong sự thi hành (II), sự kiện thứ nhất có thể là việc khoảng thời gian xử lý khung thứ nhất trong chu kỳ đo thứ nhất là ngắn hơn hoặc bằng khoảng thời gian khung đơn được thiết đặt trước. Cho các sự mô tả chi tiết của chu kỳ đo thứ nhất, khoảng thời gian khung đơn được thiết đặt trước, và khoảng thời gian xử lý khung thứ nhất là ngắn hơn hoặc bằng khoảng thời gian khung đơn được thiết đặt trước, tham chiếu đến nội dung có liên quan trong phương án đã nói ở trên. Các chi tiết không được mô tả lần nữa ở đây trong phương án này của sáng chế.

Thêm nữa, thiết bị điện tử có thể thoát chế độ kết xuất được tăng tốc. Sau khi thiết bị điện tử thoát chế độ kết xuất được tăng tốc, thiết bị điện tử có thể thực hiện sự soạn lớp chỉ để đáp lại tín hiệu đồng bộ hóa dọc 2. Theo cách cụ thể, phương pháp trong phương án này của sáng chế có thể gồm có thêm nữa S902 đến S905. Ví dụ, như được thể hiện trên FIG. 9, phương pháp trong phương án này của sáng chế có thể gồm có thêm nữa S902 đến S905.

S902. Thiết bị điện tử thoát chế độ kết xuất được tăng tốc để đáp lại sự kiện thứ hai.

Ví dụ, trong phương án này của sáng chế, sự kiện thứ hai được minh họa ở đây nhờ sử dụng hai sự thi hành sau đây: sự thi hành (a) và sự thi hành (b).

Trong sự thi hành (a), sự kiện thứ hai có thể là việc thiết bị điện tử nhận hoạt động thứ hai của người dùng. Hoạt động thứ hai được sử dụng để khởi động thiết bị điện tử để thoát chế độ kết xuất được tăng tốc.

Hoạt động thứ hai tương ứng với hoạt động thứ nhất. Ví dụ, hoạt động thứ hai có thể là việc sau khi thiết bị điện tử làm cho tùy chọn "kết xuất được tăng tốc" 1003 hoặc

nút "kết xuất được tăng tốc" 1005 có khả năng để đáp lại hoạt động thứ nhất của người dùng để bắt đầu chế độ kết xuất được tăng tốc, thiết bị điện tử nhận hoạt động gõ được thực hiện bởi người dùng trên tùy chọn "kết xuất được tăng tốc" 1003 hoặc nút "kết xuất được tăng tốc" 1005. Để đáp lại hoạt động thứ hai, điện thoại di động 1001 có thể làm cho tùy chọn "kết xuất được tăng tốc" 1003 hoặc nút "kết xuất được tăng tốc" 1005 mất khả năng, để thoát hoặc làm cho chế độ kết xuất được tăng tốc mất khả năng.

Trong sự thi hành (b), sự kiện thứ hai có thể là việc khoảng thời gian xử lý khung thứ nhất trong chu kỳ đo thứ nhất là dài hơn so với khoảng thời gian khung đơn được thiết đặt trước. Cho các sự mô tả chi tiết của chu kỳ đo thứ nhất, khoảng thời gian khung đơn được thiết đặt trước, và khoảng thời gian xử lý khung thứ nhất là dài hơn hoặc bằng khoảng thời gian khung đơn được thiết đặt trước, tham chiếu đến nội dung có liên quan trong phương án đã nói ở trên. Các chi tiết không được mô tả lần nữa ở đây trong phương án này của sáng chế.

S903. Thiết bị điện tử vẽ một hoặc nhiều lớp thứ hai để đáp lại tín hiệu đồng bộ hóa dọc 1, và kết xuất một hoặc nhiều lớp thứ hai.

S904. Để đáp lại tín hiệu đồng bộ hóa dọc 2, thiết bị điện tử thực hiện sự soạn lớp trên một hoặc nhiều lớp thứ hai được kết xuất để thu được khung hình ảnh thứ hai.

Sau khi thoát chế độ kết xuất được tăng tốc, và trước khi tín hiệu đồng bộ hóa dọc thứ nhất 2 sau khi sự kết xuất của một hoặc nhiều lớp thứ nhất được kết thúc đến, thiết bị điện tử không thể bắt đầu để thực hiện sự soạn lớp trên lớp thứ hai được kết xuất. Thay cho đó, thiết bị điện tử cần đợi sự đến của tín hiệu đồng bộ hóa dọc 2, và để đáp lại tín hiệu đồng bộ hóa dọc 2, thiết bị điện tử thực hiện sự soạn lớp trên lớp thứ hai được kết xuất để thu được khung hình ảnh thứ hai.

Ví dụ, như được thể hiện trên FIG. 6A(a), thiết bị điện tử không thực hiện sự soạn lớp tại thời gian  $t_6$ . Thay cho đó, thiết bị điện tử có thể thực hiện sự soạn lớp trên lớp được kết xuất để thu được khung hình ảnh để đáp lại tín hiệu đồng bộ hóa dọc 2 tại thời gian  $t_2$  chỉ sau khi đợi sự đến của tín hiệu đồng bộ hóa dọc 2 tại thời gian  $t_2$ .

S905. Thiết bị điện tử làm mới và hiển thị khung hình ảnh thứ hai để đáp lại tín

hiệu đồng bộ hóa dọc 3.

Trong phương án này của sáng chế, thiết bị điện tử có thể bắt đầu chế độ kết xuất được tăng tốc để đáp lại hoạt động của người dùng, hoặc có thể bắt đầu theo cách tự động chế độ kết xuất được tăng tốc dựa trên khoảng thời gian được yêu cầu bởi thiết bị điện tử cho sự vẽ, sự kết xuất, và sự soạn lớp trong chu kỳ đo.

Nó cần lưu ý là chế độ kết xuất được tăng tốc chỉ là tên của chế độ làm việc trong đó thiết bị điện tử thực hiện phương pháp trong phương án này của sáng chế. Chế độ kết xuất được tăng tốc có thể cũng có tên khác. Điều này không được giới hạn trong phương án này của sáng chế. Ví dụ, chế độ kết xuất được tăng tốc có thể cũng được tham chiếu đến như chế độ kết xuất và soạn được tăng tốc, hoặc chế độ soạn được tăng tốc.

#### Phương án 8

Với tham chiếu đến phương án đã nói ở trên, phương pháp trong phương án của sáng chế được mô tả thêm nữa trong phương án này. Theo cách cụ thể, thiết bị điện tử có thể thu được theo chu kỳ khoảng thời gian xử lý khung thứ nhất trong mỗi chu kỳ đo. Nếu khoảng thời gian xử lý khung thứ nhất trong một chu kỳ đo (ví dụ, chu kỳ đo thứ nhất) là dài hơn so với khoảng thời gian khung đơn được thiết đặt trước, thì nó chỉ báo là có khả năng tương đối thấp là thiết bị điện tử hoàn thành sự vẽ, sự kết xuất, và sự soạn lớp trong một chu kỳ đồng bộ hóa. Trong trường hợp này, trong phương án này, thiết bị điện tử có thể thực hiện sự lập lịch dương trên tài nguyên phần cứng của thiết bị điện tử, để rút ngắn khoảng thời gian được yêu cầu bởi thiết bị điện tử cho sự vẽ lớp, sự kết xuất lớp, và/hoặc sự soạn lớp. Bởi vậy, khả năng mà thiết bị điện tử hoàn thành sự vẽ, sự kết xuất, và sự soạn lớp trong một chu kỳ đồng bộ hóa có thể được tăng. Trong phương án này của sáng chế, phương pháp cụ thể để thực hiện sự lập lịch dương bởi thiết bị điện tử trên tài nguyên phần cứng được mô tả nhờ sử dụng ví dụ trong đó thiết bị điện tử tăng tần số làm việc của bộ xử lý của thiết bị điện tử.

Theo cách cụ thể, phương pháp trong phương án này của sáng chế có thể gồm có thêm nữa S1101 đến S1104. Ví dụ, như được thể hiện trên FIG. 11, phương pháp trong phương án này của sáng chế có thể gồm có thêm nữa S1101 đến S1104.

S1101. Thiết bị điện tử thu được khoảng thời gian xử lý khung thứ nhất trong chu kỳ đo thứ nhất.

Thiết bị điện tử có thể thực hiện S801a và S801b để đáp lại sự hết hạn của chu kỳ đo thứ nhất, để thu được khoảng thời gian xử lý khung thứ nhất trong chu kỳ đo thứ nhất.

S1102. Thiết bị điện tử xác định liệu khoảng thời gian xử lý khung thứ nhất trong chu kỳ đo thứ nhất là ngắn hơn hoặc bằng khoảng thời gian khung đơn được thiết đặt trước.

Khoảng thời gian xử lý khung thứ nhất là tổng của khoảng thời gian kết xuất khung thứ nhất và khoảng thời gian khung SF thứ nhất. Khoảng thời gian kết xuất khung thứ nhất là khoảng thời gian được yêu cầu để vẽ lớp và kết xuất lớp được vẽ. Khoảng thời gian khung SF thứ nhất là khoảng thời gian được yêu cầu để thực hiện sự soạn lớp trên lớp được kết xuất.

Ví dụ, thiết bị điện tử có thể đo theo chu kỳ khoảng thời gian xử lý khung thứ nhất trong mỗi chu kỳ đo. Chu kỳ đo thứ nhất là chu kỳ đo trước thời gian hiện thời. Ví dụ, chu kỳ đo trong phương án này của sáng chế có thể là khoảng thời gian bất kỳ của 1s, 2s, 3s, hoặc 5s. Cho các sự mô tả chi tiết của S1102, tham chiếu đến các sự mô tả có liên quan trong S801. Các chi tiết không được mô tả lần nữa ở đây trong phương án này của sáng chế.

Nó có thể được hiểu là nếu tần số làm việc của bộ xử lý là cao hơn, thì tốc độ tính toán của bộ xử lý là cao hơn, và khoảng thời gian được yêu cầu bởi thiết bị điện tử cho sự vẽ, sự kết xuất, và sự soạn lớp là ngắn hơn. Nếu khoảng thời gian xử lý khung thứ nhất trong chu kỳ đo thứ nhất là ngắn hơn hoặc bằng khoảng thời gian khung đơn được thiết đặt trước, thì nó chỉ báo là tần số làm việc của bộ xử lý là đủ để bảo đảm là thiết bị điện tử hoàn thành sự vẽ, sự kết xuất, và sự soạn lớp trong một chu kỳ đồng bộ hóa, và thiết bị điện tử không cần tăng thêm nữa tần số làm việc của bộ xử lý.

Nếu khoảng thời gian xử lý khung thứ nhất trong chu kỳ đo thứ nhất là dài hơn so với khoảng thời gian khung đơn được thiết đặt trước, thì nó chỉ báo là tần số làm việc của bộ xử lý là tương đối thấp và không đủ để bảo đảm là thiết bị điện tử hoàn thành sự vẽ,

sự kết xuất, và sự soạn lớp trong một chu kỳ đồng bộ hóa, và thiết bị điện tử có thể tăng tần số làm việc của bộ xử lý. Ví dụ, thiết bị điện tử có thể thực hiện S1104 để tăng tần số làm việc của bộ xử lý. Tuy nhiên, thiết bị điện tử có thể tăng tần số làm việc của bộ xử lý chỉ khi tần số làm việc hiện thời của bộ xử lý là thấp hơn so với công suất làm việc cực đại của bộ xử lý. Bởi vậy, như được thể hiện trên FIG. 11, sau S1102, nếu khoảng thời gian xử lý khung thứ nhất trong chu kỳ đo thứ nhất là dài hơn so với khoảng thời gian khung đơn được thiết đặt trước, thì thiết bị điện tử có thể thực hiện S1103.

S1103. Thiết bị điện tử xác định là tần số làm việc hiện thời của bộ xử lý là thấp hơn so với tần số làm việc cực đại của bộ xử lý.

Theo cách cụ thể, nếu tần số làm việc hiện thời của bộ xử lý là thấp hơn so với công suất làm việc cực đại của bộ xử lý, thì thiết bị điện tử có thể thực hiện S1104. Nếu tần số làm việc hiện thời của bộ xử lý là công suất làm việc cực đại của bộ xử lý, thì thiết bị điện tử không cần điều chỉnh tần số làm việc của bộ xử lý.

S1104. Thiết bị điện tử tăng tần số làm việc của bộ xử lý.

Ví dụ, bộ xử lý trong phương án này của sáng chế có thể gồm có ít nhất một trong CPU và GPU. Đơn vị của tần số làm việc  $f$  của bộ xử lý có thể là hertz (Hz, gọi tắt là Hz), kilohertz (kHz), megahertz (MHz), hoặc gigahertz (GHz).

Trong sự thi hành, thiết bị điện tử có thể tăng tần số làm việc của bộ xử lý dựa trên bước được thiết đặt trước thứ nhất. Ví dụ, đơn vị của bước được thiết đặt trước thứ nhất có thể là Hz, kHz, hoặc MHz. Bước được thiết đặt trước thứ nhất có thể được tạo cấu hình trước trong thiết bị điện tử. Như một sự lựa chọn, bước được thiết đặt trước thứ nhất có thể được thiết đặt bởi người dùng trong thiết bị điện tử.

Trong sự thi hành khác, thiết bị điện tử có thể tăng tần số làm việc của bộ xử lý dựa trên sự chênh lệch giữa khoảng thời gian xử lý khung thứ nhất và khoảng thời gian khung đơn được thiết đặt trước, để cho khoảng thời gian xử lý khung thứ hai trong chu kỳ đo tiếp theo là ngắn hơn hoặc bằng khoảng thời gian khung đơn được thiết đặt trước. Trong sự thi hành này, phạm vi để điều chỉnh tần số làm việc của bộ xử lý bởi thiết bị điện tử là tỷ lệ với trị số của sự chênh lệch. Nói cách khác, nếu sự chênh lệch giữa khoảng thời gian

xử lý khung thứ nhất và khoảng thời gian khung đơn được thiết đặt trước là lớn hơn, thì phạm vi để điều chỉnh tần số làm việc của bộ xử lý bởi thiết bị điện tử là lớn hơn. Nếu sự chênh lệch giữa khoảng thời gian xử lý khung thứ nhất và khoảng thời gian khung đơn được thiết đặt trước là nhỏ hơn, thì phạm vi để điều chỉnh tần số làm việc của bộ xử lý bởi thiết bị điện tử là nhỏ hơn.

Trong một số phương án, thiết bị điện tử có thể điều chỉnh tần số làm việc của bộ xử lý nhờ sử dụng mô hình AI được thiết đặt trước dựa trên khoảng thời gian xử lý khung thứ nhất và khoảng thời gian khung đơn được thiết đặt trước. Mô hình AI được thiết đặt trước được thu được nhờ huấn luyện số lượng lớn của các mẫu. Mô hình AI được thiết đặt trước là mô hình AI có chức năng để điều chỉnh tần số làm việc của bộ xử lý dựa trên khoảng thời gian xử lý khung thứ nhất, để tăng khả năng của sự kết xuất và soạn khung đơn. Sự kết xuất và soạn khung đơn có nghĩa là thiết bị điện tử hoàn thành sự vẽ, sự kết xuất, và sự soạn lớp trong một chu kỳ đồng bộ.

Như được thể hiện trên FIG. 11, sau S1102, nếu khoảng thời gian xử lý khung thứ nhất là ngắn hơn hoặc bằng khoảng thời gian khung đơn được thiết đặt trước, thì thiết bị điện tử có thể thực hiện S401 và S402; hoặc nếu khoảng thời gian xử lý khung thứ nhất là dài hơn so với khoảng thời gian khung đơn được thiết đặt trước, thì thiết bị điện tử có thể thực hiện thêm nữa S802, S803, và S402.

Sau S1102, nếu khoảng thời gian xử lý khung thứ nhất là dài hơn so với khoảng thời gian khung đơn được thiết đặt trước, thì thiết bị điện tử thực hiện S1103. Nói cách khác, khi thiết bị điện tử thực hiện S1103, khoảng thời gian xử lý khung thứ nhất là dài hơn so với khoảng thời gian khung đơn được thiết đặt trước, và có khả năng tương đối thấp là thiết bị điện tử hoàn thành sự vẽ, sự kết xuất, và sự soạn lớp trong một chu kỳ đồng bộ hóa. Bởi vậy, sau S1103, nếu tần số làm việc hiện thời của thiết bị điện tử bằng với tần số làm việc cực đại, thì nó chỉ báo là ngay cả nếu bộ xử lý làm việc ở tần số làm việc cực đại, có khả năng tương đối thấp là thiết bị điện tử hoàn thành sự vẽ, sự kết xuất, và sự soạn lớp trong một chu kỳ đồng bộ hóa.

Trong trường hợp này, thiết bị điện tử có thể thực hiện sự vẽ, sự kết xuất, và sự soạn lớp nhờ sử dụng giải pháp thông thường. Như được thể hiện trên FIG. 11, sau S1103,

nếu tần số làm việc hiện thời của thiết bị điện tử bằng với tần số làm việc cực đại, thì thiết bị điện tử có thể thực hiện S802, S803, và S402.

Nó cần lưu ý là, như được thể hiện trên FIG. 11, khi thiết bị điện tử thực hiện S401 và S402, thiết bị điện tử ở trong chế độ kết xuất được tăng tốc; hoặc khi thiết bị điện tử thực hiện S802, S803, và S402, thiết bị điện tử đã thoát chế độ kết xuất được tăng tốc.

Trong phương án này của sáng chế, khi khoảng thời gian xử lý khung thứ nhất là dài hơn so với khoảng thời gian khung đơn được thiết đặt trước, nghĩa là, khi khả năng mà thiết bị điện tử hoàn thành sự vẽ, sự kết xuất, và sự soạn lớp trong một chu kỳ đồng bộ hóa là tương đối thấp, thiết bị điện tử có thể tăng tần số làm việc của bộ xử lý của thiết bị điện tử. Theo cách này, tốc độ tính toán của bộ xử lý có thể được tăng, để rút ngắn khoảng thời gian được yêu cầu bởi thiết bị điện tử cho sự vẽ, sự kết xuất, và sự soạn lớp, và tăng khả năng mà thiết bị điện tử hoàn thành sự vẽ, sự kết xuất, và sự soạn lớp trong một chu kỳ đồng bộ hóa. Bởi vậy, nếu thiết bị điện tử có thể hoàn thành sự vẽ, sự kết xuất, và sự soạn lớp trong một chu kỳ đồng bộ hóa, thì độ trễ đáp lại của thiết bị điện tử có thể được rút ngắn bởi một chu kỳ đồng bộ hóa, và sự trôi chảy (ví dụ, độ trễ chạm) của thiết bị điện tử có thể được cải thiện.

Nó có thể được hiểu là, mặc dù bộ xử lý của thiết bị điện tử có tần số làm việc tương đối cao, mà có thể tăng tốc độ tính toán của thiết bị điện tử và rút ngắn khoảng thời gian được yêu cầu bởi thiết bị điện tử cho sự vẽ, sự kết xuất, và sự soạn lớp, tần số làm việc cao hơn của bộ xử lý có nghĩa là sự tiêu thụ công suất cao hơn. Trong phương án này của sáng chế, thiết bị điện tử có thể giảm thêm nữa tần số làm việc của bộ xử lý khi khoảng thời gian xử lý khung thứ nhất đáp ứng điều kiện được thiết đặt trước. Theo cách này, sự tiêu thụ công suất của thiết bị điện tử có thể được giảm bớt. Theo cách cụ thể, phương pháp trong phương án này của sáng chế có thể gồm có thêm nữa S1201.

S1201. Nếu khoảng thời gian xử lý khung thứ nhất đáp ứng điều kiện được thiết đặt trước, thì giảm tần số làm việc của bộ xử lý.

Trong sự thi hành, việc khoảng thời gian xử lý khung thứ nhất đáp ứng điều kiện được thiết đặt trước có thể gồm có theo cách cụ thể: khoảng thời gian xử lý khung thứ nhất

là ngắn hơn so với khoảng thời gian khung đơn được thiết đặt trước.

Nếu khoảng thời gian xử lý khung thứ nhất là ngắn hơn so với khoảng thời gian khung đơn được thiết đặt trước, thì nó chỉ báo là có khả năng tương đối cao là thiết bị điện tử hoàn thành sự vẽ, sự kết xuất, và sự soạn lớp trong một chu kỳ đồng bộ hóa. Trong trường hợp này, có thể bởi vì tần số làm việc của bộ xử lý là tương đối cao, tốc độ tính toán của bộ xử lý là tương đối cao, và thiết bị điện tử có thể hoàn thành sự vẽ, sự kết xuất, và sự soạn lớp trong một chu kỳ đồng bộ. Tuy nhiên, tần số làm việc quá cao của bộ xử lý gây ra sự tiêu thụ công suất tương đối cao của thiết bị điện tử. Bởi vậy, thiết bị điện tử có thể giảm bớt tần số làm việc của bộ xử lý.

Trong sự thi hành khác, việc khoảng thời gian xử lý khung thứ nhất đáp ứng điều kiện được thiết đặt trước có thể gồm có theo cách cụ thể: khoảng thời gian xử lý khung thứ nhất là ngắn hơn so với khoảng thời gian khung đơn được thiết đặt trước, và sự chênh lệch giữa khoảng thời gian khung đơn được thiết đặt trước và khoảng thời gian xử lý khung thứ nhất là lớn hơn so với khoảng thời gian được thiết đặt trước thứ nhất.

Nếu khoảng thời gian xử lý khung thứ nhất là ngắn hơn so với khoảng thời gian khung đơn được thiết đặt trước, và sự chênh lệch giữa khoảng thời gian khung đơn được thiết đặt trước và khoảng thời gian xử lý khung thứ nhất là lớn hơn so với khoảng thời gian được thiết đặt trước thứ nhất, thì nó chỉ báo là sau khi thiết bị điện tử hoàn thành sự vẽ, sự kết xuất, và sự soạn lớp trong một chu kỳ đồng bộ hóa, thiết bị điện tử có thể thêm nữa cần đợi chu kỳ thời gian cho sự đến của tín hiệu đồng bộ hóa dọc 3, và sau đó có thể làm mới và hiển thị khung hình ảnh được soạn để đáp lại tín hiệu đồng bộ hóa dọc 3. Trong trường hợp này, bộ xử lý nói chung là làm việc ở tần số tương đối cao. Để giảm bớt sự tiêu thụ công suất của thiết bị điện tử, thiết bị điện tử có thể giảm tần số làm việc của bộ xử lý.

Trong phương án này của sáng chế, phương pháp để giảm tần số làm việc của bộ xử lý bởi thiết bị điện tử có thể gồm có: thiết bị điện tử giảm tần số làm việc của bộ xử lý dựa trên bước được thiết đặt trước thứ hai. Bước được thiết đặt trước thứ hai có thể bằng với bước được thiết đặt trước thứ nhất. Như một sự lựa chọn, bước được thiết đặt trước thứ hai có thể ít hơn so với bước được thiết đặt trước thứ nhất.

Nó cần lưu ý là khi bước được thiết đặt trước thứ hai là ít hơn so với bước được thiết đặt trước thứ nhất, thiết bị điện tử có thể điều chỉnh tần số làm việc của bộ xử lý theo cách tăng lên nhanh và hạ thấp chậm. Điều này giúp thiết bị điện tử thực hiện phương pháp trong phương án này của sáng chế, rút ngắn độ trễ đáp lại chạm của thiết bị điện tử, và cải thiện sự trôi chảy (ví dụ, độ trễ chạm) của thiết bị điện tử.

Trong một số phương án, để ngăn hiện tượng bóng bàn trong lúc sự điều chỉnh của tần số làm việc của bộ xử lý, thiết bị điện tử có thể giảm tần số làm việc của bộ xử lý chỉ khi các khoảng thời gian xử lý khung thứ nhất trong N chu kỳ đo liên tiếp đáp ứng điều kiện được thiết đặt trước. Ví dụ, như được thể hiện trên FIG. 12, sau S1102 được thể hiện trên FIG. 11, phương pháp trong phương án này của sáng chế có thể gồm có thêm nữa S1201a và S1202.

S1201a. Thiết bị điện tử xác định là các khoảng thời gian xử lý khung thứ nhất trong N chu kỳ đo liên tiếp đáp ứng điều kiện được thiết đặt trước.

$N \geq 2$ , và N là số nguyên dương. Ví dụ, N có thể là số nguyên dương bất kỳ như 5, 4, 3, 2, hoặc 6.

Ví dụ, phương pháp để xác định, bởi thiết bị điện tử, là các khoảng thời gian xử lý khung thứ nhất trong N chu kỳ đo liên tiếp đáp ứng điều kiện được thiết đặt trước có thể gồm có: nếu khoảng thời gian xử lý khung thứ nhất trong một chu kỳ đo (ví dụ, chu kỳ đo 1) đáp ứng điều kiện được thiết đặt trước, thì thiết bị điện tử có thể cộng 1 vào trị số đếm của bộ đếm, trong đó trị số đếm ban đầu của bộ đếm là 0; và nếu khoảng thời gian xử lý khung thứ nhất trong chu kỳ đo tiếp theo chu kỳ đo 1 đáp ứng điều kiện được thiết đặt trước, thì thiết bị điện tử cộng 1 vào trị số đếm của bộ đếm; hoặc nếu khoảng thời gian xử lý khung thứ nhất trong chu kỳ đo tiếp theo chu kỳ đo 1 không đáp ứng điều kiện được thiết đặt trước, thì thiết bị điện tử thiết đặt lại trị số đếm của bộ đếm thành 0.

Theo cách tùy chọn, trong một số phương án, thiết bị điện tử có thể đi vào chế độ kết xuất được tăng tốc chỉ khi xác định là các khoảng thời gian xử lý khung thứ nhất trong N chu kỳ đo liên tiếp đáp ứng điều kiện được thiết đặt trước.

S1202. Thiết bị điện tử giảm tần số làm việc của bộ xử lý.

Nó cần lưu ý là, trong phương án này, cho việc khoảng thời gian xử lý khung thứ nhất đáp ứng điều kiện được thiết đặt trước, và phương pháp để giảm tần số làm việc của bộ xử lý bởi thiết bị điện tử, tham chiếu đến các sự mô tả có liên quan trong phương án đã nói ở trên. Các chi tiết không được mô tả lần nữa ở đây trong phương án này của sáng chế.

Trong phương án này của sáng chế, thiết bị điện tử có thể giảm tần số làm việc của bộ xử lý chỉ khi các khoảng thời gian xử lý khung thứ nhất trong N chu kỳ đo liên tiếp đáp ứng điều kiện được thiết đặt trước. Điều này có thể không chỉ ngăn hiện tượng bóng bàn trong lúc sự điều chỉnh của tần số làm việc của bộ xử lý, mà cũng thi hành sự tăng lên nhanh và hạ thấp chậm trong lúc sự điều chỉnh của tần số làm việc của bộ xử lý. Trong khi bảo đảm sự ổn định hệ thống của thiết bị điện tử trong sự vẽ, sự kết xuất, và sự soạn lớp, điều này có thể tăng khả năng mà thiết bị điện tử hoàn thành sự vẽ, sự kết xuất, và sự soạn lớp trong một chu kỳ đồng bộ hóa, để rút ngắn độ trễ đáp lại chạm của thiết bị điện tử, và cải thiện sự trôi chảy (ví dụ, độ trễ chạm) của thiết bị điện tử.

Trong mỗi chu kỳ đo, nếu khoảng thời gian dài được tiêu thụ ở một số điểm đặc trưng trong lúc sự vẽ và sự kết xuất của một hoặc nhiều lớp, thì thiết bị điện tử có thể không có khả năng để hoàn thành sự vẽ, sự kết xuất, và sự soạn lớp trong một chu kỳ đồng bộ hóa. Trong trường hợp này, thiết bị điện tử có thể thoát chế độ kết xuất được tăng tốc. Sau đó thiết bị điện tử có thể bắt đầu chế độ kết xuất được tăng tốc để đáp lại sự kiện thứ nhất tuần hoàn.

Tuy nhiên, mỗi lần thiết bị điện tử đi vào chế độ kết xuất được tăng tốc, sự mất khung xảy ra. Ví dụ, như được thể hiện trên FIG. 6A(a), trước khi đi vào chế độ kết xuất được tăng tốc, thiết bị điện tử đợi sự đến của tín hiệu đồng bộ hóa dọc 2 tại thời gian  $t_2$ , và sau đó có thể thực hiện sự soạn lớp (nghĩa là, sự soạn khung hình ảnh) chỉ để đáp lại tín hiệu đồng bộ hóa dọc 2 tại thời gian  $t_2$ ; và thiết bị điện tử đợi sự đến của tín hiệu đồng bộ hóa dọc 3 tại thời gian  $t_3$ , và sau đó có thể làm mới và hiển thị khung hình ảnh được soạn chỉ để đáp lại tín hiệu đồng bộ hóa dọc 3 tại thời gian  $t_3$ . Tuy nhiên, như được thể hiện trên FIG. 6A(b), sau khi đi vào chế độ kết xuất được tăng tốc, thiết bị điện tử có thể thực hiện sự soạn lớp (nghĩa là, sự soạn khung hình ảnh) tại thời gian  $t_7$ , và có thể làm mới và hiển

thị khung hình ảnh được soạn để đáp lại tín hiệu đồng bộ hóa dọc 3 tại thời gian  $t_2$ . Bởi vậy, khi thiết bị điện tử đi vào chế độ kết xuất được tăng tốc, một khung của hình ảnh (nghĩa là, một khung hình ảnh) có thể được soạn để đáp lại tín hiệu đồng bộ hóa dọc 2 trước khi thiết bị điện tử đi vào chế độ kết xuất được tăng tốc. Sau khi thiết bị điện tử đi vào chế độ kết xuất được tăng tốc, khung của hình ảnh không được làm mới và được hiển thị bởi màn hình hiển thị, và sự mất khung xảy ra.

Nó có thể được hiểu là một sự mất khung thỉnh thoảng không ảnh hưởng rất nhiều đến hiệu quả hiển thị của màn hình hiển thị và bởi vậy không ảnh hưởng rất nhiều đến trải nghiệm trực quan của người dùng. Tuy nhiên, nếu thiết bị điện tử bắt đầu và thoát chế độ kết xuất được tăng tốc theo cách thường xuyên, thì hiện tượng mất khung xảy ra theo cách thường xuyên. Hiện tượng mất khung thường xuyên ảnh hưởng đến hiệu quả hiển thị của màn hình hiển thị, và ảnh hưởng thêm nữa đến trải nghiệm trực quan của người dùng.

Trong một số phương án, để ngăn thiết bị điện tử khởi bắt đầu và thoát chế độ kết xuất được tăng tốc theo cách thường xuyên, sau khi thiết bị điện tử đi vào chế độ kết xuất được tăng tốc, phương pháp trong phương án này của sáng chế có thể gồm có thêm nữa S1301.

S1301. Trong chu kỳ đo, nếu khoảng thời gian được tiêu thụ ở điểm đặc trưng thứ nhất trong lúc sự vẽ và sự kết xuất của một hoặc nhiều lớp thứ ba là dài hơn so với khoảng thời gian được thiết đặt trước thứ hai tương ứng với điểm đặc trưng thứ nhất, thì thiết bị điện tử điều chỉnh tần số làm việc của bộ xử lý thành tần số làm việc cực đại của bộ xử lý.

Điểm đặc trưng thứ nhất có thể gồm có ít nhất bất kỳ một trong số sau đây: thiết bị điện tử vẽ một hoặc nhiều lớp thứ ba; thiết bị điện tử kết xuất một hoặc nhiều lớp thứ ba; thiết bị điện tử thực thi chức năng bất kỳ trong quy trình để vẽ một hoặc nhiều lớp thứ ba; và thiết bị điện tử thực thi chức năng bất kỳ trong quy trình để kết xuất một hoặc nhiều lớp thứ ba.

Trong phương án này của sáng chế, một khoảng thời gian được thiết đặt trước

thứ hai có thể được thiết đặt cho mỗi điểm đặc trưng thứ nhất. Khoảng thời gian được thiết đặt trước thứ hai có thể được xác định nhờ đo thời gian được yêu cầu bởi số lượng lớn của các thiết bị điện tử để thực hiện các hoạt động tương ứng với điểm dấu hiệu thứ nhất trong nhiều lần.

Nó có thể được hiểu là, trong chu kỳ đo, nếu khoảng thời gian được tiêu thụ ở điểm đặc trưng thứ nhất là dài hơn so với khoảng thời gian được thiết đặt trước thứ hai tương ứng với điểm đặc trưng thứ nhất, thì nó chỉ báo là có khả năng tương đối cao là thiết bị điện tử không thể hoàn thành sự vẽ và sự kết xuất của một hoặc nhiều lớp thứ ba nhờ sử dụng phương pháp tương ứng với chế độ kết xuất được tăng tốc. Một hoặc nhiều lớp thứ ba là các lớp mà đang được vẽ hoặc được kết xuất bởi thiết bị điện tử trong chu kỳ đo. Trong trường hợp này, thiết bị điện tử có thể tăng theo cách tức thời tần số của bộ xử lý, và điều chỉnh tần số làm việc của bộ xử lý thành tần số làm việc cực đại của bộ xử lý. Sau khi tần số của bộ xử lý được tăng theo cách tức thời, tốc độ tính toán của bộ xử lý có thể được tăng, và thêm nữa, khoảng thời gian được yêu cầu bởi thiết bị điện tử cho sự vẽ, sự kết xuất, và sự soạn lớp có thể được rút ngắn.

Nếu thiết bị điện tử vẫn không thể hoàn thành sự vẽ, sự kết xuất, và sự soạn lớp trong một chu kỳ đồng bộ hóa sau khi tăng theo cách tức thời tần số của bộ xử lý, thì thiết bị điện tử có thể thoát chế độ kết xuất được tăng tốc để bảo đảm là thiết bị điện tử có thể hoàn thành sự vẽ, sự kết xuất, và sự soạn lớp, và bảo đảm hiệu quả hiển thị của màn hình hiển thị của thiết bị điện tử. Theo cách cụ thể, sau S1301, phương pháp trong phương án này của sáng chế có thể gồm có thêm nữa S1302.

S1302. Nếu khoảng thời gian xử lý khung thứ ba là dài hơn so với khoảng thời gian khung đơn được thiết đặt trước, thì thiết bị điện tử thực hiện sự soạn lớp trên lớp được kết xuất để đáp lại tín hiệu đồng bộ hóa dọc 2, để thu được khung hình ảnh.

Khoảng thời gian xử lý khung thứ ba là tổng của khoảng thời gian kết xuất khung thứ ba và khoảng thời gian khung SF thứ ba. Khoảng thời gian kết xuất khung thứ ba là khoảng thời gian được yêu cầu để vẽ và kết xuất một hoặc nhiều lớp thứ ba, và khoảng thời gian khung SF thứ ba là khoảng thời gian được yêu cầu để thực hiện sự soạn lớp trên một hoặc nhiều lớp thứ ba được kết xuất.

Nếu khoảng thời gian xử lý khung thứ ba là dài hơn so với khoảng thời gian khung đơn được thiết đặt trước, thì nó chỉ báo là sau khi tăng theo cách tức thời tần số của bộ xử lý, thiết bị điện tử vẫn không thể hoàn thành sự vẽ, sự kết xuất, và sự soạn của một hoặc nhiều lớp thứ ba trong một chu kỳ đồng bộ hóa. Trong trường hợp này, thiết bị điện tử có thể thoát chế độ kết xuất được tăng tốc. Nói cách khác, trước khi tín hiệu đồng bộ hóa dọc thứ nhất 2 sau khi sự kết xuất của một hoặc nhiều lớp thứ nhất được kết thúc đến, thiết bị điện tử không thực hiện sự soạn lớp trên lớp được kết xuất, nhưng đợi sự đến của tín hiệu đồng bộ hóa dọc 2 và thực hiện sự soạn lớp trên lớp được kết xuất để thu được khung hình ảnh chỉ để đáp lại tín hiệu đồng bộ hóa dọc 2.

#### Phương án 9

FIG. 13 là lưu đồ được đơn giản hóa của phương pháp để xử lý hình ảnh dựa trên các tín hiệu đồng bộ hóa dọc theo phương án này của sáng chế.

Như được thể hiện trên FIG. 13, sau khi chu kỳ đo hết hạn, thiết bị điện tử có thể thực hiện S-1 để thu được khoảng thời gian xử lý khung thứ nhất trong chu kỳ đo. Cho các sự mô tả chi tiết của S-1, tham chiếu đến S801a, S801b, S1101, và các sự mô tả có liên quan trong phương án đã nói ở trên. Các chi tiết không được mô tả lần nữa ở đây. Sau đó thiết bị điện tử có thể thực hiện S-2 để xác định liệu khoảng thời gian xử lý khung thứ nhất trong chu kỳ đo là dài hơn so với khoảng thời gian khung đơn được thiết đặt trước. Cho các sự mô tả chi tiết của S-2, tham chiếu đến S801 và các sự mô tả có liên quan trong phương án đã nói ở trên. Các chi tiết không được mô tả lần nữa ở đây.

Nếu khoảng thời gian xử lý khung thứ nhất trong chu kỳ đo là dài hơn so với khoảng thời gian khung đơn được thiết đặt trước, thì thiết bị điện tử có thể thực hiện S-3 để tăng tần số làm việc (nghĩa là, tăng tần số) của bộ xử lý. Cho các sự mô tả chi tiết của S-3, tham chiếu đến S1104 và các sự mô tả có liên quan trong phương án đã nói ở trên. Các chi tiết không được mô tả lần nữa ở đây. Nếu khoảng thời gian xử lý khung thứ nhất trong chu kỳ đo là ngắn hơn hoặc bằng khoảng thời gian khung đơn được thiết đặt trước, thì thiết bị điện tử có thể thực hiện S-4 để xác định liệu các khoảng thời gian xử lý khung thứ nhất trong N chu kỳ đo liên tiếp đáp ứng điều kiện được thiết đặt trước. Cho các sự mô tả chi tiết của S-4, tham chiếu đến S1201a và các sự mô tả có liên quan trong phương án đã nói

ở trên. Các chi tiết không được mô tả lần nữa ở đây. Nếu các khoảng thời gian xử lý khung thứ nhất trong N chu kỳ đo liên tiếp đáp ứng điều kiện được thiết đặt trước, thì thiết bị điện tử thực hiện S-5 và S-6. Thiết bị điện tử có thể thực hiện S-5 để giảm tần số làm việc (nghĩa là, giảm tần số) của bộ xử lý. Cho các sự mô tả chi tiết của S-5, tham chiếu đến S1202 và các sự mô tả có liên quan trong phương án đã nói ở trên. Các chi tiết không được mô tả lần nữa ở đây. Thiết bị điện tử thực hiện S-6 để bắt đầu chế độ kết xuất được tăng tốc. Trong phương án này của sáng chế, thiết bị điện tử có thể cũng bắt đầu chế độ kết xuất được tăng tốc để đáp lại sự kiện thứ nhất. Trong chế độ kết xuất được tăng tốc, thiết bị điện tử có thể thực hiện S401 và S402.

Thêm vào, trong chế độ kết xuất được tăng tốc, thiết bị điện tử có thể thực hiện S-7 để xác định liệu khoảng thời gian được tiêu thụ ở điểm đặc trưng thứ nhất là dài hơn so với khoảng thời gian được thiết đặt trước thứ hai tương ứng với điểm đặc trưng thứ nhất. Nếu khoảng thời gian được tiêu thụ ở điểm đặc trưng thứ nhất là dài hơn so với khoảng thời gian được thiết đặt trước thứ hai tương ứng với điểm đặc trưng thứ nhất, thì thiết bị điện tử có thể thực hiện S-8 để tăng theo cách tức thời tần số. Cho các sự mô tả chi tiết của S-7 và S-8, tham chiếu đến S1301 và các sự mô tả có liên quan trong phương án đã nói ở trên. Các chi tiết không được mô tả lần nữa ở đây.

Nếu khoảng thời gian được tiêu thụ ở điểm đặc trưng thứ nhất là ngắn hơn hoặc bằng khoảng thời gian được thiết đặt trước thứ hai tương ứng với điểm đặc trưng thứ nhất, thì thiết bị điện tử tiếp tục ở trong chế độ kết xuất được tăng tốc. Sau khi tăng theo cách tức thời tần số (nghĩa là, thực hiện S-8), thiết bị điện tử có thể thực hiện S-9 để xác định liệu khoảng thời gian xử lý khung thứ ba là dài hơn so với khoảng thời gian khung đơn được thiết đặt trước. Nếu khoảng thời gian xử lý khung thứ ba là dài hơn so với khoảng thời gian khung đơn được thiết đặt trước, thì thiết bị điện tử có thể thực hiện S-10 để thoát chế độ kết xuất được tăng tốc. Cho các sự mô tả chi tiết của S-9 và S-10, tham chiếu đến S1302 và các sự mô tả có liên quan trong phương án đã nói ở trên. Các chi tiết không được mô tả lần nữa ở đây. Nếu khoảng thời gian xử lý khung thứ ba là ngắn hơn hoặc bằng khoảng thời gian khung đơn được thiết đặt trước, thì thiết bị điện tử tiếp tục ở trong chế độ kết xuất được tăng tốc. Trong phương án này của sáng chế, thiết bị điện tử có thể cũng

thoát chế độ kết xuất được tăng tốc để đáp lại sự kiện thứ hai. Sau khi thoát chế độ kết xuất được tăng tốc, thiết bị điện tử có thể thực hiện sự vẽ, sự kết xuất, và sự soạn lớp, và sự hiển thị khung hình ảnh theo cách của S903 đến S905.

#### Phương án 10

FIG. 14 là sơ đồ dưới dạng giản đồ của môđun tối ưu hóa theo phương án này của sáng chế. Môđun tối ưu hóa có thể là môđun chức năng mà ở trong máy sinh ra khung hình ảnh hoặc thiết bị điện tử và được tạo cấu hình để thi hành các phương pháp trong các phương án của sáng chế. Như được thể hiện trên FIG. 14, môđun tối ưu hóa có thể gồm có môđun giao diện truyền thông dịch vụ 1401, môđun phát hiện khoảng thời gian khung 1402, môđun chính sách kết xuất khung đơn 1403, và môđun thuật toán điều chỉnh động 1404.

Môđun phát hiện khoảng thời gian khung 1402 được tạo cấu hình để thu được nhiều khoảng thời gian xử lý khung thứ hai trong chu kỳ đo (ví dụ, chu kỳ đo thứ nhất), xác định khoảng thời gian xử lý khung thứ nhất trong chu kỳ đo, và truyền khoảng thời gian xử lý khung thứ nhất trong chu kỳ đo đến môđun thuật toán điều chỉnh động 1404. Môđun phát hiện khoảng thời gian khung 1402 có thể thu được nhiều khoảng thời gian xử lý khung thứ hai trong chu kỳ đo nhờ sử dụng môđun giao diện truyền thông dịch vụ 1401. Ví dụ, môđun phát hiện khoảng thời gian khung 1402 được tạo cấu hình để hỗ trợ thiết bị điện tử trong thực hiện S801a, S801b, và S1101 trong các phương án về phương pháp đã nói ở trên, và/hoặc quy trình khác của công nghệ được mô tả trong bản mô tả này.

Môđun thuật toán điều chỉnh động 1404 được tạo cấu hình để gọi môđun lập lịch để điều chỉnh tần số làm việc của bộ xử lý dựa trên khoảng thời gian xử lý khung thứ nhất được xác định bởi môđun phát hiện khoảng thời gian khung 1402. Ví dụ, môđun thuật toán điều chỉnh động 1404 được tạo cấu hình để hỗ trợ thiết bị điện tử trong thực hiện hoạt động để "xác định là khoảng thời gian xử lý khung thứ ba là dài hơn so với khoảng thời gian khung đơn được thiết đặt trước" trong S801, S1102, S1103, S1104, S1201, S1201a, S1202, S1301, và S1302 trong các phương án về phương pháp đã nói ở trên, S901, và S902, và/hoặc được sử dụng trong quy trình khác trong công nghệ được mô tả trong bản mô tả này.

Môđun chính sách kết xuất khung đơn 1403 được tạo cấu hình để: để đáp lại sự điều khiển của môđun thuật toán điều chỉnh động 1404, điều khiển dòng UI, dòng kết xuất, và dòng soạn của thiết bị điện tử để thực hiện sự vẽ, sự kết xuất, và sự soạn lớp theo cách tương ứng. Ví dụ, môđun chính sách kết xuất khung đơn 1403 được tạo cấu hình để hỗ trợ thiết bị điện tử trong thực hiện hoạt động của "sự soạn lớp" trong S401, S402, S802, S803, S903, S904, S905, và S1302 trong các phương án về phương pháp đã nói ở trên, và/hoặc được sử dụng trong quy trình khác trong công nghệ được mô tả trong bản mô tả này.

Như được thể hiện trên FIG. 15, kiến trúc phần mềm được thể hiện trên FIG. 1A có thể gồm có thêm nữa môđun tối ưu hóa 60. Môđun tối ưu hóa 60 có thể gồm có môđun giao diện truyền thông dịch vụ 1401, môđun phát hiện khoảng thời gian khung 1402, môđun chính sách kết xuất khung đơn 1403, và môđun thuật toán điều chỉnh động 1404.

#### Phương án 11

FIG. 16(a) đến FIG. 16(c) là các sơ đồ dưới dạng giản đồ của các kết quả kiểm tra của kịch bản kiểm tra trượt của ứng dụng "danh bạ (contacts)" khi các tốc độ tay cơ học của các điện thoại di động của hai thương hiệu là 100 milimet (mm)/s.

FIG. 16(a) thể hiện kết quả kiểm tra của kịch bản kiểm tra trượt của ứng dụng "danh bạ" khi tốc độ tay cơ học của điện thoại di động 1 của thương hiệu (ví dụ, điện thoại di động iPhone xs) là 100 mm/s. Như được thể hiện trên FIG. 16(a), thời gian đáp lại chạm của điện thoại di động 1 nằm trong khoảng từ 82 ms đến 114 ms.

FIG. 16(b) thể hiện kết quả kiểm tra của kịch bản kiểm tra trượt của ứng dụng "danh bạ" khi tốc độ tay cơ học là 100 mm/s trước khi điện thoại di động 2 của thương hiệu khác (như điện thoại di động Huawei) thực hiện phương pháp trong phương án của sáng chế. Như được thể hiện trên FIG. 16(b), trước khi điện thoại di động 2 thực hiện phương pháp trong phương án này của sáng chế, thời gian đáp lại chạm nằm trong khoảng từ 82 ms đến 136 ms.

FIG. 16(c) thể hiện kết quả kiểm tra của kịch bản kiểm tra trượt của ứng dụng "danh bạ" khi tốc độ tay cơ học là 100 mm/s sau khi điện thoại di động 2 thực hiện phương pháp trong phương án này của sáng chế. Như được thể hiện trên FIG. 16(c), trước khi điện

thoại di động 2 thực hiện phương pháp trong phương án này của sáng chế, thời gian đáp lại chạm nằm trong khoảng từ 65 ms đến 84 ms.

Nhờ so sánh FIG. 16(c) với FIG. 16(b), nó có thể học được là, khi các kiểm tra được thực hiện trong cùng kịch bản kiểm tra ở cùng tốc độ tay cơ học (ví dụ, 100 mm/s), trong sự so sánh với thời gian đáp lại chạm trước khi điện thoại di động 2 thực hiện phương pháp trong phương án này của sáng chế (gọi tắt là "thời gian đáp lại chạm-trước", ví dụ, 82 ms đến 136 ms), thời gian đáp lại chạm sau khi điện thoại di động 2 thực hiện phương pháp trong phương án này của sáng chế (gọi tắt là "thời gian đáp lại chạm-sau", ví dụ, 65 ms đến 84 ms) được rút ngắn bởi thời gian trễ tương đối dài. Nói cách khác, phương pháp trong phương án này của sáng chế có thể rút ngắn độ trễ đáp lại của thiết bị điện tử, và cải thiện sự trôi chảy (ví dụ, độ trễ chạm) của thiết bị điện tử.

Nhờ so sánh FIG. 16(a) với FIG. 16(b), nó có thể học được là, khi các kiểm tra được thực hiện ở cùng tốc độ tay cơ học (ví dụ, 100 mm/s) trong cùng kịch bản kiểm tra, trong sự so sánh với thời gian đáp lại chạm (ví dụ, 82 ms đến 114 ms) của điện thoại di động 1, "thời gian đáp lại chạm-trước" (ví dụ, 82 ms đến 136 ms) là tương đối dài.

Nhờ so sánh FIG. 16(a) và FIG. 16(b) với FIG. 16(c), nó có thể học được là, khi các kiểm tra được thực hiện ở cùng tốc độ tay cơ học (ví dụ, 100 mm/s) trong cùng kịch bản kiểm tra, "thời gian đáp lại chạm-sau" (ví dụ, 65 ms đến 84 ms) không chỉ được rút ngắn bởi thời gian trễ tương đối dài trong sự so sánh với "thời gian đáp lại chạm-trước" (ví dụ, 82 ms đến 136 ms), mà cũng được rút ngắn bởi thời gian nào đó trong sự so sánh với thời gian đáp lại chạm (ví dụ, 82 ms đến 114 ms) của điện thoại di động 1.

Nó có thể học được từ kịch bản kiểm tra đã nói ở trên là phương pháp trong phương án này của sáng chế có thể rút ngắn rất nhiều độ trễ đáp lại của thiết bị điện tử, và cải thiện sự trôi chảy (ví dụ, độ trễ chạm) của thiết bị điện tử.

## Phương án 12

Một số phương án của sáng chế cung cấp thiết bị điện tử. Thiết bị điện tử có thể gồm có màn hình hiển thị (như màn hình chạm), bộ nhớ, và một hoặc nhiều bộ xử lý. Màn hình hiển thị và bộ nhớ được ghép với bộ xử lý. Bộ nhớ được tạo cấu hình để lưu trữ mã

chương trình máy tính, ở đó mã chương trình máy tính gồm có các lệnh máy tính. Khi bộ xử lý thực thi các lệnh máy tính, thiết bị điện tử có thể thực hiện các chức năng hoặc các bước được thực hiện bởi thiết bị điện tử trong phương án về phương pháp đã nói ở trên. Cho cấu trúc của thiết bị điện tử, tham chiếu đến cấu trúc của thiết bị điện tử 200 được thể hiện trên FIG. 2.

Phương án của sáng chế cung cấp thêm nữa hệ thống trên chip. Như được thể hiện trên FIG. 17, hệ thống trên chip gồm có ít nhất một bộ xử lý 1701 và ít nhất một mạch giao diện 1702. Bộ xử lý 1701 và mạch giao diện 1702 có thể được kết nối với nhau nhờ sử dụng đường dây. Ví dụ, mạch giao diện 1702 có thể được tạo cấu hình để nhận tín hiệu từ máy khác (ví dụ, bộ nhớ của thiết bị điện tử). Cho ví dụ khác, mạch giao diện 1702 có thể được tạo cấu hình để gửi tín hiệu đến máy khác (ví dụ, bộ xử lý 1701 hoặc màn hình chạm của thiết bị điện tử). Ví dụ, mạch giao diện 1702 có thể đọc các lệnh được lưu trữ trong bộ nhớ, và gửi các lệnh đến bộ xử lý 1701. Khi các lệnh được thực thi bởi bộ xử lý 1701, thiết bị điện tử có thể được làm cho có khả năng để thực hiện mỗi bước trong phương án đã nói ở trên. Tất nhiên, hệ thống trên chip có thể gồm có thêm nữa thành phần rời rạc khác. Điều này không được giới hạn theo cách cụ thể trong phương án này của sáng chế.

Phương án của sáng chế cung cấp thêm nữa phương tiện lưu trữ máy tính. Phương tiện lưu trữ máy tính gồm có các lệnh máy tính, và khi các lệnh máy tính được chạy trên thiết bị điện tử đã nói ở trên, thiết bị điện tử được làm cho có khả năng để thực hiện các chức năng hoặc các bước được thực hiện bởi thiết bị điện tử trong phương án về phương pháp đã nói ở trên.

Phương án của sáng chế cung cấp thêm nữa sản phẩm chương trình máy tính. Khi sản phẩm chương trình máy tính được chạy trên máy tính, máy tính được làm cho có khả năng để thực hiện các chức năng hoặc các bước được thực hiện bởi thiết bị điện tử trong phương án về phương pháp đã nói ở trên.

Các sự mô tả đã nói ở trên về các sự thi hành cho phép người có hiểu biết trung bình trong lĩnh vực hiểu rõ ràng là, cho mục đích của sự mô tả tiện lợi và ngắn gọn, sự phân chia của các môđun chức năng đã nói ở trên được sử dụng như ví dụ cho sự minh họa. Trong ứng dụng thực tế, các chức năng đã nói ở trên có thể được cấp phát cho các môđun

khác nhau và được thi hành theo yêu cầu, nghĩa là, cấu trúc bên trong của máy được phân chia thành các môđun chức năng khác nhau để thi hành tất cả hoặc một số của các chức năng được mô tả ở trên.

Trong vài phương án được cung cấp trong sáng chế, nó cần được hiểu là máy và phương pháp được bộc lộ có thể được thi hành theo các cách khác. Ví dụ, phương án về máy được mô tả chỉ là ví dụ. Ví dụ, sự phân chia môđun hoặc bộ phận chỉ là sự phân chia chức năng logic và có thể là sự phân chia khác trong sự thi hành thực tế. Ví dụ, nhiều bộ phận hoặc thành phần có thể được kết hợp hoặc được tích hợp vào máy khác, hoặc một số dấu hiệu có thể được bỏ qua hoặc có thể không được thực hiện. Thêm vào, các sự kết nối truyền thông hoặc các sự ghép trực tiếp hoặc các sự ghép tương hỗ được hiển thị hoặc được thảo luận có thể được thi hành nhờ sử dụng một số giao diện. Các sự kết nối truyền thông hoặc các sự ghép gián tiếp giữa các máy hoặc các bộ phận có thể được thi hành dưới dạng điện tử, cơ khí, hoặc các dạng khác.

Các bộ phận được mô tả như các phần riêng rẽ có thể có hoặc có thể không riêng rẽ về mặt vật lý, và các phần được hiển thị như các bộ phận có thể là một hoặc nhiều bộ phận vật lý, có thể được xác định vị trí trong một địa điểm, hoặc có thể được phân phối trên các địa điểm khác nhau. Một số hoặc tất cả của các bộ phận có thể được lựa chọn dựa trên các yêu cầu thực tế để đạt được các mục tiêu của các giải pháp của các phương án.

Thêm vào, các bộ phận chức năng trong các phương án của sáng chế có thể được tích hợp vào một bộ phận xử lý, hoặc mỗi trong các bộ phận có thể tồn tại một mình về mặt vật lý, hoặc hai hoặc nhiều hơn hai bộ phận được tích hợp vào một bộ phận. Bộ phận được tích hợp có thể được thi hành dưới dạng của phần cứng, hoặc có thể được thi hành dưới dạng của bộ phận chức năng phần mềm.

Khi bộ phận được tích hợp được thi hành dưới dạng của bộ phận chức năng phần mềm và được bán hoặc được sử dụng như sản phẩm độc lập, bộ phận được tích hợp có thể được lưu trữ trong phương tiện lưu trữ có thể đọc được. Dựa trên sự hiểu biết như vậy, các giải pháp kỹ thuật của sáng chế về bản chất, hoặc phần đóng góp vào công nghệ thông thường, hoặc tất cả hoặc một số của các giải pháp kỹ thuật có thể được thi hành dưới dạng của sản phẩm phần mềm. Sản phẩm phần mềm được lưu trữ trong phương tiện lưu trữ và

gồm có vài lệnh để lệnh cho thiết bị (mà có thể là máy vi tính chip đơn, chip hoặc tương tự) hoặc bộ xử lý (processor) để thực hiện tất cả hoặc một số của các bước của các phương pháp được mô tả trong các phương án của sáng chế. Phương tiện lưu trữ đã nói ở trên gồm có: phương tiện bất kỳ mà có thể lưu trữ mã chương trình, như ổ cứng nhanh USB, đĩa cứng tháo lắp được, bộ nhớ chỉ đọc (read only memory, ROM), bộ nhớ truy nhập ngẫu nhiên (random access memory, RAM), đĩa từ, hoặc đĩa quang.

Các sự mô tả đã nói ở trên chỉ là các sự thi hành cụ thể của sáng chế, nhưng không được dự định để giới hạn phạm vi bảo hộ của sáng chế. Sự biến đổi hoặc sự thay thế bất kỳ trong phạm vi kỹ thuật được bộc lộ trong sáng chế sẽ nằm trong phạm vi bảo hộ của sáng chế. Bởi vậy, phạm vi bảo hộ của sáng chế sẽ tuân theo phạm vi bảo hộ của các điểm yêu cầu bảo hộ.

## YÊU CẦU BẢO HỘ

1. Phương pháp để xử lý hình ảnh dựa trên các tín hiệu đồng bộ hóa dọc, trong đó phương pháp được áp dụng đối với thiết bị điện tử bao gồm màn hình hiển thị, và phương pháp này bao gồm các bước:

vẽ, bởi thiết bị điện tử, một hoặc nhiều lớp thứ nhất để đáp lại tín hiệu đồng bộ hóa dọc thứ nhất, và kết xuất một hoặc nhiều lớp thứ nhất, và sau khi kết xuất một hoặc nhiều lớp thứ nhất, thực hiện sự soạn lớp trên một hoặc nhiều lớp thứ nhất được kết xuất để thu được khung hình ảnh thứ nhất; và

làm mới và hiển thị, bởi thiết bị điện tử, khung hình ảnh thứ nhất để đáp lại tín hiệu đồng bộ hóa dọc thứ hai;

trong đó bước vẽ, bởi thiết bị điện tử, một hoặc nhiều lớp thứ nhất để đáp lại tín hiệu đồng bộ hóa dọc thứ nhất, và kết xuất một hoặc nhiều lớp thứ nhất, và sau khi kết xuất một hoặc nhiều lớp thứ nhất, thực hiện sự soạn lớp trên một hoặc nhiều lớp thứ nhất được kết xuất để thu được khung hình ảnh thứ nhất bao gồm:

xác định là khoảng thời gian xử lý khung thứ nhất trong chu kỳ đo thứ nhất là ngắn hơn hoặc bằng khoảng thời gian khung đơn được thiết đặt trước;

để đáp lại bước xác định là khoảng thời gian xử lý khung thứ nhất trong chu kỳ đo thứ nhất là ngắn hơn hoặc bằng khoảng thời gian khung đơn được thiết đặt trước, vẽ, bởi thiết bị điện tử, một hoặc nhiều lớp thứ nhất để đáp lại tín hiệu đồng bộ hóa dọc thứ nhất, và kết xuất một hoặc nhiều lớp thứ nhất, và sau khi kết xuất một hoặc nhiều lớp thứ nhất, thực hiện sự soạn lớp trên một hoặc nhiều lớp thứ nhất được kết xuất để thu được khung hình ảnh thứ nhất, trong đó

khoảng thời gian xử lý khung thứ nhất là tổng của khoảng thời gian kết xuất khung thứ nhất và khoảng thời gian khung soạn lớp thứ nhất để soạn lớp thứ nhất, khoảng thời gian kết xuất khung thứ nhất là khoảng thời gian được yêu cầu để vẽ lớp và kết xuất lớp được vẽ, và khoảng thời gian khung soạn lớp thứ nhất là khoảng thời gian được yêu cầu để thực hiện sự soạn lớp trên lớp được kết xuất.

2. Phương pháp theo điểm 1, trong đó phương pháp này bao gồm thêm nữa bước:

rút ngắn, bởi thiết bị điện tử, khoảng thời gian được yêu cầu bởi thiết bị điện tử cho sự vẽ lớp, sự kết xuất lớp, và/hoặc sự soạn lớp, nhờ ít nhất một trong tăng tần số làm việc của bộ xử lý của thiết bị điện tử, sử dụng bộ xử lý lõi lớn của thiết bị điện tử, hoặc tăng tần số làm việc của bộ nhớ của thiết bị điện tử.

3. Phương pháp theo điểm 1, trong đó phương pháp này bao gồm thêm nữa bước:

phát hiện hoạt động người dùng hoặc sự kiện giao diện người dùng (user interface, UI) trên thiết bị điện tử;

trong đó bước vẽ, bởi thiết bị điện tử, một hoặc nhiều lớp thứ nhất để đáp lại tín hiệu đồng bộ hóa thứ nhất, và kết xuất một hoặc nhiều lớp thứ nhất, cả hai được thực hiện để đáp lại bước phát hiện hoạt động người dùng hoặc sự kiện giao diện người dùng (user interface, UI) trên thiết bị điện tử.

4. Phương pháp theo điểm 1, trong đó khoảng thời gian khung đơn được thiết đặt trước là ngắn hơn hoặc bằng chu kỳ tín hiệu của tín hiệu đồng bộ hóa dọc thứ hai.

5. Phương pháp theo điểm 1, trong đó bước vẽ, bởi thiết bị điện tử, một hoặc nhiều lớp thứ nhất để đáp lại tín hiệu đồng bộ hóa dọc thứ nhất, và kết xuất một hoặc nhiều lớp thứ nhất, và sau khi kết xuất một hoặc nhiều lớp thứ nhất, thực hiện sự soạn lớp trên một hoặc nhiều lớp thứ nhất được kết xuất để thu được khung hình ảnh thứ nhất bao gồm:

xác định là khoảng thời gian xử lý khung thứ nhất trong chu kỳ đo thứ nhất là dài hơn hoặc bằng khoảng thời gian khung đơn được thiết đặt trước;

để đáp lại bước xác định là khoảng thời gian xử lý khung thứ nhất là dài hơn so với khoảng thời gian khung đơn được thiết đặt trước, vẽ, bởi thiết bị điện tử, một hoặc nhiều lớp thứ nhất để đáp lại tín hiệu đồng bộ hóa dọc thứ nhất, và thực hiện sự soạn lớp trên một hoặc nhiều lớp thứ nhất được kết xuất để đáp lại tín hiệu đồng bộ hóa dọc thứ ba, để thu được khung hình ảnh thứ nhất, trong đó

khoảng thời gian xử lý khung thứ nhất là tổng của khoảng thời gian kết xuất khung thứ nhất và khoảng thời gian khung SF để soạn lớp thứ nhất, khoảng thời gian kết xuất khung thứ nhất là khoảng thời gian được yêu cầu để vẽ lớp và kết xuất lớp được vẽ, và khoảng thời gian khung SF thứ nhất là khoảng thời gian được yêu cầu để thực hiện sự soạn

lớp trên lớp được kết xuất.

6. Phương pháp theo điểm 1, trong đó bước vẽ, bởi thiết bị điện tử, một hoặc nhiều lớp thứ nhất để đáp lại tín hiệu đồng bộ hóa dọc thứ nhất, và kết xuất một hoặc nhiều lớp thứ nhất, và sau khi kết xuất một hoặc nhiều lớp thứ nhất, thực hiện sự soạn lớp trên một hoặc nhiều lớp thứ nhất được kết xuất để thu được khung hình ảnh thứ nhất bao gồm:

để đáp lại bước xác định là khoảng thời gian xử lý khung thứ nhất là dài hơn so với khoảng thời gian khung đơn được thiết đặt trước, rút ngắn, bởi thiết bị điện tử, khoảng thời gian được yêu cầu bởi thiết bị điện tử cho sự vẽ lớp, sự kết xuất lớp, và/hoặc sự soạn lớp nhờ ít nhất một trong tăng tần số làm việc của bộ xử lý của thiết bị điện tử, sử dụng bộ xử lý lõi lớn của thiết bị điện tử, hoặc tăng tần số làm việc của bộ nhớ của thiết bị điện tử, trong đó

khoảng thời gian xử lý khung thứ nhất là tổng của khoảng thời gian kết xuất khung thứ nhất và khoảng thời gian khung SF để soạn lớp thứ nhất, khoảng thời gian kết xuất khung thứ nhất là khoảng thời gian được yêu cầu để vẽ lớp và kết xuất lớp được vẽ, và khoảng thời gian khung SF thứ nhất là khoảng thời gian được yêu cầu để thực hiện sự soạn lớp trên lớp được kết xuất.

7. Phương pháp theo điểm 1, trong đó một hoặc nhiều lớp thứ nhất bao gồm lớp được vẽ bởi thiết bị điện tử nhờ thực hiện nhiệm vụ vẽ tương ứng với một hoặc nhiều ứng dụng; một hoặc nhiều ứng dụng bao gồm ít nhất một trong một hoặc nhiều ứng dụng mức hệ thống và một hoặc nhiều ứng dụng mức người dùng; và ứng dụng mức hệ thống bao gồm thanh trạng thái, trình khởi chạy, thanh điều hướng, và hình nền.

8. Phương pháp theo điểm 7, trong đó bước thực hiện sự soạn lớp trên một hoặc nhiều lớp thứ nhất được kết xuất để thu được khung hình ảnh thứ nhất sau khi kết xuất một hoặc nhiều lớp thứ nhất bao gồm:

sau khi kết xuất một hoặc nhiều lớp thứ nhất của ứng dụng tập trung, ứng dụng phím, hoặc ứng dụng có liên quan chặt chẽ đến sự trôi chảy của thiết bị điện tử trong một hoặc nhiều ứng dụng, thực hiện sự soạn lớp trên lớp thứ nhất được kết xuất bởi thiết bị điện tử cho một hoặc nhiều ứng dụng, để thu được khung hình ảnh thứ nhất.

9. Phương pháp theo điểm 7, trong đó bước thực hiện sự soạn lớp trên một hoặc nhiều lớp thứ nhất được kết xuất để thu được khung hình ảnh thứ nhất sau khi kết xuất một hoặc nhiều lớp thứ nhất bao gồm:

sau khi kết xuất lớp tập trung, lớp phím, hoặc lớp có liên quan chặt chẽ đến sự trôi chảy của thiết bị điện tử trong một hoặc nhiều lớp thứ nhất, thực hiện sự soạn lớp trên lớp thứ nhất được kết xuất bởi thiết bị điện tử cho một hoặc nhiều ứng dụng, để thu được khung hình ảnh thứ nhất.

10. Phương pháp theo điểm 7, trong đó phương pháp này bao gồm thêm nữa bước:

xác định, bởi thiết bị điện tử, khoảng thời gian xử lý khung thứ nhất dựa trên khoảng thời gian kết xuất khung thứ nhất tương ứng với ứng dụng tập trung trong một hoặc nhiều ứng dụng và khoảng thời gian khung SF thứ nhất tương ứng với một hoặc nhiều ứng dụng bởi thiết bị điện tử.

11. Phương pháp theo điểm 7, trong đó phương pháp này bao gồm thêm nữa bước:

xác định, bởi thiết bị điện tử, khoảng thời gian xử lý khung thứ nhất dựa trên khoảng thời gian kết xuất khung thứ nhất dài nhất trong số các khoảng thời gian kết xuất khung thứ nhất tương ứng với tất cả của một hoặc nhiều ứng dụng và khoảng thời gian khung SF thứ nhất tương ứng với một hoặc nhiều ứng dụng bởi thiết bị điện tử.

12. Phương pháp theo điểm 1, trong đó phương pháp này bao gồm thêm nữa bước:

khi tốc độ làm mới màn hình của thiết bị điện tử là lớn hơn so với ngưỡng tốc độ làm mới được thiết đặt trước, giảm bớt sự tiêu thụ công suất của thiết bị điện tử.

13. Phương pháp theo điểm 12, trong đó phương pháp này bao gồm thêm nữa bước:

khi tốc độ làm mới màn hình của thiết bị điện tử là lớn hơn so với ngưỡng tốc độ làm mới được thiết đặt trước, và khoảng thời gian xử lý khung thứ nhất là dài hơn so với khoảng thời gian khung kép được thiết đặt trước, giảm bớt sự tiêu thụ công suất của thiết bị điện tử.

14. Phương pháp theo điểm 1, trong đó khoảng thời gian khung soạn lớp thứ nhất là khoảng thời gian khung SurfaceFlinger.

15. Thiết bị điện tử, trong đó thiết bị điện tử này bao gồm màn hình chạm, bộ nhớ, và một hoặc nhiều bộ xử lý, trong đó màn hình chạm và bộ nhớ được ghép với bộ xử lý; và bộ nhớ được tạo cấu hình để lưu trữ mã chương trình máy tính, mã chương trình máy tính bao gồm các lệnh máy tính, và khi bộ xử lý thực thi các lệnh máy tính, thiết bị điện tử thực hiện các bước sau đây:

vẽ, bởi thiết bị điện tử, một hoặc nhiều lớp thứ nhất để đáp lại tín hiệu đồng bộ hóa dọc thứ nhất, và kết xuất một hoặc nhiều lớp thứ nhất, và sau khi kết xuất một hoặc nhiều lớp thứ nhất, thực hiện sự soạn lớp trên một hoặc nhiều lớp thứ nhất được kết xuất để thu được khung hình ảnh thứ nhất; và

làm mới và hiển thị, bởi thiết bị điện tử, khung hình ảnh thứ nhất để đáp lại tín hiệu đồng bộ hóa dọc thứ hai

trong đó bước vẽ, bởi thiết bị điện tử, một hoặc nhiều lớp thứ nhất để đáp lại tín hiệu đồng bộ hóa dọc thứ nhất, và kết xuất một hoặc nhiều lớp thứ nhất, và sau khi kết xuất một hoặc nhiều lớp thứ nhất, thực hiện sự soạn lớp trên một hoặc nhiều lớp thứ nhất được kết xuất để thu được khung hình ảnh thứ nhất bao gồm:

xác định là khoảng thời gian xử lý khung thứ nhất trong chu kỳ đo thứ nhất là ngắn hơn hoặc bằng khoảng thời gian khung đơn được thiết đặt trước;

để đáp lại bước xác định là khoảng thời gian xử lý khung thứ nhất trong chu kỳ đo thứ nhất là ngắn hơn hoặc bằng khoảng thời gian khung đơn được thiết đặt trước, vẽ, bởi thiết bị điện tử, một hoặc nhiều lớp thứ nhất để đáp lại tín hiệu đồng bộ hóa dọc thứ nhất, và kết xuất một hoặc nhiều lớp thứ nhất, và sau khi kết xuất một hoặc nhiều lớp thứ nhất, thực hiện sự soạn lớp trên một hoặc nhiều lớp thứ nhất được kết xuất để thu được khung hình ảnh thứ nhất, trong đó

khoảng thời gian xử lý khung thứ nhất là tổng của khoảng thời gian kết xuất khung thứ nhất và khoảng thời gian khung soạn lớp thứ nhất để soạn lớp thứ nhất, khoảng thời gian kết xuất khung thứ nhất là khoảng thời gian được yêu cầu để vẽ lớp và kết xuất lớp được vẽ, và khoảng thời gian khung soạn lớp thứ nhất là khoảng thời gian được yêu cầu để thực hiện sự soạn lớp trên lớp được kết xuất.

16. Thiết bị điện tử theo điểm 15, trong đó khoảng thời gian khung soạn lớp thứ nhất là khoảng thời gian khung SurfaceFlinger.

1/25

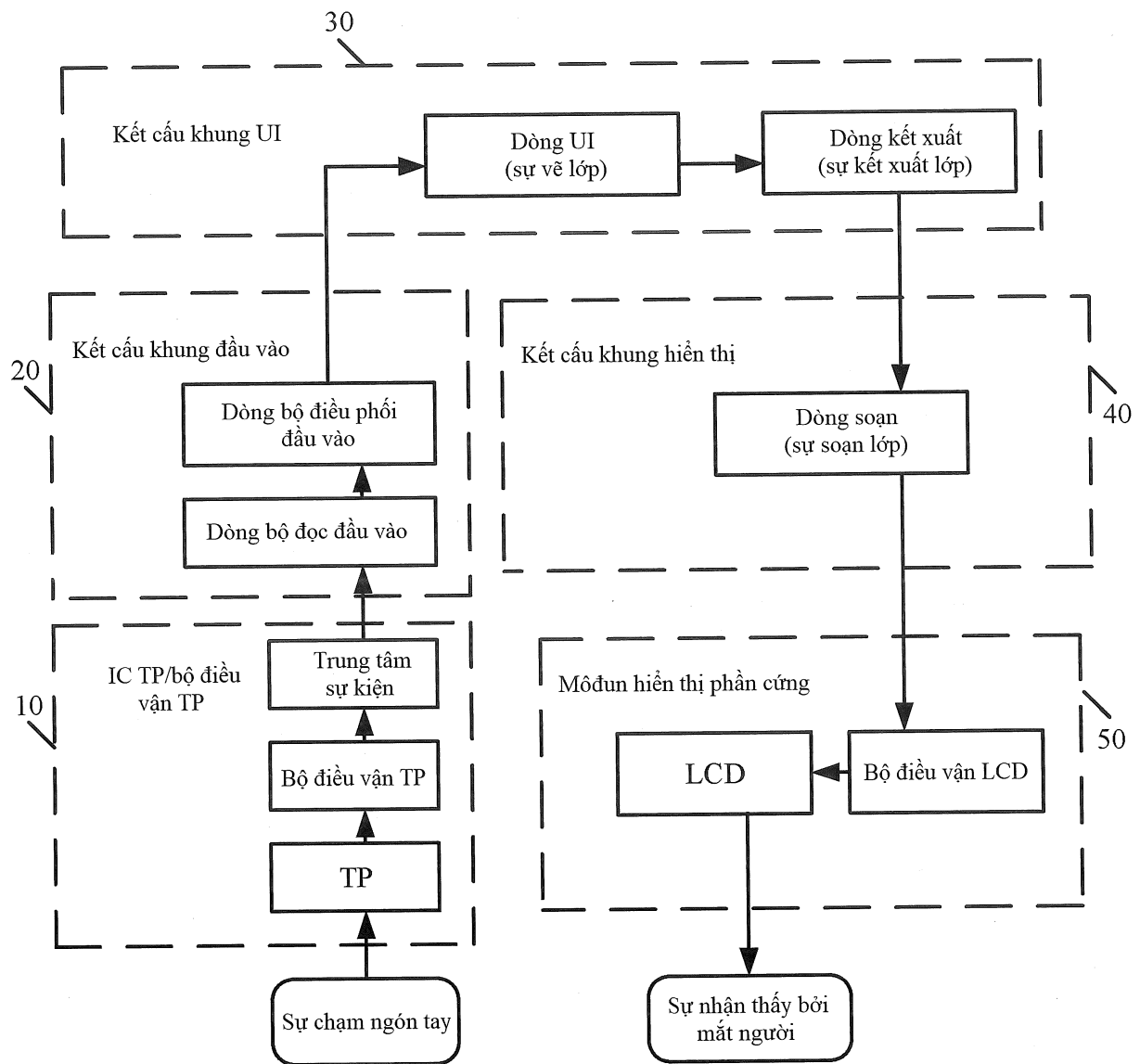


FIG. 1A

2/25

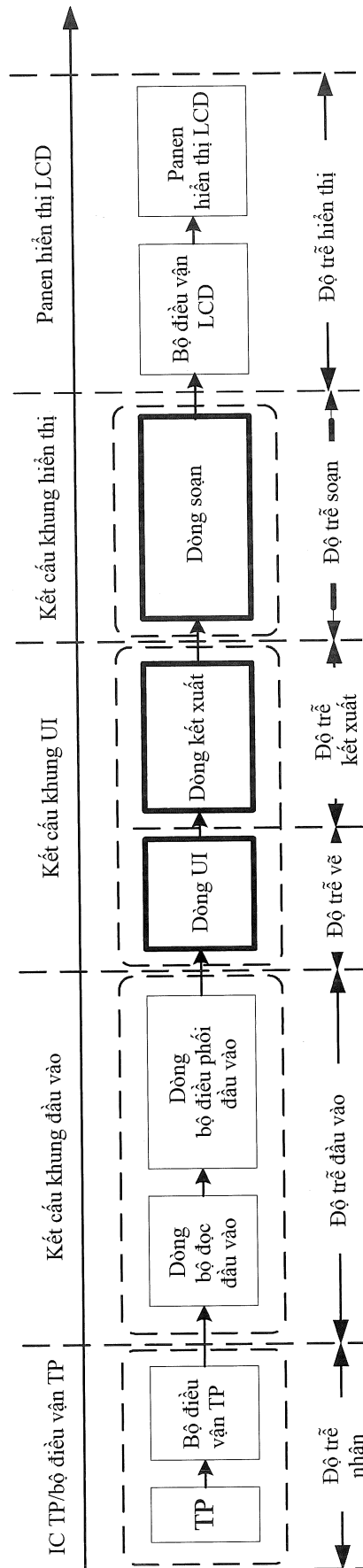


FIG. 1B

3/25

Thiết bị điện tử 200

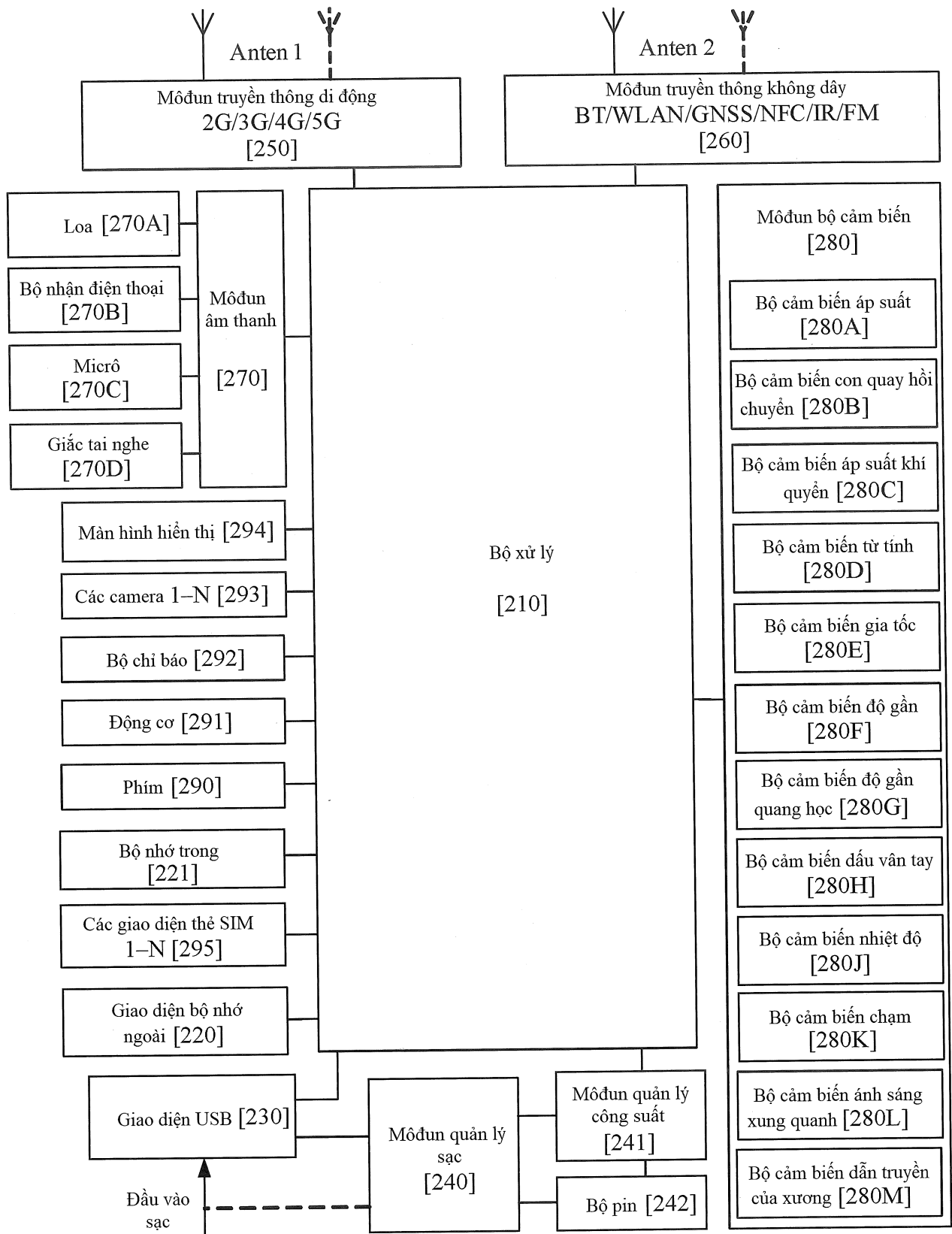


FIG. 2

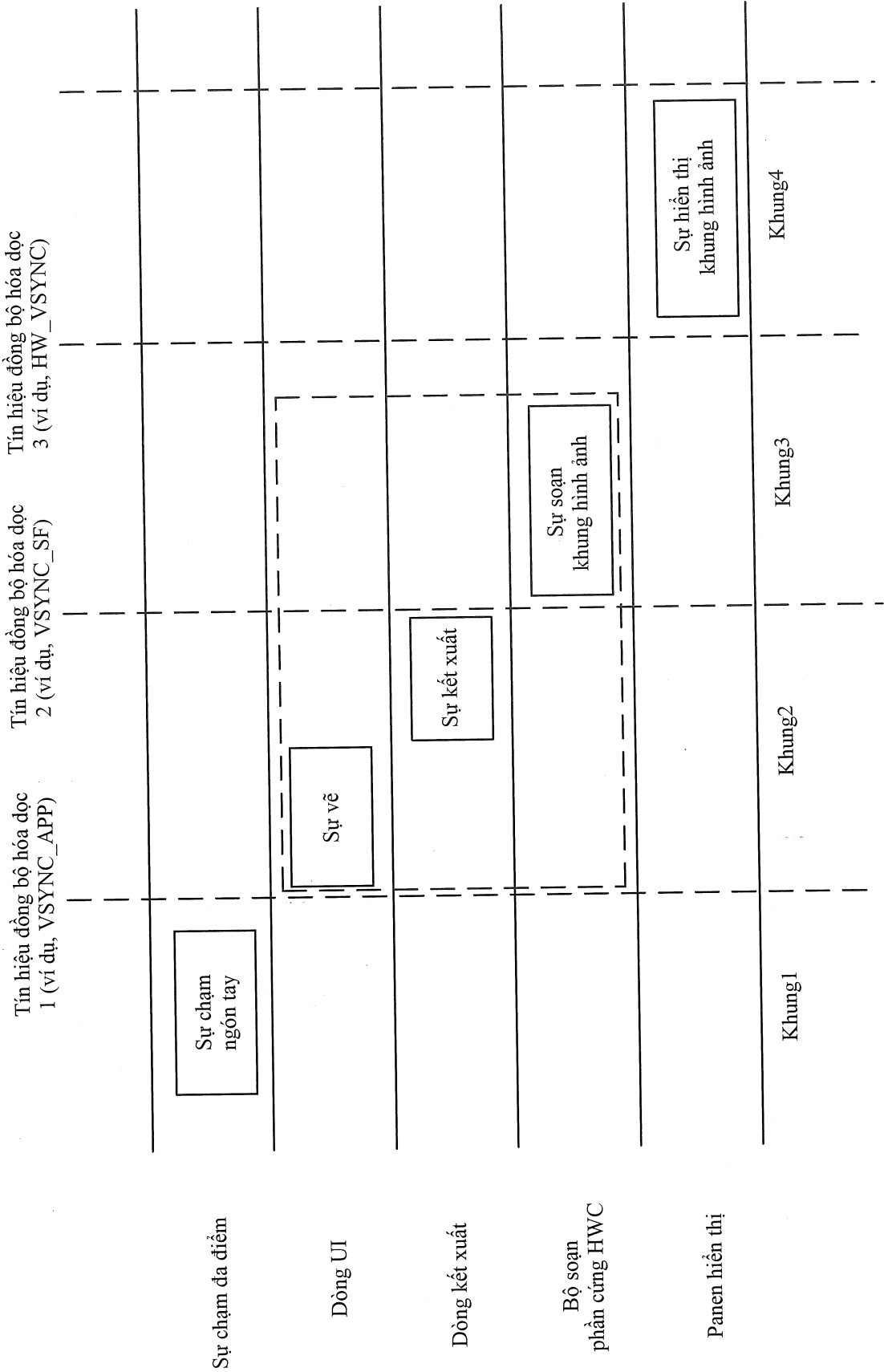


FIG. 3

5/25

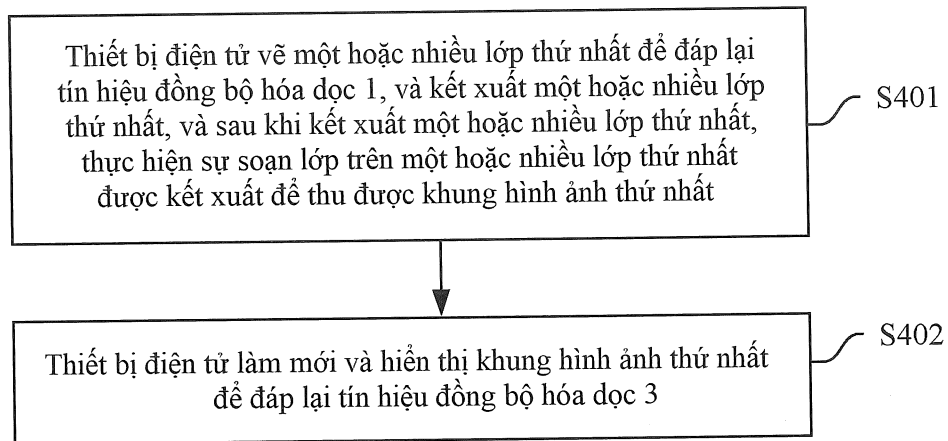


FIG. 4

6/25

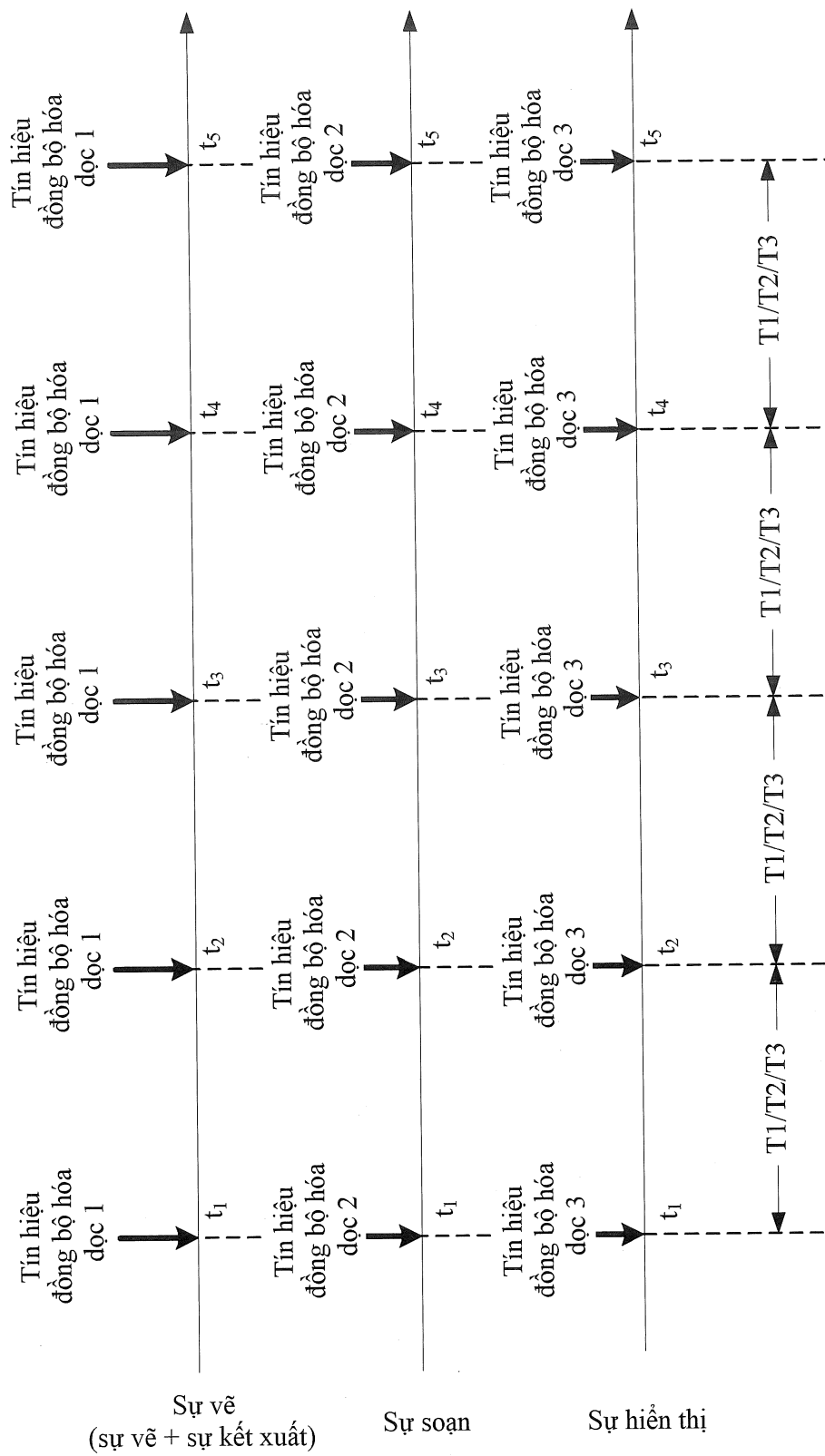


FIG. 5

7/25

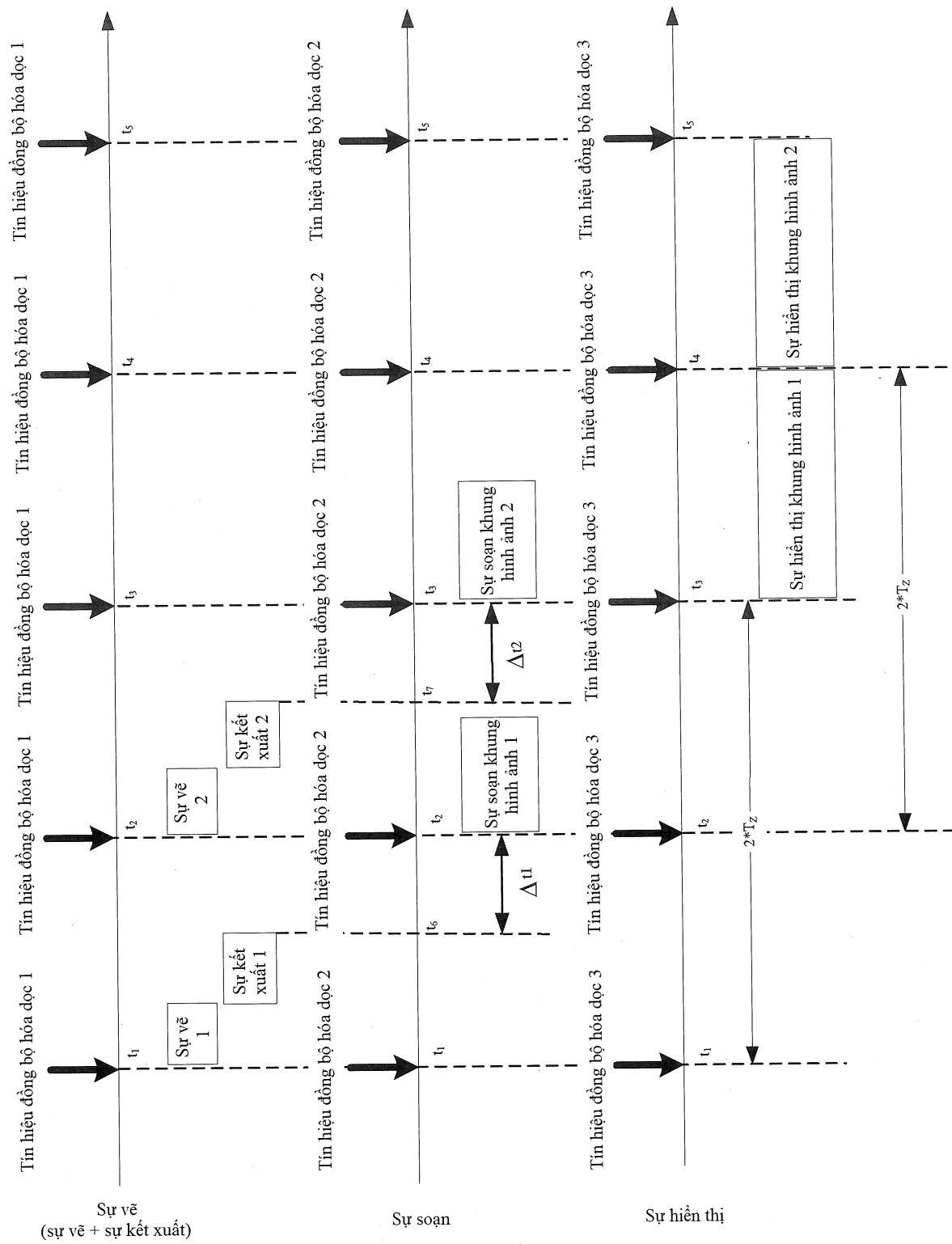


FIG. 6A(a)

8/25

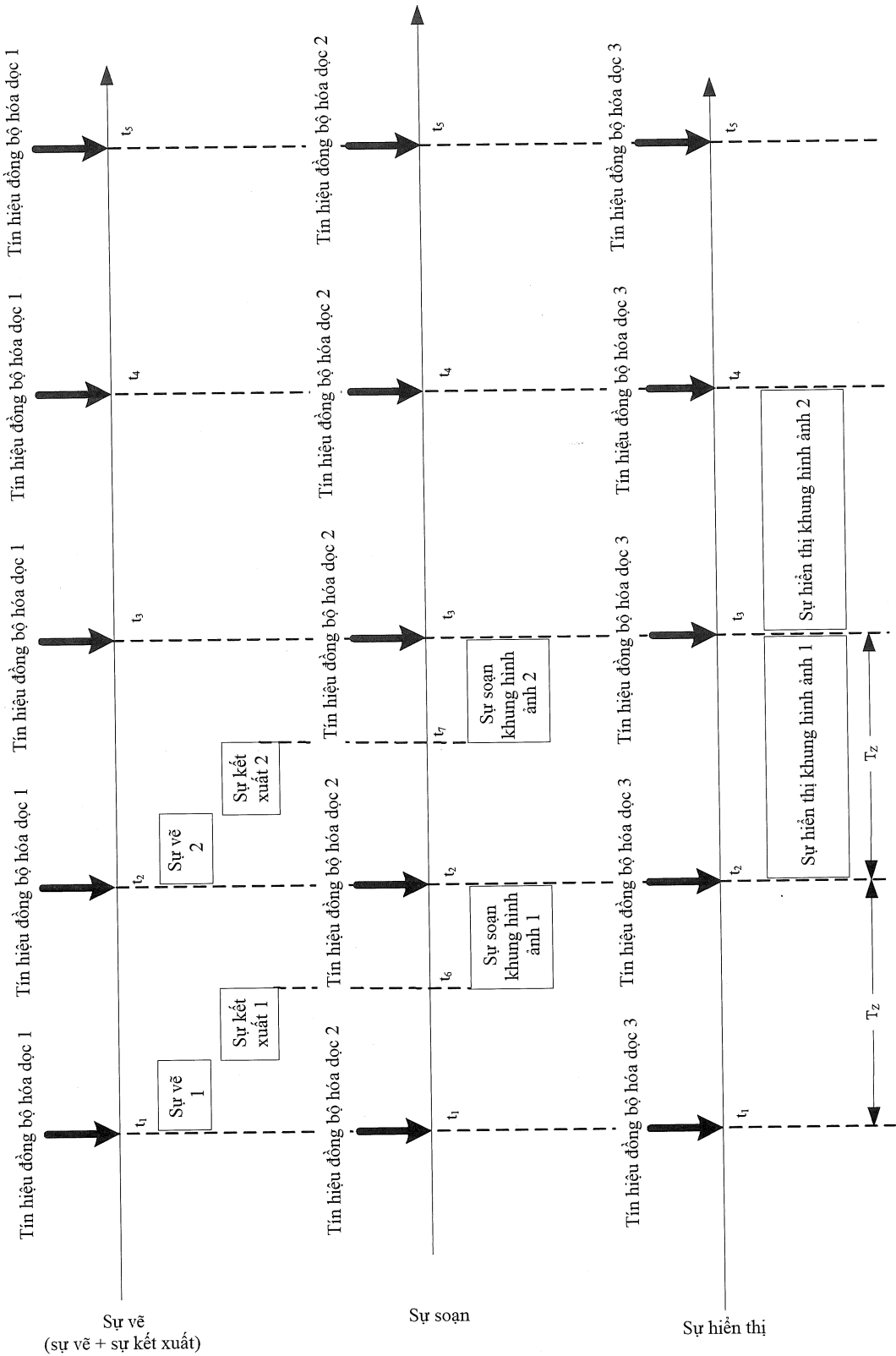


FIG. 6A(b)

9/25

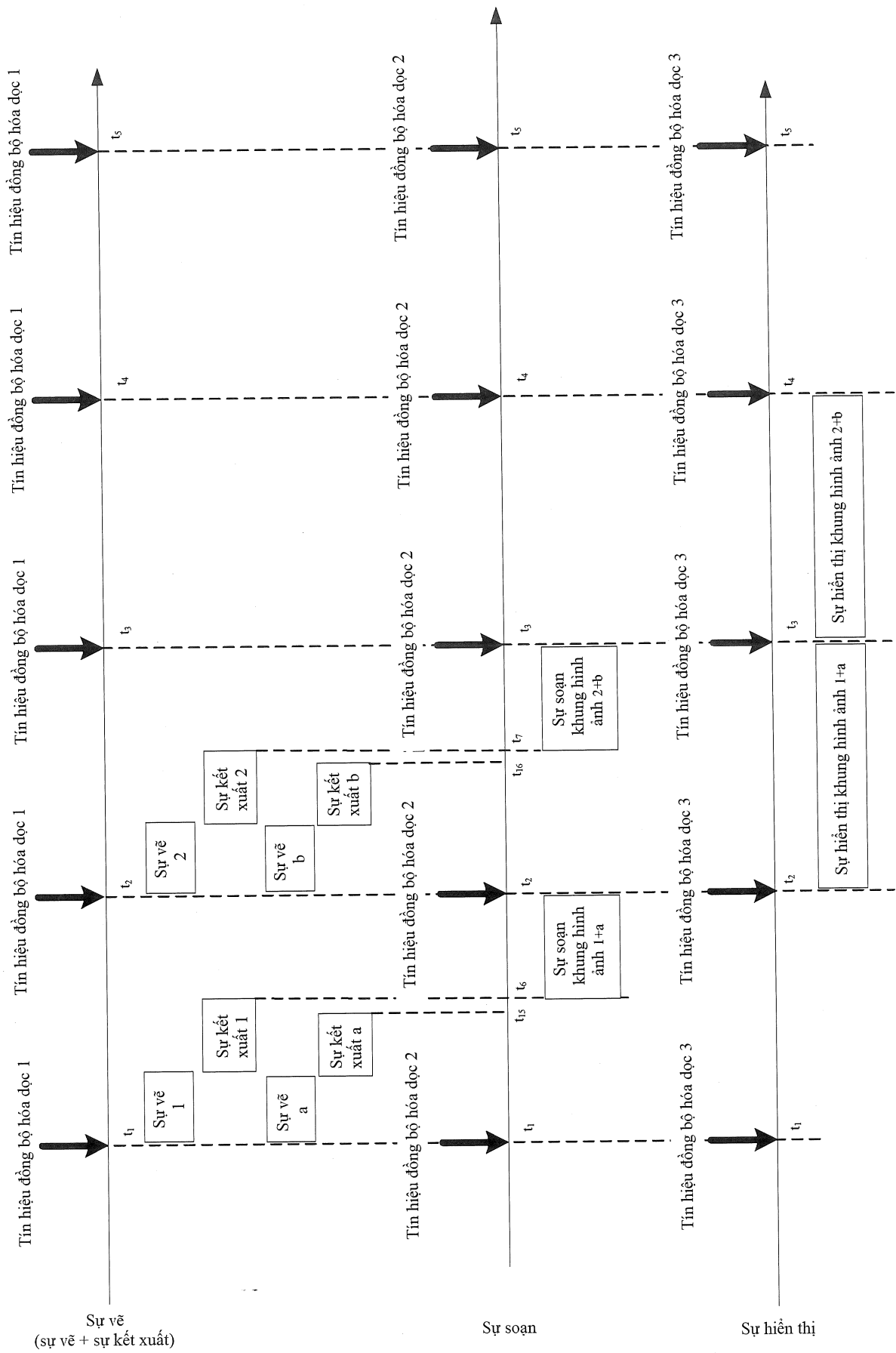


FIG. 6B

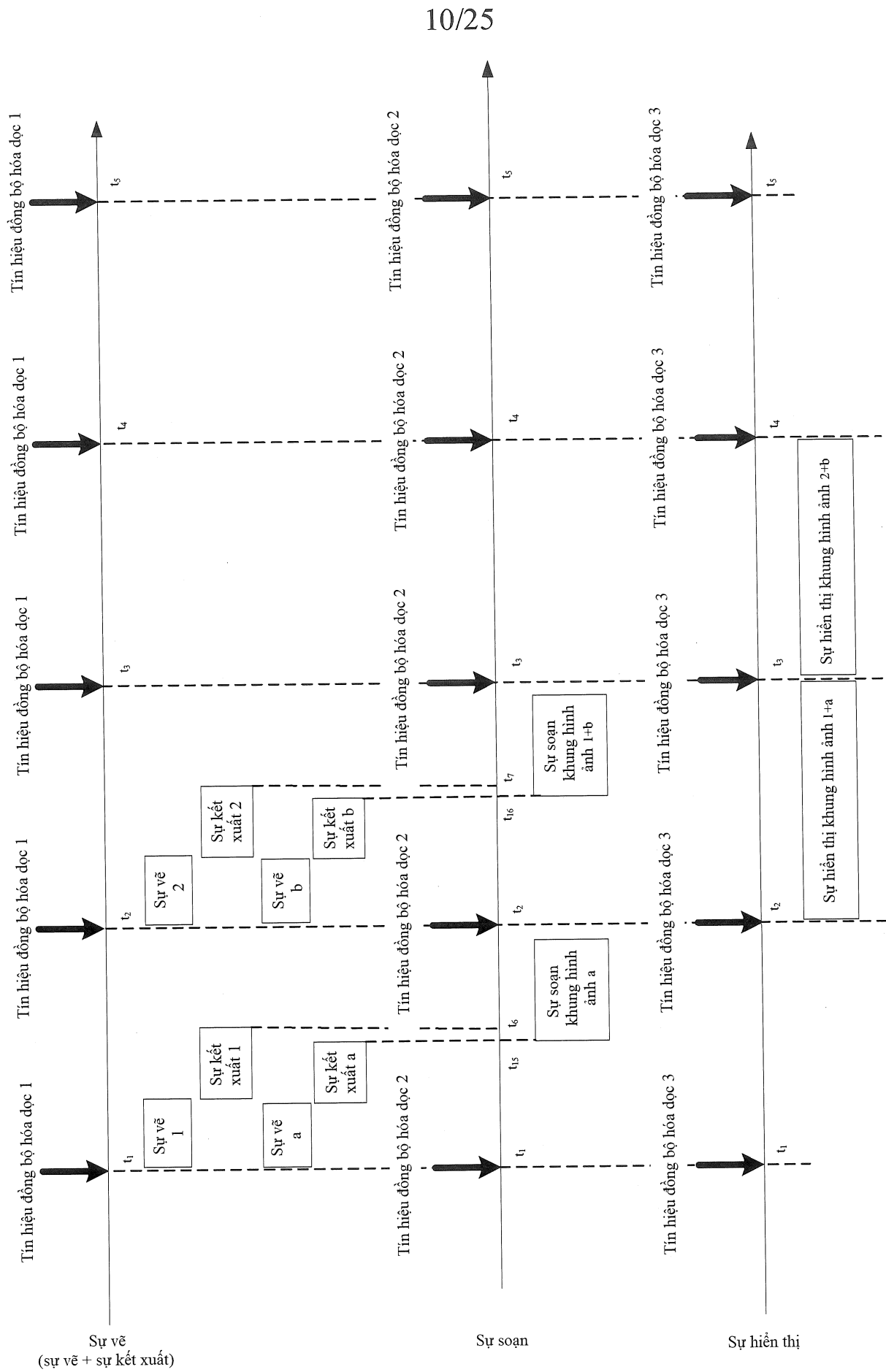


FIG. 6C

11/25

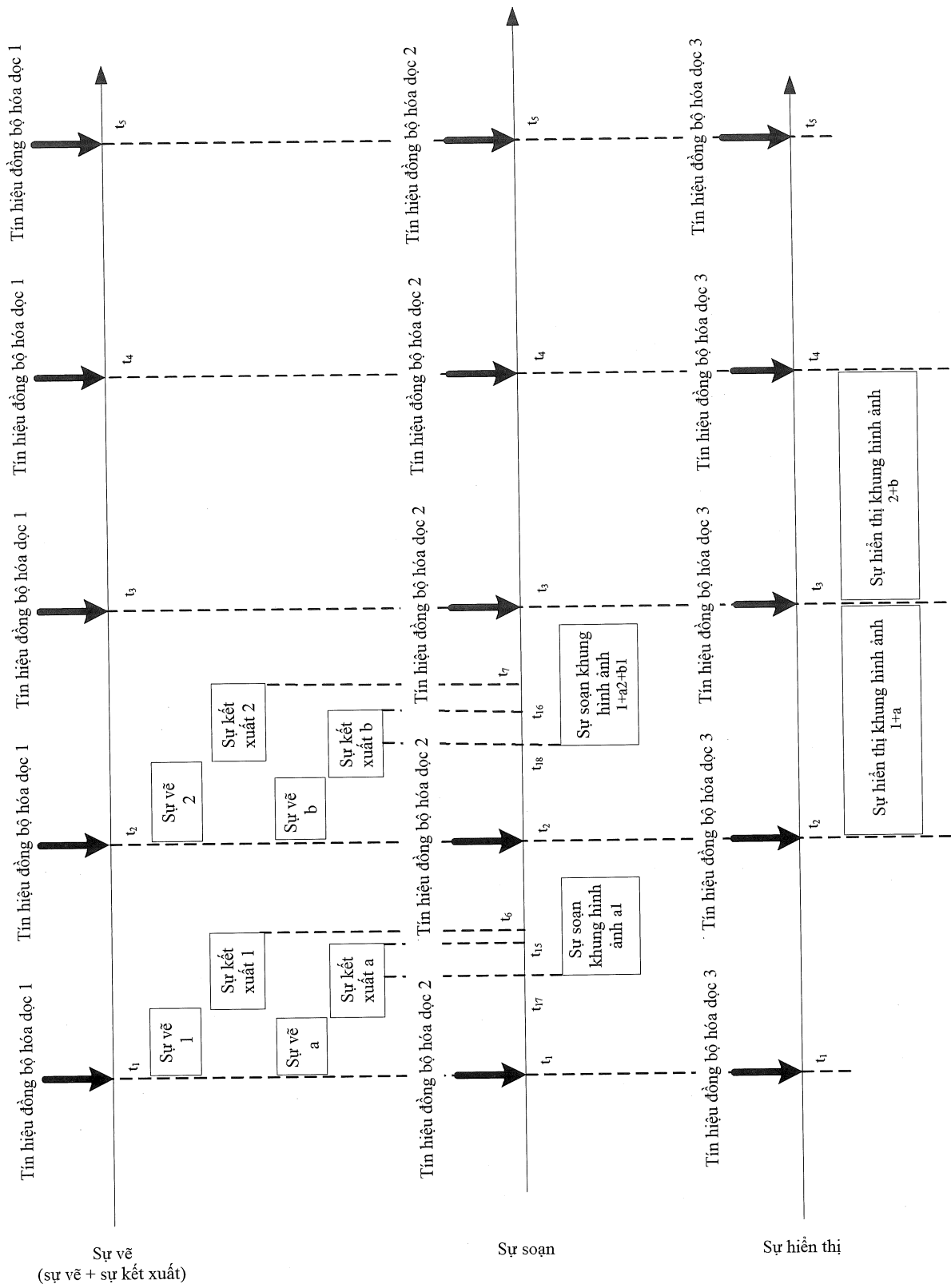


FIG. 6D

12/25

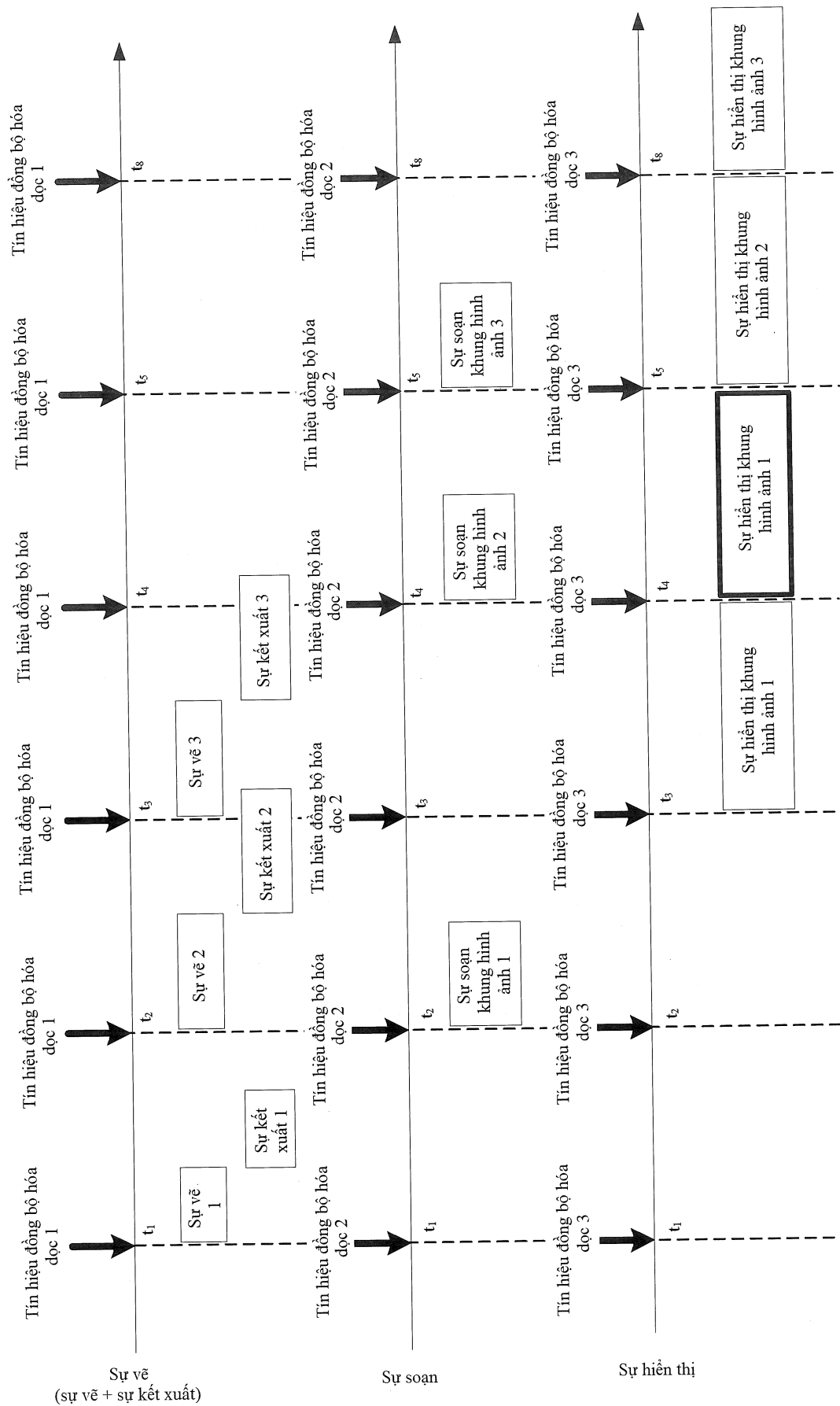


FIG. 7(a)

13/25

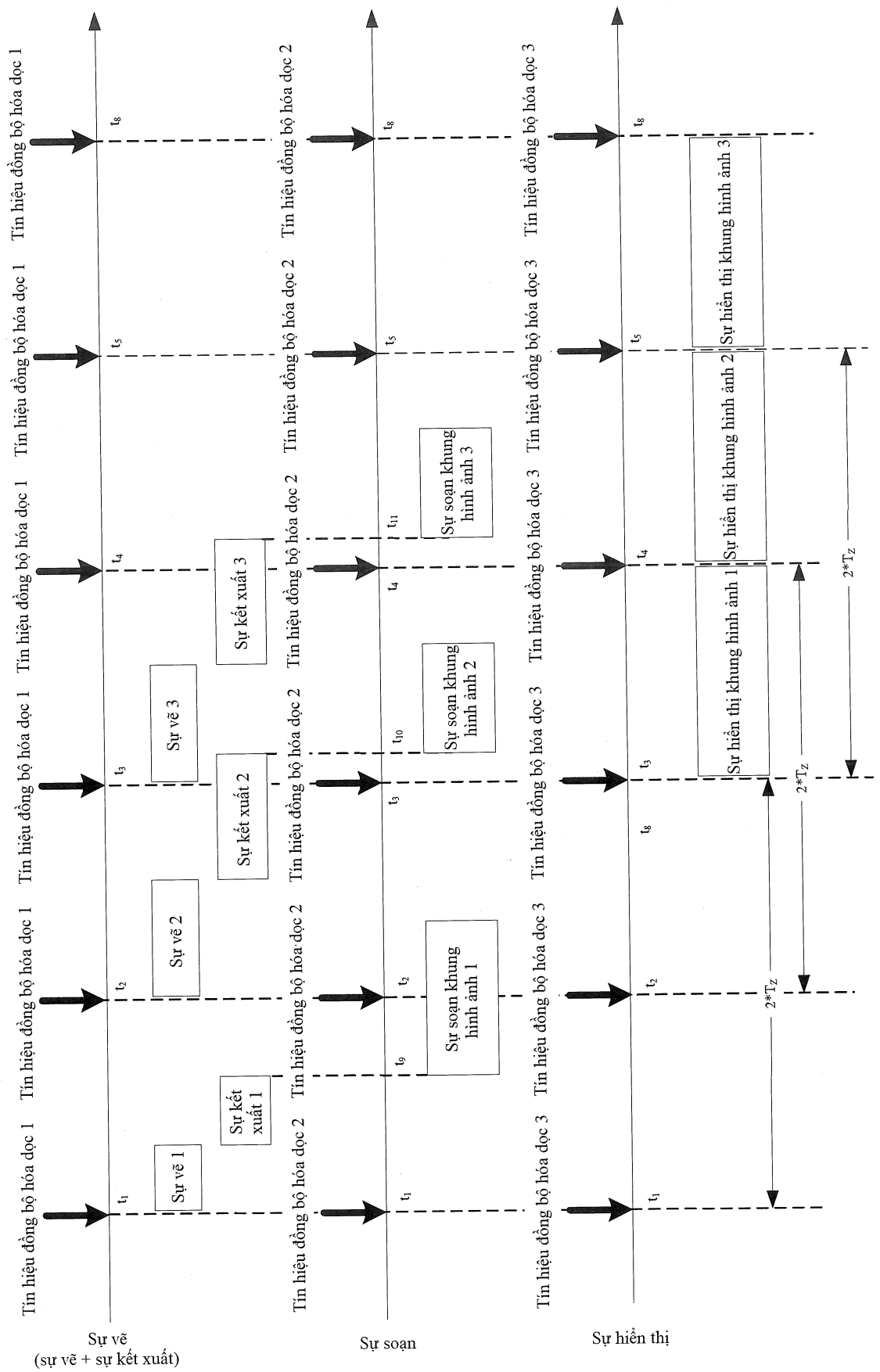


FIG. 7(b)

14/25

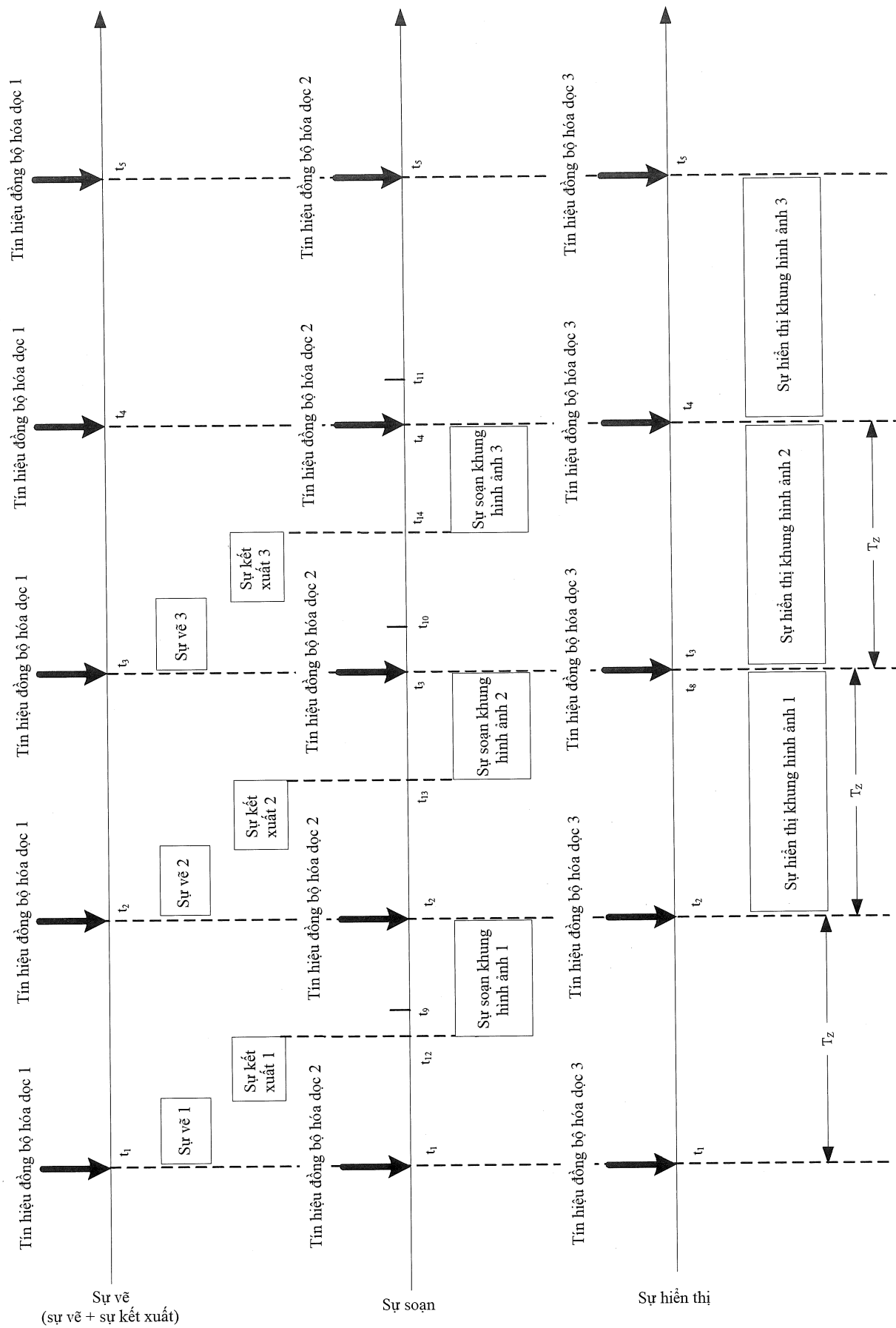


FIG. 8A

15/25

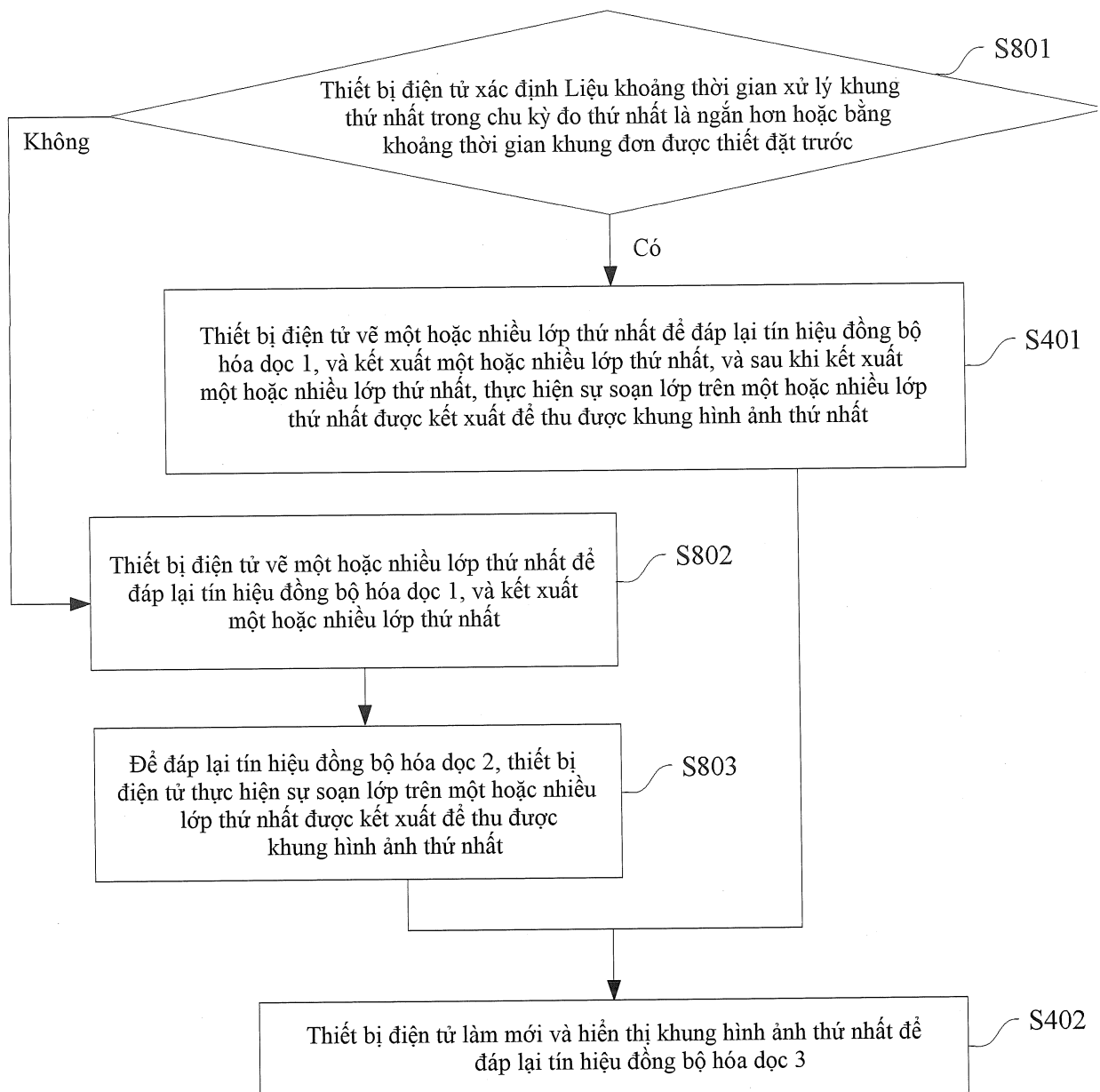


FIG. 8B

16/25

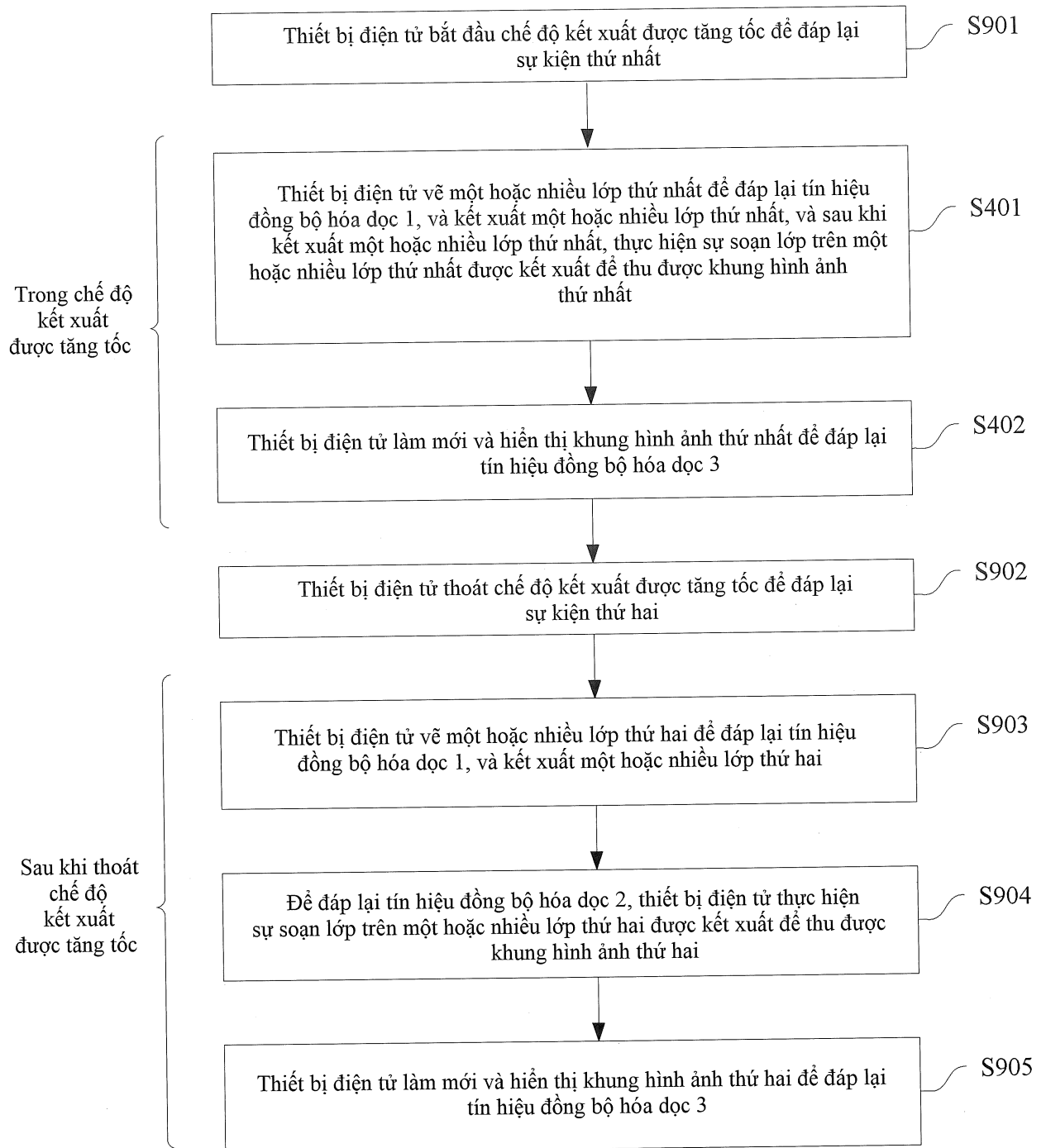


FIG. 9

17/25

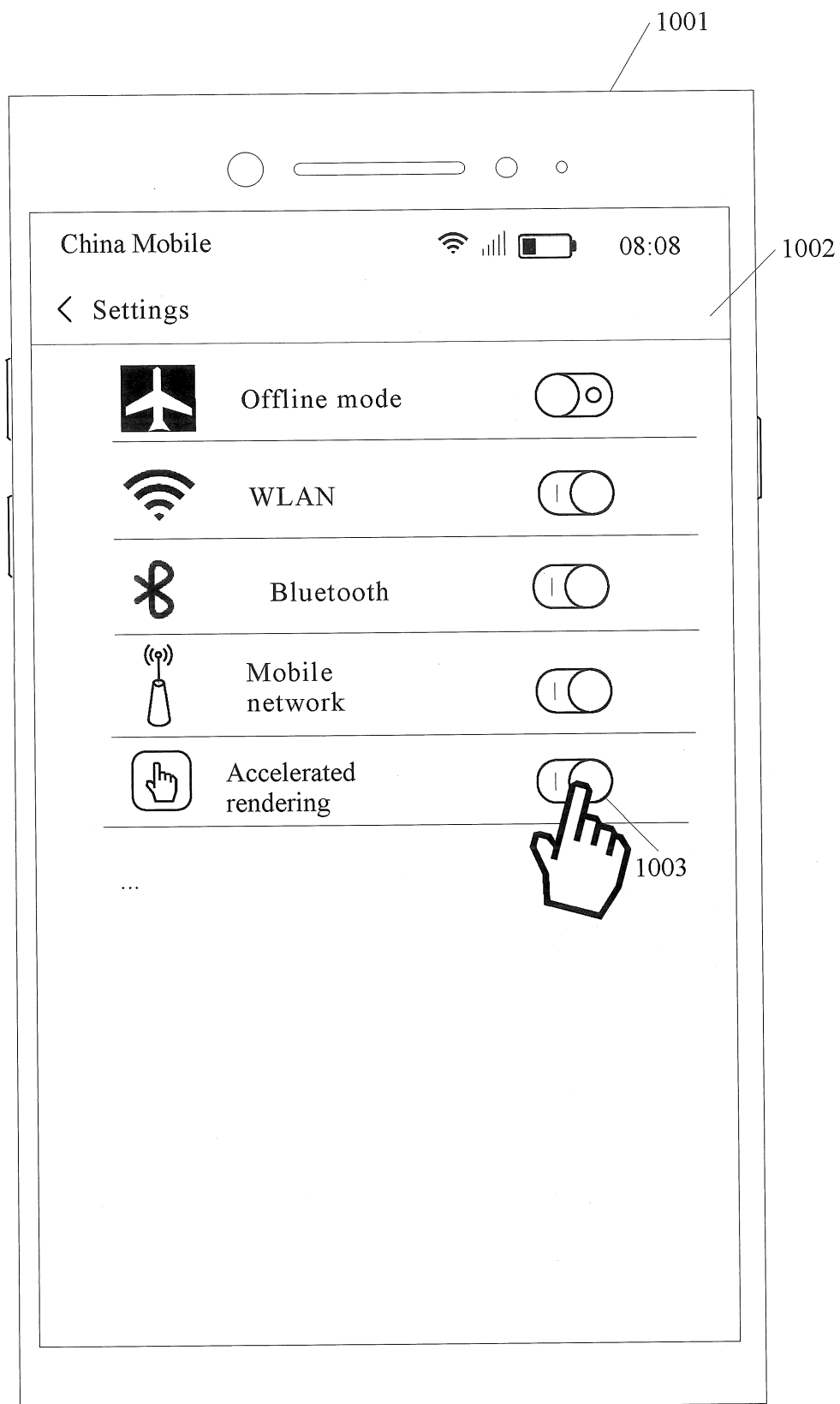


FIG. 10(a)

18/25

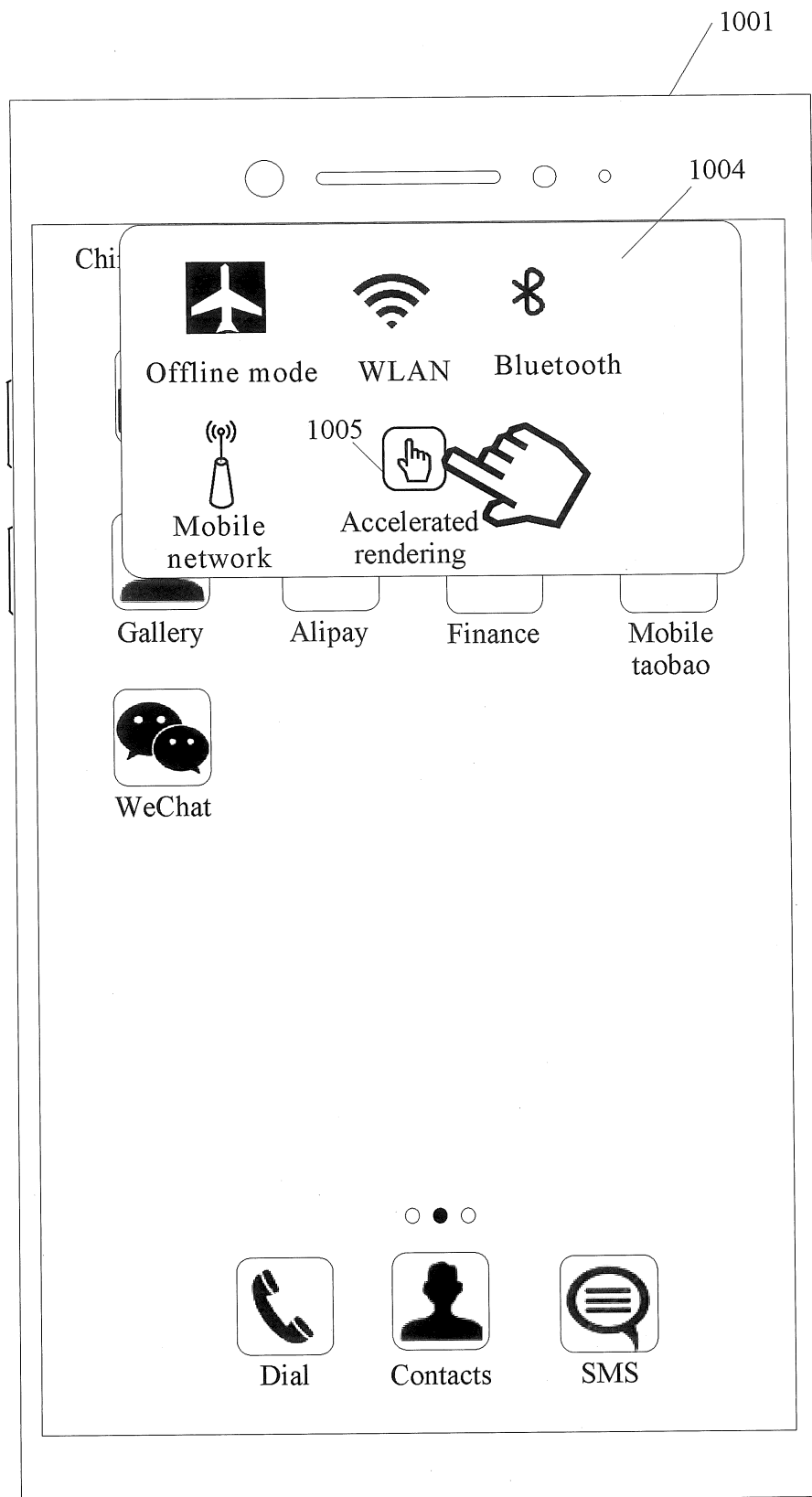


FIG. 10(b)

19/25

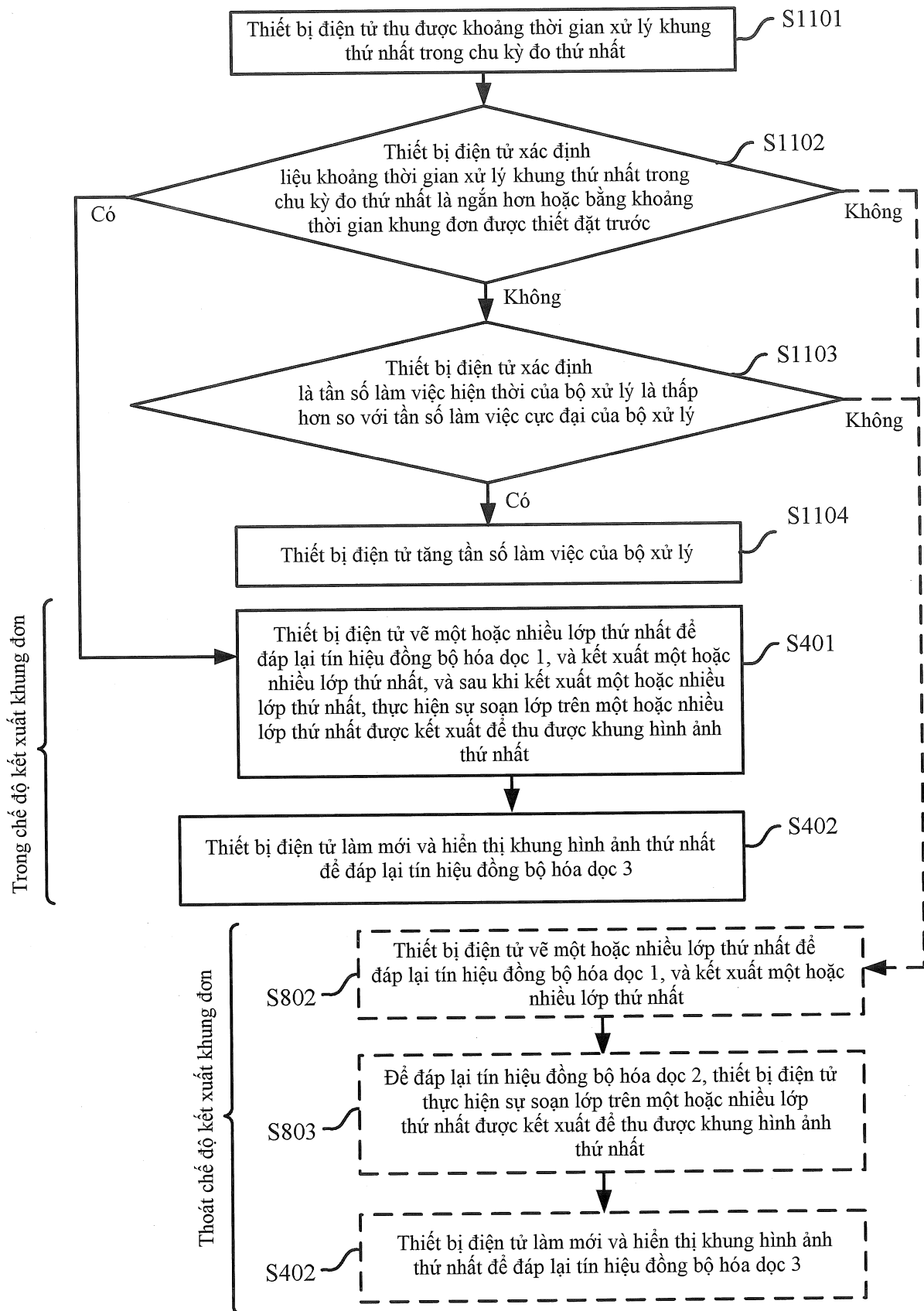


FIG. 11

20/25

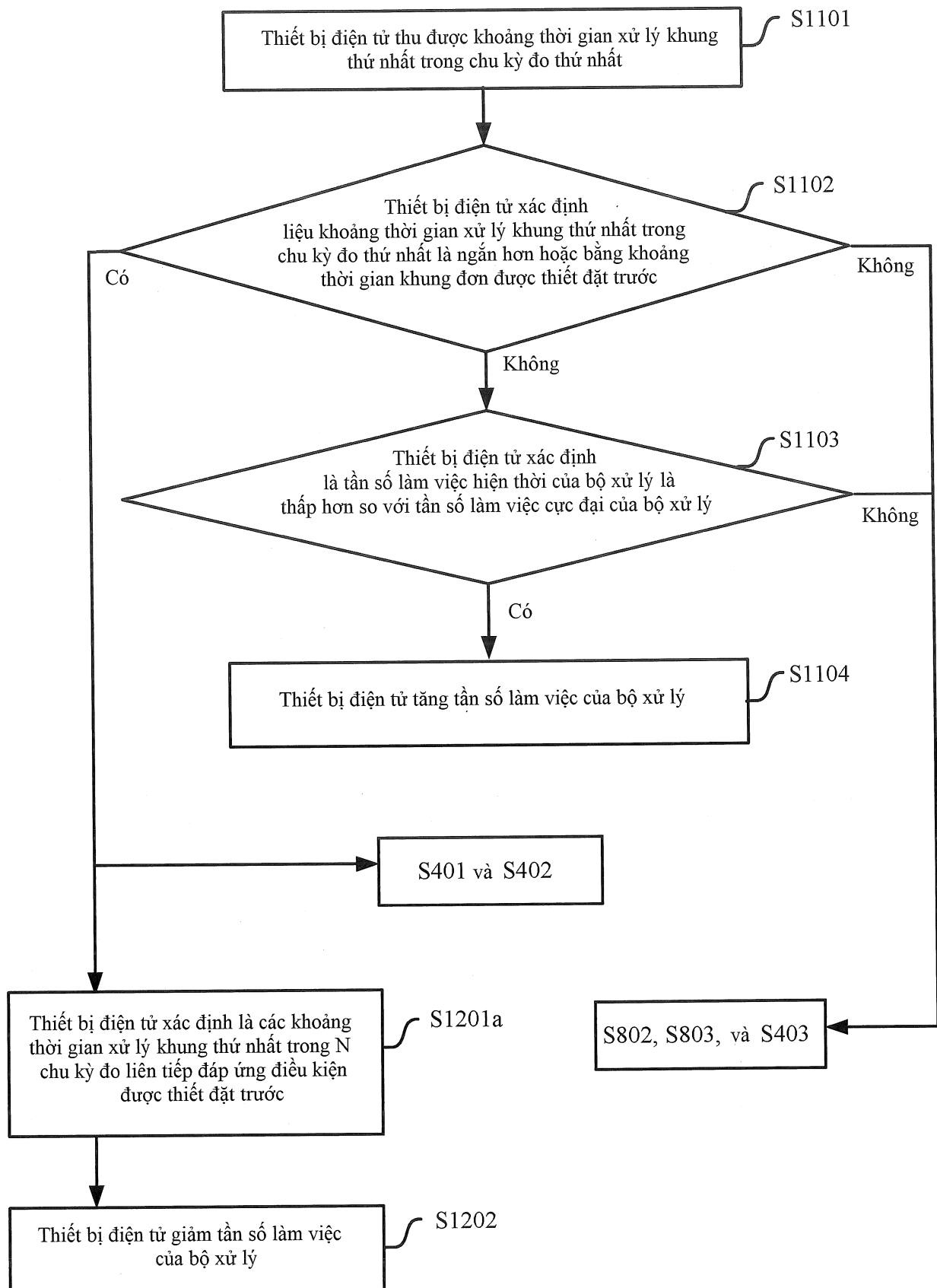


FIG. 12

21/25

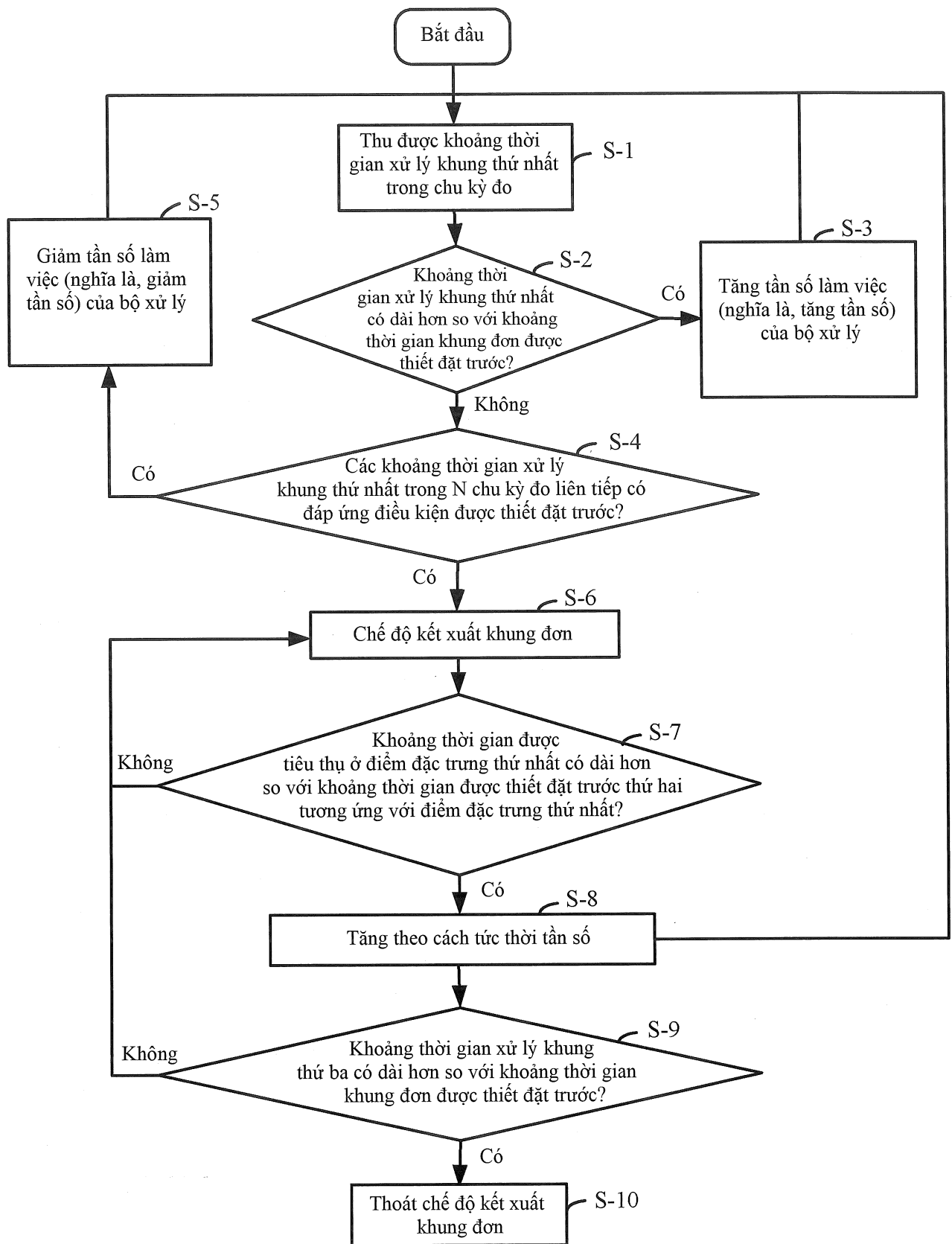


FIG. 13

22/25

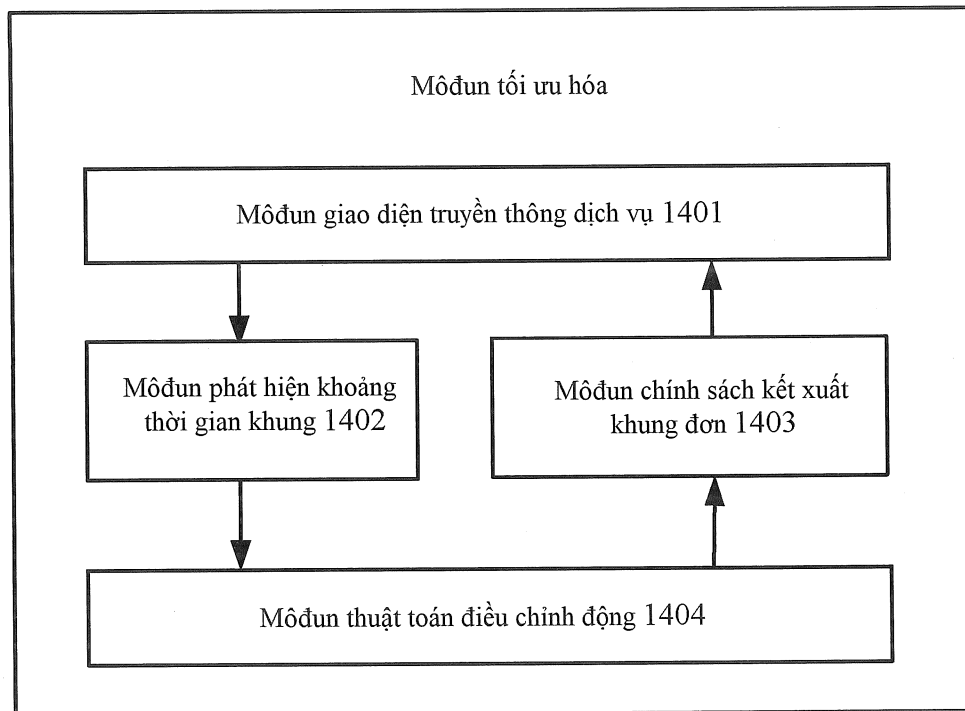


FIG. 14

23/25

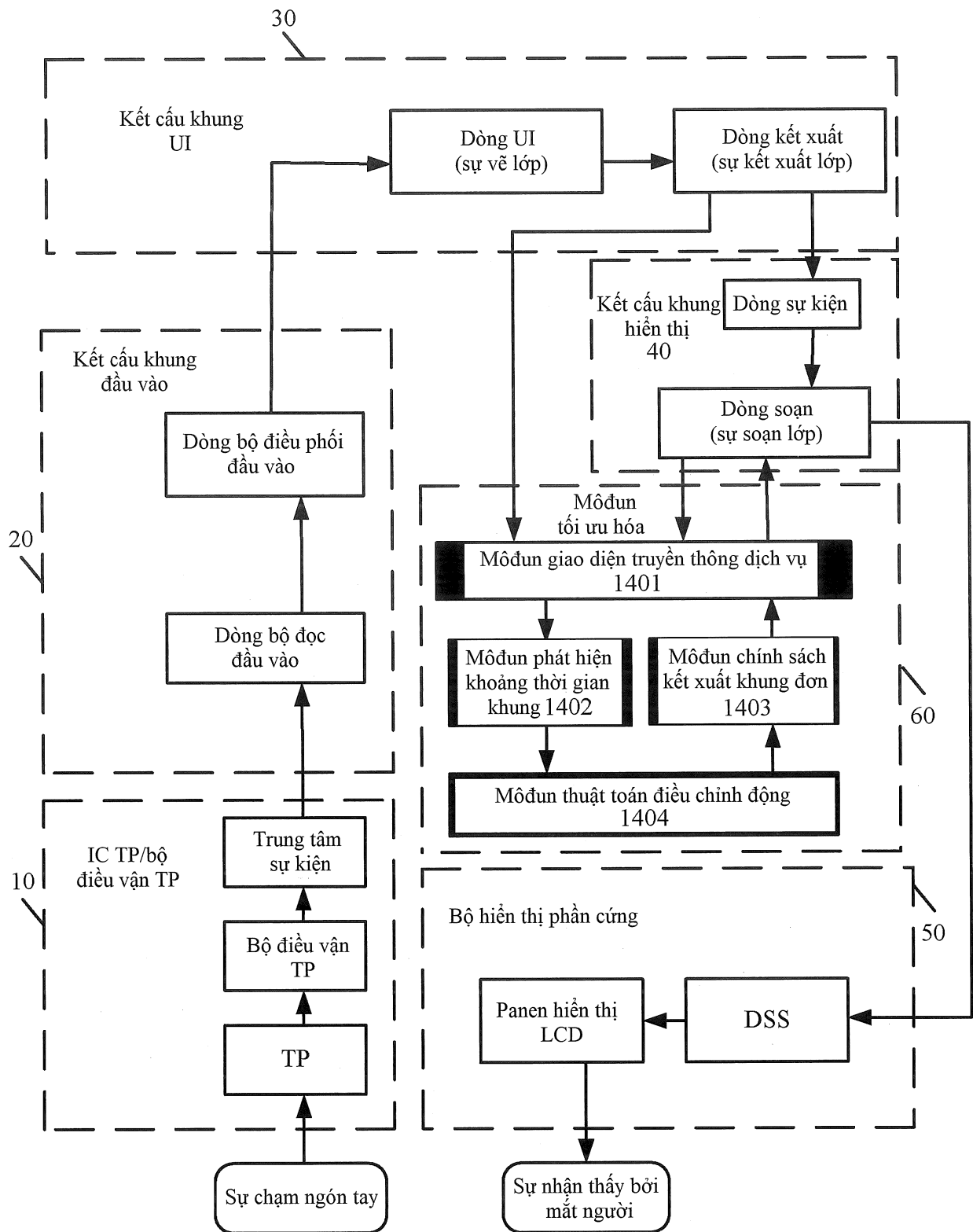


FIG. 15

24/25

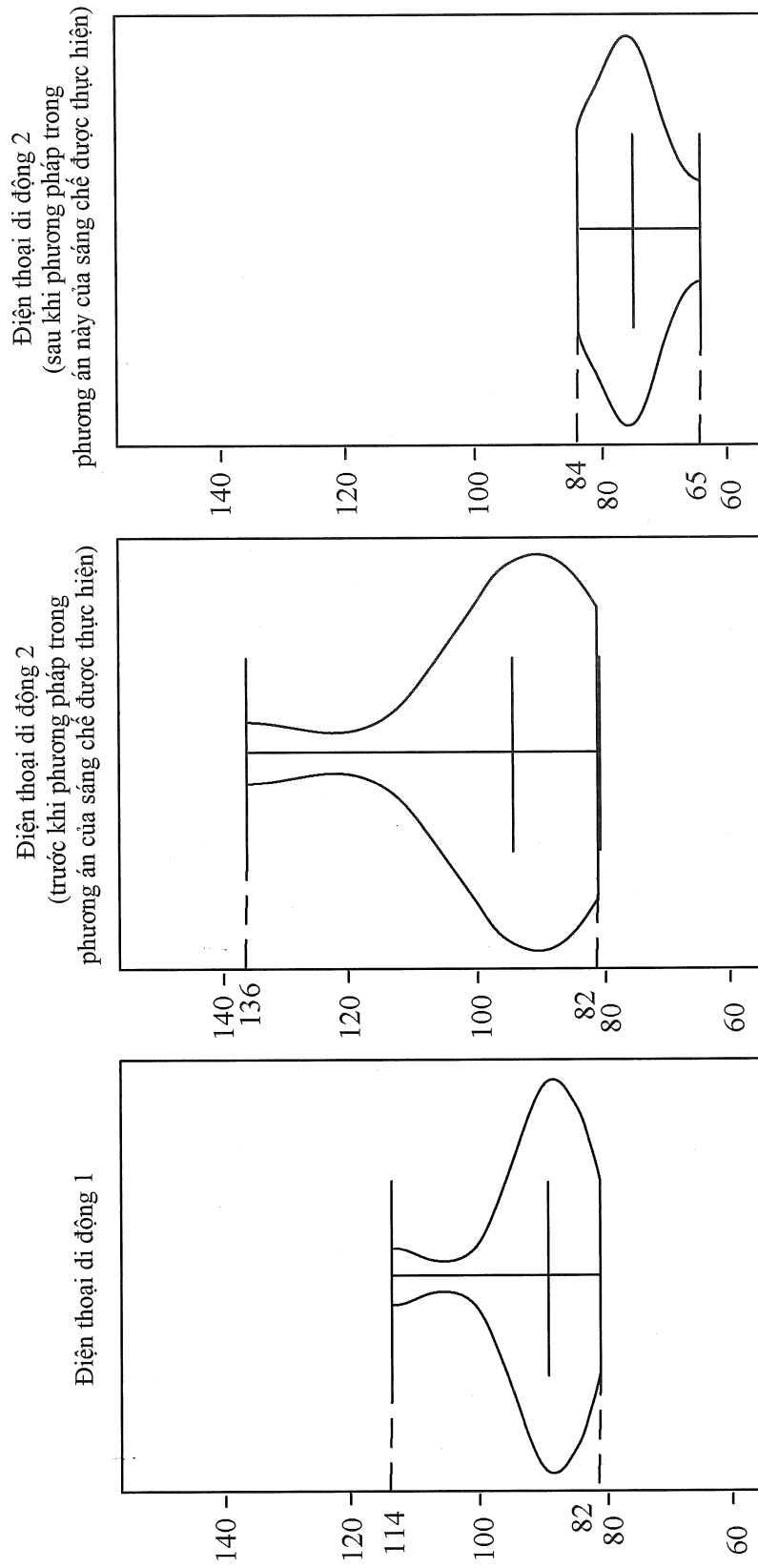


FIG. 16(a)

FIG. 16(b)

FIG. 16(c)

25/25

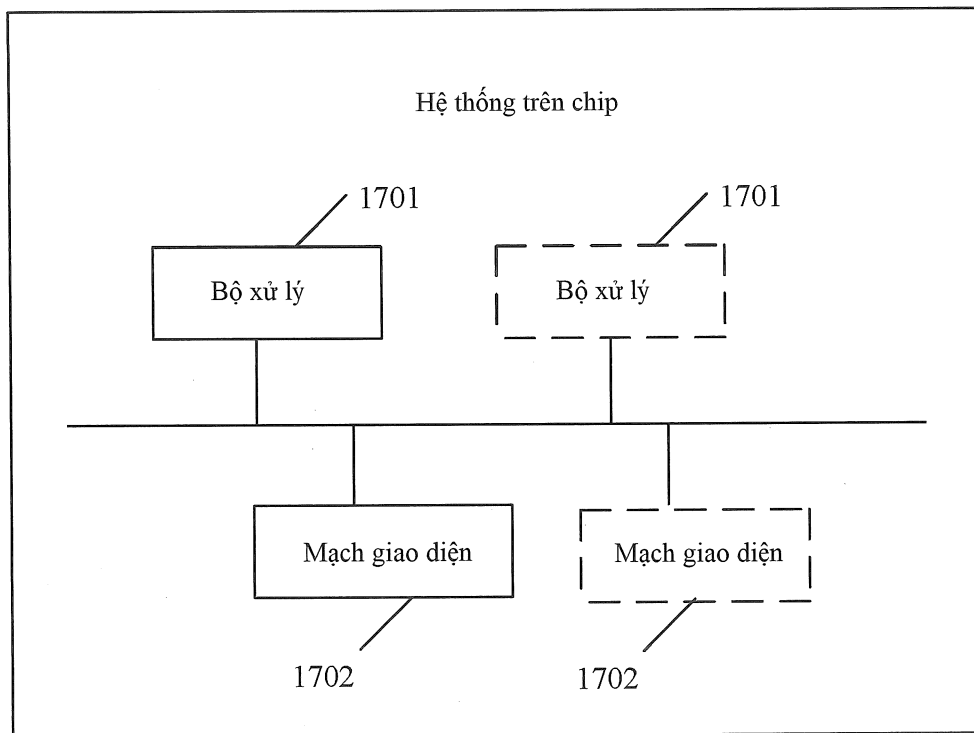


FIG. 17