



(12) BẢN MÔ TẢ SÁNG CHẾ THUỘC BẢNG ĐỘC QUYỀN SÁNG CHẾ

(19) Cộng hòa xã hội chủ nghĩa Việt Nam (VN)
CỤC SỞ HỮU TRÍ TUỆ

(11)



1-0050180

(51)^{2021.01} H02M 7/487

(13) B

(21) 1-2022-06119

(22) 10/09/2020

(86) PCT/CN2020/114490 10/09/2020

(87) WO 2021/169244 02/09/2021

(30) 202010129575.9 28/02/2020 CN

(45) 25/08/2025 449

(43) 25/11/2022 416A

(73) BEIJING GOLDWIND SCIENCE & CREATION WINDPOWER EQUIPMENT CO., LTD. (CN)

No. 19, Kangding Road Beijing Economic & Technological Development Zone,
Daxing District, Beijing 100176, China

(72) FU, Songge (CN); WANG, Meng (CN).

(74) Công ty Luật TNHH WINCO (WINCO LAW FIRM)

(54) MẠCH ĐIỀU KHIỂN CỦA BỘ BIẾN ĐỔI BA MỨC LOẠI KẸP ĐIỀM TRUNG
TÍNH (NPC), BỘ BIẾN ĐỔI BA MỨC LOẠI NPC, VÀ MÁY PHÁT ĐIỆN GIÓ

(21) 1-2022-06119

(57) Sáng chế đề cập đến mạch điều khiển của bộ biến đổi ba mức loại kẹp điểm trung tính (Neutral Point Clamp, NPC), bộ biến đổi ba mức loại NPC và máy phát điện gió. Mạch điều khiển, tương ứng với mỗi pha của nhánh cầu, có: mạch điều khiển thời gian đóng (10) và mạch điều khiển định thời (20), trong đó mạch điều khiển thời gian đóng (10) được sử dụng để dành sẵn một khoảng thời gian định trước để đóng nhiều thiết bị tranzito lưỡng cực cửa cách điện (Insulated Gate Bipolar Transistor, IGBT) của pha tương ứng của nhánh cầu; mạch điều khiển định thời (20) có mạch con thứ nhất (201) và mạch con thứ hai (202); mỗi mạch con trong số mạch con thứ nhất (201) và mạch con thứ hai (202) có mạch làm trễ cố định thứ nhất (1000), mạch làm trễ cố định thứ hai (2000), mạch cửa AND thứ nhất (3000) và mạch cửa OR thứ nhất (4000); và đầu ra của mạch điều khiển định thời (20) lần lượt được nối với các đầu cửa của nhiều thiết bị IGBT.

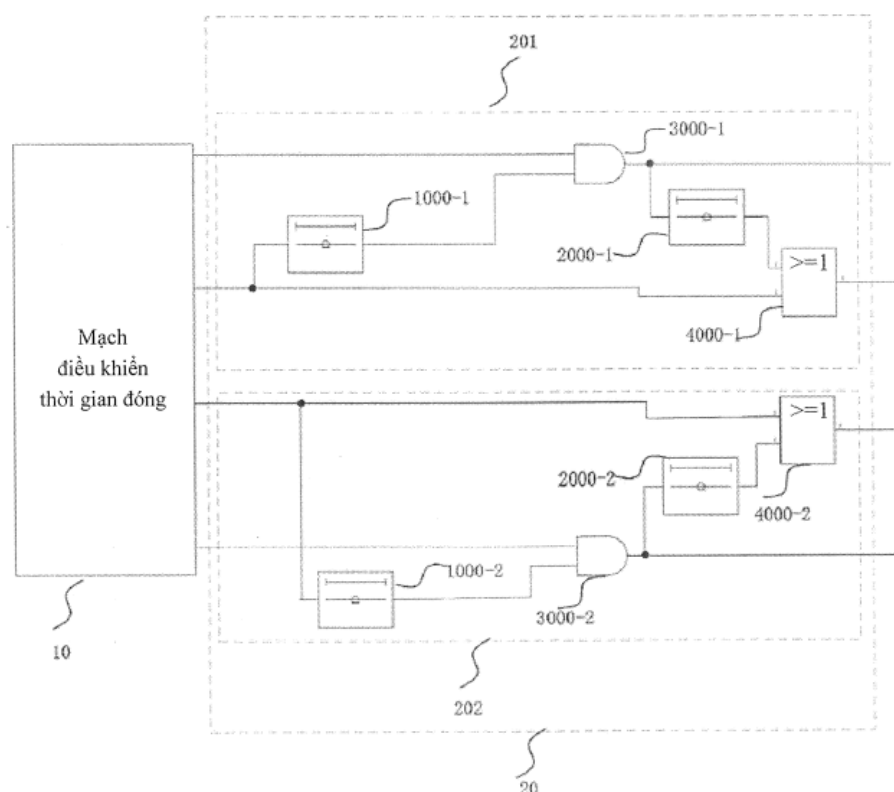


FIG. 2

Lĩnh vực kỹ thuật được đề cập

Sáng chế này nói chung đề cập đến lĩnh vực kỹ thuật bộ biến đổi, và cụ thể hơn, đề cập đến mạch điều khiển của bộ biến đổi ba mức loại kẹp điểm trung tính (Neutral Point Clamp, NPC), bộ biến đổi ba mức loại NPC, và máy phát điện gió.

Tình trạng kỹ thuật của sáng chế

Vì cấu hình ba mức loại kẹp điểm trung tính (Neutral Point Clamp, NPC) có thể sử dụng thiết bị tranzito lưỡng cực cửa cách điện (Insulated Gate Bipolar Transistor, IGBT) có điện áp chặn thấp để nâng cao điện áp bus dòng điện một chiều (Direct Current, DC), nhờ đó làm tăng điện áp ra dòng điện xoay chiều (Alternating Current, AC) và mở rộng mức năng lượng của hệ thống, cho nên cấu hình ba mức loại NPC này đã được sử dụng rộng rãi trong các bộ biến đổi điện gió.

Fig.1 thể hiện sơ đồ của cấu hình mạch ba mức loại NPC, trong đó, ở phía DC, hai bộ tụ điện DC C1 và C2 được mắc nối tiếp để tạo ra ba điện thế DC+, NP và DC-; bốn thiết bị IGBT T1, T2, T3 và T4, cũng như các diot xoay tự do của chúng, được mắc nối tiếp giữa điện thế DC+ và điện thế DC-, và trung điểm của các thiết bị IGBT được mắc nối tiếp, đó là điểm AC giữa T2 và T3 trên Fig.1, là đầu ra AC; điện thế NP được nối với một điểm (tức là, điểm A trên Fig.1) giữa T1 và T2 qua diot D5, và được nối với một điểm (tức là, điểm B trên Fig.1) giữa T3 và T4 qua diot D6. Khi T2 được mở, điện thế ở điểm A được kẹp với điện thế NP qua diot D5; khi T3 được

mở, điện thế ở điểm B được kẹp với điện thế NP qua diot D6. Do đó, cấu hình loại NPC này cũng được gọi là cấu hình diot kẹp.

Cấu hình loại NPC có các yêu cầu định thời logic điều biến độ rộng xung (Pulse Width Modulation, PWM) nghiêm ngặt. Ví dụ, khi đầu ra AC được kẹp với điện thế DC- nhờ nhánh cầu pha khác, T1 và T2 dùng chung điện áp bus toàn phần DC từ điện thế DC+ đến điện thế DC-. Trong trường hợp này, nếu T1 được mở sớm hơn T2, thì điện thế ở điểm A sẽ được kẹp với điện thế DC+, và T2 sẽ mang điện áp bus toàn phần, dẫn đến sự cố ở T2, vì thông thường điện áp chặn của T2 cao hơn một chút so với điện áp bus bán phần DC nhưng thấp hơn điện áp bus toàn phần DC. Nếu T1 và T2 được mở đồng thời, do tính bất định của sự phân bố điện áp ở thời điểm mở, T2 cũng có thể có khả năng có sự cố vì D2 có thể mang điện áp vượt quá khả năng chặn. Nếu T2 được mở sớm hơn T1, thì điện thế ở điểm A sẽ được kẹp chặt với điện thế NP qua D5, và T1 chỉ cần phải mang điện áp bus bán phần DC từ điện thế DC+ đến điện thế NP. Theo cách tương ứng, trong quy trình đóng, nếu T2 được đóng sớm hơn T1, thì T2 sẽ có sự cố do mang điện áp bus toàn phần DC. Nếu T2 và T1 được đóng đồng thời, do tính bất định của sự phân bố điện áp, T2 cũng có thể có khả năng có sự cố vì D2 có thể mang điện áp vượt quá khả năng chặn. Nếu T1 được đóng sớm hơn T2, thì điện thế ở điểm A sẽ được kẹp chặt với điện thế NP qua D5, và T2 chỉ cần phải mang điện áp bus bán phần DC từ điện thế NP đến điện thế DC-. Các yêu cầu định thời đóng-mở của T3 và T4 giống với các yêu cầu định thời đóng-mở của T1 và T2, và ở thời điểm bất kỳ, bao gồm các yêu cầu điều khiển xung PWM chuẩn, dạng sóng PWM không chuẩn, và thời gian ngừng để ngăn ngừa lỗi, các yêu cầu định thời đóng-mở nêu trên cần phải được tuân thủ, nếu không thì sẽ gây hư hỏng

cho các thiết bị IGBT và ảnh hưởng đến toàn mạch.

Theo công nghệ thông thường, phần mềm thường được sử dụng để tránh sự định thời sai của các xung PWM để điều khiển các thiết bị IGBT, sao cho sự định thời đóng-mở của các thiết bị IGBT có thể tuân theo các yêu cầu định thời đóng-mở nêu trên. Tuy nhiên, một mặt, độ tin cậy của phần mềm không thể được bảo đảm, và mặt khác, việc sử dụng phần mềm cũng sẽ lãng phí các tài nguyên hệ thống. Ví dụ, cần phải xác định bằng phần mềm về việc xung có đúng hay không trong mỗi chu kỳ xung, phương pháp này sẽ lãng phí nhiều thời gian để đánh giá và so sánh và thời gian để thực hiện phần mềm.

Bản chất kỹ thuật của sáng chế

Sáng chế đề xuất mạch điều khiển của bộ biến đổi ba mức loại NPC, bộ biến đổi ba mức loại NPC, và máy phát điện gió theo các phương án làm ví dụ thực hiện sáng chế này, để giải quyết các vấn đề như độ tin cậy thấp và lãng phí các tài nguyên hệ thống của phương pháp phần mềm hiện có áp dụng cho các xung PWM để điều khiển các thiết bị IGBT.

Theo phương án làm ví dụ thực hiện sáng chế này, sáng chế đề xuất mạch điều khiển của bộ biến đổi ba mức loại NPC. Mỗi nhánh cầu pha của bộ biến đổi ba mức loại NPC có nhiều thiết bị IGBT. Đối với mỗi nhánh cầu pha, mạch điều khiển tương ứng với nhánh cầu pha có mạch điều khiển thời gian đóng và mạch điều khiển định thời. Mạch điều khiển thời gian đóng được tạo cấu hình để dành sẵn một khoảng thời gian định trước để đóng nhiều thiết bị IGBT trong nhánh cầu pha tương ứng. Đầu vào của mạch điều khiển thời gian đóng được tạo cấu hình để thu tín hiệu PWM để điều

khíên nhiều thiết bị IGBT.

Mạch điều khiển định thời có mạch con thứ nhất và mạch con thứ hai. Mỗi mạch con trong số mạch con thứ nhất và mạch con thứ hai có: mạch làm trễ cố định thứ nhất, mạch làm trễ cố định thứ hai, mạch cửa AND thứ nhất, và mạch cửa OR thứ nhất. Trong mỗi mạch con, đầu vào thứ nhất của mạch cửa AND thứ nhất được nối với một trong số các đầu ra của mạch điều khiển thời gian đóng thông qua mạch làm trễ cố định thứ nhất, và đầu vào thứ hai của mạch cửa AND thứ nhất được nối với một trong số các đầu ra của mạch điều khiển thời gian đóng, đầu ra của mạch cửa AND thứ nhất được nối với đầu vào thứ nhất của mạch cửa OR thứ nhất thông qua mạch làm trễ cố định thứ hai, và đầu vào thứ hai của mạch cửa OR thứ nhất được nối với một trong số các đầu ra của mạch điều khiển thời gian đóng. Các đầu ra của mạch điều khiển định thời lần lượt được nối với các cực cửa của nhiều thiết bị IGBT. Đầu ra của mạch cửa AND thứ nhất và đầu ra của mạch cửa OR thứ nhất trong mỗi mạch con lần lượt dùng làm các đầu ra của mạch điều khiển định thời.

Theo phương án làm ví dụ khác để thực hiện sáng chế này, sáng chế đề xuất bộ biến đổi ba mức loại NPC. Bộ biến đổi ba mức loại NPC có M nhánh cầu pha và M mạch điều khiển như được mô tả trên đây. M nhánh cầu pha có quan hệ tương ứng một-một với M mạch điều khiển. Đối với mỗi nhánh cầu pha, mạch điều khiển tương ứng với nhánh cầu pha được sử dụng để điều khiển mở và đóng các thiết bị IGBT trong nhánh cầu pha. M là số lượng pha AC.

Theo phương án làm ví dụ khác nữa để thực hiện sáng chế này, sáng chế đề xuất máy phát điện gió. Máy phát điện gió có bộ biến đổi ba mức loại NPC như được mô tả trên đây.

Theo mạch điều khiển của bộ biến đổi ba mức loại NPC, bộ biến đổi ba mức loại NPC, và máy phát điện gió được đề xuất trong các phương án làm ví dụ thực hiện sáng chế này, có thể thực hiện việc điều khiển một cách có hiệu quả và tin cậy logic đóng-mở và sự định thời của các thiết bị IGBT trong nhánh cầu pha thông qua mạch phản cứng có độ tin cậy cao, để bảo vệ toàn bộ vòng lặp của hệ thống biến đổi ba mức loại NPC mà không lãng phí các tài nguyên hệ thống.

Các khía cạnh và/hoặc các ưu điểm khác của sáng chế này sẽ được trình bày một phần trong phần mô tả sáng chế dưới đây, và sẽ được hiểu rõ một phần sau khi xem phần mô tả sáng chế dưới đây, hoặc có thể được biết rõ sau khi thực hiện sáng chế này.

Mô tả vắn tắt các hình vẽ

Các mục đích và các dấu hiệu nêu trên cùng với các mục đích và các dấu hiệu khác của các phương án làm ví dụ thực hiện sáng chế này sẽ trở nên rõ ràng hơn sau khi xem phần mô tả sáng chế dưới đây kết hợp các hình vẽ kèm theo thể hiện các phương án để làm ví dụ, trong đó:

Fig.1 thể hiện sơ đồ của cấu hình mạch ba mức loại NPC;

Fig.2 thể hiện sơ đồ của mạch điều khiển của bộ biến đổi ba mức loại NPC theo phương án làm ví dụ thực hiện sáng chế này;

Fig.3 thể hiện sơ đồ của mạch điều khiển của bộ biến đổi ba mức loại NPC theo phương án làm ví dụ khác để thực hiện sáng chế này;

Fig.4 thể hiện sơ đồ của mạch điều khiển của bộ biến đổi ba mức loại NPC theo phương án làm ví dụ khác để thực hiện sáng chế này;

Fig.5 thể hiện sơ đồ của mạch điều khiển của bộ biến đổi ba mức loại NPC theo phương án làm ví dụ khác để thực hiện sáng chế này;

Fig.6 thể hiện sơ đồ của mạch làm trễ sườn đi lên theo phương án làm ví dụ thực hiện sáng chế này; và

Fig.7 thể hiện sơ đồ của mạch làm trễ cố định theo phương án làm ví dụ thực hiện sáng chế này.

Mô tả chi tiết sáng chế

Sáng chế sẽ được mô tả chi tiết dựa vào các phương án thực hiện sáng chế, các ví dụ trong các phương án thực hiện sáng chế này được thể hiện trên các hình vẽ kèm theo. Số chỉ dẫn giống nhau luôn dùng để chỉ bộ phận giống nhau. Các phương án như vậy được mô tả dưới đây kết hợp với các hình vẽ, để giải thích về sáng chế này.

Fig.2 thể hiện sơ đồ của mạch điều khiển của bộ biến đổi ba mức loại NPC theo phương án làm ví dụ thực hiện sáng chế này. Trong đó, mỗi nhánh cầu pha của bộ biến đổi ba mức loại NPC có nhiều thiết bị IGBT.

Ví dụ, bộ biến đổi ba mức loại NPC có thể có M nhánh cầu pha, trong đó M là số lượng pha AC tương ứng với bộ biến đổi ba mức loại NPC. M nhánh cầu pha có quan hệ tương ứng một-một với các pha AC tương ứng (ví dụ, pha-A, pha-B và pha-C của dòng điện xoay chiều ba pha).

Ví dụ, bộ biến đổi ba mức loại NPC có thể là bộ biến đổi điện gió.

Mỗi mạch điều khiển được sử dụng để điều khiển logic đóng-mở và sự định thời của tất cả các thiết bị IGBT trong nhánh cầu pha tương ứng. Cụ thể là, các mạch điều khiển có quan hệ tương ứng một-một với các nhánh cầu pha. Mỗi mạch điều khiển

thu, từ máy tính chủ, tín hiệu PWM để điều khiển các thiết bị IGBT, xử lý tín hiệu PWM thu được và xuất ra tín hiệu PWM đã được xử lý cho các cực cửa của nhiều thiết bị IGBT trong nhánh cầu pha tương ứng, để điều khiển logic đóng-mở và sự định thời của các thiết bị IGBT trong nhánh cầu pha tương ứng và tránh sự cố ở vòng lặp.

Như được thể hiện trên Fig.2, đối với mỗi nhánh cầu pha, mạch điều khiển tương ứng với nhánh cầu pha có mạch điều khiển thời gian đóng 10 và mạch điều khiển định thời 20.

Cụ thể là, mạch điều khiển thời gian đóng 10 được sử dụng để dành sẵn một khoảng thời gian định trước để đóng nhiều thiết bị IGBT trong nhánh cầu pha tương ứng. Đầu vào của mạch điều khiển thời gian đóng 10 thu tín hiệu PWM để điều khiển nhiều thiết bị IGBT, và đầu ra của mạch điều khiển thời gian đóng 10 xuất ra tín hiệu PWM đã được xử lý cho mạch điều khiển định thời 20. Theo sáng chế này, coi rằng việc đóng thiết bị IGBT có một quá trình chuyển tiếp, tức là, thiết bị IGBT cần có một khoảng thời gian nhất định để chuyển sang trạng thái đóng hoàn toàn từ trạng thái mở. Do đó, sáng chế đề xuất mạch điều khiển thời gian đóng 10 để tránh sự ảnh hưởng có thể xảy ra do thời gian đóng của các thiết bị IGBT tác động đến sự định thời đóng-mở, nhờ đó bảo đảm sự đồng bộ hoá của tầng điều khiển và tầng thực hiện.

Ví dụ, mạch điều khiển thời gian đóng 10 có thể thu, từ máy tính chủ, tín hiệu PWM để điều khiển toàn bộ các thiết bị IGBT trong số nhiều thiết bị IGBT, hoặc chỉ có thể thu tín hiệu PWM để điều khiển một phần trong số nhiều thiết bị IGBT, và tạo ra tín hiệu PWM để điều khiển phần còn lại trong số nhiều thiết bị IGBT dựa vào tín hiệu PWM thu được.

Mạch điều khiển định thời 20 được tạo cấu hình để xử lý tín hiệu PWM thu được từ mạch điều khiển thời gian đóng 10, và xuất ra tín hiệu PWM đã được xử lý cho các cực cửa của nhiều thiết bị IGBT. Tín hiệu PWM đã được xử lý có thể điều khiển sự định thời đóng-mở của nhiều thiết bị IGBT để đáp ứng các yêu cầu nhất định.

Mạch điều khiển định thời 20 có mạch con thứ nhất 201 và mạch con thứ hai 202. Mỗi mạch con trong số mạch con thứ nhất 201 và mạch con thứ hai 202 có: mạch làm trễ cố định thứ nhất 1000, mạch làm trễ cố định thứ hai 2000, mạch cửa AND thứ nhất 3000, và mạch cửa OR thứ nhất 4000. Tức là, mạch con thứ nhất 201 có: mạch làm trễ cố định thứ nhất 1000-1, mạch làm trễ cố định thứ hai 2000-1, mạch cửa AND thứ nhất 3000-1, và mạch cửa OR thứ nhất 4000-1; mạch con thứ hai 202 có: mạch làm trễ cố định thứ nhất 1000-2, mạch làm trễ cố định thứ hai 2000-2, mạch cửa AND thứ nhất 3000-2, và mạch cửa OR thứ nhất 4000-2.

Cụ thể là, đối với mỗi mạch con, đầu vào thứ nhất của mạch cửa AND thứ nhất 3000 được nối với một trong số các đầu ra của mạch điều khiển thời gian đóng 10 thông qua mạch làm trễ cố định thứ nhất 1000, và đầu vào thứ hai của mạch cửa AND thứ nhất 3000 được nối với một trong số các đầu ra của mạch điều khiển thời gian đóng 10, đầu ra của mạch cửa AND thứ nhất 3000 được nối với đầu vào thứ nhất của mạch cửa OR thứ nhất 4000 thông qua mạch làm trễ cố định thứ hai 2000, và đầu vào thứ hai của mạch cửa OR thứ nhất 4000 được nối với một trong số các đầu ra của mạch điều khiển thời gian đóng 10.

Các đầu ra của mạch điều khiển định thời 20 lần lượt được nối với các cực cửa của nhiều thiết bị IGBT. Đối với mỗi mạch con trong số mạch con thứ nhất 201 và

mạch con thứ hai 202, đầu ra của mạch cửa AND thứ nhất 3000 và đầu ra của mạch cửa OR thứ nhất 4000 lần lượt dùng làm các đầu ra của mạch điều khiển định thời 20.

Fig.3 thể hiện sơ đồ của mạch điều khiển của bộ biến đổi ba mức loại NPC theo phương án làm ví dụ khác để thực hiện sáng chế này.

Như được thể hiện trên Fig.3, mỗi mạch con trong số mạch con thứ nhất 201 và mạch con thứ hai 202 có thể còn có: mạch cửa NAND 5000 và mạch cửa AND thứ hai 6000. Tức là, mạch con thứ nhất 201 còn có: mạch cửa NAND 5000-1 và mạch cửa AND thứ hai 6000-1; mạch con thứ hai 202 còn có: mạch cửa NAND 5000-2 và mạch cửa AND thứ hai 6000-2.

Cụ thể là, trong mỗi mạch con, ba đầu vào của mạch cửa NAND 5000 lần lượt được nối với ba đầu ra của mạch điều khiển thời gian đóng 10, và đầu vào của mạch làm trễ cố định thứ nhất 1000 được nối với một trong số các đầu ra của mạch điều khiển thời gian đóng 10, đầu ra của mạch cửa NAND 5000 và đầu ra của mạch làm trễ cố định thứ nhất 1000 lần lượt được nối với hai đầu vào của mạch cửa AND thứ hai 6000, và đầu ra của mạch cửa AND thứ hai 6000 được nối với một trong số các đầu vào của mạch cửa AND thứ nhất 3000. Theo phương án làm ví dụ thực hiện sáng chế này, mạch cửa NAND 5000 và mạch cửa AND thứ hai 6000 được tạo ra trong mạch điều khiển định thời 20, để tránh một cách có hiệu quả hiện tượng đoản mạch được tạo ra trên nhánh cầu.

Fig.4 thể hiện sơ đồ của mạch điều khiển của bộ biến đổi ba mức loại NPC theo phương án làm ví dụ khác để thực hiện sáng chế này.

Như được thể hiện trên Fig.4, mạch điều khiển thời gian đóng 10 có thể có:

mạch làm trễ sườn đi lên thứ nhất 101, mạch làm trễ sườn đi lên thứ hai 102, mạch làm trễ sườn đi lên thứ ba 103, và mạch làm trễ sườn đi lên thứ tư 104. Các đầu ra của mạch làm trễ sườn đi lên thứ nhất 101, mạch làm trễ sườn đi lên thứ hai 102, mạch làm trễ sườn đi lên thứ ba 103 và mạch làm trễ sườn đi lên thứ tư 104 dùng làm các đầu ra của mạch điều khiển thời gian đóng 10.

Cụ thể là, các đầu ra của mạch làm trễ sườn đi lên thứ nhất 101, mạch làm trễ sườn đi lên thứ hai 102 và mạch làm trễ sườn đi lên thứ ba 103 lần lượt được nối với ba đầu vào của mạch cửa NAND 5000-1 trong mạch con thứ nhất 201. Đầu ra của mạch làm trễ sườn đi lên thứ nhất 101 cũng được nối với một trong số các đầu vào của mạch cửa AND thứ nhất 3000-1 trong mạch con thứ nhất 201. Đầu ra của mạch làm trễ sườn đi lên thứ hai 102 cũng được nối với đầu vào của mạch làm trễ cố định thứ nhất 1000-1 trong mạch con thứ nhất 201 và một trong số các đầu vào của mạch cửa OR thứ nhất 4000-1 trong mạch con thứ nhất 201.

Các đầu ra của mạch làm trễ sườn đi lên thứ hai 102, mạch làm trễ sườn đi lên thứ ba 103 và mạch làm trễ sườn đi lên thứ tư 104 lần lượt được nối với ba đầu vào của mạch cửa NAND 5000-2 trong mạch con thứ hai 202. Đầu ra của mạch làm trễ sườn đi lên thứ tư 104 cũng được nối với một trong số các đầu vào của mạch cửa AND thứ nhất 3000-2 trong mạch con thứ hai 202. Đầu ra của mạch làm trễ sườn đi lên thứ ba 103 cũng được nối với đầu vào của mạch làm trễ cố định thứ nhất 1000-2 trong mạch con thứ hai 202 và một trong số các đầu vào của mạch cửa OR thứ nhất 4000-2 trong mạch con thứ hai 202.

Ví dụ, mỗi nhánh cầu pha có thể có N nhánh cầu, mỗi nhánh cầu này có cấu trúc giống nhau. Mỗi nhánh cầu có thiết bị IGBT thứ nhất, thiết bị IGBT thứ hai, thiết bị

IGBT thứ ba, và thiết bị IGBT thứ tư (ví dụ, T1, T2, T3 và T4 được thể hiện trên Fig.1). Đối với mỗi nhánh cầu, cực dương DC của nhánh cầu được nối với cực âm của nhánh cầu tuần tự thông qua thiết bị IGBT thứ nhất, thiết bị IGBT thứ hai, thiết bị IGBT thứ ba và thiết bị IGBT thứ tư có trong nhánh cầu. N là số nguyên lớn hơn 0.

Ngoài ra, ví dụ, tín hiệu PWM thu được ở đầu vào của mạch làm trễ sườn đi lên thứ nhất 101 được sử dụng để điều khiển thiết bị IGBT thứ nhất, và tín hiệu PWM thu được ở đầu vào của mạch làm trễ sườn đi lên thứ hai 102 được sử dụng để điều khiển thiết bị IGBT thứ hai, tín hiệu PWM thu được ở đầu vào của mạch làm trễ sườn đi lên thứ ba 103 được sử dụng để điều khiển thiết bị IGBT thứ ba, và tín hiệu PWM thu được ở đầu vào của mạch làm trễ sườn đi lên thứ tư 104 được sử dụng để điều khiển thiết bị IGBT thứ tư. Đầu ra của mạch cửa AND thứ nhất 3000-1 trong mạch con 201 được nối với các cực cửa của N thiết bị IGBT thứ nhất trong nhánh cầu pha tương ứng. Đầu ra của mạch cửa OR thứ nhất 4000-1 trong mạch con thứ nhất 201 được nối với các cực cửa của N thiết bị IGBT thứ hai trong nhánh cầu pha tương ứng. Đầu ra của mạch cửa OR thứ nhất 4000-2 trong mạch con thứ hai 202 được nối với các cực cửa của N thiết bị IGBT thứ ba trong nhánh cầu pha tương ứng. Đầu ra của mạch cửa AND thứ nhất 3000-2 trong mạch con thứ hai 202 được nối với các cực cửa của N thiết bị IGBT thứ tư trong nhánh cầu pha tương ứng.

Nói cách khác, các cực cửa của các thiết bị IGBT thứ nhất của các nhánh cầu tương ứng trong nhánh cầu pha tương ứng đều được nối với đầu ra thứ nhất của mạch điều khiển định thời 20; các cực cửa của các thiết bị IGBT thứ hai của các nhánh cầu tương ứng trong nhánh cầu pha tương ứng đều được nối với đầu ra thứ hai của mạch điều khiển định thời 20; các cực cửa của các thiết bị IGBT thứ ba của các nhánh cầu

tương ứng trong nhánh cầu pha tương ứng được nối với đầu ra thứ ba của mạch điều khiển định thời 20; các cực cửa của bốn thiết bị IGBT của các nhánh cầu tương ứng trong nhánh cầu pha tương ứng đều được nối với đầu ra thứ tư của mạch điều khiển định thời 20.

Ví dụ, các đầu vào của mạch làm trễ sườn đi lên thứ nhất 101, mạch làm trễ sườn đi lên thứ hai 102, mạch làm trễ sườn đi lên thứ ba 103 và mạch làm trễ sườn đi lên thứ tư 104 có thể trực tiếp dùng làm các đầu vào của mạch điều khiển thời gian đóng 10 và có thể lần lượt thu các tín hiệu PWM để điều khiển các thiết bị IGBT tương ứng từ máy tính chủ.

Fig.5 thể hiện sơ đồ của mạch điều khiển của bộ biến đổi ba mức loại NPC theo phương án làm ví dụ khác để thực hiện sáng chế này.

Như được thể hiện trên Fig.5, mạch điều khiển thời gian đóng 10 có thể còn có: bộ đảo thứ nhất 105 và bộ đảo thứ hai 106. Đầu vào của mạch làm trễ sườn đi lên thứ nhất 101 và đầu vào của bộ đảo thứ nhất 105 được nối với nhau, để dùng làm đầu vào thứ nhất của mạch điều khiển thời gian đóng 10 và thu tín hiệu PWM để điều khiển các thiết bị IGBT thứ nhất từ máy tính chủ, tức là, tín hiệu PWMT1 được thể hiện trên Fig.5. Đầu vào của mạch làm trễ sườn đi lên thứ hai 102 và đầu vào của bộ đảo thứ hai 106 được nối với nhau, để dùng làm đầu vào thứ hai của mạch điều khiển thời gian đóng 10 và thu tín hiệu PWM để điều khiển các thiết bị IGBT thứ hai từ máy tính chủ, tức là, tín hiệu PWMT2 được thể hiện trên Fig.5. Đầu ra của bộ đảo thứ nhất 105 được nối với đầu vào của mạch làm trễ sườn đi lên thứ ba 103, đầu ra của bộ đảo thứ hai 106 được nối với đầu vào của mạch làm trễ sườn đi lên thứ tư 104.

Dựa vào Fig.5, tín hiệu PWMT1 và tín hiệu PWMT2 có thể được tạo ra bằng máy tính chủ MCU. Mạch làm trễ sườn đi lên thứ nhất 101 và bộ đảo thứ nhất 105 thu tín hiệu PWMT1, mạch làm trễ sườn đi lên thứ hai 102 và bộ đảo thứ hai 106 thu tín hiệu PWMT2, mạch làm trễ sườn đi lên thứ ba 103 thu tín hiệu PWMT3 được xuất ra từ bộ đảo thứ nhất 105, và mạch làm trễ sườn đi lên thứ tư 104 thu tín hiệu PWMT4 được xuất ra từ bộ đảo thứ hai 106.

Ví dụ, thời gian trễ của mạch làm trễ sườn đi lên thứ nhất 101, đó là khoảng thời gian định trước thứ nhất được dành sẵn để đóng thiết bị IGBT thứ nhất, có thể được thiết lập dựa vào thời gian không hoạt động của thiết bị IGBT thứ ba. Thời gian trễ của mạch làm trễ sườn đi lên thứ hai 102, đó là khoảng thời gian định trước thứ hai được dành sẵn để đóng thiết bị IGBT thứ hai, có thể được thiết lập dựa vào thời gian không hoạt động của thiết bị IGBT thứ tư. Thời gian trễ của mạch làm trễ sườn đi lên thứ ba 103, đó là khoảng thời gian định trước thứ ba được dành sẵn để đóng thiết bị IGBT thứ ba, có thể được thiết lập dựa vào thời gian không hoạt động của thiết bị IGBT thứ nhất. Thời gian trễ của mạch làm trễ sườn đi lên thứ tư 104, đó là khoảng thời gian định trước thứ tư được dành sẵn để đóng thiết bị IGBT thứ tư, có thể được thiết lập dựa vào thời gian không hoạt động của thiết bị IGBT thứ hai.

Ví dụ, thời gian không hoạt động của thiết bị IGBT có thể bằng hai lần của thời gian trễ đóng trừ đi thời gian trễ mở của thiết bị IGBT (tức là, $T_{dead} = 2 \cdot (T_{doff} - T_{don})$), và thời gian không hoạt động có thể thường được xác định dựa vào kết quả kiểm tra thực tế của thiết bị IGBT. Ví dụ, thời gian trễ của mỗi mạch làm trễ sườn đi lên trong số các mạch làm trễ sườn đi lên có thể được thiết lập bằng $2\mu s$. Cần phải hiểu rằng thời gian trễ của các mạch làm trễ sườn đi lên khác nhau có

thể bằng nhau hoặc khác nhau.

Mạch cửa NAND 5000-1 thu tín hiệu PWMT1' được xuất ra bởi mạch làm trễ sườn đi lên thứ nhất 101, tín hiệu PWMT2' được xuất ra bởi mạch làm trễ sườn đi lên thứ hai 102, và tín hiệu PWMT3' được xuất ra bởi mạch làm trễ sườn đi lên thứ ba 103. Mạch làm trễ cố định thứ nhất 1000-1 thu tín hiệu PWMT2' được xuất ra bởi mạch làm trễ sườn đi lên thứ hai 102. Mạch cửa AND thứ hai 6000-1 thu các tín hiệu được xuất ra bởi mạch cửa NAND 5000-1 và mạch làm trễ cố định thứ nhất 1000-1. Mạch cửa AND thứ nhất 3000-1 thu tín hiệu kích hoạt (tức là, tín hiệu kích hoạt PWMT1 Enable) được xuất ra bởi mạch cửa AND thứ hai 6000-1 và tín hiệu PWMT1' được xuất ra bởi mạch làm trễ sườn đi lên thứ nhất 101, và xuất ra tín hiệu PWMT1" cho các cực cửa của tất cả các thiết bị IGBT thứ nhất trong nhánh cầu pha tương ứng.

Mạch cửa NAND 5000-2 thu tín hiệu PWMT2' được xuất ra bởi mạch làm trễ sườn đi lên thứ hai 102, tín hiệu PWMT3' được xuất ra bởi mạch làm trễ sườn đi lên thứ ba 103, và tín hiệu PWMT4' được xuất ra bởi mạch làm trễ sườn đi lên thứ tư 104. Mạch làm trễ cố định thứ nhất 1000-2 thu tín hiệu PWMT3' được xuất ra bởi mạch làm trễ sườn đi lên thứ ba 103. Mạch cửa AND thứ hai 6000-2 thu các tín hiệu được xuất ra bởi mạch cửa NAND 5000-2 và mạch làm trễ cố định thứ nhất 1000-2. Mạch cửa AND thứ nhất 3000-2 thu tín hiệu kích hoạt (tức là, tín hiệu kích hoạt PWMT4 Enable) được xuất ra bởi mạch cửa AND thứ hai 6000-2 và tín hiệu PWMT4' được xuất ra bởi mạch làm trễ sườn đi lên thứ tư 104, và xuất ra tín hiệu PWMT4" cho các cực cửa của tất cả các thiết bị IGBT thứ tư trong nhánh cầu pha tương ứng.

Mạch làm trễ cố định thứ hai 2000-1 thu tín hiệu PWMT1" được xuất ra bởi mạch cửa AND thứ nhất 3000-1. Mạch cửa OR thứ nhất 4000-1 thu tín hiệu được xuất ra bởi mạch làm trễ cố định thứ hai 2000-1 và tín hiệu PWMT2' được xuất ra bởi mạch làm trễ sườn đi lên thứ hai 102, và xuất ra tín hiệu PWMT2" cho các cực cửa của tất cả các thiết bị IGBT thứ hai trong nhánh cầu pha tương ứng.

Mạch làm trễ cố định thứ hai 2000-2 thu tín hiệu PWMT4" được xuất ra bởi mạch cửa AND thứ nhất 3000-2. Mạch cửa OR thứ nhất 4000-2 thu tín hiệu được xuất ra bởi mạch làm trễ cố định thứ hai 2000-2 và tín hiệu PWMT3' được xuất ra bởi mạch làm trễ sườn đi lên thứ ba 103, và xuất ra tín hiệu PWMT3" cho các cực cửa của tất cả các thiết bị IGBT thứ ba trong nhánh cầu pha tương ứng.

Ví dụ, thời gian trễ cố định của mạch làm trễ cố định thứ nhất 2000-1, mạch làm trễ cố định thứ nhất 2000-2, mạch làm trễ cố định thứ hai 2000-1 và mạch làm trễ cố định thứ hai 2000-2 có thể được thiết lập nếu cần. Ví dụ, thời gian trễ có thể được thiết lập bằng 500ns, và cần phải hiểu rằng các thời gian trễ của các mạch làm trễ cố định khác nhau có thể bằng nhau hoặc khác nhau.

Dựa vào Fig.5, tín hiệu PWMT3 và tín hiệu PWMT1 ngược pha do bộ đảo thứ nhất 105, và tín hiệu PWMT4 và tín hiệu PWMT2 ngược pha do bộ đảo thứ hai 106. Tức là, việc khoá tín hiệu có thể được thực hiện thông qua bộ đảo thứ nhất 105 và bộ đảo thứ hai 106.

Theo phương án làm ví dụ thực hiện sáng chế này, mạch làm trễ sườn đi lên thứ nhất 101 và mạch làm trễ sườn đi lên thứ hai 102 có thể bảo đảm rằng các sườn đi lên của tín hiệu PWMT1 và tín hiệu PWMT2 được làm trễ với thời gian trễ đã được thiết

lập (ví dụ, $2\mu\text{s}$), sao cho các sườn đi lên của tín hiệu PWMT1 và tín hiệu PWMT2 có thể có mức chênh lệch thời gian bằng $2\mu\text{s}$ so với các sườn đi xuống của tín hiệu PWMT3 và tín hiệu PWMT4. Do đó, thiết bị IGBT thứ ba và thiết bị IGBT thứ tư có thể được đóng một cách tin cậy do mức chênh lệch thời gian này, để tránh sự tác động do quá trình chuyển tiếp khi thiết bị IGBT được đóng đến sự định thời đóng-mở.

Theo phương án làm ví dụ thực hiện sáng chế này, mạch làm trễ sườn đi lên thứ ba 103 và mạch làm trễ sườn đi lên thứ tư 104 có thể bảo đảm rằng các sườn đi lên của tín hiệu PWMT3 và tín hiệu PWMT4 được làm trễ với thời gian trễ đã được thiết lập (ví dụ, $2\mu\text{s}$), sao cho các sườn đi lên của tín hiệu PWMT3 và tín hiệu PWMT4 có thể có mức chênh lệch thời gian bằng $2\mu\text{s}$ so với các sườn đi xuống của tín hiệu PWMT1 và tín hiệu PWMT2. Do đó, thiết bị IGBT thứ nhất và thiết bị IGBT thứ hai có thể được đóng một cách tin cậy do mức chênh lệch thời gian này, để tránh sự tác động do quá trình chuyển tiếp khi thiết bị IGBT được đóng đến sự định thời đóng-mở.

Nếu các tín hiệu cửa của thiết bị IGBT thứ nhất, thiết bị IGBT thứ hai và thiết bị IGBT thứ ba đều ở mức cao cùng một lúc, thì đoạn mạch từ DC+ đến NP sẽ được tạo ra trong nhánh cầu, dẫn đến hiện tượng đoản mạch. Theo phương án làm ví dụ thực hiện sáng chế này, khi tín hiệu PWMT1', tín hiệu PWMT2' và tín hiệu PWMT3' đều ở mức cao cùng một lúc, thì cửa NAND 5000-1 sẽ xuất ra tín hiệu mức thấp, sao cho tín hiệu kích hoạt PWMT1 Enable được xuất ra bởi mạch cửa AND thứ hai 6000-1 bằng 0, nhờ đó bắt buộc đóng thiết bị IGBT thứ nhất và tránh được hiện tượng đoản mạch.

Nếu các tín hiệu cửa của thiết bị IGBT thứ hai, thiết bị IGBT thứ ba và thiết bị IGBT thứ tư đều ở mức cao cùng một lúc, thì đoạn mạch từ NP đến DC- sẽ được tạo ra trong nhánh cầu, dẫn đến hiện tượng đoản mạch. Theo phương án làm ví dụ thực hiện sáng chế này, khi tín hiệu PWMT2', tín hiệu PWMT3' và tín hiệu PWMT4' đều ở mức cao cùng một lúc, cửa NAND 5000-2 sẽ xuất ra tín hiệu mức thấp, sao cho tín hiệu kích hoạt PWMT4 Enable được xuất ra bởi mạch cửa AND thứ hai 6000-2 bằng 0, nhờ đó bắt buộc đóng thiết bị IGBT thứ tư và tránh được hiện tượng đoản mạch.

Theo phương án làm ví dụ thực hiện sáng chế này, do mạch làm trễ cố định thứ nhất 1000-1, tín hiệu kích hoạt PWMT1 Enable sẽ luôn luôn muộn hơn tín hiệu PWMT2' với một khoảng thời gian cố định (ví dụ, 500ns), để bảo đảm rằng tín hiệu PWMT1" luôn luôn muộn hơn tín hiệu PWMT2" với khoảng thời gian cố định đó. Vì vậy, thiết bị IGBT thứ nhất sẽ không được mở khi thiết bị IGBT thứ hai được đóng, và thiết bị IGBT thứ nhất và thiết bị IGBT thứ hai sẽ không được mở đồng thời.

Theo phương án làm ví dụ thực hiện sáng chế này, do mạch làm trễ cố định thứ nhất 1000-2, tín hiệu kích hoạt PWMT4 Enable sẽ luôn luôn muộn hơn tín hiệu PWMT3' với một khoảng thời gian cố định (ví dụ, 500ns), để bảo đảm rằng tín hiệu PWMT4" luôn luôn muộn hơn tín hiệu PWMT3" với khoảng thời gian cố định đó. Vì vậy, thiết bị IGBT thứ tư sẽ không được mở khi thiết bị IGBT thứ ba được đóng, và thiết bị IGBT thứ ba và thiết bị IGBT thứ tư sẽ không được mở đồng thời.

Theo phương án làm ví dụ thực hiện sáng chế này, tín hiệu được xuất ra bởi mạch làm trễ cố định thứ hai 2000-1 và tín hiệu PWMT2' chạy qua mạch cửa OR thứ nhất 4000-1 để tạo ra tín hiệu PWMT2". Do đó, khi một tín hiệu bất kỳ trong số tín hiệu được xuất ra bởi mạch làm trễ cố định thứ hai 2000-1 và tín hiệu PWMT2' ở

mức cao, tín hiệu PWMT2'' cũng ở mức cao. Vì vậy, khi tín hiệu PWMT2' ở mức cao, bất kể tín hiệu được xuất ra bởi mạch làm trễ cố định thứ hai 2000-1, tín hiệu PWMT2'' luôn luôn ở mức cao, điều này bảo đảm tính hợp lệ của tín hiệu PWMT2'. Khi tín hiệu được xuất ra bởi mạch làm trễ cố định thứ hai 2000-1 ở mức cao, bất kể tín hiệu PWMT2', tín hiệu PWMT2'' luôn luôn ở mức cao. Vì vậy, thiết bị IGBT thứ hai sẽ không được đóng khi tín hiệu PWMT1' ở mức cao, và việc đóng thiết bị IGBT thứ hai phải muộn hơn việc đóng thiết bị IGBT thứ nhất với một khoảng thời gian cố định, sao cho thiết bị IGBT thứ hai sẽ không được đóng khi thiết bị IGBT thứ nhất được mở, và thiết bị IGBT thứ nhất và thiết bị IGBT thứ hai sẽ không được đóng đồng thời, tức là, thiết bị IGBT thứ hai được đóng ở thời điểm cách một khoảng thời gian cố định sau khi thiết bị IGBT thứ nhất được đóng.

Theo phương án làm ví dụ thực hiện sáng chế này, tín hiệu được xuất ra bởi mạch làm trễ cố định thứ hai 2000-2 và tín hiệu PWMT3' chạy qua mạch cửa OR thứ nhất 4000-2 để tạo ra tín hiệu PWMT3''. Do đó, khi một tín hiệu bất kỳ trong số tín hiệu được xuất ra bởi mạch làm trễ cố định thứ hai 2000-2 và tín hiệu PWMT3' ở mức cao, tín hiệu PWMT3'' cũng ở mức cao. Vì vậy, khi tín hiệu PWMT3' ở mức cao, bất kể tín hiệu được xuất ra bởi mạch làm trễ cố định thứ hai 2000-2, tín hiệu PWMT3'' luôn luôn ở mức cao, điều này bảo đảm tính hợp lệ của tín hiệu PWMT3'. Khi tín hiệu được xuất ra bởi mạch làm trễ cố định thứ hai 2000-2 ở mức cao, bất kể tín hiệu PWMT3', tín hiệu PWMT3'' luôn luôn ở mức cao. Vì vậy, thiết bị IGBT thứ ba sẽ không được đóng khi tín hiệu PWMT4' ở mức cao, và việc đóng thiết bị IGBT thứ ba phải muộn hơn việc đóng thiết bị IGBT thứ tư với một khoảng thời gian cố định, sao cho thiết bị IGBT thứ ba sẽ không được đóng khi thiết bị IGBT thứ tư được

mở, và thiết bị IGBT thứ tư và thiết bị IGBT thứ ba sẽ không được đóng đồng thời, tức là, thiết bị IGBT thứ ba được đóng ở thời điểm cách một khoảng thời gian cố định sau khi thiết bị IGBT thứ tư được đóng.

Mạch điều khiển của bộ biến đổi ba mức loại NPC theo phương án làm ví dụ thực hiện sáng chế này có độ tin cậy cao hơn, và có thể thực hiện việc điều khiển logic đóng-mở và định thời chính xác hơn trên các thiết bị IGBT trong nhánh cầu để bảo vệ vòng lặp của bộ biến đổi, nâng cao hiệu suất điều khiển.

Fig.6 thể hiện sơ đồ của mạch làm trễ sườn đi lên theo phương án làm ví dụ thực hiện sáng chế này.

Như được thể hiện trên Fig.6, mỗi mạch làm trễ sườn đi lên trong số mạch làm trễ sườn đi lên thứ nhất 101, mạch làm trễ sườn đi lên thứ hai 102, mạch làm trễ sườn đi lên thứ ba 103 và mạch làm trễ sườn đi lên thứ tư 104 có thể có: mạch khởi động Schmitt thứ nhất 1001, mạch khởi động Schmitt thứ hai 1002, điện trở thứ nhất 1003, tụ điện thứ nhất 1004, và mạch cửa OR thứ hai 1005.

Trong mỗi mạch làm trễ sườn đi lên, đầu vào của mạch khởi động Schmitt thứ nhất 1001 dùng làm đầu vào của mạch làm trễ sườn đi lên, và đầu ra của mạch khởi động Schmitt thứ nhất 1001 được nối với đầu vào thứ nhất của mạch cửa OR thứ hai 1005 và đầu thứ nhất của điện trở thứ nhất 1003. Đầu thứ hai của điện trở thứ nhất 1003 được nối đất thông qua tụ điện thứ nhất 1004 và được nối với đầu vào thứ hai của mạch cửa OR thứ hai 1005. Đầu ra của mạch cửa OR thứ hai 1005 được nối với đầu vào của mạch khởi động Schmitt thứ hai 1002. Đầu ra của mạch khởi động Schmitt thứ hai 1002 dùng làm đầu ra của mạch làm trễ sườn đi lên.

Tức là, tín hiệu nhập vào mạch làm trễ sườn đi lên trước tiên được tạo dạng và đảo (tức là, các mức cao và thấp được đảo cho nhau) bằng mạch khởi động Schmitt thứ nhất 1001 (ví dụ, bộ đảo CD40106), và sau đó được xuất ra cho hai đầu vào của mạch cửa OR thứ hai 1005. Điện trở nạp-phóng điện (tức là, điện trở thứ nhất 1003) được nối song song giữa hai đầu vào của mạch cửa OR thứ hai 1005. Một trong số các đầu vào của mạch cửa OR thứ hai 1005 được nối đất thông qua tụ điện thứ nhất 1004 (ví dụ, tụ điện gốm cao tần). Tín hiệu được xuất ra bởi mạch cửa OR thứ hai 1005 được tạo dạng và đảo bằng mạch khởi động Schmitt thứ hai 1002 (ví dụ, bộ đảo CD40106), và sau đó được xuất ra.

Theo phương án làm ví dụ thực hiện sáng chế này, khi tín hiệu nhập vào mạch làm trễ sườn đi lên ở mức thấp, tín hiệu này được đảo lên mức cao bằng mạch khởi động Schmitt thứ nhất 1001. Ở thời điểm này, mạch cửa OR thứ hai 1005 có đầu ra ở mức cao ngay lập tức, sau đó đầu ra này được đảo thành đầu ra ở mức thấp bằng mạch khởi động Schmitt thứ hai 1002. Khi tín hiệu nhập vào mạch làm trễ sườn đi lên nhảy từ mức thấp lên mức cao, tín hiệu này được đảo qua mạch khởi động Schmitt thứ nhất 1001 để nhảy từ mức cao xuống mức thấp. Ở thời điểm này, tín hiệu thu được bằng một trong số các đầu vào của mạch cửa OR thứ hai 1005 được đảo xuống ở mức thấp, và đầu vào còn lại của mạch cửa OR thứ hai 1005 được phóng điện qua tụ điện thứ nhất 1004. Vì vậy, đầu vào còn lại vẫn đang ở mức cao và được duy trì trong thời gian trễ. Thời gian trễ T_d là: $T_d = -\tau \ln(0,3) = 1,2RC$. Vì vậy, ở thời điểm này, tín hiệu được xuất ra bởi mạch cửa OR thứ hai 1005 vẫn đang ở mức cao và được duy trì trong thời gian trễ T_d , sao cho tín hiệu này cuối cùng được xuất ra bởi mạch làm trễ sườn đi lên vẫn ở mức thấp và được duy trì ở mức thấp trong thời gian

trễ Td, và sau đó được đảo lên mức cao.

Fig.7 thể hiện sơ đồ của mạch làm trễ cố định theo phương án làm ví dụ thực hiện sáng chế này.

Như được thể hiện trên Fig.7, mỗi mạch làm trễ cố định trong số mạch làm trễ cố định thứ nhất 1000 và mạch làm trễ cố định thứ hai 2000 có thể có: điện trở thứ hai 2001, điện trở thứ ba 2002, tụ điện thứ hai 2003, mạch khởi động Schmitt thứ ba 2004 và tranzito hiệu ứng trường bán dẫn oxit kim loại (Metal Oxide Semiconductor Field Effect Transistor, MOSFET) 2005.

Trong mỗi mạch làm trễ cố định, đầu thứ nhất của điện trở thứ hai 2001 dùng làm đầu vào của mạch làm trễ cố định, và đầu thứ hai của điện trở thứ hai 2001 được nối đất thông qua tụ điện thứ hai 2003 và được nối với cực cửa của tranzito MOSFET 2005. Cực nguồn của tranzito MOSFET 2005 được nối đất. Cực máng của tranzito MOSFET 2005 được nối với nguồn điện (ví dụ, nguồn điện +15V) qua điện trở thứ ba 2002. Cực máng của tranzito MOSFET 2005 cũng được nối với đầu vào của mạch khởi động Schmitt thứ ba 2004. Đầu ra của mạch khởi động Schmitt thứ ba 2004 dùng làm đầu ra của mạch làm trễ cố định.

Tín hiệu đầu vào của mạch làm trễ cố định được nhập vào tranzito MOSFET 2005 (ví dụ, tranzito MOSFET N-kênh) thông qua mạch làm trễ RC, và tín hiệu đầu ra của tranzito MOSFET 2005 được tạo dạng và đảo bằng mạch khởi động Schmitt thứ ba 2004 (ví dụ, bộ đảo CD40106) và sau đó được xuất ra.

Khi tín hiệu đầu vào của mạch làm trễ cố định ở mức thấp, tranzito MOSFET 2005 được đóng, điện thế ở điểm A được kẹp ở mức cao, và đầu ra của mạch khởi

động Schmitt thứ ba 2004 ở mức thấp. Khi tín hiệu đầu vào nhảy từ mức thấp lên mức cao, tín hiệu đầu vào này trước tiên chạy qua điện trở thứ hai 2001 và nạp điện cho tụ điện thứ hai 2003. Do quy trình nạp điện RC, khi tín hiệu đầu vào nhảy từ mức thấp lên mức cao, có thời gian trễ T_{d1} để nạp điện RC. Độ dài của T_{d1} có thể được điều chỉnh bằng cách điều chỉnh các thông số của RC. Khi điện áp đi qua tụ điện thứ hai 2003 được thiết lập và đạt tới ngưỡng mở V_{th} của tranzito MOSFET 2005, tranzito MOSFET 2005 được mở, và điện thế ở điểm A bắt buộc được kẹp với đất, và tín hiệu đầu ra của mạch làm trễ cố định ở mức cao ở thời điểm này. Khi tín hiệu đầu vào nhảy từ mức cao xuống mức thấp, tụ điện thứ hai 2003 được phóng điện qua điện trở thứ hai 2001. Do quy trình phóng điện RC, khi tín hiệu đầu vào nhảy từ mức cao xuống mức thấp, có thời gian trễ T_{d2} để phóng điện RC. Độ dài của T_{d2} có thể được điều chỉnh bằng cách điều chỉnh các thông số của RC. Khi điện áp đi qua tụ điện thứ hai 2003 được phóng điện giảm xuống thấp hơn ngưỡng mở của tranzito MOSFET 2005, thì tranzito MOSFET 2005 được đóng, điện thế ở điểm A bắt buộc được kẹp với điện áp nguồn điện +15V, và tín hiệu đầu ra của mạch làm trễ cố định ở mức thấp ở thời điểm này.

Cần phải hiểu rằng các thời gian trễ T_d , T_{d1} và T_{d2} có thể đáp ứng các yêu cầu về độ trễ bằng cách điều chỉnh các thông số của RC.

Theo phương án làm ví dụ khác để thực hiện sáng chế này, sáng chế cũng đề xuất bộ biến đổi ba mức loại NPC. Bộ biến đổi ba mức loại NPC có M nhánh cầu pha và M mạch điều khiển như được mô tả trong các phương án làm ví dụ nêu trên. M nhánh cầu pha có quan hệ tương ứng một-một với M mạch điều khiển. Đối với mỗi nhánh cầu pha, mạch điều khiển tương ứng với nhánh cầu pha được sử dụng để điều

khiển mở và đóng các thiết bị IGBT trong nhánh cầu pha. M là số lượng pha AC.

Ví dụ, bộ biến đổi ba mức loại NPC là bộ biến đổi điện gió.

Theo phương án làm ví dụ khác nữa để thực hiện sáng chế này, sáng chế cũng đề xuất máy phát điện gió. Máy phát điện gió này có bộ biến đổi ba mức loại NPC như được mô tả trong các phương án làm ví dụ nêu trên.

Máy phát điện gió và bộ biến đổi ba mức loại NPC nêu trên có các hiệu quả kỹ thuật tương ứng với mạch điều khiển của bộ biến đổi ba mức loại NPC, ở đây sẽ không mô tả lại nữa.

Mặc dù một số phương án làm ví dụ thực hiện sáng chế này được thể hiện trên các hình vẽ và được mô tả trong sáng chế, nhưng người có hiểu biết trung bình về lĩnh vực kỹ thuật tương ứng cần phải hiểu rằng các phương án cải biến có thể được tìm ra dựa trên các phương án được mô tả trong sáng chế mà vẫn không bị coi là vượt ra ngoài nguyên lý và giải pháp sáng tạo của sáng chế này như được xác định dựa vào các điểm yêu cầu bảo hộ kèm theo và các phương án tương đương.

YÊU CẦU BẢO HỘ

1. Mạch điều khiển của bộ biến đổi ba mức loại kẹp điểm trung tính (Neutral Point Clamp, NPC), trong đó mỗi nhánh cầu pha của bộ biến đổi ba mức loại NPC có nhiều thiết bị tranzito lưỡng cực cửa cách điện (Insulated Gate Bipolar Transistor, IGBT), và mỗi mạch điều khiển được tạo cấu hình để điều khiển nhiều thiết bị IGBT trong nhánh cầu pha tương ứng, trong đó

đối với mỗi nhánh cầu pha, mạch điều khiển tương ứng với nhánh cầu pha có mạch điều khiển thời gian đóng và mạch điều khiển định thời;

mạch điều khiển thời gian đóng được tạo cấu hình để dành sẵn một khoảng thời gian định trước để đóng nhiều thiết bị IGBT trong nhánh cầu pha tương ứng, và đầu vào của mạch điều khiển thời gian đóng được tạo cấu hình để thu tín hiệu điều biến độ rộng xung (Pulse Width Modulation, PWM) để điều khiển nhiều thiết bị IGBT;

mạch điều khiển định thời có mạch con thứ nhất và mạch con thứ hai, và mỗi mạch con trong số mạch con thứ nhất và mạch con thứ hai có: mạch làm trễ cố định thứ nhất, mạch làm trễ cố định thứ hai, mạch cửa AND thứ nhất và mạch cửa OR thứ nhất,

trong đó, trong mỗi mạch con, đầu vào thứ nhất của mạch cửa AND thứ nhất được nối với một trong số các đầu ra của mạch điều khiển thời gian đóng thông qua mạch làm trễ cố định thứ nhất, và đầu vào thứ hai của mạch cửa AND thứ nhất được nối với một trong số các đầu ra của mạch điều khiển thời gian đóng, đầu ra của mạch cửa AND thứ nhất được nối với đầu vào thứ nhất của mạch cửa OR thứ nhất thông qua mạch làm trễ cố định thứ hai, và đầu vào thứ hai của mạch cửa OR thứ nhất được

nối với một trong số các đầu ra của mạch điều khiển thời gian đóng,

trong đó các đầu ra của mạch điều khiển định thời lần lượt được nối với các cực của của nhiều thiết bị IGBT, và

trong mỗi mạch con trong số mạch con thứ nhất và mạch con thứ hai, đầu ra của mạch cửa AND thứ nhất và đầu ra của mạch cửa OR thứ nhất lần lượt dùng làm các đầu ra của mạch điều khiển định thời,

trong đó mỗi mạch con còn có: mạch cửa NAND và mạch cửa AND thứ hai;

trong mỗi mạch con, ba đầu vào của mạch cửa NAND lần lượt được nối với ba đầu ra trong số các đầu ra của mạch điều khiển thời gian đóng, đầu vào của mạch làm trễ cố định thứ nhất được nối với một trong số các đầu ra của mạch điều khiển thời gian đóng, đầu ra của mạch NAND và đầu ra của mạch làm trễ cố định thứ nhất lần lượt được nối với hai đầu vào của mạch cửa AND thứ hai, và đầu ra của mạch cửa AND thứ hai được nối với một trong số các đầu vào của mạch cửa AND thứ nhất.

2. Mạch điều khiển theo điểm 1, trong đó mạch điều khiển thời gian đóng có: mạch làm trễ sườn đi lên thứ nhất, mạch làm trễ sườn đi lên thứ hai, mạch làm trễ sườn đi lên thứ ba, và mạch làm trễ sườn đi lên thứ tư;

các đầu ra của mạch làm trễ sườn đi lên thứ nhất, mạch làm trễ sườn đi lên thứ hai, mạch làm trễ sườn đi lên thứ ba và mạch làm trễ sườn đi lên thứ tư dùng làm các đầu ra của mạch điều khiển thời gian đóng;

các đầu ra của mạch làm trễ sườn đi lên thứ nhất, mạch làm trễ sườn đi lên thứ hai và mạch làm trễ sườn đi lên thứ ba lần lượt được nối với ba đầu vào của mạch cửa NAND trong mạch con thứ nhất; đầu ra của mạch làm trễ sườn đi lên thứ nhất còn

được nối với một trong số các đầu vào của mạch cửa AND thứ nhất trong mạch con thứ nhất; đầu ra của mạch làm trễ sườn đi lên thứ hai còn được nối với đầu vào của mạch làm trễ cố định thứ nhất trong mạch con thứ nhất và một trong số các đầu vào của mạch cửa OR thứ nhất trong mạch con thứ nhất;

các đầu ra của mạch làm trễ sườn đi lên thứ hai, mạch làm trễ sườn đi lên thứ ba và mạch làm trễ sườn đi lên thứ tư lần lượt được nối với ba đầu vào của mạch cửa NAND trong mạch con thứ hai; đầu ra của mạch làm trễ sườn đi lên thứ tư còn được nối với một trong số các đầu vào của mạch cửa AND thứ nhất trong mạch con thứ hai; đầu ra của mạch làm trễ sườn đi lên thứ ba còn được nối với đầu vào của mạch làm trễ cố định thứ nhất trong mạch con thứ hai và một trong số các đầu vào của mạch cửa OR thứ nhất trong mạch con thứ hai.

3. Mạch điều khiển theo điểm 2, trong đó mỗi mạch làm trễ sườn đi lên có: mạch khởi động Schmitt thứ nhất, mạch khởi động Schmitt thứ hai, điện trở thứ nhất, tụ điện thứ nhất và mạch cửa OR thứ hai;

trong mỗi mạch làm trễ sườn đi lên, đầu vào của mạch khởi động Schmitt thứ nhất dùng làm đầu vào của mạch làm trễ sườn đi lên, và đầu ra của mạch khởi động Schmitt thứ nhất lần lượt được nối với đầu vào thứ nhất của mạch cửa OR thứ hai và đầu thứ nhất của điện trở thứ nhất, đầu thứ hai của điện trở thứ nhất được nối đất thông qua tụ điện thứ nhất và được nối với đầu vào thứ hai của mạch cửa OR thứ hai, và đầu ra của mạch cửa OR thứ hai được nối với đầu vào của mạch khởi động Schmitt thứ hai, và đầu ra của mạch khởi động Schmitt thứ hai dùng làm đầu ra của mạch làm trễ sườn đi lên.

4. Mạch điều khiển theo điểm 1, trong đó mỗi mạch làm trễ cố định có: điện trở thứ hai, điện trở thứ ba, tụ điện thứ hai, mạch khởi động Schmitt thứ ba và tranzito hiệu ứng trường bán dẫn oxit kim loại (Metal Oxide Semiconductor Field Effect Transistor, MOSFET);

trong mỗi mạch làm trễ cố định, đầu thứ nhất của điện trở thứ hai dùng làm đầu vào của mạch làm trễ cố định, và đầu thứ hai của điện trở thứ hai được nối đất thông qua tụ điện thứ hai và được nối với cực cửa của tranzito MOSFET, cực nguồn của tranzito MOSFET được nối đất, cực máng của tranzito MOSFET được nối với nguồn điện qua điện trở thứ ba, cực máng của tranzito MOSFET còn được nối với đầu vào của mạch khởi động Schmitt thứ ba, và đầu ra của mạch khởi động Schmitt thứ ba dùng làm đầu ra của mạch làm trễ cố định.

5. Mạch điều khiển theo điểm 2, trong đó mỗi nhánh cầu pha có N nhánh cầu có cấu trúc giống nhau, và mỗi nhánh cầu có thiết bị IGBT thứ nhất, thiết bị IGBT thứ hai, thiết bị IGBT thứ ba và thiết bị IGBT thứ tư, đối với mỗi nhánh cầu, cực dương DC của nhánh cầu được nối với cực âm DC của nhánh cầu tuần tự thông qua thiết bị IGBT thứ nhất, thiết bị IGBT thứ hai, thiết bị IGBT thứ ba và thiết bị IGBT thứ tư có trong nhánh cầu;

tín hiệu PWM thu được ở đầu vào của mạch làm trễ sườn đi lên thứ nhất được tạo cấu hình để điều khiển thiết bị IGBT thứ nhất, tín hiệu PWM thu được ở đầu vào của mạch làm trễ sườn đi lên thứ hai được tạo cấu hình để điều khiển thiết bị IGBT thứ hai, tín hiệu PWM thu được ở đầu vào của mạch làm trễ sườn đi lên thứ ba được tạo cấu hình để điều khiển thiết bị IGBT thứ ba, và tín hiệu PWM thu được ở đầu vào

của mạch làm trễ sườn đi lên thứ tư được tạo cấu hình để điều khiển thiết bị IGBT thứ tư;

đầu ra của mạch cửa AND thứ nhất trong mạch con thứ nhất được nối với các cực cửa của N thiết bị IGBT thứ nhất trong nhánh cầu pha tương ứng, và đầu ra của mạch cửa OR thứ nhất trong mạch con thứ nhất được nối với các cực cửa của N thiết bị IGBT thứ hai trong nhánh cầu pha tương ứng, đầu ra của mạch cửa OR thứ nhất trong mạch con thứ hai được nối với các cực cửa của N thiết bị IGBT thứ ba trong nhánh cầu pha tương ứng, và đầu ra của mạch cửa AND thứ nhất trong mạch con thứ hai được nối với các cực cửa của N thiết bị IGBT thứ tư trong nhánh cầu pha tương ứng,

trong đó N là số nguyên lớn hơn 0.

6. Mạch điều khiển theo điểm 5, trong đó mạch điều khiển thời gian đóng còn có: bộ đảo thứ nhất và bộ đảo thứ hai;

đầu vào của mạch làm trễ sườn đi lên thứ nhất và đầu vào của bộ đảo thứ nhất dùng làm đầu vào của mạch điều khiển thời gian đóng và được tạo cấu hình để thu tín hiệu PWM để điều khiển thiết bị IGBT thứ nhất từ máy tính chủ, đầu vào của mạch làm trễ sườn đi lên thứ hai và đầu vào của bộ đảo thứ hai dùng làm đầu vào của mạch điều khiển thời gian đóng và được tạo cấu hình để thu tín hiệu PWM để điều khiển thiết bị IGBT thứ hai từ máy tính chủ;

đầu ra của bộ đảo thứ nhất được nối với đầu vào của mạch làm trễ sườn đi lên thứ ba, và đầu ra của bộ đảo thứ hai được nối với đầu vào của mạch làm trễ sườn đi lên thứ tư.

7. Mạch điều khiển theo điểm 5, trong đó

thời gian trễ của mạch làm trễ sườn đi lên thứ nhất được thiết lập dựa vào thời gian không hoạt động của thiết bị IGBT thứ ba;

thời gian trễ của mạch làm trễ sườn đi lên thứ hai được thiết lập dựa vào thời gian không hoạt động của thiết bị IGBT thứ tư;

thời gian trễ của mạch làm trễ sườn đi lên thứ ba được thiết lập dựa vào thời gian không hoạt động của thiết bị IGBT thứ nhất;

thời gian trễ của mạch làm trễ sườn đi lên thứ tư được thiết lập dựa vào thời gian không hoạt động của thiết bị IGBT thứ hai.

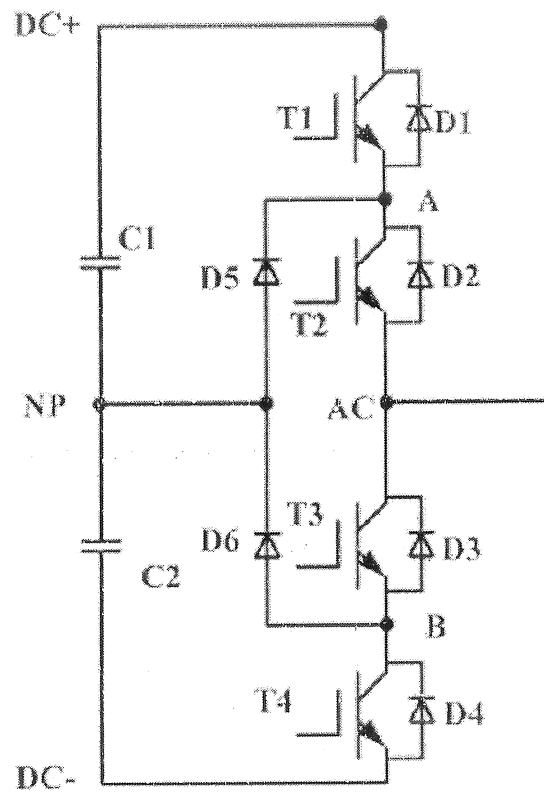
8. Bộ biến đổi ba mức loại NPC, có M nhánh cầu pha và M mạch điều khiển theo điểm bất kỳ trong số các điểm từ 1 đến 7,

trong đó M nhánh cầu pha có quan hệ tương ứng một-một với M mạch điều khiển, và đối với mỗi nhánh cầu pha, mạch điều khiển tương ứng với nhánh cầu pha được tạo cấu hình để điều khiển mở và đóng các thiết bị IGBT trong nhánh cầu pha,

trong đó M là số lượng pha AC.

9. Bộ biến đổi ba mức loại NPC theo điểm 8, trong đó bộ biến đổi ba mức loại NPC này là bộ biến đổi điện gió.

10. Máy phát điện gió, có bộ biến đổi ba mức loại NPC theo điểm 8 hoặc 9.

**FIG. 1**

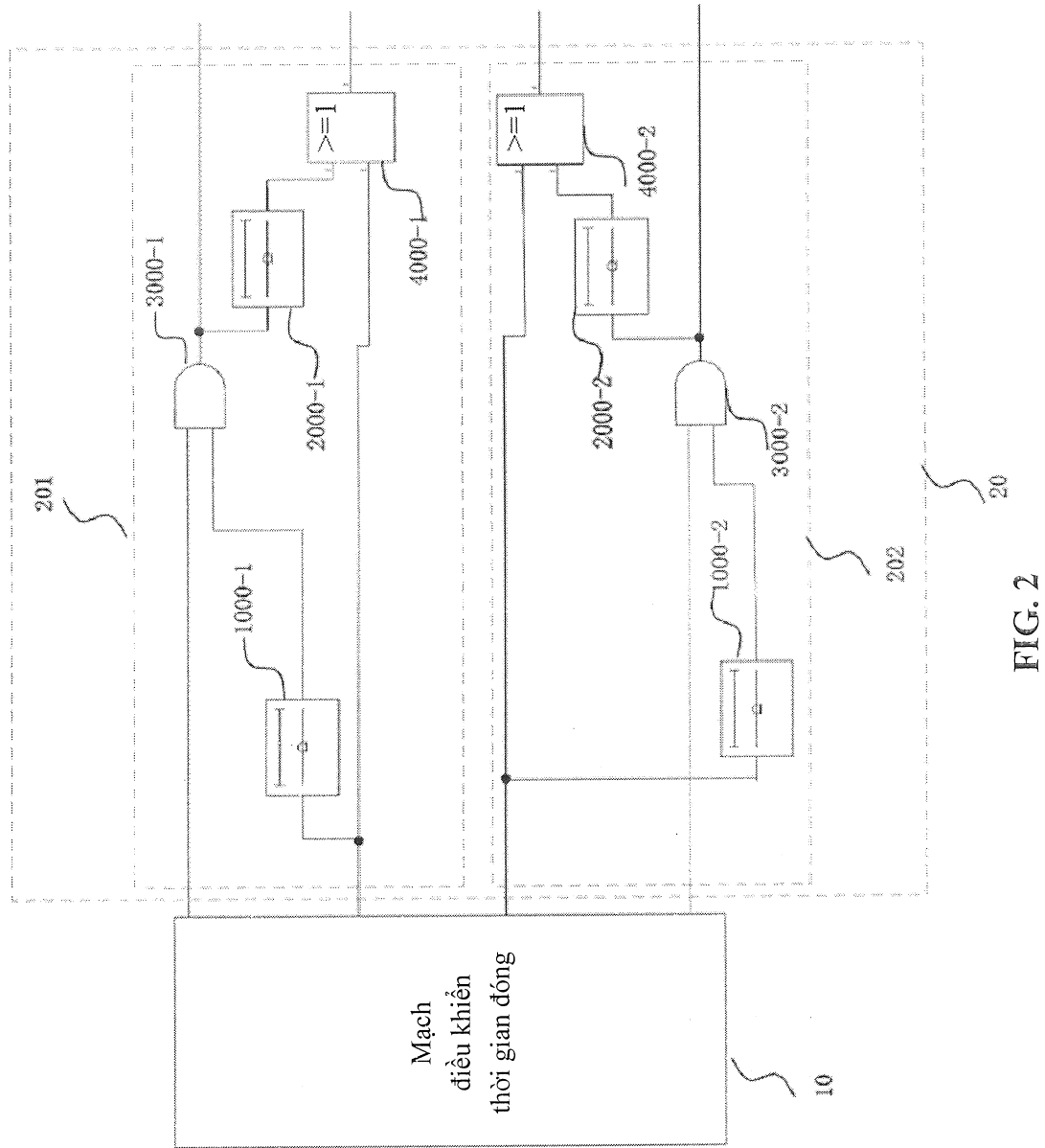


FIG. 2

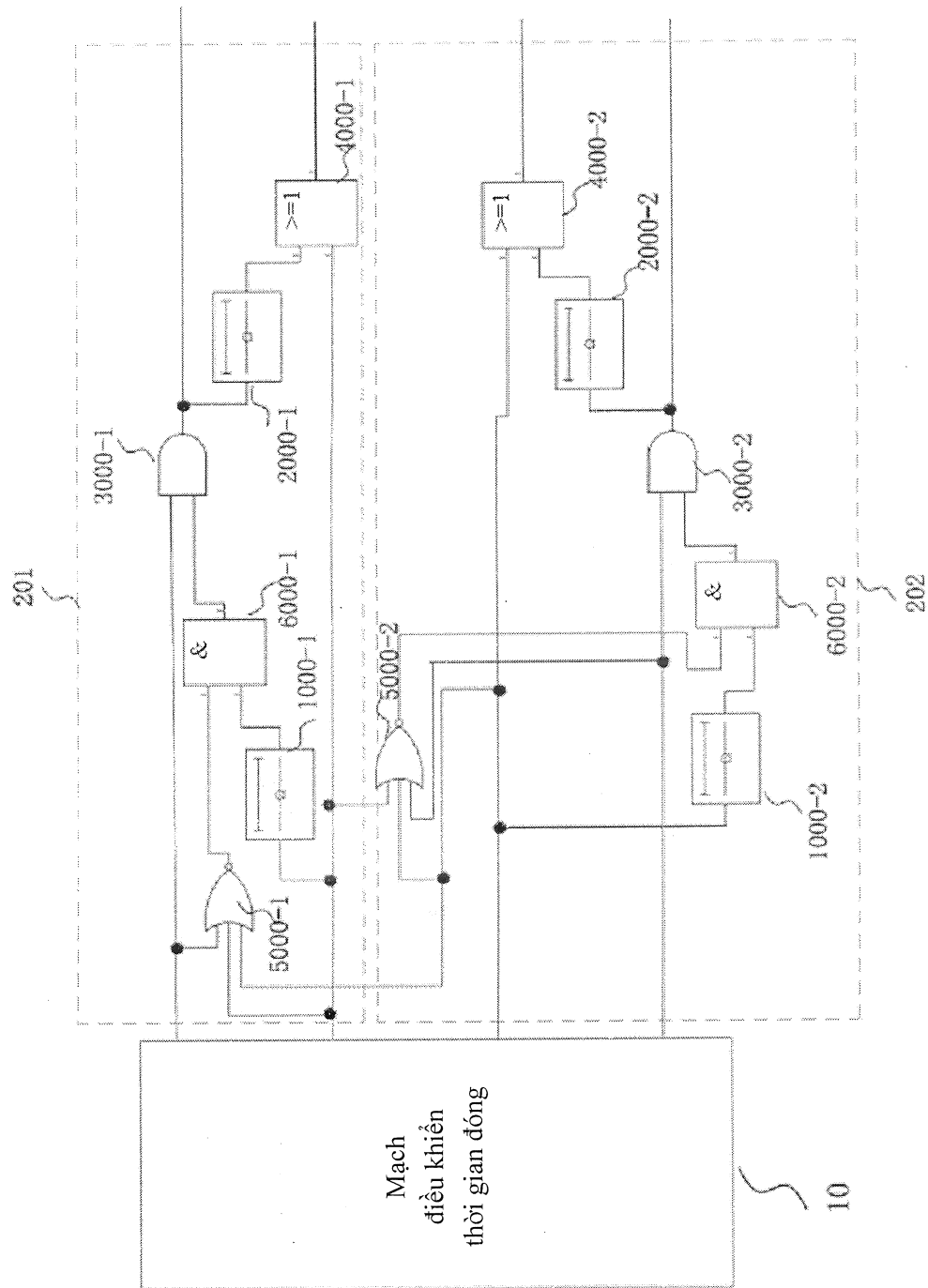


FIG. 3

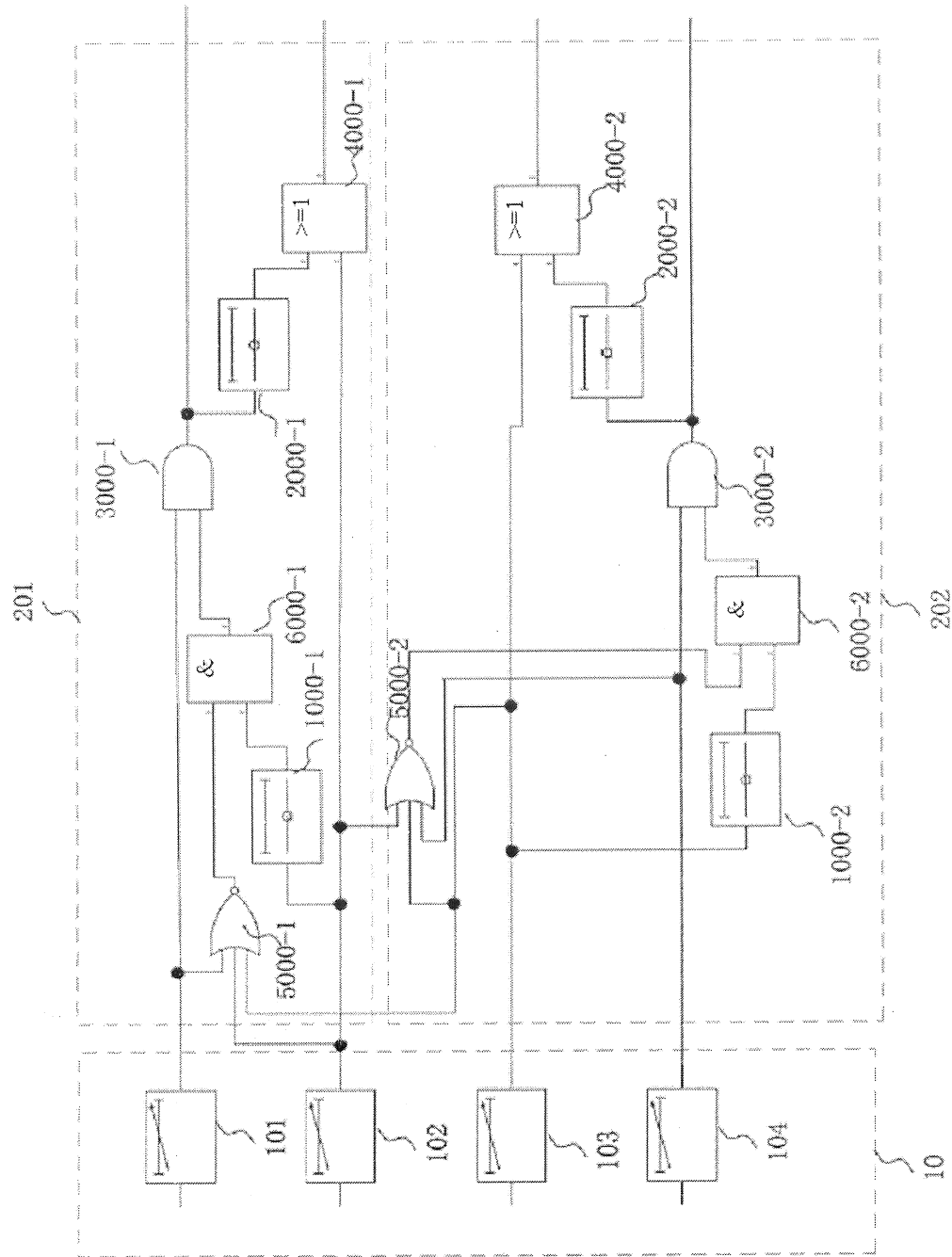


FIG. 4.

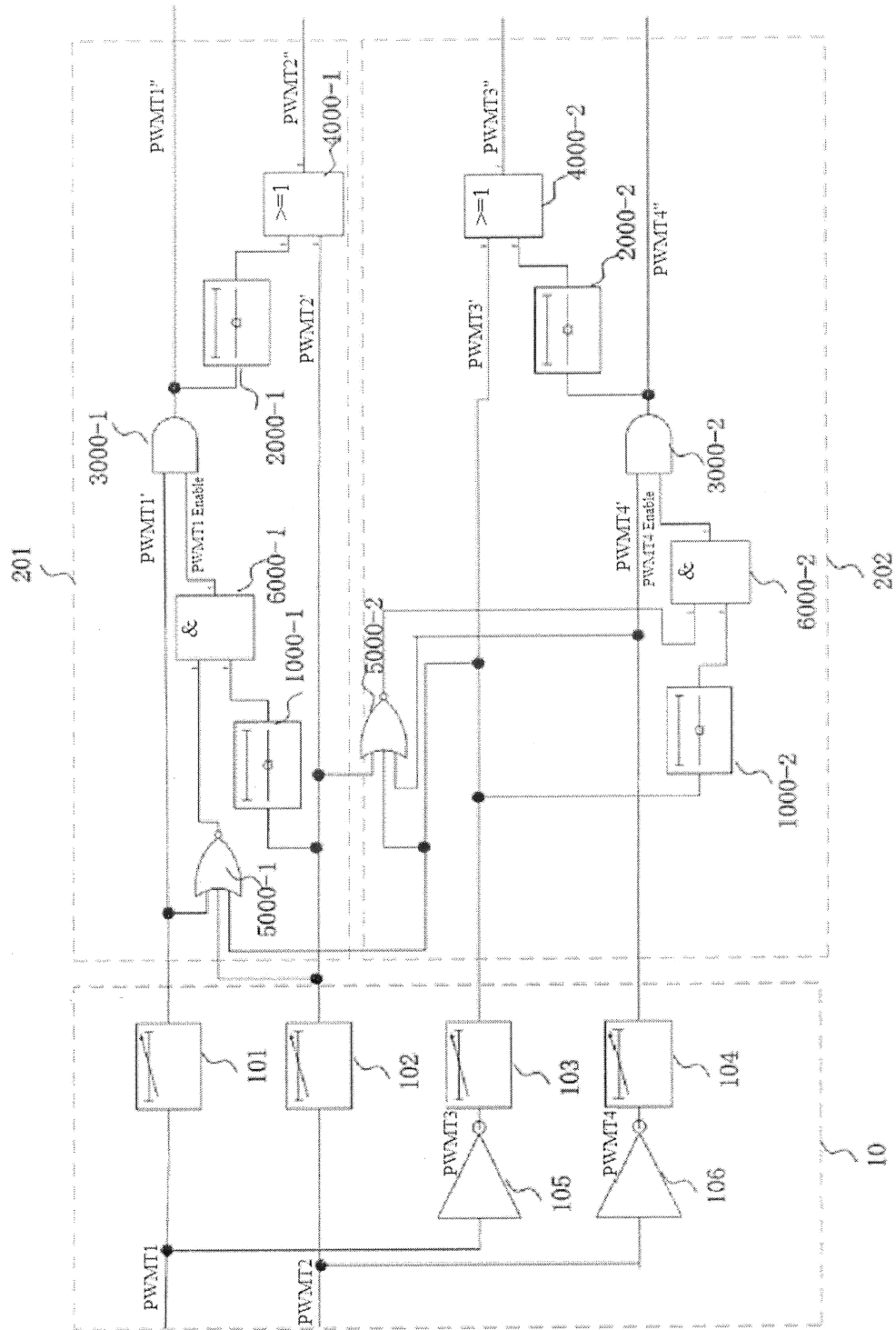


FIG. 5

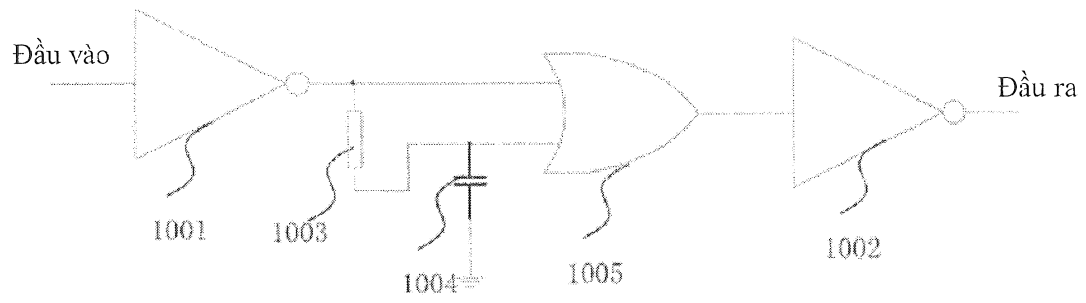


FIG. 6

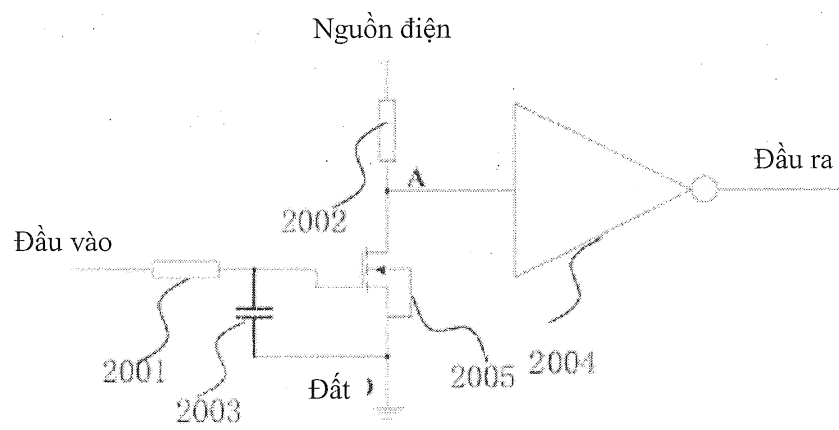


FIG. 7