(12) BẢN MÔ TẢ SÁNG CHẾ THUỘC BẰNG ĐỘC QUYỀN SÁNG CHẾ

(19) **Cộng hòa xã hội chủ nghĩa Việt Nam (VN)**
CỤC SỞ HỮU TRÍ TUỆ

(11) **1-0049517**

(51)[2022.01] **H03M 13/13**; H03M 13/09

(13) **B**

(21) 1-2022-07320
(22) 13/04/2021
(86) PCT/CN2021/086960 13/04/2021
(87) WO 2021/213219 28/10/2021
(30) 202010323605.X 22/04/2020 CN
(45) 25/08/2025 449
(43) 25/04/2023 421A
(73) HUAWEI TECHNOLOGIES CO., LTD. (CN)
Huawei Administration Building, Bantian, Longgang District, Shenzhen, Guangdong 518129, P. R. China
(72) ZHANG, Huazi (CN); TONG, Jiajie (CN); WANG, Xianbin (CN); DAI, Shengchen (CN); LI, Rong (CN); WANG, Jun (CN).
(74) Công ty Cổ phần Sở hữu công nghiệp INVESTIP (INVESTIP)

(54) PHƯƠNG PHÁP VÀ BỘ MÁY MÃ HÓA, PHƯƠNG PHÁP VÀ BỘ MÁY GIẢI MÃ, VÀ PHƯƠNG TIỆN LƯU TRỮ ĐỌC ĐƯỢC BẰNG MÁY TÍNH

(21) 1-2022-07320

(57) Sáng chế đề cập đến phương pháp và bộ máy mã hóa, phương pháp và bộ máy giải mã, và phương tiện lưu trữ đọc được bằng máy tính. Phương pháp mã hóa bao gồm các bước: thu được K bit cần được mã hóa (S301), trong đó K là số nguyên dương; xác định ma trận sinh thứ nhất, trong đó ma trận sinh thứ nhất bao gồm ít nhất hai khối con được phân phối dựa trên mối quan hệ vị trí được thiết lập trước, và khối con bao gồm nhiều lõi ma trận sinh thứ nhất (S302); tạo ra ma trận sinh thứ hai dựa trên ma trận sinh thứ nhất, trong đó ma trận sinh thứ hai bao gồm T khối con, và mối quan hệ vị trí giữa hai khối con liền kề của T khối con được xác định dựa trên mối quan hệ vị trí được thiết lập trước (S303), trong đó T là số nguyên dương; và mã hóa cực K bit cần được mã hóa dựa trên ma trận sinh thứ hai (S304), để thu được các bit được mã hóa. Điều này có thể giảm độ phức tạp mã hóa/giải mã.

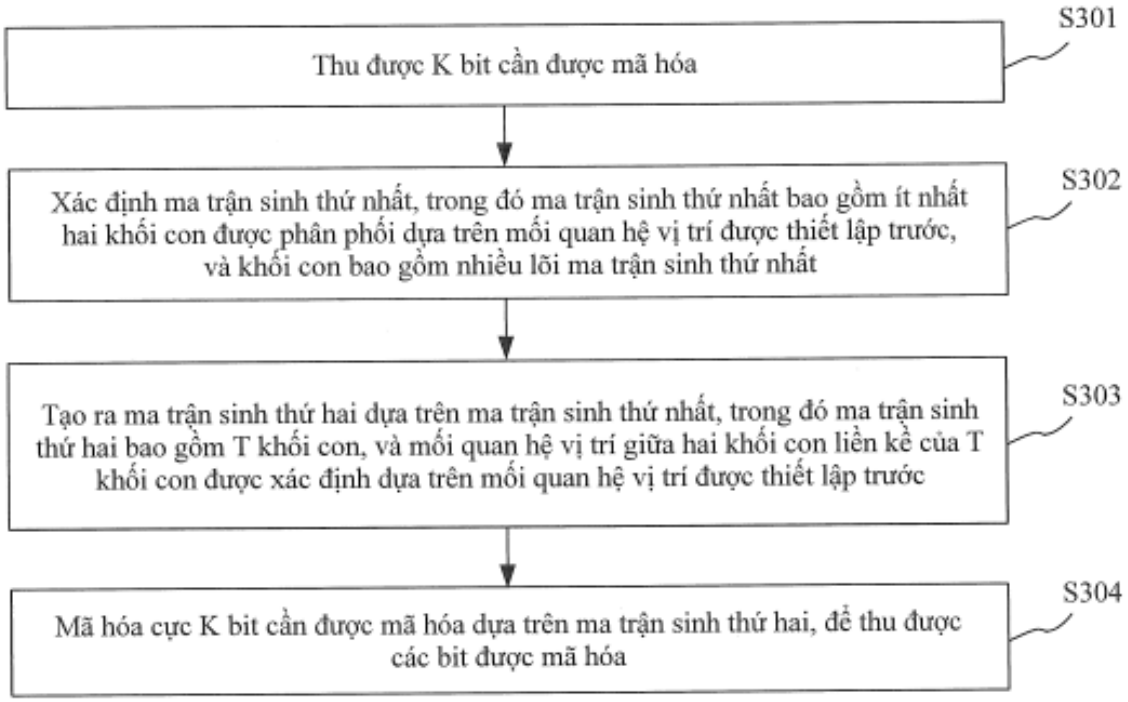


FIG. 3

Lĩnh vực kỹ thuật được đề cập

Sáng chế đề cập đến lĩnh vực công nghệ truyền thông, và cụ thể, đến phương pháp và bộ máy mã hóa, phương pháp và bộ máy giải mã, và thiết bị

Tình trạng kỹ thuật của sáng chế

Trong lĩnh vực công nghệ truyền thông, thiết bị truyền thông (ví dụ, thiết bị đầu cuối hoặc trạm cơ sở) có thể thực hiện việc mã hóa và việc giải mã kênh bằng cách sử dụng mã cực (Polar code).

Khi việc giải mã được thực hiện bằng cách sử dụng mã cực, độ phức tạp mã hóa/giải mã (mã hóa và/hoặc giải mã) thường liên quan đến độ dài mã. Độ dài mã lớn hơn chỉ báo độ phức tạp mã hóa/giải mã cao hơn. Khi độ dài mã là rất lớn (ví dụ, độ dài mã lớn hơn 16384), độ phức tạp của việc thực hiện mã hóa/giải mã bằng cách sử dụng mã cực là rất cao, dẫn đến hiệu suất mã hóa/giải mã kém.

Bản chất kỹ thuật của sáng chế

Các phương án của sáng chế đề cập đến phương pháp và bộ máy mã hóa, và phương pháp và bộ máy giải mã, và thiết bị, để giảm độ phức tạp mã hóa/giải mã.

Theo khía cạnh thứ nhất, phương án của sáng chế đề xuất phương pháp mã hóa. Phương pháp bao gồm các bước: thu được K bit cần được mã hóa, trong đó K là số nguyên dương; xác định ma trận sinh thứ nhất, trong đó ma trận sinh thứ nhất bao gồm ít nhất hai khối con được phân phối dựa trên mối quan hệ vị trí được thiết lập trước, và khối con bao gồm nhiều lõi ma trận sinh thứ nhất; tạo ra ma trận sinh thứ hai dựa trên ma trận sinh thứ nhất, trong đó ma trận sinh thứ hai bao gồm T khối con, và mối quan hệ vị trí giữa hai khối con liền kề của T khối con được xác định dựa trên mối quan hệ vị trí được thiết lập trước, trong đó T là số nguyên dương; và mã hóa cực K bit cần được mã hóa dựa trên ma trận sinh thứ hai, để thu được các bit được mã hóa.

Trong quá trình trên, khi K bit cần được mã hóa cần được mã hóa, ma trận sinh thứ nhất được xác định trước tiên, sau đó ma trận sinh thứ hai được tạo ra dựa trên ma trận sinh thứ nhất, và K bit cần được mã hóa được mã hóa cực dựa trên ma trận sinh thứ hai. Ma trận sinh thứ nhất bao gồm ít nhất hai khối con được phân phối dựa trên mối

quan hệ vị trí được thiết lập trước, mỗi khối con bao gồm nhiều lõi ma trận sinh thứ nhất, ma trận sinh thứ hai bao gồm T khối con, và mối quan hệ vị trí giữa hai khối con liền kề của T khối con được xác định dựa trên mối quan hệ vị trí được thiết lập trước. Vì thế, có thể nhận biết rằng ma trận sinh thứ hai bao gồm nhiều khối con được sắp xếp theo mối quan hệ vị trí được thiết lập trước trên, và mỗi khối con bao gồm nhiều lõi ma trận thứ nhất. Vì thế, việc mã hóa cực K bit cần được mã hóa dựa trên ma trận sinh thứ hai tương đương với: việc mã hóa cực nhiều mã ngắn, và ghép nối nhiều mã ngắn để thu được kết quả mã hóa. Điều này có thể giảm độ phức tạp mã hóa.

Trong triển khai khả thi, mối quan hệ vị trí giữa hai khối con liền kề của T khối con giống với mối quan hệ vị trí được thiết lập trước.

Trong quá trình trên, mối quan hệ vị trí giữa hai khối con liền kề của T khối con trong ma trận sinh thứ hai giống với mối quan hệ vị trí được thiết lập trước, sao cho các mã ngắn có cách ghép nối giống nhau, và độ phức tạp mã hóa là thấp.

Trong triển khai khả thi, phần chồng lấn hiện có trong ít nhất hai khối con.

Trong quá trình trên, vì phần chồng lấn hiện có giữa hai khối con, các mã ngắn khác nhau có thể được ghép nối.

Trong triển khai khả thi, các lõi ma trận sinh thứ nhất được bao gồm trên đường chéo thứ nhất của khối con.

Trong triển khai khả thi, nhiều lõi ma trận sinh thứ nhất trong khối con được phân phối dưới dạng tam giác dưới.

Trong triển khai khả thi, sự phân phối của các lõi ma trận sinh thứ nhất trong khối con giống với sự phân phối của các phần tử thứ nhất trong lõi ma trận sinh thứ hai, số lượng phần tử được bao gồm trong lõi ma trận sinh thứ hai giống với số lượng ma trận con được bao gồm trong khối con, và ma trận con được bao gồm trong khối con là lõi ma trận sinh thứ nhất hoặc ma trận không.

Trong quá trình trên, vì sự phân phối của các lõi ma trận sinh thứ nhất trong khối con giống với sự phân phối của các phần tử thứ nhất trong lõi ma trận sinh thứ hai, cách ghép nối của các mã ngắn tương tự trong sơ đồ mã hóa hiện có, và vì thế độ phức tạp mã hóa là thấp.

Trong triển khai khả thi, ma trận sinh thứ nhất bao gồm hai khối con.

Trong quá trình trên, ma trận sinh thứ hai bao gồm số lượng nhỏ các khối con, và

ma trận sinh thứ hai dễ dàng để xây dựng.

Trong triển khai khả thi, số lượng ma trận con được bao gồm trong khối con là 2*2, và ma trận con được bao gồm trong khối con là lõi ma trận sinh thứ nhất hoặc ma trận không.

Trong triển khai khả thi, ma trận sinh thứ nhất bao gồm khối con thứ nhất và khối con thứ hai, và ma trận con thứ nhất trong khối con thứ nhất chồng lấn ma trận con thứ hai trong khối con thứ hai; và tọa độ của ma trận con thứ nhất trong khối con thứ nhất là (2, 2), và tọa độ của ma trận con thứ hai trong khối con thứ hai là (1, 1).

Trong quá trình trên, ma trận sinh thứ hai đối xứng theo hướng của đường chéo phụ của ma trận sinh thứ hai, và vì thế độ phức tạp mã hóa là thấp, và độ phức tạp giải mã cũng là thấp.

Trong triển khai khả thi, số lượng ma trận con được bao gồm trong khối con là 4*4, và ma trận con được bao gồm trong khối con là lõi ma trận sinh thứ nhất hoặc ma trận không.

Trong triển khai khả thi, ma trận sinh thứ nhất bao gồm khối con thứ nhất và khối con thứ hai, và bốn ma trận con thứ nhất trong khối con thứ nhất chồng lấn bốn ma trận thứ hai trong khối con thứ hai. Các tọa độ của bốn ma trận con thứ nhất trong khối con thứ nhất là (3, 3), (3, 4), (4, 3), và (4, 4); và các tọa độ của bốn ma trận con thứ hai trong khối con thứ hai là (1, 1), (1, 2), (2, 1), và (2, 2).

Trong quá trình trên, ma trận sinh thứ hai đối xứng theo hướng của đường chéo phụ của ma trận sinh thứ hai, và vì thế độ phức tạp mã hóa là thấp, và độ phức tạp giải mã cũng là thấp.

Trong triển khai khả thi, K bit cần được mã hóa là các bit thông tin. Việc mã hóa cực K bit cần được mã hóa dựa trên ma trận sinh thứ hai, để thu được các bit được mã hóa bao gồm: việc xác định K kênh con với độ tin cậy cao nhất trong nhiều kênh con tương ứng với K bit cần được mã hóa; việc xác định các vị trí của K bit cần được mã hóa dựa trên K kênh con với độ tin cậy cao nhất; việc xác định chuỗi cần được mã hóa dựa trên các vị trí của K bit cần được mã hóa, trong đó chuỗi cần được mã hóa bao gồm K bit cần được mã hóa và các bit đóng băng; và việc mã hóa cực chuỗi cần được mã hóa dựa trên ma trận sinh thứ hai, để thu được các bit được mã hóa.

Trong quá trình trên, kênh con với độ tin cậy cao nhất được lựa chọn để truyền

các bit thông tin, và vì thế hiệu suất mã hóa là cao.

Trong triển khai khả thi, nhiều kênh con bao gồm P nhóm kênh con, trong đó P là số nguyên dương. Việc xác định K kênh con với độ tin cậy cao nhất trong nhiều kênh con tương ứng với K bit cần được mã hóa bao gồm: việc xác định X_i kênh con thứ nhất từ nhóm kênh con thứ i dựa trên độ tin cậy của nhóm kênh con thứ i, trong đó X_i kênh con thứ nhất là X_i kênh con với độ tin cậy cao nhất trong nhóm kênh con thứ i, i là số nguyên, $1 \leq i \leq P$, X_i là số nguyên dương, và $\sum_{i=1}^{i=P} X_i = K$. K kênh con với độ tin cậy cao nhất bao gồm các kênh con thứ nhất.

Theo khía cạnh thứ hai, phương án của sáng chế đề xuất phương pháp giải mã. Phương pháp bao gồm các bước: nhận thông tin bit được mã hóa cực; và giải mã cực thông tin bit dựa trên ma trận sinh thứ hai, để thu được các bit được giải mã cực. Ma trận sinh thứ hai được tạo ra dựa trên ma trận sinh thứ nhất, ma trận sinh thứ nhất bao gồm ít nhất hai khối con được phân phối dựa trên mối quan hệ vị trí được thiết lập trước, khối con bao gồm nhiều lõi ma trận sinh thứ nhất, ma trận sinh thứ hai bao gồm T khối con, và mối quan hệ vị trí giữa hai khối con liền kề của T khối con được xác định dựa trên mối quan hệ vị trí được thiết lập trước, trong đó T là số nguyên dương.

Trong quá trình giải mã trên, ma trận sinh thứ nhất bao gồm ít nhất hai khối con được phân phối dựa trên mối quan hệ vị trí được thiết lập trước, mỗi khối con bao gồm nhiều lõi ma trận sinh thứ nhất, ma trận sinh thứ hai bao gồm T khối con, và mối quan hệ vị trí giữa hai khối con liền kề của T khối con được xác định dựa trên mối quan hệ vị trí được thiết lập trước. Vì thế, có thể nhận biết rằng ma trận sinh thứ hai bao gồm nhiều khối con được sắp xếp theo mối quan hệ vị trí được thiết lập trước trên, và mỗi khối con bao gồm nhiều lõi ma trận thứ nhất. Vì thế, việc giải mã cực thông tin bit dựa trên ma trận sinh thứ hai tương đương với: việc chia tách nhiều mã ngắn, và việc giải mã các mã ngắn được chia tách. Vì độ phức tạp của việc giải mã các mã ngắn, độ phức tạp giải mã là thấp.

Trong triển khai khả thi, mối quan hệ vị trí giữa hai khối con liền kề của T khối con giống với mối quan hệ vị trí được thiết lập trước.

Trong quá trình trên, mối quan hệ vị trí giữa hai khối con liền kề của T khối con trong ma trận sinh thứ hai giống với mối quan hệ vị trí được thiết lập trước, sao cho các

mã ngắn có cách ghép nối giống nhau, và độ phức tạp giải mã là thấp.

Trong triển khai khả thi, phần chồng lấn hiện có trong ít nhất hai khối con.

Trong quá trình trên, vì phần chồng lấn hiện có giữa hai khối con, các mã ngắn khác nhau có thể được ghép nối.

Trong triển khai khả thi, các lõi ma trận sinh thứ nhất được bao gồm trên đường chéo thứ nhất của khối con.

Trong triển khai khả thi, nhiều lõi ma trận sinh thứ nhất trong khối con được phân phối dưới dạng tam giác dưới.

Trong triển khai khả thi, sự phân phối của các lõi ma trận sinh thứ nhất trong khối con giống với sự phân phối của các phần tử thứ nhất trong lõi ma trận sinh thứ hai, số lượng phần tử được bao gồm trong lõi ma trận sinh thứ hai giống với số lượng ma trận con được bao gồm trong khối con, và ma trận con được bao gồm trong khối con là lõi ma trận sinh thứ nhất hoặc ma trận không.

Trong quá trình trên, vì sự phân phối của các lõi ma trận sinh thứ nhất trong khối con giống với sự phân phối của các phần tử thứ nhất trong lõi ma trận sinh thứ hai, cách ghép nối của các mã ngắn tương tự trong sơ đồ giải mã hiện có, và vì thế độ phức tạp giải mã là thấp.

Trong triển khai khả thi, ma trận sinh thứ nhất bao gồm hai khối con.

Trong quá trình trên, ma trận sinh thứ hai bao gồm số lượng nhỏ các khối con, và ma trận sinh thứ hai dễ dàng để xây dựng.

Trong triển khai khả thi, số lượng ma trận con được bao gồm trong khối con là 2*2, và ma trận con được bao gồm trong khối con là lõi ma trận sinh thứ nhất hoặc ma trận không.

Trong triển khai khả thi, ma trận sinh thứ nhất bao gồm khối con thứ nhất và khối con thứ hai, và ma trận con thứ nhất trong khối con thứ nhất chồng lấn ma trận con thứ hai trong khối con thứ hai; và tọa độ của ma trận con thứ nhất trong khối con thứ nhất là (2, 2), và tọa độ của ma trận con thứ hai trong khối con thứ hai là (1, 1).

Trong quá trình trên, ma trận sinh thứ hai đối xứng theo hướng của đường chéo phụ của ma trận sinh thứ hai, và vì thế độ phức tạp giải mã là thấp.

Trong triển khai khả thi, số lượng ma trận con được bao gồm trong khối con là 4*4, và ma trận con được bao gồm trong khối con là lõi ma trận sinh thứ nhất hoặc ma

trận không.

Trong triển khai khả thi, ma trận sinh thứ nhất bao gồm khối con thứ nhất và khối con thứ hai, và bốn ma trận con thứ nhất trong khối con thứ nhất chồng lấn bốn ma trận thứ hai trong khối con thứ hai. Các tọa độ của bốn ma trận con thứ nhất trong khối con thứ nhất là (3, 3), (3, 4), (4, 3), và (4, 4); và các tọa độ của bốn ma trận con thứ hai trong khối con thứ hai là (1, 1), (1, 2), (2, 1), và (2, 2).

Trong quá trình trên, ma trận sinh thứ hai đối xứng theo hướng của đường chéo phụ của ma trận sinh thứ hai, và vì thế độ phức tạp giải mã là thấp.

Trong triển khai khả thi, thông tin bit bao gồm N' chuỗi logarit tỷ lệ hợp lý (log-likelihood ratio, LLR) thứ nhất, trong đó N' là số nguyên dương.

Trong triển khai khả thi, N' LLR thứ nhất bao gồm T chuỗi LLR thứ nhất, và chuỗi LLR thứ nhất bao gồm ít nhất hai LLR thứ nhất. Việc giải mã cực bao gồm: việc xác định T chuỗi LLR thứ hai tương ứng với T chuỗi LLR thứ nhất, trong đó một trong số chuỗi LLR thứ nhất tương ứng với một hoặc nhiều nhóm bit chưa được mã hóa, và một trong số chuỗi LLR thứ hai tương ứng với một nhóm bit chưa được mã hóa; và việc thực hiện giải mã cực dựa trên T chuỗi LLR thứ hai.

Trong quá trình trên, T chuỗi LLR thứ nhất được ghép nối được chia tách trước tiên để thu được T chuỗi LLR thứ hai được chia tách, và sau đó T chuỗi LLR thứ hai được chia tách được giải mã. Vì độ dài của chuỗi LLR thứ hai là nhỏ, độ phức tạp của việc giải mã chuỗi LLR thứ hai là thấp, và độ phức tạp giải mã là thấp.

Trong triển khai khả thi, việc xác định T chuỗi LLR thứ hai tương ứng với T chuỗi LLR thứ nhất bao gồm: việc xác định chuỗi LLR thứ hai thứ i dựa trên chuỗi LLR thứ nhất thứ i và ít nhất một trong số chuỗi LLR thứ hai (i–1) thứ nhất, trong đó i là số nguyên giữa 2 và T.

Trong quá trình trên, khi chuỗi LLR thứ hai thứ i được xác định, các chuỗi LLR thứ nhất được chia tách dựa trên chuỗi LLR thứ nhất thứ i và ít nhất một trong số chuỗi LLR thứ hai (i–1) thứ nhất được chia tách, để thu được chuỗi LLR thứ hai thứ i.

Trong triển khai khả thi, mức độ ghép nối của khối mã là 2. Việc xác định chuỗi LLR thứ hai thứ i dựa trên chuỗi LLR thứ nhất thứ i và ít nhất một trong số chuỗi LLR thứ hai (i–1) thứ nhất bao gồm: việc xác định chuỗi LLR thứ hai thứ i dựa trên chuỗi LLR thứ nhất thứ i và chuỗi LLR thứ hai thứ (i–1).

Trong triển khai khả thi, chuỗi LLR thứ hai thứ 1 giống với chuỗi LLR thứ nhất thư 1.

Trong triển khai khả thi, mức độ ghép nối của khối mã là 4. Việc xác định chuỗi LLR thứ hai thứ i dựa trên chuỗi LLR thứ nhất thứ i và ít nhất một trong số chuỗi LLR thứ hai (i–1) thứ nhất bao gồm: việc xác định chuỗi LLR thứ hai thứ i dựa trên chuỗi LLR thứ nhất thứ i và chuỗi LLR thứ hai thứ (i–2), trong đó i là số nguyên giữa 3 và T.

Trong triển khai khả thi, chuỗi LLR thứ hai thứ 1 giống với chuỗi LLR thứ nhất thứ 1, và chuỗi LLR thứ hai thứ 2 giống với chuỗi LLR thứ nhất thứ 2.

Trong triển khai khả thi, việc giải mã cực có thể được thực hiện dựa trên T chuỗi LLR thứ hai theo cách sau: xác định để thu được kết quả giải mã thứ T dựa trên chuỗi LLR thứ hai thứ T; và xác định kết quả giải mã thứ i dựa trên chuỗi LLR thứ hai thứ i và ít nhất một trong số kết quả giải mã thứ (i+1) đến kết quả giải mã thứ T, trong đó i là số nguyên giữa 1 và T–1.

Trong quá trình trên, chuỗi LLR thứ hai (mã ngắn) được giải mã để thu được kết quả giải mã, và vì thế độ phức tạp giải mã là thấp.

Trong triển khai khả thi, mức độ ghép nối của khối mã là 2. Việc xác định kết quả giải mã thứ i dựa trên chuỗi LLR thứ hai thứ i và ít nhất một trong số kết quả giải mã thứ (i+1) đến kết quả giải mã thứ T bao gồm: việc xác định kết quả giải mã thứ i dựa trên kết quả giải mã thứ (i+1), chuỗi LLR thứ nhất thứ (i+1), và chuỗi LLR thứ hai thứ i.

Theo khía cạnh thứ ba, phương án của sáng chế đề xuất phương pháp mã hóa. Phương pháp bao gồm các bước: thu được K bit cần được mã hóa, trong đó K là số nguyên dương; xác định ma trận sinh thứ nhất, trong đó ma trận sinh thứ nhất bao gồm khối ma trận thứ nhất và khối ma trận thứ hai, khối ma trận thứ nhất được đặt ở góc trên bên trái của ma trận sinh thứ nhất, khối ma trận thứ hai được đặt ở góc dưới bên phải của ma trận sinh thứ nhất, khối ma trận thứ nhất giống với khối ma trận thứ hai, và khoảng cách giữa phần tử thứ nhất trong khối ma trận thứ nhất và phần tử thứ hai trong khối ma trận thứ hai là u theo hướng đường chéo của ma trận sinh thứ nhất, trong đó u là số nguyên lớn hơn hoặc bằng 1; xác định ma trận sinh thứ hai dựa trên độ dài mã hóa và ma trận sinh thứ nhất, trong đó ma trận sinh thứ hai bao gồm T ma trận sinh thứ nhất, T ma trận sinh thứ nhất được phân phối dọc theo đường chéo của ma trận sinh thứ hai,

và khối ma trận thứ nhất của ma trận sinh thứ nhất thứ (a+1) trong T ma trận sinh thứ nhất chồng lấn khối ma trận thứ hai của ma trận sinh thứ nhất thứ a, trong đó a là số nguyên lớn hơn hoặc bằng 1, và T là số nguyên lớn hơn hoặc bằng 2; và việc mã hóa cực K bit cần được mã hóa dựa trên ma trận sinh thứ hai, để thu được các bit được mã hóa.

Trong quá trình trên, khi K bit cần được mã hóa cần được mã hóa, ma trận sinh thứ nhất được xác định trước tiên, sau đó ma trận sinh thứ hai được tạo ra dựa trên ma trận sinh thứ nhất, và K bit cần được mã hóa được mã hóa cực dựa trên ma trận sinh thứ hai. Vì ma trận sinh thứ nhất có sự tự tương đồng, và ma trận sinh thứ hai bao gồm nhiều khối ma trận thứ nhất, việc mã hóa cực K bit cần được mã hóa dựa trên ma trận sinh thứ hai tương đương với: việc mã hóa cực nhiều mã ngắn, và việc ghép nối nhiều mã ngắn, để thu được kết quả mã hóa. Điều này có thể giảm độ phức tạp mã hóa.

Trong triển khai khả thi, không có phần tử chồng lấn hiện có trong khối ma trận thứ nhất và khối ma trận thứ hai.

Trong triển khai khả thi, kích thước của ma trận sinh thứ nhất là v*v, và phần tử trong ma trận sinh thứ nhất thỏa mãn $a_{i,j} = a_{i+u,j+u}$, trong đó i là số nguyên, j là số nguyên, v là số nguyên dương, u là số nguyên, $1 \leq i < \text{v}$, $1 \leq j < \text{v}$, $1 < i + u \leq \text{v}$, và $1 < j + u \leq \text{v}$.

Trong quá trình trên, khi ma trận sinh thứ nhất thỏa mãn $a_{i,j} = a_{i+u,j+u}$, ma trận sinh thứ nhất thỏa mãn sự tự tương đồng. Việc mã hóa cực K bit cần được mã hóa dựa trên ma trận sinh thứ hai tương đương với: việc mã hóa cực nhiều mã ngắn, và việc ghép nối nhiều mã ngắn, để thu được kết quả mã hóa. Điều này có thể giảm độ phức tạp mã hóa.

Trong triển khai khả thi, các phần tử trong ma trận sinh thứ nhất đối xứng dọc theo đường chéo phụ của ma trận sinh thứ nhất.

Trong quá trình trên, vì các phần tử trong ma trận sinh thứ nhất đối xứng dọc theo đường chéo phụ của ma trận sinh thứ nhất, độ phức tạp mã hóa là thấp.

Trong triển khai khả thi, T là số nguyên nhỏ nhất mà cho phép điều kiện thứ nhất được thỏa mãn, và điều kiện thứ nhất là kích thước của ma trận sinh thứ hai lớn hơn hoặc bằng độ dài mã hóa.

Trong triển khai khả thi, T thỏa mãn mối quan hệ sau: $v + (T - 1) * u < N' \leq v + T * u$, trong đó v là kích thước của ma trận sinh thứ nhất, N' là độ dài mã hóa, và N' là số nguyên lớn hơn 1.

Trong quá trình trên, kích thước lớn hoặc nhỏ quá mức của ma trận sinh thứ hai có thể tránh được, và vì thế độ phức tạp mã hóa là thấp.

Theo khía cạnh thứ tư, phương án của sáng chế đề xuất phương pháp giải mã. Phương pháp có thể bao gồm các bước: nhận thông tin bit được mã hóa cực; và giải mã cực thông tin bit dựa trên ma trận sinh thứ hai, để thu được các bit được giải mã cực. Ma trận sinh thứ hai được tạo ra dựa trên ma trận sinh thứ nhất, ma trận sinh thứ nhất bao gồm khối ma trận thứ nhất và khối ma trận thứ hai, khối ma trận thứ nhất được đặt ở góc trên bên trái của ma trận sinh thứ nhất, khối ma trận thứ hai được đặt ở góc dưới bên phải của ma trận sinh thứ nhất, khối ma trận thứ nhất giống với khối ma trận thứ hai, và khoảng cách giữa phần tử thứ nhất trong khối ma trận thứ nhất và phần tử thứ hai trong khối ma trận thứ hai là u theo hướng đường chéo của ma trận sinh thứ nhất, trong đó u là số nguyên lớn hơn hoặc bằng 1. Ma trận sinh thứ hai bao gồm T ma trận sinh thứ nhất, T ma trận sinh thứ nhất được phân phối dọc theo đường chéo của ma trận sinh thứ hai, và khối ma trận thứ nhất của ma trận sinh thứ nhất thứ (a+1) trong T ma trận sinh thứ nhất chồng lấn khối ma trận thứ hai của ma trận sinh thứ nhất thứ a, trong đó a là số nguyên lớn hơn hoặc bằng 1, và T là số nguyên lớn hơn hoặc bằng 2.

Trong quá trình trên, vì ma trận sinh thứ nhất có sự tự tương đồng, và ma trận sinh thứ hai bao gồm nhiều khối ma trận thứ nhất. Vì thế, việc giải mã cực thông tin bit dựa trên ma trận sinh thứ hai tương đương với: việc chia tách nhiều mã ngắn, và việc giải mã các mã ngắn được chia tách. Vì độ phức tạp của việc giải mã các mã ngắn, độ phức tạp giải mã là thấp.

Trong triển khai khả thi, không có phần tử chồng lấn hiện có trong khối ma trận thứ nhất và khối ma trận thứ hai.

Trong triển khai khả thi, kích thước của ma trận sinh thứ nhất là v*v, và phần tử trong ma trận sinh thứ nhất thỏa mãn $a_{i,j} = a_{i+u,j+u}$, trong đó i là số nguyên, j là số nguyên, v là số nguyên dương, u là số nguyên, $1 \leq i < v$, $1 \leq j < v$, $1 < i + u \leq v$, và $1 < j + u \leq v$.

Trong quá trình trên, khi ma trận sinh thứ nhất thỏa mãn $a_{i,j} = a_{i+u,j+u}$, ma trận sinh thứ nhất thỏa mãn sự tự tương đồng. Việc giải mã cực K bit cần được giải mã dựa trên ma trận sinh thứ hai tương đương với: việc giải mã cực nhiều mã ngắn, và việc ghép nối nhiều mã ngắn, để thu được kết quả giải mã. Điều này có thể giảm độ phức tạp giải mã.

Trong triển khai khả thi, các phần tử trong ma trận sinh thứ nhất đối xứng dọc theo đường chéo phụ của ma trận sinh thứ nhất.

Trong quá trình trên, vì các phần tử trong ma trận sinh thứ nhất đối xứng dọc theo đường chéo phụ của ma trận sinh thứ nhất, độ phức tạp giải mã là thấp.

Trong triển khai khả thi, T là số nguyên nhỏ nhất mà cho phép điều kiện thứ nhất được thỏa mãn, và điều kiện thứ nhất là kích thước của ma trận sinh thứ hai lớn hơn hoặc bằng độ dài giải mã.

Trong triển khai khả thi, T thỏa mãn mối quan hệ sau: $\mathrm{v} + (\mathrm{T} - 1) * \mathrm{u} < N' \leq \mathrm{v} + \mathrm{T} * \mathrm{u}$, v là kích thước của ma trận sinh thứ nhất, N' là độ dài giải mã, và N' là số nguyên lớn hơn 1.

Trong quá trình trên, kích thước lớn hoặc nhỏ quá mức của ma trận sinh thứ hai có thể tránh được, và vì thế độ phức tạp giải mã là thấp.

Trong triển khai khả thi, thông tin bit bao gồm N' chuỗi logarit tỷ lệ hợp lý (log-likelihood ratio, LLR) thứ nhất, trong đó N' là số nguyên dương.

Trong triển khai khả thi, N' LLR thứ nhất bao gồm T chuỗi LLR thứ nhất, và chuỗi LLR thứ nhất bao gồm ít nhất hai LLR thứ nhất. Việc giải mã cực bao gồm: việc xác định T chuỗi LLR thứ hai tương ứng với T chuỗi LLR thứ nhất, trong đó một trong số chuỗi LLR thứ nhất tương ứng với một hoặc nhiều nhóm bit chưa được mã hóa, và một trong số chuỗi LLR thứ hai tương ứng với một nhóm bit chưa được mã hóa; và việc thực hiện giải mã cực dựa trên T chuỗi LLR thứ hai.

Trong quá trình trên, T chuỗi LLR thứ nhất được ghép nối được chia tách trước tiên để thu được T chuỗi LLR thứ hai được chia tách, và sau đó T chuỗi LLR thứ hai được chia tách được giải mã. Vì độ dài của chuỗi LLR thứ hai là nhỏ, độ phức tạp của việc giải mã chuỗi LLR thứ hai là thấp, và độ phức tạp giải mã là thấp.

Trong triển khai khả thi, việc xác định T chuỗi LLR thứ hai tương ứng với T chuỗi

LLR thứ nhất bao gồm: việc xác định chuỗi LLR thứ hai thứ i dựa trên chuỗi LLR thứ nhất thứ i và ít nhất một trong số chuỗi LLR thứ hai (i–1) thứ nhất, trong đó i là số nguyên giữa 2 và T.

Trong quá trình trên, khi chuỗi LLR thứ hai thứ i được xác định, các chuỗi LLR thứ nhất được chia tách dựa trên chuỗi LLR thứ nhất thứ i và ít nhất một trong số chuỗi LLR thứ hai (i–1) thứ nhất được chia tách, để thu được chuỗi LLR thứ hai thứ i.

Trong triển khai khả thi, mức độ ghép nối của khối mã là 2. Việc xác định chuỗi LLR thứ hai thứ i dựa trên chuỗi LLR thứ nhất thứ i và ít nhất một trong số chuỗi LLR thứ hai (i–1) thứ nhất bao gồm: việc xác định chuỗi LLR thứ hai thứ i dựa trên chuỗi LLR thứ nhất thứ i và chuỗi LLR thứ hai thứ (i–1).

Trong triển khai khả thi, chuỗi LLR thứ hai thứ 1 giống với chuỗi LLR thứ nhất thư 1.

Trong triển khai khả thi, mức độ ghép nối của khối mã là 4. Việc xác định chuỗi LLR thứ hai thứ i dựa trên chuỗi LLR thứ nhất thứ i và ít nhất một trong số chuỗi LLR thứ hai (i–1) thứ nhất bao gồm: việc xác định chuỗi LLR thứ hai thứ i dựa trên chuỗi LLR thứ nhất thứ i và chuỗi LLR thứ hai thứ (i–2), trong đó i là số nguyên giữa 3 và T.

Trong triển khai khả thi, chuỗi LLR thứ hai thứ 1 giống với chuỗi LLR thứ nhất thứ 1, và chuỗi LLR thứ hai thứ 2 giống với chuỗi LLR thứ nhất thứ 2.

Trong triển khai khả thi, việc giải mã cực có thể được thực hiện dựa trên T chuỗi LLR thứ hai theo cách sau: xác định để thu được kết quả giải mã thứ T dựa trên chuỗi LLR thứ hai thứ T; và xác định kết quả giải mã thứ i dựa trên chuỗi LLR thứ hai thứ i và ít nhất một trong số kết quả giải mã thứ (i+1) đến kết quả giải mã thứ T, trong đó i là số nguyên giữa 1 và T–1.

Trong quá trình trên, chuỗi LLR thứ hai (mã ngắn) được giải mã để thu được kết quả giải mã, và vì thế độ phức tạp giải mã là thấp.

Trong triển khai khả thi, mức độ ghép nối của khối mã là 2. Việc xác định kết quả giải mã thứ i dựa trên chuỗi LLR thứ hai thứ i và ít nhất một trong số kết quả giải mã thứ (i+1) đến kết quả giải mã thứ T bao gồm: việc xác định kết quả giải mã thứ i dựa trên kết quả giải mã thứ (i+1), chuỗi LLR thứ nhất thứ (i+1), và chuỗi LLR thứ hai thứ i.

Theo khía cạnh thứ năm, phương án của sáng chế đề xuất bộ máy mã hóa, bao

gồm mô-đun thu, mô-đun xác định, mô-đun tạo ra, và mô-đun mã hóa.

Mô-đun thu được tạo cấu hình để thu được K bit cần được mã hóa, trong đó K là số nguyên dương.

Mô-đun xác định được tạo cấu hình để xác định ma trận sinh thứ nhất. Ma trận sinh thứ nhất bao gồm ít nhất hai khối con được phân phối dựa trên mối quan hệ vị trí được thiết lập trước, và khối con bao gồm nhiều lõi ma trận sinh thứ nhất.

Mô-đun tạo ra được tạo cấu hình để tạo ra ma trận sinh thứ hai dựa trên ma trận sinh thứ nhất. Ma trận sinh thứ hai bao gồm T khối con, và mối quan hệ vị trí giữa hai khối con liền kề của T khối con được xác định dựa trên mối quan hệ vị trí được thiết lập trước, trong đó T là số nguyên dương.

Mô-đun mã hóa được tạo cấu hình để mã hóa cực K bit cần được mã hóa dựa trên ma trận sinh thứ hai, để thu được các bit được mã hóa.

Trong triển khai khả thi, mối quan hệ vị trí giữa hai khối con liền kề của T khối con giống với mối quan hệ vị trí được thiết lập trước.

Trong triển khai khả thi, phần chồng lấn hiện có trong ít nhất hai khối con.

Trong triển khai khả thi, đường chéo thứ nhất của khối con bao gồm các lõi ma trận sinh thứ nhất.

Trong triển khai khả thi, nhiều lõi ma trận sinh thứ nhất trong khối con được phân phối dưới dạng tam giác dưới.

Trong triển khai khả thi, sự phân phối của các lõi ma trận sinh thứ nhất trong khối con giống với sự phân phối của các phần tử thứ nhất trong lõi ma trận sinh thứ hai, số lượng phần tử được bao gồm trong lõi ma trận sinh thứ hai giống với số lượng ma trận con được bao gồm trong khối con, và ma trận con được bao gồm trong khối con là lõi ma trận sinh thứ nhất hoặc ma trận không.

Trong triển khai khả thi, ma trận sinh thứ nhất bao gồm hai khối con.

Trong triển khai khả thi, số lượng ma trận con được bao gồm trong khối con là 2*2, và ma trận con được bao gồm trong khối con là lõi ma trận sinh thứ nhất hoặc ma trận không.

Trong triển khai khả thi, ma trận sinh thứ nhất bao gồm khối con thứ nhất và khối con thứ hai, và ma trận con thứ nhất trong khối con thứ nhất chồng lấn ma trận con thứ hai trong khối con thứ hai; và

tọa độ của ma trận con thứ nhất trong khối con thứ nhất là (2, 2), và tọa độ của ma trận con thứ hai trong khối con thứ hai là (1, 1).

Trong triển khai khả thi, số lượng ma trận con được bao gồm trong khối con là 4*4, và ma trận con được bao gồm trong khối con là lõi ma trận sinh thứ nhất hoặc ma trận không.

Trong triển khai khả thi, ma trận sinh thứ nhất bao gồm khối con thứ nhất và khối con thứ hai, và bốn ma trận con thứ nhất trong khối con thứ nhất chồng lấn bốn ma trận thứ hai trong khối con thứ hai.

Các tọa độ của bốn ma trận con thứ nhất trong khối con thứ nhất là (3, 3), (3, 4), (4, 3), và (4, 4); và

các tọa độ của bốn ma trận con thứ hai trong khối con thứ hai là (1, 1), (1, 2), (2, 1), và (2, 2).

Trong triển khai khả thi, K bit cần được mã hóa là các bit thông tin. Mô-đun mã hóa được tạo cấu hình cụ thể để:

xác định K kênh con với độ tin cậy cao nhất trong nhiều kênh con tương ứng với K bit cần được mã hóa;

xác định các vị trí của K bit cần được mã hóa dựa trên K kênh con với độ tin cậy cao nhất;

xác định chuỗi cần được mã hóa dựa trên các vị trí của K bit cần được mã hóa, trong đó chuỗi cần được mã hóa bao gồm K bit cần được mã hóa và các bit đóng băng; và

mã hóa cực chuỗi cần được mã hóa dựa trên ma trận sinh thứ hai, để thu được các bit được mã hóa.

Trong triển khai khả thi, nhiều kênh con bao gồm P nhóm kênh con, trong đó P là số nguyên dương. Mô-đun mã hóa được tạo cấu hình cụ thể để:

xác định X_i kênh con thứ nhất từ nhóm kênh con thứ i dựa trên độ tin cậy của nhóm kênh con thứ i, trong đó X_i kênh con thứ nhất là $X_i$kênh con với độ tin cậy cao nhất trong nhóm kênh con thứ i, i là số nguyên, $1 \leq i \leq P$, X_i là số nguyên dương, và $\sum_{i=1}^{i=P} X_i = K$.

K kênh con với độ tin cậy cao nhất bao gồm các kênh con thứ nhất.

Theo khía cạnh thứ sáu, phương án của sáng chế đề xuất bộ máy giải mã, bao gồm mô-đun nhận và mô-đun giải mã.

Mô-đun nhận được tạo cấu hình để nhận thông tin bit được mã hóa cực.

Mô-đun giải mã được tạo cấu hình để giải mã cực thông tin bit dựa trên ma trận sinh thứ hai, để thu được các bit được giải mã cực.

Ma trận sinh thứ hai được tạo ra dựa trên ma trận sinh thứ nhất, ma trận sinh thứ nhất bao gồm ít nhất hai khối con được phân phối dựa trên mối quan hệ vị trí được thiết lập trước, khối con bao gồm nhiều lõi ma trận sinh thứ nhất, ma trận sinh thứ hai bao gồm T khối con, và mối quan hệ vị trí giữa hai khối con liền kề của T khối con được xác định dựa trên mối quan hệ vị trí được thiết lập trước, trong đó T là số nguyên dương.

Trong triển khai khả thi, mối quan hệ vị trí giữa hai khối con liền kề của T khối con giống với mối quan hệ vị trí được thiết lập trước.

Trong triển khai khả thi, phần chồng lấn hiện có trong ít nhất hai khối con.

Trong triển khai khả thi, đường chéo thứ nhất của khối con bao gồm các lõi ma trận sinh thứ nhất.

Trong triển khai khả thi, nhiều lõi ma trận sinh thứ nhất trong khối con được phân phối dưới dạng tam giác dưới.

Trong triển khai khả thi, sự phân phối của các lõi ma trận sinh thứ nhất trong khối con giống với sự phân phối của các phần tử thứ nhất trong lõi ma trận sinh thứ hai, số lượng phần tử được bao gồm trong lõi ma trận sinh thứ hai giống với số lượng phần tử được bao gồm trong khối con, và phần tử được bao gồm trong khối con là lõi ma trận sinh thứ nhất hoặc ma trận không.

Trong triển khai khả thi, ma trận sinh thứ nhất bao gồm hai khối con.

Trong triển khai khả thi, số lượng phần tử được bao gồm trong khối con là 2*2, và phần tử được bao gồm trong khối con là lõi ma trận sinh thứ nhất hoặc ma trận không.

Trong triển khai khả thi, ma trận sinh thứ nhất bao gồm khối con thứ nhất và khối con thứ hai, và phần tử thứ nhất trong khối con thứ nhất chồng lấn phần tử thứ hai trong khối con thứ hai; và

tọa độ của phần tử thứ nhất trong khối con thứ nhất là (2, 2), và tọa độ của phần tử thứ hai trong khối con thứ hai là (1, 1).

Trong triển khai khả thi, số lượng phần tử được bao gồm trong khối con là 4*4,

và phần tử được bao gồm trong khối con là lõi ma trận sinh thứ nhất hoặc ma trận không.

Trong triển khai khả thi, ma trận sinh thứ nhất bao gồm khối con thứ nhất và khối con thứ hai, và bốn phần tử thứ nhất trong khối con thứ nhất chồng lấn bốn phần tử thứ hai trong khối con thứ hai.

Các tọa độ của bốn phần tử thứ nhất trong khối con thứ nhất là (3, 3), (3, 4), (4, 3), và (4, 4); và

các tọa độ của bốn phần tử thứ hai trong khối con thứ hai là (1, 1), (1, 2), (2, 1), và (2, 2).

Trong triển khai khả thi, thông tin bit bao gồm N' chuỗi logarit tỷ lệ hợp lý (log-likelihood ratio, LLR) thứ nhất, trong đó N' là số nguyên dương.

Trong triển khai khả thi, N' LLR thứ nhất bao gồm T chuỗi LLR thứ nhất, và chuỗi LLR thứ nhất bao gồm ít nhất hai LLR thứ nhất. Mô-đun giải mã được tạo cấu hình cụ thể để:

xác định T chuỗi LLR thứ hai tương ứng với T chuỗi LLR thứ nhất, trong đó một trong số chuỗi LLR thứ nhất tương ứng với một hoặc nhiều nhóm bit chưa được mã hóa, và một trong số chuỗi LLR thứ hai tương ứng với một nhóm bit chưa được mã hóa; và

thực hiện việc giải mã cực dựa trên T chuỗi LLR thứ hai.

Trong triển khai khả thi, mô-đun giải mã được tạo cấu hình cụ thể để:

xác định chuỗi LLR thứ hai thứ i dựa trên chuỗi LLR thứ nhất thứ i và ít nhất một trong số chuỗi LLR thứ hai (i–1) thứ nhất, trong đó i là số nguyên giữa 2 và T.

Trong triển khai khả thi, mức độ ghép nối của khối mã là 2. Mô-đun giải mã được tạo cấu hình cụ thể để:

xác định chuỗi LLR thứ hai thứ i dựa trên chuỗi LLR thứ nhất thứ i và chuỗi LLR thứ hai thứ (i–1).

Trong triển khai khả thi, chuỗi LLR thứ hai thứ 1 giống với chuỗi LLR thứ nhất thư 1.

Trong triển khai khả thi, mức độ ghép nối của khối mã là 4. Mô-đun giải mã được tạo cấu hình cụ thể để:

xác định chuỗi LLR thứ hai thứ i dựa trên chuỗi LLR thứ nhất thứ i và chuỗi LLR thứ hai thứ (i–2), trong đó i là số nguyên giữa 3 và T.

Trong triển khai khả thi, chuỗi LLR thứ hai thứ 1 giống với chuỗi LLR thứ nhất

thứ 1; và

chuỗi LLR thứ hai thứ 2 giống với chuỗi LLR thứ nhất thứ 2.

Trong triển khai khả thi, mô-đun giải mã được tạo cấu hình cụ thể để:

xác định để thu được kết quả giải mã thứ T dựa trên chuỗi LLR thứ hai thứ T; và

xác định kết quả giải mã thứ i dựa trên chuỗi LLR thứ hai thứ i và ít nhất một trong số kết quả giải mã thứ (i+1) đến kết quả giải mã thứ T, trong đó i là số nguyên giữa 1 và T–1.

Trong triển khai khả thi, mức độ ghép nối của khối mã là 2. Mô-đun giải mã được tạo cấu hình cụ thể để:

xác định kết quả giải mã thứ i dựa trên kết quả giải mã thứ (i+1), chuỗi LLR thứ nhất thứ (I+1) thứ nhất, và chuỗi LLR thứ hai thứ i.

Theo khía cạnh thứ bảy, phương án của sáng chế đề xuất bộ máy mã hóa, bao gồm mô-đun thu, mô-đun xác định, mô-đun tạo ra, và mô-đun mã hóa.

Mô-đun thu được tạo cấu hình để thu được K bit cần được mã hóa, trong đó K là số nguyên dương.

Mô-đun xác định được tạo cấu hình để xác định ma trận sinh thứ nhất. Ma trận sinh thứ nhất bao gồm khối ma trận thứ nhất và khối ma trận thứ hai, khối ma trận thứ nhất được đặt ở góc trên bên trái của ma trận sinh thứ nhất, khối ma trận thứ hai được đặt ở góc dưới bên phải của ma trận sinh thứ nhất, khối ma trận thứ nhất giống với khối ma trận thứ hai, và khoảng cách giữa phần tử thứ nhất trong khối ma trận thứ nhất và phần tử thứ hai trong khối ma trận thứ hai là u theo hướng đường chéo của ma trận sinh thứ nhất, trong đó u là số nguyên lớn hơn hoặc bằng 1.

Mô-đun tạo ra được tạo cấu hình để tạo ra ma trận sinh thứ hai dựa trên độ dài mã hóa và ma trận sinh thứ nhất. Ma trận sinh thứ hai bao gồm T ma trận sinh thứ nhất, T ma trận sinh thứ nhất được phân phối dọc theo đường chéo của ma trận sinh thứ hai, và khối ma trận thứ nhất của ma trận sinh thứ nhất thứ (a+1) trong T ma trận sinh thứ nhất chồng lấn khối ma trận thứ hai của ma trận sinh thứ nhất thứ a, trong đó a là số nguyên lớn hơn hoặc bằng 1, và T là số nguyên lớn hơn hoặc bằng 2.

Mô-đun mã hóa được tạo cấu hình để mã hóa cực K bit cần được mã hóa dựa trên ma trận sinh thứ hai, để thu được các bit được mã hóa.

Trong triển khai khả thi, không có phần tử chồng lấn hiện có trong khối ma trận

thứ nhất và khối ma trận thứ hai.

Trong triển khai khả thi, kích thước của ma trận sinh thứ nhất là v*v, và phần tử trong ma trận sinh thứ nhất thỏa mãn $a_{i,j} = a_{i+u,j+u}$, trong đó

i là số nguyên, j là số nguyên, v là số nguyên dương, u là số nguyên, $1 \leq i < \mathrm{v}$, $1 \leq j < \mathrm{v}$, $1 < i + u \leq \mathrm{v}$, và $1 < j + u \leq \mathrm{v}$.

Trong triển khai khả thi, các phần tử trong ma trận sinh thứ nhất đối xứng dọc theo đường chéo phụ của ma trận sinh thứ nhất.

Trong triển khai khả thi, T là số nguyên nhỏ nhất mà cho phép điều kiện thứ nhất được thỏa mãn, và điều kiện thứ nhất là kích thước của ma trận sinh thứ hai lớn hơn hoặc bằng độ dài mã hóa.

Trong triển khai khả thi, T thỏa mãn mối quan hệ sau:

$\mathrm{v} + (\mathrm{T} - 1) * \mathrm{u} < N' \leq \mathrm{v} + \mathrm{T} * \mathrm{u}$, trong đó

v là kích thước của ma trận sinh thứ nhất, N' là độ dài mã hóa, và N' là số nguyên lớn hơn 1.

Theo khía cạnh thứ tám, phương án của sáng chế đề xuất bộ máy giải mã, bao gồm mô-đun nhận và mô-đun giải mã.

Mô-đun nhận được tạo cấu hình để nhận thông tin bit được mã hóa cực.

Mô-đun giải mã được tạo cấu hình để giải mã cực thông tin bit dựa trên ma trận sinh thứ hai, để thu được các bit được giải mã cực. Ma trận sinh thứ hai được tạo ra dựa trên ma trận sinh thứ nhất.

Ma trận sinh thứ nhất bao gồm khối ma trận thứ nhất và khối ma trận thứ hai, khối ma trận thứ nhất được đặt ở góc trên bên trái của ma trận sinh thứ nhất, khối ma trận thứ hai được đặt ở góc dưới bên phải của ma trận sinh thứ nhất, khối ma trận thứ nhất giống với khối ma trận thứ hai, và khoảng cách giữa phần tử thứ nhất trong khối ma trận thứ nhất và phần tử thứ hai trong khối ma trận thứ hai là u theo hướng đường chéo của ma trận sinh thứ nhất, trong đó u là số nguyên lớn hơn hoặc bằng 1.

Ma trận sinh thứ hai bao gồm T ma trận sinh thứ nhất, T ma trận sinh thứ nhất được phân phối dọc theo đường chéo của ma trận sinh thứ hai, và khối ma trận thứ nhất của ma trận sinh thứ nhất thứ (a+1) trong T ma trận sinh thứ nhất chồng lấn khối ma trận thứ hai của ma trận sinh thứ nhất thứ a, trong đó a là số nguyên lớn hơn hoặc bằng 1, và

T là số nguyên lớn hơn hoặc bằng 2.

Trong triển khai khả thi, không có phần tử chồng lấn hiện có trong khối ma trận thứ nhất và khối ma trận thứ hai.

Trong triển khai khả thi, kích thước của ma trận sinh thứ nhất là v*v, và phần tử trong ma trận sinh thứ nhất thỏa mãn $a_{i,j} = a_{i+u,j+u}$, trong đó

i là số nguyên, j là số nguyên, v là số nguyên dương, u là số nguyên, $1 \leq i < \mathrm{v}$, $1 \leq j < \mathrm{v}$, $1 < i + u \leq \mathrm{v}$, và $1 < j + u \leq \mathrm{v}$.

Trong triển khai khả thi, các phần tử trong ma trận sinh thứ nhất đối xứng dọc theo đường chéo phụ của ma trận sinh thứ nhất.

Trong triển khai khả thi, T là số nguyên nhỏ nhất mà cho phép điều kiện thứ nhất được thỏa mãn, và điều kiện thứ nhất là kích thước của ma trận sinh thứ hai lớn hơn hoặc bằng độ dài mã hóa.

Trong triển khai khả thi, T thỏa mãn mối quan hệ sau:

$\mathrm{v} + (\mathrm{T} - 1) * \mathrm{u} < N' \leq \mathrm{v} + \mathrm{T} * \mathrm{u}$, trong đó

v là kích thước của ma trận sinh thứ nhất, N' là độ dài mã hóa, và N' là số nguyên lớn hơn 1.

Trong triển khai khả thi, thông tin bit bao gồm N' chuỗi logarit tỷ lệ hợp lý (log-likelihood ratio, LLR) thứ nhất, trong đó N' là số nguyên dương.

Trong triển khai khả thi, N' LLR thứ nhất bao gồm T chuỗi LLR thứ nhất, và chuỗi LLR thứ nhất bao gồm ít nhất hai LLR thứ nhất. Mô-đun giải mã được tạo cấu hình cụ thể để:

xác định T chuỗi LLR thứ hai tương ứng với T chuỗi LLR thứ nhất, trong đó một trong số chuỗi LLR thứ nhất tương ứng với một hoặc nhiều nhóm bit chưa được mã hóa, và một trong số chuỗi LLR thứ hai tương ứng với một nhóm bit chưa được mã hóa; và

thực hiện việc giải mã cực dựa trên T chuỗi LLR thứ hai.

Trong triển khai khả thi, mô-đun giải mã được tạo cấu hình cụ thể để:

xác định chuỗi LLR thứ hai thứ i dựa trên chuỗi LLR thứ nhất thứ i và ít nhất một trong số chuỗi LLR thứ hai (i–1) thứ nhất, trong đó i là số nguyên giữa 2 và T.

Trong triển khai khả thi, mức độ ghép nối của khối mã là 2. Mô-đun giải mã được tạo cấu hình cụ thể để:

xác định chuỗi LLR thứ hai thứ i dựa trên chuỗi LLR thứ nhất thứ i và chuỗi LLR thứ hai thứ (i–1).

Trong triển khai khả thi, chuỗi LLR thứ hai thứ 1 giống với chuỗi LLR thứ nhất thư 1.

Trong triển khai khả thi, mức độ ghép nối của khối mã là 4. Mô-đun giải mã được tạo cấu hình cụ thể để:

xác định chuỗi LLR thứ hai thứ i dựa trên chuỗi LLR thứ nhất thứ i và chuỗi LLR thứ hai thứ (i–2), trong đó i là số nguyên giữa 3 và T.

Trong triển khai khả thi, chuỗi LLR thứ hai thứ 1 giống với chuỗi LLR thứ nhất thứ 1; và

chuỗi LLR thứ hai thứ 2 giống với chuỗi LLR thứ nhất thứ 2.

Trong triển khai khả thi, mô-đun giải mã được tạo cấu hình cụ thể để:

xác định để thu được kết quả giải mã thứ T dựa trên chuỗi LLR thứ hai thứ T; và

xác định kết quả giải mã thứ i dựa trên chuỗi LLR thứ hai thứ i và ít nhất một trong số kết quả giải mã thứ (i+1) đến kết quả giải mã thứ T, trong đó i là số nguyên giữa 1 và T–1.

Trong triển khai khả thi, mức độ ghép nối của khối mã là 2. Mô-đun giải mã được tạo cấu hình cụ thể để:

xác định kết quả giải mã thứ i dựa trên kết quả giải mã thứ (i+1), chuỗi LLR thứ nhất thứ (I+1) thứ nhất, và chuỗi LLR thứ hai thứ i.

Theo khía cạnh thứ chín, phương án của sáng chế đề xuất bộ máy mã hóa, bao gồm bộ nhớ, bộ xử lý, và chương trình máy tính. Chương trình máy tính được lưu trữ trong bộ nhớ, và bộ xử lý chạy chương trình máy tính để thực hiện phương pháp mã hóa theo triển khai bất kỳ của khía cạnh thứ nhất.

Theo khía cạnh thứ mười, phương án của sáng chế đề xuất bộ máy mã hóa, bao gồm bộ nhớ, bộ xử lý, và chương trình máy tính. Chương trình máy tính được lưu trữ trong bộ nhớ, và bộ xử lý chạy chương trình máy tính để thực hiện phương pháp giải mã theo triển khai bất kỳ của khía cạnh thứ hai.

Theo khía cạnh thứ mười một, phương án của sáng chế đề xuất bộ máy mã hóa, bao gồm bộ nhớ, bộ xử lý, và chương trình máy tính. Chương trình máy tính được lưu trữ trong bộ nhớ, và bộ xử lý chạy chương trình máy tính để thực hiện phương pháp mã

hóa theo triển khai bất kỳ của khía cạnh thứ ba.

Theo khía cạnh thứ mười hai, phương án của sáng chế đề xuất bộ máy mã hóa, bao gồm bộ nhớ, bộ xử lý, và chương trình máy tính. Chương trình máy tính được lưu trữ trong bộ nhớ, và bộ xử lý chạy chương trình máy tính để thực hiện phương pháp giải mã theo triển khai bất kỳ của khía cạnh thứ tư.

Theo khía cạnh thứ mười ba, phương án của sáng chế đề xuất phương tiện lưu trữ. Phương tiện lưu trữ bao gồm chương trình máy tính, và chương trình máy tính được sử dụng để thực hiện phương pháp mã hóa theo triển khai bất kỳ của khía cạnh thứ nhất.

Theo khía cạnh thứ mười bốn, phương án của sáng chế đề xuất phương tiện lưu trữ. Phương tiện lưu trữ bao gồm chương trình máy tính, và chương trình máy tính được sử dụng để thực hiện phương pháp giải mã theo triển khai bất kỳ của khía cạnh thứ hai.

Theo khía cạnh thứ mười lăm, phương án của sáng chế đề xuất phương tiện lưu trữ. Phương tiện lưu trữ bao gồm chương trình máy tính, và chương trình máy tính được sử dụng để thực hiện phương pháp mã hóa theo triển khai bất kỳ của khía cạnh thứ ba.

Theo khía cạnh thứ mười sáu, phương án của sáng chế đề xuất phương tiện lưu trữ. Phương tiện lưu trữ bao gồm chương trình máy tính, và chương trình máy tính được sử dụng để thực hiện phương pháp giải mã theo triển khai bất kỳ của khía cạnh thứ tư.

Theo khía cạnh thứ mười bảy, phương án của sáng chế đề xuất bộ máy mã hóa. Bộ máy mã hóa có thể bao gồm giao diện đầu vào và mạch logic.

Giao diện đầu vào được tạo cấu hình để thu được K bit cần được mã hóa, trong đó K là số nguyên dương.

Mạch logic được tạo cấu hình để: xác định ma trận sinh thứ nhất, trong đó ma trận sinh thứ nhất bao gồm ít nhất hai khối con được phân phối dựa trên mối quan hệ vị trí được thiết lập trước, và khối con bao gồm nhiều lõi ma trận sinh thứ nhất; tạo ra ma trận sinh thứ hai dựa trên ma trận sinh thứ nhất, trong đó ma trận sinh thứ hai bao gồm T khối con, và mối quan hệ vị trí giữa hai khối con liền kề của T khối con được xác định dựa trên mối quan hệ vị trí được thiết lập trước, trong đó T là số nguyên dương; và mã hóa cực K bit cần được mã hóa dựa trên ma trận sinh thứ hai, để thu được các bit được mã hóa.

Trong triển khai khả thi, mạch logic có thể còn thực hiện phương pháp mã hóa theo triển khai bất kỳ của khía cạnh thứ nhất.

Theo khía cạnh thứ mười tám, phương án của sáng chế đề xuất bộ máy giải mã. Bộ máy giải mã có thể bao gồm giao diện đầu vào và mạch logic.

Giao diện đầu vào được tạo cấu hình để nhận thông tin bit được mã hóa cực.

Mạch logic được tạo cấu hình để giải mã cực thông tin bit dựa trên ma trận sinh thứ hai, để thu được các bit được giải mã cực. Ma trận sinh thứ hai được tạo ra dựa trên ma trận sinh thứ nhất, ma trận sinh thứ nhất bao gồm ít nhất hai khối con được phân phối dựa trên mối quan hệ vị trí được thiết lập trước, khối con bao gồm nhiều lõi ma trận sinh thứ nhất, ma trận sinh thứ hai bao gồm T khối con, và mối quan hệ vị trí giữa hai khối con liền kề của T khối con được xác định dựa trên mối quan hệ vị trí được thiết lập trước, trong đó T là số nguyên dương.

Trong triển khai khả thi, mạch logic có thể còn thực hiện phương pháp giải mã theo triển khai bất kỳ của khía cạnh thứ hai.

Theo khía cạnh thứ mười chín, phương án của sáng chế đề xuất sơ đồ dạng giản đồ của kết cấu của bộ máy mã hóa. Bộ máy mã hóa có thể bao gồm giao diện đầu vào và mạch logic.

Giao diện đầu vào được tạo cấu hình để thu được K bit cần được mã hóa, trong đó K là số nguyên dương.

Mạch logic được tạo cấu hình để: xác định ma trận sinh thứ nhất, trong đó ma trận sinh thứ nhất bao gồm khối ma trận thứ nhất và khối ma trận thứ hai, khối ma trận thứ nhất được đặt ở góc trên bên trái của ma trận sinh thứ nhất, khối ma trận thứ hai được đặt ở góc dưới bên phải của ma trận sinh thứ nhất, khối ma trận thứ nhất giống với khối ma trận thứ hai, và khoảng cách giữa phần tử thứ nhất trong khối ma trận thứ nhất và phần tử thứ hai trong khối ma trận thứ hai là u theo hướng đường chéo của ma trận sinh thứ nhất, trong đó u là số nguyên lớn hơn hoặc bằng 1; xác định ma trận sinh thứ hai dựa trên độ dài mã hóa và ma trận sinh thứ nhất, trong đó ma trận sinh thứ hai bao gồm T ma trận sinh thứ nhất, T ma trận sinh thứ nhất được phân phối dọc theo đường chéo của ma trận sinh thứ hai, và khối ma trận thứ nhất của ma trận sinh thứ nhất thứ (a+1) trong T ma trận sinh thứ nhất chồng lấn khối ma trận thứ hai của ma trận sinh thứ nhất thứ a, trong đó a là số nguyên lớn hơn hoặc bằng 1, và T là số nguyên lớn hơn hoặc bằng 2; và mã hóa cực K bit cần được mã hóa dựa trên ma trận sinh thứ hai, để thu được các bit được mã hóa.

Trong triển khai khả thi, mạch logic có thể còn thực hiện phương pháp mã hóa theo triển khai bất kỳ của khía cạnh thứ ba.

Theo khía cạnh thứ hai mươi, phương án của sáng chế đề xuất bộ máy giải mã. Bộ máy giải mã có thể bao gồm giao diện đầu vào và mạch logic.

Giao diện đầu vào được tạo cấu hình để nhận thông tin bit được mã hóa cực.

Mạch logic được tạo cấu hình để giải mã cực thông tin bit dựa trên ma trận sinh thứ hai, để thu được bit được giải mã cực. Ma trận sinh thứ hai được tạo ra dựa trên ma trận sinh thứ nhất, ma trận sinh thứ nhất bao gồm khối ma trận thứ nhất và khối ma trận thứ hai, khối ma trận thứ nhất được đặt ở góc trên bên trái của ma trận sinh thứ nhất, khối ma trận thứ hai được đặt ở góc dưới bên phải của ma trận sinh thứ nhất, khối ma trận thứ nhất giống với khối ma trận thứ hai, và khoảng cách giữa phần tử thứ nhất trong khối ma trận thứ nhất và phần tử thứ hai trong khối ma trận thứ hai là u theo hướng đường chéo của ma trận sinh thứ nhất, trong đó u là số nguyên lớn hơn hoặc bằng 1. Ma trận sinh thứ hai bao gồm T ma trận sinh thứ nhất, T ma trận sinh thứ nhất được phân phối dọc theo đường chéo của ma trận sinh thứ hai, và khối ma trận thứ nhất của ma trận sinh thứ nhất thứ (a+1) trong T ma trận sinh thứ nhất chồng lấn khối ma trận thứ hai của ma trận sinh thứ nhất thứ a, trong đó a là số nguyên lớn hơn hoặc bằng 1, và T là số nguyên lớn hơn hoặc bằng 2.

Trong triển khai khả thi, mạch logic có thể còn thực hiện phương pháp giải mã theo triển khai bất kỳ của khía cạnh thứ tư.

Các phương án của sáng chế đề xuất phương pháp và bộ máy mã hóa, và phương pháp và bộ máy giải mã, và thiết bị. Khi K bit cần được mã hóa cần được mã hóa, ma trận sinh thứ nhất được xác định trước tiên, sau đó ma trận sinh thứ hai được tạo ra dựa trên ma trận sinh thứ nhất, và K bit cần được mã hóa được mã hóa cực dựa trên ma trận sinh thứ hai. Ma trận sinh thứ nhất bao gồm ít nhất hai khối con được phân phối dựa trên mối quan hệ vị trí được thiết lập trước, mỗi khối con bao gồm nhiều lõi ma trận sinh thứ nhất, ma trận sinh thứ hai bao gồm T khối con, và mối quan hệ vị trí giữa hai khối con liền kề của T khối con được xác định dựa trên mối quan hệ vị trí được thiết lập trước. Vì thế, có thể nhận biết rằng ma trận sinh thứ hai bao gồm nhiều khối con được sắp xếp theo mối quan hệ vị trí được thiết lập trước trên, và mỗi khối con bao gồm nhiều lõi ma trận thứ nhất. Vì thế, việc mã hóa cực K bit cần được mã hóa dựa trên ma trận sinh thứ

hai tương đương với: việc mã hóa cực nhiều mã ngắn, và ghép nối nhiều mã ngắn để thu được kết quả mã hóa. Điều này có thể giảm độ phức tạp mã hóa. Khi việc mã hóa thu được từ mã dựa trên phương pháp mã hóa trên được giải mã, độ phức tạp giải mã có thể được giảm.

Mô tả vắn tắt các hình vẽ

Fig.1 là sơ đồ kiến trúc của hệ thống truyền thông theo sáng chế;

Fig.2 là sơ đồ mã hóa theo phương án của sáng chế;

Fig.3 là lưu đồ dạng giản đồ của phương pháp mã hóa theo phương án của sáng chế;

Fig.4 là sơ đồ dạng giản đồ của khối con theo phương án của sáng chế;

Fig.5A là sơ đồ dạng giản đồ của ma trận sinh thứ nhất theo phương án của sáng chế;

Fig.5B là sơ đồ dạng giản đồ của ma trận sinh thứ nhất khác theo phương án của sáng chế;

Fig.5C là sơ đồ dạng giản đồ của vẫn ma trận sinh thứ nhất khác theo phương án của sáng chế;

Fig.6A là sơ đồ dạng giản đồ của ma trận sinh thứ hai theo phương án của sáng chế;

Fig.6B là sơ đồ dạng giản đồ của ma trận sinh thứ hai khác theo phương án của sáng chế;

Fig.6C là sơ đồ dạng giản đồ của vẫn ma trận sinh thứ hai khác theo phương án của sáng chế;

Fig.7A là sơ đồ dạng giản đồ của ma trận sinh thứ ba theo phương án của sáng chế;

Fig.7B là sơ đồ dạng giản đồ của ma trận sinh thứ ba khác theo phương án của sáng chế;

Fig.8A là sơ đồ dạng giản đồ của quá trình giải mã theo phương án của sáng chế;

Fig.8B là sơ đồ dạng giản đồ của quá trình giải mã khác theo phương án của sáng chế;

Fig.9A là sơ đồ mã hóa khác theo phương án của sáng chế;

Fig.9B là vẫn sơ đồ mã hóa khác theo phương án của sáng chế;

Fig.9C là sơ đồ mã hóa khác nữa theo phương án của sáng chế;

Fig.10 là lưu đồ dạng giản đồ của phương pháp mã hóa khác theo phương án của sáng chế;

Fig.11A là sơ đồ dạng giản đồ của ma trận sinh thứ nhất khác nữa theo phương án của sáng chế;

Fig.11B là sơ đồ dạng giản đồ của vẫn ma trận sinh thứ nhất khác theo phương án của sáng chế;

Fig.11C là sơ đồ dạng giản đồ của ma trận sinh thứ nhất hơn nữa theo phương án của sáng chế;

Fig.12A là sơ đồ dạng giản đồ của vẫn ma trận sinh thứ nhất hơn nữa theo phương án của sáng chế;

Fig.12B là sơ đồ dạng giản đồ của ma trận sinh thứ nhất khác hơn nữa theo phương án của sáng chế;

Fig.13 là sơ đồ dạng giản đồ của ma trận sinh thứ hai khác nữa theo phương án của sáng chế;

Fig.14 là sơ đồ dạng giản đồ của quá trình tạo ra ma trận sinh thứ hai theo phương án của sáng chế;

Fig.15A là sơ đồ dạng giản đồ của vẫn ma trận sinh thứ hai khác nữa theo phương án của sáng chế;

Fig.15B là sơ đồ dạng giản đồ của ma trận sinh thứ hai hơn nữa theo phương án của sáng chế;

Fig.15C là sơ đồ dạng giản đồ của vẫn ma trận sinh thứ hai hơn nữa theo phương án của sáng chế;

Fig.16 là sơ đồ dạng giản đồ của việc giải mã theo phương án của sáng chế;

Fig.17 là sơ đồ dạng giản đồ của quá trình giải mã theo phương án của sáng chế;

Fig.18 là sơ đồ dạng giản đồ của quá trình giải mã khác theo phương án của sáng chế;

Fig.19 là sơ đồ dạng giản đồ của hiệu suất giải mã theo phương án của sáng chế;

Fig.20 là sơ đồ dạng giản đồ khác của hiệu suất giải mã theo phương án của sáng chế;

Fig.20B là vẫn sơ đồ dạng giản đồ khác của hiệu suất giải mã theo phương án của

sáng chế;

Fig.21 là sơ đồ dạng giản đồ của kết cấu của bộ máy mã hóa theo phương án của sáng chế;

Fig.22 là sơ đồ dạng giản đồ của kết cấu của bộ máy giải mã theo phương án của sáng chế;

Fig.23 là sơ đồ dạng giản đồ của kết cấu của bộ máy mã hóa khác theo phương án của sáng chế;

Fig.24 là sơ đồ dạng giản đồ của kết cấu của bộ máy giải mã khác theo phương án của sáng chế;

Fig.25 là sơ đồ dạng giản đồ của kết cấu phần cứng của vẫn bộ máy mã hóa khác theo phương án của sáng chế;

Fig.26 là sơ đồ dạng giản đồ của kết cấu phần cứng của vẫn bộ máy giải mã khác theo phương án của sáng chế;

Fig.27 là sơ đồ dạng giản đồ của kết cấu của bộ máy mã hóa khác nữa theo phương án của sáng chế;

Fig.28 là sơ đồ dạng giản đồ của kết cấu của bộ máy giải mã khác nữa theo phương án của sáng chế;

Fig.29 là sơ đồ dạng giản đồ của kết cấu của vẫn bộ máy mã hóa khác nữa theo phương án của sáng chế; và

Fig.30 là sơ đồ dạng giản đồ của kết cấu của vẫn bộ máy giải mã khác nữa theo phương án của sáng chế.

Mô tả chi tiết bản sáng chế

Các phương án của sáng chế có thể được sử dụng trong các lĩnh vực khác nhau mà trong đó việc lập mã cực được sử dụng, ví dụ, lĩnh vực lưu trữ dữ liệu, lĩnh vực truyền thông mạng quang, và lĩnh vực truyền thông không dây. Hệ thống truyền thông không dây được đề cập trong các phương án của sáng chế bao gồm nhưng không bị giới hạn ở hệ thống mạng lưới thiết bị kết nối Internet băng thông hẹp (narrowband internet of things, NB-IoT), hệ thống WiMAX, hệ thống tiến hóa dài hạn (long term evolution, LTE), và ba kịch bản ứng dụng của vô tuyến mới (new radio, NR) hệ thống thông tin di động 5G thế hệ tiếp theo: băng rộng di động nâng cao (enhanced mobile broadband, eMBB), truyền thông độ cực kỳ tin cậy độ trễ thấp (ultra reliable low latency

communication, URLLC), và truyền thông máy với máy lớn (truyền thông kiểu máy lớn, massive machine-type communications, mMTC). Chắc chắn, có thể có lĩnh vực khác mà trong đó việc lập mã cực được sử dụng. Điều này không bị giới hạn cụ thể trong sáng chế. Các phương án của sáng chế áp dụng được cho kịch bản truyền thông với độ dài mã dài, ví dụ, bao gồm nhưng không bị giới hạn ở kịch bản dịch vụ với thông lượng lớn, kịch bản dịch vụ video độ phân giải cao, kịch bản dịch vụ truyền tập tin lớn, và dịch vụ đa phương tiện như là thực tế ảo (virtual reality, VR)/thực tế tăng cường (augmented reality, AR viết tắt), và yêu cầu lặp lại tự động lai (hybrid automatic repeat request, HARQ) cho truyền thông không dây.

Để dễ dàng hiểu, phần sau mô tả, với tham chiếu đến Fig.1, sơ đồ kiến trúc của hệ thống truyền thông mà các phương án của sáng chế áp dụng được.

Fig.1 là sơ đồ kiến trúc của hệ thống truyền thông theo sáng chế. Tham chiếu đến Fig.1. Thiết bị gửi 101 và thiết bị nhận 102 được bao gồm.

Tùy chọn, khi thiết bị gửi 101 là thiết bị đầu cuối, thiết bị nhận 102 là thiết bị mạng. Khi thiết bị gửi 101 là thiết bị mạng, thiết bị nhận 102 là thiết bị đầu cuối.

Tham chiếu đến Fig.1. Thiết bị gửi 101 bao gồm bộ mã hóa, sao cho thiết bị gửi 101 có thể thực hiện việc mã hóa cực và xuất ra chuỗi được mã hóa. Sau khi được so khớp tỷ lệ, được xen kẽ, và được điều chế, chuỗi được mã hóa được truyền đến thiết bị nhận 102 thông qua kênh. Thiết bị nhận 102 bao gồm bộ giải mã. Thiết bị nhận 102 có thể nhận tín hiệu được gửi bởi thiết bị gửi 101, và giải mã tín hiệu được nhận.

Cần lưu ý rằng Fig.1 đơn thuần là ví dụ của sơ đồ kiến trúc của hệ thống truyền thông, và không giới hạn sơ đồ kiến trúc của hệ thống truyền thông.

Để dễ dàng hiểu, phần sau mô tả các khái niệm trong các phương án của sáng chế.

Thiết bị đầu cuối bao gồm nhưng không bị giới hạn ở trạm di động (mobile station, MS), đầu cuối di động (mobile terminal, MT), điện thoại di động (mobile telephone, MT), điện thoại di động (máy cầm tay, handset), thiết bị xách tay (portable equipment), và tương tự. Thiết bị đầu cuối có thể giao tiếp với một hoặc nhiều mạng lõi thông qua mạng truy nhập vô tuyến (radio access network, RAN). Ví dụ, thiết bị đầu cuối có thể là điện thoại di động (hoặc được gọi là điện thoại "tế bào"), máy tính có chức năng truyền thông không dây, hoặc tương tự. Ngoài ra, thiết bị đầu cuối có thể là thiết

bị tích hợp máy tính mang được, bỏ túi, cầm tay, hoặc bộ máy di động trong phương tiện giao thông hoặc thiết bị.

Thiết bị mạng có thể là trạm truyền nhận sóng vô tuyến thế hệ thứ tư (evolved nodeB, eNB hoặc eNodeB) trong hệ thống LTE; thiết bị mạng có thể là gNB, điểm truyền nhận (transmission reception point, TRP), trạm cơ sở micrô, hoặc tương tự trong hệ thống truyền thông 5G; thiết bị mạng có thể là trạm chuyển tiếp, điểm truy nhập, thiết bị trong phương tiện giao thông, thiết bị đeo được, hoặc thiết bị mạng trong mạng di động công cộng mặt đất (public land mobile network, PLMN) cải tiến tương lai, trạm cơ sở trong mạng khác tích hợp nhiều công nghệ, trạm cơ sở trong nhiều mạng cải tiến khác nhau, hoặc tương tự.

Việc lập mã cực: Việc lập mã cực có thể còn là việc mã hóa/giải mã cực, và việc lập mã cực có thể được mô tả theo hai cách sau:

Theo cách này, quá trình mã hóa có thể được biểu thị bằng cách sử dụng ma trận sinh, nghĩa là, $x_1^N = u_1^N G_N$.

u_1^N là vectơ hàng, $u_1^N = (u_1, u_2, \dots, u_N)$, N là độ dài mã, N là số nguyên lớn hơn hoặc bằng 1, u_i là bit chưa được mã hóa, i là số nguyên giữa 1 và N, u_1^N bao gồm các bit thông tin và/hoặc các bit đóng băng, nghĩa là, u_i có thể là bit thông tin hoặc bit đóng băng. Bit thông tin là bit được sử dụng để mang thông tin, và bit thông tin có thể bao gồm bit kiểm tra dư vòng (Cyclic Redundancy Check, CRC) và/hoặc bit kiểm tra chẵn lẻ (Parity Check, PC). Bit đóng băng là bit đệm, và bit đóng băng có thể thường là 0.

G_N là ma trận sinh, G_N là ma trận N*N, và $G_N = B_N F_2^{\otimes(log_2(N))}$, trong đó B_N là ma trận nghịch đảo N*N, ví dụ, B_N có thể là ma trận đảo bit (bit reversal), $F_2 = \begin{bmatrix} 1 & 0 \\ 1 & 1 \end{bmatrix}$, $F_2^{\otimes(log_2(N))}$ là sản phẩm Kronecker (Kronecker) của $log_2(N)$ các ma trận F_2. Cả hai phép cộng và phép nhân trên là các phép toán trong trường Galois nhị phân (Galois field). G_N có thể cũng được gọi là lõi ma trận sinh.

Theo cách khác, quá trình mã hóa có thể được biểu thị bằng cách sử dụng sơ đồ mã hóa.

Phần sau mô tả sơ đồ mã hóa với tham chiếu đến Fig.2.

Fig.2 là sơ đồ mã hóa theo phương án của sáng chế. Tham chiếu đến Fig.2. Độ dài mã hóa tương ứng với sơ đồ mã hóa là 8, mỗi vòng tròn trong cột thứ nhất biểu diễu

một bit thông tin hoặc bit đóng băng, và $u_1, u_2, \ldots, u_8$ được thể hiện trong cột thứ nhất là các bit chưa được mã hóa (các bit thông tin hoặc các bit đóng băng), trong đó u_4, u_6, u_7, u_8 là các bit thông tin, và u_1, u_2, u_3, u_5 là các bit đóng băng. Mỗi vòng tròn trong các cột khác với cột thứ nhất biểu diễn một bit tổng riêng (partial sum). $x_1, x_2, \ldots, x_8$ trong cột cuối cùng là các bit được mã hóa. Mỗi sơ đồ cánh bướm (được thể hiện trên phía bên phải của hình vẽ) biểu diễn một sự phân cực của hai bit, nghĩa là, $x_1^2 = u_1^2 G_2$.

Trong quá trình mã hóa cực, độ dài mã lớn chỉ báo độ phức tạp mã hóa cao hơn. Ví dụ, độ phức tạp của việc mã hóa cực trong công nghệ hiện tại là O(N*$log_2(N)$). Để giải quyết vấn đề kỹ thuật này, phương án của sáng chế đề xuất phương pháp mã hóa. Trong quá trình mã hóa, ma trận sinh tương ứng với các mã ngắn có thể được xử lý để thu được ma trận sinh cuối cùng, và việc mã hóa cực được thực hiện dựa trên ma trận sinh cuối cùng. Điều này tương đương với: việc mã hóa cực nhiều mã ngắn, và việc ghép nối nhiều mã ngắn, để thu được kết quả mã hóa. Điều này có thể giảm độ phức tạp mã hóa.

Khi việc mã hóa được thực hiện dựa trên ma trận sinh cuối cùng, độ phức tạp mã hóa có thể được giảm.

Cần lưu ý rằng, trong phương án này của sáng chế, ví dụ mà trong đó tọa độ bắt đầu (tọa độ ở góc trên bên trái) trong ma trận là (1, 1) được sử dụng cho sự mô tả. Chắc chắn, tọa độ bắt đầu trong ma trận có thể còn là (0, 0). Điều này không bị giới hạn cụ thể trong phương án này của sáng chế.

Fig.3 là lưu đồ dạng giản đồ của phương pháp mã hóa theo phương án của sáng chế. Tham chiếu đến Fig.3. Phương pháp có thể bao gồm các bước sau.

S301: Thu được K bit cần được mã hóa.

K là số nguyên dương.

Tùy chọn, K bit cần được mã hóa bao gồm các bit thông tin và các bit đóng băng. Ngoài ra, tất cả trong số các bit cần được mã hóa là các bit thông tin.

S302: Xác định ma trận sinh thứ nhất.

Ma trận sinh thứ nhất bao gồm ít nhất hai khối con được phân phối dựa trên mối quan hệ vị trí được thiết lập trước, và khối con bao gồm nhiều lõi ma trận sinh thứ nhất.

Lõi ma trận sinh thứ nhất có thể là G_N, trong đó $N = 2^n$, và n là số nguyên

dương. Trong quá trình ứng dụng thực tế, giá trị của N có thể được thiết lập theo yêu cầu thực tế. Ví dụ, N có thể là giá trị được thiết lập trước.

Khối con có thể bao gồm các lõi ma trận sinh thứ nhất và các ma trận không (mà có thể được biểu thị là 0_N). Kích thước của lõi ma trận sinh thứ nhất là giống với kích thước của ma trận không. Ví dụ, nếu kích thước của lõi ma trận sinh thứ nhất là N*N, kích thước của ma trận không cũng là N*N. Để dễ dàng mô tả, trong phần sau, lõi ma trận sinh thứ nhất hoặc ma trận không được gọi là ma trận con.

Cần lưu ý rằng, trong phương án này của sáng chế, kích thước của ma trận có nghĩa là ma trận bao gồm số lượng hàng và số lượng cột, và kích thước của ma trận có thể được biểu thị là M*N (M là số lượng hàng của ma trận, và N là số lượng cột của ma trận). Khi ma trận là ma trận vuông (square matrix), kích thước của ma trận có thể được biểu thị bằng số lượng hàng hoặc số lượng cột. Ví dụ, khi ma trận bao gồm N hàng và N cột, kích thước của ma trận có thể được biểu thị bằng N*N, hoặc kích thước của ma trận có thể được biểu thị bằng N.

Phần sau mô tả khối con với tham chiếu đến Fig.4.

Fig.4 là sơ đồ dạng giản đồ của khối con theo phương án này của sáng chế. Tham chiếu đến Fig.4. Khối con bao gồm nhiều ma trận con. Trên Fig.4, ví dụ mà trong đó số lượng ma trận con là 16 được sử dụng cho sự mô tả. Mỗi ma trận con bao gồm N*N phần tử. Ví dụ, phần tử có thể là 0 hoặc 1. Ma trận con có thể là G_N hoặc 0_N. Nếu N bằng 2, $G_N = \begin{bmatrix} 1 & 0 \\ 1 & 1 \end{bmatrix}$, và $0_N = \begin{bmatrix} 0 & 0 \\ 0 & 0 \end{bmatrix}$.

Tùy chọn, các lõi ma trận sinh thứ nhất (G_N) được bao gồm trên đường chéo thứ nhất của khối con. Đường chéo thứ nhất có thể là đường chéo chính của khối con. Ví dụ, tham chiếu đến Fig.4. Các ma trận con được đặt trên đường chéo chính của khối con là G_N, ví dụ, các ma trận con ở các tọa độ (1, 1), (2, 2), (3, 3), và (4, 4) là G_N.

Tùy chọn, nhiều lõi ma trận sinh thứ nhất trong khối con được phân phối dưới dạng tam giác dưới. Ví dụ, tham chiếu đến Fig.4. Nhiều lõi G_N trong khối con được phân phối dưới dạng tam giác dưới.

Tùy chọn, sự phân phối của các lõi ma trận sinh thứ nhất trong khối con giống với sự phân phối của các phần tử thứ nhất trong lõi ma trận sinh thứ hai. Phần tử thứ nhất có thể là 1. Sự phân phối của các phần tử trong lõi ma trận sinh thứ hai thỏa mãn

$B_N F_2^{\otimes(log_2(N))}$, và số lượng phần tử trong lõi ma trận sinh thứ hai có thể giống hoặc khác với số lượng phần tử trong lõi ma trận sinh thứ nhất. Ví dụ, nếu lõi ma trận sinh thứ hai là $\begin{bmatrix}1&0&0&0\\1&1&0&0\\1&0&1&0\\1&1&1&1\end{bmatrix}$, và khối con được thể hiện trên Fig.4, sự phân phối G_N trong các khối con giống với sự phân phối của 1s trong lõi ma trận sinh thứ hai, và sự phân phối của 0_N trong khối con tương ứng giống với sự phân phối của 0s trong lõi ma trận sinh thứ hai.

Phần sau mô tả khối con bằng cách sử dụng ví dụ cụ thể.

Ví dụ 1: Nếu lõi ma trận sinh thứ hai là $\begin{bmatrix}1&0\\1&1\end{bmatrix}$, khối con có thể là $\begin{bmatrix}G_N&0_N\\G_N&G_N\end{bmatrix}$, và số lượng ma trận con được bao gồm trong khối con là 2*2. Sự phân phối của G_N trong các khối con giống với sự phân phối của các phần tử 1 trong lõi ma trận sinh thứ hai.

Nếu N=2, $G_N = \begin{bmatrix}1&0\\1&1\end{bmatrix}.\begin{bmatrix}1&0\\1&1\end{bmatrix}$ được thay thế vào G_N trong khối con, để thu được khối con là $\begin{bmatrix}1&0&0&0\\1&1&0&0\\1&0&1&0\\1&1&1&1\end{bmatrix}$.

Nếu N=4, $G_N = \begin{bmatrix}1&0&0&0\\1&1&0&0\\1&0&1&0\\1&1&1&1\end{bmatrix}.\begin{bmatrix}1&0&0&0\\1&1&0&0\\1&0&1&0\\1&1&1&1\end{bmatrix}$ được thay thế vào G_N trong khối con, để thu được khối con là $\begin{bmatrix}1&0&0&0&0&0&0&0\\1&1&0&0&0&0&0&0\\1&0&1&0&0&0&0&0\\1&1&1&1&0&0&0&0\\1&0&0&0&1&0&0&0\\1&1&0&0&1&1&0&0\\1&0&1&0&1&0&1&0\\1&1&1&1&1&1&1&1\end{bmatrix}$.

Ví dụ 2: Nếu lõi ma trận sinh thứ hai là $\begin{bmatrix}1&0&0&0\\1&1&0&0\\1&0&1&0\\1&1&1&1\end{bmatrix}$, khối con có thể là $\begin{bmatrix}G_N&0_N&0_N&0_N\\G_N&G_N&0_N&0_N\\G_N&0_N&G_N&0_N\\G_N&G_N&G_N&G_N\end{bmatrix}$, và sự phân phối của G_N trong khối con giống với sự phân phối

của các phần tử 1 trong lõi ma trận sinh thứ hai.

Nếu N=2, $G_N = \begin{bmatrix} 1 & 0 \\ 1 & 1 \end{bmatrix}$. $\begin{bmatrix} 1 & 0 \\ 1 & 1 \end{bmatrix}$ được thay thế vào G_N trong khối con, để thu được khối con là $\begin{bmatrix} 1 & 0 & 0 & 0 & 0 & 0 & 0 & 0 \\ 1 & 1 & 0 & 0 & 0 & 0 & 0 & 0 \\ 1 & 0 & 1 & 0 & 0 & 0 & 0 & 0 \\ 1 & 1 & 1 & 1 & 0 & 0 & 0 & 0 \\ 1 & 0 & 0 & 0 & 1 & 0 & 0 & 0 \\ 1 & 1 & 0 & 0 & 1 & 1 & 0 & 0 \\ 1 & 0 & 1 & 0 & 1 & 0 & 1 & 0 \\ 1 & 1 & 1 & 1 & 1 & 1 & 1 & 1 \end{bmatrix}$.

Ma trận sinh thứ nhất bao gồm ít nhất hai khối con được phân phối dựa trên mối quan hệ vị trí được thiết lập trước. Tùy chọn, số lượng khối con được bao gồm trong ma trận sinh thứ nhất có thể là 2.

Tùy chọn, phần chồng lấn hiện có trong ít nhất hai khối con trong ma trận sinh thứ nhất. Ví dụ, phần chồng lấn hiện có trong mỗi hai khối con liền kề trong ma trận sinh thứ nhất. Nếu hai khối con liền kề là khối con 1 và khối con 2, phần tử trong vùng góc dưới bên phải của khối con 1 chồng lấn phần tử trong vùng góc trên bên trái của khối con 2.

Ví dụ, khi ma trận sinh thứ nhất bao gồm hai khối con (được ký hiệu là khối con 1 và khối con 2), mối quan hệ vị trí được thiết lập trước có thể là: Khối con 1 được đặt trên phần trên bên trái của ma trận sinh thứ nhất, khối con 2 được đặt trên cổng dưới bên phải của ma trận sinh thứ nhất, và vùng góc dưới bên phải của khối con 1 chồng lấn vùng góc trên bên trái của khối con 2.

Phần sau mô tả ma trận sinh thứ nhất với tham chiếu đến Fig.5A đến Fig.5C.

FIG.5A là sơ đồ dạng giản đồ của ma trận sinh thứ nhất theo phương án này của sáng chế. FIG.5B là sơ đồ dạng giản đồ của ma trận sinh thứ nhất khác theo phương án này của sáng chế. FIG.5C là sơ đồ dạng giản đồ của vẫn ma trận sinh thứ nhất khác theo phương án này của sáng chế.

Tham chiếu đến Fig.5A. Ma trận sinh thứ nhất bao gồm hai khối con, mà được ký hiệu là khối con thứ nhất và khối con thứ hai. Khối con thứ nhất giống với khối con thứ hai. Khối con thứ nhất được đặt trên phần trên bên trái của ma trận sinh thứ nhất, và khối con thứ hai được đặt trên phần dưới bên phải của ma trận sinh thứ nhất. Vùng góc dưới bên phải của khối con thứ nhất chồng lấn vùng góc trên bên trái của khối con thứ

hai, và sự phân phối của các phần tử trong vùng góc dưới bên phải của khối con thứ nhất giống với sự phân phối của các phần tử trong vùng góc trên bên trái của khối con thứ hai.

Tham chiếu đến Fig.5B. Ma trận sinh thứ nhất bao gồm khối con thứ nhất và khối con thứ hai, và mỗi trong số khối con thứ nhất và khối con thứ hai là $\begin{bmatrix} G_N & 0_N \\ G_N & G_N \end{bmatrix}$. Trong trường hợp này, ma trận sinh thứ nhất có thể là $\begin{bmatrix} G_N & 0_N & 0_N \\ G_N & G_N & 0_N \\ 0_N & G_N & G_N \end{bmatrix}$. Khối con thứ nhất được đặt trên phần trên bên trái của ma trận sinh thứ nhất, và khối con thứ hai được đặt trên phần dưới bên phải của ma trận sinh thứ nhất. Ma trận con thứ nhất trong khối con thứ nhất chồng lấn ma trận con thứ hai trong khối con thứ hai. Tọa độ của ma trận con thứ nhất trong khối con thứ nhất là (2, 2), và tọa độ của ma trận con thứ hai trong khối con thứ hai là (1, 1).

Tham chiếu đến Fig.5C. Ma trận sinh thứ nhất bao gồm khối con thứ nhất và khối con thứ hai, và mỗi trong số khối con thứ nhất và khối con thứ hai là $\begin{bmatrix} G_N & 0_N & 0_N & 0_N \\ G_N & G_N & 0_N & 0_N \\ G_N & 0_N & G_N & 0_N \\ G_N & G_N & G_N & G_N \end{bmatrix}$. Trong trường hợp này, ma trận sinh thứ nhất có thể là $\begin{bmatrix} G_N & 0_N & 0_N & 0_N & 0_N & 0_N \\ G_N & G_N & 0_N & 0_N & 0_N & 0_N \\ G_N & 0_N & G_N & 0_N & 0_N & 0_N \\ G_N & G_N & G_N & G_N & 0_N & 0_N \\ 0_N & 0_N & G_N & 0_N & G_N & 0_N \\ 0_N & 0_N & G_N & G_N & G_N & G_N \end{bmatrix}$. Khối con thứ nhất được đặt trên phần trên bên trái của ma trận sinh thứ nhất, và khối con thứ hai được đặt trên phần dưới bên phải của ma trận sinh thứ nhất. Bốn ma trận con thứ nhất trong khối con thứ nhất chồng lấn bốn ma trận con thứ hai trong khối con thứ hai. Các tọa độ của bốn ma trận con thứ nhất trong khối con thứ nhất là (3, 3), (3, 4), (4, 3), và (4, 4); và các tọa độ của bốn ma trận con thứ hai trong khối con thứ hai là (1, 1), (1, 2), (2, 1), và (2, 2).

Cần lưu ý rằng, để dễ dàng mô tả và xem, trên Fig.5B và Fig.5C, các dấu của 0_N được bỏ qua trên các hình vẽ, nghĩa là, tất cả ma trận con trống trên Fig.5B đến Fig.5C là 0_N.

S303: Tạo ra ma trận sinh thứ hai dựa trên ma trận sinh thứ nhất.

Ma trận sinh thứ hai bao gồm T khối con, và mối quan hệ vị trí giữa hai khối con

liền kề của T khối con được xác định dựa trên mối quan hệ vị trí được thiết lập trước, trong đó T là số nguyên dương. Tùy chọn, mối quan hệ vị trí giữa hai khối con liền kề của T khối con giống với mối quan hệ vị trí được thiết lập trước.

Số lượng T khối con được bao gồm trong ma trận sinh thứ hai có thể được xác định dựa trên ma trận sinh thứ nhất, kích thước của khối con, và độ dài mã hóa N', và ma trận sinh thứ hai được tạo ra dựa trên ma trận sinh thứ nhất và số lượng T.

Tùy chọn, T là số nguyên nhỏ nhất mà cho phép điều kiện thứ nhất được thỏa mãn, và điều kiện thứ nhất là kích thước của ma trận sinh thứ hai lớn hơn hoặc bằng độ dài mã hóa. Ma trận sinh thứ hai là ma trận vuông, và kích thước của ma trận sinh thứ hai có thể được biểu thị bằng số lượng hàng hoặc cột được bao gồm trong ma trận sinh thứ hai, nghĩa là, kích thước của ma trận sinh thứ hai là số lượng hàng hoặc cột được bao gồm trong ma trận sinh thứ hai.

Ví dụ, T thỏa mãn mối quan hệ sau:

$\mathrm{v} + (\mathrm{T} - 2) * \mathrm{u} < N' \leq \mathrm{v} + (\mathrm{T} - 1) * \mathrm{u}$, trong đó

v là kích thước của khối con (khối con là ma trận vuông, và v biểu diễn số lượng hàng hoặc cột của các phần tử được bao gồm trong khối con), N' là độ dài mã hóa, N' là số nguyên lớn hơn 1, và u là khoảng cách giữa hai khối con liền kề. Khoảng cách giữa hai khối con liền kề có thể được biểu thị bằng khoảng cách (chênh lệch giữa số lượng hàng hoặc chênh lệch giữa số lượng cột) giữa các phần tử thứ nhất (ví dụ, phần tử thứ nhất có thể là phần tử với tọa độ (1, 1) trong khối con) trong hai khối con liền kề.

Ví dụ, nếu kích thước v của khối con là 512, độ dài mã hóa N' là 2048, và khoảng cách u giữa hai khối con liền kề là 256, T là 7.

Ví dụ, nếu kích thước v của khối con là 512, độ dài mã hóa N' là 1500, và khoảng cách u giữa hai khối con liền kề là 256, T là 5.

Phần sau mô tả, với tham chiếu đến Fig.6A đến Fig.6C, ma trận sinh thứ hai bằng cách sử dụng các ví dụ cụ thể.

FIG.6A là sơ đồ dạng giản đồ của ma trận sinh thứ hai theo phương án này của sáng chế. Tham chiếu đến Fig.6A, ma trận sinh thứ nhất bao gồm hai khối con, mỗi khối con bao gồm 16 ma trận con, một phần của các ma trận con là G_N, và một phần của các ma trận con là 0_N. FIG.6A thể hiện mối quan hệ vị trí giữa hai khối con.

Nếu kích thước của mỗi ma trận con là 128 (bao gồm 128 hàng và 128 cột), kích

thước của khối con là 512, khoảng cách giữa hai khối con trong ma trận sinh thứ nhất là 256. Nếu độ dài mã hóa N' là 2048, ma trận sinh thứ hai bao gồm bảy khối con được ký hiệu là khối con 1, khối con 2, …, khối con 6, và khối con 7. Mối quan hệ vị trí giữa mỗi hai khối con liền kề trong bảy khối con giống với mối quan hệ vị trí giữa hai khối con trong ma trận sinh thứ nhất. Kích thước (số lượng hàng hoặc cột được bao gồm trong ma trận sinh thứ hai) của ma trận sinh thứ hai là 2048.

FIG.6B là sơ đồ dạng giản đồ của ma trận sinh thứ hai khác theo phương án này của sáng chế. Tham chiếu đến Fig.6B. Giả sử rằng ma trận sinh thứ nhất bao gồm hai khối con, mỗi khối con bao gồm 16 ma trận con, một phần của các ma trận con là G_N, và một phần của các ma trận con là 0_N. FIG.6B thể hiện mối quan hệ vị trí giữa hai khối con.

Nếu kích thước của mỗi ma trận con là 128 (bao gồm 128 hàng và 128 cột), kích thước của khối con là 512, và khoảng cách giữa hai khối con trong ma trận sinh thứ nhất là 256. Nếu độ dài mã hóa N' là 1500, ma trận sinh thứ hai bao gồm năm khối con được ký hiệu là khối con 1, khối con 2, khối con 3, khối con 4, và khối con 5, và mối quan hệ vị trí giữa mỗi hai khối con liền kề trong năm khối con giống với mối quan hệ vị trí giữa hai khối con trong ma trận sinh thứ nhất. Kích thước (số lượng hàng hoặc cột được bao gồm trong ma trận sinh thứ hai) của ma trận sinh thứ hai là 1536.

FIG.6C là sơ đồ dạng giản đồ của vẫn ma trận sinh thứ hai khác theo phương án này của sáng chế. Tham chiếu đến Fig.6C. Giả sử rằng ma trận sinh thứ nhất bao gồm hai khối con, mỗi khối con bao gồm bốn ma trận con, một phần của các ma trận con là G_N, và một phần của các ma trận con là 0_N. FIG.6C thể hiện mối quan hệ vị trí giữa hai khối con.

Nếu kích thước của mỗi ma trận con là 128 (bao gồm 128 hàng và 128 cột), kích thước của khối con là 256, khoảng cách giữa hai khối con trong ma trận sinh thứ nhất là 128. Nếu độ dài mã hóa N' là 1024, ma trận sinh thứ hai bao gồm bảy khối con được ký hiệu là khối con 1, khối con 2, …, khối con 6, và khối con 7. Mối quan hệ vị trí giữa mỗi hai khối con liền kề trong bảy khối con giống với mối quan hệ vị trí giữa hai khối con trong ma trận sinh thứ nhất. Kích thước (số lượng hàng hoặc cột được bao gồm trong ma trận sinh thứ hai) của ma trận sinh thứ hai là 1024.

Cần lưu ý rằng, trên Fig.6A đến Fig.6C, tất cả ma trận con ngoại trừ G_N là 0_N.

Để dễ dàng mô tả và xem, các dấu của 0_N được bỏ qua trên các hình vẽ, nghĩa là, tất cả ma trận con trống trên Fig.6A đến Fig.6C là 0_N.

Cần lưu ý rằng Fig.6A đến Fig.6C thể hiện đơn thuần các ví dụ của ma trận sinh thứ hai, nhưng không giới hạn ma trận sinh thứ hai. Chắc chắn, có thể còn là ma trận sinh thứ hai khác. Điều này không bị giới hạn cụ thể trong phương án này của sáng chế.

S304. Mã hóa cực K bit cần được mã hóa dựa trên ma trận sinh thứ hai, để thu được các bit được mã hóa.

Nếu kích thước của ma trận sinh thứ hai bằng với độ dài mã hóa, K bit cần được mã hóa được mã hóa cực dựa trên ma trận sinh thứ hai, để thu được các bit được mã hóa.

Nếu kích thước của ma trận sinh thứ hai lớn hơn độ dài mã hóa, ma trận sinh thứ ba được xác định trước tiên trong ma trận sinh thứ hai, và K bit cần được mã hóa được mã hóa cực dựa trên ma trận sinh thứ ba, để thu được các bit được mã hóa. Ma trận sinh thứ ba là ma trận được lấy từ vùng góc trên bên trái của ma trận sinh thứ hai, hoặc ma trận sinh thứ ba là ma trận được lấy từ vùng góc dưới bên phải của ma trận sinh thứ hai. Ma trận sinh thứ ba là ma trận vuông.

Phần sau mô tả ma trận sinh thứ ba với tham chiếu đến Fig.7A và Fig.7B.

FIG.7A là sơ đồ dạng giản đồ của ma trận sinh thứ ba theo phương án này của sáng chế. Tham chiếu đến Fig.7A. Nếu độ dài mã hóa là 1500, và kích thước của ma trận sinh thứ hai là 1536, ma trận với kích thước 1500 có thể được lấy làm ma trận sinh thứ ba từ vùng góc trên bên trái của ma trận sinh thứ hai.

FIG.7B là sơ đồ dạng giản đồ của ma trận sinh thứ ba khác theo phương án này của sáng chế. Tham chiếu đến Fig.7B. Nếu độ dài mã hóa là 1500, và kích thước của ma trận sinh thứ hai là 1536, ma trận với kích thước 1500 có thể được lấy làm ma trận sinh thứ ba từ vùng góc dưới bên phải của ma trận sinh thứ hai.

Khi K bit cần được mã hóa được mã hóa cực, K kênh con với độ tin cậy cao nhất có thể được xác định từ nhiều kênh con tương ứng với K bit cần được mã hóa; các vị trí của K bit cần được mã hóa có thể được xác định dựa trên K kênh con với độ tin cậy cao nhất; chuỗi cần được mã hóa có thể được xác định dựa trên các vị trí của K bit cần được mã hóa, trong đó chuỗi cần được mã hóa bao gồm K bit cần được mã hóa và các bit đóng băng; và chuỗi cần được mã hóa có thể được mã hóa cực dựa trên ma trận sinh thứ

hai để thu được các bit được mã hóa.

Tùy chọn, các vị trí của K bit cần được mã hóa là các vị trí tương ứng với K kênh con với độ tin cậy cao nhất. Sau khi các vị trí của K bit cần được mã hóa được xác định, các bit thông tin (các bit cần được mã hóa) được lấp đầy trong các vị trí của K bit cần được mã hóa, và các bit đóng băng được lấp đầy trong các vị trí khác, để thu được chuỗi được mã hóa. Chuỗi được mã hóa bao gồm N' bit, N' bit bao gồm K bit thông tin và $N' - K$ bit đóng băng.

Ví dụ, nếu độ dài mã hóa là 8, số lượng bit cần được mã hóa là 4, và các kênh con với độ tin cậy cao nhất trong 8 kênh con là kênh con 4, kênh con 6, kênh con 7, và kênh con 8, các vị trí tương ứng với kênh con 4, kênh con 6, kênh con 7, và kênh con 8 được sử dụng để mang các bit thông tin, và các kênh con được sử dụng để mang các bit đóng băng. Trong trường hợp này, chuỗi cần được mã hóa có thể là 00010111, trong đó 1 biểu diễn bit thông tin, và 0 biểu diễn bit đóng băng.

K kênh con với độ tin cậy cao nhất có thể được xác định theo cách sau:

Cách thứ nhất:

P nhóm kênh con được xác định từ nhiều kênh con, trong đó P là số nguyên dương. X_i kênh con thứ nhất được xác định từ nhóm kênh con thứ i dựa trên độ tin cậy của nhóm kênh con thứ i, trong đó K kênh con với độ tin cậy cao nhất bao gồm các kênh con thứ nhất được xác định trong mỗi nhóm kênh con, X_i kênh con thứ nhất là X_i kênh con với độ tin cậy cao nhất trong nhóm kênh con thứ i, i là số nguyên, $1 \leq i \leq P$, X_i là số nguyên dương, và $\sum_{i=1}^{i=P} X_i = K$.

Tùy chọn, số lượng kênh con được bao gồm trong nhóm kênh con có thể giống với kích thước của ma trận con. Ví dụ, nếu kích thước của ma trận con là 16, nhóm kênh con bao gồm 16 kênh con.

Tùy chọn, số lượng kênh con được bao gồm trong nhóm kênh con có thể giống với kích thước của khối con. Ví dụ, nếu kích thước của khối con là 64, nhóm kênh con bao gồm 64 kênh con.

Độ tin cậy của mỗi nhóm kênh con có thể được tính toán trước và được lưu trữ. Độ tin cậy của mỗi nhóm kênh con có thể được lưu trữ theo hai cách sau.

Cách 1: Trình tự xếp hạng của độ tin cậy được lưu trữ có thể thỏa mãn r=$\{r_1, r_2,$

..., r_N}, trong đó r_i biểu diễn số trình tự kênh con của nhóm kênh con, vị trí của r_i trong r trình tự biểu diễn các xếp hạng độ tin cậy của kênh con r_i trong tất cả kênh con, và xếp hạng cao hơn chỉ báo độ tin cậy cao hơn.

Ví dụ, nếu nhóm kênh con bao gồm tám kênh con, các số trình tự của tám kênh con là 1, 2, …, 7, và 8, và trình tự xếp hạng độ tin cậy là r={4, 5, 3, 6, 7, 2, 1, 8}, nó chỉ báo rằng độ tin cậy của tám kênh con thỏa mãn: kênh con 4 > kênh con 5 > kênh con 3 > kênh con 6 > kênh con 7 > kênh con 2 > kênh con 1 > kênh con 8.

Cách 2: Trình tự xếp hạng của độ tin cậy được lưu trữ thỏa mã w={w_1, w_2, ..., w_N}, trong đó w_i biểu diễn giá trị của độ tin cậy của kênh con thứ i trong nhóm kênh con; kênh con thứ w_i lớn hơn chỉ báo độ tin cậy cao hơn của kênh con thứ i; và nếu $w_i > w_j$, nó chỉ báo rằng độ tin cậy của kênh con thứ i lớn hơn độ tin cậy của kênh con thứ j.

Ví dụ, nếu nhóm kênh con bao gồm tám kênh con, và trình tự xếp hạng của độ tin cậy thỏa mãn w={2,1, 3, 4,5, 5, 3,2, 2, 2,6, 7}, nó chỉ báo rằng độ tin cậy của tám kênh con được thể hiện riêng biệt trong Bảng 1:

Bảng 1

Kênh con	Độ tin cậy
Kênh con 1	2,1
Kênh con 2	3
Kênh con 3	4,5
Kênh con 4	5
Kênh con 5	3,2
Kênh con 6	2
Kênh con 7	2,6
Kênh con 8	7

Tùy chọn, các xếp hạng của độ tin cậy của các kênh con trong các nhóm khác nhau có thể là giống nhau hoặc có thể là khác nhau. Khi các xếp hạng của độ tin cậy của các kênh con trong các nhóm khác nhau là giống nhau, độ tin cậy của chỉ một nhóm kênh con có thể được lưu trữ.

Cách thứ hai:

Độ tin cậy của tất cả kênh con tương ứng với độ dài mã hóa được tính toán, các kênh con được phân loại theo thứ tự giảm dần của độ tin cậy của tất cả kênh con, và K kênh con thứ nhất của các kênh con được phân loại được xác định là K kênh con với độ tin cậy cao nhất.

Tùy chọn, độ tin cậy của tất cả kênh con tương ứng với độ dài mã hóa có thể được tính toán trước, và trình tự của độ tin cậy được lưu trữ. Nếu độ dài mã hóa tối đa được hỗ trợ bởi giao thức là N*T, T trình tự độ tin cậy có thể được tính toán trước và được lưu trữ, trong đó N là kích thước của ma trận con, và các độ dài của T trình tự độ tin cậy là T, 2T, 3T, …, và N*T.

Trong quá trình ứng dụng thực tế, nếu độ dài mã hóa N' thỏa mãn điều kiện sau: $t' - 1 < N' < t'$ trình tự độ tin cậy được lưu trữ trước với độ dài $t' * N$ có thể được lựa chọn, và K kênh con với độ tin cậy cao nhất có thể được xác định từ trình tự độ tin cậy với độ dài của $t' * N$.

Sự tính toán của độ tin cậy của các kênh con được thể hiện trong phương án này của sáng chế bao gồm sự tính toán độ tin cậy trong mã ngắn và sự tính toán độ tin cậy liên mã ngắn. Sự tính toán độ tin cậy ở trong mã ngắn giống với cách tính toán hiện có.

Tùy chọn, khi các ma trận sinh thứ hai là khác nhau, các cách tính toán độ tin cậy kênh con cũng là khác nhau. Phần sau mô tả, với tham chiếu đến Fig.8A đến Fig.8B, cách tính toán độ tin cậy kênh con bằng cách sử dụng ví dụ cụ thể.

Ví dụ 1: Giả sử rằng ma trận sinh thứ hai là ma trận sinh thứ hai được thể hiện trên Fig.6C, và việc mã hóa tương ứng với ma trận sinh thứ hai có thể cũng được gọi là việc mã hóa hai ghép nối.

Phần sau mô tả, với tham chiếu đến 8A, quá trình xác định độ tin cậy kênh con.

FIG.8A là sơ đồ dạng giản đồ của quá trình giải mã theo phương án của sáng chế. Tham chiếu đến Fig.8A. $\acute{m}_i$ là độ tin cậy thứ nhất được nhập vào của nhóm kênh con thứ i, và $\tilde{m}_i$ là độ tin cậy thứ ba được tính toán của nhóm kênh con thứ i, trong đó i là số nguyên giữa 1 và 8. Phép toán f là $f(m_1, m_2) = \phi^{-1}(1 - (1 - \phi(m_1))(1 - \phi(m_2)))$, trong đó

$\phi(x)=\begin{cases}1-\frac{1}{\sqrt{4\pi x}}\int_{-\infty}^{\infty}\tanh\frac{u}{2}e^{-\frac{(u-x)^2}{4x}}du, & x>0,\\ 1, & x=0.\end{cases}$, và $\phi^{-1}(x)$ là hàm số nghịch đảo của $\phi(x)$.

Tham chiếu đến Fig.8A. Được xác định trước tiên rằng độ tin cậy thứ hai m_1 của nhóm kênh con thứ nhất là độ tin cậy thứ nhất $\acute{m}_1$ của nhóm kênh con thứ nhất; sau đó, phép toán f được thực hiện trên m_1 và $\acute{m}_2$, để thu được độ tin cậy thứ hai m_2 của nhóm kênh con thứ hai; sau đó, phép toán f được thực hiện trên m_2 và $\acute{m}_3$ để thu được độ tin cậy thứ hai m_3 của nhóm kênh con thứ ba; phương pháp này được áp dụng bằng cách tương tự đến khi độ tin cậy thứ hai của tám nhóm kênh con thu được. Điều này được biểu thị bằng cách sử dụng các công thức: $m_1 = \acute{m}_1$, $m_2 = f(\acute{m}_2, m_1)$, $m_3 = f(\acute{m}_3, m_2)$, $m_4 = f(\acute{m}_4, m_3)$, $m_5 = f(\acute{m}_5, m_4)$, $m_6 = f(\acute{m}_6, m_5)$, $m_7 = f(\acute{m}_7, m_6)$, và $m_8 = f(\acute{m}_8, m_7)$.

Tham chiếu đến Fig.8A. Được xác định trước tiên rằng độ tin cậy thứ ba $\acute{\acute{m}}_8$ của nhóm kênh con thứ tám là độ tin cậy thứ hai m_8 của nhóm kênh con thứ tám; sau đó, được xác định rằng độ tin cậy thứ ba $\acute{\acute{m}}_7$ của nhóm kênh con thứ bảy là tổng của $\acute{m}_8$ và m_7; sau đó, được xác định rằng độ tin cậy thứ ba $\acute{\acute{m}}_6$ của nhóm kênh con thứ sáu là tổng của $\acute{m}_7$ và m_6; phương pháp này được áp dụng bằng cách tương tự đến khi độ tin cậy thứ ba của nhóm kênh con thứ nhất thu được. Điều này được biểu thị bằng cách sử dụng các công thức: $\acute{\acute{m}}_8 = m_8$, $\acute{\acute{m}}_7 = \acute{m}_8 + m_7$, $\acute{\acute{m}}_6 = \acute{m}_7 + m_6$, $\acute{\acute{m}}_5 = \acute{m}_6 + m_5$, $\acute{\acute{m}}_4 = \acute{m}_5 + m_4$, $\acute{\acute{m}}_3 = \acute{m}_4 + m_3$, $\acute{\acute{m}}_2 = \acute{m}_3 + m_2$, và $\acute{\acute{m}}_1 = \acute{m}_2 + m_1$.

FIG.8B là sơ đồ dạng giản đồ của quá trình giải mã khác theo phương án của sáng chế. Tham chiếu đến Fig.8B. $\acute{m}_i$ là độ tin cậy thứ nhất đầu vào của nhóm kênh con thứ i, và phép toán f giống với phép toán f được thể hiện trên Fig.8A.

Trước tiên, m_i'' được tính toán dựa trên $\acute{m}_i$, trong đó $m_1'' = \acute{m}_1$, $m_2'' = \acute{m}_2$, $m_3'' = f(\acute{m}_3, m_1'')$, $m_4'' = f(\acute{m}_4, m_2'')$, $m_5'' = f(\acute{m}_5, m_3'')$, $m_6'' = f(\acute{m}_6, m_4'')$, $m_7'' = f(\acute{m}_7, m_5'')$, và $m_8'' = f(\acute{m}_8, m_6'')$.

Sau đó, m_i được tính toán dựa trên m_i'', trong đó $m_1 = m_1''$, $m_3 = m_3''$, $m_5 = m_5''$, $m_7 = m_7''$, và $m_8 = f(m_8'', m_7'')$.

Sau đó, $\bar{m}_i$ được tính toán dựa trên các tham số được tính toán trên, trong đó $\bar{m}_1 = \acute{m}_3 + m_1''$, $\bar{m}_2 = \acute{m}_4 + m_2''$, $\bar{m}_3 = \acute{m}_5 + m_3''$, $\bar{m}_4 = \acute{m}_6 + m_4''$, $\bar{m}_5 = \acute{m}_7 +$

m_5'', $\bar{m}_6 = \acute{m}_8 + m_6''$, $\bar{m}_7 = m_7$, và $\bar{m}_8 = m_8$.

Sau đó, độ tin cậy cuối cùng $\bar{m}_i$ của các kênh con được tính toán dựa trên các tham số được tính toán trên, trong đó $\bar{m}_1 = \bar{m}_2 + \bar{m}_1$, $\bar{m}_2 = f(\bar{m}_2, \bar{m}_1)$, $\bar{m}_3 = \bar{m}_4 + \bar{m}_3$, $\bar{m}_4 = f(\bar{m}_4, \bar{m}_3)$, $\bar{m}_5 = \bar{m}_6 + \bar{m}_5$, $\bar{m}_6 = f(\bar{m}_6, \bar{m}_5)$, $\bar{m}_7 = \bar{m}_8 + \bar{m}_7$, và $\bar{m}_8 = m_8$.

Phần sau mô tả phương pháp mã hóa trong sáng chế với tham chiếu đến sơ đồ mã hóa.

FIG.9A là sơ đồ mã hóa khác theo phương án này của sáng chế. Ma trận sinh thứ hai tương ứng với sơ đồ mã hóa là ma trận sinh thứ hai trên Fig.6C.

Tham chiếu đến Fig.9A. So với sơ đồ mã hóa được thể hiện trên Fig.2, khối ngoài cùng bên trái trên Fig.9A biểu diễn sơ đồ mã hóa các mã ngắn, thay vì biểu diễn một bit thông tin hoặc một bit đóng băng. Ví dụ, độ dài mã của mã ngắn có thể là kích thước N của ma trận con. Vòng tròn trong mỗi cột ngoại trừ cột thứ nhất biểu diễn một phần và một vectơ bit, thay vì biểu diễn một phần và một bit.

Trong sơ đồ mã hóa/giải mã trên, số lượng phân cực (số lượng cột ở các giai đoạn trong sơ đồ mã hóa/giải mã) của mỗi mã ngắn với độ dài N là $log_2(N)$. Trên cơ sở này, mã ngắn còn được phân cực hai lần, và mã dài với độ dài mã N' có thể thu được. Vì thế, số lượng phân cực của mã dài với độ dài mã N' là $log_2(N)$+2, và hơn nữa, tổng độ phức tạp mã hóa/giải mã là $N'*(log_2(N)+2)$. Vì N có thể được thiết lập là hằng số mà không thay đổi với N', khi N' là rất lớn, thuật ngữ hằng số có thể được bỏ qua, và độ phức tạp mã hóa/giải mã là O(N').

Mã cực được thể hiện trong sáng chế có thể được gọi là mã cực ghép nối. Từ góc độ của sơ đồ mã hóa, sơ đồ mã hóa mã cực ghép nối có thể được coi là sự kết hợp lại hoặc cắt sơ đồ ban đầu mã hóa mã cực dài. Phần sau mô tả sơ đồ mã hóa chi tiết với tham chiếu đến Fig.9B và Fig.9C.

FIG.9B vẫn là sơ đồ mã hóa khác theo phương án này của sáng chế. Tham chiếu đến Fig.9B. Một vài cột có thể được trích xuất từ sơ đồ ban đầu mã hóa mã cực dài, và sau đó được kết hợp để thu được sơ đồ mã hóa mã cực ghép nối.

FIG.9C là sơ đồ mã hóa khác nữa theo phương án này của sáng chế. Tham chiếu đến Fig.9C. Một vài hàng và một vài cột có thể được trích xuất từ sơ đồ mã hóa ban đầu mã cực dài, và sau đó được kết hợp để thu được sơ đồ mã hóa mã cực ghép nối.

Sau khi thu được các bit được mã hóa, đầu truyền gửi các bit được mã hóa. Sau khi được so khớp tỷ lệ, được xen kẽ, và được điều chế, các bit được mã hóa được truyền đến đầu nhận thông qua kênh.

Theo phương pháp mã hóa được đề xuất trong phương án này của sáng chế, khi K bit cần được mã hóa cần được mã hóa, ma trận sinh thứ nhất được xác định trước tiên, sau đó ma trận sinh thứ hai được tạo ra dựa trên ma trận sinh thứ nhất, và K bit cần được mã hóa được mã hóa cực dựa trên ma trận sinh thứ hai. Ma trận sinh thứ nhất bao gồm ít nhất hai khối con được phân phối dựa trên mối quan hệ vị trí được thiết lập trước, mỗi khối con bao gồm nhiều lõi ma trận sinh thứ nhất, ma trận sinh thứ hai bao gồm T khối con, và mối quan hệ vị trí giữa hai khối con liền kề của T khối con được xác định dựa trên mối quan hệ vị trí được thiết lập trước. Vì thế, có thể nhận biết rằng ma trận sinh thứ hai bao gồm nhiều khối con được sắp xếp theo mối quan hệ vị trí được thiết lập trước trên, và mỗi khối con bao gồm nhiều lõi ma trận thứ nhất. Vì thế, việc mã hóa cực K bit cần được mã hóa dựa trên ma trận sinh thứ hai tương đương với: việc mã hóa cực nhiều mã ngắn, và ghép nối nhiều mã ngắn để thu được kết quả mã hóa. Điều này có thể giảm độ phức tạp mã hóa.

Phần sau mô tả phương pháp mã hóa khác với tham chiếu đến Fig.10.

Fig.10 là lưu đồ dạng giản đồ của phương pháp mã hóa khác theo phương án của sáng chế. Tham chiếu đến Fig.10. Phương pháp có thể bao gồm các bước sau.

S1001: Thu được K bit cần được mã hóa.

K là số nguyên dương.

Cần lưu ý rằng, đối với quá trình thực hiện bước S1001, tham chiếu đến bước S301. Các chi tiết không được mô tả ở đây lần nữa.

S1002: Xác định ma trận sinh thứ nhất.

Cần lưu ý rằng ma trận sinh thứ nhất trong phương án trên Fig.10 tương đương với khối con trong phương án trên Fig.3, và sự mô tả của khối con trong phương án trên Fig.3 là áp dụng được cho ma trận sinh thứ nhất trong phương án trên Fig.10. Các chi tiết không được mô tả ở đây lần nữa.

Ma trận sinh thứ nhất bao gồm khối ma trận thứ nhất và khối ma trận thứ hai, khối ma trận thứ nhất được đặt ở góc trên bên trái của ma trận sinh thứ nhất, khối ma trận thứ hai được đặt ở góc dưới bên phải của ma trận sinh thứ nhất, khối ma trận thứ

nhất giống với khối ma trận thứ hai, và khoảng cách (mà có thể cũng là khoảng cách giữa khối ma trận thứ nhất và khối ma trận thứ hai viết tắt dưới đây) giữa phần tử thứ nhất trong khối ma trận thứ nhất và phần tử thứ hai trong khối ma trận thứ hai là u theo hướng đường chéo của ma trận sinh thứ nhất, trong đó u là số nguyên lớn hơn hoặc bằng 1.

Tùy chọn, phần tử thứ nhất có thể là phần tử ở góc trên bên trái của khối ma trận thứ nhất, và phần tử thứ hai có thể là phần tử ở góc trên bên trái của ma trận sinh thứ hai. Khoảng cách giữa phần tử thứ nhất và phần tử thứ hai là chênh lệch giữa số hàng của phần tử thứ nhất và phần tử thứ hai hoặc khoảng cách giữa số cột của phần tử thứ nhất và phần tử thứ hai. Ví dụ, phần tử thứ nhất là 0 hoặc 1.

Tất cả phần tử trong ma trận sinh thứ nhất ngoại trừ khối ma trận thứ nhất và khối ma trận thứ hai có thể là các phần tử 0.

Tùy chọn, khối ma trận thứ nhất và khối ma trận thứ hai có thể bao gồm một hoặc nhiều ma trận con, và ma trận con có thể là G_N hoặc 0_N. Mỗi trong số khối ma trận thứ nhất và khối ma trận thứ hai là ma trận vuông. Đối với mô tả của G_N và 0_N, tham chiếu đến phương án được thể hiện trên Fig.3.

Ma trận sinh thứ nhất thỏa mãn sự tự tương đồng (hoặc được gọi là sự tự tương đồng dịch chuyển). Sự tự tương đồng có nghĩa là sau khi khối ma trận thứ nhất trong ma trận sinh thứ nhất di chuyển (ví dụ, di chuyển dọc theo đường chéo chính của ma trận sinh thứ nhất) bởi khoảng cách được thiết lập trước, khối ma trận thứ nhất có thể di chuyển đến vị trí của khối ma trận thứ hai, và nội dung trong khối ma trận thứ nhất giống với nội dung trong khối ma trận thứ hai. Khi ma trận sinh thứ nhất có sự tự tương đồng, các phần tử trong ma trận sinh thứ nhất thỏa mãn $a_{i,j} = a_{i+u,j+u}$, trong đó i là số nguyên, j là số nguyên, v là kích thước của ma trận sinh thứ nhất, u là số nguyên, $1 \leq$ i $<$ v, $1 \leq$ j $<$ v, $1 < i + u \leq$ v, và $1 < j + u \leq$ v.

Phần sau mô tả, với tham chiếu đến Fig.11A đến Fig.11C, rằng ma trận sinh thứ nhất bao gồm khối ma trận thứ nhất và khối ma trận thứ hai.

FIG.11A là sơ đồ dạng giản đồ của ma trận sinh thứ nhất khác nữa theo phương án này của sáng chế. Tham chiếu đến Fig.11A. Ma trận sinh thứ nhất bao gồm khối ma trận thứ nhất và khối ma trận thứ hai, khối ma trận thứ nhất được đặt ở góc trên bên trái

(hoặc được gọi là vùng góc trên bên trái) của ma trận sinh thứ nhất, và khối ma trận thứ hai được đặt ở góc dưới bên phải (hoặc được gọi là vùng góc dưới bên phải) của ma trận sinh thứ nhất. Khối ma trận thứ nhất giống với khối ma trận thứ hai. Ma trận sinh thứ nhất và ma trận sinh thứ hai chồng lấn lẫn nhau.

FIG.11B là sơ đồ dạng giản đồ của vẫn ma trận sinh thứ nhất khác nữa theo phương án này của sáng chế. Tham chiếu đến Fig.11B. Ma trận sinh thứ nhất bao gồm khối ma trận thứ nhất và khối ma trận thứ hai, khối ma trận thứ nhất được đặt ở góc trên bên trái (hoặc được gọi là vùng góc trên bên trái) của ma trận sinh thứ nhất, và khối ma trận thứ hai được đặt ở góc dưới bên phải (hoặc được gọi là vùng góc dưới bên phải) của ma trận sinh thứ nhất. Khối ma trận thứ nhất giống với khối ma trận thứ hai. Có khoảng cách cụ thể giữa ma trận sinh thứ nhất và ma trận sinh thứ hai, nghĩa là, có khoảng cách cụ thể giữa phần tử ở góc dưới bên phải của ma trận sinh thứ nhất (gọi tắt là phần tử 1) và phần tử ở góc trên bên trái của ma trận sinh thứ hai (gọi tắt là phần tử 2). Ví dụ, sự chênh lệch giữa số hàng của phần tử 2 và phần tử 1 lớn hơn 1.

FIG.11C là sơ đồ dạng giản đồ của ma trận sinh thứ nhất hơn nữa theo phương án này của sáng chế. Tham chiếu đến Fig.11C. Ma trận sinh thứ nhất bao gồm khối ma trận thứ nhất và khối ma trận thứ hai, khối ma trận thứ nhất được đặt ở góc trên bên trái (hoặc được gọi là vùng góc trên bên trái) của ma trận sinh thứ nhất, và khối ma trận thứ hai được đặt ở góc dưới bên phải (hoặc được gọi là vùng góc dưới bên phải) của ma trận sinh thứ nhất. Khối ma trận thứ nhất giống với khối ma trận thứ hai. Ma trận sinh thứ nhất liền kề với ma trận sinh thứ hai, nghĩa là, phần tử ở góc dưới bên phải của ma trận sinh thứ nhất (gọi tắt là phần tử 1) liền kề với phần tử ở góc trên bên trái của ma trận sinh thứ hai (gọi tắt là phần tử 2). Ví dụ, số hàng của phần tử 2 lớn hơn số hàng của phần tử 1 bởi 1, và số cột của phần tử 2 lớn hơn số cột của phần tử 1 bởi 1.

Tùy chọn, các phần tử trong ma trận sinh thứ nhất đối xứng dọc theo đường chéo phụ của ma trận sinh thứ nhất.

Phần sau thể hiện ma trận sinh thứ nhất bằng cách sử dụng các ví dụ cụ thể.

FIG.12A là sơ đồ dạng giản đồ của vẫn ma trận sinh thứ nhất hơn nữa theo phương án này của sáng chế. Tham chiếu đến Fig.12A. Ma trận sinh thứ nhất bao gồm khối ma trận thứ nhất và khối ma trận thứ hai, và mỗi trong số khối ma trận thứ nhất và khối ma trận thứ hai bao gồm một G_N. Nếu N là 128, khoảng cách giữa khối ma trận thứ nhất và

khối ma trận thứ hai là 128.

FIG.12B là sơ đồ dạng giản đồ của ma trận sinh thứ nhất khác hơn nữa theo phương án này của sáng chế. Tham chiếu đến Fig.12B, ma trận sinh thứ nhất bao gồm khối ma trận thứ nhất và khối ma trận thứ hai, và mỗi trong số khối ma trận thứ nhất và khối ma trận thứ hai bao gồm bốn ma trận con. Nếu N là 128, khoảng cách giữa khối ma trận thứ nhất và khối ma trận thứ hai là 256.

Cần lưu ý rằng, để dễ dàng mô tả và xem, trên Fig.12A và Fig.12B, các dấu của 0_N được bỏ qua trên các hình vẽ, nghĩa là, tất cả ma trận con trống trên Fig.12A và Fig.12B là 0_N. FIG.12A và Fig.12B thể hiện đơn thuần các ví dụ của ma trận sinh thứ nhất, và không giới hạn ma trận sinh thứ nhất.

S1003: Xác định ma trận sinh thứ hai dựa trên độ dài mã hóa và ma trận sinh thứ nhất.

Ma trận sinh thứ hai bao gồm T ma trận sinh thứ nhất, T ma trận sinh thứ nhất được phân phối dọc theo đường chéo (đường chéo có thể là đường chéo chính) của ma trận sinh thứ hai, và khối ma trận thứ nhất của ma trận sinh thứ nhất thứ (a+1) trong T ma trận sinh thứ nhất chồng lấn khối ma trận thứ hai của ma trận sinh thứ nhất thứ a, trong đó a là số nguyên lớn hơn hoặc bằng 1, và T là số nguyên lớn hơn hoặc bằng 2.

Phần sau mô tả ma trận sinh thứ hai với tham chiếu đến Fig.13.

Fig.13 là sơ đồ dạng giản đồ của ma trận sinh thứ hai khác nữa theo phương án này của sáng chế. Tham chiếu đến Fig.13. Ma trận sinh thứ hai bao gồm năm ma trận sinh thứ nhất. Năm ma trận sinh thứ nhất được phân phối dọc theo đường chéo chính của ma trận sinh thứ hai, các số tham chiếu của các ma trận sinh thứ nhất tăng liên tục theo hướng mở rộng xuống và sang phải của đường chéo chính của ma trận sinh thứ hai, và ma trận ở góc trên bên trái của ma trận sinh thứ hai là ma trận sinh thứ nhất thứ 1. Ví dụ, tham chiếu đến Fig.13. Ma trận sinh thứ nhất được chỉ báo bởi số tham chiếu 1 là ma trận sinh thứ nhất thứ 1, ma trận sinh thứ nhất được chỉ báo bởi số tham chiếu 2 là ma trận sinh thứ nhất thứ 2, và phương pháp này được áp dụng bằng cách tương tự. Ma trận sinh thứ nhất được chỉ báo bởi số tham chiếu 5 là ma trận sinh thứ nhất thứ 5.

Tham chiếu đến Fig.13. Khối ma trận thứ hai của ma trận sinh thứ nhất thứ 1 chồng lấn khối ma trận thứ nhất của ma trận sinh thứ nhất thứ 2. Khối ma trận thứ hai của ma trận sinh thứ nhất thứ 2 chồng lấn khối ma trận thứ nhất của ma trận sinh thứ

nhất thứ 3. Khối ma trận thứ hai của ma trận sinh thứ nhất thứ 3 chồng lấn khối ma trận thứ nhất của ma trận sinh thứ nhất thứ 4. Khối ma trận thứ hai của ma trận sinh thứ nhất thứ 4 chồng lấn khối ma trận thứ nhất của ma trận sinh thứ nhất thứ 5.

T là số nguyên nhỏ nhất mà cho phép điều kiện thứ nhất được thỏa mãn, và điều kiện thứ nhất là kích thước của ma trận sinh thứ hai lớn hơn hoặc bằng độ dài mã hóa.

Ví dụ, T thỏa mãn mối quan hệ sau:

$\mathrm{v} + (\mathrm{T} - 2) * \mathrm{u} < N' \leq \mathrm{v} + (\mathrm{T} - 1) * \mathrm{u}$, trong đó

v là kích thước của ma trận sinh thứ nhất, N' là độ dài mã hóa, và N' là số nguyên lớn hơn 1.

Ví dụ, nếu kích thước v của ma trận sinh thứ nhất là 512, độ dài mã hóa N' là 2048, và khoảng cách u giữa hai khối con liền kề là 256, T là 7.

Ví dụ, nếu kích thước v của ma trận sinh thứ nhất là 512, độ dài mã hóa N' là 1500, và khoảng cách u giữa hai khối con liền kề là 256, T là 5.

Tùy chọn, số lượng T của các ma trận sinh thứ nhất được bao gồm trong ma trận sinh thứ hai có thể được xác định dựa trên độ dài mã hóa và ma trận sinh thứ nhất, và sau đó ma trận sinh thứ hai được tạo ra dựa trên ma trận sinh thứ nhất và số lượng T. Ví dụ, ma trận sinh thứ nhất có thể được sao chép và được di chuyển T–1 lần theo hướng của đường chéo chính của ma trận sinh thứ nhất, để thu được ma trận sinh thứ hai. Khoảng cách để di chuyển một lần là u, và khoảng cách di chuyển là số lượng hàng hoặc cột được di chuyển. Ví dụ, nếu ba hàng được di chuyển bởi, khoảng cách di chuyển là 3.

Phần sau mô tả, với tham chiếu đến Fig.14, quá trình tạo ra ma trận sinh thứ hai dựa trên ma trận sinh thứ nhất.

Fig.14 là sơ đồ dạng giản đồ của quá trình tạo ra ma trận sinh thứ hai theo phương án này của sáng chế. Tham chiếu đến Fig.14. Ma trận sinh thứ nhất bao gồm 16 ma trận con, một phần của các ma trận con là G_N, và một phần của các ma trận con là 0_N. Ma trận sinh thứ nhất thỏa mãn sự tự tương đồng, và khoảng cách (khoảng trống hàng hoặc khoảng trống cột) giữa khối ma trận thứ nhất và khối ma trận thứ hai trong ma trận sinh thứ nhất là u. Nếu được xác định rằng ma trận sinh thứ hai bao gồm ba ma trận sinh thứ nhất, ma trận sinh thứ nhất cần được sao chép và được di chuyển hai lần.

Tham chiếu đến Fig.14. Trong quá trình sao chép và di chuyển lần thứ nhất, ma

trận sinh thứ nhất 1 được sao chép, và ma trận sinh thứ nhất 1 được sao chép được di chuyển theo hướng của đường chéo chính bởi *u* hàng (khoảng cách đường chéo tương ứng với *u hàng là* $\sqrt{2}*u$), để thu được ma trận sinh thứ nhất 2. Khối ma trận thứ nhất của ma trận sinh thứ nhất 2 chồng lấn khối ma trận thứ hai của ma trận sinh thứ nhất 1.

Tham chiếu đến Fig.14. Trong quá trình sao chép và di chuyển lần thứ hai, ma trận sinh thứ nhất 2 được sao chép, và ma trận sinh thứ nhất 2 được sao chép được di chuyển bởi *u hàng* theo hướng của đường chéo chính (khoảng cách đường chéo tương ứng với *u hàng là* $\sqrt{2}*u$), để thu được ma trận sinh thứ nhất 3. Khối ma trận thứ nhất của ma trận sinh thứ nhất 3 chồng lấn khối ma trận thứ hai của ma trận sinh thứ nhất 2.

Được xác định rằng ma trận sinh thứ hai bao gồm ma trận sinh thứ nhất 1, ma trận sinh thứ nhất 2, và ma trận sinh thứ nhất 3.

Cần lưu ý rằng Fig.14 thể hiện đơn thuần cách tạo ra ma trận sinh thứ hai ví dụ dựa trên ma trận sinh thứ nhất, và không giới hạn cách. Trên Fig.14, tất cả ma trận con ngoại trừ G_N là 0_N. Để dễ dàng mô tả và xem, các dấu của 0_N được bỏ qua trên các hình vẽ, nghĩa là, tất cả ma trận con trống trên Fig.14 là 0_N.

Phần sau mô tả, với tham chiếu đến Fig.15A đến Fig.15C, ma trận sinh thứ hai bằng cách sử dụng các ví dụ cụ thể.

FIG.15A là sơ đồ dạng giản đồ của vẫn ma trận sinh thứ hai khác nữa theo phương án này của sáng chế. Tham chiếu đến Fig.15A. Ma trận sinh thứ nhất bao gồm 16 ma trận con, một phần của các ma trận con là G_N, và một phần của các ma trận con là 0_N. Ma trận sinh thứ nhất thỏa mãn sự tự tương đồng.

Nếu kích thước của mỗi ma trận con là 128 (bao gồm 128 hàng và 128 cột), kích thước của khối con là 512, khoảng cách giữa hai khối con trong ma trận sinh thứ nhất là 256. Nếu độ dài mã hóa N' là 2048, ma trận sinh thứ hai bao gồm bảy ma trận sinh thứ nhất, khối ma trận thứ nhất của ma trận sinh thứ nhất sau này trong mỗi hai ma trận sinh liền kề của bảy ma trận sinh thứ nhất chồng lấn khối ma trận thứ hai của ma trận sinh thứ nhất trước đó, và kích thước (số lượng hàng hoặc cột được bao gồm trong ma trận sinh thứ hai) của ma trận sinh thứ hai là 2048.

FIG.15B là sơ đồ dạng giản đồ của ma trận sinh thứ hai hơn nữa theo phương án này của sáng chế. Tham chiếu đến Fig.15B. Ma trận sinh thứ nhất bao gồm 16 ma trận

con, một phần của các ma trận con là G_N, và một phần của các ma trận con là 0_N. Ma trận sinh thứ nhất thỏa mãn sự tự tương đồng.

Nếu kích thước của mỗi ma trận con là 128 (bao gồm 128 hàng và 128 cột), kích thước của khối con là 512, khoảng cách giữa hai khối con trong ma trận sinh thứ nhất là 256. Nếu độ dài mã hóa N' là 1500, ma trận sinh thứ hai bao gồm năm ma trận sinh thứ nhất, khối ma trận thứ nhất của ma trận sinh thứ nhất sau này trong mỗi hai ma trận sinh liền kề của năm ma trận sinh thứ nhất chồng lấn khối ma trận thứ hai của ma trận sinh thứ nhất trước đó, và kích thước (số lượng hàng hoặc cột được bao gồm trong ma trận sinh thứ hai) của ma trận sinh thứ hai là 1536.

FIG.15C là sơ đồ dạng giản đồ của vẫn ma trận sinh thứ hai hơn nữa theo phương án này của sáng chế. Tham chiếu đến Fig.15C. Ma trận sinh thứ nhất bao gồm 16 ma trận con, một phần của các ma trận con là G_N, và một phần của các ma trận con là 0_N. Ma trận sinh thứ nhất thỏa mãn sự tự tương đồng.

Nếu kích thước của mỗi ma trận con là 128 (bao gồm 128 hàng và 128 cột), kích thước của khối con là 256, khoảng cách giữa hai khối con trong ma trận sinh thứ nhất là 128. Nếu độ dài mã hóa N' là 1024, ma trận sinh thứ hai bao gồm bảy ma trận sinh thứ nhất, khối ma trận thứ nhất của ma trận sinh thứ nhất sau này trong mỗi hai ma trận sinh liền kề của bảy ma trận sinh thứ nhất chồng lấn khối ma trận thứ hai của ma trận sinh thứ nhất trước đó, và kích thước (số lượng hàng hoặc cột được bao gồm trong ma trận sinh thứ hai) của ma trận sinh thứ hai là 1024.

Cần lưu ý rằng, trên Fig.15A đến Fig.15C, tất cả ma trận con ngoại trừ G_N là 0_N. Để dễ dàng mô tả và xem, các dấu của 0_N được bỏ qua trên các hình vẽ, nghĩa là, tất cả ma trận con trống trên Fig.15A đến Fig.15C là 0_N.

S1004: Mã hóa cực K bit cần được mã hóa dựa trên ma trận sinh thứ hai, để thu được các bit được mã hóa.

Cần lưu ý rằng, đối với quá trình thực hiện bước S1004, tham chiếu đến bước S304. Các chi tiết không được mô tả ở đây lần nữa.

Theo phương pháp mã hóa được đề xuất trong phương án này của sáng chế, khi K bit cần được mã hóa cần được mã hóa, ma trận sinh thứ nhất được xác định trước tiên, sau đó ma trận sinh thứ hai được tạo ra dựa trên ma trận sinh thứ nhất, và K bit cần được mã hóa được mã hóa cực dựa trên ma trận sinh thứ hai. Vì ma trận sinh thứ nhất có sự

tự tương đồng, và ma trận sinh thứ hai bao gồm nhiều khối ma trận thứ nhất, việc mã hóa cực K bit cần được mã hóa dựa trên ma trận sinh thứ hai tương đương với: việc mã hóa cực nhiều mã ngắn, và việc ghép nối nhiều mã ngắn, để thu được kết quả mã hóa. Điều này có thể giảm độ phức tạp mã hóa.

Dựa trên bất kỳ một trong số các phương pháp mã hóa trên, phần sau mô tả phương pháp giải mã dựa trên phương pháp mã hóa trên.

Fig.16 là sơ đồ dạng giản đồ của việc giải mã theo phương án của sáng chế. Tham chiếu đến Fig.16. Phương pháp có thể bao gồm các bước sau.

S161: Nhận thông tin bit được mã hóa cực.

Thông tin bit bao gồm N' các chuỗi logarit tỷ lệ hợp lý (tỷ lệ hợp lý, likelihood rate, LLR) thứ nhất, trong đó N' là số nguyên dương. Ví dụ, sau khi nhận tín hiệu, đầu nhận thực hiện việc xử lý như là giải điều chế trên tín hiệu để thu được N' LLR thứ nhất, và thực hiện việc giải mã cực dựa trên N' LLR thứ nhất được nhận. Bất kể đầu truyền có gửi bit 1 hay bit 0, đầu nhận có thể đưa ra xác định không đúng. Đã cho tín hiệu r, tỷ lệ hợp lý là tỷ lệ của xác suất p(r|b=0) của việc xác định đúng 0 bởi đầu nhận cho xác suất p(r|b=1)] của việc xác định đúng 1 bởi đầu nhận. Để tạo điều kiện thuận lợi cho việc xử lý tính toán, tỷ lệ hợp lý là logarit tự nhiên. Trong trường hợp này, logarit tỷ lệ hợp lý, nghĩa là, LLR=ln[p(r|b=0)/p(r|b=1)], có thể thu được. LLR có thể là số dấu phẩy động.

S1602: Giải mã cực thông tin bit dựa trên ma trận sinh thứ hai, để thu được các bit được giải mã cực.

Tùy chọn, ma trận sinh thứ hai là ma trận được mã hóa cực trong phương án trên Fig.3. Đối với mô tả liên quan của ma trận sinh thứ hai, tham chiếu đến phương án được thể hiện trên Fig.3. Các chi tiết không được mô tả ở đây lần nữa.

Tùy chọn, ma trận sinh thứ hai là ma trận được mã hóa cực trong phương án trên Fig.10. Đối với mô tả liên quan của ma trận sinh thứ hai, tham chiếu đến phương án được thể hiện trên Fig.10. Các chi tiết không được mô tả ở đây lần nữa.

Trong phương án được thể hiện trên Fig.3 hoặc Fig.10, chuỗi được mã hóa bao gồm N' bit chưa được mã hóa, và N' bit chưa được mã hóa bao gồm K bit thông tin và N'–K bit đóng băng. N' bit có thể bao gồm T nhóm bit chưa được mã hóa, và mỗi nhóm bit chưa được mã hóa bao gồm N bit chưa được mã hóa, nghĩa là, $N' = N * T$.

N' LLR thứ nhất bao gồm T chuỗi LLR thứ nhất. Nói cách khác, N' LLR thứ nhất có thể được chia thành T chuỗi LLR thứ nhất, và một trong số chuỗi LLR thứ nhất bao gồm N LLR.

Một trong số chuỗi LLR thứ nhất có thể liên quan đến hai hoặc nhiều nhóm bit chưa được mã hóa. Ví dụ, nếu chuỗi được mã hóa bao gồm tám nhóm bit chưa được mã hóa, và Fig.6C thể hiện ma trận sinh thứ hai, N' LLR thứ nhất bao gồm tám chuỗi LLR thứ nhất, và Bảng 2 thể hiện mối quan hệ giữa tám chuỗi LLR thứ nhất và nhóm bit chưa được mã hóa.

Bảng 2

Mã định danh của chuỗi LLR thứ nhất	Nhóm bit chưa được mã hóa
Chuỗi LLR thứ nhất 1	Nhóm bit chưa được mã hóa thứ nhất và nhóm bit chưa được mã hóa thứ hai
Chuỗi LLR thứ nhất 2	Nhóm bit chưa được mã hóa thứ hai và nhóm bit chưa được mã hóa thứ ba
Chuỗi LLR thứ nhất 3	Nhóm bit chưa được mã hóa thứ ba và nhóm bit chưa được mã hóa thứ tư
Chuỗi LLR thứ nhất 4	Nhóm bit chưa được mã hóa thứ tư và nhóm bit chưa được mã hóa thứ năm
Chuỗi LLR thứ nhất 5	Nhóm bit chưa được mã hóa thứ năm và nhóm bit chưa được mã hóa thứ sáu
Chuỗi LLR thứ nhất 6	Nhóm bit chưa được mã hóa thứ sáu và nhóm bit chưa được mã hóa thứ bảy
Chuỗi LLR thứ nhất 7	Nhóm bit chưa được mã hóa thứ bảy và nhóm bit chưa được mã hóa thứ tám
Chuỗi LLR thứ nhất 8	Nhóm bit chưa được mã hóa thứ tám

Tham chiếu đến Bảng 2. Chuỗi LLR thứ nhất 1 liên quan đến nhóm bit chưa được mã hóa thứ nhất và nhóm bit chưa được mã hóa thứ hai, chuỗi LLR thứ nhất 2 liên quan đến nhóm bit chưa được mã hóa thứ hai và nhóm bit chưa được mã hóa thứ ba, và phương pháp này được áp dụng bằng cách tương tự.

Để thực hiện việc giải mã chính xác, chuỗi LLR thứ nhất có thể được chia tách để thu được chuỗi LLR thứ hai tương ứng với mỗi chuỗi LLR thứ nhất, sao cho một chuỗi LLR thứ hai tương ứng với một nhóm bit chưa được mã hóa. Ví dụ, các chuỗi LLR thứ nhất được thể hiện trong Bảng 2 được chia tách để thu được tám chuỗi LLR thứ hai. Bảng 3 thể hiện mối quan hệ giữa tám chuỗi LLR thứ hai và nhóm bit chưa được mã hóa.

Bảng 3

Mã định danh của chuỗi LLR thứ nhất	Nhóm bit chưa được mã hóa
Chuỗi LLR thứ nhất 1	Nhóm bit chưa được mã hóa thứ nhất
Chuỗi LLR thứ nhất 2	Nhóm bit chưa được mã hóa thứ hai
Chuỗi LLR thứ nhất 3	Nhóm bit chưa được mã hóa thứ ba
Chuỗi LLR thứ nhất 4	Nhóm bit chưa được mã hóa thứ tư
Chuỗi LLR thứ nhất 5	Nhóm bit chưa được mã hóa thứ năm
Chuỗi LLR thứ nhất 6	Nhóm bit chưa được mã hóa thứ sáu
Chuỗi LLR thứ nhất 7	Nhóm bit chưa được mã hóa thứ bảy
Chuỗi LLR thứ nhất 8	Nhóm bit chưa được mã hóa thứ tám

Tham chiếu đến Bảng 2. Chuỗi LLR thứ nhất 1 liên quan đến nhóm bit chưa được mã hóa thứ nhất, chuỗi LLR thứ nhất 2 liên quan đến nhóm bit chưa được mã hóa thứ hai, và phương pháp này được áp dụng bằng cách tương tự.

Tùy chọn, chuỗi LLR thứ hai có thể được xác định dựa trên chuỗi LLR thứ nhất theo cách sau: xác định chuỗi LLR thứ hai thứ i dựa trên chuỗi LLR thứ nhất thứ i và ít nhất một trong số chuỗi LLR thứ hai (i–1) thứ nhất, trong đó i là số nguyên giữa 2 và T.

Tùy chọn, việc giải mã cực có thể được thực hiện dựa trên T chuỗi LLR thứ hai theo cách sau: xác định để thu được kết quả giải mã thứ T dựa trên chuỗi LLR thứ hai thứ T; và xác định kết quả giải mã thứ i dựa trên chuỗi LLR thứ hai thứ i và ít nhất một trong số kết quả giải mã thứ (i+1) đến kết quả giải mã thứ T, trong đó i là số nguyên giữa 1 và T–1.

Phần sau mô tả, bằng cách sử dụng các ví dụ cụ thể, quá trình xác định chuỗi LLR thứ hai và thực hiện việc giải mã cực dựa trên T chuỗi LLR thứ hai.

Ví dụ 1: Giả sử rằng ma trận sinh thứ hai là ma trận sinh thứ hai được thể hiện trên Fig.6C, và việc mã hóa tương ứng với ma trận sinh thứ hai có thể cũng được gọi là việc mã hóa hai ghép nối.

Chuỗi LLR thứ hai thứ i có thể được xác định theo cách sau: xác định chuỗi LLR thứ hai thứ i dựa trên chuỗi LLR thứ nhất thứ i và chuỗi LLR thứ hai thứ (i–1), trong đó chuỗi LLR thứ hai thứ 1 giống với chuỗi LLR thứ nhất thứ 1.

Kết quả giải mã thứ i có thể được xác định theo cách sau: xác định kết quả giải mã thứ i dựa trên kết quả giải mã thứ (i+1), chuỗi LLR thứ nhất thứ (i+1), và chuỗi LLR thứ hai thứ i.

Phần sau mô tả, với tham chiếu đến Fig.17, quá trình giải mã tương ứng với ma trận sinh thứ hai trên.

Fig.17 là sơ đồ dạng giản đồ của quá trình giải mã theo phương án này của sáng chế. Tham chiếu đến Fig.17, l'_i là chuỗi LLR thứ nhất thứ i, l_i là chuỗi LLR thứ hai thứ i, u_i là chuỗi bit thứ i chưa được mã hóa, và c_i là chuỗi bit thứ i được mã hóa, trong đó i là số nguyên giữa 1 và 8. Phép toán f là: $\mathrm{f}(L_1, L_2) = sgn(L_1)\ sgn(L_2)\ min(|L_1|, |L_2|)$. Phép toán g là: $g(u, L_1, L_2) = (-1)^{\widehat{u}_1^{2*i-1}} \cdot L_1 + L_2$, và c được mã hóa để thu được u.

Sau khi nhận N' LLR, đầu nhận chia N' LLR được nhận thành tám chuỗi LLR thứ nhất, trong đó tám chuỗi LLR thứ nhất được ký hiệu là l'_1, l'_2, l'_3, l'_4, l'_5, l'_6, l'_7, và l'_8. Các chuỗi LLR thứ hai tương ứng với tám chuỗi LLR thứ nhất được ký hiệu là l_1, l_2, l_3, l_4, l_5, l_6, l_7, và l_8.

Tham chiếu đến Fig.17. Chuỗi LLR thứ hai thứ 1 l_1 được xác định trước tiên, phép toán f được thực hiện trên chuỗi LLR thứ hai thứ 1 l_1 và chuỗi LLR thứ nhất thứ 2 l'_2 để thu được chuỗi LLR thứ hai thứ 2 l_2, phép toán f được thực hiện trên chuỗi LLR thứ hai thứ 2 l_2 và chuỗi LLR thứ nhất thứ 3 l'_3 để thu được chuỗi LLR thứ 2 l_3, và phương pháp này được áp dụng bằng cách tương tự đến khi tám chuỗi LLR thứ hai thu được. Điều này được biểu thị bằng cách sử dụng các công thức: $l_1 = l'_1$, $l_2 = \mathrm{f}(l'_2, l_1)$, $l_3 = \mathrm{f}(l'_3, l_2)$, $l_4 = \mathrm{f}(l'_4, l_3)$, $l_5 = \mathrm{f}(l'_5, l_4)$, $l_6 = \mathrm{f}(l'_6, l_5)$, $l_7 = \mathrm{f}(l'_7, l_6)$, và $l_8 = \mathrm{f}(l'_8, l_7)$.

Tham chiếu đến Fig.17, chuỗi LLR thứ hai thứ 8 l_8 được nhập vào bộ giải mã

trước tiên để giải mã, để thu được kết quả giải mã thứ 8 u_8, trong đó u_8 bao gồm N bit được giải mã. u_8 được mã hóa để thu được chuỗi bit được mã hóa thứ 8 c_8. Phép toán g được thực hiện trên c_8, l'_8, và l_7 để thu được kết quả phép toán g l_8, và kết quả phép toán g l_8 được nhập vào bộ giải mã để giải mã, để thu được kết quả giải mã thứ 7 u_7. u_7 được mã hóa để thu được chuỗi bit được mã hóa thứ 7 c_7. Phép toán g được thực hiện trên c_7, l'_7, và l_6 để thu được kết quả phép toán g l_7, và kết quả phép toán g l_7 được nhập vào bộ giải mã để giải mã, để thu được kết quả giải mã thứ 6 u_6. Phương pháp này được áp dụng bằng cách tương tự đến khi kết quả giải mã thứ 1 u_1 được xác định.

Ví dụ 2: Giả sử rằng ma trận sinh thứ hai là ma trận sinh thứ hai được thể hiện trên Fig.14, và việc mã hóa tương ứng với ma trận sinh thứ hai có thể cũng được gọi là việc mã hóa bốn ghép nối.

Chuỗi LLR thứ hai thứ i có thể được xác định theo cách sau: xác định chuỗi LLR thứ hai thứ i dựa trên chuỗi LLR thứ nhất thứ i và chuỗi LLR thứ hai thứ (i–2), trong đó i là số nguyên giữa 3 và T. Chuỗi LLR thứ hai thứ 1 giống với chuỗi LLR thứ nhất thứ 1, và chuỗi LLR thứ hai thứ 2 giống với chuỗi LLR thứ nhất thứ 2.

Phần sau mô tả, với tham chiếu đến Fig.18, quá trình giải mã tương ứng với ma trận sinh thứ hai trên.

Fig.18 là sơ đồ dạng giản đồ của quá trình giải mã khác theo phương án này của sáng chế. Phép toán f trên Fig.18 có thể là giống với phép toán g trên Fig.17.

Tham chiếu đến Fig.17. l'_i là chuỗi LLR thứ nhất thứ i. Sau khi nhận N' LLR, đầu nhận chia N' LLR được nhận thành tám chuỗi LLR thứ nhất, trong đó tám chuỗi LLR thứ nhất được ký hiệu là l'_1, l'_2, l'_3, l'_4, l'_5, l'_6, l'_7, và l'_8.

Trước tiên, l''_i được tính toán dựa trên l'_i, trong đó $l''_1 = l'_1$, $l''_2 = l'_2$, $l''_3 = \mathrm{f}(l'_3, l''_1)$, $l''_4 = \mathrm{f}(l'_4, l''_2)$, $l''_5 = \mathrm{f}(l'_5, l''_3)$, $l''_6 = \mathrm{f}(l'_6, l''_4)$, $l''_7 = \mathrm{f}(l'_7, l''_5)$, và $l''_8 = \mathrm{f}(l'_8, l''_6)$. l''_i là chuỗi LLR thứ hai thứ i.

Sau đó, l_i được tính toán dựa trên l''_i, trong đó $l_8 = \mathrm{f}(l''_8, l''_7)$, $l_7 = l''_7$, $l_5 = l''_5$, $l_3 = l''_3$, và $l_1 = l''_1$.

Sau đó, việc giải mã được thực hiện dựa trên các tham số được tính toán trên: l_8 được nhập vào bộ giải mã để giải mã, để thu được kết quả giải mã thứ 8 u_8, trong đó u_8 bao gồm N bit được giải mã. u_8 được mã hóa để thu được chuỗi bit được mã hóa

thứ 8 c_8. Phép toán g được thực hiện trên c_8, l_8'', và l_7'', và kết quả phép toán g t_7 được nhập vào bộ giải mã để giải mã, để thu được kết quả giải mã thứ 7 u_7. u_7 được mã hóa để thu được chuỗi bit được mã hóa thứ 7 c_7. Phép toán g được thực hiện trên $c_8 + c_7$, l_8', và l_6'' để thu được kết quả phép toán g t_6, và phép toán g được thực hiện trên t_6 và t_5 để thu được kết quả phép toán g t_6, trong đó t_5 là kết quả của phép toán g trên c_7, l_7', và l_5''. t_6 được nhập vào bộ giải mã để giải mã, để thu được kết quả giải mã thứ 6 u_6. Phương pháp này được áp dụng bằng cách tương tự đến khi kết quả giải mã thứ 1 u_1 được xác định.

Phần sau mô tả hiệu suất giải mã của phương pháp giải mã trong sáng chế với tham chiếu đến Fig.19.

Fig.19 là sơ đồ dạng giản đồ của hiệu suất giải mã theo phương án của sáng chế. Tham chiếu đến Fig.19. Trục hoành biểu diễn tỷ số tín hiệu trên nhiễu (signal to noise ratio, SNR), và trục tung biểu diễn tỷ lệ lỗi khối (Block Error Rate, BLER).

Tham chiếu đến Fig.19. Khi độ dài mã là 2048, số lượng bit thông tin là 1024, và không có việc ghép nối được thực hiện (cách hiện có), đường nét đứt thể hiện đường cong hiệu suất. Khi độ dài mã là 16384, số lượng K bit thông tin là 8129, và phép toán hai ghép nối được thực hiện (ví dụ, Fig.6C thể hiện ma trận sinh thứ hai), đường nét liền thể hiện đường cong hiệu suất. Có thể nhận biết được từ Fig.19 rằng độ lợi hiệu suất có thể là khoảng 1 dB theo cách được thể hiện trong sáng chế.

Trong quá trình ứng dụng thực tế, so với mã cực dài, mã cực ghép nối có ít độ phức tạp mà không có tổn hao hiệu suất. Khi độ dài mã tăng đến giá trị cụ thể, việc ghép nối trong phạm vi lớn hơn không thể đem lại độ lợi hiệu suất đáng kể. Phần sau đề xuất mô tả với tham chiếu đến Fig.20A.

FIG.20A là sơ đồ dạng giản đồ khác của hiệu suất giải mã theo phương án này của sáng chế. Tham chiếu đến Fig.20A. Khi độ dài mã là 65536, số lượng K bit thông tin là 32768, và không có việc ghép nối được thực hiện (cách hiện có), đường nét liền thể hiện đường cong hiệu suất. Khi độ dài mã là 65536, số lượng K bit thông tin là 32768, và phép toán hai ghép nối được thực hiện (ví dụ, Fig.6C thể hiện ma trận sinh thứ hai), đường nét đứt thể hiện đường cong hiệu suất. Khi độ dài mã là 65536, số lượng K bit thông tin là 32768, và phép toán bốn ghép nối được thực hiện (ví dụ, Fig.14 thể hiện ma trận sinh thứ hai), đường nét đứt khác thể hiện đường cong hiệu suất.

FIG.20B vẫn là sơ đồ dạng giản đồ khác của hiệu suất giải mã theo phương án này của sáng chế. Tham chiếu đến Fig.20B. Khi độ dài mã là 131072, số lượng K bit thông tin là 65536, và không có việc ghép nối được thực hiện (cách hiện có), đường nét liền thể hiện đường cong hiệu suất. Khi độ dài mã là 131072, số lượng K bit thông tin là 65536, và phép toán hai ghép nối được thực hiện (ví dụ, Fig.6C thể hiện ma trận sinh thứ hai), đường nét đứt thể hiện đường cong hiệu suất. Khi độ dài mã là 131072, số lượng K bit thông tin là 65536, và phép toán bốn ghép nối được thực hiện (ví dụ, Fig.14 thể hiện ma trận sinh thứ hai), đường nét đứt khác thể hiện đường cong hiệu suất.

Khi phạm vi ghép nối là lớn hơn, độ phức tạp mã hóa/giải mã là cao hơn. Ngoài ra, có thể nhận biết, từ Fig.20A và Fig.20B, rằng phạm vi ghép nối hoặc độ rộng có thể bị giới hạn ở một mức độ nào đó, hoặc mức độ ghép nối phù hợp có thể được lựa chọn, sao cho độ phức tạp triển khai phần mềm và phần cứng có thể được giảm nhiều nhất có thể mà không có tổn hao hiệu suất.

Fig.21 là sơ đồ dạng giản đồ của kết cấu của bộ máy mã hóa theo phương án của sáng chế. Tham chiếu đến Fig.21. Bộ máy mã hóa 10 có thể bao gồm mô-đun thu 11, mô-đun xác định 12, mô-đun tạo ra 13, và mô-đun mã hóa 14.

Mô-đun thu 11 được tạo cấu hình để thu được K bit cần được mã hóa, trong đó K là số nguyên dương.

Mô-đun xác định 12 được tạo cấu hình để xác định ma trận sinh thứ nhất. Ma trận sinh thứ nhất bao gồm ít nhất hai khối con được phân phối dựa trên mối quan hệ vị trí được thiết lập trước, và khối con bao gồm nhiều lõi ma trận sinh thứ nhất.

Mô-đun tạo ra 13 được tạo cấu hình để tạo ra ma trận sinh thứ hai dựa trên ma trận sinh thứ nhất. Ma trận sinh thứ hai bao gồm T khối con, và mối quan hệ vị trí giữa hai khối con liền kề của T khối con được xác định dựa trên mối quan hệ vị trí được thiết lập trước, trong đó T là số nguyên dương.

Mô-đun mã hóa 14 được tạo cấu hình để mã hóa cực K bit cần được mã hóa dựa trên ma trận sinh thứ hai, để thu được các bit được mã hóa.

Tùy chọn, mô-đun thu 11 có thể thực hiện bước S301 trong phương án trên Fig.3.

Tùy chọn, mô-đun xác định 12 có thể thực hiện bước S302 trong phương án trên Fig.3.

Tùy chọn, mô-đun tạo ra 13 có thể thực hiện bước S303 trong phương án trên

Fig.3.

Tùy chọn, mô-đun mã hóa 14 có thể thực hiện bước S304 trong phương án trên Fig.3.

Cần lưu ý rằng bộ máy mã hóa được thể hiện trong phương án này của sáng chế có thể triển khai các giải pháp kỹ thuật được thể hiện trong các phương án phương pháp trên. Các nguyên tắc triển khai và các hiệu quả có lợi của chúng tương tự với của các phương án phương pháp trên. Các chi tiết không được mô tả ở đây lần nữa.

Trong triển khai khả thi, mối quan hệ vị trí giữa hai khối con liền kề của T khối con giống với mối quan hệ vị trí được thiết lập trước.

Trong triển khai khả thi, phần chồng lấn hiện có trong ít nhất hai khối con.

Trong triển khai khả thi, đường chéo thứ nhất của khối con bao gồm các lõi ma trận sinh thứ nhất.

Trong triển khai khả thi, nhiều lõi ma trận sinh thứ nhất trong khối con được phân phối dưới dạng tam giác dưới.

Trong triển khai khả thi, sự phân phối của các lõi ma trận sinh thứ nhất trong khối con giống với sự phân phối của các phần tử thứ nhất trong lõi ma trận sinh thứ hai, số lượng phần tử được bao gồm trong lõi ma trận sinh thứ hai giống với số lượng ma trận con được bao gồm trong khối con, và ma trận con được bao gồm trong khối con là lõi ma trận sinh thứ nhất hoặc ma trận không.

Trong triển khai khả thi, ma trận sinh thứ nhất bao gồm hai khối con.

Trong triển khai khả thi, số lượng ma trận con được bao gồm trong khối con là 2*2, và ma trận con được bao gồm trong khối con là lõi ma trận sinh thứ nhất hoặc ma trận không.

Trong triển khai khả thi, ma trận sinh thứ nhất bao gồm khối con thứ nhất và khối con thứ hai, và ma trận con thứ nhất trong khối con thứ nhất chồng lấn ma trận con thứ hai trong khối con thứ hai; và

tọa độ của ma trận con thứ nhất trong khối con thứ nhất là (2, 2), và tọa độ của ma trận con thứ hai trong khối con thứ hai là (1, 1).

Trong triển khai khả thi, số lượng ma trận con được bao gồm trong khối con là 4*4, và ma trận con được bao gồm trong khối con là lõi ma trận sinh thứ nhất hoặc ma trận không.

Trong triển khai khả thi, ma trận sinh thứ nhất bao gồm khối con thứ nhất và khối con thứ hai, và bốn ma trận con thứ nhất trong khối con thứ nhất chồng lấn bốn ma trận thứ hai trong khối con thứ hai.

Các tọa độ của bốn ma trận con thứ nhất trong khối con thứ nhất là (3, 3), (3, 4), (4, 3), và (4, 4); và

các tọa độ của bốn ma trận con thứ hai trong khối con thứ hai là (1, 1), (1, 2), (2, 1), và (2, 2).

Trong triển khai khả thi, K bit cần được mã hóa là các bit thông tin. Mô-đun mã hóa 14 được tạo cấu hình cụ thể để:

xác định K kênh con với độ tin cậy cao nhất trong nhiều kênh con tương ứng với K bit cần được mã hóa;

xác định các vị trí của K bit cần được mã hóa dựa trên K kênh con với độ tin cậy cao nhất;

xác định chuỗi cần được mã hóa dựa trên các vị trí của K bit cần được mã hóa, trong đó chuỗi cần được mã hóa bao gồm K bit cần được mã hóa và các bit đóng băng; và

mã hóa cực chuỗi cần được mã hóa dựa trên ma trận sinh thứ hai, để thu được các bit được mã hóa.

Trong triển khai khả thi, nhiều kênh con bao gồm P nhóm kênh con, trong đó P là số nguyên dương. Mô-đun mã hóa 14 được tạo cấu hình cụ thể để:

xác định X_i kênh con thứ nhất từ nhóm kênh con thứ i dựa trên độ tin cậy của nhóm kênh con thứ i, trong đó X_i kênh con thứ nhất là $X_i$kênh con với độ tin cậy cao nhất trong nhóm kênh con thứ i, i là số nguyên, $1 \leq i \leq P$, X_i là số nguyên dương, và $\sum_{i=1}^{i=P} X_i = K$.

K kênh con với độ tin cậy cao nhất bao gồm các kênh con thứ nhất.

Cần lưu ý rằng bộ máy mã hóa được thể hiện trong phương án này của sáng chế có thể triển khai các giải pháp kỹ thuật được thể hiện trong các phương án phương pháp trên. Các nguyên tắc triển khai và các hiệu quả có lợi của chúng tương tự với của các phương án phương pháp trên. Các chi tiết không được mô tả ở đây lần nữa.

Fig.22 là sơ đồ dạng giản đồ của kết cấu của bộ máy giải mã theo phương án của

sáng chế. Tham chiếu đến Fig.22. Bộ máy giải mã 20 có thể bao gồm mô-đun nhận 21 và mô-đun giải mã 22.

Mô-đun nhận 21 được tạo cấu hình để nhận thông tin bit được mã hóa cực.

Mô-đun giải mã 22 được tạo cấu hình để giải mã cực thông tin bit dựa trên ma trận sinh thứ hai, để thu được các bit được giải mã cực.

Ma trận sinh thứ hai được tạo ra dựa trên ma trận sinh thứ nhất, ma trận sinh thứ nhất bao gồm ít nhất hai khối con được phân phối dựa trên mối quan hệ vị trí được thiết lập trước, khối con bao gồm nhiều lõi ma trận sinh thứ nhất, ma trận sinh thứ hai bao gồm T khối con, và mối quan hệ vị trí giữa hai khối con liền kề của T khối con được xác định dựa trên mối quan hệ vị trí được thiết lập trước, trong đó T là số nguyên dương.

Tùy chọn, mô-đun nhận 21 có thể thực hiện bước S1601 trong phương án trên Fig.16.

Tùy chọn, mô-đun giải mã 22 có thể thực hiện bước S1602 trong phương án trên Fig.16.

Cần lưu ý rằng bộ máy giải mã được thể hiện trong phương án này của sáng chế có thể triển khai các giải pháp kỹ thuật được thể hiện trong các phương án phương pháp trên. Các nguyên tắc triển khai và các hiệu quả có lợi của chúng tương tự với của các phương án phương pháp trên. Các chi tiết không được mô tả ở đây lần nữa.

Trong triển khai khả thi, mối quan hệ vị trí giữa hai khối con liền kề của T khối con giống với mối quan hệ vị trí được thiết lập trước.

Trong triển khai khả thi, phần chồng lấn hiện có trong ít nhất hai khối con.

Trong triển khai khả thi, đường chéo thứ nhất của khối con bao gồm các lõi ma trận sinh thứ nhất.

Trong triển khai khả thi, nhiều lõi ma trận sinh thứ nhất trong khối con được phân phối dưới dạng tam giác dưới.

Trong triển khai khả thi, sự phân phối của các lõi ma trận sinh thứ nhất trong khối con giống với sự phân phối của các phần tử thứ nhất trong lõi ma trận sinh thứ hai, số lượng phần tử được bao gồm trong lõi ma trận sinh thứ hai giống với số lượng phần tử được bao gồm trong khối con, và phần tử được bao gồm trong khối con là lõi ma trận sinh thứ nhất hoặc ma trận không.

Trong triển khai khả thi, ma trận sinh thứ nhất bao gồm hai khối con.

Trong triển khai khả thi, số lượng phần tử được bao gồm trong khối con là 2*2, và phần tử được bao gồm trong khối con là lõi ma trận sinh thứ nhất hoặc ma trận không.

Trong triển khai khả thi, ma trận sinh thứ nhất bao gồm khối con thứ nhất và khối con thứ hai, và phần tử thứ nhất trong khối con thứ nhất chồng lấn phần tử thứ hai trong khối con thứ hai; và

tọa độ của phần tử thứ nhất trong khối con thứ nhất là (2, 2), và tọa độ của phần tử thứ hai trong khối con thứ hai là (1, 1).

Trong triển khai khả thi, số lượng phần tử được bao gồm trong khối con là 4*4, và phần tử được bao gồm trong khối con là lõi ma trận sinh thứ nhất hoặc ma trận không.

Trong triển khai khả thi, ma trận sinh thứ nhất bao gồm khối con thứ nhất và khối con thứ hai, và bốn phần tử thứ nhất trong khối con thứ nhất chồng lấn bốn phần tử thứ hai trong khối con thứ hai.

Các tọa độ của bốn phần tử thứ nhất trong khối con thứ nhất là (3, 3), (3, 4), (4, 3), và (4, 4); và

các tọa độ của bốn phần tử thứ hai trong khối con thứ hai là (1, 1), (1, 2), (2, 1), và (2, 2).

Trong triển khai khả thi, thông tin bit bao gồm N' chuỗi logarit tỷ lệ hợp lý (log-likelihood ratio, LLR) thứ nhất, trong đó N' là số nguyên dương.

Trong triển khai khả thi, N' LLR thứ nhất bao gồm T chuỗi LLR thứ nhất, và chuỗi LLR thứ nhất bao gồm ít nhất hai LLR thứ nhất. Mô-đun giải mã 22 được tạo cấu hình cụ thể để:

xác định T chuỗi LLR thứ hai tương ứng với T chuỗi LLR thứ nhất, trong đó một trong số chuỗi LLR thứ nhất tương ứng với một hoặc nhiều nhóm bit chưa được mã hóa, và một trong số chuỗi LLR thứ hai tương ứng với một nhóm bit chưa được mã hóa; và

thực hiện việc giải mã cực dựa trên T chuỗi LLR thứ hai.

Trong triển khai khả thi, mô-đun giải mã 22 được tạo cấu hình cụ thể để:

xác định chuỗi LLR thứ hai thứ i dựa trên chuỗi LLR thứ nhất thứ i và ít nhất một trong số chuỗi LLR thứ hai (i–1) thứ nhất, trong đó i là số nguyên giữa 2 và T.

Trong triển khai khả thi, mức độ ghép nối của khối mã là 2. Mô-đun giải mã 22 được tạo cấu hình cụ thể để:

xác định chuỗi LLR thứ hai thứ i dựa trên chuỗi LLR thứ nhất thứ i và chuỗi LLR

thứ hai thứ (i–1).

Trong triển khai khả thi, chuỗi LLR thứ hai thứ 1 giống với chuỗi LLR thứ nhất thư 1.

Trong triển khai khả thi, mức độ ghép nối của khối mã là 4. Mô-đun giải mã 22 được tạo cấu hình cụ thể để:

xác định chuỗi LLR thứ hai thứ i dựa trên chuỗi LLR thứ nhất thứ i và chuỗi LLR thứ hai thứ (i–2), trong đó i là số nguyên giữa 3 và T.

Trong triển khai khả thi, chuỗi LLR thứ hai thứ 1 giống với chuỗi LLR thứ nhất thứ 1; và

chuỗi LLR thứ hai thứ 2 giống với chuỗi LLR thứ nhất thứ 2.

Trong triển khai khả thi, mô-đun giải mã 22 được tạo cấu hình cụ thể để:

xác định để thu được kết quả giải mã thứ T dựa trên chuỗi LLR thứ hai thứ T; và

xác định kết quả giải mã thứ i dựa trên chuỗi LLR thứ hai thứ i và ít nhất một trong số kết quả giải mã thứ (i+1) đến kết quả giải mã thứ T, trong đó i là số nguyên giữa 1 và T–1.

Trong triển khai khả thi, mức độ ghép nối của khối mã là 2. Mô-đun giải mã 22 được tạo cấu hình cụ thể để:

xác định kết quả giải mã thứ i dựa trên kết quả giải mã thứ (i+1), chuỗi LLR thứ nhất thứ (i+1) thứ nhất, và chuỗi LLR thứ hai thứ i.

Cần lưu ý rằng bộ máy giải mã được thể hiện trong phương án này của sáng chế có thể triển khai các giải pháp kỹ thuật được thể hiện trong các phương án phương pháp trên. Các nguyên tắc triển khai và các hiệu quả có lợi của chúng tương tự với của các phương án phương pháp trên. Các chi tiết không được mô tả ở đây lần nữa.

Fig.23 là sơ đồ dạng giản đồ của kết cấu của bộ máy mã hóa khác theo phương án của sáng chế. Tham chiếu đến Fig.23. Bộ máy mã hóa 30 có thể bao gồm mô-đun thu 31, mô-đun xác định 32, mô-đun tạo ra 33, và mô-đun mã hóa 34.

Mô-đun thu 31 được tạo cấu hình để thu được K bit cần được mã hóa, trong đó K là số nguyên dương.

Mô-đun xác định 32 được tạo cấu hình để xác định ma trận sinh thứ nhất. Ma trận sinh thứ nhất bao gồm khối ma trận thứ nhất và khối ma trận thứ hai, khối ma trận thứ nhất được đặt ở góc trên bên trái của ma trận sinh thứ nhất, khối ma trận thứ hai được

đặt ở góc dưới bên phải của ma trận sinh thứ nhất, khối ma trận thứ nhất giống với khối ma trận thứ hai, và khoảng cách giữa phần tử thứ nhất trong khối ma trận thứ nhất và phần tử thứ hai trong khối ma trận thứ hai là u theo hướng đường chéo của ma trận sinh thứ nhất, trong đó u là số nguyên lớn hơn hoặc bằng 1.

Mô-đun tạo ra 33 được tạo cấu hình để tạo ra ma trận sinh thứ hai dựa trên độ dài mã hóa và ma trận sinh thứ nhất. Ma trận sinh thứ hai bao gồm T ma trận sinh thứ nhất, T ma trận sinh thứ nhất được phân phối dọc theo đường chéo của ma trận sinh thứ hai, và khối ma trận thứ nhất của ma trận sinh thứ nhất thứ (a+1) trong T ma trận sinh thứ nhất chồng lấn khối ma trận thứ hai của ma trận sinh thứ nhất thứ a, trong đó a là số nguyên lớn hơn hoặc bằng 1, và T là số nguyên lớn hơn hoặc bằng 2.

Mô-đun mã hóa 34 được tạo cấu hình để mã hóa cực K bit cần được mã hóa dựa trên ma trận sinh thứ hai, để thu được các bit được mã hóa.

Tùy chọn, mô-đun thu 31 có thể thực hiện bước S1001 trong phương án trên Fig.10.

Tùy chọn, mô-đun xác định 32 có thể thực hiện bước S1002 trong phương án trên Fig.10.

Tùy chọn, mô-đun tạo ra 33 có thể thực hiện bước S1003 trong phương án trên Fig.10.

Tùy chọn, mô-đun mã hóa 34 có thể thực hiện bước S1004 trong phương án trên Fig.10.

Cần lưu ý rằng bộ máy mã hóa được thể hiện trong phương án này của sáng chế có thể triển khai các giải pháp kỹ thuật được thể hiện trong các phương án phương pháp trên. Các nguyên tắc triển khai và các hiệu quả có lợi của chúng tương tự với của các phương án phương pháp trên. Các chi tiết không được mô tả ở đây lần nữa.

Trong triển khai khả thi, không có phần tử chồng lấn hiện có trong khối ma trận thứ nhất và khối ma trận thứ hai.

Trong triển khai khả thi, kích thước của ma trận sinh thứ nhất là v*v, và phần tử trong ma trận sinh thứ nhất thỏa mãn $a_{i,j} = a_{i+u,j+u}$, trong đó

i là số nguyên, j là số nguyên, v là số nguyên dương, u là số nguyên, $1 \leq i < \text{v}$, $1 \leq j < \text{v}$, $1 < i + u \leq \text{v}$, và $1 < j + u \leq \text{v}$.

Trong triển khai khả thi, các phần tử trong ma trận sinh thứ nhất đối xứng dọc theo đường chéo phụ của ma trận sinh thứ nhất.

Trong triển khai khả thi, T là số nguyên nhỏ nhất mà cho phép điều kiện thứ nhất được thỏa mãn, và điều kiện thứ nhất là kích thước của ma trận sinh thứ hai lớn hơn hoặc bằng độ dài mã hóa.

Trong triển khai khả thi, T thỏa mãn mối quan hệ sau:

$v + (T - 1) * u < N' \leq v + T * u$, trong đó

v là kích thước của ma trận sinh thứ nhất, N' là độ dài mã hóa, và N' là số nguyên lớn hơn 1.

Cần lưu ý rằng bộ máy mã hóa được thể hiện trong phương án này của sáng chế có thể triển khai các giải pháp kỹ thuật được thể hiện trong các phương án phương pháp trên. Các nguyên tắc triển khai và các hiệu quả có lợi của chúng tương tự với của các phương án phương pháp trên. Các chi tiết không được mô tả ở đây lần nữa.

Fig.24 là sơ đồ dạng giản đồ của kết cấu của bộ máy giải mã khác theo phương án của sáng chế. Tham chiếu đến Fig.24. Bộ máy giải mã 40 có thể bao gồm mô-đun nhận 41 và mô-đun giải mã 42.

Mô-đun nhận 41 được tạo cấu hình để nhận thông tin bit được mã hóa cực.

Mô-đun giải mã 42 được tạo cấu hình để giải mã cực thông tin bit dựa trên ma trận sinh thứ hai, để thu được các bit được giải mã cực. Ma trận sinh thứ hai được tạo ra dựa trên ma trận sinh thứ nhất.

Ma trận sinh thứ nhất bao gồm khối ma trận thứ nhất và khối ma trận thứ hai, khối ma trận thứ nhất được đặt ở góc trên bên trái của ma trận sinh thứ nhất, khối ma trận thứ hai được đặt ở góc dưới bên phải của ma trận sinh thứ nhất, khối ma trận thứ nhất giống với khối ma trận thứ hai, và khoảng cách giữa phần tử thứ nhất trong khối ma trận thứ nhất và phần tử thứ hai trong khối ma trận thứ hai là u theo hướng đường chéo của ma trận sinh thứ nhất, trong đó u là số nguyên lớn hơn hoặc bằng 1.

Ma trận sinh thứ hai bao gồm T ma trận sinh thứ nhất, T ma trận sinh thứ nhất được phân phối dọc theo đường chéo của ma trận sinh thứ hai, và khối ma trận thứ nhất của ma trận sinh thứ nhất thứ (a+1) trong T ma trận sinh thứ nhất chồng lấn khối ma trận thứ hai của ma trận sinh thứ nhất thứ a, trong đó a là số nguyên lớn hơn hoặc bằng 1, và T là số nguyên lớn hơn hoặc bằng 2.

Tùy chọn, mô-đun nhận 41 có thể thực hiện bước S1601 trong phương án trên Fig.16.

Tùy chọn, mô-đun giải mã 42 có thể thực hiện bước S1602 trong phương án trên Fig.16.

Cần lưu ý rằng bộ máy giải mã được thể hiện trong phương án này của sáng chế có thể triển khai các giải pháp kỹ thuật được thể hiện trong các phương án phương pháp trên. Các nguyên tắc triển khai và các hiệu quả có lợi của chúng tương tự với của các phương án phương pháp trên. Các chi tiết không được mô tả ở đây lần nữa.

Trong triển khai khả thi, không có phần tử chồng lấn hiện có trong khối ma trận thứ nhất và khối ma trận thứ hai.

Trong triển khai khả thi, kích thước của ma trận sinh thứ nhất là v*v, và phần tử trong ma trận sinh thứ nhất thỏa mãn $a_{i,j} = a_{i+u,j+u}$, trong đó

i là số nguyên, j là số nguyên, v là số nguyên dương, u là số nguyên, $1 \leq i < \mathrm{v}$, $1 \leq j < \mathrm{v}$, $1 < i + u \leq \mathrm{v}$, và $1 < j + u \leq \mathrm{v}$.

Trong triển khai khả thi, các phần tử trong ma trận sinh thứ nhất đối xứng dọc theo đường chéo phụ của ma trận sinh thứ nhất.

Trong triển khai khả thi, T là số nguyên nhỏ nhất mà cho phép điều kiện thứ nhất được thỏa mãn, và điều kiện thứ nhất là kích thước của ma trận sinh thứ hai lớn hơn hoặc bằng độ dài mã hóa.

Trong triển khai khả thi, T thỏa mãn mối quan hệ sau:

$\mathrm{v} + (\mathrm{T} - 1) * \mathrm{u} < N' \leq \mathrm{v} + \mathrm{T} * \mathrm{u}$, trong đó

v là kích thước của ma trận sinh thứ nhất, N' là độ dài mã hóa, và N' là số nguyên lớn hơn 1.

Trong triển khai khả thi, thông tin bit bao gồm N' chuỗi logarit tỷ lệ hợp lý (log-likelihood ratio, LLR) thứ nhất, trong đó N' là số nguyên dương.

Trong triển khai khả thi, N' LLR thứ nhất bao gồm T chuỗi LLR thứ nhất, và chuỗi LLR thứ nhất bao gồm ít nhất hai LLR thứ nhất. Mô-đun giải mã 42 được tạo cấu hình cụ thể để:

xác định T chuỗi LLR thứ hai tương ứng với T chuỗi LLR thứ nhất, trong đó một trong số chuỗi LLR thứ nhất tương ứng với một hoặc nhiều nhóm bit chưa được mã hóa,

và một trong số chuỗi LLR thứ hai tương ứng với một nhóm bit chưa được mã hóa; và

thực hiện việc giải mã cực dựa trên T chuỗi LLR thứ hai.

Trong triển khai khả thi, mô-đun giải mã 42 được tạo cấu hình cụ thể để:

xác định chuỗi LLR thứ hai thứ i dựa trên chuỗi LLR thứ nhất thứ i và ít nhất một trong số chuỗi LLR thứ hai (i–1) thứ nhất, trong đó i là số nguyên giữa 2 và T.

Trong triển khai khả thi, mức độ ghép nối của khối mã là 2. Mô-đun giải mã 42 được tạo cấu hình cụ thể để:

xác định chuỗi LLR thứ hai thứ i dựa trên chuỗi LLR thứ nhất thứ i và chuỗi LLR thứ hai thứ (i–1).

Trong triển khai khả thi, chuỗi LLR thứ hai thứ 1 giống với chuỗi LLR thứ nhất thư 1.

Trong triển khai khả thi, mức độ ghép nối của khối mã là 4. Mô-đun giải mã 42 được tạo cấu hình cụ thể để:

xác định chuỗi LLR thứ hai thứ i dựa trên chuỗi LLR thứ nhất thứ i và chuỗi LLR thứ hai thứ (i–2), trong đó i là số nguyên giữa 3 và T.

Trong triển khai khả thi, chuỗi LLR thứ hai thứ 1 giống với chuỗi LLR thứ nhất thứ 1; và

chuỗi LLR thứ hai thứ 2 giống với chuỗi LLR thứ nhất thứ 2.

Trong triển khai khả thi, mô-đun giải mã 42 được tạo cấu hình cụ thể để:

xác định để thu được kết quả giải mã thứ T dựa trên chuỗi LLR thứ hai thứ T; và

xác định kết quả giải mã thứ i dựa trên chuỗi LLR thứ hai thứ i và ít nhất một trong số kết quả giải mã thứ (i+1) đến kết quả giải mã thứ T, trong đó i là số nguyên giữa 1 và T–1.

Trong triển khai khả thi, mức độ ghép nối của khối mã là 2. Mô-đun giải mã 42 được tạo cấu hình cụ thể để:

xác định kết quả giải mã thứ i dựa trên kết quả giải mã thứ (i+1), chuỗi LLR thứ nhất thứ (I+1) thứ nhất, và chuỗi LLR thứ hai thứ i.

Cần lưu ý rằng bộ máy giải mã được thể hiện trong phương án này của sáng chế có thể triển khai các giải pháp kỹ thuật được thể hiện trong các phương án phương pháp trên. Các nguyên tắc triển khai và các hiệu quả có lợi của chúng tương tự với của các phương án phương pháp trên. Các chi tiết không được mô tả ở đây lần nữa.

Fig.25 là sơ đồ dạng giản đồ của kết cấu phần cứng của vẫn bộ máy mã hóa khác theo phương án của sáng chế. Tham chiếu đến Fig.25. Bộ máy mã hóa 50 có thể bao gồm bộ xử lý 51 và bộ nhớ 52.

Bộ nhớ 52 được tạo cấu hình để lưu trữ chương trình máy tính, và có thể còn được tạo cấu hình để lưu trữ dữ liệu trung gian.

Bộ xử lý 51 được tạo cấu hình để thực thi chương trình máy tính được lưu trữ trong bộ nhớ, để triển khai các bước trong các phương pháp mã hóa trên. Đối với các chi tiết, tham chiếu đến mô tả trong các phương án phương pháp trên.

Tùy chọn, bộ nhớ 52 có thể là độc lập, hoặc có thể được tích hợp với bộ xử lý 51. Trong một số triển khai, bộ nhớ 52 thậm chí có thể được đặt bên ngoài bộ máy mã hóa 50.

Khi bộ nhớ 52 là thành phần độc lập với bộ xử lý 51, bộ máy mã hóa 50 có thể còn bao gồm bus 53 được tạo cấu hình để kết nối bộ nhớ 52 và bộ xử lý 51.

Tùy chọn, bộ máy mã hóa 50 có thể còn bao gồm bộ truyền. Ví dụ, bộ truyền được tạo cấu hình để gửi các bit được mã hóa.

Bộ máy mã hóa 50 được đề xuất trong phương án này có thể là thiết bị đầu cuối hoặc thiết bị mạng, và có thể được tạo cấu hình để thực hiện các phương pháp mã hóa trên. Các triển khai và các hiệu quả kỹ thuật của chúng là tương tự với của các phương pháp mã hóa. Các chi tiết không được mô tả ở đây lần nữa trong phương án này.

Fig.26 là sơ đồ dạng giản đồ của kết cấu phần cứng của vẫn bộ máy giải mã khác theo phương án của sáng chế. Tham chiếu đến Fig.26. Bộ máy giải mã 60 có thể bao gồm bộ xử lý 61 và bộ nhớ 62.

Bộ nhớ 62 được tạo cấu hình để lưu trữ chương trình máy tính, và có thể còn được tạo cấu hình để lưu trữ dữ liệu trung gian.

Bộ xử lý 61 được tạo cấu hình để thực thi chương trình máy tính được lưu trữ trong bộ nhớ, để triển khai các bước trong các phương pháp giải mã trên. Đối với các chi tiết, tham chiếu đến mô tả trong các phương án phương pháp trên.

Tùy chọn, bộ nhớ 62 có thể là độc lập, hoặc có thể được tích hợp với bộ xử lý 61. Trong một số triển khai, bộ nhớ 62 thậm chí có thể được đặt bên ngoài bộ máy mã hóa 60.

Khi bộ nhớ 62 là thiết bị độc lập với bộ xử lý 61, bộ máy giải mã 60 có thể còn

bao gồm bus 63 được tạo cấu hình để kết nối bộ nhớ 62 và bộ xử lý 61.

Tùy chọn, bộ máy giải mã 60 có thể còn bao gồm bộ nhận. Ví dụ, bộ nhận được tạo cấu hình để nhận thông tin bit được mã hóa cực.

Bộ máy giải mã 60 được đề xuất trong phương án này có thể là thiết bị đầu cuối hoặc thiết bị mạng, và có thể được tạo cấu hình để thực hiện các phương pháp giải mã trên. Các triển khai và các hiệu quả kỹ thuật của chúng là tương tự với của các phương pháp giải mã. Các chi tiết không được mô tả ở đây lần nữa trong phương án này.

Fig.27 là sơ đồ dạng giản đồ của kết cấu của bộ máy mã hóa khác nữa theo phương án của sáng chế. Tham chiếu đến Fig.27. Bộ máy mã hóa 70 có thể bao gồm giao diện đầu vào 71 và mạch logic 72.

Giao diện đầu vào 71 được tạo cấu hình để thu được K bit cần được mã hóa, trong đó K là số nguyên dương.

Mạch logic 72 được tạo cấu hình để: xác định ma trận sinh thứ nhất, trong đó ma trận sinh thứ nhất bao gồm ít nhất hai khối con được phân phối dựa trên mối quan hệ vị trí được thiết lập trước, và khối con bao gồm nhiều lõi ma trận sinh thứ nhất; tạo ra ma trận sinh thứ hai dựa trên ma trận sinh thứ nhất, trong đó ma trận sinh thứ hai bao gồm T khối con, và mối quan hệ vị trí giữa hai khối con liền kề của T khối con được xác định dựa trên mối quan hệ vị trí được thiết lập trước, trong đó T là số nguyên dương; và mã hóa cực K bit cần được mã hóa dựa trên ma trận sinh thứ hai, để thu được các bit được mã hóa.

Tùy chọn, giao diện đầu vào 71 có thể có các chức năng của mô-đun thu 11 trong phương án trên Fig.21. Mạch logic 72 có thể có các chức năng của mô-đun xác định 11, mô-đun tạo ra 13, và mô-đun mã hóa 14 trong phương án trên Fig.21.

Tùy chọn, mạch logic 72 có thể có các chức năng của bộ xử lý 61 trong phương án trên Fig.25. Mạch logic 72 có thể còn thực hiện các bước khác trong các phương pháp mã hóa.

Tùy chọn, bộ máy mã hóa 70 có thể còn bao gồm giao diện đầu ra. Ví dụ, giao diện đầu ra có thể xuất ra các bit được mã hóa.

Bộ máy mã hóa 70 được đề xuất trong phương án này của sáng chế có thể triển khai các giải pháp kỹ thuật được thể hiện trong các phương án phương pháp trên. Các nguyên tắc triển khai và các hiệu quả có lợi của chúng tương tự với các phương án

phương pháp. Các chi tiết không được mô tả ở đây lần nữa.

Fig.28 là sơ đồ dạng giản đồ của kết cấu của bộ máy giải mã khác nữa theo phương án của sáng chế. Tham chiếu đến Fig.28. Bộ máy giải mã 80 có thể bao gồm giao diện đầu vào 81 và mạch logic 82.

Giao diện đầu vào 81 được tạo cấu hình để nhận thông tin bit được mã hóa cực.

Mạch logic 82 được tạo cấu hình để giải mã cực thông tin bit dựa trên ma trận sinh thứ hai, để thu được các bit được giải mã cực. Ma trận sinh thứ hai được tạo ra dựa trên ma trận sinh thứ nhất, ma trận sinh thứ nhất bao gồm ít nhất hai khối con được phân phối dựa trên mối quan hệ vị trí được thiết lập trước, khối con bao gồm nhiều lõi ma trận sinh thứ nhất, ma trận sinh thứ hai bao gồm T khối con, và mối quan hệ vị trí giữa hai khối con liền kề của T khối con được xác định dựa trên mối quan hệ vị trí được thiết lập trước, trong đó T là số nguyên dương.

Tùy chọn, giao diện đầu vào 81 có thể có các chức năng của mô-đun nhận 21 trong phương án trên Fig.22. Mạch logic 82 có thể có các chức năng của mô-đun giải mã 22 trong phương án trên Fig.22.

Tùy chọn, giao diện đầu vào 81 có thể có các chức năng của bộ nhận trong phương án trên Fig.26. Mạch logic 82 có thể có các chức năng của bộ xử lý 61 trong phương án trên Fig.26. Mạch logic 82 có thể còn thực hiện các bước khác trong các phương pháp giải mã.

Tùy chọn, bộ máy giải mã 80 có thể còn bao gồm giao diện đầu ra. Ví dụ, giao diện đầu ra có thể xuất ra kết quả giải mã.

Bộ máy giải mã 80 được đề xuất trong phương án này của sáng chế có thể triển khai các giải pháp kỹ thuật được thể hiện trong các phương án phương pháp trên. Các nguyên tắc triển khai và các hiệu quả có lợi của chúng tương tự với các phương án phương pháp. Các chi tiết không được mô tả ở đây lần nữa.

Fig.29 là sơ đồ dạng giản đồ của kết cấu của vẫn bộ máy mã hóa khác nữa theo phương án của sáng chế. Tham chiếu đến Fig.29. Bộ máy mã hóa 90 có thể bao gồm giao diện đầu vào 91 và mạch logic 92.

Giao diện đầu vào 91 được tạo cấu hình để thu được K bit cần được mã hóa, trong đó K là số nguyên dương.

Mạch logic 92 được tạo cấu hình để: xác định ma trận sinh thứ nhất, trong đó ma

trận sinh thứ nhất bao gồm khối ma trận thứ nhất và khối ma trận thứ hai, khối ma trận thứ nhất được đặt ở góc trên bên trái của ma trận sinh thứ nhất, khối ma trận thứ hai được đặt ở góc dưới bên phải của ma trận sinh thứ nhất, khối ma trận thứ nhất giống với khối ma trận thứ hai, và khoảng cách giữa phần tử thứ nhất trong khối ma trận thứ nhất và phần tử thứ hai trong khối ma trận thứ hai là u theo hướng đường chéo của ma trận sinh thứ nhất, trong đó u là số nguyên lớn hơn hoặc bằng 1; xác định ma trận sinh thứ hai dựa trên độ dài mã hóa và ma trận sinh thứ nhất, trong đó ma trận sinh thứ hai bao gồm T ma trận sinh thứ nhất, T ma trận sinh thứ nhất được phân phối dọc theo đường chéo của ma trận sinh thứ hai, và khối ma trận thứ nhất của ma trận sinh thứ nhất thứ (a+1) trong T ma trận sinh thứ nhất chồng lấn khối ma trận thứ hai của ma trận sinh thứ nhất thứ a, trong đó a là số nguyên lớn hơn hoặc bằng 1, và T là số nguyên lớn hơn hoặc bằng 2; và mã hóa cực K bit cần được mã hóa dựa trên ma trận sinh thứ hai, để thu được các bit được mã hóa.

Tùy chọn, giao diện đầu vào 91 có thể có các chức năng của mô-đun thu 31 trong phương án trên Fig.23. Mạch logic 92 có thể có các chức năng của mô-đun xác định 32, mô-đun tạo ra 33, và mô-đun mã hóa 34 trong phương án trên Fig.23.

Tùy chọn, mạch logic 92 có thể có các chức năng của bộ xử lý 61 trong phương án trên Fig.25. Mạch logic 92 có thể còn thực hiện các bước khác trong các phương pháp mã hóa.

Tùy chọn, bộ máy mã hóa 90 có thể còn bao gồm giao diện đầu ra. Ví dụ, giao diện đầu ra có thể xuất ra các bit được mã hóa.

Bộ máy mã hóa 90 được đề xuất trong phương án này của sáng chế có thể triển khai các giải pháp kỹ thuật được thể hiện trong các phương án phương pháp trên. Các nguyên tắc triển khai và các hiệu quả có lợi của chúng tương tự với các phương án phương pháp. Các chi tiết không được mô tả ở đây lần nữa.

Fig.30 là sơ đồ dạng giản đồ của kết cấu của vẫn bộ máy giải mã khác nữa theo phương án của sáng chế; Tham chiếu đến Fig.30. Bộ máy giải mã 100 có thể bao gồm giao diện đầu vào 101 và mạch logic 102.

Giao diện đầu vào 101 được tạo cấu hình để nhận thông tin bit được mã hóa cực.

Mạch logic 102 được tạo cấu hình để giải mã cực thông tin bit dựa trên ma trận sinh thứ hai, để thu được các bit được giải mã cực. Ma trận sinh thứ hai được tạo ra dựa

trên ma trận sinh thứ nhất, ma trận sinh thứ nhất bao gồm khối ma trận thứ nhất và khối ma trận thứ hai, khối ma trận thứ nhất được đặt ở góc trên bên trái của ma trận sinh thứ nhất, khối ma trận thứ hai được đặt ở góc dưới bên phải của ma trận sinh thứ nhất, khối ma trận thứ nhất giống với khối ma trận thứ hai, và khoảng cách giữa phần tử thứ nhất trong khối ma trận thứ nhất và phần tử thứ hai trong khối ma trận thứ hai là u theo hướng đường chéo của ma trận sinh thứ nhất, trong đó u là số nguyên lớn hơn hoặc bằng 1. Ma trận sinh thứ hai bao gồm T ma trận sinh thứ nhất, T ma trận sinh thứ nhất được phân phối dọc theo đường chéo của ma trận sinh thứ hai, và khối ma trận thứ nhất của ma trận sinh thứ nhất thứ (a+1) trong T ma trận sinh thứ nhất chồng lấn khối ma trận thứ hai của ma trận sinh thứ nhất thứ a, trong đó a là số nguyên lớn hơn hoặc bằng 1, và T là số nguyên lớn hơn hoặc bằng 2.

Tùy chọn, giao diện đầu vào 101 có thể có các chức năng của mô-đun nhận 41 trong phương án trên Fig.24. Mạch logic 102 có thể có các chức năng của mô-đun giải mã 42 trong phương án trên Fig.24.

Tùy chọn, giao diện đầu vào 101 có thể có các chức năng của bộ nhận trong phương án trên Fig.26. Mạch logic 102 có thể có các chức năng của bộ xử lý 61 trong phương án trên Fig.26. Mạch logic 102 có thể còn thực hiện các bước khác trong các phương pháp giải mã.

Tùy chọn, bộ máy giải mã 100 có thể còn bao gồm giao diện đầu ra. Ví dụ, giao diện đầu ra có thể xuất ra kết quả giải mã.

Bộ máy giải mã 100 được đề xuất trong phương án này của sáng chế có thể triển khai các giải pháp kỹ thuật được thể hiện trong các phương án phương pháp trên. Các nguyên tắc triển khai và các hiệu quả có lợi của chúng tương tự với các phương án phương pháp. Các chi tiết không được mô tả ở đây lần nữa.

Phương án của sáng chế còn đề xuất phương tiện lưu trữ. Phương tiện lưu trữ bao gồm chương trình máy tính, và chương trình máy tính được sử dụng để thực hiện các phương pháp mã hóa trên.

Phương án của sáng chế còn đề xuất phương tiện lưu trữ. Phương tiện lưu trữ bao gồm chương trình máy tính, và chương trình máy tính được sử dụng để thực hiện phương pháp giải mã trên.

Phương án của sáng chế còn đề xuất chip hoặc mạch tích hợp, bao gồm bộ nhớ

và bộ xử lý.

Bộ nhớ được tạo cấu hình để lưu trữ các lệnh chương trình, và có thể còn được tạo cấu hình để lưu trữ dữ liệu trung gian.

Bộ xử lý được tạo cấu hình để gọi các chỉ dẫn chương trình được lưu trữ trong bộ nhớ, để thực hiện các phương pháp mã hóa trên.

Tùy chọn, bộ nhớ có thể là độc lập, hoặc có thể được tích hợp với bộ xử lý. Trong một số triển khai, bộ nhớ có thể còn được đặt bên ngoài chip hoặc mạch tích hợp.

Phương án của sáng chế còn đề xuất chip hoặc mạch tích hợp, bao gồm bộ nhớ và bộ xử lý.

Bộ nhớ được tạo cấu hình để lưu trữ các lệnh chương trình, và có thể còn được tạo cấu hình để lưu trữ dữ liệu trung gian.

Bộ xử lý được tạo cấu hình để gọi chỉ dẫn chương trình được lưu trữ trong bộ nhớ, để thực hiện các phương pháp giải mã trên.

Tùy chọn, bộ nhớ có thể là độc lập, hoặc có thể được tích hợp với bộ xử lý. Trong một số triển khai, bộ nhớ có thể còn được đặt bên ngoài chip hoặc mạch tích hợp.

Phương án của sáng chế còn đề xuất sản phẩm chương trình. Sản phẩm chương trình bao gồm chương trình máy tính, chương trình máy tính được lưu trữ trong phương tiện lưu trữ, và chương trình máy tính được sử dụng để thực hiện các phương pháp mã hóa trên.

Phương án của sáng chế còn đề xuất sản phẩm chương trình. Sản phẩm chương trình bao gồm chương trình máy tính, chương trình máy tính được lưu trữ trong phương tiện lưu trữ, và chương trình máy tính được sử dụng để thực hiện các phương pháp giải mã trên.

Các phương pháp và các bước thuật toán được mô tả với tham chiếu đến nội dung được bộc lộ trong các phương án của sáng chế có thể được triển khai bằng phần cứng, hoặc có thể được triển khai bằng bộ xử lý bằng cách thực thi các lệnh phần mềm. Các lệnh phần mềm có thể bao gồm mô-đun phần mềm tương ứng. Mô-đun phần mềm có thể được lưu trữ trong bộ nhớ truy cập ngẫu nhiên (Random Access Memory, RAM), bộ nhớ flash, bộ nhớ chỉ đọc (Read Only Memory, ROM), bộ nhớ chỉ đọc có thể lập trình lại (Erasable Programmable ROM, EPROM), bộ nhớ chỉ đọc lập trình và xóa được bằng điện (Electrically EPROM, EEPROM), thanh ghi, đĩa cứng, đĩa cứng tháo lắp được, đĩa

compắc chứa dữ liệu chỉ đọc (compact disc read-only memory, CD-ROM), hoặc phương tiện lưu trữ của bất kỳ dạng phổ biến khác trong lĩnh vực. Ví dụ, phương tiện lưu trữ được ghép nối với bộ xử lý, sao cho bộ xử lý có thể đọc thông tin từ phương tiện lưu trữ và có thể ghi thông tin vào phương tiện lưu trữ. Chắc chắn, phương tiện lưu trữ có thể là thành phần của bộ xử lý. Bộ xử lý và phương tiện lưu trữ có thể được đặt trong ASIC. Ngoài ra, ASIC có thể được đặt trong trạm cơ sở hoặc đầu cuối. Chắc chắn, bộ xử lý và phương tiện lưu trữ có thể hiện có trong thiết bị nhận như các thành phần riêng biệt.

Cần hiểu rằng bộ xử lý có thể là đơn vị xử lý trung tâm (Tiếng Anh: Central Processing Unit, CPU viết tắt), hoặc có thể là bộ xử lý đa dụng khác, bộ xử lý tín hiệu số (Tiếng Anh: Digital Signal Processor, DSP viết tắt), mạch tích hợp chuyên dụng (Tiếng Anh: Application Specific Integrated Circuit, ASIC viết tắt), hoặc tương tự. Bộ xử lý đa dụng có thể là vi xử lý, hoặc bộ xử lý có thể là bất kỳ bộ xử lý thông thường, hoặc tương tự. Các bước của các phương pháp được bộc lộ với tham chiếu đến sáng chế có thể được thực thi trực tiếp và được hoàn thành bằng cách sử dụng bộ xử lý phần cứng, hoặc có thể được thực thi và được hoàn thành bằng cách sử dụng sự kết hợp của các mô-đun phần cứng và phần mềm trong bộ xử lý.

Bộ nhớ có thể bao gồm bộ nhớ RAM tốc độ cao; có thể bao gồm bộ nhớ bất biến (non-volatile memory, NVM), ví dụ, ít nhất một bộ nhớ đĩa từ; hoặc có thể là ổ USB, đĩa cứng tháo lắp được, bộ nhớ chỉ đọc, đĩa từ, đĩa quang, hoặc tương tự.

Bus có thể là bus kiến trúc tiêu chuẩn công nghiệp (Industry Standard Architecture, ISA), bus kết nối các thành phần ngoại vi (Peripheral Component, PCI), bus kiến trúc tiêu chuẩn công nghiệp mở rộng (Extended Industry Standard Architecture, EISA), hoặc tương tự. Bus có thể được phân loại thành bus địa chỉ, bus dữ liệu, bus điều khiển, hoặc tương tự. Để dễ dàng biểu diễn, bus trong các hình vẽ đi kèm của sáng chế không bị giới hạn ở chỉ một bus hoặc chỉ một kiểu bus.

Phương tiện lưu trữ có thể được triển khai bởi kiểu thiết bị lưu trữ khả biến hoặc bất biến hoặc sự kết hợp bất kỳ của chúng, ví dụ, bộ nhớ truy nhập ngẫu nhiên tĩnh (static random access memory (SRAM), bộ nhớ chỉ đọc lập trình và xóa được bằng điện (EEPROM), hoặc bộ nhớ chỉ đọc có thể lập trình lại (EPROM), bộ nhớ chỉ đọc lập trình được (PROM), bộ nhớ chỉ đọc (ROM), bộ nhớ từ tính, bộ nhớ flash, đĩa, hoặc đĩa quang. Phương tiện lưu trữ có thể là bất kỳ phương tiện truy nhập được bởi máy tính đa dụng

hoặc chuyên dụng.

Trong sáng chế, "ít nhất một" nghĩa là một hoặc nhiều hơn, và "nhiều" nghĩa là hai hoặc nhiều hơn. Thuật ngữ "và/hoặc" mô tả mối quan hệ liên kết để mô tả các đối tượng được liên kết và biểu diễn rằng ba mối quan hệ có thể hiện có. Ví dụ, A và/hoặc B có thể biểu diễn các trường hợp sau: Chỉ A hiện có, cả hai A và B hiện có, và chỉ B hiện có, trong đó A và B có thể là số ít hoặc số nhiều. Ngoài ra, kí tự "/" trong bản mô tả này thường chỉ báo mối quan hệ "hoặc" giữa các đối tượng được liên kết. Ít nhất một trong số các mục (các mảnh) hoặc cách biểu thị tương tự của chúng sau tham chiếu đến bất kỳ sự kết hợp của các mục này, bao gồm bất kỳ sự kết hợp của các mục số ít (các mảnh) hoặc các mục số nhiều (các mảnh). Ví dụ, ít nhất một mục (mảnh) của a, b, hoặc c có thể chỉ báo a, b, c, a-b, a-c, b-c, hoặc a-b-c, trong đó a, b, và c có thể là số ít hoặc số nhiều.

Người có hiểu biết trung bình trong lĩnh vực nên nhận thức rằng, trong một hoặc nhiều ví dụ trên, các chức năng được mô tả trong các phương án của sáng chế có thể được triển khai bằng cách sử dụng phần cứng, phần mềm, chương trình cơ sở, hoặc bất kỳ sự kết hợp của chúng. Khi các chức năng được triển khai bằng cách sử dụng phần mềm, các chức năng có thể được lưu trữ trong phương tiện đọc được bằng máy tính hoặc được truyền như một hoặc nhiều lệnh hoặc mã trên phương tiện đọc được bằng máy tính. Phương tiện đọc được bằng máy tính bao gồm phương tiện lưu trữ máy tính và phương tiện truyền thông. Phương tiện truyền thông bao gồm bất kỳ phương tiện mà tạo điều kiện thuận lợi để truyền chương trình máy tính từ một địa điểm đến địa điểm khác. Phương tiện lưu trữ có thể là bất kỳ phương tiện truy nhập được bởi máy tính đa dụng hoặc chuyên dụng.

Trong một vài phương án được đề xuất trong sáng chế, cần hiểu rằng, các bộ máy và các phương pháp được bộc lộ có thể được triển khai theo các cách khác. Ví dụ, các phương án thiết bị được mô tả đơn thuần là các ví dụ. Ví dụ, sự phân chia thành các mô-đun đơn thuần là sự phân chia chức năng logic, hoặc có thể là sự phân chia khác trong triển khai thực tế. Ví dụ, nhiều mô-đun có thể được kết hợp hoặc được tích hợp vào hệ thống khác, hoặc một số đặc điểm có thể bị bỏ qua hoặc không được thực hiện. Ngoài ra, các sự ghép nối tương hỗ hoặc các sự ghép nối trực tiếp hoặc các kết nối truyền thông được hiển thị hoặc được thảo luận có thể được triển khai thông qua một số giao diện.

Các sự ghép nối gián tiếp hoặc các kết nối truyền thông giữa các bộ máy hoặc các mô-đun có thể được triển khai dưới dạng điện, cơ khí hoặc các dạng khác.

Các mô-đun được mô tả là các phần riêng biệt có thể hoặc không thể tách rời về mặt vật lý, và các phần được hiển thị như các mô-đun có thể hoặc không thể là các đơn vị vật lý, và có thể được đặt trong một vị trí, hoặc có thể được phân phối trên nhiều đơn vị mạng. Một phần hoặc tất cả mô-đun có thể được lựa chọn theo yêu cầu thực tế để đạt được các mục tiêu của các giải pháp của các phương án.

Ngoài ra, các mô-đun chức năng trong các phương án của sáng chế có thể được tích hợp vào một đơn vị xử lý, hoặc mỗi mô-đun có thể hiện có độc lập về mặt vật lý, hoặc hai hoặc nhiều mô-đun được tích hợp vào một mô-đun. Đơn vị được tích hợp bởi các mô-đun có thể được triển khai dưới dạng phần cứng, hoặc có thể được triển khai dưới dạng đơn vị chức năng phần mềm kết hợp phần cứng.

YÊU CẦU BẢO HỘ

1. Phương pháp mã hóa, bao gồm các bước:

thu được K bit cần được mã hóa, trong đó K là số nguyên dương;

xác định ma trận sinh thứ nhất, trong đó ma trận sinh thứ nhất bao gồm ít nhất hai khối con được phân phối dựa trên mối quan hệ vị trí được thiết lập trước, và khối con bao gồm nhiều lõi ma trận sinh thứ nhất;

tạo ra ma trận sinh thứ hai dựa trên ma trận sinh thứ nhất, trong đó ma trận sinh thứ hai bao gồm T khối con, và mối quan hệ vị trí giữa hai khối con liền kề của T khối con được xác định dựa trên mối quan hệ vị trí được thiết lập trước, trong đó T là số nguyên dương; và

mã hóa cực K bit cần được mã hóa dựa trên ma trận sinh thứ hai, để thu được các bit được mã hóa.

2. Phương pháp theo điểm 1, trong đó mối quan hệ vị trí giữa hai khối con liền kề của T khối con giống với mối quan hệ vị trí được thiết lập trước.

3. Phương pháp theo điểm 1 hoặc 2, trong đó phần chồng lấn hiện có trong ít nhất hai khối con.

4. Phương pháp theo điểm bất kỳ trong số các điểm từ 1 đến 3, trong đó đường chéo thứ nhất của khối con bao gồm các lõi ma trận sinh thứ nhất.

5. Phương pháp theo điểm bất kỳ trong số các điểm từ 1 đến 4, trong đó nhiều lõi ma trận sinh thứ nhất trong khối con được phân phối dưới dạng tam giác dưới.

6. Phương pháp theo điểm bất kỳ trong số các điểm từ 1 đến 5, trong đó sự phân phối của các lõi ma trận sinh thứ nhất trong khối con giống với sự phân phối của các phần tử thứ nhất trong lõi ma trận sinh thứ hai, số lượng phần tử được bao gồm trong lõi ma trận sinh thứ hai giống với số lượng ma trận con được bao gồm trong khối con, và ma trận con được bao gồm trong khối con là lõi ma trận sinh thứ nhất hoặc ma trận không.

7. Phương pháp theo điểm 6, trong đó số lượng ma trận con được bao gồm trong khối con là 2*2, và ma trận con được bao gồm trong khối con là lõi ma trận sinh thứ nhất hoặc ma trận không.

8. Phương pháp theo điểm 7, trong đó ma trận sinh thứ nhất bao gồm khối con

thứ nhất và khối con thứ hai, và ma trận con thứ nhất trong khối con thứ nhất chồng lấn ma trận con thứ hai trong khối con thứ hai; và

các tọa độ của ma trận con thứ nhất trong khối con thứ nhất là (2, 2), và tọa độ của ma trận con thứ hai trong khối con thứ hai là (1, 1).

9. Phương pháp theo điểm 6, trong đó số lượng ma trận con được bao gồm trong khối con là 4*4, và ma trận con được bao gồm trong khối con là lõi ma trận sinh thứ nhất hoặc ma trận không.

10. Phương pháp theo điểm 9, trong đó ma trận sinh thứ nhất bao gồm khối con thứ nhất và khối con thứ hai, và bốn ma trận con thứ nhất trong khối con thứ nhất chồng lấn bốn ma trận con thứ hai trong khối con thứ hai, trong đó

các tọa độ của bốn ma trận con thứ nhất trong khối con thứ nhất là (3, 3), (3, 4), (4, 3), và (4, 4); và

các tọa độ của bốn ma trận con thứ hai trong khối con thứ hai là (1, 1), (1, 2), (2, 1), và (2, 2).

11. Phương pháp giải mã, bao gồm các bước:

nhận thông tin bit được mã hóa cực; và

giải mã cực thông tin bit dựa trên ma trận sinh thứ hai, để thu được các bit được giải mã cực, trong đó

ma trận sinh thứ hai được tạo ra dựa trên ma trận sinh thứ nhất, ma trận sinh thứ nhất bao gồm ít nhất hai khối con được phân phối dựa trên mối quan hệ vị trí được thiết lập trước, khối con bao gồm nhiều lõi ma trận sinh thứ nhất, ma trận sinh thứ hai bao gồm T khối con, và mối quan hệ vị trí giữa hai khối con liền kề của T khối con được xác định dựa trên mối quan hệ vị trí được thiết lập trước, trong đó T là số nguyên dương.

12. Phương pháp theo điểm 11, trong đó mối quan hệ vị trí giữa hai khối con liền kề của T khối con giống với mối quan hệ vị trí được thiết lập trước.

13. Phương pháp theo điểm 11 hoặc 12, trong đó thông tin bit bao gồm N' chuỗi logarit tỷ lệ hợp lý (log-likelihood ratio, LLR) thứ nhất, trong đó N' là số nguyên dương.

14. Phương pháp theo điểm 13, trong đó N' LLR thứ nhất bao gồm T chuỗi LLR thứ nhất, và chuỗi LLR thứ nhất bao gồm ít nhất hai LLR thứ nhất; và việc giải mã cực bao gồm:

việc xác định T chuỗi LLR thứ hai tương ứng với T chuỗi LLR thứ nhất, trong đó một trong số chuỗi LLR thứ nhất tương ứng với một hoặc nhiều nhóm bit chưa được mã hóa, và một trong số chuỗi LLR thứ hai tương ứng với một nhóm bit chưa được mã hóa; và

việc thực hiện giải mã cực dựa trên T chuỗi LLR thứ hai.

15. Phương pháp theo điểm 14, trong đó việc xác định T chuỗi LLR thứ hai tương ứng với T chuỗi LLR thứ nhất bao gồm:

việc xác định chuỗi LLR thứ hai thứ i dựa trên chuỗi LLR thứ nhất thứ i và ít nhất một trong số chuỗi LLR thứ hai (i–1) thứ nhất, trong đó i là số nguyên giữa 2 và T.

16. Phương pháp theo điểm 14 hoặc 15, trong đó việc thực hiện giải mã cực dựa trên T chuỗi LLR thứ hai bao gồm:

việc xác định để thu được kết quả giải mã thứ T dựa trên chuỗi LLR thứ hai thứ T; và

việc xác định kết quả giải mã thứ i dựa trên chuỗi LLR thứ hai thứ i và ít nhất một trong số kết quả giải mã thứ (i+1) đến kết quả giải mã thứ T, trong đó i là số nguyên giữa 1 và T–1.

17. Phương pháp mã hóa, bao gồm các bước:

thu được K bit cần được mã hóa, trong đó K là số nguyên dương;

xác định ma trận sinh thứ nhất, trong đó ma trận sinh thứ nhất bao gồm khối ma trận thứ nhất và khối ma trận thứ hai, khối ma trận thứ nhất được đặt ở góc trên bên trái của ma trận sinh thứ nhất, khối ma trận thứ hai được đặt ở góc dưới bên phải của ma trận sinh thứ nhất, khối ma trận thứ nhất giống với khối ma trận thứ hai, và khoảng cách giữa phần tử thứ nhất trong khối ma trận thứ nhất và phần tử thứ hai trong khối ma trận thứ hai là u theo hướng đường chéo của ma trận sinh thứ nhất, trong đó u là số nguyên lớn hơn hoặc bằng 1;

xác định ma trận sinh thứ hai dựa trên độ dài mã hóa và ma trận sinh thứ nhất, trong đó ma trận sinh thứ hai bao gồm T ma trận sinh thứ nhất, T ma trận sinh thứ nhất được phân phối dọc theo đường chéo của ma trận sinh thứ hai, và khối ma trận thứ nhất của ma trận sinh thứ nhất thứ (a+1) trong T ma trận sinh thứ nhất chồng lấn khối ma trận thứ hai của ma trận sinh thứ nhất thứ a, trong đó a là số nguyên lớn hơn hoặc bằng 1, và T là số nguyên lớn hơn hoặc bằng 2; và

mã hóa cực K bit cần được mã hóa dựa trên ma trận sinh thứ hai, để thu được các bit được mã hóa.

18. Phương pháp theo điểm 17, trong đó không có phần tử chồng lấn hiện có trong khối ma trận thứ nhất và khối ma trận thứ hai.

19. Phương pháp theo điểm 17 hoặc 18, trong đó kích thước của ma trận sinh thứ nhất là v*v, và phần tử trong ma trận sinh thứ nhất thỏa mãn $a_{i,j} = a_{i+u,j+u}$, trong đó

i là số nguyên, j là số nguyên, v là số nguyên dương, u là số nguyên, $1 \le i < v$, $1 \le j < v$, $1 < i + u \le v$, và $1 < j + u \le v$.

20. Phương pháp theo điểm bất kỳ trong số các điểm từ 17 đến 19, trong đó T là số nguyên nhỏ nhất mà cho phép điều kiện thứ nhất được thỏa mãn, và điều kiện thứ nhất là kích thước của ma trận sinh thứ hai lớn hơn hoặc bằng độ dài mã hóa.

21. Phương pháp giải mã, bao gồm các bước:

nhận thông tin bit được mã hóa cực; và

giải mã cực thông tin bit dựa trên ma trận sinh thứ hai, để thu được các bit được giải mã cực, trong đó ma trận sinh thứ hai được tạo ra dựa trên ma trận sinh thứ nhất;

ma trận sinh thứ nhất bao gồm khối ma trận thứ nhất và khối ma trận thứ hai, khối ma trận thứ nhất được đặt ở góc trên bên trái của ma trận sinh thứ nhất, khối ma trận thứ hai được đặt ở góc dưới bên phải của ma trận sinh thứ nhất, khối ma trận thứ nhất giống với khối ma trận thứ hai, và khoảng cách giữa phần tử thứ nhất trong khối ma trận thứ nhất và phần tử thứ hai trong khối ma trận thứ hai là u theo hướng đường chéo của ma trận sinh thứ nhất, trong đó u là số nguyên lớn hơn hoặc bằng 1; và

ma trận sinh thứ hai bao gồm T ma trận sinh thứ nhất, T ma trận sinh thứ nhất được phân phối dọc theo đường chéo của ma trận sinh thứ hai, và khối ma trận thứ nhất của ma trận sinh thứ nhất thứ (a+1) trong T ma trận sinh thứ nhất chồng lấn khối ma trận thứ hai của ma trận sinh thứ nhất thứ a, trong đó a là số nguyên lớn hơn hoặc bằng 1, và T là số nguyên lớn hơn hoặc bằng 2.

22. Phương pháp theo điểm 21, trong đó kích thước của ma trận sinh thứ nhất là v*v, và phần tử trong ma trận sinh thứ nhất thỏa mãn $a_{i,j} = a_{i+u,j+u}$, trong đó

i là số nguyên, j là số nguyên, v là số nguyên dương, u là số nguyên, $1 \le i < v$, $1 \le j < v$, $1 < i + u \le v$, và $1 < j + u \le v$.

23. Phương pháp theo điểm 21 hoặc 22, trong đó T là số nguyên nhỏ nhất mà cho phép điều kiện thứ nhất được thỏa mãn, và điều kiện thứ nhất là kích thước của ma trận sinh thứ hai lớn hơn hoặc bằng độ dài mã hóa.

24. Phương pháp theo điểm bất kỳ trong số các điểm từ 21 đến 23, trong đó thông tin bit bao gồm N' chuỗi logarit tỷ lệ hợp lý LLR thứ nhất, trong đó N' là số nguyên dương.

25. Bộ máy mã hóa, bao gồm giao diện đầu vào và mạch logic, trong đó

giao diện đầu vào được tạo cấu hình để thu được K bit cần được mã hóa, trong đó K là số nguyên dương; và

mạch logic được tạo cấu hình để: xác định ma trận sinh thứ nhất, trong đó ma trận sinh thứ nhất bao gồm ít nhất hai khối con được phân phối dựa trên mối quan hệ vị trí được thiết lập trước, và khối con bao gồm nhiều lõi ma trận sinh thứ nhất; tạo ra ma trận sinh thứ hai dựa trên ma trận sinh thứ nhất, trong đó ma trận sinh thứ hai bao gồm T khối con, và mối quan hệ vị trí giữa hai khối con liền kề của T khối con được xác định dựa trên mối quan hệ vị trí được thiết lập trước, trong đó T là số nguyên dương; và mã hóa cực K bit cần được mã hóa dựa trên ma trận sinh thứ hai, để thu được các bit được mã hóa.

26. Bộ máy theo điểm 25, trong đó mạch logic còn được tạo cấu hình để thực hiện phương pháp mã hóa theo điểm bất kỳ trong số các điểm từ 2 đến 10.

27. Bộ máy mã hóa, bao gồm giao diện đầu vào và mạch logic, trong đó

giao diện đầu vào được tạo cấu hình để thu được K bit cần được mã hóa, trong đó K là số nguyên dương; và

mạch logic được tạo cấu hình để: xác định ma trận sinh thứ nhất, trong đó ma trận sinh thứ nhất bao gồm khối ma trận thứ nhất và khối ma trận thứ hai, khối ma trận thứ nhất được đặt ở góc trên bên trái của ma trận sinh thứ nhất, khối ma trận thứ hai được đặt ở góc dưới bên phải của ma trận sinh thứ nhất, khối ma trận thứ nhất giống với khối ma trận thứ hai, và khoảng cách giữa phần tử thứ nhất trong khối ma trận thứ nhất và phần tử thứ hai trong khối ma trận thứ hai là u theo hướng đường chéo của ma trận sinh thứ nhất, trong đó u là số nguyên lớn hơn hoặc bằng 1; xác định ma trận sinh thứ hai dựa trên độ dài mã hóa và ma trận sinh thứ nhất, trong đó ma trận sinh thứ hai bao gồm T ma trận sinh thứ nhất, T ma trận sinh thứ nhất được phân phối dọc theo đường

chéo của ma trận sinh thứ hai, và khối ma trận thứ nhất của ma trận sinh thứ nhất thứ (a+1) trong T ma trận sinh thứ nhất chồng lấn khối ma trận thứ hai của ma trận sinh thứ nhất thứ a, trong đó a là số nguyên lớn hơn hoặc bằng 1, và T là số nguyên lớn hơn hoặc bằng 2; và mã hóa cực K bit cần được mã hóa dựa trên ma trận sinh thứ hai, để thu được các bit được mã hóa.

28. Bộ máy theo điểm 27, trong đó mạch logic còn được tạo cấu hình để thực hiện phương pháp mã hóa theo điểm bất kỳ trong số các điểm từ 18 đến 20.

29. Bộ máy mã hóa, bao gồm bộ nhớ, bộ xử lý, và chương trình máy tính, trong đó chương trình máy tính được lưu trữ trong bộ nhớ, và bộ xử lý chạy chương trình máy tính để thực hiện phương pháp mã hóa theo điểm bất kỳ trong số các điểm từ 1 đến 10 hoặc phương pháp mã hóa theo điểm bất kỳ trong số các điểm từ 17 đến 20.

30. Phương tiện lưu trữ đọc được bằng máy tính, trong đó phương tiện lưu trữ bao gồm chương trình máy tính, và chương trình máy tính được sử dụng để thực hiện phương pháp mã hóa theo điểm bất kỳ trong số các điểm từ 1 đến 10 hoặc phương pháp mã hóa theo điểm bất kỳ trong số các điểm từ 17 đến 20.

31. Bộ máy mã hóa, bao gồm mô-đun thu, mô-đun xác định, mô-đun tạo ra, và mô-đun mã hóa, trong đó

mô-đun thu được tạo cấu hình để thu được K bit cần được mã hóa, trong đó K là số nguyên dương;

mô-đun xác định được tạo cấu hình để xác định ma trận sinh thứ nhất, trong đó ma trận sinh thứ nhất bao gồm ít nhất hai khối con được phân phối dựa trên mối quan hệ vị trí được thiết lập trước, và khối con bao gồm nhiều lõi ma trận sinh thứ nhất;

mô-đun tạo ra được tạo cấu hình để tạo ra ma trận sinh thứ hai dựa trên ma trận sinh thứ nhất, trong đó ma trận sinh thứ hai bao gồm T khối con, và mối quan hệ vị trí giữa hai khối con liền kề của T khối con được xác định dựa trên mối quan hệ vị trí được thiết lập trước, trong đó T là số nguyên dương; và

mô-đun mã hóa được tạo cấu hình để mã hóa cực K bit cần được mã hóa dựa trên ma trận sinh thứ hai, để thu được các bit được mã hóa.

32. Bộ máy theo điểm 31, trong đó mối quan hệ vị trí giữa hai khối con liền kề của T khối con giống với mối quan hệ vị trí được thiết lập trước.

33. Bộ máy theo điểm 31 hoặc 32, trong đó phần chồng lấn hiện có trong ít nhất

hai khối con.

34. Bộ máy theo điểm bất kỳ trong số các điểm từ 32 đến 33, trong đó đường chéo thứ nhất của khối con bao gồm các lõi ma trận sinh thứ nhất.

35. Bộ máy theo điểm bất kỳ trong số các điểm từ 31 đến 34, trong đó nhiều lõi ma trận sinh thứ nhất trong khối con được phân phối dưới dạng tam giác dưới.

36. Bộ máy theo điểm bất kỳ trong số các điểm từ 31 đến 35, trong đó sự phân phối của các lõi ma trận sinh thứ nhất trong khối con giống với sự phân phối của các phần tử thứ nhất trong lõi ma trận sinh thứ hai, số lượng phần tử được bao gồm trong lõi ma trận sinh thứ hai giống với số lượng ma trận con được bao gồm trong khối con, và ma trận con được bao gồm trong khối con là lõi ma trận sinh thứ nhất hoặc ma trận không.

37. Bộ máy theo điểm 36, trong đó số lượng ma trận con được bao gồm trong khối con là 2*2, và ma trận con được bao gồm trong khối con là lõi ma trận sinh thứ nhất hoặc ma trận không.

38. Bộ máy theo điểm 37, trong đó ma trận sinh thứ nhất bao gồm khối con thứ nhất và khối con thứ hai, và ma trận con thứ nhất trong khối con thứ nhất chồng lấn ma trận con thứ hai trong khối con thứ hai; và

các tọa độ của ma trận con thứ nhất trong khối con thứ nhất là (2, 2), và tọa độ của ma trận con thứ hai trong khối con thứ hai là (1, 1).

39. Bộ máy theo điểm 36, trong đó số lượng ma trận con được bao gồm trong khối con là 4*4, và ma trận con được bao gồm trong khối con là lõi ma trận sinh thứ nhất hoặc ma trận không.

40. Bộ máy theo điểm 39, trong đó ma trận sinh thứ nhất bao gồm khối con thứ nhất và khối con thứ hai, và bốn ma trận con thứ nhất trong khối con thứ nhất chồng lấn bốn ma trận con thứ hai trong khối con thứ hai, trong đó

các tọa độ của bốn ma trận con thứ nhất trong khối con thứ nhất là (3, 3), (3, 4), (4, 3), và (4, 4); và

các tọa độ của bốn ma trận con thứ hai trong khối con thứ hai là (1, 1), (1, 2), (2, 1), và (2, 2).

41. Bộ máy giải mã, bao gồm mô-đun nhận và mô-đun giải mã, trong đó

mô-đun nhận được tạo cấu hình để nhận thông tin bit được mã hóa cực; và

mô-đun giải mã được tạo cấu hình để giải mã cực thông tin bit dựa trên ma trận sinh thứ hai, để thu được các bit được giải mã cực, trong đó

ma trận sinh thứ hai được tạo ra dựa trên ma trận sinh thứ nhất, ma trận sinh thứ nhất bao gồm ít nhất hai khối con được phân phối dựa trên mối quan hệ vị trí được thiết lập trước, khối con bao gồm nhiều lõi ma trận sinh thứ nhất, ma trận sinh thứ hai bao gồm T khối con, và mối quan hệ vị trí giữa hai khối con liền kề của T khối con được xác định dựa trên mối quan hệ vị trí được thiết lập trước, trong đó T là số nguyên dương.

42. Bộ máy theo điểm 41, trong đó mối quan hệ vị trí giữa hai khối con liền kề của T khối con giống với mối quan hệ vị trí được thiết lập trước.

43. Bộ máy theo điểm 41 hoặc 42, trong đó thông tin bit bao gồm N' chuỗi logarit tỷ lệ hợp lý LLR thứ nhất, trong đó N' là số nguyên dương.

44. Bộ máy theo điểm 43, trong đó N' LLR thứ nhất bao gồm T chuỗi LLR thứ nhất, và chuỗi LLR thứ nhất bao gồm ít nhất hai LLR thứ nhất; và mô-đun giải mã được tạo cấu hình cụ thể để:

xác định T chuỗi LLR thứ hai tương ứng với T chuỗi LLR thứ nhất, trong đó một trong số chuỗi LLR thứ nhất tương ứng với một hoặc nhiều nhóm bit chưa được mã hóa, và một trong số chuỗi LLR thứ hai tương ứng với một nhóm bit chưa được mã hóa; và

thực hiện việc giải mã cực dựa trên T chuỗi LLR thứ hai.

45. Bộ máy theo điểm 44, trong đó mô-đun giải mã được tạo cấu hình cụ thể để:

xác định chuỗi LLR thứ hai thứ i dựa trên chuỗi LLR thứ nhất thứ i và ít nhất một trong số chuỗi LLR thứ hai (i–1) thứ nhất, trong đó i là số nguyên giữa 2 và T.

46. Bộ máy theo điểm 44 hoặc 45, trong đó mô-đun giải mã được tạo cấu hình cụ thể để:

xác định để thu được kết quả giải mã thứ T dựa trên chuỗi LLR thứ hai thứ T; và

xác định kết quả giải mã thứ i dựa trên chuỗi LLR thứ hai thứ i và ít nhất một trong số kết quả giải mã thứ (i+1) đến kết quả giải mã thứ T, trong đó i là số nguyên giữa 1 và T–1.

47. Bộ máy mã hóa, bao gồm mô-đun thu, mô-đun xác định, mô-đun tạo ra, và mô-đun mã hóa, trong đó

mô-đun thu được tạo cấu hình để thu được K bit cần được mã hóa, trong đó K là số nguyên dương;

mô-đun xác định được tạo cấu hình để xác định ma trận sinh thứ nhất, trong đó ma trận sinh thứ nhất bao gồm khối ma trận thứ nhất và khối ma trận thứ hai, khối ma trận thứ nhất được đặt ở góc trên bên trái của ma trận sinh thứ nhất, khối ma trận thứ hai được đặt ở góc dưới bên phải của ma trận sinh thứ nhất, khối ma trận thứ nhất giống với khối ma trận thứ hai, và khoảng cách giữa phần tử thứ nhất trong khối ma trận thứ nhất và phần tử thứ hai trong khối ma trận thứ hai là u theo hướng đường chéo của ma trận sinh thứ nhất, trong đó u là số nguyên lớn hơn hoặc bằng 1;

mô-đun tạo ra được tạo cấu hình để xác định ma trận sinh thứ hai dựa trên độ dài mã hóa và ma trận sinh thứ nhất, trong đó ma trận sinh thứ hai bao gồm T ma trận sinh thứ nhất, T ma trận sinh thứ nhất được phân phối dọc theo đường chéo của ma trận sinh thứ hai, và khối ma trận thứ nhất của ma trận sinh thứ nhất thứ (a+1) trong T ma trận sinh thứ nhất chồng lấn khối ma trận thứ hai của ma trận sinh thứ nhất thứ a, trong đó a là số nguyên lớn hơn hoặc bằng 1, và T là số nguyên lớn hơn hoặc bằng 2; và

mô-đun mã hóa được tạo cấu hình để mã hóa cực K bit cần được mã hóa dựa trên ma trận sinh thứ hai, để thu được các bit được mã hóa.

48. Bộ máy theo điểm 47, trong đó không có phần tử chồng lấn hiện có trong khối ma trận thứ nhất và khối ma trận thứ hai.

49. Bộ máy theo điểm 47 hoặc 48, trong đó kích thước của ma trận sinh thứ nhất là v*v, và phần tử trong ma trận sinh thứ nhất thỏa mãn $a_{i,j} = a_{i+u,j+u}$, trong đó

i là số nguyên, *j* là số nguyên, v là số nguyên dương, *u* là số nguyên, $1 \leq i < \text{v}$, $1 \leq j < \text{v}$, $1 < i + u \leq \text{v}$, và $1 < j + u \leq \text{v}$.

50. Bộ máy theo điểm bất kỳ trong số các điểm từ 47 đến 49, trong đó T là số nguyên nhỏ nhất mà cho phép điều kiện thứ nhất được thỏa mãn, và điều kiện thứ nhất là kích thước của ma trận sinh thứ hai lớn hơn hoặc bằng độ dài mã hóa.

51. Bộ máy giải mã, bao gồm mô-đun nhận và mô-đun giải mã, trong đó

mô-đun nhận được tạo cấu hình để nhận thông tin bit được mã hóa cực; và

mô-đun giải mã được tạo cấu hình để giải mã cực thông tin bit dựa trên ma trận sinh thứ hai, để thu được các bit được giải mã cực, trong đó ma trận sinh thứ hai được tạo ra dựa trên ma trận sinh thứ nhất;

ma trận sinh thứ nhất bao gồm khối ma trận thứ nhất và khối ma trận thứ hai, khối

ma trận thứ nhất được đặt ở góc trên bên trái của ma trận sinh thứ nhất, khối ma trận thứ hai được đặt ở góc dưới bên phải của ma trận sinh thứ nhất, khối ma trận thứ nhất giống với khối ma trận thứ hai, và khoảng cách giữa phần tử thứ nhất trong khối ma trận thứ nhất và phần tử thứ hai trong khối ma trận thứ hai là u theo hướng đường chéo của ma trận sinh thứ nhất, trong đó u là số nguyên lớn hơn hoặc bằng 1; và

ma trận sinh thứ hai bao gồm T ma trận sinh thứ nhất, T ma trận sinh thứ nhất được phân phối dọc theo đường chéo của ma trận sinh thứ hai, và khối ma trận thứ nhất của ma trận sinh thứ nhất thứ (a+1) trong T ma trận sinh thứ nhất chồng lấn khối ma trận thứ hai của ma trận sinh thứ nhất thứ a, trong đó a là số nguyên lớn hơn hoặc bằng 1, và T là số nguyên lớn hơn hoặc bằng 2.

52. Bộ máy theo điểm 51, trong đó kích thước của ma trận sinh thứ nhất là v*v, và phần tử trong ma trận sinh thứ nhất thỏa mãn $a_{i,j} = a_{i+u,j+u}$, trong đó

i là số nguyên, j là số nguyên, v là số nguyên dương, u là số nguyên, $1 \leq i < \text{v}$, $1 \leq j < \text{v}$, $1 < i + u \leq \text{v}$, và $1 < j + u \leq \text{v}$.

53. Bộ máy theo điểm 51 hoặc 52, trong đó T là số nguyên nhỏ nhất mà cho phép điều kiện thứ nhất được thỏa mãn, và điều kiện thứ nhất là kích thước của ma trận sinh thứ hai lớn hơn hoặc bằng độ dài mã hóa.

54. Bộ máy theo điểm bất kỳ trong số các điểm từ 51 đến 53, trong đó thông tin bit bao gồm N' chuỗi logarit tỷ lệ hợp lý LLR thứ nhất, trong đó N' là số nguyên dương.

55. Bộ máy giải mã, bao gồm bộ nhớ, bộ xử lý, và chương trình máy tính, trong đó chương trình máy tính được lưu trữ trong bộ nhớ, và bộ xử lý chạy chương trình máy tính để thực hiện phương pháp giải mã theo điểm bất kỳ trong số các điểm từ 11 đến 16 hoặc phương pháp giải mã theo điểm bất kỳ trong số các điểm từ 21 đến 24.

56. Phương tiện lưu trữ đọc được bằng máy tính, trong đó phương tiện lưu trữ bao gồm chương trình máy tính, và chương trình máy tính được sử dụng để thực hiện phương pháp giải mã theo điểm bất kỳ trong số các điểm từ 11 đến 16 hoặc phương pháp giải mã theo điểm bất kỳ trong số các điểm từ 21 đến 24.

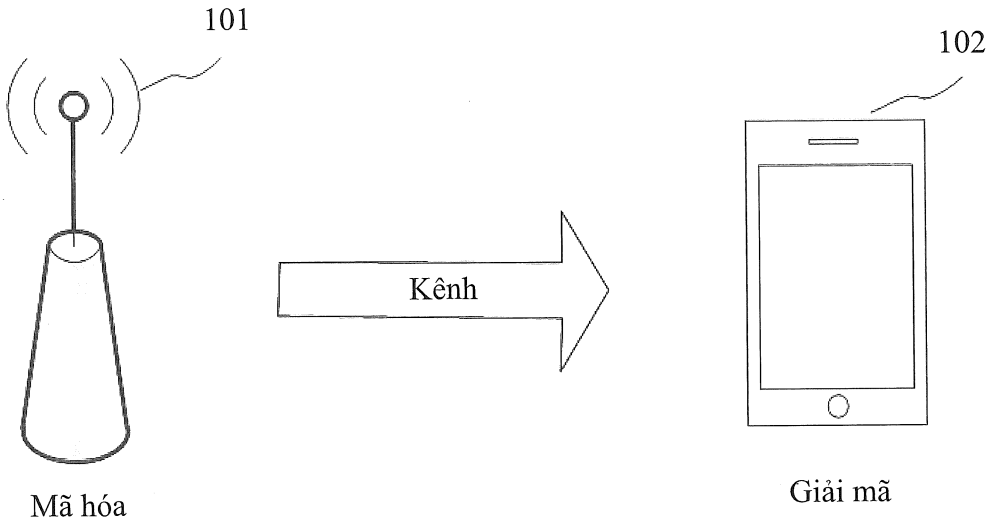

101
102
Kênh
Mã hóa
Giải mã

FIG. 1

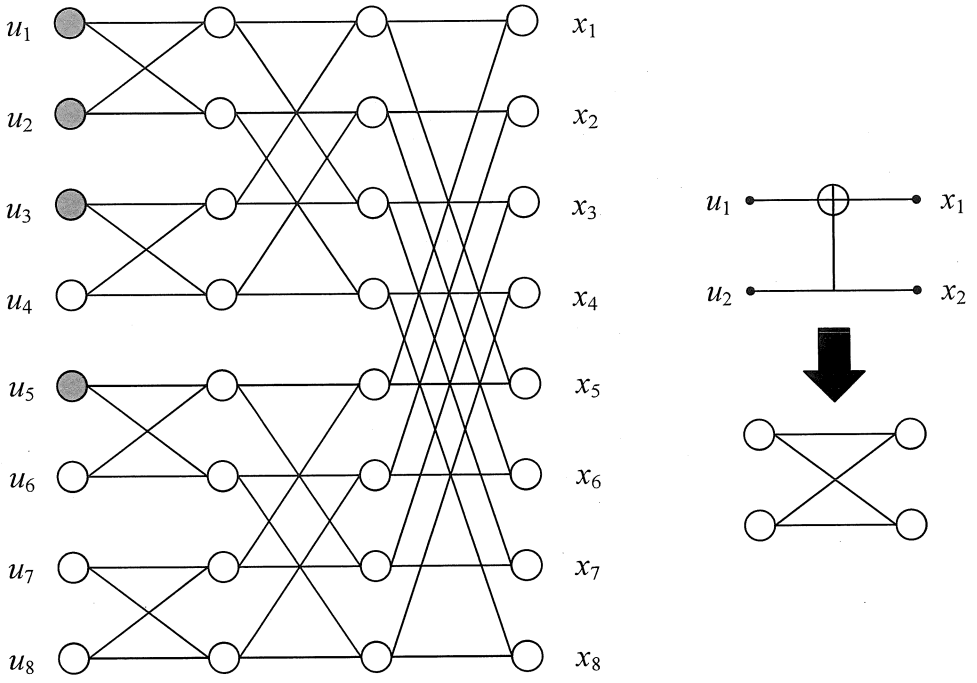

u_1
u_2
u_3
u_4
u_5
u_6
u_7
u_8
x_1
x_2
x_3
x_4
x_5
x_6
x_7
x_8
u_1
u_2
x_1
x_2

FIG. 2

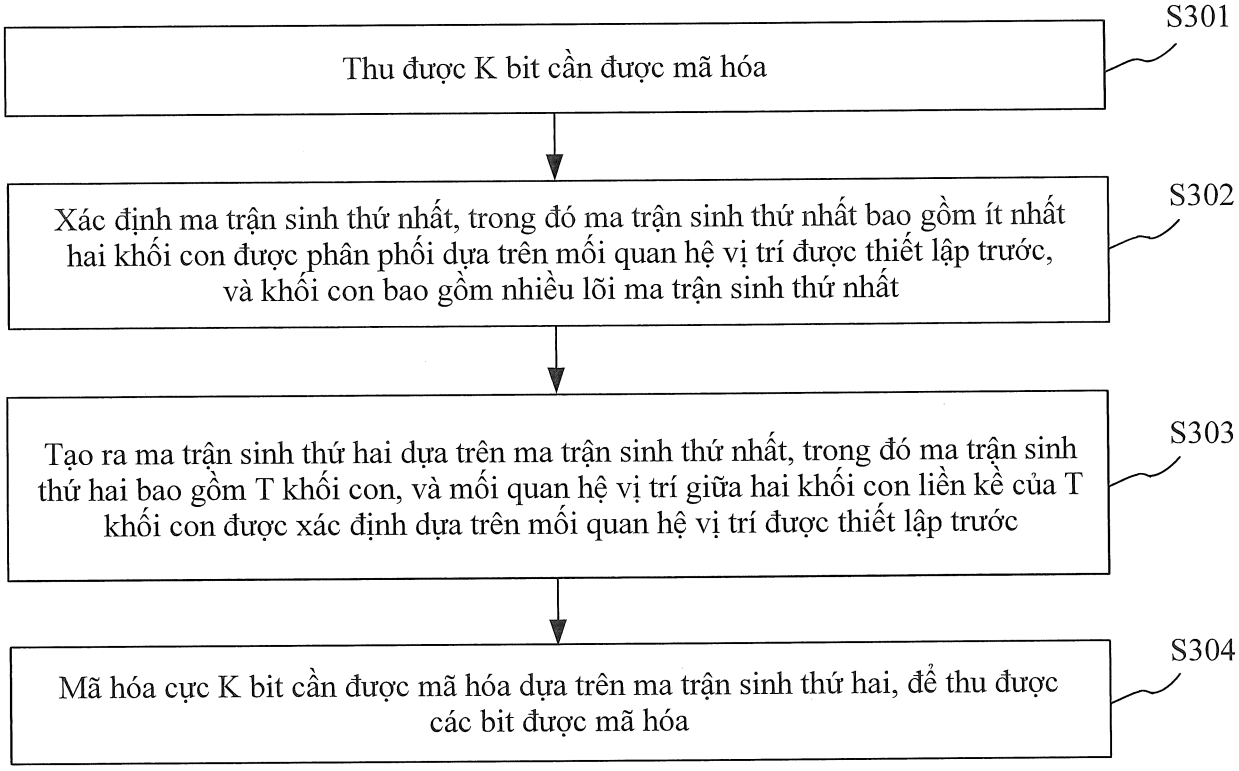

S301
Thu được K bit cần được mã hóa
S302
Xác định ma trận sinh thứ nhất, trong đó ma trận sinh thứ nhất bao gồm ít nhất hai khối con được phân phối dựa trên mối quan hệ vị trí được thiết lập trước, và khối con bao gồm nhiều lõi ma trận sinh thứ nhất
S303
Tạo ra ma trận sinh thứ hai dựa trên ma trận sinh thứ nhất, trong đó ma trận sinh thứ hai bao gồm T khối con, và mối quan hệ vị trí giữa hai khối con liền kề của T khối con được xác định dựa trên mối quan hệ vị trí được thiết lập trước
S304
Mã hóa cực K bit cần được mã hóa dựa trên ma trận sinh thứ hai, để thu được các bit được mã hóa

FIG. 3

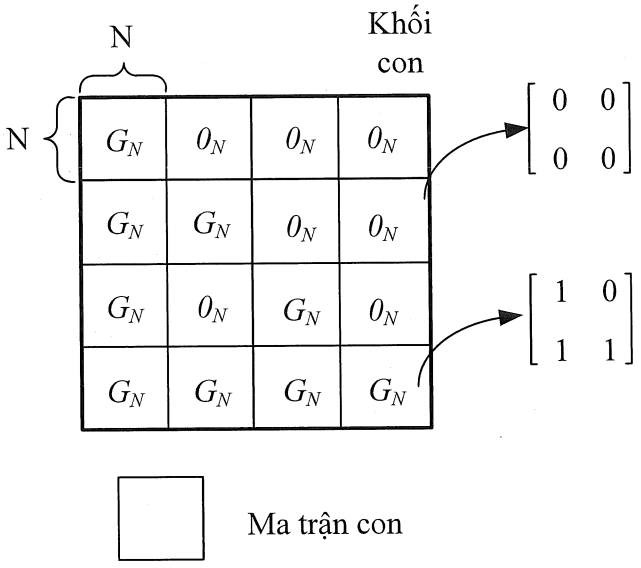

N
Khối con
N
G_N 0_N 0_N 0_N
G_N G_N 0_N 0_N
G_N 0_N G_N 0_N
G_N G_N G_N G_N
0 0
0 0
1 0
1 1
Ma trận con

FIG. 4

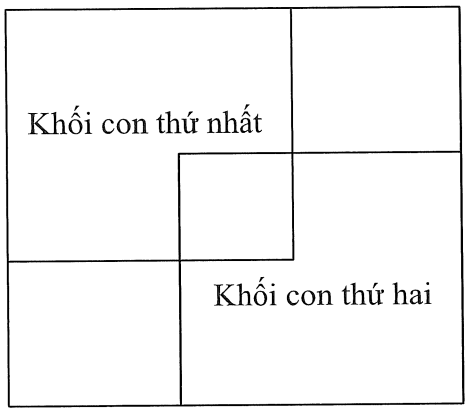


FIG. 5A

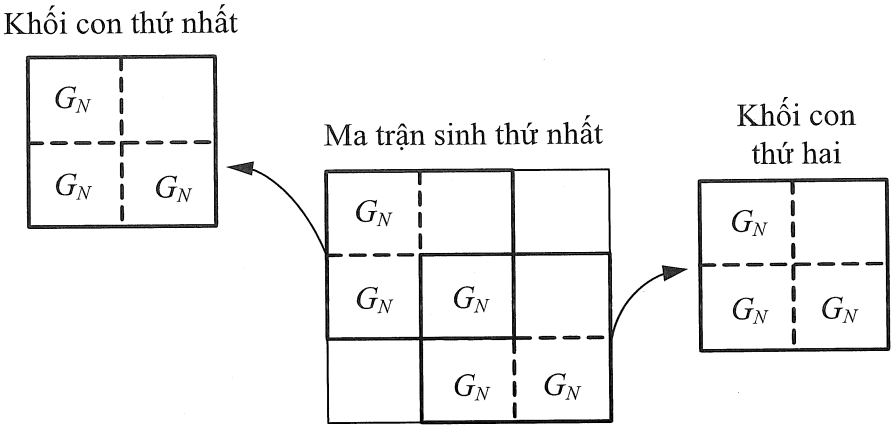


FIG. 5B

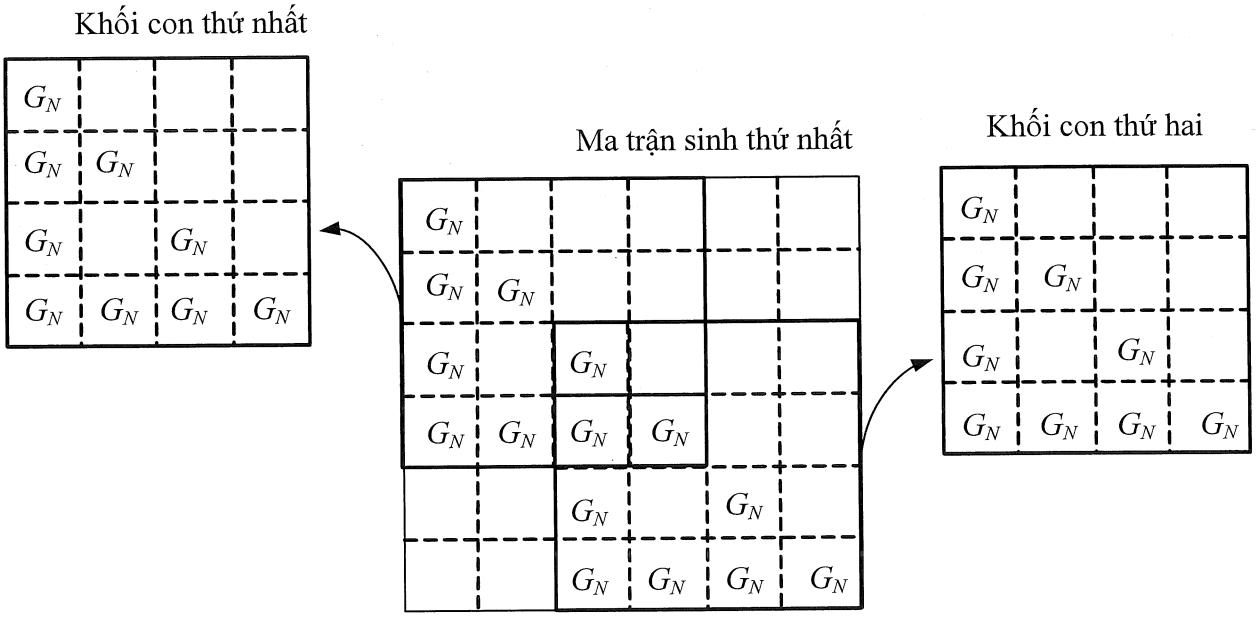


FIG. 5C

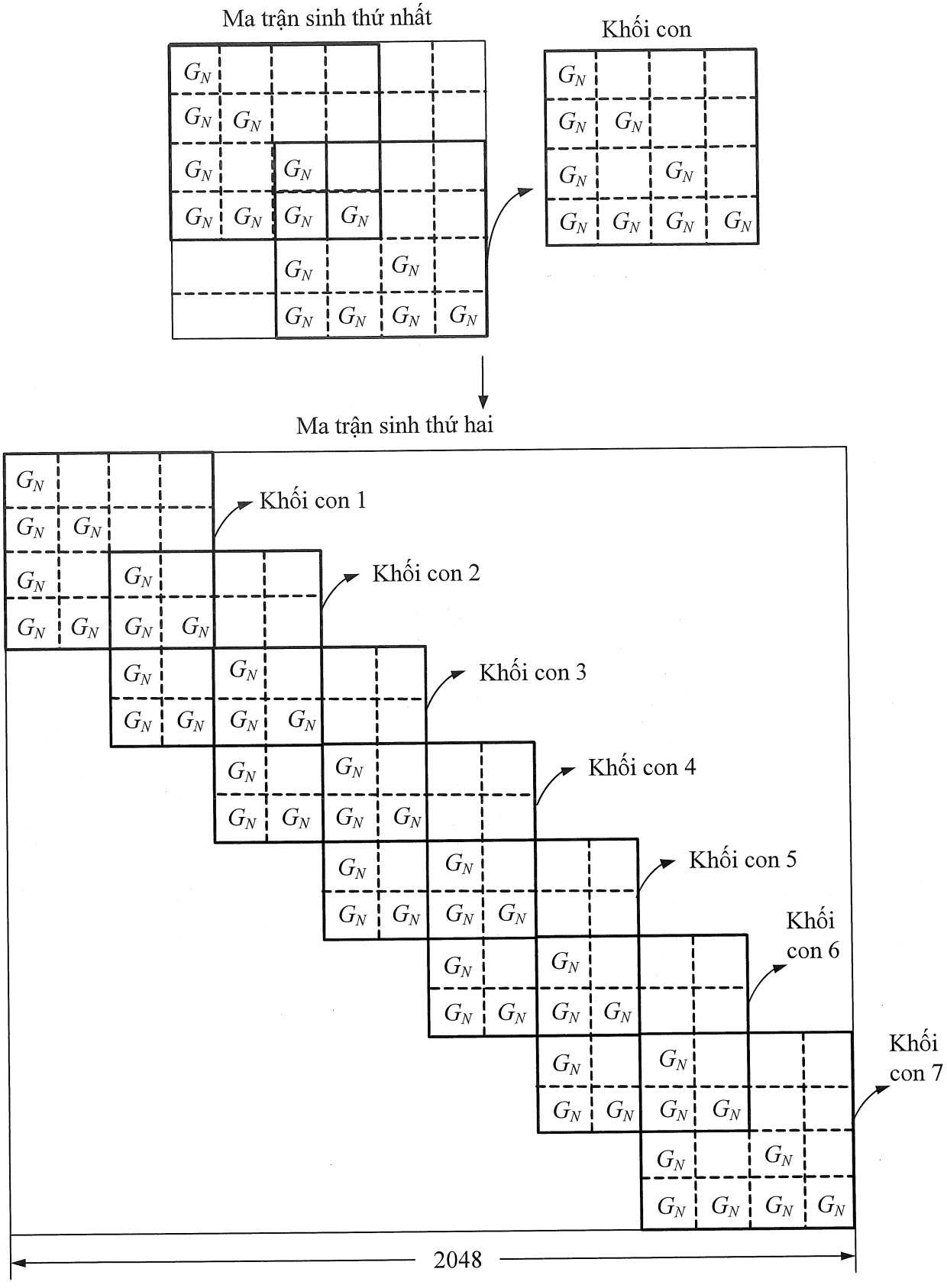

Ma trận sinh thứ nhất
Khối con
Ma trận sinh thứ hai
Khối con 1
Khối con 2
Khối con 3
Khối con 4
Khối con 5
Khối con 6
Khối con 7
2048

FIG. 6A

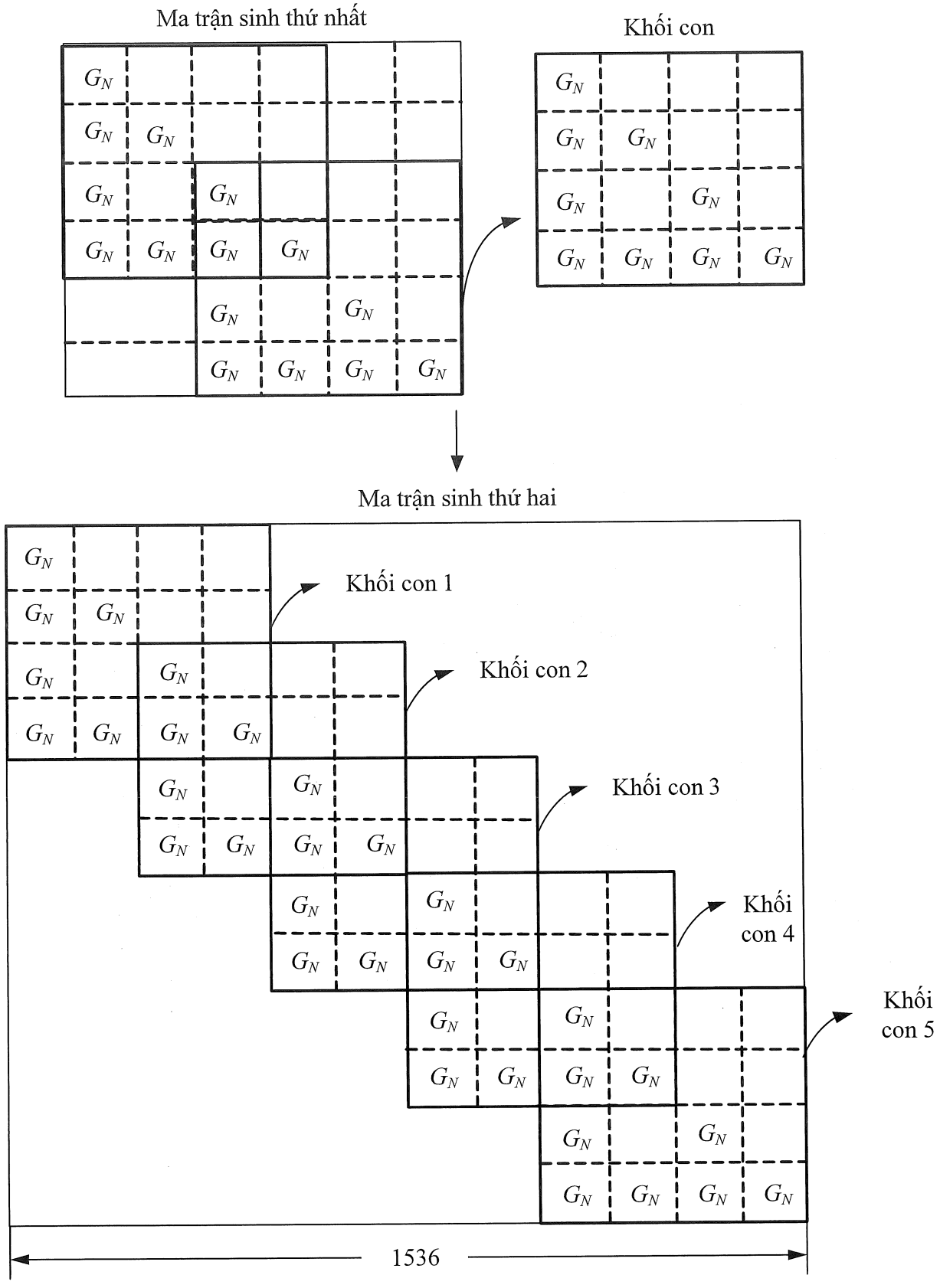

Ma trận sinh thứ nhất
Khối con
Ma trận sinh thứ hai
Khối con 1
Khối con 2
Khối con 3
Khối con 4
Khối con 5
1536

FIG. 6B

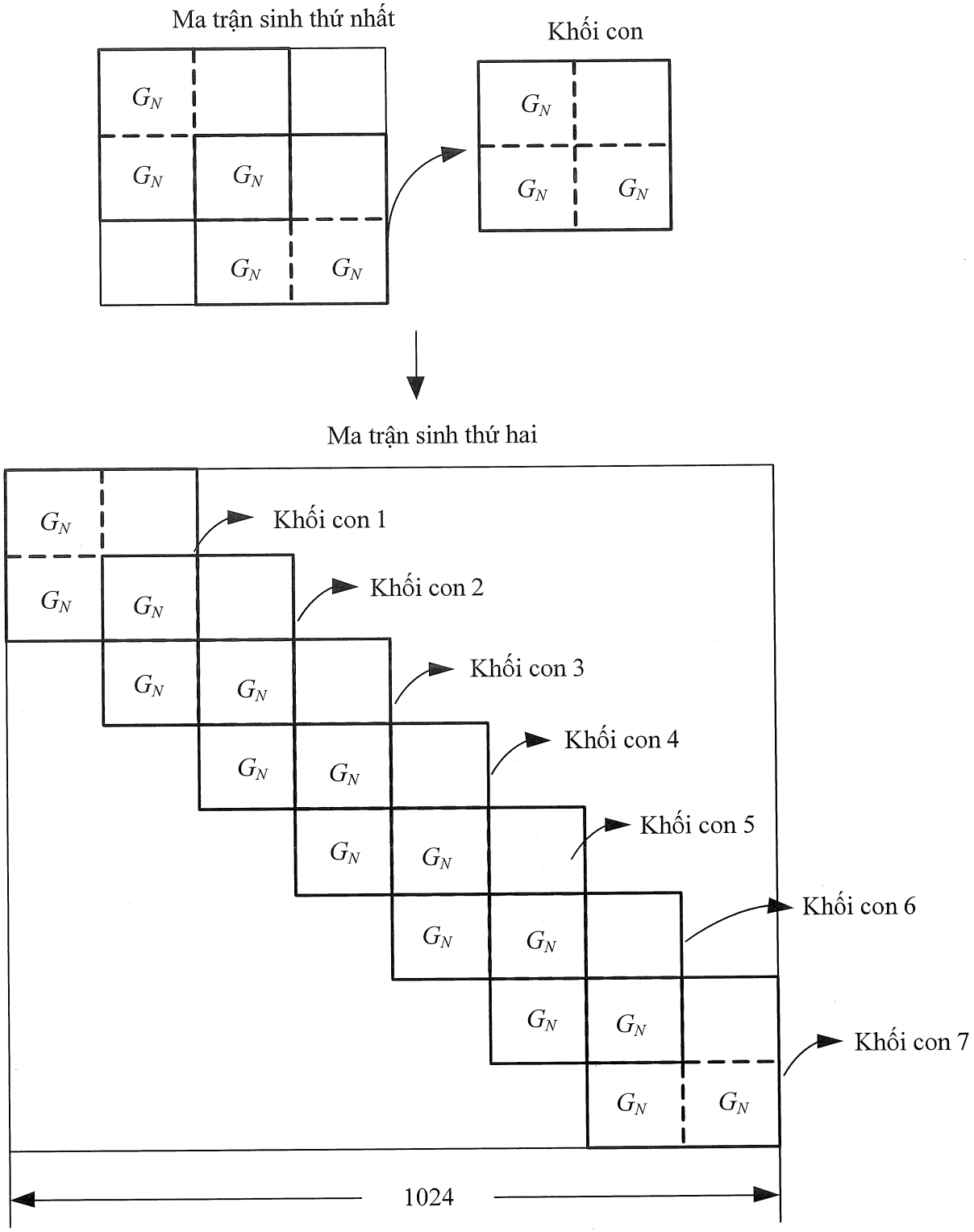

Ma trận sinh thứ nhất
Khối con
G_N
Ma trận sinh thứ hai
Khối con 1
Khối con 2
Khối con 3
Khối con 4
Khối con 5
Khối con 6
Khối con 7
1024

FIG. 6C

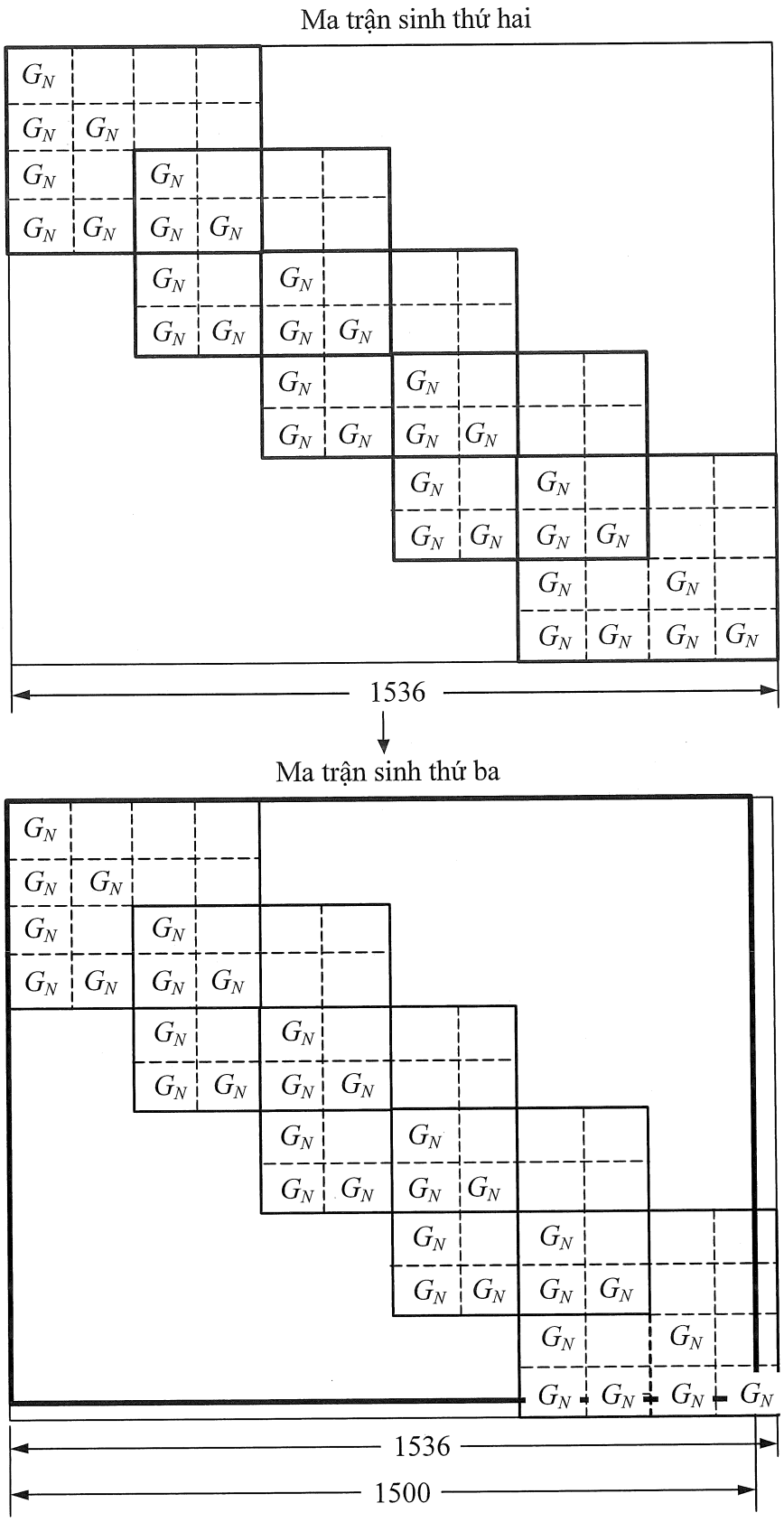


FIG. 7A

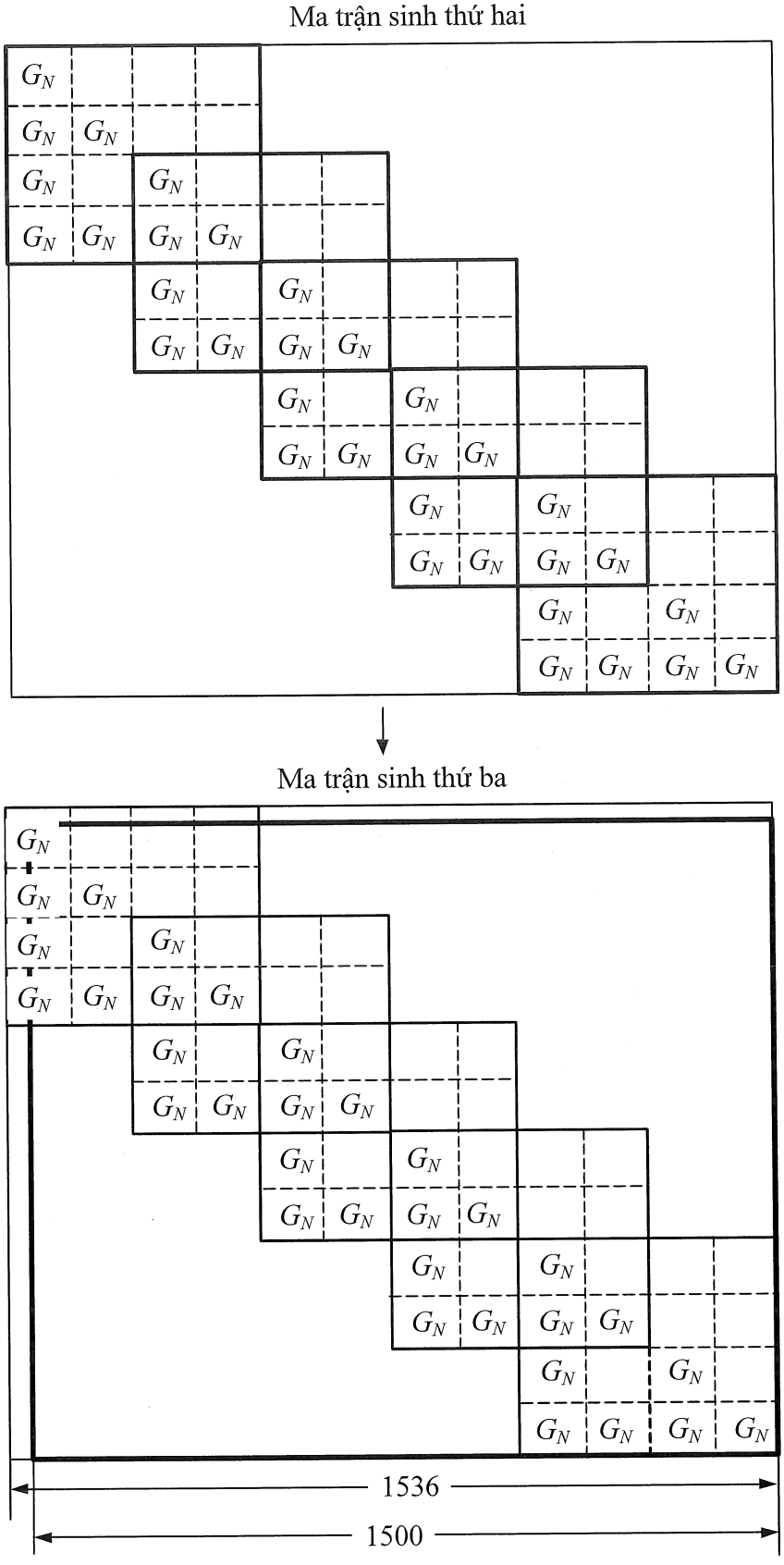


FIG. 7B

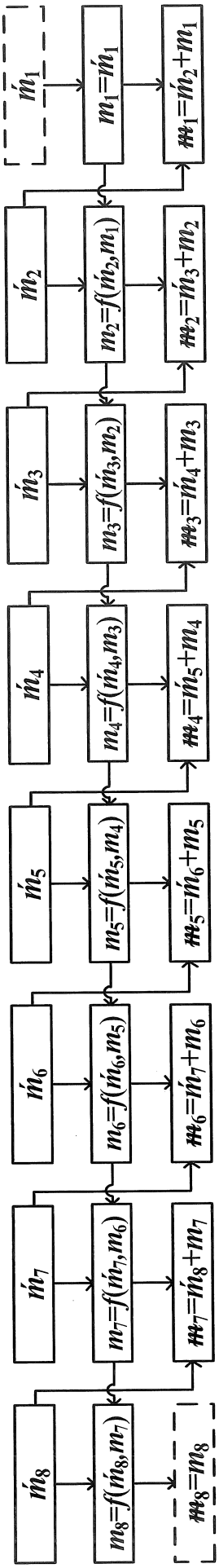


FIG. 8A

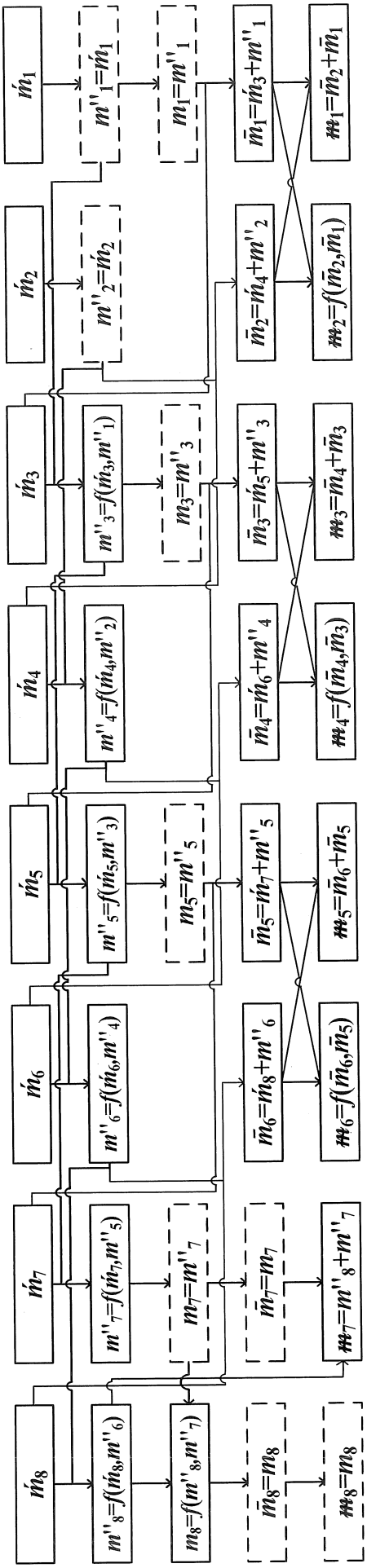


FIG. 8B

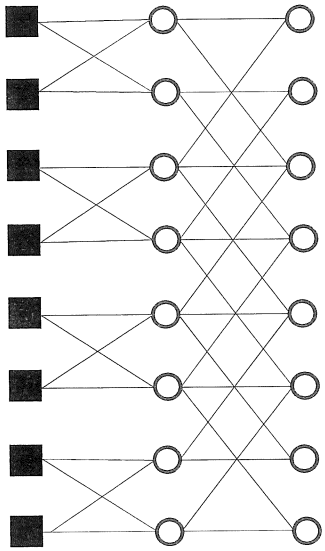


FIG. 9A

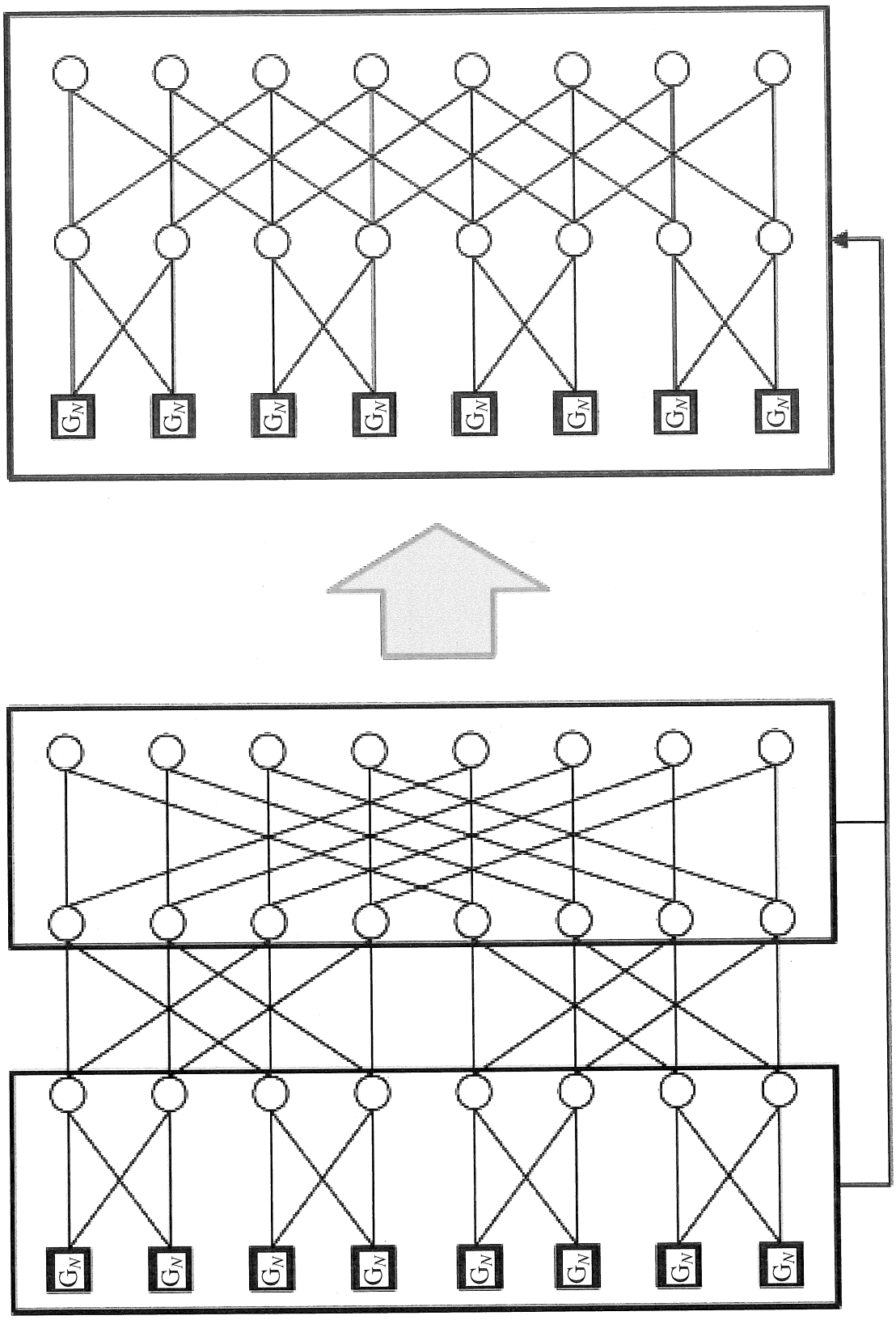


FIG. 9B

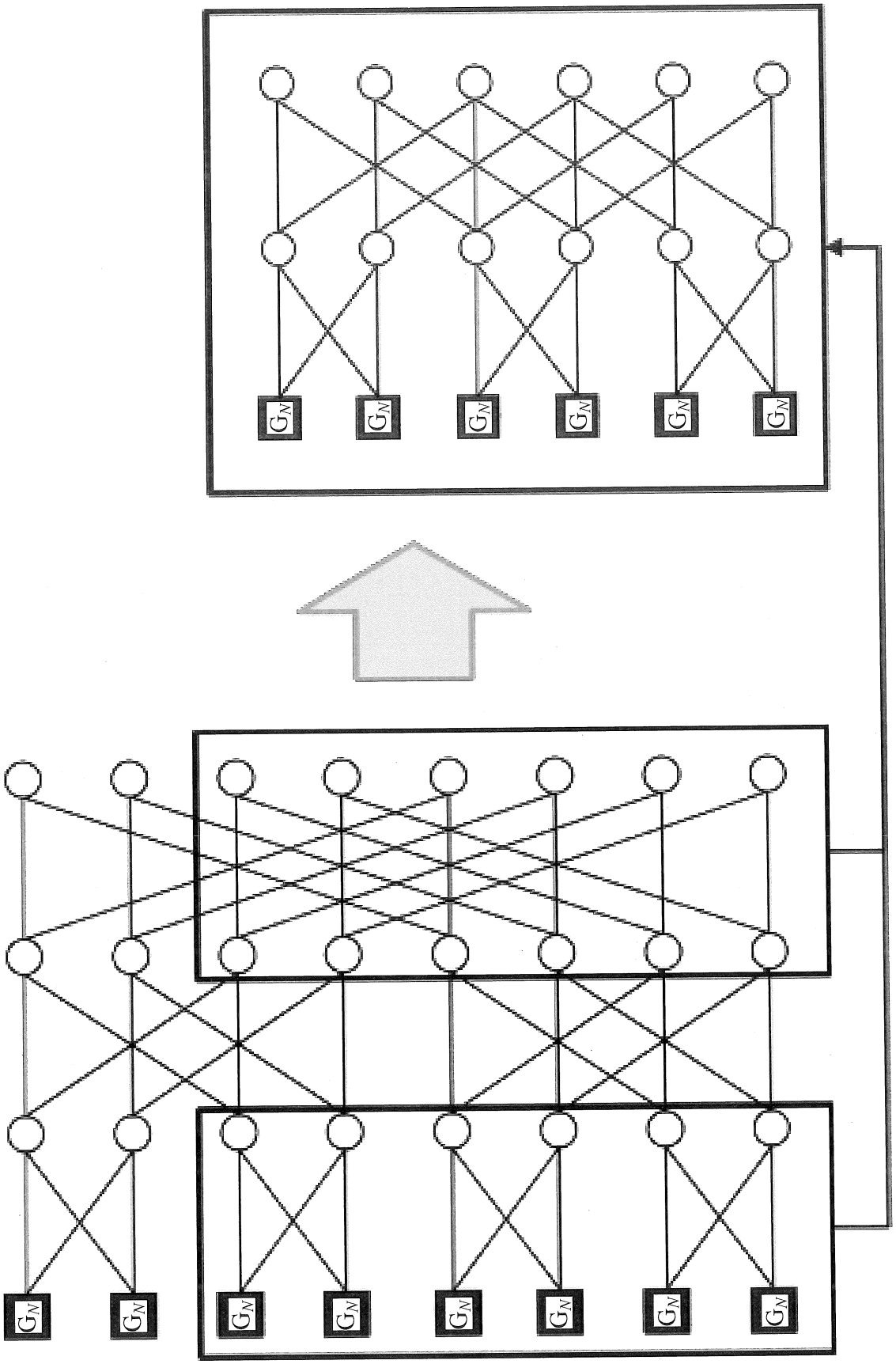


FIG. 9C

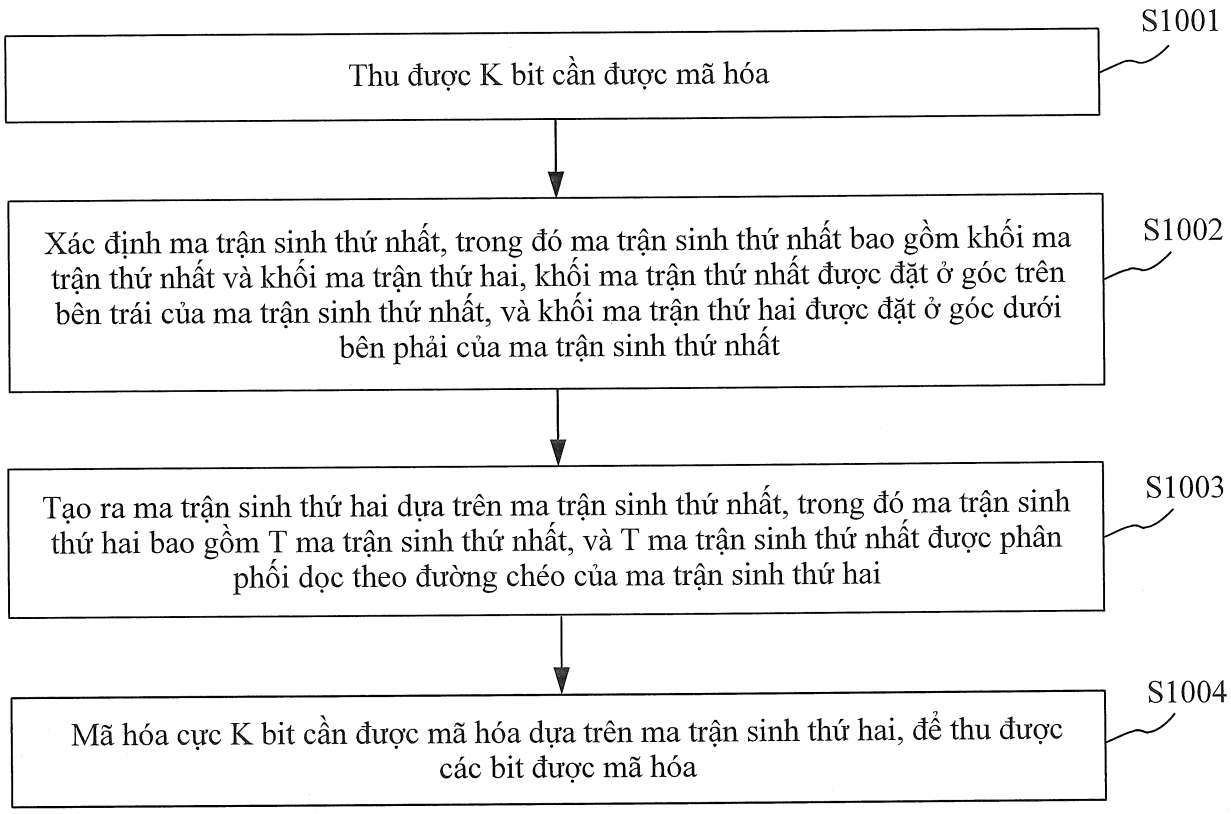


FIG. 10

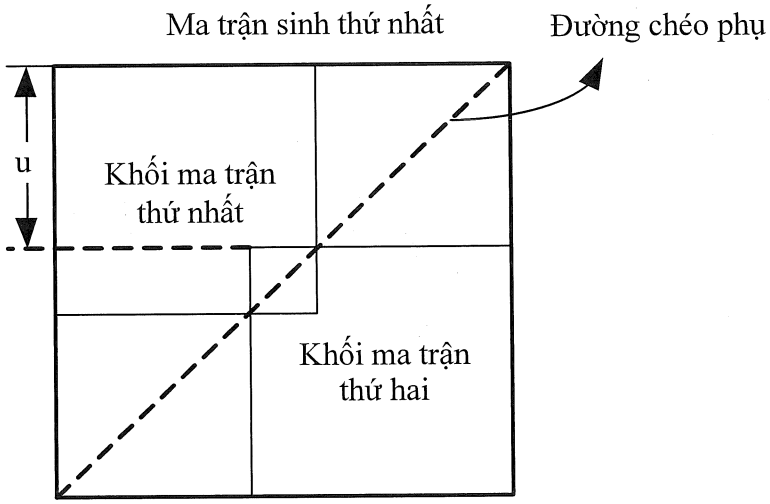


FIG. 11A

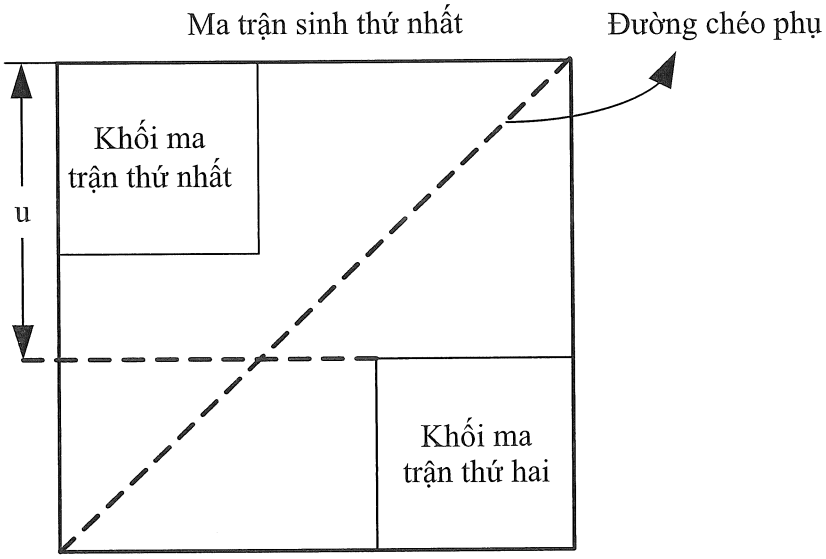


FIG. 11B

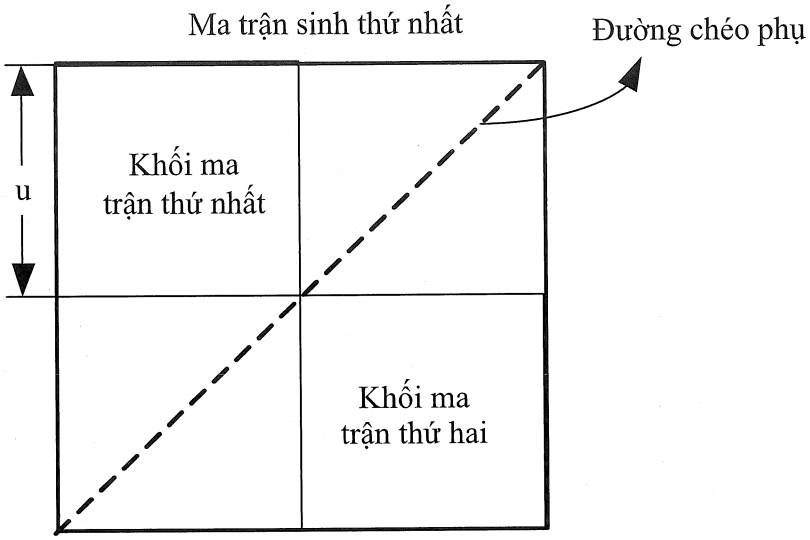


FIG. 11C

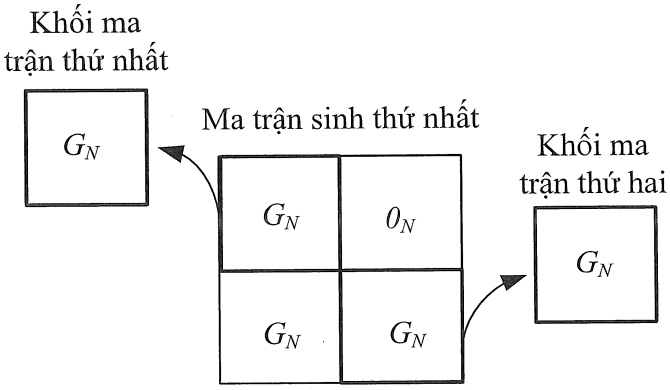


FIG. 12A

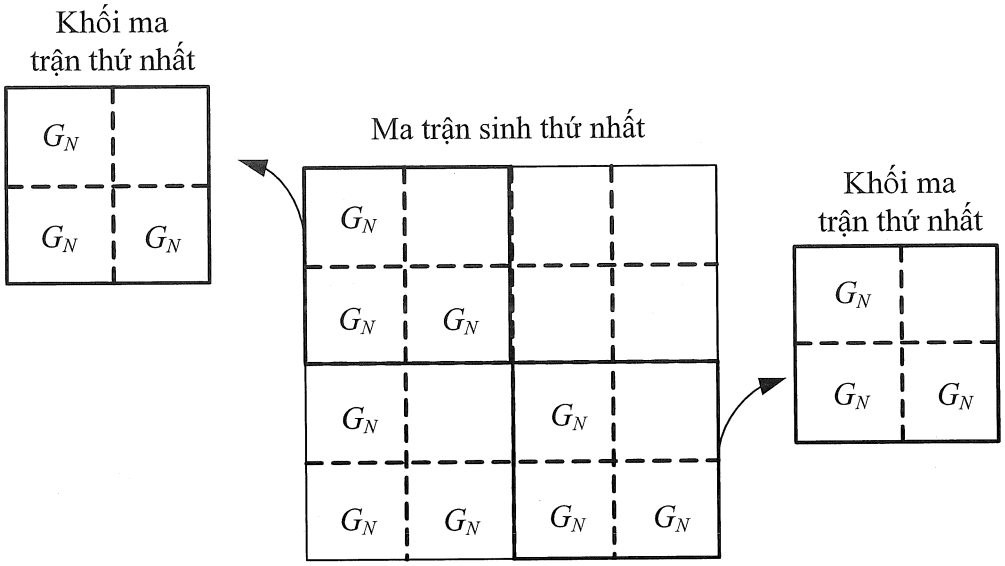
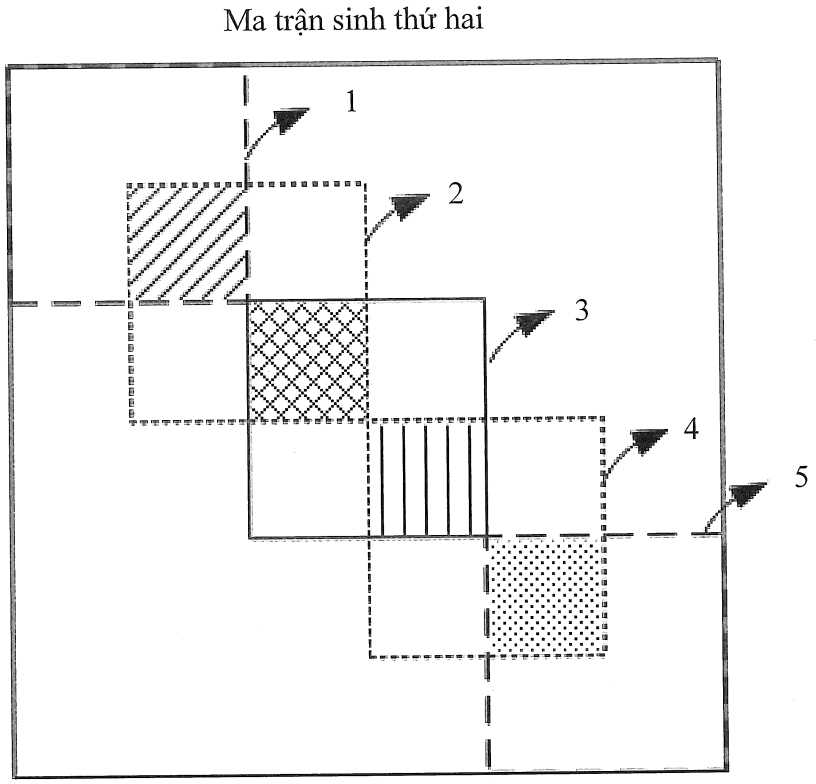


FIG. 12B



Khối ma trận thứ hai của ma trận sinh thứ nhất thứ 1
Khối ma trận thứ nhất của ma trận sinh thứ nhất thứ 2

Khối ma trận thứ hai của ma trận sinh thứ nhất thứ 2
Khối ma trận thứ nhất của ma trận sinh thứ nhất thứ 3

Khối ma trận thứ hai của ma trận sinh thứ nhất thứ 3
Khối ma trận thứ nhất của ma trận sinh thứ nhất thứ 4

Khối ma trận thứ hai của ma trận sinh thứ nhất thứ 4
Khối ma trận thứ nhất của ma trận sinh thứ nhất thứ 5

FIG. 13

17/29

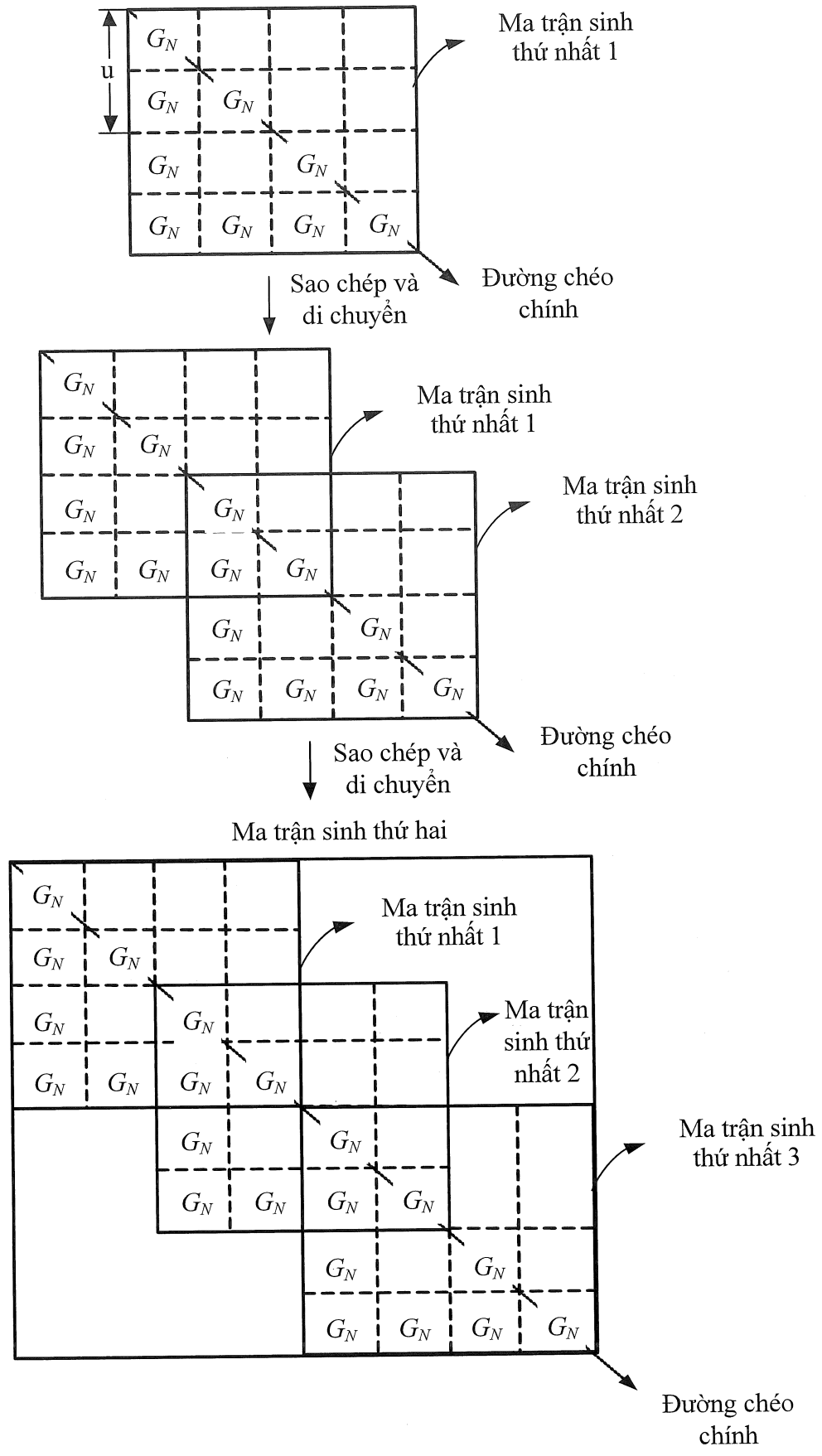

u
Ma trận sinh thứ nhất 1
Đường chéo chính
Sao chép và di chuyển
Ma trận sinh thứ nhất 1
Ma trận sinh thứ nhất 2
Đường chéo chính
Sao chép và di chuyển
Ma trận sinh thứ hai
Ma trận sinh thứ nhất 1
Ma trận sinh thứ nhất 2
Ma trận sinh thứ nhất 3
Đường chéo chính

FIG. 14

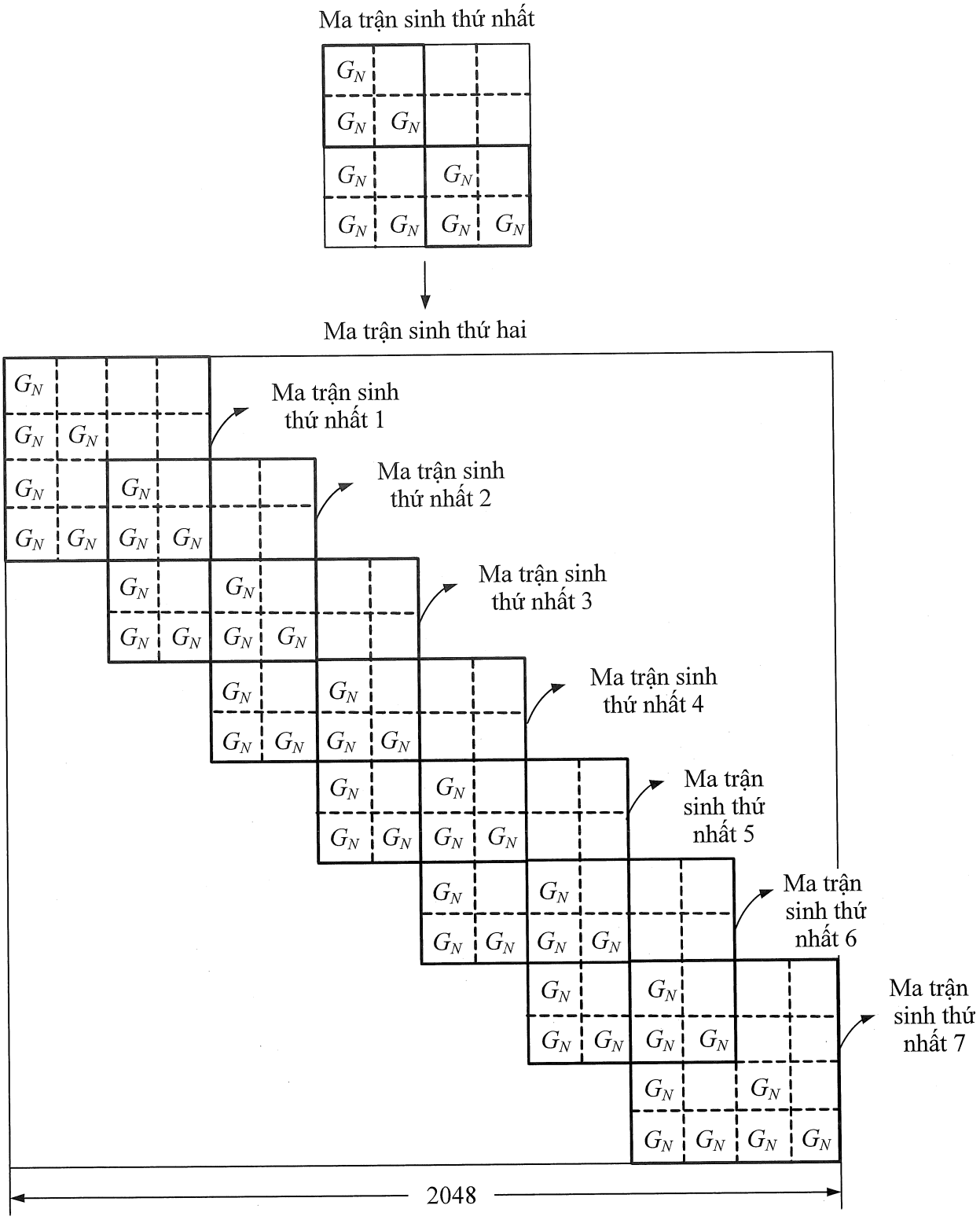

Ma trận sinh thứ nhất
Ma trận sinh thứ hai
Ma trận sinh thứ nhất 1
Ma trận sinh thứ nhất 2
Ma trận sinh thứ nhất 3
Ma trận sinh thứ nhất 4
Ma trận sinh thứ nhất 5
Ma trận sinh thứ nhất 6
Ma trận sinh thứ nhất 7
2048

FIG. 15A

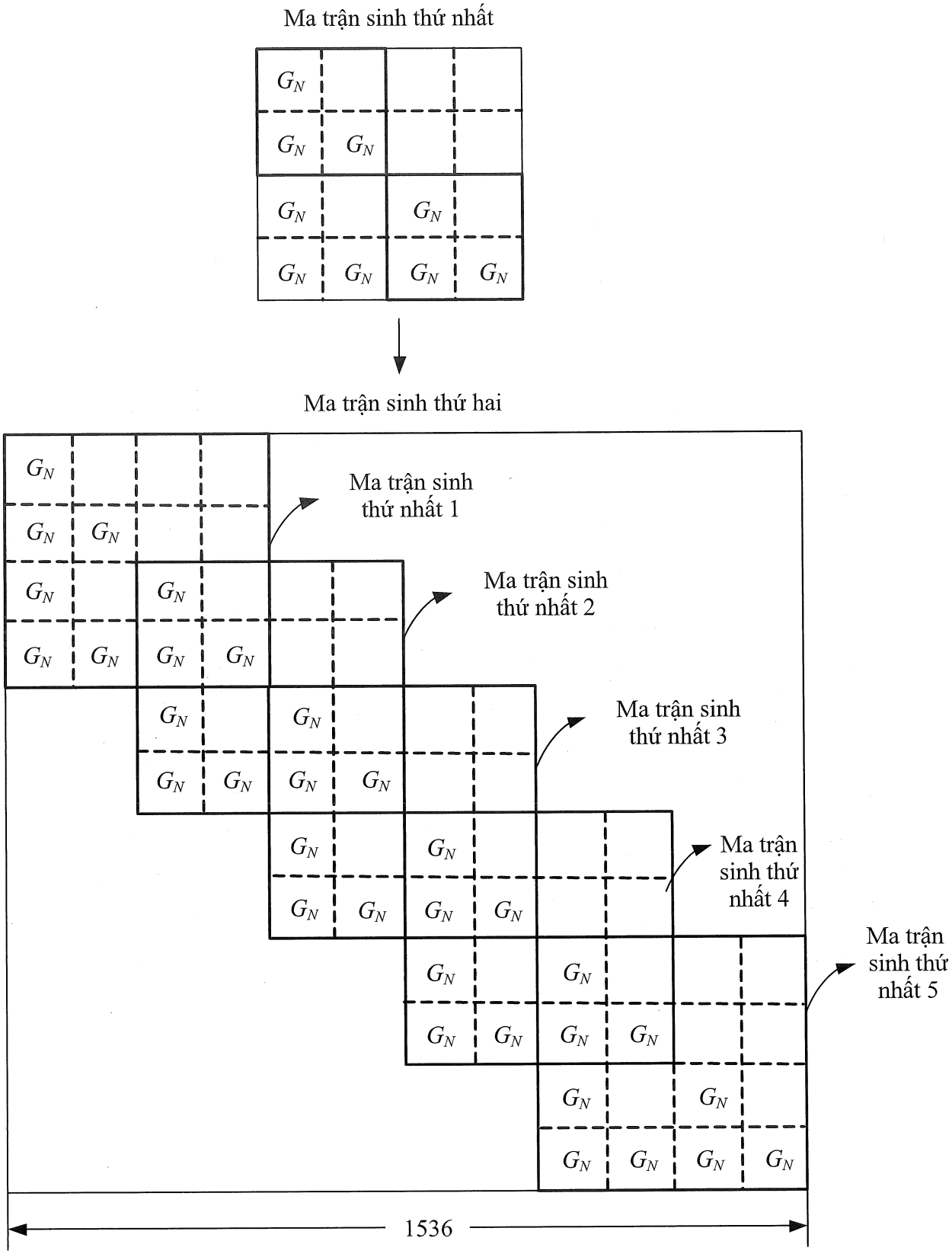

Ma trận sinh thứ nhất
G_N
Ma trận sinh thứ hai
Ma trận sinh thứ nhất 1
Ma trận sinh thứ nhất 2
Ma trận sinh thứ nhất 3
Ma trận sinh thứ nhất 4
Ma trận sinh thứ nhất 5
1536

FIG. 15B

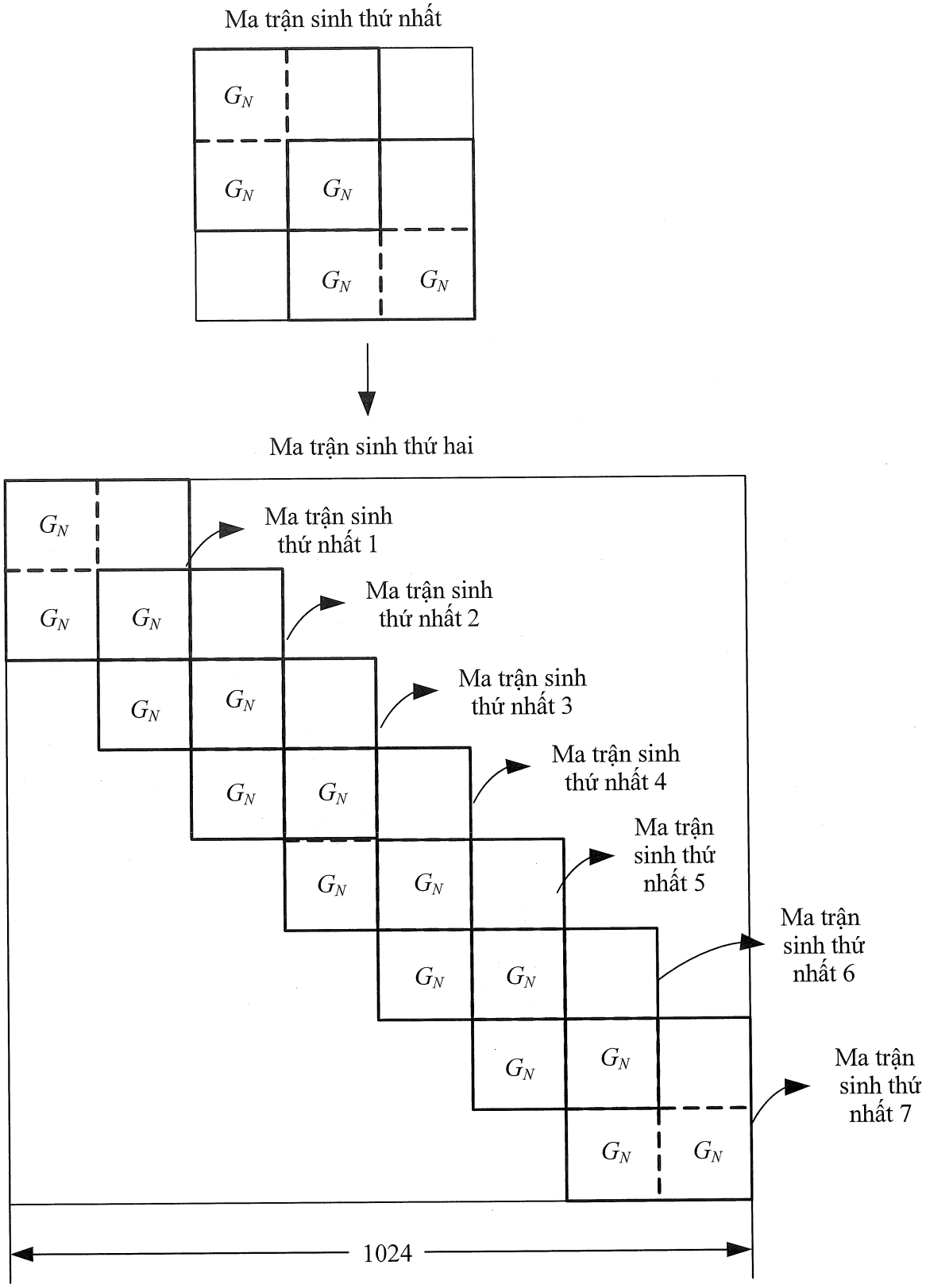

Ma trận sinh thứ nhất
G_N
Ma trận sinh thứ hai
Ma trận sinh thứ nhất 1
Ma trận sinh thứ nhất 2
Ma trận sinh thứ nhất 3
Ma trận sinh thứ nhất 4
Ma trận sinh thứ nhất 5
Ma trận sinh thứ nhất 6
Ma trận sinh thứ nhất 7
1024

FIG. 15C

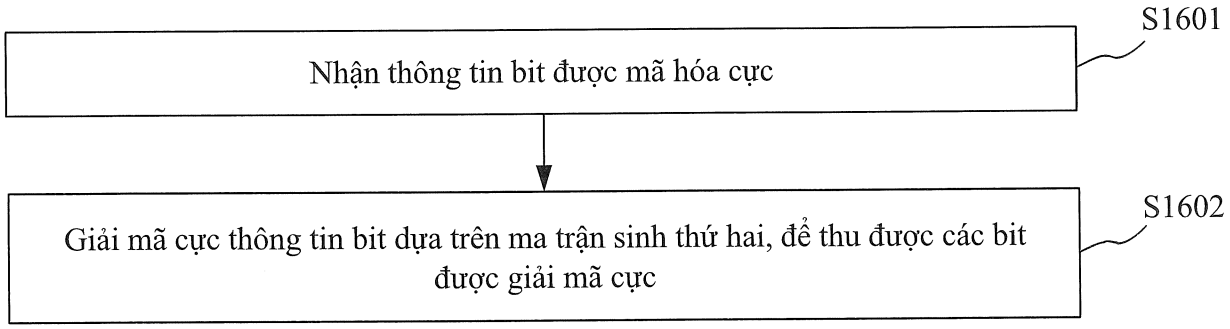

S1601
Nhận thông tin bit được mã hóa cực
S1602
Giải mã cực thông tin bit dựa trên ma trận sinh thứ hai, để thu được các bit được giải mã cực

FIG. 16

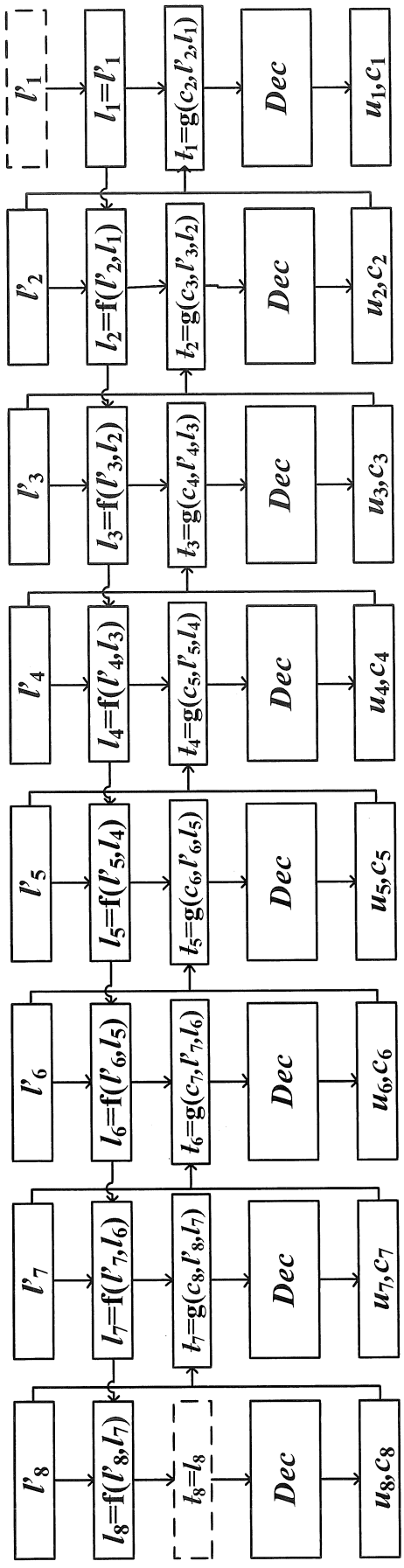

l'8
l8=f(l'8,l7)
l8=l8
Dec
u8,c8
l'7
l7=f(l'7,l6)
t7=g(c8,l'8,l7)
Dec
u7,c7
l'6
l6=f(l'6,l5)
t6=g(c7,l'7,l6)
Dec
u6,c6
l'5
l5=f(l'5,l4)
t5=g(c6,l'6,l5)
Dec
u5,c5
l'4
l4=f(l'4,l3)
t4=g(c5,l'5,l4)
Dec
u4,c4
l'3
l3=f(l'3,l2)
t3=g(c4,l'4,l3)
Dec
u3,c3
l'2
l2=f(l'2,l1)
t2=g(c3,l'3,l2)
Dec
u2,c2
l'1
l1=l'1
t1=g(c2,l'2,l1)
Dec
u1,c1

FIG. 17

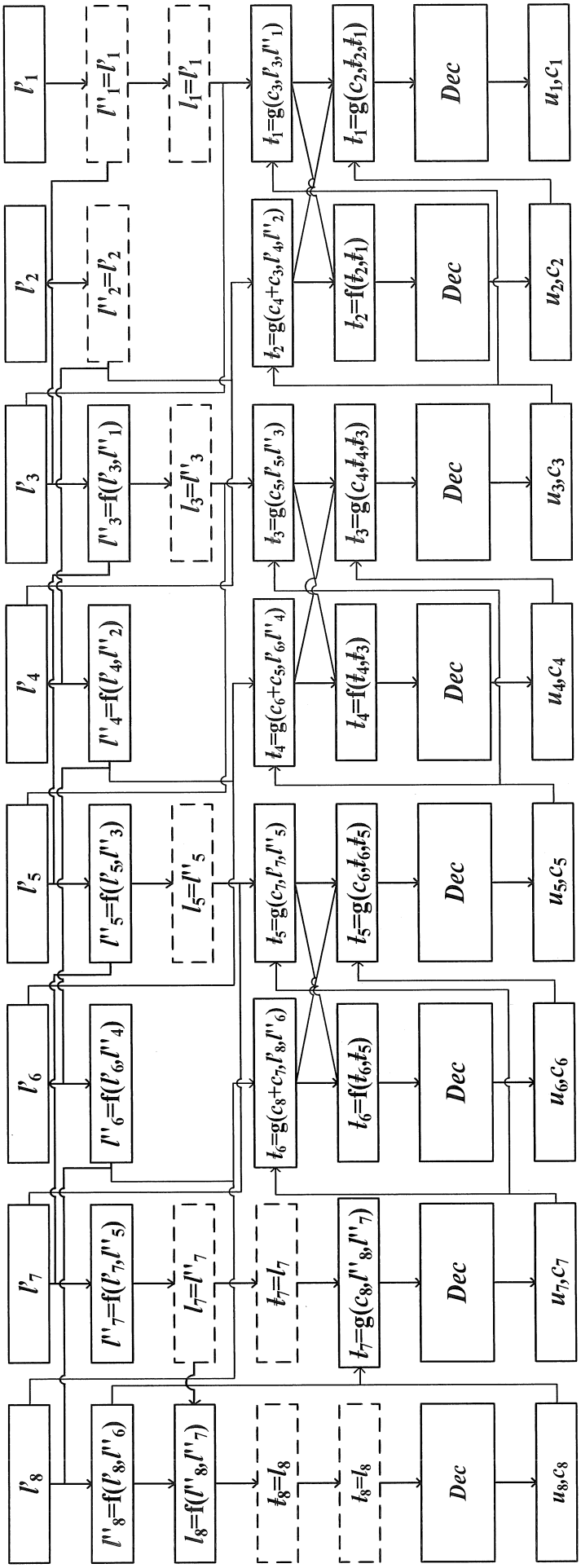

l'1
l'2
l'3
l'4
l'5
l'6
l'7
l'8
l''1=l'1
l''2=l'2
l''3=f(l'3,l''1)
l''4=f(l'4,l''2)
l''5=f(l'5,l''3)
l''6=f(l'6,l''4)
l''7=f(l'7,l''5)
l''8=f(l'8,l''6)
l1=l'1
l3=l''3
l5=l''5
l7=l''7
l8=f(l''8,l''7)
t1=g(c3,l'3,l''1)
t2=g(c4+c3,l'4,l''2)
t3=g(c5,l'5,l''3)
t4=g(c6+c5,l'6,l''4)
t5=g(c7,l'7,l''5)
t6=g(c8+c7,l'8,l''6)
t7=l7
t8=l8
t1=g(c2,t2,t1)
t2=f(t2,t1)
t3=g(c4,t4,t3)
t4=f(t4,t3)
t5=g(c6,t6,t5)
t6=f(t6,t5)
t7=g(c8,l''8,l''7)
t8=l8
Dec
u1,c1
u2,c2
u3,c3
u4,c4
u5,c5
u6,c6
u7,c7
u8,c8

FIG. 18

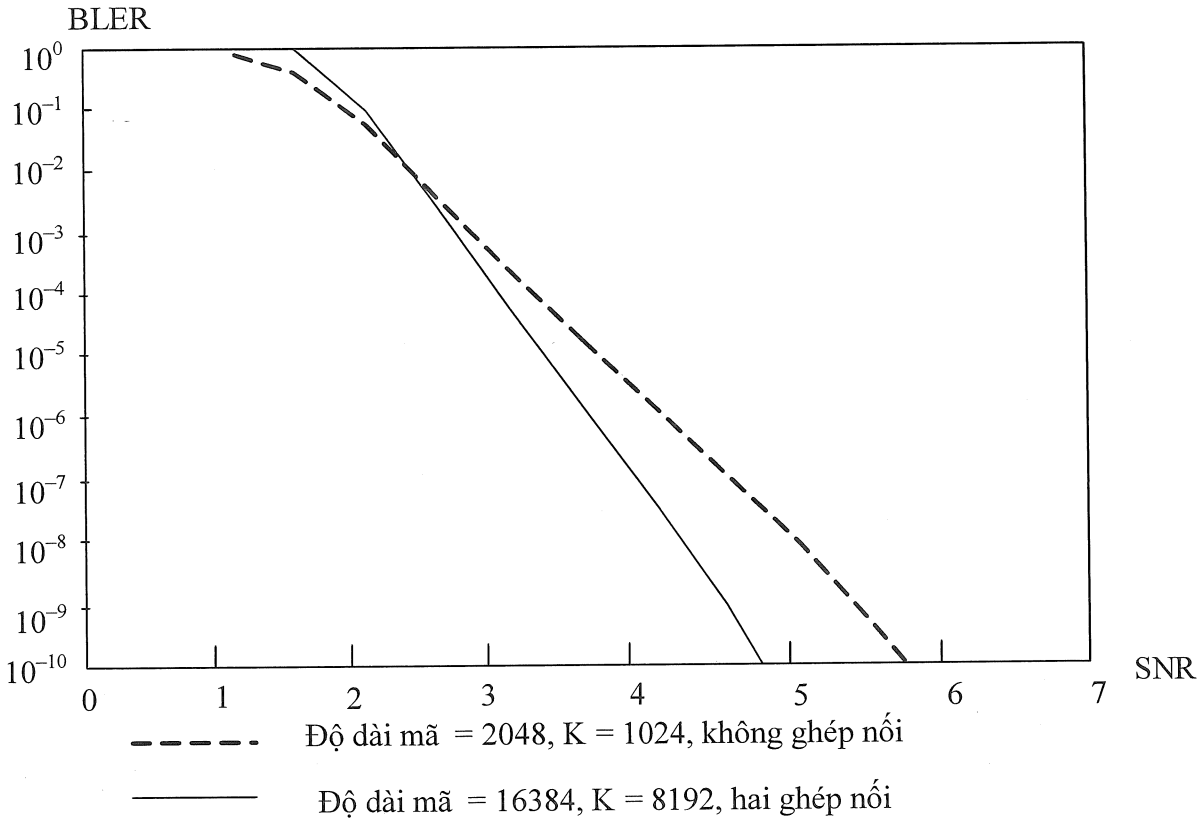
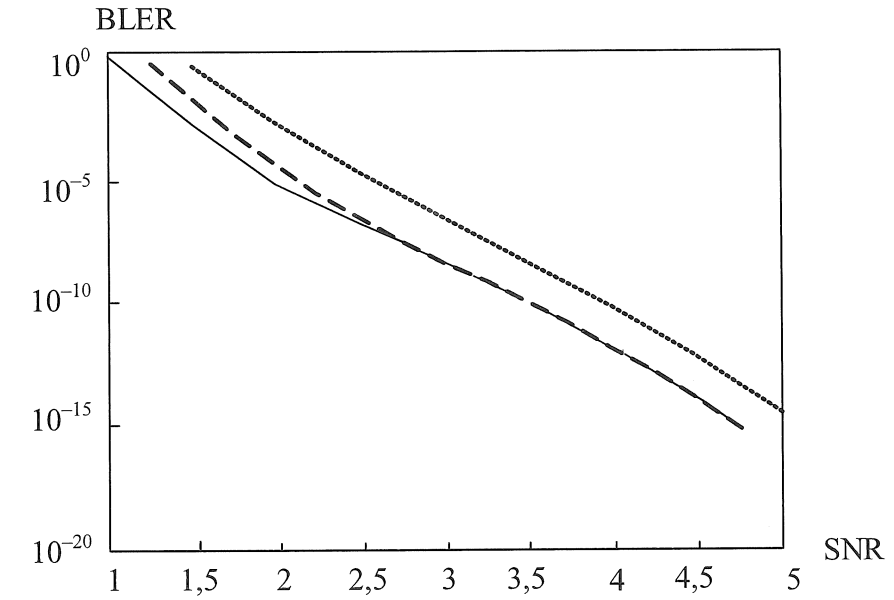

BLER
10^{0}
10^{-1}
10^{-2}
10^{-3}
10^{-4}
10^{-5}
10^{-6}
10^{-7}
10^{-8}
10^{-9}
10^{-10}
0
1
2
3
4
5
6
7
SNR
Độ dài mã = 2048, K = 1024, không ghép nối
Độ dài mã = 16384, K = 8192, hai ghép nối

FIG. 19

25/29

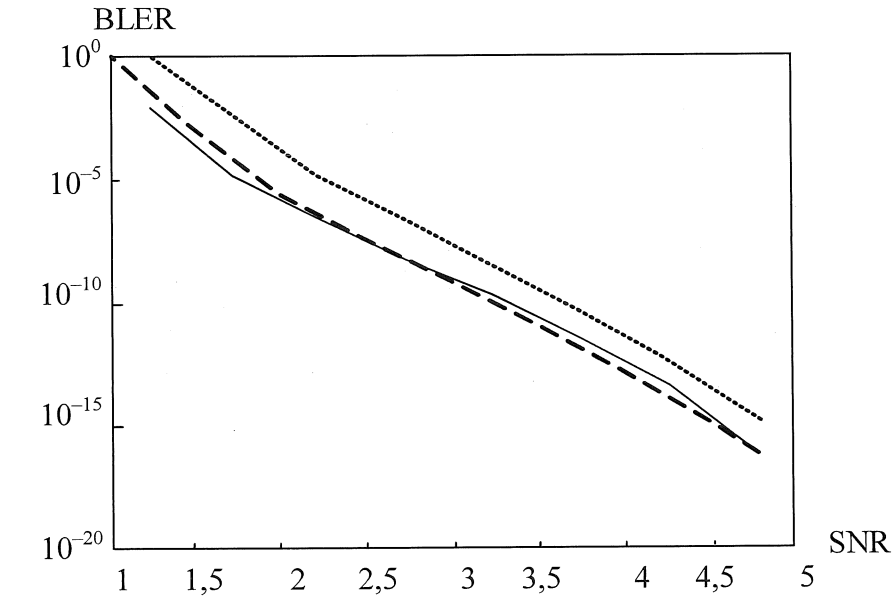


Độ dài mã = 65536, K = 32768, không ghép nối

Độ dài mã = 65536, K = 32768, hai ghép nối

Độ dài mã = 65536, K = 32768, bốn ghép nối

FIG. 20A



Độ dài mã = 131072, K = 65536, không ghép nối

Độ dài mã = 131072, K = 65536, hai ghép nối

Độ dài mã = 131072, K = 65536, bốn ghép nối

FIG. 20B

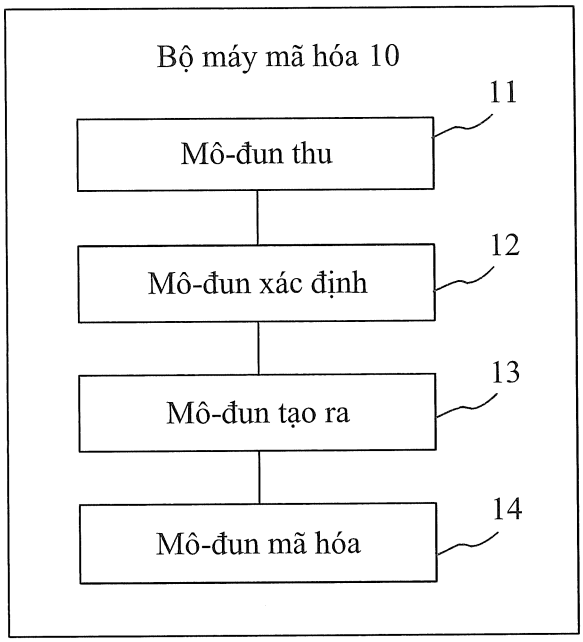

Bộ máy mã hóa 10
11
Mô-đun thu
12
Mô-đun xác định
13
Mô-đun tạo ra
14
Mô-đun mã hóa

FIG. 21

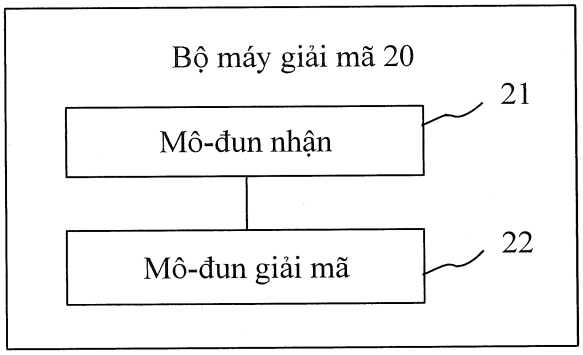

Bộ máy giải mã 20
21
Mô-đun nhận
22
Mô-đun giải mã

FIG. 22

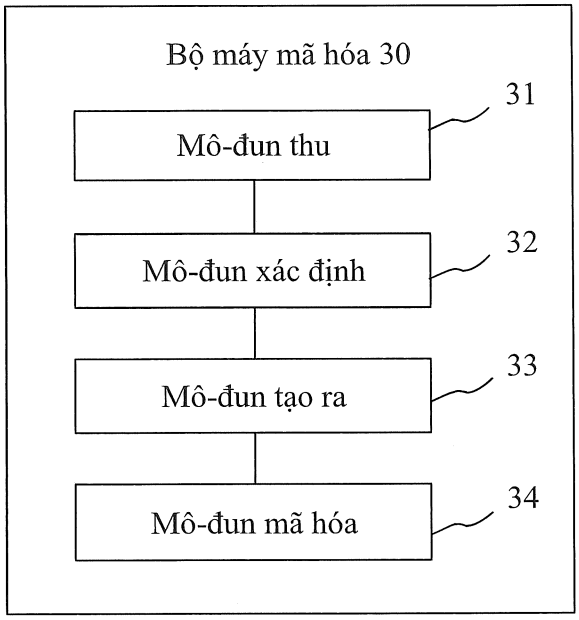


FIG. 23

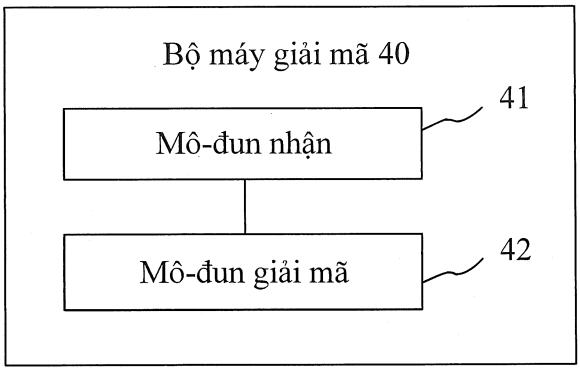


FIG. 24

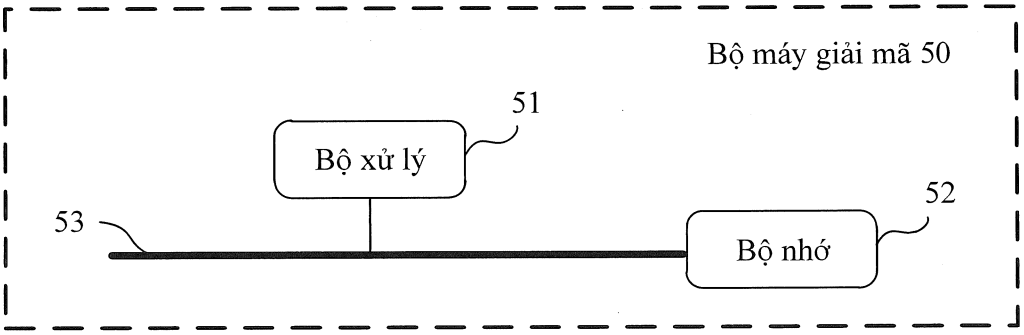


FIG. 25

28/29

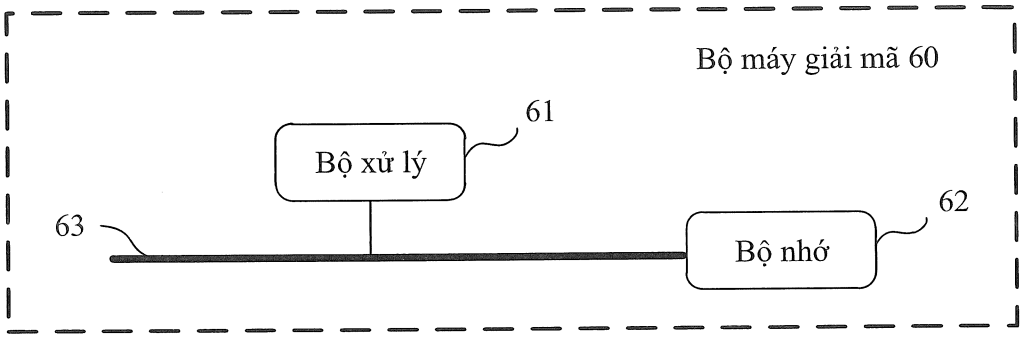


FIG. 26

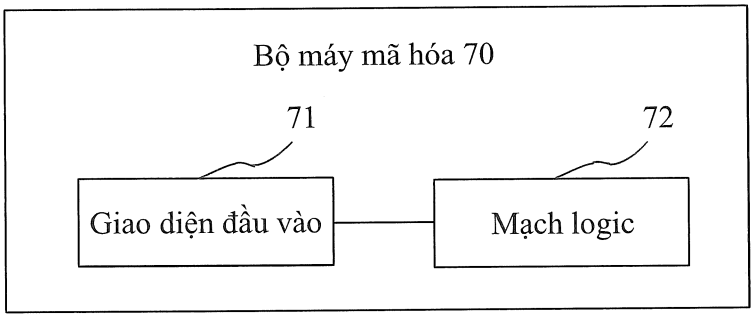


FIG. 27

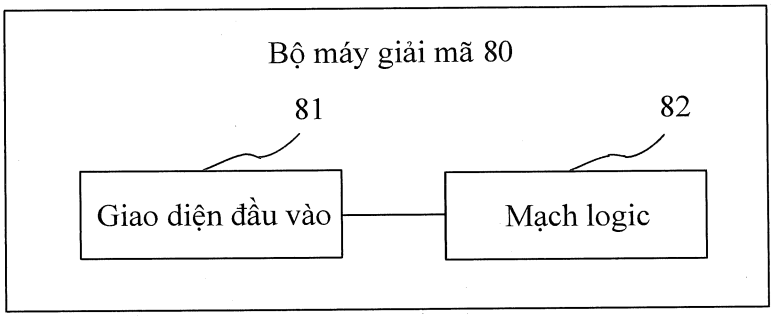


FIG. 28

29/29

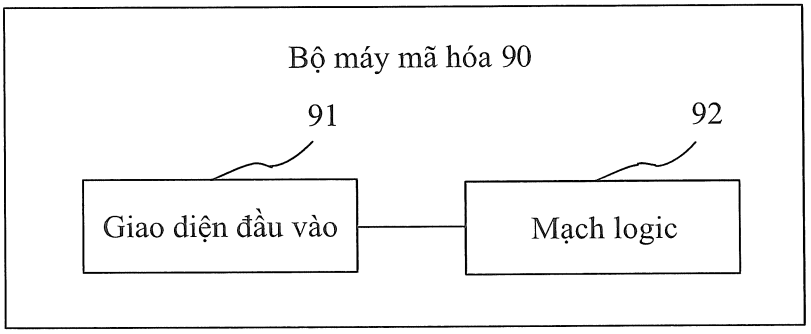


FIG. 29

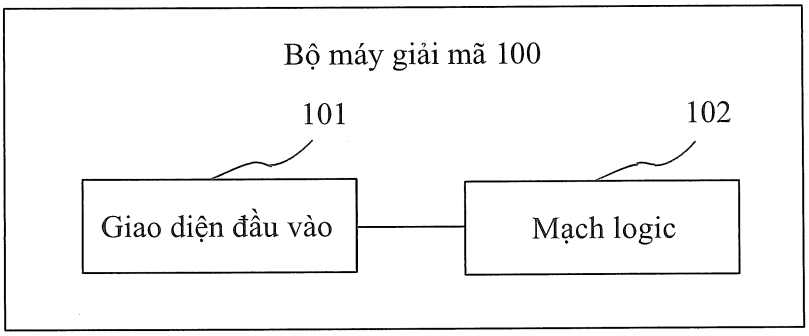


FIG. 30