



(12) BẢN MÔ TẢ SÁNG CHẾ THUỘC BẰNG ĐỘC QUYỀN SÁNG CHẾ

(19) Cộng hòa xã hội chủ nghĩa Việt Nam (VN)  
CỤC SỞ HỮU TRÍ TUỆ

(11)



1-0048942

(51)<sup>2020.01</sup> H04J 3/06; G06F 1/12

(13) B

(21) 1-2020-03788

(22) 16/04/2019

(86) PCT/CN2019/082926 16/04/2019

(87) WO2019/237825 19/12/2019

(30) 201810596413.9 11/06/2018 CN

(45) 25/07/2025 448

(43) 25/03/2021 396A

(73) BOE TECHNOLOGY GROUP CO., LTD. (CN)

No. 10 Jiuxianqiao Rd., Chaoyang District, Beijing 100015, China

(72) WEI, Xiangye (CN).

(74) Công ty Luật TNHH Phạm và Liên danh (PHAM & ASSOCIATES)

(54) THIẾT BỊ ĐỒNG BỘ HÓA THỜI GIAN, THIẾT BỊ ĐIỆN TỬ, HỆ THỐNG ĐỒNG BỘ HÓA THỜI GIAN VÀ PHƯƠNG PHÁP ĐỒNG BỘ HÓA THỜI GIAN

(21) 1-2020-03788

(57) Sáng chế đề cập đến thiết bị đồng bộ hóa thời gian (1000) được làm thích ứng cho thiết bị điện tử, thiết bị điện tử (50), hệ thống đồng bộ hóa thời gian (60) và phương pháp đồng bộ hóa thời gian. Thiết bị đồng bộ hóa thời gian (1000) bao gồm: mạch tạo tín hiệu (100) và mạch điều chỉnh thời gian (150). Mạch tạo tín hiệu (100) bao gồm: mạch điều khiển (11), được tạo kết cấu để tạo từ điều khiển tần số (F); và mạch điều chỉnh tín hiệu (12), được tạo kết cấu để tiếp nhận từ điều khiển tần số (F) và tín hiệu đầu vào có tần số ban đầu, và để tạo và xuất tín hiệu đầu ra có tần số mục tiêu dựa trên từ điều khiển tần số (F) và tín hiệu đầu vào. Mạch điều chỉnh thời gian (150) được tạo kết cấu để thực hiện vận hành điều chỉnh đồng bộ hóa đối với tín hiệu đồng hồ của thiết bị điện tử dựa trên tín hiệu đầu ra có tần số mục tiêu. Thiết bị đồng bộ hóa thời gian (1000) có thể tổng hợp tín hiệu đầu ra có tần số đủ cao thông qua mạch tạo tín hiệu (100), và độ chi tiết tần số của tín hiệu đầu ra là cao, khiến cho thiết bị điện tử có thể thu được đồng hồ đồng bộ chính xác hơn và tính nhất quán và sự phối hợp vận hành của thiết bị điện tử trong hệ thống mạng là tốt hơn.

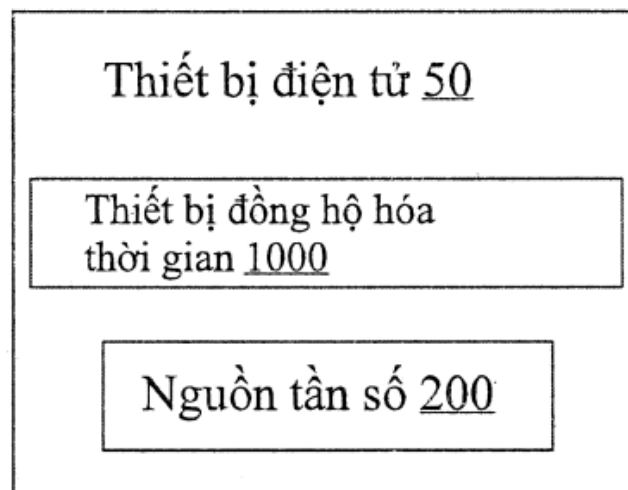


FIG. 2

### **Lĩnh vực kỹ thuật được đề cập**

Các phương án thực hiện sáng chế đề cập tới thiết bị đồng bộ hóa thời gian, thiết bị điện tử, hệ thống đồng bộ hóa thời gian và phương pháp đồng bộ hóa thời gian.

### **Tình trạng kỹ thuật của sáng chế**

Trong kỷ nguyên thông tin mạng phân tán, để làm cho tất cả các thiết bị trong hệ thống mạng hoạt động hài hòa và truyền thông tin một cách chính xác, trong nhiều ngành công nghiệp, như “bán nhanh trong một giờ” và “bầu cử chọn người lãnh đạo” của ngành công nghiệp kỹ thuật thông tin (IT), “mở và đóng thị trường chứng khoán” của ngành công nghiệp tài chính, “nối mạng đồng bộ” của ngành công nghiệp truyền thông, và các ngành xử lý kinh doanh khác, sự đồng bộ đồng hồ của tất cả các thiết bị trong hệ thống mạng là rất quan trọng. Chìa khóa đối với kỹ thuật đồng bộ đồng hồ mạng là các tần số của các đồng hồ cục bộ của thiết bị riêng lẻ. Tần số của đồng hồ càng lớn, độ chính xác của thời gian đã đồng bộ hóa từ mạng tới thiết bị cục bộ càng cao, và sự phối hợp và tính nhất quán giữa thiết bị càng tốt.

### **Bản chất kỹ thuật của sáng chế**

Ít nhất một phương án thực hiện sáng chế đề xuất thiết bị đồng bộ hóa thời gian được làm thích ứng cho thiết bị điện tử, thiết bị đồng bộ hóa thời gian này bao gồm: mạch tạo tín hiệu và mạch điều chỉnh thời gian,

trong đó mạch tạo tín hiệu bao gồm:

mạch điều khiển, được tạo kết cấu để tạo từ điều khiển tần số; và

mạch điều chỉnh tín hiệu, được tạo kết cấu để tiếp nhận từ điều khiển tần số và tín hiệu đầu vào có tần số ban đầu, và để tạo và xuất tín hiệu đầu ra có tần số mục tiêu dựa trên từ điều khiển tần số và tín hiệu đầu vào, và

mạch điều chỉnh thời gian được tạo kết cấu để thực hiện vận hành điều chỉnh đồng bộ hóa đối với tín hiệu đồng hồ của thiết bị điện tử dựa trên tín hiệu đầu ra có tần số mục tiêu.

Ví dụ, trong thiết bị đồng bộ hóa thời gian theo ít nhất một phương án thực hiện sáng chế, mạch điều khiển được tạo kết cấu để tạo từ điều khiển tần số dựa trên tham số tác động của độ trôi dao động tinh thể.

Ví dụ, trong thiết bị đồng bộ hóa thời gian theo ít nhất một phương án thực hiện sáng chế, mạch tạo tín hiệu còn bao gồm mạch thu nhận tham số, và mạch thu nhận tham số này được tạo kết cấu để thu nhận tham số tác động.

Ví dụ, trong thiết bị đồng bộ hóa thời gian theo ít nhất một phương án thực hiện sáng chế, tham số tác động của độ trôi dao động tinh thể bao gồm tham số nhiệt độ;

mạch thu nhận tham số bao gồm mạch con dò nhiệt độ; và

mạch con dò nhiệt độ được tạo kết cấu để dò tham số nhiệt độ.

Ví dụ, trong thiết bị đồng bộ hóa thời gian theo ít nhất một phương án thực hiện sáng chế, mạch con dò nhiệt độ bao gồm cảm biến nhiệt độ và bộ đếm thứ nhất, cảm biến nhiệt độ được tạo kết cấu để dò nhiệt độ môi trường, trong đó tham số nhiệt độ bao gồm nhiệt độ môi trường; và

bộ đếm thứ nhất được tạo kết cấu để ghi lượng thay đổi tần số dựa trên nhiệt độ môi trường và nhiệt độ tham chiếu.

Ví dụ, trong thiết bị đồng bộ hóa thời gian theo ít nhất một phương án thực hiện sáng chế, mạch điều khiển được tạo kết cấu để tạo từ điều khiển tần số dựa trên nhiệt độ môi trường theo phương trình bên dưới:

$$F_N = \frac{F_{TO} \cdot f_{\Delta} + \Delta f \cdot F_{TO}^2}{f_{\Delta}}$$

trong đó  $F_N$  biểu thị từ điều khiển tần số;  $F_{TO}$  biểu thị từ điều khiển tần số tham chiếu tương ứng với nhiệt độ tham chiếu; và  $f_{\Delta}$  biểu thị tần số của đơn vị thời gian tham chiếu; và

$$\Delta f = r \cdot \Delta T^n + p \cdot \Delta T^{n-1} + \dots + d \cdot \Delta T + g$$

trong đó  $\Delta f$  biểu thị lượng thay đổi tần số;  $r, p, d$  và  $g$  là các hằng số;  $\Delta T$  biểu thị sự chênh lệch giữa nhiệt độ môi trường và nhiệt độ tham chiếu,  $\Delta T = T_1 - T_2$ ;  $T_1$  biểu thị nhiệt độ môi trường;  $T_2$  biểu thị nhiệt độ tham chiếu; và  $n$  là số nguyên dương.

Ví dụ, trong thiết bị đồng bộ hóa thời gian theo ít nhất một phương án thực hiện sáng chế, tham số tác động của độ trôi dao động tinh thể bao gồm tham số hóa già;

mạch thu nhận tham số bao gồm mạch con đọc tham số hóa già; và

mạch con đọc tham số hóa già được tạo kết cấu để đọc tham số hóa già của nguồn dao động tinh thể.

Ví dụ, trong thiết bị đồng bộ hóa thời gian theo ít nhất một phương án thực hiện sáng chế, mạch con đọc tham số hóa già bao gồm phần tử đọc tham số hóa già và bộ đếm thứ hai;

phần tử đọc tham số hóa già được tạo kết cấu để đọc tốc độ hóa già của nguồn dao động tinh thể, và để đọc thời gian tham chiếu tương ứng với tốc độ hóa già; trong đó tham số hóa già bao gồm tốc độ hóa già và thời gian tham chiếu; và

bộ đếm thứ hai được tạo kết cấu để ghi lượng thời gian tham chiếu.

Ví dụ, trong thiết bị đồng bộ hóa thời gian theo ít nhất một phương án thực hiện sáng chế, mạch điều khiển được tạo kết cấu để tạo từ điều khiển tần số dựa trên tốc độ hóa già theo phương trình bên dưới:

$$F_N = F_{AO} \cdot (1 + \gamma)$$

trong đó  $F_N$  biểu thị từ điều khiển tần số;  $F_{AO}$  biểu thị từ điều khiển tần số tham chiếu;  $\gamma$  biểu thị tích của tham số hóa già, trong đó  $\gamma = \nu \cdot t$ ,  $\nu$  biểu thị tốc độ hóa già,  $t$  biểu thị lượng thời gian tham chiếu, và  $t$  là số tự nhiên.

Ví dụ, trong thiết bị đồng bộ hóa thời gian theo ít nhất một phương án thực hiện sáng chế, mạch điều chỉnh tín hiệu bao gồm mạch con tạo đơn vị thời gian tham chiếu và mạch con điều chỉnh tần số,

mạch con tạo đơn vị thời gian tham chiếu được tạo kết cấu để tiếp nhận tín hiệu đầu vào có tần số ban đầu, và để tạo và xuất đơn vị thời gian tham chiếu dựa trên tần số ban đầu; và

mạch con điều chỉnh tần số được tạo kết cấu để tạo và xuất tín hiệu đầu ra có tần số mục tiêu dựa trên từ điều khiển tần số và đơn vị thời gian tham chiếu.

Ví dụ, trong thiết bị đồng bộ hóa thời gian theo ít nhất một phương án thực hiện sáng chế, mạch con tạo đơn vị thời gian tham chiếu bao gồm:

bộ dao động điều khiển điện áp, được tạo kết cấu để dao động ở tần số dao động định trước;

mạch vòng khóa pha thứ nhất, được tạo kết cấu để khóa tần số đầu ra của bộ dao động điều khiển điện áp ở tần số đầu ra tham chiếu; và

K đầu cực đầu ra, được tạo kết cấu để xuất K tín hiệu đầu ra có các pha cách đều, K là số nguyên dương lớn hơn 1,

trong đó tần số đầu ra tham chiếu được biểu thị dưới dạng  $f_a$ , đơn vị thời gian tham chiếu là thời gian trải giữa hai tín hiệu đầu ra liên kế bất kỳ xuất bởi K đầu cực đầu ra, đơn vị thời gian tham chiếu được biểu thị dưới dạng  $\Delta$ , và  $\Delta = 1/(K \cdot f_a)$ .

Ví dụ, trong thiết bị đồng bộ hóa thời gian theo ít nhất một phương án thực hiện sáng chế, mạch con tạo đơn vị thời gian tham chiếu bao gồm: bộ tạo trễ điều khiển điện áp, mạch vòng khóa pha thứ hai và K đầu cực đầu ra,

bộ tạo trễ điều khiển điện áp bao gồm một hoặc nhiều cụm trễ ghép tầng, và được tạo kết cấu để tạo tín hiệu trễ dựa trên tín hiệu đầu ra của mạch vòng khóa pha thứ hai và tín hiệu đầu vào;

mạch vòng khóa pha thứ hai được tạo kết cấu để khóa tần số đầu ra của bộ tạo trễ điều khiển điện áp ở tần số đầu ra tham chiếu dựa trên tín hiệu đầu vào và tín hiệu trễ;

K đầu cực đầu ra được tạo kết cấu để xuất K tín hiệu đầu ra có các pha cách đều, K là số nguyên dương lớn hơn 1; và

tần số đầu ra tham chiếu được biểu thị dưới dạng  $f_a$ , đơn vị thời gian tham chiếu là thời gian trải giữa hai tín hiệu đầu ra liên kế bất kỳ xuất bởi K đầu cực đầu ra, đơn vị thời gian tham chiếu được biểu thị dưới dạng  $\Delta$ , và  $\Delta = 1/(K \cdot f_a)$ .

Ví dụ, trong thiết bị đồng bộ hóa thời gian theo ít nhất một phương án thực hiện sáng chế, mạch con điều chỉnh tần số được tạo kết cấu để xác định tần số mục tiêu dựa trên từ điều khiển tần số và đơn vị thời gian tham chiếu theo phương trình bên dưới:

$$f_{\text{TAF-DPS}} = 1/(F \cdot \Delta) = (K \cdot f_a)/F$$

trong đó  $f_{\text{TAF-DPS}}$  biểu thị tần số mục tiêu, và F biểu thị từ điều khiển tần số.

Ví dụ, trong thiết bị đồng bộ hóa thời gian theo ít nhất một phương án thực hiện sáng chế, mạch con điều chỉnh tần số bao gồm bộ tổng hợp chu kỳ trực tiếp tần số trung bình theo thời gian.

Ít nhất một phương án thực hiện sáng chế còn đề xuất thiết bị điện tử, bao gồm các thiết bị đồng bộ hóa thời gian bất kỳ trong số các thiết bị đồng bộ hóa thời gian nêu trên.

Ví dụ, thiết bị điện tử theo ít nhất một phương án thực hiện sáng chế còn bao gồm nguồn tần số,

trong đó nguồn tần số được tạo kết cấu để cấp tín hiệu đầu vào có tần số ban đầu.

Ít nhất một phương án thực hiện sáng chế còn đề xuất hệ thống đồng bộ hóa thời gian, hệ thống này bao gồm: các thiết bị điện tử,

trong đó ít nhất một trong số các thiết bị điện tử là thiết bị điện tử bất kỳ trong số các thiết bị điện tử nêu trên.

Ít nhất một phương án thực hiện sáng chế còn đề xuất phương pháp đồng bộ hóa thời gian, được làm thích ứng cho thiết bị đồng bộ hóa thời gian bất kỳ trong số các thiết bị đồng bộ hóa thời gian nêu trên, phương pháp đồng bộ hóa thời gian này bao gồm các bước:

tạo từ điều khiển tần số;

tạo và xuất tín hiệu đầu ra có tần số mục tiêu dựa trên từ điều khiển tần số và tín hiệu đầu vào; và

thực hiện vận hành điều chỉnh đồng bộ hóa đối với tín hiệu đồng hồ của thiết bị điện tử dựa trên tín hiệu đầu ra có tần số mục tiêu.

### **Mô tả vắn tắt các hình vẽ**

Để minh họa một cách rõ ràng giải pháp kỹ thuật của các phương án thực hiện sáng chế, các hình vẽ của các phương án thực hiện sẽ được mô tả vắn tắt trong phần dưới đây; rõ ràng rằng các hình vẽ được mô tả chỉ liên quan tới một vài phương án thực hiện sáng chế và do đó không phải sự giới hạn của sáng chế.

FIG.1 là sơ đồ phân bố giản lược của mạng đồng hồ;

FIG.2 là sơ đồ khối giản lược của thiết bị điện tử đề xuất bởi ít nhất một

phương án thực hiện sáng chế;

FIG.3 là sơ đồ khối giản lược của thiết bị đồng bộ hóa thời gian sử dụng trong thiết bị điện tử đề xuất bởi ít nhất một phương án thực hiện sáng chế;

FIG.4 là sơ đồ khối giản lược của mạch tạo tín hiệu đề xuất bởi ít nhất một phương án thực hiện sáng chế;

FIG.5 là sơ đồ khối giản lược khác của mạch tạo tín hiệu đề xuất bởi ít nhất một phương án thực hiện sáng chế;

FIG.6A là sơ đồ cấu trúc giản lược của mạch con tạo đơn vị thời gian tham chiếu đề xuất bởi ít nhất một phương án thực hiện sáng chế;

FIG.6B là sơ đồ cấu trúc giản lược của mạch con tạo đơn vị thời gian tham chiếu khác đề xuất bởi ít nhất một phương án thực hiện sáng chế;

FIG.7 là sơ đồ giản lược của K tín hiệu đầu ra tham chiếu có các pha cách đều đề xuất bởi ít nhất một phương án thực hiện sáng chế;

FIG.8 là sơ đồ khối giản lược của mạch con điều chỉnh tần số đề xuất bởi ít nhất một phương án thực hiện sáng chế;

FIG.9 là sơ đồ giản lược của nguyên tắc hoạt động của mạch con điều chỉnh tần số đề xuất bởi ít nhất một phương án thực hiện sáng chế;

FIG.10A là sơ đồ cấu trúc giản lược của mạch con điều chỉnh tần số đề xuất bởi ít nhất một phương án thực hiện sáng chế;

FIG.10B là sơ đồ cấu trúc giản lược của mạch con điều chỉnh tần số khác đề xuất bởi ít nhất một phương án thực hiện sáng chế;

FIG.11 là sơ đồ khối giản lược của hệ thống đồng bộ hóa thời gian đề xuất bởi ít nhất một phương án thực hiện sáng chế;

FIG.12 là sơ đồ giản lược của sự đồng bộ hóa thời gian dựa trên giao thức thời gian mạng NTP trong hệ thống đồng bộ hóa thời gian đề xuất bởi ít nhất một phương án thực hiện sáng chế; và

FIG.13 là lưu đồ của phương pháp đồng bộ hóa thời gian đề xuất bởi ít nhất một phương án thực hiện sáng chế.

### **Mô tả chi tiết sáng chế**

Để làm cho các đối tượng, các chi tiết kỹ thuật và các ưu điểm của các phương

án thực hiện sáng chế trở nên rõ ràng, các giải pháp kỹ thuật của các phương án thực hiện sẽ được mô tả theo cách có thể hiểu được một cách rõ ràng và đầy đủ dựa vào các hình vẽ liên quan tới các phương án thực hiện sáng chế. Một cách rõ ràng, các phương án thực hiện đã mô tả chỉ là một phần chứ không phải là tất cả các phương án thực hiện sáng chế. Dựa trên các phương án thực hiện mô tả trong bản mô tả này, người có hiểu biết trung bình trong lĩnh vực kỹ thuật này có thể thu được (các) phương án thực hiện khác, không cần có hoạt động sáng tạo bất kỳ, mà sẽ nằm trong phạm vi của sáng chế.

Trừ khi được chỉ rõ theo cách khác, tất cả các thuật ngữ kỹ thuật và khoa học sử dụng trong bản mô tả này có cùng ý nghĩa như được hiểu chung bởi người có hiểu biết trung bình trong lĩnh vực kỹ thuật mà sáng chế này thuộc về. Các thuật ngữ “thứ nhất,” “thứ hai,” v.v., mà được sử dụng trong phần mô tả và các điểm yêu cầu bảo hộ của sáng chế, không được dự tính để biểu thị trình tự, số lượng hoặc sự quan trọng bất kỳ, mà chỉ để phân biệt các bộ phận cấu thành khác nhau. Hơn nữa, các thuật ngữ như “một,” “một,” v.v., không được dự định để giới hạn số lượng, mà chỉ biểu thị sự tồn tại của ít nhất một. Các thuật ngữ “bao gồm,” “bao gồm,” “bao gồm,” “bao gồm,” v.v., được dự tính để chỉ rõ rằng các chi tiết hoặc các đối tượng được nêu trước các thuật ngữ này bao gồm các chi tiết hoặc các đối tượng và các đương lượng của nó liệt kê sau các thuật ngữ này, nhưng không loại trừ các chi tiết hoặc các đối tượng khác. Các cụm từ “ghép,” “được ghép,” v.v., không được dự tính để xác định sự kết nối vật lý hoặc sự kết nối cơ học, mà có thể bao gồm mối nối điện, trực tiếp hoặc gián tiếp. “Trên,” “dưới,” “trái,” “phải,” hoặc các thuật ngữ tương tự chỉ được sử dụng để biểu thị mối tương quan vị trí tương đối, và khi vị trí của đối tượng đã mô tả được thay đổi, mối tương quan vị trí tương đối cũng có thể được thay đổi theo đó.

Để làm cho phần mô tả dưới đây của các phương án thực hiện sáng chế trở nên rõ ràng và ngắn gọn, phần mô tả chi tiết của các chức năng đã biết và các bộ phận cấu thành đã biết được bỏ qua trong sáng chế.

FIG.1 là sơ đồ phân bố giản lược của đồng hồ mạng. Như được thể hiện trên FIG.1, khi phải đối mặt với mạng dữ liệu lớn (chẳng hạn, Internet), cần phải kích tất cả các nút mạng bằng các liên kết đồng hồ, khiến cho các đồng hồ của tất cả các nút mạng được đồng bộ hóa. Có nhiều cách để đồng bộ hóa các đồng hồ, như phương

pháp phần mềm thuần túy, phương pháp phần cứng thuần túy, và phương pháp kết hợp phần cứng và phần mềm. Một cách cụ thể, phương pháp đồng bộ đồng hồ bao gồm định thời một chiều, định thời hai chiều, kỹ thuật đồng bộ đồng hồ mạng, và hiệu chỉnh đồng hồ thông qua các thông báo mạng (nghĩa là, các kỹ thuật NTP và PTP). Định thời một chiều và định thời hai chiều có độ chính xác tương đối thấp, và kỹ thuật đồng bộ đồng hồ mạng và hiệu chỉnh đồng hồ thông qua các thông báo mạng có độ chính xác cao hơn so với độ chính xác của định thời một chiều và định thời hai chiều. Phương pháp đồng bộ đồng hồ còn bao gồm phương pháp đồng bộ hóa tần số, ví dụ, truyền trực tiếp tần số tiêu chuẩn như 10 MHz và 5 MHz bằng cáp hoặc cáp quang (nhưng phương pháp này có nhiều yếu tố giới hạn), thu được sự chênh lệch thời gian giữa đồng hồ chính và đồng hồ phụ bằng cách đo và thực hiện sự khóa tần số bằng cách khóa sự chênh lệch thời gian giữa đồng hồ chính và đồng hồ phụ, hoặc tính gián tiếp độ lệch tần số để hoàn thành sự hiệu chỉnh tần số, và v.v.. Tuy nhiên, trong tất cả các phương pháp đồng bộ đồng hồ mô tả trên đây, phạm vi hiệu chỉnh của độ chính xác thời gian bị giới hạn, và cũng có các chênh lệch giữa máy chủ và máy khách trong các yếu tố như phần cứng, phần mềm và các liên kết mạng. Do đó, sự thay đổi trong mỗi yếu tố sẽ có sự ảnh hưởng đối với việc hiệu chỉnh thời gian của thiết bị riêng lẻ trong mạng.

Ít nhất một phương án thực hiện sáng chế đề xuất thiết bị đồng bộ hóa thời gian sử dụng trong thiết bị điện tử, thiết bị điện tử, hệ thống đồng bộ hóa thời gian và phương pháp đồng bộ hóa thời gian. Thiết bị đồng bộ hóa thời gian có thể tổng hợp tín hiệu đầu ra có tần số đủ lớn nhờ mạch tạo tín hiệu, và tín hiệu đầu ra có độ chi tiết tần số tương đối cao, khiến cho thiết bị điện tử thu được đồng hồ đồng bộ chính xác hơn, mà thể hiện sự phối hợp và tính nhất quán vận hành của thiết bị điện tử trong hệ thống mạng tốt hơn.

Dưới đây, các phương án thực hiện sáng chế sẽ được mô tả chi tiết dựa vào các hình vẽ kèm theo, nhưng sáng chế không bị giới hạn ở các phương án thực hiện cụ thể này.

FIG.2 là sơ đồ khối giản lược của thiết bị điện tử đề xuất bởi ít nhất một phương án thực hiện sáng chế; FIG.3 là sơ đồ khối giản lược của thiết bị đồng bộ hóa thời gian sử dụng trong thiết bị điện tử đề xuất bởi ít nhất một phương án thực hiện

sáng chế; FIG.4 là sơ đồ khối giản lược của mạch tạo tín hiệu đề xuất bởi ít nhất một phương án thực hiện sáng chế; và FIG.5 là sơ đồ khối giản lược khác của mạch tạo tín hiệu đề xuất bởi ít nhất một phương án thực hiện sáng chế.

Ví dụ, như được thể hiện trên FIG.2, thiết bị điện tử 50 đề xuất bởi ít nhất một phương án thực hiện sáng chế có thể bao gồm thiết bị đồng bộ hóa thời gian 1000 đề xuất bởi ít nhất một phương án thực hiện sáng chế. Thiết bị điện tử 50 có thể là, ví dụ, thiết bị bất kỳ có chức năng truyền dữ liệu, bao gồm nhưng không bị giới hạn ở, điện thoại di động, máy tính cá nhân dạng bảng, máy đọc sách điện tử, máy tính xách tay laptop, máy tính để bàn, và thiết bị tương tự, mà sẽ không bị giới hạn trong các phương án thực hiện sáng chế.

Ví dụ, như được thể hiện trên FIG.3, thiết bị đồng bộ hóa thời gian 1000 đề xuất bởi ít nhất một phương án thực hiện sáng chế bao gồm mạch tạo tín hiệu 100 và mạch điều chỉnh thời gian 150. Như được thể hiện trên FIG.4, mạch tạo tín hiệu 100 bao gồm mạch điều khiển 11 và mạch điều chỉnh tín hiệu 12. Mạch điều khiển 11 được tạo kết cấu để tạo từ điều khiển tần số. Mạch điều chỉnh tín hiệu 12 được tạo kết cấu để tiếp nhận tín hiệu đầu vào có tần số ban đầu và từ điều khiển tần số, và tạo và xuất tín hiệu đầu ra có tần số mục tiêu dựa trên từ điều khiển tần số và tín hiệu đầu vào. Ví dụ, mạch điều chỉnh thời gian 150 được tạo kết cấu để điều chỉnh tín hiệu đồng hồ của thiết bị điện tử dựa trên tín hiệu đầu ra có tần số mục tiêu, để thu được tín hiệu đồng hồ đồng bộ hóa.

Ví dụ, như được thể hiện trên FIG.2, thiết bị điện tử 50 có thể còn bao gồm nguồn tần số 200. Nguồn tần số 200 được tạo kết cấu để cấp tín hiệu đầu vào có tần số ban đầu, và truyền tín hiệu đầu vào này tới mạch tạo tín hiệu 100. Ví dụ, tần số ban đầu có thể thể hiện tần số của tín hiệu tạo và xuất thực tế bởi nguồn tần số 200. Tần số mục tiêu thể hiện tần số của tín hiệu mà người dùng muốn thu được. Ví dụ, tần số mục tiêu thể hiện tần số mà tín hiệu xuất bởi mạch tạo tín hiệu 100 có thể đạt tới. Ví dụ, tần số mục tiêu lớn hơn tần số ban đầu. Tần số mục tiêu liên quan tới độ chính xác đồng bộ hóa thời gian của thiết bị đầu cuối mà yêu cầu sự đồng bộ đồng hồ.

Ví dụ, mạng sự đồng bộ đồng hồ hệ thống bao gồm thiết bị đầu cuối thứ nhất và thiết bị đầu cuối thứ hai, và thiết bị đầu cuối thứ nhất và thiết bị đầu cuối thứ hai

cần được đồng bộ hóa. Nếu tần số của đồng hồ cục bộ tín hiệu của thiết bị đầu cuối thứ nhất là  $f$ , thì độ chính xác tần số mà thiết bị đầu cuối thứ nhất có thể điều chỉnh là  $1/f$ . Sai lệch thời gian cần được hiệu chỉnh giữa thiết bị đầu cuối thứ nhất và thiết bị đầu cuối thứ hai là  $t$ , nếu  $t > 1/f$ , thì thiết bị đầu cuối thứ nhất có thể hiệu chỉnh tốt hơn sai lệch thời gian giữa thiết bị đầu cuối thứ nhất và thiết bị đầu cuối thứ hai, để thực hiện tốt hơn sự đồng bộ thời gian giữa thiết bị đầu cuối thứ nhất và thiết bị đầu cuối thứ hai. Sai lệch thời gian đã hiệu chỉnh là  $t_0 = N_0/f$ , trong đó  $N_0$  là số nguyên,  $N_0$  có thể biểu thị số nguyên gần nhất với kết quả chia  $t$  cho  $1/f$  (nghĩa là,  $t \times f$ ), và khả năng hiệu chỉnh thời gian đồng bộ hóa của thiết bị đầu cuối thứ nhất có thể được biểu diễn như sau:  $\delta = t - t_0 = t - N_0/f$ , trong đó  $\delta$  có thể biểu thị sai lệch thời gian giữa thiết bị đầu cuối thứ nhất và thiết bị đầu cuối thứ hai sau thời gian hiệu chỉnh của thiết bị đầu cuối thứ nhất.  $f$  càng lớn, thì  $N_0$  càng gần hơn với  $t \times f$ , và sai lệch thời gian  $\delta$  càng nhỏ. Tuy nhiên, nếu sai lệch thời gian cần được hiệu chỉnh là  $t < 1/f$ , thì rất khó để hiệu chỉnh hoàn toàn sai lệch thời gian bởi thiết bị đầu cuối thứ nhất, hoặc, vẫn còn sai số tương đối lớn giữa thời gian đã hiệu chỉnh thu được sau thời gian hiệu chỉnh của thiết bị đầu cuối thứ nhất và thời gian của thiết bị đầu cuối thứ hai. Tóm lại, nếu sai lệch thời gian của thiết bị đầu cuối cần được hiệu chỉnh là  $t$ , thì tần số mục tiêu  $f_{\text{TAF-DPS}}$  có thể có phạm vi là:  $f_{\text{TAF-DPS}} > 1/t$ .

Ví dụ, nguồn tần số 200 có thể bao gồm nguồn tự dao động và nguồn tần số tổng hợp. Nguồn tự dao động bao gồm bộ dao động tinh thể, bộ dao động hốc, bộ dao động điều khiển điện áp, và v.v.. Nguồn tần số tổng hợp bao gồm nguồn tần số tương tự trực tiếp, nguồn tần số kỹ thuật số trực tiếp, nguồn tần số tương tự gián tiếp và nguồn tần số kỹ thuật số gián tiếp.

Ví dụ, nguồn tần số 200 có thể bao gồm nguồn dao động tinh thể như bộ dao động tinh thể thông thường (XO), bộ dao động tinh thể bù nhiệt độ (TCXO) và bộ dao động tinh thể điều khiển lò (OCXO).

Ví dụ, kỹ thuật đồng bộ đồng hồ có thể bao gồm dò thời gian đồng bộ hóa, ước lượng đồng hồ từ xa và hiệu chỉnh đồng hồ cục bộ. Công thức của độ chính xác thời gian đồng bộ hóa của thiết bị điện tử có thể được biểu diễn như sau:

$$\pi = C_1 \cdot \varepsilon + C_2 \cdot G1 + C_3 \cdot G2 + C_4 \cdot u + C_5 \cdot Gs$$

trong đó  $\pi$  biểu thị độ chính xác thời gian đồng bộ hóa;  $\varepsilon$  biểu thị độ bất định độ trễ truyền khi đọc đồng hồ từ xa;  $G1$  biểu thị độ trôi đồng hồ (nghĩa là, độ trôi tần số của nguồn dao động tinh thể);  $G2$  biểu thị độ chi tiết đồng hồ đọc,  $u$  biểu thị tỷ số độ chi tiết điều chỉnh; và  $G_s$  biểu thị độ chi tiết thiết lập đồng hồ.  $C_1, C_2, C_3, C_4$  và  $C_5$  biểu thị các hệ số trọng số.  $G2, u$  và  $G_s$  đều liên quan trực tiếp hoặc gián tiếp với tần số ban đầu  $f_c$  của tín hiệu đầu vào tạo bởi nguồn tần số. Bộ đếm của đồng hồ của thiết bị điện tử tăng khi kích cỡ bước ( $1/f_c$ ) của tần số ban đầu  $f_c$  của tín hiệu đầu vào tăng, khiến cho tần số ban đầu  $f_c$  càng cao, thì độ chính xác thời gian đồng bộ hóa  $\pi$  càng cao (giá trị  $\pi$  càng nhỏ, độ chính xác thời gian đồng bộ hóa càng cao).

Ví dụ, từ công thức mô tả trên đây của độ chính xác thời gian đồng bộ hóa, có thể biết rằng, độ trôi tần số của nguồn dao động tinh thể có sự ảnh hưởng đối với độ chính xác thời gian đồng bộ hóa, và độ trôi tần số của nguồn dao động tinh thể thường được gây ra bởi nhiệt độ vận hành môi trường và sự hóa già thiết bị. Do đó, cần phải bù sự ảnh hưởng của độ trôi tần số của nguồn dao động tinh thể đối với tần số mục tiêu của tín hiệu đầu ra, để cải thiện độ chính xác thời gian đồng bộ hóa. Từ điều khiển tần số có thể được sử dụng để điều khiển tần số mục tiêu của tín hiệu đầu ra, nhờ đó từ điều khiển tần số có thể được thay đổi theo độ trôi tần số của nguồn dao động tinh thể, để thực hiện sự bù với tần số mục tiêu của tín hiệu đầu ra.

Ví dụ, mạch điều khiển 11 được tạo kết cấu để thu nhận tham số tác động của độ trôi dao động tinh thể và tạo từ điều khiển tần số dựa trên tham số tác động này. Nghĩa là, từ điều khiển tần số có thể thay đổi theo tham số tác động của độ trôi dao động tinh thể. Khi tham số tác động của độ trôi dao động tinh thể thay đổi, từ điều khiển tần số thay đổi theo đó.

Ví dụ, cả tín hiệu đầu vào và tín hiệu đầu ra là các tín hiệu xung.

Ví dụ, từ điều khiển tần số được sử dụng để điều khiển tần số mục tiêu của tín hiệu đầu ra. Mạch điều chỉnh tín hiệu 12 có thể tạo tín hiệu đầu ra dựa trên từ điều khiển tần số và tần số ban đầu của tín hiệu đầu vào, và làm cho tần số của tín hiệu đầu ra đã tạo trở thành tần số mục tiêu, để thỏa mãn các yêu cầu của độ chính xác thời gian đồng bộ hóa của các thiết bị khác nhau. Ví dụ, tương đối với cùng tần số ban đầu, nếu từ điều khiển tần số thay đổi, tần số mục tiêu cũng thay đổi theo đó, khiến cho các tín hiệu đầu vào có cùng tần số ban đầu có thể được biến đổi thành các

tín hiệu đầu ra có các tần số mục tiêu khác nhau để thỏa mãn các yêu cầu của thiết bị điện tử khác nhau.

Ví dụ, như được thể hiện trên FIG.4, mạch tạo tín hiệu 100 còn bao gồm mạch thu nhận tham số 13. Mạch thu nhận tham số 13 được tạo kết cấu để dò tham số tác động của độ trôi dao động tinh thể, để bù sự ảnh hưởng đối với tần số mục tiêu của tín hiệu đầu ra do tham số tác động của độ trôi dao động tinh thể.

Ví dụ, do tham số tác động của độ trôi dao động tinh thể, tần số ban đầu của tín hiệu đầu vào tạo bởi nguồn tần số thay đổi trong các điều kiện khác nhau. Ví dụ, các yếu tố mà ảnh hưởng tới độ trôi dao động tinh thể có thể bao gồm nhiệt độ môi trường và sự hóa già của nguồn tần số, v.v. Ví dụ, trong một vài ví dụ, sai số tần số của tần số ban đầu có thể đạt tới  $\pm 10$  ppm do sự ảnh hưởng của nhiệt độ môi trường. Khi bị ảnh hưởng bởi sự hóa già của nguồn tần số, sai số tần số của tần số ban đầu của tín hiệu đầu vào tạo bởi nguồn tần số tăng và dần tích lũy theo thời gian. Theo phương án thực hiện sáng chế, bằng cách dò tham số tác động của độ trôi dao động tinh thể, và dựa trên tham số tác động của độ trôi dao động tinh thể, từ điều khiển tần số được tạo ra, và sau đó mạch điều chỉnh tín hiệu 12 có thể tạo tín hiệu đầu ra đã bù dựa trên từ điều khiển tần số. Nghĩa là, tần số mục tiêu của tín hiệu đầu ra gần hơn với hoặc thậm chí bằng tần số thiết lập trước bởi người dùng, để bù sai số của tần số mục tiêu của tín hiệu đầu ra gây ra bởi tham số tác động của độ trôi dao động tinh thể. Do đó, mạch tạo tín hiệu 100 đề xuất bởi ít nhất một phương án thực hiện sáng chế có thể thực hiện sự bù tần số với tín hiệu đầu ra, hiệu chỉnh sai số tần số của tín hiệu đầu ra, và cải thiện độ chính xác đồng bộ hóa thời gian của thiết bị tương ứng trong mạng mà không thay đổi cấu trúc vật lý của nguồn tần số.

Cần chú ý rằng, do sự ảnh hưởng của sai số chế tạo, tần số ban đầu của tín hiệu đầu vào tạo bởi nguồn tần số có thể có sai số chế tạo cố định, để ảnh hưởng tới tần số mục tiêu của tín hiệu đầu ra. Do đó, các yếu tố mà ảnh hưởng tới độ trôi dao động tinh thể có thể còn bao gồm sai số chế tạo, v.v., mà sẽ không bị giới hạn theo sáng chế.

Ví dụ, trong một vài ví dụ, như được thể hiện trên FIG.5, tham số tác động của độ trôi dao động tinh thể bao gồm tham số nhiệt độ  $T_0$ . Mạch thu nhận tham số 13 bao gồm mạch con dò nhiệt độ 131. Mạch con dò nhiệt độ 131 được tạo kết cấu

để dò tham số nhiệt độ  $T_0$ , để bù sai số trong tần số mục tiêu của tín hiệu đầu ra gây ra bởi nhiệt độ môi trường.

Ví dụ, mạch con dò nhiệt độ 131 có thể bao gồm cảm biến nhiệt độ và bộ đếm thứ nhất. Cảm biến nhiệt độ được tạo kết cấu để dò nhiệt độ môi trường, và tham số nhiệt độ  $T_0$  có thể bao gồm nhiệt độ môi trường. Bộ đếm thứ nhất được tạo kết cấu để ghi lượng thay đổi tần số dựa trên nhiệt độ môi trường và nhiệt độ tham chiếu.

Ví dụ, mối quan hệ giữa tham số nhiệt độ và lượng thay đổi tần số là không tuyến tính, nhưng các phương án thực hiện sáng chế không bị giới hạn ở đó, và cảm biến nhiệt độ chuyên dụng cũng có thể xuất ra mối quan hệ theo tỷ lệ tuyến tính giữa tham số nhiệt độ và lượng thay đổi tần số. Ví dụ, theo sáng chế, mối quan hệ giữa tham số nhiệt độ và lượng thay đổi tần số có thể được biểu diễn như sau:

$$\Delta f = r \cdot \Delta T^n + p \cdot \Delta T^{n-1} + \dots + d \cdot \Delta T + g$$

trong đó  $\Delta f$  biểu thị lượng thay đổi tần số;  $r$ ,  $p$ ,  $d$  và  $g$  đều là các hằng số;  $\Delta T$  biểu thị sự chênh lệch giữa nhiệt độ môi trường và nhiệt độ tham chiếu,  $\Delta T = T_1 - T_2$ ;  $T_1$  biểu thị nhiệt độ môi trường;  $T_2$  biểu thị nhiệt độ tham chiếu; và  $n$  là số nguyên dương. Ví dụ, nhiệt độ tham chiếu có thể là  $25^\circ\text{C}$ , nghĩa là,  $T_2 = 25$ . Tuy nhiên, các phương án thực hiện sáng chế không bị giới hạn ở đó, và nhiệt độ tham chiếu cũng có thể có giá trị khác, mà sẽ không bị giới hạn theo sáng chế.

Ví dụ, các giá trị của các hệ số nhiệt độ  $r$ ,  $p$ ,  $d$  và  $g$  có thể được thiết lập cụ thể theo các tình huống thực tế. Số lượng các hệ số nhiệt độ trong mỗi quan hệ mô tả trên đây tương quan với  $n$ . Nếu mỗi quan hệ giữa tham số nhiệt độ và lượng thay đổi tần số là mỗi quan hệ phi tuyến bậc hai,  $n$  bằng 2, và trong trường hợp này, mỗi quan hệ giữa tham số nhiệt độ và lượng thay đổi tần số có thể được biểu diễn như sau:

$$\Delta f = r \cdot \Delta T^2 + p \cdot \Delta T^1 + g$$

Do đó, chỉ ba hệ số nhiệt độ, nghĩa là,  $r$ ,  $p$  và  $g$ , được bao gồm trong mỗi quan hệ mô tả trên đây. Nếu  $n$  sử dụng các giá trị khác, số lượng các hệ số nhiệt độ trong mỗi quan hệ mô tả trên đây cũng sẽ thay đổi theo đó.

Ví dụ, lượng thay đổi tần số thể hiện lượng thay đổi của tần số mục tiêu của tín hiệu đầu ra tạo bởi mạch điều chỉnh tín hiệu 12, Nghĩa là, lượng thay đổi tần số có thể được biểu diễn như sau:

$$\Delta f = f_1 - f_2 = r \cdot \Delta T^n + p \cdot \Delta T^{n-1} + \dots + d \cdot \Delta T + g$$

trong đó  $f_1$  biểu thị tần số mục tiêu của tín hiệu đầu ra ở nhiệt độ môi trường hiện tại, và  $f_2$  biểu thị tần số mục tiêu của tín hiệu đầu ra ở nhiệt độ tham chiếu.

Ví dụ, mối quan hệ giữa từ điều khiển tần số và lượng thay đổi tần số có thể được biểu diễn như sau:

$$F_N = \frac{F_{TO} \cdot f_{\Delta} + \Delta f \cdot F_{TO}^2}{f_{\Delta}}$$

$$= \frac{F_{TO} \cdot f_{\Delta} + (r \cdot \Delta T^{n-1} + p \cdot \Delta T^n + \dots + d \cdot \Delta T + g) \cdot F_{TO}^2}{f_{\Delta}} \quad (1)$$

trong đó  $F_N$  biểu thị từ điều khiển tần số;  $F_{TO}$  biểu thị từ điều khiển tần số tham chiếu tương ứng với nhiệt độ tham chiếu (nghĩa là, từ điều khiển tần số ở nhiệt độ tham chiếu); và  $f_{\Delta}$  biểu thị tần số của đơn vị thời gian tham chiếu. Từ điều khiển tần số tham chiếu  $F_{TO}$  có thể được dò trước và lưu trong bộ nhớ của thiết bị điện tử. Ví dụ, mạch điều khiển có thể được tạo kết cấu để tạo từ điều khiển tần số dựa trên nhiệt độ môi trường theo công thức (1).

Ví dụ, trong mạch tạo tín hiệu đề xuất bởi ít nhất một phương án thực hiện sáng chế, cảm biến nhiệt độ có thể dò nhiệt độ môi trường, và phản hồi theo thời gian thực tham số nhiệt độ tới mạch điều khiển 11; và mạch điều khiển 11 có thể điều chỉnh từ điều khiển tần số theo thời gian thực dựa trên tham số nhiệt độ, để bù theo thời gian thực sai số tần số của tần số mục tiêu của tín hiệu đầu ra gây ra bởi nhiệt độ.

Ví dụ, trong các ví dụ khác, như được thể hiện trên FIG.5, tham số tác động của độ trôi dao động tinh thể bao gồm tham số hóa già  $A_0$ . Mạch thu nhận tham số 13 có thể bao gồm mạch con đọc tham số hóa già 132. Mạch con đọc tham số hóa già 132 được tạo kết cấu để đọc tham số hóa già  $A_0$  của nguồn dao động tinh thể, để bù sai số trong tần số mục tiêu của tín hiệu đầu ra gây ra bởi sự hóa già của nguồn tần số.

Ví dụ, mạch con đọc tham số hóa già 132 có thể bao gồm phần tử đọc tham số hóa già và bộ đếm thứ hai. Phần tử đọc tham số hóa già được tạo kết cấu để đọc tốc độ hóa già của nguồn dao động tinh thể, và để đọc thời gian tham chiếu tương ứng với tốc độ hóa già của nguồn dao động tinh thể; và tham số hóa già bao gồm tốc độ hóa già và thời gian tham chiếu. Bộ đếm thứ hai được tạo kết cấu để ghi lượng

thời gian tham chiếu.

Cần chú ý rằng, tốc độ hóa già được xác định bởi bản chất của chính nguồn dao động tinh thể, và tốc độ hóa già có thể được xem như giá trị cố định trong quá trình sử dụng nguồn dao động tinh thể. Tốc độ hóa già có thể được đưa ra bởi nhà chế tạo mà chế tạo nguồn dao động tinh thể; tốc độ hóa già có thể được lưu trong bộ nhớ của thiết bị điện tử; và khi tham số như tốc độ hóa già được yêu cầu, nó được đọc bởi phân tử đọc tham số hóa già trực tiếp từ bộ nhớ của thiết bị điện tử.

Ví dụ, tốc độ hóa già của nguồn dao động tinh thể có thể được biểu diễn theo ppm (phần triệu) hoặc ppb (phần tỷ). Ví dụ, nếu tốc độ hóa già của nguồn dao động tinh thể là  $\pm 5$  ppm/năm, nó biểu thị rằng giá trị sai số của tần số của tín hiệu tạo bởi nguồn dao động tinh thể trong một năm nằm trong khoảng  $\pm 5$  ppm; nếu tốc độ hóa già của nguồn dao động tinh thể là  $\pm 1$  ppm/tháng, nó biểu thị rằng giá trị sai số của tần số của tín hiệu tạo bởi nguồn dao động tinh thể trong một tháng nằm trong khoảng  $\pm 1$  ppm.

Ví dụ, thời gian tham chiếu có tương quan với tốc độ hóa già. Nếu thời gian đơn vị của tốc độ hóa già của nguồn dao động tinh thể là năm, ví dụ, tốc độ hóa già của nguồn dao động tinh thể là  $\pm 5$  ppm/năm, thì thời gian tham chiếu là một năm; và nếu thời gian đơn vị của tốc độ hóa già của nguồn dao động tinh thể là tháng, ví dụ, tốc độ hóa già của nguồn dao động tinh thể là  $\pm 1$  ppm/tháng, thì thời gian tham chiếu là một tháng.

Ví dụ, mối quan hệ giữa từ điều khiển tần số và tham số hóa già có thể được biểu diễn như sau:

$$F_N = F_{AO} \cdot (1 + \gamma) \quad (2)$$

trong đó  $F_N$  biểu thị từ điều khiển tần số;  $F_{AO}$  biểu thị từ điều khiển tần số tham chiếu;  $\gamma$  biểu thị sản phẩm của tham số hóa già, trong đó  $\gamma = \nu \cdot t$ ,  $\nu$  biểu thị tốc độ hóa già,  $t$  biểu thị lượng thời gian tham chiếu, và  $t$  là số tự nhiên, nghĩa là, 0, 1, 2. Từ điều khiển tần số tham chiếu  $F_{AO}$  có thể biểu thị từ điều khiển tần số tương ứng với sự sử dụng ban đầu của nguồn tần số, và từ điều khiển tần số tham chiếu  $F_{AO}$  có thể được dò trước và lưu trong bộ nhớ của thiết bị điện tử. Ví dụ, mạch điều khiển có thể được tạo kết cấu để tạo từ điều khiển tần số dựa trên tốc độ hóa già theo công thức (2).

Ví dụ, nếu thời gian đơn vị của tốc độ hóa già là năm, nghĩa là, nếu thời gian tham chiếu là một năm, trong trường hợp trong đó nguồn tần số 200 được đưa vào sử dụng nhỏ hơn một năm,  $t$  bằng 0; trong trường hợp trong đó nguồn tần số 200 được đưa vào sử dụng nhiều hơn một năm và nhỏ hơn hai năm,  $t$  bằng 1; v.v. và tương tự.

Ví dụ, trong mạch tạo tín hiệu đề xuất bởi ít nhất một phương án thực hiện sáng chế, mạch con đọc tham số hóa già 132 có thể truyền tham số hóa già  $A_0$  tới mạch điều khiển 11 mỗi khoảng thời gian xác định trước, để thực hiện sự hiệu chỉnh hóa già đối với từ điều khiển tần số. Thời gian xác định trước có thể là 10 ngày, một tháng, một năm, và v.v.. Ví dụ, thời gian xác định trước có thể là tương tự với thời gian tham chiếu. Ví dụ, nếu thời gian tham chiếu là một năm, thời gian xác định trước cũng có thể là một năm, nghĩa là, từ điều khiển tần số trải qua sự hiệu chỉnh hóa già mỗi một năm.

Cần chú ý rằng, trong một vài phương án thực hiện, mạch thu nhận tham số 13 có thể một cách đồng thời bao gồm cả mạch con dò nhiệt độ 131 và mạch con đọc tham số hóa già 132, để bù một cách đồng thời các ảnh hưởng của nhiệt độ môi trường và nguồn tần số sự hóa già đối với tín hiệu đầu ra.

Ví dụ, như được thể hiện trên FIG.5, mạch điều khiển 11 có thể bao gồm mạch con tính 111 và mạch con đầu ra 112. Mạch con tính 111 được tạo kết cấu để thu nhận tham số tác động của độ trôi dao động tinh thể từ mạch thu nhận tham số 13 (ví dụ, tham số tác động bao gồm tham số hóa già  $A_0$  và tham số nhiệt độ  $T_0$ , v.v.), và để tạo từ điều khiển tần số  $F$  dựa trên tham số tác động của độ trôi dao động tinh thể. Mạch con đầu ra 112 được tạo kết cấu để xuất từ điều khiển tần số  $F$  tới mạch điều chỉnh tín hiệu 12.

Ví dụ, mạch con tính 111 có thể tính từ điều khiển tần số theo trên đây (1) và/hoặc công thức (2) công thức mô tả.

Ví dụ, mạch con đầu ra 112 có thể xuất từ điều khiển tần số  $F$  tính bởi mạch con tính 111 tới mạch điều chỉnh tín hiệu 12 dưới sự điều khiển của tín hiệu đồng hồ.

Ví dụ, mạch điều khiển 11 có thể được thực hiện bằng mạch phần cứng. Ví dụ, mạch con tính 111 và mạch con đầu ra 112 có thể được thực hiện bằng các mạch phần cứng. Mạch con tính 111 có thể được cấu thành bởi các linh kiện như các

tranzito, các điện trở, các tụ điện và các bộ khuếch đại. Mạch con đầu ra 112 có thể được cấu thành bởi các chi tiết như bộ khởi động. Tất nhiên, chức năng của mạch điều khiển 11 cũng có thể được thực hiện bằng phần mềm. Ví dụ, các chức năng của mạch con tính 111 và mạch con đầu ra 112 cũng có thể được thực hiện trong phần mềm. Ví dụ, các lệnh và dữ liệu lưu trong bộ nhớ có thể được thực thi bởi bộ xử lý để thực hiện các chức năng của mạch con tính 111 và mạch con đầu ra 112.

Ví dụ, như được thể hiện trên FIG.5, mạch điều chỉnh tín hiệu 12 có thể bao gồm mạch con tạo đơn vị thời gian tham chiếu 121 và mạch con điều chỉnh tần số 122. Mạch con tạo đơn vị thời gian tham chiếu 121 được tạo kết cấu để tiếp nhận tín hiệu đầu vào có tần số ban đầu  $f_c$ , và tạo và xuất đơn vị thời gian tham chiếu  $\Delta$  dựa trên tần số ban đầu. Mạch con điều chỉnh tần số 122 được tạo kết cấu để tạo và xuất tín hiệu đầu ra có tần số mục tiêu  $f_{TAF-DPS}$  dựa trên từ điều khiển tần số  $F$  và đơn vị thời gian tham chiếu  $\Delta$ .

FIG.6A thể hiện sơ đồ cấu trúc giản lược của mạch con tạo đơn vị thời gian tham chiếu đề xuất bởi ít nhất một phương án thực hiện sáng chế; FIG.6B thể hiện sơ đồ cấu trúc giản lược của mạch con tạo đơn vị thời gian tham chiếu khác đề xuất bởi ít nhất một phương án thực hiện sáng chế; và FIG.7 thể hiện sơ đồ giản lược của K tín hiệu đầu ra tham chiếu có các pha cách đều đề xuất bởi ít nhất một phương án thực hiện sáng chế;

Ví dụ, mạch con tạo đơn vị thời gian tham chiếu 121 được tạo kết cấu để tạo và xuất K tín hiệu đầu ra tham chiếu có các pha cách đều và đơn vị thời gian tham chiếu dựa trên tần số ban đầu. Mạch con tạo đơn vị thời gian tham chiếu 121 có thể bao gồm vòng khóa pha (PLL) hoặc vòng khóa độ trễ (DLL).

Ví dụ, trong một vài ví dụ, mạch con tạo đơn vị thời gian tham chiếu 121 có thể bao gồm PLL. Như được thể hiện trên FIG.6A, mạch con tạo đơn vị thời gian tham chiếu 121 có thể bao gồm bộ dao động điều khiển điện áp (VCO) 1211, mạch vòng khóa pha thứ nhất 1212 và K đầu cực đầu ra 1213. Bộ dao động điều khiển điện áp 1211 được tạo kết cấu để dao động ở tần số dao động định trước; mạch vòng khóa pha thứ nhất 1212 được tạo kết cấu để khóa tần số đầu ra của bộ dao động điều khiển điện áp 1211 ở tần số đầu ra tham chiếu; K đầu cực đầu ra 1213 được tạo kết cấu để

xuất K tín hiệu đầu ra có các pha cách đều, K là số nguyên dương lớn hơn 1, ví dụ, K=16, 32, 128 hoặc giá trị số khác.

Ví dụ, đơn vị thời gian tham chiếu có thể được biểu thị dưới dạng  $\Delta$ , và tần số đầu ra tham chiếu có thể được biểu thị dưới dạng  $f_d$ . Như được thể hiện trên FIG.7, đơn vị thời gian tham chiếu  $\Delta$  là thời gian trải giữa hai tín hiệu đầu ra liên kế bất kỳ xuất bởi K đầu cực đầu ra 1213. Đơn vị thời gian tham chiếu  $\Delta$  thường được tạo bởi bộ dao động điều khiển điện áp nhiều giai đoạn 1211. Tần số  $f_{vco}$  của tín hiệu tạo bởi bộ dao động điều khiển điện áp 1211 có thể được khóa bởi mạch vòng khóa pha thứ nhất 1212 ở tần số đầu ra tham chiếu đã biết  $f_d$ , nghĩa là,  $f_d = f_{vco}$ .

Ví dụ, đơn vị thời gian tham chiếu  $\Delta$  có thể được tính bằng cách sử dụng công thức bên dưới:

$$\Delta = T_d / K = 1 / (K \cdot f_d) \quad (3)$$

trong đó  $T_d$  biểu thị chu kỳ của tín hiệu tạo bởi bộ dao động điều khiển điện áp nhiều giai đoạn 1211.  $f_d$  biểu thị tần số của đơn vị thời gian tham chiếu, nghĩa là,  $f_d = 1/\Delta = K \cdot f_d$ .

Ví dụ, mạch vòng khóa pha thứ nhất 1212 bao gồm bộ dò pha và tần số (PFD), bộ lọc vòng (LPF) và bộ chia tần số (N). Ví dụ, theo phương án thực hiện sáng chế, trước tiên, tín hiệu đầu vào có tần số ban đầu có thể được đưa vào bộ dò pha và tần số, sau đó đi vào bộ lọc vòng, tiếp theo đi vào bộ dao động điều khiển điện áp, và cuối cùng tín hiệu có tần số dao động định trước  $f_{vco}$  tạo bởi bộ dao động điều khiển điện áp có thể có tần số của nó chia bởi bộ chia tần số để thu được tần số chia tần số  $f_{vco}/N$  của tín hiệu chia tần số; tần số chia tần số  $f_{vco}/N$  được phản hồi về bộ dò pha và tần số, và bộ dò pha và tần số được tạo kết cấu để so sánh tần số ban đầu  $f_c$  của tín hiệu đầu vào với tần số chia tần số  $f_{vco}/N$ ; khi tần số ban đầu  $f_c$  và tần số chia tần số  $f_{vco}/N$  là tương tự về mặt tần số và pha, sai số giữa hai tần số này là không, và trong trường hợp này, PLL ở trong trạng thái khóa.

Cần chú ý rằng, bộ lọc vòng có thể là bộ lọc thông thấp. Hệ số chia tần số của bộ chia tần số là N, N là số thực, và N lớn hơn hoặc bằng 1.

Ví dụ, tần số đầu ra tham chiếu  $f_d$  có tương quan với tần số ban đầu  $f_c$ . Ví dụ, mối quan hệ giữa tần số  $f_{vco}$  của tín hiệu tạo bởi bộ dao động điều khiển điện áp 1211 và tần số ban đầu  $f_c$  có thể được biểu diễn như sau:  $f_{vco} = N \times f_c$ ; do  $f_d = f_{vco}$ , đơn vị thời

gian tham chiếu  $\Delta$  có thể được biểu diễn như sau:  $\Delta = T_d/K = 1/(K \cdot f_d) = 1/(K \cdot N \cdot f_c)$ . Nếu hệ số chia tần số  $N$  là 1,  $f_{vco} = f_c$ ; và trong khi đó, do  $f_d = f_{vco}$ , tần số đầu ra tham chiếu  $f_d$  có thể bằng tần số ban đầu  $f_c$ , Nghĩa là,  $f_d = f_c$ .

Ví dụ, trong các ví dụ khác, mạch con tạo đơn vị thời gian tham chiếu 121 có thể bao gồm DLL. DLL có thể được thực hiện bằng cách sử dụng kỹ thuật CMOS, khiến cho DLL có thể dễ dàng được tích hợp vào vi mạch và mạch bất kỳ, mà giảm các chi phí của mạch tạo tín hiệu và cải thiện hiệu suất. Ví dụ, như được thể hiện trên FIG.6B, mạch con tạo đơn vị thời gian tham chiếu 121 bao gồm bộ tạo trễ điều khiển điện áp 1214, mạch vòng khóa pha thứ hai 1215 và K đầu cực đầu ra 1213. Bộ tạo trễ điều khiển điện áp 1214 có thể bao gồm một hoặc nhiều cụm trễ ghép tầng, và được tạo kết cấu để tạo tín hiệu trễ dựa trên tín hiệu đầu vào và tín hiệu đầu ra của mạch vòng khóa pha thứ hai 1215; mạch vòng khóa pha thứ hai 1215 được tạo kết cấu để khóa tần số đầu ra của bộ tạo trễ điều khiển điện áp 1214 ở tần số đầu ra tham chiếu dựa trên tín hiệu đầu vào và tín hiệu trễ; và K đầu cực đầu ra 1213 được tạo kết cấu để xuất K tín hiệu đầu ra có các pha cách đều, K là số nguyên dương lớn hơn 1.

Ví dụ, như được thể hiện trên FIG.6B, mạch vòng khóa pha thứ hai 1215 có thể bao gồm bộ dò pha và tần số (PFD), bơm phun điện tích (không thể hiện) và bộ lọc vòng (LPF), v.v. Bộ dò pha và tần số được tạo kết cấu để dò sự chênh lệch pha giữa tần số ban đầu  $f_c$  của tín hiệu đầu vào và tần số  $f_{db}$  của tín hiệu trễ mà được phản hồi, và xuất sự chênh lệch pha tới bơm phun điện tích; bơm phun điện tích được tạo kết cấu để xuất tín hiệu điện áp tỷ lệ với sự chênh lệch pha dựa trên sự chênh lệch pha, và xuất tín hiệu điện áp tới bộ lọc vòng; và bộ lọc vòng được tạo kết cấu để lọc ra các sóng hài cao hơn của tín hiệu điện áp, để thu được điện áp điều khiển  $V_{com}$  để điều khiển bộ tạo trễ điều khiển điện áp 1214.

Ví dụ, bộ trễ có thể bao gồm mạch cổng dồn kênh 2 thành 1 (MUX2\_1) hoặc tương tự. Thời gian trễ của bộ trễ có thể thay đổi với điện áp điều khiển  $V_{com}$ ; ví dụ, điện áp điều khiển của bộ trễ là  $V_{com}$ , thời gian trễ là  $T_{vcol}$ , và  $V_{com}$  là tỷ lệ với  $T_{vcol}$ .

Ví dụ, tần số đầu ra tham chiếu được biểu thị dưới dạng  $f_d$ , và đơn vị thời gian tham chiếu được biểu thị dưới dạng  $\Delta$ . Đơn vị thời gian tham chiếu  $\Delta$  là thời gian trải

giữa hai tín hiệu đầu ra liên kè bất kỳ xuất bởi K đầu cực đầu ra,  $\Delta=1/(K \cdot f_d)$ . Tần số đầu ra tham chiếu  $f_d$  bằng tần số ban đầu  $f_c$ , khiến cho  $\Delta=1/(K \cdot f_c)$ .

Ví dụ, tần số ban đầu của tín hiệu đầu vào tạo bởi nguồn tần số 200 is  $f_c$ , và nếu tần số đầu ra tham chiếu  $f_d$  bằng tần số ban đầu  $f_c$ , nghĩa là,  $f_d=f_c$ , thì, độ chi tiết thời gian của tín hiệu đầu vào là  $1/f_d$ ; sau khi tần số ban đầu  $f_c$  của tín hiệu đầu vào xuất bởi nguồn tần số được điều chỉnh bởi mạch tạo tín hiệu 100, có thể thu được tín hiệu đầu ra có tần số mục tiêu  $f_{TAF-DPS}$ ; và độ chi tiết thời gian của tín hiệu đầu ra là  $\Delta$ , nghĩa là,  $1/(K \cdot f_d)$ , K là số nguyên dương lớn hơn 1. Độ chi tiết thời gian  $1/(K \cdot f_d)$  của tín hiệu đầu ra nhỏ hơn độ chi tiết thời gian  $1/f_d$  của tín hiệu đầu vào, khiến cho thiết bị điện tử bao gồm mạch tạo tín hiệu có độ chính xác đồng bộ hóa thời gian cao hơn và sự phối hợp vận hành tốt hơn. Ví dụ, theo một ví dụ, tần số ban đầu của tín hiệu đầu vào tạo bởi nguồn tần số 200 là  $f_c=20$  MHz, và do đó độ chi tiết thời gian của tín hiệu đầu vào là 50ns, và độ chi tiết tần số là  $5 \times 10^{-8}$ . Sau khi mạch tạo tín hiệu xử lý tín hiệu đầu vào để thu được tín hiệu đầu ra, độ chi tiết thời gian của tín hiệu đầu ra là  $\Delta$ , và độ chi tiết tần số là  $1/(K \cdot f_c)$ .  $\Delta$  có thể là rất nhỏ, ví dụ, nếu K bằng 1024,  $\Delta$  có thể là 48,8 ps, và do đó, độ chi tiết thời gian của tín hiệu đầu ra là 48,8 ps, độ chi tiết tần số của tín hiệu đầu ra là  $4,9 \times 10^{-11}$ . Do đó khi so với tín hiệu đầu vào, tín hiệu đầu ra có độ chi tiết thời gian và độ chi tiết tần số đều được tăng K (nghĩa là, 1024) là.

Sự tương ứng giữa độ chi tiết thời gian và độ chi tiết tần số của tín hiệu đầu vào và tín hiệu đầu ra có thể là như được thể hiện trên Bảng 1 bên dưới.

Bảng 1

| Tín hiệu đầu vào |                       |                    | Tín hiệu đầu ra       |                       |                       |                       |
|------------------|-----------------------|--------------------|-----------------------|-----------------------|-----------------------|-----------------------|
| $f_c$            | Độ chi tiết thời gian | Độ chi tiết tần số | K=128                 |                       | K=1024                |                       |
|                  |                       |                    | Độ chi tiết thời gian | Độ chi tiết tần số    | Độ chi tiết thời gian | Độ chi tiết tần số    |
| 1 MHz            | 1 us                  | $10^{-6}$          | 7,8 ns                | $7,8 \times 10^{-9}$  | 977 ps                | $9,8 \times 10^{-10}$ |
| 10 MHz           | 100 ns                | $10^{-7}$          | 781 ps                | $7,8 \times 10^{-10}$ | 97,7 ps               | $9,8 \times 10^{-11}$ |
| 20 MHz           | 50 ns                 | $5 \times 10^{-8}$ | 390 ps                | $3,9 \times 10^{-10}$ | 48,8 ps               | $4,9 \times 10^{-11}$ |

Có thể thấy từ Bảng 1 bên trên là, sau khi mạch tạo tín hiệu theo sáng chế điều chỉnh tín hiệu đầu vào, có thể thu được tín hiệu đầu ra; do tần số mục tiêu của tín hiệu đầu ra lớn hơn tần số ban đầu của tín hiệu đầu vào, độ chi tiết thời gian và độ

chi tiết tần số của tín hiệu đầu ra đều được cải thiện.

Cần chú ý rằng, các cấu trúc mạch thể hiện trên FIG.6A và FIG.6B chỉ là các phương án thực hiện để làm ví dụ của mạch con tạo đơn vị thời gian tham chiếu 121. Cấu trúc của mạch con tạo đơn vị thời gian tham chiếu 121 không bị giới hạn ở đó, hoặc nó cũng có thể được cấu tạo bởi các cấu trúc mạch khác, mà sẽ không bị giới hạn ở đây theo sáng chế.

FIG.8 thể hiện sơ đồ khối giản lược của mạch con điều chỉnh tần số đề xuất bởi ít nhất một phương án thực hiện sáng chế; và FIG.9 là sơ đồ giản lược của nguyên tắc hoạt động của mạch con điều chỉnh tần số đề xuất bởi ít nhất một phương án thực hiện sáng chế.

Ví dụ, như được thể hiện trên FIG.8, mạch con điều chỉnh tần số 122 bao gồm môđun đầu vào thứ nhất 1221, môđun đầu vào thứ hai 1222 và môđun đầu ra 1223. Môđun đầu vào thứ nhất 1221 được tạo kết cấu để tiếp nhận K tín hiệu đầu ra tham chiếu có các pha cách đều và đơn vị thời gian tham chiếu từ mạch con tạo đơn vị thời gian tham chiếu 121. Môđun đầu vào thứ hai 1222 được tạo kết cấu để tiếp nhận từ điều khiển tần số từ mạch điều khiển 11. Môđun đầu ra 1223 được tạo kết cấu để tạo và xuất tín hiệu đầu ra có tần số mục tiêu mà phối hợp từ điều khiển tần số và đơn vị thời gian tham chiếu.

Ví dụ, mạch con điều chỉnh tần số 122 có thể bao gồm bộ tổng hợp chu kỳ trực tiếp tần số trung bình theo thời gian (TAF-DPS). Kỹ thuật tổng hợp chu kỳ trực tiếp tần số trung bình theo thời gian (TAF-DPS) là kỹ thuật tổng hợp tần số xuất hiện mà có thể tạo tín hiệu xung của tần số bất kỳ. Nghĩa là, TAF-DPS có thể thực hiện sự điều chỉnh tần số mịn của độ chi tiết tần số nhỏ. Ngoài ra, do mỗi xung riêng lẻ được tạo trực tiếp, tần số đầu ra của TAF-DPS có thể được thay đổi ngay lập tức, nghĩa là, với tốc độ chuyển đổi tần số nhanh chóng. Các thí nghiệm đã chỉ ra rằng, độ chi tiết tần số của TAF-DPS có thể đạt tới một vài ppb (phần tỷ). Việc tạo tần số bất kỳ và sự chuyển đổi tần số nhanh là các ưu điểm chính của TAF-DPS so với nguồn tần số thông thường. TAF-DPS có thể là dạng thực hiện cụ thể của mạch con điều chỉnh tần số 122 theo phương án thực hiện sáng chế.

Do đó, các ưu điểm của mạch tạo tín hiệu đề xuất bởi phương án thực hiện sáng chế bao gồm, nhưng không bị giới hạn ở:

(1) Các chi phí thấp và khả năng thực hiện linh hoạt. Bộ bù tần số dựa trên TAF-DPS có thể được thiết kế hoàn toàn bằng kỹ thuật số và được ghi vào thiết bị logic lập trình được (nghĩa là, FPGA) bằng cách mã hóa HDL, và tham số của bộ bù tần số cũng có thể được thiết lập lại một cách thuận tiện ở thời điểm bất kỳ. Do đó, các chức năng của bộ bù tần số có thể được thực hiện bằng FPGA thông thường hoặc thiết bị lập trình được khác mà không cần tới mạch chuyên dụng. Tất nhiên, ASIC cũng có thể được sử dụng để thực hiện các chức năng của bộ bù tần số.

(2) Độ chính xác cao. Tần số/chu kỳ của tín hiệu xung xuất bởi TAF-DPS có thể được điều khiển một cách chính xác, và độ chi tiết tần số của nó có thể đạt tới mức phần tỷ, khiến cho độ chính xác đồng bộ hóa thời gian có thể được cải thiện một cách hiệu quả.

Ví dụ, TAF-DPS có thể được thực hiện bằng thiết bị logic lập trình được (nghĩa là, ASIC hoặc FPGA). Theo cách lựa chọn, TAF-DPS có thể được thực hiện bằng thiết bị mạch tương tự thông thường. Sáng chế không có sự giới hạn về khía cạnh này.

Dưới đây, nguyên tắc hoạt động của mạch con điều chỉnh tần số dựa trên TAF-DPS sẽ được mô tả dựa vào FIG.9.

Ví dụ, như được thể hiện trên FIG.9, mạch con điều chỉnh tần số 122 dựa trên TAF-DPS 510 có hai đầu vào: đơn vị thời gian tham chiếu 520 và từ điều khiển tần số 530. Từ điều khiển tần số 530 được biểu thị dưới dạng  $F$ ,  $F=I+r$ , trong đó  $I$  là số nguyên lớn hơn 1, và  $r$  là tỷ lệ.

Ví dụ, TAF-DPS 510 có CLK đầu ra 550. CLK 550 là tín hiệu đồng hồ tần số trung bình theo thời gian đã tổng hợp. Theo ít nhất một phương án thực hiện sáng chế, CLK 550 chỉ là just tín hiệu đầu ra có tần số mục tiêu. Theo đơn vị thời gian tham chiếu 520, TAF-DPS 510 có thể tạo hai loại chu kỳ, cụ thể là, chu kỳ thứ nhất  $T_A=I \cdot \Delta$  và chu kỳ thứ hai  $T_B=(I+1) \cdot \Delta$ . CLK đầu ra 550 là loạt xung đồng hồ 540, và loạt xung đồng hồ 540 được cấu thành bởi chu kỳ thứ nhất  $T_A$  541 và chu kỳ thứ hai  $T_B$  542 theo cách xen kẽ. Tỷ lệ  $r$  được sử dụng để điều khiển khả năng xuất hiện của chu kỳ thứ hai  $T_B$ , và do đó,  $r$  cũng có thể xác định khả năng xuất hiện của chu kỳ thứ nhất  $T_A$ .

Ví dụ, như được thể hiện trên FIG.9, chu kỳ  $T_{TAF-DPS}$  của tín hiệu đầu ra CLK

550 có thể được biểu diễn bởi công thức bên dưới:

$$T_{TAF-DPS} = (1-r) \cdot T_A + r \cdot T_B$$

$$= T_A + r \cdot (T_B - T_A) = T_A + r \cdot \Delta = I \cdot \Delta + r \cdot \Delta = (I+r) \cdot \Delta.$$

Do đó, nếu từ điều khiển tần số 530 là  $F=I+r$ , công thức bên dưới có thể được suy ra:

$$T_{TAF-DPS} = F \cdot \Delta \quad (4)$$

Có thể thấy từ công thức (4) nêu trên rằng, chu kỳ  $T_{TAF-DPS}$  của tín hiệu đầu ra CLK xuất bởi TAF-DPS 510 có tỷ lệ tuyến tính với từ điều khiển tần số 530. Nếu từ điều khiển tần số 530 thay đổi, chu kỳ  $T_{TAF-DPS}$  của tín hiệu đầu ra xuất bởi TAF-DPS 510 cũng sẽ thay đổi theo cách tương tự.

Ngoài ra, do chu kỳ  $T$  tỷ lệ nghịch với tần số  $f$ , nếu điều kiện định trước được thỏa mãn, ví dụ, nếu lượng thay đổi của từ điều khiển tần số 530 là rất nhỏ (nhỏ hơn ngưỡng xác định trước), tần số mục tiêu của tín hiệu đầu ra cũng có thể bám theo sự thay đổi dạng sóng của từ điều khiển tần số ( $F$ ) theo cách gần như tuyến tính. Mạch điều khiển 11 có thể tạo từ điều khiển tần số dựa trên tham số tác động của độ trôi dao động tinh thể, sau đó TAF-DPS 510 tạo tín hiệu đầu ra có tần số mục tiêu dựa trên từ điều khiển tần số. Tần số mục tiêu tương ứng với từ điều khiển tần số, tần số mục tiêu có thể được điều chỉnh bằng cách điều chỉnh từ điều khiển tần số; và sau khi từ điều khiển tần số được bù dựa trên tham số nhiệt độ và tham số hóa già, tần số mục tiêu cũng được bù theo đó.

Ví dụ, dựa trên công thức (3) và công thức (4) mô tả trên đây, tần số mục tiêu được biểu diễn dưới dạng:

$$f_{TAF-DPS} = 1/T_{TAF-DPS} = 1/(F \cdot \Delta) = (K \cdot f_a)/F$$

trong đó  $f_{TAF-DPS}$  biểu thị tần số mục tiêu, và  $F$  biểu thị từ điều khiển tần số. Ví dụ, mạch con điều chỉnh tần số có thể được tạo kết cấu để xác định tần số mục tiêu dựa trên từ điều khiển tần số và đơn vị thời gian tham chiếu theo công thức này.

FIG.10A là sơ đồ cấu trúc giản lược của mạch con điều chỉnh tần số đề xuất bởi ít nhất một phương án thực hiện sáng chế; và FIG.10B là sơ đồ cấu trúc giản lược của mạch con điều chỉnh tần số khác đề xuất bởi ít nhất một phương án thực hiện sáng chế.

Dưới đây, cấu trúc mạch của TAF-DPS sẽ được mô tả dựa vào FIG.10A và FIG.10B.

Ví dụ, như được thể hiện trên FIG.10A, trong một vài phương án thực hiện, môđun đầu vào thứ nhất 1221 bao gồm bộ dồn kênh  $K \rightarrow 1$  711. Bộ dồn kênh  $K \rightarrow 1$  711 có các đầu cực đầu vào để tiếp nhận K tín hiệu đầu ra tham chiếu có các pha cách đều, đầu cực đầu vào điều khiển và đầu cực đầu ra.

Ví dụ, môđun đầu ra 1223 bao gồm bộ khởi động mạch 730. Bộ khởi động mạch 730 được tạo kết cấu để tạo loạt xung. Loạt xung được cấu tạo, ví dụ, bởi tín hiệu xung của chu kỳ thứ nhất  $T_A$  và tín hiệu xung của chu kỳ thứ hai  $T_B$  theo cách xen kẽ. Bộ khởi động mạch 730 bao gồm bộ khởi động D, bộ đảo và đầu cực đầu ra. Bộ khởi động D bao gồm đầu cực đầu vào dữ liệu, đầu cực đầu vào đồng hồ để tiếp nhận đầu ra từ đầu cực đầu ra của bộ dồn kênh  $K \rightarrow 1$  711, và đầu cực đầu ra để xuất tín hiệu đồng hồ thứ nhất CLK1. Bộ đảo bao gồm đầu cực đầu vào bộ đảo để tiếp nhận tín hiệu đồng hồ thứ nhất CLK1 và bộ đảo đầu cực đầu ra để xuất tín hiệu đồng hồ thứ hai CLK2. Đầu cực đầu ra của bộ khởi động mạch 730 được tạo kết cấu để xuất tín hiệu đồng hồ thứ nhất CLK1 dưới dạng tín hiệu đầu ra  $S_{out}$  có tần số mục tiêu.

Ví dụ, tín hiệu đồng hồ thứ nhất CLK1 bao gồm loạt xung. Tín hiệu đồng hồ thứ hai CLK2 được ghép với đầu cực đầu vào dữ liệu của bộ khởi động D.

Ví dụ, môđun đầu vào thứ hai 1222 bao gồm mạch điều khiển logic 740. Mạch điều khiển logic 740 bao gồm đầu cực đầu vào để tiếp nhận từ điều khiển tần số F xuất bởi mạch điều khiển 11, đầu cực đầu vào đồng hồ để tiếp nhận tín hiệu đồng hồ thứ nhất CLK1, và đầu cực đầu ra ghép với đầu cực đầu vào điều khiển của bộ dồn kênh  $K \rightarrow 1$  của môđun đầu vào thứ nhất 1221.

Ví dụ, như được thể hiện trên FIG.10B, trong các phương án thực hiện khác, môđun đầu vào thứ nhất 1221 bao gồm bộ dồn kênh  $K \rightarrow 1$  thứ nhất 721, bộ dồn kênh  $K \rightarrow 1$  thứ hai 723, và bộ dồn kênh  $2 \rightarrow 1$  725. Bộ dồn kênh  $K \rightarrow 1$  thứ nhất 721 và bộ dồn kênh  $K \rightarrow 1$  thứ hai 723 lần lượt bao gồm các đầu cực đầu vào để tiếp nhận K tín hiệu có các pha cách đều, đầu cực đầu vào điều khiển và đầu cực đầu ra. Bộ dồn kênh  $2 \rightarrow 1$  725 bao gồm đầu cực đầu vào điều khiển, đầu cực đầu ra, đầu cực đầu vào thứ

nhất để tiếp nhận đầu ra của bộ dồn kênh  $K \rightarrow 1$  thứ nhất 721, và đầu cực đầu vào thứ hai để tiếp nhận đầu ra của bộ dồn kênh  $K \rightarrow 1$  thứ hai 723.

Ví dụ, như được thể hiện trên FIG.10B, môđun đầu ra 1223 bao gồm bộ khởi động mạch. Bộ khởi động mạch được tạo kết cấu để tạo loạt xung. Bộ khởi động mạch bao gồm bộ khởi động D 761, bộ đảo 763 và đầu cực đầu ra 762. Bộ khởi động D 761 bao gồm đầu cực đầu vào dữ liệu, đầu cực đầu vào đồng hồ để tiếp nhận đầu ra từ đầu cực đầu ra của bộ dồn kênh  $2 \rightarrow 1$  725, và đầu cực đầu ra để xuất tín hiệu đồng hồ thứ nhất CLK1. Bộ đảo 763 bao gồm đầu cực đầu vào để tiếp nhận tín hiệu đồng hồ thứ nhất CLK1 và đầu cực đầu ra để xuất tín hiệu đồng hồ thứ hai CLK2. Đầu cực đầu ra 762 của bộ khởi động mạch được tạo kết cấu để xuất tín hiệu đồng hồ thứ nhất CLK1 dưới dạng tín hiệu đầu ra  $S_{out}$  có tần số mục tiêu.

Ví dụ, tín hiệu đồng hồ thứ nhất CLK1 được ghép với đầu cực đầu vào điều khiển của bộ dồn kênh  $2 \rightarrow 1$  725, và tín hiệu đồng hồ thứ hai CLK2 được ghép với đầu cực đầu vào dữ liệu của bộ khởi động D 761.

Ví dụ, như được thể hiện trên FIG.10B, môđun đầu vào thứ hai 1222 bao gồm mạch điều khiển logic thứ nhất 70 và mạch điều khiển logic thứ hai 74. Mạch điều khiển logic thứ nhất 70 bao gồm bộ cộng thứ nhất 701, bộ ghi thứ nhất 703 và bộ ghi thứ hai 705. Mạch điều khiển logic thứ hai 74 bao gồm bộ cộng thứ hai 741, bộ ghi thứ ba 743 và bộ ghi thứ tư 745.

Bộ cộng thứ nhất 701 cộng từ điều khiển tần số (F) và các bit trọng số cao (ví dụ, 5 bit) lưu trong bộ ghi thứ nhất 703, và sau đó lưu kết quả cộng vào bộ ghi thứ nhất 703 ở mép tăng của tín hiệu đồng hồ thứ hai CLK2; hoặc, bộ cộng thứ nhất 701 cộng từ điều khiển tần số (F) và tất cả thông tin lưu trong bộ ghi thứ nhất 703, và sau đó lưu kết quả cộng vào bộ ghi thứ nhất 703 ở mép tăng của tín hiệu đồng hồ thứ hai CLK2. Ở mép tăng của tiếp theo tín hiệu đồng hồ thứ hai CLK2, các bit trọng số cao lưu trong bộ ghi thứ nhất 703 sẽ được lưu trong bộ ghi thứ hai 705 và sử dụng làm tín hiệu lựa chọn của bộ dồn kênh  $K \rightarrow 1$  thứ nhất 721 để lựa chọn một tín hiệu từ K tín hiệu đầu vào nhiều pha làm tín hiệu đầu ra thứ nhất của bộ dồn kênh  $K \rightarrow 1$  thứ nhất 721.

Bộ cộng thứ hai 741 cộng từ điều khiển tần số (F) và các bit trọng số cao lưu trong bộ ghi thứ nhất 703, và sau đó lưu kết quả cộng vào bộ ghi thứ ba 743 ở mép

tăng của tín hiệu đồng hồ thứ hai CLK2. Ở mép tăng của tiếp theo tín hiệu đồng hồ thứ nhất CLK1, thông tin lưu trong bộ ghi thứ ba 743 sẽ được lưu trong bộ ghi thứ tư 745 và sử dụng làm tín hiệu lựa chọn của bộ dồn kênh  $K \rightarrow 1$  thứ hai 723 để lựa chọn một tín hiệu từ  $K$  tín hiệu đầu vào nhiều pha làm tín hiệu đầu ra thứ hai của bộ dồn kênh  $K \rightarrow 1$  thứ hai 723.

Bộ dồn kênh  $2 \rightarrow 1$  725, ở mép tăng của tín hiệu đồng hồ thứ nhất CLK1, lựa chọn một trong số tín hiệu đầu ra thứ nhất từ bộ dồn kênh  $K \rightarrow 1$  thứ nhất 721 và tín hiệu đầu ra thứ hai từ bộ dồn kênh  $K \rightarrow 1$  thứ hai 723 làm tín hiệu đầu ra của bộ dồn kênh  $2 \rightarrow 1$  725, để hoạt động như tín hiệu đồng hồ đầu vào của bộ khởi động D 761.

Ví dụ, chu kỳ ( $T_{TAF-DPS}$ ) của tín hiệu đầu ra  $S_{out}$  xuất bởi TAF-DPS thể hiện trên FIG.10A và FIG.10B có thể được tính bằng cách sử dụng công thức (4) nêu trên. Ví dụ, từ điều khiển tần số được thiết lập trong dạng  $F=I+r$ , trong đó  $I$  là số nguyên trong khoảng từ  $[2, 2K]$ , và  $r$  là tỷ lệ trong khoảng từ  $[0, 1)$ .

Ngoài ra, đối với nguyên tắc hoạt động của TAF-DPS, hãy tham khảo các tài liệu của L. XIU, “Nanometer Frequency Synthesis beyond Phase-Locked Loop”, Piscataway, NJ 08854, USA, John Wiley IEEE-press, 2012 và L. XIU, “From Frequency to Time-Average-Frequency: Paradigm Shift in Design of Electronic System”, Piscataway, NJ 08854, USA, John Wiley IEEE-press, 2015, sự bộc lộ của các tài liệu nêu trên được hợp nhất vào bản mô tả này bằng cách viện dẫn toàn bộ.

FIG.11 thể hiện sơ đồ khối giản lược của hệ thống đồng bộ hóa thời gian đề xuất bởi ít nhất một phương án thực hiện sáng chế; và FIG.12 thể hiện sơ đồ giản lược của sự đồng bộ hóa thời gian dựa trên giao thức thời gian mạng NTP trong hệ thống đồng bộ hóa thời gian đề xuất bởi ít nhất một phương án thực hiện sáng chế.

Ví dụ, hệ thống đồng bộ hóa thời gian 60 đề xuất bởi ít nhất một phương án thực hiện sáng chế có thể bao gồm các thiết bị điện tử. Ít nhất một trong số các thiết bị điện tử là electronic thiết bị bất kỳ trong số các thiết bị điện tử nêu trên. Mạch tạo tín hiệu của thiết bị điện tử có thể tạo tín hiệu đầu ra có tần số mục tiêu; mạch điều chỉnh thời gian của thiết bị điện tử có thể thực hiện vận hành điều chỉnh đồng bộ hóa đối với tín hiệu đồng hồ của thiết bị điện tử dựa trên tín hiệu đầu ra có tần số mục tiêu, khiến cho độ chính xác đồng bộ hóa thời gian mạng của thiết bị điện tử trở nên cao hơn.

Ví dụ, mỗi thiết bị điện tử trong hệ thống đồng bộ hóa thời gian 60 có thể là thiết bị điện tử theo bất kỳ trong số các phương án thực hiện đã mô tả trên đây, sao cho mỗi thiết bị điện tử trong hệ thống đồng bộ hóa thời gian 60 có thể điều chỉnh tín hiệu đồng hồ của nó dựa trên tín hiệu đầu ra có tần số mục tiêu, khiến cho các thiết bị điện tử trong hệ thống đồng bộ hóa thời gian 60 được đồng bộ hóa. Do tần số mục tiêu của tín hiệu đầu ra cao hơn tần số ban đầu của tín hiệu đầu vào xuất bởi nguồn tần số ban đầu, độ chính xác đồng bộ hóa thời gian của các thiết bị điện tử trong hệ thống đồng bộ hóa thời gian 60 là cao, mà thể hiện tính nhất quán và sự phối hợp vận hành của thiết bị điện tử riêng biệt tốt hơn.

Ví dụ, như được thể hiện trên FIG.11, trong một vài ví dụ, hệ thống đồng bộ hóa thời gian 60 bao gồm hai thiết bị điện tử, vốn là thiết bị điện tử thứ nhất 61 và thiết bị điện tử thứ hai 62. Thiết bị điện tử thứ nhất 61 có thể được đặt ở máy khách và thiết bị điện tử thứ hai 62 có thể được đặt ở máy chủ. Như được thể hiện trên FIG.12, thiết bị điện tử thứ nhất 61 được tạo kết cấu để gửi thông báo mạng thứ nhất tới thiết bị điện tử thứ hai 62 ở nhãn thời gian thứ nhất. Thông báo mạng thứ nhất được gắn kèm với thông tin thời gian của thiết bị điện tử thứ nhất 61 ở nhãn thời gian thứ nhất. Ở nhãn thời gian thứ nhất, thời gian trên thiết bị điện tử thứ nhất 61 là  $T_1$ , khiến cho thông báo mạng thứ nhất bao gồm thời gian  $T_1$ ; và thời gian trên thiết bị điện tử thứ hai 62 là  $T_1 + d_1$ , trong đó  $d_1$  là sai lệch thời gian đồng bộ hóa giữa thiết bị điện tử thứ nhất 61 và thiết bị điện tử thứ hai 62; do sự khác biệt vị trí giữa thiết bị điện tử thứ nhất 61 và thiết bị điện tử thứ hai 62, thiết bị điện tử thứ hai 62 tiếp nhận thông báo mạng thứ nhất ở nhãn thời gian thứ hai. Ở nhãn thời gian thứ hai, thời gian trên thiết bị điện tử thứ hai 62 là  $T_2$ , tại thời gian này, thời gian trên thiết bị điện tử thứ nhất 61 là  $T_2 - d_1$ . Sau độ trễ thời gian của hệ thống bên trong của thiết bị điện tử thứ hai 62, thiết bị điện tử thứ hai 62 xuất thông báo mạng thứ hai tới thiết bị điện tử thứ nhất 61 ở nhãn thời gian thứ ba. Thông báo mạng thứ hai được gắn kèm với thông tin thời gian của thiết bị điện tử thứ hai 62 ở nhãn thời gian thứ hai, tín hiệu thời gian của thiết bị điện tử thứ hai 62 ở nhãn thời gian thứ ba, và thông tin thời gian của thiết bị điện tử thứ nhất 61 ở nhãn thời gian thứ nhất mà được bao gồm trong thông báo mạng thứ nhất. Ở nhãn thời gian thứ ba, thời gian trên thiết bị điện tử thứ hai 62 là  $T_3$ , và thời gian trên thiết bị điện tử thứ nhất 61 là  $T_3 - d_1$ . Do đó,

thông báo mạng thứ hai bao gồm thời gian T1, thời gian T2 và thời gian T3. Thiết bị điện tử thứ nhất 61 tiếp nhận thông báo mạng thứ hai ở nhãn thời gian thứ tư. Ở nhãn thời gian thứ tư, thời gian trên thiết bị điện tử thứ nhất 61 là T4, và thời gian trên thiết bị điện tử thứ hai 62 là T4+d1. Sau đó, thiết bị điện tử thứ nhất 61 có thể tính độ lệch thời gian giữa thiết bị điện tử thứ nhất 61 và thiết bị điện tử thứ hai 62 dựa trên các thời gian T1, T2, T3 và T4, để điều chỉnh tín hiệu đồng hồ của thiết bị điện tử thứ nhất 61, nhờ đó thu được tín hiệu đồng hồ đồng bộ hóa của thiết bị điện tử thứ nhất 61. Tín hiệu đồng hồ đồng bộ hóa của thiết bị điện tử thứ nhất 61 thể hiện tín hiệu đồng hồ của nó đồng bộ hóa với thiết bị điện tử thứ hai 62, nghĩa là, tín hiệu đồng hồ đồng bộ hóa được đồng bộ hóa với tín hiệu đồng hồ của thiết bị điện tử thứ hai 62.

Ví dụ, độ chính xác của tín hiệu đồng hồ đồng bộ hóa của thiết bị điện tử thứ nhất 61 tỷ lệ thuận với giá trị của tần số mục tiêu của tín hiệu đầu ra xuất bởi mạch tạo tín hiệu của thiết bị điện tử thứ nhất 61; tần số mục tiêu càng cao, độ chính xác của tín hiệu đồng hồ đồng bộ hóa của thiết bị điện tử thứ nhất 61 càng cao. Ví dụ, nếu tần số mục tiêu là 100Hz, độ chi tiết thời gian (nghĩa là, độ chính xác đồng bộ hóa) của tín hiệu đồng hồ đồng bộ hóa của thiết bị điện tử thứ nhất 61 có thể là 0,01s.

Ví dụ, d2 có thể biểu thị thời gian trễ trung bình một chiều sử dụng bằng cách truyền thông báo mạng giữa thiết bị điện tử thứ nhất 61 và thiết bị điện tử thứ hai 62, và d2 có thể được biểu diễn như sau:

$$d2 = \frac{(T4 - T1) - (T3 - T2)}{2}$$

Ví dụ, như được thể hiện trên FIG.12, d21 (dưới đây được xem như thời gian trễ truyền thứ nhất) có thể biểu thị thời gian trễ truyền trong quá trình truyền thông báo mạng thứ nhất từ thiết bị điện tử thứ nhất 61 tới thiết bị điện tử thứ hai 62, và d22 (dưới đây được xem như thứ hai thời gian trễ truyền) có thể biểu thị thời gian trễ truyền trong quá trình truyền thông báo mạng thứ hai từ thiết bị điện tử thứ hai 62 tới thiết bị điện tử thứ nhất 61, thì

$$d21 + d22 = 2 \cdot d2$$

Sai lệch thời gian đồng bộ hóa d1 có thể được biểu diễn như sau:

$$d1 = \frac{(T2 - T1 - d21) + (T3 - T4 + d22)}{2}$$

Trong trường hợp trong đó thời gian trễ truyền thứ nhất  $d21$  và thứ hai thời gian trễ truyền  $d22$  là bằng nhau, nghĩa là,  $d21 = d22 = d2$ , sai lệch thời gian đồng bộ hóa  $d1$  có thể được biểu diễn như sau:

$$d1 = \frac{(T2 - T1 - d2) + (T3 - T4 + d2)}{2} = \frac{(T2 - T1) + (T3 - T4)}{2}$$

Nghĩa là, sự chênh lệch thời gian giữa thiết bị điện tử thứ nhất 61 và thiết bị điện tử thứ hai 62 là  $[(T2 - T1) + (T3 - T4)]/2$ . Ví dụ, theo một ví dụ, nếu thời gian  $T1$  là 10:00:00, thời gian  $T2$  là 11:00:01, thời gian  $T3$  là 11:00:02, và thời gian  $T4$  là 10:00:03, thời gian để truyền một chiều của thông báo mạng là  $d2 = (3 - 1)/2 = 1$  giây, nghĩa là, độ trễ truyền một chiều là 1 giây; và sai lệch thời gian đồng bộ hóa  $d1 = (1:00:01 + 00:59:59)/2 = 1$  giờ, nghĩa là, sai lệch thời gian cần được hiệu chỉnh là 1 giờ.

Cần chú ý rằng, thời gian trễ truyền thứ nhất  $d21$  và thứ hai thời gian trễ truyền  $d22$  cũng có thể là khác nhau, nghĩa là,  $d21$  và  $d22$  không bằng nhau. Giao thức thời gian mạng NTP có thể bao gồm máy khách/máy chủ chế độ, chế độ ngang hàng, chế độ phát rộng và chế độ đa phương, v.v.; và trong các chế độ vận hành khác nhau, các chế độ đồng bộ thời gian của thiết bị điện tử là khác nhau, mà sẽ không bị giới hạn theo sáng chế. Ví dụ, trong mô tả trên đây ví dụ, thời gian  $T3$  là 11:00:02, và nếu cần phải bắt thời gian của thiết bị điện tử thứ nhất 61 phải được cập nhật vào thời gian của thiết bị điện tử thứ hai 62, thời gian  $T4$  của thiết bị điện tử thứ nhất 61 có thể được cập nhật trực tiếp vào  $T3 + d2(1s)$ , Nghĩa là, ở nhãn thời gian thứ tư, tín hiệu đồng hồ của thiết bị điện tử thứ nhất 61 là 11:00:03, và tín hiệu đồng hồ của thiết bị điện tử thứ hai 62 là 11:00:03, Nghĩa là, tín hiệu đồng hồ của thiết bị điện tử thứ nhất 61 được đồng bộ hóa với tín hiệu đồng hồ của thiết bị điện tử thứ hai 62.

Ví dụ, thiết bị điện tử thứ nhất 61 cần phải điều chỉnh tín hiệu đồng hồ của nó để được đồng bộ hóa với thiết bị điện tử thứ hai 62. Sai lệch thời gian mà thiết bị điện tử thứ nhất 61 cần phải điều chỉnh là  $d1 = [(T2 - T1) + (T3 - T4)]/2$ . Do đó, khi tần số mục tiêu  $f_{TAF-DPS}$  của tín hiệu đầu ra tạo bởi mạch tạo tín hiệu trong thiết bị điện tử thứ nhất 61 thỏa mãn mối quan hệ:  $d1 > 1/f_{TAF-DPS}$ , thiết bị điện tử thứ nhất 61 có

thể hiệu chỉnh tốt hơn sai lệch thời gian, khiến cho thiết bị điện tử thứ nhất 61 có thể được đồng bộ hóa tốt hơn với thiết bị điện tử thứ hai 62.

Ví dụ, theo một ví dụ, trong trường hợp trong đó  $d1$  là 0,07s, nếu tần số mục tiêu  $f_{TAF-DPS}$  của tín hiệu đầu ra tạo bởi mạch tạo tín hiệu trong thiết bị điện tử thứ nhất 61 là 100Hz, độ chi tiết thời gian của tín hiệu đầu ra của thiết bị điện tử thứ nhất 61 là 0,01s; và do  $d1 > 1/f_{TAF-DPS}$ , thiết bị điện tử thứ nhất 61 có thể hiệu chỉnh sai lệch thời gian giữa thiết bị điện tử thứ nhất 61 và thiết bị điện tử thứ hai 62, và thời gian đã hiệu chỉnh là 0,07s, khiến cho thiết bị điện tử thứ nhất 61 được đồng bộ hóa hoàn toàn với thiết bị điện tử thứ hai 62; và nếu tần số mục tiêu  $f_{TAF-DPS}$  là 200Hz, mặc dù  $d1 > 1/f_{TAF-DPS}$ , độ chi tiết thời gian của tín hiệu đầu ra của thiết bị điện tử thứ nhất 61 là 0,02s, thiết bị điện tử thứ nhất 61 không thể hiệu chỉnh hoàn toàn sai lệch thời gian giữa thiết bị điện tử thứ nhất 61 và thiết bị điện tử thứ hai 62, và thời gian mà thiết bị điện tử thứ nhất 61 có thể hiệu chỉnh là 0,06s, do đó, sai lệch thời gian sau khi hiệu chỉnh giữa thiết bị điện tử thứ nhất 61 và thiết bị điện tử thứ hai 62 là 0,01s. Nếu ngưỡng sai lệch thời gian giữa thiết bị điện tử thứ nhất 61 và thiết bị điện tử thứ hai 62 là 0,02s, và sai lệch thời gian đã hiệu chỉnh nhỏ hơn ngưỡng sai lệch thời gian, thì tín hiệu đồng hồ đã hiệu chỉnh của thiết bị điện tử thứ nhất 61 thỏa mãn yêu cầu đồng bộ thời gian của hệ thống đồng bộ hóa thời gian.

FIG.13 thể hiện lưu đồ của phương pháp đồng bộ hóa thời gian đề xuất bởi ít nhất một phương án thực hiện sáng chế. Phương pháp đồng bộ hóa thời gian đề xuất bởi ít nhất một phương án thực hiện sáng chế có thể được tác dụng vào thiết bị đồng bộ hóa thời gian theo bất kỳ một trong số các phương án thực hiện sáng chế.

Ví dụ, như được thể hiện trên FIG.13, phương pháp đồng bộ hóa thời gian có thể bao gồm các bước sau:

S11: tạo từ điều khiển tần số;

S12: tạo và xuất tín hiệu đầu ra có tần số mục tiêu dựa trên từ điều khiển tần số và tín hiệu đầu vào;

S13: thực hiện sự điều chỉnh đồng bộ hóa đối với tín hiệu đồng hồ của thiết bị điện tử dựa trên tín hiệu đầu ra có tần số mục tiêu.

Theo phương pháp đồng bộ hóa thời gian đề xuất bởi phương án thực hiện sáng chế, tín hiệu đầu ra có tần số đủ lớn có thể được tổng hợp, nghĩa là, tín hiệu đầu

ra có độ chi tiết tần số tương đối cao, khiến cho thiết bị điện tử riêng biệt thu được đồng hồ đồng bộ chính xác hơn, mà thể hiện sự phối hợp và tính nhất quán vận hành của thiết bị điện tử tương ứng trong hệ thống mạng tốt hơn.

Ví dụ, bước S11 có thể bao gồm: dò, bằng mạch thu nhận tham số, tham số tác động của độ trôi dao động tinh thể; tạo từ điều khiển tần số dựa trên tham số tác động của độ trôi dao động tinh thể; và xuất từ điều khiển tần số tới mạch điều chỉnh tín hiệu.

Ví dụ, bước S12 có thể bao gồm: tiếp nhận tín hiệu đầu vào có tần số ban đầu, tạo và xuất đơn vị thời gian tham chiếu dựa trên tín hiệu đầu vào có tần số ban đầu; và tạo và xuất tín hiệu đầu ra có tần số mục tiêu dựa trên từ điều khiển tần số và đơn vị thời gian tham chiếu.

Ví dụ, tín hiệu đầu ra có tần số mục tiêu có thể được tạo bởi TAF-DPS.

Cần chú ý rằng, bước S11 và bước S12 có thể được thực hiện bằng mạch tạo tín hiệu trong thiết bị đồng bộ hóa thời gian theo bất kỳ một trong số các phương án thực hiện sáng chế; bước S13 có thể được thực hiện bằng mạch điều chỉnh thời gian trong thiết bị đồng bộ hóa thời gian theo bất kỳ một trong số các phương án thực hiện sáng chế; và các vận hành hoặc các bước tương tự sẽ không được lặp lại ở đây.

Ví dụ, trong bước S13, sau khi sự điều chỉnh đồng bộ hóa được thực hiện trên tín hiệu đồng hồ của thiết bị điện tử, các tín hiệu đồng hồ đồng bộ hóa của thiết bị điện tử và thiết bị điện tử còn lại trong hệ thống đồng bộ hóa thời gian có thể được thu được, và độ chính xác của tín hiệu đồng hồ đồng bộ hóa tỷ lệ thuận với giá trị của tần số mục tiêu của tín hiệu đầu ra tạo bởi thiết bị điện tử.

Ví dụ, trong một vài ví dụ, hệ thống đồng bộ hóa thời gian có thể bao gồm thiết bị điện tử thứ nhất và thiết bị điện tử thứ hai. Phương pháp đồng bộ hóa thời gian có thể bao gồm các bước sau:

S21: gửi, bằng thiết bị điện tử thứ nhất, thông báo mạng thứ nhất tới thiết bị điện tử thứ hai ở nhãn thời gian thứ nhất, tại đó, thời gian trên thiết bị điện tử thứ nhất là T1, và thông báo mạng thứ nhất bao gồm thời gian T1;

S22: tiếp nhận, bằng thiết bị điện tử thứ hai, thông báo mạng thứ nhất ở nhãn thời gian thứ hai, tại đó, thời gian trên thiết bị điện tử thứ hai là T2;

S23: gửi, bằng thiết bị điện tử thứ hai, thông báo mạng thứ hai tới thiết bị điện

tử thứ nhất ở nhãn thời gian thứ ba, tại đó, thời gian trên thiết bị điện tử thứ hai là T3, và thông báo mạng thứ hai bao gồm thời gian T1, thời gian T2 và thời gian T3;

S24: tiếp nhận, bằng thiết bị điện tử thứ nhất, thông báo mạng thứ hai ở nhãn thời gian thứ tư, tại đó, thời gian trên thiết bị điện tử thứ nhất là T4.

S25: tính sai lệch thời gian đồng bộ hóa của thiết bị điện tử thứ nhất và thiết bị điện tử thứ hai dựa trên thời gian T1, thời gian T2, thời gian T3 và thời gian T4; và

S26: thực hiện vận hành điều chỉnh đồng bộ hóa đối với tín hiệu đồng hồ của thiết bị điện tử thứ nhất dựa trên tín hiệu đầu ra có tần số mục tiêu tạo bởi thiết bị điện tử thứ nhất, để loại bỏ sai lệch thời gian đồng bộ hóa.

Ví dụ, trong bước S26, nếu tần số mục tiêu của tín hiệu đầu ra tạo bởi thiết bị điện tử thứ nhất là  $f$ , sai lệch thời gian đồng bộ hóa giữa thiết bị điện tử thứ nhất và thiết bị điện tử thứ hai là  $\Delta T$ , và  $\Delta T > 1/f$ , thiết bị điện tử thứ nhất có thể hiệu chỉnh tốt hơn sai lệch thời gian đồng bộ hóa, khiến cho thiết bị điện tử thứ nhất và thiết bị điện tử thứ hai được đồng bộ hóa.

Ví dụ, bước S26 có thể bao gồm các bước từ S11 tới S13.

Cần chú ý rằng, phương pháp đồng bộ hóa thời gian thể hiện trên FIG.13 có thể được thực hiện bởi hệ thống đồng bộ hóa thời gian như được mô tả trong phương án thực hiện sáng chế bất kỳ, và các vận hành hoặc các bước tương tự sẽ không được lặp lại ở đây.

Liên quan tới sáng chế, cần lưu ý những điều sau đây:

(1) Các hình vẽ kèm theo bao hàm chỉ (các) cấu trúc liên quan tới (các) phương án thực hiện của sáng chế, và (các) cấu trúc khác có thể được tham chiếu tới (các) thiết kế chung.

(2) Trong trường hợp không có xung đột, các phương án thực hiện sáng chế và các dấu hiệu trong các phương án thực hiện có thể được kết hợp với nhau để thu được phương án thực hiện mới.

Phần trên đây chỉ là các phương án thực hiện cụ thể của sáng chế, nhưng phạm vi của phương án thực hiện sáng chế không bị giới hạn ở đó, và phạm vi của sáng chế sẽ là phạm vi của các điểm yêu cầu bảo hộ kèm theo.

### Yêu cầu bảo hộ

1. Thiết bị đồng bộ thời gian được làm thích ứng cho thiết bị điện tử, thiết bị đồng bộ thời gian bao gồm: mạch tạo tín hiệu và mạch điều chỉnh thời gian, trong đó mạch tạo tín hiệu bao gồm:

mạch điều khiển, được tạo cấu hình để tạo từ điều khiển tần số; và

mạch điều chỉnh tín hiệu, được tạo cấu hình để nhận từ điều khiển tần số và tín hiệu đầu vào có tần số ban đầu, và để tạo và xuất ra tín hiệu đầu ra có tần số đích dựa trên từ điều khiển tần số và tín hiệu đầu vào, và

mạch điều chỉnh thời gian được tạo cấu hình để thực hiện hoạt động điều chỉnh đồng bộ trên tín hiệu đồng hồ của thiết bị điện tử dựa trên tín hiệu đầu ra có tần số đích.

2. Thiết bị đồng bộ thời gian theo điểm 1, trong đó mạch điều khiển được tạo cấu hình để tạo từ điều khiển tần số dựa trên tham số ảnh hưởng của độ trôi dao động tinh thể.

3. Thiết bị đồng bộ thời gian theo điểm 2, trong đó mạch tạo tín hiệu còn bao gồm mạch nhận tham số, và mạch nhận tham số được tạo cấu hình để thu được tham số ảnh hưởng.

4. Thiết bị đồng bộ thời gian theo điểm 3, trong đó:

tham số ảnh hưởng của độ trôi dao động tinh thể bao gồm tham số nhiệt độ;

mạch nhận tham số bao gồm mạch phụ phát hiện nhiệt độ; và

mạch phụ phát hiện nhiệt độ được tạo cấu hình để phát hiện tham số nhiệt độ.

5. Thiết bị đồng bộ thời gian theo điểm 4, trong đó:

tham số nhiệt độ bao gồm nhiệt độ môi trường;

mạch phụ phát hiện nhiệt độ bao gồm bộ phát hiện nhiệt độ và bộ đếm thứ nhất;

bộ phát hiện nhiệt độ được tạo cấu hình để phát hiện nhiệt độ môi trường; và

bộ đếm thứ nhất được tạo cấu hình để ghi lại lượng thay đổi tần số dựa trên nhiệt độ môi trường và nhiệt độ tham chiếu.

6. Thiết bị đồng bộ thời gian theo điểm 5, trong đó mạch điều khiển được tạo cấu hình để tạo từ điều khiển tần số dựa trên nhiệt độ môi trường theo phương trình sau:

$$F_N = \frac{F_{TO} \cdot f_{\Delta} + \Delta f \cdot F_{TO}^2}{f_{\Delta}}$$

trong đó  $F_N$  ký hiệu từ điều khiển tần số;  $F_{TO}$  ký hiệu từ điều khiển tần số tham chiếu tương ứng với nhiệt độ tham chiếu; và  $f_\Delta$  ký hiệu tần số của đơn vị thời gian tham chiếu; và

$$\Delta f = r \cdot \Delta T^n + p \cdot \Delta T^{n-1} + \dots + d \cdot \Delta T + g$$

trong đó  $\Delta f$  ký hiệu lượng thay đổi tần số;  $r, p, d$  và  $g$  là các hằng số;  $\Delta T$  ký hiệu hiệu số giữa nhiệt độ môi trường và nhiệt độ tham chiếu,  $\Delta T = T_1 - T_2$ ;  $T_1$  ký hiệu nhiệt độ môi trường;  $T_2$  ký hiệu nhiệt độ tham chiếu; và  $n$  là số nguyên dương.

7. Thiết bị đồng bộ thời gian theo điểm 3, trong đó:

tham số ảnh hưởng của độ trôi dao động tinh thể bao gồm tham số già hóa; mạch nhận tham số bao gồm mạch con đọc tham số già hóa; và mạch con đọc tham số già hóa được tạo cấu hình để đọc tham số già hóa của nguồn dao động tinh thể.

8. Thiết bị đồng bộ thời gian theo điểm 7, trong đó:

tham số già hóa bao gồm tốc độ già hóa của bộ dao động tinh thể và thời gian tham chiếu tương ứng với tốc độ già hóa của bộ dao động tinh thể; mạch con đọc tham số già hóa bao gồm phần tử đọc tham số già hóa và bộ đếm thứ hai;

phần tử đọc tham số già hóa được tạo cấu hình để đọc tốc độ hóa già của nguồn dao động tinh thể, và để đọc thời gian tham chiếu; và

bộ đếm thứ hai được tạo cấu hình để ghi lại lượng thời gian tham chiếu.

9. Thiết bị đồng bộ thời gian theo điểm 8, trong đó mạch điều khiển được tạo cấu hình để tạo từ điều khiển tần số dựa trên tốc độ hóa già theo phương trình sau:

$$F_N = F_{AO} \cdot (1 + \gamma)$$

trong đó  $F_N$  ký hiệu từ điều khiển tần số;  $F_{AO}$  ký hiệu từ điều khiển tần số tham chiếu;  $\gamma$  ký hiệu tích số của tham số già hóa, trong đó  $\gamma = v \cdot t$ ,  $v$  ký hiệu tốc độ hóa già,  $t$  ký hiệu lượng thời gian tham chiếu, và  $t$  là số tự nhiên.

10. Thiết bị đồng bộ thời gian theo điểm 2, trong đó mạch điều chỉnh tín hiệu bao gồm mạch con tạo đơn vị thời gian tham chiếu và mạch con điều chỉnh tần số;

mạch con tạo đơn vị thời gian tham chiếu được tạo cấu hình để nhận tín hiệu đầu vào có tần số ban đầu, và để tạo và xuất ra đơn vị thời gian tham chiếu dựa trên tần số ban đầu; và

mạch con điều chỉnh tần số được tạo cấu hình để tạo và xuất ra tín hiệu đầu ra có tần số đích dựa trên từ điều khiển tần số và đơn vị thời gian tham chiếu.

11. Thiết bị đồng bộ thời gian theo điểm 1, trong đó mạch điều chỉnh tín hiệu bao gồm mạch con tạo đơn vị thời gian tham chiếu và mạch con điều chỉnh tần số,

mạch con tạo đơn vị thời gian tham chiếu được tạo cấu hình để nhận tín hiệu đầu vào có tần số ban đầu, và để tạo và xuất ra đơn vị thời gian tham chiếu dựa trên tần số ban đầu; và

mạch con điều chỉnh tần số được tạo cấu hình để tạo và xuất ra tín hiệu đầu ra có tần số đích dựa trên từ điều khiển tần số và đơn vị thời gian tham chiếu.

12. Thiết bị đồng bộ thời gian theo điểm 11, trong đó mạch con tạo đơn vị thời gian tham chiếu bao gồm:

bộ dao động điều khiển bằng điện áp, được tạo cấu hình để dao động ở tần số dao động định trước;

mạch vòng khóa pha thứ nhất, được tạo cấu hình để khóa tần số đầu ra của bộ dao động điều khiển bằng điện áp vào tần số đầu ra tham chiếu; và

K đầu cực ra, được tạo cấu hình để xuất ra K tín hiệu đầu ra có các pha cách đều nhau, K là số nguyên dương lớn hơn 1,

trong đó tần số đầu ra tham chiếu được ký hiệu là  $f_d$ , đơn vị thời gian tham chiếu là khoảng thời gian giữa hai tín hiệu đầu ra liên tiếp bất kỳ được xuất ra bởi K đầu cực ra, đơn vị thời gian tham chiếu được ký hiệu là  $\Delta$ , và  $\Delta = 1/(K \cdot f_d)$ .

13. Thiết bị đồng bộ thời gian theo điểm 12, trong đó mạch con điều chỉnh tần số được tạo cấu hình để xác định tần số đích dựa trên từ điều khiển tần số và đơn vị thời gian tham chiếu dựa trên phương trình sau:

$$f_{\text{TAF-DPS}} = 1/(F \cdot \Delta) = (K \cdot f_d)/F$$

trong đó  $f_{\text{TAF-DPS}}$  ký hiệu tần số đích, và F ký hiệu từ điều khiển tần số.

14. Thiết bị đồng bộ thời gian theo điểm 12, trong đó mạch con điều chỉnh tần số bao gồm bộ tổng hợp chu kỳ trực tiếp tần số - trung bình - thời gian.

15. Thiết bị đồng bộ thời gian theo điểm 11, trong đó mạch con tạo đơn vị thời gian tham chiếu bao gồm: bộ trễ được điều khiển bằng điện áp, mạch vòng khóa pha thứ hai và K đầu cực ra,

bộ trễ được điều khiển bằng điện áp bao gồm một hoặc nhiều cụm trễ ghép tầng, và được tạo cấu hình để tạo tín hiệu trễ dựa trên tín hiệu đầu ra của mạch vòng khóa pha thứ hai và tín hiệu đầu vào;

mạch vòng khóa pha thứ hai được tạo cấu hình để khóa tần số đầu ra của bộ trễ được điều khiển bằng điện áp bằng tần số đầu ra tham chiếu dựa trên tín hiệu đầu vào và tín hiệu trễ;

K đầu cực ra được tạo cấu hình để xuất ra K tín hiệu đầu ra có các pha cách đều nhau, K là số nguyên dương lớn hơn 1; và

tần số đầu ra tham chiếu được ký hiệu là  $f_a$ , đơn vị thời gian tham chiếu là khoảng thời gian giữa hai tín hiệu đầu ra liên tiếp bất kỳ được xuất ra bởi K đầu cực ra, đơn vị thời gian tham chiếu được ký hiệu là  $\Delta$ , và  $\Delta = 1/(K \cdot f_a)$ .

16. Thiết bị đồng bộ thời gian theo điểm 15, trong đó mạch con điều chỉnh tần số được tạo cấu hình để xác định tần số đích dựa trên từ điều khiển tần số và đơn vị thời gian tham chiếu theo phương trình sau:

$$f_{\text{TAF-DPS}} = 1/(F \cdot \Delta) = (K \cdot f_a)/F$$

trong đó  $f_{\text{TAF-DPS}}$  ký hiệu tần số đích, và F ký hiệu từ điều khiển tần số.

17. Thiết bị điện tử bao gồm thiết bị đồng bộ thời gian theo điểm 1.

18. Thiết bị điện tử theo điểm 17, trong đó thiết bị còn bao gồm nguồn tần số, trong đó nguồn tần số được tạo cấu hình để cấp tín hiệu đầu vào có tần số ban đầu.

19. Hệ thống đồng bộ thời gian bao gồm: các thiết bị điện tử,

trong đó ít nhất một trong các thiết bị điện tử là thiết bị điện tử theo điểm 17.

20. Phương pháp đồng bộ thời gian được làm thích ứng cho thiết bị đồng bộ thời gian,

trong đó thiết bị đồng bộ thời gian được làm thích ứng cho thiết bị điện tử, và thiết bị đồng bộ thời gian bao gồm: mạch tạo tín hiệu và mạch điều chỉnh thời gian, mạch tạo tín hiệu bao gồm:

mạch điều khiển, được tạo cấu hình để tạo từ điều khiển tần số; và

mạch điều chỉnh tín hiệu, được tạo cấu hình để nhận từ điều khiển tần số và tín hiệu đầu vào có tần số ban đầu, và để tạo và xuất ra tín hiệu đầu ra có tần số đích dựa trên từ điều khiển tần số và tín hiệu đầu vào, và

mạch điều chỉnh thời gian được tạo cấu hình để thực hiện hoạt động điều chỉnh đồng bộ trên tín hiệu đồng hồ của thiết bị điện tử dựa trên tín hiệu đầu ra có tần số đích,

phương pháp đồng bộ thời gian bao gồm các bước:

tạo từ điều khiển tần số;

tạo và xuất ra tín hiệu đầu ra có tần số đích dựa trên từ điều khiển tần số và tín hiệu đầu vào; và

thực hiện hoạt động điều chỉnh đồng bộ trên tín hiệu đồng hồ của thiết bị điện tử dựa trên tín hiệu đầu ra có tần số đích.

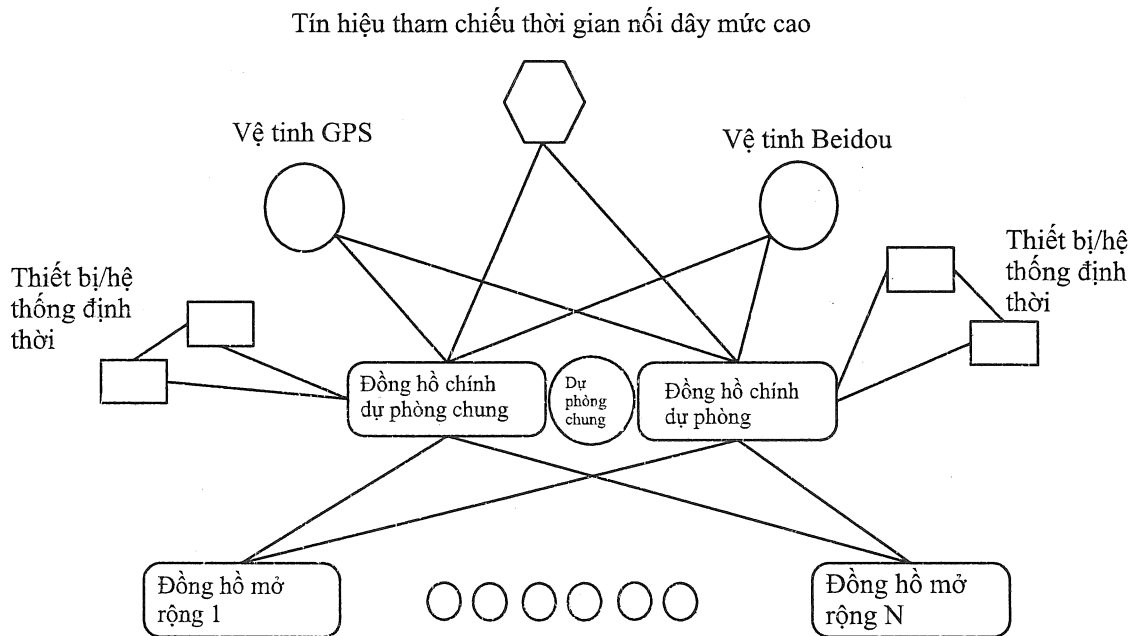


FIG. 1

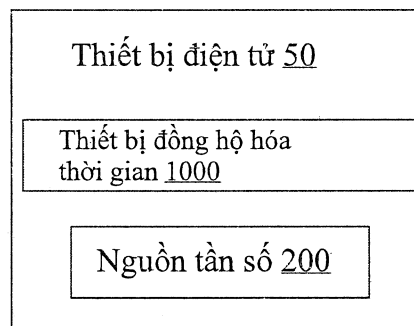


FIG. 2

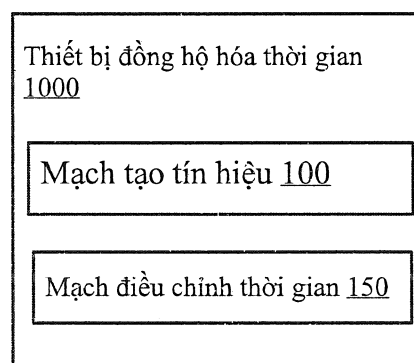


FIG. 3

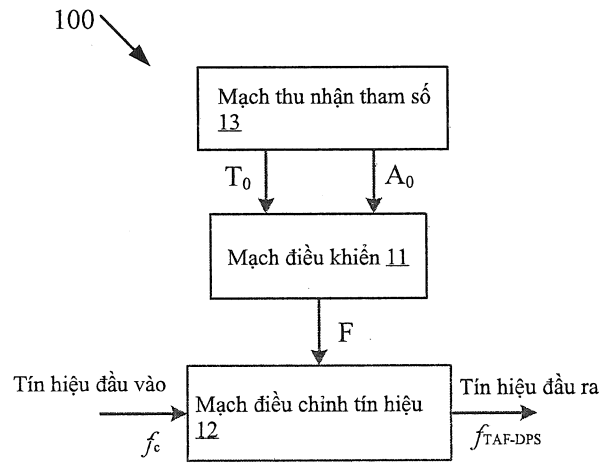


FIG. 4

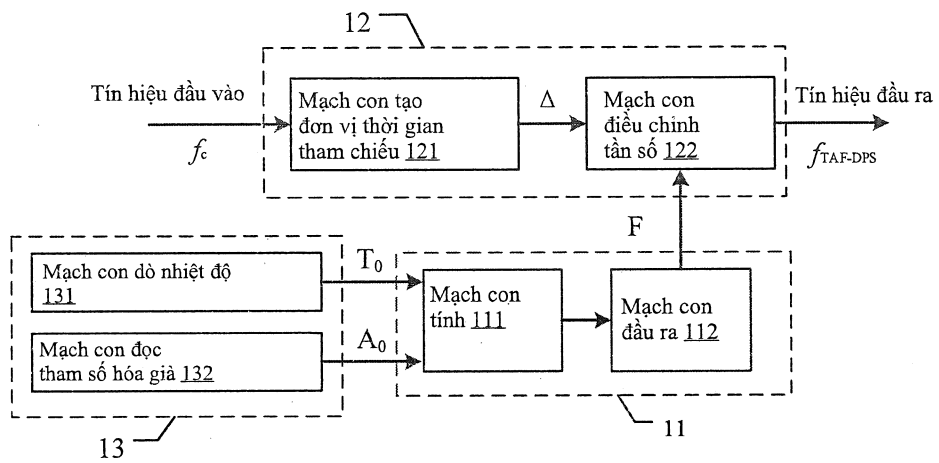


FIG. 5

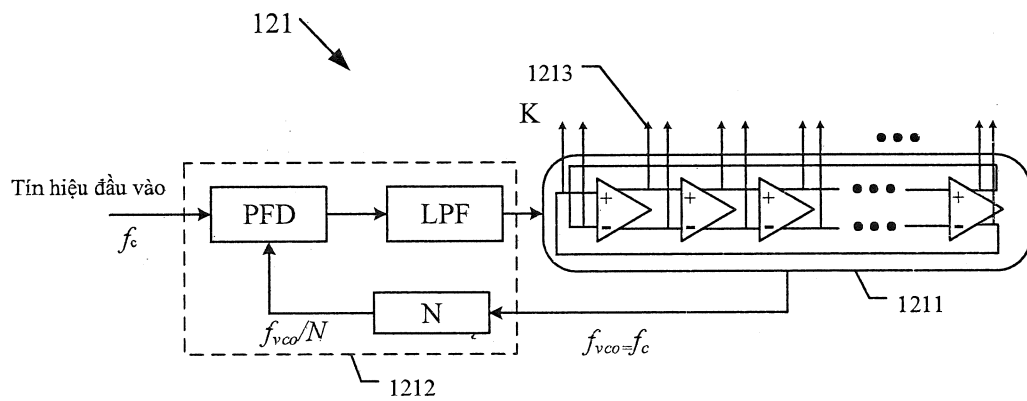


FIG. 6A

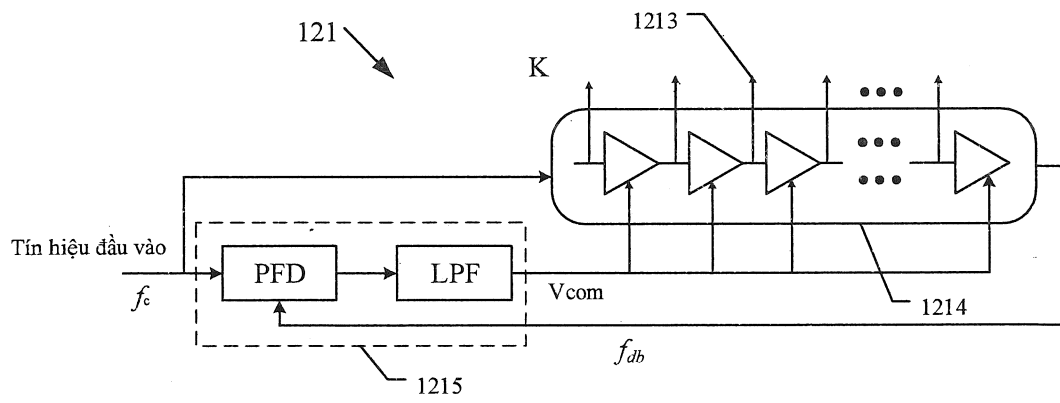


FIG. 6B

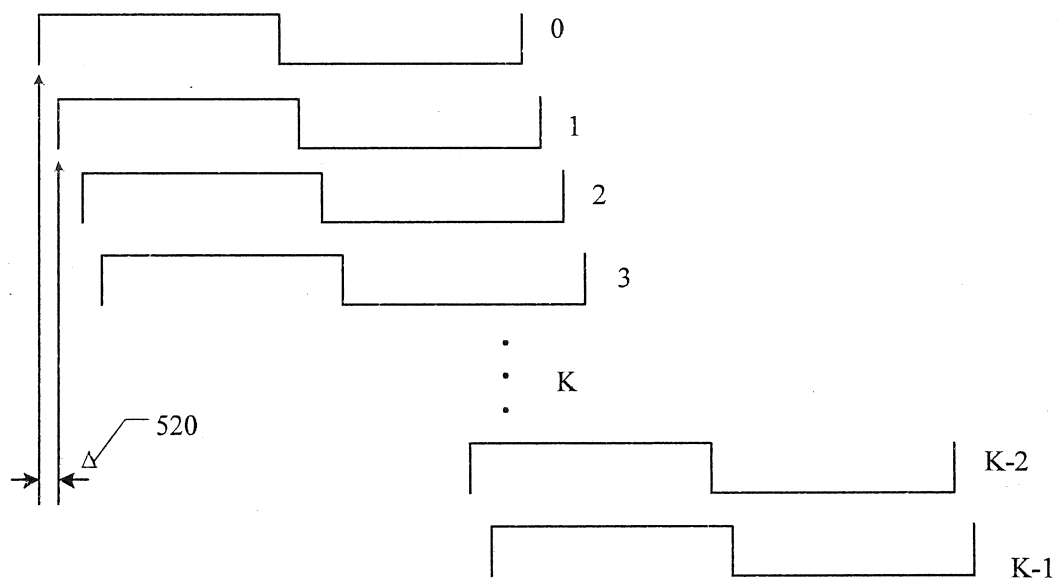


FIG. 7

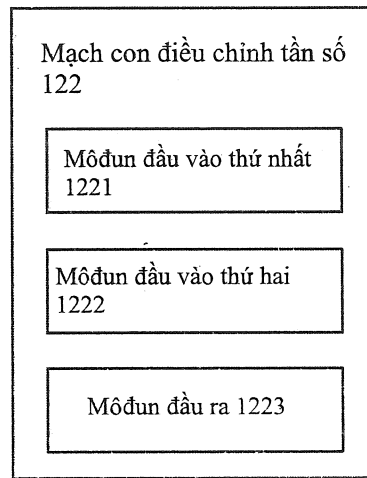


FIG. 8

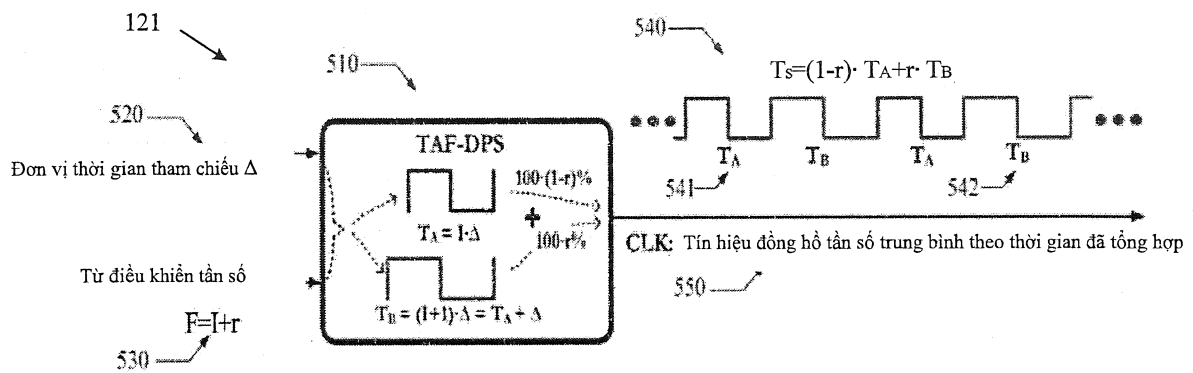


FIG. 9

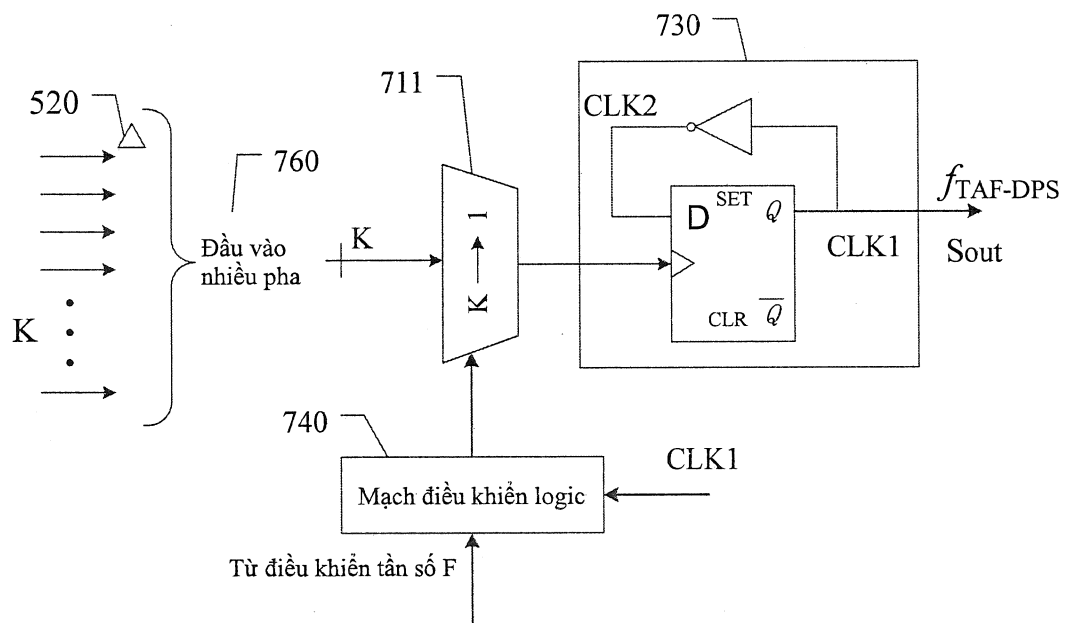


FIG. 10A

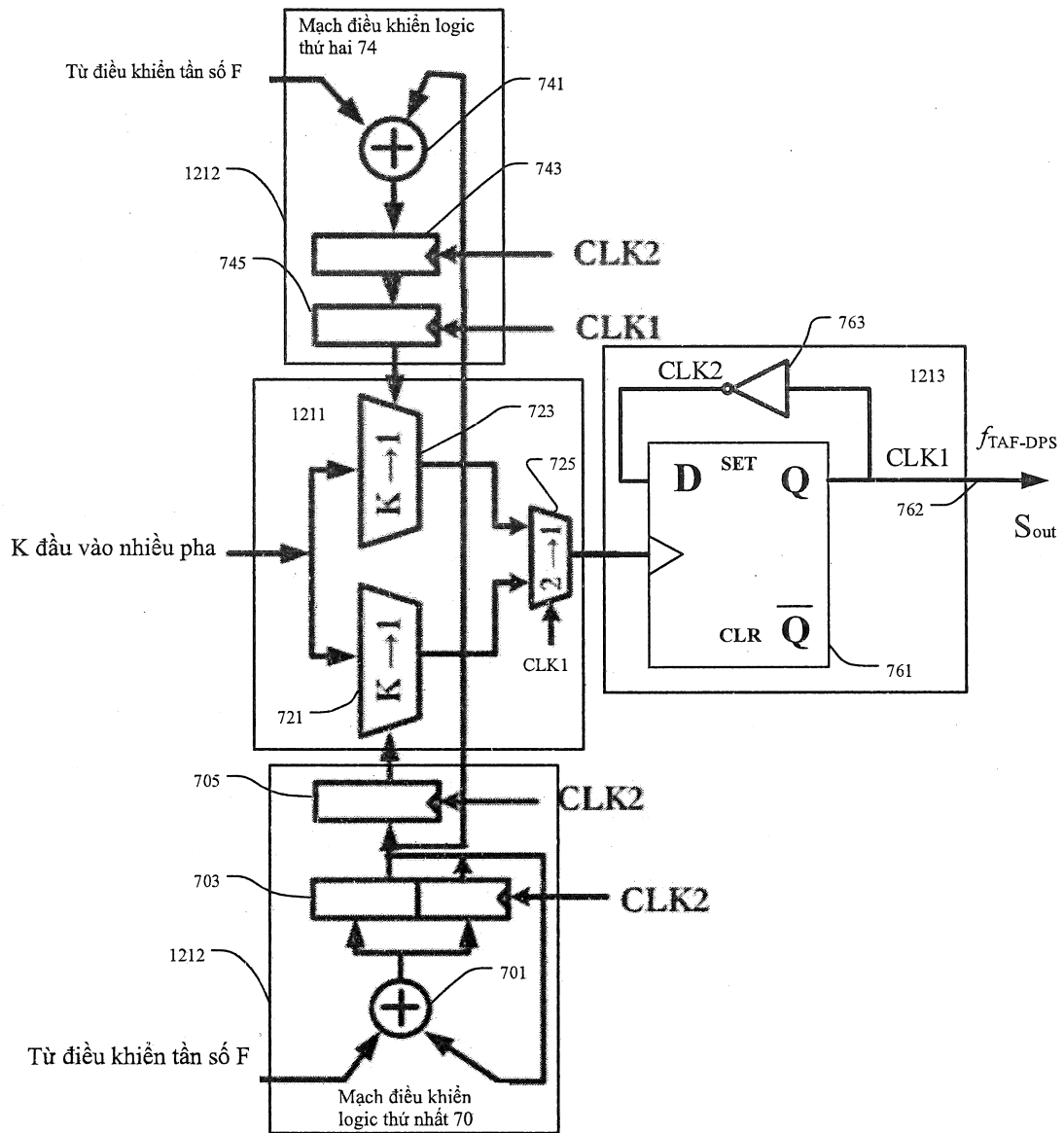


FIG. 10B

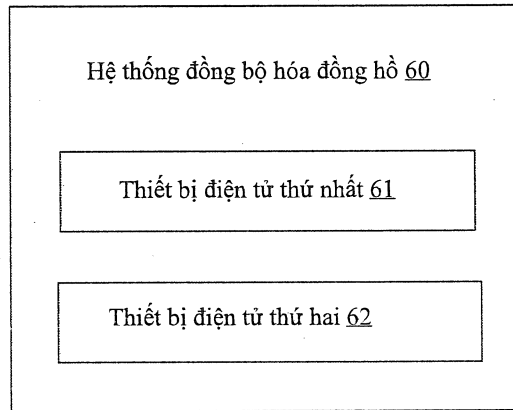


FIG. 11

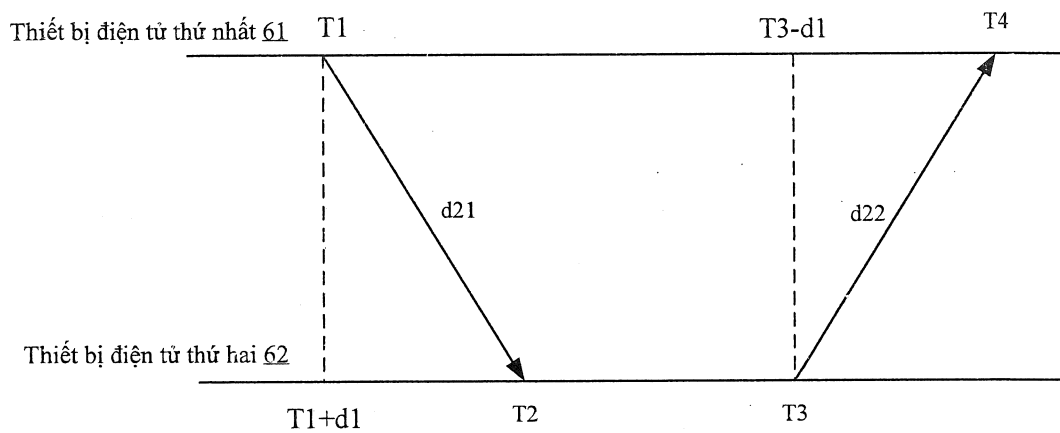


FIG. 12

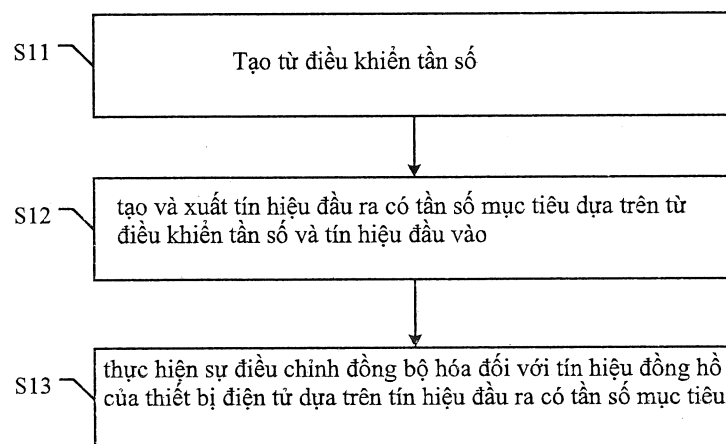


FIG. 13