



(12) BẢN MÔ TẢ SÁNG CHẾ THUỘC BẰNG ĐỘC QUYỀN SÁNG CHẾ

(19) Cộng hòa xã hội chủ nghĩa Việt Nam (VN)
CỤC SỞ HỮU TRÍ TUỆ

(11)



1-0048562

(51)^{2021.01} G06F 9/451; G06F 9/54; G06F 9/52

(13) B

(21) 1-2022-06041

(22) 17/03/2021

(86) PCT/CN2021/081367 17/03/2021

(87) WO 2022/021895 A1 03/02/2022

(30) 202010762068.9 31/07/2020 CN

(45) 25/07/2025 448

(43) 25/04/2023 421A

(73) HONOR DEVICE CO., LTD. (CN)

Suite 3401, Unit A, Building 6, Shum Yip Sky Park, No. 8089, Hongli West Road,
Xiangmihu Street, Futian District, Shenzhen, Guangdong 518040, P.R. China

(72) CHEN, Tankun (CN); LU, Tao (CN).

(74) Công ty TNHH một thành viên Sở hữu trí tuệ VCCI (VCCI-IP CO.,LTD)

(54) PHƯƠNG PHÁP XỬ LÝ ẢNH, THIẾT BỊ ĐIỆN TỬ VÀ PHƯƠNG TIỆN LƯU
TRỮ ĐƯỢC ĐƯỢC BỞI MÁY TÍNH

(21) 1-2022-06041

(57) Sáng chế đề cập đến phương pháp xử lý ảnh, thiết bị điện tử và phương tiện lưu trữ đọc được bởi máy tính, mà đề cập đến lĩnh vực các kỹ thuật xử lý ảnh. Giải pháp cụ thể bao gồm: (S301) Thiết bị điện tử vẽ lớp thứ nhất, kết xuất lớp thứ nhất, và đệm lớp thứ nhất được kết xuất trong hàng đợi đệm SF (Surface Flinger - quy trình hệ thống chịu trách nhiệm chuyển phát các vùng đệm để hiển thị); và (S302) thiết bị điện tử kết thúc vẽ lớp thứ nhất trước thời điểm thứ nhất, và thiết bị điện tử vẽ lớp thứ hai, kết xuất lớp thứ hai, và đệm lớp thứ hai được kết xuất trong hàng đợi đệm SF trước thời điểm thứ nhất, trong đó thời điểm thứ nhất là thời gian đến của tín hiệu đồng bộ theo chiều dọc thứ nhất để kích hoạt thiết bị điện tử để vẽ lớp thứ hai.

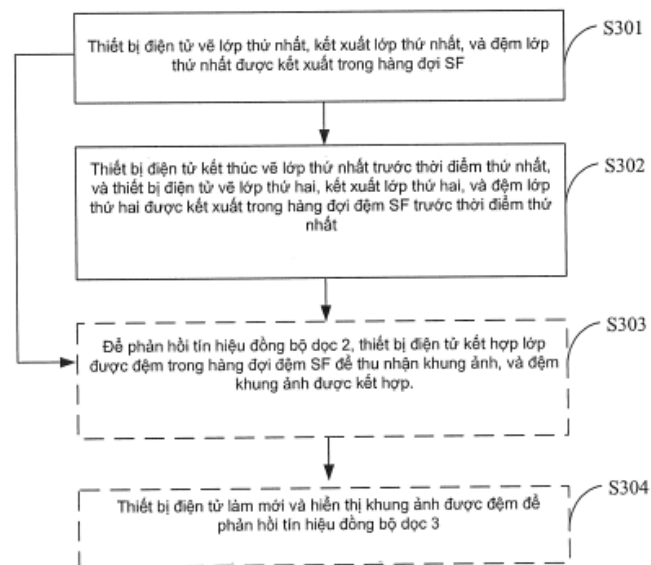


FIG.3

Lĩnh vực kỹ thuật được đề cập

Sáng chế đề cập đến lĩnh vực các kỹ thuật xử lý ảnh, và cụ thể, đề cập đến phương pháp xử lý ảnh và thiết bị điện tử.

Tình trạng kỹ thuật của sáng chế

Với sự phát triển của các kỹ thuật điện tử, hiệu suất của các thiết bị điện tử (như là các điện thoại di động) tốt hơn. Người tiêu dùng có yêu cầu cao hơn cho hiệu suất tương tác người-máy của các sản phẩm điện tử. Tính liên tục trực quan của nội dung được hiển thị bởi thiết bị điện tử cho người dùng là hiệu suất tương tác người-máy.

Tỷ lệ khung hiển thị cao cũng là xu hướng phát triển của các thiết bị điện tử. Ví dụ, tốc độ khung của thiết bị điện tử đã phát triển từ 60 hertz (Hz) đến 90 Hz và sau đó đến 120 Hz. Tuy nhiên, nếu tốc độ khung của thiết bị điện tử cao hơn, vấn đề mất khung có nhiều khả năng xảy ra, gây ra sự gián đoạn của nội dung được hiển thị bởi thiết bị điện tử và ảnh hưởng đến bộ nhớ. Do đó, cách thức làm giảm hoặc thậm chí tránh sự mất khung khi thiết bị điện tử hiển thị các ảnh là vấn đề cấp bách cần được giải quyết.

Bản chất kỹ thuật của sáng chế

Các phương án của sáng chế đề xuất phương pháp xử lý ảnh và thiết bị điện tử, để làm giảm xác suất tổn hao khung trong quá trình hiển thị ảnh bởi thiết bị điện tử, đảm bảo sự mượt mà của các ảnh được hiển thị trên màn hiển thị, và cải thiện trải nghiệm thị giác của người dùng.

Để đạt được mục đích nêu trên, các giải pháp kỹ thuật sau đây được sử dụng trong sáng chế:

Theo khía cạnh thứ nhất, phương án của sáng chế đề xuất phương pháp xử lý ảnh. Phương pháp có thể được ứng dụng cho thiết bị điện tử. Trong phương

pháp này, thiết bị điện tử vẽ lớp thứ nhất, kết xuất lớp thứ nhất, và đệm lớp thứ nhất được kết xuất trong hàng đợi đệm SF. Thiết bị điện tử kết thúc vẽ lớp thứ nhất trước thời điểm thứ nhất, và thiết bị điện tử có thể vẽ lớp thứ hai, kết xuất lớp thứ hai, và đệm lớp thứ hai được kết xuất trong hàng đợi đệm SF trước thời điểm thứ nhất. Tên đầy đủ của SF trong tiếng Anh là Surface Flinger (quy trình hệ thống chịu trách nhiệm chuyển phát các vùng đệm để hiển thị). Thời điểm thứ nhất là thời điểm đến của tín hiệu đồng bộ theo chiều dọc thứ nhất để kích hoạt thiết bị điện tử để vẽ lớp thứ hai.

Trong sáng chế này, trước thời điểm đến của tín hiệu đồng bộ theo chiều dọc thứ nhất tiếp theo, thiết bị điện tử có thể tiếp tục thực hiện tác vụ vẽ lớp tiếp theo (tức là, vẽ lớp thứ hai) sau khi hoàn thành tác vụ vẽ một lớp (tức là, hoàn thành vẽ lớp thứ nhất), thay vì đợi tín hiệu đồng bộ theo chiều dọc thứ nhất đến trước khi vẽ lớp thứ hai. Nói cách khác, thiết bị điện tử có thể sử dụng khoảng nhàn rỗi của chuỗi UI để thực hiện tác vụ vẽ lớp tiếp theo trước. Theo cách này, các tác vụ vẽ và kết xuất lớp có thể được hoàn thành trước, xác suất tổn hao khung trong quá trình hiển thị ảnh bởi thiết bị điện tử có thể giảm đi, sự mượt mà của các ảnh được hiển thị trên màn hiển thị có thể được đảm bảo, và trải nghiệm thị giác của người dùng có thể được cải thiện.

Trong phương án khả thi của khía cạnh thứ nhất, thiết bị điện tử có thể vẽ lớp thứ hai ngay lập tức sau khi vẽ lớp thứ nhất trước khi thời điểm thứ nhất. Cụ thể là, việc thiết bị điện tử kết thúc vẽ lớp thứ nhất trước khi thời điểm thứ nhất, và thiết bị điện tử vẽ lớp thứ hai, kết xuất lớp thứ hai, và đệm lớp thứ hai được kết xuất trong hàng đợi đệm SF trước thời điểm thứ nhất, có thể bao gồm: thiết bị điện tử kết thúc vẽ lớp thứ nhất trước thời điểm thứ nhất, và để phản hồi hoàn thành vẽ lớp thứ nhất, thiết bị điện tử vẽ lớp thứ hai, kết xuất lớp thứ hai, và đệm lớp thứ hai được kết xuất trong hàng đợi đệm SF. Phương án này đề xuất cách thức cụ thể dành cho thiết bị điện tử để vẽ lớp thứ hai trước.

Trong một phương án khả thi khác của khía cạnh thứ nhất, ngay cả nếu thiết bị điện tử kết thúc vẽ lớp thứ nhất trước thời điểm thứ nhất, thiết bị điện tử

có thể không bắt đầu ngay việc vẽ lớp thứ hai để phản hồi hoàn thành vẽ lớp thứ nhất.

Cụ thể là, thiết bị điện tử kết thúc vẽ lớp thứ nhất trước thời điểm thứ hai, và thiết bị điện tử có thể bắt đầu vẽ lớp thứ hai ở thời điểm thứ hai, kết xuất lớp thứ hai, và đệm lớp thứ hai được kết xuất trong hàng đợi đệm SF. Thời điểm thứ hai là thời điểm trong đó phần trăm định trước của khoảng thời gian của tín hiệu đồng bộ theo chiều dọc thứ nhất để kích hoạt thiết bị điện tử để vẽ lớp thứ nhất đã được tiêu thụ, trong đó phần trăm định trước nhỏ hơn 1, và thời điểm thứ hai trước thời điểm thứ nhất.

Nói cách khác, nếu thiết bị điện tử kết thúc vẽ lớp thứ nhất trước thời điểm thứ hai, thiết bị điện tử không vẽ lớp thứ hai ngay, nhưng bắt đầu vẽ lớp thứ hai chỉ khi thời điểm thứ hai tới. Phương án này đề xuất cách thức cụ thể dành cho thiết bị điện tử để vẽ lớp thứ hai trước.

Trong một phương án khả thi khác của khía cạnh thứ nhất, thiết bị điện tử có thể còn kết thúc việc vẽ lớp thứ nhất trước thời điểm thứ nhất và sau thời điểm thứ hai. Trong trường hợp này, thiết bị điện tử có thể, để phản hồi hoàn thành vẽ lớp thứ nhất, vẽ lớp thứ hai, kết xuất lớp thứ hai, và đệm lớp thứ hai được kết xuất trong hàng đợi đệm SF. Nói cách khác, thiết bị điện tử có thể vẽ lớp thứ hai ngay sau khi hoàn thành vẽ lớp thứ nhất. Phương án này đề xuất cách thức cụ thể dành cho thiết bị điện tử để vẽ lớp thứ hai trước.

Trong một phương án khả thi khác của khía cạnh thứ nhất, thiết bị điện tử có thể vẽ lớp thứ hai trước để phản hồi sự kiện UI thứ nhất. Cụ thể là, thiết bị điện tử có thể thu sự kiện UI thứ nhất. Sự kiện UI thứ nhất được sử dụng để kích hoạt thiết bị điện tử để hiển thị nội dung ảnh thiết lập trước hoặc hiển thị nội dung ảnh theo cách thức thiết lập trước. Sự kiện UI thứ nhất bao gồm bất kỳ một trong số sau: thiết bị điện tử mà thu thao tác ném được nhập vào bởi người dùng, thiết bị điện tử thu thao tác chạm được thực hiện bởi người dùng theo sự điều khiển thiết lập trước trong ứng dụng tiền cảnh, và thiết bị điện tử tự động kích hoạt sự kiện UI. Để phản hồi sự kiện UI thứ nhất, thiết bị điện tử vẽ lớp thứ nhất, kết xuất lớp thứ nhất, và đệm lớp thứ nhất được kết xuất trong hàng đợi đệm SF.

Trong một phương án khả thi khác của khía cạnh thứ nhất, để tránh sự tràn lớp trong hàng đợi đệm SF khỏi tác động từ tính liên tục của các ảnh được hiển thị bởi thiết bị điện tử, trong phương án này của sáng chế, trước khi vẽ lớp thứ hai trước, thiết bị điện tử có thể xác định xem hàng đợi đệm SF có đủ không gian đệm để đệm các lớp được vẽ và kết xuất trước bởi thiết bị điện tử. Cụ thể là, thiết bị điện tử có thể xác định không gian đệm của hàng đợi đệm SF và số lượng khung được đệm trong hàng đợi đệm SF, trong đó các khung được đệm là các lớp được đệm trong hàng đợi đệm SF; và sau đó tính toán sự chênh lệch giữa không gian đệm của hàng đợi đệm SF và số lượng các khung được đệm để thu nhận không gian đệm còn lại của hàng đợi đệm SF. Nếu không gian đệm còn lại của hàng đợi đệm SF lớn hơn ngưỡng thiết lập trước thứ nhất, thiết bị điện tử kết thúc vẽ lớp thứ nhất trước thời điểm thứ nhất, và thiết bị điện tử vẽ lớp thứ hai, kết xuất lớp thứ hai, và đệm lớp thứ hai được kết xuất trong hàng đợi đệm SF trước thời điểm thứ nhất.

Trong sáng chế này, thiết bị điện tử vẽ và kết xuất trước lớp khi không gian đệm còn lại của hàng đợi đệm SF lớn hơn ngưỡng không gian thứ nhất, Nói cách khác, khi không gian đệm còn lại của hàng đợi đệm SF là đủ để đệm trước lớp được vẽ và kết xuất. Theo cách này, vấn đề tổn hao khung trong việc vẽ và kết xuất lớp trước do không đủ không gian đệm trong hàng đợi đệm SF có thể giảm đi, xác suất tổn hao khung trong quá trình hiển thị ảnh bởi thiết bị điện tử có thể giảm đi, tính liên tục của các ảnh được hiển thị trên màn hiển thị có thể được đảm bảo, và trải nghiệm thị giác của người dùng có thể được cải thiện.

Trong một phương án khả thi khác của khía cạnh thứ nhất, nếu không gian đệm còn lại của hàng đợi đệm SF nhỏ hơn ngưỡng định trước thứ hai, để phản hồi tín hiệu đồng bộ theo chiều dọc thứ nhất, thiết bị điện tử vẽ lớp thứ hai, kết xuất lớp thứ hai, và đệm lớp thứ hai được kết xuất trong hàng đợi đệm SF.

Trong một phương án khả thi khác của khía cạnh thứ nhất, thiết bị điện tử có thể thiết lập động không gian đệm của hàng đợi đệm SF. Cụ thể là, trước thiết bị điện tử kết thúc vẽ lớp thứ nhất trước thời điểm thứ nhất, và thiết bị điện tử vẽ lớp thứ hai, kết xuất lớp thứ hai, và đệm lớp thứ hai được kết xuất trong

hàng đợi đệm SF trước thời điểm thứ nhất, phương pháp trong phương án này của sáng chế có thể còn bao gồm: thiết bị điện tử thiết lập không gian đệm của hàng đợi đệm SF thành $M+p$ khung, trong đó M là kích cỡ của không gian đệm của hàng đợi đệm SF trước khi thiết lập; và p là số lượng khung tổn hao bởi thiết bị điện tử trong thời gian thiết lập trước, hoặc p là số nguyên dương thiết lập trước.

Vì thiết bị điện tử thiết lập động không gian đệm của hàng đợi đệm SF, không gian đệm của bộ đệm SF có thể được mở rộng. Theo cách này, vấn đề rằng sự tràn lớp trong bộ đệm SF ảnh hưởng đến tính liên tục của các ảnh được hiển thị bởi thiết bị điện tử có thể được xử lý, và tính liên tục của các ảnh được hiển thị bởi thiết bị điện tử có thể được cải thiện.

Trong một phương án khả thi khác của khía cạnh thứ nhất, nếu $M+p$ lớn hơn giới hạn trên được định trước N , thiết bị điện tử thiết lập không gian đệm của hàng đợi đệm SF cho N khung. Trong thiết kế này, thiết bị điện tử thiết lập giới hạn trên của không gian đệm của hàng đợi đệm SF.

Trong một phương án khả thi khác của khía cạnh thứ nhất, thiết bị điện tử sử dụng thuật toán hoạt ảnh gốc Android (Android®) để tính toán khoảng di chuyển của lớp và vẽ lớp dựa trên khoảng di chuyển của lớp, nhưng ảnh được hiển thị bởi thiết bị điện tử có khuynh hướng chậm chạp.

Để giảm xác suất ảnh được hiển thị bởi thiết bị điện tử bị chậm chạp, thiết bị điện tử có thể tính toán khoảng di chuyển của lớp tương ứng dựa trên khoảng tín hiệu của tín hiệu đồng bộ theo chiều dọc thứ nhất và vẽ lớp dựa trên khoảng di chuyển. Cụ thể là, việc thiết bị điện tử vẽ lớp thứ hai bao gồm: thiết bị điện tử tính toán khoảng di chuyển của lớp thứ hai dựa trên khoảng tín hiệu của tín hiệu đồng bộ theo chiều dọc thứ nhất, và vẽ lớp thứ hai dựa trên khoảng di chuyển của lớp thứ hai, trong đó khoảng di chuyển của lớp thứ hai là khoảng di chuyển của nội dung ảnh trong lớp thứ hai đối với nội dung ảnh trong lớp thứ nhất. Bằng cách sử dụng phương pháp của ứng dụng này, xác suất mà ảnh được hiển thị bởi thiết bị điện tử bị chậm chạp có thể giảm đi.

Trong một phương án khả thi khác của khía cạnh thứ nhất, phương pháp của tính toán, bởi thiết bị điện tử, khoảng di chuyển của lớp thứ hai dựa trên

khoảng tín hiệu của tín hiệu đồng bộ theo chiều dọc thứ nhất, và vẽ lớp thứ hai dựa trên khoảng di chuyển của lớp thứ hai có thể bao gồm: thiết bị điện tử tính toán thời gian xử lý của lớp thứ hai dựa trên khoảng tín hiệu của tín hiệu đồng bộ theo chiều dọc thứ nhất, tính toán khoảng di chuyển của lớp thứ hai dựa trên thời gian xử lý của lớp thứ hai, và vẽ lớp thứ hai dựa trên khoảng di chuyển của lớp thứ hai.

Khi lớp thứ hai là lớp thứ i được vẽ bởi thiết bị điện tử để phản hồi sự kiện UI thứ nhất, thời gian xử lý của lớp thứ hai là $p_{i-1} + T_{i-1}$, trong đó $i \geq 2$, i là số nguyên dương, p_{i-1} là thời gian xử lý của lớp $(i-1)$, và T_{i-1} là khoảng tín hiệu của tín hiệu đồng bộ theo chiều dọc thứ nhất để kích hoạt thiết bị điện tử để vẽ lớp thứ $(i-1)$. Thiết kế này cung cấp cách thức cụ thể cho thiết bị điện tử để tính toán khoảng di chuyển của lớp thứ hai.

Trong một phương án khả thi khác của khía cạnh thứ nhất, thiết bị điện tử có thể thu sự kiện gián đoạn được sử dụng để kích hoạt thiết bị điện tử để dừng việc hiển thị nội dung ảnh tương ứng với sự kiện UI thứ nhất. Ví dụ, thiết bị điện tử có thể thu sự kiện UI thứ hai. Sự kiện UI thứ hai là sự kiện gián đoạn được sử dụng để kích hoạt thiết bị điện tử để dừng việc hiển thị nội dung ảnh tương ứng với sự kiện UI thứ nhất. Để phản hồi sự kiện UI thứ hai, thiết bị điện tử có thể dừng việc vẽ lớp tương ứng với sự kiện UI thứ nhất. Sau đó để phản hồi tín hiệu đồng bộ theo chiều dọc thứ hai, thiết bị điện tử xóa lớp tương ứng với sự kiện UI thứ nhất mà được đệm trong hàng đợi đệm SF. Tín hiệu đồng bộ theo chiều dọc thứ hai được sử dụng để kích hoạt thiết bị điện tử để kết hợp lớp được kết xuất để thu nhận khung ảnh. Thiết bị điện tử có thể vẽ, để phản hồi tín hiệu đồng bộ theo chiều dọc thứ nhất, lớp thứ ba tương ứng với sự kiện UI thứ hai, kết xuất lớp thứ ba, và đệm lớp thứ ba được kết xuất trong hàng đợi đệm SF.

Để phản hồi sự kiện UI thứ hai, thiết bị điện tử dừng việc vẽ lớp tương ứng với sự kiện UI thứ nhất. Sau đó để phản hồi tín hiệu đồng bộ theo chiều dọc thứ hai, thiết bị điện tử xóa lớp tương ứng với sự kiện UI thứ nhất mà được đệm trong hàng đợi đệm SF. Theo cách này, thiết bị điện tử có thể hiển thị nội dung

ảnh tương ứng với sự kiện UI thứ hai sớm nhất có thể, độ trễ phản hồi chạm có thể giảm đi, và hiệu suất theo tay của thiết bị điện tử có thể được cải thiện.

Trong một phương án khả thi khác của khía cạnh thứ nhất, sau thiết bị điện tử thu sự kiện UI thứ hai, và trước thiết bị điện tử vẽ, để phản hồi tín hiệu đồng bộ theo chiều dọc thứ nhất, lớp thứ ba tương ứng với sự kiện UI thứ hai, kết xuất lớp thứ ba, và đệm lớp thứ ba được kết xuất trong hàng đợi đệm SF, phương pháp trong sáng chế có thể bao gồm thêm: thiết bị điện tử vẽ lại lớp thứ tư để chờ truyền logic vẽ của thiết bị điện tử đến lớp thứ tư, và thu nhận thời gian xử lý của lớp thứ tư, trong đó lớp thứ tư là lớp khung tiếp theo lớp tương ứng với khung ảnh được hiển thị bởi thiết bị điện tử khi thiết bị điện tử thu sự kiện UI thứ hai; hoặc lớp thứ tư bao gồm lớp tương ứng với khung ảnh được hiển thị bởi thiết bị điện tử khi thiết bị điện tử thu sự kiện UI thứ hai và lớp khung theo sau lớp tương ứng với khung ảnh được hiển thị bởi thiết bị điện tử.

Cần được lưu ý rằng thiết bị điện tử không tiếp tục kết xuất lớp thứ tư, và thời gian xử lý của lớp thứ tư được sử dụng bởi thiết bị điện tử để tính toán khoảng di chuyển của lớp thứ tư.

Do thiết bị điện tử vẽ lại lớp thứ tư để chờ truyền sự logic vẽ lớp của thiết bị điện tử đến lớp thứ tư, sự chuyển đổi lớn của nội dung ảnh được hiển thị bởi thiết bị điện tử có thể tránh được, sự liên tục của nội dung ảnh được hiển thị bởi thiết bị điện tử có thể được cải thiện, và trải nghiệm người dùng có thể được cải thiện.

Theo khía cạnh thứ hai, phương án của sáng chế đề xuất thiết bị điện tử. Thiết bị điện tử bao gồm màn hiển thị, bộ nhớ, và một hoặc nhiều bộ xử lý. Màn hiển thị và bộ nhớ được ghép nối với bộ xử lý. Màn hiển thị được tạo cấu hình để hiển thị ảnh được tạo ra bởi bộ xử lý. Bộ nhớ được tạo cấu hình để lưu trữ mã chương trình máy tính, và mã chương trình máy tính bao gồm các lệnh máy. Khi các lệnh máy tính được thực thi bởi bộ xử lý, thiết bị điện tử được phép thực hiện các hoạt động dưới đây: vẽ lớp thứ nhất, kết xuất lớp thứ nhất, và đệm lớp thứ nhất được kết xuất trong hàng đợi đệm SF; và hoàn thành vẽ lớp thứ nhất trước thời điểm thứ nhất, và trước thời điểm thứ nhất, việc vẽ lớp thứ hai, kết xuất lớp

thứ hai, và đệm lớp thứ hai được kết xuất trong hàng đợi đệm SF, trong đó thời điểm thứ nhất là thời gian đến của tín hiệu đồng bộ theo chiều dọc thứ nhất để kích hoạt thiết bị điện tử để vẽ lớp thứ hai.

Trong phương án khả thi của khía cạnh thứ hai, khi các lệnh máy tính được thực thi bởi bộ xử lý, thiết bị điện tử còn được phép để thực hiện bước sau đây: hoàn thành vẽ lớp thứ nhất trước thời điểm thứ nhất, và để phản hồi hoàn thành vẽ lớp thứ nhất, vẽ lớp thứ hai, kết xuất lớp thứ hai, và đệm lớp thứ hai được kết xuất trong hàng đợi đệm SF.

Trong một phương án khả thi khác của khía cạnh thứ hai, khi các lệnh máy tính được thực thi bởi bộ xử lý, thiết bị điện tử còn tiếp tục được cho phép để thực hiện bước sau đây: hoàn thành vẽ lớp thứ nhất trước thời điểm thứ hai, và bắt đầu ở thời điểm thứ hai để vẽ lớp thứ hai, kết xuất lớp thứ hai, và đệm lớp thứ hai được kết xuất trong hàng đợi đệm SF, trong đó

thời điểm thứ hai là thời điểm trong đó phần trăm định trước của khoảng thời gian của tín hiệu đồng bộ theo chiều dọc thứ nhất để kích hoạt thiết bị điện tử để vẽ lớp thứ nhất đã được tiêu thụ, trong đó phần trăm định trước nhỏ hơn 1, và thời điểm thứ hai trước thời điểm thứ nhất.

Trong một phương án khả thi của khía cạnh thứ hai, khi các lệnh máy tính được thực thi bởi bộ xử lý, thiết bị điện tử còn được phép để thực hiện bước sau đây: hoàn thành vẽ lớp thứ nhất trước thời điểm thứ nhất và thời điểm thứ hai, và để phản hồi hoàn thành vẽ lớp thứ nhất, vẽ lớp thứ hai, kết xuất lớp thứ hai, và đệm lớp thứ hai được kết xuất trong hàng đợi đệm SF.

Trong một phương án khả thi khác của khía cạnh thứ hai, khi các lệnh máy tính được thực thi bởi bộ xử lý, thiết bị điện tử còn được cho phép để thực hiện các bước sau đây: thu sự kiện UI thứ nhất, trong đó sự kiện UI thứ nhất được sử dụng để kích hoạt màn hiển thị để hiển thị nội dung ảnh thiết lập trước hoặc hiển thị nội dung ảnh theo cách thức định trước, và sự kiện UI thứ nhất bao gồm bất kỳ một trong số sau: thiết bị điện tử thu thao tác ném được nhập bởi người dùng, thiết bị điện tử thu thao tác chạm được thực hiện bởi người dùng theo sự điều khiển định trước trong ứng dụng tiền cảnh, và thiết bị điện tử tự động kích

hoạt sự kiện UI; và để phản hồi sự kiện UI thứ nhất, vẽ lớp thứ nhất, kết xuất lớp thứ nhất, và đệm lớp thứ nhất được kết xuất hàng đợi đệm SF.

Trong một phương án khả thi khác của khía cạnh thứ hai, khi các lệnh máy tính được thực thi bởi bộ xử lý, thiết bị điện tử còn được cho phép để thực hiện các bước sau đây: xác định không gian đệm của hàng đợi đệm SF và số lượng khung được đệm trong hàng đợi đệm SF, trong đó các khung được đệm là các lớp được đệm trong hàng đợi đệm SF; tính toán độ chênh lệch giữa không gian đệm của hàng đợi đệm SF và số lượng các khung được đệm để thu nhận không gian đệm còn lại của hàng đợi đệm SF; và nếu không gian đệm còn lại của hàng đợi đệm SF lớn hơn ngưỡng thiết lập trước thứ nhất, hoàn thành vẽ lớp thứ nhất trước thời điểm thứ nhất, và trước thời điểm thứ nhất, vẽ lớp thứ hai, kết xuất lớp thứ hai, và đệm lớp thứ hai được kết xuất trong hàng đợi đệm SF.

Trong một phương án khả thi khác của khía cạnh thứ hai, khi các lệnh máy tính được thực thi bởi bộ xử lý, thiết bị điện tử còn được cho phép để thực hiện bước sau đây: nếu không gian đệm còn lại của hàng đợi đệm SF nhỏ hơn ngưỡng định trước thứ hai, để phản hồi tín hiệu đồng bộ theo chiều dọc thứ nhất, vẽ lớp thứ hai, kết xuất lớp thứ hai, và đệm lớp thứ hai được kết xuất trong hàng đợi đệm SF.

Trong một phương án khả thi khác của khía cạnh thứ hai, khi các lệnh máy tính được thực thi bởi bộ xử lý, thiết bị điện tử còn được cho phép để thực hiện bước sau đây: thiết lập không gian đệm của hàng đợi đệm SF cho $M+p$ khung, trong đó M là kích thước của không gian đệm của hàng đợi đệm SF trước khi thiết lập; và p là số lượng khung tổn hao bởi thiết bị điện tử trong thời gian thiết lập trước, hoặc p là số nguyên dương thiết lập trước.

Trong một phương án khả thi khác của khía cạnh thứ hai, khi các lệnh máy tính được thực thi bởi bộ xử lý, thiết bị điện tử còn được cho phép để thực hiện bước sau đây: nếu $M+p$ lớn hơn giới hạn trên được định trước N , thiết lập không gian đệm của hàng đợi đệm SF cho N khung.

Trong một phương án khả thi khác của khía cạnh thứ hai, khi các lệnh máy tính được thực thi bởi bộ xử lý, thiết bị điện tử còn được cho phép để thực

hiện bước sau đây: tính toán khoảng di chuyển của lớp thứ hai dựa trên khoảng tín hiệu của tín hiệu đồng bộ theo chiều dọc thứ nhất, và vẽ lớp thứ hai dựa trên khoảng di chuyển của lớp thứ hai, trong đó khoảng di chuyển của lớp thứ hai là khoảng di chuyển của nội dung ảnh trong lớp thứ hai đối với nội dung ảnh trong lớp thứ nhất.

Trong một phương án khả thi khác của khía cạnh thứ hai, khi các lệnh máy tính được thực thi bởi bộ xử lý, thiết bị điện tử còn được cho phép để thực hiện các bước sau đây: tính toán thời gian xử lý của lớp thứ hai dựa trên khoảng tín hiệu của tín hiệu đồng bộ theo chiều dọc thứ nhất; và tính toán khoảng di chuyển của lớp thứ hai dựa trên thời gian xử lý của lớp thứ hai, và vẽ lớp thứ hai dựa trên khoảng di chuyển của lớp thứ hai. Khi lớp thứ hai là lớp thứ i được vẽ bởi thiết bị điện tử để phản hồi sự kiện UI thứ nhất, thời gian xử lý của lớp thứ hai là $p_{i-1} + T_{i-1}$, trong đó $i \geq 2$, i là số nguyên dương, p_{i-1} là thời gian xử lý của lớp $(i-1)$, và T_{i-1} là khoảng tín hiệu của tín hiệu đồng bộ theo chiều dọc thứ nhất để kích hoạt thiết bị điện tử để vẽ lớp thứ $(i-1)$.

Trong một phương án khả thi khác của khía cạnh thứ hai, khi các lệnh máy tính được thực thi bởi bộ xử lý, thiết bị điện tử còn được cho phép để thực hiện các bước sau đây: thu sự kiện UI thứ hai; để phản hồi sự kiện UI thứ hai, dừng vẽ lớp tương ứng với sự kiện UI thứ nhất; để phản hồi tín hiệu đồng bộ theo chiều dọc thứ hai, xóa lớp tương ứng với sự kiện UI thứ nhất mà được đệm trong hàng đợi đệm SF, trong đó tín hiệu đồng bộ theo chiều dọc thứ hai được sử dụng để kích hoạt thiết bị điện tử để kết hợp lớp được kết xuất để thu nhận khung ảnh; và để phản hồi tín hiệu đồng bộ theo chiều dọc thứ nhất, vẽ lớp thứ ba tương ứng với sự kiện UI thứ hai, kết xuất lớp thứ ba, và đệm lớp thứ ba được kết xuất trong hàng đợi đệm SF, trong đó sự kiện UI thứ hai là sự kiện gián đoạn được sử dụng để kích hoạt thiết bị điện tử để dừng hiển thị nội dung ảnh tương ứng với sự kiện UI thứ nhất.

Trong một phương án khả thi khác của khía cạnh thứ hai, khi các lệnh máy tính được thực thi bởi bộ xử lý, thiết bị điện tử còn được cho phép để thực hiện bước sau đây: vẽ lại lớp thứ tư để chờ truyền logic vẽ lớp của thiết bị điện tử

đến lớp thứ tư, và thu nhận thời gian xử lý của lớp thứ tư, trong đó thiết bị điện tử không tiếp tục kết xuất lớp thứ tư, và thời gian xử lý của lớp thứ tư được sử dụng bởi thiết bị điện tử để tính toán khoảng di chuyển của lớp thứ tư; và lớp thứ tư là lớp khung tiếp nối lớp tương ứng với khung ảnh cần được hiển thị bởi màn hiển thị khi sự kiện UI thứ hai được thu; hoặc lớp thứ tư bao gồm lớp tương ứng với khung ảnh được hiển thị bởi màn hiển thị khi sự kiện UI thứ hai được thu và lớp khung tiếp nối lớp tương ứng với khung ảnh được hiển thị bởi màn hiển thị.

Theo khía cạnh thứ ba, ứng dụng này cung cấp hệ thống chip. Hệ thống chip có thể được ứng dụng cho thiết bị điện tử bao gồm bộ nhớ và màn hiển thị. Hệ thống chip bao gồm một hoặc nhiều mạch giao diện và một hoặc nhiều bộ xử lý. Mạch giao diện và bộ xử lý được liên kết bởi các đường dẫn. Mạch giao diện được cấu hình để thu các tín hiệu từ bộ nhớ và gửi các tín hiệu đến bộ xử lý, trong đó các tín hiệu bao gồm các lệnh máy tính được lưu trữ trong bộ nhớ. Khi bộ xử lý thực thi các lệnh máy tính, thiết bị điện tử thực hiện phương pháp được mô tả trong khía cạnh thứ nhất và phương án khả thi bất kỳ của khía cạnh thứ nhất.

Theo khía cạnh thứ tư, sáng chế đề xuất phương tiện lưu trữ đọc được bằng máy tính. Phương tiện lưu trữ đọc được bởi máy tính bao gồm các lệnh máy tính. Khi các lệnh máy tính chạy trên thiết bị điện tử, thiết bị điện tử được kích hoạt để thực hiện phương pháp được mô tả trong khía cạnh thứ nhất và phương án khả thi bất kỳ của khía cạnh thứ nhất.

Theo khía cạnh thứ năm, sáng chế đề xuất sản phẩm chương trình máy tính. Khi sản phẩm chương trình máy tính chạy trên máy tính, máy tính được kích hoạt để thực hiện phương pháp được mô tả trong khía cạnh thứ nhất và phương án khả thi bất kỳ của khía cạnh thứ nhất.

Có thể được hiểu rằng, đối với các hiệu quả có lợi mà có thể đạt được bởi thiết bị điện tử được mô tả trong khía cạnh thứ hai và phương án khả thi bất kỳ của khía cạnh thứ hai, hệ thống chip được mô tả trong khía cạnh thứ ba, phương tiện lưu trữ đọc được bằng máy tính được mô tả trong khía cạnh thứ tư, và sản phẩm chương trình máy tính được mô tả trong khía cạnh thứ năm, việc tham chiếu có thể được thực hiện đến các hiệu quả có lợi này trong khía cạnh thứ nhất và

phương án khả thi bất kỳ của khía cạnh thứ nhất. Chi tiết không được mô tả lại ở đây.

Mô tả vắn tắt các hình vẽ

FIG.1 là sơ đồ giản lược của cấu trúc phần cứng của thiết bị điện tử theo phương án của sáng chế;

FIG.2A là sơ đồ giản lược của tín hiệu đồng bộ dọc theo phương án của sáng chế;

FIG.2B là lưu đồ xử lý phần mềm giản lược để hiển thị hình ảnh bởi thiết bị điện tử để phản hồi hoạt động chạm theo phương án của sáng chế;

FIG.2C là sơ đồ quy tắc giản lược của việc vẽ lớp, kết xuất, kết hợp, và hiển thị khung ảnh bởi thiết bị điện tử trong kỹ thuật thông thường;

FIG.3 là lưu đồ của phương pháp xử lý ảnh theo phương án của sáng chế;

FIG.4A là sơ đồ quy tắc giản lược của vẽ lớp, kết xuất, kết hợp, và hiển thị khung ảnh bởi thiết bị điện tử theo phương án của sáng chế;

FIG.4B là lưu đồ của phương pháp xử lý ảnh theo phương án của sáng chế;

FIG.5A là sơ đồ quy tắc giản lược của việc vẽ lớp, kết xuất, kết hợp, và hiển thị khung ảnh bởi thiết bị điện tử theo phương án của sáng chế;

FIG.5B là lưu đồ của một phương pháp xử lý ảnh khác theo phương án của sáng chế;

FIG.6 là sơ đồ giản lược của phương pháp để đệm lớp trong bộ đệm SF theo phương án của sáng chế;

FIG.7A là sơ đồ giản lược của phương pháp để đệm lớp trong bộ đệm khung theo phương án của sáng chế;

FIG.7B là sơ đồ định thời để vẽ nhiều lớp khung bởi thiết bị điện tử trong kỹ thuật thông thường, được chụp bởi công cụ SysTrace;

FIG.7C là sơ đồ định thời để vẽ nhiều lớp khung bởi thiết bị điện tử theo phương án của sáng chế, được chụp bởi công cụ SysTrace;

FIG.7D là một sơ đồ định thời khác để vẽ nhiều lớp khung bởi thiết bị điện tử theo phương án của sáng chế, được chụp bởi công cụ SysTrace;

FIG.8A là sơ đồ giản lược của màn hình hiển thị của thiết bị điện tử theo phương án của sáng chế;

FIG.8B là một sơ đồ giản lược khác của màn hình hiển thị của thiết bị điện tử theo phương án của sáng chế;

FIG.8C là một sơ đồ giản lược khác của màn hình hiển thị của thiết bị điện tử theo phương án của sáng chế;

FIG.9 là sơ đồ quy tắc giản lược khác của việc vẽ lớp, kết xuất, kết hợp, và hiển thị khung ảnh bởi thiết bị điện tử theo phương án của sáng chế;

FIG.10A là sơ đồ giản lược của phương pháp khác để đệm lớp trong bộ đệm SF theo phương án của sáng chế;

FIG.10B là sơ đồ giản lược của phương pháp khác để đệm lớp trong bộ đệm SF theo phương án của sáng chế;

FIG.10C là sơ đồ giản lược của phương pháp khác để đệm lớp trong bộ đệm SF theo phương án của sáng chế;

FIG.10D là sơ đồ giản lược của phương pháp khác để đệm lớp trong bộ đệm SF theo phương án của sáng chế;

FIG.10E là sơ đồ giản lược của việc thay đổi các khung được đệm trong bộ đệm SF trong quá trình vẽ nhiều lớp khung bởi thiết bị điện tử trong kỹ thuật thông thường;

FIG.10F là sơ đồ giản lược của việc thay đổi các khung được đệm trong bộ đệm SF trong quá trình vẽ nhiều lớp khung bởi thiết bị điện tử theo phương án của sáng chế;

FIG.11A là sơ đồ quy tắc giản lược khác của việc vẽ lớp, kết xuất, kết hợp, và hiển thị khung ảnh bởi thiết bị điện tử theo phương án của sáng chế;

FIG.11B là sơ đồ giản lược của việc thay đổi các khoảng cách di chuyển của các lớp theo phương án của sáng chế;

FIG.12 là sơ đồ quy tắc giản lược khác của việc vẽ lớp, kết xuất, kết hợp, và hiển thị khung ảnh bởi thiết bị điện tử theo phương án của sáng chế;

FIG.13 là lưu đồ của một phương pháp xử lý ảnh khác theo phương án của sáng chế;

FIG.14 là lưu đồ của một phương pháp xử lý ảnh khác theo phương án của sáng chế;

FIG.15 là sơ đồ quy tắc giản lược khác của việc vẽ lớp, kết xuất, kết hợp, và hiển thị khung ảnh bởi thiết bị điện tử theo phương án của sáng chế;

FIG.16A là sơ đồ giản lược của phương pháp khác để đệm lớp trong bộ đệm SF theo phương án của sáng chế;

FIG.16B là sơ đồ giản lược của phương pháp khác để đệm lớp trong bộ đệm SF theo phương án của sáng chế;

FIG.16C là sơ đồ giản lược của phương pháp khác để đệm lớp trong bộ đệm SF theo phương án của sáng chế;

FIG.16D là sơ đồ giản lược của phương pháp khác để đệm lớp trong bộ đệm SF theo phương án của sáng chế;

FIG.17 là sơ đồ quy tắc giản lược khác của việc vẽ lớp, kết xuất, kết hợp, và hiển thị khung ảnh bởi thiết bị điện tử theo phương án của sáng chế;

FIG.18A là sơ đồ giản lược của phương pháp khác để đệm lớp trong bộ đệm SF theo phương án của sáng chế;

FIG.18B là sơ đồ giản lược của phương pháp khác để đệm lớp trong bộ đệm SF theo phương án của sáng chế;

FIG.19 là sơ đồ quy tắc giản lược khác của việc vẽ lớp, kết xuất, kết hợp, và hiển thị khung ảnh bởi thiết bị điện tử theo phương án của sáng chế;

FIG.20 là sơ đồ quy tắc giản lược khác của việc vẽ lớp, kết xuất, kết hợp, và hiển thị khung ảnh bởi thiết bị điện tử theo phương án của sáng chế;

FIG.21 là sơ đồ giản lược của phương pháp khác để đệm lớp trong bộ đệm SF theo phương án của sáng chế;

FIG.22A là sơ đồ quy tắc giản lược khác của việc vẽ lớp, kết xuất, kết hợp, và hiển thị khung ảnh bởi thiết bị điện tử theo phương án của sáng chế;

FIG.22B là sơ đồ giản lược của phương pháp khác để đệm lớp trong bộ đệm SF theo phương án của sáng chế; và

FIG.23 là sơ đồ giản lược cấu trúc của hệ thống chip theo phương án của sáng chế.

Mô tả chi tiết sáng chế

Sau đây, các thuật ngữ "thứ nhất" và "thứ hai" chỉ nhằm để mô tả, và sẽ không được hiểu là sự chỉ báo hoặc có giá trị liên quan hoặc chỉ báo ẩn về số lượng dấu hiệu kỹ thuật được chỉ báo. Do đó, dấu hiệu được xác định bởi "thứ nhất" hoặc "thứ hai" có thể một cách rõ ràng hoặc một cách ẩn bao gồm một hoặc nhiều dấu hiệu. Trong phần mô tả của các phương án, "các" là ít nhất hai, trừ khi được chỉ định khác.

Phương pháp của sáng chế đề xuất phương pháp xử lý ảnh. Phương pháp có thể được ứng dụng cho thiết bị điện tử bao gồm màn hiển thị (như là màn chạm). Phương pháp có thể được sử dụng để làm giảm xác suất tổn hao khung trong quá trình hiển thị ảnh bởi thiết bị điện tử, đảm bảo sự mượt mà của các ảnh được hiển thị trên màn hiển thị, và cải thiện trải nghiệm thị giác của người dùng.

Ví dụ, thiết bị điện tử có thể là điện thoại di động, máy tính bảng, máy tính để bàn, laptop, máy tính xách tay, máy tính cầm tay, máy tính cá nhân siêu di động (ultra-mobile personal computer, UMPC), netbook, hoặc thiết bị bao gồm màn hiển thị (ví dụ, màn chạm) như là điện thoại di động, trợ lý kỹ thuật số cá nhân (personal digital assistant, PDA), hoặc thiết bị thực tế tăng cường (augmented reality, AR) hoặc thiết bị thực tế ảo (virtual reality, VR). Dạng cụ thể của thiết bị điện tử không được giới hạn cụ thể trong phương án này của sáng chế.

Phần sau đây mô tả các cách thực hiện của các phương án của sáng chế có viện dẫn tới các hình vẽ kèm theo.

FIG.1 là sơ đồ giản lược của cấu trúc của thiết bị điện tử 100 theo phương án của sáng chế. Như được thể hiện trên FIG.1, thiết bị điện tử 100 có thể bao gồm bộ xử lý 110, giao diện bộ nhớ ngoại vi 120, bộ nhớ trong 121, giao diện kênh truyền nối tiếp đa năng (universal serial bus, USB) 130, môđun quản lý sạc 140, môđun quản lý công suất 141, pin 142, anten 1, anten 2, môđun truyền thông di động 150, môđun truyền thông không dây 160, môđun audio 170, loa 170A, bộ

thu 170B, microphôn 170C, giắc cắm tai nghe 170D, môđun cảm biến 180, khóa 190, mô tơ 191, bộ chỉ báo 192, camera 293, màn hiển thị 194, giao diện thẻ môđun nhận dạng thuê bao (subscriber identity module, SIM) 195, và tương tự. Môđun cảm biến có thể bao gồm cảm biến áp suất 180A, cảm biến con quay 180B, cảm biến áp suất khí quyển 180C, cảm biến lực từ 180D, cảm biến gia tốc 180E, cảm biến khoảng cách 180F, cảm biến tiệm cận quang học 180G, cảm biến dấu vân tay 180H, cảm biến nhiệt độ 180J, cảm biến chạm 180K, cảm biến ánh sáng xung quanh 180L, cảm biến truyền dẫn liên kết 180M, và loại tương tự.

Có thể hiểu rằng cấu trúc được minh họa trên phương án này không cấu thành giới hạn cụ thể trên thiết bị điện tử. Trong các phương án khác, thiết bị điện tử 100 có thể bao gồm nhiều hoặc ít thành phần hơn so với cái được thể hiện trên hình vẽ, hoặc một số thành phần được kết hợp, hoặc một số thành phần được phân chia, hoặc các cách bố trí thành phần là khác nhau. Các phần được minh họa có thể được thực hiện bởi phần cứng, phần mềm, hoặc kết hợp của phần mềm và phần cứng.

Bộ xử lý 110 có thể bao gồm một hoặc nhiều đơn vị xử lý. Ví dụ, bộ xử lý 110 có thể bao gồm bộ xử lý ứng dụng (application processor, AP), bộ xử lý môđem, bộ xử lý đồ họa (graphics processing unit, GPU), bộ xử lý tín hiệu hình ảnh (image signal processor, ISP), bộ điều khiển, bộ nhớ, bộ mã hóa-giải mã video, bộ xử lý tín hiệu số (digital signal processor, DSP), bộ xử lý băng gốc, và/hoặc bộ xử lý đầu não mạng (Neural-network Processing Unit, NPU). Các đơn vị xử lý khác nhau có thể là các thành phần độc lập, hoặc có thể được tích hợp trong một hoặc nhiều bộ xử lý.

Bộ điều khiển có thể là trung tâm đầu não và trung tâm lệnh của thiết bị điện tử 100. Bộ điều khiển có thể tạo ra tín hiệu điều khiển thao tác dựa trên mã thao tác lệnh và tín hiệu định thời, và thực hiện việc điều khiển tìm nạp lệnh và thực thi lệnh.

Bộ nhớ có thể còn được bố trí trong bộ xử lý 110, và được tạo cấu hình để lưu trữ chỉ dẫn và dữ liệu. Trong một số phương án, bộ nhớ trong bộ xử lý 110 là bộ nhớ đệm. Bộ nhớ có thể lưu trữ lệnh hoặc dữ liệu mà mới được sử dụng hoặc

được sử dụng lại bởi bộ xử lý 110. Nếu bộ xử lý 110 cần sử dụng lại lệnh hoặc dữ liệu, bộ xử lý 110 có thể gọi ra lệnh hoặc dữ liệu trực tiếp từ bộ nhớ. Do đó, tránh truy nhập lặp lại, thời gian chờ của bộ xử lý 110 được giảm đi, và hiệu suất của hệ thống được cải thiện.

Trong một số phương án, bộ xử lý 110 có thể bao gồm một hoặc nhiều giao diện. Giao diện có thể bao gồm giao diện mạch liên hợp (inter-integrated circuit, I2C), giao diện mạch âm thanh liên hợp (inter-integrated circuit sound, I2S), giao diện điều chế mã xung (pulse code modulation, PCM), giao diện bộ thu/bộ truyền không đồng bộ phổ quát (universal asynchronous receiver/transmitter, UART), giao diện bộ xử lý công nghiệp di động (mobile industry processor interface, MIPI), giao diện đầu vào/đầu ra mục đích chung (general-purpose input/output, GPIO), giao diện môđun nhận dạng thuê bao (subscriber identity module, SIM), và/hoặc cổng kênh truyền nối tiếp đa năng (universal serial bus, USB), hoặc loại tương tự.

Có thể hiểu rằng quan hệ kết nối giao diện giữa các môđun được minh họa trong phương án này chỉ là sự minh họa giản lược, và không cấu thành sự giới hạn đến cấu trúc của thiết bị điện tử 100. Trong các phương án khác, thiết bị điện tử 100 có thể còn sử dụng cách thức kết nối giao diện khác với các cách thức trong phương án nêu trên, hoặc sử dụng kết hợp cách thức kết nối giao diện.

Môđun quản lý tính phí 140 được tạo cấu hình để thu phí được nhập vào từ bộ tính phí. Khi sạc pin 142, môđun quản lý sạc 140 có thể còn cấp điện cho thiết bị điện tử bằng cách sử dụng môđun quản lý công suất 141.

Môđun quản lý công suất 141 được tạo cấu hình để kết nối pin 142 với môđun quản lý tính phí 140 và bộ xử lý 110. Môđun quản lý công suất 141 thu đầu vào từ pin 142 và/hoặc môđun quản lý sạc 140, và cấp điện cho bộ xử lý 110, bộ nhớ trong 121, bộ nhớ ngoài, màn hiển thị 194, camera 293, môđun truyền thông không dây 160, và tương tự. Trong các phương án khác, môđun quản lý công suất 141 có thể còn được bố trí trong bộ xử lý 110. Trong các phương án khác, môđun quản lý công suất 141 và môđun quản lý tính phí 140 có thể còn được bố trí trong cùng một bộ phận.

Chức năng truyền thông không dây của thiết bị điện tử 100 có thể được thực hiện bằng cách sử dụng anten 1, anten 2, môđun truyền thông di động 150, môđun truyền thông không dây 160, bộ xử lý môđem, bộ xử lý băng gốc, và tương tự.

Anten 1 và anten 2 được tạo cấu hình để truyền và thu các tín hiệu sóng điện từ. Mỗi anten trong thiết bị điện tử 100 có thể có cấu trúc để phủ một hoặc nhiều băng tần số truyền thông. Các anten có thể cũng được sử dụng lại để cải thiện việc sử dụng anten. Ví dụ, anten 1 có thể được sử dụng lại làm anten đa năng của mạng vùng cục bộ không dây.

Môđun truyền thông di động 150 có thể cung cấp giải pháp truyền thông không dây, được ứng dụng cho thiết bị điện tử 100, và bao gồm 2G/3G/4G/5G hoặc tương tự. Môđun truyền thông di động 150 có thể bao gồm ít nhất một bộ lọc, bộ chuyển đổi, bộ khuếch đại công suất, bộ khuếch đại tạp âm thấp (Low Noise Amplifier, LNA), và tương tự. Môđun truyền thông di động 150 có thể thu sóng điện từ qua anten 1, thực hiện xử lý như lọc và khuếch đại trên sóng điện từ thu được, và truyền sóng điện từ được xử lý tới bộ xử lý môđem để giải điều chế. Môđun truyền thông di động 150 có thể còn khuếch đại tín hiệu được điều chế bởi bộ xử lý môđem, và sau đó anten 1 chuyển đổi tín hiệu thành sóng điện cho việc bức xạ.

Bộ xử lý môđem có thể bao gồm bộ điều chế và bộ giải điều chế. Bộ điều chế được tạo cấu hình để điều chế tín hiệu băng gốc tần số thấp cần được gửi thành tín hiệu tần số trung bình hoặc cao. Bộ giải điều chế được tạo cấu hình để giải điều chế tín hiệu sóng điện từ được thu thành tín hiệu băng gốc tần số thấp. Sau đó bộ giải điều chế truyền tín hiệu băng gốc tần số thấp được giải điều chế đến bộ xử lý băng gốc để xử lý. Tín hiệu băng gốc tần số thấp được xử lý bởi bộ xử lý băng gốc và sau đó được truyền đến bộ xử lý ứng dụng. Bộ xử lý ứng dụng xuất ra tín hiệu âm thanh bằng cách sử dụng thiết bị audio (không được giới hạn ở loa 170A, bộ thu 170B, hoặc loại tương tự), hoặc hiển thị hình ảnh hoặc video bằng cách sử dụng màn hiển thị 194.

Môđun truyền thông không dây 160 có thể cung cấp các giải pháp truyền thông không dây cho thiết bị điện tử 100 mà bao gồm các mạng vùng cục bộ không dây (wireless local area networks, WLAN) (ví dụ, các mạng Wireless Fidelity (wireless fidelity, Wi-Fi)), Bluetooth (bluetooth, BT), các hệ thống vệ tinh định vị toàn cầu (global navigation satellite system, GNSS), điều chế tần số (frequency modulation, FM), kỹ thuật truyền thông trường gần (near field communication, NFC), kỹ thuật hồng ngoại (infrared, IR), và tương tự. Môđun truyền thông không dây 160 có thể là một hoặc nhiều bộ phận tích hợp ít nhất một môđun xử lý truyền thông. Môđun truyền thông không dây 160 thu sóng điện từ qua anten 2, thực hiện điều chế tần số và xử lý lọc trên tín hiệu sóng điện từ, và gửi tín hiệu được xử lý đến bộ xử lý 110. Môđun truyền thông không dây 160 cũng có thể thu tín hiệu cần được gửi từ bộ xử lý 110, và thực hiện điều chế tần số và khuếch đại trên tín hiệu mà sau đó được chuyển đổi thành sóng điện từ và được truyền bởi anten 2.

Trong một vài phương án, anten 1 của thiết bị điện tử 100 được ghép nối với môđun truyền thông di động 150, và anten 2 được ghép nối với môđun truyền thông không dây 160, sao cho thiết bị điện tử 100 có thể truyền thông với mạng và thiết bị khác bằng cách sử dụng kỹ thuật truyền thông không dây. Kỹ thuật truyền thông không dây có thể bao gồm hệ thống toàn cầu dùng cho truyền thông di động (global system for mobile communications, GSM), dịch vụ vô tuyến gói chung (general packet radio service, GPRS), đa truy nhập phân chia theo mã (code division multiple access, CDMA), đa truy nhập phân chia theo mã băng rộng (wideband code division multiple access, WCDMA), đa truy nhập phân chia theo mã phân chia thời gian (time-division code division multiple access, TD-SCDMA), Tiến hóa dài hạn (long term evolution, LTE), BT, GNSS, WLAN, NFC, FM, và/hoặc kỹ thuật IR, hoặc loại tương tự. GNSS có thể bao gồm hệ thống định vị toàn cầu (global positioning system, GPS), hệ thống vệ tinh điều hướng toàn cầu (global navigation satellite system, GLONASS), hệ thống vệ tinh điều hướng BeiDou (beidou navigation satellite system, BDS), các hệ thống vệ tinh

bán đỉnh (quasi-zenith satellite system, QZSS)), các hệ thống phát triển dựa trên vệ tinh (satellite based augmentation systems, SBAS), và/hoặc loại tương tự

Thiết bị điện tử 100 thực hiện chức năng hiển thị bằng cách sử dụng GPU, màn hiển thị 194, bộ xử lý ứng dụng, và tương tự. GPU là vi xử lý được sử dụng để xử lý hình ảnh, và được kết nối với màn hiển thị 194 và bộ xử lý ứng dụng. GPU được cấu hình để thực hiện tính toán toán học và hình học để kết xuất đồ họa. Bộ xử lý 110 có thể bao gồm một hoặc nhiều GPU, và GPU thực thi lệnh chương trình để tạo ra hoặc thay đổi thông tin hiển thị.

Màn hiển thị 194 được tạo cấu hình để hiển thị hình ảnh, video, và tương tự. Màn hiển thị 194 bao gồm panen hiển thị. Panen hiển thị có thể sử dụng LCD (liquid crystal display, hiển thị tinh thể lỏng), OLED (organic light-emitting diode, các điôt phát quang hữu cơ), các điôt phát quang hữu cơ ma trận hoạt động hoặc các điôt phát quang hữu cơ ma trận hoạt động (active-matrix organic light emitting diode, AMOLED), điôt phát quang linh hoạt (flex light-emitting diode, FLED) mini-LED, micro-LED, micro-OLED, các điôt phát quang chấm lượng tử (quantum dot light emitting diodes, QLED), hoặc loại tương tự.

Màn hiển thị 194 trong phương án này của sáng chế có thể là màn chạm. Cụ thể là, cảm biến chạm 180K được tích hợp trong màn hiển thị 194. Cảm biến chạm 180K có thể cũng được biết đến là "panen chạm". Nói cách khác, màn hiển thị 194 có thể bao gồm panen hiển thị và panen chạm, và cảm biến chạm 180K và màn hiển thị 194 tạo thành màn chạm, mà cũng được hiểu là "màn hình chạm". Cảm biến chạm 180K được cấu hình để phát hiện hoạt động chạm mà thực hiện hoặc gần cảm biến chạm 180K. Sau khi thao tác chạm được phát hiện bởi cảm biến chạm 180K, thao tác chạm có thể được truyền bởi trình điều khiển của lớp lõi (như là trình điều khiển TP) đến lớp trên để xác định loại sự kiện chạm. Đầu ra trực quan liên quan đến thao tác chạm có thể được cung cấp bởi màn hiển thị 194. Trong các phương án khác, cảm biến chạm 180K có thể còn được bố trí trên bề mặt của thiết bị điện tử 100, hoặc được bố trí trong vị trí khác với màn hiển thị 194.

Thiết bị điện tử 100 có thể thực hiện chức năng chụp ảnh bằng cách sử dụng ISP, camera 293, bộ mã hóa-giải mã video, GPU, màn hiển thị 194, bộ xử lý ứng dụng, hoặc tương tự. ISP được tạo cấu hình để xử lý dữ liệu được phản hồi bởi camera 293. Camera 293 được cấu hình để chụp ảnh động hoặc video. Bộ xử lý tín hiệu số được tạo cấu hình để xử lý tín hiệu số. Ngoài xử lý tín hiệu ảnh số, bộ xử lý tín hiệu số có thể cũng xử lý các tín hiệu số khác. Việc mã hóa và giải mã video được tạo cấu hình để nén hoặc giải nén video dạng số. Thiết bị điện tử 100 có thể hỗ trợ một hoặc nhiều bộ mã hóa-giải mã video. Theo cách này, thiết bị điện tử 100 có thể phát lại hoặc ghi lại các video theo các định dạng mã hóa khác nhau, ví dụ, nhóm chuyên biệt ảnh động (moving picture experts group, MPEG) 1, MPEG2, MPEG3, và MPEG4.

NPU là bộ xử lý tính toán mạng nơron (neural-network, NN). Bằng cách viển dẫn tới cấu trúc của mạng nơron sinh học, như là chế độ truyền giữa các nơron trong não người, NPU xử lý nhanh thông tin đầu vào, và có thể còn thực hiện việc tự học liên tục. Các ứng dụng như là việc nhận thức trí thông minh của thiết bị điện tử 100, ví dụ như, nhận dạng hình ảnh, nhận dạng khuôn mặt, nhận dạng giọng nói, và hiểu văn bản, có thể được thực hiện bằng cách sử dụng NPU.

Giao diện bộ nhớ ngoài 120 có thể được tạo cấu hình để kết nối với thẻ nhớ bên ngoài, ví dụ như, thẻ SD micro, để mở rộng dung lượng lưu trữ của thiết bị điện tử 100. Thẻ nhớ ngoài truyền thông với bộ xử lý 110 nhờ sử dụng giao diện bộ nhớ ngoài 120, để thực hiện chức năng lưu trữ dữ liệu. Ví dụ, các tệp tin như là âm nhạc và các video được lưu trữ trong thẻ nhớ ngoại vi. Bộ nhớ trong 121 có thể được tạo cấu hình để lưu trữ mã chương trình thực thi được bằng máy tính, trong đó mã chương trình thực thi được bằng máy tính bao gồm các lệnh. Bộ xử lý 110 thực hiện nhiều ứng dụng chức năng và xử lý dữ liệu khác nhau của thiết bị điện tử 100 bằng cách chạy các lệnh được lưu trữ trong bộ nhớ trong 121. Ví dụ, trong phương án này của sáng chế, bộ xử lý 110 có thể thực thi các lệnh được lưu trữ trong bộ nhớ trong 121. Bộ nhớ trong 121 có thể bao gồm vùng lưu trữ chương trình và vùng lưu trữ dữ liệu. Vùng lưu trữ chương trình có thể lưu trữ hệ thống vận hành, chương trình ứng dụng (ví dụ, chức năng phát lại âm thanh

hoặc chức năng phát lại hình ảnh) được yêu cầu bởi ít nhất một chức năng, và loại tương tự. Vùng lưu trữ dữ liệu có thể lưu trữ dữ liệu (như là dữ liệu audio và danh bạ điện thoại) được tạo ra khi sử dụng thiết bị điện tử 100. Thêm nữa, bộ nhớ trong 121 có thể bao gồm bộ nhớ truy nhập ngẫu nhiên tốc độ cao, và có thể bao gồm bộ nhớ bay hơi, ví dụ, ít nhất một thiết bị lưu trữ đĩa quang từ, bộ nhớ chớp, hoặc bộ nhớ chớp đa năng (universal flash storage, UFS).

Thiết bị điện tử 100 có thể thực hiện chức năng audio bằng cách sử dụng môđun audio 170, loa 170A, bộ thu 170B, microphôn 170C, giắc cắm tai nghe 170D, bộ xử lý ứng dụng, hoặc loại tương tự, ví dụ, phát lại hoặc ghi nhạc.

Môđun audio 170 được tạo cấu hình để chuyển đổi thông tin audio số thành tín hiệu audio tương tự để xuất ra, và cũng được tạo cấu hình để chuyển đổi đầu vào audio tương tự thành tín hiệu audio số. Môđun audio 170 có thể còn được tạo cấu hình để mã hóa và giải mã tín hiệu audio. Loa 170A, cũng được gọi là "loa phóng thanh", được tạo cấu hình để chuyển đổi tín hiệu điện tử audio thành tín hiệu âm thanh. Bộ thu 170B, cũng được gọi là "tai nghe", được tạo cấu hình để chuyển đổi tín hiệu điện tử audio thành tín hiệu âm thanh. Microphôn 170C, cũng được gọi là "mic" hoặc "mike", được tạo cấu hình để chuyển đổi tín hiệu âm thanh thành tín hiệu điện tử. Giắc cắm tai nghe 170D được tạo cấu hình để kết nối với tai nghe có dây.

Cảm biến áp suất 180A được tạo cấu hình để cảm ứng tín hiệu áp suất, và có thể chuyển đổi tín hiệu áp suất thành tín hiệu điện tử. Trong một số phương án, cảm biến áp suất 180A có thể được bố trí trên màn hiển thị 194. Có nhiều loại cảm biến áp suất 180A như là cảm biến áp suất điện trở, cảm biến áp suất cảm ứng, và cảm biến áp suất điện dung. Cảm biến áp suất điện dung có thể bao gồm ít nhất hai đĩa song song có kim loại dẫn điện. Khi lực tác động vào cảm biến áp suất 180A, điện dung giữa các điện cực thay đổi. Thiết bị điện tử 100 xác định cường độ áp suất dựa trên sự thay đổi của điện dung. Khi hoạt động chạm hoạt động trên màn hiển thị 194, thiết bị điện tử 100 phát hiện cường độ của thao tác chạm dựa trên cảm biến áp suất 180A. Thiết bị điện tử 100 có thể cũng tính toán vị trí chạm dựa trên tín hiệu phát hiện của cảm biến áp suất 180A. Trong một số

phương án, các thao tác chạm mà diễn ra trên cùng một vị trí chạm nhưng có sự khác nhau về mức độ thao tác chạm có thể tương ứng với các lệnh thao tác khác nhau. Trong phương án này của sáng chế, thiết bị điện tử 100 có thể thu nhận cường độ áp suất của thao tác chạm của người dùng bằng cách sử dụng cảm biến áp suất 180A.

Khóa 190 bao gồm khóa nguồn, khóa âm lượng, hoặc tương tự. Khóa 190 có thể là khóa cơ học, hoặc có thể là khóa chạm. Thiết bị điện tử 100 có thể thu đầu vào khóa, và tạo ra đầu vào tín hiệu khóa liên quan đến việc thiết đặt và điều khiển chức năng người dùng của thiết bị điện tử 100. Mô-đun 191 có thể tạo ra cảnh báo rung. Mô-đun 191 có thể được cấu hình để tạo cảnh báo rung cho cuộc gọi đến, và có thể cũng được cấu hình để phản hồi sự rung chạm. Bộ chỉ báo 192 có thể là đèn chỉ báo, và có thể được tạo cấu hình để chỉ báo trạng thái sạc hoặc thay đổi điện năng, và có thể cũng được tạo cấu hình để chỉ báo bản tin, cuộc gọi nhỡ, thông báo, hoặc tương tự. Giao diện thẻ SIM 195 được tạo cấu hình để kết nối thẻ SIM. Thẻ SIM có thể được đưa vào giao diện thẻ SIM 195 hoặc được rút từ giao diện thẻ SIM 195, để thẻ SIM được nối hoặc tách ra từ thiết bị điện tử 100. Thiết bị điện tử 100 có thể hỗ trợ một hoặc N giao diện thẻ SIM, trong đó N là số nguyên dương lớn hơn 1. Giao diện thẻ SIM 195 có thể hỗ trợ thẻ SIM nano, thẻ SIM micro, thẻ SIM, hoặc tương tự.

Phân dưới đây mô tả tín hiệu đồng bộ dọc 1, tín hiệu đồng bộ dọc 2, và tín hiệu đồng bộ dọc 3.

Tín hiệu đồng bộ dọc 1: như là VSYNC_APP. Tín hiệu đồng bộ dọc 1 có thể được sử dụng để kích hoạt vẽ một hoặc nhiều lớp và kết xuất lớp được vẽ. Nói cách khác, tín hiệu đồng bộ dọc 1 có thể được sử dụng để kích hoạt chuỗi UI để vẽ một hoặc nhiều lớp, và chuỗi kết xuất kết xuất một hoặc nhiều lớp được vẽ bởi chuỗi UI.

Tín hiệu đồng bộ dọc 2: như là VSYNC_SF. Tín hiệu đồng bộ dọc 2 có thể được sử dụng để kích hoạt kết hợp lớp của một hoặc nhiều lớp được kết xuất để thu nhận khung ảnh. Nói cách khác, tín hiệu đồng bộ dọc 2 có thể được sử dụng

để kích hoạt chuỗi kết hợp để thực hiện kết hợp lớp trên một hoặc nhiều lớp được kết xuất bởi chuỗi kết xuất để thu nhận khung ảnh.

Tín hiệu đồng bộ dọc 3: như là HW_VSYNC. Tín hiệu đồng bộ dọc 3 có thể được sử dụng để kích hoạt phần cứng để làm mới khung ảnh được hiển thị.

Tín hiệu đồng bộ dọc 3 là tín hiệu phần cứng được kích hoạt bởi trình điều khiển của màn hiển thị của thiết bị điện tử. Trong phương án này của sáng chế, khoảng thời gian T3 của tín hiệu đồng bộ dọc 3 (như là HW_VSYNC) được xác định dựa trên tốc độ khung của màn hiển thị của thiết bị điện tử. Cụ thể là, khoảng tín hiệu T3 của tín hiệu đồng bộ dọc 3 là tốc độ khung đối ứng của màn hiển thị (như là LCD hoặc OLED) của thiết bị điện tử.

Ví dụ, tốc độ khung của màn hiển thị của thiết bị điện tử có thể có giá trị bất kỳ như là 60 héc (Hz), 70 Hz, 75 Hz, 80 Hz, 90 Hz, hoặc 120 Hz. Nhờ sử dụng tốc độ khung là 60 Hz làm ví dụ, khoảng tín hiệu của tín hiệu đồng bộ dọc 3 là $1/60=0,01667$ giây (s)=16,667 mili-giây (ms). Nhờ sử dụng tốc độ khung là 90 Hz làm ví dụ, khoảng tín hiệu của tín hiệu đồng bộ dọc 3 là $1/90=0,01111$ giây (s)=11,11 mili-giây (ms). Cần lưu ý rằng thiết bị điện tử có thể hỗ trợ nhiều tốc độ khung khác nhau. Tốc độ khung của thiết bị điện tử có thể được chuyển đổi giữa các tỷ lệ khung khác nhau nêu trên. Tốc độ khung trong phương án này của sáng chế là tốc độ khung hiện đang được sử dụng bởi thiết bị điện tử. Nói cách khác, khoảng tín hiệu của tín hiệu đồng bộ dọc 3 là đối ứng của tốc độ khung hiện đang được sử dụng bởi thiết bị điện tử.

Cần lưu ý rằng tín hiệu đồng bộ dọc 3 trong phương án này của sáng chế là tín hiệu rời rạc theo chu kỳ. Ví dụ, như được thể hiện trên FIG.2A, có tín hiệu đồng bộ dọc 3 được kích hoạt bởi trình điều khiển phần cứng ở khoảng thời gian một tín hiệu. Tín hiệu đồng bộ dọc 1 và tín hiệu đồng bộ dọc 2 được tạo ra dựa trên tín hiệu đồng bộ dọc 3, nói cách khác, tín hiệu đồng bộ dọc 3 có thể là nguồn tín hiệu của tín hiệu đồng bộ dọc 1 và tín hiệu đồng bộ dọc 2. Ngoài ra, tín hiệu đồng bộ dọc 1, tín hiệu đồng bộ dọc 2 được đồng bộ với tín hiệu đồng bộ dọc 3. Do đó, các khoảng tín hiệu của tín hiệu đồng bộ dọc 1 và tín hiệu đồng bộ dọc 2 là tương tự như khoảng tín hiệu của tín hiệu đồng bộ dọc 3, và các pha là nhất

quán. Ví dụ, như được thể hiện trên FIG.2A, khoảng tín hiệu của tín hiệu đồng bộ dọc 1 và khoảng tín hiệu của tín hiệu đồng bộ dọc 2 là tương tự như khoảng tín hiệu của tín hiệu đồng bộ dọc 3. Ngoài ra, như được thể hiện trên FIG.2A, các pha của tín hiệu đồng bộ dọc 1, tín hiệu đồng bộ dọc 2, và tín hiệu đồng bộ dọc 3 là nhất quán. Có thể hiểu rằng, trong quá trình thực hiện thực tế, sai số pha có thể có giữa tín hiệu đồng bộ dọc 1, tín hiệu đồng bộ dọc 2, và tín hiệu đồng bộ dọc 3 do các yếu tố khác nhau (ví dụ, hiệu suất xử lý). Cần lưu ý rằng sai số pha được bỏ qua khi tìm hiểu về phương pháp trong phương án này của sáng chế.

Tóm lại, tín hiệu đồng bộ dọc 1, tín hiệu đồng bộ dọc 2, và tín hiệu đồng bộ dọc 3 đều là các tín hiệu rời rạc có chu kỳ. Ví dụ, như được thể hiện trên FIG.2A, có tín hiệu đồng bộ dọc 1 ở khoảng thời gian của một chu kỳ tín hiệu, tín hiệu đồng bộ dọc 2 ở khoảng thời gian của một chu kỳ tín hiệu, và tín hiệu đồng bộ dọc 3 ở khoảng thời gian của một chu kỳ tín hiệu. Các chu kỳ tín hiệu của tín hiệu đồng bộ dọc 1, tín hiệu đồng bộ dọc 2, và tín hiệu đồng bộ dọc 3 có thể đều được coi là chu kỳ đồng bộ T_Z . Nói cách khác, chu kỳ đồng bộ trong phương án này của sáng chế là đối ứng của tỷ lệ khung của thiết bị điện tử.

Cần lưu ý rằng trong các hệ thống hoặc kiến trúc khác nhau, các tên gọi của các tín hiệu đồng bộ dọc có thể là khác nhau. Ví dụ, trong một số hệ thống hoặc kiến trúc, tên gọi của tín hiệu đồng bộ dọc (nói cách khác là, tín hiệu đồng bộ dọc 1) được sử dụng để kích hoạt vẽ của một hoặc nhiều lớp không phải là VSYNC_APP. Tuy nhiên, bất kể tên gọi gì của tín hiệu đồng bộ dọc là, miễn là tín hiệu là tín hiệu đồng bộ với các chức năng tương tự và phù hợp với ý tưởng kỹ thuật của phương pháp được đề xuất trong phương án này của sáng chế, tín hiệu phải nằm trong phạm vi bảo hộ của sáng chế.

Hơn nữa, trong các hệ thống hoặc kiến trúc khác nhau, các định nghĩa của các tín hiệu đồng bộ dọc cũng có thể là khác nhau. Ví dụ, trong một số hệ thống hoặc kiến trúc khác, định nghĩa của tín hiệu đồng bộ dọc 1 có thể là: tín hiệu đồng bộ dọc 1 có thể được sử dụng để kích hoạt kết xuất của một hoặc nhiều lớp; định nghĩa của tín hiệu đồng bộ dọc 2 có thể là: tín hiệu đồng bộ dọc 2 có thể được sử dụng để kích hoạt việc tạo ra khung ảnh dựa trên một hoặc nhiều lớp; và

định nghĩa của tín hiệu đồng bộ dọc 3 có thể là: tín hiệu đồng bộ dọc 3 có thể được sử dụng để kích hoạt hiển thị của khung ảnh. Trong phương án này của sáng chế, định nghĩa của tín hiệu đồng bộ dọc không được giới hạn. Tuy nhiên, bất kể định nghĩa gì của tín hiệu đồng bộ dọc là, miễn là tín hiệu là tín hiệu đồng bộ với các chức năng tương tự và phù hợp với ý tưởng kỹ thuật của phương pháp được đề xuất trong phương án này của sáng chế, tín hiệu phải nằm trong phạm vi bảo hộ của sáng chế.

Để thuận tiện cho việc hiểu, trong phương án này của sáng chế, bằng cách sử dụng ví dụ mà trong đó màn hiển thị là màn chạm, và thao tác của người dùng trên màn hiển thị là hoạt động chạm, thủ tục xử lý phần mềm của thiết bị điện tử trong quá trình từ "nhập hoạt động chạm trên màn chạm bằng ngón tay của người dùng" để "hiển thị hình ảnh tương ứng với thao tác chạm bởi màn chạm" được mô tả dựa vào FIG.2B.

Như được thể hiện trên FIG.2B, thiết bị điện tử có thể bao gồm panen chạm (touch panel, Tp)/trình điều khiển (Driver) TP 10, bộ khung đầu vào (nói cách khác, Input Framework) 20, bộ khung UI (Nói cách khác, UI Framework) 30, bộ khung hiển thị (Nói cách khác, Display Framework) 40, và môđun hiển thị phần cứng 50.

Như được thể hiện trên FIG.2B, thủ tục xử lý phần mềm của thiết bị điện tử có thể bao gồm các bước sau đây từ (1) đến (5). Bước (1): Sau khi TP trong trình điều khiển TP IC/TP 10 chụp thao tác chạm của ngón tay của người dùng trên TP của thiết bị điện tử, trình điều khiển TP báo cáo sự kiện chạm tương ứng cho trung tâm sự kiện. Bước (2): Chuỗi đọc đầu vào của bộ khung đầu vào 20 có thể đọc sự kiện chạm từ trung tâm sự kiện, và sau đó gửi sự kiện chạm đến chuỗi điều phối đầu vào; và chuỗi điều phối đầu vào gửi sự kiện chạm lên đến chuỗi UI trong bộ khung UI 30. Bước (3): Chuỗi UI (ví dụ, khung làm việc) trong bộ khung UI 30 vẽ một hoặc nhiều lớp tương ứng với sự kiện chạm; và chuỗi kết xuất (Render) (ví dụ, khung vẽ) thực hiện kết xuất lớp trên một hoặc nhiều lớp. Chuỗi UI là chuỗi trong đơn vị xử lý trung tâm (Central Processing Unit, CPU) của thiết bị điện tử. Chuỗi kết xuất là chuỗi trong GPU của thiết bị điện tử. Bước (4): Chuỗi

kết hợp (Surface Flinger) trong bộ khung hiển thị 40 thực hiện kết hợp lớp trên một hoặc nhiều lớp được vẽ (Nói cách khác, một hoặc nhiều lớp được kết xuất) để thu nhận khung ảnh. Bước (5): Trình điều khiển hiển thị tinh thể lỏng (Liquid Crystal Display, LCD) của môđun hiển thị phần cứng 50 có thể thu khung ảnh được kết hợp, và LCD hiển thị khung ảnh được kết hợp. Sau khi LCD hiển thị khung ảnh, ảnh được hiển thị bởi LCD có thể được nhận biết bằng mắt người.

Thông thường, để phản hồi thao tác chạm của người dùng trên TP hoặc sự kiện UI, bộ khung UI có thể gọi ra, sau khi tín hiệu đồng bộ dọc 1 tới, chuỗi UI để vẽ một hoặc nhiều lớp tương ứng với sự kiện chạm, và sau đó gọi ra chuỗi kết xuất để kết xuất một hoặc nhiều lớp; sau đó bộ xử lý phần cứng (Hardware Composer, HWC) có thể gọi ra, sau khi tín hiệu đồng bộ dọc 2 tới, chuỗi kết hợp để thực hiện kết hợp lớp trên một hoặc nhiều lớp được vẽ (Nói cách khác, một hoặc nhiều lớp được kết xuất) để thu nhận khung ảnh; và cuối cùng, môđun hiển thị phần cứng có thể làm mới và hiển thị khung ảnh trên LCD sau khi tín hiệu đồng bộ dọc 3 tới. Sự kiện UI có thể được kích hoạt bằng thao tác chạm của người dùng trên TP. Ngoài ra, sự kiện UI có thể được kích hoạt tự động bởi thiết bị điện tử. Ví dụ, khi ứng dụng tiền cảnh của thiết bị điện tử được tự động chuyển đổi giữa các ảnh, sự kiện UI có thể được kích hoạt. Ứng dụng tiền cảnh là ứng dụng tương ứng với màn hình đang được hiển thị trên màn hiển thị của thiết bị điện tử.

TP có thể được phát hiện theo chu kỳ thao tác chạm của người dùng. Sau khi TP phát hiện thao tác chạm, TP có thể đánh thức tín hiệu đồng bộ dọc 1 và tín hiệu đồng bộ dọc 2, để kích hoạt bộ khung UI để thực hiện vẽ lớp và kết xuất dựa trên tín hiệu đồng bộ dọc 1, và kích hoạt bộ xử lý phần cứng HWC để thực hiện kết hợp lớp dựa trên tín hiệu đồng bộ dọc 2. Khoảng phát hiện của TP để phát hiện thao tác chạm tương tự như khoảng tín hiệu T3 của tín hiệu đồng bộ dọc 3 (ví dụ, HW_VSYNC).

Cần lưu ý rằng bộ khung UI theo chu kỳ thực hiện vẽ lớp và kết xuất dựa trên tín hiệu đồng bộ dọc 1; bộ xử lý phần cứng HWC theo chu kỳ thực hiện kết hợp lớp dựa trên tín hiệu đồng bộ dọc 2; và LCD theo chu kỳ thực hiện làm mới khung ảnh dựa trên tín hiệu đồng bộ dọc 3.

Hiện tượng mất khung có thể xuất hiện trong quá trình thực hiện vẽ lớp, kết xuất, và ghi, và làm mới và hiển thị khung ảnh bởi thiết bị điện tử để phản hồi tín hiệu đồng bộ dọc 1, tín hiệu đồng bộ dọc 2, và tín hiệu đồng bộ dọc 3. Cụ thể là, trong quá trình làm mới và hiển thị khung ảnh bởi màn hiển thị, khung của ảnh trông có thể được hiển thị. Do đó, sự tiếp diễn và sự mượt mà của các ảnh được hiển thị trên màn hiển thị được tác động, và trải nghiệm thị giác của người dùng được tác động.

Ví dụ, như được thể hiện trên FIG.2C, ở thời điểm t_1 , tín hiệu đồng bộ dọc 1 tới; để phản hồi tín hiệu đồng bộ dọc 1 ở thời điểm t_1 , thiết bị điện tử thực hiện "drawing_1" và "rendering_1"; ở thời điểm t_2 , tín hiệu đồng bộ dọc 2 tới; để phản hồi tín hiệu đồng bộ dọc 2 ở thời điểm t_2 , thiết bị điện tử thực hiện "image frame composition_1"; ở thời điểm t_3 , tín hiệu đồng bộ dọc 3 tới; và để phản hồi tín hiệu đồng bộ dọc 3 ở thời điểm t_3 , thiết bị điện tử thực hiện "image frame displaying_1". Như được thể hiện trên FIG.2C, ở thời điểm t_2 , tín hiệu đồng bộ dọc 1 tới; để phản hồi tín hiệu đồng bộ dọc 1 ở thời điểm t_2 , thiết bị điện tử thực hiện "drawing_2" và "rendering_2". Như được thể hiện trên FIG.2C, do khoảng thời gian dài được yêu cầu đối với "drawing_2", "drawing_2" và "rendering_2" không thể được hoàn thành trong một chu kỳ đồng bộ (ví dụ, chu kỳ đồng bộ từ t_2 đến t_3). Nói cách khác, thiết bị điện tử không hoàn thành "rendering_2" trước khi tín hiệu đồng bộ dọc 2 đến ở thời điểm t_3 ; do đó, thiết bị điện tử chỉ có thể chờ tín hiệu đồng bộ dọc 2 tới ở thời điểm t_4 , và để phản hồi tín hiệu đồng bộ dọc 2 ở thời điểm t_4 , thực hiện "image frame composition_2". Do đó, thiết bị điện tử có thể cũng chỉ chờ tín hiệu đồng bộ dọc 3 tới ở thời điểm t_5 , và để phản hồi tín hiệu đồng bộ dọc 3 ở thời điểm t_5 , thiết bị điện tử thực hiện "image frame displaying_2".

Tương tự, khoảng thời gian kết xuất lớp bởi chuỗi kết xuất là tương đối dài. Do đó, "vẽ" và "kết xuất" một trong hai không thể được hoàn thành trong một chu kỳ đồng bộ (không được thể hiện trên).

Có thể nhận biết từ FIG.2C rằng, trong chu kỳ đồng bộ từ t_4 đến t_5 , hiện tượng mất khung xuất hiện trong quá trình hiển thị ảnh bởi màn hiển thị, nói cách khác, màn hiển thị hiển thị khung của ảnh trông. Phương pháp trong phương án

này của sáng chế có thể được sử dụng để tránh hiện tượng mất khung trong quá trình hiển thị ảnh, để tránh hiển thị khung của ảnh trống trên màn hiển thị. Nói cách khác, phương pháp trong phương án này của sáng chế có thể được sử dụng để làm giảm xác suất tổn hao khung trong quá trình hiển thị ảnh bởi thiết bị điện tử, đảm bảo sự mượt mà của các ảnh được hiển thị trên màn hiển thị, và cải thiện trải nghiệm thị giác của người dùng.

Ví dụ, phương pháp được đề xuất trong phương án này của sáng chế có thể được thực hiện bởi thiết bị xử lý hình ảnh. Thiết bị có thể là bất kỳ một trong các thiết bị điện tử (ví dụ, thiết bị có thể là thiết bị điện tử 100 được thể hiện trên FIG.1). Ngoài ra, thiết bị có thể cũng là đơn vị xử lý trung tâm (Central Processing Unit, CPU) của thiết bị điện tử, hoặc môđun điều khiển mà nằm trong thiết bị điện tử và được cấu hình để thực hiện phương pháp được đề xuất trong phương án này của sáng chế.

Phương pháp xử lý ảnh được thực hiện bởi thiết bị điện tử (như là điện thoại di động) trong các phương án của sáng chế được sử dụng làm ví dụ để mô tả phương pháp được đề xuất trong các phương án của sáng chế. Trong các phương án của sáng chế, tín hiệu đồng bộ dọc 1 (ví dụ, VSYNC_APP) là tín hiệu đồng bộ theo chiều dọc thứ nhất, tín hiệu đồng bộ dọc 2 (ví dụ, VSYNC_SF) là tín hiệu đồng bộ theo chiều dọc thứ hai, và tín hiệu đồng bộ dọc 3 (ví dụ, HW_VSYNC) là tín hiệu đồng bộ dọc thứ ba.

Phương pháp của sáng chế đề xuất phương pháp xử lý ảnh. Như được thể hiện trên FIG.3, phương pháp xử lý ảnh có thể bao gồm S301 và S302.

S301. Thiết bị điện tử vẽ lớp thứ nhất, kết xuất lớp thứ nhất, và đệm lớp thứ nhất được kết xuất trong hàng đợi SF.

S302. Thiết bị điện tử kết thúc vẽ lớp thứ nhất trước thời điểm thứ nhất, và thiết bị điện tử vẽ lớp thứ hai, kết xuất lớp thứ hai, và đệm lớp thứ hai được kết xuất trong hàng đợi đệm SF trước thời điểm thứ nhất.

Trong một trường hợp của phương án này của sáng chế, thiết bị điện tử bắt đầu để vẽ lớp thứ nhất ở thời điểm tín hiệu đồng bộ dọc 1 tới.

Ví dụ, lớp thứ nhất có thể là lớp 1 được vẽ bởi thiết bị điện tử bằng cách thực hiện "drawing_1" được thể hiện trên FIG.4A, và thiết bị điện tử bắt đầu vẽ lớp 1 ở thời điểm t_1 để phản hồi tín hiệu đồng bộ dọc 1 ở thời điểm t_1 . Lớp thứ hai có thể là lớp 2 được vẽ bởi thiết bị điện tử bằng cách thực hiện "drawing_2" sau thiết bị điện tử thực hiện "drawing_1" được thể hiện trên FIG.4A hoặc FIG.5A để hoàn thành vẽ lớp 1.

Trong một trường hợp khác của phương án này của sáng chế, lớp thứ nhất có thể được vẽ sau khi việc vẽ của một lớp khung được hoàn thành và trước khi tín hiệu đồng bộ dọc 1 tiếp theo tới.

Ví dụ, lớp thứ nhất có thể là lớp 2 được vẽ bởi thiết bị điện tử bằng cách thực hiện "drawing_2" được thể hiện trên FIG.4A. Lớp thứ hai có thể là lớp 3 được vẽ bởi thiết bị điện tử bằng cách thực hiện "drawing_3" sau thiết bị điện tử thực hiện "drawing_2" được thể hiện trên FIG.4A để hoàn thành vẽ lớp 2. Lớp 2 (nói cách khác, lớp thứ nhất) có thể được vẽ bởi thiết bị điện tử ở thời điểm $t_{1,4}$ sau khi vẽ của lớp 1 được hoàn thành (nói cách khác, thiết bị điện tử hoàn thành việc thực hiện "drawing_1") và trước tín hiệu đồng bộ dọc 1 ở thời điểm t_2 tới. Thời điểm $t_{1,4}$ theo sau t_1 và đi trước t_2 . Thời điểm $t_{1,4}$ được thể hiện trên FIG.4A tương tự như thời điểm t_x được thể hiện trên FIG.2C. Ở thời điểm t_x được thể hiện trên FIG.2C, thiết bị điện tử hoàn thành "drawing_1".

Ví dụ khác, lớp thứ nhất có thể là lớp 3 được vẽ bởi thiết bị điện tử bằng cách thực hiện "drawing_3" được thể hiện trên FIG.4A. Lớp thứ hai có thể là lớp 4 được vẽ bởi thiết bị điện tử bằng cách thực hiện "drawing_4" sau thiết bị điện tử thực hiện "drawing_3" được thể hiện trên FIG.4A để hoàn thành vẽ lớp 3. Lớp 3 (nói cách khác, lớp thứ nhất) có thể được vẽ bởi thiết bị điện tử ở thời điểm $t_{2,4}$ sau khi vẽ của lớp 2 được hoàn thành (nói cách khác, thiết bị điện tử hoàn thành việc thực hiện "drawing_2") và trước tín hiệu đồng bộ dọc 1 ở thời điểm t_3 tới. Thời điểm $t_{2,4}$ theo sau t_2 và đi trước t_3 .

Thời điểm thứ nhất là thời điểm khi tín hiệu đồng bộ dọc 1 để kích hoạt thiết bị điện tử để vẽ lớp thứ hai tới.

Ví dụ, khi lớp thứ nhất là lớp 1 được vẽ bởi thiết bị điện tử bằng cách thực hiện "drawing_1" được thể hiện trên FIG.4A, và lớp thứ hai là lớp 2 được vẽ bởi thiết bị điện tử bằng cách thực hiện "drawing_2" được thể hiện trên FIG.4A, thời điểm thứ nhất là t_2 được thể hiện trên FIG.4A. Trong kỹ thuật thông thường, tín hiệu đồng bộ dọc 1 ở thời điểm t_2 được sử dụng để kích hoạt thiết bị điện tử để thực hiện "drawing_2" để vẽ lớp 2.

Ví dụ khác, khi lớp thứ nhất là lớp 2 được vẽ bởi thiết bị điện tử bằng cách thực hiện "drawing_2" được thể hiện trên FIG.4A, và lớp thứ hai là lớp 2 được vẽ bởi thiết bị điện tử bằng cách thực hiện "drawing_3" được thể hiện trên FIG.4A, thời điểm thứ nhất là t_3 được thể hiện trên FIG.4A. Trong kỹ thuật thông thường, tín hiệu đồng bộ dọc 1 ở thời điểm t_3 được sử dụng để kích hoạt thiết bị điện tử để thực hiện "drawing_3" để vẽ lớp 3.

Thông thường, chuỗi UI của thiết bị điện tử theo chu kỳ vẽ lớp dựa trên tín hiệu đồng bộ dọc 1. Do đó, trong kỹ thuật thông thường, thiết bị điện tử thực hiện S301. Ngay cả khi chuỗi UI của thiết bị điện tử đã hoàn thành vẽ lớp thứ nhất, nếu tín hiệu đồng bộ dọc 1 không được phát hiện, chuỗi UI của thiết bị điện tử không vẽ lớp thứ hai. Chuỗi UI của thiết bị điện tử không bắt đầu vẽ lớp thứ hai cho đến khi tín hiệu đồng bộ dọc 1 tiếp theo tới.

Ví dụ, như được thể hiện trên FIG.2C, ở thời điểm t_1 , tín hiệu đồng bộ dọc 1 tới; và để phản hồi tín hiệu đồng bộ dọc 1 ở thời điểm t_1 , chuỗi UI của thiết bị điện tử có thể thực hiện "drawing_1" để vẽ lớp 1 (nói cách khác, lớp thứ nhất), và sau đó chuỗi kết xuất của thiết bị điện tử thực hiện "rendering_1" để kết xuất lớp 1. Chuỗi UI hoàn thành "drawing_1" ở thời điểm t_x được thể hiện trên FIG.2C, tức là, hoàn thành tác vụ vẽ lớp thứ nhất. Tuy nhiên, như được thể hiện trên FIG.2C, ở thời điểm t_2 , tín hiệu đồng bộ dọc 1 tiếp theo tới; và để phản hồi tín hiệu đồng bộ dọc 1 ở thời điểm t_2 , chuỗi UI có thể thực hiện "drawing_2" để vẽ lớp 2 (tức là, lớp thứ hai), và chuỗi kết xuất thực hiện "rendering_2" để kết xuất lớp 2.

Ví dụ, thời điểm thứ nhất là t_2 được thể hiện trên FIG.2C. Như được thể hiện trên FIG.2C, nếu thiết bị điện tử kết thúc vẽ lớp thứ nhất ở thời điểm t_x trước

t_2 (tức là, hoàn thành việc thực hiện "drawing_1"), trong kỹ thuật thông thường, việc vẽ của lớp thứ hai được bắt đầu chỉ khi phản hồi tín hiệu đồng bộ dọc 1 ở thời điểm t_2 (tức là, "drawing_2" được hoàn thành). Do đó, chuỗi UI ở trạng thái nhàn rỗi trong chu kỳ (như là Δt_1) từ t_x đến t_2 được thể hiện trên FIG.2C.

Trong phương án này của sáng chế, chu kỳ nhàn rỗi nêu trên (chu kỳ Δt_1 được thể hiện trên FIG.2C) của chuỗi UI có thể được sử dụng để vẽ lớp thứ hai trước. Do đó, tác vụ vẽ lớp thứ hai có thể được hoàn thành trước, và xác suất mà thiết bị điện tử hoàn thành "rendering_2" trước khi tín hiệu đồng bộ dọc 2 tới ở thời điểm t_3 được thể hiện trên FIG.2C có thể được tăng lên. Theo cách này, xác suất tổn hao khung trong quá trình hiển thị ảnh bởi thiết bị điện tử giảm đi, và sự mượt mà của các ảnh được hiển thị trên màn hiển thị có thể được đảm bảo. Cụ thể là, thiết bị điện tử có thể thực hiện S302. Trong phương án này của sáng chế, phương pháp thực hiện S302 cụ thể bởi thiết bị điện tử được mô tả ở đây.

Trong cách thực hiện của phương án này của sáng chế, khi thiết bị điện tử kết thúc vẽ lớp thứ nhất trước thời điểm thứ nhất, thiết bị điện tử có thể bắt đầu để vẽ lớp thứ hai và kết xuất lớp thứ hai ngay lập tức sau khi hoàn thành vẽ lớp thứ nhất. Cụ thể là, như được thể hiện trên FIG.4B, S302 nêu trên có thể bao gồm S302a.

S302a. Thiết bị điện tử kết thúc vẽ lớp thứ nhất trước thời điểm thứ nhất, và để phản hồi hoàn thành vẽ lớp thứ nhất, thiết bị điện tử vẽ lớp thứ hai, kết xuất lớp thứ hai, và đệm lớp thứ hai được kết xuất trong hàng đợi đệm SF.

Ví dụ, như được thể hiện trên FIG.4A, ở thời điểm t_1 , tín hiệu đồng bộ dọc 1 tới; và để phản hồi tín hiệu đồng bộ dọc 1 ở thời điểm t_1 , chuỗi UI của thiết bị điện tử có thể thực hiện "drawing_1" để vẽ lớp 1 (nói cách khác, lớp thứ nhất), và sau đó chuỗi kết xuất của thiết bị điện tử thực hiện "rendering_1" để kết xuất lớp 1. Chuỗi UI hoàn thành "drawing_1" ở thời điểm $t_{1.4}$ được thể hiện trên FIG.4A, tức là, kết thúc vẽ lớp 1. Để phản hồi việc hoàn thành "drawing_1" ở thời điểm $t_{1.4}$ bởi chuỗi UI được thể hiện trên FIG.4A, chuỗi UI có thể bắt đầu để thực hiện "drawing_2" ở thời điểm $t_{1.4}$ để vẽ lớp 2 (tức là, lớp thứ hai), và chuỗi kết xuất thực hiện "rendering_2" để kết xuất lớp 2, thay vì chờ đợi tín hiệu đồng bộ

dọc 1 ở thời điểm t_2 trước khi bắt đầu để thực hiện "drawing_2" để vẽ lớp 2 ở thời điểm t_2 .

Ví dụ khác, chuỗi UI hoàn thành "drawing_2" ở thời điểm $t_{2,4}$ được thể hiện trên FIG.4A, tức là, kết thúc vẽ lớp 2 (tức là, lớp thứ nhất). Để phản hồi việc hoàn thành "drawing_2" ở thời điểm $t_{2,4}$ bởi chuỗi UI được thể hiện trên FIG.4A, chuỗi UI có thể bắt đầu để thực hiện "drawing_3" ở thời điểm $t_{2,4}$ để vẽ lớp 3 (tức là, lớp thứ hai), và chuỗi kết xuất thực hiện "rendering_2" để kết xuất lớp 3, thay vì chờ đợi tín hiệu đồng bộ dọc 1 ở thời điểm t_3 trước khi bắt đầu để thực hiện "drawing_2" để vẽ lớp 3 ở thời điểm t_3 .

Ví dụ khác, chuỗi UI hoàn thành "drawing_3" ở thời điểm $t_{3,4}$ được thể hiện trên FIG.4A, tức là, kết thúc vẽ lớp 3 (tức là, lớp thứ nhất). Để phản hồi việc hoàn thành "drawing_3" ở thời điểm $t_{3,4}$ bởi chuỗi UI được thể hiện trên FIG.4A, chuỗi UI có thể bắt đầu để thực hiện "drawing_4" ở thời điểm $t_{3,4}$ để vẽ lớp 4 (tức là, lớp thứ hai), và chuỗi kết xuất thực hiện "rendering_4" để kết xuất lớp 4, thay vì chờ đợi tín hiệu đồng bộ dọc 1 ở thời điểm t_4 trước khi bắt đầu để thực hiện "drawing_4" để vẽ lớp 4 ở thời điểm t_4 .

Theo cách này, như được thể hiện trên FIG.4A, "drawing_2" và "rendering_2" có thể được hoàn thành trước tín hiệu đồng bộ dọc 2 ở thời điểm t_3 tới. Theo cách này, thiết bị điện tử (như là chuỗi kết hợp của thiết bị điện tử) có thể thực hiện "image frame composition_2" để phản hồi tín hiệu đồng bộ dọc 2 ở thời điểm t_3 , sao cho thiết bị điện tử (như là LCD của thiết bị điện tử) có thể thực hiện "image frame displaying_2" để phản hồi tín hiệu đồng bộ dọc 3 ở thời điểm t_4 . Việc này có thể giải quyết vấn đề rằng hiện tượng mất khung (tức là, màn hiển thị hiển thị khung của ảnh trống) xảy ra trong quá trình hiển thị ảnh bởi màn hiển thị trong chu kỳ đồng bộ từ t_4 đến t_5 được thể hiện trên FIG.2C.

Trong một cách thực hiện khác của phương án này của sáng chế, ngay cả khi thiết bị điện tử kết thúc vẽ lớp thứ nhất trước thời điểm thứ nhất, thiết bị điện tử có thể không bắt đầu ngay để vẽ lớp thứ hai để phản hồi hoàn thành vẽ lớp thứ nhất. Cụ thể là, như được thể hiện trên FIG.5B, S302 nêu trên có thể bao gồm S302b và S302c.

S302b. Thiết bị điện tử kết thúc vẽ lớp thứ nhất trước thời điểm thứ hai, và thiết bị điện tử bắt đầu vẽ lớp thứ hai ở thời điểm thứ hai, kết xuất lớp thứ hai, và đệm lớp thứ hai được kết xuất trong hàng đợi đệm SF.

Thời điểm thứ hai là thời điểm trong đó phần trăm định trước của khoảng thời gian của tín hiệu đồng bộ dọc 1 để kích hoạt thiết bị điện tử để vẽ lớp thứ nhất đã được tiêu thụ, trong đó phần trăm định trước nhỏ hơn 1. Ví dụ, phần trăm định trước có thể có giá trị bất kỳ như là 50%, 33.33%, hoặc 40%. Phần trăm định trước có thể được cấu hình trước trong thiết bị điện tử, hoặc có thể được đặt bởi người dùng trên thiết bị điện tử. Trong các phương án sau đây, phương pháp của các phương án của sáng chế được mô tả bằng cách giả định phần trăm định trước bằng 33,33% (tức là, $1/3$).

Ví dụ, trong kỹ thuật thông thường, tín hiệu đồng bộ dọc 1 ở thời điểm t_1 được thể hiện trên FIG.5A được sử dụng để kích hoạt thiết bị điện tử để thực hiện "drawing_1" để vẽ lớp 1 (tức là, lớp thứ nhất); và thời điểm thứ hai là thời điểm $t_{1/3}$, mà là thời điểm trong đó phần trăm định trước của khoảng thời gian T_1 của tín hiệu đồng bộ dọc 1 tại t_1 đã được tiêu thụ. Cụ thể là, khoảng thời gian từ t_1 đến $t_{1/3}$ là phần trăm định trước của T_1 . Ví dụ, khoảng thời gian từ t_1 đến $t_{1/3}$ bằng $1/3 T_1$ (tức là, $T_1/3$). Trong ví dụ này, thời điểm thứ nhất là thời điểm t_2 được thể hiện trên FIG.5A, thời điểm thứ hai là thời điểm $t_{1/3}$ được thể hiện trên FIG.5A, và $t_{1/3}$ đi trước t_2 .

Như được thể hiện trên FIG.5A, thiết bị điện tử thực hiện "drawing_1" và kết thúc vẽ lớp 1 (tức là, lớp thứ nhất) ở thời điểm $t_{1.5}$, trong đó $t_{1.5}$ ở trước $t_{1/3}$ (tức là, thời điểm thứ hai). Nói cách khác, thiết bị điện tử kết thúc vẽ lớp 1 trước $t_{1/3}$ (tức là, thời điểm thứ hai). Do đó, thiết bị điện tử có thể thực hiện S302b, và bắt đầu thực hiện "drawing_2" ở $t_{1/3}$ (tức là, thời điểm thứ hai) để vẽ lớp 2 (tức là, lớp thứ hai).

Ví dụ, trong kỹ thuật thông thường, tín hiệu đồng bộ dọc 1 ở t_2 được thể hiện trên FIG.5A được sử dụng để kích hoạt thiết bị điện tử để thực hiện "drawing_2" để vẽ lớp 2 (tức là, lớp thứ nhất); và thời điểm thứ hai là thời điểm $t_{2/3}$, mà là thời điểm trong đó phần trăm định trước của khoảng thời gian T_2 của

tín hiệu đồng bộ dọc 1 tại t_2 đã được tiêu thụ. Cụ thể là, khoảng thời gian từ t_2 đến $t_{2/3}$ bằng $1/3 T_2$, tức là, khoảng thời gian từ t_2 đến $t_{2/3}$ là phần trăm định trước của T_2 . Trong phương án này, thời điểm thứ nhất là t_3 được thể hiện trên FIG.5A, thời điểm thứ hai là $t_{2/3}$ được thể hiện trên FIG.5A, trong đó $t_{2/3}$ ở trước t_3 .

Như được thể hiện trên FIG.5A, thiết bị điện tử thực hiện "drawing_2" và kết thúc vẽ lớp 2 (tức là, lớp thứ nhất) ở thời điểm $t_{2.5}$, trong đó $t_{2.5}$ trước $t_{2/3}$ (tức là, thời điểm thứ hai). Nói cách khác, thiết bị điện tử kết thúc vẽ lớp 2 trước $t_{2/3}$ (tức là, thời điểm thứ hai). Do đó, thiết bị điện tử có thể thực hiện S302b, và bắt đầu thực hiện "drawing_3" ở $t_{2/3}$ (tức là, thời điểm thứ hai) để vẽ lớp 3 (tức là, lớp thứ hai).

S302c. Thiết bị điện tử kết thúc vẽ lớp thứ nhất trước thời điểm thứ nhất và sau thời điểm thứ hai, và để phản hồi hoàn thành vẽ lớp thứ nhất, thiết bị điện tử vẽ lớp thứ hai, kết xuất lớp thứ hai, và đệm lớp thứ hai được kết xuất trong hàng đợi đệm SF.

Ví dụ, trong kỹ thuật thông thường, tín hiệu đồng bộ dọc 1 ở thời điểm t_3 được thể hiện trên FIG.5A được sử dụng để kích hoạt thiết bị điện tử để thực hiện "drawing_3" để vẽ lớp 3 (tức là, lớp thứ nhất); và thời điểm thứ hai là thời điểm $t_{3/3}$, tức là, thời điểm có phần trăm định trước của việc tiêu thụ thời gian của khoảng thời gian T_3 của tín hiệu đồng bộ dọc 1 ở thời điểm t_3 . Cụ thể là, khoảng thời gian từ t_3 đến $t_{3/3}$ bằng $T_3/3$, tức là, khoảng thời gian từ t_3 đến $t_{3/3}$ là phần trăm định trước của T_3 . Trong phương án này, thời điểm thứ nhất là t_4 được thể hiện trên FIG.5A, thời điểm thứ hai là $t_{3/3}$ được thể hiện trên FIG.5A, và $t_{3/3}$ trước t_4 .

Như được thể hiện trên FIG.5A, thiết bị điện tử thực hiện "drawing_3" và kết thúc vẽ lớp 3 ở thời điểm $t_{3.5}$, trong đó $t_{3.5}$ sau $t_{3/3}$ (tức là, thời điểm thứ hai) và trước t_4 (tức là, thời điểm thứ nhất). Do đó, thiết bị điện tử có thể thực hiện S302c, và để phản hồi hoàn thành vẽ lớp 3 bởi thiết bị điện tử ở thời điểm $t_{3.5}$, thực hiện "drawing_4" ở thời điểm $t_{3.5}$ để vẽ lớp 4 (tức là, lớp thứ hai).

Trong phương án này của sáng chế, thiết bị điện tử có thể đệm lớp được kết xuất trong hàng đợi đệm SF (Buffer). Bộ đệm SF có thể đệm các lớp được kết xuất trong hàng đợi theo quy tắc "một vào một ra".

Ví dụ, dựa vào FIG.5A, như được thể hiện trên FIG.6, chuỗi kết xuất của thiết bị điện tử thực hiện "rendering_1" được thể hiện trên FIG.5A để thu nhận lớp được kết xuất 1; chuỗi kết xuất có thể chèn lớp được kết xuất 1 vào bộ đệm SF; sau đó chuỗi kết xuất của thiết bị điện tử thực hiện "rendering_2" được thể hiện trên FIG.5A để thu nhận lớp được kết xuất 2; chuỗi kết xuất có thể chèn lớp được kết xuất 2 vào bộ đệm SF; sau đó chuỗi kết xuất của thiết bị điện tử thực hiện "rendering_3" được thể hiện trên FIG.5A để thu nhận lớp được kết xuất 3; và chuỗi kết xuất có thể chèn lớp được kết xuất 3 vào bộ đệm SF. Bộ đệm SF đệm lớp 1, lớp 2, và lớp 3 theo quy tắc "một vào một ra". Nói cách khác, các lớp trong bộ đệm SF được thể hiện trên FIG.6 được xếp hàng theo thứ tự lớp 1, lớp 2, và lớp 3, và biến đổi theo thứ tự lớp 1, lớp 2, và lớp 3. Như được thể hiện trên FIG.3, FIG.4B, hoặc FIG.5B, sau bước S301 hoặc S302 nêu trên, phương pháp trong phương án này của sáng chế có thể còn bao gồm S303 và S304.

S303. Thiết bị điện tử thực hiện, để phản hồi tín hiệu đồng bộ dọc 2, kết hợp lớp trên lớp được đệm trong hàng đợi đệm SF để thu nhận khung ảnh, và đệm khung ảnh được kết hợp.

S304. Thiết bị điện tử làm mới và hiển thị khung ảnh được đệm để phản hồi tín hiệu đồng bộ dọc 3.

Ví dụ, ở thời điểm t_2 được thể hiện trên FIG.4A hoặc FIG.5A, tín hiệu đồng bộ dọc 2 tới; để phản hồi tín hiệu đồng bộ dọc 2 ở thời điểm t_2 , chuỗi kết hợp của thiết bị điện tử có thể thực hiện "image frame composition_1" để thực hiện kết hợp lớp trên lớp được kết xuất 1, để thu nhận khung ảnh 1; ở thời điểm t_3 được thể hiện trên FIG.4A hoặc FIG.5A, tín hiệu đồng bộ dọc 3 tới; và để phản hồi tín hiệu đồng bộ dọc 3 ở thời điểm t_3 , LCD của thiết bị điện tử có thể thực hiện "image frame displaying_1" để làm mới và hiển thị khung ảnh 1.

Ở thời điểm t_3 được thể hiện trên FIG.4A hoặc FIG.5A, tín hiệu đồng bộ dọc 2 tới; để phản hồi tín hiệu đồng bộ dọc 2 ở thời điểm t_3 , chuỗi kết hợp của thiết bị điện tử có thể thực hiện "image frame composition_2" để thực hiện kết hợp lớp trên lớp được kết xuất 2, để thu nhận khung ảnh 2; ở thời điểm t_4 được thể hiện trên FIG.4A hoặc FIG.5A, tín hiệu đồng bộ dọc 3 tới; và để phản hồi tín

hiệu đồng bộ dọc 3 ở thời điểm t_4 , LCD của thiết bị điện tử có thể thực hiện "image frame displaying_2" để làm mới và hiển thị khung ảnh 2.

Ở thời điểm t_4 được thể hiện trên FIG.4A hoặc FIG.5A, tín hiệu đồng bộ dọc 2 tới; để phản hồi tín hiệu đồng bộ dọc 2 ở thời điểm t_4 , chuỗi kết hợp của thiết bị điện tử có thể thực hiện "image frame composition_3" để thực hiện kết hợp lớp trên lớp được kết xuất 3, để thu nhận khung ảnh 3; ở thời điểm t_5 được thể hiện trên FIG.4A hoặc FIG.5A, tín hiệu đồng bộ dọc 3 tới; và để phản hồi tín hiệu đồng bộ dọc 3 ở thời điểm t_5 , LCD của thiết bị điện tử có thể thực hiện "image frame displaying_3" để làm mới và hiển thị khung ảnh 3.

Trong phương án này của sáng chế, "lớp được đệm" được mô tả trong S303 dựa vào lớp được đệm trong bộ đệm SF, như là lớp được đệm trong bộ đệm SF được thể hiện trên FIG.6. Ví dụ, để phản hồi tín hiệu đồng bộ dọc 2 ở thời điểm t_2 được thể hiện trên FIG.4A hoặc FIG.5A, chuỗi kết hợp của thiết bị điện tử có thể thu nhận lớp 1 từ bộ đệm SF được thể hiện trên FIG.6 (tức là, lớp 1 được đảo hàng từ bộ đệm SF), và thực hiện "image frame composition_1" để thực hiện kết hợp lớp trên lớp được kết xuất 1, để thu nhận khung ảnh 1.

"Việc đệm khung ảnh" được mô tả trong S303 dựa vào đệm khung ảnh được kết hợp thành bộ đệm khung (Frame). Bộ đệm khung có thể đệm các khung ảnh trong hàng đợi theo quy tắc "ra trước vào trước". Ví dụ, khung ảnh 1 được thu nhận bởi chuỗi kết hợp của thiết bị điện tử bằng cách thực hiện "image frame composition_1" được thể hiện trên FIG.4A hoặc FIG.5A có thể được chèn vào bộ đệm khung được thể hiện trên FIG.7A. Sau đó chuỗi kết hợp của thiết bị điện tử thực hiện "image frame composition_2" được thể hiện trên FIG.4 hoặc FIG.5A để thu nhận khung ảnh 2 mà tiếp tục được chèn vào bộ đệm khung được thể hiện trên FIG.7A; và sau đó chuỗi kết hợp của thiết bị điện tử thực hiện "image frame composition_3" được thể hiện trên FIG.4A hoặc FIG.5A để thu nhận khung ảnh 3 mà có thể được chèn vào bộ đệm khung được thể hiện trên FIG.7A.

Bộ đệm khung đệm khung ảnh 1, khung ảnh 2, và khung ảnh 3 theo quy tắc "vào trước ra trước". Nói cách khác, các lớp trong bộ đệm khung được thể hiện trên FIG.7A được xếp hàng theo thứ tự của khung ảnh 1, khung ảnh 2, và

khung ảnh 3, và đảo hàng theo thứ tự của khung ảnh 1, khung ảnh 2, và khung ảnh 3. Tức là, thiết bị điện tử thực hiện S304, và để phản hồi tín hiệu đồng bộ dọc 3, có thể làm mới và hiển thị các khung ảnh được đệm trong bộ đệm khung theo quy tắc "vào trước ra trước".

Tóm lại, trong kỹ thuật thông thường, như được thể hiện trên FIG.2C, chuỗi UI của thiết bị điện tử được kích hoạt bởi tín hiệu đồng bộ dọc 1 để thực hiện tác vụ vẽ lớp; và chuỗi UI có thể thực hiện chỉ một tác vụ vẽ lớp trong một chu kỳ đồng bộ (tức là, trong một khung). Tuy nhiên, trong phương án này của sáng chế, chuỗi UI thực hiện tác vụ vẽ lớp mà không được kích hoạt bởi tín hiệu đồng bộ dọc 1; và chuỗi UI có thể thực hiện các tác vụ vẽ lớp trong một chu kỳ đồng bộ (tức là, trong một khung). Cụ thể là, như được thể hiện trên FIG.4A hoặc FIG.5A, sau khi chuỗi UI hoàn thành thực hiện tác vụ vẽ lớp, chuỗi UI có thể sử dụng khoảng nhàn rỗi để thực hiện trước tác vụ vẽ lớp tiếp theo. Theo cách này, chuỗi UI có thể thực hiện các tác vụ vẽ lớp trong chu kỳ đồng bộ (tức là, nằm trong một khung).

FIG.7B là sơ đồ định thời để vẽ nhiều lớp khung bởi thiết bị điện tử, khi được chụp bởi người có trình độ trung bình trong lĩnh vực kỹ thuật bằng cách sử dụng công cụ SysTrace chung của Android (Android®) khi thiết bị điện tử thực hiện giải pháp của kỹ thuật thông thường. FIG.7C là sơ đồ định thời để vẽ nhiều lớp khung bởi thiết bị điện tử, khi được chụp bởi người có trình độ trung bình trong lĩnh vực kỹ thuật bằng cách sử dụng công cụ SysTrace khi thiết bị điện tử thực hiện phương án này của sáng chế. Ở đây, bằng cách so sánh FIG.7B và FIG.7C trong phương án này của sáng chế, giải pháp của phương án này của sáng chế và giải pháp của kỹ thuật thông thường có thể được phân biệt. Đối với phần mô tả chi tiết của công cụ SysTrace, viện dẫn tới phần mô tả chi tiết trong kỹ thuật thông thường. Các chi tiết không được mô tả ở đây.

Giả định rằng tỷ lệ làm mới màn hình của thiết bị điện tử là 90 Hz, và rằng khoảng tín hiệu của tín hiệu đồng bộ dọc 1 là 11,11 ms. Bằng cách thực hiện giải pháp của kỹ thuật thông thường, thiết bị điện tử vẽ một lớp khung để phản hồi một tín hiệu đồng bộ dọc 1, và vẽ lớp khung tiếp theo để phản hồi tín hiệu

đồng bộ dọc 1 tiếp theo. Do đó, khoảng khung giữa hai lớp khung liền kề bằng khoảng tín hiệu của tín hiệu đồng bộ dọc 1 (ví dụ, 11,11 ms). Khi khoảng thời gian để vẽ một lớp khung dài hơn khoảng tín hiệu, khoảng khung giữa lớp này và lớp khung tiếp theo dài hơn khoảng tín hiệu của tín hiệu đồng bộ dọc 1 (ví dụ, 11,11 ms). Nói cách khác, khi giải pháp của kỹ thuật thông thường được thực hiện, khoảng khung giữa hai lớp khung liền kề ngắn hơn so với khoảng tín hiệu của tín hiệu đồng bộ dọc 1. Như được thể hiện trên FIG.7B, khoảng khung giữa hai lớp liền kề dài hơn hoặc bằng 11,11 ms. Ví dụ, khoảng khung giữa hai lớp liền kề là 11,35 ms, trong đó 11,35 ms lớn hơn 11,11 ms.

Bằng cách thực hiện giải pháp của phương án này của sáng chế, thiết bị điện tử có thể vẽ lớp khung tiếp theo để phản hồi hoàn thành vẽ một lớp khung, mà không đợi tín hiệu đồng bộ dọc 1. Do đó, khoảng khung giữa hai lớp khung liền kề ngắn hơn khoảng tín hiệu của tín hiệu đồng bộ dọc 1 (ví dụ, 11,11 ms). Khi khoảng thời gian để vẽ một lớp khung tương đối dài, khoảng khung giữa lớp này và lớp khung tiếp theo có thể dài hơn hoặc bằng khoảng tín hiệu của tín hiệu đồng bộ dọc 1 (ví dụ, 11,11 ms). Nói cách khác, khi giải pháp của phương án này của sáng chế được thực hiện, khoảng khung giữa hai lớp khung liền kề có thể ngắn hơn so với khoảng tín hiệu của tín hiệu đồng bộ dọc 1. Như được thể hiện trên FIG.7C, khoảng khung giữa hai lớp liền kề là 1,684 ms, trong đó 1,684 ms nhỏ hơn 11,11 ms.

Trong phương án này của sáng chế, sau thiết bị điện tử hoàn thành thực hiện một tác vụ vẽ lớp, thiết bị điện tử có thể tiếp tục thực hiện tác vụ vẽ lớp tiếp theo, thay vì đợi tín hiệu đồng bộ dọc 1 tới trước khi thực hiện tác vụ vẽ lớp tiếp theo. Nói cách khác, thiết bị điện tử có thể sử dụng khoảng nhàn rỗi (chu kỳ Δt_1 được thể hiện trên FIG.2C) của chuỗi UI để thực hiện trước tác vụ vẽ lớp tiếp theo. Theo cách này, các tác vụ vẽ và kết xuất lớp có thể được hoàn thành trước, xác suất tổn hao khung trong quá trình hiển thị ảnh bởi thiết bị điện tử có thể giảm đi, sự mượt mà của các ảnh được hiển thị trên màn hiển thị có thể được đảm bảo, và trải nghiệm thị giác của người dùng có thể được cải thiện.

Trong kỹ thuật thông thường, để phản hồi thao tác chạm của người dùng trên TP hoặc sự kiện UI, thiết bị điện tử có thể bắt đầu quá trình vẽ lớp, kết xuất, kết hợp, và hiển thị khung ảnh dựa trên tín hiệu đồng bộ dọc. Trong phương án này của sáng chế, để phản hồi thao tác chạm của người dùng trên TP hoặc sự kiện UI, thiết bị điện tử có thể cũng bắt đầu quá trình vẽ lớp, kết xuất, kết hợp, và hiển thị khung ảnh dựa trên tín hiệu đồng bộ dọc. Sự khác biệt giữa giải pháp của phương án này của sáng chế và kỹ thuật thông thường là: sau khi bắt đầu quá trình nêu trên, thiết bị điện tử có thể không tiếp tục thực hiện tác vụ vẽ lớp dựa trên tín hiệu đồng bộ dọc 1; thay vào đó, để phản hồi kết thúc tác vụ vẽ lớp trước đó, tiếp tục thực hiện tác vụ vẽ lớp tiếp theo.

Tuy nhiên, trong phương án này của sáng chế, thiết bị điện tử không thực hiện vẽ lớp, kết xuất, kết hợp, và hiển thị khung ảnh cho tất cả các thao tác chạm hoặc các sự kiện UI theo quá trình của S301 đến S304. Trong phương án này của sáng chế, khi ảnh được hiển thị bởi thiết bị điện tử được kích hoạt bởi thao tác chạm hoặc sự kiện UI là "ảnh động xác định", thiết bị điện tử có thể thực hiện vẽ lớp, kết xuất, kết hợp, và hiển thị khung ảnh theo quá trình của S301 đến S304.

Cụ thể là, trước S301 nêu trên, phương pháp trong phương án này của sáng chế có thể còn bao gồm: thiết bị điện tử thu sự kiện UI thứ nhất. Để phản hồi sự kiện UI thứ nhất, thiết bị điện tử có thể đánh thức tín hiệu đồng bộ dọc. Sau khi đánh thức tín hiệu đồng bộ dọc, thiết bị điện tử có thể thực hiện S301 đến S304. Sự kiện UI thứ nhất được sử dụng để kích hoạt thiết bị điện tử để hiển thị nội dung ảnh thiết lập trước hoặc hiển thị nội dung ảnh theo cách thức thiết lập trước. Nội dung ảnh thiết lập trước hoặc nội dung ảnh được hiển thị theo cách thức định sẵn có thể được coi là "ảnh động xác định".

Theo cách thực hiện, sự kiện UI thứ nhất có thể là thao tác người dùng được thu bởi thiết bị điện tử. Trong cách thực hiện này, sự kiện UI thứ nhất là thao tác người dùng (như là hoạt động chạm) mà có thể kích hoạt thiết bị điện tử để hiển thị nội dung ảnh được xác định trước. Nói cách khác, nội dung ảnh được hiển thị bởi thiết bị điện tử được kích hoạt bởi sự kiện UI thứ nhất có thể được xác định

trước bởi thiết bị điện tử. Do đó, thiết bị điện tử có thể sử dụng khoảng nhân rồi của chuỗi UI để thực hiện tác vụ vẽ lớp trước.

Ví dụ, sự kiện UI thứ nhất có thể là thao tác ném (Fling) (cũng được gọi là cử chỉ ném) được nhập bởi người dùng trên màn hiển thị (ví dụ, màn chạm) của thiết bị điện tử. Thiết bị điện tử thu cử chỉ ném được nhập bởi người dùng, và ngón tay của người dùng trượt trên màn hiển thị. Sau khi ngón tay rời khỏi màn hiển thị, ảnh động được hiển thị trên màn hiển thị vẫn trượt theo hướng trượt của ngón tay theo "quán tính" cho đến khi dừng lại. Nói cách khác, dựa trên quán tính của cử chỉ ném, thiết bị điện tử có thể tính toán nội dung ảnh cần được hiển thị bởi thiết bị điện tử. Trong trường hợp này, thiết bị điện tử có thể sử dụng khoảng nhân rồi của chuỗi UI để thực hiện tác vụ vẽ lớp trước.

Ví dụ, FIG.7D là sơ đồ định thời để vẽ nhiều lớp khung bởi thiết bị điện tử, khi được chụp bởi người có hiểu biết trung bình trong lĩnh vực kỹ thuật bằng cách sử dụng công cụ SysTrace trong quá trình mà trong đó thiết bị điện tử thu và phản hồi thao tác ném (Fling).

Việc thiết bị điện tử thu và phản hồi thao tác ném có thể được chia thành bốn giai đoạn: rơi xuống (Down), di chuyển (Move), nâng lên (Up), và ném (Fling), như được thể hiện trên FIG.7D. "Down" được thể hiện trên FIG.7D nghĩa là ngón tay của người dùng rơi xuống trên màn hiển thị (ví dụ, màn chạm) của thiết bị điện tử, và thiết bị điện tử có thể phát hiện rằng ngón tay của người dùng đi xuống (Down). "Move" được thể hiện trên FIG.7D nghĩa là ngón tay của người dùng trượt trên màn hiển thị sau rơi xuống trên màn hiển thị, và thiết bị điện tử có thể phát hiện chuyển động (Move) của ngón tay của người dùng. "Up" được thể hiện trên FIG.7D nghĩa là ngón tay của người dùng rời khỏi màn hiển thị sau khi trượt một đoạn trên màn hiển thị, tức là, ngón tay được nhấc lên khỏi màn hiển thị, và thiết bị điện tử có thể phát hiện rằng ngón tay của người dùng đi lên (Up). "Fling" được thể hiện trên FIG.7D nghĩa là sau người dùng nhấc ngón tay, ảnh động được hiển thị trên màn hiển thị vẫn trượt theo hướng trượt của ngón tay với "quán tính".

Có thể hiểu rằng khi ngón tay của người dùng được nhắc lên (Up), quỹ đạo của việc ném có thể được xác định dựa trên quán tính chuyển động theo hướng trượt trước ngón tay của người dùng được nhắc lên, nghĩa là quỹ đạo của việc ném có thể được ước lượng. Do đó, ở giai đoạn ném được thể hiện trên FIG.7D, thiết bị điện tử có thể vẽ trước lớp. Như được thể hiện trên FIG.7D, khoảng khung giữa hai lớp liên kế trong khoảng thời gian từ thời điểm t_0 đến thời điểm t_p , và khoảng khung giữa hai lớp liên kế trong khoảng thời gian từ t_p đến t_q là tương đối ngắn, ngắn hơn so với khoảng khung giữa hai lớp liên kế ở các thời điểm khác. Khoảng khung giữa hai lớp liên kế ở các thời điểm khác bằng khoảng tín hiệu của tín hiệu đồng bộ dọc 1. Có thể biết rằng, ở giai đoạn ném được thể hiện trên FIG.7D, thiết bị điện tử vẽ trước ít nhất hai lớp.

Ví dụ, sự kiện UI thứ nhất cũng là thao tác chạm của người dùng trên điều khiển đặt trước trong ứng dụng tiền cảnh. Ứng dụng tiền cảnh là ứng dụng tương ứng với màn hình đang được hiển thị trên màn hiển thị của thiết bị điện tử. Nội dung ảnh cần được hiển thị bởi thiết bị điện tử để phản hồi thao tác chạm của người dùng trên điều khiển đặt trước được xác định trước. Do đó, thiết bị điện tử có thể sử dụng khoảng nhàn rỗi của chuỗi UI để thực hiện tác vụ vẽ lớp trước.

Ví dụ, giả định rằng thiết bị điện tử là điện thoại di động, điện thoại di động hiển thị màn hình nhật ký cuộc gọi 801 của ứng dụng điện thoại được thể hiện trên FIG.8A(a). Sự kiện UI thứ nhất có thể là thao tác chạm của người dùng trên điều khiển đặt trước "Contacts" 802 trong màn hình nhật ký cuộc gọi 801. Thao tác chạm của người dùng trên điều khiển đặt trước "contacts" 802 được sử dụng để kích hoạt điện thoại di động để hiển thị màn hình Contacts, ví dụ, màn hình danh bạ 803 được thể hiện trên FIG.8A(b). Màn hình danh bạ được xác định trước. Do đó, để phản hồi thao tác chạm của người dùng trên điều khiển đặt trước "Contacts" 802, điện thoại di động có thể đánh thức tín hiệu đồng bộ dọc, và thực hiện phương pháp trong phương án này của sáng chế.

Ví dụ khác, giả định rằng thiết bị điện tử là điện thoại di động, điện thoại di động hiển thị màn hình chính 804 được thể hiện trên FIG.8B(a). Màn hình chính 804 bao gồm biểu tượng 805 của ứng dụng cài đặt. Sự kiện UI thứ nhất có

thể là thao tác chạm của người dùng trên biểu tượng 805 của ứng dụng cài đặt được thể hiện trên FIG.8B(a). Thao tác chạm của người dùng trên biểu tượng 805 của ứng dụng cài đặt (tức là, điều khiển đặt trước) được sử dụng để kích hoạt điện thoại di động để hiển thị màn hình cài đặt, ví dụ, màn hình cài đặt 806 được thể hiện trên FIG.8B(b). Màn hình cài đặt 806 được xác định trước. Do đó, để phản hồi thao tác chạm của người dùng trên biểu tượng 805 của ứng dụng cài đặt, điện thoại di động có thể đánh thức tín hiệu đồng bộ dọc, và thực hiện phương pháp trong phương án này của sáng chế.

Thêm vào đó, màn hình được hiển thị bởi điện thoại di động để phản hồi thao tác chạm của người dùng trên một số tùy chọn chức năng (như là tùy chọn mạng di động hoặc tùy chọn mật khẩu màn hình khóa) trong màn hình cài đặt 806 cũng được xác định trước. Ví dụ, để phản hồi thao tác chạm của người dùng trên tùy chọn mạng di động trong màn hình cài đặt 806, điện thoại di động có thể hiển thị màn hình cài đặt mạng di động. Màn hình cài đặt mạng di động được xác định trước. Do đó, để phản hồi thao tác chạm của người dùng trên một số tùy chọn chức năng trong màn hình cài đặt, điện thoại di động có thể đánh thức tín hiệu đồng bộ dọc, và thực hiện phương pháp trong phương án này của sáng chế.

Ví dụ khác, giả định rằng thiết bị điện tử là điện thoại di động, điện thoại di động hiển thị màn hình chính 804 được thể hiện trên FIG.8C(a). Màn hình chính 804 bao gồm biểu tượng 807 của ứng dụng video **. Sự kiện UI thứ nhất có thể là thao tác chạm của người dùng trên biểu tượng 807 của ứng dụng video được thể hiện trên FIG.8C(a). Thao tác chạm của người dùng trên biểu tượng 807 của ứng dụng video ** (tức là, điều khiển đặt trước) được sử dụng để kích hoạt điện thoại di động để hiển thị trang chủ của ứng dụng video **. Thông thường, trước điện thoại di động hiển thị trang chủ của ứng dụng video **, trang quảng cáo của ứng dụng video ** được thể hiện trên FIG.8C(b) có thể được hiển thị. Trang quảng cáo của ứng dụng video ** được xác định trước. Do đó, để phản hồi thao tác chạm của người dùng trên biểu tượng 807 của ứng dụng video **, điện thoại di động có thể đánh thức tín hiệu đồng bộ dọc, và thực hiện phương pháp trong phương án này của sáng chế.

Trong cách thực hiện khác, sự kiện UI thứ nhất có thể là sự kiện UI tự động được kích hoạt bởi thiết bị điện tử. Ví dụ, khi ứng dụng tiền cảnh của thiết bị điện tử được tự động chuyển đổi giữa các ảnh, sự kiện UI có thể được kích hoạt. Ứng dụng tiền cảnh là ứng dụng tương ứng với màn hình đang được hiển thị trên màn hiển thị của thiết bị điện tử.

Trong phương án này của sáng chế, khi thiết bị điện tử hiển thị "ảnh động xác định" để phản hồi sự kiện UI thứ nhất, thiết bị điện tử có thể thực hiện vẽ lớp, kết xuất, kết hợp, và hiển thị khung ảnh theo quá trình của S301 đến S304. Theo cách này, trong khi sự chính xác của nội dung được hiển thị bởi thiết bị điện tử được đảm bảo, xác suất tổn hao khung trong quá trình hiển thị ảnh bởi thiết bị điện tử có thể giảm đi, sự mượt mà của các ảnh được hiển thị trên màn hiển thị có thể được đảm bảo, và trải nghiệm thị giác của người dùng có thể được cải thiện.

Trong các phương án khác, sau thiết bị điện tử cho phép chức năng đặt trước hoặc vào chế độ đặt trước, thiết bị điện tử có thể thực hiện vẽ lớp, kết xuất, kết hợp, và hiển thị khung ảnh theo quá trình của S301 đến S304. Ví dụ, chức năng đặt trước có thể cũng được hiểu là chức năng vẽ trước, chức năng tiền xử lý, hoặc chức năng xử lý lớp thông minh. Chế độ đặt trước có thể cũng được hiểu là chế độ vẽ trước, chế độ tiền xử lý, chế độ xử lý lớp thông minh, hoặc loại tương tự.

Thiết bị điện tử có thể cho phép chức năng đặt trước hoặc vào chế độ đặt trước để phản hồi thao tác của người dùng để cho phép tùy chọn đặt trước trong thiết bị điện tử. Ví dụ, tùy chọn đặt trước có thể là chuyển đổi chức năng của màn hình cài đặt của thiết bị điện tử.

Có thể được hiểu từ phương án nêu trên rằng các lớp được kết xuất bởi chuỗi kết xuất của thiết bị điện tử được đệm trong bộ đệm SF, và để phản hồi tín hiệu đồng bộ dọc 2, chuỗi kết hợp theo trình tự thực hiện kết hợp lớp trên các lớp được đệm trong bộ đệm SF. Thông thường, lên đến N lớp khung có thể được đệm trong bộ đệm SF của thiết bị điện tử. Ví dụ, $N=2$ hoặc $N=3$. Tuy nhiên, đối với giải pháp nêu trên của phương án này của sáng chế, nếu bộ đệm SF của thiết bị điện tử chỉ có thể đệm hai lớp khung, có thể có vấn đề rằng lớp được vẽ và được

kết xuất trước bởi thiết bị điện tử không thể được đệm trong bộ đệm SF. Do đó, lớp được vẽ và được kết xuất bởi thiết bị điện tử trước tràn ra vì không gian đệm của bộ đệm SF là không đủ.

Ví dụ, dựa vào FIG.9 và FIG.10A đến FIG.10D, FIG.10 là sơ đồ quy tắc giản lược của việc vẽ lớp, kết xuất, kết hợp, và hiển thị khung ảnh trong phương pháp trong phương án này của sáng chế; và FIG.10A đến FIG.10D thể hiện xếp hàng và giải xếp hàng của các lớp trong bộ đệm SF trong quá trình thực hiện phương pháp bởi thiết bị điện tử in FIG.9.

Như được thể hiện trên FIG.9, chuỗi UI của thiết bị điện tử có thể thực hiện "drawing_A" để vẽ lớp A để phản hồi tín hiệu đồng bộ dọc 1 ở thời điểm t_1 , và sau đó chuỗi kết xuất có thể thực hiện "rendering_A" để kết xuất lớp A. Chuỗi kết xuất của thiết bị điện tử hoàn thành thực hiện "rendering_A" ở thời điểm t_A được thể hiện trên FIG.9 hoặc FIG.10A. Ở thời điểm t_A , như được thể hiện trên FIG.10A, lớp được kết xuất A được xếp hàng trong bộ đệm SF.

Như được thể hiện trên FIG.9, ở thời điểm t_2 trước thời điểm t_B , tín hiệu đồng bộ dọc 2 tới, và để phản hồi tín hiệu đồng bộ dọc 2 ở thời điểm t_2 , chuỗi kết hợp của thiết bị điện tử có thể thực hiện "image frame composition_A"; do đó, ở thời điểm t_2 , như được thể hiện trên FIG.10A, lớp A được giải xếp hàng từ bộ đệm SF, và chuỗi kết hợp thực hiện "image frame composition_A".

Ở thời điểm t_B được thể hiện trên FIG.9, chuỗi kết xuất hoàn thành thực hiện "rendering_B"; do đó, như được thể hiện trên FIG.10B, lớp được kết xuất B được xếp hàng trong bộ đệm SF ở thời điểm t_B . Ở thời điểm t_C được thể hiện trên FIG.9, chuỗi kết xuất hoàn thành thực hiện "rendering_C"; do đó, như được thể hiện trên FIG.10B, lớp được kết xuất C được xếp hàng trong bộ đệm SF ở thời điểm t_C .

Thêm vào đó, ở thời điểm t_D được thể hiện trên FIG.9, chuỗi kết xuất hoàn thành thực hiện "rendering_D"; do đó, như được thể hiện trên FIG.10B, lớp được kết xuất D được xếp hàng trong bộ đệm SF ở thời điểm t_D . Tuy nhiên, ở thời điểm t_3 sau thời điểm t_D , tín hiệu đồng bộ dọc 2 tiếp theo (nói cách khác, tín hiệu đồng bộ dọc 2 tiếp theo sau thời điểm t_2) tới, lớp B được thể hiện trên FIG.10B

được giải xếp hàng từ bộ đệm SF, và chuỗi kết hợp thực hiện "image frame composition_B". Nói cách khác, khi lớp D được xếp hàng trong bộ đệm SF ở thời điểm t_D , lớp B không được giải xếp hàng bởi chuỗi kết hợp bằng cách thực hiện "image frame composition_B". Trong trường hợp này, như được thể hiện trên FIG.10C, lớp D được xếp hàng trong bộ đệm SF ở thời điểm t_D , và lớp B được khiến giải xếp hàng từ bộ đệm SF ở thời điểm t_D , tức là, lớp B tràn ra từ bộ đệm SF ở thời điểm t_D .

Do đó, để phản hồi tín hiệu đồng bộ dọc 2 ở thời điểm t_3 được thể hiện trên FIG.9, chỉ lớp C được thể hiện trên FIG.10D có thể được giải xếp hàng từ bộ đệm SF, và chuỗi kết hợp thực hiện "image frame composition_C". Như có thể biết được từ FIG.9, do việc tràn ra của lớp C được thể hiện trên FIG.10C, thiết bị điện tử thực hiện "image frame displaying_A" trong chu kỳ đồng bộ từ thời điểm t_3 đến thời điểm t_4 để làm mới và hiển thị khung ảnh A, và sau đó trực tiếp làm mới và thực hiện "image frame displaying_C" để làm mới và hiển thị khung ảnh C trong khung tiếp theo (tức là, chu kỳ đồng bộ từ thời điểm t_4 đến thời điểm t_5), thay cho việc làm mới và hiển thị khung ảnh B tương ứng với "rendering_B". Kết quả là, hiện tượng mất khung xảy ra, tính liên tục của các ảnh được hiển thị bởi thiết bị điện tử được tác động, và trải nghiệm thị giác của người dùng được tác động.

Để giải quyết vấn đề rằng việc tràn lớp trong bộ đệm SF tác động đến tính liên tục của các ảnh được hiển thị bởi thiết bị điện tử, thiết bị điện tử có thể còn mở rộng không gian đệm của bộ đệm SF. Ví dụ, thiết bị điện tử có thể đặt không gian đệm của bộ đệm SF là $M+p$ khung.

Trong một số phương án, kích thước của không gian đệm của bộ đệm SF (tức là, $M+p$) có thể được xác định dựa trên số lượng khung bị mất bởi thiết bị điện tử trong thời gian thiết lập trước. M là kích cỡ của không gian đệm của bộ đệm SF trước việc cài đặt; và p là số lượng khung bị mất bởi thiết bị điện tử trong thời gian đặt trước.

Cụ thể là, thiết bị điện tử có thể đếm số lượng khung bị mất trong quá trình thực hiện sự kiện UI thứ nhất bởi thiết bị điện tử trong thời gian đặt trước,

và đặt kích cỡ của không gian đệm của bộ đệm SF (tức là, $M+p$) dựa trên số lượng được đếm p của các khung bị mất. Ví dụ, thời gian đặt trước có thể là một tuần, một ngày, hoặc nửa ngày trước khi thiết bị điện tử thu sự kiện UI thứ nhất ở thời điểm này.

Trong các phương án khác, M là kích cỡ của không gian đệm của bộ đệm SF trước việc cài đặt, và p là số nguyên dương thiết lập trước. Giá trị cụ thể của p có thể được cấu hình trước trong thiết bị điện tử, hoặc có thể được đặt bởi người dùng. Ví dụ, p có thể bằng số nguyên dương bất kỳ như là 1, 2, hoặc 3.

Trong phương án này, để phản hồi việc hoàn thành kết xuất lớp thứ hai, nếu bộ đệm SF là không đủ cho việc đệm lớp mới, thiết bị điện tử có thể mở rộng bộ đệm SF để phóng to bộ đệm SF. Mỗi lần thiết bị điện tử mở rộng bộ đệm SF, không gian đệm của bộ đệm SF có thể được tăng lên p khung. Ví dụ, bộ đệm SF được cấu hình trước bởi thiết bị điện tử có thể đệm hai lớp khung (tức là, $M=2$), và $p=1$. Thiết bị điện tử có thể mở rộng bộ đệm SF, sao cho bộ đệm SF có thể đệm ba lớp khung, tức là, $M+p=3$.

Trong phương án này của sáng chế, giới hạn trên N của bộ đệm SF có thể được đặt. Cụ thể là, thiết bị điện tử có thể đặt không gian đệm của bộ đệm SF thành tối đa N khung. Nói cách khác, khi $M+p$ lớn hơn giới hạn trên đặt trước N , thiết bị điện tử có thể đặt không gian đệm của bộ đệm SF thành N khung. Giá trị cụ thể của N có thể được cấu hình trước trong thiết bị điện tử, hoặc có thể được đặt bởi người dùng. Ví dụ, N có thể bằng với số nguyên dương bất kỳ như là 5, 6, 8, hoặc 10.

Trong các phương án khác, thiết bị điện tử có thể cấu hình trước kích cỡ của không gian đệm của bộ đệm SF. Ví dụ, để phản hồi sự kiện UI thứ nhất, thiết bị điện tử có thể cấu hình trước kích cỡ của không gian đệm của bộ đệm SF (tức là, $M+p$) dựa trên sự kiện UI thứ nhất. Ví dụ, $M+p$ có thể bằng với số nguyên dương bất kỳ như là 5, 6, 8, hoặc 10.

Ví dụ, FIG.10E là sơ đồ giản lược của việc thay đổi các khung được đệm trong bộ đệm SF, trong đó các lần thay đổi được chụp bởi người có hiểu biết trung bình trong lĩnh vực kỹ thuật bằng cách sử dụng công cụ SysTrace chung của

Android® khi thiết bị điện tử thực hiện giải pháp của kỹ thuật thông thường. FIG.10F là sơ đồ giản lược của việc thay đổi các khung được đệm trong bộ đệm SF, trong đó các thay đổi được chụp bởi người có hiểu biết trung bình trong lĩnh vực kỹ thuật bằng cách sử dụng công cụ SysTrace khi thiết bị điện tử thực hiện giải pháp của phương án này của sáng chế. Ở đây, bằng cách so sánh FIG.10E và FIG.10F trong phương án này của sáng chế, các khác biệt trong khi thay đổi của bộ đệm SF trong giải pháp của phương án này của sáng chế và giải pháp của kỹ thuật thông thường có thể được phân tích, để minh họa rằng bộ đệm SF có thể được mở rộng bởi thiết bị điện tử bằng cách thực hiện phương pháp trong phương án này của sáng chế.

Cần lưu ý rằng mỗi mũi tên lên được thể hiện trên FIG.10E và FIG.10F được sử dụng để chỉ báo rằng một khung được đệm được thêm vào bộ đệm SF; và mỗi mũi tên xuống được thể hiện trên FIG.10E và FIG.10F được sử dụng để chỉ báo rằng một khung được đệm được bỏ ra khỏi bộ đệm SF.

Khi thiết bị điện tử thực hiện giải pháp của kỹ thuật thông thường, chỉ một khung được đệm có thể được thêm vào các khung được đệm trong bộ đệm SF trong mỗi khoảng tín hiệu. Hơn nữa, khi thiết bị điện tử thực hiện giải pháp của kỹ thuật thông thường, số lượng khung được đệm trong bộ đệm SF không vượt quá 3.

Ví dụ, trong khoảng tín hiệu từ thời điểm t_1 đến thời điểm t_2 được thể hiện trên FIG.10E, một khung được đệm được thêm vào bộ đệm SF, sau đó một khung được đệm được bỏ ra, và số lượng các khung được đệm trong bộ đệm SF không vượt quá 3. Trong khoảng tín hiệu từ thời điểm t_2 đến thời điểm t_3 được thể hiện trên FIG.10E, một khung được đệm được thêm vào bộ đệm SF, sau đó một khung được đệm được bỏ ra, và số lượng các khung được đệm trong bộ đệm SF không vượt quá 3. Trong khoảng tín hiệu từ thời điểm t_3 đến thời điểm t_4 được thể hiện trên FIG.10E, một khung được đệm được thêm vào bộ đệm SF, sau đó một khung được đệm được bỏ ra, và số lượng các khung được đệm trong bộ đệm SF không vượt quá 3.

Khi thiết bị điện tử thực hiện phương pháp trong phương án này của sáng chế, các khung được đệm có thể được thêm vào các khung được đệm trong bộ đệm SF trong mỗi khoảng tín hiệu. Hơn nữa, khi thiết bị điện tử thực hiện phương pháp trong phương án này của sáng chế, số lượng các khung được đệm trong bộ đệm SF có thể không vượt quá 3.

Ví dụ, trong khoảng thời gian từ thời điểm t_a đến thời điểm t_b được thể hiện trên FIG.10F, hai khung được đệm được thêm vào bộ đệm SF, và bộ đệm SF bao gồm ít nhất hai khung được đệm. Trong khoảng thời gian từ thời điểm t_b đến thời điểm t_c được thể hiện trên FIG.10F, trong bộ đệm SF, một khung được đệm được bỏ ra, hai khung được đệm được thêm vào, và bộ đệm SF bao gồm ít nhất ba khung được đệm. Trong khoảng thời gian từ thời điểm t_c đến thời điểm t_d được thể hiện trên FIG.10E, trong bộ đệm SF, một khung được đệm được bỏ ra, hai khung được đệm được thêm vào, và bộ đệm SF bao gồm ít nhất bốn khung được đệm.

Trong các phương án khác, để tránh việc tràn lớp trong bộ đệm SF từ tác động tính liên tục của các ảnh được hiển thị bởi thiết bị điện tử, trong phương án này của sáng chế, trước khi thực hiện S302 nêu trên, thiết bị điện tử có thể xác định xem bộ đệm SF có đủ không gian đệm cho đệm lớp được vẽ và kết xuất trước bởi thiết bị điện tử. Cụ thể là, trước S302, phương pháp trong phương án này của sáng chế có thể còn bao gồm S1001 và S1002.

S1001. Thiết bị điện tử xác định không gian đệm của bộ đệm SF và số lượng các khung được đệm trong bộ đệm SF.

Không gian đệm của bộ đệm SF viện dẫn tới số lượng lớp tối đa mà có thể được đệm trong bộ đệm SF. Số lượng các khung được đệm trong bộ đệm SF viện dẫn tới số lượng lớp hiện được đệm trong bộ đệm SF.

S1002. Thiết bị điện tử tính toán độ chênh lệch giữa không gian đệm của bộ đệm SF và số lượng các khung được đệm trong bộ đệm SF để thu nhận không gian đệm còn lại của bộ đệm SF.

Ví dụ, giả định rằng không gian đệm của bộ đệm SF là 3 khung, và việc số lượng các khung được đệm trong bộ đệm SF là 2 khung, không gian đệm còn lại của bộ đệm SF là 1 khung.

Sau khi S1002, nếu không gian đệm còn lại của bộ đệm SF lớn hơn ngưỡng thiết lập trước thứ nhất, thiết bị điện tử có thể thực hiện S302. Có thể hiểu rằng nếu không gian đệm còn lại của bộ đệm SF lớn hơn ngưỡng đặt trước thứ nhất, chỉ báo rằng không gian đệm còn lại của bộ đệm SF là đủ để đệm lớp được vẽ và kết xuất trước. Trong trường hợp này, thiết bị điện tử có thể thực hiện S302 để vẽ và kết xuất lớp trước.

Sau S1002, nếu không gian đệm còn lại của bộ đệm SF nhỏ hơn ngưỡng định trước thứ hai, chỉ báo rằng không gian đệm còn lại của bộ đệm SF là không đủ để đệm lớp được vẽ và kết xuất trước. Trong trường hợp này, thiết bị điện tử không thực hiện S302 để vẽ và kết xuất lớp trước; thay vào đó, theo cách thức trong kỹ thuật thông thường, để phản hồi tín hiệu đồng bộ dọc 1, thiết bị điện tử vẽ lớp thứ hai, kết xuất lớp thứ hai, và đệm lớp thứ hai được kết xuất trong bộ đệm SF.

Cần lưu ý rằng, trong phương án này của sáng chế, thiết bị điện tử có thể thực hiện S1001 và S1002 mỗi lần sau khi hoàn thành vẽ lớp (tức là, lớp thứ nhất) và trước khi vẽ lớp tiếp theo (tức là, lớp thứ hai). Sau khi S1002, nếu không gian đệm còn lại của bộ đệm SF lớn hơn ngưỡng đặt trước thứ nhất, thiết bị điện tử có thể thực hiện S302 để vẽ và kết xuất lớp trước. Sau khi S1002, nếu không gian đệm còn lại của bộ đệm SF nhỏ hơn ngưỡng đặt trước thứ hai, thiết bị điện tử không thực hiện S302 để vẽ và kết xuất lớp trước, nhưng thay vào đó, vẽ và kết xuất lớp để phản hồi tín hiệu đồng bộ dọc 1. Trong quá trình trong đó thiết bị điện tử vẽ và kết xuất lớp để phản hồi tín hiệu đồng bộ dọc 1, và đệm lớp được kết xuất trong bộ đệm SF, nếu thiết bị điện tử thu lại sự kiện UI thứ nhất, thiết bị điện tử có thể thực hiện S301 đến S304.

Trong phương án này của sáng chế, khi không gian đệm còn lại của bộ đệm SF lớn hơn ngưỡng không gian thứ nhất, tức là, khi không gian đệm còn lại của bộ đệm SF là đủ để đệm lớp được vẽ và kết xuất trước, thiết bị điện tử thực

hiện phương pháp trong phương án này của sáng chế để vẽ và kết xuất lớp trước. Theo cách này, vấn đề tổn hao khung trong việc vẽ và kết xuất lớp trước do không đủ không gian đệm trong đệm SF có thể giảm đi, xác suất tổn hao khung trong quá trình hiển thị ảnh bởi thiết bị điện tử có thể giảm đi, tính liên tục của các ảnh được hiển thị trên màn hiển thị có thể được đảm bảo, và trải nghiệm thị giác của người dùng có thể được cải thiện.

Thông thường, thuật toán ảnh động gốc Android® tính toán khoảng di chuyển của lớp dựa trên thời gian khi chuỗi UI bắt đầu vẽ lớp, và vẽ lớp dựa trên khoảng di chuyển của lớp. Tuy nhiên, đối với giải pháp của phương án này của sáng chế mà trong đó thiết bị điện tử sử dụng khoảng nhàn rỗi của chuỗi UI để vẽ lớp trước, nếu cách thức trên được sử dụng để tính toán khoảng di chuyển, ảnh được hiển thị bởi thiết bị điện tử có khuynh hướng méo rung.

Ví dụ, như được thể hiện trên FIG.11A, thiết bị điện tử thực hiện "drawing_A" để vẽ lớp a để phản hồi tín hiệu đồng bộ dọc 1 ở thời điểm t_1 . Bằng cách sử dụng thuật toán ảnh động gốc Android®, thiết bị điện tử có thể tính toán khoảng di chuyển của lớp a dựa trên thời gian khi thiết bị điện tử bắt đầu vẽ lớp a (tức là, thời điểm t_1), và vẽ lớp a dựa trên khoảng di chuyển của lớp a. Khoảng di chuyển của lớp là khoảng di chuyển của nội dung ảnh trong lớp ứng với nội dung ảnh trong lớp khung trước.

Như được thể hiện trên FIG.11A, thiết bị điện tử bắt đầu thực hiện "drawing_b" ở thời điểm t_b để vẽ lớp b. Bằng cách sử dụng thuật toán ảnh động gốc Android®, thiết bị điện tử có thể tính toán khoảng di chuyển của lớp b dựa trên thời gian khi thiết bị điện tử bắt đầu vẽ lớp b (tức là, thời điểm t_b), và vẽ lớp b dựa trên khoảng di chuyển.

Như được thể hiện trên FIG.11A, thiết bị điện tử bắt đầu thực hiện "drawing_c" ở thời điểm t_c để vẽ lớp c. Bằng cách sử dụng thuật toán ảnh động gốc Android®, thiết bị điện tử có thể tính toán khoảng di chuyển của lớp c dựa trên thời gian khi thiết bị điện tử bắt đầu vẽ lớp c (tức là, thời điểm t_c), và vẽ lớp c dựa trên khoảng di chuyển.

Như được thể hiện trên FIG.11A, thiết bị điện tử bắt đầu thực hiện "drawing_d" ở thời điểm t_d để vẽ lớp d. Bằng cách sử dụng thuật toán ảnh động gốc Android®, thiết bị điện tử có thể tính toán khoảng di chuyển của lớp d dựa trên thời gian khi thiết bị điện tử bắt đầu vẽ lớp d (tức là, thời điểm t_d), và vẽ lớp d dựa trên khoảng di chuyển.

Nếu khoảng thời gian vẽ một lớp khung dài quá mức (như được thể hiện trên FIG.11A, khoảng thời gian của vẽ lớp c tương đối dài), không chỉ vấn đề mất khung xảy ra, mà còn là chênh lệch thời gian giữa thời gian khi thiết bị điện tử starts để vẽ lớp khung tiếp theo (như là lớp d) và thời gian khi thiết bị điện tử bắt đầu vẽ lớp c lớn quá mức. Ví dụ, giả định rằng khoảng tín hiệu của tín hiệu đồng bộ dọc 1 là 16,67 ms. Như được thể hiện trên FIG.11B(a), độ chênh lệch thời gian giữa thời điểm t_c và thời điểm t_d là quá lớn, và độ chênh lệch thời gian lớn hơn 18,17 ms. Hơn nữa, độ chênh lệch giữa thời gian khi thiết bị điện tử bắt đầu vẽ lớp d và thời gian khi thiết bị điện tử bắt đầu vẽ lớp c khác với chu kỳ đồng bộ (tức là, khoảng tín hiệu của tín hiệu đồng bộ dọc 1) quá lớn.

Bằng cách sử dụng thuật toán ảnh động gốc Android®, khi khoảng di chuyển của lớp được tính toán dựa trên thời gian bắt đầu vẽ lớp, nếu độ chênh lệch thời gian giữa thời gian bắt đầu vẽ lớp khung và thời gian bắt đầu vẽ lớp khung trước khác với chu kỳ đồng bộ (tức là, khoảng tín hiệu của tín hiệu đồng bộ dọc 1) lớn hơn, khoảng di chuyển của lớp khung là dài hơn.

Tuy nhiên, khoảng thời gian làm mới và hiển thị mỗi khung ảnh (tức là, một khung ảnh) bởi thiết bị điện tử được cố định, và là một chu kỳ đồng bộ. Chu kỳ đồng bộ (tức là, chu kỳ tín hiệu của tín hiệu đồng bộ dọc 1 là đối ứng của tốc độ khung hiện của thiết bị điện tử).

Do đó, khi thiết bị điện tử làm mới và hiển thị các khung ảnh với các khoảng cách di chuyển khác nhau tách biệt bởi khoảng cố định (tức là, một chu kỳ đồng bộ), ảnh được hiển thị bị méo rung. Ví dụ, giả định rằng tốc độ khung của thiết bị điện tử là 90 Hz, chu kỳ đồng bộ là 11,1 ms. Ví dụ, thiết bị điện tử cần hiển thị ảnh động của dải mà chạy với tốc độ không đổi. Thuật toán ảnh động gốc tính toán khoảng di chuyển dựa trên thời gian bắt đầu vẽ mỗi lớp được thể hiện

trên FIG.11A, và hiệu quả hiển thị của thiết bị điện tử: như được thể hiện trên FIG.11A, dải chạy với tốc độ không đổi trong một khung ảnh tương ứng với "drawing_a"; dải chạy với tốc độ không đổi trong một khung ảnh tương ứng với "drawing_b"; dải bắt ngờ tăng tốc trong một khung ảnh tương ứng với "drawing_c"; và dải bắt ngờ giảm tốc trong một khung ảnh tương ứng với "drawing_d". Nói cách khác, ảnh được hiển thị bởi thiết bị điện tử bị méo rung.

Có thể biết rằng sự tính toán của khoảng cách di chuyển dựa trên độ chênh lệch thời gian không ứng dụng được cho giải pháp. Trong phương án này của sáng chế, thiết bị điện tử có thể tính toán có chọn lọc khoảng di chuyển của lớp dựa trên chu kỳ đồng bộ của thiết bị điện tử hoặc thời gian bắt đầu vẽ lớp. Cụ thể là, phương pháp để vẽ lớp thứ hai bởi thiết bị điện tử trong S302 có thể bao gồm S1101.

S1101. Thiết bị điện tử tính toán khoảng di chuyển của lớp thứ hai dựa trên khoảng tín hiệu của tín hiệu đồng bộ dọc 1, và vẽ lớp thứ hai dựa trên khoảng di chuyển của lớp thứ hai.

Khoảng cách di chuyển của lớp thứ hai là khoảng di chuyển của nội dung ảnh trong lớp thứ hai ứng với nội dung ảnh trong lớp thứ nhất. Ví dụ, S1101 nêu trên có thể bao gồm S1101a và S1101b.

S1101a. Thiết bị điện tử tính toán thời gian xử lý của lớp thứ hai dựa trên khoảng tín hiệu của tín hiệu đồng bộ dọc 1.

S1101b. Thiết bị điện tử tính toán khoảng di chuyển của lớp thứ hai dựa trên thời gian xử lý của lớp thứ hai, và vẽ lớp thứ hai dựa trên khoảng di chuyển của lớp thứ hai.

Trong cách thực hiện của phương án này, khi lớp thứ hai là lớp thứ i được vẽ bởi thiết bị điện tử để phản hồi sự kiện UI thứ nhất, thời gian xử lý của lớp thứ hai là $p_{i-1} + T_{i-1}$, trong đó $i \geq 2$, i là số nguyên dương, p_{i-1} là thời gian xử lý của lớp $(i-1)$, và T_{i-1} là khoảng tín hiệu của tín hiệu đồng bộ theo chiều dọc để kích hoạt thiết bị điện tử để vẽ lớp thứ $(i-1)$.

Ví dụ, giả định rằng lớp a được vẽ bởi thiết bị điện tử bằng cách thực hiện "drawing_a" được thể hiện trên FIG.11A là lớp thứ nhất được vẽ bởi thiết bị

điện tử để phản hồi sự kiện UI thứ nhất; lớp b được vẽ bởi thiết bị điện tử bằng cách thực hiện "drawing_b" được thể hiện trên FIG.11A là lớp thứ hai được vẽ bởi thiết bị điện tử để phản hồi sự kiện UI thứ nhất; lớp c được vẽ bởi thiết bị điện tử bằng cách thực hiện "drawing_c" được thể hiện trên FIG.11A là lớp thứ ba được vẽ bởi thiết bị điện tử để phản hồi sự kiện UI thứ nhất; và lớp d được vẽ bởi thiết bị điện tử bằng cách thực hiện "drawing_d" được thể hiện trên FIG.11A là lớp thứ tư được vẽ bởi thiết bị điện tử để phản hồi sự kiện UI thứ nhất.

Ví dụ, khi lớp thứ hai là lớp b (tức là, lớp thứ hai được vẽ bởi thiết bị điện tử để phản hồi sự kiện UI thứ nhất, và $i=2$), thời gian xử lý của lớp b là $p_2=p_1+T_1$, trong đó p_1 là thời gian khi thiết bị điện tử bắt đầu vẽ lớp a (thời điểm t_1 được thể hiện trên FIG.11A); và p_2 là thời điểm t_2 được thể hiện trên FIG.11A. Theo cách này, thiết bị điện tử có thể tính toán khoảng di chuyển của lớp b dựa trên thời điểm t_2 , và vẽ lớp b dựa trên khoảng di chuyển. Thiết bị điện tử có thể tính toán khoảng di chuyển của lớp a dựa trên thời điểm t_1 , và vẽ lớp a dựa trên khoảng di chuyển.

Ví dụ khác, khi lớp thứ hai là lớp c (tức là, lớp thứ ba được vẽ bởi thiết bị điện tử để phản hồi sự kiện UI thứ nhất, và $i=3$), thời gian xử lý của lớp c là $p_3=p_2+T_2$, trong đó p_2+T_2 là t_3 được thể hiện trên FIG.11A, và thời gian xử lý p_3 của lớp c là t_3 được thể hiện trên FIG.11A. Theo cách này, thiết bị điện tử có thể tính toán khoảng di chuyển của lớp c dựa trên t_3 , và vẽ lớp c dựa trên khoảng di chuyển.

Ví dụ khác, khi lớp thứ nhất là lớp d (tức là, lớp thứ tư được vẽ bởi thiết bị điện tử để phản hồi sự kiện UI thứ nhất, và $i=4$), thời gian xử lý của lớp d là $p_4=p_3+T_3$, trong đó p_3+T_3 là t_4 được thể hiện trên FIG.11A, và thời gian xử lý p_4 của lớp d là t_4 . Theo cách này, thiết bị điện tử có thể tính toán khoảng di chuyển của lớp d dựa trên t_4 , và vẽ lớp d dựa trên khoảng di chuyển.

Trong cách thực hiện này, thiết bị điện tử có thể tính toán khoảng di chuyển của lớp dựa trên thời gian xử lý của lớp. Theo cách này, có thể được đảm bảo rằng độ chênh lệch thời gian giữa thời gian xử lý của một lớp khung và thời gian xử lý của lớp khung trước bằng khoảng tín hiệu của tín hiệu đồng bộ dọc (tức

là, chu kỳ đồng bộ nêu trên). Ví dụ, độ chênh lệch thời gian giữa thời gian xử lý t_2 của lớp b và thời gian xử lý t_1 của lớp a là T_1 bằng chu kỳ đồng bộ T_1 ; và độ chênh lệch thời gian giữa thời gian xử lý t_3 của lớp c và thời gian xử lý t_2 của lớp b là T_2 bằng chu kỳ đồng bộ T_2 . Theo cách này, xác suất rằng ảnh được hiển thị bởi thiết bị điện tử bị méo rung có thể giảm đi.

Trong cách thực hiện khác của phương án này, khi lớp thứ hai là lớp thứ i được vẽ bởi thiết bị điện tử để phản hồi sự kiện UI thứ nhất, thời gian xử lý của lớp thứ hai là $\text{Max}(p_{i-1}+T_{i-1}, p_i')$, trong đó $i \geq 2$, i là số nguyên dương, p_{i-1} là thời gian xử lý của lớp thứ $(i-1)$, T_{i-1} là khoảng tín hiệu của tín hiệu đồng bộ dọc 1 để kích hoạt thiết bị điện tử để vẽ lớp thứ $(i-1)$, p_i' là thời gian khi thiết bị điện tử bắt đầu vẽ lớp thứ i , và p_{i-1} là thời gian xử lý của lớp thứ $(i-1)$.

p_1 là thời gian xử lý của lớp thứ nhất, và thời gian xử lý của lớp thứ nhất bằng thời gian khi thiết bị điện tử bắt đầu vẽ lớp thứ nhất. Ví dụ, thời gian xử lý của lớp a là thời gian khi thiết bị điện tử bắt đầu vẽ lớp a (tức là, t_1 được thể hiện trên FIG.11A). Nói cách khác, thời gian p_1 khi thiết bị điện tử bắt đầu vẽ lớp thứ nhất là t_1 được thể hiện trên FIG.11A. Theo cách này, thiết bị điện tử có thể tính toán khoảng di chuyển của lớp a dựa trên t_1 , và vẽ lớp a dựa trên khoảng di chuyển.

Ví dụ, khi lớp thứ hai là lớp b (tức là, lớp thứ hai được vẽ bởi thiết bị điện tử để phản hồi sự kiện UI thứ nhất, và $i=2$), thời gian xử lý p_2 của lớp b là $\text{Max}(p_1+T_1, p_2')$, trong đó p_2' là thời gian t_b khi thiết bị điện tử bắt đầu vẽ lớp thứ hai. Vì p_1 là t_1 được thể hiện trên FIG.11A, p_1+T_1 là t_2 được thể hiện trên FIG.11A. Vì t_2 lớn hơn t_b (tức là, p_2'), thời gian xử lý p_2 của lớp b là t_2 . Theo cách này, thiết bị điện tử có thể tính toán khoảng di chuyển của lớp b dựa trên t_2 , và vẽ lớp b dựa trên khoảng di chuyển.

Ví dụ khác, khi lớp thứ hai là lớp c (tức là, lớp thứ ba được vẽ bởi thiết bị điện tử để phản hồi sự kiện UI thứ nhất, và $i=3$), thời gian xử lý p_3 của lớp c là $\text{Max}(p_2+T_2, p_3')$, trong đó p_3' là thời gian t_c khi thiết bị điện tử bắt đầu vẽ lớp thứ ba. Vì p_2 là t_2 được thể hiện trên FIG.11A, p_2+T_2 là t_3 được thể hiện trên FIG.11A. Vì t_3 lớn hơn t_c (tức là, p_3'), thời gian xử lý p_3 của lớp c là t_3 . Theo cách này, thiết

bị điện tử có thể tính toán khoảng di chuyển của lớp c dựa trên t_3 , và vẽ lớp c dựa trên khoảng di chuyển.

Ví dụ khác, khi lớp thứ hai là lớp d (tức là, lớp thứ tư được vẽ bởi thiết bị điện tử để phản hồi sự kiện UI thứ nhất, và $i=4$), thời gian xử lý p_4 của lớp d là $\text{Max}(p_3+T_3, p_4')$, trong đó p_4' là thời gian t_d khi thiết bị điện tử bắt đầu vẽ lớp thứ tư. Vì p_3 là t_3 được thể hiện trên FIG.11A, p_3+T_3 là t_4 được thể hiện trên FIG.11A. Vì t_d (tức là, p_3') lớn hơn t_4 , thời gian xử lý p_4 của lớp d là t_d (tức là, p_3'). Theo cách này, thiết bị điện tử có thể tính toán khoảng di chuyển của lớp d dựa trên t_d , và vẽ lớp d dựa trên khoảng di chuyển.

Thiết bị điện tử có thể tính toán thời gian xử lý của lớp thứ hai theo cách thức nêu trên, và tiết kiệm thời gian xử lý của lớp thứ hai trong hàng đợi đệm thời gian của thiết bị điện tử. Hàng đợi đệm thời gian có thể đệm thời gian xử lý của mỗi lớp theo quy tắc "vào trước ra trước".

Trong cách thực hiện này, thiết bị điện tử có thể tính toán có lựa chọn khoảng di chuyển của lớp dựa trên thời gian bắt đầu vẽ lớp hoặc thời gian xử lý của lớp. Theo cách này, đối với một số lớp, có thể được đảm bảo rằng độ chênh lệch thời gian giữa thời gian xử lý của lớp và thời gian xử lý của lớp khung trước bằng khoảng tín hiệu của tín hiệu đồng bộ dọc (tức là, chu kỳ đồng bộ nêu trên). Ví dụ, độ chênh lệch thời gian giữa thời gian xử lý t_2 của lớp b và thời gian xử lý t_1 của lớp a là T_1 bằng chu kỳ đồng bộ T_1 ; và độ chênh lệch thời gian giữa thời gian xử lý t_3 của lớp c và thời gian xử lý t_2 của lớp b là T_2 bằng chu kỳ đồng bộ T_2 . Theo cách này, xác suất rằng ảnh được hiển thị bởi thiết bị điện tử bị méo rung có thể giảm đi.

Mặc dù phương pháp trong cách thực hiện này có thể được sử dụng để làm giảm xác suất tổn hao khung trong quá trình hiển thị ảnh bởi thiết bị điện tử, sự mất khung không tránh khỏi được do thiết bị điện tử mất thời gian tương đối dài để vẽ một số lớp. Ví dụ, như được thể hiện trên FIG.11A, khoảng thời gian của vẽ lớp c bởi thiết bị điện tử bằng cách thực hiện "drawing_c" tương đối dài, và kết quả là, thiết bị điện tử mất khung từ t_5 đến t_6 . Trong trường hợp này, độ chênh lệch thời gian giữa thời gian xử lý của lớp khung tiếp theo (như là lớp d) và thời

gian xử lý của lớp khung này (như là lớp c) khác với chu kỳ đồng bộ. Ví dụ, độ chênh lệch thời gian giữa thời gian xử lý t_d của lớp d và thời gian xử lý t_3 của lớp c là khoảng thời gian từ t_3 đến t_d , mà là dài hơn so với chu kỳ đồng bộ T_3 . Tuy nhiên, thông thường, khoảng thời gian của vẽ lớp bởi thiết bị điện tử không dài. Do đó, xác suất của trường hợp này là rất thấp.

Ví dụ, FIG.11B(b) là sơ đồ giản lược của việc thay đổi của các khoảng di chuyển của các lớp khi thiết bị điện tử tính toán các khoảng di chuyển được thể hiện trên FIG.11A theo thuật toán ảnh động gốc Android®. FIG.11B(c) là sơ đồ giản lược thay đổi các khoảng di chuyển của các lớp khi thiết bị điện tử thực hiện S1101 để tính toán các khoảng di chuyển được thể hiện trên FIG.11A.

Trong FIG.11B(b) và FIG.11B(c), tọa độ ngang là số khung của mỗi lớp, và tọa độ dọc là khoảng di chuyển của mỗi lớp. Số khung của lớp được sử dụng để chỉ báo rằng lớp là lớp thứ n được vẽ bởi thiết bị điện tử, và n là số nguyên dương.

Trong hộp đường nét đứt 1101 được thể hiện trên FIG.11B(b), điểm 1102 được sử dụng để biểu diễn khoảng di chuyển của lớp c được vẽ bởi thiết bị điện tử bằng cách thực hiện "vẽ c" được thể hiện trên FIG.11A, và điểm 1103 được sử dụng để biểu diễn khoảng di chuyển của lớp d được vẽ bởi thiết bị điện tử bằng cách thực hiện "vẽ d" được thể hiện trên FIG.11A. Theo thuật toán ảnh động gốc Android®, khi các khoảng di chuyển của lớp c và lớp d được tính toán, có hiện tượng là khoảng di chuyển của lớp khung trước đó c (khoảng di chuyển được biểu diễn bởi điểm 1102) được thể hiện trên FIG.11B(b) là tương đối dài, nhưng khoảng di chuyển của lớp khung tiếp theo d (khoảng di chuyển được biểu diễn bởi điểm 1103) trở nên ngắn bất ngờ, tức là, hiện tượng méo rung khung.

Tuy nhiên, khi thiết bị điện tử thực hiện S1101 để tính toán các khoảng di chuyển được thể hiện trên FIG.11A, hiện tượng méo rung được thể hiện trên FIG.11B(b) không diễn ra. Ví dụ, như được thể hiện trên FIG.11B(c), đường cong màu đen trong hộp đường nét đứt 1104 tương đối mượt, và không có hiện tượng rằng các khoảng di chuyển của các lớp liên kế thay đổi đáng kể.

Tóm lại, bằng cách sử dụng phương pháp trong phương án này của ứng dụng này, xác suất mà ảnh được hiển thị bởi thiết bị điện tử bị chập chờn có thể giảm đi.

Ví dụ, trong phương án này của sáng chế, phương pháp nêu trên được mô tả dựa vào quá trình của việc vẽ các lớp trước bởi thiết bị điện tử được thể hiện trên FIG.12 và mở rộng bộ đệm SF.

Như được thể hiện trên FIG.12, sau thu sự kiện UI thứ nhất, thiết bị điện tử có thể bắt đầu tín hiệu đồng bộ dọc (tức là, VSYNC); để phản hồi VSYNC ở thời điểm t_1 , chuỗi UI của thiết bị điện tử có thể vẽ lớp 1, và chuỗi kết xuất kết xuất lớp được vẽ 1; ở thời điểm t_{x1} sau t_1 , chuỗi UI đã kết thúc vẽ lớp 1; và chuỗi UI có thể vẽ lớp 2, và chuỗi kết xuất kết xuất lớp được vẽ 2.

Sau khi chuỗi kết xuất hoàn thành kết xuất lớp 1 ở thời điểm t_{s1} được thể hiện trên FIG.12, lớp 1 có thể được đệm trong bộ đệm SF. Như được thể hiện trên FIG.12, trong khoảng thời gian từ t_1 đến t_{s1} , không có lớp nào được đệm trong bộ đệm SF, tức là, số lượng lớp được đệm trong bộ đệm SF là 0. Do đó, sau chuỗi kết xuất đệm lớp 1 trong bộ đệm SF ở thời điểm t_{s1} , số lượng lớp được đệm trong bộ đệm SF thành 1. Ở thời điểm t_{x2} được thể hiện trên FIG.12, chuỗi UI đã hoàn thành việc vẽ lớp 2; và chuỗi UI có thể vẽ lớp 3, và chuỗi kết xuất kết xuất lớp được vẽ 3.

Ở thời điểm t_2 được thể hiện trên FIG.12, khi VSYNC tới, chuỗi kết hợp có thể đọc lớp 1 nêu trên từ bộ đệm SF, và thực hiện kết hợp lớp trên lớp 1 để thu nhận khung ảnh 1; tức là, lớp 1 được giải xếp hàng từ bộ đệm SF, và số lượng lớp được đệm trong bộ đệm SF thành 0. Ở thời điểm t_{s2} được thể hiện trên FIG.12, sau chuỗi kết xuất hoàn thành kết xuất lớp 2, lớp 2 có thể được đệm trong bộ đệm SF, và số lượng lớp được đệm trong bộ đệm SF thành 1. Ở thời điểm t_{x3} được thể hiện trên FIG.12, chuỗi UI đã hoàn thành việc vẽ lớp 3; và chuỗi UI có thể vẽ lớp 4, và chuỗi kết xuất kết xuất lớp được vẽ 4. Ở thời điểm t_{s3} được thể hiện trên FIG.12, sau chuỗi kết xuất hoàn thành kết xuất lớp 3, lớp 3 có thể được đệm trong bộ đệm SF, và số lượng lớp được đệm trong bộ đệm SF thành 2.

Ở thời điểm t_3 được thể hiện trên FIG.12, VSYNC tới, và LCD của thiết bị điện tử làm mới và hiển thị khung ảnh 1; và chuỗi kết hợp có thể đọc lớp 2 từ bộ đệm SF, và thực hiện kết hợp lớp trên lớp 2 để thu nhận khung ảnh 2; tức là, lớp 2 được giải xếp hàng từ bộ đệm SF. Do đó, ở thời điểm t_3 được thể hiện trên FIG.12, số lượng lớp được đệm trong bộ đệm SF có thể thành 1; tuy nhiên, ở thời điểm t_3 , chuỗi kết xuất hoàn thành kết xuất lớp 4, và có thể đệm lớp 4 trong bộ đệm SF. Do đó, ở thời điểm t_3 , số lượng lớp được đệm trong bộ đệm SF vẫn là 2. Ở thời điểm t_3 được thể hiện trên FIG.12, VSYNC tới, chuỗi UI vẽ lớp 5, và chuỗi kết xuất kết xuất lớp được vẽ 5.

Giả định rằng tối đa ba lớp khung có thể được đệm trong bộ đệm SF. Ở thời điểm t_3 , hai lớp khung được đệm trong bộ đệm SF; và ở thời điểm t_3 , chuỗi UI bắt đầu vẽ lớp 5. Nếu lớp được vẽ 5 được kết xuất bởi chuỗi kết xuất được đệm trong bộ đệm SF, số lượng lớp trong bộ đệm SF có thể đạt tới giới hạn trên. Do đó, sau t_3 , sau chuỗi UI kết thúc vẽ lớp 5, và trước khi VSYNC tới ở thời điểm t_4 , chuỗi UI không vẽ bất kỳ lớp nào trước. Ở thời điểm t_{s4} được thể hiện trên FIG.12, sau chuỗi kết xuất hoàn thành kết xuất lớp 5, lớp 5 có thể được đệm trong bộ đệm SF, và số lượng lớp được đệm trong bộ đệm SF thành 3.

Ở thời điểm t_4 được thể hiện trên FIG.12, VSYNC tới, và LCD của thiết bị điện tử làm mới và hiển thị khung ảnh 2; và chuỗi kết hợp có thể đọc lớp 3 từ bộ đệm SF, và thực hiện kết hợp lớp trên lớp 3 để thu nhận khung ảnh 3; tức là, lớp 3 được giải xếp hàng từ bộ đệm SF. Do đó, ở thời điểm t_4 được thể hiện trên FIG.12, số lượng lớp được đệm trong bộ đệm SF có thể thành 2. Thêm vào đó, để phản hồi VSYNC ở thời điểm t_4 , chuỗi UI có thể vẽ lớp 6, và chuỗi kết xuất kết xuất lớp được vẽ 6. Có thể hiểu rằng nếu lớp được vẽ 6 được kết xuất bởi chuỗi kết xuất được đệm trong bộ đệm SF, số lượng lớp trong bộ đệm SF có thể đạt tới giới hạn trên. Do đó, sau t_4 , sau chuỗi UI kết thúc vẽ lớp 6, và trước khi VSYNC tới ở thời điểm t_5 , chuỗi UI không vẽ bất kỳ lớp nào trước. Ở thời điểm t_{s5} được thể hiện trên FIG.12, sau chuỗi kết xuất hoàn thành kết xuất lớp 6, lớp 6 có thể được đệm trong bộ đệm SF, và số lượng lớp được đệm trong bộ đệm SF thành 3.

Ở thời điểm t_5 được thể hiện trên FIG.12, VSYNC tới, và LCD của thiết bị điện tử làm mới và hiển thị khung ảnh 3; và chuỗi kết hợp có thể đọc lớp 4 từ bộ đệm SF, và thực hiện kết hợp lớp trên lớp 4 để thu nhận khung ảnh 4; tức là, lớp 4 được giải xếp hàng từ bộ đệm SF. Do đó, ở thời điểm t_5 được thể hiện trên FIG.12, số lượng lớp được đệm trong bộ đệm SF có thể thành 2. Thêm vào đó, để phản hồi VSYNC ở thời điểm t_5 , chuỗi UI có thể vẽ lớp 7, và chuỗi kết xuất kết xuất lớp được vẽ 7. Có thể hiểu rằng nếu lớp được vẽ 7 được kết xuất bởi chuỗi kết xuất được đệm trong bộ đệm SF, số lượng lớp trong bộ đệm SF có thể đạt tới giới hạn trên. Do đó, sau t_5 , sau chuỗi UI kết thúc vẽ lớp 7, và trước khi VSYNC tới ở thời điểm t_6 , chuỗi UI không vẽ bất kỳ lớp nào trước. Ở thời điểm t_{s6} được thể hiện trên FIG.12, sau chuỗi kết xuất hoàn thành kết xuất lớp 7, lớp 7 có thể được đệm trong bộ đệm SF, và số lượng lớp được đệm trong bộ đệm SF thành 3.

Ở thời điểm t_6 được thể hiện trên FIG.12, VSYNC tới, và LCD của thiết bị điện tử làm mới và hiển thị khung ảnh 4; và chuỗi kết hợp có thể đọc lớp 5 từ bộ đệm SF, và thực hiện kết hợp lớp trên lớp 5 để thu nhận khung ảnh 5; tức là, lớp 5 được giải xếp hàng từ bộ đệm SF. Do đó, ở thời điểm t_6 được thể hiện trên FIG.12, số lượng lớp được đệm trong bộ đệm SF có thể thành 2. Thêm vào đó, để phản hồi VSYNC ở thời điểm t_6 , chuỗi UI có thể vẽ lớp 8, và chuỗi kết xuất kết xuất lớp được vẽ 8. Có thể hiểu rằng nếu lớp được vẽ 8 được kết xuất bởi chuỗi kết xuất được đệm trong bộ đệm SF, số lượng lớp trong bộ đệm SF có thể đạt tới giới hạn trên. Do đó, sau t_6 , sau chuỗi UI kết thúc vẽ lớp 8, và trước khi VSYNC tới ở thời điểm t_7 , chuỗi UI không vẽ bất kỳ lớp nào trước. Ở thời điểm t_{s7} được thể hiện trên FIG.12, sau chuỗi kết xuất hoàn thành kết xuất lớp 8, lớp 8 có thể được đệm trong bộ đệm SF, và số lượng lớp được đệm trong bộ đệm SF thành 3.

Cần lưu ý rằng, trong phương án này của sáng chế, việc thiết bị điện tử kết thúc vẽ lớp thứ nhất trước thời điểm thứ nhất, và thiết bị điện tử vẽ lớp thứ hai trước thời điểm thứ nhất có thể bao gồm: nếu thiết bị điện tử kết thúc vẽ lớp thứ nhất trước thời điểm thứ nhất, thiết bị điện tử tạo XSYNC (cũng được hiểu là tín hiệu XSYNC) trước thời điểm thứ nhất; và thiết bị điện tử vẽ lớp thứ hai để phản hồi XSYNC. Ví dụ, như được thể hiện trên FIG.12, thiết bị điện tử vẽ lớp 2 để

phản hồi XSYNC ở thời điểm t_{x1} ; thiết bị điện tử vẽ lớp 3 để phản hồi XSYNC ở thời điểm t_{x2} ; và thiết bị điện tử vẽ lớp 3 để phản hồi XSYNC ở thời điểm t_{x3} .

Có thể hiểu rằng thiết bị điện tử có thể thu sự kiện gián đoạn được sử dụng để kích hoạt thiết bị điện tử để dừng hiển thị nội dung ảnh tương ứng với sự kiện UI thứ nhất. Trong trường hợp này, bộ đệm SF cũng có thể đệm lớp được vẽ và được kết xuất bởi thiết bị điện tử trước. Cách thức thiết bị điện tử xử lý, khi thu sự kiện gián đoạn, lớp tương ứng với sự kiện UI thứ nhất và được đệm trong bộ đệm SF, được mô tả trong phương án sau đây.

Trong một số phương án, sau khi thu sự kiện gián đoạn, thiết bị điện tử có thể không xóa lớp được đệm trong bộ đệm SF. Cụ thể là, như được thể hiện trên FIG.13, trước S303, phương pháp trong phương án này của sáng chế có thể còn bao gồm S1301 và S1302.

S1301. Thiết bị điện tử thu sự kiện UI thứ hai, trong đó sự kiện UI thứ hai là sự kiện gián đoạn (Down) được sử dụng để kích hoạt thiết bị điện tử để dừng hiển thị nội dung ảnh tương ứng với sự kiện UI thứ nhất.

Sự kiện UI thứ hai có thể là thao tác người dùng (ví dụ, hoạt động chạm) mà có thể kích hoạt thiết bị điện tử để hiển thị nội dung ảnh khác với nội dung tương ứng với sự kiện UI thứ nhất. Nói cách khác, nội dung ảnh được hiển thị bởi thiết bị điện tử được kích hoạt bởi sự kiện UI thứ hai khác với nội dung ảnh được hiển thị bởi thiết bị điện tử được kích hoạt bởi sự kiện UI thứ nhất.

Cần lưu ý rằng, sự kiện UI thứ hai có thể là sự kiện UI mà kích hoạt thiết bị điện tử để hiển thị hình ảnh là "ảnh động xác định" hoặc có thể là sự kiện UI mà kích hoạt thiết bị điện tử để hiển thị nội dung ảnh bất kỳ khác so với "ảnh động xác định".

Có thể hiểu rằng trong quá trình của hiển thị nội dung ảnh tương ứng bởi thiết bị điện tử để phản hồi sự kiện UI thứ nhất, nếu sự kiện UI khác (như là sự kiện UI thứ hai) được thu, chỉ báo rằng người dùng muốn vận hành thiết bị điện tử để hiển thị nội dung ảnh khác (tức là, nội dung lớp tương ứng với sự kiện UI thứ hai).

S1302. Để phản hồi sự kiện UI thứ hai, thiết bị điện tử dừng vẽ lớp tương ứng với sự kiện UI thứ nhất, và để phản hồi tín hiệu đồng bộ dọc 1, vẽ lớp thứ ba tương ứng với sự kiện UI thứ hai, kết xuất lớp thứ ba, và đệm lớp thứ ba được kết xuất trong hàng đợi đệm SF.

Ví dụ, như được thể hiện trên FIG.12, thiết bị điện tử thu sự kiện down (tức là, sự kiện UI thứ hai) ở thời điểm t_{Down} . Để phản hồi sự kiện down, chuỗi UI của thiết bị điện tử dừng vẽ lớp ở thời điểm UI thứ nhất (lớp 9 sau lớp 8 được thể hiện trên FIG.12); và để phản hồi tín hiệu đồng bộ dọc 1 (như là VSYNC ở thời điểm t_7), chuỗi UI vẽ lớp 1', và chuỗi kết xuất kết xuất lớp được vẽ 1'.

Thêm vào đó, để phản hồi VSYNC ở thời điểm t_7 , LCD của thiết bị điện tử làm mới và hiển thị khung ảnh 5; và chuỗi kết hợp có thể đọc lớp 6 từ bộ đệm SF, và thực hiện kết hợp lớp trên lớp 6 để thu nhận khung ảnh 6; tức là, lớp 6 được giải xếp hàng từ bộ đệm SF. Do đó, ở thời điểm t_7 được thể hiện trên FIG.12, số lượng lớp được đệm trong bộ đệm SF có thể thành 2. Ở thời điểm t_{s8} được thể hiện trên FIG.12, sau chuỗi kết xuất hoàn thành kết xuất lớp 1, lớp 1 có thể được đệm trong bộ đệm SF, và số lượng lớp được đệm trong bộ đệm SF thành 3.

Ở thời điểm t_8 được thể hiện trên FIG.12, VSYNC tới, và LCD của thiết bị điện tử làm mới và hiển thị khung ảnh 6; và chuỗi kết hợp có thể đọc lớp 7 từ bộ đệm SF, và thực hiện kết hợp lớp trên lớp 7 để thu nhận khung ảnh 7; tức là, lớp 7 được giải xếp hàng từ bộ đệm SF. Do đó, ở thời điểm t_8 được thể hiện trên FIG.12, số lượng lớp được đệm trong bộ đệm SF có thể thành 2. Thêm vào đó, để phản hồi VSYNC ở thời điểm t_8 , chuỗi UI có thể vẽ lớp 2, và chuỗi kết xuất kết xuất lớp được vẽ 2'. Ở thời điểm t_{s9} được thể hiện trên FIG.12, sau chuỗi kết xuất hoàn thành kết xuất lớp 2, lớp 2 có thể được đệm trong bộ đệm SF, và số lượng lớp được đệm trong bộ đệm SF thành 3.

Ở thời điểm t_9 được thể hiện trên FIG.12, VSYNC tới, và LCD của thiết bị điện tử làm mới và hiển thị khung ảnh 7; và chuỗi kết hợp có thể đọc lớp 8 từ bộ đệm SF, và thực hiện kết hợp lớp trên lớp 8 để thu nhận khung ảnh 8; tức là, lớp 8 được giải xếp hàng từ bộ đệm SF. Do đó, ở thời điểm t_9 được thể hiện trên FIG.12, số lượng lớp được đệm trong bộ đệm SF có thể thành 2. Thêm vào đó, để

phản hồi VSYNC ở thời điểm t_9 , chuỗi UI có thể vẽ lớp 3, và chuỗi kết xuất kết xuất lớp được vẽ 3'. Ở thời điểm t_{s10} được thể hiện trên FIG.12, sau chuỗi kết xuất hoàn thành kết xuất lớp 3, lớp 3 có thể được đệm trong bộ đệm SF, và số lượng lớp được đệm trong bộ đệm SF thành 3.

Ở thời điểm t_{10} được thể hiện trên FIG.12, VSYNC tới, và chuỗi kết hợp có thể đọc lớp 1' từ bộ đệm SF, và thực hiện kết hợp lớp trên lớp 1' để thu nhận khung ảnh 1'; tức là, lớp 1' được giải xếp hàng từ bộ đệm SF.

Lớp 1', lớp 2' và lớp 3' tất cả là các lớp thứ ba. Như được thể hiện trên FIG.12, khi thiết bị điện tử thu sự kiện down ở thời điểm t_{Down} , có hai lớp khung (lớp 6 và lớp 7) được đệm trong bộ đệm SF; và chuỗi kết xuất đang vẽ lớp 8. Khi chuỗi UI bắt đầu vẽ lớp tương ứng với sự kiện down ở thời điểm t_7 , có ba lớp khung (lớp 6, lớp 7 và lớp 8) được đệm trong bộ đệm SF.

Có thể thấy từ FIG.12 và phần mô tả ở trên rằng, trong phương án này, sau khi thu sự kiện down, thiết bị điện tử có thể không xóa lớp tương ứng với sự kiện UI thứ nhất mà được đệm trong bộ đệm SF (như là lớp 6, lớp 7, và lớp 8), nhưng tiếp tục kết hợp lớp trong bộ đệm SF để phản hồi VSYNC, và làm mới và hiển thị khung ảnh được kết hợp.

Có thể hiểu rằng, việc sử dụng giải pháp nêu trên trong đó lớp tương ứng với sự kiện UI thứ nhất được đệm trong bộ đệm SF không được xóa đi có thể làm cho thiết bị điện tử thể hiển thị nội dung ảnh tương ứng với sự kiện UI thứ hai do nhiều lớp tương ứng với sự kiện UI thứ nhất được đệm trong bộ đệm SF. Kết quả là, độ trễ phản hồi chạm của thiết bị điện tử dài, và hiệu suất theo tay của thiết bị điện tử kém. Thời gian trễ từ "nhập hoạt động chạm bởi ngón tay của người dùng trên màn chạm" để "hiển thị, trên màn chạm, hình ảnh tương ứng với thao tác chạm và được nhận biết bởi mắt người" có thể được hiểu là độ trễ phản hồi chạm. Hiệu suất theo tay của thiết bị điện tử có thể được thể hiện là độ dài của độ trễ phản hồi chạm. Cụ thể là, độ trễ phản hồi chạm càng lâu, hiệu suất theo tay càng kém; và độ trễ phản hồi chạm càng ngắn, hiệu suất theo tay càng tốt. Nếu hiệu suất theo tay của thiết bị điện tử tốt hơn, bộ nhớ khi điều khiển thiết bị điện tử thông qua hoạt động chạm tốt hơn, và người dùng cảm thấy mượt hơn.

Để rút ngắn độ trễ phản hồi chạm của thiết bị điện tử và cải thiện hiệu suất theo tay của thiết bị điện tử, trong các phương án khác, sau thu sự kiện gián đoạn nêu trên, thiết bị điện tử có thể xóa một số hoặc tất cả các lớp được đệm trong bộ đệm SF.

Trong phương án này, thiết bị điện tử có thể xóa một số lớp được đệm trong bộ đệm SF. Cụ thể là, như được thể hiện trên FIG.14, sau S1302 nêu trên, thiết bị điện tử có thể không thực hiện S303 và S304, nhưng thực hiện S1303.

S1303. Bắt đầu từ thu sự kiện UI thứ hai, thiết bị điện tử xác định, để phản hồi tín hiệu đồng bộ dọc 2, để xem hàng đợi đệm SF có bao gồm lớp tương ứng với sự kiện UI thứ nhất hay không.

Cụ thể là, sau S1303, nếu hàng đợi đệm SF bao gồm lớp tương ứng với sự kiện UI thứ nhất, thiết bị điện tử có thể thực hiện S1304, S303, và S304; hoặc nếu hàng đợi đệm SF không bao gồm lớp tương ứng với sự kiện UI thứ nhất, thiết bị điện tử có thể thực hiện S303 và S304.

S1304. Thiết bị điện tử xóa lớp tương ứng với sự kiện UI thứ nhất mà được đệm trong hàng đợi đệm SF.

Giả định rằng P lớp khung được đệm trong hàng đợi đệm SF (tức là, bộ đệm SF) là các lớp tương ứng với sự kiện UI thứ nhất. Trong một số phương án, thiết bị điện tử có thể xóa Q lớp khung trong số P lớp khung được đệm trong hàng đợi đệm SF, và thực hiện kết hợp lớp trên lớp khung ở đầu của hàng đợi đệm SF sau khi Q lớp khung bị xóa bỏ, để thu nhận khung ảnh, và đệm khung ảnh được kết hợp. P lớp khung là các lớp tương ứng với sự kiện UI thứ nhất, $Q \leq P$, và cả P và Q là các số nguyên dương.

Ví dụ, như được thể hiện trên FIG.15 hoặc FIG.17, thiết bị điện tử thu sự kiện down (tức là, sự kiện UI thứ hai) ở thời điểm t_{Down} . Trước khi thiết bị điện tử thu sự kiện down trên FIG.15 hoặc FIG.17, quá trình thực hiện vẽ lớp, kết xuất lớp, kết hợp lớp, và hiển thị khung ảnh tương tự như quá trình được thể hiện trên FIG.12. Quá trình vẽ và kết xuất lớp 1', lớp 2', và lớp 3' bởi thiết bị điện tử trên FIG.15 hoặc FIG.17 tương tự như quá trình được thể hiện trên FIG.12, và chi tiết không được mô tả ở đây trong phương án này của sáng chế.

Bắt đầu từ việc thu sự kiện down ở thời điểm t_{Down} được thể hiện trên FIG.15 hoặc FIG.17, thiết bị điện tử có thể xác định, để phản hồi VSYNC (bao gồm tín hiệu đồng bộ dọc 2) ở thời điểm t_7 , xem hàng đợi đệm SF có bao gồm lớp tương ứng với sự kiện UI thứ nhất hay không. Ở thời điểm t_{s7} sau t_{Down} được thể hiện trên FIG.15 và trước t_7 , như được thể hiện trên FIG.16A, ba lớp khung được đệm trong bộ đệm SF, và ba lớp khung bao gồm lớp 6, lớp 7, và lớp 8, trong đó lớp 6, lớp 7, và lớp 8 là các lớp tương ứng với sự kiện UI thứ nhất. Nói cách khác, dựa vào FIG.15 hoặc FIG.17, thiết bị điện tử thực hiện S1303, và có thể xác định rằng hàng đợi đệm SF bao gồm các lớp tương ứng với sự kiện UI thứ nhất; và ba lớp khung tương ứng với sự kiện UI thứ nhất được đệm trong hàng đợi đệm SF, tức là, $P=3$.

Trong cách thực hiện của phương án này, thiết bị điện tử có thể thực hiện S1304 để xóa, ở khoảng một khung, lớp tương ứng với sự kiện UI thứ nhất mà được đệm trong bộ đệm SF. Trong phương án này, $Q=1$.

Ví dụ, ở thời điểm t_{s7} được thể hiện trên FIG.15, như được thể hiện trên FIG.16A, ba lớp khung (bao gồm lớp 6, lớp 7, và lớp 8) được đệm trong hàng đợi đệm SF. Lớp 6, lớp 7, và lớp 8 là các lớp tương ứng với sự kiện UI thứ nhất. Do đó, để phản hồi VSYNC ở thời điểm t_7 được thể hiện trên FIG.15, thiết bị điện tử (như là chuỗi kết hợp của thiết bị điện tử) có thể xóa một lớp khung trong số ba lớp khung được đệm trong bộ đệm SF (tức là, lớp 6 ở đầu của hàng đợi đệm SF); và thiết bị điện tử (như là chuỗi kết hợp của thiết bị điện tử) có thể thực hiện kết hợp lớp trên lớp khung (tức là, lớp 7) ở đầu của hàng đợi đệm SF sau lớp 6 được xóa đi, để thu nhận khung ảnh 7, và đệm khung ảnh được kết hợp 7. Ví dụ, như được thể hiện trên FIG.16B, ở thời điểm t_7 , lớp 6 được giải xếp hàng từ bộ đệm SF và được xóa đi, và lớp 7 được giải xếp hàng từ bộ đệm SF và được sử dụng để kết hợp khung ảnh 7, và chỉ lớp 8 duy trì trong bộ đệm SF. Như được thể hiện trên FIG.15, ở thời điểm t_7 , số lượng lớp được đệm trong bộ đệm SF thành 1.

Ở thời điểm t_{s8} được thể hiện trên FIG.15, sau chuỗi kết xuất hoàn thành kết xuất lớp 1, lớp 1 có thể được đệm trong bộ đệm SF, và số lượng lớp được đệm trong bộ đệm SF thành 2. Để phản hồi VSYNC ở thời điểm t_8 sau t_{s8} , thiết bị điện

tử thực hiện S1303 và có thể xác định rằng lớp 8 tương ứng với sự kiện UI thứ nhất được đếm trong bộ đếm SF. Thiết bị điện tử (như là chuỗi kết hợp của thiết bị điện tử) có thể thực hiện S1304 để xóa lớp 8 và thực hiện kết hợp lớp trên lớp 1'. Như được thể hiện trên FIG.16C, ở thời điểm t_8 , lớp 8 được giải xếp hàng từ bộ đếm SF và được xóa đi, và lớp 1' được giải xếp hàng từ bộ đếm SF và được sử dụng để kết hợp khung ảnh 1', và số lượng lớp được đếm trong bộ đếm SF thành 0. Như được thể hiện trên FIG.15, ở thời điểm t_8 , số lượng lớp được đếm trong bộ đếm SF thành 0.

Ở thời điểm t_{s9} được thể hiện trên FIG.15, sau chuỗi kết xuất hoàn thành kết xuất lớp 2, lớp 2 có thể được đếm trong bộ đếm SF, và số lượng lớp được đếm trong bộ đếm SF thành 1. Để phản hồi VSYNC ở thời điểm t_9 sau t_{s9} , thiết bị điện tử thực hiện S1303 và có thể xác định rằng chỉ lớp 2' tương ứng với sự kiện UI thứ hai được đếm trong bộ đếm SF và lớp tương ứng với sự kiện UI thứ nhất không được đếm. Thiết bị điện tử (như là chuỗi kết hợp của thiết bị điện tử) có thể thực hiện S1305 để thực hiện kết hợp lớp trên lớp 2'. Như được thể hiện trên FIG.16D, ở thời điểm t_9 , lớp 2' được giải xếp hàng từ bộ đếm SF và được sử dụng để kết hợp khung ảnh 2', và số lượng lớp được đếm trong bộ đếm SF thành 0. Như được thể hiện trên FIG.15, ở thời điểm t_9 , số lượng lớp được đếm trong bộ đếm SF thành 0.

Ở thời điểm t_{s10} được thể hiện trên FIG.15, sau chuỗi kết xuất hoàn thành kết xuất lớp 3, lớp 3 có thể được đếm trong bộ đếm SF, và số lượng lớp được đếm trong bộ đếm SF thành 1. Để phản hồi VSYNC ở thời điểm t_{10} sau t_{s9} , thiết bị điện tử thực hiện S1303 và có thể xác định rằng chỉ lớp 3' tương ứng với sự kiện UI thứ hai được đếm trong bộ đếm SF và lớp tương ứng với sự kiện UI thứ nhất không được đếm. Thiết bị điện tử (như là chuỗi kết hợp của thiết bị điện tử) có thể thực hiện S1305 để thực hiện kết hợp lớp trên lớp 3'. Ở thời điểm t_{10} , lớp 3' được giải xếp hàng từ bộ đếm SF và được sử dụng để kết hợp khung ảnh 3', và số lượng lớp được đếm trong bộ đếm SF thành 0.

Trong cách thực hiện khác của phương án này, khi $P \geq 2$, thiết bị điện tử thực hiện S1304, và nhiều lớp khung tương ứng với sự kiện UI thứ nhất mà được

đệm trong bộ đệm SF có thể được xóa đi mỗi lần, tức là, $Q \geq 2$. Ví dụ, trong phương án dưới đây, $P=3$ và $Q=2$ được sử dụng làm ví dụ để mô tả phương pháp của phương án này.

Ví dụ, ở thời điểm t_{s7} được thể hiện trên FIG.17, như được thể hiện trên FIG.16A, ba lớp khung (bao gồm lớp 6, lớp 7, và lớp 8) được đệm trong hàng đợi đệm SF. Lớp 6, lớp 7, và lớp 8 là các lớp tương ứng với sự kiện UI thứ nhất. Do đó, để phản hồi VSYNC ở thời điểm t_7 được thể hiện trên FIG.17, thiết bị điện tử (như là chuỗi kết hợp của thiết bị điện tử) có thể xóa hai lớp khung trong số ba lớp khung được đệm trong bộ đệm SF (tức là, lớp 6 và lớp 7 ở phần đầu của hàng đợi đệm SF); và thực hiện kết hợp lớp trên lớp khung (tức là, lớp 8) ở phần đầu của hàng đợi đệm SF sau lớp 6 và lớp 7 được phát hiện, để thu nhận khung ảnh 8, và đệm khung ảnh được kết hợp 8. Ví dụ, như được thể hiện trên FIG.18A, ở thời điểm t_7 , lớp 6 được giải xếp hàng từ bộ đệm SF và xóa đi, lớp 7 được giải xếp hàng từ bộ đệm SF và xóa đi, lớp 8 được giải xếp hàng từ bộ đệm SF và được sử dụng để kết hợp khung ảnh 8, và số lượng lớp được đệm trong bộ đệm SF thành 0. Như được thể hiện trên FIG.15, ở thời điểm t_7 , số lượng lớp được đệm trong bộ đệm SF thành 0.

Ở thời điểm t_{s8} được thể hiện trên FIG.17, sau chuỗi kết xuất hoàn thành kết xuất lớp 1, lớp 1 có thể được đệm trong bộ đệm SF, và số lượng lớp được đệm trong bộ đệm SF thành 1. Để phản hồi VSYNC ở thời điểm t_8 sau t_{s8} , thiết bị điện tử thực hiện S1303 và có thể xác định rằng chỉ lớp 1' tương ứng với sự kiện UI thứ hai được đệm trong bộ đệm SF và lớp tương ứng với sự kiện UI thứ nhất không được đệm. Thiết bị điện tử có thể thực hiện S1305 để thực hiện kết hợp lớp trên lớp 1'. Như được thể hiện trên FIG.18B, ở thời điểm t_8 , lớp 1' được giải xếp hàng từ bộ đệm SF và được sử dụng để kết hợp khung ảnh 1', và số lượng lớp được đệm trong bộ đệm SF thành 0. Như được thể hiện trên FIG.15, ở thời điểm t_8 , số lượng lớp được đệm trong bộ đệm SF thành 0.

Ở thời điểm t_{s9} được thể hiện trên FIG.17, sau chuỗi kết xuất hoàn thành kết xuất lớp 2, lớp 2 có thể được đệm trong bộ đệm SF, và số lượng lớp được đệm trong bộ đệm SF thành 1. Để phản hồi VSYNC ở thời điểm t_9 sau t_{s9} , thiết bị điện

tử thực hiện S1303 và có thể xác định rằng chỉ lớp 2' tương ứng với sự kiện UI thứ hai được đệm trong bộ đệm SF và lớp tương ứng với sự kiện UI thứ nhất không được đệm. Thiết bị điện tử có thể thực hiện S1305 để thực hiện kết hợp lớp trên lớp 2'. Ở thời điểm t_9 , lớp 2' được giải xếp hàng từ bộ đệm SF và được sử dụng để kết hợp khung ảnh 2', và số lượng lớp được đệm trong bộ đệm SF thành 0.

Ở thời điểm t_{s10} được thể hiện trên FIG.17, sau chuỗi kết xuất hoàn thành kết xuất lớp 3, lớp 3 có thể được đệm trong bộ đệm SF, và số lượng lớp được đệm trong bộ đệm SF thành 1. Để phản hồi VSYNC ở thời điểm t_{10} sau t_{s9} , thiết bị điện tử thực hiện S1303 và có thể xác định rằng chỉ lớp 3' tương ứng với sự kiện UI thứ hai được đệm trong bộ đệm SF và lớp tương ứng với sự kiện UI thứ nhất không được đệm. Thiết bị điện tử có thể thực hiện S1305 để thực hiện kết hợp lớp trên lớp 3'. Ở thời điểm t_{10} , lớp 3' được giải xếp hàng từ bộ đệm SF và được sử dụng để kết hợp khung ảnh 3', và số lượng lớp được đệm trong bộ đệm SF thành 0.

Trong phương án này, thiết bị điện tử có thể xử lý nhiều lớp khung tương ứng với sự kiện UI thứ nhất ở thời điểm để phản hồi tín hiệu đồng bộ dọc 2 (như là VSYNC nêu trên). Theo cách này, độ trễ phản hồi chạm của thiết bị điện tử để phản hồi sự kiện UI thứ hai có thể được rút ngắn đi, và hiệu suất theo tay của thiết bị điện tử có thể được cải thiện.

Trong các phương án khác, để rút ngắn độ trễ phản hồi chạm của thiết bị điện tử và cải thiện hiệu suất theo tay của thiết bị điện tử, thiết bị điện tử có thể thêm bit tạo thứ nhất vào lớp tương ứng với sự kiện UI thứ nhất (tức là, sự kiện UI tương ứng với "ảnh động xác định"), và sau đó sau khi thu sự kiện gián đoạn (tức là, sự kiện UI thứ hai), có thể xóa đi lớp được đệm trong bộ đệm SF mà có bit tạo thứ nhất.

Cụ thể là, phương pháp trong phương án này của sáng chế có thể còn bao gồm S1901 và S1902, và S1301 và S1302. Sau S1902, thiết bị điện tử có thể thực hiện S303 và S304.

S1901. Thiết bị điện tử thiết lập bit tạo thứ nhất cho mỗi khung lớp tương ứng với sự kiện UI thứ nhất, trong đó bit tạo thứ nhất được sử dụng để chỉ báo rằng lớp tương ứng là lớp tương ứng với sự kiện UI thứ nhất.

Sau khi vẽ lớp khung tương ứng với sự kiện UI thứ nhất, chuỗi UI của thiết bị điện tử có thể thêm bit tạo thứ nhất vào lớp khung này. Ví dụ, thiết bị điện tử thực hiện S301, và sau chuỗi UI kết thúc vẽ lớp thứ nhất, chuỗi UI có thể thêm bit tạo thứ nhất vào lớp thứ nhất. Thiết bị điện tử thực hiện S301, và sau chuỗi UI kết thúc vẽ lớp thứ hai, chuỗi UI có thể thêm bit tạo thứ nhất vào lớp thứ hai.

S1902. Bắt đầu từ thời gian thu của sự kiện UI thứ hai, thiết bị điện tử xóa, để phản hồi tín hiệu đồng bộ dọc 2, lớp mà có bit tạo thứ nhất trong hàng đợi đệm SF.

Ví dụ, phương pháp thực hiện cụ thể của S1902 được mô tả ở đây trong phương án này của sáng chế. S1902 nêu trên có thể bao gồm: để phản hồi sự kiện UI thứ hai, thiết bị điện tử kích hoạt sự kiện truy vấn được đặt trước; và để phản hồi sự kiện truy vấn được đặt trước, thiết bị điện tử thiết lập bit tạo thứ hai, và xóa bit tạo thứ hai khi hàng đợi đệm SF không bao gồm lớp mà có bit tạo thứ nhất. Bit tạo thứ hai được sử dụng để kích hoạt thiết bị điện tử để xóa, để phản hồi tín hiệu đồng bộ dọc 2, lớp mà có bit tạo thứ nhất trong hàng đợi đệm SF. Có thể hiểu rằng, sau khi đặt bit tạo thứ hai, thiết bị điện tử có thể xóa, để phản hồi tín hiệu đồng bộ dọc 2, lớp mà có bit tạo thứ nhất trong hàng đợi đệm SF; và sau xóa bit tạo thứ hai, thiết bị điện tử có thể không thực hiện, để phản hồi tín hiệu đồng bộ dọc 2, hoạt động của "xóa lớp có bit tạo thứ nhất trong hàng đợi đệm SF", nhưng tiếp tục để thực hiện kết hợp lớp trên lớp được đệm trong bộ đệm SF.

Cụ thể là, sau khi thu sự kiện UI thứ hai (tức là, sự kiện gián đoạn), chuỗi UI của thiết bị điện tử có thể kích hoạt sự kiện truy vấn được đặt trước cho chuỗi kết hợp. Khi thu tín hiệu đồng bộ dọc 2, chuỗi kết hợp có thể xóa, để phản hồi sự kiện truy vấn được đặt trước, lớp mà có bit tạo thứ nhất trong hàng đợi đệm SF, và xóa bit tạo thứ hai khi hàng đợi đệm SF không bao gồm lớp mà có bit tạo thứ nhất. Bit tạo thứ hai có thể cũng được hiểu là bit tạo xóa.

Ví dụ, như được thể hiện trên FIG.19, thiết bị điện tử thu sự kiện down (tức là, sự kiện UI thứ hai) ở thời điểm t_{Down} . Trước khi thiết bị điện tử thu sự kiện down trên FIG.19, quá trình thực hiện vẽ lớp, kết xuất lớp, kết hợp lớp, và hiển thị khung ảnh tương tự như được thể hiện trên FIG.12. Các chi tiết không được mô tả lại ở đây trong phương án này của sáng chế.

Bắt đầu từ thu sự kiện down ở thời điểm t_{Down} được thể hiện trên FIG.19, thiết bị điện tử (như là chuỗi kết hợp của thiết bị điện tử) có thể xóa, để phản hồi VSYNC (bao gồm tín hiệu đồng bộ dọc 2) ở thời điểm t_7 , lớp mà có bit tạo thứ nhất trong hàng đợi đệm SF. Ở thời điểm t_{s7} sau t_{Down} được thể hiện trên FIG.19 và trước t_7 , như được thể hiện trên FIG.16A, ba lớp khung (bao gồm lớp 6, lớp 7, và lớp 8) được đệm trong bộ đệm SF. Lớp 6, lớp 7, và lớp 8 là các lớp tương ứng với sự kiện UI thứ nhất, và bit tạo thứ nhất được đặt cho mỗi lớp 6, lớp 7, và lớp 8. Do đó, thiết bị điện tử (như là chuỗi kết hợp của thiết bị điện tử) có thể xóa lớp 6, lớp 7, và lớp 8. Sau khi lớp 6, lớp 7, và lớp 8 được xóa, số lượng lớp được đệm trong bộ đệm SF thành 0. Do đó, để phản hồi VSYNC (như là tín hiệu đồng bộ dọc 2) ở thời điểm t_7 được thể hiện trên FIG.19, chuỗi kết hợp không thực hiện kết hợp lớp. Để phản hồi VSYNC (ví dụ, tín hiệu đồng bộ dọc 3) ở thời điểm t_7 được thể hiện trên FIG.19, LCD của thiết bị điện tử có thể làm mới và hiển thị khung ảnh 5. Thiết bị điện tử (như là chuỗi kết hợp của thiết bị điện tử) không thực hiện kết hợp lớp trong khoảng thời gian từ t_7 đến t_8 , và không đệm khung ảnh mới trong bộ đệm SF. Do đó, để phản hồi VSYNC (bao gồm tín hiệu đồng bộ dọc 3) ở thời điểm t_8 được thể hiện trên FIG.19, LCD của thiết bị điện tử có thể chỉ tiếp tục hiển thị khung ảnh 5.

Cần lưu ý rằng, trong một số phương án, thiết bị điện tử có thể cần xử lý các tín hiệu VSYNC (như là tín hiệu đồng bộ dọc 2) trước các lớp được đệm trong bộ đệm SF mà có bit tạo thứ nhất được xóa hoàn toàn.

Ví dụ, như được thể hiện trên FIG.20, thiết bị điện tử thu sự kiện down (tức là, sự kiện UI thứ hai) ở thời điểm t_{Down} . Trước khi thiết bị điện tử thu sự kiện down trên FIG.20, quá trình thực hiện vẽ lớp, kết xuất lớp, kết hợp lớp, và hiển thị khung ảnh tương tự như được thể hiện trên FIG.12. Các chi tiết không được

mô tả lại ở đây trong phương án này của sáng chế. Khi VSYNC (như là tín hiệu đồng bộ dọc 2) ở thời điểm t_7 được thể hiện trên FIG.20 tới, chuỗi kết xuất không được hoàn thành kết xuất lớp 8. Do đó, để phản hồi VSYNC (như là tín hiệu đồng bộ dọc 2) ở thời điểm t_7 được thể hiện trên FIG.20, chuỗi kết hợp có thể chỉ xóa lớp 6 và lớp 7 được đệm trong bộ đệm SF. Khi VSYNC (như là tín hiệu đồng bộ dọc 2) ở thời điểm t_8 được thể hiện trên FIG.20 tới, chuỗi kết xuất đã hoàn thành kết xuất lớp 8 và đệm lớp 8 trong bộ đệm SF. Do đó, để phản hồi VSYNC (như là tín hiệu đồng bộ dọc 2) ở thời điểm t_8 được thể hiện trên FIG.20, chuỗi kết hợp có thể xóa lớp 8 được đệm trong bộ đệm SF. Thêm vào đó, khi VSYNC (như là tín hiệu đồng bộ dọc 2) ở thời điểm t_8 được thể hiện trên FIG.20 tới, chuỗi kết xuất đã hoàn thành kết xuất lớp 1' và đệm lớp 1' trong bộ đệm SF. Do đó, để phản hồi VSYNC (như là tín hiệu đồng bộ dọc 2) ở thời điểm t_8 được thể hiện trên FIG.20, chuỗi kết hợp có thể thực hiện kết hợp lớp trên lớp 1' để thu nhận khung ảnh 1'.

Có thể biết được từ phần mô tả nêu trên rằng trong FIG.20, thiết bị điện tử xử lý hai tín hiệu VSYNC (như là VSYNC ở thời điểm t_7 và VSYNC ở thời điểm t_8) trước các lớp được đệm trong bộ đệm SF mà có bit tạo thứ nhất được xóa hoàn toàn.

Trong phương án này, sau sự kiện gián đoạn, thiết bị điện tử có thể xóa, để phản hồi tín hiệu đồng bộ dọc 2, lớp tương ứng với sự kiện UI thứ nhất mà được đệm trong bộ đệm SF. Theo cách này, sau tín hiệu đồng bộ dọc 2 tiếp theo tới, thiết bị điện tử có thể trực tiếp kết hợp lớp tương ứng với sự kiện gián đoạn. Theo cách này, độ trễ phản hồi chạm của thiết bị điện tử để phản hồi sự kiện UI thứ hai có thể được rút ngắn đi, và hiệu suất theo tay của thiết bị điện tử có thể được cải thiện.

Có thể biết được từ phương án nêu trên rằng thiết bị điện tử tính toán khoảng di chuyển của lớp tương ứng dựa trên thời gian xử lý của mỗi lớp. Hơn nữa, thiết bị điện tử có thể đệm thời gian xử lý của mỗi lớp trong hàng đợi đệm thời gian. Sau khi thiết bị điện tử thực hiện quá trình nêu trên, và xóa lớp tương ứng với sự kiện UI thứ nhất mà được đệm trong bộ đệm SF, nếu thiết bị điện tử không chờ truyền lớp được vẽ bởi thiết bị điện tử đến cái khác (như là lớp 5) trước

khi lớp khung thứ nhất (như là lớp 6) được xóa bởi thiết bị điện tử, sự chuyển đổi lớn của nội dung ảnh được hiển thị bởi thiết bị điện tử có thể gây ra, và bộ nhớ được tác động.

Ví dụ, dựa vào phương án nêu trên, như được thể hiện trên FIG.19 hoặc FIG.20, thiết bị điện tử xóa lớp 6, lớp 7, và lớp 8 được đệm trong bộ đệm SF. Sau khi thiết bị điện tử xóa lớp 6, lớp 7, và lớp 8, khung ảnh được hiển thị bởi thiết bị điện tử là khung ảnh 6 tương ứng với lớp 5. Tuy nhiên, việc xử lý của chuỗi UI của thiết bị điện tử đã đạt tới lớp 8. Nói cách khác, logic xử lý của chuỗi UI đã đạt tới lớp 8. Nếu thiết bị điện tử tính toán thời gian xử lý của lớp khung tiếp theo dựa trên thời gian xử lý của lớp 8, và sau đó tính toán khoảng di chuyển dựa trên thời gian xử lý được tính toán của lớp khung tiếp theo, có sự chuyển đổi trực tiếp từ khoảng di chuyển tương ứng với lớp 5 đến khoảng di chuyển tương ứng với lớp 8 trong ảnh được hiển thị bởi thiết bị điện tử, và quá trình chuyển đổi lớn xuất hiện trong nội dung ảnh được hiển thị bởi thiết bị điện tử. Dựa trên việc này, trong phương pháp trong phương án này của sáng chế, thiết bị điện tử có thể vẽ lại lớp thứ tư, để chờ truyền sự logic vẽ lớp của thiết bị điện tử đến lớp thứ tư, và thu nhận thời gian xử lý của lớp thứ tư.

Lớp thứ tư là lớp khung tiếp theo lớp tương ứng với khung ảnh được hiển thị bởi thiết bị điện tử khi thiết bị điện tử thu sự kiện UI thứ hai. Ví dụ, như được thể hiện trên FIG.20, chuỗi UI của thiết bị điện tử thu sự kiện down (tức là, sự kiện UI thứ hai) ở thời điểm t_{Down} . Ở thời điểm t_{Down} , thiết bị điện tử hiển thị khung ảnh 4. Lớp thứ tư là lớp khung, tức là, lớp 5, tiếp theo lớp 4 tương ứng với khung ảnh 4. Như được thể hiện trên FIG.20, thiết bị điện tử có thể vẽ lại lớp 5 để chờ truyền sự logic vẽ lớp của thiết bị điện tử đến lớp 5.

Ngoài ra, lớp thứ tư bao gồm lớp tương ứng với khung ảnh được hiển thị bởi thiết bị điện tử khi thiết bị điện tử thu sự kiện UI thứ hai, và lớp khung tiếp theo lớp tương ứng với khung ảnh được hiển thị bởi thiết bị điện tử. Ví dụ, như được thể hiện trên FIG.22A, chuỗi UI của thiết bị điện tử thu sự kiện down (tức là, sự kiện UI thứ hai) ở thời điểm t_{Down} . Ở thời điểm t_{Down} , thiết bị điện tử hiển thị khung ảnh 4. Lớp thứ tư bao gồm lớp 4 tương ứng với khung ảnh 4 và lớp khung

(tức là, lớp 5) tiếp theo lớp 4 tương ứng với khung ảnh 4. Như được thể hiện trên FIG.22A, thiết bị điện tử có thể vẽ lại lớp 4 và lớp 5 để chờ truyền sự logic về lớp của thiết bị điện tử đến lớp 4 và lớp 5.

Tuy nhiên, cần được lưu ý rằng thiết bị điện tử không tiếp tục kết xuất lớp thứ tư, và thời gian xử lý của lớp thứ tư được sử dụng bởi thiết bị điện tử để tính toán khoảng di chuyển của lớp thứ năm. Ví dụ, như được thể hiện trên FIG.20, sau t_{Down} , thiết bị điện tử không tiếp tục kết xuất lớp 5. Ví dụ khác, như được thể hiện trên FIG.22A, sau t_{Down} , thiết bị điện tử không tiếp tục kết xuất lớp 4 và lớp 5.

Trong các phương án khác, dựa vào giải pháp nêu trên "thêm bit tạo thứ nhất vào lớp tương ứng với sự kiện UI thứ nhất (tức là, sự kiện UI tương ứng với "ảnh động xác định"), và sau đó để phản hồi sự kiện gián đoạn (tức là, sự kiện UI thứ hai), xóa lớp được đếm trong bộ đếm SF mà có bit tạo thứ nhất", thiết bị điện tử có thể truy vấn, để phản hồi sự kiện truy vấn đặt trước nêu trên, số lượng lớp được đếm trong bộ đếm SF mà có bit tạo thứ nhất và số lượng lớp cần được đếm trong hàng đợi đếm SF khi thiết bị điện tử thu sự kiện UI thứ hai, và tính toán tổng H của số lượng tìm thấy. Sau đó thiết bị điện tử có thể xác định lớp thứ tư dựa trên H được tính toán.

Ví dụ, để phản hồi sự kiện truy vấn đặt trước nêu trên, chuỗi kết hợp của thiết bị điện tử có thể truy vấn số lượng lớp được đếm trong bộ đếm SF mà có bit tạo thứ nhất, và số lượng lớp cần được đếm trong hàng đợi đếm SF khi chuỗi UI của thiết bị điện tử thu sự kiện UI thứ hai, và tính toán tổng H của các số lượng được tìm thấy.

Ví dụ, như được thể hiện trên FIG.19, FIG.20, hoặc FIG.22A, chuỗi UI của thiết bị điện tử thu sự kiện down (tức là, sự kiện UI thứ hai) ở thời điểm t_{Down} . Chuỗi UI có thể kích hoạt sự kiện truy vấn được đặt trước cho chuỗi kết hợp, và chuỗi kết hợp tìm thấy rằng, ở thời điểm t_{Down} , số lượng lớp (như là lớp 6 và lớp 7) được đếm trong bộ đếm SF mà có bit tạo thứ nhất là 2; và chuỗi kết hợp tìm thấy rằng, ở thời điểm t_{Down} , số lượng lớp (như là lớp 8) cần được đếm trong hàng

đội đệm SF khi chuỗi UI thu sự kiện UI thứ hai là 1. Thiết bị điện tử có thể tính toán tổng $H=3$ của các số lượng được tìm thấy.

Lớp thứ tư có thể là lớp khung thứ $(H+h)$ được tính từ lớp khung ở cuối của bộ đệm SF theo hướng từ cuối của bộ đệm SF đến đầu hàng đợi khi thiết bị điện tử thu sự kiện UI thứ hai, trong đó $h=0$, hoặc các giá trị trong $\{0, 1\}$ được gán trong chuỗi là h .

Ở thời điểm t_{Down} được thể hiện trên FIG.19, FIG.20, hoặc FIG.22A, các lớp được đệm trong bộ đệm SF được thể hiện trên FIG.21 hoặc FIG.22B. Như được thể hiện trên FIG.21 hoặc FIG.22B, lớp 6 và lớp 7 được đệm trong bộ đệm SF. Lớp 6 được đặt ở phần đầu của hàng đợi, và lớp 7 được đặt ở cuối của hàng đợi.

Trong cách thực hiện (1), $h=0$. Dựa vào FIG.19 hoặc FIG.20, $H=3$, và $H+h=3$. Trong cách thực hiện này, lớp thứ tư là lớp 5 được thể hiện trên FIG.19 hoặc FIG.20. Ví dụ, như được thể hiện trên FIG.21, lớp thứ tư là lớp khung thứ ba (tức là, $H+h=3$) được tính từ lớp khung (tức là, lớp 7) ở cuối của bộ đệm SF theo hướng từ cuối của bộ đệm SF đến đầu của hàng đợi khi thiết bị điện tử thu sự kiện UI thứ hai (tức là, t_{Down}), như là lớp 5 được thể hiện trên FIG.21. Như được thể hiện trên FIG.19 hoặc FIG.20, chuỗi UI của thiết bị điện tử có thể vẽ lại lớp 5 trong khoảng thời gian từ t_{Down} đến t_7 .

Trong cách thực hiện (2), các giá trị trong $\{0, 1\}$ được gán trong chuỗi đến h . Dựa vào FIG.22A, $H=3$, và $H+h$ là 3 và 4 trong chuỗi. Trong cách thực hiện này, lớp thứ tư là lớp 4 và lớp 5 được thể hiện trên FIG.22A. Ví dụ, như được thể hiện trên FIG.22B, lớp thứ tư bao gồm lớp khung thứ $(H+h)$ (như là 3 và 4) được tính từ lớp khung (tức là, lớp 7) ở cuối của bộ đệm SF theo hướng từ cuối của bộ đệm SF đến đầu của hàng đợi khi thiết bị điện tử thu sự kiện UI thứ hai (tức là, t_{Down}), như là lớp 4 và lớp 5 được thể hiện trên FIG.22B. Như được thể hiện trên FIG.22A, chuỗi UI của thiết bị điện tử có thể vẽ lại lớp 4 và lớp 5 trong chu kỳ từ t_{Down} đến t_7 .

Cần lưu ý rằng mặc dù thiết bị điện tử (như là chuỗi UI của thiết bị điện tử) vẽ lại lớp thứ tư (lớp 4 và lớp 5 được thể hiện trên FIG.19 hoặc FIG.20), thiết

bị điện tử (như là chuỗi kết xuất của thiết bị điện tử) không tiếp tục kết xuất lớp thứ tư. Ví dụ, như được thể hiện trên FIG.19 hoặc FIG.20, sau chuỗi UI kết thúc vẽ lớp 5 ở thời điểm t_7 , chuỗi kết xuất không kết xuất lớp 5. Ví dụ khác, như được thể hiện trên FIG.22A, sau chuỗi UI kết thúc vẽ lớp 4 và lớp 5 ở thời điểm t_7 , chuỗi kết xuất không kết xuất lớp 4 và lớp 5.

Mục đích vẽ lại lớp thứ tư bởi thiết bị điện tử là để chờ truyền sự logic vẽ lớp của thiết bị điện tử (tức là, logic xử lý của chuỗi UI) đến lớp thứ tư. Thời gian xử lý của lớp thứ tư được sử dụng để tính toán khoảng di chuyển. Có thể hiểu rằng bằng cách chờ truyền sự logic vẽ lớp của thiết bị điện tử đến lớp thứ tư, và tính toán khoảng di chuyển dựa trên thời gian xử lý của lớp thứ tư, sự chuyển đổi lớn của nội dung ảnh được hiển thị bởi thiết bị điện tử có thể tránh được.

Cần lưu ý rằng, trong một số trường hợp, ảnh động được hiển thị bởi thiết bị điện tử để phản hồi sự kiện UI thứ nhất là ảnh động có hướng (ví dụ, ảnh động của đối tượng di chuyển theo một hướng). Trong trường hợp này, sau chuỗi UI của thiết bị điện tử vẽ lớp 8 và sau đó vẽ lại lớp 5, như được thể hiện trên FIG.20, hướng di chuyển của đối tượng đối ngược với hướng di chuyển của đối tượng trong ảnh động có hướng dựa trên hướng di chuyển từ lớp 8 đến lớp 5. Trong trường hợp này, bằng cách sử dụng giải pháp của cách thực hiện (2) nêu trên để trước tiên vẽ lại lớp 4 và sau đó vẽ lại lớp 5, vấn đề mà hướng di chuyển của đối tượng là đối ngược với hướng di chuyển của đối tượng theo ảnh động có hướng có thể được giải quyết. Như được thể hiện trên FIG.22A, mặc dù hướng di chuyển của đối tượng là đối ngược với hướng di chuyển của đối tượng trong ảnh động dựa trên hướng di chuyển từ lớp 8 đến lớp 4, hướng di chuyển của đối tượng tương tự như hướng di chuyển của đối tượng trong ảnh động có hướng dựa trên hướng di chuyển từ lớp 4 đến lớp 5.

Trong phương án này, sau khi xóa lớp tương ứng với sự kiện UI thứ nhất mà được đệm trong bộ đệm SF, thiết bị điện tử có thể vẽ lại lớp thứ tư tương ứng với sự kiện UI thứ nhất. Theo cách này, có thể cải thiện sự liên tục của nội dung ảnh được hiển thị bởi thiết bị điện tử và cải thiện bộ nhớ.

Một số phương án của sáng chế đề xuất thiết bị điện tử. Thiết bị điện tử có thể bao gồm màn hiển thị (như là màn chạm), bộ nhớ, và một hoặc nhiều bộ xử lý. Màn hiển thị và bộ nhớ được ghép nối với bộ xử lý. Bộ nhớ được tạo cấu hình để lưu trữ mã chương trình máy tính, và mã chương trình máy tính bao gồm các lệnh máy. Khi bộ xử lý thực thi các lệnh máy tính, thiết bị điện tử có thể thực hiện mỗi chức năng hoặc mỗi bước được thực hiện bởi thiết bị điện tử trong các phương án của phương pháp nêu trên. Đối với cấu trúc của thiết bị điện tử, viện dẫn tới cấu trúc của thiết bị điện tử 100 được thể hiện trên FIG.1.

Phương án của sáng chế còn đề xuất hệ thống trên chip. Như được thể hiện trên FIG.23, hệ thống chip 2300 bao gồm ít nhất một bộ xử lý 2301 và ít nhất một mạch giao diện 2302. Bộ xử lý 2301 và mạch giao diện 2302 có thể được kết nối bởi đường. Ví dụ, mạch giao diện 2302 có thể được cấu hình để thu tín hiệu từ một thiết bị khác (như là bộ nhớ của thiết bị điện tử). Theo một ví dụ khác, hệ mạch giao diện 2302 có thể được tạo cấu hình để gửi tín hiệu đến một thiết bị khác (ví dụ, bộ xử lý 2301 hoặc màn chạm của thiết bị điện tử). Ví dụ, hệ mạch giao diện 2302 có thể đọc các lệnh máy được lưu trữ trong bộ nhớ, và gửi các lệnh máy đến bộ xử lý 2301. Khi các lệnh được thực thi bởi bộ xử lý 2301, thiết bị điện tử có thể được phép để thực hiện các bước trong các phương án nêu trên. Chắc chắn là, hệ thống chip có thể còn bao gồm các thiết bị rời rạc khác. Điều này không bị giới hạn cụ thể trong phương án này của sáng chế.

Phương án của sáng chế đề xuất phương tiện lưu trữ. Phương tiện lưu trữ bởi máy tính bao gồm các lệnh máy tính. Khi các lệnh máy tính được chạy trên thiết bị điện tử, thiết bị điện tử được cho phép để thực hiện các chức năng hoặc các bước được thực hiện bởi thiết bị điện tử trong các phương án của phương pháp nêu trên.

Phương án của sáng chế còn đề xuất sản phẩm chương trình máy tính. Khi sản phẩm chương trình máy tính chạy trên máy tính, máy tính được kích hoạt để thực hiện các chức năng hoặc các bước được thực hiện bởi thiết bị điện tử trong các phương án của phương pháp nêu trên. Máy tính có thể là thiết bị điện tử nêu trên.

Dựa trên phần mô tả của các cách thức thực hiện nêu trên, người có hiểu biết trung bình trong lĩnh vực kỹ thuật có thể hiểu rõ rằng, nhằm mục đích thuận tiện và mô tả ngắn gọn, việc phân chia của các môđun chức năng nêu trên được sử dụng làm ví dụ cho việc mô tả. Trong áp dụng thực tế, các chức năng nêu trên được cấp tới các môđun chức năng khác nhau và được thực hiện dựa trên yêu cầu, tức là, cấu trúc bên trong của thiết bị được chia thành các môđun chức năng khác nhau để thực hiện tất cả hoặc một số phần chức năng nêu trên.

Theo một vài phương án được nêu trong sáng chế, có thể được hiểu rằng thiết bị và phương pháp được bộc lộ có thể được thực hiện dưới các cách khác nhau. Ví dụ, thiết bị được mô tả trong phương án này chỉ là các ví dụ. Ví dụ, việc phân chia thành các môđun hoặc các bộ phận chỉ là việc phân chia chức năng logic và có thể là việc phân chia khác theo phương án thực tế. Ví dụ, các bộ phận hoặc các thành phần có thể được kết hợp hoặc được tích hợp vào một thiết bị khác, hoặc một vài đặc điểm có thể được bỏ qua hoặc có thể không được thực hiện. Ngoài ra, các ghép nối lẫn nhau được hiển thị hoặc được mô tả hoặc các ghép nối trực tiếp hoặc các kết nối truyền thông có thể là các ghép nối không trực tiếp hoặc các kết nối truyền thông qua một vài giao diện, thiết bị, hoặc bộ phận, và có thể được thực hiện dưới dạng điện tử, cơ học, hoặc dạng khác.

Các bộ phận được mô tả như các bộ phận riêng biệt có thể hoặc có thể không phân tách vật lý và các phần được hiển thị là các bộ phận có thể là một bộ phận vật lý hoặc các bộ phận vật lý, tức là, các bộ phận có thể được đặt trong một vị trí hoặc được phân bố trong nhiều vị trí khác nhau. Một vài hoặc tất cả bộ phận có thể được lựa chọn dựa vào các yêu cầu thực tế để đạt được mục đích của các giải pháp của các phương án.

Ngoài ra, các bộ phận chức năng trong các phương án của sáng chế có thể được tích hợp vào một bộ xử lý, hoặc mỗi bộ phận có thể tồn tại riêng lẻ về mặt vật lý, hoặc hai bộ phận hoặc nhiều hơn được tích hợp vào một bộ phận. Bộ phận được tích hợp có thể được thực hiện dưới dạng phần cứng, hoặc có thể được thực hiện dưới dạng bộ phận chức năng phần mềm.

Khi bộ phận được tích hợp được thực hiện dưới dạng bộ phận chức năng phần mềm và được bán hoặc được sử dụng như là sản phẩm độc lập, bộ phận được tích hợp có thể được lưu trữ trong phương tiện lưu trữ đọc được. Dựa trên cách hiểu này, các giải pháp kỹ thuật theo các phương án của sáng chế về cơ bản, hoặc một phần theo kỹ thuật đã biết, hoặc tất cả hoặc bộ phận các giải pháp kỹ thuật có thể được thực hiện dưới dạng sản phẩm phần mềm. Sản phẩm phần mềm được lưu trữ trong phương tiện lưu trữ và bao gồm một vài lệnh để ra lệnh cho thiết bị (mà có thể máy vi tính cỡ nhỏ đơn chip, chip hoặc loại tương tự) hoặc bộ xử lý (processor) để thực hiện tất cả hoặc một vài bước của phương pháp được mô tả trong phương án của sáng chế. Phương tiện lưu trữ nêu trên bao gồm bất kỳ phương tiện mà có thể lưu trữ mã chương trình, như ổ chớp USB, đĩa cứng tháo rời, bộ nhớ chỉ đọc (ROM-Read Only Memory), bộ nhớ truy nhập ngẫu nhiên (RAM-Random Access Memory), đĩa mềm, hoặc đĩa quang.

Các nội dung nêu trên chỉ là các cách thức thực hiện cụ thể của sáng chế, mà không nhằm mục đích giới hạn phạm vi bảo hộ của sáng chế. Cải biến hoặc thay thế bất kỳ trong phạm vi kỹ thuật được bộc lộ trong sáng chế sẽ nằm trong phạm vi bảo hộ của sáng chế. Do đó, phạm vi bảo hộ của sáng chế phải được đưa vào phạm vi bảo hộ của bộ yêu cầu bảo hộ.

YÊU CẦU BẢO HỘ

1. Phương pháp xử lý ảnh, trong đó phương pháp được ứng dụng cho thiết bị điện tử, và phương pháp này bao gồm các bước:

vẽ, bởi thiết bị điện tử, lớp thứ nhất, kết xuất lớp thứ nhất, và đệm lớp thứ nhất được kết xuất trong hàng đợi đệm SF (Surface Flinger - quy trình hệ thống chịu trách nhiệm chuyên phát các vùng đệm để hiển thị); và

hoàn thành vẽ, bởi thiết bị điện tử, lớp thứ nhất trước thời điểm thứ nhất, và trước thời điểm thứ nhất, vẽ, bởi thiết bị điện tử, lớp thứ hai, kết xuất lớp thứ hai, và đệm lớp thứ hai được kết xuất trong hàng đợi đệm SF, trong đó:

thời điểm thứ nhất là thời điểm đến của tín hiệu đồng bộ theo chiều dọc thứ nhất để kích hoạt thiết bị điện tử để vẽ lớp thứ hai.

2. Phương pháp theo điểm 1, trong đó việc hoàn thành vẽ, bởi thiết bị điện tử, lớp thứ nhất trước thời điểm thứ nhất, và trước thời điểm thứ nhất, vẽ, bởi thiết bị điện tử, lớp thứ hai, kết xuất lớp thứ hai, và đệm lớp thứ hai được kết xuất trong hàng đợi đệm SF bao gồm:

hoàn thành vẽ, bởi thiết bị điện tử, lớp thứ nhất trước thời điểm thứ nhất, và để phản hồi hoàn thành vẽ lớp thứ nhất, vẽ, bởi thiết bị điện tử, lớp thứ hai, kết xuất lớp thứ hai, và đệm lớp thứ hai được kết xuất trong hàng đợi đệm SF.

3. Phương pháp theo điểm 1, trong đó việc hoàn thành vẽ, bởi thiết bị điện tử, lớp thứ nhất trước thời điểm thứ nhất, và trước thời điểm thứ nhất, vẽ, bởi thiết bị điện tử, lớp thứ hai, kết xuất lớp thứ hai, và đệm lớp thứ hai được kết xuất trong hàng đợi đệm SF bao gồm:

hoàn thành vẽ, bởi thiết bị điện tử, lớp thứ nhất trước thời điểm thứ hai, và ở thời điểm thứ hai, bắt đầu, bởi thiết bị điện tử, để vẽ lớp thứ hai, kết xuất lớp thứ hai, và đệm lớp thứ hai được kết xuất trong hàng đợi đệm SF, trong đó:

thời điểm thứ hai là thời điểm trong đó phần trăm định trước của khoảng thời gian của tín hiệu đồng bộ theo chiều dọc thứ nhất để kích hoạt thiết bị điện tử để vẽ lớp thứ nhất đã được tiêu thụ, trong đó phần trăm định trước nhỏ hơn 1, và thời điểm thứ hai trước thời điểm thứ nhất.

4. Phương pháp theo điểm 3, trong đó phương pháp này còn bao gồm:

hoàn thành vẽ, bởi thiết bị điện tử, lớp thứ nhất trước thời điểm thứ nhất và sau thời điểm thứ hai, và để phản hồi hoàn thành vẽ lớp thứ nhất, vẽ, bởi thiết bị điện tử, lớp thứ hai, kết xuất lớp thứ hai, và đệm lớp thứ hai được kết xuất trong hàng đợi đệm SF.

5. Phương pháp theo điểm bất kỳ trong số các điểm từ 1 đến 4, trong đó trước khi vẽ, bởi thiết bị điện tử, lớp thứ nhất, kết xuất lớp thứ nhất, và đệm lớp thứ nhất được kết xuất trong hàng đợi đệm SF, phương pháp này còn bao gồm:

thu, bởi thiết bị điện tử, sự kiện UI (Giao diện người dùng) thứ nhất, trong đó sự kiện UI thứ nhất được sử dụng để kích hoạt thiết bị điện tử để hiển thị nội dung ảnh thiết lập trước hoặc hiển thị nội dung ảnh theo cách thức định sẵn, và sự kiện UI thứ nhất bao gồm bất kỳ một trong số sau: thiết bị điện tử thu thao tác ném được nhập bởi người dùng, thiết bị điện tử thu thao tác chạm được thực hiện bởi người dùng trên điều khiển đặt trước trong ứng dụng tiền cảnh, và thiết bị điện tử kích hoạt tự động sự kiện UI; và

vẽ, bởi thiết bị điện tử, lớp thứ nhất, kết xuất lớp thứ nhất, và đệm lớp thứ nhất được kết xuất trong hàng đợi đệm SF bao gồm:

để phản hồi sự kiện UI thứ nhất, vẽ, bởi thiết bị điện tử, lớp thứ nhất, kết xuất lớp thứ nhất, và đệm lớp thứ nhất được kết xuất trong hàng đợi đệm SF.

6. Phương pháp theo điểm bất kỳ trong số các điểm từ 1 đến 5, trong đó trước khi hoàn thành vẽ, bởi thiết bị điện tử, lớp thứ nhất trước thời điểm thứ nhất, và trước thời điểm thứ nhất, vẽ, bởi thiết bị điện tử, lớp thứ hai, kết xuất lớp thứ hai, và đệm lớp thứ hai được kết xuất trong hàng đợi đệm SF, phương pháp này còn bao gồm:

xác định, bởi thiết bị điện tử, không gian đệm của hàng đợi đệm SF và số lượng khung được đệm trong hàng đợi đệm SF, trong đó các khung được đệm là các lớp được đệm trong hàng đợi đệm SF; và

tính toán, bởi thiết bị điện tử, sự chênh lệch giữa không gian đệm của hàng đợi đệm SF và số lượng các khung được đệm để thu nhận không gian đệm còn lại của hàng đợi đệm SF, trong đó:

nếu không gian đệm còn lại của hàng đợi đệm SF lớn hơn ngưỡng thiết lập trước thứ nhất và thiết bị điện tử kết thúc vẽ lớp thứ nhất trước thời điểm thứ nhất, thiết bị điện tử vẽ lớp thứ hai, kết xuất lớp thứ hai, và đệm lớp thứ hai được kết xuất trong hàng đợi đệm SF trước thời điểm thứ nhất.

7. Phương pháp theo điểm 6, trong đó phương pháp này còn bao gồm:

nếu không gian đệm còn lại của hàng đợi đệm SF nhỏ hơn ngưỡng định trước thứ hai, để phản hồi tín hiệu đồng bộ theo chiều dọc thứ nhất, vẽ, bởi thiết bị điện tử, lớp thứ hai, kết xuất lớp thứ hai, và đệm lớp thứ hai được kết xuất trong hàng đợi đệm SF.

8. Phương pháp theo điểm bất kỳ trong số các điểm từ 1 đến 7, trong đó trước khi hoàn thành vẽ, bởi thiết bị điện tử, lớp thứ nhất trước thời điểm thứ nhất, và trước thời điểm thứ nhất, vẽ, bởi thiết bị điện tử, lớp thứ hai, kết xuất lớp thứ hai, và đệm lớp thứ hai được kết xuất trong hàng đợi đệm SF, phương pháp này còn bao gồm:

thiết đặt, bởi thiết bị điện tử, không gian đệm của hàng đợi đệm SF đến $M+p$ khung, trong đó:

M là kích cỡ của không gian đệm của hàng đợi bộ đệm SF trước việc cài đặt; và p là số lượng khung bị mất bởi thiết bị điện tử trong thời gian đặt trước, hoặc p là số nguyên dương đặt trước.

9. Phương pháp theo điểm 8, trong đó phương pháp này còn bao gồm:

nếu $M+p$ lớn hơn giới hạn trên được định trước N , thiết đặt, bởi thiết bị điện tử, không gian đệm của hàng đợi đệm SF cho N khung.

10. Phương pháp theo điểm bất kỳ trong số các điểm từ 1 đến 9, trong đó việc vẽ, bởi thiết bị điện tử, lớp thứ hai bao gồm:

tính toán, bởi thiết bị điện tử, khoảng di chuyển của lớp thứ hai dựa trên khoảng tín hiệu của tín hiệu đồng bộ theo chiều dọc thứ nhất, và vẽ lớp thứ hai dựa trên khoảng di chuyển của lớp thứ hai, trong đó khoảng di chuyển của lớp thứ hai là khoảng di chuyển của nội dung ảnh trong lớp thứ hai ứng với nội dung ảnh trong lớp thứ nhất.

11. Phương pháp theo điểm 10, trong đó việc tính toán, bởi thiết bị điện tử, khoảng di chuyển của lớp thứ hai dựa trên khoảng tín hiệu của tín hiệu đồng bộ theo chiều dọc thứ nhất, và vẽ lớp thứ hai dựa trên khoảng di chuyển của lớp thứ hai bao gồm:

tính toán, bởi thiết bị điện tử, thời gian xử lý của lớp thứ hai dựa trên khoảng tín hiệu của tín hiệu đồng bộ theo chiều dọc thứ nhất, trong đó khi lớp thứ hai lớp thứ i được vẽ bởi thiết bị điện tử để phản hồi sự kiện UI thứ nhất, thời gian xử lý của lớp thứ hai là $p_{i-1} + T_{i-1}$, trong đó $i \geq 2$, i là số nguyên dương, p_{i-1} là thời gian xử lý của lớp thứ $(i-1)$, và T_{i-1} là khoảng tín hiệu của tín hiệu đồng bộ theo chiều dọc thứ nhất để kích hoạt thiết bị điện tử để vẽ lớp thứ $(i-1)$; và

tính toán, bởi thiết bị điện tử, khoảng di chuyển của lớp thứ hai dựa trên thời gian xử lý của lớp thứ hai, và vẽ lớp thứ hai dựa trên khoảng di chuyển của lớp thứ hai.

12. Phương pháp theo điểm bất kỳ trong số các điểm 1 đến 11, trong đó phương pháp này còn bao gồm bước:

thu, bởi thiết bị điện tử, sự kiện UI thứ hai, trong đó sự kiện UI thứ hai là sự kiện gián đoạn được sử dụng để kích hoạt thiết bị điện tử để dừng hiển thị nội dung ảnh tương ứng với sự kiện UI thứ nhất, sự kiện UI thứ nhất được sử dụng để kích hoạt thiết bị điện tử để hiển thị nội dung ảnh thiết lập trước hoặc hiển thị nội dung ảnh theo cách thức định sẵn, và lớp thứ nhất và lớp thứ hai được vẽ bởi thiết bị điện tử được kích hoạt bởi sự kiện UI thứ nhất;

để phản hồi sự kiện UI thứ hai, dừng vẽ, bởi thiết bị điện tử, lớp tương ứng với sự kiện UI thứ nhất;

để phản hồi tín hiệu đồng bộ theo chiều dọc thứ hai, xóa, bởi thiết bị điện tử, lớp tương ứng với sự kiện UI thứ nhất mà được đệm trong hàng đợi đệm SF, trong đó tín hiệu đồng bộ theo chiều dọc thứ hai được sử dụng để kích hoạt thiết bị điện tử để kết hợp lớp được kết xuất để thu nhận khung ảnh; và

vẽ, bởi thiết bị điện tử để phản hồi tín hiệu đồng bộ theo chiều dọc thứ nhất, lớp thứ ba tương ứng với sự kiện UI thứ hai, kết xuất lớp thứ ba, và đệm lớp thứ ba được kết xuất trong hàng đợi đệm SF.

13. Phương pháp theo điểm 12, trong đó sau khi thu, bởi thiết bị điện tử, sự kiện UI thứ hai, và trước khi vẽ, bởi thiết bị điện tử để phản hồi tín hiệu đồng bộ theo chiều dọc thứ nhất, lớp thứ ba tương ứng với sự kiện UI thứ hai, kết xuất lớp thứ ba, và đệm lớp thứ ba được kết xuất trong hàng đợi đệm SF, phương pháp này còn bao gồm:

vẽ lại, bởi thiết bị điện tử, lớp thứ tư để chờ truyền logic vẽ lớp của thiết bị điện tử đến lớp thứ tư, và thu nhận thời gian xử lý của lớp thứ tư, trong đó:

thiết bị điện tử không tiếp tục kết xuất lớp thứ tư, và thời gian xử lý của lớp thứ tư được sử dụng bởi thiết bị điện tử để tính toán khoảng di chuyển của lớp thứ tư; và

lớp thứ tư là lớp khung tiếp theo lớp tương ứng với khung ảnh được hiển thị bởi thiết bị điện tử khi thiết bị điện tử thu sự kiện UI thứ hai; hoặc lớp thứ tư bao gồm lớp tương ứng với khung ảnh được hiển thị bởi thiết bị điện tử khi thiết bị điện tử thu sự kiện UI thứ hai và lớp khung tiếp theo lớp tương ứng với khung ảnh được hiển thị bởi thiết bị điện tử.

14. Thiết bị điện tử, trong đó thiết bị điện tử này bao gồm màn hiển thị, bộ nhớ, và một hoặc nhiều bộ xử lý; màn hiển thị và bộ nhớ được ghép nối với bộ xử lý; màn hiển thị được cấu hình để hiển thị hình ảnh được tạo bởi bộ xử lý, bộ nhớ được cấu hình để lưu trữ các lệnh máy tính; và khi các lệnh máy tính được thực thi bởi bộ xử lý, thiết bị điện tử được cho phép để thực hiện phương pháp theo điểm bất kỳ trong số các điểm 1 đến 13.

15. Phương tiện lưu trữ đọc được bởi máy tính, bao gồm các lệnh máy tính, trong đó khi các lệnh máy tính chạy trên thiết bị điện tử, thiết bị điện tử được cho phép để thực hiện phương pháp theo điểm bất kỳ trong số các điểm từ 1 đến 13.

1/32

Thiết bị điện tử 100

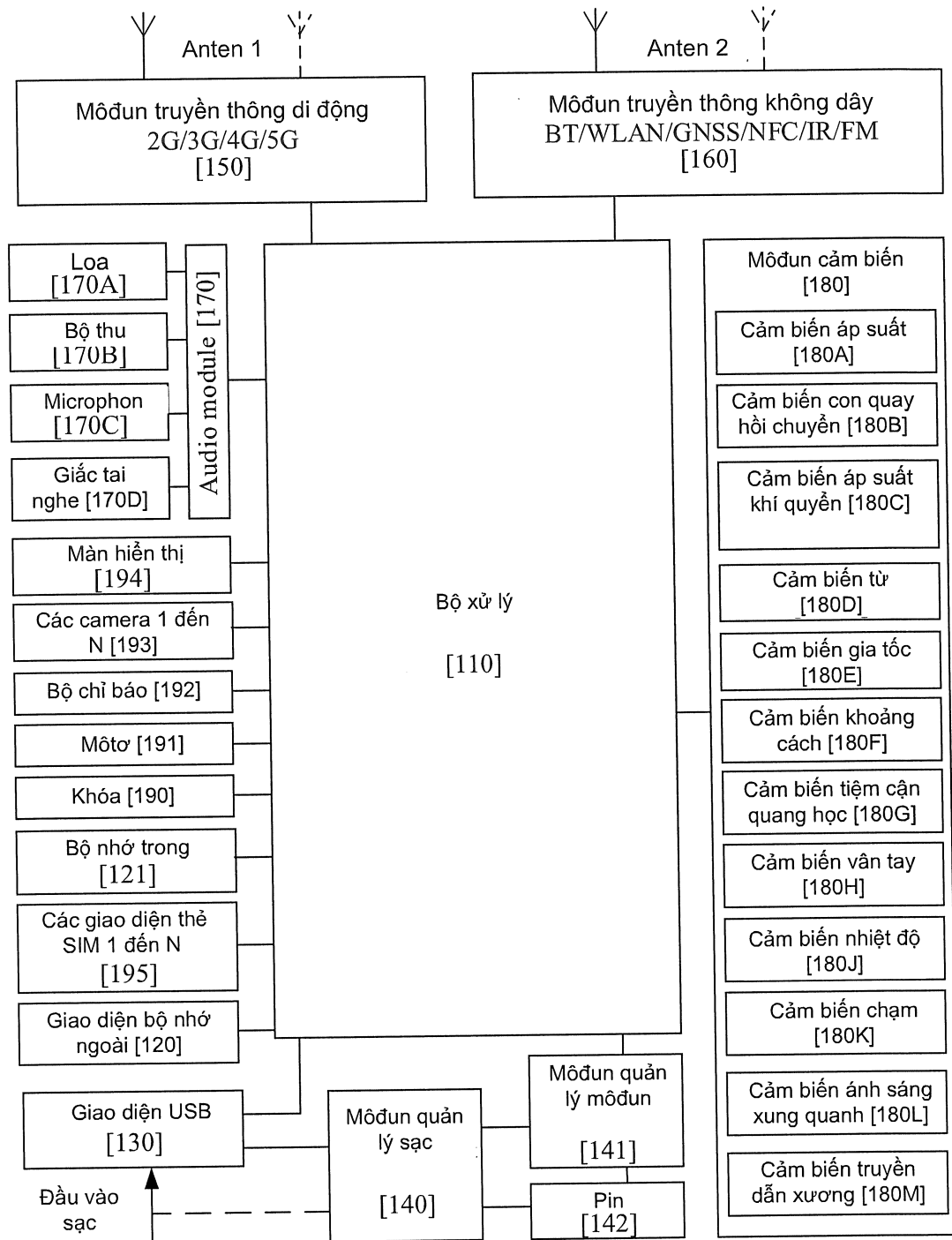


FIG.1

2/32

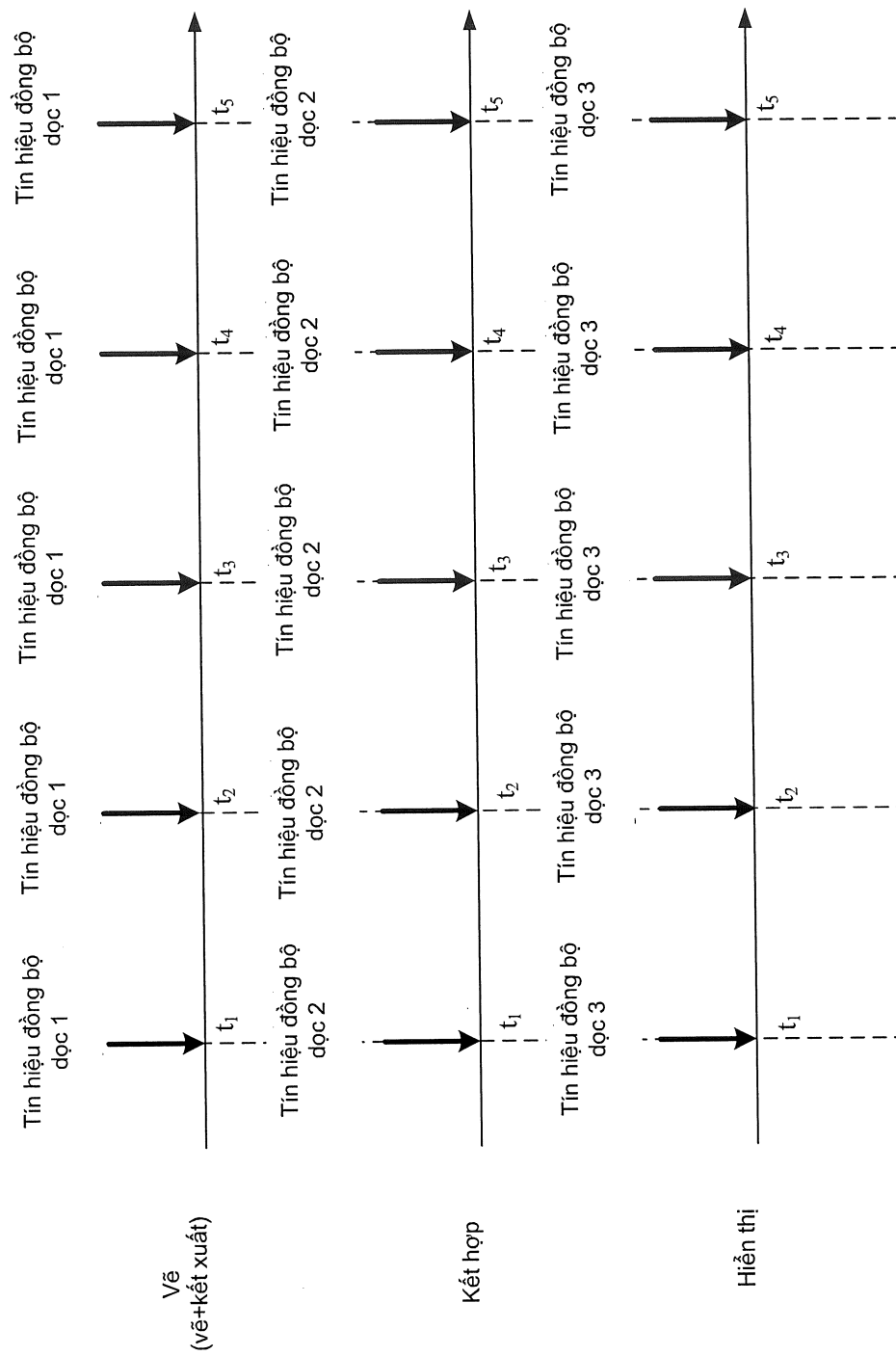


FIG. 2A

3/32

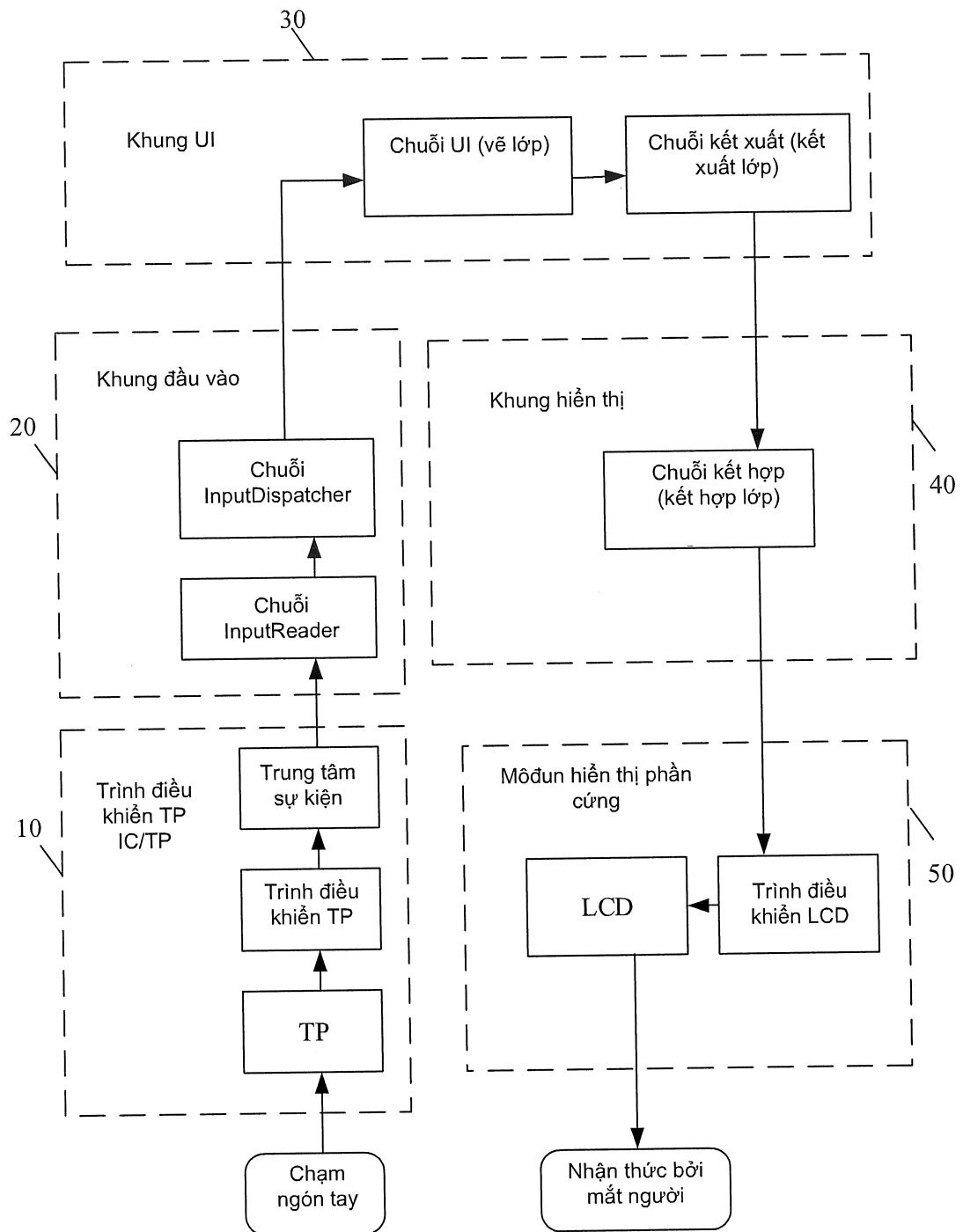


FIG. 2B

4/32

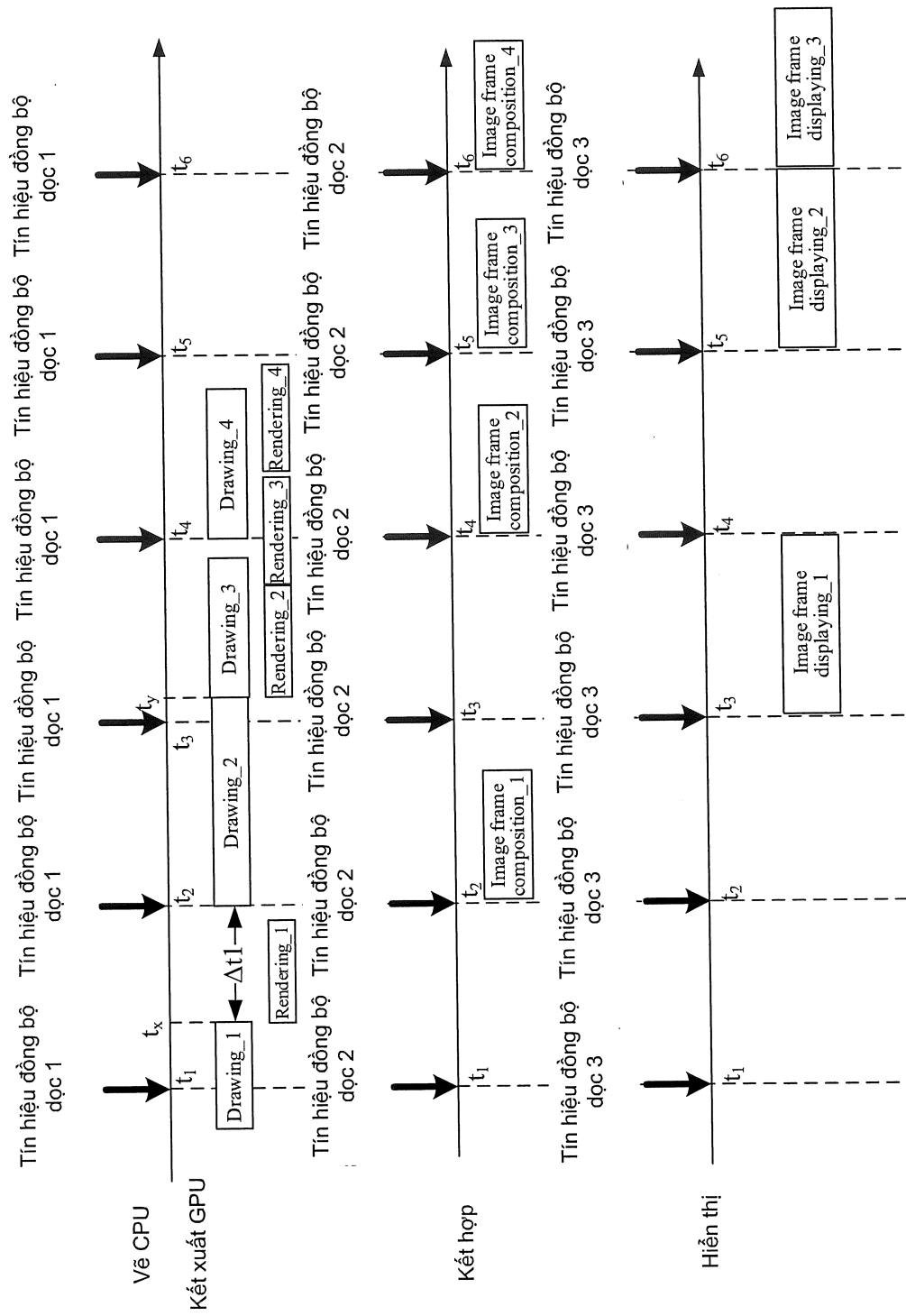


FIG. 2C

5/32

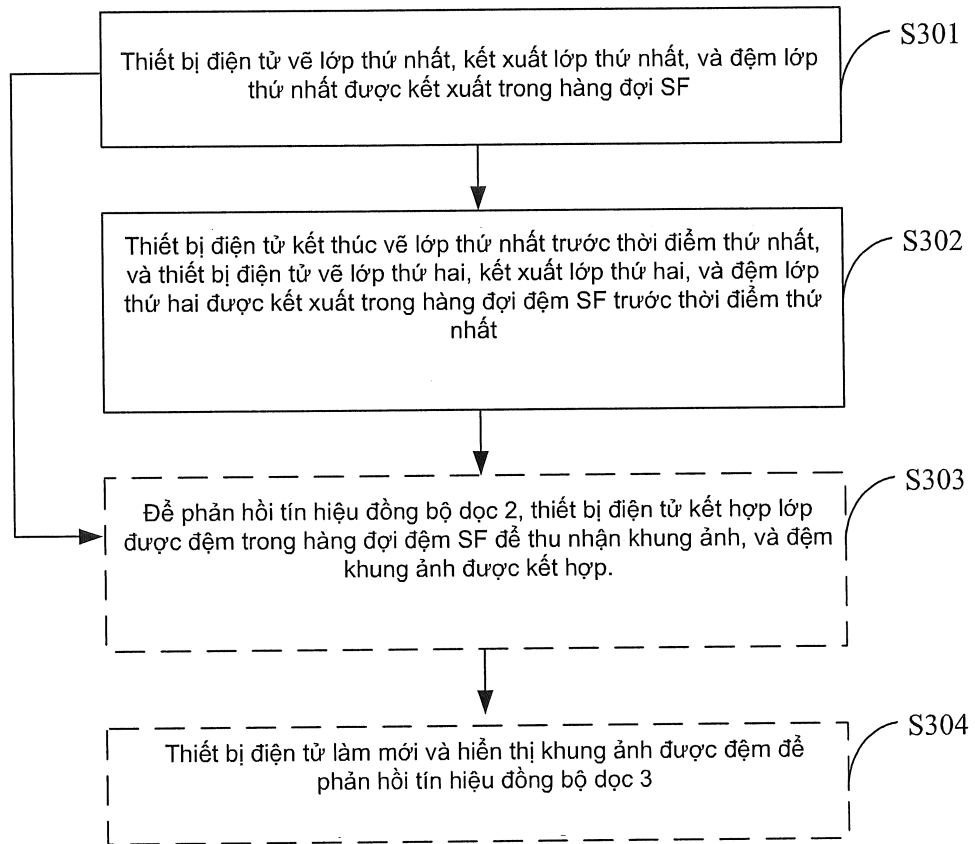


FIG.3

6/32

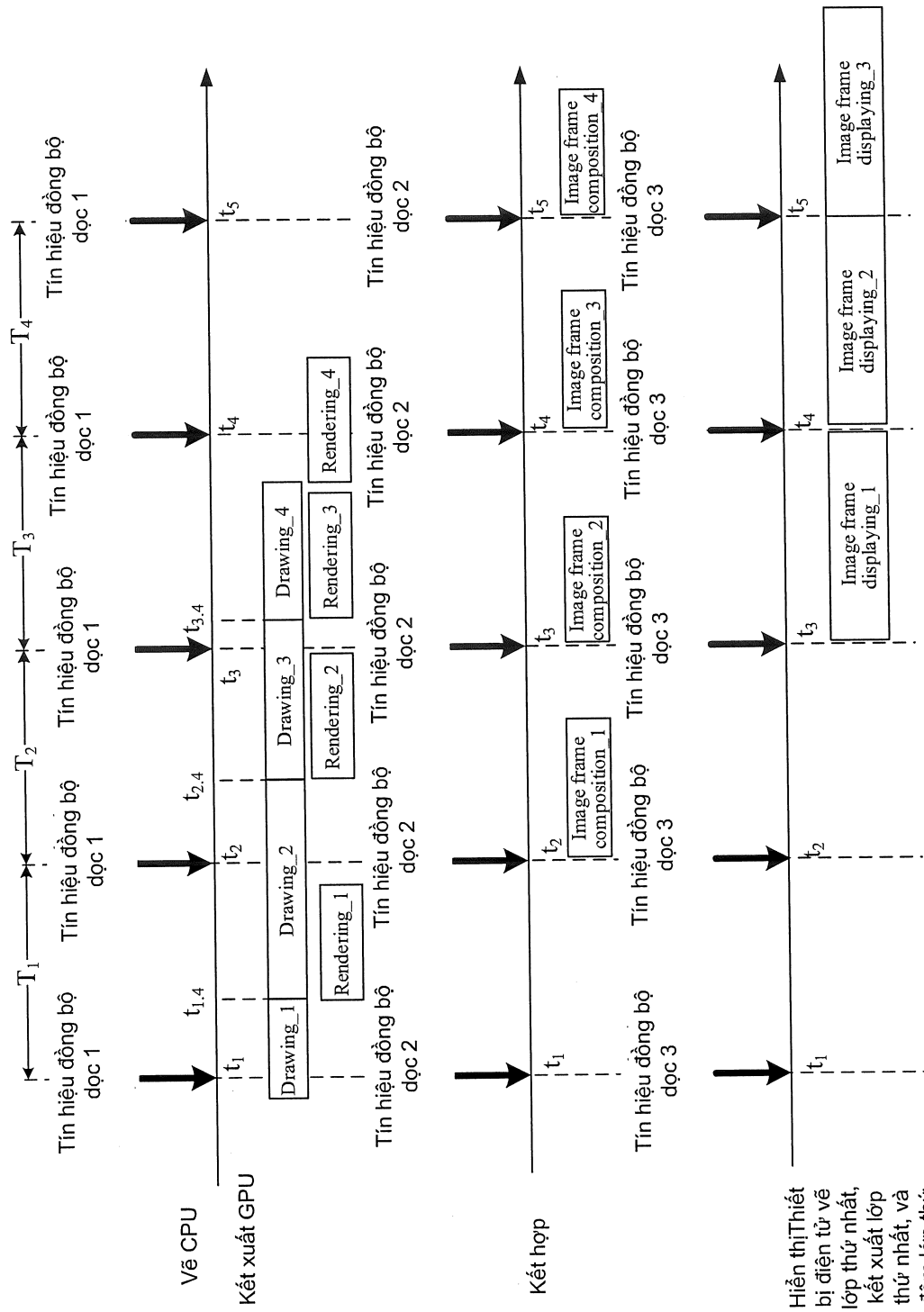


FIG. 4A

7/32

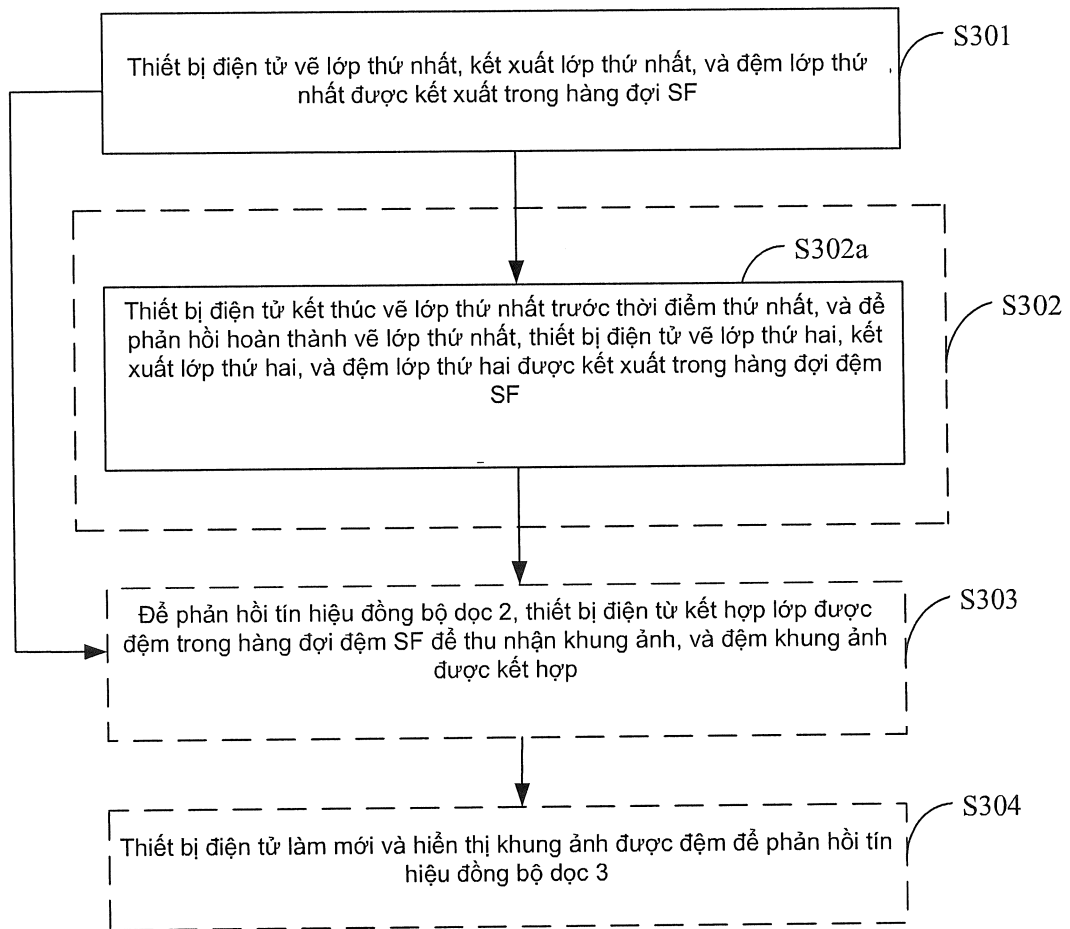


FIG.4B

8/32

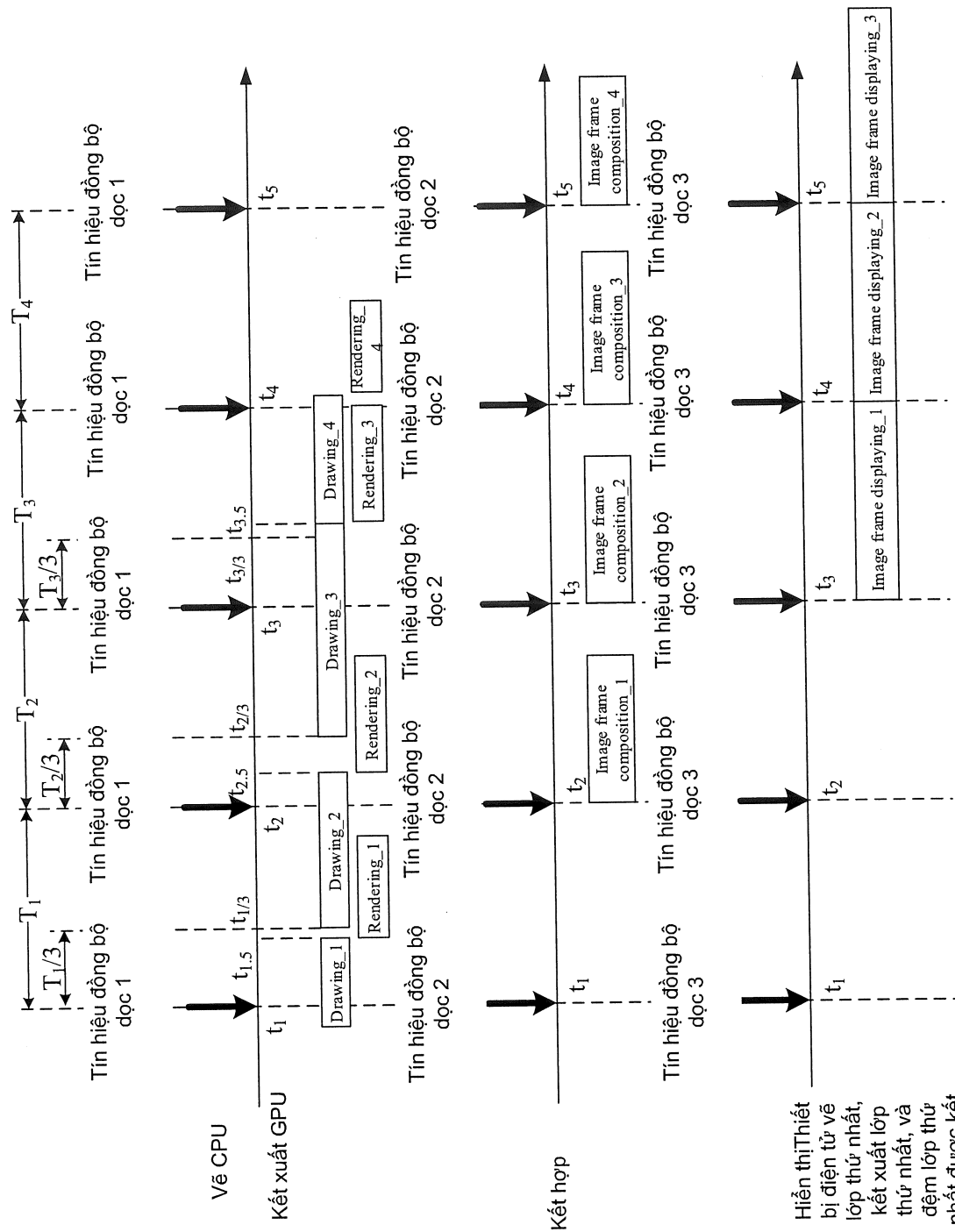


FIG. 5A

9/32

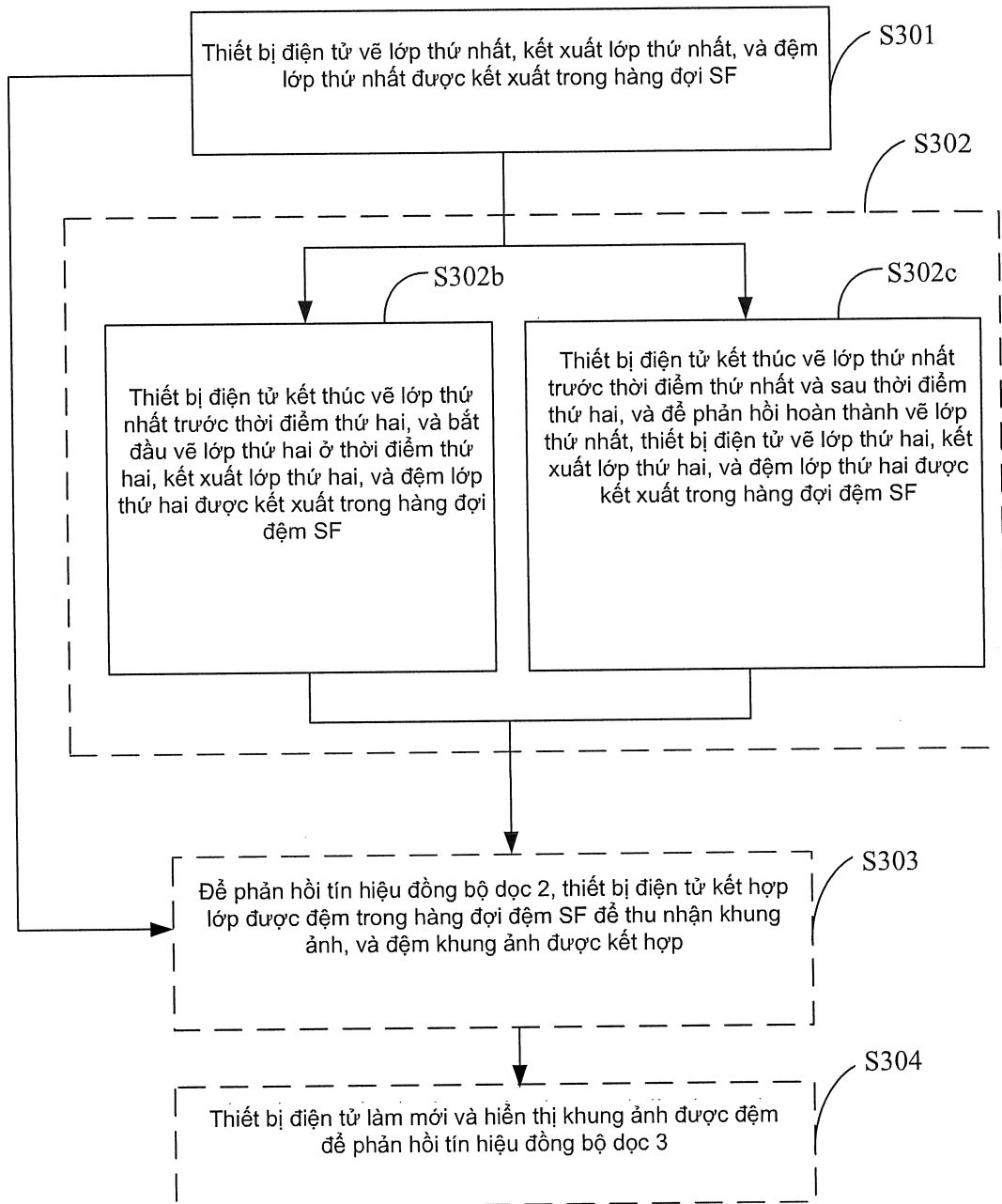


FIG.5B

10/32

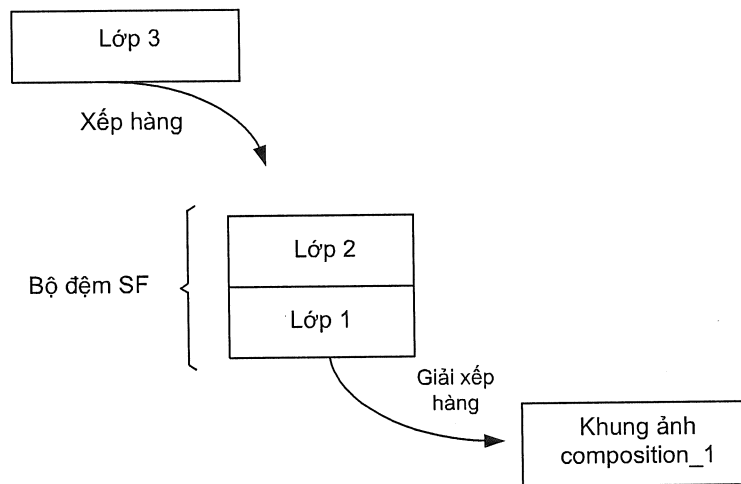


FIG.6

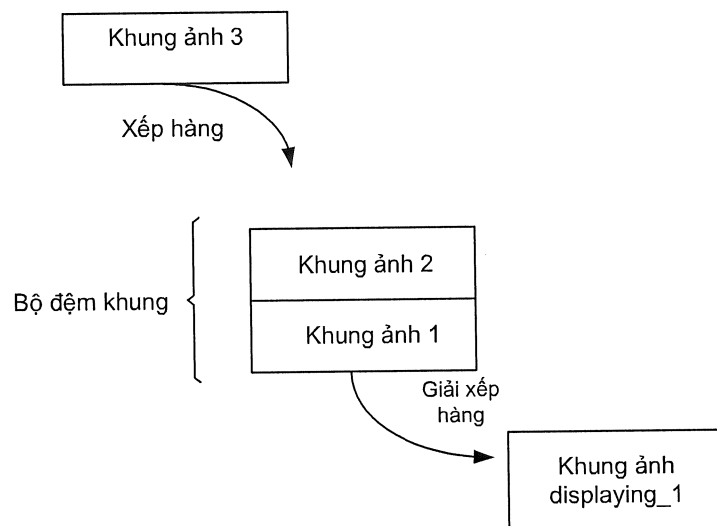


FIG.7A

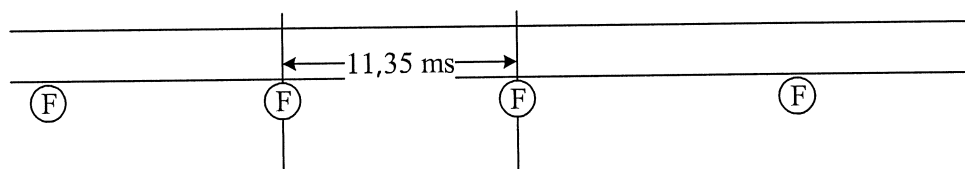


FIG.7B

11/32

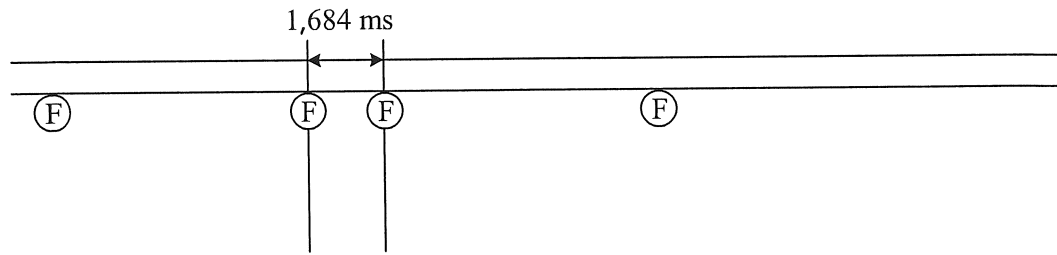


FIG.7C

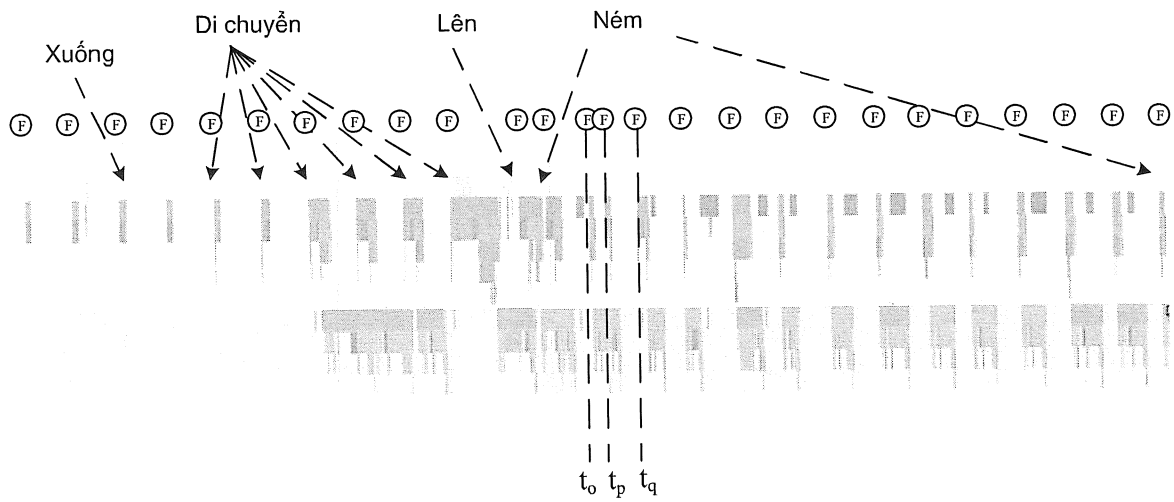


FIG.7D

12/32

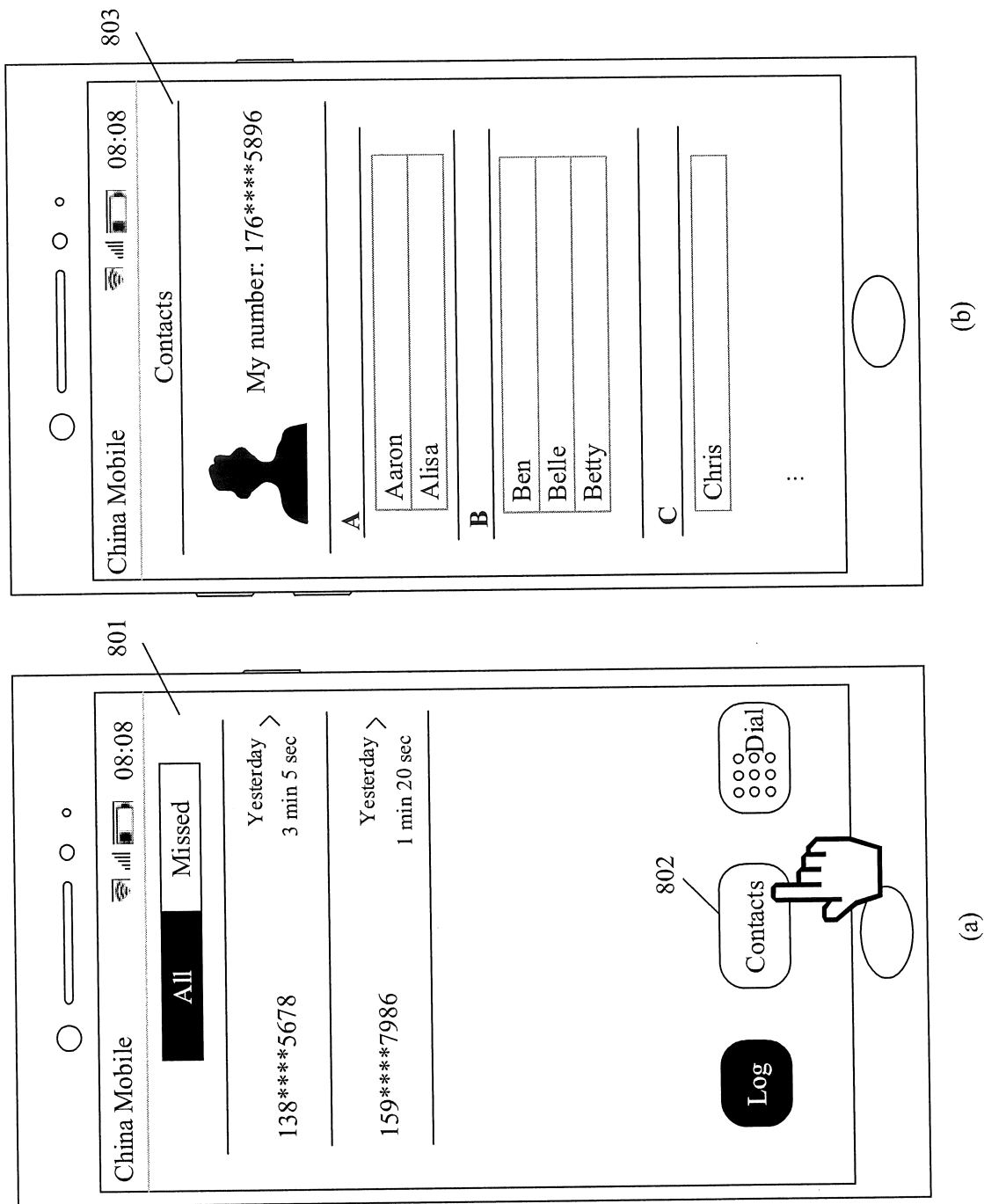
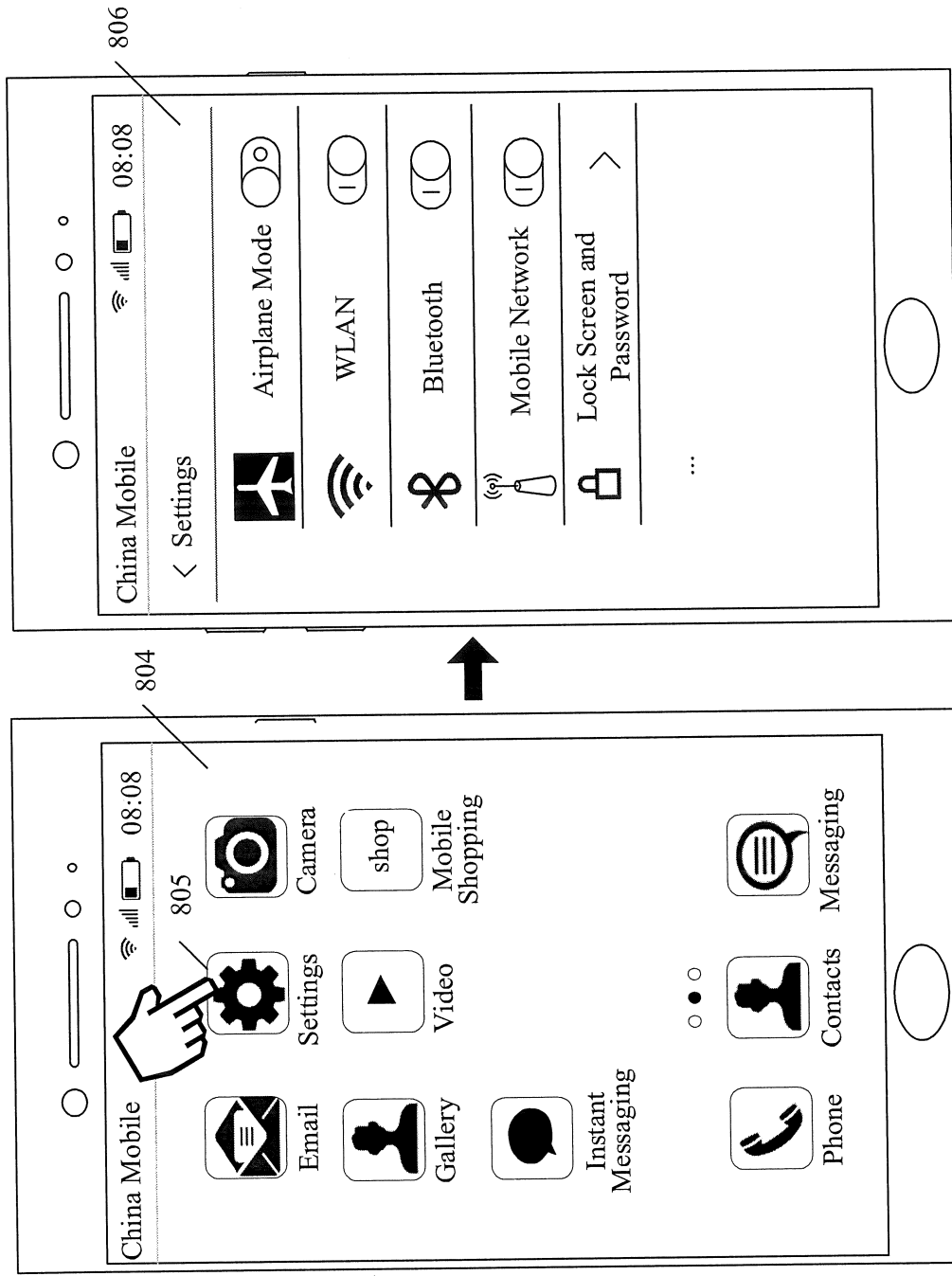


FIG. 8A

13/32



(B)

(A)

FIG. 8B

14/32

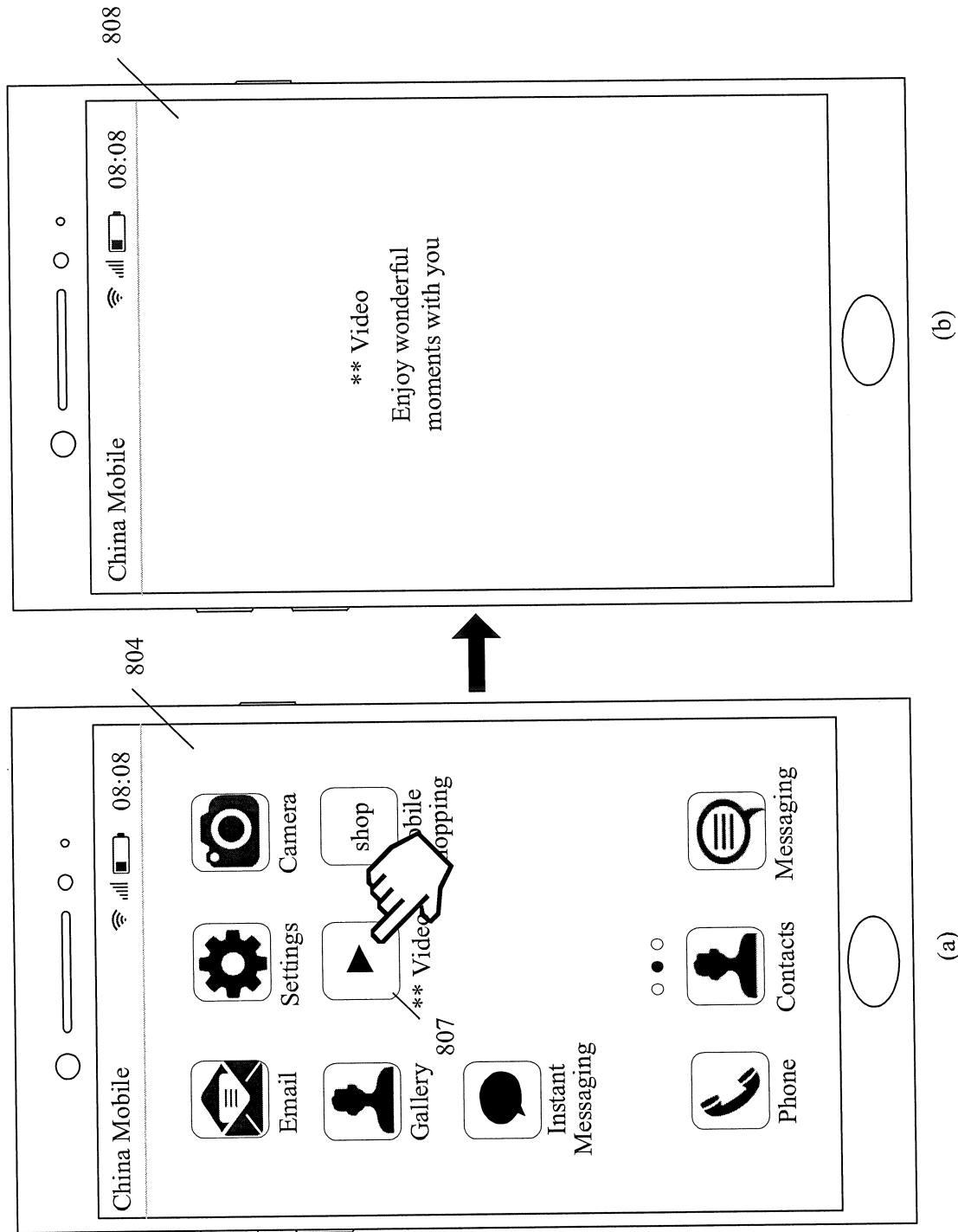


FIG. 8C

15/32

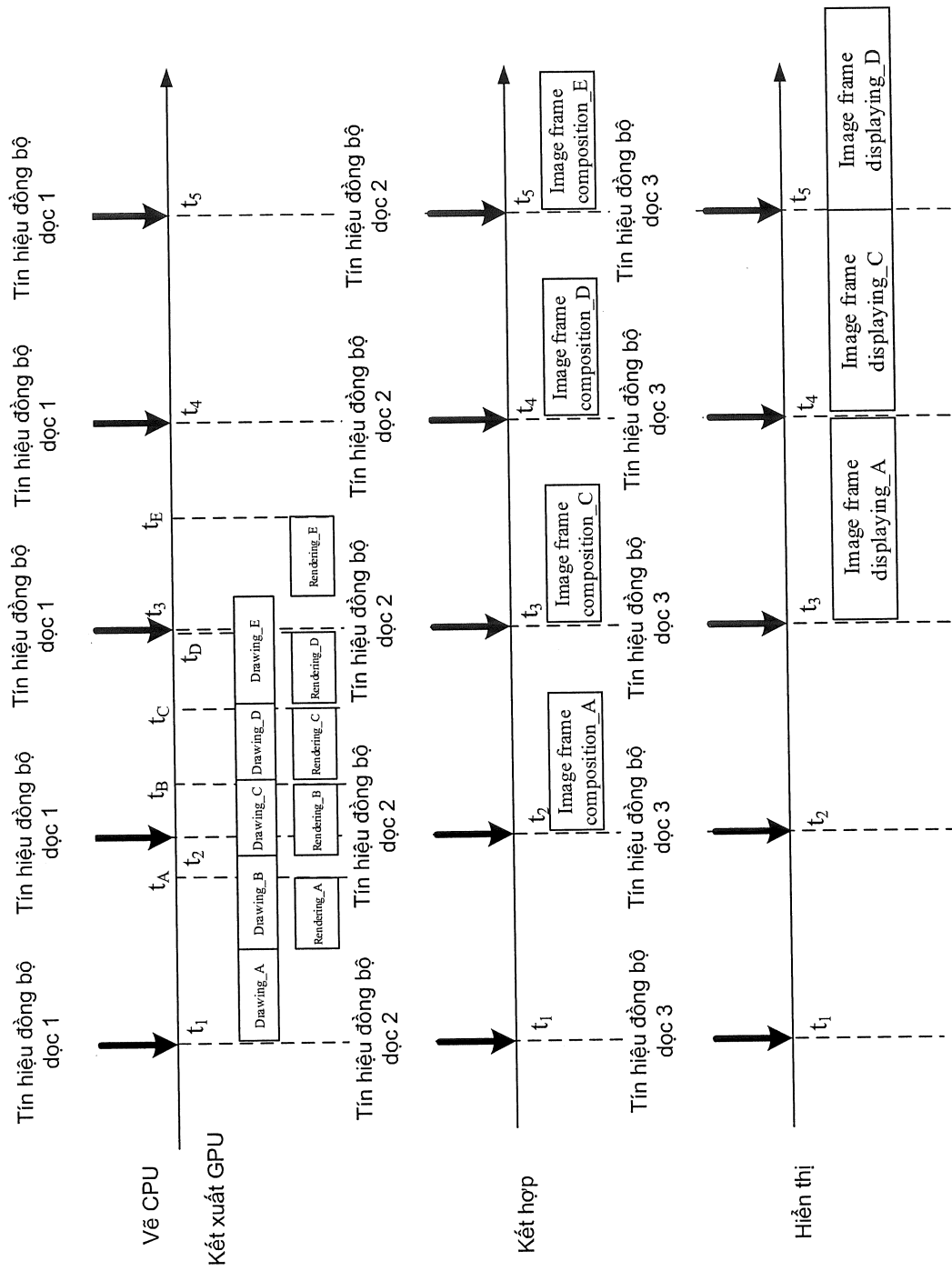


FIG. 9

16/32

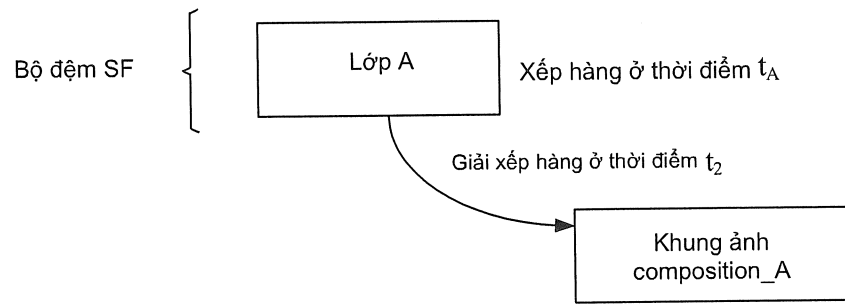


FIG.10A

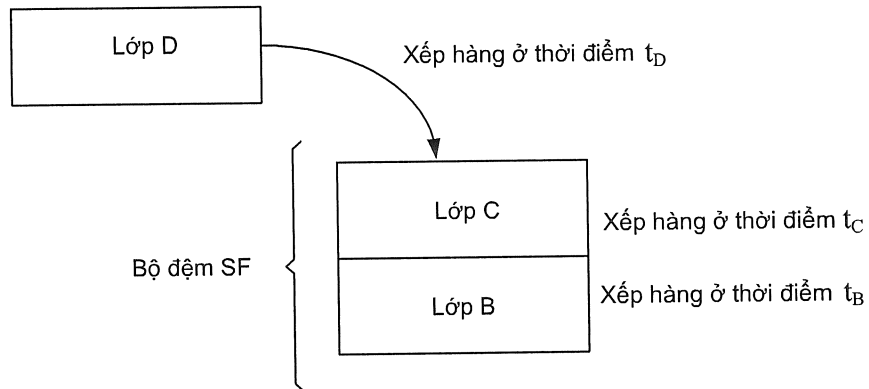


FIG.10B

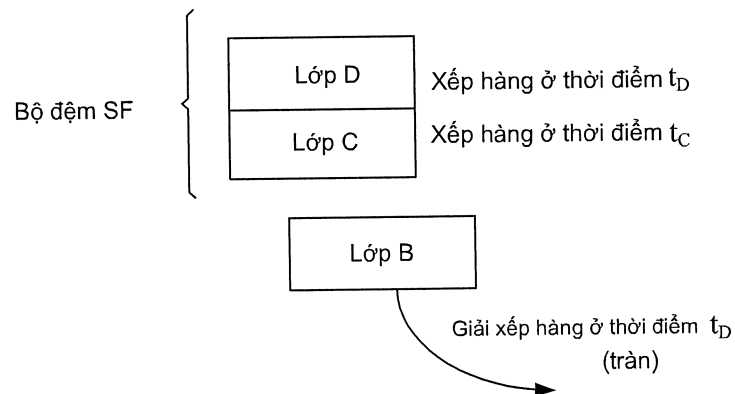


FIG.10C

17/32

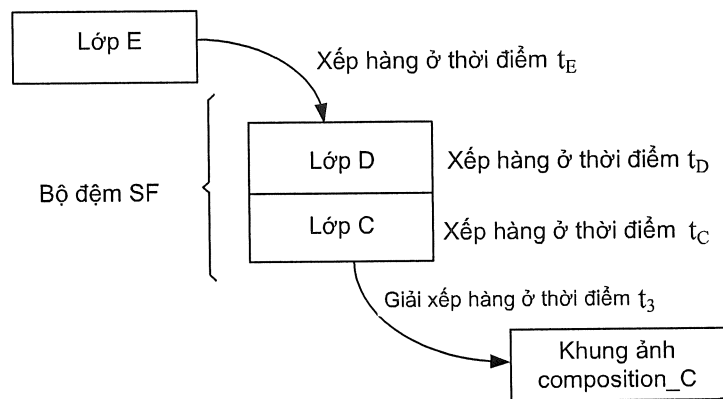


FIG.10D

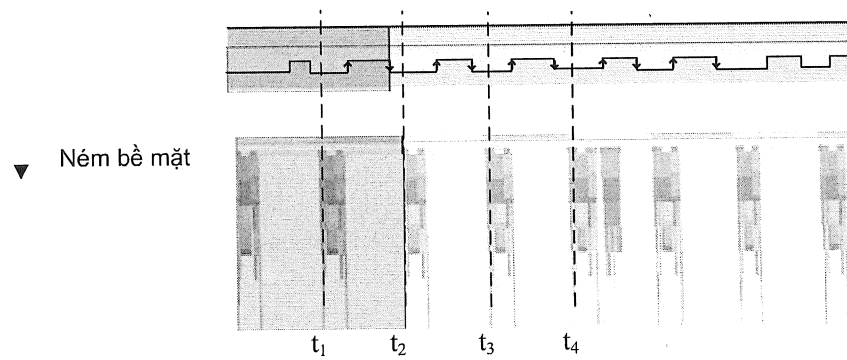


FIG.10E

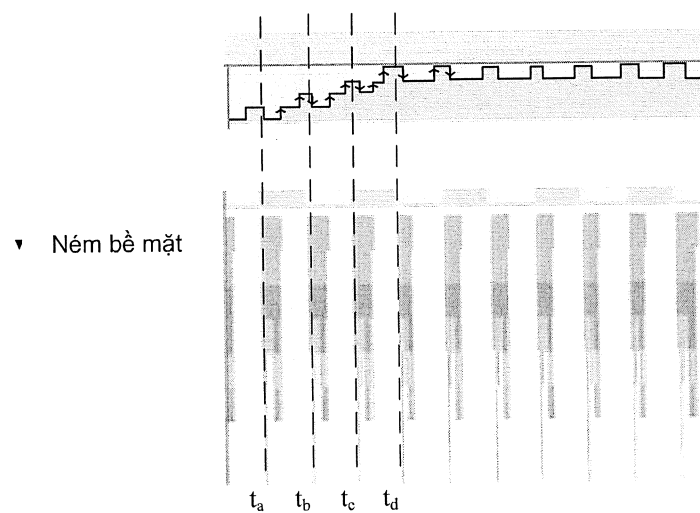
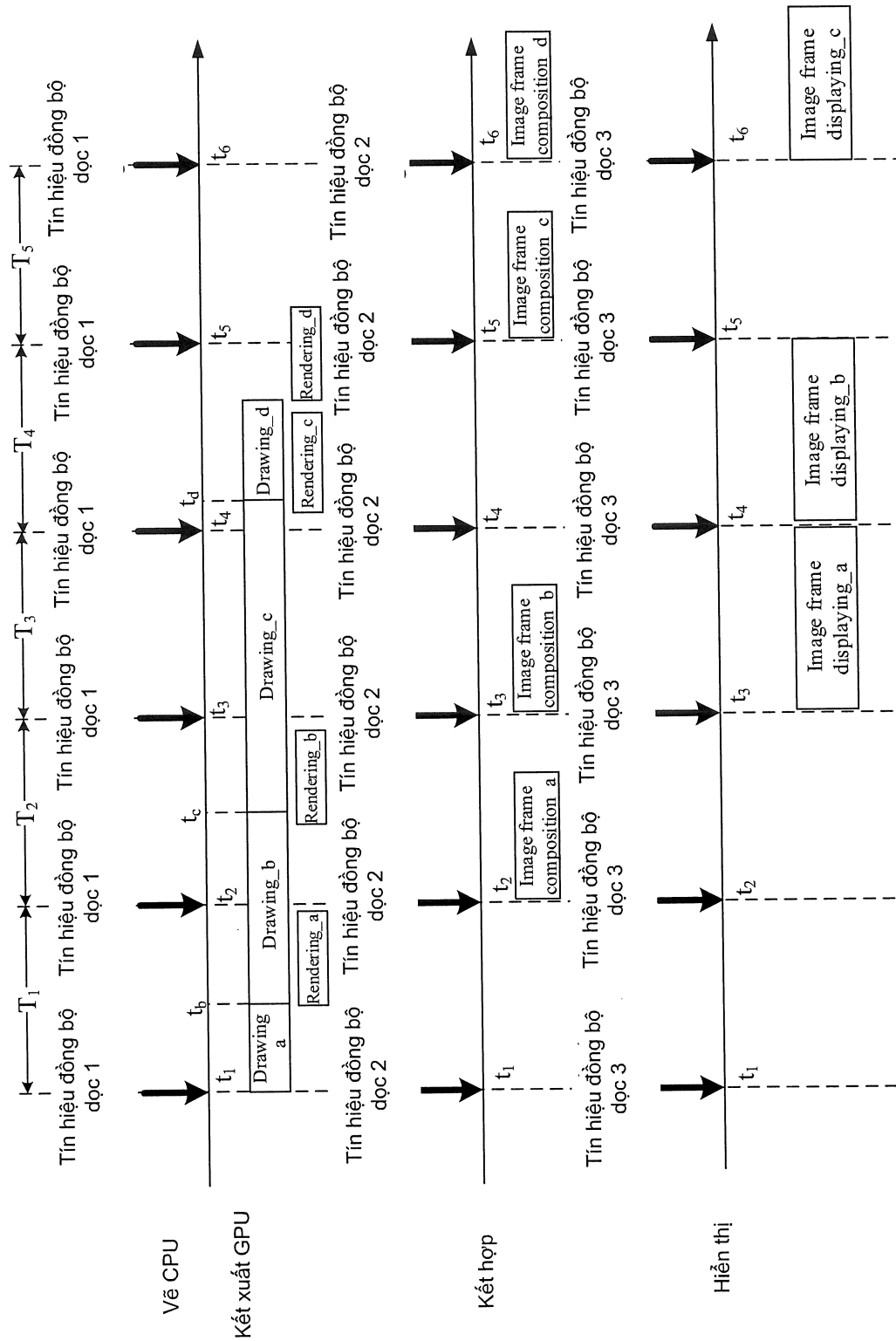
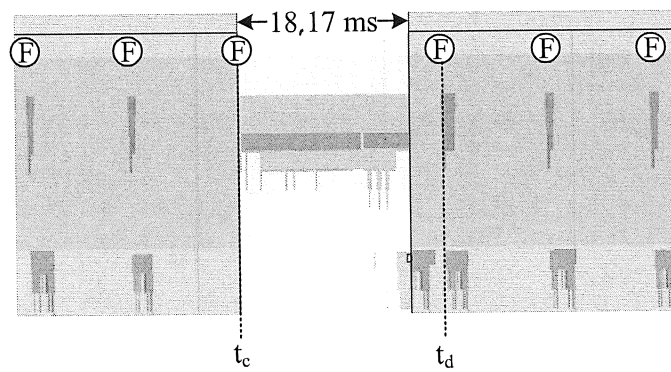


FIG.10F

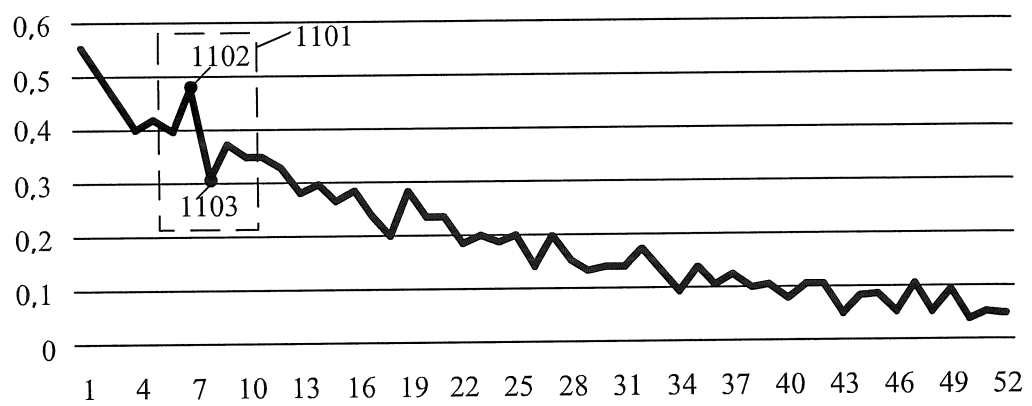
18/32



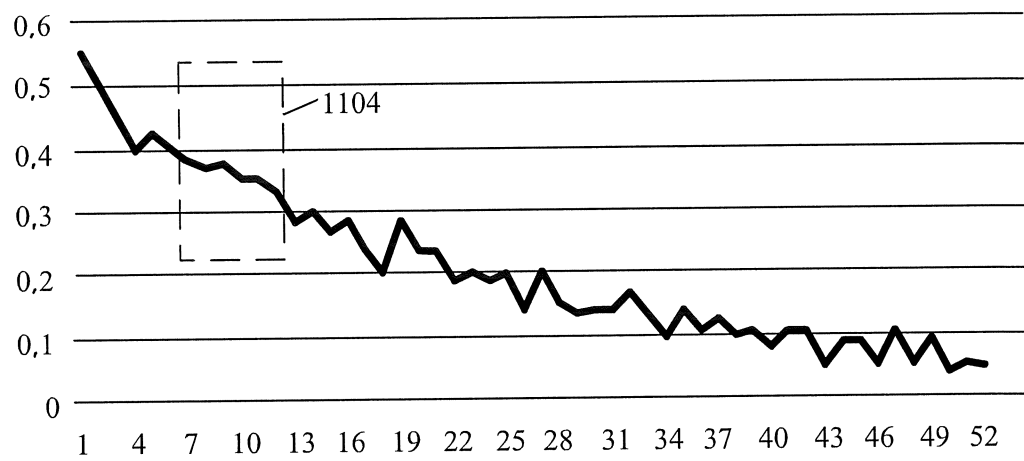
19/32



(a)



(b)



(c)

FIG.11B

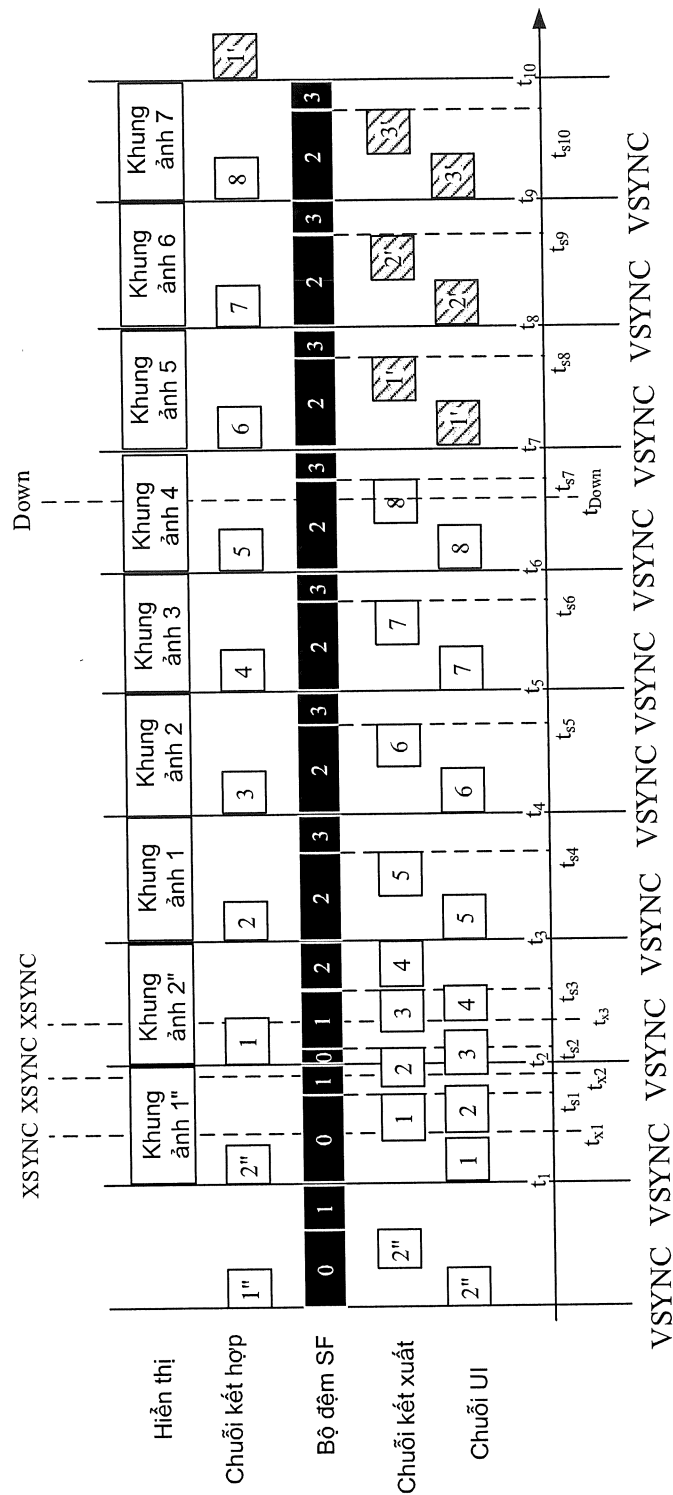


FIG. 12

21/32

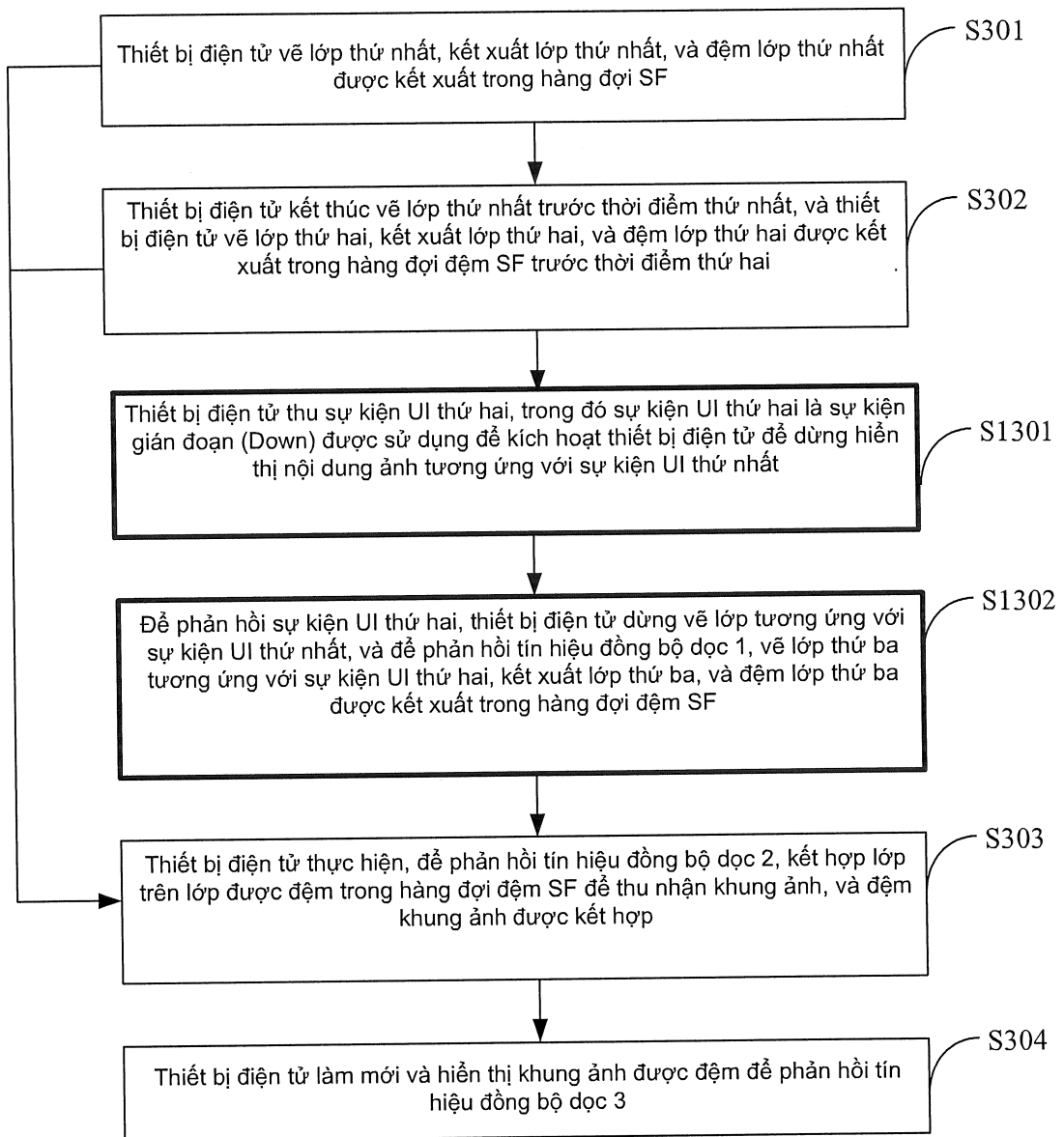


FIG.13

22/32

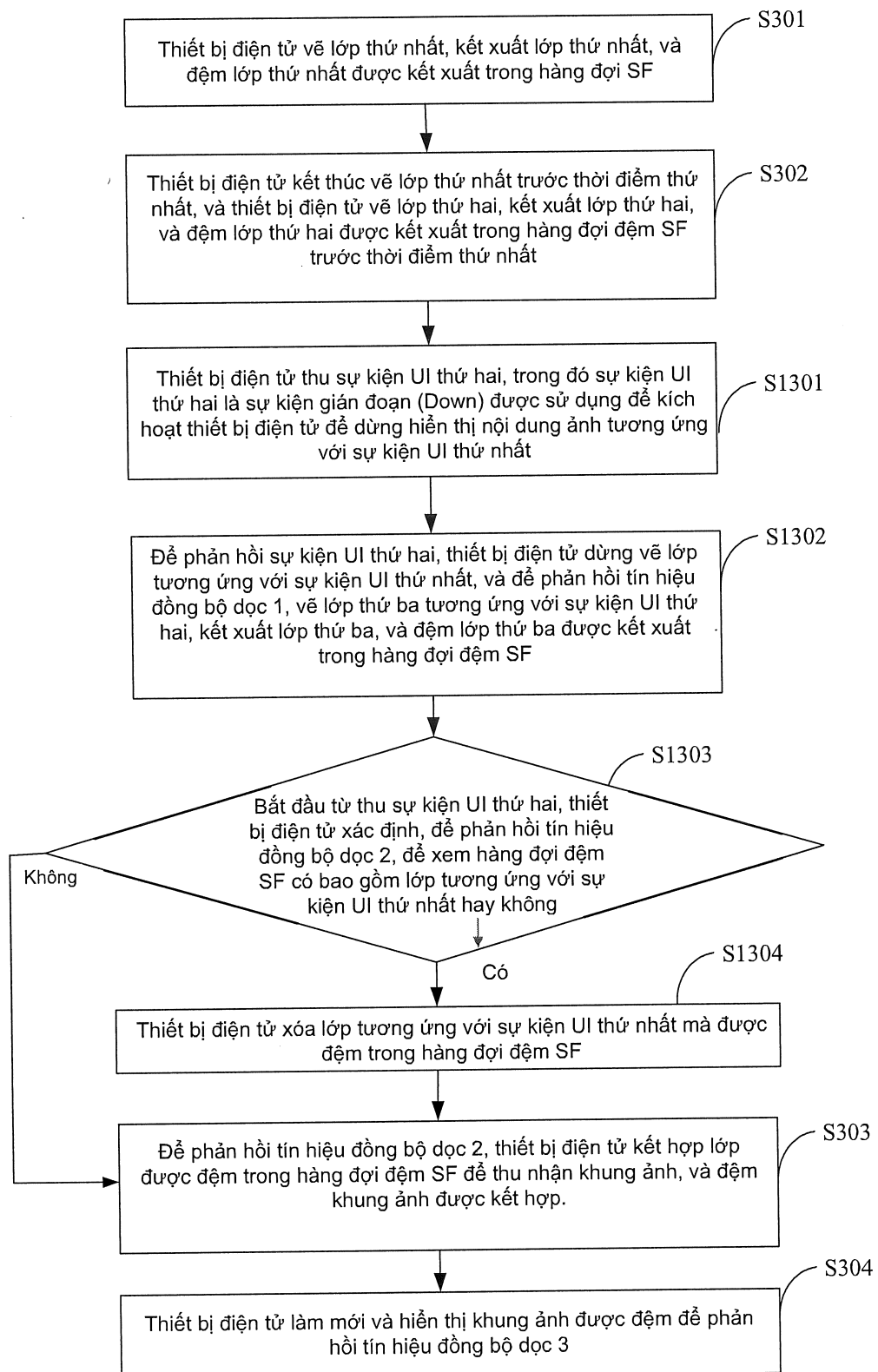


FIG.14

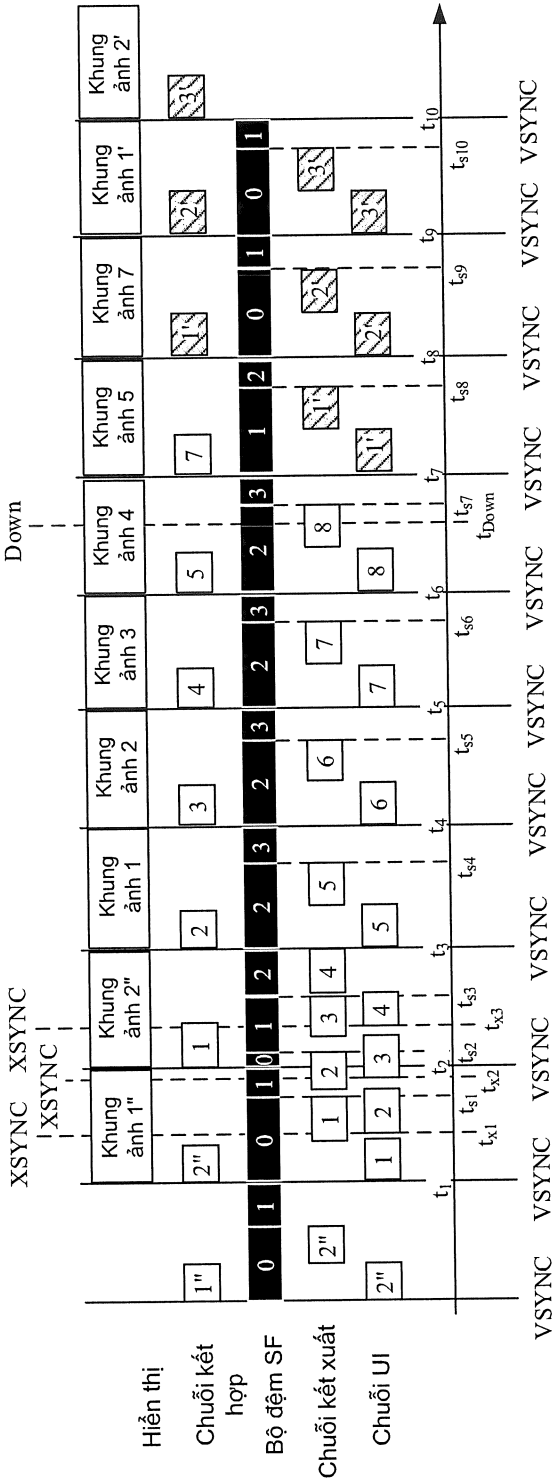


FIG. 15

24/32

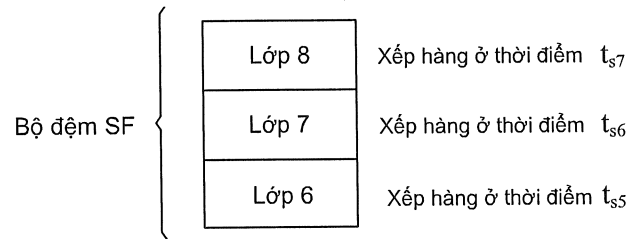


FIG.16A

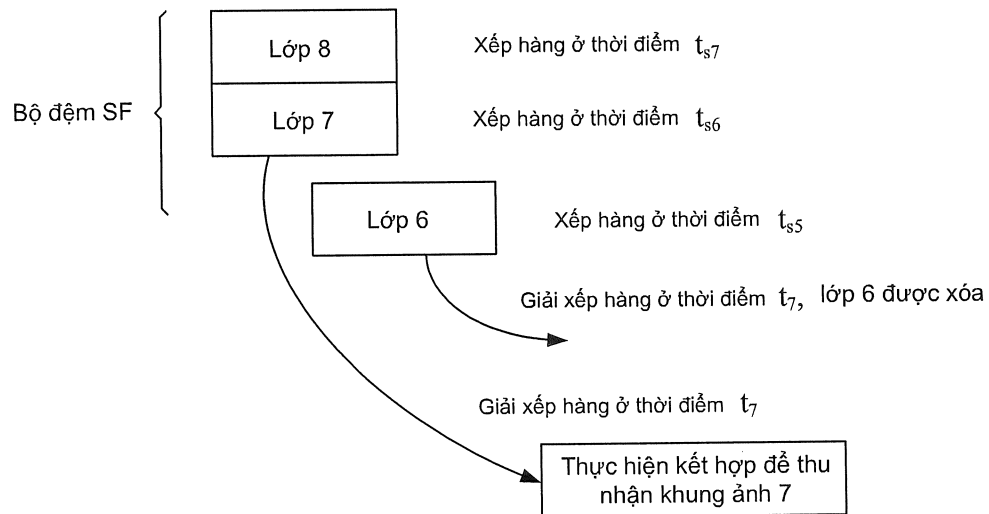


FIG.16B

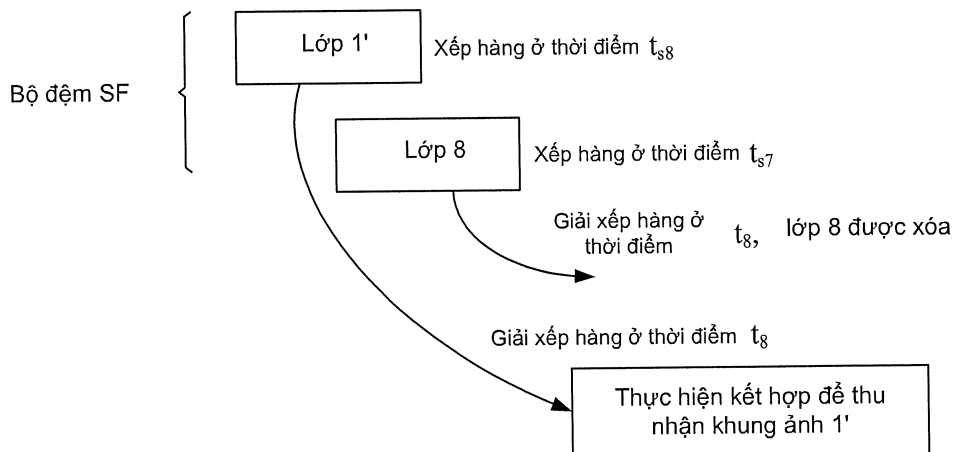


FIG.16C

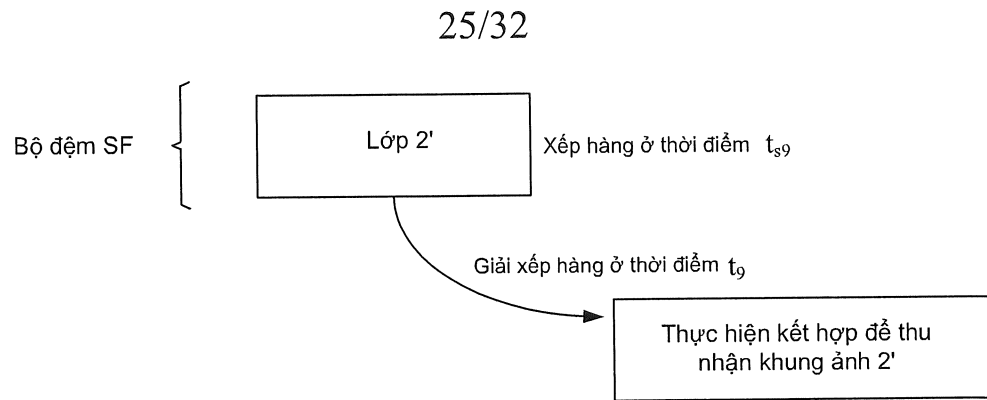


FIG.16D

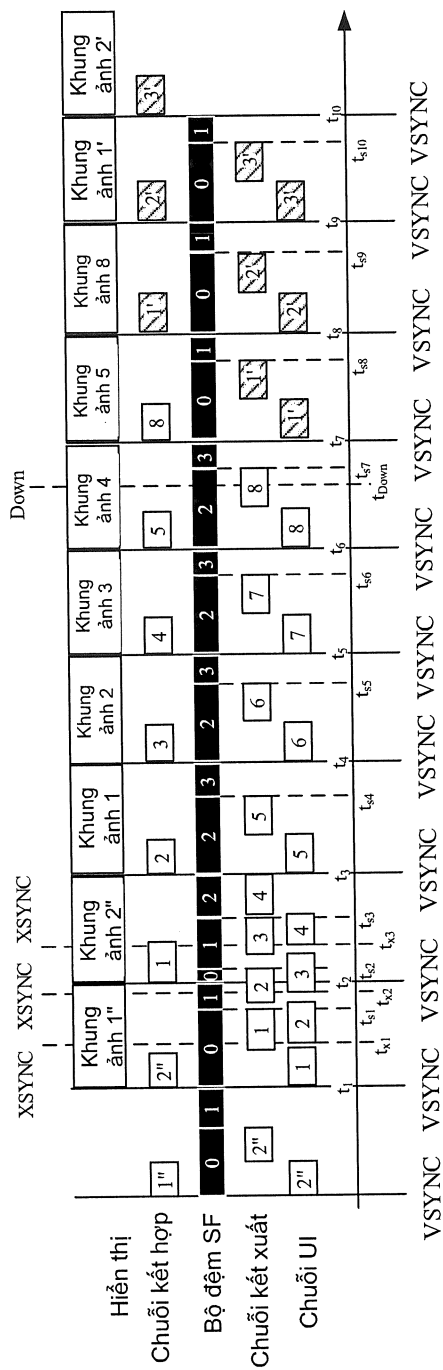


FIG. 17

27/32

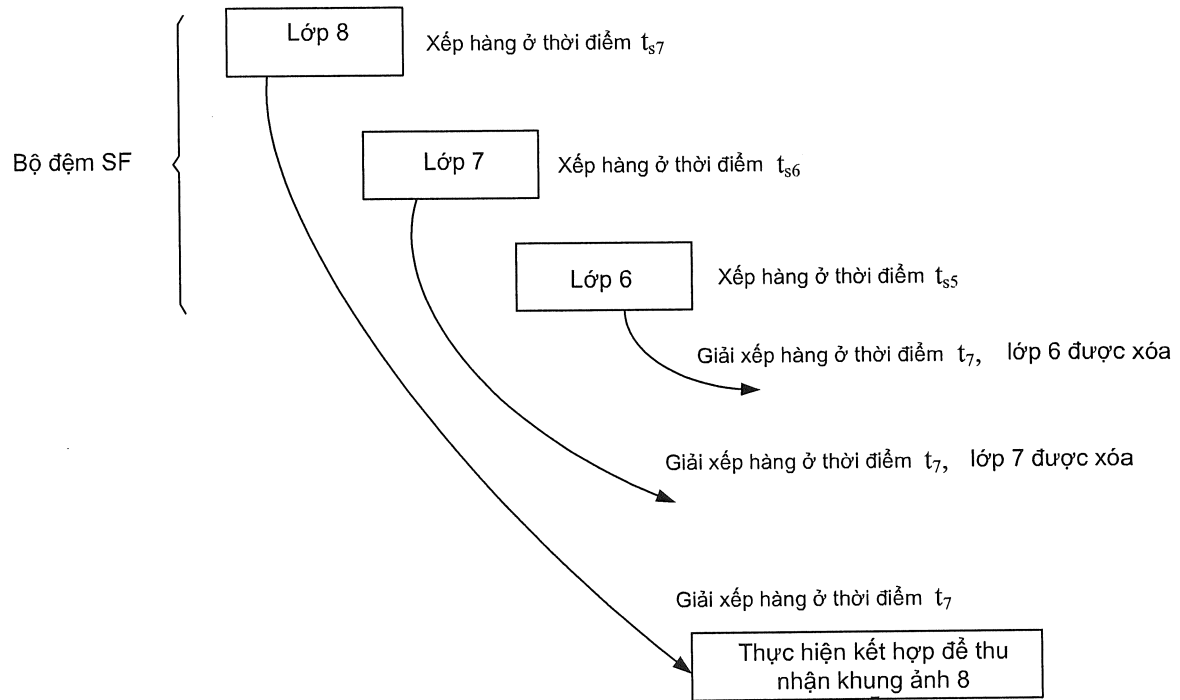


FIG.18A

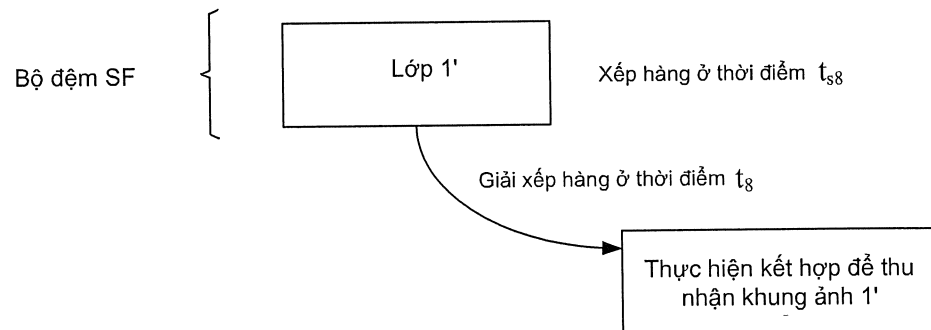


FIG.18B

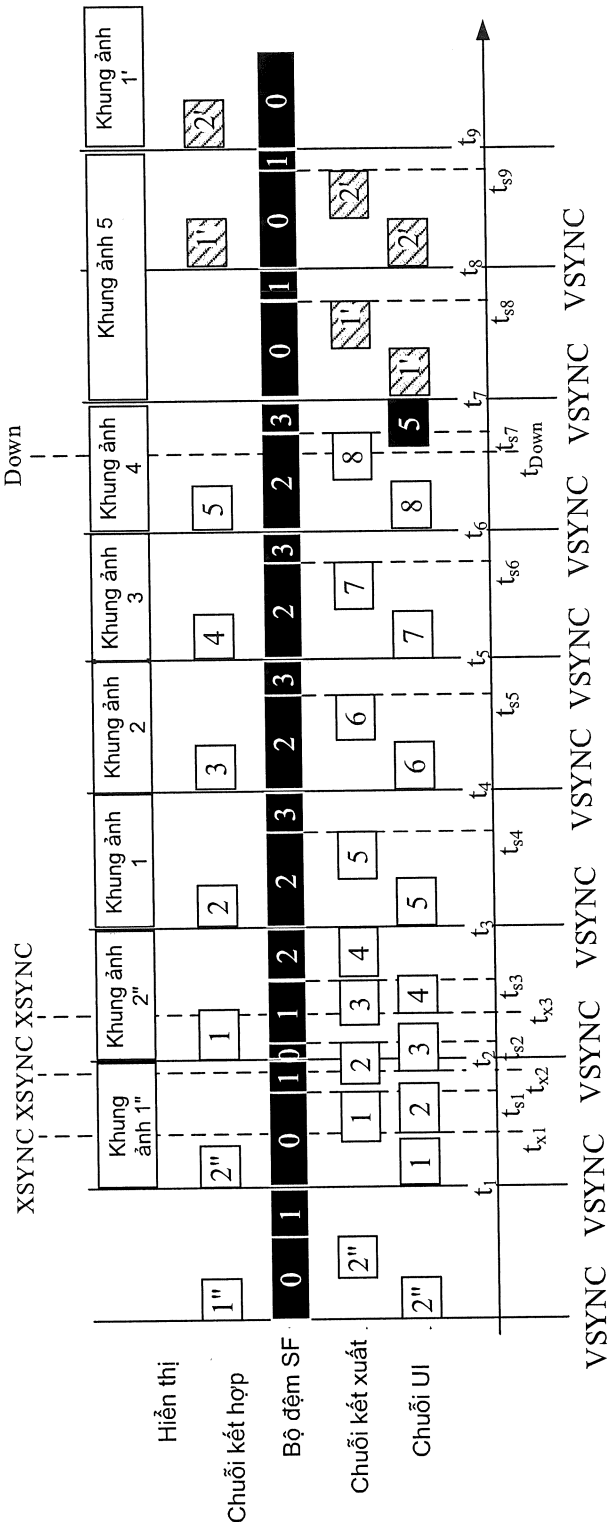


FIG. 19

30/32

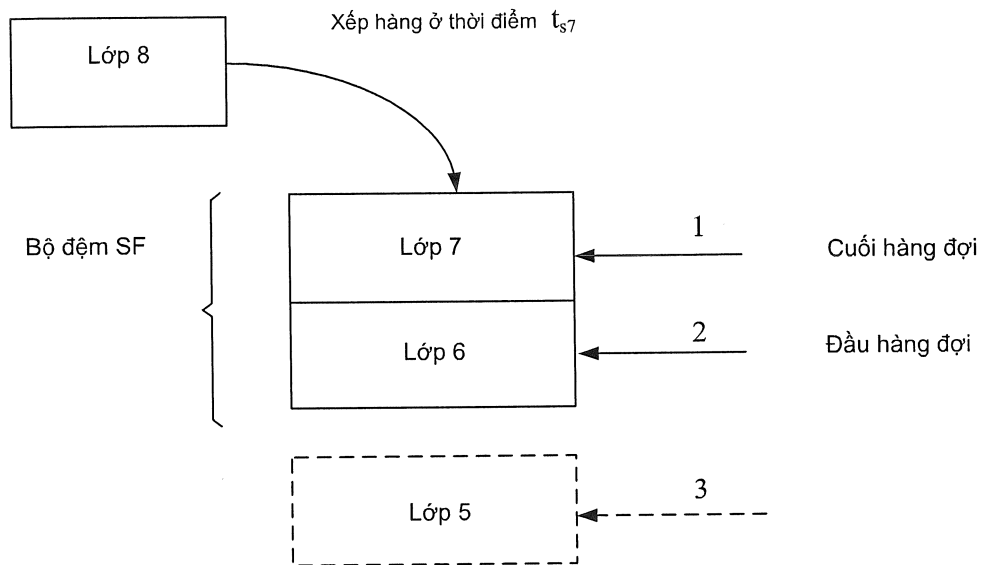


FIG.21

32/32

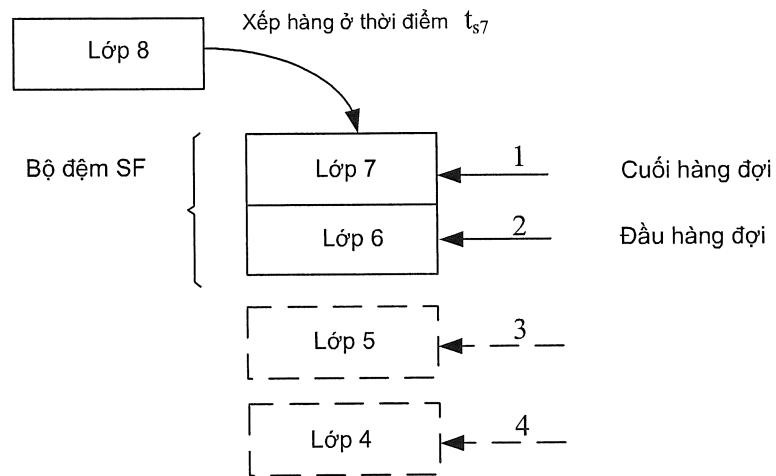


FIG.22B

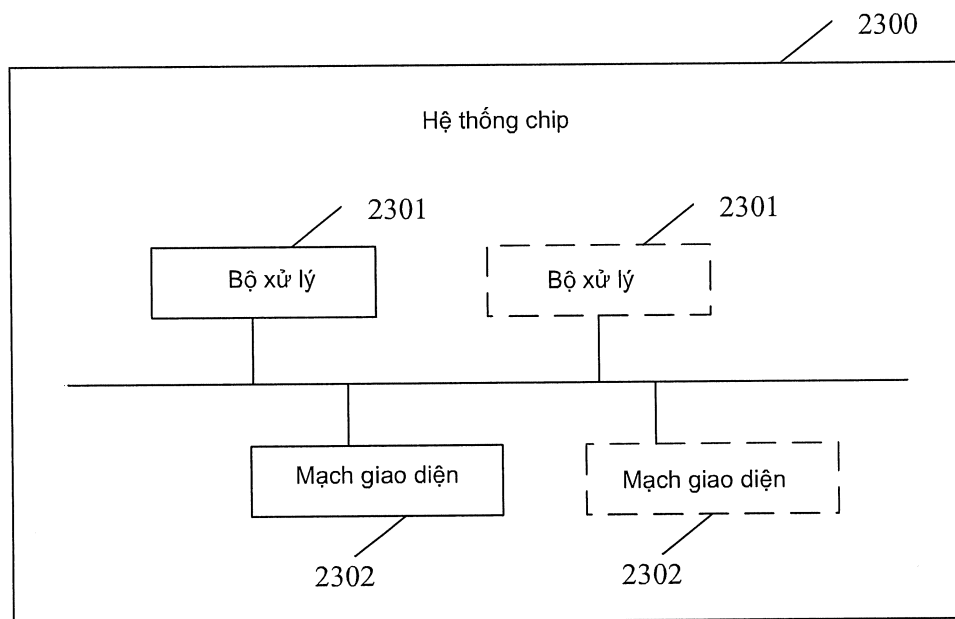


FIG.23