



(12) **BẢN MÔ TẢ GIẢI PHÁP HỮU ÍCH THUỘC BẰNG ĐỘC QUYỀN  
GIẢI PHÁP HỮU ÍCH**

(19) **Cộng hòa xã hội chủ nghĩa Việt Nam (VN)  
CỤC SỞ HỮU TRÍ TUỆ**

(11)



**2-0004176**

(51) **H01S 5/024**  
2020.01

(13) **Y**

---

(21) 2-2020-00619

(22) 14/09/2018

(86) PCT/CN2018/105659 14/09/2018

(87) WO 2019/232970 12/12/2019

(30) 201810564844.7 04/06/2018 CN

(45) 25/07/2025 448

(43) 25/03/2021 396A

(76) 1. LEE, Hsun Fu (TW)

13F.-1 No.128, Wenxing RD., Guishan Dist. Taoyuan, Taiwan 333, Republic of China

2. LEE, Hou Chieh (TW)

13F.-1 No.128, Wenxing RD., Guishan Dist. Taoyuan, Taiwan 333, Republic of China

(74) CÔNG TY TNHH DỊCH VỤ SỞ HỮU TRÍ TUỆ KASS VIỆT NAM (KASS VIETNAM CO.,LTD.)

---

(54) CẤU TRÚC LẮP RÁP TRÊN BỀ MẶT DÙNG CHO ĐIOT LAZE

(21) 2-2020-00619

(57) Giải pháp hữu ích đề cập đến cấu trúc lắp ráp trên bề mặt dùng cho điốt laze (10), bao gồm: ít nhất một chip điốt laze loại phát xạ cạnh (20), có hai điện cực (21); tấm dẫn nhiệt (30), tấm dẫn nhiệt này có lớp dẫn phía trên (31), lớp dẫn phía dưới (32) và ít nhất một lỗ xuyên làm vật dẫn (33) xuyên qua lớp dẫn phía trên (31) và lớp dẫn phía dưới (32) và được sử dụng để mang một điện cực (211 hoặc 212) trong số hai điện cực (21) của ít nhất một chip điốt laze loại phát xạ cạnh (20); hai hoặc nhiều hơn hai tấm kim loại (40) được đặt cách xa nhau và được đặt trên một mặt phẳng, trong đó tấm kim loại thứ nhất (40-1) được đặt ở bên dưới tấm dẫn nhiệt (30) và tiếp xúc với lớp dẫn phía dưới (32) của tấm dẫn nhiệt (30), và tấm kim loại thứ hai (40-2) được đặt ở gần, nhưng cách tấm kim loại thứ nhất (40-1); và khung cách điện (60) có lỗ hở (61), khung cách điện (60) được đặt ở phía trên hai hoặc nhiều hơn hai tấm kim loại (40) và được sử dụng để đỡ hai hoặc nhiều hơn hai tấm kim loại (40).

Fig. 2A

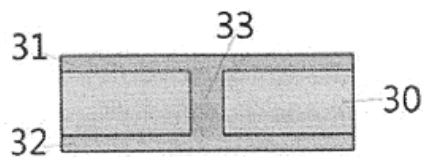


Fig. 2B

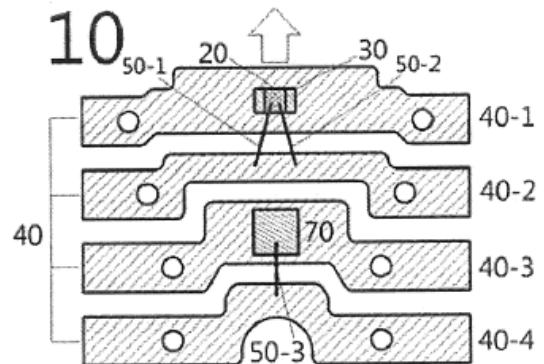


Fig. 2C

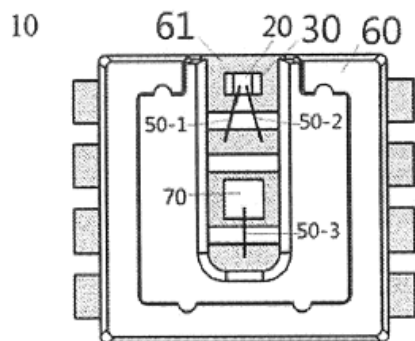
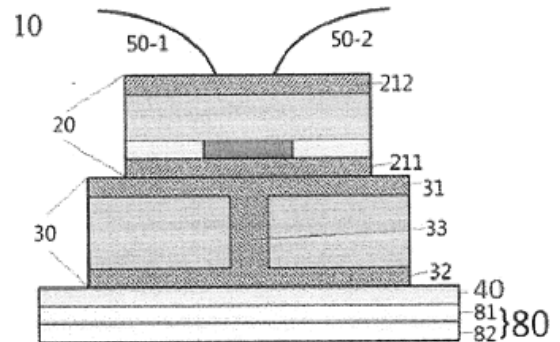


Fig. 2D



### **Lĩnh vực kỹ thuật được đề cập**

Giải pháp hữu ích này đề cập đến cấu trúc lắp ráp trên bề mặt dùng cho diot laze, cụ thể là cấu trúc của gói diot laze loại phát xạ cạnh sử dụng công nghệ lắp ráp trên bề mặt (Surface Mounting Technology, SMT), đáp ứng các yêu cầu về dòng điện cao, khả năng tản nhiệt cao và không có ứng suất nhiệt.

### **Tình trạng kỹ thuật của giải pháp hữu ích**

Cấu trúc của gói diot laze thông thường có môi trường phát xạ cạnh và công suất cao (công suất đầu ra lớn hơn 50 mW) được thể hiện trên Fig.1, gồm có Fig.1A và Fig.1B, trong đó Fig.1A thể hiện cấu trúc của chip diot laze, và Fig.1B thể hiện cấu trúc của gói diot laze thông thường. Dựa vào Fig.1A, chip diot laze có cấu trúc dựa trên đế (100), và sau đó các nguyên tử được lắng đọng trên đế bằng nhiều phương pháp lắng đọng khác nhau để tạo thành lớp epitaxy (101). Lớp epitaxy (101) dùng cho diot laze đỏ hoặc hồng ngoại gần (0,7~1,1  $\mu\text{m}$ ) thường được lắng đọng trên đế làm bằng tinh thể gali arsenua (GaAs). Lớp epitaxy (101) dùng cho diot laze hồng ngoại (1,1~1,9  $\mu\text{m}$ ) thường được lắng đọng trên đế làm bằng tinh thể indi phosphua (InP). Các đế này được dùng để tiêu tán nhiệt và đỡ cơ học và có độ dày bằng khoảng 0,3 mm. Lớp epitaxy (101) là hợp chất của arsen, gali, indi, phospho, nhôm hoặc các nguyên tố khác thuộc họ III-V, có gần mười phân lớp của các thành phần khác nhau và có tổng độ dày bằng khoảng 1  $\mu\text{m}$ . Hốc cộng hưởng laze (106) là một hình hộp thẳng nhỏ có chiều rộng khoảng 50  $\mu\text{m}$  và chiều dài khoảng 500  $\mu\text{m}$  chìm ở trong lớp epitaxy (101) và được tạo ra bằng phương pháp in litô, phát ra hình nón laze đầu ra chính (107) hướng ra ngoài và hình nón laze đầu ra phụ (108) theo hướng ngược với hướng phát ra của hình nón laze đầu ra chính. Ở mặt trên của đế (100) và bên dưới lớp epitaxy (101), kim loại được mạ để dẫn điện (không được thể hiện trên Fig.1A). Dựa vào Fig.1B, hình vẽ này thể hiện cấu trúc của gói diot laze thông thường, trong đó chip laze được hàn hoặc dán vào lớp kim loại (105) được lắng đọng trên tấm tản nhiệt (còn được gọi là đế phụ, 103), và dây kết nối (102) được nối với mặt trên của chip laze và một lớp kim loại khác (109). Các lớp kim loại (105 và 109) được sử dụng để làm các vùng đệm hàn, có ký hiệu tương ứng là + và -, để nối các dây điện (không được thể hiện trên hình vẽ) để cấp điện năng cho chip diot laze. Tấm tản nhiệt

(103) tiếp xúc gần với vỏ bao quanh (104, thường là một tấm kim loại mỏng). Thông thường, vỏ bao quanh (104) được dán vào tấm tản nhiệt (103) dùng cho diot laze công suất trung bình, và được hàn vào tấm tản nhiệt (103), vỏ bao quanh này được mạ bằng kim loại ở cả hai mặt, dùng cho diot laze công suất cao. Vỏ bao quanh (104) tiếp xúc gần với bộ phận tiêu nhiệt (110) để tiếp tục tản nhiệt. Trong cấu trúc của gói diot laze thông thường, dòng điện chạy vào và chạy ra qua các dây dẫn bổ sung đến chip diot laze thông qua các lớp kim loại (105, 109) có ký hiệu + và -. Nhiệt được tạo ra từ hốc cộng hưởng laze được dẫn từ tấm tản nhiệt (103) và vỏ bao quanh (104) đến bộ phận tiêu nhiệt (110). Ở mặt tiếp xúc giữa các lớp như lớp epitaxy (101) và tấm tản nhiệt (103), được làm bằng các vật liệu có các hệ số giãn nở nhiệt khác nhau, ứng suất nhiệt sẽ được tạo ra và làm biến dạng mạng tinh thể, và do đó làm giảm hiệu quả phát laze, chất lượng và thời gian sử dụng của laze. Đây là rào cản kỹ thuật cần phải vượt qua đối với các laze công suất trung bình và công suất cao. Để sử dụng diot laze loại phát xạ cạnh có công suất cao, cả hai yêu cầu là dòng điện cao và khả năng tản nhiệt cao cần phải được thực hiện đồng thời. Có bốn yếu tố cần được xem xét. Thứ nhất là, nhiệt chủ yếu được tạo ra ở hốc cộng hưởng laze (106) và phải được tiêu tán nhanh chóng, nhưng đế quá dày và độ dẫn nhiệt của đế quá thấp. Vì vậy, hầu hết các chip diot laze thông thường được lắp có lớp epitaxy của chúng (101) được gắn với tấm tản nhiệt (103) để rút ngắn hành trình tản nhiệt. Thứ hai là, hệ số giãn nở nhiệt của tấm tản nhiệt (103) tốt hơn là gần bằng hệ số giãn nở nhiệt của lớp epitaxy (101). Ngược lại, ứng suất nhiệt được tạo ra và mạng tinh thể của lớp epitaxy (101) bị biến dạng, làm giảm đáng kể hiệu quả và thời gian sử dụng của hốc cộng hưởng laze (106). Thứ ba là, để tránh các ứng suất nhiệt, các vật liệu mềm cũng có thể được đặt xen vào giữa lớp epitaxy (101) và tấm tản nhiệt (103), như indi hoặc keo bạc, để hấp thụ sự biến dạng do sự giãn nở nhiệt ở cả hai mặt. Tuy nhiên, các vật liệu này không hoàn hảo. Ví dụ, indi dễ bị oxy hoá trở nên cứng, và độ dẫn điện của keo bạc không đủ cao, khiến cho những chỗ trống được tạo ra sau khi làm nóng, tạo thành rào cản đối với nhiệt và dòng điện, và do đó cả hai vật liệu này đều không thể chịu được dòng điện cao. Thứ tư là, phần nhiệt sẽ vẫn được tiêu tán qua các dây kết nối (102). Nghĩa là, nếu các dây kết nối được bố trí không đối xứng trên chip, thì ứng suất nhiệt sẽ được tạo ra.

Vì vậy, cấu trúc chip diot laze thông thường không thể đồng thời đáp ứng được các yêu cầu về dòng điện cao, khả năng tản nhiệt cao và ứng suất nhiệt thấp vì những lý do

nêu trên. Vì vậy, cấu trúc này rất cần được cải tiến. Cấu trúc cải tiến sẽ được mô tả dưới đây.

Đơn đăng ký sáng chế Mỹ số US5825054A sử dụng silic để làm tấm tản nhiệt. Mặc dù silic là chất bán dẫn và do đó có tính dẫn điện, nhưng nó có độ dẫn điện thấp hơn nhiều so với kim loại. Độ dẫn nhiệt của silic bằng  $149 \text{ W/(m.K)}$  và hệ số giãn nở nhiệt của silic bằng  $2,6 \text{ phần triệu/}^\circ\text{C}$ , trong khi độ dẫn nhiệt và hệ số giãn nở nhiệt của nhôm nitrua (AlN) lần lượt bằng 285 và 4,5. Hệ số giãn nở nhiệt của nhôm nitrua gần bằng hệ số giãn nở nhiệt của gali arsenua (GaAs, 6,86) và bằng hệ số giãn nở nhiệt của indi phosphua (InP, 4,60) còn độ dẫn nhiệt của nhôm nitrua thì tốt hơn nhiều. Trong đơn đăng ký sáng chế nêu trên, nhiệt được tiêu tán qua dây dẫn rất dài theo kiểu lồng vào trong, hành trình này quá dài đối với các điốt laze công suất cao (lớn hơn 100 mW).

Đơn đăng ký sáng chế Đức số DE 10 2015 114 292 A1 mô tả hai phương án. Chip laze được đặt trực tiếp lên trên dây dẫn theo phương án thứ nhất và được đặt lên trên FR4 hoặc bảng mạch in (Printed Circuit Board, PCB) bằng gốm theo phương án thứ hai. Mặc dù đồng là một chất dẫn nhiệt và điện tốt, nhưng hệ số giãn nở của đồng, bằng 16,5, lớn hơn nhiều so với hệ số giãn nở của gali arsenua bằng 6,86, và do đó không chắc rằng đồng sẽ được sử dụng cho các điốt laze công suất cao. Bằng độc quyền sáng chế Mỹ số US9379517B2 không sử dụng tấm tản nhiệt, và do đó không thể làm cho chip laze có khả năng tản nhiệt cao.

Trong bằng độc quyền sáng chế Mỹ số US9728935, kim loại được mạ lên mặt trên và mặt dưới và hai mặt bên của tấm tản nhiệt làm bằng nhôm nitrua để cho phép dòng điện chạy qua. Tuy nhiên, độ dày của lớp mạ vàng có giới hạn, và đường đi của dòng điện là quá dài. Do đó, giải pháp kỹ thuật theo bằng độc quyền sáng chế Mỹ nêu trên không phù hợp với các điốt laze công suất trung bình và công suất cao.

Bằng độc quyền sáng chế Mỹ số US8130807 mô tả cấu trúc điốt laze có hợp kim vonfram-đồng (CuW) để dùng làm tấm tản nhiệt. Mặc dù hệ số giãn nở nhiệt của CuW, bằng  $6,5 \text{ phần triệu/}^\circ\text{C}$  (dùng hợp kim W90Cu10 làm ví dụ để mô tả), gần bằng  $6,86 \text{ phần triệu/}^\circ\text{C}$  là hệ số giãn nở nhiệt của gali arsenua, nhưng hệ số dẫn nhiệt của hợp kim này, bằng  $170 \text{ W/m.K}$ , thấp hơn so với  $285 \text{ W/m.K}$  là hệ số dẫn nhiệt của nhôm nitrua, và do đó giải pháp kỹ thuật theo bằng độc quyền sáng chế Mỹ nêu trên không đủ

để phù hợp với ứng dụng công suất cao.

Đơn đăng ký sáng chế Mỹ số US2018/0062346A1 mô tả cấu trúc để nối nhiều điốt laze theo sơ đồ nối tiếp bằng cách nối dây, trong đó các tấm tản nhiệt làm bằng nhôm nitrua thông thường được sử dụng. Các tấm này được mạ vàng ở mặt trên và mặt dưới, và do đó không dẫn điện trực tiếp từ mặt trên đến mặt dưới. Với cấu trúc như vậy, các dây kết nối trên các tấm tản nhiệt được bố trí không đối xứng trên một mặt, do đó không thể tránh được ứng suất nhiệt.

Vì vậy, các cấu trúc của gói điốt laze đã biết hiện nay vẫn còn nhiều nhược điểm như đã được mô tả trên đây. Giải pháp hữu ích này được phát triển nhằm giải quyết các vấn đề nêu trên bằng cách đề xuất một cấu trúc của gói điốt laze mới.

### **Bản chất kỹ thuật của giải pháp hữu ích**

Giải pháp hữu ích này đề cập đến cấu trúc lắp ráp trên bề mặt dùng cho điốt laze, bao gồm:

ít nhất một chip điốt laze loại phát xạ cạnh, có hai điện cực là cực dương và cực âm;

tấm tản nhiệt để mang hai điện cực của ít nhất một chip điốt laze loại phát xạ cạnh, tấm tản nhiệt này có lớp dẫn phía trên, lớp dẫn phía dưới, và ít nhất một lỗ xuyên làm vật dẫn kéo dài từ lớp dẫn phía trên đến lớp dẫn phía dưới để dẫn điện;

hai hoặc nhiều hơn hai tấm kim loại được đặt cách xa nhau và được đặt trên một mặt phẳng, trong đó tấm kim loại thứ nhất được đặt ở bên dưới tấm tản nhiệt và tiếp xúc với lớp dẫn phía dưới của tấm tản nhiệt, và tấm kim loại thứ hai được đặt ở gần và cách tấm kim loại thứ nhất, trong đó tấm kim loại thứ hai được nối điện, thông qua ít nhất một dây kết nối, với điện cực còn lại trong số hai điện cực của ít nhất một chip điốt laze loại phát xạ cạnh không được mang trên tấm tản nhiệt; và

khung cách điện có lỗ hở và được đặt ở phía trên hai hoặc nhiều hơn hai tấm kim loại để đỡ hai hoặc nhiều hơn hai tấm kim loại, trong đó lỗ hở này được tạo ra để cho phép các chùm tia laze phát ra từ ít nhất một chip điốt laze loại phát xạ cạnh đi qua.

### **Mô tả vắn tắt các hình vẽ**

Fig.1 gồm có Fig.1A và Fig.1B. Fig.1A thể hiện cấu trúc của chip điốt laze thông

thường, và Fig.1B thể hiện cấu trúc của gói lắp ráp trên bề mặt thông thường dùng cho diot lazer loại phát xạ cạnh có công suất trung bình hoặc công suất cao.

Fig.2, gồm có Fig.2A, Fig.2B, Fig.2C, và Fig.2D, thể hiện cấu trúc của gói lắp ráp trên bề mặt dùng cho diot lazer loại phát xạ cạnh theo giải pháp hữu ích này. Fig.2A là hình chiếu cạnh của tấm tản nhiệt, Fig.2B là hình chiếu từ trên xuống của cấu trúc của gói lắp ráp trên bề mặt, trong đó khung cách điện được loại bỏ để cho dễ nhìn, Fig.2C là hình chiếu từ trên xuống của cấu trúc của gói lắp ráp trên bề mặt có khung cách điện, và Fig.2D là hình chiếu cạnh của cấu trúc ở dạng kết hợp của chip diot lazer, tấm tản nhiệt và bảng mạch in.

Fig.3, gồm có Fig.3A và Fig.3B, thể hiện sơ đồ mạch kết nối của nhiều chip diot lazer được lắp ráp trong cấu trúc của gói lắp ráp trên bề mặt theo giải pháp hữu ích này. Fig.3A thể hiện sơ đồ mắc song song của ba chip diot lazer, và Fig.3B thể hiện sơ đồ mắc nối tiếp của ba chip diot lazer.

Fig.4 gồm có Fig.4A và Fig.4B. Fig.4A thể hiện hình chiếu từ trên xuống của tấm kim loại thứ ba mang linh kiện điện tử phụ, và Fig.4B thể hiện hình chiếu cạnh của tấm kim loại thứ ba có mặt nghiêng mang linh kiện điện tử phụ, được mô tả trong giải pháp hữu ích này.

Fig.5 thể hiện linh kiện quang học được giữ bằng tấm kim loại gấp nếp.

### **Mô tả chi tiết giải pháp hữu ích**

Mục đích của giải pháp hữu ích này là nhằm đề xuất cấu trúc của gói lắp ráp trên bề mặt dùng cho diot lazer loại phát xạ cạnh để tạo ra khả năng tản nhiệt cao cho diot lazer loại phát xạ cạnh. Nhiệt chủ yếu được tạo ra từ hốc cộng hưởng lazer chìm ở trong lớp epitaxy và phải được tiêu tán để tránh ứng suất nhiệt tác động lên lớp epitaxy. Có thể tránh được ứng suất nhiệt bằng cách tạo ra tấm tản nhiệt có hệ số giãn nở nhiệt tương tự tiếp xúc với lớp epitaxy để mang dòng điện cao, và để đáp ứng yêu cầu về cách bố trí các dây kết nối đối xứng trên chip diot lazer. Cấu trúc của gói lắp ráp trên bề mặt như vậy được đề xuất để tạo ra dòng điện cao, khả năng tản nhiệt cao, và ứng suất nhiệt thấp cho diot lazer, nhờ đó khắc phục các nhược điểm gặp phải trong các cấu trúc của gói diot lazer thông thường.

Một mục đích khác của giải pháp hữu ích này là nhằm đề xuất cấu trúc của gói lắp ráp trên bề mặt dùng cho diot laze công suất trung bình hoặc công suất cao để tiêu tán nhiệt một cách nhanh chóng và có hiệu quả, nhờ đó duy trì hiệu quả phát xạ cao hơn và thời gian sử dụng dài hơn của diot laze.

Theo giải pháp hữu ích này, giải pháp hữu ích này đề xuất cấu trúc của gói lắp ráp trên bề mặt dùng cho diot laze, có:

cấu trúc lắp ráp trên bề mặt dùng cho diot laze bao gồm:

ít nhất một chip diot laze loại phát xạ cạnh, có hai điện cực là cực dương và cực âm;

tấm tản nhiệt để mang hai điện cực của ít nhất một chip diot laze loại phát xạ cạnh, tấm tản nhiệt này có lớp dẫn phía trên, lớp dẫn phía dưới, và ít nhất một lỗ xuyên làm vật dẫn kéo dài từ lớp dẫn phía trên đến lớp dẫn phía dưới để nối điện;

hai hoặc nhiều hơn hai tấm kim loại được đặt cách xa nhau và được đặt trên một mặt phẳng, trong đó tấm kim loại thứ nhất được đặt ở bên dưới tấm tản nhiệt và tiếp xúc với lớp dẫn phía dưới của tấm tản nhiệt, và tấm kim loại thứ hai được đặt ở gần và cách tấm kim loại thứ nhất, trong đó tấm kim loại thứ hai được nối điện với điện cực còn lại trong số hai điện cực thông qua ít nhất một dây kết nối; và

khung cách điện có lỗ hở và được đặt ở phía trên hai hoặc nhiều hơn hai tấm kim loại để đỡ hai hoặc nhiều hơn hai tấm kim loại, trong đó lỗ hở này được tạo ra để cho phép chùm tia laze phát ra từ ít nhất một chip diot laze loại phát xạ cạnh đi qua.

Theo giải pháp hữu ích này, chip diot laze được mang trên tấm tản nhiệt, và tổng độ dày của tấm tản nhiệt bằng khoảng 0,3 mm, độ dày này là đủ mỏng để tiêu tán nhiệt và tránh ứng suất nhiệt do sự chênh lệch về hệ số giãn nở nhiệt giữa chip diot laze và tấm tản nhiệt. (Hình nón) chùm tia laze đầu ra chính được phát ra theo hướng ra ngoài từ mặt trước của chip diot laze trong gói, trong khi đó chùm tia laze đầu ra phụ được phát ra theo hướng ngược với hướng phát ra của chùm tia laze đầu ra chính, và diot cảm quang được bố trí ở phía sau chip diot laze, trong đó cường độ của chùm tia laze đầu ra chính bằng khoảng năm mươi lần cường độ của chùm tia laze đầu ra phụ. Để giảm ứng suất nhiệt, tốt hơn là tấm tản nhiệt được làm bằng vật liệu có độ dẫn nhiệt cao và hệ số giãn nở nhiệt gần bằng so với đế của diot laze (gali arsenua hoặc indi phosphua), ví dụ, silic cacbua (có

hệ số giãn nở nhiệt bằng 4,0), nhôm nitrua hoặc nhôm oxit (có hệ số giãn nở nhiệt bằng 7,8). Tấm tản nhiệt được mạ bằng các chất dẫn ở dạng màng mỏng ở mặt trên và mặt dưới (như vàng có độ dày khoảng vài micrômét nhằm tránh ứng suất nhiệt) để tạo thành lớp dẫn phía trên và lớp dẫn phía dưới có khoan ít nhất một lỗ xuyên từ lớp dẫn phía trên đến lớp dẫn phía dưới. Ít nhất một lỗ xuyên này cũng được mạ bằng các chất dẫn, như vàng, để dẫn điện từ lớp dẫn phía trên đến lớp dẫn phía dưới. Để có khả năng tản nhiệt tốt hơn, tấm tản nhiệt có thể được kéo dài dọc theo hướng từ bên trái sang bên phải và/hoặc theo hướng từ phía trước ra phía sau, theo nhiệt cần được tiêu tán từ chip điốt laze mà tấm tản nhiệt này mang. Tấm tản nhiệt được đặt ở trên tấm kim loại thứ nhất ở đầu trước nhất, và phần thân chính của tấm tản nhiệt được làm bằng đồng mạ thiếc, có tổng độ dày bằng khoảng 0,2 mm, do đó thực hiện tốt cả hai chức năng tản nhiệt và dẫn điện.

Theo giải pháp hữu ích này, phương pháp chuẩn bị tấm kim loại giống với phương pháp chuẩn bị khung dẫn thông thường của mạch tích hợp; nói cách khác, tấm kim loại này được sản xuất hàng loạt một cách dễ dàng. Hệ số giãn nở nhiệt của đồng bằng 16,5, tương đối khác với hệ số giãn nở nhiệt của chip làm bằng gali arsenua hoặc indi phosphua. Do đó, đồng không phù hợp để dùng làm tấm kim loại để mang tấm tản nhiệt một cách trực tiếp. Vì vậy, theo giải pháp hữu ích này, tấm tản nhiệt được làm bằng nhôm nitrua hoặc nhôm oxit để mang chip làm bằng gali arsenua hoặc indi phosphua, và tấm kim loại đồng được mạ thiếc để mang tấm tản nhiệt. Vì các hệ số giãn nở nhiệt của nhôm nitrua hoặc nhôm oxit và đồng là rất khác nhau, cho nên dự đoán rằng sẽ có ứng suất nhiệt lớn giữa tấm tản nhiệt và tấm kim loại đồng. Tuy nhiên, ứng suất nhiệt này sẽ không làm biến dạng lớp epitaxy cũng không làm giảm thời gian sử dụng của laze, vì nhôm nitrua hoặc nhôm oxit cực kỳ cứng (lần lượt bằng 8 và 9 theo thang đo độ cứng Mohs), trong khi đó đồng mềm hơn nhiều (bằng 3 theo thang đo độ cứng Mohs). Do đó, ứng suất nhiệt sẽ làm biến dạng đồng thay vì nhôm nitrua, và do đó lớp epitaxy không bị biến dạng, và chất lượng của điốt laze được bảo đảm.

Dòng điện chạy từ tấm kim loại thứ nhất qua tấm tản nhiệt, chip điốt laze, dây kết nối, đến tấm kim loại thứ hai. Tương tự, các tấm kim loại khác cũng có thể kéo dài dọc theo hướng từ bên trái sang bên phải và/hoặc theo hướng từ phía trước ra phía sau theo nhiệt cần được tiêu tán từ các linh kiện điện tử mà các tấm kim loại này mang, để làm

cho khả năng tản nhiệt và mang điện tốt hơn. Các dây kết nối được phân chia ra thành hai nhóm, một nhóm được kết nối với phía bên trái và nhóm còn lại được kết nối với phía bên phải của chip điốt laze theo cách đối xứng để giảm ứng suất nhiệt. Cách sắp đặt được ưu tiên của các dây kết nối là cách đặt xiên để tránh chặn chùm tia laze đầu ra phụ được phát ra hướng về phía sau đến linh kiện điện tử hoặc linh kiện quang học được bố trí ở phía sau chip điốt laze. Vì cường độ của chùm tia laze thay đổi rất nhiều theo nhiệt độ, cho nên giải pháp hữu ích này tùy chọn sử dụng điốt cảm quang được bố trí ở phía sau điốt laze để theo dõi cường độ. Điốt cảm quang được nối với đầu vào đảo của bộ khuếch đại thuật toán hoặc tranzito để tạo thành mạch giữ ổn định cường độ ánh sáng hồi tiếp, tất cả các linh kiện của mạch này có thể được lắp ráp ở bên trong của cùng một gói. Tấm kim loại thứ nhất và tấm kim loại thứ hai có thể được hàn (nhưng không chỉ giới hạn ở đó) bằng công nghệ lắp ráp trên bề mặt vào chất dẫn ở bề mặt của bảng mạch in (thường là lá đồng), sao cho toàn bộ gói điốt laze có thể được lắp ráp lên bảng mạch và đạt được độ dẫn điện và nhiệt tốt. Bên dưới chất dẫn ở bề mặt là đế của bảng mạch in, đế này có thể được làm bằng vật liệu FR4 thông thường (nhựa được gia cường bằng sợi thủy tinh), nhôm, nhôm nitrua hoặc nhôm oxit có khả năng tản nhiệt tốt hơn. Với cấu trúc này, phần lớn nhiệt được tạo ra từ các lớp epitaxy của chip điốt laze được truyền trực tiếp đến đế của bảng mạch in thông qua tấm tản nhiệt mỏng, tấm kim loại thứ nhất mỏng và có thể kéo dài theo chiều dọc, khiến cho đường dẫn nhiệt ngắn và tốc độ tản nhiệt cực nhanh. Đường đi của dòng điện ngắn gần như đường dẫn nhiệt, tức là từ chất dẫn ở bề mặt của bảng mạch in, tấm kim loại thứ nhất rất mỏng, tấm tản nhiệt rất mỏng, các lớp epitaxy trong đó chùm tia laze được tạo ra, và dây kết nối đến tấm kim loại thứ hai. Cấu trúc theo giải pháp hữu ích này không giống chút nào với các cấu trúc đã biết. Trong các cấu trúc đã biết, cần có một dây kết nối dài khác và điện cảm và điện dung ký sinh được tạo ra là điều không thể tránh khỏi. Tuy nhiên, theo giải pháp hữu ích này, chỉ cần một dây kết nối ngắn, và điện cảm và điện dung ký sinh là khá thấp, cho nên cấu trúc này có thể hoạt động được ở tốc độ cao, dòng điện cao, và công suất cao.

Để duy trì và giữ cố định vị trí tương đối của tất cả các tấm kim loại, khung cách điện được tạo ra để đỡ các tấm kim loại. Khung cách điện này có lỗ hờ để cho phép chùm tia laze được phát ra theo hướng ra ngoài, chứa điốt laze và các linh kiện khác, và bảo vệ cho các linh kiện tránh khỏi lực tác động bên ngoài.

Nắp trên có thể được bổ sung vào mặt trên của khung cách điện để bảo vệ cho tất cả các linh kiện.

Để làm tăng lực giữ của khung cách điện trên các tấm kim loại, một hoặc nhiều gờ (còn được gọi là phần nhô ra) có thể được tạo ra tùy ý trên tấm kim loại, tốt hơn là đối xứng với đường tâm để không tạo ra ứng suất nhiệt. Hầu hết các tấm kim loại thông thường đều có dạng thẳng, tuy nhiên, theo giải pháp hữu ích này, các tấm kim loại có hai hoặc nhiều hơn hai chỗ uốn cong để làm tăng lực giữ của khung cách điện trên tấm kim loại sao cho các tấm kim loại này ít có khả năng xoay hoặc bị kéo ra khỏi khung cách điện.

Để theo dõi công suất đầu ra của diot laze, diot cảm quang, tấm kim loại thứ ba và tấm kim loại thứ tư có thể được tạo ra tùy ý ở phía sau chip diot laze, như đã được mô tả trên đây, và được giữ bằng khung cách điện. Để nâng cao hiệu suất của diot laze, một số linh kiện điện tử có thể được tạo ra tùy ý trên các tấm kim loại, như sẽ được mô tả trong các ví dụ thực hiện sáng chế dưới đây. Trong ví dụ thứ nhất, một linh kiện nhỏ hơn được tạo ra, có một chân được nối với tấm kim loại thứ nhất và một chân khác được nối với tấm kim loại thứ hai tương ứng, giống như diot laze, và ví dụ này phù hợp với trường hợp lắp diot laze chống phóng tĩnh điện (Electrostatic Discharge, ESD), diot chống thiên áp ngược, tụ điện và/hoặc tụ điện khử tăng vọt để bảo vệ diot laze. Trên thực tế, diot laze dễ bị hư hỏng do hiện tượng ESD hoặc hiện tượng tăng vọt. Nếu linh kiện bảo vệ được lắp ở gần đó, thì thời gian sử dụng của diot laze có thể được kéo dài đáng kể. Trong ví dụ thứ hai, một linh kiện lớn hơn được tạo ra, có một chân được nối với tấm kim loại thứ nhất hoặc tấm kim loại thứ hai và sau đó được nối với một điện cực của chip diot laze, và một chân khác được nối với tấm kim loại còn lại không được nối với diot laze. Ví dụ thứ hai phù hợp với trường hợp lắp điện trở nhảy dòng hoặc nhiệt điện trở để theo dõi dòng điện và nhiệt độ của chip diot laze. Nếu linh kiện này tạo ra nhiệt một cách đáng kể, thì có thể xem xét để lắp linh kiện này cách xa chip diot laze nhằm duy trì sự đối xứng để tản nhiệt. Nếu linh kiện điện tử có nhiều chân hơn, như tranzito hiệu ứng trường bán dẫn oxit-kim loại (Metal-Oxide-Semiconductor Field-Effect Transistor, MOSFET) để kích thích diot laze, mạch tích hợp hoặc mạch giữ ổn định cường độ ánh sáng hồi tiếp âm, thì vẫn có thể bổ sung một hoặc nhiều tấm kim loại sao cho linh kiện điện tử có thể được lắp ở gần diot

laze để tránh điện cảm và điện dung ký sinh nhằm sử dụng các xung laze có tốc độ cao và dòng điện cao.

Để nâng cao hiệu suất của diot laze, một hoặc nhiều linh kiện quang học có thể được lắp đặt tùy ý ở đầu phát ra, được kẹp bằng khung cách điện. Hai rãnh được tạo ra ở bên trái và bên phải của lỗ hở trên khung cách điện để chứa cạnh của phần tử quang học. Chùm tia của diot laze loại phát xạ cạnh chắc chắn là có hình dạng giống như hình nón dạng elip với độ loạn thị đáng kể, điều này rất bất lợi cho các ứng dụng chính xác và thường phải được chỉnh sửa bằng các linh kiện quang học trước khi có thể được sử dụng, ví dụ, bằng thấu kính hình trụ hoặc lăng kính. Ngoài ra, hầu hết các ứng dụng sử dụng các chùm chuẩn trực, cho nên trong giải pháp hữu ích này thấu kính chuẩn trực (thấu kính lồi) có thể được đặt tùy ý ở đầu phát ra để chuẩn trực hình nón ánh sáng phân kỳ thành chùm tia chuẩn trực. Sau khi trở thành chùm tia chuẩn trực, cách tử nhiễu xạ (hoặc tấm ảnh toàn ký) có thể được sử dụng để tạo ra một mẫu cụ thể, hoặc tinh thể quang học (như Nd:YAG) có thể được bổ sung để tạo ra laze trạng thái rắn. Bằng cách bố trí thêm tinh thể phi tuyến (như  $\text{KTiOPO}_4$  - KTP, hoặc  $\text{LiB}_3\text{O}_5$  - LBO, còn được gọi là bộ phận tạo sóng hài bậc hai), dạng sóng ánh sáng với nửa bước sóng của laze chính có thể được tạo ra. Do được kẹp bằng khung cách điện, cho nên linh kiện quang học có thể được lắp đặt ở vị trí rất gần với chip laze khiến cho chùm tia laze có thể được chuẩn trực trước mở rộng ra, do đó đường kính của chùm tia laze có thể là nhỏ và thấu kính quang học và toàn bộ hệ thống có thể có kích thước rất nhỏ, cấu trúc này có thể mở rộng đáng kể phạm vi ứng dụng.

Để nâng cao khả năng làm nguội, tấm kim loại thứ nhất có thể được mở rộng; tuy nhiên, để ngăn không cho tấm kim loại thứ nhất chặn chùm tia laze hướng ra ngoài, thì phần cắt ra có dạng chữ V có thể được tạo ra ở trên tấm kim loại thứ nhất. Do đó, tấm kim loại thứ nhất có kích thước rộng để tản nhiệt có thể được tạo ra mà vẫn không chặn chùm tia laze. Phần cắt ra cũng có thể có dạng chữ U hoặc các hình dạng khác. Ví dụ, sau khi chùm tia được chuẩn trực, phần cắt ra có thể có dạng chữ U, sao cho tấm kim loại thứ nhất có diện tích rộng hơn có thể được sử dụng để dẫn nhiệt.

Để làm tăng diện tích thu nhận ánh sáng của diot cảm quang, phần giữa của tấm kim loại thứ ba, tấm kim loại thứ ba này mang diot cảm quang, có thể được xoắn tùy ý

sao cho phần giữa và điốt cảm quang mà tấm kim loại thứ ba này mang không còn duy trì ở trạng thái nằm ngang mà chuyển sang trạng thái nằm nghiêng ở góc để làm tăng diện tích thu nhận ánh sáng hiệu dụng. Phần giữa của tấm kim loại thứ ba có thể được uốn cong thành dạng chữ L ở phía gần với điốt laze để giữ và ngăn không cho điốt cảm quang bị rơi xuống trước khi được lắp ráp. Phần thấp nhất của phần giữa đã xoắn được giữ sao cho không thấp hơn so với lớp thấp nhất của tấm kim loại ban đầu để cho phép lắp ráp trên bề mặt.

Khi cần sử dụng nắp trên để bảo vệ chip laze và các dây kết nối, v.v., thì nắp trên cũng có thể giữ một hoặc nhiều linh kiện quang học, và nắp trên cũng có thể được tạo ra có rãnh ở đầu phát ra để chứa cạnh của (các) linh kiện quang học và để kẹp (các) linh kiện quang học giữa nắp trên và tấm kim loại thứ nhất.

Linh kiện quang học cũng có thể được giữ bằng cách tạo ra phần cắt nửa ở trên tấm kim loại và sau đó gấp lên trên để bao bọc linh kiện quang học.

Nhiều chip điốt laze có thể được lắp ráp trong cùng một gói điốt laze, và các chip này có thể được mắc nối tiếp hoặc song song.

Nhiều chip điốt laze cũng có thể được mắc nối tiếp và sau đó mắc song song, hoặc được mắc song song và sau đó mắc nối tiếp, và được lắp ráp trong cùng một gói điốt laze. Do các cấu hình mắc nối tiếp và song song khác nhau, cho nên hiệu quả công suất của điện áp nguồn cho trước có thể được tối ưu hoá.

### **Ví dụ thực hiện giải pháp hữu ích**

Phương án theo giải pháp hữu ích này có thể được thực hiện với nội dung khác nhau và không chỉ giới hạn ở các ví dụ được mô tả trong phần mô tả dưới đây. Các ví dụ dưới đây chỉ là các ví dụ tiêu biểu của một số khía cạnh và dấu hiệu theo giải pháp hữu ích này.

Fig.2, gồm có Fig.2A, Fig.2B, Fig.2C, và Fig.2D, thể hiện cấu trúc của gói lắp ráp trên bề mặt dùng cho điốt laze loại phát xạ cạnh theo giải pháp hữu ích này. Fig.2A là hình chiếu cạnh của tấm tản nhiệt, Fig.2B là hình chiếu từ trên xuống của cấu trúc của gói lắp ráp trên bề mặt, trong đó khung cách điện được loại bỏ để cho dễ nhìn, Fig.2C là hình chiếu từ trên xuống của cấu trúc của gói lắp ráp trên bề mặt có khung cách điện, và

Fig.2D là hình chiếu cạnh của dạng kết hợp của chip điốt laze, tấm tản nhiệt và bảng mạch in. Dựa vào Fig.2A, Fig.2B, Fig.2C và Fig.2D, cấu trúc lắp ráp trên bề mặt dùng cho điốt laze 10 theo giải pháp hữu ích này bao gồm:

ít nhất một chip điốt laze loại phát xạ cạnh 20, có hai điện cực 21 là cực dương 211 và cực âm 212; tấm tản nhiệt 30, có lớp dẫn phía trên 31, lớp dẫn phía dưới 32, và ít nhất một lỗ xuyên làm vật dẫn 33 kéo dài từ lớp dẫn phía trên 31 đến lớp dẫn phía dưới 32, để mang hai điện cực 211 hoặc 212 của ít nhất một chip điốt laze loại phát xạ cạnh 20, trong đó một lỗ xuyên trong số ít nhất một lỗ xuyên làm vật dẫn 33 dùng để nối điện lớp dẫn phía trên 31 và lớp dẫn phía dưới 32; hai hoặc nhiều hơn hai tấm kim loại 40 được đặt cách xa nhau và được đặt trên một mặt phẳng, trong đó tấm kim loại thứ nhất 40-1 được bố trí ở bên dưới tấm tản nhiệt 30 và tiếp xúc với lớp dẫn phía dưới 32 của tấm tản nhiệt, và tấm kim loại thứ hai 40-2 được đặt ở gần và cách tấm kim loại thứ nhất, trong đó tấm kim loại thứ hai 40-2 được nối điện, thông qua ít nhất một dây kết nối 50, với điện cực còn lại 211 hoặc 212 trong số hai điện cực của ít nhất một chip điốt laze không được mang trên tấm tản nhiệt; và khung cách điện 60 có lỗ hở 61 và được đặt ở phía trên hai hoặc nhiều hơn hai tấm kim loại 40 để đỡ hai hoặc nhiều hơn hai tấm kim loại, trong đó lỗ hở này được tạo ra để cho phép chùm tia laze phát ra từ ít nhất một chip điốt laze loại phát xạ cạnh đi qua.

Trong cấu trúc lắp ráp trên bề mặt dùng cho điốt laze 10 theo giải pháp hữu ích này, ít nhất một dây kết nối 50 là hai dây kết nối 50-1, 50-2, các dây kết nối này được nối với điện cực còn lại 212 hoặc 211 của ít nhất một điốt laze loại phát xạ cạnh 20 không được mang trên tấm tản nhiệt 30, và được bố trí đối xứng trên mặt bên trái và mặt bên phải của ít nhất một chip điốt laze loại phát xạ cạnh 20.

Như được thể hiện trong cấu trúc ở dạng kết hợp trên Fig.2D, cấu trúc lắp ráp trên bề mặt dùng cho điốt laze 10 theo giải pháp hữu ích này được lắp ráp trên bảng mạch in 80 có đế 82 và lớp dẫn bề mặt 81 được phủ lên đế, trong đó tấm kim loại thứ nhất 40-1 được hàn lên lớp dẫn bề mặt 81. Đương nhiên, các tấm kim loại còn lại cũng có thể được hàn lên lớp dẫn bề mặt 81.

Ngoài ra, dựa vào Fig.3, ít nhất một chip điốt laze loại phát xạ cạnh 20 được mô tả trên đây là nhiều hơn một chip điốt laze, các chip điốt laze này được mắc tạo thành mạch

như được thể hiện trên Fig.3A. Trên Fig.3A, ba chip diot laze được mắc theo sơ đồ song song. Trên Fig.3B, ba chip diot laze được mắc theo sơ đồ nối tiếp. Các chip diot laze có thể được tạo cấu hình sao cho có thể được mắc nối tiếp và/hoặc song song khi cần.

Theo giải pháp hữu ích này, vật liệu dùng làm tấm tản nhiệt 30 là nhôm nitrua, nhôm oxit hoặc silic cacbua, vật liệu dùng làm hai hoặc nhiều hơn hai tấm kim loại là đồng, và vật liệu dùng làm khung cách điện là chất dẻo, epoxy hoặc polyoxybenzylmetylen glycolanhydrit (tên thương mại là Bakelite).

Ngoài ra, như được thể hiện trên Fig.2, cấu trúc lắp ráp trên bề mặt dùng cho diot laze 10 còn bao gồm ít nhất một linh kiện điện tử bổ sung 70, linh kiện điện tử bổ sung này có thể là diot cảm quang, diot chống phóng tĩnh điện (Electro-Static-Discharge, ESD), diot chống thiên áp ngược, tụ điện, tranzito, mạch tích hợp hoặc tụ điện khử tăng vọt, và được nối với tấm kim loại thứ ba 40-3, và còn được nối với tấm kim loại thứ tư 40-4 thông qua dây kết nối 50-3 để dẫn dòng điện, trong đó tấm kim loại thứ ba và tấm kim loại thứ tư được giữ bằng khung cách điện.

Theo giải pháp hữu ích này, hai mặt của mỗi tấm kim loại trong số ít nhất hai tấm kim loại 40 có phần nhô ra 120-1, 120-2, (còn được gọi là gờ) ở trên đó, trong đó hai phần nhô ra này được bố trí đối xứng so với đường tâm. Ngoài ra, phần cắt ra 71 được tạo ra ở đầu phát ra chùm tia laze của tấm kim loại thứ nhất 40-1 để cho phép hình nón laze đầu ra chính đi qua, như được thể hiện trên Fig.4A.

Fig.4A thể hiện hình chiếu từ trên xuống và Fig.4B thể hiện hình chiếu cạnh của tấm kim loại thứ ba 40-3 mang ít nhất một linh kiện điện tử bổ sung 70. Khi linh kiện điện tử bổ sung là diot cảm quang, thì phần giữa của tấm kim loại thứ ba 40-3 được xoắn tạo thành mặt nghiêng, như được thể hiện trên Fig.4B, trong đó góc giữa vectơ pháp tuyến của mặt thu nhận ánh sáng của ít nhất một linh kiện điện tử và đường tâm của ánh sáng laze ở phía sau không phải là bằng 90 độ, sao cho diện tích thu nhận ánh sáng hiệu dụng được tăng lên khi phối hợp với mạch điều khiển hồi tiếp để giữ ổn định cường độ của ánh sáng laze. Tấm kim loại thứ nhất 40-1 được mở rộng theo hướng ra ngoài để nâng cao khả năng tản nhiệt. Ngoài ra, tấm kim loại thứ nhất 40-1 có phần cắt ra 71 được tạo ra ở đầu phát ra chùm tia laze của ít nhất một chip diot laze 20 để cho phép hình nón laze đầu ra chính đi qua.

Cấu trúc lắp ráp trên bề mặt dùng cho diot laze 10 theo giải pháp hữu ích này còn bao gồm nắp trên (không được thể hiện trên hình vẽ) để che khung cách điện. Mỗi tấm kim loại trong số hai hoặc nhiều hơn hai tấm kim loại được đặt cách xa nhau có các chỗ uốn cong 73-1, 73-2 (nhưng vẫn nằm trên cùng một mặt phẳng), như được thể hiện trên Fig.4A, trong đó các chỗ uốn cong 73-1 ở phía bên trái và 73-2 ở phía bên phải của các tấm kim loại để làm tăng lực giữ của khung cách điện trên mỗi tấm kim loại.

Như được thể hiện trên Fig.5, cấu trúc lắp ráp trên bề mặt dùng cho diot laze 10 theo giải pháp hữu ích này còn bao gồm phần tử quang học 90, được lắp ráp ở phía trước diot laze loại phát xạ cạnh 20, phần tử quang học này được giữ bằng khung cách điện 60, nhờ nắp trên, hoặc bằng tấm kim loại thứ nhất gấp nếp 40-1', trong đó phần tử quang học 90 là thấu kính, kính lọc, cách tử nhiễu xạ, lăng kính, tấm phân cực, tinh thể quang học, hoặc tinh thể quang học phi tuyến, cần thiết cho việc xử lý chùm tia phát ra từ diot laze loại phát xạ cạnh.

Ngoài ra, ít nhất một linh kiện điện tử bổ sung 70 của cấu trúc lắp ráp trên bề mặt dùng cho diot laze là mạch giữ ổn định cường độ ánh sáng.

Người có hiểu biết trung bình về lĩnh vực kỹ thuật tương ứng hiểu rõ những thông tin khái quát nêu trên chỉ là các thông tin mô tả cách thức để truyền tải thông tin về ứng dụng chính. Người có hiểu biết trung bình về lĩnh vực kỹ thuật tương ứng sẽ hiểu rằng phần mô tả trên đây chỉ là các phương án để làm ví dụ và hiểu rằng giải pháp hữu ích này có thể có nhiều phương án tương đương.

## YÊU CẦU BẢO HỘ

1. Cấu trúc lắp ráp trên bề mặt dùng cho điốt laze, bao gồm:

ít nhất một chip điốt laze loại phát xạ cạnh, có hai điện cực là cực dương và cực âm;

tấm tản nhiệt để mang hai điện cực của ít nhất một chip điốt laze loại phát xạ cạnh, tấm tản nhiệt này có lớp dẫn phía trên, lớp dẫn phía dưới, và ít nhất một lỗ xuyên làm vật dẫn kéo dài từ lớp dẫn phía trên đến lớp dẫn phía dưới để dẫn điện;

hai hoặc nhiều hơn hai tấm kim loại được đặt cách xa nhau và được đặt trên một mặt phẳng, trong đó tấm kim loại thứ nhất được đặt ở bên dưới tấm tản nhiệt và tiếp xúc với lớp dẫn phía dưới của tấm tản nhiệt, và tấm kim loại thứ hai được đặt ở gần và cách tấm kim loại thứ nhất, trong đó tấm kim loại thứ hai được nối điện, thông qua ít nhất một dây kết nối, với điện cực còn lại trong số hai điện cực của ít nhất một chip điốt laze loại phát xạ cạnh không được mang trên tấm tản nhiệt; và

khung cách điện có lỗ hở và được đặt ở phía trên hai hoặc nhiều hơn hai tấm kim loại để đỡ hai hoặc nhiều hơn hai tấm kim loại, trong đó lỗ hở này được tạo ra để cho phép các chùm tia laze phát ra từ ít nhất một chip điốt laze loại phát xạ cạnh đi qua.

2. Cấu trúc lắp ráp trên bề mặt dùng cho điốt laze theo điểm 1, trong đó ít nhất một dây kết nối là hai dây kết nối được nối với điện cực còn lại của ít nhất một điốt laze loại phát xạ cạnh không được mang trên tấm tản nhiệt, và được bố trí đối xứng trên mặt bên trái và mặt bên phải của ít nhất một chip điốt laze loại phát xạ cạnh.

3. Cấu trúc lắp ráp trên bề mặt dùng cho điốt laze theo điểm 1, trong đó ít nhất một chip điốt laze loại phát xạ cạnh có nghĩa là nhiều hơn một, và nhiều hơn một chip điốt laze loại phát xạ cạnh này được nối điện theo sơ đồ nối tiếp, theo sơ đồ song song, hoặc dạng kết hợp của các sơ đồ nêu trên để tạo thành mạch.

4. Cấu trúc lắp ráp trên bề mặt dùng cho điốt laze theo điểm 1, trong đó vật liệu dùng làm tấm tản nhiệt là nhôm nitrua, nhôm oxit hoặc silic cacbua.

5. Cấu trúc lắp ráp trên bề mặt dùng cho điốt laze theo điểm 1, trong đó vật liệu dùng làm hai hoặc nhiều hơn hai tấm kim loại là đồng.

6. Cấu trúc lắp ráp trên bề mặt dùng cho diot laze theo điểm 1, trong đó vật liệu dùng làm khung cách điện là chất dẻo, epoxy hoặc Bakelite.
7. Cấu trúc lắp ráp trên bề mặt dùng cho diot laze theo điểm 1, trong đó cấu trúc này còn bao gồm ít nhất một linh kiện điện tử bổ sung.
8. Cấu trúc lắp ráp trên bề mặt dùng cho diot laze theo điểm 7, trong đó ít nhất một linh kiện điện tử bổ sung là diot cảm quang, diot chống phóng điện tĩnh, diot chống thiên áp ngược, tụ điện, tranzito, mạch tích hợp, hoặc tụ điện khử tăng vọt, và ít nhất một linh kiện điện tử bổ sung được nối với một tấm kim loại sẽ được nối điện với linh kiện khác của mạch, trong đó tấm kim loại được nối với mạch được giữ bằng khung cách điện.
9. Cấu trúc lắp ráp trên bề mặt dùng cho diot laze theo điểm 1, trong đó ít nhất một tấm kim loại có gờ ở trên đó.
10. Cấu trúc lắp ráp trên bề mặt dùng cho diot laze theo điểm 1, trong đó tấm kim loại thứ nhất có phần cắt ra ở đầu phát ra chùm tia laze của ít nhất một chip diot laze loại phát xạ cạnh để cho phép hình nón ánh sáng laze đầu ra đi qua.
11. Cấu trúc lắp ráp trên bề mặt dùng cho diot laze theo điểm 8, trong đó tấm kim loại được nối với ít nhất một linh kiện điện tử bổ sung có một mặt nghiêng ở một phần của tấm kim loại thứ ba để mang ít nhất một linh kiện điện tử bổ sung sao cho vectơ pháp tuyến của mặt thu nhận ánh sáng của ít nhất một linh kiện điện tử bổ sung tạo thành một góc khác 90 độ so với đường tâm của hình nón ánh sáng laze đầu ra.
12. Cấu trúc lắp ráp trên bề mặt dùng cho diot laze theo điểm 1, trong đó cấu trúc này còn bao gồm nắp trên để che khung cách điện.
13. Cấu trúc lắp ráp trên bề mặt dùng cho diot laze theo điểm 1, trong đó mỗi tấm kim loại trong số hai hoặc nhiều hơn hai tấm kim loại được đặt cách xa nhau có chỗ uốn cong để làm tăng độ bền của khung cách điện để đỡ các tấm kim loại.
14. Cấu trúc lắp ráp trên bề mặt dùng cho diot laze theo điểm 1, trong đó cấu trúc này còn bao gồm linh kiện quang học được giữ bằng khung cách điện.

15. Cấu trúc lắp ráp trên bề mặt dùng cho diot laze theo điểm 1, trong đó cấu trúc này còn bao gồm linh kiện quang học được giữ bằng nắp trên.

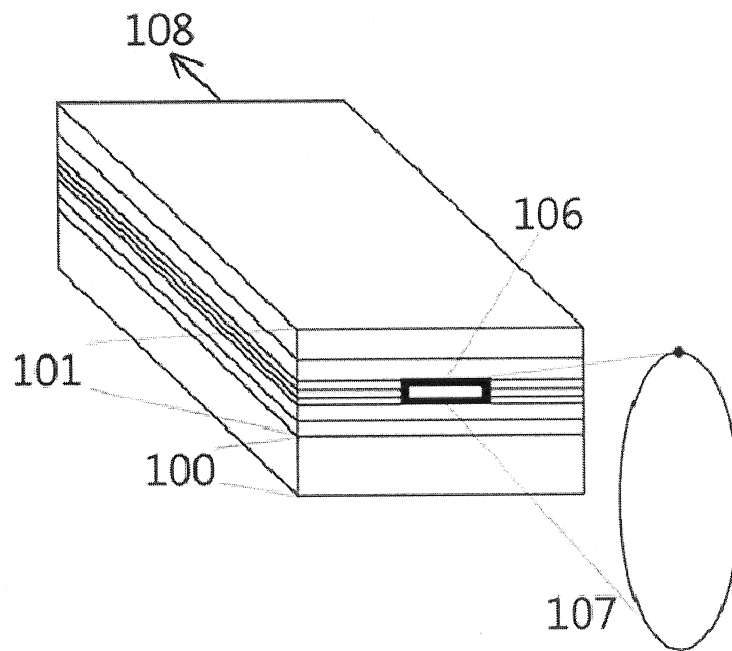
16. Cấu trúc lắp ráp trên bề mặt dùng cho diot laze theo điểm 1, trong đó cấu trúc này còn bao gồm linh kiện quang học được giữ bằng tấm kim loại uốn cong.

17. Cấu trúc lắp ráp trên bề mặt dùng cho diot laze theo điểm 14, 15 hoặc 16, trong đó linh kiện quang học là thấu kính, kính lọc, cách tử nhiễu xạ, lăng kính, tấm phân cực, tinh thể quang học, hoặc tinh thể quang học phi tuyến.

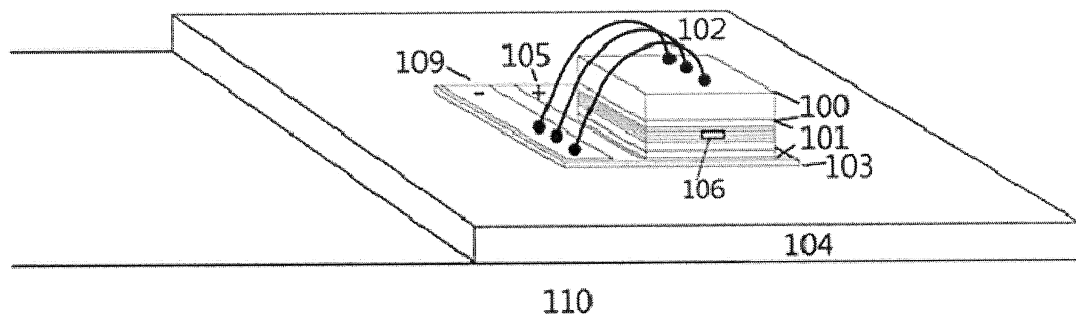
18. Cấu trúc lắp ráp trên bề mặt dùng cho diot laze theo điểm 1, trong đó cấu trúc này còn bao gồm bảng mạch in có phần thân và lớp dẫn bề mặt ở mặt trên của phần thân, trong đó tấm kim loại thứ nhất tiếp xúc với lớp dẫn bề mặt.

$1/5$ 

**Fig. 1A**



**Fig. 1B**



**FIG. 1**

2/5

Fig. 2A

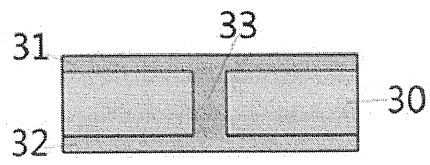


Fig. 2B

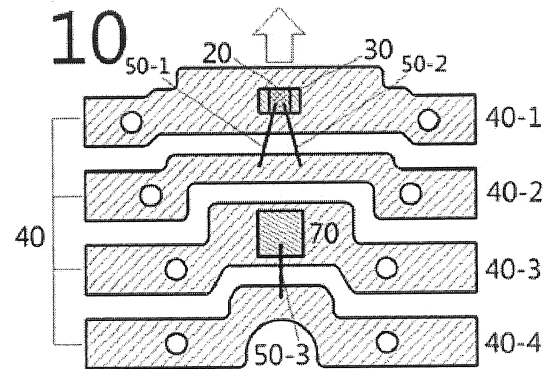


Fig. 2C

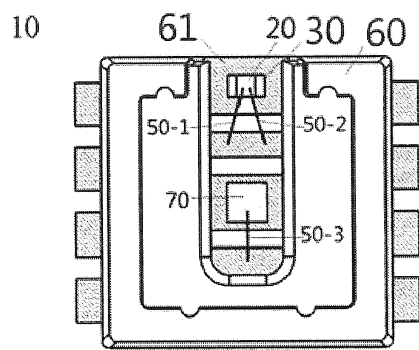


Fig. 2D

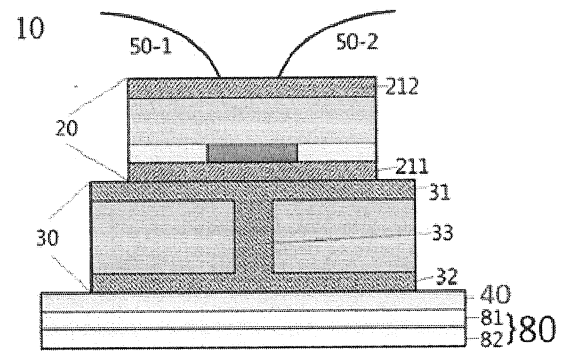


FIG. 2

3/5

Fig. 3A

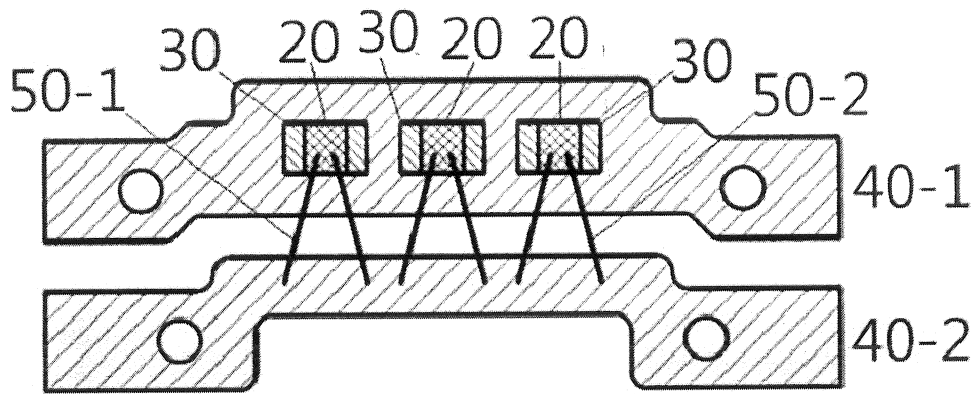


Fig. 3B

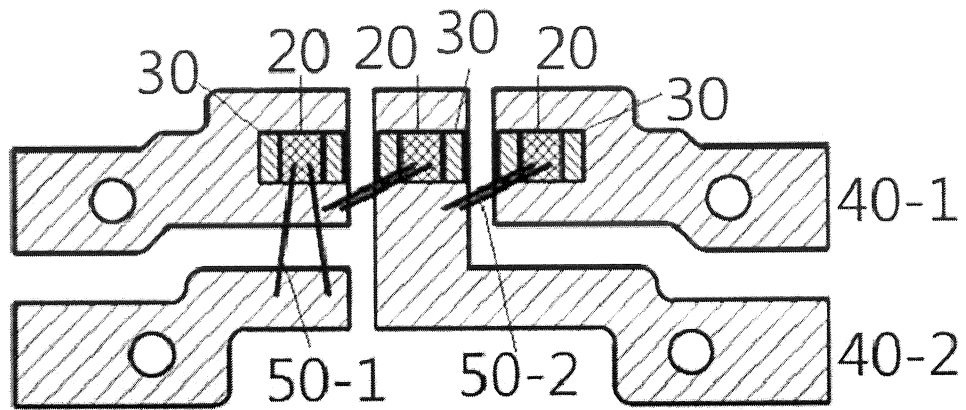


FIG. 3

4/5

Fig. 4A

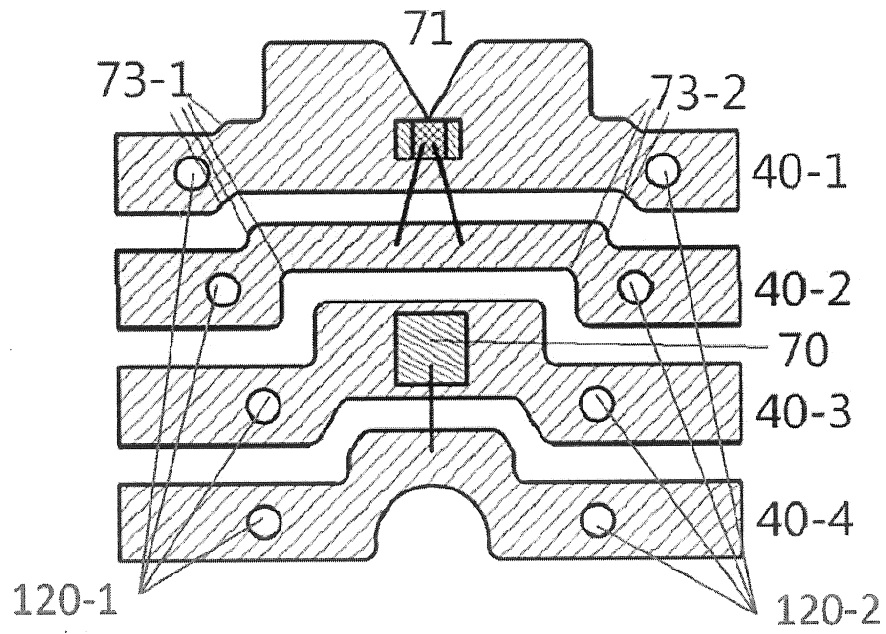


Fig. 4B

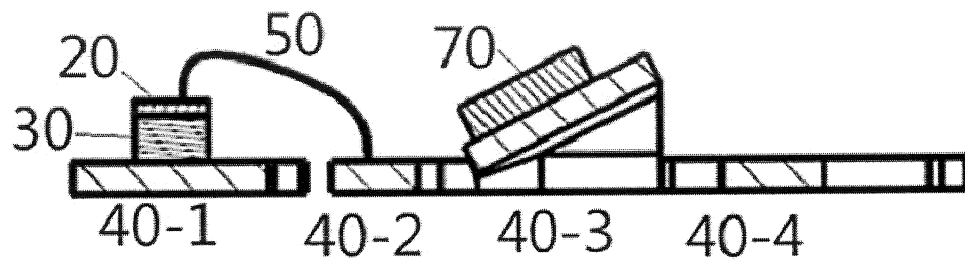


FIG. 4

5/5

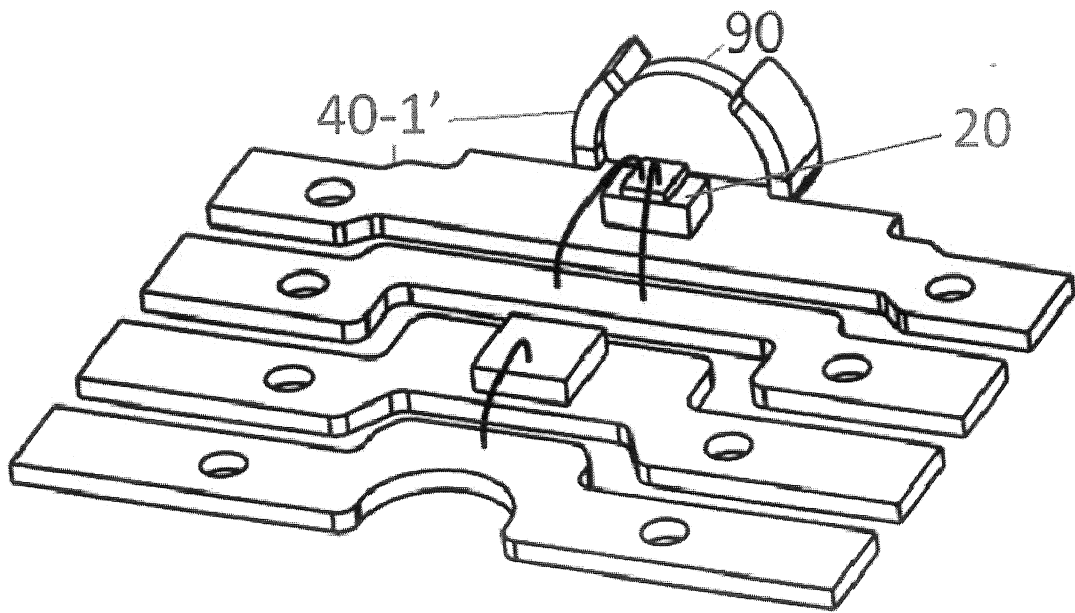


FIG. 5