



(12) BẢN MÔ TẢ SÁNG CHẾ THUỘC BẰNG ĐỘC QUYỀN SÁNG CHẾ
(19) Cộng hòa xã hội chủ nghĩa Việt Nam (VN) (11) 
CỤC SỞ HỮU TRÍ TUỆ
(51)⁷ H02N 7/12; H02M 7/48; H01F 27/00; (13) B
H01F 41/00

1-0047320

-
- (21) 1-2019-02224 (22) 28/09/2017
(86) PCT/JP2017/035239 28/09/2017 (87) WO 2018/062395 05/04/2018
(30) 2016-194824 30/09/2016 JP
(45) 25/06/2025 447 (43) 25/06/2019 375A
(73) DAIKIN INDUSTRIES, LTD. (JP)
Osaka Umeda Twin Towers South, 1-13-1, Umeda, Kita-ku, Osaka-shi, Osaka, 530-
0001, Japan.
(72) OGAWA Takurou (JP); TOOYAMA Eiji (JP); SERA Akiko (JP); SEKIMOTO
Morimitsu (JP).
(74) Công ty TNHH Tầm nhìn và Liên danh (VISION & ASSOCIATES CO.LTD.)

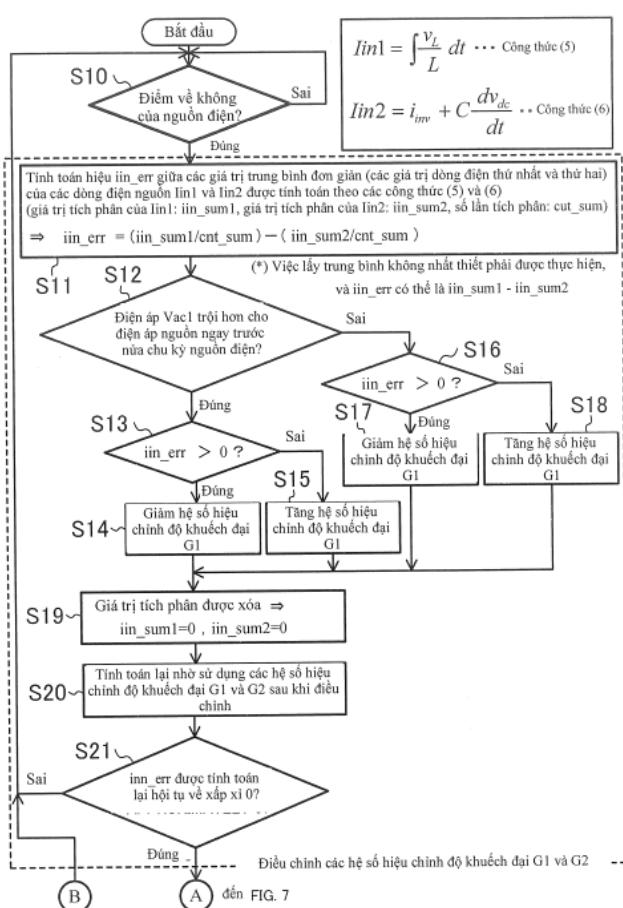
(54) THIẾT BỊ UỐC LƯỢNG DÒNG ĐIỆN

(21) 1-2019-02224

(57) Sáng chế đề cập đến mạch phát hiện điện áp (33) là mạch chia điện áp bao gồm các điện trở (từ 34a đến 34c và từ 35a đến 35c) và phát hiện các điện áp (Vac1, Vac2) tương quan với điện áp nguồn (Vin) của nguồn điện AC (91). Bộ phận tính toán (40) thu nhận điện áp đi qua (VL) của bộ điện kháng (29) sử dụng các kết quả phát hiện (Vac1, Vac2) của mạch phát hiện điện áp (33), và ước lượng dòng điện nguồn (Iin) dựa trên điện áp đi qua (VL). Bộ phận tính toán (40) hiệu chỉnh các độ khuếch đại của các kết quả phát hiện (Vac1, Vac2) sao cho giá trị tương quan với giá trị trung bình tính trên một khoảng thời gian định trước của dòng điện nguồn ước lượng được (Iin) khớp với giá trị tương quan với giá trị trung bình tính trên một khoảng thời gian định trước của dòng điện (Iinv) theo hướng xả của tụ điện (26), và thu nhận điện áp đi qua (VL) sử dụng các kết quả phát hiện (Vac1, Vac2).

FIG.4

Tiến trình của việc điều chỉnh các hệ số hiệu chỉnh độ khuếch đại hệ số hiệu chỉnh độ dịch



Lĩnh vực kỹ thuật được đề cập

Sáng chế đề cập đến, trong bộ chuyển đổi điện trong đó tụ điện được nối giữa mạch chính lưu và mạch nghịch lưu song song với mạch chính lưu, và bộ điện kháng được nối giữa nguồn điện AC (xoay chiều) và tụ điện, thiết bị ước lượng dòng điện ước lượng dòng điện nguồn để điều khiển mạch nghịch lưu.

Tình trạng kỹ thuật của sáng chế

Bộ chuyển đổi điện đã được biến đổi bao gồm mạch chuyển đổi để chuyển đổi điện AC của nguồn điện AC thành điện DC (một chiều), và mạch nghịch lưu để chuyển đổi đầu ra của mạch chuyển đổi thành nguồn điện AC có tần số định trước. Trong bộ chuyển đổi điện này, tụ điện thường được bố trí ở phía đầu ra của mạch chuyển đổi.

Đối với bộ chuyển đổi điện như vậy, ví dụ, tài liệu sáng chế 1 đã được biết đến. Trong tài liệu sáng chế 1, việc điều khiển nghịch lưu bao gồm việc điều khiển sóng hài của nguồn điện được thực hiện trên cơ sở dòng điện nguồn phát hiện được. Các ví dụ về phương pháp phát hiện dòng điện bao gồm: phương pháp sử dụng cảm biến phát hiện dòng điện được gọi là máy biến dòng (CT) (Tài liệu sáng chế 1); và phương pháp sử dụng mạch phát hiện dòng điện bao gồm điện trở sun và bộ khuếch đại thuật toán thay cho cảm biến phát hiện dòng điện (Tài liệu sáng chế 2).

Tuy nhiên, khi cảm biến phát hiện dòng điện được sử dụng, điều cần thiết là tạo ra không gian để bố trí cảm biến, gây ra tăng chi phí về cảm biến.

Trong trường hợp sử dụng mạch phát hiện dòng điện, do số lượng phần tử của mạch lớn hơn số lượng phần tử của mạch chia điện áp mà được sử dụng để phát hiện điện áp DC và có cấu hình đơn giản, gây ra tăng chi phí. Hơn nữa, điều cần thiết là tạo ra không gian bố trí cho các phần tử của mạch phát hiện dòng điện trên bảng mạch in.

Mặt khác, như được bộc lộ trong tài liệu sáng chế 3, có phương pháp ước lượng dòng điện nguồn mà không cần phát hiện dòng điện nguồn.

Danh mục tài liệu viện dẫn

Tài liệu sáng chế

Tài liệu sáng chế 1: Công bố đơn sáng chế Nhật Bản chưa thẩm định số 2012-165631

Tài liệu sáng chế 2: Công bố đơn sáng chế Nhật Bản chưa thẩm định số 2012-151973

Tài liệu sáng chế 3: Công bố đơn sáng chế Nhật Bản chưa thẩm định số 2011-205729

Vấn đề kỹ thuật

Trong tài liệu sáng chế 3, điện áp đi qua của bộ điện kháng được bố trí giữa mạch chuyển đổi và mạch nghịch lưu được phát hiện, và dòng điện nguồn được ước lượng dựa trên kết quả phát hiện. Điện áp đi qua của bộ điện kháng được phát hiện bởi mạch phát hiện điện áp bao gồm mạch chia điện áp. Do đó, trong tài liệu sáng chế 3, số lượng phần tử có thể nhỏ hơn ở tài liệu sáng chế 1, và không gian bố trí của các phần tử không phải lớn hơn không gian bố trí ở các tài liệu sáng chế 1 và 2.

Tuy nhiên, trong tài liệu sáng chế 3, do dòng điện nguồn được ước lượng nhờ sử dụng điện áp đi qua của bộ điện kháng được phát hiện bởi mạch phát hiện điện áp như vậy, dòng điện nguồn ước lượng được có thể không trùng khớp với dòng điện nguồn thực. Điều này là do phần tử của mạch phát hiện điện áp (ví dụ, điện trở) thay đổi do sự chênh lệch riêng hoặc đặc tính nhiệt độ, dẫn đến sai sót trong kết quả phát hiện của mạch phát hiện điện áp do sự thay đổi này. Nếu điện áp đi qua của bộ điện kháng không thể được phát hiện chính xác, thì dòng điện nguồn ước lượng được cũng không chính xác, gây ra ảnh hưởng xấu đến việc điều khiển nghịch lưu sử dụng dòng điện nguồn.

Bản chất kỹ thuật của sáng chế

Từ các vấn đề trên đây, mục đích của sáng chế là ước lượng dòng điện nguồn sử dụng mạch phát hiện điện áp một cách chính xác và ít chi phí.

Giải quyết vấn đề

Theo khía cạnh thứ nhất của sáng chế, thiết bị ước lượng dòng điện (10) có trong bộ chuyển đổi điện (1) và ước lượng dòng điện nguồn (Iin) là dòng điện theo hướng nạp của tụ điện (26), bộ chuyển đổi điện (1) bao gồm: mạch chỉnh lưu (21) chỉnh lưu điện AC được đưa ra từ nguồn điện AC (91); mạch nghịch lưu (27) được cấp điện từ mạch chỉnh lưu (21); tụ điện (26) được nối giữa mạch chỉnh lưu (21) và mạch nghịch lưu (27) song song với mạch chỉnh lưu (21); và bộ điện kháng (29) được nối giữa nguồn điện AC (91) và tụ điện (26), thiết bị ước lượng dòng điện (10) bao gồm: mạch phát hiện điện áp (33) là mạch chia điện áp bao gồm các điện trở (từ 34a đến 34c, từ 35a đến 35c), mạch

phát hiện điện áp (33) phát hiện các điện áp (Vac1, Vac2) tương quan với điện áp nguồn (Vin) của nguồn điện AC (91); và bộ phận tính toán (40) thu nhận điện áp đi qua (VL) của bộ điện kháng (29) dựa trên các kết quả phát hiện (Vac1, Vac2) được phát hiện bởi mạch phát hiện điện áp (33), và ước lượng dòng điện nguồn (Iin) dựa trên điện áp đi qua (VL), trong đó bộ phận tính toán (40): hiệu chỉnh các độ khuếch đại của các kết quả phát hiện (Vac1, Vac2) của mạch phát hiện điện áp (33) sao cho giá trị tương quan với giá trị trung bình tính trên một khoảng thời gian định trước của dòng điện nguồn ước lượng được (Iin) khớp với giá trị tương quan với giá trị trung bình tính trên một khoảng thời gian định trước của dòng điện (Iinv) theo hướng xả của tụ điện (26); và thu nhận điện áp đi qua (VL) của bộ điện kháng (29) dựa trên các kết quả phát hiện (Vac1, Vac2), của mạch phát hiện điện áp (33), với các độ khuếch đại được hiệu chỉnh.

Ở đây, các điện áp (Vac1, Vac2) tương quan với điện áp nguồn (Vin) được phát hiện bởi mạch phát hiện điện áp (33). Tuy nhiên, các kết quả phát hiện (Vac1, Vac2) không được sử dụng do chúng dùng để ước lượng dòng điện nguồn. Các kết quả phát hiện (Vac1, Vac2) nhận sự hiệu chỉnh độ khuếch đại, và sau đó được sử dụng để ước lượng dòng điện nguồn (Iin). Cụ thể là, các độ khuếch đại được hiệu chỉnh sao cho giá trị tương quan với giá trị trung bình tính trên một khoảng thời gian định trước của dòng điện nguồn ước lượng được (Iin) khớp với giá trị tương quan với giá trị trung bình tính trên một khoảng thời gian định trước của dòng điện (Iinv) theo hướng xả của tụ điện (26). Ở đây, các ví dụ về “giá trị tương quan với giá trị trung bình” bao gồm chính giá trị trung bình tính trên một khoảng thời gian định trước của các dòng điện (Iin, Iinv), và giá trị tích phân tính trên một khoảng thời gian định trước của các dòng điện (Iin, Iinv). Việc giá trị liên quan đến dòng điện nguồn ước lượng được (Iin) khớp với giá trị liên quan đến dòng điện (Iinv) theo hướng xả của tụ điện (26) có nghĩa là giá trị thu được nhờ tính toán và tương quan với giá trị trung bình tính trên một khoảng thời gian định trước của dòng điện (Ic) chạy qua tụ điện (26) hội tụ về 0.

Trong thiết bị ước lượng dòng điện (10) này, các độ khuếch đại của các kết quả phát hiện (Vac1, Vac2) của mạch phát hiện điện áp (33) được hiệu chỉnh, và, dựa trên các kết quả phát hiện (Vac1, Vac2) với các độ khuếch đại được hiệu chỉnh, dòng điện nguồn (Iin) được ước lượng. Vì vậy, thiết bị ước lượng dòng điện (10) này có thể tính toán chính xác dòng điện nguồn (Iin) sử dụng mạch phát hiện điện áp (33) có cấu hình tương đối đơn giản mà không sử dụng cảm biến dòng điện hoặc mạch phát hiện dòng điện.

Khía cạnh thứ hai là một phương án của khía cạnh thứ nhất. Theo khía cạnh thứ hai, tụ điện (26) có thể hấp thụ dao động điện áp gây ra do sự chuyển mạch của mạch nghịch lưu (27) mà không hấp thụ dao động điện áp từ mạch chính lưu (21).

Điều này có nghĩa là tụ điện (26) có điện dung tương đối nhỏ. Do tụ điện (26) có điện dung nhỏ không hấp thụ các dao động điện áp từ mạch chính lưu (21), nên điện áp gợn sóng gây ra bởi tần số nguồn điện của nguồn điện AC (91) không thể được lọc phẳng. Vì vậy, sóng hài của nguồn điện có khả năng được tạo ra. Do đó, mạch nghịch lưu (27) cần phải được điều khiển để tối thiểu hóa sóng hài của nguồn điện. Đối với việc điều khiển như vậy, dòng điện nguồn được sử dụng. Mặt khác, như được mô tả trên đây, thiết bị ước lượng dòng điện (10) có thể ước lượng chính xác dòng điện nguồn (I_{in}) như được mô tả trên đây. Việc sử dụng dòng điện nguồn ước lượng được (I_{in}) với độ chính xác cao đạt được việc điều khiển mạch nghịch lưu (27) chính xác hơn làm giảm sóng hài của các nguồn điện.

Khía cạnh thứ ba là một phương án theo khía cạnh thứ nhất hoặc khía cạnh thứ hai. Theo khía cạnh thứ ba, bộ phận tính toán (40) có thể còn thu nhận điện áp đi qua (VL) của bộ điện kháng (29) dựa trên sụt điện áp (VR) của bộ điện kháng (29).

Vì vậy, điện áp đi qua (VL) của bộ điện kháng (29) có thể thu được với độ chính xác cao hơn.

Khía cạnh thứ tư là một phương án theo khía cạnh bất kỳ trong số các khía cạnh từ thứ nhất đến thứ ba. Theo khía cạnh thứ tư, mạch chính lưu (21) có thể được tạo cầu hình như là mạch cầu điốt bao gồm các điốt (từ D1 đến D4) được nối theo cầu hình cầu, và bộ phận tính toán (40) có thể còn thu nhận điện áp đi qua (VL) của bộ điện kháng (29) dựa trên sụt điện áp (Vdb) được tạo ra trong các điốt (từ D1 đến D4).

Vì vậy, điện áp đi qua (VL) của bộ điện kháng (29) có thể thu được với độ chính xác cao hơn.

Khía cạnh thứ năm là một phương án của khía cạnh thứ tư. Theo khía cạnh thứ năm, mạch phát hiện điện áp (33) có thể phát hiện các điện áp (Vac1, Vac2) tương quan với điện áp nguồn (Vin) của nguồn điện AC (91) giữa nguồn điện AC (91) và mạch chính lưu (21).

Khía cạnh thứ sáu là một phương án theo khía cạnh bất kỳ trong số các khía cạnh từ thứ nhất đến thứ năm. Theo khía cạnh thứ sáu, mạch phát hiện điện áp (33) có thể bao

gồm: bộ phận phát hiện điện áp thứ nhất (34) tương ứng với đầu ra phía dương của nguồn điện AC (91); và bộ phận phát hiện điện áp thứ hai (35) tương ứng với đầu ra phía âm của nguồn điện AC (91), và bộ phận tính toán (40) có thể: hiệu chỉnh các độ khuếch đại, mỗi độ khuếch đại cho một trong số kết quả phát hiện thứ nhất (Vac1) của bộ phận phát hiện điện áp thứ nhất (34) và kết quả phát hiện thứ hai (Vac2) của bộ phận phát hiện điện áp thứ hai (35) sao cho giá trị tương quan với giá trị trung bình tính trên một khoảng thời gian định trước của dòng điện nguồn ước lượng được (I_{in}) khớp với giá trị tương quan với giá trị trung bình tính trên một khoảng thời gian định trước của dòng điện (I_{inv}) theo hướng xả của tụ điện (26); và thu nhận điện áp đi qua (VL) của bộ điện kháng (29) dựa trên sự chênh lệch giữa kết quả phát hiện thứ nhất (Vac1) với độ khuếch đại được hiệu chỉnh và kết quả phát hiện thứ hai (Vac2) với độ khuếch đại được hiệu chỉnh.

Các dấu hiệu này giúp cho có thể thu được điện áp đi qua (VL) có độ chính xác cao, của bộ điện kháng (29), với ảnh hưởng của nhiễu sóng mang được loại bỏ.

Khía cạnh thứ bảy là một phương án theo khía cạnh bất kỳ trong số các khía cạnh từ thứ nhất đến thứ sáu. Theo khía cạnh thứ bảy, bộ phận tính toán (40) có thể: tính toán, làm giá trị thứ nhất, giá trị tương quan với giá trị trung bình tính trên một khoảng thời gian định trước của giá trị tích phân của điện áp đi qua (VL) của bộ điện kháng (29); tính toán, làm giá trị thứ hai, giá trị tương quan với giá trị trung bình tính trên một khoảng thời gian định trước của tổng của giá trị đạo hàm của điện áp đi qua (V_{dc}) của tụ điện (26) và dòng điện (I_{inv}) theo hướng xả của tụ điện (26); và hiệu chỉnh các độ khuếch đại của các kết quả phát hiện (Vac1, Vac2) của mạch phát hiện điện áp (33) sao cho, khi giá trị thứ nhất khớp với giá trị thứ hai, giá trị tương quan với giá trị trung bình tính trên một khoảng thời gian định trước của dòng điện nguồn ước lượng được (I_{in}) khớp với giá trị tương quan với giá trị trung bình tính trên một khoảng thời gian định trước của dòng điện (I_{inv}) theo hướng xả của tụ điện (26).

Các dấu hiệu này giúp cho có thể hiệu chỉnh các độ khuếch đại của các kết quả phát hiện (Vac1, Vac2) của mạch phát hiện điện áp (33) với độ chính xác cao.

Khía cạnh thứ tám là một phương án của khía cạnh thứ bảy. Theo khía cạnh thứ tám, khoảng thời gian định trước có thể được thiết lập ở nửa chu kỳ của nguồn điện AC (91).

Khía cạnh thứ chín là một phương án theo khía cạnh bất kỳ trong số các khía cạnh

từ thứ nhất đến thứ tám. Theo khía cạnh thứ chín, bộ phận tính toán (40) có thể: tính toán, làm giá trị thứ ba, dòng điện nguồn (I_{in1}) dựa trên giá trị tích phân của điện áp đi qua (VL) của bộ điện kháng (29); tính toán, làm giá trị thứ tư, dòng điện nguồn (I_{in2}) dựa trên giá trị đạo hàm của điện áp đi qua (V_{dc}) của tụ điện (26); hiệu chỉnh các độ dịch của các kết quả phát hiện ($Vac1, Vac2$) của mạch phát hiện điện áp (33) sao cho pha của giá trị thứ ba khớp với pha của giá trị thứ tư; và thu nhận điện áp đi qua (VL) của bộ điện kháng (29) dựa trên các kết quả phát hiện ($Vac1, Vac2$), của mạch phát hiện điện áp (33), với các độ dịch được hiệu chỉnh.

Các dấu hiệu này giúp cho có thể hiệu chỉnh với độ chính xác cao các độ dịch của các kết quả phát hiện ($Vac1, Vac2$) của mạch phát hiện điện áp (33). Hơn nữa, điện áp đi qua (VL) của bộ điện kháng (29) có thể thu được chính xác hơn dựa trên các kết quả phát hiện ($Vac1, Vac2$), của mạch phát hiện điện áp (33), với không chỉ các độ khuếch đại mà còn các độ dịch được hiệu chỉnh. Vì vậy, dòng điện nguồn (I_{in}) cần được ước lượng dựa trên điện áp đi qua (VL) có thể được đưa đến gần giá trị thực hơn.

Khía cạnh thứ mười là một phương án của khía cạnh thứ chín. Theo khía cạnh thứ mười, bộ phận tính toán (40) có thể: tính toán các biên độ (inn_amp1, inn_amp2) mỗi biên độ cho một giá trị trong số giá trị thứ ba và giá trị thứ tư với các sóng tần số cao định trước của tần số nguồn điện; khi các biên độ (inn_amp1, inn_amp2) lớn hơn giá trị định trước, hiệu chỉnh các độ dịch của các kết quả phát hiện ($Vac1, Vac2$) của mạch phát hiện điện áp (33); và, khi các biên độ (inn_amp1, inn_amp2) nhỏ hơn giá trị định trước, ngăn không cho hiệu chỉnh các độ dịch của các kết quả phát hiện ($Vac1, Vac2$) của mạch phát hiện điện áp (33).

Nếu các biên độ (inn_amp1, inn_amp2) của thành phần tần số của tần số nguồn điện là tương đối nhỏ, thì các pha của giá trị thứ ba và giá trị thứ tư có thể không được tính toán chính xác. Ngược lại, ở đây, khi các biên độ (inn_amp1, inn_amp2) lớn hơn giá trị định trước, thì xác định được rằng các pha của giá trị thứ ba và giá trị thứ tư không thể được tính toán chính xác, và các độ dịch được hiệu chỉnh sử dụng các pha này. Các dấu hiệu này giúp cho có thể làm giảm sự giảm sút về độ chính xác khi các độ dịch được hiệu chỉnh.

Khía cạnh thứ mười một là một phương án theo khía cạnh bất kỳ trong số các khía cạnh từ thứ nhất đến thứ tám. Theo khía cạnh thứ mười một, bộ phận tính toán (40)

có thể: thu nhận giá trị trung bình của các kết quả phát hiện (V_{ac1} , V_{ac2}) trong một phần, của một chu kỳ của nguồn điện AC (91), trong đó các kết quả phát hiện (V_{ac1} , V_{ac2}) của mạch phát hiện điện áp (33) không trội hơn, và, sử dụng giá trị trung bình, hiệu chỉnh các độ dịch của các kết quả phát hiện (V_{ac1} , V_{ac2}) của mạch phát hiện điện áp (33); và thu nhận điện áp đi qua (VL) của bộ điện kháng (29) dựa trên các kết quả phát hiện (V_{ac1} , V_{ac2}), của mạch phát hiện điện áp (33), với các độ dịch được hiệu chỉnh.

Giá trị trung bình của các kết quả phát hiện (V_{ac1} , V_{ac2}) trong phần trong đó các kết quả phát hiện (V_{ac1} , V_{ac2}) của mạch phát hiện điện áp (33) không trội hơn tương ứng với sự dịch chuyển của các độ dịch. Các dấu hiệu này giúp cho có thể thu nhận dễ dàng sự dịch chuyển của các độ dịch của các kết quả phát hiện (V_{ac1} , V_{ac2}) của mạch phát hiện điện áp (33). Hơn nữa, thiết bị ước lượng dòng điện (10) có thể thu nhận điện áp đi qua (VL) của bộ điện kháng (29) với độ chính xác cao hơn, sử dụng các kết quả phát hiện (V_{ac1} , V_{ac2}), của mạch phát hiện điện áp (33), với các độ dịch được hiệu chỉnh.

Khía cạnh thứ mười hai là một phương án theo khía cạnh bất kỳ trong số các khía cạnh từ thứ nhất đến thứ tám. Theo khía cạnh thứ mươi hai, bộ phận tính toán (40) có thể: tính toán điện áp nguồn (V_{in}) của nguồn điện AC (91) dựa trên các kết quả phát hiện (V_{ac1} , V_{ac2}) của mạch phát hiện điện áp (33); hiệu chỉnh các độ dịch của các kết quả phát hiện (V_{ac1} , V_{ac2}) của mạch phát hiện điện áp (33), sử dụng giá trị điện áp của điện áp nguồn (V_{in}) gần điểm về không của nguồn điện AC (91); và thu nhận điện áp đi qua (VL) của bộ điện kháng (29) dựa trên các kết quả phát hiện (V_{ac1} , V_{ac2}), của mạch phát hiện điện áp (33), với các độ dịch được hiệu chỉnh.

Giá trị điện áp của điện áp nguồn (V_{in}) gần phần điểm về không của nguồn điện AC (91) tương ứng với sự dịch chuyển của các độ dịch. Các dấu hiệu này giúp cho có thể thu nhận dễ dàng sự dịch chuyển của các độ dịch của các kết quả phát hiện (V_{ac1} , V_{ac2}) của mạch phát hiện điện áp (33). Hơn nữa, thiết bị ước lượng dòng điện (10) có thể thu nhận điện áp đi qua (VL) của bộ điện kháng (29) với độ chính xác cao hơn, sử dụng các kết quả phát hiện (V_{ac1} , V_{ac2}), của mạch phát hiện điện áp (33), với các độ dịch được hiệu chỉnh.

Khía cạnh thứ mươi ba là một phương án theo khía cạnh bất kỳ trong số các khía cạnh từ thứ chín đến thứ mươi hai. Theo khía cạnh thứ mươi ba, bộ phận tính toán (40)

có thể hiệu chỉnh các độ khuếch đại của các kết quả phát hiện (Vac1, Vac2) của mạch phát hiện điện áp (33), và sau đó hiệu chỉnh các độ dịch của các kết quả phát hiện (Vac1, Vac2) của mạch phát hiện điện áp (33).

Các độ dịch được hiệu chỉnh thêm với các độ khuếch đại được hiệu chỉnh từ trước. Dấu hiệu này cho phép các độ dịch được hiệu chỉnh dễ dàng khi hiệu chỉnh độ dịch.

Khía cạnh thứ mười bốn là một phương án theo khía cạnh bất kỳ trong số các khía cạnh từ thứ chín đến thứ mười ba. Theo khía cạnh thứ mười bốn, bộ điện kháng (29) có thể được nối giữa nguồn điện AC (91) và mạch chính lưu (21).

Khía cạnh thứ mươi lăm hướng đến bộ chuyển đổi điện bao gồm thiết bị ước lượng dòng điện (10) theo khía cạnh bất kỳ trong số các khía cạnh từ thứ nhất đến thứ mươi bốn.

Khía cạnh thứ mươi sáu hướng đến phương pháp ước lượng dòng điện sẽ được sử dụng cho bộ chuyển đổi điện (1) và để ước lượng dòng điện nguồn (Iin) là dòng điện theo hướng nạp của tụ điện (26), bộ chuyển đổi điện (1) bao gồm: mạch chính lưu (21) chính lưu điện AC được đưa ra từ nguồn điện AC (91); mạch nghịch lưu (27) được cấp điện từ mạch chính lưu (21); tụ điện (26) được nối giữa mạch chính lưu (21) và mạch nghịch lưu (27) song song với mạch chính lưu (21); và bộ điện kháng (29) được nối giữa nguồn điện AC (91) và tụ điện (26), phương pháp ước lượng dòng điện bao gồm: bước phát hiện, bởi mạch chia điện áp bao gồm các điện trở (từ 34a đến 34c, từ 35a đến 35c), các điện áp (Vac1, Vac2) tương quan với điện áp nguồn (Vin) của nguồn điện AC (91); bước ước lượng thứ nhất bao gồm: thu nhận điện áp đi qua (VL) của bộ điện kháng (29) dựa trên các điện áp (Vac1, Vac2) tương quan với điện áp nguồn (Vin) của nguồn điện AC (91); và ước lượng dòng điện nguồn (Iin) dựa trên điện áp đi qua (VL); bước hiệu chỉnh các độ khuếch đại của các điện áp (Vac1, Vac2) tương quan với điện áp nguồn (Vin) phát hiện được của nguồn điện AC (91) sao cho giá trị tương quan với giá trị trung bình tính trên một khoảng thời gian định trước của dòng điện nguồn ước lượng được (Iin) khớp với giá trị tương quan với giá trị trung bình tính trên một khoảng thời gian định trước của dòng điện (Iinv) theo hướng xả của tụ điện (26); và bước ước lượng thứ hai bao gồm: thu nhận điện áp đi qua (VL) của bộ điện kháng (29) dựa trên các điện áp (Vac1, Vac2), với các độ khuếch đại được hiệu chỉnh, tương quan với điện áp nguồn (Vin) của nguồn điện AC (91); và ước lượng dòng điện nguồn (Iin) dựa trên điện áp đi

qua (VL) thu nhận được của bộ điện kháng (29).

Ở đây, các điện áp (V_{ac1} , V_{ac2}) tương quan với điện áp nguồn (V_{in}) được phát hiện bởi mạch chia điện áp. Tuy nhiên, các kết quả phát hiện (V_{ac1} , V_{ac2}) không được sử dụng do chúng dùng để ước lượng dòng điện nguồn. Các kết quả phát hiện (V_{ac1} , V_{ac2}) nhận sự hiệu chỉnh độ khuếch đại, và sau đó được sử dụng để ước lượng dòng điện nguồn (I_{in}). Cụ thể là, các độ khuếch đại được hiệu chỉnh sao cho giá trị tương quan với giá trị trung bình tính trên một khoảng thời gian định trước của dòng điện nguồn ước lượng được (I_{in}) khớp với giá trị tương quan với giá trị trung bình tính trên một khoảng thời gian định trước của dòng điện (I_{inv}) theo hướng xả của tụ điện (26). Ở đây, các ví dụ về “giá trị tương quan với giá trị trung bình” bao gồm chính giá trị trung bình tính trên một khoảng thời gian định trước của các dòng điện (I_{in} , I_{inv}), và giá trị tích phân tính trên một khoảng thời gian định trước của các dòng điện (I_{in} , I_{inv}). Việc giá trị liên quan đến dòng điện nguồn ước lượng được (I_{in}) khớp với giá trị liên quan đến dòng điện (I_{inv}) theo hướng xả của tụ điện (26) có nghĩa là giá trị thu được nhờ tính toán và tương quan với giá trị trung bình tính trên một khoảng thời gian định trước của dòng điện (I_c) chạy qua tụ điện (26) hội tụ về 0.

Theo phương pháp ước lượng dòng điện này, các độ khuếch đại của các kết quả phát hiện (V_{ac1} , V_{ac2}) của mạch chia điện áp được hiệu chỉnh, và điện áp đi qua (VL) của bộ điện kháng (29) được thu nhận dựa trên các kết quả phát hiện (V_{ac1} , V_{ac2}) với các độ khuếch đại được hiệu chỉnh, và dòng điện nguồn (I_{in}) được ước lượng dựa trên điện áp đi qua (VL). Vì vậy, phương pháp ước lượng dòng điện này có thể tính toán chính xác dòng điện nguồn (I_{in}) sử dụng mạch chia điện áp mà có cấu hình tương đối đơn giản làm phương tiện phát hiện điện áp mà không sử dụng cảm biến dòng điện hoặc mạch phát hiện dòng điện.

Hiệu quả có lợi của sáng chế

Các khía cạnh của sáng chế có thể tính toán chính xác dòng điện nguồn (I_{in}) sử dụng mạch phát hiện điện áp (33) mà có cấu hình tương đối đơn giản mà không sử dụng cảm biến dòng điện hoặc mạch phát hiện dòng điện.

Mô tả vắn tắt các hình vẽ

Fig.1 là sơ đồ cấu hình giản lược thể hiện bộ chuyển đổi điện và thiết bị ước lượng dòng điện theo phương án thứ nhất.

Fig.2 minh họa các đồ thị thể hiện các dạng sóng điện áp của điện áp phía dương và điện áp phía âm của nguồn điện AC, và các dạng sóng của các kết quả phát hiện của bộ phận phát hiện điện áp thứ nhất và bộ phận phát hiện điện áp thứ hai lần lượt tương ứng với các dạng sóng điện áp của điện áp phía dương và điện áp phía âm của nguồn điện AC.

Fig.3 là lưu đồ thể hiện toàn bộ tiến trình của quy trình được thực hiện bởi bộ điều khiển.

Fig.4 là lưu đồ thể hiện tiến trình của sự hiệu chỉnh độ khuếch đại.

Fig.5 minh họa các đồ thị để giải thích khi nào hiệu chỉnh các độ khuếch đại và các độ dịch.

Fig.6 minh họa các đồ thị minh họa quy trình được thực hiện khi các độ khuếch đại được hiệu chỉnh theo Fig.4 trong trường hợp độ khuếch đại của kết quả phát hiện thứ nhất dịch chuyển từ giá trị thiết kế về phía dương và độ khuếch đại của kết quả phát hiện thứ hai dịch chuyển từ giá trị thiết kế về phía âm của giá trị thiết kế.

Fig.7 là lưu đồ thể hiện tiến trình hiệu chỉnh độ dịch được thực hiện bởi bộ điều khiển.

Fig.8 minh họa các đồ thị để giải thích quy trình hiệu chỉnh độ dịch, và minh họa trạng thái trước khi sự hiệu chỉnh độ khuếch đại và hiệu chỉnh độ dịch được bắt đầu.

Fig.9 minh họa các đồ thị làm ví dụ cho trạng thái trên Fig.8 sau khi các độ khuếch đại được hiệu chỉnh theo Fig.4.

Fig.10 minh họa các đồ thị làm ví dụ cho trạng thái trên Fig.9 sau khi các độ dịch được hiệu chỉnh thêm theo Fig.7.

Fig.11 minh họa các đồ thị để giải thích cách để hiệu chỉnh các độ dịch theo phương án cải biến thứ nhất.

Fig.12 là đồ thị để giải thích cách để hiệu chỉnh các độ dịch theo phương án cải biến thứ hai.

Fig.13 là sơ đồ cấu hình giản lược của bộ chuyển đổi điện và thiết bị ước lượng dòng điện theo phương án thứ hai.

Fig.14 là sơ đồ cấu hình giản lược của bộ chuyển đổi điện và thiết bị ước lượng dòng điện theo phương án thứ ba.

Fig.15 là sơ đồ cấu hình giản lược của bộ chuyển đổi điện và thiết bị ước lượng dòng điện theo phương án thứ tư.

Fig.16 là sơ đồ cấu hình giản lược của bộ chuyển đổi điện và thiết bị ước lượng dòng điện theo phương án thứ năm.

Fig.17 là danh sách các quy trình hiệu chỉnh được giới thiệu để được thực hiện trong mỗi trong số các mẫu hình mạch theo các phương án từ thứ nhất đến thứ năm.

Mô tả chi tiết sáng chế

Các phương án của sáng chế sẽ được mô tả chi tiết có dựa vào các hình vẽ. Các phương án dưới đây chỉ là các phương pháp làm ví dụ về bản chất, và không được dự định để giới hạn phạm vi, ứng dụng, hoặc cách sử dụng của sáng chế.

Phương án thứ nhất

<Phác thảo>

Như được thể hiện trên Fig.1, bộ chuyển đổi điện (1) được nối với, ví dụ, nguồn điện AC một pha (91), và được nối với mô-tơ (95). Khi điện AC được cấp từ nguồn điện AC (91), bộ chuyển đổi điện (1) biến đổi điện AC thành năng lượng điện có tần số định trước trong mạch nghịch lưu (27), và kết xuất năng lượng điện đến mô-tơ (95). Nói cách khác, bộ chuyển đổi điện (1) là thiết bị để dẫn động mô-tơ (95).

Cần lưu ý rằng mô-tơ (95) là mô-tơ AC ba pha, và được sử dụng để dẫn động máy nén được nối với mạch lạnh của máy điều hòa không khí chẳng hạn.

Cụ thể, bộ chuyển đổi điện (1) bao gồm thiết bị ước lượng dòng điện (10) có khả năng thu nhận chính xác dòng điện nguồn (I_{in}) để điều khiển mạch nghịch lưu (27) mà không sử dụng cảm biến dòng điện và mạch phát hiện dòng điện. Thiết bị ước lượng dòng điện (10) bao gồm mạch phát hiện điện áp (33) bao gồm mạch chia điện áp có cấu hình tương đối đơn giản, và thu nhận điện áp (VL) sẽ được đặt vào bộ điện kháng (29) từ kết quả phát hiện của mạch (33), và có thể ước lượng dòng điện nguồn (I_{in}) chính xác nhất có thể sử dụng điện áp (VL).

Cấu hình của bộ chuyển đổi điện và thiết bị ước lượng dòng điện

Bộ chuyển đổi điện (1) theo phương án thứ nhất bao gồm mạch chuyển đổi (21) (tương ứng với mạch chỉnh lưu), bộ phận liên kết DC (25), mạch nghịch lưu (27), bộ điện kháng (29), và thiết bị ước lượng dòng điện (10). Thiết bị ước lượng dòng điện (10)

bao gồm các mạch phát hiện khác nhau (31, 32, 33, 36) và bộ điều khiển (40) (tương ứng với bộ phận tính toán).

-Mạch chuyển đổi-

Mạch chuyển đổi (21) được nối với nguồn điện AC (91) qua các phần đi dây (2, 3). Mạch chuyển đổi (21) còn được gọi là mạch cầu diốt trong đó các diốt (bốn diốt trên Fig.1) (từ D1 đến D4) được nối theo cấu hình cầu.

Cụ thể, mỗi cực catôt của các diốt (D1, D2) được nối với phần đi dây nguồn điện (4), và mỗi cực anôt của các diốt (D3, D4) được nối với phần đi dây GND (5). Nút nối giữa cực anôt của diốt (D1) và cực catôt của diốt (D3) được nối với phần đi dây (2), và nút nối giữa cực anôt của diốt (D2) và cực catôt của diốt (D4) được nối với phần đi dây (3).

Mạch chuyển đổi (21) chỉnh lưu dòng điện xoay chiều được đưa ra từ nguồn điện AC (91) thành dòng điện một chiều.

Cần lưu ý rằng phần đi dây (2) nối cực ra dương của nguồn điện AC (91) và nút nối của các diốt (D1, D3) với nhau. Phần đi dây (3) nối cực ra âm của nguồn điện AC (91) và nút nối của các diốt (D2, D4) với nhau.

-Bộ phận liên kết DC-

Bộ phận liên kết DC (25) có tụ điện (26). Tụ điện (26) được nối song song với mạch chuyển đổi (21) ở phía đầu ra của mạch chuyển đổi (21). Nói cách khác, tụ điện (26) được nối giữa phần đi dây nguồn điện (4) và phần đi dây GND (5).

Tụ điện (26) được tạo cấu hình như là, ví dụ, tụ điện màng mỏng. Điện dung của tụ điện (26) là điện dung tĩnh điện có khả năng lọc phẳng điện áp gợn sóng (dao động điện áp) được tạo ra theo tần số của thao tác chuyển mạch của các phần tử chuyển mạch (Su, Sv, Sw, Sx, Sy, và Sz) trong mạch nghịch lưu (27), nhưng có thể là điện dung tĩnh điện mà không thể lọc phẳng điện áp (dao động điện áp gây ra bởi điện áp nguồn) được chỉnh lưu bởi mạch chuyển đổi (21). Điều này có nghĩa là, tụ điện (26) hấp thụ dao động điện áp gây ra bởi việc chuyển mạch của mạch nghịch lưu (27) mà không hấp thụ dao động điện áp của mạch chuyển đổi (21). Bộ phận liên kết DC (25) nhận đầu ra của mạch chuyển đổi (21) và kết xuất điện áp liên kết DC (V_{dc}) có xung nhịp gấp xấp xỉ hai lần công suất của điện áp nguồn (V_{in}) của nguồn điện AC (91) từ cả hai đầu của tụ điện (26). Điều này có nghĩa là, điện áp liên kết DC (V_{dc}) tương ứng với điện áp đi qua trên tụ điện

(26). Điện áp liên kết DC (Vdc) có xung nhịp lớn mà giá trị lớn nhất của nó lớn hơn hoặc bằng xấp xỉ hai lần giá trị nhỏ nhất của xung nhịp.

-Mạch nghịch lưu-

Mạch nghịch lưu (27) được nối song song với tụ điện (26) của bộ phận liên kết DC (25) ở phía đầu ra của mạch chuyển đổi (21). Mạch nghịch lưu (27) được cấp điện từ mạch chuyển đổi (21) qua bộ phận liên kết DC (25). Mạch nghịch lưu (27) bao gồm các phần tử chuyển mạch (Su, Sv, Sw, Sx, Sy, và Sz) (sáu do ba pha AC trên Fig.1) được nối theo cấu hình cầu.

Cụ thể, mạch nghịch lưu (27) có ba chân chuyển mạch mỗi chân nối tiếp hai phần tử chuyển mạch (Su và Sx, Sv và Sy, Sw và Sz) với nhau. Trên mỗi chân chuyển mạch, nút nối giữa phần tử chuyển mạch phía trên (Su, Sv, Sw) và phần tử chuyển mạch phía dưới (Sx, Sy, Sz) được nối với cuộn dây (không được thể hiện) của mỗi pha của mô tơ (95).

Hơn nữa, mạch nghịch lưu (27) có các đิốt xoay tự do (Du, Dv, Dw, Dx, Dy, Dz) (sáu đิốt trên Fig.1). Mỗi trong số các đิốt xoay tự do (Du, Dv, Dw, Dx, Dy, Dz) được nối đối song song với phần tử tương ứng trong số các phần tử chuyển mạch (Su, Sv, Sw, Sx, Sy, Sz).

Qua thao tác đóng/ngắt (on/off) các phần tử chuyển mạch (Su, Sv, Sw, Sx, Sy, Sz) này, mạch nghịch lưu (27) có cấu hình này chuyển mạch điện áp liên kết DC (Vdc) để chuyển đổi điện áp liên kết DC (Vdc) thành điện áp AC ba pha. Điện áp AC ba pha được cấp cho mô tơ (95).

-Bộ điện kháng-

Bộ điện kháng (29) được bố trí trên phần đi dây (2) giữa nguồn điện AC (91) và mạch chuyển đổi (21).

Theo phương án thứ nhất, điện áp đi qua (VL) của bộ điện kháng (29) được tính toán bằng cách tính toán và được sử dụng để ước lượng dòng điện nguồn (Iin), sẽ được mô tả sau đây.

-Các mạch phát hiện khác nhau-

Các ví dụ về các mạch phát hiện khác nhau (31, 32, 33, 36) bao gồm: mạch phát hiện pha nguồn điện (31) để phát hiện pha nguồn điện (θin) của nguồn điện AC (91);

mạch phát hiện tần số nguồn điện (32) để phát hiện tần số (fin) của điện áp nguồn (Vin) của nguồn điện AC (91); mạch phát hiện điện áp (33) để phát hiện các điện áp (Vac1, Vac2) tương quan với điện áp nguồn (Vin); và mạch phát hiện điện áp DC (36) để phát hiện điện áp liên kết DC (Vdc) của bộ phận liên kết DC (25).

Mặc dù không được thể hiện trên hình vẽ, nhưng bộ chuyển đổi điện (1) cũng có bộ phận phát hiện để phát hiện dòng điện (Iinv) chạy trên phía xả của tụ điện (26) (tức là, ở phía mạch nghịch lưu (27)).

-Mạch phát hiện điện áp-

Cụ thể, như được thể hiện trên Fig.1, mạch phát hiện điện áp (33) bao gồm các điện trở (từ 34a đến 34c, từ 35a đến 35c) (sáu điện trở trên Fig.1). Cụ thể, mạch phát hiện điện áp (33) bao gồm: bộ phận phát hiện điện áp thứ nhất (34) tương ứng với điện áp (V1), của điện áp nguồn (Vin), từ đầu ra phía dương của nguồn điện AC (91) (dưới đây được gọi là điện áp phía dương); và bộ phận phát hiện điện áp thứ hai (35) tương ứng với điện áp (V2), của điện áp nguồn (Vin), từ đầu ra phía âm của nguồn điện AC (91) (dưới đây được gọi là điện áp phía âm). Bộ phận phát hiện điện áp thứ nhất (34) bao gồm các điện trở (từ 34a đến 34c), và bộ phận phát hiện điện áp thứ hai (35) bao gồm các điện trở (từ 35a đến 35c).

Trong bộ phận phát hiện điện áp thứ nhất (34), một đầu của điện trở (34a) được nối giữa nguồn điện AC (91) và bộ điện kháng (29) trên phần đi dây (2). Một đầu của điện trở (34b) được nối với GND. Đầu còn lại của điện trở (34a) và đầu còn lại của điện trở (34b) được nối với bộ điều khiển (40) qua phần đi dây (6). Điện trở (34c) có một đầu được nối với nguồn điện có giá trị điện áp (Vcc) và đầu còn lại được nối với phần đi dây (6).

Trong bộ phận phát hiện điện áp thứ hai (35), một đầu của điện trở (35a) được nối với phần đi dây (3). Một đầu của điện trở (35b) được nối với GND. Đầu còn lại của điện trở (35a) và đầu còn lại của điện trở (35b) được nối với bộ điều khiển (40) qua phần đi dây (7). Điện trở (35c) có một đầu được nối với nguồn điện có giá trị điện áp (Vcc) và đầu còn lại được nối với phần đi dây (7).

Nói cách khác, mỗi bộ phận trong số bộ phận phát hiện điện áp thứ nhất (34) và bộ phận phát hiện điện áp thứ hai (35) bao gồm mạch chia điện áp khác nhau.

Với cấu hình này, bộ phận phát hiện điện áp thứ nhất (34) phát hiện, làm kết quả

phát hiện thứ nhất (Vac1), điện áp thu được nhờ chia điện áp phía dương (V1) của nguồn điện AC (91) sử dụng các điện trở (từ 34a đến 34c). Bộ phận phát hiện điện áp thứ hai (35) phát hiện, làm kết quả phát hiện thứ hai (Vac2), điện áp thu được nhờ chia điện áp phía âm (V2) của nguồn điện AC (91) sử dụng các điện trở (từ 35a đến 35c). Cụ thể, nếu các giá trị điện trở của các điện trở (từ 34a đến 34c, từ 35a đến 35c) lần lượt được xác định là "R1, R2, R3, R4, R5, R6", mỗi kết quả trong số kết quả phát hiện thứ nhất Vac1 và kết quả phát hiện thứ hai Vac2 được biểu thị bởi các công thức sau:

[Phép toán 1]

$$\text{Vac1} = \frac{R_{L1}}{R_{L1} + R1} \times V1 + \frac{R1}{R_{L1} + R1} \times \frac{R2}{R2 + R5} \times Vcc \quad \dots \quad (1)$$

[Phép toán 2]

$$\text{Vac2} = \frac{R_{L2}}{R_{L2} + R3} \times V2 + \frac{R3}{R_{L2} + R3} \times \frac{R4}{R4 + R6} \times Vcc \quad \dots \quad (2)$$

Cần lưu ý rằng "RL1" và "RL2" được biểu thị bởi các công thức sau.

[Phép toán 3]

$$R_{L1} = \frac{R2 \times R5}{R2 + R5}$$

[Phép toán 4]

$$R_{L2} = \frac{R4 \times R6}{R4 + R6}$$

Các kết quả phát hiện thứ nhất và thứ hai (Vac1, Vac2) thu được qua các công thức (1) và (2) trên đây được nhập vào bộ điều khiển (40). Trong bộ điều khiển (40), về cơ bản, sự chênh lệch giữa kết quả phát hiện thứ nhất (Vac1) và kết quả phát hiện thứ hai (Vac2) được tính toán, và điện áp nguồn (Vin) được thu nhận nhờ sử dụng kết quả tính toán này.

Cụ thể là, như được mô tả trên đây, mạch phát hiện điện áp (33) theo phương án thứ nhất được tạo cấu hình để phát hiện các điện áp (Vac1, Vac2) lần lượt tương ứng với điện áp phía dương (V1) và điện áp phía âm (V2) ở vị trí giữa nguồn điện AC (91) và mạch chuyển đổi (21), tức là, các điện áp (Vac1, Vac2) tương quan với điện áp nguồn

(Vin) của nguồn điện AC (91). Do đó, ngay cả khi mỗi đít (từ D1 đến D4) của mạch chuyển đổi (21) không dẫn điện, thì mạch phát hiện điện áp (33) có thể phát hiện các điện áp (Vac1, Vac2).

Fig.2 thể hiện các dạng sóng cạnh nhau của các kết quả phát hiện thứ nhất và thứ hai (Vac1, Vac2) và các dạng sóng của điện áp phía dương và điện áp phía âm (V1, V2) lần lượt tương ứng với các kết quả phát hiện thứ nhất và thứ hai (Vac1, Vac2). Như được thể hiện rõ ràng trên Fig.2, khi pha nguồn điện (θ_{in}) nằm trong khoảng từ 0 độ đến 180 độ, thì có thể nói rằng kết quả phát hiện thứ nhất (Vac1) và điện áp phía dương (V1) xuất hiện rõ ràng hơn kết quả phát hiện thứ hai (Vac2) và điện áp phía âm (V2). Ngược lại, khi pha nguồn điện (θ_{in}) nằm trong khoảng từ 180 độ đến 360 độ, thì có thể nói rằng kết quả phát hiện thứ hai (Vac2) và điện áp phía âm (V2) xuất hiện rõ ràng hơn kết quả phát hiện thứ nhất (Vac1) và điện áp phía dương (V1). Dưới đây, để tiện giải thích, phần trong đó pha nguồn điện (θ_{in}) nằm trong khoảng từ 0 độ đến 180 độ được gọi là "phần nửa thứ nhất của nguồn điện", và phần trong đó pha nguồn điện (θ_{in}) nằm trong khoảng từ 180 độ đến 360 độ được gọi là "phần nửa thứ hai của nguồn điện."

Tuy nhiên, định nghĩa về phần nửa thứ nhất của nguồn điện và phần nửa thứ hai của nguồn điện không bị giới hạn ở định nghĩa trên đây, và ví dụ, phần nửa thứ nhất của nguồn điện có thể nằm trong khoảng từ 180 độ đến 360 độ, và phần nửa thứ hai của nguồn điện có thể nằm trong khoảng từ 0 độ đến 180 độ.

Cần lưu ý rằng kết quả phát hiện thứ nhất (Vac1) là giá trị thu được qua việc chia điện áp phía dương (V1), và do đó, ngay cả khi điện áp phía dương (V1) xấp xỉ 0V trong phần nửa thứ hai của nguồn điện, kết quả phát hiện thứ nhất (Vac1) không bằng 0V. Tương tự, do kết quả phát hiện thứ hai (Vac2) là giá trị thu được qua việc chia điện áp phía âm (V2), kết quả phát hiện thứ hai (Vac2) không bằng 0V ngay cả khi điện áp phía âm (V2) xấp xỉ 0V trong phần nửa thứ nhất của nguồn điện.

<Bộ điều khiển>

Bộ điều khiển (40) là máy vi tính bao gồm, ví dụ, CPU và bộ nhớ. Bộ điều khiển (40) được nối với các mạch phát hiện khác nhau (31, 32, 33, 36), và được nối với các cực cổng của các phần tử chuyển mạch (Su, Sv, Sw, Sx, Sy, và Sz) của mạch nghịch lưu (27), mặc dù không được thể hiện trên hình vẽ. Bộ điều khiển (40) điều khiển đóng/ngắt (ON/OFF) của các phần tử chuyển mạch (Su, Sv, Sw, Sx, Sy, Sz) sao cho mô-tô (95) có

thể quay ở tốc độ quay mong muốn trên cơ sở các kết quả phát hiện của các mạch phát hiện khác nhau (31, 32, 33, 36).

Cụ thể là, bộ điều khiển (40) theo phương án thứ nhất thu nhận chính xác điện áp đi qua (VL) của bộ điện kháng (29) nhờ sử dụng các kết quả phát hiện thứ nhất và thứ hai (Vac1, Vac2) được đưa vào từ mạch phát hiện điện áp (33). Sau đó, dựa trên điện áp đi qua (VL) tính toán được của bộ điện kháng (29), bộ điều khiển (40) ước lượng chính xác dòng điện nguồn (Iin) để sử dụng trong việc điều khiển nghịch lưu bao gồm việc điều khiển sóng hài của nguồn điện.

Được mô tả dưới đây là lý do tại sao dòng điện nguồn (Iin) được ước lượng theo phương án thứ nhất này. Như được mô tả trên đây, trong trường hợp tụ điện (26) có điện dung quá nhỏ, và có thể lọc phẳng chỉ điện áp gợn sóng được tạo ra tương ứng với tần số chuyển mạch của các phần tử chuyển mạch (Su, Sv, Sw, Sx, Sy, Sz) trong mạch nghịch lưu (27), tụ điện (26) này không thể lọc phẳng điện áp gợn sóng gây ra bởi tần số nguồn điện của nguồn điện AC (91) sao cho sóng hài của nguồn điện có khả năng được tạo ra trong tụ điện (26). Do đó, bộ điều khiển (40) điều khiển việc kích thích các phần tử chuyển mạch (Su, Sv, Sw, Sx, Sy, Sz) trong mạch nghịch lưu (27) để tối thiểu hóa sóng hài công suất của nguồn điện. Để thực hiện việc điều khiển này, dòng điện nguồn (Iin) được yêu cầu. Cụ thể, dòng điện nguồn (Iin) được phát hiện nhờ sử dụng mạch phát hiện dòng điện sử dụng máy biến dòng (CT) và điện trở sun. Tuy nhiên, các phương pháp này có các vấn đề là bản thân CT tương đối đắt tiền, và cần một lượng phần tử lớn cho mạch phát hiện dòng điện, làm cho cấu hình phức tạp.

Mặt khác, theo phương án thứ nhất này, khi các kết quả phát hiện thứ nhất và thứ hai (Vac1, Vac2) mà là các điện áp tương quan với điện áp nguồn (Vin) được phát hiện bởi mạch phát hiện điện áp (33), điện áp đi qua (VL) bộ điện kháng (29) được tính toán chính xác trên cơ sở các kết quả phát hiện thứ nhất và thứ hai (Vac1, Vac2), và dòng điện nguồn (Iin) được ước lượng trên cơ sở điện áp đi qua (VL) thu nhận được của bộ điện kháng (29). Nói cách khác, theo phương án thứ nhất, không cần CT và mạch phát hiện dòng điện để phát hiện dòng điện nguồn (Iin). Do đó, thiết bị ước lượng dòng điện (10) theo phương án thứ nhất có cấu hình đơn giản hơn phương pháp phát hiện dòng điện nguồn (Iin) trực tiếp bởi CT và mạch phát hiện dòng điện, và vì vậy, có thể làm giảm sự tăng thêm chi phí.

Phương pháp phát hiện chính xác dòng điện nguồn

Tiếp theo, việc tính toán điện áp đi qua (VL) của bộ điện kháng (29) và việc ước lượng dòng điện nguồn (Iin) sẽ được mô tả chi tiết.

Fig.3 là lưu đồ thể hiện văn tắt tiến trình của toàn bộ việc xử lý được thực hiện bởi bộ điều khiển (40). Như được thể hiện trên Fig.3, như là tiến trình chung, bộ điều khiển (40) tính toán điện áp nguồn (Vin) sử dụng các kết quả phát hiện thứ nhất và thứ hai (Vac1, Vac2) của mạch phát hiện điện áp (33) (bước S1). Sau đó, bộ điều khiển (40) tính toán điện áp đi qua (VL) của bộ điện kháng (29) (bước S2). Sau đó, bộ điều khiển (40) tính toán dòng điện nguồn (Iin) (bước S3). Nếu dòng điện nguồn (Iin) thu được như vậy đáp ứng tham chiếu định trước (Đúng ở bước S4), chuỗi xử lý được thể hiện trên Fig.3 kết thúc, và dòng điện nguồn (Iin) được sử dụng cho việc điều khiển nghịch lưu. Tuy nhiên, nếu dòng điện nguồn (Iin) thu được không đáp ứng tham chiếu định trước (Sai ở bước S4), thì bộ điều khiển (40) lặp lại các công đoạn của bước S1 và các bước sau đó. Khi lặp lại các công đoạn từ bước S1 và sau đó, bộ điều khiển (40) hiệu chỉnh các độ khuếch đại và các độ dịch của các kết quả phát hiện thứ nhất và thứ hai (Vac1, Vac2) của mạch phát hiện điện áp (33) (bước S5).

-Tính toán điện áp nguồn (Vin) (bước S1)-

Trong số hạng thứ nhất của vế phải của công thức (1), " $R_{L1} / (R_{L1} + R1)$ " biểu thị độ khuếch đại của kết quả phát hiện thứ nhất (Vac1), và " $R_{L2} / (R_{L2} + R3)$ " của số hạng thứ nhất của vế phải của công thức (2) biểu thị độ khuếch đại của kết quả phát hiện thứ hai (Vac2). Trong số hạng thứ hai của vế phải của công thức (1) nêu trên, phần " $(R1 / (R_{L1} + R1)) \times (R2 / (R2 + R5))$ " biểu thị độ dịch của kết quả phát hiện thứ nhất (Vac1). Trong số hạng thứ hai của vế phải của công thức nêu trên (2), phần " $(R3 / (R_{L2} + R3)) \times (R4 / (R4 + R6))$ " biểu thị độ dịch của kết quả phát hiện (Vac2). Trong các độ khuếch đại và các độ dịch này, các sự thay đổi xảy ra do các sự chênh lệch riêng trong các thành phần (ví dụ, điện trở) của các kết quả phát hiện thứ nhất và thứ hai (Vac1, Vac2) và các đặc tính nhiệt độ của các thành phần này, và, do các sự thay đổi đó, sai số phát hiện được tạo ra trong mạch phát hiện điện áp (33).

-Hiệu chỉnh độ khuếch đại và hiệu chỉnh độ dịch (bước S5)-

Theo công thức (3) sau đây, bộ điều khiển (40) hiệu chỉnh các độ khuếch đại và các độ dịch của các kết quả phát hiện thứ nhất và thứ hai (Vac1, Vac2) của mạch phát

hiện điện áp (33).

[Phép toán 5]

$$V_{in} = V_{ac1} \times G1 - V_{ac2} \times G2 + Độ trôi \quad \dots \quad (3)$$

Hệ số "G1" biểu thị hệ số hiệu chỉnh độ khuếch đại để hiệu chỉnh độ khuếch đại của kết quả phát hiện thứ nhất (Vac1). Hệ số "G2" biểu thị hệ số hiệu chỉnh độ khuếch đại để hiệu chỉnh độ khuếch đại của kết quả phát hiện thứ hai (Vac2). Hệ số "Độ dịch" biểu thị hệ số hiệu chỉnh độ dịch (tức là, lượng dịch chuyển của độ dịch). Như được thể hiện trong công thức (3), bộ điều khiển (40) nhân mỗi điện áp trong số các điện áp (Vac1, Vac2), là kết quả phát hiện của mạch phát hiện điện áp (33), với các hệ số hiệu chỉnh độ khuếch đại (G1, G2), và sau đó trừ kết quả phép nhân cho nhau. Vì vậy, bộ điều khiển (40) có thể thu được điện áp nguồn (Vin) với ảnh hưởng của nhiều sóng mang được loại bỏ và độ khuếch đại được hiệu chỉnh. Hơn nữa, bộ điều khiển (40) có thể thu được điện áp nguồn (Vin) với độ dịch được hiệu chỉnh thêm bằng cách cộng hệ số hiệu chỉnh độ dịch (offset) với giá trị thu được qua phép trừ các kết quả phép nhân.

Theo phương án thứ nhất này, để thu được điện áp nguồn (Vin) với độ chính xác cao trong công thức (3) trên đây, các độ khuếch đại và các độ dịch được hiệu chỉnh nhờ điều chỉnh dần các hệ số hiệu chỉnh độ khuếch đại (G1, G2) và hệ số hiệu chỉnh độ dịch (offset) cần được sử dụng trong công thức (3) trên đây. Như được thể hiện rõ ràng trên Fig.3, các độ khuếch đại và các độ dịch được hiệu chỉnh lặp lại (bước S5) cho đến khi dòng điện nguồn (Iin) đáp ứng tham chiếu định trước. Việc điều chỉnh các hệ số hiệu chỉnh độ khuếch đại (G1, G2) và hệ số hiệu chỉnh độ dịch (offset) sẽ được mô tả chi tiết trong phần "<Xử lý điều chỉnh hệ số hiệu chỉnh độ khuếch đại>" và "<Xử lý điều chỉnh hệ số hiệu chỉnh độ dịch>".

-Tính toán điện áp đi qua (VL) của bộ điện kháng (29) (bước S2)-

Sau bước S1, bộ điều khiển (40) thu nhận điện áp đi qua (VL) của bộ điện kháng (29) sử dụng điện áp nguồn (Vin) thu được theo công thức (3) trên đây. Trong cấu hình mạch của bộ chuyển đổi điện (1), giá trị tuyệt đối của điện áp nguồn (Vin) bằng tổng của điện áp đi qua (VL) của bộ điện kháng (29) và điện áp liên kết DC (Vdc) ($|V_{in}| = VL + V_{dc}$). Do đó, điện áp đi qua (VL) của bộ điện kháng (29) có thể thu được qua phép trừ điện áp liên kết DC (Vdc) được phát hiện bởi mạch phát hiện điện áp DC (36) từ giá trị tuyệt đối của điện áp nguồn (Vin) thu được qua phương pháp nêu trên ($VL = |V_{in}| -$

Vdc).

Tuy nhiên, trong bộ điện kháng (29), sụt điện áp xảy ra do thành phần điện trở của chính bộ điện kháng (29). Ngoài ra, trong mạch chuyển đổi (21), sụt điện áp được theo dõi trong hai diốt (D1, D4) trong số các diốt (từ D1 đến D4) được nối theo cấu hình cầu. Do đó, ngay cả khi điện áp liên kết DC (Vdc) được trừ một cách đơn giản từ giá trị tuyệt đối của điện áp nguồn (Vin), thì vẫn khó có thể thu nhận chính xác điện áp đi qua (VL) của bộ điện kháng (29).

Do đó, khi xác định điện áp đi qua (VL) của bộ điện kháng (29), bộ điều khiển (40) theo phương án thứ nhất này sử dụng, như được thể hiện trong công thức (4) sau đây, sụt điện áp (VR) của bộ điện kháng (29) và sụt điện áp (2Vdb) được tạo ra trong các diốt (từ D1 đến D4) của mạch chuyển đổi (21) (cụ thể hơn, sụt điện áp trong hai diốt (D1, D4)) ngoài điện áp nguồn (Vin) và điện áp liên kết DC (Vdc).

[Phép toán 6]

$$VL = |Vin - VR - 2Vdb| - Vdc \quad \dots \quad (4)$$

Theo công thức (4) trên đây, bộ điều khiển (40) có thể thu nhận điện áp đi qua (VL), của bộ điện kháng (29), gần giá trị thực hơn.

Tốt hơn là mỗi giá trị cho hai sụt điện áp (VR, 2Vdb) trong công thức (4) trên đây được xác định bằng cách tính toán kỹ lưỡng. Điều này là do, khi các giá trị này dịch chuyển khỏi các giá trị thực, sai số tính toán của điện áp đi qua (VL) của bộ điện kháng (29) trở thành lớn. Cụ thể, như sẽ được mô tả sau đây, do dòng điện nguồn (Iin) được tính toán bằng phép toán tích phân theo công thức (5) sau đây, nếu mỗi giá trị cho các sụt điện áp (VR, 2Vdb) không được tính toán với độ chính xác cao, thì cũng gây ra ảnh hưởng lớn lên việc tính toán dòng điện nguồn (Iin). Do đó, mỗi giá trị cho các sụt điện áp (VR, 2Vdb) có thể là giá trị thích hợp thu được qua, ví dụ, phép toán, hoặc hoạt động phát hiện thực tế. Ví dụ, khi sụt điện áp (VR) của bộ điện kháng (29) được phát hiện bởi mạch phát hiện (không được thể hiện), tốt hơn là sai số trong mạch phát hiện bao gồm độ khuếch đại phát hiện và độ dịch được hiệu chỉnh thích hợp để tối thiểu hóa sai số tính toán.

-Tính toán dòng điện nguồn (Iin) (bước S3)-

Tiếp theo, ở bước S2, bộ điều khiển (40) thu được dòng điện nguồn (Iin) sử dụng

điện áp đi qua (VL) của bộ điện kháng (29) thu được qua công thức (4) trên đây.

Cụ thể, như được thể hiện trong công thức (5) sau đây, bộ điều khiển (40) ước lượng dòng điện nguồn (Iin) bằng cách tích phân điện áp đi qua (VL) của bộ điện kháng (29).

[Phép toán 7]

$$I_{in1} = \int \frac{VL}{L} dt \quad \dots \quad (5)$$

Nếu dòng điện nguồn (Iin) được tính toán, cũng có phương pháp theo công thức (6) sau đây khác với công thức (5) và tập trung vào cấu hình mạch. Trong cấu hình mạch của bộ chuyển đổi điện (1) theo Fig.1, dòng điện nguồn (Iin), là dòng điện theo hướng nạp của tụ điện (26), bằng tổng của dòng điện (Iinv) chạy về phía mạch nghịch lưu (27), là dòng điện theo hướng xả của tụ điện (26), và dòng điện (Ic) chạy về phía tụ điện (26) ($I_{in} = I_{inv} + I_c$). Do đó, trong công thức (6) sau đây, điều được thể hiện là dòng điện nguồn (Iin) được thu nhận nhờ cộng dòng điện (Ic) chạy qua tụ điện (26) thu được qua sự chênh lệch của điện áp liên kết DC (Vdc) với dòng điện (Iinv) chạy về phía mạch nghịch lưu (27) được phát hiện bởi bộ phận phát hiện (không được thể hiện).

[Phép toán 8]

$$I_{in2} = I_{inv} + C \frac{dV_{dc}}{dt} \quad \dots \quad (6)$$

Trong các công thức (5) và (6) trên đây, dòng điện nguồn được tính toán theo công thức (5) trên đây được biểu thị là "Iin1" và dòng điện nguồn được tính toán theo công thức (6) trên đây được biểu thị là "Iin2" để cho biết công thức nào được sử dụng để tính toán dòng điện nguồn (Iin).

Tuy nhiên, trong công thức (6) trên đây, dòng điện tụ điện (Ic) được thu nhận qua đạo hàm, mà có khả năng bị ảnh hưởng bởi nhiều tần số cao. Do đó, việc sử dụng dòng điện nguồn (Iin2) thu được qua công thức (6) trên đây khi, ví dụ, điều khiển sóng hài mà không có tụ điện một pha là khó giải quyết. Do đó, theo phương án thứ nhất, khi dòng điện nguồn (Iin) để điều khiển việc điều khiển nghịch lưu mà không có tụ điện một pha được tính toán, dòng điện nguồn (Iin1) được tính toán sử dụng công thức (5) trên đây được sử dụng.

-Xác định liệu dòng điện nguồn (I_{in}) có đáp ứng tiêu chuẩn định trước hay không (bước S4)-

Để tính toán dòng điện nguồn (I_{in1}) trong công thức (5) trên đây, điều cần thiết là thực hiện việc tính toán sử dụng các công thức (3) và (4) trên đây. Do đó, dòng điện nguồn (I_{in1}) thu được qua công thức (5) bị ảnh hưởng bởi sai số phát hiện của chính mạch phát hiện điện áp (33). Hơn nữa, nếu việc hiệu chỉnh độ dịch và việc hiệu chỉnh độ khuếch đại được thực hiện, thì kết quả tính toán của công thức (3) thay đổi, sao cho dòng điện nguồn (I_{in1}) thu được qua công thức (5) cũng thay đổi kết hợp với sự thay đổi này.

Mặt khác, dòng điện nguồn (I_{in2}) thu được qua công thức (6) trên đây không gặp phải sai số phát hiện của chính mạch phát hiện điện áp (33), như được thể hiện rõ ràng từ công thức (6) trên đây.

Do đó, bộ điều khiển (40) sử dụng dòng điện nguồn (I_{in1}) thu được trong công thức (6) trên đây làm tham chiếu định trước để xác định liệu dòng điện nguồn (I_{in2}) thu được trong công thức (5) có phải là giá trị với độ chính xác cao hay không. Điều này có nghĩa là, khi việc hiệu chỉnh độ khuếch đại và hiệu chỉnh độ dịch được thực hiện, thì bộ điều khiển (40) theo phương án thứ nhất này xác định liệu các việc hiệu chỉnh này có được thực hiện một cách thích hợp trong hiệu chỉnh độ khuếch đại và hiệu chỉnh độ dịch hay không dựa trên giá trị nào dòng điện nguồn (I_{in1}) thu được theo công thức (5) lấy khi dòng điện nguồn (I_{in2}) thu được theo công thức (6) được sử dụng làm tham chiếu. Cụ thể, mặc dù được mô tả sau đây, khi dòng điện nguồn (I_{in1}) thu được theo công thức (5) trên đây khớp với dòng điện nguồn (I_{in2}) thu được theo công thức (6) trên đây, bộ phận điều khiển (40) xác định rằng sự so khớp đồng nghĩa với việc kết quả tính toán của dòng điện (I_c), được biểu thị trong số hạng thứ hai của vế phải của công thức (6) nằm trên và chạy qua tụ điện (26), hội tụ về 0, và dòng điện nguồn (I_{in1}) thu được theo công thức (5) trên đây đáp ứng tham chiếu định trước. Bộ điều khiển (40) sau đó xác định dòng điện nguồn (I_{in1}) thu được theo công thức (5) trên đây làm thông số cho việc điều khiển nghịch lưu. Tuy nhiên, khi dòng điện nguồn (I_{in1}) thu được theo công thức (5) trên đây dịch chuyển từ dòng điện nguồn (I_{in2}) thu được theo công thức (6) trên đây, bộ điều khiển (40) lặp lại việc hiệu chỉnh độ khuếch đại và hiệu chỉnh độ dịch cho đến khi dòng điện nguồn (I_{in1}) khớp với dòng điện nguồn (I_{in2}).

<Điều chỉnh hệ số hiệu chỉnh độ khuếch đại>

Ở đây, việc hiệu chỉnh độ khuếch đại trên Fig.3 sẽ được mô tả chi tiết.

Bộ điều khiển (40) theo phương án thứ nhất này điều chỉnh dần các hệ số hiệu chỉnh độ khuếch đại (G_1, G_2) sao cho các hệ số hiệu chỉnh độ khuếch đại (G_1, G_2) để hiệu chỉnh độ khuếch đại " $R_{L1} / (R_{L1} + R_1)$ " và " $R_{L2} / (R_{L2} + R_3)$ " trong số hạng thứ nhất của vế phải của các công thức (1) và (2) trên đây có thể hấp thu sự thay đổi của các thành phần của mạch phát hiện điện áp (33) một cách chắc chắn.

Fig.4 thể hiện tiến trình chi tiết của việc điều chỉnh các hệ số hiệu chỉnh độ khuếch đại (G_1, G_2). Fig.5 thể hiện các kết quả phát hiện (V_{ac1}, V_{ac2}) của mạch phát hiện điện áp (33) được sắp xếp thẳng đứng, và cũng thể hiện, đối với mỗi điểm về không của nguồn điện, loại kết quả phát hiện trội hơn đối với điện áp nguồn (V_{in}) trong nửa chu kỳ nguồn điện liền trước và hệ số hiệu chỉnh độ khuếch đại cần được điều chỉnh.

Giả sử rằng tất cả các mạch phát hiện khác nhau (31, 32, 33, 36) luôn thực hiện thao tác phát hiện không quan tâm trước khi hay sau khi hiệu chỉnh các hệ số hiệu chỉnh độ khuếch đại (G_1, G_2) dưới dạng tiền đề. Cũng giả sử rằng bộ điều khiển (40) tính toán dòng điện nguồn (I_{in1}) sử dụng các công thức từ (3) đến (5). Hơn nữa, không quan tâm trước khi hay sau khi hiệu chỉnh các hệ số hiệu chỉnh độ khuếch đại (G_1, G_2), bộ điều khiển (40) cũng tính toán dòng điện nguồn (I_{in2}), sử dụng dòng điện (I_{inv}) theo công thức (6) trên đây được phát hiện bởi bộ phận phát hiện không được thể hiện và chạy qua phía bộ nghịch lưu (27) và điện áp liên kết DC (V_{dc}) được phát hiện bởi mạch phát hiện điện áp DC (36). Các kết quả tính toán này được lưu trữ tuần tự trong bộ nhớ (không được thể hiện).

Như được thể hiện trên Fig.4, bộ điều khiển (40) thu nhận thời điểm về không của nguồn điện dựa trên pha nguồn điện (θ_{in}) (bước S10). Khi đến thời điểm về không của nguồn điện (Đúng ở bước S10), bộ điều khiển (40) tính toán, làm giá trị thứ nhất, giá trị tương quan với giá trị trung bình tính trên một khoảng thời gian định trước (tức là, giá trị trung bình của dòng điện nguồn (I_{in1}) tính trên một khoảng thời gian định trước) của kết quả tính toán theo công thức (5) trên đây; tức là, giá trị tích phân của điện áp đi qua (VL) của bộ điện kháng (29). Hơn nữa, bộ điều khiển (40) tính toán, làm giá trị thứ hai, giá trị tương quan với giá trị trung bình tính trên một khoảng thời gian định trước (tức là, giá trị trung bình của dòng điện nguồn (I_{in2}) tính trên một khoảng thời gian định trước) của tổng của kết quả tính toán của công thức (6) nêu trên; tức là, giá trị đạo hàm của điện

áp liên kết DC (V_{dc}) và dòng điện (I_{inv}) chạy qua phía bộ nghịch lưu (27) được phát hiện. Ví dụ, bộ điều khiển (40) tích phân trong khoảng thời gian định trước (i_{in_sum1}) kết quả tính toán (I_{in1}) của công thức (5) nêu trên, và chia giá trị tích phân này cho số lần tích phân cut_sum để tính toán giá trị thứ nhất là giá trị trung bình đơn giản (i_{in_sum1} / cut_sum). Tương tự, bộ điều khiển (40) tích phân trong khoảng thời gian định trước (i_{in_sum2}) kết quả tính toán (I_{in2}) của công thức (6) nêu trên, và chia giá trị tích phân này cho số lần tích phân cut_sum để tính toán giá trị thứ hai (i_{in_sum2} / cut_sum) là giá trị trung bình đơn giản.

Nếu hệ số hiệu chỉnh độ khuếch đại được điều chỉnh vào thời điểm “A” của điểm về không của nguồn điện được thể hiện trên Fig.5, thì khoảng thời gian định trước được thiết lập ở phần nửa chu kỳ nguồn điện “B” ngay trước thời điểm “A”. Nói cách khác, bộ điều khiển (40) thiết lập, làm giá trị thứ nhất, giá trị trung bình đơn giản của kết quả tính toán (I_{in1}) của công thức (5) nêu trên trong phần B; tức là, phần nửa chu kỳ nguồn điện ngay trước thời điểm “A”, và thu nhận, làm giá trị thứ hai, giá trị trung bình đơn giản của kết quả tính toán (I_{in2}) theo công thức (6) trên đây trong cùng phần B.

Tiếp theo, như được thể hiện trên Fig.4, bộ điều khiển (40) tính toán hiệu giữa giá trị thứ nhất và giá trị thứ hai ($i_{in_err} = (i_{in_sum1} / cut_sum) - (i_{in_sum2} / cut_sum)$) (bước S11). Cụ thể là, theo phương án thứ nhất, giá trị thứ hai để đạo hàm được sử dụng làm tham chiếu, và bộ điều khiển (40) tính toán giá trị thứ nhất dịch chuyển xa bao nhiêu từ giá trị thứ hai về phía dương hoặc phía âm.

Cần lưu ý rằng phương án thứ nhất này lấy ví dụ trường hợp trong đó giá trị thứ nhất và giá trị thứ hai là các giá trị trung bình đơn giản. Theo cách khác, giá trị thứ nhất và giá trị thứ hai có thể là các giá trị tương quan với giá trị trung bình, và không nhất thiết phải là giá trị trung bình. Ví dụ, giá trị thứ nhất có thể là chính giá trị đó (i_{in_sum1}) thu được qua tích phân kết quả tính toán (I_{in1}) theo công thức (5) trên đây trong thời gian định trước, và giá trị thứ hai có thể là chính giá trị đó (i_{in_sum2}) thu được qua tích phân kết quả tính toán (I_{in2}) theo công thức (6) trên đây trong thời gian định trước.

Tiếp theo, bộ điều khiển (40) xác định kết quả nào trong số kết quả phát hiện thứ nhất hoặc kết quả phát hiện thứ hai (V_{ac1}, V_{ac2}) trội hơn cho điện áp nguồn (V_{in}) trong nửa chu kỳ nguồn điện ngay trước điểm về không của nguồn điện vào lúc đó (bước S12). Từ kết quả xác định, bộ điều khiển (40) xác định các hệ số hiệu chỉnh độ khuếch đại (G_1 ,

G2) cần được điều chỉnh vào lúc đó.

Ví dụ, khi điều chỉnh hệ số hiệu chỉnh độ khuếch đại tại điểm về không của nguồn điện "A" trên Fig.5, kết quả phát hiện trội hơn trong suốt phần nửa chu kỳ nguồn điện "B" ngay trước điểm về không của nguồn điện "A" là "Vac2". Sau đó, bộ điều khiển (40) xác định hệ số hiệu chỉnh độ khuếch đại "G2" tương ứng với kết quả phát hiện "Vac2" làm mục tiêu cần được điều chỉnh.

Ở bước S12 trên Fig.4, nếu kết quả xác định là kết quả phát hiện "Vac1" (Đúng ở bước S12), bộ điều khiển (40) xác định liệu hiệu (iin_err) giữa giá trị thứ nhất và giá trị thứ hai thu được ở bước S11 là giá trị dương hay giá trị âm, tức là, liệu giá trị thứ nhất là dương hay âm dựa trên giá trị thứ hai (bước S13).

Ở bước S13, nếu hiệu (iin_err) là giá trị dương (Đúng ở bước S13), bộ điều khiển (40) giảm hệ số hiệu chỉnh độ khuếch đại (G1) (bước S14). Ngược lại, nếu hiệu (iin_err) là giá trị âm (Sai ở bước S13), bộ điều khiển (40) tăng hệ số hiệu chỉnh độ khuếch đại (G1) (bước S15).

Ngoài ra, ở bước S12, nếu kết quả xác định là kết quả phát hiện "Vac2" (Sai ở bước S12), bộ điều khiển (40) xác định theo cách tương tự như bước S13 liệu hiệu (iin_err) giữa giá trị thứ nhất và giá trị thứ hai thu được ở bước S11 là giá trị dương hay giá trị âm (bước S16).

Ở bước S16, nếu hiệu (iin_err) là giá trị dương (Đúng ở bước S16), bộ điều khiển (40) giảm hệ số hiệu chỉnh độ khuếch đại (G2) (bước S17). Ngược lại, nếu hiệu (iin_err) là giá trị âm (Sai ở bước S16), bộ điều khiển (40) tăng hệ số hiệu chỉnh độ khuếch đại (G2) (bước S18).

Sau các bước S14, S15, S17 và S18, bộ điều khiển (40) xóa giá trị thứ nhất và giá trị thứ hai thu được ở bước S11 (bước S19).

Sau bước S19, bộ điều khiển (40) cập nhật công thức (3) trên đây bằng cách áp dụng vào công thức (3) trên đây các hệ số hiệu chỉnh độ khuếch đại (G1, G2) được điều chỉnh ở các bước S14, S15, S17, và S18. Ngoài công thức (3) được cập nhật trên đây, bộ điều khiển (40) tính toán tuần tự điện áp nguồn (Vin), điện áp đi qua (VL) của bộ điện kháng (29), và dòng điện nguồn (Iin1) thu được nhờ tích phân, như được giải thích tuần tự ở các bước từ S1 đến S3 trên Fig.3, sử dụng các công thức (4) và (5) trên đây.

Tiếp theo, tại thời điểm về không của nguồn điện mà ở đó chu kỳ nguồn điện đã

trôi qua một lần từ thời điểm của bước S19, bộ điều khiển (40) thu nhận lại giá trị thứ nhất và giá trị thứ hai trong chu kỳ của nửa chu kỳ nguồn điện ngay trước thời điểm này, và tính toán hiệu (iin_err). Bộ điều khiển (40) xác định liệu hiệu (iin_err) có xấp xỉ 0 hay không (tức là, liệu giá trị thứ nhất có khớp với giá trị thứ hai hay không).

Nếu hiệu (iin_err) về cơ bản là khác 0 (tức là, nếu giá trị thứ nhất không khớp với giá trị thứ hai) (Sai ở bước S21), thì bộ điều khiển (40) lặp lại các công đoạn của bước S10 và các bước sau đó. Ở bước S21, khi hiệu (iin_err) xấp xỉ 0 (tức là, khi giá trị thứ nhất gần như khớp với giá trị thứ hai) (Đúng ở bước S21), bộ điều khiển (40) xác định rằng các hệ số hiệu chỉnh độ khuếch đại (G1, G2) đã được điều chỉnh để có thể hấp thụ sự thay đổi trong mạch phát hiện điện áp (33), và kết thúc một loạt các điều chỉnh các hệ số hiệu chỉnh độ khuếch đại (G1, G2). Nói cách khác, các bước từ S10 đến S21 được thực hiện lặp lại cho đến khi hệ số hiệu chỉnh độ khuếch đại (G1, G2) được điều chỉnh để có thể hấp thụ sự thay đổi trong mạch phát hiện điện áp (33). Khi bước S21 được đáp ứng, điều này có nghĩa là khi giá trị thứ nhất khớp với giá trị thứ hai, thì giá trị của dòng điện (I_c) (phản đạo hàm) mà chạy qua tụ điện (26) theo công thức (6), mà là tham chiếu của sự so khớp của các hệ số hiệu chỉnh độ khuếch đại (G1, G2), và mà tương quan với giá trị trung bình trong khoảng thời gian định trước (tức là, nửa chu kỳ nguồn điện) hội tụ về 0. Đồng thời, điều này có nghĩa là giá trị tương quan với giá trị trung bình của dòng điện nguồn ước lượng được (I_{in}) tính trên một khoảng thời gian định trước tương ứng với giá trị tương quan với giá trị trung bình của dòng điện (I_{inv}) chạy qua bộ nghịch lưu (27) tính trên một khoảng thời gian định trước.

Ở các bước từ S11 đến S21 để hiệu chỉnh độ khuếch đại (cụ thể hơn, điều chỉnh các hệ số hiệu chỉnh độ khuếch đại), các bước từ S13 đến S15 biểu thị quy trình hiệu chỉnh hệ số hiệu chỉnh độ khuếch đại (G1) đóng góp vào phần nửa thứ nhất của nguồn điện, và các bước từ S16 đến S18 biểu thị quy trình hiệu chỉnh hệ số hiệu chỉnh độ khuếch đại (G2) đóng góp vào phần nửa thứ hai của nguồn điện.

Fig.6 minh họa quy trình điều chỉnh các hệ số hiệu chỉnh độ khuếch đại (G1, G2) được mô tả trên đây. Đầu tiên, phần minh họa (a) trên Fig.6 thể hiện kết quả tính toán (I_{in2}) của công thức (6) làm tham chiếu và kết quả tính toán (I_{in1}) của công thức (5), trước khi việc điều chỉnh các hệ số hiệu chỉnh độ khuếch đại (G1, G2) được thực hiện. Fig.6 lấy ví dụ trong phần minh họa (a) trạng thái trong đó độ khuếch đại của bộ phận

phát hiện điện áp thứ nhất (34) được dịch chuyển về phía dương từ giá trị thiết kế, và độ khuếch đại của bộ phận phát hiện điện áp thứ hai (35) được dịch chuyển về phía âm từ giá trị thiết kế. Sau đó, trong phần nửa thứ nhất của nguồn điện trong đó kết quả phát hiện thứ nhất (Vac1) là trội hơn, giá trị hiện thời của dòng điện nguồn (Iin1) nói chung là lớn hơn dòng điện nguồn (Iin2) đóng vai trò là tham chiếu. Mặt khác, trong phần nửa thứ hai của nguồn điện trong đó kết quả phát hiện thứ hai (Vac2) là trội hơn, giá trị hiện thời của dòng điện nguồn (Iin1) nói chung là nhỏ hơn dòng điện nguồn (Iin2) đóng vai trò là tham chiếu.

Ở đây, trường hợp trong đó độ khuếch đại được dịch chuyển từ giá trị thiết kế về phía dương có nghĩa là trường hợp trong đó, do ảnh hưởng của sự thay đổi của các thành phần, bộ phận phát hiện điện áp thứ nhất (34) phát hiện giá trị điện áp lớn hơn giá trị điện áp cần được phát hiện thực tế. Sự dịch chuyển độ khuếch đại từ giá trị thiết kế về phía âm có nghĩa là trường hợp trong đó, do ảnh hưởng của sự thay đổi của các thành phần, bộ phận phát hiện điện áp thứ hai (35) phát hiện giá trị điện áp nhỏ hơn giá trị điện áp cần được phát hiện thực tế.

Fig.6 thể hiện trong phần minh họa (b) trường hợp trong đó bước S14 trên Fig.4 được thực hiện trên phần nửa thứ nhất của nguồn điện từ trạng thái của phần minh họa (a) trên Fig.6. Trong trường hợp này, do hệ số hiệu chỉnh độ khuếch đại (G1) đóng góp vào phần nửa thứ nhất của nguồn điện được điều chỉnh để có thể hấp thụ sự thay đổi của bộ phận phát hiện điện áp thứ nhất (34) ở bước S14, nên dòng điện nguồn (Iin1) theo công thức (5) được tính toán lại về cơ bản khớp với dòng điện nguồn (Iin2) của công thức (6) đóng vai trò là tham chiếu. Tuy nhiên, trong phần minh họa (b) trên Fig.6, các bước từ S15 đến S17 chưa được thực hiện. Vì vậy, dòng điện nguồn (Iin1) và dòng điện nguồn (Iin2) vẫn dịch chuyển khỏi nhau trong phần nửa thứ hai của nguồn điện.

Fig.6 thể hiện trong phần minh họa (c) trường hợp trong đó bước S18 trên Fig.4 được thực hiện đối với phần nửa thứ hai của nguồn điện từ trạng thái của phần minh họa (b) trên Fig.6. Trong trường hợp này, do hệ số hiệu chỉnh độ khuếch đại (G2) đóng góp vào phần nửa thứ hai của nguồn điện được điều chỉnh để có thể hấp thụ sự thay đổi của bộ phận phát hiện điện áp thứ hai (35) ở bước S18, dòng điện nguồn (Iin1) theo công thức (5) được tính toán lại về cơ bản là bằng dòng điện nguồn (Iin2) của công thức (6), đóng vai trò là tham chiếu, từ phần nửa thứ nhất của nguồn điện đến phần nửa thứ hai

của nguồn điện.

Do đó, trong phần minh họa (c) trên Fig.6, có thể nói rằng khả năng sự chênh lệch riêng về độ khuếch đại của mạch phát hiện điện áp (33) bao gồm bộ phận phát hiện điện áp thứ nhất và bộ phận phát hiện điện áp thứ hai (34, 35) ảnh hưởng đến sự ước lượng dòng điện nguồn (Iin1) được giám sát.

<Điều chỉnh hệ số hiệu chỉnh độ dịch>

Ở đây, việc hiệu chỉnh độ dịch trên Fig.3 sẽ được mô tả chi tiết.

Để hệ số hiệu chỉnh độ dịch (offset) để hiệu chỉnh phần độ dịch “ $(R1 / (R_{L1} + R1)) \times (R2 / (R2 + R5))$ ” “ $(R3 / (R_{L2} + R3)) \times (R4 / (R4 + R6))$ ” ở các số hạng thứ hai của các vế phải của các công thức (1) và (2) trên đây có thể hấp thụ chắc chắn sự thay đổi của các thành phần của mạch phát hiện điện áp (33), bộ điều khiển (40) theo phương án thứ nhất này còn điều chỉnh hệ số hiệu chỉnh độ dịch (offset).

Fig.7 thể hiện chi tiết tiến trình điều chỉnh hệ số hiệu chỉnh độ dịch (offset). Việc hiệu chỉnh độ dịch theo phương án thứ nhất (tức là, việc điều chỉnh hệ số hiệu chỉnh độ dịch (offset)) được thực hiện sau việc hiệu chỉnh độ khuếch đại được mô tả trên đây trên Fig.4 (tức là, việc điều chỉnh các hệ số hiệu chỉnh độ khuếch đại (G1, G2)).

Như một tiền đề, giả sử rằng tất cả các mạch phát hiện (31, 32, 33, 36) luôn thực hiện thao tác phát hiện, và bộ điều khiển (40) tính toán dòng điện nguồn (Iin1) sử dụng các công thức từ (3) đến (5) trên đây. Hơn nữa, giả sử rằng bộ điều khiển (40) cũng tính toán dòng điện nguồn (Iin2) sử dụng điện áp liên kết DC (Vdc) được phát hiện bởi mạch phát hiện điện áp DC (36) cho công thức (6) trên đây. Các kết quả tính toán này được lưu trữ tuần tự trong bộ nhớ (không được thể hiện).

Như được thể hiện trên Fig.7, bộ điều khiển (40) tính toán: dòng điện nguồn (Iin1) sử dụng công thức (5) trên đây; tức là, dòng điện nguồn (Iin1) (tương ứng với giá trị thứ ba) dựa trên giá trị tích phân của điện áp đi qua (VL) của bộ điện kháng (29); và dòng điện nguồn (Iin2) sử dụng công thức (6) trên đây; tức là, dòng điện nguồn (Iin2) (tương ứng với giá trị thứ tư) dựa trên giá trị đạo hàm của điện áp đi qua (Vdc) của tụ điện (26). Bộ điều khiển (40) thực hiện biến đổi Fourier trên mỗi trong số các dòng điện nguồn (Iin1, Iin2). Dựa trên kết quả biến đổi Fourier, bộ điều khiển (40) thu nhận các sóng tần số cao thứ hai của tần số nguồn điện và biên độ (iin_amp1, iin_amp2) của các sóng tần số cao thứ hai cho mỗi trong số các dòng điện nguồn (Iin1, Iin2) (bước S31).

Tiếp theo, bộ điều khiển (40) so sánh mỗi trong số các biên độ (iin_amp1 , iin_amp2) thu được ở bước S31 với giá trị định trước (bước S32). Nếu ít nhất một trong số các biên độ (iin_amp1 , iin_amp2) lớn hơn giá trị định trước, bộ điều khiển (40) thực hiện dưới dạng các quy trình trong các công đoạn của bước S33 và các bước sau đó. Tuy nhiên, nếu cả hai biên độ (iin_amp1 , iin_amp2) đều nhỏ hơn giá trị định trước (Sai ở bước S32), bộ điều khiển (40) không thực hiện các quy trình sau bước S33 (tức là, hiệu chỉnh độ dịch), và chuyển sang quy trình ở bước S10 trên Fig.4.

Ở đây, giá trị định trước được thiết lập hữu ích ở biên độ tối thiểu (iin_amp1 , iin_amp2) trong trường hợp mà pha của mỗi trong số các dòng điện nguồn ($Iin1$, $Iin2$) và độ lệch pha giữa các dòng điện nguồn không thể được tính toán chính xác. Nói cách khác, nếu các biên độ (iin_amp2 , iin_amp1) của các sóng tần số cao thứ hai của tần số nguồn điện là quá nhỏ, pha và độ lệch pha ở bước S33 sau đây có thể được tính toán chính xác. Đó là nguyên nhân tại sao bước S32 được thực hiện.

Ở bước S32, nếu ít nhất một trong số các biên độ (iin_amp1 , iin_amp2) là lớn hơn giá trị định trước (Đúng ở bước S32), bộ điều khiển (40) tính toán pha (inn_phase1 , inn_phase2) của mỗi trong số các dòng điện nguồn ($Iin2$, $Iin1$) và độ lệch pha (inn_phase_err) giữa các pha ($inn_phase_err = iin_phase1 - inn_phase2$) (bước S33), sử dụng thích hợp các kết quả của các phát hiện bởi các mạch phát hiện khác nhau (31, 32, 33, 36) và biến đổi Fourier ở bước S31. Cụ thể là, theo phương án thứ nhất này, bộ điều khiển (40) tính toán, làm độ lệch pha (inn_phase_err), dòng điện nguồn ($Iin1$) theo công thức (5) trên đây dịch chuyển xa bao nhiêu về phía dương hoặc phía âm sử dụng làm tham chiếu, dòng điện nguồn ($Iin2$) theo công thức (6) trên đây bao gồm đạo hàm.

Các bước từ S31 đến S33 được thực hiện vào thời điểm về không của nguồn điện, tương tự như việc điều chỉnh các hệ số hiệu chỉnh độ khuếch đại. Ví dụ, trong việc điều chỉnh hệ số hiệu chỉnh độ dịch tại thời điểm “A” của điểm về không của nguồn điện trên Fig.5, bộ điều khiển (40) thu nhận kết quả tính toán (tức là, dòng điện nguồn $Iin1$) của công thức (5) nêu trên trong phần nửa chu kỳ nguồn điện “B” ngay trước thời điểm “A”, và kết quả tính toán (tức là, dòng điện nguồn $Iin2$) của công thức (6) nêu trên trong phần B.

Tiếp theo, bộ điều khiển (40) xác định kết quả nào trong số kết quả phát hiện thứ nhất hoặc kết quả phát hiện thứ hai ($Vac1$, $Vac2$) là kết quả phát hiện trội hơn cho điện áp

nguồn (Vin) trong nửa chu kỳ nguồn điện ngay trước điểm về không của nguồn điện vào lúc đó (bước S34). Ví dụ, trong việc điều chỉnh hệ số hiệu chỉnh độ dịch tại điểm về không của nguồn điện "A" trên Fig.5, kết quả phát hiện trội hơn trong suốt phần nửa chu kỳ nguồn điện "B" ngay trước điểm về không của nguồn điện "A" là "Vac2." Trong trường hợp này, bộ điều khiển (40) xác định rằng phần nửa chu kỳ nguồn điện "B" ngay trước điểm về không nguồn điện hiện thời "A" vào lúc đó là trội hơn trong phần nửa thứ hai của nguồn điện.

Ở bước S34 trên Fig.7, nếu kết quả xác định là kết quả phát hiện thứ nhất "Vac1" (Đúng ở bước S34), bộ điều khiển (40) xác định liệu độ lệch pha (inn_phase_err) thu được ở bước S33 là giá trị âm hay giá trị dương, tức là, liệu dòng điện nguồn (Iin1) (giá trị thứ ba) là dương hay âm dựa vào dòng điện nguồn (Iin2) (giá trị thứ tư) (bước S35).

Ở bước S35, nếu độ lệch pha (inn_phase_err) là giá trị dương (Đúng ở bước S35), bộ điều khiển (40) tăng hệ số hiệu chỉnh độ dịch (offset) (bước S36). Ngược lại, nếu độ lệch pha (inn_phase_err) là giá trị âm (Sai ở bước S35), bộ điều khiển (40) giảm hệ số hiệu chỉnh độ dịch (offset) (bước S37).

Ở bước S34, nếu kết quả xác định là kết quả xác định thứ hai "Vac2" (Sai ở bước S34), bộ điều khiển (40) xác định liệu độ lệch pha (inn_phase_err) thu được ở bước S33 là giá trị dương hay giá trị âm (bước S38), như được xác định ở bước S35.

Ở bước S38, nếu độ lệch pha (inn_phase_err) là giá trị dương (Đúng ở bước S38), bộ điều khiển (40) giảm hệ số hiệu chỉnh độ dịch (offset) (bước S39). Ngược lại, nếu độ lệch pha (inn_phase_err) là giá trị âm (Sai ở bước S38), bộ điều khiển (40) tăng hệ số hiệu chỉnh độ dịch (offset) (bước S40).

Như được mô tả trên đây, các bước từ S35 đến S37 tập trung vào phần nửa thứ nhất của nguồn điện và các bước từ S38 đến S40 tập trung vào phần nửa thứ hai của nguồn điện mỗi bước này cung cấp sự điều khiển hoàn toàn trái ngược để thay đổi độ lớn của hệ số hiệu chỉnh độ dịch (offset) theo việc xác định liệu độ lệch pha (inn_phase_err) là giá trị dương hay giá trị âm (tức là, mỗi liên hệ biên độ của pha (inn_phase1, inn_phase2)).

Ở các bước S36, S37, S39 và S40, độ rộng điều chỉnh của hệ số hiệu chỉnh độ dịch (offset) được xác định hữu ích theo độ lệch pha (inn_phase_err) sao cho độ lệch pha (inn_phase_err) hội tụ về 0, tức là, pha (inn_phase 1) của dòng điện nguồn (Iin1) mà là

giá trị thứ ba về cơ bản khớp với pha (inn_phase2) của dòng điện nguồn (Iin2) mà là giá trị thứ tư.

Sau các bước S36, S37, S39, và S40, quy trình của bộ điều khiển (40) chuyển sang quy trình ở bước S21 trên Fig.4.

Mặc dù không được thể hiện trên Fig.7, sau các bước S36, S37, S39, và S40, bộ điều khiển (40) có thể tính toán lại pha (inn_phase1) của dòng điện nguồn (Iin1) dựa trên hệ số hiệu chỉnh độ dịch (offset) được điều chỉnh, và so sánh pha (inn_phase1) của dòng điện nguồn (Iin1) với pha (inn_phase2) của dòng điện nguồn (Iin2) làm tham chiếu, nhờ đó xác nhận rằng độ lệch pha (inn_phase_err) đã hội tụ về xấp xỉ 0.

Tiếp theo, quy trình điều chỉnh hệ số hiệu chỉnh độ dịch (offset) được mô tả trên đây sẽ được mô tả vắn tắt dựa vào các hình vẽ từ Fig.8 đến Fig.10.

Fig.8 thể hiện trong phần minh họa (a) của dòng điện nguồn (Iin2) theo công thức (6) đóng vai trò là tham chiếu và dòng điện nguồn (Iin1) theo công thức (5), trước khi hệ số hiệu chỉnh độ dịch (offset) được điều chỉnh. Fig.8 thể hiện trong phần minh họa (b) các dòng điện nguồn (Iin1, Iin2) của phần minh họa (a) trên Fig.8 được biểu diễn trong các sóng tần số cao thứ hai của tần số nguồn điện. Ở trạng thái của các phần minh họa (a) và (b) trên Fig.8, cả hiệu chỉnh độ khuếch đại lẫn hiệu chỉnh độ dịch đều chưa được thực hiện. Cụ thể, phần minh họa (a) trên Fig.8 thể hiện rằng, trong phần nửa thứ nhất của nguồn điện, dòng điện nguồn (Iin1) nói chung là nhỏ hơn so với dòng điện nguồn (Iin2) đóng vai trò là tham chiếu, và trong phần nửa thứ hai của nguồn điện, dòng điện nguồn (Iin1) nói chung là lớn hơn so với dòng điện nguồn (Iin2) đóng vai trò là tham chiếu. Từ phần minh họa (b) trên Fig.8, pha (inn_phase1) của dòng điện nguồn (Iin1) là sớm so với dòng điện nguồn tham chiếu (Iin2) đóng vai trò là tham chiếu, và dựa vào pha (inn_phase2) của dòng điện nguồn (Iin2), độ lệch pha (inn_phase_err) giữa các dòng điện nguồn (Iin1, Iin2) dường như là giá trị âm.

Fig.9 thể hiện trạng thái trong đó chỉ việc điều chỉnh các hệ số hiệu chỉnh độ khuếch đại (G1, G2) được thực hiện trước từ trạng thái trên Fig.8 theo Fig.4. Cụ thể, phần minh họa (a) trên Fig.9 thể hiện dòng điện nguồn (Iin2) theo công thức (6) đóng vai trò là tham chiếu và dòng điện nguồn (Iin1) theo công thức (5), sau khi chỉ các việc điều chỉnh các hệ số hiệu chỉnh độ khuếch đại (G1, G2) được thực hiện. Fig.9 thể hiện trong phần minh họa (b) các dòng điện nguồn (Iin1, Iin2) của phần minh họa (a) trên Fig.9

được biểu thị trong các sóng tần số cao thứ hai của tần số nguồn điện. Đối với phần nửa thứ nhất của nguồn điện, Fig.9 thể hiện rằng hệ số hiệu chỉnh độ khuếch đại (G1) được điều chỉnh ở bước S15 trên Fig.4 để có thể hấp thụ sự thay đổi của bộ phận phát hiện điện áp thứ nhất (34). Đối với phần nửa thứ hai của nguồn điện, Fig.9 thể hiện rằng hệ số hiệu chỉnh độ khuếch đại (G2) được điều chỉnh ở bước S17 trên Fig.4 để có thể hấp thụ sự thay đổi của bộ phận phát hiện điện áp thứ hai (35). Vì vậy, từ phần nửa thứ nhất của nguồn điện đến phần nửa thứ hai của nguồn điện, độ lớn của dòng điện nguồn (Iin1) được tính toán lại gần như khớp với độ lớn của dòng điện nguồn (Iin2) đóng vai trò là tham chiếu.

Tuy nhiên, trên Fig.9, hệ số hiệu chỉnh độ dịch (offset) chưa được điều chỉnh. Do đó, rõ ràng là từ phần minh họa (b) trên Fig.9, các pha (inn_phase1 và inn_phase2) của các dòng điện nguồn (Iin1 và Iin2) không khớp với nhau.

Cần lưu ý rằng, trong phần minh họa (b) trên Fig.8 trước khi điều chỉnh của các hệ số hiệu chỉnh độ khuếch đại (G1, G2), pha (inn_phase1) của dòng điện nguồn (Iin1) dường như là sớm so với dòng điện nguồn (Iin2). Tuy nhiên, trong phần minh họa (b) trên Fig.9 sau khi điều chỉnh của các hệ số hiệu chỉnh độ khuếch đại (G1, G2), pha (inn_phase1) của dòng điện nguồn (Iin1) không sớm mà muộn so với dòng điện nguồn (Iin2). Trong phần minh họa (b) trên Fig.9, với pha (inn_phase2) của dòng điện nguồn (Iin2) làm tham chiếu, độ lệch pha (inn_phase_err) giữa các dòng điện nguồn (Iin1, Iin2) là giá trị dương thay vì giá trị âm. Điều này chỉ báo rằng trạng thái của pha ban đầu (inn_phase1) của dòng điện nguồn (Iin1) trở nên rõ ràng do sự hiệu chỉnh độ khuếch đại được thực hiện trước khi hiệu chỉnh độ dịch. Như được mô tả trên đây, sự hiệu chỉnh độ khuếch đại được thực hiện trước khi hiệu chỉnh độ dịch có lợi ở chỗ hệ số hiệu chỉnh độ dịch (offset) có thể được điều chỉnh dễ dàng.

Fig.10 thể hiện trạng thái sau khi việc điều chỉnh hệ số hiệu chỉnh độ dịch (offset) đã được thực hiện, từ trạng thái được thể hiện trên Fig.9, theo Fig.7. Cụ thể, Fig.10 thể hiện trong phần minh họa (a) dòng điện nguồn (Iin2) theo công thức (6) đóng vai trò là tham chiếu và dòng điện nguồn (Iin1) theo công thức (5), sau khi hệ số hiệu chỉnh độ dịch (offset) được điều chỉnh. Fig.10 thể hiện trong phần minh họa (b) các dòng điện nguồn (Iin1, Iin2) của phần minh họa (a) trên Fig.10 được biểu thị trong các sóng tần số cao thứ hai của tần số nguồn điện. Như được mô tả trong phần minh họa (b) trên Fig.9,

độ lệch pha (inn_phase_err) giữa các dòng điện nguồn (Iin1, Iin2) là giá trị dương. Vì vậy, hệ số hiệu chỉnh độ dịch (offset) được điều chỉnh theo bước S36 hoặc bước S39 trên Fig.7 để có thể hấp thụ sự thay đổi của bộ phận phát hiện điện áp thứ nhất và bộ phận phát hiện điện áp thứ hai (34, 35). Do đó, trên Fig.10, không chỉ các giá trị hiện thời của dòng điện nguồn (Iin1) theo công thức (5) được tính toán lại và dòng điện nguồn (Iin1) theo công thức tham chiếu (6) đóng vai trò là tham chiếu, mà còn các pha (inn_phase1 và inn_phase2) của các dòng điện nguồn (Iin1 và Iin2) về cơ bản khớp với nhau từ phần nửa thứ nhất của nguồn điện đến phần nửa thứ hai của nguồn điện.

Do đó, trên Fig.10, có thể nói rằng khả năng mà sự chênh lệch riêng về độ dịch của mạch phát hiện điện áp (33) bao gồm bộ phận phát hiện điện áp thứ nhất và bộ phận phát hiện điện áp thứ hai (34, 35) ảnh hưởng đến sự ước lượng dòng điện nguồn (Iin1) được giảm bớt.

< Các ưu điểm >

Theo phương án thứ nhất, các điện áp (Vac1, Vac2) tương quan với điện áp nguồn (Vin) được phát hiện bởi mạch phát hiện điện áp (33). Tuy nhiên, các kết quả phát hiện thứ nhất và thứ hai (Vac1, Vac2) không được sử dụng do chúng dùng để ước lượng dòng điện nguồn. Các kết quả phát hiện thứ nhất và thứ hai (Vac1, Vac2) nhận sự hiệu chỉnh độ khuếch đại, và dựa trên sự hiệu chỉnh độ khuếch đại, điện áp đi qua (VL) của bộ điện kháng (29) được tính toán. Sau đó, các kết quả phát hiện thứ nhất và thứ hai (Vac1, Vac2) được sử dụng để ước lượng dòng điện nguồn (Iin). Cụ thể là, các độ khuếch đại được hiệu chỉnh sao cho giá trị tương quan với giá trị trung bình tính trên một khoảng thời gian định trước của dòng điện nguồn ước lượng được (Iin) khớp với giá trị tương quan với giá trị trung bình tính trên một khoảng thời gian định trước của dòng điện (Iinv) chạy về phía bô nghịch lưu (27) (tức là, dòng điện theo hướng xả của tụ điện (26)). Vì vậy, phương án thứ nhất này có thể tính toán chính xác dòng điện nguồn (Iin) sử dụng mạch phát hiện điện áp (33) có cấu hình tương đối đơn giản mà không sử dụng cảm biến dòng điện hoặc mạch phát hiện dòng điện.

Ngoài ra, theo phương án thứ nhất, tụ điện (26) có dung lượng tương đối nhỏ để hấp thụ các dao động điện áp gây ra do sự chuyển mạch của mạch nghịch lưu (27) mà không hấp thụ các dao động điện áp từ mạch chuyển đổi (21). Do đó, do tụ điện (26) không thể lọc phẳng điện áp gợn sóng gây ra bởi tần số nguồn điện của nguồn điện AC

(91) và có khả năng tạo ra sóng hài của nguồn điện, mạch nghịch lưu (27) phải được điều khiển nhờ sử dụng dòng điện nguồn sao cho sóng hài của nguồn điện được tối thiểu hóa. Mặt khác, như được mô tả trên đây, phương án thứ nhất ước lượng dòng điện nguồn (Iin) với độ chính xác cao. Do đó, mạch nghịch lưu (27) được điều khiển chính xác hơn để làm giảm sóng hài của nguồn điện.

Hơn nữa, theo phương án thứ nhất, như được thể hiện trong công thức (4) trên đây, bộ điều khiển (40) còn thu nhận điện áp đi qua (VL) của bộ điện kháng (29) dựa trên sụt điện áp (VR) của bộ điện kháng (29). Vì vậy, điện áp đi qua (VL) của bộ điện kháng (29) có thể thu được chính xác hơn.

Hơn nữa, theo phương án thứ nhất, như được thể hiện trong công thức (4) trên đây, bộ điều khiển (40) còn thu nhận điện áp đi qua (VL) của bộ điện kháng (29) dựa trên sụt điện áp (Vdb) được tạo ra trong các diốt (từ D1 đến D4). Vì vậy, điện áp đi qua (VL) của bộ điện kháng (29) có thể thu được chính xác hơn.

Ngoài ra, theo phương án thứ nhất, bộ điều khiển (40) hiệu chỉnh các độ khuếch đại, mỗi độ khuếch đại cho một trong số kết quả phát hiện thứ nhất (Vac1) của bộ phận phát hiện điện áp thứ nhất (34) và kết quả phát hiện thứ hai (Vac2) của bộ phận phát hiện điện áp thứ hai (35) sao cho giá trị tương quan với giá trị trung bình tính trên một khoảng thời gian định trước của dòng điện nguồn ước lượng được (Iin) khớp với giá trị tương quan với giá trị trung bình của dòng điện (Iinv), tính trên một khoảng thời gian định trước, chạy về phía bộ nghịch lưu (27), và thu nhận điện áp đi qua (VL) của bộ điện kháng (29) dựa trên chênh lệch giữa kết quả phát hiện thứ nhất (Vac1) với độ khuếch đại được hiệu chỉnh và kết quả phát hiện thứ hai (Vac2) với độ khuếch đại được hiệu chỉnh. Việc này có thể thu nhận điện áp đi qua (VL), của bộ điện kháng độ chính xác cao (29), với ảnh hưởng của nhiều sóng mang được loại bỏ.

Hơn nữa, theo phương án thứ nhất, bộ điều khiển (40) hiệu chỉnh các độ khuếch đại của các kết quả phát hiện thứ nhất và thứ hai (Vac1, Vac1) của mạch phát hiện điện áp (33) sao cho, khi giá trị thứ nhất liên quan đến giá trị tích phân của điện áp đi qua (VL) của bộ điện kháng (29) và giá trị thứ hai liên quan đến giá trị đạo hàm của điện áp đi qua (Vdc) của tụ điện (26) khớp với nhau, giá trị tương quan với giá trị trung bình tính trên một khoảng thời gian định trước của dòng điện nguồn ước lượng được (Iin) khớp với giá trị tương quan với giá trị trung bình tính trên một khoảng thời gian định trước của

dòng điện (I_{inv}) chạy về phía bộ nghịch lưu (27). Vì vậy, việc hiệu chỉnh độ khuếch đại của các kết quả phát hiện thứ nhất và thứ hai (V_{ac1} , V_{ac2}) được thực hiện với độ chính xác cao.

Cần lưu ý rằng khoảng thời gian định trước được thiết lập ở nửa chu kỳ của nguồn điện AC (91).

Ngoài ra, theo phương án thứ nhất, bộ điều khiển (40) hiệu chỉnh độ dịch của các kết quả phát hiện (V_{ac1} , V_{ac2}) của mạch phát hiện điện áp (33) sao cho pha của dòng điện nguồn (I_{in1}) dựa trên giá trị tích phân của điện áp đi qua (VL) của bộ điện kháng (29) khớp với pha của dòng điện nguồn (I_{in2}) dựa trên giá trị đạo hàm của điện áp đi qua (Vdc) của tụ điện (26). Vì vậy, việc hiệu chỉnh độ dịch của các kết quả phát hiện thứ nhất và thứ hai (V_{ac1} , V_{ac2}) được thực hiện với độ chính xác cao. Hơn nữa, do điện áp đi qua (VL) của bộ điện kháng (29) có thể thu được với độ chính xác cao hơn dựa trên các kết quả phát hiện thứ nhất và thứ hai (V_{ac1} , V_{ac2}) với không chỉ độ khuếch đại mà còn độ dịch được hiệu chỉnh, dòng điện nguồn (I_{in}) được ước lượng dựa trên điện áp đi qua (VL) có thể gần giá trị thực hơn.

Ngoài ra, theo phương án thứ nhất, bộ điều khiển (40) tính toán biên độ (inn_amp1 , inn_amp2) của mỗi dòng điện nguồn (I_{in1} , I_{in2}) với các sóng tần số cao định trước của tần số nguồn điện, và xác định rằng pha của mỗi dòng điện nguồn (I_{in1} , I_{in2}) có thể được tính toán chính xác chỉ khi biên độ (inn_amp1 , inn_amp2) lớn hơn giá trị định trước, và hiệu chỉnh các độ dịch của các kết quả phát hiện thứ nhất và thứ hai (V_{ac1} , V_{ac2}). Các dấu hiệu này giúp cho có thể làm giảm sự giảm sút về độ chính xác khi các độ dịch được hiệu chỉnh.

Ngoài ra, theo phương án thứ nhất, bộ điều khiển (40) hiệu chỉnh các độ khuếch đại của các kết quả phát hiện thứ nhất và thứ hai (V_{ac1} , V_{ac2}), và sau đó hiệu chỉnh các độ dịch của các kết quả phát hiện thứ nhất và thứ hai (V_{ac1} , V_{ac2}). Vì vậy, các độ dịch có thể được hiệu chỉnh dễ dàng khi hiệu chỉnh độ dịch.

<Cải biến theo việc điều chỉnh hệ số hiệu chỉnh độ dịch (offset)>

Hệ số hiệu chỉnh độ dịch (offset) có thể được điều chỉnh theo cách khác với phương pháp theo Fig.7.

Cần lưu ý rằng, trong phương pháp cải biến thứ nhất và phương án cải biến thứ hai sau đây, chỉ phương pháp điều chỉnh hệ số hiệu chỉnh độ dịch (offset) khác với

phương pháp được mô tả trên đây, và các cấu hình mạch của bộ chuyển đổi điện (1) và thiết bị ước lượng dòng điện (10) và sự hiệu chỉnh độ khuếch đại (việc điều chỉnh các hệ số hiệu chỉnh độ khuếch đại G1 và G2) giống như được mô tả trên đây.

-Phương án cải biến thứ nhất-

Theo phương án cải biến thứ nhất, bộ điều khiển (40) thu nhận sự dịch chuyển về độ dịch từ giá trị thiết kế ban đầu từ mỗi trong số các kết quả phát hiện (Vac1, Vac2) của mạch phát hiện điện áp (33), và thiết lập sự dịch chuyển làm hệ số hiệu chỉnh độ dịch (offset).

Fig.11 thể hiện điện áp phía dương (V1) và điện áp phía âm (V2) lần lượt tương ứng với kết quả phát hiện (Vac1) và kết quả phát hiện (Vac2) của mạch phát hiện điện áp (33). Như được mô tả trên đây, điện áp phía dương (V1) là trội hơn trong phần nửa thứ nhất của nguồn điện của điện áp nguồn (Vin), nhưng không trội hơn trong phần nửa thứ hai của nguồn điện của điện áp nguồn (Vin). Do đó, giá trị điện áp thiết kế của điện áp phía dương (V1) nên là hằng số ở điện áp xấp xỉ "0 V" trong phần nửa thứ hai của nguồn điện. Hơn nữa, điện áp phía âm (V2) là trội hơn trong phần nửa thứ hai của nguồn điện của điện áp nguồn (Vin), nhưng không trội hơn trong phần nửa thứ nhất của nguồn điện của điện áp nguồn (Vin). Do đó, giá trị điện áp thiết kế của điện áp phía âm (V2) nên là hằng số ở điện áp xấp xỉ "0 V" trong phần nửa thứ nhất của nguồn điện. Tuy nhiên, giá trị điện áp thực tế không phải là hằng số ở "0 V" trong phần nửa thứ hai của nguồn điện của điện áp phía dương (V1) và phần nửa thứ nhất của nguồn điện của điện áp phía âm (V2) do giá trị độ dịch thực tế dịch chuyển từ giá trị thiết kế ban đầu của độ dịch do sự thay đổi của các thành phần của mạch phát hiện điện áp (33) (sự chênh lệch riêng và các đặc tính nhiệt độ).

Vì vậy, bộ điều khiển (40) theo phương án cải biến thứ nhất phát hiện độ dịch của bộ phận phát hiện điện áp thứ nhất (34) trong mạch phát hiện điện áp (33) bằng cách tính toán giá trị trung bình trong suốt phần nửa thứ hai của nguồn điện (cụ thể, phần trong đó pha nguồn điện (θ_{in}) nằm trong khoảng từ 180 độ đến 360 độ) đối với kết quả phát hiện thứ nhất (Vac1) của mạch phát hiện điện áp (33). Bộ điều khiển (40) phát hiện độ dịch của bộ phận phát hiện điện áp thứ hai (35) trong mạch phát hiện điện áp (33) bằng cách tính toán giá trị trung bình trong suốt phần nửa thứ nhất của nguồn điện (cụ thể, phần trong đó pha nguồn điện (θ_{in}) nằm trong khoảng từ 0 độ đến 180 độ) đối với kết quả phát

hiện thứ hai (Vac2). Sau đó, bộ điều khiển (40) xác định sự chênh lệch giữa độ dịch của bộ phận phát hiện điện áp thứ nhất (34) và độ dịch của bộ phận phát hiện điện áp thứ hai (35) làm hệ số hiệu chỉnh độ dịch (offset). Nói cách khác, theo phương pháp này, hệ số hiệu chỉnh độ dịch (offset) được thu nhận sử dụng cả kết quả phát hiện thứ nhất (Vac1) lẫn kết quả phát hiện thứ hai (Vac2) của mạch phát hiện điện áp (33).

Cần lưu ý rằng bộ điều khiển (40) có thể thu nhận hệ số hiệu chỉnh độ dịch (offset), nhờ sử dụng chỉ một trong số kết quả phát hiện thứ nhất (Vac1) hoặc kết quả phát hiện thứ hai (Vac2) của mạch phát hiện điện áp (33). Hơn nữa, bộ điều khiển (40) có thể thu nhận giá trị trung bình của phần nửa thứ hai của nguồn điện của kết quả phát hiện thứ nhất (Vac1) và phần nửa thứ nhất của nguồn điện của kết quả phát hiện thứ hai (Vac2).

Ngoài ra, bộ điều khiển (40) có thể sử dụng phương pháp sau đây thay vì sử dụng sự chênh lệch giữa độ dịch của bộ phận phát hiện điện áp thứ nhất (34) và độ dịch của bộ phận phát hiện điện áp thứ hai (35) làm hệ số hiệu chỉnh độ dịch (offset). Bộ điều khiển (40) phát hiện kết quả phát hiện thứ nhất (Vac1) chính xác bằng cách hiệu chỉnh kết quả phát hiện thứ nhất (Vac1) sử dụng độ dịch của bộ phận phát hiện điện áp thứ nhất (34). Hơn nữa, bộ điều khiển (40) phát hiện kết quả phát hiện thứ hai (Vac2) chính xác bằng cách hiệu chỉnh kết quả phát hiện thứ hai (Vac2) sử dụng độ dịch của bộ phận phát hiện điện áp thứ hai (35). Trong trường hợp này, bộ điều khiển (40) có thể tính toán điện áp nguồn (Vin) chính xác, sử dụng sự chênh lệch giữa các kết quả phát hiện (Vac1, Vac2) chính xác, tức là, các kết quả phát hiện (Vac1, Vac2) chính xác làm các số hạng thứ nhất và thứ hai tương ứng của vế phải của công thức (3).

Như được mô tả trên đây, do giá trị trung bình của các kết quả phát hiện (Vac1, Vac2) trong phần trong đó các kết quả phát hiện (Vac1, Vac2) không trội hơn tương ứng với sự dịch chuyển của độ dịch, phương án cải biến thứ nhất có thể thu nhận dễ dàng hệ số hiệu chỉnh độ dịch (offset) mà là sự dịch chuyển của các độ dịch. Hơn nữa, thiết bị ước lượng dòng điện (10) có thể thu nhận điện áp đi qua (VL) của bộ điện kháng (29) với độ chính xác cao hơn sử dụng các kết quả phát hiện (Vac1, Vac2), của mạch phát hiện điện áp (33), với các độ dịch được hiệu chỉnh.

-Phương án cải biến thứ hai-

Theo phương án cải biến thứ hai, bộ điều khiển (40) tính toán điện áp nguồn (Vin)

dựa trên các kết quả phát hiện (V_{ac1} , V_{ac2}) của mạch phát hiện điện áp (33), thu nhận sự dịch chuyển của độ dịch từ giá trị thiết kế ban đầu dựa trên kết quả tính toán (điện áp nguồn (V_{in}) nhờ tính toán), và thiết lập sự dịch chuyển làm hệ số hiệu chỉnh độ dịch (offset).

Cụ thể, bộ điều khiển (40) áp dụng các kết quả phát hiện (V_{ac1} , V_{ac2}) của mạch phát hiện điện áp (33) vào công thức (3) trên đây, và tính toán điện áp nguồn (V_{in}). Phương án cải biến thứ hai, như theo phương án thứ nhất, lấy ví dụ rằng hệ số hiệu chỉnh độ dịch (offset) được điều chỉnh sau khi các hệ số hiệu chỉnh độ khuếch đại (G_1 , G_2) được điều chỉnh (Fig.4 và Fig.7), và giả định trong công thức (3) trên đây rằng chỉ các hệ số hiệu chỉnh độ khuếch đại (G_1 , G_2) đã được điều chỉnh.

Hơn nữa, bộ điều khiển (40) thu nhận thời điểm về không của nguồn điện của nguồn điện AC (91) dựa trên pha nguồn điện (θ_{in}) của nguồn điện AC (91) của mạch phát hiện pha nguồn điện (31).

Sau đó, như được thể hiện trên Fig.12, bộ điều khiển (40) thu nhận giá trị điện áp của điện áp nguồn (V_{in}) thu được qua việc tính toán gần điểm về không nguồn điện của nguồn điện AC (91), và điều chỉnh hệ số hiệu chỉnh độ dịch (offset) dựa trên giá trị điện áp thu được. Cụ thể, khi giá trị điện áp của điện áp nguồn (V_{in}) gần điểm về không của nguồn điện là dương, thì bộ điều khiển (40) giảm hệ số hiệu chỉnh độ dịch (offset), và khi giá trị điện áp của điện áp nguồn (V_{in}) gần điểm về không của nguồn điện là âm, thì bộ điều khiển (40) điều chỉnh để tăng hệ số hiệu chỉnh độ dịch (offset).

Cần lưu ý rằng bộ điều khiển (40) hiệu chỉnh các độ dịch của kết quả phát hiện thứ nhất (V_{ac1}) và kết quả phát hiện thứ hai (V_{ac2}) của mạch phát hiện điện áp (33) sử dụng hệ số hiệu chỉnh độ dịch (offset) thu được.

Vì vậy, giá trị điện áp của điện áp nguồn (V_{in}) gần điểm về không của nguồn điện AC (91) tương ứng với sự dịch chuyển của độ dịch. Như được mô tả trên đây, phương án cải biến thứ hai giúp cho có thể thu nhận dễ dàng sự dịch chuyển của độ dịch làm hệ số hiệu chỉnh độ dịch (offset). Hơn nữa, nhờ sử dụng các kết quả phát hiện (V_{ac1} , V_{ac2}), của mạch phát hiện điện áp (33), với các độ dịch được hiệu chỉnh, thiết bị ước lượng dòng điện (10) có thể thu nhận điện áp đi qua (VL) của bộ điện kháng (29) với độ chính xác cao hơn.

Cần lưu ý rằng thủ tục trên đây có thể được lặp lại cho đến khi giá trị điện áp gần

điểm về không của nguồn điện của điện áp nguồn (V_{in}) được tính toán lại hội tụ về 0 bởi hệ số hiệu chỉnh độ dịch (offset). Khi điều chỉnh hệ số hiệu chỉnh độ dịch (offset), bộ điều khiển (40) có thể trừ độ lớn của giá trị điện áp của điện áp nguồn (V_{in}) gần điểm về không của nguồn điện từ giá trị thiết kế độ dịch, và thiết lập kết quả phép trừ làm hệ số hiệu chỉnh độ dịch (offset).

Phương án thứ hai

Phương án thứ hai lấy ví dụ trường hợp trong đó các cấu hình mạch của bộ chuyển đổi điện (1) và thiết bị ước lượng dòng điện (10) khác với phương án thứ nhất. Phương án thứ hai được thể hiện trên Fig.13 khác ở vị trí của bộ điện kháng (29) và vị trí phát hiện bởi mạch phát hiện điện áp (33) từ phương án thứ nhất trên đây được thể hiện trên Fig.1.

Để tiện giải thích, trên Fig.13, các số chỉ dẫn giống như trên Fig.1 biểu thị các thành phần giống như trên Fig.1.

Bộ điện kháng (29) được nối với phần đi dây nguồn điện (4) giữa mạch chuyển đổi (21) và tụ điện (26) của bộ phận liên kết DC (25). Điều này có nghĩa là, có thể nói rằng bộ điện kháng (29) theo phương án thứ hai được đặt không ở phía AC mà ở phía DC.

Mạch phát hiện điện áp (33) được bố trí ở phía đầu vào của bộ điện kháng (29) giữa mạch chuyển đổi (21) và tụ điện (26) của bộ phận liên kết DC (25). Mạch phát hiện điện áp (33) là mạch chia điện áp bao gồm các điện trở (hai điện trở trong trường hợp này), và phát hiện điện áp sẽ được đặt vào bộ điện kháng (29) làm điện áp (Vac) mà tương quan với điện áp nguồn (V_{in}) của nguồn điện AC (91). Điều này có nghĩa là, có thể nói rằng vị trí phát hiện của mạch phát hiện điện áp (33) theo phương án thứ hai không ở phía AC mà ở phía DC.

Cần lưu ý rằng Fig.13 lấy ví dụ trường hợp trong đó mạch phát hiện pha nguồn điện (31) và mạch phát hiện tần số nguồn điện (32) không được bố trí. Theo cách khác, mạch phát hiện pha nguồn điện (31) và mạch phát hiện tần số nguồn điện (32) có thể được bố trí.

Cấu hình mạch trừ bộ điện kháng (29) và mạch phát hiện điện áp (33) giống như theo phương án thứ nhất, và do đó, phần mô tả của chúng sẽ được bỏ qua.

Ngoài ra, khi ước lượng dòng điện nguồn (I_{in}), các công thức từ (3) đến (6) về cơ

bản được sử dụng. Tuy nhiên, do chỉ có một kết quả phát hiện của mạch phát hiện điện áp (33), nên một trong số các công thức (1) và (2) trên đây trở thành không cần thiết.

Hơn nữa, như được thể hiện bởi bản ghi tương ứng với “mẫu hình mạch số 2” trên Fig.17, trong cấu hình mạch trên Fig.13, việc hiệu chỉnh đối với sụt điện áp (2Vdb) của các diốt (D1, D4) trong mạch chuyển đổi (21) được mô tả theo phương án thứ nhất, và việc điều chỉnh (hiệu chỉnh độ dịch) của hệ số hiệu chỉnh độ dịch (offset) trở nên không cần thiết. Lý do tại sao việc hiệu chỉnh đối với sụt điện áp (2Vdb) của các diốt (D1, D4) là không cần thiết là vị trí phát hiện của mạch phát hiện điện áp (33) là ở phía DC, và lý do tại sao việc điều chỉnh hệ số hiệu chỉnh độ dịch (offset) là không cần thiết là vị trí của bộ điện kháng (29) là ở phía DC. Trong cấu hình mạch trên Fig.13, việc hiệu chỉnh đối với sụt điện áp (VR) trong bộ điện kháng (29) và việc điều chỉnh các hệ số hiệu chỉnh độ khuếch đại (G1, G2) (sự hiệu chỉnh độ khuếch đại) được thực hiện theo cách giống như được mô tả theo phương án thứ nhất.

Phương án thứ ba

Phương án thứ ba lấy ví dụ trường hợp trong đó các cấu hình mạch của bộ chuyển đổi điện (1) và thiết bị ước lượng dòng điện (10) khác với ở phương án thứ nhất. Phương án thứ ba được thể hiện trên Fig.14 khác ở vị trí của bộ điện kháng (29) và cấu hình mạch của mạch phát hiện điện áp (33) so với phương án thứ nhất nêu trên được thể hiện trên Fig.1.

Để tiện giải thích, trên Fig.14, các số chỉ dẫn giống nhau trên Fig.1 biểu thị các thành phần giống nhau trên Fig.1.

Bộ điện kháng (29) được nối với phần đi dây nguồn điện (4) giữa mạch chuyển đổi (21) và tụ điện (26) của bộ phận liên kết DC (25). Điều này có nghĩa là, có thể nói rằng bộ điện kháng (29) theo phương án thứ ba không được đặt ở phía AC mà ở phía DC.

Mạch phát hiện điện áp (33) được nối với phần đi dây (2) và phần đi dây (3) giữa nguồn điện AC (91) và mạch chuyển đổi (21). Nói cách khác, có thể nói rằng vị trí phát hiện của mạch phát hiện điện áp (33) theo phương án thứ ba ở phía AC như trên Fig.1. Mạch phát hiện điện áp (33) là mạch chia điện áp bao gồm các điện trở (hai điện trở trong trường hợp này). Cụ thể, mạch phát hiện điện áp (33) có cấu hình mạch trong đó điện áp phía dương (V1) và điện áp phía âm (V2) của nguồn điện AC (91) được đặt qua

các điốt tương ứng lên hai điện trở được nối tiếp.

Cần lưu ý rằng Fig.14 lấy ví dụ trường hợp trong đó mạch phát hiện pha nguồn điện (31) và mạch phát hiện tần số nguồn điện (32) không được bố trí. Theo cách khác, mạch phát hiện pha nguồn điện (31) và mạch phát hiện tần số nguồn điện (32) có thể được bố trí.

Cấu hình mạch trừ bộ điện kháng (29) và mạch phát hiện điện áp (33) giống như phương án thứ nhất, và do đó, phần mô tả của nó sẽ được bỏ qua.

Ngoài ra, khi ước lượng dòng điện nguồn (Iin), các công thức từ (3) đến (6) về cơ bản được sử dụng. Tuy nhiên, do chỉ có một kết quả phát hiện của mạch phát hiện điện áp (33), một trong số các công thức (1) và (2) trên đây trở thành không cần thiết.

Hơn nữa, như được thể hiện bởi bản ghi tương ứng với "mẫu hình mạch số 3" trên Fig.17, trong cấu hình mạch trên Fig.14, chỉ việc điều chỉnh (hiệu chỉnh độ dịch) hệ số hiệu chỉnh độ dịch (offset) trở thành không cần thiết. Lý do tại sao việc điều chỉnh hệ số hiệu chỉnh độ dịch (offset) là không cần thiết là vị trí của bộ điện kháng (29) là ở phía DC. Trong cấu hình mạch trên Fig.14, việc hiệu chỉnh đối với sụt điện áp (2Vdb) của các điốt (D1, D4) trong mạch chuyển đổi (21), việc hiệu chỉnh đối với sụt điện áp (VR) trong bộ điện kháng (29), và việc điều chỉnh (hiệu chỉnh độ khuếch đại) các hệ số hiệu chỉnh độ khuếch đại (G1, G2) được thực hiện theo cách giống như phương án thứ nhất. Lý do tại sao việc hiệu chỉnh đối với sụt điện áp (2vdb) của các điốt (D1, D4) được thực hiện là vị trí phát hiện của mạch phát hiện điện áp (33) ở phía AC.

Phương án thứ tư

Phương án thứ tư lấy ví dụ trường hợp trong đó các cấu hình mạch của bộ chuyển đổi điện (1) và thiết bị ước lượng dòng điện (10) khác với ở phương án thứ nhất. Phương án thứ tư được thể hiện trên Fig.15 chỉ khác về cấu hình mạch của mạch phát hiện điện áp (33) so với phương án thứ nhất nêu trên được thể hiện trên Fig.1.

Để tiện giải thích, trên Fig.15, các số chỉ dẫn giống nhau trên Fig.1 biểu thị các thành phần giống như trên Fig.1.

Mạch phát hiện điện áp (33) được nối với phần đi dây (2) và phần đi dây (3) giữa nguồn điện AC (91) và mạch chuyển đổi (21). Nói cách khác, có thể nói rằng vị trí phát hiện của mạch phát hiện điện áp (33) theo phương án thứ tư ở phía AC như trên Fig.1. Mạch phát hiện điện áp (33) là mạch chia điện áp bao gồm các điện trở (hai điện trở

trong trường hợp này). Cụ thể, mạch phát hiện điện áp (33) có cấu hình mạch trong đó điện áp phía dương (V1) và điện áp phía âm (V2) của nguồn điện AC (91) được đặt qua các diốt tương ứng lên hai điện trở được mắc nối tiếp. Hơn nữa, nút nối của 2 điện trở được nối với bộ điều khiển (40) qua phần đi dây (6). Điện trở khác được nối giữa phần đi dây (6) và nguồn điện.

Cấu hình mạch trừ mạch phát hiện điện áp (33) giống như phương án thứ nhất, và do đó, phần mô tả của nó sẽ được bỏ qua.

Ngoài ra, khi ước lượng dòng điện nguồn (Iin), các công thức từ (3) đến (6) về cơ bản được sử dụng. Tuy nhiên, do chỉ có một kết quả phát hiện của mạch phát hiện điện áp (33), một trong số các công thức (1) và (2) trên đây trở thành không cần thiết.

Hơn nữa, như được thể hiện bởi bản ghi tương ứng với “mẫu hình mạch số 4” trên Fig.17, trong cấu hình mạch trên Fig.15, tất cả việc hiệu chỉnh đối với sụt điện áp (2Vdb) của các diốt (D1, D4) trong mạch chuyển đổi (21), việc hiệu chỉnh đối với sụt điện áp (VR) trong bộ điện kháng (29), việc điều chỉnh (hiệu chỉnh độ khuếch đại) các hệ số hiệu chỉnh độ khuếch đại (G1, G2), và việc điều chỉnh (hiệu chỉnh độ dịch) hệ số hiệu chỉnh độ dịch (offset) được thực hiện theo cách giống như phương án thứ nhất. Lý do tại sao việc hiệu chỉnh đối với sụt điện áp (2Vdb) của các diốt (D1, D4) được thực hiện là do vị trí phát hiện của mạch phát hiện điện áp (33) ở phía AC, và lý do tại sao việc điều chỉnh hệ số hiệu chỉnh độ dịch (offset) được thực hiện là do vị trí của bộ điện kháng (29) ở phía AC.

Phương án thứ năm

Phương án thứ năm lấy ví dụ trường hợp trong đó các cấu hình mạch của bộ chuyển đổi điện (1) và thiết bị ước lượng dòng điện (10) khác với phương án thứ nhất. Phương án thứ năm được thể hiện trên Fig.16 chỉ khác ở vị trí của bộ điện kháng (29) so với phương án thứ nhất nêu trên được thể hiện trên Fig.1.

Để tiện giải thích, trên Fig.16, các số chỉ dẫn giống như trên Fig.1 biểu thị các thành phần giống như trên Fig.1.

Bộ điện kháng (29) được nối với phần đi dây nguồn điện (4) giữa mạch chuyển đổi (21) và tụ điện (26) của bộ phận liên kết DC (25). Điều này có nghĩa là, có thể nói rằng bộ điện kháng (29) theo phương án thứ năm không được đặt ở phía AC mà ở phía DC.

Cần lưu ý rằng Fig.16 lấy ví dụ trường hợp trong đó mạch phát hiện pha nguồn điện (31) và mạch phát hiện tần số nguồn điện (32) không được bố trí. Theo cách khác, mạch phát hiện pha nguồn điện (31) và mạch phát hiện tần số nguồn điện (32) có thể được bố trí.

Cấu hình mạch trừ bộ điện kháng (29) giống như phương án thứ nhất, và do đó, phần mô tả của nó sẽ được bỏ qua.

Ngoài ra, khi ước lượng dòng điện nguồn (I_{in}), các công thức từ (3) đến (6) về cơ bản được sử dụng.

Hơn nữa, như được thể hiện bởi bản ghi tương ứng với "mẫu hình mạch số 5" trên Fig.17, chỉ việc điều chỉnh (hiệu chỉnh độ dịch) hệ số hiệu chỉnh độ dịch (offset) được mô tả trong phương án thứ nhất nêu trên trở thành không cần thiết do bộ điện kháng (29) được đặt ở phía DC trong cấu hình mạch trên Fig.16. Trong cấu hình mạch trên Fig.16, việc hiệu chỉnh đối với sụt điện áp (2Vdb) của các diốt (D1, D4) trong mạch chuyển đổi (21), việc hiệu chỉnh đối với sụt điện áp (VR) trong bộ điện kháng (29), và việc điều chỉnh (hiệu chỉnh độ khuếch đại) các hệ số hiệu chỉnh độ khuếch đại (G1, G2) được thực hiện theo cách giống như phương án thứ nhất. Lý do tại sao việc hiệu chỉnh đối với sụt điện áp (2vdb) của các diốt (D1, D4) được thực hiện là vị trí phát hiện của mạch phát hiện điện áp (33) ở phía AC như trên Fig.1.

Các phương án khác

Trên Fig.7 thể hiện tiến trình của việc điều chỉnh hệ số hiệu chỉnh độ dịch (offset), bước S32 là không quan trọng. Điều này có nghĩa là, bất chấp độ lớn của các biên độ (inn_amp2 , inn_amp1) của các sóng tần số cao thứ hai của tần số nguồn điện và giá trị định trước, việc xử lý để chuyển sang bước S33 có thể được thực hiện.

Hơn nữa, các biên độ (inn_amp1 , inn_amp2) có thể được tính toán với các sóng tần số cao định trước của tần số nguồn điện. Các biên độ không phải bị giới hạn ở các sóng tần số cao thứ hai của tần số nguồn điện.

Trong tiến trình trên Fig.4 và Fig.7, hệ số hiệu chỉnh độ khuếch đại (G1, G2) được điều chỉnh, và sau đó, hệ số hiệu chỉnh độ dịch (offset) được điều chỉnh. Tuy nhiên, các điều chỉnh này không phải được thực hiện theo thứ tự này. Việc điều chỉnh các hệ số hiệu chỉnh độ khuếch đại (G1, G2) và việc điều chỉnh hệ số hiệu chỉnh độ dịch (offset) có thể được thực hiện đồng thời.

Mặc dù việc điều chỉnh các hệ số hiệu chỉnh độ khuếch đại (G1, G2) là quan trọng, nội dung chi tiết của việc hiệu chỉnh không bị giới hạn ở nhưng nội dung được mô tả theo phương án thứ nhất. Miễn là các hệ số hiệu chỉnh độ khuếch đại (G1, G2) được điều chỉnh thích hợp, các nội dung chi tiết cụ thể của việc hiệu chỉnh có thể khác một chút so với các nội dung chi tiết của việc hiệu chỉnh được mô tả theo phương án thứ nhất.

Ngoài ra, trong số việc điều chỉnh hệ số hiệu chỉnh độ dịch (offset), việc hiệu chỉnh đối với sụt điện áp (VR) của bộ điện kháng (29), và việc hiệu chỉnh đối với sụt điện áp (2Vdb) trong các điot (từ D1 đến D4), ít nhất một trong số các quy trình này không bắt buộc phải được thực hiện.

Bộ điều khiển (40) thực hiện các quy trình được thể hiện trên Fig.3, Fig.4, và Fig.7 và cũng thực hiện việc điều khiển nghịch lưu. Bộ điều khiển (40) có thể thực hiện chỉ các quy trình được thể hiện trên Fig.3, Fig.4, và Fig.7. Trong trường hợp này, bộ điều khiển để điều khiển bộ nghịch lưu được bố trí tách khỏi bộ điều khiển (40).

Fig.1 và Fig.15 lấy ví dụ các trường hợp trong đó mỗi loại trong số pha nguồn điện (θ_{in}) của nguồn điện AC (91) và tần số (f_{in}) của điện áp nguồn (V_{in}) được phát hiện nhờ phần cứng bởi các mạch phát hiện (31, 32). Tuy nhiên, pha nguồn điện (θ_{in}) của nguồn điện AC (91) và tần số (f_{in}) của điện áp nguồn (V_{in}) không bắt buộc phải được phát hiện bởi các mạch phát hiện (31, 32). Thay vào đó, pha nguồn điện (θ_{in}) của nguồn điện AC (91) và tần số (f_{in}) của điện áp nguồn (V_{in}) có thể được tính toán và ước lượng dựa trên điện áp nguồn (V_{in}) được tính toán theo công thức (3) trên đây. Cụ thể, pha nguồn điện (θ_{in}) của nguồn điện AC (91) và tần số (f_{in}) của điện áp nguồn (V_{in}) có thể thu được nhờ phần mềm. Ví dụ, bộ điều khiển (40) tạo ra, làm tín hiệu điểm về không, tín hiệu là (i) THẤP (LOW) khi điện áp nguồn (V_{in}) được tính toán nhỏ hơn hoặc bằng giá trị ngưỡng (ví dụ, 0 V), và (ii) CAO (HIGH) khi điện áp nguồn (V_{in}) được tính toán lớn hơn giá trị ngưỡng. Do tín hiệu điểm về không này, bộ điều khiển (40) có thể tính toán pha nguồn điện (θ_{in}) của nguồn điện AC (91) và tần số (f_{in}) của điện áp nguồn (V_{in}).

Tụ điện (26) không bắt buộc phải có dung lượng tương đối nhỏ để hấp thụ các dao động điện áp do việc chuyển mạch của mạch nghịch lưu (27) mà không hấp thụ các dao động điện áp từ mạch chuyển đổi (21).

Dòng điện nguồn ước lượng được (I_{in1}) có thể được sử dụng không chỉ cho việc

điều khiển mạch nghịch lưu (27) mà còn cho phạm vi rộng của việc điều khiển bộ chuyển đổi điện (1), như điều khiển mạch chuyển đổi (21).

Khả năng ứng dụng công nghiệp

Như được mô tả trên đây, sáng chế hữu ích cho thiết bị tính toán xác dòng điện nguồn (Iin) sử dụng mạch phát hiện điện áp (33) có cấu hình đơn giản mà không sử dụng cảm biến dòng điện hoặc mạch phát hiện dòng điện.

Các số chỉ dẫn

- 1 Bộ chuyển đổi điện
- 10 Thiết bị ước lượng dòng điện
- 29 Bộ điện kháng
- 21 Mạch chuyển đổi (Mạch chỉnh lưu)
- 26 Tụ điện
- 27 Mạch nghịch lưu
- 33 Mạch phát hiện điện áp
- 34 Bộ phận phát hiện điện áp thứ nhất
- 35 Bộ phận phát hiện điện áp thứ hai
- 40 Bộ điều khiển (Bộ phận tính toán)
- 91 Nguồn điện AC

YÊU CẦU BẢO HỘ

1. Thiết bị ước lượng dòng điện (10) có trong bộ chuyển đổi điện (1) và ước lượng dòng điện nguồn (Iin) là dòng điện theo hướng nạp của tụ điện (26), bộ chuyển đổi điện (1) bao gồm: mạch chỉnh lưu (21) chỉnh lưu nguồn điện AC được đưa ra từ nguồn điện AC (91); mạch nghịch lưu (27) được cấp điện từ mạch chỉnh lưu (21); tụ điện (26) được nối giữa mạch chỉnh lưu (21) và mạch nghịch lưu (27) song song với mạch chỉnh lưu (21); và bộ điện kháng (29) được nối giữa nguồn điện AC (91) và tụ điện (26), thiết bị ước lượng dòng điện (10) bao gồm:

mạch phát hiện điện áp (33) là mạch chia điện áp bao gồm các điện trở (từ 34a đến 34c, từ 35a đến 35c), mạch phát hiện điện áp (33) phát hiện các điện áp (Vac1, Vac2) tương quan với điện áp nguồn (Vin) của nguồn điện AC (91); và

bộ phận tính toán (40) thu nhận điện áp đi qua (VL) của bộ điện kháng (29) dựa trên các kết quả phát hiện (Vac1, Vac2) được phát hiện bởi mạch phát hiện điện áp (33), và ước lượng dòng điện nguồn (Iin) dựa trên điện áp đi qua (VL), trong đó

bộ phận tính toán (40):

hiệu chỉnh các độ khuếch đại của các kết quả phát hiện (Vac1, Vac2) của mạch phát hiện điện áp (33) sao cho giá trị tương quan với giá trị trung bình tính trên một khoảng thời gian định trước của dòng điện nguồn ước lượng được (Iin) khớp với giá trị tương quan với giá trị trung bình tính trên một khoảng thời gian định trước của dòng điện (Iinv) theo hướng xả của tụ điện (26); và

thu nhận điện áp đi qua (VL) của bộ điện kháng (29) dựa trên các kết quả phát hiện (Vac1, Vac2), của mạch phát hiện điện áp (33), với các độ khuếch đại được hiệu chỉnh.

2. Thiết bị ước lượng dòng điện theo điểm 1, trong đó

tụ điện (26) hấp thụ dao động điện áp gây ra do sự chuyển mạch của mạch nghịch lưu (27) mà không hấp thụ dao động điện áp từ mạch chỉnh lưu (21).

3. Thiết bị ước lượng dòng điện theo điểm 1 hoặc 2, trong đó

bộ phận tính toán (40) còn thu nhận điện áp đi qua (VL) của bộ điện kháng (29) dựa trên sụt điện áp (VR) của bộ điện kháng (29).

4. Thiết bị ước lượng dòng điện theo điểm bất kỳ trong số các điểm từ 1 đến 3, trong đó

mạch chỉnh lưu (21) được tạo cấu hình là mạch cầu điốt bao gồm các điốt (từ D1 đến D4) được nối theo cấu hình cầu, và

bộ phận tính toán (40) còn thu nhận điện áp đi qua (VL) của bộ điện kháng (29) dựa trên sụt điện áp (Vdb) được tạo ra trong các điốt (từ D1 đến D4).

5. Thiết bị ước lượng dòng điện theo điểm 4, trong đó

mạch phát hiện điện áp (33) phát hiện các điện áp (Vac1, Vac2) tương quan với điện áp nguồn (Vin) của nguồn điện AC (91) giữa nguồn điện AC (91) và mạch chỉnh lưu (21).

6. Thiết bị ước lượng dòng điện theo điểm bất kỳ trong số các điểm từ 1 đến 5, trong đó

mạch phát hiện điện áp (33) bao gồm: bộ phận phát hiện điện áp thứ nhất (34) tương ứng với đầu ra phía dương của nguồn điện AC (91); và bộ phận phát hiện điện áp thứ hai (35) tương ứng với đầu ra phía âm của nguồn điện AC (91), và

bộ phận tính toán (40):

hiệu chỉnh các độ khuếch đại, mỗi độ khuếch đại cho một trong số kết quả phát hiện thứ nhất (Vac1) của bộ phận phát hiện điện áp thứ nhất (34) và kết quả phát hiện thứ hai (Vac2) của bộ phận phát hiện điện áp thứ hai (35) sao cho giá trị tương quan với giá trị trung bình tính trên một khoảng thời gian định trước của dòng điện nguồn ước lượng được (Iin) khớp với giá trị tương quan với giá trị trung bình tính trên một khoảng thời gian định trước của dòng điện (Iinv) theo hướng xả của tụ điện (26); và

thu nhận điện áp đi qua (VL) của bộ điện kháng (29) dựa trên sự chênh lệch giữa kết quả phát hiện thứ nhất (Vac1) với độ khuếch đại được hiệu chỉnh và kết quả phát hiện thứ hai (Vac2) với độ khuếch đại được hiệu chỉnh.

7. Thiết bị ước lượng dòng điện theo điểm bất kỳ trong số các điểm từ 1 đến 6, trong đó

bộ phận tính toán (40):

tính toán giá trị tương quan với giá trị trung bình tính trên một khoảng thời gian định trước của giá trị tích phân của điện áp đi qua (VL) của bộ điện kháng (29) là giá trị thứ nhất;

tính toán, giá trị tương quan với giá trị trung bình tính trên một khoảng thời gian định trước của tổng của giá trị đạo hàm của điện áp đi qua (Vdc) của tụ điện (26) và dòng điện (Iinv) theo hướng xả của tụ điện (26) là giá trị thứ hai; và

hiệu chỉnh các độ khuếch đại của các kết quả phát hiện ($Vac1$, $Vac2$) của mạch phát hiện điện áp (33) sao cho, khi giá trị thứ nhất khớp với giá trị thứ hai, thì giá trị tương quan với giá trị trung bình tính trên một khoảng thời gian định trước của dòng điện nguồn ước lượng được (Iin) khớp với giá trị tương quan với giá trị trung bình tính trên một khoảng thời gian định trước của dòng điện ($Iinv$) theo hướng xả của tụ điện (26).

8. Thiết bị ước lượng dòng điện theo điểm 7, trong đó

khoảng thời gian định trước được thiết lập ở nửa chu kỳ của nguồn điện AC (91).

9. Thiết bị ước lượng dòng điện theo điểm bất kỳ trong số các điểm từ 1 đến 8, trong đó

bộ phận tính toán (40):

tính toán, dòng điện nguồn ($Iin1$) dựa trên giá trị tích phân của điện áp đi qua (VL) của bộ điện kháng (29) làm giá trị thứ ba;

tính toán dòng điện nguồn ($Iin2$) dựa trên giá trị đạo hàm của điện áp đi qua (Vdc) của tụ điện (26) làm giá trị thứ tư;

hiệu chỉnh các độ dịch của các kết quả phát hiện ($Vac1$, $Vac2$) của mạch phát hiện điện áp (33) sao cho pha của giá trị thứ ba khớp với pha của giá trị thứ tư; và

thu nhận điện áp đi qua (VL) của bộ điện kháng (29) dựa trên các kết quả phát hiện ($Vac1$, $Vac2$), của mạch phát hiện điện áp (33), với các độ dịch được hiệu chỉnh.

10. Thiết bị ước lượng dòng điện theo điểm 9, trong đó

bộ phận tính toán (40):

tính toán các biên độ (inn_amp1 , inn_amp2) mỗi biên độ cho một trong số giá trị thứ ba và giá trị thứ tư với các sóng tần số cao định trước của tần số nguồn điện,

khi các biên độ (inn_amp1 , inn_amp2) lớn hơn giá trị định trước, thì hiệu chỉnh các độ dịch của các kết quả phát hiện ($Vac1$, $Vac2$) của mạch phát hiện điện áp (33); và

khi các biên độ (inn_amp1 , inn_amp2) nhỏ hơn giá trị định trước, thì ngăn không cho hiệu chỉnh các độ dịch của các kết quả phát hiện ($Vac1$, $Vac2$) của mạch phát hiện điện áp (33).

11. Thiết bị ước lượng dòng điện theo điểm bất kỳ trong số các điểm từ 1 đến 8, trong đó

bộ phận tính toán (40):

thu nhận giá trị trung bình của các kết quả phát hiện (V_{ac1} , V_{ac2}) trong một phần, của một chu kỳ của nguồn điện AC (91), trong đó các kết quả phát hiện (V_{ac1} , V_{ac2}) của mạch phát hiện điện áp (33) không trội hơn, và, sử dụng giá trị trung bình, hiệu chỉnh các độ dịch của các kết quả phát hiện (V_{ac1} , V_{ac2}) của mạch phát hiện điện áp (33); và

thu nhận điện áp đi qua (VL) của bộ điện kháng (29) dựa trên các kết quả phát hiện (V_{ac1} , V_{ac2}), của mạch phát hiện điện áp (33), với các độ dịch được hiệu chỉnh.

12. Thiết bị ước lượng dòng điện theo điểm bất kỳ trong số các điểm từ 1 đến 8, trong đó bộ phận tính toán (40):

tính toán điện áp nguồn (V_{in}) của nguồn điện AC (91) dựa trên các kết quả phát hiện (V_{ac1} , V_{ac2}) của mạch phát hiện điện áp (33);

hiệu chỉnh các độ dịch của các kết quả phát hiện (V_{ac1} , V_{ac2}) của mạch phát hiện điện áp (33), sử dụng giá trị điện áp của điện áp nguồn (V_{in}) gần điểm về không của nguồn điện AC (91), và

thu nhận điện áp đi qua (VL) của bộ điện kháng (29) dựa trên các kết quả phát hiện (V_{ac1} , V_{ac2}), của mạch phát hiện điện áp (33), với các độ dịch được hiệu chỉnh.

13. Thiết bị ước lượng dòng điện theo điểm bất kỳ trong số các điểm từ 9 đến 12, trong đó

bộ phận tính toán (40) hiệu chỉnh các độ khuếch đại của các kết quả phát hiện (V_{ac1} , V_{ac2}) của mạch phát hiện điện áp (33), và sau đó hiệu chỉnh các độ dịch của các kết quả phát hiện (V_{ac1} , V_{ac2}) của mạch phát hiện điện áp (33).

14. Thiết bị ước lượng dòng điện theo điểm bất kỳ trong số các điểm từ 9 đến 13, trong đó

bộ điện kháng (29) được nối giữa nguồn điện AC (91) và mạch chỉnh lưu (21).

15. Bộ chuyển đổi điện bao gồm thiết bị ước lượng dòng điện (10) theo điểm bất kỳ trong số các điểm từ 1 đến 14.

16. Phương pháp ước lượng dòng điện sẽ được sử dụng cho bộ chuyển đổi điện (1) và để ước lượng dòng điện nguồn (1in) là dòng điện theo hướng nạp của tụ điện (26), bộ chuyển đổi điện (1) bao gồm: mạch chỉnh lưu (21) chỉnh lưu điện AC được đưa ra từ nguồn điện AC (91); mạch nghịch lưu (27) được cấp điện từ mạch chỉnh lưu (21); tụ

điện (26) được nối giữa mạch chính lưu (21) và mạch nghịch lưu (27) song song với mạch chính lưu (21); và bộ điện kháng (29) được nối giữa nguồn điện AC (91) và tụ điện (26), phương pháp ước lượng dòng điện bao gồm các bước:

phát hiện, bởi mạch chia điện áp bao gồm các điện trở (từ 34a đến 34c, từ 35a đến 35c), các điện áp (Vac1, Vac2) tương quan với điện áp nguồn (Vin) của nguồn điện AC (91);

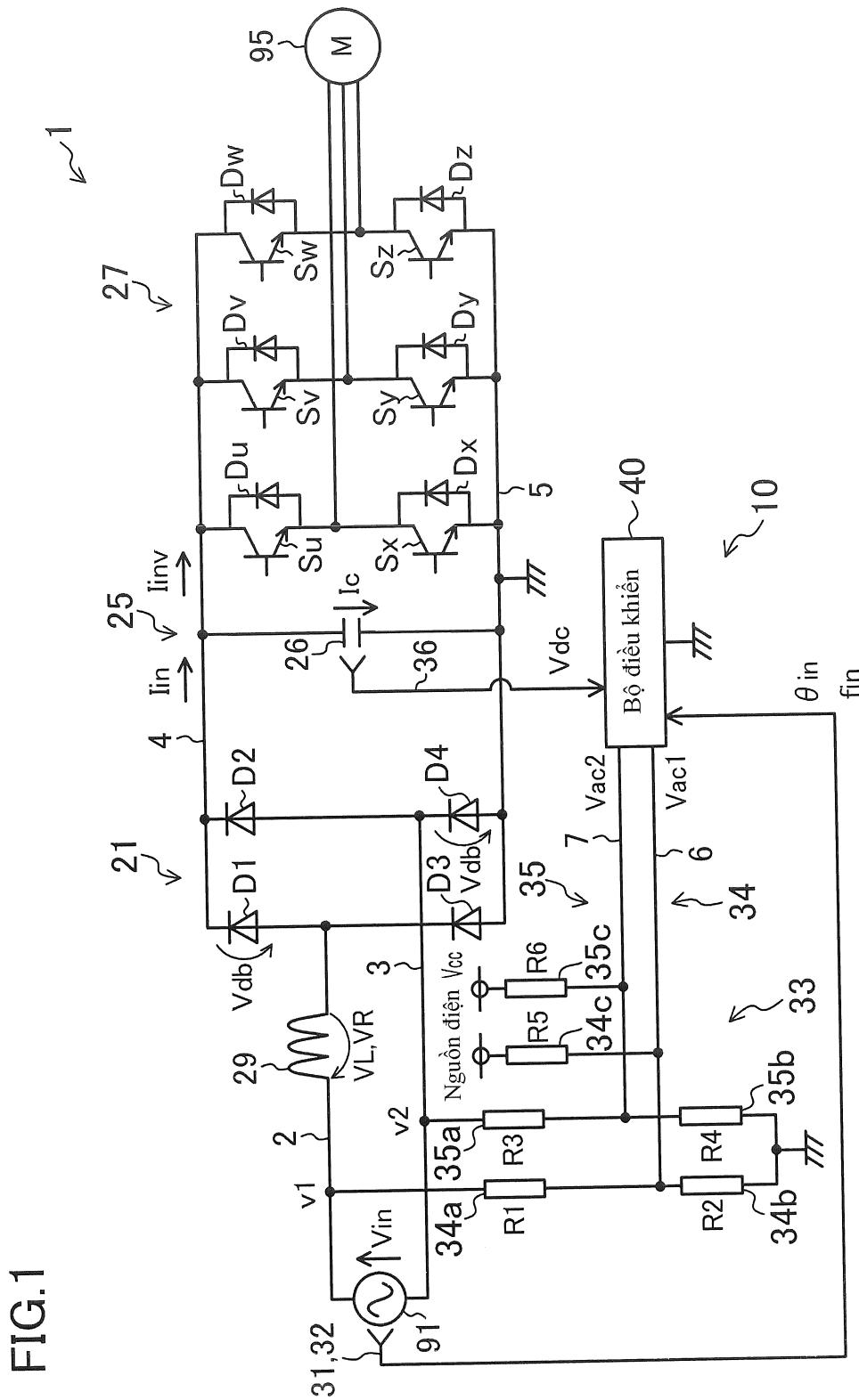
bước ước lượng thứ nhất bao gồm: thu nhận điện áp đi qua (VL) của bộ điện kháng (29) dựa trên các điện áp (Vac1, Vac2) tương quan với điện áp nguồn (Vin) của nguồn điện AC (91); và ước lượng dòng điện nguồn (Iin) dựa trên điện áp đi qua (VL);

hiệu chỉnh các độ khuếch đại của các điện áp (Vac1, Vac2) tương quan với điện áp nguồn (Vin) phát hiện được của nguồn điện AC (91) sao cho giá trị tương quan với giá trị trung bình tính trên một khoảng thời gian định trước của dòng điện nguồn ước lượng được (Iin) khớp với giá trị tương quan với giá trị trung bình tính trên một khoảng thời gian định trước của dòng điện (Iinv) theo hướng xả của tụ điện (26); và

bước ước lượng thứ hai bao gồm: thu nhận điện áp đi qua (VL) của bộ điện kháng (29) dựa trên các điện áp (Vac1, Vac2), với các độ khuếch đại được hiệu chỉnh, tương quan với điện áp nguồn (Vin) của nguồn điện AC (91); và ước lượng dòng điện nguồn (Iin) dựa trên điện áp đi qua (VL) thu nhận được của bộ điện kháng (29).

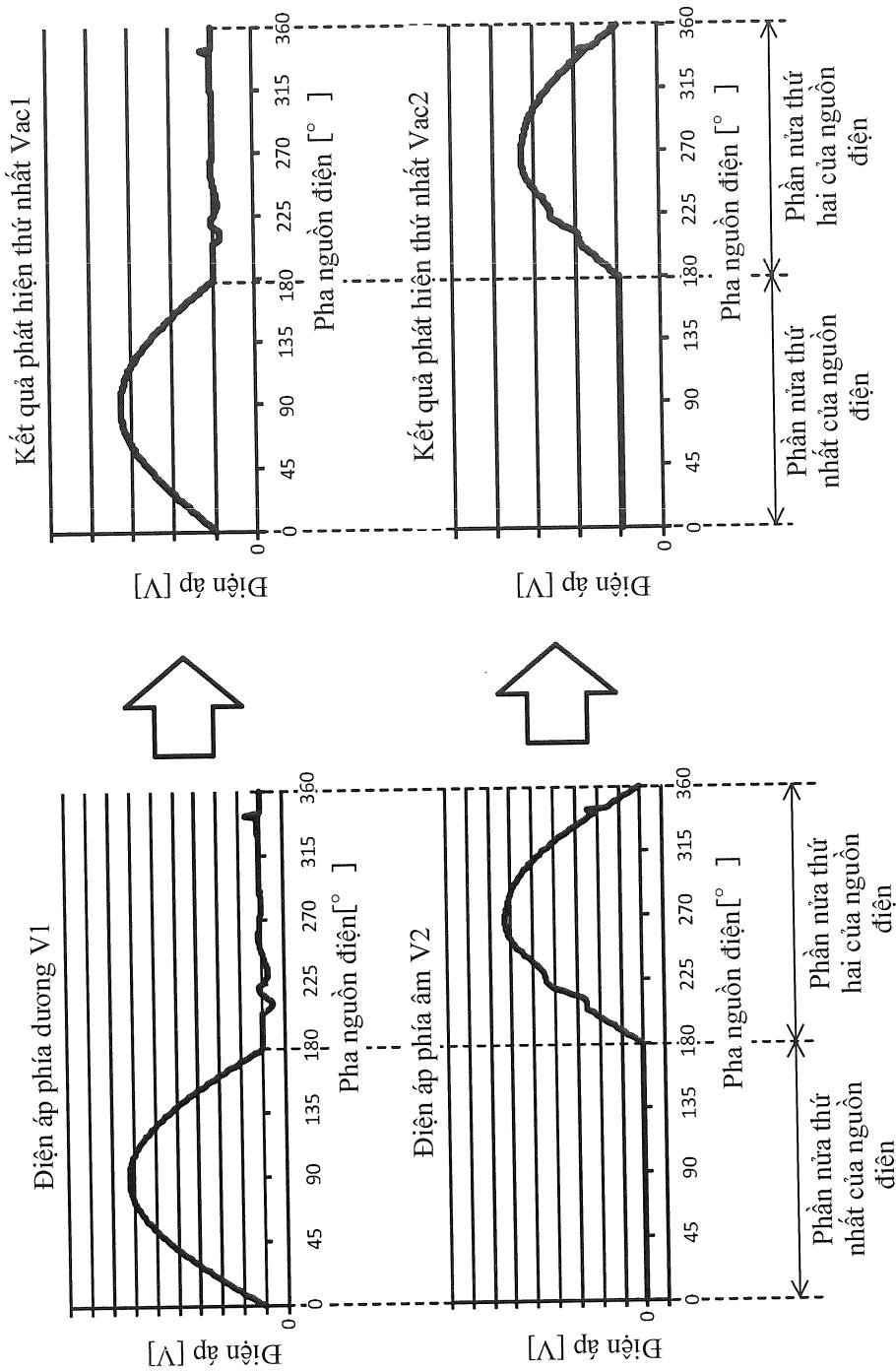
1 / 17

FIG. 1



2/17

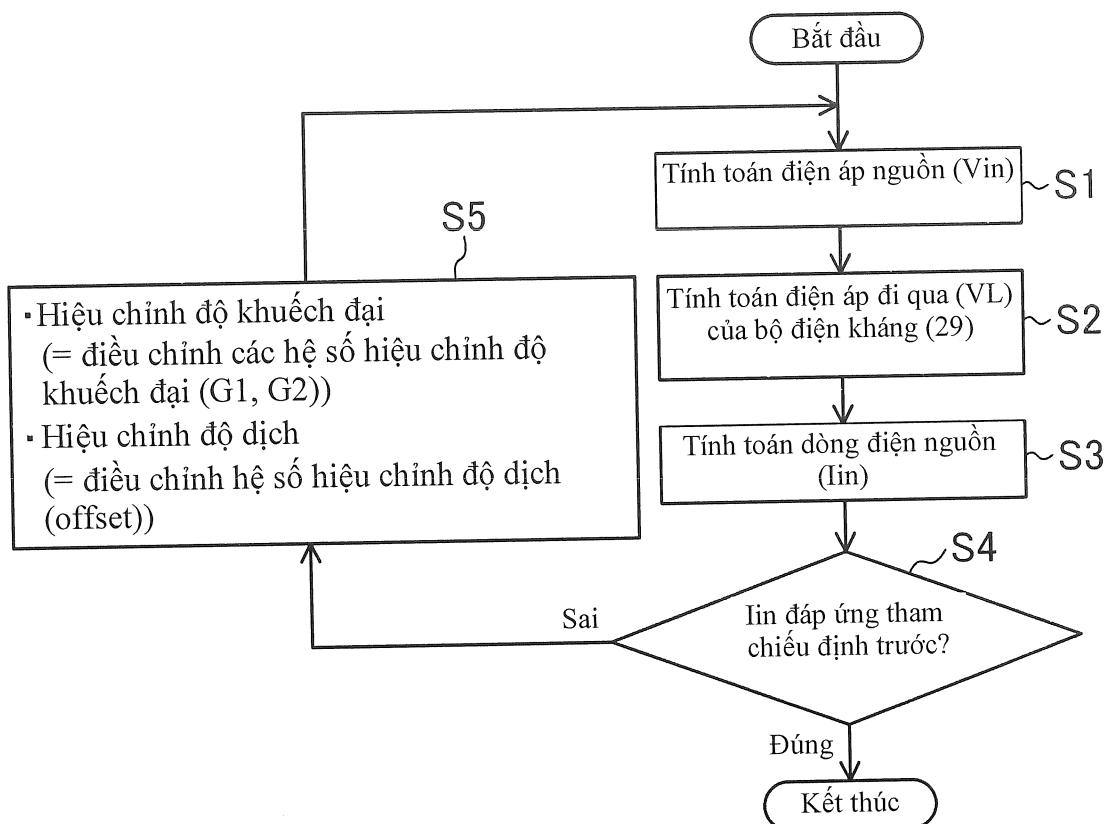
FIG.2



3/17

FIG.3

Toàn bộ tiến trình của quy trình được thực hiện bởi bộ điều khiển

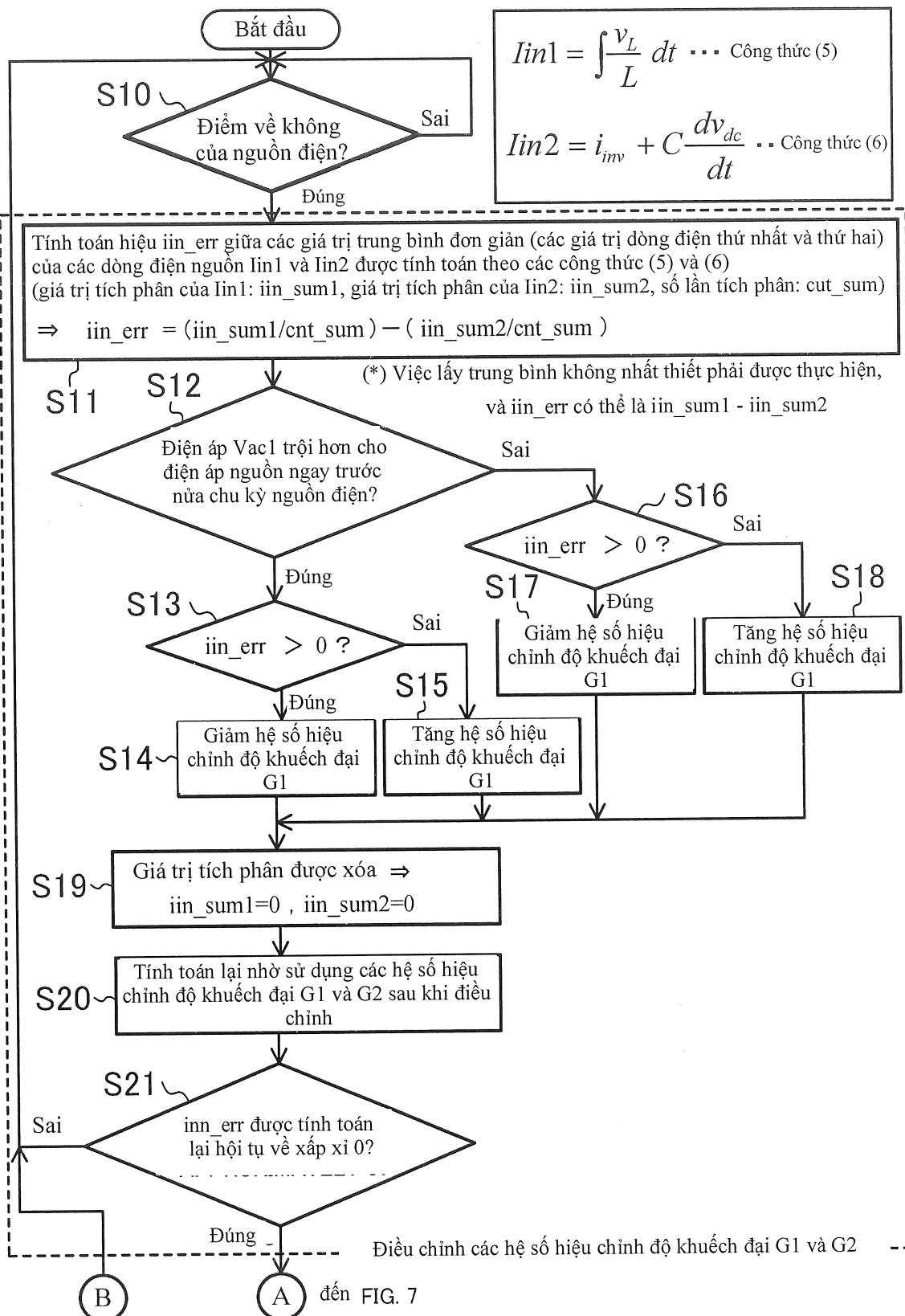


* I_{in} được sử dụng để điều khiển nghịch lưu

FIG.4

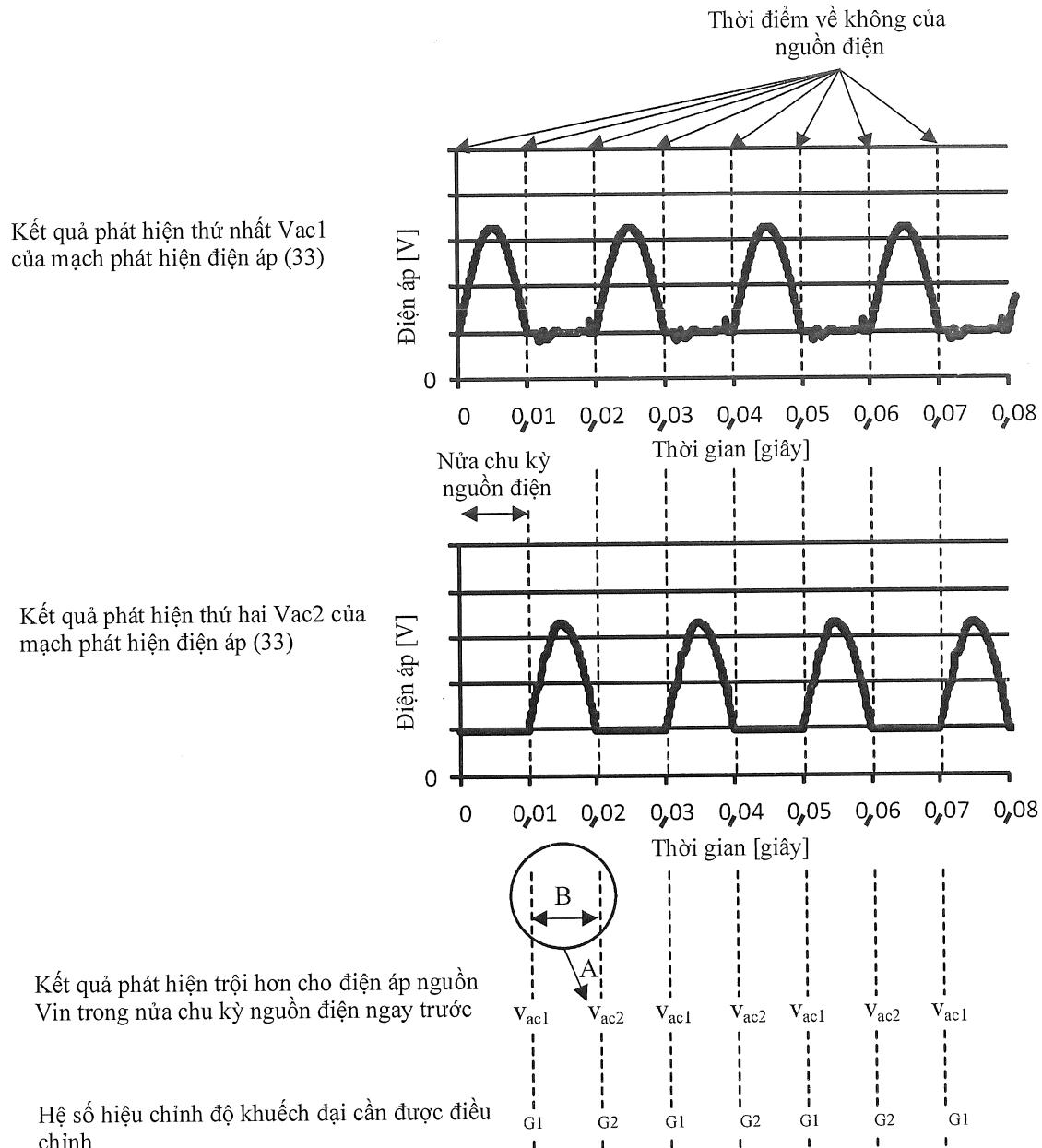
4/17

Tiến trình của việc điều chỉnh các hệ số hiệu chỉnh độ khuếch đại hệ số hiệu chỉnh độ dịch



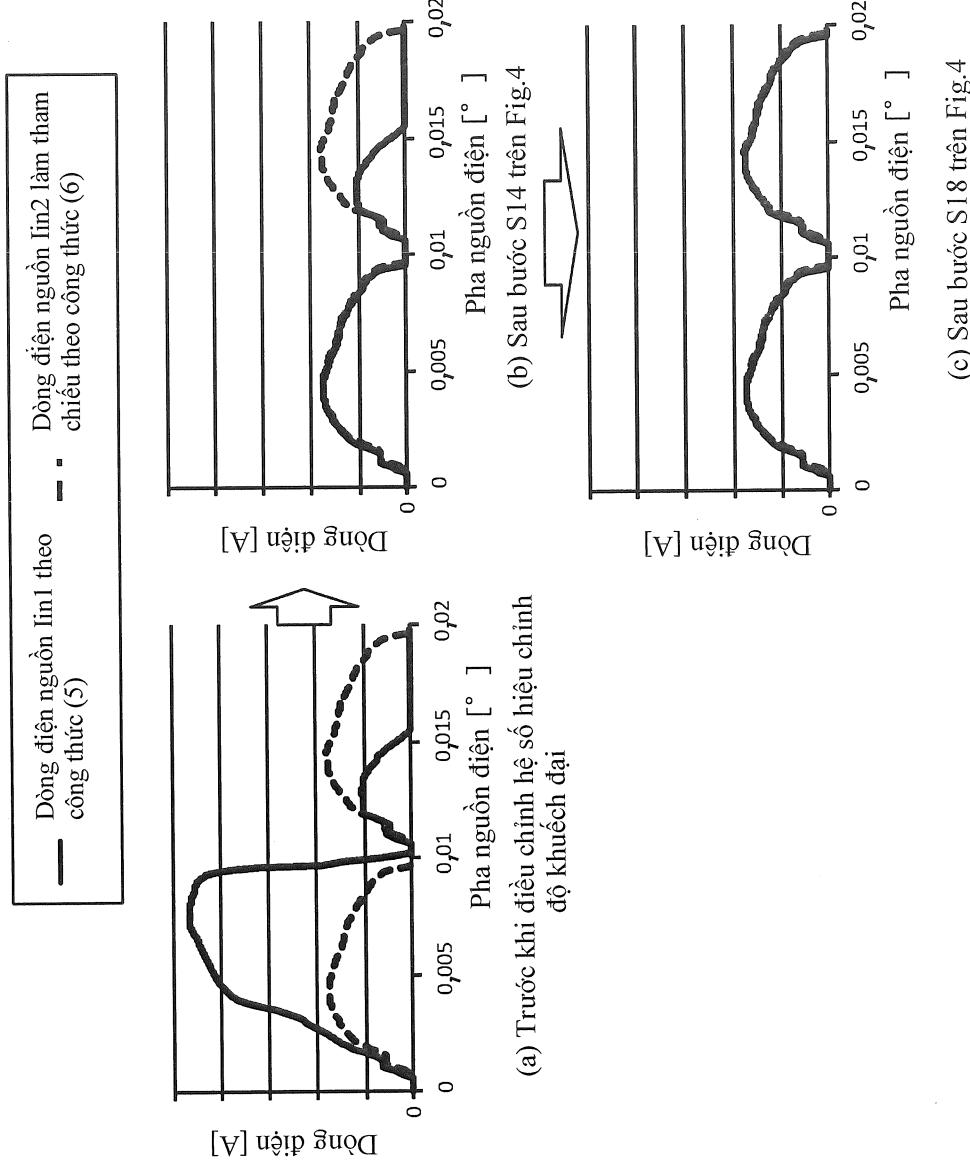
5/17

FIG.5



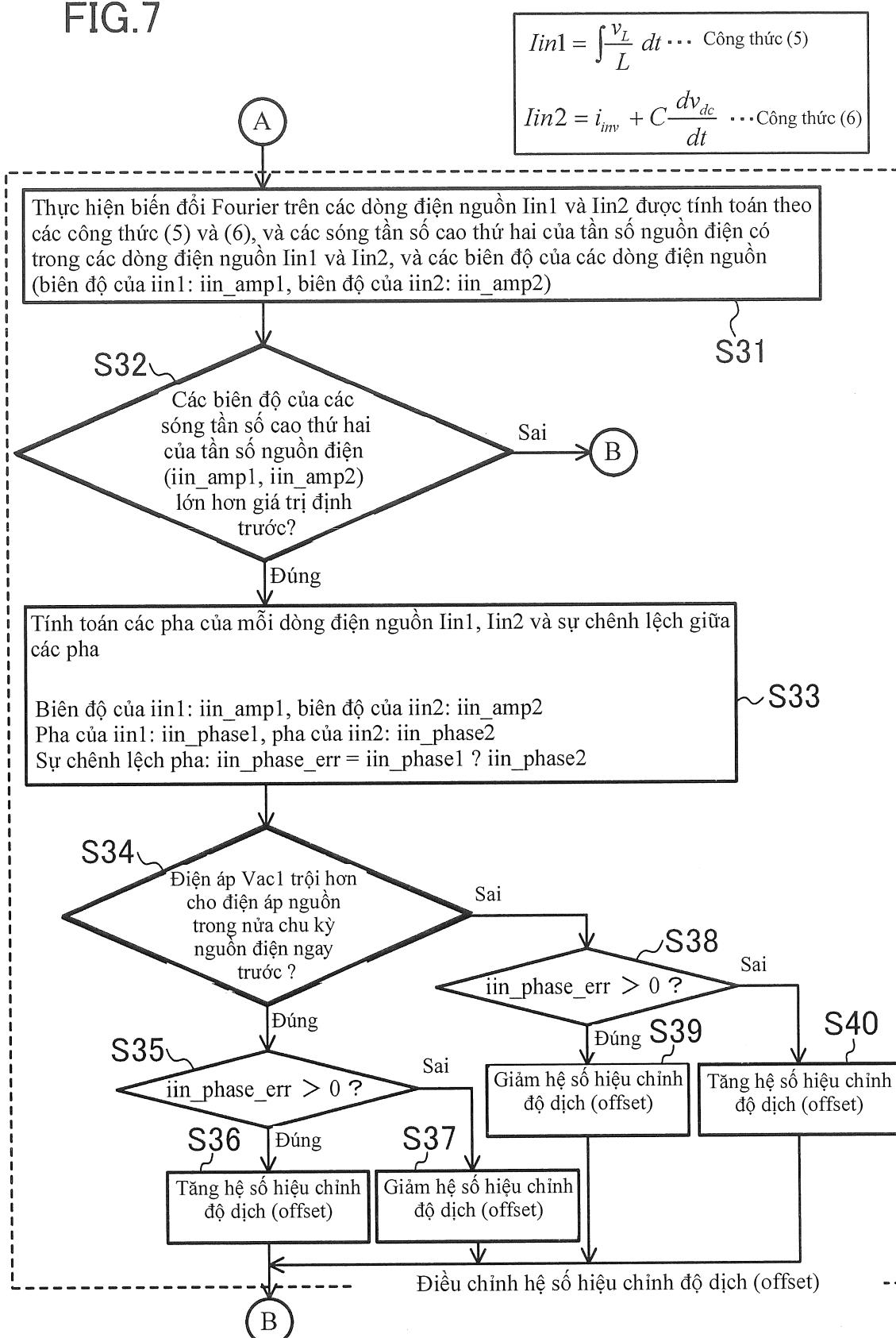
6/17

FIG.6



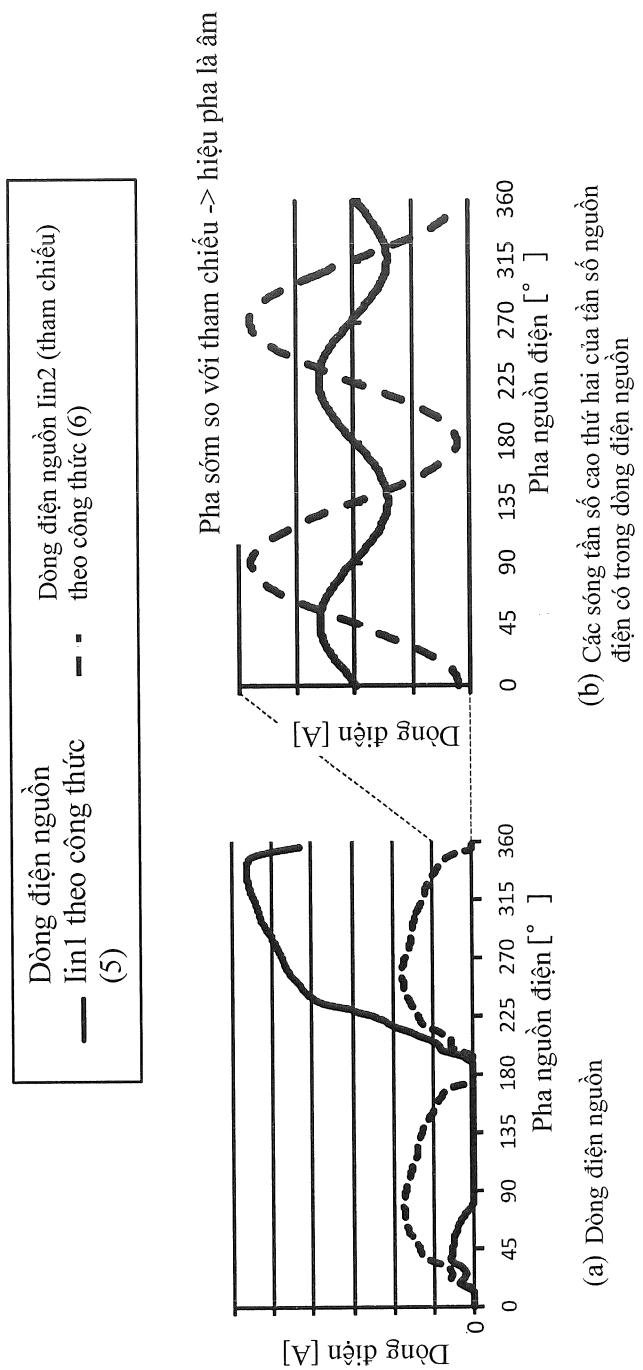
7/17

FIG.7



8/17

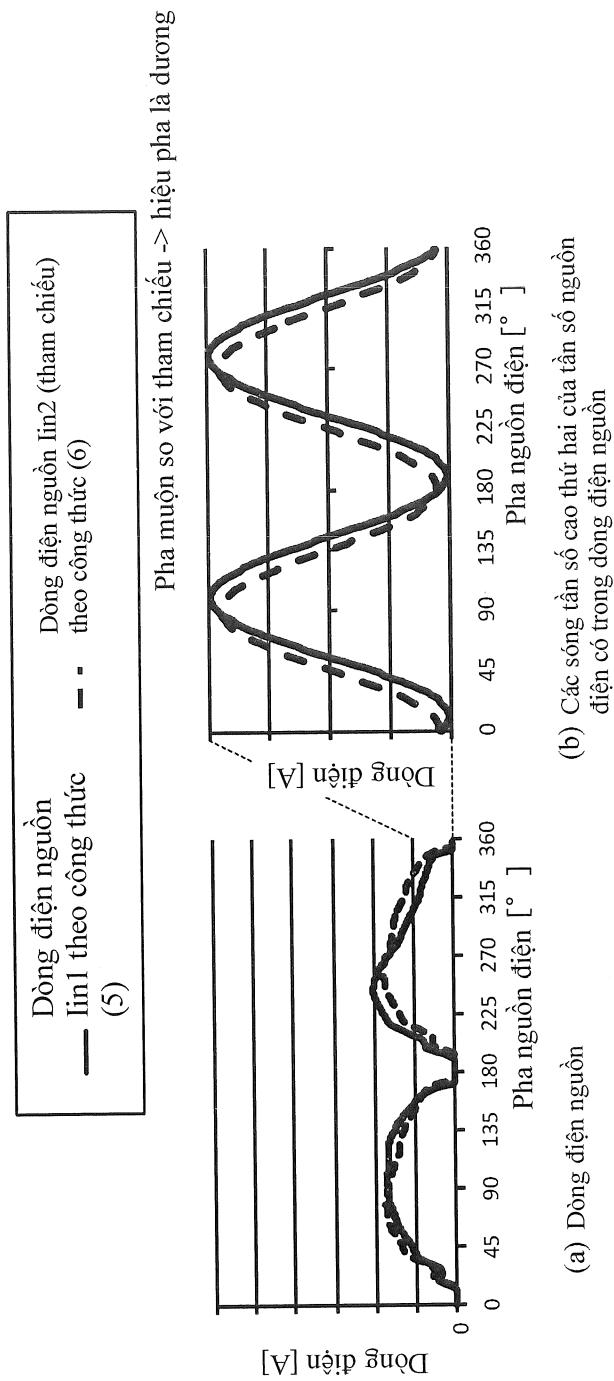
FIG.8



<Trước khi điều chỉnh hệ số hiệu chỉnh độ khuếch đại và hệ số hiệu chỉnh độ dịch>

9/17

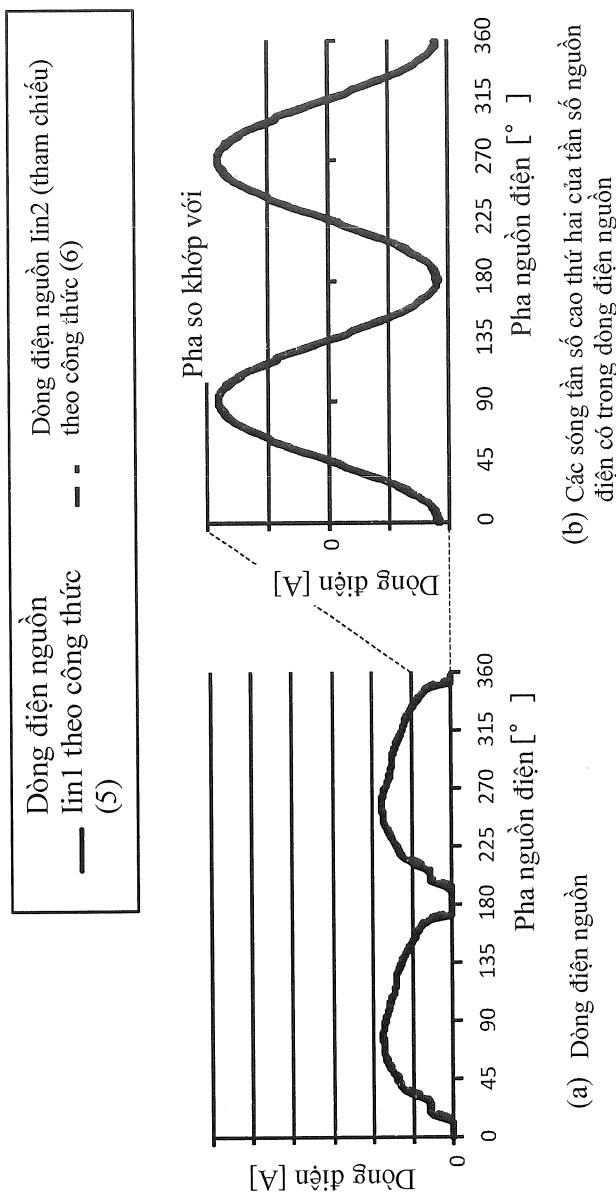
FIG.9



<Sau khi điều chỉnh hệ số hiệu chỉnh độ khuếch đại>

10/17

FIG.10

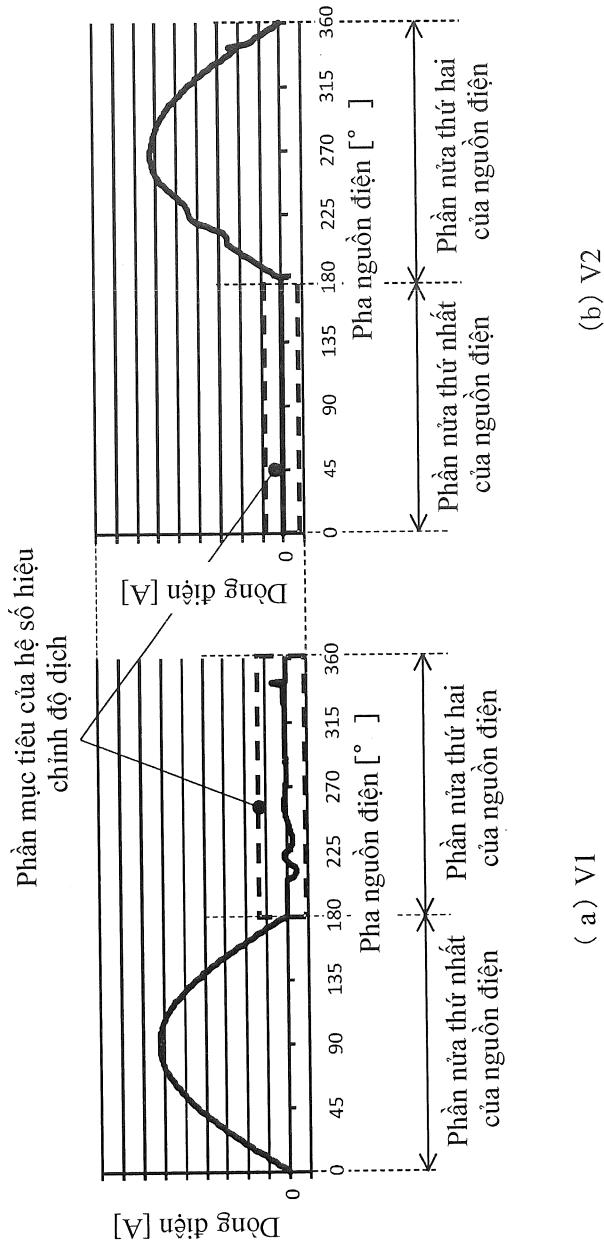


- (a) Dòng điện nguồn
(b) Các sóng tần số cao thứ hai của tần số nguồn điện có trong dòng điện nguồn

<Sau khi điều chỉnh hệ số hiệu chỉnh độ dịch>

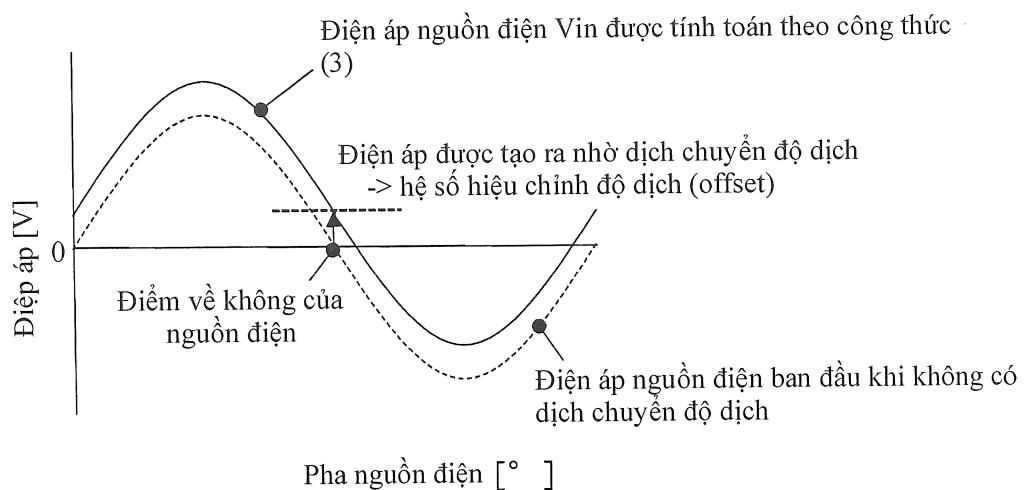
11/17

FIG. 11



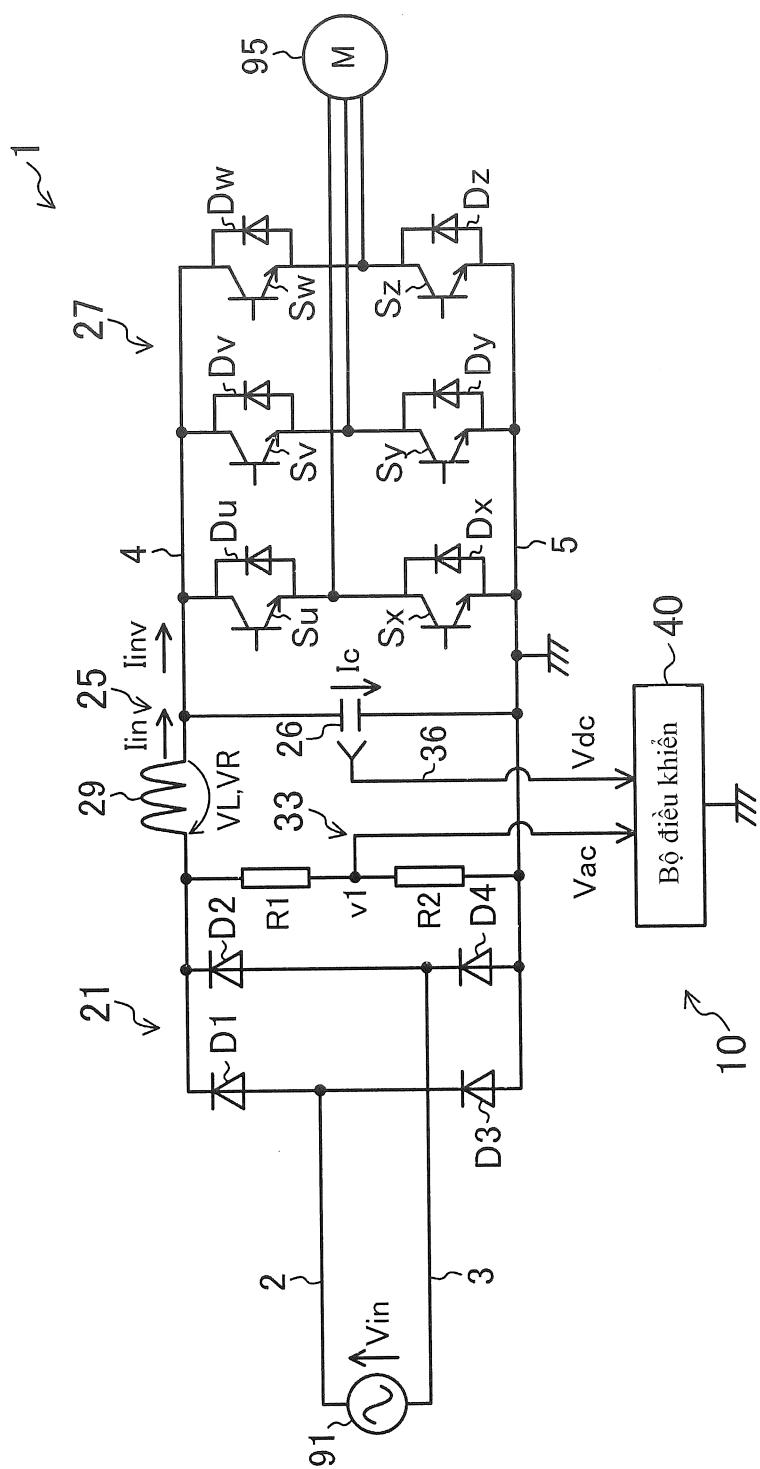
12/17

FIG.12



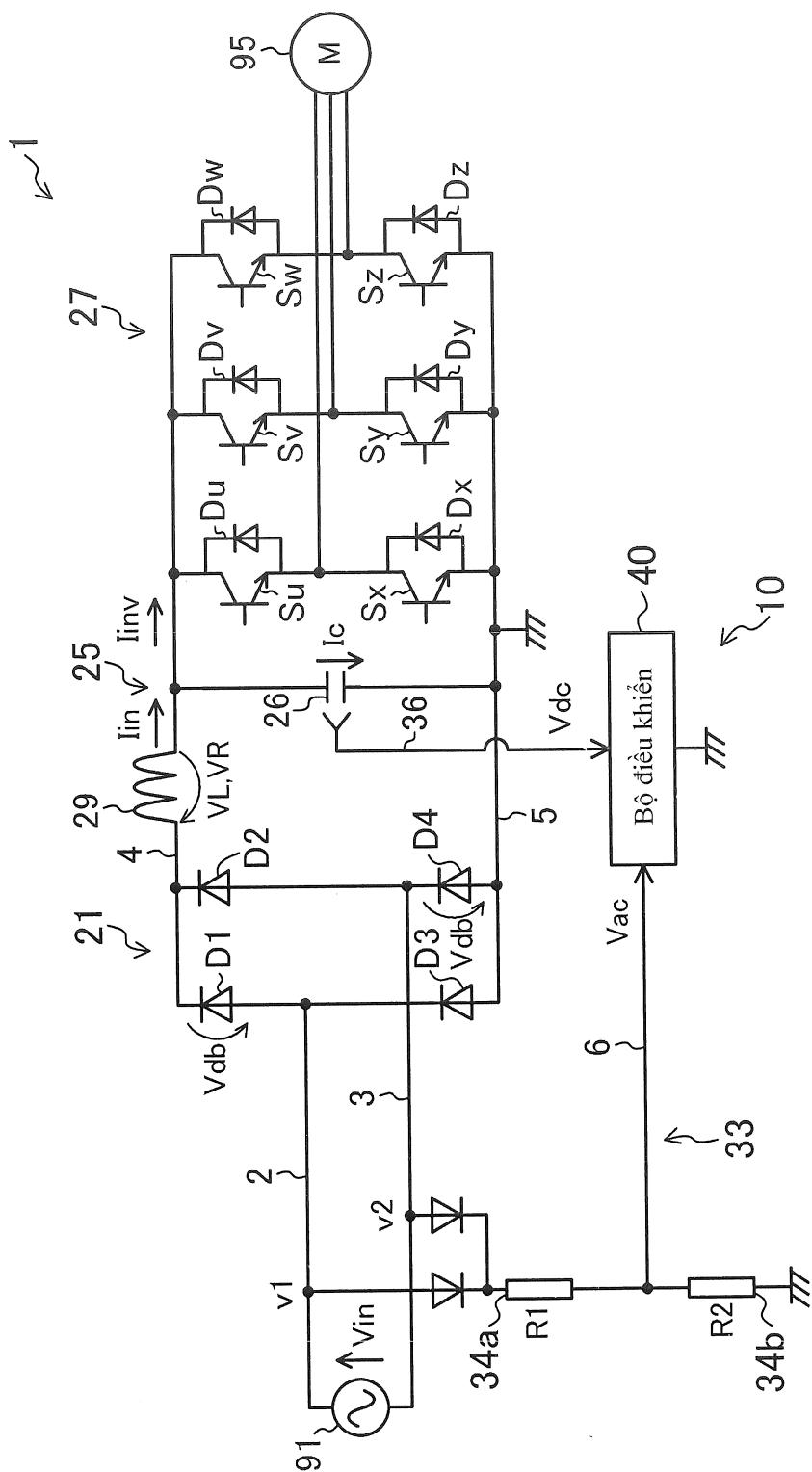
13/17

FIG.13



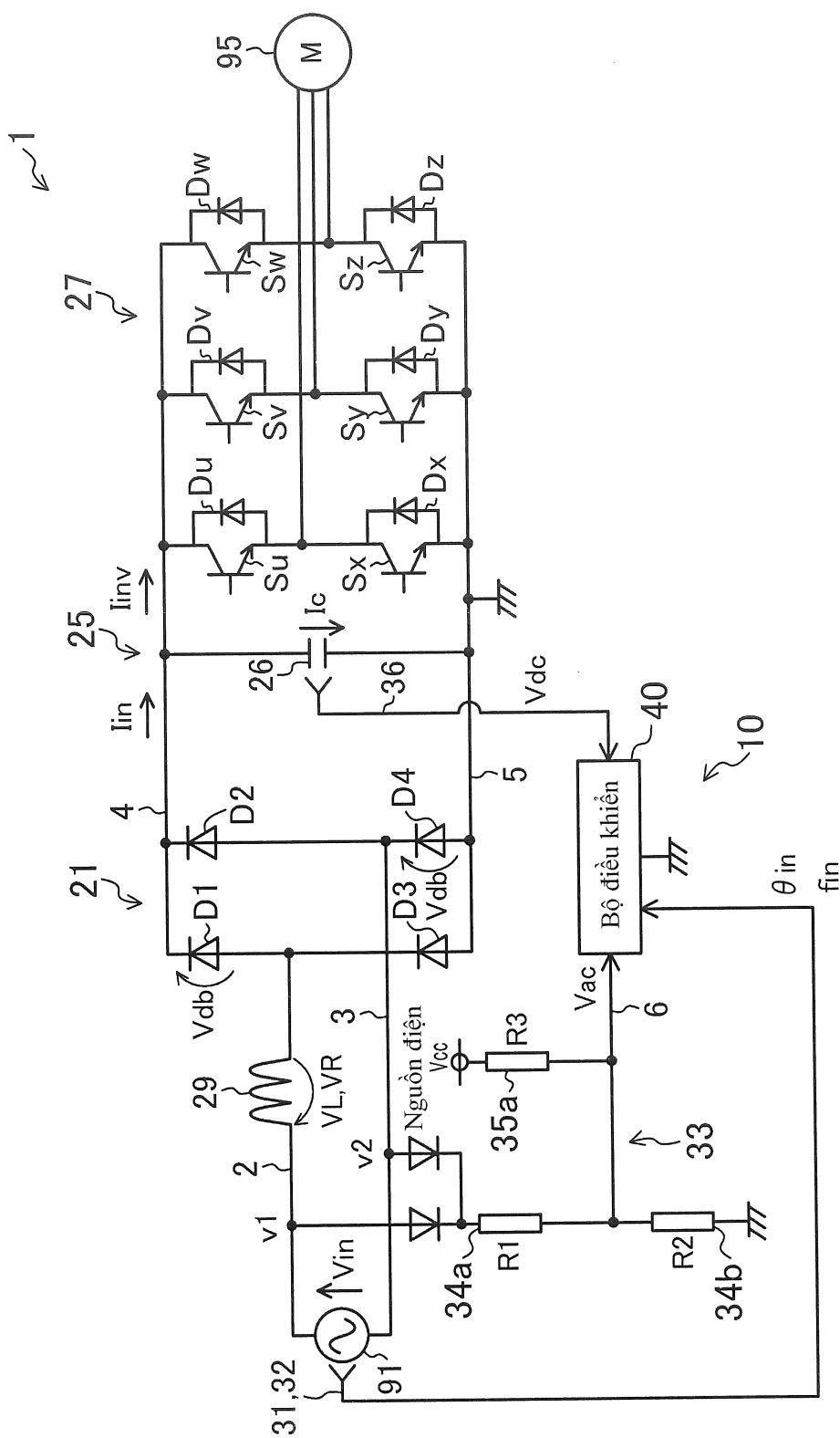
14/17

FIG. 1.4



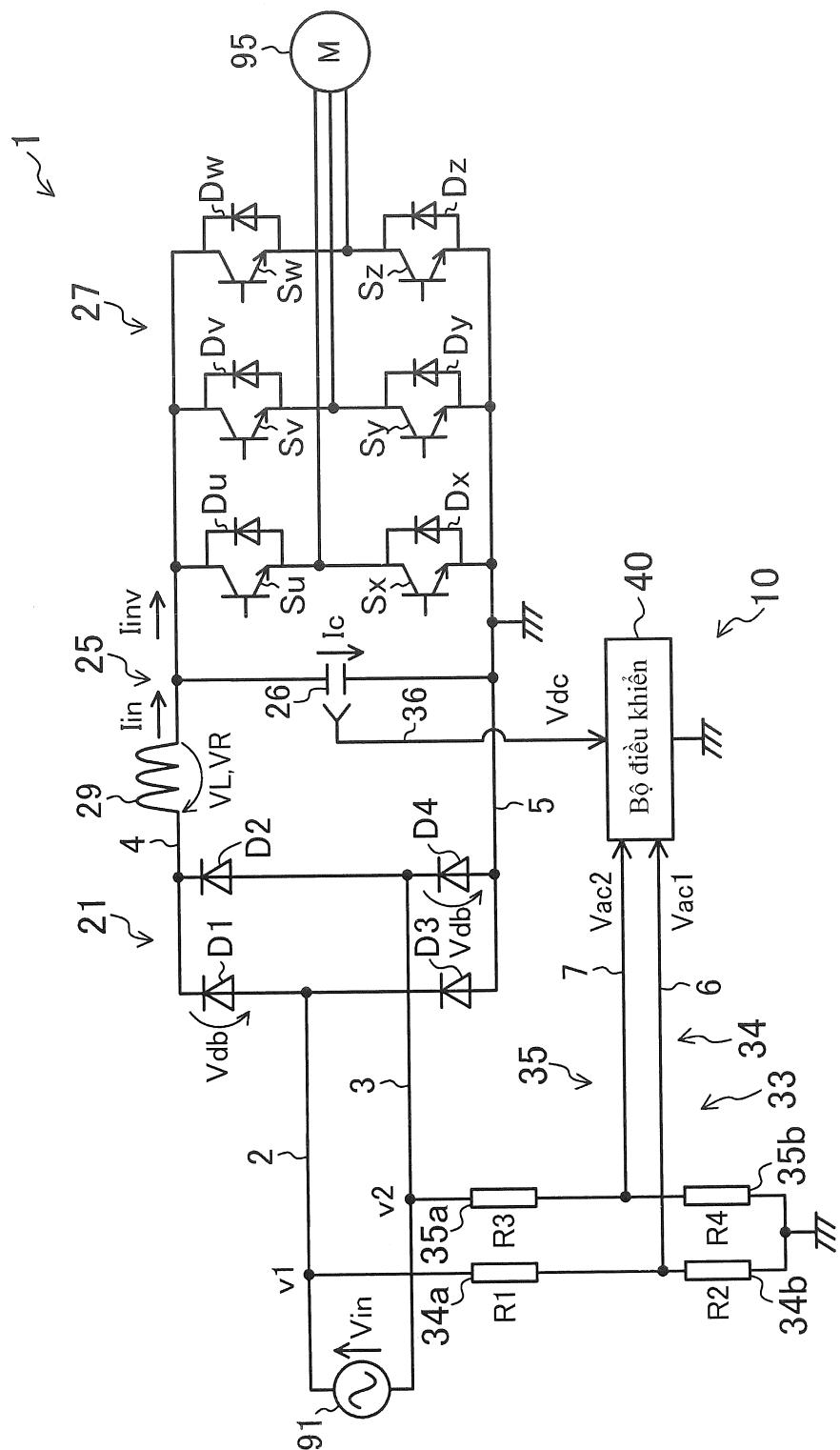
15/17

FIG.15



16/17

FIG. 16



17/17

FIG. 17

Mẫu hình mạch	Vị trí của bộ điện kháng	Vị trí phát hiện của mạch phát hiện điện áp	Hiệu chỉnh đổi với sút điện áp (2Vdb) ở điodt	Hiệu chỉnh đổi với sút điện áp (VR) ở bộ điện kháng	Điều chỉnh các hệ số hiệu chỉnh độ khuếch đại (G1, G2)	Điều chỉnh hệ số hiệu chỉnh độ dịch offset
Số 1	AC	AC	O	O	O	O
Số 2	DC	DC	X	O	O	X
Số 3	DC	AC	O	O	O	X
Số 4	AC	AC	O	O	O	O
Số 5	DC	AC	O	O	O	X

O : áp dụng
X : không áp dụng