



(12) BẢN MÔ TẢ SÁNG CHẾ THUỘC BẰNG ĐỘC QUYỀN SÁNG CHẾ

(19) Cộng hòa xã hội chủ nghĩa Việt Nam (VN)  
CỤC SỞ HỮU TRÍ TUỆ

(11)



1-0046258

(51)<sup>2020.01</sup> H01L 31/0216; H01L 31/18

(13) B

(21) 1-2021-03472

(22) 28/06/2019

(86) PCT/CN2019/093529 28/06/2019

(87) WO 2020/107887 04/06/2020

(30) 201821965911.8 27/11/2018 CN

(45) 26/05/2025 446

(43) 25/11/2021 404A

(73) JINGAO SOLAR CO., LTD. (CN)

Jinglong Street, Ningjin County, Xingtai city, Hebei 055550, China

(72) YIN, Haipeng (CN); SHAN, Wei (CN); TANG, Kun (CN).

(74) Công ty Luật TNHH Phạm và Liên danh (PHAM & ASSOCIATES)

(54) PIN MẶT TRỜI TINH THỂ SILIC, PHƯƠNG PHÁP CHẾ TẠO RA NÓ VÀ CỤM QUANG ĐIỆN

(21) 1-2021-03472

(57) Sáng chế liên quan đến lĩnh vực kỹ thuật pin mặt trời, và đến pin mặt trời tinh thể silic và phương pháp chế tạo ra nó, và môđun quang điện. Pin mặt trời tinh thể silic bao gồm chất nền tinh thể silic, lớp thụ động hóa được bố trí trên chất nền tinh thể silic và that được bố trí có các lỗ xuyên, lớp thu thập hạt tải được bố trí trên lớp thụ động hóa, và các điện cực mà tiếp xúc với lớp thu thập hạt tải; lớp thu thập hạt tải tiếp xúc với chất nền tinh thể silic bằng các lỗ xuyên trên lớp thụ động hóa. Trong pin mặt trời tinh thể silic được mô tả, các lỗ xuyên được bố trí trên lớp thụ động hóa, và lớp thu thập hạt tải tiếp xúc với chất nền tinh thể silic bằng các lỗ xuyên trên lớp thụ động hóa. Trên cơ sở đảm bảo hiệu quả thụ động hóa bề mặt tốt, các hạt tải có thể đi qua các mặt tiếp xúc ở nơi mà chất nền tinh thể silic và lớp thu thập hạt tải tiếp xúc và được nối bởi các điện cực, nhờ vậy đạt được truyền tải hạt tải hiệu quả hơn, làm giảm điện trở nối tiếp của pin mặt trời tinh thể silic, cải thiện hệ số điền đầy của pin mặt trời tinh thể silic, và cải thiện hiệu suất chuyển đổi quang điện của pin mặt trời tinh thể silic.

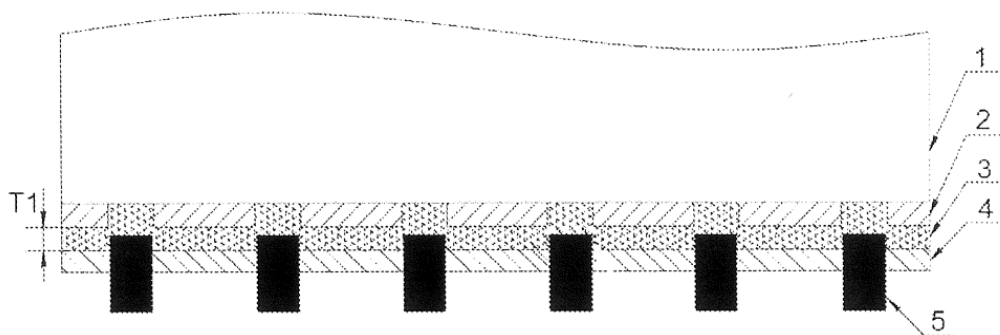


Fig.2

### **Lĩnh vực kỹ thuật được đề cập**

Sáng chế liên quan đến lĩnh vực kỹ thuật pin mặt trời, cụ thể là đến pin mặt trời tinh thể silic, phương pháp chế tạo ra nó, và môđun quang điện.

### **Tình trạng kỹ thuật của sáng chế**

Sản xuất điện quang điện là phương pháp sản xuất điện chuyển đổi năng lượng mặt trời thành năng lượng điện bằng cách sử dụng các diot nối P-N diện tích rộng. Đó là phương pháp sản xuất điện sạch, bền vững và tương đối hiệu quả về chi phí. Diot nối P-N đã nêu được gọi là pin mặt trời. Pin mặt trời tinh thể silic là pin mặt trời được sử dụng rộng rãi. Hiệu suất chuyển đổi quang điện của pin mặt trời tinh thể silic phụ thuộc vào nồng độ hạt tải thiểu số bên trong nó. Sự tái hợp và hủy của các hạt tải thiểu số sẽ gây ra mất điện áp và dòng điện của pin mặt trời tinh thể silic, nhờ vậy làm giảm hiệu suất chuyển đổi quang điện của pin mặt trời tinh thể silic. Đối với pin mặt trời tinh thể silic, khiếm khuyết trên bề mặt chất nền tinh thể silic là tâm điểm tái hợp nghiêm trọng. Thường cần phải bố trí kết cấu thụ động hóa giữa bề mặt chất nền tinh thể silic và điện cực để thụ động hóa bề mặt chất nền tinh thể silic, để giảm tốc độ tái hợp của các hạt tải thiểu số trên bề mặt chất nền tinh thể silic, và để cải thiện hiệu suất chuyển đổi quang điện của pin mặt trời tinh thể silic.

Pin mặt trời tinh thể silic có kết cấu tiếp xúc thụ động oxy hóa dạng hàm được đề xuất trong lĩnh vực kỹ thuật liên quan (như được thể hiện trên FIG.1), mà bao gồm chất nền tinh thể silic 1', lớp thụ động hóa dạng hàm 2' được bố trí trên chất nền tinh thể silic 1', lớp thu thập hạt tải 3' được bố trí trên lớp thụ động hóa dạng hàm 2', và điện cực 5' mà tiếp xúc thuận trở với lớp thu thập hạt tải 3'. Pin mặt trời tinh thể silic với kết cấu như vậy có thể giải quyết hiệu quả vấn đề thụ động hóa giữa bề mặt chất nền tinh thể silic 1' và điện cực 5'.

Tuy nhiên, lớp thụ động hóa dạng hàm không thể đạt được hiệu quả truyền tải hạt tải, mà tạo ra kết quả là điện trở nối tiếp cao của pin mặt trời tinh thể silic và ảnh hưởng đến hiệu suất chuyển đổi quang điện của pin mặt trời tinh thể silic.

### **Bản chất kỹ thuật của sáng chế**

Các phương án của sáng chế đề xuất pin mặt trời tinh thể silic, phương pháp chế tạo ra nó, và môđun quang điện, mà có thể giải quyết các vấn đề nêu trên về điện trở nối tiếp cao của pin mặt trời tinh thể silic và hiệu suất chuyển đổi quang điện không đạt yêu cầu.

Cụ thể là, phương án bao gồm các giải pháp kỹ thuật dưới đây.

Theo khía cạnh thứ nhất, phương án của sáng chế đề xuất pin mặt trời tinh thể silic, có:

chất nền tinh thể silic,

lớp thụ động hóa được bố trí trên chất nền tinh thể silic và có các lỗ xuyên,

lớp thu thập hạt tải được bố trí trên lớp thụ động hóa, và,

điện cực tiếp xúc với lớp thu thập hạt tải;

mà tại đó, lớp thu thập hạt tải tiếp xúc với chất nền tinh thể silic qua lỗ xuyên trong lớp thụ động hóa.

Tùy chọn, theo hướng song song với bề mặt chất nền tinh thể silic, lỗ xuyên có mặt cắt dạng thẳng, tròn hoặc đa giác.

Tùy chọn, cụm các lỗ xuyên được bố trí trên lớp thụ động hóa.

Tùy chọn, điện cực có phản tương ứng với lỗ xuyên trên lớp thụ động hóa.

Tùy chọn, lớp thụ động hóa là lớp oxit.

Tùy chọn, chiều dày của lớp thụ động hóa là 0,3nm đến 100nm.

Tùy chọn, lớp thu thập hạt tải là lớp silic pha tạp.

Tùy chọn, lớp thu thập hạt tải là lớp silic đa tinh thể hoặc lớp silicon vô định hình pha tạp.

Tùy chọn, chiều dày của lớp thu thập hạt tải là 30nm đến 500nm.

Tùy chọn, pin mặt trời tinh thể silic hơn nữa bao gồm: lớp chống phản xạ được bố trí trên lớp thu thập hạt tải; điện cực đi qua lớp chống phản xạ và tiếp xúc với lớp thu thập hạt tải.

Theo khía cạnh thứ hai, phương án của sáng chế đề xuất pin mặt trời tinh thể silic khác, bao gồm:

chất nền tinh thể silic,

lớp thụ động hóa được bố trí trên một mặt của chất nền tinh thể silic và có các lỗ xuyên,

lớp thu thập hạt tải được bố trí trên lớp thụ động hóa,

điện cực thứ nhất tiếp xúc với lớp thu thập hạt tải,

lớp pha tạp được bố trí trên mặt khác của chất nền tinh thể silic, và,

điện cực thứ hai tiếp xúc với lớp pha tạp;

mà tại đó, lớp thu thập hạt tải tiếp xúc với chất nền tinh thể silic qua lỗ xuyên trong lớp thụ động hóa;

lớp thu thập hạt tải có kiểu dẫn điện ngược lại với kiểu của lớp pha tạp.

Tùy chọn, theo hướng song song với bề mặt chất nền tinh thể silic, lỗ xuyên có mặt cắt dạng thẳng, tròn hoặc đa giác.

Tùy chọn, cụm các lỗ xuyên được bố trí trên lớp thụ động hóa.

Tùy chọn, điện cực có phản tương ứng với lỗ xuyên trên lớp thụ động hóa.

Tùy chọn, lớp thụ động hóa là lớp oxit.

Tùy chọn, chiều dày của lớp thụ động hóa là 0,3nm đến 100nm.

Tùy chọn, lớp thu thập hạt tải là lớp silic pha tạp.

Tùy chọn, lớp thu thập hạt tải là lớp silic đa tinh thể hoặc lớp silicon vô định hình pha tạp.

Tùy chọn, chiều dày của lớp thu thập hạt tải là 30nm đến 500nm.

Tùy chọn, pin mặt trời tinh thể silic hơn nữa bao gồm: lớp chống phản xạ thứ nhất được bố trí trên lớp thu thập hạt tải, và/hoặc lớp chống phản xạ thứ hai được bố trí trên lớp pha tạp; điện cực thứ nhất tiếp xúc với lớp thu thập hạt tải thông qua lớp chống phản xạ thứ nhất, và điện cực thứ hai tiếp xúc với lớp pha tạp thông qua lớp chống phản xạ thứ hai.

Theo khía cạnh thứ ba, các phương án của sáng chế hơn nữa đề xuất pin mặt trời tinh thể silic khác, bao gồm:

chất nền tinh thể silic,

lớp thụ động hóa thứ nhất được bố trí trên một mặt của chất nền tinh thể silic và có các lỗ xuyên,

lớp thu thập hạt tải thứ nhất được bố trí trên lớp thụ động hóa thứ nhất,

điện cực thứ nhất tiếp xúc với lớp thu thập hạt tải thứ nhất,

lớp thụ động hóa thứ hai được bố trí trên mặt khác của chất nền tinh thể silic và có các lỗ xuyên,

lớp thu thập hạt tải thứ hai được bố trí trên lớp thụ động hóa thứ hai, và, điện cực thứ hai tiếp xúc với lớp thu thập hạt tải thứ hai;

mà tại đó, lớp thu thập hạt tải thứ nhất tiếp xúc với chất nền tinh thể silic qua lỗ xuyên trên lớp thụ động hóa thứ nhất; lớp thu thập hạt tải thứ hai tiếp xúc với chất nền tinh thể silic qua lỗ xuyên trên lớp thụ động hóa thứ hai;

lớp thu thập hạt tải thứ nhất có kiểu dẫn điện ngược lại với kiểu của lớp thu thập hạt tải thứ hai.

Tùy chọn, theo hướng song song với bề mặt chất nền tinh thể silic, lỗ xuyên có mặt cắt dạng thẳng, tròn hoặc đa giác.

Tùy chọn, cả lớp thụ động hóa thứ nhất và lớp thụ động hóa thứ hai được bố trí có cụm các lỗ xuyên.

Tùy chọn, điện cực thứ nhất có phần tương ứng với lỗ xuyên trên lớp thụ động hóa thứ nhất; điện cực thứ hai có phần tương ứng với lỗ xuyên trên lớp thụ động hóa thứ hai.

Tùy chọn, lớp thụ động hóa thứ nhất là lớp oxit, và lớp thụ động hóa thứ hai là lớp oxit.

Tùy chọn, chiều dày của lớp thụ động hóa thứ nhất là 0,3nm đến 100nm, và chiều dày của lớp thụ động hóa thứ hai là 0,3nm đến 100nm.

Tùy chọn, lớp thu thập hạt tải thứ nhất là lớp silic pha tạp, và lớp thu thập hạt tải thứ hai là lớp silic pha tạp.

Tùy chọn, lớp thu thập hạt tải thứ nhất là lớp silic đa tinh thể hoặc lớp silicon vô định hình pha tạp, và lớp thu thập hạt tải thứ hai là lớp silic đa tinh thể hoặc lớp silicon vô định hình pha tạp.

Tùy chọn, chiều dày của lớp thu thập hạt tải thứ nhất là 30nm đến 500nm, và chiều dày của lớp thu thập hạt tải thứ hai là 30nm đến 500nm.

Tùy chọn, pin mặt trời tinh thể silic hơn nữa bao gồm: lớp chống phản xạ thứ nhất được bố trí trên lớp thu thập hạt tải thứ nhất, và/hoặc lớp chống phản xạ thứ hai được bố trí trên lớp thu thập hạt tải thứ hai; điện cực thứ nhất đi qua lớp chống phản xạ thứ nhất và tiếp xúc với lớp thu thập hạt tải thứ nhất, và điện cực thứ hai đi qua

lớp chống phản xạ thứ hai và tiếp xúc với lớp thu thập hạt tải thứ hai.

Theo khía cạnh thứ tư, các phương án của sáng chế còn đề xuất pin mặt trời tinh thể silic khác, bao gồm:

chất nền tinh thể silic,

lớp thụ động hóa được bố trí trên một mặt của chất nền tinh thể silic và có các lỗ xuyên,

lớp thu thập hạt tải được bố trí trên lớp thụ động hóa và có vùng thứ nhất và vùng thứ hai có các kiểu dẫn điện ngược lại,

điện cực thứ nhất tiếp xúc với vùng thứ nhất của lớp thu thập hạt tải,

điện cực thứ hai tiếp xúc với vùng thứ hai của lớp thu thập hạt tải, và,

lớp pha tạp được bố trí trên mặt khác của chất nền tinh thể silic;

mà tại đó, lớp thu thập hạt tải tiếp xúc với chất nền tinh thể silic qua lỗ xuyên trên lớp thụ động hóa;

Kiểu dẫn điện của lớp pha tạp giống với kiểu của chất nền tinh thể silic.

Tùy chọn, lớp thu thập hạt tải có cụm vùng thứ nhất và cụm vùng thứ hai, và cụm vùng thứ nhất và cụm vùng thứ hai được bố trí xen kẽ.

Tùy chọn, theo hướng song song với bề mặt chất nền tinh thể silic, lỗ xuyên có mặt cắt dạng thẳng, tròn hoặc đa giác.

Tùy chọn, cụm các lỗ xuyên được bố trí trên lớp thụ động hóa.

Tùy chọn, điện cực thứ nhất có phần tương ứng với lỗ xuyên trên lớp thụ động hóa, và điện cực thứ hai có phần tương ứng với lỗ xuyên trên lớp thụ động hóa,

Tùy chọn, lớp thụ động hóa là lớp oxit.

Tùy chọn, chiều dày của lớp thụ động hóa là 0,3nm đến 100nm.

Tùy chọn, lớp thu thập hạt tải là lớp silic pha tạp.

Tùy chọn, lớp thu thập hạt tải là lớp silic đa tinh thể hoặc lớp silicon vô định hình pha tạp.

Tùy chọn, chiều dày của lớp thu thập hạt tải là 30nm đến 500nm.

Tùy chọn, pin mặt trời tinh thể silic hơn nữa bao gồm: lớp chống phản xạ thứ nhất được bố trí trên lớp thu thập hạt tải, và/hoặc lớp chống phản xạ thứ hai được bố trí trên lớp pha tạp; điện cực thứ nhất đi qua lớp chống phản xạ thứ nhất và tiếp xúc với vùng thứ nhất của lớp thu thập hạt tải, và điện cực thứ hai đi qua lớp chống phản

xạ thứ hai và tiếp xúc với vùng thứ hai của lớp thu thập hạt tải.

Theo khía cạnh thứ năm, các phương án của sáng chế đề xuất phương pháp chế tạo pin mặt trời tinh thể silic, bao gồm:

bố trí chất nền tinh thể silic;

lớp thụ động hóa được bố trí trên chất nền tinh thể silic và có các lỗ xuyên;

Chế tạo lớp thu thập hạt tải trên lớp thụ động hóa và trên phần chất nền tinh thể silic tương ứng với lỗ xuyên của lớp thụ động hóa;

chế tạo điện cực tiếp xúc với lớp thu thập hạt tải.

Tùy chọn, phương pháp chế tạo hơn nữa bao gồm: chế tạo lớp chống phản xạ trên lớp thu thập hạt tải.

Tùy chọn, lớp thụ động hóa có các lỗ xuyên được tạo ra trên chất nền tinh thể silic, bao gồm:

lớp thụ động hóa được tạo ra trên chất nền tinh thể silic;

Mở lỗ xuyên trên lớp thụ động hóa.

Tùy chọn, lớp thu thập hạt tải được tạo ra trên lớp thụ động hóa và trên phần chất nền tinh thể silic tương ứng với các lỗ xuyên của lớp thụ động hóa, bao gồm:

Ở môi trường mà trong đó nguồn pha tạp tồn tại, lớp silic pha tạp được tạo ra trên lớp thụ động hóa và trên phần chất nền tinh thể silic đối diện với các lỗ xuyên của lớp thụ động hóa;

hoặc,

bố trí lớp silic thuần trên lớp thụ động hóa và phần chất nền tinh thể silic tương ứng với lỗ xuyên của lớp thụ động hóa;

chế tạo lớp silic pha tạp bằng cách pha tạp lớp silic thuần.

Theo khía cạnh thứ sáu, các phương án của sáng chế phương pháp khác để chế tạo pin mặt trời tinh thể silic, bao gồm:

bố trí chất nền tinh thể silic,

chế tạo lớp thụ động hóa trên một mặt của chất nền tinh thể silic và có các lỗ xuyên,

chế tạo lớp thu thập hạt tải trên lớp thụ động hóa và trên phần chất nền tinh thể silic tương ứng với lỗ xuyên của lớp thụ động hóa;

chế tạo lớp pha tạp có kiểu dẫn điện ngược lại với kiểu của lớp thu thập hạt tải

trên mặt khác của chất nền tinh thể silic,

chế tạo điện cực thứ nhất tiếp xúc với lớp thu thập hạt tải,

chế tạo điện cực thứ hai tiếp xúc với lớp pha tạp.

Tùy chọn, phương pháp chế tạo hơn nữa bao gồm:

chế tạo lớp chống phản xạ thứ nhất trên lớp thu thập hạt tải;

chế tạo lớp chống phản xạ thứ hai trên lớp pha tạp.

Tùy chọn, lớp thụ động hóa được bố trí trên chất nền tinh thể silic và có các lỗ xuyên bao gồm:

chế tạo lớp thụ động hóa trên chất nền tinh thể silic;

Mở lỗ xuyên trên lớp thụ động hóa.

Tùy chọn, lớp thu thập hạt tải được tạo ra trên lớp thụ động hóa và trên phần chất nền tinh thể silic đối diện với các lỗ xuyên của lớp thụ động hóa, bao gồm:

ở môi trường mà trong đó nguồn pha tạp tồn tại, chế tạo lớp silic pha tạp trên lớp thụ động hóa và phần chất nền tinh thể silic tương ứng với lỗ xuyên của lớp thụ động hóa;

hoặc,

chế tạo lớp silic thuần trên lớp thụ động hóa và phần chất nền tinh thể silic đối diện với lỗ xuyên của lớp thụ động hóa;

chế tạo lớp silic pha tạp bằng cách pha tạp lớp silic thuần.

Theo khía cạnh thứ bảy, các phương án của sáng chế còn đề xuất phương pháp khác để chế tạo pin mặt trời tinh thể silic, bao gồm:

bố trí chất nền tinh thể silic;

chế tạo lớp thụ động hóa thứ nhất trên một mặt của chất nền tinh thể silic và có các lỗ xuyên;

chế tạo lớp thụ động hóa thứ hai trên mặt khác của chất nền tinh thể silic và có các lỗ xuyên;

chế tạo lớp thu thập hạt tải thứ nhất trên lớp thụ động hóa thứ nhất và trên phần chất nền tinh thể silic tương ứng với lỗ xuyên của lớp thụ động hóa thứ nhất;

chế tạo lớp thu thập hạt tải thứ hai có kiểu dẫn điện ngược lại với kiểu của hạt tải thứ nhất trên lớp thụ động hóa thứ hai và trên phần chất nền tinh thể silic tương ứng với lỗ xuyên của lớp thụ động hóa thứ hai;

chế tạo điện cực thứ nhất tiếp xúc với lớp thu thập hạt tải thứ nhất,

chế tạo điện cực thứ hai tiếp xúc với lớp thu thập hạt tải thứ hai.

Tùy chọn, phương pháp chế tạo hơn nữa bao gồm:

chế tạo lớp chống phản xạ thứ nhất trên lớp thu thập hạt tải thứ nhất;

chế tạo lớp chống phản xạ thứ hai trên lớp thu thập hạt tải thứ hai.

Tùy chọn, lớp thụ động hóa thứ nhất được tạo ra trên chất nền tinh thể silic và có các lỗ xuyên bao gồm:

chế tạo lớp thụ động hóa thứ nhất trên chất nền tinh thể silic;

mở lỗ xuyên trên lớp thụ động hóa thứ nhất;

chế tạo lớp thụ động hóa thứ hai trên chất nền tinh thể silic và có các lỗ xuyên, bao gồm:

chế tạo lớp thụ động hóa thứ hai trên chất nền tinh thể silic;

mở lỗ xuyên trên lớp thụ động hóa thứ hai.

Tùy chọn, lớp thu thập hạt tải thứ nhất được tạo ra trên lớp thụ động hóa thứ nhất và trên phần chất nền tinh thể silic tương ứng với các lỗ xuyên của lớp thụ động hóa thứ nhất, bao gồm:

ở môi trường mà trong đó nguồn pha tạp tồn tại, chế tạo lớp silic pha tạp thứ nhất trên lớp thụ động hóa thứ nhất và trên phần chất nền tinh thể silic tương ứng với lỗ xuyên của lớp thụ động hóa thứ nhất;

hoặc,

chế tạo lớp silic thuần thứ nhất trên lớp thụ động hóa thứ nhất và trên phần chất nền tinh thể silic tương ứng với lỗ xuyên của lớp thụ động hóa thứ nhất;

chế tạo lớp silic pha tạp thứ nhất bằng cách pha tạp lớp silic thuần thứ nhất.

chế tạo lớp thu thập hạt tải thứ hai trên lớp thụ động hóa thứ hai và trên phần chất nền tinh thể silic tương ứng với các lỗ xuyên của lớp thụ động hóa thứ hai, bao gồm:

ở môi trường mà trong đó nguồn pha tạp tồn tại, chế tạo lớp silic pha tạp thứ hai trên lớp thụ động hóa thứ hai và trên phần chất nền tinh thể silic tương ứng với lỗ xuyên của lớp thụ động hóa thứ hai;

hoặc,

chế tạo lớp silic thuần thứ hai trên lớp thụ động hóa thứ hai và trên phần chất

nền tinh thể silic tương ứng với lỗ xuyên của lớp thụ động hóa thứ hai;

chế tạo lớp silic pha tạp thứ hai bằng cách pha tạp lớp silic thuần thứ hai.

Theo khía cạnh thứ tám, các phương án của sáng chế còn đề xuất phương pháp khác để chế tạo pin mặt trời tinh thể silic, bao gồm:

bố trí chất nền tinh thể silic;

lớp thụ động hóa được tạo ra trên một mặt của chất nền tinh thể silic và có các lỗ xuyên;

chế tạo lớp thu thập hạt tải mà có vùng thứ nhất và vùng thứ hai có các kiểu dẫn điện ngược lại trên lớp thụ động hóa và trên phần chất nền tinh thể silic tương ứng với lỗ xuyên của lớp thụ động hóa;

chế tạo lớp pha tạp có kiểu dẫn điện giống với kiểu của chất nền tinh thể silic trên mặt khác của chất nền tinh thể silic;

chế tạo điện cực thứ nhất tiếp xúc với vùng thứ nhất của lớp thu thập hạt tải;

chế tạo điện cực thứ hai tiếp xúc với vùng thứ hai của lớp thu thập hạt tải.

Tùy chọn, phương pháp chế tạo hơn nữa bao gồm:

chế tạo lớp chống phản xạ thứ nhất trên lớp thu thập hạt tải;

chế tạo lớp chống phản xạ thứ hai trên lớp pha tạp.

Tùy chọn, lớp thụ động hóa với các lỗ xuyên được tạo ra trên chất nền tinh thể silic bao gồm:

chế tạo lớp thụ động hóa trên chất nền tinh thể silic;

Mở lỗ xuyên trên lớp thụ động hóa.

tùy chọn, chế tạo lớp thu thập hạt tải mà có vùng thứ nhất và vùng thứ hai có các kiểu dẫn điện ngược lại trên lớp thụ động hóa và trên phần chất nền tinh thể silic tương ứng với lỗ xuyên của lớp thụ động hóa, bao gồm:

chế tạo lớp silic thuần trên lớp thụ động hóa và phần chất nền tinh thể silic tương ứng với lỗ xuyên của lớp thụ động hóa;

chế tạo lớp silic pha tạp mà có vùng thứ nhất và vùng thứ hai có các kiểu dẫn điện ngược lại bằng cách pha tạp vùng thứ nhất và vùng thứ hai của lớp silic thuần với nguồn pha tạp thứ nhất và nguồn pha tạp thứ hai có các kiểu dẫn điện ngược lại.

Theo khía cạnh thứ chín, các phương án của sáng chế đề xuất môđun quang điện, bao gồm: tấm phủ, màng dính bao bọc thứ nhất, dây pin mặt trời, màng dính

bao bọc thứ hai, và tấm đáy được bố trí lần lượt, dãy pin mặt trời có nhiều pin mặt trời. Pin mặt trời là pin mặt trời tinh thể silic đã nói ở trên.

Các hiệu quả có lợi của các giải pháp kỹ thuật được đề xuất bởi các phương án của sáng chế có ít nhất:

Trong pin mặt trời tinh thể silic được đề xuất bởi phương án của sáng chế, lỗ xuyên được mở trên lớp thụ động hóa, và lớp thu thập hạt tải tiếp xúc với chất nền tinh thể silic qua lỗ xuyên trên lớp thụ động hóa. Trên cơ sở đảm bảo hiệu quả thụ động hóa bề mặt tốt, các hạt tải có thể đi qua mặt tiếp xúc giữa chất nền tinh thể silic và lớp thu thập hạt tải được thu thập bởi điện cực, để đạt được hiệu quả truyền tải hạt tải hơn nữa, để giảm điện trở nối tiếp của pin mặt trời tinh thể silic, và để tăng hệ số điền đầy của pin mặt trời tinh thể silic, nhờ vậy cải thiện hiệu suất chuyển đổi quang điện của pin mặt trời tinh thể silic.

#### **Mô tả vắn tắt các hình vẽ**

Để mô tả một cách rõ ràng hơn các giải pháp kỹ thuật trong các phương án của sáng chế, dưới đây là mô tả vắn tắt các hình vẽ đòi hỏi được sử dụng trong việc mô tả phương án.

FIG.1 là hình vẽ dạng sơ đồ kết cấu của pin mặt trời tinh thể silic được tạo ra bằng các kỹ thuật liên quan;

FIG.2 là hình vẽ dạng sơ đồ kết cấu của pin mặt trời tinh thể silic được đề xuất bởi phương án của sáng chế;

FIG.3a là hình vẽ dạng sơ đồ kết cấu của lỗ xuyên trong lớp thụ động hóa trong pin mặt trời tinh thể silic được đề xuất bởi phương án của sáng chế;

FIG.3b là hình vẽ dạng sơ đồ kết cấu của lỗ xuyên khác trong lớp thụ động hóa trong pin mặt trời tinh thể silic được đề xuất bởi phương án của sáng chế;

FIG.4a là hình vẽ dạng sơ đồ một kiểu tương quan vị trí giữa các lỗ xuyên và các điện cực trong pin mặt trời tinh thể silic được đề xuất bởi phương án của sáng chế;

FIG.4b là hình vẽ dạng sơ đồ kiểu khác tương quan vị trí giữa các lỗ xuyên và các điện cực trong pin mặt trời tinh thể silic được đề xuất bởi phương án của sáng chế;

FIG.4c là hình vẽ dạng sơ đồ kiểu khác tương quan vị trí giữa các lỗ xuyên và các điện cực trong pin mặt trời tinh thể silic được đề xuất bởi phương án của sáng chế;

FIG.4d là hình vẽ dạng sơ đồ kiểu khác tương quan vị trí giữa các lỗ xuyên và các điện cực trong pin mặt trời tinh thể silic được đề xuất bởi phương án của sáng chế;

FIG.4e là hình vẽ dạng sơ đồ kiểu khác tương quan vị trí giữa các lỗ xuyên và các điện cực trong pin mặt trời tinh thể silic được đề xuất bởi phương án của sáng chế;

FIG.5 là hình vẽ dạng sơ đồ kết cấu của pin mặt trời tinh thể silic khác được đề xuất bởi phương án của sáng chế;

FIG.6 là hình vẽ dạng sơ đồ kết cấu của pin mặt trời tinh thể silic khác được đề xuất bởi phương án của sáng chế;

FIG.7 là hình vẽ dạng sơ đồ kết cấu của pin mặt trời tinh thể silic khác được đề xuất bởi phương án của sáng chế;

FIG.8 là hình vẽ dạng sơ đồ kết cấu của pin mặt trời tinh thể silic khác được đề xuất bởi phương án của sáng chế;

FIG.9A đến FIG.9g là hình vẽ sơ đồ phương pháp chế tạo pin mặt trời tinh thể silic được thể hiện trên FIG.5;

FIG.10a đến FIG.10g là hình vẽ sơ đồ phương pháp chế tạo pin mặt trời tinh thể silic được thể hiện trên FIG.6;

FIG.11a đến FIG.11f là hình vẽ sơ đồ phương pháp chế tạo pin mặt trời tinh thể silic được thể hiện trên FIG.7;

FIG.12a đến FIG.12g là hình vẽ sơ đồ phương pháp chế tạo pin mặt trời tinh thể silic được thể hiện trên FIG.8.

Danh mục các số chỉ dẫn:

- 1      chất nền tinh thể silic
- 2      lớp thụ động hóa
- 21    lớp thụ động hóa thứ nhất
- 22    lớp thụ động hóa thứ hai
- 3      lớp thu thập hạt tải

- 31 lớp thu thập hạt tải thứ nhất
- 32 lớp thu thập hạt tải thứ hai
- 301 vùng thứ nhất
- 302 vùng thứ hai
- 4 lớp chống phản xạ
- 41 lớp chống phản xạ thứ nhất
- 42 lớp chống phản xạ thứ hai
- 5 điện cực
- 51 điện cực thứ nhất
- 52 điện cực thứ hai
- 6 lớp pha tạp
- X lỗ xuyên
- T1 chiều dày của lớp thu thập hạt tải
- D1 đường kính lỗ xuyên có mặt cắt dạng hình tròn
- P1 khoảng cách giữa hai lỗ xuyên liền kề có các mặt cắt dạng hình tròn ở cùng một cột
- P2 khoảng cách giữa hai lỗ xuyên liền kề có các mặt cắt dạng hình tròn ở cùng một hàng
- 1' chất nền tinh thể silic của pin mặt trời tinh thể silic được tạo ra bằng kỹ thuật liên quan
- 2' lớp thụ động hóa dạng hàm của pin mặt trời tinh thể silic được tạo ra bằng kỹ thuật liên quan
- 3' lớp thu thập hạt tải của pin mặt trời tinh thể silic được tạo ra bằng kỹ thuật liên quan
- 5' điện cực của pin mặt trời tinh thể silic được tạo ra bằng kỹ thuật liên quan

### Mô tả chi tiết sáng chế

Để làm cho các giải pháp kỹ thuật và các cải tiến của sáng chế rõ ràng hơn, dưới đây mô tả hơn nữa các phương án của sáng chế một cách chi tiết với dẫn chiếu đến các hình vẽ đi kèm.

Trừ khi được định nghĩa khác, tất cả các thuật ngữ kỹ thuật được sử dụng trong các phương án của sáng chế có cùng ý nghĩa như cách hiểu thông thường bởi người có hiểu biết trung bình trong lĩnh vực kỹ thuật.

Cải thiện hiệu suất chuyển đổi quang điện của pin mặt trời tinh thể silic là cách hiệu quả để tăng công suất đầu ra của việc sản xuất điện quang điện và giảm giá thành mỗi Kilowat giờ. Hiện tại, một trong các hệ số quan trọng giới hạn hiệu suất chuyển đổi quang điện của pin mặt trời tinh thể silic nguyên khối là việc hủy sự tái hợp của các hạt tải thiểu số trong pin mặt trời tinh thể silic. Việc hủy sự tái hợp của các hạt tải thiểu số sẽ gây ra mất điện áp và dòng điện của pin mặt trời tinh thể silic, nhờ vậy làm giảm hiệu suất chuyển đổi quang điện của pin mặt trời tinh thể silic. Bố trí kết cấu thụ động hóa trên bề mặt chất nền tinh thể silic có thể giảm tốc độ tái hợp của các hạt tải thiểu số trên bề mặt chất nền tinh thể silic, là điều có lợi để cải thiện hiệu suất chuyển đổi quang điện của pin mặt trời tinh thể silic.

Trong pin mặt trời tinh thể silic tiếp xúc thụ động oxy hóa dạng hàm truyền thống, các hạt tải đi qua lớp thụ động hóa dạng hàm vào trong lớp thu thập hạt tải, và sau đó được thu thập bởi điện cực. Tuy nhiên, lớp thụ động hóa dạng hàm không thể thực hiện tốt hiệu quả truyền tải hạt tải, dẫn đến điện trở nối tiếp cao của pin mặt trời tinh thể silic, do vậy ảnh hưởng đến hiệu suất chuyển đổi quang điện của pin mặt trời tinh thể silic.

Dựa trên những điều đã nói ở trên, các phương án của sáng chế tối ưu và cải thiện kết cấu pin mặt trời tinh thể silic, trong khi vẫn đảm bảo hiệu ứng thụ động hóa, cải thiện khả năng truyền tải hạt tải, nhờ vậy cải thiện hiệu suất chuyển đổi quang điện của pin mặt trời tinh thể silic.

FIG.2 là hình vẽ dạng sơ đồ kết cấu của pin mặt trời tinh thể silic được đề xuất bởi phương án của sáng chế. như được thể hiện trên FIG.2, pin mặt trời tinh thể silic bao gồm: chất nền tinh thể silic 1, và lớp thụ động hóa 2 với lỗ xuyên X được bố trí trên chất nền tinh thể silic 1, lớp thu thập hạt tải 3 được bố trí trên lớp thụ động hóa 2, và điện cực 5 tiếp xúc với lớp thu thập hạt tải 3,

Trong đó, lỗ xuyên X được hiểu là lỗ xuyên qua theo hướng chiều dày của lớp thụ động hóa 2, và lớp thu thập hạt tải 3 tiếp xúc với chất nền tinh thể silic 1 qua lỗ xuyên X trên lớp thụ động hóa 2,

Trong pin mặt trời được chế tạo bởi các phương án của sáng chế, lớp thụ động hóa 2 và lớp thu thập hạt tải 3 được bố trí trên chất nền tinh thể silic 1 thực hiện chức năng thụ động hóa cùng nhau, để đảm bảo rằng pin mặt trời tinh thể silic có điện áp mạch hở cao hơn và dòng điện ngắn mạch thấp. Trên cơ sở này, lớp thụ động hóa 2 được bố trí có lỗ xuyên X, lớp thu thập hạt tải 3 tiếp xúc với chất nền tinh thể silic 1 qua lỗ xuyên X trên lớp thụ động hóa 2, và các hạt tải có thể đi qua mặt tiếp xúc giữa chất nền tinh thể silic 1 và lớp thu thập hạt tải 3 được thu thập bởi điện cực 5 để đạt được sự chuyển tiếp hạt tải hiệu quả hơn, giảm điện trở nối tiếp của pin mặt trời tinh thể silic, và tăng hệ số điền đầy của pin mặt trời tinh thể silic, nhờ vậy cải thiện hiệu suất chuyển đổi quang điện của pin mặt trời tinh thể silic.

Hình dạng lỗ xuyên X trên lớp thụ động hóa 2 không bị giới hạn khắt khe. Ví dụ, theo hướng song song với bề mặt chất nền tinh thể silic 1, mặt cắt của lỗ xuyên X (sau đây, trừ khi được quy định khác, mặt cắt được hiểu là mặt theo hướng song song với bề mặt chất nền tinh thể silic 1) có thể là dạng thẳng, tròn (như được thể hiện trên FIG.3A), elip hoặc đa giác. Trong số chúng, lỗ dạng thẳng có thể là một đường thẳng (như được thể hiện trên FIG.3b), cũng có thể là đường cong, đường đứt đoạn, v.v.; lỗ dạng đa giác có thể là tam giác, tứ giác, ngũ giác, lục giác, v.v., và có thể là đa giác thường hoặc đa giác đều.

Có thể có nhiều lỗ xuyên X trên lớp thụ động hóa 2, và nhiều lỗ xuyên X có thể được bố trí theo vai trò nhất định. Ví dụ, có thể được bố trí ở hàng a x cột b ( $a \geq 1$ ,  $b \geq 1$ , mà trong đó a và b không bằng 1 cùng lúc).

Như được thể hiện trên FIG.3A, lấy lỗ xuyên X với mặt cắt dạng tròn làm ví dụ, đường kính lỗ xuyên X (kích thước được chỉ dẫn bởi D1 trên FIG.3a) có thể là 0,01mm đến 1mm, như là 0,01mm, 0,02mm, 0,03mm, 0,04mm, 0,05mm, 0,06mm, 0,07mm, 0,08mm, 0,09mm, 0,1mm, 0,2mm, 0,3 mm, 0,4 mm, 0,5 mm, 0,6 mm, 0,7 mm, 0,8 mm, 0,9 mm, 1mm, v.v. . khoảng cách giữa hai lỗ xuyên liền kề X ở cùng một cột (kích thước được chỉ dẫn bởi P1 trên FIG.3a, khoảng cách giữa các mép của hai lỗ xuyên X) có thể là 0,3mm đến 3mm, như là 0,3mm, 0,4mm, 0,5mm, 0,6mm, 0,7mm, 0,8mm, 0,9mm, 1mm, 1,1mm, 1,2mm, 1,3mm, 1,4mm, 1,5mm, 1,6mm, 1,7mm, 1,9mm, 2mm, 2,1mm, 2,2mm, 2,3mm, 2,4mm, 2,5mm, 2,6mm, 2,7mm, 2,8mm, 2,9mm, 3mm, v.v.; khoảng cách giữa hai lỗ xuyên liền kề X ở cùng một

hàng (kích thước được chỉ dẫn bởi P2 trên FIG.3a, khoảng cách giữa các mép của hai lỗ xuyên X) có thể là 0,3mm đến 3mm, như là 0,3mm, 0,4mm, 0,5mm, 0,6mm, 0,7mm, 0,8mm, 0,9mm, 1mm, 1,1mm, 1,2mm, 1,3mm, 1,4mm, 1,5mm, 1,6mm, 1,7mm, 1,9mm, 2mm, 2,1mm, 2,2mm, 2,3mm, 2,4mm, 2,5mm, 2,6mm, 2,7mm, 2,8mm, 2,9mm, 3mm v.v.

Tất cả lỗ xuyên X có thể có dạng giống nhau, hoặc vài lỗ xuyên X có thể có dạng giống nhau.

Vùng mặt cắt của từng lỗ xuyên X và số lượng các lỗ xuyên X không bị hạn chế khắt khe, và có thể được đặt theo các nhu cầu thực tế. Trong các phương án của sáng chế, tỷ lệ tổng vùng hở của tất cả lỗ xuyên X với vùng của lớp thụ động hóa 2 có thể là: 0,1% đến 5%, ví dụ, 0,1%, 0,2%, 0,4%, 0,5%, 0,6%, 0,8%, 1,0%, 1,2%, 1,4%, 1,5%, 1,6%, 1,8%, 2,0%, 2,2%, 2,4%, 2,5%, 2,6%, 2,8%, 3,0%, 3,2%, 3,4%, 3,5%, 3,6%, 3,8%, 4%, 4,2%, 4,4%, 4,5%, 4,6%, 4,8%, 5,0%, v.v.

Trong các phương án của sáng chế, điện cực 5 có thể có phản tương ứng với lỗ xuyên X trên lớp thụ động hóa 2, “Tương ứng” được đề cập ở đây có nghĩa là trên mặt phẳng song song với bề mặt chất nền tinh thể silic, hình chiếu của điện cực 5 và hình chiếu của lỗ xuyên X có các phần chồng nhau.

Điện cực 5 có thể có nhiều tiểu vùng (ví dụ, mỗi đường công của điện cực 5 của kết cấu đường công). Mỗi tiểu vùng có thể có phản tương ứng với lỗ xuyên X (ví dụ, mỗi đường công có phản tương ứng với lỗ xuyên X); hoặc một phần tiểu vùng có thể có phản tương ứng với lỗ xuyên X, và phần tiểu vùng khác có thể không có phần bất kỳ nào tương ứng với lỗ xuyên X (ví dụ, một phần đường công có phản tương ứng với lỗ xuyên X, và phần đường công khác không có vùng tương ứng với lỗ xuyên X).

Đối với tiểu vùng nhất định của điện cực có phản tương ứng với lỗ xuyên X, tương quan vị trí tương đối với lỗ xuyên X có thể có các áp dụng khác nhau. Dưới đây, điện cực với kết cấu đường công được lấy làm ví dụ để minh họa các áp dụng khả thi của tương quan vị trí tương đối giữa tiểu vùng đơn của điện cực 5 và lỗ xuyên X.

Trong áp dụng khả thi, như được thể hiện trên FIG.4a, các lỗ xuyên X là hình tròn và được bố trí thành nhiều hàng, chiều rộng của đường công về cơ bản là bằng

đường kính lỗ xuyên X, và đường tâm của đường cổng và đường tâm của hàng lỗ xuyên X về cơ bản là trùng nhau.

Trong áp dụng khả thi khác, như được thể hiện trên FIG.4b, các lỗ xuyên X là hình tròn và được bố trí thành nhiều hàng, chiều rộng của đường cổng nhỏ hơn đường kính lỗ xuyên X, và đường tâm của đường cổng và đường tâm của hàng lỗ xuyên X về cơ bản là trùng nhau.

Trong áp dụng khả thi khác, như được thể hiện trên FIG.4c, các lỗ xuyên X là hình tròn và bố trí thành nhiều hàng, chiều rộng của đường cổng lớn hơn đường kính lỗ xuyên X, và đường tâm của đường cổng và đường tâm của hàng lỗ xuyên X về cơ bản là trùng nhau.

Trong áp dụng khả thi khác, như được thể hiện trên FIG.4d, các lỗ xuyên X là hình tròn và bố trí thành nhiều hàng, chiều rộng của đường cổng về cơ bản là bằng đường kính lỗ xuyên X, và đường tâm của đường cổng song song nhưng không trùng với đường tâm của hàng lỗ xuyên X, và có khoảng cách nhất định giữa chúng.

Trong áp dụng khả thi khác, như được thể hiện trên FIG.4e, lỗ xuyên X là dạng thẳng, đường tâm của đường cổng và đường tâm của lỗ xuyên dạng thẳng không trùng nhau, và có góc nhất định giữa chúng.

Trong phương án của sáng chế, hình dạng lỗ xuyên X có thể được bố trí dạng giống với điện cực 5, sao cho hình chiếu của điện cực 5 và hình chiếu của lỗ xuyên X hoàn toàn chồng nhau trên mặt phẳng song song với bề mặt chất nền tinh thể silic.

Dĩ nhiên, điện cực 5 có thể không có phản tương ứng với lỗ xuyên X.

Trong các phương án của sáng chế, chất nền tinh thể silic 1 có thể là silic đơn tinh thể hoặc silic đa tinh thể. Kiểu dẫn điện của chất nền tinh thể silic 1 có thể là loại P hoặc loại N. Điện trở riêng của chất nền tinh thể silic 1 có thể là  $0,5\Omega\cdot\text{cm}\sim 15\Omega\cdot\text{cm}$ , như là  $0,5\Omega\cdot\text{cm}$ ,  $1,0\Omega\cdot\text{cm}$ ,  $1,5\Omega\cdot\text{cm}$ ,  $2,0\Omega\cdot\text{cm}$ ,  $2,5\Omega\cdot\text{cm}$ ,  $3,0\Omega\cdot\text{cm}$ ,  $3,5\Omega\cdot\text{cm}$ ,  $4,0\Omega\cdot\text{cm}$ ,  $4,5\Omega\cdot\text{cm}$ ,  $5\Omega\cdot\text{cm}$ ,  $5,5\Omega\cdot\text{cm}$ ,  $6\Omega\cdot\text{cm}$ ,  $6,5\Omega\cdot\text{cm}$ ,  $7,0\Omega\cdot\text{cm}$ ,  $7,5\Omega\cdot\text{cm}$ ,  $8,0\Omega\cdot\text{cm}$ ,  $8,5\Omega\cdot\text{cm}$ ,  $9,0\Omega\cdot\text{cm}$ ,  $9,5\Omega\cdot\text{cm}$ ,  $10,0\Omega\cdot\text{cm}$ ,  $10,5\Omega\cdot\text{cm}$ ,  $11,0\Omega\cdot\text{cm}$ ,  $11,5\Omega\cdot\text{cm}$ ,  $12,0\Omega\cdot\text{cm}$ ,  $12,5\Omega\cdot\text{cm}$ ,  $13,0\Omega\cdot\text{cm}$ ,  $13,5\Omega\cdot\text{cm}$ ,  $14,0\Omega\cdot\text{cm}$ ,  $14,5\Omega\cdot\text{cm}$ ,  $15,0\Omega\cdot\text{cm}$ , v.v., tốt nhất là  $0,5\Omega\cdot\text{cm}$  đến  $14\Omega\cdot\text{cm}$ .

Mặt cắt dạng của chất nền tinh thể silic 1 có thể là hình vuông, hoặc hình vuông có bốn góc tròn, hoặc các dạng khác có thể được áp dụng theo yêu cầu. Chiều

dày của chất nền tinh thể silic 1 có thể là 50 micromet đến 500 micromet, như là 50 micromet, 60 micromet, 70 micromet, 80 micromet, 90 micromet, 100 micromet, 110 micromet, 120 micromet, 130 micromet, 140 microns, 150 microns, 160 micromet, 170 micromet, 180 micromet, 190 micromet, 200 micromet, 210 micromet, 220 micromet, 230 micromet, 240 micromet, 250 micromet, 260 micromet, 270 micromet, 280 micromet, 290 micromet, 300 micromet, 310 micromet, 320 micromet, 330 Micron, 340 micromet, 350 micromet, 360 micromet, 370 micromet, 380 micromet, 390 micromet, 400 micromet, 410 micromet, 420 micromet, 430 micromet, 440 micromet, 450 micromet, 460 micromet, 470 micromet, 480 micromet, 490 micromet, 500 micromet, v.v., tốt nhất là 120 micromet đến 200 micromet.

Lớp thụ động hóa 2 có thể là lớp oxit, như là ít nhất một trong lớp Oxit silic ( $\text{SiO}_x$ ), lớp Oxit titan ( $\text{TiO}_x$ ), lớp Oxit nhôm ( $\text{AlO}_x$ ), Oxit tantan ( $\text{TaO}_x$ ), Oxit silic nitrua ( $\text{SiN}_x\text{O}_y$ ), v.v. tức là, lớp thụ động hóa 2 có thể là lớp oxit đơn, hoặc kết cấu chồng lớp của nhiều lớp oxit. Lớp thụ động hóa oxit đồng thời có thể thực hiện vai trò thụ động hóa hóa học và thụ động hóa trường. Chiều dày của lớp thụ động hóa 2 có thể là 0,3nm đến 100nm, như là 0,3nm, 0,4nm, 0,5nm, 0,6nm, 0,7nm, 0,8nm, 0,9nm, 1nm, 2nm, 3nm, 4nm, 5nm, 6nm, 7nm, 8nm, 9nm, 10nm, 11nm, 12nm, 13nm, 14nm, 15nm, 16nm, 17nm, 18nm, 19nm, 20nm, 25nm, 30nm, 31nm, 32nm, 33nm, 34nm, 35nm, 35nm, 36nm, 37nm, 38nm, 39nm, 40nm, 45nm, 50nm, 55nm, 60nm, 65nm, 70nm, 75nm, 80nm, 85nm, 90nm, 95nm, 100nm, v.v. có thể thấy rằng, so với pin mặt trời tinh thể silic có kết cấu thụ động hóa dạng hàm trong lĩnh vực kỹ thuật liên quan, lớp thụ động hóa 2 trong pin mặt trời tinh thể silic được chế tạo bởi các phương án của sáng chế có thể dày hơn, nhờ vậy tạo thuận lợi cho việc chế tạo lớp thụ động hóa 2,

Có thể hiểu rằng lớp thu thập hạt tải 3 có thể là lớp dẫn điện, và kiểu dẫn điện của lớp thu thập hạt tải 3 có thể giống như kiểu dẫn điện của chất nền tinh thể silic 1, hoặc ngược lại. lớp thu thập hạt tải chủ yếu thực hiện vai trò thụ động hóa trường. Khi kiểu dẫn điện của lớp thu thập hạt tải 3 ngược lại với kiểu của chất nền tinh thể silic 1, lớp thu thập hạt tải 3 có thể được sử dụng như nguồn phát của pin mặt trời tinh thể silic (tức là, nối P-N); khi kiểu dẫn điện của lớp thu thập hạt tải 3 giống với

chất nền tinh thể silic 1, lớp thu thập hạt tải 3 có thể được sử dụng như trường bề mặt của pin mặt trời tinh thể silic.

Lớp thu thập hạt tải 3 có thể là lớp silic pha tạp, và cụ thể là có thể là lớp silic đa tinh thể hoặc lớp silicon vô định hình pha tạp. Nguyên tố pha tạp trong lớp silic pha tạp có thể là nguyên tố pha tạp loại P, như là Bo (B), nhôm (Al), Gali (Ga), Indi (In) và các nguyên tố nhóm III khác; cũng có thể là nguyên tố pha tạp loại N, như là Photpho (P), Asen (As), Bitmut (Bi), Antimon (Sb) và các nguyên tố nhóm V khác.

Chiều dày của lớp thu thập hạt tải 3 có thể là 30nm đến 500nm, như là 30nm, 40nm, 50nm, 60nm, 70nm, 80nm, 90nm, 100nm, 110nm, 120nm, 130nm, 140nm, 150nm, 160nm, 170nm, 180nm, 190nm, 200nm, 210nm, 220nm, 230nm, 240nm, 250nm, 260nm, 270nm, 280nm, 290nm, 300nm, 310nm, 320nm, 330nm, 340nm, 350nm, 360nm, 370nm, 380nm, 390nm, 400nm, 410nm, 420nm, 430nm, 440nm, 450nm, 460nm, 470nm, 480nm, 490nm, 500nm, v.v. trong các phương án của sáng chế, chiều dày của lớp thu thập hạt tải 3 được hiểu là chiều dày của phần lớp thu thập hạt tải 3 trên lớp thụ động hóa 2, tức là, kích thước được chỉ dẫn bởi T1 trên FIG.2,

Có thể hiểu rằng giá trị điện trở của bề mặt tiếp xúc giữa điện cực 5 và lớp thu thập hạt tải 3 nhỏ hơn nhiều so với giá trị điện trở của lớp thu thập hạt tải. Ví dụ, khi điện cực 5 là điện cực kim loại (như là điện cực bạc) và lớp thu thập hạt tải 3 là lớp silic pha tạp, tiếp xúc thuận trở cần được tạo ra giữa chúng.

Trong các phương án của sáng chế, đầu của điện cực 5 tiếp xúc với lớp thu thập hạt tải 3 có thể được đặt bên trong lớp thu thập hạt tải 3, Hơn nữa, khi điện cực 5 có phần tương ứng với lỗ xuyên X của lớp thụ động hóa 2, phần điện cực 5 tương ứng với lỗ xuyên X có thể được đặt bên trong lỗ xuyên X, nhưng cần có khoảng cách nhất định giữa đầu của điện cực 5 ở bên trong lỗ xuyên X và chất nền tinh thể silic 1, tức là, điện cực 5 không tiếp xúc với chất nền tinh thể silic 1,

Trong phương án của sáng chế, điện cực 5 có thể được bố trí trực tiếp trên lớp thu thập hạt tải 3, hoặc lớp chống phản xạ 4 có thể được bố trí trên lớp thu thập hạt tải 3, điện cực 5 đi qua lớp chống phản xạ 4 và tiếp xúc với lớp thu thập hạt tải 3, lớp chống phản xạ 4 cụ thể có thể là một lớp đơn hoặc kết cấu chồng lớp của lớp Silic nitrua (SiN), lớp Oxit silic, lớp Oxit silic nitrua (SiOxNy) hoặc lớp Oxit nhôm.

Chiều dày của lớp chống phản xạ 4 có thể là 30nm đến 300nm, ví dụ, 30nm, 40nm, 50nm, 60nm, 70nm, 80nm, 90nm, 100nm, 110nm, 120nm, 130nm, 140nm, 150nm, 160nm, 170nm, 180nm, 190nm, 200nm, 210nm, 220nm, 230nm, 240nm, 250nm, 260nm, 270nm, 280nm, 290nm, 300nm, v.v. Chỉ số khúc xạ của lớp chống phản xạ 4 có thể là 1,2~2,8, như là 1,2, 1,25, 1,3, 1,35, 1,4, 1,45, 1,5, 1,55, 1,6, 1,65, 1,7, 1,75, 1,8, 1,85, 1,9, 1,95, 2,0, 2,05, 2,1, 2,15, 2,2, 2,25, 2,3, 2,35, 2,4, 2,45, 2,5, 2,55, 2,6, 2,65, 2,7, 2,75, 2,8, v.v. Cần chú ý rằng trong khi lớp chống phản xạ 4 có hiệu ứng chống phản xạ, nó cũng có thể thực hiện hiệu ứng thụ động hóa nhất định.

Trong phương án của sáng chế, lớp thụ động hóa 2 và lớp thu thập hạt tải 3 được mô tả ở trên có thể được bố trí chỉ trên một mặt của chất nền tinh thể silic 1, hoặc lớp thụ động hóa 2 và lớp thu thập hạt tải 3 được mô tả ở trên cũng có thể được bố trí trên cả hai mặt của chất nền tinh thể silic 1, khi lớp thụ động hóa 2 và lớp thu thập hạt tải 3 được mô tả ở trên được bố trí chỉ trên một mặt của chất nền tinh thể silic 1, lớp pha tạp 6 có thể được bố trí trên mặt khác của chất nền tinh thể silic 1, Sau đây, pin mặt trời tinh thể silic với các kết cấu khác sẽ được mô tả riêng.

"Thứ nhất", "thứ hai" và những từ tương tự được sử dụng mô tả dưới đây không để chỉ thứ tự, số lượng hoặc độ quan trọng, mà sử dụng để phân biệt các phần khác nhau để dễ mô tả.

#### Kết cấu pin mặt trời tinh thể silic thứ nhất

Như được thể hiện trên FIG.5 hoặc FIG.6, trong pin mặt trời tinh thể silic, lớp thụ động hóa 2 và lớp thu thập hạt tải 3 được mô tả ở trên được bố trí chỉ trên một mặt của chất nền tinh thể silic 1, và lớp pha tạp 6 được bố trí trên mặt khác của chất nền tinh thể silic 1, Để thuận tiện cho việc mô tả, "thứ nhất" và "thứ hai" được sử dụng để phân biệt các kết cấu có cùng tên ở cả hai mặt của chất nền tinh thể silic 1,

Cụ thể là, pin mặt trời tinh thể silic bao gồm: chất nền tinh thể silic 1, lớp thụ động hóa 2 với lỗ xuyên X được bố trí trên một mặt của chất nền tinh thể silic 1, lớp thu thập hạt tải 3 được bố trí trên lớp thụ động hóa 2, điện cực thứ nhất 51 tiếp xúc với lớp thu thập hạt tải 3, lớp pha tạp 6 được bố trí trên mặt khác của chất nền tinh thể silic 1, và điện cực thứ hai 52 tiếp xúc với lớp pha tạp 6.

Mà tại đó, lớp thu thập hạt tải 3 tiếp xúc với chất nền tinh thể silic 1 qua lỗ xuyên X trên lớp thụ động hóa 2; kiểu dẫn điện của lớp thu thập hạt tải 3 ngược lại

với kiểu của lớp pha tạp 6.

Lớp pha tạp 6 có thể được tạo ra bằng cách pha tạp trực tiếp nguyên tố pha tạp vào bề mặt một mặt của chất nền tinh thể silic 1, Nguyên tố pha tạp trong lớp pha tạp 6 có thể là nguyên tố pha tạp loại P, như là Bo (B), nhôm (Al), Gali (Ga), Indi (In) và các nguyên tố nhóm III khác; cũng có thể là nguyên tố pha tạp loại N, như là Photpho (P), Asen (As), Bitmut (Bi), Antimon (Sb) và các nguyên tố nhóm V khác. Kiểu dẫn điện của lớp pha tạp 6 và kiểu dẫn điện của chất nền tinh thể silic 1 có thể giống nhau hoặc khác nhau.

Trong pin mặt trời tinh thể silic, vị trí và kiểu dẫn điện của lớp thu thập hạt tải 3 và lớp pha tạp 6 trong pin mặt trời tinh thể silic có thể có bốn trường hợp sau.

(1) như được thể hiện trên FIG.5, lớp pha tạp 6 được đặt ở bề mặt trên của chất nền tinh thể silic 1 (tức là, bề mặt nhận ánh sáng của chất nền tinh thể silic 1, tương tự với trường hợp dưới), và kiểu dẫn điện ngược lại với kiểu của chất nền tinh thể silic 1, Lớp thụ động hóa 2 và lớp thu thập hạt tải 3 được đặt ở phía bề mặt dưới của chất nền tinh thể silic 1 (tức là, bề mặt ngược sáng của chất nền tinh thể silic 1, tương tự với trường hợp dưới), và kiểu dẫn điện của lớp thu thập hạt tải 3 giống với kiểu của chất nền tinh thể silic 1,

Cụ thể là, khi chất nền tinh thể silic 1 là loại N silicon, lớp pha tạp 6 là loại P, và lớp thu thập hạt tải 3 là loại N; khi chất nền tinh thể silic 1 là loại P silicon, lớp pha tạp 6 là loại N, lớp thu thập hạt tải 3 là loại P.

Tại thời điểm này, lớp pha tạp 6 hoạt động như nguồn phát của pin mặt trời tinh thể silic, và lớp thu thập hạt tải 3 hoạt động như trường bề mặt dưới của pin mặt trời tinh thể silic.

(2) như được thể hiện trên FIG.5, lớp pha tạp 6 được đặt ở bề mặt trên của chất nền tinh thể silic 1 và có cùng kiểu dẫn điện như kiểu của chất nền tinh thể silic 1, Lớp thụ động hóa 2 và lớp thu thập hạt tải 3 được đặt ở phía bề mặt dưới của chất nền tinh thể silic 1, Kiểu dẫn điện của lớp thu thập hạt tải 3 ngược lại với kiểu dẫn điện của chất nền tinh thể silic 1,

Cụ thể là, khi chất nền tinh thể silic 1 là loại N silicon, lớp pha tạp 6 là loại N, và lớp thu thập hạt tải 3 là loại P; khi chất nền tinh thể silic 1 là loại P silicon, lớp pha tạp 6 là loại P, lớp thu thập hạt tải 3 là loại N.

Tại thời điểm này, lớp pha tạp 6 hoạt động như trường bề mặt trước của pin mặt trời tinh thể silic, và lớp thu thập hạt tải 3 hoạt động như nguồn phát của pin mặt trời tinh thể silic.

(3) như được thể hiện trên FIG.6, lớp thụ động hóa 2 và lớp thu thập hạt tải 3 được đặt ở bề mặt trên của chất nền tinh thể silic 1, và kiểu dẫn điện của lớp thu thập hạt tải 3 ngược lại với kiểu dẫn điện của chất nền tinh thể silic 1, Lớp pha tạp 6 được đặt ở phía bề mặt dưới của chất nền tinh thể silic 1 và có cùng kiểu dẫn điện như chất nền tinh thể silic 1,

Cụ thể là, khi chất nền tinh thể silic 1 là loại N silicon, lớp thu thập hạt tải 3 là loại P, và lớp pha tạp 6 là loại N; khi chất nền tinh thể silic 1 là loại P silicon, lớp thu thập hạt tải 3 là loại N, và lớp pha tạp 6 là loại P.

Tại thời điểm này, lớp thu thập hạt tải 3 hoạt động như nguồn phát của pin mặt trời tinh thể silic, và lớp pha tạp 6 hoạt động như trường bề mặt dưới của pin mặt trời tinh thể silic.

(4) như được thể hiện trên FIG.6, lớp thụ động hóa 2 và lớp thu thập hạt tải 3 được đặt ở bề mặt trên của chất nền tinh thể silic 1, và kiểu dẫn điện của lớp thu thập hạt tải 3 giống với kiểu của chất nền tinh thể silic 1, Lớp pha tạp 6 được đặt ở phía bề mặt dưới của chất nền tinh thể silic 1 và có kiểu dẫn điện ngược với kiểu của chất nền tinh thể silic 1,

Cụ thể là, khi chất nền tinh thể silic 1 là loại N silicon, lớp thu thập hạt tải 3 là loại N, và lớp pha tạp 6 là loại P; khi chất nền tinh thể silic 1 là loại P silicon, lớp thu thập hạt tải 3 là loại P, và lớp pha tạp 6 là loại N.

Tại thời điểm này, lớp thu thập hạt tải 3 hoạt động như trường bề mặt trước của pin mặt trời tinh thể silic, và lớp pha tạp 6 hoạt động như nguồn phát của pin mặt trời tinh thể silic.

Lớp chống phản xạ thứ nhất 41 có thể được bố trí trên lớp thu thập hạt tải 3 và/hoặc lớp chống phản xạ thứ hai 42 có thể được bố trí trên lớp pha tạp 6, và điện cực thứ nhất 51 đi qua lớp chống phản xạ thứ nhất 41 và tiếp xúc với lớp thu thập hạt tải 3, và điện cực thứ hai 52 đi qua lớp chống phản xạ thứ hai 42 và tiếp xúc với lớp pha tạp 6. Thành phần và kết cấu của lớp chống phản xạ thứ hai 42 được bố trí trên lớp pha tạp 6 có thể dẫn chiếu đến mô tả ở trên của lớp chống phản xạ thứ nhất 41

được bố trí trên lớp thu thập hạt tải 3, và sẽ không được lặp lại ở đây. Thành phần của lớp chống phản xạ thứ nhất 41 và lớp chống phản xạ thứ hai 42 có thể giống nhau hoặc khác nhau.

Cả điện cực thứ nhất 51 và điện cực thứ hai 52 có thể có kết cấu lưới để tạo ra pin mặt trời tinh thể silic mà có thể truyền ánh sáng ở cả hai mặt và sinh ra điện ở cả hai mặt. Các kết cấu cụ thể của điện cực thứ nhất 51 và điện cực thứ hai 52 có thể giống nhau hoặc khác nhau.

#### Kết cấu pin mặt trời tinh thể silic thứ hai

Như được thể hiện trên FIG.7, trong pin mặt trời tinh thể silic, lớp thụ động hóa đã nói ở trên 2 và lớp thu thập hạt tải 3 được bố trí trên cả hai mặt của chất nền tinh thể silic 1, Để thuận tiện cho việc mô tả, "thứ nhất" và "thứ hai" được sử dụng để phân biệt các kết cấu có cùng tên ở cả hai mặt của chất nền tinh thể silic 1,

Cụ thể là, pin mặt trời tinh thể silic bao gồm: chất nền tinh thể silic 1, lớp thụ động hóa thứ nhất 21 với lỗ xuyên X được bố trí trên một mặt của chất nền tinh thể silic 1, lớp thu thập hạt tải thứ nhất 31 được bố trí trên lớp thụ động hóa thứ nhất 21, điện cực thứ nhất 51 tiếp xúc với lớp thu thập hạt tải thứ nhất 31, lớp thụ động hóa thứ hai 22 có lỗ xuyên X được bố trí trên mặt khác của chất nền tinh thể silic 1, lớp thu thập hạt tải thứ hai 32 được bố trí trên lớp thụ động hóa thứ hai 22 và điện cực thứ hai 52 tiếp xúc với lớp thu thập hạt tải thứ hai 32,

Mà tại đó, lớp thu thập hạt tải thứ nhất 31 tiếp xúc với chất nền tinh thể silic 1 qua lỗ xuyên X trên lớp thụ động hóa thứ nhất 21; lớp thu thập hạt tải thứ hai 32 tiếp xúc với chất nền tinh thể silic 1 qua lỗ xuyên X trên lớp thụ động hóa thứ hai 22; lớp thu thập hạt tải thứ nhất 31 có kiểu dẫn điện ngược lại với kiểu của lớp thu thập hạt tải thứ hai 32,

Trong pin mặt trời tinh thể silic, một trong các kiểu dẫn điện của lớp thu thập hạt tải thứ nhất 31 và lớp thu thập hạt tải thứ hai 32 là loại N, và kiểu khác là loại P. Khi kiểu dẫn điện của lớp thu thập hạt tải thứ nhất 31 giống với kiểu dẫn điện của chất nền tinh thể silic 1, kiểu dẫn điện của lớp thu thập hạt tải thứ hai 32 ngược lại với kiểu dẫn điện của chất nền tinh thể silic 1; khi kiểu dẫn điện của lớp thu thập hạt tải thứ nhất 31 ngược lại với kiểu dẫn điện của chất nền tinh thể silic 1, lớp thu thập hạt tải thứ hai 32 có kiểu dẫn điện mà giống với kiểu của chất nền tinh thể silic 1,

Lớp thu thập hạt tải 3 có kiểu dẫn điện ngược lại với chất nền tinh thể silic 1 hoạt động như nguồn phát của pin mặt trời tinh thể silic, và lớp thu thập hạt tải 3 có cùng kiểu dẫn điện như chất nền tinh thể silic 1 hoạt động như trường bề mặt của pin mặt trời tinh thể silic. Lớp thu thập hạt tải 3 có kiểu dẫn điện ngược lại với chất nền tinh thể silic 1 có thể được đặt ở mặt trên của chất nền tinh thể silic 1, Theo đó, lớp thu thập hạt tải 3 có cùng kiểu dẫn điện như chất nền tinh thể silic 1 được đặt ở phía bề mặt dưới của chất nền tinh thể silic 1 và hoạt động như trường bề mặt dưới của pin mặt trời tinh thể silic; lớp thu thập hạt tải 3, mà có kiểu dẫn điện ngược lại với chất nền tinh thể silic 1, cũng có thể được đặt ở phía bề mặt dưới của chất nền tinh thể silic 1, tương ứng với lớp thu thập hạt tải 3 có cùng kiểu dẫn điện như chất nền tinh thể silic 1 được đặt ở bề mặt trên của chất nền tinh thể silic 1 và hoạt động như trường bề mặt trước của pin mặt trời tinh thể silic.

Thành phần cụ thể của lớp thụ động hóa thứ nhất 21 và lớp thụ động hóa thứ hai 22 có thể giống nhau hoặc khác nhau. Hình dạng, kích thước và số lượng của các lỗ xuyên X trên lớp thụ động hóa thứ nhất 21 và lớp thụ động hóa thứ hai 22 có thể giống nhau hoặc khác nhau.

Lớp chống phản xạ thứ nhất 41 có thể được bố trí trên lớp thu thập hạt tải thứ nhất 31 và/hoặc lớp chống phản xạ thứ hai 42 có thể được bố trí trên lớp thu thập hạt tải thứ hai 32, và điện cực thứ nhất 51 đi qua lớp chống phản xạ thứ nhất 41 và tiếp xúc với lớp thu thập hạt tải thứ nhất 31, và điện cực thứ hai 52 đi qua lớp chống phản xạ thứ hai 42 và tiếp xúc với lớp thu thập hạt tải thứ hai 32, Thành phần của lớp chống phản xạ thứ nhất 41 và lớp chống phản xạ thứ hai 42 có thể giống nhau hoặc khác nhau.

Kết cấu pin mặt trời tinh thể silic thứ ba

Như được thể hiện trên FIG.8, trong pin mặt trời tinh thể silic, lớp thụ động hóa 2 và lớp thu thập hạt tải 3 được bố trí trên một mặt của chất nền tinh thể silic 1, và lớp thu thập hạt tải 3 có các vùng có các kiểu dẫn điện ngược lại, và điện cực 5 được bố trí trên mặt của chất nền tinh thể silic 1 mà trong đó lớp thu thập hạt tải 3 được bố trí. Để dễ mô tả, "thứ nhất" và "thứ hai" được sử dụng để phân biệt các kết cấu có cùng tên ở cả hai mặt của chất nền tinh thể silic 1,

Cụ thể là, pin mặt trời tinh thể silic bao gồm: chất nền tinh thể silic 1, lớp thụ

động hóa 2 có lỗ xuyên X được bố trí trên một mặt của chất nền tinh thể silic 1, lớp thu thập hạt tải 3 được bố trí trên lớp thụ động hóa 2 và có vùng thứ nhất 301 và vùng thứ hai 302 của các kiểu dẫn điện ngược lại, điện cực thứ nhất 51 tiếp xúc với vùng thứ nhất 301 của lớp thu thập hạt tải 3, điện cực thứ hai 52 tiếp xúc với vùng thứ hai 302 của lớp thu thập hạt tải 3, và lớp pha tạp 6 được bố trí trên mặt khác của chất nền tinh thể silic 1,

Mà tại đó, lớp thu thập hạt tải 3 tiếp xúc với chất nền tinh thể silic 1 qua lỗ xuyên X trên lớp thụ động hóa 2; lớp pha tạp 6 có kiểu dẫn điện mà giống với kiểu của chất nền tinh thể silic 1,

Trong pin mặt trời tinh thể silic, một trong các kiểu dẫn điện của vùng thứ nhất 301 và vùng thứ hai 302 của lớp thu thập hạt tải 3 là loại N và kiểu khác là loại P.

Lớp pha tạp 6 có thể được tạo ra bằng cách pha tạp trực tiếp nguyên tố pha tạp vào bề mặt một mặt của chất nền tinh thể silic 1, Nguyên tố pha tạp trong lớp pha tạp 6 có thể là nguyên tố pha tạp loại P, như là Bo (B), nhôm (Al), Gali (Ga), Indi (In) và các nguyên tố nhóm III khác; cũng có thể là nguyên tố pha tạp loại N, như là Photpho (P), Asen (As), Bitmut (Bi), Antimon (Sb) và các nguyên tố nhóm V khác.

Có thể hiểu rằng một trong vùng thứ nhất 301 và vùng thứ hai 302 của lớp thu thập hạt tải 3 có cùng kiểu dẫn điện như chất nền tinh thể silic 1, và vùng khác có kiểu dẫn điện ngược lại với chất nền tinh thể silic 1, Trong số chúng, vùng của lớp thu thập hạt tải 3 mà có kiểu dẫn điện ngược lại với kiểu của chất nền tinh thể silic 1 hoạt động như nguồn phát của pin mặt trời tinh thể silic.

Lớp thu thập hạt tải 3 có thể được bố trí trên bề mặt trên của chất nền tinh thể silic 1 hoặc ở phía bề mặt dưới của chất nền tinh thể silic 1, Trong phương án tùy chọn, lớp thu thập hạt tải 3 được bố trí trên bề mặt dưới của chất nền tinh thể silic 1, và lớp pha tạp 6 được bố trí trên bề mặt trên của chất nền tinh thể silic 1, Tại thời điểm này, điện cực thứ nhất 51 và điện cực thứ hai 52 đều được đặt ở phía bề mặt dưới của chất nền tinh thể silic 1, và bề mặt trên của chất nền tinh thể silic 1 không bị chặn bởi điện cực 5, mà có thể tăng lượng ánh sáng tới và có lợi để cải thiện hiệu suất chuyển đổi quang điện của pin mặt trời tinh thể silic.

Trong pin mặt trời tinh thể silic, lớp thu thập hạt tải 3 có thể có cụm vùng thứ

nhất 301 và cụm vùng thứ hai 302, và cụm vùng thứ nhất 301 và cụm vùng thứ hai 302 được bố trí xen kẽ. Tùy chọn, vùng thứ nhất 301 và vùng thứ hai 302 đều là vùng hình chữ nhật, và cụm vùng thứ nhất 301 và cụm vùng thứ hai 302 được bố trí xen kẽ dọc theo hướng chiều dài của chất nền tinh thể silic 1, Vùng thứ nhất 301 và vùng thứ hai 302 liền kề có thể được ngăn bởi khoảng cách nhất định hoặc kết cấu cách điện có thể được bố trí để cách ly vùng thứ nhất 301 và vùng thứ hai 302,

Hình dạng, kích thước và số lượng của các lỗ xuyên X trên lớp thụ động hóa 2 tương ứng với vùng thứ nhất 301 và vùng thứ hai 302 của lớp thu thập hạt tải 3 có thể giống nhau hoặc khác nhau.

Trong pin mặt trời tinh thể silic, điện cực thứ nhất 51 và điện cực thứ hai 52 có thể là các điện cực kiểu chốt.

Lớp chống phản xạ thứ nhất 41 có thể được bố trí trên lớp thu thập hạt tải 3 và/hoặc lớp chống phản xạ thứ hai 42 được bố trí trên lớp pha tạp 6, và điện cực thứ nhất 51 đi qua lớp chống phản xạ thứ nhất 41 và tiếp xúc với lớp thu thập hạt tải thứ nhất 31, và điện cực thứ hai 52 đi qua lớp chống phản xạ thứ hai 42 và tiếp xúc với lớp pha tạp 6. Thành phần của lớp chống phản xạ thứ nhất 41 và lớp chống phản xạ thứ hai 42 có thể giống nhau hoặc khác nhau.

Đối với kết cấu pin mặt trời tinh thể silic thứ ba, các sửa đổi sau có thể được tạo ra:

(1) lớp pha tạp 6 được bố trí dưới dạng vùng thứ nhất 301 và vùng thứ hai 302 có các kiểu dẫn điện ngược lại, và điện cực thứ nhất 51 và điện cực thứ hai 52 lần lượt được nối với vùng thứ nhất 301 và vùng thứ hai 302 của lớp pha tạp 6. Trong số chúng, vùng của vùng thứ nhất 301 và vùng thứ hai 302 của lớp pha tạp 6 mà có kiểu dẫn điện ngược lại với chất nền tinh thể silic 1 hoạt động như nguồn phát của pin mặt trời tinh thể silic, và lớp thu thập hạt tải 3 có kiểu dẫn điện duy nhất, xác định và giống với chất nền tinh thể silic 1 như trường bề mặt của pin mặt trời tinh thể silic. Tùy chọn, lớp pha tạp 6 được đặt ở phía bề mặt dưới của chất nền tinh thể silic 1, và lớp truyền tải hạt tải được đặt ở bề mặt trên của chất nền tinh thể silic 1, sao cho điện cực 5 được đặt ở phía bề mặt dưới của chất nền tinh thể silic 1, và phía bề mặt trên không bị chặn bởi điện cực 5,

(2) thay thế lớp pha tạp 6 bằng lớp thụ động hóa 2 và lớp thu thập hạt tải 3 có

kiểu dẫn điện đơn và xác định vào chất nền tinh thể silic 1, tức là, cả hai mặt của chất nền tinh thể silic 1 có các lớp thụ động hóa 2 và lớp thu thập hạt tải 3, lớp thu thập hạt tải 3 ở một mặt có vùng thứ nhất 301 và vùng thứ hai 302 có các kiểu dẫn điện ngược lại, và điện cực thứ nhất 51 và điện cực thứ hai 52 lần lượt tiếp xúc với vùng thứ nhất 301 và vùng thứ hai, và vùng đối diện với kiểu dẫn điện của chất nền tinh thể silic 1 hoạt động như nguồn phát của pin mặt trời tinh thể silic; lớp thu thập hạt tải 3 ở phía khác có kiểu dẫn điện đơn và giống với kiểu dẫn điện của chất nền tinh thể silic 1, như trường bề mặt của pin mặt trời tinh thể silic. Tùy chọn, lớp thu thập hạt tải 3 có vùng thứ nhất 301 và vùng thứ hai 302 có các kiểu dẫn điện ngược lại được đặt ở phía bề mặt dưới của chất nền tinh thể silic 1, sao cho điện cực 5 được đặt ở phía bề mặt dưới của chất nền tinh thể silic 1, phía bề mặt trên không bị chặn bởi điện cực 5,

Trong các phương án của sáng chế, bề mặt trên của chất nền tinh thể silic 1 có thể có kết cấu vân để giảm sự phản xạ của ánh sáng tới; bề mặt dưới của chất nền tinh thể silic 1 có thể là bề mặt tương đối phẳng và trơn thu được bằng cách đánh bóng hoặc bào mòn ướt, hoặc có thể là bề mặt có kết cấu vân.

Trừ khi được quy định khác, khi phân như là "lớp", "vùng", v.v., chứa trong các phương án của sáng chế được đặt hoặc được bố trí trên phần khác, phần có thể được đặt trực tiếp hoặc được bố trí trên phần khác, không có phần nào khác ở giữa, và cũng có thể là được đặt gián tiếp hoặc đặt trên phần khác, và có một hoặc nhiều phần trung gian giữa chúng.

Trong áp dụng tùy chọn của phương án của sáng chế, lớp thụ động hóa 2 được bố trí trực tiếp trên một phía bề mặt của chất nền tinh thể silic 1, và lớp thu thập hạt tải 3 được bố trí trực tiếp trên lớp thụ động hóa 2, Trong các phương án của sáng chế, các kết cấu khác có thể được bố trí giữa chất nền tinh thể silic 1 và lớp thụ động hóa 2, và/hoặc giữa lớp thu thập hạt tải 3 và lớp thụ động hóa 2, theo các nhu cầu thực tế. Có thể hiểu rằng các kết cấu khác được bố trí giữa chất nền tinh thể silic 1 và lớp thụ động hóa 2 và/hoặc giữa lớp thu thập hạt tải 3 và lớp thụ động hóa 2 cũng cần phải được bố trí lỗ xuyên X tương ứng với lỗ xuyên X trên lớp thụ động hóa 2, sao cho lớp thu thập hạt tải 3 có thể tiếp xúc với chất nền tinh thể silic 1,

Sau đây, phương pháp chế tạo pin mặt trời tinh thể silic được chế tạo bởi các

phương án của sáng chế sẽ được mô tả.

Phương pháp chế tạo pin mặt trời tinh thể silic được chế tạo bởi các phương án của sáng chế chủ yếu bao gồm bố trí chất nền tinh thể silic 1, chế tạo lớp thụ động hóa 2 với lỗ xuyên X trên chất nền tinh thể silic 1, chế tạo lớp thu thập hạt tải 3 trên lớp thụ động hóa 2 và trên phần chất nền tinh thể silic 1 tương ứng với lỗ xuyên X của lớp thụ động hóa 2, và chế tạo điện cực 5 tiếp xúc với lớp thu thập hạt tải 3 v.v. Theo những điều đã nói ở trên, pin mặt trời tinh thể silic được sản xuất bằng phương pháp chế tạo được đề xuất bởi các phương án của sáng chế có hiệu ứng thụ động hóa tốt, hiệu suất truyền tải hạt tải tốt, và hiệu suất chuyển đổi quang điện cao.

Ngoài các bước đã nói ở trên, phương pháp chế tạo được đề xuất trong các phương án của sáng chế cũng bao gồm các bước làm sạch chất nền tinh thể silic và tạo vân bề mặt chất nền tinh thể silic thiết yếu trong quá trình chế tạo pin mặt trời. Thêm nữa, đối với pin mặt trời tinh thể silic với các kết cấu khác, trình tự các bước trên và các cách thực hiện cụ thể cũng khác nhau. Các phương pháp chế tạo pin mặt trời tinh thể silic có các kết cấu khác nhau được mô tả riêng dưới đây.

Phương pháp chế tạo pin mặt trời tinh thể silic thứ nhất được thể hiện trên FIG.5 và FIG.6

Như được thể hiện trên các FIG.9A đến Fig.9g, hoặc các FIG.10a đến 10g, phương pháp chế tạo pin mặt trời bao gồm các bước sau đây.

Bước A01, làm sạch chất nền tinh thể silic 1, và tạo vân bề mặt trên của chất nền tinh thể silic 1 để tạo ra kết cấu vân ở bề mặt trên của chất nền tinh thể silic 1,

Ở bước này, chất nền tinh thể silic 1 có thể được làm sạch với dung dịch nước hỗn hợp của Natri hydroxit (NaOH) và Hydro peoxit ( $H_2O_2$ ) để loại bỏ tạp chất và các lớp bị hư hỏng trên bề mặt chất nền tinh thể silic 1,

Dung dịch kiềm có thể được sử dụng để tạo vân, ví dụ, dung dịch nước Natri hydroxit với nồng độ khối lượng 0,5% đến 5% (như là 0,5%, 1%, 1,5%, 2%, 2,5%, 3%, 3,5%, 4%, 4,5%, 5 %, v.v.) có thể được sử dụng để tạo vân ở nhiệt độ 75°C đến 90°C (như là 75°C, 76°C, 78°C, 80°C, 82°C, 84°C, 85°C, 86°C, 88°C, 90°C, v.v.) .

Dung dịch Axit cũng có thể được sử dụng để tạo vân.

Sau khi tạo vân, độ phản xạ của bề mặt chất nền đơn tinh thể silic 1 có thể là 10%-18% (ví dụ, 10%, 11%, 12%, 13%, 14%, 15%, 16%, 17%, 18%, v.v.), độ phản

xạ của bề mặt chất nền đa tinh thể silic 1 có thể là 6%-20% (ví dụ, 6%, 7%, 8%, 9%, 10%, 11%, 12%, 13%, 14%, 15%, 16%, 17%, 18%, 19%, 20%, v.v.).

Nếu bề mặt dưới của chất nền tinh thể silic 1 cũng cần phải được tạo vân, sự tạo vân của bề mặt trên và bề mặt dưới của chất nền tinh thể silic 1 có thể được thực hiện đồng thời ở bước này.

Bước A02, chế tạo lớp thụ động hóa 2 trên một mặt của chất nền tinh thể silic 1,

Có thể hiểu rằng khi lớp thụ động hóa 2 được bố trí trên bề mặt trên của chất nền tinh thể silic 1, bước này cụ thể là để tạo ra lớp thụ động hóa 2 ở bề mặt trên của chất nền tinh thể silic 1; khi chất nền silic 1 ở phía bề mặt dưới, bước này cụ thể là để tạo ra lớp thụ động hóa 2 ở phía bề mặt dưới của chất nền tinh thể silic 1,

Quá trình chế tạo lớp thụ động hóa 2 có thể được chọn theo thành phần cụ thể của lớp thụ động hóa 2, bao gồm nhưng không bị giới hạn ở quá trình lắng đọng lớp nguyên tử (ALD), hoặc quá trình lắng đọng hơi hóa học (CVD).

Đối với trường hợp mà trong đó lớp Oxit silic được tạo ra trực tiếp trên bề mặt chất nền tinh thể silic 1 như lớp thụ động hóa 2, quá trình oxy hóa nhiệt ở nhiệt độ cao, quá trình oxy hóa Axit nitric, quá trình oxy hóa Ozon khô, quá trình oxy hóa Ozon ướt, v.v. cũng có thể được sử dụng trên bề mặt chất nền tinh thể silic 1 để tạo ra lớp Oxit silic. Lấy quá trình oxy hóa Axit nitric để chế tạo lớp Oxit silic có chiều dày 0,3nm đến 100nm làm ví dụ, nồng độ khối lượng Axit nitric có thể là 1% đến 20%, như là 1%, 2%, 4%, 5%, 6%, 8%, 10%, 12%, 14%, 15%, 16%, 18%, 20%, v.v. Thời gian xử lý với Axit nitric có thể là 2 phút đến 20 phút, như là 2 phút, 4 phút, 5 phút, 6 phút, 8 phút, 10 phút, 12 phút, 14 phút, 15 phút, 16 phút, 18 phút, 20 phút, v.v.

Bước A03, mở lỗ xuyên X trong lớp thụ động hóa 2,

Ở bước này, theo dạng thiết lập của lỗ xuyên X, phản tương ứng với lớp thụ động hóa 2 được loại bỏ, và lỗ xuyên X được tạo ra trên lớp thụ động hóa 2,

Quy trình bào mòn laze hoặc quy trình bào mòn mặt nạ hóa học có thể được sử dụng để mở lỗ xuyên X trên lớp thụ động hóa 2,

Có thể hiểu rằng trong quy trình bào mòn laze, dạng khuôn laze giống với dạng lỗ xuyên X trên lớp thụ động hóa 2; trong quy trình bào mòn mặt nạ hóa học,

dạng của vùng rỗng của mặt nạ giống với dạng lỗ xuyên X trên lớp thụ động hóa 2,

Nếu các kết cấu khác được bố trí giữa chất nền tinh thể silic 1 và lớp thụ động hóa 2, và giữa lớp thụ động hóa 2 và lớp thu thập hạt tải 3, ở bước này, việc mở các kết cấu khác có thể được thực hiện cùng lúc, sao cho phần chất nền tinh thể silic 1 tương ứng với lỗ xuyên X được lộ ra.

Bước A04, lớp thu thập hạt tải 3 được tạo ra trên lớp thụ động hóa 2 và trên phần (tức là, phần lộ ra của chất nền tinh thể silic 1) của chất nền tinh thể silic 1 tương ứng với lỗ xuyên X của lớp thụ động hóa 2,

Quy trình chế tạo lớp thu thập hạt tải 3 có thể được chọn theo thành phần cụ thể của lớp thu thập hạt tải 3,

Đối với trường hợp mà trong đó lớp silic pha tạp được sử dụng như lớp thu thập hạt tải 3, các phương pháp tùy chọn dưới đây có thể được sử dụng để tạo ra lớp silic pha tạp.

Phương pháp thứ nhất, lớp silic pha tạp thu được bằng cách đưa vào nguồn pha tạp trong suốt quy trình chế tạo lớp silic thuần, tức là, chế tạo lớp silic pha tạp ở môi trường mà trong đó nguồn pha tạp tồn tại. Trong phương pháp này, phosphorane có thể được sử dụng như nguồn pha tạp của nguyên tố Photpho, và borane có thể được sử dụng như nguồn pha tạp của nguyên tố Bo. Trong quá trình này, nhiệt độ đỉnh gia nhiệt có thể là 800°C đến 1000°C, như là 800°C, 820°C, 840°C, 850°C, 860°C, 870°C, 880°C, 900°C, 920°C, 940°C, 950°C, 960°C, 980°C, 1000°C, v.v., thời gian xử lý nhiệt có thể là 30 phút đến 200 phút, như là 30 phút, 40 phút, 50 phút, 60 phút, 70 phút, 80 phút, 90 phút, 100 phút, 110 phút, 120 phút, 130 phút, 140 phút, 150 phút, 160 phút, 170 phút, 180 phút, 190 phút, 200 phút, v.v.

Phương pháp thứ hai, lớp silic thuần được chế tạo trước, và sau đó lớp silic thuần được pha tạp với các nguyên tố pha tạp để tạo ra lớp silic pha tạp.

Trong phương pháp này, pha tạp các nguyên tố pha tạp vào trong lớp silic thuần có thể cụ thể bao gồm: sử dụng thiết bị cấy ion để cấy các ion pha tạp (như là các ion Photpho hoặc các ion Bo) vào trong lớp silic thuần, và sau đó ủ để thu được lớp silic pha tạp; hoặc tạo ra lớp thủy tinh Oxit silic có chứa nguồn pha tạp trên lớp silic thuần (như là thủy tinh photphosilicat PSG hoặc thủy tinh borosilicat BSG), và sau đó thực hiện ủ để làm cho nguồn pha tạp ở lớp thủy tinh Oxit silic đi vào lớp

silic thuần để thu được lớp silic pha tạp; hoặc pha tạp trực tiếp lớp silic thuần bằng các phương pháp khuếch tán nhiệt.

Thủy tinh Oxit silic đã nói ở trên có chứa các nguồn pha tạp có thể được chế tạo bằng cách sử dụng thiết bị lắng đọng hơi hóa học ở áp suất khí quyển (APCVD). Nhiệt độ ủ trong quy trình ủ nêu trên có thể là 600°C đến 950°C, như là 600°C, 620°C, 640°C, 650°C, 660°C, 680°C, 700°C, 720°C, 740°C, 750°C, 760°C, 780 °C, 800°C, 820°C, 840°C, 850°C, 860°C, 880°C, 900°C, 920°C, 940°C, 950°C, v.v.,

Trong các phương pháp thứ nhất và thứ hai nêu trên, lớp silic thuần có thể được chế tạo bằng cách sử dụng thiết bị lắng đọng hơi hóa học ở áp suất thấp (LPCVD).

Bước A05, chế tạo lớp pha tạp 6 ở mặt ngược lại của chất nền tinh thể silic 1 thành lớp thụ động hóa 2,

Có thể hiểu rằng khi lớp thụ động hóa 2 được tạo ra trên bề mặt trên của chất nền tinh thể silic 1 Bước A02, lớp pha tạp 6 được tạo ra trên bề mặt dưới của chất nền tinh thể silic 1 ở bước này; khi lớp thụ động hóa 2 được tạo ra trên bề mặt dưới của chất nền tinh thể silic 1 Bước A02, lớp pha tạp 6 được tạo ra trên bề mặt trên của chất nền tinh thể silic 1 ở bước này.

Ở bước này, phương pháp để chế tạo lớp pha tạp 6 có thể cụ thể như sau: cấy các ion pha tạp (như là các ion Photpho hoặc các ion Bo) vào trong bề mặt chất nền tinh thể silic 1 đối diện với lớp thụ động hóa 2 sử dụng thiết bị cấy ion, và sau đó ủ để thu được lớp pha tạp 6; hoặc tạo ra lớp thủy tinh Oxit silic có chứa nguồn pha tạp (như là thủy tinh photphosilicat PSG hoặc thủy tinh borosilicat BSG) trên bề mặt chất nền tinh thể silic 1 đối diện với lớp thụ động hóa 2, và sau đó thực hiện ủ để làm cho nguồn pha tạp ở lớp thủy tinh Oxit silic đi vào lớp silic thuần để thu được lớp pha tạp 6; hoặc bề mặt chất nền tinh thể silic 1 đối diện với lớp thụ động hóa 2 được pha tạp trực tiếp bằng cách khuếch tán nhiệt để tạo ra lớp pha tạp 6.

Cần chú ý rằng Bước A05 có thể được thực hiện sau Bước A04 (như được thể hiện trên FIG.10a đến FIG.10g), hoặc có thể được thực hiện sau Bước A01 và trước Bước A02 (như được thể hiện trên FIG.9a đến FIG.9g). Nói chung, khi lớp pha tạp 6 là ở mặt của bề mặt trên của chất nền tinh thể silic 1, Bước A05 được thực hiện giữa các Bước A01 và Bước A02; khi lớp pha tạp 6 là ở mặt của bề mặt dưới của chất nền

tinh thể silic 1, Bước A05 được thực hiện sau Bước A04,

Bước A06, chế tạo lớp chống phản xạ thứ nhất 41 trên lớp thu thập hạt tải 3 và/hoặc chế tạo lớp chống phản xạ thứ hai 42 trên lớp pha tạp 6.

Phương pháp chế tạo riêng của lớp chống phản xạ thứ nhất 41 và lớp chống phản xạ thứ hai 42 có thể được xác định theo thành phần cụ thể của chúng. Ví dụ, đối với lớp Silic nitrua là lớp chống phản xạ 4, lớp Silic nitrua có thể được tạo ra bởi quá trình lắng đọng hơi hóa học Plasma tăng cường.

Lớp chống phản xạ thứ nhất 41 và lớp chống phản xạ thứ hai 42 có thể được tạo ra lần lượt theo thứ tự nhất định. Khi lớp chống phản xạ thứ nhất 4 và lớp chống phản xạ thứ hai 42 có thành phần giống nhau, chúng có thể được tạo ra cùng lúc.

Bước A07, chế tạo điện cực thứ nhất 51 tiếp xúc với lớp thu thập hạt tải 3, và chế tạo điện cực thứ hai 52 tiếp xúc với lớp pha tạp 6.

Ở bước này, khi lớp chống phản xạ 4 được bố trí trên lớp thu thập hạt tải 3 và lớp pha tạp 6, bùn để chế tạo điện cực thứ nhất 51 và điện cực thứ hai 52 được in lên lớp chống phản xạ tương ứng 4, Sau đó, việc nung được thực hiện để tạo ra điện cực thứ nhất 51 và điện cực thứ hai 52,

Nếu lớp chống phản xạ 4 không được bố trí trên lớp thu thập hạt tải 3 và/hoặc lớp pha tạp 6, việc dán để chế tạo điện cực thứ nhất 51 và điện cực thứ hai 52 sẽ được in trực tiếp trên lớp thu thập hạt tải 3 và/hoặc lớp pha tạp 6.

Các điều kiện nung có thể được xác định theo thành phần của bùn cụ thể. Ví dụ, bùn có thể được nung ở nhiệt độ 600°C đến 900°C (ví dụ, 600°C, 620°C, 640°C, 650°C, 660°C, 680°C, 700°C, 720°C, 740°C, 750°C, 760°C, 780°C, 800°C, 820°C, 840°C, 850°C, 860°C, 880°C, 900°C, v.v.).

Phương pháp chế tạo pin mặt trời tinh thể silic thứ hai được thể hiện trên FIG.7

Như được thể hiện trên FIG.11a đến FIG.11f, phương pháp chế tạo pin mặt trời bao gồm các bước sau đây.

Bước B01, làm sạch chất nền tinh thể silic 1 được làm sạch, và tạo vân bề mặt trên của chất nền tinh thể silic 1 để tạo ra kết cấu vân ở bề mặt trên của chất nền tinh thể silic 1,

Đối với quá trình làm sạch cụ thể và tạo vân chất nền tinh thể silic 1, xem dẫn

chiều đến mô tả Bước A01 ở trên, mà sẽ không được lặp lại ở đây.

Bước B02, chế tạo lớp thụ động hóa thứ nhất 21 với lỗ xuyên X trên một mặt của chất nền tinh thể silic 1, và lớp thụ động hóa thứ hai 22 với lỗ xuyên X trên mặt khác của chất nền tinh thể silic 1,

Đối với quá trình chế tạo cụ thể lớp thụ động hóa thứ nhất 21 và lớp thụ động hóa thứ hai 22, xem dẫn chiếu đến mô tả Bước A02, mà sẽ không được lặp lại ở đây.

Cần chú ý rằng lớp thụ động hóa thứ nhất 21 và lớp thụ động hóa thứ hai 22 có thể được tạo ra lần lượt lần lượt theo thứ tự. Khi lớp thụ động hóa thứ nhất 21 và lớp thụ động hóa thứ hai 22 có thành phần giống nhau, chúng có thể được tạo ra cùng lúc.

Bước B03, mở các lỗ xuyên X ở lớp thụ động hóa thứ nhất 21 và lớp thụ động hóa thứ hai 22 lần lượt tương ứng.

Cách mở cụ thể các lỗ xuyên X trên lớp thụ động hóa thứ nhất 21 và lớp thụ động hóa thứ hai 22 có thể dẫn chiếu đến mô tả Bước A03 ở trên, mà sẽ không được lặp lại ở đây.

Bước B04, chế tạo lớp thu thập hạt tải thứ nhất 31 trên lớp thụ động hóa thứ nhất 21 và trên phần chất nền tinh thể silic 1 tương ứng với lỗ xuyên X của lớp thụ động hóa thứ nhất 21, chế tạo lớp thu thập hạt tải thứ hai 32 có kiểu dẫn điện ngược lại với hạt tải thứ nhất trên lớp thụ động hóa thứ hai 22 và trên phần chất nền tinh thể silic 1 tương ứng với lỗ xuyên X của lớp thụ động hóa thứ hai 22,

Việc chế tạo cụ thể của lớp thu thập hạt tải thứ nhất 31 và lớp thu thập hạt tải thứ hai 32 có thể dẫn chiếu đến mô tả trong Bước A04 ở trên, mà sẽ không được lặp lại ở đây.

Cần chú ý rằng khi lớp silic thuần được chế tạo trước, và sau đó lớp silic thuần được pha tạp để tạo ra lớp silic pha tạp, lớp silic thuần thứ nhất có thể được tạo ra trên lớp thụ động hóa thứ nhất 21 và lớp silic thuần thứ hai có thể được tạo ra trên lớp thụ động hóa thứ hai 22 cùng lúc, sau đó, lớp silic thuần thứ nhất và lớp silic thuần thứ hai được pha tạp. Tùy chọn, trong suốt quá trình pha tạp, việc cấy ion được thực hiện trên lớp silic thuần thứ nhất và lớp silic thuần thứ hai lần lượt tương ứng, hoặc sau khi chế tạo thủy tinh silic có chứa nguồn pha tạp trên lớp silic thuần thứ nhất và lớp silic thuần thứ hai lần lượt tương ứng, việc ủ được thực hiện để hoàn

thành sự pha tạp của lớp silic thuần thứ nhất và lớp silic thuần thứ hai.

Bước B05, chế tạo lớp chống phản xạ thứ nhất 41 trên lớp thu thập hạt tải thứ nhất 31 và/hoặc chế tạo lớp chống phản xạ thứ hai 42 trên lớp thu thập hạt tải thứ hai 32,

Ở bước này, việc chế tạo cụ thể của lớp chống phản xạ thứ nhất 41 và lớp chống phản xạ thứ hai 42 có thể dẫn chiếu đến mô tả Bước A06, mà sẽ không được lặp lại ở đây.

Bước B06, chế tạo điện cực thứ nhất 51 tiếp xúc với lớp thu thập hạt tải thứ nhất 31, và chế tạo điện cực thứ hai 52 tiếp xúc với lớp thu thập hạt tải thứ hai 32,

Ở bước này, khi lớp chống phản xạ 4 được bố trí trên lớp thu thập hạt tải thứ nhất 31 và lớp thu thập hạt tải thứ hai 32, bunn để chế tạo điện cực thứ nhất 51 và điện cực thứ hai 52 được in lên lớp chống phản xạ tương ứng 4, và sau đó nung để tạo ra điện cực thứ nhất 51 và điện cực thứ hai 52,.

Nếu lớp chống phản xạ 4 không được bố trí trên lớp thu thập hạt tải thứ nhất 31 và/hoặc lớp thu thập hạt tải thứ hai 32, bunn để chế tạo điện cực thứ nhất 51 và điện cực thứ hai 52 được in trực tiếp lên trên lớp thu thập hạt tải thứ nhất 31 và/hoặc lớp thu thập hạt tải thứ hai 32,

Các điều kiện nung của bunn được sử dụng để tạo ra điện cực thứ nhất 51 và điện cực thứ hai 52 có thể dẫn chiếu đến mô tả Bước A07 ở trên, và sẽ không được lặp lại ở đây.

Phương pháp chế tạo pin mặt trời tinh thể silic thứ ba được thể hiện trên FIG.8

Như được thể hiện trên các FIG.12a đến 12g, phương pháp để chế tạo pin mặt trời bao gồm các bước sau đây.

Bước C01, làm sạch chất nền tinh thể silic 1, và tạo vân bề mặt trên của chất nền tinh thể silic 1 để tạo ra kết cấu vân ở bề mặt trên của chất nền tinh thể silic 1,

Đối với quá trình làm sạch cụ thể và tạo vân chất nền tinh thể silic 1, có thể dẫn chiếu đến mô tả Bước A01 ở trên, mà sẽ không được lặp lại ở đây.

Bước C02, chế tạo lớp thụ động hóa 2 trên một mặt của chất nền tinh thể silic 1,

Quá trình chế tạo cụ thể lớp thụ động hóa 2 có thể dẫn chiếu đến mô tả trong Bước A02 ở trên, mà sẽ không được lặp lại ở đây.

Bước C03, mở lỗ xuyên X trên lớp thụ động hóa 2,

Quá trình mở cụ thể lỗ xuyên X trên lớp thụ động hóa 2 có thể dẫn chiếu đến mô tả trong Bước A03 ở trên, mà sẽ không được lặp lại ở đây.

Bước C04, chế tạo lớp thụ thập hạt tải 3 có vùng thứ nhất 301 và vùng thứ hai 302 có các kiểu dẫn điện ngược lại trên lớp thụ động hóa 2 và trên phần chất nền tinh thể silic 1 tương ứng với lỗ xuyên X của lớp thụ động hóa 2,

Đối với trường hợp mà trong đó lớp silic pha tạp được sử dụng như lớp thụ thập hạt tải 3, lớp silic thuần có thể được chế tạo trước, và sau đó các nguồn pha tạp thứ nhất và thứ hai có các kiểu dẫn điện ngược lại được sử dụng để pha tạp các vùng khác nhau của lớp silic thuần để tạo ra lớp silic pha tạp có vùng thứ nhất 301 và vùng thứ hai 302 có các kiểu dẫn điện ngược lại.

Thiết bị cấy ion có thể được sử dụng để cấy các ion pha tạp khác nhau vào trong các vùng khác nhau của lớp silic thuần, như là cấy các ion Photpho và các ion Bo, và sau đó ủ để thu được lớp silic pha tạp có các vùng pha tạp Photpho và có các vùng pha tạp Bo.

Ở bước này, phương pháp chế tạo riêng của lớp silic thuần, quá trình cụ thể của việc cấy ion và ủ có thể dẫn chiếu đến mô tả trong Bước A04 ở trên, mà sẽ không được lặp lại ở đây.

Bước C05, chế tạo lớp pha tạp 6 có cùng kiểu dẫn điện như chất nền tinh thể silic 1 trên mặt của chất nền tinh thể silic 1 đối diện với lớp thụ thập hạt tải 3,

Phương pháp chế tạo cụ thể của lớp pha tạp 6 có thể dẫn chiếu đến mô tả trong Bước A05 ở trên, mà sẽ không được lặp lại ở đây.

Cần chú ý rằng Bước C05 có thể được thực hiện sau Bước C04, hoặc có thể được thực hiện sau Bước C01 và trước Bước C02,

Bước C06, chế tạo lớp chống phản xạ thứ nhất 41 trên lớp thụ thập hạt tải 3 và/hoặc chế tạo lớp chống phản xạ thứ hai 42 trên lớp pha tạp 6.

Việc chế tạo cụ thể của lớp chống phản xạ thứ nhất 41 và lớp chống phản xạ thứ hai 42 có thể dẫn chiếu đến mô tả Bước A06, mà sẽ không được lặp lại ở đây.

Bước C07, chế tạo điện cực thứ nhất 51 tiếp xúc với vùng thứ nhất 301 của lớp thụ thập hạt tải 3, và chế tạo điện cực thứ hai 52 tiếp xúc với vùng thứ hai 302 của lớp thụ thập hạt tải 3,

Ở bước này, khi lớp chống phản xạ thứ nhất 41 được bố trí trên lớp thu thập hạt tải 3, bùn để chế tạo điện cực thứ nhất 51 được in trên lớp chống phản xạ thứ nhất 41 ở vị trí tương ứng với vùng thứ nhất 301 của lớp thu thập hạt tải 3, bùn để chế tạo điện cực thứ hai 52 được in trên lớp chống phản xạ thứ nhất 41 ở vị trí tương ứng với vùng thứ hai 302 của lớp thu thập hạt tải 3, và sau đó nung để tạo ra điện cực thứ nhất 51 và điện cực thứ hai 52,

Nếu lớp chống phản xạ thứ nhất 41 không được bố trí trên lớp thu thập hạt tải 3, bùn để chế tạo điện cực thứ nhất 51 và điện cực thứ hai 52 được in trực tiếp trên vùng thứ nhất 301 và vùng thứ hai 302 của lớp thu thập hạt tải 3,

Các điều kiện nung của bùn được sử dụng để tạo ra điện cực thứ nhất 51 và điện cực thứ hai 52 có thể dẫn chiếu đến mô tả Bước A07 ở trên, và sẽ không được lặp lại ở đây.

Dựa theo pin mặt trời tinh thể silic đã nói ở trên, các phương án của sáng chế cũng bố trí các môđun quang điện sử dụng pin mặt trời tinh thể silic đã nói ở trên. Môđun quang điện bao gồm tấm phủ, màng dính bao bọc thứ nhất, dây pin mặt trời, màng dính bao bọc thứ hai, và tấm đáy được bố trí lần lượt, mà tại đó dây pin mặt trời có nhiều pin mặt trời tinh thể silic được bố trí bởi các phương án của sáng chế.

Cần phải hiểu rằng, trong pin mặt trời tinh thể silic được đề xuất bởi phương án của sáng chế, lớp thụ động hóa được bố trí có các lỗ xuyên, và lớp thu thập hạt tải tiếp xúc với chất nền tinh thể silic qua lỗ xuyên trên lớp thụ động hóa, do vậy, trên cơ sở đảm bảo hiệu ứng thụ động hóa bề mặt, các hạt tải có thể đi qua mặt tiếp xúc giữa chất nền tinh thể silic và lớp thu thập hạt tải được thu thập bởi điện cực, thực hiện truyền tải hiệu quả các hạt tải, và cải thiện hiệu suất chuyển đổi quang điện của pin mặt trời tinh thể silic, hơn nữa cải thiện môđun quang điện sử dụng pin mặt trời tinh thể silic với công suất đầu ra cao hơn, giảm giá thành mỗi Kilowat giờ, và cải thiện chi phí hoạt động sản xuất điện quang điện.

Trong các phương án của sáng chế, tấm phủ là tấm thủy tinh, vật liệu màng dính bao bọc thứ nhất và màng dính bao bọc thứ hai có thể là EVA (Etylen-vinyl axetat copolime) hoặc POE (Etylen-octan copolime), và tấm đáy có thể là tấm thủy tinh hoặc tấm TPT (PVF/PET/PVF). Môđun quang điện cũng có khung, mà có thể được điền đầy bằng các chất bịt kín (như là gel silica).

Trong môđun quang điện được chế tạo bởi các phương án của sáng chế, pin mặt trời tinh thể silic có thể là hình vuông hoặc hình vuông có bốn góc tròn là một ô nguyên vẹn, hoặc ô được cắt lát thu được bằng cách cắt ô nguyên vẹn.

Môđun quang điện được chế tạo bởi các phương án của sáng chế có thể có nhiều dãy pin mặt trời, và các ô trong mỗi dãy pin mặt trời có thể được nối bằng băng hàn, hoặc bằng keo dẫn điện hoặc các vật liệu dẫn điện khác. Trong mỗi dãy của các dãy pin mặt trời, khe hở nhất định có thể có giữa những miếng pin liền kề, hoặc các mép của các ô pin liền kề có thể chồng lên nhau, tức là, được nối bằng cách ép chặt.

Tóm lại, trong các phương án của sáng chế, các lỗ xuyên được mở trên lớp thụ động hóa, và lớp thu thập hạt tải tiếp xúc với chất nền tinh thể silic qua các lỗ xuyên trên lớp thụ động hóa, nhờ vậy đảm bảo hiệu ứng thụ động hóa bề mặt, sau đó các hạt tải có thể đi qua mặt tiếp xúc giữa chất nền tinh thể silic và lớp thu thập hạt tải được thu thập bởi điện cực, thực hiện truyền tải hạt tải hiệu quả, giảm điện trở nối tiếp của pin mặt trời tinh thể silic, và tăng hệ số điền đầy của pin mặt trời tinh thể silic. Hơn nữa, hiệu suất chuyển đổi quang điện của pin mặt trời tinh thể silic được cải thiện, giá thành mỗi Kilowat giờ được giảm, và hiệu quả chi phí sản xuất điện quang điện được cải thiện.

Mô tả đã nói ở trên chỉ thuận tiện cho người có hiểu biết trung bình trong lĩnh vực kỹ thuật hiểu các giải pháp kỹ thuật của sáng chế, và không để giới hạn sáng chế. Sửa đổi bất kỳ, thay thế tương đương, cải thiện, v.v., được thực hiện theo tinh thần và nguyên tắc của sáng chế sẽ được bao gồm trong phạm vi bảo hộ của sáng chế.

## YÊU CẦU BẢO HỘ

## 1. Pin mặt trời tinh thể silic, bao gồm:

nền tinh thể silic (1),

lớp thụ động (2) được tạo ra trên nền tinh thể silic (1) và có lỗ xuyên (X),

lớp thu thập hạt tải (3) được tạo ra trên lớp thụ động (2), và,

điện cực (5) tiếp xúc với lớp thu thập hạt tải (3);

trong đó lớp thu thập hạt tải (3) tiếp xúc với nền tinh thể silic (1) qua lỗ xuyên (X) trên lớp thụ động (2); và

trong đó điện cực (5) có phần tương ứng với lỗ xuyên trên lớp thụ động (2), và phần được kéo dài vào trong lỗ xuyên và có khoảng cách nhất định từ nền tinh thể silic (1).

2. Pin mặt trời tinh thể silic theo điểm 1, khác biệt ở chỗ lỗ xuyên (X) có mặt cắt hình dạng tuyến tính, hình tròn hoặc đa giác theo hướng song song với bề mặt nền tinh thể silic (1).

3. Pin mặt trời tinh thể silic theo điểm 1, khác biệt ở chỗ lớp thụ động (2) được tạo ra có cụm lỗ xuyên (X).

4. Pin mặt trời tinh thể silic theo điểm 1, khác biệt ở chỗ pin mặt trời tinh thể silic còn có: lớp chống phản xạ (4) được tạo ra trên lớp thu thập hạt tải (3); điện cực (5) đi qua lớp chống phản xạ (4) và tiếp xúc với lớp thu thập hạt tải (3).

## 5. Pin mặt trời tinh thể silic, bao gồm:

nền tinh thể silic (1),

lớp thụ động (2) được tạo ra trên một mặt của nền tinh thể silic (1) và có lỗ xuyên (X),

lớp thu thập hạt tải (3) được tạo ra trên lớp thụ động (2),

điện cực thứ nhất (51) tiếp xúc với lớp thu thập hạt tải (3),

lớp pha tạp (6) được tạo ra trên mặt còn lại của nền tinh thể silic (1), và,

điện cực thứ hai (52) tiếp xúc với lớp pha tạp (6);

trong đó, lớp thu thập hạt tải (3) tiếp xúc với nền tinh thể silic (1) qua lỗ xuyên (X) trên lớp thụ động (2);

lớp thu thập hạt tải (3) có kiểu dẫn điện ngược lại với kiểu của lớp pha tạp (6);

trong đó điện cực thứ nhất (51) có phần tương ứng với lỗ xuyên (X) trên lớp thụ động (2), và phần được kéo dài vào trong lỗ xuyên và có khoảng cách nhất định từ nền tinh thể silic (1).

6. Pin mặt trời tinh thể silic, bao gồm:

nền tinh thể silic (1),

lớp thụ động thứ nhất (21) được tạo ra trên một mặt của nền tinh thể silic (1) và có lỗ xuyên (X),

lớp thu thập hạt tải thứ nhất (31) được tạo ra trên lớp thụ động thứ nhất (21),

điện cực thứ nhất (51) tiếp xúc với lớp thu thập hạt tải thứ nhất (31),

lớp thụ động thứ hai (22) được tạo ra trên mặt còn lại của nền tinh thể silic (1) và có lỗ xuyên (X),

lớp thu thập hạt tải thứ hai (32) được tạo ra trên lớp thụ động thứ hai (22), và,

điện cực thứ hai (52) tiếp xúc với lớp thu thập hạt tải thứ hai (32);

trong đó, lớp thu thập hạt tải thứ nhất (31) tiếp xúc với nền tinh thể silic (1) qua lỗ xuyên (X) trên lớp thụ động thứ nhất (21); lớp thu thập hạt tải thứ hai (32) tiếp xúc với nền tinh thể silic (1) qua lỗ xuyên (X) trên lớp thụ động thứ hai (22);

lớp thu thập hạt tải thứ nhất (31) có kiểu dẫn điện ngược lại với kiểu của lớp thu thập hạt tải thứ hai (32),

trong đó điện cực thứ nhất (51) có phần tương ứng với lỗ xuyên trên lớp thụ động thứ nhất (2), và phần được kéo dài vào trong lỗ xuyên và có khoảng cách nhất định từ nền tinh thể silic (1); và

trong đó điện cực thứ hai (52) có phần tương ứng với lỗ xuyên trên lớp thụ động thứ hai (22), và phần được kéo dài vào trong lỗ xuyên và có khoảng cách nhất định từ nền tinh thể silic (1).

7. Pin mặt trời tinh thể silic, bao gồm:

nền tinh thể silic (1),

lớp thụ động (2) được tạo ra trên một mặt của nền tinh thể silic (1) và có lỗ xuyên (X),

lớp thu thập hạt tải (3) được tạo ra trên lớp thụ động (2) và có vùng thứ nhất (301) và vùng thứ hai (302) có các kiểu dẫn điện ngược nhau,

điện cực thứ nhất (51) tiếp xúc với vùng thứ nhất (301) của lớp thu thập hạt tải (3),

điện cực thứ hai (52) tiếp xúc với vùng thứ hai (302) của lớp thu thập hạt tải (3), và,

lớp pha tạp (6) được tạo ra trên mặt còn lại của nền tinh thể silic (1);

trong đó, lớp thu thập hạt tải (3) tiếp xúc với nền tinh thể silic (1) qua lỗ xuyên (X) trên lớp thụ động (2);

lớp pha tạp (6) có kiểu dẫn điện giống với kiểu dẫn điện của nền tinh thể silic (1),

trong đó điện cực thứ nhất (51) có phần tương ứng với lỗ xuyên trên lớp thụ động và phần được kéo dài vào trong lỗ xuyên và có khoảng cách nhất định từ nền tinh thể silic (1); và/hoặc điện cực thứ hai (52) có phần tương ứng với lỗ xuyên trên lớp thụ động và phần được kéo dài vào trong lỗ xuyên và có khoảng cách nhất định từ nền tinh thể silic (1).

8. Phương pháp chế tạo pin mặt trời tinh thể silic, trong đó phương pháp bao gồm các bước:

bước tạo ra nền tinh thể silic (1);

bước tạo ra lớp thụ động (2) có các lỗ xuyên (X) trên nền tinh thể silic (1);

bước tạo ra lớp thu thập hạt tải (3) trên lớp thụ động (2) và trên một phần nền tinh thể silic (1) tương ứng với lỗ xuyên (X) của lớp thụ động (2);

bước tạo ra điện cực (5) tiếp xúc với lớp thu thập hạt tải (3),

bước tạo ra điện cực có phần tương ứng với lỗ xuyên của lớp thụ động sao cho phần được kéo dài vào trong lỗ xuyên và có khoảng cách nhất định từ nền tinh thể silic (1).

9. Môđun quang điện, bao gồm: tấm phủ, màng dính bao bọc thứ nhất, dãy pin mặt trời, màng dính bao bọc thứ hai, và tấm đáy được bố trí tuần tự, trong đó dãy pin mặt trời có nhiều pin mặt trời, khác biệt ở chỗ các pin mặt trời là pin mặt trời tinh thể silic theo điểm bất kỳ trong số các điểm từ 1 đến 7.

1/5

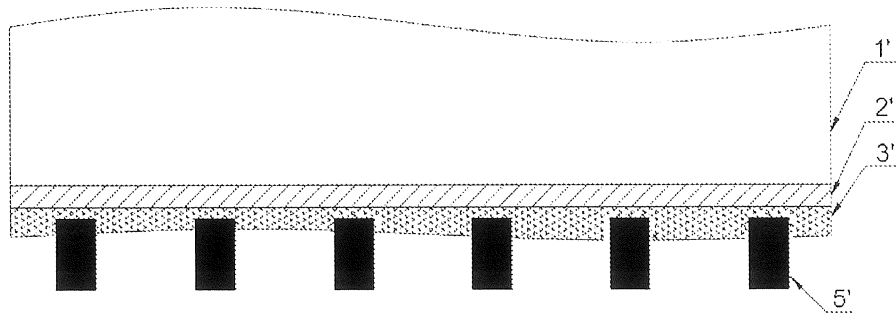


Fig. 1

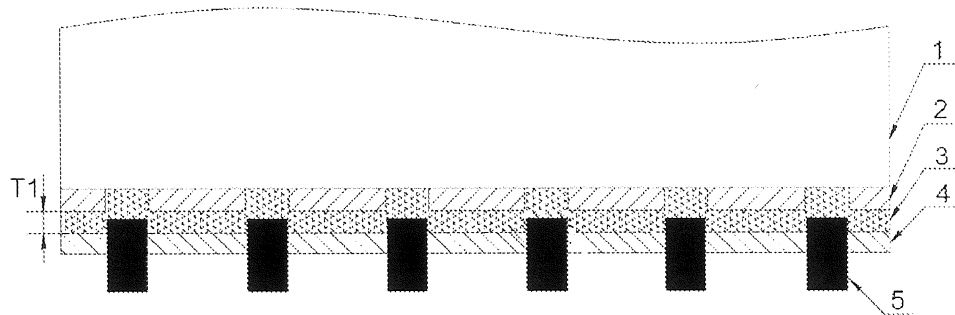


Fig. 2

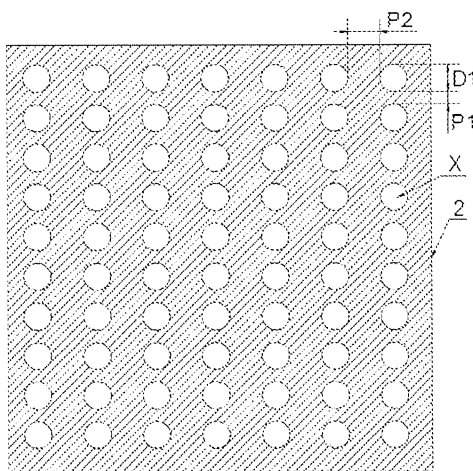


Fig. 3a

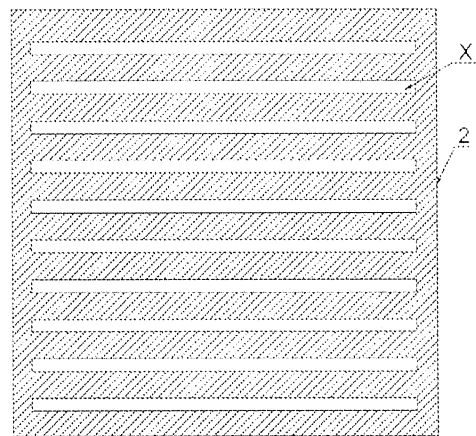


Fig. 3b

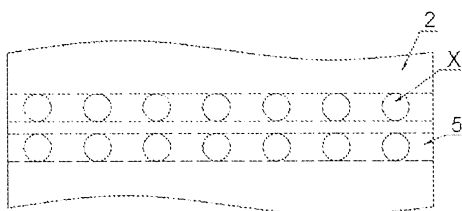


Fig. 4a

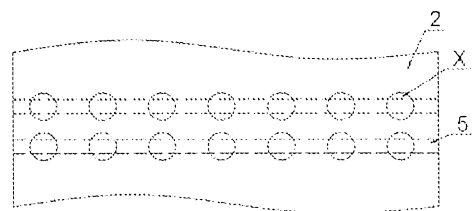


Fig. 4b

2/5

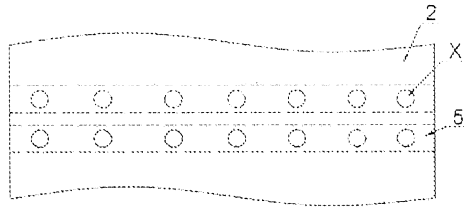


Fig. 4c

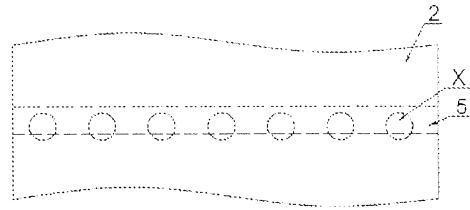


Fig. 4d

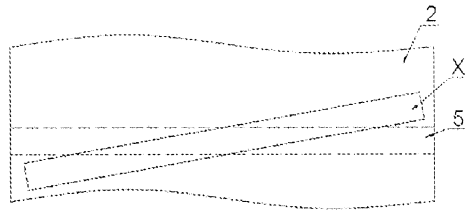


Fig. 4e

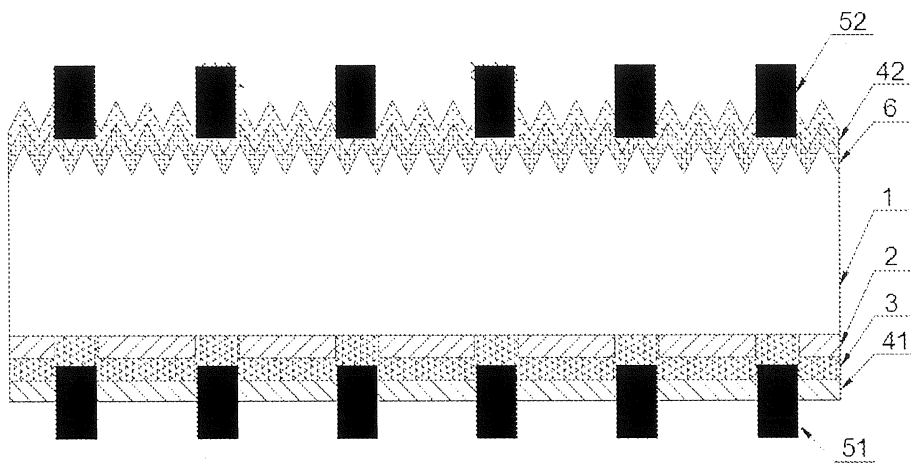


Fig. 5

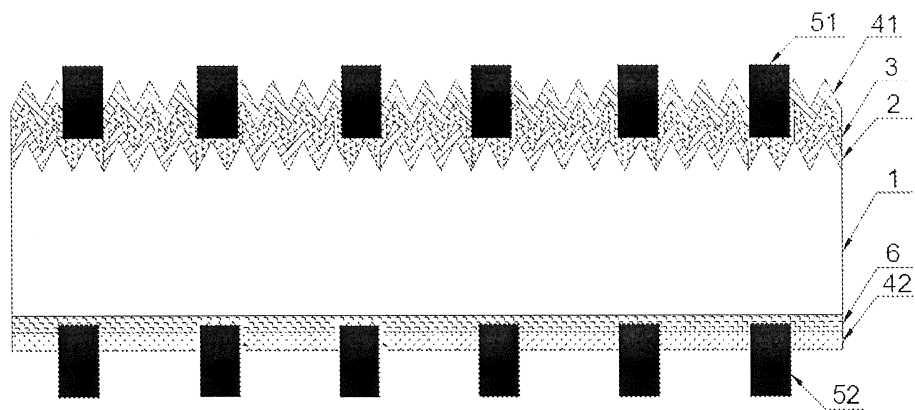


Fig. 6

3/5

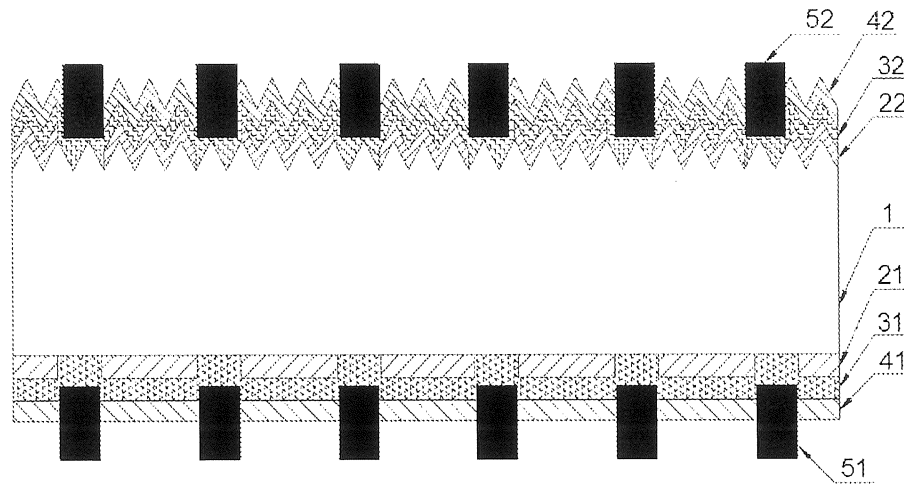


Fig. 7

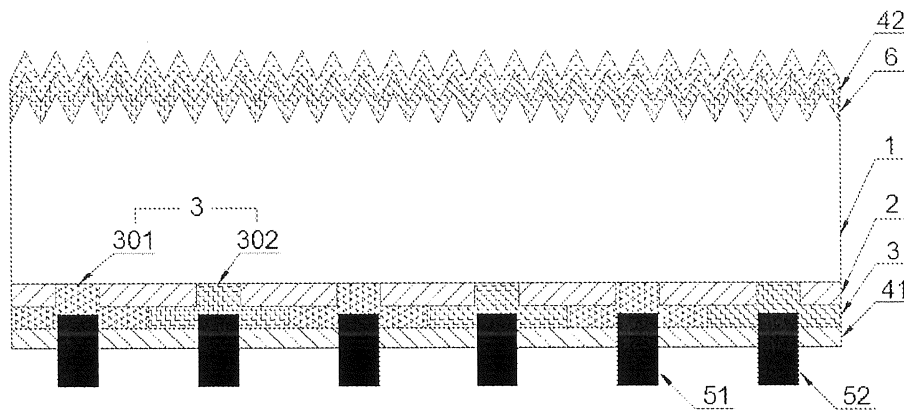


Fig. 8

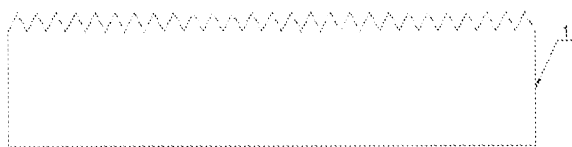


Fig. 9a

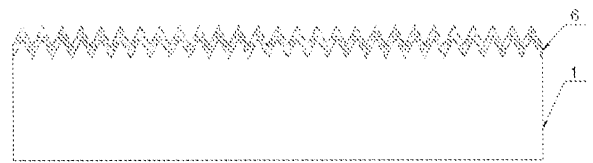


Fig. 9b

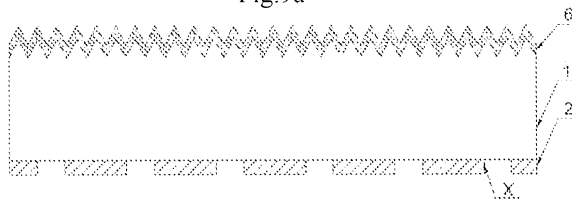


Fig. 9c

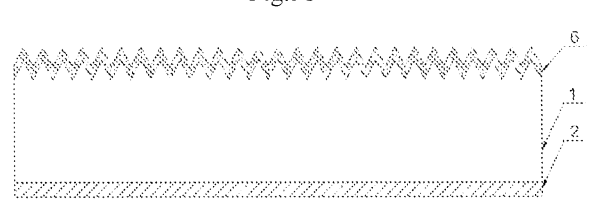


Fig. 9d

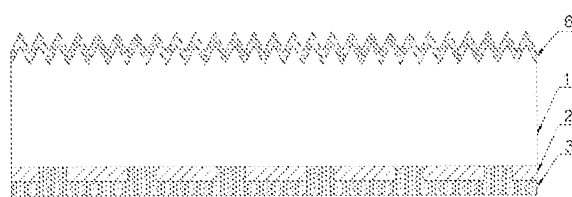


Fig. 9e

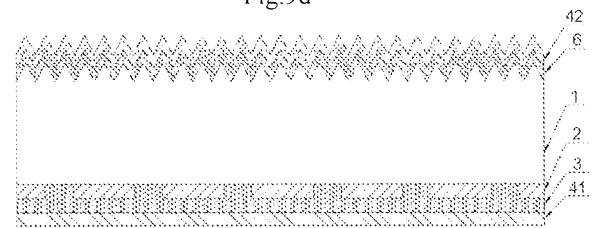


Fig. 9f

4/5

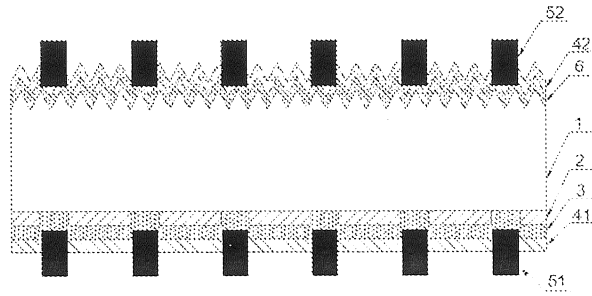


Fig. 9g

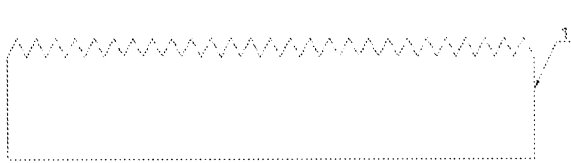


Fig. 10a

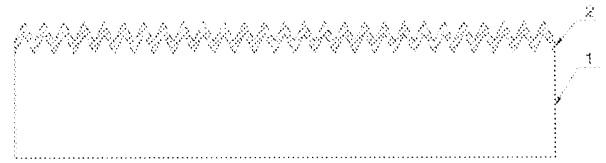


Fig. 10b

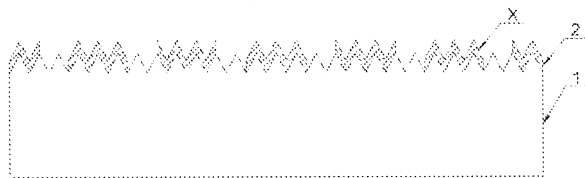


Fig. 10c

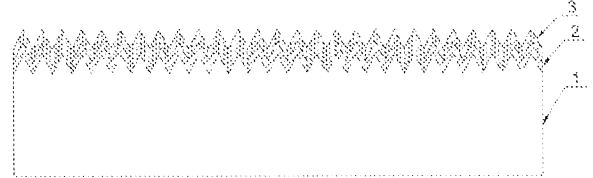


Fig. 10d

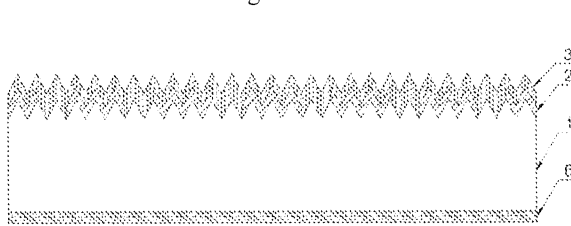


Fig. 10e

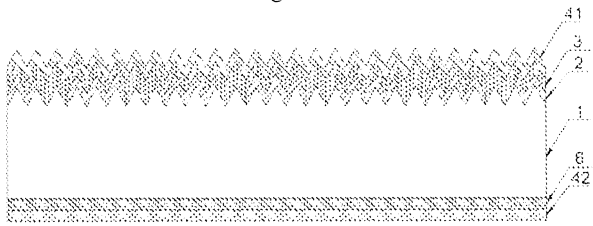


Fig. 10f

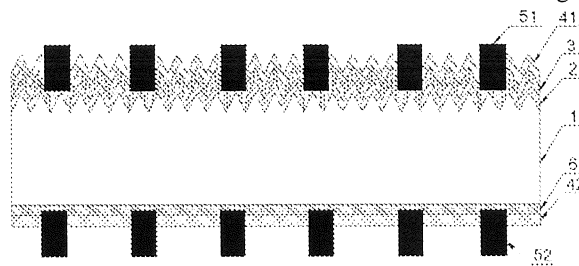


Fig. 10g

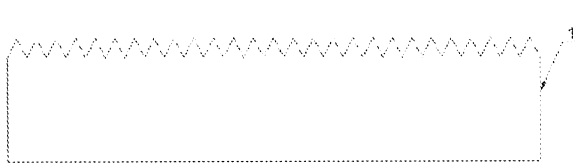


Fig. 11a

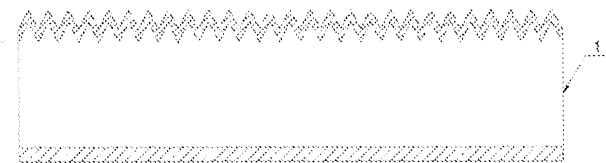


Fig. 11b

5/5

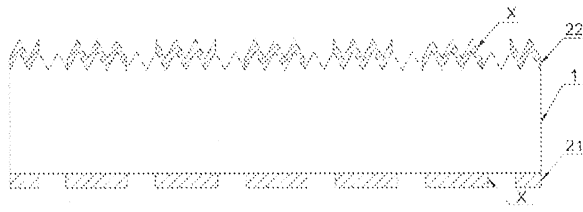


Fig. 11c

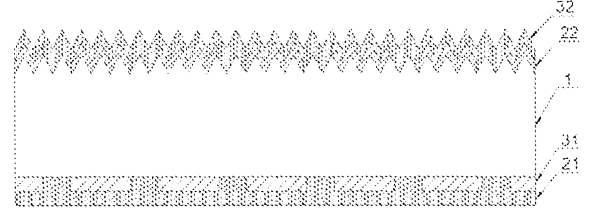


Fig. 11d

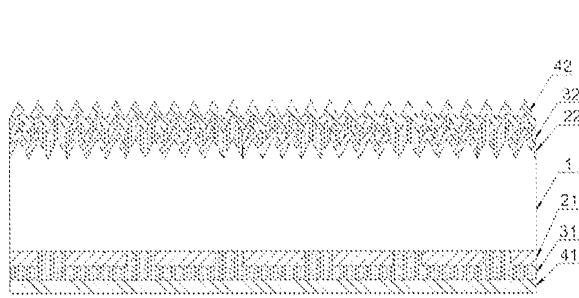


Fig. 11e

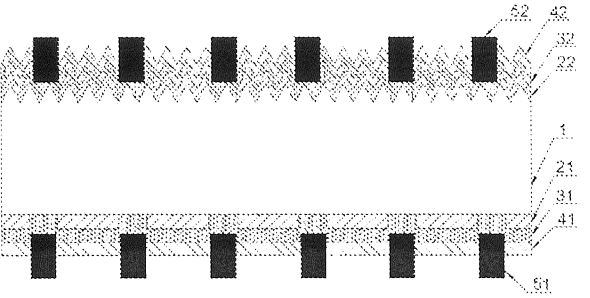


Fig. 11f

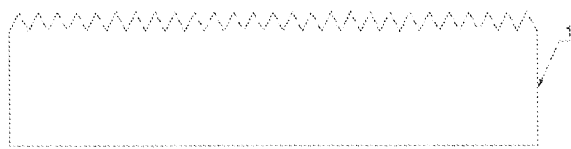


Fig. 12a

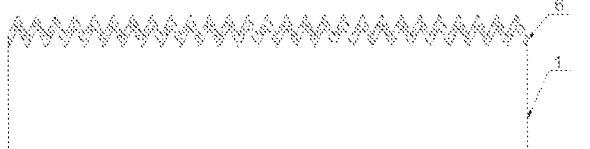


Fig. 12b

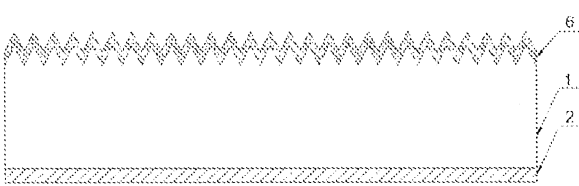


Fig. 12c

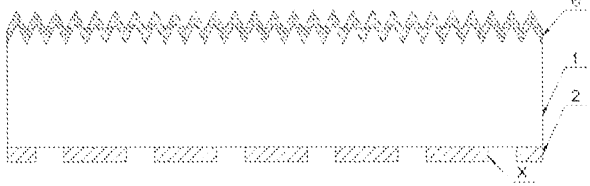


Fig. 12d



Fig. 12e

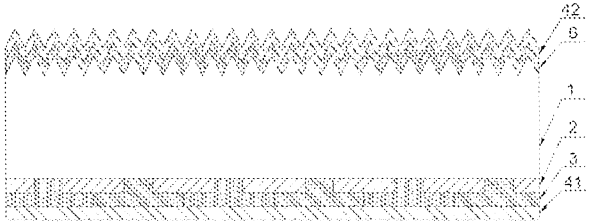


Fig. 12f

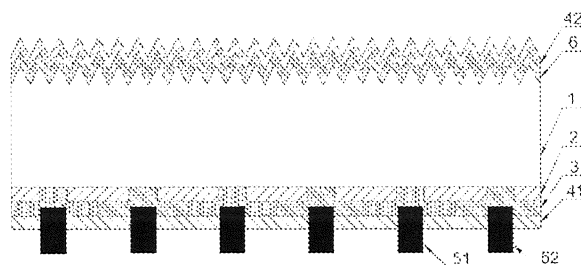


Fig. 12g