



(12) BẢN MÔ TẢ SÁNG CHẾ THUỘC BẰNG ĐỘC QUYỀN SÁNG CHẾ

(19) Cộng hòa xã hội chủ nghĩa Việt Nam (VN)
CỤC SỞ HỮU TRÍ TUỆ

(11)



1-0045269

(51)^{2022.01} H01L 31/18; H01L 31/0296

(13) B

(21) 1-2023-01360

(22) 22/02/2018

(62) 1-2019-05089

(86) PCT/US2018/019129 22/02/2018

(87) WO/2018/156698 30/08/2018

(30) 62/463,579 24/02/2017 US

(45) 25/04/2025 445

(43) 26/06/2023 423A

(71) FIRST SOLAR, INC. (US)

350 West Washington Street 6th Floor Tempe, AZ 85281, United States of America

(72) GROVER, Sachit (IN); LI, Xiaoping (US); MALIK, Roger (US);

SEYEDMOHAMMADI, Shahram (US); XIONG, Gang (US); ZHANG, Wei (US);
IRVINE, Stuart (GB).

(74) Công ty Luật TNHH T&G (TGVN)

(54) PHƯƠNG PHÁP XỬ LÝ LỚP HẤP THỤ BÁN DẪN QUANG ĐIỆN

(21) 1-2023-01360

(57) Sáng chế đề cập tới các cấu trúc và các phương pháp pha tạp các vật liệu bán dẫn màng mỏng đa tinh thể trong các thiết bị quang điện. Các phương án thực hiện gồm các phương pháp để tạo thành và xử lý lớp hấp thụ bán dẫn quang điện. Các phương án thực hiện còn gồm các phương pháp kích hoạt chất pha tạp nhóm V trong lớp hấp thụ chất bán dẫn II-VI đa tinh thể, các thiết bị quang điện, và lớp hấp thụ bán dẫn quang điện.

Lĩnh vực kỹ thuật được đề cập

Sáng chế này đề cập tới phương pháp xử lý lớp hấp thụ bán dẫn quang điện, phương pháp kích hoạt chất pha tạp nhóm V trong lớp hấp thụ chất bán dẫn II-VI đa tinh thể, phương pháp tạo lớp hấp thụ bán dẫn được pha tạp, và thiết bị quang điện.

Tình trạng kỹ thuật của sáng chế

Thiết bị quang điện tạo ra năng lượng điện bằng cách biến đổi ánh sáng thành dòng điện một chiều nhờ việc sử dụng các vật liệu bán dẫn có hiệu ứng quang điện. Các thiết bị quang điện tạo ra dòng điện khi việc hấp thụ ánh sáng kích thích các bộ phận mang điện tích, các điện tử hoặc các lỗ trống, tới trạng thái năng lượng cao hơn nhờ hiệu ứng quang điện. Khi bộ phận mang điện tích dịch chuyển tới trạng thái năng lượng cao hơn, ví dụ, khi điện tử được kích thích từ băng hóa trị tới băng dẫn, năng lượng kích hoạt tối thiểu được yêu cầu để vượt qua độ rộng vùng cấm và di động hóa bộ phận mang điện tích để tạo ra dòng điện. Khả năng dẫn của chất bán dẫn là tỉ lệ với tích của độ linh động của bộ phận mang điện tích và nồng độ bộ phận mang điện tích.

Các chất pha tạp được sử dụng trong các vật liệu bán dẫn của các thiết bị quang điện để điều chỉnh mức Fermi và tăng nồng độ bộ phận mang điện tích. Việc thêm của các chất pha tạp vào chất bán dẫn có thể được sử dụng để tạo ra vật liệu trội về các bộ phận mang điện tích âm, loại n, hoặc dương, loại p.

Trong các thiết bị quang điện gốc CdTe, điện thế hở mạch (open circuit voltage - Voc) tương đối thấp so với độ rộng vùng cấm của vật liệu là do, một phần là, nồng độ bộ phận đa số thấp và thời gian sống của bộ phận thiểu số ngắn trong CdTe. Nồng độ bộ phận hiệu dụng của CdTe có thể được cải thiện bằng cách pha tạp với các chất pha tạp loại p. Các vấn đề khác hạn chế hiệu suất của thiết bị của các tế bào quang điện CdTe bao gồm công thoát cao của CdTe và điện trở tiếp xúc sau cao tại giao diện giữa CdTe và lớp tiếp xúc sau gốc kim loại. Điện trở tiếp xúc sau có thể được cải thiện bằng cách nâng nồng độ bộ phận đa số tại giao diện sau. Ví dụ, với vật liệu CdTe loại p, việc tăng các lượng nồng độ bộ phận để tăng các bộ phận loại p trong vật liệu CdTe để tạo thành "lớp tiếp xúc omic" trên phía sau của lớp CdTe, vốn ở trong tiếp

xúc với lớp tiếp xúc sau.

Trong khi các chất pha tạp ở mức độ nào đó đã thành công trong việc điều chỉnh mức Fermi và tăng nồng độ bộ mang điện tích, thì một số chất pha tạp đã được tìm thấy là đóng góp vào việc làm giảm chất lượng thiết bị, di trú dưới các điều kiện vận hành, đóng góp vào việc tái tổ hợp bộ phận mang, hoặc sinh ra ít bộ phận mang điện tích hơn dự đoán.

Ví dụ, đồng đã được sử dụng cho các vật liệu bán dẫn loại II-VI được pha tạp p, như CdTe. Các chất pha tạp đồng có tính linh động cao và di trú theo thời gian dưới việc dịch chuyển. Các chất pha tạp đồng không ở một cách cố định trong mạng tinh thể của các màng mỏng đa tinh thể. Qua các cơ chế này, các chất pha tạp có thể tác động có hại tới thời gian sống của thiết bị, độ ổn định dài hạn, và hiệu quả hoạt động.

Có ba loại chất pha tạp p tiềm năng cho CdTe đa tinh thể: thay thế Cd với kim loại bộ phận nhận đơn, như đồng hoặc bạc; chỗ trống của vị trí Cd; và thay thế của Te với nguyên tố nhóm V. Như được thảo luận trong công bố đơn sáng chế Mỹ số No. 2012/0042950, việc thay thế của Te với nguyên tố nhóm V đã được xem xét như là gần như không thể do việc thay thế Te là không có lợi về mặt nhiệt động khi so với việc thay thế Cd. Ngoài ra, áp suất hơi cao hơn của Cd, khi so với Te, dẫn tới việc Cd bay hơi dễ hơn từ các màng để tạo thành các màng giàu Te và thiếu hụt Cd dưới các điều kiện xử lý nhiệt độ cao được sử dụng trong việc sản xuất thiết bị quang điện. Do đó, việc thay thế một cách tin cậy của Te với nguyên tố nhóm V trong màng mỏng CdTe đa tinh thể trong chõng quang điện là không thể đạt được.

Có thách thức để pha tạp một cách hiệu quả các hợp kim CdTe và CdTe để đạt được nồng độ mong muốn cho các bộ phận mang điện tích loại p trong các thiết bị hiệu quả và ổn định. Thách thức khác là để tạo ra các thiết bị này sử dụng các quy trình sản xuất quy mô và hiệu quả về chi phí. Do đó, mong muốn là tạo ra được các thiết bị quang điện cải tiến và các phương pháp tạo thành các vật liệu bán dẫn được pha tạp cải tiến.

Bản chất kỹ thuật của sáng chế

Để đạt được mục đích này, phương án thực hiện của sáng chế đề xuất phương pháp xử lý lớp hấp thụ bán dẫn quang điện chứa các bước:

cấp tác nhân khử để tạo ra môi trường khử;

tiếp xúc ít nhất một phần của lớp hấp thụ với tác nhân thụ động hóa trong khi lớp hấp thụ là môi trường khử, trong đó lớp hấp thụ được pha tạp với chất pha tạp nhóm V, và trong đó lớp hấp thụ chứa catmi và telua; và

ủ lớp hấp thụ với tác nhân thụ động hóa trong khi ở trong môi trường khử tại nhiệt độ được chọn và áp suất được chọn trong quãng thời gian xử lý được chọn, trong đó môi trường khử chứa ít nhất là lượng vết của oxi và tỉ lệ của áp suất riêng phần của tác nhân khử so với áp suất riêng phần của oxi ít nhất là 3.

Phương án thực hiện khác của sáng chế đề xuất thiết bị quang điện chứa:

lớp hấp thụ chứa catmi, selen, và telua trong độ dày khoảng 0,5 μm tới 3,5 μm , và chất pha tạp nhóm V, trong đó:

nồng độ của chất pha tạp nhóm V trong lớp hấp thụ là giữa khoảng $1 \times 10^{16} \text{cm}^{-3}$ tới khoảng $5 \times 10^{20} \text{cm}^{-3}$ trong suốt độ dày của lớp hấp thụ, và

1 % nguyên tử tới 10 % nguyên tử của chất pha tạp nhóm V được kích hoạt.

Phương án thực hiện khác của sáng chế đề xuất phương pháp xử lý lớp hấp thụ bán dẫn quang điện chứa các bước:

tạo ra màng hấp thụ được pha tạp với chất pha tạp nhóm V, trong đó màng hấp thụ chứa chất bán dẫn II-VI đa tinh thể:

tiếp xúc ít nhất một phần của màng hấp thụ với CdCl_2 ;

cấp khí khử để tạo ra môi trường khử; và

gia nhiệt màng hấp thụ trong môi trường khử tại nhiệt độ được chọn và áp suất được chọn trong quãng thời gian xử lý được chọn.

Phương án thực hiện khác của sáng chế đề xuất phương pháp kích hoạt chất pha tạp nhóm V trong lớp hấp thụ chất bán dẫn II-VI đa tinh thể chứa các bước:

tạo ra màng hấp thụ được pha tạp với chất pha tạp nhóm V;

tùy chọn là, áp dụng việc xử lý nhiệt thứ nhất cho màng hấp thụ trong môi trường xử lý nhiệt thứ nhất, trong đó môi trường xử lý nhiệt thứ nhất chứa áp suất thấp hoặc chân không;

thụ động hóa màng hấp thụ bằng cách tiếp xúc ít nhất một phần của màng hấp thụ với tác nhân thụ động hóa;

áp dụng việc xử lý nhiệt thứ hai cho màng hấp thụ trong môi trường xử lý nhiệt

thứ hai; và

cấp khí khử vào môi trường xử lý nhiệt thứ hai để tạo ra môi trường khử; nhờ đó kích hoạt chất pha tạp, nhờ đó chất pha tạp đã được kích hoạt chiếm chỗ trống loại VI trong mạng tinh thể chất bán dẫn II-VI.

Phương án thực hiện khác nữa của sáng chế đề xuất phương pháp tạo lớp hấp thụ bán dẫn được pha tạp, chứa các bước:

bố trí lớp hấp thụ của chồng quang điện để tạo thành màng hấp thụ, trong đó bước bố trí lớp hấp thụ chứa việc lắng đọng trong một hoặc nhiều lớp:

vật liệu thứ nhất và vật liệu thứ hai lên trên chồng cửa sổ trong môi trường lắng đọng thứ nhất, trong đó:

vật liệu thứ nhất chứa chất bán dẫn II-VI hoặc tiền chất, và

vật liệu thứ hai chứa chất pha tạp nhóm V hoặc tiền chất;

tùy chọn là, áp dụng việc xử lý nhiệt thứ nhất cho màng hấp thụ trong môi trường xử lý nhiệt thứ nhất;

tiếp xúc ít nhất một phần của màng hấp thụ với vật liệu thứ ba, trong đó vật liệu thứ ba chứa tác nhân thụ động hóa;

áp dụng việc xử lý nhiệt thứ hai cho màng hấp thụ trong môi trường xử lý nhiệt thứ hai; và

cấp khí khử vào môi trường xử lý nhiệt thứ hai để tạo ra môi trường khử.

Phương án thực hiện khác của sáng chế đề xuất thiết bị quang điện chứa:

đế;

lớp oxit dẫn trong suốt (transparent conductive oxide - TCO) được tạo thành trên đế;

lớp CdSe được tạo thành trên lớp TCO;

tiếp xúc sau chứa ZnTe được pha tạp nitơ; và

lớp hấp thụ được pha tạp asen chứa catmi và telur trong độ dày lớp khoảng 0,5 μm tới 3,5 μm được tạo thành giữa lớp CdSe và tiếp xúc sau, trong đó nồng độ của chất pha tạp asen trong lớp hấp thụ bán dẫn được pha tạp là giữa khoảng $1 \times 10^{16} \text{cm}^{-3}$ tới khoảng $5 \times 10^{20} \text{cm}^{-3}$ qua suốt độ dày của lớp hấp thụ, và trong đó từ 0,5% đến 5,0 % nguyên tử của chất pha tạp nhóm V chiếm các chỗ trống Te trong mạng tinh thể

CdTe.

Mô tả vắn tắt các hình vẽ

Các phương án thực hiện được chỉ ra trong các hình vẽ chỉ nhằm minh họa và làm ví dụ cho bản chất của sáng chế và không nhằm làm hạn chế đối tượng được xác định bởi các yêu cầu bảo hộ. Phần mô tả chi tiết sau đây của các phương án thực hiện minh họa có thể được hiểu khi đọc cùng với các hình vẽ kèm theo, trong đó, cấu trúc giống nhau được chỉ thị bởi các số chỉ dẫn giống nhau.

Fig.1 mô tả giản đồ của các lớp chức năng theo một phương án thực hiện của thiết bị quang điện;

Fig.2 mô tả phương pháp làm ví dụ của việc tạo thành và xử lý lớp hấp thụ của thiết bị quang điện theo một phương án thực hiện của sáng chế này.

Fig.3 mô tả giản đồ của các lớp chức năng của chồng quang điện trong thiết bị được tạo thành một phần.

Fig.4 là lưu đồ thể hiện quy trình làm ví dụ của việc sản xuất thiết bị quang điện, bao gồm việc tạo thành và xử lý lớp bán dẫn theo một phương án thực hiện của sáng chế này.

Fig.5 thể hiện phổ RAMAN của các màng hấp thụ có và không có việc xử lý sơ bộ.

Fig.6 thể hiện hình vẽ của các trị số cường độ huỳnh quang (photoluminescence - PL) được chuẩn hóa cho các màng hấp thụ có và không có việc xử lý sơ bộ.

Fig.7 thể hiện hiệu suất lượng tử (quantum efficiency - QE) được chuẩn hóa bởi bước sóng cho các màng hấp thụ có và không có việc xử lý sơ bộ.

Fig.8 thể hiện các số đo điện dung-điện thế (capacitance-voltage - CV) vẽ nồng độ bộ mang điện tích theo số nguyên tử cho mỗi cm khối (đỉnh), và góc pha (đáy), theo độ sâu của các chất hấp thụ CdTe được pha tạp arsen sau khi xử lý, có và không có việc xử lý sơ bộ.

Fig.9 thể hiện các biên dạng độ sâu nồng độ của các nguyên tố được đo bởi DSIMS cho màng hấp thụ được pha tạp arsen sau khi xử lý.

Fig.10 thể hiện các số đo CV của nồng độ bộ mang điện tích theo độ sâu, so sánh các thiết bị được xử lý với khí hydro tại các mức nồng độ được chọn.

Fig.11 thể hiện các số đo V_{OC} cho thiết bị đối chứng (trái) và thiết bị được xử lý (phải).

Fig.12 thể hiện đường cong dòng điện-điện thế (I-V) cho thiết bị đối chứng (trái) và thiết bị được xử lý (phải).

Các hình vẽ từ Fig.13A đến Fig.13C thể hiện các số đo của thiết bị được pha tạp asen, được xử lý theo phương án thực hiện của phương pháp. Fig.13A thể hiện biên dạng DSIMS của chất pha tạp asen trong thiết bị được xử lý. Fig.13B thể hiện các số đo CV của nồng độ bộ mang điện tích. Fig.13C thể hiện các đường cong I-V cho thiết bị được pha tạp asen với V_{OC} được đo là 883mV.

Các hình vẽ từ Fig.14A đến Fig.14C thể hiện các số đo của thiết bị được pha tạp asen, được xử lý theo phương án thực hiện của phương pháp. Fig.14A thể hiện các số đo QE cho thiết bị được pha tạp asen. Fig.14B thể hiện các số đo CV của nồng độ bộ mang điện tích. Fig.14C thể hiện đường cong I-V cho thiết bị với V_{OC} được đo là 806mV và FF là 78,3%.

Fig.15 thể hiện các số đo điện dung-điện thế vẽ nồng độ bộ mang điện tích theo độ sâu cho các chất hấp thụ CdTe được pha tạp antimon sau khi xử lý.

Fig.16 thể hiện các số đo điện dung-điện thế vẽ nồng độ bộ mang điện tích theo độ sâu cho các chất hấp thụ CdTe được pha tạp photpho sau khi xử lý.

Mô tả chi tiết sáng chế

Sáng chế đề xuất phương pháp, cấu trúc, và các thành phần để sử dụng trong các thiết bị quang điện (photovoltaic - PV). Các phương án thực hiện đề xuất các thiết bị quang điện màng mỏng có lớp hấp thụ loại p. Các phương án thực hiện bao gồm các phương pháp pha tạp loại p của các màng mỏng đa tinh thể của các chất bán dẫn II-VI với các chất pha tạp nhóm V và xử lý nhiệt trong môi trường khử để đạt được mật độ lỗ trống cao trong các thiết bị hiệu quả và ổn định. Các phương án thực hiện bao gồm các lớp hấp thụ chất bán dẫn II-VI có chất pha tạp nhóm V được tích hợp vào trong mạng đa tinh thể tại các chỗ trống của nguyên tố bán dẫn nhóm IV.

Phần mô tả chi tiết được tạo ra bên dưới cùng với các hình vẽ kèm theo nhằm mục đích mô tả các ví dụ và không nhằm thể hiện chỉ một số dạng mà các ví dụ này có thể được xây dựng hoặc được sử dụng ở đó. Như được sử dụng ở đây, từ “ví dụ”

nghĩa là “có tác dụng như là một ví dụ, ví dụ, hoặc minh họa.” Do đó, phương án thực hiện bất kỳ được mô tả ở đây làm “ví dụ” không nhất thiết bị hiểu như là được ưu tiên hoặc có lợi hơn các phương án thực hiện khác. Tất cả các phương án thực hiện được mô tả ở đây được tạo ra để cho phép người có hiểu biết trung bình trong lĩnh vực kỹ thuật của sáng chế tạo ra hoặc sử dụng các phương án thực hiện được mô tả ở đây và không làm hạn chế phạm vi bảo hộ của sáng chế vốn được xác định bởi các yêu cầu bảo hộ. Hơn nữa, nó không nhằm bị bó buộc vào lý thuyết bất kỳ nào, đã được thể hiện hoặc được ngụ ý, được thể hiện ở đây.

Trong phần mô tả, các hình vẽ và trong các yêu cầu bảo hộ, các phương án thực hiện liên quan tới các phương pháp không bị hạn chế bởi trình tự cụ thể của các bước, trừ khi văn cảnh được chỉ thị một cách rõ ràng theo cách khác. Do đó, theo một số phương án thực hiện, hai hoặc hơn hai bước của phương pháp có thể được thực hiện một cách đồng thời. Theo cách khác, theo một số phương án thực hiện, hai hoặc hơn hai bước của phương pháp có thể được thực hiện theo cách liên tiếp. Các phương án thực hiện liên quan tới các phương pháp không bị hạn chế vào thứ tự xuất hiện của các bước trong các yêu cầu bảo hộ, các hình vẽ, hoặc trong bản mô tả. Các bước xử lý có thể được trao đổi theo cách liên tiếp, miễn là trình tự tạo thành không bị mâu thuẫn về mặt logic. Các thuật ngữ tương quan, như thứ nhất và thứ hai, có thể được sử dụng để phân biệt một thực thể hoặc hành động này với thực thể hoặc hành động khác mà không yêu cầu hoặc ngụ ý quan hệ tuần tự hoặc thứ tự giữa các thực thể hoặc các hành động này, trừ khi được chỉ ra một cách cụ thể.

Trong bản mô tả và phần yêu cầu bảo hộ, dạng số ít “cái”, “chiếc” và “phần” chứa cả dạng số nhiều, trừ khi văn cảnh chỉ rõ rõ ràng theo cách khác. Như được sử dụng trong bản mô tả này, thuật ngữ “hoặc” không có nghĩa nhằm giới hạn và đề cập tới ít nhất một trong số các hợp phần tham khảo có mặt và chứa các trường hợp trong đó tổ hợp của các hợp phần tham khảo có thể có mặt, trừ khi văn cảnh chỉ rõ theo cách khác.

Các thiết bị quang điện màng mỏng thường được tạo thành từ nhiều lớp các vật liệu khác nhau, mỗi lớp tạo ra một chức năng, được tạo thành trên đế. Thiết bị quang điện màng mỏng chứa điện cực trước và điện cực sau để tạo ra việc tiếp cận về điện tới lớp bán dẫn hoạt động quang học hoặc tới các lớp khác bị kẹp giữa đó.

Mỗi lớp trong các lớp được mô tả trong các phương án thực hiện dưới đây có thể được tạo thành từ nhiều hơn một lớp hoặc màng. Mỗi lớp có thể che phủ tất cả hoặc một phần của thiết bị PV và/hoặc tất cả hoặc một phần của lớp hoặc vật liệu nằm bên dưới lớp. Ví dụ, "lớp" có thể có nghĩa là lượng bất kỳ của vật liệu tiếp xúc với tất cả hoặc một phần bề mặt. Trong suốt quy trình tạo thành một lớp trong số các lớp, lớp được tạo thành, tạo thành trên bề mặt bên ngoài, thường là bề mặt trên, của đế hoặc cấu trúc đế. Để có thể chứa lớp nền được đưa vào trong quy trình lắng đọng và lớp khác hoặc các lớp bổ sung bất kỳ có thể được lắng đọng lên trên lớp nền trong quy trình lắng đọng trước đó. Các lớp có thể được lắng đọng qua toàn bộ đế với các phần cụ thể của vật liệu sau đó được loại bỏ nhờ việc cắt bỏ, khắc laze hoặc nhờ quy trình loại bỏ vật liệu khác.

Việc sản xuất thiết bị quang điện nói chung bao gồm việc bố trí liên tiếp các lớp chức năng hoặc các tiền chất lớp trong dạng chồng qua một hoặc nhiều quy trình, bao gồm, nhưng không giới hạn ở, phún xạ, phun, bay hơi, lắng đọng chùm phân tử, hỏa phân, thăng hoa không gian đóng (close space sublimation - CSS), lắng đọng xung laze (pulse laser deposition - PLD), lắng đọng hơi hóa học (chemical vapor deposition - CVD), lắng đọng điện hóa (electrochemical deposition - ECD), lắng đọng lớp nguyên tử (atomic layer deposition - ALD), hoặc lắng đọng vận chuyển hơi (vapor transport deposition - VTD). Các điều kiện có thể được điều chỉnh trong quá trình lắng đọng và sự có mặt hoặc vắng mặt của các chất phản ứng và các hợp chất tiền chất có thể được điều chỉnh để biến đổi lớp trong trong quá trình hình thành. Khi lớp được tạo thành, mong muốn là có thể biến đổi các tính chất vật lý của lớp qua các quy trình xử lý sau đó.

Các thiết bị quang điện thường chứa nhiều lớp vật liệu được bố trí trên đế. Các lớp bao gồm chất hấp thụ bán dẫn để biến đổi năng lượng photon thành dòng điện, và các tiếp xúc trước và tiếp xúc sau thu và dẫn dòng điện được sinh ra tới hoặc từ thiết bị. Tiếp giáp p-n có thể được tạo thành sử dụng một hoặc nhiều lớp của vật liệu như, ví dụ, tiếp giáp đồng thể hoặc tiếp giáp dị thể. Theo chức năng, một hoặc nhiều lớp vật liệu có thể chứa lớp hấp thụ, lớp cửa sổ, bộ đệm, lớp trong suốt, lớp giao diện, hoặc các tổ hợp của chúng. Nhiều lớp khác có thể có mặt theo cách tùy chọn để cải thiện hiệu quả hoạt động của thiết bị.

Theo sáng chế này, khi lớp được mô tả như được bố trí hoặc được định vị "trên" lớp khác hoặc trên đế, thì nó cần được hiểu là việc tiếp xúc trực tiếp với lớp khác hoặc có một (hoặc nhiều) lớp hoặc đặc điểm khác giữa các lớp. Tiếp theo, thuật ngữ "trên" mô tả vị trí tương đối của các lớp so với nhau và không nhất thiết phải là "trên đỉnh của", do vị trí tương đối trên hoặc dưới phụ thuộc vào định hướng của thiết bị so với người nhìn. Ngoài ra, việc sử dụng của các thuật ngữ "đỉnh," "đáy," "ở trên," "bên dưới," và các biến thể của các thuật ngữ này được tạo ra để tạo thuận tiện và không yêu cầu hướng cụ thể bất kỳ nào của các thành phần, trừ khi được chỉ ra theo cách khác. Tuy nhiên, việc định hướng vẫn giữ thống nhất trong từng phương án thực hiện hoặc ví dụ, như nếu B là "trên" A, và C là "trên" B, thì B nhất thiết phải ở giữa A và C, dù không nhất thiết phải tiếp xúc với các thành phần này. Theo sáng chế này, khi đối tượng được mô tả là "liền kề," thì cần hiểu rằng từ liền kề nghĩa là "ngay gần với" và "trong tiếp xúc trực tiếp với" đối tượng khác và không đồng nghĩa với từ "trên," mặc dù một đối tượng có thể "trên" và "liền kề" với đối tượng khác.

Ngôn ngữ xấp xỉ, như được sử dụng trong suốt bản mô tả và yêu cầu bảo hộ, có thể được áp dụng để điều chỉnh bất kỳ miêu tả định lượng nào, vốn có thể được cho phép thay đổi mà không dẫn đến sự thay đổi về chức năng cơ bản liên quan đến nó. Do đó, trị số được điều chỉnh bởi thuật ngữ hoặc các thuật ngữ, như "khoảng", "xấp xỉ", và "về cơ bản là" là không bị hạn chế vào các trị số cụ thể đã được chỉ ra. Trong một số ví dụ, ngôn ngữ xấp xỉ có thể tương ứng với độ chính xác của thiết bị đo giá trị. Ở đây và trong suốt bản mô tả và phần yêu cầu bảo hộ này, các giới hạn của khoảng có thể được kết hợp và/hoặc được trao đổi, sao cho các khoảng giới hạn này được nhận diện và chứa tất cả các khoảng giới hạn con được chứa trong đó, trừ khi văn cảnh hoặc ngôn ngữ chỉ ra theo cách khác.

Các phương án thực hiện của sáng chế này đề cập tới các phương pháp xử lý lớp bán dẫn. Thuật ngữ "lớp bán dẫn" như được sử dụng ở đây đề cập tới lớp vật liệu bán dẫn có thể còn được bố trí trên một hoặc nhiều lớp khác. Theo một số phương án thực hiện, lớp bán dẫn chứa lớp hấp thụ. Thuật ngữ "lớp hấp thụ" như được sử dụng ở đây đề cập tới lớp bán dẫn trong đó việc hấp thụ bức xạ điện từ làm cho các điện tử trong lớp hấp thụ bị kích thích từ năng lượng thấp "trạng thái cơ bản" hoặc "băng hóa trị" mà trong đó chúng bị gắn vào các nguyên tử cụ thể trong trạng thái rắn, tới "trạng thái

bị kích thích,” cao hơn hoặc “băng dẫn” mà trong đó các bộ phận mang điện tích có thể di chuyển quanh, trong chất rắn.

Thuật ngữ “chalcogenit” như được sử dụng ở đây đề cập tới hợp chất của ít nhất một chalcogen và ít nhất một nguyên tố điện dương. Thuật ngữ “chalcogen” đề cập tới telur, selen, hoặc lưu huỳnh. Các vật liệu chalcogenit thích hợp gồm các hợp chất nhị nguyên, tam nguyên hoặc tứ nguyên, như catmi telurit, magiê telurit, thủy ngân telurit, chì telurit, kẽm telurit, catmi selenit, thủy ngân selenit, chì selenit, kẽm selenit, catmi sunfit, thủy ngân sunfit, kẽm sunfit, chì sunfit, catmi selen telurit, catmi kẽm telurit, catmi lưu huỳnh telurit, catmi mangan telurit, catmi magiê telurit, hoặc các tổ hợp của chúng. Các vật liệu bán dẫn nêu trên có thể được sử dụng riêng rẽ hoặc phối hợp. Thêm nữa, các vật liệu này có thể có mặt trong nhiều hơn một lớp, mỗi lớp có loại vật liệu bán dẫn khác nhau hoặc có các tổ hợp của các vật liệu trong các lớp tách biệt. Theo các phương án thực hiện cụ thể, lớp bán dẫn chứa catmi telurit (CdTe). Theo các phương án thực hiện cụ thể, lớp bán dẫn chứa CdTe loại p. Theo các phương án thực hiện cụ thể, lớp bán dẫn chứa về cơ bản là CdTe. Theo các phương án thực hiện cụ thể, lớp bán dẫn chứa catmi selen telurit (CdSeTe).

Các phương án thực hiện của sáng chế này chứa các thiết bị quang điện chứa các chất bán dẫn II-VI. Tại mức nguyên tử, các vật liệu bán dẫn này có xu hướng hình thành các cấu trúc mạng mà các nguyên tố nhóm II, như catmi và kẽm, là ở trong cân bằng lượng pháp với, và xấp xỉ bằng với, các nguyên tố nhóm VI, như lưu huỳnh, selen, và telur. Theo một số phương án thực hiện, thành phần lớp được điều chỉnh để “giàu” về một hoặc nhiều nguyên tố. Ví dụ, lớp giàu Cd trong lớp CdTe sẽ có nhiều catmi hơn telur.

Thành phần của lớp có thể được mô tả là “về cơ bản là đồng nhất” qua suốt độ dày của lớp. Trừ khi được chỉ ra theo cách khác, “về cơ bản là đồng nhất” chỉ thị rằng thành phần, theo tỉ lệ nguyên tử hoặc bởi nồng độ chất pha tạp, thay đổi bởi lượng nhỏ hơn 10% trong vùng cụ thể.

Gradient của chất pha tạp hoặc thành phần hợp kim bán dẫn có thể được tạo thành qua độ dày của lớp. Gradient có thể được tạo thành theo một hoặc nhiều cách, ví dụ, bằng cách lắng đọng các vật liệu với biên dạng vật liệu được chọn, bằng cách thay đổi các điều kiện trong quá trình lắng đọng của lớp, hoặc gradient có thể được

tạo thành bằng cách lắng đọng các lớp rời rạc của vật liệu mà sau đó sẽ được ủ để tạo ra biên dạng nồng độ mong muốn. Gradient có thể là việc tăng liên tục của nồng độ, thay đổi theo bậc của nồng độ hoặc dạng tương tự. Gradient này có thể áp dụng cho các tỉ lệ nguyên tử nằm trong hợp kim tam nguyên hoặc tứ nguyên, trong đó tỉ lệ nguyên tử thay đổi trong suốt độ dày của phần hấp thụ, hoặc gradient có thể áp dụng cho chất pha tạp trong lớp. Việc phân cấp có thể được sử dụng để điều chỉnh độ rộng vùng cấm của các hợp kim gốc CdTe, để làm giảm việc tái hợp bề mặt, để làm giảm việc tái hợp bộ phận mang điện tích, để tạo ra rào ngăn khuếch tán, để tạo ra bộ đệm, để cải thiện tiếp xúc omic, và/hoặc tăng việc hấp thụ của phổ mặt trời để tăng hiệu suất biến đổi năng lượng.

Năng lượng đưa ra của thiết bị của thiết bị PV là tích của dòng điện (I , hoặc đôi khi là J , mật độ dòng điện cho mỗi đơn vị diện tích) và điện thế (V) vốn có thể được thể hiện bởi đường cong I - V . Tại dòng điện bằng không hoặc “mạch hở,” điện thế tối đa được tạo ra là (V_{oc}) và tại điện thế bằng không hoặc “đoản mạch,” dòng điện tối đa được tạo ra là (I_{sc}). Tích của chúng là công suất tiềm năng tổng cộng (P_T), được tính theo watt (W), nhưng điều này là không thể đạt được trong thực tế. Công suất ra tối đa (P_{MAX}) có thể đạt được, được định nghĩa bởi điểm trên đường cong IV tạo ra tích lớn nhất, $I_{MP} * V_{MP}$. Hệ số điền đầy (Fill Factor - FF) được định nghĩa như là tỉ lệ của P_{MAX} so với P_T , tức là tích của $I_{MP} * V_{MP}$ được chia bởi tích của $I_{sc} * V_{oc}$. FF cao hơn là chỉ thị của pin mặt trời hiệu quả hơn. Hiệu suất biến đổi của thiết bị PV là tỉ lệ của công suất tiềm năng tổng cộng (P_T) được giảm trừ bởi FF , trên công suất tới tổng cộng (P_{in}), và có thể được biểu diễn một cách toán học như là: Hiệu suất = $(I_{sc} * V_{oc} * FF) / P_{in}$.

Như được sử dụng ở đây, thuật ngữ “mật độ bộ mang hiệu dụng” đề cập tới nồng độ trung bình của các lỗ trống hoặc các điện tử trong vật liệu. Như được sử dụng ở đây, “lớp loại n ” đề cập tới lớp bán dẫn có dư các bộ phận cho điện tử làm các bộ phận mang đa số; trong khi “lớp loại p ” đề cập tới lớp bán dẫn có dư các bộ phận nhận điện tử (còn được biết tới như là “các lỗ trống”) làm các bộ phận mang đa số. Trong từng trường hợp, các bộ mang dư (các điện tử hoặc các lỗ trống) có thể được tạo ra bằng cách pha tạp hóa học chất bán dẫn với các chất pha tạp thích hợp hoặc có thể được sinh ra bởi các khuyết tật nội tại có mặt trong vật liệu.

Các chất bán dẫn được pha tạp để là loại p hoặc loại n đôi khi còn được đặc trưng bởi mật độ các bộ phận mang điện tích đa số tương ứng. Mặc dù các biên không phải là rắn nhưng vật liệu thường được xem là loại p nếu các bộ phận mang nhận điện tử (tức là, “các lỗ trống”) có mặt trong khoảng giới hạn từ $1 \times 10^{11} \text{cm}^{-3}$ tới khoảng $1 \times 10^{16} \text{cm}^{-3}$, và loại p+ nếu mật độ phần tử mang nhận là lớn hơn khoảng $1 \times 10^{16} \text{cm}^{-3}$. Một cách tương tự, vật liệu được coi là loại n nếu các phần tử cho điện tử có mặt trong khoảng giới hạn khoảng $1 \times 10^{11} \text{cm}^{-3}$ tới khoảng $1 \times 10^{16} \text{cm}^{-3}$, và loại n+ nếu mật độ phần tử mang cho là lớn hơn khoảng $1 \times 10^{16} \text{cm}^{-3}$. Các biên là không cố định là có thể chồng lấn do lớp có thể là p+ so với lớp là loại p (hoặc n+ so với lớp là loại n) nếu nồng độ bộ mang có độ lớn cao hơn ít nhất là 2 bậc (tức là 100 lần), mà không cần quan tâm tới mật độ bộ phận mang tuyệt đối. Ngoài ra, một số xem xét các mật độ điện tích lớn hơn khoảng $1 \times 10^{18} \text{cm}^{-3}$ là loại “++”; và do đó lớp hoặc là loại n hoặc là loại p có thể “++” so với lớp của cùng một loại nhưng tự bản thân nó “+” so với lớp thứ ba khác, nếu lớp ++ có mật độ bộ mang cùng loại lớn hơn 100 lần của nồng độ của lớp +.

Trong phần mô tả dưới đây, các tham khảo được dẫn tới các hình vẽ kèm theo tạo thành một phần của nó, và được thể hiện theo cách minh họa, dùng các phương án thực hiện cụ thể hoặc các ví dụ. Đề cập tới các hình vẽ, trong đó các số chỉ dẫn giống nhau đề cập tới các thành phần tương tự trong suốt các hình vẽ, các khía cạnh của thiết bị quang điện và quy trình sản xuất sẽ được mô tả.

Fig.1 mô tả thiết bị quang điện 100 theo một phương án thực hiện của sáng chế này, trong đó số các lớp được thể hiện và được mô tả. Các lớp được mô tả, các vật liệu được sử dụng, và/hoặc các phương pháp tạo thành các lớp thiết bị quang điện 100 có thể được thay thế, được chứa, bên cạnh các lớp đã được mô tả, hoặc không có mặt trong các phương án thực hiện được mô tả bên dưới và được minh họa trong các hình vẽ kèm theo. Cần hiểu rằng mỗi lớp trong các lớp có thể được lắng đọng trong việc lắng đọng lớp đơn từ vật liệu đơn, từ việc xử lý nhiều lớp từ vật liệu đơn, hoặc từ việc xử lý nhiều lớp từ nhiều vật liệu.

Thiết bị quang điện 100 trên Fig.1 chứa lớp đế 110, lớp tiếp xúc phía trước 120, lớp loại n trong suốt 130, lớp hấp thụ loại p 140, và lớp tiếp xúc sau 150. Theo một số phương án thực hiện, lớp tiếp xúc phía trước 120 cũng là lớp loại n trong suốt 130. Do

đó, lớp loại n trong suốt 130 có thể bị bỏ qua.

Thuật ngữ “lớp trong suốt” như được sử dụng ở đây, đề cập tới lớp cho phép truyền qua trung bình ít nhất khoảng 70% bức xạ điện từ đi tới có bước sóng trong khoảng giới hạn từ 300 nm tới khoảng 1300 nm như, ví dụ là từ khoảng 400 nm tới khoảng 800 nm. Theo một số phương án thực hiện, các lớp trong suốt có thể truyền bức xạ điện từ qua khoảng giới hạn rộng hơn của các bước sóng, vốn có thể chứa các bước sóng hồng ngoại hoặc cực tím.

Theo phương án thực hiện làm ví dụ, ánh sáng đi vào qua lớp đế 110, đi qua lớp tiếp xúc phía trước 120 và lớp loại n trong suốt 130, tới lớp hấp thụ loại p 140 mà nó bị hấp thụ ở đó, tạo thành việc phát xạ của các bộ phận mang điện tích. Tiếp giáp dị thể giữa lớp hấp thụ loại p 140 và lớp loại n trong suốt 130 tạo thành tiếp giáp p-n, cho phép chảy có định hướng của các bộ phận mang điện tích. Dòng điện sau đó được mang bởi lớp tiếp xúc phía trước 120 và lớp tiếp xúc sau 150.

Thiết bị quang điện 100 có thể còn chứa các kết nối điện, tạo ra đường dẫn dòng để liên lạc các luồng dòng điện được sinh ra, như từ một tế bào quang điện tới các tế bào liên kế trong môđun hoặc từ một môđun quang điện tới các môđun liên kế trong mảng. Theo cách khác, các kết nối điện có thể hướng dòng điện tới thiết bị tải bên ngoài, mà dòng được sinh ra bởi ánh sáng sẽ tạo ra năng lượng ở đó.

Lớp đế 110 tạo ra bề mặt mà các lớp vật liệu sẽ được bố trí trên đó để tạo ra thiết bị quang điện. Lớp đế 110 chứa để thích hợp bất kỳ, như thủy tinh vô ixit, thủy tinh nổi hoặc thủy tinh sắt thấp. Theo cách khác, lớp đế 110 có thể chứa các vật liệu polyme, gốm, kim loại, hoặc các vật liệu khác tạo cấu trúc bền vững để tạo thành nền của tế bào quang điện. Để không phải là thiết yếu, nhưng là môi trường thiết thực để tạo các lớp sau đó. Mặc dù các lớp thường được mô tả ở đây trong cấu hình đế trên, trong đó ánh sáng phía trước đi tới qua đế, cấu hình “đế” thực sự, trong đó đế là ở trên phía tiếp xúc sau, cũng là thích hợp để sử dụng với các phương pháp được mô tả.

Theo một số phương án thực hiện, thiết bị 100 có thể còn chứa một hoặc nhiều lớp trong số: lớp chống phản xạ, lớp chống bụi, phần bao bọc, lớp giao diện, lớp bộ đệm, lớp chụp, và lớp phản xạ quang học.

Fig.2 mô tả phương pháp làm ví dụ 200 để tạo thành và xử lý lớp hấp thụ 140. Cùng đề cập chung tới các hình vẽ Fig.1 và Fig.2, thiết bị được tạo thành một phần,

chứa chồng cửa sổ 310 được tạo thành 210 và được đặt vào trong buồng lắng đọng. Theo một số phương án thực hiện, chồng cửa sổ 310 chứa lớp đế 110, lớp tiếp xúc phía trước 120, và lớp loại n trong suốt 130. Theo một số phương án thực hiện, chồng cửa sổ 310 chứa lớp đế 110 được tạo thành từ thủy tinh, oxit dẫn trong suốt (transparent conductive oxide - TCO) trên lớp đế 110, và lớp bán dẫn không được pha tạp trên TCO. Theo một số phương án thực hiện, chồng cửa sổ 310 chứa lớp đế, oxit dẫn trong suốt (transparent conductive oxide - TCO) liền kề lớp đế, lớp trong suốt điện trở cao (high-resistance transparent - HRT) liền kề với TCO, và một hoặc nhiều lớp bán dẫn trên lớp HRT.

Trong suốt bước lắng đọng chất hấp thụ 220, vật liệu bán dẫn loại II-VI và chất pha tạp pnictogen được lắng đọng trên chồng cửa sổ 310 của thiết bị được tạo thành một phần để tạo thành chồng quang điện 300, như được thể hiện trên Fig.3, chứa lớp hấp thụ được pha tạp 340 trên chồng cửa sổ 310. Theo một số phương án thực hiện, chất pha tạp được đồng lắng đọng để tạo thành chồng quang điện 300 có lớp hấp thụ được pha tạp 340 về cơ bản là được pha tạp một cách đồng đều. Theo một số phương án thực hiện, trong suốt bước lắng đọng 220, vật liệu bán dẫn loại II-VI được lắng đọng và chất pha tạp được lắng đọng liên tiếp, trước hoặc sau vật liệu bán dẫn. Chất pha tạp sau đó phân tán vào trong lớp bán dẫn và tạo thành lớp hấp thụ được pha tạp 340 với gradien chất pha tạp ngang qua độ dày của lớp. Theo một phương án thực hiện, CdTe là vật liệu bán dẫn II-VI. Theo một phương án thực hiện, vật liệu bán dẫn II-VI là CdTe được tạo hợp kim với một hoặc nhiều thành phần trong số: CdS, CdSe, ZnTe, và HgTe.

Việc pha tạp lớp bán dẫn, như CdTe, có thể được thực hiện theo nhiều cách. Ví dụ, chất pha tạp có thể được cấp cùng với nguồn CdTe trong suốt quá trình lắng đọng. Chất pha tạp có thể được đưa vào ở dạng bột (tức là vật liệu đơn pha hoặc nhiều pha) hoặc trong khí mang. Chất pha tạp có thể được đưa vào bằng cách lắng đọng một hoặc nhiều lớp trong suốt, trước, theo sau, hoặc được rải rác với việc lắng đọng lớp bán dẫn. Ví dụ, lớp liền kề có thể chứa chất pha tạp, vốn có thể phân tán vào trong lớp CdTe. Theo một số phương án thực hiện, vật liệu bán dẫn là chalcogenide và chất pha tạp hoặc tiền chất chất pha tạp chứa nguyên tố nhóm V. Theo một số phương án thực hiện, nhiều chất pha tạp được lắng đọng trong suốt bước lắng đọng 220, ít nhất một trong

số chúng chứa pnictogen.

Theo phương án thực hiện làm ví dụ, vật liệu bán dẫn chứa CdTe được lắng đọng bởi phương pháp epitaxy chùm phân tử (molecular beam epitaxy - MBE) với chất pha tạp pnictogen. Theo phương án làm ví dụ khác, vật liệu bán dẫn chứa CdTe được lắng đọng với chất pha tạp arsen bởi việc bốc bay nhiệt của CdTe với Cd_2As_3 hoặc AsH_3 . Theo phương án thực hiện làm ví dụ, vật liệu bán dẫn chứa hợp kim CdTe được lắng đọng với chất pha tạp pnictogen nhờ phương pháp lắng đọng vận chuyển hơi (vapor transport deposition - VTD). Theo một số phương án thực hiện, chất bán dẫn được lắng đọng bằng VTD sử dụng bột được phối trộn hoặc được tạo hợp kim chứa chủ yếu là các nguyên tố catmi, telua, và arsen. Theo một phương án thực hiện, tỷ lệ mol của pnictogen trong vật liệu nguồn là 0,05% tới 5,0%. Theo phương án thực hiện làm ví dụ với chất pha tạp arsen, nồng độ arsen trong màng hấp thụ là khoảng $1 \times 10^{16} \text{cm}^{-3}$ tới khoảng $5 \times 10^{20} \text{cm}^{-3}$. Theo một số phương án thực hiện với chất pha tạp arsen, nồng độ arsen trong màng hấp thụ là khoảng $1 \times 10^{18} \text{cm}^{-3}$ tới khoảng $5 \times 10^{18} \text{cm}^{-3}$. Theo phương án thực hiện làm ví dụ với chất pha tạp antimon, nồng độ antimon trong màng hấp thụ là khoảng $1 \times 10^{17} \text{cm}^{-3}$ tới khoảng $2 \times 10^{20} \text{cm}^{-3}$. Theo phương án thực hiện làm ví dụ, chất pha tạp photpho được tích hợp bởi việc bốc bay nhiệt của vật liệu bán dẫn với catmi photphit (Cd_3P_2). Theo phương án thực hiện làm ví dụ khác, chất pha tạp antimon được tích hợp bởi việc bốc bay nhiệt của vật liệu bán dẫn với antimon telurit (Sb_2Te_3), hợp kim catmi-antimon, hoặc antimon kim loại. Các tiền chất pha tạp bao gồm, nhưng không giới hạn ở: Cd_3As_2 , As_2Se_3 , AsH_3 , Bi_2Te_3 , Sb_2Te_3 , Cd_3P_2 , Zn_3P_2 , $\text{Bi}(\text{NO}_3)_3$, Bi_2S_3 , PCl_3 , PH_3 , SbH_3 và AsCl_3 , cũng như các chất pha tạp ở dạng nguyên tố của chúng. Các tiền chất pha tạp thích hợp bao gồm các hợp kim của các hợp chất được liệt kê ở trên với CdTe hoặc các vật liệu II-VI khác.

Buồng lắng đọng làm ví dụ chứa bộ phận phân phối lắng đọng được kết nối tới phần cấp hơi lắng đọng. Bộ phận phân phối được kết nối tới nhiều phần cấp hơi để lắng đọng các lớp khác nhau hoặc để có thể dịch chuyển qua nhiều trạm lắng đọng khác nhau với bộ phận phân phối hơi và phần cấp của riêng nó.

Theo một phương án thực hiện, buồng lắng đọng về cơ bản là không có khí oxi hoặc hơi nước trong quá bước lắng đọng chất pha tạp và chất hấp thụ 220. Ví dụ, buồng lắng đọng có thể được coi là về cơ bản là không có oxi. Như được sử dụng ở

đây, về cơ bản là không có oxi nghĩa là áp suất riêng phần trong buồng do oxi là nhỏ hơn khoảng 133 Pa (khoảng 1 Torr) như, ví dụ, nhỏ hơn khoảng 67 Pa (khoảng 500 mili Torr) theo một phương án thực hiện, nhỏ hơn khoảng 13 Pa (khoảng 100 mili Torr) theo phương án thực hiện khác, trong khoảng giới hạn từ lượng vết tới khoảng 67 Pa (khoảng 500 mili Torr) theo phương án thực hiện khác, hoặc trong khoảng giới hạn từ lượng vết tới khoảng 3 Pa (khoảng 25 mili Torr) theo phương án thực hiện khác nữa. Một cách tương tự, buồng có thể được coi là về cơ bản là không có hơi nước. Như được sử dụng ở đây, về cơ bản là không có hơi nước nghĩa là áp suất riêng phần trong buồng lắng đọng do hơi nước là nhỏ hơn khoảng 133 Pa (khoảng 1 Torr) như, ví dụ, nhỏ hơn khoảng 67 Pa (khoảng 500 mili Torr) theo một phương án thực hiện, nhỏ hơn khoảng 33 Pa (khoảng 250 mili Torr) theo phương án thực hiện khác, hoặc nhỏ hơn khoảng 13 Pa (khoảng 100 mili Torr) theo phương án thực hiện khác. Như được sử dụng ở đây, cụm từ “lượng vết” có thể có nghĩa là lượng nào đó lớn hơn không và nhỏ hơn khoảng 10^{-4} Pa (khoảng 10^{-6} Torr), vốn là giới hạn phát hiện của thiết bị được sử dụng để kiểm tra. Theo phương án thực hiện khác, các điều kiện lắng đọng còn bao gồm việc cấp chất khử hóa học vào buồng lắng đọng trong suốt bước lắng đọng chất pha tạp và chất hấp thụ 220. Bước lắng đọng chất pha tạp và chất hấp thụ 220 tạo ra chồng quang điện 300.

Trong suốt bước xử lý 240, chồng quang điện 300 được xử lý nhiệt, được tiếp xúc với tác nhân thụ động hóa, và tác nhân khử được cấp. Tác nhân khử có thể thuận tiện một cách mạnh mẽ hơn cho việc oxi hóa, hơn chất pha tạp nhóm V, tức là, phản ứng oxi hóa của tác nhân khử trong buồng có thể có thay đổi năng lượng tự do Gibbs (ΔG) âm hơn chất pha tạp nhóm V. Chồng quang điện 300 được duy trì trong môi trường khử tại nhiệt độ được nâng lên. Theo một số phương án thực hiện, bước xử lý 240 còn chứa các điều kiện áp suất thấp.

Tác nhân thụ động hóa được cấp tại bước xử lý 240. Theo một số phương án thực hiện, tác nhân thụ động hóa là CdCl_2 . Các tác nhân thụ động hóa thích hợp khác bao gồm MnCl_2 , MgCl_2 , NH_4Cl , ZnCl_2 , hoặc TeCl_4 . Các tác nhân thụ động hóa có thể được sử dụng một mình hoặc ở dạng tổ hợp. Theo một số phương án thực hiện, chồng quang điện 300 được tiếp xúc với tác nhân thụ động hóa trong khi ở trong môi trường khử, tại nhiệt độ được nâng lên. Theo các phương án thực hiện khác, chồng quang điện

300 được tiếp xúc với tác nhân thụ động hóa và sau đó được đặt trong môi trường khử tại nhiệt độ được nâng lên.

Theo một số phương án thực hiện, tác nhân khử là hoặc chứa H_2 . Theo một số phương án thực hiện, tác nhân khử có thể được tạo ra như là thành phần của khí tạo thành chứa chủ yếu là hỗn hợp của tác nhân khử và khí trơ, ví dụ, hỗn hợp của H_2 và N_2 . Các tác nhân khử thích hợp khác bao gồm metan (CH_4), cacbon monoxit (CO), hydro sunfua (H_2S), và các hợp chất amoniac (NH_3). Theo một phương án thực hiện, bước xử lý chứa việc cấp môi trường có hỗn hợp vào khoảng 50,0% N_2 tới 99,4% N_2 và khoảng 0,6% H_2 tới khoảng 3,0% H_2 . Theo một phương án thực hiện, bước xử lý chứa việc cấp khí vào buồng để tạo ra môi trường chứa H_2 . Như được tạo ra ở đây, buồng có thể về cơ bản là không có oxi. Theo cách khác hoặc được bổ sung, buồng có thể về cơ bản là không có hơi nước. Theo một phương án thực hiện, bước xử lý chứa việc cấp khí vào buồng để tạo ra môi trường chứa chủ yếu là 100% H_2 . Theo một phương án thực hiện, bước xử lý chứa việc cấp môi trường chứa H_2 trong khoảng giới hạn tỷ lượng nguyên tử vào khoảng 0,5% tới khoảng 100% như, ví dụ, trong khoảng giới hạn từ khoảng 0,06% H_2 tới khoảng 3,0% H_2 theo một phương án thực hiện, hoặc trong khoảng giới hạn từ khoảng 0,6% H_2 tới khoảng 3,0% H_2 theo phương án thực hiện khác. Theo một phương án thực hiện, bước xử lý chứa cấp khí hydro vào buồng, trong đó áp suất riêng phần của H_2 trong buồng là trong khoảng giới hạn từ khoảng 32 Pa (khoảng 0,24 Torr) tới khoảng 6666,12 Pa (50 Torr) như, ví dụ, trong khoảng giới hạn từ khoảng 399,97 Pa (3 Torr) tới khoảng 6666,12 Pa (50 Torr) theo một phương án thực hiện, trong khoảng giới hạn từ khoảng 320 Pa (khoảng 2,4 Torr) tới khoảng 1600 Pa (khoảng 12 Torr) theo phương án thực hiện khác, trong khoảng giới hạn từ khoảng 560 Pa (khoảng 4,2 Torr) tới khoảng 2800 Pa (khoảng 21 Torr) theo phương án thực hiện khác, hoặc trong khoảng giới hạn từ khoảng 399,97 Pa (3 Torr) tới khoảng 2000 Pa (khoảng 15 Torr) theo phương án thực hiện khác nữa. Như được ghi chú ở trên, buồng có thể về cơ bản là không có hơi oxi. Do đó, buồng có thể có tỉ lệ áp suất riêng phần của tác nhân khử to oxi lớn hơn khoảng 0,24 như, ví dụ, lớn hơn khoảng 3 theo một phương án thực hiện, lớn hơn khoảng 100 theo phương án thực hiện khác, hoặc lớn hơn khoảng 1000 theo phương án thực hiện khác.

Theo một số phương án thực hiện, nhiệt độ được nâng lên là nhiệt độ lớn hơn

khoảng 300° C, lớn hơn khoảng 350° C, lớn hơn khoảng 400° C, nhỏ hơn khoảng 800° C, nhỏ hơn khoảng 600° C, nhỏ hơn khoảng 550° C, hoặc nhỏ hơn khoảng 500° C. Một hoặc nhiều chồng quang điện có thể được xử lý nhiệt trong khoảng thời gian thích hợp, bao gồm, ví dụ, lớn hơn khoảng 5 phút, lớn hơn khoảng 15 phút, lớn hơn khoảng 20 phút, lớn hơn khoảng 30 phút, lớn hơn khoảng 30 phút, nhỏ hơn khoảng 90 phút, nhỏ hơn khoảng 60 phút, hoặc nhỏ hơn khoảng 40 phút.

Không mong muốn bị bó buộc vào lý thuyết, nó đề xuất rằng bước gia nhiệt được thực hiện trong môi trường khử, tạo ra các chỗ trống Te và thúc đẩy việc di chuyển của chất pha tạp nhóm V tới vị trí chỗ trống Te. Theo một số phương án thực hiện, nhiệt độ và áp suất của môi trường khử là đủ để tạo ra hoặc thúc đẩy phản ứng, giữa khí hydro trong môi trường khử và lớp bán dẫn chứa hợp kim CdTe, để tạo thành hydro telurit (H_2Te). Theo một số phương án thực hiện, nhiệt độ được chọn và áp suất là bên dưới nhiệt độ chuyển pha của màng hấp thụ.

Trong suốt bước xử lý 240, các anion của hợp chất bán dẫn nhóm II-VI phản ứng với H_2 , hoặc tác nhân khử khác, và/hoặc với tác nhân thụ động hóa, như $CdCl_2$, để tạo thành các loại bay hơi như $TeCl_2$ và H_2Te , làm cạn kiệt các nguyên tố chalcogen từ lớp. Nó còn thúc đẩy việc kích hoạt của chất pha tạp được tích hợp trong quá trình tái tinh thể hóa sau khi tạo thành chỗ trống chalcogen. Ví dụ, trong CdTe, chất pha tạp nhóm V chiếm chỗ trống Te được tạo thành trong mạng đa tinh thể qua phản ứng H_2 -Te hình thành của chất bay hơi H_2Te . Các ví dụ khác chứa phản ứng của H_2 với các hợp chất như ZnTe, CdS, hoặc CdSe. Không mong muốn bị bó buộc vào lý thuyết, được đề xuất là việc thụ động hóa và xử lý nhiệt, trong môi trường khử, sẽ thúc đẩy các chỗ trống Te (V_{Te}) và làm giàu Cd, việc tích hợp của chất pha tạp nguyên tố nhóm V vào trong mạng tinh thể tại chỗ trống Te (ví dụ – Bi_{Te} , Sb_{Te} , As_{Te} , P_{Te}), và do đó thúc đẩy việc kích hoạt của chất pha tạp. Bước này cũng đạt được việc thụ động hóa biên hạt và thụ động hóa khuyết tật qua việc clorua hóa.

Theo phương án thực hiện làm ví dụ của bước xử lý 240, chồng quang điện có lớp hấp thụ CdTe được pha tạp 340 được phủ với lớp mỏng của $CdCl_2$ trong hệ thống CSS để tạo ra lớp phủ $CdCl_2$ qua lớp hấp thụ 340. $CdCl_2$ cũng có thể được cấp như là hơi trong quá trình xử lý nhiệt, như được mô tả trong bằng sáng chế Mỹ số No. 9,318,642, vốn được tích hợp ở đây để tham khảo, và có thể được thực hiện với việc

thêm vào của tác nhân khử. Lớp CdCl_2 cũng có thể được cấp bằng cách, ví dụ là phủ quay, phun, hoặc phủ cuộn. Chồng quang điện có lớp phủ CdCl_2 trên lớp hấp thụ 340 sau đó sẽ được xử lý nhiệt trong khoảng 10 phút tới khoảng 20 phút trong môi trường khử có hỗn hợp khí N_2 và H_2 . Áp suất khí tổng cộng khoảng 39.997 Pa (khoảng 300 Torr) tới khoảng 79.993 Pa (khoảng 600 Torr), trong đó áp suất riêng phần của H_2 là khoảng 400 Pa (khoảng 3 Torr) tới khoảng 6.666 Pa (khoảng 50 Torr). Nhiệt độ của đế 110 trong suốt bước xử lý 240, vốn bao gồm việc ủ, là trong khoảng giới hạn từ khoảng 375° C tới khoảng 475° C.

Theo phương án thực hiện làm ví dụ khác của bước xử lý 240, chồng quang điện 300 được duy trì trong môi trường xử lý nhiệt tại áp suất trong khoảng giới hạn từ khoảng 26664,5 Pa (200 Torr) tới khoảng 106.658 Pa (800 Torr), nhiệt độ trong khoảng giới hạn từ khoảng 350° C tới khoảng 500° C, và môi trường khử chứa áp suất riêng phần của hydro trong khoảng giới hạn từ khoảng 399,97 Pa (khoảng 3 Torr) tới khoảng 6666,12 Pa (khoảng 50 Torr) trong khoảng 5 phút tới khoảng 45 phút. Theo phương án thực hiện làm ví dụ khác của bước xử lý 240, chồng quang điện được duy trì trong buồng tại nhiệt độ trong khoảng giới hạn từ khoảng 400° C tới khoảng 500° C trong khoảng thời gian khoảng 5 phút tới khoảng 30 phút, và buồng được cấp với môi trường khử là khí nitơ, khí hydro, và hơi catmi clorua. Buồng có thể về cơ bản là không có oxi.

Quay lại Fig.4, ví dụ của phương pháp 400 tạo thành thiết bị với lớp hấp thụ được pha tạp 340 sẽ được thể hiện.

Chồng cửa sổ 310 được tạo thành 410. Chất bán dẫn II-VI và chất pha tạp được lắng đọng trong suốt bước lắng đọng 420 trên chồng cửa sổ 310 để tạo thành chồng quang điện 300.

Trong suốt bước xử lý sơ bộ 430, chồng quang điện 300 được gia nhiệt và được ủ trong môi trường về cơ bản là không có oxi. Theo một số phương án thực hiện, bước xử lý sơ bộ 430 được thực hiện dưới chân không hoặc dưới áp suất thấp. Theo một số phương án thực hiện, bước xử lý sơ bộ 430 được thực hiện tại hoặc bên dưới áp suất môi trường xung quanh vào khoảng 101.325 Pa (khoảng 760 Torr). Theo một số phương án thực hiện, bước xử lý sơ bộ 430 được thực hiện trong môi trường chân không, tại áp suất tại hoặc bên dưới khoảng 0,13 Pa (khoảng 0,1 mili Torr). Theo một

số phương án thực hiện, môi trường chân không có áp suất trong khoảng giới hạn từ khoảng 1,3 Pa (khoảng 1×10^{-2} Torr) tới khoảng $1,3 \times 10^{-6}$ Pa (khoảng 1×10^{-9} Torr) như, ví dụ, khoảng 0,13 Pa (khoảng 1×10^{-4} Torr) tới khoảng $1,3 \times 10^{-6}$ Pa (khoảng 1×10^{-9} Torr). Theo các phương án thực hiện khác, bước xử lý sơ bộ 430 được thực hiện trong môi trường áp suất thấp, tại áp suất tại, hoặc bên dưới, khoảng 73327 Pa (khoảng 550 Torr). Theo một số phương án thực hiện môi trường áp suất thấp có áp suất trong khoảng giới hạn từ khoảng 3333 Pa (khoảng 25 Torr) tới khoảng 73327 Pa (khoảng 550 Torr). Theo phương án thực hiện làm ví dụ, chồng quang điện 300 được ủ dưới chân không tại nhiệt độ trong khoảng giới hạn từ khoảng 300°C tới khoảng 500°C (ví dụ, khoảng giới hạn vào khoảng 300°C tới khoảng 450°C) trong khoảng thời gian trong khoảng giới hạn từ khoảng 10 phút tới khoảng 60 phút.

Không mong muốn bị bó buộc vào lý thuyết, được đề xuất là việc xử lý sơ bộ lớp hấp thụ được pha tạp 340 tại áp suất giảm và tại nhiệt độ được tăng sẽ làm giảm các khuyết tật và tạo thành màng hấp thụ đồng đều hơn về mặt hóa học, thúc đẩy việc phát triển hạt, đóng góp vào việc phục hồi tính hóa học lượng pháp, và thúc đẩy việc tích hợp của chất pha tạp vào trong phần khối của lớp chất bán dẫn II-VI. Bước xử lý sơ bộ là đặc biệt có lợi cho các lớp hấp thụ được lắng đọng tại các áp suất và nhiệt độ thấp, bên dưới khoảng 300°C , như các điều kiện được sử dụng trong các kỹ thuật lắng đọng hơi vật lý (physical vapor deposition - PVD).

Trong suốt bước xử lý 440, chồng quang điện 300 được tiếp xúc với tác nhân thụ động hóa và được duy trì trong môi trường khử tại nhiệt độ được nâng lên như được mô tả trong quy trình được thể hiện trên Fig.2.

Trong suốt bước xử lý 450, chồng quang điện được duy trì trong môi trường được gia nhiệt, được oxy hóa. Theo phương án thực hiện làm ví dụ, chồng quang điện được duy trì tại nhiệt độ trong khoảng giới hạn từ khoảng 150°C tới khoảng 200°C , trong khoảng thời gian khoảng 30 phút tới khoảng 120 phút, trong không khí, tại hoặc quanh áp suất tiêu chuẩn.

Trong suốt bước tạo thành tiếp xúc sau 460, vật liệu tiếp xúc sau được tạo thành hoặc áp dụng chồng quang điện. Các vật liệu tiếp xúc sau thích hợp, bao gồm, nhưng không giới hạn ở: các hợp kim, các chồng kim loại, các oxit dẫn, và các hợp chất graphit.

Phương pháp 400 trên Fig.4 tạo ra một phương án thực hiện của thiết bị quang điện với lớp hấp thụ được pha tạp 340 với chất pha tạp được tích hợp vào trong mạng tinh thể của vật liệu bán dẫn đa tinh thể. Theo một phương án thực hiện, nồng độ của chất pha tạp nhóm V trong lớp hấp thụ bán dẫn được pha tạp 340 là giữa khoảng $5 \times 10^{16} \text{cm}^{-3}$ tới khoảng $2 \times 10^{18} \text{cm}^{-3}$ (ví dụ, khoảng $5 \times 10^{17} \text{cm}^{-3}$ tới khoảng $1 \times 10^{18} \text{cm}^{-3}$), và lớp hấp thụ bán dẫn được pha tạp, được xử lý 340 có nồng độ bộ mang điện tích loại p trong khoảng giới hạn từ khoảng $5 \times 10^{15} \text{cm}^{-3}$ đến $5 \times 10^{17} \text{cm}^{-3}$ (ví dụ, khoảng $5 \times 10^{15} \text{cm}^{-3}$ tới khoảng $5 \times 10^{16} \text{cm}^{-3}$), do đó, tỉ lệ kích hoạt rõ ràng của chất pha tạp nhóm V là khoảng 0,25 % nguyên tử tới khoảng 10 % nguyên tử (ví dụ, khoảng 1 % nguyên tử tới khoảng 5 % nguyên tử) của chất pha tạp nhóm V trong lớp hấp thụ 340. Theo một phương án thực hiện, nồng độ của chất pha tạp nhóm V trong lớp hấp thụ bán dẫn được pha tạp, được xử lý 340 là giữa khoảng $1 \times 10^{14} \text{cm}^{-3}$ tới khoảng $1 \times 10^{18} \text{cm}^{-3}$ qua suốt độ dày của lớp hấp thụ 340 và khoảng 0,5 % nguyên tử tới khoảng 5,0 % nguyên tử của chất pha tạp nhóm V chiếm các chỗ trống Te trong mạng tinh thể CdTe. Theo một phương án thực hiện, mức kích hoạt chất pha tạp là khoảng 1% tới khoảng 10%, trong đó khoảng 1 % nguyên tử tới khoảng 10 % nguyên tử của chất pha tạp nhóm V trong lớp hấp thụ chiếm chỗ trống loại VI trong mạng đa tinh thể chất bán dẫn II-VI sau khi gia nhiệt màng hấp thụ trong môi trường khử. Theo một phương án thực hiện, mức kích hoạt chất pha tạp nhóm V là bằng với hoặc lớn hơn khoảng 2%.

Theo một phương án thực hiện, bước chuẩn bị chồng cửa sổ 410 chứa việc tạo thành lớp cửa sổ như được mô tả trong Bảng sáng chế Mỹ số 9,082,903. Theo một phương án thực hiện, bước chuẩn bị chồng cửa sổ 410 còn chứa việc lắng đọng một hoặc nhiều lớp bán dẫn trên lớp TCO. Ví dụ, bước chuẩn bị chồng cửa sổ 410 có thể còn bao gồm việc lắng đọng lớp CdS và/hoặc CdSe, tùy chọn là theo sau bởi việc lắng đọng lớp CdTe không được pha tạp trên lớp CdS hoặc CdSe. Theo một số phương án thực hiện, bước lắng đọng chất hấp thụ và chất pha tạp 420 được thực hiện sử dụng việc xử lý nhiệt độ cao (khoảng 350°C tới 1200°C) và không có bước xử lý sơ bộ để tạo ra thiết bị quang điện với lớp hấp thụ được pha tạp với chất pha tạp được tích hợp vào trong mạng tinh thể của vật liệu bán dẫn đa tinh thể. Theo phương án thực hiện làm ví dụ, bước chuẩn bị chồng cửa sổ 410 được theo sau bởi bước lắng đọng chất hấp thụ và chất pha tạp 420 của chất pha tạp pnictogen với việc lắng đọng CdTe được thực

hiện bởi VTD tại nhiệt độ vào khoảng 450°C tới khoảng 600°C và được lắng đọng trên lớp bán dẫn của chồng cửa sổ 310, để tạo thành chồng quang điện 300. Chồng quang điện sau đó được xử lý trong bước thụ động hóa khuyết tật và kích hoạt chất pha tạp 440. Trong bước thụ động hóa khuyết tật và kích hoạt chất pha tạp 440, chồng quang điện 300 được xử lý với nhiệt, CdCl_2 và H_2 trong môi trường khử về cơ bản là không có oxi. Các điều kiện làm ví dụ bao gồm áp suất tổng cộng vào khoảng 33,330 Pa (khoảng 250 Torr) tới khoảng 101.325 Pa (khoảng 760 Torr), với áp suất riêng phần của hydro tại khoảng 399,97 Pa (3 Torr) tới khoảng 2.666 Pa (khoảng 20 Torr), tại nhiệt độ vào khoảng 350°C tới khoảng 475°C , cho tổng thời gian giữa khoảng 5 phút tới khoảng 90 phút.

Trong suốt bước xử lý 440, các khuyết tật được thụ động hóa và chất pha tạp pnictogen được kích hoạt, trong đó các nguyên tử của chất pha tạp pnictogen chiếm các vị trí telua nằm trong mạng tinh thể. Việc xử lý của chồng quang điện 300 bởi bước xử lý 440, có thể tạo thành lớp hấp thụ 340 có độ dày khoảng 0,5 micron tới khoảng 3,5 micron như, ví dụ, độ dày giữa khoảng 1 micron tới khoảng 3 micron theo một phương án thực hiện, độ dày khoảng 1,0 micron theo phương án thực hiện khác, hoặc độ dày khoảng 3,0 micron theo phương án thực hiện khác.

Trong suốt bước xử lý 440 này, hoặc trong bước ủ tách biệt, lớp hấp thụ 340 có thể được ủ với lớp bán dẫn liền kề tại bề mặt bên của chồng cửa sổ 310 để tạo thành lớp hấp thụ 340 có thành phần được phân cấp, với lớp hấp thụ 340 chứa, ví dụ, hợp kim của catmi, telua, và selen hoặc lưu huỳnh. Quy trình xử lý có thể sử dụng về cơ bản là tất cả các lớp bán dẫn liền kề, ví dụ lớp CdS và/hoặc CdSe , hoặc một phần của lớp bán dẫn liền kề, như lớp CdS và/hoặc CdSe , có thể nằm lại giữa lớp TCO của chồng cửa sổ và lớp hấp thụ $\text{CdSeTe}/\text{CdTe}$ được pha tạp 340. Một cách tương tự, quy trình xử lý có thể phối trộn về cơ bản là tất cả lớp bán dẫn liền kề tại bề mặt phía sau của chồng cửa sổ vào trong lớp CdTe được pha tạp, hoặc một phần của lớp CdTe có thể giữ về cơ bản là không có selen hoặc lưu huỳnh liền kề với tiếp xúc sau.

Tiếp theo bước thụ động hóa khuyết tật và xử lý kích hoạt chất pha tạp 440, bề mặt của phần hấp thụ được làm sạch và tiếp xúc sau được tạo thành 460. Theo một số phương án thực hiện, tiếp xúc sau có thể chứa ZnTe và được tạo thành như được mô tả trong công bố đơn sáng chế Mỹ số 2014/0261667.

Theo một số phương án thực hiện, chồng quang điện 300 được xử lý qua các bước được chọn. Theo một số phương án thực hiện, một số bước có thể được kết hợp hoặc bị bỏ qua. Theo phương án thực hiện làm ví dụ, thiết bị được tạo thành một phần tiến tuần tự, không chỉ qua, bước lắng đọng chất hấp thụ 420, trong đó chalcogenide và chất pha tạp được lắng đọng để tạo thành chồng quang điện 300; bước xử lý sơ bộ 430, trong đó chồng quang điện được ủ trong môi trường về cơ bản là không có oxy và áp suất thấp; và bước xử lý 440, trong đó chồng quang điện 300 được thụ động hóa và được xử lý nhiệt trong môi trường khử. Theo phương án thực hiện làm ví dụ khác, thiết bị được tạo thành một phần tiến tuần tự từ bước lắng đọng chất hấp thụ 420 trong đó chalcogenide và chất pha tạp được lắng đọng để tạo thành chồng quang điện 300; tới bước xử lý 440, trong đó chồng quang điện 300 được thụ động hóa và được xử lý nhiệt trong môi trường khử tạo thành việc kích hoạt chất pha tạp.

Theo một số phương án thực hiện, chồng quang điện 300 được xử lý qua tất cả các bước 420, 440, và 460 theo cách liên tiếp. Theo một số phương án thực hiện, chồng quang điện 300 được xử lý qua tất cả các bước 410, 420, 430, 440, 450, và 460 theo cách liên tiếp. Theo một số phương án thực hiện, các bước xử lý được thực hiện một cách liên tiếp và ngay lập tức, mà về cơ bản là không có thời gian cài xen nào giữa các bước này. Theo một số phương án thực hiện, bộ xử lý không được thực hiện ngay lập tức. Theo một số phương án thực hiện, các bước được lặp lại. Theo một số phương án thực hiện một hoặc nhiều bước cài xen có thể được thực hiện, ví dụ: bước làm mát, bước làm sạch, rửa hóa học, bước thụ động hóa, bước ủ bổ sung, lắng đọng chất pha tạp bổ sung, và/hoặc lắng đọng của lớp trung gian - như lớp bộ đệm, lớp phản xạ điện tử, hoặc lớp phản xạ quang học. Theo một số phương án thực hiện, một hoặc nhiều lớp bổ sung được áp dụng trên lớp hấp thụ 340 của chồng quang điện 300 trước khi hình thành tiếp xúc sau.

Các ví dụ

Các mẫu CdTe:As

Các mẫu được chuẩn bị bằng cách lắng đọng oxit dẫn trong suốt (transparent conductive oxide - TCO), ví dụ, thiếc oxit được pha tạp flo, trên đế thủy tinh, tiếp theo là việc lắng đọng của lớp cửa sổ trên TCO để tạo thành tập hợp các thành phần của chồng cửa sổ. Lớp catmi telurit (CdTe) sau đó được lắng đọng trên lớp cửa sổ. Quy

trình lắng đọng và xử lý CdTe được thực hiện, như được mô tả thêm bên dưới: có và không có chất pha tạp asen; có và không có bước ủ chân không xử lý sơ bộ, sau lắng đọng; và với xử lý nhiệt kích hoạt với CdCl_2 trong môi trường khử hoặc trong môi trường trơ.

Trong tập hợp các mẫu, lớp catmi telurit được pha tạp asen được lắng đọng trên lớp cửa sổ, của thành phần chồng cửa sổ. Lớp catmi telurit (CdTe:As) được pha tạp asen có mức pha tạp asen về cơ bản là đồng nhất vào khoảng $1 \times 10^{18} \text{ cm}^{-3}$.

Bộ các chồng quang điện tạo thành sau đó sẽ được đưa vào xử lý sơ bộ ủ chân không tại khoảng 300°C tới khoảng 420°C trong khoảng 20 phút tới khoảng 60 phút.

Các thành phần được xử lý sơ bộ sau đó được đưa vào xử lý nhiệt CdCl_2 tại khoảng 350°C tới khoảng 500°C trong khoảng 5 phút tới khoảng 40 phút trong hoặc là môi trường khử hoặc môi trường trơ. Khoảng $1 \mu\text{m}$ của CdCl_2 được áp dụng bằng cách lắng đọng hơi trên bề mặt hấp thụ. Trong suốt quá trình xử lý nhiệt, áp suất được duy trì tại áp suất tổng cộng trong khoảng giới hạn từ khoảng 53328,9 Pa (400 Torr) tới khoảng 106.658 Pa (800 Torr). Môi trường khử chứa chủ yếu là nitơ và hydro, tức là, môi trường khử về cơ bản không có oxy và về cơ bản không có hơi nước. Khí trơ của môi trường khử chứa chủ yếu là nitơ. Các tập hợp các thành phần được xử lý trong các môi trường khử khác nhau được cấp với khí trơ là nitơ với các mức được chọn của khí tạo thành. Khí tạo thành được sử dụng là 3% H_2 và 97% N_2 . Do đó, khí tạo thành được pha loãng với khí trơ để thực hiện việc kiểm tra được mô tả ở đây.

Sau đó các mẫu được đặt trong áp suất môi trường xung quanh trong môi trường không khí tại khoảng 170°C trong khoảng 1 giờ. Sau đó, tiếp xúc sau kim loại sẽ được áp dụng.

Các mẫu CdTe:As/CdSe

Các mẫu được chuẩn bị bằng cách lắng đọng TCO trên đế thủy tinh, tiếp theo bởi việc lắng đọng của lớp cửa sổ oxit trên TCO, và tiếp theo bởi việc lắng đọng của lớp catmi selenit (CdSe) để tạo thành bộ các thành phần chồng cửa sổ. Lớp catmi telurit (CdTe) với chất pha tạp asen sau đó được lắng đọng trên lớp CdSe , để tạo thành bộ các chồng quang điện với lớp hấp thụ được pha tạp asen. Các mẫu được lắng đọng lại tại nhiệt độ bên dưới khoảng 350°C được đưa vào việc xử lý sơ bộ, ủ chân không, trong khi các mẫu được lắng đọng bởi các xử lý nhiệt độ cao sẽ không được

xử lý sơ bộ. Các chõng quang điện sau đó được đưa vào xử lý kích hoạt của việc xử lý nhiệt CdCl_2 trong các môi trường khử được chọn, được tạo thành sử dụng khí tạo thành và phần điều khiển trơ. CdCl_2 có thể sử dụng ở dạng lỏng, bột, hoặc hơi ngay tiếp theo đó, hoặc trong suốt quá trình xử lý nhiệt với tác nhân khử. Bề mặt hấp thụ của các mẫu được tiếp xúc với hơi CdCl_2 , trong khoảng thời gian trong khoảng giới hạn từ khoảng 10 phút tới khoảng 180 phút, trong môi trường khử với nhiệt độ trong khoảng giới hạn từ khoảng 350°C tới khoảng 450°C và áp suất tổng cộng vào khoảng 53.329 Pa (khoảng 400 Torr) tới khoảng 93.326 Pa (khoảng 700 Torr) trong môi trường cấp tác nhân khử. Tác nhân khử được sử dụng với tập hợp các mẫu này được tạo ra bởi khí tạo thành. Khí tạo thành chứa khoảng 3% hydro và khoảng 97% nitơ. Tác nhân khử được cấp tại nồng độ được chọn với nitơ tạo ra phần còn lại của khí được cấp vào môi trường khử. Phần điều khiển trơ chứa 100% nitơ. Áp suất tổng cộng có thể được tạo ra bằng cách, tùy chọn là, pha loãng khí tạo thành với lượng bất kỳ của phần điều khiển trơ. Do đó, trong các phương án thực hiện được kiểm tra, áp suất riêng phần tối đa của tác nhân khử (tức là, H_2) là giữa khoảng 1.600 Pa (khoảng 12 Torr) tới khoảng 2.800 Pa (khoảng 21 Torr), và áp suất riêng phần tối thiểu của khí trơ (nitơ) là giữa khoảng 51,729 Pa (khoảng 388 Torr) tới khoảng 90.526 Pa (khoảng 679 Torr). Tiếp xúc sau đó được áp dụng cho các mẫu.

Các mẫu CdTe:Sb

Tập hợp các mẫu được pha tạp antimon được chuẩn bị nhờ việc lắng đọng của lớp catmi telurit (CdTe) 1-5 μm với chất pha tạp antimon trên lớp cửa sổ của thiết bị được tạo thành một phần để tạo thành bộ các chõng quang điện. Các chõng quang điện sau đó được đưa vào xử lý kích hoạt của việc xử lý nhiệt CdCl_2 được thực hiện trong môi trường khử có khoảng 100% khí tạo thành, tại áp suất vào khoảng 53.329 Pa (khoảng 400 Torr) tới khoảng 79.993 Pa (khoảng 600 Torr), và tại nhiệt độ vào khoảng 400°C tới khoảng 500°C .

Các mẫu CdTe:P

Tập hợp các mẫu được pha tạp photpho được chuẩn bị nhờ việc lắng đọng của lớp catmi telurit (CdTe) 1-5 μm với chất pha tạp photpho trên chõng cửa sổ để tạo thành bộ các chõng quang điện. Các chõng quang điện sau đó được đưa vào xử lý kích hoạt của việc xử lý nhiệt CdCl_2 được thực hiện trong môi trường khử có khoảng 100%

khí tạo thành, tại áp suất vào khoảng 53.329 Pa (khoảng 400 Torr) tới khoảng 79.993 Pa (khoảng 600 Torr), và tại nhiệt độ vào khoảng 400° C tới khoảng 500° C.

Các kết quả

Như được thể hiện trên các hình vẽ và được đo bởi các kết quả thử nghiệm, việc xử lý sơ bộ ủ chân không thúc đẩy việc tái cân bằng hóa học lượng pháp của Cd và Te, cải thiện khuyết tật, và tích hợp của chất pha tạp As về cơ bản là đồng nhất qua suốt phần khối của lớp hấp thụ. Việc xử lý nhiệt với CdCl_2 và H_2 thúc đẩy việc thụ động hóa khuyết tật, tăng trong nồng độ bộ mang, giảm trong độ rộng cạn kiệt, và việc kích hoạt của chất pha tạp bằng cách tích hợp của chất pha tạp vào trong V_{Te} của mạng tinh thể. Qua các bước xử lý của quy trình, chất pha tạp được kích hoạt và hiệu suất thiết bị sẽ được cải thiện.

Fig.5 thể hiện phổ RAMAN của các màng hấp thụ CdTe với chất hấp thụ và chất pha tạp arsen được đồng lắng đọng tại nhiệt độ trong khoảng giới hạn từ khoảng 200° C tới khoảng 250° C. Fig.5 so sánh màng đối chứng tương ứng với đường cong 160 với màng tương đương tương ứng với đường cong 162. Màng đối chứng và màng tương đương được đưa vào việc xử lý sơ bộ nhiệt chân không sau lắng đọng trong khoảng thời gian khoảng giới hạn từ khoảng 20 phút tới khoảng 60 phút tại nhiệt độ trong khoảng giới hạn từ khoảng 300° C tới khoảng 420° C. Màng đối chứng thể hiện pha Te rất mạnh có mặt trong màng chỉ thị lớp giàu Te. Việc ủ chân không tại khoảng 300° C tới khoảng 420° C trong khoảng 20 phút tới khoảng 60 phút thúc đẩy việc tái cân bằng hóa học lượng pháp và loại bỏ đỉnh Te. Các kết quả tương tự được tìm thấy trong các màng được pha tạp trong suốt bước lắng đọng sử dụng hoặc là AsH_3 hoặc Cd_3As_2 .

Các thiết bị CdTe được pha tạp arsen, được chuẩn bị sử dụng nhiệt độ lắng đọng vào khoảng 200° C tới khoảng 250° C, có và không có xử lý sơ bộ khi so với đánh giá nồng độ và phân bố chất pha tạp qua suốt phần khối của lớp hấp thụ. Đối chứng thể hiện đỉnh nhọn của chất pha tạp As tại giao diện phía trước của lớp hấp thụ, tại hoặc liền kề với TCO, và nồng độ của chất pha tạp bị giảm và nồng độ trung bình hóa tới độ lớn thấp hơn đỉnh nhọn qua suốt phần khối của phần hấp thụ. Chồng được đưa vào xử lý sơ bộ ủ chân không sau lắng đọng có phân bố chất pha tạp đồng đều và thống nhất hơn qua suốt khối hấp thụ, với khoảng giới hạn nồng độ chất pha tạp hẹp hơn và

mức nồng độ trung vị cao hơn.

Fig.6 thể hiện hình vẽ của các trị số cường độ huỳnh quang (photoluminescence - PL) đã được chuẩn hóa so sánh phân bố và cường độ bước sóng PL, so sánh phần không được xử lý, tương ứng với đường cong 164, và được xử lý, tương ứng với đường cong 166, các thiết bị CdTe được pha tạp arsen được đưa vào ủ tại khoảng 300° C tới khoảng 420° C trong khoảng 20 phút tới khoảng 60 phút trong chân không. Trị số cường độ cao hơn và dạng đỉnh nhọn của đường cong PL chỉ thị rằng thiết bị được xử lý có ít khuyết tật hơn thiết bị đối chứng.

Fig.7 thể hiện hiệu suất lượng tử (quantum efficiency - QE) được chuẩn hóa bởi bước sóng cho các thiết bị CdTe được pha tạp arsen. Các số đo QE so sánh các thiết bị được đưa vào xử lý sơ bộ chân không, tương ứng với đường cong 168, như được mô tả ở trên, với phần đối chứng, tương ứng với đường cong 170. Cả hai thiết bị đối chứng và được xử lý sơ bộ được đưa vào xử lý kích hoạt tương đương sử dụng CdCl_2 trong môi trường khử, chứa hydro và khí nitơ, tại nhiệt độ trong khoảng giới hạn từ khoảng 400° C tới khoảng 500° C trong khoảng thời gian trong khoảng giới hạn từ khoảng 5 phút tới khoảng 45 phút. Bằng cách so sánh các số đo QE của các thiết bị được đưa vào việc xử lý sơ bộ nhiệt chân không (đường cong 168), với phần đối chứng (đường cong 170), các số đo chỉ ra rằng việc xử lý sơ bộ cải thiện QE tổng thể của các thiết bị được xử lý. Các thiết bị làm ví dụ được chuẩn bị với việc xử lý sơ bộ chân không được tiếp theo bởi xử lý kích hoạt có các số đo V_{oc} vào khoảng 740mV.

Fig.8 thể hiện các đường cong CV minh họa nồng độ bộ mang điện tích và góc pha theo độ sâu cho các thiết bị CdTe được pha tạp arsen. Các số đo góc pha của khác biệt pha giữa điện thế được áp dụng vào trở kháng và dòng dẫn qua đó, và đưa ra chỉ thị xem liệu thiết bị có bị “rò,” hay thiên về việc tái tổ hợp bộ mang điện tích. Các số đo được thể hiện của các thiết bị được pha tạp arsen, với việc xử lý sơ bộ nhiệt chân không, tương ứng với các đường cong 172, và không có việc xử lý sơ bộ nhiệt chân không, tương ứng với các đường cong 174. Khi so sánh với các số đo, thiết bị được xử lý sơ bộ, các đường cong 172, thể hiện các tính chất hiệu quả hoạt động tốt hơn khi so với phần đối chứng được pha tạp arsen mà không được thực hiện việc xử lý sơ bộ, các đường cong 174. Thiết bị được xử lý thể hiện nồng độ bộ mang điện tích tốt với việc pha tạp loại p trung bình trên $2 \times 10^{15} \text{cm}^{-3}$, độ rộng cạn kiệt thấp và rò thấp. Biểu

đồ thể hiện rằng các thiết bị không được xử lý bằng cách ủ chân không được đo để có góc pha thấp, chỉ thị rằng các thiết bị là rò và thiên về các tỉ lệ tái tổ hợp cao.

Các kết quả chỉ thị rằng lớp hấp thụ được pha tạp arsen, được lắng đọng bởi việc bốc bay nhiệt tại nhiệt độ trong khoảng giới hạn từ khoảng 200° C tới khoảng 250° C, với việc ủ chân không xử lý sơ bộ (pre-VCHT VA) và xử lý kích hoạt trong môi trường khử, tạo ra các thiết bị ít khuyết tật hơn, ít việc tái tổ hợp hơn, và thời gian sống dài hơn cho các bộ mang điện tích di động. Như được đo, xử lý nhiệt chân không của các thiết bị được pha tạp nói chung là tăng hiệu suất, tăng V_{oc} , tăng mật độ dòng ngắn mạch, cải thiện hệ số điền đầy, làm giảm điện trở, giảm việc phân dòng, và cải thiện hiệu quả hoạt động.

Fig.9 thể hiện các biên dạng độ sâu nồng độ của các nguyên tố cho ví dụ của hợp kim CdTe được pha tạp arsen sau xử lý kích hoạt $CdCl_2$ trong môi trường khử. Các biên dạng độ sâu cho As 176, Te (các số đếm ion thô) 178, và Sn 180 được đo bởi khối phổ kế ion thứ cấp động (dynamic secondary ion mass spectrometry - DSIMS). Lớp hấp thụ được thể hiện mở rộng từ điểm độ sâu không, tại phía trái của đồ thị, qua độ sâu vào khoảng 2 μm . Tiếp theo xử lý nhiệt $CdCl_2$, thiết bị thể hiện phân bố chất pha tạp tốt qua suốt phần khối hấp thụ và mức nồng độ chất pha tạp cao.

Fig.10 thể hiện các đường cong CV của nồng độ bộ mang điện tích theo độ sâu cho các mẫu được pha tạp arsen được đưa vào việc xử lý sơ bộ ủ chân không, như được mô tả từ trước, được theo sau bởi việc xử lý với $CdCl_2$ và nhiệt trong các môi trường khử được chọn. Các môi trường khử được chọn chứa 100% khí tạo thành (các đường cong 182), 20% khí tạo thành (các đường cong 184), 2% khí tạo thành (các đường cong 186), và 0% khí tạo thành (các đường cong 188) làm tiêu chuẩn so sánh. Khí nitơ (N_2) tạo thành phần còn lại của môi trường. Áp suất tổng cộng was khoảng 66661,2 Pa (500 Torr). Do đó, ví dụ, môi trường được cấp với 100% khí tạo thành được tạo thành về cơ bản là từ hỗn hợp của hydro và khí nitơ với số phần nguyên tử vào khoảng 3% hydro (áp suất riêng phần vào khoảng 2000 Pa (khoảng 15 Torr)) và khoảng 97% nitơ (áp suất riêng phần vào khoảng 64661 Pa (khoảng 485 Torr)); môi trường được cấp với 20% khí tạo thành được tạo thành về cơ bản là từ hỗn hợp của hydro và khí nitơ với số phần nguyên tử vào khoảng 0,6% hydro (áp suất riêng phần vào khoảng 397 Pa (3 Torr)) và khoảng 99,4% nitơ (áp suất riêng phần vào khoảng 66261 Pa

(khoảng 497 Torr); môi trường được cấp với 2% khí tạo thành được tạo thành về cơ bản là từ hỗn hợp của hydro và khí nitơ với số phần nguyên tử vào khoảng 0,06% hydro (áp suất riêng phần vào khoảng 40 Pa (khoảng 0,3 Torr)) và khoảng 99,94% nitơ (áp suất riêng phần vào khoảng 66621 Pa (khoảng 499,7 Torr)); và môi trường tiêu chuẩn so sánh được cấp với 0% khí tạo thành được tạo thành về cơ bản là từ nitơ. Các đường cong 182 tại khoảng tách từ tiếp giáp vào khoảng 0,1-0,4 μm tương ứng với việc xử lý 100% khí tạo thành. Các đường cong 184 tại khoảng tách từ tiếp giáp vào khoảng 0,5-1,2 μm tương ứng với việc xử lý 20% khí tạo thành. Các đường cong 186 tại khoảng tách từ tiếp giáp vào khoảng 1,4-2,2 μm tương ứng với việc xử lý 2% khí tạo thành. Các đường cong 188 tại khoảng cách từ tiếp giáp vào khoảng 2,8-3,0 μm tương ứng với tiêu chuẩn so sánh với 0% khí tạo thành. Như được thể hiện, với nồng độ H_2 tăng trong bước xử lý, nồng độ bộ mang tăng và chiều rộng cạn kiệt sẽ giảm. Tiêu chuẩn so sánh về cơ bản được làm cạn kiệt.

Fig.11 thể hiện các kết quả đo Voc đối chứng cho các thiết bị được pha tạp arsen sau khi xử lý nhiệt CdCl_2 . Các điểm dữ liệu 190 thể hiện các kết quả đo Voc của thiết bị được xử lý trong nitơ; các điểm dữ liệu 192 thể hiện các kết quả đo Voc cao hơn của thiết bị được xử lý trong môi trường khử vào khoảng 100% khí tạo thành. Các mẫu được xử lý với việc xử lý nhiệt CdCl_2 trong môi trường khử sẽ thể hiện Voc cao hơn khi so với các mẫu tương đương mà không sử dụng môi trường khí tạo thành.

Fig.12 thể hiện đường cong dòng điện-điện thế (I-V) cho tiêu chuẩn so sánh (các đường cong 194) và các thiết bị được pha tạp arsen được xử lý (các đường cong 196). Với ví dụ này, thiết bị được xử lý được kích hoạt, như được mô tả ở trên, trong môi trường khử được chọn có khoảng 100% khí tạo thành.

Các hình vẽ từ Fig.13A đến Fig.13C thể hiện các kết quả đo của thiết bị được pha tạp arsen được xử lý. Fig.13A thể hiện biên dạng DSIMS của chất pha tạp arsen trong thiết bị được xử lý. Fig.13B thể hiện các kết quả đo CV của nồng độ bộ mang điện tích. Fig.13C thể hiện các đường cong I-V (đường cong đậm 250 và đường cong nhạt 252) cho thiết bị được pha tạp arsen với Voc được đo là 883mV.

Đặc tính loại p hoặc loại n của chất bán dẫn có thể được xác định bằng cách đo cả CV và QE. Khi đặc tính loại p đã được thiết lập, dữ liệu DSIMS, thể hiện các mức nồng độ, có thể được sử dụng để xác định nồng độ bộ mang điện tích loại p. Với thiết

bị đơn, tỉ lệ giữa CV thể hiện việc pha tạp và nồng độ DSIMS thể hiện phần trăm của chất pha tạp được kích hoạt. Ví dụ, Fig.13A thể hiện nồng độ DSIMS vào khoảng $2 \times 10^{18}/\text{cm}^3$ và Fig.13B thể hiện nồng độ bộ mang pha tạp loại p vào khoảng $4,5 \times 10^{16}/\text{cm}^3$, do đó thể hiện việc kích hoạt vào khoảng 2%. Thiết bị thể hiện các mức pha tạp cao, biên dạng độ sâu tốt, việc tích hợp hóa học của chất pha tạp, và V_{oc} cao.

Các hình vẽ từ Fig.14A đến Fig.14C thể hiện các số đo của thiết bị được pha tạp asen đã được xử lý. Fig.14A thể hiện các số đo QE. Fig.14B thể hiện đường cong I-V (đường cong đậm 250 và đường cong nhạt 252) cho thiết bị với V_{oc} được đo là 806mV và FF là 78,3%. Fig.14C thể hiện các số đo CV của nồng độ bộ mang điện tích. Việc xử lý với khí tạo thành được quan sát để cải thiện hiệu suất lượng tử trong các bước sóng ngắn hơn vào khoảng 400 nm tới khoảng 600 nm bởi khoảng 15% tới khoảng 25%.

Asen có hệ số bám dính thấp, khi so với nhiều chất pha tạp khác; nó có thể tạo thành việc tích hợp thấp của chất pha tạp vào trong khối của lớp hấp thụ, do đó làm tăng việc quan trọng của việc kích hoạt. Các phương án thực hiện của các thiết bị được tạo ra sử dụng các phương pháp được mô tả bao gồm các mức chất pha tạp là một phần triệu trong lớp hấp thụ. Theo một số phương án thực hiện, 1% tỷ lệ mol của asen được phối trộn với bột nguồn CdTe tạo ra khoảng 0,01% tỷ lệ nguyên tử, hoặc $1,5 \times 10^{18}$ cho mỗi xentimet khối, trong dạng khối của chất hấp thụ. Theo một số phương án thực hiện, lớp hấp thụ bán dẫn được pha tạp có nồng độ bộ mang điện tích loại p trong khoảng giới hạn từ khoảng $1 \times 10^{15}\text{cm}^{-3}$ đến $8 \times 10^{16}\text{cm}^{-3}$. heo một số phương án thực hiện, lớp hấp thụ bán dẫn được pha tạp có nồng độ bộ mang điện tích loại p trong khoảng giới hạn từ khoảng $1 \times 10^{16}\text{cm}^{-3}$ đến $6 \times 10^{16}\text{cm}^{-3}$.

Các thí nghiệm được thực hiện thay đổi các nồng độ của chất pha tạp asen. Việc sử dụng các phương pháp được mô tả, các phương án thực hiện có nồng độ asen thấp vào khoảng 0,01 % nguyên tử, tạo ra theo cách tin cậy khoảng $2,4 \times 10^{16}\text{cm}^{-3}$ nồng độ lỗ trống. Như được thể hiện trong các kết quả làm ví dụ trong bảng 1, các mức kích hoạt vào khoảng 3% tới khoảng 5% có thể được tạo ra qua khoảng giới hạn các mức pha tạp.

Bảng 1:

Bột [As] (%)	Khối[As] trước CHT	Khối[As] sau CHT	[p] (CV, số đếm/cm ³)	Việc kích hoạt (khối)
0,01	1,00E+16	5,6E+17	2,4E+16	4,3%
0,1	2,00E+16	8,5E+17	3,2E+16	3,8%
1	6,00E+17	1,86E+18	5,5E+16	3,0%

Fig.15 thể hiện các số đo điện dung-điện thế vẽ nồng độ bộ mang điện tích theo chiều sâu cho các mẫu được pha tạp antimon sau khi xử lý kích hoạt của việc xử lý nhiệt CdCl_2 được thực hiện trong môi trường 100% khí tạo thành.

Fig.16 thể hiện các số đo điện dung-điện thế vẽ nồng độ bộ mang điện tích theo chiều sâu của các bộ hấp thụ CdTe được pha tạp phốt pho sau việc xử lý kích hoạt của việc xử lý nhiệt CdCl_2 được thực hiện trong môi trường khử có khoảng 100% khí tạo thành, tại áp suất vào khoảng 53.329 Pa (khoảng 400 Torr) tới khoảng 79.993 Pa (khoảng 600 Torr), và tại nhiệt độ vào khoảng 400° C tới khoảng 500° C.

Các tập hợp bổ sung của các thiết bị làm ví dụ được chuẩn bị, thay đổi thành phần và mức chất pha tạp, tích hợp các hợp chất bán dẫn bổ sung vào trong chồng, và thay đổi các điều kiện lắng đọng, các thông số xử lý trước, và các thông số xử lý. Dữ liệu được thu thập là thống nhất với các kết quả được rút ra từ các ví dụ đã được cung cấp.

Như được thể hiện trong các ví dụ và các mẫu đối chứng so sánh, sử dụng việc thụ động hóa sau lắng đọng với không khí hoặc N_2 , các màng hấp thụ CdTe đa tinh thể với việc tích hợp pha tạp nhóm V sẽ không thể được kích hoạt.

Sáng chế tạo ra các phương pháp để kích hoạt chất pha tạp nhóm V trong lớp hấp thụ chất bán dẫn II-VI đa tinh thể. Các bước của phương pháp làm ví dụ bao gồm: tạo ra màng hấp thụ được pha tạp với chất pha tạp nhóm V; tùy chọn là, áp dụng việc xử lý nhiệt thứ nhất vào màng hấp thụ trong môi trường xử lý nhiệt thứ nhất, trong đó môi trường xử lý nhiệt thứ nhất chứa khí quyển về cơ bản là không có oxi và có thể tại áp suất thấp hoặc chân không; tiếp xúc bề mặt hoặc một phần của màng hấp thụ với halogen hoặc tác nhân thụ động hóa; và áp dụng việc xử lý nhiệt thứ hai vào màng hấp thụ trong môi trường xử lý nhiệt thứ hai; cấp tác nhân khử, như khí hydro vào môi trường xử lý nhiệt thứ hai để tạo thành môi trường khử; nhờ đó kích hoạt chất pha tạp

trong màng hấp thụ, nhờ đó chất pha tạp đã được kích hoạt chiếm chỗ trống loại VI trong mạng tinh thể chất bán dẫn II-VI.

Phương pháp đã được bộc lộ, được thể hiện, như được mô tả ở đây, để kích hoạt các chất pha tạp nhóm V trong các lớp hấp thụ đa tinh thể của catmi telurit, và các hợp kim của catmi telurit có các vật liệu bao gồm selen và kẽm. Các phương pháp cải thiện thời gian sống và hiệu quả hoạt động của thiết bị. Các phương pháp thích hợp bao gồm việc xử lý ủ sau lắng đọng. Bước xử lý từ trước, của việc ủ trong chân không hoặc về cơ bản là trong môi trường không có oxi, đạt được việc điều chỉnh hóa học lượng pháp, phân bố chất pha tạp, và làm giảm khuyết tật. Việc xử lý của chồng bán dẫn với catmi clorua hoặc tác nhân thụ động hóa khác và gia nhiệt chồng trong khi cấp khí khử, sẽ thu được việc kích hoạt chất pha tạp, phát triển hạt, và thụ động hóa khuyết tật.

Theo một số phương án thực hiện, sáng chế đề xuất phương pháp, thiết bị và/hoặc các cấu trúc tạo ra phần sau: tạo thành lớp hấp thụ giàu Cd; tích hợp các chất pha tạp vào trong mạng bán dẫn đa tinh thể là các chỗ trống chalcogen; tạo thành các chỗ trống Te; kích hoạt các chất pha tạp nhóm V để làm tăng tính linh động và mật độ các bộ phận mang điện; sửa chữa các khuyết tật của cấu trúc hạt tinh thể; làm giảm việc phân dòng, làm giảm việc tái hợp các bộ mang; phân loại thành phần tùy chọn của các lớp bán dẫn để tối ưu hóa cấu trúc và làm giảm việc tái hợp giao diện; việc tạo ra của vật liệu được pha tạp nhiều phát triển trên đế trên hoặc đế và xử lý, *tại chỗ (in situ)*, để tạo ra một hoặc nhiều lớp hấp thụ được pha tạp; làm giảm việc tái tổ hợp của các điện tử và các lỗ trống, và tạo ra các cấu trúc quang điện hiệu quả về mặt giá thành. Theo các phương án thực hiện, các khả năng được mô tả cho phép điều khiển việc hấp thụ ánh sáng và dòng bộ mang điện tích trong thiết bị để tối ưu hóa hiệu quả hoạt động. Các phương pháp và các cấu trúc của sáng chế này có thể tạo ra các thiết bị quang điện với dòng ngắn mạch (short circuit current - J_{sc}), điện thế hở mạch (open circuit voltage - V_{oc}), và hệ số điền đầy (fill factor - FF) được cải thiện so với các thiết bị quang điện màng mỏng trong tình trạng kỹ thuật của sáng chế.

Theo các phương án thực hiện được tạo ra ở đây, phương pháp xử lý lớp hấp thụ bán dẫn quang điện có thể chứa cấp tác nhân khử để tạo ra môi trường khử. Phương pháp có thể chứa bước tiếp xúc ít nhất một phần của lớp hấp thụ với tác nhân thụ động

hóa trong khi lớp hấp thụ là môi trường khử. Lớp hấp thụ có thể được pha tạp với chất pha tạp nhóm V. Lớp hấp thụ có thể chứa catmi và telua. Phương pháp có thể chứa bước gia nhiệt lớp hấp thụ trong khi ở trong môi trường khử tại nhiệt độ được chọn và áp suất được chọn cho quãng thời gian xử lý được chọn.

Theo các phương án thực hiện được tạo ra ở đây, thiết bị quang điện có thể chứa lớp hấp thụ. Lớp hấp thụ có thể chứa catmi, selen, và telua, và chất pha tạp nhóm V. Nồng độ của chất pha tạp nhóm V trong lớp hấp thụ có thể giữa khoảng $1 \times 10^{16} \text{cm}^{-3}$ tới khoảng $5 \times 10^{20} \text{cm}^{-3}$ qua suốt độ dày của lớp hấp thụ. 1 % nguyên tử tới 10 % nguyên tử của chất pha tạp nhóm V có thể được kích hoạt. Một phần của chất pha tạp nhóm V được kích hoạt có thể chiếm các chỗ trống Te trong mạng tinh thể CdTe.

Các nguyên tắc và các chế độ vận hành của các phương án thực hiện của sáng chế này đã được giải thích và được minh họa với các ví dụ. Tuy nhiên, các phương án thực hiện được mô tả ở đây có thể được thực hiện theo cách khác với các đã được giải thích và được minh họa một cách cụ thể mà không tách khỏi phạm vi bảo hộ của sáng chế. Mặc dù các phương án thực hiện làm ví dụ được thể hiện, nhưng cần hiểu rằng tồn tại rất nhiều biến thể. Cũng cần hiểu rằng phương án thực hiện làm ví dụ hoặc các phương án thực hiện làm ví dụ chỉ là các ví dụ, và nó không nhằm mục đích làm hạn chế phạm vi bảo hộ, khả năng áp dụng và cấu hình của sáng chế này theo bất kỳ cách nào. Ngoài ra, phần mô tả chi tiết còn cung cấp cho người có hiểu biết trung bình trong lĩnh vực kỹ thuật tổng quan về việc áp dụng các phương án thực hiện làm ví dụ của sáng chế này. Cần hiểu rằng các thay đổi khác nhau có thể được tạo ra trong chức năng và việc sắp xếp của các thành phần được mô tả trong phương án thực hiện làm ví dụ mà không tách khỏi phạm vi bảo hộ của sáng chế này như được thể hiện trong các yêu cầu bảo hộ kèm theo.

YÊU CẦU BẢO HỘ

1. Phương pháp xử lý lớp hấp thụ bán dẫn quang điện, trong đó phương pháp này bao gồm các bước:

cung cấp tác nhân khử để tạo ra môi trường khử;

cho tiếp xúc ít nhất một phần của lớp hấp thụ với tác nhân thụ động hoá trong lúc lớp hấp thụ ở trong môi trường khử, trong đó lớp hấp thụ này được pha tạp chất pha tạp nhóm V, và trong đó lớp hấp thụ này bao gồm chất bán dẫn II-VI; và

ủ lớp hấp thụ với tác nhân thụ động hoá trong lúc ở trong môi trường khử tại nhiệt độ được chọn và áp suất được chọn trong quãng thời gian xử lý được chọn, trong đó môi trường khử này bao gồm ít nhất là lượng vết của oxy và tỷ lệ của áp suất riêng phần của tác nhân khử so với áp suất riêng phần của oxy là ít nhất là 3.

2. Phương pháp theo điểm 1, trong đó áp suất riêng phần của oxy trong môi trường khử là nhỏ hơn 1 Torr (1 Torr = 133,322 Pa).

3. Phương pháp theo điểm 1, trong đó phần lớn môi trường khử là được tạo ra với chất khí trơ.

4. Phương pháp theo điểm 3, trong đó môi trường khử về cơ bản bao gồm hỗn hợp của hydro và khí nitơ.

5. Phương pháp theo điểm 1, trong đó lớp hấp thụ bao gồm catmi, selen, và telua.

6. Phương pháp theo điểm 1, trong đó chất pha tạp nhóm V bao gồm asen.

7. Phương pháp theo điểm 1, trong đó tác nhân thụ động hoá bao gồm CdCl_2 .

8. Phương pháp theo điểm 1, trong đó nhiệt độ được chọn nằm trong khoảng từ 350°C đến 500°C , áp suất được chọn nằm trong khoảng từ 200 Torr (26664 Pa) đến 800 Torr

(106658 Pa), và quãng thời gian xử lý được chọn nằm trong khoảng từ 5 phút đến 45 phút.

9. Phương pháp theo điểm 1, trong đó lớp hấp thụ bao gồm nồng độ chất pha tạp nhóm V giữa $1 \times 10^{16} \text{ cm}^{-3}$ và $5 \times 10^{20} \text{ cm}^{-3}$ qua suốt chiều dày của lớp hấp thụ, và trong đó bước ủ lớp hấp thụ trong môi trường khử là kích hoạt giữa 1 % nguyên tử đến 10 % nguyên tử của chất pha tạp nhóm V.

10. Phương pháp theo điểm 1, trong đó tác nhân thụ động hoá bao gồm một hoặc nhiều trong số: MnCl_2 , MgCl_2 , NH_4Cl , ZnCl_2 , và TeCl_4 .

11. Phương pháp theo điểm 1, trong đó chất pha tạp nhóm V là được chọn từ: bismut, antimon, asen, phospho, nitơ, và các tổ hợp của chúng.

12. Phương pháp theo điểm 1, trong đó môi trường khử bao gồm 99,4% nitơ.

13. Phương pháp theo điểm 1, trong đó tác nhân khử bao gồm H_2 , hydro sulfua, metan, cacbon monoxit, hợp chất amoniac, hoặc tổ hợp của chúng.

14. Phương pháp theo điểm 13, trong đó tác nhân khử bao gồm H_2 .

15. Phương pháp theo điểm 1, trong đó lớp hấp thụ được tạo ra bằng cách đồng lắng đọng chất bán dẫn nhóm II-VI và tiền chất chất pha tạp nhóm V, trong đó tiền chất chất pha tạp nhóm V này được chọn từ: Cd_3As_2 , AsH_3 , Bi_2Te_3 , Sb_2Te_3 , Cd_3P_2 , Zn_3P_2 , $\text{Bi}(\text{NO}_3)_3$, Bi_2S_3 , PCl_3 , PH_3 , SbH_3 và AsCl_3 , và các tổ hợp của chúng.

16. Phương pháp theo điểm 1, trong đó lớp hấp thụ được tạo ra bằng cách đồng lắng đọng chất bán dẫn nhóm II-VI và tiền chất chất pha tạp nhóm V, trong đó tiền chất chất pha tạp nhóm V này bao gồm Cd_3As_2 .

1/12

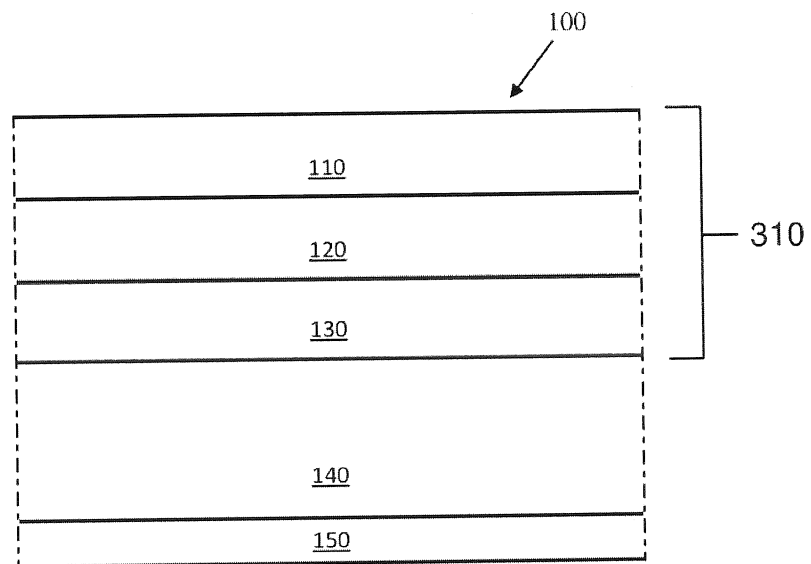


FIG. 1

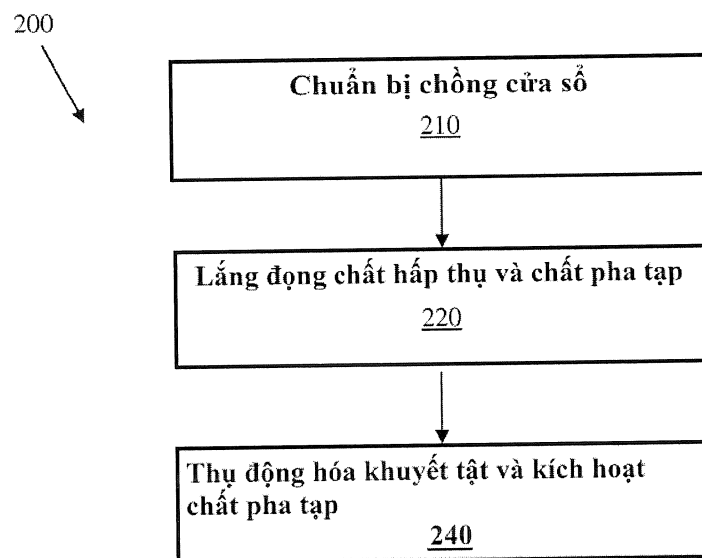


FIG. 2

2/12

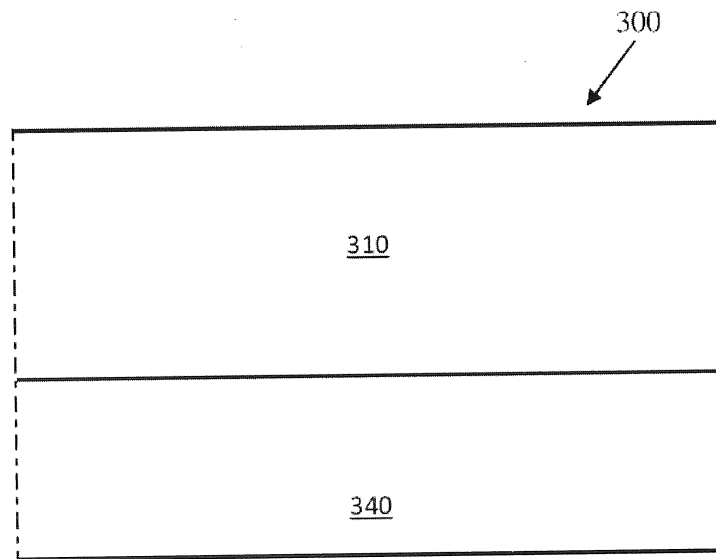


FIG. 3

3/12

400

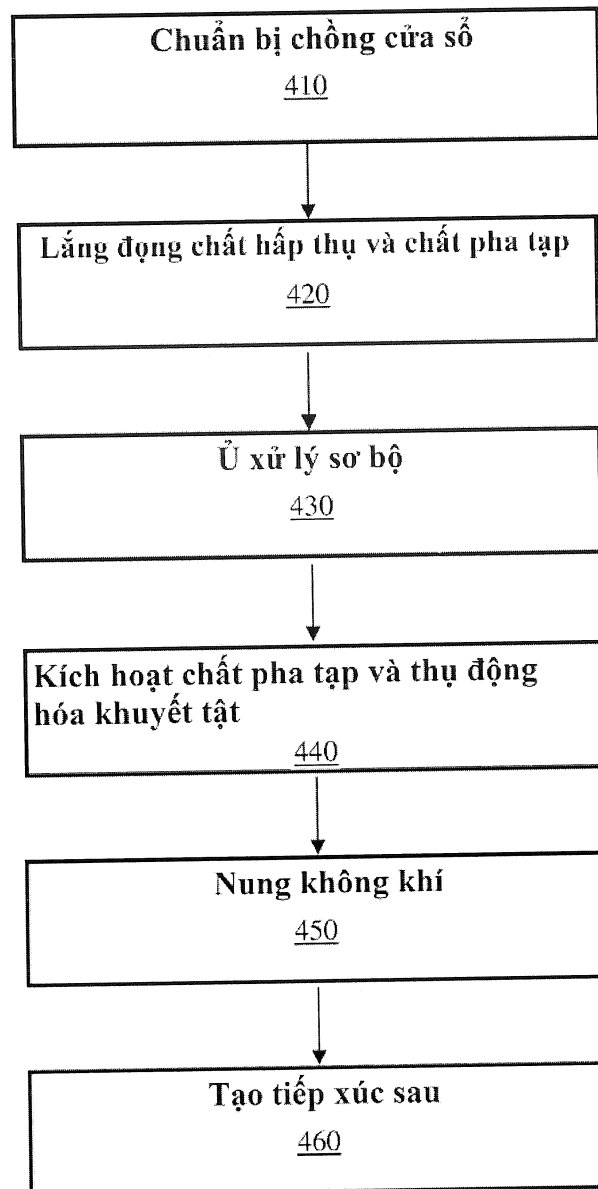


FIG. 4

4/12

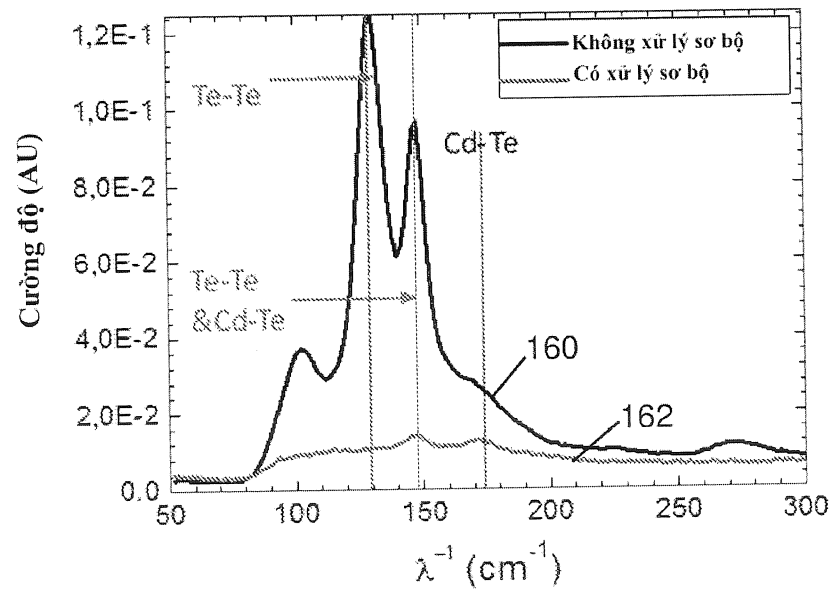


FIG. 5

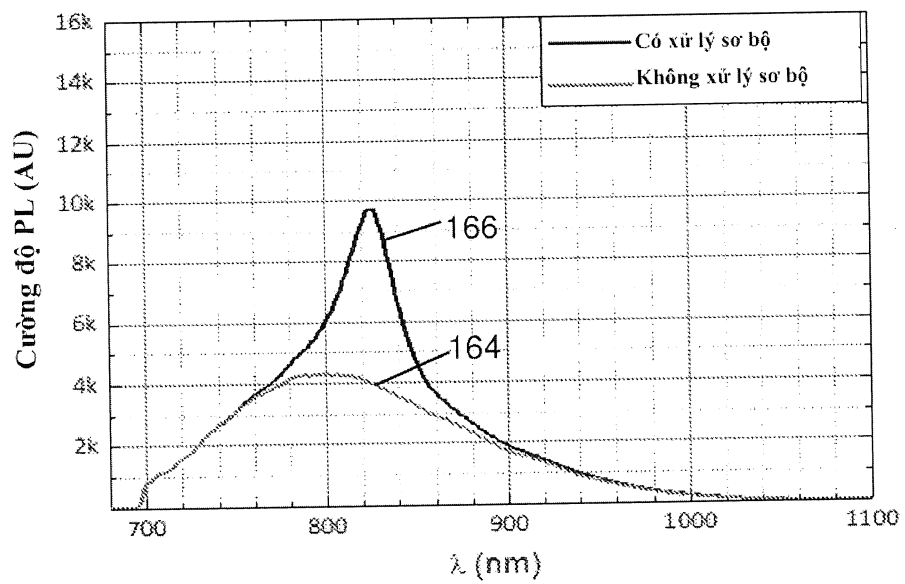


FIG. 6

5/12

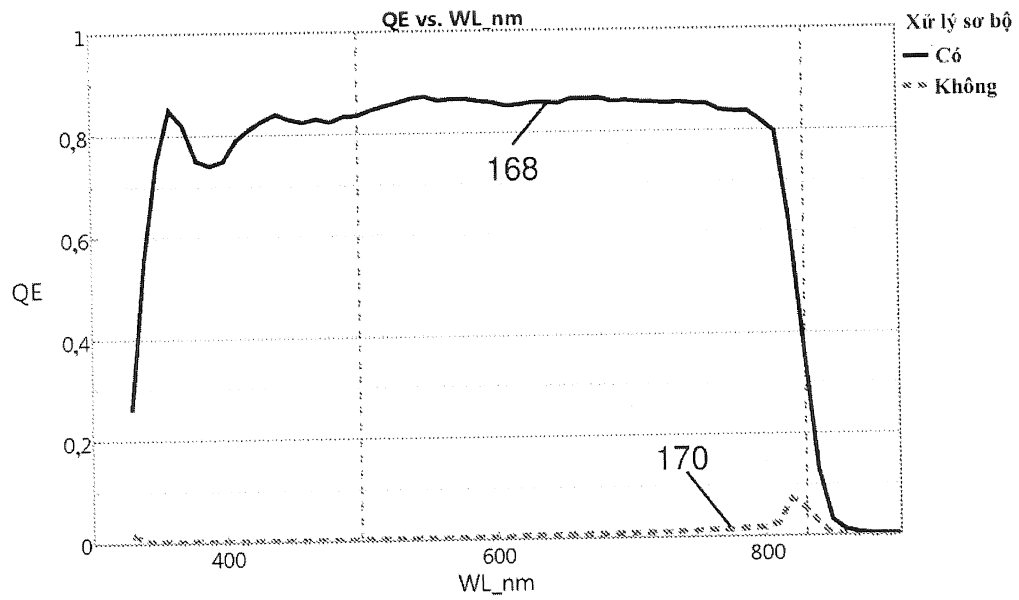


FIG. 7

6/12

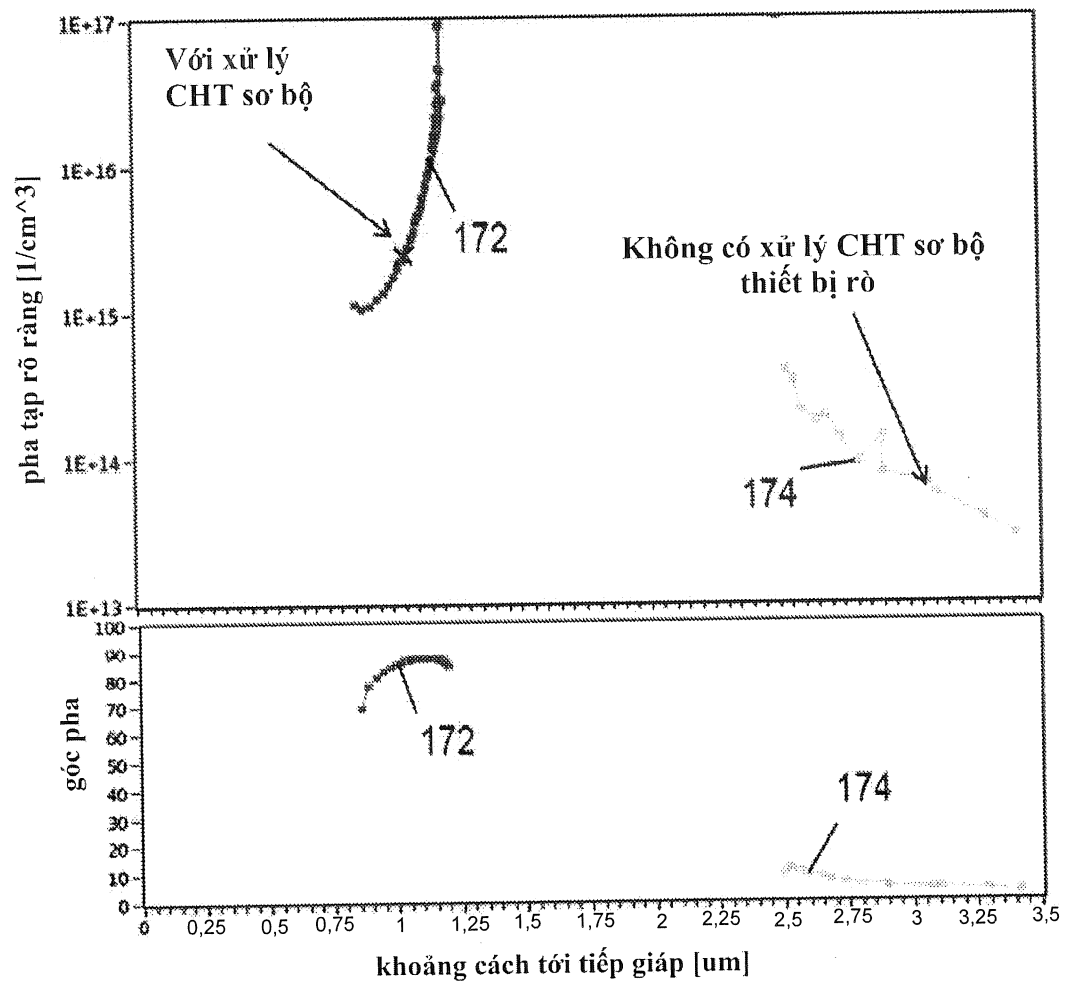
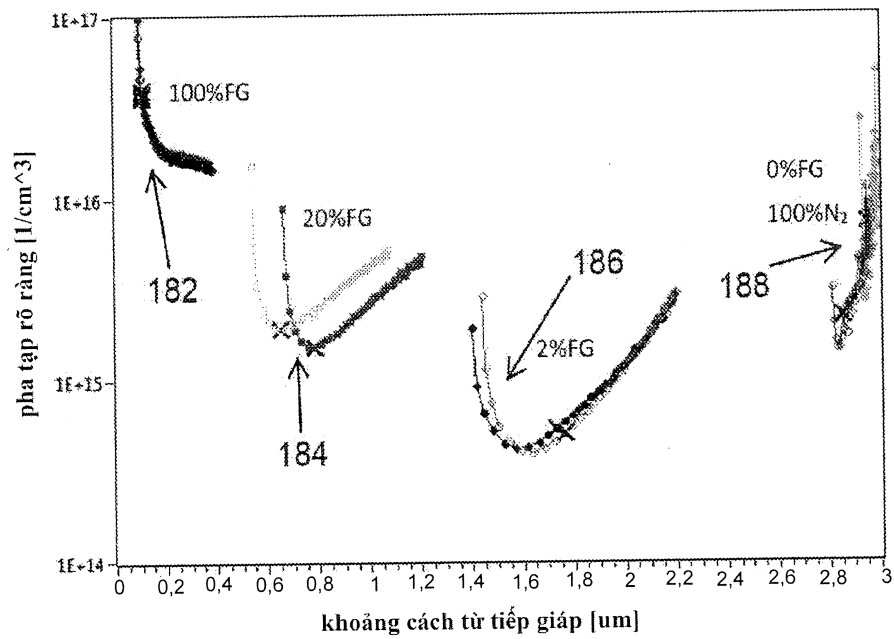
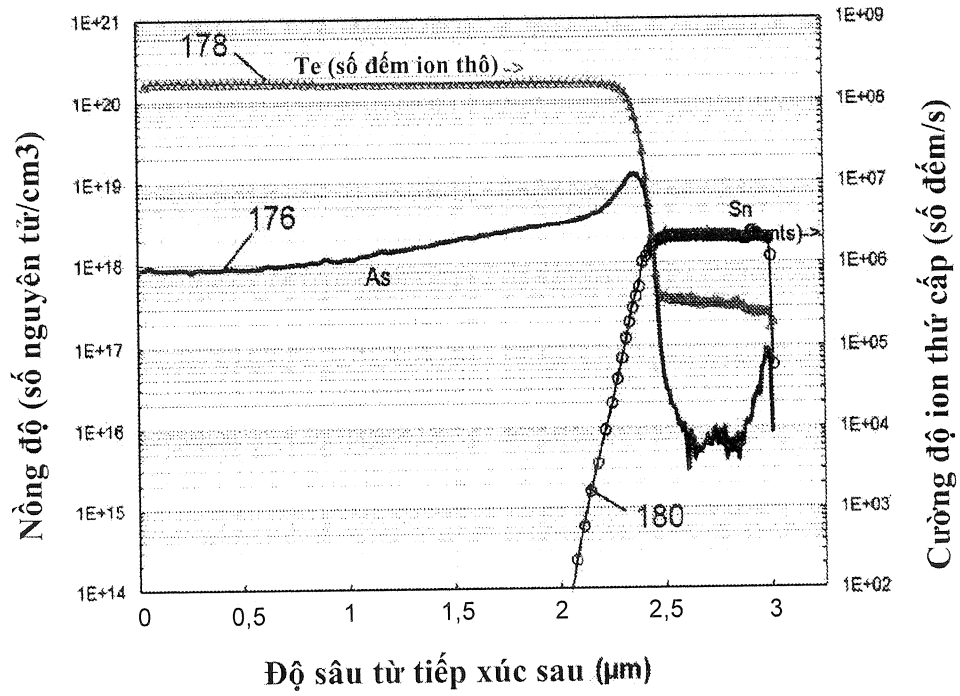


FIG. 8

7/12



8/12

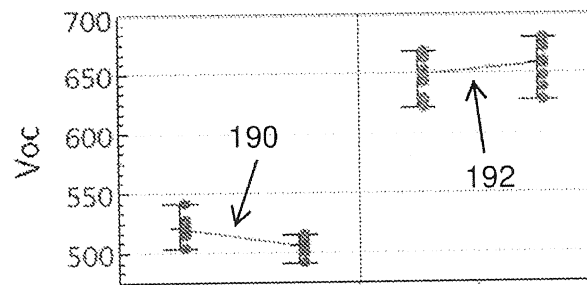


FIG. 11

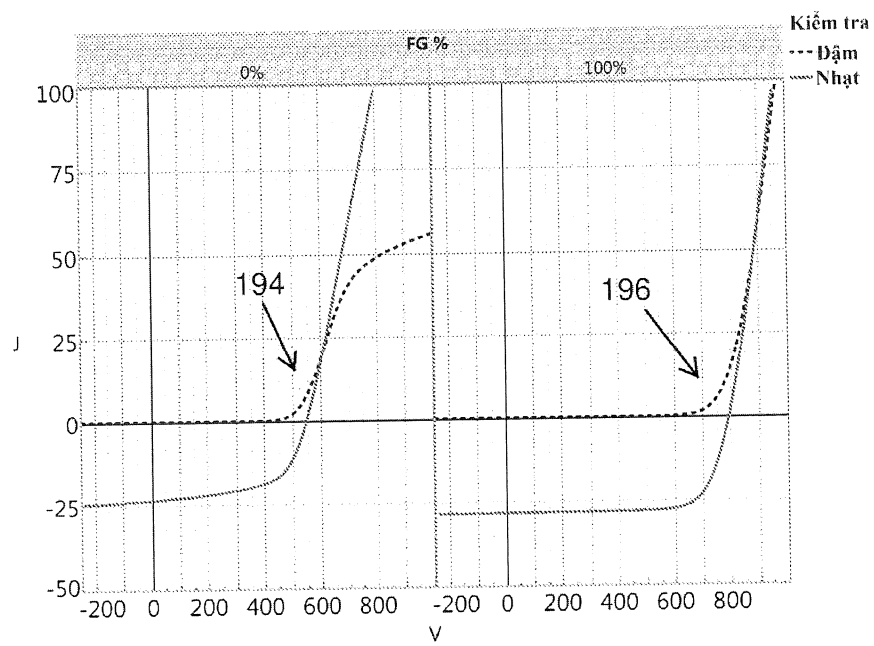


FIG. 12

9/12

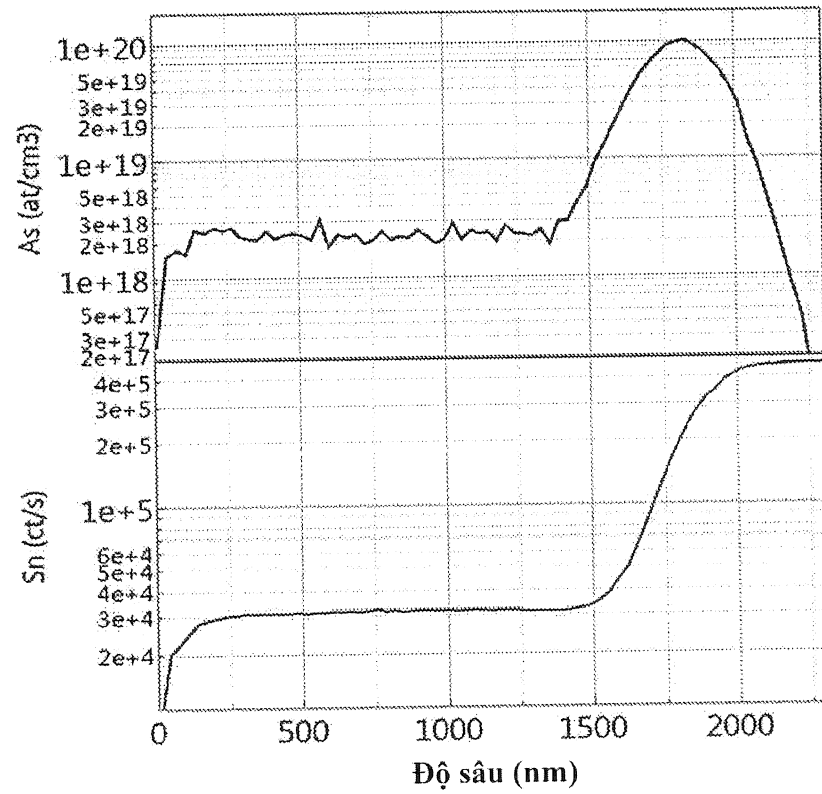


FIG. 13A

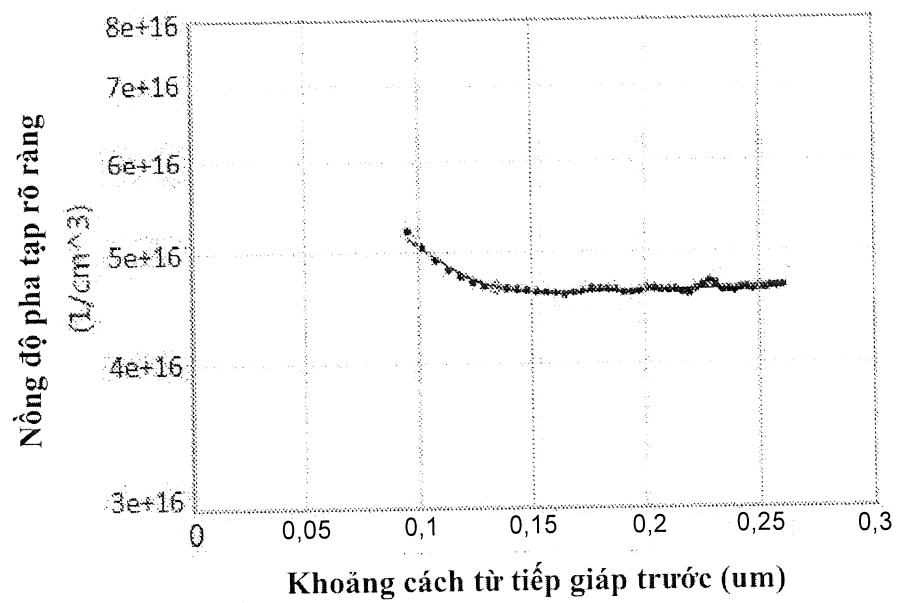


FIG. 13B

10/12

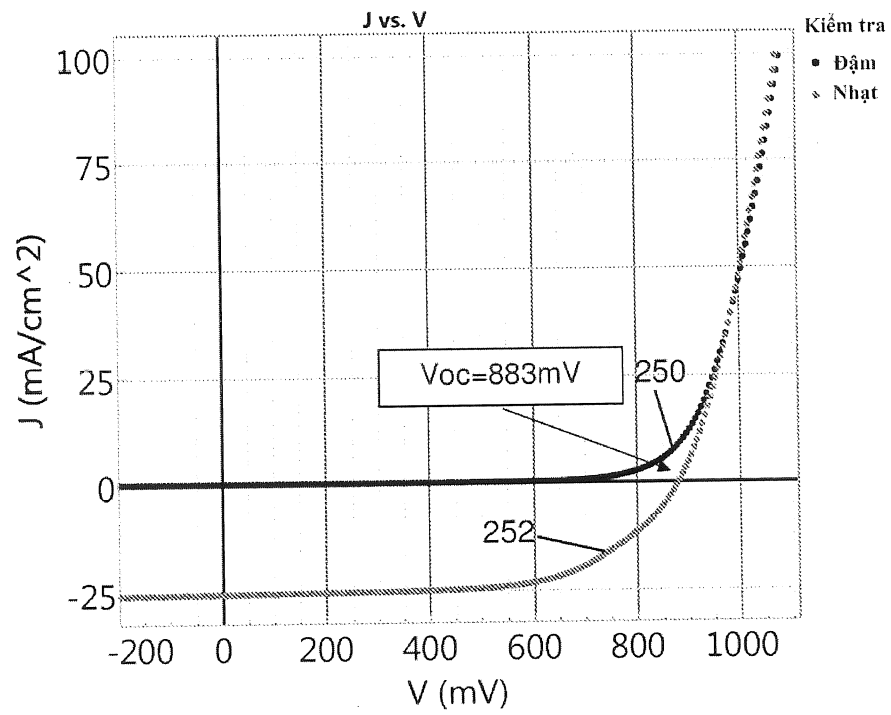


FIG. 13C

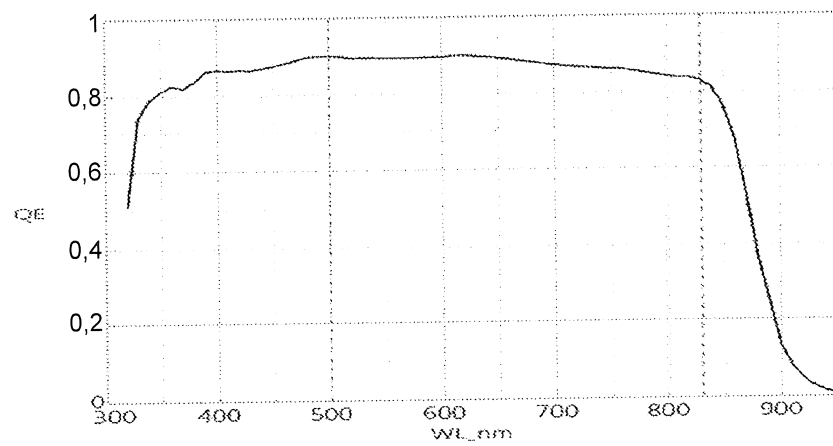


FIG. 14A

11/12

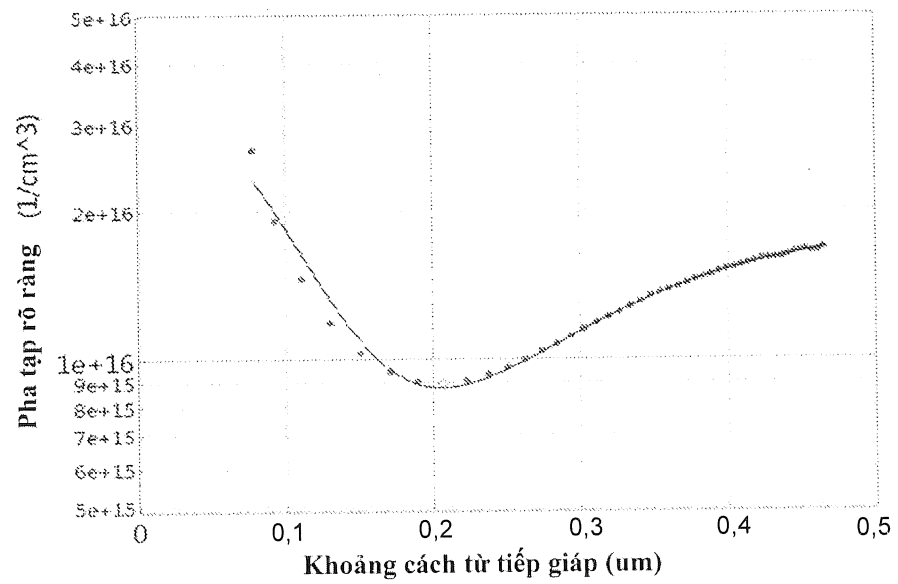


FIG. 14B

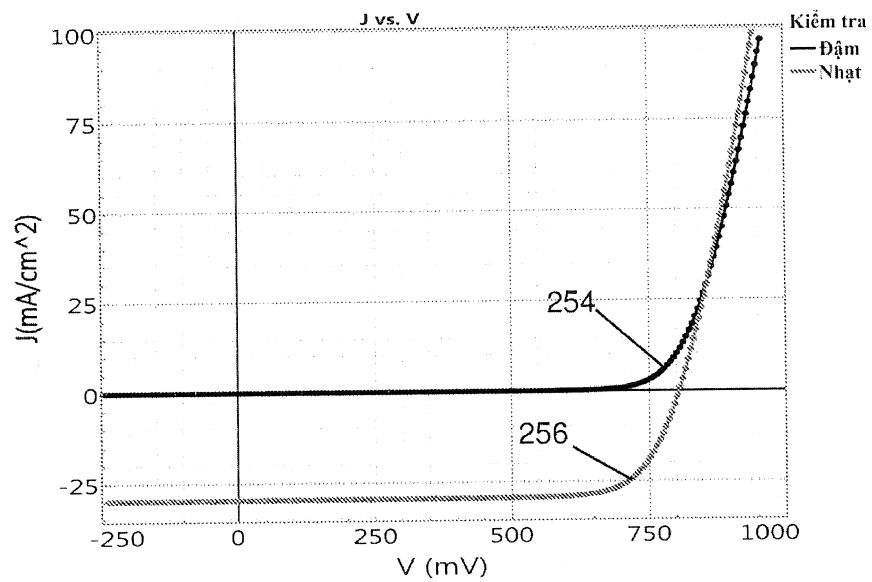


FIG. 14C

12/12

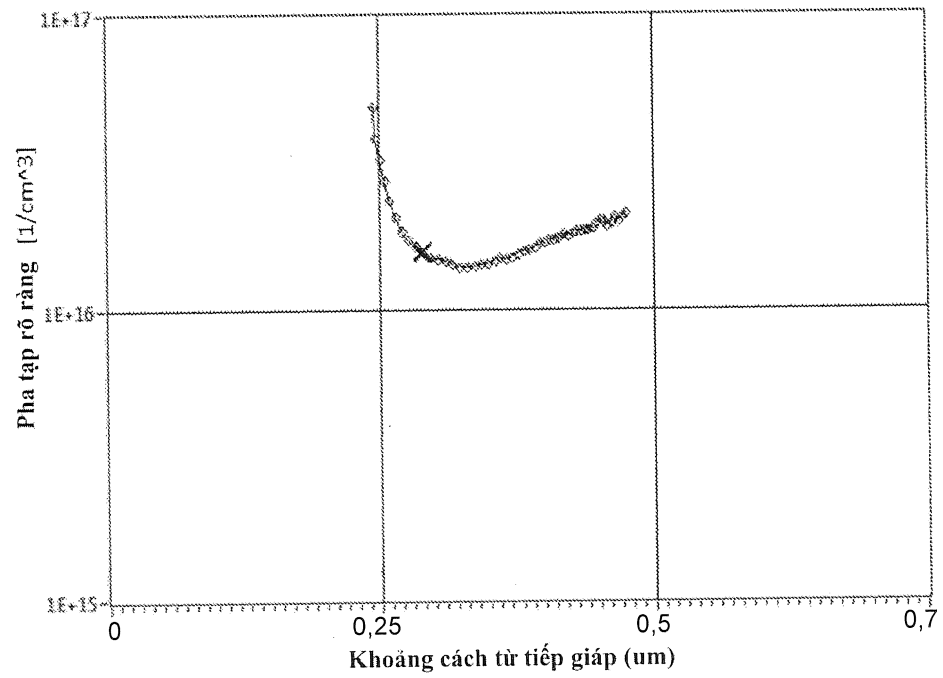


FIG. 15

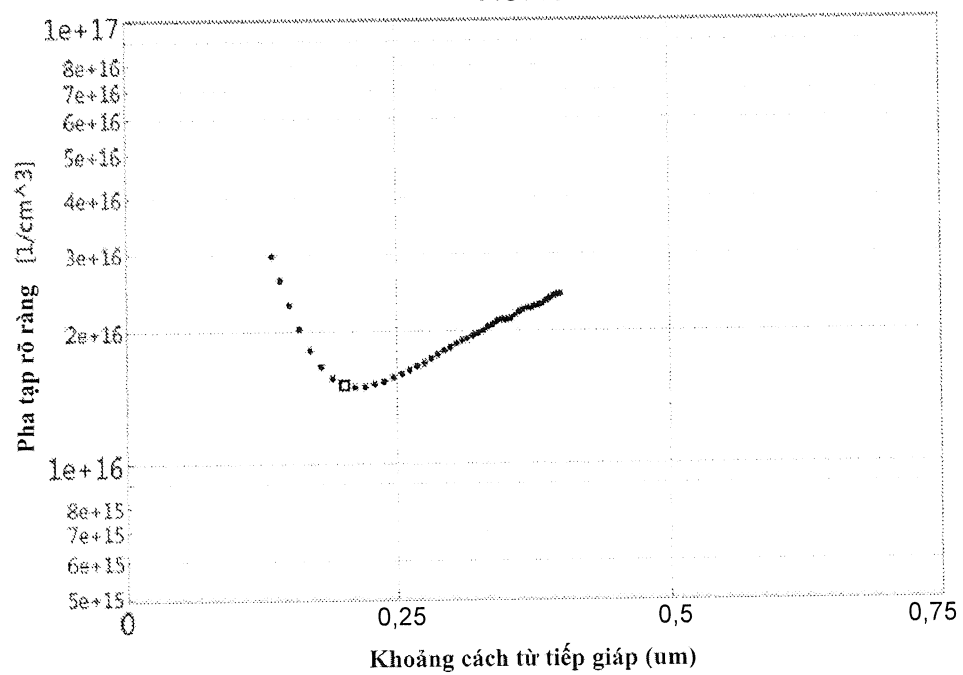


FIG. 16