



(12) BẢN MÔ TẢ SÁNG CHẾ THUỘC BẰNG ĐỘC QUYỀN SÁNG CHẾ

(19) Cộng hòa xã hội chủ nghĩa Việt Nam (VN)
CỤC SỞ HỮU TRÍ TUỆ

(11)



1-0044671

(51)^{2020.01} H01L 27/32; H01L 27/12

(13) B

(21) 1-2020-04569

(22) 07/08/2020

(30) 10-2019-0097665 09/08/2019 KR

(45) 25/04/2025 445

(43) 25/02/2021 395A

(71) Samsung Display Co., Ltd. (KR)

1, Samsung-Ro, Giheung-Gu, Yongin-si, Gyeonggi-Do, Republic of Korea

(72) Chung-Seok LEE (KR); Hayoung CHOI (KR).

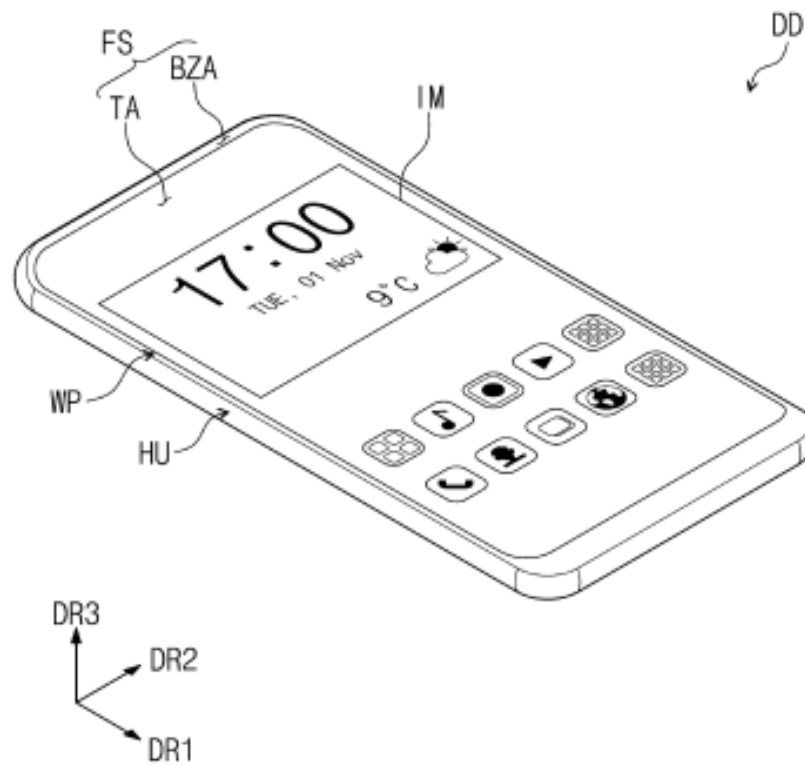
(74) Công ty TNHH Tầm nhìn và Liên danh (VISION & ASSOCIATES CO.LTD.)

(54) PANEN HIỀN THỊ CÓ ĐỘ BỀN SẢN PHẨM ĐƯỢC CẢI TIẾN

(21) 1-2020-04569

(57) Sáng chế đề cập đến panen hiển thị bao gồm nền cơ sở, các điểm ảnh, các đường tín hiệu, đường điện, các đệm tín hiệu, các miếng đệm điện, và phần dẫn điện được nối điện với các miếng đệm điện và kéo dài từ vùng chồng lên các miếng đệm điện này đến mép của nền cơ sở. Lỗ hở được định ra ở phần dẫn điện bởi phần đã được loại bỏ của phần dẫn điện này.

FIG. 1



Lĩnh vực kỹ thuật được đề cập

Sáng chế đề cập đến panen hiển thị có độ bền sản phẩm được cải tiến và thiết bị hiển thị bao gồm panen hiển thị này.

Tình trạng kỹ thuật của sáng chế

Nhìn chung, thiết bị điện tử, như điện thoại di động, máy tính xách tay và tivi, bao gồm hai hoặc nhiều hơn hai bộ phận điện tử, chẳng hạn như, panen quang điện, bảng đi dây chính, và bảng đi dây mềm dẻo. Hai hoặc nhiều hơn hai bộ phận điện tử này được nối điện với nhau qua mối nối giữa các miếng đệm. Các phần đệm của hai hoặc nhiều hơn hai bộ phận điện tử được ghép nối với nhau nhờ quy trình căn chỉnh và được ghép nối với nhau bằng cách sử dụng dụng cụ ép nhiệt.

Bản chất kỹ thuật của sáng chế

Sáng chế đề xuất panen hiển thị có độ bền sản phẩm được cải tiến.

Sáng chế đề xuất thiết bị hiển thị bao gồm panen hiển thị.

Theo một phương án, sáng chế đề xuất panen hiển thị bao gồm nền cơ sở trong đó vùng thứ nhất, vùng thứ hai, và vùng thứ ba lần lượt được định ra theo hướng thứ nhất, các điểm ảnh được bố trí trên vùng thứ nhất, các đường tín hiệu được bố trí trên nền cơ sở và được nối điện với các điểm ảnh, đường điện được bố trí trên nền cơ sở, tại đó đường điện này cấp điện đến các điểm ảnh, các đệm tín hiệu được bố trí trên vùng thứ hai, được sắp xếp theo hướng thứ hai giao với hướng thứ nhất, và được nối điện với các đường tín hiệu, các miếng đệm điện được bố trí trên vùng thứ hai, được sắp xếp theo hướng thứ hai, và được nối điện với đường điện, và phần dẫn điện được bố trí trên vùng thứ hai và vùng thứ ba, được nối điện với các miếng đệm điện, và kéo dài từ vùng chồng lên các miếng đệm điện đến mép của nền cơ sở. Theo phương án này, lỗ hổng được định ra ở phần dẫn điện nhờ phần đã được loại bỏ của phần dẫn điện

này.

Theo một phương án, phần dẫn điện này có thể bao gồm phần dẫn điện phụ thứ nhất được bố trí trên vùng thứ hai và được bố trí giữa các miếng đệm điện và nền cơ sở và phần dẫn điện phụ thứ hai được bố trí trên vùng thứ ba và được nối điện với phần dẫn điện phụ thứ nhất và các miếng đệm điện, và lỗ hở có thể được định ra ở phần dẫn điện phụ thứ hai.

Theo một phương án, phần dẫn điện phụ thứ hai có thể bao gồm các thanh dẫn điện được sắp xếp theo hướng thứ hai, và các thanh dẫn điện này có thể được đặt cách xa nhau theo hướng thứ hai.

Theo một phương án, mỗi thanh dẫn điện có thể có độ rộng lớn hơn so với độ rộng của mỗi miếng đệm điện.

Theo một phương án, số lượng các thanh dẫn điện có thể nhỏ hơn số lượng các miếng đệm điện.

Theo một phương án, phần dẫn điện phụ thứ hai có thể bao gồm thân dẫn điện kéo dài theo hướng thứ hai và phần nhô dẫn điện nhô ra từ thân dẫn điện này đến mép của nền cơ sở, và độ rộng theo hướng thứ hai của mỗi phần nhô dẫn điện này có thể nhỏ hơn so với độ rộng theo hướng thứ hai của thân dẫn điện này.

Theo một phương án, các phần nhô dẫn điện có thể được đặt cách xa nhau theo hướng thứ hai.

Theo một phương án, phần dẫn điện phụ thứ hai có thể bao gồm các thanh dẫn điện thứ nhất được sắp xếp theo hướng thứ nhất và các thanh dẫn điện thứ hai được sắp xếp theo hướng thứ nhất, và các thanh dẫn điện thứ nhất này có thể được bố trí ở lớp khác với lớp trong đó các thanh dẫn điện thứ hai được bố trí.

Theo một phương án, các thanh dẫn điện thứ nhất có thể được sắp xếp xen kẽ với các thanh dẫn điện thứ hai theo hướng thứ nhất trên hình chiếu bằng.

Theo một phương án, mỗi thanh trong số các thanh dẫn điện thứ nhất và thanh dẫn điện thứ hai có thể kéo dài theo hướng thứ hai.

Theo một phương án, các thanh dẫn điện thứ nhất có thể được nối điện với các thanh dẫn điện thứ hai.

Theo một phương án, panen hiển thị có thể còn bao gồm lớp hữu cơ được bố trí để che phủ phần dẫn điện, và lớp hữu cơ này có thể kéo dài theo hướng thứ hai.

Theo một phương án, đường điện có thể có độ rộng lớn hơn so với độ rộng của mỗi miếng đệm điện.

Theo một phương án, nền cơ sở có thể bao gồm bề mặt trên, bề mặt nghiêng thứ nhất kéo dài từ bề mặt trên, bề mặt bên kéo dài từ bề mặt nghiêng thứ nhất, bề mặt nghiêng thứ hai kéo dài từ bề mặt bên, và bề mặt dưới kéo dài từ bề mặt nghiêng thứ hai, và vùng thứ nhất, vùng thứ hai và vùng thứ ba có thể được định ra ở bề mặt trên.

Theo một phương án, lỗ hở có thể được tạo ra ở dạng rãnh được định ra bởi phần loại bỏ của phần dẫn điện theo hướng chiều dày của phần dẫn điện.

Theo một phương án, panen hiển thị có thể còn bao gồm thanh kim loại bổ sung được bố trí trên phần dẫn điện, và thanh kim loại bổ sung này có thể kéo dài theo hướng thứ hai.

Theo một phương án, sáng chế đề xuất thiết bị hiển thị bao gồm panen hiển thị bao gồm nền cơ sở trong đó vùng thứ nhất, vùng thứ hai, và vùng thứ ba lần lượt được định ra theo hướng thứ nhất, các điểm ảnh được bố trí trên vùng thứ nhất, các đường tín hiệu được bố trí trên vùng thứ nhất, đường điện được bố trí trên vùng thứ nhất, các đệm tín hiệu được nối điện với các đường tín hiệu và được bố trí trên vùng thứ hai, các miếng đệm điện được nối điện với đường điện và được bố trí trên vùng thứ hai, và phần dẫn điện được bố trí trên vùng thứ ba và được nối điện với các miếng đệm điện, và bảng mạch được bố trí trên panen hiển thị và được nối điện với các miếng đệm

điện và các đệm tín hiệu. Theo phương án này, lỗ hở được định ra ở một phần của phần dẫn điện chông lên vùng thứ ba.

Theo một phương án, panen hiển thị có thể còn bao gồm lớp hữu cơ được bố trí trên vùng thứ ba để che phủ phần dẫn điện.

Theo một phương án, lỗ hở kéo dài theo hướng thứ nhất, phần dẫn điện có thể bao gồm các thanh dẫn điện được đặt cách xa nhau có lỗ hở được bố trí xen giữa các thanh này, mỗi thanh dẫn điện này có thể có độ rộng lớn hơn hoặc bằng độ rộng của mỗi miếng đệm điện, và số lượng các thanh dẫn điện có thể nhỏ hơn hoặc bằng số lượng các miếng đệm điện.

Theo một phương án, phần dẫn điện có thể bao gồm thân dẫn điện kéo dài theo hướng thứ hai giao với hướng thứ nhất và các phần nhô dẫn điện nhô ra từ thân dẫn điện này đến mép của nền cơ sở, và độ rộng theo hướng thứ hai của mỗi phần nhô dẫn điện có thể nhỏ hơn so với độ rộng theo hướng thứ hai của thân dẫn điện này.

Theo một phương án, phần dẫn điện có thể bao gồm các thanh dẫn điện thứ nhất được sắp xếp theo hướng thứ nhất và các thanh dẫn điện thứ hai được sắp xếp theo hướng thứ nhất, và các thanh dẫn điện thứ nhất có thể được bố trí ở lớp khác với lớp trong đó các thanh dẫn điện thứ hai được bố trí.

Theo một phương án, mỗi thanh trong số các thanh dẫn điện thứ nhất và thanh dẫn điện thứ hai có thể kéo dài theo hướng thứ hai giao với hướng thứ nhất, các thanh dẫn điện thứ nhất có thể được sắp xếp xen kẽ với các thanh dẫn điện thứ hai trên hình chiếu bằng, và các thanh dẫn điện thứ nhất có thể được nối điện với các thanh dẫn điện thứ hai.

Theo các phương án, ngay cả khi xuất hiện hiện tượng bong ở một phần của phần dẫn điện liền kề với mép của nền cơ sở, hiện tượng bong này có thể được ngăn chặn một cách hiệu quả để không diễn tiến theo hướng thứ nhất, hướng thứ hai, hoặc

cả hướng thứ nhất và hướng thứ hai. Vì vậy, độ bền của thiết bị hiển thị có thể được cải tiến.

Mô tả vắn tắt các hình vẽ

Các dấu hiệu trên đây và các dấu hiệu khác của sáng chế sẽ trở nên rõ ràng dựa trên phần mô tả chi tiết dưới đây về các phương án ví dụ khi được xen xét kết hợp với các hình vẽ đi kèm, trong đó:

Fig.1 là hình phối cảnh thể hiện thiết bị hiển thị theo một phương án ví dụ của sáng chế;

Fig.2 là hình phối cảnh các chi tiết rời thể hiện thiết bị hiển thị theo một phương án ví dụ của sáng chế;

Fig.3 là hình chiếu mặt cắt ngang được cắt dọc theo đường I-I' được thể hiện trên Fig.2;

Fig.4 là hình chiếu bằng thể hiện panen hiển thị theo một phương án ví dụ của sáng chế;

Fig.5 là hình chiếu mặt cắt ngang thể hiện panen hiển thị theo một phương án ví dụ của sáng chế;

Fig.6A là hình chiếu bằng của panen hiển thị theo một phương án ví dụ của sáng chế tương ứng với hình chiếu bằng phóng to của vùng XX' được thể hiện trên Fig.4;

Fig.6B là hình chiếu mặt cắt ngang được cắt dọc theo đường II-II' được thể hiện trên Fig.6A;

Fig.7 là hình chiếu bằng của panen hiển thị theo một phương án ví dụ thay thế của sáng chế tương ứng với hình chiếu bằng phóng to của vùng XX' được thể hiện trên Fig.4;

Fig.8 là hình chiếu bằng của panen hiển thị theo một phương án ví dụ thay thế

khác của sáng chế tương ứng với hình chiếu bằng phóng to của vùng XX' được thể hiện trên Fig.4;

Fig.9 là hình chiếu bằng của panen hiển thị theo một phương án ví dụ thay thế khác của sáng chế tương ứng với hình chiếu bằng phóng to của vùng XX' được thể hiện trên Fig.4;

Fig.10 là hình chiếu bằng của panen hiển thị theo một phương án ví dụ thay thế khác của sáng chế tương ứng với hình chiếu bằng phóng to của vùng XX' được thể hiện trên Fig.4;

Fig.11 là hình chiếu bằng của panen hiển thị theo một phương án ví dụ thay thế khác của sáng chế tương ứng với hình chiếu bằng phóng to của vùng XX' được thể hiện trên Fig.4;

Fig.12A là hình chiếu bằng của panen hiển thị theo một phương án ví dụ thay thế khác của sáng chế tương ứng với hình chiếu bằng phóng to của vùng XX' được thể hiện trên Fig.4; và

Fig.12B là hình chiếu mặt cắt ngang được cắt dọc theo đường III-III' được thể hiện trên Fig.12A.

Mô tả chi tiết sáng chế

Sau đây, sáng chế sẽ được mô tả đầy đủ hơn dựa trên các hình vẽ đi kèm, trong đó các phương án khác nhau được thể hiện. Tuy nhiên, sáng chế này có thể được bao gồm ở nhiều dạng khác nhau, và không nên được hiểu là bị giới hạn ở các phương án nêu trong bản mô tả này. Thay vào đó, các phương án này được đưa ra, nhờ đó phần mô tả này sẽ trở nên tỉ mỉ và đầy đủ, và sẽ truyền tải một cách đầy đủ phạm vi của sáng chế đến người có hiểu biết trung bình trong lĩnh vực kỹ thuật này.

Trong phần mô tả dưới đây, nên hiểu rằng khi một phần tử hoặc lớp được đề cập đến là "ở trên", "được nối với" hoặc "được ghép nối với" phần tử hoặc lớp khác,

nó có thể nằm trên, được nối hoặc được ghép nối một cách trực tiếp với phần tử hoặc lớp khác đó hoặc có thể có mặt các phần tử hoặc các lớp xen giữa. Ngược lại, khi một phần tử được đề cập đến là "trực tiếp ở trên", "được nối trực tiếp với" hoặc "được ghép nối trực tiếp với" một phần tử hoặc lớp khác, thì không có mặt các phần tử xen giữa.

Các số chỉ dẫn tương tự dùng để chỉ các phần tử tương tự trong bản mô tả này. Trên các hình vẽ, độ dày, tỷ lệ, và kích thước của các thành phần được phóng to để mô tả hiệu quả nội dung kỹ thuật.

Như được sử dụng trong bản mô tả này, thuật ngữ "và/hoặc" bao gồm bất kỳ và tất cả các tổ hợp của một hoặc nhiều mục liên quan được liệt kê.

Nên hiểu rằng, mặc dù thuật ngữ thứ nhất, thứ hai, v.v. có thể được sử dụng ở đây để mô tả các phần tử, thành phần, vùng, lớp và/hoặc phần khác nhau, nhưng các phần tử, thành phần, vùng, lớp và/hoặc phần này không nên bị giới hạn ở các thuật ngữ này. Các thuật ngữ này chỉ được sử dụng để phân biệt một phần tử, thành phần, vùng, lớp hoặc phần với một vùng, lớp hoặc phần khác. Vì vậy, phần tử, thành phần, vùng, lớp hoặc phần thứ nhất nêu dưới đây có thể được gọi là phần tử, thành phần, vùng, lớp hoặc phần thứ hai mà không vượt ra khỏi nội dung của sáng chế. Như được sử dụng trong bản mô tả này, dạng số ít "một" được dự định là bao gồm cả các dạng số nhiều, bao gồm "ít nhất một", trừ khi ngữ cảnh chỉ ra rõ ràng theo cách khác.

Các thuật ngữ tương đối về không gian, như "bên dưới", "ở dưới", "thấp hơn", "ở trên", "trên" và dạng tương tự, có thể được sử dụng ở đây để dễ dàng mô tả mối liên hệ giữa một phần tử hoặc dấu hiệu với một (các) phần tử hoặc (các) dấu hiệu khác như được minh họa trên các hình vẽ.

"Khoảng" hoặc "xấp xỉ" như được sử dụng trong bản mô tả này là bao gồm giá trị được nêu và các giá trị trung bình nằm trong khoảng độ lệch chấp nhận được

cho giá trị cụ thể này như được xác định bởi người có hiểu biết trung bình trong lĩnh vực kỹ thuật này, có xem xét phép đo đang thực hiện và sai số liên quan đến phép đo của đại lượng cụ thể (tức là, các hạn chế của hệ thống đo). Ví dụ, "khoảng" có thể có nghĩa là nằm trong một hoặc nhiều độ lệch chuẩn, hoặc trong khoảng $\pm 30\%$, 20% , 10% , 5% của giá trị được nêu.

Trừ khi có quy định khác, tất cả các thuật ngữ (bao gồm thuật ngữ kỹ thuật và khoa học) được sử dụng ở đây có nghĩa giống như thường được hiểu bởi người có hiểu biết trung bình trong lĩnh vực kỹ thuật mà sáng chế thuộc về. Cũng nên hiểu rằng các thuật ngữ, như các thuật ngữ được định nghĩa trong các từ điển thông dụng, nên được giải thích là có ý nghĩa nhất quán với nghĩa của chúng trong ngữ cảnh của lĩnh vực liên quan và không được giải thích theo nghĩa được lý tưởng hóa hoặc trên mức bình thường trừ khi rõ ràng được định nghĩa như vậy ở đây.

Cũng nên hiểu rằng các thuật ngữ "chứa" và/hoặc "có chứa", hoặc "bao gồm" và/hoặc "gồm", khi được sử dụng trong bản mô tả này, chỉ ra sự có mặt của các dấu hiệu, số nguyên, bước, thao tác, phần tử, và/hoặc thành phần được nêu, nhưng không loại trừ sự có mặt hoặc bổ sung của một hoặc nhiều dấu hiệu, số nguyên, bước, thao tác, phần tử, thành phần khác, và/hoặc các nhóm chứa chúng.

Trừ khi có quy định khác, tất cả các thuật ngữ (bao gồm thuật ngữ kỹ thuật và khoa học) được sử dụng ở đây có nghĩa giống như thường được hiểu bởi người có hiểu biết trung bình trong lĩnh vực kỹ thuật mà sáng chế thuộc về. Cũng nên hiểu rằng các thuật ngữ, như các thuật ngữ được định nghĩa trong các từ điển thông dụng, nên được giải thích là có nghĩa nhất quán với nghĩa của chúng trong ngữ cảnh của lĩnh vực liên quan và phần mô tả này, và không được giải thích theo nghĩa được lý tưởng hóa hoặc trên mức bình thường trừ khi rõ ràng được định nghĩa như vậy ở đây.

Các phương án ví dụ được mô tả ở đây dựa trên các hình minh họa mặt cắt

ngang là các hình minh họa dạng sơ đồ cho các phương án lý tưởng. Như vậy, các biến thể từ các hình dạng của các hình minh họa là kết quả của, ví dụ, các kỹ thuật chế tạo và/hoặc dung sai, được dự kiến. Vì vậy, các phương án được mô tả ở đây không nên được hiểu là bị giới hạn ở hình dạng cụ thể của các vùng như được minh họa ở đây mà bao gồm cả độ lệch ở các hình dạng do, ví dụ, quá trình chế tạo. Ví dụ, vùng được minh họa hoặc được mô tả là phẳng có thể, thường, có đặc điểm gồ ghề và/hoặc không thẳng. Ngoài ra, các góc nhọn được minh họa có thể được bo tròn. Vì vậy, các vùng được minh họa trên các hình vẽ có bản chất là sơ đồ và các hình dạng của chúng không được dự định là minh họa hình dạng chính xác của vùng và không được dự định làm giới hạn phạm vi của các điểm yêu cầu bảo hộ.

Sau đây, các phương án của sáng chế sẽ được mô tả chi tiết có tham chiếu các hình vẽ đi kèm.

Fig.1 là hình phối cảnh thể hiện thiết bị hiển thị theo một phương án ví dụ của sáng chế. Fig.2 là hình phối cảnh các chi tiết rời thể hiện thiết bị hiển thị theo một phương án ví dụ của sáng chế.

Tham chiếu Fig.1 và Fig.2, một phương án ví dụ của thiết bị hiển thị DD có thể là thiết bị được kích hoạt để đáp lại tín hiệu điện. Thiết bị hiển thị DD có thể được sử dụng cho các thiết bị điện tử khác nhau, chẳng hạn như, thiết bị điện tử cỡ lớn, như tivi, monitor, hoặc biển quảng cáo ngoài trời, và thiết bị điện tử cỡ nhỏ và cỡ trung, như máy tính cá nhân, máy tính xách tay, máy hỗ trợ kỹ thuật số cá nhân, bộ định vị dành cho ô tô, máy chơi điện tử, thiết bị điện tử di động, và camera, nhưng không bị giới hạn ở đó. Sau đây, để tiện mô tả, các phương án ví dụ trong đó thiết bị hiển thị DD là điện thoại thông minh sẽ được mô tả chi tiết có tham chiếu Fig.1 và Fig.2.

Thiết bị hiển thị DD hiển thị hình ảnh IM qua bề mặt hiển thị FS, gần như song song với mỗi hướng trong số hướng thứ nhất DR1 và hướng thứ hai DR2, về

phía hướng thứ ba DR3. Hình ảnh IM bao gồm hình ảnh tĩnh cũng như hình ảnh động. Fig.1 thể hiện ứng dụng đồng hồ và các biểu tượng ứng dụng là ví dụ đại diện cho hình ảnh IM. Bề mặt hiển thị FS, mà hình ảnh IM được hiển thị qua đó, tương ứng với bề mặt trước của thiết bị hiển thị DD và tương ứng với bề mặt trước của cửa sổ WP. Theo phương án này, bề mặt hiển thị FS có thể được bố trí ở bề mặt bên hoặc bề mặt sau của thiết bị hiển thị DD tùy thuộc vào cấu trúc của thiết bị hiển thị DD.

Theo một phương án ví dụ, bề mặt trước (hoặc trên) và bề mặt sau (hoặc dưới) của mỗi bộ phận của thiết bị hiển thị DD được định ra theo hướng trong đó hình ảnh IM được hiển thị. Theo một phương án ví dụ, hướng thứ ba DR3 có thể là hướng chiều dày của thiết bị hiển thị DD. Bề mặt trước và bề mặt sau hướng về nhau theo hướng thứ ba DR3, và hướng đường pháp tuyến của mỗi bề mặt trước và bề mặt sau gần như song song với hướng thứ ba DR3. Các hướng được biểu thị bởi hướng thứ nhất, thứ hai và thứ ba DR1, DR2, và DR3 là tương đối đối với nhau, và vì vậy, các hướng được biểu thị bởi hướng thứ nhất, thứ hai và thứ ba DR1, DR2, và DR3 này có thể được thay đổi thành các hướng khác. Trong phần mô tả dưới đây, cụm từ “khi được quan sát trên hình chiếu bằng” có thể có nghĩa là trạng thái được quan sát theo hướng thứ ba DR3.

Theo một phương án ví dụ, thiết bị hiển thị DD có thể cảm biến nhập vào người dùng được đặt vào đó từ bên ngoài. Nhập vào người dùng có thể bao gồm các kiểu nhập vào bên ngoài khác nhau, như chạm bởi bộ phận cơ thể của người dùng, ánh sáng, nhiệt, hoặc áp lực. Theo một phương án ví dụ, thiết bị hiển thị DD có thể cảm biến nhập vào người dùng được đặt vào bề mặt bên hoặc bề mặt sau của thiết bị hiển thị DD tùy thuộc vào cấu trúc của thiết bị này, nhưng không bị giới hạn ở một phương án cụ thể.

Theo một phương án ví dụ, thiết bị hiển thị DD bao gồm cửa sổ WP, lớp

chống phản xạ RPP, môđun hiển thị DM, và vỏ HU. Theo phương án này, cửa sổ WP và vỏ HU được ghép nối với nhau để tạo ra hoặc xác định bên ngoài của thiết bị hiển thị DD.

Cửa sổ WP bao gồm vật liệu cách điện trong suốt quang học. Theo một phương án ví dụ, ví dụ, cửa sổ WP bao gồm vật liệu thủy tinh hoặc vật liệu dẻo. Cửa sổ WP có cấu trúc một lớp hoặc cấu trúc nhiều lớp. Theo một phương án ví dụ, cửa sổ WP bao gồm nhiều màng dẻo được gắn vào nhau bởi chất kết dính hoặc nền thủy tinh và màng dẻo được gắn vào nền thủy tinh này bởi chất kết dính.

Bề mặt trước FS của cửa sổ WP định ra bề mặt trước của thiết bị hiển thị DD như được mô tả ở trên. Vùng truyền qua TA có thể là vùng trong suốt quang học. Theo một phương án ví dụ, ví dụ, vùng truyền qua TA này có thể là vùng có hệ số truyền ánh sáng nhìn thấy bằng khoảng 90% hoặc lớn hơn.

Vùng khung viền BZA có thể là vùng có hệ số truyền sáng tương đối thấp so với vùng truyền qua TA. Vùng khung viền BZA này định ra hình dạng của vùng truyền qua TA. Vùng khung viền BZA này được bố trí liền kề với vùng truyền qua TA và bao quanh vùng truyền qua TA.

Vùng khung viền BZA có màu sắc định trước. Vùng khung viền BZA này che phủ vùng biên NAA của môđun hiển thị DM để ngăn chặn vùng biên NAA được nhìn thấy từ bên ngoài. Tuy nhiên, đây chỉ là ví dụ, và theo một phương án ví dụ thay thế, vùng khung viền BZA này có thể được lược bỏ khỏi cửa sổ WP.

Lớp chống phản xạ RPP được bố trí dưới cửa sổ WP. Lớp chống phản xạ RPP này làm giảm hệ số phản xạ của ánh sáng bên ngoài tới đó từ phía trên cửa sổ WP. Lớp chống phản xạ RPP này có thể là, nhưng không chỉ giới hạn ở, màng phân cực. Theo một phương án ví dụ thay thế, lớp chống phản xạ RPP này có thể được lược bỏ hoặc có thể được bao gồm trong môđun hiển thị DM.

Môđun hiển thị DM hiển thị hình ảnh IM và cảm biến nhập vào bên ngoài. Môđun hiển thị DM bao gồm bề mặt trước IS trong đó vùng hoạt động AA và vùng biên NAA được định ra. Vùng hoạt động AA có thể là vùng được kích hoạt đáp lại tín hiệu điện.

Theo một phương án ví dụ, vùng hoạt động AA là vùng mà hình ảnh IM được hiển thị qua đó và nhập vào bên ngoài được cảm biến. Vùng truyền qua TA chồng lên ít nhất là vùng hoạt động AA. Theo một phương án ví dụ, ví dụ, vùng truyền qua TA chồng lên toàn bộ bề mặt hoặc ít nhất một phần của vùng hoạt động AA. Theo đó, người dùng quan sát được hình ảnh IM hoặc tạo ra nhập vào bên ngoài thông qua vùng truyền qua TA, tuy nhiên, đây chỉ là ví dụ. Theo một phương án ví dụ, vùng mà hình ảnh IM được hiển thị qua đó và vùng mà nhập vào bên ngoài được cảm biến qua đó có thể được tách khỏi nhau trong vùng hoạt động AA hoặc được định ra độc lập với nhau trong vùng hoạt động AA, nhưng không bị giới hạn ở một phương án cụ thể.

Vùng biên NAA có thể được che phủ bởi vùng khung viền BZA. Vùng biên NAA này có thể được bố trí liền kề với vùng hoạt động AA. Vùng biên NAA này có thể bao quanh vùng hoạt động AA. Mạch điều khiển hoặc đường điều khiển có thể được bố trí trong vùng biên NAA để điều khiển vùng hoạt động AA.

Môđun hiển thị DM bao gồm panen hiển thị DP, lớp cảm biến nhập vào ISL, và mạch điều khiển DC.

Panen hiển thị DP bao gồm cấu trúc hoặc các phần tử để tạo ra hình ảnh IM. Hình ảnh IM được tạo ra bởi panen hiển thị DP được quan sát thấy từ bên ngoài bởi người dùng thông qua vùng truyền qua TA.

Lớp cảm biến nhập vào ISL cảm biến nhập vào bên ngoài được đặt vào từ bên ngoài. Theo phương án này, như được mô tả ở trên, lớp cảm biến nhập vào ISL cảm biến nhập vào bên ngoài được đặt vào cửa sổ WP.

Mạch điều khiển DC được nối điện với panen hiển thị DP và lớp cảm biến nhập vào ISL. Mạch điều khiển DC bao gồm bảng mạch chính MB, bảng mạch thứ nhất CF1, và bảng mạch thứ hai CF2.

Bảng mạch thứ nhất CF1 được nối điện với panen hiển thị DP. Bảng mạch thứ nhất CF1 nối panen hiển thị DP và bảng mạch chính MB. Theo một phương án ví dụ, bảng mạch thứ nhất CF1 này có thể là màng mạch mềm dẻo như được thể hiện trên Fig.2.

Bảng mạch thứ nhất CF1 này được nối với các miếng đệm của panen hiển thị DP, mà được bố trí trong vùng biên NAA. Bảng mạch thứ nhất CF1 này cấp tín hiệu điện đến panen hiển thị DP để điều khiển panen hiển thị DP. Các tín hiệu điện được tạo ra bởi bảng mạch thứ nhất CF1 hoặc bảng mạch chính MB.

Bảng mạch thứ hai CF2 được nối điện với lớp cảm biến nhập vào ISL. Bảng mạch thứ hai CF2 này nối điện lớp cảm biến nhập vào ISL với bảng mạch chính MB. Theo một phương án ví dụ, bảng mạch thứ hai CF2 này có thể là màng mạch mềm dẻo như được thể hiện trên Fig.2, nhưng không bị giới hạn ở đó. Theo một phương án ví dụ thay thế, bảng mạch thứ hai CF2 này có thể không được nối với bảng mạch chính MB hoặc có thể được lược bỏ. Theo phương án này, trong đó bảng mạch thứ hai CF2 được lược bỏ, thì lớp cảm biến nhập vào ISL có thể được nối điện với bảng mạch thứ nhất CF1.

Bảng mạch thứ hai CF2 được nối với các miếng đệm của lớp cảm biến nhập vào ISL, được bố trí trong vùng biên NAA. Bảng mạch thứ hai CF2 cấp tín hiệu điện đến lớp cảm biến nhập vào ISL để điều khiển lớp cảm biến nhập vào ISL. Các tín hiệu điện được tạo ra bởi bảng mạch thứ hai CF2 hoặc bảng mạch chính MB.

Bảng mạch chính MB bao gồm các mạch điều khiển khác nhau để điều khiển môđun hiển thị DM và bộ nối để cấp điện. Bảng mạch thứ nhất và thứ hai CF1 và CF2

được nối với bảng mạch chính MB. Theo một phương án ví dụ của sáng chế, môđun hiển thị DM được điều khiển bằng cách sử dụng một bảng mạch chính MB, tuy nhiên, đây chỉ là ví dụ. Theo một phương án ví dụ của môđun hiển thị DM theo sáng chế, panen hiển thị DP và lớp cảm biến nhập vào ISL có thể được nối lần lượt với các bảng mạch chính khác nhau, và một trong số bảng mạch thứ nhất và thứ hai CF1 và CF2 có thể không được nối với bảng mạch chính MB, nhưng không bị giới hạn ở một phương án cụ thể.

Vỏ HU được ghép nối với cửa sổ WP. Vỏ HU được ghép nối với cửa sổ WP để tạo ra không gian bên trong. Môđun hiển thị DM được chứa trong không gian bên trong này.

Vỏ HU bao gồm vật liệu có độ cứng tương đối cao. Theo một phương án ví dụ, ví dụ, vỏ HU bao gồm thủy tinh, chất dẻo, hoặc vật liệu kim loại hoặc được định ra bởi tổ hợp của nhiều khung và/hoặc tấm. Vỏ HU bảo vệ một cách ổn định các bộ phận của thiết bị hiển thị DD được chứa trong không gian bên trong để tránh các tác động bên ngoài.

Theo một phương án ví dụ thay thế của thiết bị hiển thị DD, cửa sổ WP hoặc lớp cảm biến nhập vào ISL có thể được lược bỏ.

Fig.3 là hình chiếu mặt cắt ngang được cắt dọc theo đường I-I' được thể hiện trên Fig.2. Fig.3 thể hiện panen hiển thị DP và bảng mạch thứ nhất CF1, và các bộ phận khác của thiết bị hiển thị DD được lược bỏ để thuận tiện cho việc minh họa và mô tả.

Tham chiếu Fig.3, phương án ví dụ của panen hiển thị DP bao gồm nền cơ sở BP, lớp mạch CCL, lớp phân tử phát quang EL, và lớp bọc ECL.

Nền cơ sở BP có thể là lớp cơ sở mà lớp mạch CCL được bố trí trên đó. Nền cơ sở BP có thể có cấu trúc một lớp hoặc cấu trúc nhiều lớp gồm nhiều lớp cách điện.

Nền cơ sở BP có thể là một trong số nền thủy tinh, nền dẻo, màng, và cấu trúc xếp chồng bao gồm nhiều lớp hữu cơ và/hoặc nhiều lớp vô cơ, ví dụ, nhưng không bị giới hạn ở một phương án cụ thể.

Nền cơ sở BP bao gồm bề mặt trên US, bề mặt dưới BS, bề mặt bên SS, bề mặt nghiêng thứ nhất SS1, và bề mặt nghiêng thứ hai SS2. Bề mặt trên US và bề mặt dưới BS có thể gần như song song với bề mặt được định ra bởi hướng thứ nhất DR1 và hướng thứ hai DR2. Bề mặt trên US và bề mặt dưới BS có thể là đối diện nhau.

Bề mặt nghiêng thứ nhất SS1 có thể kéo dài từ bề mặt trên và có thể có góc định trước so với bề mặt trên US. Theo một phương án ví dụ, ví dụ, góc giữa bề mặt nghiêng thứ nhất SS1 và bề mặt trên US có thể không phải là góc vuông, chẳng hạn như, có thể là góc lớn hơn 90 độ. Đường biên giữa bề mặt trên US và bề mặt nghiêng thứ nhất SS1 có thể được xác định là mép của nền cơ sở BP.

Bề mặt bên SS có thể kéo dài từ bề mặt nghiêng thứ nhất SS1. Bề mặt bên SS và bề mặt trên US có thể tạo ra góc bằng khoảng 90 độ.

Bề mặt nghiêng thứ hai SS2 có thể kéo dài từ bề mặt bên SS và có thể nối bề mặt bên SS và bề mặt dưới BS. Góc giữa bề mặt nghiêng thứ hai SS2 và bề mặt dưới BS có thể không phải là góc vuông. Theo một phương án ví dụ, ví dụ, góc giữa bề mặt nghiêng thứ hai SS2 và bề mặt dưới BS lớn hơn 90 độ.

Theo một phương án ví dụ, bề mặt nghiêng thứ nhất SS1 và bề mặt nghiêng thứ hai SS2 có thể được tạo ra bằng cách cắt các phần của nền cơ sở BP và nghiền các phần cắt này. Theo phương án ví dụ thay thế của sáng chế, nền cơ sở BP có thể không bao gồm bề mặt nghiêng thứ nhất SS1 và bề mặt nghiêng thứ hai SS2. Theo phương án này, mép của nền cơ sở BP có thể được xác định ở đường biên giữa bề mặt trên US và bề mặt bên SS, hai bề mặt này được nối với nhau.

Vùng thứ nhất AR1, vùng thứ hai AR2, và vùng thứ ba AR3 lần lượt được

định ra ở nền cơ sở BP dọc theo hướng thứ nhất DR1. Theo một phương án ví dụ, ví dụ, vùng thứ nhất AR1, vùng thứ hai AR2, và vùng thứ ba AR3 có thể được định ra ở bề mặt trên US của nền cơ sở BP.

Lớp mạch CCL có thể được bố trí trên nền cơ sở BP. Lớp mạch CCL có thể có cấu trúc xếp chồng gồm nhiều lớp dẫn điện và nhiều lớp hữu cơ và/hoặc lớp vô cơ. Theo một phương án ví dụ, ví dụ, lớp mạch CCL này có thể bao gồm nhiều tranzito, nhiều đường tín hiệu, và nhiều lớp cách điện.

Lớp phần tử phát quang EL có thể được bố trí trên lớp mạch CCL. Lớp phần tử phát quang EL này có thể được nối điện với phần tử điều khiển hoặc các đường tín hiệu của lớp mạch CCL. Theo phương án ví dụ, panen hiển thị DP là panen hiển thị phát quang hữu cơ, và lớp phần tử phát quang EL có thể bao gồm lớp phát quang hữu cơ. Theo phương án ví dụ thay thế, panen hiển thị DP là panen hiển thị phát quang chấm lượng tử, và lớp phần tử phát quang EL có thể bao gồm chấm lượng tử hoặc thanh lượng tử.

Lớp bọc ECL có thể được bố trí trên lớp phần tử phát quang EL và có thể che phủ lớp phần tử phát quang EL. Lớp bọc ECL có thể bảo vệ lớp phần tử phát quang EL. Theo một cách khác, lớp bọc ECL có thể được lược bỏ hoặc có thể được thay thế bằng nền bao tùy thuộc vào kiểu panen hiển thị DP.

Bảng mạch thứ nhất CF1 có thể được ghép nối với một phần của lớp mạch CCL được bố trí trên vùng thứ hai AR2 của nền cơ sở BP. Một phần của lớp mạch CCL có thể là, ví dụ, các miếng đệm.

Bảng mạch thứ nhất CF1 có thể bao gồm màng cơ sở BF và để nối IPD. Màng cơ sở BF có thể có tính mềm dẻo và tính cách điện. Để nối IPD có thể được nối điện với lớp mạch CCL.

Bảng mạch thứ nhất CF1 và panen hiển thị DP có thể được ghép nối với nhau

bởi bộ phận kết dính dẫn điện AM. Bộ phận kết dính dẫn điện AM này có thể được bố trí trên vùng thứ hai AR2 của nền cơ sở BP.

Bộ phận kết dính dẫn điện AM có thể có tính dẫn điện và có thể có độ kết dính. Theo một phương án ví dụ, ví dụ, bộ phận kết dính dẫn điện AM này có thể bao gồm màng dẫn điện dị hướng (“anisotropic conductive film-ACF”). Bộ phận kết dính dẫn điện AM có thể bao gồm các hạt dẫn điện CP và lớp nhựa RS. Các hạt dẫn điện CP được phân bố trong lớp nhựa RS. Lớp nhựa RS có thể có độ kết dính. Lớp nhựa RS có thể bao gồm vật liệu hóa cứng nhờ nhiệt hoặc hóa cứng nhờ ánh sáng.

Fig.4 là hình chiếu bằng thể hiện panen hiển thị theo phương án ví dụ của sáng chế.

Tham chiếu Fig.4, phương án ví dụ của panen hiển thị DP có thể bao gồm nền cơ sở BP, các điểm ảnh PX, mạch điều khiển GDC, các đường tín hiệu SL, ETCL, DL, PL, và CSL, đường điện thứ nhất DVL1 và đường điện thứ hai DVL2, các đệm tín hiệu SPD, các miếng đệm điện PD1, PD2, PD3, và PD4, các phần dẫn điện CP1, CP2, CP3, và CP4, và đường dẫn điện CDSL. Theo phương án ví dụ, panen hiển thị DP có thể còn bao gồm các miếng đệm giả DMP (được thể hiện trên Fig.6A).

Vùng thứ nhất AR1, vùng thứ hai AR2, và vùng thứ ba AR3 của nền cơ sở BP lần lượt được định ra dọc theo hướng thứ nhất DR1. Vùng thứ nhất AR1 có thể chồng lên toàn bộ vùng hoạt động AA và một phần của vùng biên NAA. Vùng thứ hai AR2 có thể chồng lên một phần khác của vùng biên NAA. Vùng thứ ba AR3 có thể chồng lên phần còn lại của vùng biên NAA.

Các điểm ảnh PX có thể được bố trí trên vùng thứ nhất AR1. Mỗi điểm ảnh PX có thể hiển thị hoặc phát ra ánh sáng có màu định trước. Theo phương án ví dụ, các điểm ảnh PX có thể bao gồm các điểm ảnh màu đỏ, các điểm ảnh màu xanh lục, và các điểm ảnh màu xanh dương. Theo phương án ví dụ thay thế, các điểm ảnh PX

có thể còn bao gồm các điểm ảnh màu trắng. Theo phương án ví dụ thay thế khác, các điểm ảnh PX có thể bao gồm các điểm ảnh màu lục lam, các điểm ảnh màu đỏ tươi, và các điểm ảnh màu vàng.

Mạch điều khiển GDC có thể được bố trí trong vùng biên NAA. Mạch điều khiển GDC có thể bao gồm mạch điều khiển quét và mạch điều khiển kiểm soát phát quang. Mạch điều khiển quét có thể tạo ra nhiều tín hiệu quét, và mạch điều khiển kiểm soát phát quang có thể tạo ra nhiều tín hiệu kiểm soát phát quang.

Mạch điều khiển GDC có thể bao gồm nhiều tranzito màng mỏng được tạo ra thông qua cùng một quy trình, chẳng hạn như, quy trình silic đa kết tinh nhiệt độ thấp (low temperature polycrystalline silicon-“LTPS”) hoặc quy trình oxit đa kết tinh nhiệt độ thấp (low temperature polycrystalline oxit-“LTPO”), làm mạch điểm ảnh gồm các điểm ảnh.

Các đường tín hiệu SL, DL, CSL, PL, và ETCL có thể bao gồm đường quét SL, đường kiểm soát phát quang ETCL, đường dữ liệu DL, đường điện PL, và đường tín hiệu kiểm soát CSL.

Đường quét SL có thể kéo dài theo hướng thứ hai DR2 và có thể được sắp xếp theo hướng thứ nhất DR1. Đường kiểm soát phát quang ETCL có thể kéo dài theo hướng thứ hai DR2 và có thể được sắp xếp theo hướng thứ nhất DR1. Theo phương án này, mỗi đường kiểm soát phát quang ETCL có thể được sắp xếp để gần như song song với đường quét tương ứng trong số các đường quét SL. Các đường quét SL nhận các tín hiệu quét từ mạch điều khiển GDC, và các đường kiểm soát phát quang ETCL có thể nhận tín hiệu kiểm soát phát quang từ mạch điều khiển GDC.

Đường dữ liệu DL có thể kéo dài theo hướng thứ nhất DR1 và có thể được sắp xếp theo hướng thứ hai DR2. Đường dữ liệu DL có thể đặt tín hiệu dữ liệu vào các điểm ảnh PX tương ứng.

Các đường điện PL có thể kéo dài theo hướng thứ nhất DR1 và có thể được sắp xếp theo hướng thứ hai DR2. Các đường điện PL có thể được nối điện với đường điện thứ nhất DVL1. Các đường điện PL này có thể đặt điện áp điều khiển thứ nhất vào các điểm ảnh PX tương ứng.

Các đường tín hiệu kiểm soát CSL có thể được nối điện với mạch điều khiển GDC. Đường tín hiệu kiểm soát CSL có thể truyền tín hiệu để điều khiển mạch điều khiển GDC.

Mỗi đường trong số đường điện thứ nhất DVL1 và đường điện thứ hai DVL2 có thể đặt điện áp điều khiển vào các điểm ảnh PX. Theo một phương án ví dụ, ví dụ, đường điện thứ nhất DVL1 có thể nhận điện áp điều khiển thứ nhất, chẳng hạn như, điện áp ELVDD, và có thể đặt điện áp điều khiển thứ nhất này vào các điểm ảnh PX thông qua đường điện PL. Đường điện thứ hai DVL2 có thể nhận điện áp điều khiển thứ hai, chẳng hạn như, điện áp ELVSS, và có thể đặt điện áp điều khiển thứ hai này vào điện cực thứ hai CE (tham chiếu Fig.5) của các điểm ảnh PX. Điện áp điều khiển thứ hai có thể có mức điện áp thấp hơn so với mức điện áp của điện áp điều khiển thứ nhất.

Các đệm tín hiệu SPD và các miếng đệm điện PD1, PD2, PD3, và PD4 có thể được bố trí ở vùng thứ hai AR2.

Các đệm tín hiệu SPD có thể được sắp xếp theo hướng thứ hai DR2. Các đệm tín hiệu SPD này có thể được nối với một số đường tín hiệu SL, ETCL, DL, PL, và CSL. Theo một phương án ví dụ, ví dụ, một số miếng đệm trong số các đệm tín hiệu SPD có thể được nối với các đường tín hiệu kiểm soát CSL, và các miếng đệm còn lại trong số các đệm tín hiệu SPD có thể được nối với các đường dữ liệu DL.

Các miếng đệm điện PD1, PD2, PD3, và PD4 có thể bao gồm miếng đệm điện thứ nhất PD1, miếng đệm điện thứ hai PD2, miếng đệm điện thứ ba PD3, và miếng

đệm điện thứ tư PD4. Miếng đệm điện thứ nhất, thứ hai, thứ ba và thứ tư PD1, PD2, PD3, và PD4 có thể được sắp xếp theo hướng thứ hai DR2.

Các miếng đệm điện thứ nhất PD1 và các miếng đệm điện thứ hai PD2 có thể được nối với đường điện thứ nhất DVL1, và các miếng đệm điện thứ ba PD3 và các miếng đệm điện thứ tư PD4 có thể được nối với đường điện thứ hai DVL2.

Theo phương án ví dụ, mỗi đường trong số các đường điện thứ nhất và thứ hai DVL1 và DVL2 có thể có độ rộng lớn hơn so với độ rộng của mỗi đường trong số các đường tín hiệu kiểm soát CSL và các đường dữ liệu DL. Theo đó, số lượng miếng đệm được nối với mỗi đường trong số các đường điện thứ nhất và thứ hai DVL1 và DVL2 có thể lớn hơn so với số lượng miếng đệm được nối với mỗi đường trong số các đường tín hiệu kiểm soát CSL và các đường dữ liệu DL.

Các phần dẫn điện CP1, CP2, CP3, và CP4 và đường dẫn điện CDSL có thể được bố trí ở vùng thứ hai AR2 và vùng thứ ba AR3.

Các đường dẫn điện CDSL có thể được nối điện với các đệm tín hiệu SPD và có thể kéo dài từ vùng chông lên một đầu của mỗi đệm tín hiệu SPD đến mép EG.

Các phần dẫn điện CP1, CP2, CP3, và CP4 có thể bao gồm phần dẫn điện thứ nhất CP1 được nối điện với miếng đệm điện thứ nhất PD1, phần dẫn điện thứ hai CP2 được nối điện với miếng đệm điện thứ hai PD2, phần dẫn điện thứ ba CP3 được nối điện với miếng đệm điện thứ ba PD3, và phần dẫn điện thứ tư CP4 được nối điện với miếng đệm điện thứ tư PD4. Phần dẫn điện thứ nhất CP1 và phần dẫn điện thứ hai CP2 có thể kéo dài từ vùng chông lên một đầu của đường điện thứ nhất DVL1 đến mép EG. Phần dẫn điện thứ ba CP3 và phần dẫn điện thứ tư CP4 có thể kéo dài từ vùng chông lên một đầu của đường điện thứ hai DVL2 đến mép EG.

Trước khi quy trình sản xuất panen hiển thị này hoàn thành, panen hiển thị này có thể còn bao gồm vùng kiểm định. Vùng kiểm định này có thể được nối với phần

dưới của vùng thứ ba AR3. Các đường kiểm định và miếng đệm kiểm định có thể được sắp xếp trong vùng kiểm định này. Đường dẫn điện CDSL, phần dẫn điện thứ nhất CP1, phần dẫn điện thứ hai CP2, phần dẫn điện thứ ba CP3, và phần dẫn điện thứ tư CP4 có thể được nối điện với các đường kiểm định. Sau đó, vùng kiểm định của panen hiển thị, chưa hoàn thiện, có thể được loại bỏ bằng quy trình cắt.

Theo phương án ví dụ của sáng chế, vùng trong đó các đường kiểm định và các miếng đệm kiểm định được sắp xếp có thể được loại bỏ bằng quy trình cắt, và vì vậy, diện tích của vùng biên NAA có thể được làm giảm. Các đường dẫn điện CDSL, phần dẫn điện thứ nhất CP1, phần dẫn điện thứ hai CP2, phần dẫn điện thứ ba CP3, và phần dẫn điện thứ tư CP4 có thể vẫn kéo dài đến mép EG của nền cơ sở BP sau quy trình cắt.

Khi được quan sát trên hình chiếu bằng, một phần của phần dẫn điện thứ nhất CP1 chồng lên các miếng đệm điện thứ nhất PD1, một phần của phần dẫn điện thứ hai CP2 chồng lên các miếng đệm điện thứ hai PD2, một phần của phần dẫn điện thứ ba CP3 chồng lên các miếng đệm điện thứ ba PD3, và một phần của phần dẫn điện thứ tư CP4 chồng lên các miếng đệm điện thứ tư PD4. Theo phương án ví dụ, các lỗ hổng có thể được định ra xuyên qua mỗi phần trong số phần dẫn điện thứ nhất CP1, phần dẫn điện thứ hai CP2, phần dẫn điện thứ ba CP3, và phần dẫn điện thứ tư CP4. Hình dạng của phần dẫn điện thứ nhất CP1, phần dẫn điện thứ hai CP2, phần dẫn điện thứ ba CP3, và phần dẫn điện thứ tư CP4 được mô tả chi tiết hơn dưới đây có tham chiếu Fig.6A, Fig.7, Fig.8, Fig.9, Fig.10, Fig.11, và Fig.12A.

Fig.5 là hình chiếu mặt cắt ngang thể hiện panen hiển thị DP theo phương án ví dụ của sáng chế. Fig.5 thể hiện mặt cắt ngang của một phần của điểm ảnh PX (tham chiếu Fig.4).

Tham chiếu Fig.5, phương án ví dụ của panen hiển thị DP có thể bao gồm nền

cơ sở BP, lớp mạch CCL, lớp phân tử phát quang EL, và lớp bọc ECL. Mỗi điểm ảnh PX (tham chiếu Fig.4) có thể bao gồm nhiều tranzito, ít nhất một tụ điện, và lớp phân tử phát quang EL. Các tranzito và tụ điện có thể được bao gồm trong lớp mạch CCL. Fig.5 thể hiện một tranzito TR trong số nhiều tranzito, để tiện minh họa.

Lớp thứ nhất 10 có thể được bố trí trên nền cơ sở BP. Lớp thứ nhất 10 có thể bao gồm vật liệu vô cơ. Theo một phương án ví dụ, ví dụ, vật liệu vô cơ này có thể bao gồm ít nhất một vật liệu được chọn từ silic nitrua, silic oxynitrua, và silic oxit. Lớp thứ nhất 10 có thể bao gồm ít nhất một lớp được chọn từ lớp đệm và lớp chặn. Theo đó, tranzito TR có thể được bố trí ổn định trên nền cơ sở BP và có thể ngăn chặn để oxy hoặc hơi ẩm được đưa vào qua nền cơ sở BP không xâm nhập vào điểm ảnh PX.

Tranzito TR có thể được bố trí trên lớp thứ nhất 10. Tranzito TR có thể bao gồm lớp bán dẫn SP, điện cực kiểm soát CNE, điện cực thứ nhất IE, và điện cực thứ hai OE.

Lớp bán dẫn SP có thể được bố trí trên lớp thứ nhất 10. Lớp bán dẫn SP có thể bao gồm silic đa tinh thể hoặc silic vô định hình. Theo phương án ví dụ, lớp bán dẫn SP có thể bao gồm chất bán dẫn oxit kim loại. Lớp bán dẫn SP có thể bao gồm vùng kênh dùng làm đường mà qua đó các electron hoặc các lỗ dịch chuyển, vùng pha tạp ion thứ nhất, và vùng pha tạp ion thứ hai, và các vùng pha tạp ion thứ nhất và thứ hai này có thể được bố trí để được đặt cách xa nhau với vùng kênh đặt xen giữa chúng.

Lớp thứ hai 20 có thể được bố trí trên lớp thứ nhất 10 và có thể che phủ lớp bán dẫn SP. Lớp thứ hai 20 có thể bao gồm vật liệu vô cơ.

Điện cực kiểm soát CNE có thể được bố trí trên lớp thứ hai 20. Lớp thứ ba 30 có thể được bố trí trên lớp thứ hai 20 và có thể che phủ điện cực kiểm soát CNE. Lớp thứ ba 30 có thể bao gồm vật liệu vô cơ.

Điện cực trên UE có thể được bố trí trên lớp thứ ba 30. Điện cực trên UE này có thể tạo ra hoặc định ra tụ điện của điểm ảnh.

Lớp thứ tư 40 có thể che phủ điện cực trên UE và có thể được bố trí trên lớp thứ ba 30. Điện cực thứ nhất IE và điện cực thứ hai OE có thể được bố trí trên lớp thứ tư 40. Điện cực thứ nhất IE và điện cực thứ hai OE có thể được nối với lớp bán dẫn SP thông qua các lỗ xuyên được định ra qua lớp thứ hai 20, lớp thứ ba 30, và lớp thứ tư 40.

Lớp thứ năm 50 có thể được bố trí trên lớp thứ tư 40 và có thể che phủ điện cực thứ nhất IE và điện cực thứ hai OE. Theo phương án ví dụ, lớp thứ năm 50 có thể có cấu trúc một lớp hoặc cấu trúc nhiều lớp. Theo phương án này, cấu trúc một lớp có thể bao gồm lớp hữu cơ, và cấu trúc nhiều lớp có thể bao gồm lớp hữu cơ và lớp vô cơ, được xếp chồng lớp này lên lớp khác. Lớp thứ năm 50 có thể là lớp làm phẳng tạo ra bề mặt phẳng trên lớp nằm bên dưới nó.

Mỗi lớp trong số lớp thứ nhất 10, lớp thứ hai 20, lớp thứ ba 30, lớp thứ tư 40, và lớp thứ năm 50 có thể là lớp cách điện. Theo phương án ví dụ, như được thể hiện trên Fig.5, mỗi lớp trong số lớp thứ nhất 10, lớp thứ hai 20, lớp thứ ba 30, lớp thứ tư 40, và lớp thứ năm 50 có thể có cấu trúc một lớp, nhưng không bị giới hạn ở phương án này. Theo một phương án ví dụ thay thế, ví dụ, ít nhất một lớp được chọn từ lớp thứ nhất 10, lớp thứ hai 20, lớp thứ ba 30, lớp thứ tư 40, và lớp thứ năm 50 có thể bao gồm nhiều lớp.

Lớp phân tử phát quang EL có thể được bố trí trên lớp mạch CCL. Lớp phân tử phát quang EL này có thể bao gồm điện cực thứ nhất PE, lớp phát quang EML, và điện cực thứ hai CE.

Điện cực thứ nhất PE có thể được nối điện với tranzito TR thông qua lớp thứ năm 50. Theo phương án ví dụ, mặc dù không được thể hiện trên các hình vẽ, điện

cực nối tách biệt có thể được bố trí thêm giữa điện cực thứ nhất PE và tranzito TR. Theo phương án này, điện cực thứ nhất PE có thể được nối điện với tranzito TR thông qua điện cực nối.

Lớp thứ sáu 60 có thể được bố trí trên lớp thứ năm 50. Lớp thứ sáu 60 này được bố trí với lỗ hở định ra xuyên qua đó. Ít nhất một phần của điện cực thứ nhất PE có thể được lộ ra qua lỗ hở này. Lớp thứ sáu 60 có thể là lớp định ra điểm ảnh.

Lớp phát quang EML có thể được bố trí trên điện cực thứ nhất PE. Lớp phát quang EML có thể bao gồm vật liệu phát quang. Theo một phương án ví dụ, ví dụ, lớp phát quang EML có thể bao gồm ít nhất một vật liệu được chọn từ các vật liệu có khả năng phát ra ánh sáng đỏ, ánh sáng xanh lục, và ánh sáng xanh dương, tương ứng. Lớp phát quang EML có thể bao gồm vật liệu huỳnh quang hoặc vật liệu lân quang. Lớp phát quang EML có thể bao gồm vật liệu phát quang hữu cơ hoặc vật liệu phát quang vô cơ như chấm lượng tử. Lớp phát quang EML này có thể phát ra ánh sáng tương ứng với chênh lệch điện thế giữa điện cực thứ nhất PE và điện cực thứ hai CE.

Điện cực thứ hai CE có thể được bố trí trên lớp phát quang EML này. Điện cực thứ hai CE có thể được nối điện với đường điện thứ hai DVL2 (tham chiếu Fig.4). Theo đó, lớp phân tử phát quang EL có thể nhận điện áp công suất thứ hai, chẳng hạn như, điện áp ELVSS, thông qua điện cực thứ hai CE.

Điện cực thứ hai CE có thể bao gồm vật liệu truyền dẫn hoặc vật liệu bán truyền dẫn. Theo đó, ánh sáng được tạo ra nhờ lớp phát quang EML có thể dễ dàng di chuyển đến hướng thứ ba DR3 sau khi đi qua điện cực thứ hai CE. Tuy nhiên, đây chỉ là ví dụ, và theo phương án ví dụ thay thế, lớp phân tử phát quang EL có thể hoạt động theo cách phát quang bề mặt sau trong đó điện cực thứ nhất PE bao gồm vật liệu truyền phát hoặc bán truyền phát hoặc theo cách phát quang cả hai bề mặt trong đó ánh sáng được phát ra đến cả bề mặt trước và bề mặt sau, nhưng không bị giới hạn ở

một phương án cụ thể.

Theo một phương án ví dụ, mặc dù không được thể hiện trên các hình vẽ, lớp phần tử phát quang EL có thể bao gồm lớp chức năng được bố trí giữa lớp phát quang EML và điện cực thứ nhất PE và giữa lớp phát quang EML và điện cực thứ hai CE. Lớp chức năng có thể kiểm soát sự dịch chuyển của điện tích được đưa vào lớp phát quang EML từ điện cực thứ nhất PE và điện cực thứ hai CE để cải tiến hiệu suất ánh sáng và tuổi thọ của lớp phần tử phát quang EL.

Lớp bọc ECL có thể được bố trí trên lớp phần tử phát quang EL để bao lớp phần tử phát quang EL. Theo phương án ví dụ, mặc dù không được thể hiện trên các hình vẽ, lớp bao có thể được bố trí thêm giữa điện cực thứ hai CE và lớp bọc ECL để che phủ điện cực thứ hai CE.

Theo phương án ví dụ, lớp bọc ECL này có thể bao gồm lớp vô cơ thứ nhất 71, lớp hữu cơ 72, và lớp vô cơ thứ hai 73, được xếp chồng tuần tự theo hướng thứ ba DR3, nhưng không bị giới hạn ở phương án này. Theo cách khác, lớp bọc ECL có thể còn bao gồm nhiều lớp vô cơ và nhiều lớp hữu cơ.

Lớp vô cơ thứ nhất 71 có thể che phủ điện cực thứ hai CE. Lớp vô cơ thứ nhất 71 có thể ngăn chặn việc hơi ẩm hoặc oxy từ ngoài đi vào lớp phần tử phát quang EL. Theo một phương án ví dụ, ví dụ, lớp vô cơ thứ nhất 71 này có thể bao gồm ít nhất một vật liệu được chọn từ silic nitrua, silic oxit, và hỗn hợp của chúng. Lớp vô cơ thứ nhất 71 có thể được tạo ra bởi quy trình kết lắng.

Lớp hữu cơ 72 có thể được bố trí trên lớp vô cơ thứ nhất 71 để có tiếp xúc với lớp vô cơ thứ nhất 71 hoặc trực tiếp ở trên lớp vô cơ thứ nhất 71. Lớp hữu cơ 72 có thể tạo ra bề mặt phẳng trên lớp vô cơ thứ nhất 71. Hình dạng không đều tạo thành trên bề mặt trên của lớp vô cơ thứ nhất 71 và các hạt tồn tại trên lớp vô cơ thứ nhất 71 có thể được che phủ bởi lớp hữu cơ 72, và vì vậy, sự ảnh hưởng gây ra bởi trạng thái

bề mặt của bề mặt trên của lớp vô cơ thứ nhất 71 đối với các bộ phận trên lớp hữu cơ 72 có thể được ngăn chặn một cách hiệu quả. Lớp hữu cơ 72 có thể bao gồm vật liệu hữu cơ và có thể được tạo ra bằng quy trình hòa tan, như phủ quay, phủ khe, hoặc quy trình phun mực.

Lớp vô cơ thứ hai 73 có thể được bố trí trên lớp hữu cơ 72 để che phủ lớp hữu cơ 72. Lớp vô cơ thứ hai 73 có thể được tạo ra một cách ổn định trên bề mặt tương đối phẳng của lớp hữu cơ thứ hai 72 so với khi được bố trí trên lớp vô cơ thứ nhất 71. Lớp vô cơ thứ hai 73 có thể ngăn chặn việc hơi ẩm hoặc oxy từ ngoài đi vào lớp phần tử phát quang EL. Lớp vô cơ thứ hai 73 này có thể bao gồm ít nhất một vật liệu được chọn từ silic nitrua, silic oxit, và hỗn hợp của chúng. Lớp vô cơ thứ hai 73 này có thể được tạo ra bởi quy trình kết lắng.

Fig.6A là hình chiếu bằng của panen hiển thị theo phương án ví dụ của sáng chế tương ứng với hình chiếu bằng phóng to của vùng XX' được thể hiện trên Fig.4; Fig.6B là hình chiếu mặt cắt ngang được cắt dọc theo đường II-II' được thể hiện trên Fig.6A.

Tham chiếu Fig.4, Fig.6A, và Fig.6B, theo phương án ví dụ của panen hiển thị DP, độ rộng của đường điện thứ nhất DVL1 có thể lớn hơn so với độ rộng của mỗi miếng đệm điện thứ nhất PD1. Theo phương án này, độ rộng của đường điện thứ hai DVL2 có thể lớn hơn so với độ rộng của mỗi miếng đệm điện thứ ba PD3. Độ rộng này chỉ độ rộng đo được theo hướng gần như song song với hướng thứ hai DR2. Theo phương án này, các miếng đệm điện thứ hai PD2 gần như giống với các miếng đệm điện thứ nhất PD1, và các miếng đệm điện thứ tư PD4 gần như giống với các miếng đệm điện thứ ba PD3. Theo đó, để tiện cho việc mô tả, các miếng đệm điện thứ nhất PD1 và các miếng đệm điện thứ ba PD3 được mô tả chủ yếu dưới đây, và các phần mô tả chi tiết lặp lại bất kỳ về các miếng đệm điện thứ hai PD2 và miếng đệm điện

thứ tư PD4 sẽ được lược bỏ.

Đường điện thứ nhất DVL1 có thể được nối với miếng đệm điện thứ nhất PD1, và đường điện thứ hai DVL2 có thể được nối với miếng đệm điện thứ ba PD3. Theo một phương án ví dụ, ví dụ, đường điện thứ nhất DVL1 được nối với tám miếng đệm điện thứ nhất PD1 và đường điện thứ hai DVL2 được nối với tám miếng đệm điện thứ ba PD3, như được thể hiện trên Fig.6A. Tuy nhiên, số lượng miếng đệm điện được nối với một đường điện không bị giới hạn ở phương án này, mà có thể biến đổi đa dạng.

Một phần của phần dẫn điện thứ nhất CP1 có thể chồng lên các miếng đệm điện thứ nhất PD1, một phần của phần dẫn điện thứ hai CP2 có thể chồng lên các miếng đệm điện thứ hai PD2, một phần của phần dẫn điện thứ ba CP3 có thể chồng lên các miếng đệm điện thứ ba PD3, và một phần của phần dẫn điện thứ tư CP4 có thể chồng lên các miếng đệm điện thứ tư PD4.

Phần dẫn điện thứ nhất CP1 có thể bao gồm vật liệu dẫn điện. Theo một phương án ví dụ, ví dụ, vật liệu dẫn điện có thể bao gồm ít nhất một vật liệu được chọn từ molybden (Mo), đồng (Cu), vàng (Au), bạc (Ag), nhôm (Al), titan (Ti), và kết hợp (chẳng hạn như, hợp kim) của chúng.

Phần dẫn điện thứ nhất CP1 có thể bao gồm phần dẫn điện phụ thứ nhất SC1 và phần dẫn điện phụ thứ hai SC2. Phần dẫn điện phụ thứ nhất SC1 có thể được bố trí trên vùng thứ hai AR2, và phần dẫn điện phụ SC1 có thể được nối điện với nhiều miếng đệm điện thứ nhất PD1. Phần dẫn điện phụ thứ hai SC2 có thể được bố trí trên vùng thứ ba AR3 và có thể được nối điện với phần dẫn điện phụ thứ nhất SC1 và các miếng đệm điện thứ nhất PD1. Theo phương án ví dụ thay thế của sáng chế, phần dẫn điện phụ thứ nhất SC1 có thể được lược bỏ. Theo phương án mà trong đó phần dẫn điện phụ thứ nhất SC1 được lược bỏ, thì phần dẫn điện phụ thứ hai SC2 có thể được

gọi là phần dẫn điện.

Phần dẫn điện phụ thứ nhất SC1 và phần dẫn điện phụ thứ hai SC2 có thể được bố trí trên nền cơ sở BP. Theo một phương án ví dụ, ví dụ, lớp thứ nhất 11 có thể được bố trí trên nền cơ sở BP, lớp thứ hai 21 có thể được bố trí trên lớp thứ nhất 11, và phần dẫn điện phụ thứ nhất SC1 và phần dẫn điện phụ thứ hai SC2 có thể được bố trí trên lớp thứ hai 21, như được thể hiện trên Fig.6B. Lớp thứ nhất 11 và lớp thứ hai 21 có thể bao gồm vật liệu vô cơ. Theo một phương án ví dụ, ví dụ, lớp thứ nhất 11 có thể bao gồm silic oxit và silic nitrua, và lớp thứ hai 21 có thể bao gồm silic oxit.

Do mỗi phần trong số phần dẫn điện thứ hai CP2, phần dẫn điện thứ ba CP3, và phần dẫn điện thứ tư CP4 gần như giống với phần dẫn điện thứ nhất CP1, phần mô tả chi tiết lặp lại bất kỳ về chúng sẽ được lược bỏ dưới đây để tiện cho việc mô tả.

Lớp thứ ba 31 có thể được bố trí trên lớp thứ hai 21 và có thể che phủ một phần của mỗi phần trong số phần dẫn điện phụ thứ nhất SC1 và phần dẫn điện phụ thứ hai SC2. Lớp thứ ba 31 có thể bao gồm vật liệu vô cơ, ví dụ, silic nitrua. Lớp thứ tư 41 có thể được bố trí trên lớp thứ ba 31. Lớp thứ tư 41 có thể bao gồm vật liệu vô cơ, ví dụ, silic oxit và silic nitrua.

Các miếng đệm điện thứ nhất PD1 có thể được bố trí trên lớp thứ ba 31. Các miếng đệm điện thứ nhất PD1 có thể có tiếp xúc với phần dẫn điện phụ thứ nhất SC1 và phần dẫn điện phụ thứ hai SC2, các phần này không được che phủ bởi lớp thứ ba 31.

Nhiều lỗ hở OP có thể được định ra ở phần dẫn điện phụ thứ hai SC2. Theo một phương án ví dụ, ví dụ, mỗi lỗ hở OP có thể kéo dài theo hướng thứ nhất DR1. Phần dẫn điện phụ thứ hai SC2 có thể bao gồm nhiều thanh dẫn điện CB. Các thanh dẫn điện CB có thể được đặt cách xa nhau bởi các lỗ hở OP. Theo một phương án ví dụ, ví dụ, các thanh dẫn điện CB có thể được đặt cách xa nhau theo hướng thứ hai

DR2. Theo phương án này, các thanh dẫn điện CB có thể kéo dài theo hướng thứ nhất DR1.

Mỗi thanh dẫn điện CB có thể có độ rộng thứ nhất WT1 lớn hơn so với độ rộng thứ hai WT2 của mỗi miếng đệm điện thứ nhất PD1. Theo một phương án ví dụ, ví dụ, độ rộng thứ nhất WT1 có thể lớn hơn gấp hai hoặc nhiều lần so với độ rộng thứ hai WT2. Theo đó, một phần của mỗi thanh dẫn điện CB có thể chồng lên ít nhất hai miếng đệm điện thứ nhất PD1. Theo phương án này, số lượng thanh dẫn điện CB có thể nhỏ hơn so với số lượng các miếng đệm điện thứ nhất PD1. Theo một phương án ví dụ, ví dụ, số lượng thanh dẫn điện CB có thể là bốn, và số lượng miếng đệm điện thứ nhất PD1 có thể là tám. Tuy nhiên, số lượng thanh dẫn điện CB và số lượng miếng đệm điện thứ nhất PD1 không bị giới hạn ở phương án này, mà có thể biến đổi đa dạng.

Panen hiển thị DP có thể còn bao gồm lớp hữu cơ OGL che phủ các phần dẫn điện thứ nhất CP1, phần dẫn điện thứ hai CP2, phần dẫn điện thứ ba CP3, và phần dẫn điện thứ tư CP4. Lớp hữu cơ OGL có thể được bố trí trên vùng thứ ba AR3. Lớp hữu cơ OGL có thể kéo dài theo hướng thứ hai DR2. Lớp hữu cơ OGL có thể được bố trí liền kề với mép EG của nền cơ sở BP.

Lớp hữu cơ OGL có thể có độ dày thứ nhất lớn hơn so với độ dày thứ hai của mỗi phần trong số phần dẫn điện thứ nhất CP1, phần dẫn điện thứ hai CP2, phần dẫn điện thứ ba CP3, và phần dẫn điện thứ tư CP4. Theo một phương án ví dụ, ví dụ, độ dày thứ nhất có thể lớn hơn khoảng năm lần so với độ dày thứ hai. Theo phương án này, độ dày thứ nhất có thể bằng khoảng 14000 angstrom, và độ dày thứ hai có thể bằng khoảng 2800 angstrom, ví dụ, nhưng không bị giới hạn ở phương án này.

Trong quá trình kiểm định hoặc đánh giá độ bền của panen hiển thị DP, hiện tượng trong đó phần dẫn điện phụ thứ hai SC2 liền kề với mép EG bị nhấc lên (sau

đây, được gọi là "hiện tượng bong") có thể xảy ra. Đánh giá độ bền có thể là thử nghiệm trong đó panen hiển thị DP được để trong thời gian khoảng 240 giờ ở nhiệt độ bằng khoảng 85°C và độ ẩm bằng khoảng 85%. Nếu phần dẫn điện thứ hai SC2 bị nhấc lên, thì hơi ẩm có thể đi vào không gian đã nhấc lên, và kết quả là, vật liệu dẫn điện có thể bị ăn mòn.

Nếu phần dẫn điện thứ nhất được nối dưới dạng một điện cực nguyên khối duy nhất từ mép EG đến các miếng đệm điện thứ nhất PD1, thì hiện tượng bong có thể diễn tiến theo hướng thứ nhất DR1 và hướng thứ hai DR2. Tuy nhiên, theo một phương án ví dụ của sáng chế, các lỗ hở OP có thể được định ra hoặc tạo ra trong phần dẫn điện phụ thứ hai SC2 liền kề với mép EG. Do đó, mặc dù hiện tượng bong xảy ra ở một phần của phần dẫn điện phụ thứ hai SC2, thì hiện tượng bong này có thể được ngăn chặn một cách hiệu quả để không diễn tiến theo hướng thứ hai DR2. Theo phương án này của sáng chế, lớp hữu cơ OGL có thể được bố trí trên phần dẫn điện phụ thứ hai SC2 liền kề với mép EG, và lớp hữu cơ OGL có thể có tác dụng ép phần dẫn điện phụ thứ hai SC2. Do đó, khả năng phần dẫn điện phụ thứ hai SC2 bị nhấc lên và khả năng hiện tượng bong xảy ra trong phần dẫn điện phụ thứ hai SC2 này mở rộng ra có thể giảm bớt đi. Vì vậy, độ bền của thiết bị hiển thị DD có thể được cải tiến.

Fig.7 là hình chiếu bằng của panen hiển thị theo phương án ví dụ thay thế của sáng chế tương ứng với hình chiếu bằng phóng to của vùng XX' được thể hiện trên Fig.4;

Hình chiếu bằng trên Fig.7 về cơ bản giống như hình chiếu bằng được thể hiện trên Fig.6A ngoại trừ các phần dẫn điện. Các phần tử giống nhau hoặc tương tự được thể hiện trên Fig.7 được đánh dấu bằng các ký tự tham chiếu giống như được sử dụng trên đây để mô tả các phương án ví dụ của panen hiển thị tham chiếu Fig.4, Fig.6A và

Fig.6B, và phần mô tả chi tiết lặp lại bất kỳ về chúng sẽ được lược bỏ hoặc được nêu đơn giản dưới đây.

Tham chiếu Fig.4 và Fig.7, theo một phương án ví dụ, phần dẫn điện thứ nhất CP1a có thể bao gồm phần dẫn điện phụ thứ nhất SC1a và phần dẫn điện phụ thứ hai SC2a. Phần dẫn điện phụ thứ nhất SC1a có thể được bố trí trên vùng thứ hai AR2 và có thể được bố trí giữa các miếng đệm điện thứ nhất PD1 và nền cơ sở BP. Phần dẫn điện phụ thứ hai SC2a có thể được bố trí trên vùng thứ ba AR3 và có thể được nối điện với phần dẫn điện phụ thứ nhất SC1a và các miếng đệm điện thứ nhất PD1.

Nhiều lỗ hở OPa có thể được định ra ở phần dẫn điện phụ thứ hai SC2a. Theo một phương án ví dụ, ví dụ, mỗi lỗ hở OPa có thể kéo dài theo hướng thứ nhất DR1. Phần dẫn điện phụ thứ hai SC2a có thể bao gồm nhiều thanh dẫn điện CBa. Các thanh dẫn điện CBa có thể được đặt cách xa nhau bởi các lỗ hở OPa.

Theo phương án này, số lượng lỗ hở OPa có thể lớn hơn so với số lượng lỗ hở OP theo phương án ví dụ được mô tả ở trên tham chiếu Fig.6A. Theo đó, số lượng thanh dẫn điện CBa có thể lớn hơn so với số lượng thanh dẫn điện CB được thể hiện trên Fig.6. Theo phương án này, độ rộng của mỗi thanh dẫn điện CBa có thể nhỏ hơn so với độ rộng của mỗi thanh dẫn điện CB được thể hiện trên Fig.6A.

Fig.8 là hình chiếu bằng của panen hiển thị theo một phương án ví dụ thay thế khác của sáng chế tương ứng với hình chiếu bằng phóng to của vùng XX' được thể hiện trên Fig.4.

Hình chiếu bằng trên Fig.8 về cơ bản giống như hình chiếu bằng được thể hiện trên Fig.6A ngoại trừ các phần dẫn điện. Các phần tử giống nhau hoặc tương tự được thể hiện trên Fig.8 được đánh dấu bằng các ký tự tham chiếu giống như được sử dụng trên đây để mô tả các phương án ví dụ của panen hiển thị tham chiếu Fig.4, Fig.6A và Fig.6B, và phần mô tả chi tiết lặp lại bất kỳ về chúng sẽ được lược bỏ hoặc được nêu

đơn giản dưới đây.

Tham chiếu Fig.4 và Fig.8, theo một phương án ví dụ, phần dẫn điện thứ nhất CP1b có thể bao gồm phần dẫn điện phụ thứ nhất SC1b và phần dẫn điện phụ thứ hai SC2b. Phần dẫn điện phụ thứ nhất SC1b có thể được bố trí trên vùng thứ hai AR2 và có thể được bố trí giữa các miếng đệm điện thứ nhất PD1 và nền cơ sở BP. Phần dẫn điện phụ thứ hai SC2b có thể được bố trí trên vùng thứ ba AR3 và có thể được nối điện với phần dẫn điện phụ thứ nhất SC1b và các miếng đệm điện thứ nhất PD1.

Nhiều lỗ hở OPb có thể được định ra ở phần dẫn điện phụ thứ hai SC2b. Mỗi lỗ hở OPb có thể kéo dài theo hướng thứ nhất DR1. Mỗi lỗ hở OPb có thể kéo dài từ vùng liền kề với mép EG đến hướng cách xa mép EG. Độ dài LT theo hướng thứ nhất DR1 của mỗi lỗ hở OPb có thể ngắn hơn so với độ rộng lớn nhất WT_x theo hướng thứ nhất DR1 của phần dẫn điện phụ thứ hai SC2b.

Phần dẫn điện phụ thứ hai SC2a có thể bao gồm thân dẫn điện CBB và các phần nhô dẫn điện CBP nhô ra từ thân dẫn điện CBB đến mép EG. Các phần nhô dẫn điện CBP có thể được nối với thân dẫn điện CBB. Độ dài theo hướng thứ nhất DR1 của mỗi phần nhô dẫn điện CBP có thể được xác định bởi mỗi lỗ hở OPb.

Fig.9 là hình chiếu bằng của panen hiển thị theo một phương án ví dụ thay thế khác của sáng chế tương ứng với hình chiếu bằng phóng to của vùng XX' được thể hiện trên Fig.4.

Hình chiếu bằng trên Fig.9 về cơ bản giống như hình chiếu bằng được thể hiện trên Fig.6A ngoại trừ các phần dẫn điện. Các phần tử giống nhau hoặc tương tự được thể hiện trên Fig.9 được đánh dấu bằng các ký tự tham chiếu giống như được sử dụng trên đây để mô tả các phương án ví dụ của panen hiển thị tham chiếu Fig.4, Fig.6A và Fig.6B, và phần mô tả chi tiết lặp lại bất kỳ về chúng sẽ được lược bỏ hoặc được nêu đơn giản dưới đây.

Tham chiếu Fig.4 và Fig.9, theo một phương án ví dụ, phần dẫn điện thứ nhất CP1c có thể bao gồm phần dẫn điện phụ thứ nhất SC1c và phần dẫn điện phụ thứ hai SC2c. Phần dẫn điện phụ thứ nhất SC1c có thể được bố trí trên vùng thứ hai AR2 và có thể được bố trí giữa các miếng đệm điện thứ nhất PD1 và nền cơ sở BP. Phần dẫn điện phụ thứ hai SC2c có thể được bố trí trên vùng thứ ba AR3 và có thể được nối điện với phần dẫn điện phụ thứ nhất SC1c và các miếng đệm điện thứ nhất PD1.

Phần dẫn điện phụ thứ hai SC2c có thể bao gồm các thanh dẫn điện thứ nhất CB1 và các thanh dẫn điện thứ hai CB2. Các thanh dẫn điện thứ nhất CB1 và các thanh dẫn điện thứ hai CB2 có thể được bố trí ở các lớp khác nhau. Theo một phương án ví dụ, ví dụ, các thanh dẫn điện thứ nhất CB1 có thể được bố trí ở cùng một lớp với phần dẫn điện phụ thứ nhất SC1c, và các thanh dẫn điện thứ hai CB2 có thể được bố trí ở cùng một lớp với các miếng đệm điện thứ nhất PD1.

Các lỗ hờ OPc và OPd có thể được định ra ở phần dẫn điện phụ thứ hai SC2c. Các lỗ hờ OPc và OPd có thể được chia thành các lỗ hờ thứ nhất OPc được định ra giữa các thanh dẫn điện thứ nhất CB1 và các lỗ hờ thứ hai OPd được định ra giữa các thanh dẫn điện thứ hai CB2. Mỗi lỗ trong số các lỗ hờ thứ nhất OPc và các lỗ hờ thứ hai OPd có thể kéo dài theo hướng thứ hai DR2.

Mỗi thanh trong số các thanh dẫn điện thứ nhất CB1 và các thanh dẫn điện thứ hai CB2 có thể kéo dài theo hướng thứ hai DR2. Theo phương án này, các thanh dẫn điện thứ nhất CB1 và các thanh dẫn điện thứ hai CB2 có thể được sắp xếp xen kẽ với nhau theo hướng thứ nhất DR1. Theo một phương án ví dụ, ví dụ, một thanh dẫn điện thứ nhất CB1 và một thanh dẫn điện thứ hai CB2 có thể được sắp xếp xen kẽ với nhau. Theo phương án này, các thanh dẫn điện thứ nhất CB1 và các thanh dẫn điện thứ hai CB2 có thể được nối điện với nhau.

Nếu phần dẫn điện phụ thứ hai SC2c liền kề với mép EG bị bong ra khỏi nền

cơ sở BP, thì phần dẫn điện phụ thứ hai SC2c này có thể bị bong ra theo hướng cách xa khỏi mép EG từ vùng liền kề với mép EG, chẳng hạn như, hướng song song với hướng thứ nhất DR1. Theo một phương án ví dụ của sáng chế, các thanh dẫn điện thứ nhất CB1 và các thanh dẫn điện thứ hai CB2 có thể được bố trí ở các lớp khác nhau và có thể được sắp xếp xen kẽ với nhau theo hướng thứ nhất DR1. Theo đó, hiện tượng bong có thể được ngăn chặn một cách hiệu quả để không diễn tiến đến vùng thứ hai AR2. Vì vậy, độ bền của thiết bị hiển thị DD có thể được cải tiến.

Fig.10 là hình chiếu bằng của panen hiển thị theo một phương án ví dụ thay thế khác của sáng chế tương ứng với hình chiếu bằng phóng to của vùng XX' được thể hiện trên Fig.4.

Hình chiếu bằng trên Fig.10 về cơ bản giống như hình chiếu bằng được thể hiện trên Fig.9 ngoại trừ lớp hữu cơ. Các phần tử giống nhau hoặc tương tự được thể hiện trên Fig.10 được đánh dấu bằng các ký tự tham chiếu giống như được sử dụng trên đây để mô tả các phương án ví dụ của panen hiển thị tham chiếu Fig.4, Fig.6A, Fig.6B và Fig.9, và phần mô tả chi tiết lặp lại bất kỳ về chúng sẽ được lược bỏ hoặc được nêu đơn giản dưới đây.

Tham chiếu Fig.4 và Fig.10, theo một phương án ví dụ, lớp hữu cơ OGL có thể được bố trí trong vùng thứ ba AR3 liền kề với mép EG. Lớp hữu cơ OGL có thể được bố trí trên phần dẫn điện phụ thứ hai SC2c. Lớp hữu cơ OGL này có thể nhằm ép phần dẫn điện phụ thứ hai SC2c. Do đó, khả năng phần dẫn điện phụ thứ hai SC2 bị bong ra có thể được giảm bớt. Vì vậy, độ bền của thiết bị hiển thị DD có thể được cải tiến.

Fig.11 là hình chiếu bằng của panen hiển thị theo một phương án ví dụ thay thế khác của sáng chế tương ứng với hình chiếu bằng phóng to của vùng XX' được thể hiện trên Fig.4.

Hình chiếu bằng trên Fig.11 về cơ bản giống như hình chiếu bằng được thể hiện trên Fig.9 ngoại trừ các phần dẫn điện. Các phần tử giống nhau hoặc tương tự được thể hiện trên Fig.11 được đánh dấu bằng các ký tự tham chiếu giống như được sử dụng trên đây để mô tả các phương án ví dụ của panen hiển thị có tham chiếu Fig.4, Fig.6A, Fig.6B, Fig.9 và Fig.10, và phần mô tả chi tiết lặp lại bất kỳ về chúng sẽ được lược bỏ hoặc được nêu đơn giản dưới đây.

Tham chiếu Fig.4 và Fig.11, phần dẫn điện thứ nhất CP1d có thể bao gồm phần dẫn điện phụ thứ nhất SC1d và phần dẫn điện phụ thứ hai SC2d. Phần dẫn điện phụ thứ nhất SC1d có thể được bố trí trên vùng thứ hai AR2 và có thể được bố trí giữa các miếng đệm điện thứ nhất PD1 và nền cơ sở BP. Phần dẫn điện phụ thứ hai SC2d có thể được bố trí trên vùng thứ ba AR3 và có thể được nối điện với phần dẫn điện phụ thứ nhất SC1d và các miếng đệm điện thứ nhất PD1. Phần dẫn điện phụ thứ hai SC2d có thể bao gồm các thanh dẫn điện thứ nhất CB1a và các thanh dẫn điện thứ hai CB2a. Các thanh dẫn điện thứ nhất CB1a và các thanh dẫn điện thứ hai CB2a có thể được bố trí ở các lớp khác nhau. Theo một phương án ví dụ, ví dụ, các thanh dẫn điện thứ nhất CB1a có thể được bố trí ở cùng một lớp giống như phần dẫn điện phụ thứ nhất SC1d, và các thanh dẫn điện thứ hai CB2a có thể được bố trí ở cùng một lớp giống như miếng đệm điện thứ nhất PD1.

Mỗi thanh trong số các thanh dẫn điện thứ nhất CB1a và các thanh dẫn điện thứ hai CB2a có thể kéo dài theo hướng thứ hai DR2. Theo phương án này, các thanh dẫn điện thứ nhất CB1a và các thanh dẫn điện thứ hai CB2a có thể được sắp xếp xen kẽ với nhau theo hướng thứ nhất DR1.

Lỗ hổng thứ ba OPe có thể được định ra thêm ở thanh dẫn điện gần nhất với mép EG trong số các thanh dẫn điện thứ nhất CB1a và các thanh dẫn điện thứ hai CB2a. Các lỗ hổng thứ ba OPe có thể được sắp xếp tương ứng với hướng trong đó mép EG kéo

dài. Theo một phương án ví dụ, ví dụ, các lỗ hờ thứ ba OPe có thể được sắp xếp theo hướng thứ hai DR2. Theo một phương án ví dụ của sáng chế, mặc dù hiện tượng bong xảy ra ở một phần của phần dẫn điện phụ thứ hai SC2d liền kề với mép EG, hiện tượng bong này có thể được ngăn chặn để không diễn tiến theo hướng thứ nhất DR1 và hướng thứ hai DR2. Sự diễn tiến hiện tượng bong theo hướng thứ nhất DR1 có thể được ngăn chặn một cách hiệu quả bởi các thanh dẫn điện thứ nhất CB1a và các thanh dẫn điện thứ hai CB2a, được bố trí trong các lớp khác nhau, và sự diễn tiến hiện tượng bong theo hướng thứ hai DR2 có thể được ngăn chặn một cách hiệu quả bởi các lỗ hờ thứ ba OPe được định ra liền kề với mép EG. Vì vậy, độ bền của thiết bị hiển thị DD có thể được cải tiến.

Fig.12A là hình chiếu bằng của panen hiển thị theo một phương án ví dụ thay thế khác của sáng chế tương ứng với hình chiếu bằng phóng to của vùng XX' được thể hiện trên Fig.4. Fig.12B là hình chiếu mặt cắt ngang được cắt dọc theo đường III-III' được thể hiện trên Fig.12A.

Tham chiếu Fig.4, Fig.12A và Fig.12B, theo một phương án ví dụ, phần dẫn điện thứ nhất CP1e có thể bao gồm phần dẫn điện phụ thứ nhất SC1e và phần dẫn điện phụ thứ hai SC2e. Phần dẫn điện phụ thứ nhất SC1e có thể được bố trí trên vùng thứ hai AR2 và có thể được bố trí giữa các miếng đệm điện thứ nhất PD1 và nền cơ sở BP. Phần dẫn điện phụ thứ hai SC2e có thể được bố trí trên vùng thứ ba AR3 và có thể được nối điện với phần dẫn điện phụ thứ nhất SC1e và các miếng đệm điện thứ nhất PD1. Phần dẫn điện phụ thứ hai SC2e có thể bao gồm lớp dẫn điện CBL và phần nhô CBP. Lớp dẫn điện CBL có thể được bố trí trên lớp thứ hai 21, và các phần nhô CBP có thể nhô ra từ lớp dẫn điện CBL. Theo một phương án ví dụ, ví dụ, các phần nhô CBP có thể bao gồm vật liệu gần như giống với lớp dẫn điện CBL và có thể được tạo ra nguyên khối dưới dạng một đơn vị đơn nhất với lớp dẫn điện CBL. Theo một

phương án ví dụ của sáng chế, mỗi lỗ hở có thể tương ứng với không gian giữa hai phần nhô CBP liền kề. Theo phương án này, lỗ hở có thể được tạo ra ở dạng rãnh được định ra bằng cách loại bỏ một phần của phần dẫn điện phụ thứ hai SC2e theo hướng chiều dày, tức là, hướng thứ ba DR3.

Lớp thứ ba 31 có thể được bố trí trên lớp thứ hai 21 và có thể che phủ một phần của mỗi phần trong số phần dẫn điện phụ thứ nhất SC1e và phần dẫn điện phụ thứ hai SC2e. Lớp thứ ba 31 có thể bao gồm vật liệu vô cơ, ví dụ, silic nitrua. Lớp thứ tư 41 có thể được bố trí trên lớp thứ ba 31. Lớp thứ tư 41 này có thể bao gồm vật liệu vô cơ, ví dụ, silic oxit hoặc silic nitrua.

Các thanh kim loại bổ sung ASC có thể được bố trí trên vùng thứ ba AR3. Theo một phương án ví dụ, ví dụ, các thanh kim loại bổ sung ASC có thể được bố trí trên lớp thứ tư 41. Mỗi thanh kim loại bổ sung ASC có thể kéo dài theo hướng thứ hai DR2. Theo phương án này, các thanh kim loại bổ sung ASC có thể được sắp xếp theo hướng thứ nhất DR1 để được đặt cách xa nhau. Khi được quan sát trên hình chiếu bằng, các thanh kim loại bổ sung ASC có thể không chồng lên các phần nhô CBP.

Các thanh kim loại bổ sung ASC có thể bao gồm vật liệu khác với vật liệu của phần dẫn điện phụ thứ hai SC2e. Theo một phương án ví dụ, ví dụ, phần dẫn điện phụ thứ hai SC2e có thể bao gồm một lớp kim loại, và phần dẫn điện phụ thứ hai SC2e có thể bao gồm molybden. Mỗi thanh kim loại bổ sung ASC có thể bao gồm nhiều lớp kim loại. Theo một phương án ví dụ, ví dụ, mỗi thanh kim loại bổ sung ASC có thể có cấu trúc trong đó titan, nhôm, và titan lần lượt được xếp chồng.

Theo phương án ví dụ của sáng chế, mỗi thanh kim loại bổ sung ASC có thể có độ dày lớn hơn so với độ dày của phần dẫn điện phụ thứ hai SC2e. Theo một phương án ví dụ, ví dụ, độ dày của mỗi thanh kim loại bổ sung ASC có thể bằng khoảng 7000 angstrom, và độ dày của phần dẫn điện phụ thứ hai SC2e có thể bằng

khoảng 2800 angstrom. Theo đó, các thanh kim loại bổ sung ASC có thể có tác dụng ép phần dẫn điện phụ thứ hai SC2e. Do đó, khả năng phần dẫn điện phụ thứ hai SC2e bị bong ra và khả năng hiện tượng bong xảy ra trong phần dẫn điện phụ thứ hai SC2e được mở rộng có thể được giảm bớt. Vì vậy, độ bền của thiết bị hiển thị DD có thể được cải tiến.

Mặc dù một số phương án ví dụ của sáng chế đã được mô tả ở trên, sáng chế này không nên được hiểu là bị giới hạn ở các phương án ví dụ nêu ở đây. Thay vào đó, các phương án ví dụ này được nêu ra để nhờ đó sáng chế trở nên rõ ràng và đầy đủ và sẽ truyền tải một cách đầy đủ bản chất của sáng chế đến người có hiểu biết trung bình trong lĩnh vực kỹ thuật này.

Mặc dù sáng chế được thể hiện một cách cụ thể và được mô tả có tham chiếu đến các phương án ví dụ của sáng chế, thì người có hiểu biết trung bình trong lĩnh vực kỹ thuật này nên hiểu rằng các thay đổi khác nhau về hình thức và chi tiết có thể được tạo ra trong đó mà không vượt ra khỏi bản chất hoặc phạm vi của sáng chế như được định ra bởi các điểm yêu cầu bảo hộ dưới đây.

Đơn này yêu cầu hưởng quyền ưu tiên của đơn yêu cầu cấp patent Hàn Quốc số 10-2019-0097665, nộp ngày 9 tháng 8, 2019, và tất cả các lợi ích phát sinh từ đó theo Điều 35 U.S.C § 119, nội dung của tài liệu này được đưa vào đây bằng cách viện dẫn.

YÊU CẦU BẢO HỘ

1. Panen hiển thị bao gồm:

nền cơ sở trong đó vùng thứ nhất, vùng thứ hai, và vùng thứ ba lần lượt được định ra theo hướng thứ nhất;

các điểm ảnh được bố trí trên vùng thứ nhất;

các đường tín hiệu được bố trí trên nền cơ sở và được nối điện với các điểm ảnh;

đường điện được bố trí trên nền cơ sở, trong đó đường điện cấp điện đến các điểm ảnh;

các đệm tín hiệu được bố trí trên vùng thứ hai, được sắp xếp theo hướng thứ hai giao với hướng thứ nhất, và được nối điện với các đường tín hiệu;

các miếng đệm điện được bố trí trên vùng thứ hai, được sắp xếp theo hướng thứ hai, và được nối điện với đường điện; và

phần dẫn điện được bố trí trên vùng thứ hai và vùng thứ ba của nền cơ sở, được nối điện với các miếng đệm điện, và kéo dài từ vùng chồng lên các miếng đệm điện này đến mép của nền cơ sở,

trong đó lỗ hở được định ra ở phần dẫn điện bởi phần đã được loại bỏ của phần dẫn điện này.

2. Panen hiển thị theo điểm 1, trong đó phần dẫn điện bao gồm:

phần dẫn điện phụ thứ nhất được bố trí trên vùng thứ hai và được bố trí giữa các miếng đệm điện và nền cơ sở; và

phần dẫn điện phụ thứ hai được bố trí trên vùng thứ ba và được nối điện với phần dẫn điện phụ thứ nhất và các miếng đệm điện,

trong đó lỗ hở được định ra ở phần dẫn điện phụ thứ hai.

3. Panen hiển thị theo điểm 2, trong đó

phần dẫn điện phụ thứ hai bao gồm các thanh dẫn điện được sắp xếp theo hướng thứ hai, và

các thanh dẫn điện được đặt cách xa nhau theo hướng thứ hai.

4. Panen hiển thị theo điểm 3, trong đó mỗi thanh dẫn điện có độ rộng lớn hơn so với độ rộng của mỗi miếng đệm điện.

5. Panen hiển thị theo điểm 3, trong đó số lượng các thanh dẫn điện nhỏ hơn số lượng các miếng đệm điện.

6. Panen hiển thị theo điểm 2, trong đó phần dẫn điện phụ thứ hai bao gồm:

thân dẫn điện kéo dài theo hướng thứ hai; và

các phần nhô dẫn điện nhô ra từ thân dẫn điện đến mép của nền cơ sở,

trong đó độ rộng theo hướng thứ hai của mỗi phần nhô dẫn điện nhỏ hơn độ rộng theo hướng thứ hai của thân dẫn điện.

7. Panen hiển thị theo điểm 6, trong đó các phần nhô dẫn điện được đặt cách xa nhau theo hướng thứ hai.

8. Panen hiển thị theo điểm 2, trong đó phần dẫn điện phụ thứ hai bao gồm:

các thanh dẫn điện thứ nhất được sắp xếp theo hướng thứ nhất; và

các thanh dẫn điện thứ hai được sắp xếp theo hướng thứ nhất,

trong đó các thanh dẫn điện thứ nhất được bố trí ở lớp khác với lớp trong đó

các thanh dẫn điện thứ hai được bố trí.

9. Panen hiển thị theo điểm 8, trong đó các thanh dẫn điện thứ nhất được sắp xếp xen kẽ với các thanh dẫn điện thứ hai theo hướng thứ nhất trên hình chiếu bằng.

10. Panen hiển thị theo điểm 8, trong đó mỗi thanh trong số các thanh dẫn điện thứ nhất và thanh dẫn điện thứ hai kéo dài theo hướng thứ hai.

11. Panen hiển thị theo điểm 8, trong đó các thanh dẫn điện thứ nhất được nối điện với các thanh dẫn điện thứ hai.

12. Panen hiển thị theo điểm 1, còn bao gồm:

lớp hữu cơ được bố trí để che phủ phần dẫn điện,

trong đó lớp hữu cơ này kéo dài theo hướng thứ hai.

13. Panen hiển thị theo điểm 1, trong đó đường điện có độ rộng lớn hơn so với độ rộng của mỗi miếng đệm điện.

14. Panen hiển thị theo điểm 1, trong đó nền cơ sở bao gồm:

bề mặt trên;

bề mặt nghiêng thứ nhất kéo dài từ bề mặt trên;

bề mặt bên kéo dài từ bề mặt nghiêng thứ nhất;

bề mặt nghiêng thứ hai kéo dài từ bề mặt bên; và

bề mặt dưới kéo dài từ bề mặt nghiêng thứ hai,

trong đó vùng thứ nhất, vùng thứ hai và vùng thứ ba được định ra ở bề mặt trên.

15. Panen hiển thị theo điểm 1, trong đó

lỗ hở được tạo ra ở dạng rãnh được định ra bởi phần đã được loại bỏ của phần dẫn điện theo hướng chiều dày của phần dẫn điện này.

16. Panen hiển thị theo điểm 15, còn bao gồm:

thanh kim loại bổ sung được bố trí trên phần dẫn điện,
trong đó thanh kim loại bổ sung này kéo dài theo hướng thứ hai.

FIG. 1

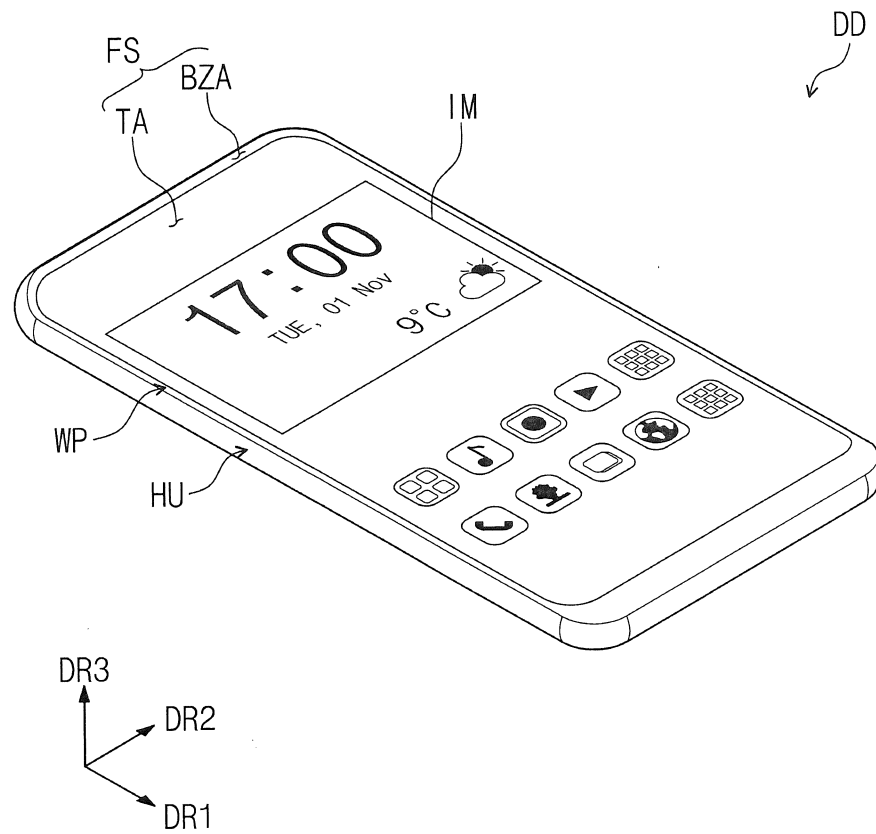


FIG. 2

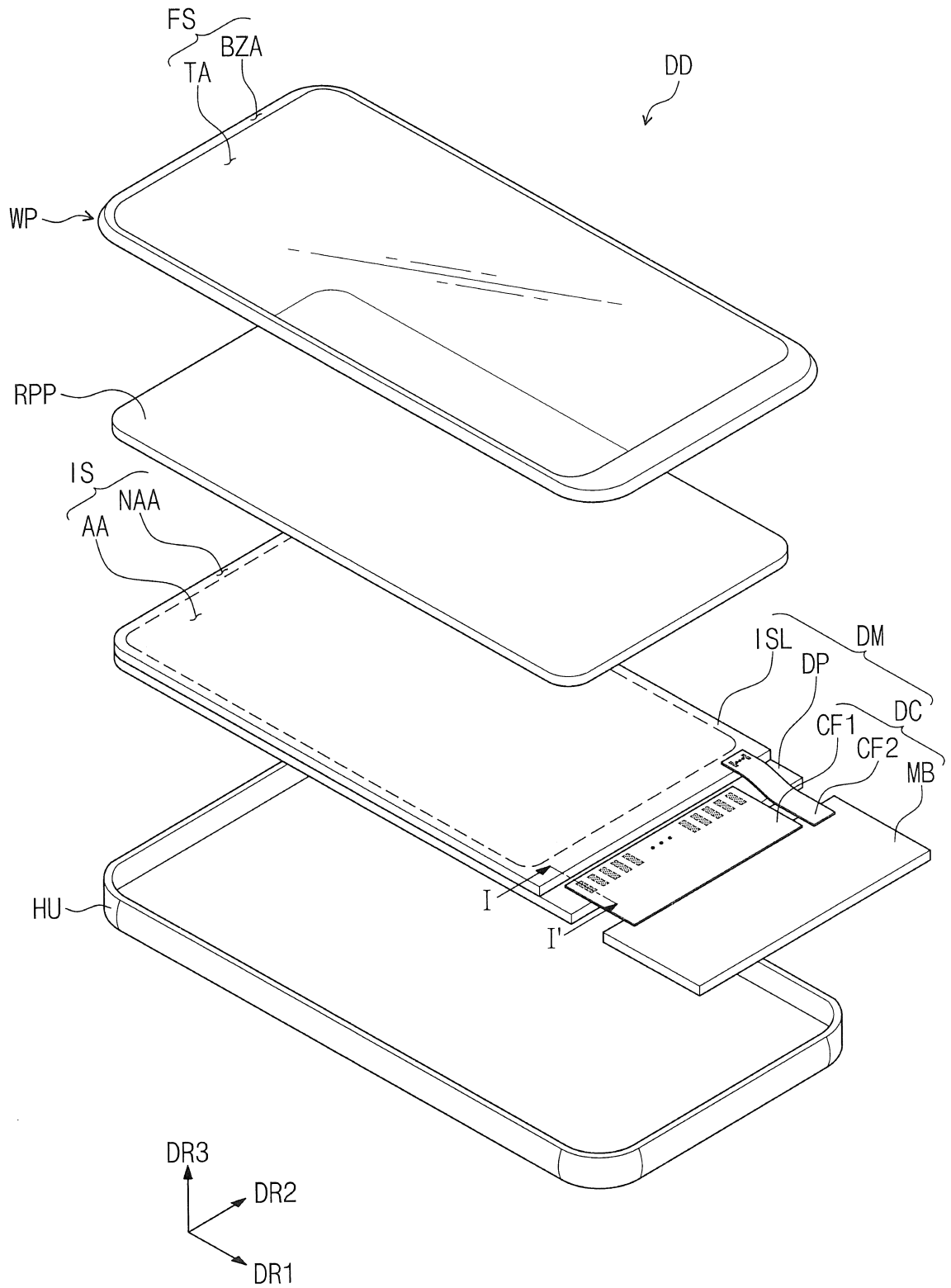


FIG. 3

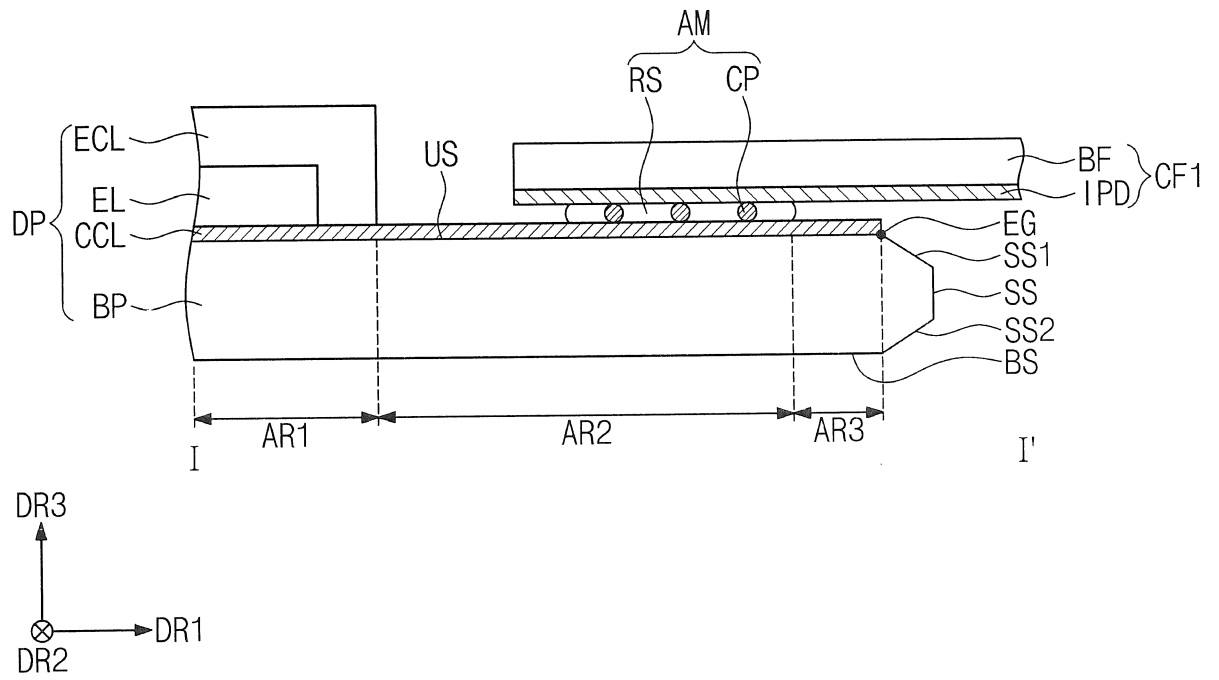


FIG. 4

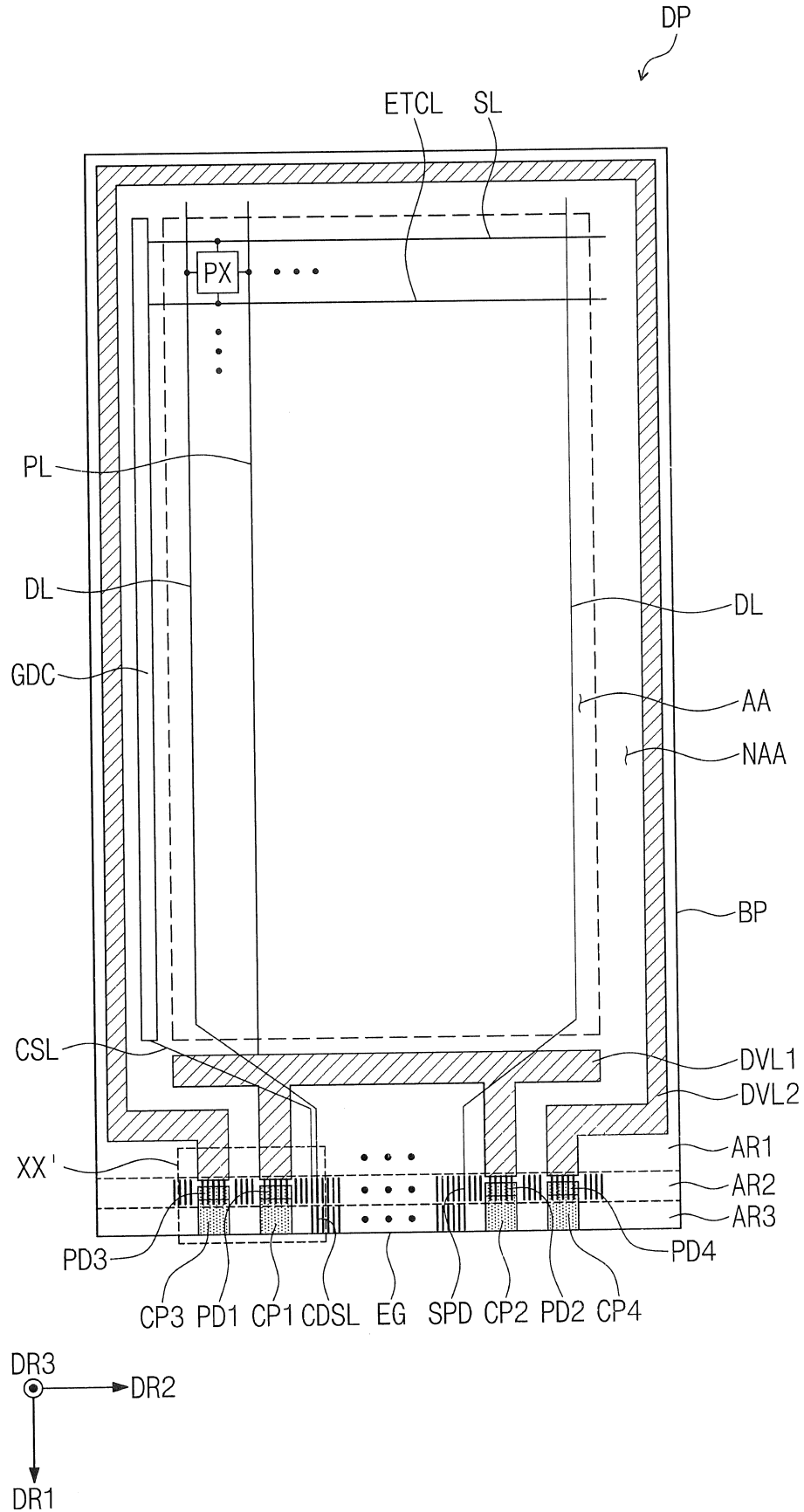


FIG. 5

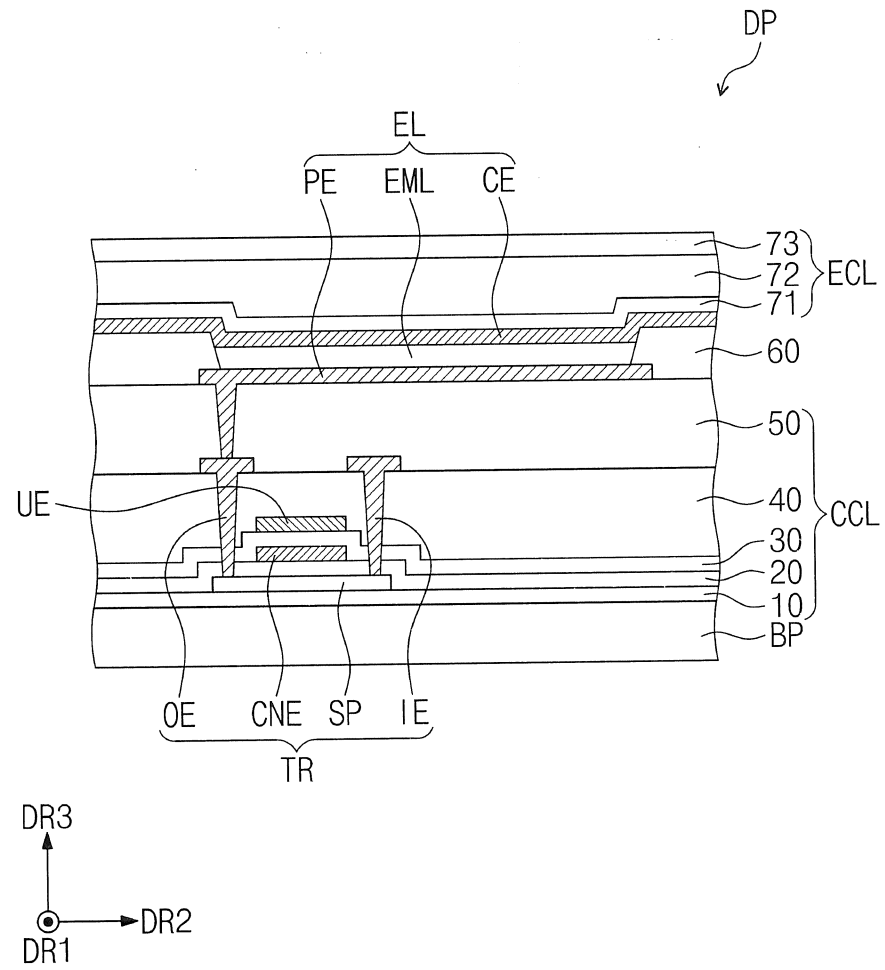


FIG. 6A

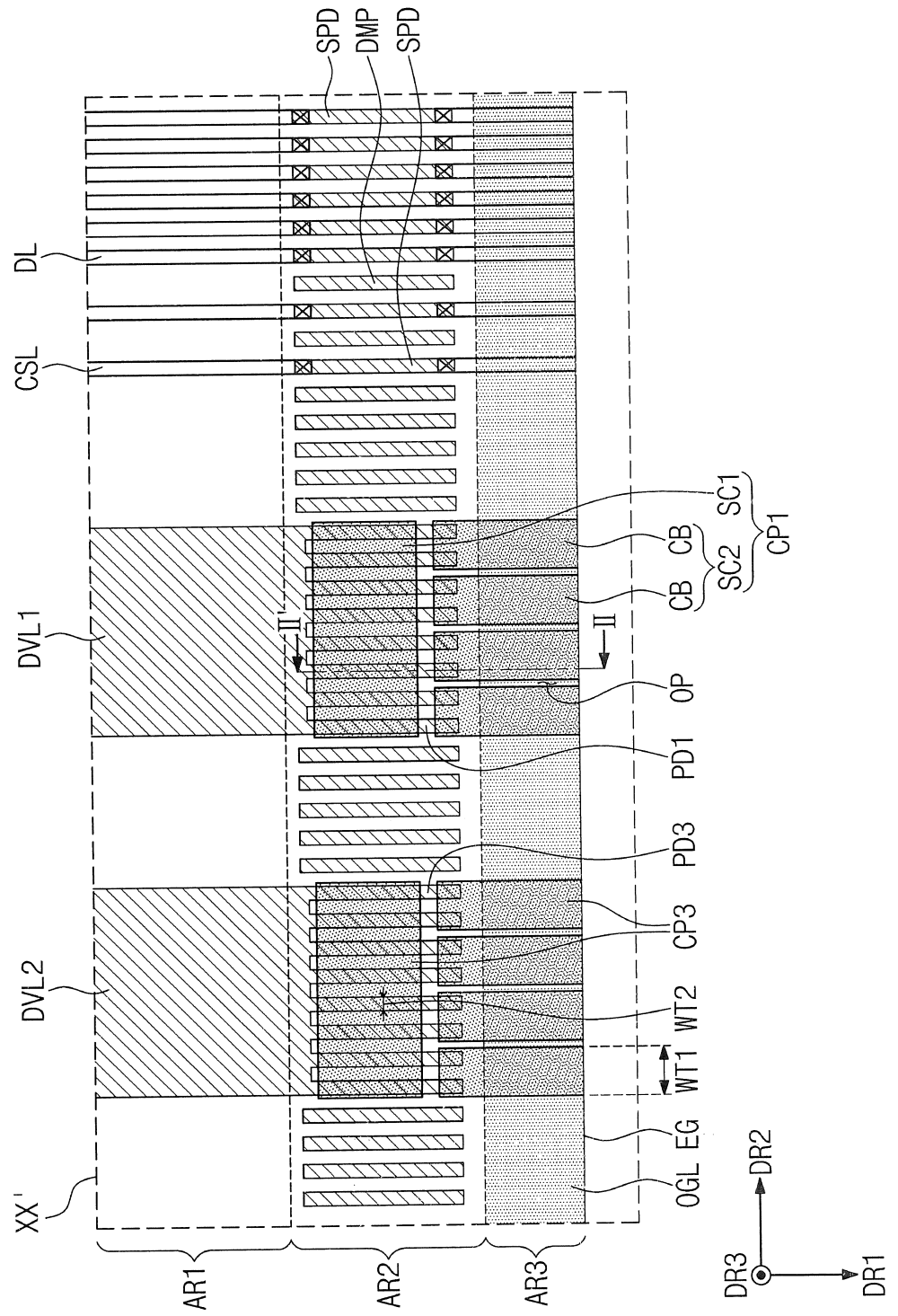


FIG. 6B

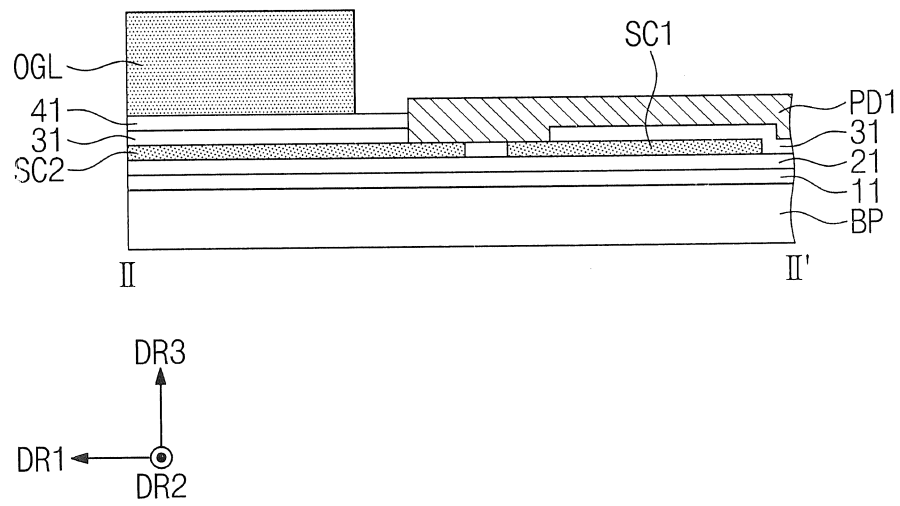


FIG. 7

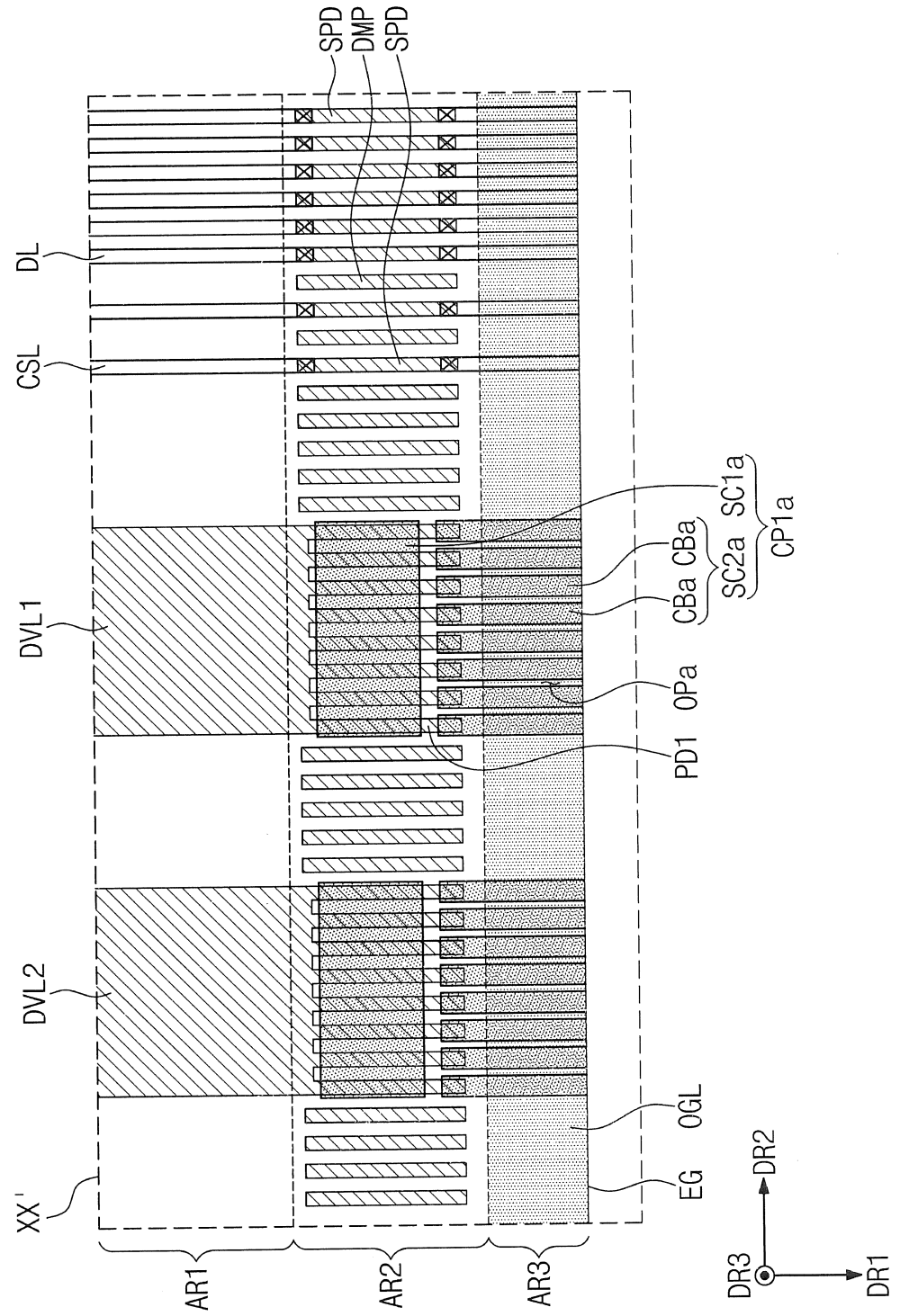


FIG. 8

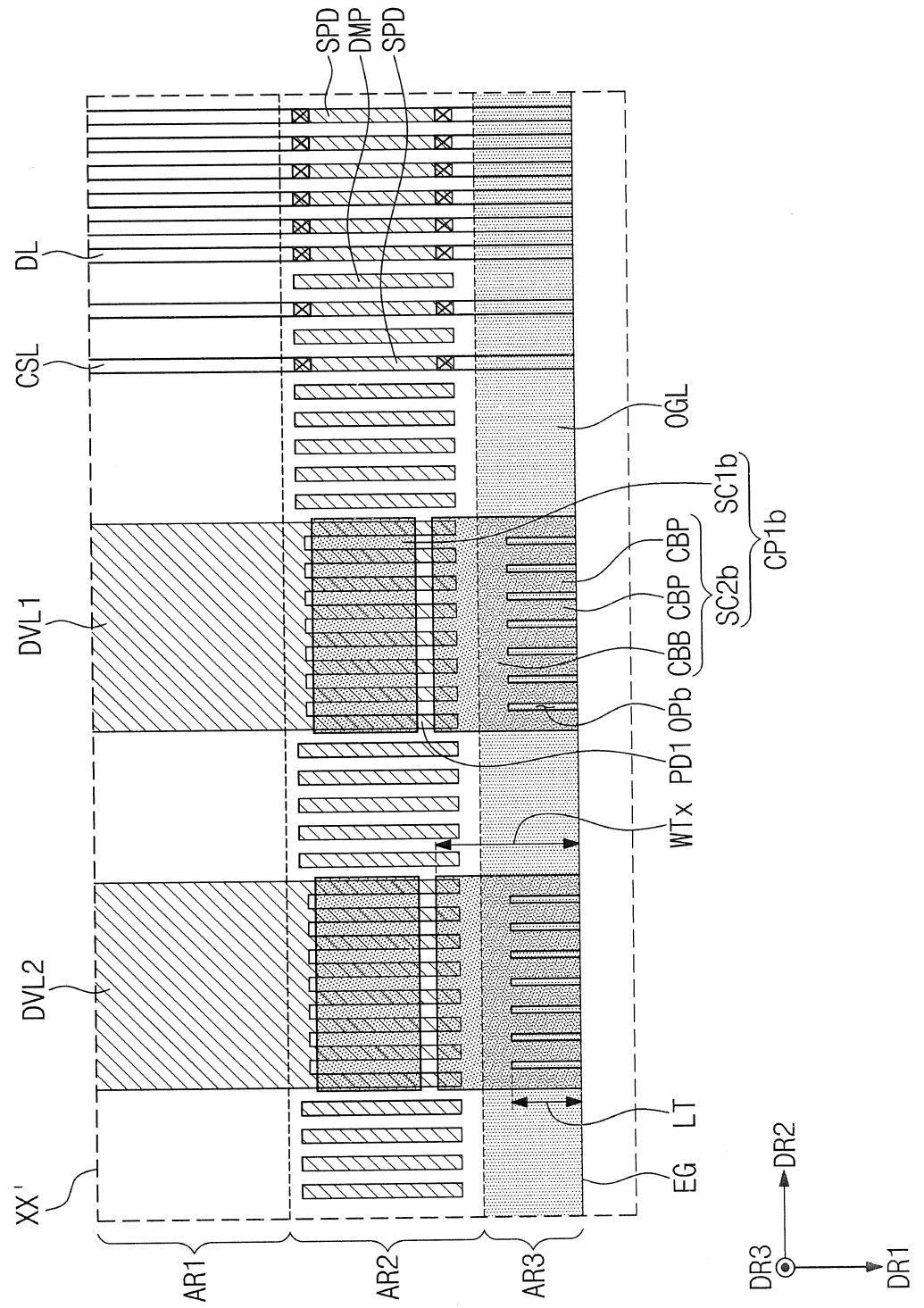


FIG. 9

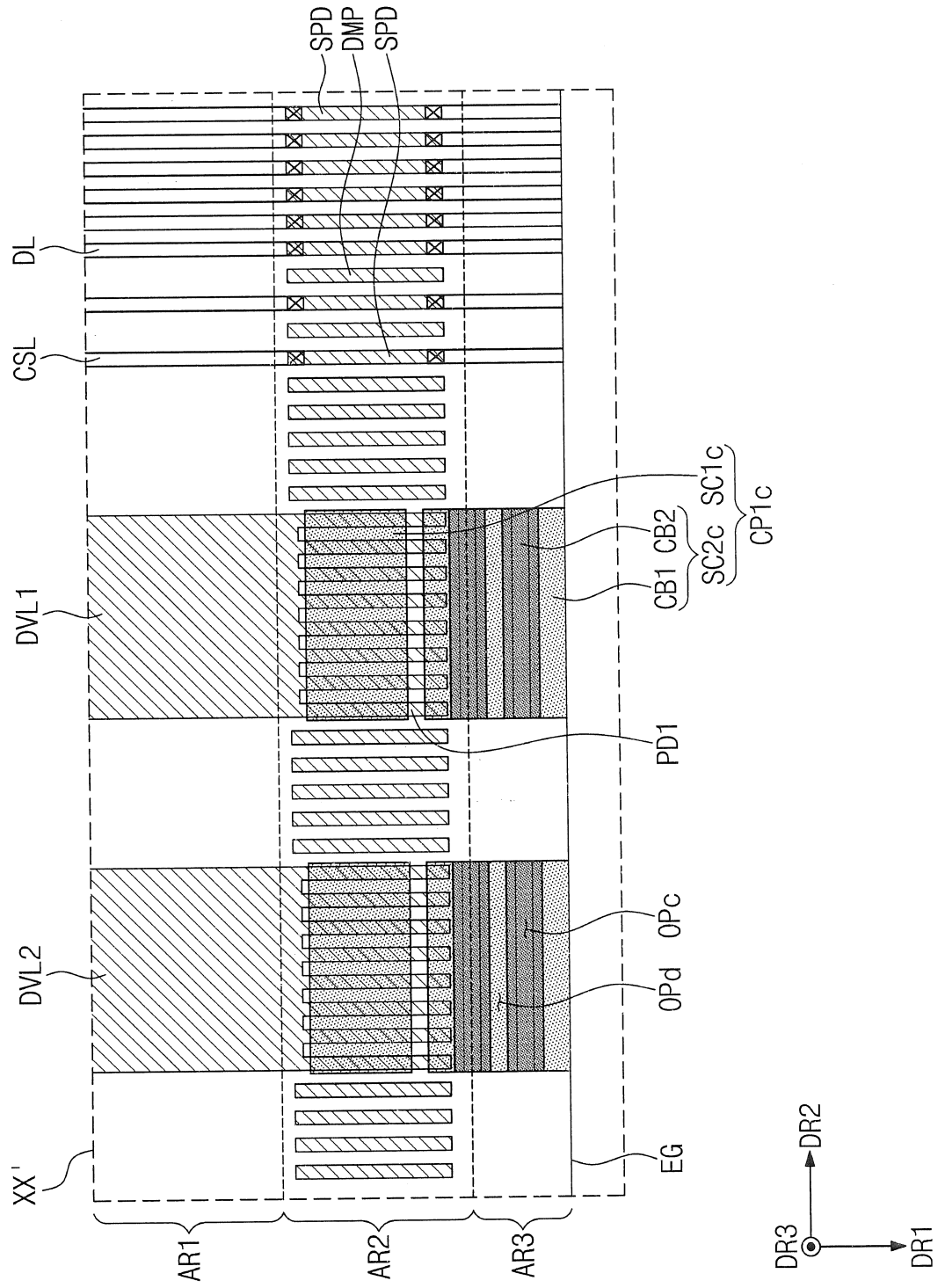


FIG. 10

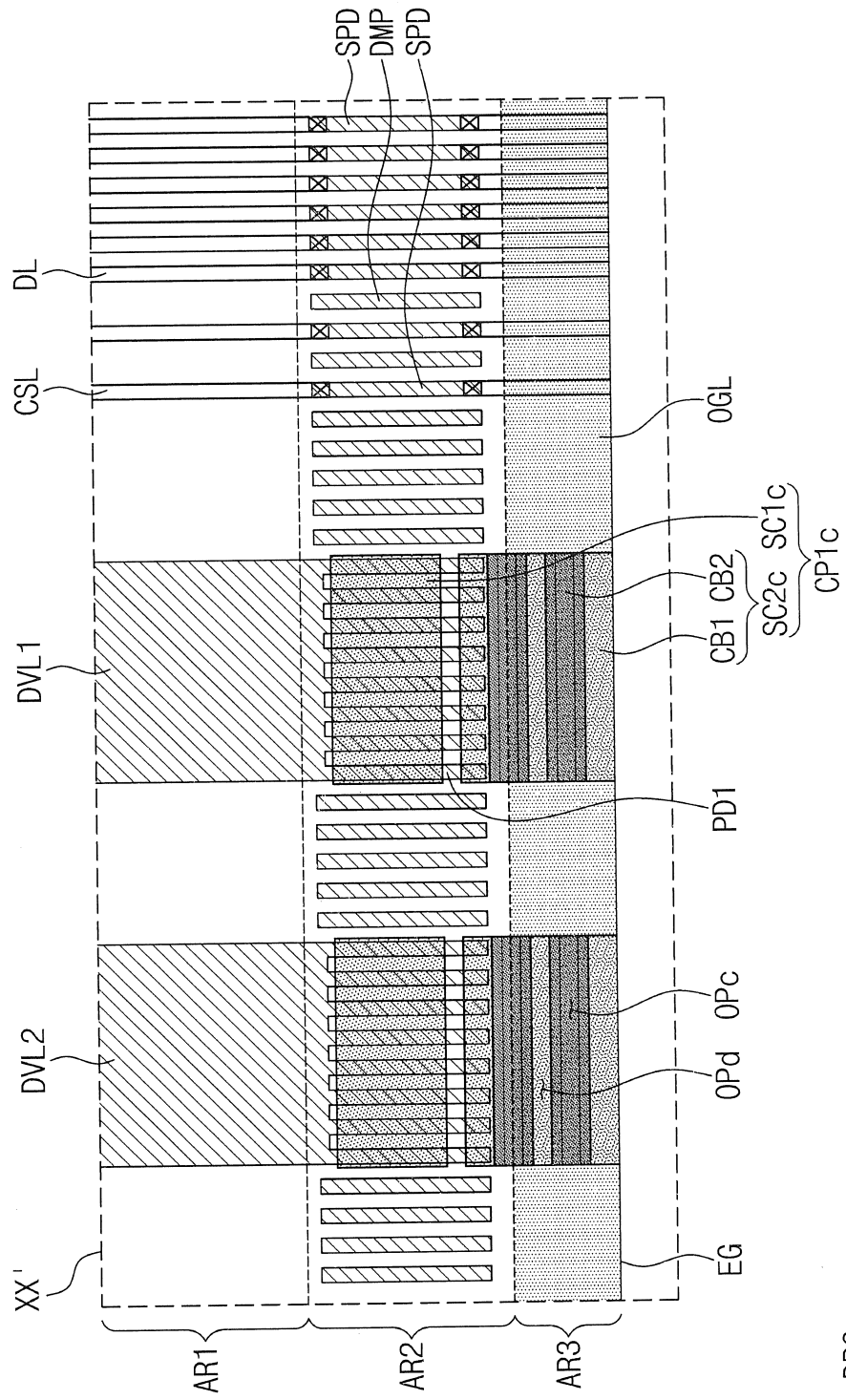


FIG. 11

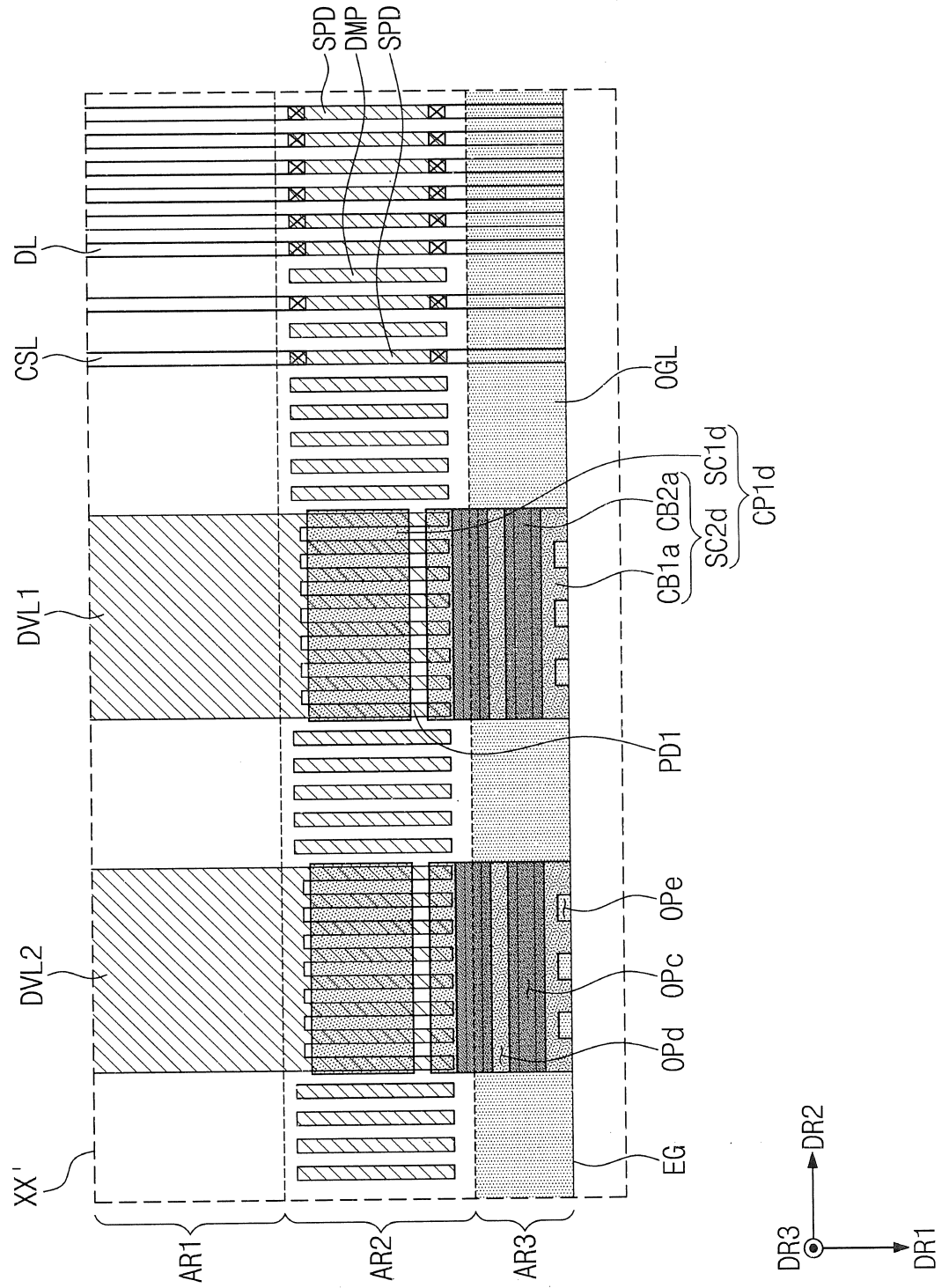


FIG. 12B

