



(12) BẢN MÔ TẢ SÁNG CHẾ THUỘC BẰNG ĐỘC QUYỀN SÁNG CHẾ

(19) Cộng hòa xã hội chủ nghĩa Việt Nam (VN)
CỤC SỞ HỮU TRÍ TUỆ

(11)



1-0044603

(51)^{2020.01} H04N 5/378; H01L 27/146

(13) B

(21) 1-2020-02919

(22) 07/11/2018

(86) PCT/JP2018/041307 07/11/2018

(87) WO 2019/111624 13/06/2019

(30) 2017-234360 06/12/2017 JP

(45) 25/04/2025 445

(43) 25/09/2020 390A

(71) SONY SEMICONDUCTOR SOLUTIONS CORPORATION (JP)

4-14-1, Asahicho, Atsugi-shi, Kanagawa 2430014, Japan

(72) OKA, Takumi (JP); KAWAZU, Naoki (JP); SUZUKI, Atsushi (JP).

(74) Công ty TNHH một thành viên Sở hữu trí tuệ VCCI (VCCI-IP CO.,LTD)

(54) THIẾT BỊ TẠO ẢNH

(57) Sáng chế đề cập đến thiết bị tạo ảnh bao gồm: các mạch điểm ảnh; đường điều khiển thứ nhất; đường điều khiển thứ hai; đường cấp điện áp thứ nhất; đường cấp điện áp thứ hai; phần tử thu ánh sáng thứ nhất; và bộ phận chẩn đoán. Các mạch điểm ảnh đều bao gồm cực thứ nhất, cực thứ hai, cực thứ ba, bộ phận tích lũy, tranzito thứ nhất, tranzito thứ hai, và bộ phận đầu ra. Bộ phận tích lũy được tạo cấu hình để tích lũy điện tích. Tranzito thứ nhất được tạo cấu hình để ghép nối cực thứ ba với bộ phận tích lũy dựa trên điện áp của cực thứ nhất. Tranzito thứ hai được tạo cấu hình để cấp điện áp định trước tới bộ phận tích lũy dựa trên điện áp của cực thứ hai. Bộ phận đầu ra được tạo cấu hình để đưa ra tín hiệu tương ứng với điện áp trong bộ phận tích lũy. Các mạch điểm ảnh bao gồm các mạch điểm ảnh từ thứ nhất đến thứ ba. Đường điều khiển thứ nhất nằm kéo dài theo hướng thứ nhất. Đường điều khiển thứ nhất được ghép nối với các cực thứ nhất tương ứng của các mạch điểm ảnh từ thứ nhất đến thứ ba. Đường điều khiển thứ hai nằm kéo dài theo hướng thứ nhất. Đường điều khiển thứ hai được ghép nối với các cực thứ hai tương ứng của các mạch điểm ảnh từ thứ nhất đến thứ ba. Đường cấp điện áp thứ nhất được ghép nối với cực thứ ba của mạch điểm ảnh thứ nhất. Đường cấp điện áp thứ hai được ghép nối với cực thứ ba của mạch điểm ảnh thứ hai. Phần tử thu ánh sáng thứ nhất được ghép nối với cực thứ ba của mạch điểm ảnh thứ ba.



Lĩnh vực kỹ thuật được đề cập

[0001] Sáng chế đề cập đến thiết bị tạo ảnh mà nó chụp hình ảnh.

Tình trạng kỹ thuật của sáng chế

[0002] Nói chung, trong các thiết bị tạo ảnh, các điểm ảnh đều bao gồm điôt quang được bố trí trong khung bảng, và mỗi trong số các điểm ảnh tạo ra tín hiệu điện tương ứng với lượng ánh sáng thu được. Sau đó, ví dụ, mạch chuyển đổi AD (Analog to Digital Converter - bộ chuyển đổi tương tự thành số) chuyển đổi tín hiệu điện (analog signal - tín hiệu tương tự) được tạo ra ở mỗi trong số các điểm ảnh thành tín hiệu số. Một vài trong số các thiết bị tạo ảnh như vậy có chức năng BIST (Built-in self test – tự kiểm tra cài sẵn) (ví dụ, PTL 1).

Danh mục tài liệu trích dẫn

Tài liệu sáng chế

[0003] PTL 1: Bản mô tả của công bố đơn sáng chế Mỹ chưa qua thẩm định số 2005/0231620.

Bản chất kỹ thuật của sáng chế

[0004] Như được nêu trên, các thiết bị tạo ảnh cần thực hiện việc tự chẩn đoán bởi chức năng BIST để chẩn đoán có hoặc không có sai sót.

[0005] Mục đích của sáng chế là đề xuất thiết bị tạo ảnh mà có khả năng thực hiện việc tự chẩn đoán.

[0006] Thiết bị tạo ảnh thứ nhất theo phương án của sáng chế bao gồm các mạch điểm ảnh; đường điều khiển thứ nhất; đường điều khiển thứ hai; đường cấp điện áp thứ nhất; đường cấp điện áp thứ hai; phần tử thu ánh sáng thứ nhất; và bộ phận chẩn đoán. Các mạch điểm ảnh đều bao gồm cực thứ nhất, cực thứ hai, cực thứ ba, bộ phận tích lũy, tranzito thứ nhất, tranzito thứ hai, và bộ phận đầu ra. Các mạch điểm ảnh bao gồm mạch điểm ảnh thứ nhất, mạch điểm ảnh thứ hai, và mạch điểm ảnh thứ ba. Bộ phận tích lũy được tạo cấu hình để tích lũy điện tích. Tranzito thứ nhất được tạo cấu hình để ghép nối cực thứ ba với bộ phận tích lũy dựa trên điện áp của cực thứ nhất. Tranzito thứ hai được tạo cấu

hình để cấp điện áp định trước tới bộ phận tích lũy dựa trên điện áp của cực thứ hai. Bộ phận đầu ra được tạo cấu hình để đưa ra tín hiệu tương ứng với điện áp trong bộ phận tích lũy. Đường điều khiển thứ nhất nằm kéo dài theo hướng thứ nhất. Đường điều khiển thứ nhất được ghép nối với các cực thứ nhất tương ứng của mạch điểm ảnh thứ nhất, mạch điểm ảnh thứ hai, và mạch điểm ảnh thứ ba. Đường điều khiển thứ hai nằm kéo dài theo hướng thứ nhất. Đường điều khiển thứ hai được ghép nối với các cực thứ hai tương ứng của mạch điểm ảnh thứ nhất, mạch điểm ảnh thứ hai, và mạch điểm ảnh thứ ba. Đường cấp điện áp thứ nhất được ghép nối với cực thứ ba của mạch điểm ảnh thứ nhất. Đường cấp điện áp thứ hai được ghép nối với cực thứ ba của mạch điểm ảnh thứ hai. Phần tử thu ánh sáng được ghép nối với cực thứ ba của mạch điểm ảnh thứ ba. Bộ phận chẩn đoán được tạo cấu hình để thực hiện quy trình chẩn đoán dựa trên tín hiệu thứ nhất và tín hiệu thứ hai. Tín hiệu thứ nhất được đưa ra từ bộ phận đầu ra của mạch điểm ảnh thứ nhất. Tín hiệu thứ hai được đưa ra từ bộ phận đầu ra của mạch điểm ảnh thứ hai.

[0007] Thiết bị tạo ảnh thứ hai theo phương án của sáng chế bao gồm các mạch điểm ảnh; đường điều khiển thứ nhất; đường điều khiển thứ hai; đường cấp điện áp thứ nhất; đường cấp điện áp thứ hai; và phần tử thu ánh sáng thứ nhất. Các mạch điểm ảnh đều bao gồm cực thứ nhất, cực thứ hai, cực thứ ba, bộ phận tích lũy, tranzito thứ nhất, tranzito thứ hai, và bộ phận đầu ra. Các mạch điểm ảnh bao gồm mạch điểm ảnh thứ nhất, mạch điểm ảnh thứ hai, và mạch điểm ảnh thứ ba. Bộ phận tích lũy được tạo cấu hình để tích lũy điện tích. Tranzito thứ nhất được tạo cấu hình để ghép nối cực thứ ba với bộ phận tích lũy dựa trên điện áp của cực thứ nhất. Tranzito thứ hai được tạo cấu hình để cấp điện áp định trước tới bộ phận tích lũy dựa trên điện áp của cực thứ hai. Bộ phận đầu ra được tạo cấu hình để đưa ra tín hiệu tương ứng với điện áp trong bộ phận tích lũy. Đường điều khiển thứ nhất nằm kéo dài theo hướng thứ nhất. Đường điều khiển thứ nhất được ghép nối với các cực thứ nhất tương ứng của mạch điểm ảnh thứ nhất, mạch điểm ảnh thứ hai, và mạch điểm ảnh thứ ba. Đường điều khiển thứ hai nằm kéo dài theo hướng thứ nhất. Đường điều khiển thứ hai được ghép nối với các cực thứ hai tương ứng của mạch điểm ảnh thứ nhất, mạch điểm

ảnh thứ hai, và mạch điểm ảnh thứ ba. Đường cấp điện áp thứ nhất được ghép nối với cực thứ ba của mạch điểm ảnh thứ nhất. Đường cấp điện áp thứ hai được ghép nối với cực thứ ba của mạch điểm ảnh thứ hai. Phần tử thu ánh sáng được ghép nối với cực thứ ba của mạch điểm ảnh thứ ba.

[0008] Thiết bị tạo ảnh thứ ba theo phương án của sáng chế bao gồm mạch điểm ảnh thứ nhất, đường tín hiệu thứ nhất, mạch chuyển đổi được thứ nhất, bộ lựa chọn thứ nhất, bộ phận chuyển, và bộ phận chẩn đoán. Đường tín hiệu thứ nhất được ghép nối với mạch điểm ảnh thứ nhất. Mạch chuyển đổi được thứ nhất được tạo cấu hình để tạo ra mã dạng số thứ nhất nhờ thực hiện sự chuyển đổi AD dựa trên tín hiệu trong đường tín hiệu thứ nhất. Bộ lựa chọn thứ nhất bao gồm cực đầu vào thứ nhất và cực đầu vào thứ hai. Cực đầu vào thứ nhất được cấp mã dạng số thứ nhất. Cực đầu vào thứ hai được cấp mã dạng số cố định thứ nhất. Bộ lựa chọn thứ nhất được tạo cấu hình để lựa chọn và đưa ra bất kỳ một trong số mã dạng số thứ nhất hoặc mã dạng số cố định thứ nhất. Bộ phận chuyển được tạo cấu hình để chuyển mã dạng số được đưa ra từ bộ lựa chọn thứ nhất. Bộ phận chẩn đoán được tạo cấu hình để thực hiện quy trình chẩn đoán dựa trên mã dạng số cố định thứ nhất được chuyển bởi bộ phận chuyển.

[0009] Trong thiết bị tạo ảnh thứ nhất theo phương án của sáng chế, đường điều khiển thứ nhất được ghép nối với các cực thứ nhất tương ứng của mạch điểm ảnh thứ nhất, mạch điểm ảnh thứ hai, và mạch điểm ảnh thứ ba. Đường điều khiển thứ hai được ghép nối với các cực thứ hai tương ứng của mạch điểm ảnh thứ nhất, mạch điểm ảnh thứ hai, và mạch điểm ảnh thứ ba. Đường cấp điện áp thứ nhất được ghép nối với cực thứ ba của mạch điểm ảnh thứ nhất. Đường cấp điện áp thứ hai được ghép nối với cực thứ ba của mạch điểm ảnh thứ hai. Phần tử thu ánh sáng thứ nhất được ghép nối với cực thứ ba của mạch điểm ảnh thứ ba. Quy trình chẩn đoán được thực hiện dựa trên tín hiệu thứ nhất và tín hiệu thứ hai. Tín hiệu thứ nhất được đưa ra từ bộ phận đầu ra của mạch điểm ảnh thứ nhất. Tín hiệu thứ hai được đưa ra từ bộ phận đầu ra của mạch điểm ảnh thứ hai.

[0010] Trong thiết bị tạo ảnh thứ hai theo phương án của sáng chế, đường điều khiển thứ nhất được ghép nối với các cực thứ nhất tương ứng của mạch điểm ảnh thứ nhất, mạch điểm ảnh thứ hai, và mạch điểm ảnh thứ ba. Đường

điều khiển thứ hai được ghép nối với các cực thứ hai tương ứng của mạch điểm ảnh thứ nhất, mạch điểm ảnh thứ hai, và mạch điểm ảnh thứ ba. Đường cấp điện áp thứ nhất được ghép nối với cực thứ ba của mạch điểm ảnh thứ nhất. Đường cấp điện áp thứ hai được ghép nối với cực thứ ba của mạch điểm ảnh thứ hai. Phần tử thu ánh sáng thứ nhất được ghép nối với cực thứ ba của mạch điểm ảnh thứ ba.

[0011] Trong thiết bị tạo ảnh thứ ba theo phương án của sáng chế, sự chuyển đổi AD được thực hiện dựa trên tín hiệu trong đường tín hiệu thứ nhất mà ở đó mạch điểm ảnh thứ nhất được ghép nối, nhờ đó tạo ra mã dạng số thứ nhất. Bộ lựa chọn thứ nhất lựa chọn và đưa ra bất kỳ một trong số mã dạng số thứ nhất hoặc mã dạng số cố định thứ nhất. Mã dạng số được đưa ra từ bộ lựa chọn thứ nhất được chuyển tới bộ phận chẩn đoán. Bộ phận chẩn đoán sau đó thực hiện quy trình chẩn đoán dựa trên mã dạng số cố định thứ nhất.

[0012] Trong thiết bị tạo ảnh thứ nhất và thiết bị tạo ảnh thứ hai theo các phương án tương ứng của sáng chế, đường cấp điện áp thứ nhất được ghép nối với cực thứ ba của mạch điểm ảnh thứ nhất, và đường cấp điện áp thứ hai được ghép nối với cực thứ ba của mạch điểm ảnh thứ hai. Do đó, có thể thực hiện việc tự chẩn đoán.

[0013] Thiết bị tạo ảnh thứ ba theo phương án của sáng chế được đề xuất với bộ lựa chọn thứ nhất mà được tạo cấu hình để lựa chọn và đưa ra bất kỳ một trong số mã dạng số thứ nhất hoặc mã dạng số cố định thứ nhất. Do đó, có thể thực hiện việc tự chẩn đoán.

[0014] Cần lưu ý rằng các hiệu quả được mô tả ở đây không nhất thiết bị giới hạn, mà hiệu quả bất kỳ trong số các hiệu quả được mô tả trong sáng chế có thể được bao gồm.

Mô tả vắn tắt các hình vẽ

[0015] Fig.1 là sơ đồ khối minh họa ví dụ cấu hình của thiết bị tạo ảnh theo phương án thứ nhất của sáng chế.

Fig.2 là sơ đồ mạch minh họa ví dụ cấu hình của điểm ảnh được minh họa trên Fig.1.

Fig.3A là sơ đồ mạch minh họa ví dụ cấu hình của điểm ảnh giả được minh họa trên Fig.1.

Fig.3B là sơ đồ mạch khác minh họa ví dụ cấu hình của điểm ảnh giả được minh họa trên Fig.1.

Fig.4 là sơ đồ mạch minh họa ví dụ cấu hình của mạng điểm ảnh được minh họa trên Fig.1.

Fig.5 là bảng chỉ báo ví dụ bố trí của các điểm ảnh giả được minh họa trên Fig.3A và Fig.3B.

Fig.6 là sơ đồ mạch minh họa ví dụ cấu hình của bộ phận đọc ra được minh họa trên Fig.1.

Fig.7 là sơ đồ giải thích minh họa ví dụ thực hiện của thiết bị tạo ảnh được minh họa trên Fig.1.

Fig.8 là sơ đồ giải thích minh họa ví dụ thực hiện khác của thiết bị tạo ảnh được minh họa trên Fig.1.

Fig.9 là sơ đồ định thời minh họa ví dụ thao tác của thiết bị tạo ảnh được minh họa trên Fig.1.

Fig.10 là sơ đồ dạng sóng định thời minh họa ví dụ thao tác của thiết bị tạo ảnh được minh họa trên Fig.1.

Fig.11 là sơ đồ dạng sóng định thời khác minh họa ví dụ thao tác của thiết bị tạo ảnh được minh họa trên Fig.1.

Fig.12 là sơ đồ giải thích minh họa ví dụ thao tác của bộ phận đọc ra được minh họa trên Fig.6.

Fig.13 là sơ đồ giản lược minh họa ví dụ thao tác của quy trình chẩn đoán theo phương án thứ nhất.

Fig.14 là sơ đồ giải thích minh họa ví dụ thao tác của bộ phận đọc ra và bộ phận xử lý chẩn đoán được minh họa trên Fig.1.

Fig.15 là sơ đồ khối minh họa ví dụ cấu hình của thiết bị tạo ảnh theo ví dụ cải biến của phương án thứ nhất.

Fig.16A là sơ đồ mạch của ví dụ cấu hình của điểm ảnh giả theo ví dụ cải

biến khác của phương án thứ nhất.

Fig.16B là sơ đồ mạch khác của ví dụ cấu hình của điểm ảnh giả theo ví dụ cải biến khác của phương án thứ nhất.

Fig.16C là sơ đồ mạch khác của ví dụ cấu hình của điểm ảnh giả theo ví dụ cải biến khác của phương án thứ nhất.

Fig.16D là sơ đồ mạch khác của ví dụ cấu hình của điểm ảnh giả theo ví dụ cải biến khác của phương án thứ nhất.

Fig.17 là bảng chỉ báo ví dụ bố trí của các điểm ảnh giả được minh họa trên Fig.16A đến Fig.16D.

Fig.18 là sơ đồ giải thích minh họa ví dụ thao tác của bộ phận đọc ra và bộ phận xử lý chẩn đoán theo ví dụ cải biến khác của phương án thứ nhất.

Fig.19 là bảng chỉ báo ví dụ bố trí của các điểm ảnh giả theo ví dụ cải biến khác của phương án thứ nhất.

Fig.20 là sơ đồ cấu trúc minh họa ví dụ thực hiện khác của thiết bị tạo ảnh được minh họa trên Fig.1.

Fig.21 là sơ đồ cấu trúc minh họa ví dụ thực hiện khác của thiết bị tạo ảnh được minh họa trên Fig.1.

Fig.22 là sơ đồ cấu trúc minh họa ví dụ thực hiện khác của thiết bị tạo ảnh được minh họa trên Fig.1.

Fig.23 là sơ đồ cấu trúc minh họa ví dụ thực hiện khác của thiết bị tạo ảnh được minh họa trên Fig.1.

Fig.24 là sơ đồ cấu trúc minh họa ví dụ thực hiện khác của thiết bị tạo ảnh được minh họa trên Fig.1.

Fig.25 là sơ đồ cấu trúc minh họa ví dụ thực hiện khác của thiết bị tạo ảnh được minh họa trên Fig.1.

Fig.26 là sơ đồ cấu trúc minh họa ví dụ thực hiện khác của thiết bị tạo ảnh được minh họa trên Fig.1.

Fig.27 là sơ đồ cấu trúc minh họa ví dụ thực hiện khác của thiết bị tạo ảnh được minh họa trên Fig.1.

Fig.28A là sơ đồ cấu trúc minh họa ví dụ thực hiện khác của thiết bị tạo ảnh được minh họa trên Fig.1.

Fig.28B là sơ đồ cấu trúc minh họa ví dụ thực hiện khác của thiết bị tạo ảnh được minh họa trên Fig.1.

Fig.29 là sơ đồ cấu trúc minh họa ví dụ thực hiện khác của thiết bị tạo ảnh được minh họa trên Fig.1.

Fig.30 là sơ đồ cấu trúc minh họa ví dụ thực hiện khác của thiết bị tạo ảnh được minh họa trên Fig.1.

Fig.31 là sơ đồ khối minh họa ví dụ cấu hình của thiết bị tạo ảnh theo phương án thứ hai.

Fig.32 là sơ đồ mạch minh họa ví dụ cấu hình của bộ phận đọc ra được minh họa trên Fig.31.

Fig.33 là bảng chỉ báo ví dụ của mã dạng số cố định được minh họa trên Fig.32.

Fig.34 là sơ đồ giản lược minh họa ví dụ thao tác của quy trình chẩn đoán theo phương án thứ hai.

Fig.35 là sơ đồ giải thích minh họa ví dụ sử dụng của thiết bị tạo ảnh.

Fig.36 là sơ đồ khối mô tả ví dụ về cấu hình giản lược của hệ thống điều khiển phương tiện giao thông.

Fig.37 là sơ đồ hỗ trợ trong việc giải thích ví dụ về các vị trí lắp đặt của bộ phận phát hiện thông tin bên ngoài phương tiện gia thông và bộ phận tạo ảnh.

Mô tả chi tiết sáng chế

[0016] Phần dưới đây mô tả chi tiết các phương án của sáng chế dựa vào các hình vẽ. Cần lưu ý rằng phần mô tả được đưa ra theo thứ tự sau.

1. Phương án thứ nhất
 2. Phương án thứ hai
 3. Các ví dụ sử dụng của thiết bị tạo ảnh
 4. Ví dụ ứng dụng tới vật thể di động
- <1. Phương án thứ nhất>

[Ví dụ cấu hình]

[0017] Fig.1 minh họa ví dụ cấu hình của thiết bị tạo ảnh (thiết bị tạo ảnh 1) theo phương án. Thiết bị tạo ảnh 1 bao gồm mạng điểm ảnh 10, hai bộ phận quét 20L và 20R, bộ phận đọc ra 30, và bộ điều khiển 40.

[0018] Mạng điểm ảnh 10 bao gồm các điểm ảnh P1 được sắp xếp trong khung bảng. Các điểm ảnh P1 đều bao gồm điôt quang PD (được mô tả dưới đây), và tạo ra điện áp điểm ảnh V_{pix} tương ứng với lượng ánh sáng thu được. Các điểm ảnh P1 này được bố trí trong vùng điểm ảnh thông thường R1.

[0019] Hơn nữa, mạng điểm ảnh 10 bao gồm các điểm ảnh được chắn sáng P2 và các điểm ảnh giả P3 (các điểm ảnh giả P3A và P3B) cùng với các điểm ảnh P1. Mỗi trong số các điểm ảnh được chắn sáng P2 là điểm ảnh mà bao gồm điôt quang PD (được mô tả dưới đây). Đối với điểm ảnh được chắn sáng P2, ánh sáng được chặn lại. Như được mô tả dưới đây, điểm ảnh được chắn sáng P2 được sử dụng để phát hiện dòng điện tối của điôt quang PD. Các điểm ảnh được chắn sáng P2 được bố trí trong các vùng điểm ảnh được chắn sáng R21 và R22. Mỗi trong số các điểm ảnh giả P3 là điểm ảnh mà không bao gồm điôt quang PD. Các điểm ảnh giả P3 được bố trí trong các vùng điểm ảnh giả R31 và R32. Trong ví dụ này, trong mạng điểm ảnh 10, vùng điểm ảnh giả R31, vùng điểm ảnh được chắn sáng R21, vùng điểm ảnh thông thường R1, vùng điểm ảnh được chắn sáng R22, và vùng điểm ảnh giả R32 được bố trí theo thứ tự này từ trái sang phải theo phương ngang (chiều ngang trên Fig.1).

[0020] Phần dưới đây mô tả chi tiết điểm ảnh P1, điểm ảnh được chắn sáng P2, và điểm ảnh giả P3.

[0021] Fig.2 minh họa ví dụ cấu hình của điểm ảnh P1 trong vùng điểm ảnh thông thường R1. Mạng điểm ảnh 10 bao gồm các đường điều khiển TGL, các đường điều khiển RSTL, các đường điều khiển SELL, các đường công suất PL, và các đường tín hiệu SGL trong vùng điểm ảnh thông thường R1.

[0022] Các đường điều khiển TGL đều nằm kéo dài theo phương ngang (chiều ngang trên Fig.2). Một đầu của đường điều khiển TGL được ghép nối với bộ phận quét 20L. Đầu khác được ghép nối với bộ phận quét 20R. Nghĩa là,

đường điều khiển TGL được bố trí nằm kéo dài qua vùng điểm ảnh giả R31, vùng điểm ảnh được chắn sáng R21, vùng điểm ảnh thông thường R1, vùng điểm ảnh được chắn sáng R22, và vùng điểm ảnh giả R32. Các bộ phận quét 20L và 20R đặt các tín hiệu điều khiển STG tới đường điều khiển TGL.

[0023] Các đường điều khiển RSTL đều nằm kéo dài theo phương ngang. Một đầu của đường điều khiển RSTL được ghép nối với bộ phận quét 20L. Đầu khác được ghép nối với bộ phận quét 20R. Nghĩa là, đường điều khiển RSTL được bố trí nằm kéo dài qua vùng điểm ảnh giả R31, vùng điểm ảnh được chắn sáng R21, vùng điểm ảnh thông thường R1, vùng điểm ảnh được chắn sáng R22, và vùng điểm ảnh giả R32. Các bộ phận quét 20L và 20R đặt các tín hiệu điều khiển SRST tới đường điều khiển RSTL.

[0024] Các đường điều khiển SELL đều nằm kéo dài theo phương ngang. Một đầu của đường điều khiển SELL được ghép nối với bộ phận quét 20L. Đầu khác được ghép nối với bộ phận quét 20R. Nghĩa là, đường điều khiển SELL được bố trí nằm kéo dài qua vùng điểm ảnh giả R31, vùng điểm ảnh được chắn sáng R21, vùng điểm ảnh thông thường R1, vùng điểm ảnh được chắn sáng R22, và vùng điểm ảnh giả R32. Các bộ phận quét 20L và 20R đặt các tín hiệu điều khiển SSEL tới đường điều khiển SELL.

[0025] Các đường công suất PL đều được ghép nối với bộ phận tạo điện áp 42 (được mô tả dưới đây) của bộ điều khiển 40. Bộ phận tạo điện áp 42 đặt điện áp nguồn cấp VDD tới đường công suất PL này.

[0026] Các đường tín hiệu SGL đều nằm kéo dài theo hướng dọc (chiều dọc trên Fig.2), và một đầu của nó được ghép nối với bộ phận đọc ra 30.

[0027] Điểm ảnh P1 bao gồm điôt quang PD và mạch điểm ảnh CKT. Mạch điểm ảnh CKT bao gồm các tranzito TG, RST, AMP, và SEL, và khuếch tán phù động (floating diffusion) FD. Mỗi trong số các tranzito TG, RST, AMP, và SEL là tranzito MOS (Metal Oxide Semiconductor – bán dẫn ôxit kim loại) loại N trong ví dụ này.

[0028] Điôt quang PD là bộ chuyển đổi quang điện mà tạo ra và tích lũy các điện tích theo lượng tương ứng với lượng ánh sáng thu được. Điôt quang PD

có anôt được nối đất, và catôt được ghép nối với cực nguồn của tranzito TG.

[0029] Cực cửa của tranzito TG được ghép nối với đường điều khiển TGL thông qua cực T1 của mạch điểm ảnh CKT. Cực nguồn của nó được ghép nối với catôt của điôt quang PD thông qua cực T3 của mạch điểm ảnh CKT. Cực máng của nó được ghép nối với khuếch tán phù động FD.

[0030] Khuếch tán phù động FD tích lũy các điện tích được cấp từ điôt quang PD, và bao gồm, ví dụ, lớp khuếch tán được tạo nên trên bề mặt của nền bán dẫn. Fig.2 minh họa khuếch tán phù động FD nhờ sử dụng ký hiệu của tụ điện.

[0031] Theo cấu hình này, trong điểm ảnh P1, tranzito TG được bật dựa trên tín hiệu điều khiển STG, và các điện tích được tạo ra trong điôt quang PD của điểm ảnh P1 được chuyển tới khuếch tán phù động FD (hoạt động chuyển điện tích).

[0032] Cực cửa của tranzito RST được ghép nối với đường điều khiển RSTL thông qua cực T2 của mạch điểm ảnh CKT. Cực máng của nó được ghép nối với đường công suất PL. Cực nguồn của nó được ghép nối với khuếch tán phù động FD.

[0033] Theo cấu hình này, trong điểm ảnh P1, tranzito RST được bật dựa trên tín hiệu điều khiển SRST trước khi các điện tích được chuyển từ điôt quang PD tới khuếch tán phù động FD, và điện áp nguồn cấp VDD được cấp tới khuếch tán phù động FD. Điều này khiến điện áp của khuếch tán phù động FD trong điểm ảnh P1 được thiết đặt lại (thao tác thiết đặt lại).

[0034] Tranzito AMP có cực cửa được ghép nối với khuếch tán phù động FD, cực máng được ghép nối với đường công suất PL, và nguồn được ghép nối với cực máng của tranzito SEL.

[0035] Tranzito SEL có cực cửa được ghép nối với đường điều khiển SELL, cực máng được ghép nối với cực nguồn của tranzito AMP, và nguồn được ghép nối với đường tín hiệu SGL.

[0036] Theo cấu hình này, trong điểm ảnh P1, bật tranzito SEL khiến tranzito AMP được ghép nối với nguồn dòng điện 35 (được mô tả dưới đây) của

bộ phận đọc ra 30. Điều này khiến tranzito AMP hoạt động như bộ nhắc lại (follower) nguồn và đưa ra, dưới dạng tín hiệu SIG, điện áp tương ứng với điện áp của khuếch tán phù động FD tới đường tín hiệu SGL thông qua tranzito SEL. Cụ thể là, tranzito AMP đưa ra điện áp thiết đặt lại Vreset dưới dạng tín hiệu SIG trong chu kỳ pha P (Pre-charge phase – pha nạp trước) TP sau khi điện áp của khuếch tán phù động FD được thiết đặt lại. Điện áp thiết đặt lại Vreset tương ứng với điện áp của khuếch tán phù động FD trong chu kỳ pha P TP. Ngoài ra, tranzito AMP đưa ra điện áp điểm ảnh Vpix tương ứng với lượng ánh sáng thu được dưới dạng tín hiệu SIG trong chu kỳ pha D (Data phase – pha dữ liệu) TD sau khi điện tích được chuyển từ điôt quang PD tới khuếch tán phù động FD. Điện áp điểm ảnh Vpix tương ứng với điện áp của khuếch tán phù động FD trong chu kỳ pha D TD.

[0037] Tiếp theo, các điểm ảnh được chắn sáng P2 trong các vùng điểm ảnh được chắn sáng R21 và R22 được mô tả. Mạng điểm ảnh 10 bao gồm các đường điều khiển TGL, các đường điều khiển RSTL, các đường điều khiển SEL, các đường công suất PL, và các đường tín hiệu SGL trong các vùng điểm ảnh được chắn sáng R21 và R22 tương tự với vùng điểm ảnh thông thường R1 (Fig.2).

[0038] Tương tự với điểm ảnh P1 (Fig.2), điểm ảnh được chắn sáng P2 bao gồm điôt quang PD và mạch điểm ảnh CKT. Điểm ảnh được chắn sáng P2 là khác với điểm ảnh P1 ở chỗ ánh sáng được chặn lại bởi kim loại chẳng hạn như Vonfram không đi vào điôt quang PD. Điểm ảnh được chắn sáng P2 được sử dụng để tạo ra tín hiệu tham chiếu để điều chỉnh mức đen của điểm ảnh P1.

[0039] Theo cấu hình này, trong điểm ảnh được chắn sáng P2, như với điểm ảnh P1, bật tranzito SEL khiến tranzito AMP đưa ra, tới đường tín hiệu SGL, tín hiệu SIG tương ứng với điện áp của khuếch tán phù động FD thông qua tranzito SEL. Ánh sáng được chắn trong điểm ảnh được chắn sáng P2; do đó, điện áp của khuếch tán phù động FD trong chu kỳ pha D TD là điện áp tương ứng với dòng điện tới của điôt quang PD. Do đó, tranzito AMP đưa ra, dưới dạng tín hiệu SIG, điện áp điểm ảnh Vpix tương ứng với dòng điện tới trong chu kỳ pha D TD.

[0040] Fig.3A và Fig.3B đều minh họa ví dụ cấu hình của điểm ảnh giả P3

ở mỗi trong số các vùng điểm ảnh giả R31 và R32. Fig.3A minh họa ví dụ của điểm ảnh giả P3A, và Fig.3B minh họa ví dụ của điểm ảnh giả P3B. Mạng điểm ảnh 10 bao gồm các đường điều khiển TGL, các đường điều khiển RSTL, các đường điều khiển SELL, các đường công suất PL, các đường cấp điện áp VL0, và các đường tín hiệu SGL trong các vùng điểm ảnh giả R31 và R32. Các đường cấp điện áp VL0 đều được ghép nối với bộ phận tạo điện áp 42 (được mô tả dưới đây) của bộ điều khiển 40. Bộ phận tạo điện áp 42 đặt tín hiệu điện áp đơn SVR tới các đường cấp điện áp VL0. Tín hiệu điện áp SVR này là tín hiệu mà thay đổi giữa điện áp định trước VR và điện áp nguồn cấp VDD. Tín hiệu điện áp SVR được thiết đặt ở điện áp nguồn cấp VDD trong chu kỳ trong đó các tranzito TG và RST đều được bật, và được thiết đặt ở điện áp VR trong chu kỳ pha D TD.

[0041] Các điểm ảnh giả P3 (các điểm ảnh giả P3A và P3B) đều bao gồm mạch điểm ảnh CKT. Các cực nguồn của các tranzito TG tương ứng của các điểm ảnh giả P3A và P3B có các đích ghép nối khác nhau. Cụ thể là, cực nguồn của tranzito TG của điểm ảnh giả P3A được ghép nối với đường công suất PL như được minh họa trên Fig.3A, và cực nguồn của tranzito TG của điểm ảnh giả P3B được ghép nối với đường cấp điện áp VL0 như được minh họa trên Fig.3B.

[0042] Theo cấu hình này, trong điểm ảnh giả P3, như với điểm ảnh P1, bật tranzito SEL khiến tranzito AMP đưa ra, tới đường tín hiệu SGL, tín hiệu SIG tương ứng với điện áp của khuếch tán phù động FD thông qua tranzito SEL. Cực nguồn của tranzito TG của điểm ảnh giả P3A được ghép nối với đường công suất PL, và như vậy điện áp của khuếch tán phù động FD trong chu kỳ pha D TD là điện áp nguồn cấp VDD. Điều này khiến tranzito AMP của điểm ảnh giả P3A đưa ra điện áp tương ứng với điện áp nguồn cấp VDD dưới dạng tín hiệu SIG trong chu kỳ pha D TD. Ngoài ra, cực nguồn của tranzito TG của điểm ảnh giả P3B được ghép nối với đường cấp điện áp VL0. Điện áp của tín hiệu điện áp SVR được đặt tới đường cấp điện áp VL0 này được thiết đặt ở điện áp VR trong chu kỳ pha D TD, và như vậy điện áp của khuếch tán phù động FD trong chu kỳ pha D TD là điện áp VR. Điều này khiến tranzito AMP của điểm ảnh giả P3B đưa ra điện áp tương ứng với điện áp VR dưới dạng tín hiệu SIG trong chu kỳ

pha D TD.

[0043] Fig.4 minh họa sự sắp xếp của các điểm ảnh P1, các điểm ảnh được chắn sáng P2, và các điểm ảnh giả P3 trong mạng điểm ảnh 10. Trên Fig.4, vùng điểm ảnh giả R31, vùng điểm ảnh được chắn sáng R21, và vùng điểm ảnh thông thường R1 được thể hiện. Đường điểm ảnh L bao gồm điểm ảnh P1, điểm ảnh được chắn sáng P2, và các điểm ảnh giả P3 cho một hàng. Điểm ảnh P1, điểm ảnh được chắn sáng P2, và các điểm ảnh giả P3 thuộc về đường điểm ảnh L nhất định được ghép nối với một đường điều khiển TGL, được ghép nối với một đường điều khiển RSTL, và được ghép nối với một đường điều khiển SELL. Trong ví dụ này, một đường điểm ảnh L bao gồm mười một điểm ảnh giả P3 (các điểm ảnh giả từ P3[10] đến P3[0]) trong vùng điểm ảnh giả R31. Mỗi trong số các điểm ảnh giả từ P3[10] đến P3[0] này là điểm ảnh giả P3A (Fig.3A) hoặc điểm ảnh giả P3B (Fig.3B).

[0044] Fig.5 minh họa sự sắp xếp của các điểm ảnh giả P3A và P3B trong vùng điểm ảnh giả R31. Trên Fig.5, "0" biểu diễn điểm ảnh giả P3A, và "1" biểu diễn điểm ảnh giả P3B. Ví dụ, đường điểm ảnh thứ 0 L[0] có "00000000000" như sự sắp xếp của các điểm ảnh giả P3. Nghĩa là, tất cả mười một điểm ảnh giả từ P3[10] đến P3[0] là các điểm ảnh giả P3A. Đường điểm ảnh thứ nhất L[1] có "00000000001" như sự sắp xếp của các điểm ảnh giả P3. Nghĩa là, điểm ảnh giả P3[0] là điểm ảnh giả P3B, và các điểm ảnh giả khác từ P3[10] đến P3[1] là các điểm ảnh giả P3A. Đường điểm ảnh thứ hai L[2] có "00000000010" như sự sắp xếp của các điểm ảnh giả P3. Nghĩa là, điểm ảnh giả P3[1] là điểm ảnh giả P3B, và các điểm ảnh giả khác từ P3[10] đến P3[2] và P3[0] là các điểm ảnh giả P3A. Theo cách này, sự sắp xếp của các điểm ảnh giả P3 được thiết đặt để phân biệt giữa các đường điểm ảnh L. Đặc biệt trong ví dụ này, sự sắp xếp của các điểm ảnh giả P3 là sự sắp xếp tương ứng với số thứ tự của đường điểm ảnh L được biểu diễn dưới dạng số nhị phân. Trong ví dụ này, mười một điểm ảnh giả P3 được bố trí, và do vậy có thể biểu diễn các số đếm tương ứng of 2048 đường điểm ảnh L. Nghĩa là, sự sắp xếp của mười một điểm ảnh giả P3 có chức năng như thông tin nhận dạng đường INFL để nhận dạng đường điểm ảnh L.

[0045] Cần lưu ý rằng vùng điểm ảnh giả R31 đã được mô tả trên Fig.4 và

Fig.5, nhưng tương tự áp dụng tới vùng điểm ảnh giả R32. Nghĩa là, một đường điểm ảnh L bao gồm mười một điểm ảnh giả P3 trong vùng điểm ảnh giả R32. Mỗi trong số các điểm ảnh giả P3 này là điểm ảnh giả P3A hoặc điểm ảnh giả P3B. Tương tự với Fig.5, sự sắp xếp của các điểm ảnh giả P3 trong vùng điểm ảnh giả R32 biểu diễn số đếm của đường điểm ảnh L được biểu diễn dưới dạng số nhị phân. Nghĩa là, sự sắp xếp của mười một điểm ảnh giả P3 trong vùng điểm ảnh giả R32 là giống như sự sắp xếp của mười một điểm ảnh giả P3 trong vùng điểm ảnh giả R31.

[0046] Hai bộ phận quét 20L và 20R (Fig.1) đều lần lượt dẫn động các điểm ảnh P1, các điểm ảnh được chấn sáng P2, và các điểm ảnh giả P3 trong mạng điểm ảnh 10 trong các bộ phận của các đường điểm ảnh L dựa trên chỉ dẫn từ bộ điều khiển 40. Bộ phận quét 20L bao gồm bộ giải mã địa chỉ 21L, bộ phận logic 22L, và bộ phận dẫn động 23L. Bộ phận quét 20R một cách tương tự bao gồm bộ giải mã địa chỉ 21R, bộ phận logic 22R, và bộ phận dẫn động 23R.

[0047] Bộ giải mã địa chỉ 21L lựa chọn đường điểm ảnh L trong mạng điểm ảnh 10 dựa trên tín hiệu địa chỉ ADR được cấp từ bộ điều khiển 40. Đường điểm ảnh L tương ứng với địa chỉ được chỉ báo bởi tín hiệu địa chỉ ADR. Bộ phận logic 22L tạo ra các tín hiệu STG1, SRST1, và SSEL1 tương ứng với các đường điểm ảnh tương ứng L dựa trên chỉ dẫn từ bộ giải mã địa chỉ 21L. Bộ phận dẫn động 23L tạo ra các tín hiệu điều khiển STG, SRST, và SSEL tương ứng với các đường điểm ảnh tương ứng L dựa trên các tín hiệu STG1, SRST1, và SSEL1 tương ứng với các đường điểm ảnh tương ứng L. Tương tự áp dụng tới bộ giải mã địa chỉ 21R, bộ phận logic 22R, và bộ phận dẫn động 23R. Tín hiệu địa chỉ ADR được cấp tới bộ giải mã địa chỉ 21R là giống như tín hiệu địa chỉ ADR được cấp tới bộ giải mã địa chỉ 21L. Các bộ giải mã địa chỉ 21L và 21R do đó lựa chọn đường điểm ảnh L tương tự dựa trên tín hiệu địa chỉ ADR. Điều này khiến các bộ phận quét 20L và 20R lần lượt dẫn động các điểm ảnh P1, các điểm ảnh được chấn sáng P2, và các điểm ảnh giả P3 trong mạng điểm ảnh 10 từ cả hai phía trái và phải của mạng điểm ảnh 10 trong các bộ phận của các đường điểm ảnh L.

[0048] Bộ phận đọc ra 30 thực hiện sự chuyển đổi AD dựa trên tín hiệu

SIG được cấp từ mạng điểm ảnh 10 thông qua đường tín hiệu SGL, nhờ đó tạo ra tín hiệu hình ảnh DATA0 (dữ liệu 0).

[0049] Fig.6 minh họa ví dụ cấu hình của bộ phận đọc ra 30. Cần lưu ý rằng bộ điều khiển 40 cũng được thể hiện trên Fig.6 cùng với bộ phận đọc ra 30. Bộ phận đọc ra 30 bao gồm bộ điều khiển đọc ra 31, bộ tạo tín hiệu tham chiếu 32, các bộ chuyển đổi AD (Analog to Digital – tương tự thành số) ADC (các bộ chuyển đổi AD ADC[0], ADC[1], ADC[2], ...), các chuyển mạch SW (các chuyển mạch SW[0], SW[1], SW[2], ...), và đường dây dẫn kênh truyền 100.

[0050] Bộ điều khiển đọc ra 31 điều khiển thao tác đọc ra của bộ phận đọc ra 30 dựa trên chỉ dẫn từ bộ điều khiển 40. Cụ thể là, bộ điều khiển đọc ra 31 cấp tín hiệu điều khiển tới bộ tạo tín hiệu tham chiếu 32, nhờ đó khiến bộ tạo tín hiệu tham chiếu 32 tạo ra tín hiệu tham chiếu REF (được mô tả dưới đây). Ngoài ra, bộ điều khiển đọc ra 31 cấp tín hiệu đồng hồ CLK và tín hiệu điều khiển CC tới các bộ chuyển đổi AD ADC, nhờ đó điều khiển các thao tác chuyển đổi AD của các bộ chuyển đổi AD ADC.

[0051] Bộ tạo tín hiệu tham chiếu 32 tạo ra tín hiệu tham chiếu REF. Tín hiệu tham chiếu REF có dạng sóng răng cưa (ramp) trong đó mức điện áp được giảm dần theo thời gian trôi qua trong chu kỳ pha P TP và chu kỳ pha D TD. Sau đó, bộ tạo tín hiệu tham chiếu 32 cấp tín hiệu tham chiếu REF được tạo ra tới các bộ chuyển đổi AD ADC.

[0052] Các bộ chuyển đổi AD ADC đều thực hiện sự chuyển đổi AD dựa trên tín hiệu SIG được cấp từ mạng điểm ảnh 10 để chuyển đổi điện áp của tín hiệu SIG thành mã dạng số CODE. Các bộ chuyển đổi AD ADC được bố trí kết hợp với các đường tín hiệu SGL. Cụ thể là, bộ chuyển đổi AD thứ 0 ADC[0] được bố trí kết hợp với đường tín hiệu thứ 0 SGL[0], bộ chuyển đổi AD thứ nhất ADC[1] được bố trí kết hợp với đường tín hiệu thứ nhất SGL[1], và bộ chuyển đổi AD thứ hai ADC[2] được bố trí kết hợp với đường tín hiệu thứ hai SGL[2].

[0053] Các bộ chuyển đổi AD ADC đều bao gồm các tụ điện 33 và 34, nguồn dòng điện 35, bộ so sánh 36, bộ đếm 37, và mạch chốt 38. Tụ điện 33 có một đầu được cấp tín hiệu tham chiếu REF và đầu khác được ghép nối với cực đầu vào dương của bộ so sánh 36. Tụ điện 34 có một đầu được ghép nối với

đường tín hiệu SGL và đầu khác được ghép nối với cực đầu vào âm của bộ so sánh 36. Nguồn dòng điện 35 cho phép dòng điện có trị số dòng điện định trước chảy từ đường tín hiệu SGL to đất. Bộ so sánh 36 so sánh điện áp đầu vào ở cực đầu vào dương và điện áp đầu vào ở cực đầu vào âm, và đưa ra kết quả của sự so sánh là tín hiệu CMP. Bộ so sánh 36 có cực đầu vào dương được cấp tín hiệu tham chiếu REF thông qua tụ điện 33, và cực đầu vào âm được cấp tín hiệu SIG thông qua tụ điện 34. Bộ so sánh 36 này cũng có chức năng thực hiện việc điều chỉnh không mà khiến cực đầu vào dương và cực đầu vào âm được ghép nối điện trong chu kỳ định trước trước khi chu kỳ pha P TP. Bộ đếm 37 thực hiện thao tác đếm dựa trên tín hiệu CMP được cấp từ bộ so sánh 36, và tín hiệu đồng hồ CLK và tín hiệu điều khiển CC được cấp từ bộ điều khiển đọc ra 31. Mạch chốt 38 giữ lại trị số đếm CNT dưới dạng mã dạng số CODE. Trị số đếm CNT được thu nhận bởi bộ đếm 37. Mã dạng số CODE có các bit.

[0054] Các chuyển mạch SW đều cấp cho đường dây dẫn kênh truyền 100 mã dạng số CODE được đưa ra từ bộ chuyển đổi AD ADC dựa trên tín hiệu điều khiển SSW được cấp từ bộ điều khiển 50. Các chuyển mạch SW được bố trí kết hợp với các bộ chuyển đổi AD ADC. Cụ thể là, chuyển mạch thứ 0 SW[0] được bố trí kết hợp với bộ chuyển đổi AD thứ 0 ADC[0], chuyển mạch thứ nhất SW[1] được bố trí kết hợp với bộ chuyển đổi AD thứ nhất ADC[1], và chuyển mạch thứ hai SW[2] được bố trí kết hợp với bộ chuyển đổi AD thứ hai ADC[2].

[0055] Các chuyển mạch SW đều bao gồm số lượng các tranzito giống như số lượng của các bit của mã dạng số CODE trong ví dụ này. Các tranzito này được điều khiển được bật và tắt dựa trên các bit tương ứng của các tín hiệu điều khiển SSW (các tín hiệu điều khiển SSW[0], SSW[1], SSW[2], ...) được cấp từ bộ điều khiển 40. Cụ thể là, ví dụ, bật các tranzito tương ứng dựa trên tín hiệu điều khiển SSW[0] khiến chuyển mạch thứ 0 SW[0] cấp mã dạng số CODE được đưa ra từ bộ chuyển đổi AD thứ 0 ADC[0] tới đường dây dẫn kênh truyền 100. Một cách tương tự, ví dụ, bật các tranzito tương ứng dựa trên tín hiệu điều khiển SSW[1] khiến chuyển mạch thứ nhất SW[1] cấp mã dạng số CODE được đưa ra từ bộ chuyển đổi AD thứ nhất ADC[1] tới đường dây dẫn kênh truyền 100. Tương tự áp dụng tới các chuyển mạch SW khác.

[0056] Đường dây dẫn kênh truyền 100 bao gồm các đường dây dẫn, và truyền các mã dạng số CODE được đưa ra từ các bộ chuyển đổi AD ADC. Bộ phận đọc ra 30 sử dụng đường dây dẫn kênh truyền 100 này để lần lượt chuyển các mã dạng số CODE được cấp từ các bộ chuyển đổi AD ADC tới bộ điều khiển 40 dưới dạng các tín hiệu hình ảnh DATA0 (thao tác chuyển dữ liệu).

[0057] Bộ điều khiển 40 (Fig.1) cấp cho các bộ phận quét 20L và 20R và bộ phận đọc ra 30 các tín hiệu điều khiển để điều khiển hoạt động của thiết bị tạo ảnh 1. Bộ điều khiển 40 bao gồm bộ phận tạo địa chỉ 41, bộ phận tạo điện áp 42, bộ phận quét cột 43, bộ phận xử lý hình ảnh 44, và bộ phận xử lý chân đoán 45.

[0058] Bộ phận tạo địa chỉ 41 xác định đường điểm ảnh L được dẫn động trong mạng điểm ảnh 10, và tạo ra tín hiệu địa chỉ ADR chỉ báo địa chỉ tương ứng với đường điểm ảnh L. Bộ phận tạo địa chỉ 41 sau đó cấp tín hiệu địa chỉ ADR được tạo ra tới bộ giải mã địa chỉ 21L của bộ phận quét 20L và bộ giải mã địa chỉ 21R của bộ phận quét 20R.

[0059] Bộ phận tạo điện áp 42 tạo ra tín hiệu điện áp SVR và điện áp nguồn cấp VDD. Tín hiệu điện áp SVR là tín hiệu thay đổi giữa điện áp định trước VR và điện áp nguồn cấp VDD. Tín hiệu điện áp SVR được thiết đặt ở điện áp nguồn cấp VDD trong chu kỳ trong đó các tranzito TG và RST đều được bật, và được thiết đặt ở điện áp VR trong chu kỳ pha D TD. Bộ phận tạo điện áp 42 sau đó cấp tín hiệu điện áp SVR được tạo ra tới các đường cấp điện áp VL0 trong mạng điểm ảnh 10, và cấp điện áp nguồn cấp VDD được tạo ra tới các đường công suất PL trong mạng điểm ảnh 10.

[0060] Bộ phận quét cột 43 xác định bộ chuyển đổi AD ADC được trải qua thao tác chuyển dữ liệu trong bộ phận đọc ra 30, và tạo ra tín hiệu điều khiển SSW dựa trên kết quả của việc xác định. Bộ phận quét cột 43 sau đó cấp tín hiệu điều khiển SSW được tạo ra tới các chuyển mạch SW của bộ phận đọc ra 30.

[0061] Bộ phận xử lý hình ảnh 44 thực hiện việc xử lý hình ảnh định trước trên hình ảnh được chỉ báo bởi tín hiệu hình ảnh DATA0. Các ví dụ về việc xử lý hình ảnh định trước bao gồm quy trình hiệu chỉnh dòng điện tối để trừ đi phần tham gia của dòng điện tối của điốt quang PD từ mã dạng số CODE được bao

gồm trong tín hiệu hình ảnh DATA0. Cụ thể là, bộ phận xử lý hình ảnh 44 hiệu chỉnh mã dạng số CODE đối với điểm ảnh P1 dựa trên mã dạng số CODE đối với điểm ảnh được chấn sáng P2, nhờ đó thực hiện quy trình hiệu chỉnh dòng điện tối. Bộ phận xử lý hình ảnh 44 thực hiện việc xử lý hình ảnh định trước như vậy để đưa ra tín hiệu hình ảnh DATA chỉ báo hình ảnh mà đã được trải qua quy trình xử lý hình ảnh.

[0062] Bộ phận xử lý chẩn đoán 45 thực hiện quy trình chẩn đoán dựa trên tín hiệu địa chỉ ADR và tín hiệu hình ảnh DATA0. Cụ thể là, bộ phận xử lý chẩn đoán 45 thu nhận thông tin nhận dạng đường INFL dựa trên mã dạng số CODE đối với điểm ảnh giả P3 được bao gồm trong tín hiệu hình ảnh DATA0, và so sánh địa chỉ được chỉ báo bởi tín hiệu địa chỉ ADR và thông tin nhận dạng đường INFL này để chẩn đoán xem thiết bị tạo ảnh 1 có thực hiện thao tác mong muốn hay không. Bộ phận xử lý chẩn đoán 45 sau đó đưa ra kết quả (kết quả chẩn đoán RES) của quy trình chẩn đoán.

[0063] Tiếp theo, ví dụ thực hiện của thiết bị tạo ảnh 1 được mô tả dựa vào một vài ví dụ.

[0064] Fig.7 minh họa ví dụ thực hiện E1 của thiết bị tạo ảnh 1. Trong ví dụ thực hiện E1 này, thiết bị tạo ảnh 1 được tạo nên như một chip bán dẫn 200. Mạng điểm ảnh 10 được bố trí quanh tâm của chip bán dẫn 200. Bộ phận quét 20L được bố trí ở phía trái của mạng điểm ảnh 10, và bộ phận quét 20R được bố trí ở phía phải của mạng điểm ảnh 10. Bộ phận đọc ra 30 và bộ phận quét cột 43 của bộ điều khiển 40 được bố trí bên dưới mạng điểm ảnh 10. Bên trên mạng điểm ảnh 10, bộ phận điều khiển 40A được tạo nên. Bộ phận điều khiển 40A này tương ứng với các mạch khác với bộ phận quét cột 43 của bộ điều khiển 40.

[0065] Theo cấu hình này, bộ phận tạo địa chỉ 41 trong bộ phận điều khiển 40A cấp tín hiệu địa chỉ ADR tới các bộ phận quét 20L và 20R. Các bộ phận quét 20L và 20R cấp các tín hiệu điều khiển STG, SRST, và SSEL tới mạng điểm ảnh 10. Bộ phận tạo điện áp 42 trong bộ phận điều khiển 40A cấp tín hiệu điện áp SVR và điện áp nguồn cấp VDD tới mạng điểm ảnh 10. Mạng điểm ảnh 10 cấp tín hiệu SIG tới bộ phận đọc ra 30. Bộ phận đọc ra 30 cấp tín hiệu hình ảnh DATA0 tới bộ phận xử lý hình ảnh 44 và bộ phận xử lý chẩn đoán 45 trong

bộ phận điều khiển 40A. Thiết bị tạo ảnh 1 thực hiện quy trình chẩn đoán. Điều này cho phép thiết bị tạo ảnh 1 phát hiện, ví dụ, sự sai sót hoạt động của mỗi mạch, hoặc sự sai sót kết nối chẳng hạn như mạch hở hoặc ngắn mạch của các đường dây dẫn khác nhau trong chip bán dẫn 200.

[0066] Fig.8 minh họa ví dụ thực hiện khác E2 của thiết bị tạo ảnh 1. Trong ví dụ thực hiện E2 này, thiết bị tạo ảnh 1 được tạo nên như hai chip bán dẫn 201 và 202.

[0067] Trong ví dụ này, mạng điểm ảnh 10 được tạo nên trong chip bán dẫn 201. Nghĩa là, các điểm ảnh P1, các điểm ảnh được chấn sáng P2, các điểm ảnh giả P3, các đường điều khiển TGL, RSTL, và SELL, đường công suất PL, đường cấp điện áp VL0, và đường tín hiệu SGL được tạo nên trong chip bán dẫn 201. Ngoài ra, các vùng điện cực 201A, 201B, và 201C được bố trí trong chip bán dẫn 201. Vùng điện cực 201A được bố trí gần sát với phía trái của chip bán dẫn 201, vùng điện cực 201B được bố trí gần sát với phía phải của chip bán dẫn 201, và vùng điện cực 201C được bố trí gần sát với phía dưới của chip bán dẫn 201. Các điện cực được tạo nên trong vùng điện cực 201A, và các điện cực này, ví dụ, được ghép nối với các đường điều khiển TGL, RSTL, và SELL, đường công suất PL, và đường cấp điện áp VL0 trong mạng điểm ảnh 10 thông qua lỗ xuyên chẳng hạn như TCV (Through Chip Via – kết nối xuyên qua chip). Các điện cực được tạo nên trong vùng điện cực 201B, và các điện cực này, ví dụ, được ghép nối với các đường điều khiển TGL, RSTL, và SELL, đường công suất PL, và đường cấp điện áp VL0 trong mạng điểm ảnh 10 thông qua lỗ xuyên chẳng hạn như TCV. Các điện cực được tạo nên trong vùng điện cực 201B, và các điện cực này được ghép nối với, ví dụ, các đường tín hiệu SGL trong mạng điểm ảnh 10 thông qua lỗ xuyên chẳng hạn như TCV.

[0068] Trong ví dụ này, các bộ phận quét 20L và 20R, bộ phận điều khiển 40A, bộ phận quét cột 43, và bộ phận đọc ra 30 được tạo nên trong chip bán dẫn 202. Bộ phận điều khiển 40A, bộ phận quét cột 43, và bộ phận đọc ra 30 được bố trí quanh tâm của chip bán dẫn 202. Bộ phận quét 20L được bố trí ở bên trái của bộ phận điều khiển 40A, bộ phận quét cột 43, và bộ phận đọc ra 30, và bộ phận quét 20R được bố trí ở phía phải của bộ phận điều khiển 40A, bộ phận quét

cột 43, và bộ phận đọc ra 30. Ngoài ra, các vùng điện cực 202A, 202B, và 202C được bố trí trong chip bán dẫn 202. Vùng điện cực 202A được bố trí gần sát với phía trái của chip bán dẫn 202 là liền sát với bộ phận quét 20L, và vùng điện cực 202B được bố trí gần sát với phía phải của chip bán dẫn 202 là liền sát với bộ phận quét 20R. Vùng điện cực 202C được bố trí gần sát với phía dưới của chip bán dẫn 202 là liền sát với bộ phận đọc ra 30. Các điện cực được tạo nên trong vùng điện cực 202A, và các điện cực này được ghép nối với, ví dụ, bộ phận quét 20L, và bộ phận tạo điện áp 42 trong bộ phận điều khiển 40A thông qua lỗ xuyên chẳng hạn như TCV. Các điện cực được tạo nên trong vùng điện cực 202B, và các điện cực này được ghép nối với, ví dụ, bộ phận quét 20R, và bộ phận tạo điện áp 42 trong bộ phận điều khiển 40A thông qua lỗ xuyên chẳng hạn như TCV. Các điện cực được tạo nên trong vùng điện cực 202C, và các điện cực này được ghép nối với, ví dụ, bộ phận đọc ra 30 thông qua lỗ xuyên chẳng hạn như TCV.

[0069] Trong ví dụ thực hiện E2 này, chip bán dẫn 201 và chip bán dẫn 202 được liên kết với nhau. Điều này ghép nối điện các điện cực trong vùng điện cực 201A của chip bán dẫn 201 tới các điện cực trong vùng điện cực 202A của chip bán dẫn 202, ghép nối điện các điện cực trong vùng điện cực 201B của chip bán dẫn 201 tới các điện cực trong vùng điện cực 202B của chip bán dẫn 202, và ghép nối điện các điện cực trong vùng điện cực 201C của chip bán dẫn 201 tới các điện cực trong vùng điện cực 202C của chip bán dẫn 202.

[0070] Theo cấu hình này, bộ phận tạo địa chỉ 41 trong bộ phận điều khiển 40A của chip bán dẫn 202 cấp tín hiệu địa chỉ ADR tới các bộ phận quét 20L và 20R. Các bộ phận quét 20L và 20R của chip bán dẫn 202 cấp các tín hiệu điều khiển STG, SRST, và SSEL tới mạng điểm ảnh 10 của chip bán dẫn 201 thông qua các điện cực trong các vùng điện cực 201A và 202A tương ứng và các điện cực trong các vùng điện cực 201B và 202B tương ứng. Bộ phận tạo điện áp 42 trong bộ phận điều khiển 40A của chip bán dẫn 202 cấp tín hiệu điện áp SVR và điện áp nguồn cấp VDD tới mạng điểm ảnh 10 của chip bán dẫn 201 thông qua các điện cực trong các vùng điện cực 201A và 202A tương ứng và các điện cực trong các vùng điện cực 201B và 202B tương ứng. Mạng điểm ảnh 10 của chip

bán dẫn 201 cấp các tín hiệu SIG tới bộ phận đọc ra 30 của chip bán dẫn 202 thông qua các điện cực trong các vùng điện cực 201C và 201C tương ứng. Trong chip bán dẫn 202, bộ phận đọc ra 30 cấp tín hiệu hình ảnh DATA0 tới bộ phận xử lý hình ảnh 44 và bộ phận xử lý chẩn đoán 45 trong bộ phận điều khiển 40A. Thiết bị tạo ảnh 1 thực hiện quy trình chẩn đoán. Điều này cho phép thiết bị tạo ảnh 1 phát hiện, ví dụ, sự sai sót hoạt động của mỗi mạch, sự sai sót kết nối chẳng hạn như mạch hở hoặc ngắn mạch của các đường dây dẫn khác nhau ở mỗi trong số các chip bán dẫn 201 và 202, hoặc lỗi kết nối giữa chip bán dẫn 201 và chip bán dẫn 202.

[0071] Ngoài ra, việc bố trí mạng điểm ảnh 10 chủ yếu trong chip bán dẫn 201 theo cách này khiến có thể sản xuất chip bán dẫn 201 nhờ sử dụng quy trình sản xuất bán dẫn cụ thể tới các điểm ảnh. Nghĩa là, chip bán dẫn 201 không bao gồm tranzito mà là mạng điểm ảnh 10; do đó, ví dụ, ngay cả trong trường hợp ở đó quy trình tôi ở 1000 độ C được thực hiện, các mạch khác với mạng điểm ảnh 10 không bị ảnh hưởng. Do đó, trong quá trình sản xuất của chip bán dẫn 201, có thể đưa vào, ví dụ, việc xử lý nhiệt độ cao đối với các biện pháp chống lại các vết trắng, và kết quả là, có thể cải thiện các đặc tính của thiết bị tạo ảnh 1.

[0072] Ở đây, cực T1 tương ứng với ví dụ cụ thể của "cực thứ nhất" trong sáng chế. Cực T2 tương ứng với ví dụ cụ thể của "cực thứ hai" trong sáng chế. Cực T3 tương ứng với ví dụ cụ thể của "cực thứ ba" trong sáng chế. Khuếch tán phù động FD tương ứng với ví dụ cụ thể của "bộ phận tích lũy" trong sáng chế. Tranzito TG tương ứng với ví dụ cụ thể của "tranzito thứ nhất" trong sáng chế. Tranzito RST tương ứng với ví dụ cụ thể của "tranzito thứ hai" trong sáng chế. Các tranzito AMP và SEL tương ứng với các ví dụ cụ thể của "bộ phận đầu ra" trong sáng chế. Mạch điểm ảnh CKT của điểm ảnh giả P3B tương ứng với ví dụ cụ thể của "mạch điểm ảnh thứ nhất" trong sáng chế. Mạch điểm ảnh CKT của điểm ảnh giả P3A tương ứng với ví dụ cụ thể của "mạch điểm ảnh thứ hai" trong sáng chế. Mạch điểm ảnh CKT của điểm ảnh P1 tương ứng với ví dụ cụ thể của "mạch điểm ảnh thứ ba" trong sáng chế. Mạch điểm ảnh CKT của điểm ảnh giả P3C tương ứng với ví dụ cụ thể của "mạch điểm ảnh thứ tư" trong sáng chế. Mạch điểm ảnh CKT của điểm ảnh được chẩn sáng P2 tương ứng với ví dụ cụ

thể của “mạch điểm ảnh thứ năm” trong sáng chế. Mạch điểm ảnh CKT của điểm ảnh giả P3E tương ứng với ví dụ cụ thể của “mạch điểm ảnh thứ sáu” trong sáng chế. Các mạch điểm ảnh CKT tương ứng của điểm ảnh giả P3A và điểm ảnh giả P3B có trong vùng điểm ảnh giả R32 tương ứng với các ví dụ cụ thể của “mạch điểm ảnh thứ bảy” và “mạch điểm ảnh thứ tám” trong sáng chế. Các đường điều khiển TGL tương ứng với các ví dụ cụ thể của “đường điều khiển thứ nhất” và “đường điều khiển thứ ba” trong sáng chế. Các đường điều khiển RSTL tương ứng với các ví dụ cụ thể của “đường điều khiển thứ hai” và “đường điều khiển thứ tư” trong sáng chế. Đường cấp điện áp VL0 tương ứng với ví dụ cụ thể của “đường cấp điện áp thứ nhất” trong sáng chế. Đường công suất PL tương ứng với ví dụ cụ thể của “đường cấp điện áp thứ hai” trong sáng chế. Đường cấp điện áp VL2 tương ứng với ví dụ cụ thể của “đường cấp điện áp thứ ba” trong sáng chế. Điốt quang PD tương ứng với ví dụ cụ thể của “phần tử thu ánh sáng thứ nhất” trong sáng chế. Các bộ phận quét 20L và 20R tương ứng với các ví dụ cụ thể của “bộ phận dẫn động” trong sáng chế. Bộ phận quét 20L tương ứng với ví dụ cụ thể của “bộ phận dẫn động thứ nhất” trong sáng chế, và bộ phận quét 20R tương ứng với ví dụ cụ thể của “bộ phận dẫn động thứ hai” trong sáng chế. Bộ phận chẩn đoán 49 tương ứng với ví dụ cụ thể của “bộ phận chẩn đoán” trong sáng chế. Các bộ chuyển đổi AD tương ứng với các ví dụ cụ thể của “mạch chuyển đổi” trong sáng chế. Bộ phận xử lý chẩn đoán 45 tương ứng với ví dụ cụ thể của “mạch chẩn đoán” trong sáng chế. Bộ phận tạo điện áp 42 tương ứng với ví dụ cụ thể của “bộ phận cấp điện áp” trong sáng chế. Tín hiệu điện áp SVR tương ứng với ví dụ cụ thể của “tín hiệu điện áp thứ nhất” trong sáng chế. Vùng điểm ảnh giả R31 tương ứng với ví dụ cụ thể của “vùng thứ nhất” trong sáng chế. Vùng điểm ảnh thông thường R1 tương ứng với ví dụ cụ thể của “vùng thứ hai” trong sáng chế. Vùng điểm ảnh giả R32 tương ứng với ví dụ cụ thể của “vùng thứ ba” trong sáng chế.

[Các thao tác và các hoạt động]

[0073] Tiếp theo, các thao tác và các hoạt động của thiết bị tạo ảnh 1 theo phương án hiện tại được mô tả.

(Khái quát về toàn bộ thao tác)

[0074] Thứ nhất, khái quát về toàn bộ thao tác của thiết bị tạo ảnh 1 được mô tả dựa vào Fig.1. Bộ phận tạo địa chỉ 41 của bộ điều khiển 40 xác định đường điểm ảnh L được dẫn động trong mạng điểm ảnh 10, và tạo ra tín hiệu địa chỉ ADR chỉ báo địa chỉ tương ứng với đường điểm ảnh L. Hai bộ phận quét 20L và 20R đều lần lượt dẫn động các điểm ảnh P1, các điểm ảnh được chấn sáng P2, và các điểm ảnh giả P3 trong mạng điểm ảnh 10 trong các bộ phận của các đường điểm ảnh L dựa trên chỉ dẫn từ bộ điều khiển 40. Bộ phận tạo điện áp 42 của bộ điều khiển 40 tạo ra tín hiệu điện áp SVR và điện áp nguồn cấp VDD. Mạng điểm ảnh 10 cấp tín hiệu SIG tới bộ phận đọc ra 30. Bộ chuyển đổi AD ADC của bộ phận đọc ra 30 thực hiện sự chuyển đổi AD dựa trên tín hiệu SIG để tạo ra mã dạng số CODE. Bộ phận quét cột 43 của bộ điều khiển 40 xác định bộ chuyển đổi AD ADC được trải qua thao tác chuyển dữ liệu, và tạo ra tín hiệu điều khiển SSW dựa trên kết quả của việc xác định. Chuyển mạch SW của bộ phận đọc ra 30 cấp mã dạng số CODE được đưa ra từ các bộ chuyển đổi AD ADC tới đường dây dẫn kênh truyền 100 dựa trên tín hiệu điều khiển SSW này. Theo cách này, bộ phận đọc ra 30 tạo ra tín hiệu hình ảnh DATA0. Bộ phận xử lý hình ảnh 44 của bộ điều khiển 40 thực hiện việc xử lý hình ảnh định trước được chỉ báo bởi tín hiệu hình ảnh DATA0 để tạo ra tín hiệu hình ảnh DATA. Bộ phận xử lý chẩn đoán 45 của bộ điều khiển 40 thực hiện quy trình chẩn đoán dựa trên tín hiệu địa chỉ ADR và tín hiệu hình ảnh DATA0, và đưa ra kết quả chẩn đoán RES.

(Thao tác chi tiết)

[0075] Trong thiết bị tạo ảnh 1, các điểm ảnh P1 trong vùng điểm ảnh thông thường R1 đều tích lũy các điện tích phù hợp với lượng ánh sáng thu được, và đưa ra, dưới dạng tín hiệu SIG, điện áp điểm ảnh Vpix tương ứng với lượng ánh sáng thu được. Phần dưới đây mô tả chi tiết thao tác này.

[0076] Fig.9 minh họa ví dụ về thao tác quét các điểm ảnh P1 trong vùng điểm ảnh thông thường R1. Fig.10 minh họa ví dụ thao tác của thiết bị tạo ảnh 1. (A) minh họa dạng sóng của tín hiệu đồng bộ theo chiều ngang XHS. (B) đến (D) lần lượt minh họa các dạng sóng của các tín hiệu điều khiển SRST[0], STG[0], và SSEL[0] trong các đường điều khiển RSTL[0], TGL[0], và SELL[0]

đều tương ứng với đường điểm ảnh thứ 0 L[0]. (E) đến (G) lần lượt minh họa các dạng sóng của các tín hiệu điều khiển SRST[1], STG[1], và SSEL[1] trong các đường điều khiển RSTL[1], TGL[1], và SELL[1] đều tương ứng với đường điểm ảnh thứ nhất L[1]. (H) đến (J) lần lượt minh họa các dạng sóng của các tín hiệu điều khiển SRST[2], STG[2], và SSEL[2] trong các đường điều khiển RSTL[2], TGL[2], và SELL[2] đều tương ứng với đường điểm ảnh thứ hai L[2]. (K) minh họa dạng sóng của tín hiệu điện áp SVR.

[0077] Như được minh họa trên Fig.9, thiết bị tạo ảnh 1 thực hiện việc dẫn động bắt đầu tích lũy D1 trên các điểm ảnh P1 trong vùng điểm ảnh thông thường R1 theo thứ tự từ trên cùng theo hướng dọc trong chu kỳ từ thời điểm t0 đến thời điểm t1.

[0078] Cụ thể là, ví dụ, như được minh họa trên Fig.10, trong chu kỳ theo chiều ngang H bắt đầu ở thời điểm t21, bộ phận tạo điện áp 42 đầu tiên thay đổi điện áp của tín hiệu điện áp SVR từ điện áp VR tới điện áp nguồn cấp VDD ở thời điểm t21 (Fig.10(K)). Tiếp theo, các bộ phận quét 20L và 20R thay đổi điện áp của tín hiệu điều khiển SRST[0] từ mức thấp tới mức cao ở thời điểm t22 (Fig.10(B)), và thay đổi điện áp của tín hiệu điều khiển STG[0] từ mức thấp tới mức cao ở thời điểm t23 (Fig.10(C)). Thao tác này bật cả hai tranzito TG và RST trong điểm ảnh P1 thuộc về đường điểm ảnh thứ 0 L[0], và thiết đặt điện áp của khuếch tán phù động FD và điện áp của catôt của điôt quang PD ở điện áp nguồn cấp VDD. Các bộ phận quét 20L và 20R sau đó thay đổi điện áp của tín hiệu điều khiển STG[0] từ mức cao tới mức thấp ở thời điểm t24 (Fig.10(C)). Thao tác này tắt tranzito TG trong điểm ảnh P1 này, và khiến điôt quang PD tích lũy các điện tích phù hợp với lượng ánh sáng thu được. Theo cách này, chu kỳ tích lũy T10 bắt đầu trong điểm ảnh P1 này. Tiếp theo, bộ phận tạo điện áp 42 thay đổi điện áp của tín hiệu điện áp SVR từ điện áp nguồn cấp VDD tới điện áp VR ở thời điểm t25 (Fig.10(K)), và các bộ phận quét 20L và 20R thay đổi điện áp của tín hiệu điều khiển SRST[0] từ mức cao tới mức thấp ở thời điểm t26 (Fig.10(B)). Thao tác này tắt tranzito RST trong điểm ảnh P1 này.

[0079] Trong chu kỳ theo chiều ngang H bắt đầu ở thời điểm t21 này, điểm ảnh được chấn sáng P2 và điểm ảnh giả P3 thuộc về đường điểm ảnh thứ 0 L[0]

được dẫn động tương tự với điểm ảnh P1 thuộc về đường điểm ảnh L[0] này. Nghĩa là, điểm ảnh P1, điểm ảnh được chắn sáng P2, và điểm ảnh giả P3 thuộc về đường điểm ảnh L[0] được ghép nối với cùng đường điều khiển TGL, cùng đường điều khiển RSTL, và cùng đường điều khiển SELL, và nhờ đó được dẫn động một cách tương tự.

[0080] Các tranzito TG và RST đều được bật trong điểm ảnh được chắn sáng P2 thuộc về đường điểm ảnh L[0] này trong chu kỳ từ thời điểm t23 đến thời điểm t24, và điện áp của khuếch tán phù động FD và điện áp của catôt của điôt quang PD được thiết đặt ở điện áp nguồn cấp VDD. Ở thời điểm t24, tranzito TG sau đó được tắt, và điôt quang PD bắt đầu tích lũy các điện tích. Trong điểm ảnh được chắn sáng P2 này, ánh sáng được chặn lại không đi vào điôt quang PD, và điôt quang PD do đó bắt đầu tích lũy các điện tích được tạo ra bởi dòng điện tới.

[0081] Ngoài ra, điểm ảnh giả P3 thuộc về đường điểm ảnh L[0] này không bao gồm điôt quang PD, và hoạt động của điểm ảnh giả P3 do đó hơi khác với hoạt động của điểm ảnh P1 và điểm ảnh được chắn sáng P2. Trong điểm ảnh giả P3A, như được minh họa trên Fig.3A, cực nguồn của tranzito TG được ghép nối với đường công suất PL. Do đó, khi các tranzito TG và RST đều được bật trong chu kỳ từ thời điểm t23 đến thời điểm t24, điện áp của khuếch tán phù động FD được thiết đặt ở điện áp nguồn cấp VDD. Ngoài ra, trong điểm ảnh giả P3B, như được minh họa trên Fig.3B, cực nguồn của tranzito TG được ghép nối với đường cấp điện áp VL0. Do đó, khi các tranzito TG và RST đều được bật, điện áp của khuếch tán phù động FD được thiết đặt ở điện áp nguồn cấp VDD. Nghĩa là, như được minh họa trên Fig.10(K), điện áp của tín hiệu điện áp SVR trong đường cấp điện áp VL0 được thiết đặt ở điện áp nguồn cấp VDD trong chu kỳ từ thời điểm t23 đến thời điểm t24, và do vậy có thể thiết đặt điện áp của khuếch tán phù động FD ở điện áp nguồn cấp VDD trong khi làm giảm khả năng của dòng điện lớn chảy từ đường công suất PL tới đường cấp điện áp VL0.

[0082] Một cách tương tự, trong chu kỳ theo chiều ngang H bắt đầu ở thời điểm t27, điểm ảnh P1 thuộc về đường điểm ảnh thứ nhất L[1] bắt đầu tích lũy các điện tích phù hợp với lượng ánh sáng thu được. Trong chu kỳ theo chiều

ngang H bắt đầu ở thời điểm t28, điểm ảnh P1 thuộc về đường điểm ảnh thứ hai L[2] bắt đầu tích lũy các điện tích phù hợp với lượng ánh sáng thu được.

[0083] Thiết bị tạo ảnh 1 thực hiện việc dẫn động bắt đầu tích lũy D1 theo cách này để lần lượt khiến các điểm ảnh P1 bắt đầu tích lũy các điện tích. Sau đó, trong các điểm ảnh P1 tương ứng, các điện tích được tích lũy trong chu kỳ tích lũy T10 trước khi việc dẫn động đọc ra D2 được thực hiện.

[0084] Như được minh họa trên Fig.9, thiết bị tạo ảnh 1 sau đó thực hiện việc dẫn động đọc ra D1 trên các điểm ảnh P1 trong vùng điểm ảnh thông thường R1 theo thứ tự từ trên cùng theo hướng dọc trong chu kỳ từ thời điểm t10 đến thời điểm t11.

[0085] Cụ thể là, ví dụ, như được minh họa trên Fig.10, trong chu kỳ theo chiều ngang H bắt đầu ở thời điểm t31, bộ phận tạo điện áp 42 đầu tiên thay đổi điện áp của tín hiệu điện áp SVR từ điện áp VR tới điện áp nguồn cấp VDD ở thời điểm t31 (Fig.10(K)). Tiếp theo, các bộ phận quét 20L và 20R sau đó thay đổi điện áp của tín hiệu điều khiển SSEL[0] từ mức thấp tới mức cao ở thời điểm t32 (Fig.10(D)). Thao tác này bật tranzito SEL trong điểm ảnh P1 thuộc về đường điểm ảnh thứ 0 L[0], và ghép nối điện điểm ảnh P1 này tới bộ phận đọc ra 30. Tiếp theo, các bộ phận quét 20L và 20R thiết đặt điện áp của tín hiệu điều khiển SRST[0] ở mức cao trong chu kỳ từ thời điểm t33 đến thời điểm t34 (Fig.10(B)). Do đó, trong điểm ảnh P1 này, tranzito RST được bật. Khuếch tán phù động FD1 được cấp điện áp nguồn cấp VDD, và điện áp của khuếch tán phù động FD được thiết đặt lại (thao tác thiết đặt lại). Trong chu kỳ pha P TP sau thời điểm t34 này, điểm ảnh P1 này sau đó đưa ra điện áp thiết đặt lại Vreset dưới dạng tín hiệu SIG. Điện áp thiết đặt lại Vreset tương ứng với điện áp của khuếch tán phù động FD trong chu kỳ pha P TP. Ngoài ra, bộ phận tạo điện áp 42 thay đổi điện áp của tín hiệu điện áp SVR từ điện áp nguồn cấp VDD tới điện áp VR (Fig.10(K)). Tiếp theo, các bộ phận quét 20L và 20R thiết đặt điện áp của tín hiệu điều khiển STG[0] ở mức cao từ thời điểm t35 đến thời điểm t36 (Fig.10(C)). Do đó, trong điểm ảnh P1 này, tranzito TG được bật. Các điện tích được tạo ra trong điôt quang PD được chuyển tới khuếch tán phù động FD (hoạt động chuyển điện tích). Theo cách này, chu kỳ tích lũy T10 kết thúc trong điểm

ảnh P1 này. Trong chu kỳ pha D TD sau thời điểm t36 này, điểm ảnh P1 này sau đó đưa ra điện áp điểm ảnh Vpix dưới dạng tín hiệu SIG. Điện áp điểm ảnh Vpix tương ứng với điện áp của khuếch tán phù động FD trong chu kỳ pha P TP. Sau đó, các bộ phận quét 20L và 20R sau đó thay đổi điện áp của tín hiệu điều khiển SSEL[0] từ mức cao tới mức thấp (Fig.10(D)). Do đó, trong điểm ảnh P1 này, tranzito SEL được tắt. Điểm ảnh P1 không được ghép nối điện từ bộ phận đọc ra 30. Bộ phận đọc ra 30 thực hiện sự chuyển đổi AD dựa trên tín hiệu SIG này (điện áp thiết đặt lại Vreset và điện áp điểm ảnh Vpix), nhờ đó tạo ra mã dạng số CODE.

[0086] Trong chu kỳ theo chiều ngang H bắt đầu ở thời điểm t31 này, điểm ảnh được chắn sáng P2 và điểm ảnh giả P3 thuộc về đường điểm ảnh thứ 0 L[0] được dẫn động tương tự với điểm ảnh P1 thuộc về đường điểm ảnh L[0] này.

[0087] Điểm ảnh được chắn sáng P2 thuộc về đường điểm ảnh L[0] này đưa ra điện áp thiết đặt lại Vreset dưới dạng tín hiệu SIG trong chu kỳ pha P TP, và đưa ra điện áp điểm ảnh Vpix dưới dạng tín hiệu SIG trong chu kỳ pha D TD. Trong điểm ảnh được chắn sáng P2 này, ánh sáng được chặn lại không đi vào điôt quang PD, và do đó điện áp điểm ảnh Vpix này là điện áp tương ứng với dòng điện tối.

[0088] Ngoài ra, điểm ảnh giả P3 thuộc về đường điểm ảnh L[0] này không bao gồm điôt quang PD, và hoạt động của điểm ảnh giả P3 do đó hơi khác với hoạt động của điểm ảnh P1 và điểm ảnh được chắn sáng P2. Như được minh họa trên Fig.3A, cực nguồn của tranzito TG của điểm ảnh giả P3A được ghép nối với đường công suất PL. Do đó, điểm ảnh giả P3A đưa ra điện áp thiết đặt lại Vreset dưới dạng tín hiệu SIG trong chu kỳ pha P TP, và đưa ra điện áp tương ứng với điện áp nguồn cấp VDD dưới dạng tín hiệu SIG trong chu kỳ pha D TD. Ngoài ra, như được minh họa trên Fig.3B, cực nguồn của tranzito TG của điểm ảnh giả P3B được ghép nối với đường cấp điện áp VL0. Do đó, điểm ảnh giả P3B đưa ra điện áp thiết đặt lại Vreset dưới dạng tín hiệu SIG trong chu kỳ pha P TP, và đưa ra điện áp tương ứng với điện áp VR dưới dạng tín hiệu SIG trong chu kỳ pha D TD.

[0089] Một cách tương tự, trong chu kỳ theo chiều ngang H bắt đầu ở thời

điểm t37, điểm ảnh P1 thuộc về đường điểm ảnh thứ nhất L[1] đưa ra tín hiệu SIG, và bộ phận đọc ra 30 thực hiện sự chuyển đổi AD dựa trên tín hiệu SIG này, nhờ đó tạo ra mã dạng số CODE. Ngoài ra, trong chu kỳ theo chiều ngang H bắt đầu ở thời điểm t38, điểm ảnh P1 thuộc về đường điểm ảnh thứ hai L[2] đưa ra tín hiệu SIG, và bộ phận đọc ra 30 thực hiện sự chuyển đổi AD dựa trên tín hiệu SIG này, nhờ đó tạo ra mã dạng số CODE.

[0090] Theo cách này, thiết bị tạo ảnh 1 thực hiện việc dẫn động đọc ra D2, nhờ đó lần lượt thực hiện sự chuyển đổi AD dựa trên các tín hiệu SIG (điện áp thiết đặt lại Vreset và điện áp điểm ảnh Vpix) được đưa ra từ các điểm ảnh P1 để tạo ra các mã dạng số CODE.

[0091] Thiết bị tạo ảnh 1 lặp lại việc dẫn động bắt đầu tích lũy D1 và việc dẫn động đọc ra D2 như vậy. Cụ thể là, như được minh họa trên Fig.9, thiết bị tạo ảnh 1 thực hiện việc dẫn động bắt đầu tích lũy D1 trong chu kỳ từ thời điểm t2 đến thời điểm t3, và thực hiện việc dẫn động đọc ra D2 trong chu kỳ từ thời điểm t12 đến thời điểm t13. Ngoài ra, thiết bị tạo ảnh 1 thực hiện việc dẫn động bắt đầu tích lũy D1 trong chu kỳ từ thời điểm t4 đến thời điểm t5, và thực hiện việc dẫn động đọc ra D2 trong chu kỳ từ thời điểm t14 đến thời điểm t15.

[0092] Tiếp theo, việc dẫn động đọc ra D2 được mô tả chi tiết.

[0093] Fig.11 minh họa ví dụ thao tác của việc dẫn động đọc ra D2 trong điểm ảnh P1 đáng quan tâm. (A) minh họa dạng sóng của tín hiệu đồng bộ theo chiều ngang XHS. (B) minh họa dạng sóng của tín hiệu điều khiển SRST. (C) minh họa dạng sóng của tín hiệu điều khiển STG. (D) minh họa dạng sóng của tín hiệu điều khiển SSEL. (E) minh họa dạng sóng của tín hiệu tham chiếu REF. (F) minh họa dạng sóng của tín hiệu SIG. (G) minh họa dạng sóng của tín hiệu CMP được đưa ra từ bộ so sánh 36 của bộ chuyển đổi AD ADC. (H) minh họa dạng sóng của tín hiệu đồng hồ CLK. (I) minh họa trị số đếm CNT của bộ đếm 37 của bộ chuyển đổi AD ADC. Ở đây, trên Fig.11(E) và (F), các dạng sóng của các tín hiệu tương ứng được lập biểu đồ trên cùng trục điện áp. Tín hiệu tham chiếu REF trên Fig.11(E) chỉ báo dạng sóng ở cực đầu vào dương của bộ so sánh 36, và tín hiệu SIG trên Fig.11(F) chỉ báo dạng sóng ở cực đầu vào âm của bộ so sánh 36.

[0094] Trong thiết bị tạo ảnh 1, trong chu kỳ theo chiều ngang (H) nhất định, thứ nhất, mỗi trong số các bộ phận quét 20L và 20R thực hiện thao tác thiết đặt lại trên điểm ảnh P1, và bộ chuyển đổi AD ADC thực hiện sự chuyển đổi AD dựa trên điện áp thiết đặt lại Vreset được đưa ra từ điểm ảnh P1 trong chu kỳ pha P TP tiếp theo. Sau đó, mỗi trong số các bộ phận quét 20L và 20R thực hiện hoạt động chuyển điện tích trên điểm ảnh P1, và bộ chuyển đổi AD ADC thực hiện sự chuyển đổi AD dựa trên điện áp điểm ảnh Vpix được đưa ra từ điểm ảnh P1 trong chu kỳ pha D TD. Phần dưới đây mô tả chi tiết thao tác này.

[0095] Thứ nhất, chu kỳ theo chiều ngang H bắt đầu ở thời điểm t41, và sau đó mỗi trong số các bộ phận quét 20L và 20R thay đổi điện áp của tín hiệu điều khiển SSEL từ mức thấp tới mức cao ở thời điểm t42 (Fig.11(D)). Thao tác này bật tranzito SEL trong điểm ảnh P1. Điểm ảnh P1 được ghép nối điện với đường tín hiệu SGL.

[0096] Tiếp theo, ở thời điểm t43, mỗi trong số các bộ phận quét 20L và 20R thay đổi điện áp của tín hiệu điều khiển SRST từ mức thấp tới mức cao (Fig.11(B)). Thao tác này bật tranzito RST trong điểm ảnh P1, và thiết đặt điện áp của khuếch tán phù động FD ở điện áp nguồn cấp VDD (thao tác thiết đặt lại). Ngoài ra, trong chu kỳ từ thời điểm t43 đến thời điểm t45, bộ so sánh 36 thực hiện việc điều chỉnh không mà khiến cực đầu vào dương và cực đầu vào âm được ghép nối.

[0097] Tiếp theo, ở thời điểm t44, mỗi trong số các bộ phận quét 20L và 20R thay đổi điện áp của tín hiệu điều khiển SRST từ mức cao tới mức thấp (Fig.11(B)). Thao tác này tắt tranzito RST trong điểm ảnh P1. Sau đó, từ thời điểm t44 này trở đi, điểm ảnh P1 đưa ra điện áp (điện áp thiết đặt lại Vreset) tương ứng với điện áp của khuếch tán phù động FD ở thời gian này (Fig.11(F)).

[0098] Tiếp theo, ở thời điểm t45, bộ so sánh 36 chấm dứt việc điều chỉnh không, và không ghép nối điện cực đầu vào dương và cực đầu vào âm. Sau đó, ở thời điểm t45 này, bộ tạo tín hiệu tham chiếu 32 thay đổi điện áp của tín hiệu tham chiếu REF tới điện áp V1 (Fig.11(E)).

[0099] Tiếp theo, trong chu kỳ (chu kỳ pha P TP) từ thời điểm t46 đến thời

điểm t48, bộ phận đọc ra 30 thực hiện sự chuyển đổi AD dựa trên điện áp thiết đặt lại Vreset. Cụ thể là, thứ nhất, ở thời điểm t46, bộ điều khiển đọc ra 31 bắt đầu tạo ra tín hiệu đồng hồ CLK (Fig.11(H)). Đồng thời với đó, bộ tạo tín hiệu tham chiếu 32 bắt đầu làm giảm điện áp của tín hiệu tham chiếu REF từ điện áp V1 ở tỉ lệ thay đổi định trước (Fig.11(E)). Do đó, bộ đếm 37 của bộ chuyển đổi AD ADC bắt đầu thao tác đếm để lần lượt thay đổi trị số đếm CNT (Fig.11(I)).

[0100] Sau đó, ở thời điểm t47, điện áp của tín hiệu tham chiếu REF giảm xuống dưới điện áp (reset Vreset) của tín hiệu SIG (Fig.11(E) và (F)). Do đó, bộ so sánh 36 của bộ chuyển đổi AD ADC thay đổi điện áp của tín hiệu CMP từ mức cao tới mức thấp (Fig.11(G)). Kết quả là, bộ đếm 37 dừng thao tác đếm (Fig.11(I)).

[0101] Tiếp theo, ở thời điểm t48, bộ điều khiển đọc ra 31 dừng tạo ra tín hiệu đồng hồ CLK ở cuối của chu kỳ pha P TP (Fig.11(H)). Đồng thời với đó, bộ tạo tín hiệu tham chiếu 32 dừng thay đổi điện áp của tín hiệu tham chiếu REF, và thay đổi điện áp của tín hiệu tham chiếu REF tới điện áp V2 ở thời điểm t49 tiếp theo (Fig.11(E)). Do đó, điện áp của tín hiệu tham chiếu REF vượt quá điện áp (điện áp thiết đặt lại Vreset) của tín hiệu SIG (Fig.11(E) và (F)), và bộ so sánh 36 của bộ chuyển đổi AD ADC do đó thay đổi điện áp của tín hiệu CMP từ mức thấp tới mức cao (Fig.11(G)).

[0102] Tiếp theo, ở thời điểm t50, bộ đếm 37 của bộ chuyển đổi AD ADC đảo ngược cực tính của trị số đếm CNT dựa trên tín hiệu điều khiển CC (Fig.11(I)).

[0103] Tiếp theo, ở thời điểm t51, mỗi trong số các bộ phận quét 20L và 20R thay đổi điện áp của tín hiệu điều khiển STG từ mức thấp tới mức cao (Fig.11(C)). Thao tác này bật tranzito TG trong điểm ảnh P1 này. Kết quả là, các điện tích được tạo ra trong điôt quang PD được chuyển tới khuếch tán phù động FD (hoạt động chuyển điện tích). Do đó, điện áp của tín hiệu SIG được làm giảm (Fig.11(F)).

[0104] Ở thời điểm t52, mỗi trong số các bộ phận quét 20L và 20R sau đó thay đổi điện áp của tín hiệu điều khiển STG từ mức cao tới mức thấp (Fig.11(C)). Thao tác này tắt tranzito TG trong điểm ảnh P1. Sau đó, từ thời

điểm t52 này trở đi, điểm ảnh P1 đưa ra điện áp (điện áp điểm ảnh Vpix) tương ứng với điện áp của khuếch tán phù động FD ở thời gian này (Fig.11(F)).

[0105] Tiếp theo, trong chu kỳ (chu kỳ pha D TD) từ thời điểm t53 đến thời điểm t55, bộ phận đọc ra 30 thực hiện sự chuyển đổi AD dựa trên điện áp điểm ảnh Vpix. Cụ thể là, thứ nhất, ở thời điểm t53, bộ điều khiển đọc ra 31 bắt đầu tạo ra tín hiệu đồng hồ CLK (Fig.11(H)). Đồng thời với đó, bộ tạo tín hiệu tham chiếu 32 bắt đầu làm giảm điện áp của tín hiệu tham chiếu REF từ điện áp V2 ở tỉ lệ thay đổi định trước (Fig.11(E)). Do đó, bộ đếm 37 của bộ chuyển đổi AD ADC bắt đầu thao tác đếm để lần lượt thay đổi trị số đếm CNT (Fig.11(I)).

[0106] Sau đó, ở thời điểm t54, điện áp của tín hiệu tham chiếu REF giảm xuống dưới điện áp (điểm ảnh Vpix) của tín hiệu SIG (Fig.11(E) và (F)). Do đó, bộ so sánh 36 của bộ chuyển đổi AD ADC thay đổi điện áp của tín hiệu CMP từ mức cao tới mức thấp (Fig.11(G)). Kết quả là, bộ đếm 37 dừng thao tác đếm (Fig.11(I)). Theo cách này, bộ chuyển đổi AD ADC thu nhận trị số đếm CNT tương ứng với sự sai lệch giữa điện áp điểm ảnh Vpix và điện áp thiết đặt lại Vreset. Sau đó, mạch chốt 38 của bộ chuyển đổi AD ADC đưa ra trị số đếm CNT này trong khi giữ lại trị số đếm CNT dưới dạng mã dạng số CODE.

[0107] Tiếp theo, ở thời điểm t55, bộ điều khiển đọc ra 31 dừng tạo ra tín hiệu đồng hồ CLK ở cuối của chu kỳ pha D TD (Fig.11(H)). Đồng thời với đó, bộ tạo tín hiệu tham chiếu 32 dừng thay đổi điện áp của tín hiệu tham chiếu REF, và thay đổi điện áp của tín hiệu tham chiếu REF tới điện áp V3 ở thời điểm t56 tiếp theo mục (Fig.11(E)). Do đó, điện áp của tín hiệu tham chiếu REF vượt quá điện áp (điện áp điểm ảnh Vpix) của tín hiệu SIG (Fig.11(E) và (F)), và bộ so sánh 36 của bộ chuyển đổi AD ADC do đó thay đổi điện áp của tín hiệu CMP từ mức thấp tới mức cao (Fig.11(G)).

[0108] Tiếp theo, ở thời điểm t57, mỗi trong số các bộ phận quét 20L và 20R thay đổi điện áp của tín hiệu điều khiển SSEL từ mức cao tới mức thấp (Fig.11(D)). Thao tác này tắt tranzito SEL trong điểm ảnh P1, và không ghép nối điện điểm ảnh P1 từ đường tín hiệu SGL.

[0109] Ở thời điểm t58, bộ đếm 37 của bộ chuyển đổi AD ADC sau đó thiết đặt lại trị số đếm CNT ở "0" dựa trên tín hiệu điều khiển CC (Fig.11(I)).

[0110] Như được nêu trên, trong thiết bị tạo ảnh 1, thao tác đếm được thực hiện dựa trên điện áp thiết đặt lại Vreset trong chu kỳ pha P TP, và sau khi cực tính của trị số đếm CTN được đảo ngược, thao tác đếm được thực hiện dựa trên điện áp điểm ảnh Vpix trong chu kỳ pha D TD. Điều này cho phép thiết bị tạo ảnh 1 thu được mã dạng số CODE tương ứng với điện áp sự sai lệch giữa điện áp điểm ảnh Vpix và điện áp thiết đặt lại Vreset. Trong thiết bị tạo ảnh 1, việc lấy mẫu kép tương quan như vậy được thực hiện, và do vậy có thể loại bỏ thành phần nhiễu được bao gồm trong điện áp điểm ảnh Vpix. Kết quả là, có thể làm tăng chất lượng hình ảnh của hình ảnh được chụp.

[0111] Bộ phận đọc ra 30 cấp các mã dạng số CODE được đưa ra từ các bộ chuyển đổi AD ADC tới bộ phận xử lý hình ảnh 44 của bộ điều khiển 40 dưới dạng tín hiệu hình ảnh DATA0 thông qua đường dây dẫn kênh truyền 100. Tiếp theo, thao tác chuyển dữ liệu này được mô tả chi tiết.

[0112] Fig.12 minh họa một cách giản lược ví dụ về thao tác chuyển dữ liệu của bộ phận đọc ra 30. Trên Fig.12, đường nét đậm biểu diễn đường dây dẫn kênh truyền dùng cho các bit. Trên Fig.12, ví dụ, "0" trong các bộ chuyển đổi AD ADC chỉ báo bộ chuyển đổi AD thứ 0 ADC[0], và "1" chỉ báo bộ chuyển đổi AD thứ nhất ADC[1].

[0113] Bộ phận quét cột 43 tạo ra các tín hiệu điều khiển SSW để khiến các bộ chuyển đổi AD ADC của bộ phận đọc ra 30 lần lượt được trải qua các thao tác chuyển dữ liệu. Ở các bit tương ứng của các tín hiệu điều khiển SSW, ví dụ, tín hiệu điều khiển SSW[0], tín hiệu điều khiển SSW[1], tín hiệu điều khiển SSW[2], ... trở nên tích cực theo thứ tự này. Thao tác này đầu tiên cấp mã dạng số CODE của bộ chuyển đổi AD thứ 0 ADC[0] tới đường dây dẫn kênh truyền 100 trong bộ phận đọc ra 30, và sau đó cấp mã dạng số CODE của bộ chuyển đổi AD thứ nhất ADC[1] tới đường dây dẫn kênh truyền 100. Tiếp theo, mã dạng số CODE của bộ chuyển đổi AD thứ hai ADC[2] được cấp tới đường dây dẫn kênh truyền 100. Theo cách này, các mã dạng số CODE được chuyển tới bộ điều khiển 40 theo thứ tự từ bộ chuyển đổi AD ADC ở bên trái (theo thứ tự chuyển F) dưới dạng tín hiệu hình ảnh DATA0.

(Quy trình chẩn đoán liên quan)

[0114] Tiếp theo, quy trình chẩn đoán của thiết bị tạo ảnh 1 được mô tả chi tiết.

[0115] Fig.13 minh họa một cách giản lược toàn bộ ví dụ thao tác của quy trình chẩn đoán của thiết bị tạo ảnh 1. Quy trình chẩn đoán này được thực hiện song song với thao tác tạo ảnh thông thường nhờ sử dụng điểm ảnh P1 trong vùng điểm ảnh thông thường R1. Bộ phận đọc ra 30 và bộ phận xử lý chẩn đoán 45 được bao gồm trong bộ phận chẩn đoán 49.

[0116] Bộ phận tạo địa chỉ 41 của bộ điều khiển 40 đầu tiên xác định đường điểm ảnh L được dẫn động trong mạng điểm ảnh 10, và tạo ra tín hiệu địa chỉ ADR chỉ báo địa chỉ tương ứng với đường điểm ảnh L. Bộ phận tạo địa chỉ 41 sau đó cấp tín hiệu địa chỉ ADR này tới các bộ phận quét 20L và 20R.

[0117] Hai bộ phận quét 20L và 20R dẫn động điểm ảnh P1, điểm ảnh được chấn sáng P2, và điểm ảnh giả P3 thuộc về đường điểm ảnh L tương ứng với địa chỉ được chỉ báo bởi tín hiệu địa chỉ ADR dựa trên chỉ dẫn từ bộ điều khiển 40.

[0118] Mười một điểm ảnh giả P3 trong vùng điểm ảnh giả R31 và mười một điểm ảnh giả P3 trong vùng điểm ảnh giả R32 của mạng điểm ảnh 10 đều tạo ra tín hiệu SIG, và đều cấp tín hiệu SIG được tạo ra tới bộ phận đọc ra 30. Các bộ chuyển đổi AD ADC của bộ phận đọc ra 30 tạo ra các mã dạng số CODE tương ứng dựa trên các tín hiệu SIG này.

[0119] Mỗi trong số các điểm ảnh giả P3 trong các vùng điểm ảnh giả R31 và R32 là điểm ảnh giả P3A (Fig.3A) hoặc điểm ảnh giả P3B (Fig.3B). Như được minh họa trên Fig.3A, cực nguồn của tranzito TG của điểm ảnh giả P3A được ghép nối với đường công suất PL. Điểm ảnh giả P3A do đó đưa ra điện áp thiết đặt lại Vreset dưới dạng tín hiệu SIG trong chu kỳ pha P TP, và đưa ra điện áp tương ứng với điện áp nguồn cấp VDD dưới dạng tín hiệu SIG trong chu kỳ pha D TD. Ngoài ra, như được minh họa trên Fig.3B, cực nguồn của tranzito TG của điểm ảnh giả P3B được ghép nối với đường cấp điện áp VL0. Điểm ảnh giả P3B do đó đưa ra điện áp thiết đặt lại Vreset dưới dạng tín hiệu SIG trong chu kỳ pha P TP, và đưa ra điện áp tương ứng với điện áp VR dưới dạng tín hiệu SIG trong chu kỳ pha D TD. Các bộ chuyển đổi AD ADC của bộ phận đọc ra 30 tạo ra các mã dạng số CODE tương ứng dựa trên các tín hiệu SIG này.

[0120] Fig.14 minh họa mối tương quan giữa các tín hiệu SIG và các mã dạng số CODE trong các điểm ảnh giả P3A và P3B. Điểm ảnh giả P3A đưa ra điện áp tương ứng với điện áp nguồn cấp VDD dưới dạng tín hiệu SIG trong chu kỳ pha D TD. Điều này khiến mã dạng số CODE được chuyển đổi bởi bộ chuyển đổi AD ADC là mã gần với mã không. Ngoài ra, điểm ảnh giả P3B đưa ra điện áp tương ứng với điện áp VR dưới dạng tín hiệu SIG trong chu kỳ pha D TD. Điều này khiến mã dạng số CODE được chuyển đổi bởi bộ chuyển đổi AD ADC là mã gần với mã đầy trong ví dụ này.

[0121] Theo cách này, các bộ chuyển đổi AD ADC của bộ phận đọc ra 30 đều tạo ra mã dạng số CODE. Bộ phận quét cột 43 của bộ điều khiển 40 tạo ra các tín hiệu điều khiển SSW để khiến các bộ chuyển đổi AD ADC của bộ phận đọc ra 30 lần lượt được trải qua các thao tác chuyển dữ liệu. Điều này khiến bộ phận đọc ra 30 cấp tín hiệu hình ảnh DATA0 tới bộ điều khiển 40. Tín hiệu hình ảnh DATA0 bao gồm mười một mã dạng số CODE cho mười một điểm ảnh giả P3 trong vùng điểm ảnh giả R31 và mười một mã dạng số CODE cho mười một điểm ảnh giả P3 trong vùng điểm ảnh giả R32.

[0122] Bộ phận xử lý chẩn đoán 45 của bộ điều khiển 40 thu nhận thông tin nhận dạng đường INFL dựa trên mã dạng số CODE đối với điểm ảnh giả P3 được bao gồm trong tín hiệu hình ảnh DATA0, và so sánh địa chỉ được chỉ báo bởi tín hiệu địa chỉ ADR và thông tin nhận dạng đường INFL này để chẩn đoán xem thiết bị tạo ảnh 1 có thực hiện thao tác mong muốn hay không.

[0123] Cụ thể là, bộ phận xử lý chẩn đoán 45 đầu tiên sử dụng ngưỡng TH được thiết đặt giữa mã không và mã đầy để thực hiện quy trình nhị phân hóa trên mỗi trong số mười một mã dạng số CODE đối với mười một điểm ảnh giả P3 trong vùng điểm ảnh giả R31. Như được minh họa trên Fig.14, mã dạng số CODE đối với điểm ảnh giả P3A là mã gần với mã không và do đó có "0" trong khi mã dạng số CODE đối với điểm ảnh giả P3B là mã gần với mã đầy và do đó có "1". Điều này khiến bộ phận xử lý chẩn đoán 45 thu nhận 11-bit số nhị phân. Số nhị phân 11 bit này là thông tin nhận dạng đường INFL được minh họa trên Fig.5. Bộ phận xử lý chẩn đoán 45 sau đó so sánh địa chỉ được chỉ báo bởi tín hiệu địa chỉ ADR và thông tin nhận dạng đường INFL này để chẩn đoán xem

thiết bị tạo ảnh 1 có thực hiện thao tác mong muốn hay không.

[0124] Tương tự áp dụng tới vùng điểm ảnh giả R32. Nghĩa là, bộ phận xử lý chẩn đoán 45 đầu tiên thực hiện quy trình nhị phân hóa trên mỗi trong số mười một mã dạng số CODE đối với mười một điểm ảnh giả P3 trong vùng điểm ảnh giả R32, nhờ đó thu nhận thông tin nhận dạng đường INFL. Bộ phận xử lý chẩn đoán 45 sau đó so sánh địa chỉ được chỉ báo bởi tín hiệu địa chỉ ADR và thông tin nhận dạng đường INFL này để chẩn đoán xem thiết bị tạo ảnh 1 có thực hiện thao tác mong muốn hay không. Ví dụ, địa chỉ được chỉ báo bởi tín hiệu địa chỉ ADR là "00000000000" trong trường hợp ở đó tín hiệu địa chỉ ADR chỉ báo đường điểm ảnh thứ 0 L[0]. Địa chỉ được chỉ báo bởi tín hiệu địa chỉ ADR là "00000000001" trong trường hợp ở đó tín hiệu địa chỉ ADR chỉ báo đường điểm ảnh thứ nhất L[1]. Địa chỉ được chỉ báo bởi tín hiệu địa chỉ ADR là "00000000010" trong trường hợp ở đó tín hiệu địa chỉ ADR chỉ báo đường điểm ảnh thứ hai L[2].

[0125] Ví dụ, bộ phận xử lý chẩn đoán 45 xác định rằng thiết bị tạo ảnh 1 đang thực hiện thao tác mong muốn, trong trường hợp ở đó thông tin nhận dạng đường INFL nhận được từ các mã dạng số CODE đối với vùng điểm ảnh giả R31 và địa chỉ được chỉ báo bởi tín hiệu địa chỉ ADR trùng khớp với nhau, và thông tin nhận dạng đường INFL nhận được từ các mã dạng số CODE đối với vùng điểm ảnh giả R32 và địa chỉ được chỉ báo bởi tín hiệu địa chỉ ADR trùng khớp với nhau.

[0126] Ngoài ra, ví dụ, bộ phận xử lý chẩn đoán 45 xác định rằng thiết bị tạo ảnh 1 có sự sai sót, trong trường hợp ở đó thông tin nhận dạng đường INFL nhận được từ các mã dạng số CODE đối với vùng điểm ảnh giả R31 và địa chỉ được chỉ báo bởi tín hiệu địa chỉ ADR không trùng khớp với nhau, hoặc trong trường hợp ở đó thông tin nhận dạng đường INFL nhận được từ các mã dạng số CODE đối với vùng điểm ảnh giả R32 và địa chỉ được chỉ báo bởi tín hiệu địa chỉ ADR không trùng khớp với nhau.

[0127] Việc không trùng khớp giữa thông tin nhận dạng đường INFL nhận được từ các mã dạng số CODE đối với vùng điểm ảnh giả R31 và địa chỉ được chỉ báo bởi tín hiệu địa chỉ ADR có thể được tạo ra, ví dụ, bởi sự sai sót kết nối

giữa bộ phận tạo địa chỉ 41 và bộ phận quét 20L, sự sai sót của bộ phận quét 20L, sự sai sót kết nối giữa bộ phận quét 20L và điểm ảnh giả P3 trong vùng điểm ảnh giả R31, sự sai sót của điểm ảnh giả P3 trong vùng điểm ảnh giả R31, sự sai sót kết nối giữa điểm ảnh giả P3 trong vùng điểm ảnh giả R31 và bộ chuyển đổi AD ADC, sự sai sót của bộ chuyển đổi AD ADC, hoặc tương tự.

[0128] Ngoài ra, việc không trùng khớp giữa thông tin nhận dạng đường INFL nhận được từ các mã dạng số CODE đối với vùng điểm ảnh giả R32 và địa chỉ được chỉ báo bởi tín hiệu địa chỉ ADR có thể được tạo ra, ví dụ, bởi sự sai sót kết nối giữa bộ phận tạo địa chỉ 41 và bộ phận quét 20R, sự sai sót của bộ phận quét 20R, sự sai sót kết nối giữa bộ phận quét 20R và điểm ảnh giả P3 trong vùng điểm ảnh giả R32, sự sai sót của điểm ảnh giả P3 trong vùng điểm ảnh giả R32, sự sai sót kết nối giữa điểm ảnh giả P3 trong vùng điểm ảnh giả R32 và bộ chuyển đổi AD ADC, sự sai sót của bộ chuyển đổi AD ADC, hoặc tương tự.

[0129] Bộ phận xử lý chẩn đoán 45 thực hiện quy trình chẩn đoán theo cách này. Bộ phận xử lý chẩn đoán 45 sau đó đưa ra kết quả của quy trình chẩn đoán như kết quả chẩn đoán RES.

[0130] Như được nêu trên, thiết bị tạo ảnh 1 được bố trí với các vùng điểm ảnh giả R31 và R32. Trong mỗi đường điểm ảnh L, vùng điểm ảnh giả R31 được bố trí các (mười một trong ví dụ này) điểm ảnh giả P3, và vùng điểm ảnh giả R32 được bố trí các (mười một trong ví dụ này) điểm ảnh giả P3. Các điểm ảnh giả P3 này bao gồm các điểm ảnh giả P3A (Fig.3A) hoặc các điểm ảnh giả P3B (Fig.3B). Các cực nguồn của các tranzito tương ứng TG của nó có các đích ghép nối khác nhau. Điều này cho phép thiết bị tạo ảnh 1 cố định và thiết đặt thông tin liên quan đến mỗi đường điểm ảnh L nhờ sử dụng sự bố trí của các điểm ảnh giả P3 giống như ROM (Read Only Memory – bộ nhớ chỉ đọc) khả lập trình. Trong ví dụ này, sự bố trí của các điểm ảnh giả P3 được sử dụng để thiết đặt thông tin nhận dạng đường INFL để nhận dạng đường điểm ảnh L. Do đó, việc thực hiện việc tự chẩn đoán khiến có thể phát hiện sự cố điều khiển địa chỉ và sự cố của việc điều khiển điểm ảnh.

[0131] Đặc biệt, thiết bị tạo ảnh 1 có mười một điểm ảnh giả P3 được sắp

xếp giống như sự sắp xếp tương ứng với số đếm của đường điểm ảnh L được biểu diễn dưới dạng số nhị phân như được minh họa trên Fig.5. Điều này khiến có thể đơn giản hóa cấu hình của mạch mà nó so sánh thông tin nhận dạng đường INFL và địa chỉ được chỉ báo bởi tín hiệu địa chỉ ADR.

[0132] Ngoài ra, thiết bị tạo ảnh 1 được bố trí hai vùng điểm ảnh giả R31 và R32 lần lượt ở bên trái và bên phải của vùng điểm ảnh thông thường R1. Quy trình chẩn đoán được thực hiện song song với thao tác tạo ảnh thông thường nhờ sử dụng điểm ảnh P1 trong vùng điểm ảnh thông thường R1. Điều này khiến có thể, ví dụ, phát hiện sự cố một cách kịp thời. Nghĩa là, ví dụ, trong trường hợp ở đó quy trình chẩn đoán được thực hiện trong chu kỳ trống T20, chu kỳ trống T20 là ngắn. Do vậy khó thực hiện quy trình chẩn đoán trên tất cả các đường điểm ảnh L trong một chu kỳ trống T20. Do đó, quy trình chẩn đoán được thực hiện trên tất cả các đường điểm ảnh L nhờ sử dụng các chu kỳ trống T20. Trong trường hợp này, tuy nhiên, khi sự cố xảy ra, không thể phát hiện sự cố một cách kịp thời. Ngược lại, thiết bị tạo ảnh 1 thực hiện quy trình chẩn đoán trên tất cả các đường điểm ảnh L trong khi thực hiện thao tác tạo ảnh thông thường. Điều này cho phép thiết bị tạo ảnh 1 thực hiện quy trình chẩn đoán trên tất cả các đường điểm ảnh L nằm trong chu kỳ 1 khung. Kết quả là, thiết bị tạo ảnh 1 có khả năng phát hiện sự cố một cách kịp thời.

[Các hiệu quả]

[0133] Như được nêu trên, theo phương án hiện tại, có bố trí vùng điểm ảnh giả. Trong mỗi đường điểm ảnh L, vùng điểm ảnh giả được bố trí với các điểm ảnh giả. Các điểm ảnh giả này bao gồm hai loại của các điểm ảnh. Cực nguồn của các tranzito tương ứng TG trong đó có các đích ghép nối khác nhau. Theo đó, việc thực hiện tự chẩn đoán khiến có thể phát hiện sự sai sót của thiết bị tạo ảnh.

[0134] Theo phương án hiện tại, thiết bị tạo ảnh 1 được bố trí hai vùng điểm ảnh giả lần lượt ở bên trái và bên phải của vùng điểm ảnh thông thường. Quy trình chẩn đoán được thực hiện song song với thao tác tạo ảnh thông thường nhờ sử dụng điểm ảnh trong vùng điểm ảnh thông thường. Điều này khiến có thể, ví dụ, phát hiện sự cố một cách kịp thời.

[Ví dụ cải biến 1-1]

[0135] Trong phương án nêu trên, hai bộ phận quét 20L và 20R được bố trí, nhưng điều này là không giới hạn. Thay vì đó, có thể được bố trí một bộ phận quét giống như thiết bị tạo ảnh 1B được minh họa trên Fig.15. Thiết bị tạo ảnh 1B này bao gồm một bộ phận quét 20L, mạng điểm ảnh 10B, bộ phận đọc ra 30B, và bộ điều khiển 40B. Nghĩa là, thiết bị tạo ảnh 1B được thu nhận bằng cách loại bỏ bộ phận quét 20R khỏi thiết bị tạo ảnh 1 (Fig.1) theo phương án nêu trên, và lần lượt thay thế mạng điểm ảnh 10, bộ phận đọc ra 30, và bộ điều khiển 40 với mạng điểm ảnh 10B, bộ phận đọc ra 30B, và bộ điều khiển 40B.

[0136] Mạng điểm ảnh 10B được thu nhận bằng cách loại bỏ vùng điểm ảnh giả R31 khỏi mạng điểm ảnh 10 (Fig.1) theo phương án nêu trên. Bộ phận đọc ra 30B thực hiện sự chuyển đổi AD dựa trên tín hiệu SIG được cấp từ mạng điểm ảnh 10B thông qua đường tín hiệu SGL, nhờ đó tạo ra tín hiệu hình ảnh DATA0. Bộ điều khiển 40B cấp cho bộ phận quét 20L và bộ phận đọc ra 30B các tín hiệu điều khiển để điều khiển hoạt động của thiết bị tạo ảnh 1B. Bộ điều khiển 40B bao gồm bộ phận quét cột 43B và bộ phận xử lý chẩn đoán 45B. Bộ phận quét cột 43B xác định bộ chuyển đổi AD ADC được trải qua thao tác chuyển dữ liệu trong bộ phận đọc ra 30B, và tạo ra tín hiệu điều khiển SSW dựa trên kết quả của việc xác định. Bộ phận xử lý chẩn đoán 45B thực hiện quy trình nhị phân hóa trên mỗi trong số mười một mã dạng số CODE đối với mười một điểm ảnh giả P3 trong vùng điểm ảnh giả R32, nhờ đó thu nhận thông tin nhận dạng đường INFL. Bộ phận xử lý chẩn đoán 45B so sánh địa chỉ được chỉ báo bởi tín hiệu địa chỉ ADR và thông tin nhận dạng đường INFL này, nhờ đó chẩn đoán xem thiết bị tạo ảnh 1 có thực hiện thao tác mong muốn hay không.

[0137] Trong thiết bị tạo ảnh 1B, bộ phận quét 20L dẫn động điểm ảnh P1, điểm ảnh được chẩn sáng P2, và điểm ảnh giả P3 thuộc về đường điểm ảnh L tương ứng với địa chỉ được chỉ báo bởi tín hiệu địa chỉ ADR dựa trên chỉ dẫn từ bộ điều khiển 40B. Mười một điểm ảnh giả P3 trong vùng điểm ảnh giả R32 của mạng điểm ảnh 10B đều tạo ra tín hiệu SIG, và đều cấp tín hiệu SIG được tạo ra tới bộ phận đọc ra 30B. Bộ phận quét 20L được bố trí ở bên trái của mạng điểm ảnh 10B, và vùng điểm ảnh giả R32 được bố trí ở đầu bên phải của mạng điểm

ảnh 10B. Nghĩa là, thiết bị tạo ảnh 1B được bố trí vùng điểm ảnh giả R32 ở vị trí xa nhất từ bộ phận quét 20L trong mạng điểm ảnh 10B, và thực hiện quy trình chẩn đoán nhờ đó khiến có thể chẩn đoán hiệu suất dẫn động của bộ phận dẫn động 23L của bộ phận quét 20L. Ngoài ra, thiết bị tạo ảnh 1B được bố trí vùng điểm ảnh giả R32 ở vị trí xa nhất từ bộ phận quét 20L theo cách này, nhờ đó khiến có thể chẩn đoán thậm chí các sự gián đoạn của các đường điều khiển TGL, RSTL, và SELL và đường công suất PL trong vùng điểm ảnh được chẩn sáng R21, vùng điểm ảnh thông thường R1, và vùng điểm ảnh được chẩn sáng R22.

[Ví dụ cải biến 1-2]

[0138] Trong phương án nêu trên, điểm ảnh giả P3 bao gồm điểm ảnh bất kỳ trong số hai điểm ảnh giả P3A và P3B, nhưng điều này là không giới hạn. Thay vì đó, ví dụ, điểm ảnh bất kỳ trong số ba hoặc nhiều hơn các điểm ảnh giả có thể được bao gồm. Phần dưới đây mô tả chi tiết thiết bị tạo ảnh 1C. Các điểm ảnh giả P3 của thiết bị tạo ảnh 1C bao gồm bốn điểm ảnh giả P3C, P3D, P3E, và P3F.

[0139] Tương tự với thiết bị tạo ảnh 1 theo phương án nêu trên, thiết bị tạo ảnh 1C bao gồm mạng điểm ảnh 10C, bộ phận đọc ra 30C, và bộ điều khiển 40C.

[0140] Mạng điểm ảnh 10C bao gồm các điểm ảnh giả P3 (các điểm ảnh giả P3C, P3D, P3E, và P3F). Các điểm ảnh giả P3 được bố trí trong các vùng điểm ảnh giả R31 và R32.

[0141] Các hình vẽ từ Fig.16A đến Fig.16D đều minh họa ví dụ cấu hình của điểm ảnh giả P3 ở mỗi trong số các vùng điểm ảnh giả R31 và R32. Fig.16A minh họa ví dụ của điểm ảnh giả P3C. Fig.16B minh họa ví dụ của điểm ảnh giả P3D. Fig.16C minh họa ví dụ của điểm ảnh giả P3E. Fig.16D minh họa ví dụ của điểm ảnh giả P3F. Mạng điểm ảnh 10C bao gồm các đường cấp điện áp từ VL1 đến VL3 trong các vùng điểm ảnh giả R31 và R32. Bộ phận tạo điện áp 42C (được mô tả dưới đây) đặt tín hiệu điện áp đơn SVR1 tới các đường cấp điện áp VL1. Tín hiệu điện áp SVR1 này là tín hiệu mà thay đổi giữa điện áp định trước VR1 và điện áp nguồn cấp VDD. Tín hiệu điện áp SVR1 được thiết

đặt ở điện áp VR1 trong chu kỳ pha D TD. Bộ phận tạo điện áp 42C đặt tín hiệu điện áp đơn SVR2 tới các đường cấp điện áp VL2. Tín hiệu điện áp SVR2 này là tín hiệu mà thay đổi giữa điện áp định trước VR2 và điện áp nguồn cấp VDD. Tín hiệu điện áp SVR2 được thiết đặt ở điện áp VR2 trong chu kỳ pha D TD. Bộ phận tạo điện áp 42C đặt tín hiệu điện áp đơn SVR3 tới các đường cấp điện áp VL3. Tín hiệu điện áp SVR3 này là tín hiệu mà thay đổi giữa điện áp định trước VR3 và điện áp nguồn cấp VDD. Tín hiệu điện áp SVR3 được thiết đặt ở điện áp VR3 trong chu kỳ pha D TD. Điện áp VR1 là điện áp thấp hơn điện áp nguồn cấp VDD. Điện áp VR2 là điện áp thấp hơn điện áp VR1. Điện áp VR3 là điện áp thấp hơn điện áp VR2.

[0142] Các điểm ảnh giả P3 (các điểm ảnh giả P3C và P3F) đều bao gồm mạch điểm ảnh CKT. Các cực nguồn của các tranzito tương ứng TG của các điểm ảnh giả từ P3C đến P3E có các đích ghép nối khác nhau. Cụ thể là, như được minh họa trên Fig.16A, cực nguồn của tranzito TG của điểm ảnh giả P3C được ghép nối với đường công suất PL. Như được minh họa trên Fig.16B, cực nguồn của tranzito TG của điểm ảnh giả P3D được ghép nối với đường cấp điện áp VL1. Như được minh họa trên Fig.16C, cực nguồn của tranzito TG của điểm ảnh giả P3E được ghép nối với đường cấp điện áp VL2. Như được minh họa trên Fig.16D, cực nguồn của tranzito TG của điểm ảnh giả P3F được ghép nối với đường cấp điện áp VL3.

[0143] Cực nguồn của tranzito TG của điểm ảnh giả P3C được ghép nối với đường công suất PL, và do đó điện áp của khuếch tán phù động FD trong chu kỳ pha D TD là điện áp nguồn cấp VDD. Điều này khiến điểm ảnh giả P3C để đưa ra điện áp tương ứng với điện áp nguồn cấp VDD dưới dạng tín hiệu SIG trong chu kỳ pha D TD. Ngoài ra, cực nguồn của tranzito TG của điểm ảnh giả P3D được ghép nối với đường cấp điện áp VL1. Điện áp của tín hiệu điện áp SVR1 được đặt vào đường cấp điện áp VL1 này được thiết đặt ở điện áp VR1 trong chu kỳ pha D TD, và do đó điện áp của khuếch tán phù động FD trong chu kỳ pha D TD là điện áp VR1. Điều này khiến điểm ảnh giả P3D đưa ra điện áp tương ứng với điện áp VR1 dưới dạng tín hiệu SIG trong chu kỳ pha D TD. Một cách tương tự, cực nguồn của tranzito TG của điểm ảnh giả P3E được ghép nối

với đường cấp điện áp VL2. Do đó, điểm ảnh giả P3E đưa ra điện áp tương ứng với điện áp VR2 dưới dạng tín hiệu SIG trong chu kỳ pha D TD. Ngoài ra, cực nguồn của tranzito TG của điểm ảnh giả P3F được ghép nối với đường cấp điện áp VL3. Do đó, điểm ảnh giả P3F đưa ra điện áp tương ứng với điện áp VR3 dưới dạng tín hiệu SIG trong chu kỳ pha D TD.

[0144] Trong ví dụ này, một đường điểm ảnh L bao gồm sáu điểm ảnh giả P3 (các điểm ảnh giả từ P3[5] đến P3[0]) trong vùng điểm ảnh giả R31. Mỗi trong số các điểm ảnh giả từ P3[5] đến P3[0] này là điểm ảnh bất kỳ trong số điểm ảnh giả P3C (Fig.16A), điểm ảnh giả P3D (Fig.16B), điểm ảnh giả P3E (Fig.16C), hoặc điểm ảnh giả P3F (Fig.16D).

[0145] Fig.17 minh họa sự sắp xếp của các điểm ảnh giả từ P3C đến P3F trong vùng điểm ảnh giả R31. Trên Fig.17, "00" biểu diễn điểm ảnh giả P3C, "01" biểu diễn điểm ảnh giả P3D, "10" biểu diễn điểm ảnh giả P3E, và "11" biểu diễn điểm ảnh giả P3F. Ví dụ, đường điểm ảnh thứ 0 L[0] có "00", "00", "00", "00", "00", và "00" như sự sắp xếp của các điểm ảnh giả P3. Nghĩa là, tất cả sáu điểm ảnh giả từ P3[5] đến P3[0] là các điểm ảnh giả P3C. Đường điểm ảnh thứ nhất L[1] có "00", "00", "00", "00", "00", và "01" như sự sắp xếp của các điểm ảnh giả P3. Nghĩa là, điểm ảnh giả P3[0] là điểm ảnh giả P3D, và các điểm ảnh giả khác từ P3[5] đến P3[1] là các điểm ảnh giả P3C. Đường điểm ảnh thứ hai L[2] có "00", "00", "00", "00", "00", và "10" như sự sắp xếp của các điểm ảnh giả P3. Nghĩa là, điểm ảnh giả P3[0] là điểm ảnh giả P3E, và các điểm ảnh giả khác từ P3[5] đến P3[1] là các điểm ảnh giả P3C. Đường điểm ảnh thứ ba L[3] có "00", "00", "00", "00", "00", và "11" như sự sắp xếp của các điểm ảnh giả P3. Nghĩa là, điểm ảnh giả P3[0] là điểm ảnh giả P3F, và các điểm ảnh giả khác từ P3[5] đến P3[1] là các điểm ảnh giả P3C. Đường điểm ảnh thứ tư L[4] có "00", "00", "00", "00", "01", và "00" như sự sắp xếp của các điểm ảnh giả P3. Nghĩa là, điểm ảnh giả P3[1] là điểm ảnh giả P3D, và các điểm ảnh giả khác từ P3[5] đến P3[2] và P3[0] là các điểm ảnh giả P3C. Sự sắp xếp của sáu điểm ảnh giả P3 có chức năng như thông tin nhận dạng đường INFL để nhận dạng đường điểm ảnh L. Sự sắp xếp của các điểm ảnh giả P3 trong vùng điểm ảnh giả R32 là tương tự như sự sắp xếp (Fig.17) của các điểm ảnh giả P3 trong vùng điểm ảnh

giả R31.

[0146] Các bộ chuyển đổi AD ADC của bộ phận đọc ra 30C tạo ra các mã dạng số CODE tương ứng dựa trên các tín hiệu SIG được cấp từ mạng điểm ảnh 10C. Bộ phận đọc ra 30C sau đó cấp cho, dưới dạng tín hiệu hình ảnh DATA0, bộ điều khiển 40C sáu mã dạng số CODE đối với sáu điểm ảnh giả P3 trong vùng điểm ảnh giả R31 và sáu mã dạng số CODE đối với sáu điểm ảnh giả P3 trong vùng điểm ảnh giả R32.

[0147] Bộ phận xử lý chẩn đoán 45C của bộ điều khiển 40C thu nhận thông tin nhận dạng đường INFL dựa trên mã dạng số CODE đối với điểm ảnh giả P3 được bao gồm trong tín hiệu hình ảnh DATA0, và so sánh địa chỉ được chỉ báo bởi tín hiệu địa chỉ ADR và thông tin nhận dạng đường INFL này để chẩn đoán xem thiết bị tạo ảnh 1C có đang thực hiện thao tác mong muốn hay không.

[0148] Fig.18 minh họa mối tương quan giữa các tín hiệu SIG và các mã dạng số CODE trong các điểm ảnh giả từ P3C đến P3F. Bộ phận xử lý chẩn đoán 45C đầu tiên thực hiện việc chuyển đổi thành bốn mã "00", "01", "10", và "11" nhờ sử dụng ba ngưỡng từ TH1 đến TH3 đều được thiết đặt giữa mã không và mã đầy dựa trên mỗi trong số sáu mã dạng số CODE đối với sáu điểm ảnh giả P3 trong vùng điểm ảnh giả R31. Mã dạng số CODE đối với điểm ảnh giả P3C được chuyển đổi thành mã "00", mã dạng số CODE đối với điểm ảnh giả P3D được chuyển đổi thành mã "01", mã dạng số CODE đối với điểm ảnh giả P3E được chuyển đổi thành mã "10", và mã dạng số CODE đối với điểm ảnh giả P3F được chuyển đổi thành mã "11". Điều này khiến bộ phận xử lý chẩn đoán 45C thu nhận thông tin nhận dạng đường INFL được minh họa trên Fig.17. Bộ phận xử lý chẩn đoán 45C sau đó so sánh địa chỉ được chỉ báo bởi tín hiệu địa chỉ ADR và thông tin nhận dạng đường INFL này để chẩn đoán xem thiết bị tạo ảnh 1C có đang thực hiện thao tác mong muốn hay không. Tương tự áp dụng tới vùng điểm ảnh giả R32.

[Ví dụ cải biến 1-3]

[0149] Trong phương án nêu trên, thông tin được chỉ báo bởi sự sắp xếp của các điểm ảnh giả P3 bao gồm thông tin nhận dạng đường INFL, nhưng điều này là không giới hạn. Ví dụ, như được minh họa trên Fig.19, thông tin khác nữa

có thể cũng được bao gồm. Trong ví dụ này, thông tin được chỉ báo bởi sự sắp xếp của các điểm ảnh giả P3 bao gồm thông tin thuộc tính đường 2 bit INFP cùng với thông tin nhận dạng đường INFL. Thông tin thuộc tính đường 2 bit INFP chỉ báo thuộc tính đối với mỗi đường điểm ảnh L. Thông tin thuộc tính đường INFP này có thể là, ví dụ, thông tin liên quan đến bộ lọc màu đối với đường điểm ảnh L. Ngoài ra, ví dụ, trong trường hợp ở đó các điểm ảnh là khác nhau về kích thước giữa các đường điểm ảnh L, thông tin thuộc tính đường INFP có thể là thông tin liên quan đến kích thước của các điểm ảnh. Ngoài ra, ví dụ, trong trường hợp ở đó các chu kỳ tích lũy T10 là khác nhau về độ dài giữa các đường điểm ảnh L, thông tin thuộc tính đường INFP có thể là thông tin liên quan đến độ dài của các chu kỳ tích lũy T10. Bộ phận xử lý chẩn đoán 45 có thể thu nhận thông tin thuộc tính đường INFP này dựa trên các mã dạng số CODE, và đưa ra thông tin thuộc tính đường INFP này.

[Ví dụ cải biến 1-4]

[0150] Thiết bị tạo ảnh 1 bao gồm hai chip bán dẫn 201 và 202 mà được liên kết với nhau như trong ví dụ thực hiện E2 (Fig.8). Ví dụ, đường dây dẫn bằng đồng (Cu) được tạo nên trên bề mặt của chip bán dẫn 201 và đường dây dẫn bằng đồng được tạo nên trên bề mặt của chip bán dẫn 202. Các đường dây dẫn bằng đồng này có thể được liên kết với nhau bởi mối nối đồng-đồng (Cu-Cu). Phần dưới đây mô tả chi tiết cấu hình này.

[0151] Fig.20 minh họa ví dụ cấu hình của thiết bị tạo ảnh 431 theo ví dụ cải biến hiện tại. Thiết bị tạo ảnh 431 bao gồm chip bán dẫn xếp chồng 432 được thu nhận bằng cách liên kết chip bán dẫn thứ nhất 426 và chip bán dẫn thứ hai 428 với nhau. Mạng điểm ảnh 434 được tạo nên trong chip bán dẫn thứ nhất 426. Mạch logic 455 được tạo nên trong chip bán dẫn thứ hai 428. Chip bán dẫn thứ nhất 426 tương ứng với chip bán dẫn 201, và chip bán dẫn thứ hai 428 tương ứng với chip bán dẫn 202.

[0152] Trong chip bán dẫn thứ nhất 426, hố bán dẫn 430 được tạo nên trên nền bán dẫn được làm mỏng 433, và mạng điểm ảnh 434 được tạo nên vùng tương ứng với hố bán dẫn 430 này. Trong mạng điểm ảnh 434 này, các điểm ảnh được sắp xếp ở dạng hai chiều. Các điểm ảnh bao gồm các điôt quang PD và các

điểm ảnh các tranzito Tr1 và Tr2. Các điôt quang PD được tạo nên trong vùng tương ứng với mạng điểm ảnh hiệu dụng 442 và vùng tối quang học 441 trong mạng điểm ảnh 434. Ngoài ra, các tranzito MOS được tạo nên trên nền bán dẫn 433. Các tranzito MOS được bao gồm trong mạch điều khiển (không được minh họa) mà điều khiển mạng điểm ảnh 434. Lớp dây dẫn đa lớp 437 được tạo nên ở phía bề mặt trước 433a của nền bán dẫn 433. Lớp dây dẫn đa lớp 437 bao gồm các đường dây dẫn 435 (các đường dây dẫn từ 435a đến 435d) của các lớp dây dẫn kim loại từ thứ nhất đến thứ tư M1 đến M4 và đường dây dẫn ghép nối 436 của lớp dây dẫn kim loại thứ năm M5 với màng cách điện giữa các lớp 453 được bố trí xen giữa đó. Các đường dây dẫn 435 và đường dây dẫn ghép nối 436 là các đường dây dẫn bằng đồng (Cu) được tạo nên bởi phương pháp nạm vàng-bạc kép. Màng chắn ánh sáng 439 được tạo nên trong vùng bao gồm vùng tối quang học 441 với màng cách điện 438 được bố trí xen giữa đó ở phía bề mặt sau của nền bán dẫn 433. Màng mỏng phẳng 443 sau đó được tạo nên khắp toàn bộ vùng trên đó, và bộ lọc màu 444 và mạng vật kính 445 được tạo nên trong vùng tương ứng với mạng điểm ảnh hiệu dụng 442 trên màng mỏng phẳng 443 này.

[0153] Trong lớp dây dẫn đa lớp 437 của chip bán dẫn thứ nhất 426, tranzito điểm ảnh và đường dây dẫn 435 được ghép nối với nhau thông qua lõi dẫn điện 452. Một cách tương tự, hai đường dây dẫn 435 sát với nhau theo chiều trên-dưới được ghép nối với nhau thông qua lõi dẫn điện 452. Trong lớp dây dẫn đa lớp 437, đường dây dẫn ghép nối 436 của lớp dây dẫn kim loại thứ năm M5 còn được tạo nên trên bề mặt mối nối 440 với chip bán dẫn thứ hai dẫn 428. Đường dây dẫn ghép nối 436 được ghép nối với đường dây dẫn 435d1 của lớp dây dẫn kim loại thứ tư M4 thông qua lõi dẫn điện 452.

[0154] Trong chip bán dẫn thứ hai dẫn 428, hồ bán dẫn 450 được tạo nên trên nền bán dẫn thứ hai 454, và mạch logic 455 dùng làm mạch ngoại biên được tạo nên trong vùng tương ứng với hồ bán dẫn 450 này. Mạch logic 455 bao gồm các tranzito MOS từ Tr11 đến Tr14 bao gồm các tranzito CMOS. Lớp dây dẫn đa lớp 459 được tạo nên ở phía bề mặt trước của nền bán dẫn thứ hai 454. Lớp dây dẫn đa lớp 459 bao gồm các đường dây dẫn 457 (các đường dây dẫn từ

457a đến 457c) của các lớp dây dẫn kim loại từ thứ nhất đến thứ ba M11 đến M13 và đường dây dẫn ghép nối 458 của lớp dây dẫn kim loại thứ tư M14 với màng cách điện giữa các lớp 456 được bố trí xen giữa đó. Các đường dây dẫn 457 và đường dây dẫn ghép nối 458 là các đường dây dẫn bằng đồng (Cu) được tạo nên bởi phương pháp nạm vàng-bạc kép.

[0155] Trong lớp dây dẫn đa lớp 459 của chip bán dẫn thứ hai dẫn 428, các tranzito MOS từ Tr11 đến Tr14 và đường dây dẫn 457 được ghép nối với nhau thông qua lõi dẫn điện 464. Hai đường dây dẫn 457 sát với nhau theo chiều trên-dưới được ghép nối với nhau thông qua lõi dẫn điện 464. Trong lớp dây dẫn đa lớp 459, đường dây dẫn ghép nối 458 của lớp dây dẫn kim loại thứ tư M14 còn được tạo nên trên bề mặt mối nối 440 với chip bán dẫn thứ nhất 426. Đường dây dẫn ghép nối 458 được ghép nối với đường dây dẫn 457c của lớp dây dẫn kim loại thứ ba M13 thông qua lõi dẫn điện 464.

[0156] Chip bán dẫn thứ nhất 426 và chip bán dẫn thứ hai dẫn 428 được liên kết với nhau để khiến lớp dây dẫn đa lớp 437 và lớp dây dẫn đa lớp 459 đối mặt với nhau. Đường dây dẫn ghép nối 436 và đường dây dẫn ghép nối 458 được ghép nối điện nhờ được liên kết trực tiếp với nhau với bề mặt mối nối 440 được bố trí xen giữa đó. Các đường dây dẫn ghép nối 436 và 458 mà là các đường dây dẫn bằng đồng (Cu) được liên kết với nhau bằng mối nối truyền nhiệt. Ngoài ra, các màng mỏng cách điện (không được minh họa) có thể được tạo nên trên các bề mặt tương ứng của lớp dây dẫn đa lớp 437 và lớp dây dẫn đa lớp 459 để liên kết các đường dây dẫn ghép nối 436 và 458 với nhau bằng mối nối plasma hoặc tương tự. Việc liên kết trực tiếp các đường dây dẫn ghép nối 436 và 458 này mà là các đường dây dẫn bằng đồng (Cu) là mối nối Cu-Cu.

[Ví dụ cải biến 1-5]

[0157] Thiết bị tạo ảnh 1 bao gồm hai chip bán dẫn 201 và 202 mà được liên kết với nhau như trong ví dụ thực hiện E2 (Fig.8), nhưng điều này là không giới hạn. Thiết bị tạo ảnh 1 có thể bao gồm ba chip bán dẫn xếp chồng (chip bán dẫn thứ nhất 501, chip bán dẫn thứ hai dẫn 502, và chip bán dẫn thứ ba 503).

[0158] Ví dụ, chip bán dẫn thứ nhất 501 có thể tương ứng với chip bán dẫn 201, và chip bán dẫn thứ ba 503 có thể tương ứng với chip bán dẫn 202. Ví dụ,

DRAM (Dynamic Random Access Memory – bộ nhớ truy cập ngẫu nhiên động) có thể được tạo nên trong chip bán dẫn thứ hai dẫn 502. DRAM lưu trữ hình ảnh được chụp (tín hiệu hình ảnh DATA). Trong trường hợp này, tín hiệu SIG được đưa ra từ mạng điểm ảnh 511 của chip bán dẫn thứ nhất 501 được cấp trực tiếp tới bộ chuyển đổi AD của chip bán dẫn thứ ba 503. Do đó, có thể sử dụng, ví dụ, điện cực xuyên 512 chẳng hạn như TSV (Through Silicon Via – kết nối xuyên qua silic) cho sự kết nối này, ví dụ, như được minh họa trên Fig.21. Điện cực xuyên 512 được ghép nối với sự tiếp xúc của chip bán dẫn thứ nhất 501, và được ghép nối với đệm nhôm của chip bán dẫn thứ ba 503.

[0159] Ngoài ra, ví dụ, bộ so sánh được bao gồm trong bộ chuyển đổi AD có thể được tạo nên trong chip bán dẫn thứ hai dẫn 502, và bộ đếm được bao gồm trong bộ chuyển đổi AD có thể được tạo nên trong chip bán dẫn thứ ba 503. Trong trường hợp này, trong trường hợp này, tín hiệu SIG được đưa ra từ mạng điểm ảnh 511 của chip bán dẫn thứ nhất 501 được cấp tới bộ so sánh của chip bán dẫn thứ hai dẫn 502, và tín hiệu đầu ra của bộ so sánh được cấp tới bộ đếm của chip bán dẫn thứ ba 403. Do đó, như được minh họa trên Fig.22, có thể sử dụng điện cực xuyên 512a chẳng hạn như TSV cho sự kết nối giữa chip bán dẫn thứ nhất 501 và chip bán dẫn thứ hai dẫn 502. Một cách tương tự, có thể sử dụng điện cực xuyên 512c chẳng hạn như TSV cho sự kết nối giữa chip bán dẫn thứ hai dẫn 502 và chip bán dẫn thứ ba 503.

[Ví dụ cải biến 1-6]

[0160] WCSP (Waferlevel Chip Size Package – bao gói kích cỡ chip mức lát mỏng) có thể được áp dụng tới thiết bị tạo ảnh 1 theo phương án hiện tại. Phần dưới đây mô tả chi tiết ví dụ cải biến này.

[0161] Fig.23 minh họa một cách giản lược ví dụ cấu hình của thiết bị tạo ảnh 801 theo ví dụ cải biến hiện tại. Thiết bị tạo ảnh 801 bao gồm cấu trúc xếp chồng 853 trong đó cấu trúc thứ nhất 851 và cấu trúc thứ hai 852 được xếp chồng, các cực ngoài 854, và nền bảo vệ 858 được tạo nên bên trên cấu trúc thứ nhất 851. Cần lưu ý rằng cấu trúc thứ nhất 851 tương ứng với chip bán dẫn 201, và cấu trúc thứ hai 852 tương ứng với chip bán dẫn 202. Bộ lọc màu 855 và vật kính trên chip 856 được tạo nên trên bề mặt tới ánh sáng của cấu trúc thứ nhất

851. Nền bảo vệ 858 sau đó được bố trí trên vật kính trên chip 856 với nhựa bít kín thủy tinh 857 được bố trí xen giữa đó. Cực ngoài 854 là cực vào/ra để trao đổi các tín hiệu với mạch ngoài của thiết bị tạo ảnh 801, và bao gồm bi hàn chẳng hạn.

[0162] Fig.24 minh họa mạch ví dụ bố trí của thiết bị tạo ảnh 801. Mạng điểm ảnh 864 bao gồm các điểm ảnh 871 được tạo nên trong cấu trúc thứ nhất 851.

[0163] Các bộ phận quét 862 trong số các phần mạch ngoại biên điểm ảnh của thiết bị tạo ảnh 801 được bố trí trong cấu trúc thứ nhất 851 và cấu trúc thứ hai 852. Ví dụ, bộ phận dẫn động của các bộ phận quét 862 được bố trí trong cấu trúc thứ nhất 851, và bộ giải mã địa chỉ được bố trí trong cấu trúc thứ hai 852. Bộ phận quét 862 được bố trí trong cấu trúc thứ nhất 851 được bố trí bên ngoài mạng điểm ảnh 864 theo hướng hàng (chiều ngang), và ít nhất một phần của bộ phận quét 862 được bố trí trong cấu trúc thứ hai 852 được bố trí ở phía lớp dưới của bộ phận quét 862 trong cấu trúc thứ nhất 851. Các bộ phận ghép nối đường dây dẫn 869 được bố trí bên ngoài bộ phận quét 862 được bố trí trong cấu trúc thứ nhất 851 và bên ngoài bộ phận quét 862 được bố trí trong cấu trúc thứ hai 852. Các bộ phận ghép nối đường dây dẫn 869 ghép nối hai bộ phận quét 862 này với nhau.

[0164] Các bộ phận đọc ra 865 trong số các phần mạch ngoại biên điểm ảnh được bao gồm trong thiết bị tạo ảnh 801 được bố trí trong cấu trúc thứ nhất 851 và cấu trúc thứ hai 852. Ví dụ, nguồn dòng điện và bộ so sánh của các bộ phận đọc ra 865 được bố trí trong cấu trúc thứ nhất 851, và bộ đếm và mạch chốt được bố trí trong cấu trúc thứ hai 852. Bộ phận đọc ra 865 được bố trí trong cấu trúc thứ nhất 851 được bố trí bên ngoài mạng điểm ảnh 864 theo hướng cột (chiều dọc), và ít nhất một phần của bộ phận đọc ra 865 được bố trí trong cấu trúc thứ hai 852 được bố trí ở phía lớp dưới của bộ phận đọc ra 865 trong cấu trúc thứ nhất 851. Các bộ phận ghép nối đường dây dẫn 869 được bố trí bên ngoài bộ phận đọc ra 865 được bố trí trong cấu trúc thứ nhất 851 và bên ngoài bộ phận đọc ra 865 được bố trí trong cấu trúc thứ hai 852. Các bộ phận ghép nối đường dây dẫn 869 ghép nối hai bộ phận đọc ra 865 này với nhau.

[0165] Bộ phận xử lý tín hiệu hình ảnh 866 được bố trí phía trong bộ phận quét 862 và bộ phận đọc ra 865 được bố trí trong cấu trúc thứ hai 852.

[0166] Trong cấu trúc thứ hai 852, các phần mạch cực vào/ra 889 được bố trí trong vùng tương ứng với phía lớp dưới của mạng điểm ảnh 864 của cấu trúc thứ nhất 851. Các phần mạch cực vào/ra 889 được bố trí kết hợp với các cực ngoài 854 tương ứng.

[0167] Fig.25 minh họa ví dụ của cấu trúc mặt cắt của thiết bị tạo ảnh 801. Fig.25 minh họa cấu trúc mặt cắt được lấy dọc theo đường A-A' trên Fig.24. Mạng điểm ảnh 864 được bố trí trong cấu trúc thứ nhất 851 và phần ở trên. Có bố trí vùng tranzito điểm ảnh 1001 trong vùng (vùng mạng điểm ảnh) trong đó mạng điểm ảnh 864 được tạo nên. Vùng tranzito điểm ảnh 1001 là vùng trong điểm ảnh mà ở đó tranzito được tạo nên. Các cực ngoài 854 được bố trí trong vùng tương ứng với mạng điểm ảnh 864 của cấu trúc thứ nhất 851 trên bề mặt dưới của nền bán dẫn 921 của cấu trúc thứ hai 852. Các cực ngoài 854 được ghép nối với các phần mạch cực vào/ra 889 thông qua lỗ xuyên 928 và đệm dẫn điện 1022.

[0168] Cấu trúc ghép nối đường dây dẫn mà ghép nối đường dây dẫn được bao gồm trong lớp dây dẫn đa lớp 942 của cấu trúc thứ nhất 851 và đường dây dẫn được bao gồm trong lớp dây dẫn đa lớp 922 của cấu trúc thứ hai 852 được đề cập đến là cấu trúc ghép nối đường dây dẫn bên trên/bên dưới. Cấu trúc ghép nối đường dây dẫn bên trên/bên dưới này được bố trí trong vùng ghép nối đường dây dẫn bên trên/bên dưới 1014. Vùng ghép nối đường dây dẫn bên trên/bên dưới 1014 được bố trí bên ngoài vùng mạch ngoại biên điểm ảnh 1013. Cấu trúc ghép nối đường dây dẫn bên trên/bên dưới bao gồm điện cực xuyên 949, điện cực xuyên 945, và đường dây dẫn ghép nối 946. Điện cực xuyên 949 là điện cực đi qua silic (TSV; Through Silicon Via) mà xuyên qua nền bán dẫn 941 từ bề mặt bên trên của cấu trúc thứ nhất 851 tới lớp dây dẫn đa lớp 942. Điện cực xuyên 945 là điện cực xuyên qua chip mà xuyên qua nền bán dẫn 941 và lớp dây dẫn đa lớp 942 từ bề mặt bên trên của cấu trúc thứ nhất 851 tới lớp dây dẫn đa lớp 922 của cấu trúc thứ hai 852. Đường dây dẫn ghép nối 946 ghép nối hai điện cực xuyên. Cấu trúc ghép nối đường dây dẫn bên trên/bên dưới như vậy cũng

được đề cập đến là cấu trúc tiếp xúc đôi.

[0169] Fig.26 minh họa ví dụ khác của cấu trúc mặt cắt của thiết bị tạo ảnh 801. Cấu trúc ghép nối đường dây dẫn bên trên/bên dưới trong ví dụ này là khác với cấu trúc ghép nối đường dây dẫn bên trên/bên dưới được minh họa trên Fig.25. Trong ví dụ này, trong vùng mạch ngoại biên điểm ảnh 1013, một phần của các đường dây dẫn trong lớp dây dẫn đa lớp 942 của cấu trúc thứ nhất 851 được bố trí trên bề mặt dưới cùng của lớp dây dẫn đa lớp 942. Nghĩa là, một phần của các đường dây dẫn trong lớp dây dẫn đa lớp 942 được bố trí trên bề mặt dưới của cấu trúc thứ nhất 851 và cấu trúc thứ hai 852. Một cách tương tự, một phần của các đường dây dẫn trong lớp dây dẫn đa lớp 922 của cấu trúc thứ hai 852 được bố trí trên bề mặt trên cùng của lớp dây dẫn đa lớp 922. Nghĩa là, một phần của các đường dây dẫn trong lớp dây dẫn đa lớp 922 được bố trí trên bề mặt trên của cấu trúc thứ nhất 851 và cấu trúc thứ hai 852. Các phần tương ứng này của các đường dây dẫn trong lớp dây dẫn đa lớp 942 và các đường dây dẫn trong lớp dây dẫn đa lớp 922 được bố trí về cơ bản ở các vị trí như nhau trên bề mặt mỗi nối này, và các đường dây dẫn này được ghép nối điện với nhau.

[0170] Fig.27 minh họa ví dụ cấu hình của thiết bị tạo ảnh 801 có cấu trúc tiếp xúc đôi. Fig.27 minh họa cấu trúc mặt cắt của phần bao quanh biên ngoài của thiết bị tạo ảnh 801.

[0171] Lớp dây dẫn đa lớp 922 được tạo nên ở phía bên trên (phía cấu trúc thứ nhất 851) của nền bán dẫn 921 của cấu trúc thứ hai 852. Lớp dây dẫn đa lớp 922 bao gồm các lớp dây dẫn 923 và các màng cách điện giữa các lớp 924. Các lớp dây dẫn 923 bao gồm lớp dây dẫn trên cùng 923a, lớp dây dẫn ở giữa 923b, lớp dây dẫn dưới cùng 923c, và tương tự. Lớp dây dẫn trên cùng 923a là liền sát nhất với cấu trúc thứ nhất 851. Lớp dây dẫn dưới cùng 923c là liền sát nhất với nền bán dẫn 921. Các màng cách điện giữa các lớp 924 được tạo nên giữa các lớp dây dẫn 923 tương ứng.

[0172] Ở vị trí định trước trên nền bán dẫn 921, lỗ xuyên qua silic 925 được tạo nên mà nó xuyên qua nền bán dẫn 921, và vật dẫn ghép nối 927 được nhúng trong vách trong của lỗ xuyên qua silic 925 với màng cách điện 926 được

bố trí xen giữa đó, nhờ đó tạo nên lỗ xuyên (TSV: Through Silicon Via) 928. Vật dẫn ghép nối 927 của lỗ xuyên 928 được ghép nối với đường dây dẫn 930 được tạo nên trên phía bề mặt dưới của nền bán dẫn 921, và đường dây dẫn 930 được ghép nối với cực ngoài 854. Ngoài ra, mặt nạ hàn (solder resist) 931 được tạo nên trên phía bề mặt dưới của nền bán dẫn 921 để phủ lên đường dây dẫn 930 và màng cách điện 926 ngoại trừ vùng trong đó cực ngoài 854 được tạo nên.

[0173] Lớp dây dẫn đa lớp 942 được tạo nên ở phía dưới (phía cấu trúc thứ hai 852) của nền bán dẫn 941 của cấu trúc thứ nhất 851. Lớp dây dẫn đa lớp 942 bao gồm các lớp dây dẫn 943 và các màng cách điện giữa các lớp 944. Các lớp dây dẫn 943 bao gồm lớp dây dẫn trên cùng 943a, lớp dây dẫn ở giữa 943b, lớp dây dẫn dưới cùng 943c, và tương tự. Lớp dây dẫn trên cùng 943a là liên sát nhất với nền bán dẫn 941. Lớp dây dẫn dưới cùng 943c là liên sát nhất với cấu trúc thứ hai 852. Các màng cách điện giữa các lớp 944 được tạo nên giữa các lớp dây dẫn 943 tương ứng.

[0174] Điện cực xuyên 949 mà là điện cực đi qua silic và điện cực xuyên 945 mà là điện cực xuyên qua chip được tạo nên trong vùng định trước trên nền bán dẫn 941 mà ở đó không có bộ lọc màu 855 hoặc không có vật kính trên chip 856 được tạo nên. Điện cực xuyên 949 ghép nối các lớp dây dẫn 943 của cấu trúc thứ nhất 851 và đường dây dẫn ghép nối 946 được tạo nên trên bề mặt bên trên của nền bán dẫn 941, và điện cực xuyên 945 ghép nối các lớp dây dẫn 923 của cấu trúc thứ hai 852 và đường dây dẫn ghép nối 946. Ngoài ra, các màng cách điện 947 được tạo nên giữa điện cực xuyên 949 và nền bán dẫn 941 và giữa điện cực xuyên 945 và nền bán dẫn 941.

[0175] Màng mỏng phẳng 948 được tạo nên giữa điôt quang 891 và bộ lọc màu 855 của nền bán dẫn 941, và màng mỏng phẳng 950 cũng được tạo nên giữa vật kính trên chip 856 và nhựa bịt kín thủy tinh 857.

[0176] Cần lưu ý rằng ví dụ cải biến này là không giới hạn ở cấu hình như vậy. Ví dụ, như được minh họa trên Fig.28A, cực ngoài 854 có thể được tạo nên ở vị trí chồng lấn với vị trí của lỗ xuyên 928. Điều này giúp loại bỏ sự cần thiết của không gian ở phía bề mặt sau của thiết bị tạo ảnh 801 để tạo nên đường dây dẫn 930. Do đó, có thể bố trí các cực ngoài 854 dày đặc hơn như được minh họa

trên Fig.28B.

[0177] Ngoài ra, ví dụ, như được minh họa trên Fig.29, trong cấu trúc xếp chồng 853, lớp dây dẫn 943 của cấu trúc thứ hai 852 và lớp dây dẫn 923 của cấu trúc thứ nhất 851 có thể được ghép nối bởi hai điện cực xuyên của điện cực xuyên 949 và điện cực xuyên 945, và lớp dây dẫn 923 của cấu trúc thứ nhất 851 và cực ngoài 854 có thể được ghép nối bởi lỗ xuyên (TSV: Through Silicon Via) 928 và đường dây dẫn 930.

[0178] Ngoài ra, ví dụ, như được minh họa trên Fig.30, lỗ xuyên 928 có thể được điền đầy bằng mặt nạ hàn (solder resist) 931, và vị trí mà ở đó lỗ xuyên 928 được tạo nên có thể được tạo khối nhỏ.

[Các ví dụ cải biến khác]

[0179] Ngoài ra, hai hoặc nhiều hơn trong số các sự cải biến này có thể được kết hợp.

<2. Phương án thứ hai>

[0180] Tiếp theo, thiết bị tạo ảnh 2 theo phương án thứ hai được mô tả. Theo phương án hiện tại, thông tin nhận dạng của bộ chuyển đổi AD ADC được thiết đặt đối với bộ phận đọc ra, và thông tin nhận dạng này được sử dụng để thực hiện quy trình chẩn đoán. Cần lưu ý rằng ký hiệu tham chiếu giống nhau được sử dụng để về cơ bản tham chiếu tới thành phần giống như thành phần của thiết bị tạo ảnh 1 theo phương án thứ nhất nêu trên, và phần giải thích của nó được bỏ qua khi cần thiết.

[0181] Fig.31 minh họa ví dụ cấu hình của thiết bị tạo ảnh 2 theo phương án hiện tại. Thiết bị tạo ảnh 2 bao gồm mạng điểm ảnh 50, hai bộ phận quét 20L và 20R, bộ phận đọc ra 60, và bộ điều khiển 70.

[0182] Mạng điểm ảnh 50 bao gồm các điểm ảnh P1 và các điểm ảnh được chắn sáng P2. Các điểm ảnh P1 được bố trí trong vùng điểm ảnh thông thường R1, và các điểm ảnh được chắn sáng P2 được bố trí trong các vùng điểm ảnh được chắn sáng R21 và R22. Trong ví dụ này, trong mạng điểm ảnh 50, vùng điểm ảnh được chắn sáng R21, vùng điểm ảnh thông thường R1, và vùng điểm ảnh được chắn sáng R22 được bố trí theo thứ tự này từ trái sang phải theo

phương ngang (chiều ngang trên Fig.31).

[0183] Bộ phận đọc ra 60 thực hiện sự chuyển đổi AD dựa trên tín hiệu SIG được cấp từ mạng điểm ảnh 50 thông qua đường tín hiệu SGL, nhờ đó tạo ra tín hiệu hình ảnh DATA0 (dữ liệu 0).

[0184] Fig.32 minh họa ví dụ cấu hình của bộ phận đọc ra 60. Cần lưu ý rằng bộ điều khiển 70 cũng được thể hiện trên Fig.32 cùng với bộ phận đọc ra 60. Bộ phận đọc ra 60 bao gồm bộ điều khiển đọc ra 61, bộ tạo tín hiệu tham chiếu 32, các bộ chuyển đổi AD ADC (các bộ chuyển đổi AD ADC[0], ADC[1], ADC[2], ...), các bộ lựa chọn SL (các bộ lựa chọn SL[0], SL[1], SL[2], ...), các chuyển mạch SW (các chuyển mạch SW[0], SW[1], SW[2], ...), và đường dây dẫn kênh truyền 100.

[0185] Bộ điều khiển đọc ra 61 điều khiển thao tác đọc ra của bộ phận đọc ra 60 dựa trên chỉ dẫn từ bộ điều khiển 70. Cụ thể là, bộ điều khiển đọc ra 61 cấp tín hiệu điều khiển tới bộ tạo tín hiệu tham chiếu 32, nhờ đó khiến bộ tạo tín hiệu tham chiếu 32 để tạo ra tín hiệu tham chiếu REF. Ngoài ra, bộ điều khiển đọc ra 61 cấp tín hiệu đồng hồ CLK và tín hiệu điều khiển CC tới các bộ chuyển đổi AD ADC, nhờ đó điều khiển các thao tác chuyển đổi AD của các bộ chuyển đổi AD ADC. Ngoài ra, bộ điều khiển đọc ra 61 cấp các bộ lựa chọn SL với các tín hiệu điều khiển CTL, nhờ đó điều khiển các thao tác lựa chọn tương ứng của các bộ lựa chọn SL.

[0186] Các bộ lựa chọn SL lựa chọn và đưa ra một trong số các mã dạng số CODE (mã) được cấp từ các bộ chuyển đổi AD ADC hoặc các mã dạng số cố định CODE2 được kết hợp với các bộ chuyển đổi AD ADC dựa trên các tín hiệu điều khiển CTL. Các bộ lựa chọn SL được bố trí kết hợp với các bộ chuyển đổi AD ADC. Cụ thể là, bộ lựa chọn thứ 0 SL[0] được bố trí kết hợp với bộ chuyển đổi AD thứ 0 ADC[0], bộ lựa chọn thứ nhất SL[1] được bố trí kết hợp với bộ chuyển đổi AD thứ nhất ADC[1], và bộ lựa chọn thứ hai SL[2] được bố trí kết hợp với bộ chuyển đổi AD thứ hai ADC[2].

[0187] Mỗi trong số các mã dạng số CODE2 là mã 12 bit trong ví dụ này. Các bộ lựa chọn SL đều bao gồm cực vào mà được cấp mã dạng số 12 bit CODE2 này. Bộ phận đọc ra 60 bao gồm hai đường cấp điện áp VHL và VLL.

Bộ phận tạo điện áp 72 (được mô tả dưới đây) đặt mức cao điện áp VH tới đường cấp điện áp VHL, và bộ phận tạo điện áp 72 đặt mức thấp điện áp VL tới đường cấp điện áp VLL. Các cực vào tương ứng của các bộ lựa chọn SL cho 12 bit được ghép nối với đường cấp điện áp VHL hoặc đường cấp điện áp VLL. Nghĩa là, các mã dạng số CODE2 đều được cố định và được thiết đặt bởi sự kết nối.

[0188] Fig.33 minh họa các ví dụ của các mã dạng số 12 bit CODE2. Ví dụ, mã dạng số CODE2 tương ứng với bộ chuyển đổi AD thứ 0 ADC[0] là "000000000000", mã dạng số CODE2 tương ứng với bộ chuyển đổi AD thứ nhất ADC[1] là "000000000001", và mã dạng số CODE2 tương ứng với bộ chuyển đổi AD thứ hai ADC[2] là "000000000010". Theo cách này, các mã dạng số CODE2 được thiết đặt là khác với nhau. Đặc biệt trong ví dụ này, mỗi trong số các mã dạng số CODE2 là mã tương ứng với số đếm của bộ chuyển đổi AD ADC được biểu diễn dưới dạng số nhị phân. Trong ví dụ này, mã dạng số CODE2 là mã 12 bit và do vậy có thể biểu diễn các số lượng của 4096 bộ chuyển đổi AD ADC. Nghĩa là, mã dạng số CODE2 có chức năng như thông tin nhận dạng INFA để nhận dạng bộ chuyển đổi AD ADC.

[0189] Các chuyển mạch SW sau đó cấp các mã dạng số được đưa ra từ các bộ lựa chọn SL tới đường dây dẫn kênh truyền 100 dựa trên các tín hiệu điều khiển SSW được cấp từ bộ điều khiển 40.

[0190] Bộ điều khiển 70 (Fig.31) cấp cho các bộ phận quét 20L và 20R và bộ phận đọc ra 60 các tín hiệu điều khiển để điều khiển hoạt động của thiết bị tạo ảnh 2. Bộ điều khiển 70 bao gồm bộ phận tạo địa chỉ 41, bộ phận tạo điện áp 72, bộ phận quét cột 73, bộ phận xử lý hình ảnh 44, và bộ phận xử lý chẩn đoán 75.

[0191] Bộ phận tạo điện áp 72 tạo ra mức cao điện áp VH, mức thấp điện áp VL, và điện áp nguồn cấp VDD. Bộ phận tạo điện áp 72 cấp mức cao điện áp VH được tạo ra tới đường cấp điện áp VHL trong bộ phận đọc ra 60, cấp mức thấp điện áp VL được tạo ra tới đường cấp điện áp VLL trong bộ phận đọc ra 60, và cấp điện áp nguồn cấp VDD được tạo ra tới các đường công suất PL trong mạng điểm ảnh 50.

[0192] Bộ phận quét cột 73 xác định bộ lựa chọn SL được trải qua thao tác chuyển dữ liệu trong bộ phận đọc ra 30, và tạo ra tín hiệu điều khiển SSW dựa trên kết quả của việc xác định. Bộ phận quét cột 43 sau đó cấp tín hiệu điều khiển SSW được tạo ra tới các chuyển mạch SW của bộ phận đọc ra 60.

[0193] Bộ phận xử lý chẩn đoán 75 thực hiện quy trình chẩn đoán dựa trên tín hiệu điều khiển SSW được tạo ra bởi bộ phận quét cột 43 và tín hiệu hình ảnh DATA0. Cụ thể là, bộ phận xử lý chẩn đoán 75 tạo ra mã chỉ báo bộ lựa chọn SL được trải qua thao tác chuyển dữ liệu dựa trên tín hiệu điều khiển SSW. Cụ thể là, ví dụ, trong trường hợp ở đó bộ lựa chọn thứ 0 SL[0] được trải qua thao tác chuyển dữ liệu, bộ phận xử lý chẩn đoán 75 tạo ra mã "000000000000". Trong trường hợp ở đó bộ lựa chọn thứ nhất SL[1] được trải qua thao tác chuyển dữ liệu, bộ phận xử lý chẩn đoán 75 tạo ra mã "000000000001". Trong trường hợp ở đó bộ lựa chọn thứ hai SL[2] được trải qua thao tác chuyển dữ liệu, bộ phận xử lý chẩn đoán 75 tạo ra mã "000000000010". Bộ phận xử lý chẩn đoán 75 sau đó so sánh mã được tạo ra dựa trên tín hiệu điều khiển SSW và mã dạng số CODE2 được bao gồm trong tín hiệu hình ảnh DATA0 để chẩn đoán xem thiết bị tạo ảnh 2 có đang thực hiện thao tác mong muốn hay không.

[0194] Ở đây, các bộ chuyển đổi AD ADC tương ứng với các ví dụ cụ thể của "mạch chuyển đổi được thứ nhất" và "mạch chuyển đổi thứ hai" trong sáng chế. Các bộ lựa chọn SL tương ứng với các ví dụ cụ thể của "bộ lựa chọn thứ nhất" và "bộ lựa chọn thứ hai" trong sáng chế. Chuyển mạch SW tương ứng với ví dụ cụ thể của "bộ phận chuyển" trong sáng chế. Bộ phận xử lý chẩn đoán 75 tương ứng với ví dụ cụ thể của "bộ phận chẩn đoán" trong sáng chế.

[0195] Fig.34 minh họa một cách giản lược toàn bộ ví dụ thao tác của quy trình chẩn đoán của thiết bị tạo ảnh 2.

[0196] Bộ điều khiển đọc ra 61 của bộ phận đọc ra 60 cấp các tín hiệu điều khiển CTL tới các bộ lựa chọn SL dựa trên chỉ dẫn từ bộ điều khiển 70, nhờ đó điều khiển các thao tác tương ứng của các bộ lựa chọn SL để khiến các mã dạng số cố định CODE2 được lựa chọn và được đưa ra.

[0197] Bộ phận quét cột 43 của bộ điều khiển 70 sau đó tạo ra các tín hiệu điều khiển SSW để khiến các bộ lựa chọn SL lần lượt được trải qua các thao tác

chuyển dữ liệu. Điều này khiến bộ phận đọc ra 60 cấp cho bộ điều khiển 70 các mã dạng số CODE2 được đưa ra bởi các bộ lựa chọn SL dưới dạng tín hiệu hình ảnh DATA0.

[0198] Bộ phận xử lý chẩn đoán 75 của bộ điều khiển 70 tạo ra mã chỉ báo bộ lựa chọn SL được trải qua thao tác chuyển dữ liệu dựa trên tín hiệu điều khiển SSW. Bộ phận xử lý chẩn đoán 75 sau đó so sánh mã được tạo ra dựa trên tín hiệu điều khiển SSW và mã dạng số CODE2 được bao gồm trong tín hiệu hình ảnh DATA0 để chẩn đoán xem thiết bị tạo ảnh 2 có đang thực hiện thao tác mong muốn hay không.

[0199] Ví dụ, trong trường hợp ở đó mã được tạo ra dựa trên tín hiệu điều khiển SSW và mã dạng số CODE2 được bao gồm trong tín hiệu hình ảnh DATA0 trùng khớp với nhau, bộ phận xử lý chẩn đoán 75 chẩn đoán rằng thiết bị tạo ảnh 2 đang thực hiện thao tác mong muốn.

[0200] Ngoài ra, ví dụ, trong trường hợp ở đó mã được tạo ra dựa trên tín hiệu điều khiển SSW và mã dạng số CODE2 được bao gồm trong tín hiệu hình ảnh DATA0 không trùng khớp với nhau, bộ phận xử lý chẩn đoán 75 chẩn đoán rằng thiết bị tạo ảnh 2 có sự sai sót. Việc không trùng khớp giữa mã được tạo ra và mã dạng số CODE2 (mã 2) được bao gồm trong tín hiệu hình ảnh DATA0 có thể bị gây ra, ví dụ, bởi sự sai sót của bộ phận quét cột 73, sự sai sót kết nối giữa bộ phận quét cột 73 và các chuyển mạch SW, sự sai sót của các chuyển mạch SW, sự sai sót kết nối giữa bộ phận đọc ra 60 và bộ phận xử lý chẩn đoán 75, hoặc tương tự.

[0201] Bộ phận xử lý chẩn đoán 75 thực hiện quy trình chẩn đoán theo cách này. Bộ phận xử lý chẩn đoán 75 sau đó đưa ra kết quả của quy trình chẩn đoán như kết quả chẩn đoán RES.

[0202] Như được nêu trên, thiết bị tạo ảnh 2 được bố trí với bộ lựa chọn SL giữa bộ chuyển đổi AD ADC và chuyển mạch SW. Bộ lựa chọn SL lựa chọn và đưa ra một trong số mã dạng số CODE được cấp từ bộ chuyển đổi AD ADC hoặc mã dạng số cố định CODE2 được kết hợp với bộ chuyển đổi AD ADC. Do đó, thực hiện việc tự chẩn đoán khiến có thể phát hiện sự cố của việc điều khiển chuyển dữ liệu.

[0203] Như được nêu trên, theo phương án hiện tại, có bố trí bộ lựa chọn giữa bộ chuyển đổi AD và chuyển mạch. Bộ lựa chọn có khả năng đưa ra mã dạng số cố định được kết hợp với bộ chuyển đổi AD. Do đó, thực hiện việc tự chẩn đoán khiến có thể phát hiện sự sai sót của thiết bị tạo ảnh.

[Ví dụ cải biến 2-1]

[0204] Ví dụ, công nghệ theo phương án thứ nhất và công nghệ theo phương án thứ hai có thể được kết hợp.

[Ví dụ cải biến 2-2]

[0205] Các ví dụ cải biến tương ứng của phương án thứ nhất nêu trên có thể được áp dụng tới thiết bị tạo ảnh 2 theo phương án nêu trên.

<3. Các ví dụ sử dụng của thiết bị tạo ảnh>

[0206] Fig.35 minh họa ví dụ sử dụng của các thiết bị tạo ảnh 1 và 2 theo các phương án nêu trên. Ví dụ, các thiết bị tạo ảnh 1 và 2 nêu trên là hữu dụng trong nhiều trường hợp khác nhau của cảm biến ánh sáng chẳng hạn như ánh sáng nhìn thấy, ánh sáng hồng ngoại, ánh sáng tử ngoại, và tia X như sau.

[0207]

- Các thiết bị mà chụp các hình ảnh để xem chẳng hạn như các camera kỹ thuật số và các thiết bị di động có chức năng camera

- Các thiết bị dùng cho giao thông sử dụng chẳng hạn như các cảm biến trên xe mà chụp các hình ảnh ở phía trước, phía sau, xung quanh, phía trong, và v.v. của xe ô tô cho việc lái xe an toàn chẳng hạn như dừng tự động và để nhận biết trạng thái của người lái, các camera giám sát mà giám sát các xe và tuyến đường di chuyển, và các cảm biến đo khoảng cách mà đo khoảng cách giữa các xe

- Các thiết bị dùng để sử dụng trong các thiết bị điện gia dụng chẳng hạn như các máy thu hình, các tủ làm lạnh, và các máy điều hòa không khí để chụp các hình ảnh động tác của người dùng và thao tác các thiết bị phù hợp với động tác

- Các thiết bị dùng để chăm sóc y tế và chăm sóc sức khỏe sử dụng chẳng hạn như các đèn nội soi và các thiết bị mà chụp các hình ảnh của các mạch máu

nhờ thu ánh sáng hồng ngoại

- Các thiết bị dùng cho an ninh sử dụng chẳng hạn như các camera giám sát để ngăn ngừa tội phạm và các camera dùng cho việc xác thực cá nhân

- Các thiết bị dùng để làm đẹp sử dụng chẳng hạn như các thiết bị đo da mà chụp các hình ảnh của da và các kính hiển vi mà chụp các hình ảnh của da đầu

- Các thiết bị dùng cho thể thao sử dụng chẳng hạn như các camera hoạt động và các camera đeo được cho các ứng dụng thể thao, v.v.

- Các thiết bị dùng cho nông nghiệp sử dụng chẳng hạn như các camera để giám sát các cánh đồng và các cây trồng

<4. Ví dụ ứng dụng tới vật thể di động>

[0208] Công nghệ (công nghệ hiện tại) theo sáng chế là ứng dụng được tới các sản phẩm khác nhau. Ví dụ, công nghệ theo sáng chế có thể đạt được khi thiết bị được lắp trên loại vật thể di động bất kỳ chẳng hạn như xe ô tô, xe điện, xe điện lai, xe mô tô, xe đạp, phương tiện di chuyển cá nhân, máy bay, phương tiện bay không người lái, tàu thuyền, hoặc rô-bốt.

[0209] Fig.36 là sơ đồ khối mô tả ví dụ về cấu hình giản lược của hệ thống điều khiển phương tiện giao thông như ví dụ của hệ thống điều khiển vật thể di động mà ở đó công nghệ theo phương án của sáng chế có thể được áp dụng.

[0210] Hệ thống điều khiển phương tiện giao thông 12000 bao gồm các bộ phận điều khiển điện tử được kết nối với nhau via mạng truyền thông 12001. Trong ví dụ được thể hiện trên Fig.36, hệ thống điều khiển phương tiện giao thông 12000 bao gồm bộ phận điều khiển hệ thống dẫn động 12010, bộ phận điều khiển hệ thống thân xe 12020, bộ phận phát hiện thông tin bên ngoài xe 12030, bộ phận phát hiện thông tin bên trong xe 12040, và bộ phận điều khiển tích hợp 12050. Ngoài ra, bộ vi xử lý 12051, bộ phận đưa ra âm thanh/hình ảnh 12052, và giao diện mạng lắp trong xe (I/F) 12053 được minh họa dưới dạng cấu hình chức năng của bộ phận điều khiển tích hợp 12050.

[0211] Bộ phận điều khiển hệ thống dẫn động 12010 điều khiển hoạt động của các thiết bị liên quan đến hệ thống dẫn động của xe phù hợp với các loại chương trình khác nhau. Ví dụ, bộ phận điều khiển hệ thống dẫn động 12010 có

chức năng như thiết bị điều khiển dùng cho thiết bị tạo ra lực dẫn động để tạo ra lực dẫn động của xe, chẳng hạn như động cơ đốt trong, mô-tơ dẫn động, hoặc tương tự, cơ cấu truyền lực dẫn động để truyền lực dẫn động tới các bánh răng, cơ cấu lái để điều chỉnh góc lái của xe, thiết bị phanh để tạo ra lực phanh của xe, và tương tự.

[0212] Bộ phận điều khiển hệ thống thân xe 12020 điều khiển hoạt động của các loại thiết bị khác nhau được bố trí ở thân xe phù hợp với các loại chương trình khác nhau. Ví dụ, bộ phận điều khiển hệ thống thân xe 12020 có chức năng như thiết bị điều khiển dùng cho hệ thống khóa điều khiển từ xa, hệ thống khóa thông minh, thiết bị cửa sổ điện, hoặc các loại đèn khác nhau chẳng hạn như đèn pha, đèn dự phòng, đèn phanh, tín hiệu chuyển hướng, đèn sương mù, hoặc tương tự. Trong trường hợp này, các sóng radio được truyền từ thiết bị di động như sự thay thế cho khóa hoặc các tín hiệu của các loại chuyển mạch khác nhau có thể được đưa vào tới bộ phận điều khiển hệ thống thân xe 12020. Bộ phận điều khiển hệ thống thân xe 12020 thu các sóng radio hoặc các tín hiệu đầu vào này, và điều khiển thiết bị khóa cửa, thiết bị cửa sổ điện, các đèn, hoặc tương tự của xe.

[0213] Bộ phận phát hiện thông tin bên ngoài xe 12030 phát hiện thông tin xung quanh bên ngoài của xe bao gồm hệ thống điều khiển phương tiện giao thông 12000. Ví dụ, bộ phận phát hiện thông tin bên ngoài xe 12030 được kết nối với bộ phận tạo ảnh 12031. Bộ phận phát hiện thông tin bên ngoài xe 12030 khiến bộ phận tạo ảnh 12031 chụp hình ảnh của bên ngoài của xe, và thu hình ảnh được chụp. Dựa trên hình ảnh được thu, bộ phận phát hiện thông tin bên ngoài xe 12030 có thể thực hiện quy trình phát hiện đối tượng chẳng hạn như người, xe, chướng ngại, ký hiệu, đặc điểm trên bề mặt đường, hoặc tương tự, hoặc quy trình phát hiện khoảng cách tới đó.

[0214] Bộ phận tạo ảnh 12031 là cảm biến quang học mà nó thu ánh sáng, và đưa ra tín hiệu điện tương ứng với lượng ánh sáng thu được của ánh sáng. Bộ phận tạo ảnh 12031 có thể đưa ra tín hiệu điện dưới dạng hình ảnh, hoặc có thể đưa ra tín hiệu điện dưới dạng thông tin về khoảng cách đo được. Ngoài ra, ánh sáng được thu bởi bộ phận tạo ảnh 12031 có thể là ánh sáng nhìn thấy, hoặc có

thể là ánh sáng không nhìn thấy chẳng hạn như các tia hồng ngoại hoặc tương tự.

[0215] Bộ phận phát hiện thông tin bên trong xe 12040 phát hiện thông tin về bên trong của xe. Bộ phận phát hiện thông tin bên trong xe 12040, ví dụ, được kết nối với bộ phận phát hiện trạng thái người lái xe 12041 mà nó phát hiện trạng thái của người lái xe. Bộ phận phát hiện trạng thái người lái xe 12041, ví dụ, bao gồm camera mà chụp ảnh người lái xe. Dựa trên thông tin phát hiện được đưa vào từ bộ phận phát hiện trạng thái người lái xe 12041, bộ phận phát hiện thông tin bên trong xe 12040 có thể tính toán mức độ mệt mỏi của người lái xe hoặc mức độ tập trung của người lái xe, hoặc có thể xác định xem người lái xe có đang ngủ gật hay không.

[0216] Bộ vi xử lý 12051 có thể tính toán trị số đích điều khiển đối với thiết bị tạo ra lực dẫn động, cơ cấu lái, hoặc thiết bị phanh dựa trên thông tin về bên trong hoặc bên ngoài của xe mà thông tin được thu nhận bởi bộ phận phát hiện thông tin bên ngoài xe 12030 hoặc bộ phận phát hiện thông tin bên trong xe 12040, và đưa ra lệnh điều khiển tới bộ phận điều khiển hệ thống dẫn động 12010. Ví dụ, bộ vi xử lý 12051 có thể thực hiện việc điều khiển phối hợp được dự định để thực hiện các chức năng của hệ thống hỗ trợ lái xe nâng cao (advanced driver assistance system, viết tắt là ADAS) mà các chức năng bao gồm tránh va chạm hoặc giảm xóc cho xe, việc lái xe bám sát dựa vào khoảng cách theo sau, duy trì tốc độ lái xe, cảnh báo va chạm của xe, cảnh báo của xe lệch làn, hoặc tương tự.

[0217] Ngoài ra, bộ vi xử lý 12051 có thể thực hiện việc điều khiển phối hợp được dự định cho việc lái tự động, mà khiến xe di chuyển tự động mà không phụ thuộc vào thao tác của người lái xe, hoặc tương tự, bằng cách điều khiển thiết bị tạo ra lực dẫn động, cơ cấu lái, thiết bị phanh, hoặc tương tự dựa trên thông tin về bên ngoài hoặc bên trong của xe mà thông tin được thu nhận bởi bộ phận phát hiện thông tin bên ngoài xe 12030 hoặc bộ phận phát hiện thông tin bên trong xe 12040.

[0218] Ngoài ra, bộ vi xử lý 12051 có thể đưa ra lệnh điều khiển tới bộ phận điều khiển hệ thống thân xe 12020 dựa trên thông tin về bên ngoài của xe

mà thông tin được thu nhận bởi bộ phận phát hiện thông tin bên ngoài xe 12030. Ví dụ, bộ vi xử lý 12051 có thể thực hiện việc điều khiển phối hợp được dự định để chống lóa bằng cách điều khiển đèn pha để thay đổi từ chùm ánh sáng cao tới chùm ánh sáng thấp, ví dụ, phù hợp với vị trí của xe ở trước hoặc xe đang đi đến được phát hiện bởi bộ phận phát hiện thông tin bên ngoài xe 12030.

[0219] Bộ phận đưa ra âm thanh/hình ảnh 12052 truyền tín hiệu đầu ra của ít nhất một trong số âm thanh và hình ảnh tới thiết bị đầu ra có khả năng thông báo dưới dạng ánh sáng hoặc âm thanh thông tin tới người sử dụng của xe hoặc bên ngoài của xe. Trong ví dụ trên Fig.36, loa âm thanh 12061, bộ phận hiển thị 12062, và panen công cụ 12063 được minh họa như thiết bị đầu ra. Bộ phận hiển thị 12062 có thể, ví dụ, bao gồm ít nhất một trong số màn hình lắp trên xe và màn hình hiển thị trên kính lái.

[0220] Fig.37 là hình vẽ mô tả ví dụ về vị trí lắp đặt của bộ phận tạo ảnh 12031.

[0221] Trên Fig.37, bộ phận tạo ảnh 12031 bao gồm các bộ phận tạo ảnh 12101, 12102, 12103, 12104, và 12105.

[0222] Các bộ phận tạo ảnh 12101, 12102, 12103, 12104, và 12105, ví dụ, được bố trí ở các vị trí ở phía trước đầu xe, các gương bên sườn, thanh chắn sau, và cửa hậu của xe 12100 cũng như vị trí ở phần bên trên của kính chắn gió bên trong nội thất của xe. Bộ phận tạo ảnh 12101 được bố trí ở phía trước đầu xe và bộ phận tạo ảnh 12105 được bố trí ở phần bên trên của kính chắn gió bên trong nội thất của xe thu nhận chủ yếu hình ảnh của phía trước của xe 12100. Các bộ phận tạo ảnh 12102 và 12103 được bố trí ở các gương bên sườn thu nhận chủ yếu hình ảnh của các sườn bên của xe 12100. Bộ phận tạo ảnh 12104 được bố trí ở thanh chắn sau hoặc cửa hậu thu nhận chủ yếu hình ảnh ở phía sau của xe 12100. Bộ phận tạo ảnh 12105 được bố trí ở phần bên trên của kính chắn gió bên trong nội thất của xe được sử dụng chủ yếu để phát hiện xe phía trước, người đi bộ, chướng ngại vật, tín hiệu, biển báo giao thông, làn xe, hoặc tương tự.

[0223] Tiện đây, Fig.37 mô tả ví dụ về các khoảng chụp ảnh của các bộ phận tạo ảnh từ 12101 đến 12104. Khoảng chụp ảnh 12111 biểu diễn khoảng

chụp ảnh của bộ phận tạo ảnh 12101 được bố trí ở phía trước đầu xe. Các khoảng chụp ảnh 12112 và 12113 lần lượt biểu diễn các khoảng chụp ảnh của các bộ phận tạo ảnh 12102 và 12103 được bố trí ở các gương bên sườn. Khoảng chụp ảnh 12114 biểu diễn khoảng chụp ảnh của bộ phận tạo ảnh 12104 được bố trí ở thanh chắn sau hoặc cửa hậu. Hình ảnh nhìn bao quát của xe 12100 như được nhìn từ bên trên được thu nhận bằng cách chồng chập dữ liệu hình ảnh được chụp bởi các bộ phận tạo ảnh từ 12101 đến 12104 chẳng hạn.

[0224] Ít nhất một trong số các bộ phận tạo ảnh từ 12101 đến 12104 có thể có chức năng thu nhận thông tin khoảng cách. Ví dụ, ít nhất một trong số các bộ phận tạo ảnh từ 12101 đến 12104 có thể là camera ba chiều (stereo) được cấu thành từ các phần tử chụp ảnh, hoặc có thể là phần tử chụp ảnh có các điểm ảnh dùng cho việc phát hiện sự sai lệch pha.

[0225] Ví dụ, bộ vi xử lý 12051 có thể xác định khoảng cách tới mỗi đối tượng ba chiều nằm trong các khoảng chụp ảnh từ 12111 đến 12114 và thay đổi tạm thời theo khoảng cách (tốc độ tương đối đối với xe 12100) dựa trên thông tin khoảng cách được thu nhận từ các bộ phận tạo ảnh từ 12101 đến 12104, và nhờ đó trích xuất, đối với xe phía trước, đối tượng ba chiều gần nhất cụ thể là nó có mặt trên đường di chuyển của xe 12100 và di chuyển về cơ bản cùng chiều với xe 12100 ở tốc độ định trước (ví dụ, bằng hoặc lớn hơn 0 km/giờ). Hơn nữa, bộ vi xử lý 12051 có thể thiết đặt khoảng cách sau đó được duy trì trước ở phía trước của xe phía trước, và thực hiện việc điều khiển phanh tự động (bao gồm điều khiển dừng sau đó), điều khiển tăng tốc tự động (bao gồm điều khiển khởi động sau đó), hoặc tương tự. Do vậy có thể thực hiện việc điều khiển phối hợp được dự định cho việc lái tự động mà khiến xe di chuyển tự động mà không phụ thuộc vào thao tác của người lái xe hoặc tương tự.

[0226] Ví dụ, bộ vi xử lý 12051 có thể phân loại dữ liệu đối tượng ba chiều trên các đối tượng ba chiều thành dữ liệu đối tượng ba chiều của xe hai bánh, xe kích thước tiêu chuẩn, xe kích thước rộng, người đi bộ, cột điện, và các đối tượng ba chiều khác dựa trên thông tin khoảng cách được thu nhận từ các bộ phận tạo ảnh từ 12101 đến 12104, trích xuất dữ liệu đối tượng ba chiều được phân loại, và sử dụng dữ liệu đối tượng ba chiều được trích xuất cho việc tự

động tránh khỏi chướng ngại vật. Ví dụ, bộ vi xử lý 12051 nhận dạng các chướng ngại vật quanh xe 12100 như các chướng ngại vật mà người đang lái xe 12100 có thể nhận biết bằng mắt và các chướng ngại vật mà là khó cho người đang lái xe 12100 nhận biết bằng mắt. Sau đó, bộ vi xử lý 12051 xác định rủi ro va chạm chỉ báo rủi ro va chạm với mỗi chướng ngại vật. Trong tình huống trong đó rủi ro va chạm là bằng hoặc cao hơn so với trị số thiết đặt và do đó có khả năng va chạm, bộ vi xử lý 12051 đưa ra cảnh báo tới người lái xe qua loa âm thanh 12061 hoặc bộ phận hiển thị 12062, và thực hiện giảm tốc cưỡng bức hoặc đánh lái qua bộ phận điều khiển hệ thống dẫn động 12010. Bộ vi xử lý 12051 có thể nhờ đó hỗ trợ trong việc lái để tránh va chạm.

[0227] Ít nhất một trong số các bộ phận tạo ảnh từ 12101 đến 12104 có thể là camera hồng ngoại mà phát hiện các tia hồng ngoại. Bộ vi xử lý 12051 có thể, ví dụ, nhận biết người đi bộ bằng cách xác định xem có người đi bộ trong các hình ảnh được chụp của các bộ phận tạo ảnh từ 12101 đến 12104 hay không. Việc nhận biết như vậy của người đi bộ, ví dụ, được thực hiện bởi thủ tục trích xuất các điểm đặc trưng trong các hình ảnh được chụp của các bộ phận tạo ảnh từ 12101 đến 12104 như các camera hồng ngoại và thủ tục xác định đó là người đi bộ hay không nhờ thực hiện quy trình so khớp mẫu trên loạt của các điểm đặc trưng biểu diễn đường nét của đối tượng. Khi bộ vi xử lý 12051 xác định rằng có người đi bộ trong các hình ảnh được chụp của các bộ phận tạo ảnh từ 12101 đến 12104, và do đó nhận biết người đi bộ, bộ phận đưa ra âm thanh/hình ảnh 12052 điều khiển bộ phận hiển thị 12062 sao cho đường nét hình vuông cho sự nhấn mạnh được hiển thị để được chồng chập ở người đi bộ được nhận biết. Bộ phận đưa ra âm thanh/hình ảnh 12052 có thể cũng điều khiển bộ phận hiển thị 12062 sao cho biểu tượng hoặc tương tự biểu diễn người đi bộ được hiển thị ở vị trí mong muốn.

[0228] Ví dụ về hệ thống điều khiển phương tiện giao thông mà ở đó công nghệ theo sáng chế có thể được áp dụng đã được nêu trên. Công nghệ theo sáng chế có thể được áp dụng tới bộ phận tạo ảnh 12031 trong số các thành phần được nêu trên. Do đó, trong hệ thống điều khiển phương tiện giao thông 12000, việc thực hiện quy trình chẩn đoán khiến có thể chẩn đoán xem bộ phận tạo ảnh

12031 có hoạt động một cách thích hợp hay không. Sau đó, trong trường hợp ở đó bộ phận tạo ảnh 12031 có sự sai sót, ví dụ, bộ vi xử lý 12051 được thông báo về kết quả của việc chẩn đoán. Thao tác này cho phép hệ thống điều khiển phương tiện giao thông 12000 thấy rõ rằng bộ phận tạo ảnh 12031 có sự sai sót. Ví dụ, thao tác này cho phép hệ thống điều khiển phương tiện giao thông 12000 thực hiện quy trình xử lý thích hợp chẳng hạn như kêu gọi sự chú ý của người lái xe, khiến có thể nâng cao độ tin cậy. Ngoài ra, trong hệ thống điều khiển phương tiện giao thông 12000, có thể hạn chế chức năng điều khiển xe dựa trên kết quả của quy trình chẩn đoán. Các ví dụ cụ thể của chức năng điều khiển xe bao gồm chức năng tránh va chạm hoặc giảm tốc cho xe, chức năng lái xe bám sát dựa vào khoảng cách giữa các xe, chức năng duy trì tốc độ lái xe, chức năng cảnh báo va chạm của xe, chức năng cảnh báo xe lệch làn, v.v.. Trong trường hợp ở đó được xác định là kết quả của quy trình chẩn đoán rằng bộ phận tạo ảnh 12031 có sự sai sót, có thể hạn chế hoặc vô hiệu chức năng điều khiển xe. Điều này cho phép hệ thống điều khiển phương tiện giao thông 12000 ngăn ngừa tai nạn xuất phát từ lỗi phát hiện trên cơ sở sự sai sót trong bộ phận tạo ảnh 12031.

[0229] Công nghệ hiện tại đã được nêu trên nhờ sử dụng một vài phương án, các ví dụ cải biến, và các ví dụ ứng dụng cụ thể của nó. Tuy nhiên, công nghệ hiện tại là không giới hạn ở các phương án này, v.v., nhưng có thể được cải biến theo nhiều cách khác nhau.

[0230] Ví dụ, công nghệ theo phương án thứ nhất và công nghệ theo phương án thứ hai có thể được kết hợp.

[0231] Cần lưu ý rằng các hiệu quả được mô tả trong bản mô tả này chỉ là minh họa, mà không bị giới hạn. Các hiệu quả khác có thể được bao gồm.

[0232] Cần lưu ý rằng công nghệ hiện tại có thể được tạo cấu hình như sau.

[0233]

(1)

Thiết bị tạo ảnh bao gồm:

các mạch điểm ảnh đều bao gồm cực thứ nhất, cực thứ hai, cực thứ ba, bộ phận tích lũy, tranzito thứ nhất, tranzito thứ hai, và bộ phận đầu ra, bộ phận tích

lũy được tạo cấu hình để tích lũy điện tích, tranzito thứ nhất được tạo cấu hình để ghép nối cực thứ ba với bộ phận tích lũy dựa trên điện áp của cực thứ nhất, tranzito thứ hai được tạo cấu hình để cấp điện áp định trước tới bộ phận tích lũy dựa trên điện áp của cực thứ hai, bộ phận đầu ra được tạo cấu hình để đưa ra tín hiệu tương ứng với điện áp trong bộ phận tích lũy, các mạch điểm ảnh bao gồm mạch điểm ảnh thứ nhất, mạch điểm ảnh thứ hai, và mạch điểm ảnh thứ ba;

đường điều khiển thứ nhất nằm kéo dài theo hướng thứ nhất, đường điều khiển thứ nhất được ghép nối với các cực thứ nhất tương ứng của mạch điểm ảnh thứ nhất, mạch điểm ảnh thứ hai, và mạch điểm ảnh thứ ba;

đường điều khiển thứ hai nằm kéo dài theo hướng thứ nhất, đường điều khiển thứ hai được ghép nối với các cực thứ hai tương ứng của mạch điểm ảnh thứ nhất, mạch điểm ảnh thứ hai, và mạch điểm ảnh thứ ba;

đường cấp điện áp thứ nhất được ghép nối với cực thứ ba của mạch điểm ảnh thứ nhất;

đường cấp điện áp thứ hai được ghép nối với cực thứ ba của mạch điểm ảnh thứ hai;

phần tử thu ánh sáng thứ nhất được ghép nối với cực thứ ba của mạch điểm ảnh thứ ba; và

bộ phận chẩn đoán được tạo cấu hình để thực hiện quy trình chẩn đoán dựa trên tín hiệu thứ nhất và tín hiệu thứ hai, tín hiệu thứ nhất được đưa ra từ bộ phận đầu ra của mạch điểm ảnh thứ nhất, tín hiệu thứ hai được đưa ra từ bộ phận đầu ra của mạch điểm ảnh thứ hai.

(2)

Thiết bị tạo ảnh theo mục (1), trong đó còn bao gồm:

bộ phận tạo địa chỉ được tạo cấu hình để tạo ra tín hiệu địa chỉ; và

bộ phận dẫn động được tạo cấu hình để dẫn động đường điều khiển thứ nhất và đường điều khiển thứ hai dựa trên tín hiệu địa chỉ, trong đó

bộ phận chẩn đoán thực hiện quy trình chẩn đoán dựa trên tín hiệu địa chỉ, tín hiệu thứ nhất, và tín hiệu thứ hai.

(3)

Thiết bị tạo ảnh theo mục (2), trong đó bộ phận chẩn đoán bao gồm mạch chuyển đổi được tạo cấu hình để tạo ra mã dạng số thứ nhất nhờ thực hiện sự chuyển đổi AD dựa trên tín hiệu thứ nhất, và tạo ra mã dạng số thứ hai nhờ thực hiện sự chuyển đổi AD dựa trên tín hiệu thứ hai, và mạch chẩn đoán được tạo cấu hình để thực hiện quy trình chẩn đoán dựa trên tín hiệu địa chỉ, mã dạng số thứ nhất, và mã dạng số thứ hai.

(4)

Thiết bị tạo ảnh theo mục (2) hoặc (3), trong đó đường điều khiển thứ nhất, đường điều khiển thứ hai, đường cấp điện áp thứ nhất, đường cấp điện áp thứ hai, các mạch điểm ảnh, và phần tử thu ánh sáng thứ nhất được tạo nên trên nền bán dẫn thứ nhất, và bộ phận tạo địa chỉ và bộ phận dẫn động được tạo nên trên nền bán dẫn thứ hai, nền bán dẫn thứ hai được liên kết với nền bán dẫn thứ nhất.

(5)

Thiết bị tạo ảnh theo mục bất kỳ trong số các mục từ (1) đến (4), trong đó các mạch điểm ảnh đều thuộc về đường điểm ảnh bất kỳ trong số các đường điểm ảnh,

mạch điểm ảnh thứ nhất, mạch điểm ảnh thứ hai, và mạch điểm ảnh thứ ba thuộc về đường điểm ảnh thứ nhất của các đường điểm ảnh,

số lượng định trước của các mạch điểm ảnh mà các cực thứ ba tương ứng của nó được ghép nối với đường cấp điện áp thứ nhất hoặc đường cấp điện áp thứ hai thuộc về các đường điểm ảnh tương ứng, số lượng định trước là lớn hơn hoặc bằng hai, và

số lượng của các đường điểm ảnh là nhỏ hơn hoặc bằng số lượng mà có thể biểu diễn được bởi sự kết hợp ghép nối của các cực thứ ba tương ứng với đường cấp điện áp thứ nhất hoặc đường cấp điện áp thứ hai theo số lượng định trước của các mạch điểm ảnh.

(6)

Thiết bị tạo ảnh theo mục (5), trong đó thông tin thứ nhất bao gồm thông

tin thứ hai, thông tin thứ nhất được chỉ báo bởi sự kết hợp ghép nối của các cực thứ ba tương ứng với đường cấp điện áp thứ nhất hoặc đường cấp điện áp thứ hai theo số lượng định trước của các mạch điểm ảnh, số lượng định trước của các mạch điểm ảnh thuộc về đường điểm ảnh thứ nhất, thông tin thứ hai được tạo cấu hình để nhận dạng đường điểm ảnh thứ nhất.

(7)

Thiết bị tạo ảnh theo mục (6), trong đó thông tin thứ nhất còn bao gồm thông tin thứ ba, thông tin thứ ba chỉ báo thuộc tính của đường điểm ảnh thứ nhất.

(8)

Thiết bị tạo ảnh theo mục bất kỳ trong số các mục từ (1) đến (7), trong đó còn bao gồm:

đường điều khiển thứ ba và đường điều khiển thứ tư đều nằm kéo dài theo hướng thứ nhất; và

đường tín hiệu được ghép nối với bộ phận đầu ra của mạch điểm ảnh thứ nhất, trong đó

các mạch điểm ảnh bao gồm mạch điểm ảnh thứ tư,

cực thứ nhất của mạch điểm ảnh thứ tư được ghép nối với đường điều khiển thứ ba,

cực thứ hai của mạch điểm ảnh thứ tư được ghép nối với đường điều khiển thứ tư,

bộ phận đầu ra của mạch điểm ảnh thứ tư được ghép nối với đường tín hiệu, và

cực thứ ba của mạch điểm ảnh thứ tư được ghép nối với đường cấp điện áp thứ hai.

(9)

Thiết bị tạo ảnh theo mục bất kỳ trong số các mục từ (1) đến (8), trong đó còn bao gồm phần tử thu ánh sáng thứ hai trong đó ánh sáng được chặn lại, trong đó

các mạch điểm ảnh bao gồm mạch điểm ảnh thứ năm,

cực thứ nhất của mạch điểm ảnh thứ năm được ghép nối với đường điều khiển thứ nhất,

cực thứ hai của mạch điểm ảnh thứ năm được ghép nối với đường điều khiển thứ hai, và

cực thứ ba của mạch điểm ảnh thứ năm được ghép nối với phần tử thu ánh sáng thứ hai.

(10)

Thiết bị tạo ảnh theo mục bất kỳ trong số các mục từ (1) đến (9), trong đó còn bao gồm bộ phận cấp điện áp được tạo cấu hình để cấp tín hiệu điện áp thứ nhất tới đường cấp điện áp thứ nhất, tín hiệu điện áp thứ nhất có điện áp thứ nhất và điện áp thứ hai.

(11)

Thiết bị tạo ảnh theo mục (10), trong đó

điện áp thứ nhất bao gồm điện áp định trước, và

tín hiệu điện áp thứ nhất có điện áp thứ nhất trong chu kỳ thứ nhất trong đó tranzito thứ nhất và tranzito thứ hai đều được bật, và có điện áp thứ hai trong chu kỳ thứ hai bên ngoài chu kỳ thứ nhất.

(12)

Thiết bị tạo ảnh theo mục bất kỳ trong số các mục từ (1) đến (11), trong đó còn bao gồm đường cấp điện áp thứ ba, trong đó

các mạch điểm ảnh bao gồm mạch điểm ảnh thứ sáu,

cực thứ nhất của mạch điểm ảnh thứ sáu được ghép nối với đường điều khiển thứ nhất,

cực thứ hai của mạch điểm ảnh thứ sáu được ghép nối với đường điều khiển thứ hai, và

cực thứ ba của mạch điểm ảnh thứ sáu được ghép nối với đường cấp điện áp thứ ba.

(13)

Thiết bị tạo ảnh theo mục bất kỳ trong số các mục từ (1) đến (12), trong đó còn bao gồm bộ phận dẫn động thứ nhất được tạo cấu hình để dẫn động đường điều khiển thứ nhất, trong đó

đường điều khiển thứ nhất có đầu thứ nhất mà ở đó bộ phận dẫn động thứ nhất được ghép nối, và đầu thứ hai,

mạch điểm ảnh thứ nhất và mạch điểm ảnh thứ hai được bố trí trong vùng thứ nhất,

mạch điểm ảnh thứ ba được bố trí trong vùng thứ hai, và

vùng thứ nhất và vùng thứ hai được bố trí theo thứ tự này theo hướng từ đầu thứ hai tới đầu thứ nhất.

(14)

Thiết bị tạo ảnh theo mục (13), trong đó còn bao gồm bộ phận dẫn động thứ hai được ghép nối với đầu thứ hai của đường điều khiển thứ nhất, bộ phận dẫn động thứ hai được tạo cấu hình để dẫn động đường điều khiển thứ nhất.

(15)

Thiết bị tạo ảnh theo mục (14), trong đó

các mạch điểm ảnh bao gồm mạch điểm ảnh thứ bảy và mạch điểm ảnh thứ tám,

các cực thứ nhất tương ứng của mạch điểm ảnh thứ bảy và mạch điểm ảnh thứ tám được ghép nối với đường điều khiển thứ nhất,

các cực thứ hai tương ứng của mạch điểm ảnh thứ bảy và mạch điểm ảnh thứ tám được ghép nối với đường điều khiển thứ hai,

cực thứ ba của mạch điểm ảnh thứ bảy được ghép nối với đường cấp điện áp thứ nhất,

cực thứ ba của mạch điểm ảnh thứ tám được ghép nối với đường cấp điện áp thứ hai,

mạch điểm ảnh thứ bảy và mạch điểm ảnh thứ tám được bố trí trong vùng thứ ba, và

vùng thứ nhất, vùng thứ hai, và vùng thứ ba được bố trí theo thứ tự này

theo hướng từ đầu thứ hai tới đầu thứ nhất.

(16)

Thiết bị tạo ảnh bao gồm:

các mạch điểm ảnh đều bao gồm cực thứ nhất, cực thứ hai, cực thứ ba, bộ phận tích lũy, tranzito thứ nhất, tranzito thứ hai, và bộ phận đầu ra, bộ phận tích lũy được tạo cấu hình để tích lũy điện tích, tranzito thứ nhất được tạo cấu hình để ghép nối cực thứ ba với bộ phận tích lũy dựa trên điện áp của cực thứ nhất, tranzito thứ hai được tạo cấu hình để cấp điện áp định trước tới bộ phận tích lũy dựa trên điện áp của cực thứ hai, bộ phận đầu ra được tạo cấu hình để đưa ra tín hiệu tương ứng với điện áp trong bộ phận tích lũy, các mạch điểm ảnh bao gồm mạch điểm ảnh thứ nhất, mạch điểm ảnh thứ hai, và mạch điểm ảnh thứ ba;

đường điều khiển thứ nhất nằm kéo dài theo hướng thứ nhất, đường điều khiển thứ nhất được ghép nối với các cực thứ nhất tương ứng của mạch điểm ảnh thứ nhất, mạch điểm ảnh thứ hai, và mạch điểm ảnh thứ ba;

đường điều khiển thứ hai nằm kéo dài theo hướng thứ nhất, đường điều khiển thứ hai được ghép nối với các cực thứ hai tương ứng của mạch điểm ảnh thứ nhất, mạch điểm ảnh thứ hai, và mạch điểm ảnh thứ ba;

đường cấp điện áp thứ nhất được ghép nối với cực thứ ba của mạch điểm ảnh thứ nhất;

đường cấp điện áp thứ hai được ghép nối với cực thứ ba của mạch điểm ảnh thứ hai; và

phần tử thu ánh sáng thứ nhất được ghép nối với cực thứ ba của mạch điểm ảnh thứ ba.

(17)

Thiết bị tạo ảnh bao gồm:

mạch điểm ảnh thứ nhất;

đường tín hiệu thứ nhất được ghép nối với mạch điểm ảnh thứ nhất;

mạch chuyển đổi được thứ nhất được tạo cấu hình để tạo ra mã dạng số thứ nhất nhờ thực hiện sự chuyển đổi AD dựa trên tín hiệu trong đường tín hiệu thứ

nhất;

bộ lựa chọn thứ nhất bao gồm cực đầu vào thứ nhất và cực đầu vào thứ hai, cực đầu vào thứ nhất được cấp mã dạng số thứ nhất, cực đầu vào thứ hai được cấp mã dạng số cố định thứ nhất, bộ lựa chọn thứ nhất được tạo cấu hình để lựa chọn và đưa ra bất kỳ một trong số mã dạng số thứ nhất hoặc mã dạng số cố định thứ nhất;

bộ phận chuyên được tạo cấu hình để chuyển mã dạng số được đưa ra từ bộ lựa chọn thứ nhất; và

bộ phận chẩn đoán được tạo cấu hình để thực hiện quy trình chẩn đoán dựa trên mã dạng số cố định thứ nhất được chuyển bởi bộ phận chuyên.

(18)

Thiết bị tạo ảnh theo mục (17), trong đó còn bao gồm:

mạch điểm ảnh thứ hai;

đường tín hiệu thứ hai được ghép nối với mạch điểm ảnh thứ hai;

mạch chuyển đổi thứ hai được tạo cấu hình để tạo ra mã dạng số thứ hai nhờ thực hiện sự chuyển đổi AD dựa trên tín hiệu trong đường tín hiệu thứ hai; và

bộ lựa chọn thứ hai bao gồm cực đầu vào thứ nhất và cực đầu vào thứ hai, cực đầu vào thứ nhất được cấp mã dạng số thứ hai, cực đầu vào thứ hai được cấp mã dạng số cố định thứ hai, bộ lựa chọn thứ hai được tạo cấu hình để lựa chọn và đưa ra bất kỳ một trong số mã dạng số thứ hai hoặc mã dạng số cố định thứ hai, trong đó

mã dạng số cố định thứ hai bao gồm mã dạng số khác với mã dạng số cố định thứ nhất,

bộ phận chuyển còn chuyển mã dạng số được đưa ra từ bộ lựa chọn thứ hai, và

bộ phận chẩn đoán thực hiện quy trình chẩn đoán dựa trên mã dạng số cố định thứ nhất và mã dạng số cố định thứ hai, mã dạng số cố định thứ nhất và mã dạng số cố định thứ hai được chuyển bởi bộ phận chuyển.

(19)

Thiết bị tạo ảnh theo mục (17) hoặc (18), trong đó mã dạng số cố định thứ nhất bao gồm thông tin, thông tin được tạo cấu hình để nhận dạng mạch chuyên đổi được thứ nhất.

[0234] Đơn này hưởng quyền ưu tiên từ đơn sáng chế Nhật Bản số JP2017-234360 được nộp tại Cục Sáng chế Nhật Bản vào ngày 06 tháng 12 năm 2017, toàn bộ nội dung của nó được đưa vào đây nhằm viện dẫn.

[0235] Sẽ được hiểu bởi người có trình độ trung bình trong lĩnh vực kỹ thuật tương ứng rằng các sự cải biến, các sự kết hợp, các sự kết hợp phụ, và các sự thay thế khác nhau có thể xảy ra tùy thuộc vào các yêu cầu thiết kế cá các yếu tố khác đến mức mà chúng nằm trong phạm vi của các điểm yêu cầu bảo hộ kèm theo hoặc các phân tương đương của nó.

YÊU CẦU BẢO HỘ

1. Thiết bị tạo ảnh bao gồm:

các mạch điểm ảnh đều bao gồm cực thứ nhất, cực thứ hai, cực thứ ba, bộ phận tích lũy, tranzito thứ nhất, tranzito thứ hai, và bộ phận đầu ra, bộ phận tích lũy được tạo cấu hình để tích lũy điện tích, tranzito thứ nhất được tạo cấu hình để ghép nối cực thứ ba với bộ phận tích lũy dựa trên điện áp của cực thứ nhất, tranzito thứ hai được tạo cấu hình để cấp điện áp định trước tới bộ phận tích lũy dựa trên điện áp của cực thứ hai, bộ phận đầu ra được tạo cấu hình để đưa ra tín hiệu tương ứng với điện áp trong bộ phận tích lũy, các mạch điểm ảnh bao gồm mạch điểm ảnh thứ nhất, mạch điểm ảnh thứ hai, và mạch điểm ảnh thứ ba;

đường điều khiển thứ nhất nằm kéo dài theo hướng thứ nhất, đường điều khiển thứ nhất được ghép nối với các cực thứ nhất tương ứng của mạch điểm ảnh thứ nhất, mạch điểm ảnh thứ hai, và mạch điểm ảnh thứ ba;

đường điều khiển thứ hai nằm kéo dài theo hướng thứ nhất, đường điều khiển thứ hai được ghép nối với các cực thứ hai tương ứng của mạch điểm ảnh thứ nhất, mạch điểm ảnh thứ hai, và mạch điểm ảnh thứ ba;

đường cấp điện áp thứ nhất được ghép nối với cực thứ ba của mạch điểm ảnh thứ nhất;

đường cấp điện áp thứ hai được ghép nối với cực thứ ba của mạch điểm ảnh thứ hai;

phần tử thu ánh sáng thứ nhất được ghép nối với cực thứ ba của mạch điểm ảnh thứ ba; và

bộ phận chẩn đoán được tạo cấu hình để thực hiện quy trình chẩn đoán dựa trên tín hiệu thứ nhất và tín hiệu thứ hai, tín hiệu thứ nhất được đưa ra từ bộ phận đầu ra của mạch điểm ảnh thứ nhất, tín hiệu thứ hai được đưa ra từ bộ phận đầu ra của mạch điểm ảnh thứ hai.

2. Thiết bị tạo ảnh theo điểm 1, trong đó còn bao gồm:

bộ phận tạo địa chỉ được tạo cấu hình để tạo ra tín hiệu địa chỉ; và

bộ phận dẫn động được tạo cấu hình để dẫn động đường điều khiển thứ nhất và đường điều khiển thứ hai dựa trên tín hiệu địa chỉ, trong đó

bộ phận chẩn đoán thực hiện quy trình chẩn đoán dựa trên tín hiệu địa chỉ, tín hiệu thứ nhất, và tín hiệu thứ hai.

3. Thiết bị tạo ảnh theo điểm 2, trong đó bộ phận chẩn đoán bao gồm

mạch chuyển đổi được tạo cấu hình để tạo ra mã dạng số thứ nhất nhờ thực hiện sự chuyển đổi AD dựa trên tín hiệu thứ nhất, và tạo ra mã dạng số thứ hai nhờ thực hiện sự chuyển đổi AD dựa trên tín hiệu thứ hai, và

mạch chẩn đoán được tạo cấu hình để thực hiện quy trình chẩn đoán dựa trên tín hiệu địa chỉ, mã dạng số thứ nhất, và mã dạng số thứ hai.

4. Thiết bị tạo ảnh theo điểm 2, trong đó:

đường điều khiển thứ nhất, đường điều khiển thứ hai, đường cấp điện áp thứ nhất, đường cấp điện áp thứ hai, các mạch điểm ảnh, và phần tử thu ánh sáng thứ nhất được tạo nên trên nền bán dẫn thứ nhất, và

bộ phận tạo địa chỉ và bộ phận dẫn động được tạo nên trên nền bán dẫn thứ hai, nền bán dẫn thứ hai được liên kết với nền bán dẫn thứ nhất.

5. Thiết bị tạo ảnh theo điểm 1, trong đó:

các mạch điểm ảnh đều thuộc về đường điểm ảnh bất kỳ trong số các đường điểm ảnh,

mạch điểm ảnh thứ nhất, mạch điểm ảnh thứ hai, và mạch điểm ảnh thứ ba thuộc về đường điểm ảnh thứ nhất của các đường điểm ảnh,

số lượng định trước của các mạch điểm ảnh mà các cực thứ ba tương ứng của nó được ghép nối với đường cấp điện áp thứ nhất hoặc đường cấp điện áp thứ hai thuộc về các đường điểm ảnh tương ứng, số lượng định trước là lớn hơn hoặc bằng hai, và

số lượng của các đường điểm ảnh là nhỏ hơn hoặc bằng số lượng mà có thể biểu diễn được bởi sự kết hợp ghép nối của các cực thứ ba tương ứng với đường cấp điện áp thứ nhất hoặc đường cấp điện áp thứ hai theo số lượng định trước của các mạch điểm ảnh.

6. Thiết bị tạo ảnh theo điểm 5, trong đó thông tin thứ nhất bao gồm thông tin thứ hai, thông tin thứ nhất được chỉ báo bởi sự kết hợp ghép nối của các cực thứ ba tương ứng với đường cấp điện áp thứ nhất hoặc đường cấp điện áp thứ hai

theo số lượng định trước của các mạch điểm ảnh, số lượng định trước của các mạch điểm ảnh thuộc về đường điểm ảnh thứ nhất, thông tin thứ hai được tạo cấu hình để nhận dạng đường điểm ảnh thứ nhất.

7. Thiết bị tạo ảnh theo điểm 6, trong đó thông tin thứ nhất còn bao gồm thông tin thứ ba, thông tin thứ ba chỉ báo thuộc tính của đường điểm ảnh thứ nhất.

8. Thiết bị tạo ảnh theo điểm 1, trong đó còn bao gồm:

đường điều khiển thứ ba và đường điều khiển thứ tư đều nằm kéo dài theo hướng thứ nhất; và

đường tín hiệu được ghép nối với bộ phận đầu ra của mạch điểm ảnh thứ nhất, trong đó

các mạch điểm ảnh bao gồm mạch điểm ảnh thứ tư,

cực thứ nhất của mạch điểm ảnh thứ tư được ghép nối với đường điều khiển thứ ba,

cực thứ hai của mạch điểm ảnh thứ tư được ghép nối với đường điều khiển thứ tư,

bộ phận đầu ra của mạch điểm ảnh thứ tư được ghép nối với đường tín hiệu, và

cực thứ ba của mạch điểm ảnh thứ tư được ghép nối với đường cấp điện áp thứ hai.

9. Thiết bị tạo ảnh theo điểm 1, trong đó còn bao gồm phần tử thu ánh sáng thứ hai trong đó ánh sáng được chặn lại, trong đó:

các mạch điểm ảnh bao gồm mạch điểm ảnh thứ năm,

cực thứ nhất của mạch điểm ảnh thứ năm được ghép nối với đường điều khiển thứ nhất,

cực thứ hai của mạch điểm ảnh thứ năm được ghép nối với đường điều khiển thứ hai, và

cực thứ ba của mạch điểm ảnh thứ năm được ghép nối với phần tử thu ánh sáng thứ hai.

10. Thiết bị tạo ảnh theo điểm 1, trong đó còn bao gồm bộ phận cấp điện áp

được tạo cấu hình để cấp tín hiệu điện áp thứ nhất tới đường cấp điện áp thứ nhất, tín hiệu điện áp thứ nhất có điện áp thứ nhất và điện áp thứ hai.

11. Thiết bị tạo ảnh theo điểm 10, trong đó:

điện áp thứ nhất bao gồm điện áp định trước, và

tín hiệu điện áp thứ nhất có điện áp thứ nhất trong chu kỳ thứ nhất trong đó tranzito thứ nhất và tranzito thứ hai đều được bật, và có điện áp thứ hai trong chu kỳ thứ hai bên ngoài chu kỳ thứ nhất.

12. Thiết bị tạo ảnh theo điểm 1, trong đó còn bao gồm đường cấp điện áp thứ ba, trong đó:

các mạch điểm ảnh bao gồm mạch điểm ảnh thứ sáu,

cực thứ nhất của mạch điểm ảnh thứ sáu được ghép nối với đường điều khiển thứ nhất,

cực thứ hai của mạch điểm ảnh thứ sáu được ghép nối với đường điều khiển thứ hai, và

cực thứ ba của mạch điểm ảnh thứ sáu được ghép nối với đường cấp điện áp thứ ba.

13. Thiết bị tạo ảnh theo điểm 1, trong đó còn bao gồm bộ phận dẫn động thứ nhất được tạo cấu hình để dẫn động đường điều khiển thứ nhất, trong đó:

đường điều khiển thứ nhất có đầu thứ nhất mà ở đó bộ phận dẫn động thứ nhất được ghép nối, và đầu thứ hai,

mạch điểm ảnh thứ nhất và mạch điểm ảnh thứ hai được bố trí trong vùng thứ nhất,

mạch điểm ảnh thứ ba được bố trí trong vùng thứ hai, và

vùng thứ nhất và vùng thứ hai được bố trí theo thứ tự này theo hướng từ đầu thứ hai tới đầu thứ nhất.

14. Thiết bị tạo ảnh theo điểm 13, trong đó còn bao gồm bộ phận dẫn động thứ hai được ghép nối với đầu thứ hai của đường điều khiển thứ nhất, bộ phận dẫn động thứ hai được tạo cấu hình để dẫn động đường điều khiển thứ nhất.

15. Thiết bị tạo ảnh theo điểm 14, trong đó:

các mạch điểm ảnh bao gồm mạch điểm ảnh thứ bảy và mạch điểm ảnh thứ tám,

các cực thứ nhất tương ứng của mạch điểm ảnh thứ bảy và mạch điểm ảnh thứ tám được ghép nối với đường điều khiển thứ nhất,

các cực thứ hai tương ứng của mạch điểm ảnh thứ bảy và mạch điểm ảnh thứ tám được ghép nối với đường điều khiển thứ hai,

cực thứ ba của mạch điểm ảnh thứ bảy được ghép nối với đường cấp điện áp thứ nhất,

cực thứ ba của mạch điểm ảnh thứ tám được ghép nối với đường cấp điện áp thứ hai,

mạch điểm ảnh thứ bảy và mạch điểm ảnh thứ tám được bố trí trong vùng thứ ba, và

vùng thứ nhất, vùng thứ hai, và vùng thứ ba được bố trí theo thứ tự này theo hướng từ đầu thứ hai tới đầu thứ nhất.

16. Thiết bị tạo ảnh bao gồm:

các mạch điểm ảnh đều bao gồm cực thứ nhất, cực thứ hai, cực thứ ba, bộ phận tích lũy, tranzito thứ nhất, tranzito thứ hai, và bộ phận đầu ra, bộ phận tích lũy được tạo cấu hình để tích lũy điện tích, tranzito thứ nhất được tạo cấu hình để ghép nối cực thứ ba với bộ phận tích lũy dựa trên điện áp của cực thứ nhất, tranzito thứ hai được tạo cấu hình để cấp điện áp định trước tới bộ phận tích lũy dựa trên điện áp của cực thứ hai, bộ phận đầu ra được tạo cấu hình để đưa ra tín hiệu tương ứng với điện áp trong bộ phận tích lũy, các mạch điểm ảnh bao gồm mạch điểm ảnh thứ nhất, mạch điểm ảnh thứ hai, và mạch điểm ảnh thứ ba;

đường điều khiển thứ nhất nằm kéo dài theo hướng thứ nhất, đường điều khiển thứ nhất được ghép nối với các cực thứ nhất tương ứng của mạch điểm ảnh thứ nhất, mạch điểm ảnh thứ hai, và mạch điểm ảnh thứ ba;

đường điều khiển thứ hai nằm kéo dài theo hướng thứ nhất, đường điều khiển thứ hai được ghép nối với các cực thứ hai tương ứng của mạch điểm ảnh thứ nhất, mạch điểm ảnh thứ hai, và mạch điểm ảnh thứ ba;

đường cấp điện áp thứ nhất được ghép nối với cực thứ ba của mạch điểm

ảnh thứ nhất;

đường cấp điện áp thứ hai được ghép nối với cực thứ ba của mạch điểm ảnh thứ hai; và

phần tử thu ánh sáng thứ nhất được ghép nối với cực thứ ba của mạch điểm ảnh thứ ba.

17. Thiết bị tạo ảnh bao gồm:

mạch điểm ảnh thứ nhất;

đường tín hiệu thứ nhất được ghép nối với mạch điểm ảnh thứ nhất;

mạch chuyển đổi được thứ nhất được tạo cấu hình để tạo ra mã dạng số thứ nhất nhờ thực hiện sự chuyển đổi AD dựa trên tín hiệu trong đường tín hiệu thứ nhất;

bộ lựa chọn thứ nhất bao gồm cực đầu vào thứ nhất và cực đầu vào thứ hai, cực đầu vào thứ nhất được cấp mã dạng số thứ nhất, cực đầu vào thứ hai được cấp mã dạng số cố định thứ nhất, bộ lựa chọn thứ nhất được tạo cấu hình để lựa chọn và đưa ra bất kỳ một trong số mã dạng số thứ nhất hoặc mã dạng số cố định thứ nhất;

bộ phận chuyển được tạo cấu hình để chuyển mã dạng số được đưa ra từ bộ lựa chọn thứ nhất; và

bộ phận chẩn đoán được tạo cấu hình để thực hiện quy trình chẩn đoán dựa trên mã dạng số cố định thứ nhất được chuyển bởi bộ phận chuyển.

18. Thiết bị tạo ảnh theo điểm 17, trong đó còn bao gồm:

mạch điểm ảnh thứ hai;

đường tín hiệu thứ hai được ghép nối với mạch điểm ảnh thứ hai;

mạch chuyển đổi thứ hai được tạo cấu hình để tạo ra mã dạng số thứ hai nhờ thực hiện sự chuyển đổi AD dựa trên tín hiệu trong đường tín hiệu thứ hai; và

bộ lựa chọn thứ hai bao gồm cực đầu vào thứ nhất và cực đầu vào thứ hai, cực đầu vào thứ nhất được cấp mã dạng số thứ hai, cực đầu vào thứ hai được cấp mã dạng số cố định thứ hai, bộ lựa chọn thứ hai được tạo cấu hình để lựa chọn

và đưa ra bất kỳ một trong số mã dạng số thứ hai hoặc mã dạng số cố định thứ hai, trong đó:

mã dạng số cố định thứ hai bao gồm mã dạng số khác với mã dạng số cố định thứ nhất,

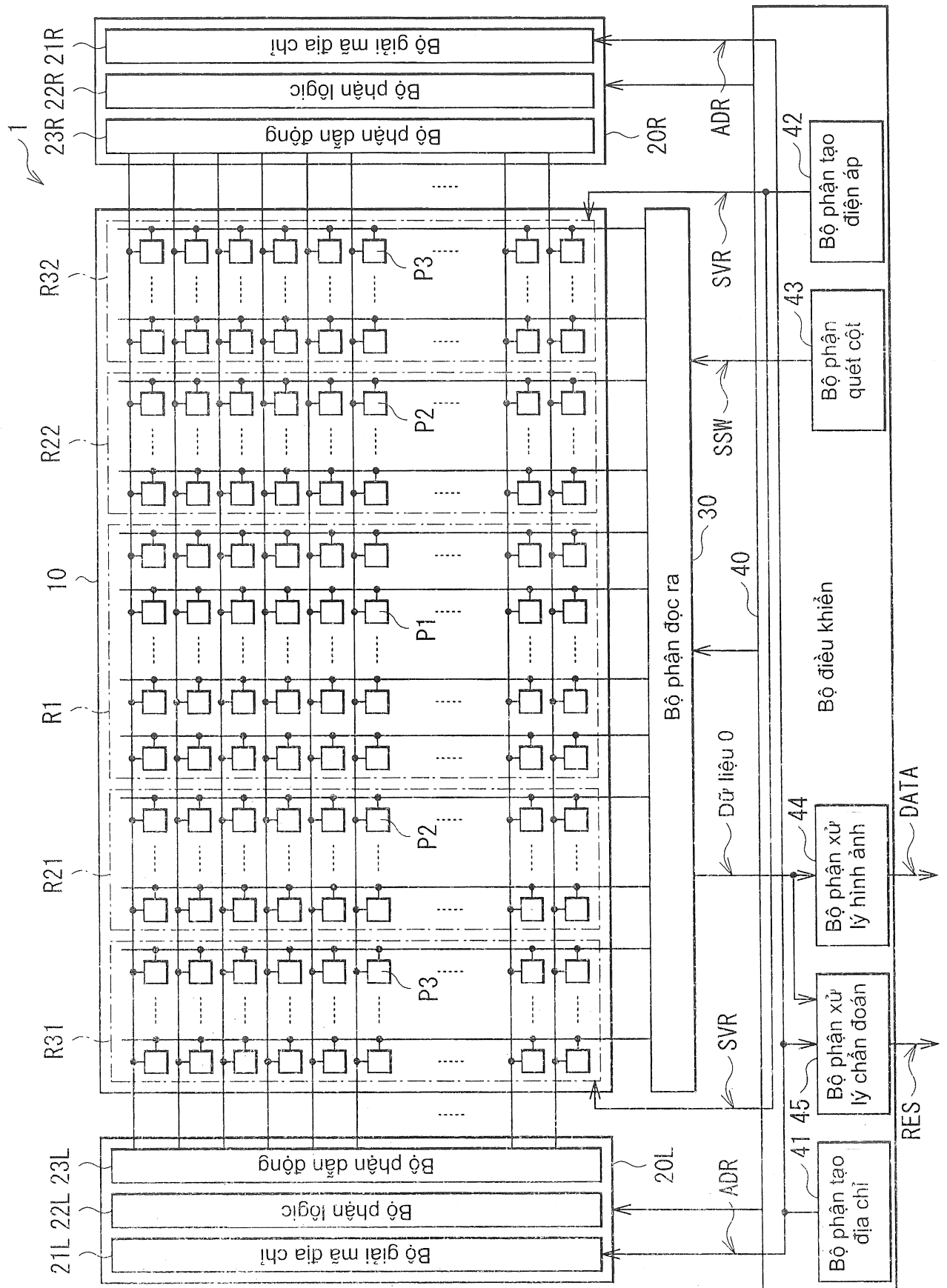
bộ phận chuyển còn chuyển mã dạng số được đưa ra từ bộ lựa chọn thứ hai, và

bộ phận chẩn đoán thực hiện quy trình chẩn đoán dựa trên mã dạng số cố định thứ nhất và mã dạng số cố định thứ hai, mã dạng số cố định thứ nhất và mã dạng số cố định thứ hai được chuyển bởi bộ phận chuyển.

19. Thiết bị tạo ảnh theo điểm 17, trong đó mã dạng số cố định thứ nhất bao gồm thông tin, thông tin được tạo cấu hình để nhận dạng mạch chuyển đổi được thứ nhất.

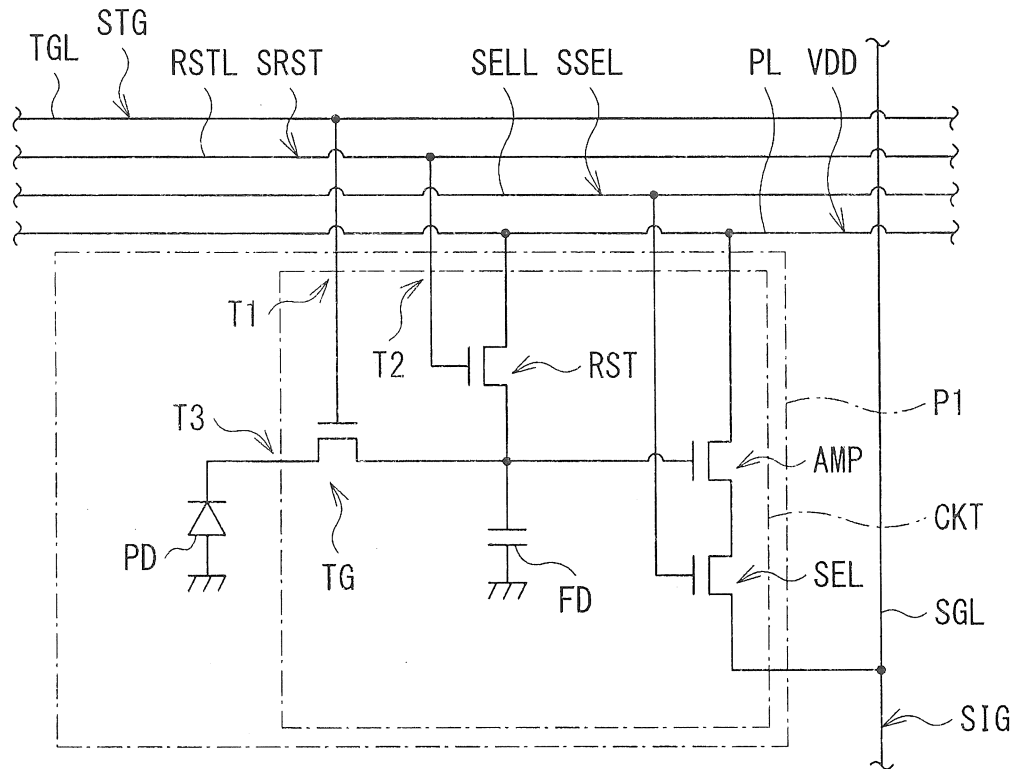
1/38

FIG.1



2/38

FIG.2



3/38

FIG.3A

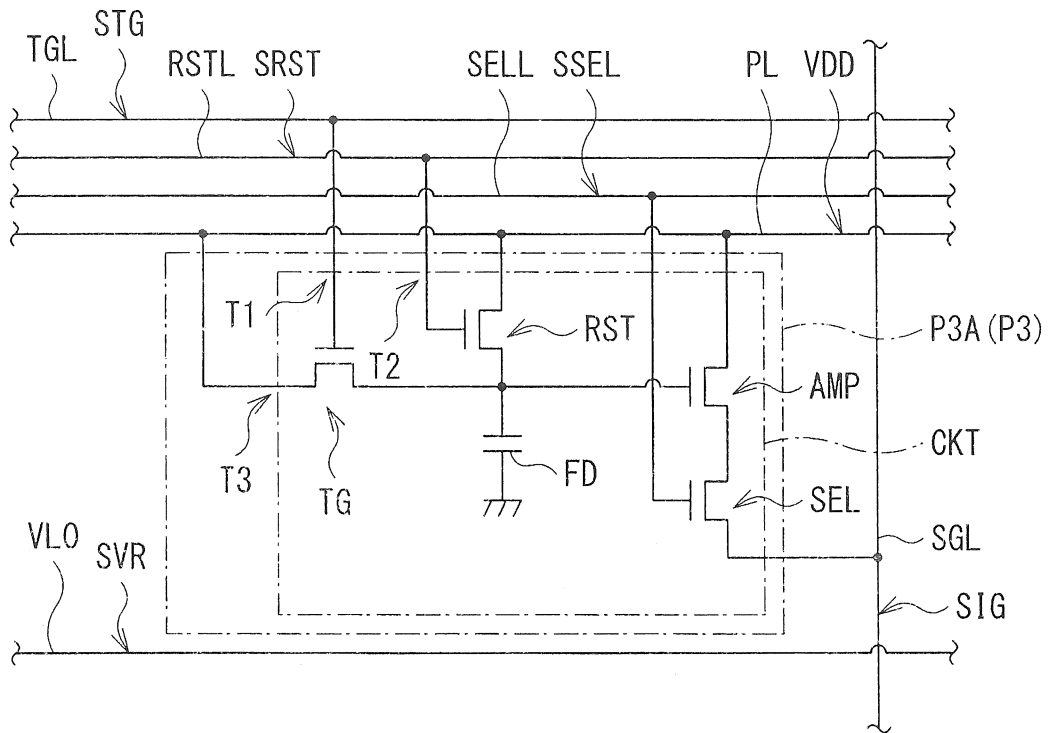
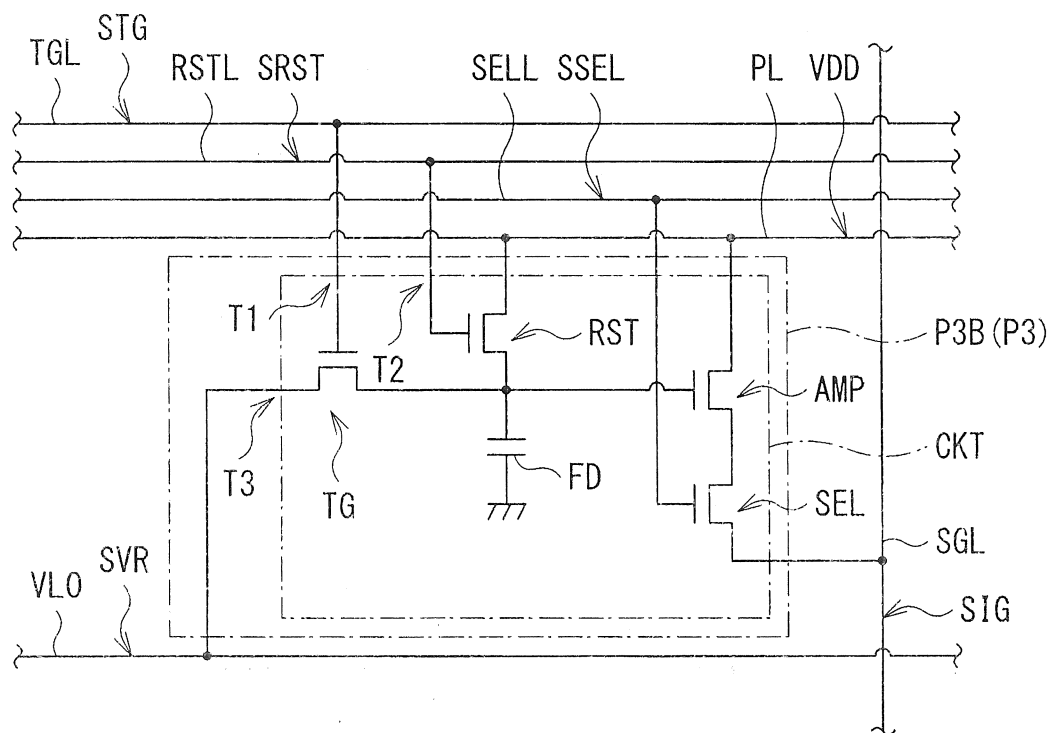
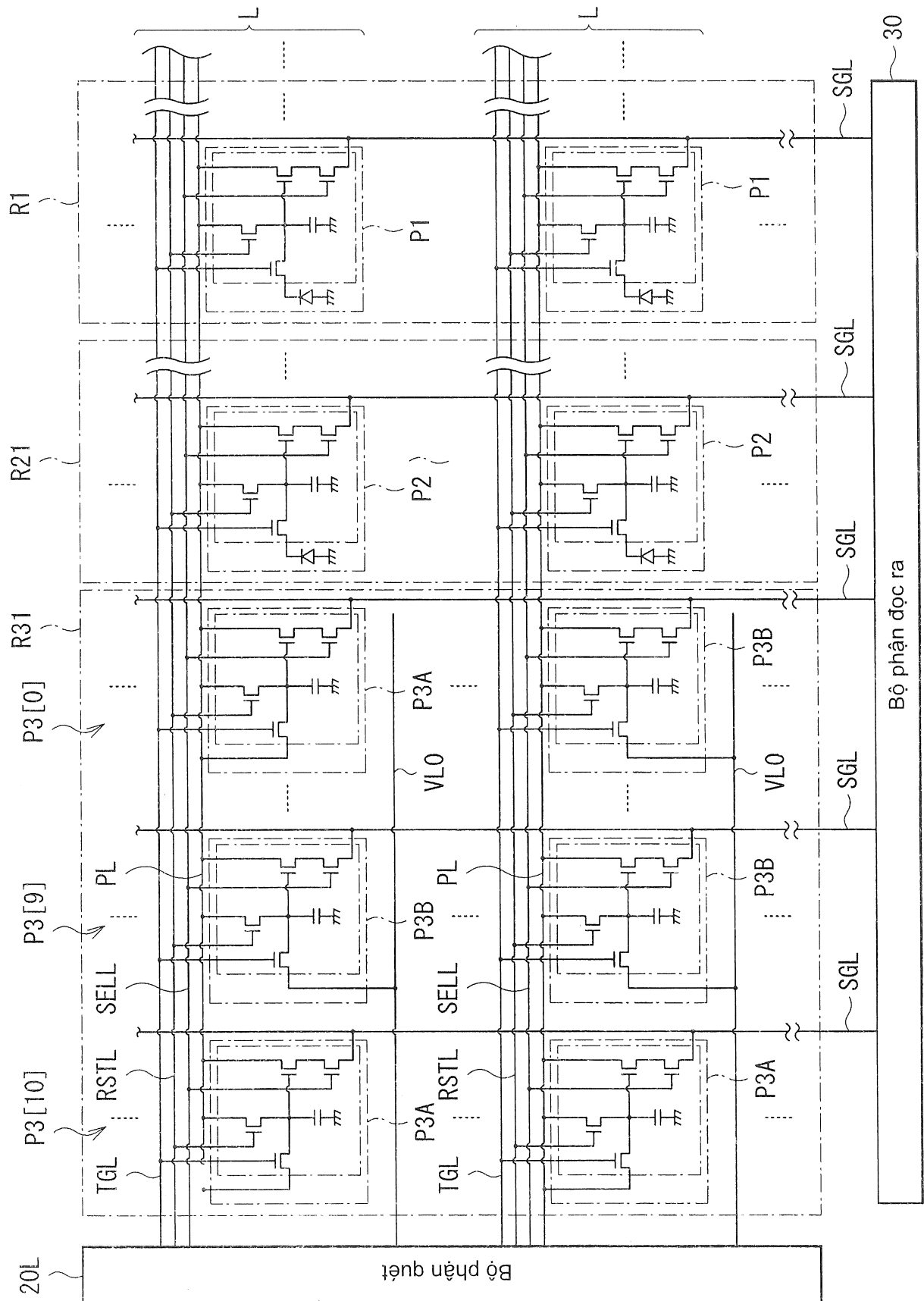


FIG.3B





5/38

FIG.5

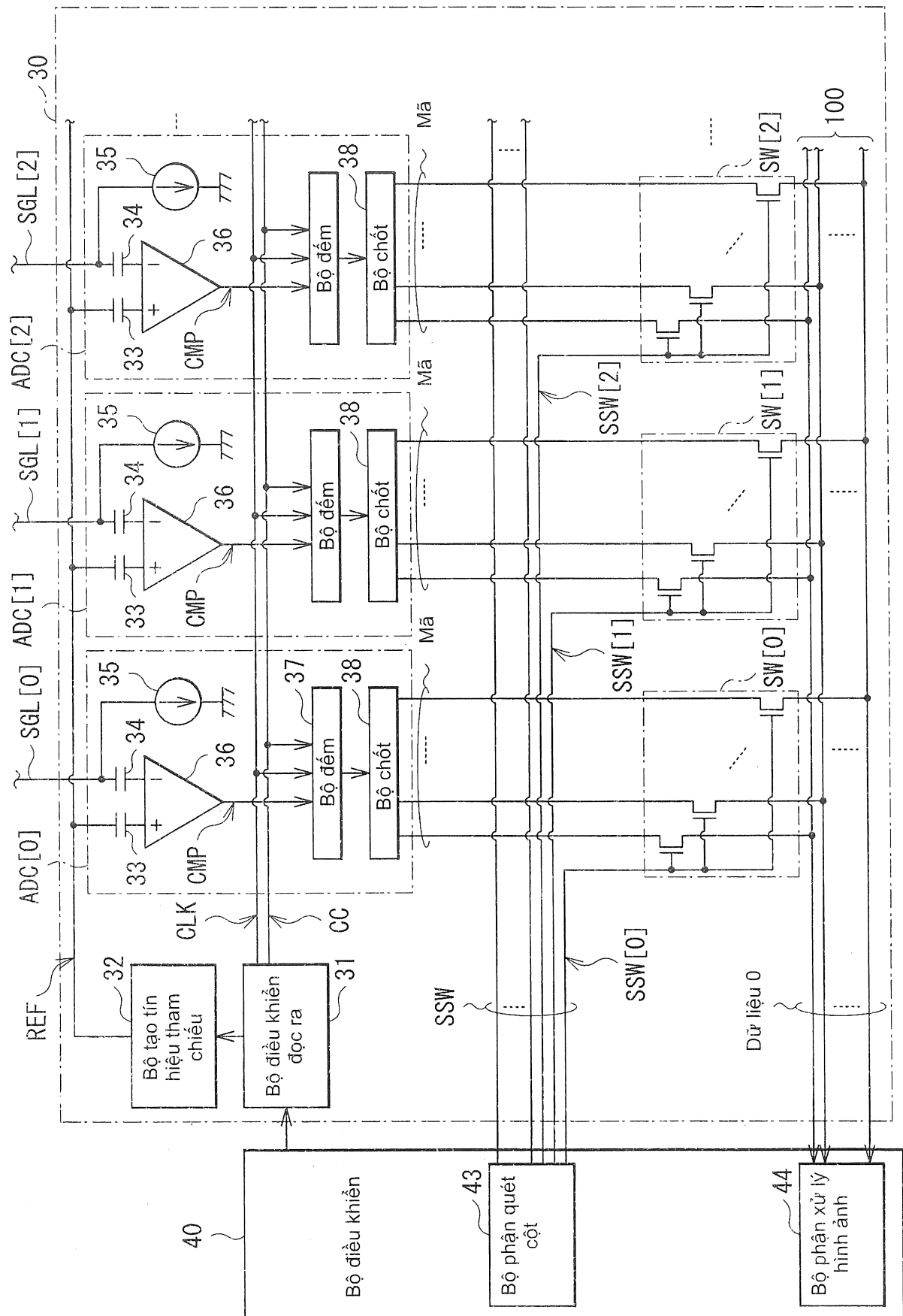
0:P3A
1:P3B

	P3[10]	P3[9]	P3[8]	P3[7]	P3[6]	P3[5]	P3[4]	P3[3]	P3[2]	P3[1]	P3[0]
Đường điểm ảnh L[0]	0	0	0	0	0	0	0	0	0	0	0
Đường điểm ảnh L[1]	0	0	0	0	0	0	0	0	0	0	1
Đường điểm ảnh L[2]	0	0	0	0	0	0	0	0	0	1	0
Đường điểm ảnh L[3]	0	0	0	0	0	0	0	0	0	1	1
Đường điểm ảnh L[4]	0	0	0	0	0	0	0	0	1	0	0
Đường điểm ảnh L[5]	0	0	0	0	0	0	0	0	1	0	1
Đường điểm ảnh L[6]	0	0	0	0	0	0	0	0	1	1	0
Đường điểm ảnh L[7]	0	0	0	0	0	0	0	0	1	1	1
Đường điểm ảnh L[8]	0	0	0	0	0	0	0	1	0	0	0

INFL

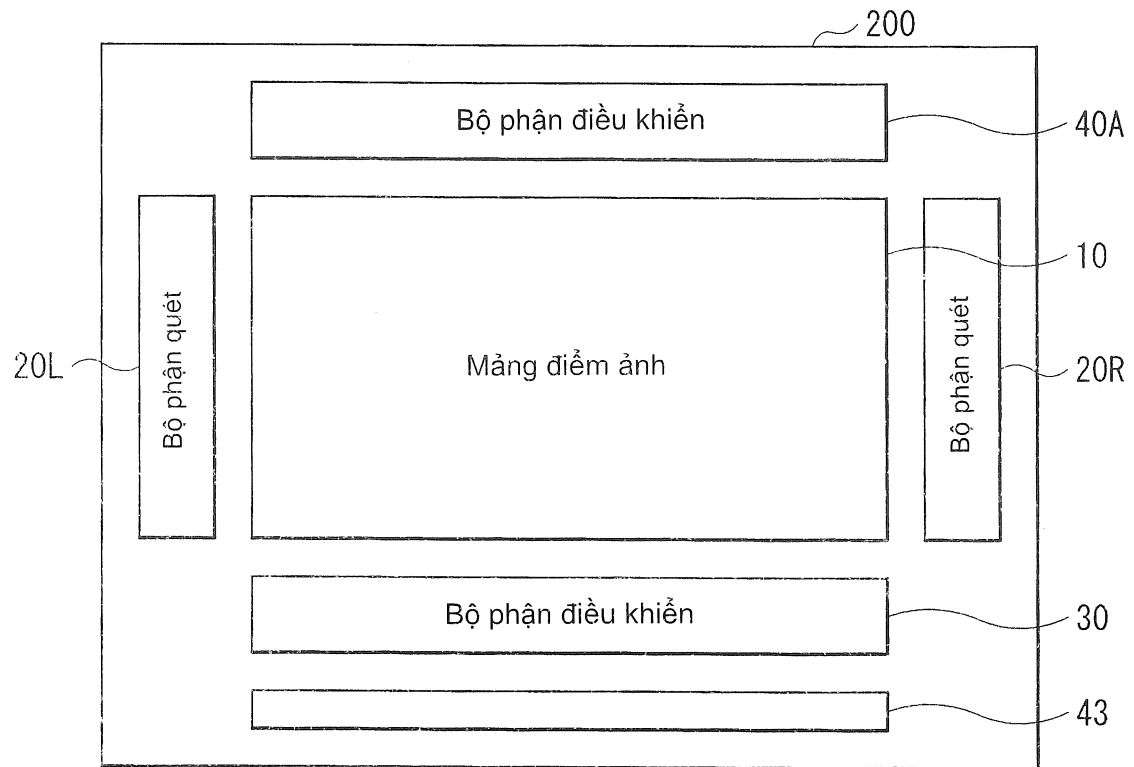
6/38

FIG.6



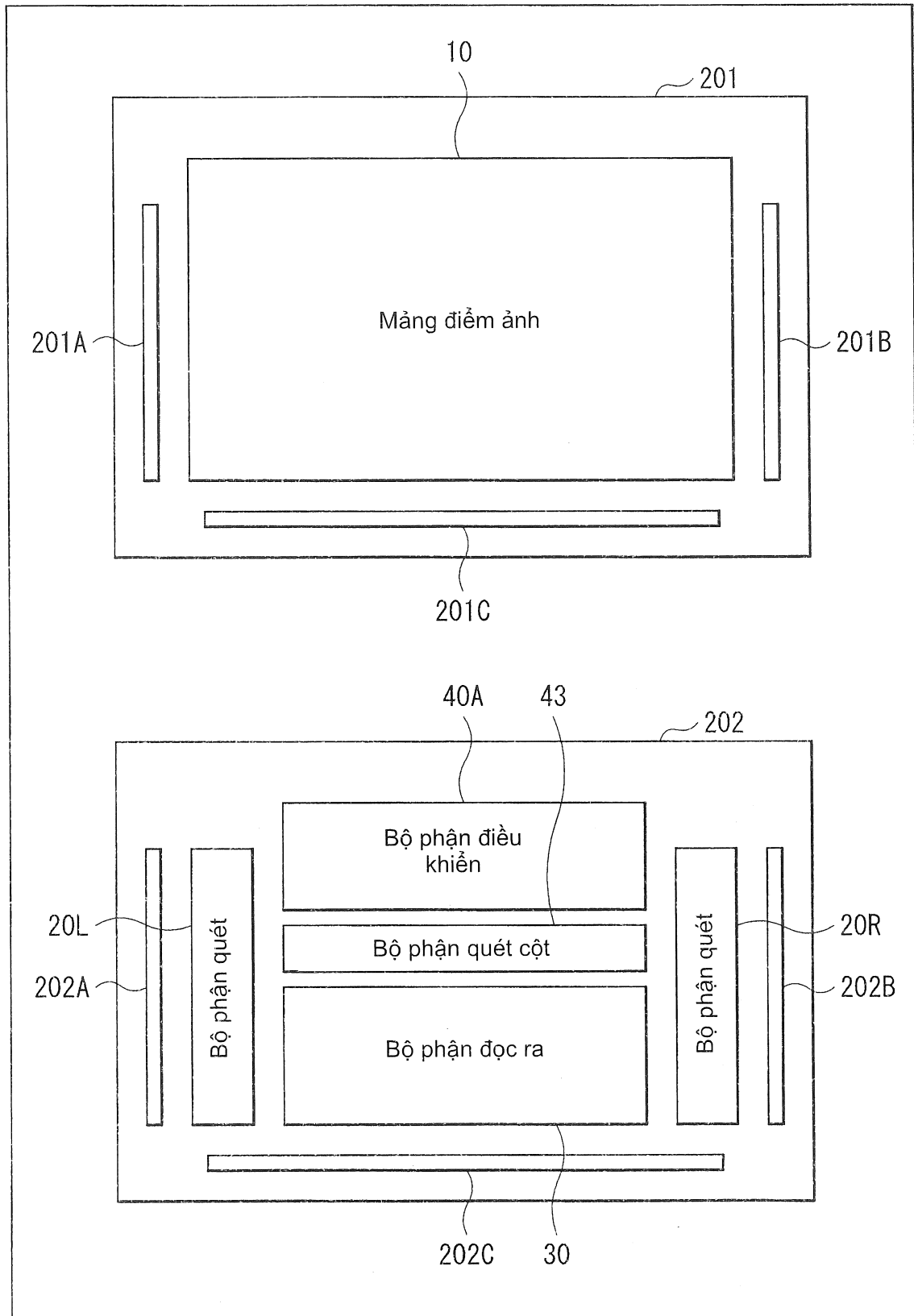
7/38

FIG.7



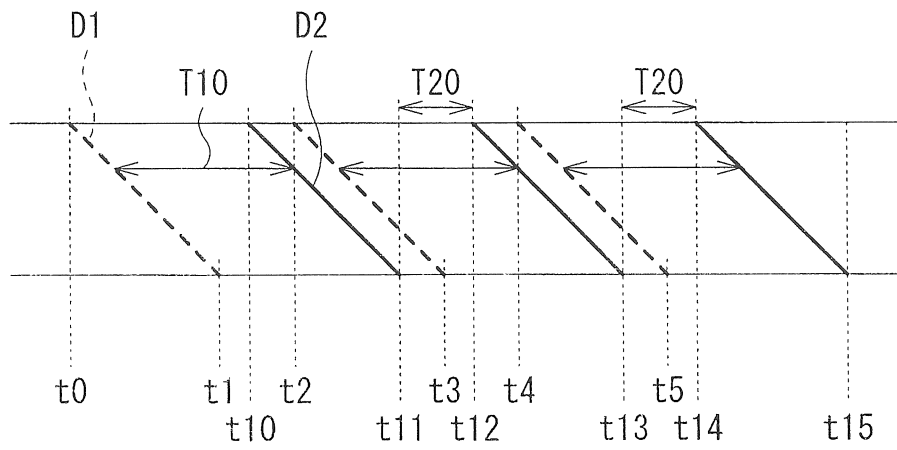
8/38

FIG.8



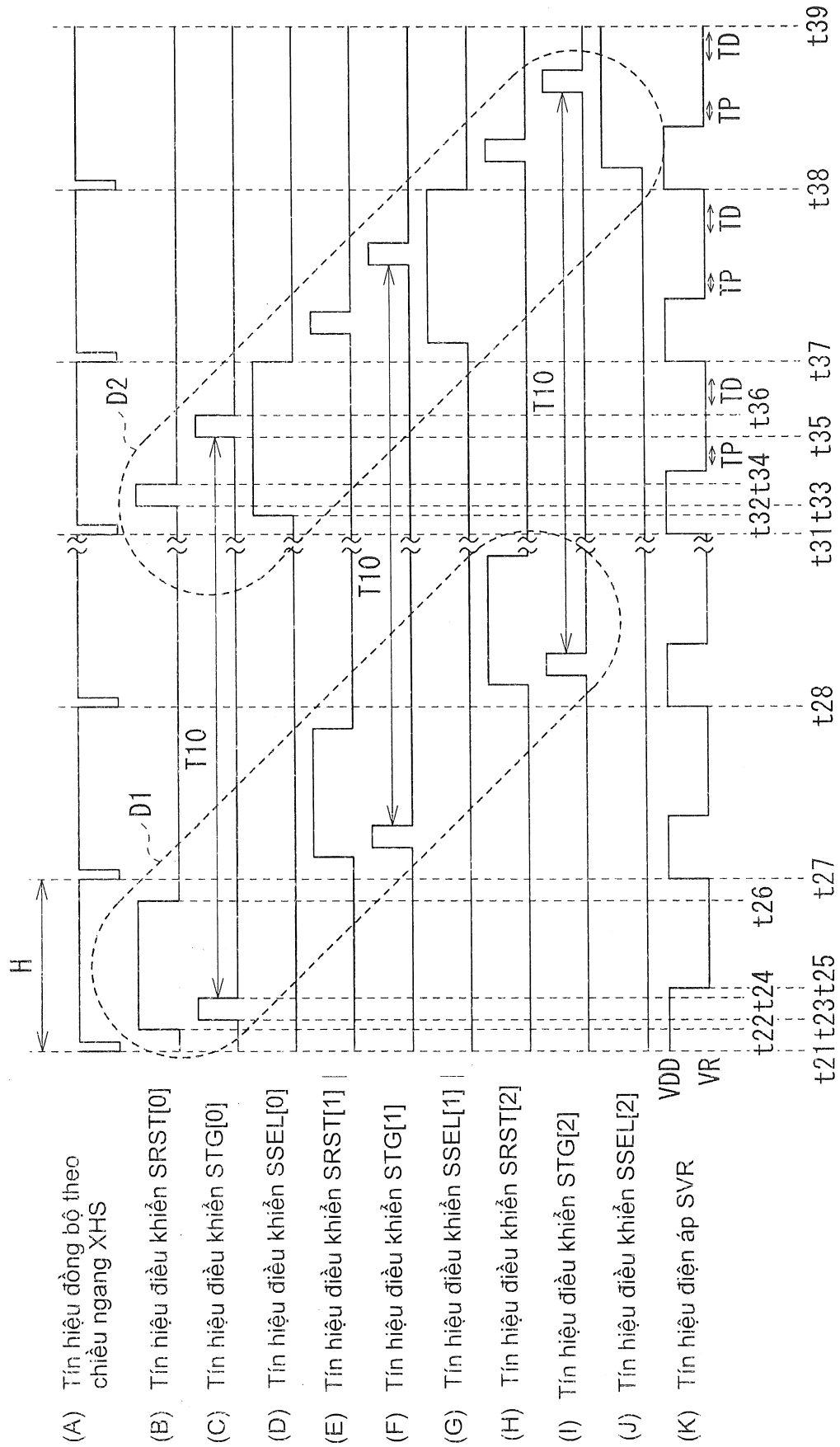
9/38

FIG.9



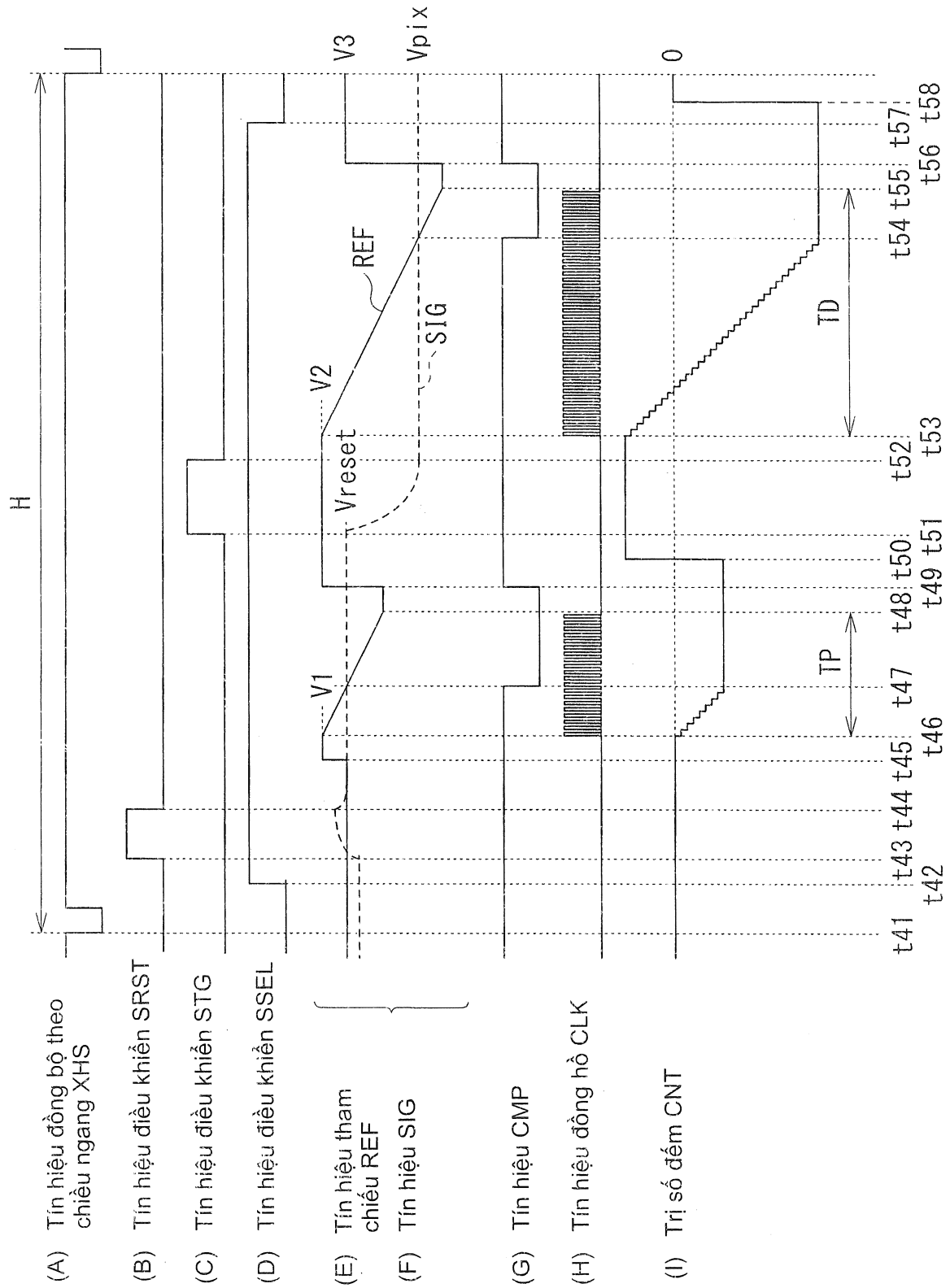
10/38

FIG.10



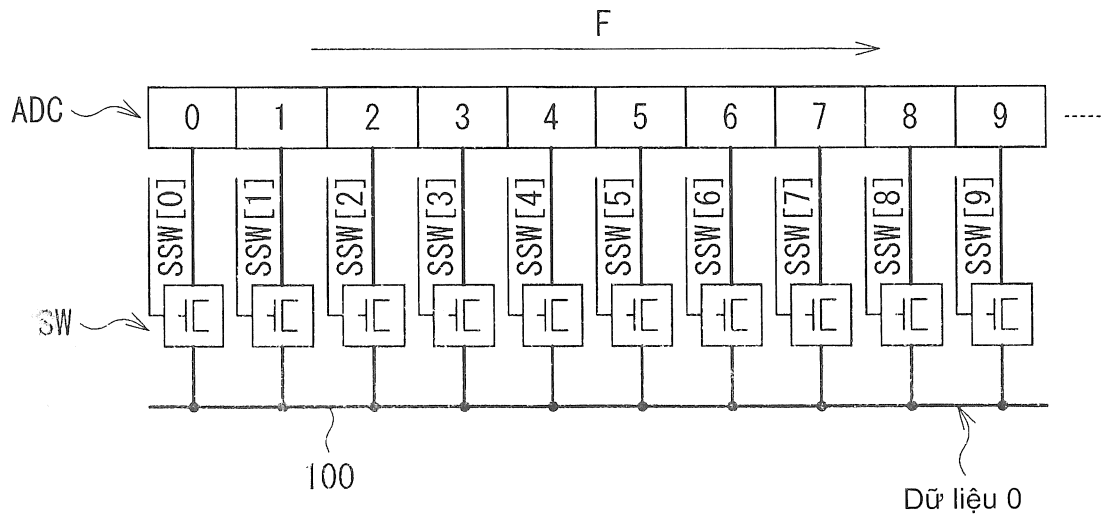
11/38

FIG.11



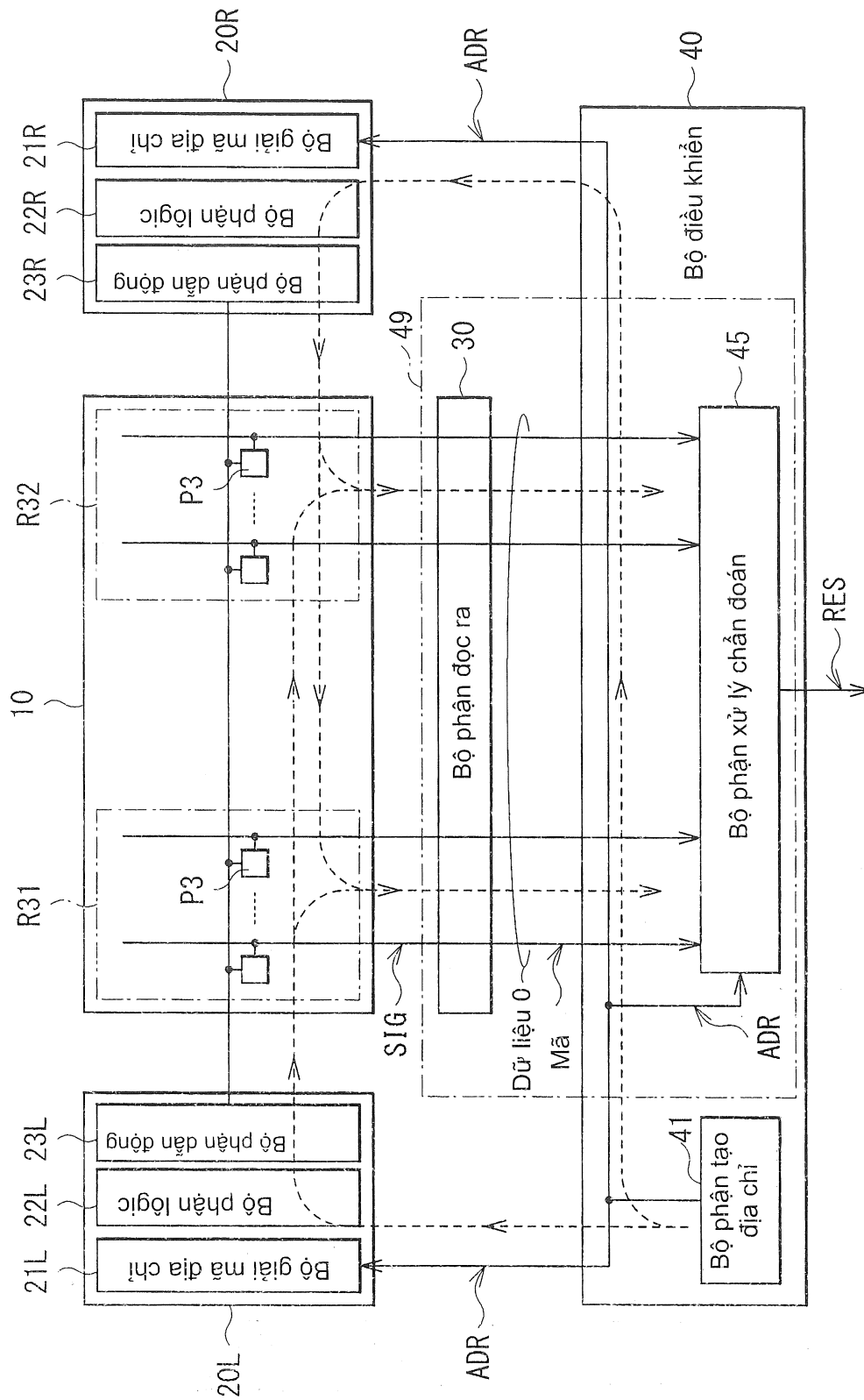
12/38

FIG.12



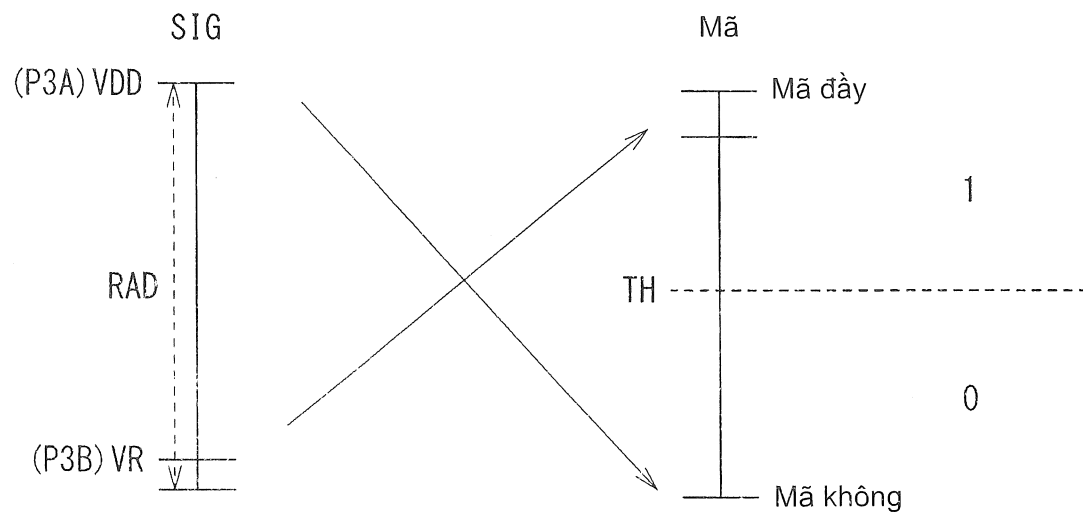
13/38

FIG.13



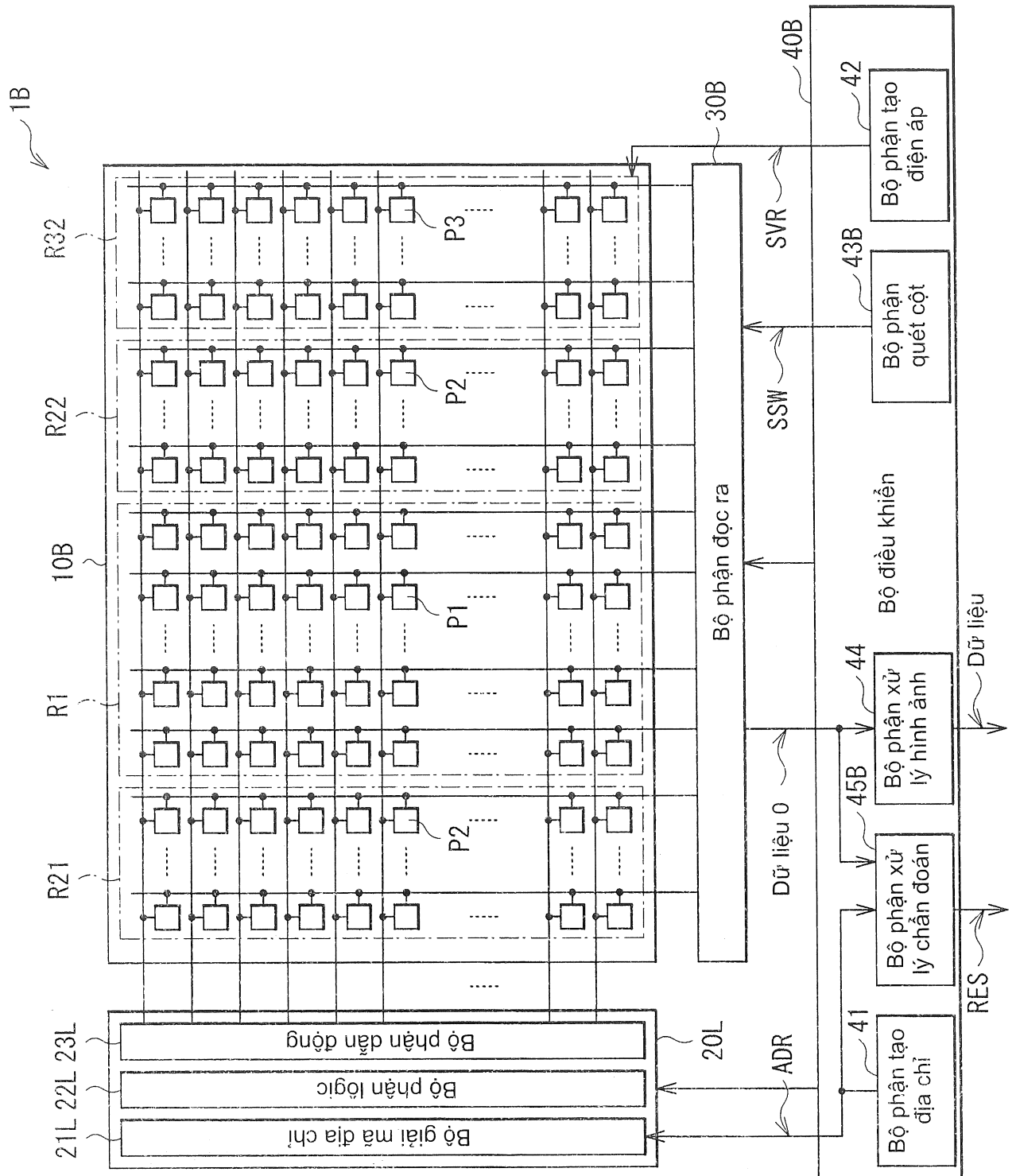
14/38

FIG.14



15/38

FIG.15



16/38

FIG.16A

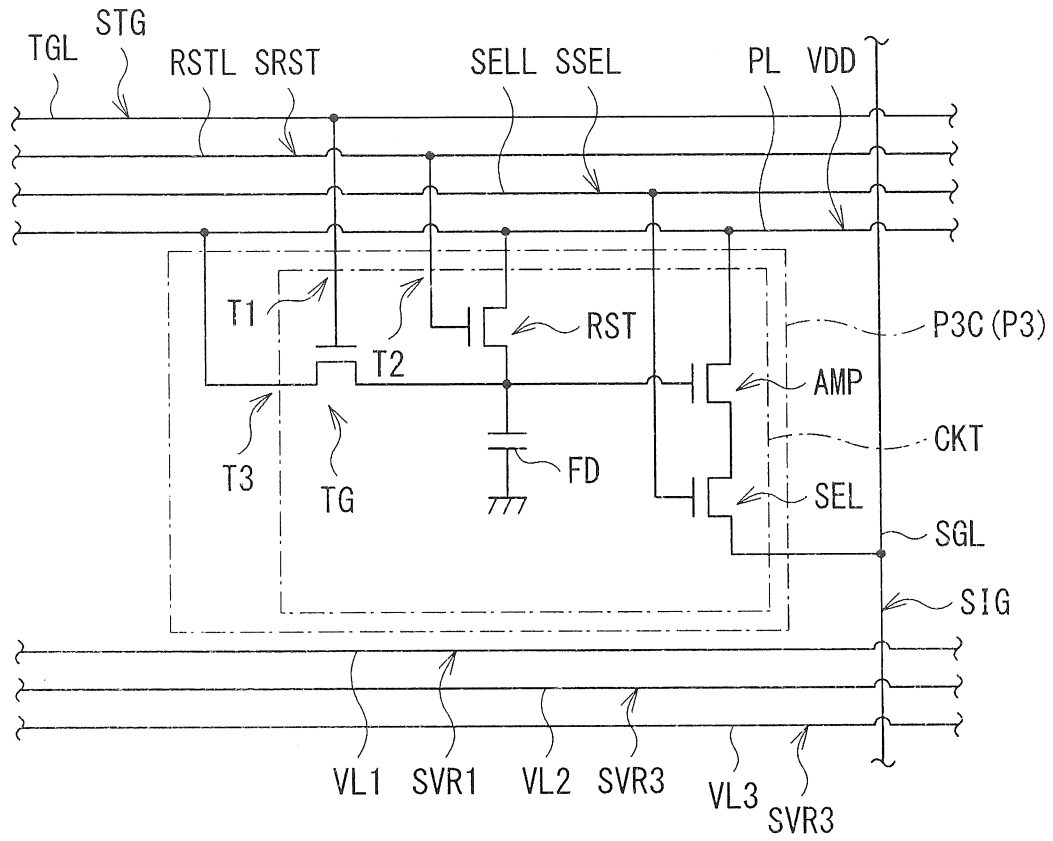
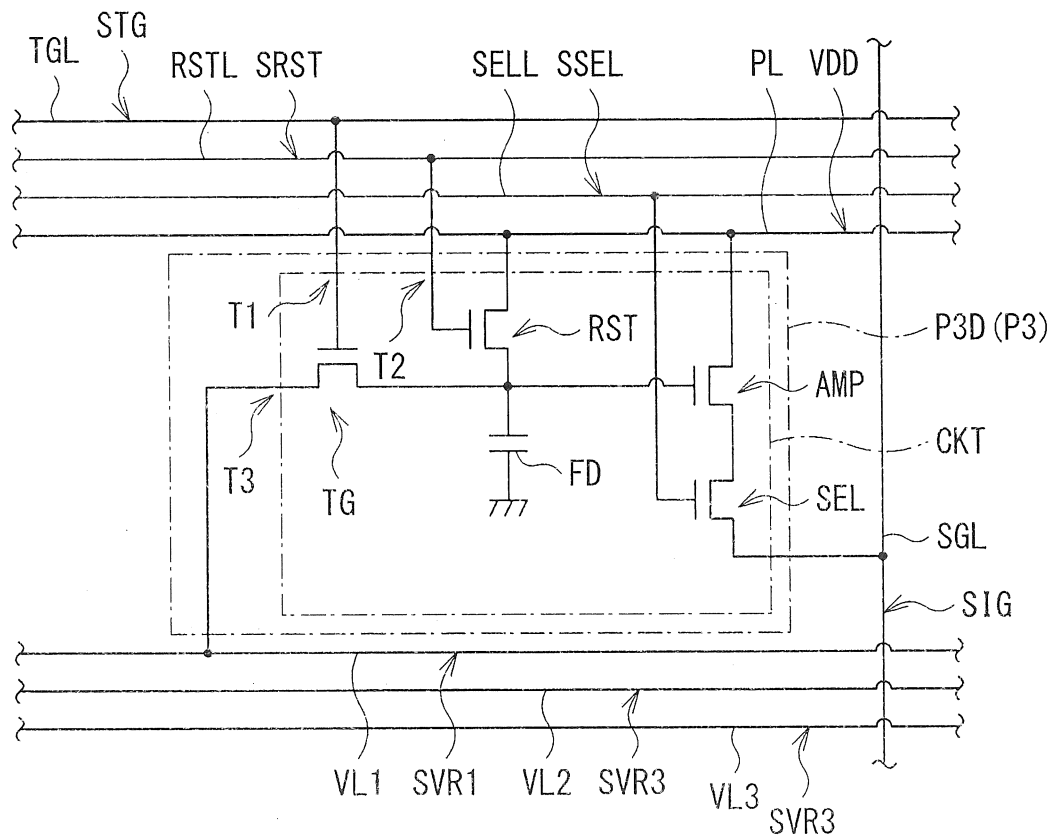


FIG.16B



17/38

FIG.16C

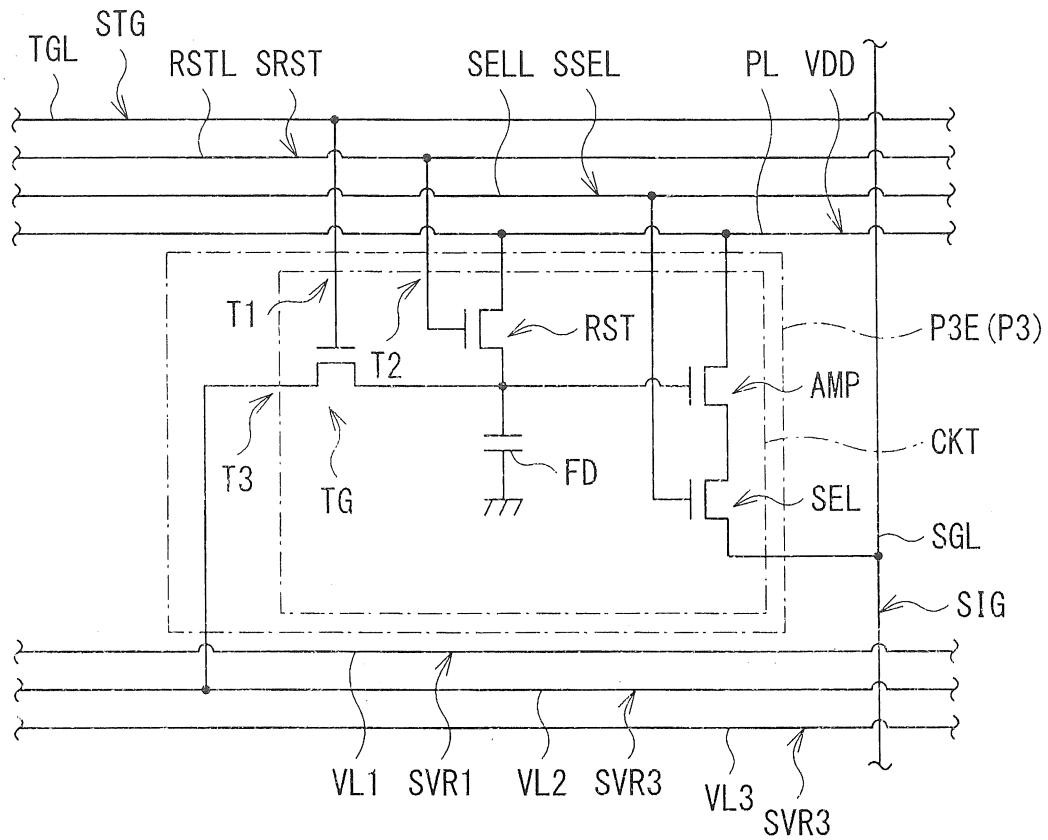
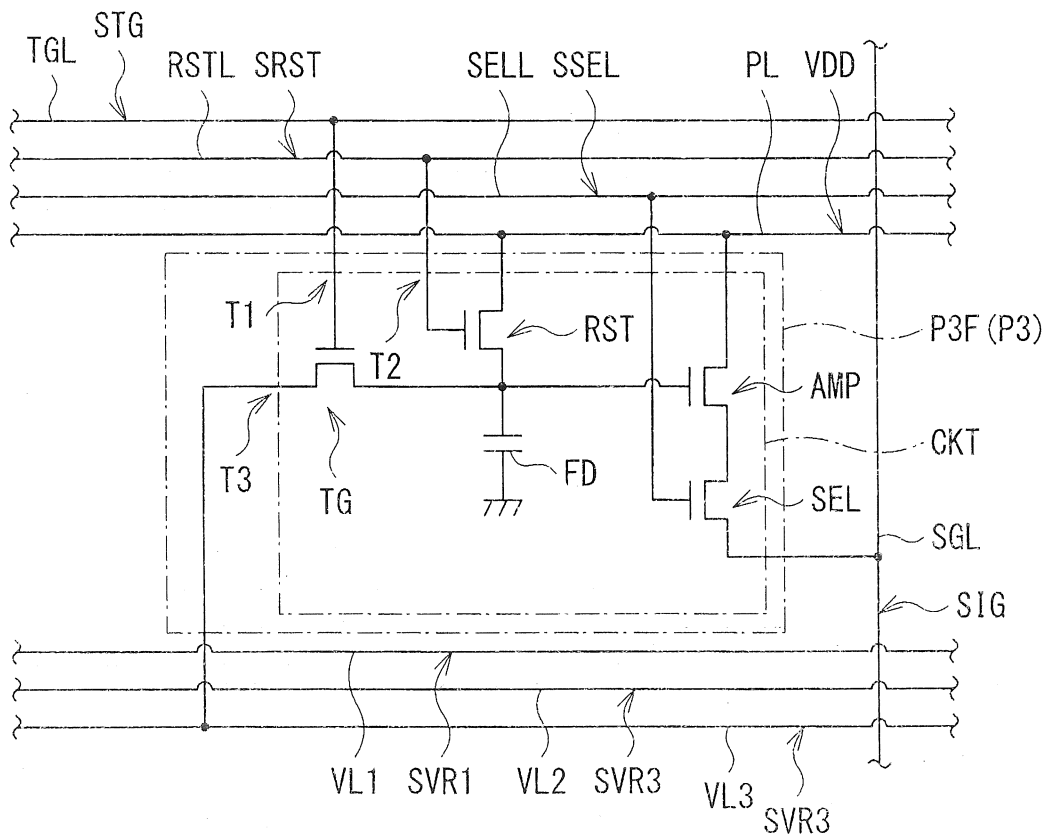


FIG.16D



18/38

FIG.17

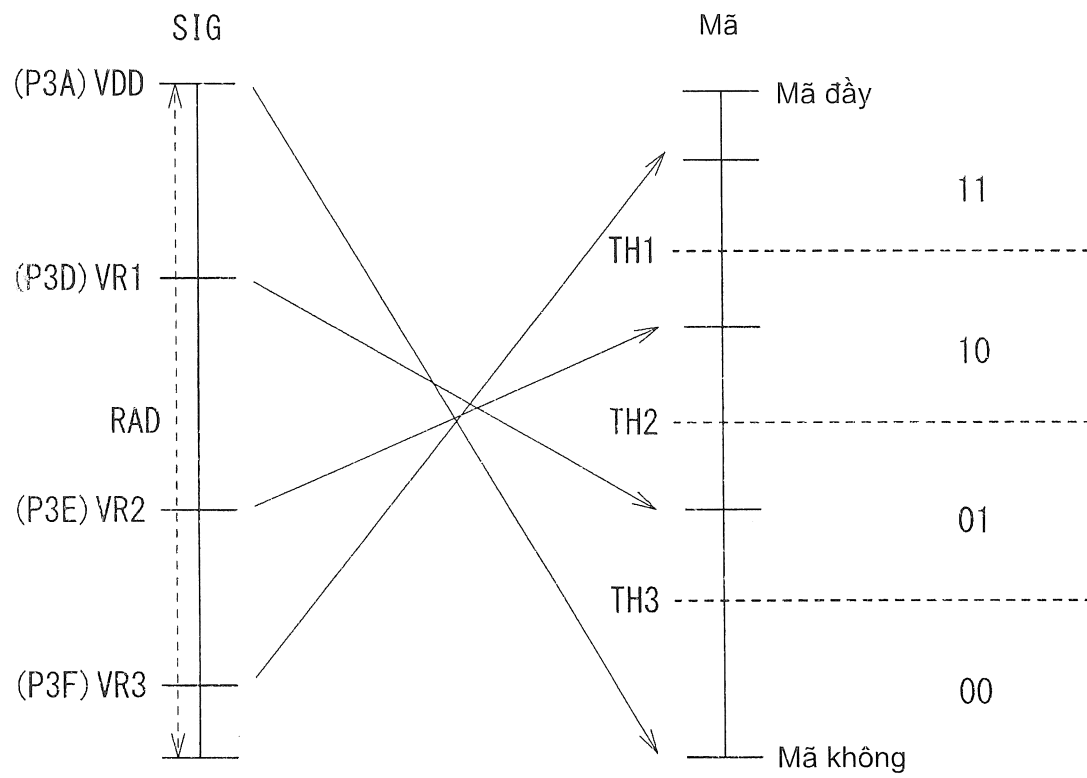
00:P3C
 01:P3D
 10:P3E
 11:P3F

	P3[5]	P3[4]	P3[3]	P3[2]	P3[1]	P3[0]
Đường điểm ảnh L[0]	00	00	00	00	00	00
Đường điểm ảnh L[1]	00	00	00	00	00	01
Đường điểm ảnh L[2]	00	00	00	00	00	10
Đường điểm ảnh L[3]	00	00	00	00	00	11
Đường điểm ảnh L[4]	00	00	00	00	01	00
Đường điểm ảnh L[5]	00	00	00	00	01	01
Đường điểm ảnh L[6]	00	00	00	00	01	10
Đường điểm ảnh L[7]	00	00	00	00	01	11
Đường điểm ảnh L[8]	00	00	00	00	10	00

INFL

19/38

FIG.18



20/38

FIG.19

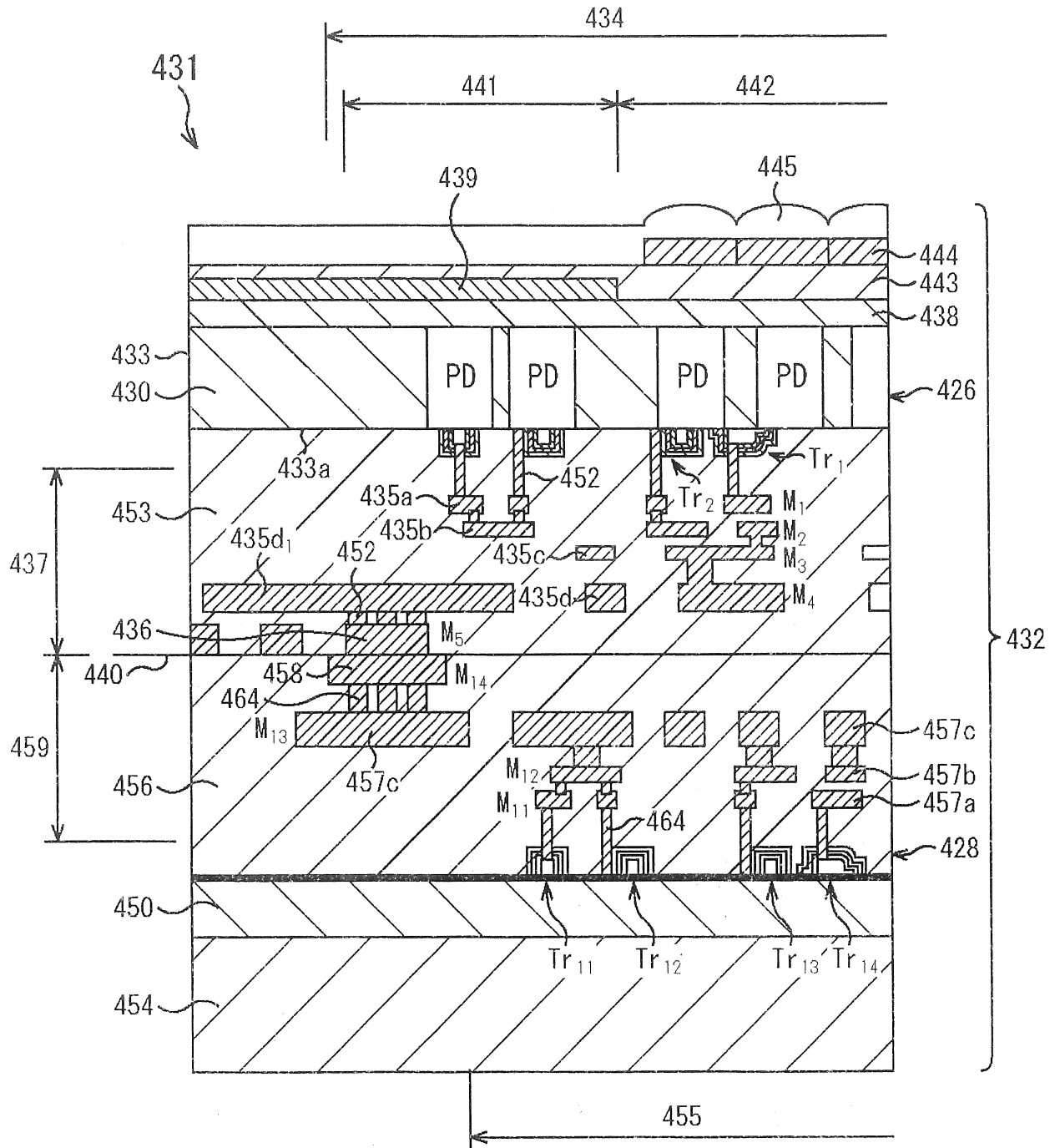
0:P3A
1:P3B

	P3[12]	P3[11]	P3[10]	P3[9]	P3[8]	P3[7]	P3[6]	P3[5]	P3[4]	P3[3]	P3[2]	P3[1]	P3[0]
Đường điểm ảnh L[0]	0	0	0	0	0	0	0	0	0	0	0	0	0
Đường điểm ảnh L[1]	0	1	0	0	0	0	0	0	0	0	0	0	1
Đường điểm ảnh L[2]	1	0	0	0	0	0	0	0	0	0	0	1	0
Đường điểm ảnh L[3]	0	0	0	0	0	0	0	0	0	0	0	1	1
Đường điểm ảnh L[4]	0	1	0	0	0	0	0	0	0	0	1	0	0
Đường điểm ảnh L[5]	1	1	0	0	0	0	0	0	0	0	1	0	1
Đường điểm ảnh L[6]	0	0	0	0	0	0	0	0	0	0	1	1	0
Đường điểm ảnh L[7]	0	1	0	0	0	0	0	0	0	0	1	1	1
Đường điểm ảnh L[8]	1	0	0	0	0	0	0	0	0	1	0	0	0

INFP
INFL

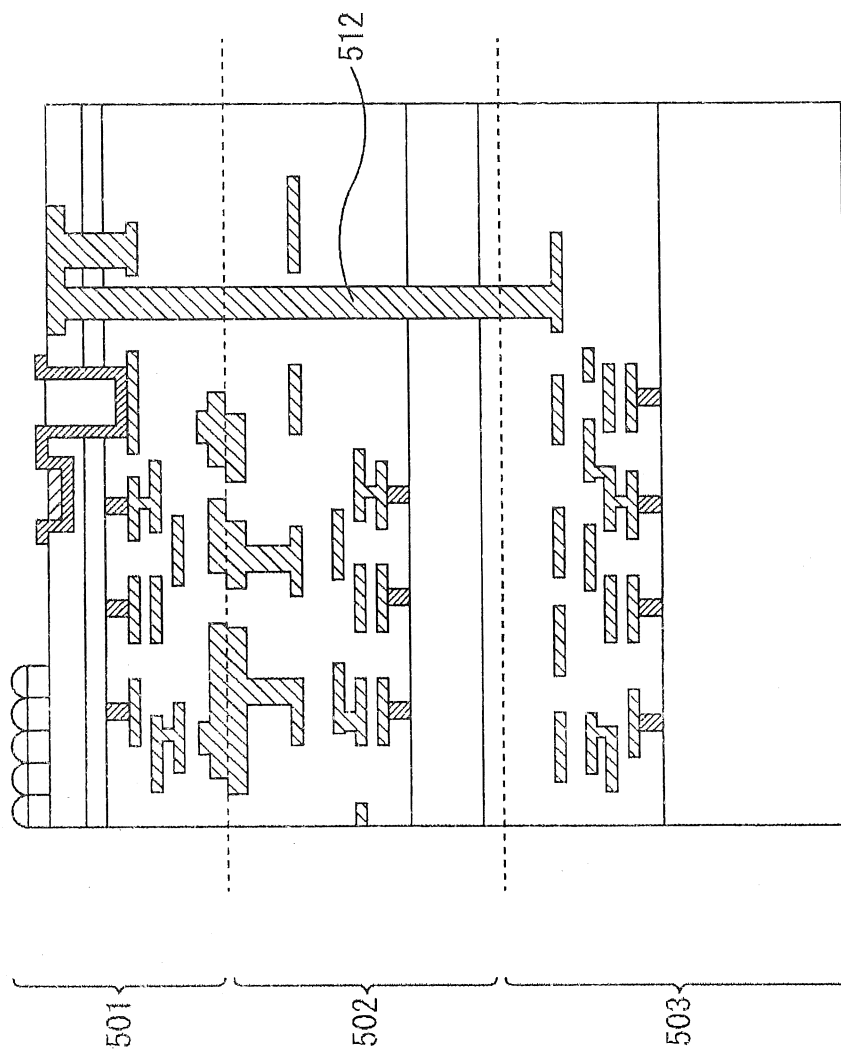
21/38

FIG. 20



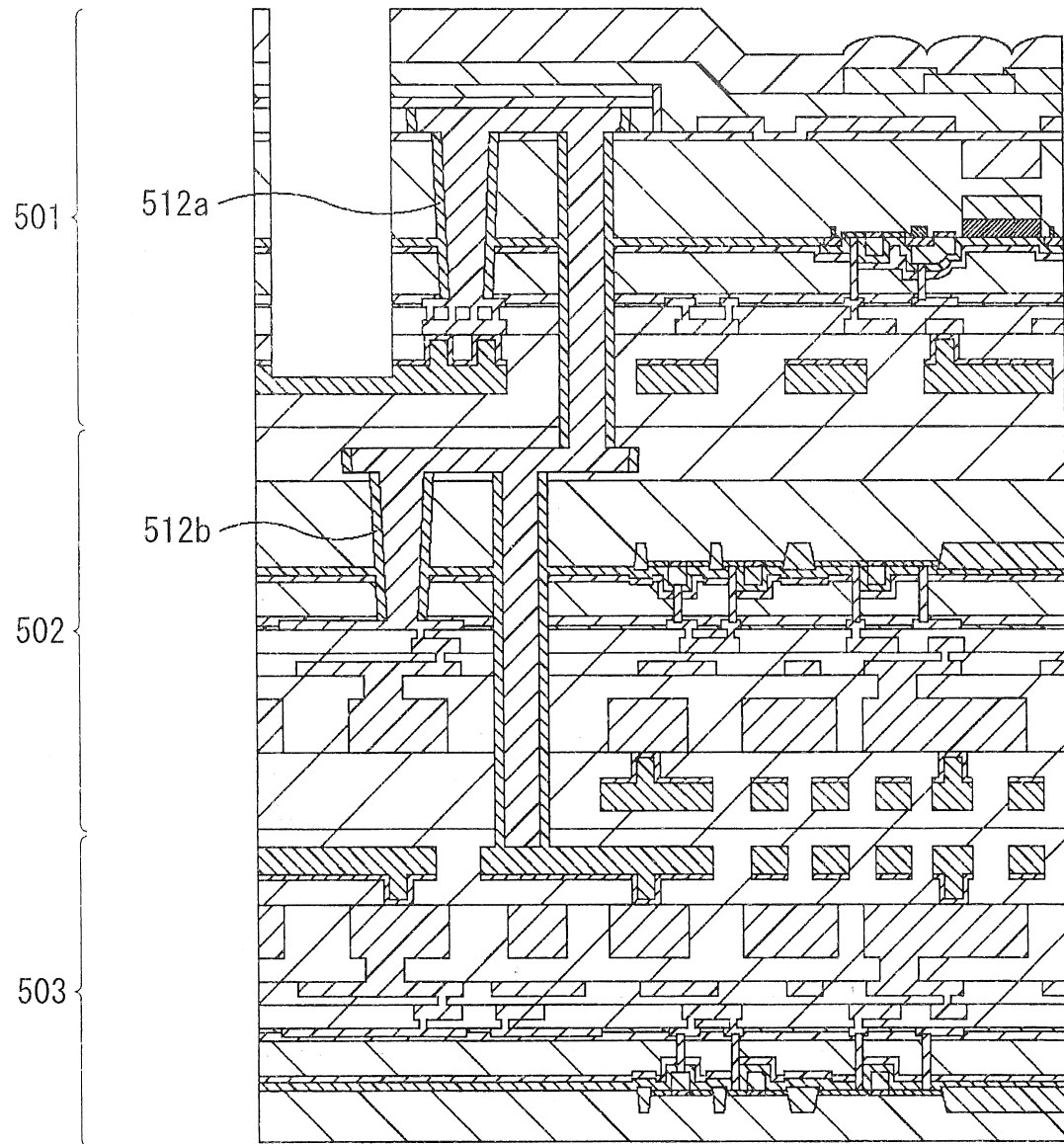
22/38

FIG.21



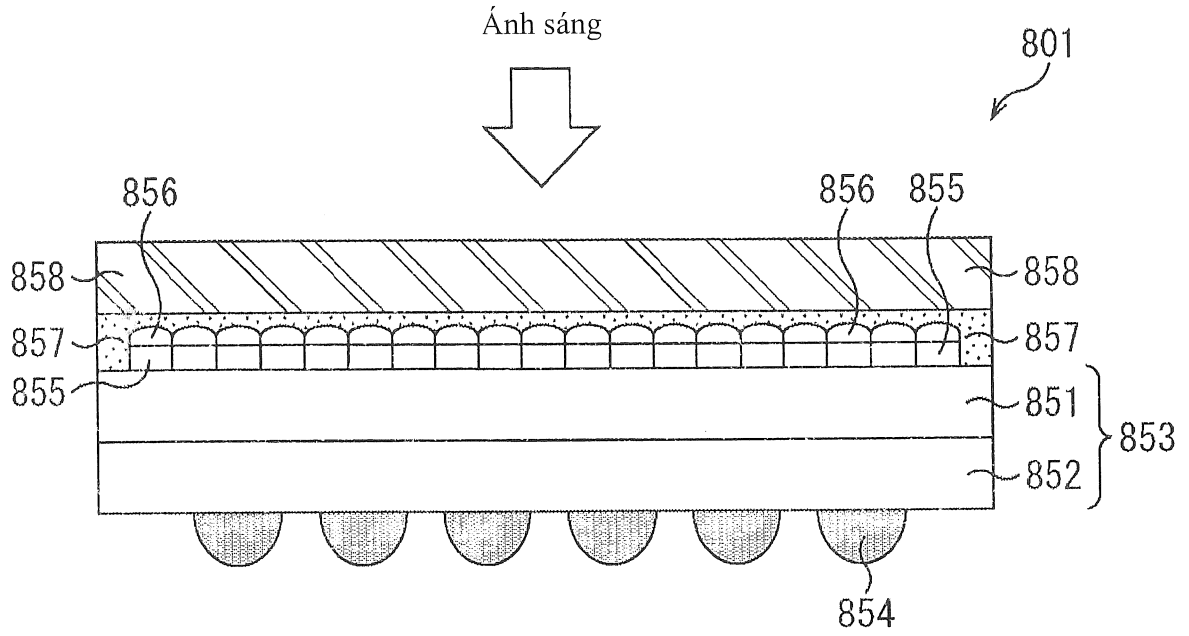
23/38

FIG.22



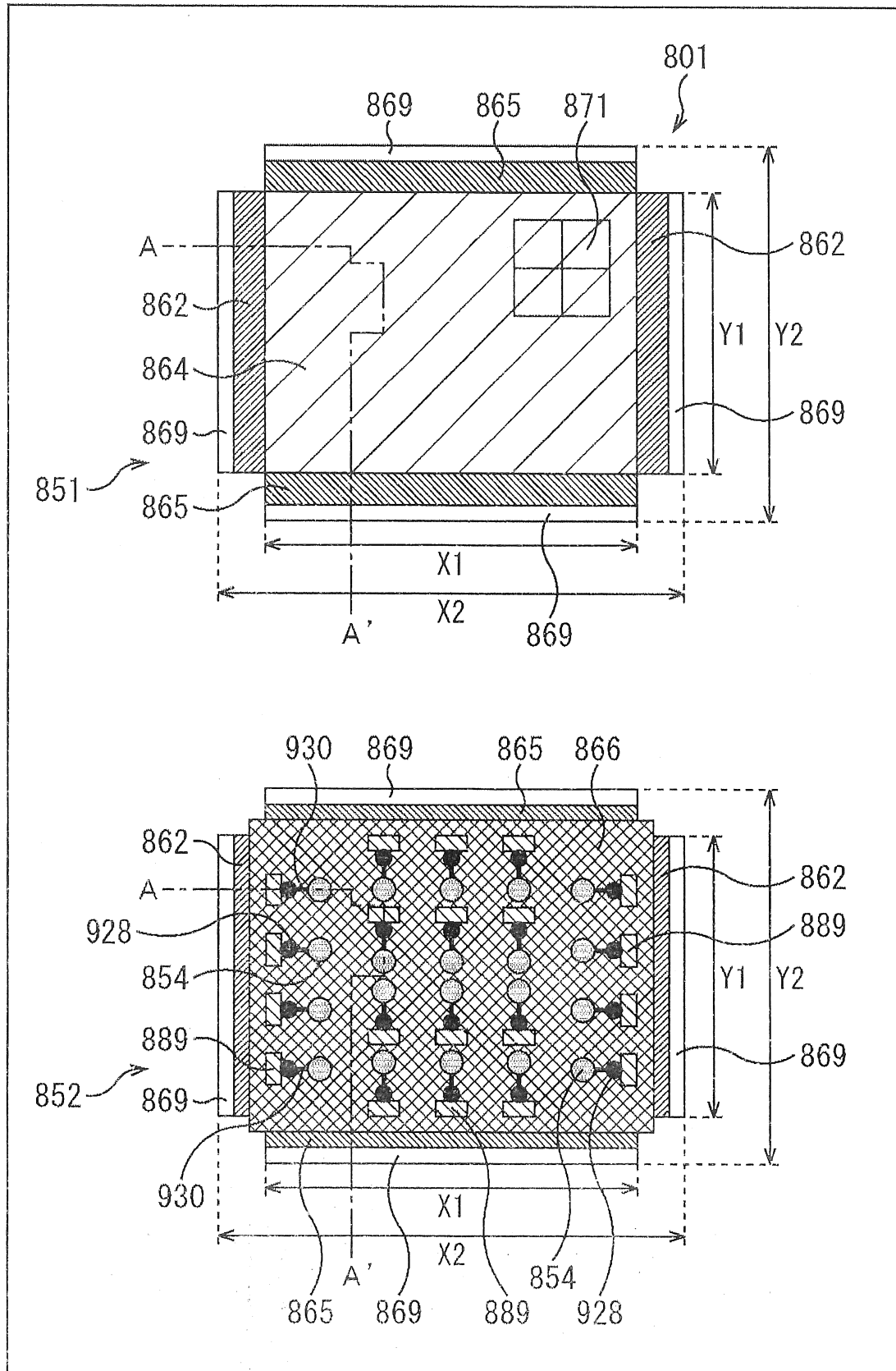
24/38

FIG.23



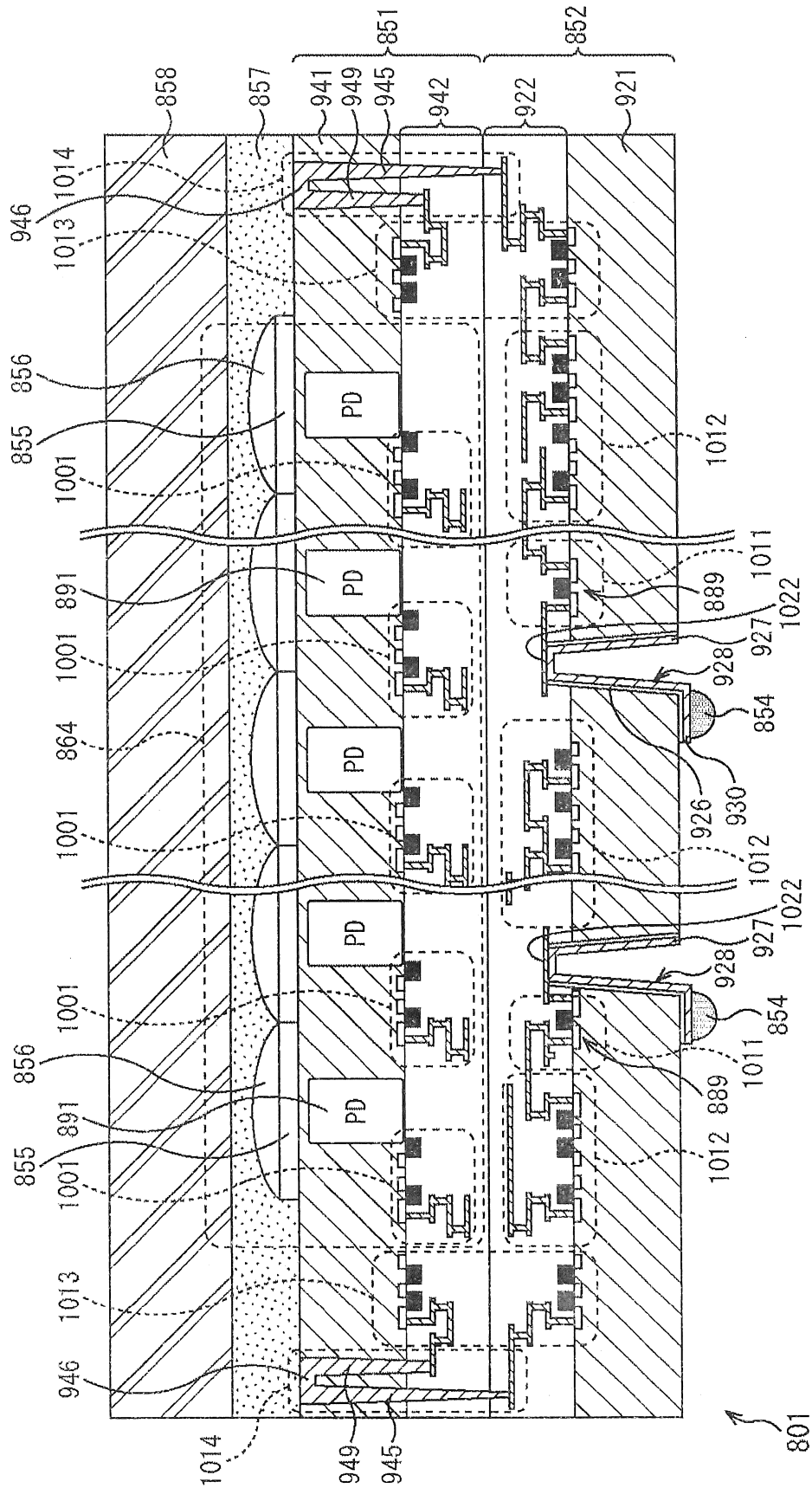
25/38

FIG. 24



26/38

FIG.25



27/38

FIG.26

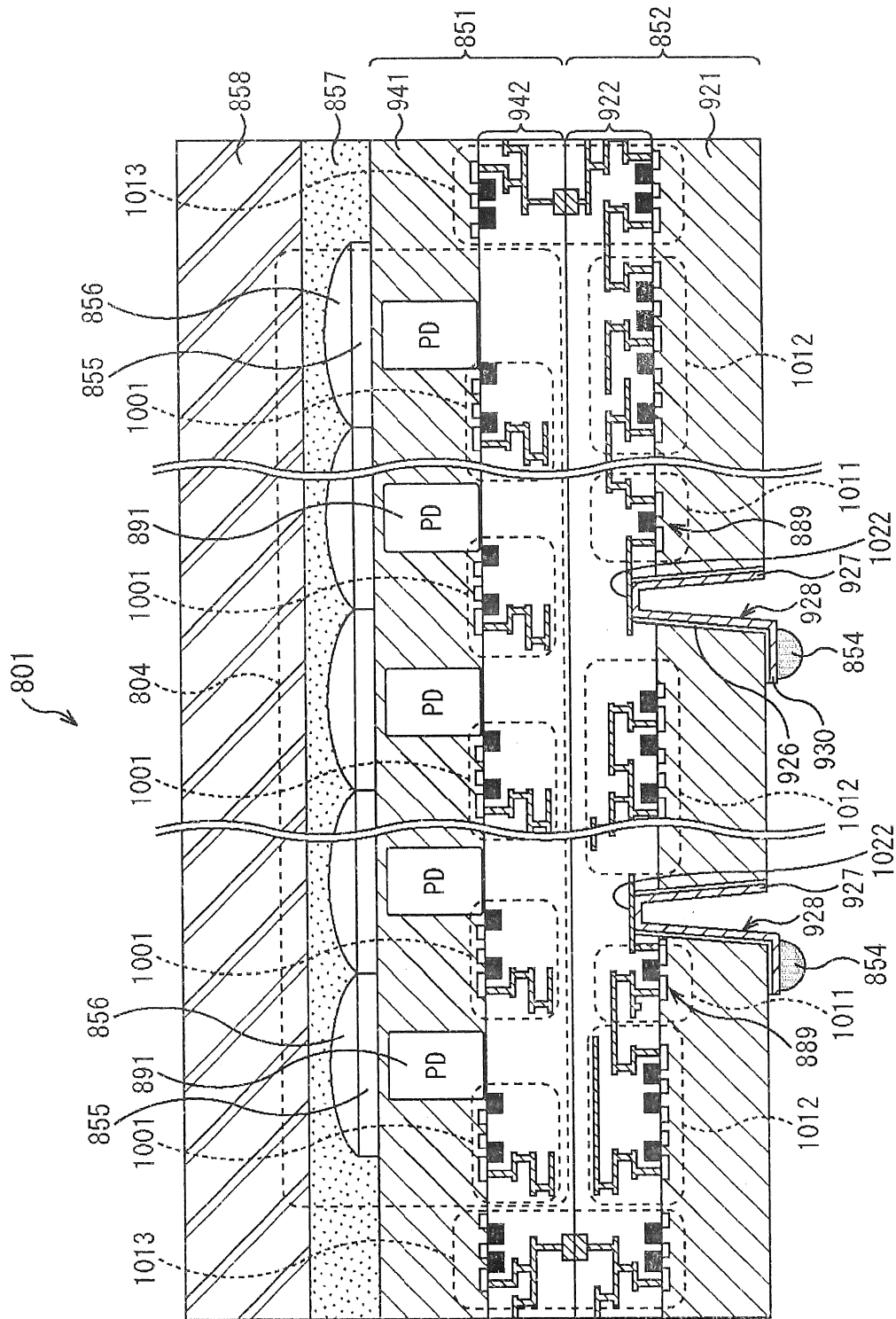
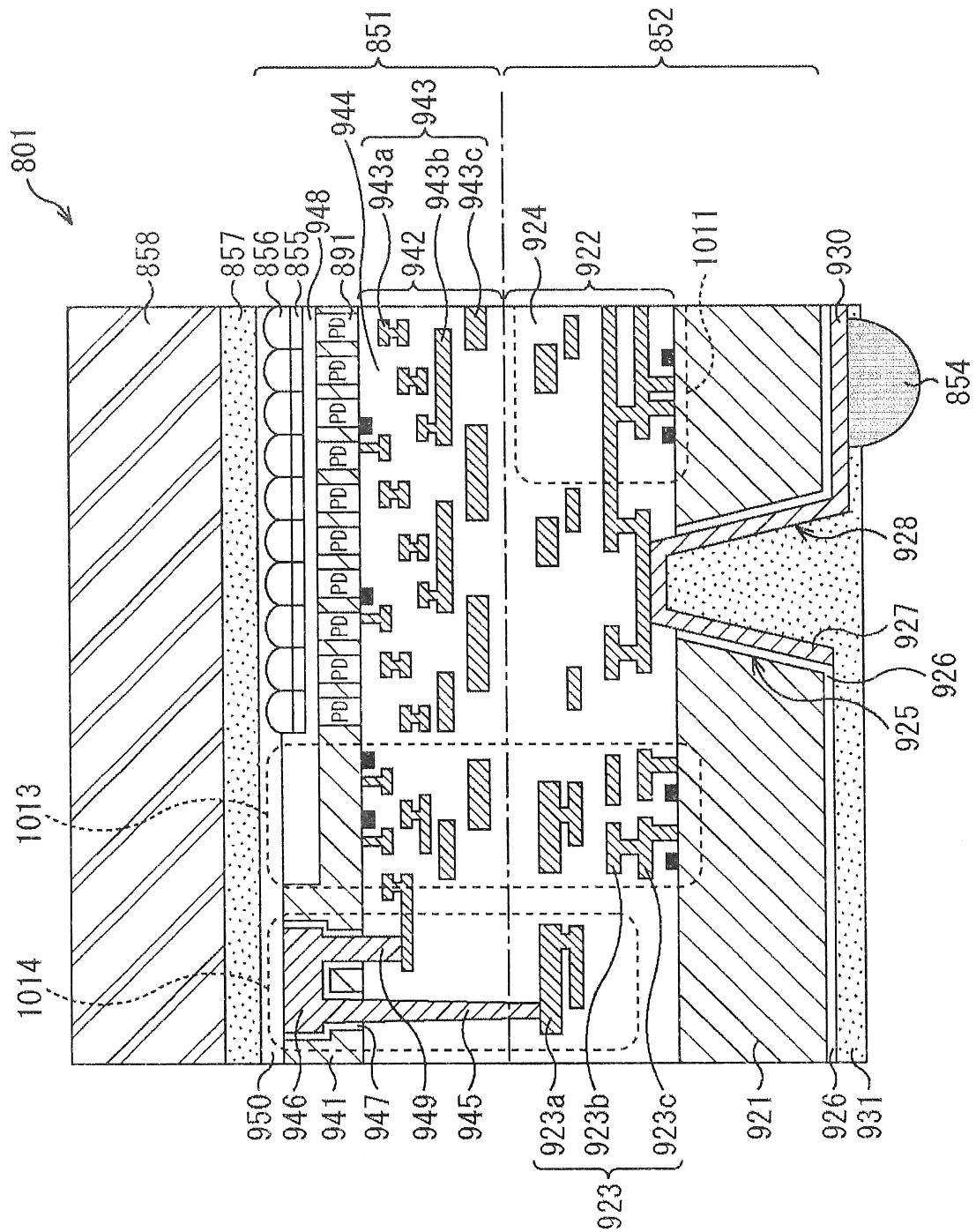


FIG.27



29/38

FIG.28A

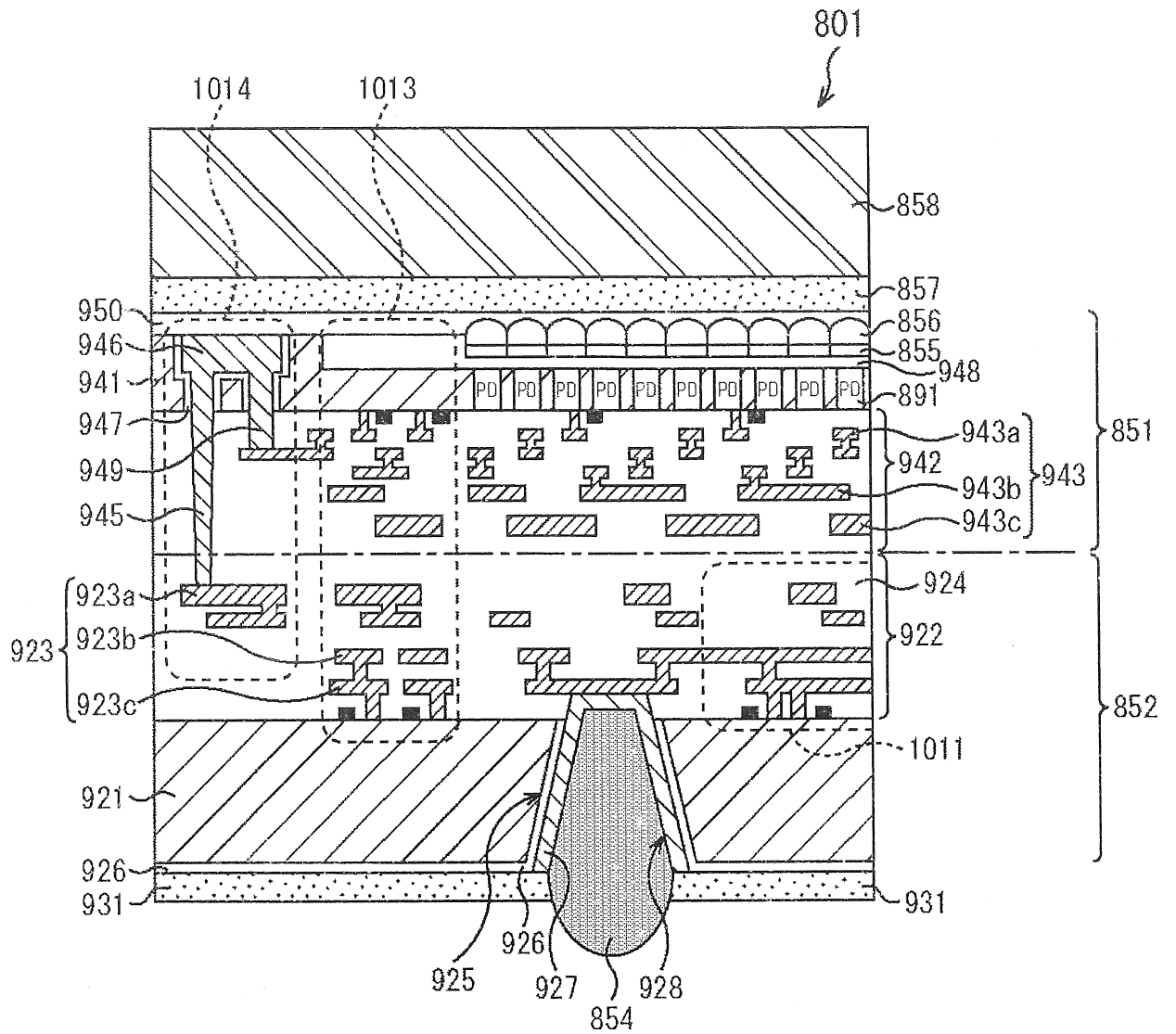
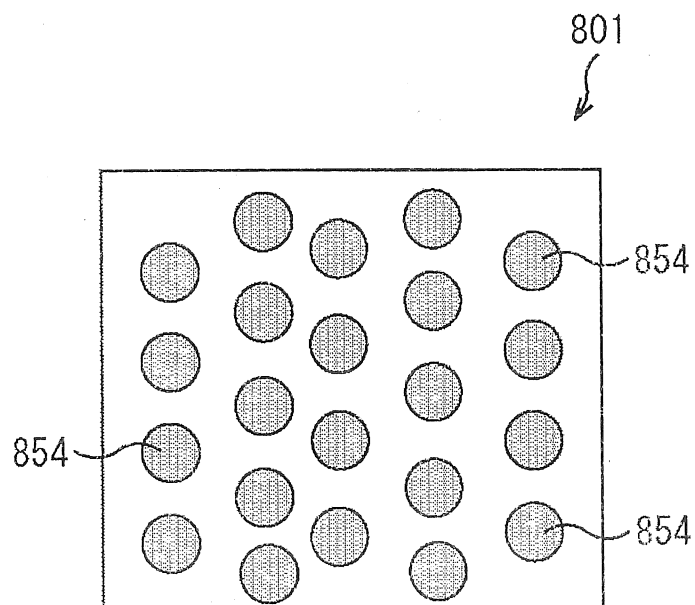
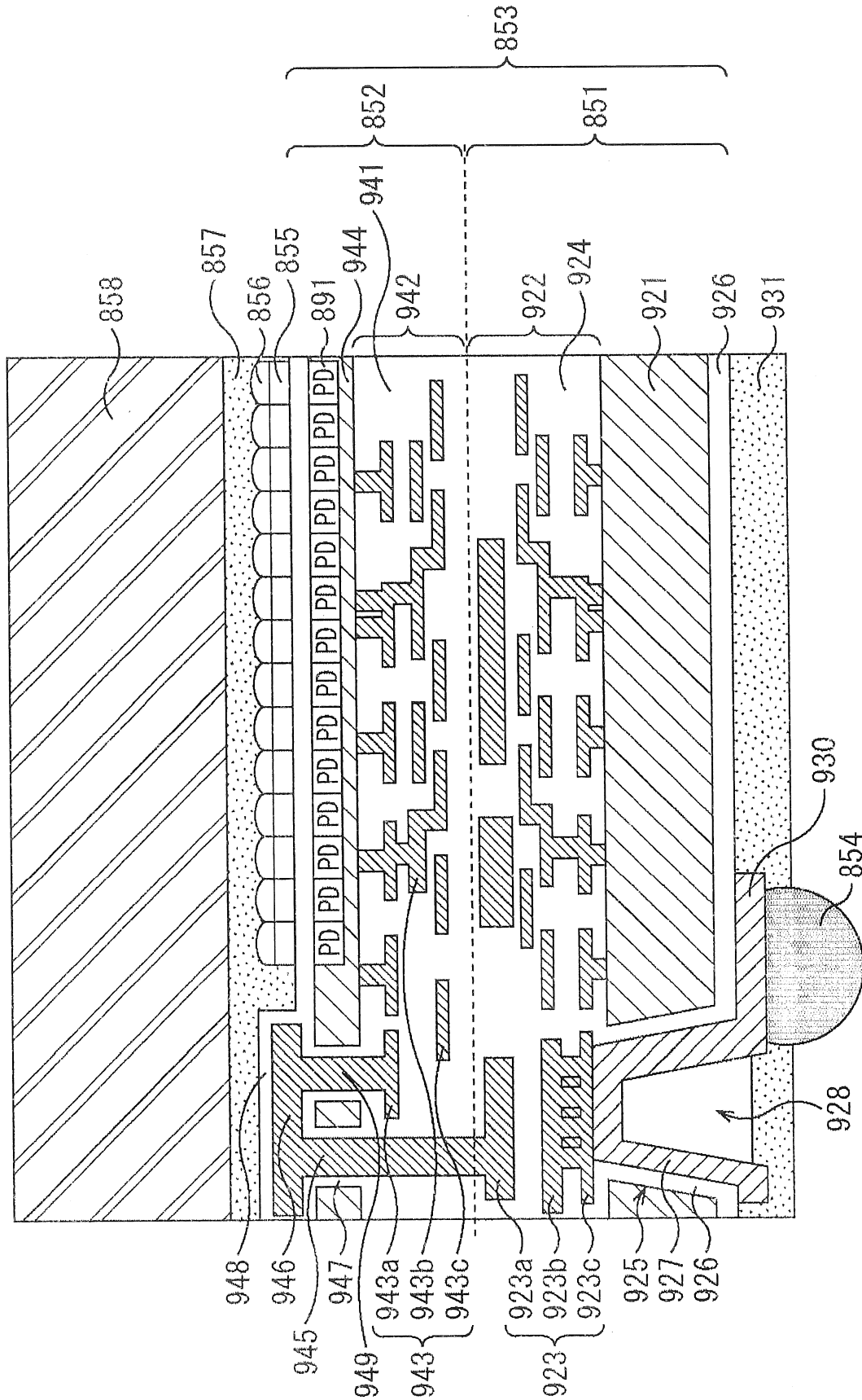


FIG.28B



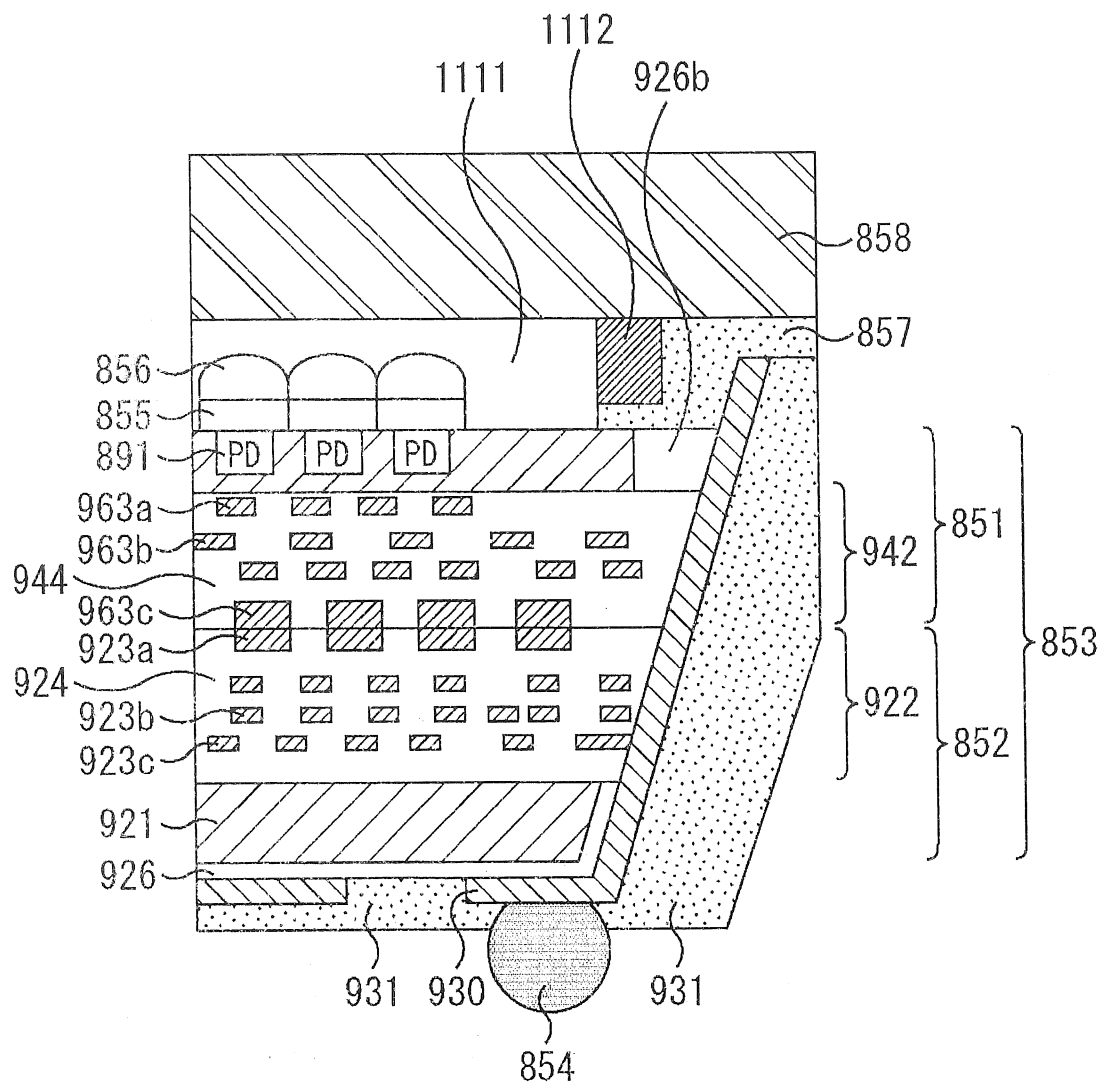
30/38

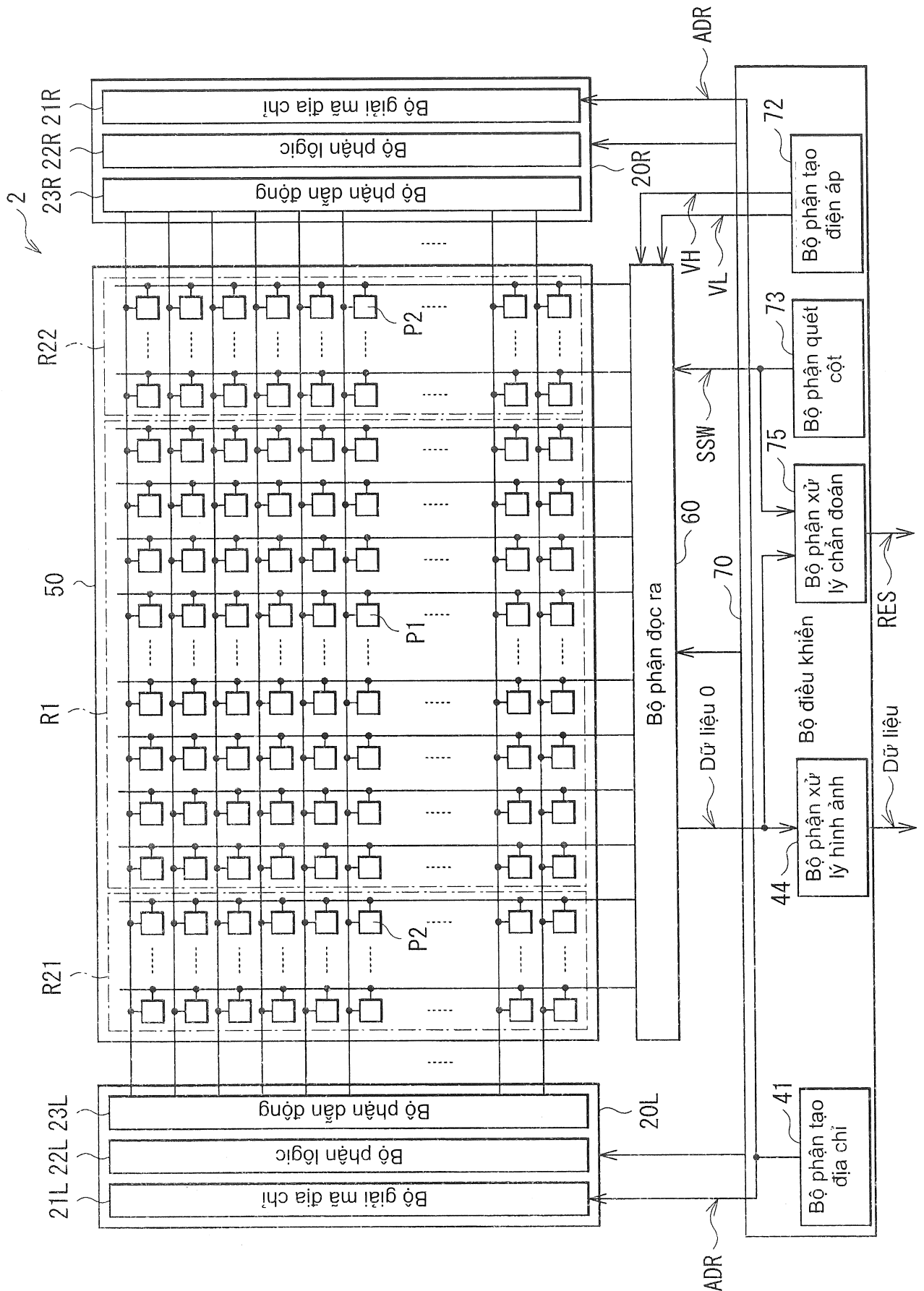
FIG. 29



31/38

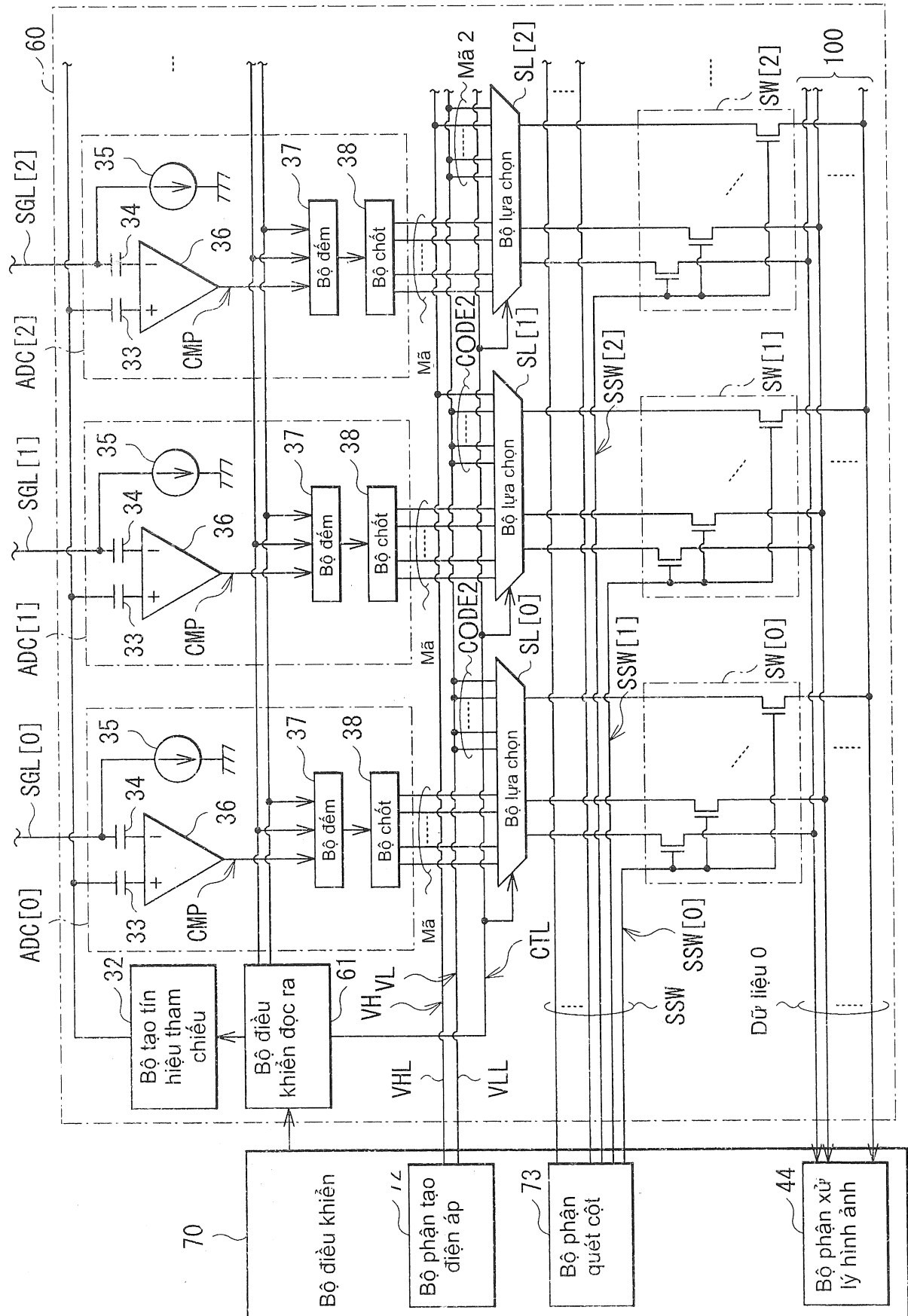
FIG.30





33/38

FIG.32



34/38

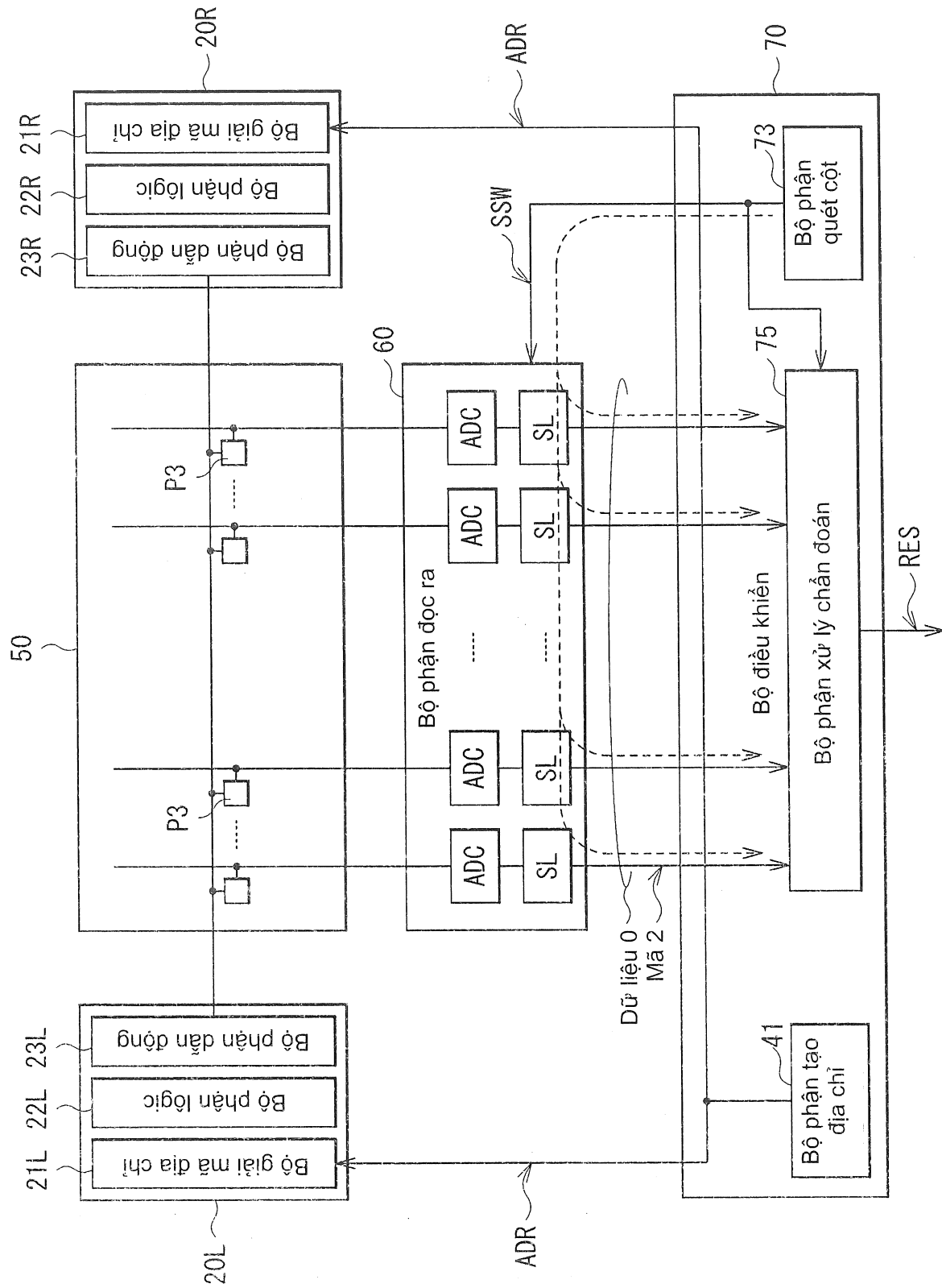
FIG.33

	Mã dạng số Mã 2 (CODE2)
Bộ chuyển đổi AD ADC[0]	000000000000
Bộ chuyển đổi AD ADC[1]	000000000001
Bộ chuyển đổi AD ADC[2]	000000000010
Bộ chuyển đổi AD ADC[3]	000000000011
Bộ chuyển đổi AD ADC[4]	000000000100
Bộ chuyển đổi AD ADC[5]	000000000101
Bộ chuyển đổi AD ADC[6]	000000000110
Bộ chuyển đổi AD ADC[7]	000000000111
Bộ chuyển đổi AD ADC[8]	000000001000

INFA

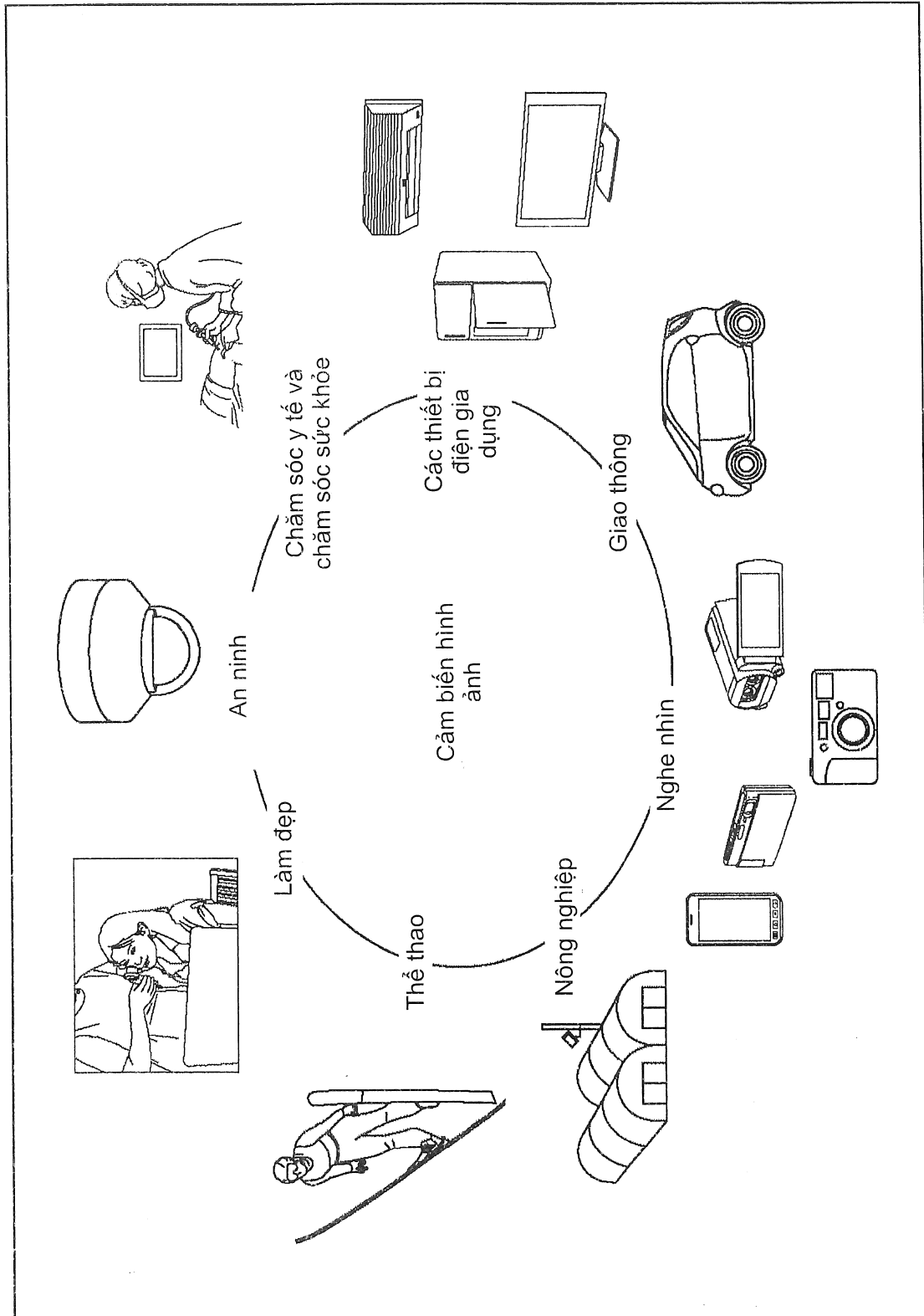
35/38

FIG.34



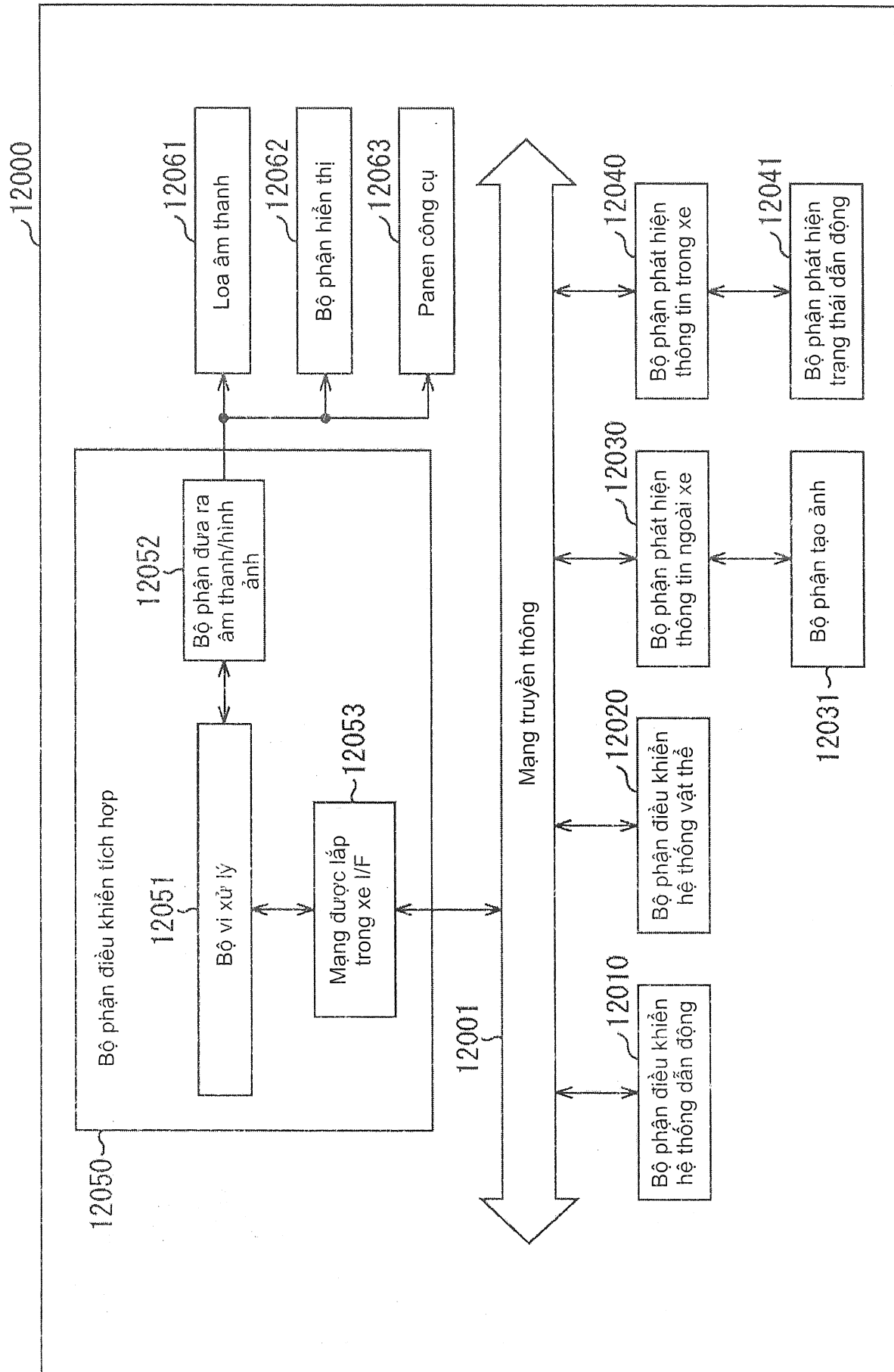
36/38

FIG.35



37/38

FIG.36



38/38

FIG.37

