



(12) BẢN MÔ TẢ SÁNG CHẾ THUỘC BẰNG ĐỘC QUYỀN SÁNG CHẾ

(19) Cộng hòa xã hội chủ nghĩa Việt Nam (VN)
CỤC SỞ HỮU TRÍ TUỆ

(11)



1-0044500

(51)^{2020.01} G09F 9/30; H01L 51/00; G06F 1/16

(13) B

(21) 1-2020-06339

(22) 30/10/2020

(30) 10-2020-0018433 14/02/2020 KR

(45) 25/04/2025 445

(43) 25/08/2021 401A

(71) Samsung Display Co., Ltd. (KR)

1, Samsung-Ro, Giheung-Gu, Yongin-si, Gyeonggi-Do, Korea

(72) HEE-KWON LEE (KR).

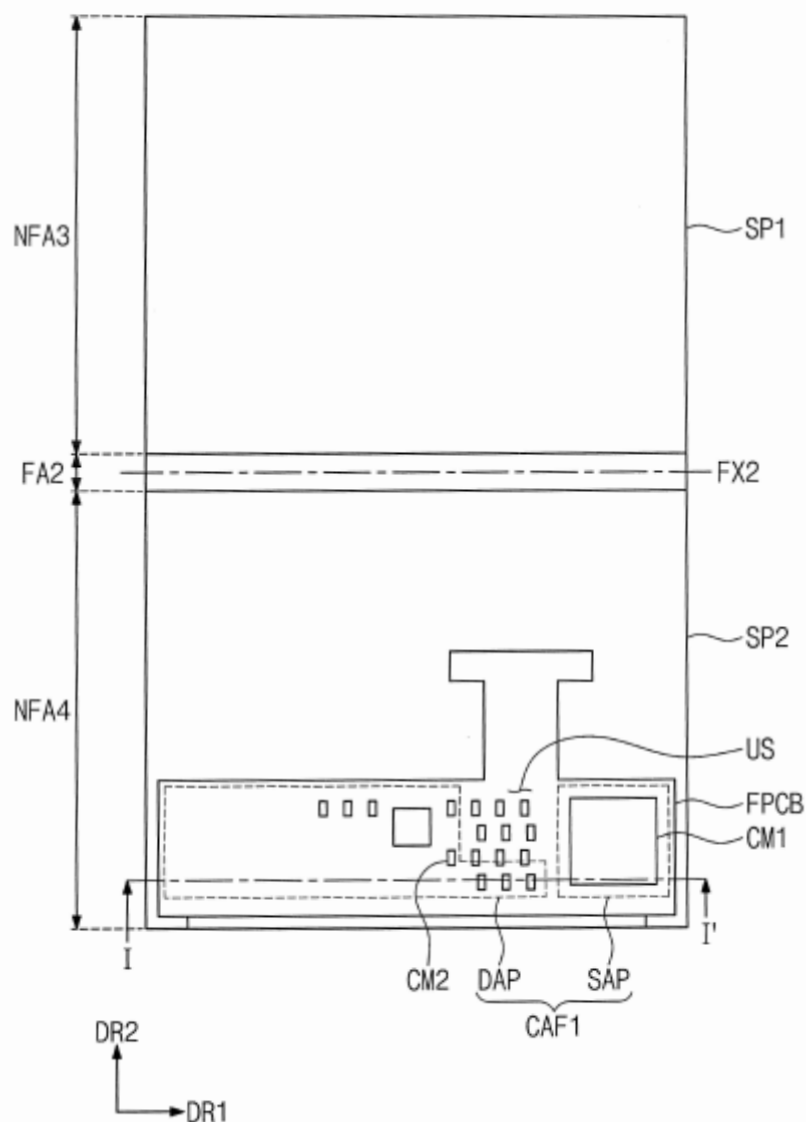
(74) Công ty TNHH Tầm nhìn và Liên danh (VISION & ASSOCIATES CO.LTD.)

(54) THIẾT BỊ HIỂN THỊ

(21) 1-2020-06339

(57) Sáng chế đề xuất thiết bị hiển thị. Thiết bị này bao gồm: môđun hiển thị bao gồm panen hiển thị để hiển thị hình ảnh và bảng mạch được nối với panen hiển thị; tấm đỡ được bố trí trên bề mặt của môđun hiển thị; và màng kết dính dẫn điện được bố trí giữa bảng mạch và tấm đỡ, màng kết dính dẫn điện gồm có: màng kết dính hai mặt được cố định vào bề mặt của tấm đỡ và bề mặt của bảng mạch; và màng kết dính một mặt được cố định vào một trong số bề mặt của tấm đỡ và bề mặt của bảng mạch.

FIG. 5A



Lĩnh vực kỹ thuật được đề cập

Sáng chế đề cập tới thiết bị hiển thị. Cụ thể hơn, sáng chế đề cập tới thiết bị hiển thị gấp được.

Tình trạng kỹ thuật của sáng chế

Thiết bị hiển thị là thiết bị đầu ra để trình bày thông tin dưới dạng trực quan. Thiết bị hiển thị có thể bao gồm các loại panen hiển thị khác nhau để hiển thị thông tin. Các panen hiển thị có thể bao gồm màn hình tinh thể lỏng, màn hình điôt phát quang, màn hình chấm lượng tử, v.v. Trong những năm gần đây, thiết bị hiển thị cuộn được hoặc gấp được mà bao gồm môđun hiển thị mềm dẻo, có thể được uốn cong hoặc gấp được, ngày càng phát triển. Môđun hiển thị mềm dẻo bao gồm panen hiển thị mềm dẻo và các phần tử chức năng khác nhau. Panen hiển thị mềm dẻo bao gồm phần tử đế, các lớp chức năng khác nhau được bố trí trên phần tử đế, và các điểm ảnh được bố trí, ví dụ, trên phần tử đế.

Bản chất kỹ thuật của sáng chế

Một phương án ví dụ của sáng chế đề xuất thiết bị hiển thị gồm có: môđun hiển thị bao gồm panen hiển thị để hiển thị hình ảnh và bảng mạch được nối với panen hiển thị; tấm đỡ được bố trí trên bề mặt của môđun hiển thị; và màng kết dính dẫn điện được bố trí giữa bảng mạch và tấm đỡ, màng kết dính dẫn điện gồm có: màng kết dính hai mặt được cố định vào bề mặt của tấm đỡ và bề mặt của bảng mạch; và màng kết dính một mặt được cố định vào một trong số bề mặt của tấm đỡ và bề mặt của bảng mạch.

Màng kết dính hai mặt có thể bao gồm: màng dẫn điện thứ nhất; chất kết dính dẫn điện thứ nhất được bố trí giữa màng dẫn điện thứ nhất và bề mặt của tấm đỡ; và chất kết dính dẫn điện thứ hai được bố trí giữa màng dẫn điện thứ nhất và bề mặt của bảng mạch.

Màng kết dính một mặt có thể bao gồm: màng dẫn điện thứ hai; và chất kết dính dẫn điện thứ ba được bố trí giữa màng dẫn điện thứ hai và bề mặt của bảng mạch.

Màng dẫn điện thứ hai có thể dày hơn màng dẫn điện thứ nhất.

Màng dẫn điện thứ hai được đặt cách xa khỏi màng dẫn điện thứ nhất.

Bảng mạch có thể bao gồm: đường tiếp đất; lớp che được bố trí trên đường tiếp đất và có khoảng hở mà làm lộ ra một phần của đường tiếp đất; và màng bù chênh lệch bậc được bố trí liền kề với khoảng hở và được nối với phần của đường tiếp đất.

Màng bù chênh lệch bậc có thể bao gồm: màng dẫn điện thứ ba; và chất kết dính dẫn điện thứ tư được bố trí giữa màng dẫn điện thứ ba và phần của đường tiếp đất, trong đó màng dẫn điện thứ ba được gắn vào chất kết dính dẫn điện thứ hai và chất kết dính dẫn điện thứ ba, và đường tiếp đất được nối với tấm đỡ thông qua màng bù chênh lệch bậc, màng kết dính hai mặt, và màng kết dính một mặt.

Màng kết dính dẫn điện có thể còn bao gồm phần nối mà nối màng dẫn điện thứ nhất với màng dẫn điện thứ hai.

Phần nối có thể bao gồm màng dẫn điện thứ tư mà được tạo thành liền khối với màng dẫn điện thứ nhất và thứ hai.

Màng dẫn điện thứ tư có thể có cùng độ dày với một trong số các màng dẫn điện thứ nhất và thứ hai.

Môđun hiển thị có thể còn bao gồm: phần tử mạch thứ nhất được bố trí trên bảng mạch và bị chồng lên bởi màng kết dính một mặt; và phần tử mạch thứ hai được bố trí trên bảng mạch và bị chồng lên bởi màng kết dính hai mặt, và trong đó phần tử mạch thứ nhất lớn hơn phần tử mạch thứ hai.

Môđun hiển thị có thể bao gồm một vùng gập và nhiều vùng không gập.

Màng kết dính dẫn điện có thể được bố trí ở một vùng không gập trong số các vùng không gập.

Tấm đỡ có thể là tấm kim loại.

Thiết bị hiển thị có thể còn bao gồm màng đệm được bố trí giữa panen hiển thị và tấm đỡ.

Môđun hiển thị có thể còn bao gồm cửa sổ được bố trí trên panen hiển thị và có chứa vật liệu mềm dẻo.

Một phương án ví dụ của sáng chế đề xuất thiết bị hiển thị gồm có: môđun hiển thị bao gồm panen hiển thị để hiển thị hình ảnh và bảng mạch được nối điện với panen hiển thị, môđun hiển thị còn gồm vùng gập và nhiều vùng không gập được bố trí liền kề với các đầu đối diện của vùng gập; tấm đỡ được bố trí trên bề mặt của môđun hiển thị để đỡ môđun hiển thị; và màng kết dính dẫn điện được bố trí giữa bảng mạch và tấm đỡ ở ít nhất một vùng không gập trong số các vùng không gập để tạo thành đường tĩnh điện, màng kết dính dẫn điện gồm có: màng kết dính hai mặt được cố định vào bề mặt của tấm đỡ và bề mặt của bảng mạch; và màng kết dính một mặt được cố định vào một trong số bề mặt của tấm đỡ và bề mặt của bảng mạch, trong đó môđun hiển thị còn bao gồm phần tử mạch được bố trí trên bảng mạch để chồng lên màng kết dính một mặt.

Màng kết dính hai mặt có thể bao gồm: màng dẫn điện thứ nhất; chất kết dính dẫn điện thứ nhất được bố trí giữa màng dẫn điện thứ nhất và bề mặt của tấm đỡ; và chất kết dính dẫn điện thứ hai được bố trí giữa màng dẫn điện thứ nhất và bề mặt của bảng mạch.

Màng kết dính một mặt có thể bao gồm: màng dẫn điện thứ hai; và chất kết dính dẫn điện thứ ba được bố trí giữa màng dẫn điện thứ hai và bề mặt của bảng mạch.

Bảng mạch có thể bao gồm: đường tiếp đất; lớp che được bố trí trên đường tiếp đất để che đường tiếp đất, trong đó lớp che gồm có khoảng hở để làm lộ ra một phần của đường tiếp đất; và màng bù chênh lệch bậc được bố trí liền kề với khoảng hở và được nối điện với phần của đường tiếp đất.

Màng bù chênh lệch bậc có thể bao gồm: màng dẫn điện thứ ba; và chất kết dính dẫn điện thứ tư được bố trí giữa màng dẫn điện thứ ba và phần của đường tiếp đất, trong đó màng dẫn điện thứ ba được nối điện với màng dẫn điện thứ nhất và màng dẫn điện thứ hai lần lượt thông qua chất kết dính dẫn điện thứ hai và chất kết dính dẫn điện thứ ba.

Màng dẫn điện thứ hai có thể dày hơn màng dẫn điện thứ nhất.

Màng kết dính dẫn điện có thể còn bao gồm phần nối mà nối màng dẫn điện thứ nhất với màng dẫn điện thứ hai.

Phần nối có thể bao gồm màng dẫn điện thứ tư mà được tạo thành liên khối với màng dẫn điện thứ nhất và thứ hai và có cùng độ dày với độ dày của màng dẫn điện thứ nhất và thứ hai.

Mô tả vắn tắt các hình vẽ

Các dấu hiệu nêu trên và các dấu hiệu khác của sáng chế sẽ trở nên rõ ràng hơn qua phần mô tả chi tiết các phương án ví dụ của sáng chế thông qua các hình vẽ kèm theo trong đó:

Fig.1 là hình vẽ phối cảnh thể hiện thiết bị hiển thị theo một phương án ví dụ của sáng chế;

Fig.2A là hình vẽ phối cảnh thể hiện trạng thái trong đó thiết bị hiển thị được thể hiện trên Fig.1 được gấp vào phía trong (gập vào trong) quanh trục gập thứ nhất;

Fig.2B là hình vẽ phối cảnh thể hiện trạng thái trong đó thiết bị hiển thị được thể hiện trên Fig.1 được gấp ra ngoài (gập ra ngoài) quanh trục gập thứ nhất;

Fig.3A là hình vẽ phối cảnh thể hiện trạng thái trong đó thiết bị hiển thị được thể hiện trên Fig.1 được gấp vào phía trong (gập vào trong) quanh trục gập thứ hai;

Fig.3B là hình vẽ phối cảnh thể hiện trạng thái trong đó thiết bị hiển thị được thể hiện trên Fig.1 được gấp ra ngoài (gập ra ngoài) quanh trục gập thứ hai;

Fig.4 là hình vẽ phối cảnh các chi tiết rời thể hiện thiết bị hiển thị theo một phương án ví dụ của sáng chế;

Fig.5A là hình chiếu mặt sau thể hiện thiết bị hiển thị theo một phương án ví dụ của sáng chế;

Fig.5B là hình chiếu mặt sau thể hiện tấm đỡ thứ hai và bảng mạch được thể hiện trên Fig.5A;

Fig.6A là hình vẽ mặt cắt được cắt dọc theo đường I-I' được thể hiện trên Fig.5A;

Fig.6B là hình chiếu phóng to thể hiện phần BB được thể hiện trên Fig.6A;

Fig.7A là hình chiếu mặt sau thể hiện thiết bị hiển thị theo một phương án ví dụ của sáng chế;

Fig.7B là hình chiếu mặt sau thể hiện tấm đỡ thứ hai và bảng mạch được thể hiện trên Fig.7A;

Fig.8A là hình vẽ mặt cắt được cắt dọc theo đường II-II' được thể hiện trên Fig.7A;

Fig.8B là hình chiếu phóng to thể hiện phần BB được thể hiện trên Fig.8A;

Fig.8C là hình chiếu phóng to thể hiện phần BB được thể hiện trên Fig.8A theo một phương án ví dụ khác của sáng chế;

Fig.9A là hình chiếu mặt sau thể hiện thiết bị hiển thị theo một phương án ví dụ của sáng chế;

Fig.9B là hình chiếu mặt sau thể hiện tấm đỡ thứ hai và bảng mạch được thể hiện trên Fig.9A;

Fig.10A là hình chiếu mặt sau thể hiện thiết bị hiển thị theo một phương án ví dụ của sáng chế;

Fig.10B là hình chiếu mặt sau thể hiện tấm đỡ thứ hai và bảng mạch được thể hiện trên Fig.10A;

Fig.11A là hình chiếu mặt sau thể hiện thiết bị hiển thị theo một phương án ví dụ của sáng chế;

Fig.11B là hình chiếu mặt sau thể hiện tấm đỡ thứ hai và bảng mạch được thể hiện trên Fig.11A;

Fig.12A là hình chiếu mặt sau thể hiện thiết bị hiển thị theo một phương án ví dụ của sáng chế; và

Fig.12B là hình chiếu mặt sau thể hiện tấm đỡ thứ hai và bảng mạch được thể hiện trên Fig.12A.

Mô tả chi tiết sáng chế

Trong bản mô tả này, sẽ hiểu rằng khi một phần tử hoặc lớp được gọi là "ở trên", "được nối với" hoặc "được ghép nối với" phần tử hoặc lớp khác, nó có thể được ở trên, được nối, hoặc được ghép nối trực tiếp với phần tử hoặc lớp khác hoặc có thể có các phần tử hoặc lớp xen giữa.

Các số chỉ dẫn giống nhau có thể chỉ các phần tử giống nhau trong toàn bộ bản mô tả. Trên các hình vẽ, độ dày, tỷ lệ, và kích thước của các thành phần có thể được phóng đại.

Như được sử dụng trong bản mô tả này, các thuật ngữ dạng số ít cũng nhằm bao gồm cả dạng số nhiều, trừ khi ngữ cảnh chỉ dẫn rõ ràng là khác.

Sau đây, các phương án ví dụ của sáng chế sẽ được mô tả chi tiết dựa trên các hình vẽ kèm theo.

Fig.1 là hình vẽ phối cảnh thể hiện thiết bị hiển thị DD theo một phương án ví dụ của sáng chế.

Tham chiếu đến Fig.1, thiết bị hiển thị DD có dạng hình chữ nhật có các cạnh ngắn theo hướng thứ nhất DR1 và các cạnh dài theo hướng thứ hai DR2 giao cắt hướng thứ nhất DR1. Tuy nhiên, hình dạng của thiết bị hiển thị DD không bị giới hạn ở dạng hình chữ nhật, và thiết bị hiển thị DD có thể có các hình dạng khác nhau.

Thiết bị hiển thị DD có thể là thiết bị điện tử gấp được. Ví dụ, thiết bị hiển thị DD theo một phương án ví dụ của sáng chế có thể được gấp quanh các trục gấp FX1 và FX2 kéo dài theo hướng định trước. Dưới đây, trạng thái trong đó thiết bị hiển thị DD được gấp quanh các trục gấp FX1 và FX2 được gọi là “trạng thái gấp”, và trạng thái trong đó thiết bị hiển thị DD không được gấp được gọi là “trạng thái không gấp”. Các trục gấp FX1 và FX2 có thể là các trục quay được tạo ra khi thiết bị hiển thị DD được gấp, và các trục gấp FX1 và FX2 có thể được tạo thành bởi các thành phần và cấu trúc của thiết bị hiển thị DD.

Các trục gấp FX1 và FX2 có thể kéo dài theo hướng thứ nhất DR1 hoặc hướng thứ hai DR2. Theo một phương án ví dụ của sáng chế, trục gấp kéo dài theo hướng thứ hai DR2 có thể được gọi là “trục gấp thứ nhất” FX1, và trục gấp kéo dài theo hướng thứ nhất DR1 có thể được gọi là “trục gấp thứ hai” FX2. Thiết bị hiển thị DD có thể bao gồm một trong số các trục gấp thứ nhất FX1 và thứ hai FX2. Thiết bị hiển thị DD có thể được gấp quanh một trong số các trục gấp thứ nhất FX1 và thứ hai FX2. Ví dụ, thiết bị hiển thị DD có thể được gấp quanh trục gấp thứ nhất FX1, được quay trở về trạng thái không gấp của nó và sau đó được gấp quanh trục gấp thứ hai FX2.

Thiết bị hiển thị DD theo phương án này có thể được sử dụng cho vật dụng điện tử kích cỡ lớn, như vô tuyến truyền hình và màn hình, và vật dụng điện tử kích cỡ vừa và nhỏ, như điện thoại di động, máy tính bảng, thiết bị định vị ô tô và thiết bị trò chơi. Các vật dụng này chỉ là ví dụ, và như vậy, thiết bị hiển thị DD có thể được ứng dụng cho các vật dụng điện tử khác nhau.

Như được thể hiện trên Fig.1, thiết bị hiển thị DD có thể hiển thị hình ảnh IM trên bề mặt hiển thị IS mà gần như song song với mỗi trong số các hướng thứ nhất DR1 và thứ hai DR2. Bề mặt hiển thị IS trên đó hình ảnh IM được hiển thị có thể tương ứng với bề mặt trước của thiết bị hiển thị DD. Tuy nhiên, khi thiết bị hiển thị DD ở trạng thái gấp, một phần của bề mặt hiển thị IS có thể được đặt trên bề mặt sau của thiết bị hiển thị DD.

Bề mặt hiển thị IS của thiết bị hiển thị DD có thể được chia thành nhiều vùng. Bề mặt hiển thị IS của thiết bị hiển thị DD có thể bao gồm vùng hiển thị DA và vùng không hiển thị NDA.

Vùng hiển thị DA có thể là vùng trên đó hình ảnh IM được hiển thị, và người sử dụng có thể quan sát hình ảnh IM qua vùng hiển thị DA. Vùng hiển thị DA có thể có dạng hình tứ giác. Vùng không hiển thị NDA có thể bao quanh vùng hiển thị DA. Nhờ đó, vùng hiển thị DA có thể có hình dạng được phân giới bởi vùng không hiển thị NDA. Tuy nhiên, đây chỉ là ví dụ, và vùng không hiển thị NDA có thể được bố trí liền kề với chỉ một phía của vùng hiển thị DA hoặc có thể được bỏ qua.

Vùng không hiển thị NDA là vùng liền kề với vùng hiển thị DA, và hình ảnh IM không được hiển thị qua vùng không hiển thị NDA. Thiết bị hiển thị DD bao gồm vùng vật cạnh tương ứng với vùng không hiển thị NDA.

Thiết bị hiển thị DD theo một phương án ví dụ của sáng chế có thể là màn hình kiểu cảm ứng và có thể cảm nhận TC đầu vào người dùng được áp dụng vào đó từ bên ngoài. TC đầu vào người dùng bao gồm nhiều dạng đầu vào bên ngoài khác nhau, như một phần của cơ thể người dùng, ánh sáng, nhiệt hoặc áp suất. Theo phương án ví dụ này, TC đầu vào người dùng được thể hiện dưới dạng bàn tay của người dùng áp lên bề mặt trước. Tuy nhiên, đây chỉ là ví dụ, TC đầu vào người dùng có thể được cung cấp dưới nhiều dạng khác nhau như được mô tả ở trên, và thiết bị hiển thị DD có thể cảm nhận TC đầu vào người dùng được áp dụng cho bề mặt bên hoặc bề mặt phía sau của thiết bị hiển thị DD tùy thuộc vào cấu trúc của thiết bị hiển thị DD.

Thiết bị hiển thị DD có thể kích hoạt bề mặt hiển thị IS để hiển thị hình ảnh IM trong khi cảm nhận được TC đầu vào người dùng. Theo phương án ví dụ này, vùng mà tại đó TC đầu vào người dùng được cảm nhận có thể nằm ở vùng hiển thị DA trên đó hình ảnh IM được hiển thị. Tuy nhiên, đây chỉ là ví dụ, và

vùng mà tại đó TC đầu vào người dùng được cảm nhận có thể nằm ở vùng không hiển thị NDA hoặc trên toàn bộ bề mặt hiển thị IS.

Fig.2A là hình vẽ phối cảnh thể hiện trạng thái trong đó thiết bị hiển thị DD được thể hiện trên Fig.1 được gấp vào phía trong (gập vào trong) quanh trục gấp thứ nhất FX1, và Fig.2B là hình vẽ phối cảnh thể hiện trạng thái trong đó thiết bị hiển thị DD được thể hiện trên Fig.1 được gấp ra ngoài (gập ra ngoài) quanh trục gấp thứ nhất FX1.

Tham chiếu đến Fig.1 và Fig.2A, thiết bị hiển thị DD có thể là thiết bị hiển thị gấp được. Thiết bị hiển thị DD có thể được gấp quanh các trục gấp, ví dụ, trục gấp thứ nhất FX1 và trục gấp thứ hai FX2, kéo dài theo hướng định trước.

Thiết bị hiển thị DD có thể bao gồm nhiều vùng tùy thuộc vào chế độ hoạt động của nó. Các vùng có thể bao gồm vùng gấp FA1 và ít nhất một vùng không gấp NFA1 và NFA2. Vùng gấp FA1 có thể được đặt giữa hai vùng không gấp NFA1 và NFA2.

Vùng gấp FA1 được gấp quanh trục gấp thứ nhất FX1 để tạo thành đường cong. Trục gấp thứ nhất FX1 có thể kéo dài theo hướng thứ hai DR2, ví dụ, theo hướng trục chính của thiết bị hiển thị DD. Vùng gấp FA1 có thể được gấp quanh trục gấp thứ nhất FX1 và có thể kéo dài theo hướng thứ hai DR2.

Theo một ví dụ, các vùng không gấp NFA1 và NFA2 có thể bao gồm vùng không gấp thứ nhất NFA1 và vùng không gấp thứ hai NFA2. Vùng không gấp thứ nhất NFA1 được bố trí liền kề với một phía của vùng gấp FA1 theo hướng thứ nhất DR1, và vùng không gấp thứ hai NFA2 được bố trí liền kề với phía khác của vùng gấp FA1 theo hướng thứ nhất DR1. Ví dụ, vùng không gấp thứ nhất NFA1 có thể được bố trí liền kề với phía thứ nhất của vùng gấp FA1 dọc theo hướng thứ nhất DR1 và vùng không gấp thứ hai NFA2 có thể được bố trí liền kề với phía thứ hai của vùng gấp FA1 dọc theo hướng thứ nhất DR1. Các phía thứ nhất và thứ hai của vùng gấp FA1 có thể đối diện nhau và kéo dài theo hướng thứ hai DR2.

Thiết bị hiển thị DD có thể được gập vào phía trong (gập vào trong) hoặc được gập ra phía ngoài (gập ra ngoài). Theo phương án ví dụ này, gập vào trong có thể chỉ khi thiết bị hiển thị DD được gập sao cho các bề mặt hiển thị của các vùng không gập thứ nhất NFA1 và thứ hai NFA2 đối diện nhau, và được gập ra ngoài có thể chỉ khi thiết bị hiển thị DD được gập sao cho các bề mặt hiển thị của các vùng không gập khác nhau NFA1 và NFA2 hướng mặt ra khỏi nhau. Ví dụ, khi thiết bị hiển thị DD được gập vào trong các bề mặt hiển thị của các vùng không gập thứ nhất NFA1 và thứ hai NFA2 được bảo vệ bởi mặt sau của thiết bị hiển thị DD, và khi thiết bị hiển thị DD được gập ra ngoài các bề mặt hiển thị của vùng không gập thứ nhất NFA1 và thứ hai NFA2 được lộ ra bên ngoài.

Nói cách khác, khi thiết bị hiển thị DD được gập vào trong phần thứ nhất của bề mặt hiển thị IS đối diện phần thứ hai của nó, và khi thiết bị hiển thị DD được gập ra ngoài phần thứ nhất của bề mặt sau của thiết bị hiển thị DD được gập để đối diện phần thứ hai của nó.

Thiết bị hiển thị DD được thể hiện trên Fig.2A có thể được gập vào phía trong (gập vào trong) cho phép bề mặt hiển thị IS của vùng không gập thứ nhất NFA1 để đối diện bề mặt hiển thị IS của vùng không gập thứ hai NFA2. Khi vùng không gập thứ nhất NFA1 quay theo chiều kim đồng hồ quanh trục gập thứ nhất FX1, thiết bị hiển thị DD có thể được gập vào phía trong. Trục gập thứ nhất FX1 có thể được đặt ở trung tâm của thiết bị hiển thị DD theo hướng thứ nhất DR1 để gập vào trong thiết bị hiển thị DD sao cho vùng không gập thứ nhất NFA1 và vùng không gập thứ hai NFA2 được căn thẳng với nhau.

Tham chiếu đến Fig.2B, thiết bị hiển thị DD có thể được gập ra phía ngoài (gập ra ngoài) quanh trục gập thứ nhất FX1. Thiết bị hiển thị DD có thể hiển thị hình ảnh IM khi bề mặt hiển thị của vùng không gập thứ nhất NFA1 và bề mặt hiển thị của vùng không gập thứ hai NFA2 được lộ ra bên ngoài. Tiếp theo, hình ảnh IM còn có thể được hiển thị trên bề mặt hiển thị của vùng gập FA1 được lộ ra bên ngoài. Như được thể hiện trên Fig.1, thiết bị hiển thị DD có thể hiển thị hình ảnh IM trong khi vẫn ở trạng thái không gập. Vùng không gập thứ nhất NFA1,

vùng không gấp thứ hai NFA2, và vùng gấp FA1 có thể lần lượt hiển thị các hình ảnh mà cung cấp thông tin độc lập hoặc có thể lần lượt hiển thị các phần của một hình ảnh.

Thiết bị hiển thị DD có thể được chế tạo để có cả hai trạng thái gấp vào trong và trạng thái gấp ra ngoài hoặc có thể được chế tạo để có một trong số các trạng thái gấp vào trong và trạng thái gấp ra ngoài.

Fig.3A là hình vẽ phối cảnh thể hiện trạng thái trong đó thiết bị hiển thị DD được thể hiện trên Fig.1 được gấp vào phía trong (gấp vào trong) quanh trục gấp thứ hai FX2, và Fig.3B là hình vẽ phối cảnh thể hiện trạng thái trong đó thiết bị hiển thị DD được thể hiện trên Fig.1 được gấp ra ngoài (gấp ra ngoài) quanh trục gấp thứ hai FX2.

Tham chiếu đến Fig.3A và Fig.3B, thiết bị hiển thị DD có thể được gấp vào trong hoặc được gấp ra phía ngoài quanh trục gấp thứ hai FX2. Trục gấp thứ hai FX2 có thể kéo dài theo hướng thứ nhất DR1, ví dụ, hướng trục phụ.

Thiết bị hiển thị DD có thể bao gồm nhiều vùng tùy thuộc vào chế độ hoạt động của nó. Các vùng này có thể bao gồm vùng gấp FA2 và ít nhất một vùng không gấp NFA3 và NFA4. Vùng gấp FA2 có thể được đặt giữa hai vùng không gấp NFA3 và NFA4.

Vùng gấp FA2 được gấp quanh trục gấp thứ hai FX2 để tạo thành đường cong. Vùng gấp FA2 có thể được gấp quanh trục gấp thứ hai FX2 và có thể kéo dài theo hướng thứ nhất DR1.

Theo một ví dụ, các vùng không gấp NFA3 và NFA4 có thể bao gồm vùng không gấp thứ ba NFA3 và vùng không gấp thứ tư NFA4. Vùng không gấp thứ ba NFA3 được bố trí liền kề với một phía của vùng gấp FA2 theo hướng thứ hai DR2, và vùng không gấp thứ tư NFA4 được bố trí liền kề với phía kia của vùng gấp FA2 theo hướng thứ hai DR2. Ví dụ, vùng không gấp thứ ba NFA3 có thể được bố trí liền kề với phía thứ nhất của vùng gấp FA2 dọc theo hướng thứ hai DR2 và vùng không gấp thứ tư NFA4 có thể được bố trí liền kề với phía thứ hai

của vùng gập FA2 dọc theo hướng thứ hai DR1. Các phía thứ nhất và thứ hai của vùng gập FA2 có thể đối diện nhau và kéo dài dọc theo hướng thứ nhất DR1.

Theo phương án ví dụ này, một vùng gập FA1 hoặc FA2 được tạo ra ở thiết bị hiển thị DD, tuy nhiên, sáng chế không bị giới hạn ở đó hoặc bởi điều đó. Theo phương án ví dụ khác của sáng chế, nhiều vùng gập có thể được tạo ra ở thiết bị hiển thị DD.

Fig.4 là hình vẽ phối cảnh các chi tiết rời thể hiện thiết bị hiển thị DD theo một phương án ví dụ của sáng chế.

Tham chiếu đến Fig.4, thiết bị hiển thị DD theo một phương án ví dụ của sáng chế có thể bao gồm môđun hiển thị DM để hiển thị hình ảnh và cửa sổ WM được bố trí trên môđun hiển thị DM. Môđun hiển thị DM có thể là một phần của thiết bị hiển thị DD (tham chiếu đến Fig.1), và hình ảnh có thể được tạo ra bởi môđun hiển thị DM.

Môđun hiển thị DM có thể bao gồm panen hiển thị DP và bộ cảm biến đầu vào ISP. Panen hiển thị DP theo một phương án ví dụ của sáng chế có thể là panen hiển thị loại phát quang, tuy nhiên, sáng chế sẽ không bị giới hạn ở đó. Ví dụ, panen hiển thị DP có thể là panen hiển thị phát quang hữu cơ hoặc panen hiển thị phát quang chấm lượng tử. Lớp phát quang của panen hiển thị phát quang hữu cơ có thể bao gồm vật liệu phát quang hữu cơ. Lớp phát quang của panen hiển thị phát quang chấm lượng tử có thể bao gồm chấm lượng tử và thanh lượng tử. Sau đây, panen hiển thị phát quang hữu cơ sẽ được mô tả như một ví dụ đại diện cho panen hiển thị DP.

Panen hiển thị DP có thể là panen hiển thị mềm dẻo. Nhờ đó, panen hiển thị DP có thể được cuộn hoàn toàn hoặc có thể được gập hoặc không gập quanh trục gập thứ hai FX2.

Bộ cảm biến đầu vào ISP có thể được bố trí trực tiếp trên panen hiển thị DP. Theo một phương án ví dụ của sáng chế, bộ cảm biến đầu vào ISP có thể được tạo ra trên panen hiển thị DP qua các quy trình liên tiếp. Nói cách khác, khi bộ

cảm biến đầu vào ISP được bố trí trực tiếp trên panen hiển thị DP, màng kết dính có thể không được bố trí giữa bộ cảm biến đầu vào ISP và panen hiển thị DP, tuy nhiên, sáng chế không bị giới hạn ở đó. Màng kết dính có thể được bố trí giữa bộ cảm biến đầu vào ISP và panen hiển thị DP. Trong trường hợp này, bộ cảm biến đầu vào ISP không được chế tạo cùng với panen hiển thị DP qua các quy trình liên tiếp. Nói cách khác, bộ cảm biến đầu vào ISP có thể được cố định vào bề mặt trên của panen hiển thị DP bởi màng kết dính sau khi được chế tạo qua quy trình riêng biệt.

Panen hiển thị DP có thể tạo ra hình ảnh, và bộ cảm biến đầu vào ISP có thể nhận thông tin tọa độ về đầu vào của người dùng, ví dụ, sự kiện chạm.

Bề mặt trên của cửa sổ WM tạo nên bề mặt hiển thị IS của thiết bị hiển thị DD. Cửa sổ WM có thể trong suốt về mặt quang học. Do đó, người dùng có thể dễ dàng nhận được hình ảnh được tạo ra bởi môđun hiển thị DM qua cửa sổ WM.

Cửa sổ WM có thể chứa vật liệu cách điện trong suốt về mặt quang học. Ví dụ, cửa sổ WM có thể bao gồm nền thủy tinh hoặc màng nhựa tổng hợp. Khi cửa sổ WM bao gồm nền thủy tinh, cửa sổ WM có thể có độ dày bằng hoặc nhỏ hơn khoảng 80 micromet, ví dụ, khoảng 30 micromet, tuy nhiên, độ dày của cửa sổ WM không bị giới hạn ở đó.

Khi cửa sổ WM bao gồm màng nhựa tổng hợp, cửa sổ WM có thể bao gồm màng polyimid (PI) hoặc màng polyetylen terephtalat (PET).

Cửa sổ WM có thể có cấu trúc đơn lớp hoặc đa lớp. Ví dụ, cửa sổ WM có thể bao gồm nhiều màng nhựa tổng hợp được ghép nối với nhau bởi chất kết dính hoặc nền thủy tinh và màng nhựa tổng hợp được ghép nối với nền thủy tinh bởi chất kết dính.

Cửa sổ WM có thể bao gồm vật liệu mềm dẻo. Vì vậy, cửa sổ WM có thể được gập hoặc không được gập quanh trục gập FX2. Nói cách khác, hình dạng của cửa sổ WM có thể được thay đổi khi hình dạng của môđun hiển thị DM được thay đổi.

Cửa sổ WM truyền hình ảnh từ môđun hiển thị DM và tạo đệm cho các tác động bên ngoài để ngăn môđun hiển thị DM khỏi bị hư hại hoặc trục trặc do các tác động bên ngoài. Các tác động bên ngoài có thể là ngoại lực được biểu thị bằng áp suất hoặc ứng suất, có thể gây ra các khuyết tật ở môđun hiển thị DM.

Lớp bảo vệ cửa sổ còn có thể được bố trí trên cửa sổ WM. Lớp bảo vệ cửa sổ có thể tăng độ bền va chạm của cửa sổ WM và có thể ngăn cửa sổ WM khỏi bị vỡ khi chịu tác động. Lớp bảo vệ cửa sổ có thể gồm ít nhất một trong số nhựa gốc uretan, nhựa gốc epoxy, nhựa gốc polyeste, nhựa gốc polyete, nhựa gốc acrylat, nhựa acrylonitril-butadien-styren (ABS), và cao su. Theo một ví dụ, lớp bảo vệ cửa sổ có thể gồm ít nhất một trong số phenylen, polyetylen terephthalat (PET), polyimid (PI), polyamid (PA), polyetylen naphtalat (PEN), và polycarbonat (PC).

Lớp chức năng cửa sổ còn có thể được bố trí giữa cửa sổ WM và lớp bảo vệ cửa sổ. Ví dụ, lớp chức năng cửa sổ có thể bao gồm ít nhất một trong số lớp chống dấu vân tay, lớp chống chói, và lớp phủ cứng.

Một hoặc nhiều lớp chức năng có thể được bố trí giữa môđun hiển thị DM và cửa sổ WM. Theo một ví dụ, một trong số các lớp chức năng có thể là lớp chống phản xạ RPL mà ngăn chặn sự phản xạ của ánh sáng bên ngoài. Lớp chống phản xạ RPL có thể ngăn các thành phần được bao gồm trong môđun hiển thị DM không bị nhận thấy từ bên ngoài do ánh sáng tới ngoài thông qua bề mặt trước của thiết bị hiển thị DD. Lớp chống phản xạ RPL có thể bao gồm tấm làm trễ và tấm phân cực. Tấm làm trễ có thể là dạng màng mỏng hoặc dạng phủ tinh thể lỏng và có thể bao gồm tấm làm trễ $\lambda/2$ và/hoặc tấm làm trễ $\lambda/4$. Tấm phân cực có thể là dạng màng mỏng hoặc dạng phủ tinh thể lỏng. Tấm phân cực dạng màng có thể bao gồm màng nhựa tổng hợp loại kéo giãn, và tấm phân cực dạng phủ tinh thể lỏng có thể bao gồm các tinh thể lỏng được căn thẳng theo cách căn thẳng định trước. Tấm làm trễ và tấm phân cực có thể được sử dụng là màng phân cực. Các lớp chức năng có thể còn bao gồm màng bảo vệ được bố trí trên hoặc bên dưới lớp chống phản xạ RPL.

Lớp chống phản xạ RPL có thể được bố trí trên bộ cảm biến đầu vào ISP. Nói cách khác, lớp chống phản xạ RPL có thể được bố trí giữa bộ cảm biến đầu vào ISP và cửa sổ WM. Lớp chống phản xạ RPL và cửa sổ WM có thể được ghép nối với nhau bởi màng kết dính ADL. Màng kết dính ADL có thể che toàn bộ bề mặt của lớp chống phản xạ RPL đối diện với cửa sổ WM. Màng kết dính mà cố định lớp chống phản xạ RPL vào bộ cảm biến đầu vào ISP còn có thể được bố trí giữa bộ cảm biến đầu vào ISP và lớp chống phản xạ RPL.

Theo một ví dụ, màng kết dính ADL có thể là màng kết dính trong suốt quang học (OCA). Tuy nhiên, màng kết dính ADL không bị giới hạn ở đó và có thể bao gồm các chất kết dính khác nhau. Ví dụ, màng kết dính ADL có thể bao gồm nhựa trong suốt quang học (OCR) hoặc màng kết dính nhạy áp suất (PSA).

Môđun hiển thị DM có thể hiển thị hình ảnh để đáp lại các tín hiệu điện và có thể truyền/nhận thông tin về đầu vào bên ngoài. Môđun hiển thị DM có thể bao gồm vùng hoạt động AA và vùng ngoại vi NAA. Vùng hoạt động AA có thể là vùng qua đó hình ảnh được cung cấp từ môđun hiển thị DM truyền ra bên ngoài thông qua cửa sổ WM.

Vùng ngoại vi NAA có thể liền kề với vùng hoạt động AA. Ví dụ, vùng ngoại vi NAA có thể bao quanh vùng hoạt động AA. Tuy nhiên, đây chỉ là ví dụ, và vùng ngoại vi NAA có thể có các hình dạng khác nhau và không bị giới hạn cụ thể. Ví dụ, vùng ngoại vi NAA có thể được bố trí liền kề để nhỏ hơn tất cả các cạnh của vùng hoạt động AA. Theo một phương án ví dụ của sáng chế, vùng hoạt động AA của môđun hiển thị DM có thể tương ứng với ít nhất một phần của vùng hiển thị DA.

Môđun hiển thị DM có thể còn bao gồm bảng mạch FPCB và màng mạch mềm dẻo FCF.

Bảng mạch FPCB có thể được nối với màng mạch mềm dẻo FCF để được nối điện với panen hiển thị DP. Bảng mạch FPCB có thể bao gồm chip điều khiển,

nhiều phần tử thụ động, và nhiều phần tử hoạt động, mà được lắp trên đó. Bảng mạch FPCB có thể gồm vật liệu màng mềm dẻo như màng mạch mềm dẻo FCF.

Màng mạch mềm dẻo FCF có thể được nối với panen hiển thị DP để nối điện panen hiển thị DP với bảng mạch FPCB. Màng mạch mềm dẻo FCF có thể được ghép nối với vùng ngoại vi NAA của panen hiển thị DP nhờ quy trình liên kết. Chip điều khiển có thể được lắp trên màng mạch mềm dẻo FCF. Do màng mạch mềm dẻo FCF được uốn để bao quanh bề mặt bên của môđun hiển thị DM, bảng mạch FPCB được ghép nối với màng mạch mềm dẻo FCF có thể được bố trí trên bề mặt sau của môđun hiển thị DM.

Chip điều khiển có thể bao gồm các phần tử điều khiển để điều khiển các điểm ảnh của panen hiển thị DP, ví dụ, mạch điều khiển dữ liệu. Theo một phương án ví dụ của sáng chế, một màng mạch mềm dẻo FCF được thể hiện, tuy nhiên, số lượng của các màng mạch mềm dẻo không bị giới hạn ở một. Màng mạch mềm dẻo FCF có thể được tạo ra ở dạng số nhiều và có thể được nối với panen hiển thị DP. Chip điều khiển có thể được lắp trực tiếp trên panen hiển thị DP. Trong trường hợp này, một phần của panen hiển thị DP trên đó chip điều khiển được lắp có thể được uốn để được bố trí trên bề mặt sau của môđun hiển thị DM.

Bộ cảm biến đầu vào ISP có thể được nối điện với bảng mạch FPCB thông qua màng mạch mềm dẻo FCF. Tuy nhiên, sáng chế không bị giới hạn ở đó. Nói cách khác, môđun hiển thị DM có thể còn bao gồm màng mạch mềm dẻo riêng biệt để nối điện bộ cảm biến đầu vào ISP với bảng mạch FPCB.

Như được thể hiện trên Fig.4, thiết bị hiển thị DD có thể còn bao gồm tấm đỡ SP mà được bố trí trên bề mặt sau của môđun hiển thị DM và đỡ môđun hiển thị DM. Tấm đỡ SP, môđun hiển thị DM và cửa sổ WM có thể được sắp xếp theo hướng thứ ba DR3. Tấm đỡ SP có thể là tấm kim loại. Tấm đỡ SP có thể là tấm thép không gỉ. Tấm đỡ SP có thể khỏe hơn môđun hiển thị DM.

Tấm đỡ SP có thể bao gồm nhiều tấm đỡ SP1 và SP2. Số lượng của tấm đỡ SP1 và SP2 có thể tương ứng với số lượng của vùng không gập NFA3 và NFA4.

Theo một ví dụ, tấm đỡ SP có thể bao gồm tấm đỡ thứ nhất SP1 và tấm đỡ thứ hai SP2 được đặt cách xa khỏi tấm đỡ thứ nhất SP1. Ví dụ, tấm đỡ thứ nhất SP1 và thứ hai SP2 có thể được phân tách bởi vùng gập FA2. Ví dụ, khoảng hở tương ứng với phía bên của vùng gập FA2 có thể được đặt giữa tấm đỡ thứ nhất SP1 và thứ hai SP2 dọc theo hướng thứ nhất DR1. Tấm đỡ thứ nhất SP1 và thứ hai SP2 có thể được bố trí để lần lượt tương ứng với các vùng không gập NFA3 và NFA4. Nói cách khác, tấm đỡ thứ nhất SP1 có thể được bố trí tương ứng với vùng không gập thứ ba NFA3 của môđun hiển thị DM, và tấm đỡ thứ hai SP2 có thể được bố trí tương ứng với vùng không gập thứ tư NFA4 của môđun hiển thị DM. Khi môđun hiển thị DM được gập quanh trục gập thứ hai FX2, tấm đỡ thứ nhất SP1 và thứ hai SP2 được đặt cách xa nhau theo hướng thứ hai DR2.

Tấm đỡ thứ nhất SP1 và thứ hai SP2 có thể được đặt cách xa nhau ở vùng gập FA2. Tấm đỡ thứ nhất SP1 và thứ hai SP2 có thể chồng lên một phần của vùng gập FA2. Nói cách khác, khoảng cách giữa tấm đỡ thứ nhất SP1 và thứ hai SP2 theo hướng thứ hai DR2 có thể nhỏ hơn chiều rộng của vùng gập FA2. Nói cách khác, khoảng hở giữa tấm đỡ thứ nhất SP1 và thứ hai SP2 theo hướng thứ hai DR2 có thể nhỏ hơn chiều rộng của vùng gập FA2.

Tấm đỡ SP có thể còn bao gồm môđun nối để nối tấm đỡ thứ nhất SP1 và thứ hai SP2. Môđun nối có thể bao gồm môđun bản lề hoặc môđun đa khớp nối.

Theo một phương án ví dụ của sáng chế, tấm đỡ SP bao gồm hai tấm đỡ SP1 và SP2, tuy nhiên, số lượng của các tấm đỡ không bị giới hạn ở hai. Nói cách khác, khi số lượng của các trục gập FX2 tăng lên, tấm đỡ SP có thể bao gồm nhiều tấm đỡ tách riêng khỏi nhau so với trục gập FX2. Ví dụ, khi có hai trục gập dọc theo hướng thứ hai DR2, ba tấm đỡ có thể được cung cấp.

Fig.4 thể hiện cấu trúc trong đó tấm đỡ SP được chia thành tấm đỡ thứ nhất SP1 và thứ hai SP2, tuy nhiên, sáng chế không bị giới hạn ở đó. Nói cách khác, tấm đỡ SP có thể được tạo thành ở dạng tấm đơn để được bố trí tương ứng với vùng không gập thứ ba NFA3 và thứ tư NFA4 và vùng gập FA2. Trong trường

hợp này, tấm đỡ SP có thể được tạo ra với nhiều lỗ đi qua tấm đỡ SP ở vùng gập FA2.

Màng đệm CHL (tham chiếu đến Fig.6A) còn có thể được bố trí giữa môđun hiển thị DM và tấm đỡ SP. Màn đệm CHL có thể gồm vật liệu polyme. Màn đệm CHL có thể hấp thụ các tác động được tác dụng từ bên ngoài. Màn đệm CHL có thể được ghép nối với mỗi trong số môđun hiển thị DM và tấm đỡ SP bởi màng kết dính.

Fig.5A là hình chiếu mặt sau thể hiện thiết bị hiển thị theo một phương án ví dụ của sáng chế, và Fig.5B là hình chiếu mặt sau thể hiện tấm đỡ thứ hai và bảng mạch được thể hiện trên Fig.5A. Fig.6A là hình vẽ mặt cắt được cắt dọc theo đường I-I' được thể hiện trên Fig.5A, và Fig.6B là hình vẽ phóng to thể hiện phần BB được thể hiện trên Fig.6A.

Tham chiếu đến Fig.4, Fig.5A, và Fig.6A, tấm đỡ SP có thể được bố trí trên bề mặt sau của môđun hiển thị DM. Trong trường hợp mà thiết bị hiển thị DD được gập quanh trục gập thứ hai FX2 kéo dài theo hướng thứ nhất DR1, tấm đỡ SP có thể bao gồm hai tấm đỡ SP1 và SP2 được đặt cách xa nhau theo hướng thứ hai DR2. Tấm đỡ thứ nhất SP1 và thứ hai SP2 có thể được bố trí để lần lượt tương ứng với vùng không gập thứ ba NFA3 và thứ tư NFA4.

Màng mạch mềm dẻo FCF được ghép nối với panen hiển thị DP có thể được uốn để bao quanh bề mặt bên của panen hiển thị DP và tấm đỡ thứ hai SP2, và bảng mạch FPCB được ghép nối với màng mạch mềm dẻo FCF có thể được đặt trên bề mặt sau của tấm đỡ thứ hai SP2.

Fig.5A thể hiện cấu trúc trong đó bảng mạch FPCB được bố trí trên bề mặt sau của tấm đỡ thứ hai SP2, tuy nhiên, sáng chế không bị giới hạn ở đó. Nói cách khác, khi bảng mạch FPCB và màng mạch mềm dẻo FCF được nối với panen hiển thị DP ở tấm đỡ thứ nhất SP1, bảng mạch FPCB có thể được đặt trên bề mặt sau của tấm đỡ thứ nhất SP1. Ngoài ra, khi tấm đỡ SP được tạo thành ở dạng tấm đơn, bảng mạch FPCB có thể được đặt trên bề mặt sau của một phía bên của tấm đỡ SP.

Thiết bị hiển thị DD có thể còn bao gồm màng kết dính dẫn điện CAF1 để gắn bảng mạch FPCB vào tấm đỡ thứ hai SP2. Nhờ đó, bảng mạch FPCB có thể được cố định vào bề mặt sau của tấm đỡ thứ hai SP2. Ngoài ra, một đường, ví dụ, đường tiếp đất GRL (tham chiếu đến Fig.6A) của bảng mạch FPCB có thể được nối điện với tấm đỡ thứ hai SP2 thông qua màng kết dính dẫn điện CAF1.

Màng kết dính dẫn điện CAF1 có thể bao gồm màng kết dính hai mặt DAP và màng kết dính một mặt SAP. Màng kết dính hai mặt DAP và màng kết dính một mặt SAP được đặt cách xa nhau khi được nhìn theo một mặt phẳng. Vì vậy, khoảng không SA có thể được bố trí giữa màng kết dính hai mặt DAP và màng kết dính một mặt SAP.

Màng kết dính hai mặt DAP có thể được gắn vào mỗi trong số bề mặt sau của tấm đỡ thứ hai SP2 và bề mặt sau RS của bảng mạch FPCB. Màng kết dính một mặt SAP có thể được gắn vào một trong số bề mặt sau của tấm đỡ thứ hai SP2 và bề mặt sau RS của bảng mạch FPCB. Theo một ví dụ, màng kết dính một mặt SAP có thể được gắn vào bề mặt sau của bảng mạch FPCB và không vào bề mặt sau của tấm đỡ thứ hai SP2.

Màng kết dính hai mặt DAP có thể bao gồm màng dẫn điện thứ nhất CF1, chất kết dính dẫn điện thứ nhất CA1, và chất kết dính dẫn điện thứ hai CA2. Màng dẫn điện thứ nhất CF1 có thể là màng gốc của màng kết dính hai mặt DAP và có thể bao gồm vải dẫn điện hoặc màng mỏng kim loại. Chất kết dính dẫn điện thứ nhất CA1 có thể được bố trí giữa màng dẫn điện thứ nhất CF1 và bề mặt sau của tấm đỡ thứ hai SP2, và chất kết dính dẫn điện thứ hai CA2 có thể được bố trí giữa màng dẫn điện thứ nhất CF1 và bề mặt sau RS của bảng mạch FPCB. Chất kết dính dẫn điện thứ nhất CA1, màng dẫn điện thứ nhất CF1 và chất kết dính dẫn điện thứ hai CA2 có thể được xếp chồng liên tiếp. Mỗi trong số chất kết dính dẫn điện thứ nhất CA1 và thứ hai CA2 có thể chứa vật liệu kết dính dẫn điện. Theo một ví dụ, mỗi trong số chất kết dính dẫn điện thứ nhất CA1 và thứ hai CA2 có thể là màng được tạo thành bằng cách phân tán các hạt kim loại vàng, bạc, bạch

kim, niken, đồng hoặc carbon trong nhựa tổng hợp. Nhựa tổng hợp có thể bao gồm epoxy, silic, polyimid, polyuretan, hoặc tương tự.

Màng kết dính hai mặt DAP có thể được gắn vào mỗi trong số bảng mạch FPCB và bề mặt sau của tấm đỡ thứ hai SP2 bởi chất kết dính dẫn điện thứ nhất CA1 và thứ hai CA2.

Màng kết dính một mặt SAP có thể bao gồm màng dẫn điện thứ hai CF2 và chất kết dính dẫn điện thứ ba CA3. Màng dẫn điện thứ hai CF2 có thể là màng gốc của màng kết dính một mặt SAP và có thể có độ dẫn điện. Theo một ví dụ, màng dẫn điện thứ hai CF2 có thể chứa cùng vật liệu với màng dẫn điện thứ nhất CF1. Chất kết dính dẫn điện thứ ba CA3 có thể được bố trí giữa màng dẫn điện thứ hai CF2 và bề mặt sau RS của bảng mạch FPCB. Chất kết dính dẫn điện thứ ba CA3 có thể bao gồm vật liệu kết dính dẫn điện. Theo một ví dụ, chất kết dính dẫn điện thứ ba CA3 có thể chứa cùng vật liệu với chất kết dính dẫn điện thứ nhất CA1 và thứ hai CA2. Tuy nhiên, chất kết dính dẫn điện thứ ba CA3 có thể chứa vật liệu khác với chất kết dính dẫn điện thứ nhất CA1 và thứ hai CA2.

Màng kết dính một mặt SAP có thể được gắn vào bảng mạch FPCB bởi chất kết dính dẫn điện thứ ba CA3. Tuy nhiên, chất kết dính có thể không được bố trí giữa màng dẫn điện thứ hai CF2 và bề mặt sau của tấm đỡ thứ hai SP2. Nhờ đó, màng kết dính một mặt SAP có thể không được cố định vào bề mặt sau của tấm đỡ thứ hai SP2. Tuy nhiên, màng dẫn điện thứ hai CF2 có thể được nối điện với tấm đỡ thứ hai SP2. Ví dụ, màng dẫn điện thứ hai CF2 có thể liền kề với bề mặt sau của tấm đỡ thứ hai SP2

Chip điều khiển, các phần tử thụ động, và các phần tử hoạt động có thể được lắp trên bề mặt trên US của bảng mạch FPCB. Bề mặt sau RS của bảng mạch FPCB có thể đối diện tấm đỡ thứ hai SP2, và bề mặt trên US của bảng mạch FPCB có thể đối diện với bề mặt sau RS. Bảng mạch FPCB có thể bao gồm phần tử mạch thứ nhất CM1 và thứ hai CM2 được lắp trên bề mặt trên US của bảng

mạch FPCB. Phần tử mạch thứ nhất CM1 có thể có kích cỡ lớn hơn kích cỡ của phần tử mạch thứ hai CM2.

Phần tử mạch thứ nhất CM1 có thể được lắp trên bề mặt trên US của bảng mạch FPCB tương ứng với màng kết dính một mặt SAP, và phần tử mạch thứ hai CM2 có thể được lắp trên bề mặt trên US của bảng mạch FPCB tương ứng với màng kết dính hai mặt DAP. Nói cách khác, các phần tử mạch thứ nhất CM1 có thể được tạo thành ở vùng được chồng lên màng kết dính một mặt SAP và các phần tử mạch thứ hai CM2 có thể được tạo thành ở vùng được chồng lên màng kết dính hai mặt DAP. Sau đây, vùng tương ứng với màng kết dính một mặt SAP sẽ được gọi là vùng kết dính một mặt SCA, và vùng tương ứng với màng kết dính hai mặt DAP sẽ được gọi là vùng kết dính hai mặt DCA.

Khi xuất hiện sự ép do ngoại lực, tấm đỡ thứ hai SP2 có thể bị biến dạng. Sự biến dạng của tấm đỡ thứ hai SP2 có thể được chuyển sang bảng mạch FPCB và có thể gây biến dạng đối với bảng mạch FPCB. Tuy nhiên, do phần tử mạch thứ nhất CM1 được tạo thành ở vùng kết dính một mặt SCA với độ bền tương đối lớn và kích cỡ tương đối lớn, bảng mạch FPCB có thể không bị biến dạng ngay cả khi xuất hiện sự ép do ngoại lực. Khi tấm đỡ thứ hai SP2 bị biến dạng và bảng mạch FPCB mà không bị biến dạng được ghép nối với nhau, chất kết dính có thể được gắn lắp lại vào và được tách ra khỏi tấm đỡ thứ hai SP2, và tiếng ồn có thể xuất hiện trong khi thực hiện động tác này.

Như được thể hiện trên Fig.5A, Fig.6A và Fig.6B, chất kết dính dẫn điện có thể được loại bỏ giữa màng dẫn điện thứ hai CF2 và tấm đỡ thứ hai SP2 ở vùng kết dính một mặt SCA trên đó phần tử mạch thứ nhất CM1 được lắp. Nhờ đó, màng kết dính dẫn điện CAF1 có thể không được cố định vào tấm đỡ thứ hai SP2 ở vùng kết dính một mặt SCA. Nói cách khác, màng kết dính dẫn điện CAF1 có thể vẫn ở trạng thái không được gắn vào tấm đỡ thứ hai SP2 ở vùng trên đó phần tử mạch thứ nhất CM1 được lắp. Ví dụ, màng kết dính dẫn điện CAF1 có thể không được gắn vào nhưng liền kề trực tiếp với tấm đỡ thứ hai SP2 ở vùng kết dính một mặt SCA. Vì vậy, mặc dù sự biến dạng xuất hiện ở tấm đỡ thứ hai SP2,

màng kết dính dẫn điện CAF1 có thể không được gắn lắp lại vào và tách ra khỏi tấm đỡ thứ hai SP2, và vì vậy, tiếng ồn gây ra bởi các hành động gắn vào và tách ra có thể được loại bỏ.

Tham chiếu đến Fig.5B, Fig.6A, và Fig.6B, bảng mạch FPCB có thể gồm đường tiếp đất GRL, các lớp che CVL1 và CVL2, và các màng bù chênh lệch bậc SCF1 và SCF2. Các lớp che CVL1 và CVL2 có thể bao gồm các lớp che thứ nhất CVL1 và thứ hai CVL2. Các lớp che thứ nhất CVL1 và thứ hai CVL2 có thể bao gồm vật liệu cách điện. Phần tử mạch thứ nhất CM1 và thứ hai CM2 có thể được lắp trên bề mặt thứ nhất của lớp che thứ nhất CVL1. Bề mặt trên US của bảng mạch FPCB có thể là bề mặt thứ nhất của lớp che thứ nhất CVL1. Đường tiếp đất GRL có thể được bố trí trên bề mặt thứ hai của lớp che thứ nhất CVL1. Đường tiếp đất GRL có thể là dây đồng và có thể nhận điện áp tiếp đất.

Đường tiếp đất GRL có thể được che bởi lớp che thứ hai CVL2. Lớp che thứ hai CVL2 có thể được tạo ra các khoảng hở OP1 và OP2 qua đó một phần của đường tiếp đất GRL được lộ ra. Các khoảng hở OP1 và OP2 có thể bao gồm khoảng hở thứ nhất OP1 ở vùng kết dính hai mặt DCA để lộ ra đường tiếp đất GRL và khoảng hở thứ hai OP2 ở vùng kết dính một mặt SCA để lộ ra đường tiếp đất GRL. Khoảng hở thứ nhất OP1 và thứ hai OP2 có thể là các hốc trống.

Các đường khác có thể được bố trí trên bề mặt thứ hai của lớp che thứ nhất CVL1 ngoài đường tiếp đất GRL.

Các màng bù chênh lệch bậc SCF1 và SCF2 có thể bao gồm các màng bù chênh lệch bậc thứ nhất SCF1 và thứ hai SCF2. Màng bù chênh lệch bậc thứ nhất SCF1 có thể là ở vùng kết dính hai mặt DCA tương ứng với khoảng hở thứ nhất OP1, và màng bù chênh lệch bậc thứ hai SCF2 có thể là ở vùng kết dính một mặt SCA tương ứng với khoảng hở thứ hai OP2. Ví dụ, màng bù chênh lệch bậc thứ nhất SCF1 có thể liền kề với khoảng hở thứ nhất OP1 và màng bù chênh lệch bậc thứ hai SCF2 có thể liền kề với khoảng hở thứ hai OP2. Các màng bù chênh lệch bậc thứ nhất SCF1 và thứ hai SCF2 có thể được nối điện với đường tiếp đất GRL

và có thể bù chênh lệch bậc của lớp che thứ hai CVL2, mà gây ra bởi khoảng hở thứ nhất OP1 và thứ hai OP2.

Các màng bù chênh lệch bậc thứ nhất SCF1 và thứ hai SCF2 có thể được bố trí ở các vị trí khác nhau nhưng có thể có cấu trúc giống nhau. Nhờ đó, màng bù chênh lệch bậc thứ nhất SCF1 sẽ được mô tả là ví dụ đại diện, và phần mô tả chi tiết về màng bù chênh lệch bậc thứ hai SCF2 sẽ được bỏ qua.

Màng bù chênh lệch bậc thứ nhất SCF1 có thể bao gồm màng dẫn điện thứ ba CF3 và chất kết dính dẫn điện thứ tư CA4. Màng dẫn điện thứ ba CF3 có thể là màng gốc của màng bù chênh lệch bậc thứ nhất SCF1 và có thể có độ dày thích hợp để bù cho sự chênh lệch bậc giữa lớp che thứ hai CFL2 và chất kết dính dẫn điện thứ tư CA4. Màng dẫn điện thứ ba CF3 có thể bao gồm vật liệu có độ dẫn điện. Theo một ví dụ, màng dẫn điện thứ ba CF3 có thể chứa cùng vật liệu như màng dẫn điện thứ nhất CF1 và thứ hai CF2. Chất kết dính dẫn điện thứ tư CA4 có thể được bố trí giữa màng dẫn điện thứ ba CF3 và đường tiếp đất GRL. Chất kết dính dẫn điện thứ tư CA4 có thể bao gồm vật liệu kết dính dẫn điện. Theo một ví dụ, chất kết dính dẫn điện thứ tư CA4 có thể có cùng vật liệu như chất kết dính dẫn điện thứ nhất, thứ hai, và thứ ba CA1, CA2, và CA3.

Theo một ví dụ, bảng mạch FPCB có thể còn gồm lớp kim loại bảo vệ PL che đi phần của đường tiếp đất GRL được lộ ra qua khoảng hở thứ nhất OP1 và thứ hai OP2. Lớp kim loại bảo vệ PL có thể được bố trí để ngăn đường tiếp đất GRL khỏi bị oxy hóa hoặc ăn mòn. Theo một ví dụ, lớp kim loại bảo vệ PL có thể chứa vật liệu kim loại vàng (Au) hoặc tương tự có khả năng chống oxy hóa và ăn mòn.

Khi lớp kim loại bảo vệ PL được bố trí, các màng bù chênh lệch bậc thứ nhất SCF1 và thứ hai SCF2 có thể được gắn vào lớp kim loại bảo vệ PL bởi chất kết dính dẫn điện thứ tư CA4. Khi lớp kim loại bảo vệ PL được loại bỏ, các màng bù chênh lệch bậc thứ nhất SCF1 và thứ hai SCF2 có thể được gắn trực tiếp vào đường tiếp đất GRL.

Màng dẫn điện thứ ba CF3 của màng bù chênh lệch bậc thứ nhất SCF1 có thể được gắn vào chất kết dính dẫn điện thứ hai CA2 của màng kết dính hai mặt DAP, và màng dẫn điện thứ ba CF3 của màng bù chênh lệch bậc thứ hai SCF2 có thể được gắn vào chất kết dính dẫn điện thứ ba CA3 của màng kết dính một mặt SAP. Nhờ đó, màng kết dính hai mặt DAP có thể được nối điện với đường tiếp đất GRL qua màng bù chênh lệch bậc thứ nhất SCF1, và màng kết dính một mặt SAP có thể được nối điện với đường tiếp đất GRL qua màng bù chênh lệch bậc thứ hai SCF2. Vì vậy, đường tĩnh điện thứ nhất, mà được tạo thành khi tấm đỡ thứ hai SP2 và đường tiếp đất GRL được nối điện với nhau qua màng bù chênh lệch bậc thứ nhất SCF1 và màng kết dính hai mặt DAP, có thể được tạo ra ở vùng kết dính hai mặt DCA. Ngoài ra, đường tĩnh điện thứ hai, mà được tạo thành khi tấm đỡ thứ hai SP2 và đường tiếp đất GRL được nối điện với nhau qua màng bù chênh lệch bậc thứ hai SCF2 và màng kết dính một mặt SAP, có thể được tạo ra ở vùng kết dính một mặt SCA.

Nhờ đó, khi tĩnh điện xuất hiện ở bảng mạch FPCB, tĩnh điện có thể được phóng điện qua đường tĩnh điện thứ nhất và thứ hai, và vì vậy, các phần tử mạch hoặc các đường tín hiệu được lắp trên bảng mạch FPCB có thể tránh được khỏi bị hư hại do tĩnh điện.

Tham chiếu đến Fig.6B, màng dẫn điện thứ hai CF2 có thể có độ dày t_2 lớn hơn độ dày t_1 của màng dẫn điện thứ nhất CF1. Ví dụ, độ dày t_2 của màng dẫn điện thứ hai CF2 có thể bằng tổng của độ dày t_1 của màng dẫn điện thứ nhất CF1 và độ dày của chất kết dính dẫn điện thứ nhất CA1, tuy nhiên, sáng chế sẽ không bị giới hạn ở đó. Nói cách khác, độ dày t_2 của màng dẫn điện thứ hai CF2 có thể có độ dày nhỏ hơn tổng của độ dày t_1 của màng dẫn điện thứ nhất CF1 và độ dày của chất kết dính dẫn điện thứ nhất CA1.

Fig.7A là hình chiếu mặt sau thể hiện thiết bị hiển thị theo một phương án ví dụ của sáng chế, và Fig.7B là hình chiếu mặt sau thể hiện tấm đỡ thứ hai và bảng mạch được thể hiện trên Fig.7A. Fig.8A là hình vẽ mặt cắt được cắt dọc theo đường II-II' được thể hiện trên Fig.7A, Fig.8B là hình chiếu phóng to thể hiện

phần BB được thể hiện trên Fig.8A và Fig.8C là hình chiếu phóng to thể hiện phần BB được thể hiện trên Fig.8A theo phương án ví dụ khác của sáng chế. Trên các Fig.7A, 7B, 8A, 8B và 8C, các số chỉ dẫn giống nhau có thể biểu thị các phần tử giống nhau trên các Fig.5A, 5B, Fig.6A, và Fig.6B, và do đó, có thể bỏ qua các mô tả chi tiết của các phần tử giống nhau để tránh dư thừa.

Tham chiếu đến các hình vẽ Fig.4, Fig.7A đến Fig.8A, màng kết dính dẫn điện CAF2 có thể bao gồm màng kết dính hai mặt DAP, màng kết dính một mặt SAP, và phần nối CP nối màng kết dính hai mặt DAP và màng kết dính một mặt SAP. Màng kết dính hai mặt DAP và màng kết dính một mặt SAP được đặt cách xa nhau khi được nhìn trên một mặt phẳng. Nhờ đó, khoảng không có thể được tạo ra giữa màng kết dính hai mặt DAP và màng kết dính một mặt SAP. Phần nối CP có thể được bố trí ở khoảng không này và có thể nối màng kết dính hai mặt DAP và màng kết dính một mặt SAP. Một vùng của khoảng không trong đó phần nối CP được bố trí có thể được gọi là vùng nối CCA. Phần nối CP có thể được đặt giữa phần tử mạch thứ nhất CM1 và phần tử mạch thứ hai CM2.

Theo phương án ví dụ này, phần mô tả của màng kết dính hai mặt DAP và màng kết dính một mặt SAP là giống với phần mô tả được nêu dựa trên các hình vẽ từ Fig.5A đến 6B, và vì vậy, chi tiết của chúng có thể được bỏ qua.

Phần nối CP có thể bao gồm màng dẫn điện thứ tư CF4. Phần nối CP có thể bao gồm màng dẫn điện thứ tư CF4 mà được tạo thành liên khối với màng dẫn điện thứ nhất CF1 của màng kết dính hai mặt DAP và màng dẫn điện thứ hai CF2 của màng kết dính một mặt SAP. Màng dẫn điện thứ tư CF4 có thể có cùng độ dày với một trong số màng dẫn điện thứ nhất CF1 và thứ hai CF2.

Như được thể hiện trên Fig.8B, màng dẫn điện thứ tư CF4 có thể có độ dày t_3 mà bằng độ dày t_1 của màng dẫn điện thứ nhất CF1, tuy nhiên, sáng chế sẽ không bị giới hạn ở đó. Nói cách khác, như được thể hiện trên Fig.8C, màng dẫn điện thứ tư CF4 có thể có độ dày t_3 mà bằng độ dày thứ hai t_2 của màng dẫn điện thứ hai CF2. Fig.8B còn chỉ ra rằng màng dẫn điện thứ tư CF4 được chồng lên bởi

cặp khoảng hở OP3 và OP4, một khoảng hở OP3 giữa chất kết dính dẫn điện thứ hai CA2 và chất kết dính dẫn điện thứ ba CA3, khoảng hở khác OP4 giữa chất kết dính dẫn điện thứ nhất CA1 và màng dẫn điện thứ hai CF2. Fig.8C chỉ thể hiện một khoảng hở OP3 giữa chất kết dính dẫn điện thứ hai CA2 và chất kết dính dẫn điện thứ ba CA3.

Màng kết dính hai mặt DAP và màng kết dính một mặt SAP có thể được nối điện với nhau thông qua màng dẫn điện thứ tư CF4 của phần nối CP. Khi tấm đỡ thứ hai SP2 bị biến dạng do ngoại lực, màng dẫn điện thứ hai CF2 có thể không tiếp xúc với bề mặt sau của tấm đỡ thứ hai SP2. Trong trường hợp này, đường tĩnh điện thứ hai, mà được tạo thành khi tấm đỡ thứ hai SP2 được nối điện với đường tiếp đất GRL qua màng kết dính một mặt SAP, có thể không được tạo ra. Khi đường tĩnh điện thứ hai không được tạo thành, màng kết dính hai mặt DAP và màng kết dính một mặt SAP có thể được nối điện với nhau thông qua phần nối CP để tăng cường chức năng phóng tĩnh điện. Như đã nêu ở trên, khi màng kết dính hai mặt DAP và màng kết dính một mặt SAP được nối điện với nhau qua phần nối CP, đường tĩnh điện có thể được tạo ra bởi tấm đỡ thứ hai SP2 và đường tiếp đất GRL, được nối điện với nhau thông qua màng kết dính một mặt SAP, phần nối CP, và màng kết dính hai mặt DAP.

Khi phần nối CP được tạo ra trên màng kết dính dẫn điện CAF2, khả năng của thiết bị hiển thị DD để thực hiện chức năng phóng tĩnh điện được tăng lên.

Các hình vẽ từ Fig.7A đến Fig.8B thể hiện cấu trúc trong đó phần nối CP bao gồm chỉ màng dẫn điện thứ tư CF4, tuy nhiên, sáng chế không bị giới hạn ở đó. Nói cách khác, phần nối CP có thể còn gồm ít nhất một trong số chất kết dính dẫn điện được bố trí giữa màng dẫn điện thứ tư CF4 và bảng mạch FPCB và chất kết dính dẫn điện được bố trí giữa màng dẫn điện thứ tư CF4 và tấm đỡ thứ hai SP2.

Các hình vẽ từ Fig.5A đến Fig.7B thể hiện cấu trúc trong đó màng kết dính một mặt SAP được bố trí liền kề với một cạnh ngắn của bảng mạch FPCB, tuy

nhiên, sáng chế không bị giới hạn ở đó. Nói cách khác, vị trí của màng kết dính một mặt SAP có thể thay đổi tùy thuộc vào vị trí của phần tử mạch thứ nhất CM1. Ví dụ, màng kết dính một mặt SAP có thể được dịch chuyển để chồng lên phần tử mạch thứ nhất CM1 khi phần tử mạch thứ nhất CM1 được dịch chuyển.

Fig.9A là hình chiếu mặt sau thể hiện thiết bị hiển thị theo một phương án ví dụ của sáng chế, và Fig.9B là hình chiếu mặt sau thể hiện tám đỡ thứ hai và bảng mạch được thể hiện trên Fig.9A. Trên Fig.9A và Fig.9B, các số chỉ dẫn giống nhau có thể biểu thị các phần tử giống nhau trên Fig.5A và Fig.5B, và do đó, mô tả chi tiết về các phần tử giống nhau có thể được bỏ qua.

Tham chiếu đến Fig.4, Fig.9A, và Fig.9B, màng kết dính dẫn điện CAF3 có thể gồm màng kết dính hai mặt thứ nhất DAP1, màng kết dính hai mặt thứ hai DAP2, màng kết dính hai mặt thứ ba DAP3, và màng kết dính một mặt SAP. Màng kết dính hai mặt thứ nhất DAP1 và thứ hai DAP2 có thể được bố trí liền kề với các cạnh ngắn đối diện của bảng mạch FPCB, và màng kết dính hai mặt thứ ba DAP3 có thể được bố trí liền kề với một cạnh dài của của bảng mạch FPCB. Màng kết dính hai mặt thứ nhất DAP1, thứ hai DAP2, và thứ ba DAP3 có thể được tạo ra liền khối với nhau và có thể có dạng màng đơn. Nói cách khác, màng kết dính hai mặt thứ nhất DAP1, thứ hai DAP2, và thứ ba DAP3 có thể là màng đơn.

Màng kết dính một mặt SAP có thể được bố trí liền kề với cạnh dài khác của bảng mạch FPCB. Ví dụ, cạnh dài của bảng mạch FPCB gần hơn với vùng gập FA2. Màng kết dính một mặt SAP có thể được bố trí giữa màng kết dính hai mặt thứ nhất DAP1 và thứ hai DAP2. Màng kết dính một mặt SAP được đặt cách xa khỏi các màng kết dính hai mặt thứ nhất DAP1 đến thứ ba DAP3.

Bảng mạch FPCB có thể bao gồm phần tử mạch thứ nhất CM3 được lắp trên vùng tương ứng với màng kết dính một mặt SAP và phần tử mạch thứ hai CM2 được lắp trên vùng tương ứng với ít nhất một trong số các màng kết dính hai

mặt thứ nhất DAP1 đến thứ ba DAP3. Phần tử mạch thứ nhất CM3 có thể có kích cỡ lớn hơn kích cỡ của phần tử mạch thứ hai CM2.

Theo phương án ví dụ này, cấu hình của mỗi trong số các màng kết dính hai mặt thứ nhất DAP1 đến thứ ba DAP3 là tương tự với cấu hình của màng kết dính hai mặt DAP được nêu trên các Fig.5A, 5B, 6A, 6B, 7A, 7B, và 8A đến 8C, và như vậy, chi tiết của chúng có thể được bỏ qua. Tương tự, cấu hình của màng kết dính một mặt SAP tương tự với cấu hình của màng kết dính một mặt SAP được nêu trên các hình vẽ từ Fig.5A, 5B, 6A, 6B, 7A, 7B, và 8A đến 8C, và như vậy, chi tiết của chúng có thể được bỏ qua.

Bảng mạch FPCB có thể bao gồm màng bù chênh lệch bậc thứ nhất SCF1 để nối điện đường tiếp đất GRL (tham chiếu đến Fig.6A) với các màng kết dính hai mặt thứ nhất DAP1 đến thứ ba DAP3 và màng bù chênh lệch bậc thứ hai SCF3 để nối điện màng kết dính một mặt SAP với đường tiếp đất GRL. Màng bù chênh lệch bậc thứ nhất SCF1 có thể chồng lên ít nhất một trong số các màng kết dính hai mặt thứ nhất DAP1 đến thứ ba DAP3 và có thể tiếp xúc trực tiếp với một trong số các màng kết dính hai mặt thứ nhất DAP1 đến thứ ba DAP3. Màng bù chênh lệch bậc thứ hai SCF3 có thể chồng lên màng kết dính một mặt SAP và có thể tiếp xúc trực tiếp với màng kết dính một mặt SAP.

Fig.9A và Fig.9B thể hiện cấu trúc trong đó vị trí lắp của phần tử mạch thứ nhất CM3 được thay đổi. Nói cách khác, khi so sánh với Fig.5A và Fig.5B, hình dạng và vị trí của phần tử mạch thứ nhất CM3 (CM1 trên Fig.5A và Fig.5B) được thay đổi, và như vậy, màng kết dính dẫn điện CAF3 được thể hiện trên Fig.9A và Fig.9B có hình dạng khác với hình dạng của màng kết dính dẫn điện CAF1 được thể hiện trên Fig.5A và Fig.5B. Tuy nhiên, cấu trúc và chức năng của màng kết dính dẫn điện CAF3 có thể về cơ bản giống với cấu trúc và chức năng của màng kết dính dẫn điện CAF1.

Fig.10A là hình chiếu mặt sau thể hiện thiết bị hiển thị theo một phương án ví dụ của sáng chế, và Fig.10B là hình chiếu mặt sau thể hiện tấm đỡ thứ hai và bảng mạch được thể hiện trên Fig.10A.

Tham chiếu đến Fig.4, Fig.10A, và Fig.10B, màng kết dính dẫn điện CAF4 có thể gồm các màng kết dính hai mặt thứ nhất DAP1, thứ hai DAP2, và thứ ba DAP3, màng kết dính một mặt SAP, và phần nối thứ nhất CP1 và thứ hai CP2. Các màng kết dính hai mặt thứ nhất DAP1 đến thứ ba DAP3 và màng kết dính một mặt SAP được đặt cách xa nhau khi được nhìn trên một mặt phẳng. Nhờ đó, khoảng không có thể được tạo ra giữa các màng kết dính hai mặt thứ nhất DAP1 đến thứ ba DAP3 và màng kết dính một mặt SAP. Phần nối thứ nhất CP1 có thể được bố trí ở khoảng không để nối màng kết dính hai mặt thứ nhất DAP1 với màng kết dính một mặt SAP, và phần nối thứ hai CP2 có thể được bố trí ở khoảng không để nối màng kết dính hai mặt thứ ba DAP3 với màng kết dính một mặt SAP.

Fig.10A và Fig.10B thể hiện cấu trúc trong đó màng kết dính dẫn điện CAF4 bao gồm hai phần nối CP1 và CP2, tuy nhiên, sáng chế không bị giới hạn ở đó. Nói cách khác, màng kết dính dẫn điện CAF4 có thể gồm một hoặc ba hoặc hơn ba phần nối.

Mỗi trong số các phần nối thứ nhất CP1 và thứ hai CP2 có thể có cấu hình giống như cấu hình của phần nối CP được thể hiện trên các hình vẽ từ Fig.7A đến Fig.8C. Nhờ đó, mô tả chi tiết của các phần nối thứ nhất CP1 và thứ hai CP2 có thể được bỏ qua.

Như nêu ở trên, ngay cả khi màng kết dính một mặt SAP không tiếp xúc với tấm đỡ thứ hai SP2, đường tĩnh điện có thể được tạo ra giữa tấm đỡ thứ hai SP2 và màng bù chênh lệch bậc thứ hai SCF3 do màng kết dính hai mặt thứ nhất và thứ ba DAP1 và DAP3 được nối điện với màng kết dính một mặt SAP thông qua phần nối thứ nhất CP1 và thứ hai CP2. Nhờ đó, khi màng kết dính dẫn điện

CAF4 bao gồm các phần nổi thứ nhất CP1 và thứ hai CP2, thiết bị hiển thị DD có thể có đặc tính phóng điện được cải thiện.

Fig.11A là hình chiếu mặt sau thể hiện thiết bị hiển thị theo một phương án ví dụ của sáng chế, và Fig.11B là hình chiếu mặt sau thể hiện tấm đỡ thứ hai và bảng mạch được thể hiện trên Fig.11A.

Tham chiếu đến Fig.4, Fig.11A, và Fig.11B, màng kết dính dẫn điện CAF5 có thể bao gồm màng kết dính hai mặt DAP, màng kết dính một mặt thứ nhất SAP1, và màng kết dính một mặt thứ hai SAP2.

Bảng mạch FPCB có thể bao gồm phần tử mạch thứ nhất CM11 được lắp trên vùng tương ứng với màng kết dính một mặt thứ nhất SAP1, phần tử mạch thứ hai CM2 được lắp để chồng lên màng kết dính hai mặt DAP, và phần tử mạch thứ ba CM12 được lắp trên vùng tương ứng với màng kết dính một mặt thứ hai SAP2. Các phần tử mạch thứ nhất và thứ ba CM11 và CM12 có thể có kích cỡ lớn hơn kích cỡ của phần tử mạch thứ hai CM2.

Theo phương án ví dụ này, do cấu hình của màng kết dính hai mặt DAP tương tự với cấu hình của màng kết dính hai mặt DAP được mô tả với các hình vẽ từ Fig.5A đến Fig.8C, chi tiết của chúng có thể được bỏ qua. Tương tự, do cấu hình của mỗi trong số các màng kết dính một mặt thứ nhất SAP1 và thứ hai SAP2 tương tự với cấu hình của màng kết dính một mặt SAP được mô tả với các hình vẽ từ Fig.5A đến Fig.8C, chi tiết của chúng có thể được bỏ qua.

Bảng mạch FPCB có thể gồm màng bù chênh lệch bậc thứ nhất SCF1 mà nối điện đường tiếp đất GRL (tham chiếu đến Fig.6A) với màng kết dính hai mặt DAP, màng bù chênh lệch bậc thứ hai SCF21 mà nối điện màng kết dính một mặt thứ nhất SAP1 với đường tiếp đất GRL, và màng bù chênh lệch bậc thứ ba SCF22 mà nối điện màng kết dính một mặt thứ hai SAP2 với đường tiếp đất GRL. Màng bù chênh lệch bậc thứ nhất SCF1 có thể chồng lên màng kết dính hai mặt DAP và có thể tiếp xúc trực tiếp với màng kết dính hai mặt DAP. Màng bù chênh lệch bậc thứ hai SCF21 có thể chồng lên màng kết dính một mặt thứ nhất SAP1 và có thể

tiếp xúc trực tiếp với màng kết dính một mặt thứ nhất SAP1. Màng bù chênh lệch bậc thứ ba SCF22 có thể chồng lên màng kết dính một mặt thứ hai SAP2 và có thể tiếp xúc trực tiếp với màng kết dính một mặt thứ hai SAP2.

Fig.11A và Fig.11B thể hiện một ví dụ về việc sử dụng hai màng kết dính một mặt SAP1 và SAP2 khi hai phần tử mạch cỡ lớn CM11 và CM12 được đặt cách xa nhau trên bảng mạch FPCB. Nói cách khác, số lượng màng kết dính một mặt được thay đổi khi so sánh với Fig.5A và Fig.5B, tuy nhiên, màng kết dính dẫn điện CAF5 được thể hiện trên Fig.11A và Fig.11B có thể có chức năng về cơ bản giống chức năng của màng kết dính dẫn điện CAF1 được thể hiện trên Fig.5A và Fig.5B.

Fig.12A là hình chiếu mặt sau thể hiện thiết bị hiển thị theo một phương án ví dụ của sáng chế, và Fig.12B là hình chiếu mặt sau thể hiện tấm đỡ thứ hai và bảng mạch được thể hiện trên Fig.12A.

Tham chiếu đến Fig.4, Fig.12A, và Fig.12B, màng kết dính dẫn điện CAF6 có thể bao gồm màng kết dính hai mặt DAP, màng kết dính một mặt thứ nhất SAP1 và thứ hai SAP2, và phần nối thứ nhất, thứ hai, và thứ ba CP11, CP21, và CP22. Các màng kết dính một mặt thứ nhất SAP1 và thứ hai SAP2 có thể được đặt cách xa khỏi màng kết dính hai mặt DAP khi được nhìn trên một mặt phẳng. Nhờ đó, khoảng không có thể được tạo ra giữa màng kết dính một mặt thứ nhất SAP1 và thứ hai SAP2 và màng kết dính hai mặt DAP. Phần nối thứ nhất CP11 có thể được bố trí ở khoảng không và có thể nối màng kết dính hai mặt DAP với màng kết dính một mặt thứ nhất SAP1, và các phần nối thứ hai và thứ ba CP21 và CP22 có thể được bố trí ở khoảng không này và có thể nối màng kết dính một mặt thứ hai SAP2 với màng kết dính hai mặt DAP.

Fig.12A và Fig.12B thể hiện cấu trúc trong đó màng kết dính dẫn điện CAF6 bao gồm ba phần nối CP11, CP21, và CP22, tuy nhiên, sáng chế không bị giới hạn ở đó. Nói cách khác, màng kết dính dẫn điện CAF6 có thể bao gồm một hoặc bốn hoặc hơn bốn phần nối.

Mỗi trong số các phần nối thứ nhất, thứ hai, và thứ ba CP11, CP21, và CP22 có thể có cấu hình giống như cấu hình của phần nối CP được thể hiện trên các hình vẽ từ Fig.7A đến Fig.8C. Nhờ đó, mô tả chi tiết của phần nối thứ nhất, thứ hai, và thứ ba CP11, CP21, và CP22 có thể được bỏ qua.

Như được nêu ở trên, mặc dù ít nhất một trong số màng kết dính một mặt thứ nhất SAP1 và thứ hai SAP2 không tiếp xúc với tấm đỡ thứ hai SP2, màng kết dính hai mặt DAP có thể được nối điện với màng kết dính một mặt thứ nhất SAP1 và thứ hai SAP2 qua các phần nối thứ nhất, thứ hai, và thứ ba CP11, CP21, và CP22. Nhờ đó, đường tĩnh điện có thể được tạo ra giữa tấm đỡ thứ hai SP2 và các màng bù chênh lệch bậc thứ hai và thứ ba SCF21 và SCF22, và vì vậy, thiết bị hiển thị DD có thể có các đặc tính phóng tĩnh điện được cải thiện.

Các phương án ví dụ của sáng chế đề xuất thiết bị hiển thị có khả năng giảm tiếng ồn gây ra do việc ấn. Ví dụ, theo các phương án ví dụ nêu trên, mặc dù tấm đỡ bị biến dạng ở cấu trúc trong đó màng kết dính dẫn điện được bố trí giữa tấm đỡ và bảng mạch để ngăn tĩnh điện, màng kết dính dẫn điện có thể không được gắn lắp lại vào và tách ra khỏi tấm đỡ, và vì vậy, tiếng ồn gây ra bởi việc gắn vào và tách ra có thể được loại bỏ. Mặc dù sáng chế được mô tả với các phương án ví dụ của sáng chế, cần hiểu rằng người có hiểu biết trung bình trong lĩnh vực sẽ hiểu rằng các thay đổi và biến đổi khác nhau có thể được thực hiện mà không vượt ra ngoài nguyên lý và phạm vi bảo hộ của sáng chế như được nêu trong các điểm yêu cầu bảo hộ kèm theo sau đây.

YÊU CẦU BẢO HỘ

1. Thiết bị hiển thị, bao gồm:

môđun hiển thị bao gồm panen hiển thị hiển thị, hình ảnh và bảng mạch được nối với panen hiển thị;

tấm đỡ được bố trí trên bề mặt của môđun hiển thị; và

màng kết dính dẫn điện được bố trí giữa bảng mạch và tấm đỡ, màng kết dính dẫn điện bao gồm:

màng kết dính hai mặt được gắn với bề mặt của tấm đỡ và bề mặt của bảng mạch; và

màng kết dính một mặt được gắn với một trong số bề mặt của tấm đỡ và bề mặt của bảng mạch.

2. Thiết bị hiển thị theo điểm 1, trong đó màng kết dính hai mặt bao gồm:

màng dẫn điện thứ nhất;

chất kết dính dẫn điện thứ nhất được bố trí giữa màng dẫn điện thứ nhất và bề mặt của tấm đỡ; và

chất kết dính dẫn điện thứ hai được bố trí giữa màng dẫn điện thứ nhất và bề mặt của bảng mạch.

3. Thiết bị hiển thị theo điểm 2, trong đó màng kết dính một mặt bao gồm:

màng dẫn điện thứ hai; và

chất kết dính dẫn điện thứ ba được bố trí giữa màng dẫn điện thứ hai và bề mặt của bảng mạch.

4. Thiết bị hiển thị theo điểm 3, trong đó màng dẫn điện thứ hai dày hơn màng dẫn điện thứ nhất.

5. Thiết bị hiển thị theo điểm 4, trong đó màng dẫn điện thứ hai được đặt cách xa với màng dẫn điện thứ nhất.

6. Thiết bị hiển thị theo điểm 3, trong đó bảng mạch bao gồm:

đường tiếp đất;

lớp che được bố trí trên đường tiếp đất và có khoảng hở để làm lộ ra một phần của đường tiếp đất; và

màng bù chênh lệch bậc được bố trí liền kề với khoảng hở và được nối với một phần của đường tiếp đất.

7. Thiết bị hiển thị theo điểm 6, trong đó màng bù chênh lệch bậc bao gồm:

màng dẫn điện thứ ba; và

chất kết dính dẫn điện thứ tư được bố trí giữa màng dẫn điện thứ ba và một phần của đường tiếp đất,

trong đó màng dẫn điện thứ ba được gắn với chất kết dính dẫn điện thứ hai và chất kết dính dẫn điện thứ ba, và đường tiếp đất được nối với tấm đỡ qua màng bù chênh lệch bậc, màng kết dính hai mặt, và màng kết dính một mặt.

8. Thiết bị hiển thị theo điểm 3, trong đó màng kết dính dẫn điện còn bao gồm phần nối để nối màng dẫn điện thứ nhất với màng dẫn điện thứ hai.

9. Thiết bị hiển thị theo điểm 8, trong đó phần nối bao gồm màng dẫn điện thứ tư được tạo ra liền khối với các màng dẫn điện thứ nhất và thứ hai.

10. Thiết bị hiển thị theo điểm 9, trong đó màng dẫn điện thứ tư có cùng độ dày với một trong số các màng dẫn điện thứ nhất và thứ hai.

11. Thiết bị hiển thị theo điểm 1, trong đó môđun hiển thị còn bao gồm:

phần tử mạch thứ nhất được bố trí trên bảng mạch và bị chồng lên bởi

màng kết dính một mặt; và

phần tử mạch thứ hai được bố trí trên bảng mạch và bị chồng lên bởi màng kết dính hai mặt, và

trong đó phần tử mạch thứ nhất lớn hơn phần tử mạch thứ hai.

12. Thiết bị hiển thị theo điểm 1, trong đó môđun hiển thị bao gồm một vùng gấp và nhiều vùng không gấp.

13. Thiết bị hiển thị theo điểm 12, trong đó màng kết dính dẫn điện được bố trí trong một vùng không gấp trong số các vùng không gấp.

14. Thiết bị hiển thị theo điểm 1, trong đó tấm đỡ là tấm kim loại.

15. Thiết bị hiển thị theo điểm 1, thiết bị này còn bao gồm màng đệm được bố trí giữa panen hiển thị và tấm đỡ.

16. Thiết bị hiển thị theo điểm 1, trong đó môđun hiển thị còn bao gồm cửa sổ được bố trí trên panen hiển thị và chứa vật liệu dẻo.

17. Thiết bị hiển thị, bao gồm:

môđun hiển thị bao gồm panen hiển thị hiển thị hình ảnh và bảng mạch được nối điện với panen hiển thị, môđun hiển thị còn bao gồm một vùng gấp và nhiều vùng không gấp được bố trí liên kề với các đầu đối diện của vùng gấp;

tấm đỡ được bố trí trên bề mặt của môđun hiển thị để đỡ môđun hiển thị; và

màng kết dính dẫn điện được bố trí giữa bảng mạch và tấm đỡ ở ít nhất một vùng không gấp trong số các vùng không gấp để tạo ra đường tĩnh điện, màng kết dính dẫn điện bao gồm:

màng kết dính hai mặt được cố định với bề mặt của tấm đỡ và bề mặt của

bảng mạch; và

màng kết dính một mặt được cố định với một trong số bề mặt của tấm đỡ và bề mặt của bảng mạch, trong đó môđun hiển thị còn bao gồm phần tử mạch được bố trí trên bảng mạch để chồng lên màng kết dính một mặt.

18. Thiết bị hiển thị theo điểm 17, trong đó màng kết dính hai mặt bao gồm:

màng dẫn điện thứ nhất;

chất kết dính dẫn điện thứ nhất được bố trí giữa màng dẫn điện thứ nhất và bề mặt của tấm đỡ; và

chất kết dính dẫn điện thứ hai được bố trí giữa màng dẫn điện thứ nhất và bề mặt của bảng mạch.

19. Thiết bị hiển thị theo điểm 18, trong đó màng kết dính một mặt bao gồm:

màng dẫn điện thứ hai; và

chất kết dính dẫn điện thứ ba được bố trí giữa màng dẫn điện thứ hai và bề mặt của bảng mạch.

20. Thiết bị hiển thị theo điểm 19, trong đó bảng mạch bao gồm:

đường tiếp đất;

lớp che được bố trí trên đường tiếp đất để che đi đường tiếp đất, trong đó lớp che bao gồm khoảng hở để lộ ra một phần của đường tiếp đất; và

màng bù chênh lệch bậc được bố trí liền kề với khoảng hở và được nối điện với một phần của đường tiếp đất.

21. Thiết bị hiển thị theo điểm 20, trong đó màng bù chênh lệch bậc bao gồm:

màng dẫn điện thứ ba; và

chất kết dính dẫn điện thứ tư được bố trí giữa màng dẫn điện thứ ba và một phần của đường tiếp đất,

trong đó màng dẫn điện thứ ba được nối điện với màng dẫn điện thứ nhất và màng dẫn điện thứ hai lần lượt qua chất kết dính dẫn điện thứ hai và chất kết dính dẫn điện thứ ba.

22. Thiết bị hiển thị theo điểm 19, trong đó màng dẫn điện thứ hai dày hơn màng dẫn điện thứ nhất.

23. Thiết bị hiển thị theo điểm 19, trong đó màng kết dính dẫn điện còn bao gồm phần nối để nối màng dẫn điện thứ nhất với màng dẫn điện thứ hai.

24. Thiết bị hiển thị theo điểm 23, trong đó phần nối bao gồm màng dẫn điện thứ tư được tạo ra liền khối với các màng dẫn điện thứ nhất và thứ hai và có cùng độ dày với một trong số các màng dẫn điện thứ nhất và thứ hai.

FIG. 1

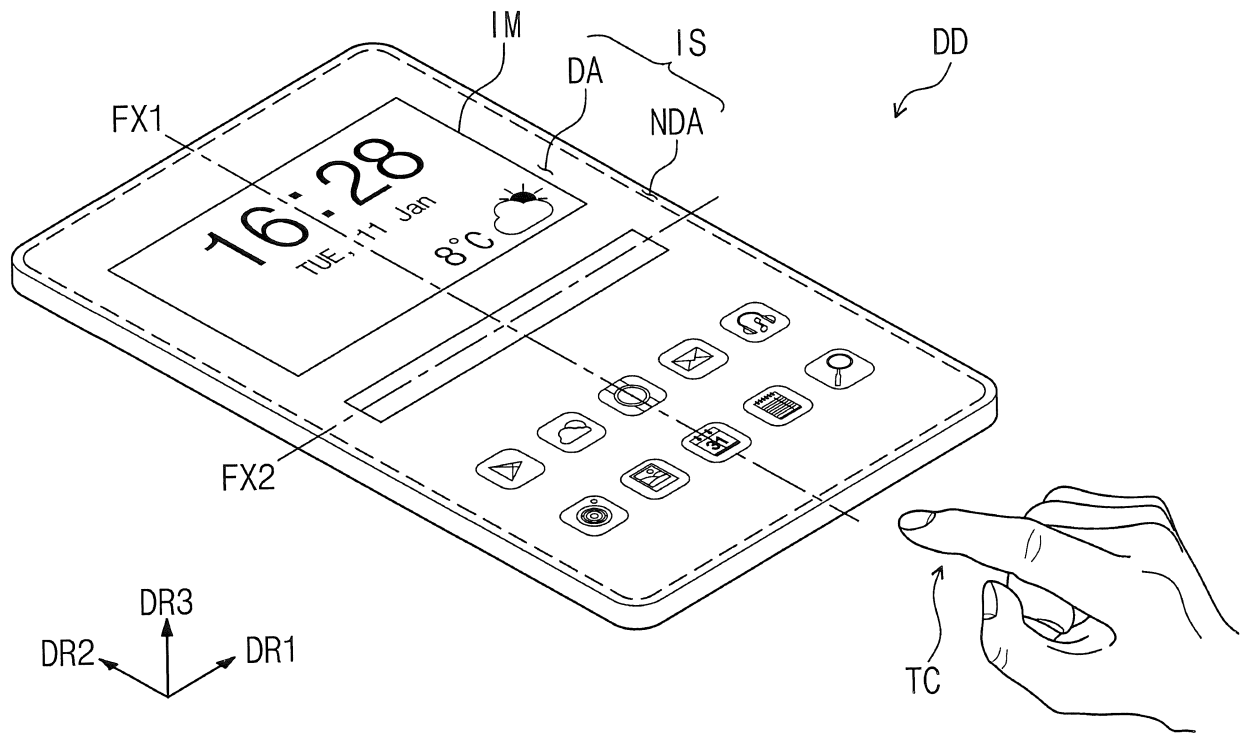


FIG. 2A

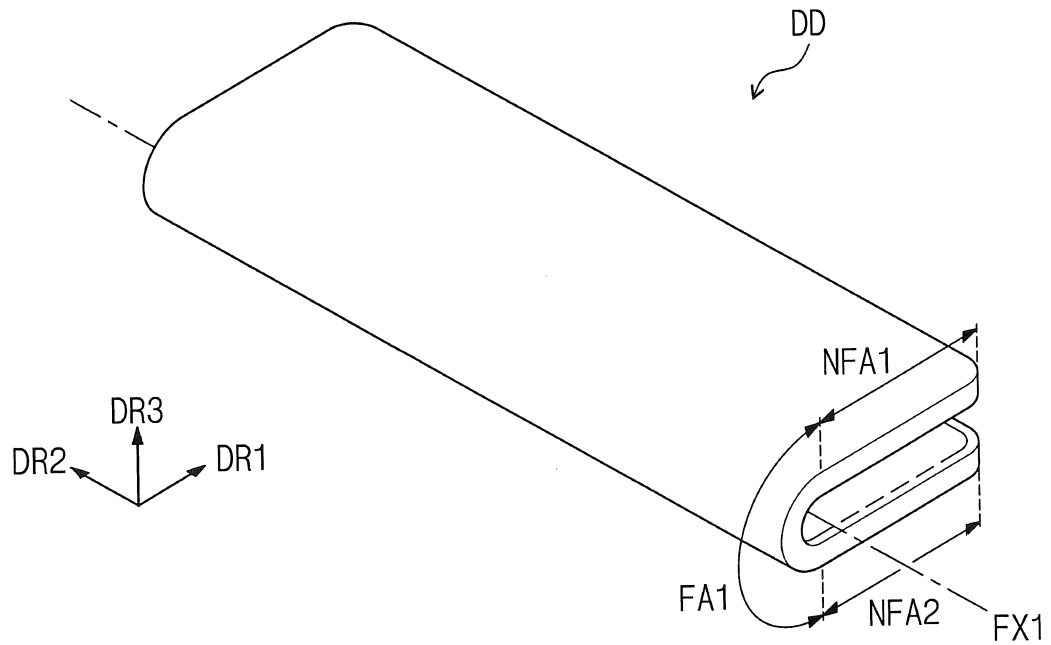


FIG. 2B

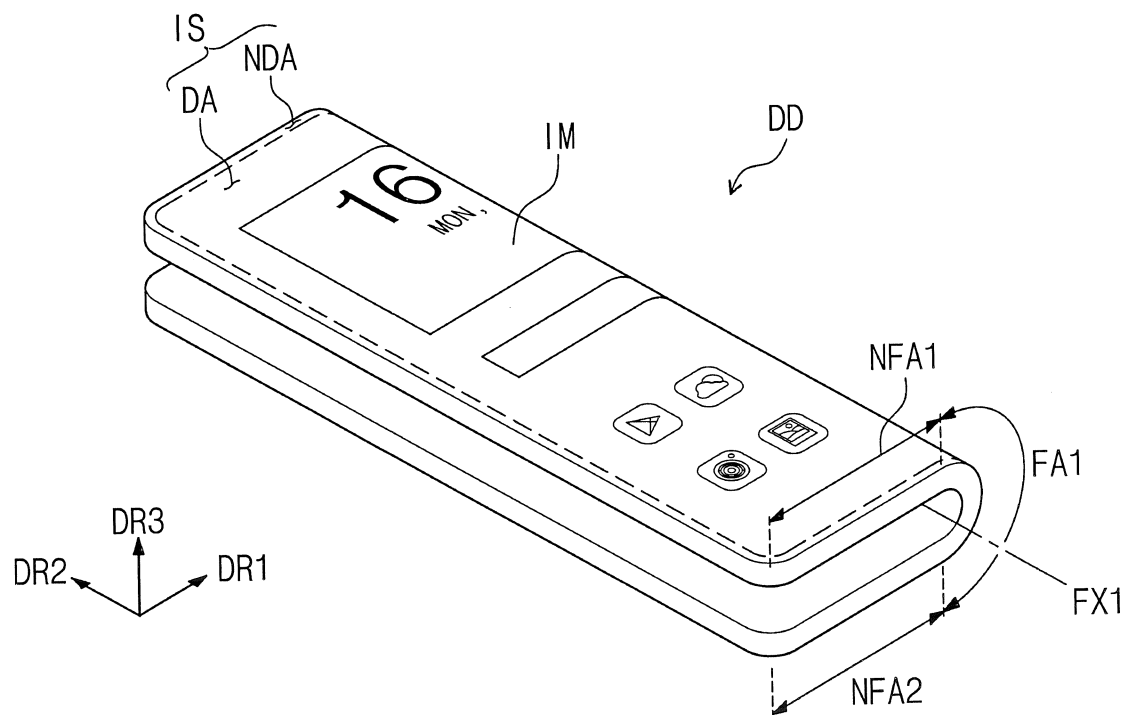


FIG. 3A

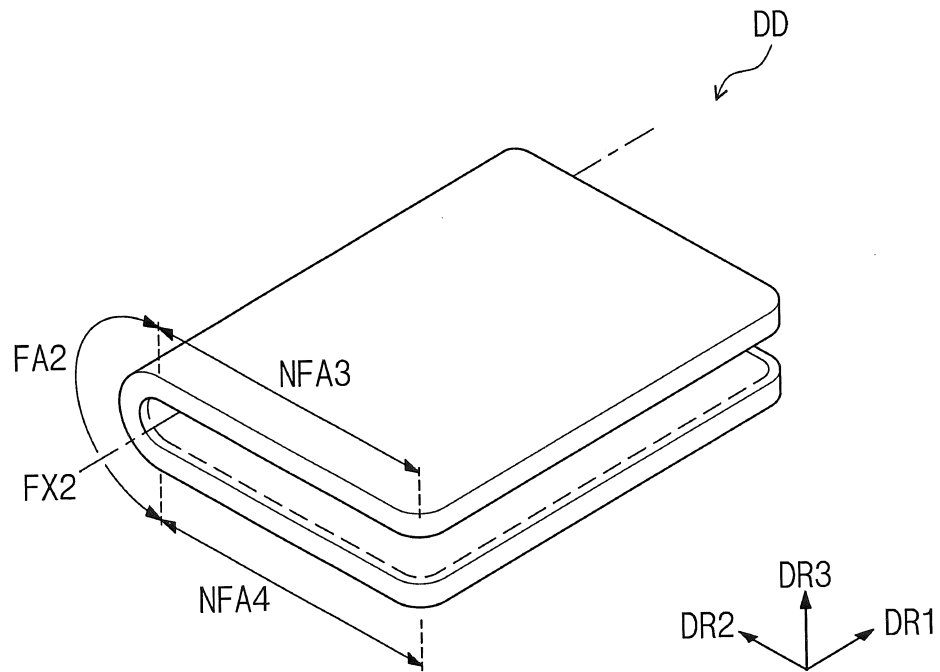


FIG. 3B

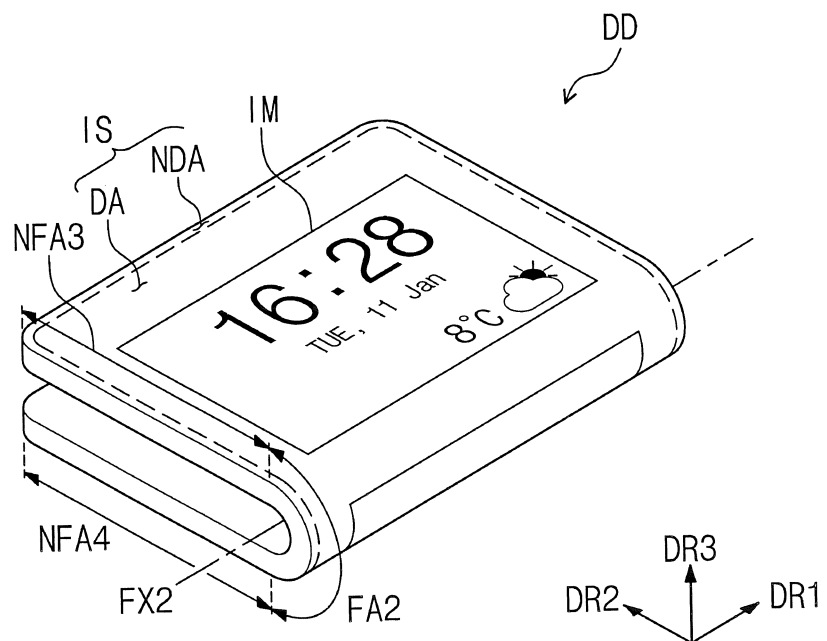


FIG. 4

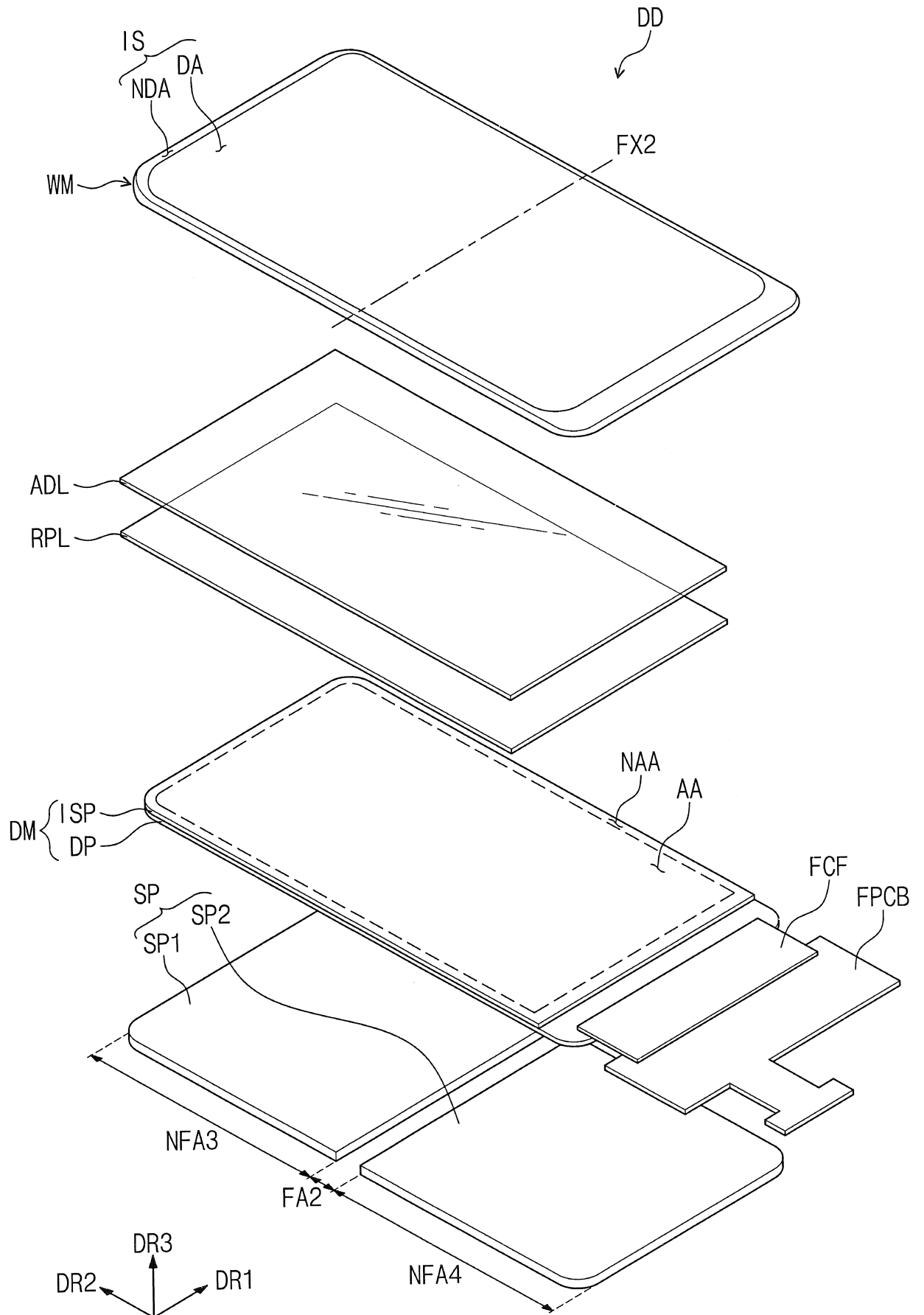


FIG. 5A

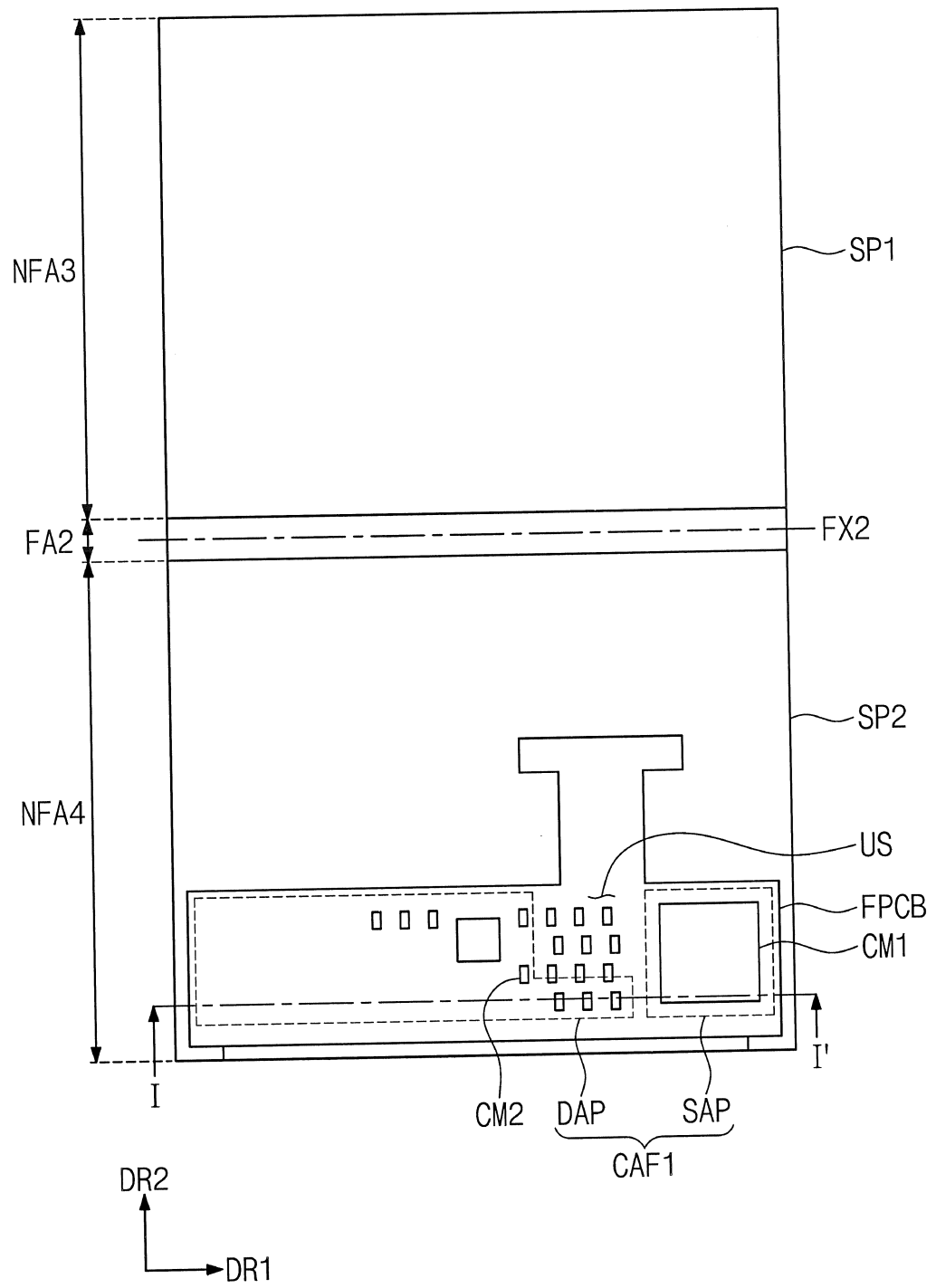


FIG. 5B

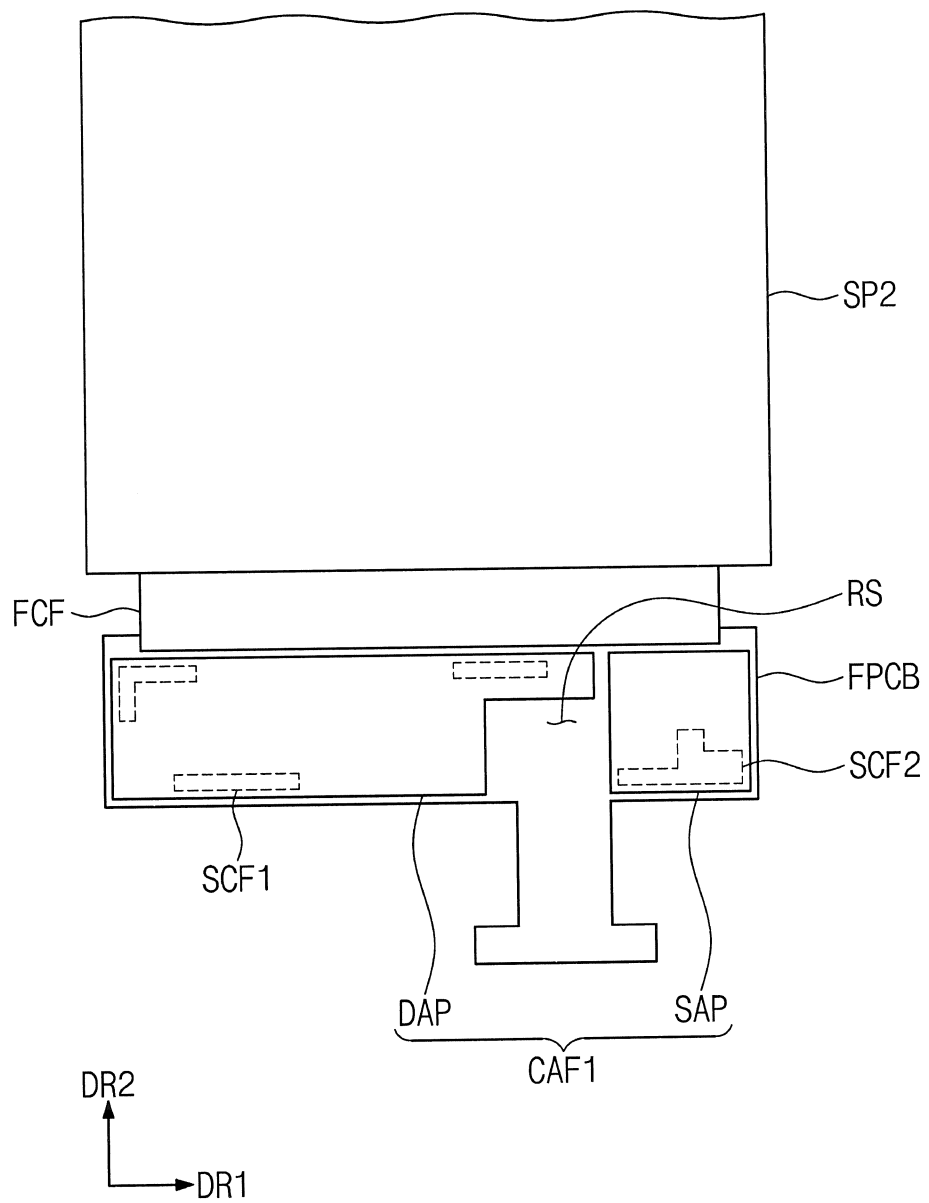


FIG. 6A

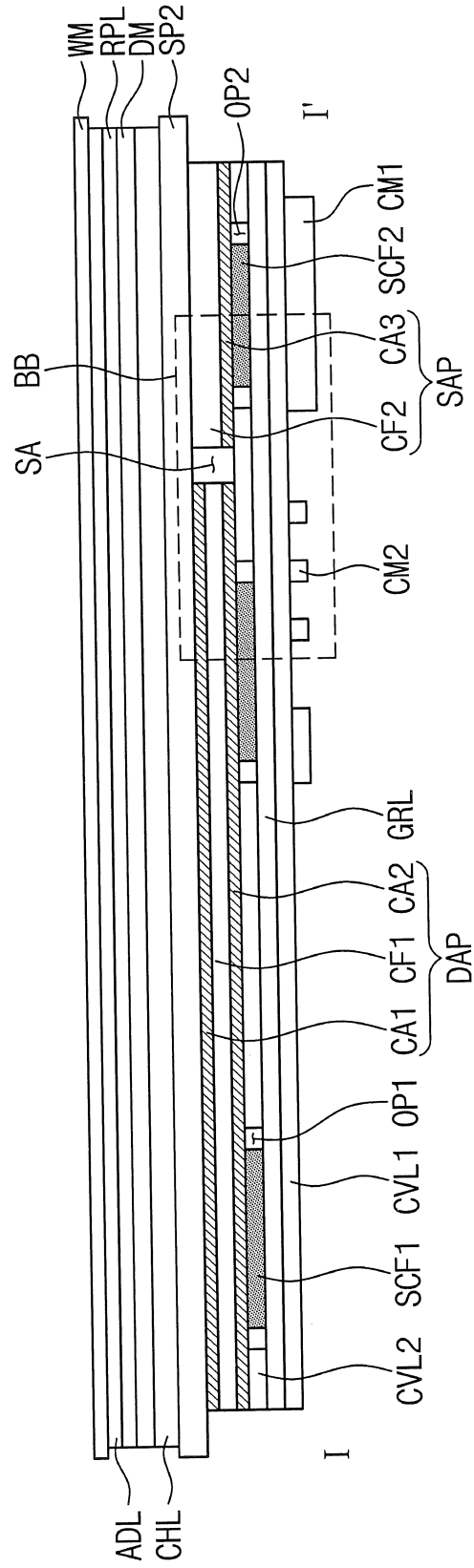


FIG. 6B

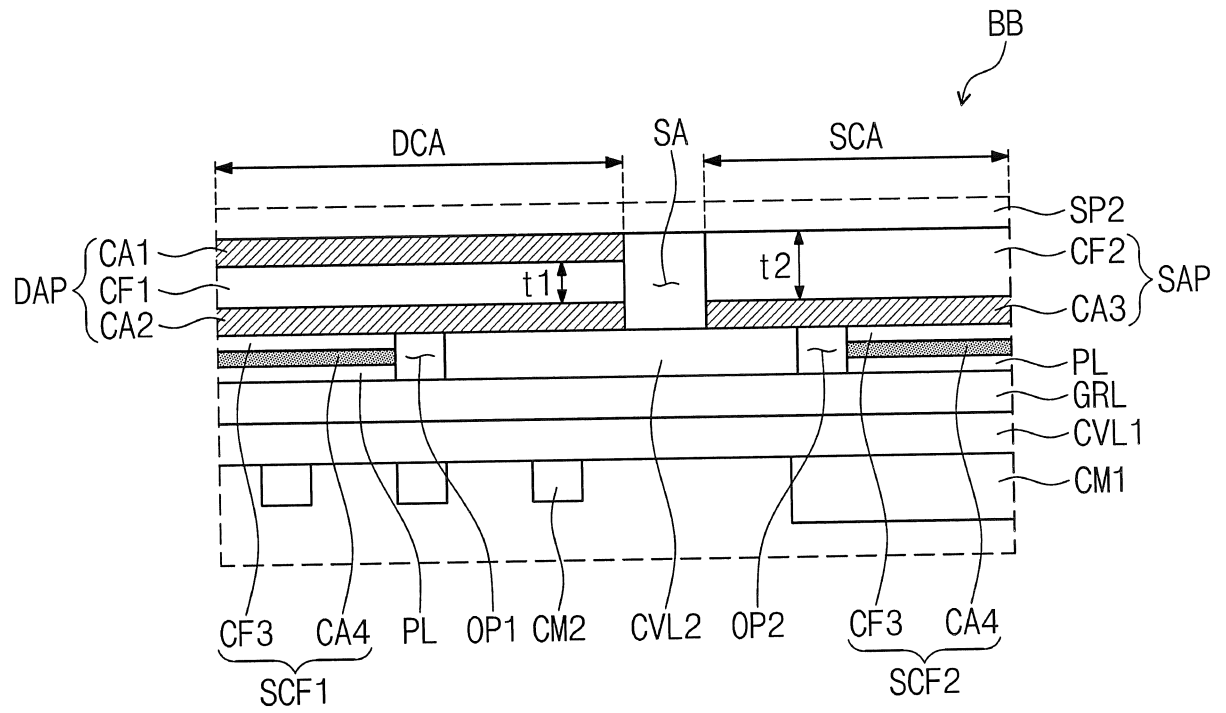


FIG. 7A

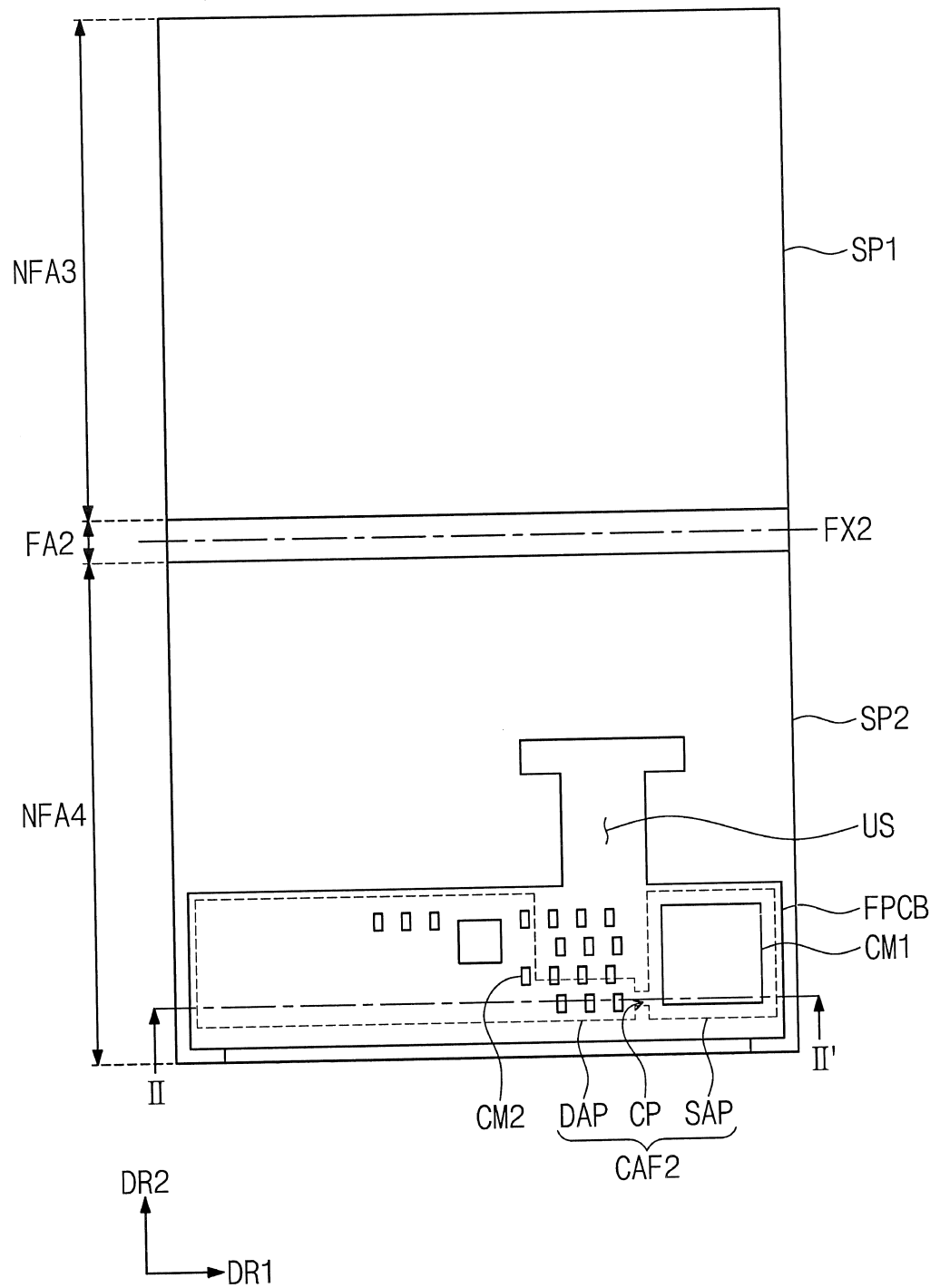


FIG. 7B

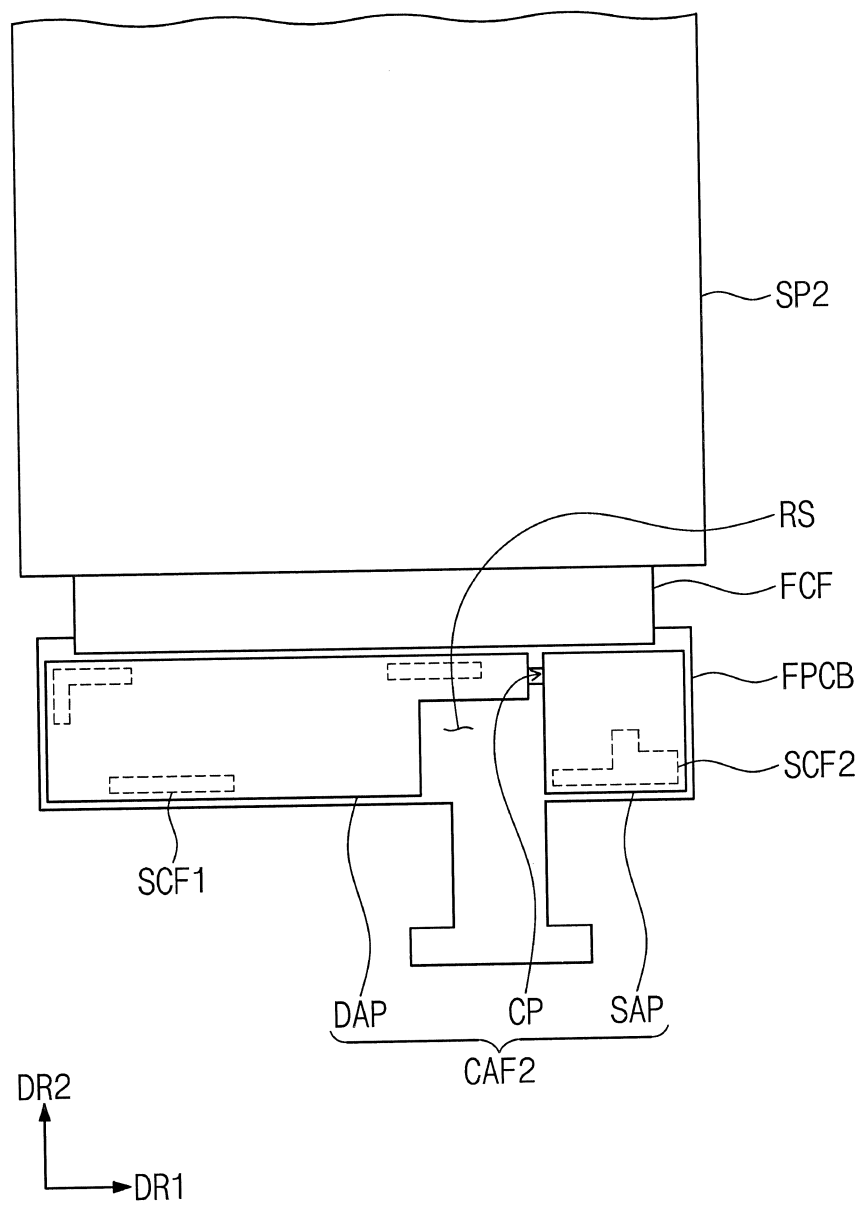


FIG. 8A

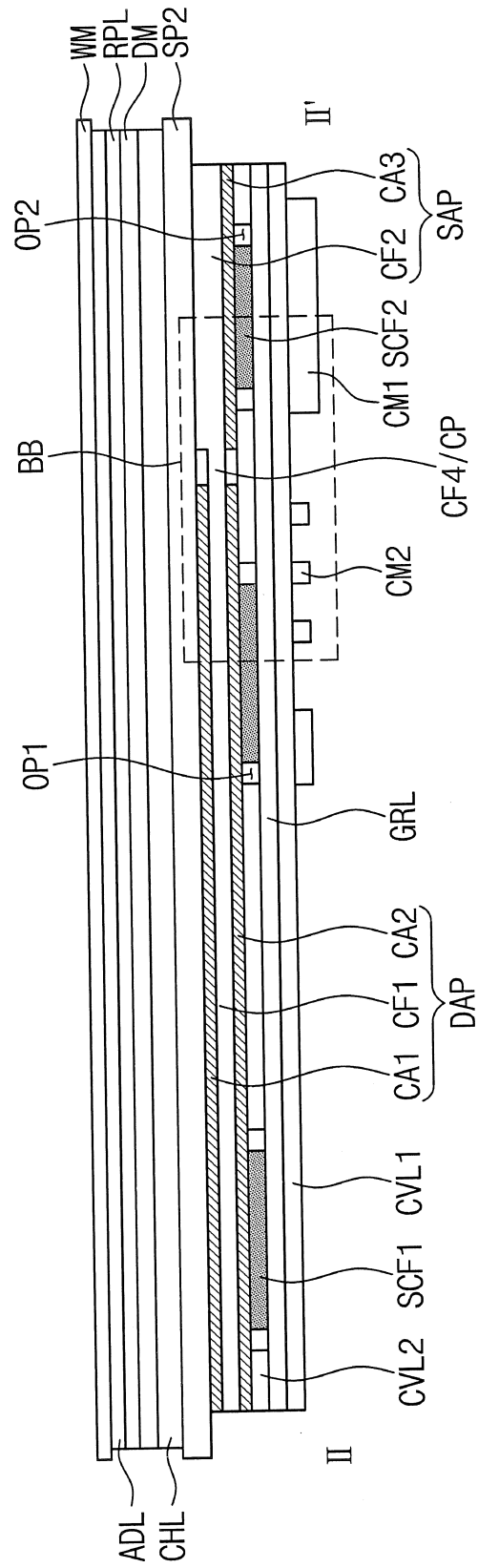


FIG. 8B

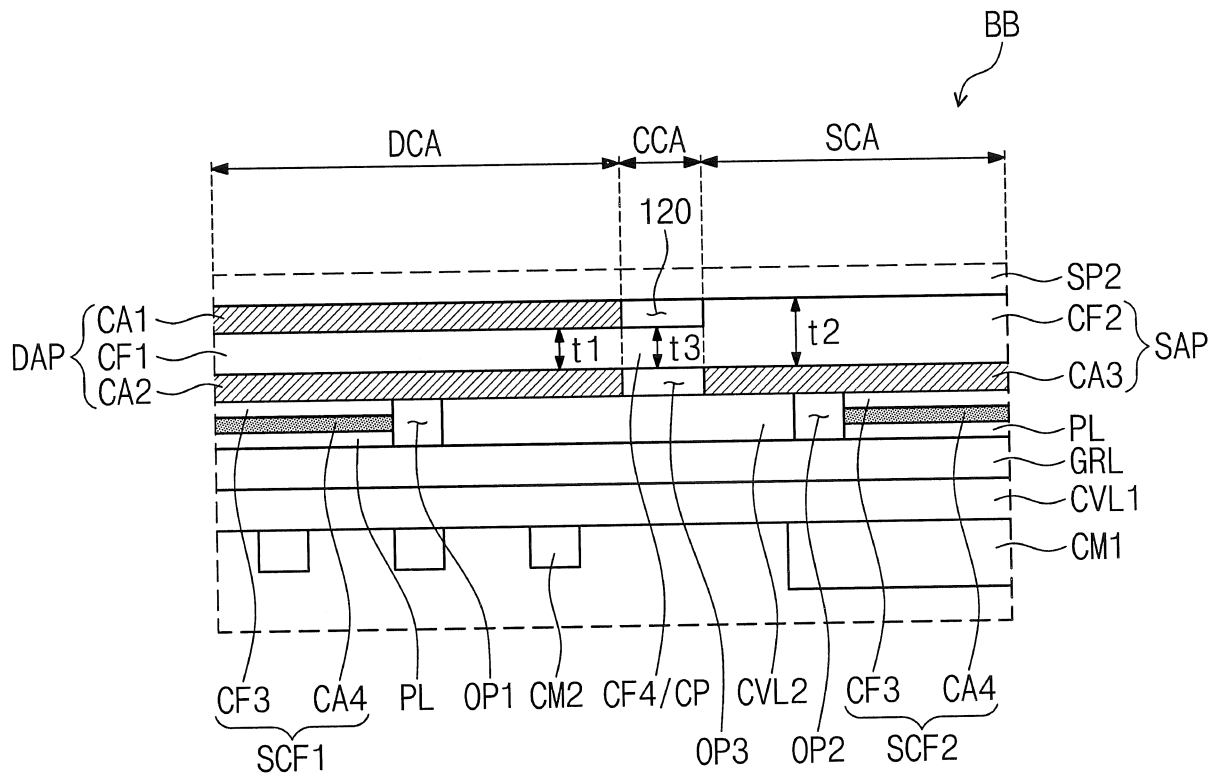


FIG. 8C

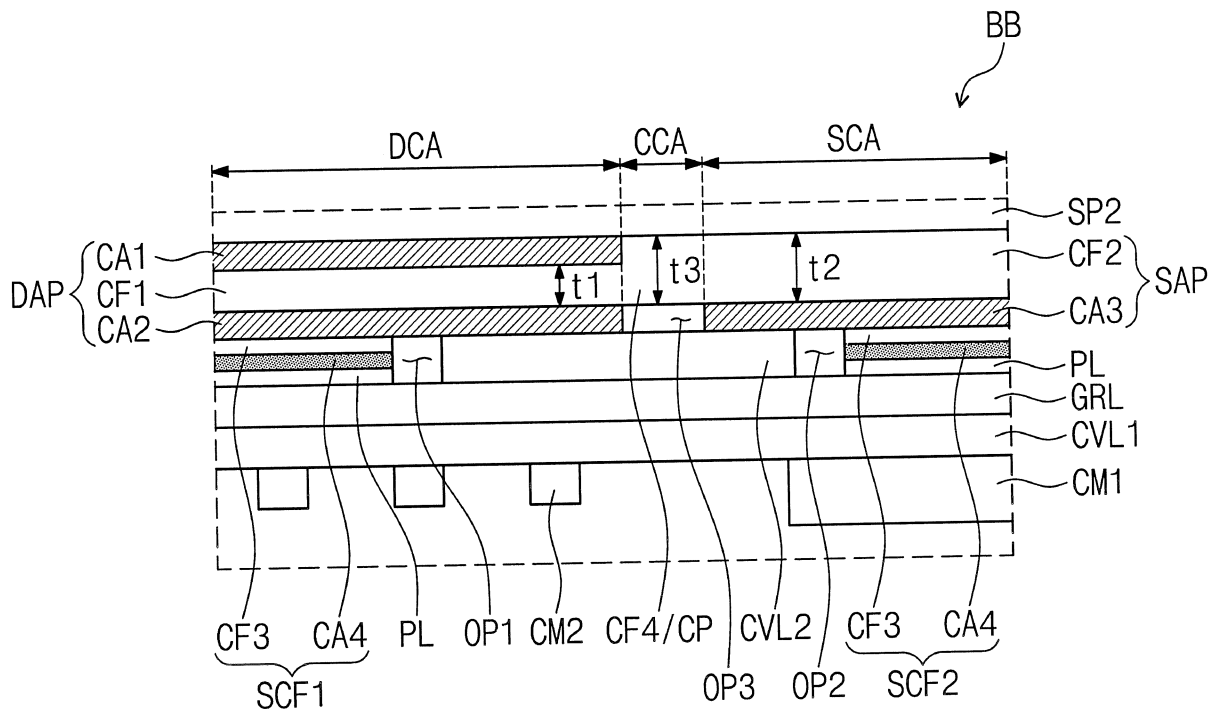


FIG. 9A

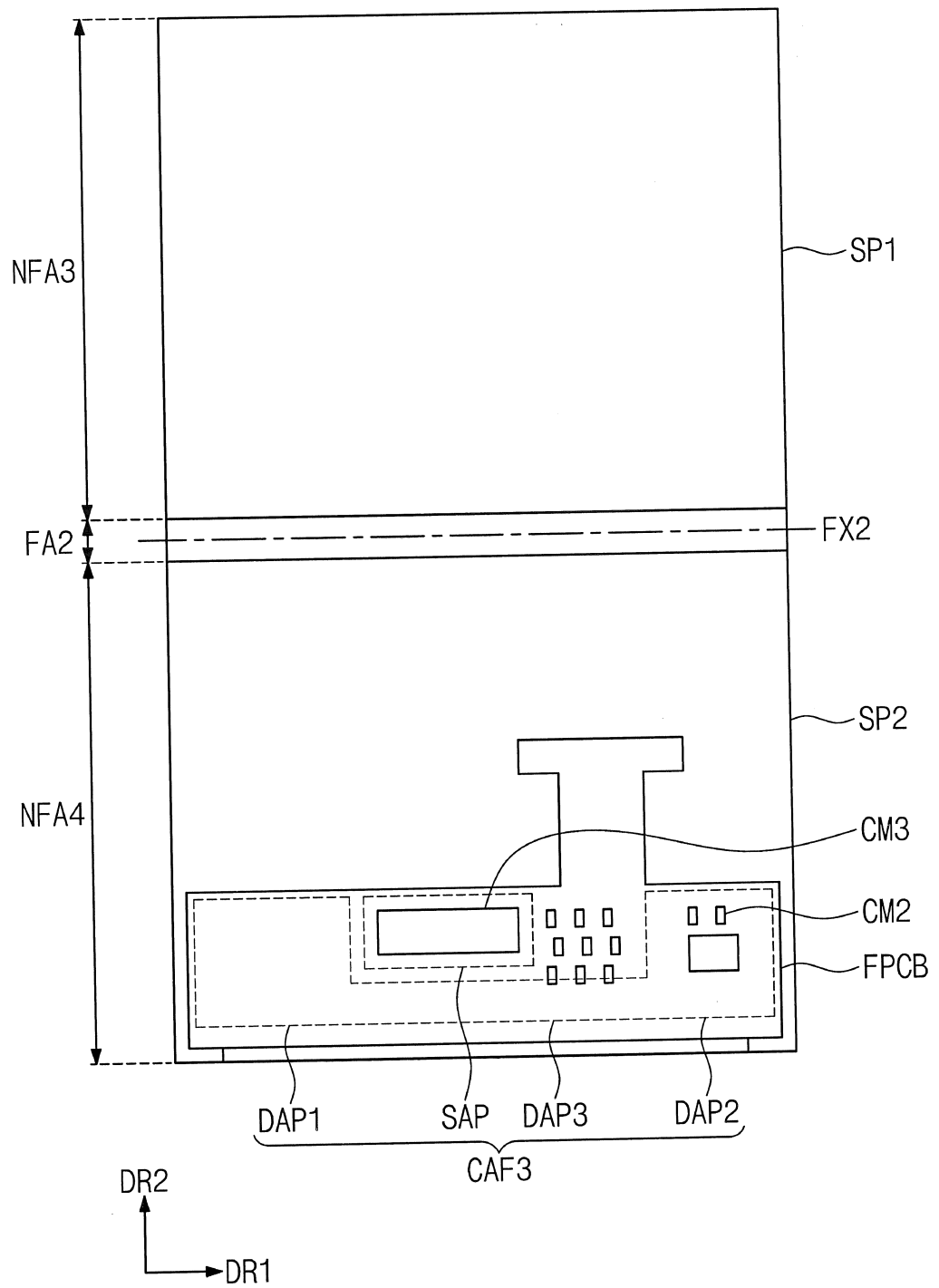


FIG. 9B

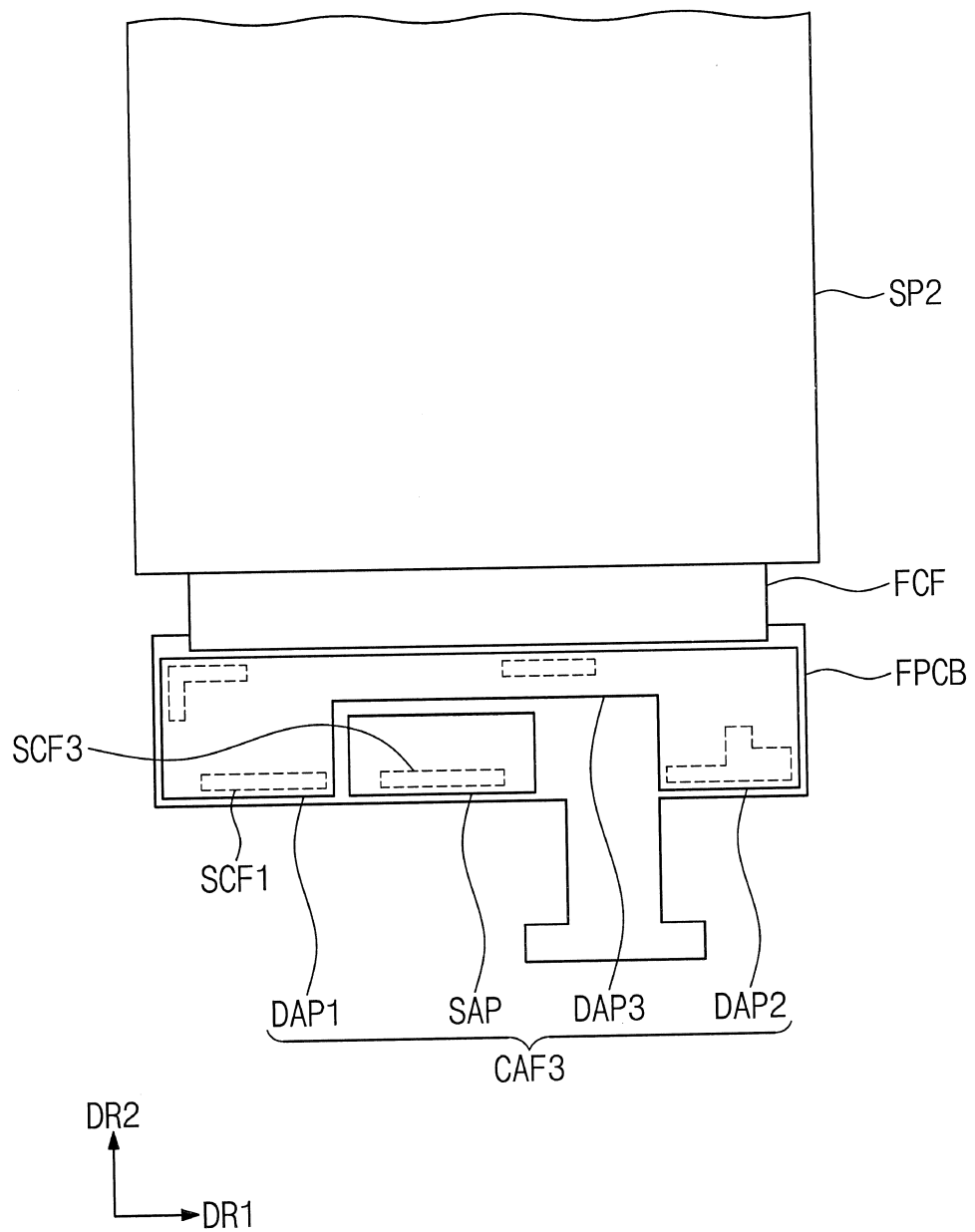


FIG. 10A

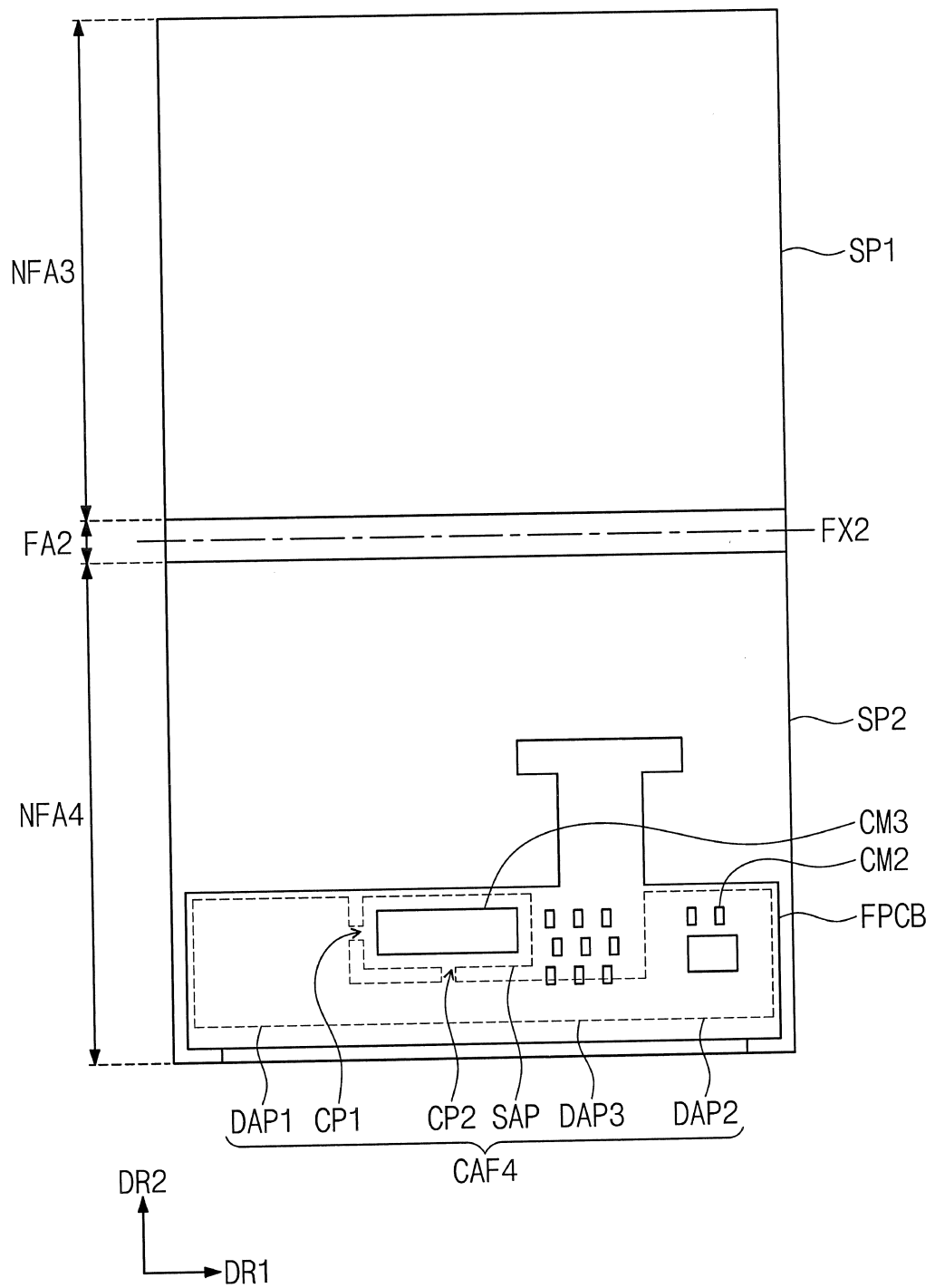


FIG. 10B

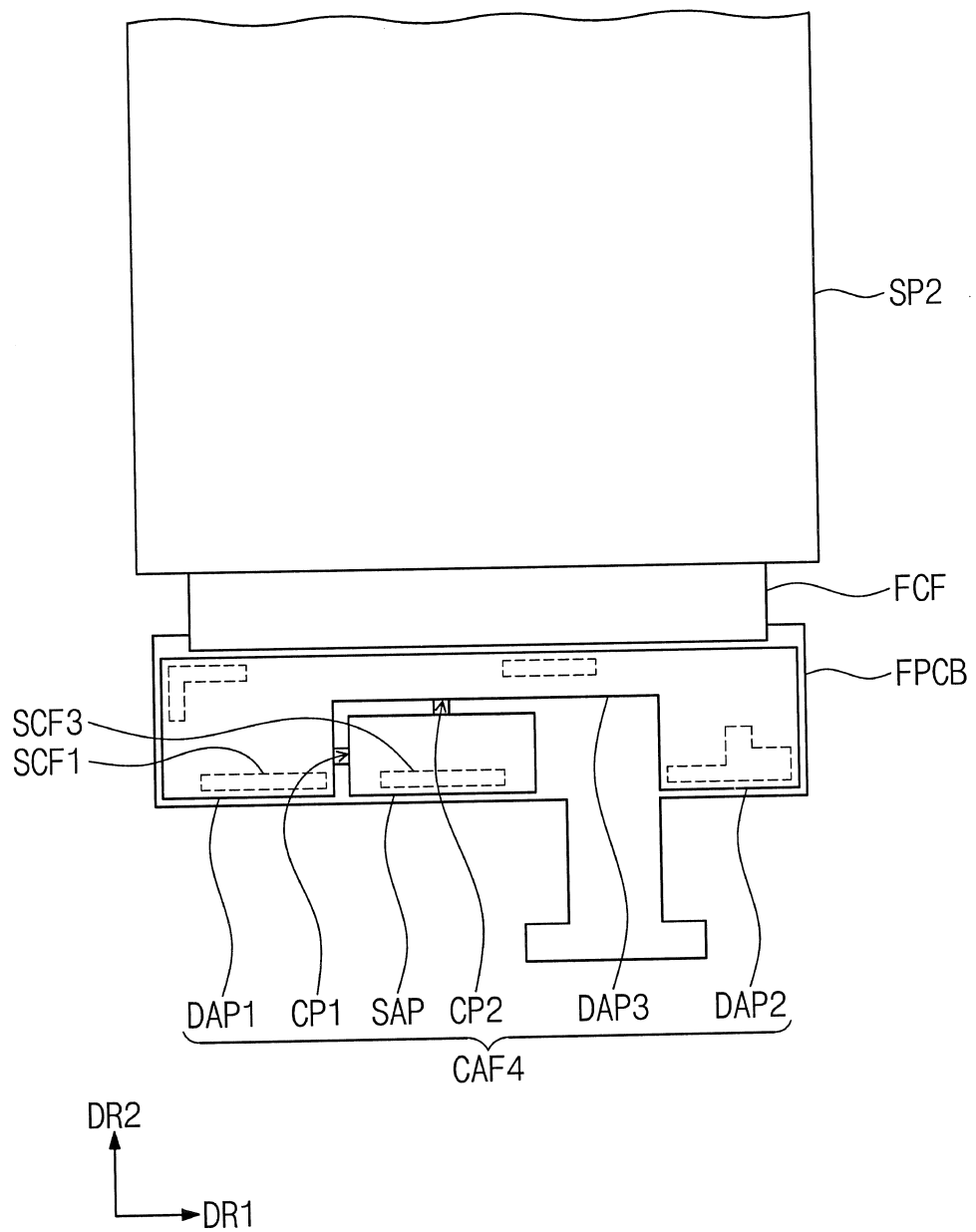


FIG. 11A

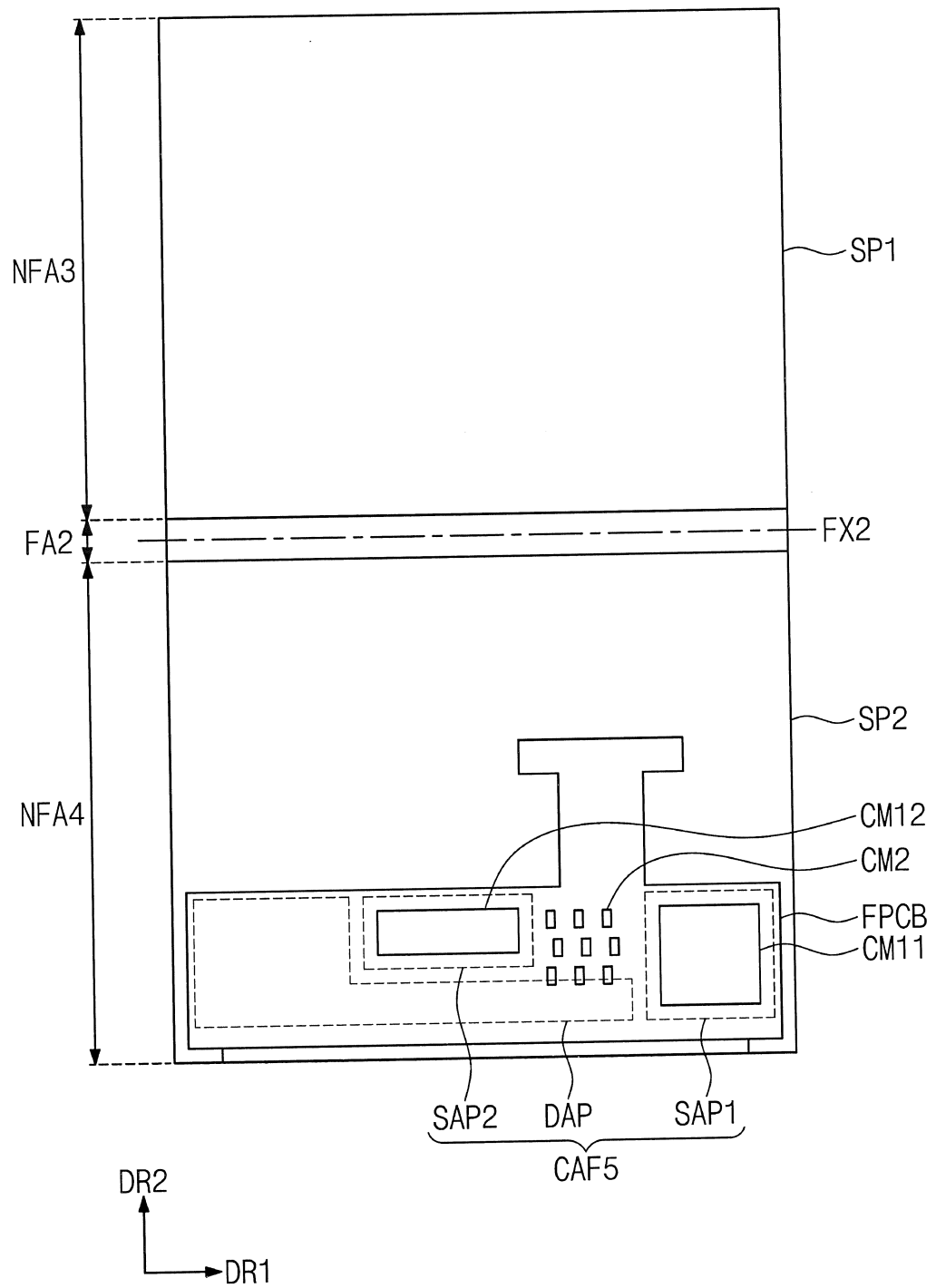


FIG. 11B

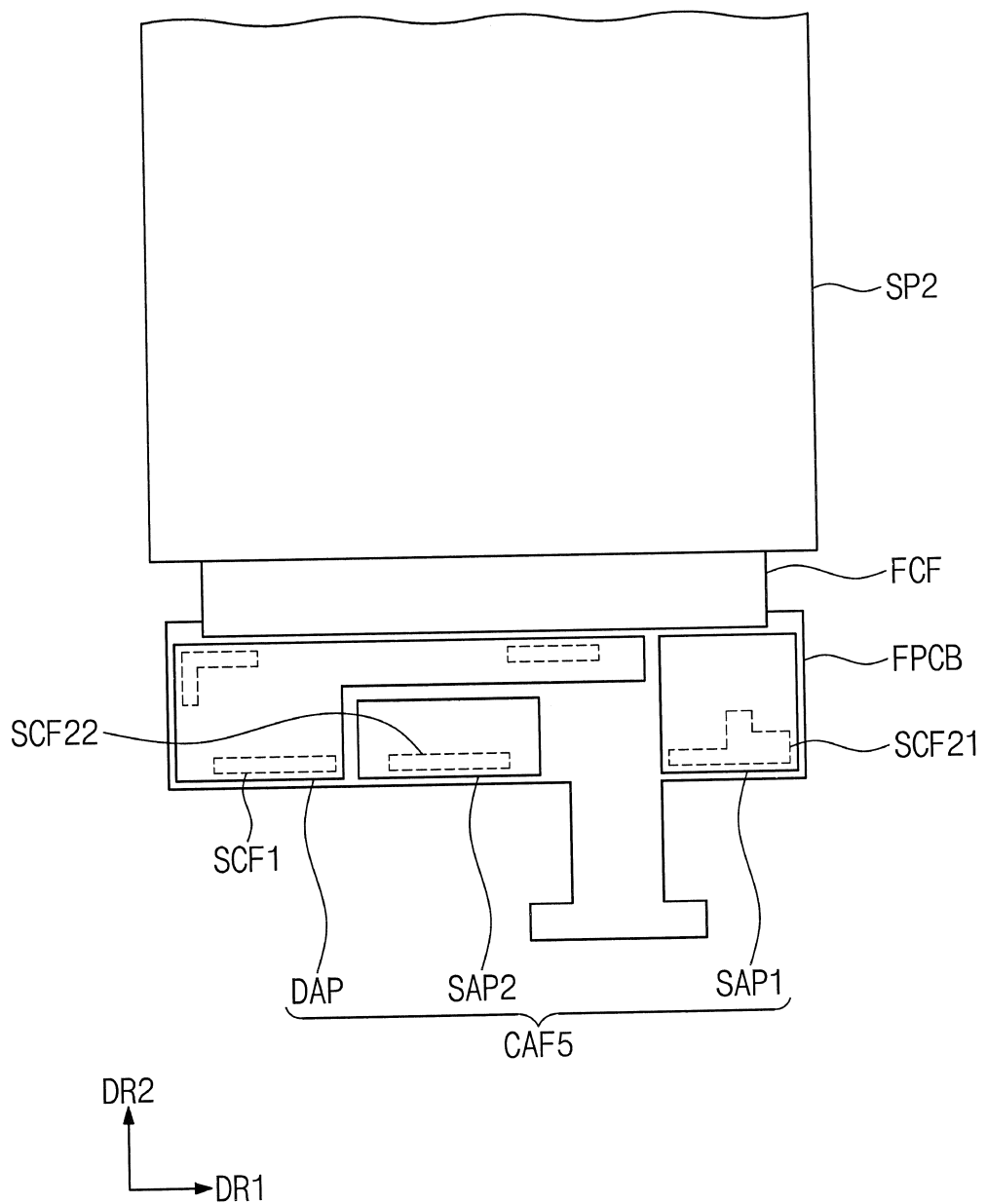


FIG. 12A

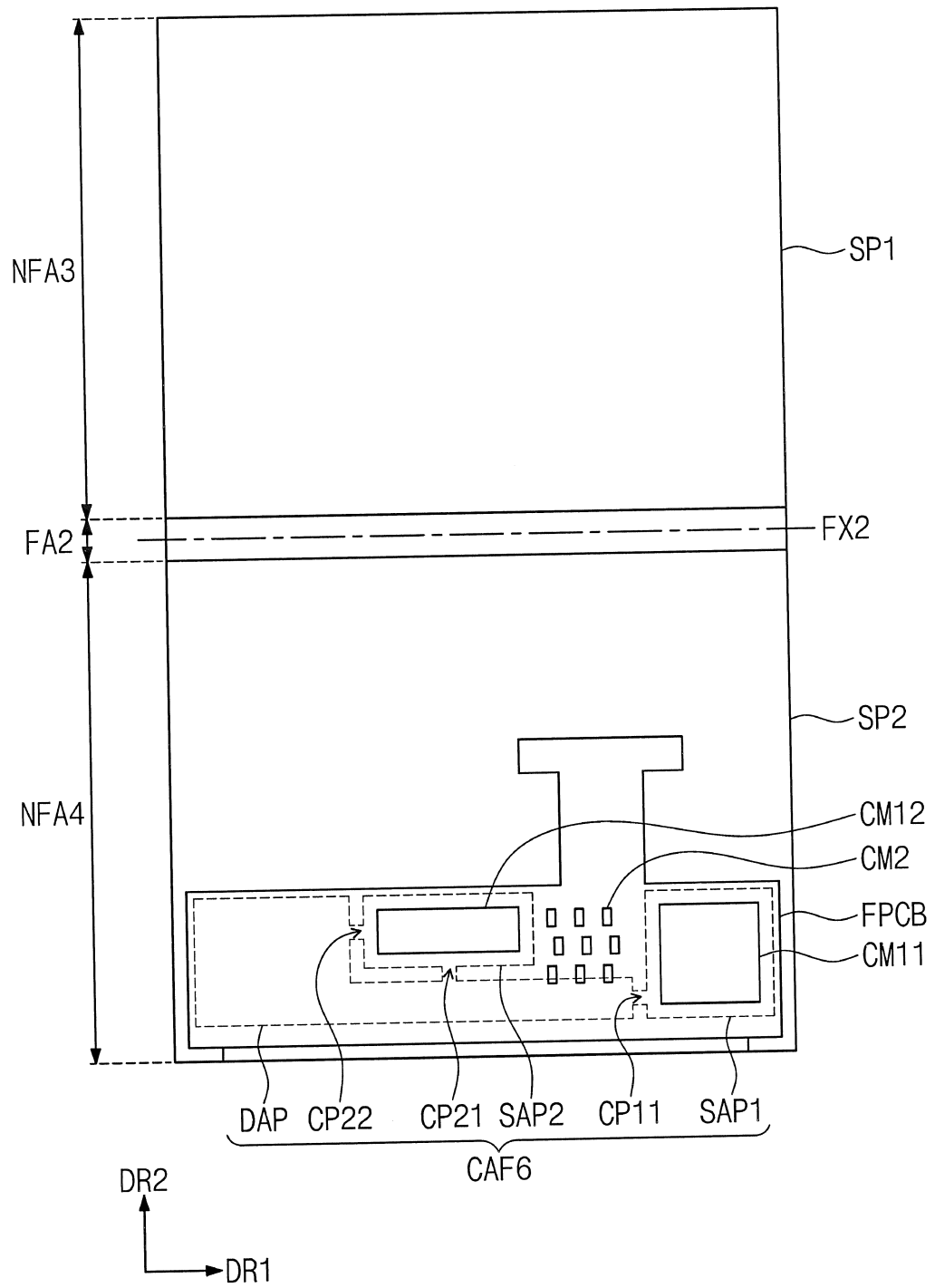


FIG. 12B

