



(12) BẢN MÔ TẢ SÁNG CHẾ THUỘC BẰNG ĐỘC QUYỀN SÁNG CHẾ

(19) Cộng hòa xã hội chủ nghĩa Việt Nam (VN)
CỤC SỞ HỮU TRÍ TUỆ

(11)



1-0044464

(51)^{2020.01} G06F 1/00; G06F 11/30

(13) B

(21) 1-2020-07478

(22) 23/12/2020

(30) 16/896,070 08/06/2020 US

(45) 25/03/2025 444

(43) 27/12/2021 405A

(71) INTEL CORPORATION (US)

2200 Mission College Boulevard, Santa Clara, CA 95054, United States of America

(72) Alexander Gendler (IL); Nimrod Angel (IL); Ameya Ambardekar (IN); Sapumal Wijeratne (US); Vikas Vij (IN); Tod Schiff (US); Alexander Uan-Zo-Li (US).

(74) Công ty TNHH Tầm nhìn và Liên danh (VISION & ASSOCIATES CO.LTD.)

(54) BỘ XỬ LÝ, VÀ THIẾT BỊ VÀ HỆ THỐNG ĐIỀU CHỈNH NHANH ĐIỆN DUNG,
TẦN SỐ VÀ/HOẶC ĐIỆN ÁP ĐỘNG

(21) 1-2020-07478

(57) Sáng chế đề cập đến bộ xử lý, và thiết bị và hệ thống điều chỉnh nhanh điện dung, tần số và/hoặc điện áp động. Chân cắm chuyên dụng của bộ xử lý hoặc hệ thống trên chip (SoC) được sử dụng để chỉ báo liệu mức công suất (ví dụ, điện tích, điện áp, và/hoặc dòng điện) của pin có giảm xuống dưới ngưỡng hay không. Ngưỡng này có thể được định trước hoặc lập trình được. Pin được sử dụng để cấp điện cho bộ xử lý và/hoặc SoC. Khi xác định rằng mức công suất của pin giảm xuống dưới ngưỡng, bộ xử lý bỏ qua quy trình thông thường để đi tới chế độ hiệu năng và công suất thấp, và điều chỉnh trực tiếp điện áp và/hoặc tần số hoạt động của bộ xử lý. Điều này cho phép bộ xử lý tiếp tục vận hành ở công suất pin thấp. Sự chuyển tiếp nhanh (ví dụ, xấp xỉ 10 μ S) từ trạng thái hoạt động đến chế độ hiệu năng và công suất thấp, phù hợp với mức độ logic của điện áp đối với chân cắm chuyên dụng, làm giảm các yêu cầu thiết kế tụ khử gợn, và có thể giúp cho bộ xử lý tương thích với các thiết đặt điều khiển bộ nguồn cao hơn (ví dụ, PL4).

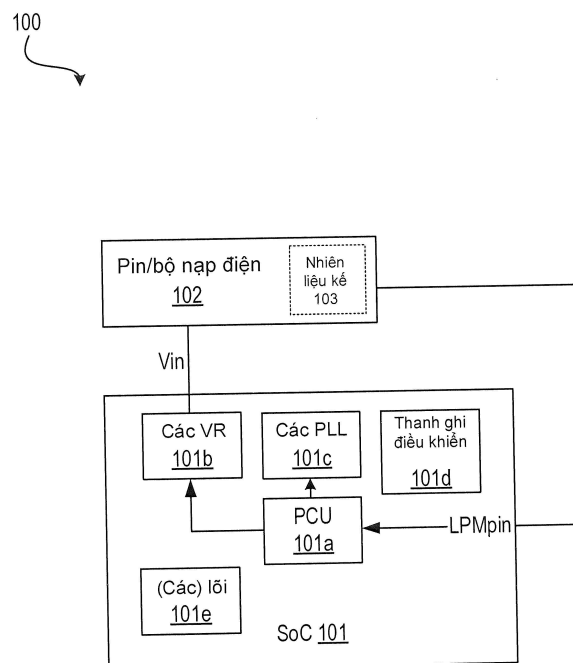


Fig. 1A

Lĩnh vực kỹ thuật được đề cập

Sáng chế đề cập đến thiết bị và phương pháp điều chỉnh nhanh điện dung, tần số và/hoặc điện áp động.

Tình trạng kỹ thuật của sáng chế

Đầu ra dòng điện tối đa từ pin giới hạn hoạt động tần số cao tối đa của bộ xử lý. Ví dụ, đối với bộ xử lý đa lõi, tần số chế độ tuabin bị giới hạn bởi tần số cao tối đa. Khi sự phân phối mức điện áp hoặc dòng điện từ pin đến bộ xử lý, hoặc hệ thống bao gồm bộ xử lý, giảm xuống dưới ngưỡng, bộ xử lý hoặc hệ thống phối hợp với hệ điều hành có thể quyết định đi tới chế độ công suất thấp nên bộ xử lý hoặc hệ thống có thể tiếp tục vận hành nhưng ở mức hiệu năng giảm. Tuy nhiên, sự chuyển tiếp này mất thời gian để đi tới chế độ công suất thấp. Ví dụ, bộ xử lý có thể mất 300 μ S hoặc lớn hơn để hạ tần số hoạt động xuống tới tần số tối thiểu. Như vậy, độ trễ có thể tác động tiêu cực tới trải nghiệm người dùng. Hơn nữa, thời gian phản hồi để đi tới chế độ công suất thấp có thể xác định kích thước của (các) tụ khử ghép trên (các) ray cấp điện của bộ nền. (các) tụ khử ghép duy trì điện áp trên (các) ray cấp điện khi pin không còn có thể cấp điện theo yêu cầu. Thời gian phản hồi cao hơn để đi tới chế độ công suất thấp có nghĩa là (các) tụ khử ghép cần có kích thước lớn để duy trì điện áp và cho phép hệ thống có thời gian đi tới chế độ công suất thấp. (các) tụ khử ghép lớn có thể làm tăng định mức vật liệu (bill-of-material - BoM) của hệ thống này.

Bản chất kỹ thuật của sáng chế

Theo một khía cạnh, sáng chế đề xuất bộ xử lý bao gồm: chân cắm để nhận chỉ báo về nạp điện cho pin so với ngưỡng; một hoặc nhiều lõi bộ xử lý; và đơn vị điều khiển nguồn điện để xử lý chỉ báo từ chân cắm và xác định liệu có điều chỉnh nhanh một hoặc nhiều lõi bộ xử lý hay không, trong đó để điều chỉnh nhanh một hoặc nhiều lõi bộ xử lý, đơn vị điều khiển nguồn điện bỏ qua dòng phân mức tần số và điện áp động kế thừa và điều chỉnh trực tiếp một hoặc nhiều lõi bộ xử lý.

Theo khía cạnh khác, sáng chế đề xuất thiết bị bao gồm: chân cắm để nhận chỉ báo về việc nạp điện cho pin so với ngưỡng; một hoặc nhiều lõi bộ xử lý; và đơn

vị điều khiển nguồn điện để xử lý chỉ báo từ chân cảm và xác định liệu có điều chỉnh nhanh một hoặc nhiều lỗi bộ xử lý hay không, trong đó đơn vị điều khiển nguồn điện trì hoãn sự điều chỉnh nhanh nếu lỗi bất kỳ trong số một hoặc nhiều lỗi bộ xử lý ở trạng thái công suất C6.

Theo khía cạnh khác nữa, sáng chế đề xuất hệ thống bao gồm: bộ nhớ; bộ xử lý được ghép nối với bộ nhớ; pin để cấp điện cho bộ xử lý; và nhiên liệu kế để giám sát mức nạp điện của pin với tham chiếu đến ngưỡng, trong đó đầu ra của nhiên liệu kế được cung cấp cho chân cảm của bộ xử lý, trong đó bộ xử lý này bao gồm: một hoặc nhiều lỗi bộ xử lý; và đơn vị điều khiển nguồn điện để xử lý chỉ báo từ chân cảm và xác định liệu có điều chỉnh nhanh một hoặc nhiều lỗi dựa trên mức độ logic của chân cảm hay không, trong đó để điều chỉnh nhanh một hoặc nhiều lỗi bộ xử lý, đơn vị điều khiển nguồn điện bỏ qua dòng phân mức tần số và điện áp động kế thừa và điều chỉnh trực tiếp một hoặc nhiều lỗi bộ xử lý.

Mô tả vắn tắt các hình vẽ

Các phương án theo sáng chế sẽ được hiểu toàn diện hơn từ mô tả chi tiết được đưa ra sau đây và từ các hình vẽ kèm theo của các phương án khác nhau theo sáng chế, tuy nhiên, chúng không được đưa ra để giới hạn phạm vi cho các phương án cụ thể, nhưng chỉ để giải thích và dễ hiểu.

FIG.1A minh họa thiết bị để điều chỉnh nhanh điện dung, tần số, và/hoặc điện áp động đối với chế độ công suất thấp, theo một số phương án.

FIG.1B minh họa thiết bị với bộ dò độ sụt để điều chỉnh nhanh điện dung, tần số, và/hoặc điện áp động đối với chế độ công suất thấp, theo một số phương án.

FIG.2A minh họa thanh ghi điều khiển để cho phép chế độ công suất thấp nhanh, theo một số phương án.

FIG.2B minh họa bảng tra cứu cho các trạng thái điều chỉnh, theo một số phương án.

FIG.3 minh họa lưu đồ cho chế độ công suất thấp nhanh, theo một số phương án.

FIG.4 minh họa lưu đồ tại mức nền tảng cho chế độ công suất thấp nhanh, theo một số phương án.

FIG.5 minh họa thiết bị thông minh hoặc hệ thống máy tính hoặc SoC (System-on-Chip) có thiết bị để điều chỉnh điện dung, tần số, và/hoặc điện áp động đối với chế độ công suất thấp nhanh, theo các phương án khác nhau.

Mô tả chi tiết sáng chế

Các phương án khác nhau mô tả thiết bị và phương pháp để điều chỉnh nhanh điện dung, tần số, và/hoặc điện áp động. Theo một số phương án, chân cắm chuyên dụng của bộ xử lý hoặc hệ thống trên chip (SoC) được sử dụng để chỉ báo liệu mức công suất (ví dụ, điện tích, điện áp, và/hoặc dòng điện) của pin có giảm xuống dưới ngưỡng hay không. Ngưỡng này có thể được định trước hoặc lập trình được. Pin được sử dụng để cấp điện cho bộ xử lý và/hoặc SoC. Khi xác định rằng mức công suất của pin giảm xuống dưới ngưỡng, bộ xử lý bỏ qua quy trình thông thường đi tới chế độ hiệu năng thấp hoặc công suất thấp, và điều chỉnh trực tiếp điện áp và/hoặc tần số hoạt động của bộ xử lý. Điều này cho phép bộ xử lý tiếp tục để vận hành ở mức công suất pin thấp. Sự chuyển tiếp nhanh (ví dụ, xấp xỉ 10 μ S) từ trạng thái hoạt động sang chế độ hiệu năng hoặc công suất thấp, phù hợp với mức độ logic của điện áp trên chân cắm chuyên dụng, làm giảm các yêu cầu thiết kế tụ khử gợn, và điều này trở nên khả thi đối với bộ xử lý để thiết đặt các thiết đặt điều khiển bộ nguồn cao hơn (ví dụ, PL4). Các ví dụ khác về các thiết đặt điều khiển bộ nguồn là PL1, PL2, PL4, và Tau. Theo một số phương án, thanh ghi được đề xuất để cho phép hoặc làm vô hiệu hóa các dấu hiệu để điều chỉnh nhanh điện áp và/hoặc tần số hoạt động.

Ở đây, giới hạn công suất 1 (PL1) tham chiếu đến ngưỡng đối với công suất trung bình cần phải không vượt quá cao hơn các giới hạn làm lạnh cho giải pháp nhiệt. PL1 nói chung được thiết đặt bằng với công suất TDP. PL1 không nên được thiết đặt cao hơn các giới hạn làm lạnh cho giải pháp nhiệt.

Ở đây, giới hạn công suất 2 (PL2) tham chiếu đến ngưỡng công suất để nếu vượt quá, các thuật toán giới hạn công suất nhanh PL2 sẽ cố gắng để giới hạn đỉnh ở trên PL2.

Ở đây, giới hạn công suất 3 (PL3) tham chiếu đến ngưỡng công suất rằng nếu quá mức, các thuật toán giới hạn công suất nhanh PL3 sẽ cố gắng để giới hạn chu trình hoạt động của các đỉnh ở trên PL3 bằng cách giới hạn phản ứng tần số.

Ở đây, giới hạn công suất 4 (PL4) tham chiếu đến giới hạn công suất sẽ không bị quá mức. Các thuật toán giới hạn công suất nhanh PL4 sẽ giới hạn trước tần số để ngăn ngừa các đỉnh ở trên PL4.

Ở đây, tham số thời gian tuabin (Tau) tham chiếu đến hằng số trung bình được sử dụng để tính toán công suất trung bình động có trọng số theo hàm mũ (exponential weighted moving average - EWMA) PL1.

Có nhiều hiệu quả kỹ thuật được đề xuất theo các phương án khác nhau. Ví dụ, các phương án khác nhau đề xuất cơ chế để phản hồi nhanh hoặc nhanh chóng đối với sự cố công suất nền (ví dụ, mức độ pin giảm xuống dưới ngưỡng). Phản hồi này lấy dạng của điện áp điều chỉnh và/hoặc tần số hoạt động của bộ xử lý. Cơ chế cho phép hạ đặc tả dòng điện tối thiểu (Icc Min) xuống cho bộ xử lý hoặc SoC. Ví dụ, Icc Min có thể làm giảm xuống 2x so với Icc Min ban đầu. Cơ chế cũng cho phép sự tương thích của các thiết đặt điều khiển gói cao hơn như PL3 và PL4, nếu không thì thường sẽ bị vô hiệu hóa. Phản hồi nhanh mang lại điện áp điều chỉnh và/hoặc tần số hoạt động của bộ xử lý cho phép làm giảm kích thước của tụ khử ghép, do đó làm giảm chi phí nền tảng. Các hiệu quả kỹ thuật khác sẽ trở nên hiển nhiên từ các phương án khác nhau và các hình vẽ.

Trong mô tả sau đây, các chi tiết khác nhau được đề cập để đưa ra giải thích toàn diện hơn của các phương án của sáng chế. Tuy nhiên, người có hiểu biết trung bình trong lĩnh vực kỹ thuật này hiểu được rằng các phương án của sáng chế có thể được thực thi mà không có các chi tiết cụ thể này. Trong các trường hợp khác, các cấu trúc và thiết bị đã biết được thể hiện trong dạng sơ đồ khối, tốt hơn là chi tiết hóa, để tránh làm khó hiểu các phương án của sáng chế.

Lưu ý rằng các hình vẽ tương ứng của các phương án, các tín hiệu được thể hiện bằng các đường. Một số đường có thể dày hơn, để chỉ báo nhiều đường tín hiệu cấu thành hơn, và/hoặc có các mũi tên tại một hoặc nhiều đầu, để chỉ hướng dòng thông tin sơ cấp. Các chỉ báo này không được dự tính là bị giới hạn. Tốt hơn là, các đường này được sử dụng để kết hợp với một hoặc nhiều phương án làm ví dụ để hỗ trợ việc hiểu dễ hơn mạch hoặc khối logic. Bất kỳ tín hiệu được biểu diễn nào, theo các yêu cầu thiết kế hoặc ưu tiên, thực sự có thể bao gồm một hoặc nhiều tín hiệu có

thể di chuyển theo một trong hai hướng và có thể được thực thi với bất kỳ loại sơ đồ tín hiệu thích hợp nào.

Xuyên suốt bản mô tả, và trong các yêu cầu bảo hộ, thuật ngữ "được kết nối" có nghĩa là kết nối trực tiếp, như kết nối điện, cơ học, hoặc từ tính giữa các bộ phận được kết nối, không có bất kỳ thiết bị trung gian nào.

Thuật ngữ "được ghép nối" có nghĩa là kết nối trực tiếp hoặc gián tiếp, như kết nối điện, cơ, hoặc từ tính trực tiếp giữa các bộ phận được kết nối hoặc kết nối gián tiếp, qua một hoặc nhiều thiết bị trung gian thụ động hoặc chủ động.

Thuật ngữ "liền kề" ở đây đề cập chung đến vị trí của bộ phận gần với (ví dụ, ngay bên cạnh hoặc gần với một hoặc nhiều thứ giữa chúng) hoặc nối liền bộ phận khác (ví dụ, nối tiếp đầu với nó).

Thuật ngữ "mạch" hoặc "môđun" có thể đề cập đến một hoặc nhiều thành phần thụ động và/hoặc chủ động được bố trí để phối hợp với thành phần khác để cung cấp chức năng mong muốn.

Thuật ngữ "tín hiệu" có thể đề cập đến ít nhất một tín hiệu dòng điện, tín hiệu điện áp, tín hiệu từ, hoặc tín hiệu dữ liệu/đồng hồ. Ý nghĩa của "một" ("a," "an," và "the") bao gồm các tham chiếu số nhiều. Ý nghĩa của "trong" ("in") bao gồm "trong" (in) và "trên" (on).

Thuật ngữ "tín hiệu tương tự" ở đây đề cập chung đến tín hiệu liên tục bất kỳ trong đó dấu hiệu thay đổi (biến đổi) theo thời gian của tín hiệu là biểu diễn của một số đại lượng thay đổi theo thời gian khác, tức là, tương tự với tín hiệu thay đổi theo thời gian khác.

Thuật ngữ "tín hiệu số" là tín hiệu vật lý biểu diễn chuỗi của các giá trị rời rạc (tín hiệu thời gian rời rạc được định lượng), ví dụ, dòng bit bất kỳ, hoặc tín hiệu tương tự được số hóa (được lấy mẫu và được chuyển đổi tương tự-số).

Thuật ngữ "định tỷ lệ" đề cập chung đến biến đổi thiết kế (sơ đồ và bố cục) từ một công nghệ xử lý đến công nghệ xử lý khác và có thể được giảm liên tiếp trong khu vực bố trí. Trong một số trường hợp, sự định tỷ lệ cũng tham chiếu đến việc tăng kích thước thiết kế từ một công nghệ xử lý đến công nghệ xử lý khác và

có thể tăng liên tiếp miền bố trí. Thuật ngữ “định tỷ lệ” cũng thường tham chiếu đến giảm kích thước hoặc tăng kích thước kết cấu và các thiết bị trong cùng một nút công nghệ. Thuật ngữ “định tỷ lệ” cũng có thể tham chiếu đến sự điều chỉnh (ví dụ, chậm dần hoặc tăng tốc – tức là lần lượt giảm tỷ lệ, hoặc tăng tỷ lệ) của tần số tín hiệu tương đối với tham số khác, ví dụ, mức độ cấp công suất. Các thuật ngữ “về cơ bản”, “gần”, “xấp xỉ”, “gần”, và “khoảng” thường đề cập trong khoảng $\pm 10\%$ của giá trị đích.

Trừ khi được xác định khác đi, việc sử dụng các tính từ thứ tự “thứ nhất”, “thứ hai”, và “thứ ba” v.v., để mô tả đối tượng chung, chỉ chỉ báo rằng các trường hợp khác nhau của các đối tượng giống nhau được tham chiếu đến và không được dự tính để suy ra rằng các đối tượng được mô tả theo thứ tự đã cho, theo xếp hạng thời gian, không gian hoặc theo bất kỳ phương thức nào khác.

Đối với các mục đích của sáng chế, các cụm từ “A và/hoặc B” và “A hoặc B” nghĩa là (A), (B), hoặc (A và B). Đối với các mục đích của sáng chế, cụm từ “A, B, và/hoặc C” nghĩa là (A), (B), (C), (A và B), (A và C), (B và C), hoặc (A, B và C).

Các thuật ngữ “trái”, “phải”, “trước”, “sau”, “đỉnh”, “đáy”, “trên”, “dưới” và tương tự trong phần mô tả và trong các yêu cầu bảo hộ, nếu có, được sử dụng cho các mục đích mô tả và không nhất thiết mô tả các vị trí tương đối cố định.

Các phần tử đó trên các hình vẽ được chỉ ra là có cùng các số tham chiếu (hoặc các tên gọi) với các phần tử của bất kỳ hình vẽ nào khác có thể vận hành hoặc có chức năng theo cách thức bất kỳ tương tự với cách thức được mô tả nhưng không bị giới hạn ở đó.

Đối với các mục đích của các phương án, các tranzito trong các mạch và các khối logic khác nhau được mô tả trong bản mô tả này là các tranzito bán dẫn oxit kim loại (metal oxide semiconductor - MOS) hoặc các dạng phát sinh của chúng, trong đó các tranzito MOS bao gồm các cực máng, cực cổng, và cực khối (bulk). Các tranzito và/hoặc các dạng phát sinh của tranzito MOS cũng bao gồm các tranzito Tri-Gate và FinFET, các tranzito hình trụ cực cổng dạng vòng, FET đường hầm (Tunneling FET - TFET), dây vuông, hoặc các tranzito dải hình chữ nhật, FET

sắt điện (FeFETs), hoặc các thiết bị khác thực thi chức năng tranzito giống các ống nano cacbon hoặc các thiết bị spin điện tử học. Các cực nguồn và cực máng đối xứng của MOSFET tức là, là các cực giống nhau và được sử dụng thay thế trong bản mô tả. Thiết bị TFET, theo cách khác, có các cực nguồn và cực máng bất đối xứng. Người có hiểu biết trung bình trong lĩnh vực kỹ thuật này sẽ đánh giá rằng các tranzito khác, ví dụ, các tranzito tiếp giáp lưỡng cực (BJT PNP/NPN), BiCMOS, CMOS, v.v., có thể được sử dụng mà không vượt ra ngoài phạm vi bảo hộ của sáng chế.

FIG.1A minh họa thiết bị 100 cho chế độ công suất thấp nhanh bằng cách điều chỉnh điện dung, tần số, và/hoặc điện áp động, theo một số phương án. Thiết bị 100 là sự biểu diễn đơn giản của nền tảng có bộ xử lý hoặc hệ thống trên chip (SoC) 101 được cấp điện bởi nguồn cấp 102 (ví dụ, pin hoặc bộ nạp điện 102). Theo các phương án khác nhau, SoC 101 bao gồm chân cắm chuyên dụng LPMpin (chân cắm chế độ công suất thấp) để cung cấp thông tin về điều kiện của pin 102. Theo một số phương án, LPMpin là chân cắm PROCHOT# của bộ xử lý.

Nhiên liệu kế 103 hoặc logic hoặc chip thích hợp bất kỳ giám sát nguồn cấp điện áp và/hoặc dòng điện (hoặc nạp điện) từ pin 102 cho bộ xử lý 101. Ví dụ, bộ so sánh trong nhiên liệu kế 103 so sánh mức nạp điện của pin 102 với ngưỡng, và cung cấp đầu ra nhận được bởi LPMpin. Ngưỡng có thể lập trình được bởi phần mềm (ví dụ, phần sụn) hoặc phần cứng (ví dụ, cầu chì, thanh ghi, v.v.). Theo một số phương án, ngưỡng được thiết đặt đến 20% của dung lượng pin. Tuy nhiên, giá trị ngưỡng khác bất kỳ có thể được sử dụng. Khi đạt được mức ngưỡng của pin 102, nhiên liệu kế 103 hoặc logic hoặc chip thích hợp bất kỳ xác nhận LPMpin để khởi tạo dòng điều chỉnh nhanh.

SoC 101 nhận tín hiệu trên LPMpin và định tuyến nó đến đơn vị điều khiển nguồn điện (PCU) 101a quản lý công suất của bộ xử lý 101. PCU 101a quản lý các trạng thái công suất của bộ xử lý 101, các mức điện áp từ các VR 101b, tần số định thời từ các PLL 101c, và các khía cạnh khác của các lõi bộ xử lý 101e như được mô tả với tham chiếu đến FIG.5. Tham chiếu ngược với FIG.1A, phụ thuộc vào liệu sự điều chỉnh nhanh có được cho phép hay không, PCU 101a thực hiện dòng chế độ công suất thấp. Nếu sự điều chỉnh nhanh hoặc chế độ công suất thấp nhanh bị vô

hiệu hóa, PCU 101a triển khai dòng điện áp và tần số động (DVFS) thông thường , dành nhiều thời gian hơn để đi vào trạng thái công suất thấp được so sánh với dòng điều chỉnh nhanh theo các phương án khác nhau.

Ở đây, sự điều chỉnh đề cập đến việc hiệu chỉnh một hoặc nhiều tham số hiệu năng để làm giảm sự tiêu thụ công suất của bộ xử lý 101. Một hoặc nhiều tham số hiệu năng này bao gồm điện áp, tần số, và/hoặc điện dung, v.v. Ví dụ, bộ xử lý điều chỉnh 101 có thể liên quan đến việc hạ thấp nguồn đầu vào Vin đến các VR 101b, thay đổi tỷ lệ chia của PLL 101c để làm giảm tần số định thời, sự nhấp nháy đồng hồ để giảm nhanh trong tần số định thời, gating công suất, làm giảm điện dung trên các tuyến tín hiệu hoạt động cao, v.v.

Khi LPMpin được xác nhận và thanh ghi điều khiển 101d chỉ báo rằng điều chỉnh nhanh được cho phép, sau đó PCU 101a (hoặc logic thích hợp bất kỳ khác) bỏ qua (các) máy trạng thái hữu hạn thông thường để đi vào chế độ công suất thấp (ví dụ, các trạng thái C, các trạng thái S0iX, v.v.) và điều chỉnh trực tiếp một hoặc nhiều tham số hiệu năng. Như vậy, điều chỉnh nhanh đạt được để hạ thấp công suất của bộ xử lý 101 để thích ứng với mức nạp điện pin thấp. Điều chỉnh nhanh một hoặc nhiều lỗi 101e bao gồm tần số, điện áp, và/hoặc điện dung thấp hơn của một hoặc nhiều lỗi 101e.

FIG.1B minh họa thiết bị 120 với bộ dò độ sụt cho chế độ công suất thấp nhanh bằng cách điều chỉnh điện dung, tần số, và/hoặc điện áp động, theo một số phương án. Theo một số phương án, bộ dò độ sụt mức nền 121 được đề xuất rằng việc giám sát đầu ra của pin (ví dụ, Vin) và so sánh nó với ngưỡng. Đầu ra của bộ dò độ sụt mức nền 121 là tín hiệu độ sụt. Tín hiệu độ sụt là tín hiệu bit đơn chỉ báo liệu có độ sụt đối với Vin hay không. Ngưỡng cho bộ dò độ sụt mức nền 121 có thể được lập trình bởi phần mềm/phần sụn hoặc phần cứng (ví dụ, các cầu chì). Theo một số phương án, các đầu ra của nhiên liệu kế 103 và bộ dò độ sụt 121 là OR-ed để tạo ra tín hiệu cuối cùng được nạp vào trong LPMpin. Theo phương án này, hệ mạch dư mang đến thêm sự tin cậy sẽ là một trong số nhiên liệu kế 103 hoặc bộ dò độ sụt 121 không thể vận hành được thích hợp. Bộ dò độ sụt mức nền 121 có thể được sử dụng cho các trường hợp trong đó pin/bộ nạp điện 102 không có nhiên liệu

kế. Bất kỳ hệ mạch thích hợp nào khác để phát hiện sự sụt điện áp có thể được sử dụng để triển khai bộ dò độ sụt mức nền 121.

FIG.2A minh họa thanh ghi điều khiển 200 (ví dụ, 101d) để cho phép chế độ công suất thấp nhanh, theo một số phương án. Thanh ghi điều khiển 200 bao gồm tên gọi thanh ghi (ví dụ, FORCE_THOTTLE_CONTROL), số lượng các bit (ví dụ, 32 bit), và các trường cho các bit (ví dụ, cho phép, mức điều chỉnh, v.v.). Theo ví dụ này, bit [0] (bit đơn) của FORCE_THOTTLE_CONTROL được đưa ra để cho phép hoặc vô hiệu hóa sơ đồ điều chỉnh nhanh. Khi được cho phép, PCU 101a bỏ qua tiến trình sơ đồ chế độ công suất thấp thông thường và điều chỉnh nhanh bộ xử lý 101. Khi bị vô hiệu hóa, PCU 101a tuân theo sơ đồ chế độ công suất thấp thông thường. Theo một số phương án, mức điều chỉnh được mô tả bởi bốn bit [3:1] cung cấp 16 thiết đặt khác nhau. Số lượng các bit cho các trường khác nhau được thể hiện làm ví dụ. Số lượng các bit bất kỳ có thể được sử dụng. Theo ví dụ này, các bit [31:4] là các bit dành riêng.

FIG.2B minh họa bảng tra cứu (LUT) 220 cho các trạng thái điều chỉnh, theo một số phương án. LUT 220 minh họa 16 mức điều chỉnh khác nhau cho bốn bit của thanh ghi điều khiển 200. PCU 101a có thể sử dụng một hoặc nhiều trong số các tham số (tần số, điện áp, dòng điện) của LUT 220 để điều chỉnh bộ xử lý 101. Theo một ví dụ, khi trường mức điều chỉnh của thanh ghi điều khiển 200 là mức điều chỉnh 0010, PCU 101a chọn tần số f2, điện áp v2, và dòng điện i2 làm các đích cho bộ xử lý điều chỉnh 101. Các mức độ điều chỉnh khác có thể đạt được bằng các trường mức điều chỉnh khác nhau của thanh ghi điều khiển 200. Ở đây, tần số là tần số hoạt động của (các) lõi 101e, điện áp là mức điện áp cấp điện được cung cấp cho (các) lõi, và dòng điện là nguồn cấp dòng điện từ các bộ điều chỉnh điện áp 101b. Tần số cũng có thể là tần số trung bình của bộ xử lý 101 (ví dụ, tần số trung bình của các lõi vận hành gọi 101e), điện áp là mức điện áp cấp công suất trung bình của bộ xử lý 101 (ví dụ, mức cấp điện áp trung bình của các lõi vận hành 101e), và dòng điện là nguồn cấp dòng điện trung bình từ các bộ điều chỉnh điện áp 101b. Trong khi LUT 220 thể hiện 16 mức độ điều chỉnh, số lượng các mức độ điều chỉnh bất kỳ có thể được nhận dạng để điều chỉnh nhanh.

FIG.3 minh họa lưu đồ 300 cho chế độ công suất thấp nhanh, theo một số phương án. Trong khi các khối khác nhau của lưu đồ 300 được minh họa theo thứ tự cụ thể, thứ tự có thể được thay đổi. Ví dụ, một số khối có thể được thực hiện song song.

Tại khối 301, PCU 101a hoặc logic thích hợp bất kỳ đọc mức độ logic của LPMpin. Ví dụ, PCU 101a so sánh mức độ logic đối với tín hiệu trên LPMpin với ngưỡng để xác định mức độ logic của LPMpin. Tại khối 302, PCU 101a xác định liệu LPMpin có được xác nhận hay không. Người có hiểu biết trung bình trong lĩnh vực kỹ thuật này sẽ đánh giá rằng việc xác định mức độ logic của chân cắm là việc xác định mức độ logic của tín hiệu đối với chân cắm đó. Nếu LPMpin được xác nhận, thì tại khối 303, PCU 101a kiểm tra thanh ghi điều khiển 200 để xác định giá trị logic của trường [0] để biết chắc liệu sự điều chỉnh nhanh có được cho phép hay không. Nếu LPMpin không được xác nhận, thì PCU 101a sử dụng dòng điều chỉnh kế thừa hoặc thông thường (ví dụ, dòng phân mức tần số và điện áp động kế thừa). Nếu LPM được cho phép, quy trình tiếp tục đến khối 304. Tại khối 304, PCU 101a xác định trạng thái công suất hiện có của bộ xử lý 101.

Trạng thái công suất hiện có có thể xác định xem mức điều chỉnh nào để chọn từ LUT 220. Theo một ví dụ, khi PCU 101a xác định rằng bộ xử lý 101 ở trạng thái công suất C6 (như được xác định bởi phiên bản đặc tả giao diện nguồn và cấu hình cải tiến (Advanced Configuration và Power Interface - ACPI) 6.3 vào tháng 1/2019), sau đó bộ xử lý 101 đang ở sẵn chế độ công suất rất thấp và điều chỉnh thêm nữa có thể không theo mong muốn. Trong trường hợp đó, PCU 101a chờ cho trạng thái chế độ công suất khác hoặc kết thúc dòng trạng thái công suất C6 trước khi quy trình điều chỉnh nhanh bắt đầu. Tại khối 305, PCU 101a nhận biết dòng điều chỉnh nhanh bằng cách làm giảm trực tiếp tần số, điện áp, và/hoặc dòng điện (hoặc điện dung) để hạ thấp sự tiêu thụ công suất của bộ xử lý 101.

Theo một số phương án, dòng LPM nhanh (hoặc dòng điều chỉnh nhanh) dành độ ưu tiên cao hơn đối với DVFS kế thừa (phân mức điện áp và tần số động). Theo một số phương án, nếu lỗi 101e ở trong quy trình DVFS, PCU 101a sẽ cho phép lỗi 101e để hoàn thành DVFS trước khi dịch chuyển sang dòng điều chỉnh nhanh. Nếu (các) lỗi 101e của bộ xử lý 101 đang thực hiện dòng điều chỉnh nhanh,

thì PCU 101a bỏ qua hoặc hoãn bất kỳ lệnh nào để thực hiện DVFS cho đến sau khi hoàn thành điều chỉnh nhanh.

Theo một số phương án, khi bộ xử lý 101 thoát khỏi dòng điều chỉnh nhanh (ví dụ, khi LPMpin bị hủy xác nhận), PCU 101a có thể xem xét lại điều kiện tải dòng điện của bộ xử lý 101 và do đó đi tới trạng thái công suất. Ví dụ, sau khi thoát khỏi dòng điều chỉnh nhanh, nếu PCU 101a xác định rằng bộ xử lý 101 rỗi (ví dụ, điều kiện tải thấp) và không phải là các lệnh thực thi, nó có thể đi tới trạng thái C1E. C1E là đặc tính phần cứng để cho phép bộ xử lý 101 để đi vào trạng thái rỗi (x12 mult) trong khi bộ xử lý 101 không được tải. Theo một số phương án, khi bộ xử lý ở trạng thái C1E và LPMpin được xác nhận, các chuyển tiếp PCU 101a đến dòng điều chỉnh nhanh và thoát khỏi trạng thái C1E. PCU 101a có thể trở lại trạng thái C1E sau khi kết thúc dòng điều chỉnh nhanh và các điều kiện tải cho trạng thái C1E được đáp ứng. Trong suốt trạng thái công suất hệ thống (ví dụ, các trạng thái S1-S4), lõi bộ xử lý 101e có thể không đáp lại LPM nhanh được kích hoạt bởi LPMpin. Trong trường hợp đó, hệ thống có thể phải chờ cho lõi bộ xử lý 101e để đi vào trạng thái hoạt động (ví dụ, trạng thái C0) để tiến hành với LPM nhanh được kích hoạt bởi LPMpin.

Theo một số phương án, khi TT1 (dòng điều chỉnh nhiệt) được cho phép, LPM nhanh được cho phép sau khi sự báo nhận thu được bởi PCU 101a mà trạng thái công suất C1 được thoát. Theo một số phương án, chế độ LPM nhanh được gỡ lỗi qua các mạch thiết kế để kiểm tra (design-for-test - DFT) và/hoặc thông tin viễn trắc. Theo một số phương án, PCU 101a (hoặc logic thích hợp bất kỳ khác) có thể bao gồm bộ đếm để đếm lên sử dụng khối tham chiếu (ví dụ, khối tham chiếu đến vòng khóa pha) trong suốt khoảng thời gian bộ xử lý 101 ở chế độ điều chỉnh nhanh. Đầu ra của bộ đếm nhìn thấy bởi hệ điều hành, chuỗi quét, chân cảm gỡ lỗi v.v. Theo một số phương án, bộ đếm bổ sung đánh dấu số lượng các chuyển tiếp sang LPM nhanh. Ví dụ, bộ đếm bổ sung này đếm mọi lúc bộ xử lý 101 đi vào và/hoặc thoát LPM nhanh. Đầu ra của bộ đếm bổ sung này có thể thấy được bởi hệ điều hành, chuỗi quét, chân cảm gỡ lỗi v.v.

FIG.4 minh họa lưu đồ 400 tại mức nền tảng cho chế độ công suất thấp nhanh, theo một số phương án. Lưu đồ 400 minh họa quy trình bắt tay giữa nền tảng

100, PCU 101a, và (các) lõi 101e để cho phép và thực thi sơ đồ điều chỉnh nhanh. Theo các phương án khác nhau trong khi hoặc sau khi bộ xử lý thiết đặt lại dòng 401, PCU 101a cho phép phản hồi LPM nhanh cho (các) lõi 101e bằng cách thiết đặt bit [0] của FORCE_THROTTLE_CONTROL RECORDER. Như vậy, (các) lõi 101e được cho phép để thực thi chế độ công suất thấp nhanh.

Tại khối 402, nền tảng phát hiện điều kiện điện áp pin thấp. Ví dụ, nhiên liệu kế 103 hoặc logic thích hợp bất kỳ có thể giám sát nạp điện của pin 102 và xác định rằng mức nạp điện của pin 102 giảm xuống dưới ngưỡng. Trong trường hợp đó, nền tảng 100 xác nhận LPMpin để yêu cầu PCU 101a để bắt đầu dòng điều chỉnh nhanh. Khi phát hiện rằng LPMpin được xác nhận, PCU 101a gửi chỉ báo điều chỉnh nhanh đến (các) lõi 101e. Điều này làm cho (các) lõi 101e dành độ ưu tiên dòng điều chỉnh nhanh đối với các hoạt động chế độ công suất khác như TT1, GV (ví dụ, điều chỉnh đồng hồ cục bộ), trạng thái công suất hệ thống S1, v.v.) như được chỉ báo bởi khối 403. Ở đây, GV tham chiếu đến điều chỉnh tần số và/hoặc điện áp.

PCU 101a sau đó quản lý quy trình bắt tay giữa các dòng trạng thái công suất tiếp diễn bất kỳ với dòng điều chỉnh nhanh, và bộ xử lý 101 tiếp tục với dòng điều chỉnh nhanh. Tại khối 404, nền tảng chỉ báo rằng việc nạp điện pin được tăng cường và ở trên ngưỡng. Sau đó nền tảng hủy xác nhận LPMpin chỉ báo cho PCU 101a rằng nó có thể kết thúc dòng điều chỉnh nhanh. PCU 101a thông báo (các) lõi 101e rằng dòng điều chỉnh nhanh không còn cần thiết nữa. Do đó, (các) lõi 101e quay lại dòng DVFS thông thường tại khối 405.

FIG.5 minh họa thiết bị thông minh hoặc hệ thống máy tính hoặc SoC (System-on-Chip – hệ thống trên chip) có thiết bị cho chế độ công suất thấp nhanh bằng cách điều chỉnh điện dung, tần số, và/hoặc điện áp động, theo các phương án khác nhau. Được chỉ ra rằng các phần tử đó của FIG.5 có cùng các số tham chiếu (hoặc các tên gọi) với các phần tử của bất kỳ hình vẽ nào khác có thể hoạt động hoặc có chức năng theo phương thức bất kỳ tương tự với chức năng được mô tả, nhưng không bị giới hạn ở đó.

Theo một số phương án, thiết bị 2400 thể hiện thiết bị điện toán thích hợp, như máy tính bảng, điện thoại di động hoặc điện thoại thông minh, máy tính xách tay, màn hình, thiết bị internet kết nối vạn vật (IOT), máy chủ, thiết bị đeo vào

được, hộp giải mã tín hiệu truyền hình, đầu đọc điện tử kết nối không dây, hoặc tương tự. Cần hiểu rằng các thành phần nhất định được thể hiện tổng quát, và không phải tất cả các thành phần của thiết bị này được thể hiện trên thiết bị 2400.

Theo một ví dụ, thiết bị 2400 bao gồm SoC (System-on-Chip – hệ thống trên chip) 2401. Biên làm ví dụ của SOC 2401 được minh họa sử dụng các đường chấm trên FIG.5, với một số thành phần làm ví dụ được minh họa được bao gồm trong SOC 2401 – tuy nhiên, SOC 2401 có thể bao gồm bất kỳ các thành phần thích hợp nào của thiết bị 2400.

Theo một số phương án, thiết bị 2400 bao gồm bộ xử lý 2404. Bộ xử lý 2404 có thể bao gồm một hoặc nhiều thiết bị vật lý, như các bộ vi xử lý, các bộ xử lý ứng dụng, các bộ vi điều khiển, các thiết bị logic lập trình được, các lõi xử lý, hoặc các phương tiện xử lý khác. Các hoạt động xử lý được thực hiện bởi bộ xử lý 2404 bao gồm việc thực thi của nền tảng điều hành hoặc hệ điều hành trên đó các chức năng của các ứng dụng và/hoặc thiết bị được thực thi. Các hoạt động xử lý bao gồm các hoạt động liên quan đến I/O (input/output - đầu vào/đầu ra) với người sử dụng là người hoặc với các thiết bị khác, các hoạt động liên quan đến quản lý nguồn điện, các hoạt động liên quan đến việc kết nối thiết bị điện toán 2400 với thiết bị khác, và/hoặc tương tự. Các hoạt động xử lý cũng có thể bao gồm các hoạt động liên quan đến I/O audio và/hoặc I/O hiển thị.

Theo một số phương án, bộ xử lý 2404 bao gồm nhiều lõi xử lý (cũng được gọi là các lõi) 2408a, 2408b, 2408c. Mặc dù chỉ là ba lõi 2408a, 2408b, 2408c được minh họa trên FIG.5, bộ xử lý 2404 có thể bao gồm bất kỳ số lượng thích hợp nào khác của các lõi xử lý, ví dụ, hàng chục, hoặc thậm chí hàng trăm các lõi xử lý. Các lõi bộ xử lý 2408a, 2408b, 2408c có thể được triển khai trên một chip mạch tích hợp (IC). Hơn nữa, chip có thể bao gồm một hoặc nhiều các nhớ chia sẻ và/hoặc riêng tư, các bus hoặc các liên kết, các bộ điều khiển đồ họa và/hoặc bộ nhớ, hoặc các thành phần khác.

Theo một số phương án, bộ xử lý 2404 bao gồm các nhớ 2406. Theo một ví dụ, các đoạn của các nhớ 2406 có thể dành riêng cho các lõi riêng 2408 (ví dụ, đoạn thứ nhất của các nhớ 2406 dành riêng cho lõi 2408a, đoạn thứ hai của các nhớ 2406

dành riêng cho lõi 2408b, và v.v.). Theo một ví dụ, một hoặc nhiều đoạn của các nhớ 2406 có thể được chia sẻ trong số hai hoặc nhiều hơn hai lõi 2408. Các nhớ 2406 có thể được chia ở các mức độ khác nhau, ví dụ, các nhớ mức độ 1 (L1), các nhớ mức độ 2 (L2), các nhớ mức độ 3 (L3), v.v.

Theo một số phương án, lõi bộ xử lý 2404 có thể bao gồm đơn vị nạp cho các lệnh nạp (bao gồm các lệnh với các nhánh điều kiện) để chạy bởi lõi 2404. Các lệnh có thể được nạp từ các thiết bị lưu trữ bất kỳ như bộ nhớ 2430. Lõi bộ xử lý 2404 cũng có thể bao gồm đơn vị giải mã để giải mã lệnh nạp. Ví dụ, đơn vị giải mã có thể giải mã lệnh nạp thành các thao tác vi mô. Lõi bộ xử lý 2404 có thể bao gồm đơn vị lập lịch để thực hiện các hoạt động khác nhau được liên kết với việc lưu trữ các lệnh được giải mã. Ví dụ, đơn vị lập lịch có thể giữ dữ liệu từ đơn vị giải mã cho đến khi các lệnh sẵn sàng để gửi đi, ví dụ, cho đến khi tất cả các giá trị nguồn của các lệnh được giải mã trở nên khả dụng. Theo một phương án, đơn vị lập lịch có thể lập lịch và/hoặc phát hành (hoặc gửi đi) các lệnh được giải mã đến bộ thực thi để thực thi.

Bộ thực thi có thể chạy các lệnh được gửi đi sau khi chúng được giải mã (ví dụ, bởi đơn vị giải mã) và được gửi đi (ví dụ, bởi đơn vị lập lịch). Theo một phương án, bộ thực thi có thể bao gồm nhiều hơn một bộ thực thi (như bộ tính toán hình ảnh, bộ tính toán đồ họa, bộ tính toán đa năng, v.v.). Bộ thực thi cũng có thể thực hiện các thao tác thuật toán khác nhau như cộng, trừ, nhân, và/hoặc chia, và có thể bao gồm một hoặc nhiều đơn vị logic phép toán (arithmetic logic unit - ALU). Theo một phương án, bộ đồng xử lý (không được thể hiện) có thể thực hiện các thao tác thuật toán khác nhau liên kết với bộ thực thi.

Hơn nữa, bộ thực thi có thể chạy các lệnh lệch khỏi thứ tự. Do đó, lõi bộ xử lý 2404 có thể là lệch khỏi thứ tự lõi bộ xử lý theo một phương án. Lõi bộ xử lý 2404 cũng có thể bao gồm đơn vị rút lui. Đơn vị rút lui có thể rút các lệnh được thực thi sau khi chúng được gửi. Theo một phương án, sự rút lui của các lệnh được thực thi có thể dẫn đến trạng thái của bộ xử lý được rút lui khỏi việc thực thi của các lệnh, các thanh ghi vật lý được sử dụng bởi các lệnh được khử cấp phát, v.v. Lõi bộ xử lý 2404 cũng có thể bao gồm đơn vị bus để cho phép truyền thông giữa các thành phần của lõi bộ xử lý 2404 và các thành phần khác qua một hoặc nhiều bus.

Lỗi bộ xử lý 2404 cũng có thể bao gồm một hoặc nhiều thanh ghi để lưu trữ dữ liệu được truy cập bởi các bộ phận khác nhau của lõi 2404 (như các giá trị liên quan đến các ưu tiên ứng dụng được chỉ định và/hoặc kết hợp các trạng thái (các chế độ) hệ thống phụ.

Theo một số phương án, thiết bị 2400 bao gồm các hệ mạch kết nối 2431. Ví dụ, các hệ mạch kết nối 2431 bao gồm các thiết bị phần cứng (ví dụ, các đầu nối không dây và/hoặc có dây và phần cứng truyền thông) và/hoặc các thành phần phần mềm (ví dụ, các trình điều khiển, các chồng giao thức), ví dụ, để cho phép thiết bị 2400 để truyền thông với các thiết bị ngoại vi. Thiết bị 2400 có thể được tách biệt khỏi các thiết bị ngoại vi, như các thiết bị điện toán khác, các điểm truy cập không dây hoặc các trạm cơ sở, v.v.

Theo một ví dụ, các hệ mạch kết nối 2431 có thể bao gồm nhiều kiểu kết nối khác nhau. Để tổng quát hóa, các hệ mạch kết nối 2431 có thể bao gồm các hệ mạch kết nối chia ô, các hệ mạch kết nối không dây, v.v. Các hệ mạch kết nối chia ô của các hệ mạch kết nối 2431 thường đề cập đến kết nối mạng chia ô được cung cấp bởi các sóng mang không dây, như được cung cấp qua GSM (hệ thống truyền thông di động toàn cầu) hoặc các biến thể hoặc các dạng phát sinh, CDMA (code division multiple access – đa truy cập chia mã) hoặc các biến thể hoặc các dạng phát sinh, TDM (time division multiplexing – ghép kênh chia thời gian) hoặc các biến thể hoặc các dạng phát sinh, các hệ thống viễn thông di động toàn cầu (UMTS) dự án đối tác thế hệ thứ 3 (3GPP) hoặc các biến thể hoặc các dạng phát sinh, hệ thống tiến hóa dài hạn (LTE) 3GPP hoặc các biến thể hoặc các dạng phát sinh, hệ thống LTE cải tiến (LTE-A) 3GPP hoặc các biến thể hoặc các dạng phát sinh, hệ thống không dây thế hệ thứ 5 (5G) hoặc các biến thể hoặc các dạng phát sinh, hệ thống mạng di động 5G hoặc các biến thể hoặc các dạng phát sinh, hệ thống vô tuyến mới (NR) 5G hoặc các biến thể hoặc các dạng phát sinh, hoặc các tiêu chuẩn dịch vụ chia ô khác. Các hệ mạch kết nối không dây (hoặc giao diện không dây) của các hệ mạch kết nối 2431 tham chiếu đến kết nối không dây không bị giới hạn chia ô, và có thể bao gồm các mạng diện cá nhân (như Bluetooth, trường gần, v.v.), các mạng cục bộ (như Wi-Fi), và/hoặc các mạng toàn cục (như WiMax), và/hoặc truyền thông không dây

khác. Theo một ví dụ, các hệ mạch kết nối 2431 có thể bao gồm giao diện mạng, như giao diện có dây hoặc không dây, ví dụ, để hệ thống theo phương án này có thể được hợp nhất vào trong thiết bị không dây, ví dụ, điện thoại di động hoặc thiết bị hỗ trợ kỹ thuật số cá nhân.

Theo một số phương án, thiết bị 2400 bao gồm hub điều khiển 2432, thể hiện các thiết bị phần cứng và/hoặc các thành phần phần mềm liên quan để tương tác với một hoặc nhiều thiết bị I/O. Ví dụ, bộ xử lý 2404 có thể truyền thông với một hoặc nhiều trong số bộ hiển thị 2422, một hoặc nhiều thiết bị ngoại vi 2424, các thiết bị lưu trữ 2428, một hoặc nhiều thiết bị ngoại vi khác 2429, v.v., qua hub điều khiển 2432. Hub điều khiển 2432 có thể là bộ chip, Hub điều khiển nền tảng (PCH), và/hoặc tương tự.

Ví dụ, hub điều khiển 2432 minh họa một hoặc nhiều điểm kết nối cho các thiết bị bổ sung để kết nối với thiết bị 2400, ví dụ, qua đó người dùng có thể tương tác với hệ thống. Ví dụ, các thiết bị (ví dụ, các thiết bị 2429) có thể được gắn với thiết bị 2400 bao gồm các thiết bị micro, loa hoặc các hệ thống âm thanh nổi, các thiết bị audio, các hệ thống video hoặc các thiết bị hiển thị khác, bàn phím hoặc các thiết bị phím, hoặc các thiết bị I/O khác để sử dụng với các ứng dụng cụ thể như các đầu đọc thẻ hoặc các thiết bị khác.

Như được đề cập ở trên, hub điều khiển 2432 có thể tương tác với các thiết bị audio, bộ hiển thị 2422, v.v. Ví dụ, đầu vào qua micro hoặc thiết bị audio khác có thể cung cấp đầu vào hoặc các lệnh cho một hoặc nhiều ứng dụng hoặc các chức năng của thiết bị 2400. Ngoài ra, đầu ra audio có thể được cung cấp thay vì, hoặc ngoài đầu ra hiển thị. Theo ví dụ khác, nếu bộ hiển thị 2422 bao gồm màn hình chạm, bộ hiển thị 2422 cũng đóng vai trò là thiết bị đầu vào, có thể ít nhất một phần được quản lý bởi hub điều khiển 2432. Cũng có thể các nút và các công tắc bổ sung trên thiết bị điện toán 2400 để cung cấp các chức năng I/O được quản lý bởi hub điều khiển 2432. Theo một phương án, hub điều khiển 2432 quản lý các thiết bị như các gia tốc kế, các camera, các bộ cảm biến ánh sáng hoặc các bộ cảm biến môi trường khác, hoặc phần cứng khác có thể được bao gồm trong thiết bị 2400. Đầu vào có thể là một phần của tương tác người dùng trực tiếp, cũng như cung cấp đầu

vào môi trường cho hệ thống để tác động đến các hoạt động của nó (như lọc nhiễu, điều chỉnh các bộ hiển thị để phát hiện độ sáng, áp dụng đèn flash cho camera, hoặc các tính năng khác).

Theo một số phương án, hub điều khiển 2432 có thể ghép nối với các thiết bị khác nhau sử dụng giao thức truyền thông thích hợp bất kỳ, ví dụ, PCIe (Peripheral Component Interconnect Express - chuẩn kết nối cho thành phần ngoại vi), USB (Universal Serial Bus – bus kết nối đa năng), Thunderbolt, giao diện đa phương tiện độ nét cao (High Definition Multimedia Interface - HDMI), Firewire, v.v.

Theo một số phương án, bộ hiển thị 2422 thể hiện phần cứng (ví dụ, các thiết bị hiển thị) và các thành phần phần mềm (ví dụ, các trình điều khiển) để cung cấp màn hình trực quan và/hoặc xúc giác cho người dùng để tương tác với thiết bị 2400. Bộ hiển thị 2422 có thể bao gồm giao diện hiển thị, màn hình hiển thị, và/hoặc thiết bị phần cứng được sử dụng để cung cấp hiển thị cho người dùng. Theo một số phương án, bộ hiển thị 2422 bao gồm thiết bị màn hình chạm (hoặc đệm chạm) để cung cấp cả đầu ra và đầu vào cho người dùng. Theo một ví dụ, bộ hiển thị 2422 có thể truyền thông trực tiếp với bộ xử lý 2404. Bộ hiển thị 2422 có thể là một hoặc nhiều trong số thiết bị hiển thị nội bộ, như trong thiết bị điện tử di động hoặc thiết bị máy tính xách tay hoặc thiết bị hiển thị ngoại vi được gắn qua giao diện hiển thị (ví dụ, DisplayPort, v.v.). Theo một phương án bộ hiển thị 2422 có thể là bộ hiển thị gắn được vào đầu (head mounted display - HMD) như thiết bị hiển thị âm thanh nổi để sử dụng trong các ứng dụng thực tế ảo (VR) hoặc các ứng dụng thực tế tăng cường (augmented reality - AR).

Theo một số phương án, và mặc dù không được minh họa trên hình vẽ, ngoài (hoặc thay cho) bộ xử lý 2404 ra, thiết bị 2400 có thể gồm đơn vị xử lý đồ họa (Graphics Processing Unit - GPU) gồm một hoặc nhiều lõi xử lý đồ họa, có thể điều khiển một hoặc nhiều khía cạnh hiển thị các nội dung trên bộ hiển thị 2422.

Hub điều khiển 2432 (hoặc hub bộ điều khiển nền tảng) có thể bao gồm các giao diện phần cứng và các đầu nối, cũng như các thành phần phần mềm (ví dụ, các trình điều khiển, các chồng giao thức) để tạo ra các kết nối ngoại vi, ví dụ, đến các thiết bị ngoại vi 2424.

Cần được hiểu rằng thiết bị 2400 có thể là cả thiết bị ngoại vi đến các thiết bị điện toán khác, cũng như có các thiết bị ngoại vi được kết nối với nó. Thiết bị 2400 có thể có đầu nối “lắp ghép” để nối với các thiết bị điện toán khác cho các mục đích như quản lý (ví dụ, tải xuống và/hoặc tải lên, thay đổi, đồng bộ hóa) nội dung trên thiết bị 2400. Ngoài ra, đầu nối lắp ghép có thể cho phép thiết bị 2400 để nối với các thiết bị ngoại vi nhất định để cho phép thiết bị điện toán 2400 điều khiển đầu ra nội dung, ví dụ, cho các hệ thống nghe nhìn hoặc các hệ thống khác.

Ngoài đầu nối lắp ghép riêng hoặc phần cứng kết nối riêng khác, thiết bị 2400 có thể tạo các kết nối ngoại vi qua các đầu nối dựa trên tiêu chuẩn hoặc thông thường. Các kiểu thông thường có thể bao gồm đầu nối bus nối tiếp đa năng (Universal Serial Bus - USB) (có thể bao gồm số lượng bất kỳ các giao diện phần cứng khác nhau), DisplayPort bao gồm MiniDisplayPort (MDP), giao diện đa phương tiện độ nét cao (HDMI), Firewire, hoặc các kiểu khác.

Theo một số phương án, các hệ mạch kết nối 2431 có thể được ghép nối với hub điều khiển 2432, ví dụ, ngoài ra, hoặc thay vào đó, được ghép nối trực tiếp với bộ xử lý 2404. Theo một số phương án, bộ hiển thị 2422 có thể được ghép nối với hub điều khiển 2432, ví dụ, ngoài ra, hoặc thay vào đó, được ghép nối trực tiếp với bộ xử lý 2404.

Theo một số phương án, thiết bị 2400 bao gồm bộ nhớ 2430 được ghép nối với bộ xử lý 2404 qua giao diện bộ nhớ 2434. Bộ nhớ 2430 bao gồm các thiết bị nhớ để lưu trữ thông tin trong thiết bị 2400.

Theo một số phương án, bộ nhớ 2430 bao gồm thiết bị để duy trì định thời ổn định như được mô tả với tham chiếu đến các phương án khác nhau. Bộ nhớ có thể bao gồm các thiết bị nhớ không khả biến (trạng thái không thay đổi nếu công suất cho thiết bị nhớ bị gián đoạn) và/hoặc khả biến (trạng thái không xác định nếu công suất cho thiết bị nhớ bị gián đoạn). Thiết bị nhớ 2430 có thể là thiết bị nhớ truy cập ngẫu nhiên động (DRAM), thiết bị nhớ truy cập ngẫu nhiên tĩnh (SRAM), thiết bị nhớ chớp, thiết bị nhớ chuyển pha, hoặc một số thiết bị nhớ khác có hiệu năng thích hợp để dùng làm bộ nhớ xử lý. Theo một phương án, bộ nhớ 2430 có thể vận hành dưới dạng bộ nhớ hệ thống cho thiết bị 2400, để lưu trữ dữ liệu và các lệnh để sử dụng khi một hoặc nhiều bộ xử lý 2404 thực thi ứng dụng hoặc quy trình. Bộ nhớ

2430 có thể lưu trữ dữ liệu ứng dụng, dữ liệu người dùng, âm nhạc, ảnh, tài liệu, hoặc dữ liệu khác, cũng như dữ liệu hệ thống (liệu dài hạn hay tạm thời) liên quan đến việc thực thi các ứng dụng và các chức năng của thiết bị 2400.

Các phần tử theo các phương án khác nhau và các ví dụ cũng được đề xuất là vật ghi đọc được bằng máy (ví dụ, bộ nhớ 2430) để lưu trữ các lệnh chạy được bằng máy tính (ví dụ, các lệnh để thực thi các quy trình bất kỳ khác được đề cập trong bản mô tả này). Vật ghi đọc được bằng máy (ví dụ, bộ nhớ 2430) có thể bao gồm, nhưng không bị giới hạn với, bộ nhớ chớp, các đĩa quang học, CD-ROM, DVD ROM, RAM, EPROM, EEPROM, các thẻ từ hoặc quang học, bộ nhớ đổi pha (PCM), hoặc các kiểu khác của các vật ghi đọc được bằng máy thích hợp để lưu trữ điện tử hoặc các lệnh chạy được bằng máy tính. Ví dụ, các phương án theo sáng chế có thể được tải xuống dưới dạng chương trình máy tính (ví dụ, BIOS) có thể được chuyển từ máy tính từ xa (ví dụ, máy chủ) đến máy tính yêu cầu (ví dụ, máy khách) theo cách thức của các tín hiệu dữ liệu qua liên kết truyền thông (ví dụ, liên kết môđem hoặc mạng).

Theo một số phương án, thiết bị 2400 bao gồm các hệ mạch đo nhiệt độ 2440, ví dụ, để đo nhiệt độ của các bộ phận khác nhau của thiết bị 2400. Theo một ví dụ, các hệ mạch đo nhiệt độ 2440 có thể được nhúng, hoặc được ghép nối hoặc được gắn vào các bộ phận khác nhau, nhiệt độ của chúng được đo và được giám sát. Ví dụ, các hệ mạch đo nhiệt độ 2440 có thể đo nhiệt độ của (hoặc ở trong) một hoặc nhiều trong số các lõi 2408a, 2408b, 2408c, bộ điều chỉnh điện áp 2414, bộ nhớ 2430, bảng chính của SOC 2401, và/hoặc thành phần thích hợp bất kỳ của thiết bị 2400.

Theo một số phương án, thiết bị 2400 bao gồm các hệ mạch đo công suất 2442, ví dụ, để đo công suất được tiêu thụ bởi một hoặc nhiều thành phần của thiết bị 2400. Theo một ví dụ, ngoài ra, hoặc thay cho việc đo công suất, các hệ mạch đo công suất 2442 có thể đo điện áp và/hoặc dòng điện. Theo một ví dụ, các hệ mạch đo công suất 2442 có thể được nhúng, hoặc được ghép nối hoặc được gắn vào các bộ phận khác nhau, mà sự tiêu thụ của công suất, điện áp, và/hoặc dòng điện của nó được đo và được giám sát. Ví dụ, các hệ mạch đo công suất 2442 có thể đo công

suất, dòng điện và/hoặc điện áp được cấp bởi một hoặc nhiều bộ điều chỉnh điện áp 2414, công suất được cấp cho SOC 2401, công suất được cấp cho thiết bị 2400, công suất được tiêu thụ bởi bộ xử lý 2404 (hoặc thành phần khác bất kỳ) của thiết bị 2400, v.v.

Theo một số phương án, thiết bị 2400 bao gồm một hoặc nhiều hệ mạch điều chỉnh điện áp, thường được gọi là bộ điều chỉnh điện áp (VR) 2414. VR 2414 tạo ra các tín hiệu tại các mức điện áp thích hợp, có thể được cấp để vận hành các thành phần thích hợp của thiết bị 2400. Theo một ví dụ, VR 2414 được minh họa là cấp các tín hiệu cho bộ xử lý 2404 của thiết bị 2400. Theo một số phương án, VR 2414 thu một hoặc nhiều tín hiệu nhận dạng điện áp (VID), và tạo ra tín hiệu điện áp ở mức độ tích hợp, dựa trên các tín hiệu VID. Các kiểu khác nhau của các VR có thể được sử dụng cho VR 2414. Ví dụ, VR 2414 có thể bao gồm VR “giảm” (buck), VR “tăng” (boost), kết hợp của các VR giảm (buck) và VR tăng (boost), các bộ điều chỉnh độ sụt thấp (low dropout - LDO), các bộ điều chỉnh DC-DC chuyển mạch, bộ điều chỉnh DC-DC dựa vào bộ điều khiển bất biến theo thời gian, v.v. VR giảm thường được sử dụng trong các ứng dụng cấp công suất trong đó điện áp đầu vào cần được biến đổi sang điện áp đầu ra với tỷ lệ nhỏ hơn phần tử đơn vị. VR tăng thường được sử dụng trong các ứng dụng cấp công suất trong đó điện áp đầu vào cần được biến đổi thành điện áp đầu ra với tỷ lệ lớn hơn phần tử đơn vị. Theo một số phương án, mỗi lõi bộ xử lý có VR của chính nó, được điều khiển bởi PCU 2410a/b và/hoặc PMIC 2412. Theo một số phương án, mỗi lõi có mạng của các LDO được phân tán để cung cấp sự điều khiển hiệu quả để quản lý nguồn điện. Các LDO có thể là số hóa, tương tự, hoặc kết hợp của các LDO số hóa hoặc tương tự. Theo một số phương án, VR 2414 bao gồm thiết bị theo dõi dòng điện để đo dòng điện qua (các) ray cấp điện.

Theo một số phương án, thiết bị 2400 bao gồm một hoặc nhiều mạch tạo sinh định thời, thường được gọi là bộ tạo định thời 2416. Bộ tạo định thời 2416 tạo ra các tín hiệu định thời ở các mức tần số thích hợp, có thể được cấp cho các thành phần thích hợp bất kỳ của thiết bị 2400. Theo một ví dụ, bộ tạo định thời 2416 được minh họa là cấp các tín hiệu định thời cho bộ xử lý 2404 của thiết bị 2400. Theo

một số phương án, bộ tạo định thời 2416 thu một hoặc nhiều tín hiệu nhận dạng tần số (FID), và tạo ra các tín hiệu định thời ở tần số thích hợp, dựa trên các tín hiệu FID.

Theo một số phương án, thiết bị 2400 bao gồm pin 2418 cấp điện cho các bộ phận khác nhau của thiết bị 2400. Pin 2418 được minh họa là cấp điện cho bộ xử lý 2404 chỉ là một ví dụ chỉ là một ví dụ. Mặc dù không được minh họa trên các hình vẽ, thiết bị 2400 có thể bao gồm hệ mạch nạp điện, ví dụ, để nạp điện lại cho pin, dựa trên nguồn cấp dòng điện xoay chiều (AC) thu được từ bộ điều hợp AC.

Theo một số phương án, thiết bị 2400 bao gồm đơn vị điều khiển nguồn điện (PCU) 2410 (cũng được gọi là bộ quản lý nguồn điện (PMU), bộ điều khiển công suất, v.v.). Theo một ví dụ, một số đoạn của PCU 2410 có thể được triển khai bởi một hoặc nhiều lõi xử lý 2408, và các đoạn này của PCU 2410 được minh họa bằng ký hiệu sử dụng hộp chấm và PCU dán nhãn 2410a. Theo một ví dụ, một số đoạn khác của PCU 2410 có thể được lắp đặt bên ngoài các lõi xử lý 2408, và các đoạn này của PCU 2410 được minh họa bằng ký hiệu sử dụng hộp chấm và được ký hiệu là PCU 2410b. PCU 2410 có thể thực thi các hoạt động quản lý nguồn điện khác nhau cho thiết bị 2400. PCU 2410 có thể bao gồm các giao diện phần cứng, các mạch phần cứng, các đầu nối, các thanh ghi, v.v., cũng như các thành phần phần mềm (ví dụ, các trình điều khiển, các chồng giao thức), để thực thi các hoạt động quản lý nguồn điện khác nhau cho thiết bị 2400. Theo một số phương án, PCU 2410 quản lý chế độ công suất thấp nhanh bằng cách điều chỉnh điện dung, tần số, và/hoặc điện áp động.

Theo một số phương án, thiết bị 2400 bao gồm mạch tích hợp quản lý nguồn điện (PMIC) 2412, ví dụ, để thực thi các hoạt động quản lý nguồn điện khác nhau cho thiết bị 2400. Theo một số phương án, PMIC 2412 là các IC quản lý nguồn điện cấu hình được (RPMIC) và/hoặc IMVP (Định vị điện áp di động Intel®). Theo một ví dụ, PMIC ở trong chip IC chip tách biệt khỏi bộ xử lý 2404. PMIC này có thể thực thi các hoạt động quản lý nguồn điện khác nhau cho thiết bị 2400. PMIC 2412 có thể bao gồm các giao diện phần cứng, các mạch phần cứng, các đầu nối, các thanh ghi, v.v., cũng như các thành phần phần mềm (ví dụ, các trình điều khiển, các

chồng giao thức), để thực thi các hoạt động quản lý nguồn điện khác nhau for thiết bị 2400.

Theo một ví dụ, thiết bị 2400 bao gồm một hoặc cả hai PCU 2410 hoặc PMIC 2412. Theo một ví dụ, bất kỳ một trong số PCU 2410 hoặc PMIC 2412 có thể không có trong thiết bị 2400, và do đó, các thành phần này được minh họa sử dụng các đường chấm.

Các hoạt động quản lý nguồn điện khác nhau của thiết bị 2400 có thể được thực hiện bởi PCU 2410, bởi PMIC 2412, hoặc bằng kết hợp của PCU 2410 và PMIC 2412. Ví dụ, PCU 2410 và/hoặc PMIC 2412 có thể chọn trạng thái công suất (ví dụ, trạng thái P) cho các bộ phận khác nhau của thiết bị 2400. Ví dụ, PCU 2410 và/hoặc PMIC 2412 có thể chọn trạng thái công suất (ví dụ, phù hợp với đặc tả ACPI (Advanced Configuration và Power Interface – giao diện nguồn điện và cấu hình cải tiến)) cho các bộ phận khác nhau của thiết bị 2400. PCU 2410 và/hoặc PMIC 2412 có thể giúp cho các bộ phận khác nhau của thiết bị 2400 chuyển tiếp đến trạng thái ngủ, đến trạng thái hoạt động, đến trạng thái C thích hợp (ví dụ, trạng thái C0, hoặc trạng thái C thích hợp khác, phù hợp với đặc tả ACPI), v.v. chỉ là một ví dụ. Theo một ví dụ, PCU 2410 và/hoặc PMIC 2412 có thể điều khiển đầu ra điện áp bởi VR 2414 và/hoặc tần số của đầu ra tín hiệu định thời bởi bộ tạo định thời, ví dụ, bằng cách kết xuất lần lượt tín hiệu VID và/hoặc tín hiệu FID. Theo một ví dụ, PCU 2410 và/hoặc PMIC 2412 có thể điều khiển việc sử dụng công suất của pin, nạp điện pin 2418, và các đặc tính liên quan đến vận hành tiết kiệm điện.

Theo các phương án khác nhau, chân cảm chuyên dụng LPMpin của SoC 2401 được sử dụng để chỉ báo liệu mức công suất (ví dụ, điện tích, điện áp, và/hoặc dòng điện) của pin 2418 giảm xuống dưới ngưỡng hay không. Ngưỡng này có thể được xác định trước hoặc lập trình được. Pin 2418 được sử dụng để cung cấp công suất cho bộ xử lý và/hoặc SoC 2401. Khi xác định rằng mức công suất của pin 2418 giảm xuống dưới ngưỡng, PCU 2410a hoặc 2410b bỏ qua quy trình thông thường đi vào chế độ hiệu năng hoặc công suất thấp, và điều chỉnh trực tiếp điện áp và/hoặc tần số hoạt động của bộ xử lý 2402 hoặc SoC 2401. Điều này cho phép bộ xử lý 2402 hoặc SoC 2401 để tiếp tục để vận hành ở công suất pin thấp. Sự chuyển tiếp

nhANH (ví dụ, xấp xỉ 10 μ S) từ trạng thái hoạt động (ví dụ, trạng thái C0) sang chế độ hiệu năng và công suất thấp, phù hợp với mức độ logic của điện áp trên chân cắm chuyên dụng LPMpin, làm giảm các yêu cầu thiết kế tụ khử gáy, và giúp cho bộ xử lý 2402 hoặc SoC 2401 tương thích với các thiết đặt điều khiển công suất bộ nguồn cao hơn (ví dụ, PL4).

Bộ tạo định thời 2416 có thể bao gồm vòng khóa pha (PLL), vòng khóa tần số (FLL), hoặc nguồn định thời thích hợp bất kỳ. Theo một số phương án, mỗi lõi bộ xử lý 2404 có nguồn định thời của chính nó. Như vậy, mỗi lõi có thể vận hành tại tần số độc lập với tần số của việc vận hành của lõi khác. Theo một số phương án, PCU 2410 và/hoặc PMIC 2412 thực hiện phân mức hoặc điều chỉnh tần số động hoặc thích ứng. Ví dụ, tần số định thời của lõi bộ xử lý có thể tăng lên nếu lõi không vận hành ở ngưỡng hoặc giới hạn tiêu thụ công suất tối đa của nó. Theo một số phương án, PCU 2410 và/hoặc PMIC 2412 xác định điều kiện hoạt động của mỗi lõi bộ xử lý, và điều chỉnh cơ hội tần số và/hoặc điện áp cấp nguồn của lõi đó mà không có nguồn định thời lõi (ví dụ, PLL của lõi đó) mất khóa khi PCU 2410 và/hoặc PMIC 2412 xác định rằng lõi đang vận hành dưới mức hiệu năng đích. Ví dụ, nếu lõi đang rút dòng điện từ ray cấp điện nhỏ hơn tổng dòng điện được cấp phát cho lõi đó hoặc bộ xử lý 2404, thì PCU 2410 và/hoặc PMIC 2412 có thể tăng tạm thời sự rút công suất của lõi đó hoặc bộ xử lý 2404 (ví dụ, bằng cách làm tăng tần số định thời và/hoặc mức điện áp cấp nguồn) để lõi hoặc bộ xử lý 2404 có thể thực hiện ở mức hiệu năng cao hơn. Như vậy, điện áp và/hoặc tần số có thể tăng lên tạm thời đối với bộ xử lý 2404 mà không tổn hại đến độ bền của sản phẩm.

Theo một ví dụ, PCU 2410 và/hoặc PMIC 2412 có thể thực hiện các hoạt động quản lý nguồn điện, ví dụ, dựa ít nhất một phần vào việc nhận các phép đo từ các hệ mạch đo công suất 2442, các hệ mạch đo nhiệt độ 2440, mức nạp điện của pin 2418, và/hoặc bất kỳ thông tin thích hợp nào khác có thể được sử dụng để quản lý nguồn điện. Vì vậy, PMIC 2412 được gáy nối truyền thông với một hoặc nhiều bộ cảm biến để nhận biết/phát hiện cho các giá trị/các biến thể khác nhau trong một hoặc nhiều hệ số có tác động lên đặc tính công suất/nhiệt của hệ thống/nền tảng. Các ví dụ về một hoặc nhiều yếu tố bao gồm dòng điện, độ sụt điện áp, nhiệt độ, tần

số hoạt động, điện áp hoạt động, tiêu thụ công suất, hoạt động truyền thông liên lỗi, v.v. Một hoặc nhiều trong số các bộ cảm biến này có thể được bố trí với sự lân cận vật lý (và/hoặc tiếp xúc/ghép nối nhiệt) với một hoặc nhiều thành phần hoặc logic/các khối IP của hệ thống điện toán. Ngoài ra, (các) bộ cảm biến có thể được ghép nối trực tiếp với PCU 2410 và/hoặc PMIC 2412 theo ít nhất một phương án để cho phép PCU 2410 và/hoặc PMIC 2412 để quản lý năng lượng của lỗi bộ xử lý ít nhất một phần dựa trên (các) giá trị được phát hiện bởi một hoặc nhiều trong số các bộ cảm biến.

Cũng được minh họa là chồng phần mềm làm ví dụ của thiết bị 2400 (mặc dù không phải tất cả các phần tử của chồng phần mềm được minh họa). Các bộ xử lý 2404 có thể chạy các chương trình ứng dụng 2450, hệ điều hành 2452, một hoặc nhiều chương trình ứng dụng dành riêng cho việc quản lý nguồn điện (PM) (ví dụ, được gọi chung là các ứng dụng PM 2458), và/hoặc tương tự chỉ là một ví dụ. Các ứng dụng PM 2458 cũng có thể được chạy bởi PCU 2410 và/hoặc PMIC 2412. OS 2452 cũng có thể bao gồm một hoặc nhiều ứng dụng PM 2456a, 2456b, 2456c. OS 2452 cũng có thể bao gồm các trình điều khiển khác nhau 2454a, 2454b, 2454c, v.v., một vài trong số đó có thể dành riêng cho các mục đích quản lý nguồn điện. Theo một số phương án, thiết bị 2400 có thể còn bao gồm hệ thống đầu vào/đầu ra cơ bản (BIOS) 2420. BIOS 2420 có thể truyền thông với OS 2452 (ví dụ, qua một hoặc nhiều trình điều khiển 2454), truyền thông với các bộ xử lý 2404, v.v.

Ví dụ, một hoặc nhiều trong số các ứng dụng PM 2458, 2456, các trình điều khiển 2454, BIOS 2420, v.v. có thể được sử dụng để thực thi các tác vụ dành riêng cho quản lý nguồn điện, ví dụ, để điều khiển điện áp và/hoặc tần số của các bộ phận khác nhau của thiết bị 2400, để điều khiển trạng thái đánh thức, trạng thái ngủ, và/hoặc bất kỳ trạng thái công suất thích hợp nào khác của các bộ phận khác nhau của thiết bị 2400, điều khiển việc sử dụng công suất pin, việc nạp điện của pin 2418, các dấu hiệu liên quan đến vận hành tiết kiệm điện, v.v.

Tham chiếu trong bản mô tả với "một (an) phương án", "một (one) phương án", "một số phương án", hoặc "các phương án khác" có nghĩa là dấu hiệu, cấu trúc, hoặc đặc tính cụ thể được mô tả kết hợp với các phương án được bao gồm trong ít nhất một số phương án, nhưng không nhất thiết là tất cả các phương án. Các hình

thức khác nhau của một (an) phương án", "một (one) phương án", hoặc "một số phương án", không nhất thiết tất cả đều đề cập đến các phương án giống nhau. Nếu bản mô tả nêu thành phần, dấu hiệu, cấu trúc, hoặc đặc tính có thể được bao gồm, thành phần, dấu hiệu, cấu trúc, hoặc đặc tính cụ thể đó không được yêu cầu là được bao gồm. Nếu bản mô tả hoặc yêu cầu bảo hộ tham chiếu đến phần tử "một" (a hoặc "an") không có nghĩa là chỉ có một trong số các phần tử. Nếu bản mô tả hoặc các yêu cầu bảo hộ đề cập đến phần tử "bổ sung", để không loại trừ nhiều hơn một trong số phần tử bổ sung.

Hơn nữa, các dấu hiệu, các cấu trúc, các chức năng, hoặc các đặc tính cụ thể có thể được kết hợp trong bất kỳ phương thức thích hợp nào theo một hoặc nhiều phương án. Ví dụ, phương án thứ nhất có thể được kết hợp với phương án thứ hai ở bất kỳ chỗ nào mà các dấu hiệu, các cấu trúc, các chức năng, hoặc các đặc tính cụ thể này kết hợp với hai phương án không loại trừ lẫn nhau.

Trong khi sáng chế được mô tả kết hợp với các phương án cụ thể của sáng chế, nhiều thay thế, sửa đổi và biến thể của các phương án này sẽ là hiển nhiên với người có hiểu biết trung bình trong lĩnh vực kỹ thuật này để làm sáng tỏ phần mô tả nêu trên. Các phương án theo sáng chế được dự tính bao gồm tất cả các thay thế, sửa đổi, và biến thể này nằm trong phạm vi rộng của các yêu cầu bảo hộ kèm theo.

Ngoài ra, các kết nối nguồn/đất đã biết với các chip mạch tích hợp (integrated circuit - IC) và các thành phần khác có thể hoặc có thể không được thể hiện trong các hình vẽ được thể hiện, để làm đơn giản hóa minh họa và nội dung đề cập, và để không làm sáng chế trở nên khó hiểu. Hơn nữa, các thiết bị có thể được thể hiện trong dạng sơ đồ khối để tránh làm sáng chế trở nên khó hiểu, và cũng xét đến thực tế rằng các chi tiết cụ thể đối với việc thực thi của các bố trí dạng sơ đồ khối phụ thuộc nhiều vào nền tảng trong đó sáng chế được thực thi (tức là, các chi tiết cụ thể này sẽ nằm trong tầm hiểu biết của người có hiểu biết trung bình trong lĩnh vực kỹ thuật này). Trong đó các chi tiết cụ thể (ví dụ, các mạch) được nêu để mô tả các phương án làm ví dụ theo sáng chế mà người có hiểu biết trung bình trong lĩnh vực kỹ thuật này hiểu được rằng sáng chế có thể được thực thi mà không cần, hoặc biến thể của các chi tiết cụ thể này. Do đó phần mô tả này được xem là minh họa thay vì giới hạn.

Các phương án khác nhau được mô tả ở đây được minh họa là các ví dụ. Các dấu hiệu của các ví dụ này có thể được kết hợp với nhau theo cách thích hợp bất kỳ. Các ví dụ này bao gồm:

Ví dụ 1: Bộ xử lý bao gồm: chân cắm để nhận chỉ báo về nạp điện cho pin so với ngưỡng; một hoặc nhiều lỗi bộ xử lý; và đơn vị điều khiển nguồn điện để xử lý chỉ báo từ chân cắm và xác định liệu có điều chỉnh nhanh một hoặc nhiều lỗi bộ xử lý hay không, trong đó để điều chỉnh nhanh một hoặc nhiều lỗi bộ xử lý, đơn vị điều khiển nguồn điện bỏ qua dòng phân mức điện áp và tần số động kế thừa và điều chỉnh trực tiếp một hoặc nhiều lỗi bộ xử lý.

Ví dụ 2: Bộ xử lý theo ví dụ 1 bao gồm thanh ghi để thiết đặt bit để cho phép hoặc vô hiệu hóa điều chỉnh nhanh.

Ví dụ 3: Bộ xử lý theo ví dụ 2, trong đó thanh ghi bao gồm một hoặc nhiều trường cho các mức độ điều chỉnh.

Ví dụ 4: Bộ xử lý theo ví dụ 3 bao gồm bảng tra cứu để lưu trữ các mức độ điều chỉnh.

Ví dụ 5: Bộ xử lý theo ví dụ 2, trong đó bit cho thanh ghi được thiết đặt tại thời điểm thiết đặt lại.

Ví dụ 6: Bộ xử lý theo ví dụ 1, trong đó ngưỡng lập trình được.

Ví dụ 7: Bộ xử lý theo ví dụ 1, trong đó để điều chỉnh nhanh một hoặc nhiều lỗi bao gồm tần số, điện áp, và/hoặc điện dung thấp hơn của một hoặc nhiều lỗi.

Ví dụ 8: Bộ xử lý theo ví dụ 1, trong đó đơn vị điều khiển nguồn điện để hoãn sự điều chỉnh nhanh nếu bộ xử lý ở trạng thái công suất C6.

Ví dụ 9: Thiết bị bao gồm: chân cắm để nhận chỉ báo về nạp điện cho pin so với ngưỡng; một hoặc nhiều lỗi bộ xử lý; và đơn vị điều khiển nguồn điện để xử lý chỉ báo từ chân cắm và xác định liệu có điều chỉnh nhanh một hoặc nhiều lỗi bộ xử lý hay không, trong đó đơn vị điều khiển nguồn điện để hoãn sự điều chỉnh nhanh nếu bất kỳ trong số một hoặc nhiều lỗi bộ xử lý ở trạng thái công suất C6.

Ví dụ 10: Thiết bị theo ví dụ 9, trong đó để điều chỉnh nhanh một hoặc nhiều lỗi bộ xử lý, đơn vị điều khiển nguồn điện bỏ qua dòng phân mức điện áp và tần số động kế thừa và điều chỉnh nhanh một hoặc nhiều lỗi.

Ví dụ 11: Thiết bị theo ví dụ 9 bao gồm thanh ghi để thiết đặt bit để cho phép hoặc vô hiệu hóa sự điều chỉnh nhanh.

Ví dụ 12: Thiết bị theo ví dụ 11, trong đó thanh ghi bao gồm một hoặc nhiều trường cho các mức độ điều chỉnh.

Ví dụ 13: Thiết bị theo ví dụ 14 bao gồm bảng tra cứu để lưu trữ các mức độ điều chỉnh.

Ví dụ 14: Thiết bị theo ví dụ 12, trong đó bit cho thanh ghi được thiết đặt tại thời điểm thiết đặt lại.

Ví dụ 15: Thiết bị theo ví dụ 9, trong đó ngưỡng lập trình được.

Ví dụ 16: Thiết bị theo ví dụ 9, trong đó để điều chỉnh nhanh một hoặc nhiều lõi bao gồm tần số, điện áp, và/hoặc điện dung thấp hơn của một hoặc nhiều lõi.

Ví dụ 17: Hệ thống bao gồm: bộ nhớ; bộ xử lý được ghép nối với bộ nhớ; pin để cấp điện cho bộ xử lý; và nhiên liệu kế để giám sát mức nạp điện của pin với tham chiếu đến ngưỡng, trong đó đầu ra của nhiên liệu kế được cung cấp cho chân cắm của bộ xử lý, trong đó bộ xử lý bao gồm: một hoặc nhiều lõi bộ xử lý; và đơn vị điều khiển nguồn điện để xử lý chỉ báo từ chân cắm và xác định liệu có điều chỉnh nhanh một hoặc nhiều lõi dựa trên mức độ logic của chân cắm hay không, trong đó để điều chỉnh nhanh một hoặc nhiều lõi bộ xử lý, đơn vị điều khiển nguồn điện bỏ qua dòng phân mức điện áp và tần số động kế thừa và điều chỉnh nhanh một hoặc nhiều trong số lõi bộ xử lý.

Ví dụ 18: Hệ thống theo ví dụ 17, trong đó bộ xử lý bao gồm thanh ghi để thiết đặt bit để cho phép hoặc vô hiệu hóa sự điều chỉnh nhanh, trong đó thanh ghi bao gồm trường cho các mức độ điều chỉnh.

Ví dụ 19: Hệ thống theo ví dụ 17, trong đó bộ xử lý bao gồm bảng tra cứu để lưu trữ các mức độ điều chỉnh.

Ví dụ 20: Hệ thống theo ví dụ 17, trong đó đơn vị điều khiển nguồn điện để hoãn sự điều chỉnh nhanh nếu bộ xử lý ở trạng thái công suất C6.

Tóm tắt được đưa ra để cho phép người đọc xác định bản chất của phần bộc lộ kỹ thuật. Tóm tắt được nêu ra để hiểu sáng chế sẽ không được sử dụng để làm giới hạn phạm vi hoặc ý nghĩa của các yêu cầu bảo hộ. Nhờ đó, các yêu cầu bảo hộ

sau đây được đưa vào trong mô tả chi tiết, với mỗi điểm yêu cầu bảo hộ sẽ được nêu như một phương án riêng biệt.

YÊU CẦU BẢO HỘ

1. Bộ xử lý bao gồm:

chân cắm để nhận chỉ báo về nạp điện cho pin so với ngưỡng;

một hoặc nhiều lõi bộ xử lý; và

đơn vị điều khiển nguồn điện để xử lý chỉ báo từ chân cắm và xác định liệu có điều chỉnh nhanh một hoặc nhiều lõi bộ xử lý hay không, trong đó để điều chỉnh nhanh một hoặc nhiều lõi bộ xử lý, đơn vị điều khiển nguồn điện bỏ qua dòng phân mức điện áp và tần số động kế thừa và điều chỉnh trực tiếp một hoặc nhiều lõi bộ xử lý, trong đó đơn vị điều khiển nguồn điện để hoãn sự điều chỉnh nhanh nếu bộ xử lý ở trạng thái công suất thứ nhất.

2. Bộ xử lý theo điểm 1, bộ xử lý này còn bao gồm thanh ghi để thiết đặt bit để cho phép hoặc vô hiệu hóa việc điều chỉnh nhanh.

3. Bộ xử lý theo điểm 2, trong đó thanh ghi bao gồm một hoặc nhiều trường cho các mức độ điều chỉnh.

4. Bộ xử lý theo điểm 3, bộ xử lý này còn bao gồm bảng tra cứu để lưu trữ các mức độ điều chỉnh.

5. Bộ xử lý theo điểm 2, trong đó bit cho thanh ghi được thiết đặt tại thời điểm thiết đặt lại.

6. Bộ xử lý theo điểm 1, trong đó ngưỡng có thể lập trình được.

7. Bộ xử lý theo điểm 1, trong đó để điều chỉnh nhanh một hoặc nhiều lõi bao gồm tần số, điện áp, và/hoặc điện dung thấp hơn của một hoặc nhiều lõi.

8. Bộ xử lý theo điểm 1, trong đó trạng thái công suất thứ nhất là trạng thái công suất C6.

9. Thiết bị bao gồm:

chân cắm để nhận chỉ báo về nạp điện cho pin so với ngưỡng;

một hoặc nhiều lõi bộ xử lý; và

đơn vị điều khiển nguồn điện để xử lý chỉ báo từ chân cắm và xác định liệu có điều chỉnh nhanh một hoặc nhiều lõi bộ xử lý hay không, trong đó đơn vị điều

khuyến nguồn điện để hoãn sự điều chỉnh nhanh nếu lỗi bộ xử lý bất kỳ trong số một hoặc nhiều lỗi bộ xử lý ở trạng thái công suất C6.

10. Thiết bị theo điểm 9, trong đó để điều chỉnh nhanh một hoặc nhiều lỗi bộ xử lý, đơn vị điều khiển nguồn điện bỏ qua dòng phân mức điện áp và tần số động kế thừa và điều chỉnh trực tiếp một hoặc nhiều lỗi.

11. Thiết bị theo điểm 9, thiết bị này còn bao gồm thanh ghi để thiết đặt bit để cho phép hoặc vô hiệu hóa việc điều chỉnh nhanh.

12. Thiết bị theo điểm 11, trong đó thanh ghi bao gồm một hoặc nhiều trường cho các mức độ điều chỉnh.

13. Thiết bị theo điểm 12, thiết bị này còn bao gồm bảng tra cứu để lưu trữ các mức độ điều chỉnh.

14. Thiết bị theo điểm 12, trong đó bit dùng cho thanh ghi được thiết đặt tại thời điểm thiết đặt lại.

15. Thiết bị theo điểm 9, trong đó ngưỡng có thể lập trình được.

16. Thiết bị theo điểm 9, trong đó để điều chỉnh nhanh một hoặc nhiều lỗi bao gồm tần số, điện áp, và/hoặc điện dung thấp hơn của một hoặc nhiều lỗi.

17. Hệ thống bao gồm:

bộ nhớ;

bộ xử lý được nối với bộ nhớ;

pin để cấp điện cho bộ xử lý; và

nhiên liệu để giám sát mức nạp điện của pin với tham chiếu đến ngưỡng, trong đó đầu ra của nhiên liệu để được cấp cho chân cắm của bộ xử lý, trong đó bộ xử lý này bao gồm:

một hoặc nhiều lỗi bộ xử lý; và

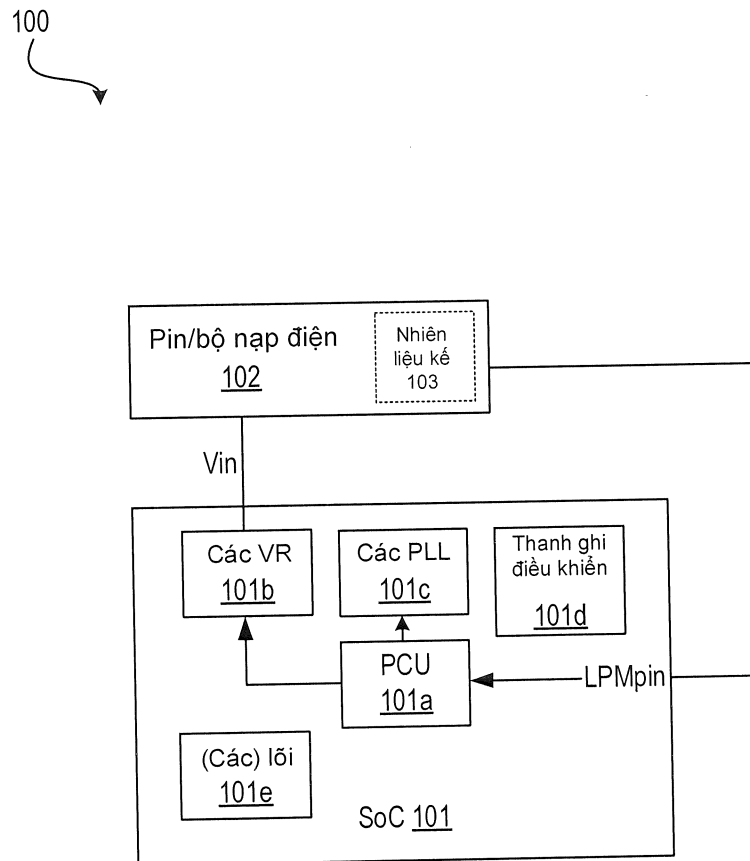
đơn vị điều khiển nguồn điện để xử lý chỉ báo từ chân cắm và xác định liệu có điều chỉnh nhanh một hoặc nhiều lỗi dựa trên mức độ logic của chân cắm hay không, trong đó để điều chỉnh nhanh một hoặc nhiều lỗi bộ xử lý, đơn vị điều khiển nguồn điện bỏ qua dòng phân mức điện áp và tần số động kế thừa và điều chỉnh trực

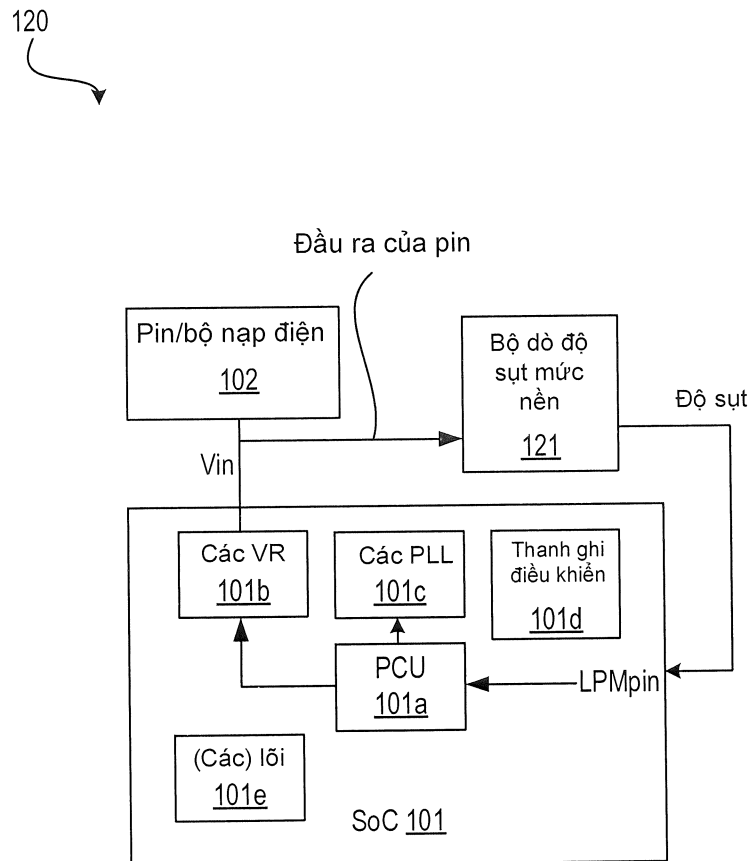
tiếp một hoặc nhiều lỗi bộ xử lý, và trong đó đơn vị điều khiển nguồn điện dễ hoãn sự điều chỉnh nhanh nếu bộ xử lý ở trạng thái công suất thứ nhất.

18. Hệ thống theo điểm 17, trong đó bộ xử lý bao gồm thanh ghi để thiết đặt bit để cho phép hoặc vô hiệu hóa việc điều chỉnh nhanh, trong đó thanh ghi bao gồm trường cho các mức độ điều chỉnh.

19. Hệ thống theo điểm 17, trong đó bộ xử lý bao gồm bảng tra cứu để lưu trữ các mức độ điều chỉnh.

20. Hệ thống theo điểm 17, trong đó trạng thái công suất thứ nhất ở trạng thái công suất C6.

**Fig. 1A**

**Fig. 1B**

200

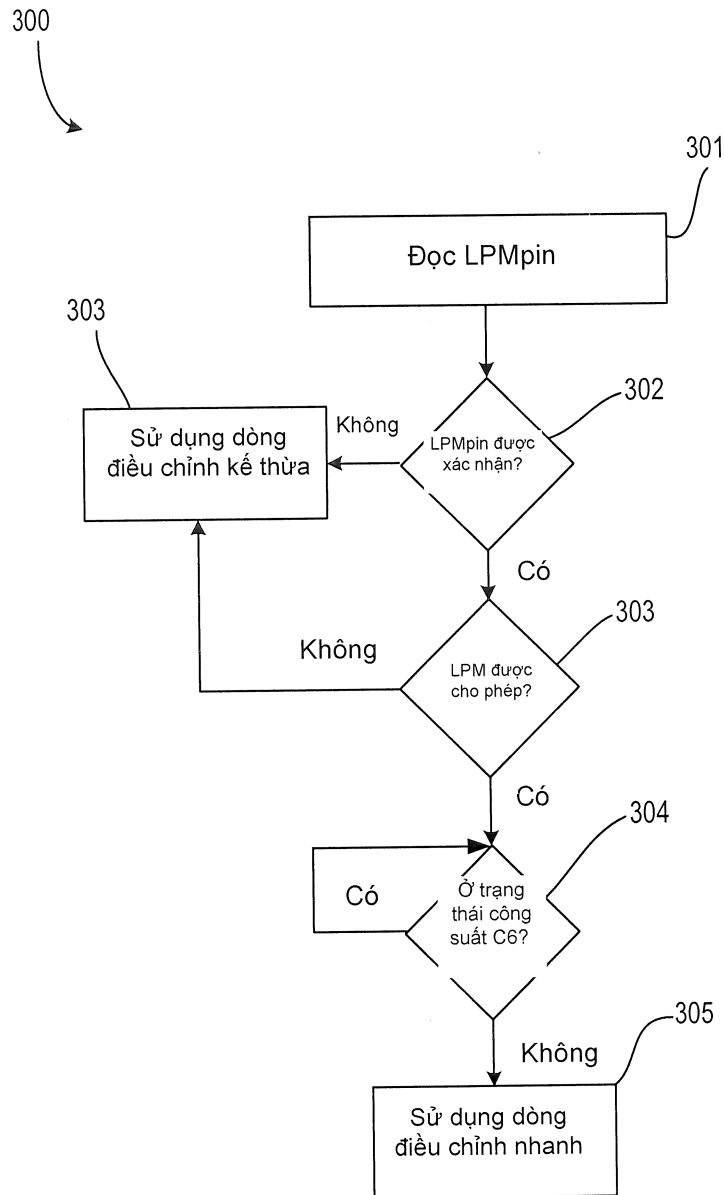
Thanh ghi	Các bit 32 bit	Trường
FORCE_THROTTLE_CONTROL	[0]	Cho phép
	[3:1]	Mức điều chỉnh
	[31:4]	Dành riêng

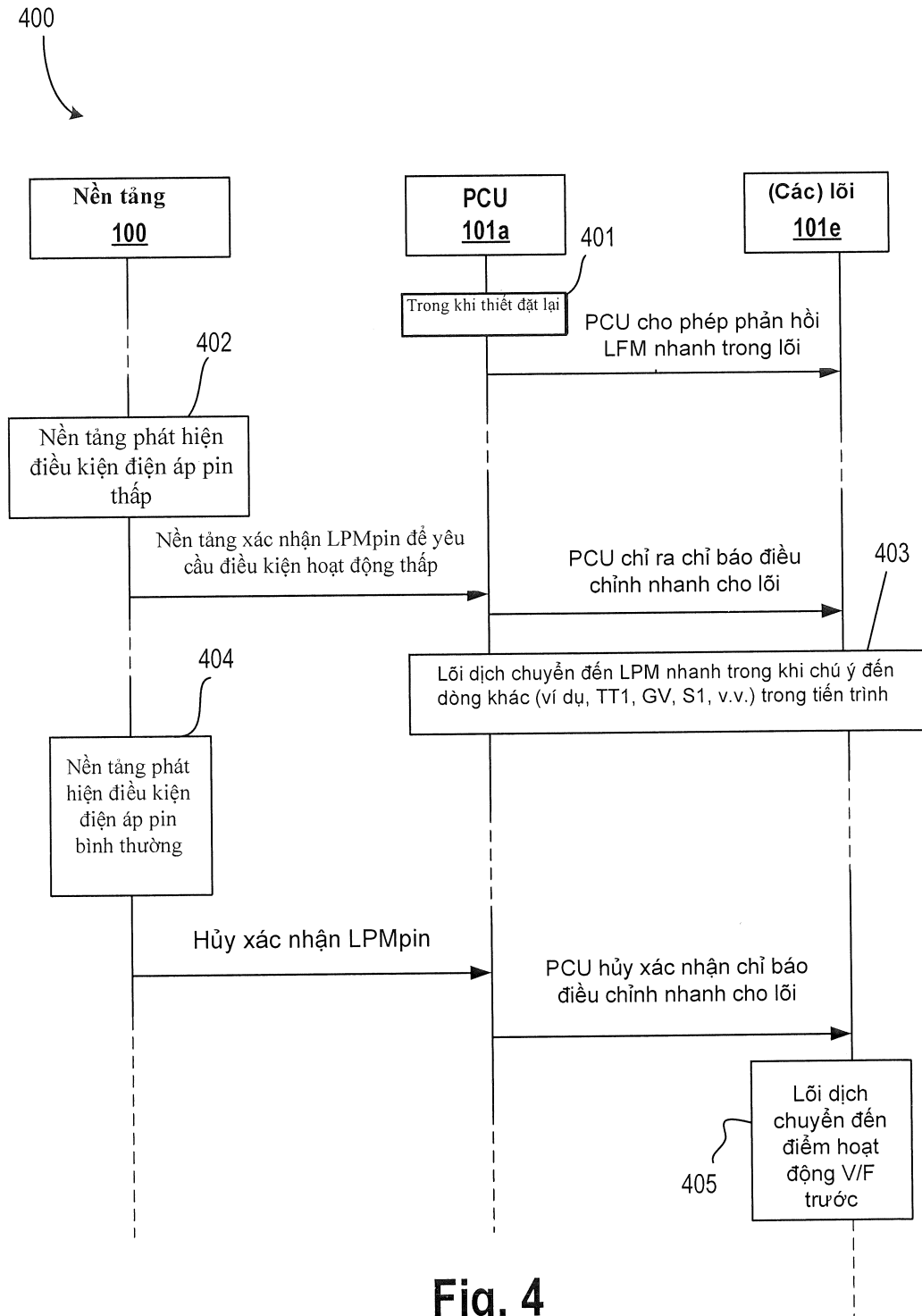
220

Fig. 2A

Mức điều chỉnh	Tần số	Điện áp	Dòng điện
1	f1	v1	i1
2	f2	v2	i2
• • •			
16	f16	v16	i16

Fig. 2B

**Fig. 3**





Thiệt bị 2400