



(12) BẢN MÔ TẢ SÁNG CHẾ THUỘC BẰNG ĐỘC QUYỀN SÁNG CHẾ
(19) Cộng hòa xã hội chủ nghĩa Việt Nam (VN) (11) 
CỤC SỞ HỮU TRÍ TUỆ
1-0044375
(51)⁷ H01L 0051/56; G02F 1/133305; G09F (13) B
0009/301

(21) 1-2019-04713 (22) 26/08/2019
(30) 10-2018-0102510 30/08/2018 KR
(45) 25/03/2025 444 (43) 25/03/2020 384A
(71) SAMSUNG DISPLAY CO., LTD. (KR)
1, Samsung-Ro, Giheung-Gu, Yongin-si, Gyeonggi-Do, Republic of Korea
(72) Minju OH (KR); Heeyoung LEE (KR).
(74) Công ty TNHH Tầm nhìn và Liên danh (VISION & ASSOCIATES CO.LTD.)

(54) THIẾT BỊ HIỂN THỊ GẤP ĐƯỢC

(21) 1-2019-04713

(57) Sáng chế đề cập đến thiết bị hiển thị gấp được bao gồm: panen hiển thị; cảm biến đầu vào được bố trí trực tiếp trên panen hiển thị và có một bề mặt trên; bộ chống phản xạ được bố trí trên bề mặt trên của cảm biến đầu vào, bộ chống phản xạ bao gồm: bộ phân cực; và ít nhất một lớp cản được bố trí giữa cảm biến đầu vào và bộ phân cực; lớp cản trên được bố trí trên bộ chống phản xạ, lớp cản trên có hệ số Young nằm trong khoảng từ khoảng 4 GPa đến khoảng 100 GPa; một cửa sổ được bố trí trên lớp cản trên và có bề mặt trên hướng ra xa từ lớp cản trên; và ít nhất một chi tiết bám dính được bố trí giữa cảm biến đầu vào và cửa sổ, trong đó độ dày từ bề mặt trên của cảm biến đầu vào đến bề mặt trên của cửa sổ nằm trong khoảng từ khoảng 130 μm đến khoảng 540 μm .

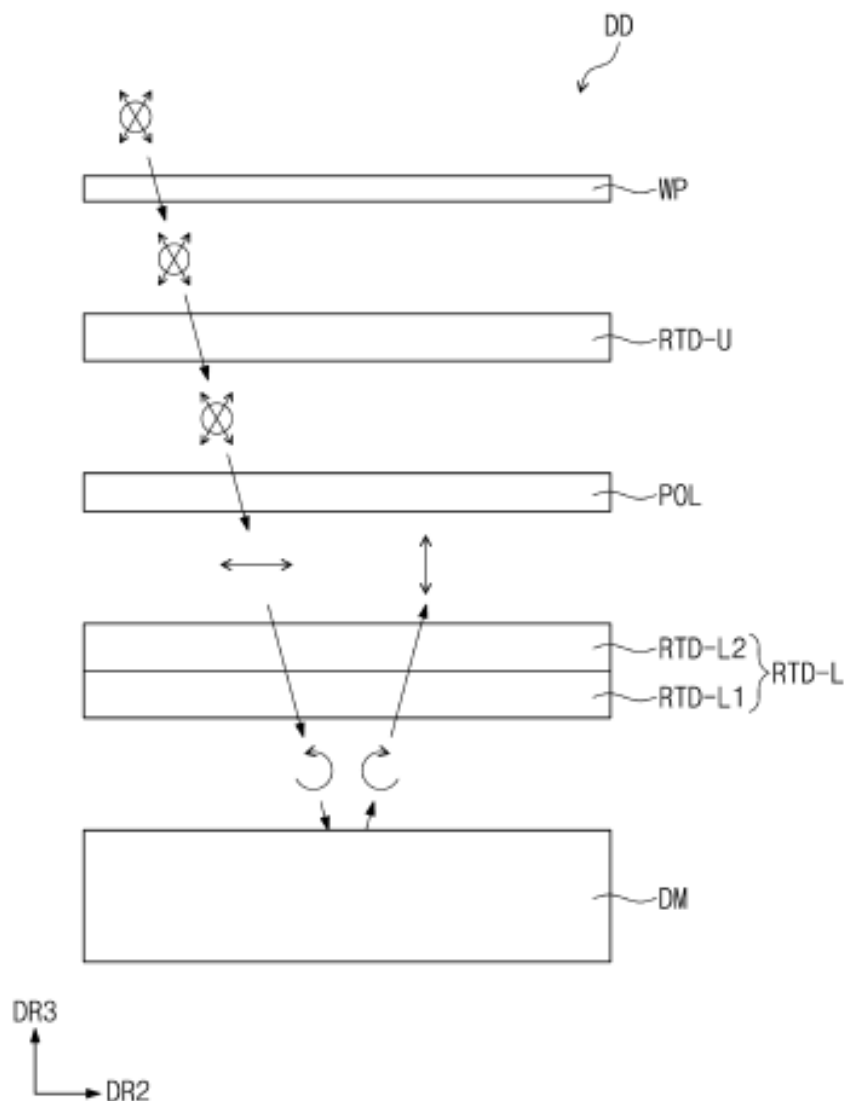


FIG. 4B

Lĩnh vực kỹ thuật được đề cập

Sáng chế đề cập đến thiết bị hiển thị gấp được, cụ thể là đến thiết bị hiển thị gấp được giảm thiểu các khiếm khuyết quang học hoặc cơ học.

Tình trạng kỹ thuật của sáng chế

Các thiết bị hiển thị khác nhau, được sử dụng trong thiết bị đa phương tiện như tivi, điện thoại di động, máy tính bảng, thiết bị điều hướng hoặc máy chơi trò chơi, đã được phát triển. Hình dạng của thiết bị hiển thị được thay đổi để phù hợp với việc sử dụng các thiết bị đa phương tiện.

Hiện nay, các loại thiết bị mềm dẻo khác nhau đã được phát triển. Ví dụ, các thiết bị hiển thị điều khiển được, gấp được hoặc kéo căng được đã được phát triển. Khi các loại thiết bị hiển thị khác nhau được phát triển, các nỗ lực đã được thực hiện để giải quyết các khiếm khuyết ngoài ý muốn, như các khiếm khuyết quang học do độ mềm dẻo của thiết bị này.

Thông tin nêu trên chỉ được mô tả trong phần lĩnh vực kỹ thuật được đề cập để hiểu được lĩnh vực kỹ thuật của sáng chế, và, do đó, nó có thể chứa thông tin không cấu thành giải pháp kỹ thuật đã biết.

Bản chất kỹ thuật của sáng chế

Thiết bị hiển thị gấp được được chế tạo theo các phương án thực hiện làm ví dụ của sáng chế có các màn hình mà từ đó có thể thấy được hình ảnh ở mọi góc độ, ngay cả khi người sử dụng đeo kính phân cực.

Thiết bị hiển thị gấp được được chế tạo theo các phương án thực hiện làm ví dụ của sáng chế có thể ngăn chặn hoặc triệt tiêu sự đổi màu của phần gấp và/hoặc sự xuất hiện của khiếm khuyết hoặc hiện tượng ánh cầu vồng.

Thiết bị hiển thị gấp được được chế tạo theo các phương án thực hiện làm ví dụ của sáng chế có thể ngăn chặn hoặc triệt tiêu không cho lớp cản bám vào.

Độ bền của thiết bị hiển thị gấp được có thể được nâng cao khi được kết hợp với lớp cản trên có hệ số Young theo các phương án thực hiện làm ví dụ của sáng chế, ngăn chặn hoặc giảm bớt các thành phần không cho bám vào màn hình bất chấp việc

gấp vào và mở ra lặp đi lặp lại của thiết bị hiển thị.

Các dấu hiệu bổ sung cho các ý tưởng sáng tạo sẽ được đề cập trong phần mô tả dưới đây, và một phần sẽ được thể hiện rõ từ phần mô tả chi tiết, hoặc có thể rút ra được nhờ thực hiện các ý tưởng sáng tạo.

Theo một hoặc nhiều phương án thực hiện của sáng chế, thiết bị hiển thị gấp được bao gồm: panen hiển thị; cảm biến đầu vào được bố trí trực tiếp trên panen hiển thị và có một bề mặt trên; bộ chống phản xạ được bố trí trên bề mặt trên của cảm biến đầu vào, bộ chống phản xạ bao gồm: bộ phân cực; và ít nhất một lớp cản được bố trí giữa cảm biến đầu vào và bộ phân cực; lớp cản trên được bố trí trên bộ chống phản xạ, lớp cản trên có hệ số Young nằm trong khoảng từ khoảng 4 GPa đến khoảng 100 GPa; một cửa sổ được bố trí trên lớp cản trên và có bề mặt trên hướng ra xa từ lớp cản trên; và ít nhất một chi tiết bám dính được bố trí giữa cảm biến đầu vào và cửa sổ, trong đó độ dày từ bề mặt trên của cảm biến đầu vào đến bề mặt trên của cửa sổ nằm trong khoảng từ khoảng 130 μm đến khoảng 540 μm .

Lớp cản trên có thể có độ dày nằm trong khoảng từ khoảng 1 μm đến khoảng 80 μm .

Ít nhất một chi tiết bám dính này có thể có độ dày nằm trong khoảng từ khoảng 5 μm đến khoảng 100 μm .

Cửa sổ có thể có độ dày nằm trong khoảng từ khoảng 30 μm đến khoảng 130 μm .

Bộ phân cực có thể có trục phân cực về cơ bản song song với hoặc về cơ bản vuông góc với trục gấp của thiết bị hiển thị gấp được.

Lớp cản dưới có thể có lớp cản $\lambda/2$ kiểu phân tán dương; và lớp cản $\lambda/4$ kiểu phân tán dương, trong đó trục làm chậm của lớp cản $\lambda/2$ kiểu phân tán dương và trục làm chậm của lớp cản $\lambda/4$ kiểu phân tán dương có thể được tạo ra trên cùng một góc phần tư bởi trục gấp và một trục tham chiếu vuông góc với trục gấp.

Góc giữa trục làm chậm của lớp cản trên và trục phân cực của bộ phân cực có thể nằm trong khoảng từ 10 độ đến 75 độ. Góc giữa trục phân cực của bộ phân cực và trục làm chậm của lớp cản $\lambda/4$ kiểu phân tán dương có thể nằm trong khoảng từ khoảng 7,5 độ đến khoảng 17,5 độ, và góc giữa trục làm chậm của lớp cản $\lambda/4$ kiểu

phân tán dương và trục làm chậm của lớp cản $\lambda/2$ kiểu phân tán dương có thể nằm trong khoảng từ khoảng 50 độ đến khoảng 70 độ.

Lớp cản dưới có thể có lớp cản $\lambda/4$ kiểu phân tán âm, và trục làm chậm của lớp cản dưới có thể tạo ra một góc khoảng 45 độ với trục phân cực của bộ phân cực.

Cửa sổ có thể có một lớp nền có độ trễ pha nằm trong khoảng từ khoảng 0 nm đến khoảng 500 nm ở bước sóng khoảng 550 nm.

Bộ phân cực có thể có trục phân cực tạo ra một góc khoảng 45 độ so với trục gấp của thiết bị hiển thị gấp được, và trong đó lớp cản dưới có thể có lớp cản $\lambda/4$ kiểu phân tán âm.

Cửa sổ có thể có một lớp nền có độ trễ pha khoảng 500 nm hoặc ngắn hơn ở bước sóng khoảng 550 nm.

Lớp cản trên có thể có độ trễ pha khoảng 5000 nm đến khoảng 11000 nm ở bước sóng 550 nm.

Mỗi lớp cản trong số lớp cản trên và lớp cản dưới có thể có một lớp nền và lớp tinh thể lỏng được xếp thẳng hàng trên một bề mặt của lớp nền.

Pan-en hiển thị có thể có các phần tử phát sáng và các màng mỏng thứ nhất có kết cấu để che các phần tử phát sáng, và cảm biến đầu vào có thể có các mẫu hình dẫn được bố trí trên các màng mỏng và ít nhất một màng mỏng thứ hai được bố trí trên các mẫu hình dẫn.

Ít nhất một phần của các mẫu hình dẫn có thể có các hình dạng lưới.

Theo một hoặc nhiều phương án thực hiện của sáng chế, mô-đun hiển thị có pan-en hiển thị và cảm biến đầu vào được bố trí trực tiếp trên pan-en hiển thị; chi tiết bám dính thứ nhất được nối với mô-đun hiển thị; bộ chống phản xạ được nối với chi tiết bám dính thứ nhất; chi tiết bám dính thứ hai được nối với bộ chống phản xạ; lớp cản trên được nối với chi tiết bám dính thứ hai và có hệ số Young nằm trong khoảng từ khoảng 4 GPa đến khoảng 100 GPa; chi tiết bám dính thứ ba được nối với lớp cản trên; và cửa sổ được nối với chi tiết bám dính thứ ba và có độ trễ pha nằm trong khoảng từ khoảng 0 nm đến khoảng 500 nm ở bước sóng khoảng 550 nm, trong đó bộ chống phản xạ bao gồm: bộ phân cực được bố trí giữa chi tiết bám dính thứ hai và chi tiết bám dính thứ nhất; và lớp cản $\lambda/2$ kiểu phân tán dương và lớp cản $\lambda/4$ kiểu phân

tán dương được bố trí giữa bộ phân cực và chi tiết bám dính thứ nhất, và trong đó tổng độ dày của chi tiết bám dính thứ nhất, bộ chống phản xạ, chi tiết bám dính thứ hai, lớp cản trên, chi tiết bám dính thứ ba và cửa sổ nằm trong khoảng từ khoảng 130 μm đến khoảng 540 μm .

Bộ phân cực có thể có trục phân cực về cơ bản song song với hoặc về cơ bản vuông góc với trục gấp của thiết bị hiển thị gấp được.

Theo một hoặc nhiều phương án thực hiện của sáng chế, thiết bị hiển thị gấp được này bao gồm: môđun hiển thị có panen hiển thị và cảm biến đầu vào được bố trí trực tiếp trên panen hiển thị; chi tiết bám dính thứ nhất được nối với môđun hiển thị, chi tiết bám dính dưới có bề mặt dưới hướng về môđun hiển thị; bộ chống phản xạ được nối với chi tiết bám dính thứ nhất; chi tiết bám dính thứ hai được nối với bộ chống phản xạ; lớp cản trên được nối với chi tiết bám dính thứ hai, lớp cản trên có hệ số Young nằm trong khoảng từ khoảng 4 GPa đến khoảng 100 GPa; chi tiết bám dính thứ ba được nối với lớp cản trên; và cửa sổ được nối với chi tiết bám dính thứ ba, cửa sổ này có độ trễ pha nằm trong khoảng từ khoảng 0 nm đến khoảng 500 nm ở bước sóng khoảng 550 nm và có bề mặt trên hướng ra xa từ lớp cản trên, trong đó bộ chống phản xạ có thể bao gồm: bộ phân cực được bố trí giữa chi tiết bám dính thứ hai và chi tiết bám dính thứ nhất; và lớp cản $\lambda/4$ kiểu phân tán âm được bố trí giữa bộ phân cực và chi tiết bám dính thứ nhất, trong đó độ dày từ bề mặt dưới của chi tiết bám dính thứ nhất đến bề mặt trên của cửa sổ có thể nằm trong khoảng từ khoảng 130 μm đến khoảng 540 μm .

Bộ phân cực có thể có trục phân cực tạo ra một góc khoảng 45 độ với trục gấp của thiết bị hiển thị gấp được.

Cửa sổ có thể có một lớp nền, lớp nền này có thể có độ trễ pha khoảng 500 nm hoặc ngắn hơn ở bước sóng khoảng 550 nm.

Cần hiểu rằng cả phần mô tả chung nêu trên và phần mô tả chi tiết dưới đây chỉ là phần ví dụ và giải thích và dự định có phần giải thích khác của sáng chế như được yêu cầu bảo hộ.

Mô tả vắn tắt các hình vẽ

Các hình vẽ kèm theo, để hiểu thêm sáng chế và được kết hợp vào và tạo thành

một phần của bản mô tả này, minh họa các phương án thực hiện làm ví dụ của sáng chế, và cùng với phần mô tả để giải thích các ý tưởng sáng tạo:

Fig.1A, Fig.1B và Fig.1C là các hình phối cảnh của thiết bị hiển thị gấp được được chế tạo theo một phương án thực hiện làm ví dụ của sáng chế;

Fig.2A và Fig.2B là các hình vẽ mặt cắt của thiết bị hiển thị trên Fig.1A, Fig.1B và Fig.1C theo các phương án thực hiện làm ví dụ của sáng chế;

Fig.3A và Fig.3B là các hình vẽ mặt cắt của các bộ chống phản xạ được chế tạo theo các phương án thực hiện làm ví dụ của sáng chế;

Fig.4A là hình chiếu bằng thể hiện mối quan hệ giữa các trục quang của thiết bị hiển thị được chế tạo theo một phương án thực hiện làm ví dụ của sáng chế;

Fig.4B và Fig.4C là các hình vẽ thể hiện trạng thái phân cực ánh sáng của thiết bị hiển thị được chế tạo theo một phương án thực hiện làm ví dụ của sáng chế;

Fig.4D là hình ảnh thể hiện khiếm khuyết tối dần trên thiết bị hiển thị khi đeo kính phân cực;

Fig.4E là hình ảnh của khiếm khuyết ánh cầu vòng;

Fig.4F là hình ảnh của khiếm khuyết đổi màu trên phần gấp của thiết bị hiển thị;

Fig.5 là hình vẽ mặt cắt của thiết bị hiển thị được chế tạo theo một phương án thực hiện làm ví dụ của sáng chế;

Fig.6A và Fig.6B là các hình vẽ mặt cắt của lớp cản được chế tạo theo các phương án thực hiện làm ví dụ của sáng chế;

Fig.7 là hình chiếu bằng của một màn hình thể hiện mối quan hệ giữa các trục quang theo một phương án thực hiện làm ví dụ của sáng chế;

Fig.8A là hình vẽ mặt cắt của panen hiển thị được chế tạo theo một phương án thực hiện làm ví dụ của sáng chế;

Fig.8B là hình chiếu bằng của panen hiển thị trên Fig.8A;

Fig.8C là hình vẽ mặt cắt riêng phần được phóng to của panen hiển thị trên Fig.8A;

Fig.9A là hình vẽ mặt cắt của thiết bị hiển thị được chế tạo theo một phương án thực hiện làm ví dụ của sáng chế;

Fig.9B là hình chiếu bằng của lớp cảm biến đầu vào được chế tạo theo một phương án thực hiện làm ví dụ của sáng chế;

Fig.9C là hình vẽ mặt cắt của ít nhất một phần của lớp cảm biến đầu vào trên Fig.9B; và

Fig.9D là hình chiếu bằng của ít nhất một phần của lớp cảm biến đầu vào trên Fig.9B.

Mô tả chi tiết sáng chế

Trong phần mô tả dưới đây, nhằm mục đích diễn giải, nhiều chi tiết cụ thể được đề cập để hiểu rõ các phương án thực hiện làm ví dụ hoặc các phương án thực hiện của sáng chế. Như được sử dụng ở đây “các phương án thực hiện” và “các phương án” là các từ có thể thay thế cho nhau là các ví dụ không giới hạn về các thiết bị hoặc phương pháp sử dụng một hoặc nhiều ý tưởng sáng tạo được mô tả ở đây. Tuy nhiên, hiển nhiên là các phương án thực hiện làm ví dụ khác nhau có thể được thực hiện mà không có các chi tiết này hoặc có một hoặc vài kết cấu tương đương. Trong các ví dụ này, các kết cấu và thiết bị đã biết được thể hiện dưới dạng sơ đồ khối để tránh làm tối nghĩa không cần thiết cho các phương án thực hiện làm ví dụ khác nhau. Ngoài ra, các phương án thực hiện làm ví dụ khác nhau có thể khác nhau, chứ không phải là duy nhất. Ví dụ, các hình dạng, kết cấu, và đặc trưng cụ thể của một phương án thực hiện làm ví dụ có thể được sử dụng hoặc được thực hiện trong phương án thực hiện làm ví dụ khác mà không nằm ngoài các ý tưởng sáng tạo.

Trừ khi được xác định khác, các phương án thực hiện làm ví dụ được minh họa được hiểu là tạo ra các dấu hiệu làm ví dụ về các chi tiết khác nhau theo một số cách trong đó các ý tưởng sáng tạo có thể được thực hiện trong thực tế. Do đó, trừ khi được xác định khác, các dấu hiệu, thành phần, môđun, lớp, màng, panen, vùng và/hoặc các mặt v.v. (sau đây được gọi riêng hoặc chung là “các phần tử”), của các phương án thực hiện khác nhau có thể theo cách khác được kết hợp, tách rời, trao đổi, và/hoặc sắp xếp lại mà không tách rời khỏi các ý tưởng sáng tạo.

Việc sử dụng gạch bóng chéo và/hoặc đánh bóng trên các hình vẽ kèm theo

thường tạo ra các đường bao rõ ràng giữa các phần tử liền kề. Do đó, không phải sự có mặt hay sự vắng mặt của gạch bóng chéo hoặc đánh bóng truyền đạt hoặc chỉ ra sự ưu tiên bất kỳ hoặc yêu cầu bất kỳ đối với các vật liệu cụ thể, các tính chất của vật liệu, kích thước, tỷ lệ, tính tương đồng giữa các phần tử được minh họa, và/hoặc đặc tính, thuộc tính, tính chất khác, v.v., của các phần tử, trừ khi được chỉ định. Ngoài ra, trên các hình vẽ kèm theo, kích thước và các kích thước tương đối của các phần tử có thể được phóng đại để dễ hiểu và/hoặc nhằm mục đích minh họa. Khi một phương án thực hiện làm ví dụ có thể được thực hiện khác, thứ tự xử lý cụ thể có thể được thực hiện khác với thứ tự được mô tả. Ví dụ, hai quy trình được mô tả liên tiếp có thể được thực hiện về cơ bản đồng thời hoặc được thực hiện theo thứ tự ngược lại thứ tự được mô tả. Ngoài ra, các số chỉ dẫn giống nhau chỉ các phần tử giống nhau.

Khi một phần tử, như một lớp chẳng hạn, được gọi là “nằm trên”, “được nối với”, hoặc “được liên kết với” phần tử hoặc lớp khác, nó có thể nằm trực tiếp trên, được nối với, hoặc được liên kết với phần tử hoặc lớp khác hoặc có thể có các phần tử hoặc các lớp xen giữa. Tuy nhiên, khi phần tử hoặc lớp được gọi là “nằm trực tiếp trên”, “được nối trực tiếp với”, hoặc “được liên kết trực tiếp với” phần tử hoặc lớp khác, không có các phần tử hoặc lớp xen giữa. Cuối cùng, thuật ngữ “được nối” để cập đến kết nối vật lý, điện và/hoặc chất lỏng, có hoặc không có các phần tử xen giữa. Ngoài ra, trục DR1, trục DR2, và trục DR3 không giới hạn ở ba trục của hệ tọa độ hình chữ nhật, như các trục x, y và z, và có thể được kết hợp theo nghĩa rộng. Ví dụ, trục DR1, trục DR2 và trục DR3 có thể vuông góc với nhau, hoặc có thể thể hiện các hướng khác nhau không vuông góc với nhau. Nhằm mục đích mô tả này, “ít nhất một trong số X, Y và Z” và “ít nhất một được chọn từ nhóm bao gồm X, Y và Z” có thể được tạo ra chỉ là X, chỉ là Y, chỉ là Z, hoặc kết hợp bất kỳ của hai hoặc nhiều X, Y và Z, như, ví dụ, XYZ, XYY, YZ và ZZ. Như được sử dụng ở đây, thuật ngữ “và/hoặc” bao gồm kết hợp bất kỳ và tất cả các kết hợp của một hoặc nhiều mục được liệt kê có liên quan.

Mặc dù các thuật ngữ “thứ nhất”, “thứ hai”, v.v. có thể được sử dụng ở đây để mô tả các kiểu phần tử khác nhau, các phần tử này cần không bị giới hạn bởi các thuật ngữ này. Các thuật ngữ này được sử dụng để phân biệt một phần tử này với phần tử khác. Do đó, phần tử thứ nhất được mô tả dưới đây có thể được gọi là phần tử thứ hai mà không nằm ngoài các gợi ý của phần mô tả này.

Các thuật ngữ tương đối về không gian, như “bên dưới”, “ở dưới”, “dưới”, “thấp hơn”, “bên trên”, “ở trên”, “trên”, “cao hơn”, “bên” (ví dụ như trên “thành bên”), và tương tự, có thể được sử dụng ở đây cho mục đích mô tả, và do đó, để mô tả một mối quan hệ các phần tử với (các) phần tử khác như được minh họa trên các hình vẽ. Các thuật ngữ tương đối về không gian này dự định bao gồm các hướng khác nhau của thiết bị khi sử dụng, hoạt động và/hoặc sản xuất ngoài hướng được thể hiện trên các hình vẽ. Ví dụ, nếu thiết bị trên các hình vẽ được lật ngược lại, các phần tử được mô tả là “ở dưới” hoặc “bên dưới” các phần tử hoặc dấu hiệu khác sẽ được định hướng là “bên trên” các phần tử hoặc dấu hiệu khác. Do đó, thuật ngữ làm ví dụ “ở dưới” có thể bao gồm cả hướng trên lẫn dưới. Hơn nữa, thiết bị có thể được định hướng khác (ví dụ quay một góc 90 độ hoặc các hướng khác), và do đó, các ký hiệu tương đối về không gian được sử dụng ở đây được hiểu như vậy.

Thuật ngữ được sử dụng ở đây nhằm mục đích mô tả các phương án thực hiện cụ thể và không nhằm giới hạn. Như được sử dụng ở đây, các dạng số ít, “một” và “này” dự định cũng bao gồm các dạng số nhiều, trừ khi nội dung chỉ rõ là khác. Hơn nữa, các thuật ngữ “bao gồm”, “gồm”, “có”, và/hoặc “gồm có”, khi được sử dụng trong bản mô tả này, xác định sự có mặt của các dấu hiệu, số nguyên, bước, hoạt động, phần tử, thành phần, và/hoặc các nhóm nhất định của chúng, nhưng không loại trừ sự có mặt hoặc bổ sung của một hoặc nhiều dấu hiệu, số nguyên, bước, hoạt động, phần tử, thành phần, và/hoặc các nhóm khác của chúng. Ngoài ra, cần lưu ý rằng, như được sử dụng ở đây, các thuật ngữ “về cơ bản”, “khoảng”, và các thuật ngữ tương tự khác, được sử dụng làm các thuật ngữ tính xấp xỉ và không phải là các thuật ngữ về mức độ, và do đó, được sử dụng để tính đến các sai lệch vốn có khi đo, tính toán và/hoặc tạo ra các giá trị mà sẽ nhận biết được bởi người có hiểu biết trung bình trong lĩnh vực kỹ thuật này.

Các phương án thực hiện làm ví dụ khác nhau được mô tả ở đây dựa vào các phần minh họa dạng mặt cắt và/hoặc tách rời chi tiết minh họa sơ lược các phương án thực hiện làm ví dụ lý tưởng và/hoặc các kết cấu trung gian. Do đó, có thể có các thay đổi về hình dạng của phần minh họa, ví dụ, kỹ thuật sản xuất và/hoặc dung sai. Do đó, các phương án thực hiện làm ví dụ được mô tả ở đây cần không nhất thiết được xây dựng là được giới hạn ở các hình dạng của các vùng được minh họa cụ thể, mà có các sai lệch về hình hình dạng, ví dụ, do quá trình sản xuất chẳng hạn. Theo cách này, các

vùng được minh hoạ trên các hình vẽ có thể là sơ lược về tính chất và các hình dạng của các vùng này có thể không phản ánh hình dạng các vùng thực của thiết bị này và, do đó không nhất thiết dùng để giới hạn.

Trừ khi được xác định khác, tất cả các thuật ngữ (bao gồm các thuật ngữ kỹ thuật và khoa học) được sử dụng ở đây có cùng nghĩa như được hiểu chung bởi người có hiểu biết trung bình trong lĩnh vực kỹ thuật mà phần mô tả này là một phần. Các thuật ngữ, như được xác định trong các từ điển được sử dụng chung, cần được hiểu là có nghĩa nhất quán với nghĩa của chúng trong ngữ cảnh lĩnh vực kỹ thuật có liên quan và cần không được hiểu theo nghĩa lý tưởng hoặc thông thường, trừ khi được xác định rõ ràng ở đây.

Fig.1A, Fig.1B và Fig.1C là các hình phối cảnh của thiết bị hiển thị DD theo một phương án thực hiện làm ví dụ của sáng chế. Như được thể hiện trên Fig.1A, thiết bị hiển thị DD có thể hiển thị một hình ảnh IMG trên bề mặt hiển thị DD-IS. Bề mặt hiển thị DD-IS song song với bề mặt được tạo ra bởi trục định hướng thứ nhất DR1 và trục định hướng thứ hai DR2. Hướng vuông góc của vùng hiển thị DD-IS, cụ thể là, hướng theo độ dày của thiết bị hiển thị DD được biểu thị bởi trục định hướng thứ ba DR3.

Bề mặt trước (hoặc bề mặt trên) và bề mặt sau (hoặc bề mặt dưới) của từng chi tiết hoặc mỗi bộ phận cần được mô tả ở dưới được phân chia bởi trục định hướng thứ ba DR3. Tuy nhiên, các trục định hướng từ thứ nhất đến thứ ba DR1, DR2, và DR3 được thể hiện trên các phương án thực hiện được minh hoạ chỉ là các ví dụ. Sau đây, các hướng từ thứ nhất đến thứ ba lần lượt là các hướng được biểu thị bởi các trục định hướng từ thứ nhất đến thứ ba DR1, DR2 và DR3 và chỉ các số chỉ dẫn giống nhau.

Như được minh hoạ trên Fig.1A, bề mặt hiển thị DD-IS bao gồm vùng hiển thị DM-DA mà hình ảnh IMG được hiển thị trên đó và vùng không hiển thị DD-NDA liền kề vùng hiển thị DD-DA. Vùng không hiển thị DD-NDA là vùng mà hình ảnh không được hiển thị trên đó. Đóng vai trò một ví dụ về hình ảnh IMG, các hình ảnh biểu tượng được minh hoạ trên Fig.1A.

Như được minh hoạ trên Fig.1A, vùng hiển thị DD-DA có thể có dạng hình chữ nhật. Vùng không hiển thị DD-NDA có thể bao quanh vùng hiển thị DD-DA. Tuy nhiên, các phương án thực hiện làm ví dụ của sáng chế không bị giới hạn ở đó, và các

hình dạng của vùng hiển thị DD-DA và vùng không hiển thị DD-NDA có thể được thiết kế tương đối.

Như được minh hoạ trên Fig.1A, Fig.1B và Fig.1C, thiết bị hiển thị DD có thể có các vùng được tạo ra theo kiểu hoạt động. Thiết bị hiển thị DD có thể có vùng thứ nhất NFA1, vùng thứ hai NFA2 và vùng thứ ba FA được bố trí giữa vùng thứ nhất NFA1 và vùng thứ hai NFA2. Vùng thứ ba FA là vùng được gấp so với trục gấp, là vùng về cơ bản tạo ra một độ cong. Sau đây, vùng thứ nhất NFA1, vùng thứ hai NFA2 và vùng thứ ba FA có thể được gọi là vùng không gấp thứ nhất NFA1, vùng không gấp thứ hai NFA2 và vùng gấp FA.

Như được minh hoạ trên Fig.1B, thiết bị hiển thị DD có thể được gấp vào trong sao cho bề mặt hiển thị DD-IS của vùng không gấp thứ nhất NFA1 và bề mặt hiển thị DD-IS của vùng không gấp thứ hai NFA2 hướng vào nhau. Như được minh hoạ trên Fig.1C, thiết bị hiển thị DD có thể được gấp ra ngoài để lộ bề mặt hiển thị DD-IS ra ngoài.

Thiết bị hiển thị DD theo một phương án thực hiện làm ví dụ của sáng chế có thể có các vùng gấp FA. Ngoài ra, vùng gấp FA có thể được tạo ra tương ứng với kiểu mà người sử dụng vận hành thiết bị hiển thị DD. Ví dụ, không giống Fig.1B và Fig.1C, vùng gấp FA có thể được tạo ra song song với trục định hướng thứ nhất DR1 hoặc có thể được tạo ra theo hướng chéo. Kích thước của vùng gấp FA có thể không phải là cố định mà được xác định theo bán kính cong. Thiết bị hiển thị DD có thể có kết cấu sao cho chỉ chế độ vận hành được minh hoạ trên Fig.1A và Fig.1B là được lặp lại, hoặc chỉ chế độ vận hành được minh hoạ trên Fig.1A và Fig.1C là được lặp lại.

Thiết bị hiển thị DD, có thể được sử dụng cho điện thoại di động, được minh hoạ làm ví dụ. Các môđun điện tử, các môđun máy ghi hình, các môđun cấp nguồn và tương tự có thể được bố trí trên giá đỡ/hộp hoặc bộ phận tương tự cùng với thiết bị hiển thị DD để tạo ra chi tiết đầu cuối di động. Thiết bị hiển thị DD có thể được sử dụng cho thiết bị điện tử cỡ lớn như tivi hoặc thiết bị giám sát, hoặc thiết bị điện tử cỡ nhỏ hoặc trung bình như máy tính bảng, thiết bị điều hướng trên xe, máy chơi trò chơi hoặc đồng hồ thông minh.

Fig.2A và Fig.2B là các hình vẽ mặt cắt của thiết bị hiển thị DD trên Fig.1A, Fig.1B và Fig.1C theo một phương án thực hiện làm ví dụ của sáng chế. Fig.2A và

Fig.2B minh hoạ các mặt cắt được tạo ra bởi trục định hướng thứ hai DR2 và trục định hướng thứ ba DR3. Fig.2A và Fig.2B được minh hoạ chỉ để giải thích các mối quan hệ tạo lớp giữa panen hiển thị và các bộ phận chức năng tạo thành thiết bị hiển thị DD.

Thiết bị hiển thị DD có thể bao gồm panen hiển thị, cảm biến đầu vào, bộ chống phản xạ và cửa sổ. Ngoài ra, thiết bị hiển thị DD còn bao gồm lớp cản tách rời khỏi bộ chống phản xạ. Lớp cản được bổ sung này được bố trí giữa bộ chống phản xạ và cửa sổ, và chi tiết bám dính được bố trí giữa bộ chống phản xạ và lớp cản.

Ít nhất một phần của các thành phần bao gồm panen hiển thị, cảm biến đầu vào, bộ chống phản xạ và cửa sổ có thể được tạo ra theo một quy trình liên tục, hoặc ít nhất một phần của các thành phần này có thể được kết hợp với nhau nhờ một chi tiết bám dính. Fig.2A minh hoạ ví dụ về keo dính trong suốt quang học (OCA (optically clear adhesive)) đóng vai trò chi tiết bám dính. Một chi tiết bám dính được mô tả dưới đây có thể gồm keo dính đặc thù hoặc chất kết dính, và có thể đều là kiểu tấm và kiểu nhựa. Trong một số phương án thực hiện làm ví dụ của sáng chế, keo dính trong suốt quang học (OCA) có thể là keo nhạy áp (PSA (pressure sensitive adhesive)).

Theo Fig.2A và Fig.2B, cảm biến đầu vào, bộ chống phản xạ và cửa sổ, có thể được tạo ra nhờ một quy trình liên tục có các thành phần khác trong trường hợp chúng được thể hiện là “một lớp”. Cảm biến đầu vào, bộ chống phản xạ và cửa sổ, có thể được nối với các thành phần khác nhờ một chi tiết bám dính, trong trường hợp chúng được thể hiện là “panen”. Kết cấu “panen” này bao gồm lớp nền tạo ra nền bề mặt, ví dụ, màng nhựa tổng hợp, màng vật liệu composit, nền thủy tinh hoặc tương tự. Mặt khác, trong kết cấu “lớp” này, lớp nền có thể được lược bỏ. Nói cách khác, một thành phần được mô tả là “lớp” được bố trí trên nền bề mặt được tạo ra bởi bộ phận khác.

Do đó, cảm biến đầu vào, bộ chống phản xạ và cửa sổ bao gồm lớp nền có thể được gọi là panen cảm biến đầu vào, panen ngăn chặn phản xạ và panen cửa sổ, hoặc cảm biến đầu vào, bộ chống phản xạ và cửa sổ không bao gồm lớp nền có thể được lần lượt gọi là lớp cảm biến đầu vào, lớp ngăn phản xạ và lớp cửa sổ, theo sự có mặt hoặc sự vắng mặt của lớp nền.

Như được thể hiện trên Fig.2A, thiết bị hiển thị DD có thể có panen hiển thị DP, lớp cảm biến đầu vào ISL, panen ngăn chặn phản xạ RPP, lớp cản RTD-U (sau đây gọi là lớp cản trên), và panen cửa sổ WP. Lớp cảm biến đầu vào ISL có thể được

bố trí trực tiếp trên panen hiển thị DP. Trong bản mô tả này, việc sử dụng “thành phần B được bố trí trực tiếp trên thành phần A” nghĩa là lớp bám dính/chỉ tiết bám dính riêng biệt không được bố trí giữa thành phần A và thành phần B. Nói cách khác, thành phần B được tạo ra nhờ một quy trình liên tục trên nền bề mặt được tạo ra bởi thành phần A, sau khi thành phần A được tạo ra.

Panen hiển thị DP và lớp cảm biến đầu vào ISL được tạo ra dưới dạng môđun hiển thị DM. Keo dính trong suốt quang học OCA được bố trí giữa môđun hiển thị DM và panen ngăn chặn phản xạ RPP, giữa panen ngăn chặn phản xạ và lớp cản trên RTD-U, và giữa lớp cản trên RTD-U và panen cửa sổ.

Panen hiển thị DP tạo ra một hình ảnh và lớp cảm biến đầu vào ISL thu được thông tin tọa độ đối với đầu vào bên ngoài (ví dụ việc chạm). Lớp cảm biến đầu vào ISL có thể cảm biến chạm dùng để cảm biến việc chạm bởi người sử dụng, hoặc cảm biến vân tay dùng để cảm biến thông tin vân tay trên ngón tay của người sử dụng. Môđun hiển thị DM có thể còn có chỉ tiết bảo vệ được bố trí trên bề mặt dưới của panen hiển thị DP. Chỉ tiết bảo vệ và panen hiển thị DP có thể được kết hợp nhờ chỉ tiết bám dính. Ngoài ra, các thiết bị hiển thị DD trên Fig.2B được diễn giải dưới đây có thể còn có một chỉ tiết bảo vệ.

Panen hiển thị DP có thể là panen hiển thị kiểu phát sáng, nhưng không giới hạn cụ thể ở đó. Ví dụ, panen hiển thị DP có thể panen hiển thị phát sáng hữu cơ hoặc panen hiển thị phát sáng chấm lượng tử hoặc panen hiển thị đã biết bất kỳ khác. Lớp phát sáng của panen hiển thị phát sáng hữu cơ bao gồm vật liệu phát sáng hữu cơ. Lớp phát sáng của panen hiển thị phát sáng chấm lượng tử có thể có chấm lượng tử và que lượng tử. Sau đây panen hiển thị DP sẽ được mô tả dưới dạng panen hiển thị phát sáng hữu cơ.

Panen ngăn chặn phản xạ RPP làm giảm tỷ lệ phản xạ của ánh sáng bên ngoài đi vào từ cạnh trên của panen cửa sổ WP. Panen ngăn chặn phản xạ RPP có thể có ít nhất một lớp cản (sau đây gọi là lớp cản dưới) và bộ phân cực.

Lớp cản trên TRD-U và ít nhất một lớp cản dưới có thể là kiểu màng hoặc kiểu lớp phủ tinh thể lỏng. Bộ phân cực cũng có thể là kiểu màng hoặc kiểu tinh thể lỏng. Kiểu màng có thể gồm màng nhựa tổng hợp được kéo căng, và kiểu lớp phủ tinh thể lỏng có thể có một lớp nền và lớp tinh thể lỏng được xếp thẳng hàng trên một bề mặt

của lớp nền. Lớp cản và bộ phân cực có thể còn có màng đỡ và/hoặc màng bảo vệ.

Panen cửa sổ WP theo một phương án thực hiện làm ví dụ của sáng chế bao gồm lớp nền WP-BS và mẫu hình vát mép WP-BZ. Lớp nền WP-BS có thể có nền thủy tinh và/hoặc màng nhựa tổng hợp, v.v. Lớp nền WP-BS không bị giới hạn ở một lớp đơn. Lớp nền WP-BS có thể có hai hoặc nhiều màng được kết hợp nhờ chi tiết bám dính.

Lớp nền WP-BS có thể không có độ trễ pha hoặc có thể có độ trễ pha thấp. Nền thủy tinh có thể về cơ bản không có độ trễ pha. Một màng tổng hợp như PET hoặc PI có thể có độ trễ pha thấp khoảng 500 nm hoặc nhỏ hơn. Kết quả là, lớp nền WP-BS có thể có độ trễ pha nằm trong khoảng từ khoảng 0 nm đến khoảng 500 nm ở bước sóng khoảng 550 nm.

Mẫu hình vát mép WP-BZ chồng một phần lên lớp nền WP-BS. Mẫu hình vát mép WP-BZ được bố trí trên bề mặt sau của lớp nền WP-BS và có thể tạo ra vùng vát mép (Bezel), cụ thể là vùng không hiển thị DD-NDA (xem Fig.1A) của thiết bị hiển thị DD.

Mẫu hình vát mép WP-BZ có thể được tạo ra bằng màng hữu cơ có màu, ví dụ, theo kiểu lớp phủ chẳng hạn. Mẫu hình vát mép WP-BZ có thể có màng hữu cơ nhiều lớp. Trên một phần của các màng hữu cơ, một mẫu hình được quy định có thể được tạo ra. Panen cửa sổ WP có thể còn có lớp phủ chức năng được bố trí trên bề mặt trước của lớp nền WP-BS. Lớp phủ chức năng này có thể bao gồm lớp ngăn vân tay, lớp ngăn phản xạ và lớp phủ cứng, v.v..

Như được thể hiện trên Fig.2B, thiết bị hiển thị DD có thể bao gồm panen hiển thị DP, lớp cảm biến đầu vào ISL, lớp ngăn phản xạ RPL, lớp cản trên RTD-U và panen cửa sổ WP. Ở đây, lớp ngăn phản xạ RPL là kiểu lớp phủ tinh thể lỏng, và có thể có lớp tinh thể lỏng được xếp thẳng hàng trực tiếp trên bề mặt trên của lớp cảm biến đầu vào ISL. Lớp ngăn phản xạ RPL có thể có các lớp tinh thể lỏng.

Panen cửa sổ WP theo một phương án thực hiện làm ví dụ của sáng chế có thể được cải biến thành lớp cửa sổ được phủ trên lớp cản trên.

Fig.3A và Fig.3B là các hình vẽ mặt cắt của panen ngăn chặn phản xạ RPP theo một phương án thực hiện làm ví dụ của sáng chế. Fig.3A và Fig.3B minh họa panen

ngăn chặn phản xạ RPP theo kiểu panen.

Như được minh họa trên Fig.3A, panen ngăn chặn phản xạ RPP có thể có một bộ phân cực được kéo căng. Bộ phân cực được kéo căng này có thể gồm màng rượu poly vinyl (PVA (Poly Vinyl Alcohol) 100 chứa iot hoặc thuốc nhuộm lưỡng sắc. Panen ngăn chặn phản xạ RPP có thể có màng bảo vệ 200. Màng bảo vệ 200 có thể là màng tri-axetyl xenluloza (TAC (Tri-Acetyl C cellulose)). Panen ngăn chặn phản xạ RPP được minh họa làm ví dụ trong đó màng bảo vệ 200 chỉ được bố trí một bề mặt của màng PVA 100, nhưng các ý tưởng sáng tạo không bị giới hạn ở đó. Mặt khác, bộ phân cực kiểu tinh thể lỏng có thể có lớp phân cực kiểu chữ O trong đó thành phần tinh thể lỏng chứa vật liệu lưỡng sắc và hợp chất tinh thể lỏng được xếp thẳng hàng theo một hướng nhất định, và một lớp phân cực kiểu E trong đó các tinh thể lỏng dễ tan được xếp thẳng hàng theo một hướng nhất định. Các lớp phân cực được xếp thẳng hàng trên màng bảo vệ. Ở đây, màng bảo vệ 200 tương ứng với một lớp nền.

Panen ngăn chặn phản xạ RPP có thể có lớp cản $\lambda/2$, đóng vai trò lớp cản dưới RTD-L, và lớp cản $\lambda/4$. Màng PVA 100 có thể được kết hợp với lớp cản $\lambda/2$ nhờ chi tiết bám dính OCA. Lớp cản $\lambda/4$ được bố trí trên phía thấp hơn của lớp cản $\lambda/2$. Sau khi màng sắp thẳng hàng được bố trí trên lớp nền, lớp tinh thể lỏng được tạo ra sao cho tạo ra lớp cản $\lambda/2$. Sau khi lớp tinh thể lỏng được xử lý, lớp nền có thể loại bỏ, và màng sắp thẳng hàng và lớp tinh thể lỏng có thể được kết hợp vào chi tiết bám dính OCA.

Sau khi màng sắp thẳng hàng được sử dụng cho lớp nền, lớp tinh thể lỏng được sử dụng để tạo ra lớp cản $\lambda/4$. Sau khi lớp tinh thể lỏng được xử lý, lớp nền có thể được loại bỏ, và màng sắp thẳng hàng và lớp tinh thể lỏng có thể được kết hợp vào lớp cản $\lambda/2$. Một lớp bám dính có thể được bố trí thêm giữa lớp cản $\lambda/2$ và lớp cản $\lambda/4$.

Các lớp tinh thể lỏng của lớp cản $\lambda/2$ và lớp cản $\lambda/4$ có thể gồm monome tinh thể lỏng hoạt hóa (ví dụ calamitic mesogen biểu hiện pha tinh thể lỏng nematic), và màng sắp thẳng hàng có thể gồm polyimide hoặc polyamide. Theo một phương án thực hiện làm ví dụ, các lớp tinh thể lỏng của lớp cản $\lambda/2$ và lớp cản $\lambda/4$ có thể gồm polyme hoạt hóa quang có tính dị hướng khúc xạ. Ở đây, màng sắp thẳng hàng có thể được lược bỏ.

Mặc dù lớp cản $\lambda/2$ và lớp cản $\lambda/4$ thuộc kiểu lớp phủ tinh thể lỏng được minh hoạ, nhưng chi tiết bám dính có thể được bố trí thêm giữa lớp cản $\lambda/2$ và lớp cản $\lambda/4$ thuộc kiểu màng. Theo phương án thực hiện được minh hoạ, mỗi lớp cản trong số lớp cản $\lambda/2$ và lớp cản $\lambda/4$ có thể là lớp cản kiểu phân tán dương trong đó khi bước sóng tăng, độ trễ pha giảm.

Như được minh hoạ trên Fig.3B, panen ngăn chặn phản xạ RPP có thể bao gồm, đóng vai trò lớp cản dưới RTD-L, lớp cản $\lambda/4$ kiểu phân tán âm thay thế lớp cản $\lambda/2$ và lớp cản $\lambda/4$ kiểu phân tán dương. Lớp cản $\lambda/4$ kiểu phân tán âm cũng có thể là kiểu màng hoặc kiểu lớp phủ tinh thể lỏng.

Fig.4A là hình chiếu thể hiện các mối quan hệ giữa các trục quang của thiết bị hiển thị DD theo một phương án thực hiện làm ví dụ của sáng chế. Fig.4B và Fig.4C thể hiện các trạng thái phân cực ánh sáng của thiết bị hiển thị DD theo một phương án thực hiện làm ví dụ của sáng chế. Fig.4D là hình ảnh thể hiện khiếm khuyết tối dần trên thiết bị hiển thị khi đeo kính phân cực. Fig.4E là hình ảnh của khiếm khuyết ánh cầu vòng. Fig.4F là hình ảnh của khiếm khuyết đổi màu trên phần gấp của thiết bị hiển thị.

Fig.4A minh hoạ các trục quang của thiết bị hiển thị DD bao gồm panen ngăn chặn phản xạ RPP được thể hiện trên Fig.3A. Trong phương án thực hiện làm ví dụ được minh hoạ, trục gấp FX được minh hoạ hầu như song song với trục định hướng thứ hai DR2 là trục ngắn của thiết bị hiển thị DD. Trục tham chiếu RX vuông góc với trục gấp FX, và trục tham chiếu RX và trục gấp FX có thể tạo ra một góc phân tư. Trong phương án thực hiện làm ví dụ này, trục phân cực TX của bộ phân cực có thể song song với trục gấp FX. Trục phân cực TX có thể là trục truyền hoặc trục hấp thụ, và phần mô tả dưới đây sẽ gọi là trục truyền.

Như được minh hoạ trên Fig.4B, ánh sáng bên ngoài không được phân cực tới thiết bị hiển thị DD. Ánh sáng bên ngoài đi qua panen cửa sổ WP và lớp cản trên RTD-U. Trong phương án thực hiện được minh hoạ, lớp cản trên RTD-U có thể là lớp cản $\lambda/4$. Lớp cản $\lambda/4$ có thể là kiểu phân tán âm hoặc kiểu phân tán dương.

Ánh sáng bên ngoài đi qua bộ phân cực POL cần được phân cực thẳng. Sự phân cực thẳng trở thành được phân cực tròn-bên trái trong khi đi qua lớp cản dưới RTD-L. Lớp cản dưới RTD-L có thể có lớp cản dưới thứ nhất RTD-L1 và lớp cản dưới thứ hai

RTD-L2. Lớp cản dưới thứ nhất RTD-L1 và lớp cản dưới thứ hai RTD-L2 có thể lần lượt là lớp cản $\lambda/4$ kiểu phân tán dương và lớp cản $\lambda/4$ kiểu phân tán âm.

Sự phân cực tròn bên trái trở thành được phân cực tròn-bên phải sau khi được phản xạ bởi môđun hiển thị DM. Trong phương án thực hiện được minh họa, các phần mô tả được thực hiện dưới dạng sự phân cực tròn bên trái và sự phân cực tròn bên phải, nhưng khi sự phân cực tròn bên trái là sự phân cực tròn, sự phân cực tròn bên phải có thể sự phân cực tròn đảo ngược.

Sự phân cực tròn bên phải trở thành được phân cực thẳng, trong khi đi qua lớp cản dưới RTD-L. Ở đây, sự phân cực thẳng vuông góc với trục truyền của bộ phân cực POL. Bằng cách này, ánh sáng bên ngoài có thể được triệt tiêu không phản xạ.

Như được minh họa trên Fig.4C, ánh sáng (hoặc một hình ảnh IMG, xem Fig.1A) được sinh ra trên môđun hiển thị kiểu bức xạ DM vẫn chưa được phân cực. Ánh sáng sinh ra trong môđun hiển thị kiểu bức xạ DM đi qua lớp cản dưới RTD-L. Ánh sáng sinh ra trong môđun hiển thị kiểu bức xạ DM trở thành được phân cực thẳng trong khi đi qua bộ phân cực POL. Sự phân cực thẳng có thể trở thành được phân cực tròn-bên trái trong khi đi qua lớp cản trên RTD-U. Sự phân cực tròn bên trái đi qua panen cửa sổ WP cần được mang lại cho người sử dụng.

Trong phương án thực hiện được minh họa, vì thiết bị hiển thị DD bao gồm lớp cản trên RTD-U, nên tỷ lệ phản xạ ánh sáng bên ngoài trở thành thấp hơn và người sử dụng có thể còn nhận biết được một ảnh, kể cả khi đang đeo kính phân cực.

Nếu không có lớp cản trên RTD-U, người sử dụng không thể thu được hình ảnh ở bất kỳ trạng thái trong số trạng thái nằm ngang hoặc trạng thái nằm dọc của thiết bị hiển thị DD, như được thể hiện trên Fig.4D. Điều này là bởi vì hình ảnh được phân cực thẳng có thể không được truyền qua kính phân cực theo một trạng thái bất kỳ trong số các trạng thái được mô tả ở trên (trong trường hợp này, trục phân cực của hình ảnh được phân cực thẳng trở nên vuông góc với trục phân cực của kính phân cực). Theo phương án thực hiện được minh họa, vì hình ảnh được phân cực tròn đi đến kính phân cực, nên người sử dụng có thể nhận biết được một hình ảnh trong cả trạng thái nằm ngang lẫn trạng thái nằm dọc.

Trên Fig.4C, khi panen cửa sổ WP có độ trễ pha thấp, khiếm khuyết ánh cầu vòng hoặc hiện tượng trên Fig.4E có thể xảy ra. Điều này là bởi vì panen cửa sổ WP

biến đổi phân cực tròn bên trái. Do độ trễ pha trên panen của số WP, phân cực tròn bên trái được cải biến thành phân cực elip bên tay trái.

Trong phương án thực hiện được minh họa, lớp cản trên RTD-U có thể có màng có độ trễ pha cao. Lớp cản trên RTD-U của màng có độ trễ pha cao có thể ngăn chặn hoặc triệt tiêu khiếm khuyết ánh cầu vòng hoặc hiện tượng được minh họa trên Fig.4E. Khi đi qua tấm phân cực của kính phân cực, sự phân cực elip bên tay trái có thể được phân cực thẳng trở lại, và ở điểm này, khiếm khuyết hoặc hiện tượng ánh cầu vòng có thể xảy ra do sự chênh lệch hệ số truyền theo bước sóng. Tuy nhiên, màng có độ trễ pha cao nâng cao hệ số truyền trong toàn bộ dải bước sóng của ánh sáng nhìn thấy và do đó hiện tượng ánh cầu vòng có thể được ngăn chặn hoặc triệt tiêu.

Màng có độ trễ pha cao này có độ trễ pha khoảng 5000 nm hoặc dài hơn ở bước sóng khoảng 550 nm. Thông thường, màng có độ trễ pha cao có độ trễ pha nằm trong khoảng từ 5000 nm đến khoảng 11000 nm ở bước sóng khoảng 550 nm.

Khi màng có độ trễ pha cao được sử dụng cho lớp cản trên RTD-U, không giống phần mô tả được cung cấp liên quan đến Fig.4C, phân cực thẳng không bị thay đổi thành kiểu phân cực tròn bên trái, kể cả khi đi qua lớp cản trên RTD-U. Nhưng trong khi phân cực thẳng đi qua màng có độ trễ pha cao, các đặc tính phân cực thẳng về cơ bản biến mất. Do đó, người sử dụng có thể nhận biết được hình ảnh này trong khi đang đeo kính phân cực.

Fig.4F thể hiện hiện tượng đổi màu xảy ra trong vùng gấp FA. Hiện tượng đổi màu này xảy ra, vì góc giữa trục làm chậm QX-L (xem Fig.4A) của lớp cản $\lambda/4$ kiểu phân tán dương RTD-L1 và trục làm chậm HX của lớp cản $\lambda/2$ kiểu phân tán dương RTD-L2 (xem Fig.4A) thay đổi, khi thiết bị hiển thị DD được gấp và không gấp lặp đi lặp lại. Nói cách khác, vì góc giữa trục làm chậm QX-L và trục làm chậm HX tăng do lực căng, hoặc góc giữa trục làm chậm QX-L và trục làm chậm HX giảm do lực nén. Giả định là trục làm chậm QX-L của lớp cản $\lambda/4$ kiểu phân tán dương RTD-L1 và trục làm chậm HX của lớp cản $\lambda/2$ kiểu phân tán dương RTD-L2 được tạo ra trên các góc phần tư khác nhau.

Như được thể hiện trên Fig.4A, trục làm chậm QX-L của lớp cản $\lambda/4$ kiểu phân tán dương RTD-L1 và trục làm chậm HX của lớp cản $\lambda/2$ kiểu phân tán dương RTD-L2 có thể được tạo ra trên cùng góc phần tư trong các góc phần tư được tạo ra bởi trục

tham chiếu RX và trục gấp FX. Như được thể hiện trên Fig.4A, trục làm chậm QX-L của lớp cản $\lambda/4$ kiểu phân tán dương RTD-L1 và trục làm chậm HX của lớp cản $\lambda/2$ kiểu phân tán dương RTD-L2 có thể được tạo ra trên cùng một góc phần tư. Sau đó, kể cả khi thiết bị hiển thị DD được gấp đi gấp lại, góc giữa trục làm chậm QX-L của lớp cản $\lambda/4$ kiểu phân tán dương RTD-L1 và trục làm chậm HX của lớp cản $\lambda/2$ kiểu phân tán dương RTD-L2 có thể về cơ bản không thay đổi.

Góc θ_1 giữa trục phân cực TX của bộ phân cực POL và trục làm chậm QX-L của lớp cản $\lambda/4$ RTD-L1 có thể nằm trong khoảng từ khoảng 7,5 độ đến khoảng 17,5 độ. Góc θ_2 giữa trục làm chậm QX-L của lớp cản $\lambda/4$ RTD-L1 và trục làm chậm HX của lớp cản $\lambda/2$ RTD-L2 có thể nằm trong khoảng từ khoảng 50 độ đến khoảng 70 độ.

Ở điểm này, trục làm chậm QX-U của lớp cản trên có thể có một góc định trước với trục phân cực TX của bộ phân cực POL. Góc θ_3 giữa trục làm chậm QX-U của lớp cản trên và trục phân cực TX của bộ phân cực POL có thể nằm trong khoảng từ khoảng 10 độ đến khoảng 75 độ.

Khi lớp cản dưới RTD-L bao gồm lớp cản $\lambda/4$ kiểu phân tán âm được thể hiện trên Fig.3B, có thể thu được hiệu quả tương tự như được mô tả liên quan đến các hình vẽ Fig.4A, Fig.4B, Fig.4C, Fig.4D, Fig.4E và Fig.4F. Trục làm chậm của lớp cản dưới RTD-L có thể tạo thành một góc khoảng 45 độ với trục phân cực TX của bộ phân cực POL.

Fig.5 là hình vẽ mặt cắt của thiết bị hiển thị DD được chế tạo theo các phương án thực hiện làm ví dụ của sáng chế. Fig.6A và Fig.6B là các hình vẽ mặt cắt của lớp cản trên RTD-U được chế tạo theo các phương án thực hiện làm ví dụ của sáng chế.

Fig.5 minh hoạ sơ lược mặt cắt của thiết bị hiển thị gấp được DD được thể hiện trên Fig.1A, Fig.2A và Fig.2B. Do hoạt động gấp được thực hiện lặp đi lặp lại, nên khiếm khuyết có thể xảy ra trên thiết bị hiển thị gấp được DD. Trong phương án thực hiện được minh hoạ, thiết bị hiển thị DD thỏa mãn các điều kiện sau có thể cải thiện được khả năng chống va đập và độ mềm dẻo.

Độ dày từ bề mặt trên của môđun hiển thị DM hoặc bề mặt dưới của chi tiết bám dính OCA làm tiếp xúc môđun hiển thị DM với bề mặt trên của cửa sổ, cụ thể là, panen cửa sổ WP trong phương án thực hiện được minh hoạ có thể nằm trong khoảng

từ khoảng 130 μm đến khoảng 540 μm . Trên thiết bị hiển thị DD được thể hiện trên Fig.2A, độ dày từ bề mặt trên của lớp cảm biến đầu vào ISL đến bề mặt trên của cửa sổ WM có thể nằm trong khoảng từ khoảng 130 μm đến khoảng 540 μm . Trên thiết bị hiển thị DD được thể hiện trên Fig.2B, độ dày từ bề mặt trên của lớp ngăn phản xạ RPL đến bề mặt trên của cửa sổ WM có thể nằm trong khoảng từ khoảng 130 μm đến 540 μm . Khi panen cửa sổ WP bao gồm lớp phủ chức năng, bề mặt trên của panen cửa sổ WP tương ứng với bề mặt trên của lớp phủ chức năng. Ở đây, độ dày của panen cửa sổ WP có thể nằm trong khoảng từ khoảng 30 μm đến khoảng 130 μm . Nếu độ dày của panen cửa sổ lớn hơn khoảng 130 μm , vết nứt có thể xảy ra ở thời điểm đánh giá độ mềm dẻo, và nếu nhỏ hơn khoảng 30 μm , khiếm khuyết vết lõm có thể xảy ra ở thời điểm đánh giá khả năng chống va đập. Việc đánh giá khả năng chống va đập được thực hiện nhờ phép đánh giá thả rơi bi kim loại.

Thử nghiệm độ mềm dẻo được thực hiện dưới các điều kiện theo bảng 1 đối với thiết bị hiển thị DD có kết cấu này được thể hiện trên Fig.5.

Bảng 1

Kết cấu	1	2	3
WP(μm)	130	90	60
RTD-U(μm)	50	50	50
PSA1 đến PSA3(μm)	50	50	50
RPP(μm)	30	30	30
Độ tin cậy	Không tốt (xảy ra vết nứt)	Tốt	Tốt

Độ dày của chi tiết bám dính OCA có thể nằm trong khoảng từ khoảng 5 μm đến khoảng 100 μm . Khi độ dày của chi tiết bám dính lớn hơn khoảng 100 μm , sự tách ra đã xảy ra ở thời điểm đánh giá độ mềm dẻo, và khi độ dày này nhỏ hơn khoảng 5 μm , khiếm khuyết vết lõm xảy ra ở thời điểm đánh giá khả năng chống va đập.

Thử nghiệm độ mềm dẻo được thực hiện dưới các điều kiện trong đó lớp cản trên RTD-U có độ dày khoảng 50 μm , panen cửa sổ WP có độ dày khoảng 60 μm , và panen ngăn chặn phản xạ RPP có độ dày khoảng 30 μm trên thiết bị hiển thị DD của kết cấu được thể hiện trên Fig.5. Một chi tiết nhạy với áp lực được sử dụng làm chi tiết bám dính OCA. Trong số ba chi tiết bám dính nhạy với áp lực PSA1, PSA2, và PSA3, chi tiết bám dính nhạy với áp lực tiếp xúc môđun hiển thị là chi tiết bám dính nhạy với áp lực thứ nhất PSA1. Các kết quả được thể hiện trên các bảng từ 2 đến 4 dưới đây.

Bảng 2

Kết cấu	1	2	3	4	5	6	7	8	9
PSA1(μm)	150	125	150	135	150	125	135	150	100
PSA2(μm)	100	75	75	75	75	50	50	50	25
PSA3(μm)	25	25	25	25	25	25	25	25	25
Độ tin cậy	Khôn g tốt (xảy ra việc tách)	Khôn g tốt	Khôn g tốt	Khôn g tốt	Khôn g tốt	Khôn g tốt	Khôn g tốt	Khôn g tốt	Tốt (xảy ra việc tách)

Bảng 3

Kết cấu	10	11	12	13	14	15	16	17	18
PSA1(μm)	100	50	25	100	75	50	100	25	100
PSA2(μm)	25	50	75	50	50	50	75	75	50
PSA3(μm)	25	50	25	25	25	25	25	25	25
Độ tin cậy	Tốt	Tốt	Tốt	Tốt	Tốt	Tốt	Tốt	Tốt	Tốt

Bảng 4

Kết cấu	19	20	21	22	23	24	25	26	27
PSA1(μm)	100	75	50	50	25	50	50	50	50
PSA2(μm)	75	75	100	75	100	100	125	130	150
PSA3(μm)	25	25	25	25	25	50	50	50	50
Độ tin cậy	Tốt	Tốt	Tốt	Tốt	Tốt	Tốt	Không tốt	Không tốt	Không tốt

Độ dày của lớp cản trên RTD-U có thể nằm trong khoảng từ khoảng 1 μm đến khoảng 80 μm . Nếu độ dày của lớp cản trên RTD-U lớn hơn khoảng 80 μm , hiện tượng tách xảy ra trong quá trình thử nghiệm độ mềm dẻo. Kể cả khi lớp cản trên RTD-U được sản xuất theo kiểu lớp phủ tinh thể lỏng, về cơ bản khó sản xuất chúng với độ dày mỏng hơn khoảng 1 μm .

Thử nghiệm độ mềm dẻo được thực hiện dưới các điều kiện như [bảng 5] đối với thiết bị hiển thị DD có kết cấu được thể hiện trên Fig.5.

Bảng 5

Kết cấu	1	2	3	4
WP(μm)	60	60	60	60
RTD-U(μm)	80	60	55	30
PSA1 đến PSA3 (μm)	50	50	50	50
RPP(μm)	30	30	30	30

Độ tin cậy	Không tốt (xảy ra việc tách)	Tốt	Tốt	Tốt
------------	------------------------------	-----	-----	-----

Trong phương án thực hiện được minh hoạ, độ dày của panen ngăn chặn phản xạ RPP đóng vai trò bộ chống phản xạ có thể nằm trong khoảng từ 1 μm đến khoảng 50 μm . Nếu độ dày của panen ngăn chặn phản xạ RPP lớn hơn khoảng 50 μm , xảy ra việc tách trong khi thử nghiệm độ mềm dẻo. Kể cả khi bộ chống phản xạ được sản xuất theo kiểu lớp phủ tinh thể lỏng, về cơ bản khó sản xuất chúng với độ dày mỏng hơn khoảng 1 μm .

Fig.6A và Fig.6B là các hình vẽ mặt cắt của lớp cản trên RTD-U theo một phương án thực hiện làm ví dụ của sáng chế. Fig.6A minh hoạ lớp cản $\lambda/4$ được kéo căng RTD-U thuộc kiểu màng, và Fig.6B minh hoạ lớp cản $\lambda/4$ RTD-U thuộc kiểu lớp phủ tinh thể lỏng. Lớp cản $\lambda/4$ RTD-U thuộc kiểu lớp phủ tinh thể lỏng bao gồm màng cơ sở BF và lớp làm trễ pha tinh thể lỏng LL.

Để nâng cao độ mềm dẻo và độ tin cậy của lớp cản trên RTD-U, lớp cản trên RTD-U có hệ số Young nằm trong khoảng từ khoảng 4 GPa đến khoảng 100 GPa. Cụ thể, hệ số Young nằm trong khoảng từ khoảng 4 GPa đến khoảng 15 GPa. Giá trị của hệ số Young được đo ở nhiệt độ khoảng 25°C. Trên lớp cản RTD-U thuộc kiểu lớp phủ tinh thể lỏng, màng cơ sở BF có hệ số Young trong phạm vi được mô tả ở trên. Lớp cản trên RTD-U được tạo ra từ màng có độ trễ pha cao cũng có hệ số Young trong phạm vi được mô tả ở trên để nâng cao độ mềm dẻo và độ tin cậy.

Thử nghiệm độ mềm dẻo được thực hiện dưới các điều kiện trong đó panen cửa sổ WP có độ dày khoảng 50 μm , lớp cản trên RTD-U có độ dày khoảng 50 μm , panen ngăn chặn phản xạ RPP có độ dày khoảng 50 μm , và chi tiết bám dính OCA có độ dày khoảng 50 μm trên thiết bị hiển thị DD của kết cấu được thể hiện trên Fig.5. Các kết quả như trong bảng 6.

Bảng 6

Hệ số Young của lớp cản trên RTD-U	Điều kiện môi trường 1	Điều kiện môi trường 2	Điều kiện môi trường 3
6Gpa	Tốt (không xảy ra việc tách)	Tốt	Tốt
4Gpa	Tốt	Tốt	Tốt
3,7Gpa	Tốt	Tốt	1/2 Không tốt
3,3Gpa	Tốt	Tốt	2/2 Không tốt
3Gpa	1/4 Không tốt	3/4 Không tốt	2/2 Không tốt

	(xảy ra việc tách)		
--	--------------------	--	--

Điều kiện môi trường 1 thể hiện thiết bị hiển thị ở trạng thái được gấp trong môi trường nhiệt độ khoảng 60°C và độ ẩm khoảng 93% trong thời gian 240 giờ. Điều kiện môi trường 2 thể hiện thiết bị hiển thị ở trạng thái được gấp trong môi trường nhiệt độ khoảng 60°C và môi trường nhiệt độ khoảng -10°C . Điều kiện môi trường 3 thể hiện thiết bị hiển thị ở trạng thái được gấp in môi trường nhiệt độ 70°C trong thời gian 72 giờ.

Đối với lớp cản trên có hệ số Young là 3,7 GPa, khiếm khuyết xảy ra trong một mẫu trong số hai mẫu ở điều kiện môi trường 3.

Fig.7 là hình chiếu bằng của một màn hình thể hiện mối quan hệ giữa các trục quang của thiết bị hiển thị DD theo một phương án thực hiện làm ví dụ của sáng chế. Sau đây, phần mô tả chi tiết về các kết cấu tương tự như được mô tả liên quan đến Fig.1A, Fig.1B, Fig.1C, Fig.2A, Fig.2B, Fig.3A, Fig.3B, Fig.4A, Fig.4B, Fig.4C, Fig.4D, Fig.4E, Fig.4F, Fig.5, Fig.6A và Fig.6B sẽ được lược bỏ để tránh dư thừa.

Theo phương án thực hiện được minh hoạ, trục phân cực TX của bộ phân cực tạo một góc với trục gấp FX. Ví dụ, góc này có thể khoảng 45° . Theo phương án thực hiện được minh hoạ, kể cả khi người sử dụng đeo kính phân cực, khiếm khuyết tối dần hoặc hiện tượng được thể hiện trên Fig.4D cũng không xảy ra. Điều này là vì trục gấp FX không vuông góc với trục truyền của kính phân cực ở trạng thái nằm ngang hoặc ở trạng thái nằm dọc.

Trong phương án được minh hoạ, lớp cản dưới RTD-U có thể có lớp cản $\lambda/4$ kiểu phân tán âm. Trục làm chậm QX-L của lớp cản $\lambda/4$ kiểu phân tán âm có thể tạo thành góc khoảng 45° với trục phân cực TX của bộ phân cực. Lớp cản dưới RTD-L có thể có một lớp cản để ngăn chặn hoặc triệt tiêu hiện tượng đổi màu không cho xảy ra trong vùng gấp.

Trong phương án thực hiện được minh hoạ, nếu cửa sổ có độ trễ pha thấp, lớp cản trên RTD-U có thể có màng có độ trễ pha cao. Do đó, khiếm khuyết hoặc hiện tượng ánh cầu vòng có thể được ngăn chặn hoặc triệt tiêu. Trong phương án được minh hoạ, “khoảng 45° ” bao gồm phạm vi dung sai do các sai số chế tạo có thể xảy ra khi nhằm mục tiêu 45° .

Fig.8A là hình vẽ mặt cắt của panen hiển thị DP được chế tạo theo một phương

án làm ví dụ của sáng chế. Fig.8B là hình chiếu bằng của panen hiển thị DP trên Fig.8A. Fig.8C là hình vẽ mặt cắt riêng phần được phóng to của panen hiển thị DP trên Fig.8A.

Như được thể hiện trên Fig.8A, panen hiển thị DP bao gồm lớp nền BL, lớp phần tử mạch điện DP-CL được bố trí trên lớp nền BL, lớp phần tử hiển thị DP-OLED được bố trí trên lớp phần tử mạch điện DP-CL, và lớp cách ly TFL (sau đây được xác định là lớp cách ly trên) được bố trí trên lớp phần tử hiển thị DP-OLED.

Lớp nền BL có thể có một màng nhựa tổng hợp. Lớp nhựa tổng hợp này được tạo ra trên nền gia công được sử dụng để sản xuất panen hiển thị DP. Sau đó, lớp dẫn và lớp cách ly được tạo ra trên lớp nhựa tổng hợp. Khi nền gia công được loại bỏ, lớp nhựa tổng hợp tương ứng với lớp nền BL. Lớp nhựa tổng hợp có thể là lớp nhựa trên cơ sở polyimide, nhưng vật liệu này không bị giới hạn cụ thể. Lớp nền BL có thể gồm có nền thủy tinh, kim loại nền hoặc vật liệu nền composit hữu cơ/vô cơ v.v..

Lớp phần tử mạch điện DP-CL bao gồm ít nhất một lớp cách ly và một phần tử mạch. Sau đây, lớp cách ly có trong lớp phần tử mạch điện DP-CL được gọi là lớp cách ly trung gian. Lớp cách ly trung gian này bao gồm ít nhất một màng vô cơ trung gian và/hoặc ít nhất một màng hữu cơ trung gian. Phần tử mạch bao gồm các dây dẫn tín hiệu và mạch điều khiển của điểm ảnh, v.v.. Lớp phần tử mạch điện DP-CL có thể được tạo ra nhờ một quy trình tạo hình lớp cách ly, lớp bán dẫn và lớp dẫn by nhờ phương pháp phủ và lắng phủ, v.v., quy trình in ảnh litô cho lớp cách ly, và quy trình tạo mẫu hình cho lớp bán dẫn và lớp dẫn.

Lớp phần tử hiển thị DP-OLED bao gồm một phần tử phát sáng. Lớp phần tử hiển thị DP-OLED có thể có điốt phát sáng hữu cơ đóng vai trò phần tử phát sáng hoặc phần tử đã biết khác. Ví dụ, lớp phần tử hiển thị DP-OLED bao gồm vật liệu hữu cơ đóng vai trò lớp xác định điểm ảnh.

Như được mô tả dưới đây, lớp cách ly trên TFL có thể có lớp bao màng mỏng có kết cấu để bao bọc lớp phần tử mạch điện DP-CL. Lớp cách ly trên TFL có thể cũng có các lớp chức năng như lớp chụp, lớp ngăn phản xạ hoặc lớp điều chỉnh chỉ số khúc xạ, v.v..

Như được minh họa trên Fig.8B, panen hiển thị DP bao gồm vùng hiển thị DP-DA và vùng không hiển thị DP-NDA trên một mặt phẳng. Trong phương án thực hiện

được minh họa, vùng không hiển thị DP-NDA có thể được tạo ra dọc theo mép của vùng hiển thị DP-DA. Vùng hiển thị DD-DA và vùng không hiển thị DP-NDA của panen hiển thị DP lần lượt tương ứng với vùng hiển thị DD-DA và vùng không hiển thị DD-NDA của thiết bị hiển thị DD được minh họa trên các hình vẽ từ Fig.1A đến Fig.2B.

Panen hiển thị DP có thể có mạch điều khiển GDC, các chi tiết của các dây dẫn tín hiệu SGL (sau đây, các dây dẫn tín hiệu) và các điểm ảnh PX (sau đây gọi là các điểm ảnh). Các điểm ảnh PX được bố trí trên vùng hiển thị DP-DA. Mỗi điểm ảnh PX bao gồm phần tử phát sáng và mạch điều khiển điểm ảnh được nối với nó. Mạch điều khiển GDC, các dây dẫn tín hiệu SGL và mạch điều khiển điểm ảnh có thể có trên lớp phần tử mạch điện DP-CL được minh họa trên Fig.3A.

Mạch điều khiển GDC có thể có một mạch điều khiển quét. Mạch điều khiển quét này tạo ra các tín hiệu quét (sau đây gọi là các tín hiệu quét), và lần lượt xuất ra các tín hiệu quét đến các dây dẫn quét GL (sau đây gọi là các dây dẫn quét) sẽ được mô tả sau. Mạch điều khiển quét có thể còn xuất ra tín hiệu điều khiển khác đến mạch điều khiển của các điểm ảnh PX.

Bộ phận điều khiển quét có thể có các tranzito màng mỏng được tạo ra nhờ quy trình tương tự như mạch điều khiển của các điểm ảnh PX, ví dụ, quy trình silicon đa tinh thể nhiệt độ thấp (LTPS (Low Temperature Polycrystalline Silicon) hoặc quy trình oxit đa tinh thể nhiệt độ thấp (LTPO (Low Temperature Polycrystalline Oxide)).

Các dây dẫn tín hiệu SGL gồm các dây dẫn quét GL, các dây dẫn dữ liệu DL, dây dẫn cấp nguồn PL và dây dẫn tín hiệu điều khiển CSL. Các dây dẫn quét GL lần lượt được nối với các điểm ảnh PX tương ứng từ trong số các điểm ảnh PX, và các dây dẫn dữ liệu DL lần lượt được nối với các điểm ảnh PX tương ứng từ trong số các điểm ảnh PX. Dây dẫn cấp nguồn PL được nối với các điểm ảnh PX. Dây dẫn tín hiệu điều khiển CSL có thể cấp các tín hiệu điều khiển đến mạch điều khiển quét.

Các dây dẫn tín hiệu SGL có thể được nối với một bảng mạch không thể hiện trên hình vẽ. Các dây dẫn tín hiệu SGL có thể được nối với mạch điều khiển định thời của kiểu chip tích hợp được lắp trên bảng mạch. Trong phương án thực hiện được minh họa theo sáng chế, chip tích hợp này có thể được bố trí trên vùng không hiển thị DP-NDA cần được nối với các dây dẫn tín hiệu SGL.

Như được thể hiện trên Fig.8C, lớp phần tử mạch điện DP-CL có thể có một lớp đệm BFL là một lớp vô cơ, lớp vô cơ trung gian thứ nhất 10 và lớp vô cơ trung gian thứ hai 20, và lớp hữu cơ trung gian 30 là một lớp hữu cơ. Fig.8C minh họa làm ví dụ các mối quan hệ sắp xếp vị trí trong số mẫu hình bán dẫn thứ nhất OSP1 gồm tranzito chuyển mạch T1 và tranzito điều khiển T2, mẫu hình bán dẫn thứ hai OSP2, điện cực điều khiển thứ nhất GE1, điện cực điều khiển thứ hai GE2, điện cực đầu vào thứ nhất DE1, điện cực đầu ra thứ nhất SE1, điện cực đầu vào thứ hai DE2, và điện cực đầu ra thứ hai SE2. Các lỗ thủng từ thứ nhất CH1 đến thứ tư CH4 cũng được minh họa làm ví dụ.

Lớp phần tử hiển thị DP-OLED có một phần tử phát sáng. Lớp phần tử hiển thị DP-OLED có thể có một điôt phát sáng hữu cơ OLED đóng vai trò phần tử phát sáng hoặc phần tử đã biết khác. Lớp phần tử hiển thị DP-OLED có một lớp xác định điểm ảnh. Ví dụ, lớp xác định điểm ảnh này có thể là một lớp hữu cơ.

Điện cực thứ nhất AE được bố trí trên lớp hữu cơ trung gian 30. Điện cực thứ nhất AE được nối với điện cực đầu ra thứ hai SE2 qua lỗ thủng thứ năm CH5 đi xuyên qua lớp hữu cơ trung gian 30. Phần khe hở OP được tạo ra trên lớp xác định điểm ảnh PDL. Phần khe hở OP của lớp xác định điểm ảnh PDL để lộ ra ít nhất một phần của điện cực thứ nhất AE. Phần khe hở OP của lớp xác định điểm ảnh PDL được gọi là phần khe hở phát sáng để phân biệt với các phần khe hở khác.

Panen điểm ảnh DP có thể có vùng phát sáng PXA và vùng không phát sáng NPXA liền kề vùng phát sáng PXA. Vùng không phát sáng NPXA có thể bao quanh vùng phát sáng PXA. Vùng phát sáng PXA trong phương án thực hiện được minh họa được tạo ra tương ứng với phần của điện cực thứ nhất AE lộ ra bởi phần khe hở phát sáng OP.

Lớp điều khiển lỗ HCL có thể được bố trí chung trên vùng phát sáng PXA và vùng không phát sáng NPXA. Lớp điều khiển lỗ HCL có thể có lớp vận chuyển lỗ, và còn có một lớp phun lỗ. Lớp phát sáng EML được bố trí trên lớp điều khiển lỗ HCL. Lớp phát sáng EML có thể được bố trí trên vùng tương ứng với phần khe hở phát sáng OP. Nói cách khác, lớp phát sáng EML có thể được tạo ra riêng biệt trên từng điểm ảnh trong số các điểm ảnh. Lớp phát sáng EML có thể gồm vật liệu hữu cơ và/hoặc vật liệu vô cơ. Lớp phát sáng EML có thể tạo ra màu ánh sáng được quy định.

Một lớp điều khiển điện tử ECL được bố trí trên lớp phát sáng EML. Lớp điều khiển điện tử ECL có thể có một lớp vận chuyển lỗ, và còn có một lớp phun lỗ. Lớp điều khiển lỗ HCL và lớp điều khiển điện tử ECL có thể được tạo ra chung trên các điểm ảnh sử dụng một mặt nạ hở. Điện cực thứ hai CE được bố trí trên lớp điều khiển điện tử ECL. Điện cực thứ hai CE được bố trí chung trên các điểm ảnh PX.

Lớp cách ly trên TFL được bố trí trên điện cực thứ hai CE. Lớp cách ly trên TFL có thể có các màng mỏng (sau đây gọi là các màng mỏng thứ nhất). Như trong phương án được minh họa, các màng mỏng có thể có lớp bao màng mỏng và lớp chụp được phân biệt chức năng với nhau. Lớp bao màng mỏng TFE có thể có lớp vô cơ/ lớp hữu cơ/lớp vô cơ. Lớp điều chỉnh chỉ số khúc xạ có thể được bố trí thêm giữa điện cực thứ hai CE và lớp bao màng mỏng TFE, và có thể bằng vật liệu tương tự như vật liệu hữu cơ của điôt phát sáng hữu cơ OLED.

Fig.9A là hình vẽ mặt cắt của thiết bị hiển thị DD được chế tạo theo một phương án thực hiện làm ví dụ của sáng chế. Fig.9B là hình chiếu bằng của lớp cảm biến đầu vào ISL được chế tạo theo một phương án thực hiện làm ví dụ của sáng chế. Fig.9C là hình vẽ mặt cắt của vùng BB của lớp cảm biến đầu vào ISL theo một phương án thực hiện làm ví dụ của sáng chế. Fig.9D là hình chiếu bằng của vùng BB của lớp cảm biến đầu vào ISL theo một phương án thực hiện làm ví dụ của sáng chế.

Fig.9A minh họa sơ lược panen hiển thị DP và lớp ngăn phản xạ RPL để giải thích mối quan hệ tạo lớp của lớp cảm biến đầu vào ISL. Lớp cảm biến đầu vào ISL bao gồm ít nhất một điện cực cảm biến. Lớp cảm biến đầu vào ISL có thể còn có dây dẫn tín hiệu được nối với điện cực cảm biến và ít nhất một lớp cách ly (hoặc màng mỏng thứ hai). Lớp cảm biến đầu vào ISL có thể cảm biến đầu vào bên ngoài, ví dụ, theo kiểu điện dung. Hoạt động của lớp cảm biến đầu vào ISL không bị giới hạn cụ thể, và lớp cảm biến đầu vào ISL theo một phương án thực hiện làm ví dụ của sáng chế có thể cảm biến đầu vào bên ngoài theo kiểu cảm ứng điện từ hoặc theo kiểu cảm biến áp suất.

Như được minh họa trên Fig.9A, lớp cảm biến đầu vào ISL có thể có lớp dẫn thứ nhất IS-CL1, lớp cách ly thứ nhất IS-IL1, lớp dẫn thứ hai IS-CL2 và lớp cách ly thứ hai IS-IL2. Mỗi lớp trong số lớp dẫn thứ nhất IS-CL1 và lớp dẫn thứ hai IS-CL2 có thể có kết cấu một lớp đơn hoặc có kết cấu nhiều lớp được tạo lớp dọc theo trục

định hướng thứ ba DR3. Lớp dẫn của kết cấu một lớp đơn có thể có một lớp kim loại hoặc lớp dẫn trong suốt. Lớp kim loại có thể gồm molypden, bạc, titan, đồng, nhôm, và hợp kim của chúng. Lớp dẫn trong suốt có thể gồm oxit dẫn trong suốt như indi thiếc oxit (ITO), indi kẽm oxit (IZO), kẽm oxit ZnO, hoặc indi thiếc kẽm oxit (ITZO). Ngoài ra, lớp dẫn trong suốt có thể gồm polyme dẫn như PEDOT, dây nano kim loại, hoặc lá graphit.

Lớp dẫn của kết cấu nhiều lớp có thể có nhiều lớp kim loại. Ví dụ, nhiều lớp kim loại có thể có kết cấu ba lớp gồm titan/nhôm/titan. Lớp dẫn của kết cấu nhiều lớp có thể có ít nhất một lớp kim loại và ít nhất một lớp dẫn trong suốt.

Mỗi lớp trong số lớp dẫn thứ nhất IS-CL1 và lớp dẫn thứ hai IS-CP2 có nhiều mẫu hình. Sau đây, phần mô tả sẽ được thực hiện về lớp dẫn thứ nhất IS-CL1 gồm các mẫu hình dẫn thứ nhất và lớp dẫn thứ hai IS-CL2 bao gồm các mẫu hình dẫn thứ hai. Mỗi mẫu hình trong số các mẫu hình dẫn thứ nhất và các mẫu hình dẫn thứ hai có thể có các điện cực cảm biến và các dây dẫn tín hiệu.

Mỗi điện cực trong số các điện cực cảm biến bao gồm các lớp kim loại có thể có dạng lưới, như sẽ được mô tả sau, để ngăn chặn hoặc triệt tiêu không thấy được bằng mắt bởi người sử dụng. Mặt khác, độ dày của lớp cách ly trên TFL có thể được điều chỉnh sao cho tạp nhiễu sinh ra bởi kết cấu của lớp phản tử hiển thị DP-OLED không ảnh hưởng đến lớp cảm biến đầu vào ISL. Mỗi lớp trong số lớp cách ly thứ nhất IS-IL1 và lớp cách ly thứ hai IS-IL2 có thể có kết cấu một lớp hoặc nhiều lớp. Mỗi lớp trong số lớp cách ly thứ nhất IS-IL1 và lớp cách ly thứ hai IS-IL2 có thể gồm vật liệu vô cơ, vật liệu hữu cơ hoặc vật liệu composit.

Ít nhất một lớp trong số lớp cách ly thứ nhất IS-IL1 và lớp cách ly thứ hai IS-IL2 có thể có một lớp vô cơ. Lớp vô cơ này có thể gồm ít nhất một chất bất kỳ trong số nhôm oxit, titan oxit, silic oxit, silic oxynitrat, ziriconi oxit và hafni oxit.

Ít nhất một lớp trong số lớp cách ly thứ nhất IS-IL1 và lớp cách ly thứ hai IS-IL2 có thể có một lớp hữu cơ. Lớp hữu cơ này có thể gồm ít nhất một chất trong số nhựa trên cơ sở acrylic, nhựa trên cơ sở meta-acrylic, polyisopren, nhựa trên cơ sở vinyl, nhựa trên cơ sở epoxy, nhựa trên cơ sở uretan, nhựa trên cơ sở xenluloza, nhựa trên cơ sở siloxan, nhựa trên cơ sở polyimit, nhựa polyamit và nhựa trên cơ sở parylen.

Như được thể hiện trên Fig.9B, lớp cảm biến đầu vào ISL có thể có các điện

cực cảm biến thứ nhất từ IE1-1 đến IE1-5, các dây dẫn tín hiệu thứ nhất từ SL1-1 đến SL1-5 được nối với các điện cực cảm biến thứ nhất từ IE1-1 đến IE1-5, các điện cực cảm biến thứ hai từ IE2-1 đến IE2-4, và các dây dẫn tín hiệu thứ hai từ SL2-1 đến SL2-4 được nối với các điện cực cảm biến thứ hai từ IE2-1 đến IE2-4. Lớp cảm biến đầu vào ISL có thể còn có các điện cực giả quang được bố trí trên vùng ranh giới giữa các điện cực cảm biến thứ nhất từ IE1-1 đến IE1-5 và các điện cực cảm biến thứ hai từ IE2-1 đến IE2-4.

Các điện cực cảm biến thứ nhất từ IE1-1 đến IE1-5 và các điện cực cảm biến thứ hai từ IE2-1 đến IE2-4 giao nhau. Các điện cực cảm biến thứ nhất từ TE1-1 đến TE1-5 được sắp xếp theo hướng thứ nhất DR1, mỗi điện cực có hình dạng kéo dài về phía hướng thứ hai DR2. Các điện cực cảm biến có thể cảm biến đầu vào bên ngoài theo kiểu nắp lẫn nhau hoặc kiểu tự chụp lên. Sau khi các tọa độ của đầu vào bên ngoài kiểu nắp lẫn nhau được tính toán trong khi diễn ra chu kỳ thứ nhất, các tọa độ của đầu vào bên ngoài kiểu tự chụp lên có thể được tính toán lại trong khi diễn ra chu kỳ thứ hai.

Mỗi điện cực trong số các điện cực cảm biến thứ nhất từ IE2-1 đến IE1-5 bao gồm các phần cảm biến thứ nhất SP1 và các phần nối thứ nhất CP1. Mỗi điện cực trong số các điện cực cảm biến thứ hai từ IE2-1 đến IE2-4 bao gồm các phần cảm biến thứ hai SP2 và các phần nối thứ hai CP2. Trong số các phần cảm biến thứ nhất SP1, hai phần cảm biến thứ nhất được bố trí ở cả hai đầu của điện cực thứ nhất có thể có kích thước nhỏ hơn so với bộ cảm biến thứ nhất được bố trí ở giữa, ví dụ, bằng một nửa. Trong số các phần cảm biến thứ hai SP2, hai phần cảm biến thứ hai được bố trí ở cả hai đầu của điện cực thứ hai có thể có kích thước nhỏ hơn so với bộ cảm biến thứ hai được bố trí ở giữa, ví dụ, bằng một nửa.

Fig.9B minh họa các điện cực cảm biến thứ nhất từ IE1-1 đến IE1-5 và các điện cực cảm biến thứ hai từ IE2-1 đến IE2-5 theo một phương án thực hiện làm ví dụ, nhưng các hình dạng của chúng không bị giới hạn. Các điện cực cảm biến thứ nhất từ IE1-1 đến IE1-5 và các điện cực cảm biến thứ hai từ IE2-1 đến IE2-5 có thể có hình dạng (ví dụ dạng thanh) trong đó bộ phận cảm biến và bộ phận nối không được phân chia. Các phần cảm biến thứ nhất SP1 và các phần cảm biến thứ hai SP2 có hình dạng kim cương được minh họa làm ví dụ, nhưng hình dạng này không bị giới hạn ở đó. Các phần cảm biến thứ nhất SP1 và các phần cảm biến thứ hai SP2 có thể có có dạng

hình đa giác khác.

Trong một điện cực cảm biến thứ nhất, các phần cảm biến thứ nhất SP1 được sắp xếp dọc theo hướng thứ hai DR2, và trong một điện cực cảm biến thứ hai, các phần cảm biến thứ hai SP2 được sắp xếp dọc theo hướng thứ nhất DR1. Từng phần nổi trong số các phần nổi thứ nhất nối các phần cảm biến thứ nhất SP1 liền kề và từng phần nổi trong số các phần nổi thứ hai CP2 nối các phần cảm biến thứ hai SP2 liền kề.

Các dây dẫn tín hiệu thứ nhất từ SL1-1 đến SL1-5 lần lượt được nối với một đầu của các điện cực cảm biến thứ nhất từ IE1-1 đến IE1-5. Các dây dẫn tín hiệu thứ hai từ SL2-1 đến SL2-4 lần lượt được nối với cả hai đầu của các điện cực cảm biến thứ hai từ IE2-1 đến IE2-4. Các dây dẫn tín hiệu thứ nhất từ SL1-1 đến SL1-5 cũng có thể lần lượt được nối với cả hai đầu của các điện cực cảm biến thứ nhất từ IE1-1 đến IE1-5. Các dây dẫn tín hiệu thứ hai từ SL2-1 đến SL2-4 có thể chỉ được nối lần lượt với một đầu của các điện cực cảm biến thứ hai từ IE2-1 đến IE2-4.

Theo phương án thực hiện được minh họa, độ nhạy cảm biến có thể được cải thiện so với lớp cảm biến đầu vào ISL bao gồm các dây dẫn tín hiệu thứ hai từ SL2-1 đến SL2-4 lần lượt chỉ được nối với một đầu của các điện cực cảm biến thứ hai từ IE2-1 đến IE2-4. Vì các điện cực cảm biến thứ hai từ IE2-1 đến IE2-4 dài hơn so với các điện cực cảm biến thứ nhất từ IE1-1 đến IE1-4, sự sụt áp xảy ra trong tín hiệu phát hiện (hoặc tín hiệu truyền dẫn) và do đó, độ nhạy cảm biến có thể được hạ thấp hơn. Theo phương án thực hiện được minh họa, vì tín hiệu phát hiện (hoặc tín hiệu truyền dẫn) được cấp qua các dây dẫn tín hiệu thứ hai từ SL2-1 đến SL2-4 được nối với cả hai đầu của các điện cực cảm biến thứ hai từ IE2-1 đến IE2-4, nên sự sụt áp của tín hiệu phát hiện (hoặc tín hiệu truyền dẫn) có thể được ngăn chặn hoặc triệt tiêu và do đó độ nhạy cảm biến có thể được ngăn chặn hoặc triệt tiêu không bị hạ thấp hơn nữa.

Các dây dẫn tín hiệu thứ nhất từ SL1-1 đến SL1-5 và các dây dẫn tín hiệu thứ hai từ SL2-1 đến SL2-4 có thể gồm các bộ phận dây dẫn SL-L và các bộ phận lót SL-P. Các bộ phận lót SL-P có thể được bố trí trong vùng lót NDA-PD.

Mặt khác, trên các dây dẫn tín hiệu thứ nhất từ SL1-1 đến SL1-5, các dây dẫn tín hiệu thứ hai từ SL2-1 đến SL2-4 có thể được thay thế bằng một bảng mạch, v.v., được chế tạo riêng biệt và kết hợp lại.

Như được thể hiện trên Fig.9C, lớp dẫn thứ nhất IS-CL1 bao gồm các phần nổi thứ nhất CP1. Lớp dẫn thứ hai IS-CL2 bao gồm các phần cảm biến thứ nhất SP1 và các phần nổi thứ hai CP2. Lớp dẫn thứ hai IS-CL2 còn bao gồm các phần cảm biến thứ hai SP2. Mỗi điện cực trong số các điện cực cảm biến thứ hai từ IE2-1 đến IE2-4 có thể có một hình dạng thân. Các phần cảm biến thứ nhất SP1 tách rời khỏi các điện cực cảm biến thứ hai từ IE2-1 đến IE2-4.

Các mẫu hình dẫn được bố trí trên một lớp giống nhau có thể được tạo ra nhờ một quy trình giống nhau, và gồm vật liệu giống nhau, và có kết cấu tạo lớp giống nhau. Thứ tự tạo lớp của các thành phần của lớp cảm biến đầu vào ISL có thể được thay đổi. Theo một phương án thực hiện làm ví dụ của sáng chế, các phần cảm biến thứ nhất SP1 và bộ phận nổi thứ hai CP2 có thể được bố trí trực tiếp trên lớp cách ly trên TFL. Lớp cách ly thứ nhất IS-IL1, che các phần cảm biến thứ nhất SP1 và bộ phận nổi thứ hai CP2, được bố trí trên lớp cách ly trên TFL. Bộ phận nổi thứ nhất CP1 được bố trí trên lớp cách ly thứ nhất IS-IL1 có thể được nối điện với các phần cảm biến thứ nhất SP1 qua các lỗ tiếp xúc nổi thứ nhất CNT-1.

Như được minh hoạ trên Fig.9D, mỗi điện cực trong số các điện cực cảm biến thứ nhất từ IE1-1 đến IE1-5 và các điện cực cảm biến thứ hai từ IE2-1 đến IE2-4 có thể có dạng lưới. Vì các điện cực cảm biến thứ nhất từ IE1-1 đến IE1-5 và các điện cực cảm biến thứ hai từ IE2-1 đến IE2-4 có các hình dạng lưới, nên điện dung tap với điện cực thứ hai CE (xem Fig.8C) có thể được giảm bớt. Ngoài ra, các điện cực cảm biến thứ nhất từ IE1-1 đến IE1-5 và các điện cực cảm biến thứ hai từ IE2-1 đến IE2-4 không chồng lên vùng phát sáng PXA, và do đó nhìn thấy được bởi người sử dụng thiết bị hiển thị DD.

Các điện cực cảm biến thứ nhất từ IE1-1 đến IE1-5 và các điện cực cảm biến thứ hai từ IE2-1 đến IE2-4 có các hình dạng lưới có thể gồm bạc, nhôm, đồng, crom, niken, titan hoặc tương tự mà một quy trình nhiệt độ thấp có thể được áp dụng, nhưng vật liệu này không bị giới hạn ở đó. Kể cả khi lớp cảm biến đầu vào ISL được cấp theo một quy trình liên tục, điôt phát sáng hữu cơ OLED (xem Fig.8C) có thể được ngăn chặn hoặc triệt tiêu không bị phá hỏng.

Các dây dẫn lưới của các điện cực cảm biến thứ nhất từ IE1-1 đến IE1-5 và các điện cực cảm biến thứ hai từ IE2-1 đến IE2-4 có thể tạo ra các phần khe hở tương ứng

với vùng phát sáng PXA.

Lớp cảm biến đầu vào ISL trên Fig.9A, Fig.9B, Fig.9C và Fig.9D giải thích làm ví dụ cảm biến chạm kiểu điện dung có kết cấu gồm hai lớp dẫn gồm lớp dẫn thứ nhất IS-CL1 và lớp dẫn thứ hai IS-CL2, nhưng không bị giới hạn ở đó. Theo một phương án thực hiện làm ví dụ của sáng chế, lớp cảm biến đầu vào ISL có thể là cảm biến chạm kiểu điện dung có kết cấu gồm một lớp dẫn.

Cảm biến chạm này có kết cấu gồm một lớp dẫn có thể có các điện cực cảm biến IE (sau đây gọi là các điện cực cảm biến) và các dây dẫn tín hiệu SL (sau đây gọi là các dây dẫn tín hiệu). Các điện cực cảm biến có thông tin tọa độ duy nhất. Ví dụ, các điện cực cảm biến có thể được sắp xếp theo kiểu ma trận và lần lượt được nối với các dây dẫn tín hiệu. Các điện cực cảm biến có thể có các hình dạng lưới, và có thể được điều khiển theo kiểu tự chụp lên.

Theo các phương án thực hiện làm ví dụ của sáng chế, lớp cảm trên được bố trí, làm giảm tỷ lệ phản xạ của ánh sáng bên ngoài để cho phép thấy được một hình ảnh ở góc bất kỳ, kể cả khi người sử dụng đeo kính phân cực.

Ngoài ra, hiện tượng đổi màu phản gấp có thể được ngăn chặn hoặc triệt tiêu nhờ bố trí các trục quang của các lớp cảm dưới điều kiện được quy định như được gọi ý ở trên.

Lớp cảm trên có hệ số Young được quy định như được gọi ý ở trên có thể ngăn chặn hoặc triệt tiêu không cho lớp cảm trên bám vào bất chấp việc gấp lặp đi lặp lại của thiết bị hiển thị. Do đó, độ bền của thiết bị hiển thị gấp được có thể được nâng cao.

Mặc dù các phương án thực hiện làm ví dụ và phương án thực hiện nhất định đã được mô tả ở đây, các phương án thực hiện và cải biến khác sẽ trở nên rõ ràng từ phần mô tả này. Do đó, các ý tưởng sáng tạo không bị giới hạn ở các phương án thực hiện này, mà ở phạm vi rộng hơn của Yêu cầu bảo hộ kèm theo và các cải biến hiển nhiên khác nhau và các kết cấu tương đương rõ ràng đối với người có hiểu biết trung bình trong lĩnh vực kỹ thuật này.

YÊU CẦU BẢO HỘ

1. Thiết bị hiển thị gấp được bao gồm:

panen hiển thị;

cảm biến đầu vào được bố trí trực tiếp trên panen hiển thị và có một bề mặt trên;

bộ chống phản xạ được bố trí trên bề mặt trên của cảm biến đầu vào, bộ chống phản xạ này bao gồm:

bộ phân cực có bề mặt trên và bề mặt dưới đối diện với cảm biến đầu vào; và

ít nhất một lớp cản dưới được bố trí giữa cảm biến đầu vào và bề mặt dưới của bộ phân cực;

lớp cản trên được bố trí trên bề mặt trên của bộ phân cực sao cho bộ phân cực được xen kẽ giữa lớp cản phía trên và ít nhất một lớp dưới, lớp cản trên này có hệ số Young nằm trong khoảng từ khoảng 4 GPa đến khoảng 100 GPa và độ trễ pha trong khoảng 5000 nm đến khoảng 11000 nm ở bước sóng khoảng 550 nm;

một cửa sổ được bố trí trên lớp cản trên và có bề mặt trên hướng ra xa từ lớp cản trên, cửa sổ có độ trễ pha khoảng 500 nm hoặc ngắn hơn ở bước sóng khoảng 550 nm; và

ít nhất một chi tiết bám dính được bố trí giữa cảm biến đầu vào và cửa sổ,

trong đó độ dày từ bề mặt trên của cảm biến đầu vào đến bề mặt trên của cửa sổ nằm trong khoảng từ khoảng 130 μm đến khoảng 540 μm .

2. Thiết bị hiển thị gấp được theo điểm 1, trong đó lớp cản trên có độ dày nằm trong khoảng từ khoảng 1 μm đến khoảng 80 μm .

3. Thiết bị hiển thị gấp được theo điểm 1, trong đó ít nhất một chi tiết bám dính có độ dày nằm trong khoảng từ khoảng 5 μm đến khoảng 100 μm .

4. Thiết bị hiển thị gấp được theo điểm 1, trong đó cửa sổ có độ dày nằm trong khoảng từ khoảng 30 μm đến khoảng 130 μm .

5. Thiết bị hiển thị gấp được theo điểm 1, trong đó bộ phân cực có trục phân cực về cơ bản song song với hoặc về cơ bản vuông góc với trục gấp của thiết bị hiển thị gấp được.

6. Thiết bị hiển thị gấp được theo điểm 5, trong đó lớp cản dưới bao gồm:

lớp cản $\lambda/2$ kiểu phân tán dương; và

lớp cản $\lambda/4$ kiểu phân tán dương,

trong đó trục làm chậm của lớp cản $\lambda/2$ kiểu phân tán dương và trục làm chậm của lớp cản $\lambda/4$ kiểu phân tán dương được tạo ra trên cùng một góc phân tử bởi trục gấp và một trục tham chiếu vuông góc với trục gấp.

7. Thiết bị hiển thị gấp được theo điểm 6, trong đó góc giữa trục làm chậm của lớp cản trên và trục phân cực của bộ phân cực nằm trong khoảng từ 10 độ đến 75 độ.

8. Thiết bị hiển thị gấp được theo điểm 5, trong đó lớp cản dưới bao gồm lớp cản $\lambda/4$ kiểu phân tán âm, và trục làm chậm của lớp cản dưới tạo ra một góc khoảng 45 độ với trục phân cực của bộ phân cực.

9. Thiết bị hiển thị gấp được theo điểm 5, trong đó cửa sổ bao gồm lớp nền có độ trễ pha nằm trong khoảng từ khoảng 0 nm đến khoảng 500 nm ở bước sóng khoảng 550 nm.

10. Thiết bị hiển thị gấp được theo điểm 1, trong đó bộ phân cực có trục phân cực tạo ra một góc khoảng 45 độ so với trục gấp của thiết bị hiển thị gấp được, và trong đó lớp cản dưới bao gồm lớp cản $\lambda/4$ kiểu phân tán âm.

11. Thiết bị hiển thị gấp được theo điểm 10, trong đó cửa sổ bao gồm lớp nền có độ trễ pha khoảng 500 nm hoặc ngắn hơn ở bước sóng khoảng 550 nm.

12. Thiết bị hiển thị gấp được theo điểm 1, trong đó mỗi lớp cản trong số lớp cản trên và lớp cản dưới bao gồm một lớp nền và một lớp tinh thể lỏng được xếp thẳng hàng trên một bề mặt của lớp nền.

13. Thiết bị hiển thị gấp được theo điểm 1, trong đó

panen hiển thị bao gồm các phần tử phát sáng và các màng mỏng thứ nhất che các phần tử phát sáng, và

cảm biến đầu vào bao gồm các mẫu hình dẫn được bố trí trên các màng mỏng và ít nhất một màng mỏng thứ hai được bố trí trên các mẫu hình dẫn.

14. Thiết bị hiển thị gấp được theo điểm 13, trong đó ít nhất một phần của các mẫu

hình dẫn có dạng lưới.

15. Thiết bị hiển thị gấp được bao gồm:

môđun hiển thị có panen hiển thị và cảm biến đầu vào được bố trí trực tiếp trên panen hiển thị;

chi tiết bám dính thứ nhất được nối với môđun hiển thị;

bộ chống phản xạ được nối với chi tiết bám dính thứ nhất;

chi tiết bám dính thứ hai được nối với bộ chống phản xạ;

lớp cản trên được nối với chi tiết bám dính thứ hai, lớp cản trên này có hệ số Young nằm trong khoảng từ khoảng 4 GPa đến khoảng 100 GPa và độ trễ pha trong khoảng 5000 nm đến khoảng 11000 nm ở bước sóng khoảng 550 nm;

chi tiết bám dính thứ ba được nối trực tiếp với lớp cản trên; và

cửa sổ được nối với chi tiết bám dính thứ ba, cửa sổ này có độ trễ pha nằm trong khoảng từ khoảng 0 nm đến khoảng 500 nm ở bước sóng khoảng 550 nm,

trong đó bộ chống phản xạ bao gồm:

bộ phân cực được bố trí giữa chi tiết bám dính thứ hai và chi tiết bám dính thứ nhất; và

lớp cản $\lambda/2$ kiểu phân tán dương và lớp cản $\lambda/4$ kiểu phân tán dương được bố trí giữa bộ phân cực và chi tiết bám dính thứ nhất, và

trong đó tổng độ dày của chi tiết bám dính thứ nhất, bộ chống phản xạ, chi tiết bám dính thứ hai, lớp cản trên, chi tiết bám dính thứ ba và cửa sổ nằm trong khoảng từ khoảng 130 μm đến khoảng 540 μm .

16. Thiết bị hiển thị gấp được theo điểm 15, trong đó bộ phân cực có trục phân cực về cơ bản song song với hoặc về cơ bản vuông góc với trục gấp của thiết bị hiển thị gấp được.

17. Thiết bị hiển thị gấp được bao gồm:

môđun hiển thị có panen hiển thị và cảm biến đầu vào được bố trí trực tiếp trên panen hiển thị;

chi tiết bám dính thứ nhất được nối với môđun hiển thị, chi tiết bám dính thứ

nhất này có bề mặt dưới hướng về môđun hiển thị;

bộ chống phản xạ được nối với chi tiết bám dính thứ nhất;

chi tiết bám dính thứ hai được nối với bộ chống phản xạ;

lớp cản trên được nối với chi tiết bám dính thứ hai, lớp cản trên này có hệ số Young nằm trong khoảng từ khoảng 4 GPa đến khoảng 100 GPa và độ trễ pha trong khoảng 5000 nm đến khoảng 11000 nm ở bước sóng khoảng 550 nm;

chi tiết bám dính thứ ba được nối trực tiếp với lớp cản trên; và

cửa sổ được nối với chi tiết bám dính thứ ba, cửa sổ này có độ trễ pha nằm trong khoảng từ khoảng 0 nm đến khoảng 500 nm ở bước sóng khoảng 550 nm và có bề mặt trên hướng ra xa từ lớp cản trên,

trong đó bộ chống phản xạ bao gồm:

bộ phân cực được bố trí giữa chi tiết bám dính thứ hai và chi tiết bám dính thứ nhất; và

lớp cản $\lambda/4$ kiểu phân tán âm được bố trí giữa bộ phân cực và chi tiết bám dính thứ nhất,

trong đó độ dày từ bề mặt dưới của chi tiết bám dính thứ nhất đến bề mặt trên của cửa sổ nằm trong khoảng từ khoảng 130 μm đến khoảng 540 μm .

18. Thiết bị hiển thị gấp được theo điểm 17, trong đó trục phân cực của bộ phân cực về cơ bản song song với hoặc về cơ bản vuông góc với trục gấp của thiết bị hiển thị gấp được, hoặc tạo ra một góc khoảng 45 độ với trục gấp của thiết bị hiển thị gấp được.

19. Thiết bị hiển thị gấp được theo điểm 17, trong đó cửa sổ bao gồm lớp nền, lớp nền này có độ trễ pha khoảng 500 nm hoặc ngắn hơn ở bước sóng khoảng 550 nm.

FIG. 1A

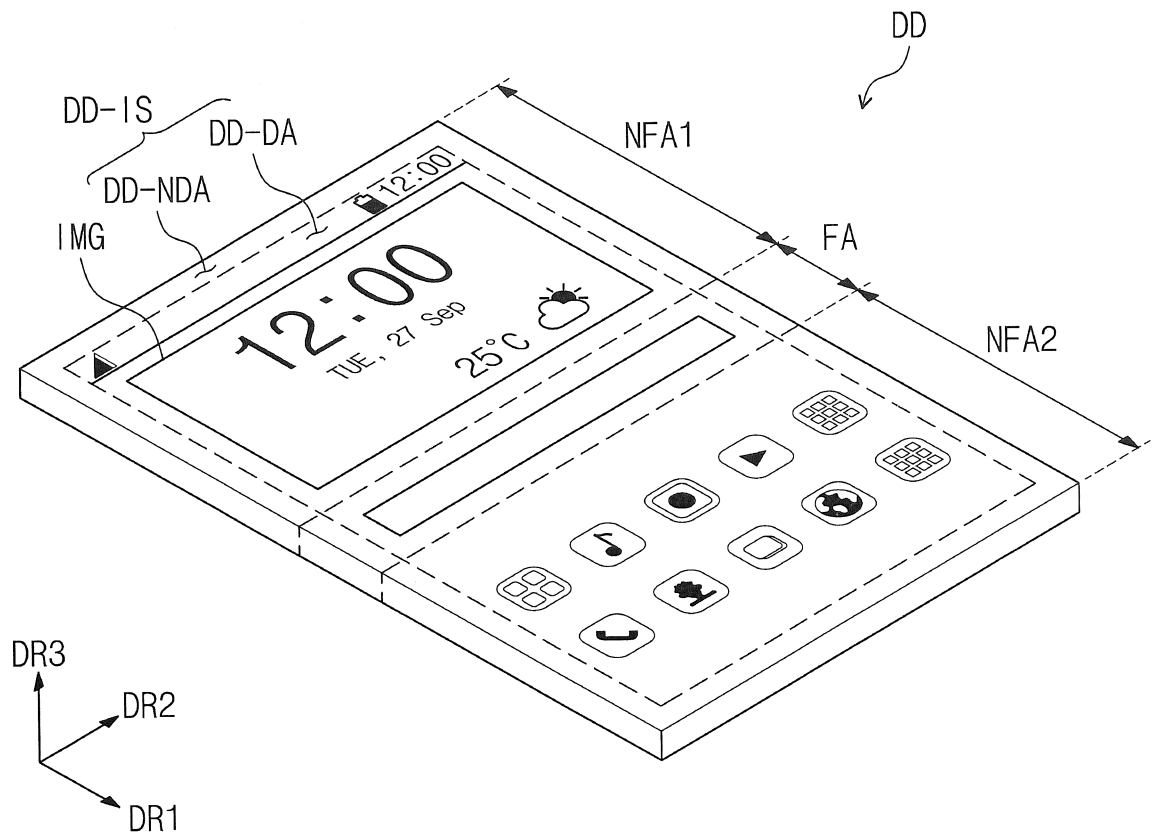


FIG. 1B

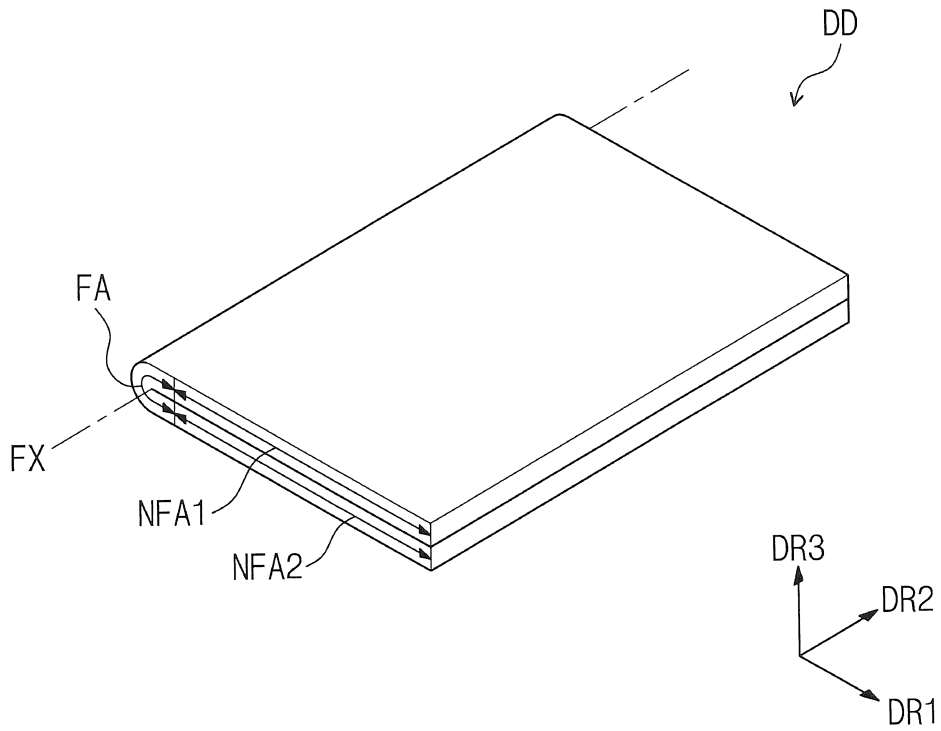


FIG. 1C

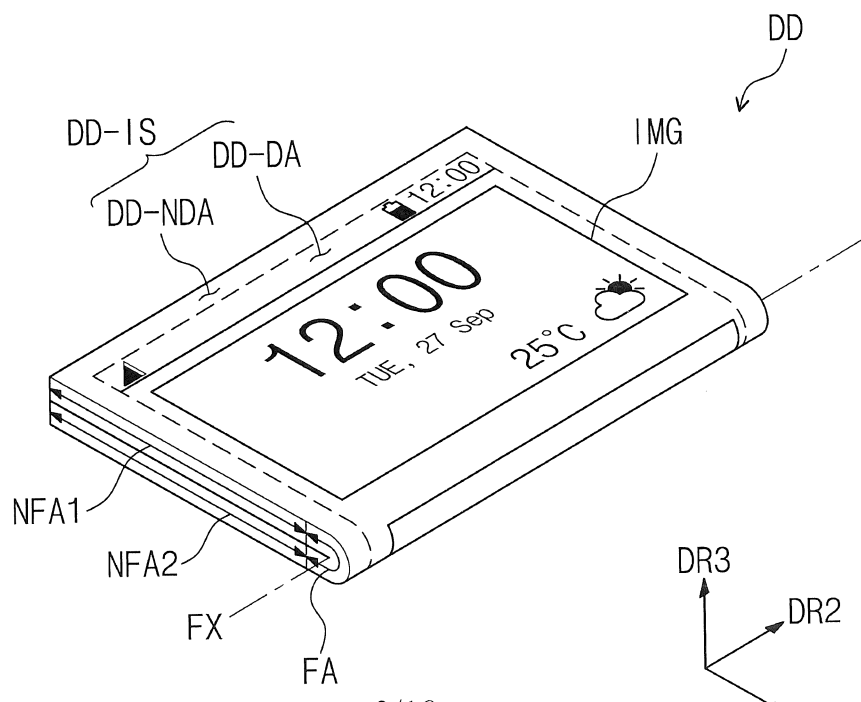


FIG. 2A

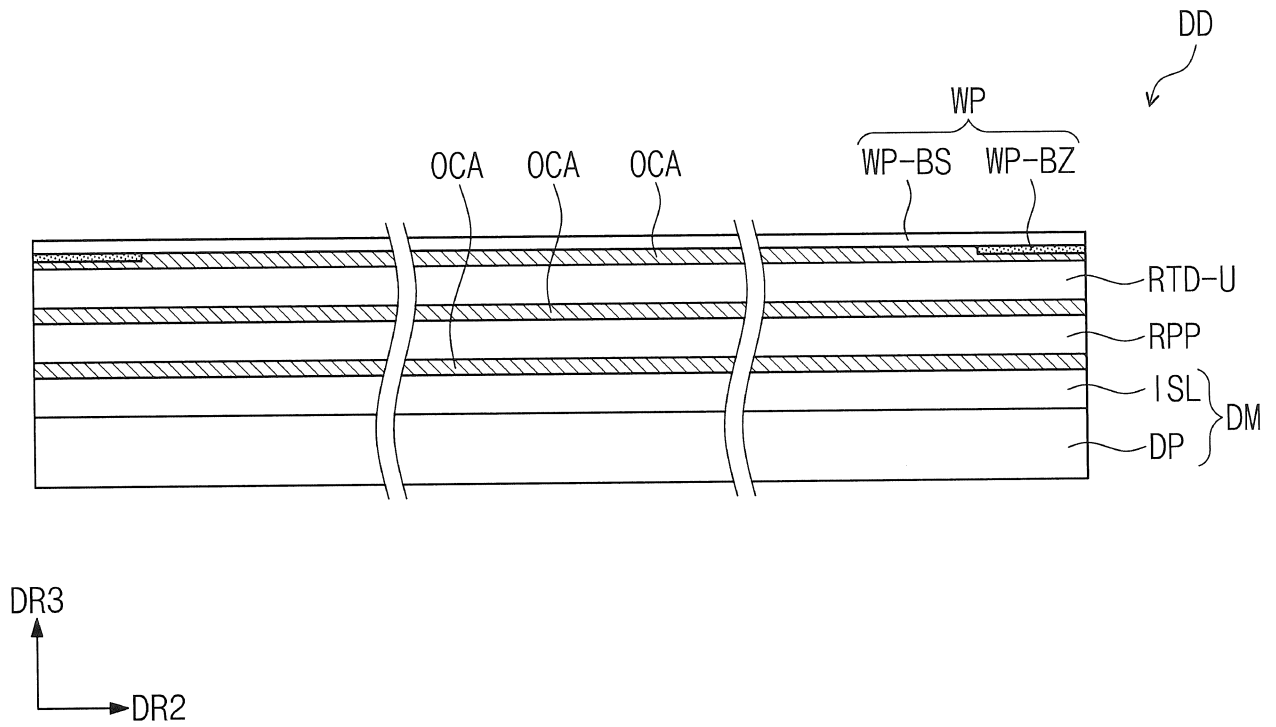


FIG. 2B

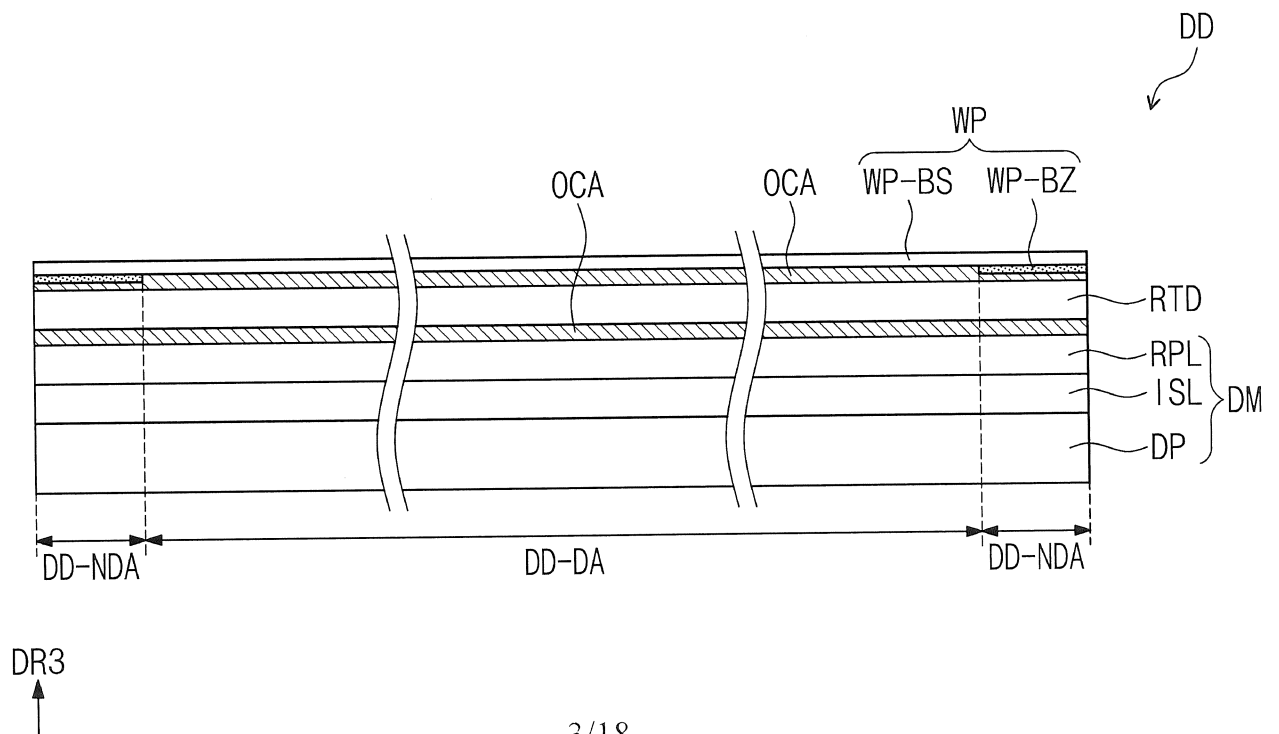


FIG. 3A

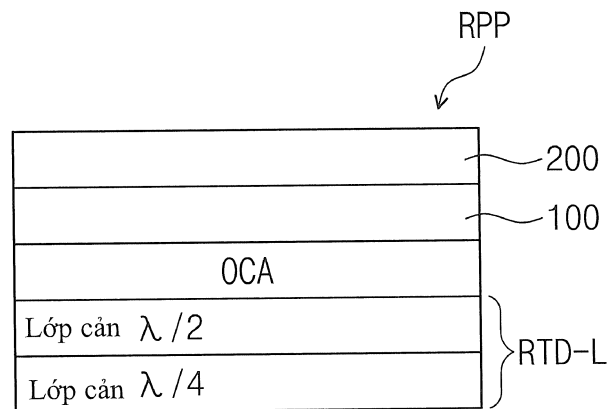


FIG. 3B

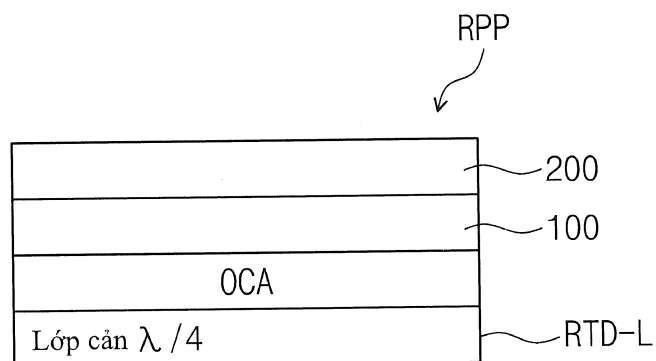


FIG. 4A

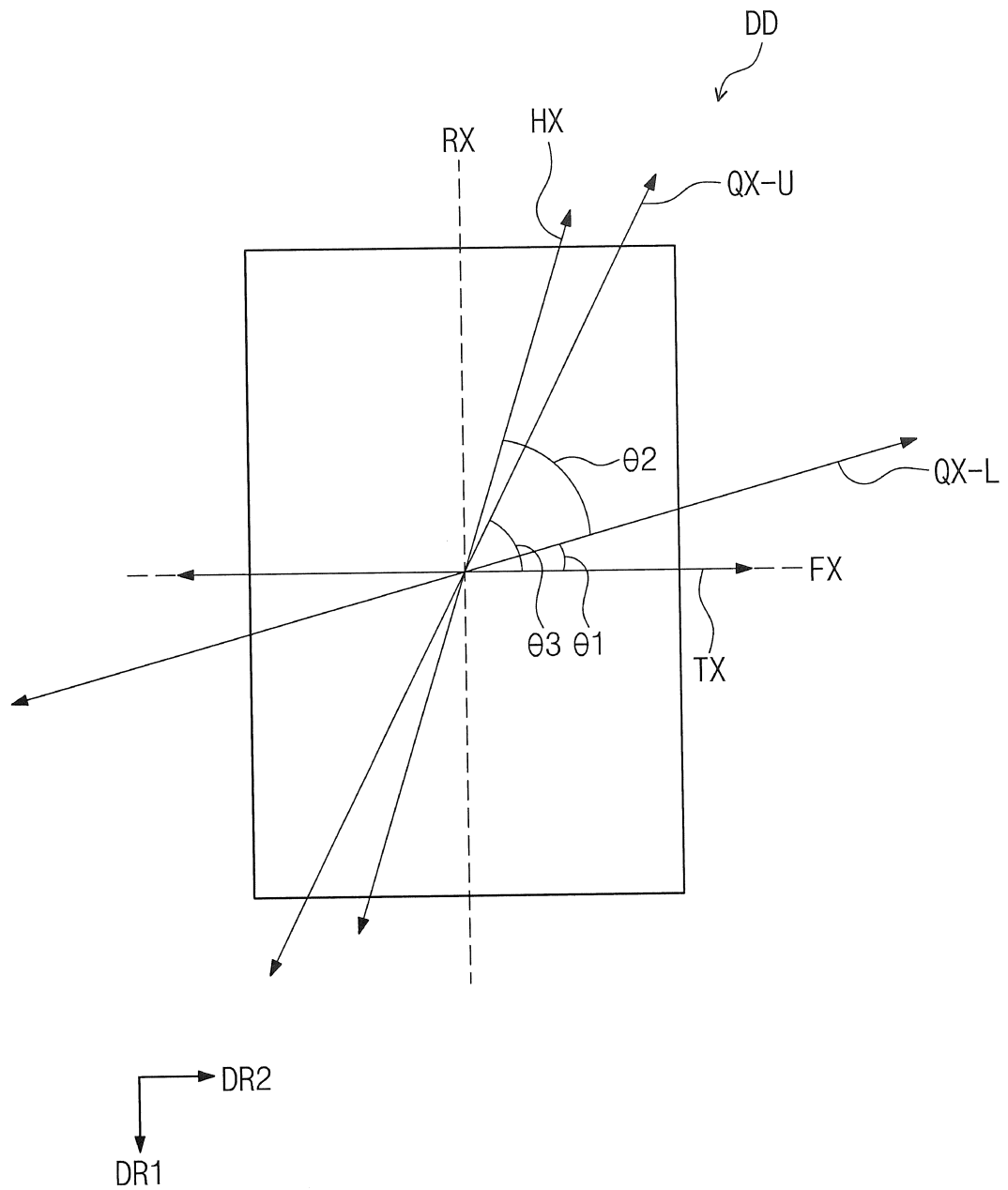


FIG. 4B

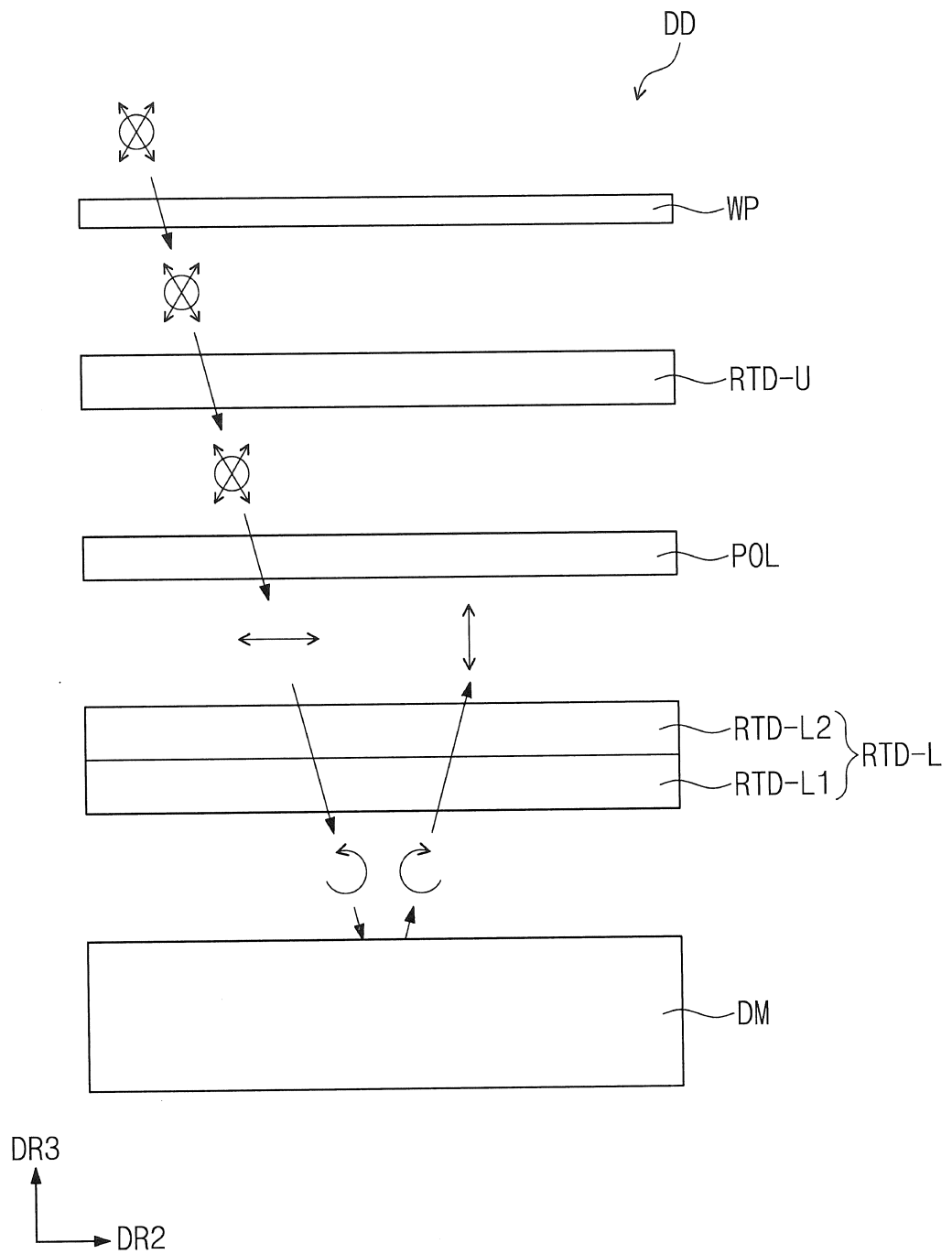


FIG. 4C

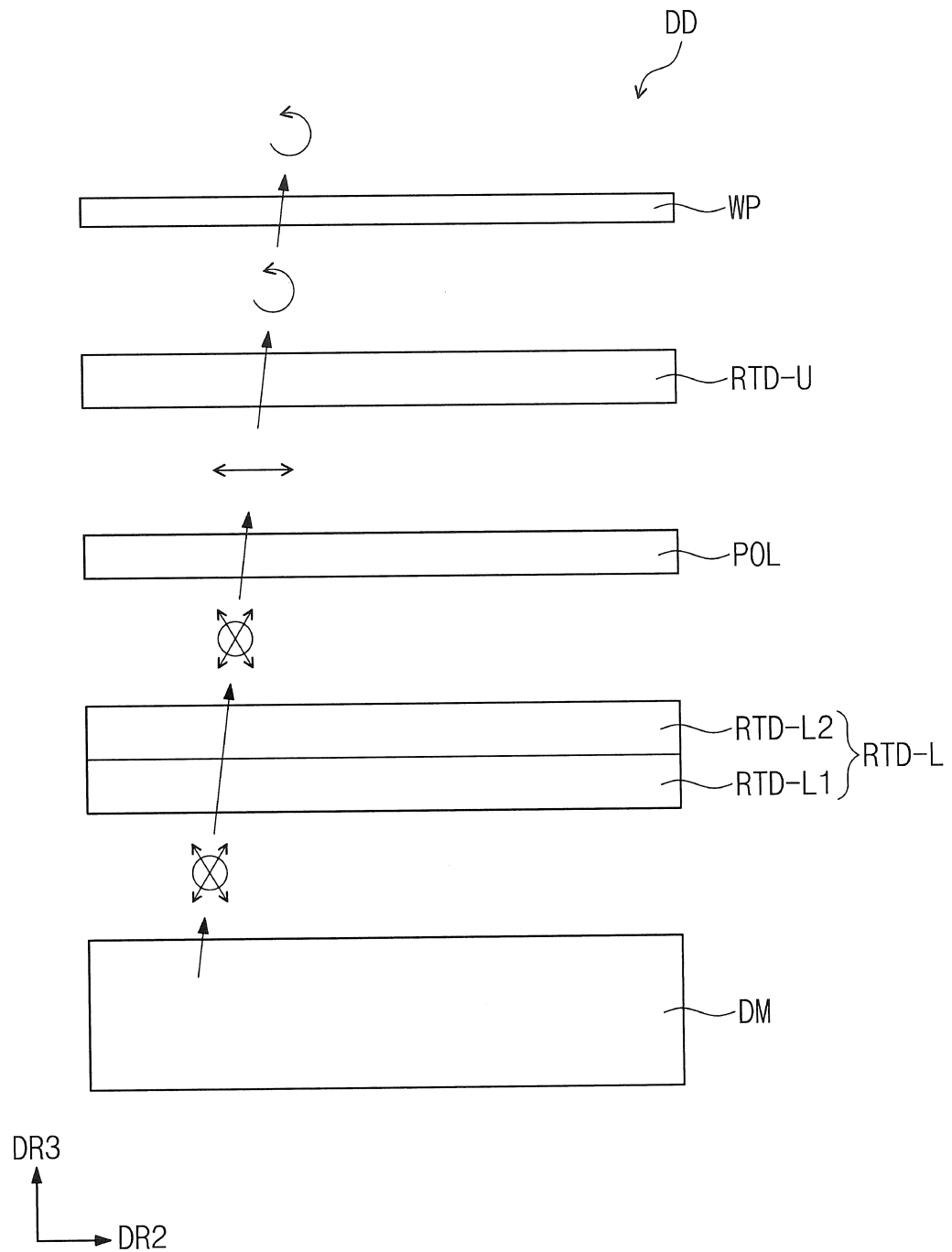


FIG. 4D

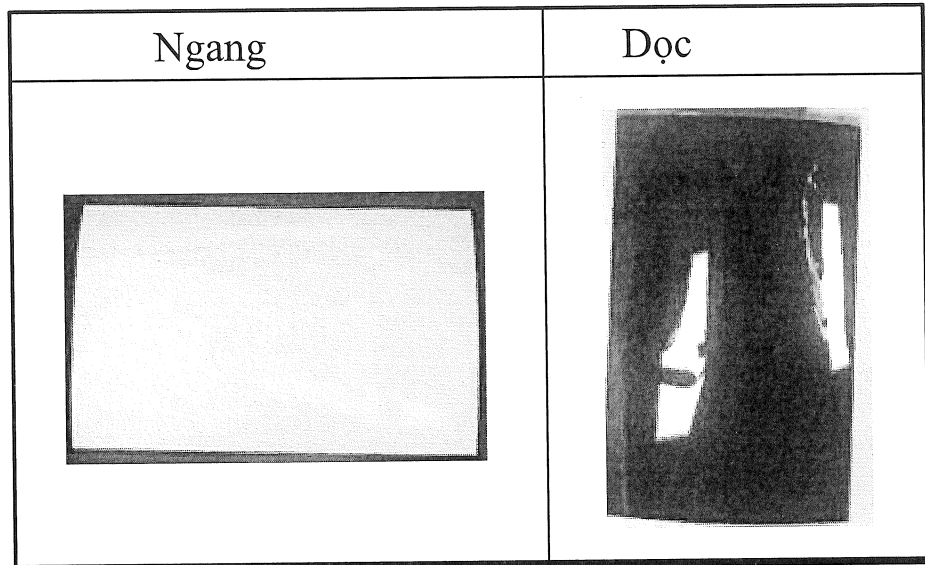


FIG. 4E

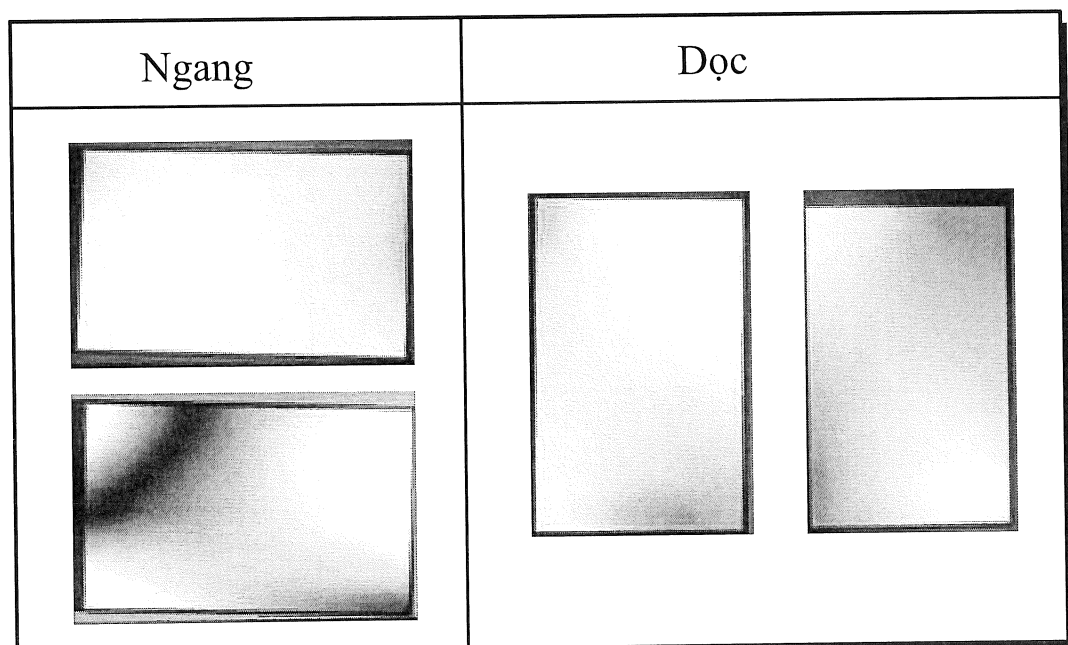


FIG. 4F

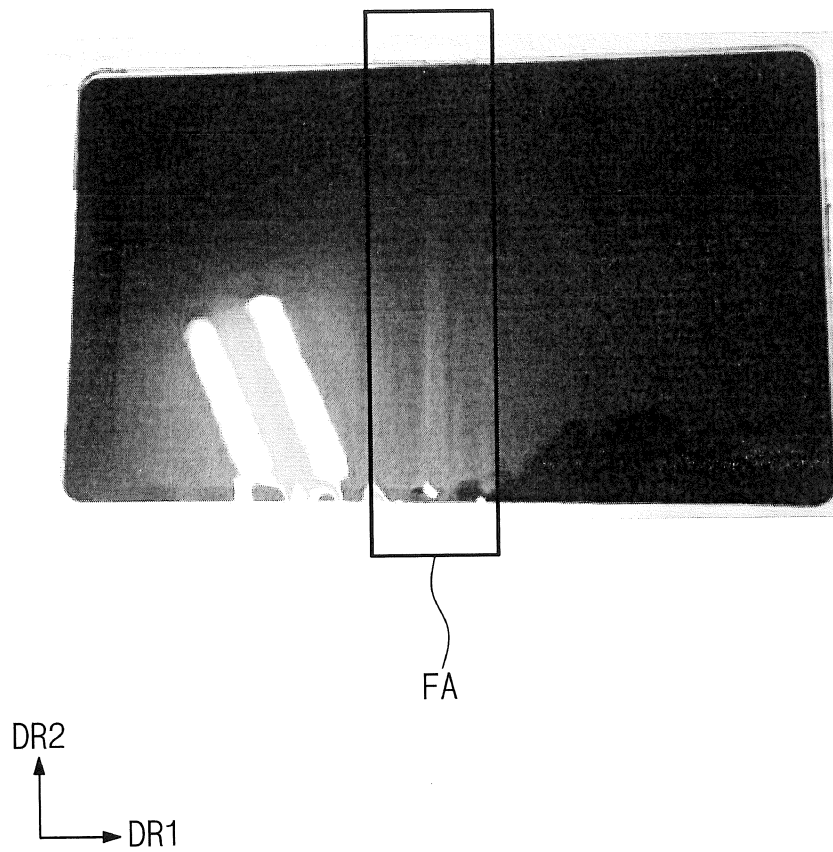


FIG. 5

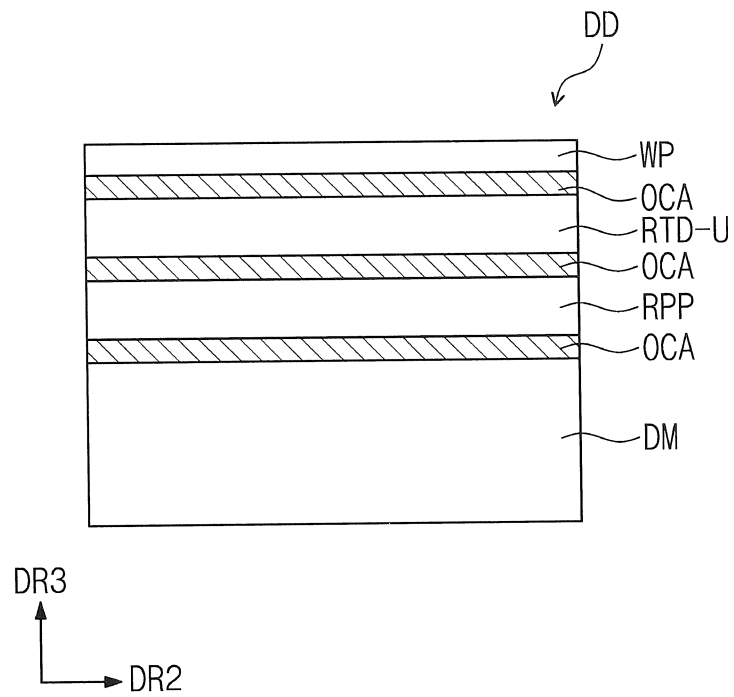


FIG. 6A

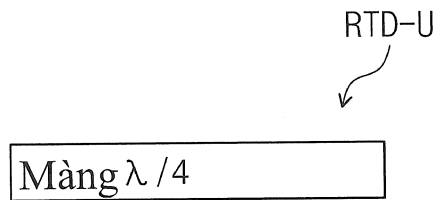


FIG. 6B

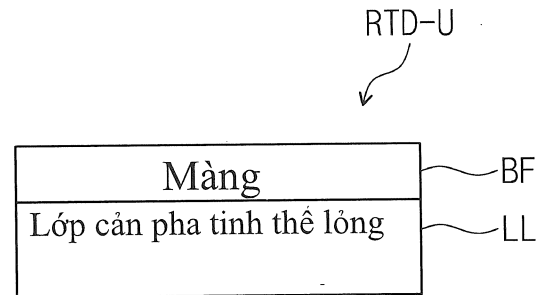


FIG. 7

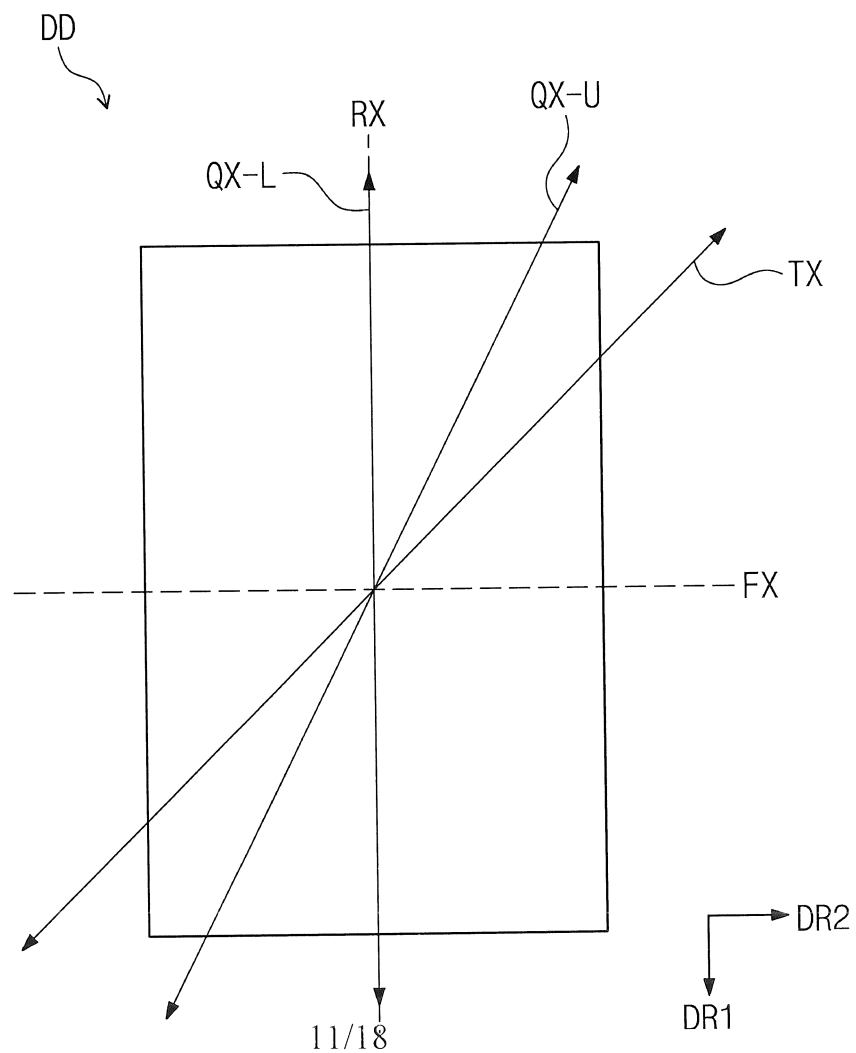


FIG. 8A

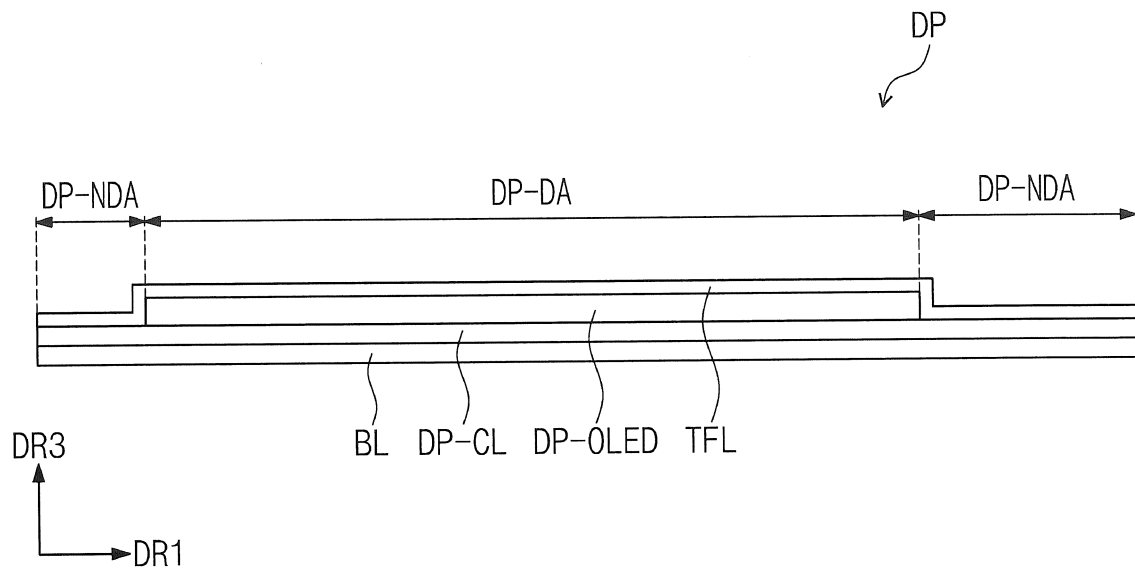


FIG. 8B

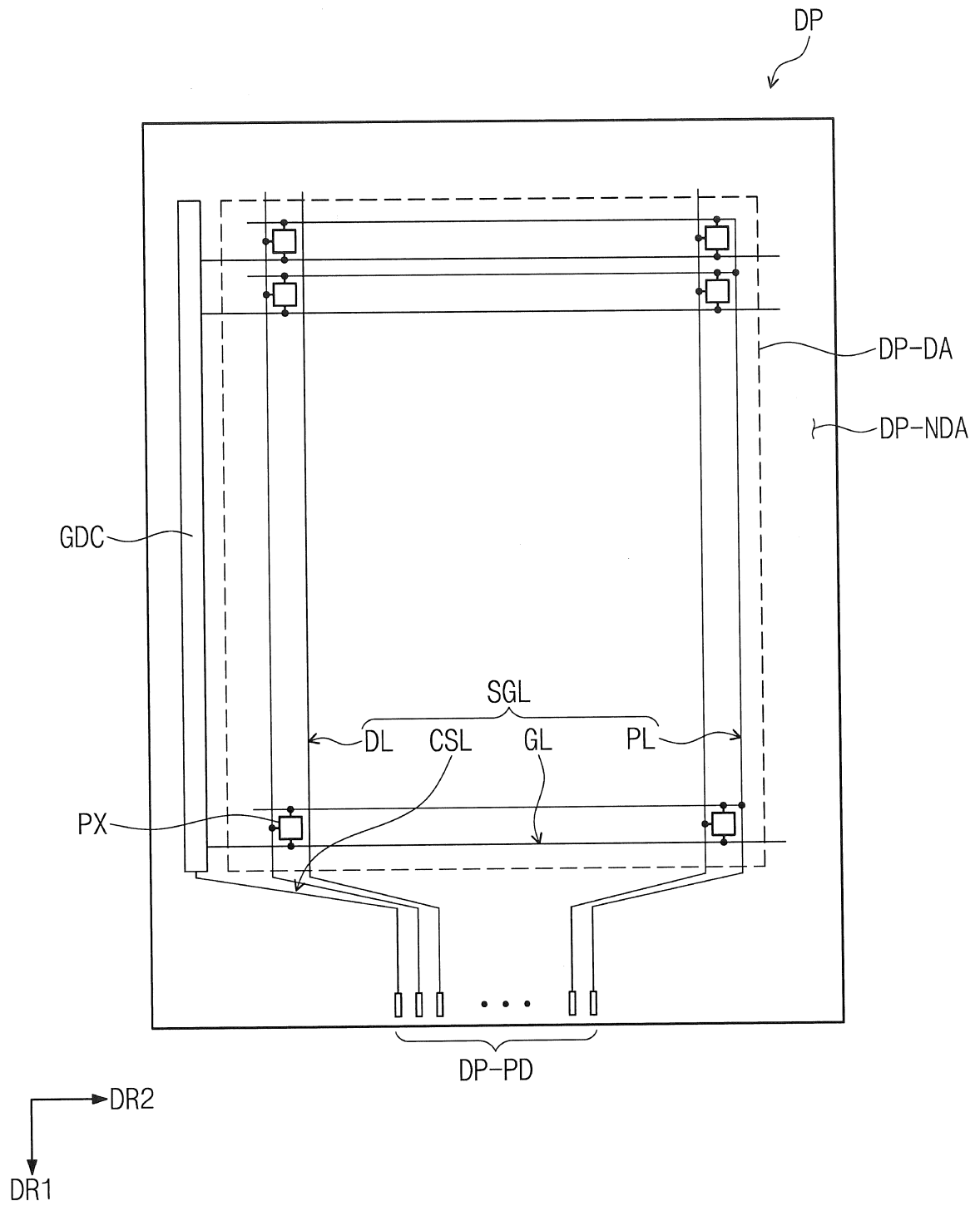


FIG. 8C

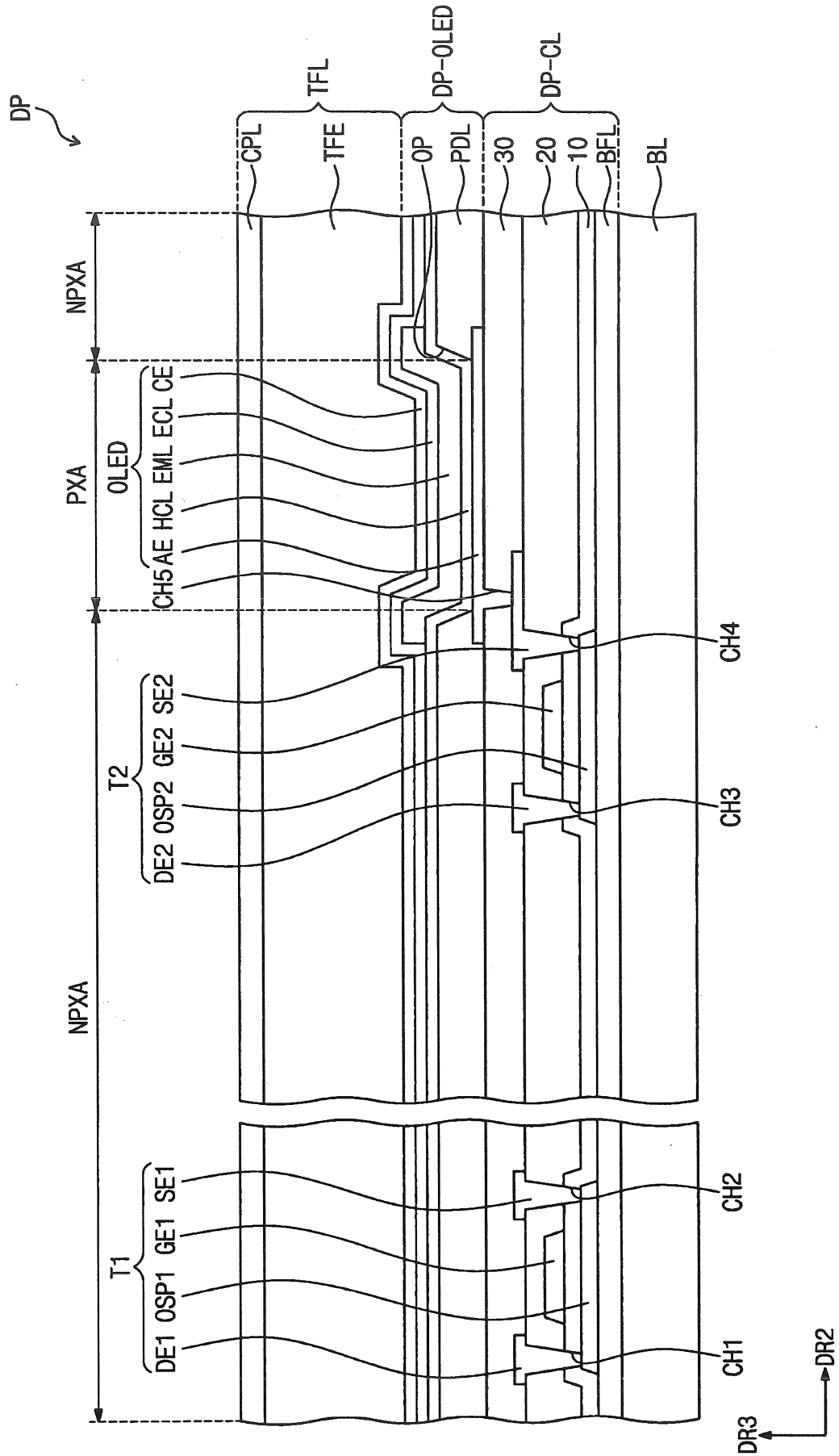


FIG. 9A

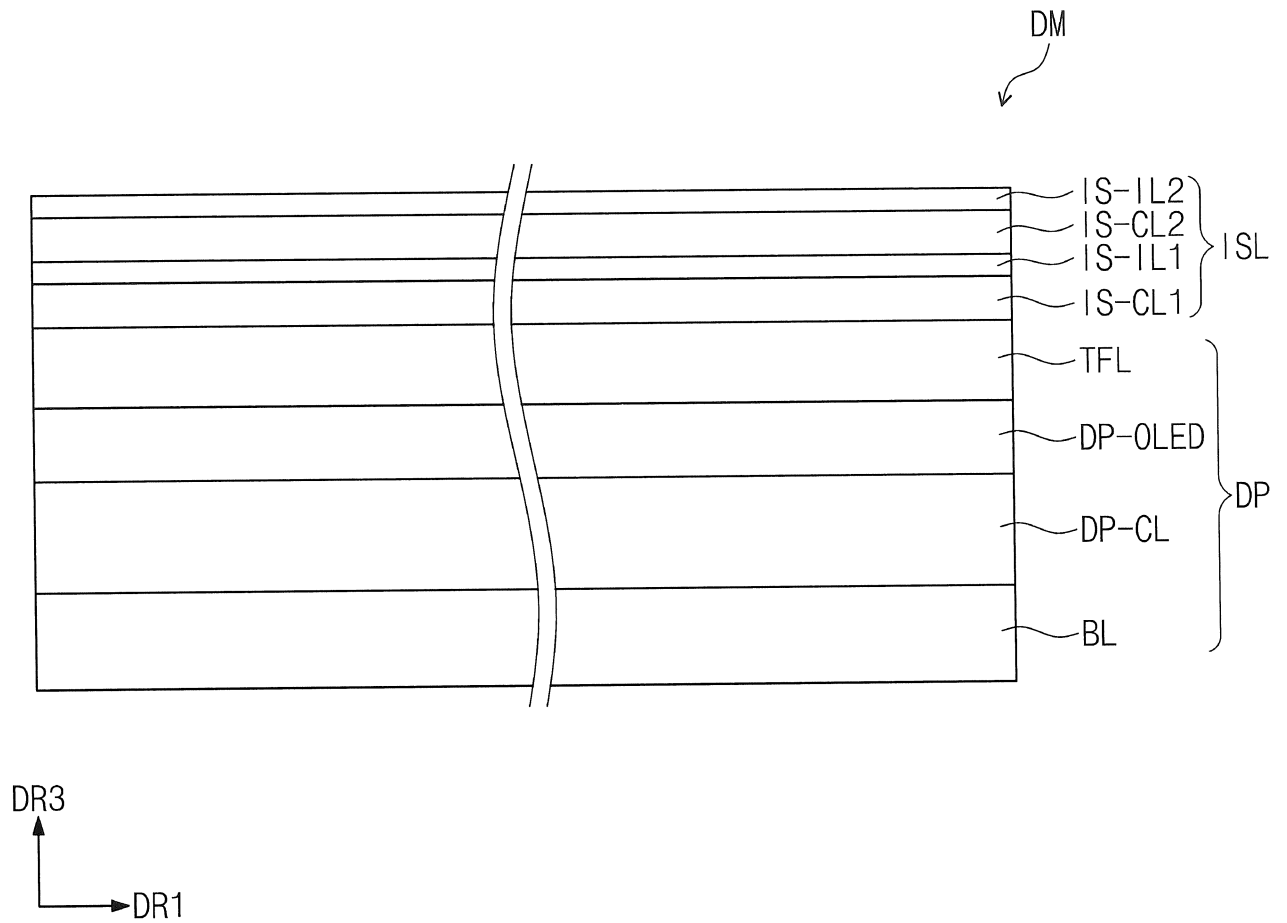


FIG. 9B

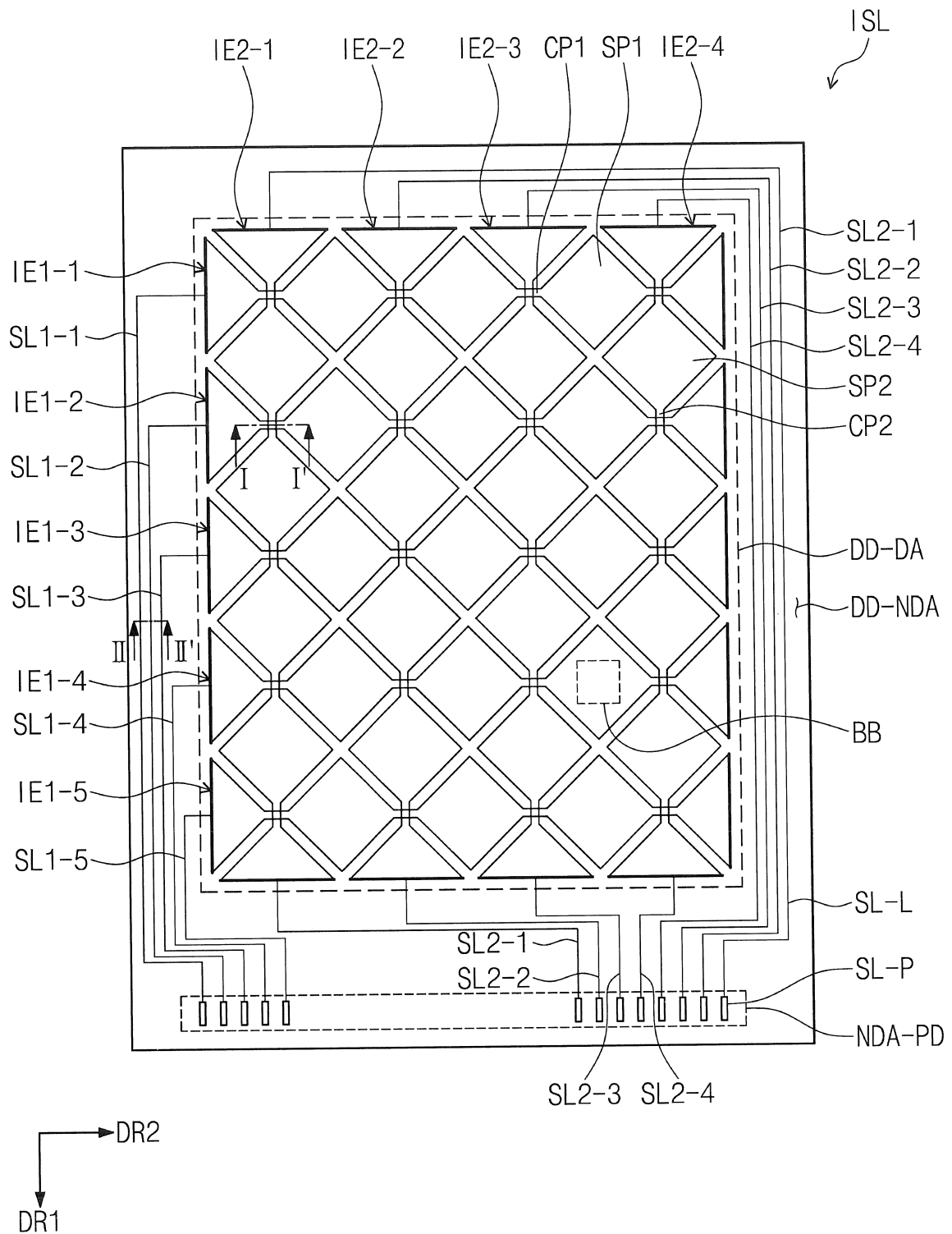


FIG. 9C

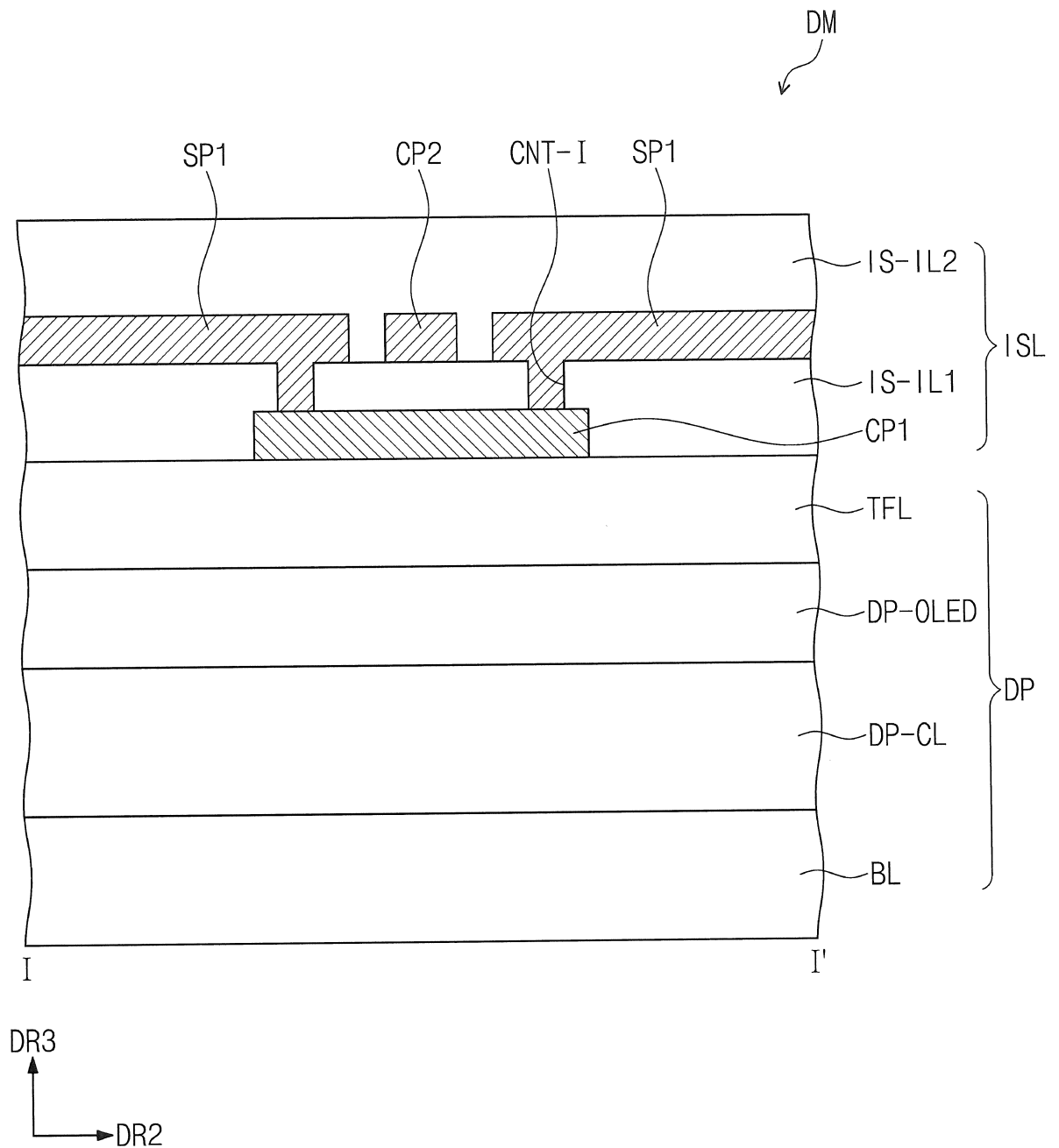


FIG. 9D

