



(12) BẢN MÔ TẢ SÁNG CHẾ THUỘC BẰNG ĐỘC QUYỀN SÁNG CHẾ

(19) Cộng hòa xã hội chủ nghĩa Việt Nam (VN)
CỤC SỞ HỮU TRÍ TUỆ

(11)



1-0043961

(51)^{2019.01} H04L 1/00

(13) B

(21) 1-2020-00456

(22) 12/06/2018

(86) PCT/CN2018/090773 12/06/2018

(87) WO 2019/001263 03/01/2019

(30) 201710496533.7 26/06/2017 CN

(45) 25/03/2025 444

(43) 27/07/2020 388A

(71) ZTE Corporation (CN)

ZTE Plaza, Keji Road South, Hi-Tech Industrial Park, Nanshan Shenzhen,
Guangdong 518057, China

(72) LI, Liguang (CN); XU, Jun (CN); XU, Jin (CN).

(74) Công ty TNHH Tầm nhìn và Liên danh (VISION & ASSOCIATES CO.LTD.)

(54) PHƯƠNG PHÁP VÀ THIẾT BỊ TRUYỀN THÔNG KHÔNG DÂY

(21) 1-2020-00456

(57) Sáng chế đề cập đến phương pháp và thiết bị truyền thông không dây để mã hóa kiểm tra chẵn lẻ mật độ thấp (LDPC (low-density parity-check)) giả vòng. Phương pháp này bao gồm bước: thực hiện việc mã hóa LDPC đối với một trình tự thông tin K-bit cần được mã hóa theo một ma trận kiểm tra chẵn lẻ của một mã LDPC giả vòng để thu được một trình tự mã hóa LDPC N-bit, trong đó ma trận kiểm tra chẵn lẻ được xác định theo một ma trận cơ sở và một kích thước nâng Z, và ma trận cơ sở được xác định theo kích thước nâng Z và một ma trận hệ số, trong đó K là số nguyên dương, N là số nguyên lớn hơn K, và Z là số nguyên dương. Ngoài ra, sáng chế còn đề cập đến vật ghi lưu trữ đọc được bằng máy tính để lưu trữ các mã chương trình.

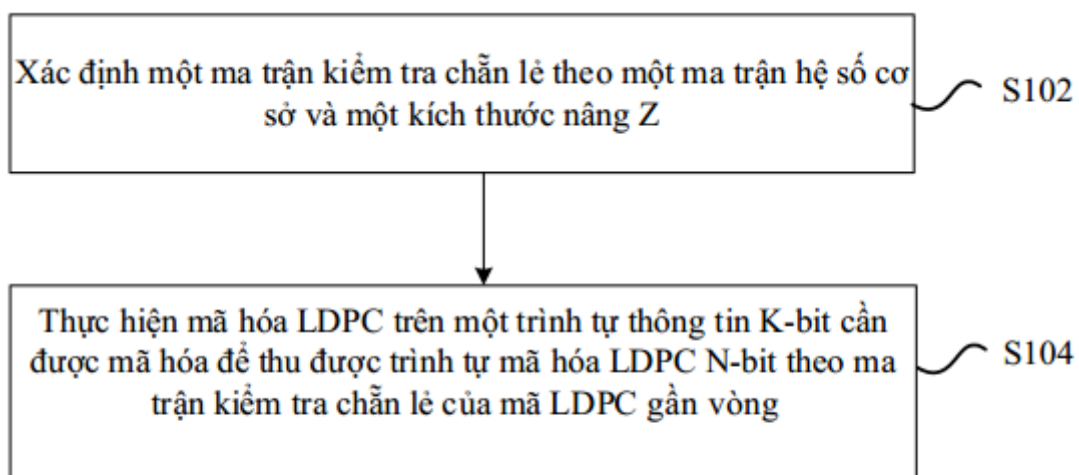


FIG. 1

Lĩnh vực kỹ thuật được đề cập

Sáng chế đề cập đến lĩnh vực truyền thông, cụ thể là đến phương pháp thiết kế và thiết bị để mã hóa kiểm tra chẵn lẻ mật độ thấp giả vòng, và vật ghi lưu trữ máy tính.

Tình trạng kỹ thuật của sáng chế

Một hệ thống truyền thông số trong lĩnh vực kỹ thuật này thường bao gồm ba phần: đầu truyền, kênh và đầu nhận. Đầu truyền có thể thực hiện mã hóa kênh trên trình tự thông tin để thu từ mã được mã hóa, đan xen từ mã được mã hóa, và ánh xạ các bit được đan xen này vào các ký hiệu điều biến, và sau đó xử lý và truyền các ký hiệu điều biến này theo thông tin kênh truyền thông. Trên kênh này, một đáp ứng kênh riêng do các hệ số như các kết quả đa hướng và chuyển động trong truyền dữ liệu méo, và nhiễu và giao thoa có thể ảnh hưởng xấu thêm cho việc truyền dữ liệu. Đầu nhận này nhận dữ liệu ký hiệu điều biến méo được truyền qua kênh này và cần thực hiện việc xử lý riêng để phục hồi trình tự thông tin gốc.

Theo phương pháp mã hóa được sử dụng bởi đầu truyền để mã hóa trình tự thông tin này, đầu nhận có thể thực hiện việc xử lý tương ứng trên dữ liệu nhận được để phục hồi một cách đáng tin cậy trình tự thông tin gốc. Phương pháp mã hóa này phải là nhận thấy được cho cả đầu truyền lẫn đầu nhận. Thông thường, phương pháp mã hóa này dựa vào việc mã hóa hiệu chỉnh lỗi trước (FEC (forward error correction)). Mã hóa FEC bổ sung một số thông tin thừa vào trình tự thông tin này. Đầu nhận có thể phục hồi một cách đáng tin cậy trình tự thông tin gốc bằng thông tin thừa này.

Một số mã FEC phổ biến bao gồm: mã chập, mã Turbo, và mã kiểm tra chẵn lẻ mật độ thấp (LDPC (low density parity check)). Trong quy trình mã hóa FEC, việc mã hóa FEC được thực hiện trên trình tự thông tin với số lượng k bit để thu được từ mã được mã hóa FEC với số lượng n bit (bao gồm $n-k$ bit thừa), và tỷ lệ mã hóa FEC là k/n . Mã LDPC là một mã khối tuyến tính được tạo ra bằng một ma trận kiểm tra chẵn lẻ rất thưa hoặc một đồ thị hai nhánh. Độ thưa của ma trận kiểm tra giúp thu được việc mã hóa và

giải mã LDPC có độ phức tạp thấp, do đó khiến mã LDPC thực tế hơn. Thực tế và lý thuyết chứng minh rằng mã LDPC có hiệu năng mã hóa kênh cao nhất rất gần giới hạn Shannon dưới nhiễu white Gauss bổ sung (AWGN (additive white Gaussian noise)). Trong ma trận kiểm tra chẵn lẻ của mã LDPC, mỗi hàng là một mã kiểm tra chẵn lẻ. Nếu một phần tử ở một vị trí chỉ mục nhất định có giá trị 1 trên mỗi hàng, chứng tỏ rằng bit ở vị trí này tham gia trong mã kiểm tra chẵn lẻ. Nếu phần tử này bằng 0, chứng tỏ rằng bit ở vị trí này không tham gia trong mã kiểm tra chẵn lẻ.

Do đặc trưng cấu trúc, mã LDPC giả vòng đã trở thành một ứng dụng chủ đạo, ví dụ, mã LDPC giả vòng có các ứng dụng rộng trong các lĩnh vực như IEEE802.11ac, IEEE802.11ad, IEEE802.11aj, IEEE802.16e, IEEE802.11n, DVB, truyền thông vi sóng và truyền thông sợi-quang. Ma trận kiểm tra chẵn lẻ H của mã LDPC giả vòng là một ma trận của $M \times Z$ hàng và $N \times Z$ cột, bao gồm $M \times N$ ma trận con. Mỗi ma trận con là một lũy thừa khác của ma trận hoán vị cơ bản $Z \times Z$. Nghĩa là, mỗi ma trận con thu được qua sự dịch chuyển tuần hoàn của một ma trận đơn vị $Z \times Z$. Để mô tả dễ hơn sự dịch chuyển tuần hoàn của ma trận đơn vị dưới góc độ toán học, ma trận kiểm tra chẵn lẻ của mã LDPC giả vòng có thể được viết dưới dạng công thức toán học sau:

$$H = \begin{bmatrix} P^{hb_{11}} & P^{hb_{12}} & P^{hb_{13}} & \dots & P^{hb_{1N}} \\ P^{hb_{21}} & P^{hb_{22}} & P^{hb_{23}} & \dots & P^{hb_{2N}} \\ \dots & \dots & \dots & \dots & \dots \\ P^{hb_{M1}} & P^{hb_{M2}} & P^{hb_{M3}} & \dots & P^{hb_{MN}} \end{bmatrix} = P^{Hb}$$

Nếu $hb_{ij} = -1$, $P^{hb_{ij}}$ là ma trận toàn số không có kích thước $Z \times Z$; trái lại, $P^{hb_{ij}}$ là một lũy thừa số nguyên không-âm của ma trận hoán vị tiêu chuẩn P . Ma trận hoán vị tiêu chuẩn P được viết dưới dạng:

$$P = \begin{bmatrix} 0 & 1 & 0 & \dots & 0 \\ 0 & 0 & 1 & \dots & 0 \\ \dots & \dots & \dots & \dots & \dots \\ 0 & 0 & 0 & \dots & 1 \\ 1 & 0 & 0 & \dots & 0 \end{bmatrix}$$

Với định nghĩa này, Z và lũy thừa hb_{ij} có thể nhận biết duy nhất từng ma trận

khối. Nếu một ma trận khối nhất định là ma trận toàn số không, ma trận khối này có thể được biểu diễn bằng -1 hoặc một giá trị rỗng hoặc dưới các dạng khác. Nếu ma trận khối thu được nhờ sự dịch chuyển tuần hoàn của giá trị s của ma trận đơn vị này, ma trận khối này bằng s . Tất cả $hb_{i,j}$ có thể tạo ra một ma trận cơ sở Hb của mã LDPC giả vòng, có thể được viết dưới dạng:

$$Hb = \begin{bmatrix} hb_{11} & hb_{12} & hb_{13} \cdots hb_{1N} \\ hb_{21} & hb_{22} & hb_{23} \cdots hb_{2N} \\ \cdots & \cdots & \cdots \cdots \\ hb_{M1} & hb_{M2} & hb_{M3} \cdots hb_{MN} \end{bmatrix}$$

Ma trận cơ sở Hb bao gồm hai loại phần tử: một phần tử biểu thị ma trận vuông toàn số không, và một phần tử biểu thị một giá trị sự dịch chuyển tuần hoàn của ma trận đơn vị và thường được biểu diễn bằng số nguyên nằm trong khoảng từ 0 đến $(Z-1)$. Ma trận cơ sở Hb có thể được gọi là ma trận cơ sở kiểm tra hoặc ma trận giá trị dịch chuyển hoặc ma trận giá trị hoán vị. Trong ma trận cơ sở Hb , nếu phần tử biểu thị ma trận toàn số không được thay thế bằng “0”, và các phần tử khác được thay thế bằng “1”, có thể thu được một ma trận mẫu của mã LDPC giả vòng. Do đó, ma trận cơ sở của mã LDPC giả vòng có thể được xác định theo ma trận mẫu của mã LDPC giả vòng và một nhóm gồm các giá trị dịch chuyển (hoặc các hệ số). Số Z của các kích thước của ma trận hoán vị cơ bản hoặc ma trận vuông toàn số không có thể được xác định dưới dạng kích thước nâng/kích thước nâng hoặc hệ số mở rộng.

Trong quy trình mã hóa LDPC giả vòng thực tế, vì cần thiết nhiều kích thước nâng để hỗ trợ cho sự thiết kế linh hoạt cho các độ dài mã, và từng kích thước nâng tương ứng với một ma trận cơ sở, cần lưu trữ một số lượng lớn các ma trận cơ sở. Do đó, trong quy trình mã hóa LDPC giả vòng, một hệ số ma trận cơ sở cần thiết để hỗ trợ các ma trận cơ sở tương ứng với nhiều kích thước nâng. Ví dụ, một hệ số ma trận cơ sở Hb_0 và hỗ trợ các kích thước nâng Z_0, Z_1, Z_2 , và Z_3 . Tất cả các giá trị phần tử khác “-1” được phân chia bởi Z_i để thu được các phần còn lại và được làm tròn xuống theo tỷ lệ để thu được ma trận cơ sở của mã LDPC giả vòng tương ứng với kích thước nâng thứ i Z_i sao cho tất

cả các giá trị phần tử khác “-1” đều nhỏ hơn kích thước nâng. Khi thu được ma trận cơ sở tương ứng với Z_i , việc mã hóa LDPC giả vòng có thể được thực hiện trên trình tự bit thông tin cần được mã hóa.

Do đó, một mã LDPC cấu trúc có thể được xác định đơn nhất bởi ma trận cơ sở kiểm tra H_b và kích thước nâng Z . Ví dụ, ma trận cơ sở H_b (2 hàng và 4 cột) tương ứng với kích thước nâng z bằng 4 và được viết dưới dạng:

$$H_b = \begin{bmatrix} 0 & 1 & 0 & -1 \\ 2 & 1 & 2 & 1 \end{bmatrix}$$

Ma trận mẫu tương ứng với ma trận cơ sở H_b được viết dưới dạng:

$$BG = \begin{bmatrix} 1 & 1 & 1 & 0 \\ 1 & 1 & 1 & 1 \end{bmatrix}$$

Ma trận kiểm tra chẵn lẻ H thu được theo ma trận cơ sở H_b và kích thước nâng Z được viết dưới dạng:

$$H = \left[\begin{array}{cccc|cccc|cccc|cccc} 1 & 0 & 0 & 0 & 0 & 1 & 0 & 0 & 1 & 0 & 0 & 0 & 0 & 0 & 0 & 0 \\ 0 & 1 & 0 & 0 & 0 & 0 & 1 & 0 & 0 & 1 & 0 & 0 & 0 & 0 & 0 & 0 \\ 0 & 0 & 1 & 0 & 0 & 0 & 0 & 1 & 0 & 0 & 1 & 0 & 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & 1 & 1 & 0 & 0 & 0 & 0 & 0 & 0 & 1 & 0 & 0 & 0 & 0 \\ \hline 0 & 0 & 1 & 0 & 0 & 1 & 0 & 0 & 0 & 0 & 1 & 0 & 0 & 1 & 0 & 0 \\ 0 & 0 & 0 & 1 & 0 & 0 & 1 & 0 & 0 & 0 & 0 & 1 & 0 & 0 & 1 & 0 \\ 1 & 0 & 0 & 0 & 0 & 0 & 0 & 1 & 1 & 0 & 0 & 0 & 0 & 0 & 0 & 1 \\ 0 & 1 & 0 & 0 & 1 & 0 & 0 & 0 & 0 & 1 & 0 & 0 & 1 & 0 & 0 & 0 \end{array} \right]$$

Để thu được hiệu năng giải mã cao của mã LDPC giả vòng, các khái niệm chu vi thiết diện và đường tròn ngắn được giới thiệu. Độ dài đường tròn bằng 4 được xác định như sau: nếu 4 giá trị số nguyên dương $\{a_0, a_1, b_0, b_1\}$ tương ứng với các phần tử $H_b(a_0, b_0)$, $H_b(a_0, b_1)$, $H_b(a_1, b_0)$, và $H_b(a_1, b_1)$ trong ma trận cơ sở và các phần tử này đều là các phần tử không phải là “-1”, ma trận cơ sở có đường tròn ngắn có độ dài 4. Tương tự, nếu 6 giá trị số nguyên dương $\{a_0, a_1, a_2, b_0, b_1, b_2\}$ tương ứng với các phần tử $H_b(a_0, b_0)$, $H_b(a_0, b_1)$, $H_b(a_1, b_1)$, $H_b(a_1, b_2)$, $H_b(a_2, b_2)$, và $H_b(a_2, b_0)$ trong ma trận cơ sở và các phần tử này đều là các phần tử không phải là “-1”, ma trận cơ sở có đường tròn ngắn có độ dài 6. Tương tự, nếu 8 giá trị số nguyên dương $\{a_0, a_1, a_2, a_3, b_0, b_1, b_2, b_3\}$

tương ứng với các phần tử $Hb(a_0, b_0)$, $Hb(a_0, b_1)$, $Hb(a_1, b_1)$, $Hb(a_1, b_2)$, $Hb(a_2, b_2)$, $Hb(a_2, b_3)$, $Hb(a_3, b_2)$, và $Hb(a_3, b_0)$ trong ma trận cơ sở và các phần tử này đều là các phần tử không phải là “-1”, ma trận cơ sở có đường tròn ngắn có độ dài 8. Theo cách tương tự, các đường tròn ngắn có độ dài 10, 12 và tương tự của ma trận cơ sở có thể được tạo ra. Chu vi thiết diện được xác định như sau: nếu ít nhất một trong số tất cả các đường tròn ngắn có độ dài 4 trong ma trận cơ sở thỏa mãn $\text{mod}(Hb(a_0, b_0)-Hb(a_0, b_1)+Hb(a_1, b_1)-Hb(a_1, b_0), Z)=0$, được xem là ma trận kiểm tra chẵn lẻ được xác định theo ma trận cơ sở và kích thước nâng Z có chu vi thiết diện bằng 4. Nếu tất cả các đường tròn ngắn có độ dài 4 thỏa mãn $\text{mod}(Hb(a_0, b_0)-Hb(a_0, b_1)+Hb(a_1, b_1)-Hb(a_1, b_0), Z) \neq 0$, và ít nhất một đường tròn ngắn có độ dài 6 thỏa mãn $\text{mod}(Hb(a_0, b_0)-Hb(a_0, b_1)+Hb(a_1, b_1)-Hb(a_1, b_2)+Hb(a_2, b_2)-Hb(a_2, b_0), Z)=0$, nghĩa là ma trận kiểm tra chẵn lẻ được xác định theo ma trận cơ sở và kích thước nâng Z có chu vi thiết diện bằng 6. Tương tự, nếu các đường tròn ngắn có chu vi thiết diện bằng 4 và chu vi thiết diện bằng 6 không tồn tại, và ít nhất một đường tròn ngắn có độ dài 8 thỏa mãn $\text{mod}(Hb(a_0, b_0)-Hb(a_0, b_1)+Hb(a_1, b_1)-Hb(a_1, b_2)+Hb(a_2, b_2)-Hb(a_2, b_3)+Hb(a_3, b_3)-Hb(a_3, b_0), Z)=0$, nghĩa là ma trận kiểm tra chẵn lẻ được xác định theo ma trận cơ sở và kích thước nâng Z có chu vi thiết diện bằng 8. Công thức tính toán $\text{mod}(x_1, x_2)$ nghĩa là phép toán môđun của x_1 bởi x_2 , ví dụ, $\text{mod}(10, 3)=1$. Lấy ma trận cơ sở trong ví dụ nêu trên làm ví dụ, có thể thấy rằng ma trận chẵn lẻ được xác định theo ma trận cơ sở và kích thước nâng có chu vi thiết diện bằng 4 vì một đường tròn ngắn có chu vi thiết diện bằng 4 tồn tại cho bốn phần tử được xác định theo $\{a_0, a_1, b_0, b_1\}=\{1, 2, 1, 3\}$ thỏa mãn $\text{mod}(Hb(a_0, b_0)-Hb(a_0, b_1)+Hb(a_1, b_1)-Hb(a_1, b_0), Z)=0$. Để mã hóa LDPC giả vòng, nếu ma trận kiểm tra chẵn lẻ được xác định theo ma trận cơ sở và kích thước nâng có chu vi thiết diện lớn hơn, LDPC từ mã có đặc trưng ngẫu nhiên hơn, hiệu suất cao hơn, và khoảng cách mã tối thiểu rộng hơn sao cho sản phẩm sai số khó xảy ra hơn. Do đó, trong quy trình thiết kế mã LDPC, điểm rất quan trọng là gắn đặc trưng chu vi thiết diện của ma trận cơ sở của mã LDPC giả vòng, và hiệu suất mã hóa LDPC giả vòng có thể được xác định về cơ bản theo đặc trưng chu vi thiết diện của ma trận cơ sở. Tuy nhiên, việc thiết kế ma trận cơ sở của mã LDPC giả vòng có chu vi thiết diện lớn hơn là khó hơn.

Từ ma trận kiểm tra chẵn lẻ nêu trên của mã LDPC, có thể biết được rằng các chỉ số của các phần tử bằng 1 trên hàng thứ nhất của ma trận kiểm tra chẵn lẻ [1 6 9], biểu thị rằng trong mã LDPC được xây dựng, bit thứ nhất, bit thứ sáu và bit thứ chín tạo thành một mã kiểm tra chẵn lẻ. Tương tự, các chỉ số của các phần tử bằng 1 trong hàng thứ hai [2 7 10], biểu thị rằng bit thứ hai, bit thứ bảy và bit thứ mười tạo thành một mã kiểm tra chẵn lẻ. Theo cách tương tự, có thể biết được rằng mã LDPC thực tế là một từ mã có một số lượng lớn mã kiểm tra chẵn lẻ được tích tụ. Theo phân định nghĩa nêu trên của mã hóa LDPC giả vòng, vì mỗi hàng của ma trận kiểm tra chẵn lẻ tương ứng với một mã kiểm tra chẵn lẻ, nên số lượng hàng của ma trận kiểm tra chẵn lẻ phải bằng số lượng các cột kiểm tra của ma trận kiểm tra chẵn lẻ sao cho việc mã hóa hữu hiệu có thể được thực hiện. Trong ma trận kiểm tra chẵn lẻ được mô tả ở trên, 8 cột thứ nhất ($2 \times Z = 2 \times 4$) là các cột hệ thống của ma trận kiểm tra chẵn lẻ, và 8 cột cuối cùng ($2 \times Z = 2 \times 4$) là các cột kiểm tra của ma trận kiểm tra chẵn lẻ. Tương tự, trong ma trận cơ sở, số lượng hàng của ma trận cơ sở bằng số lượng các cột kiểm tra của ma trận cơ sở. Trong ma trận cơ sở của mã LDPC giả vòng trong ví dụ nêu trên, 2 cột thứ nhất là các cột hệ thống, và hai cột cuối cùng là các cột kiểm tra. Số lượng hàng của ma trận cơ sở đúng bằng số lượng các cột kiểm tra của ma trận cơ sở. Việc mã hóa LDPC giả vòng có thể được thực hiện trực tiếp theo ma trận kiểm tra chẵn lẻ được xác định theo ma trận cơ sở H_b và kích thước nâng Z . Theo phân định nghĩa mã LDPC, $H \times C = 0$; ma trận kiểm tra chẵn lẻ H bao gồm $[H_s H_p]$, trong đó H_s là ma trận riêng của các cột hệ thống của ma trận kiểm tra chẵn lẻ và H_p là ma trận riêng của các cột kiểm tra của ma trận kiểm tra chẵn lẻ; từ mã LDPC C có thể bao gồm $[C_s C_p]$, trong đó C_s là trình tự bit hệ thống (các bit thông tin, các bit đã biết) của mã LDPC và C_p là trình tự bit kiểm tra (các bit chưa biết) của mã LDPC. Quy trình mã hóa LDPC là một quy trình để tính toán trình tự bit kiểm tra. Theo $H \times C = 0$, $H_s \times C_s = H_p \times C_p$ có thể thu được và sau đó trình tự bit kiểm tra có thể được tính toán dưới dạng $C_p = H_p^{-1} \times H_s \times C_s$. Do đó, ma trận riêng của các cột kiểm tra của ma trận kiểm tra chẵn lẻ phải là một ma trận vuông và nhị phân đảo nghịch được sao cho trình tự mã hóa giả vòng LDPC là $[C_s C_p]$. Tất nhiên, trình tự mã hóa giả vòng LDPC cũng có thể thu được nhờ sự dịch chuyển tuần hoàn của tất cả các khối Z -bit.

Giải mã phân lớp, nghĩa là phương pháp giải mã hàng song song, thường được sử dụng để giải mã LDPC. Phương pháp giải mã hàng song song có thể giảm bớt đáng kể số lượng bước lặp và yêu cầu khoảng một nửa số bước lặp của giải mã tràn. Ma trận kiểm tra chẵn lẻ được mô tả ở trên của mã LDPC được xây dựng có 8 hàng (hệ số mở rộng $Z=4$ và ma trận cơ sở có 2 hàng và 4 cột), biểu thị sự tồn tại của 8 mã kiểm tra chẵn lẻ hoặc 8 phương trình kiểm tra. Trong quy trình giải mã này, mỗi mã kiểm tra chẵn lẻ cần được giải mã, và đòi hỏi bước lặp phải cập nhật dữ liệu cho toàn bộ 8 mã kiểm tra chẵn lẻ. Khi tất cả hoặc một phần của các hàng trong quy trình giải mã phân lớp được giải mã song song, nếu trạng thái song song p trong mỗi bước lặp (p mã kiểm tra chẵn lẻ được cập nhật đồng thời), p mã kiểm tra chẵn lẻ hiện tại và p mã kiểm tra chẵn lẻ tiếp theo trong quá trình lặp được cập nhật bởi cùng một môđun cập nhật (môđun cập nhật mã kiểm tra chẵn lẻ). Bằng cách này, bộ giải mã có độ phức tạp thấp hơn, và dữ liệu được cập nhật hiện tại có thể được sử dụng để cập nhật dữ liệu ở lớp tiếp theo trong quy trình giải mã phân lớp. Do đó, cần số lượng bước lặp ít hơn và thu được lưu lượng giải mã cao hơn. Đối với H được thể hiện ở trên, nếu trạng thái song song là 2, hai mã kiểm tra chẵn lẻ trong tất cả 4 hàng của ma trận kiểm tra chẵn lẻ (tương ứng với một hàng của ma trận cơ sở kiểm tra) được cập nhật đồng thời.

Do đó, trong thiết kế mã hóa LDPC giả vòng, thiết kế của ma trận cơ sở là rất quan trọng. Một thiết kế tồi có thể dẫn đến hiệu suất mã hóa LDPC giả vòng và sản phẩm sai số rất thấp. Chưa có giải pháp hữu hiệu nào được đề xuất cho các khó khăn trong việc thiết kế ma trận cơ sở như hiệu suất thấp của mã LDPC giả vòng chẳng hạn.

Bản chất kỹ thuật của sáng chế

Sáng chế đề xuất phương pháp thiết kế và thiết bị mã hóa kiểm tra chẵn lẻ mật độ thấp giả vòng, và vật ghi lưu trữ máy tính để giải quyết ít nhất vấn đề trong giải pháp kỹ thuật đã biết về hiệu suất thấp của mã LDPC giả vòng.

Theo một phương án thực hiện, sáng chế đề xuất phương pháp thiết kế để mã hóa kiểm tra chẵn lẻ mật độ thấp (LDPC (low-density parity-check)) giả vòng. Phương pháp này bao gồm bước: thực hiện việc mã hóa LDPC đối với một trình tự thông tin K -bit cần

được mã hóa theo một ma trận kiểm tra chẵn lẻ của một mã LDPC giả vòng để thu được một trình tự mã hóa LDPC N -bit, trong đó ma trận kiểm tra chẵn lẻ được xác định theo một ma trận cơ sở và một kích thước nâng Z , và ma trận cơ sở được xác định theo kích thước nâng Z và một ma trận hệ số, trong đó K là số nguyên dương, N là số nguyên lớn hơn K , và Z là số nguyên dương.

Theo một phương án thực hiện khác, sáng chế đề xuất thiết bị thiết kế để mã hóa LDPC giả vòng. Thiết bị này bao gồm một môđun mã hóa LDPC giả vòng. Môđun mã hóa LDPC giả vòng được tạo cấu hình để thực hiện việc mã hóa LDPC đối với một trình tự thông tin K -bit cần được mã hóa theo một ma trận kiểm tra chẵn lẻ của một mã LDPC giả vòng để thu được một trình tự mã hóa LDPC N -bit, trong đó ma trận kiểm tra chẵn lẻ được xác định theo một ma trận cơ sở và một kích thước nâng Z , và ma trận cơ sở được xác định theo kích thước nâng Z và một ma trận hệ số, trong đó K là số nguyên dương, N là số nguyên lớn hơn K , và Z là số nguyên dương.

Theo một phương án thực hiện khác, sáng chế đề xuất vật ghi lưu trữ được tạo cấu hình để lưu trữ các mã chương trình để thực hiện một bước được mô tả dưới đây.

Việc mã hóa LDPC được thực hiện trên một trình tự thông tin K -bit cần được mã hóa theo một ma trận kiểm tra chẵn lẻ của một mã LDPC giả vòng để thu được một trình tự mã hóa LDPC N -bit.

Ma trận kiểm tra chẵn lẻ được xác định theo một ma trận cơ sở và một kích thước nâng Z , và ma trận cơ sở được xác định theo kích thước nâng Z và một ma trận hệ số, trong đó K là số nguyên dương, N là số nguyên lớn hơn K , và Z là số nguyên dương.

Theo các phương án của sáng chế, việc mã hóa LDPC được thực hiện trên trình tự thông tin K -bit cần được mã hóa theo ma trận kiểm tra chẵn lẻ của mã LDPC giả vòng, trong đó ma trận kiểm tra chẵn lẻ được xác định theo ma trận cơ sở và kích thước nâng Z , và ma trận cơ sở được xác định theo kích thước nâng Z và ma trận hệ số. Sáng chế giải quyết được vấn đề pháp kỹ thuật đã biết về hiệu suất thấp của mã LDPC giả vòng và nâng cao hữu hiệu hiệu suất mã hóa LDPC giả vòng.

Mô tả vắn tắt các hình vẽ

Các hình vẽ được mô tả dưới đây được sử dụng để giúp hiểu thêm về sáng chế và tạo thành một phần của bản mô tả. Các phương án làm ví dụ và phần mô tả chúng theo sáng chế được sử dụng để diễn giải sáng chế và không nhằm giới hạn sáng chế theo cách bất hợp lý bất kỳ, trong các hình vẽ này:

FIG.1 là lưu đồ của phương pháp thiết kế để mã hóa kiểm tra chẵn lẻ mật độ thấp giả vòng theo một phương án thực hiện của sáng chế;

FIG.2 là sơ đồ khối của thiết bị thiết kế mã hóa kiểm tra chẵn lẻ mật độ thấp giả vòng theo một phương án thực hiện của sáng chế;

FIG.3 là lưu đồ của phương pháp thiết kế để mã hóa kiểm tra chẵn lẻ mật độ thấp giả vòng theo ví dụ 1 theo sáng chế; và

FIG.4 là sơ đồ khối của thiết bị thiết kế mã hóa kiểm tra chẵn lẻ mật độ thấp giả vòng theo ví dụ 2 theo sáng chế.

Mô tả chi tiết sáng chế

Sáng chế sẽ được mô tả chi tiết dưới đây dựa vào các hình vẽ cùng với các phương án. Cần lưu ý rằng nếu không có xung đột, các phương án và các dấu hiệu có trong sản xuất có thể được kết hợp với nhau.

Cần lưu ý rằng các thuật ngữ “thứ nhất”, “thứ hai” và tương tự trong phần mô tả, yêu cầu bảo hộ và các hình vẽ theo sáng chế được sử dụng để phân biệt giữa các đối tượng tương tự nhau và không nhất thiết được sử dụng để mô tả thứ tự hoặc trình tự cụ thể.

Phương án 1

Phương án này đề xuất phương pháp thiết kế để mã hóa kiểm tra chẵn lẻ mật độ thấp giả vòng. FIG.1 là lưu đồ của phương pháp thiết kế để mã hóa kiểm tra chẵn lẻ mật độ thấp giả vòng theo một phương án thực hiện của sáng chế. Như được thể hiện trên FIG.1, quy trình của phương pháp này bao gồm các bước được mô tả dưới đây.

Trong bước S102, một ma trận kiểm tra chẵn lẻ được xác định theo một hệ số ma trận cơ sở và một kích thước nâng Z.

Trong bước S104, theo ma trận kiểm tra chẵn lẻ của mã kiểm tra chẵn lẻ mật độ

thấp giả vòng (LDPC), việc mã hóa LDPC được thực hiện trên một trình tự thông tin K-bit cần được mã hóa để thu được trình tự mã hóa LDPC N-bit.

K là số nguyên dương, N là số nguyên lớn hơn K, và Z là số nguyên dương.

Trong các bước nêu trên, việc mã hóa LDPC được thực hiện trên trình tự thông tin K-bit cần được mã hóa theo ma trận kiểm tra chẵn lẻ của mã LDPC giả vòng, trong đó ma trận kiểm tra chẵn lẻ được xác định theo một ma trận cơ sở và kích thước nâng Z, và ma trận cơ sở được xác định theo kích thước nâng Z và một ma trận hệ số. Phương pháp này giải quyết được vấn đề trong giải pháp kỹ thuật đã biết về hiệu suất thấp của mã LDPC giả vòng và nâng cao hữu hiệu hiệu suất mã hóa LDPC giả vòng.

Một cách tùy chọn, một tập hợp kích thước nâng Zset tồn tại trong phương án này. Kích thước nâng Z là một phần tử trong tập hợp kích thước nâng Zset, tập hợp con kích thước nâng thứ i trong số A tập hợp con kích thước nâng này được biểu diễn dưới dạng Z_{seti} ($i=1, 2, 3, \dots, A$), tất cả các phần tử trong A tập hợp con kích thước nâng tạo thành tập hợp kích thước nâng Zset, và A tập hợp con kích thước nâng không có các phần tử chung. Một tập hợp ma trận hệ số tồn tại. Ma trận hệ số này là một ma trận hệ số trong tập hợp ma trận hệ số, và tất cả các kích thước nâng được hỗ trợ bởi ma trận hệ số thứ i trong tập hợp ma trận hệ số này tạo thành tập hợp con kích thước nâng thứ i Z_{seti} . Tập hợp ma trận hệ số bao gồm A ma trận hệ số, trong đó A là số nguyên lớn hơn 1. A ma trận hệ số có cùng số lượng hàng, cùng số lượng cột, và cùng các vị trí mà ở đó các phần tử không phải là “-1” được bố trí. Tất cả các phần tử trong tập hợp kích thước nâng Zset đều là các số nguyên dương.

Một cách tùy chọn, tất cả các kích thước nâng tương ứng với các ma trận kiểm tra chẵn lẻ có chu vi thiết diện lớn hơn hoặc bằng 6 của tất cả các ma trận cơ sở được xác định bởi từng kích thước nâng trong tập hợp kích thước nâng Zset và ma trận hệ số thứ i trong tập hợp ma trận hệ số này tạo thành một tập hợp $Z0_{seti}$. Tập hợp $Z0_{seti}$ bao gồm số lượng $L0i$ gồm các phần tử thuộc tập hợp con kích thước nâng thứ i Z_{seti} và số lượng $L1i$ gồm các phần tử không thuộc tập hợp con kích thước nâng thứ i Z_{seti} , trong đó $L0i$ là số nguyên dương nhỏ hơn hoặc bằng $L1i$, $L1i$ là số lượng các phần tử trong tập hợp con kích thước nâng thứ i Z_{seti} , và $L1i \geq 2, L1i \geq 3, L1i \geq 4, L1i \geq 5, L1i \geq 6, L1i \geq 7, L1i \geq 8, L1i \geq 9$,

$L1i \geq 10$, hoặc $L1i \geq 11$.

Một cách tùy chọn, tập hợp ma trận hệ số thứ nhất (ví dụ bao gồm ma trận mẫu) tồn tại. Tất cả các ma trận hệ số trong tập hợp ma trận hệ số thứ nhất có cùng số lượng hàng. Tất cả các ma trận hệ số cũng có cùng số lượng cột. Ma trận hệ số bất kỳ trong tập hợp ma trận hệ số thứ nhất có cùng số lượng hàng và cùng số lượng cột như A ma trận hệ số trong tập hợp ma trận hệ số.

Một cách tùy chọn, tập hợp ma trận hệ số ít nhất bao gồm một ma trận hệ số trong tập hợp ma trận hệ số thứ nhất. Nghĩa là, tập hợp ma trận hệ số và tập hợp ma trận hệ số thứ nhất dùng chung ít nhất một ma trận hệ số.

Một cách tùy chọn, tập hợp ma trận hệ số ít nhất bao gồm một ma trận hệ số được điều chỉnh thu được bằng cách điều chỉnh một ma trận hệ số trong tập hợp ma trận hệ số thứ nhất này.

Một cách tùy chọn, tất cả các phần tử không phải là “-1” trong số từ phần tử thứ nhất đến phần tử thứ $(kb+M)$ trong hàng thứ s của ma trận hệ số được điều chỉnh bằng tất cả các số nguyên thu được từ phép tính môđun của tất cả các phần tử tương ứng không phải là “-1” trong số từ phần tử thứ nhất đến phần tử thứ $(kb+M)$ trong hàng thứ s của ma trận hệ số gốc thêm vào R_s bởi Z_{max} , trong đó $s=1, 2, 3, \dots, row$, R_s là số nguyên cần được bổ sung tương ứng với hàng thứ s , và ít nhất một trong số $R_0, R_1, \dots, R(row)$ là số nguyên khác không. Theo cách khác, tất cả các phần tử không phải là “-1” trong số từ phần tử thứ nhất đến phần tử thứ row trên cột thứ t của ma trận hệ số được điều chỉnh bằng tất cả các số nguyên thu được từ phép tính môđun của tất cả các phần tử tương ứng không phải là “-1” trong số từ phần tử thứ nhất đến phần tử thứ row trên cột thứ t của ma trận hệ số gốc thêm vào C_t bởi Z_{max} ; trong đó $t=1, 2, 3, \dots, col$, C_t là số nguyên cần được bổ sung tương ứng với cột thứ t , và ít nhất một trong số $C_0, C_1, \dots, C(col)$ là số nguyên khác không. row là số lượng hàng của ma trận hệ số, col số lượng cột của ma trận hệ số, kb bằng chênh lệch giữa col và row , M là số nguyên không-âm nhỏ hơn 10, Z_{max} là kích thước nâng lớn nhất được hỗ trợ bởi ma trận hệ số được điều chỉnh, và Z_{max} là số nguyên dương.

Một cách tùy chọn, phần tử trong hàng thứ s và cột thứ t của ma trận hệ số được

điều chỉnh bằng số nguyên thu được từ kết quả phép tính môđun của phần tử trong hàng thứ s và cột thứ t của ma trận hệ số gốc thêm vào $(X_s + Y_t)$ bởi $Z_{\max}$. Phần tử trong hàng thứ s và cột thứ t của ma trận hệ số gốc phần tử không phải là “-1”, $s=1, 2, 3, \dots, row$, $t=1, 2, 3, \dots, kb+M$, kb là chênh lệch giữa col và row , row là số lượng hàng của ma trận hệ số, col là số lượng cột của ma trận hệ số, M là số nguyên không-âm nhỏ hơn 10, cả X_s và Y_t là các số nguyên, và ít nhất một trong số $X_0, X_1, \dots, X(row)$ và $Y_0, Y_1, \dots, Y(kb+M)$ là số nguyên khác không. Việc bổ sung cùng một số nguyên vào tất cả các phần tử không phải là “-1” trong cùng một hàng và/hoặc cùng một cột của ma trận hệ số tương đương với việc xen vào mã LDPC giả vòng, không ảnh hưởng đến đặc trưng chu vi thiết diện và đặc trưng khoảng cách mã của mã LDPC giả vòng và do đó không ảnh hưởng đến hiệu suất của mã LDPC giả vòng. Các hiệu quả có lợi thu được bằng cách bổ sung cùng một số nguyên vào tất cả các phần tử không phải là “-1” trong hàng hoặc cột được mô tả như sau: ma trận cơ sở của mã LDPC giả vòng có các đặc trưng nhất định, ví dụ, nhiều phần tử không tương đương với việc không thực hiện sự dịch chuyển tuần hoàn trên ma trận cơ sở, có thể giảm bớt độ phức tạp mã hóa và giải mã và không ảnh hưởng đến hiệu suất giải mã; và trong các trường hợp nhất định, hiệu suất của mã LDPC giả vòng có thể được nâng cao, ví dụ, khi trình tự mã hóa LDPC là bội số số nguyên của kích thước nâng Z không được chọn hoàn toàn trong quy trình lựa chọn bit, cùng một số nguyên với hiệu suất cao hơn có thể được lựa chọn để điều chỉnh trình tự mã hóa LDPC theo các trường hợp xen vào khác nhau.

Một cách tùy chọn, A bằng 8, và 8 tập hợp con kích thước nâng tương ứng là $Zset1=\{2, 4, 8, 16, 32, 64, 128, 256\}$, $Zset2=\{3, 6, 12, 24, 48, 96, 192\}$, $Zset3=\{5, 10, 20, 40, 80, 160\}$, $Zset4=\{7, 14, 28, 56, 112, 224\}$, $Zset5=\{9, 18, 36, 72, 144\}$, $Zset6=\{11, 22, 44, 88, 176\}$, $Zset7=\{13, 26, 52, 104, 208\}$, và $Zset8=\{15, 30, 60, 120, 240\}$.

Một cách tùy chọn, tập hợp $Z0seti$ tương ứng là $Z0set1=\{56, 80, 104, 112, 120, 128, 160, 176, 192, 208, 224, 240, 256\}$, $Z0set2=\{44, 48, 72, 88, 96, 144, 160, 176, 192, 208, 224, 240, 256\}$, $Z0set3=\{60, 80, 120, 128, 160, 208, 224, 240, 256\}$, $Z0set4=\{56, 60, 104, 112, 120, 128, 192, 208, 224, 240, 256\}$, $Z0set5=\{72, 128, 144, 160, 176, 192, 224, 240, 256\}$, $Z0set6=\{88, 96, 104, 128, 176, 192, 208, 224, 240, 256\}$, $Z0set7=\{26,$

Một cách tùy chọn, tất cả các kích thước nâng tương ứng với tất cả các ma trận cơ sở có chu vi thiết diện lớn hơn hoặc bằng 6 và tương ứng với tỷ lệ mã hóa LDPC giả vòng bằng Rate0 được xác định bởi từng kích thước nâng trong tập hợp kích thước nâng Zset và ma trận hệ số thứ i trong tập hợp ma trận hệ số này tạo thành một tập hợp Z0seti, và tất cả các kích thước nâng tương ứng với tất cả các ma trận cơ sở có chu vi thiết diện lớn hơn hoặc bằng 6 và tương ứng với tỷ lệ mã hóa LDPC giả vòng của Rate1 được xác định bởi từng kích thước nâng trong tập hợp kích thước nâng Zset và ma trận hệ số thứ i trong tập hợp ma trận hệ số này tạo thành một tập hợp Z0set1i, trong đó Rate0 nhỏ hơn Rate1, số lượng các phần tử trong tập hợp Z0set0i nhỏ hơn hoặc bằng số lượng các phần tử trong tập hợp Z0set1i, Rate0 và Rate1 đều là các số thực lớn hơn 0 và nhỏ hơn 1, và cả tập hợp Z0set0i lẫn tập hợp Z0set1i đều là các tập hợp không rỗng.

Ma trận hệ số 1 được viết dưới dạng:

159,104,59,79,-1,-1,53,-1,-1,121,0,0,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,
-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1;
125,-1,-1,27,5,177,26,75,174,168,-1,0,0,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-
1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1;
198,165,-1,129,220,-1,-1,-1,15,-1,1,-1,0,0,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,
-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1;
-1,235,185,-1,54,28,40,79,231,140,0,-1,-1,0,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,
-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1;
71,193,-1,-1,-1,-1,-1,-1,-1,-1,-1,127,-1,-1,0,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-
1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1;
251,211,-1,-1,-1,3,-1,52,-1,-1,-1,221,-1,-1,-1,0,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-
1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1;

14

15

Ma trận hệ số 2 được viết dưới dạng:

16

17

-1,2,-1,-1,-1,132,-1,-1,-1,-1,-1,18,-1,

Ma trận hệ số 3 được viết dưới dạng:

19

20

21

Ma trận hệ số 4 được viết dưới dạng:

22

23

24

25

26

27

28

29

30

Ma trận hệ số 7 được viết dưới dạng:

31

32

33

Ma trận hệ số 8 được viết dưới dạng:

34

35

36

[illegible]

Trong phương án thực hiện tùy chọn khác, tập hợp ma trận hệ số thứ nhất ít nhất bao gồm một ma trận trong số các ma trận hệ số gồm 42 hàng và 52 cột được mô tả dưới đây.

6,-1,-1,-1,-1,37,-1,77,-1,213,-1,138,-1,-1,-1,-1,0,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1

38

39

Ma trận hệ số 2 được viết dưới dạng:

40

41

47,-1,131,-1,-1,-1,154,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-

Ma trận hệ số 3 được viết dưới dạng:

43

1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1;
 -1,135,-1,-1,-1,-1,-1,-1,11,-1,50,84,-1,-1,-1,-1,-1,-1,-1,0,-1,-1,-1,-1,-1,-1,-1,-1,-1
 ,-1;
 154,34,-1,-1,-1,-1,141,86,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,0,-1,-1,-1,-1,-1,-1,-1,-1,-1
 1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1;
 54,-1,-1,-1,-1,-1,-1,40,-1,84,-1,-1,-1,43,-1,-1,-1,-1,-1,-1,-1,0,-1,-1,-1,-1,-1,-1,-1,-1,-1
 1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1;
 -1,31,-1,90,-1,-1,-1,-1,-1,-1,-1,113,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,0,-1,-1,-1,-1,-1,-1,-1,
 -1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1;
 41,86,-1,-1,-1,-1,-1,-1,16,-1,-1,-1,-1,79,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,0,-1,-1,-1,-1,-1,-1,-1
 1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1;
 -1,10,-1,-1,-1,-1,28,-1,-1,-1,-1,128,-1,104,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,0,-1,-1,-1,-1,-1
 1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1;
 65,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,110,93,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,0,-1,-1,-1,-1,
 -1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1;
 -1,24,-1,-1,-1,-1,-1,-1,-1,63,-1,0,33,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,0,-1,-1,-1,-1
 ,-1;
 -1,35,-1,-1,-1,100,-1,-1,-1,-1,-1,86,0,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,0,-1,-1,-1
 1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1;
 129,-1,-1,-1,-1,-1,37,149,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,0,-1
 1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1;
 117,48,-1,-1,-1,-1,-1,-1,-1,136,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,
 0,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1;
 -1,47,-1,-1,28,-1,-1,-1,-1,-1,-1,150,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1
 ,0,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1;
 56,-1,-1,-1,-1,-1,-1,-1,118,-1,-1,-1,-1,126,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1
 1,-1,0,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1;
 -1,40,125,-1
 ,-1,-1,0,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1;

45

46

47

48

37,102,-1,-1,-1,-1,131,103,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,0,-1,-1,-1,-1,-1,-1,-1,

-1,-1;
 50,-1,-1,-1,-1,-1,-1,103,-1,95,-1,-1,-1,103,-1,-1,-1,-1,-1,-1,0,-1,-1,-1,-1,-1,-1,-
 1,-1;
 -1,65,-1,105,-1,-1,-1,-1,-1,-1,88,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,0,-1,-1,-1,-1,-1,-1,-1,
 -1,-1;
 77,95,-1,-1,-1,-1,-1,-1,14,-1,-1,-1,-1,105,-1,-1,-1,-1,-1,-1,-1,-1,-1,0,-1,-1,-1,-1,-1,-1,
 -1,-1;
 -1,49,-1,-1,-1,-1,55,-1,-1,-1,-1,41,-1,124,-1,-1,-1,-1,-1,-1,-1,-1,-1,0,-1,-1,-1,-1,-1,-1,
 -1,-1;
 21,-1,-1,-1,-1,-1,-1,-1,-1,-1,90,22,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,0,-1,-1,-1,-1,-
 1,-1;
 -1,129,-1,-1,-1,-1,-1,-1,-1,9,-1,68,37,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,0,-1,-1,-1,-
 1,-1;
 -1,25,-1,-1,-1,143,-1,-1,-1,-1,-1,34,10,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,0,-1,-1,-
 -1,-1;
 98,-1,-1,-1,-1,-1,112,78,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,0,-1,-
 -1,-1;
 51,37,-1,-1,-1,-1,-1,-1,-1,-1,86,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,0,-
 1,-1;
 -1,67,-1,-1,0,-1,-1,-1,-1,-1,-1,101,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-
 0,-1;
 135,-1,-1,-1,-1,-1,-1,52,-1,-1,-1,-1,88,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-
 -1,0,-1;
 -1,136,1,-
 1,-1,0,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1;
 9,-1,-1,142,-1,121,-
 -1,-1,-1,0,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1;
 -1,122,26,-1,-1,-1,-1,-1,-1,125,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-
 1,-1,-1,-1,-1,0,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1;

51

, -1;
-1, 98, -1, 60, -1, -1, -1, -1, -1, -1, -1, 172, -1, -1, -1, -1, -1, -1, -1, -1, -1, 0, -1, -1, -1, -1, -1, -1, -1,
-1, -1, -1, -1, -1, -1, -1, -1, -1, -1, -1, -1, -1, -1, -1, -1, -1, -1, -1, -1;
98, 3, -1, -1, -1, -1, -1, -1, 89, -1, -1, -1, -1, 108, -1, -1, -1, -1, -1, -1, -1, -1, 0, -1, -1, -1, -1, -1, -1, -1,
1, -1, -1, -1, -1, -1, -1, -1, -1, -1, -1, -1, -1, -1, -1, -1, -1, -1, -1, -1;
-1, 30, -1, -1, -1, -1, 131, -1, -1, -1, -1, 127, -1, 112, -1, -1, -1, -1, -1, -1, -1, -1, 0, -1, -1, -1, -1, -1,
-1, -1, -1, -1, -1, -1, -1, -1, -1, -1, -1, -1, -1, -1, -1, -1, -1, -1, -1, -1;
38, -1, -1, -1, -1, -1, -1, -1, -1, -1, 64, 77, -1, -1, -1, -1, -1, -1, -1, -1, -1, -1, -1, -1, 0, -1, -1, -1, -1, -1,
1, -1, -1, -1, -1, -1, -1, -1, -1, -1, -1, -1, -1, -1, -1, -1, -1, -1, -1, -1;
-1, 110, -1, -1, -1, -1, -1, -1, -1, 42, -1, 10, 82, -1, -1, -1, -1, -1, -1, -1, -1, -1, -1, -1, -1, 0, -1, -1, -1,
-1, -1, -1, -1, -1, -1, -1, -1, -1, -1, -1, -1, -1, -1, -1, -1, -1, -1, -1, -1;
-1, 48, -1, -1, -1, 66, -1, -1, -1, -1, -1, 61, 161, -1, -1, -1, -1, -1, -1, -1, -1, -1, -1, -1, -1, 0, -1, -1,
-1, -1, -1, -1, -1, -1, -1, -1, -1, -1, -1, -1, -1, -1, -1, -1, -1, -1, -1, -1;
90, -1, -1, -1, -1, -1, 47, 63, -1, -1, -1, -1, -1, -1, -1, -1, -1, -1, -1, -1, -1, -1, -1, -1, -1, 0, -1, -1,
1, -1, -1, -1, -1, -1, -1, -1, -1, -1, -1, -1, -1, -1, -1, -1, -1, -1, -1, -1;
175, 87, -1, -1, -1, -1, -1, -1, -1, 59, -1, -1, -1, -1, -1, -1, -1, -1, -1, -1, -1, -1, -1, -1, -1, -1, 0,
-1, -1, -1, -1, -1, -1, -1, -1, -1, -1, -1, -1, -1, -1, -1, -1, -1, -1, -1, -1;
-1, 88, -1, -1, 150, -1, -1, -1, -1, -1, 12, -1, -1, -1, -1, -1, -1, -1, -1, -1, -1, -1, -1, -1, -1, -1, -1, -1, -1,
0, -1, -1, -1, -1, -1, -1, -1, -1, -1, -1, -1, -1, -1, -1, -1, -1, -1, -1, -1;
5, -1, -1, -1, -1, -1, -1, -1, 79, -1, -1, -1, -1, 137, -1, -1, -1, -1, -1, -1, -1, -1, -1, -1, -1, -1, -1, -1, -1, -1,
-1, 0, -1, -1, -1, -1, -1, -1, -1, -1, -1, -1, -1, -1, -1, -1, -1, -1, -1, -1;
-1, 43, 127, -1,
-1, -1, 0, -1, -1, -1, -1, -1, -1, -1, -1, -1, -1, -1, -1, -1, -1, -1, -1, -1;
78, -1, -1, 32, -1, 169, -1,
-1, -1, -1, 0, -1, -1, -1, -1, -1, -1, -1, -1, -1, -1, -1, -1, -1, -1, -1, -1;
-1, 1, 150, -1, -1, -1, -1, -1, 13, -1,
-1, -1, -1, -1, 0, -1, -1, -1, -1, -1, -1, -1, -1, -1, -1, -1, -1, -1, -1, -1;
39, -1, -1, -1, -1, 21, -1,
1, -1, -1, -1, -1, 0, -1, -1, -1, -1, -1, -1, -1, -1, -1, -1, -1, -1, -1, -1;

54

56

188,-1,-1,-1,-1,-1,-176,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,
-1,-1,-1,-1,-1,-1,-1,0,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1;
-1,44,68,-1,-1,33,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,
-1,-1,-1,-1,-1,-1,-1,0,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1;
10,-1,-1,-1,91,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-
1,-1,-1,-1,-1,-1,-1,-1,0,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1;
-1,-1,62,-1,-1,17,-1,135,-1,39,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-
1,-1,-1,-1,-1,-1,-1,-1,-1,-1,0,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1;
-1,187,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,58,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1
,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,0,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1;
166,-1,-1,-1,-1,166,-1,-1,-1,-1,-1,-1,191,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1
,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,0,-1,-1,-1,-1,-1,-1,-1,-1,-1;
-1,-1,126,-1,-1,-1,-1,73,-1,-1,153,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-
1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,0,-1,-1,-1,-1,-1,-1,-1,-1;-
140,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,97,180,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-
1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,0,-1,-1,-1,-1,-1,-1,-1,-1;-
-1,198,-1,-1,-1,69,-1,-1,-1,-1,-1,202,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-
1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,0,-1,-1,-1,-1,-1,-1,-1,-1;-
45,-1,30,-1,-1,-1,-1,134,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1
,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,0,-1,-1,-1,-1,-1,-1,-1;-
-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,162,-1,-1,170,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-
1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,0,-1,-1,-1,-1,-1;-
-1,28,-1,-1,-1,109,-1,-1,-1,-1,-1,198,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-
1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,0,-1,-1,-1,-1,-1;-
51,-1,-1,-1,-1,-1,-1,44,-1,-1,-1,-1,82,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,
-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,0,-1,-1,-1,-1,-1;-
-1,-1,157,-1,-1,-1,-1,-1,-1,47,-1,-1,96,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1
,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,0,-1,-1,-1,-1,-1;-
-1,142,-1,-1,-1,58,-1,-1,-1,-1,-1,73,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1

154,14,-1,-1,-1,-1,-1,-1,104,-1,-1,-1,-1,61,-1,-1,-1,-1,-1,-1,-1,-1,-1,0,-1,-1,-1,-1,-1,-

1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1;
 -1,105,-1,-1,-1,-1,146,-1,-1,-1,-1,38,-1,76,-1,-1,-1,-1,-1,-1,-1,-1,-1,0,-1,-1,-1,-1,-
 1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1;
 231,-1,-1,-1,-1,-1,-1,-1,-1,-1,149,173,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,0,-1,-1,-1,
 -1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1;
 -1,145,-1,-1,-1,-1,-1,-1,-1,196,-1,16,168,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,0,-1,-1,
 -1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1;
 -1,206,-1,-1,-1,170,-1,-1,-1,-1,-1,43,234,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,0,-1,
 -1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1;
 61,-1,-1,-1,-1,-1,36,109,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,0,-1,
 -1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1;
 16,153,-1,-1,-1,-1,-1,-1,-1,85,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,0,
 -1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1;
 -1,108,-1,-1,39,-1,-1,-1,-1,-1,31,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,
 0,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1;
 118,-1,-1,-1,-1,-1,-1,-1,97,-1,-1,-1,-1,44,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,
 -1,0,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1;
 -1,17,188,-1,
 -1,-1,0,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1;
 16,-1,-1,52,-1,101,-1,
 -1,-1,-1,0,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1;
 -1,199,137,-1,-1,-1,-1,-1,-1,194,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,
 -1,-1,-1,-1,-1,0,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1;
 17,-1,-1,-1,-1,115,-1,
 -1,-1,-1,-1,-1,0,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1;
 -1,-1,239,-1,-1,-1,-1,173,-1,-1,-1,-1,193,116,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,
 -1,-1,-1,-1,-1,-1,-1,0,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1;
 18,-1,-1,-1,-1,-1,171,-1,
 -1,-1,-1,-1,-1,-1,-1,0,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1;

Tất cả các kích thước nâng được hỗ trợ bởi ma trận hệ số i tương ứng với tập hợp

Theo một phương án thực hiện khác, một cách tùy chọn, A bằng 8, và 8 tập hợp con kích thước nâng tương ứng là $Zset1=\{2, 4, 8, 16, 32, 64, 128, 256\}$, $Zset2=\{3, 6, 12, 24, 48, 96, 192, 384\}$, $Zset3=\{5, 10, 20, 40, 80, 160, 320\}$, $Zset4=\{7, 14, 28, 56, 112, 224\}$, $Zset5=\{9, 18, 36, 72, 144, 288\}$, $Zset6=\{11, 22, 44, 88, 176, 352\}$, $Zset7=\{13, 26, 52, 104, 208\}$, và $Zset8=\{15, 30, 60, 120, 240\}$.

Tập hợp ma trận hệ số thứ nhất ít nhất bao gồm một ma trận trong số các ma trận hệ số gồm 46 hàng và 68 cột được mô tả dưới đây.

$\begin{aligned} & 202,76,183,29,-1,32,31,-1,-1,153,187,236,92,183,-1,141,71,-1,77,192,162,248,0,0, \\ & -1, \\ & -1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1;- \end{aligned}$

[illegible][illegible]

133,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,60,220,-1,-1,-1,24,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,

[illegible]

$29,-1,-1,36,314,-1,-1,-1,-1,-1,-1,42,-1,-1,-1,-1,-1,-1,-1,-1,-1,97,-1,-1,-1,-1,-1,-1,$

328,-1,-1,-1,-1,-1,-1,12,-1,-1,-1,-1,-1,-1,44,-1,70,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-

71

$219, 105, 86, 70, -1, 92, 65, -1, -1, 67, 70, 100, 219, 168, -1, 167, 51, -1, 50, 20, 204, 100, 0, 0, -1,$
 $-1, -1,$
 $-1, -1, -1, -1, -1, -1, -1, -1, -1;$

[illegible][illegible][illegible][illegible]

76

77

[illegible]

86,-1,-1,-1,-1,-1,-1,-1,0,218,-1,44,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,

80

160,322,-1,0,-1,-1,-1
 ,-1
 ,-1,-1,-1,-1,-1;

154,58,-1,10,-1,-1,-1,-1,-1,-1,-1,317,-1,-1,-1,193,-1,-1,-1,-1,42,6,-1,-1,-1,-1,0,-1,
 -1,
 -1,-1,-1,-1,-1,-1;

287,-1,-1,-1,-1,-1,266,-1,-1,-1,214,33,-1,189,-1,-1,-1,325,73,-1,124,-1,-1,-1,-1,-1,-
 1,-1,0,-1
 ,-1,-1,-1,-1,-1,-1,-1,-1;

21,146,-1,-1,166,-1,-1,262,35,-1,-1,-1,-1,-1,319,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1
 ,-1,0,-1,
 -1,-1,-1,-1,-1,-1,-1,-1;

256,99,-1,105,-1,-1,-1,-1,-1,-1,-1,-1,-1,136,-1,-1,-1,20,-1,-1,247,-1,16,279,-1,316,-1,-
 1,-1,-1,-1,0,-1
 ,-1,-1,-1,-1,-1,-1,-1,-1;

49,51,-1,-1,-1,-1,-1,-1,-1,-1,-1,177,119,-1,224,-1,-1,-1,4,128,-1,6,-1,-1,-1,-1,-1,-1,-1,-
 1,-1,-1,0,-1
 ,-1,-1,-1,-1,-1,-1,-1,-1;

-1,282,139,-1,4,-1,-1,45,3,-1,-1,-1,-1,-1,108,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1
 1,-1,-1,0,-1
 ,-1,-1,-1,-1,-1,-1,-1,-1;

311,141,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,318,-1,-1,-1,49,-1,-1,-1,-1,332,80,283,-1,-1,-1,-
 1,-1,-1,-1,-1,-1,0,-1
 ,-1,-1,-1,-1,-1,-1,-1,-1;

62,118,-1,-1,-1,-1,-1,-1,-1,-1,-1,6,117,-1,10,-1,-1,-1,-1,78,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-
 1,-1,-1,-1,-1,0,-1
 ,-1,-1,-1,-1,-1,-1,-1,-1;

87,-1,-1,82,-1,-1,-1,6,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,115,-1,-1,20,-1,-1,-1,-1,-1,-1,-
 ,-1,-1,-1,-1,-1,0,-1,

-1,316,103,-1,-1,-1,-1,-1,-1,-1,63,-1,-1,-1,-1,-1,-1,-1,0,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-

-1,4,-1,-1,-1,-1,45,-1,-1,-1,-1,-1,168,-1,-1,-1,-1,-1,-1,-1,-1,-1,185,-1,-1,-1,-1,-1,-1,-

95

-1,164,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,81,-1,-1,-1,-1,-1,-1,-1,-1,30,-1,-1,-1,-1,-1,-1

Ma trận hệ số 1 được viết dưới dạng:

209,97,-1,55,-1,-1,-1,-1,-1,-1,-1,-1,129,-1,-1,-1,223,-1,-1,182,-1,239,77,-1,225,-1,-

[illegible]

-1,0,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,0,-1,-1,-1,-1,-1,-1,-1,-1,0,-1,-1,-1,-1,-1,-1,-1,-

-1,168,153,-1,132,-1,-1,191,148,-1,-1,-1,-1,-1,100,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,

107

-1,212,-1,0,-1,-1,-1,0,-1,-1,-1,-1,-1,-1,-1,-1,-1,0,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,

-1,29,-1,0,-1,-1,-1,-1,-1,0,-1,-1,-1,-1,-1,-1,-1,-1,0,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-

114

194,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,97,-1,-1,90,221,101,-1,-1,-1,113,-1,-1,-1,-1,-1,-1

117

[illegible]

119

1,-1,-1,-1,-1,-1,-1;

83,135,-1,-1,9,-1,-1,89,18,-1,-1,-1,-1,-1,99,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,0,
-1,
-1,-1,-1,-1,-1;

113,68,-1,141,-1,-1,-1,-1,-1,-1,-1,-1,84,-1,-1,-1,135,-1,-1,143,-1,106,118,-1,116,-1,
-1,-1,-1,-1,0,-1,-
1,-1,-1,-1,-1,-1,-1,-1;

119,22,-1,-1,-1,-1,-1,-1,-1,-1,94,44,-1,122,-1,-1,-1,93,31,-1,94,-1,-1,-1,-1,-1,-1,-
1,-1,-1,0,-1,
-1,-1,-1,-1,-1,-1;

-1,45,20,-1,85,-1,-1,112,18,-1,-1,-1,-1,-1,134,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,
-1,-1,-1,0,-1,
-1,-1,-1,-1,-1,-1;

127,90,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,6,-1,-1,-1,9,-1,-1,-1,-1,36,126,5,-1,-1,-1,-1,-1,-1,
-1,-1,-1,0,-1,-
1,-1,-1,-1,-1;

135,81,-1,-1,-1,-1,-1,-1,-1,-1,91,61,-1,45,-1,-1,-1,-1,9,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,
-1,-1,-1,-1,0,-1,
-1,-1,-1,-1,-1;

94,-1,-1,110,-1,-1,-1,121,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,80,-1,-1,86,-1,-1,-1,-1,-1,-1,
-1,-1,-1,-1,-1,0,-1,-
1,-1,-1,-1,-1,-1;

90,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,58,-1,-1,127,113,17,-1,-1,-1,53,-1,-1,-1,-1,-1,-1,-1,
-1,-1,-1,-1,-1,-1,0,-1,-
-1,-1,-1,-1,-1,-1;

40,114,-1,-1,-1,-1,-1,-1,-1,-1,19,-1,-1,128,-1,-1,-1,51,-1,-1,-1,-1,-1,-1,59,-1,-1,-1,
-1,-1,-1,-1,-1,-1,-1,-1,0,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,
-1,-1,-1,-1,-1,-1;

-1,95,-1,41,-1,-1,-1,-1,-1,-1,-1,96,-1,-1,-1,-1,-1,-1,-1,102,-1,133,-1,-1,-1,-1,-1,-1,

121

[illegible]

-1,16,-1,-1,-1,-1,0,-1,-1,-1,8,-1,

124

-1,132,-1,-1,-1,-1,-1,-1,-1,-1,-1,19,87,-1,-1,-1,-1,125,75,-1,-1,-1,-1,-1,-1,-1,-1,-1,

[illegible]

69,-1,-1,19,-1,-1,-1,-1,152,-1,29,-1,-1,-1,-1,-1,-1,-1,-1,-1,185,-1,-1,-1,-1,-1,-1,

131

[illegible]
$$\begin{aligned} & -1,0,-1,-1,-1,-1,17,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,21,-1,-1,0,-1,-1,-1,-1,-1, \\ & -1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,0,-1,-1,-1,-1,-1,-1,-1,-1,- \\ & 1,-1,-1,-1; \end{aligned}$$
[illegible]
$$\begin{aligned} & -1, 0, 0, -1, -1, -1, -1, -1, -1, -1, 0, -1, -1, -1, -1, -1, -1, -1, -1, 0, -1, -1, -1, -1, -1, -1, -1, -1, -1, \\ & -1, -1, -1, -1, -1, -1, -1, -1, -1, -1, -1, -1, -1, -1, -1, -1, -1, -1, -1, 0, -1, -1, -1, -1, -1, -1, -1, -1, \\ & -1, -1, -1; \end{aligned}$$
[illegible][illegible][illegible]
$$-1,0,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,25,-1,-1,-1,-1,-1,-1,-1,-1,0,-1,-1,-1,-1,-1,-1,-1,$$

$$-1,0,-1,-1,-1,-1,-$$

$$1,-1,-1,-1;$$
[illegible][illegible]

162,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,-1,88,180,-1,-1,-1,109,-1,-1,-1,-1,-1,-1,-1,-1,-1,-

số lệnh để cho phép thiết bị đầu cuối (có thể là điện thoại di động, máy tính, máy chủ, mạng cơ cấu hoặc tương tự) thực hiện phương pháp theo từng phương án thực hiện sáng chế.

Phương án 2

Phương án này đề xuất thiết bị thiết kế mã hóa kiểm tra chẵn lẻ mật độ thấp giả vòng. Thiết bị được tạo cấu hình để thực hiện phương án nêu trên và các phương án thực hiện được ưu tiên. Nhưng gì đã được mô tả sẽ không được lặp lại. Như được sử dụng dưới đây, thuật ngữ “môđun” có thể là phần mềm, phần cứng hoặc sự kết hợp của chúng có khả năng thực hiện các chức năng định trước. Tốt hơn, nếu thiết bị trong phương án được mô tả dưới đây được thực hiện bởi phần mềm, nhưng cũng có thể có và dự định có phương án thực hiện bởi phần cứng hoặc bởi sự kết hợp của phần mềm và phần cứng.

FIG.2 là sơ đồ khối của thiết bị thiết kế mã hóa kiểm tra chẵn lẻ mật độ thấp giả vòng theo một phương án thực hiện của sáng chế. Như được thể hiện trên FIG.2, thiết bị này bao gồm một môđun mã hóa LDPC giả vòng 20.

Môđun mã hóa LDPC giả vòng 20 được tạo cấu hình để thực hiện việc mã hóa LDPC đối với một trình tự thông tin K-bit cần được mã hóa theo một ma trận kiểm tra chẵn lẻ của một mã LDPC giả vòng để thu được một trình tự mã hóa LDPC N-bit.

Ma trận kiểm tra chẵn lẻ được xác định theo một hệ số ma trận cơ sở và một kích thước nâng Z, trong đó K là số nguyên dương, N là số nguyên lớn hơn K, và Z là số nguyên dương.

Một cách tùy chọn, thiết bị còn bao gồm môđun lưu trữ thứ nhất và môđun lưu trữ thứ hai. Môđun lưu trữ thứ nhất được tạo cấu hình để lưu trữ một tập hợp kích thước nâng Zset. Kích thước nâng Z là một phần tử trong tập hợp kích thước nâng Zset, A tập hợp con kích thước nâng tương ứng là Z_{seti} ($i=1, 2, 3, \dots, A$), tất cả các phần tử trong A tập hợp con kích thước nâng tạo thành tập hợp kích thước nâng Zset, và A tập hợp con kích thước nâng không có các phần tử chung. Môđun lưu trữ thứ hai được tạo cấu hình để lưu trữ một tập hợp ma trận hệ số. Ma trận hệ số là một ma trận hệ số trong tập hợp ma trận hệ số, và tất cả các kích thước nâng được hỗ trợ bởi ma trận hệ số thứ i trong tập hợp

ma trận hệ số này tạo thành tập hợp con kích thước nâng thứ i Z_{seti} .

Tập hợp ma trận hệ số bao gồm A ma trận hệ số, trong đó A là số nguyên lớn hơn 1. A ma trận hệ số có cùng số lượng hàng, cùng số lượng cột, và cùng các vị trí mà ở đó các phần tử không phải là “-1” được bố trí. Tất cả các phần tử trong tập hợp kích thước nâng Z_{set} đều là các số nguyên dương.

Một cách tùy chọn, tất cả các kích thước nâng tương ứng với các ma trận kiểm tra chẵn lẻ có chu vi thiết diện lớn hơn hoặc bằng 6 của tất cả các ma trận cơ sở được xác định bởi từng kích thước nâng trong tập hợp kích thước nâng Z_{set} và ma trận hệ số thứ i trong tập hợp ma trận hệ số này tạo thành một tập hợp Z_{0seti} . Tập hợp Z_{0seti} bao gồm số lượng L_{0i} gồm các phần tử thuộc tập hợp con kích thước nâng thứ i Z_{seti} và số lượng L_{1i} gồm các phần tử không thuộc tập hợp con kích thước nâng thứ i Z_{seti} , trong đó L_{0i} là số nguyên dương nhỏ hơn hoặc bằng L_{1i} , L_{1i} là số lượng các phần tử trong tập hợp con kích thước nâng thứ i Z_{seti} , và $L_{1i} \geq 2$, $L_{1i} \geq 3$, $L_{1i} \geq 4$, $L_{1i} \geq 5$, $L_{1i} \geq 6$, $L_{1i} \geq 7$, $L_{1i} \geq 8$, $L_{1i} \geq 9$, $L_{1i} \geq 10$, hoặc $L_{1i} \geq 11$.

Một cách tùy chọn, thiết bị còn bao gồm môđun lưu trữ thứ ba. Môđun lưu trữ thứ ba này được tạo cấu hình để lưu trữ tập hợp ma trận hệ số thứ nhất. Tất cả các ma trận hệ số trong tập hợp ma trận hệ số thứ nhất có cùng số lượng hàng và cùng số lượng cột, và ma trận hệ số bất kỳ trong tập hợp ma trận hệ số thứ nhất có cùng số lượng hàng và cùng số lượng cột như A ma trận hệ số trong tập hợp ma trận hệ số được lưu trữ trong môđun lưu trữ thứ hai.

Một cách tùy chọn, tập hợp ma trận hệ số được lưu trữ trong môđun lưu trữ thứ hai bao gồm ít nhất một ma trận hệ số trong tập hợp ma trận hệ số thứ nhất.

Một cách tùy chọn, tập hợp ma trận hệ số được lưu trữ trong môđun lưu trữ thứ hai bao gồm ít nhất một ma trận hệ số được điều chỉnh thu được bằng cách điều chỉnh một ma trận hệ số trong tập hợp ma trận hệ số thứ nhất.

Một cách tùy chọn, tất cả các phần tử không phải là “-1” trong số từ phần tử thứ nhất đến phần tử thứ (k_b+M) trong hàng thứ s của ma trận hệ số được điều chỉnh bằng tất cả các số nguyên thu được từ phép tính môđun của tất cả các phần tử tương ứng không phải là “-1” trong số từ phần tử thứ nhất đến phần tử thứ (k_b+M) trong hàng thứ s của ma

trận hệ số gốc thêm vào R_s bởi $Z_{\max}$, trong đó $s=1, 2, 3, \dots, row$, R_s là số nguyên cần được bổ sung tương ứng với hàng thứ s , ít nhất một trong số $R_0, R_1, \dots, R(row)$ là số nguyên khác không. Theo cách khác, tất cả các phần tử không phải là “-1” trong số từ phần tử thứ nhất đến phần tử thứ row trên cột thứ t của ma trận hệ số được điều chỉnh bằng tất cả các số nguyên thu được từ phép tính môđun của tất cả các phần tử tương ứng không phải là “-1” trong số từ phần tử thứ nhất đến phần tử thứ row trên cột thứ t của ma trận hệ số gốc thêm vào C_t bởi $Z_{\max}$, trong đó $t=1, 2, 3, \dots, col$, C_t là số nguyên cần được bổ sung tương ứng với cột thứ t , và ít nhất một trong số $C_0, C_1, \dots, C(col)$ là số nguyên khác không. row là số lượng hàng của ma trận hệ số, col là số lượng cột của ma trận hệ số, kb bằng chênh lệch giữa col và row , M là số nguyên không-âm nhỏ hơn 10, $Z_{\max}$ là kích thước nâng lớn nhất được hỗ trợ bởi ma trận hệ số được điều chỉnh, và $Z_{\max}$ là số nguyên dương.

Một cách tùy chọn, phần tử trong hàng thứ s và cột thứ t của ma trận hệ số được điều chỉnh bằng số nguyên thu được từ kết quả phép tính môđun của phần tử trong hàng thứ s và cột thứ t của ma trận hệ số gốc thêm vào $(X_s + Y_t)$ bởi $Z_{\max}$. Phần tử trong hàng thứ s và cột thứ t của ma trận hệ số gốc là một phần tử không phải là “-1”, $s=1, 2, 3, \dots, row$, $t=1, 2, 3, \dots, kb+M$, kb là chênh lệch giữa col và row , row là số lượng hàng của ma trận hệ số, col là số lượng cột của ma trận hệ số, M là số nguyên không-âm nhỏ hơn 10, cả X_s lẫn Y_t đều là các số nguyên, và ít nhất một trong số $X_0, X_1, \dots, X(row)$ và $Y_0, Y_1, \dots, Y(kb+M)$ là số nguyên khác không.

Một cách tùy chọn, A bằng 8, và 8 tập hợp con kích thước nâng tương ứng là như sau:

$Zset1=\{2, 4, 8, 16, 32, 64, 128, 256\}$, $Zset2=\{3, 6, 12, 24, 48, 96, 192\}$, $Zset3=\{5, 10, 20, 40, 80, 160\}$, $Zset4=\{7, 14, 28, 56, 112, 224\}$, $Zset5=\{9, 18, 36, 72, 144\}$, $Zset6=\{11, 22, 44, 88, 176\}$, $Zset7=\{13, 26, 52, 104, 208\}$, và $Zset8=\{15, 30, 60, 120, 240\}$.

Một cách tùy chọn, tập hợp $Z0seti$ tương ứng là $Z0set1=\{56, 80, 104, 112, 120, 128, 160, 176, 192, 208, 224, 240, 256\}$, $Z0set2=\{44, 48, 72, 88, 96, 144, 160, 176, 192, 208, 224, 240, 256\}$, $Z0set3=\{60, 80, 120, 128, 160, 208, 224, 240, 256\}$, $Z0set4=\{56,$

60, 104, 112, 120, 128, 192, 208, 224, 240, 256}, $Z0set5 = \{72, 128, 144, 160, 176, 192, 224, 240, 256\}$, $Z0set6 = \{88, 96, 104, 128, 176, 192, 208, 224, 240, 256\}$, $Z0set7 = \{26, 52, 80, 104, 144, 160, 176, 192, 208, 224, 240\}$, và $Z0set8 = \{30, 60, 112, 120, 144, 160, 208, 224, 240, 256\}$.

Một cách tùy chọn, A bằng 8, và 8 tập hợp con kích thước nâng tương ứng là như sau:

$Zset1 = \{2, 4, 8, 16, 32, 64, 128, 256\}$, $Zset2 = \{3, 6, 12, 24, 48, 96, 192, 384\}$, $Zset3 = \{5, 10, 20, 40, 80, 160, 320\}$, $Zset4 = \{7, 14, 28, 56, 112, 224\}$, $Zset5 = \{9, 18, 36, 72, 144, 288\}$, $Zset6 = \{11, 22, 44, 88, 176, 352\}$, $Zset7 = \{13, 26, 52, 104, 208\}$, và $Zset8 = \{15, 30, 60, 120, 240\}$.

Một cách tùy chọn, tập hợp $Z0seti$ tương ứng là $Z0set1 = \{16, 32, 48, 64, 80, 96, 112, 128, 144, 160, 176, 192, 208, 224, 240, 256, 288, 320, 352, 384\}$, $Z0set2 = \{12, 24, 36, 48, 60, 72, 96, 120, 144, 192, 240, 256, 288, 352, 384\}$, $Z0set3 = \{20, 40, 60, 80, 120, 160, 240, 320, 352\}$, $Z0set4 = \{56, 112, 224, 288, 352, 384\}$, $Z0set5 = \{18, 36, 72, 144, 176, 192, 288, 352, 384\}$, $Z0set6 = \{22, 44, 88, 176, 256, 320, 352, 384\}$, $Z0set7 = \{13, 26, 52, 104, 176, 208, 224, 240, 256, 288, 320, 352, 384\}$, và $Z0set8 = \{30, 60, 120, 240, 320, 352\}$.

Một cách tùy chọn, tất cả các kích thước nâng tương ứng với tất cả các ma trận cơ sở có chu vi thiết diện lớn hơn hoặc bằng 6 và tương ứng với tỷ lệ mã hóa của $Rate0$ được xác định bởi từng kích thước nâng trong tập hợp kích thước nâng $Zset$ và ma trận hệ số thứ i trong tập hợp ma trận hệ số này tạo thành một tập hợp $Z0seti$, và tất cả các kích thước nâng tương ứng với tất cả các ma trận cơ sở có chu vi thiết diện lớn hơn hoặc bằng 6 và tương ứng với tỷ lệ mã hóa của $Rate1$ được xác định bởi từng kích thước nâng trong tập hợp kích thước nâng $Zset$ và ma trận hệ số thứ i trong tập hợp ma trận hệ số này tạo thành một tập hợp $Z0set1i$; trong đó $Rate0$ nhỏ hơn $Rate1$, số lượng các phần tử trong tập hợp $Z0set0i$ nhỏ hơn hoặc bằng số lượng các phần tử trong tập hợp $Z0set1i$, $Rate0$ và $Rate1$ đều là các số thực lớn hơn 0 và nhỏ hơn 1, và cả tập hợp $Z0set0i$ lẫn tập hợp $Z0set1i$ đều là các tập hợp không rỗng.

Cần lưu ý rằng các môđun khác nhau được mô tả ở trên có thể được thực hiện bởi

phần mềm hoặc phần cứng. Phương án thực hiện bởi phần cứng có thể, nhưng không nhất thiết, được thực hiện theo các cách sau: các môđun khác nhau được mô tả ở trên được bố trí trong cùng một bộ xử lý, hoặc các môđun khác nhau được mô tả ở trên được bố trí trong các bộ xử lý tương ứng của chúng dưới dạng kết hợp bất kỳ.

Phương án 3

Phương án này là một phương án thực hiện tùy chọn của sáng chế, được sử dụng để bổ sung và mô tả chi tiết sáng chế. Phương án này bao gồm các ví dụ được mô tả dưới đây.

Ví dụ 1

Một phương án thực hiện của sáng chế đề xuất ví dụ về phương pháp thiết kế để mã hóa kiểm tra chẵn lẻ mật độ thấp giả vòng. FIG.3 là lưu đồ của phương pháp thiết kế để mã hóa kiểm tra chẵn lẻ mật độ thấp giả vòng theo ví dụ 1 theo sáng chế. Như được thể hiện trên FIG.3, phương pháp này bao gồm các bước được mô tả dưới đây.

Trong bước 302, một kích thước nâng Z để mã hóa LDPC giả vòng được xác định theo độ dài K của trình tự thông tin cần được mã hóa.

Trong bước 304, một ma trận hệ số được sử dụng để mã hóa LDPC giả vòng được chọn từ một tập hợp ma trận hệ số theo kích thước nâng được xác định Z .

Trong bước 306, một ma trận cơ sở tương ứng với kích thước nâng Z thu được theo kích thước nâng Z và ma trận hệ số được xác định. Ma trận cơ sở này có m_b hàng và n_b cột, và số lượng lớn nhất của các cột hệ thống của ma trận cơ sở là $k_{bmax} = n_b - m_b$.

Trong bước 308, một ma trận kiểm tra chẵn lẻ để mã hóa LDPC giả vòng thu được theo ma trận cơ sở và kích thước nâng Z , và trình tự thông tin cần được mã hóa được mã hóa theo ma trận kiểm tra chẵn lẻ để thu được trình tự mã hóa LDPC N -bit, trong đó K là số nguyên dương, N là số nguyên lớn hơn K , và Z là số nguyên dương.

Cụ thể, bước 302 trong đó kích thước nâng Z để mã hóa LDPC giả vòng được xác định theo độ dài K của trình tự thông tin cần được mã hóa bao gồm: lựa chọn kích thước nâng nhỏ nhất lớn hơn hoặc bằng K/k_b từ một tập hợp kích thước nâng Z_{set} làm kích thước nâng được sử dụng cho việc mã hóa LDPC giả vòng hiện tại, trong đó k_b là số lượng lớn nhất được xác định của các cột hệ thống tương ứng với độ dài K của trình tự

thông tin cần được mã hóa, kb nhỏ hơn hoặc bằng số lượng lớn nhất kb_{max} của các cột hệ thống của ma trận cơ sở. Hiệu quả có lợi của hoạt động này là số lượng nhỏ nhất của các bit đệm cần thiết để mã hóa LDPC giả vòng và các tổn hao hiệu suất được ngăn chặn.

Trong bước 304, tập hợp ma trận hệ số bao gồm $A=8$ ma trận hệ số, và các kích thước nâng được hỗ trợ bởi 8 ma trận hệ số không có các phần tử chung, do đó chỉ số của ma trận hệ số được yêu cầu trong tập hợp ma trận hệ số có thể được xác định theo kích thước nâng được xác định Z , và ma trận hệ số được sử dụng cho việc mã hóa LDPC hiện tại có thể được xác định từ tập hợp ma trận hệ số theo chỉ số này.

Trong bước 306, ma trận cơ sở tương ứng với kích thước nâng Z có thể được tính toán theo kích thước nâng được xác định Z và ma trận hệ số. Tốt hơn, nếu phương pháp tính toán có thể thu được nhờ sử dụng công thức tính toán sau: kb , trong đó $V_{i,j}$ là phần tử trong hàng thứ i và cột thứ j của ma trận hệ số tương ứng với kích thước nâng Z và là một phần tử không phải là “-1”, $P_{i,j}$ là phần tử trong hàng thứ i và cột thứ j của ma trận cơ sở tương ứng với kích thước nâng Z , hàm $f(a, b)$ là phép toán (môđun) phần còn lại, nghĩa là, số nguyên a được chia cho số nguyên b đối với một phần còn lại. Ví dụ, nếu $a=5$ và $b=10$, $f(a, b) = 5$; nếu $a=39$ và $b=32$, $f(a, b) = 7$.

Ngoài ra, công thức tính toán cũng có thể là phép tính sàn. Ví dụ: $P_{i,j} = f(V_{i,j}, Z, Z_{max}) = \text{floor}(V_{i,j} \times Z / Z_{max})$, trong đó $P_{i,j}$ liên quan đến ba biến số $V_{i,j}$, Z , và Z_{max} . Do đó, có thể nhận ra rằng ma trận hệ số đạt được thực tế là một ma trận cơ sở tương ứng với Z_{max} , trong đó Z_{max} là kích thước nâng lớn nhất được hỗ trợ bởi ma trận hệ số này.

Trong bước 308, ma trận kiểm tra chẵn lẻ để mã hóa LDPC giả vòng có thể thu được theo ma trận cơ sở đạt được và kích thước nâng Z , và trình tự thông tin có độ dài K cần được mã hóa có thể được mã hóa theo ma trận kiểm tra chẵn lẻ để thu được trình tự mã hóa LDPC. Trước khi mã hóa LDPC giả vòng, trình tự thông tin cần được mã hóa cần được điền $kb \times Z - K$ bit đệm để thu được trình tự thông tin cần được mã hóa của $kb \times Z$ bit. Việc mã hóa LDPC giả vòng được thực hiện trên trình tự thông tin của $kb \times Z$ bit được

điền các bit giả để thu được trình tự mã hóa LDPC gốc của $nb \times Z$ bit. Việc lựa chọn bit được thực hiện trên trình tự mã hóa LDPC gốc để thu được trình tự mã hóa LDPC N-bit tương ứng với lưu lượng mã. Phương pháp lựa chọn bit để chọn từ bit thứ $(Z \times 2 + 1)$ và bỏ qua bit đệm để chọn theo chu kỳ trình tự mã hóa LDPC N-bit. $kb \times Z - K$ bit giả được điền vào được sử dụng để trợ giúp trong việc mã hóa và là đã biết đối với cả đầu truyền lẫn đầu nhận. Do đó, các bit này không cần phải truyền. Ma trận kiểm tra chẵn lẻ không cần thiết phải có để mã hóa LDPC giả vòng trong quy trình mã hóa này. Vì việc mã hóa LDPC giả vòng có việc xây dựng rất thông dụng và có cấu trúc mạnh, nên trình tự cần được mã hóa có thể được mã hóa trực tiếp theo ma trận cơ sở và kích thước nâng.

Trong một ví dụ cụ thể hơn, tập hợp ma trận hệ số bao gồm 8 ma trận hệ số gồm 46 hàng và 68 cột theo phương án 1, và các tập hợp con kích thước nâng được hỗ trợ bởi 8 ma trận hệ số tương ứng là $Zset1 = \{2, 4, 8, 16, 32, 64, 128, 256\}$, $Zset2 = \{3, 6, 12, 24, 48, 96, 192, 384\}$, $Zset3 = \{5, 10, 20, 40, 80, 160, 320\}$, $Zset4 = \{7, 14, 28, 56, 112, 224\}$, $Zset5 = \{9, 18, 36, 72, 144, 288\}$, $Zset6 = \{11, 22, 44, 88, 176, 352\}$, $Zset7 = \{13, 26, 52, 104, 208\}$, và $Zset8 = \{15, 30, 60, 120, 240\}$. Tất cả các phần tử trong tất cả các tập hợp con kích thước nâng tạo thành một tập hợp gồm các kích thước nâng $Zset = \{Zset1, Zset2, Zset3, Zset4, Zset5, Zset6, Zset7, Zset8\}$. Tập hợp con kích thước nâng tương ứng với một ma trận hệ số 1 là $Zset1$, tập hợp con kích thước nâng tương ứng với một ma trận hệ số 2 là $Zset2$, tập hợp con kích thước nâng tương ứng với một ma trận hệ số 3 là $Zset3$, tập hợp con kích thước nâng tương ứng với một ma trận hệ số 4 là $Zset4$, tập hợp con kích thước nâng tương ứng với một ma trận hệ số 5 là $Zset5$, tập hợp con kích thước nâng tương ứng với một ma trận hệ số 6 là $Zset6$, tập hợp con kích thước nâng tương ứng với một ma trận hệ số 7 là $Zset7$, và tập hợp con kích thước nâng tương ứng với một ma trận hệ số 8 là $Zset8$. Theo số lượng $mb = 46$ hàng và số lượng $nb = 68$ cột của ma trận hệ số, có thể biết được rằng $kb_{max} = 68 - 46 = 22$, và $kb = kb_{max} = 22$ trong ví dụ này.

Việc mã hóa LDPC được thực hiện trên trình tự thông tin có độ dài $K = 6000$ bit cần được mã hóa để đưa ra trình tự mã hóa LDPC có độ dài $N = 12000$ bit. Cụ thể, phương pháp này bao gồm các bước được mô tả dưới đây.

1. Kích thước nâng nhỏ nhất lớn hơn hoặc bằng $K/kb = 6000/22$ được chọn từ tập

hợp kích thước nâng Z_{set} . Có thể nhận ra rằng $Z=288$ thỏa mãn điều kiện có trước.

2. Từ kích thước nâng được xác định $Z=288$, có thể biết được rằng kích thước nâng $Z=288$ thuộc Z_{set5} và tương ứng với một chỉ số ma trận hệ số 5. Do đó, ma trận hệ số thứ năm được chọn từ tập hợp ma trận hệ số làm ma trận hệ số tương ứng với kích thước nâng Z .

3. Ma trận cơ sở này tương ứng với kích thước nâng Z thu được theo kích thước nâng Z và ma trận hệ số được xác định. Ma trận cơ sở này tương ứng với kích thước nâng $Z=288$ thu được nhờ sử dụng công thức tính toán phần còn lại được mô tả ở trên. Vì kích thước nâng $Z=288$ là giá trị nhỏ nhất trong tập hợp con kích thước nâng thứ năm, nên ma trận cơ sở này bằng ma trận hệ số và có $m_b=46$ hàng và $n_b=68$ cột.

4. Vì số lượng các cột hệ thống của ma trận cơ sở đạt được ở trên là 22, nghĩa là, $22 \times 288 - 6000 = 336$ bit giả cần được điền vào để thực hiện mã hóa LDPC giả vòng, và độ dài của trình tự thông tin cần được mã hóa trở thành $22 \times 288 = 6336$ bit. Ma trận kiểm tra chẵn lẻ để mã hóa LDPC giả vòng thu được theo ma trận cơ sở và kích thước nâng $Z=288$, trình tự thông tin cần được mã hóa được mã hóa theo ma trận kiểm tra chẵn lẻ để thu được trình tự mã hóa LDPC gốc của $n_b \times Z = 19584$ bit, và trình tự mã hóa LDPC của $N=12000$ bit được chọn từ trình tự mã hóa LDPC gốc.

Ví dụ 2

Một phương án thực hiện của sáng chế đề xuất ví dụ về thiết bị thiết kế mã hóa kiểm tra chẵn lẻ mật độ thấp giả vòng. FIG.4 là sơ đồ khối của thiết bị thiết kế mã hóa kiểm tra chẵn lẻ mật độ thấp giả vòng theo ví dụ 2 theo sáng chế. Như được thể hiện trên FIG.4, thiết bị bao gồm môđun xác định 40, môđun lựa chọn 42, môđun thu nhận 44 và môđun xử lý 46.

Môđun xác định 40 được tạo cấu hình để xác định một kích thước nâng Z để mã hóa LDPC giả vòng theo độ dài K của trình tự thông tin cần được mã hóa.

Môđun lựa chọn 42 được tạo cấu hình để chọn một ma trận hệ số được sử dụng để mã hóa LDPC giả vòng từ một tập hợp ma trận hệ số theo kích thước nâng được xác định Z .

Môđun thu nhận 44 được tạo cấu hình để thu nhận một ma trận cơ sở tương ứng

với kích thước nâng Z theo kích thước nâng Z và ma trận hệ số được xác định. Ma trận cơ sở có mb hàng và nb cột, và số lượng lớn nhất của các cột hệ thống của ma trận cơ sở là $kb_{max}=nb-mb$.

Môđun xử lý 46 được tạo cấu hình để thu nhận một ma trận kiểm tra chẵn lẻ để mã hóa LDPC giả vòng theo ma trận cơ sở và kích thước nâng Z , và thực hiện mã hóa trên trình tự thông tin cần được mã hóa theo ma trận kiểm tra chẵn lẻ để thu được trình tự mã hóa LDPC N -bit, trong đó K là số nguyên dương, N là số nguyên lớn hơn K , và Z là số nguyên dương.

Cụ thể, môđun xác định 40 xác định kích thước nâng Z để mã hóa LDPC giả vòng theo độ dài K của trình tự thông tin cần được mã hóa nhờ lựa chọn kích thước nâng nhỏ nhất lớn hơn hoặc bằng K/kb từ một tập hợp kích thước nâng Z_{set} làm kích thước nâng được sử dụng cho việc mã hóa LDPC giả vòng hiện tại, trong đó kb là số lượng lớn nhất được xác định của các cột hệ thống tương ứng với độ dài K của trình tự thông tin cần được mã hóa, kb nhỏ hơn hoặc bằng số lượng lớn nhất kb_{max} của các cột hệ thống của ma trận cơ sở. Hiệu quả có lợi của hoạt động này là số lượng nhỏ nhất của các bit đệm cần thiết để mã hóa LDPC giả vòng và các tổn hao hiệu suất được ngăn chặn.

Đối với môđun lựa chọn 42, tập hợp ma trận hệ số bao gồm $A=8$ ma trận hệ số, và các kích thước nâng được hỗ trợ bởi 8 ma trận hệ số không có các phần tử chung, do đó chỉ số của ma trận hệ số được yêu cầu trong tập hợp ma trận hệ số có thể được xác định theo kích thước nâng được xác định Z , và ma trận hệ số được sử dụng cho việc mã hóa LDPC hiện tại có thể được xác định từ tập hợp ma trận hệ số theo chỉ số này.

Đối với môđun thu nhận 44, ma trận cơ sở tương ứng với kích thước nâng Z có thể được tính toán theo kích thước nâng được xác định Z và ma trận hệ số. Tốt hơn là, phương pháp tính toán có thể thu được nhờ sử dụng công thức tính toán sau: k_b , trong đó $v_{i,j}$ là phần tử trong hàng thứ i và cột thứ j của ma trận hệ số tương ứng với kích thước nâng Z và là một phần tử không phải là “-1”, $p_{i,j}$ là phần tử trong hàng thứ i và cột thứ j của ma trận cơ sở tương ứng với kích thước nâng Z , hàm $f(a,b)$ là phép toán (môđun) phần còn lại, nghĩa là, số nguyên a được chia cho số nguyên b đối với một phần còn lại.

Ví dụ, nếu $a=5$ và $b=10$, $f(a, b) = 5$; nếu $a=39$ và $b=32$, $f(a, b) = 7$.

Ngoài ra, công thức tính toán cũng có thể là phép tính sàn. Ví dụ:
 $P_{i,j} = f(V_{i,j}, Z, Z_{max}) = \text{floor}(V_{i,j} \times Z / Z_{max})$, trong đó $P_{i,j}$ liên quan đến ba biến số $V_{i,j}$, Z , và Z_{max} . Do đó, có thể nhận ra rằng ma trận hệ số đạt được thực tế là một ma trận cơ sở tương ứng với Z_{max} , trong đó Z_{max} là kích thước nâng lớn nhất được hỗ trợ bởi ma trận hệ số này.

Đối với môđun xử lý 46, ma trận kiểm tra chẵn lẻ để mã hóa LDPC giả vòng có thể thu được theo ma trận cơ sở đạt được và kích thước nâng Z , và trình tự thông tin có độ dài K cần được mã hóa có thể được mã hóa theo ma trận kiểm tra chẵn lẻ để thu được trình tự mã hóa LDPC. Trước khi mã hóa LDPC giả vòng, trình tự thông tin cần được mã hóa cần được điền $kb \times Z - K$ các bit giả để thu được trình tự thông tin cần được mã hóa của $kb \times Z$ bit. Việc mã hóa LDPC giả vòng được thực hiện trên trình tự thông tin của $kb \times Z$ bit được điền các bit giả để thu được trình tự mã hóa LDPC gốc của $nb \times Z$ bit. Việc lựa chọn bit được thực hiện trên trình tự mã hóa LDPC gốc để thu được trình tự mã hóa LDPC N -bit tương ứng với lưu lượng mã. Phương pháp lựa chọn bit để chọn từ bit thứ $(Z \times 2 + 1)$ và bỏ qua bit đệm để chọn theo chu kỳ trình tự mã hóa LDPC N -bit. $kb \times Z - K$ bit giả được điền vào được sử dụng để trợ giúp trong việc mã hóa mã hóa và là đã biết đối với cả đầu truyền lẫn đầu nhận. Do đó, các bit này không cần phải truyền. Ma trận kiểm tra chẵn lẻ không cần thiết phải có để mã hóa LDPC giả vòng trong quy trình mã hóa này. Vì việc mã hóa LDPC giả vòng có việc xây dựng rất thông dụng và có cấu trúc mạnh, nên trình tự cần được mã hóa có thể được mã hóa trực tiếp theo ma trận cơ sở và kích thước nâng.

Trong một ví dụ cụ thể hơn, tập hợp ma trận hệ số bao gồm 8 ma trận hệ số gồm 46 hàng và 68 cột theo phương án 1, và các tập hợp con kích thước nâng được hỗ trợ bởi 8 ma trận hệ số tương ứng là $Zset1 = \{2, 4, 8, 16, 32, 64, 128, 256\}$, $Zset2 = \{3, 6, 12, 24, 48, 96, 192, 384\}$, $Zset3 = \{5, 10, 20, 40, 80, 160, 320\}$, $Zset4 = \{7, 14, 28, 56, 112, 224\}$, $Zset5 = \{9, 18, 36, 72, 144, 288\}$, $Zset6 = \{11, 22, 44, 88, 176, 352\}$, $Zset7 = \{13, 26, 52, 104, 208\}$, và $Zset8 = \{15, 30, 60, 120, 240\}$. Tất cả các phần tử trong tất cả các tập hợp con kích thước nâng tạo thành một tập hợp gồm các kích thước nâng $Zset = \{Zset1, Zset2,$

$Z_{set3}, Z_{set4}, Z_{set5}, Z_{set6}, Z_{set7}, Z_{set8}\}$. Tập hợp con kích thước nâng tương ứng với một ma trận hệ số 1 là Z_{set1} , tập hợp con kích thước nâng tương ứng với một ma trận hệ số 2 là Z_{set2} , tập hợp con kích thước nâng tương ứng với một ma trận hệ số 3 là Z_{set3} , ..., và tập hợp con kích thước nâng tương ứng với một ma trận hệ số 8 là Z_{set8} . Theo số lượng $m_b=46$ hàng và số lượng $n_b=68$ cột của ma trận hệ số, có thể biết được rằng $k_{bmax}=68-46=22$, và $k_b=k_{bmax}=22$ trong ví dụ này.

Việc mã hóa LDPC được thực hiện trên trình tự thông tin có độ dài $K=6000$ bits cần được mã hóa để đưa ra trình tự mã hóa LDPC có độ dài $N=12000$ bit. Cụ thể, phương pháp này bao gồm các bước được mô tả dưới đây.

1. Kích thước nâng nhỏ nhất lớn hơn hoặc bằng $K/k_b=6000/22$ được chọn từ tập hợp kích thước nâng Z_{set} . Có thể nhận ra rằng $Z=288$ thỏa mãn điều kiện có trước.

2. Từ kích thước nâng được xác định $Z=288$, có thể biết được rằng kích thước nâng $Z=288$ thuộc Z_{set5} và tương ứng với một chỉ số ma trận hệ số 5. Do đó, ma trận hệ số thứ năm được chọn từ tập hợp ma trận hệ số làm ma trận hệ số tương ứng với kích thước nâng Z .

3. Ma trận cơ sở này tương ứng với kích thước nâng Z thu được theo kích thước nâng Z và ma trận hệ số được xác định. Ma trận cơ sở này tương ứng với kích thước nâng $Z=288$ thu được nhờ sử dụng công thức tính toán phần còn lại được mô tả ở trên. Vì kích thước nâng $Z=288$ là giá trị nhỏ nhất trong tập hợp con kích thước nâng thứ năm, nên ma trận cơ sở này bằng ma trận hệ số và có $m_b=46$ hàng và $n_b=68$ cột.

4. Vì số lượng các cột hệ thống của ma trận cơ sở đạt được ở trên là 22, nghĩa là, $22 \times 288 - 6000 = 336$ bit giả cần được điền vào để thực hiện mã hóa LDPC giả vòng, và độ dài của trình tự thông tin cần được mã hóa trở thành $22 \times 288 = 6336$ bit. Ma trận kiểm tra chẵn lẻ để mã hóa LDPC giả vòng thu được theo ma trận cơ sở và kích thước nâng $Z=288$, trình tự thông tin cần được mã hóa được mã hóa theo ma trận kiểm tra chẵn lẻ để thu được trình tự mã hóa LDPC gốc của $n_b \times Z = 19584$ bit, và trình tự mã hóa LDPC của $N=12000$ bit được chọn từ trình tự mã hóa LDPC gốc.

Theo các giải pháp kỹ thuật trong phương án này, phương pháp thiết kế để mã hóa LDPC giả vòng và thiết bị tương ứng có thể giải quyết hữu hiệu vấn đề về hiệu suất thấp

của một mã LDPC giả vòng và nâng cao được hiệu suất mã hóa LDPC giả vòng.

Phương án 4

Một phương án thực hiện khác của sáng chế đề xuất vật ghi lưu trữ. Một cách tùy chọn, theo phương án này, vật ghi lưu trữ có thể được tạo cấu hình để lưu trữ các mã chương trình để thực hiện một bước được mô tả dưới đây.

Trong bước S1, theo một ma trận kiểm tra chẵn lẻ của mã kiểm tra chẵn lẻ mật độ thấp giả vòng (LDPC), việc mã hóa LDPC được thực hiện trên một trình tự thông tin K-bit cần được mã hóa để thu được trình tự mã hóa LDPC N-bit.

Một cách tùy chọn, theo phương án này, vật ghi lưu trữ có thể bao gồm, nhưng không bị giới hạn ở, ổ đĩa chớp USB, bộ nhớ chỉ đọc (ROM), bộ nhớ truy cập ngẫu nhiên (RAM), ổ đĩa cứng di động, đĩa từ, đĩa quang hoặc vật ghi khác có khả năng lưu trữ các mã chương trình.

Một cách tùy chọn, trong phương án này, bộ xử lý thực hiện, theo các mã chương trình được lưu trữ trong vật ghi lưu trữ, bước sau đây: theo một ma trận kiểm tra chẵn lẻ của mã kiểm tra chẵn lẻ mật độ thấp giả vòng (LDPC), việc mã hóa LDPC được thực hiện trên một trình tự thông tin K-bit cần được mã hóa để thu được trình tự mã hóa LDPC N-bit.

Một cách tùy chọn, đối với các ví dụ cụ thể trong phương án này, có thể tham khảo các ví dụ được mô tả trong các phương án nêu trên và các phương án thực hiện tùy chọn, và việc lặp lại sẽ không được thực hiện trong phương án này.

Hiển nhiên, người có trình độ trung bình trong lĩnh vực kỹ thuật này hiểu rằng mỗi môđun trong số các môđun nêu trên hoặc các bước theo sáng chế có thể được thực hiện bởi thiết bị tính toán cho mục đích chung, các môđun hoặc các bước này có thể được tập trung trên một thiết bị tính toán đơn lẻ hoặc được phân bố trên mạng bao gồm nhiều thiết bị tính toán, và theo cách khác, các môđun hoặc các bước này có thể được thực hiện bởi các mã chương trình chạy được bởi thiết bị tính toán này, do đó các môđun hoặc các bước này có thể được lưu trữ trong thiết bị lưu trữ và được chạy bởi thiết bị tính toán này. Trong một số trường hợp, các bước được minh họa hoặc được mô tả có thể được thực hiện theo các trình tự khác với được mô tả ở trên, hoặc các môđun hoặc các bước này có

thể được tích hợp vào các môđun mạch tích hợp một cách riêng rẽ, hoặc các môđun hoặc các bước có thể được tích hợp vào một môđun mạch tích hợp đơn để thực hiện. Bằng cách này, sáng chế không bị giới hạn ở sự kết hợp cụ thể bất kỳ của phần cứng và phần mềm.

Phần nêu trên chỉ là các phương án được ưu tiên của sáng chế và không nhằm giới hạn sáng chế. Đối với người có trình độ trung bình trong lĩnh vực kỹ thuật này, sáng chế có thể có nhiều cải biến và biến thể khác nhau. Các cải biến bất kỳ, các thay thế tương đương, các cải tiến và tương tự tạo thành nguyên lý của sáng chế cần nằm trong phạm vi bảo hộ của sáng chế.

Người có trình độ trung bình trong lĩnh vực kỹ thuật này cần hiểu rằng các phương án của sáng chế có thể được đề xuất dưới dạng phương pháp, hệ thống, hoặc các sản phẩm chương trình máy tính. Do đó, sáng chế có thể sử dụng một dạng của một phương án phần cứng, một phương án phần mềm, hoặc kết hợp của các phương án phần cứng và phần mềm. Ngoài ra, sáng chế có thể sử dụng một dạng của sản phẩm chương trình máy tính được thực hiện trên một hoặc nhiều sử dụng vật ghi lưu trữ được nhờ máy tính (bao gồm, nhưng không giới hạn, đĩa nhớ, bộ nhớ quang, và tương tự) chứa các mã chương trình sử dụng được nhờ máy tính.

Sáng chế được mô tả dựa vào các lưu đồ và/hoặc sơ đồ khối của phương pháp, cơ cấu (hệ thống) và các sản phẩm chương trình máy tính theo các phương án của sáng chế. Cần hiểu rằng các lệnh chương trình máy tính có thể thực hiện thực hiện từng sơ đồ và/hoặc khối trên các lưu đồ và/hoặc các sơ đồ khối và sự kết hợp của các sơ đồ và/hoặc các khối trong các lưu đồ và/hoặc sơ đồ khối. Các lệnh chương trình máy tính này có thể được cấp đến máy tính cho mục đích chung computer, máy tính cho mục đích riêng, bộ xử lý nhúng hoặc bộ xử lý của thiết bị xử lý dữ liệu lập trình được khác để chế tạo một máy sao cho các lệnh được thực hiện bởi máy tính hoặc bộ xử lý của thiết bị xử lý dữ liệu lập trình được khác tạo ra phương tiện để thực hiện các chức năng được xác định trong một hoặc nhiều sơ đồ trong các lưu đồ và/hoặc một hoặc nhiều khối trong các sơ đồ khối.

Các lệnh chương trình máy tính này cũng có thể được lưu trữ trong bộ nhớ đọc được bằng máy tính mà có thể hướng máy tính hoặc thiết bị xử lý dữ liệu lập trình được

khác hoạt động theo cách cụ thể sao cho các lệnh được lưu trữ trong bộ nhớ đọc được bằng máy tính tạo ra sản phẩm chế tạo bao gồm phương tiện ra lệnh. Phương tiện ra lệnh này thực hiện các chức năng được xác định trong một hoặc nhiều sơ đồ trong các lưu đồ này và/hoặc một hoặc nhiều khối trong các sơ đồ khối này.

Các lệnh chương trình máy tính này có thể còn được nạp vào máy tính hoặc thiết bị xử lý dữ liệu lập trình được khác sao cho một dãy các bước hoạt động được thực hiện trên máy tính hoặc thiết bị lập trình được khác để tạo ra việc xử lý được thực hiện bởi máy tính này. Do đó, các lệnh được thực hiện trên máy tính hoặc thiết bị lập trình được khác đưa ra các bước để thực hiện các chức năng được xác định trong một hoặc nhiều sơ đồ trên các lưu đồ và/hoặc một hoặc nhiều khối trên các sơ đồ khối.

Phần nêu trên chỉ là các phương án được ưu tiên theo sáng chế và không nhằm giới hạn phạm vi bảo hộ của sáng chế.

Khả năng áp dụng trong công nghiệp

Theo các phương án của sáng chế, việc mã hóa LDPC được thực hiện trên trình tự thông tin K-bit cần được mã hóa theo ma trận kiểm tra chẵn lẻ của mã LDPC giả vòng, trong đó ma trận kiểm tra chẵn lẻ được xác định theo ma trận cơ sở và kích thước nâng Z, và ma trận cơ sở được xác định theo kích thước nâng Z và ma trận hệ số. Sáng chế giải quyết được vấn đề trong giải pháp kỹ thuật đã biết về hiệu suất thấp của mã LDPC giả vòng và nâng cao hữu hiệu hiệu suất mã hóa LDPC giả vòng.

153

154

155

trong đó -1 là giá trị rỗng.

3. Phương pháp theo điểm 1, trong đó kích thước dịch Z là một phần tử trong một tập hợp kích thước dịch Z_{set} , các phần tử trong tập hợp kích thước dịch Z_{set} được nhóm lại trong A tập hợp con kích thước dịch và tập hợp con kích thước dịch thứ i trong số A tập hợp con kích thước dịch này được biểu diễn dưới dạng Z_{seti} ($i=1, 2, 3, \dots, A$), và trong đó A tập hợp con kích thước dịch không có phần tử chung, A là số nguyên lớn hơn 1;

trong đó ma trận hệ số thứ i trong tập hợp gồm các ma trận hệ số tương ứng với tập hợp con kích thước dịch thứ i Zseti.

- 156

157

[illegible]

trong đó -1 là giá trị rỗng.

7. Phương pháp theo điểm 6, trong đó tất cả các ma trận hệ số trong tập hợp gồm các ma trận hệ số có 46 hàng và 68 cột.

8. Phương pháp theo điểm 6, trong đó kích thước dịch Z là một phần tử trong một tập hợp kích thước dịch Z_{set} , các phần tử trong tập hợp kích thước dịch Z_{set} được nhóm lại trong A tập hợp con kích thước dịch và tập hợp con kích thước dịch thứ i trong số A tập hợp con kích thước dịch này được biểu diễn dưới dạng Z_{seti} ($i=1, 2, 3, \dots, A$), và trong đó A tập hợp con kích thước dịch không có phần tử chung, A là số nguyên lớn hơn 1;

trong đó tập hợp gồm các ma trận hệ số bao gồm A ma trận hệ số; và

trong đó ma trận hệ số thứ i trong tập hợp gồm các ma trận hệ số tương ứng với tập hợp con kích thước dịch thứ i Zset i .

164

165

14. Phương pháp theo điểm 11, trong đó ma trận cơ sở có cùng số lượng hàng và cùng số lượng cột như ma trận hệ số.

15. Thiết bị theo điểm 11, trong đó ma trận kiểm tra chẩn lễ còn được xác định dựa vào kích thước nâng Z.

bộ xử lý; và

thực hiện việc mã hóa LDPC đối với một trình tự đầu vào có K bit theo một ma trận kiểm tra chẵn lẻ của mã kiểm tra chẵn lẻ mật độ thấp (LDPC);

thu trình tự mã hóa có N bit từ việc mã hóa LDPC đối với trình tự đầu vào có K bit;
và

thực hiện truyền đến thiết bị thu dựa vào trình tự mã hóa,
trong đó ma trận kiểm tra chẵn lẻ được xác định dựa vào ít nhất một ma trận cơ sở được xác định theo một kích thước nâng Z và một tập hợp gồm các ma trận hệ số, trong đó K là số nguyên dương, N là số nguyên lớn hơn K , và Z là số nguyên dương, và trong đó các phần tử của ma trận hệ số này bao gồm:

[illegible][illegible]

172

18. Thiết bị theo điểm 16, trong đó kích thước dịch Z là một phần tử trong một tập hợp kích thước dịch Z_{set} , các phần tử trong tập hợp kích thước dịch Z_{set} được nhóm lại trong A tập hợp con kích thước dịch và tập hợp con kích thước dịch thứ i trong số A tập hợp con kích thước dịch này được biểu diễn dưới dạng Z_{seti} ($i=1, 2, 3, \dots, A$), và trong đó A tập hợp con kích thước dịch không có phần tử chung, A là số nguyên lớn hơn 1;

trong đó tập hợp gồm các ma trận hệ số bao gồm A ma trận hệ số; và

trong đó ma trận hệ số thứ i trong tập hợp gồm các ma trận hệ số tương ứng với tập hợp con kích thước dịch thứ i Z_{seti} .

19. Thiết bị theo điểm 16, trong đó ma trận cơ sở có cùng số lượng hàng và cùng số lượng cột như ma trận hệ số.

20. Thiết bị theo điểm 16, trong đó ma trận kiểm tra chẵn lẻ còn được xác định dựa vào kích thước nâng Z .

1/2

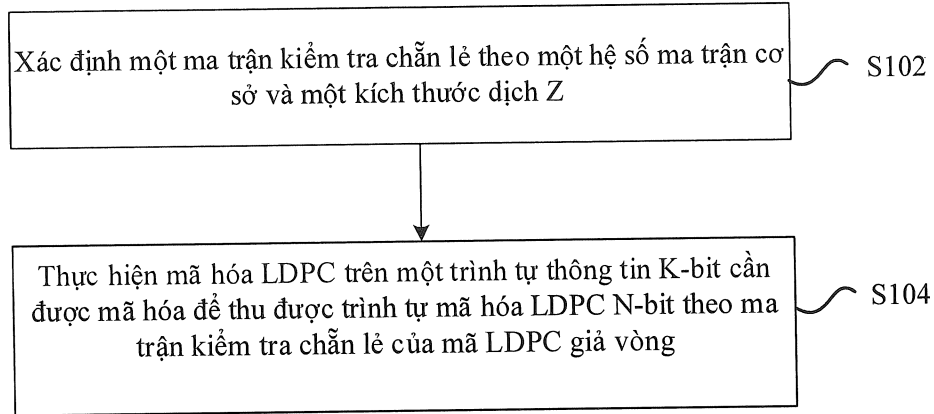


FIG. 1

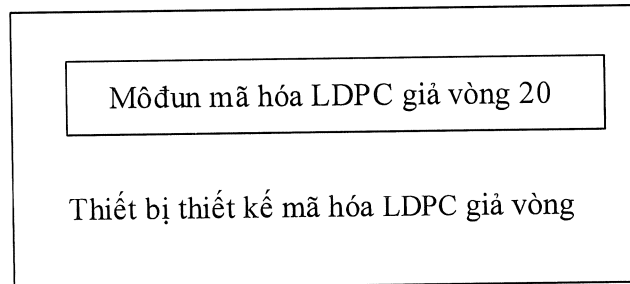


FIG. 2

2/2

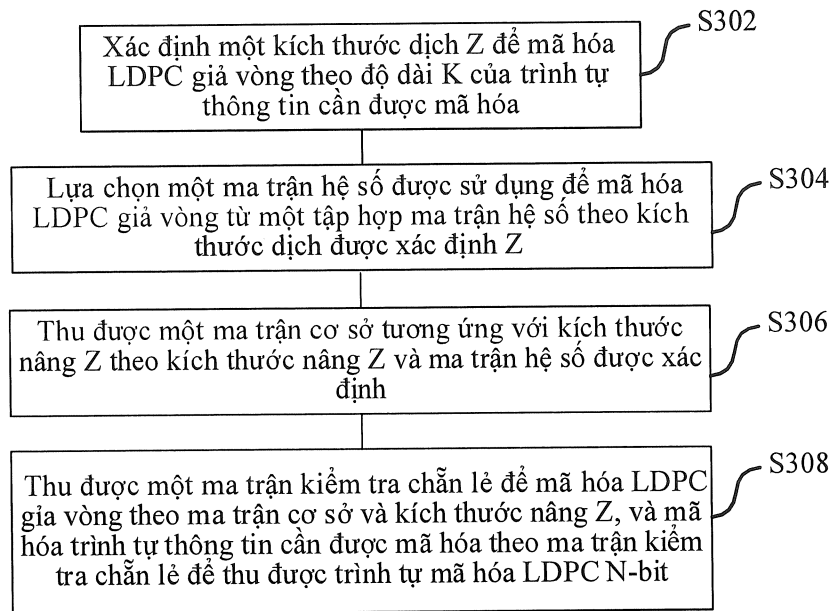


FIG. 3

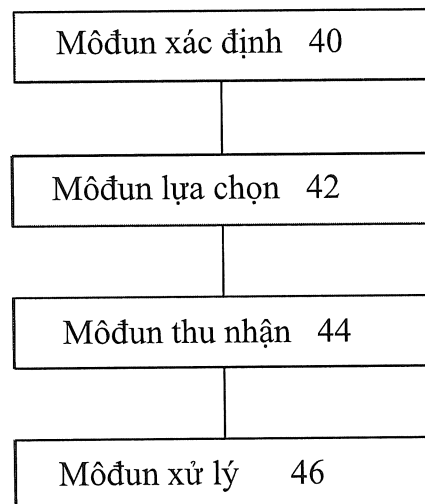


FIG. 4