



(12) BẢN MÔ TẢ SÁNG CHẾ THUỘC BẰNG ĐỘC QUYỀN SÁNG CHẾ

(19) Cộng hòa xã hội chủ nghĩa Việt Nam (VN) (11)
CỤC SỞ HỮU TRÍ TUỆ



1-0043643

(51)^{2020.01} H01L 51/00; H01L 51/50; H01L 27/32 (13) B

(21) 1-2020-06293

(22) 29/10/2020

(30) 10-2020-0018451 14/02/2020 KR; 10-2020-0026758 03/03/2020 KR

(45) 25/02/2025 443

(43) 25/08/2021 401A

(73) Samsung Display Co., Ltd. (KR)

1, Samsung-ro, Giheung-gu, Yongin-si, Gyeonggi-do, Republic of Korea

(72) YUNJAE KIM (KR); JINHYOUNG KIM (KR); JIN YONG SIM (KR).

(74) Công ty TNHH Tầm nhìn và Liên danh (VISION & ASSOCIATES CO.LTD.)

(54) THIẾT BỊ HIỂN THỊ

(57) Sáng chế đề xuất thiết bị hiển thị gồm panen hiển thị gồm có vùng thứ nhất, vùng thứ hai, và vùng uốn được được bố trí giữa vùng thứ nhất và vùng thứ hai và được uốn sao cho vùng thứ hai được bố trí bên dưới vùng thứ nhất, IC điều khiển được bố trí bên dưới vùng thứ hai, cửa sổ được bố trí trên vùng thứ nhất, lớp bảo vệ cửa sổ được bố trí trên cửa sổ, và lớp bảo vệ panen thứ nhất được bố trí bên dưới vùng thứ nhất. Khi được nhìn trên mặt phẳng, một bên của lớp bảo vệ cửa sổ và một bên của cửa sổ được đặt cách xa khỏi ranh giới thứ nhất giữa vùng thứ nhất và vùng uốn được, và một bên của lớp bảo vệ cửa sổ được đặt giữa ranh giới thứ nhất và một bên của cửa sổ.



Lĩnh vực kỹ thuật được đề cập

Sáng chế đề cập chung đến thiết bị hiển thị.

Tình trạng kỹ thuật của sáng chế

Thiết bị hiển thị chẳng hạn như màn hình, iPad, điện thoại thông minh, máy tính bảng và thiết bị tương tự cung cấp hình ảnh cho người dùng bao gồm các panen hiển thị để hiển thị hình ảnh. Các panen hiển thị khác nhau như panen hiển thị tinh thể lỏng, panen hiển thị phát sáng hữu cơ, panen hiển thị điện âm, và panen hiển thị điện di đang được phát triển làm panen hiển thị.

Gần đây, thiết bị hiển thị gồm có panen hiển thị mềm dẻo đã được phát triển cùng với sự phát triển của thiết bị hiển thị. Panen hiển thị bao gồm nhiều điểm ảnh hiển thị hình ảnh và chip điều khiển để điều khiển các điểm ảnh. Các điểm ảnh được bố trí trên vùng hiển thị của panen hiển thị, và chip điều khiển được bố trí trên vùng không hiển thị của panen hiển thị, mà bao quanh vùng hiển thị. Phần uốn được xác định giữa chip điều khiển và vùng hiển thị, và phần uốn được uốn sao cho chip điều khiển được bố trí bên dưới panen hiển thị.

Thông tin nêu trên được bộc lộ trong phần Tình trạng kỹ thuật của sáng chế chỉ nhằm mục đích hiểu rõ hơn về thực trạng kỹ thuật của sáng chế, và, vì vậy, phần này có thể chứa thông tin không cấu thành tình trạng kỹ thuật của sáng chế.

Bản chất kỹ thuật của sáng chế

Sáng chế đề xuất thiết bị hiển thị mà có khả năng tối ưu hóa cấu trúc xếp chồng của vùng liền kề với vùng uốn được.

Các dấu hiệu bổ sung của sáng chế sẽ được nêu trong phần mô tả dưới đây và, một phần sẽ trở nên rõ ràng thông qua phần mô tả này, hoặc có thể hiểu được thông qua việc ứng dụng sáng chế.

Một phương án của sáng chế đề xuất thiết bị hiển thị bao gồm panen hiển thị gồm có vùng thứ nhất, vùng thứ hai, và vùng uốn được giữa các vùng thứ nhất và thứ hai, trong đó vùng uốn được được uốn sao cho vùng thứ hai được bố trí bên dưới vùng thứ nhất; IC điều khiển được bố trí bên dưới vùng thứ hai; cửa sổ được

bố trí trên vùng thứ nhất; lớp bảo vệ cửa sổ được bố trí trên cửa sổ; và lớp bảo vệ panen thứ nhất được bố trí bên dưới vùng thứ nhất, trong đó, khi được nhìn trên mặt phẳng, một bên của lớp bảo vệ cửa sổ và một bên của cửa sổ được đặt cách xa khỏi ranh giới thứ nhất giữa vùng thứ nhất và vùng uốn được, và một bên của lớp bảo vệ cửa sổ được đặt giữa ranh giới thứ nhất và một bên của cửa sổ.

Theo một phương án, thiết bị hiển thị có thể còn bao gồm: lớp hấp thụ va chạm được bố trí giữa cửa sổ và vùng thứ nhất; và lớp chống phản xạ được bố trí giữa lớp hấp thụ va chạm và vùng thứ nhất, trong đó, khi được nhìn trên mặt phẳng, một bên của lớp hấp thụ va chạm có thể chồng lên một bên của cửa sổ, và một bên của lớp chống phản xạ có thể được đặt cách xa hơn khỏi ranh giới thứ nhất so với một bên của lớp hấp thụ va chạm.

Theo một phương án, thiết bị hiển thị có thể còn bao gồm: lớp phủ thứ nhất được phủ lên trên bề mặt trên của lớp bảo vệ cửa sổ; và lớp phủ thứ hai được phủ lên trên bề mặt dưới của lớp hấp thụ va chạm.

Theo một phương án, thiết bị hiển thị có thể còn bao gồm: lớp kết dính thứ nhất được bố trí giữa lớp bảo vệ cửa sổ và cửa sổ; lớp kết dính thứ hai được bố trí giữa cửa sổ và lớp hấp thụ va chạm; lớp kết dính thứ ba được bố trí giữa lớp hấp thụ va chạm và lớp chống phản xạ; và lớp kết dính thứ tư được bố trí giữa lớp chống phản xạ và vùng thứ nhất.

Theo một phương án, khi được nhìn trên mặt phẳng, một bên của lớp kết dính thứ nhất chồng lên một bên của lớp bảo vệ cửa sổ, một bên của lớp kết dính thứ hai có thể được bố trí giữa một bên của cửa sổ và một bên của lớp chống phản xạ, một bên của lớp kết dính thứ ba có thể được đặt cách xa hơn khỏi ranh giới thứ nhất so với một bên của lớp chống phản xạ, và một bên của lớp kết dính thứ tư có thể chồng lên một bên của lớp chống phản xạ.

Theo một phương án, thiết bị hiển thị có thể còn bao gồm lớp bảo vệ được đặt cách xa khỏi lớp chống phản xạ và được bố trí giữa lớp hấp thụ va chạm và vùng thứ nhất để kéo dài vùng uốn được và một phần của vùng thứ hai, mà liền kề với vùng uốn được.

Theo một phương án, thiết bị hiển thị có thể còn bao gồm: lớp bù bậc thứ nhất được bố trí giữa lớp bảo vệ và IC điều khiển; và lớp bù bậc thứ hai được bố trí

bên dưới lớp bù bậc thứ nhất để kéo dài bên dưới một phần của lớp bảo vệ, mà liền kề với lớp bù bậc thứ nhất, trong đó lớp bù bậc thứ hai có thể được đặt cách xa khỏi ranh giới thứ hai giữa vùng uốn được và vùng thứ hai.

Theo một phương án, lớp bù bậc thứ nhất có thể có cùng độ dày với lớp bảo vệ theo hướng vuông góc với mặt phẳng của vùng thứ nhất.

Theo một phương án, tổng độ dày của các lớp bù bậc thứ nhất và thứ hai có thể giống tổng độ dày của IC điều khiển theo hướng vuông góc với mặt phẳng của vùng thứ nhất.

Theo một phương án, thiết bị hiển thị có thể còn bao gồm: băng cách điện thứ nhất được bố trí bên dưới lớp bù bậc thứ hai để kéo dài bên dưới IC điều khiển; lớp dẫn điện được bố trí bên dưới băng cách điện thứ nhất; và băng cách điện thứ hai được bố trí bên dưới lớp dẫn điện.

Theo một phương án, khi được nhìn trên mặt phẳng, một bên của lớp bù bậc thứ hai, mà liền kề với ranh giới thứ hai, một bên của băng cách điện thứ nhất, mà liền kề với ranh giới thứ hai, và một bên của lớp dẫn điện, mà liền kề với ranh giới thứ hai, có thể được đặt cách xa khỏi ranh giới thứ hai để chồng lên nhau.

Theo một phương án, thiết bị hiển thị có thể còn bao gồm lớp bảo vệ panen thứ hai được bố trí giữa lớp bảo vệ panen thứ nhất và được đặt cách xa hơn khỏi ranh giới thứ hai so với lớp bảo vệ panen thứ nhất, trong đó, khi được nhìn trên mặt phẳng, một bên của lớp bù bậc thứ hai có thể chồng lên một bên của lớp bảo vệ panen thứ hai.

Theo một phương án, băng cách điện thứ hai có thể không chồng lên một phần của lớp dẫn điện, mà liền kề với một bên của lớp dẫn điện.

Theo một phương án, khi được nhìn trên mặt phẳng, một bên của lớp bảo vệ panen thứ nhất có thể được bố trí giữa ranh giới thứ nhất và một bên của lớp bảo vệ cửa sổ.

Theo một phương án, thiết bị hiển thị có thể còn bao gồm lớp che được bố trí giữa lớp bảo vệ panen thứ nhất và vùng thứ hai và được đặt cách xa khỏi vùng uốn được.

Theo một phương án, khi được nhìn trên mặt phẳng, một bên của lớp che có

thể được đặt cách xa hơn khỏi ranh giới thứ nhất so với một bên của lớp bảo vệ panen thứ nhất.

Theo một phương án, khi được nhìn trên mặt phẳng, một bên của lớp bảo vệ cửa sổ có thể chồng lên một bên của lớp bảo vệ panen thứ nhất, và một bên của cửa sổ có thể được bố trí giữa một bên của lớp bảo vệ cửa sổ và một bên của lớp che.

Theo một phương án, khi được nhìn trên mặt phẳng, một bên của lớp che có thể được bố trí giữa một bên của lớp bảo vệ cửa sổ và một bên của cửa sổ.

Theo một phương án, khi được nhìn trên mặt phẳng, một bên của lớp che có thể chồng lên một bên của lớp bảo vệ panen thứ nhất.

Theo một phương án, thiết bị hiển thị có thể còn bao gồm: tấm được bố trí giữa lớp che và vùng thứ hai; miếng đệm được bố trí giữa tấm này và vùng thứ hai; và lớp bảo vệ panen thứ hai được bố trí giữa miếng đệm và vùng thứ hai.

Theo một phương án, khi được nhìn trên mặt phẳng, một bên của tấm nêu trên và một bên của miếng đệm có thể chồng lên một bên của lớp che.

Theo một phương án, khi được nhìn trên mặt phẳng, một bên của lớp bảo vệ panen thứ hai có thể được đặt cách xa hơn khỏi ranh giới thứ nhất so với một bên của lớp bảo vệ panen thứ nhất, và một bên của lớp che có thể chồng lên một bên của lớp bảo vệ panen thứ hai.

Theo một phương án, khi được nhìn trên mặt phẳng, một bên của lớp bảo vệ panen thứ hai có thể được đặt cách xa hơn khỏi ranh giới thứ nhất so với một bên của lớp bảo vệ panen thứ nhất, và một bên của lớp che có thể được bố trí giữa một bên của lớp bảo vệ panen thứ nhất và một bên của lớp bảo vệ panen thứ hai.

Theo một phương án, khi được nhìn trên mặt phẳng, một bên của lớp bảo vệ panen thứ hai có thể được bố trí giữa một bên của lớp bảo vệ panen thứ nhất và một bên của lớp che.

Theo một phương án, thiết bị hiển thị có thể còn bao gồm lớp kết dính thứ năm được bố trí giữa vùng thứ nhất và lớp bảo vệ panen thứ nhất, trong đó lớp che có thể gồm: lớp chặn được bố trí bên dưới lớp bảo vệ panen thứ nhất; lớp đệm được bố trí bên dưới lớp chặn; lớp kết dính thứ sáu được bố trí giữa lớp bảo vệ panen thứ nhất và lớp chặn; và lớp kết dính thứ bảy được bố trí giữa lớp đệm và tấm này,

trong đó một bên của lớp kết dính thứ năm có thể chồng lên một bên của lớp bảo vệ panen thứ nhất, một bên của lớp chặn, một bên của lớp đệm, một bên của lớp kết dính thứ sáu, và một bên của lớp kết dính thứ bảy có thể chồng lên nhau, và lớp đệm có thể được bố trí trực tiếp trên bề mặt dưới của lớp chặn.

Cần được hiểu rằng cả phần mô tả chung nêu trên và mô tả chi tiết dưới đây chỉ nhằm làm ví dụ minh họa và giải thích cho sáng chế và nhằm giải thích thêm sáng chế như được nêu trong yêu cầu bảo hộ.

Mô tả vắn tắt các hình vẽ

Các hình vẽ đi kèm được đưa vào để hiểu rõ hơn sáng chế, và được kết hợp và cấu thành một phần của bản mô tả này. Các hình vẽ minh họa các phương án ví dụ của sáng chế và, cùng với phần mô tả, giúp giải thích nguyên lý của sáng chế. Trên các hình vẽ:

Fig.1 là hình vẽ phối cảnh minh họa thiết bị hiển thị theo một phương án của sáng chế.

Fig.2 là hình vẽ minh họa trạng thái được gập của thiết bị hiển thị trên Fig.1.

Fig.3 là hình vẽ phối cảnh minh họa thiết bị hiển thị theo một phương án của sáng chế.

Fig.4 là hình vẽ minh họa trạng thái được gập của thiết bị hiển thị trên Fig.3.

Fig.5 là hình chiếu bằng minh họa thiết bị hiển thị trên Fig.1.

Fig.6 là hình vẽ mặt cắt ngang được cắt theo đường I-I' trên Fig.5.

Fig.7 là hình vẽ mặt cắt ngang ví dụ minh họa mô đun hiển thị của Fig.6.

Fig.8 là hình vẽ minh họa trạng thái được gập vào trong của thiết bị hiển thị trên Fig.6.

Fig.9 là hình vẽ mặt cắt ngang được cắt theo đường II-II' trên Fig.5.

Fig.10 là hình vẽ minh họa trạng thái được gập của vùng uốn được trên Fig.9.

Fig.11 là hình vẽ minh họa trạng thái được gập của thiết bị hiển thị so sánh.

Fig.12 là hình vẽ minh họa bề mặt sau của thiết bị hiển thị liền kề với vùng

uốn được trên Fig.10,

Fig.13 là hình vẽ minh họa cấu hình của thiết bị hiển thị theo một phương án khác của sáng chế.

Các Fig.14, Fig.15, và Fig.16 là các hình vẽ minh họa các cấu hình của các lớp che của các thiết bị hiển thị theo phương án khác của sáng chế; và

Fig.17 là hình vẽ minh họa cấu hình của thiết bị hiển thị theo phương án khác của sáng chế.

Mô tả chi tiết sáng chế

Trong phần mô tả dưới đây, nhằm mục đích giải thích, nhiều chi tiết cụ thể được nêu nhằm hiểu kỹ hơn về các phương án hoặc các cách thực hiện làm ví dụ khác nhau của sáng chế. Như được sử dụng trong bản mô tả này, “các phương án” và “các cách thực hiện” là các cụm từ dùng thay thế cho nhau mà là các ví dụ không giới hạn về các thiết bị hoặc phương pháp sử dụng một hoặc nhiều khái niệm sáng chế được bộc lộ trong bản mô tả. Tuy nhiên, rõ ràng là các phương án làm ví dụ khác nhau này có thể được thực hiện mà không cần có các chi tiết cụ thể như vậy hoặc có một hoặc nhiều sự sắp xếp tương đương. Trong các trường hợp khác, các cấu trúc và thiết bị đã biết được thể hiện ở dạng sơ đồ khối để tránh làm khó hiểu một cách không cần thiết các phương án làm ví dụ khác nhau. Ngoài ra, các phương án làm ví dụ có thể là khác nhau, nhưng không cần phải loại trừ lẫn nhau. Ví dụ, các hình dạng, cấu hình, và đặc tính cụ thể theo một phương án làm ví dụ có thể được sử dụng hoặc thực hiện theo một phương án làm ví dụ khác mà không vượt ra khỏi phạm vi của sáng chế.

Trừ khi có quy định khác, các phương án làm ví dụ được minh họa sẽ được hiểu là chỉ nêu ra các ví dụ về các dấu hiệu thay đổi chi tiết của một số cách thức trong đó sáng chế có thể được thực hiện trên thực tế. Do đó, trừ khi có quy định khác, các đặc điểm, thành phần, môđun, lớp, màng, panen, vùng, và/hoặc khía cạnh, v.v. (sau đây, được gọi riêng hoặc chung là “các phần tử”), theo các phương án khác nhau nói cách khác có thể được kết hợp, tách riêng, thay thế lẫn nhau, và/hoặc sắp xếp lại mà không vượt ra khỏi phạm vi của sáng chế.

Việc sử dụng đường gạch chéo và/hoặc gạch bóng trên các hình vẽ đi kèm

thường được đưa ra nhằm vạch rõ đường biên giữa các phần tử liền kề. Như vậy, cả sự có mặt lẫn không có mặt của đường gạch chéo hoặc gạch bóng đều không truyền tải hoặc chỉ báo bất kỳ sự ưu tiên hoặc yêu cầu nào về các nguyên liệu, các tính chất của nguyên liệu, kích thước, tỷ lệ, độ tương đồng cụ thể giữa các phần tử được minh họa, và/hoặc đặc tính, thuộc tính, tính chất, v.v. bất kỳ khác, của các phần tử này, trừ khi được nêu cụ thể. Ngoài ra, trên các hình vẽ đi kèm, kích thước và các kích thước tương đối của các phần tử có thể được phóng to cho rõ ràng và/hoặc nhằm mục đích mô tả. Khi một phương án làm ví dụ có thể được thực hiện khác đi, thì thứ tự quy trình cụ thể có thể được thực hiện khác với thứ tự được mô tả. Ví dụ, hai quy trình được mô tả liên tiếp có thể được thực hiện gần như cùng một lúc hoặc được thực hiện theo thứ tự ngược với thứ tự được mô tả. Ngoài ra, các số chỉ dẫn giống nhau chỉ các phần tử giống nhau.

Khi một phần tử, như lớp, được đề cập đến là “nằm trên”, “được nối với”, hoặc “được ghép với” một phần tử hoặc lớp khác, thì nó có thể nằm ngay trên, được nối trực tiếp với, hoặc được ghép trực tiếp với phần tử hoặc lớp khác đó hoặc có thể có mặt các phần tử hoặc lớp xen giữa. Tuy nhiên, khi một phần tử hoặc lớp được đề cập đến là “nằm ngay trên”, “được nối trực tiếp với”, hoặc “được ghép trực tiếp với” một phần tử hoặc lớp khác, thì không có các phần tử hoặc lớp xen giữa có mặt. Nhằm mục đích này, thuật ngữ “được nối” có thể dùng để chỉ sự nối vật lý, nối điện, và/hoặc nối chất lưu, mà có hoặc không có các phần tử xen giữa. Ngoài ra, trục D1, trục D2, và trục D3 không bị giới hạn ở ba trục của hệ tọa độ vuông góc, như các trục x, y, và z, và có thể được diễn giải theo nghĩa rộng hơn. Ví dụ, trục D1, trục D2, và trục D3 có thể vuông góc với một trục khác, hoặc có thể biểu diễn các hướng khác mà không vuông góc với một trục khác. Đối với các mục đích của sáng chế, “ít nhất một trong số X, Y, và Z” và “ít nhất một phần tử được chọn từ nhóm bao gồm X, Y, và Z” có thể được hiểu là chỉ X, chỉ Y, chỉ Z, hoặc tổ hợp bất kỳ của hai hoặc nhiều hơn hai phần tử trong số X, Y, và Z, như, ví dụ, XYZ, XYY, YZ, và ZZ. Như được sử dụng trong bản mô tả này, thuật ngữ “và/hoặc” bao gồm bất kỳ và tất cả các tổ hợp của một hoặc nhiều mục liên quan được liệt kê.

Mặc dù thuật ngữ “thứ nhất”, “thứ hai”, v.v. có thể được sử dụng trong bản mô tả này để mô tả các loại phần tử khác nhau, nhưng các phần tử này không bị giới hạn ở các thuật ngữ này. Các thuật ngữ này được sử dụng để phân biệt một phần tử

với một phần tử khác. Vì vậy, phần tử thứ nhất được mô tả dưới đây có thể được gọi là phần tử thứ hai mà không vượt ra khỏi nội dung của sáng chế.

Các thuật ngữ tương đối về mặt không gian, như “bên dưới”, “ở dưới”, “nằm dưới”, “dưới”, “ở trên”, “trên”, “bên trên”, “cao hơn”, “bên” (chẳng hạn, như trong “vách bên”), và dạng tương tự, có thể được sử dụng ở đây nhằm mục đích mô tả, và, từ đó, nhằm mô tả mối liên hệ giữa một phần tử với (các) phần tử khác như được minh họa trên các hình vẽ. Các thuật ngữ tương đối về mặt không gian được dự định là bao gồm các hướng khác nhau của thiết bị khi sử dụng, vận hành, và/hoặc chế tạo ngoài hướng được thể hiện trên các hình vẽ. Ví dụ, nếu thiết bị trên các hình vẽ được lật ngược lại, thì các phần tử được mô tả là “ở dưới” hoặc “bên dưới” các thành phần hoặc dấu hiệu khác lúc đó sẽ được định hướng là “ở trên” các phần tử hoặc dấu hiệu khác đó. Vì vậy, thuật ngữ làm ví dụ “ở dưới” có thể bao gồm cả hướng ở trên và ở dưới. Ngoài ra, thiết bị này có thể được định hướng khác đi (chẳng hạn, xoay 90 độ hoặc ở các hướng khác), và, như vậy, các cụm từ mô tả tương đối về mặt không gian dùng trong bản mô tả được diễn giải dựa theo đó.

Thuật ngữ “chồng lên” và các biến thể của nó có thể dùng để chỉ một cạnh của một lớp đóng thẳng với cạnh khác của một lớp khác dọc theo một mặt phẳng. Thuật ngữ “chồng lên” và các biến thể của nó có thể có nghĩa là một lớp kéo dài xa hơn hoặc ngắn hơn lớp khác.

Thuật ngữ được sử dụng trong bản mô tả này nhằm mục đích mô tả các phương án cụ thể và không được dự định là nhằm giới hạn. Như được sử dụng trong bản mô tả này, các dạng số ít “một” được dự định là bao gồm cả các dạng số nhiều, trừ khi ngữ cảnh rõ ràng chỉ khác đi. Ngoài ra, thuật ngữ “chứa”, “có chứa”, “bao gồm”, và/hoặc “gồm có”, khi được sử dụng trong bản mô tả này, xác định sự có mặt của các đặc điểm, số nguyên, bước, thao tác, phần tử, thành phần được nêu, và/hoặc các nhóm chứa chúng, nhưng không loại trừ sự có mặt hoặc bổ sung thêm của một hoặc nhiều đặc điểm, số nguyên, bước, thao tác, phần tử, thành phần khác, và/hoặc các nhóm chứa chúng. Cũng nên lưu ý rằng, như được sử dụng trong bản mô tả, thuật ngữ “gần như”, “khoảng”, và các thuật ngữ tương tự khác, được sử dụng dưới dạng thuật ngữ mô tả sự xấp xỉ và không được sử dụng dưới dạng thuật ngữ mô tả mức độ, và, như vậy, được sử dụng để giải thích cho các độ lệch cố hữu trong các

giá trị được đo, được tính, và/hoặc được nêu mà một người có hiểu biết trung bình trong lĩnh vực kỹ thuật này sẽ nhận biết được.

Các phương án làm ví dụ khác nhau được mô tả trong bản mô tả này dựa trên các hình minh họa dạng mặt cắt và/hoặc dạng chi tiết rời mà là các hình minh họa sơ lược về các phương án và/hoặc các cấu trúc trung gian làm ví dụ được lý tưởng hóa. Như vậy, mong đợi có các biến đổi ở hình dạng của các hình minh họa là kết quả của, ví dụ, các kỹ thuật chế tạo và/hoặc dung sai. Vì vậy, các phương án làm ví dụ được bộc lộ trong bản mô tả này không nhất thiết được hiểu là bị giới hạn ở các hình dạng được minh họa cụ thể của các vùng, mà sẽ bao gồm cả độ lệch hình dạng do, ví dụ, chế tạo. Theo cách này, các vùng được minh họa trên các hình vẽ có thể là sơ lược về mặt bản chất và hình dạng của các vùng này có thể không phản ánh hình dạng thực tế của các vùng của một thiết bị và, như vậy, không nhất thiết nhằm giới hạn.

Trừ khi có quy định khác, tất cả các thuật ngữ (bao gồm các thuật ngữ kỹ thuật và khoa học) được sử dụng ở đây có nghĩa giống như thường được hiểu bởi người có hiểu biết trung bình trong lĩnh vực kỹ thuật mà bản mô tả này là một phần của lĩnh vực kỹ thuật đó. Các thuật ngữ, như các thuật ngữ được định nghĩa trong các từ điển thông dụng, nên được diễn giải là có nghĩa nhất quán với nghĩa của chúng trong ngữ cảnh của lĩnh vực liên quan và không nên được diễn giải theo nghĩa được lý tưởng hóa hoặc quá trang trọng, trừ khi rõ ràng được định nghĩa như vậy ở đây.

Fig.1 là hình vẽ phối cảnh minh họa thiết bị hiển thị theo một phương án của sáng chế. Fig.2 là hình vẽ minh họa trạng thái được gập của thiết bị hiển thị trên Fig.1.

Tham chiếu đến Fig.1, thiết bị hiển thị DD theo một phương án của sáng chế có thể có dạng hình chữ nhật với các cạnh dài theo hướng thứ nhất DR1 và các cạnh ngắn theo hướng thứ hai DR2 giao cắt hướng thứ nhất DR1. Tuy nhiên, phương án này của sáng chế không bị giới hạn ở đó. Ví dụ, thiết bị hiển thị DD có thể có các hình dạng khác nhau như hình tròn, hình đa giác, và dạng tương tự. Thiết bị hiển thị DD có thể là thiết bị hiển thị dạng mềm dẻo.

Sau đây, hướng mà cắt gần như vuông góc với một mặt phẳng được xác định

bởi hướng thứ nhất DR1 và hướng thứ hai DR2 được xác định là hướng thứ ba DR3. Ngoài ra, trong bản mô tả này, thuật ngữ “được nhìn từ mặt phẳng” có thể được xác định là trạng thái khi được nhìn theo hướng thứ ba DR3.

Thiết bị hiển thị DD có thể gồm vùng gấp được FA và nhiều vùng không gấp được NFA1 và NFA2. Vùng không gấp được NFA1 và NFA2 có thể gồm vùng không gấp được thứ nhất NFA1 và vùng không gấp được thứ hai NFA2. Vùng gấp được FA có thể được bố trí giữa vùng không gấp được thứ nhất NFA1 và vùng không gấp được thứ hai NFA2. Vùng gấp được FA, vùng không gấp được thứ nhất NFA1, và vùng không gấp được thứ hai NFA2 có thể được bố trí theo hướng thứ nhất DR1. Gấp được và không gấp được có thể chỉ khả năng của một vùng được chỉ định để gấp trong vùng được chỉ định này, chứ không phải liệu một vùng không thể gấp được, ví dụ, có thể gấp so với vùng khác hay không.

Mặc dù một vùng gấp được FA và hai vùng không gấp được NFA1 và NFA2 được minh họa, phương án này của sáng chế không bị giới hạn ở đó. Ví dụ, số lượng của vùng gấp được FA và số lượng của các vùng không gấp được NFA1 và NFA2 không bị giới hạn ở đó. Ví dụ, thiết bị hiển thị DD có thể gồm nhiều vùng không gấp được mà là nhiều hơn hai vùng không gấp được và nhiều vùng gấp được giữa các vùng không gấp được.

Bề mặt trên của thiết bị hiển thị DD có thể được xác định là bề mặt hiển thị DS và có mặt phẳng được xác định bởi hướng thứ nhất DR1 và hướng thứ hai DR2. Các hình ảnh IM được tạo ra từ thiết bị hiển thị DD có thể được cung cấp cho người dùng thông qua bề mặt hiển thị DS.

Bề mặt hiển thị DS có thể gồm vùng hiển thị DA và vùng không hiển thị NDA xung quanh vùng hiển thị DA. Hình ảnh có thể được hiển thị ở vùng hiển thị DA, nhưng không thể được hiển thị ở vùng không hiển thị NDA. Vùng không hiển thị NDA có thể bao quanh vùng hiển thị DA và xác định mép của thiết bị hiển thị DD, mà được in với màu định trước.

Tham chiếu đến Fig.2, thiết bị hiển thị DD có thể là thiết bị hiển thị loại gấp được DD mà có khả năng gấp lại hoặc trải ra. Ví dụ, vùng gấp được FA có thể được uốn so với trục gấp được FX song song với hướng thứ hai DR2, và như vậy, thiết bị hiển thị DD có thể được gấp. Trục gấp có thể được xác định là trục ngắn song song

với cạnh ngắn của thiết bị hiển thị DD.

Khi gập thiết bị hiển thị DD, vùng không gập được thứ nhất NFA1 và các vùng không gập được thứ hai NFA2 có thể đối diện nhau, và thiết bị hiển thị DD có thể được gập vào trong, được gập vào bên trong, để ngăn bề mặt hiển thị DS khỏi bị lộ ra ngoài.

Fig.3 là hình vẽ phối cảnh minh họa thiết bị hiển thị theo một phương án của sáng chế. Fig.4 là hình vẽ minh họa trạng thái được gập của thiết bị hiển thị được minh họa trên Fig.3.

Thiết bị hiển thị DD_1 được minh họa trên Fig.3 có thể có cấu hình về cơ bản giống với thiết bị hiển thị DD được minh họa trên Fig.1, ngoại trừ thao tác gập. Như vậy, thao tác gập của thiết bị hiển thị DD_1 sẽ được mô tả chủ yếu dưới đây.

Tham chiếu đến Fig.3 và Fig.4, thiết bị hiển thị DD_1 có thể gồm vùng gập được FA' và nhiều vùng không gập được NFA1' và NFA2'. Các vùng không gập được NFA1' và NFA2' có thể gồm vùng không gập được thứ nhất NFA1' và vùng không gập được thứ hai NFA2'. Vùng gập được FA' có thể được bố trí giữa vùng không gập được thứ nhất NFA1' và vùng không gập được thứ hai NFA2'. Vùng gập được FA', vùng không gập được thứ nhất NFA1', và vùng không gập được thứ hai NFA2' có thể được sắp xếp theo hướng thứ hai DR2.

Vùng gập được FA' có thể được uốn so với trục gập được FX' song song với hướng thứ nhất DR1 sao cho thiết bị hiển thị DD_1 được gập lại. Trục gập được FX' có thể được xác định là trục dài song song với cạnh dài của thiết bị hiển thị DD_1. Thiết bị hiển thị DD được minh họa trên Fig.1 có thể được gập so với trục ngắn. Mặt khác, thiết bị hiển thị DD_1 được minh họa trên Fig.3 có thể được gập so với trục dài. Thiết bị hiển thị DD_1 có thể được gập vào trong sao cho bề mặt hiển thị DS không bị lộ ra ngoài.

Sau đây, thiết bị hiển thị DD mà được gập vào trong so với trục gập được FX' song song với trục ngắn sẽ được mô tả làm ví dụ.

Fig.5 là hình chiếu bằng minh họa thiết bị hiển thị trên Fig.1.

Tham chiếu đến Fig.5, thiết bị hiển thị DD có thể gồm panen hiển thị DP, bộ điều khiển quét SDV, bộ điều khiển dữ liệu DDV, và bộ điều khiển phát sáng EDV.

Panen hiển thị DP theo một phương án của sáng chế có thể là panen hiển thị loại phát sáng, nhưng không bị giới hạn ở đó. Ví dụ, panen hiển thị DP có thể là panen hiển thị phát sáng hữu cơ hoặc panen hiển thị phát sáng chấm lượng tử. Lớp phát sáng của panen hiển thị phát sáng hữu cơ có thể gồm vật liệu phát sáng hữu cơ. Lớp phát sáng của panen hiển thị phát sáng chấm lượng tử có thể gồm chấm lượng tử, cần lượng tử, và tương tự. Sau đây, panen hiển thị DP được mô tả là panen hiển thị phát sáng hữu cơ.

Panen hiển thị DP có thể là panen hiển thị mềm dẻo. Ví dụ, panen hiển thị DP có thể gồm nhiều thành phần điện tử được bố trí trên nền mềm dẻo. Panen hiển thị DP có thể kéo dài dài hơn theo hướng thứ nhất DR1 so với theo hướng thứ hai DR2. Panen hiển thị DP có thể có mặt phẳng được xác định bởi hướng thứ nhất và hướng thứ hai DR1 và DR2.

Panen hiển thị DP có thể gồm vùng thứ nhất AA1, vùng thứ hai AA2, và vùng uốn được BA được bố trí giữa vùng thứ nhất AA1 và vùng thứ hai AA2. Vùng uốn được BA kéo dài theo hướng thứ hai DR2, và vùng thứ nhất AA1, vùng uốn được BA, và vùng thứ hai AA2 có thể được bố trí theo hướng thứ nhất DR1.

Vùng thứ nhất AA1 có thể có các cạnh dài kéo dài theo hướng thứ nhất DR1 và đối diện với nhau theo hướng thứ hai DR2. Chiều dài của mỗi trong số vùng uốn được BA và vùng thứ hai AA2 theo hướng thứ hai DR2 có thể nhỏ hơn chiều dài của vùng thứ nhất AA1.

Vùng thứ nhất AA1 có thể gồm vùng hiển thị DA và vùng không hiển thị NDA xung quanh vùng hiển thị DA. Vùng không hiển thị NDA có thể bao quanh vùng hiển thị DA. Hình ảnh có thể được hiển thị ở vùng hiển thị DA nhưng có thể không được hiển thị ở vùng không hiển thị NDA. Vùng thứ hai AA2 và vùng uốn được BA có thể là các vùng mà hình ảnh không được hiển thị.

Khi được nhìn theo hướng thứ hai DR2, vùng thứ nhất AA1 có thể gồm vùng không gập được thứ nhất NFA1, vùng không gập được thứ hai NFA2, và vùng gập được FA được bố trí giữa vùng không gập được thứ nhất NFA1 và vùng không gập được thứ hai NFA2.

Panen hiển thị DP bao gồm nhiều điểm ảnh PX, nhiều đường quét SL1 đến SLm, nhiều đường dữ liệu DL1 đến DLn, nhiều đường phát sáng EL1 đến ELm, các

đường điều khiển thứ nhất và thứ hai CSL1 và CSL2, đường điện thứ nhất PL1, đường điện thứ hai PL2, các đường kết nối CNL, và nhiều miếng đệm PD. Ở đây, m và n là các số tự nhiên. Các điểm ảnh PX có thể được bố trí trên vùng hiển thị DA và được nối với các đường quét SL1 đến SLm, các đường dữ liệu DL1 đến DLn, và các đường phát sáng EL1 đến ELm.

Bộ điều khiển quét SDV và bộ điều khiển phát sáng EDV có thể được bố trí trên vùng không hiển thị NDA. Bộ điều khiển quét SDV và bộ điều khiển phát sáng EDV có thể được bố trí trên vùng không hiển thị NDA mà liền kề với mỗi trong số các cạnh dài của vùng thứ nhất AA1. Bộ điều khiển dữ liệu DDV có thể được bố trí trên vùng thứ hai AA2. Bộ điều khiển dữ liệu DDV có thể được sản xuất dưới dạng chip mạch tích hợp và được lắp ở vùng thứ hai AA2.

Các đường quét SL1 đến SLm có thể kéo dài theo hướng thứ hai DR2 và được nối với bộ điều khiển quét SDV. Đường dữ liệu DL1 đến DLn có thể kéo dài theo hướng thứ nhất DR1 và được nối với bộ điều khiển dữ liệu DDV qua vùng uốn được BA. Các đường phát sáng EL1 đến ELm có thể kéo dài theo hướng thứ hai DR2 và được nối với bộ điều khiển cổng EDV.

Đường điện thứ nhất PL1 có thể kéo dài theo hướng thứ nhất DR1 và được bố trí trên vùng không hiển thị NDA. Đường điện thứ nhất PL1 có thể được bố trí giữa vùng hiển thị DA và bộ điều khiển phát sáng EDV. Tuy nhiên, phương án này của sáng chế không bị giới hạn ở đó, và đường điện thứ nhất PL1 có thể được bố trí giữa vùng hiển thị DA và bộ điều khiển quét SDV.

Đường điện thứ nhất PL1 có thể kéo dài tới vùng thứ hai AA2 qua vùng uốn được BA. Đường điện thứ nhất PL1 có thể kéo dài về phía đầu dưới của vùng thứ hai AA2 khi được nhìn trên mặt phẳng. Đường điện thứ nhất PL1 có thể tiếp nhận điện áp thứ nhất.

Đường điện thứ hai PL2 có thể được bố trí trên vùng không hiển thị NDA liền kề với các cạnh dài của vùng thứ nhất AA1 và vùng không hiển thị NDA đối diện vùng thứ hai AA2 với vùng hiển thị DA giữa chúng. Đường điện thứ hai PL2 có thể được bố trí bên ngoài bộ điều khiển quét SDV và bộ điều khiển phát sáng EDV.

Đường điện thứ hai PL2 có thể kéo dài tới vùng thứ hai AA2 qua vùng uốn

được BA. Đường điện thứ hai PL2 có thể kéo dài từ vùng thứ hai AA2 theo hướng thứ nhất DR1 với bộ điều khiển dữ liệu DDV giữa chúng. Vùng thứ hai AA2 có thể kéo dài về phía đầu dưới của vùng thứ hai AA2 khi được nhìn trên mặt phẳng.

Đường điện thứ hai PL2 có thể tiếp nhận điện áp thứ hai có mức thấp hơn điện áp thứ nhất. Để tiện mô tả, mặc dù mối quan hệ kết nối không được minh họa, đường điện thứ hai PL2 có thể kéo dài tới vùng hiển thị DA và được nối với các điểm ảnh PX, và điện áp thứ hai có thể được cấp cho các điểm ảnh PX qua đường điện thứ hai PL2.

Đường kết nối CNL có thể kéo dài theo hướng thứ hai DR2 và có thể được bố trí theo hướng thứ nhất DR1. Các đường kết nối CNL có thể được nối với đường điện thứ nhất PL1 và các điểm ảnh PX. Điện áp thứ nhất có thể được cấp cho các điểm ảnh PX qua đường điện thứ nhất PL1 và các đường kết nối CNL, mà được nối với nhau.

Đường điều khiển thứ nhất CSL1 có thể được nối với bộ điều khiển quét SDV và kéo dài về phía đầu dưới của vùng thứ hai AA2 qua vùng uốn được BA. Đường điều khiển thứ hai CSL2 có thể được nối với bộ điều khiển phát sáng EDV và kéo dài về phía đầu dưới của vùng thứ hai AA2 qua vùng uốn được BA. Bộ điều khiển dữ liệu DDV có thể được bố trí giữa đường điều khiển thứ nhất CSL1 và đường điều khiển thứ hai CSL2.

Khi được nhìn trên mặt phẳng, các miếng đệm PD có thể được bố trí liền kề với đầu dưới của vùng thứ hai AA2. Bộ điều khiển dữ liệu DDV, đường điện thứ nhất PL1, đường điện thứ hai PL2, đường điều khiển thứ nhất CSL1, và đường điều khiển thứ hai CSL2 có thể được nối với các miếng đệm PD.

Các đường dữ liệu DL1 đến DLn có thể được nối với miếng đệm tương ứng PD qua bộ điều khiển dữ liệu DDV. Ví dụ, các đường dữ liệu DL1 đến DLn có thể được nối với bộ điều khiển dữ liệu DDV, và các bộ điều khiển dữ liệu DDV có thể được nối với các miếng đệm PD, mà lần lượt tương ứng với các đường dữ liệu DL1 đến DLn.

Mặc dù không được minh họa, thiết bị hiển thị DD có thể gồm bảng mạch in (sau đây, được minh họa trên Fig.12) được nối với các miếng đệm PD và bộ điều khiển thời gian (sau đây, được minh họa trên Fig.12) được bố trí trên bảng mạch in.

Bộ điều khiển thời gian có thể được chế tạo như chip mạch tích hợp và được lắp trên bảng mạch in. Bộ điều khiển thời gian có thể được nối với các miếng đệm PD qua bảng mạch in.

Bộ điều khiển thời gian có thể điều khiển các hoạt động của bộ điều khiển quét SDV, bộ điều khiển dữ liệu DDV, và bộ điều khiển phát sáng EDV. Bộ điều khiển thời gian có thể tạo ra tín hiệu điều khiển quét, tín hiệu điều khiển dữ liệu, và tín hiệu điều khiển phát sáng để đáp ứng các tín hiệu điều khiển nhận được từ bên ngoài.

Tín hiệu điều khiển quét có thể được cấp cho bộ điều khiển quét SDV qua đường điều khiển thứ nhất CSL1. Tín hiệu điều khiển phát sáng có thể được cấp cho bộ điều khiển phát sáng EDV qua đường điều khiển thứ hai CSL2. Tín hiệu điều khiển dữ liệu có thể được cấp cho bộ điều khiển dữ liệu DDV. Bộ điều khiển thời gian có thể nhận các tín hiệu hình ảnh từ bên ngoài và chuyển đổi định dạng dữ liệu của các tín hiệu hình ảnh để phù hợp với đặc điểm giao diện với bộ điều khiển dữ liệu DDV và nhờ đó cung cấp định dạng dữ liệu được chuyển đổi cho bộ điều khiển dữ liệu DDV.

Bộ điều khiển quét SDV có thể tạo ra nhiều tín hiệu quét để đáp ứng tín hiệu điều khiển quét. Các tín hiệu quét có thể được cấp cho các điểm ảnh PX qua các đường quét SL1 đến SLm. Tín hiệu quét có thể được cấp lần lượt cho điểm ảnh PX.

Bộ điều khiển dữ liệu DDV có thể tạo ra nhiều điện áp dữ liệu tương ứng với các tín hiệu hình ảnh để đáp ứng tín hiệu điều khiển dữ liệu. Điện áp dữ liệu có thể được cấp cho các điểm ảnh PX qua các đường dữ liệu DL1 đến DLn. Bộ điều khiển phát sáng EDV có thể tạo ra nhiều tín hiệu phát sáng để đáp ứng tín hiệu điều khiển phát sáng. Tín hiệu phát sáng có thể được cấp cho các điểm ảnh PX qua các đường phát sáng EL1 đến ELm.

Các điểm ảnh PX có thể nhận các điện áp dữ liệu để đáp ứng tín hiệu quét. Các điểm ảnh PX có thể phát ra ánh sáng có độ sáng tương ứng với điện áp dữ liệu để đáp ứng tín hiệu phát sáng để hiển thị hình ảnh. Thời gian phát sáng của các điểm ảnh PX có thể được kiểm soát bởi tín hiệu phát sáng.

Mỗi trong số các điểm ảnh PX có thể gồm phân tử phát sáng hữu cơ. Điện áp thứ nhất có thể được cung cấp cho điện cực anốt của phân tử phát sáng hữu cơ, và

điện áp thứ hai có thể được cung cấp cho điện cực catôt của phần tử phát sáng hữu cơ. Phần tử phát sáng hữu cơ có thể hoạt động bằng cách nhận điện áp thứ nhất và điện áp thứ hai.

Fig.6 là hình vẽ mặt cắt ngang được cắt theo đường I-I' trên Fig.5.

Tham chiếu đến Fig.6, thiết bị hiển thị DD gồm panen hiển thị DP, lớp chống phản xạ RPL, lớp hấp thụ va chạm ISL, cửa sổ WIN, lớp bảo vệ cửa sổ WP, lớp phủ thứ nhất CT1, lớp phủ thứ hai CT2, lớp bảo vệ panen PPL, lớp che CVL, tấm PLT, lớp che phụ SCV, phần đỡ SUP, lớp tản nhiệt RHL, lớp cách ly INL, và các lớp kết dính từ thứ nhất đến thứ mười một AL1 đến AL11. Một phần từ lớp che CVL đến lớp phủ thứ nhất CT1 có thể được xác định là môđun hiển thị DM.

Lớp chống phản xạ RPL, lớp hấp thụ va chạm ISL, cửa sổ WIN, lớp bảo vệ cửa sổ WP, lớp phủ thứ nhất CT1, và lớp phủ thứ hai CT2 có thể được bố trí trên panen hiển thị DP. Lớp bảo vệ panen PPL, lớp che CVL, tấm PLT, lớp che phụ SCV, phần đỡ SUP, lớp tản nhiệt RHL, và lớp cách ly INL có thể được bố trí bên dưới panen hiển thị DP.

Lớp chống phản xạ RPL được bố trí trên panen hiển thị DP có thể được xác định là màng chống phản xạ ánh sáng bên ngoài. Lớp chống phản xạ RPL có thể làm giảm độ phản xạ của ánh sáng bên ngoài tới từ thiết bị hiển thị DD tới panen hiển thị DP. Ví dụ, lớp chống phản xạ RPL có thể gồm bộ làm trễ pha và/hoặc bộ phân cực.

Lớp chống phản xạ RPL có thể có độ dày lớn hơn độ dày của panen hiển thị DP theo hướng thứ ba DR3. Ví dụ, panen hiển thị DP có thể có độ dày khoảng 30 micromet (μm), và lớp chống phản xạ RPL có thể có độ dày khoảng 31 micromet (μm).

Lớp hấp thụ va chạm ISL có thể được bố trí trên lớp chống phản xạ RPL. Lớp hấp thụ va chạm ISL có thể hấp thụ tác động bên ngoài được tác động từ phía trên của thiết bị hiển thị DD về phía panen hiển thị DP để bảo vệ panen hiển thị DP. Lớp hấp thụ va chạm ISL có thể được chế tạo dưới dạng màng co giãn.

Lớp hấp thụ va chạm ISL có thể gồm vật liệu nhựa mềm dẻo. Vật liệu nhựa mềm dẻo có thể được xác định là màng nhựa tổng hợp. Ví dụ, lớp hấp thụ va chạm ISL có thể gồm vật liệu nhựa mềm dẻo như polyimid (PI) hoặc polyethylen

terephthalate (PET). Lớp hấp thụ va chạm ISL có thể có mô đun đàn hồi bằng khoảng 1 GPa hoặc lớn hơn. Theo một phương án của sáng chế, lớp hấp thụ va chạm ISL có thể được bỏ qua.

Lớp hấp thụ va chạm ISL có thể có độ dày lớn hơn độ dày của lớp chống phản xạ RPL theo hướng thứ ba DR3. Ví dụ, lớp hấp thụ va chạm ISL có thể có độ dày bằng khoảng 41 micromet (μm).

Cửa sổ WIN có thể được bố trí trên lớp hấp thụ va chạm ISL. Cửa sổ WIN có thể bảo vệ panen hiển thị DP và lớp chống phản xạ RPL khỏi trầy xước bên ngoài. Cửa sổ WIN có thể có đặc tính trong suốt quang học.

Cửa sổ WIN có thể chứa thủy tinh. Cửa sổ WIN có thể được xác định là thủy tinh siêu mỏng (UTG). Tuy nhiên, phương án này của sáng chế không bị giới hạn ở đó, và cửa sổ WIN có thể gồm màng nhựa tổng hợp.

Cửa sổ WIN có thể có cấu trúc một lớp hoặc cấu trúc nhiều lớp. Ví dụ, cửa sổ WIN có thể gồm nhiều màng nhựa được liên kết với nhau bằng chất kết dính hoặc bao gồm nền thủy tinh và màng nhựa, được liên kết với nhau bằng cách sử dụng chất kết dính.

Cửa sổ WIN có thể có độ dày nhỏ hơn độ dày của mỗi trong số lớp hấp thụ va chạm ISL và lớp chống phản xạ RPL và có cùng độ dày với panen hiển thị DP. Ví dụ, cửa sổ WIN có thể có độ dày bằng khoảng 30 micromet (μm).

Lớp bảo vệ cửa sổ WP có thể được bố trí trên cửa sổ WIN. Lớp phủ thứ nhất CT1 có thể được phủ trên bề mặt trên của lớp bảo vệ cửa sổ WP. Lớp bảo vệ cửa sổ WP và lớp phủ thứ nhất CT1 có thể bảo vệ cửa sổ WIN. Lớp bảo vệ cửa sổ WP có thể gồm màng có mô đun đàn hồi bằng khoảng 15 GPa hoặc nhỏ hơn ở nhiệt độ phòng.

Lớp bảo vệ cửa sổ WP có thể gồm vật liệu nhựa mềm dẻo như polyimid hoặc polyethylen terephthalat. Lớp phủ thứ nhất CT1 có thể gồm lớp phủ cứng. Tuy nhiên, phương án này của sáng chế không bị giới hạn ở đó, và lớp phủ thứ nhất CT1 có thể còn bao gồm lớp chống dấu vân tay hoặc lớp ngăn chặn phân tán, mà được định nghĩa là lớp chức năng.

Lớp bảo vệ cửa sổ WP có thể có độ dày lớn hơn độ dày của lớp hấp thụ va

chạm ISL theo hướng thứ ba DR3. Ví dụ, lớp bảo vệ cửa sổ WP có thể có độ dày bằng khoảng 55 micromet (μm).

Lớp phủ thứ hai CT2 có thể được phủ trên bề mặt dưới của lớp hấp thụ và chạm ISL. Lớp phủ thứ hai CT2 có thể gồm lớp phủ cứng. Lớp phủ thứ hai CT2 có thể làm phẳng bề mặt dưới của lớp hấp thụ và chạm ISL, mà có thể có bề mặt cong.

Lớp kết dính thứ nhất AL1 có thể được bố trí giữa lớp bảo vệ cửa sổ WP và cửa sổ WIN. Lớp bảo vệ cửa sổ WP và cửa sổ WIN có thể được liên kết với nhau bởi lớp kết dính thứ nhất AL1. Lớp kết dính thứ nhất AL1 có thể có độ dày nhỏ hơn độ dày của cửa sổ WIN. Ví dụ, lớp kết dính thứ nhất AL1 có thể có độ dày bằng khoảng 25 micromet (μm).

Lớp kết dính thứ hai AL2 có thể được bố trí giữa cửa sổ WIN và lớp hấp thụ và chạm ISL. Cửa sổ WIN và lớp hấp thụ và chạm ISL có thể gắn với nhau bởi lớp kết dính thứ hai AL2. Lớp kết dính thứ hai AL2 có thể có độ dày lớn hơn độ dày của cửa sổ WIN và nhỏ hơn độ dày của lớp hấp thụ và chạm ISL. Ví dụ, lớp kết dính thứ hai AL2 có thể có độ dày bằng khoảng 35 micromet (μm).

Lớp kết dính thứ ba AL3 có thể được bố trí giữa lớp hấp thụ và chạm ISL và lớp chống phản xạ RPL. Lớp hấp thụ và chạm ISL và lớp chống phản xạ RPL có thể được gắn với nhau bởi lớp kết dính thứ ba AL3. Về cơ bản, lớp kết dính thứ ba AL3 có thể dính vào lớp phủ thứ hai CT2 được phủ trên bề mặt dưới của lớp hấp thụ và chạm ISL. Lớp kết dính thứ ba AL3 có thể có độ dày nhỏ hơn độ dày của lớp chống phản xạ RPL và có cùng độ dày với lớp kết dính thứ nhất AL1. Ví dụ, lớp kết dính thứ ba AL3 có thể có độ dày bằng khoảng 25 micromet (μm).

Lớp kết dính thứ tư AL4 có thể được bố trí giữa lớp chống phản xạ RPL và panen hiển thị DP. Lớp chống phản xạ RPL và panen hiển thị DP có thể được gắn với nhau bởi lớp kết dính thứ tư AL4. Lớp kết dính thứ tư AL4 có thể có độ dày nhỏ hơn độ dày của panen hiển thị DP và có cùng độ dày với lớp kết dính thứ nhất AL1. Ví dụ, lớp kết dính thứ tư AL4 có thể có độ dày bằng khoảng 25 micromet (μm).

Các lớp kết dính thứ nhất đến thứ tư AL1 đến AL4 có thể gồm chất kết dính trong suốt như chất kết dính nhạy áp suất (PSA) hoặc chất kết dính trong suốt quang học (OCA).

Lớp bảo vệ panen PPL có thể được bố trí bên dưới panen hiển thị DP. Lớp bảo vệ panen PPL có thể bảo vệ phần dưới của panen hiển thị DP. Lớp bảo vệ panen PPL có thể gồm vật liệu nhựa mềm dẻo. Ví dụ, lớp bảo vệ panen PPL có thể gồm polyethylen terephthalat (PET).

Lớp bảo vệ panen PPL có thể có độ dày lớn hơn độ dày của panen hiển thị DP theo hướng thứ ba DR3. Ví dụ, lớp bảo vệ panen PPL có thể có độ dày bằng khoảng 50 micromet (μm).

Lớp che CVL có thể được bố trí bên dưới lớp bảo vệ panen PPL. Lớp che CVL có thể xác định phần dưới của môđun hiển thị DM. Lớp che CVL có thể hấp thụ tác động bên ngoài được tác động vào phần dưới của môđun hiển thị DM. Lớp che CVL có thể gồm lớp chặn BRL và lớp đệm CUL. Lớp kết dính thứ sáu AL6 và lớp kết dính thứ bảy AL7 có thể được xác định là cấu thành lớp che CVL.

Lớp chặn BRL có thể được bố trí bên dưới lớp bảo vệ panen PPL. Khả năng chống lại lực nén do ép bên ngoài có thể tăng lên bởi lớp chặn BRL. Do vậy, lớp chặn BRL có thể có tác dụng ngăn chặn xảy ra sự biến dạng của panen hiển thị DP. Lớp chặn BRL có thể gồm vật liệu nhựa mềm dẻo như polyimid hoặc polyethylen terephthalat.

Lớp đệm CUL có thể được bố trí bên dưới lớp chặn BRL. Lớp đệm CUL có thể được tạo cấu hình để hấp thụ tác động bên ngoài được tác động vào phần dưới của môđun hiển thị DM để bảo vệ panen hiển thị DP. Lớp đệm CUL có thể gồm tấm xốp có lực đàn hồi xác định trước. Lớp đệm CUL có thể gồm xốp, bọt biển, polyurethan, hoặc polyurethan nhiệt dẻo. Lớp đệm CUL có thể được tạo thành trực tiếp trên bề mặt dưới của lớp chặn BRL bằng cách sử dụng lớp chặn BRL làm lớp đế.

Lớp chặn BRL có thể có độ dày lớn hơn độ dày của panen hiển thị DP và nhỏ hơn độ dày của lớp bảo vệ panen PPL theo hướng thứ ba DR3. Ví dụ, lớp chặn BRL có thể có độ dày bằng khoảng 35 micromet (μm). Lớp đệm CUL có thể có độ dày lớn hơn độ dày của lớp bảo vệ panen PPL. Ví dụ, lớp đệm CUL có thể có độ dày bằng khoảng 100 micromet (μm).

Ít nhất một trong số lớp chặn BRL hoặc lớp đệm CUL có thể có màu được cấu hình để hấp thụ ánh sáng. Ví dụ, ít nhất một trong số lớp chặn BRL hoặc lớp

đệm CUL có thể có màu đen. Trong trường hợp này, khi thiết bị hiển thị DD được nhìn ở trên, các thành phần được bố trí bên dưới lớp che CVL có thể không được nhìn thấy.

Tấm PLT có thể được bố trí bên dưới lớp che CVL (ví dụ, lớp đệm CUL). Tấm PLT có thể gồm vật liệu có môđun đàn hồi bằng khoảng 60 GPa hoặc lớn hơn. Tấm PLT có thể gồm vật liệu kim loại như thép không gỉ. Ví dụ, tấm PLT có thể gồm SUS 304, nhưng không bị giới hạn ở đó, và tấm PLT có thể gồm các vật liệu kim loại khác nhau. Tấm PLT có thể đỡ môđun hiển thị DM. Ngoài ra, hiệu suất tản nhiệt của thiết bị hiển thị DD có thể được cải thiện bằng tấm PLT.

Khi được nhìn trên mặt phẳng, nhiều khoảng mở OP có thể được bố trí ở một phần của tấm PLT chồng lên và kéo dài chiều dài của vùng gập được FA. Nhiều khoảng mở OP có thể kéo dài từ lớp kết dính thứ bảy AL7 đến lớp kết dính thứ tám AL8, nhưng các phương án không bị giới hạn ở đó. Nếu panen hiển thị DP gồm các cấu hình kết dính khác nhau và các lớp khác bao quanh tấm này, nhiều khoảng mở OP có thể được bố trí trong phạm vi tấm PLT ở các lớp này. Một phần của tấm PLT chồng lên vùng gập được FA có thể dễ dàng bị biến dạng bởi khoảng mở OP. Tấm PLT có thể có độ dày lớn hơn độ dày của lớp đệm CUL theo hướng thứ ba DR3. Ví dụ, tấm PLT có thể có độ dày bằng khoảng 150 micromet (μm).

Lớp kết dính thứ năm AL5 có thể được bố trí giữa panen hiển thị DP và lớp bảo vệ panen PPL. Panen hiển thị DP và lớp bảo vệ panen PPL có thể được gắn với nhau bởi lớp kết dính thứ năm AL5. Lớp kết dính thứ năm AL5 có thể có độ dày nhỏ hơn độ dày của panen hiển thị DP theo hướng thứ ba DR3. Ví dụ, lớp kết dính thứ năm AL5 có thể có độ dày bằng khoảng 18 micromet (μm).

Lớp kết dính thứ sáu AL6 có thể được bố trí giữa lớp bảo vệ panen PPL và lớp chặn BRL. Lớp bảo vệ panen PPL và lớp chặn BRL có thể được gắn với nhau bởi lớp kết dính thứ sáu AL6. Lớp kết dính thứ sáu AL6 có thể có độ dày nhỏ hơn độ dày của panen hiển thị DP và lớn hơn độ dày của lớp kết dính thứ năm AL5 theo hướng thứ ba DR3. Ví dụ, lớp kết dính thứ sáu AL6 có thể có độ dày bằng khoảng 25 micromet (μm).

Lớp kết dính thứ bảy AL7 có thể được bố trí giữa lớp đệm CUL và tấm PLT. Lớp đệm CUL và tấm PLT có thể được gắn với nhau bởi lớp kết dính thứ bảy AL7.

Lớp kết dính thứ bảy AL7 có thể có độ dày nhỏ hơn độ dày của lớp kết dính thứ năm AL5 theo hướng thứ ba DR3. Ví dụ, lớp kết dính thứ bảy AL7 có thể có độ dày bằng khoảng 8 micromet (μm).

Các lớp kết dính thứ năm đến thứ bảy AL5 đến AL7 có thể gồm chất kết dính trong suốt như chất kết dính nhạy áp suất hoặc chất kết dính trong suốt quang học.

Lớp che phụ SCV có thể được bố trí bên dưới tấm PLT. Lớp che phụ SCV có thể che các khoảng mở OP được xác định ở tấm PLT. Lớp che phụ SCV có thể có môđun đàn hồi nhỏ hơn tấm PLT. Ví dụ, lớp che phụ SCV có thể gồm polyurethan nhiệt dẻo hoặc cao su, nhưng không bị giới hạn ở đó.

Lớp che phụ SCV có thể được sản xuất dưới dạng tấm và được gắn vào tấm PLT. Lớp kết dính thứ tám AL8 có thể được bố trí giữa lớp che phụ SCV và tấm PLT, và lớp che phụ SCV và tấm PLT có thể được gắn với nhau bởi lớp kết dính thứ tám AL8. Lớp che phụ SCV có thể ngăn không cho các tạp chất đi vào khoảng mở OP được xác định ở tấm PLT.

Mỗi trong số lớp che phụ SCV và lớp kết dính thứ tám AL8 có thể có cùng độ dày với lớp kết dính thứ sáu AL6 theo hướng thứ ba DR3. Ví dụ, mỗi trong số lớp che phụ SCV và lớp kết dính thứ tám AL8 có thể có độ dày bằng khoảng 8 micromet (μm).

Phần đỡ SUP có thể được bố trí bên dưới lớp che phụ SCV. Phần đỡ SUP có thể đỡ vùng không gập được thứ nhất NFA1 và vùng không gập được thứ hai NFA2 của môđun hiển thị DM của panen hiển thị DP ở cấu hình được gập (Fig.7). Ở cấu hình không được gập như được minh họa trên Fig.6, phần đỡ SUP cũng có thể đỡ vùng gập được FA. Phần đỡ SUP có thể gồm kim loại. Ví dụ, phần đỡ SUP có thể gồm hợp kim đồng. Tuy nhiên, điều này được mô tả theo cách minh họa, và phần đỡ SUP có thể gồm các kim loại khác nhau (ví dụ, invar hoặc thép không gỉ).

Phần đỡ SUP có thể gồm phần đỡ thứ nhất SUP1 và phần đỡ thứ hai SUP2, được sắp xếp theo hướng thứ nhất DR1. Phần đỡ thứ nhất SUP1 có thể chồng lên vùng không gập được thứ nhất NFA1 để đỡ vùng không gập được thứ nhất NFA1. Phần đỡ thứ hai SUP2 có thể chồng lên vùng không gập được thứ hai NFA2 để đỡ vùng không gập được thứ hai NFA2. Phần đỡ thứ nhất SUP1 và phần đỡ thứ hai SUP2 có thể kéo dài sang vùng gập được FA và được đặt cách xa nhau ở vùng gập

được FA.

Phần đỡ thứ nhất SUP1 và phần đỡ thứ hai SUP2 có thể được bố trí liền kề với nhau ở trong vùng gập được FA với vùng khe hở GP được bố trí giữa chúng. Khe hở GP có thể là khoảng không giữa phần đỡ thứ nhất SUP1 và phần đỡ thứ hai SUP2 hoặc không khe hở GP có thể tồn tại sao cho phần đỡ thứ nhất SUP1 và SUP2 về cơ bản là bằng mặt với nhau. Phần đỡ thứ nhất SUP1 và phần đỡ thứ hai SUP2 có thể đỡ một phần của tấm PLT trong đó các khoảng mở OP được xác định ở vùng gập được FA. Như vậy, khi áp suất được cấp vào một phần của tấm PLT, trong đó các khoảng mở OP được xác định, từ phía trên, phần của tấm trong đó các khoảng mở OP được xác định có thể được ngăn không bị biến dạng do phần đỡ SUP. Phần đỡ SUP có thể ngăn không để hình dạng của mỗi thành phần được bố trí trên phần đỡ SUP bị biến dạng bởi các thành phần được bố trí bên dưới phần đỡ SUP.

Phần đỡ SUP có thể có độ dày nhỏ hơn độ dày của lớp đệm CUL theo hướng thứ ba DR3. Ví dụ, phần đỡ SUP có thể có độ dày bằng khoảng 80 micromet (μm).

Lớp kết dính thứ chín AL9 có thể được bố trí giữa phần đỡ SUP và lớp che phụ SCV. Phần đỡ SUP và lớp che phụ SCV có thể được gắn với nhau bởi lớp kết dính thứ chín AL9. Lớp kết dính thứ chín AL9 có thể được bố trí ở vùng chồng lên vùng không gập được thứ nhất NFA1 và vùng chồng lên vùng không gập được thứ hai NFA2. Lớp kết dính thứ chín AL9 có thể không được bố trí trên một phần của phần đỡ thứ nhất SUP1 chồng lên vùng gập được FA và một phần của phần đỡ thứ hai SUP2 chồng lên vùng gập được FA. Lớp kết dính thứ tám AL8, lớp che phụ SCV, và lớp kết dính thứ chín AL9 có thể kéo dài qua vùng khe hở GP.

Lớp kết dính thứ chín AL9 có thể có cùng độ dày với lớp kết dính thứ tám AL8 theo hướng thứ ba DR3. Ví dụ, lớp kết dính thứ chín AL9 có thể có độ dày bằng khoảng 8 micromet (μm).

Lớp tản nhiệt RHL có thể được bố trí bên dưới phần đỡ SUP và ở cạnh bất kỳ của khe hở GP. Lớp tản nhiệt RHL có thể là tấm dẫn nhiệt có độ dẫn nhiệt cao. Lớp tản nhiệt RHL có thể có chức năng tản nhiệt. Lớp tản nhiệt RHL có thể có độ dày lớn hơn độ dày của lớp che phụ SCV theo hướng thứ ba DR3. Ví dụ, lớp tản nhiệt RHL có thể có độ dày bằng khoảng 17 micromet (μm).

Lớp kết dính thứ mười AL10 có thể được bố trí giữa lớp tản nhiệt RHL và

phần đỡ SUP và có thể được bố trí trên cạnh bất kỳ của khe hở GP. Lớp kết dính thứ mười AL10 có thể được bố trí giữa phần đỡ thứ nhất SUP1 và lớp bức xạ nhiệt RHL và giữa phần đỡ thứ hai SUP2 và lớp bức xạ nhiệt RHL. Lớp tản nhiệt RHL và phần đỡ SUP có thể được gắn với nhau bởi lớp kết dính thứ mười AL10, Lớp kết dính thứ mười AL10 có thể có độ dày nhỏ hơn độ dày của lớp kết dính thứ chín AL9 theo hướng thứ ba DR3. Ví dụ, lớp kết dính thứ mười AL10 có thể có độ dày bằng khoảng 5 micromet (μm).

Lớp cách ly INL có thể được bố trí bên dưới lớp tản nhiệt RHL. Hai cạnh của lớp tản nhiệt có thể được phân tách bởi khe hở GP. Lớp cách ly INL có thể có độ dày nhỏ hơn độ dày của lớp tản nhiệt RHL theo hướng thứ ba DR3. Ví dụ, lớp cách ly INL có thể có độ dày bằng khoảng 15 micromet (μm).

Lớp kết dính thứ mười một AL11 có thể được bố trí giữa lớp cách ly INL và lớp bức xạ nhiệt RHL. Lớp cách ly INL và lớp tản nhiệt RHL có thể được gắn với nhau bởi lớp kết dính thứ mười một AL11. Lớp cách ly INL có thể có hai phần được phân chia bởi khe hở GP. Lớp kết dính thứ mười một AL11 có thể có cùng độ dày như lớp kết dính thứ mười AL10. Ví dụ, lớp kết dính thứ mười một AL11 có thể có độ dày bằng khoảng 5 micromet (μm).

Các lớp kết dính thứ tám đến thứ mười một AL8 đến AL11 có thể gồm chất kết dính trong suốt như chất kết dính nhạy áp suất hoặc chất kết dính trong suốt quang học.

Fig.7 là hình vẽ mặt cắt ngang ví dụ minh họa môđun hiển thị trên Fig.6.

Ví dụ, Fig.7 minh họa hình vẽ mặt cắt ngang của panen hiển thị khi được nhìn theo hướng thứ nhất DR1.

Tham chiếu đến Fig.7, panen hiển thị DP có thể gồm nền SUB, lớp phân tử mạch DP-CL được bố trí trên nền SUB, và lớp phân tử hiển thị DP-OLED được bố trí trên lớp phân tử mạch DP-CL, lớp bao màng mỏng TFE được bố trí trên lớp phân tử hiển thị DP-OLED, và phần cảm biến đầu vào ISP được bố trí trên lớp bao màng mỏng TFE. Lớp phân tử hiển thị DP-OLED có thể được bố trí trên vùng hiển thị DA.

Nền SUB có thể gồm vùng hiển thị DA và vùng không hiển thị NDA xung quanh vùng hiển thị DA. Nền SUB có thể gồm vật liệu nhựa mềm dẻo. Ví dụ, nền

SUB có thể gồm polyimid (PI).

Lớp phần tử mạch DP-CL có thể gồm lớp cách ly, hình mẫu bán dẫn, hình mẫu dẫn điện, và đường tín hiệu. Lớp cách ly, lớp bán dẫn, và lớp dẫn điện có thể được bố trí trên nền SUB theo cách như phủ, làm lắng, và tương tự. Sau đó, lớp cách ly, lớp bán dẫn, và lớp dẫn điện có thể được tạo hình mẫu chọn lọc qua nhiều quy trình quang khắc để tạo thành hình mẫu bán dẫn, hình mẫu dẫn điện, và đường tín hiệu.

Lớp phần tử mạch DP-CL có thể gồm các tranzito được cấu tạo từ hình mẫu bán dẫn, hình mẫu dẫn điện, và các đường tín hiệu. Lớp phần tử hiển thị DP-OLED có thể gồm các phần tử phát sáng được nối với các tranzito. Các điểm ảnh PX có thể gồm các tranzito và các phần tử phát sáng.

Lớp bao màng mỏng TFE có thể được bố trí trên lớp phần tử mạch DP-CL để che lớp phần tử hiển thị DP-OLED. Lớp bao màng mỏng TFE có thể gồm lớp vô cơ, lớp hữu cơ, và lớp vô cơ, mà được cán lớp tuần tự. Mỗi trong số các lớp vô cơ có thể gồm vật liệu vô cơ và bảo vệ các điểm ảnh chống lại độ ẩm/oxy. Lớp hữu cơ gồm vật liệu hữu cơ và có thể bảo vệ các điểm ảnh PX chống lại các vật liệu lạ như hạt bụi.

Phần cảm biến đầu vào ISP có thể gồm nhiều bộ cảm biến (không được minh họa) được tạo cấu hình để cảm biến đầu vào bên ngoài. Bộ cảm biến có thể cảm biến đầu vào bên ngoài theo cách điện dung. Đầu vào bên ngoài có thể gồm các loại đầu vào khác nhau như một phần của cơ thể người dùng, ánh sáng, nhiệt, bút hoặc áp lực.

Phần cảm biến đầu vào ISP có thể được sản xuất trực tiếp trên lớp bao màng mỏng TFE khi panen hiển thị DP được chế tạo. Tuy nhiên, phương án này của sáng chế không bị giới hạn ở đó, và phần cảm biến đầu vào ISP có thể được cung cấp làm panen mà được tách riêng khỏi panen hiển thị DP và có thể được gắn vào panen hiển thị DP bởi lớp kết dính.

Fig.8 là hình vẽ minh họa trạng thái được gập vào trong của thiết bị hiển thị trên Fig.6.

Ví dụ, trên Fig.8, các thành phần chi tiết của môđun hiển thị DM không được minh họa.

Tham chiếu đến Fig.8, thiết bị hiển thị DD có thể được gấp vào trong so với trục gấp được FX. Vùng gấp được FA có thể được uốn sao cho vùng không gấp được thứ nhất NFA1 và vùng không gấp được thứ hai NFA2 đối mặt nhau. Vùng không gấp được thứ nhất NFA1 chồng lên phần đỡ thứ nhất SUP1 và vùng không gấp được thứ hai NFA2 chồng lên phần đỡ thứ hai SUP2 có thể được duy trì ở trạng thái phẳng. Khi thiết bị hiển thị DD được gấp, phần đỡ thứ nhất SUP1 và phần đỡ thứ hai SUP2 duy trì định hướng phẳng của chúng. Khi thiết bị hiển thị DD được gấp lại, tám PLT gồm có nhiều khoảng mở và môđun hiển thị DM được gấp lại xung quanh trục gấp được FX thành trạng thái được gấp vào trong.

Thiết bị hiển thị DD có thể được thay đổi từ trạng thái được trải phẳng thứ nhất trên Fig.6 sang trạng thái được gấp thứ hai trên Fig.8 hoặc được thay đổi từ trạng thái được gấp thứ hai sang trạng thái không được gấp thứ nhất. Thao tác gấp và trải ra có thể được thực hiện lặp đi lặp lại.

Vì môđun hiển thị DM là môđun hiển thị mềm dẻo, vùng gấp được FA của môđun hiển thị DM có thể uốn dễ dàng. Tuy nhiên, vì mỗi trong số phần đỡ thứ nhất và thứ hai SUP1 và SUP2 có dạng cứng, phần đỡ thứ nhất và thứ hai SUP1 và SUP2 có thể không được uốn.

Khi lớp kết dính thứ chín AL9 được bố trí cho vùng gấp được FA, các phần đỡ thứ nhất và thứ hai SUP1 và SUP2 có thể được gắn vào lớp che phụ SCV ở vùng gấp được FA. Tức là, các phần đỡ thứ nhất và thứ hai SUP1 và SUP2 có thể được gắn vào vùng gấp được FA của môđun hiển thị DM qua lớp kết dính thứ chín AL9, lớp kết dính thứ tám AL8, và lớp kết dính thứ bảy AL7.

Nếu các phần đỡ thứ nhất và thứ hai SUP1 và SUP2 được gắn vào vùng gấp được FA của môđun hiển thị DM, vùng gấp được FA có thể không được uốn tốt do các phần đỡ thứ nhất và thứ hai SUP1 và SUP2. Vì vậy, thao tác gấp của môđun hiển thị DM có thể khó khăn.

Theo một phương án của sáng chế, lớp kết dính thứ chín AL9 có thể không được bố trí ở vùng chồng lên vùng gấp được FA. Do vậy, vì các phần của các phần đỡ thứ nhất và thứ hai SUP1 và SUP2 chồng lên vùng gấp được FA không được gắn vào môđun hiển thị DM, vùng gấp được FA có thể uốn dễ dàng.

Nhiều khoảng mở OP chồng lên vùng gấp được FA có thể được xác định ở

tấm PLT. Vì vậy, trong thao tác gấp, một phần của tấm PLT chồng lên vùng gấp được FA có thể được uốn dễ dàng ở khu vực khoảng mở OP. Khi vùng gấp được FA được gấp lại, khoảng mở có thể thay đổi từ hình chữ nhật về cơ bản có cùng chiều rộng thành hình thang có các chiều rộng khác nhau khi khoảng không giữa khoảng mở OP mở rộng ra. Các khoảng mở OP có các chiều rộng nhỏ hơn được đặt gần hơn với các phần đỡ thứ nhất và thứ hai SUP1 và SUP2. Phần nhỏ hơn của dạng hình thang là gần hơn với môđun hiển thị DM.

Fig.9 là hình vẽ mặt cắt ngang được cắt theo đường II-II' trên Fig.5. Fig.10 là hình vẽ minh họa trạng thái được gấp của vùng uốn được trên Fig.9. Fig.11 là hình vẽ minh họa trạng thái được gấp của thiết bị hiển thị so sánh.

Tham chiếu đến Fig.9 và Fig.10, bộ điều khiển dữ liệu DDV có thể được bố trí trên vùng thứ hai AA2. Bộ điều khiển dữ liệu DDV có thể được xác định là mạch tích hợp (IC) điều khiển. Vùng uốn được BA có thể được uốn sao cho vùng thứ hai AA2 được bố trí bên dưới vùng thứ nhất AA1. Vì vậy ở trạng thái được uốn, bộ điều khiển dữ liệu DDV có thể được bố trí bên dưới vùng thứ nhất AA1.

Vùng uốn được BA có thể được uốn để thành hình dạng lồi về phía bên ngoài của panen hiển thị DP. Vùng uốn được BA có thể được uốn để có đường cong định trước. Do vùng thứ hai AA2 được bố trí bên dưới vùng thứ nhất AA1, bộ điều khiển dữ liệu DDV được bố trí bên trên vùng thứ nhất AA1 trên Fig.9 ở trạng thái duỗi ra có thể được bố trí bên dưới vùng thứ hai AA2 trên Fig.10 ở trạng thái được uốn.

Thiết bị hiển thị DD có thể gồm lớp bảo vệ BPL. Lớp bảo vệ BPL có thể được bố trí trên vùng uốn được BA, một phần của vùng thứ nhất AA1 liền kề với vùng uốn được BA, và một phần của vùng thứ hai AA2 liền kề với vùng uốn được BA. Lớp bảo vệ BPL có thể kéo dài liên tục từ một phần của vùng thứ nhất AA1 liền kề với vùng uốn được BA tới vùng uốn được BA và một phần của vùng thứ hai AA2 liền kề với vùng uốn được BA.

Lớp bảo vệ BPL có thể được đặt cách xa khỏi lớp chống phản xạ RPL và được bố trí giữa lớp hấp thụ va chạm ISL và vùng thứ nhất AA1 của panen hiển thị DP. Lớp bảo vệ BPL có thể được đặt cách xa khỏi bộ điều khiển dữ liệu DDV ở vùng thứ hai AA2. Lớp bảo vệ BPL có thể gồm nhựa acrylic hoặc nhựa urethan. Lớp

bảo vệ BPL có thể được uốn cùng với vùng uốn được BA.

Lớp bảo vệ BPL có thể được dùng để bảo vệ vùng uốn được BA. Lớp bảo vệ BPL có thể che các đường được bố trí trên vùng uốn được BA để bảo vệ các đường được bố trí trên vùng uốn được BA. Lớp bảo vệ BPL có thể bổ sung độ cứng của vùng uốn được BA, và khi vùng uốn được BA được uốn, vùng uốn được BA có thể được ngăn không bị rạn nứt. Lớp bảo vệ BPL có thể bảo vệ vùng uốn được BA chống lại tác động bên ngoài. Lớp bảo vệ BPL có thể có độ dày bằng khoảng 80 micromet (μm) theo hướng thứ ba DR3.

Lớp bảo vệ panen PPL có thể không được bố trí ở vùng chồng lên vùng uốn được BA. Lớp bảo vệ panen PPL có thể được bố trí bên ngoài với vùng uốn được BA. Lớp bảo vệ panen PPL có thể gồm lớp bảo vệ panen thứ nhất PPL1 được bố trí bên dưới vùng thứ nhất AA1 và lớp bảo vệ panen thứ hai PPL2 được bố trí bên dưới vùng thứ hai AA2. Khi vùng uốn được BA được uốn, lớp bảo vệ panen thứ hai PPL2 có thể được bố trí bên dưới vùng thứ nhất AA1 và lớp bảo vệ panen thứ nhất PPL1 cùng với vùng thứ hai AA2.

Do lớp bảo vệ panen PPL không được bố trí trên vùng uốn được BA, vùng uốn được BA có thể được uốn dễ dàng hơn. Nếu lớp bảo vệ panen PPL được bố trí lên tới vùng uốn được BA, độ dày của vùng trên đó vùng uốn được BA được bố trí có thể dày hơn, và việc uốn vùng uốn được BA có thể khó khăn.

Sau đây, các thành phần của thiết bị hiển thị DD sẽ được mô tả dựa trên cấu trúc uốn được được minh họa trên Fig.10,

Tham chiếu đến Fig.10, lớp chống phản xạ RPL, lớp hấp thụ va chạm ISL, cửa sổ WIN, lớp bảo vệ cửa sổ WP, lớp phủ thứ nhất CT1, và lớp phủ thứ hai CT2 có thể được bố trí trên vùng thứ nhất AA1. Lớp bảo vệ panen PPL, lớp che CVL, và tấm PLT có thể được bố trí bên dưới vùng thứ nhất AA1. Lớp bảo vệ panen PPL, lớp che CVL, và tấm PLT có thể được bố trí giữa vùng thứ nhất AA1 và vùng thứ hai AA2 khi thiết bị hiển thị DD là ở trạng thái được uốn.

Sau đây, một bên của mỗi trong số các thành phần chỉ một phía được bố trí liền kề với vùng uốn được BA. Ngoài ra, các phần mô tả về "cách xa", và "bố trí" ở một cạnh chỉ trạng thái khi được nhìn trên mặt phẳng, và khoảng cách và khoảng thời gian là các giá trị được đo theo hướng ngang (ví dụ, hướng thứ nhất DR1).

Khi được nhìn trên mặt phẳng, một bên của lớp bảo vệ cửa sổ WP và một bên của cửa sổ WIN có thể không chồng lên vùng uốn được BA. Một bên của lớp bảo vệ cửa sổ WP và một bên của cửa sổ WIN có thể được đặt cách xa khỏi ranh giới thứ nhất BP1 giữa vùng thứ nhất AA1 và vùng uốn được BA. Một bên của lớp bảo vệ cửa sổ WP có thể được bố trí giữa ranh giới thứ nhất BP1 và một bên của cửa sổ WIN. Một bên của lớp kết dính thứ nhất AL1 có thể chồng lên một bên của lớp bảo vệ cửa sổ WP liền kề cửa sổ WIN.

Khi thiết bị hiển thị DD được gập, lớp bảo vệ cửa sổ WP có thể được đẩy ra phía ngoài xa hơn các lớp khác bởi các lớp kết dính có tính lưu động. Ví dụ, khi thiết bị hiển thị so sánh DD' được minh họa trên Fig.11 được gập vào trong, một cạnh EG của một bề mặt DS của thiết bị hiển thị so sánh DD' (tương ứng với bề mặt hiển thị được minh họa trên Fig.1) có thể nhô ra xa hơn ra bên ngoài của thiết bị hiển thị so sánh DD'. Một cạnh EG của một bề mặt của thiết bị hiển thị so sánh DD' có thể biểu thị một cạnh của lớp bảo vệ cửa sổ WP.

Khi lớp bảo vệ cửa sổ WP được bố trí để kéo dài ra phía ngoài nhiều hơn so với vị trí được minh họa trên Fig.10 để chồng lên vùng uốn được BA, trong khi thao tác gập thiết bị hiển thị DD, lớp bảo vệ cửa sổ WP có thể nhô ra phía ngoài nhiều hơn vùng uốn được BA. Trong trường hợp này, mặc dù không được minh họa, lớp bảo vệ cửa sổ WP có thể tiếp xúc với cấu trúc như vỏ được bố trí bên ngoài môđun hiển thị DM để có thể bị hư hỏng.

Ví dụ, mặc dù lớp bảo vệ cửa sổ WP đã được mô tả, khi cửa sổ WIN cũng kéo dài tới vùng uốn được BA để chồng lên vùng uốn được BA, cửa sổ WIN có thể tiếp xúc vỏ được bố trí bên ngoài môđun hiển thị DM để bị làm hỏng.

Theo một phương án của sáng chế, lớp bảo vệ cửa sổ WP và cửa sổ WIN có thể được sắp xếp cách nhau một khoảng cách xác định trước từ ranh giới thứ nhất BP1 để không chồng lên vùng uốn được BA. Do vậy, ngay cả khi nếu thiết bị hiển thị DD được gập lại, lớp bảo vệ cửa sổ WP và cửa sổ WIN có thể không nhô ra phía ngoài từ vùng uốn được BA. Vì vậy, lớp bảo vệ cửa sổ WP và cửa sổ WIN có thể được ngăn chặn khỏi bị hư hỏng. Lớp bảo vệ cửa sổ WP có thể có chiều rộng lớn hơn chiều rộng của cửa sổ WIN theo hướng ngang và được bố trí để che cửa sổ WIN để đủ bảo vệ cửa sổ WIN.

Lớp hấp thụ va chạm ISL có thể được bố trí giữa cửa sổ WIN và vùng thứ nhất AA1 của panen hiển thị DP. Lớp chống phản xạ RPL có thể được bố trí giữa lớp hấp thụ va chạm ISL và vùng thứ nhất AA1 của panen hiển thị DP. Một bên của lớp hấp thụ va chạm ISL và một bên của lớp chống phản xạ RPL có thể được đặt cách xa khỏi ranh giới thứ nhất BP1.

Một bên của lớp hấp thụ va chạm ISL có thể chồng lên một bên của cửa sổ WIN. Tuy nhiên, phương án này của sáng chế không bị giới hạn ở đó, và một bên của lớp hấp thụ va chạm ISL có thể được đặt cách xa khỏi một bên của cửa sổ WIN. Một bên của lớp chống phản xạ RPL có thể được đặt cách một khoảng cách dài hơn khỏi ranh giới thứ nhất BP1 so với một bên của lớp hấp thụ va chạm ISL. Lớp hấp thụ va chạm ISL có thể chồng lên lớp bảo vệ BPL.

Thiết bị hiển thị DD có thể gồm lớp in PIT được bố trí trên một phần của lớp hấp thụ va chạm ISL liền kề với một bên của lớp hấp thụ va chạm ISL. Mặc dù không được minh họa, lớp in PIT có thể kéo dài dọc theo một bên của vùng thứ nhất AA1 để chồng lên vùng không hiển thị NDA. Lớp in PIT có thể được bố trí giữa lớp kết dính thứ hai AL2 và lớp hấp thụ va chạm ISL. Ví dụ, lớp in PIT có thể có màu đen, nhưng không bị giới hạn ở đó, và lớp in PIT có thể có các màu sắc khác nhau.

Một bên của lớp kết dính thứ hai AL2 cũng có thể được đặt cách một khoảng cách ngắn hơn từ ranh giới thứ nhất BP1 so với một bên của cửa sổ WIN. Một bên của lớp kết dính thứ hai AL2 có thể được bố trí giữa một bên của cửa sổ WIN và một bên của lớp chống phản xạ RPL. Một bên của lớp kết dính thứ hai AL2 có thể kéo dài tới một bên của lớp bảo vệ BPL liền kề với ranh giới thứ nhất BP1, nhưng không bị giới hạn ở đó. Tức là, một bên của lớp kết dính thứ hai AL2 có thể được đặt cách xa khỏi một bên của lớp bảo vệ BPL liền kề với ranh giới thứ nhất BP1 hoặc kéo dài để chồng lên lớp bảo vệ BPL.

Một bên của lớp kết dính thứ ba AL3 có thể được đặt cách một khoảng cách dài hơn khỏi ranh giới thứ nhất BP1 so với một bên của lớp chống phản xạ RPL. Một bên của lớp kết dính thứ tư AL4 được bố trí giữa lớp chống phản xạ RPL và vùng thứ nhất AA1 có thể chồng lên, có cùng ranh giới của, một bên của lớp chống phản xạ RPL.

Một bên của lớp bảo vệ panen thứ nhất PPL1 có thể được đặt cách xa khỏi

ranh giới thứ nhất BP1 bởi khe hở GP7. Một bên của lớp bảo vệ panen thứ nhất PPL1 có thể gần với ranh giới thứ nhất BP1 hơn một bên của lớp bảo vệ cửa sổ WP. Do vậy, một bên của lớp bảo vệ panen thứ nhất PPL1 có thể được bố trí giữa ranh giới thứ nhất BP1 và một bên của lớp bảo vệ cửa sổ WP. Lớp kết dính thứ năm AL5 được bố trí giữa vùng thứ nhất AA1 và lớp bảo vệ panen thứ nhất PPL1 có thể chồng lên một bên của lớp bảo vệ panen thứ nhất PPL1.

Khe hở GP1 giữa một bên của lớp kết dính thứ ba AL3 và một bên của lớp chống phản xạ RPL có thể là khoảng $0,160 \text{ mm} \pm 0,16 \text{ mm}$. Khe hở GP2 giữa một bên của lớp chống phản xạ RPL và một bên của lớp bảo vệ BPL liền kề với ranh giới thứ nhất BP1 có thể là khoảng $0,128 \text{ mm} \pm 0,112 \text{ mm}$. Khe hở GP3 giữa một bên của lớp bảo vệ BPL liền kề với ranh giới thứ nhất BP1 và một bên của lớp bảo vệ panen thứ nhất PPL1 có thể là khoảng $0,444 \text{ mm} \pm 0,141 \text{ mm}$.

Khoảng cách DT1 giữa một bên của lớp bảo vệ cửa sổ WP và một bên của cửa sổ WIN có thể là khoảng $0,18 \text{ mm}$ đến khoảng $0,196 \text{ mm}$. Một bên của lớp in PIT có thể chồng lên một bên của lớp hấp thụ va chạm ISL. Khoảng cách DT2 giữa bên còn lại của lớp in PIT, mà đối diện với một bên của lớp in PIT, và một bên của lớp bảo vệ cửa sổ WP có thể là khoảng $0,986 \text{ mm}$.

Khoảng cách DT3 giữa một phần của lớp bảo vệ BPL được bố trí trên cạnh xa nhất của vùng uốn được BA theo hướng thứ nhất DR1 và một bên của lớp bảo vệ cửa sổ WP có thể là khoảng $0,446 \text{ mm}$. Khoảng cách DT4 giữa bên còn lại của lớp in PIT và ranh giới của vùng hiển thị DA của panen hiển thị DP có thể là khoảng $0,2 \text{ mm}$.

Lớp che CVL có thể được bố trí giữa lớp bảo vệ panen thứ nhất PPL1 và vùng thứ hai AA2 của panen hiển thị DP để được đặt cách xa khỏi ranh giới thứ nhất BP1. Một bên của lớp che CVL có thể được đặt cách xa hơn khỏi ranh giới thứ nhất BP1 so với một bên của lớp bảo vệ panen thứ nhất PPL1. Một bên của lớp che CVL có thể được bố trí giữa một bên của lớp bảo vệ cửa sổ WP và một bên của cửa sổ WIN.

Lớp chặn BRL của lớp che CVL có thể được bố trí bên dưới lớp bảo vệ panen thứ nhất PPL1, và lớp kết dính thứ sáu AL6 có thể được bố trí giữa lớp bảo vệ panen thứ nhất PPL1 và lớp chặn BRL. Một bên của lớp chặn BRL, một bên của lớp đệm

CUL, một bên của lớp kết dính thứ sáu AL6, và một bên của lớp kết dính thứ bảy AL7 có thể chồng lên nhau, nhưng các phương án không bị giới hạn ở đó và có thể không chồng lên nhau.

Tấm PLT có thể được bố trí giữa lớp che CVL và vùng thứ hai AA2. Thiết bị hiển thị DD có thể gồm miếng đệm SPC được bố trí giữa tấm PLT và vùng thứ hai AA2. Cụ thể, tấm PLT có thể được bố trí giữa lớp che CVL và miếng đệm SPC, và miếng đệm SPC có thể được bố trí giữa tấm PLT và lớp bảo vệ panen thứ hai PPL2. Một bên của tấm PLT và một bên của miếng đệm SPC có thể chồng lên một bên của lớp che CVL, nhưng các phương án không bị giới hạn ở đó và có thể không chồng lên nhau.

Miếng đệm SPC có thể là băng dính hai mặt. Ví dụ, miếng đệm SPC có thể gồm lớp đế như polyethylen terephthalat mềm dẻo và chất kết dính được bố trí trên các bề mặt trên và dưới của lớp đế. Tấm PLT và lớp bảo vệ panen thứ hai PPL2 có thể được đặt cách xa nhau bởi miếng đệm SPC sao cho vùng uốn được BA có độ cong định trước. Miếng đệm SPC có thể có độ dày bằng khoảng 47 micromet (μm) theo hướng thứ ba DR3.

Có thể là lớp che CVL, tấm PLT, và miếng đệm SPC có thể kéo dài hơn ra phía ngoài so với lớp bảo vệ panen thứ nhất PPL1 để liền kề với vùng uốn được BA. Trong trường hợp này, khi vùng uốn được BA được uốn, vùng uốn được BA có thể tiếp xúc lớp che CVL, tấm PLT, và miếng đệm SPC, và như vậy vùng uốn được BA có thể bị hỏng.

Theo một phương án của sáng chế, vì lớp che CVL, tấm PLT, và miếng đệm SPC có thể được bố trí bên trong chiều dài của lớp bảo vệ panen thứ nhất PPL1 để không chồng lên vùng uốn được BA. Vì vậy, khi vùng uốn được BA được uốn, vùng uốn được BA có thể không tiếp xúc lớp che CVL, tấm PLT, và miếng đệm SPC. Vì vậy, vùng uốn được BA có thể được bảo vệ khỏi bị hư hỏng.

Lớp bảo vệ panen thứ hai PPL2 có thể được bố trí giữa miếng đệm SPC và vùng thứ hai AA2. Lớp kết dính thứ năm AL5 có thể được bố trí xa hơn giữa lớp bảo vệ panen thứ hai PPL2 và vùng thứ hai AA2.

Khi được nhìn trên mặt phẳng, một bên của lớp bảo vệ panen thứ hai PPL2 có thể được đặt cách xa khỏi ranh giới thứ hai BP2 bởi khe hở G8 giữa vùng uốn được

BA và vùng thứ hai AA2. Ranh giới thứ hai BP2 có thể chồng lên ranh giới thứ nhất BP1, nhưng không bị giới hạn ở đó, và ranh giới thứ hai BP2 có thể không chồng lên ranh giới thứ nhất BP1.

Một bên của lớp bảo vệ panen thứ hai PPL2 có thể được đặt cách xa hơn khỏi ranh giới thứ nhất BP1 hoặc ranh giới thứ hai BP2 so với một bên của lớp bảo vệ panen thứ nhất PPL1. Sự khác biệt của khe hở G8 và khe hở G7. Lớp che CVL có thể được bố trí giữa một bên của lớp bảo vệ panen thứ hai PPL2 và một bên của lớp bảo vệ panen thứ nhất PPL1.

Một bên của lớp bảo vệ BPL được bố trí bên dưới vùng thứ hai AA2 có thể được đặt cách xa hơn khỏi ranh giới thứ hai BP2 so với một bên của lớp kết dính thứ ba AL3. Khi được nhìn theo hướng thứ hai DR2, một bên của lớp bảo vệ BPL được bố trí bên dưới vùng thứ hai AA2 có thể được bố trí bên trong của thiết bị hiển thị DD tốt hơn là một bên của lớp bảo vệ BPL được bố trí trên vùng thứ nhất AA1.

Khe hở GP4 giữa một bên của lớp che CVL và một bên của lớp bảo vệ panen thứ nhất PPL1 có thể là khoảng $0,15 \text{ mm} \pm 0,15 \text{ mm}$. Khe hở GP5 giữa một bên của tấm PLT và một bên của lớp bảo vệ panen thứ nhất PPL1 có thể là khoảng $0,15 \text{ mm} \pm 0,15 \text{ mm}$. Khe hở GP6 giữa một bên của miếng đệm SPC và một bên của lớp bảo vệ panen thứ nhất PPL1 có thể là khoảng $0,15 \text{ mm} \pm 0,15 \text{ mm}$.

Khe hở GP7 giữa ranh giới thứ nhất BP1 và một bên của lớp bảo vệ panen thứ nhất PPL1 có thể là khoảng $0,0095 \text{ mm} \pm 0,125 \text{ mm}$. Khe hở GP8 giữa ranh giới thứ hai BP2 và một bên của lớp bảo vệ panen thứ hai PPL2 có thể là khoảng $0,089 \text{ mm} \pm 0,125 \text{ mm}$. Khi giá trị của khe hở GP7 là âm, lớp bảo vệ panen thứ nhất PPL1 có thể nhô về phía vùng uốn được BA qua ranh giới thứ nhất BP1. Khi giá trị của khe hở GP8 là âm, lớp bảo vệ panen thứ hai PPL2 có thể nhô về phía vùng uốn được BA qua ranh giới thứ hai BP2.

Thiết bị hiển thị DD gồm lớp bù bậc thứ nhất DHC1, lớp bù bậc thứ hai DHC2, bảng cách điện thứ nhất ITP1, bảng cách điện thứ hai ITP2, lớp dẫn điện CTL, và bảng mạch in PCB. Lớp bù bậc thứ nhất DHC1 có thể được đặt cách xa khỏi một bên của lớp bảo vệ BPL được bố trí bên dưới vùng thứ hai AA2. Lớp bù bậc thứ nhất DHC1 có thể được bố trí bên dưới vùng thứ hai AA2 giữa lớp bảo vệ BPL và bộ điều khiển dữ liệu DDV.

Lớp bù bậc thứ hai DHC2 có thể được bố trí bên dưới lớp bù bậc thứ nhất DHC1 để kéo dài bên dưới lớp bảo vệ BPL liền kề với lớp bù bậc thứ nhất DHC1. Các lớp bù bậc thứ nhất và thứ hai DHC1 và DHC2 có thể được đặt cách xa khỏi ranh giới thứ hai BP2.

Mỗi trong số lớp bù bậc thứ nhất DHC1 và lớp bù bậc thứ hai DHC2 có thể được xác định là bằng hai mặt. Ví dụ, mỗi trong số lớp bù bậc thứ nhất DHC1 và lớp bù bậc thứ hai DHC2 có thể gồm lớp đế như polyethylen terephthalat có độ mềm dẻo và kết dính được bố trí trên các bề mặt trên và dưới của lớp đế. Chất kết dính có thể gồm chất kết dính acrylic. Tuy nhiên, các vật liệu của lớp đế và chất kết dính không bị giới hạn ở đó.

Lớp bù bậc thứ nhất DHC1 có thể được gắn vào bề mặt dưới của vùng thứ hai AA2 của panen hiển thị DP. Lớp bù bậc thứ hai DHC2 có thể được gắn vào bề mặt dưới của lớp bù bậc thứ nhất DHC1 và bề mặt dưới của lớp bảo vệ BPL.

Lớp bù bậc thứ nhất DHC1 có thể có cùng độ dày với lớp bảo vệ BPL theo hướng thứ ba DR3. Ví dụ, lớp bù bậc thứ nhất DHC1 có thể có độ dày bằng khoảng 80 micromet (μm).

Tổng độ dày của lớp bù bậc thứ nhất DHC1 và độ dày của lớp bù bậc thứ hai DHC2 có thể giống với độ dày của bộ điều khiển dữ liệu DDV theo hướng thứ ba DR3. Ví dụ, bộ điều khiển dữ liệu DDV có thể có độ dày bằng khoảng 180 micromet (μm), và lớp bù bậc thứ hai DHC2 có thể có độ dày bằng khoảng 100 micromet (μm) theo hướng thứ ba DR3. Ở vùng thứ hai AA2, phần bậc được tạo thành bởi lớp bảo vệ BPL và bộ điều khiển dữ liệu DDV có thể được bù bởi các lớp bù bậc thứ nhất và thứ hai DHC1 và DHC2.

Băng cách điện thứ nhất ITP1 có thể được bố trí bên dưới lớp bù bậc thứ hai DHC2 để kéo dài bên dưới bộ điều khiển dữ liệu DDV và bảng mạch in PCB ở một cấp độ khác. Băng cách điện thứ nhất ITP1 có thể được bố trí bên dưới vùng thứ hai AA2 để che bộ điều khiển dữ liệu DDV. Băng cách điện thứ nhất ITP1 có thể gồm lớp đế chứa vật liệu cách điện và có đặc tính dẻo và kết dính được bố trí trên các bề mặt trên và dưới của lớp đế. Băng cách điện thứ nhất ITP1 có thể có độ dày bằng khoảng 30 micromet (μm) theo hướng thứ ba DR3.

Lớp dẫn điện CTL có thể được bố trí bên dưới băng cách điện thứ nhất ITP1

và chạy theo đường viền của băng cách điện thứ nhất ITP1. Lớp dẫn điện CTL có thể gồm vật liệu dẫn điện. Lớp dẫn điện CTL có thể được xác định là lớp chống tĩnh điện. Lớp dẫn điện CTL có thể có độ dày bằng khoảng 30 micromet (μm) theo hướng thứ ba DR3.

Băng cách điện thứ hai ITP2 có thể được bố trí bên dưới lớp dẫn điện CTL và chạy theo đường viền của lớp dẫn điện CTL. Băng cách điện thứ hai ITP2 có thể gồm lớp đế chứa vật liệu cách điện và có độ mềm dẻo và kết dính được bố trí trên bề mặt trên của lớp đế. Băng cách điện thứ hai ITP2 có thể gồm lớp phủ được bố trí trên bề mặt dưới của lớp đế. Do chất kết dính không được bố trí trên bề mặt dưới của lớp đế của băng cách điện thứ hai ITP2, khi thiết bị hiển thị DD được chứa trong vỏ, băng cách điện thứ hai ITP2 có thể không được gắn vào vỏ.

Băng cách điện thứ hai ITP2 có thể không được bố trí trên phần thứ nhất PT1 của lớp dẫn điện CTL liền kề với một bên của lớp dẫn điện CTL. Một bên của lớp dẫn điện CTL có thể liền kề với ranh giới thứ hai BP2. Phần thứ nhất PT1 có thể được lộ ra bên ngoài. Băng cách điện thứ hai ITP2 có thể có độ dày bằng khoảng 15 micromet (μm) theo hướng thứ ba DR3.

Một bên của lớp bù bậc thứ hai DHC2 liền kề với ranh giới thứ hai BP2, một bên của băng cách điện thứ nhất ITP1 liền kề với ranh giới thứ hai BP2, và một bên của lớp dẫn điện CTL liền kề với ranh giới thứ hai BP2 có thể được đặt cách xa khỏi ranh giới thứ hai BP2 và chồng lên nhau. Các lớp này có thể được đặt cách xa khỏi ranh giới thứ hai BP2 bởi khoảng cách DT6. Một bên của lớp bù bậc thứ hai DHC2, một bên của băng cách điện thứ nhất ITP1, và một bên của lớp dẫn điện CTL có thể được đặt cách xa hơn khỏi ranh giới thứ hai BP2 so với một bên của lớp che CVL.

Khe hở GP9 giữa một bên của lớp bảo vệ BPL được bố trí bên dưới vùng thứ hai AA2 và một bên của lớp bảo vệ panen thứ hai PPL2 có thể là khoảng $1,314 \text{ mm} \pm 0,141 \text{ mm}$. Khoảng cách DT5 giữa một bên của lớp bù bậc thứ hai DHC2 và một bên của lớp bảo vệ panen thứ hai PPL2 có thể là khoảng 0,2 mm. Khoảng cách DT6 giữa một bên của lớp bù bậc thứ hai DHC2 và ranh giới thứ hai BP2 có thể là khoảng 0,35 mm.

Bảng mạch in PCB có thể được đặt cách xa khỏi bộ điều khiển dữ liệu DDV và được bố trí bên dưới vùng thứ hai AA2. Băng cách điện thứ nhất ITP1, băng cách

điện thứ hai IPT2, và lớp dẫn điện CTL có thể kéo dài về phía bảng mạch in PCB để được bố trí bên dưới bảng mạch in PCB.

Lớp bù bậc thứ hai DHC2, băng cách điện thứ nhất ITP1, và lớp dẫn điện CTL có thể được bố trí lên tới ranh giới thứ hai BP2 (không được minh họa). Trong trường hợp này, lớp bù bậc thứ hai DHC2, băng cách điện thứ nhất ITP1, và lớp dẫn điện CTL có thể được tách lớp khỏi lớp bảo vệ BPL do ứng suất được tạo ra giữa vùng uốn được BA và vùng thứ hai AA2.

Theo một phương án của sáng chế, lớp bù bậc thứ hai DHC2, băng cách điện thứ nhất ITP1, và lớp dẫn điện CTL có thể được đặt cách xa khỏi ranh giới thứ hai BP2 để được bố trí bên dưới vùng phẳng thứ hai AA2. Vì vậy, lớp bù bậc thứ hai DHC2, băng cách điện thứ nhất ITP1, và lớp dẫn điện CTL có thể không được tách lớp khỏi lớp bảo vệ BPL.

Theo một phương án của sáng chế, cấu trúc cán lớp có thể được tối ưu hóa bằng cách tạo ra nhiều phần bậc trên các lớp của phần liền kề với vùng uốn được BA. Vì vậy, thiết bị hiển thị DD có thể được ngăn ngừa khỏi bị hư hại khi được gấp lại và trải ra.

Fig.12 là hình vẽ minh họa bề mặt sau của thiết bị hiển thị DD liền kề với vùng uốn được.

Tham chiếu đến Fig.12, thiết bị hiển thị DD gồm bảng mạch in PCB, nhiều phần tử ELT được bố trí trên bảng mạch in PCB, bộ điều khiển thời gian T_CON được bố trí trên bảng mạch in PCB, và máy phát điện áp VGN được bố trí trên bảng mạch in PCB. Bảng mạch in PCB có thể có loại mềm hoặc loại cứng.

Bảng mạch in PCB có thể được nối với các miếng đệm PD được bố trí trên vùng thứ hai AA2. Bộ điều khiển thời gian T_CON có thể được nối với bộ điều khiển dữ liệu DDV, bộ điều khiển quét SDV, và bộ điều khiển phát sáng EDV qua các miếng đệm PD. Máy phát điện áp VGN có thể được nối với các đường điện thứ nhất và thứ hai PL1 và PL2 qua miếng đệm PD.

Mặc dù không được minh họa, bộ điều khiển cảm biến đầu vào được tạo cấu hình để điều khiển hoạt động của phần cảm biến đầu vào ISP cũng có thể được bố trí trên bảng mạch in PCB. Các phần tử ELT có thể gồm các phần tử như các điện trở

và tụ điện.

Bộ điều khiển thời gian T-CON có thể tạo ra tín hiệu điều khiển quét, tín hiệu điều khiển dữ liệu, và tín hiệu điều khiển phát sáng để lần lượt cung cấp các tín hiệu cho bộ điều khiển dữ liệu DDV, bộ điều khiển quét SDV, và bộ điều khiển phát sáng EDV. Máy phát điện áp VGN có thể tạo ra điện áp thứ nhất và điện áp thứ hai để lần lượt cung cấp các điện áp cho đường điện thứ nhất PL1 và đường điện thứ hai PL2.

Bảng cách điện thứ hai ITP2 có thể được bố trí để che bộ điều khiển dữ liệu DDV và kéo dài tới bảng mạch in PCB. Ví dụ, trên Fig.12, bảng cách điện thứ hai ITP2 được minh họa bởi màu xám, và ranh giới của bảng cách điện thứ hai ITP2 được minh họa bằng các đường chấm chấm. Bảng cách điện thứ hai ITP2 có thể được bố trí ở một bên của bảng mạch in PCB. Bảng cách điện thứ hai ITP2 có thể không chồng lên các phần tử ELT, bộ điều khiển thời gian T_CON, và máy phát điện áp VGN.

Lớp dẫn điện CTL có thể được bố trí để chồng lên bảng cách điện thứ hai ITP2. Mặc dù không được minh họa, lớp dẫn điện CTL có thể được nối với lớp tiếp đất được bố trí ở bảng mạch in PCB. Tĩnh điện bên ngoài có thể được cung cấp cho phần thứ nhất PT1 của lớp dẫn điện CTL, mà được lộ ra bên ngoài. Tĩnh điện có thể được phóng qua lớp dẫn điện CTL và lớp tiếp đất. Do vậy, các phần tử ở môđun hiển thị DM có thể được bảo vệ khỏi bị hư hại bởi tĩnh điện bên ngoài.

Fig.13 là hình vẽ minh họa cấu hình của thiết bị hiển thị theo phương án khác của sáng chế.

Để tiện mô tả, Fig.13 minh họa hình vẽ mặt cắt tương ứng với hình vẽ mặt cắt trên Fig.10. Sau đây, thiết bị hiển thị DD_1 được minh họa trên Fig.13 sẽ được mô tả chủ yếu dựa trên các thành phần khác với thiết bị hiển thị DD được minh họa trên Fig.10.

Tham chiếu đến Fig.13, chiều dài của lớp bảo vệ cửa sổ WP_1 và chiều dài của cửa sổ WIN_1 theo hướng thứ nhất DR1 có thể được đặt khác nhau, miễn là lớp bảo vệ cửa sổ WP_1 và cửa sổ WIN_1 không chồng lên vùng uốn được BA. Ví dụ, khi được nhìn trên mặt phẳng, một bên của lớp bảo vệ cửa sổ WP_1 có thể chồng lên một bên của lớp bảo vệ panen thứ nhất PPL1. Ngoài ra, một bên của cửa sổ WIN_1 có thể được bố trí giữa một bên của lớp bảo vệ cửa sổ WP_1 và một bên của lớp che

CVL.

Do lớp bảo vệ cửa sổ WP_1 và cửa sổ WIN_1 không chồng lên vùng uốn được BA, ngay cả khi nếu thiết bị hiển thị DD_1 được gấp, lớp bảo vệ cửa sổ WP_1 và cửa sổ WIN_1 có thể không nhô ra ngoài vùng uốn được BA. Vì vậy, lớp bảo vệ cửa sổ WP_1 và cửa sổ WIN_1 có thể được ngăn ngừa khỏi bị hư hại.

Các hình vẽ từ Fig.14 đến Fig.16 là các hình vẽ minh họa các cấu hình của các lớp che của các thiết bị hiển thị theo phương án khác của sáng chế.

Fig.14 và Fig.16 là các hình vẽ mặt cắt ngang tương ứng với hình vẽ mặt cắt trên Fig.10. Sau đây, các lớp che CVL_1, CVL_2, và CVL_3 của các thiết bị hiển thị DD_2, DD_3, và DD_4 được minh họa trên các hình vẽ từ Fig.14 đến Fig.16 sẽ được mô tả chủ yếu dựa trên các thành phần khác với lớp che CVL của thiết bị hiển thị DD được minh họa trên Fig.10,

Tham chiếu đến Fig.14, chiều dài của lớp che CVL_1 theo hướng thứ nhất DR1 có thể được đặt khác nhau miễn là các lớp che CLV_1 không chồng lên vùng uốn được BA và kéo dài ra ngoài ranh giới thứ nhất BP1 hoặc ranh giới thứ hai BP2. Ví dụ, khi được nhìn trên mặt phẳng, một bên của lớp che CVL_1 có thể chồng lên một bên của lớp bảo vệ panen thứ nhất PPL1. Vì vậy, một bên của lớp chặn BRL_1 và một bên của lớp đệm CUL_1 có thể chồng lên một bên của lớp bảo vệ panen thứ nhất PPL1. Khi được nhìn trên mặt phẳng, một bên của tấm PLT_1 và một bên của miếng đệm SPC_1 có thể chồng lên một bên của lớp che CVL_1.

Lớp che CVL_1, tấm PLT_1, và miếng đệm SPC_1 có thể không chồng lên vùng uốn được BA. Vì vậy, ngay cả khi vùng uốn được BA được uốn, vùng uốn được BA có thể không tiếp xúc lớp che CVL_1, tấm PLT_1, và miếng đệm SPC_1. Vì vậy, vùng uốn được BA có thể được ngăn ngừa khỏi bị hư hại.

Tham chiếu đến Fig.15, khi được nhìn trên mặt phẳng, một bên của lớp che CVL_2 có thể chồng lên một bên của lớp bảo vệ panen thứ hai PPL2. Vì vậy, một bên của lớp chặn BRL_2 và một bên của lớp đệm CUL_2 có thể chồng lên một bên của lớp bảo vệ panen thứ hai PPL2. Khi được nhìn trên mặt phẳng, một bên của tấm PLT_2 và một bên của miếng đệm SPC_2 có thể chồng lên một bên của lớp che CVL_2.

Do lớp che CVL_2, tấm PLT_2, và miếng đệm SPC_2 không chồng lên vùng uốn được BA và kéo dài ra ngoài ranh giới thứ nhất BP1 hoặc ranh giới thứ hai BP2, ngay cả khi vùng uốn được BA được uốn, vùng uốn được BA có thể không tiếp xúc lớp che CVL_2, tấm PLT_2, và miếng đệm SPC_2.

Tham chiếu đến Fig.16, khi được nhìn trên mặt phẳng, một bên của lớp che CVL_3 có thể được bố trí giữa một bên của lớp bảo vệ panen thứ nhất PPL1 và một bên của lớp bảo vệ panen thứ hai PPL2. Do vậy, một bên của lớp chặn BRL_3 và một bên của lớp đệm CUL_3 có thể được bố trí giữa một bên của lớp bảo vệ panen thứ nhất PPL1 và một bên của lớp bảo vệ panen thứ hai PPL2. Khi được nhìn trên mặt phẳng, một bên của tấm PLT_3 và một bên của miếng đệm SPC_3 có thể chồng lên một bên của lớp che CVL_3.

Do lớp che CVL_3, tấm PLT_3, và miếng đệm SPC_3 không chồng lên vùng uốn được BA và kéo dài ra ngoài ranh giới thứ nhất BP1 hoặc ranh giới thứ hai BP2, ngay cả khi vùng uốn được BA được uốn, vùng uốn được BA có thể không tiếp xúc lớp che CVL_3, tấm PLT_3, và miếng đệm SPC_3.

Fig.17 là hình vẽ minh họa cấu hình của thiết bị hiển thị theo phương án khác của sáng chế.

Để tiện mô tả, Fig.17 minh họa hình vẽ mặt cắt ngang tương ứng với hình vẽ mặt cắt ngang trên Fig.10. Sau đây, thiết bị hiển thị DD_4 được minh họa trên Fig.17 sẽ được mô tả chủ yếu dựa trên các thành phần khác với thiết bị hiển thị DD được minh họa trên Fig.10,

Tham chiếu đến Fig.17, một bên của lớp bù bậc thứ hai DHC2_1, một bên của băng cách điện thứ nhất ITP1_1, và một bên của lớp dẫn điện CTL_1 theo hướng thứ nhất DR1 có thể được bố trí trên các phần khác nhau nếu mỗi một bên được đặt cách một khoảng cách định trước từ ranh giới thứ hai BP2. Ví dụ, một bên của lớp bù bậc thứ hai DHC2_1, một bên của băng cách điện thứ nhất ITP1_1, và một bên của lớp dẫn điện CTL_1 có thể chồng lên một bên của lớp bảo vệ panen thứ hai PPL2.

Do lớp bù bậc thứ hai DHC2_1, băng cách điện thứ nhất ITP1_1, và lớp dẫn điện CTL_1 được đặt cách xa khỏi ranh giới thứ hai BP2 và được bố trí bên dưới vùng phẳng thứ hai AA2, lớp bù bậc thứ hai DHC2_1, băng cách điện thứ nhất

ITP1_1, và lớp dẫn điện CTL_1 có thể không được tách lớp khỏi lớp bảo vệ BPL.

Theo các phương án của sáng chế, các phần khác nhau có thể được tạo ra trên các lớp của phần liền kề với vùng uốn được để tối ưu hóa cấu trúc xếp chồng. Vì vậy, thiết bị hiển thị có thể được ngăn chặn khỏi bị hư hỏng.

Người có hiểu biết trung bình trong lĩnh vực kỹ thuật này hiểu được các phương án biến đổi và thay đổi có thể được thực hiện theo sáng chế. Như vậy, chủ đích là sáng chế bao gồm các phương án biến đổi và thay đổi của sáng chế miễn là chúng không vượt ra ngoài phạm vi của các điểm yêu cầu bảo hộ đi kèm và các dạng tương đương của chúng. Như vậy, theo mức tối đa mà pháp luật cho phép, phạm vi của sáng chế sẽ được xác định theo cách diễn giải rộng nhất của các điểm yêu cầu bảo hộ đi kèm và các dạng tương đương của chúng, và sẽ không bị giới hạn hoặc hạn chế bởi phần mô tả ở trên.

YÊU CẦU BẢO HỘ

1. Thiết bị hiển thị bao gồm:

panen hiển thị gồm vùng thứ nhất, vùng thứ hai, và vùng uốn được giữa vùng thứ nhất và vùng thứ hai, trong đó vùng uốn được được uốn sao cho vùng thứ hai được bố trí bên dưới vùng thứ nhất;

mạch tích hợp (integrated circuit - IC) điều khiển được bố trí bên dưới vùng thứ hai;

cửa sổ được bố trí trên vùng thứ nhất;

lớp bảo vệ cửa sổ được bố trí trên cửa sổ; và

lớp bảo vệ panen thứ nhất được bố trí bên dưới vùng thứ nhất,

trong đó, một bên của lớp bảo vệ cửa sổ và một bên của cửa sổ được đặt cách xa khỏi ranh giới thứ nhất giữa vùng thứ nhất và vùng uốn được theo hướng nằm ngang, và

một bên của lớp bảo vệ cửa sổ nhô ra gần hơn với ranh giới thứ nhất so với một bên của cửa sổ theo hướng nằm ngang.

2. Thiết bị hiển thị theo điểm 1, thiết bị này còn bao gồm:

lớp hấp thụ va chạm được bố trí giữa cửa sổ và vùng thứ nhất; và

lớp chống phản xạ được bố trí giữa lớp hấp thụ va chạm và vùng thứ nhất,

trong đó, khi được nhìn trên mặt phẳng, một bên của lớp hấp thụ va chạm chồng lên một bên của cửa sổ, và

một bên của lớp chống phản xạ được đặt cách xa hơn khỏi ranh giới thứ nhất so với một bên của lớp hấp thụ va chạm.

3. Thiết bị hiển thị theo điểm 2, thiết bị này còn bao gồm:

lớp phủ thứ nhất được phủ lên trên bề mặt trên của lớp bảo vệ cửa sổ; và

lớp phủ thứ hai được phủ lên trên bề mặt dưới của lớp hấp thụ va chạm.

4. Thiết bị hiển thị theo điểm 2, thiết bị này còn bao gồm:

lớp kết dính thứ nhất được bố trí giữa lớp bảo vệ cửa sổ và cửa sổ;

lớp kết dính thứ hai được bố trí giữa cửa sổ và lớp hấp thụ va chạm;

lớp kết dính thứ ba được bố trí giữa lớp hấp thụ va chạm và lớp chống phản xạ; và

lớp kết dính thứ tư được bố trí giữa lớp chống phản xạ và vùng thứ nhất.

5. Thiết bị hiển thị theo điểm 4, trong đó, khi được nhìn trên mặt phẳng, một bên của lớp kết dính thứ nhất chồng lên một bên của lớp bảo vệ cửa sổ,

một bên của lớp kết dính thứ hai được bố trí giữa một bên của cửa sổ và một bên của lớp chống phản xạ,

một bên của lớp kết dính thứ ba được đặt cách xa hơn khỏi ranh giới thứ nhất so với một bên của lớp chống phản xạ, và

một bên của lớp kết dính thứ tư chồng lên một bên của lớp chống phản xạ.

6. Thiết bị hiển thị theo điểm 2, thiết bị này còn bao gồm lớp bảo vệ được đặt cách xa khỏi lớp chống phản xạ và được bố trí giữa lớp hấp thụ va chạm và vùng thứ nhất và kéo dài tới vùng uốn được và một phần của vùng thứ hai, mà liền kề với vùng uốn được.

7. Thiết bị hiển thị theo điểm 6, thiết bị này còn bao gồm:

lớp bù bậc thứ nhất được bố trí giữa lớp bảo vệ và IC điều khiển; và

lớp bù bậc thứ hai được bố trí bên dưới lớp bù bậc thứ nhất để kéo dài bên dưới một phần của lớp bảo vệ, mà liền kề với lớp bù bậc thứ nhất,

trong đó lớp bù bậc thứ hai được đặt cách xa khỏi ranh giới thứ hai giữa vùng uốn được và vùng thứ hai.

8. Thiết bị hiển thị theo điểm 7, trong đó lớp bù bậc thứ nhất có cùng độ dày với lớp bảo vệ theo hướng vuông góc với mặt phẳng của vùng thứ nhất.

9. Thiết bị hiển thị theo điểm 7, trong đó tổng độ dày của các lớp bù bậc thứ nhất và thứ hai là giống với độ dày của IC điều khiển theo hướng vuông góc với mặt phẳng của vùng thứ nhất.

10. Thiết bị hiển thị theo điểm 7, thiết bị này còn bao gồm:

bằng cách điện thứ nhất được bố trí bên dưới lớp bù bậc thứ hai để kéo dài bên dưới IC điều khiển;

lớp dẫn điện được bố trí bên dưới bằng cách điện thứ nhất; và

bằng cách điện thứ hai được bố trí bên dưới lớp dẫn điện.

11. Thiết bị hiển thị theo điểm 10, trong đó, khi được nhìn trên mặt phẳng, một bên của lớp bù bậc thứ hai, mà liền kề với ranh giới thứ hai, một bên của bằng cách điện thứ nhất, mà liền kề với ranh giới thứ hai, và một bên của lớp dẫn điện, mà liền kề với ranh giới thứ hai, được đặt cách xa khỏi ranh giới thứ hai để chồng lên nhau.

12. Thiết bị hiển thị theo điểm 11, thiết bị này còn gồm lớp bảo vệ panen thứ hai được bố trí bên dưới lớp bảo vệ panen thứ nhất và được đặt cách xa hơn khỏi ranh giới thứ hai so với lớp bảo vệ panen thứ nhất,

trong đó, khi được nhìn trên mặt phẳng, một bên của lớp bù bậc thứ hai chồng lên một bên của lớp bảo vệ panen thứ hai.

13. Thiết bị hiển thị theo điểm 11, trong đó bằng cách điện thứ hai không chồng lên một phần của lớp dẫn điện, mà liền kề với một bên của lớp dẫn điện.

14. Thiết bị hiển thị theo điểm 1, trong đó, một bên của lớp bảo vệ panen thứ nhất nhô ra gần hơn với ranh giới thứ nhất so với một bên của lớp bảo vệ cửa sổ theo hướng nằm ngang.

15. Thiết bị hiển thị theo điểm 14, thiết bị này còn gồm lớp che được bố trí giữa lớp bảo vệ panen thứ nhất và vùng thứ hai và được đặt cách xa khỏi vùng uốn được.

16. Thiết bị hiển thị theo điểm 15, trong đó, khi được nhìn trên mặt phẳng, một bên của lớp che được đặt cách xa hơn khỏi ranh giới thứ nhất so với một bên của lớp bảo vệ panen thứ nhất.

17. Thiết bị hiển thị theo điểm 15, trong đó, khi được nhìn trên mặt phẳng, một bên của lớp bảo vệ cửa sổ chồng lên một bên của lớp bảo vệ panen thứ nhất, và

một bên của cửa sổ được bố trí giữa một bên của lớp bảo vệ cửa sổ và một bên của lớp che.

18. Thiết bị hiển thị theo điểm 15, trong đó, một bên của lớp che nhô ra gần hơn với một bên của lớp bảo vệ cửa sổ so với một bên của cửa sổ theo hướng nằm ngang.

19. Thiết bị hiển thị theo điểm 15, trong đó, khi được nhìn trên mặt phẳng, một bên của lớp che chồng lên một bên của lớp bảo vệ panen thứ nhất.

20. Thiết bị hiển thị theo điểm 15, thiết bị này còn bao gồm:

tấm được bố trí giữa lớp che và vùng thứ hai;

miếng đệm được bố trí giữa tấm này và vùng thứ hai; và

lớp bảo vệ panen thứ hai được bố trí giữa miếng đệm và vùng thứ hai.

21. Thiết bị hiển thị theo điểm 20, trong đó, khi được nhìn trên mặt phẳng, một bên của tấm và một bên của miếng đệm chồng lên một bên của lớp che.

22. Thiết bị hiển thị theo điểm 20, trong đó, khi được nhìn trên mặt phẳng, một bên của lớp bảo vệ panen thứ hai được đặt cách xa hơn khỏi ranh giới thứ nhất so với một bên của lớp bảo vệ panen thứ nhất, và

một bên của lớp che chồng lên một bên của lớp bảo vệ panen thứ hai.

23. Thiết bị hiển thị theo điểm 20, trong đó, khi được nhìn trên mặt phẳng, một bên của lớp bảo vệ panen thứ hai được đặt cách xa hơn khỏi ranh giới thứ nhất so với một bên của lớp bảo vệ panen thứ nhất, và

một bên của lớp che được bố trí giữa một bên của lớp bảo vệ panen thứ nhất và một bên của lớp bảo vệ panen thứ hai.

24. Thiết bị hiển thị theo điểm 20, trong đó, khi được nhìn trên mặt phẳng, một bên của lớp bảo vệ panen thứ hai được bố trí giữa một bên của lớp bảo vệ panen thứ nhất và một bên của lớp che.

25. Thiết bị hiển thị theo điểm 20, thiết bị này còn gồm lớp kết dính thứ năm được bố trí giữa vùng thứ nhất và lớp bảo vệ panen thứ nhất,

trong đó lớp che gồm:

lớp chặn được bố trí bên dưới lớp bảo vệ panen thứ nhất;

lớp đệm được bố trí bên dưới lớp chặn;

lớp kết dính thứ sáu được bố trí giữa lớp bảo vệ panen thứ nhất và lớp chặn;
và

lớp kết dính thứ bảy được bố trí giữa lớp đệm và tấm,
trong đó một bên của lớp kết dính thứ năm chồng lên một bên của lớp bảo vệ panen thứ nhất,

một bên của lớp chặn, một bên của lớp đệm, một bên của lớp kết dính thứ sáu, và một bên của lớp kết dính thứ bảy chồng lên nhau, và

lớp đệm được bố trí trực tiếp trên bề mặt dưới của lớp chặn.

1/13

FIG. 1

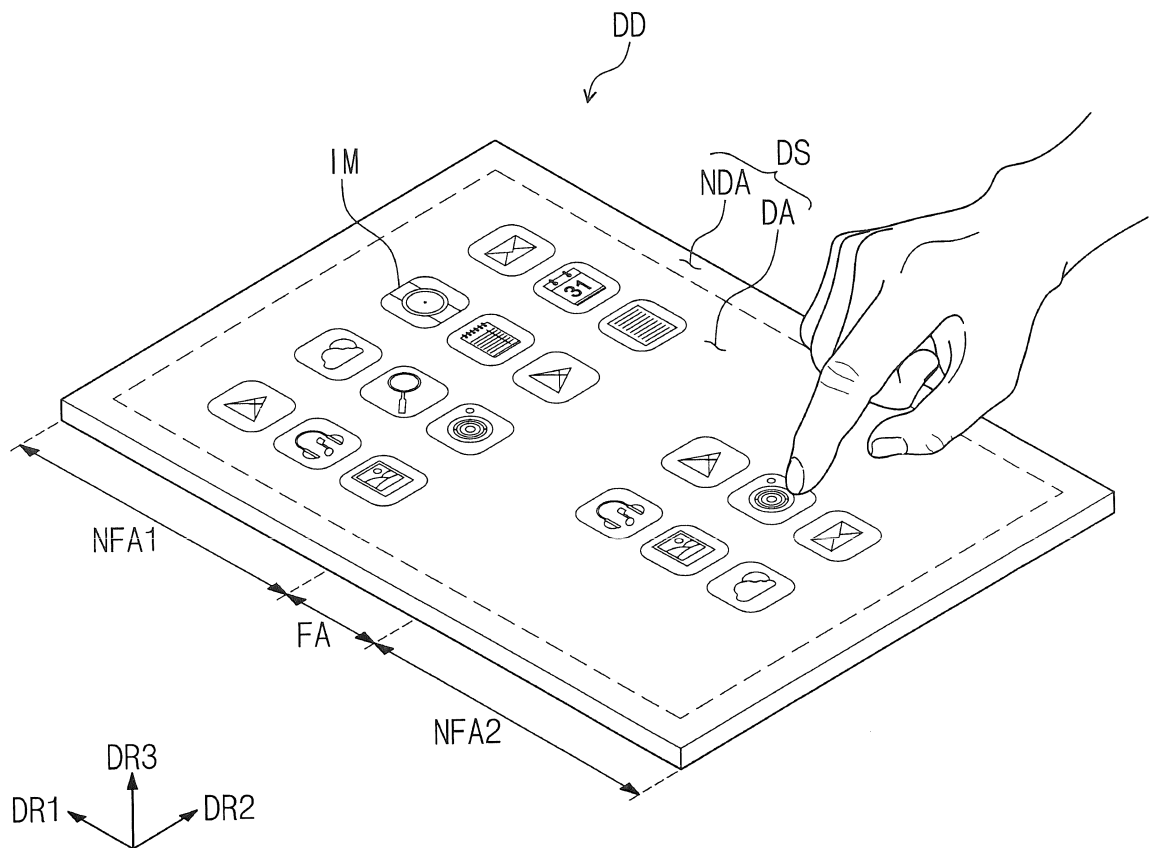


FIG. 2

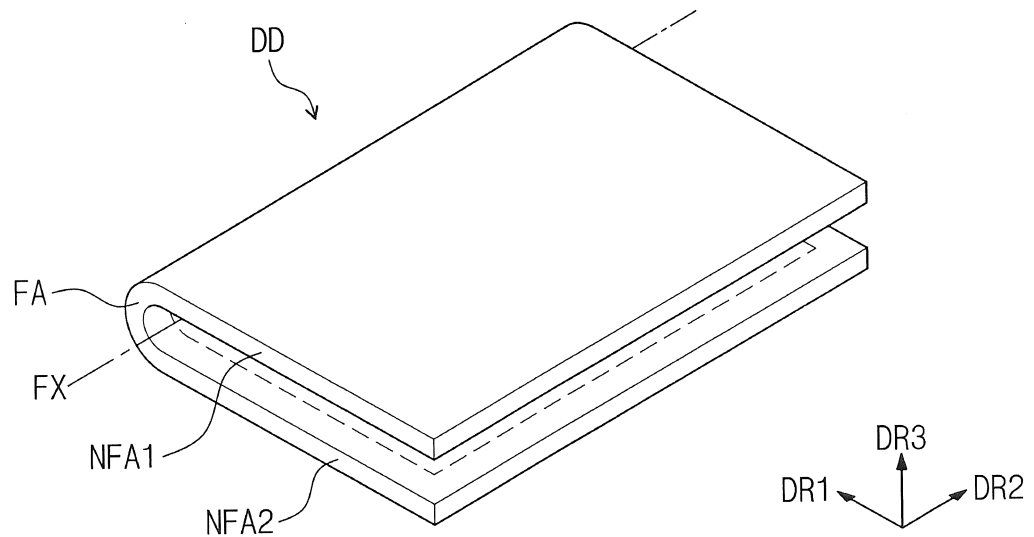


FIG. 3

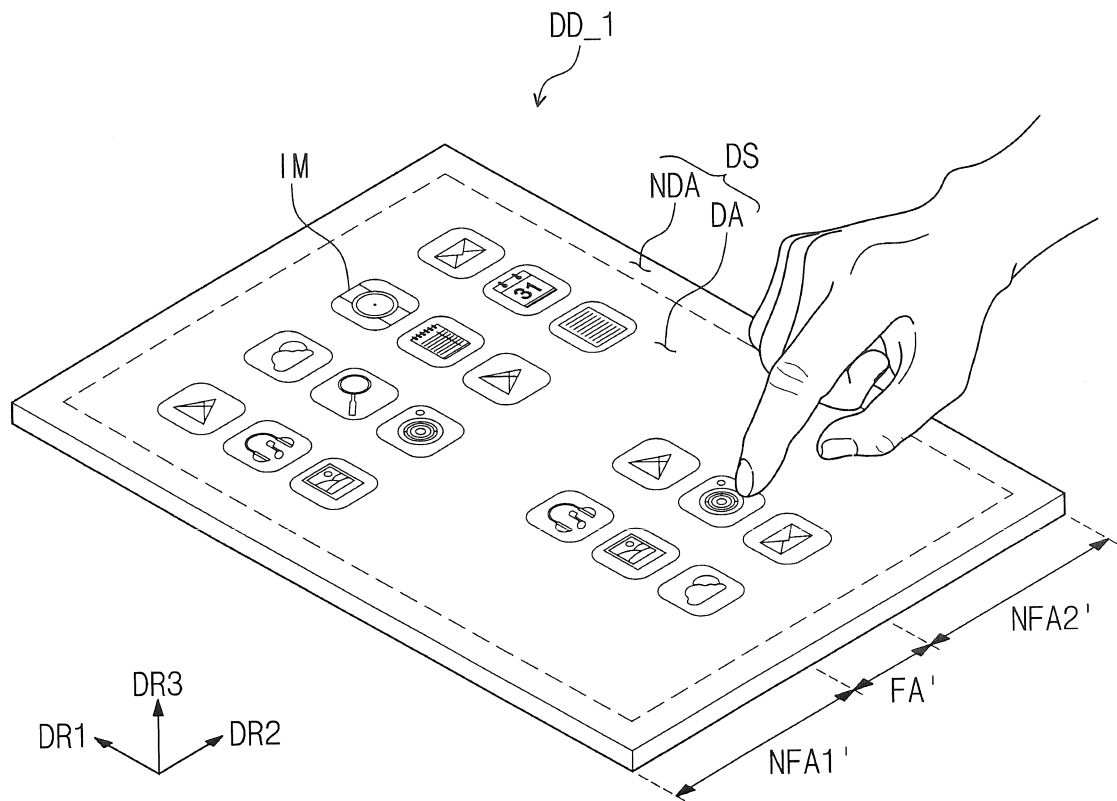


FIG. 4

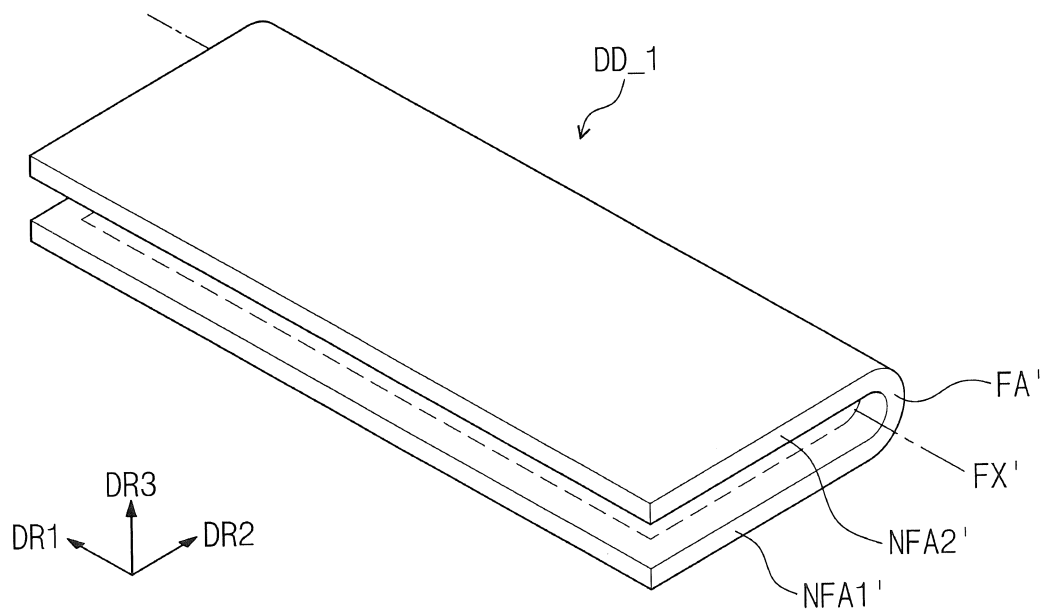
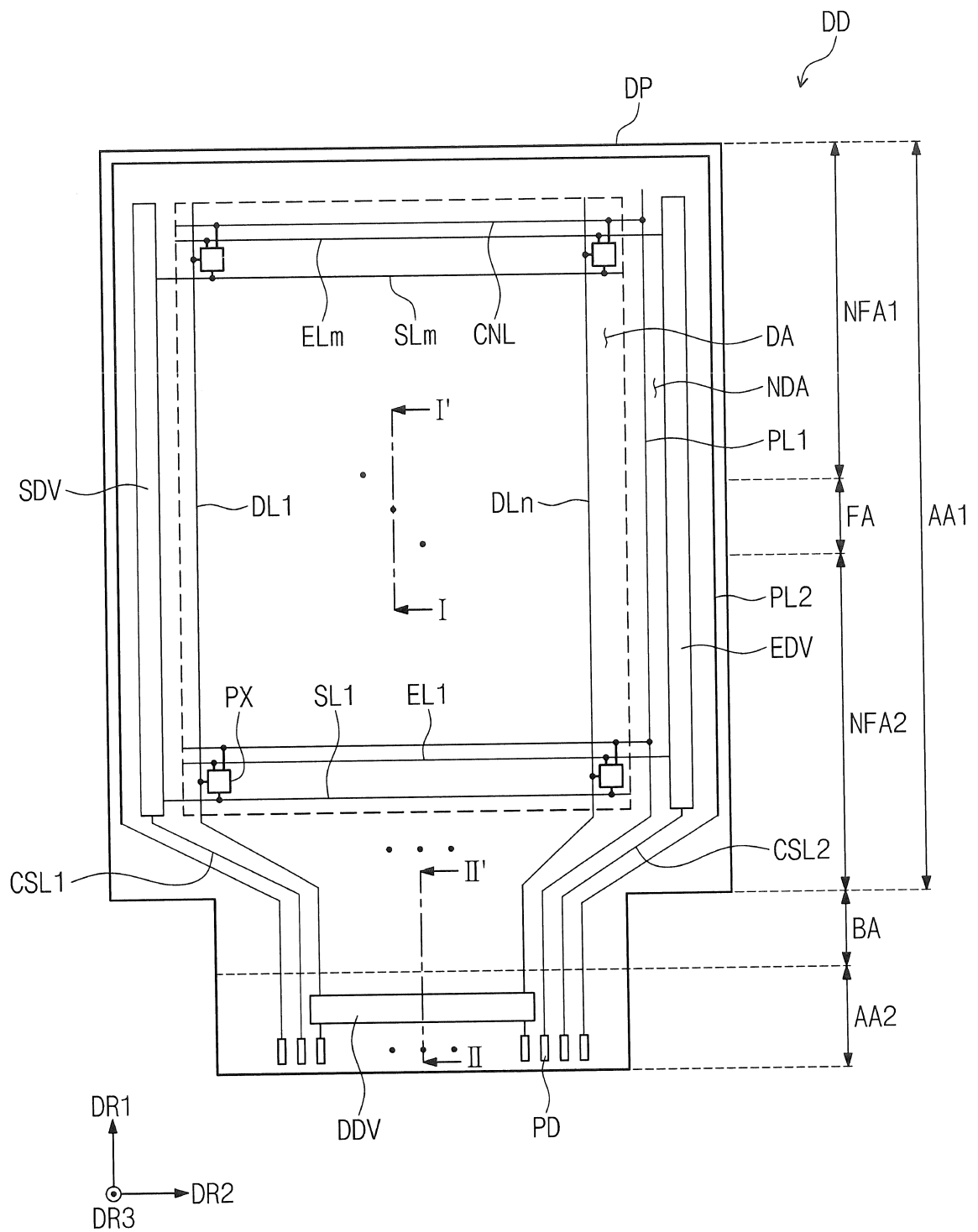
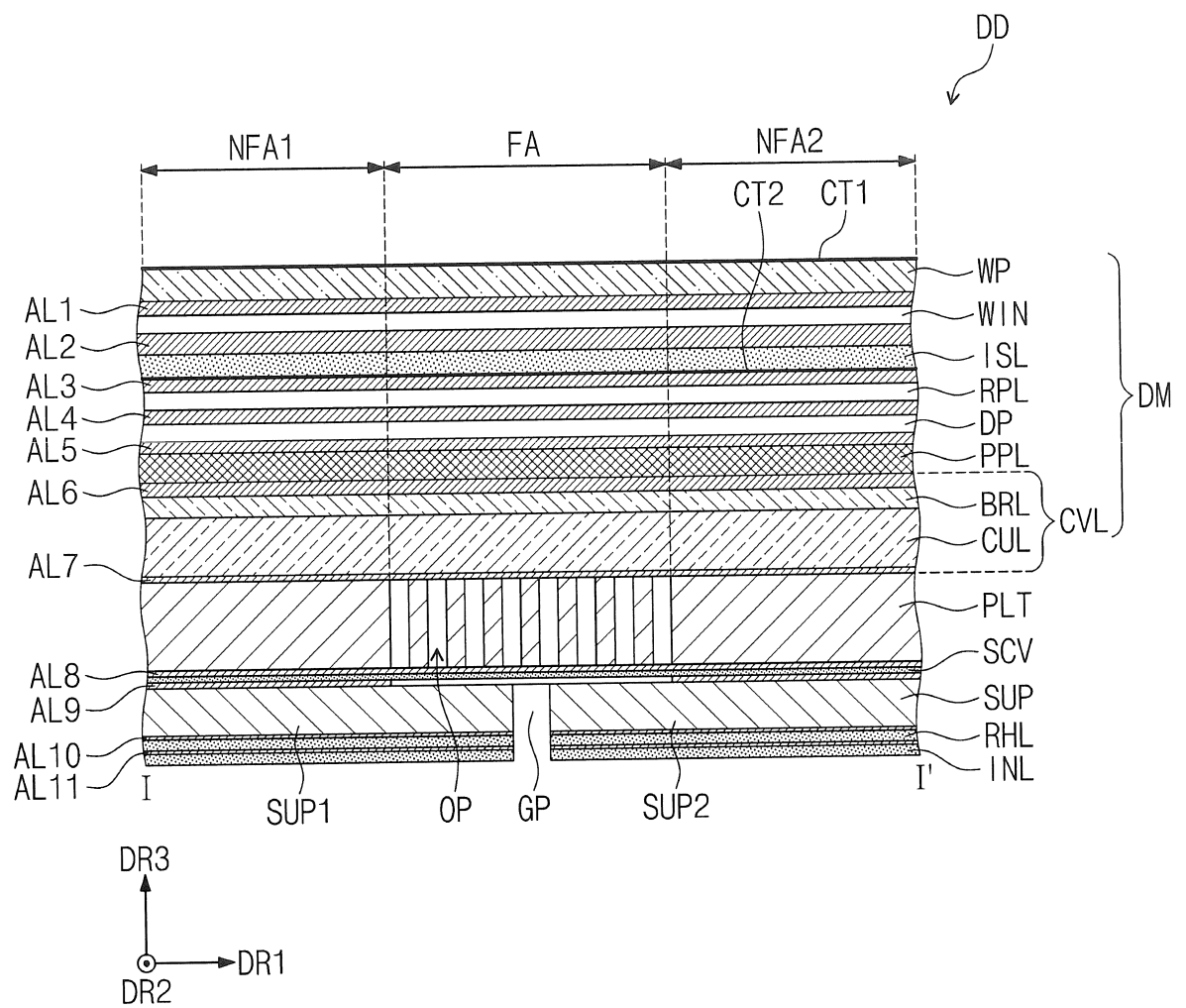


FIG. 5



4/13

FIG. 6



5/13

FIG. 7

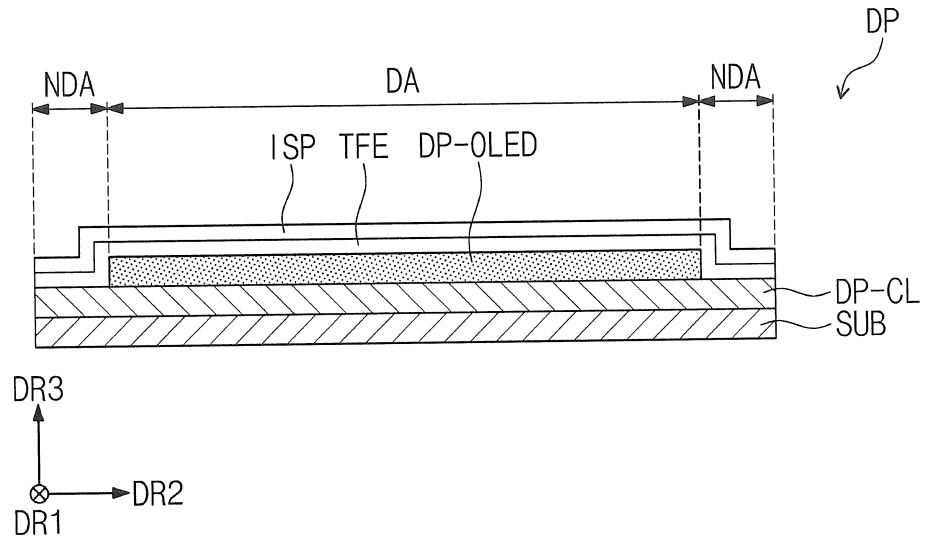
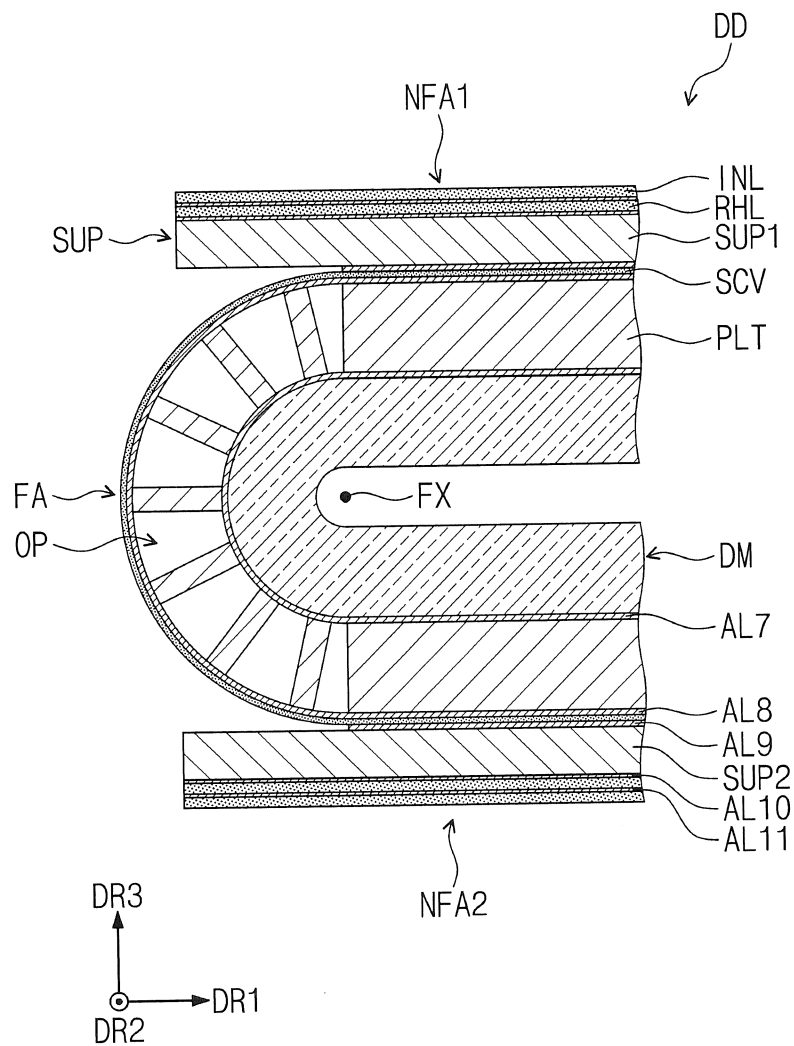


FIG. 8



6/13

FIG. 9

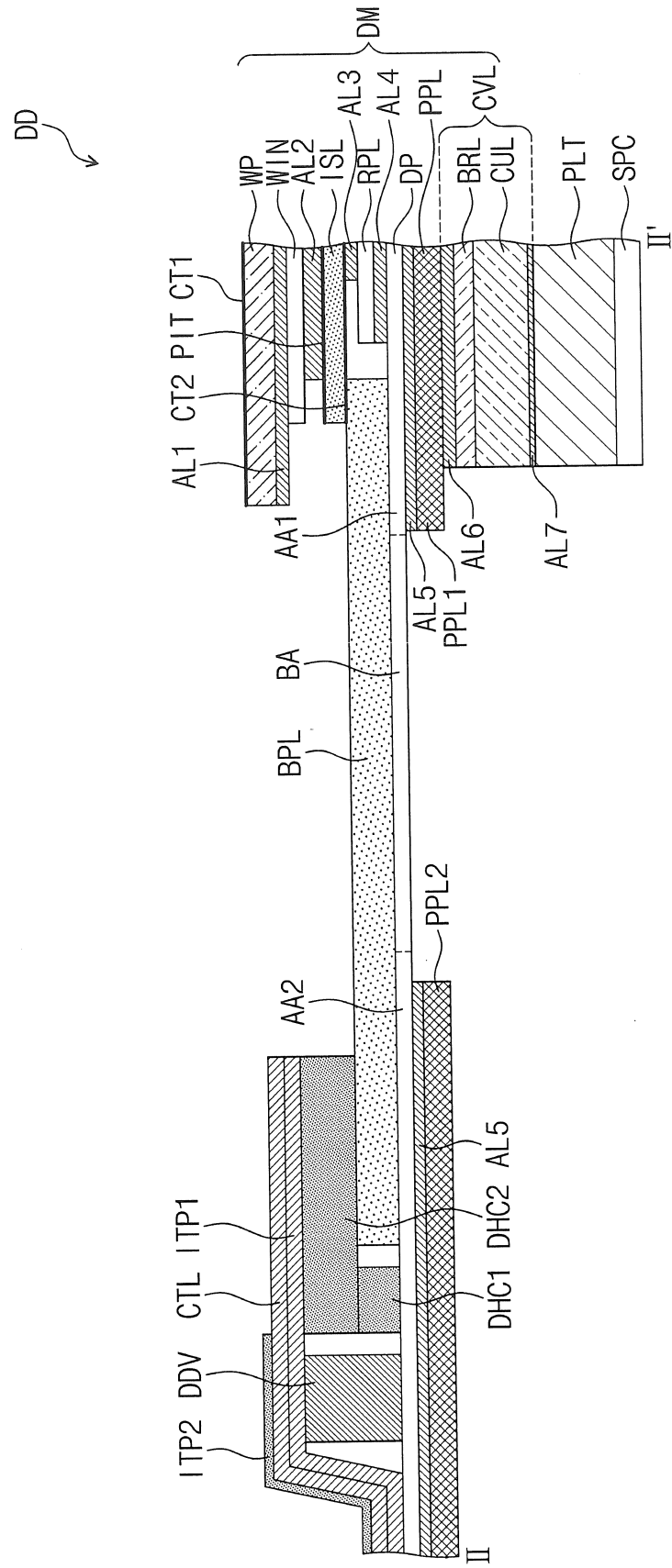
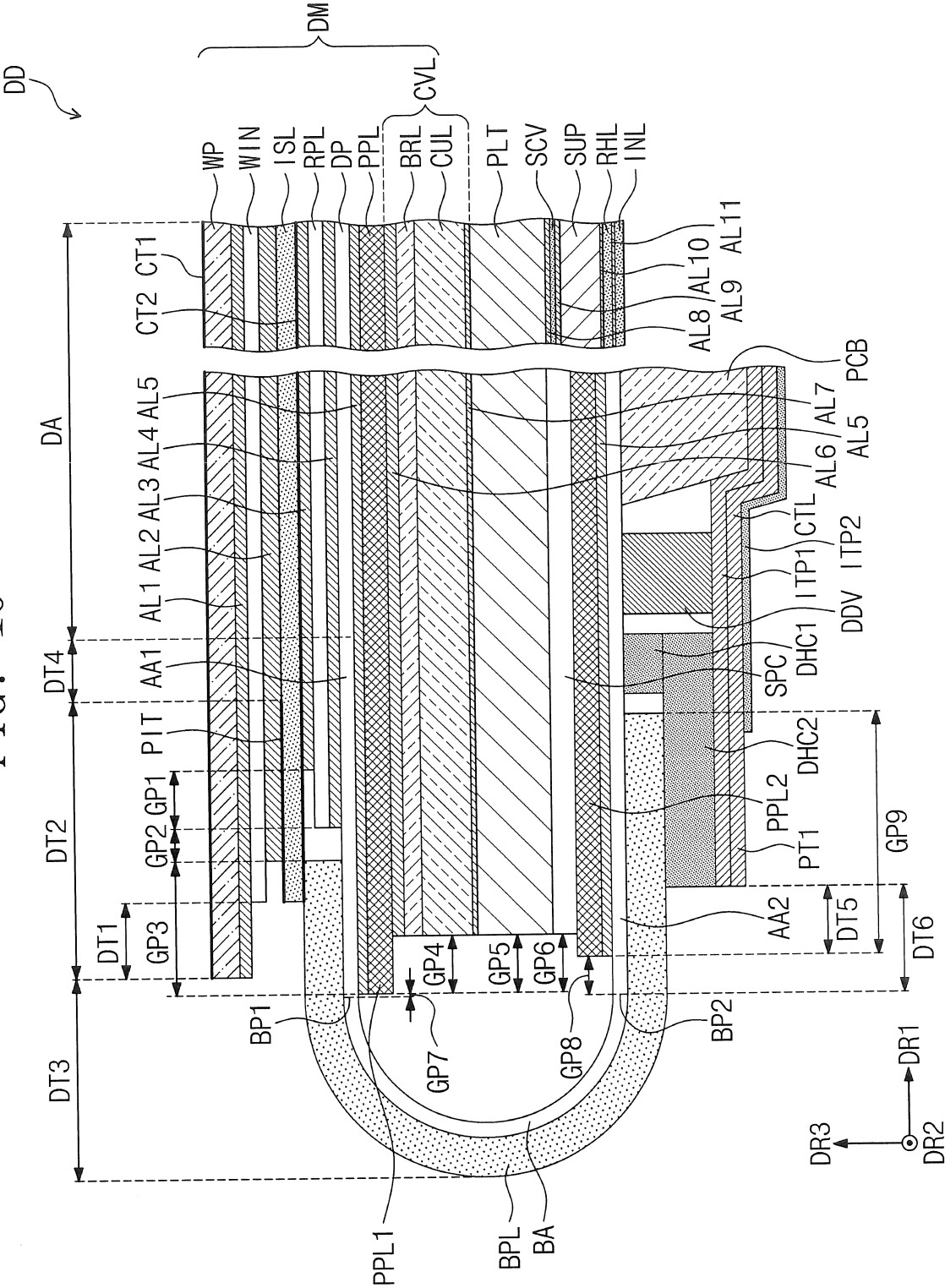


FIG. 10





DD

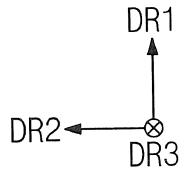
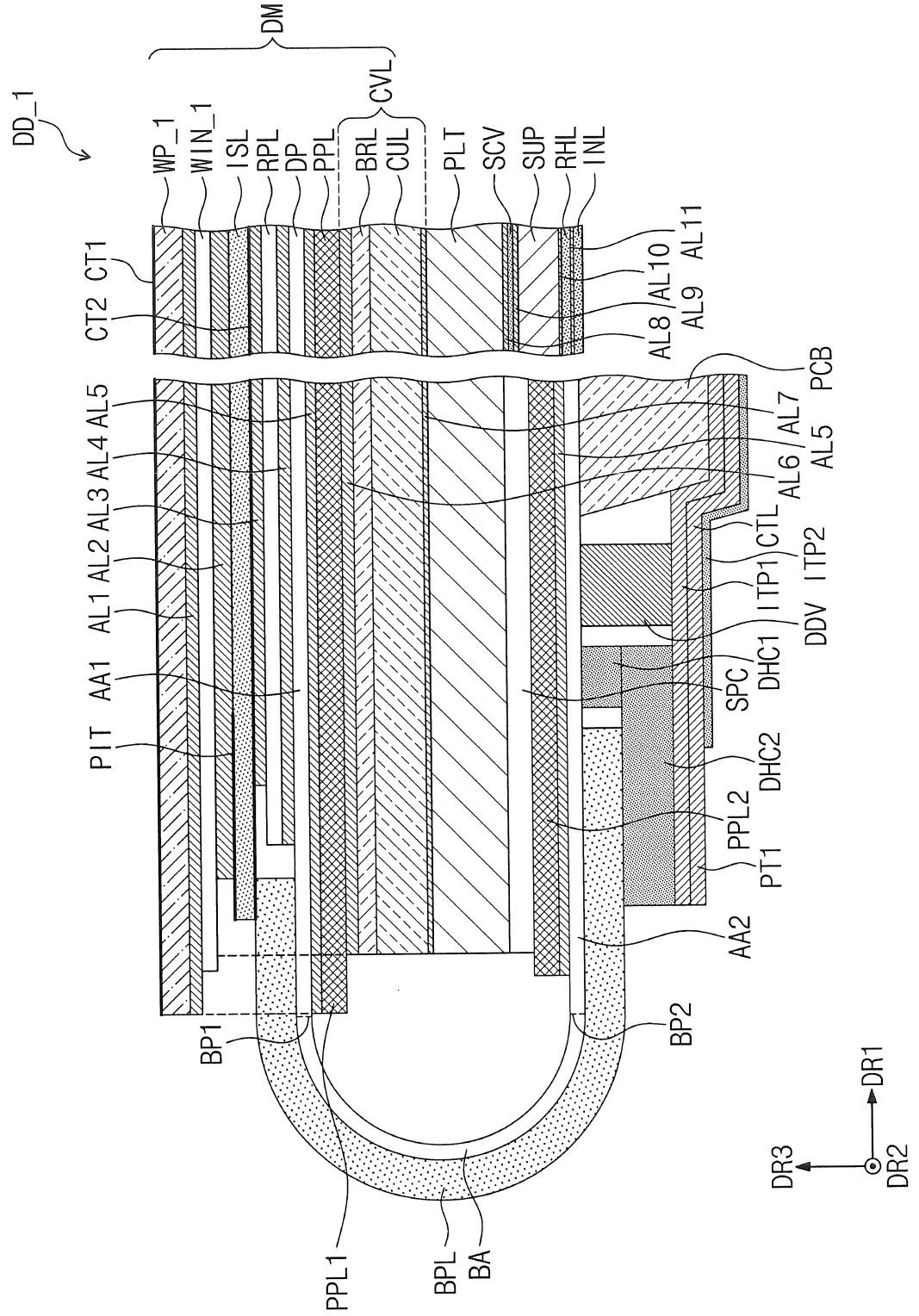
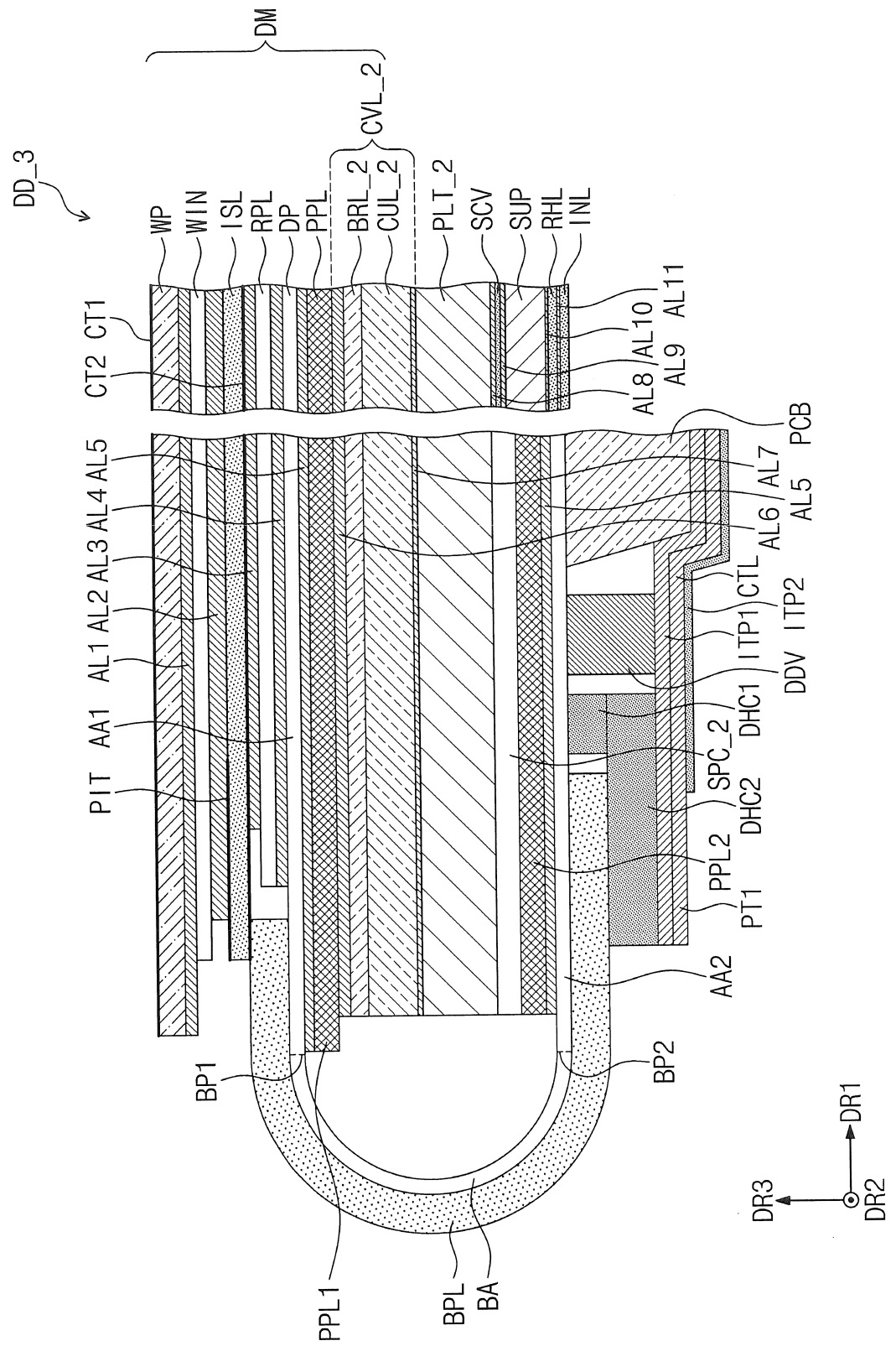


FIG. 13



11/13

FIG. 15



12/13

FIG. 16

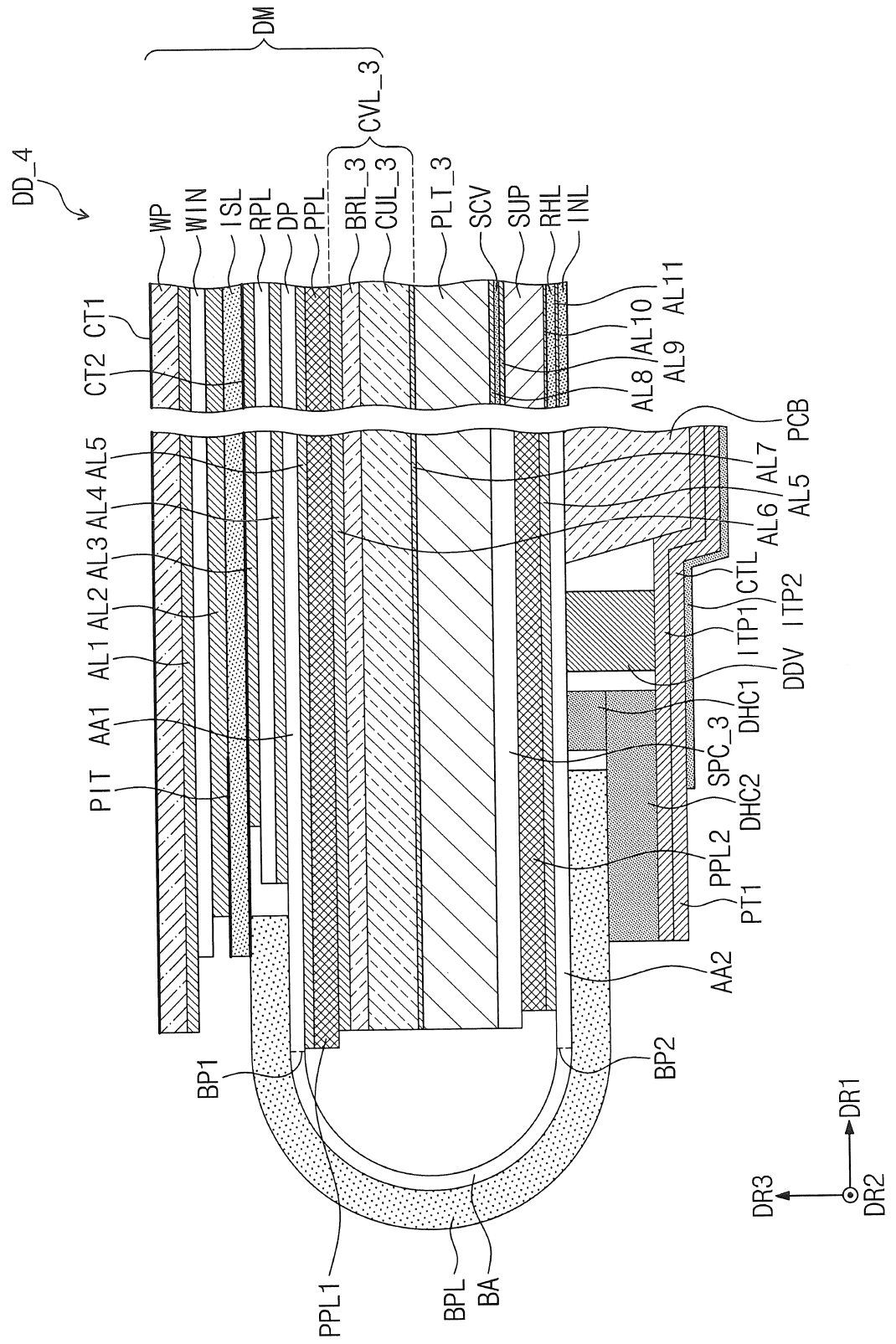


FIG. 17

