



(12) BẢN MÔ TẢ SÁNG CHẾ THUỘC BẰNG ĐỘC QUYỀN SÁNG CHẾ

(19) Cộng hòa xã hội chủ nghĩa Việt Nam (VN)
CỤC SỞ HỮU TRÍ TUỆ

(11)



1-0043523

(51)⁷ G06F 3/06; G06F 12/08

(13) B

(21) 1-2016-04308

(22) 07/05/2015

(86) PCT/CN2015/078502 07/05/2015

(87) WO 2015/169245 A1 12/11/2015

(30) 201410193960.4 09/05/2014 CN

(45) 25/02/2025 443

(43) 27/02/2017 347A

(73) HUAWEI TECHNOLOGIES CO., LTD. (CN)

Huawei Administration Building, Bantian, Longgang District, Shenzhen, Guangdong
518129, China

(72) WEI, Wei (CN); ZHANG, Lixin (CN); XIONG, Jin (CN); JIANG, Dejun (CN).

(74) Công ty TNHH một thành viên Sở hữu trí tuệ VCCI (VCCI-IP CO.,LTD)

(54) PHƯƠNG PHÁP LƯU TRỮ ĐỆM DỮ LIỆU VÀ HỆ THỐNG MÁY TÍNH

(21) 1-2016-04308

(57) Sáng chế đề cập đến phương pháp lưu trữ đệm dữ liệu, bộ lưu trữ đệm, và hệ thống máy tính. Trong phương pháp này, khi sự lệch bộ lưu trữ đệm của yêu cầu truy nhập diễn ra và bộ lưu trữ đệm cần xác định đường lưu trữ đệm cần được thay thế, không chỉ tần suất truy nhập lịch sử của đường lưu trữ đệm mà còn loại của bộ nhớ tương ứng với đường lưu trữ đệm cần được xem xét. Do đó, đường lưu trữ đệm tương ứng với loại bộ nhớ truy cập ngẫu nhiên động (DRAM) có thể được ưu tiên thay thế, mà làm giảm lượng lưu trữ đệm trong bộ lưu trữ đệm đối với dữ liệu được lưu trữ trong DRAM. Bộ lưu trữ đệm có thể gia tăng lượng lưu trữ đệm đối với dữ liệu được lưu trữ trong bộ nhớ bất biến (NVM), và đối với yêu cầu truy nhập dữ liệu được lưu trữ trong NVM, dữ liệu tương ứng có thể được tìm thấy trong bộ lưu trữ đệm bất cứ khi nào có thể, nhờ đó làm giảm các trường hợp đọc dữ liệu từ NVM, làm giảm độ trễ trong việc đọc dữ liệu từ NVM, và cải thiện hiệu quả truy nhập.

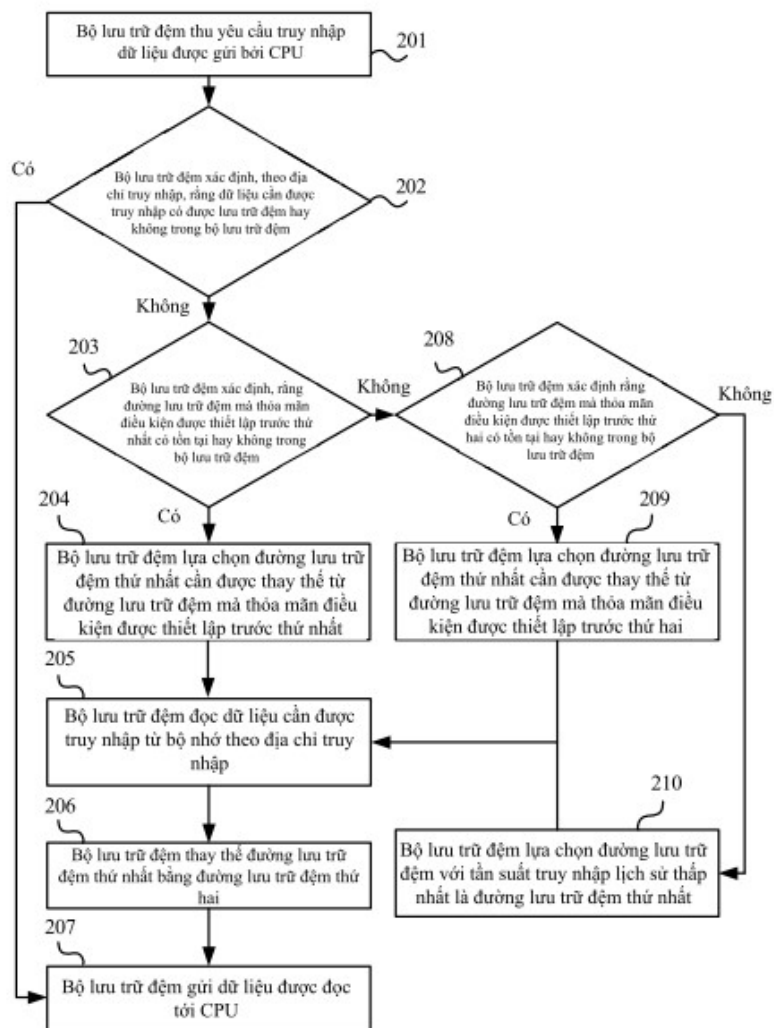


FIG. 2

Lĩnh vực kỹ thuật được đề cập

Sáng chế đề cập đến các kỹ thuật lưu trữ, và cụ thể, đề cập đến phương pháp lưu trữ đệm dữ liệu, bộ lưu trữ đệm, và hệ thống máy tính.

Tình trạng kỹ thuật của sáng chế

Hiện nay, đang có sự gia tăng về các ứng dụng tập trung dữ liệu nhiều hơn, như các ứng dụng Internet và các ứng dụng dữ liệu lớn. Các ứng dụng này cần hỗ trợ lưu trữ mạnh mẽ.

Theo kỹ thuật đã biết, Bộ nhớ truy nhập ngẫu nhiên động (Dynamic Random-Access Memory, DRAM) thường được sử dụng trong hệ thống máy tính. Tuy nhiên, do bị giới hạn về mặt kỹ thuật, DRAM có dung lượng tương đối nhỏ và tiêu thụ năng lượng tương đối lớn, và do đó sẽ khó thỏa mãn yêu cầu của ứng dụng đối với dung lượng lớn và tiêu thụ năng lượng thấp. Gần đây, bộ nhớ bất biến (Non-Volatile Memory - NVM) đã được sử dụng rộng rãi. Do các ưu điểm của dung lượng lưu trữ lớn và tiêu thụ năng lượng thấp, NVM thay thế DRAM và được sử dụng như là hệ thống máy tính, mà có thể thỏa mãn yêu cầu của ứng dụng về dung lượng lớn và tiêu thụ năng lượng thấp. Tuy nhiên, so với DRAM, NVM có độ trễ đọc/ghi tương đối dài. Do DRAM và NVM có các ưu điểm và nhược điểm riêng, bộ nhớ lai bao gồm DRAM và NVM được sử dụng theo kỹ thuật đã biết, để cung cấp bộ nhớ có tiêu thụ năng lượng thấp và dung lượng lớn và hiệu năng cao cho các ứng dụng.

Bản chất kỹ thuật của sáng chế

Mục đích của sáng chế là đề xuất phương pháp lưu trữ đệm dữ liệu, bộ lưu trữ đệm, và hệ thống máy tính.

Theo khía cạnh thứ nhất, phương án của sáng chế đề xuất phương pháp lưu trữ đệm dữ liệu, trong đó phương pháp này được thực hiện bởi bộ lưu trữ đệm, và bao gồm:

thu yêu cầu truy nhập dữ liệu được gửi bởi CPU, trong đó yêu cầu truy nhập dữ liệu bao gồm địa chỉ truy nhập;

xác định, theo địa chỉ truy nhập, rằng dữ liệu cần được truy nhập có được lưu trữ đệm hay không trong bộ lưu trữ đệm;

khi dữ liệu cần được truy nhập không được lưu trữ đệm bộ lưu trữ đệm, xác định, theo tần xuất truy nhập lịch sử của đường lưu trữ đệm trong bộ lưu trữ đệm và loại của bộ nhớ tương ứng với đường lưu trữ đệm, rằng đường lưu trữ đệm mà thỏa mãn điều kiện được thiết lập trước thứ nhất có tồn tại hay không trong bộ lưu trữ đệm, trong đó đường lưu trữ đệm mà thỏa mãn điều kiện được thiết lập trước thứ nhất bao gồm đường lưu trữ đệm mà tần xuất truy nhập lịch sử của nó là thấp hơn tần số được thiết lập trước và tương ứng với bộ nhớ của loại bộ nhớ truy nhập ngẫu nhiên động (DRAM), và bộ nhớ bao gồm bộ nhớ của loại DRAM và bộ nhớ của loại bộ nhớ bất biến (NVM);

lựa chọn, khi đường lưu trữ đệm mà thỏa mãn điều kiện được thiết lập trước thứ nhất tồn tại trong bộ lưu trữ đệm, đường lưu trữ đệm thứ nhất cần được thay thế từ đường lưu trữ đệm mà thỏa mãn điều kiện được thiết lập trước thứ nhất;

đọc dữ liệu cần được truy nhập từ bộ nhớ theo địa chỉ truy nhập;

thay thế đường lưu trữ đệm thứ nhất bằng đường lưu trữ đệm thứ hai, trong đó đường lưu trữ đệm thứ hai bao gồm địa chỉ truy nhập và dữ liệu cần được truy nhập; và

gửi, bởi bộ lưu trữ đệm, dữ liệu cần được truy nhập tới CPU.

Theo khía cạnh thứ hai, phương án của sáng chế đề xuất bộ lưu trữ đệm, bao gồm:

môđun thu, có cấu trúc để thu yêu cầu truy nhập dữ liệu được gửi bởi CPU, trong đó yêu cầu truy nhập dữ liệu bao gồm địa chỉ truy nhập;

môđun xác định sự trùng bộ lưu trữ đệm, có cấu trúc để xác định, theo địa chỉ truy nhập, rằng dữ liệu cần được truy nhập có được lưu trữ đệm hay không trong bộ lưu trữ đệm;

môđun xác định thay thế, có cấu trúc để: khi dữ liệu cần được truy nhập không được lưu trữ đệm bộ lưu trữ đệm, xác định, theo tần xuất truy nhập lịch sử của đường lưu trữ đệm trong bộ lưu trữ đệm và loại của bộ nhớ tương ứng với đường lưu trữ đệm, rằng đường lưu trữ đệm mà thỏa mãn điều kiện được thiết lập trước thứ nhất có tồn tại hay không trong bộ lưu trữ đệm, trong đó đường lưu trữ đệm mà thỏa mãn điều kiện được thiết lập trước thứ nhất bao gồm đường lưu trữ đệm mà tần xuất truy nhập lịch sử của nó là thấp hơn tần số được thiết lập trước và tương ứng với bộ nhớ của loại bộ nhớ truy nhập ngẫu nhiên động DRAM, và bộ nhớ bao gồm bộ nhớ của loại DRAM và bộ nhớ của loại bộ nhớ bất biến (NVM); và lựa chọn, khi đường lưu trữ đệm mà thỏa mãn điều kiện được thiết lập trước thứ nhất tồn tại trong bộ lưu trữ đệm, đường lưu trữ đệm thứ nhất cần được thay thế từ đường lưu trữ đệm mà thỏa mãn điều kiện được thiết lập trước thứ nhất;

môđun đọc, có cấu trúc để đọc dữ liệu cần được truy nhập từ bộ nhớ theo địa chỉ truy nhập;

môđun thay thế, có cấu trúc để thay thế đường lưu trữ đệm thứ nhất bằng đường lưu trữ đệm thứ hai, trong đó đường lưu trữ đệm thứ hai bao gồm địa chỉ truy nhập và dữ liệu cần được truy nhập; và

môđun gửi, có cấu trúc để gửi dữ liệu cần được truy nhập tới CPU.

Theo khía cạnh thứ ba, phương án của sáng chế đề xuất hệ thống máy tính, bao gồm: bộ xử lý, bộ nhớ lai, và bộ lưu trữ đệm theo khía cạnh thứ hai nêu trên, trong đó bộ nhớ lai bao gồm DRAM và NVM, và bộ xử lý, bộ nhớ lai, và bộ lưu trữ đệm được kết nối bằng cách sử dụng kênh truyền.

Theo các phương án của sáng chế, khi sự lệch bộ lưu trữ đệm của yêu cầu truy nhập diễn ra và bộ lưu trữ đệm cần xác định đường lưu trữ đệm cần được thay thế, không chỉ tần xuất truy nhập lịch sử của đường lưu trữ đệm mà còn loại của bộ nhớ tương ứng với đường lưu trữ đệm cần được xem xét. Do đó, đường lưu trữ đệm tương ứng với loại DRAM có thể được ưu tiên thay thế, mà làm giảm lượng lưu trữ đệm trong bộ lưu trữ đệm đối với dữ liệu được lưu trữ trong

DRAM. Bộ lưu trữ đệm có thể gia tăng lượng lưu trữ đệm đối với dữ liệu được lưu trữ trong NVM, và đối với yêu cầu truy nhập dữ liệu được lưu trữ trong NVM, dữ liệu tương ứng có thể được tìm thấy trong bộ lưu trữ đệm bất cứ khi nào có thể, nhờ đó làm giảm các trường hợp đọc dữ liệu từ NVM, làm giảm độ trễ trong việc đọc dữ liệu từ NVM, và cải thiện hiệu quả truy nhập.

Mô tả vắn tắt các hình vẽ

Để mô tả các giải pháp kỹ thuật trong các phương án của sáng chế hoặc theo kỹ thuật đã biết một cách rõ ràng hơn, phần sau đây mô tả vắn tắt các hình vẽ kèm theo được yêu cầu để mô tả các phương án hoặc kỹ thuật đã biết. Rõ ràng, các hình vẽ kèm theo trong phần mô tả sau đây thể hiện một vài phương án của sáng chế, và chuyên gia trong lĩnh vực kỹ thuật vẫn có thể suy ra các hình vẽ khác từ các hình vẽ kèm theo này mà không cần mất công sáng tạo.

FIG.1 là sơ đồ cấu trúc của hệ thống máy tính theo phương án của sáng chế;

FIG.2 là lưu đồ của phương pháp lưu trữ đệm dữ liệu theo phương án của sáng chế; và

FIG.3 sơ đồ cấu trúc giản lược của bộ lưu trữ đệm theo phương án của sáng chế.

Mô tả chi tiết sáng chế

Để làm cho các mục đích, các giải pháp kỹ thuật, và các hiệu quả của các phương án của sáng chế rõ ràng hơn, phần sau đây mô tả rõ ràng các giải pháp kỹ thuật trong các phương án của sáng chế viện dẫn tới các hình vẽ kèm theo trong các phương án của sáng chế. Rõ ràng, các phương án được mô tả là một vài phương án của sáng chế mà không phải tất cả các phương án của sáng chế. Tất cả các phương án khác được thực hiện bởi người có trình độ trung bình trong lĩnh vực kỹ thuật dựa trên các phương án của sáng chế mà không cần cố gắng sáng tạo sẽ nằm trong phạm vi bảo hộ của sáng chế.

FIG.1 là sơ đồ cấu trúc của hệ thống máy tính theo phương án của sáng chế. Như được thể hiện trên FIG.1, hệ thống máy tính bao gồm bộ xử lý (Processor) 11 và bộ nhớ lai (Hybrid Memory) 12. Bộ xử lý 11 có thể bao gồm CPU 111, bộ

lưu trữ đệm (cache) 112, và bộ điều khiển bộ nhớ (Memory controller) 113; bộ nhớ lai 12 có thể bao gồm DRAM 121 và NVM 122. Bộ xử lý 11, bộ nhớ lai 12, và bộ lưu trữ đệm (cache) 112 được kết nối bằng cách sử dụng kênh truyền. Bộ nhớ lai 12 và bộ điều khiển bộ nhớ 113 có thể được kết nối bằng cách sử dụng kênh truyền bộ nhớ (Memory Bus) 13.

Trong khi truy nhập dữ liệu, CPU có thể gửi yêu cầu truy nhập dữ liệu tới bộ lưu trữ đệm, trong đó yêu cầu truy nhập dữ liệu bao gồm địa chỉ truy nhập. Một vài dữ liệu trong bộ nhớ lai được lưu trữ đệm trong bộ lưu trữ đệm để nâng cao tốc độ phản hồi. Do đó, bộ lưu trữ đệm sẽ đầu tiên xác định, theo địa chỉ truy nhập, rằng dữ liệu mà CPU yêu cầu để truy nhập có được lưu trữ đệm hay không trong bộ lưu trữ đệm. Nói cách khác, bộ lưu trữ đệm sẽ đầu tiên xác định, theo địa chỉ truy nhập, rằng sự trùng bộ lưu trữ đệm có thể diễn ra hay không trên dữ liệu mà được yêu cầu cần được truy nhập trong bộ lưu trữ đệm. Khi sự trùng bộ lưu trữ đệm diễn ra trong bộ lưu trữ đệm, tức là, khi dữ liệu cần được truy nhập được lưu trữ đệm trong bộ lưu trữ đệm, bộ lưu trữ đệm có thể đưa trở lại ngay lập tức, tới CPU, dữ liệu mà CPU yêu cầu truy nhập. Khi sự lệch bộ lưu trữ đệm diễn ra trong bộ lưu trữ đệm, tức là, khi dữ liệu cần được truy nhập không được lưu trữ đệm bộ lưu trữ đệm, yêu cầu truy nhập dữ liệu được gửi tới bộ nhớ lai bằng cách sử dụng bộ điều khiển bộ nhớ, sao cho dữ liệu mà CPU yêu cầu truy nhập được đọc từ bộ nhớ lai.

Do không gian lưu trữ đệm trong bộ lưu trữ đệm thường là tương đối nhỏ, trong xử lý truy nhập dữ liệu, bộ lưu trữ đệm cần cập nhật cố định nội dung được lưu trữ đệm trong bộ lưu trữ đệm theo các trường hợp truy nhập, để thỏa mãn các yêu cầu truy nhập thay đổi. Cụ thể, khi sự trùng bộ lưu trữ đệm diễn ra trong bộ lưu trữ đệm đối với truy nhập dữ liệu hiện tại, đường lưu trữ đệm (cache line) không được thay thế hoặc được cập nhật; khi sự lệch bộ lưu trữ đệm diễn ra trong bộ lưu trữ đệm đối với truy nhập dữ liệu hiện tại, bộ lưu trữ đệm cần xác định đường lưu trữ đệm cần được thay thế từ dòng lưu trữ đệm đang được lưu trữ đệm (cache line), và thay thế đường lưu trữ đệm bằng đường lưu trữ đệm mới mà được đọc từ bộ nhớ.

Người có trình độ trung bình trong lĩnh vực kỹ thuật có thể biết được rằng sự trao đổi dữ liệu giữa bộ lưu trữ đệm và bộ nhớ được thực hiện bằng cách sử dụng bộ điều khiển bộ lưu trữ đệm. Đường lưu trữ đệm là đơn vị hoạt động nhỏ nhất trong bộ điều khiển bộ lưu trữ đệm. Nói cách khác, khi bộ điều khiển bộ lưu trữ đệm ghi dữ liệu vào bộ nhớ, bộ điều khiển bộ lưu trữ đệm ghi đường dữ liệu vào bộ nhớ theo đơn vị của đường lưu trữ đệm; khi bộ điều khiển bộ lưu trữ đệm đọc dữ liệu từ bộ nhớ, dữ liệu cũng được đọc theo đường lưu trữ đệm. Nhằm dễ dàng mô tả, trong các phương án của sáng chế, một đường lưu trữ đệm có thể biểu diễn dữ liệu trong một đường lưu trữ đệm. "Việc thay thế đường lưu trữ đệm" trong các phương án của sáng chế liên quan đến việc thay thế dữ liệu trong một đường lưu trữ đệm trong bộ lưu trữ đệm bằng dữ liệu trong một đường lưu trữ đệm được đọc từ bộ nhớ. Trong xử lý nêu trên, bộ lưu trữ đệm tìm kiếm đường lưu trữ đệm đang được lưu trữ đệm đối với đường lưu trữ đệm với tần suất truy nhập thấp nhất, và xác định rằng đường lưu trữ đệm với tần suất truy nhập thấp nhất là đường lưu trữ đệm cần được thay thế. Tuy nhiên, bộ lưu trữ đệm không nhận biết rằng loại của bộ nhớ tương ứng với đường lưu trữ đệm cần được thay thế là loại DRAM hay loại NVM, tức là, không biết rằng đường lưu trữ đệm cần được thay thế đến từ DRMA hay NVM.

Có thể thấy được từ phân tích được thực hiện trên DRAM và một vài loại NVM rằng có sự khác biệt giữa hiệu năng đọc/ghi của DRAM và hiệu năng đọc/ghi của NVM. Trong các phương án của sáng chế, NVM bao gồm nhưng không bị giới hạn ở: bộ nhớ thay đổi pha (Phase Change Memory - PCM), bộ nhớ truy nhập ngẫu nhiên chuyển đổi lực xoắn (Spin Transfer Torque-Magnetic Random Access Memory, STT-MRAM), và bộ nhớ truy nhập ngẫu nhiên điện trở (Resistive Random Access Memory - RRAM). Hiệu năng đọc/ghi của DRAM và hiệu năng đọc/ghi của NVM có thể được thể hiện cụ thể trong bảng 1.

Bảng 1

	DRAM	PCM	STT-MRAM	RRAM
Độ trễ đọc	<10ns	12ns	35ns	<50ns
Độ trễ ghi	<10ns	100ns	35ns	<0,3ns
Số lượng ghi	>1E16	1,00E+09	>1E12	1,00E+12
Thời gian lưu trữ	64ms	>10y	>10y	>10y

Có thể thấy được từ bảng 1 rằng mặc dù dung lượng lưu trữ của NVM lớn hơn của DRAM và NVM tiêu thụ ít năng lượng hơn DRAM, độ trễ ghi/đọc của NVM là lâu hơn của DRAM và NVM có giới hạn về số lượng ghi.

Do đó, theo kỹ thuật đã biết nêu trên, nếu loại của bộ nhớ tương ứng với đường lưu trữ đệm cần được thay thế được xác định bởi bộ lưu trữ đệm là loại NVM, đường lưu trữ đệm cần được thay thế cần được xóa khỏi bộ lưu trữ đệm và dữ liệu cần được gọi ra từ NVM của bộ nhớ lai đối với yêu cầu truy nhập tiếp theo. Do độ trễ đọc/ghi của NVM là lâu hơn của DRAM, vấn đề của độ trễ truy nhập chắc chắn diễn ra và yêu cầu tương đối cao của ứng dụng đối với độ trễ truy nhập không thể được thỏa mãn.

Do đó, theo phương pháp của phương án theo sáng chế, khi bộ lưu trữ đệm xác định đường lưu trữ đệm cần được thay thế, không chỉ tần xuất truy nhập lịch sử của mỗi đường lưu trữ đệm đang được lưu trữ đệm cần được xem xét, mà còn loại của bộ nhớ tương ứng với mỗi đường lưu trữ đệm cần được xem xét. Đường lưu trữ đệm tương ứng với bộ nhớ mà loại bộ nhớ của nó là loại DRAM được ưu tiên xem xét, tức là, đường lưu trữ đệm tương ứng với bộ nhớ mà loại bộ nhớ của nó là loại DRAM được ưu tiên thay thế. Theo cách này, ngay cả nếu đường lưu trữ đệm của DRAM được xóa khỏi bộ lưu trữ đệm và dữ liệu cần được gọi ra từ

DRAM trong truy nhập dữ liệu tiếp theo, độ trễ truy nhập của DRAM là không quá dài. Đường lưu trữ đệm tương ứng với bộ nhớ mà loại bộ nhớ của nó là loại DRAM biểu diễn rằng dữ liệu trong đường lưu trữ đệm được lưu trữ trong DRAM của bộ nhớ. Đường lưu trữ đệm tương ứng với bộ nhớ mà loại bộ nhớ của nó là loại NVM biểu diễn rằng dữ liệu trong đường lưu trữ đệm được lưu trữ trong NVM của bộ nhớ.

Giải pháp kỹ thuật của sáng chế được mô tả chi tiết bằng cách sử dụng các phương án cụ thể sau đây.

FIG.2 là lưu đồ của phương pháp lưu trữ đệm dữ liệu theo phương án của sáng chế. Phương pháp này có thể được thực hiện bởi bộ lưu trữ đệm, và một cách cụ thể bởi bộ điều khiển bộ lưu trữ đệm trong bộ lưu trữ đệm. Như được thể hiện trên FIG.1 và FIG.2, phương pháp trong phương án này có thể bao gồm:

S201. Bộ lưu trữ đệm thu yêu cầu truy nhập dữ liệu được gửi bởi CPU, trong đó yêu cầu truy nhập dữ liệu bao gồm địa chỉ truy nhập.

S202. Bộ lưu trữ đệm xác định, theo địa chỉ truy nhập, rằng dữ liệu cần được truy nhập có được lưu trữ đệm hay không trong bộ lưu trữ đệm; nếu dữ liệu cần được truy nhập được lưu trữ đệm trong bộ lưu trữ đệm, S207 được thực hiện, và nếu dữ liệu cần được truy nhập không được lưu trữ đệm bộ lưu trữ đệm, S203 được thực hiện.

Cụ thể, CPU có thể thu yêu cầu truy nhập dữ liệu được gửi bởi ứng dụng và gửi yêu cầu truy nhập dữ liệu tới bộ lưu trữ đệm. Bộ lưu trữ đệm có thể so sánh địa chỉ truy nhập được yêu cầu bởi CPU với các địa chỉ của tất cả các đường lưu trữ đệm mà được lưu trữ đệm trong bộ lưu trữ đệm, và xác định rằng dữ liệu được yêu cầu có được lưu trữ đệm hay không trong bộ lưu trữ đệm, tức là, sự trùng bộ lưu trữ đệm có diễn ra hay không. Theo cách thức cụ thể, nếu kế hoạch ánh xạ của bộ lưu trữ đệm là ánh xạ kết hợp, bộ lưu trữ đệm thực hiện việc tìm kiếm và so sánh trong toàn bộ dải lưu trữ đệm; nếu kế hoạch ánh xạ của bộ lưu trữ đệm không phải là ánh xạ kết hợp mà là ánh xạ kết hợp tập hợp, bộ lưu trữ đệm có thể xác định, theo bit chỉ số (index) trong địa chỉ truy nhập, tập hợp mà địa chỉ truy

nhập thuộc về đó trong bộ lưu trữ đệm, và còn xác định, theo bit nhãn (tag) trong địa chỉ truy nhập, rằng địa chỉ truy nhập có được chứa trong tập này hay không. Nếu địa chỉ truy nhập được chứa trong tập này, bộ lưu trữ đệm có thể xác định, theo bit quan trọng, rằng dữ liệu được lưu trữ đệm có hợp lệ hay không. Nếu dữ liệu này là hợp lệ, dữ liệu tương ứng có thể được tìm thấy theo độ dịch dữ liệu trong địa chỉ truy nhập và dữ liệu được đưa trở lại CPU.

S203. Bộ lưu trữ đệm xác định, theo tần xuất truy nhập lịch sử của đường lưu trữ đệm trong bộ lưu trữ đệm và loại của bộ nhớ tương ứng với đường lưu trữ đệm, rằng đường lưu trữ đệm mà thỏa mãn điều kiện được thiết lập trước thứ nhất có tồn tại hay không trong bộ lưu trữ đệm; nếu đường lưu trữ đệm mà thỏa mãn điều kiện được thiết lập trước thứ nhất tồn tại trong bộ lưu trữ đệm, S204 được thực hiện, và nếu đường lưu trữ đệm mà thỏa mãn điều kiện được thiết lập trước thứ nhất không tồn tại trong bộ lưu trữ đệm, S208 được thực hiện.

Đường lưu trữ đệm mà thỏa mãn điều kiện được thiết lập trước thứ nhất bao gồm đường lưu trữ đệm mà tần xuất truy nhập lịch sử của nó là thấp hơn tần số được thiết lập trước và tương ứng với bộ nhớ của loại bộ nhớ truy nhập ngẫu nhiên động DRAM, và bộ nhớ bao gồm bộ nhớ của loại DRAM và bộ nhớ của loại bộ nhớ bất biến (NVM).

S204. Lựa chọn đường lưu trữ đệm thứ nhất cần được thay thế từ đường lưu trữ đệm mà thỏa mãn điều kiện được thiết lập trước thứ nhất.

Khi dữ liệu cần được truy nhập không được lưu trữ đệm bộ lưu trữ đệm, tức là, sự lệch bộ lưu trữ đệm diễn ra, bộ lưu trữ đệm cần xác định đường lưu trữ đệm là đường lưu trữ đệm cần được thay thế từ dòng lưu trữ đệm đang được lưu trữ đệm, trong đó đường lưu trữ đệm mà được xác định là đường lưu trữ đệm cần được thay thế là đường lưu trữ đệm thứ nhất. Khi đường lưu trữ đệm thứ nhất được xác định, cần thực hiện việc tham chiếu tới không chỉ các tần xuất truy nhập lịch sử của tất cả các đường lưu trữ đệm đang được lưu trữ đệm mà còn các loại bộ nhớ tương ứng với tất cả các đường lưu trữ đệm. Tần xuất truy nhập lịch sử của đường lưu trữ đệm được sử dụng để biểu diễn mật độ truy nhập dữ liệu được lưu trữ đệm tương ứng, và loại của bộ nhớ tương ứng với đường lưu trữ đệm biểu

diễn nguồn của đường lưu trữ đệm là DRAM hay NVM.

Theo phương án này, kế hoạch dùng cho bộ lưu trữ đệm để xác định đường lưu trữ đệm thứ nhất có thể là: thay thế, trên cơ sở của tần xuất truy nhập lược sử, đường lưu trữ đệm tương ứng với bộ nhớ mà loại bộ nhớ của nó là loại DRAM bất cứ khi nào có thể, tức là, ưu tiên thay thế đường lưu trữ đệm tương ứng với bộ nhớ mà loại bộ nhớ của nó là loại DRAM.

Ví dụ, bộ lưu trữ đệm có thể đầu tiên lựa chọn một vài các đường lưu trữ đệm mà các tần xuất truy nhập lịch sử của nó là thấp hơn tần xuất được thiết lập trước từ tất cả các đường lưu trữ đệm, và sau đó xác định, theo loại của bộ nhớ tương ứng với mỗi đường lưu trữ đệm, rằng đường lưu trữ đệm tương ứng với bộ nhớ của loại DRAM được sử dụng như là đường lưu trữ đệm thứ nhất cần được thay thế. Nếu một vài đường lưu trữ đệm bao gồm hai đường lưu trữ đệm hoặc nhiều hơn tương ứng với bộ nhớ mà loại bộ nhớ của nó là loại DRAM, đường lưu trữ đệm mà tần xuất truy nhập lịch sử của nó là thấp nhất có thể được xác định là đường lưu trữ đệm thứ nhất cần được thay thế.

S205. Bộ lưu trữ đệm đọc dữ liệu cần được truy nhập từ bộ nhớ theo địa chỉ truy nhập.

Sau khi xác định đường lưu trữ đệm thứ nhất cần được thay thế, bộ lưu trữ đệm có thể đọc dữ liệu cần được truy nhập từ bộ nhớ theo địa chỉ truy nhập, trong đó dữ liệu cần được truy nhập có thể được lưu trữ trong DRAM hoặc có thể được lưu trữ trong NVM.

S206. Bộ lưu trữ đệm thay thế đường lưu trữ đệm thứ nhất bằng đường lưu trữ đệm thứ hai, trong đó đường lưu trữ đệm thứ hai bao gồm địa chỉ truy nhập và dữ liệu cần được truy nhập.

Sau khi đọc dữ liệu cần được truy nhập, bộ lưu trữ đệm có thể thay thế đường lưu trữ đệm thứ nhất bằng đường lưu trữ đệm thứ hai. Lưu ý rằng, trong phương án này của sáng chế, nhằm dễ dàng mô tả, dữ liệu mà nằm trong đường lưu trữ đệm và được đọc từ bộ nhớ được gọi là đường lưu trữ đệm thứ hai. Việc thay thế đường lưu trữ đệm thứ nhất bằng đường lưu trữ đệm thứ hai liên quan

đến việc lưu trữ đệm, trong bộ lưu trữ đệm, dữ liệu mà được đọc từ bộ nhớ, và xóa dữ liệu trong đường lưu trữ đệm thứ nhất hoặc ghi dữ liệu trong đường lưu trữ đệm thứ nhất quay lại bộ nhớ. Theo phương án cụ thể, bit cờ vị trí có thể được thêm vào mỗi đường lưu trữ đệm trong bộ lưu trữ đệm, và bit cờ này được sử dụng để phân loại rằng loại của bộ nhớ tương ứng với đường lưu trữ đệm là loại DRAM hay loại NVM.

Bộ lưu trữ đệm có thể ghi, theo loại của phương tiện lưu trữ mà nằm trong bộ nhớ và được chỉ báo bởi địa chỉ truy nhập, loại của bộ nhớ tương ứng với đường lưu trữ đệm thứ hai. Nói cách khác, bit cờ có thể được thêm vào đường lưu trữ đệm thứ hai. Ví dụ, đối với bit cờ, một bit có thể được sử dụng. Khi bit này là 1, điều này thể hiện rằng loại bộ nhớ tương ứng với đường lưu trữ đệm thứ hai là loại DRAM, và khi bit này là 0, điều này thể hiện rằng loại bộ nhớ tương ứng với đường lưu trữ đệm thứ hai là loại NVM.

Khi đường lưu trữ đệm thứ nhất được xóa khỏi bộ lưu trữ đệm, nếu bit cờ cải biến (Modify) của đường lưu trữ đệm thứ nhất cần được thay thế là sạch (clean), điều này thể hiện rằng dữ liệu trong đường lưu trữ đệm thứ nhất không được cải biến và đồng nhất với dữ liệu được lưu trữ trong bộ nhớ. Trong trường hợp này, dữ liệu trong đường lưu trữ đệm thứ nhất không cần được ghi lại bộ nhớ, và dữ liệu trong đường lưu trữ đệm thứ nhất có thể được xóa một cách trực tiếp. Nếu bit cờ cải biến của đường lưu trữ đệm thứ nhất cần được thay thế là không hợp lệ (dirty), điều này thể hiện rằng dữ liệu trong đường lưu trữ đệm thứ nhất đã được cải biến và không đồng nhất với dữ liệu được lưu trữ trong bộ nhớ. Trong trường hợp này, dữ liệu trong đường lưu trữ đệm thứ nhất cần được ghi lại trước tiên vào bộ nhớ, và sau đó đường lưu trữ đệm thứ nhất được xóa bỏ.

S207. Bộ lưu trữ đệm gửi dữ liệu cần được truy nhập tới CPU, và thủ tục kết thúc.

Sau khi hoàn thành các thao tác nêu trên, bộ lưu trữ đệm có thể gửi, tới CPU, dữ liệu cần được truy nhập mà được đọc.

Tóm lại, theo phương pháp trong phương án này, khi sự lệch bộ lưu trữ đệm

của yêu cầu truy nhập diễn ra và bộ lưu trữ đệm cần xác định đường lưu trữ đệm cần được thay thế, không chỉ tần xuất truy nhập lịch sử của đường lưu trữ đệm mà còn loại của bộ nhớ tương ứng với đường lưu trữ đệm cần được xem xét. Do đó, đường lưu trữ đệm tương ứng với loại DRAM có thể được ưu tiên thay thế, mà làm giảm lượng lưu trữ đệm trong bộ lưu trữ đệm đối với dữ liệu được lưu trữ trong DRAM. Bộ lưu trữ đệm có thể gia tăng lượng lưu trữ đệm đối với dữ liệu được lưu trữ trong NVM, và đối với yêu cầu truy nhập dữ liệu được lưu trữ trong NVM, dữ liệu tương ứng có thể được tìm thấy trong bộ lưu trữ đệm bất cứ khi nào có thể, nhờ đó làm giảm các trường hợp đọc dữ liệu từ the NVM, làm giảm độ trễ trong việc đọc dữ liệu từ NVM, và cải thiện hiệu quả truy nhập.

Trong phương án nêu trên, các tần xuất truy nhập lịch sử của tất cả các đường lưu trữ đệm có thể thu được với sự hỗ trợ của danh sách được liên kết lâu nhất chưa sử dụng (Least Recently Used - LRU).

Cụ thể, trong danh sách được liên kết LRU, các đường lưu trữ đệm được ghi theo thứ tự tăng dần của các tần xuất truy nhập, và bước xác định, bởi bộ lưu trữ đệm, rằng đường lưu trữ đệm mà thỏa mãn điều kiện được thiết lập trước thứ nhất có tồn tại hay không trong bộ lưu trữ đệm có thể một cách cụ thể là:

xác định rằng đường lưu trữ đệm tương ứng với bộ nhớ của loại DRAM có tồn tại hay không trong M đường lưu trữ đệm đầu tiên trong danh sách được liên kết lâu nhất chưa sử dụng (LRU) của bộ lưu trữ đệm, trong đó M đường lưu trữ đệm đầu tiên trong danh sách được liên kết LRU là các đường lưu trữ đệm mà các tần xuất truy nhập lịch sử của nó là thấp hơn tần xuất được thiết lập trước; và

khi đường lưu trữ đệm tương ứng với bộ nhớ của loại DRAM tồn tại trong M đường lưu trữ đệm đầu tiên trong danh sách được liên kết LRU, lựa chọn, là đường lưu trữ đệm thứ nhất, đường lưu trữ đệm thứ nhất của đường lưu trữ đệm được xác định mà tương ứng với bộ nhớ của loại DRAM và nằm trong M đường lưu trữ đệm đầu tiên.

Thuật ngữ "thứ nhất" liên quan đến đường lưu trữ đệm mà của đường lưu

trữ đệm tương ứng với bộ nhớ của loại DRAM và có vị trí đầu tiên trong M đường lưu trữ đệm đầu tiên trong danh sách được liên kết LRU.

Lưu ý rằng, nếu giá trị của M được thiết lập tương đối lớn, khả năng thay thế đường lưu trữ đệm tương ứng với bộ nhớ mà loại của bộ nhớ của nó là loại DRAM có thể được tăng lên. Tuy nhiên, giá trị của M không thể được thiết lập là quá lớn; nếu không, dữ liệu được lưu trữ trong DRAM không thể đi vào bộ lưu trữ đệm. Người có trình độ trung bình trong lĩnh vực kỹ thuật có thể thiết lập giá trị của M nếu được yêu cầu.

S208. Bộ lưu trữ đệm xác định rằng đường lưu trữ đệm mà thỏa mãn điều kiện được thiết lập trước thứ hai có tồn tại hay không trong bộ lưu trữ đệm; nếu đường lưu trữ đệm mà thỏa mãn điều kiện được thiết lập trước thứ hai tồn tại trong bộ lưu trữ đệm, S209 được thực hiện, và nếu đường lưu trữ đệm mà thỏa mãn điều kiện được thiết lập trước thứ hai không tồn tại trong bộ lưu trữ đệm, S210 được thực hiện.

Đường lưu trữ đệm mà thỏa mãn điều kiện được thiết lập trước thứ hai bao gồm đường lưu trữ đệm không được cải biến mà tần xuất truy nhập lịch sử của nó là thấp hơn tần xuất được thiết lập trước và tương ứng với bộ nhớ của loại NVM.

Cụ thể, khi bộ lưu trữ đệm xác định rằng không có đường lưu trữ đệm mà thỏa mãn điều kiện được thiết lập trước thứ nhất tồn tại trong bộ lưu trữ đệm, bộ lưu trữ đệm có thể phải thay thế đường lưu trữ đệm tương ứng với bộ nhớ mà loại bộ nhớ của nó là NVM.

Có thể thấy được bằng việc phân tích rằng, nếu bit cờ cải biến của đường lưu trữ đệm là sạch, tức là, dữ liệu trong đường lưu trữ đệm không được cải biến và đồng nhất với dữ liệu được lưu trữ trong bộ nhớ, dữ liệu trong đường lưu trữ đệm không cần được ghi lại tới bộ nhớ trong khi thay thế; nếu bit cờ cải biến của đường lưu trữ đệm là không hợp lệ, tức là, dữ liệu trong đường lưu trữ đệm được cải biến và không đồng nhất với dữ liệu được lưu trữ trong bộ nhớ, dữ liệu trong đường lưu trữ đệm cần được ghi lại đầu tiên tới bộ nhớ trong khi thay thế. Tuy nhiên, NVM có giới hạn về số lượng ghi. Do đó, khi đường lưu trữ đệm tương

ứng với bộ nhớ mà loại bộ nhớ của nó là NVM phải được thay thế, đường lưu trữ đệm mà bit cờ cải biến của nó là sạch có thể được ưu tiên thay thế, để làm giảm số lượng ghi trên NVM bất cứ khi nào có thể.

S209. Lựa chọn đường lưu trữ đệm thứ nhất cần được thay thế từ đường lưu trữ đệm mà thỏa mãn điều kiện được thiết lập trước thứ hai, và S205 được thực hiện.

Bước xác định, bởi bộ lưu trữ đệm, rằng đường lưu trữ đệm mà thỏa mãn điều kiện được thiết lập trước thứ hai có tồn tại hay không trong bộ lưu trữ đệm có thể một cách cụ thể là:

xác định rằng đường lưu trữ đệm mà tương ứng với bộ nhớ của loại NVM và bit cờ cải biến của nó là sạch có tồn tại hay không trong N đường lưu trữ đệm đầu tiên trong danh sách được liên kết LRU của bộ lưu trữ đệm, trong đó N đường lưu trữ đệm đầu tiên là các đường lưu trữ đệm mà các tần xuất truy nhập lịch sử của nó là thấp hơn tần xuất được thiết lập trước; và

khi đường lưu trữ đệm mà tương ứng với bộ nhớ của loại NVM và bit cờ cải biến của nó là sạch tồn tại trong N đường lưu trữ đệm đầu tiên trong danh sách được liên kết LRU, lựa chọn, là đường lưu trữ đệm thứ nhất, đường lưu trữ đệm đầu tiên được xác định, mà tương ứng với bộ nhớ của loại NVM và bit cờ cải biến của nó là sạch, trong N đường lưu trữ đệm đầu tiên.

Theo phương án cụ thể, các giá trị của M và N có thể được tinh chỉnh theo cách thức áp dụng. Do các độ trễ trong việc thay thế các đường lưu trữ đệm tương ứng với các bộ nhớ của các loại khác nhau có quan hệ sau đây: DRAM < NVM (clean) < NVM (dirty), thời gian lưu trữ, trong bộ lưu trữ đệm, đường lưu trữ đệm từ bộ lưu trữ đệm NVM có thể được kéo dài một cách thích hợp. Do đó, có thể thường được thiết lập rằng $N \leq M$.

S210. Bộ lưu trữ đệm lựa chọn đường lưu trữ đệm với tần suất truy nhập lịch sử thấp nhất là đường lưu trữ đệm thứ nhất, và S205 được thực hiện.

Ngoài ra, khi không có đường lưu trữ đệm mà thỏa mãn điều kiện được thiết lập trước thứ hai tồn tại trong bộ lưu trữ đệm, đường lưu trữ đệm tại phần đầu

tiên của danh sách được liên kết LRU là đường lưu trữ đệm thứ nhất.

Cụ thể, nếu không có đường lưu trữ đệm tương ứng với bộ nhớ mà loại bộ nhớ của nó là loại NVM và bit cờ cải biến của nó là sạch tồn tại trong N đường lưu trữ đệm đầu tiên trong danh sách được liên kết LRU, bộ lưu trữ đệm có thể xác định rằng đường lưu trữ đệm thứ nhất tại phần đầu tiên của danh sách được liên kết LRU là đường lưu trữ đệm thứ nhất. Trong trường hợp này, đường lưu trữ đệm thứ nhất được xác định là đường lưu trữ đệm tương ứng với bộ nhớ mà loại của bộ nhớ của nó là loại NVM và bit cờ cải biến của nó là không hợp lệ.

Theo phương án khác của sáng chế sáng chế, bộ lưu trữ đệm có thể còn ghi, theo loại của phương tiện lưu trữ mà nằm trong bộ nhớ và được chỉ báo bởi địa chỉ truy nhập, loại của bộ nhớ tương ứng với đường lưu trữ đệm thứ hai.

Cụ thể, bộ lưu trữ đệm có thể thu được loại của bộ nhớ tương ứng với đường lưu trữ đệm theo hai các cách thức thực hiện sau đây:

Cách thức 1: Loại của bộ nhớ tương ứng với đường lưu trữ đệm thứ hai được xác định theo dải địa chỉ mà địa chỉ truy nhập thuộc về đó trong bộ nhớ và được ghi.

Cụ thể, theo cách này, các địa chỉ vật lý trong bộ nhớ lai là liên tục; ví dụ, n GB đầu tiên là DRAM, và n GB cuối cùng là NVM.

Do đó, bộ lưu trữ đệm có thể xác định rằng địa chỉ truy nhập thuộc về dải địa chỉ DRAM hay dải địa chỉ NVM. Nếu địa chỉ truy nhập thuộc về dải địa chỉ DRAM, bộ lưu trữ đệm có thể ghi rằng loại của bộ nhớ tương ứng với đường lưu trữ đệm thứ hai là loại DRAM; nếu địa chỉ truy nhập thuộc về dải địa chỉ NVM, bộ lưu trữ đệm có thể ghi rằng loại của bộ nhớ tương ứng với đường lưu trữ đệm thứ hai là loại NVM.

Cách thức 2: Loại của bộ nhớ tương ứng với đường lưu trữ đệm thứ hai được xác định theo thông tin được phản hồi lại bởi bộ điều khiển bộ nhớ và được ghi.

Cụ thể, theo cách này, bảng ánh xạ có thể được lưu trữ trong bộ điều khiển bộ nhớ, trong đó bảng ánh xạ ghi dải địa chỉ DRAM hoặc dải địa chỉ NVM, hoặc

có thể ghi cả dải địa chỉ DRAM và dải địa chỉ NVM. Dải địa chỉ có thể là liên tục hoặc không liên tục. Bộ điều khiển bộ nhớ có thể xác định vị trí lưu trữ của địa chỉ truy nhập trong bộ nhớ lai theo địa chỉ truy nhập và bảng ánh xạ. Ngoài ra, trong khi trao đổi dữ liệu giữa bộ điều khiển bộ nhớ và bộ lưu trữ đệm, bit cờ có thể được thêm vào, và bộ điều khiển bộ nhớ có thể gửi vị trí lưu trữ của địa chỉ truy nhập trong bộ nhớ lai tới bộ lưu trữ đệm bằng cách sử dụng bit cờ được thêm vào.

Theo phương án cụ thể, khi sự lệch bộ lưu trữ đệm diễn ra, bộ lưu trữ đệm cần gửi yêu cầu truy nhập dữ liệu tới bộ điều khiển bộ nhớ, trong đó yêu cầu truy nhập dữ liệu bao gồm địa chỉ truy nhập. Bộ điều khiển bộ nhớ có thể đọc dữ liệu cần được truy nhập từ bộ nhớ lai theo yêu cầu truy nhập dữ liệu, và bộ điều khiển bộ nhớ có thể thu được vị trí lưu trữ của địa chỉ truy nhập trong bộ nhớ lai theo địa chỉ truy nhập và bảng ánh xạ. Sau đó, bộ điều khiển bộ nhớ có thể gửi phản hồi đọc dữ liệu tới bộ lưu trữ đệm, trong đó phản hồi đọc dữ liệu bao gồm dữ liệu cần được truy nhập và vị trí lưu trữ của địa chỉ truy nhập trong bộ nhớ lai. Do đó, bộ lưu trữ đệm có thể ghi, theo vị trí lưu trữ được chứa trong phản hồi đọc dữ liệu được gửi bởi bộ điều khiển bộ nhớ, loại của bộ nhớ tương ứng với đường lưu trữ đệm thứ hai.

Giải pháp kỹ thuật của phương án nêu trên được mô tả chi tiết bằng cách sử dụng hai ví dụ cụ thể sau đây.

Giả thiết rằng, trong bộ nhớ lai, 2 GB đầu tiên là DRAM, 2 GB cuối cùng là NVM, và kế hoạch ánh xạ của bộ lưu trữ đệm là ánh xạ kết hợp; CPU yêu cầu dữ liệu từ bộ lưu trữ đệm, địa chỉ truy nhập là 0x08000000, địa chỉ truy nhập nằm trong GB đầu tiên của bộ nhớ lai, và kênh truyền dữ liệu có 32 bit.

Ví dụ 1: Sau khi tìm kiếm cục bộ, nếu bộ lưu trữ đệm không tìm thấy dữ liệu tương ứng, mà chỉ báo rằng sự lệch bộ lưu trữ đệm diễn ra, bộ lưu trữ đệm tìm kiếm 5 đường lưu trữ đệm đầu tiên trong danh sách được liên kết LRU, và xác định, theo các bit vị trí của 5 đường lưu trữ đệm đầu tiên, rằng không có đường lưu trữ đệm tương ứng với bộ nhớ mà loại bộ nhớ của nó là DRAM được tìm thấy. Sau đó, nếu bộ lưu trữ đệm kiểm tra các bit cờ cải biến của 3 đường lưu trữ

đệm đầu tiên trong danh sách được liên kết LRU và thấy rằng bit cờ cải biến của đường lưu trữ đệm thứ hai là 0, mà chỉ báo sạch, đường lưu trữ đệm là đường lưu trữ đệm thứ nhất cần được thay thế. Bộ lưu trữ đệm có thể đọc đường lưu trữ đệm bao gồm dữ liệu mà địa chỉ truy nhập của nó là 0x08000000 vào bộ lưu trữ đệm để thay thế đường lưu trữ đệm thứ nhất, và đưa dữ liệu được đọc quay trở lại CPU. Ngoài ra, bộ lưu trữ đệm có thể xác định, theo địa chỉ truy nhập (0x08000000), rằng dữ liệu được lưu trữ trong DRAM. Do đó, bộ lưu trữ đệm bổ sung đường lưu trữ đệm được đọc mới, tức là, đường lưu trữ đệm thứ hai, vào đuôi của danh sách được liên kết LRU, thiết lập bit cờ vị trí của đường lưu trữ đệm là 0 (mà thể hiện rằng đường lưu trữ đệm thứ hai đến từ DRAM), và thiết lập bit cờ cải biến là 0 (mà thể hiện rằng dữ liệu trong đường lưu trữ đệm thứ hai không được cải biến).

Ví dụ 2: Sau khi tìm kiếm cục bộ, nếu bộ lưu trữ đệm không tìm được dữ liệu tương ứng, mà chỉ báo rằng sự lệch bộ lưu trữ đệm diễn ra, bộ lưu trữ đệm tìm kiếm 5 đường lưu trữ đệm đầu tiên trong danh sách được liên kết LRU, và xác định, theo các bit cờ vị trí của 5 đường lưu trữ đệm đầu tiên, rằng đường lưu trữ đệm tương ứng với bộ nhớ mà loại bộ nhớ của nó là DRAM được tìm thấy và đường lưu trữ đệm là đường lưu trữ đệm thứ nhất cần được thay thế. Nếu bit cờ cải biến của DRAM là 1 (mà thể hiện rằng dữ liệu trong đường lưu trữ đệm thứ nhất được cải biến), bộ lưu trữ đệm sẽ đầu tiên ghi lại dữ liệu trong đường lưu trữ đệm thứ nhất, và sau đó, bộ lưu trữ đệm có thể đọc đường lưu trữ đệm bao gồm dữ liệu mà địa chỉ truy nhập của nó là 0x08000000 vào bộ lưu trữ đệm để thay thế đường lưu trữ đệm thứ nhất, và đưa dữ liệu được đọc quay lại CPU. Ngoài ra, bộ lưu trữ đệm có thể xác định, theo địa chỉ truy nhập (0x08000000), rằng dữ liệu được lưu trữ trong DRAM. Do đó, bộ lưu trữ đệm bổ sung đường lưu trữ đệm được đọc mới, tức là, đường lưu trữ đệm thứ hai, vào đuôi của danh sách được liên kết LRU, thiết lập bit cờ vị trí của đường lưu trữ đệm là 0 (mà thể hiện rằng đường lưu trữ đệm thứ hai đến từ DRAM), và thiết lập bit cờ cải biến là 0 (mà thể hiện rằng dữ liệu trong đường lưu trữ đệm thứ hai không được cải biến).

Có thể thấy được từ xử lý nêu trên rằng, trong phương án này của sáng chế,

khi bộ lưu trữ đệm đang xác định đường lưu trữ đệm cần được thay thế, đường lưu trữ đệm tương ứng với bộ nhớ mà loại bộ nhớ của nó là DRAM được ưu tiên thay thế, sao cho đường lưu trữ đệm tương ứng với bộ nhớ mà loại bộ nhớ của nó là NVM được lưu trữ bất cứ khi nào có thể, để ngăn ngừa độ trễ trong việc đọc dữ liệu từ NVM. Khi không có đường lưu trữ đệm tương ứng với bộ nhớ mà loại bộ nhớ của nó là DRAM có thể được thay thế, đường lưu trữ đệm tương ứng với bộ nhớ mà loại bộ nhớ của nó là NVM và bit cờ cải biến của nó là sạch được ưu tiên thay thế, để làm giảm số lượng ghi trên NVM bất cứ khi nào có thể và kéo dài tuổi thọ của bộ nhớ.

FIG.3 sơ đồ cấu trúc giản lược của bộ lưu trữ đệm theo phương án của sáng chế. Như được thể hiện trên FIG.3, bộ lưu trữ đệm trong phương án này có thể bao gồm:

môđun thu 31, có cấu trúc để thu yêu cầu truy nhập dữ liệu được gửi bởi CPU, trong đó yêu cầu truy nhập dữ liệu bao gồm địa chỉ truy nhập;

môđun xác định sự trùng bộ lưu trữ đệm 32, có cấu trúc để xác định, theo địa chỉ truy nhập, rằng dữ liệu cần được truy nhập có được lưu trữ đệm hay không trong bộ lưu trữ đệm;

môđun xác định thay thế, có cấu trúc để: khi dữ liệu cần được truy nhập không được lưu trữ đệm bộ lưu trữ đệm, xác định, theo tần xuất truy nhập lịch sử của đường lưu trữ đệm trong bộ lưu trữ đệm và loại của bộ nhớ tương ứng với đường lưu trữ đệm, rằng đường lưu trữ đệm mà thỏa mãn điều kiện được thiết lập trước thứ nhất có tồn tại hay không trong bộ lưu trữ đệm, trong đó đường lưu trữ đệm mà thỏa mãn điều kiện được thiết lập trước thứ nhất bao gồm đường lưu trữ đệm mà tần xuất truy nhập lịch sử của nó là thấp hơn tần số được thiết lập trước và tương ứng với bộ nhớ của loại bộ nhớ truy nhập ngẫu nhiên động DRAM, và bộ nhớ bao gồm bộ nhớ của loại DRAM và bộ nhớ của loại bộ nhớ bất biến (NVM); và lựa chọn, khi đường lưu trữ đệm mà thỏa mãn điều kiện được thiết lập trước thứ nhất tồn tại trong bộ lưu trữ đệm, đường lưu trữ đệm thứ nhất cần được thay thế từ đường lưu trữ đệm mà thỏa mãn điều kiện được thiết lập trước thứ nhất;

môđun đọc 34, có cấu trúc để đọc dữ liệu cần được truy nhập từ bộ nhớ theo địa chỉ truy nhập;

môđun thay thế 35, có cấu trúc để thay thế đường lưu trữ đệm thứ nhất bằng đường lưu trữ đệm thứ hai, trong đó đường lưu trữ đệm thứ hai bao gồm địa chỉ truy nhập và dữ liệu cần được truy nhập; và

môđun gửi 36, có cấu trúc để gửi dữ liệu cần được truy nhập tới CPU.

Ngoài ra, môđun xác định thay thế 33 có cấu trúc cụ thể để:

xác định rằng đường lưu trữ đệm tương ứng với bộ nhớ của loại DRAM có tồn tại hay không trong M đường lưu trữ đệm đầu tiên trong danh sách được liên kết lâu nhất chưa sử dụng (LRU) của bộ lưu trữ đệm, trong đó M đường lưu trữ đệm đầu tiên trong danh sách được liên kết LRU là các đường lưu trữ đệm mà các tần xuất truy nhập lịch sử của nó là thấp hơn tần xuất được thiết lập trước; và

khi đường lưu trữ đệm tương ứng với bộ nhớ của loại DRAM tồn tại trong M đường lưu trữ đệm đầu tiên trong danh sách được liên kết LRU, lựa chọn, là đường lưu trữ đệm thứ nhất, đường lưu trữ đệm thứ nhất của đường lưu trữ đệm được xác định mà tương ứng với bộ nhớ của loại DRAM và nằm trong M đường lưu trữ đệm đầu tiên.

Ngoài ra, môđun xác định thay thế 33 còn có cấu trúc để:

khi không có đường lưu trữ đệm mà thỏa mãn điều kiện được thiết lập trước thứ nhất tồn tại trong bộ lưu trữ đệm, xác định rằng đường lưu trữ đệm mà thỏa mãn điều kiện được thiết lập trước thứ hai có tồn tại hay không trong bộ lưu trữ đệm, trong đó đường lưu trữ đệm mà thỏa mãn điều kiện được thiết lập trước thứ hai bao gồm đường lưu trữ đệm không được cải biến mà tần xuất truy nhập lịch sử của nó là thấp hơn tần xuất được thiết lập trước và tương ứng với bộ nhớ của loại NVM; và

lựa chọn, khi đường lưu trữ đệm mà thỏa mãn điều kiện được thiết lập trước thứ hai tồn tại trong bộ lưu trữ đệm, đường lưu trữ đệm thứ nhất cần được

thay thế từ đường lưu trữ đệm mà thỏa mãn điều kiện được thiết lập trước thứ hai.

Ngoài ra, môđun xác định thay thế 33 có cấu trúc cụ thể để:

xác định rằng đường lưu trữ đệm mà tương ứng với bộ nhớ của loại NVM và bit cờ cải biến của nó là sạch có tồn tại hay không trong N đường lưu trữ đệm đầu tiên trong danh sách được liên kết LRU của bộ lưu trữ đệm, trong đó N đường lưu trữ đệm đầu tiên là các đường lưu trữ đệm mà các tần xuất truy nhập lịch sử của nó là thấp hơn tần xuất được thiết lập trước; và

khi đường lưu trữ đệm mà tương ứng với bộ nhớ của loại NVM và bit cờ cải biến của nó là sạch tồn tại trong N đường lưu trữ đệm đầu tiên trong danh sách được liên kết LRU, lựa chọn, là đường lưu trữ đệm thứ nhất, đường lưu trữ đệm đầu tiên được xác định, mà tương ứng với bộ nhớ của loại NVM và bit cờ cải biến của nó là sạch, trong N đường lưu trữ đệm đầu tiên.

Ngoài ra, môđun xác định thay thế 33 còn có cấu trúc để:

khi không có đường lưu trữ đệm mà thỏa mãn điều kiện được thiết lập trước thứ hai tồn tại trong bộ lưu trữ đệm, xác định rằng đường lưu trữ đệm tại phần đầu tiên của danh sách được liên kết LRU là đường lưu trữ đệm thứ nhất.

Ngoài ra, môđun thay thế 35 còn có cấu trúc để:

sau khi đường lưu trữ đệm thứ nhất được thay thế bằng đường lưu trữ đệm thứ hai, ghi, theo loại của phương tiện lưu trữ mà nằm trong bộ nhớ và được chỉ báo bởi địa chỉ truy nhập, loại của bộ nhớ tương ứng với đường lưu trữ đệm thứ hai.

Bộ lưu trữ đệm trong phương án này có thể được sử dụng để thực hiện giải pháp kỹ thuật trong phương pháp theo phương án nêu trên, các nguyên tắc thực hiện và các hiệu quả kỹ thuật của nó là tương đương, và các chi tiết không được mô tả ở đây.

Phương án của sáng chế có thể còn đề xuất phương án về hệ thống máy tính. Đối với sơ đồ cấu trúc giản lược của hệ thống máy tính theo phương án của sáng chế, có thể thực hiện việc tham chiếu tới cấu trúc được thể hiện trên FIG.1. Tức

là, bộ xử lý (Processor) 11 và bộ nhớ lai (Hybrid Memory) 12 được bao gồm, trong đó bộ xử lý 11 có thể bao gồm CPU 111, bộ lưu trữ đệm (cache) CPU 112, và bộ điều khiển bộ nhớ (Memory controller) 113; bộ nhớ lai 12 có thể bao gồm DRAM 121 và NVM 122; bộ nhớ lai 12 và bộ điều khiển bộ nhớ 113 có thể được kết nối bằng cách sử dụng kênh truyền bộ nhớ (Memory Bus) 13.

Bộ lưu trữ đệm 112 có thể sử dụng cấu trúc được mô tả trong phương án nêu trên của bộ lưu trữ đệm, và bộ lưu trữ đệm 112 có thực hiện giải pháp kỹ thuật trong phương pháp theo phương án nêu trên. Các nguyên tắc thực hiện và các hiệu quả kỹ thuật là tương tự nhau và các chi tiết không được mô tả ở đây.

Người có trình độ trung bình trong lĩnh vực kỹ thuật có thể hiểu rằng tất cả hoặc một vài bước của phương pháp theo các phương án của sáng chế có thể được thực hiện bởi chương trình mà chỉ dẫn phần cứng liên quan. Chương trình có thể được lưu trữ trong vật ghi đọc được bởi máy tính. Khi các chương trình này chạy, các bước của các phương án về phương pháp được thực hiện. Vật ghi nêu trên bao gồm: vật ghi bất kỳ mà có thể lưu trữ mã chương trình, như ROM, RAM, đĩa từ, hoặc đĩa quang.

Cuối cùng, lưu ý rằng các phương án nêu trên chỉ nhằm mục đích để mô tả các giải pháp kỹ thuật của sáng chế, mà không làm giới hạn sáng chế. Các phương án được đề xuất trong bản mô tả này chỉ là ví dụ. Chuyên gia trong lĩnh vực kỹ thuật có thể biết được một cách rõ ràng rằng, nhằm thuận tiện và súc tích cho phần mô tả, trong các phương án nêu trên, các phương án nhấn mạnh vào các khía cạnh khác nhau, và đối với phần không được mô tả chi tiết trong một phương án, có thể thực hiện việc tham chiếu tới phần mô tả liên quan của phương án khác. Các phương án của sáng chế, yêu cầu bảo hộ, và các đặc điểm được bộc lộ trong hình vẽ kèm theo có thể tồn tại một cách độc lập, hoặc tồn tại dưới dạng kết hợp.

YÊU CẦU BẢO HỘ

1. Phương pháp lưu trữ đệm dữ liệu được thực hiện bởi bộ xử lý lưu trữ đệm, bao gồm các bước:

thu yêu cầu truy nhập dữ liệu để truy nhập dữ liệu thứ nhất từ bộ xử lý trong hệ thống máy tính, trong đó hệ thống máy tính bao gồm bộ nhớ lai bao gồm bộ nhớ truy nhập ngẫu nhiên động (DRAM) và bộ nhớ bất biến (NVM);

xác định, theo tần xuất truy nhập lịch sử của đường lưu trữ đệm trong bộ lưu trữ đệm và loại của bộ nhớ tương ứng với đường lưu trữ đệm, mà các đường lưu trữ đệm trong bộ lưu trữ đệm đáp ứng điều kiện được thiết lập trước thứ nhất và dữ liệu thứ nhất không được lưu trữ đệm trong bộ lưu trữ đệm, trong đó các đường lưu trữ đệm đáp ứng điều kiện được thiết lập trước thứ nhất tương ứng với DRAM và mỗi đường lưu trữ đệm có tần xuất truy nhập lịch sử mà thấp hơn tần số được thiết lập trước;

lựa chọn đường lưu trữ đệm thứ nhất từ các đường lưu trữ đệm đáp ứng điều kiện được thiết lập trước thứ nhất;

đọc dữ liệu thứ nhất từ bộ nhớ lai theo địa chỉ truy nhập trong yêu cầu truy nhập; và

thay thế đường lưu trữ đệm thứ nhất bằng đường lưu trữ đệm thứ hai, đường lưu trữ đệm thứ hai bao gồm dữ liệu thứ nhất.

2. Phương pháp theo điểm 1, trong đó:

bước xác định rằng các đường lưu trữ đệm trong bộ lưu trữ đệm đáp ứng điều kiện được thiết lập trước thứ nhất bao gồm xác định rằng các đường lưu trữ đệm tương ứng với DRAM là trong M đường lưu trữ đệm thứ nhất trong danh sách được liên kết lâu nhất chưa sử dụng (LRU) của bộ lưu trữ đệm, mỗi trong số M đường lưu trữ đệm thứ nhất là các đường lưu trữ đệm có tần xuất truy nhập lịch sử mà thấp hơn tần số được thiết lập trước, và M là giá trị kiểu số nguyên mà lớn hơn hoặc bằng 2; và

bước lựa chọn đường lưu trữ đệm thứ nhất từ các đường lưu trữ đệm đáp

ứng điều kiện được thiết lập trước thứ nhất bao gồm lựa chọn, làm đường lưu trữ đệm thứ nhất, đường lưu trữ đệm được xác định tương ứng với DRAM từ M đường lưu trữ đệm thứ nhất khi các đường lưu trữ đệm tương ứng với DRAM trong M đường lưu trữ đệm thứ nhất.

3. Phương pháp theo điểm 2, trong đó bước xác định rằng các đường lưu trữ đệm tương ứng với DRAM trong M đường lưu trữ đệm thứ nhất bao gồm xác định, theo bit cờ vị trí của mỗi trong số M đường lưu trữ đệm thứ nhất trong bộ lưu trữ đệm, rằng các đường lưu trữ đệm tương ứng với DRAM có tồn tại hay không trong M đường lưu trữ đệm thứ nhất, bit cờ vị trí của mỗi trong số M đường lưu trữ đệm thứ nhất chỉ báo rằng bộ nhớ tương ứng với mỗi đường lưu trữ đệm có phải là DRAM hay NVM.

4. Phương pháp theo điểm 1, còn bao gồm bước ghi, theo bộ nhớ tương ứng với địa chỉ truy nhập, loại của bộ nhớ tương ứng với đường lưu trữ đệm thứ hai trong bit cờ vị trí của đường lưu trữ đệm thứ hai.

5. Phương pháp lưu trữ đệm dữ liệu được thực hiện bởi bộ xử lý lưu trữ đệm, bao gồm các bước:

thu yêu cầu truy nhập dữ liệu để truy nhập dữ liệu thứ nhất từ bộ xử lý trong hệ thống máy tính bao gồm bộ nhớ lai, yêu cầu truy nhập dữ liệu bao gồm địa chỉ truy nhập, và bộ nhớ lai bao gồm bộ nhớ truy nhập ngẫu nhiên động (DRAM) và bộ nhớ bất biến (NVM);

xác định, theo tần xuất truy nhập lịch sử của đường lưu trữ đệm trong bộ lưu trữ đệm và loại của bộ nhớ tương ứng với đường lưu trữ đệm, mà các đường lưu trữ đệm đáp ứng điều kiện được thiết lập trước thứ nhất không trong bộ lưu trữ đệm và dữ liệu thứ nhất không được lưu trữ đệm trong bộ lưu trữ đệm, các đường lưu trữ đệm đáp ứng điều kiện được thiết lập trước thứ nhất tương ứng với DRAM và mỗi đường lưu trữ đệm có tần xuất truy nhập lịch sử mà thấp hơn tần số được thiết lập trước;

xác định các đường lưu trữ đệm mà đáp ứng điều kiện được thiết lập trước thứ hai trong bộ lưu trữ đệm, các đường lưu trữ đệm mà đáp ứng điều kiện được

thiết lập trước thứ hai bao gồm các đường lưu trữ đệm không được cải biến tương ứng với NVM và mỗi đường lưu trữ đệm có tần xuất truy nhập lịch sử mà thấp hơn tần số được thiết lập trước;

lựa chọn đường lưu trữ đệm thứ nhất từ các đường lưu trữ đệm mà đáp ứng điều kiện được thiết lập trước thứ hai; đọc dữ liệu thứ nhất từ bộ nhớ lai theo địa chỉ truy nhập; và

thay thế đường lưu trữ đệm thứ nhất bằng đường lưu trữ đệm thứ hai, đường lưu trữ đệm thứ hai bao gồm dữ liệu thứ nhất.

6. Phương pháp theo điểm 5, trong đó bước xác định các đường lưu trữ đệm đáp ứng điều kiện được thiết lập trước thứ nhất không trong bộ lưu trữ đệm bao gồm:

xác định các đường lưu trữ đệm tương ứng với DRAM không trong M đường lưu trữ đệm thứ nhất trong danh sách được liên kết lâu nhất chưa sử dụng (LRU) của bộ lưu trữ đệm, mỗi trong số M đường lưu trữ đệm thứ nhất là các đường lưu trữ đệm có tần xuất truy nhập lịch sử mà thấp hơn tần số được thiết lập trước, và M là giá trị kiểu số nguyên mà lớn hơn hoặc bằng 2.

7. Phương pháp theo điểm 6, trong đó bước xác định các đường lưu trữ đệm tương ứng với DRAM không trong M đường lưu trữ đệm thứ nhất bao gồm xác định, theo bit cờ vị trí của mỗi trong số M đường lưu trữ đệm thứ nhất trong bộ lưu trữ đệm, các đường lưu trữ đệm tương ứng với DRAM không trong M đường lưu trữ đệm thứ nhất, bit cờ vị trí của mỗi trong số M đường lưu trữ đệm thứ nhất chỉ báo liệu bộ nhớ tương ứng với mỗi đường lưu trữ đệm là DRAM hay NVM.

8. Phương pháp theo điểm 7, trong đó bước xác định các đường lưu trữ đệm mà đáp ứng điều kiện được thiết lập trước thứ hai trong bộ lưu trữ đệm bao gồm xác định các đường lưu trữ đệm mà tương ứng với NVM và bao gồm bit cờ cải biến chỉ báo rằng các đường lưu trữ đệm không được cải biến trong N đường lưu trữ đệm thứ nhất trong danh sách được liên kết LRU của bộ lưu trữ đệm, N đường lưu trữ đệm thứ nhất là các đường lưu trữ đệm mà mỗi đường lưu trữ đệm có tần xuất truy nhập lịch sử mà thấp hơn tần số được thiết lập trước, N là giá trị kiểu số nguyên là lớn hơn 0 và nhỏ hơn;

trong đó bước lựa chọn đường lưu trữ đệm thứ nhất từ các đường lưu trữ đệm mà đáp ứng điều kiện được thiết lập trước thứ hai bao gồm lựa chọn, làm đường lưu trữ đệm thứ nhất, đường lưu trữ đệm được xác định tương ứng với NVM và bao gồm bit cờ cải biến chỉ báo rằng đường lưu trữ đệm không được cải biến từ N đường lưu trữ đệm thứ nhất.

9. Phương pháp theo điểm 5, còn bao gồm bước xác định rằng đường lưu trữ đệm tại phần đầu tiên của danh sách được liên kết LRU là đường lưu trữ đệm thứ nhất khi các đường lưu trữ đệm mà đáp ứng điều kiện được thiết lập trước thứ hai không trong bộ lưu trữ đệm.

10. Phương pháp theo điểm 5, còn bao gồm bước ghi, theo bộ nhớ tương ứng với địa chỉ truy nhập, loại của bộ nhớ tương ứng với đường lưu trữ đệm thứ hai trong bit cờ vị trí của đường lưu trữ đệm thứ hai.

11. Hệ thống máy tính, bao gồm:

bộ xử lý,

bộ nhớ lai bao gồm bộ nhớ truy nhập ngẫu nhiên động (DRAM) và bộ nhớ bất biến (NVM);

bộ lưu trữ đệm bao gồm bộ xử lý lưu trữ đệm đi kèm với bộ xử lý trong hệ thống máy tính và bộ nhớ lai, bộ xử lý lưu trữ đệm được tạo cấu hình để:

thu yêu cầu truy nhập dữ liệu để truy nhập dữ liệu thứ nhất từ bộ xử lý, yêu cầu truy nhập dữ liệu bao gồm địa chỉ truy nhập;

xác định, theo tần xuất truy nhập lịch sử của đường lưu trữ đệm trong bộ lưu trữ đệm và loại của bộ nhớ tương ứng với đường lưu trữ đệm, rằng các đường lưu trữ đệm trong bộ lưu trữ đệm có đáp ứng điều kiện được thiết lập trước thứ nhất hay không khi dữ liệu thứ nhất không được lưu trữ đệm trong bộ lưu trữ đệm, các đường lưu trữ đệm đáp ứng điều kiện được thiết lập trước thứ nhất tương ứng với DRAM và mỗi đường lưu trữ đệm có tần xuất truy nhập lịch sử mà thấp hơn tần số được thiết lập trước và;

lựa chọn đường lưu trữ đệm thứ nhất từ các đường lưu trữ đệm đáp ứng

điều kiện được thiết lập trước thứ nhất khi các đường lưu trữ đệm đáp ứng điều kiện được thiết lập trước thứ nhất là trong bộ lưu trữ đệm;

đọc dữ liệu thứ nhất từ bộ nhớ lai theo địa chỉ truy nhập; và thay thế đường lưu trữ đệm thứ nhất bằng đường lưu trữ đệm thứ hai, đường lưu trữ đệm thứ hai bao gồm dữ liệu thứ nhất.

12. Hệ thống máy tính theo điểm 11, trong đó bộ xử lý lưu trữ đệm được tạo cấu hình để:

xác định rằng các đường lưu trữ đệm tương ứng với DRAM có tồn tại hay không trong M đường lưu trữ đệm thứ nhất trong danh sách được liên kết lâu nhất chưa sử dụng (LRU) của bộ lưu trữ đệm, mỗi trong số M đường lưu trữ đệm thứ nhất là các đường lưu trữ đệm có tần xuất truy nhập lịch sử mà thấp hơn tần số được thiết lập trước, và M là giá trị kiểu số nguyên mà lớn hơn hoặc bằng 2; và

lựa chọn, làm đường lưu trữ đệm thứ nhất, đường lưu trữ đệm được xác định tương ứng với DRAM từ M đường lưu trữ đệm thứ nhất khi các đường lưu trữ đệm tương ứng với DRAM trong M đường lưu trữ đệm thứ nhất.

13. Hệ thống máy tính theo điểm 12, trong đó bộ xử lý lưu trữ đệm được tạo cấu hình để xác định, theo bit cờ vị trí của mỗi trong số M đường lưu trữ đệm thứ nhất trong bộ lưu trữ đệm, rằng các đường lưu trữ đệm tương ứng với DRAM có tồn tại hay không trong M đường lưu trữ đệm thứ nhất trong danh sách được liên kết LRU của bộ lưu trữ đệm, bit cờ vị trí của mỗi trong số M đường lưu trữ đệm thứ nhất chỉ báo liệu bộ nhớ tương ứng với mỗi đường lưu trữ đệm là DRAM hay NVM.

14. Hệ thống máy tính theo điểm 12, trong đó bộ xử lý lưu trữ đệm còn được tạo cấu hình để: xác định rằng các đường lưu trữ đệm trong bộ lưu trữ đệm có đáp ứng điều kiện được thiết lập trước thứ hai hay không khi các đường lưu trữ đệm đáp ứng điều kiện được thiết lập trước thứ nhất không trong bộ lưu trữ đệm, các đường lưu trữ đệm mà đáp ứng điều kiện được thiết lập trước thứ hai bao gồm các đường lưu trữ đệm không được cải biến mà tương ứng với NVM và mỗi

đường lưu trữ đệm có tần xuất truy nhập lịch sử mà thấp hơn tần số được thiết lập trước; và lựa chọn đường lưu trữ đệm thứ nhất từ các đường lưu trữ đệm mà đáp ứng điều kiện được thiết lập trước thứ hai khi các đường lưu trữ đệm trong bộ lưu trữ đệm đáp ứng điều kiện được thiết lập trước thứ hai.

15. Hệ thống máy tính theo điểm 14, trong đó bộ xử lý lưu trữ đệm được tạo cấu hình để:

xác định rằng các đường lưu trữ đệm mà tương ứng với NVM và bao gồm bit cờ cải biến chỉ báo rằng các đường lưu trữ đệm không được cải biến có được thiết lập trước hay không trong N đường lưu trữ đệm thứ nhất trong danh sách được liên kết LRU của bộ lưu trữ đệm, N đường lưu trữ đệm thứ nhất là các đường lưu trữ đệm mà mỗi đường lưu trữ đệm có tần xuất truy nhập lịch sử mà thấp hơn tần số được thiết lập trước, N là giá trị kiểu số nguyên là lớn hơn 0 và nhỏ hơn M; và

lựa chọn, làm đường lưu trữ đệm thứ nhất, đường lưu trữ đệm được xác định tương ứng với NVM và bao gồm bit cờ cải biến chỉ báo rằng đường lưu trữ đệm không được cải biến từ N đường lưu trữ đệm thứ nhất khi các đường lưu trữ đệm tương ứng với NVM và bao gồm bit cờ cải biến là trong N đường lưu trữ đệm thứ nhất.

16. Hệ thống máy tính theo điểm 15, trong đó bộ xử lý lưu trữ đệm còn được tạo cấu hình để xác định rằng đường lưu trữ đệm tại phần đầu tiên của danh sách được liên kết LRU là đường lưu trữ đệm thứ nhất khi các đường lưu trữ đệm mà đáp ứng điều kiện được thiết lập trước thứ hai không trong bộ lưu trữ đệm.

17. Hệ thống máy tính theo điểm 11, trong đó bộ xử lý lưu trữ đệm còn được tạo cấu hình để ghi, theo bộ nhớ tương ứng với địa chỉ truy nhập, loại của bộ nhớ tương ứng với đường lưu trữ đệm thứ hai trong bit cờ vị trí của đường lưu trữ đệm thứ hai.

1/3

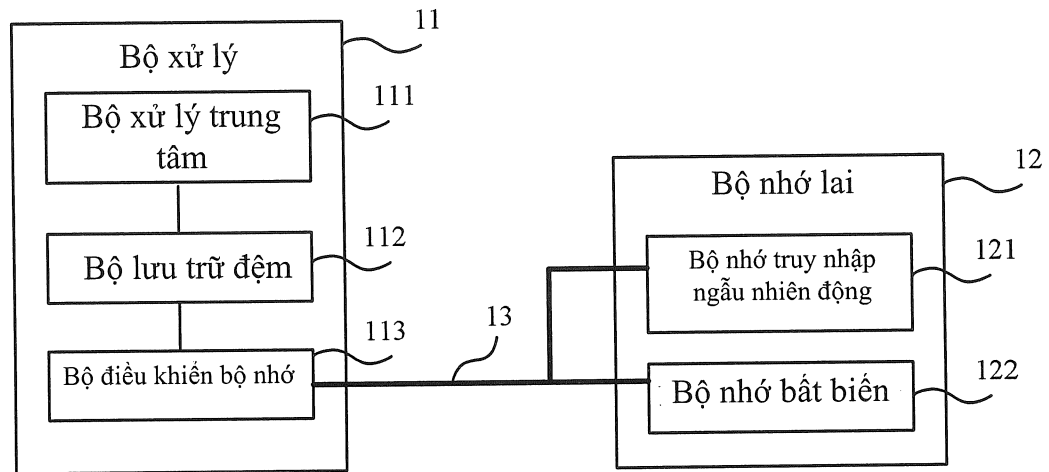


FIG. 1

2/3

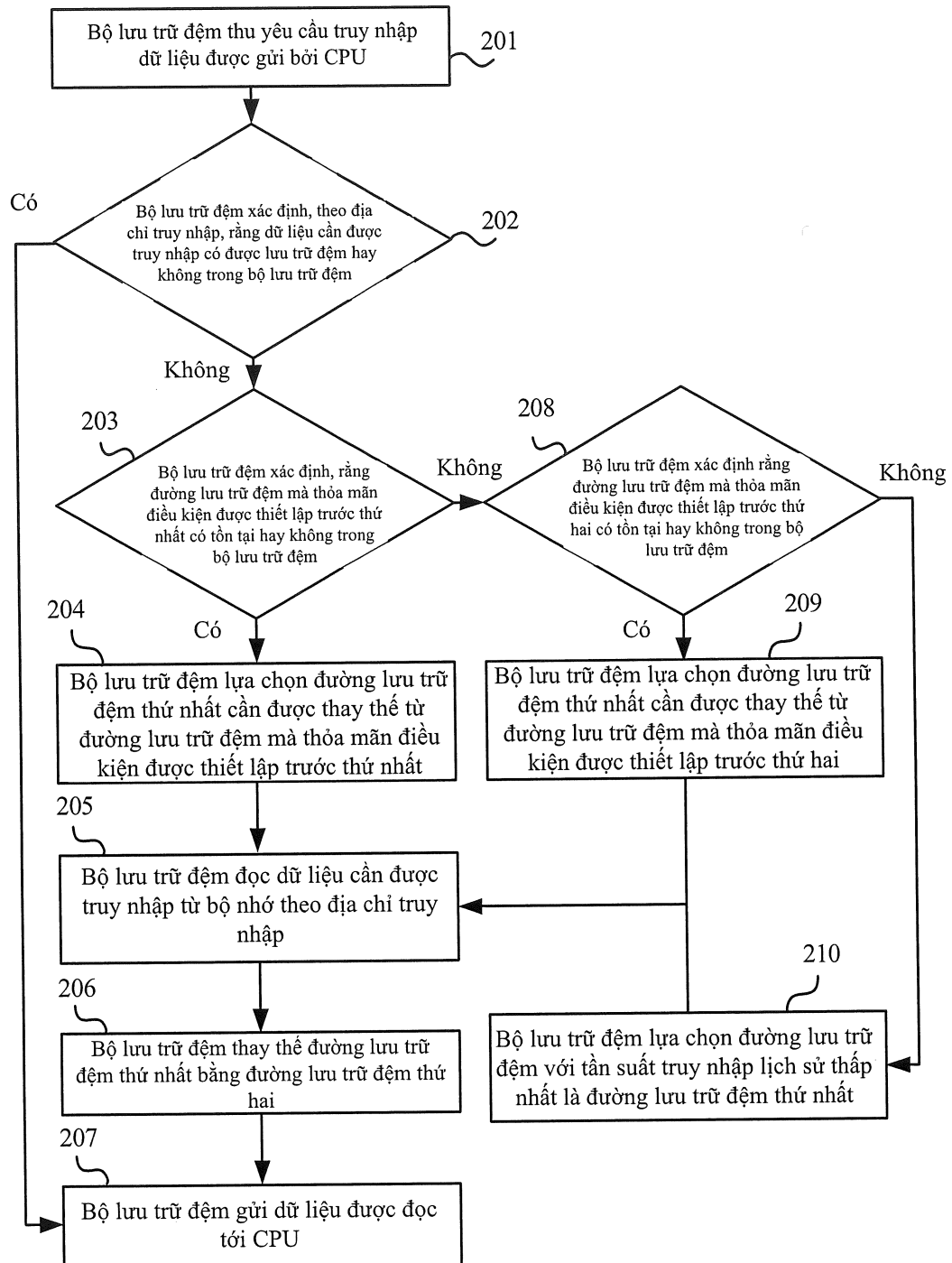


FIG. 2

3/3

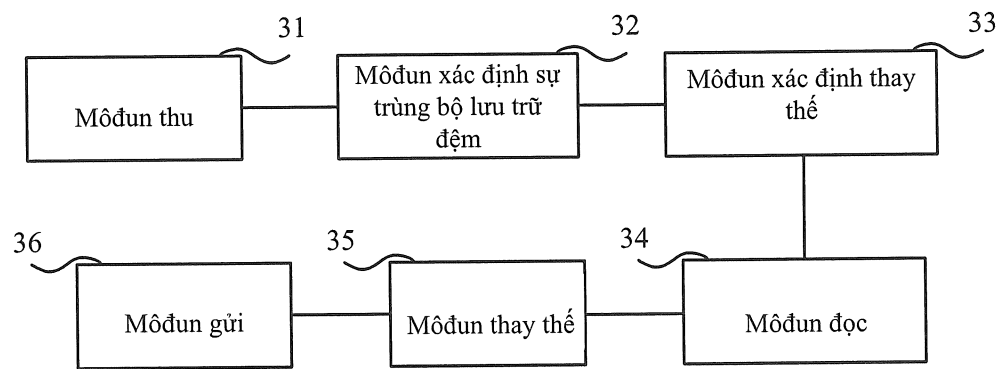


FIG. 3