



(12) BẢN MÔ TẢ SÁNG CHẾ THUỘC BẰNG ĐỘC QUYỀN SÁNG CHẾ
(19) Cộng hòa xã hội chủ nghĩa Việt Nam (VN) (11) 
CỤC SỞ HỮU TRÍ TUỆ
(51)^{2020.01} H01M 4/134; H01M 4/66; H01M 4/38; (13) B
C01B 33/027

(21) 1-2021-01030 (22) 26/02/2021
(30) 109106797 02/03/2020 TW
(45) 25/02/2025 443 (43) 27/09/2021 402
(73) SPHERETECH RESEARCH CORP. (TW)
2F., No.205, Dunhua N. Rd., Songshan Dist., Taipei City 10595, Taiwan
(72) LIN, DANIEL (TW); WANG, JOHN-SUN (TW).
(74) CÔNG TY LUẬT TNHH IP MAX (IPMAX LAW FIRM)

(54) VẬT LIỆU PIN VÀ PHƯƠNG PHÁP CHẾ TẠO VẬT LIỆU PIN

(21) 1-2021-01030

(57) Vật liệu pin bao gồm: nền dẫn điện; và lớp vật liệu silic được bố trí trên ít nhất một mặt bên của nền dẫn điện và bao gồm các sợi silic, ít nhất một số trong số đó kết hợp lại để tạo thành các khối cầu dạng sợi silic. Phương pháp chế tạo vật liệu pin bao gồm các bước: (a) cung cấp nền dẫn điện; (b) cung cấp vật liệu gốc silic, tiếp theo là lắng đọng trên bề mặt của vật liệu silic màng bao gồm silic vô định hình hoặc silic tinh thể để tạo thành vật liệu nguồn silic; (c) đặt vật liệu nguồn silic của bước (b) trên ít nhất một mặt bên của nền dẫn điện của bước (a), trong đó khoảng cách giữa nền dẫn điện và vật liệu nguồn silic nhỏ hơn 100 mm; và (d) làm nóng nền dẫn điện và vật liệu nguồn silic được sắp xếp như trong bước (c) để cho phép vật liệu nguồn silic giải phóng silic vô định hình hoặc silic tinh thể.

10

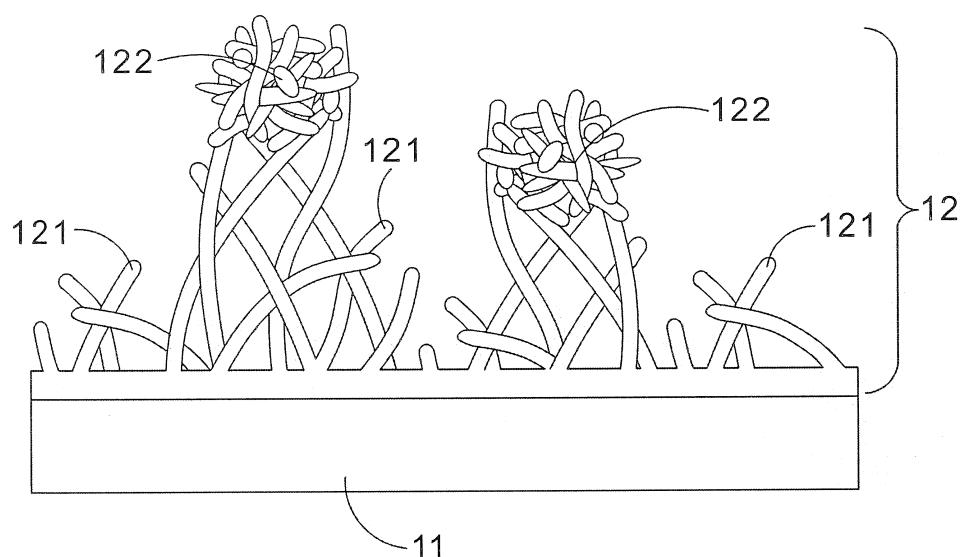


Fig.1

Lĩnh vực kỹ thuật của sáng chế

Sáng chế đề cập đến vật liệu pin, và cụ thể là đến vật liệu pin gồm các khối cầu dạng sợi silic và phương pháp chế tạo vật liệu pin gồm các khối cầu dạng sợi silic.

Tình trạng kỹ thuật của sáng chế

Việc lưu trữ và sử dụng điện của pin là những chỉ số rõ ràng về sự tăng trưởng và tầm quan trọng của thị trường toàn cầu. Sự đột phá công nghệ được yêu cầu cấp bách để đáp ứng nhu cầu đối với các pin lưu trữ điện tiên tiến có thể áp dụng cho xe điện trong tương lai, phát điện năng lượng mặt trời, và các sản phẩm điện tử tiêu dùng khác nhau. Vì vấn đề này, điều quan trọng là tăng hiệu suất lưu trữ điện mỗi khối lượng đơn vị. Trong vấn đề này, giải pháp kỹ thuật liên quan đã biết bộc lộ việc sử dụng bột hợp kim cacbon silic và vật liệu polime làm vật liệu đầu cực âm của pin lithi.

Để nâng cao hiệu suất lưu trữ điện của vật liệu pin, tình trạng kỹ thuật bộc lộ phương pháp chế tạo vật liệu pin, mà đòi hỏi sự lắng đọng silic tinh thể hoặc silic vô định hình trên nền ở nhiệt độ cao để tạo thành vật liệu pin, sao cho silic tinh thể được lắng đọng hoặc silic vô định hình đạt được cấu trúc cụ thể do các điều kiện quy trình cụ thể và cấu trúc nền, do đó nâng cao hiệu suất lưu trữ điện.

TW 201603378 A bộc lộ điện cực dẫn đến sự hình thành của lớp chứa silic trên bộ gom dòng điện, trong đó các hạt chứa silic được căn chỉnh trong không gian được xác định giữa các phần nhô ra, tiếp xúc với lớp chứa silic, nhưng không tiếp xúc với bộ gom dòng điện.

CN 102969529 A bộc lộ thiết bị lưu trữ điện bao gồm: phần màng được tạo thành trên tấm titan bởi LPCVD và được sắp xếp trong các lớp hoạt chất, khối gốc được hình thành trên tấm titan, và các sợi tinh thể kéo dài từ khối gốc.

US 2013/0164612 A1 bộc lộ điện cực âm bao gồm: bộ gom dòng điện bao gồm: nhiều phần nhô ra; và phần đế được kết nối với nhiều phần nhô ra; và lớp vật liệu hoạt tính trên bộ gom dòng điện, trong đó các phần nhô ra và phần đế chứa titan, trong đó các mặt trên và các mặt bên của các phần nhô ra và mặt trên của phần đế được phủ bằng lớp vật liệu hoạt tính, lớp vật liệu hoạt tính bao gồm phần màng mỏng tiếp xúc với một trong các phần nhô ra và nhiều sợi tinh thể kéo dài từ phần màng mỏng, trong đó lớp vật liệu hoạt tính bao gồm silic vô định hình, silic vi tinh thể, silic đa tinh thể, hoặc sự kết hợp của chúng.

EP 2741350 A1 bộc lộ vật liệu hoạt tính điện cực âm, gồm oxit silic vô định hình, silic tinh thể, cacbon, silicua kim loại, một hoặc nhiều trong số đó được bao gồm trong các hạt hình cầu và các sợi tinh thể.

JP 2017137239 A bộc lộ phương pháp sản xuất cấu trúc nano, bao gồm lắng đọng các hạt xúc tác (ví dụ, các hạt nano đồng hình cầu) trên nền xốp (ví dụ, các hạt than chì) và sau đó phát triển cấu trúc nano từ các hạt xúc tác, trong đó cấu trúc nano bao gồm các sợi tinh thể nano silic đa tinh thể.

Hiệu suất lưu trữ điện của các vật liệu pin thông thường đã nói ở trên vẫn còn chỗ để cải thiện.

Bản chất kỹ thuật của sáng chế

Mục tiêu của sáng chế là đề xuất vật liệu pin và phương pháp chế tạo nó để tăng cường hơn nữa sự lưu trữ điện của vật liệu pin.

Để đạt được ít nhất mục tiêu trên, sáng chế đề xuất vật liệu pin, gồm: nền dẫn điện; và lớp vật liệu silic được bố trí trên ít nhất một mặt của nền dẫn điện, trong đó lớp vật liệu silic gồm nhiều sợi silic, ít nhất một số trong số đó kết hợp lại để tạo thành nhiều khối cầu dạng sợi silic.

Đối với vật liệu pin, nền dẫn điện chứa đồng hoặc nhôm.

Đối với vật liệu pin, nền dẫn điện là lá đồng hoặc lá nhôm.

Đối với vật liệu pin, lớp vật liệu silic được bố trí ở 2 mặt bên của nền dẫn điện.

Đối với vật liệu pin, lớp vật liệu silic được pha tạp thêm bo hoặc photpho.

Đối với vật liệu pin, đường kính của các khối cầu dạng sợi silic nằm trong khoảng từ 1 μm đến 100 μm .

Đối với vật liệu pin, độ dày của lớp vật liệu silic trong khoảng từ 1 μm đến 400 μm .

Để đạt được ít nhất mục tiêu trên, sáng chế còn đề xuất phương pháp chế tạo vật liệu pin, gồm các bước:

- (a) cung cấp nền dẫn điện;
- (b) cung cấp vật liệu gốc silic, tiếp theo là lắng đọng trên bề mặt của vật liệu gốc silic màng gồm silic vô định hình hoặc silic tinh thể để tạo thành vật liệu nguồn silic;
- (c) đặt vật liệu nguồn silic của bước (b) trên ít nhất một mặt bên của nền dẫn điện của bước (a), trong đó khoảng cách giữa nền dẫn điện và vật liệu nguồn silic nhỏ hơn 100 mm; và

(d) làm nóng nền dẫn điện và vật liệu nguồn silic được sắp xếp như trong bước (c) để cho phép vật liệu nguồn silic giải phóng silic vô định hình hoặc silic tinh thể, để lắng đọng lớp vật liệu silic trên nền dẫn điện.

Đối với phương pháp chế tạo vật liệu pin, trong bước (c), khoảng cách giữa nền dẫn điện và vật liệu nguồn silic nằm trong khoảng từ 0,01 mm đến 100 mm.

Phương pháp chế tạo vật liệu pin còn gồm bước (e) cung cấp khí nguồn silic, và khí nguồn bo hoặc khí nguồn photpho trong khi làm nóng nền dẫn điện và vật liệu nguồn silic được sắp xếp như trong bước (c).

Đối với phương pháp chế tạo vật liệu pin, khí nguồn silic là silan (SiH_4) để tăng độ dày của lớp vật liệu silic.

Đối với phương pháp chế tạo vật liệu pin, khí nguồn photpho là photphin (PH_3) để tăng độ dẫn điện của vật liệu pin.

Đối với phương pháp chế tạo vật liệu pin, nền dẫn điện chứa đồng hoặc nhôm.

Đối với phương pháp chế tạo vật liệu pin, nền dẫn điện là lá đồng hoặc lá nhôm.

Đối với phương pháp chế tạo vật liệu pin, vật liệu gốc silic là lát silic hoặc màng silic.

Đối với phương pháp chế tạo vật liệu pin, bước (c) đòi hỏi đặt vật liệu nguồn silic của bước (b) trên hai mặt bên của nền dẫn điện của bước (a).

Đối với phương pháp chế tạo vật liệu pin, bước (d) còn đòi hỏi làm nóng nền dẫn điện và vật liệu nguồn silic được sắp xếp như trong bước (c) ở 300-

700°C.

Đối với phương pháp chế tạo vật liệu pin, lớp vật liệu silic được tạo thành trong bước (d) bao gồm nhiều sợi silic, ít nhất một số trong số đó kết hợp lại để tạo thành nhiều khối cầu dạng sợi silic.

Đối với phương pháp chế tạo vật liệu pin, đường kính của nhiều khối cầu dạng sợi silic được bao gồm trong lớp vật liệu silic được tạo thành trong bước (d) nằm trong khoảng từ 1 μm đến 100 μm .

Đối với phương pháp chế tạo vật liệu pin, độ dày của lớp vật liệu silic được tạo thành trong bước (d) nằm trong khoảng từ 1 μm đến 400 μm .

Đối với vật liệu pin theo sáng chế có các khối cầu dạng sợi silic với cấu trúc độc đáo và do đó không có các giới hạn cố hữu của các vật liệu gốc silic tinh thể bằng cách đó nâng cao hiệu quả hiệu suất của các pin được làm bằng vật liệu pin và giảm thiểu hiệu quả khả năng giảm nhanh tuổi thọ của các pin do sự luân phiên giữa sạc và xả của chúng bằng sự trao đổi giữa silic và ion lithi. Các pin được làm bằng vật liệu pin theo sáng chế có tuổi thọ lâu hơn so với các pin bán sẵn trên thị trường thông thường. Hơn nữa, vật liệu pin theo sáng chế làm tăng đáng kể diện tích trao đổi giữa ion lithi và silic và nâng cao hiệu quả dung lượng điện và tuổi thọ của các pin được làm bằng vật liệu pin.

Mô tả vắn tắt các hình vẽ

Fig.1 là hình giản đồ của vật liệu pin của sáng chế.

Fig.2 là lưu đồ của phương pháp chế tạo vật liệu pin theo sáng chế.

Fig.3 là hình giản đồ của bước (c) của phương pháp chế tạo vật liệu pin theo sáng chế.

Fig.4 là ảnh được chụp với kính hiển vi điện tử quét (scanning electron microscope, SEM) của lớp vật liệu silic của vật liệu pin được chế tạo theo phương án của sáng chế.

Fig.5 là ảnh được chụp với kính hiển vi điện tử quét (scanning electron microscope, SEM) của lớp vật liệu silic của vật liệu pin được chế tạo theo phương án của sáng chế.

Fig.6 là hình giản đồ của lớp vật liệu silic của vật liệu pin được chế tạo theo phương án của sáng chế.

Fig.7 là ảnh được chụp với kính hiển vi điện tử quét (scanning electron microscope, SEM) của lớp vật liệu silic của vật liệu pin được chế tạo theo phương án của sáng chế.

Mô tả chi tiết sáng chế

Để tạo điều kiện thuận lợi cho việc hiểu rõ đối tượng, đặc điểm và tác dụng của sáng chế, các phương án cùng với các hình vẽ đính kèm được để mô tả chi tiết sáng chế được đề xuất.

Sáng chế đề xuất vật liệu pin.

Tham khảo Fig.1, vật liệu pin 10 của sáng chế gồm: nền dẫn điện 11; và lớp vật liệu silic 12 được bố trí trên ít nhất một mặt bên của nền dẫn điện 11 và gồm nhiều sợi silic 121, trong đó ít nhất một số trong các sợi silic 121 tập hợp lại để tạo thành nhiều khối cầu dạng sợi silic 122.

Theo phương án, nền dẫn điện chứa đồng hoặc nhôm. Nền dẫn điện là lá đồng hoặc lá nhôm. Tuy nhiên, sáng chế không bị giới hạn ở đó, vì người có hiểu biết trung bình trong lĩnh vực kỹ thuật có thể chọn, khi cần thiết, bất kỳ vật liệu dẫn điện thích hợp nào khác làm nền dẫn điện.

Theo phương án, lớp vật liệu silic được bố trí trên hai mặt bên của nền dẫn điện để nâng cao hơn nữa hiệu suất của các pin được làm bằng vật liệu pin. Tuy nhiên, sáng chế không bị giới hạn ở đó. Theo phương án biến thể, lớp vật liệu silic chỉ được bố trí trên một mặt bên của nền dẫn điện.

Theo phương án, lớp vật liệu silic được pha tạp thêm bo hoặc photpho để tăng độ dẫn điện của vật liệu pin. Tuy nhiên, sáng chế không bị giới hạn ở đó. Theo phương án biến thể, lớp vật liệu silic không chứa bo hoặc photpho.

Theo phương án, các khối cầu dạng sợi silic có đường kính từ 1 μm - 100 μm , và lớp vật liệu silic có độ dày từ 1 μm - 400 μm . Tuy nhiên, sáng chế không bị giới hạn ở đó, vì người có hiểu biết trung bình trong lĩnh vực kỹ thuật có thể kiểm soát, khi cần thiết, các điều kiện xử lý để đạt được đường kính yêu cầu của các khối cầu dạng sợi silic và độ dày yêu cầu của lớp vật liệu silic.

Sáng chế còn đề xuất phương pháp chế tạo vật liệu pin.

Tham khảo Fig.2, phương pháp chế tạo vật liệu pin theo sáng chế gồm các bước: (a) cung cấp nền dẫn điện S201; (b) cung cấp vật liệu gốc silic, tiếp theo là lắng đọng trên bề mặt của vật liệu silic màng gồm silic vô định hình hoặc silic tinh thể để tạo thành vật liệu nguồn silic S202; (c) đặt vật liệu nguồn silic của bước (b) trên ít nhất một mặt bên của nền dẫn điện của bước (a), trong đó khoảng cách giữa nền dẫn điện và vật liệu nguồn silic là nhỏ hơn 100 mm S203; và (d) làm nóng nền dẫn điện và vật liệu nguồn silic được sắp xếp như trong bước (c) để cho phép vật liệu nguồn silic giải phóng silic vô định hình hoặc silic tinh thể, để lắng đọng lớp vật liệu silic trên nền dẫn điện S204.

Sáng chế không hạn chế sự lựa chọn của nền dẫn điện trong bước (a), và

do đó người có hiểu biết trung bình trong lĩnh vực kỹ thuật có thể chọn các nền dẫn điện thông thường khác nhau khi cần thiết. Theo phương án, nền dẫn điện chứa đồng hoặc nhôm. Theo phương án, nền dẫn điện tốt hơn là lá đồng hoặc lá nhôm. Tốt hơn, nền dẫn điện có dạng tấm mỏng hoặc dạng màng. Tuy nhiên, sáng chế không bị giới hạn ở đó.

Sáng chế không hạn chế việc lựa chọn của vật liệu gốc silic trong bước (b), và do đó người có hiểu biết trung bình trong lĩnh vực kỹ thuật có thể chọn vật liệu gốc silic thông thường khác nhau khi cần thiết. Theo phương án, vật liệu gốc silic là lát silic hoặc màng silic. Tốt hơn, vật liệu gốc silic có dạng tấm mỏng hoặc dạng màng. Tuy nhiên, sáng chế không bị giới hạn ở đó.

Trong bước (c), vật liệu nguồn silic của bước (b) được đặt trên ít nhất một mặt bên của nền dẫn điện của bước (a). Theo phương án được lấy làm ví dụ, sự sắp xếp trong bước (c) được thể hiện trên Fig.3, trong đó vật liệu nguồn silic 302 được bố trí trên một mặt bên của nền dẫn điện 301, và khoảng cách d từ 0,01 mm - 100 mm được xác định giữa nền dẫn điện 301 và vật liệu nguồn silic 302. Tham khảo Fig.3, tốt hơn, nền dẫn điện 301 và vật liệu nguồn silic 302 có dạng tấm mỏng hoặc dạng màng và song song với nhau. Tuy nhiên, sáng chế không bị giới hạn ở đó. Theo phương án được lấy làm ví dụ được minh họa bởi Fig.3, vật liệu nguồn silic được bố trí trên một mặt bên của nền dẫn điện; do đó, lớp vật liệu silic được lắng đọng trên một mặt của nền dẫn điện và đối mặt với vật liệu nguồn silic trong bước (d). Theo phương án được ưu tiên khác, vật liệu nguồn silic được bố trí trên hai mặt bên của nền dẫn điện, và do đó lớp vật liệu silic được lắng đọng trên hai mặt của nền dẫn điện trong bước (d).

Sáng chế không hạn chế bước (d) làm nóng nền dẫn điện và vật liệu nguồn silic được sắp xếp như trong bước (c) để cho phép vật liệu nguồn silic

giải phóng silic vô định hình hoặc silic tinh thể, để lắng đọng lớp vật liệu silic trên nền dẫn điện. Theo phương án biến thể, thiết bị lắng đọng hơi hóa học áp suất thấp (Low Pressure Chemical Vapor Deposition, LPCVD) thông thường cho phép vật liệu nguồn silic giải phóng một số silic tinh thể hoặc silic vô định hình ở 300-700°C, để lắng đọng lớp vật liệu silic trên nền dẫn điện. Theo phương án, bước (d) còn đòi hỏi cung cấp vật liệu nguồn bo hoặc vật liệu nguồn photpho, để pha tạp bo hoặc photpho trong quá trình lắng đọng lớp vật liệu silic. Tuy nhiên, sáng chế không bị giới hạn ở đó, vì người có hiểu biết trung bình trong lĩnh vực kỹ thuật có thể cung cấp, khi cần thiết, vật liệu có chứa bất kỳ thành phần nào khác được pha tạp trong lớp vật liệu silic.

Trong bước (d), vật liệu nguồn silic và nền dẫn điện, được bao phủ với màng gồm silic vô định hình hoặc silic tinh thể, nằm kề nhau, để tạo ra lực tương tác không liên kết giữa vật liệu nguồn silic và nền dẫn điện và do đó cho phép lớp vật liệu silic phát triển trên nền dẫn điện dọc theo hướng trường lực, bằng cách đó tạo thành các sợi silic. Hơn nữa, vì khoảng cách giữa vật liệu nguồn silic và nền dẫn điện nằm trong khoảng từ 0,01 mm đến 100 mm, nên là khả thi để tạo thành các khối cầu dạng sợi silic và do đó nâng cao các đặc tính của vật liệu pin được chế tạo, bằng cách đó cho phép pin làm từ vật liệu pin đạt được tuổi thọ lâu dài và dung lượng điện cao. Theo phương án, các khối cầu dạng sợi silic có đường kính từ 1 μm - 100 μm , và lớp vật liệu silic có độ dày từ 1 μm - 400 μm . Tuy nhiên, sáng chế không bị giới hạn ở đó, vì người có hiểu biết trung bình trong lĩnh vực kỹ thuật có thể kiểm soát, khi cần thiết, các điều kiện quá trình (ví dụ, tốc độ tăng nhiệt độ và thời gian giữ nhiệt độ trong quá trình làm nóng trong bước (d)) để đạt được đường kính yêu cầu của các khối cầu dạng sợi silic và độ dày cần thiết của lớp vật liệu silic.

Phương pháp chế tạo vật liệu pin còn gồm bước: (e) cung cấp khí nguồn silic, và khí nguồn bo hoặc khí nguồn photpho trong khi làm nóng nền dẫn

điện và vật liệu nguồn silic được sắp xếp như trong bước (c). Tuy nhiên, sáng chế không bị giới hạn ở đó. Theo phương án biến thể, bước (e) được bỏ qua.

Trong bước (e), khí nguồn silic là silan (SiH_4) để tăng độ dày của lớp vật liệu silic. Tuy nhiên, sáng chế không bị giới hạn ở đó, vì người có hiểu biết trung bình trong lĩnh vực kỹ thuật có thể chọn bất kỳ nguồn silic thích hợp nào khác khi cần thiết. Trong bước (e), khí nguồn photpho là photphin (PH_3) để tăng độ dẫn điện của vật liệu pin. Tuy nhiên, sáng chế không bị giới hạn ở đó, vì người có hiểu biết trung bình trong lĩnh vực kỹ thuật có thể cung cấp, khi cần thiết, khí có chứa bất kỳ nguyên tố nào khác được pha tạp trong lớp vật liệu silic.

Phương án

Phương án này đề cập đến việc chế tạo vật liệu pin của sáng chế với phương pháp chế tạo vật liệu pin theo sáng chế. Các bước được sử dụng trong phương án này được mô tả ngắn gọn như sau: bước (a) bao hàm việc sử dụng lá đồng làm nền dẫn điện; bước (b) bao hàm việc sử dụng lát silic làm vật liệu gốc silic và lắng đọng màng gồm silic vô định hình hoặc silic tinh thể trên bề mặt của vật liệu gốc silic để tạo thành vật liệu nguồn silic; bước (c) bao hàm việc đặt vật liệu nguồn silic của bước (b) trên mặt bên của nền dẫn điện của bước (a), trong đó khoảng cách giữa nền dẫn điện và vật liệu nguồn silic nhỏ hơn 20 mm; bước (d) bao hàm việc làm nóng nền dẫn điện và vật liệu nguồn silic được sắp xếp như trong bước (c) bằng thiết bị lắng đọng hơi hóa học (Chemical Vapor Deposition, CVD) thông thường ở 600°C trong 240 phút; và bước (e) bao hàm việc đưa vào silan (SiH_4) ở tốc độ dòng 400 sccm và photphin (PH_3) với tốc độ dòng 300 sccm ở 600°C trong 240 phút.

Tham khảo Fig.4, Fig.5 và Fig.6, các ảnh được chụp của vật liệu pin với kính hiển vi điện tử quét (scanning electron microscope, SEM) (Fig.4 và

Fig.5) và hình giản đồ của Fig.6 thể hiện rằng lớp vật liệu silic của vật liệu pin trong phương án này gồm nhiều sợi silic 501, và ít nhất một số trong số các sợi silic 501 kết hợp lại để tạo thành nhiều khối cầu dạng sợi silic 502.

Phương án so sánh

Phương án so sánh về cơ bản dựa trên phương pháp chế tạo vật liệu pin theo sáng chế, nhưng trong bước (c) của nó, khoảng cách giữa nền dẫn điện và vật liệu nguồn silic lớn hơn 100 mm. Theo phương án so sánh, phương pháp chế tạo bao gồm các bước: bước (a) sử dụng lá đồng làm nền dẫn điện; bước (b) sử dụng lát silic làm vật liệu gốc silic và lắng đọng trên bề mặt vật liệu gốc silic màng gồm silic vô định hình hoặc silic tinh thể để tạo thành vật liệu nguồn silic; bước (c) đặt vật liệu nguồn silic của bước (b) trên một mặt bên của nền dẫn điện của bước (a), trong đó khoảng cách giữa nền dẫn điện và vật liệu nguồn silic là 105 mm; và bước (d) làm nóng nền dẫn điện và vật liệu nguồn silic được sắp xếp như trong bước (c) với thiết bị lắng đọng hơi hóa học (conventional Chemical Vapor Deposition, CVD) thông thường ở 600°C trong 240 phút; và bước (e) đưa vào silan (SiH_4) vào với tốc độ dòng 400 sccm và photphin (PH_3) với tốc độ dòng 300 sccm ở 600°C trong 240 phút.

Tham khảo Fig.7, ảnh được chụp của vật liệu pin của phương án so sánh bằng kính hiển vi điện tử quét (scanning electron microscope, SEM) thể hiện rằng vật liệu pin của phương án so sánh có ưu điểm là cả các sợi silic và các khối cầu dạng sợi silic đều không có mặt trên lớp vật liệu silic, bởi vì khoảng cách giữa nền dẫn điện và vật liệu nguồn silic lớn hơn 100 mm trong bước (c).

Phương án thử nghiệm

Trong cùng các điều kiện chế tạo và thử nghiệm, các pin được làm bằng vật liệu pin của phương án và phương án so sánh, tương ứng. Đối với mức lưu trữ điện, các pin được làm bằng vật liệu pin của phương án có khả năng phóng điện cao hơn khoảng 10 lần so với pin được làm bằng vật liệu pin của phương án so sánh. Hơn nữa, đối với mức lưu trữ điện, pin được làm bằng vật liệu pin theo phương án có khả năng phóng điện bằng 399% khả năng phóng điện của pin được làm bằng vật liệu điện cực graphit Panasonic bán sẵn trên thị trường.

Các điều kiện chế tạo và thử nghiệm được mô tả dưới đây.

Vật liệu pin của cả phương án và phương án so sánh cũng như vật liệu điện cực graphit Panasonic bán sẵn trên thị trường được sử dụng làm vật liệu đầu cực âm. Vật liệu được cắt thành từng miếng có kích thước 1 cm x 1 cm. Chiều dày lớp phủ của vật liệu điện cực graphit Panasonic và chiều dày của lớp vật liệu silic của vật liệu pin của phương án và phương án so sánh là 130 - 140 μm . Ba vật liệu pin nói trên được đóng gói trong các pin cúc theo công nghệ thông thường.

Trong cùng các điều kiện chế tạo và thử nghiệm, các pin cúc được chế tạo theo phương pháp đã nói ở trên được thử nghiệm. Mặc dù chỉ có một sự thay đổi trong vật liệu đầu cực âm, nhưng các pin được làm bằng vật liệu pin của phương án có khả năng phóng điện cao hơn khoảng 10 lần so với các pin được làm bằng vật liệu pin của phương án so sánh về mức lưu trữ điện, trong khi pin được làm bằng vật liệu pin của phương án có khả năng phóng điện bằng 399% khả năng phóng điện của pin được làm bằng vật liệu điện cực graphit Panasonic bán sẵn trên thị trường về mức lưu trữ điện.

Do đó, theo sáng chế, các khối cầu dạng sợi silic được chứa trong lớp vật liệu silic của vật liệu pin làm tăng đáng kể diện tích trao đổi giữa ion lithi và

silic và do đó nâng cao hiệu quả dung lượng điện và tuổi thọ của các pin được làm bằng vật liệu pin.

Mặc dù sáng chế đã được mô tả bằng các phương án cụ thể, nhiều sửa đổi và biến thể có thể được thực hiện bởi người có hiểu biết trung bình trong lĩnh vực kỹ thuật mà không rời khỏi phạm vi và tinh thần của sáng chế được nêu trong các yêu cầu bảo hộ.

Yêu cầu bảo hộ

1. Vật liệu pin, gồm:

nền dẫn điện; và

lớp vật liệu silic được bố trí trên ít nhất một mặt bên của nền dẫn điện,

trong đó lớp vật liệu silic bao gồm nhiều sợi silic, ít nhất một số trong số đó tập hợp lại để tạo thành nhiều khối cầu dạng sợi silic.

2. Vật liệu pin theo điểm 1, trong đó nền dẫn điện chứa đồng hoặc nhôm.

3. Vật liệu pin theo điểm 2, trong đó nền dẫn điện là lá đồng hoặc lá nhôm.

4. Vật liệu pin theo điểm 1, trong đó lớp vật liệu silic được bố trí trên hai mặt bên của nền dẫn điện.

5. Vật liệu pin theo điểm 1, trong đó lớp vật liệu silic được pha tạp thêm bo hoặc photpho.

6. Vật liệu pin theo điểm 1, trong đó các khối cầu dạng sợi silic có đường kính từ 1 μm - 100 μm .

7. Vật liệu pin theo điểm 1, trong đó lớp vật liệu silic có độ dày từ 1 μm - 400 μm .

8. Phương pháp chế tạo vật liệu pin theo điểm 1, gồm các bước:

(a) cung cấp nền dẫn điện;

(b) cung cấp vật liệu gốc silic, sau đó lắng đọng trên bề mặt của vật liệu silic màng gồm silic vô định hình hoặc silic tinh thể để tạo thành vật liệu nguồn silic;

(c) đặt vật liệu nguồn silic của bước (b) lên ít nhất một mặt bên của nền dẫn điện của bước (a), trong đó khoảng cách giữa nền dẫn điện và vật liệu nguồn silic là nhỏ hơn 100 mm; và

(d) làm nóng nền dẫn điện và vật liệu nguồn silic được sắp xếp như trong bước (c) để cho phép vật liệu nguồn silic giải phóng silic vô định hình hoặc silic tinh thể, để lắng đọng một lớp vật liệu silic trên nền dẫn điện.

9. Phương pháp chế tạo vật liệu pin theo điểm 8, còn gồm bước:

(e) cung cấp khí nguồn silic, và khí nguồn bo hoặc khí nguồn photpho trong khi làm nóng nền dẫn điện và vật liệu nguồn silic được sắp xếp như trong bước (c).

10. Phương pháp chế tạo vật liệu pin theo điểm 8, trong đó bước (d) còn đòi hỏi làm nóng nền dẫn điện và vật liệu nguồn silic được sắp xếp như trong bước (c) ở 300-700°C.

1/5

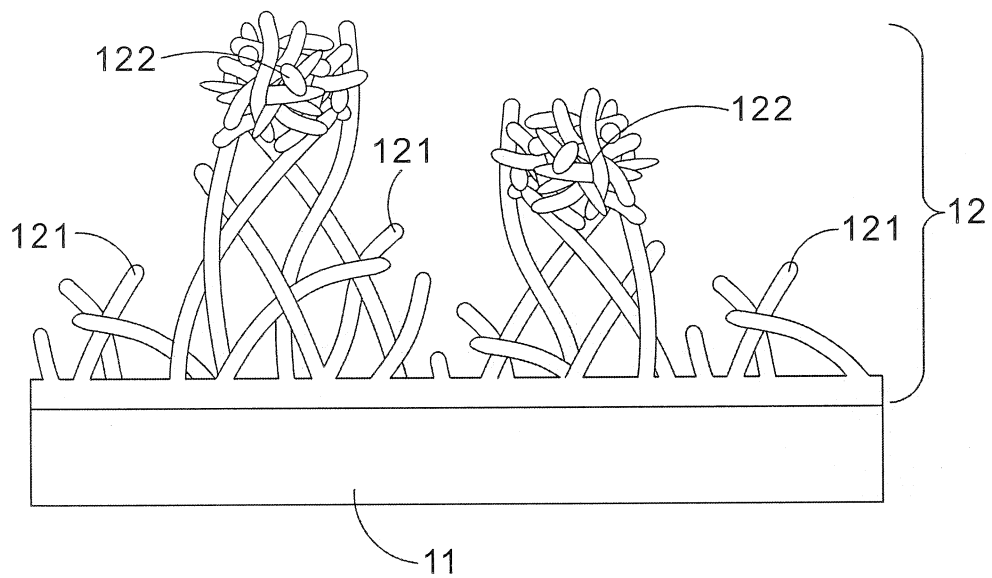
10

Fig.1

2/5

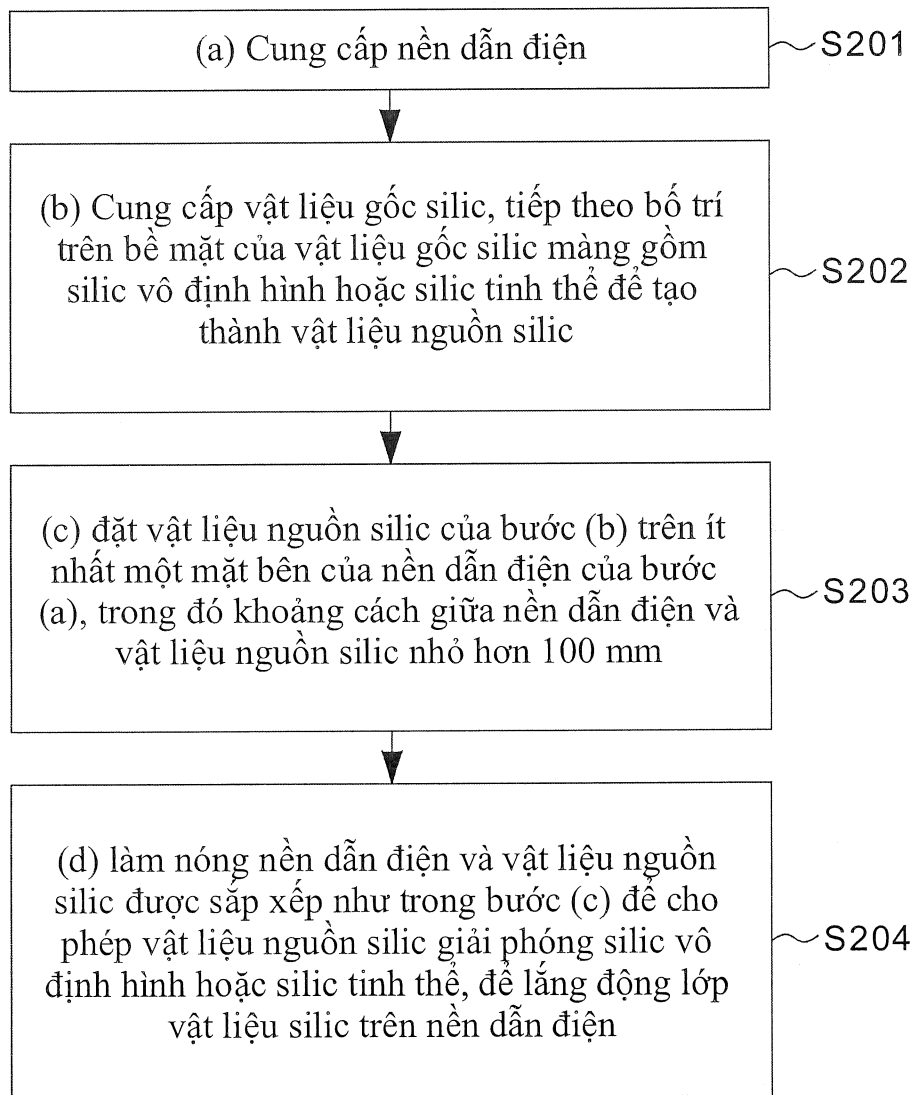


Fig.2

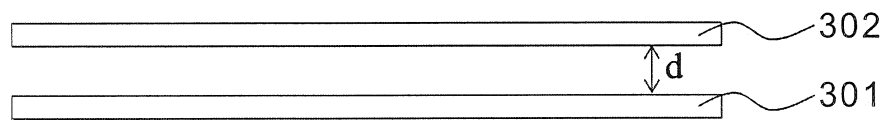
$3/5$ 

Fig.3

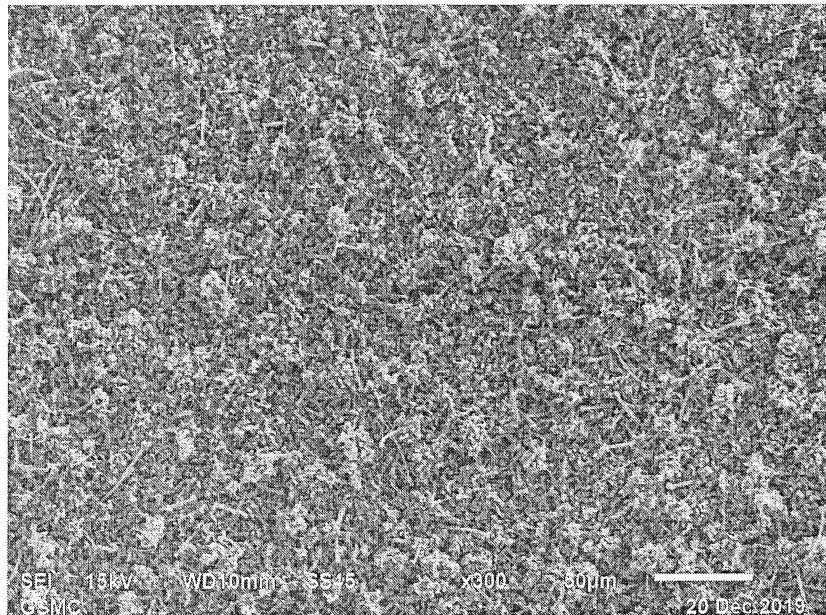


Fig.4

4/5

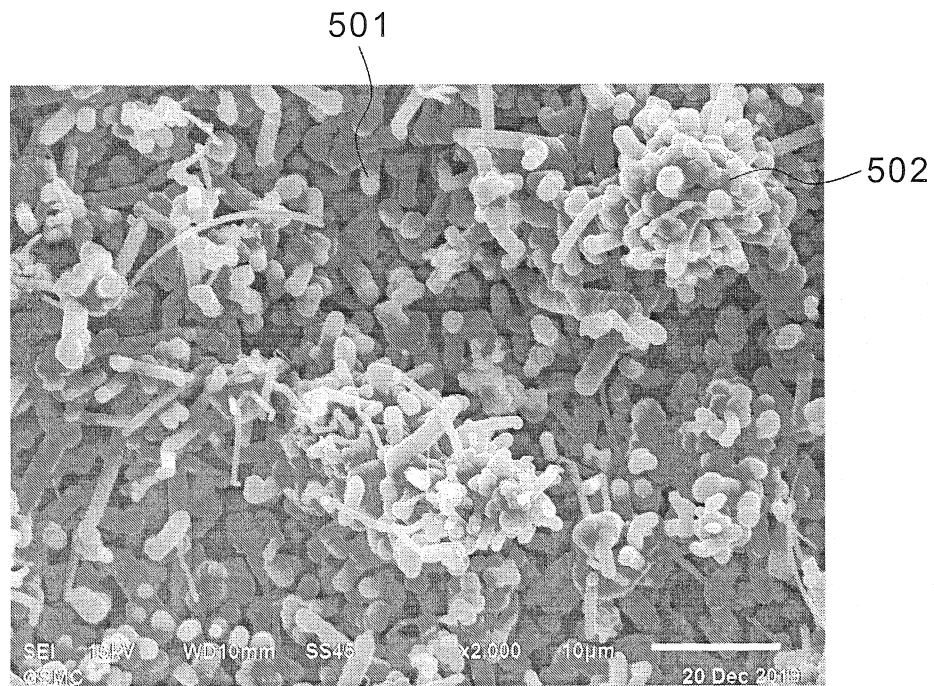


Fig.5

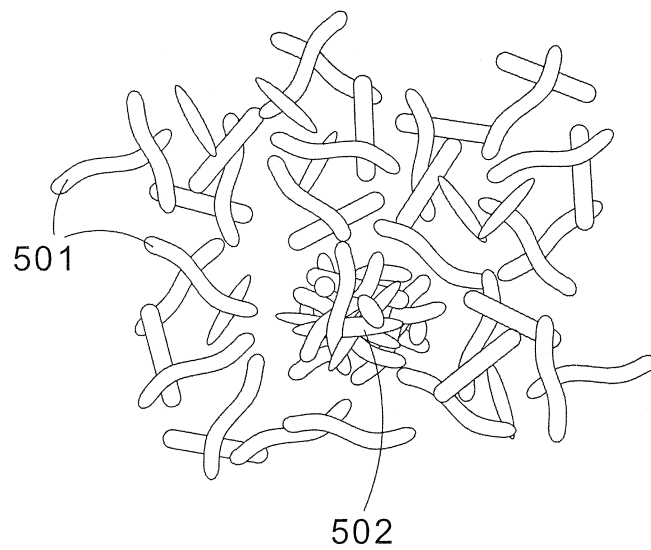


Fig.6

5/5

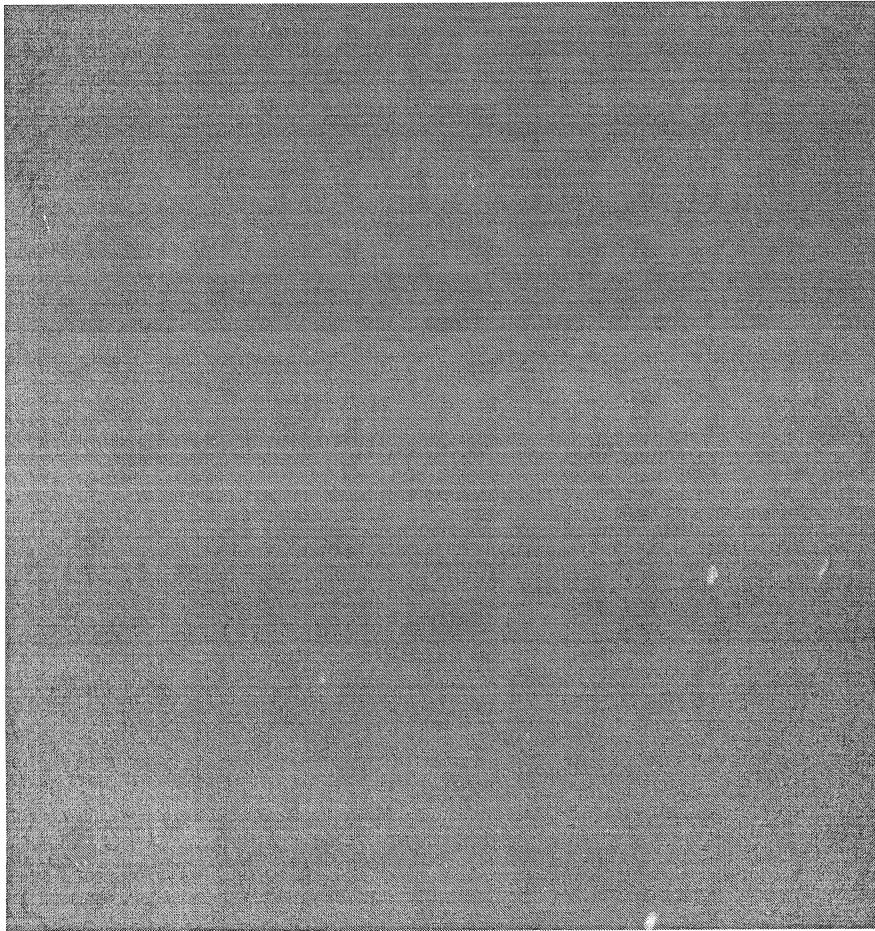


Fig.7