



(12) BẢN MÔ TẢ SÁNG CHẾ THUỘC BẢNG ĐỘC QUYỀN SÁNG CHẾ

(19) Cộng hòa xã hội chủ nghĩa Việt Nam (VN)
CỤC SỞ HỮU TRÍ TUỆ

(11)



1-0042297

(51)^{2020.01} H05K 3/42; H05K 1/03; H05K 1/09

(13) B

(21) 1-2020-02041

(22) 12/10/2018

(86) PCT/KR2018/012013 12/10/2018

(87) WO/2019/074312 18/04/2019

(30) 10-2017- 0132524 12/10/2017 KR

(45) 27/01/2025 442

(43) 25/09/2020 390

(73) AMOGREENTECH CO., LTD. (KR)

91, Gimpo-daero 1950beon-gil, Tongjin-eup Gimpo-si. Gyeonggi-do 10014 Republic of Korea

(72) DAN, Sung-Baek (KR).

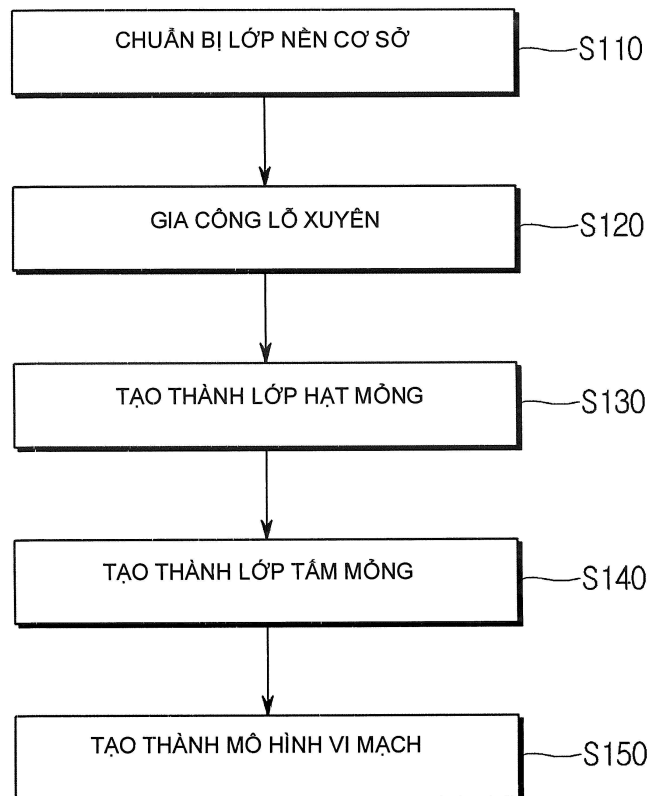
(74) Công ty TNHH Nghiên cứu và Tư vấn chuyển giao công nghệ và đầu tư (CONCETTI)

(54) PHƯƠNG PHÁP SẢN XUẤT BẢNG MẠCH IN

(21) 1-2020-02041

(57) Sáng chế đề cập đến phương pháp sản xuất bảng mạch in trong đó lỗ xuyên được tạo thành trong lớp nền hữu cơ, tiếp theo là bước tạo thành các mô hình vi mạch thông qua quy trình phun xạ và mạ, do đó bảng mạch in có các tính chất hằng số điện môi thấp và cho phép gia công ở tốc độ cao, và bảng mạch in được sản xuất bởi phương pháp này. Phương pháp sản xuất bảng mạch in bao gồm các bước: chuẩn bị lớp nền cơ sở; tạo thành lỗ xuyên xuyên qua lớp nền cơ sở; tạo thành lớp hạt mỏng trên lớp nền cơ sở và trong lỗ xuyên; tạo thành lớp bản mỏng trên lớp hạt mỏng; và khắc mòn lớp hạt mỏng và lớp bản mỏng để tạo thành mô hình vi mạch, trong đó lớp nền cơ sở là lớp nền được lựa chọn từ lớp nền hữu cơ, chất chống cháy 4 (Flame Retardant 4 - FR-4) và chất tấm trước (Prepreg).

[FIG. 1]



Lĩnh vực kỹ thuật được đề cập

Sáng chế đề cập đến phương pháp sản xuất bảng mạch in và bảng mạch in được sản xuất bởi phương pháp này, và cụ thể hơn, sáng chế đề cập đến phương pháp sản xuất bảng mạch in và bảng mạch in được sản xuất bởi phương pháp này, mà có khả năng gia công ở tốc độ cao với các đặc tính hằng số điện môi thấp để sử dụng như một mạch có sử dụng tần số cao.

Tình trạng kỹ thuật của sáng chế

Bảng mạch in là bảng mà trên đó các loại khác nhau gồm nhiều linh kiện điện tử được gắn vào, và các mô hình mạch mà kết nối các linh kiện điện tử tương ứng được tạo thành.

Bảng mạch in được phân loại thành bảng mạch in dẻo và bảng mạch in cứng.

Bảng mạch in dẻo là bảng mà có độ mềm dẻo đến mức tiếp xúc sát hoặc kết dính đồng với màng cơ sở được làm bằng vật liệu polyimit. Bảng mạch in cứng là bảng mà có độ cứng đến mức kết dính đồng với các lớp nền cơ sở như epoxy và phenol.

Gần đây, công nghệ bảng mạch in được tích hợp ở mức độ cao và mật độ cao dùng cho việc truyền thông tốc độ siêu cao được yêu cầu. Ngoài ra, vì trọng lượng nhẹ và kích thước nhỏ gọn và thiết kế cảm xúc của thiết bị di động được yêu cầu, công nghệ bảng mạch in cũng được đòi hỏi phải được thu nhỏ, trọng lượng nhẹ, mỏng, có tính thiết thực cao và phù hợp với các thiết kế khác nhau.

Mục đích của sáng chế

Sáng chế đã được đề xuất với việc xem xét các vấn đề ở trên, và mục đích của sáng chế là đề xuất phương pháp sản xuất bảng mạch in và bảng mạch in

được sản xuất bởi phương pháp này, mà tạo thành lỗ xuyên trong lớp nền hữu cơ và sau đó tạo thành mô hình vi mạch thông qua phương pháp phun xạ và mạ, bằng cách đó có khả năng gia công ở tốc độ cao với các đặc tính hằng số điện môi thấp.

Bản chất kỹ thuật của sáng chế

Để đạt được mục đích trên, phương pháp sản xuất bảng mạch in theo phương án của sáng chế bao gồm bước chuẩn bị lớp nền cơ sở, tạo thành lỗ xuyên xuyên qua lớp nền cơ sở, tạo thành lớp hạt mỏng trên lớp nền cơ sở và trong lỗ xuyên, tạo thành lớp bản mỏng trên lớp hạt mỏng, và khắc mòn lớp hạt mỏng và lớp bản mỏng để tạo thành mô hình vi mạch, và lớp nền cơ sở là lớp nền được lựa chọn từ lớp nền hữu cơ, chất chống cháy 4 (Flame Retardant 4 - FR-4) và chất tấm trước (Prepreg).

Để đạt được mục đích trên, phương pháp sản xuất bảng mạch in theo phương án khác của sáng chế bao gồm bước chuẩn bị lớp nền cơ sở, tạo thành tấm nhiều lớp bằng cách cán mỏng nhiều lớp nền cơ sở, gắn kết tấm nhiều lớp, tạo thành lỗ xuyên xuyên qua tấm nhiều lớp, và tạo thành lớp tấm nổi trên tấm nhiều lớp và lỗ xuyên, và lớp nền cơ sở là lớp nền được lựa chọn từ lớp nền hữu cơ, FR-4 và Prepreg.

Để đạt được mục đích này, bảng mạch in theo phương án của sáng chế bao gồm lớp nền cơ sở, mô hình vi mạch mà được tạo thành trên ít nhất một bề mặt trong số bề mặt phía trên và bề mặt phía dưới của lớp nền cơ sở, và lớp nền cơ sở là lớp nền được lựa chọn từ lớp nền hữu cơ, FR-4 và Prepreg.

Để đạt được mục đích này, bảng mạch in theo phương án khác của sáng chế bao gồm tấm nhiều lớp trong đó nhiều bản cơ sở được cán mỏng, lỗ xuyên xuyên qua tấm nhiều lớp, và lớp tấm nổi mà được tạo thành trên tấm nhiều lớp và lỗ xuyên, và được kết nối với mô hình vi mạch mà được bố trí trên tấm nhiều

lớp, và lớp nền cơ sở là lớp nền được lựa chọn từ lớp nền hữu cơ, FR4 và Prepreg.

Hiệu quả có lợi của sáng chế

Theo sáng chế, phương pháp sản xuất bảng mạch in và bảng mạch in được sản xuất bởi phương pháp này có thể tạo thành lỗ xuyên trong lớp nền hữu cơ và sau đó tạo thành mô hình vi mạch thông qua việc phún xạ và mạ, bằng cách đó sản xuất bảng mạch in loại cứng màng mỏng với hệ số giãn nở nhiệt (Coefficient of Thermal Expansion - CTE) thấp.

Ngoài ra, phương pháp sản xuất bảng mạch in và bảng mạch in được sản xuất bởi phương pháp này có thể tạo thành lỗ xuyên trong lớp nền hữu cơ và sau đó tạo thành mô hình vi mạch thông qua việc phún xạ và mạ, do đó cho phép hằng số điện môi thấp và gia công ở tốc độ cao để thực hiện sự tạo nhíp cao và độ rộng đường hẹp.

Ngoài ra, phương pháp sản xuất bảng mạch in và bảng mạch in được sản xuất bởi phương pháp này có thể tạo kết cấu, như lớp nền cơ sở, FR-4 hoặc Prepreg mà bao gồm lớp phủ được tạo thành trên bề mặt của lớp nền này, bằng cách đó ngăn ngừa sự xuất hiện của hiện tượng loại khí, trong đó các khí tạp trong bảng mạch in do những thay đổi của môi trường như sự giảm áp và gia nhiệt trong suốt quy trình sản xuất được giải hấp hoặc được loại khí.

Ngoài ra, phương pháp sản xuất bảng mạch in và bảng mạch in được sản xuất bởi phương pháp này có thể tạo kết cấu, như lớp nền cơ sở, FR-4 hoặc Prepreg mà bao gồm lớp phủ được tạo thành trên bề mặt của lớp nền này để ngăn ngừa sự xuất hiện của hiện tượng loại khí, bằng cách đó ngăn ngừa sự suy giảm các tính chất vật lý của bảng mạch in và làm giảm đến mức tối thiểu việc xuất hiện các sai hỏng.

Mô tả vắn tắt các hình vẽ

Các hình vẽ FIG.1 và FIG.2 là các sơ đồ giải thích phương pháp sản xuất bảng mạch in theo phương án thứ nhất của sáng chế.

FIG.3 là sơ đồ giải thích bước chuẩn bị lớp nền cơ sở thuộc FIG.1.

Các hình vẽ FIG.4 và FIG.5 là các sơ đồ giải thích bảng mạch in theo phương án thứ nhất của sáng chế.

Các hình vẽ FIG.6 và FIG.7 là các sơ đồ giải thích phương pháp sản xuất bảng mạch in theo phương án thứ hai của sáng chế.

Các hình vẽ từ FIG.8 đến FIG.10 là các sơ đồ giải thích bước chuẩn bị lớp nền cơ sở thuộc FIG.6.

FIG.11 là sơ đồ giải thích bước tạo thành lớp tấm nối thuộc FIG.8.

Các hình vẽ từ FIG.12 đến FIG.14 là các sơ đồ giải thích bảng mạch in theo phương án thứ hai của sáng chế.

Mô tả chi tiết sáng chế

Sau đây, phương án ưu tiên nhất của sáng chế sẽ được mô tả với sự tham chiếu đến các hình vẽ kèm theo để mô tả một cách cụ thể đến mức người có hiểu biết trung bình trong lĩnh vực kỹ thuật tương ứng có thể dễ dàng thực hiện tinh thần kỹ thuật của sáng chế. Trước tiên, với việc bổ sung các số tham chiếu vào các bộ phận thuộc từng hình vẽ, nên được hiểu rằng các bộ phận giống nhau được biểu thị bởi các số tham chiếu giống nhau nhiều nhất có thể ngay cả khi được hiển thị trong các hình vẽ khác nhau. Ngoài ra, với việc mô tả sáng chế, khi được xác định rằng phần mô tả chi tiết của kết cấu hoặc chức năng có liên quan đã được biết đến có thể che khuất bản chất của sáng chế, phần mô tả chi tiết kết cấu và chức năng này sẽ được bỏ qua.

Phương pháp sản xuất bảng mạch in theo phương án của sáng chế là phương pháp sản xuất bảng mạch in loại cứng màng mỏng sử dụng tần số cao, và mục đích của sáng chế là có thể gia công ở tốc độ cao với các đặc tính hằng

số điện môi thấp.

Tham chiếu đến các hình vẽ FIG.1 và FIG.2, phương pháp sản xuất bảng mạch in theo phương án thứ nhất của sáng chế bao gồm bước chuẩn bị lớp nền cơ sở (S110), gia công lỗ xuyên (S120), tạo thành lớp hạt mỏng (S130), tạo thành lớp bản mỏng (S140), và tạo thành mô hình vi mạch (S150).

Bước chuẩn bị lớp nền cơ sở (S110) tạo lớp nền hữu cơ làm lớp nền cơ sở 110. Lớp nền hữu cơ có hệ số giãn nở nhiệt (Coefficient of Thermal Expansion – CTE) thấp, và cho phép hằng số điện môi thấp và gia công ở tốc độ cao, bằng cách đó thực hiện việc tạo nhíp cao và độ rộng đường hẹp.

Bước chuẩn bị lớp nền cơ sở (S110) có thể tạo, như lớp nền cơ sở 110, lớp nền hữu cơ, mà là nhựa nhiệt dẻo ở dạng màng hoặc bản mỏng. Nhựa nhiệt dẻo là, ví dụ, epoxy, polyimide, polycarbonate, polyvinyl alcohol, hoặc tương tự như vậy.

Lớp nền hữu cơ còn có thể là màng nhiều lớp trong đó một hoặc nhiều màng nhựa nhiệt dẻo được cán mỏng. Màng nhiều lớp có thể bao gồm màng PET, lớp hợp phần nhựa mà được tạo thành trên bề mặt phía trên của màng PET, và màng OPP mà được tạo thành trên bề mặt phía dưới của màng PET. Màng nhiều lớp là, ví dụ, màng tích tụ Ajinomoto (Ajinomoto Build-up Film - ABF) được sản xuất bởi công ty công nghệ cao Ajinomoto.

Tham chiếu đến FIG.3, bước chuẩn bị lớp nền cơ sở (S110) còn có thể tạo FR-4 hoặc Prepreg làm lớp nền cơ sở 110.

FR-4 hoặc Prepreg thường được sử dụng làm lớp nền cơ sở 110 của bảng mạch in. FR-4 hoặc Prepreg được loại khí bởi những thay đổi của môi trường như sự giảm áp và gia nhiệt trong suốt quy trình sản xuất.

Loại khí là hiện tượng trong đó các khí tạp trong bảng được giải hấp hoặc được loại khí trong suốt quy trình, mà làm giảm các tính chất vật lý của bảng

mạch in.

Theo đó, bước chuẩn bị lớp nền cơ sở (S110) tạo thành lớp phủ 112 trên bề mặt của lớp nền cơ sở 110. Lớp phủ 112 được tạo thành trên bề mặt phía trên và bề mặt phía dưới của lớp nền cơ sở 110. Lớp phủ 112 còn có thể được tạo thành trên các bề mặt bên của lớp nền cơ sở 110. Lớp phủ 112 là, ví dụ, được làm bằng polyimit (PI), polyamit-imit (PAI) hoặc vật liệu tương tự như vậy.

Bước gia công lỗ xuyên (S120) tạo thành một hoặc nhiều lỗ xuyên 120 mà xuyên qua lớp nền cơ sở 110. Lỗ xuyên 120 có thể được tạo thành thông qua quy trình đột lỗ.

Bước tạo thành lớp hạt mỏng (S130) tạo thành lớp hạt mỏng 130 trên lớp nền cơ sở 110 trên đó các lỗ xuyên 120 được tạo thành. Lớp hạt mỏng 130 có thể được tạo thành trên ít nhất một bề mặt trong số bề mặt phía trên và bề mặt phía dưới của lớp nền cơ sở 110 và bề mặt thành bên trong của lỗ xuyên 120. Lớp hạt mỏng 130 có thể được tạo thành thông qua quy trình kết bám hoặc quy trình phun xạ. Lớp hạt mỏng 130 có thể được làm bằng một vật liệu trong số niken đồng (NiCu) và đồng (Cu), hoặc vật liệu hỗn hợp mà trộn niken đồng (NiCu) với đồng (Cu).

Bước tạo thành lớp bản mỏng (S140) tạo thành lớp bản mỏng 140 trên lớp hạt mỏng 130. Lớp bản mỏng 140 có thể được tạo thành trên bề mặt của lớp hạt mỏng 130 thông qua quy trình như mạ điện hoặc mạ vô điện. Lớp bản mỏng 140 là, ví dụ, đồng (Cu).

Bước tạo thành mô hình vi mạch (S150) tạo thành mô hình mạch có độ rộng đường tốt (tức là, mô hình vi mạch 150) trên ít nhất một bề mặt trong số bề mặt phía trên và bề mặt phía dưới của lớp nền cơ sở 110. Mô hình vi mạch 150 có thể được tạo thành bằng cách loại bỏ một phần lớp hạt mỏng 130 và lớp bản mỏng 140 mà được tạo thành trên lớp nền cơ sở 110 thông qua quy trình khắc

mòn. Quy trình khắc mòn có thể bao gồm quy trình chấn và quy trình khắc mòn.

Trong khi đó, phương pháp sản xuất bảng mạch in có thể còn bao gồm bước tạo thành lớp bảo vệ.

Bước tạo thành lớp bảo vệ tạo thành lớp bảo vệ trên các bề mặt (tức là, bề mặt phía trên và bề mặt phía dưới) của bảng mạch in mà trên đó mô hình vi mạch 150 được tạo thành.

Lớp bảo vệ có thể được tạo thành bằng cách phết và sau đó làm cứng dung dịch phủ dạng lỏng lên trên các bề mặt (tức là, bề mặt phía trên và bề mặt phía dưới) của bảng mạch in. Lớp bảo vệ có thể bảo vệ bằng cách che phủ bề mặt của bảng mạch in (tức là, mô hình vi mạch 150 và lớp nền cơ sở 110).

Lớp bảo vệ có thể được tạo thành bằng cách phết và làm cứng chất lỏng phủ có nhóm cùng gốc giống với nhóm cùng gốc của lớp nền cơ sở 110. Lớp bảo vệ là, ví dụ, lớp nền hữu cơ như epoxy, polyimide, polycarbonat, hoặc polyvinyl alcohol. Theo đó, lớp bảo vệ có thể được hợp nhất một cách chắc chắn hơn với lớp nền cơ sở 110 bởi vì lực kết dính ưu việt với lớp nền cơ sở 110.

Ngoài ra, phương pháp sản xuất bảng mạch in có thể còn bao gồm bước tạo thành phần đầu cuối. Bước tạo thành phần đầu cuối có thể tạo thành phần đầu cuối bằng cách loại bỏ một phần của lớp bảo vệ và sau đó mạ vật liệu dẫn điện như đồng lên vùng tương ứng.

Tham chiếu đến FIG.4, bảng mạch in theo phương án thứ nhất của sáng chế được tạo kết cấu để bao gồm lớp nền cơ sở 110, và mô hình vi mạch 150 mà được tạo thành trên lớp nền cơ sở 110.

Lớp nền cơ sở 110 gồm có lớp nền hữu cơ. Lớp nền hữu cơ có hệ số giãn nở nhiệt (CTE) thấp, và có khả năng làm cho hằng số điện môi thấp và gia công ở tốc độ cao, bằng cách đó thực hiện việc tạo nhịp cao và độ rộng đường hẹp.

Lớp nền hữu cơ có thể là nhựa nhiệt dẻo ở dạng màng hoặc bản mỏng.

Nhựa nhiệt dẻo là, ví dụ, epoxy, polyimit, polycacbonat, polyvinyl alcohol, hoặc tương tự như vậy.

Lớp nền cơ sở còn có thể là màng nhiều lớp trong đó một hoặc nhiều màng nhựa nhiệt dẻo được cán mỏng. Màng nhiều lớp có thể bao gồm màng PET, lớp hợp phần nhựa mà được tạo thành trên bề mặt phía trên của màng PET, và màng OPP mà được tạo thành trên bề mặt phía dưới của màng PET. Màng nhiều lớp là, ví dụ, màng tích tụ Ajinomoto (ABF) được sản xuất bởi công ty công nghệ cao Ajinomoto.

Tham chiếu đến FIG.5, lớp nền cơ sở 100 còn có thể gồm FR-4 hoặc Prepreg. FR-4 hoặc Prepreg thường được sử dụng làm lớp nền cơ sở 110 của bảng mạch in. FR-4 hoặc Prepreg được loại khí bởi những thay đổi của môi trường như sự giảm áp và gia nhiệt trong suốt quy trình sản xuất.

Loại khí là hiện tượng trong đó các khí tạp trong bảng được giải hấp hoặc được loại khí trong suốt quy trình, mà làm giảm các tính chất vật lý của bảng mạch in.

Theo đó, lớp nền cơ sở 110 có thể bao gồm lớp phủ 112. Lớp phủ 112 được tạo thành trên bề mặt của lớp nền cơ sở 110. Lớp phủ 112 được tạo thành trên bề mặt phía trên và bề mặt phía dưới của bảng FR-4 (hoặc màng, bản mỏng) hoặc bảng Prepreg (hoặc màng, bản mỏng). Lớp phủ 112 còn có thể được tạo thành trên các bề mặt bên của bảng FR-4 (hoặc màng, bản mỏng) hoặc bảng Prepreg (hoặc màng, bản mỏng). Lớp phủ 112 là, ví dụ, được làm bằng polyimit (PI), polyamit-imit (PAI), hoặc tương tự như vậy.

Mô hình vi mạch 150 được tạo thành trên ít nhất một bề mặt trong số bề mặt phía trên và bề mặt phía dưới của lớp nền cơ sở 110. Khi mô hình vi mạch 150 được tạo thành trên bề mặt phía trên và bề mặt phía dưới của lớp nền cơ sở 110, một hoặc nhiều lỗ xuyên 120 có thể được tạo thành trong lớp nền cơ sở 110.

Lỗ xuyên 120 xuyên qua lớp nền cơ sở 110, và được tạo thành trên bề mặt phía trên và bề mặt phía dưới của toàn bộ vùng thuộc lớp nền cơ sở 110 bằng cách xuyên qua vùng nơi mà mô hình vi mạch 150 được tạo thành.

Mô hình vi mạch 150 có thể bao gồm lớp hạt mỏng 130. Lớp hạt mỏng 130 được tạo thành trên lớp nền cơ sở 110 trong đó lỗ xuyên 120 được tạo thành. Lớp hạt mỏng 130 có thể được tạo thành trên ít nhất một bề mặt trong số bề mặt phía trên và bề mặt phía dưới của lớp nền cơ sở 110 và bề mặt thành bên trong của lỗ xuyên 120. Lớp hạt mỏng 130 có thể được làm bằng một trong số vật liệu niken đồng (NiCu) và đồng (Cu), hoặc vật liệu hỗn hợp mà trộn niken đồng (NiCu) với đồng (Cu).

Mô hình vi mạch 150 có thể còn bao gồm lớp bản mỏng 140. Lớp bản mỏng 140 được tạo thành trên lớp hạt mỏng 130. Lớp bản mỏng 140 được tạo thành trên bề mặt của lớp hạt mỏng 130, và là, ví dụ, đồng (Cu).

Bảng mạch in có thể còn bao gồm lớp bảo vệ (không được minh họa). Lớp bảo vệ được tạo thành trên các bề mặt (tức là, bề mặt phía trên và bề mặt phía dưới của lớp nền cơ sở 110) của bảng mạch in. Lớp bảo vệ là, ví dụ, lớp nền hữu cơ như epoxy, polyimide, polycarbonate, hoặc polyvinyl alcohol.

Bảng mạch in có thể còn bao gồm phần đầu cuối (không được minh họa). Phần đầu cuối được tạo thành trên bảng mạch in sau khi loại bỏ một phần lớp bảo vệ. Phần đầu cuối là kết cấu để nối mô hình vi mạch 150 với mạch bên ngoài, và là, ví dụ, vật liệu dẫn điện như đồng.

Tham chiếu đến các hình vẽ FIG.6 và FIG.7, phương pháp sản xuất bảng mạch in theo phương án thứ hai của sáng chế bao gồm bước chuẩn bị lớp nền cơ sở (S210), cán mỏng (S220), gắn kết (S230), và gia công lỗ xuyên (S240) và tạo thành lớp tấm nối (S250).

Bước chuẩn bị lớp nền cơ sở (S210) tạo lớp nền hữu cơ làm lớp nền cơ sở

210. Lớp nền hữu cơ có hệ số giãn nở nhiệt (CTE) thấp và cho phép hằng số điện môi thấp và gia công ở tốc độ cao, bằng cách đó thực hiện việc tạo nhịp cao và độ rộng đường hẹp.

Bước chuẩn bị lớp nền cơ sở (S210) có thể tạo, như lớp nền cơ sở 210, lớp nền hữu cơ, mà là nhựa nhiệt dẻo ở dạng màng hoặc bản mỏng. Nhựa nhiệt dẻo là, ví dụ, epoxy, polyimide, polycarbonat, polyvinyl alcohol, hoặc tương tự như vậy.

Lớp nền hữu cơ còn có thể là màng nhiều lớp trong đó một hoặc nhiều màng nhựa nhiệt dẻo được cán mỏng. Màng nhiều lớp có thể bao gồm màng PET, lớp hợp phần nhựa mà được tạo thành trên bề mặt phía trên của màng PET, màng OPP mà được tạo thành trên bề mặt phía dưới của màng PET. Màng nhiều lớp là, ví dụ, màng tích tụ Ajinomoto (Ajinomoto Build-up Film – ABF) được sản xuất bởi công ty công nghệ cao Ajinomoto.

Tham chiếu đến FIG.8, bước chuẩn bị lớp nền cơ sở (S210) còn có thể tạo FR-4 hoặc Prepreg làm lớp nền cơ sở 210.

FR-4 hoặc Prepreg thường được sử dụng làm lớp nền cơ sở 210 của bảng mạch in. FR-4 hoặc Prepreg được loại khí bởi những thay đổi của môi trường như sự giảm áp và gia nhiệt trong suốt quy trình sản xuất.

Loại khí là hiện tượng trong đó các khí tạp trong bảng được giải hấp hoặc được loại khí trong suốt quy trình, mà làm giảm các tính chất vật lý của bảng mạch in.

Theo đó, bước chuẩn bị lớp nền cơ sở (S210) tạo thành lớp phủ 212 trên bề mặt của lớp nền cơ sở 210. Lớp phủ 212 được tạo thành trên bề mặt phía trên và bề mặt phía dưới của lớp nền cơ sở 210. Lớp phủ 212 còn có thể được tạo thành trên các bề mặt bên của lớp nền cơ sở 210. Lớp phủ 212 là, ví dụ, được làm bằng polyimide (PI), polyamide-imide (PAI), hoặc tương tự như vậy.

Bước chuẩn bị lớp nền cơ sở (S210) tạo lớp nền cơ sở 210 mà trên đó mô hình vi mạch 214 được tạo thành.

Tham chiếu đến các hình vẽ FIG.9 và FIG.10, bước chuẩn bị lớp nền cơ sở (S210) có thể bao gồm bước tạo thành lớp hạt mỏng (S212), tạo thành lớp bản mỏng (S214), và tạo thành mô hình vi mạch (S216).

Bước tạo thành lớp hạt mỏng (S212) tạo thành lớp hạt mỏng 216 trên lớp nền cơ sở 210. Lớp hạt mỏng 216 có thể được tạo thành trên ít nhất một bề mặt trong số bề mặt phía trên và bề mặt phía dưới của lớp nền cơ sở 210. Lớp hạt mỏng 216 có thể được tạo thành thông qua quy trình kết bám hoặc quy trình phún xạ. Lớp hạt mỏng 216 có thể được làm bằng một vật liệu trong số niken đồng (NiCu) và đồng (Cu), hoặc vật liệu hỗn hợp mà trộn niken đồng (NiCu) với đồng (Cu).

Bước tạo thành lớp bản mỏng (S214) tạo thành lớp bản mỏng 218 trên lớp hạt mỏng 216. Lớp bản mỏng 218 có thể được tạo thành trên bề mặt của lớp hạt mỏng 216 thông qua quy trình như mạ điện hoặc mạ vô điện. Lớp bản mỏng 218 là, ví dụ, đồng (Cu).

Bước tạo thành mô hình vi mạch (S216) tạo thành mô hình mạch (tức là, mô hình vi mạch 214) có độ rộng đường tốt trên ít nhất một bề mặt trong số bề mặt phía trên và bề mặt phía dưới của lớp nền cơ sở 210. Mô hình vi mạch 214 có thể được tạo thành bằng cách loại bỏ một phần lớp hạt mỏng 216 và lớp bản mỏng 218 mà được tạo thành trên lớp nền cơ sở 210 thông qua quy trình khắc mòn. Quy trình khắc mòn có thể bao gồm quy trình chắn và quy trình khắc mòn.

Bước cán mỏng (S220) tạo thành tấm nhiều lớp bằng cách cán mỏng nhiều lớp nền cơ sở 210. Bước cán mỏng (S220) tạo thành tấm nhiều lớp bằng cách đặt lớp nền gắn kết 220 vào giữa nhiều lớp nền cơ sở 210. Lớp nền gắn kết 220 được tạo kết cấu ở dạng màng hoặc bản mỏng. Bước cán mỏng (S220) còn

có thể tạo thành tấm nhiều lớp bằng cách cán mỏng nhiều lớp nền cơ sở 210 để chất kết dính được phết lên bề mặt của các lớp nền này.

Bước gắn kết (S230) gắn kết tấm nhiều lớp thông qua quy trình ép nóng (điều áp gia nhiệt). Tức là, bước gắn kết (S230) gắn kết nhiều bản cơ sở bằng cách đồng thời gia nhiệt và điều áp các bản cơ sở này với nhiệt cao hơn hoặc bằng nhiệt độ nóng chảy của lớp nền gắn kết 220 (hoặc chất kết dính) thông qua quy trình ép nóng.

Bước gia công lỗ xuyên (S240) tạo thành một hoặc nhiều lỗ xuyên 230 mà xuyên qua tấm nhiều lớp. Lỗ xuyên 230 được nối với nhiều mô hình vi mạch 214 mà được tạo thành trong tấm nhiều lớp, và, ví dụ, được tạo thành thông qua quy trình đột lỗ.

Bước tạo thành lớp tấm nối (S250) tạo thành lớp tấm nối 240 trên các bề mặt của lỗ xuyên 230 và tấm nhiều lớp. Lớp tấm nối 240 được tạo thành trên ít nhất một bề mặt trong số bề mặt phía trên và bề mặt phía dưới của tấm nhiều lớp và bề mặt thành bên trong của lỗ xuyên 230 thông qua quy trình mạ. Lớp tấm nối 240 nối điện (tức là, dẫn điện) các mô hình vi mạch 214 mà được tạo thành ở phía trong và phía ngoài (tức là, các bề mặt) của tấm nhiều lớp.

Tham chiếu đến các hình vẽ FIG.11 và FIG.12, bước tạo thành lớp tấm nối (S250) có thể bao gồm bước tạo thành lớp tấm nối thứ nhất (S252), bước tạo thành lớp tấm nối thứ hai (S254), và bước khắc mòn (S256).

Bước tạo thành lớp tấm nối thứ nhất (S252) tạo thành lớp tấm nối thứ nhất 242 trên bề mặt của tấm nhiều lớp và bề mặt thành bên trong của lỗ xuyên 230 thông qua quy trình mạ. Ví dụ, bước tạo thành lớp tấm nối thứ nhất (S252) tạo thành lớp tấm nối thứ nhất 242 bằng cách mạ đồng (Cu) trên bề mặt thành bên trong của lỗ xuyên 230, bề mặt phía trên của lớp nền cơ sở 210 mà được cán mỏng trên phần trên cùng của tấm nhiều lớp, và bề mặt phía dưới của lớp nền cơ

sở 210 mà được cán mỏng trên phần dưới cùng của tấm nhiều lớp thông qua quy trình mạ.

Bước tạo thành lớp tấm nối thứ hai (S254) tạo thành lớp tấm nối thứ hai 244 trên bề mặt của lớp tấm nối thứ nhất 242. Lớp tấm nối thứ hai 244 tăng cường sự nối điện (tức là, tính dẫn điện) của lớp tấm nối thứ nhất 242.

Bước khắc mòn (S256) tạo thành lớp tấm nối 240 trên bề mặt của tấm nhiều lớp bằng cách khắc mòn các phần của lớp tấm nối thứ nhất 242 và lớp tấm nối thứ hai 244.

Trong khi đó, phương pháp sản xuất bảng mạch in có thể còn bao gồm bước tạo thành lớp bảo vệ.

Bước tạo thành lớp bảo vệ tạo thành lớp bảo vệ trên các bề mặt (tức là, bề mặt phía trên và bề mặt phía dưới) của tấm nhiều lớp trong đó mô hình vi mạch 214 được tạo thành.

Lớp bảo vệ có thể được tạo thành bằng cách phết và sau đó làm cứng dung dịch phủ dạng lỏng trên các bề mặt (tức là, bề mặt phía trên và bề mặt phía dưới) của tấm nhiều lớp. Lớp bảo vệ có thể bảo vệ bằng cách che phủ bề mặt của tấm nhiều lớp và mô hình vi mạch bên ngoài 214.

Lớp bảo vệ có thể được tạo thành bằng cách phết và làm cứng chất lỏng phủ có nhóm cùng gốc giống với nhóm cùng gốc của lớp nền cơ sở 210. Lớp bảo vệ là, ví dụ, lớp nền hữu cơ như epoxy, polyimide, polycarbonat, hoặc polyvinyl alcohol. Theo đó, lớp bảo vệ có thể được tích hợp một cách chắc chắn hơn với tấm nhiều lớp bởi vì lực kết dính ưu việt với lớp nền cơ sở 210.

Ngoài ra, phương pháp sản xuất bảng mạch in có thể còn bao gồm bước tạo thành phần đầu cuối. Bước tạo thành phần đầu cuối có thể tạo thành phần đầu cuối bằng cách loại bỏ một phần của lớp bảo vệ và sau đó mạ vật liệu dẫn điện như đồng lên vùng tương ứng.

Mặc dù đã được mô tả là phương pháp sản xuất bảng mạch in theo phương án thứ hai của sáng chế cán mỏng nhiều lớp nền cơ sở 210 và sau đó tạo thành lỗ xuyên 230, nhưng sáng chế không bị giới hạn tại đó và còn có thể cán mỏng sau khi tạo thành lỗ xuyên 230 trên từng lớp nền cơ sở 210.

Tham chiếu đến FIG.12, bảng mạch in theo phương án thứ hai của sáng chế được tạo kết cấu để bao gồm tám nhiều lớp trong đó nhiều bản cơ sở được cán mỏng, mô hình vi mạch 214 mà được tạo thành trên tám nhiều lớp, và lớp tám nổi 240 mà nổi mô hình vi mạch 214.

Tám nhiều lớp được tạo kết cấu bằng cách cán mỏng nhiều bản cơ sở. Lớp nền cơ sở 210 gồm lớp nền hữu cơ. Lớp nền hữu cơ có thể có hệ số giãn nở nhiệt (CTE) thấp, và cho phép hằng số điện môi thấp và gia công ở tốc độ cao, do đó thực hiện việc tạo nhíp cao và độ rộng đường hẹp.

Lớp nền hữu cơ có thể là nhựa nhiệt dẻo ở dạng màng hoặc bản mỏng. Nhựa nhiệt dẻo là, ví dụ, epoxy, polyimide, polycarbonat, polyvinyl alcohol, hoặc tương tự như vậy.

Lớp nền hữu cơ còn có thể là màng nhiều lớp trong đó một hoặc nhiều màng nhựa nhiệt dẻo được cán mỏng. Màng nhiều lớp có thể bao gồm màng PET, lớp hợp phần nhựa mà được tạo thành trên bề mặt phía trên của màng PET, và màng OPP mà được tạo thành trên bề mặt phía dưới của màng PET. Màng nhiều lớp là, ví dụ, màng tích tụ Ajinomoto (Ajinomoto Build-up Film - ABF) được sản xuất bởi công ty công nghệ cao Ajinomoto.

Tham chiếu đến FIG.13, lớp nền cơ sở 210 còn có thể gồm FR-4 hoặc Prepreg. FR-4 hoặc Prepreg thường được sử dụng như lớp nền cơ sở 210 của bảng mạch in. FR-4 hoặc Prepreg được loại khí bởi những thay đổi của môi trường như sự giảm áp và sự gia nhiệt trong suốt quy trình sản xuất.

Loại khí là hiện tượng trong đó các khí tạp trong bảng được giải hấp hoặc

được loại khí trong suốt quy trình, mà làm giảm các tính chất vật lý của bảng mạch in.

Theo đó, tham chiếu đến FIG.14, lớp nền cơ sở 210 có thể là bảng FR-4 (hoặc màng, bản mỏng) hoặc bảng Prepreg (hoặc màng, bản mỏng) mà bao gồm lớp phủ 212 được tạo thành trên bề mặt của bảng này. Lớp phủ 212 là, ví dụ, được làm bằng polyimit (PI), polyamit-imit (PAI), hoặc tương tự như vậy.

Lớp nền cơ sở 210 có thể bao gồm mô hình vi mạch 214. Mô hình vi mạch 214 có thể được tạo thành trên ít nhất một bề mặt trong số bề mặt phía trên và bề mặt phía dưới của lớp nền cơ sở 210.

Mô hình vi mạch 214 có thể bao gồm lớp hạt mỏng 216. Lớp hạt mỏng 216 được tạo thành trên lớp nền cơ sở 210 mà trên đó lỗ xuyên 230 được tạo thành. Lớp hạt mỏng 216 có thể được tạo thành trên ít nhất một bề mặt trong số bề mặt phía trên và bề mặt phía dưới của lớp nền cơ sở 210 và bề mặt thành bên trong của lỗ xuyên 230. Lớp hạt mỏng 216 có thể được làm bằng một vật liệu trong số niken đồng (NiCu) và đồng (Cu), hoặc vật liệu hỗn hợp mà trộn niken đồng (NiCu) với đồng (Cu).

Mô hình vi mạch 214 có thể còn bao gồm lớp bản mỏng 218. Lớp bản mỏng 218 được tạo thành trên lớp hạt mỏng 216. Lớp bản mỏng 218 được tạo thành trên bề mặt của lớp hạt mỏng 216, và là, ví dụ, đồng (Cu).

Tám nhiều lớp có thể còn bao gồm lớp nền gắn kết 220 mà được đặt vào giữa nhiều bản cơ sở.

Lớp nền gắn kết 220 được đặt vào giữa nhiều bản cơ sở để gắn kết nhiều bản cơ sở bằng cách tạo áp lực cùng với nhiệt lớn hơn hoặc bằng nhiệt độ nóng chảy. Lớp nền gắn kết 220 là, ví dụ, chất kết dính dạng lỏng mà được phết lên bề mặt của lớp nền cơ sở 210 ở dạng màng hoặc bản mỏng.

Bên trong và các bề mặt (ví dụ, bề mặt phía trên và bề mặt phía dưới) của

tấm nhiều lớp được tạo thành với mô hình vi mạch 214 vì nhiều lớp nền cơ sở 210 được cán mỏng. Tấm nhiều lớp có thể còn bao gồm một hoặc nhiều lỗ xuyên 230 mà nối điện các mô hình vi mạch 214. Lỗ xuyên 230 được tạo thành bằng cách đột lỗ tấm nhiều lớp.

Lớp tấm nối 240 được tạo thành trên các bề mặt của lỗ xuyên 230 và tấm nhiều lớp. Lớp tấm nối 240 được tạo thành trên ít nhất một bề mặt trong số bề mặt phía trên và bề mặt phía dưới của tấm nhiều lớp và bề mặt thành bên trong của lỗ xuyên 230. Lớp tấm nối 240 nối điện (tức là, dẫn điện) các mô hình vi mạch 214 mà được tạo thành trên mặt trong và mặt ngoài (tức là, các bề mặt) của tấm nhiều lớp.

Lớp tấm nối 240 có thể bao gồm lớp tấm nối thứ nhất 242. Lớp tấm nối thứ nhất 242 được tạo thành trên bề mặt thành bên trong của lỗ xuyên 230, bề mặt phía trên của lớp nền cơ sở 210 mà được cán mỏng trên phần trên cùng của tấm nhiều lớp, và bề mặt phía dưới của lớp nền cơ sở 210 mà được cán mỏng trên phần dưới cùng của tấm nhiều lớp. Lớp tấm nối thứ nhất 242 là, ví dụ, đồng (Cu).

Lớp tấm nối 240 có thể còn bao gồm lớp tấm nối thứ hai 244. Lớp tấm nối thứ hai 244 được tạo thành trên bề mặt của lớp tấm nối thứ nhất 242. Lớp tấm nối thứ hai 244 tăng cường sự nối điện (tức là, tính dẫn điện) của lớp tấm nối thứ nhất 242.

Bảng mạch in có thể còn bao gồm lớp bảo vệ (không được minh họa). Lớp bảo vệ được tạo thành trên các bề mặt (tức là, bề mặt phía trên và bề mặt phía dưới của tấm nhiều lớp) của bảng mạch in. Lớp bảo vệ là, ví dụ, lớp nền hữu cơ như epoxy, polyimide, polycarbonat hoặc polyvinyl alcohol.

Bảng mạch in có thể còn bao gồm phần đầu cuối (không được minh họa). Phần đầu cuối được tạo thành trên bảng mạch in sau khi loại bỏ một phần lớp

bảo vệ. Phần đầu cuối là kết cấu để nối mô hình vi mạch 214 với mạch bên ngoài, và là, ví dụ, vật liệu dẫn điện như đồng.

Mặc dù phương án ưu tiên theo sáng chế đã được mô tả ở trên, nhưng phương án của sáng chế có thể được biến đổi theo nhiều dạng khác nhau, và được hiểu rằng những người có hiểu biết trung bình trong lĩnh vực kỹ thuật tương ứng có thể thực hiện các biến đổi và thay đổi khác nhau mà không xa rời khỏi các điểm yêu cầu bảo hộ của sáng chế.

YÊU CẦU BẢO HỘ

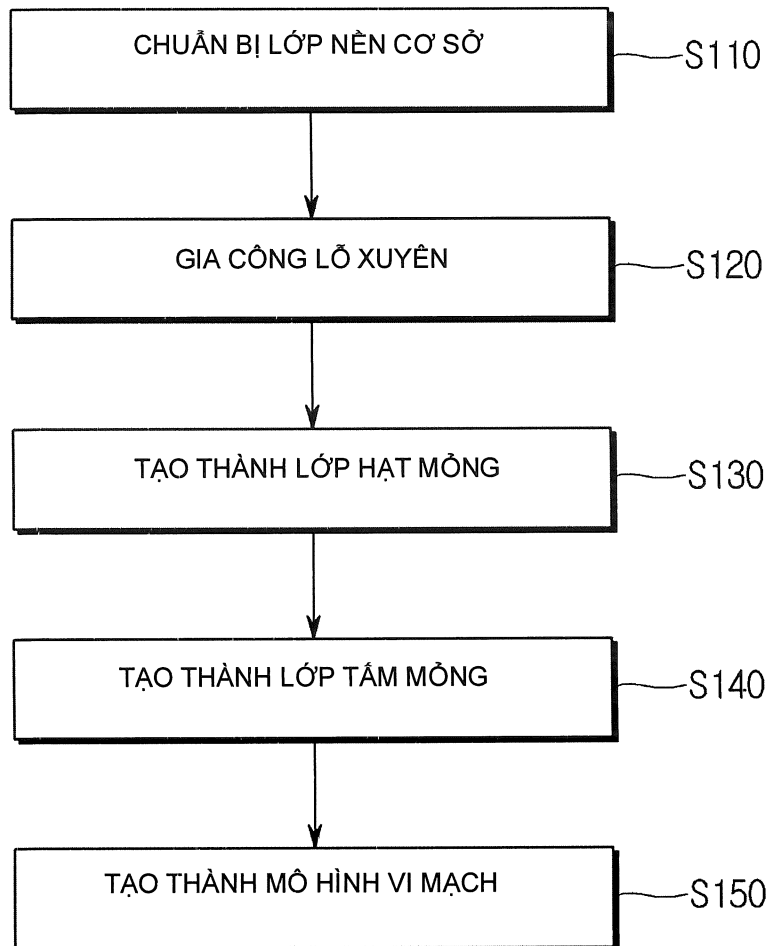
1. Phương pháp sản xuất bảng mạch in, phương pháp bao gồm các bước:
chuẩn bị lớp nền cơ sở mà mô hình mạch được tạo thành trên cả bề mặt
phía trên và bề mặt phía dưới của lớp nền cơ sở này;
tạo thành tấm nhiều lớp bằng cách cán mỏng nhiều lớp nền cơ sở;
gắn kết tấm nhiều lớp;
tạo thành lỗ xuyên xuyên qua tấm nhiều lớp; và
tạo thành lớp tấm nổi trên các mô hình mạch trên bề mặt phía trên và bề
mặt phía dưới của tấm nhiều lớp và lỗ xuyên thông qua quy trình mạ,
trong đó lớp nền cơ sở là lớp nền được lựa chọn từ lớp nền hữu cơ, FR-4,
và Prepreg.
2. Phương pháp theo điểm 1,
trong đó lớp nền hữu cơ là một nhựa nhiệt dẻo trong số epoxy, polyimit,
polycarbonat, và polyvinyl alcohol, và
trong đó FR-4 và Prepreg bao gồm lớp phủ mà được làm bằng polyimit
hoặc polyamit-imit và được tạo thành trên bề mặt của FR-4 và Prepreg.
3. Phương pháp theo điểm 1,
trong đó bước chuẩn bị lớp nền cơ sở bao gồm các bước
tạo thành lớp hạt mỏng trên lớp nền cơ sở;
tạo thành lớp bản mỏng trên lớp hạt mỏng; và
khắc mòn lớp hạt mỏng và lớp bản mỏng để tạo thành mô hình vi mạch,
trong đó lớp hạt mỏng được làm bằng một vật liệu trong số niken đồng và
đồng, hoặc vật liệu hỗn hợp mà trộn niken đồng với đồng, và lớp bản mỏng là
đồng.
4. Phương pháp theo điểm 1,
trong đó bước tạo thành tấm nhiều lớp bao gồm bước đặt bản gắn kết vào

giữa nhiều lớp nền cơ sở.

5. Phương pháp theo điểm 1,
trong đó bước tạo thành lớp tấm nổi bao gồm các bước
tạo thành lớp tấm nổi thứ nhất trên bề mặt của tấm nhiều lớp và bề mặt
thành bên trong của lỗ xuyên;
tạo thành lớp tấm nổi thứ hai đến lớp tấm nổi thứ nhất; và
khắc mòn lớp tấm nổi thứ nhất và lớp tấm nổi thứ hai để tạo thành lớp tấm
nổi.
6. Phương pháp theo điểm 1,
trong đó lớp tấm nổi được nối với các mô hình vi mạch mà được tạo thành
ở phía trong và bề mặt của tấm nhiều lớp.

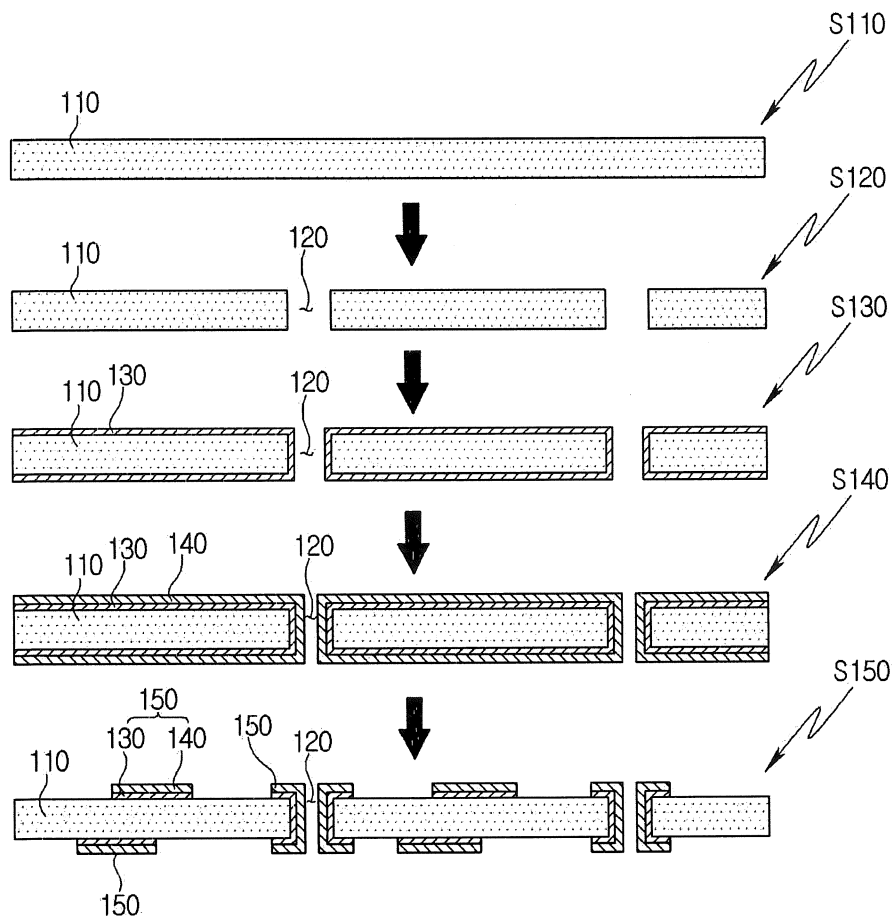
1/10

[FIG. 1]



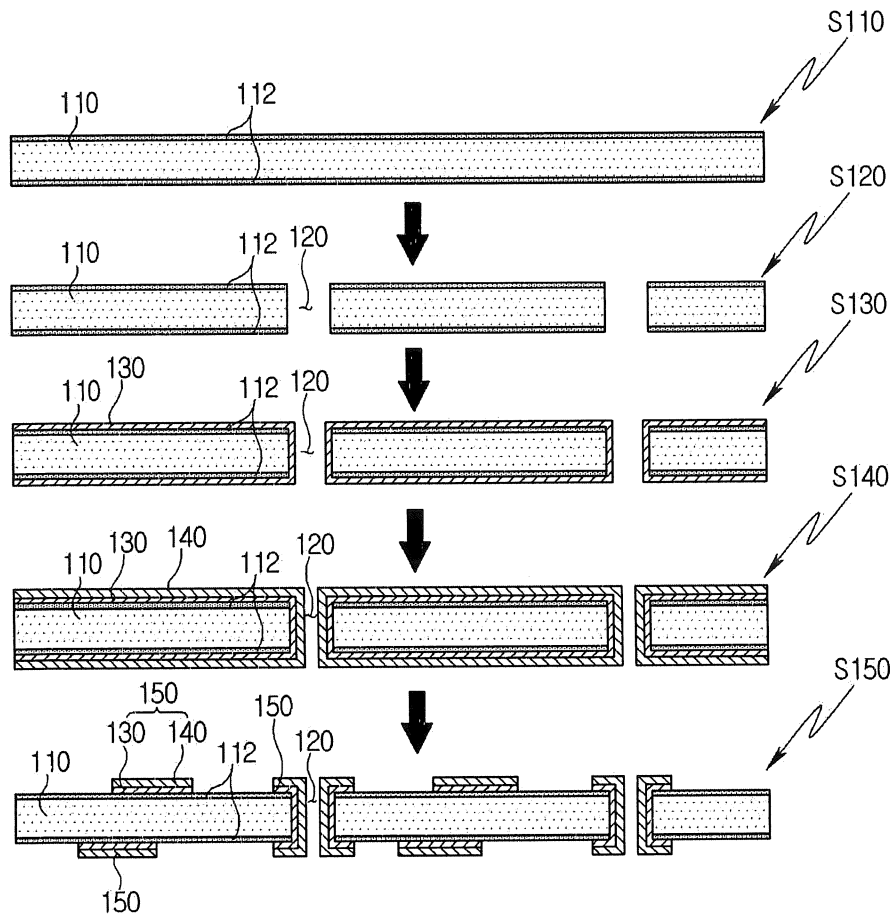
2/10

[FIG. 2]

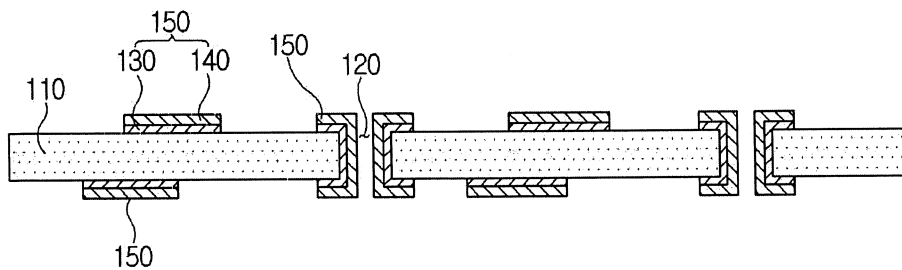


3/10

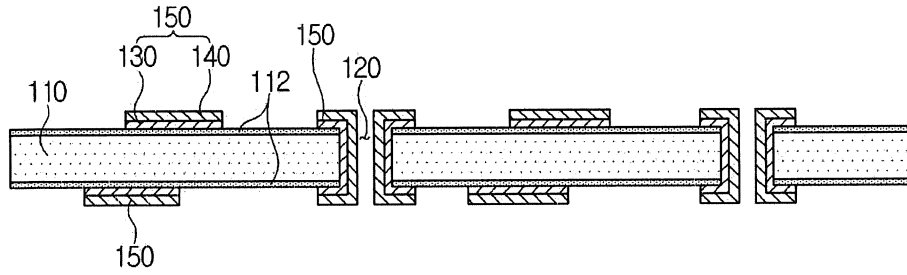
[FIG. 3]



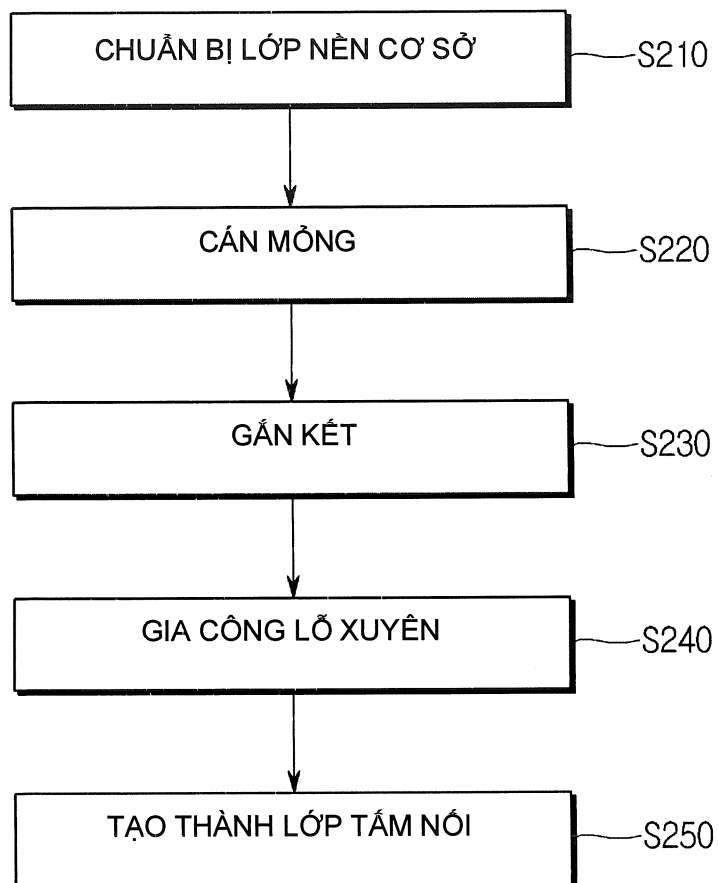
[FIG. 4]



[FIG. 5]

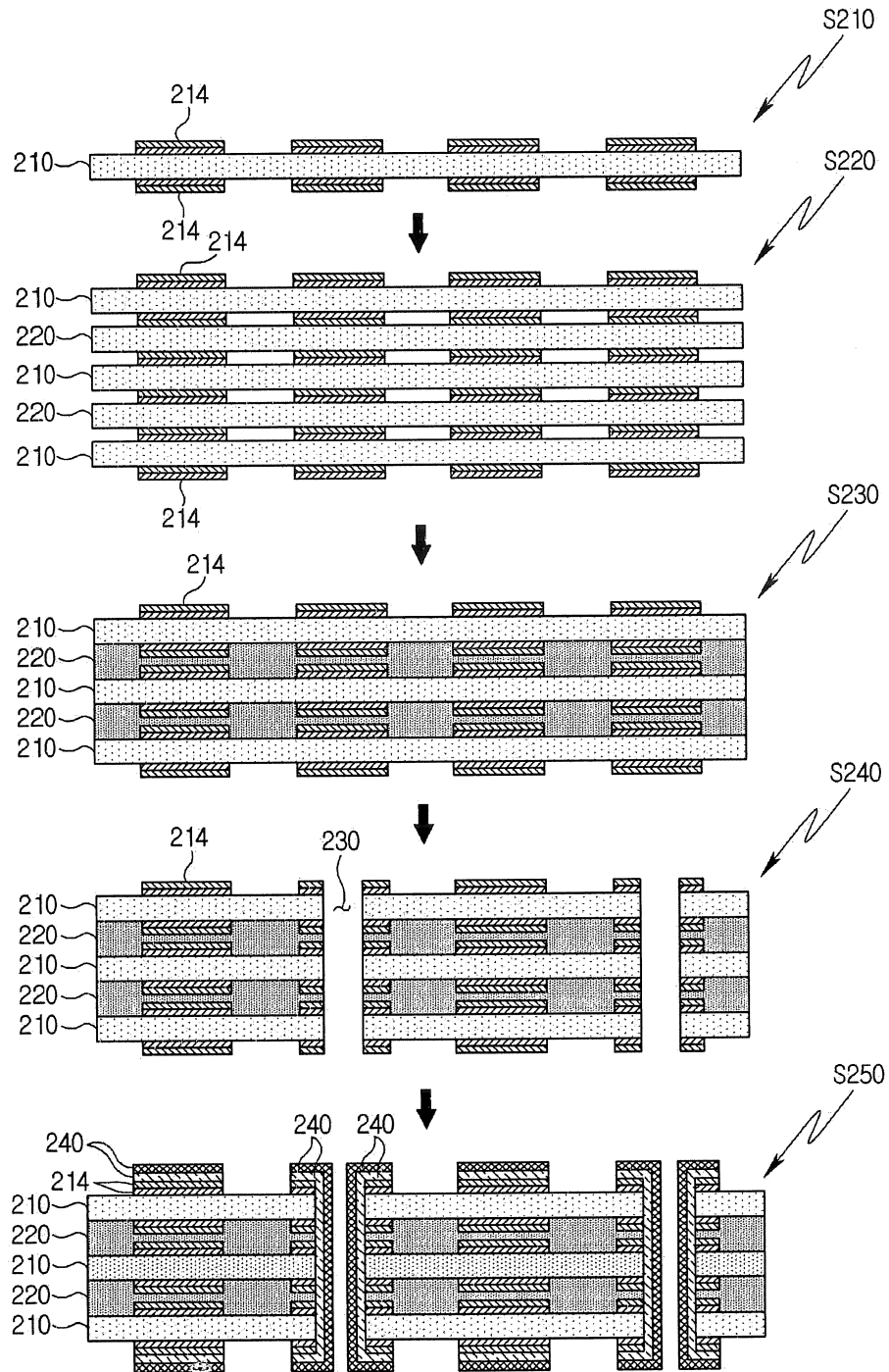


[FIG. 6]

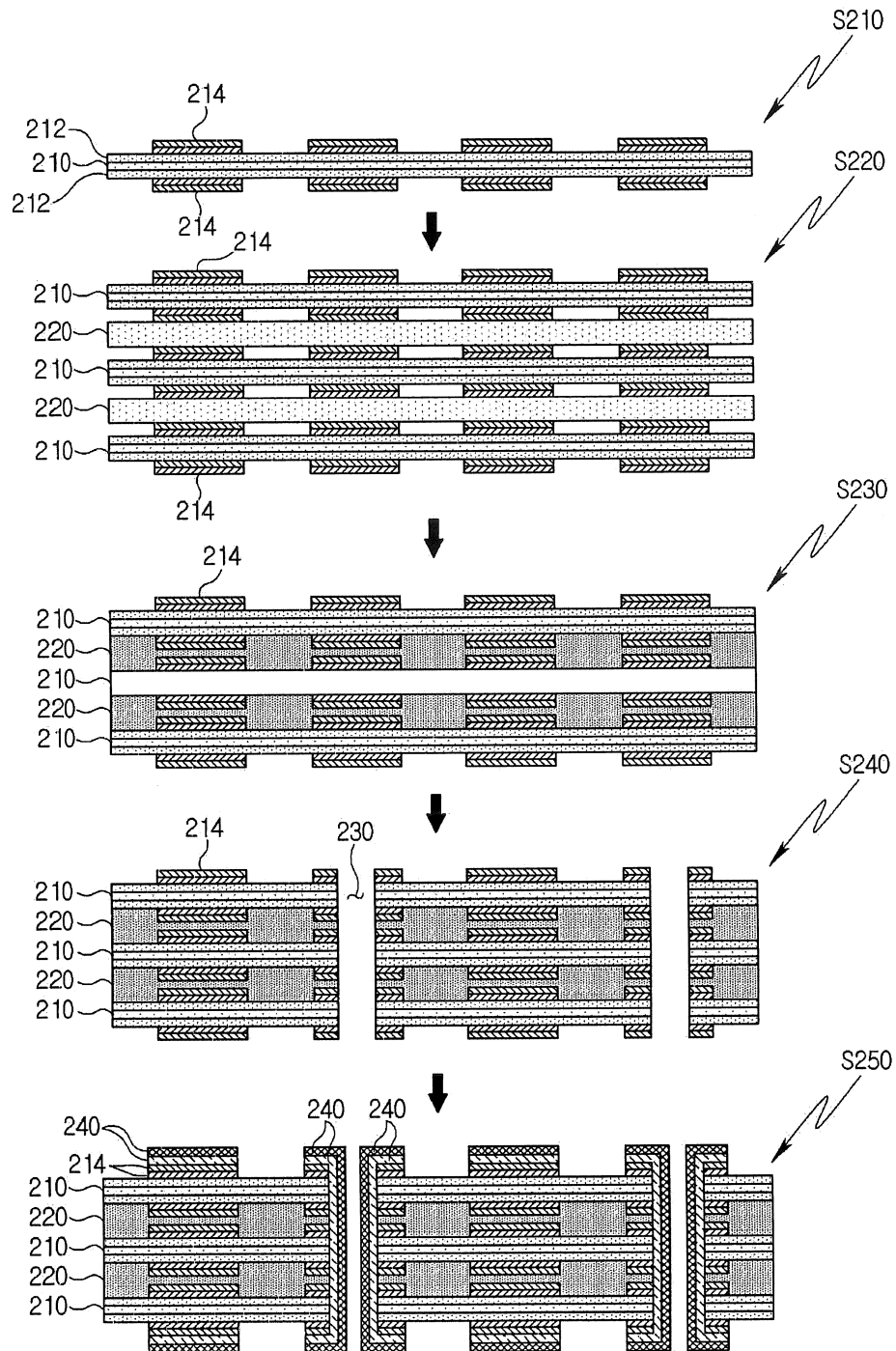


5/10

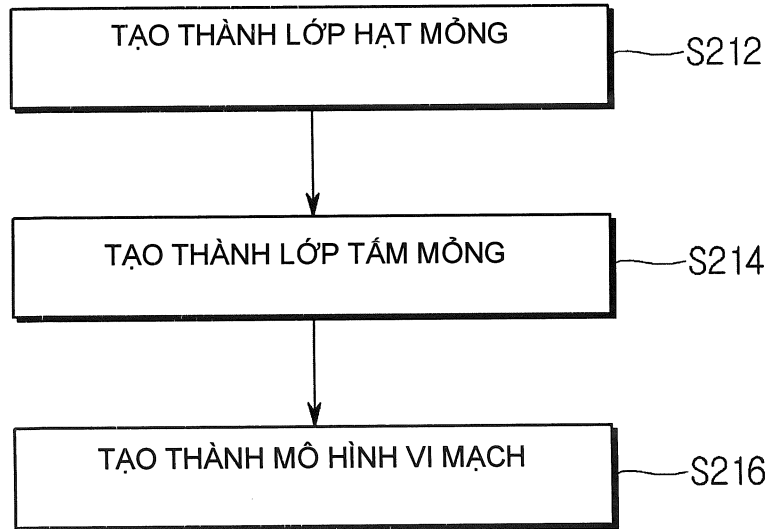
[FIG. 7]



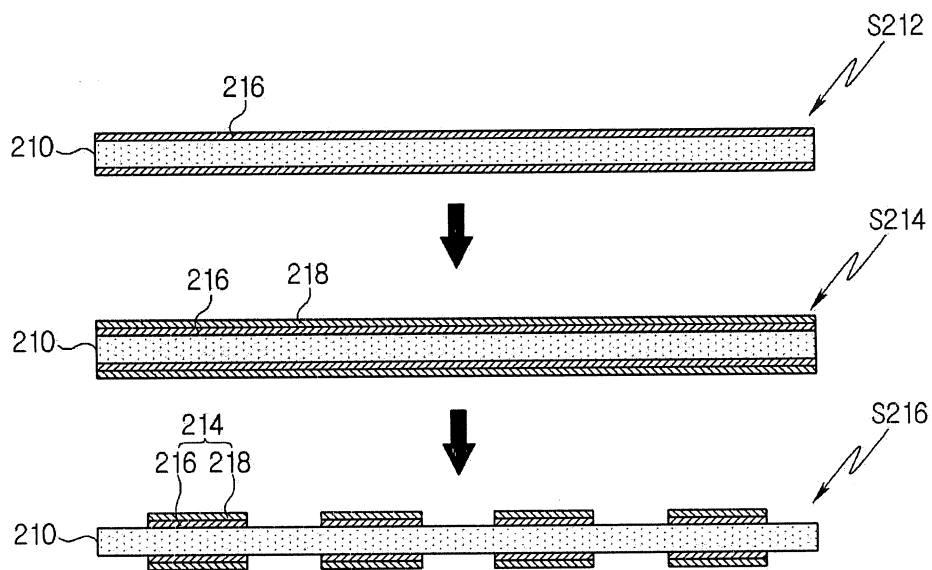
[FIG. 8]



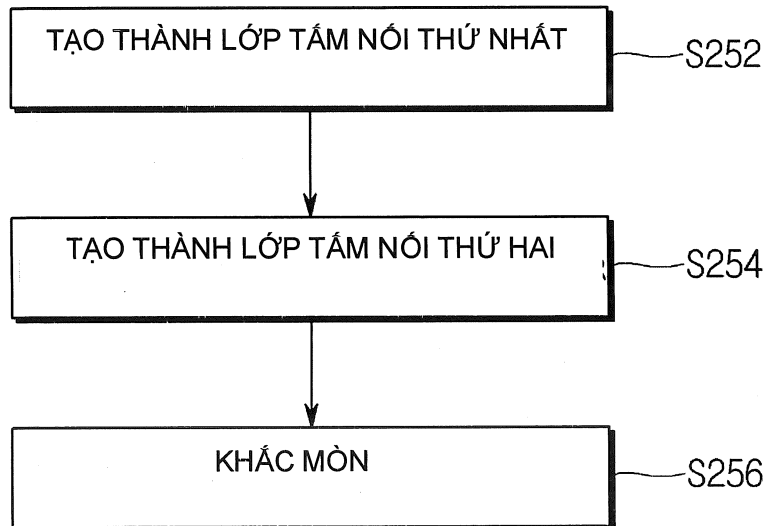
[FIG. 9]



[FIG. 10]

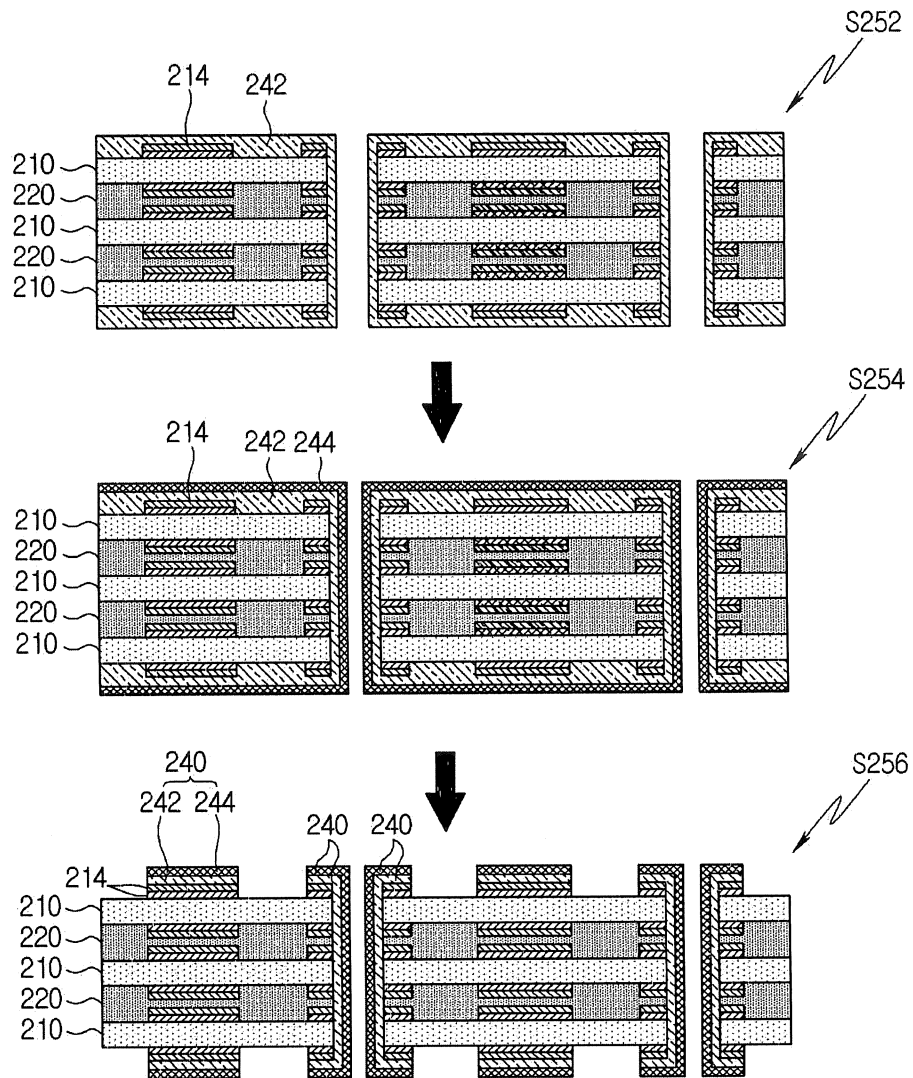


[FIG. 11]



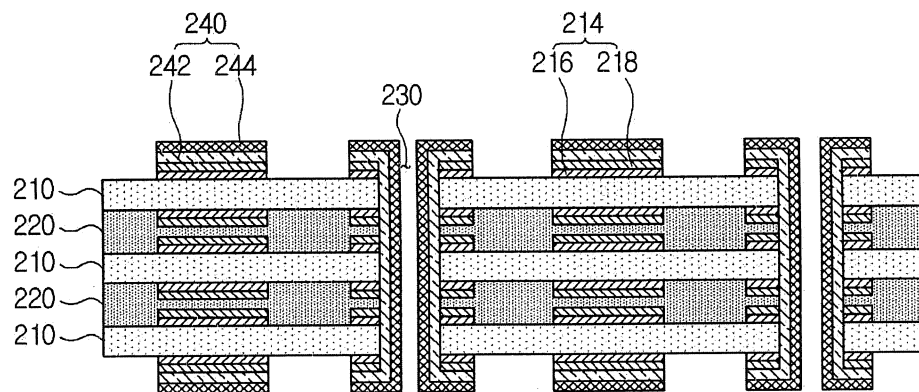
9/10

[FIG. 12]



10/10

[FIG. 13]



[FIG. 14]

