



(12) BẢN MÔ TẢ SÁNG CHẾ THUỘC BẰNG ĐỘC QUYỀN SÁNG CHẾ

(19) Cộng hòa xã hội chủ nghĩa Việt Nam (VN)
CỤC SỞ HỮU TRÍ TUỆ

(11)



1-0042295

(51)^{2020.01} H05K 3/06; H05K 1/09; H05K 3/02

(13) B

(21) 1-2020-01434

(22) 13/09/2018

(86) PCT/KR2018/010778 13/09/2018

(87) WO/2019/054781 21/03/2019

(30) 10-2017-0119789 18/09/2017 KR

(45) 27/01/2025 442

(43) 27/07/2020 388

(73) AMOGREENTECH CO., LTD. (KR)

91, Gimpo-daero 1950beon-gil, Tongjin-eup Gimpo-si, Gyeonggi-do 10014 Republic of Korea

(72) DAN, Sung-Baek (KR).

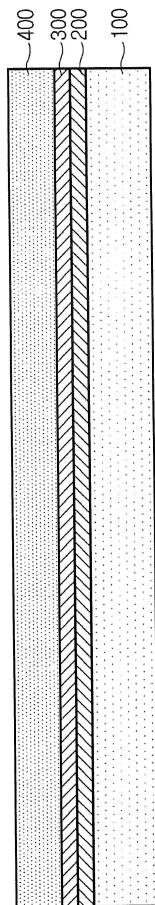
(74) Công ty TNHH Nghiên cứu và Tư vấn chuyển giao công nghệ và đầu tư
(CONCETTI)

(54) ĐỂ MẠCH MÀNG MỎNG VÀ PHƯƠNG PHÁP SẢN XUẤT ĐỂ MẠCH MÀNG MỎNG NÀY

(21) 1-2020-01434

(57) Sáng chế đề cập đến đế mạch màng mỏng và phương pháp sản xuất đế mạch màng mỏng này, mà có khả năng tạo thành mô hình có kích thước đặc trưng nhỏ hơn $10\mu\text{m}$ bằng cách tạo thành lớp hạt và lớp mạ trên đế cơ sở và sau đó tạo thành, thông qua kỹ thuật phun tĩnh điện, lớp cản quang có độ dày trong phạm vi thiết lập. Đế mạch màng mỏng theo sáng chế bao gồm: đế cơ sở; lớp hạt màng mỏng được tạo thành trên bề mặt trên cùng của đế cơ sở; lớp kim loại được tạo thành trên bề mặt trên cùng của lớp hạt màng mỏng; và lớp cản quang được tạo thành trên bề mặt trên cùng của lớp kim loại, trong đó độ dày của lớp cản quang nằm trong khoảng từ $1\mu\text{m}$ đến $5\mu\text{m}$.

[FIG. 1]



Lĩnh vực kỹ thuật được đề cập

Sáng chế đề cập đến đế mạch màng mỏng và phương pháp sản xuất đế mạch màng mỏng này, và cụ thể hơn, sáng chế đề cập đến đế mạch màng mỏng được sử dụng để sản xuất màng của chip trên màng (chip on film - COF) đòi hỏi mô hình mạch tốt và phương pháp sản xuất đế mạch màng mỏng này.

Tình trạng kỹ thuật của sáng chế

Chip trên màng (COF) là phương pháp gắn chip bán dẫn trên đế mạch in dạng màng (printed circuit substrate - PCB). Chip trên màng (COF) có thể tạo thành mô hình có độ rộng đường mỏng hơn so với băng vận chuyển trọn gói (tape carrier package - TCP).

Gần đây, nhu cầu về chip trên màng có khả năng tạo mô hình tốt ngày càng tăng nhanh theo xu hướng là dạng nhẹ, mỏng, ngắn và nhỏ của thiết bị đầu cuối có thể di động. Đế mạch màng mỏng (hoặc màng mỏng) dùng cho chip trên màng có thể tạo thành mô hình có độ rộng đường bằng khoảng $10\mu\text{m}$.

Tuy nhiên, với xu hướng nhẹ hơn, mỏng hơn, ngắn hơn và nhỏ hơn của thiết bị đầu cuối có thể di động, cần có mô hình có độ rộng đường mỏng hơn.

Theo nhu cầu thị trường, ngành công nghiệp sản xuất chip trên màng đang tiến hành nghiên cứu về đế mạch màng mỏng dùng cho chip trên màng mà có thể tạo thành mô hình có độ rộng đường nhỏ hơn $10\mu\text{m}$.

Mục đích của sáng chế

Sáng chế được đề xuất với việc xem xét các vấn đề nêu trên, và mục đích của sáng chế là cung cấp đế mạch màng mỏng và phương pháp sản xuất đế mạch màng mỏng này, mà có thể tạo thành lớp hạt và lớp mạ trên đế cơ sở và sau đó tạo thành lớp cản quang có độ dày trong phạm vi thiết lập thông qua kỹ thuật

phun tĩnh điện, do đó tạo thành mô hình có độ rộng đường nhỏ hơn $10\mu\text{m}$.

Bản chất kỹ thuật của sáng chế

Để đạt được mục đích trên, đế mạch màng mỏng theo phương án của sáng chế bao gồm đế cơ sở, lớp hạt màng mỏng được tạo thành trên bề mặt trên cùng của đế cơ sở, lớp kim loại được tạo thành trên bề mặt trên cùng của lớp hạt màng mỏng, và lớp cản quang được tạo thành trên bề mặt trên cùng của lớp kim loại, và độ dày của lớp cản quang nằm trong khoảng từ $1\mu\text{m}$ đến $5\mu\text{m}$.

Để đạt được mục đích trên, phương pháp sản xuất đế mạch màng mỏng theo phương án của sáng chế bao gồm bước chuẩn bị đế cơ sở, tạo thành lớp hạt màng mỏng trên bề mặt trên cùng của đế cơ sở, tạo thành lớp mạ trên bề mặt trên cùng của lớp hạt màng mỏng, và tạo thành lớp cản quang trên bề mặt trên cùng của lớp mạ, và việc tạo thành lớp cản quang tạo thành lớp cản quang bằng cách phun tĩnh điện chất nhạy quang lên bề mặt trên cùng của lớp mạ, và độ dày của lớp cản quang nằm trong khoảng từ $1\mu\text{m}$ đến $5\mu\text{m}$.

Hiệu quả có lợi của sáng chế

Theo sáng chế, đế mạch màng mỏng và phương pháp sản xuất đế mạch màng mỏng này có thể tạo thành lớp cản quang thông qua kỹ thuật phun tĩnh điện, do đó, tạo thành lớp cản quang có độ dày nằm trong khoảng từ $1\mu\text{m}$ đến $5\mu\text{m}$.

Ngoài ra, đế mạch màng mỏng và phương pháp sản xuất đế mạch màng mỏng này có thể tạo thành lớp hạt và lớp mạ trên đế cơ sở và sau đó tạo thành lớp cản quang có độ dày trong phạm vi thiết lập thông qua kỹ thuật phun tĩnh điện, do đó, tạo thành mô hình tốt có độ rộng đường nhỏ hơn $10\mu\text{m}$ cần thiết cho chip trên màng.

Mô tả vắn tắt các hình vẽ

FIG.1 là hình vẽ giải thích đế mạch màng mỏng theo phương án của sáng

chế.

Các hình vẽ FIG.2 và FIG.3 là các hình vẽ giải thích phương pháp sản xuất để mạch màng mỏng theo phương án của sáng chế.

Mô tả chi tiết sáng chế

Sau đây, phương án ưu tiên nhất của sáng chế sẽ được giải thích với sự tham chiếu đến các hình vẽ kèm theo để mô tả một cách cụ thể để người có hiểu biết trung bình trong lĩnh vực kỹ thuật tương ứng có thể dễ dàng thực hiện tinh thần kỹ thuật của sáng chế. Trước tiên, việc bổ sung các số tham chiếu cho các chi tiết của từng hình vẽ, nên lưu ý rằng các chi tiết giống nhau được biểu thị bởi cùng số tham chiếu nhiều nhất có thể ngay cả khi các chi tiết được hiển thị trên hình vẽ khác nhau. Ngoài ra, trong việc mô tả sáng chế, khi được xác định là phần mô tả chi tiết kết cấu hoặc chức năng liên quan đã được biết đến có thể làm che khuất bản chất của sáng chế, phần mô tả chi tiết các kết cấu và chức năng này sẽ được bỏ qua.

Tham chiếu đến FIG.1, để mạch màng mỏng theo phương án của sáng chế bao gồm đế cơ sở 100, lớp hạt màng mỏng 200, lớp mạ màng mỏng 300, và lớp cản quang 400.

Đế cơ sở 100 được cấu tạo từ đế dạng tấm hoặc màng bằng vật liệu dẻo. Đế cơ sở 100 là, ví dụ, màng polyimide (PI).

Lớp hạt màng mỏng 200 được bố trí trên bề mặt của đế cơ sở 100. Lớp hạt màng mỏng 200 được bố trí trên ít nhất một bề mặt của bề mặt trên cùng và bề mặt dưới cùng của đế cơ sở 100.

Lớp hạt màng mỏng 200 được tạo thành trên bề mặt của đế cơ sở 100 thông qua quy trình phún xạ. Lớp hạt màng mỏng 200 bao gồm, ví dụ, ít nhất một vật liệu là niken (Ni) và đồng (Cu).

Lớp mạ màng mỏng 300 được bố trí trên bề mặt của lớp hạt màng mỏng

200. Lớp hạt màng mỏng 200 được bố trí trên bề mặt trên cùng của lớp hạt màng mỏng 200 được tạo thành trên bề mặt trên cùng của đế cơ sở 100. Lớp hạt màng mỏng 200 cũng có thể được bố trí trên bề mặt dưới cùng của lớp hạt màng mỏng 200 được tạo thành trên bề mặt dưới cùng của đế cơ sở 100.

Lớp mạ màng mỏng 300 được tạo thành trên bề mặt của lớp hạt màng mỏng 200 thông qua quá trình mạ điện. Lớp mạ màng mỏng 300 là, ví dụ, đồng (Cu).

Độ dày thu được bằng cách tính tổng độ dày của đế cơ sở 100, độ dày của lớp hạt màng mỏng 200, và độ dày của lớp mạ màng mỏng 300 là, ví dụ, nhỏ hơn hoặc bằng khoảng $5\mu\text{m}$. Độ dày của đế cơ sở 100, độ dày của lớp hạt màng mỏng 200, và độ dày của lớp mạ màng mỏng 300 có thể được tạo thành khác nhau dựa trên mục đích sử dụng.

Lớp cản quang 400 được bố trí trên bề mặt của lớp mạ màng mỏng 300. Lớp cản quang 400 được tạo thành trên bề mặt trên cùng của lớp mạ màng mỏng 300 được bố trí trên bề mặt trên cùng của đế cơ sở 100. Lớp cản quang 400 cũng có thể được tạo thành trên bề mặt dưới cùng của lớp mạ màng mỏng 300 được bố trí trên bề mặt dưới cùng của đế cơ sở 100.

Lớp cản quang 400 được tạo thành trên bề mặt của lớp mạ màng mỏng 300 thông qua quá trình phun tĩnh điện. Lớp cản quang 400 được tạo thành bằng cách phun tĩnh điện chất nhạy quang (tức là, chất lỏng cản quang, dung dịch polyme cản quang) lên bề mặt của lớp mạ màng mỏng 300.

Lớp cản quang 400 được tạo thành để độ dày nằm trong phạm vi độ dày thiết lập. Độ dày của lớp cản quang 400, ví dụ, lớn hơn hoặc bằng $1\mu\text{m}$, đó là giá trị nhỏ nhất của phạm vi độ dày thiết lập, và nhỏ hơn hoặc bằng $5\mu\text{m}$, đó là giá trị lớn nhất của phạm vi độ dày thiết lập.

Khi lớp cản quang 400 được tạo thành với độ dày nhỏ hơn $1\mu\text{m}$ thông

qua quá trình phun tĩnh điện, độ dày và bề mặt của lớp cản quang này trở nên không nhẵn. Khi lớp cản quang 400 được tạo thành với độ dày lớn hơn $5\mu\text{m}$, quá trình phun tĩnh điện cần lặp lại nhiều lần trong trường hợp thực hiện kỹ thuật phun tĩnh điện, do đó làm tăng nhanh chi phí sản xuất.

Theo đó, lớp cản quang 400 được tạo thành với độ dày nằm trong khoảng từ $1\mu\text{m}$ đến $5\mu\text{m}$, đó là phạm vi độ dày được thiết lập.

Vì lớp cản quang 400 được làm khô nhanh, sự bay hơi ít hơn là lợi thế và giá cả cạnh tranh là lợi thế vì lớp cản quang 400 mỏng hơn. Theo đó, lớp cản quang 400 được tạo thành với độ dày mỏng nhất có thể trong phạm vi độ dày đã thiết lập.

Tham chiếu đến các hình vẽ FIG.2 và FIG.3, phương pháp sản xuất để mạch màng mỏng theo phương án của sáng chế bao gồm bước chuẩn bị đế cơ sở (S100), tạo thành lớp hạt màng mỏng (S200), tạo thành lớp mạ màng mỏng (S300), và tạo thành lớp cản quang (S400).

Bước chuẩn bị đế cơ sở (S100) chuẩn bị đế cơ sở 100 có đế dạng tấm hoặc màng bằng vật liệu dẻo. Đế cơ sở 100 là, ví dụ, màng polyimide (PI).

Bước tạo thành lớp hạt màng mỏng (S200) tạo thành lớp hạt màng mỏng 200 trên bề mặt của đế cơ sở 100. Lớp hạt màng mỏng 200 được tạo thành trên ít nhất một bề mặt của bề mặt phía trên và bề mặt phía dưới của đế cơ sở 100.

Bước tạo thành lớp hạt màng mỏng (S200) tạo thành lớp hạt màng mỏng 200 thông qua quá trình phun xạ. Lớp hạt màng mỏng 200 là, ví dụ, được làm từ vật liệu bao gồm ít nhất một vật liệu là niken (Ni) và đồng (Cu).

Bước tạo thành lớp mạ màng mỏng (S300) tạo thành lớp mạ màng mỏng 300 trên bề mặt của lớp hạt màng mỏng 200. Bước tạo thành lớp mạ màng mỏng (S300) tạo thành lớp mạ màng mỏng 300 trên bề mặt phía trên của lớp hạt màng mỏng 200 được tạo thành trên bề mặt phía trên của đế cơ sở 100. Bước tạo thành

lớp mạ màng mỏng (S300) cũng có thể tạo thành lớp mạ màng mỏng 300 trên bề mặt dưới cùng của lớp hạt màng mỏng 200 được tạo thành trên bề mặt dưới cùng của đế cơ sở 100.

Bước tạo thành lớp mạ màng mỏng (S300) tạo thành lớp mạ màng mỏng 300 trên bề mặt của lớp hạt màng mỏng 200 thông qua quá trình phun tĩnh điện. Lớp mạ màng mỏng 300 là, ví dụ, đồng (Cu).

Trong phương pháp sản xuất để mạch màng mỏng, độ dày thu được bằng cách tính tổng độ dày của đế cơ sở 100, độ dày lớp hạt màng mỏng 200, và độ dày của lớp mạ màng mỏng 300 là, ví dụ, nhỏ hơn hoặc bằng khoảng $5\mu\text{m}$. Độ dày của đế cơ sở 100, độ dày của lớp hạt màng mỏng 200, và độ dày của lớp mạ màng mỏng 300 có thể được tạo thành khác nhau tùy vào mục đích sử dụng.

Bước tạo thành lớp cản quang (S400) tạo thành lớp cản quang 400 trên bề mặt của lớp mạ màng mỏng 300. Bước tạo thành lớp cản quang (S400) tạo thành lớp cản quang 400 trên bề mặt trên cùng của lớp mạ màng mỏng 300 được bố trí trên bề mặt trên cùng của đế cơ sở 100. Bước tạo thành lớp cản quang (S400) còn có thể tạo thành lớp cản quang 400 trên bề mặt dưới cùng của lớp mạ màng mỏng 300 được bố trí trên bề mặt dưới cùng của đế cơ sở 100.

Bước tạo thành lớp cản quang (S400) tạo thành lớp cản quang 400 trên bề mặt của lớp mạ màng mỏng 300 thông qua quá trình phun tĩnh điện. Bước tạo thành lớp cản quang (S400) tạo thành lớp cản quang 400 có độ dày đặt trên bề mặt của lớp mạ màng mỏng 300 bằng cách phun tĩnh điện chất nhạy quang (tức là, chất lỏng cản quang và dung dịch polyme nhạy quang).

Trong bước tạo thành lớp cản quang (S400), khi phun tĩnh điện lớp cản quang 400 đến độ dày dưới $1\mu\text{m}$, độ dày và bề mặt của lớp cản quang này được tạo thành không nhẵn. Trong bước tạo thành lớp cản quang (S400), việc phun tĩnh điện cần lặp lại nhiều lần trong trường hợp thực hiện phun tĩnh điện đến độ

dày lớn hơn $5\mu\text{m}$, do đó làm tăng nhanh chi phí sản xuất.

Theo đó, bước tạo thành lớp cản quang (S400) tạo thành lớp cản quang 400 có độ dày nằm trong khoảng từ $1\mu\text{m}$ đến $5\mu\text{m}$.

Mặc dù phương án được ưu tiên theo sáng chế đã được mô tả ở trên, các sửa đổi có thể thực hiện theo nhiều cách khác nhau, và được hiểu bởi người có hiểu biết trung bình trong lĩnh vực kỹ thuật tương ứng rằng những thay đổi và sửa đổi có thể được thực hiện mà không xa rời khỏi các điểm yêu cầu bảo hộ của sáng chế.

YÊU CẦU BẢO HỘ

1. Để mạch màng mỏng bao gồm:
đế cơ sở;
lớp hạt màng mỏng được tạo thành trên bề mặt trên cùng của đế cơ sở;
lớp kim loại được tạo thành trên bề mặt trên cùng của lớp hạt màng mỏng; và
lớp cản quang được tạo thành trên bề mặt trên cùng của lớp kim loại, trong đó độ dày của lớp cản quang nằm trong khoảng từ $1\mu\text{m}$ đến $5\mu\text{m}$, và
trong đó tổng độ dày của đế cơ sở, độ dày của lớp hạt màng mỏng và độ dày của lớp kim loại không lớn hơn $5\mu\text{m}$.
2. Để mạch màng mỏng theo điểm 1, trong đó lớp hạt màng mỏng bao gồm ít nhất một vật liệu trong số vật liệu niken (Ni) và đồng (Cu).
3. Để mạch màng mỏng theo điểm 1, trong đó lớp kim loại bao gồm đồng (Cu).
4. Phương pháp sản xuất để mạch màng mỏng, phương pháp bao gồm các bước:
chuẩn bị đế cơ sở;
tạo thành lớp hạt màng mỏng trên bề mặt trên cùng của đế cơ sở;
tạo thành lớp mạ trên bề mặt trên cùng của lớp hạt màng mỏng; và
tạo thành lớp cản quang trên bề mặt trên cùng của lớp mạ, trong đó bước tạo thành lớp cản quang, tạo thành lớp cản quang bằng cách phun tĩnh điện chất nhạy quang lên bề mặt trên cùng của lớp mạ, và độ dày của lớp cản quang nằm trong khoảng từ $1\mu\text{m}$ đến $5\mu\text{m}$, và
trong đó tổng độ dày của đế cơ sở, độ dày của lớp hạt màng mỏng và độ

dày của lớp kim loại không lớn hơn $5\mu\text{m}$.

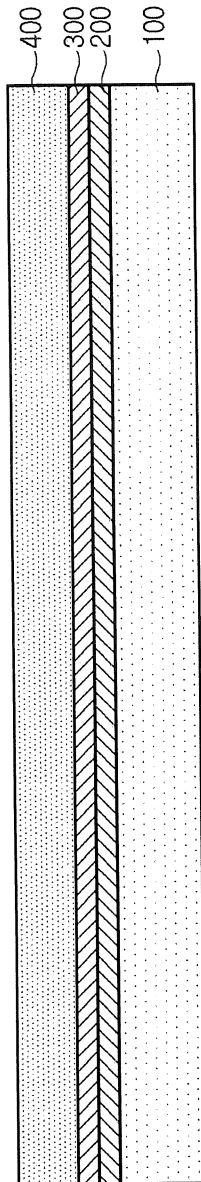
5. Phương pháp theo điểm 4,

trong đó bước tạo thành lớp hạt màng mỏng tạo thành lớp hạt màng mỏng thông qua quá trình phún xạ, và lớp hạt màng mỏng bao gồm ít nhất một vật liệu trong số vật liệu niken (Ni) và đồng (Cu).

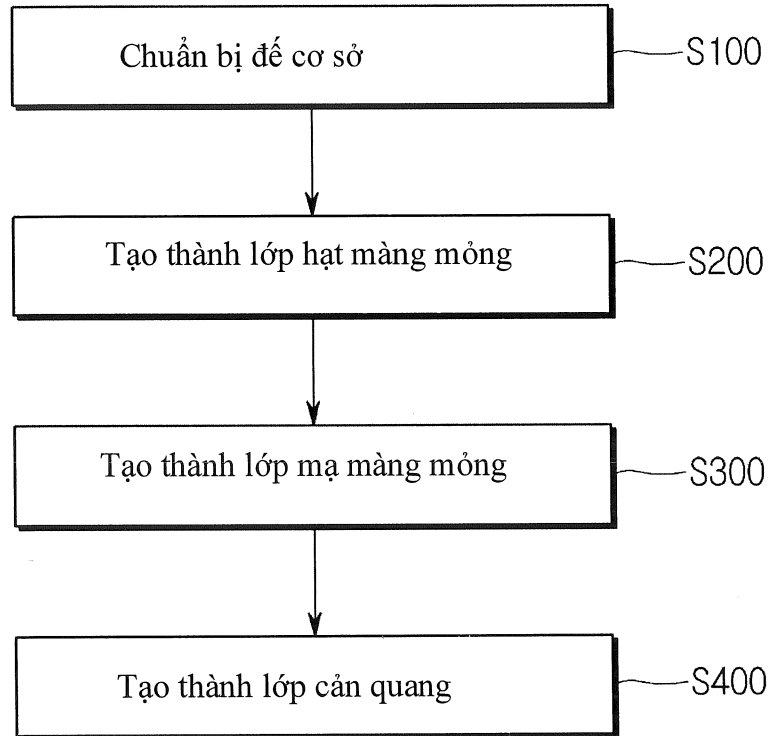
6. Phương pháp theo điểm 4,

trong đó bước tạo thành lớp mạ tạo thành lớp mạ trên bề mặt của lớp hạt màng mỏng thông qua quá trình phun tĩnh điện, và lớp mạ bao gồm đồng (Cu).

[FIG. 1]



[FIG. 2]



[FIG. 3]

