



(12) BẢN MÔ TẢ SÁNG CHẾ THUỘC BẰNG ĐỘC QUYỀN SÁNG CHẾ

(19) Cộng hòa xã hội chủ nghĩa Việt Nam (VN)
CỤC SỞ HỮU TRÍ TUỆ

(11)



1-0041531

(51)^{2020.01} G02F 1/1345; G09G 3/00; G02F 1/1362 (13) B

(21) 1-2020-05474

(22) 23/09/2020

(30) 108144203 04/12/2019 TW

(45) 25/10/2024 439

(43) 25/06/2021 399

(73) AU Optronics Corporation (TW)

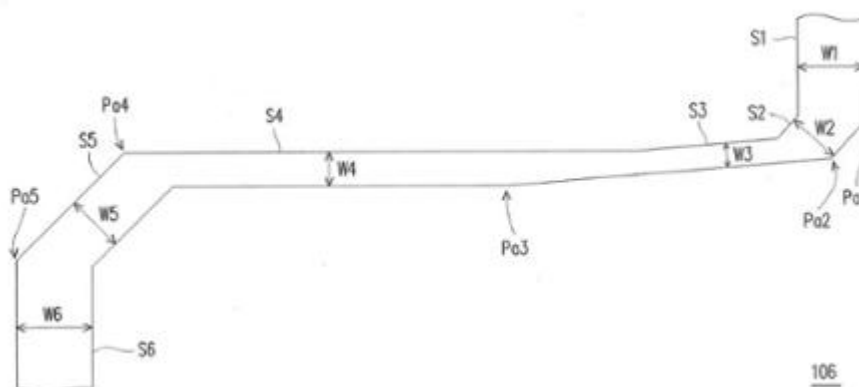
No. 1, Li-Hsin Road 2, Science-Based Industrial Park, Hsin-Chu, Taiwan

(72) Chin-Hao CHANG (TW); Wei-Li LIN (TW).

(74) Công ty TNHH Tư vấn ALIATLEGAL (ALIAT LEGAL)

(54) THIẾT BỊ HIỂN THỊ

(57) Sáng chế đề cập đến thiết bị hiển thị. Thiết bị hiển thị này bao gồm mạch điều khiển bên trong (104), mạch bên ngoài (300) và nhiều đường tín hiệu. Các đường tín hiệu được kết nối điện với mạch điều khiển bên trong và mạch bên ngoài. Mỗi đường tín hiệu bao gồm N đoạn đường tín hiệu, Ma điểm chuyển thứ nhất và Mb điểm chuyển thứ hai, trong đó N đoạn đường tín hiệu được kết nối với nhau, mỗi đoạn trong số Ma điểm chuyển thứ nhất và Mb điểm chuyển thứ hai được đặt tại vị trí kết nối của hai đoạn đường tín hiệu liền kề, N và Ma là số nguyên dương, Mb là 0 hoặc số nguyên dương, $N \geq 3$, $Ma \geq 2$, $Ma + Mb \leq N-1$, tỷ lệ thay đổi điện trở giữa hai phần đường tín hiệu liền kề được kết nối với mỗi điểm chuyển thứ nhất là ΔR , và $0 < I \Delta R I \leq 10\%$.



Lĩnh vực kỹ thuật được đề cập

Sáng chế này đề cập đến thiết bị hiển thị, và cụ thể là đề cập đến thiết bị hiển thị có mạch điều khiển bên trong.

Tình trạng kỹ thuật của sáng chế

Để tạo ra bảng điều khiển màn hình viền mỏng, công nghệ điều khiển cổng tích hợp trên mảng (GOA) đã được phát triển, là công nghệ mà chip điều khiển bên ngoài được thay thế bằng cách bố trí kết cấu mạch điều khiển cổng ở vùng ngoại vi của panen hiển thị. Do yêu cầu của panen hiển thị liên quan đến độ phân giải tiếp tục tăng lên, để đáp ứng yêu cầu của thiết kế viền mỏng, mật độ đường tín hiệu của panen hiển thị sử dụng công nghệ GOA ở vùng ngoại vi chắc chắn sẽ tăng lên. Do đó, một số giải pháp đã biết còn có nhược điểm là mức độ tăng nhiệt độ của các đường tín hiệu gây ra bởi sự không phù hợp trở kháng của đường tín hiệu có thể sẽ tăng lên do mật độ đường tín hiệu tăng, do đó gây ra các vấn đề về an toàn.

Bản chất kỹ thuật của sáng chế

Nhằm khắc phục nhược điểm đã biết nêu trên, mục đích của sáng chế này là đề xuất thiết bị hiển thị có thể ngăn chặn một cách có hiệu quả mức độ tăng nhiệt độ của đường tín hiệu trong vùng ngoại vi với độ phân giải cao và đường viền mỏng.

Thiết bị hiển thị được đề xuất theo một phương án của sáng chế có vùng hiển thị và vùng ngoại vi. Vùng ngoại vi nằm ít nhất tại một bên của vùng hiển thị và bao gồm vùng mạch điều khiển bên trong và vùng đi dây. Thiết bị hiển thị bao gồm mảng pixel, mạch điều khiển bên trong và nhiều đường tín hiệu. Mảng điểm ảnh (pixel) được bố trí trong vùng hiển thị. Mạch điều khiển bên trong được bố trí trong vùng mạch điều khiển bên trong và được kết nối điện với mảng pixel. Nhiều đường tín hiệu được bố trí trong vùng đi dây và được kết nối điện với mạch điều khiển bên trong và mạch bên ngoài, trong đó mỗi đường tín hiệu này bao gồm N đoạn đường tín hiệu, Ma điểm chuyển thứ nhất và Mb điểm chuyển thứ hai, N đoạn đường tín hiệu được kết nối với

nhau, mỗi Ma điểm chuyển thứ nhất và Mb điểm chuyển thứ hai nằm tại vị trí kết nối của hai đoạn đường tín hiệu liên kề, trong đó N và Ma là các số nguyên dương, Mb là số nguyên dương hoặc 0, $N \geq 3$, $Ma \geq 2$, $Ma + Mb \leq N-1$, và tỷ lệ thay đổi điện trở giữa hai đoạn đường tín hiệu liên kề được kết nối với mỗi điểm chuyển thứ nhất là ΔR , $0 < |\Delta R| \leq 10\%$.

Sáng chế đề xuất thiết bị hiển theo một phương án khác có vùng hiển thị và vùng ngoại vi. Vùng ngoại vi nằm ít nhất tại một bên của vùng hiển thị và bao gồm vùng mạch điều khiển bên trong và vùng đi dây. Thiết bị hiển thị bao gồm mảng pixel, mạch điều khiển bên trong và nhiều đường tín hiệu. Mảng pixel được bố trí trong vùng hiển thị. Mạch điều khiển bên trong được bố trí trong vùng mạch điều khiển bên trong và được kết nối điện với mảng pixel. Nhiều đường tín hiệu được bố trí trong vùng đi dây và được kết nối điện với mạch điều khiển bên trong và mạch bên ngoài, trong đó mỗi đường tín hiệu này bao gồm N đoạn đường tín hiệu, Ma điểm chuyển thứ nhất và Mb điểm chuyển thứ hai, N đoạn đường tín hiệu được kết nối với nhau, và mỗi Ma điểm chuyển thứ nhất và Mb điểm chuyển thứ hai nằm ở vị trí kết nối của hai đoạn đường tín hiệu liên kề, trong đó N và Ma là các số nguyên dương, Mb là số nguyên dương hoặc 0, $N \geq 3$, $Ma \geq 2$, $Ma + Mb \leq N-1$, và tỷ lệ thay đổi độ rộng giữa hai đoạn đường tín hiệu liên kề được kết nối với mỗi điểm chuyển thứ nhất là ΔW , $0 < |\Delta W| \leq 10\%$.

Dựa vào vào những trình bày nêu trên, trong thiết bị hiển thị theo sáng chế này, bằng cách điều chỉnh thiết kế của các đường tín hiệu được bố trí nằm trong vùng đi dây và được kết nối điện với mạch bên ngoài và mạch điều khiển bên trong, mức độ tăng nhiệt độ của các đường tín hiệu có thể được triệt tiêu một cách có hiệu quả. Bằng cách đó, thiết bị hiển thị theo sáng chế này có thể tránh được vấn đề an toàn do nhiệt độ quá cao, và có thể có lợi khi được thiết kế với độ phân giải cao và đường viền mỏng.

Để làm cho dễ hiểu hơn các đặc điểm và ưu điểm của sáng chế được đề cập ở trên, các phương án kèm theo các hình vẽ sẽ được mô tả chi tiết dưới đây.

Mô tả vắn tắt các hình vẽ

Fig. 1 là hình vẽ sơ đồ nhìn từ trên xuống của thiết bị hiển thị theo một phương án của sáng chế này.

Fig. 2 là hình vẽ sơ đồ được phóng to nhìn từ phía trên của một đường tín hiệu thể hiện trong Fig. 1.

Fig. 3 là hình vẽ sơ đồ nhìn từ phía trên được phóng to của một đường tín hiệu theo một phương án khác của sáng chế.

Fig. 4 là hình vẽ sơ đồ nhìn từ phía trên được phóng to của một đường tín hiệu theo một phương án khác của sáng chế.

Fig. 5 là hình vẽ sơ đồ mặt cắt ngang được thực hiện dọc theo đường cắt I-I' của Fig. 4.

Fig. 6 là hình vẽ sơ đồ mặt cắt ngang được thực hiện dọc theo đường cắt II-II' của Fig. 4.

Fig. 7 là hình vẽ sơ đồ nhìn từ phía trên được phóng to của một đường tín hiệu theo một phương án khác của sáng chế.

Mô tả chi tiết sáng chế

Một số phương án thực hiện của sáng chế này sẽ được trình bày sau đây có viện dẫn đến các hình vẽ. Để trình bày được rõ ràng, nhiều chi tiết thực tế sẽ được mô tả cùng với phần mô tả sau đây. Tuy nhiên, cần hiểu rằng những chi tiết này trong thực tế không được dùng để làm hạn chế phạm vi của sáng chế này. Nghĩa là, theo một số phương án của sáng chế, những chi tiết này trên thực tế là không cần thiết. Ngoài ra, để đơn giản hóa các hình vẽ, một số cấu trúc và yếu tố thông thường trong hình vẽ sẽ được thể hiện một cách đơn giản và dưới dạng sơ đồ.

Trong các hình vẽ kèm theo, độ dày của các lớp, màng, panen, vùng, v.v., được phóng to để trình bày được rõ ràng. Trong toàn bộ thông số kỹ thuật, các số chỉ dẫn giống nhau trong các hình vẽ kèm theo biểu thị các thành phần giống nhau. Cần hiểu rằng khi một phần tử như lớp, phim, vùng hoặc tấm nền được gọi là “ở trên” hoặc “kết

nối với” phần tử khác, nó có thể là trực tiếp trên hoặc kết nối với phần tử khác, hoặc các phần tử xen vào có thể cũng có mặt. Mặt khác, khi một phần tử được gọi là “trực tiếp ở trên” hoặc “kết nối trực tiếp với” một phần tử khác, thì không có phần tử xen vào nào có mặt. Như được sử dụng ở đây, thuật ngữ “được kết nối” có thể đề cập đến kết nối vật lý và/hoặc kết nối điện (hoặc ghép nối). Do đó, kết nối điện (hoặc ghép nối) có thể có phần tử xen vào giữa hai phần tử.

Trừ khi được định nghĩa khác, tất cả các thuật ngữ (bao gồm cả thuật ngữ kỹ thuật và thuật ngữ khoa học) được sử dụng ở đây có cùng ngữ nghĩa như thường được hiểu bởi người có hiểu biết trung bình trong cùng lĩnh vực này. Cần hiểu thêm rằng các thuật ngữ, chẳng hạn như những thuật ngữ được định nghĩa trong các từ điển thông dụng, nên được hiểu là có nghĩa phù hợp với nghĩa của chúng trong ngữ cảnh của tình trạng kỹ thuật đã biết có liên quan và sáng chế này sẽ không được giải thích theo cách lý tưởng hóa hoặc vượt quá ngữ nghĩa chính thức trừ khi được định nghĩa một cách rõ ràng ở đây.

Liên quan đến Fig. 1 là hình vẽ sơ đồ nhìn từ phía trên của thiết bị hiển thị theo một phương án của sáng chế này. Fig. 2 là sơ đồ phóng to của một đường tín hiệu trong Fig. 1. Fig. 2 là hình vẽ sơ đồ phóng to nhìn từ phía trên của một đường tín hiệu thể hiện trong Fig. 1.

Liên quan đến Fig. 1, theo phương án này, thiết bị hiển thị 10 có thể bao gồm tám nền 100, mảng pixel 102, mạch điều khiển bên trong 104, nhiều đường tín hiệu 106, tám nền 200 và mạch bên ngoài 300. Theo quan điểm khác, như được hiển thị trong Fig. 1, theo một phương án, thiết bị hiển thị 10 có thể có vùng hiển thị A và vùng ngoại vi B được bố trí ở ít nhất một phía của vùng hiển thị A, trong đó vùng ngoại vi B bao gồm vùng mạch điều khiển bên trong ID và vùng đi dây WR.

Theo một phương án thực hiện, thiết bị hiển thị 10 có thể là thiết bị hiển thị tinh thể lỏng, thiết bị hiển thị phát sáng hữu cơ cảm ứng, thiết bị hiển thị phát sáng vô cơ cảm ứng, thiết bị hiển thị điện di cảm ứng hoặc thiết bị hiển thị plasma cảm ứng. Để làm rõ sơ đồ, một số thành phần khác có thể có mặt và có thể được suy ra một cách hợp lý theo nội dung mô tả sáng chế này được bỏ qua trong Fig. 1. Ví dụ, phương tiện hiển thị bị bỏ qua trong Fig. 1. Theo phương án này, phương tiện hiển thị (không được

hiển thị) có thể được bố trí giữa tấm nền 100 và tấm nền 200. Ngoài ra, theo phương án này, phương tiện hiển thị (không được hiển thị) có thể là vật liệu tinh thể lỏng, vật liệu phát sáng hữu cơ, vật liệu điốt phát quang vô cơ, vật liệu hiển thị điện di hoặc vật liệu hiển thị plasma.

Theo một phương pháp thực hiện, vật liệu của tấm nền 100 có thể là thủy tinh, thạch anh, nhựa hoặc polyme hữu cơ. Theo phương pháp này, mảng pixel 102, mạch điều khiển bên trong 104 và nhiều đường tín hiệu 106 được bố trí trên tấm nền 100. Cụ thể là, như thể hiện trong Fig. 1, mảng pixel 102 được bố trí trên tấm nền 100 trong vùng hiển thị A, mạch điều khiển bên trong 104 được bố trí trên tấm nền 100 trong vùng mạch điều khiển bên trong ID, nhiều đường tín hiệu 106 được bố trí trên tấm nền 100 trong vùng đi dây WR và mạch bên ngoài 300 được kết nối điện với nhiều đường tín hiệu 106. Trong phương án này, tấm nền 100 và mảng pixel 102, mạch điều khiển bên trong 104 và nhiều đường tín hiệu 106 được bố trí trên tấm nền 100 có thể được coi là tấm nền của mảng pixel. Tuy nhiên, sáng chế này không chỉ giới hạn ở mô tả được thể hiện trên Fig. 1 và tấm nền mảng pixel của thiết bị hiển thị 10 có thể là bất kỳ tấm nền mảng pixel nào mà người có hiểu biết trung bình trong cùng lĩnh vực biết đến đối với thiết bị hiển thị. Ví dụ, theo một phương án, lớp bộ lọc màu có thể được bố trí trên tấm nền 100 để tạo thành bộ lọc màu (COA) trên tấm nền mảng pixel. Ngoài ra, trong phương án này, mặc dù Fig. 1 minh họa mạch bên ngoài 300 chỉ được bố trí một phần trên tấm nền 100, sáng chế này không bị giới hạn ở đó. Theo các phương án khác, mạch bên ngoài 300 có thể được bố trí trên tấm nền 100 ở vùng ngoại vi B. Ngoài ra, để làm rõ ràng sơ đồ, một số thành phần được bỏ qua trong Fig. 1, và người có hiểu biết trung bình trong lĩnh vực này nên hiểu rằng một số thành phần, chẳng hạn như miếng dán, đường quạt thổi, keo dán khung, v.v., có thể được suy ra một cách hợp lý theo nội dung mô tả sáng chế này có thể tồn tại trong tấm nền mảng pixel của thiết bị hiển thị 10.

Theo một phương án thực hiện, tấm nền 200 và tấm nền 100 được bố trí đối diện với nhau. Theo một phương án thực hiện, vật liệu của tấm nền 200 có thể là thủy tinh, thạch anh, nhựa hoặc polyme hữu cơ. Ngoài ra, theo phương án này, tấm nền 200 có thể được coi là tấm nền đối diện. Tấm nền 200 có thể là tấm nền đối diện bất kỳ mà người có hiểu biết trung bình trong cùng lĩnh vực dành cho thiết bị hiển thị đã được

biết đến. Ví dụ, theo một phương án, tấm nền 200 có thể bao gồm, ví dụ, tấm nền trống và lớp phân tử trên tấm nền trống. Ví dụ, theo một phương án, lớp phân tử có trong tấm nền 200 có thể bao gồm, ví dụ, lớp bộ lọc màu, lớp chuyển đổi bước sóng, lớp mẫu hình chấn ánh sáng, lớp điện cực đối diện hoặc kết hợp của chúng, nhưng sáng chế không bị giới hạn ở đó, và có thể được điều chỉnh và thay đổi tùy theo yêu cầu.

Theo một phương án thực hiện, mảng pixel 102 có thể bao gồm nhiều dòng quét SL, nhiều dòng dữ liệu DL và nhiều đơn vị pixel PX được sắp xếp trong một mảng. Theo phương án, nhiều dòng quét SL không song song với nhiều dòng dữ liệu DL, nghĩa là, nhiều dòng quét SL và nhiều dòng dữ liệu DL được bố trí chéo nhau. Để làm cho sơ đồ được rõ ràng, đây được hiển thị trong Fig. 1 chỉ dành cho thể hiện sơ đồ, và không nhằm hạn chế sáng chế này. Ví dụ, hướng mở rộng của nhiều dòng quét SL và hướng mở rộng của nhiều dòng dữ liệu DL trong Fig. 1 về cơ bản là vuông góc với nhau, nhưng sáng chế này không giới hạn ở đó. Cách bố trí mạch thực tế của nhiều dòng quét SL và nhiều dòng dữ liệu DL có thể được điều chỉnh theo kiến trúc, theo yêu cầu, v.v., của thiết bị hiển thị thực tế. Ngoài ra, nhiều dòng quét SL và nhiều dòng dữ liệu DL có thể nằm trong các lớp khác nhau và lớp cách điện (không được hiển thị) có thể được xen kẽ giữa nhiều dòng quét SL và nhiều dòng dữ liệu DL. Dựa trên những xem xét về độ dẫn điện, nhiều dòng quét SL và nhiều dòng dữ liệu DL thường được làm bằng vật liệu kim loại. Tuy nhiên, sáng chế này không bị giới hạn ở đó. Theo các phương án khác, nhiều dòng quét SL và nhiều dòng dữ liệu DL có thể được làm bằng, ví dụ, các vật liệu dẫn điện khác như hợp kim, nitrua của vật liệu kim loại, oxit của vật liệu kim loại, oxynitrua của vật liệu kim loại, hoặc xếp chồng vật liệu kim loại nói trên và các vật liệu dẫn điện khác đã nói ở trên. Ngoài ra, theo phương án này, nhiều dòng quét SL và nhiều dòng dữ liệu DL có thể có kết cấu một lớp hoặc kết cấu nhiều lớp, một cách tương ứng.

Theo một phương án thực hiện, mỗi đơn vị pixel PX được kết nối điện với một trong nhiều đường quét SL và một trong nhiều đường dữ liệu DL. Theo phương án này, mỗi đơn vị pixel PX bao gồm phần tử tích cực T và điện cực pixel PE. Phần tử tích cực T có thể là bất kỳ tranzito màng mỏng nào mà người có hiểu biết trung bình trong lĩnh vực này được biết đến, bao gồm, ví dụ, cổng, lớp kênh, nguồn và xả (không

có nhãn). Theo phương án này, điện cực pixel PE được kết nối điện với phần tử tích cực T. Vật liệu của điện cực pixel PE có thể bao gồm (nhưng không giới hạn ở): vật liệu dẫn điện oxit kim loại, chẳng hạn như oxit thiếc indi, oxit kẽm indi, oxit nhôm thiếc, oxit nhôm kẽm, oxit kẽm gali indi, các oxit thích hợp khác, hoặc xếp chồng ít nhất hai loại đã nêu ở trên. Ngoài ra, Fig. 1 đã thể hiện điện cực pixel PE là điện cực lớn, nhưng sáng chế này không bị giới hạn ở đó. Theo các phương án khác, điện cực pixel PE có thể là điện cực có dạng khe.

Theo một phương án thực hiện, mạch điều khiển bên trong 104 được kết nối điện với mảng pixel 102. Cụ thể, như trong Fig. 1, mạch điều khiển bên trong 104 được kết nối điện với nhiều dòng quét SL. Nói cách khác, theo phương án, mạch điều khiển bên trong 104 có thể là mạch điều khiển cổng trên mảng (GOA) hoặc mạch tích hợp điều khiển cổng (IC) để điều khiển mảng pixel 102, nhưng sáng chế không bị giới hạn ở đó.

Theo một phương án thực hiện, mạch bên ngoài 300 được nối điện với mạch điều khiển bên trong 104. Cụ thể là, như thể hiện trong Fig. 1, mạch bên ngoài 300 được kết nối điện với mạch điều khiển bên trong 104 thông qua các miếng liên kết (không được hiển thị) và sau đó là nhiều đường tín hiệu 106. Theo một phương án, mạch bên ngoài 300, ví dụ, chip điều khiển, mạch điện điều khiển, mạch in dẻo (FPC) hoặc bảng mạch in (PCB) được bố trí cùng với chip điều khiển, v.v., để điều khiển mảng pixel 102. Ngoài ra, theo phương án, mạch bên ngoài 300 có thể sử dụng quy trình phù hợp, chẳng hạn như: quy trình chip gắn trên thủy tinh (Chip On Glass COG), chip gắn trên màng (Chip On Film COF), chip gắn trên bảng mạch (Chip On Board COB), liên kết băng tự động (Tape Automated Bonding TAB), v.v., được kết nối với tấm nền 100.

Theo một phương án thực hiện, nhiều đường tín hiệu 106 được kết nối điện với mạch bên ngoài 300 và mạch điều khiển bên trong 104, do đó truyền tín hiệu nhận được từ mạch bên ngoài 300 đến mạch điều khiển bên trong 104 để điều khiển mảng pixel 102. Trong phương án trong đó mạch điều khiển bên trong 104 là bộ điều khiển cổng trên mảng, đường tín hiệu 106 có thể là đường tín hiệu tần số cao. Tuy nhiên, sáng chế này không bị giới hạn ở đó. Theo các phương án khác, đường tín hiệu 106

cũng có thể là đường tín hiệu khởi động, đường tín hiệu tần số thấp, đường tín hiệu mức thấp hoặc đường tín hiệu điện áp không đổi. Theo quan điểm khác, như thể hiện trong Fig. 1, đường tín hiệu 106 có thể là dây trên mảng (WOA), nghĩa là, vùng đi dây WR có thể được gọi là vùng WOA, nhưng sáng chế này không giới hạn ở đó. Mặc dù Fig. 1 cho thấy năm đường tín hiệu 106 được bố trí trong vùng đi dây WR, sáng chế này không giới hạn số lượng đường tín hiệu 106 và có thể được điều chỉnh theo kết cấu thực tế và yêu cầu của thiết bị hiển thị 10.

Như thể hiện trong Fig. 1 và Fig. 2, theo phương án, mỗi đường tín hiệu 106 bao gồm đoạn đường tín hiệu S1, đoạn đường tín hiệu S2, đoạn đường tín hiệu S3, đoạn đường tín hiệu S4, đoạn đường tín hiệu S5 và đoạn đường tín hiệu S6, trong đó đoạn đường tín hiệu S2 nối trực tiếp giữa đoạn đường tín hiệu S1 và đoạn đường tín hiệu S3, đoạn đường tín hiệu S3 nối trực tiếp giữa đoạn đường tín hiệu S2 với đoạn đường tín hiệu S4, đoạn đường tín hiệu S4 được nối trực tiếp giữa đoạn đường tín hiệu S3 và đoạn đường tín hiệu S5, và đoạn dây tín hiệu S5 được nối trực tiếp giữa đoạn đường tín hiệu S4 và đoạn đường tín hiệu S6. Nói cách khác, theo phương án này, mỗi đường tín hiệu 106 bao gồm sáu đoạn đường tín hiệu được kết nối với nhau. Tuy nhiên, sáng chế này không bị giới hạn ở đó, miễn là mỗi đường tín hiệu 106 bao gồm N đoạn đường tín hiệu được kết nối với nhau, N là số nguyên dương và $N \geq 3$, nằm trong phạm vi của sáng chế này.

Theo một phương án thực hiện, đường tín hiệu 106 bao gồm kết cấu lớp kim loại một lớp. Nghĩa là, theo phương án, đoạn đường tín hiệu S1, đoạn đường tín hiệu S2, đoạn đường tín hiệu S3, đoạn đường tín hiệu S4, đoạn đường tín hiệu S5 và đoạn đường tín hiệu S6 trong mỗi đường tín hiệu 106 là được hình thành bởi cùng một quy trình và có cùng vật liệu và độ dày. Dựa trên những xem xét về độ dẫn điện, nhiều đường tín hiệu 106 thường được làm bằng vật liệu kim loại, chẳng hạn như đồng, nhôm, titan hoặc molybden. Tuy nhiên, sáng chế này không bị giới hạn ở đó. Theo các phương án khác, nhiều đường tín hiệu 106 có thể được làm bằng, ví dụ, các vật liệu dẫn điện khác như hợp kim, nitrua của vật liệu kim loại, oxit của vật liệu kim loại, oxynitrua của vật liệu kim loại, hoặc xếp chồng vật liệu kim loại và các vật liệu dẫn điện khác như đã nói ở trên.

Theo một phương án thực hiện, mỗi đường tín hiệu 106 bao gồm điểm chuyển Pa1, điểm chuyển Pa2, điểm chuyển Pa3, điểm chuyển Pa4 và điểm chuyển Pa5. Cụ thể, như trong Fig. 2, điểm chuyển Pa1 đặt tại vị trí nối giữa đoạn đường tín hiệu S1 và đoạn đường tín hiệu S2, điểm chuyển Pa2 đặt tại vị trí nối giữa đoạn đường tín hiệu S2 và đoạn đường tín hiệu S3, điểm chuyển Pa3 đặt tại vị trí nối giữa đoạn đường tín hiệu S3 và đoạn đường tín hiệu S4, điểm chuyển Pa4 đặt tại vị trí nối giữa đoạn đường tín hiệu S4 và đoạn đường tín hiệu S5, và điểm chuyển Pa5 đặt tại vị trí đầu nối giữa đoạn đường tín hiệu S5 và đoạn đường tín hiệu S6. Nói cách khác, theo phương án, mỗi điểm chuyển Pa1, điểm chuyển Pa2, điểm chuyển Pa3, điểm chuyển Pa4 và điểm chuyển Pa5 được đặt tại vị trí kết nối giữa hai đoạn đường tín hiệu liền kề. Theo quan điểm khác, theo phương án, hai đoạn đường tín hiệu liền kề S1 và đoạn đường tín hiệu S2 được nối với nhau với điểm chuyển Pa1, hai đoạn đường tín hiệu liền kề S2 và đoạn đường tín hiệu S3 cùng được nối với điểm chuyển Pa2, hai đoạn đường tín hiệu liền kề S3 và đoạn đường tín hiệu S4 cùng được nối với điểm chuyển Pa3, hai đoạn đường tín hiệu liền kề S4 và đoạn đường tín hiệu S5 được nối với nhau với điểm chuyển Pa4 và hai đoạn đường tín hiệu liền kề S5 và đoạn đường tín hiệu S6 cùng nối với điểm chuyển Pa5. Theo một quan điểm khác, theo phương án này, điểm chuyển Pa1 có thể được coi là điểm cuối của đoạn đường tín hiệu S1, điểm chuyển Pa1 và điểm chuyển Pa2 có thể được coi là điểm cuối đối diện của đoạn đường tín hiệu S2, điểm chuyển Pa2 và điểm chuyển Pa3 có thể được coi là điểm cuối đối diện của đoạn đường tín hiệu S3, điểm chuyển Pa3 và điểm chuyển Pa4 có thể được coi là điểm cuối đối diện của đoạn đường tín hiệu S4, điểm chuyển Pa4 và điểm chuyển Pa5 có thể được coi là điểm cuối đối diện của đoạn đường tín hiệu S5, và điểm chuyển Pa5 có thể được coi là điểm cuối của đoạn đường tín hiệu S6.

Trong một phương án thực hiện, như được thể hiện trên Fig. 2, chiều rộng W1 của đoạn đường tín hiệu S1 lớn hơn chiều rộng W2 của đoạn đường tín hiệu S2, chiều rộng W2 của đoạn đường tín hiệu S2 lớn hơn chiều rộng W3 của đoạn đường tín hiệu S3, chiều rộng W3 của đoạn đường tín hiệu S3 nhỏ hơn chiều rộng W4 của đoạn đường tín hiệu S4, chiều rộng W4 của đoạn đường tín hiệu S4 nhỏ hơn chiều rộng W5 của đoạn đường tín hiệu S5 và chiều rộng W5 của đoạn đường tín hiệu S5 nhỏ hơn chiều rộng W6 của đoạn đường tín hiệu S6. Điều đó có nghĩa là, theo phương án, độ

rộng của hai đoạn đường tín hiệu liên kề khác nhau, nghĩa là có tỷ lệ thay đổi độ rộng ΔW giữa hai đoạn đường tín hiệu liên kề. Ở đây, "chiều rộng" được định nghĩa là: nhìn từ trên xuống (nghĩa là từ hướng vuông góc với tấm nền 100), theo hướng vuông góc với hướng kéo dài của bề mặt bên đối diện và song song của đoạn đường tín hiệu, khoảng cách giữa các bề mặt bên đối diện và song song của đoạn đường tín hiệu. Ngoài ra, ở đây, "tỷ lệ thay đổi chiều rộng ΔW " đề cập đến giá trị thu được bằng cách thay thế kích thước chiều rộng a của đoạn đường tín hiệu mà tín hiệu truyền trước và kích thước chiều rộng b của đoạn đường tín hiệu liên kề mà tín hiệu truyền sau theo tín hiệu truyền từ mạch bên ngoài 300 đến mạch điều khiển bên trong 104 hoặc chiều truyền tín hiệu từ mạch điều khiển bên trong 104 ra mạch bên ngoài 300 theo công thức sau: $\Delta W (\%) = 100 \times (b - a) / a$.

Cụ thể là, theo phương án, giá trị tuyệt đối của tỷ lệ thay đổi chiều rộng ΔW giữa chiều rộng $W1$ của đoạn đường tín hiệu $S1$ và chiều rộng $W2$ của đoạn đường tín hiệu $S2$ lớn hơn 0 và nhỏ hơn hoặc bằng 10%, giá trị tuyệt đối của tỷ lệ thay đổi chiều rộng ΔW giữa chiều rộng $W2$ của đoạn đường tín hiệu $S2$ và chiều rộng $W3$ của đoạn đường tín hiệu $S3$ lớn hơn 0 và nhỏ hơn hoặc bằng 10%, giá trị tuyệt đối của tỷ lệ thay đổi chiều rộng ΔW giữa độ rộng $W3$ của đoạn đường tín hiệu $S3$ và độ rộng $W4$ của đoạn đường tín hiệu $S4$ lớn hơn 0 và nhỏ hơn hoặc bằng 10%, giá trị tuyệt đối của tỷ lệ thay đổi độ rộng ΔW giữa độ rộng $W4$ của đoạn đường tín hiệu $S4$ và chiều rộng $W5$ của đoạn đường tín hiệu $S5$ lớn hơn 0 và nhỏ hơn hoặc bằng 10% và giá trị tuyệt đối của tỷ lệ thay đổi chiều rộng ΔW giữa chiều rộng $W5$ của đoạn đường tín hiệu $S5$ và chiều rộng $W6$ của đoạn đường tín hiệu $S6$ lớn hơn 0 và nhỏ hơn hoặc bằng 10%. Có nghĩa là, theo phương án, tỷ lệ thay đổi chiều rộng ΔW giữa hai đoạn đường tín hiệu liên kề được kết nối với mỗi điểm chuyển $Pa1$, điểm chuyển $Pa2$, điểm chuyển $Pa3$, điểm chuyển $Pa4$ và điểm chuyển $Pa5$ thỏa mãn điều kiện sau: $0 < |\Delta W| \leq 10\%$. Nói cách khác, theo phương án, tỷ lệ thay đổi độ rộng ΔW giữa hai đoạn đường tín hiệu liên kề tương ứng với mỗi điểm chuyển trong mỗi đường tín hiệu 106 thỏa mãn điều kiện trên.

Như đã đề cập ở trên, tỷ lệ thay đổi độ rộng ΔW giữa hai đoạn đường tín hiệu liên kề tương ứng với mỗi điểm cuối đối diện (tức là điểm chuyển $Pa2$ và điểm chuyển $Pa3$) của đoạn đường tín hiệu $S3$ thỏa mãn điều kiện nêu trên. Điều đó có nghĩa là,

theo phương án, tỷ lệ thay đổi độ rộng ΔW giữa hai đoạn đường tín hiệu liền kề tương ứng với mỗi điểm cuối đối diện (tức là điểm chuyển Pa2 và điểm chuyển Pa3) của đoạn đường tín hiệu S3 với chiều rộng tối thiểu W3 trong số các đoạn đường tín hiệu S1-S6 thỏa mãn điều kiện nêu trên.

Mặt khác, theo phương án, tỷ lệ thay đổi điện trở ΔR giữa hai đoạn đường tín hiệu liền kề được nối với mỗi điểm chuyển Pa1, điểm chuyển Pa2, điểm chuyển Pa3, điểm chuyển Pa4 và điểm chuyển Pa5 thỏa mãn điều kiện sau: $0 < |\Delta R| \leq 10\%$. Điều này chỉ ra rằng theo phương án, tỷ lệ thay đổi độ rộng ΔW giữa hai đoạn đường tín hiệu liền kề được kết nối với mỗi điểm chuyển Pa1, điểm chuyển Pa2, điểm chuyển Pa3, điểm chuyển Pa4 và điểm chuyển Pa5 tương ứng trực tiếp với tỷ lệ thay đổi điện trở ΔR giữa hai đoạn đường tín hiệu liền kề nối với mỗi điểm chuyển Pa1, điểm chuyển Pa2, điểm chuyển Pa3, điểm chuyển Pa4 và điểm chuyển Pa5.

Người có hiểu biết trung bình trong cùng lĩnh vực có thể hiểu công thức về mối quan hệ sau (1): $R / L = \rho / W \times t$, trong đó R / L đại diện cho giá trị điện trở trên một đơn vị chiều dài, ρ đại diện cho điện trở suất của vật liệu kim loại, W đại diện cho chiều rộng của vết và t đại diện cho độ dày của vết. Từ công thức quan hệ trên (1) có thể thấy rằng khi hình thành nhiều đường tín hiệu 106 thì điện trở suất ρ , chiều rộng W (tức là chiều rộng W1-W6) và chiều dày t của mỗi đoạn đường tín hiệu S1-S6 được xác định, vì vậy theo phương án trong đó các đoạn đường tín hiệu S1-S6 có cùng vật liệu (tức là cùng điện trở suất ρ) và cùng độ dày t , khi chiều rộng W của bất kỳ một trong các đoạn đường tín hiệu S1-S6 thay đổi, giá trị điện trở tương ứng trên một đơn vị chiều dài R / L thay đổi tương ứng, và có mối quan hệ nghịch đảo giữa chiều rộng W và giá trị điện trở trên một đơn vị chiều dài R / L . Theo cách này, bằng việc xác nhận giá trị tuyệt đối của tỷ lệ thay đổi độ rộng ΔW giữa hai đoạn đường tín hiệu liền kề, có thể biết được giá trị tuyệt đối của tỷ lệ thay đổi điện trở ΔR giữa hai đoạn đường tín hiệu liền kề. Ở đây, "tỷ lệ thay đổi điện trở ΔR " đề cập đến giá trị thu được bằng cách thay thế giá trị điện trở c trên một đơn vị chiều dài của đoạn đường tín hiệu mà tín hiệu truyền trước và giá trị điện trở d trên một đơn vị chiều dài của đoạn đường tín hiệu liền kề mà tín hiệu truyền sau theo chiều truyền tín hiệu từ mạch bên ngoài 300 đến mạch điều khiển bên trong 104 hoặc chiều truyền tín hiệu từ mạch điều khiển bên trong 104 đến mạch bên ngoài 300 theo công thức sau: $\Delta R (\%) = 100 \times (d - c) / c$.

Như đã mô tả ở trên, theo một phương án, tỷ lệ thay đổi độ rộng ΔW giữa hai đoạn đường tín hiệu liên kề tương ứng với mỗi điểm chuyển Pa1-Pa5 trong mỗi đường tín hiệu 106 thỏa mãn điều kiện $0 < |\Delta W| \leq 10\%$. Tuy nhiên, sáng chế này không bị giới hạn ở đó, miễn là mỗi đường tín hiệu 106 bao gồm N đoạn đường tín hiệu, Ma điểm chuyển thứ nhất và Mb điểm chuyển thứ hai, trong đó N đoạn đường tín hiệu được kết nối với nhau, mỗi Ma điểm chuyển thứ nhất và Mb điểm chuyển thứ hai được đặt tại vị trí kết nối của hai đoạn đường tín hiệu liên kề, N và Ma là số nguyên dương, Mb là số nguyên dương hoặc 0, $N \geq 3$, $Ma \geq 2$, $Ma + Mb \leq N - 1$, và tỷ lệ thay đổi điện trở ΔR giữa hai đoạn đường tín hiệu liên kề được kết nối với mỗi điểm chuyển thứ nhất thỏa mãn điều kiện $0 < |\Delta R| \leq 10\%$ hoặc tỷ lệ thay đổi độ rộng ΔW giữa hai đoạn đường tín hiệu liên kề được kết nối với mỗi điểm chuyển thứ nhất thỏa mãn điều kiện $0 < |\Delta W| \leq 10\%$, nằm trong phạm vi của sáng chế này. Điều đó có nghĩa là, theo các phương án khác, mỗi đường tín hiệu 106 có thể bao gồm các điểm chuyển khác với các điểm chuyển Pa1-Pa5, nghĩa là, mỗi đường tín hiệu 106 có thể bao gồm kết cấu chuyển trong đó tỷ lệ thay đổi điện trở ΔR giữa hai đoạn đường tín hiệu liên kề không thỏa mãn điều kiện $0 < |\Delta R| \leq 10\%$ hoặc tỷ lệ thay đổi độ rộng ΔW giữa hai đoạn đường tín hiệu liên kề không thỏa mãn điều kiện $0 < |\Delta W| \leq 10\%$.

Ví dụ, liên quan đến Fig. 3, đường tín hiệu 106 của phương án này tương tự như đường tín hiệu 106 của Fig. 2, sự khác biệt chính giữa hai đường tín hiệu này nằm ở chỗ dòng tín hiệu 106 của Fig. 3 bao gồm điểm chuyển Pb1 và tỷ lệ thay đổi độ rộng ΔW giữa đoạn đường tín hiệu S3 liên kề và đoạn đường tín hiệu S4 nối với điểm chuyển Pb1 bằng 0, nghĩa là độ rộng W3 của đoạn đường tín hiệu S3 và chiều rộng W4 của đoạn đường tín hiệu S4 về cơ bản là giống nhau. Dựa trên mô tả trước đó, có thể biết rằng các điểm chuyển Pa1-Pa5 được gọi là điểm chuyển thứ nhất, và điểm chuyển Pb1 được gọi là điểm chuyển thứ hai. Theo cách này, theo phương án của Fig. 2, các điểm chuyển Pa1-Pa5 (tức là điểm chuyển thứ nhất) trong mỗi đường tín hiệu 106 tồn tại trong cấu hình liên tục và theo phương án của Fig. 3, các điểm chuyển Pa1-Pa2 và Pa4-Pa5 (tức là điểm chuyển thứ nhất) trong mỗi đường tín hiệu 106 tồn tại trong cấu hình không liên tục, bởi vì điểm chuyển Pb1 nằm giữa điểm chuyển Pa2 và điểm chuyển Pa4.

Hơn nữa, theo phương án của Fig. 3, chỉ có bốn kết cấu chuyển trong số các kết cấu chuyển tương ứng với năm điểm chuyển (tức là điểm chuyển Pa1, điểm chuyển Pa2, điểm chuyển Pa4, điểm chuyển Pa5, điểm chuyển Pb1) của đường tín hiệu 106 thỏa mãn điều kiện sau: giá trị tuyệt đối của tỷ lệ thay đổi độ rộng ΔW giữa hai đoạn đường tín hiệu liên kế lớn hơn 0 và nhỏ hơn hoặc bằng 10%. Nói cách khác, theo phương án của Fig. 3, chỉ có bốn kết cấu chuyển trong số các kết cấu chuyển tương ứng với năm điểm chuyển (tức là điểm chuyển Pa1, điểm chuyển Pa2, điểm chuyển Pa4, điểm chuyển Pa5, điểm chuyển Pb1) của đường tín hiệu 106 thỏa mãn điều kiện sau: giá trị tuyệt đối của tỷ lệ thay đổi điện trở ΔR giữa hai đoạn đường tín hiệu liên kế lớn hơn 0 và nhỏ hơn hoặc bằng 10%. Theo cách khác, theo phương án của Fig. 3, không phải tất cả tỷ lệ thay đổi chiều rộng ΔW tương ứng với các điểm cuối đối diện (tức là điểm chuyển Pa2 và điểm chuyển Pb1) của đoạn đường tín hiệu S3 với chiều rộng tối thiểu W3 trong số các đoạn đường tín hiệu S1-S6 thỏa mãn điều kiện $0 < |\Delta W| \leq 10\%$.

Dựa vào mô tả ở trên, có thể thấy rằng trong phương án của Fig. 2, mỗi đường tín hiệu 106 thỏa mãn các điều kiện sau: $N = 6$, $M_a = 5$, $M_b = 0$, và $M_a + M_b = N-1$; và theo phương án của Fig. 3, mỗi đường tín hiệu 106 thỏa mãn các điều kiện sau: $N = 6$, $M_a = 4$, $M_b = 1$ và $M_a + M_b = N-1$. Tuy nhiên, sáng chế này không bị giới hạn ở đó, như đã được trình bày ở trên, miễn là N và M_a là các số nguyên dương, M_b là số nguyên dương hoặc 0, $N \geq 3$, $M_a \geq 2$, $M_a + M_b \leq N-1$, nó vẫn nằm trong phạm vi của sáng chế này. Có nghĩa là, trong thiết bị hiển thị của sáng chế, mỗi vạch tín hiệu 106 bao gồm ít nhất hai điểm chuyển thứ nhất và các kết cấu chuyển tương ứng với ít nhất hai điểm chuyển thứ nhất như vậy, mỗi đường phù hợp với điều kiện sau: giá trị tuyệt đối của tỷ lệ thay đổi độ rộng ΔW giữa hai đoạn đường tín hiệu liên kế lớn hơn 0 và nhỏ hơn hoặc bằng 10% hoặc giá trị tuyệt đối của tỷ lệ thay đổi điện trở ΔR giữa hai đoạn đường tín hiệu liên kế lớn hơn 0 và nhỏ hơn hoặc bằng 10%. Bằng cách đó, trong thiết bị hiển thị theo sáng chế này, có thể cải thiện sự phù hợp trở kháng giữa nhiều đoạn đường tín hiệu trong mỗi đường tín hiệu 106 trong vùng đi dây WR, để có thể cải thiện mức độ tăng nhiệt độ của các đường tín hiệu 106 bị triệt tiêu một cách có hiệu quả. Do đó, có thể tránh được vấn đề an toàn của thiết bị hiển thị theo sáng chế này do nhiệt độ quá cao, và thiết bị hiển thị của sáng chế này có thể có lợi ích khi được

thiết kế với độ phân giải cao và viền mỏng. Theo một số phương án, mỗi đường tín hiệu 106 trong vùng đi dây WR của thiết bị hiển thị theo sáng chế này bao gồm ít nhất hai điểm chuyển thứ nhất, sao cho so với thiết bị hiển thị thông thường, nhiệt độ của các đường tín hiệu 106 trong thiết bị hiển thị theo sáng chế này có thể giảm ít nhất khoảng $2,7^{\circ}\text{C}$.

Ngoài ra, như được mô tả ở trên, theo phương án của Fig. 2, tỷ lệ thay đổi độ rộng ΔW giữa hai đoạn đường tín hiệu liền kề tương ứng với mỗi điểm cuối đối diện (tức là điểm chuyển Pa2 và điểm chuyển Pa3) của đoạn đường tín hiệu S3 với độ rộng tối thiểu W3 trong số các đoạn đường tín hiệu S1-S6 thỏa mãn điều kiện $0 < |\Delta W| \leq 10\%$; và theo phương án của Fig. 3, không phải tất cả tỷ lệ thay đổi chiều rộng ΔW tương ứng với các điểm cuối đối diện (tức là điểm chuyển Pa2 và điểm chuyển Pb1) của đoạn đường tín hiệu S3 với chiều rộng tối thiểu W3 trong số các đoạn đường tín hiệu S1-S6 thỏa mãn điều kiện $0 < |\Delta W| \leq 10\%$. Theo cách này, thiết bị hiển thị tương ứng với phương án của Fig. 2 có thể triệt tiêu mức độ tăng nhiệt độ của các đường tín hiệu 106 ở một mức độ lớn hơn so với thiết bị hiển thị tương ứng với phương án của Fig. 3. Nghĩa là, trong thiết bị hiển thị của sáng chế này, các đầu đối diện của đoạn đường tín hiệu có chiều rộng tối thiểu (tức là giá trị điện trở lớn nhất) trong số các đoạn đường tín hiệu của mỗi đường tín hiệu 106 trong vùng đi dây WR tất cả đều là những điểm chuyển, do đó mức độ tăng nhiệt độ của các đường tín hiệu 106 có thể được triệt tiêu một cách có hiệu quả.

Theo cách trình bày dưới đây, để chứng minh rằng thiết kế của thiết bị hiển thị theo sáng chế này thực sự có thể đạt được triệt tiêu một cách có hiệu quả mức độ tăng nhiệt độ của các đường tín hiệu trong vùng đi dây, các thiết bị hiển thị của các Ví dụ 1 đến Ví dụ 2 và thiết bị hiển thị của Ví dụ so sánh 1 đến Ví dụ so sánh 2 được sử dụng cụ thể để tiến hành thử nghiệm mô phỏng nhiệt độ trên các đường tín hiệu trong vùng đi dây, với viện dẫn đến Bảng 1 và Bảng 2 dưới đây. Trong thiết bị hiển thị của Ví dụ 1 và Ví dụ 2 và thiết bị hiển thị của Ví dụ so sánh 1 và Ví dụ so sánh 2, mỗi đường tín hiệu trong vùng đi dây bao gồm kết cấu lớp kim loại một lớp, và từ mạch bên ngoài đến mạch điều khiển bên trong, mỗi đường tín hiệu trong vùng đi dây bao gồm bốn đoạn đường tín hiệu (tức là, đoạn đường tín hiệu WOA1, đoạn đường tín hiệu WOA2,

đoạn đường tín hiệu WOA3 và đoạn đường tín hiệu WOA4), trong đó điểm quay đầu nằm giữa hai đoạn đường tín hiệu liền kề bất kỳ.

Bảng 1

	Chiều rộng (μm)			
	Đoạn đường tín hiệu WOA1	Đoạn đường tín hiệu WOA2	Đoạn đường tín hiệu WOA3	Đoạn đường tín hiệu WOA4
Ví dụ 1	70	65	60	55
Ví dụ 2	90	70	75	70
Ví dụ so sánh 1	60	30	60	80
Ví dụ so sánh 2	60	50	50	50

Bảng 2

	Ví dụ 1	Ví dụ 2	Ví dụ so sánh 1	Ví dụ so sánh 2
Nhiệt độ của đường tín hiệu trong vùng đi dây ($^{\circ}\text{C}$)	43,8	48,3	69,7	51,0

Có thể thấy từ kết quả thử nghiệm mô phỏng trong Bảng 2 liên quan đến các đường tín hiệu trong vùng đi dây của Ví dụ 1-2 có nhiệt độ thấp hơn so với Ví dụ so sánh 1-2. Tức là, mức độ tăng nhiệt độ của các đường tín hiệu trong vùng đi dây của Ví dụ 1-2 được giảm xuống.

Kết quả này xác nhận rằng trong thiết bị hiển thị theo sáng chế này, mỗi đường tín hiệu trong vùng đi dây được thiết kế bao gồm N đoạn đường tín hiệu, Ma điểm chuyển thứ nhất và Mb điểm chuyển thứ hai, trong đó N đoạn đường tín hiệu được kết

nối với nhau, mỗi Ma điểm chuyển thứ nhất và Mb điểm chuyển thứ hai được đặt tại vị trí kết nối của hai đoạn đường tín hiệu liền kề, N và Ma là các số nguyên dương, Mb là số nguyên dương hoặc 0, $N \geq 3$, $Ma \geq 2$, $Ma + Mb \leq N-1$ và tỷ lệ thay đổi điện trở ΔR giữa hai đoạn đường tín hiệu liền kề được kết nối với mỗi điểm chuyển thứ nhất thỏa mãn điều kiện $0 < |\Delta R| \leq 10\%$ hoặc tỷ lệ thay đổi độ rộng ΔW giữa hai đoạn đường tín hiệu liền kề được kết nối với mỗi điểm chuyển thứ nhất thỏa mãn điều kiện $0 < |\Delta W| \leq 10\%$, do đó mức độ tăng nhiệt độ của các đường tín hiệu trong vùng đi dây thực sự có thể được triệt tiêu một cách có hiệu quả để cải thiện độ an toàn.

Ngoài ra, theo trình bày trong của các Fig. 1 đến Fig. 3 và các kết quả thử nghiệm mô phỏng, người có hiểu biết trung bình trong lĩnh vực này nên hiểu rằng thiết kế của thiết bị hiển thị theo sáng chế này không giới hạn ở những thể hiện như đã được mô tả trên Fig. 2 và Fig. 3, miễn là mỗi đường tín hiệu trong vùng đi dây bao gồm N đoạn đường tín hiệu, Ma điểm chuyển thứ nhất và Mb điểm chuyển thứ hai, trong đó N đoạn đường tín hiệu được kết nối với nhau, mỗi Ma điểm chuyển thứ nhất và Mb điểm chuyển thứ hai được đặt tại vị trí kết nối giữa hai đoạn đường tín hiệu liền kề, N và Ma là số nguyên dương, Mb là số nguyên dương hoặc 0, $N \geq 3$, $Ma \geq 2$, $Ma + Mb \leq N-1$ và tỷ lệ thay đổi điện trở ΔR giữa hai đoạn đường tín hiệu liền kề được kết nối với mỗi điểm chuyển thứ nhất thỏa mãn điều kiện $0 < |\Delta R| \leq 10\%$ hoặc tỷ lệ thay đổi độ rộng ΔW giữa hai đoạn đường tín hiệu liền kề được kết nối với mỗi điểm chuyển thứ nhất thỏa mãn điều kiện $0 < |\Delta W| \leq 10\%$, nằm trong phạm vi của sáng chế này. Có nghĩa là, người có hiểu biết trung bình trong lĩnh vực này sẽ có thể thiết kế cấu trúc cụ thể của từng đường tín hiệu trong vùng đi dây dựa trên kiến trúc thiết bị hiển thị thực tế và các yêu cầu dựa trên trình độ kỹ thuật hiện có và các nội dung được bộc lộ trong mô tả sáng chế này.

Ngoài ra, theo phương án thực hiện của Fig. 2 hoặc Fig. 3, đường tín hiệu 106 bao gồm kết cấu lớp kim loại một lớp, nhưng sáng chế này không bị giới hạn ở đó. Sau đây, các phương án thực hiện khác sẽ được mô tả chi tiết có tham chiếu đến các Fig. 4 đến Fig. 6. Cần lưu ý rằng các số chỉ dẫn và một số mô tả trong phương án trước đó được sử dụng trong các phương án tiếp sau, trong đó các số chỉ dẫn giống nhau hoặc tương tự nhau biểu thị các phần tử giống nhau hoặc tương tự và bỏ qua việc mô tả lặp

lại các nội dung kỹ thuật giống nhau trong mô tả sáng chế. Phần mô tả có thể đề cập đến các phương án trước đó, phần này không được lặp lại trong các phương án tiếp sau đây.

Fig. 4 là hình vẽ sơ đồ được phóng to của một đường tín hiệu theo một phương án khác của sáng chế. Fig. 5 là hình chiếu mặt cắt ngang được thực hiện dọc theo đường cắt I-I' của Fig. 4. Fig. 6 là hình chiếu mặt cắt ngang được thực hiện dọc theo đường cắt II-II' của Fig. 4. Liên quan đến Fig. 4 và Fig. 2, đường tín hiệu 106 của Fig. 4 tương tự như đường tín hiệu 106 của Fig. 2, và do đó các phần tử giống nhau hoặc tương tự được biểu thị bằng các số chỉ dẫn giống nhau hoặc tương tự nhau, và phần mô tả của các nội dung kỹ thuật giống nhau bị bỏ qua. Phần mô tả bị bỏ qua có thể đề cập đến các phương án thực hiện trước đó. Sau đây, sự khác biệt giữa đường tín hiệu 106 của Fig. 4 và đường tín hiệu 106 của Fig. 2 sẽ được mô tả.

Như được thể hiện trong Fig. 4 đến Fig. 6, theo phương án thực hiện này, đường tín hiệu 106 bao gồm kết cấu lớp kim loại hai lớp. Điểm được lưu ý là mặc dù đoạn đường tín hiệu S4 được sử dụng làm ví dụ minh họa kết cấu lớp kim loại hai lớp, theo mô tả sau đây dựa trên Fig. 5 và Fig. 6, người có hiểu biết trung bình trong cùng lĩnh vực nên hiểu rằng kết cấu cụ thể của từng đoạn đường tín hiệu S1-S3, S5-S6, tức là mỗi đoạn đường tín hiệu S1-S3, S5-S6 bao gồm kết cấu lớp kim loại hai lớp.

Cụ thể là, như thể hiện trong Fig. 5 và Fig. 6, Kết cấu lớp kim loại hai lớp bao gồm lớp kim loại thứ nhất M1, lớp kim loại thứ hai M2, và lớp cách điện L1 giữa lớp kim loại thứ nhất M1 và lớp kim loại thứ hai M2. Xem xét đến độ dẫn điện, lớp kim loại thứ nhất M1 và lớp kim loại thứ hai M2 thường được làm bằng vật liệu kim loại, chẳng hạn như đồng, nhôm, titan hoặc molybden. Tuy nhiên, sáng chế này không bị giới hạn ở đó, theo các phương án thực hiện khác, lớp kim loại thứ nhất M1 và lớp kim loại thứ hai M2 có thể được làm bằng, ví dụ, các vật liệu dẫn điện khác như hợp kim, nitrua của vật liệu kim loại, oxit của vật liệu kim loại, oxynitrua của vật liệu kim loại, hoặc xếp chồng vật liệu kim loại nói trên và các vật liệu dẫn điện khác như đã nói ở trên. Theo phương án thực hiện, vật liệu của lớp kim loại thứ nhất M1 về cơ bản giống với vật liệu của lớp kim loại thứ hai M2. Tuy nhiên, sáng chế này không bị giới hạn ở đó. Theo các phương án khác, vật liệu của lớp kim loại thứ nhất M1 có thể khác với

vật liệu của lớp kim loại thứ hai M2. Ngoài ra, theo phương án thực hiện này, độ dày t_1 của lớp kim loại thứ nhất M1 về cơ bản giống với độ dày t_2 của lớp kim loại thứ hai M2. Tuy nhiên, sáng chế này không bị giới hạn ở đó. Theo các phương án khác, độ dày t_1 của lớp kim loại thứ nhất M1 có thể khác với độ dày t_2 của lớp kim loại thứ hai M2. Vật liệu của lớp cách điện L1 có thể bao gồm vật liệu vô cơ, vật liệu hữu cơ hoặc vật liệu thích hợp khác, trong đó vật liệu vô cơ bao gồm (nhưng không giới hạn ở): oxit silic, silic nitrua hoặc silic oxynitrua, và các vật liệu hữu cơ bao gồm (nhưng không giới hạn ở): nhựa gốc polyimit, nhựa gốc epoxy hoặc nhựa gốc acrylic.

Mặt khác, như được thể hiện trong Fig. 4 và Fig. 6, lớp kim loại thứ hai M2 được kết nối điện với lớp kim loại thứ nhất M1 thông qua kết cấu tiếp xúc C. Nghĩa là, trong đường tín hiệu 106 của phương án thực hiện, kết cấu tiếp xúc C để kết nối lớp kim loại thứ nhất M1 và lớp kim loại thứ hai M2 được bố trí trong đoạn đường tín hiệu S4. Tuy nhiên, sáng chế này không bị giới hạn ở đó. Theo các phương án thực hiện khác, kết cấu tiếp xúc C có thể được bố trí trong ít nhất một trong các đoạn đường tín hiệu S1-S3, S5-S6. Cụ thể là, như thể hiện trong Fig. 6, bằng cách bố trí kết cấu tiếp xúc C trong cửa sổ tiếp xúc V1 của lớp cách điện L1 và cửa sổ tiếp xúc V2 của lớp cách điện L2, lớp kim loại thứ hai M2 kết nối điện với lớp kim loại thứ nhất M1. Nói cách khác, kết cấu tiếp xúc C được nối trực tiếp với lớp kim loại thứ nhất M1 và lớp kim loại thứ hai M2 thông qua cửa sổ tiếp xúc V1 và cửa sổ tiếp xúc V2. Theo cách khác, theo phương án thực hiện, khi đường tín hiệu 106 được sử dụng để truyền tín hiệu, lớp kim loại thứ nhất M1 và lớp kim loại thứ hai M2 được sắp xếp song song. Theo cách này, theo phương án thực hiện này, đoạn đường tín hiệu S4 có thể được coi là thu được bằng cách kết nối song song phần của lớp kim loại thứ nhất M1 tương ứng với đoạn đường tín hiệu S4 và phần của lớp kim loại thứ hai M2 tương ứng đến đoạn đường tín hiệu S4, và cấu hình của các đoạn đường tín hiệu S1-S3, S5-S6 được suy ra bằng phép tương tự. Vật liệu của kết cấu tiếp xúc C có thể bao gồm oxit kim loại, chẳng hạn như oxit thiếc indi, oxit kẽm indi hoặc oxit kẽm indi gali. Vật liệu của lớp cách điện L2 có thể bao gồm vật liệu vô cơ, vật liệu hữu cơ hoặc vật liệu thích hợp khác, trong đó vật liệu vô cơ bao gồm (nhưng không giới hạn ở): oxit silic, silic nitrua hoặc silic oxynitrua, và các vật liệu hữu cơ bao gồm (nhưng không giới hạn ở): nhựa gốc polyimit, nhựa gốc epoxy hoặc nhựa gốc acrylic. Ngoài ra, cấu hình trong đó lớp

kim loại thứ hai M2 được kết nối điện với lớp kim loại thứ nhất M1 thông qua kết cấu tiếp xúc C không bị giới hạn như được thể hiện trên Fig. 6. Ví dụ, Fig. 6 cho thấy rằng một lớp cách điện L2 được bố trí giữa cấu trúc tiếp xúc C và lớp kim loại thứ hai M2, nhưng sáng chế này không bị giới hạn ở đó. Theo các phương án thực hiện khác, có thể có hai hoặc nhiều lớp cách điện giữa kết cấu tiếp xúc C và lớp kim loại thứ hai M2. Theo các phương án thực hiện khác, các lớp cách điện khác có thể được bố trí trên kết cấu tiếp xúc C.

Có thể thấy được từ công thức quan hệ (1) nêu trên khi hình thành nhiều đường tín hiệu 106 thì điện trở suất ρ , chiều rộng W (tức là chiều rộng $W1-W6$) và độ dày t (tức là độ dày $t1-t2$) của mỗi các đoạn đường tín hiệu S1-S6 được xác định, vì vậy theo phương án trong đó lớp kim loại thứ nhất M1 và lớp kim loại thứ hai M2 được sắp xếp song song và lớp kim loại thứ nhất M1 và lớp kim loại thứ hai M2 có cùng vật liệu (nghĩa là, có cùng điện trở suất ρ) và cùng độ dày t (nghĩa là độ dày $t1$ bằng độ dày $t2$), khi chiều rộng W của bất kỳ một trong các đoạn đường tín hiệu S1-S6 thay đổi thì giá trị điện trở tương ứng trên một đơn vị chiều dài R / L thay đổi tương ứng và có mối quan hệ nghịch đảo giữa chiều rộng W và giá trị điện trở trên một đơn vị chiều dài R / L . Theo quan điểm này, bằng cách xác nhận giá trị tuyệt đối của tỷ lệ thay đổi chiều rộng ΔW giữa hai đoạn đường tín hiệu liên kề, giá trị tuyệt đối của tỷ lệ thay đổi điện trở ΔR giữa hai đoạn đường tín hiệu liên kề có thể biết được.

Như đã được đề cập ở trên, theo các phương án thực hiện khác, độ dày $t1$ của lớp kim loại thứ nhất M1 có thể khác với độ dày $t2$ của lớp kim loại thứ hai M2. Mặc dù vậy, trong trường hợp lớp kim loại thứ nhất M1 và lớp kim loại thứ hai M2 được sắp xếp song song và lớp kim loại thứ nhất M1 và lớp kim loại thứ hai M2 có cùng vật liệu (tức là cùng điện trở suất ρ), bằng cách xác nhận giá trị tuyệt đối của tỷ lệ thay đổi độ rộng ΔW giữa hai đoạn đường tín hiệu liên kề, giá trị tuyệt đối của tỷ lệ thay đổi điện trở ΔR giữa hai đoạn đường tín hiệu liên kề vẫn có thể biết được. Nghĩa là, bất kể độ dày $t1$ của lớp kim loại thứ nhất M1 bằng độ dày $t2$ của lớp kim loại thứ hai M2, giá trị tuyệt đối của tỷ lệ thay đổi điện trở ΔR giữa hai đoạn đường tín hiệu liên kề có thể biết được bằng cách xác định giá trị tuyệt đối của tỷ lệ thay đổi độ rộng ΔW giữa các đoạn đường tín hiệu liên kề.

Ngoài ra, như được mô tả ở trên, theo các phương án thực hiện khác, vật liệu của lớp kim loại thứ nhất M1 có thể khác với vật liệu của lớp kim loại thứ hai M2. Theo đó, từ công thức quan hệ (1) nêu trên, có thể thấy rằng giá trị điện trở trên một đơn vị chiều dài R / L bị ảnh hưởng bởi cả chiều rộng W và điện trở suất ρ , nghĩa là giá trị tuyệt đối của tỷ lệ thay đổi điện trở giữa hai đoạn đường tín hiệu liền kề không thể biết được từ giá trị tuyệt đối của tỷ lệ thay đổi độ rộng ΔW giữa hai đoạn đường tín hiệu liền kề.

Ngoài ra, theo phương án thực hiện của Fig. 2 hoặc Fig. 3, đường tín hiệu 106 bao gồm kết cấu lớp kim loại một lớp, và theo phương án thực hiện của Fig. 4, đường tín hiệu 106 bao gồm kết cấu lớp kim loại hai lớp, nhưng sáng chế này không bị giới hạn ở đó. Theo các phương án thực hiện khác, đường tín hiệu 106 có thể bao gồm cả kết cấu lớp kim loại một lớp và kết cấu lớp kim loại hai lớp.

Ngoài ra, theo phương án thực hiện của Fig. 2, Fig. 3 hoặc Fig. 4, kết cấu của mỗi đường tín hiệu 106 là kết cấu thanh đơn, nhưng sáng chế này không bị giới hạn ở đó. Sau đây, các phương án thực hiện khác sẽ được mô tả chi tiết có tham chiếu đến Fig. 7. Cần lưu ý rằng các số chỉ dẫn và một số mô tả trong phương án trước đó được sử dụng trong các phương án sau, trong đó các số chỉ dẫn giống nhau hoặc tương tự nhau để biểu thị các phần tử giống nhau hoặc tương tự và việc mô tả lặp lại các nội dung kỹ thuật giống nhau bị bỏ qua. Phần mô tả bị bỏ qua có thể đề cập đến các phương án đã nêu ở trên, phần này không được lặp lại trong các phương án tiếp sau.

Như thể hiện trong Fig. 7 là hình chiếu nhìn từ phía trên được phóng to của một đường tín hiệu theo phương án khác của sáng chế. Liên quan đến Fig. 7 và Fig. 2, đường tín hiệu 106 của Fig. 7 tương tự như đường tín hiệu 106 của Fig. 2, và do đó các phần tử giống nhau hoặc tương tự nhau được biểu thị bằng các số chỉ dẫn giống nhau hoặc tương tự nhau, và phần mô tả của các nội dung kỹ thuật giống nhau bị bỏ qua. Phần mô tả bị bỏ qua có thể được đề cập đến các phương án ở trên. Sau đây là sự khác biệt giữa đường tín hiệu 106 của Fig. 7 và đường tín hiệu 106 của Fig. 2 sẽ được mô tả dưới đây.

Liên quan đến Fig. 7, theo phương án thực hiện, đoạn đường tín hiệu S1 bao gồm nhiều phần dải f1 được sắp xếp song song với nhau và khoảng trống o1 nằm giữa

hai phần dải f_1 liền kề; đoạn đường tín hiệu S2 bao gồm nhiều phần dải f_2 được sắp xếp song song với nhau và khoảng trống o_2 nằm giữa hai phần dải f_2 liền kề; đoạn đường tín hiệu S3 bao gồm nhiều phần dải f_3 được sắp xếp song song với nhau và khoảng trống o_3 nằm giữa hai phần dải f_3 liền kề; đoạn đường tín hiệu S4 bao gồm nhiều phần dải f_4 được sắp xếp song song với nhau và khoảng trống o_4 nằm giữa hai phần dải f_4 liền kề; đoạn đường tín hiệu S5 bao gồm nhiều phần dải f_5 được sắp xếp song song với nhau và khoảng trống o_5 nằm giữa hai phần dải f_5 liền kề; đoạn đường tín hiệu S6 bao gồm nhiều phần dải f_6 được sắp xếp song song với nhau và khoảng trống o_6 nằm giữa hai phần dải f_6 liền kề.

Theo cách này, theo phương án thực hiện, chiều rộng của đoạn đường tín hiệu S1 là tổng chiều rộng d_1 của nhiều phần dải f_1 , chiều rộng của đoạn đường tín hiệu S2 là tổng chiều rộng d_2 của nhiều phần của các phần dải f_2 và chiều rộng của đoạn đường tín hiệu S3. Tổng chiều rộng d_3 của nhiều phần dải f_3 , chiều rộng của đoạn đường tín hiệu S4 là tổng chiều rộng d_4 của nhiều phần dải f_4 , chiều rộng của đoạn đường tín hiệu S5 là tổng chiều rộng d_5 của nhiều phần dải f_5 và chiều rộng của đoạn đường tín hiệu S6. Chiều rộng là tổng chiều rộng d_6 của nhiều phần dải f_6 .

Có thể biết được từ công thức quan hệ (1) nêu trên khi hình thành nhiều đường tín hiệu 106, điện trở suất ρ , chiều rộng W (nghĩa là tổng chiều rộng d_1 của các phần dải f_1 , tổng chiều rộng d_2 của các phần dải f_2 , tổng chiều rộng d_3 của các phần dải f_3 , tổng chiều rộng d_4 của các phần dải f_4 , tổng chiều rộng d_5 của các phần dải f_5 , tổng chiều rộng d_6 của các phần dải f_6) và độ dày t của từng đoạn đường tín hiệu S1-S6 được xác định, vì vậy theo phương án thực hiện trong đó các đoạn đường tín hiệu S1-S6 có cùng vật liệu (tức là cùng điện trở suất ρ) và cùng độ dày t , khi chiều rộng W của bất kỳ một trong các đoạn đường tín hiệu S1-S6 thay đổi, giá trị điện trở tương ứng trên một đơn vị chiều dài R / L sẽ thay đổi tương ứng và chiều rộng W tỷ lệ nghịch với giá trị điện trở trên một đơn vị chiều dài R / L . Theo quan điểm này, bằng cách xác nhận giá trị tuyệt đối của tỷ lệ thay đổi độ rộng ΔW giữa hai đoạn đường tín hiệu liền kề, có thể biết được giá trị tuyệt đối của tỷ lệ thay đổi điện trở ΔR giữa hai đoạn đường tín hiệu liền kề.

Như thể hiện trong Fig. 7, theo phương án thực hiện, số phần dải f1 là năm, số phần dải f2 là năm, số phần dải f3 là hai và số phần dải f4 là ba, số phần dải f5 là bốn, và số phần dải f6 là ba. Ngoài ra, như trong Fig. 7, theo phương án thực hiện, chiều rộng d1 của nhiều phần dải f1 là giống nhau, chiều rộng d2 của nhiều phần dải f2 là giống nhau, chiều rộng d3 của nhiều phần dải f3 là giống nhau, chiều rộng d4 của nhiều phần dải f4 là giống nhau, chiều rộng d5 của nhiều phần dải f5 là giống nhau và chiều rộng d6 của nhiều phần dải các phần f6 là giống nhau. Ngoài ra, như thể hiện trong Fig. 7, theo phương án thực hiện, tổng chiều rộng d1 của nhiều phần dải f1 lớn hơn tổng chiều rộng d2 của nhiều phần dải f2, tổng chiều rộng d2 của nhiều phần dải f2 là lớn hơn tổng chiều rộng d3 của các phần dải f3, tổng chiều rộng d3 của các phần dải f3 nhỏ hơn tổng các chiều rộng d4 của các phần dải f4, tổng chiều rộng d4 của các phần dải f4 nhỏ hơn chiều rộng của các phần dải f5 và tổng chiều rộng d5 của nhiều phần dải f5 nhỏ hơn tổng chiều rộng d6 của nhiều phần dải f6. Tuy nhiên, sáng chế này không giới hạn đối với những nội dung đã được thể hiện trên Fig. 7. Dựa trên mô tả của các phương án thực hiện nêu trên, có thể biết rằng theo tùy ý mỗi đường tín hiệu 106 bao gồm N đoạn đường tín hiệu, Ma điểm chuyển thứ nhất và Mb điểm chuyển thứ hai, trong đó N đoạn đường tín hiệu được kết nối với nhau, mỗi Ma điểm chuyển thứ nhất và Mb điểm chuyển thứ hai được đặt tại vị trí kết nối của hai đoạn đường tín hiệu liên kề, N và Ma là các số nguyên dương, Mb là số nguyên dương hoặc 0, $N \geq 3$, $Ma \geq 2$, $Ma + Mb \leq N-1$ và tỷ lệ thay đổi điện trở ΔR giữa hai đoạn đường tín hiệu liên kề được kết nối với mỗi điểm chuyển thứ nhất thỏa mãn điều kiện $0 < |\Delta R| \leq 10\%$ hoặc tỷ lệ thay đổi độ rộng ΔW giữa hai tín hiệu liên kề các đoạn đường thẳng nối với mỗi điểm chuyển thứ nhất đáp ứng điều kiện $0 < |\Delta W| \leq 10\%$, nó vẫn nằm trong phạm vi của sáng chế này.

Tóm lại, trong thiết bị hiển thị theo các phương án thực hiện nêu trên, bằng cách điều chỉnh thiết kế bố trí của các đường tín hiệu nằm trong vùng đi dây và được kết nối điện với mạch bên ngoài và mạch điều khiển bên trong, mức độ tăng nhiệt độ của các đường tín hiệu có thể được triệt tiêu một cách có hiệu quả. Bằng cách này, thiết bị hiển thị theo sáng chế này có thể tránh được vấn đề an toàn do nhiệt độ quá cao, và có thể có lợi ích khi được thiết kế với độ phân giải cao và viền mỏng.

Mặc dù sáng chế được bộc lộ như các phương án thực hiện được nêu ở trên, nhưng các phương án thực hiện này không nhằm giới hạn phạm vi của sáng chế. Bất kỳ người có hiểu biết trung bình trong cùng lĩnh vực này đều có thể thực hiện các sửa đổi và thay đổi mà vẫn thuộc trong nguyên lý và phạm vi bảo hộ của sáng chế. Do đó, phạm vi bảo hộ của sáng chế được xác định trong yêu cầu kèm theo dưới đây.

YÊU CẦU BẢO HỘ

1. Thiết bị hiển thị có vùng hiển thị và vùng ngoại vi, vùng ngoại vi nằm ở ít nhất tại một bên của vùng hiển thị và bao gồm vùng mạch điều khiển bên trong và vùng đi dây, trong đó thiết bị hiển thị bao gồm:

mảng pixel được bố trí trong vùng hiển thị;

mạch điều khiển bên trong (104) được bố trí trong vùng mạch điều khiển bên trong và được kết nối điện với mảng pixel; và

nhiều đường tín hiệu được bố trí trong vùng đi dây và kết nối điện với mạch điều khiển bên trong và mạch bên ngoài (300),

trong đó mỗi đường tín hiệu bao gồm N đoạn đường tín hiệu, Ma điểm chuyển thứ nhất và Mb điểm chuyển thứ hai, N đoạn đường tín hiệu được kết nối với nhau, mỗi Ma điểm chuyển thứ nhất và Mb điểm chuyển thứ hai nằm tại vị trí kết nối của hai đoạn đường tín hiệu liền kề, trong đó N và Ma là các số nguyên dương, Mb là số nguyên dương hoặc 0, $N \geq 3$, $Ma \geq 2$, $Ma + Mb \leq N-1$, và tỷ lệ thay đổi điện trở giữa hai đoạn đường tín hiệu liền kề được kết nối với mỗi điểm chuyển thứ nhất là ΔR , $0 < |\Delta R| \leq 10\%$.

2. Thiết bị hiển thị theo điểm 1, trong đó các điểm cuối được bố trí đối diện nhau trong đoạn đường tín hiệu có giá trị điện trở lớn nhất trong số N đoạn đường tín hiệu là điểm chuyển thứ nhất.

3. Thiết bị hiển thị theo điểm 1, trong đó Ma điểm chuyển thứ nhất được bố trí liên tục trong mỗi đường tín hiệu.

4. Thiết bị hiển thị theo điểm 1, trong đó Ma điểm chuyển thứ nhất được bố trí không liên tục trong mỗi đường tín hiệu.

5. Thiết bị hiển thị theo điểm 1, trong đó $Mb = 0$ và $Ma + Mb = N-1$.

6. Thiết bị hiển thị có vùng hiển thị và vùng ngoại vi, vùng ngoại vi nằm ở ít nhất tại một bên của vùng hiển thị và bao gồm vùng mạch điều khiển bên trong và vùng đi dây, trong đó thiết bị hiển thị bao gồm:

mảng pixel được bố trí trong vùng hiển thị;

mạch điều khiển bên trong được bố trí trong vùng mạch điều khiển bên trong và được kết nối điện với mảng pixel; và

nhiều đường tín hiệu được bố trí trong vùng đi dây và được kết nối điện với mạch điều khiển bên trong và mạch bên ngoài,

trong đó mỗi đường tín hiệu bao gồm N đoạn đường tín hiệu, Ma điểm chuyển thứ nhất và Mb điểm chuyển thứ hai, N đoạn đường tín hiệu được kết nối với nhau, mỗi điểm trong số Ma điểm chuyển thứ nhất và Mb điểm chuyển thứ hai được đặt tại vị trí kết nối của hai đoạn đường tín hiệu liên kề, trong đó N và Ma là số nguyên dương, Mb là số nguyên dương hoặc 0, $N \geq 3$, $Ma \geq 2$, $Ma + Mb \leq N-1$ và tỷ lệ thay đổi độ rộng giữa hai đường tín hiệu liên kề được kết nối với mỗi điểm chuyển thứ nhất là ΔW , $0 < |\Delta W| \leq 10\%$.

7. Thiết bị hiển thị theo điểm 6, trong đó các điểm cuối được bố trí đối diện nhau trong đoạn đường tín hiệu có chiều rộng nhỏ nhất trong số N đoạn đường tín hiệu là điểm chuyển thứ nhất.

8. Thiết bị hiển thị theo điểm 6, trong đó Ma điểm chuyển thứ nhất được bố trí liên tục trong mỗi đường tín hiệu.

9. Thiết bị hiển thị theo điểm 6, trong đó Ma điểm chuyển thứ nhất được bố trí không liên tục trong mỗi đường tín hiệu.

10. Thiết bị hiển thị theo điểm 6, trong đó $Mb = 0$ và $Ma + Mb = N-1$.

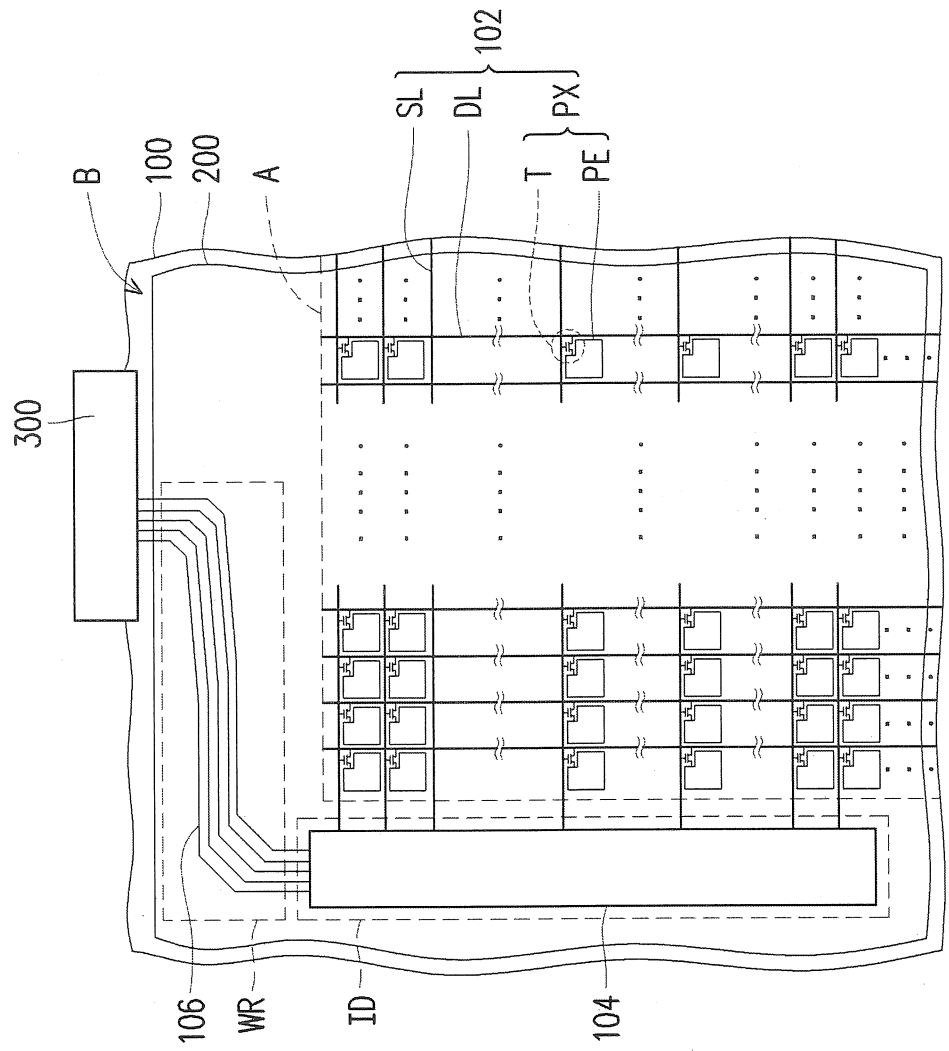
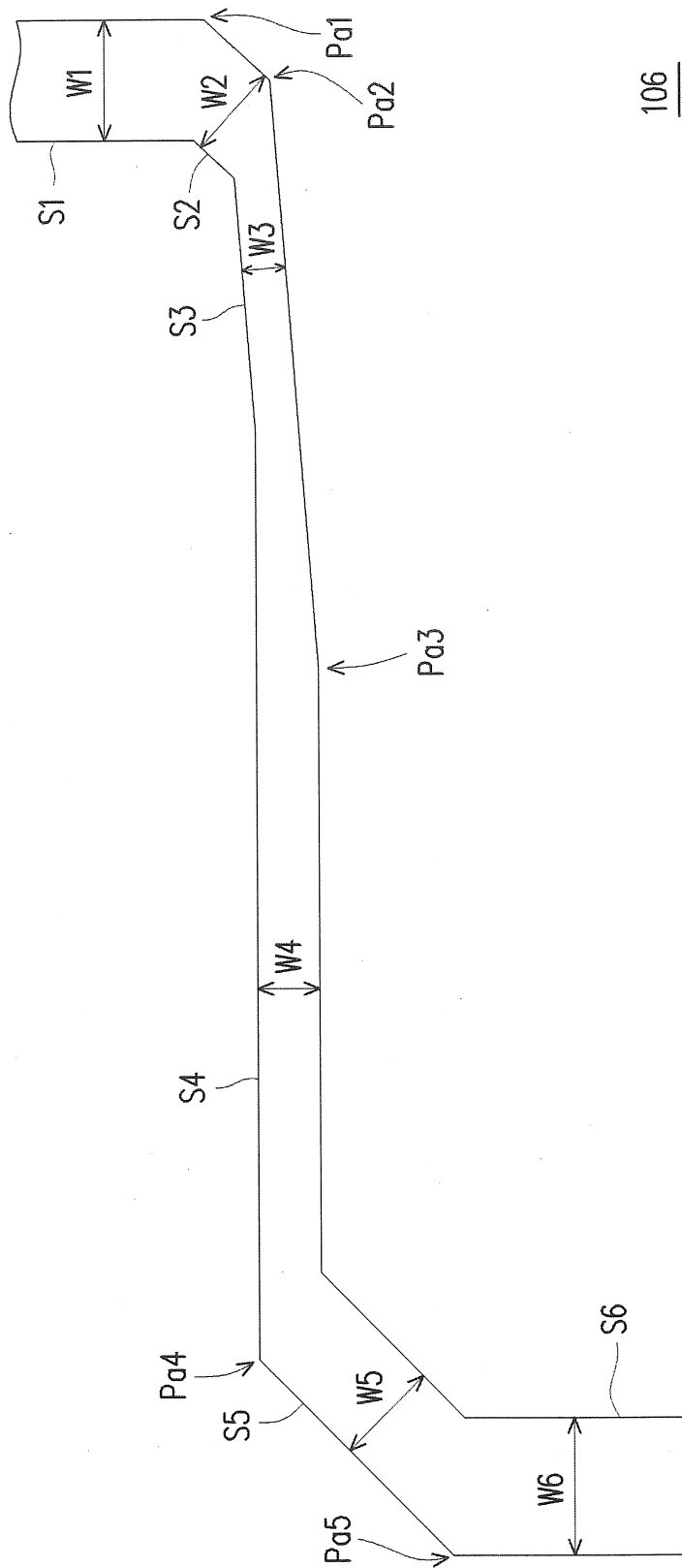
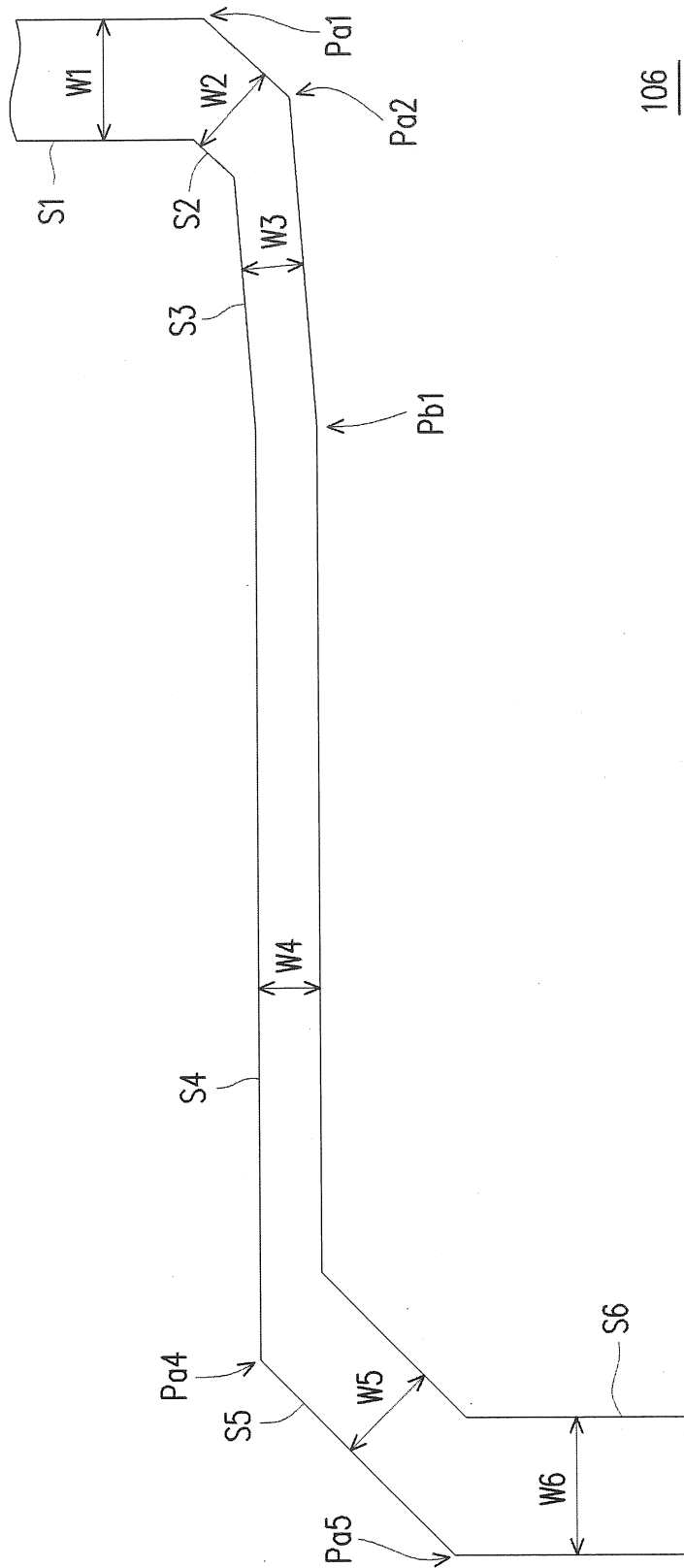


FIG. 1



106

FIG. 2



106

FIG. 3

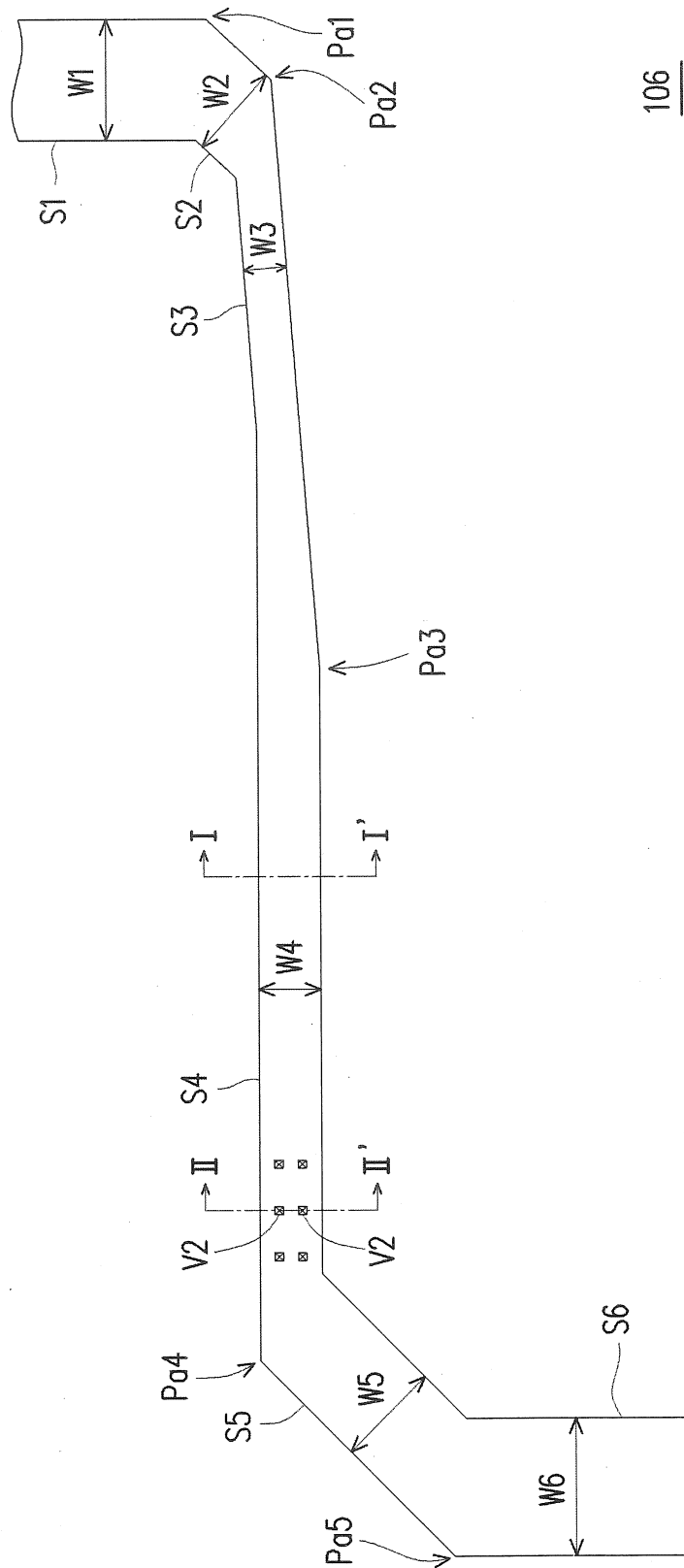


FIG. 4

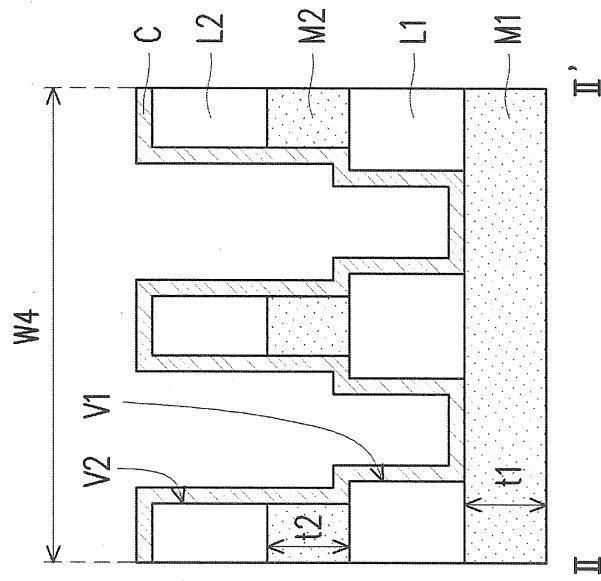


FIG. 6

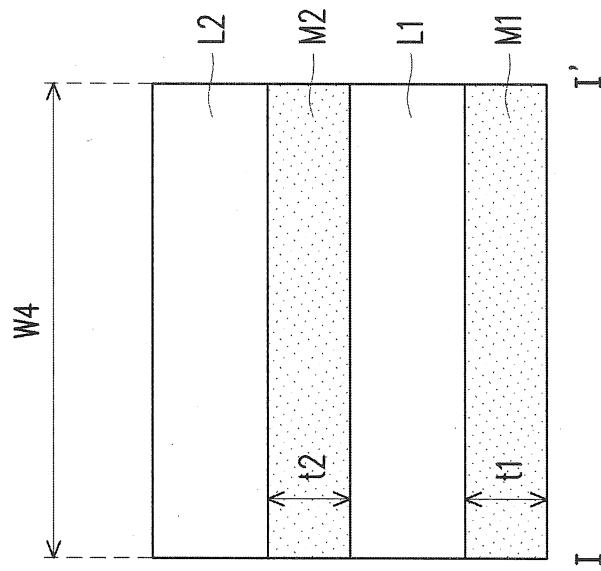


FIG. 5

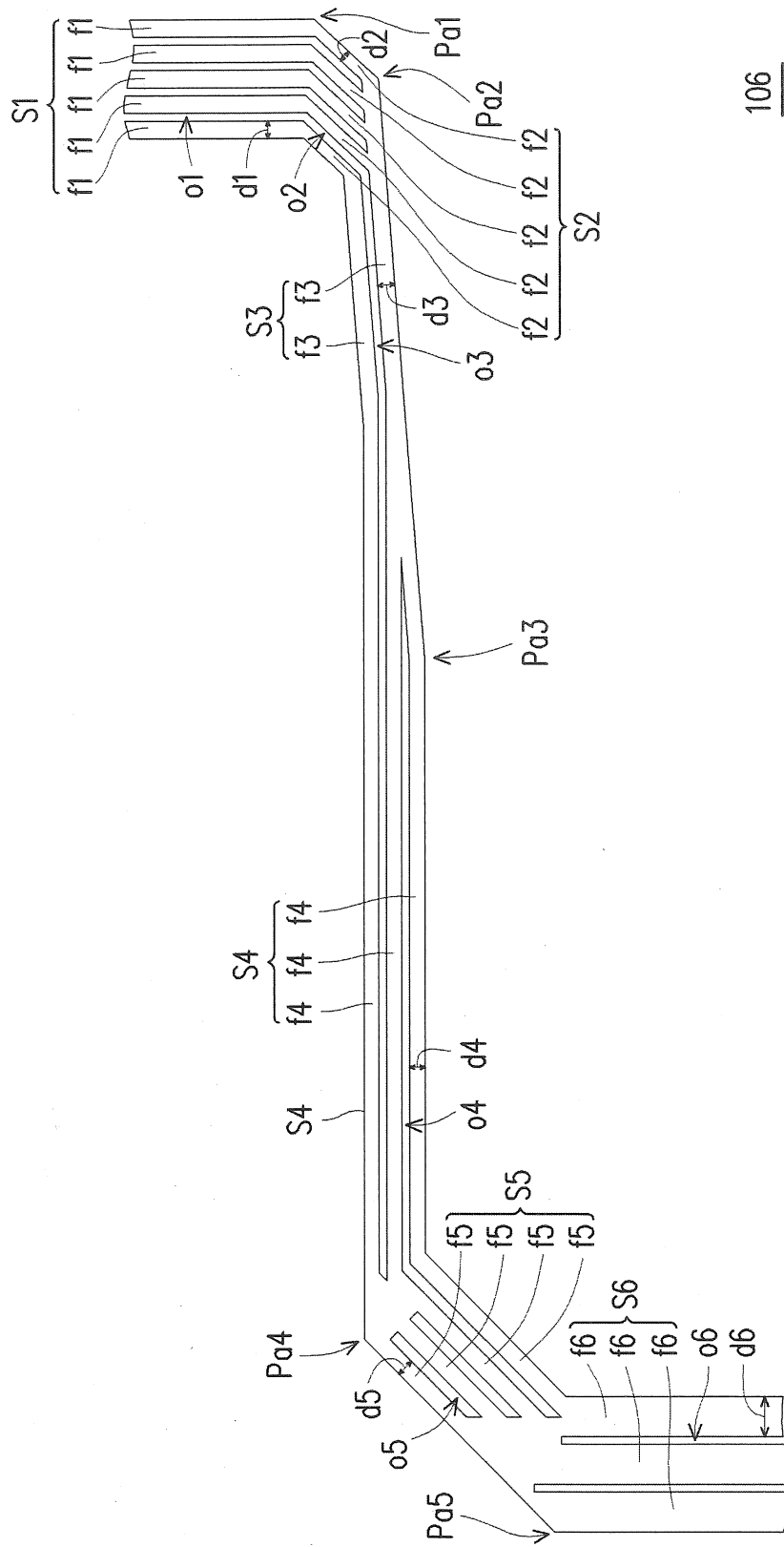


FIG. 7