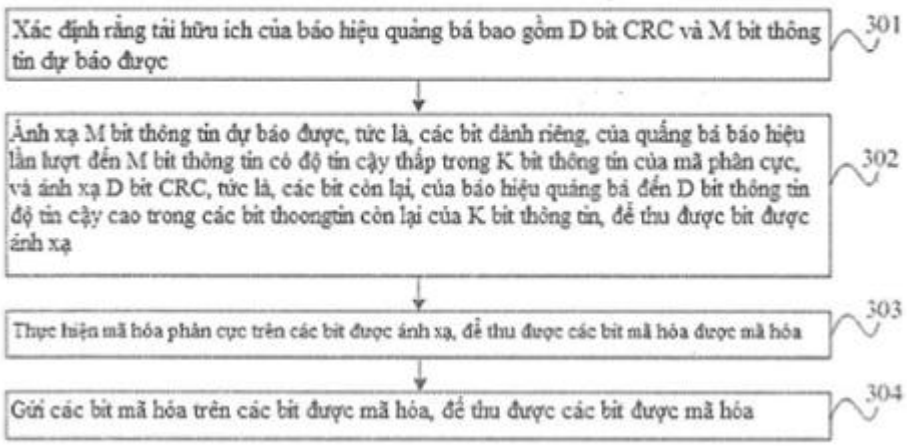
(12) BẢN MÔ TẢ SÁNG CHẾ THUỘC BẰNG ĐỘC QUYỀN SÁNG CHẾ
(19) **Cộng hòa xã hội chủ nghĩa Việt Nam (VN)**
CỤC SỞ HỮU TRÍ TUỆ
(11) **1-0041157**
(51)[2020.01] H04L 1/00
(13) **B**

(21) 1-2020-02095
(22) 18/09/2018
(86) PCT/CN2018/106288 18/09/2018
(87) WO2019/052581 21/03/2019
(30) 201710843554.1 18/09/2017 CN; 201711148239.3 17/11/2017 CN
(45) 25/09/2024 438
(43) 25/08/2020 389
(73) HUAWEI TECHNOLOGIES CO., LTD. (CN)
Huawei Administration Building, Bantian, Longgang District Shenzhen, Guangdong 518129, China
(72) LUO, Hejia (CN); DU, Yinggang (CN); LI, Rong (CN); HUANG, Lingchen (CN); CHEN, Ying (CN).
(74) Công ty Luật TNHH Phạm và Liên danh (PHAM & ASSOCIATES)

(54) PHƯƠNG PHÁP VÀ THIẾT BỊ MÃ HÓA, THIẾT BỊ TRUYỀN THÔNG VÀ VẬT GHI MÁY TÍNH ĐỌC ĐƯỢC

(57) Sáng chế đề xuất phương pháp mã hóa cực, thiết bị mã hóa cực, thiết bị truyền thông, vật lưu trữ máy tính đọc được, phương pháp mã hóa và thiết bị truyền thông cho mã cực. Thiết bị truyền thông đan xen chuỗi bit thứ nhất để thu thập chuỗi được đan xen thứ nhất có số chuỗi bắt đầu với số chuỗi 0, trong đó chuỗi bit thứ nhất bao gồm các bit để chỉ báo định thời, trong đó các bit để chỉ báo định thời bao gồm tập các bit để chỉ báo chỉ mục khối tín hiệu đồng bộ (synchronization signal block index, SSBI); trong đó tập các bit để chỉ báo SSBI được đặt ở các vị trí được chỉ báo bởi các số chuỗi 2, 3 và 5 trong chuỗi được đan xen thứ nhất. Sau đó, các thiết bị thêm các bit CRC thứ nhất trên chuỗi được đan xen thứ nhất để thu thập chuỗi bit thứ hai, sau đó đan xen trên chuỗi bit thứ hai theo mẫu hình đan xen để thu thập chuỗi được đan xen thứ hai, và cuối cùng mã hóa cực chuỗi được đan xen thứ hai để thu thập chuỗi được mã hóa.



Lĩnh vực kỹ thuật được đề cập

Sáng chế đề cập đến lĩnh vực mã hóa và giải mã, và cụ thể hơn, đến phương pháp và thiết bị mã hóa cực.

Tình trạng kỹ thuật của sáng chế

Trong hệ thống truyền thông, mã hóa kênh thường được sử dụng để cải thiện độ tin cậy của phiên truyền dữ liệu để đảm bảo chất lượng truyền thông. Mã cực là cách thức mã hóa có thể đạt được dung lượng Shannon, có độ phức tạp mã hóa và giải mã thấp. Mã cực là mã khối tuyến tính bao gồm (các) bit thông tin và (các) bit đóng băng. Ma trận sinh mã cực là G_N, và quá trình mã hóa mã cực là $x_1^N = u_1^N G_N$. Ở đây, $u_1^N = \{u_1, u_2, ..., u_N\}$ là vectơ hàng nhị phân có độ dài N.

Tuy nhiên, khi mã hóa kênh được thực hiện trên kênh quảng bá vật lý (Physical Broadcast Channel, PBCH) bằng mã cực, vẫn còn không gian để cải thiện tiếp độ tin cậy truyền của kênh quảng bá.

Bản chất kỹ thuật của sáng chế

Sáng chế đề xuất phương pháp mã hóa cực bao gồm các bước:

xác định rằng tải hữu ích của báo hiệu quảng bá bao gồm D bit CRC và M bit thông tin dự báo được;

ánh xạ M bit thông tin dự báo được lần lượt đến M bit thông tin độ tin cậy thấp trong K bit thông tin của mã cực, và ánh xạ D bit CRC đến D bit thông tin độ tin cậy cao trong các bit thông tin còn lại của K bit thông tin, để thu được các bit được ánh xạ, trong đó $M < K$, và D, M, và K đều là các số nguyên dương;

thực hiện mã hóa cực trên các bit được ánh xạ, để thu thập các bit mã hóa được mã hóa; và

gửi các bit mã hóa.

Sáng chế đề xuất phương pháp mã hóa cực, bao gồm:

thiết bị mã hóa cực, bao gồm:

bộ xử lý, được tạo cấu hình để: xác định rằng tải hữu ích của báo hiệu quảng bá bao gồm D bit CRC và M bit thông tin dự báo được; ánh xạ M bit thông tin dự báo được lần lượt đến M bit thông tin độ tin cậy thấp trong K bit thông tin của mã cực, và ánh xạ D bit CRC đến D bit thông tin độ tin cậy cao trong các bit thông tin còn lại của K bit thông tin, để thu được các bit được ánh xạ, trong đó $M < K$, và D, M, và K đều là các số nguyên dương; và

thực hiện mã hóa cực trên các bit được ánh xạ, để thu thập các bit mã hóa được mã hóa.

Mô tả vắn tắt các hình vẽ

Để mô tả các giải pháp kỹ thuật theo các phương án thực hiện sáng chế rõ ràng hơn, phần sau mô tả vắn tắt các hình vẽ đi kèm cần để mô tả các phương án thực hiện sáng chế. Rõ ràng là, các hình vẽ đi kèm trong phần mô tả sau thể hiện chỉ một số phương án thực hiện sáng chế, và người có hiểu biết trung bình trong lĩnh vực vẫn có thể suy ra các hình vẽ khác từ các hình vẽ đi kèm này mà không cần nỗ lực sáng tạo.

Fig.1 là hình vẽ thể hiện hệ thống truyền thông không dây theo các phương án thực hiện sáng chế;

Fig.2 là sơ đồ khối của hệ thống, mà phương pháp mã hóa cực theo sáng chế áp dụng được cho nó, trong môi trường truyền thông không dây;

Fig.3 là lưu đồ của phương pháp mã hóa cực theo phương án thực hiện sáng chế;

Fig.3a là sơ đồ khối của phương pháp mã hóa cực theo phương án thực hiện sáng chế;

Fig.3b là sơ đồ khối của phương pháp mã hóa cực khác theo phương án thực hiện sáng chế;

Fig.4 là sơ đồ khối của thiết bị mã hóa cực theo phương án thực hiện sáng chế;

Fig.5 là sơ đồ của thiết bị đầu cuối truy nhập mà thực hiện phương pháp mã

hóa cực nêu trên trong hệ thống truyền thông không dây;

Fig.6 là sơ đồ của hệ thống mà thực hiện phương pháp mã hóa cực nêu trên trong môi trường truyền thông không dây; và

Fig.7 là sơ đồ của hệ thống mà thực hiện phương pháp mã hóa cực nêu trên trong môi trường truyền thông không dây.

Mô tả chi tiết sáng chế

Phần sau mô tả rõ ràng các giải pháp kỹ thuật theo các phương án thực hiện sáng chế dựa vào các hình vẽ đi kèm theo các phương án thực hiện sáng chế. Rõ ràng là, các phương án thực hiện được mô tả là một phần thay vì tất cả các phương án thực hiện sáng chế. Tất cả các phương án thực hiện thu được bởi người có hiểu biết trung bình trong lĩnh vực dựa trên các phương án thực hiện sáng chế mà không cần nỗ lực sáng tạo sẽ nằm trong phạm vi bảo hộ của sáng chế.

Các thuật ngữ chẳng hạn "thành phần", "môđun", và "hệ thống" được sử dụng trong bản mô tả được sử dụng để chỉ báo các thực thể liên quan đến máy tính, phần cứng, firmware, các tổ hợp của phần cứng và phần mềm, phần mềm, hoặc phần mềm được thực thi. Chẳng hạn, thành phần có thể là, nhưng không bị giới hạn ở, quá trình mà chạy trên bộ xử lý, đối tượng, tệp tin thực thi được, luồng thực thi được, chương trình, và/hoặc máy tính. Cả thiết bị máy tính và ứng dụng chạy trên thiết bị tính toán có thể là các thành phần. Một hoặc nhiều thành phần có thể nằm trong quá trình và/hoặc luồng thực thi được, và thành phần có thể được đặt trên một máy tính và/hoặc được phân tán giữa hai hoặc nhiều máy tính. Ngoài ra, các thành phần này có thể được thực thi từ các vật máy tính đọc được mà lưu trữ các cấu trúc dữ liệu khác nhau. Chẳng hạn, các thành phần này có thể truyền thông bằng tiến trình cục bộ và/hoặc từ xa và dựa trên, chẳng hạn, tín hiệu có một hoặc nhiều gói dữ liệu (chẳng hạn, dữ liệu từ hai thành phần tương tác với thành phần khác trong hệ thống cục bộ, trong hệ thống tương tác, và/hoặc giữa mạng chẳng hạn mạng Internet tương tác với các hệ thống khác bằng cách sử dụng tín hiệu này).

Ngoài ra, các phương án thực hiện được mô tả dựa vào thiết bị đầu cuối

truy nhập. Thiết bị đầu cuối truy nhập cũng có thể được gọi là hệ thống, khối thuê bao, trạm thuê bao, trạm di động, trạm từ xa, thiết bị đầu cuối từ xa, thiết bị di động, thiết bị đầu cuối người dùng, thiết bị đầu cuối, thiết bị truyền thông không dây, đại diện người dùng, thiết bị người dùng, hoặc UE (user equipment). Thiết bị đầu cuối truy nhập có thể là điện thoại tế bào, điện thoại không dây, điện thoại giao thức khởi tạo phiên (Session Initiation Protocol, SIP), trạm vòng cục bộ không dây (wireless local loop, WLL), thiết bị hỗ trợ số cá nhân (personal digital assistant, PDA), thiết bị cầm tay có chức năng truyền thông không dây, thiết bị tính toán, hoặc thiết bị xử lý khác được kết nối với modem không dây. Ngoài ra, các phương án thực hiện được mô tả dựa vào BS. BS có thể được tạo cấu hình để truyền thông với thiết bị di động. BS có thể là trạm thu phát cơ sở (base transceiver station, BTS) trong hệ thống truyền thông di động toàn cầu (Global System for Mobile communications, GSM) hoặc trong đa truy nhập phân chia mã (Code Division Multiple Access, CMA), hoặc có thể là nút B (NodeB, NB) trong CDMA băng rộng (Wideband CDMA, WCDMA), hoặc có thể là nút B tiến hóa (evolved NodeB, eNB hoặc eNodeB) trong tiến hóa dài hạn (Long Term Evolution, LTE), trạm chuyển tiếp hoặc điểm truy nhập (access point, AP), thiết bị BS trong mạng 5G tương lai, hoặc tương tự.

Ngoài ra, mỗi khía cạnh hoặc dấu hiệu của sáng chế có thể được triển khai dưới dạng phương pháp, thiết bị, hoặc sản phẩm sử dụng các công nghệ lập trình chuẩn và/hoặc kỹ thuật chuẩn. Thuật ngữ "sản phẩm" được sử dụng theo sáng chế đề cập đến chương trình máy tính mà có thể được truy nhập từ thiết bị máy tính đọc được bất kỳ, kênh mang, hoặc phương tiện. Chẳng hạn, vật máy tính đọc được có thể bao gồm, nhưng không bị giới hạn ở: thiết bị lưu trữ từ tính (chẳng hạn, đĩa cứng, đĩa mềm, hoặc băng từ), đĩa quang (chẳng hạn, CD (compact disc), hoặc DVD (digital versatile disc)), thẻ thông minh, và thiết bị nhớ nhanh (chẳng hạn, bộ nhớ chỉ đọc lập trình được xóa được (Erasable Programmable Read-Only Memory, EPROM), thẻ, gậy, hoặc trình điều khiển chính). Ngoài ra, các phương tiện lưu trữ khác nhau được mô tả theo sáng chế có thể chỉ báo một hoặc nhiều thiết bị và/hoặc phương tiện máy đọc được khác mà được sử dụng để lưu trữ thông tin. Thuật ngữ "vật máy đọc được" có thể

bao gồm nhưng không bị giới hạn ở kênh vô tuyến, và các phương tiện khác có thể lưu trữ, chứa và/hoặc mang lệnh và/hoặc dữ liệu.

Fig.1 thể hiện hệ thống truyền thông không dây theo các phương án thực hiện sáng chế. Hệ thống 100 bao gồm BS 102. BS 102 có thể bao gồm các tập hợp anten. Chẳng hạn, một tập hợp anten có thể bao gồm các anten 104 và 106, tập hợp anten khác có thể bao gồm các anten 108 và 110, và tập hợp bổ sung có thể bao gồm các anten 112 và 114. Hai anten được thể hiện cho mỗi tập hợp anten. Tuy nhiên, vài anten có thể được sử dụng trong mỗi tập. BS 102 có thể còn bao gồm chuỗi bộ truyền và chuỗi bộ nhận. Người có hiểu biết trung bình trong lĩnh vực có thể hiểu rằng cả chuỗi bộ truyền lẫn chuỗi bộ nhận có thể bao gồm các thành phần (chẳng hạn, bộ xử lý, bộ điều biến, bộ ghép kênh, bộ giải điều biến, bộ phân kênh, hoặc anten) liên quan đến việc gửi và nhận tín hiệu.

BS 102 có thể truyền thông với một hoặc nhiều thiết bị đầu cuối truy nhập (chẳng hạn, thiết bị đầu cuối truy nhập 116 và thiết bị đầu cuối truy nhập 122). Tuy nhiên, có thể hiểu rằng BS 102 có thể truyền thông với phần lớn số lượng bất kỳ các thiết bị đầu cuối truy nhập giống như các thiết bị đầu cuối truy nhập 116 và 122. Các thiết bị đầu cuối truy nhập 116 và 122 có thể là, chẳng hạn, các điện thoại tế bào, các điện thoại thông minh, các máy tính mang đi được, các thiết bị truyền thông cầm tay, các thiết bị tính toán cầm tay, các thiết bị vô tuyến vệ tinh, các thiết bị định vị toàn cầu (global positioning system, GPS), các PDA, và/hoặc các thiết bị thích hợp khác bất kỳ được tạo cấu hình để truyền thông trong hệ thống truyền thông không dây 100. Như được thể hiện trên Fig.1, thiết bị đầu cuối truy nhập 116 truyền thông với các anten 112 và 114. Các anten 112 và 114 gửi thông tin đến thiết bị đầu cuối truy nhập 116 bằng liên kết tiến 118, và nhận thông tin từ thiết bị đầu cuối truy nhập 116 bằng liên kết lùi 120. Ngoài ra, thiết bị đầu cuối truy nhập 122 truyền thông với các anten 104 và 106. Các anten 104 và 106 gửi thông tin đến thiết bị đầu cuối truy nhập 122 bằng liên kết tiến 124, và nhận thông tin từ thiết bị đầu cuối truy nhập 122 bằng liên kết lùi 126. Trong hệ thống song công phân chia tần số (Frequency Division Duplex, FDD), chẳng hạn, liên kết tiến 118 có thể sử dụng băng tần số khác với băng tần số được sử dụng bởi liên kết lùi 120, và liên kết

tiến 124 có thể sử dụng băng tần số khác với băng tần số được sử dụng bởi liên kết lùi 126. Ngoài ra, trong hệ thống song công phân chia thời gian (Time Division Duplex, TDD), liên kết tiến 118 và liên kết lùi 120 có thể sử dụng băng tần số tương tự, và liên kết tiến 124 và liên kết lùi 126 có thể sử dụng băng tần số tương tự.

Mỗi một tập hợp các anten và/hoặc các vùng anten được thiết kế để truyền thông được gọi là phân đoạn của BS 102. Chẳng hạn, tập hợp anten có thể được thiết kế để truyền thông với thiết bị đầu cuối truy nhập trong phân đoạn trong khu vực phủ sóng của BS 102. Trong khi truyền thông bằng các liên kết tiến 118 và 124, anten truyền của BS 102 có thể sử dụng tạo chùm để cải thiện tỷ lệ tín hiệu trên nhiễu (signal-to-noise ratio, SNR) của liên kết tiến 118 của thiết bị đầu cuối truy nhập 116 và SNR của liên kết tiến 124 of thiết bị đầu cuối truy nhập 122. Ngoài ra, so với BS cần gửi đến tất cả các thiết bị đầu cuối truy nhập của BS bằng một anten, khi BS 102 sử dụng tạo chùm để thực hiện gửi đến các thiết bị đầu cuối truy nhập 116 và 122 được phân tán ngẫu nhiên trong khu vực phủ sóng liên quan, thiết bị di động trong tế bào lân cận chịu ít can nhiễu hơn.

Trong thời gian cụ thể, BS 102, thiết bị đầu cuối truy nhập 116 và/hoặc thiết bị đầu cuối truy nhập 122 có thể là thiết bị gửi truyền thông không dây và/hoặc thiết bị nhận truyền thông không dây. Khi gửi dữ liệu, thiết bị gửi truyền thông không dây có thể mã hóa dữ liệu để truyền. Cụ thể là, thiết bị gửi truyền thông không dây có thể có (chẳng hạn, tạo, thu được, hoặc lưu trữ trong bộ nhớ) số lượng bit thông tin cụ thể cần được gửi đến thiết bị nhận truyền thông không dây bằng kênh. Các bit thông tin này có thể được bao gồm trong khối vận tải (hoặc các khối vận tải) của dữ liệu. Khối vận tải có thể được phân đoạn để tạo các khối mã. Ngoài ra, thiết bị gửi truyền thông không dây có thể sử dụng bộ mã hóa mã cực (không được thể hiện trên hình vẽ) để mã hóa mỗi khối mã, để cải thiện độ tin cậy truyền dữ liệu và còn đảm bảo chất lượng truyền thông.

Fig.2 là sơ đồ khối của hệ thống, mà phương pháp mã hóa cực theo sáng chế áp dụng được cho nó, trong môi trường truyền thông không dây. Hệ thống 200 bao gồm thiết bị truyền thông không dây 202. Thiết bị truyền thông không dây 202 được thể hiện để gửi dữ liệu bằng kênh. Mặc dù việc gửi dữ liệu được

thể hiện, song thiết bị truyền thông không dây 202 có thể còn nhận dữ liệu (chẳng hạn, thiết bị truyền thông không dây 202 có thể gửi và nhận dữ liệu cùng lúc, thiết bị truyền thông không dây 202 có thể gửi và nhận dữ liệu ở các thời điểm khác nhau, hoặc tổ hợp hai trường hợp có thể được sử dụng, hoặc tương tự) bằng kênh. Thiết bị truyền thông không dây 202 có thể là, chẳng hạn, BS (chẳng hạn, BS 102 được thể hiện trên Fig.1), thiết bị đầu cuối truy nhập (chẳng hạn, thiết bị đầu cuối truy nhập 116 được thể hiện trên Fig.1, thiết bị đầu cuối truy nhập 122 được thể hiện trên Fig.1), hoặc tương tự.

Thiết bị truyền thông không dây 202 có thể bao gồm bộ mã hóa mã cực 204, bộ phận so khớp tốc độ 205, và bộ truyền 206. Một cách tùy chọn, khi thiết bị truyền thông không dây 202 nhận dữ liệu bằng kênh, thiết bị truyền thông không dây 202 có thể còn gồm bộ nhận. Bộ nhận có thể tồn tại riêng rẽ, hoặc có thể được tích hợp với bộ truyền 206 để tạo bộ thu phát.

Bộ mã hóa mã cực 204 được tạo cấu hình để mã hóa dữ liệu cần được truyền từ thiết bị truyền thông không dây 202, để thu thập mã cực được mã hóa.

Theo phương án thực hiện sáng chế, bộ mã hóa cực 204 được tạo cấu hình để: xác định rằng tải hữu ích của báo hiệu quảng bá bao gồm D bit CRC và M bit thông tin dự báo được; ánh xạ M bit thông tin dự báo được một cách lần lượt đến M bit thông tin độ tin cậy thấp trong K bit thông tin của mã cực, và ánh xạ D bit CRC đến D bit thông tin độ tin cậy cao trong các bit thông tin còn lại của K bit thông tin, để thu được các bit được ánh xạ, trong đó $M < K$, và D, M, và K đều là các số nguyên dương; và thực hiện mã hóa cực trên các bit được ánh xạ, để thu thập các bit mã hóa được mã hóa.

Ngoài ra, bộ truyền 206 có thể tuần tự truyền, trên kênh, bit đầu ra mà được xử lý bởi bộ phận so khớp tốc độ 205 và đã trải qua so khớp tốc độ. Chẳng hạn, bộ truyền 206 có thể gửi dữ liệu liên quan đến thiết bị truyền thông không dây khác (không được thể hiện trên hình vẽ).

Quá trình cụ thể trong đó bộ mã hóa mã cực nêu trên thực hiện xử lý được mô tả chi tiết dưới đây. Lưu ý rằng các ví dụ này chỉ nhằm giúp người có hiểu biết trung bình trong lĩnh vực hiểu rõ hơn các phương án thực hiện sáng chế

thay vì giới hạn phạm vi của các phương án thực hiện sáng chế.

Fig.3 là lưu đồ của phương pháp mã hóa cực theo phương án thực hiện sáng chế. Phương pháp được thể hiện trên Fig.3 có thể được thực hiện bởi thiết bị truyền thông không dây, chẳng hạn, bộ mã hóa cực 204 trong thiết bị truyền thông không dây được thể hiện trên Fig.2. Phương pháp mã hóa trên Fig.3 bao gồm các bước sau.

301. Xác định rằng tải hữu ích của báo hiệu quảng bá bao gồm D bit CRC và M bit thông tin dự báo được, trong đó $M < K$, và M và K đều là các số nguyên dương.

Nên hiểu rằng báo hiệu quảng bá là báo hiệu được mang trên kênh quảng bá chẳng hạn PBCH. Phần sau mô tả chi tiết phương pháp mã hóa bằng cách sử dụng PBCH làm ví dụ. Tuy nhiên, sáng chế không bị giới hạn ở PBCH.

Tải hữu ích của PBCH bao gồm D bit CRC và M bit thông tin dự báo được.

Nên hiểu rằng tải hữu ích của PBCH được phân loại thành bốn loại sau tùy thuộc việc liệu nội dung của dịch vụ truy nhập có thay đổi hay không.

Loại bit thứ nhất bao gồm các bit dành riêng, hoặc các bit thông tin tương tự có các giá trị hoàn toàn không đổi, hoặc các bit có các giá trị được xác định trực tiếp theo giao thức.

Loại bit thứ hai bao gồm các bit thông tin mà có các giá trị không đổi, tức là, các bit thông tin mà không đổi trong khối thông tin chủ (Master Information Block, MIB); hoặc có thể được xác định theo cách khác là các bit thông tin mà có các giá trị trong MIB không thể được xác định trực tiếp theo giao thức mà cần được dò thấy trong khi truy nhập mạng và không đổi. Chẳng hạn, loại bit thứ hai có thể bao gồm một hoặc nhiều thông tin liên quan băng thông hệ thống, thông tin kênh mang phụ, thông tin chỉ báo của hệ thống số cấu hình hệ thống được hỗ trợ bởi BS, thông tin kênh điều khiển toàn cục, và tương tự.

Loại bit thứ ba bao gồm M bit thông tin dự báo được trong đó nội dung của thông tin chuỗi thời gian thay đổi, tức là, phần thông tin MIB dự báo được trong đó nội dung của thông tin chuỗi thời gian thay đổi.

Nên hiểu rằng kịch bản ứng dụng của loại bit thứ ba không xuất hiện trong pha truy nhập ban đầu.

Chẳng hạn, loại bit thứ ba bao gồm một hoặc nhiều trong số số khung hệ thống (system frame number, SFN), số chuỗi của tín hiệu đồng bộ (synchronization signal, SS), khối SS, bộ chỉ báo bán khung (half frame indicator, HFI), và tương tự.

Loại bit thứ tư bao gồm bit thông tin không dự báo được, tức là, phần thông tin MIB không dự báo được trong đó thông tin có thể thay đổi ở thời gian bất kỳ. Chẳng hạn, đối với thông tin cấu hình kênh điều khiển của khung hiện tại, cấu hình này có thể thay đổi liên tục nhưng có thể thay đổi ở thời gian bất kỳ.

Khác với loại bit thứ ba, loại bit thứ tư cần được dò thấy tương ứng mỗi lần.

Chẳng hạn, loại bit thứ tư bao gồm thông tin chỉ báo của hệ thống số tham số cấu hình hệ thống hiện tại và thông tin chỉ báo tài nguyên SIB.

Nếu có loại thứ tư của thông tin MIB, thì các bit CRC tương ứng cũng thuộc loại bit thứ tư.

Nên hiểu rằng nếu MIB không bao gồm loại bit thứ tư, các bit CRC có thể được phân loại thành loại bit thứ ba; hoặc nếu MIB không bao gồm loại bit thứ tư, các bit CRC được phân loại thành loại bit thứ tư; hoặc nếu MIB bao gồm cả loại bit thứ ba lẫn loại bit thứ tư, các bit CRC được phân loại thành loại bit thứ tư. Ở đây, khi CRC được phân loại, phần sau được xem xét chủ yếu: nếu có tập hợp bit loại thứ ba, các giá trị của các bit CRC phụ thuộc vào loại bit thứ ba trong thông tin MIB; hoặc nếu có loại bit thứ tư, các giá trị của bit CRC phụ thuộc vào loại bit thứ tư trong thông tin MIB. Do vậy, phân loại nêu trên được thực hiện cho các bit CRC.

Dựa trên phân loại nêu trên, tải hữu ích của PBCH được phân loại thành bốn loại tập hợp bit nêu trên. Có thể hiểu rằng tải hữu ích của PBCH có thể bao gồm một hoặc nhiều trong số bốn loại tập hợp bit nêu trên.

Tùy thuộc việc liệu bit thông tin có thể dự báo là dự báo được, bit loại thứ nhất đến bit loại thứ ba có thể còn được phân loại thành các bit thông tin dự báo được trong khi bit loại thứ tư có thể được phân loại thành bit thông tin không dự báo được. M bit thông tin dự báo được bao gồm một hoặc nhiều tổ hợp bit sau: M_1 bit loại thứ nhất, M_2 bit loại thứ hai, hoặc M_3 bit loại thứ ba. Bit loại thứ nhất là bit đảo. Bit loại thứ hai bao gồm bit thông tin có giá trị vẫn

không đổi. Bit loại thứ ba là bit thông tin dự báo được có giá trị là nội dung của thông tin chuỗi thời gian và thay đổi. M_1, M_2, và M_3 đều là các số nguyên dương, $M_1 <= M$, $M_2 <= M$, và $M_3 <= M$.

302. Ánh xạ M bit thông tin dự báo được lần lượt đến M bit thông tin độ tin cậy thấp trong K bit thông tin của mã cực, và ánh xạ D bit CRC đến D bit thông tin độ tin cậy cao in các bit thông tin còn lại của K bit thông tin, để thu được các bit được ánh xạ, trong đó $M < K$, và D, M, và K đều là các số nguyên dương.

Nói chung, dựa trên phân loại nêu trên của các tập hợp bit và thứ tự từ loại thứ nhất đến loại thứ tư, nội dung của tải hữu ích của PBCH được ánh xạ đến tập hợp bit thông tin của mã cực theo thứ tự tăng dần về độ tin cậy của các kênh phụ trong tập hợp bit thông tin. Cách thức ánh xạ cụ thể thay đổi theo các loại được phân loại khác nhau.

Khi nội dung của cùng loại được ánh xạ đến các kênh phụ trong tập bit thông tin của mã cực, thứ tự của các bit khác nhau của cùng loại có thể được thay đổi. Chẳng hạn, M_3 bit loại thứ ba bao gồm M_1 bit thông tin của SFN và M_2 bit thông tin của số chuỗi của khối SS. Khi các bit của SFN và các bit của số chuỗi của khối SS trong các bit loại thứ ba được ánh xạ đến các kênh phụ trong tập hợp bit thông tin của mã cực, M_1 bit của SFN được ánh xạ đến M_1 bit thông tin trong M bit thông tin độ tin cậy thấp, và M_2 bit thông tin của số chuỗi của khối SS được ánh xạ đến M_2 bit thông tin độ tin cậy thấp trong các bit thông tin còn lại của M bit thông tin độ tin cậy thấp; hoặc, M_2 bit thông tin của số chuỗi của khối SS được ánh xạ đến M_2 bit thông tin trong M bit thông tin độ tin cậy thấp, và M_1 bit của SFN được ánh xạ đến M_1 bit thông tin độ tin cậy thấp trong các bit thông tin còn lại của M thông tin có độ tin cậy thấp.

Khối SS mang chuỗi đồng bộ sơ cấp (primary synchronization sequence, PSS) và chuỗi đồng bộ thứ cấp (secondary synchronization sequence, SSS).

Báo hiệu quảng bá thường bao gồm vài bit dành riêng mà thực sự không mang thông tin hữu ích. Theo cách này, trong khi mã hóa cực, các bit được phân loại, và các loại bit được phân loại được ánh xạ đến bit thông tin độ tin cậy thấp theo quy tắc. Thậm chí nếu các bit dành riêng được thay đổi trong khi

truyền, không ảnh hưởng giải mã đúng báo hiệu quảng bá.

Cũng nên hiểu rằng dạng đo lường độ tin cậy không bị giới hạn theo phương án thực hiện sáng chế. Chẳng hạn, có thể tham khảo hệ đô độ tin cậy mã cực hiện tại, chẳng hạn dung lượng bit, khoảng cách Bhattacharyya, tham số Bhattacharyya, hoặc xác suất lỗi.

Một cách tùy chọn, M bit thông tin dự báo được bao gồm một hoặc nhiều tổ hợp bit sau: M_1 bit loại thứ nhất, M_2 bit loại thứ hai, hoặc M_3 bit loại thứ ba. Bit loại thứ nhất là bit đảo. Bit loại thứ hai bao gồm bit thông tin có giá trị vẫn không đổi. Bit loại thứ ba là bit thông tin dự báo được có giá trị là nội dung của thông tin chuỗi thời gian và thay đổi. M_1, M_2, và M_3 đều là các số nguyên dương, $M_1 <= M$, $M_2 <= M$, và $M_3 <= M$.

Ngoài ra, một cách tùy chọn, khi M bit thông tin dự báo được bao gồm M_1 bit loại thứ nhất và M_2 bit loại thứ hai hoặc bao gồm M_1 bit dành riêng và M_3 bit loại thứ hai, M_1 bit loại thứ nhất được ánh xạ đến M_1 bit thông tin độ tin cậy thấp trong M bit thông tin, và

M_2 bit loại thứ hai được ánh xạ đến M_2 bit thông tin độ tin cậy thấp trong các bit thông tin còn lại của M bit thông tin; hoặc

M_1 bit loại thứ nhất được ánh xạ đến M_1 bit thông tin độ tin cậy thấp trong M bit thông tin, và

M_3 bit loại thứ hai được ánh xạ đến M_3 bit thông tin độ tin cậy thấp trong các bit thông tin còn lại trong M bit thông tin.

Một cách tùy chọn, khi M bit thông tin dự báo được bao gồm M_1 bit loại thứ nhất, M_2 bit loại thứ hai, và M_3 bit loại thứ hai, M_1 bit loại thứ nhất được ánh xạ đến M_1 bit thông tin độ tin cậy thấp trong M bit thông tin;

M_2 bit loại thứ hai được ánh xạ đến M_2 bit thông tin độ tin cậy thấp trong $(M-M_1)$ bit thông tin; và

M_3 bit loại thứ ba được ánh xạ đến M_3 bit thông tin độ tin cậy thấp trong $(M-M_1-M_2)$ bit.

Tải hữu ích còn bao gồm J bit thông tin không dự báo được; và

J bit thông tin không dự báo được được ánh xạ đến J bit thông tin độ tin cậy thấp trong $(K-M-D)$ bit thông tin, trong đó $J < K$, và J là số nguyên dương.

Các chuỗi khả thi, được mô tả dưới đây bằng các ví dụ, về sắp xếp bốn loại thông tin bit được phân loại nêu trên theo thứ tự tăng dần của độ tin cậy mã cực có thể bao gồm nhưng không bị giới hạn ở một hoặc nhiều thông tin sau:

Ví dụ 1.1: Chuỗi sắp xếp, theo thứ tự tăng dần của độ tin cậy mã cực, các bit bao gồm bốn loại bit được phân loại có thể là:

bit loại thứ nhất, bit loại thứ hai, bit loại thứ ba, bit loại thứ tư, các bit CRC.

Dựa vào ví dụ nêu trên của mỗi loại bit và chuỗi nêu trên, ví dụ là: bit loại thứ nhất bao gồm bit dành riêng, bit loại thứ hai bao gồm thông tin băng thông và thông tin cấu hình kênh điều khiển toàn cục, bit loại thứ ba bao gồm thông tin chuỗi thời gian, bit loại thứ tư bao gồm chỉ báo SIB, các bit CRC.

Các bit được ánh xạ đến các vị trí độ tin cậy thấp theo thứ tự tăng dần của độ tin cậy mã cực trong chuỗi sắp xếp nêu trên.

Ví dụ 1.2: Chuỗi sắp xếp, theo thứ tự tăng dần của độ tin cậy mã cực, bits bao gồm bốn loại bit được phân loại có thể là:

bit loại thứ nhất, bit loại thứ hai, bit loại thứ ba, bit loại thứ tư, các bit CRC.

Dựa trên ví dụ nêu trên của mỗi loại bit và chuỗi nêu trên, ví dụ là: bit loại thứ nhất bao gồm bit dành riêng, bit loại thứ hai bao gồm thông tin cấu hình kênh điều khiển toàn cục và thông tin băng thông, bit loại thứ ba bao gồm thông tin chuỗi thời gian, bit loại thứ tư bao gồm chỉ báo SIB, các bit CRC.

Trong ví dụ 1.2, các bit loại thứ hai được sắp xếp theo chuỗi bên trong. Các chuỗi của các bit cùng loại có thể được thay đổi.

Các bit được ánh xạ đến các vị trí có độ tin cậy thấp theo thứ tự tăng dần của độ tin cậy mã cực ở chuỗi sắp xếp nêu trên.

Ví dụ 1.3: Chuỗi sắp xếp, theo thứ tự tăng dần của độ tin cậy mã cực, các bit bao gồm bốn loại bit được phân loại có thể là:

bit loại thứ nhất, bit loại thứ hai, bit loại thứ ba, bit loại thứ tư, các bit CRC.

Dựa trên ví dụ nêu trên của mỗi loại bit và chuỗi nêu trên, ví dụ là: bit loại thứ nhất bao gồm bit dành riêng, bit loại thứ hai bao gồm thông tin cấu hình kênh điều khiển toàn cục, thông tin chuỗi thời gian, và thông tin băng thông, bit loại thứ hai và bit loại thứ ba bao gồm thông tin chuỗi thời gian, bit loại thứ tư bao gồm chỉ báo SIB, các bit CRC.

Khác biệt giữa ví dụ ở đây và ví dụ nêu trên nằm ở chỗ các bit loại thứ hai có thể được kết hợp với các bit loại thứ ba. Nói cách khác, trong các tập hợp bit được phân loại, các bit loại thứ hai và các bit loại thứ ba được phân loại thành một loại. Loại này, sau khi kết hợp, có thể được phân loại thành loại bit thứ hai hoặc có thể được phân loại thành loại bit thứ ba. Điều này không bị giới hạn ở đây.

Các bit được ánh xạ đến các vị trí có độ tin cậy thấp theo thứ tự tăng dần của độ tin cậy mã cực ở chuỗi sắp xếp nêu trên.

Ví dụ 1.4: Chuỗi sắp xếp, theo thứ tự tăng dần của độ tin cậy mã cực, các bit bao gồm bốn loại bit được phân loại có thể là:

bit loại thứ nhất, bit loại thứ hai, bit loại thứ ba, bit loại thứ tư, các bit CRC.

Dựa trên ví dụ nêu trên của mỗi loại bit và chuỗi nêu trên, ví dụ là: bit loại thứ nhất bao gồm bit dành riêng, bit loại thứ hai và bit loại thứ ba bao gồm thông tin cấu hình kênh điều khiển toàn cục, thông tin băng thông, và thông tin chuỗi thời gian, bit loại thứ tư bao gồm chỉ báo SIB, CRC.

Khác biệt giữa ví dụ ở đây và ví dụ 1.3 nêu trên nằm ở chỗ các bit loại thứ hai có thể được kết hợp với các bit loại thứ ba, và tập hợp bit sau khi kết hợp bao gồm các loại bit khác nhau.

Các bit được ánh xạ đến các vị trí có độ tin cậy thấp theo thứ tự tăng dần của độ tin cậy mã cực ở chuỗi sắp xếp nêu trên.

Ví dụ 1.5: Chuỗi sắp xếp, theo thứ tự tăng dần của độ tin cậy mã cực, các bit bao gồm bốn loại bit được phân loại có thể là:

bit loại thứ nhất, bit loại thứ hai, bit loại thứ ba, CRC.

Dựa trên ví dụ nêu trên của mỗi loại bit và chuỗi nêu trên, ví dụ là: bit loại thứ nhất bao gồm bit dành riêng, bit loại thứ hai bao gồm thông tin cấu hình kênh điều khiển toàn cục và thông tin băng thông, bit loại thứ ba bao gồm thông tin chuỗi thời gian, CRC.

Khác biệt giữa ví dụ ở đây và ví dụ nêu trên nằm ở chỗ tập hợp bit được bao gồm trong tải hữu ích của PBCH có thể là tổ hợp bất kỳ của bốn loại bit nêu trên. Chẳng hạn, tải hữu ích của PBCH bao gồm loại bit thứ nhất, loại bit thứ hai, và loại bit thứ ba được phân loại nêu trên. Chắc chắn là, điều này không bị

giới hạn ở đây. Tải hữu ích của PBCH có thể theo cách khác bao gồm chỉ loại bit thứ nhất, loại bit thứ ba, và loại bit thứ tư được phân loại, chẳng hạn, trong Ví dụ 1.6.

Các bit được ánh xạ đến các vị trí có độ tin cậy thấp theo thứ tự tăng dần của độ tin cậy mã cực ở chuỗi sắp xếp nêu trên.

Ví dụ 1.6: Chuỗi sắp xếp, theo thứ tự tăng dần của độ tin cậy mã cực, các bit bao gồm bốn loại bit được phân loại có thể là:

bit loại thứ nhất, bit loại thứ ba, bit loại thứ tư, CRC.

Dựa trên ví dụ nêu trên của mỗi loại bit và chuỗi nêu trên, ví dụ là: bit loại thứ nhất bao gồm bit dành riêng, bit loại thứ ba bao gồm thông tin chuỗi thời gian, bit loại thứ tư bao gồm chỉ báo SIB, CRC.

Khác biệt giữa ví dụ ở đây và ví dụ nêu trên nằm ở chỗ tập hợp bit được bao gồm trong tải hữu ích của PBCH có thể là tổ hợp bất kỳ của bốn loại bit nêu trên. Chẳng hạn, tải hữu ích của PBCH bao gồm loại bit thứ nhất, loại bit thứ ba, và loại bit thứ tư được phân loại trên đây. Tải hữu ích của PBCH có thể theo cách khác bao gồm loại bit thứ nhất và loại bit thứ ba được phân loại, chẳng hạn, trong Ví dụ 1.7.

Ví dụ 1.7: Chuỗi sắp xếp, theo thứ tự tăng dần của độ tin cậy mã cực, các bit bao gồm bốn loại bit được phân loại có thể là:

bit loại thứ nhất, bit loại thứ ba, CRC.

Dựa trên ví dụ nêu trên của mỗi loại bit và chuỗi nêu trên, ví dụ là: bit loại thứ nhất bao gồm bit dành riêng, bit loại thứ ba bao gồm thông tin chuỗi thời gian, CRC.

Ví dụ 1.8: Chuỗi sắp xếp, theo thứ tự tăng dần của độ tin cậy mã cực, các bit bao gồm bốn loại bit được phân loại có thể là:

bit loại thứ nhất, bit loại thứ hai, CRC.

Dựa trên ví dụ nêu trên của mỗi loại bit và chuỗi nêu trên, ví dụ là: bit loại thứ nhất bao gồm bit dành riêng, bit loại thứ hai bao gồm thông tin băng thông, CRC.

Các tổ hợp nêu trên của các loại bit được phân loại có thể được lựa chọn tự do. Điều này không bị giới hạn ở đây. Nói chung, các quy tắc sắp xếp và phân

loại nêu trên được tuân theo.

Phương pháp ánh xạ nêu trên có thể được triển khai bằng cách đưa vào đan xen của thông tin sẽ được mã hóa. Chẳng hạn:

Đối với mã cực có độ dài mã bằng 512, tổng độ dài của MIB và các bit CRC bằng 72. Do vậy, 72 kênh phụ có độ tin cậy cao nhất trong mã cực được lựa chọn làm tập hợp bit thông tin, và các số chuỗi của 72 kênh phụ được sắp xếp như sau theo thứ tự tăng dần của độ tin cậy: [484; 430; 488; 239; 378; 459; 437; 380; 461; 496; 351; 467; 438; 251; 462; 442; 441; 469; 247; 367; 253; 375; 444; 470; 483; 415; 485; 473; 474; 254; 379; 431; 489; 486; 476; 439; 490; 463; 381; 497; 492; 443; 382; 498; 445; 471; 500; 446; 475; 487; 504; 255; 477; 491; 478; 383; 493; 499; 502; 494; 501; 447; 505; 506; 479; 508; 495; 503; 507; 509; 510; 511].

Các kết quả thu được sau khi CRC được thực hiện trên MIB là a_0, a_1, ..., a_9, a_{10}, ..., a_{14}, a_{15}, ..., a_{29}, a_{30}, ..., a_{39}, a_{48}, ..., a_{71}, và tuần tự được lấy ra khỏi chuỗi sắp xếp các kênh phụ phân cực theo thứ tự độ ưu tiên độ tin cậy trong bảng dưới đây.

Phần mô tả nêu trên có thể được biểu diễn bằng Fig.3a. Dựa trên cách thức ánh xạ nêu trên, sáng chế còn đề xuất cách thức ánh xạ khác, chẳng hạn, trường hợp trong đó có CRC phân tán (distributed CRC, D-CRC).

Khi có D-CRC, các bit CRC rời rạc chiếm một vài vị trí kênh phụ. Trong trường hợp này, từ bit loại thứ nhất đến bit loại thứ tư, các vị trí của các bit CRC rời rạc được xem xét trước. Trong tập hợp bit thông tin của mã cực, các kênh phụ bị chiếm bởi các bit CRC bị loại trừ, các kênh phụ còn lại được sắp xếp theo thứ tự tăng dần của độ tin cậy, các bit CRC trong ánh xạ được loại trừ, các bit còn lại được phân loại dựa trên bốn loại nêu trên theo cách thức theo các phương án thực hiện nêu trên, và sau đó các kết quả phân loại dựa trên các loại bit được phân loại theo các phương án thực hiện nêu trên được ánh xạ đến tập hợp bit thông tin.

Ngoài ra, chẳng hạn, bằng cách loại trừ các kênh phụ mã cực bị chiếm bởi các bit CRC rời rạc, vài chuỗi sắp xếp khả thi của MIB như sau:

Các chuỗi khả thi, được mô tả dưới đây bằng các ví dụ, sắp xếp bốn loại

được phân loại nêu trên của thông tin bit theo thứ tự tăng dần của độ tin cậy mã cực có thể bao gồm nhưng không bị giới hạn ở một hoặc nhiều ví dụ sau:

Ví dụ 2.1: Chuỗi sắp xếp, theo thứ tự tăng dần của độ tin cậy mã cực, các bit bao gồm bốn loại bit được phân loại có thể là:

bit loại thứ nhất, bit loại thứ hai, bit loại thứ ba, bit loại thứ tư.

Dựa trên ví dụ nêu trên của mỗi loại bit và chuỗi nêu trên, ví dụ là: bit loại thứ nhất bao gồm bit dành riêng, bit loại thứ hai bao gồm thông tin băng thông và thông tin cấu hình kênh điều khiển toàn cục, bit loại thứ ba bao gồm thông tin chuỗi thời gian, bit loại thứ tư bao gồm chỉ báo SIB.

Các bit được ánh xạ đến các vị trí có độ tin cậy thấp loại trừ vị trí của CRC theo thứ tự tăng dần của độ tin cậy mã cực ở chuỗi sắp xếp nêu trên.

Ví dụ 2.2: Chuỗi sắp xếp, theo thứ tự tăng dần của độ tin cậy mã cực, các bit bao gồm bốn loại bit được phân loại có thể là:

bit loại thứ nhất, bit loại thứ hai, bit loại thứ ba, bit loại thứ tư.

Dựa trên ví dụ nêu trên của mỗi loại bit và chuỗi nêu trên, ví dụ là: bit loại thứ nhất bao gồm bit dành riêng, bit loại thứ hai bao gồm thông tin cấu hình kênh điều khiển toàn cục và thông tin băng thông, bit loại thứ ba bao gồm thông tin chuỗi thời gian, bit loại thứ tư bao gồm SIB.

Các bit được ánh xạ đến các vị trí có độ tin cậy thấp loại trừ vị trí của CRC theo thứ tự tăng dần của độ tin cậy mã cực ở chuỗi sắp xếp nêu trên.

Ví dụ 2.3: Chuỗi sắp xếp, theo thứ tự tăng dần của độ tin cậy mã cực, các bit bao gồm bốn loại bit được phân loại có thể là:

bit loại thứ nhất, bit loại thứ hai, bit loại thứ ba, bit loại thứ tư.

Dựa trên ví dụ nêu trên của mỗi loại bit và chuỗi nêu trên, ví dụ là: bit loại thứ nhất bao gồm bit dành riêng, các bit thu được sau khi bit loại thứ hai và bit loại thứ ba bao gồm thông tin cấu hình kênh điều khiển toàn cục, thông tin chuỗi thời gian, và thông tin băng thông được kết hợp, bit loại thứ tư bao gồm chỉ báo SIB.

Các bit được ánh xạ đến các vị trí có độ tin cậy thấp loại trừ vị trí của CRC theo thứ tự tăng dần của độ tin cậy mã cực ở chuỗi sắp xếp nêu trên.

SIB theo phương án nêu trên có thể là thông tin SIB, hoặc có thể là thông

tin chỉ báo tài nguyên SIB.

Ví dụ 2.4: Chuỗi sắp xếp, theo thứ tự tăng dần của độ tin cậy mã cực, các bit bao gồm bốn loại bit được phân loại có thể là:

bit loại thứ nhất, bit loại thứ hai, bit loại thứ ba, bit loại thứ tư.

Dựa trên ví dụ nêu trên của mỗi loại bit và chuỗi nêu trên, ví dụ là: bit loại thứ nhất bao gồm bit dành riêng, các bit thu được sau khi bit loại thứ hai và bit loại thứ ba bao gồm thông tin cấu hình kênh điều khiển toàn cục, thông tin băng thông, và thông tin chuỗi thời gian được kết hợp, bit loại thứ tư bao gồm SIB.

Các bit được ánh xạ đến các vị trí có độ tin cậy thấp loại trừ vị trí của CRC theo thứ tự tăng dần của độ tin cậy mã cực ở chuỗi sắp xếp nêu trên.

Ví dụ 2.5: Chuỗi sắp xếp, theo thứ tự tăng dần của độ tin cậy mã cực, các bit bao gồm bốn loại bit được phân loại có thể là: bit loại thứ nhất, bit loại thứ hai, bit loại thứ ba.

Dựa trên ví dụ nêu trên của mỗi loại bit và chuỗi nêu trên, ví dụ là: bit loại thứ nhất bao gồm bit dành riêng, bit loại thứ hai bao gồm thông tin cấu hình kênh điều khiển toàn cục và thông tin băng thông, bit loại thứ ba bao gồm thông tin chuỗi thời gian.

Phần nêu trên có thể theo cách khác bao gồm bit loại thứ nhất, bit loại thứ ba, và bit loại thứ tư, trong đó chuỗi là: các bit loại thứ nhất bao gồm bit dành riêng, các bit loại thứ ba bao gồm thông tin chuỗi thời gian, và bit loại thứ tư bao gồm SIB; hoặc

bao gồm bit loại thứ nhất và bit loại thứ ba, trong đó chuỗi tương ứng là: các bit loại thứ nhất bao gồm bit dành riêng và các bit loại thứ ba bao gồm thông tin chuỗi thời gian; hoặc

bao gồm bit loại thứ nhất và bit loại thứ hai, trong đó chuỗi tương ứng là: các bit thứ nhất bao gồm bit dành riêng và các bit loại thứ hai bao gồm thông tin băng thông.

Các bit được ánh xạ đến các vị trí có độ tin cậy thấp loại trừ vị trí của CRC theo thứ tự tăng dần của độ tin cậy mã cực ở chuỗi sắp xếp nêu trên.

Việc bố trí vị trí của CRC không tuân theo chặt chẽ tiêu chí nêu trên.

Đối với mã cực có độ dài mã bằng 512, tổng độ dài của MIB và CRC bằng 72. Do vậy, 72 kênh phụ có độ tin cậy cao nhất trong mã cực được lựa chọn làm tập hợp bit thông tin. Việc sắp xếp các số chuỗi của 72 kênh phụ theo thứ tự tăng dần của độ tin cậy giống như đã mô tả trước đó.

72 bit thông tin bao gồm 24 bit của CRC, và bộ đan xen của D-CRC được tạo bằng CRC như sau:

[1, 3, 6, 9, 12, 14, 16, 18, 19, 21, 23, 26, 27, 28, 30, 31, 34, 35, 37, 40, 42, 46, 47, 48, 0, 2, 4, 7, 10, 13, 15, 17, 20, 22, 24, 29, 32, 36, 38, 41, 43, 49, 5, 8, 11, 25, 33, 39, 44, 50, 45, 51, 52, 53, 54, 55, 56, 57, 58, 59, 60, 61, 62, 63, 64, 65, 66, 67, 68, 69, 70, 71].

Do độ dài của phần MIB bằng 72 − 24 = 48, các bit CRC thu được sau khi đan xen D-CRC được đặt ở các vị trí có các số chuỗi lớn hơn 48 trong chuỗi nêu trên.

Dựa trên tổ hợp của mẫu hình đan xen D-CRC và tập hợp bit thông tin của mã cực, các vị trí đặt thông tin D-CRC trong mã cực thu được như sau:

[443, 478, 489, 491, 492, 493, 494, 495, 496, 497, 498, 499, 500, 501, 502, 503, 504, 505, 506, 507, 508, 509, 510, 511]

Các bit để đặt D-CRC bị loại bỏ khỏi tập hợp bit thông tin của mã cực. Chuỗi sắp xếp của phần còn lại theo thứ tự tăng dần của độ tin cậy là:

[484, 430, 488, 239, 378, 459, 437, 380, 461, 351, 467, 438, 251, 462, 442, 441, 469, 247, 367, 253, 375, 444, 470, 483, 415, 485, 473, 474, 254, 379, 431, 486, 476, 439, 490, 463, 381, 382, 445, 471, 446, 475, 487, 255, 477, 383, 447, 479]. Phần mô tả chi tiết nêu trên có thể được biểu diễn bằng Fig.3b.

Sáng chế còn đề xuất phương án thực hiện. Dựa vào phương án thực hiện thứ nhất và phương án thực hiện thứ hai nêu trên, các bit CRC rời rạc và các bit CRC khác được sắp xếp cụ thể. Các bit CRC rời rạc được sắp xếp theo cách thức theo phương án thực hiện thứ hai nêu trên, và sau đó các bit CRC còn lại được sắp xếp theo cách thức theo phương án thực hiện thứ nhất. Các chi tiết không được mô tả lại ở đây. Trong ví dụ khác, giả thiết rằng kết quả thu được sau khi CRC được thực hiện trên báo hiệu quảng bá (báo hiệu được mang trên kênh PBCH) là a_0, a_1, ..., a_{13}, a_{14}, ..., a_{23}, a_{24}, ..., a_{39}, trong đó a_{14}, ..., a_{23} là các

bit dành riêng (10 bit) và a_{24}, ..., a_{39} tương ứng với các bit kiểm tra (và có thể bao gồm mặt nạ). Giả thiết rằng 10 bit thông tin độ tin cậy thấp trong mã cực là {79, 106, 55, 105, 92, 102, 90, 101, 47, 89}. Trong trường hợp này, khi 10 bit dành riêng được ánh xạ đến 10 bit thông tin độ tin cậy thấp, $u(79) = a_{14}$, $u(106) = a_{15}$, $u(55) = a_{16}$, $u(105) = a_{17}$, $u(92) = a_{18}$, $u(102) = a_{19}$, $u(90) = a_{20}$, $u(101) = a_{21}$, $u(47) = a_{22}$, và $u(89) = a_{23}$ có thể thu được bằng bộ đan xen, để hoàn thành tiếp quá trình ánh xạ các bit dành riêng đến các bit thông tin. Một cách tương tự, để ánh xạ các bit còn lại của báo hiệu quảng bá đến các bit thông tin còn lại trong mã cực, tham khảo phương pháp nêu trên. Để tránh lặp lại, các chi tiết không được mô tả lại ở đây.

303. Thực hiện mã hóa mã cực trên các bit được ánh xạ, để thu thập các bit mã hóa được mã hóa.

304. Gửi các bit mã hóa.

Chẳng hạn, khi thiết bị truyền thông không dây sẵn sáng gửi báo hiệu quảng bá bằng PBCH, mã hóa cực có thể được thực hiện trên báo hiệu quảng bá trước. Đầu ra mã hóa của mã cực có thể được biểu diễn bằng công thức (1):

$$x_1^N = u_1^N G_{N.} \quad (1)$$

trong đó $u_1^N = \{u_1, u_2, ..., u_N\}$ là vectơ hàng nhị phân có độ dài là N; $G_{N.}$ là ma trận $N * N$, $G_{N.} = B_N F^{\otimes n}$, N là độ dài của các bit mã hóa được mã hóa, $n \geq 0$, $F = \begin{bmatrix} 1 & 0 \\ 1 & 1 \end{bmatrix}$, B_N là ma trận chuyển vị, và $F^{\otimes n}$ là lũy thừa Kronecker và được định nghĩa là $F^{\otimes n} = F \otimes F^{\otimes (n-1)}$.

Trong quá trình mã hóa của mã cực, một số bit trong u_1^N được sử dụng để mang thông tin (tức là, thông tin cần được gửi đến đầu nhận). Các bit này được gọi là các bit thông tin. Tập hợp các chỉ mục của các bit này được ký hiệu là A. Các bit còn lại, được gọi là các bit đóng băng, có các giá trị cố định và có thể, chẳng hạn, thường được gán bằng 0.

Theo phương pháp theo phương án thực hiện sáng chế, M bit thông tin dự báo được được ánh xạ lần lượt đến M bit thông tin độ tin cậy thấp trong K bit

thông tin của mã cực, và D bit CRC được ánh xạ đến D bit thông tin độ tin cậy cao trong các bit thông tin còn lại của K bit thông tin, để thu thập các bit được ánh xạ. Sau đó, các mã cực được mã hóa có thể thu được dựa trên quá trình mã hóa được thể hiện trên công thức (1). Nói theo cách khác, các bit mã hóa được mã hóa thu được.

Đầu ra mã cực được mã hóa sau khi xử lý mã hóa được thực hiện bằng bộ mã hóa mã cực có thể được đơn giản hóa như là $x_1^N=u_A G_{N.}(A)$, trong đó u_A là tập hợp bit thông tin trong u_1^N, u_A là vectơ hàng có độ dài là K, K là số lượng bit thông tin, $G_{N.}(A)$ là ma trận phụ thu được bằng các hàng tương ứng với các chỉ mục trong tập A trong $G_{N.}$, và $G_{N.}(A)$ là ma trận K*N.

Dựa vào giải pháp kỹ thuật nêu trên, trong khi gửi báo hiệu quảng bá, ánh xạ được thực hiện trước hết dựa trên các giá trị độ tin cậy của các bit thông tin trong mã cực, và sau đó mã hóa cực được thực hiện trên các bit được ánh xạ. Trong trường hợp này, các bit hữu ích trong báo hiệu quảng bá có thể được ngăn không cho được ánh xạ đến bit thông tin độ tin cậy thấp, nhờ đó cải thiện độ tin cậy truyền báo hiệu quảng bá.

Một cách tùy chọn, theo phương án thực hiện, M bit thông tin độ tin cậy thấp bao gồm M bit thông tin có độ tin cậy nhỏ hơn ngưỡng định trước, hoặc M bit thông tin độ tin cậy thấp bao gồm M bit thông tin có độ tin cậy thấp nhất trong K bit thông tin.

Một cách tùy chọn, theo phương án thực hiện khác, trước khi M bit dành riêng của báo hiệu quảng bá được ánh xạ lần lượt đến M bit thông tin độ tin cậy thấp trong K bit thông tin của mã cực, K bit thông tin có thể được sắp xếp trước hết dựa trên các giá trị độ tin cậy của K bit thông tin. Trong trường hợp này, khi M bit dành riêng của báo hiệu quảng bá được ánh xạ lần lượt đến M bit thông tin độ tin cậy thấp trong K bit thông tin của mã cực, M bit dành riêng có thể lần lượt được ánh xạ đến M bit thông tin độ tin cậy thấp trong K bit thông tin dựa trên kết quả sắp xếp.

Chẳng hạn, phần mô tả được thực hiện bằng ví dụ trong đó độ dài mã của mã cực bằng 128 bit. Mã cực bao gồm 40 bit thông tin. 40 bit thông tin được

sắp xếp theo thứ tự giảm dần của độ tin cậy, để thu thập các chỉ mục được sắp xếp như sau:

{127, 126, 125, 23, 119, 111, 95, 124, 122, 63, 121, 118, 117, 115, 110, 109, 107, 94, 93, 103, 91, 62, 120, 87, 61, 116, 114, 59, 108, 113, 79, 106, 55, 105, 92, 102, 90, 101, 47, 89}.

Giả thiết rằng độ dài của báo hiệu quảng bá bằng 40 bit. 40 bit bao gồm 10 bit dành riêng. Trong trường hợp này, 10 bit dành riêng nên được ánh xạ lần lượt đến các bit thông tin tương ứng với {79, 106, 55, 105, 92, 102, 90, 101, 47, 89}. Các bit còn lại của báo hiệu quảng bá được ánh xạ đến các bit thông tin khác ngoài 10 bit nêu trên.

Một cách tùy chọn, theo phương án thực hiện khác, giá trị độ tin cậy của bit thông tin được xác định dựa trên dung lượng bit, khoảng cách Bhattacharyya, tham số Bhattacharyya, hoặc xác suất lỗi.

Chẳng hạn, khi dung lượng bit được sử dụng để đo độ tin cậy của các bit thông tin, dung lượng bit của mỗi bit thông tin trong mã cực có thể được xác định trước, và giá trị dung lượng bit được sử dụng để biểu diễn giá trị độ tin cậy của bit thông tin, trong đó bit có dung lượng bit lớn có độ tin cậy cao.

Theo cách khác, khi tham số Bhattacharyya được sử dụng để đo độ tin cậy của các bit thông tin, tham số Bhattacharyya của mỗi bit thông tin trong mã cực có thể được xác định, và giá trị tham số Bhattacharyya được sử dụng để biểu diễn giá trị độ tin cậy của bit thông tin, trong đó bit thông tin có giá trị tham số Bhattacharyya nhỏ có độ tin cậy cao.

Fig.4 là sơ đồ khối của thiết bị mã hóa cực theo phương án thực hiện sáng chế. Thiết bị mã hóa 400 trên Fig.4 có thể được đặt ở BS hoặc thiết bị đầu cuối truy nhập (chẳng hạn, BS 102 và thiết bị đầu cuối truy nhập 116), và bao gồm khối ánh xạ 401 và khối mã hóa 402.

Khối ánh xạ 401 được tạo cấu hình để: ánh xạ M bit dành riêng của báo hiệu quảng bá lần lượt đến M bit thông tin độ tin cậy thấp trong K bit thông tin của mã cực, và ánh xạ các bit còn lại của báo hiệu quảng bá đến các bit thông tin còn lại của K bit thông tin để thu được các bit được ánh xạ, trong đó $M < K$, và M và K đều là các số nguyên dương.

Nên hiểu rằng báo hiệu quảng bá là báo hiệu được mang trên kênh quảng bá, chẳng hạn, PBCH. Báo hiệu quảng bá thường bao gồm vài bit dành riêng mà thực sự không mang thông tin hữu ích. Trong trường hợp này, trong quá trình mã hóa của mã cực, các bit dành riêng được ánh xạ đến bit thông tin độ tin cậy thấp. Thậm chí nếu các bit dành riêng được thay đổi trong khi truyền, thì không ảnh hưởng giải mã đúng báo hiệu quảng bá.

Cũng nên hiểu rằng dạng đo lường độ tin cậy không bị giới hạn theo phương án thực hiện sáng chế. Chẳng hạn, có thể tham khảo hệ đo độ tin cậy mã cực hiện tại, chẳng hạn dung lượng bit, khoảng cách Bhattacharyya, tham số Bhattacharyya, hoặc xác suất lỗi.

Chẳng hạn, giả thiết rằng kết quả thu được sau khi CRC được thực hiện trên báo hiệu quảng bá (báo hiệu được mang trên PBCH) là a_0, a_1, ..., a_{13}, a_{14}, ..., a_{23}, a_{24}, ..., và a_{39}. a_{14}, ..., a_{23} là các bit dành riêng (10 bit), và a_{24}, ..., a_{39} tương ứng với các bit kiểm tra (và có thể bao gồm mặt nạ). Giả thiết rằng 10 bit thông tin độ tin cậy thấp trong mã cực là {79, 106, 55, 105, 92, 102, 90, 101, 47, 89}. Trong trường hợp này, khi 10 bit dành riêng được ánh xạ đến 10 bit thông tin độ tin cậy thấp, $u(79) = a_{14}$, $u(106) = a_{15}$, $u(55) = a_{16}$, $u(105) = a_{17}$, $u(92) = a_{18}$, $u(102) = a_{19}$, $u(90) = a_{20}$, $u(101) = a_{21}$, $u(47) = a_{22}$, và $u(89) = a_{23}$ có thể thu được bằng bộ đan xen, để hoàn thành tiếp quá trình ánh xạ các bit dành riêng đến các bit thông tin. Một cách tương tự, để ánh xạ các bit còn lại của báo hiệu quảng bá đến các bit thông tin còn lại trong mã cực, tham khảo phương pháp nêu trên. Để tránh lặp lại, các chi tiết không được mô tả lại ở đây.

Khối mã hóa 402 được tạo cấu hình để thực hiện mã hóa cực trên các bit được ánh xạ, để thu thập các bit mã hóa được mã hóa.

Ở đây, đối với quá trình thực hiện mã hóa cực trên các bit được ánh xạ bởi khối mã hóa, tham khảo phần mô tả theo các phương án thực hiện nêu trên. Để tránh lặp lại, các chi tiết không được mô tả lại ở đây.

Dựa vào giải pháp kỹ thuật nêu trên, trong khi gửi báo hiệu quảng bá, ánh xạ được thực hiện trước dựa trên các giá trị độ tin cậy của các bit thông tin trong mã cực, và sau đó mã hóa cực được thực hiện trên các bit được ánh xạ. Trong trường hợp này, các bit hữu ích trong báo hiệu quảng bá có thể được

ngăn không cho được ánh xạ đến bit thông tin độ tin cậy thấp, nhờ đó cải thiện độ tin cậy truyền báo hiệu quảng bá.

Một cách tùy chọn, theo phương án thực hiện, M bit thông tin độ tin cậy thấp bao gồm M bit thông tin có độ tin cậy nhỏ hơn ngưỡng định trước, hoặc M bit thông tin độ tin cậy thấp bao gồm M bit thông tin có độ tin cậy thấp nhất trong K bit thông tin.

Một cách tùy chọn, theo phương án thực hiện khác, thiết bị mã hóa 400 còn bao gồm khối sắp xếp 403.

Khối sắp xếp 403 được tạo cấu hình để sắp xếp K bit thông tin dựa trên các giá trị độ tin cậy của K bit thông tin.

Trong trường hợp này, khối mã hóa 402 được tạo cấu hình cụ thể để ánh xạ M các bit dành riêng lần lượt đến M bit thông tin độ tin cậy thấp trong K bit thông tin dựa trên kết quả sắp xếp.

Chẳng hạn, thực hiện mô tả bằng ví dụ trong đó độ dài mã của mã cực bằng 128 bit. Mã cực bao gồm 40 bit thông tin. 40 bit thông tin được sắp xếp theo thứ tự giảm dần của độ tin cậy, để thu thập các chỉ mục được sắp xếp như sau:

{127, 126, 125, 23, 119, 111, 95, 124, 122, 63, 121, 118, 117, 115, 110, 109, 107, 94, 93, 103, 91, 62, 120, 87, 61, 116, 114, 59, 108, 113, 79, 106, 55, 105, 92, 102, 90, 101, 47, 89}.

Giả thiết rằng độ dài của báo hiệu quảng bá bằng 40 bit. 40 bit bao gồm 10 bit dành riêng. Trong trường hợp này, 10 bit dành riêng nên được ánh xạ lần lượt đến các bit thông tin tương ứng với {79, 106, 55, 105, 92, 102, 90, 101, 47, 89}. Các bit còn lại của báo hiệu quảng bá được ánh xạ đến các bit thông tin khác ngoài 10 bit nêu trên.

Một cách tùy chọn, theo phương án thực hiện khác, giá trị độ tin cậy của bit thông tin được xác định dựa trên dung lượng bit, khoảng cách Bhattacharyya, tham số Bhattacharyya, hoặc xác suất lỗi.

Chẳng hạn, khi dung lượng bit được sử dụng để đo độ tin cậy của các bit thông tin, dung lượng bit của mỗi bit thông tin trong mã cực có thể được xác định trước, và giá trị dung lượng bit được sử dụng để biểu diễn giá trị độ tin cậy của bit thông tin, trong đó bit có dung lượng bit lớn có độ tin cậy cao.

Theo cách khác, khi tham số Bhattacharyya được sử dụng để đo độ tin cậy của các bit thông tin, tham số Bhattacharyya của mỗi bit thông tin trong mã cực có thể được xác định, và giá trị tham số Bhattacharyya được sử dụng để biểu diễn giá trị độ tin cậy của bit thông tin, trong đó bit thông tin có giá trị tham số Bhattacharyya nhỏ có độ tin cậy cao.

Một cách tùy chọn, theo phương án thực hiện khác, thiết bị mã hóa 400 còn bao gồm khối đan xen 404 và khối thu thập 405. Khối đan xen 404 và khối thu thập 405 có thể được đặt ở bộ phận so khớp tốc độ 205 trong thiết bị truyền thông không dây 202 được thể hiện trên Fig.2. Trong trường hợp này, bộ phận so khớp tốc độ 205 và bộ mã hóa mã cực 204 cùng tạo thiết bị mã hóa cực 400.

Khối đan xen 404 được tạo cấu hình để thực hiện sắp xếp và đan xen đồng quy trên các bit mã hóa được mã hóa, để thu thập các bit mã hóa được đan xen.

Khối thu thập 405 được tạo cấu hình để nhập vào E bit thứ nhất của các bit mã hóa được đan xen vào bộ đệm tuần hoàn dựa trên giá trị định trước E.

Theo cách khác, khối thu thập 405 được tạo cấu hình để: thực hiện xử lý đảo trên các bit mã hóa được đan xen; và nhập, vào bộ đệm tuần hoàn dựa trên giá trị định trước E, E bit thứ nhất trong các bit mã hóa mà thu được sau khi xử lý đảo.

Nên hiểu rằng giá trị định trước E liên quan đến định dạng khung của báo hiệu quảng bá. Theo cách này, phương án thực hiện sáng chế có thể còn cải thiện tốc độ mã.

Một cách tùy chọn, theo phương án thực hiện khác, khối đan xen 404 được tạo cấu hình cụ thể để: thu được chuỗi đồng quy dựa trên độ dài của các bit mã hóa được mã hóa; sau đó, thực hiện xử lý sắp xếp trên chuỗi đồng quy theo quy tắc định trước, để thu thập chuỗi tham chiếu, và xác định hàm ánh xạ dựa trên chuỗi đồng quy và chuỗi tham chiếu; và cuối cùng thực hiện đan xen trên các bit mã hóa được mã hóa theo hàm ánh xạ, để thu thập các bit mã hóa được đan xen.

Cụ thể là, đối với quá trình trong đó khối đan xen 404 thực hiện đan xen trên các bit mã hóa được mã hóa, tham khảo mô tả chi tiết theo phương án nêu trên. Để tránh lặp lại, các chi tiết không được mô tả lại ở đây.

Một cách tùy chọn, theo phương án thực hiện khác, khối đan xen 404 được tạo cấu hình cụ thể để xác định chuỗi đồng quy theo công thức (3) sau:

$$x(0) = x_o,$$

$$x(n+1) = [a * x(n) + c] \bmod m, \quad n = 0,1,\ldots,(N-2) \quad (3)$$

trong đó N là độ dài của các bit mã hóa được mã hóa, x_0, a, c, và m là các tham số cụ thể, và $x(0), x(1), ..., x(N-1)$ là chuỗi đồng quy.

Nên hiểu rằng, việc N là độ dài của các bit mã hóa được mã hóa nghĩa là N là độ dài mã của mã cực.

Cụ thể là, giả thiết rằng Q là số nguyên dương cụ thể. Khi hai số nguyên A và B được chia riêng rẽ cho Q, các phần dư thu được là giống nhau. Trong trường hợp này, được gọi là A và B là đồng quy cho modulo Q. Công thức (2) đại diện phương pháp đồng quy tuyến tính, trong đó m đại diện môđun, $m > 0$, a đại diện bộ nhân, c đại diện số gia, và $x(0)$ đại diện giá trị khởi động.

Một cách tùy chọn, theo phương án thực hiện khác, $x_0 = 4831$, $a = 7^5$, $c = 0$, và $m = 2^{31} - 1$.

Fig.5 là sơ đồ của thiết bị đầu cuối truy nhập mà giúp thực hiện phương pháp mã hóa cực nêu trên trong hệ thống truyền thông không dây. Thiết bị đầu cuối truy nhập 500 bao gồm bộ nhận 502. Bộ nhận 502 được tạo cấu hình để: nhận tín hiệu từ, chẳng hạn, anten nhận (không được thể hiện trên hình vẽ), thực hiện hành động cụ thể (chẳng hạn, lọc, khuếch đại, hoặc biến đổi xuống) trên tín hiệu được nhận, và số hóa tín hiệu được điều chỉnh để thu thập mẫu. Bộ nhận 502 có thể là, chẳng hạn, bộ nhận sai số quân phương nhỏ nhất (Minimum Mean Square Error, MMSE). Thiết bị đầu cuối truy nhập 500 có thể còn bao gồm bộ giải điều biến 504. Bộ giải điều biến 504 có thể được tạo cấu hình để giải điều biến ký hiệu được nhận và cấp ký hiệu cho bộ xử lý 506 để ước tính kênh. Bộ xử lý 506 có thể là bộ xử lý dành riêng được tạo cấu hình để phân tích thông tin được nhận bởi bộ nhận 502 và/hoặc tạo thông tin được gửi bởi bộ truyền 516; hoặc bộ xử lý được tạo cấu hình để điều khiển một hoặc nhiều

thành phần của thiết bị đầu cuối truy nhập 500; và/hoặc bộ điều khiển được tạo cấu hình để phân tích thông tin được nhận bởi bộ nhận 502, tạo thông tin được gửi bởi bộ truyền 516, và điều khiển một hoặc nhiều thành phần của thiết bị đầu cuối truy nhập 500.

Thiết bị đầu cuối truy nhập 500 có thể còn bao gồm bộ nhớ 508. Bộ nhớ 508 có thể được ghép nối một cách vận hành được với bộ xử lý 506, và lưu trữ dữ liệu sau: dữ liệu sẽ được gửi, dữ liệu được nhận, và thông tin thích hợp khác bất kỳ liên quan đến việc thực thi các hoạt động khác và các chức năng được mô tả theo sáng chế. Bộ nhớ 508 có thể còn lưu trữ giao thức và/hoặc thuật toán liên quan đến việc xử lý của mã cực.

Có thể hiểu rằng bộ phân lưu trữ dữ liệu (chẳng hạn, bộ nhớ 508) được mô tả ở đây có thể là bộ nhớ khả biến hoặc bộ nhớ bất biến, hoặc có thể bao gồm cả bộ nhớ khả biến và bộ nhớ bất biến. Thông qua ví dụ nhưng không nhằm giới hạn, bộ nhớ bất biến có thể bao gồm bộ nhớ chỉ đọc (Read-Only Memory, ROM), ROM lập trình được (Programmable ROM, PROM), PROM xóa được (Erasable PROM, EPROM), EPROM bằng điện (Electrically EPROM, EEPROM), hoặc bộ nhớ nhanh. Bộ nhớ khả biến có thể bao gồm bộ nhớ truy nhập ngẫu nhiên (Random Access Memory, RAM), được sử dụng làm bộ nhớ đệm (cache) ngoài. Thông qua ví dụ nhưng không giới hạn, nhiều dạng bộ nhớ truy nhập ngẫu nhiên (random access memory, RAM), chẳng hạn, RAM tĩnh (Static RAM, SRAM), RAM động (Dynamic RAM, DRAM), DRAM đồng bộ (Synchronous DRAM, SDRAM), SDRAM tốc độ dữ liệu kép (Double Data Rate, DDR), SDRAM tăng cường (Enhanced SDRAM, ESDRAM), DRAM liên kết đồng bộ (Synchlink DRAM, SLDRAM), và RAM Rambus trực tiếp (Direct Rambus RAM, DR RAM), có thể được sử dụng. Bộ nhớ 508 trong hệ thống và phương pháp theo sáng chế sẽ bao gồm, nhưng không bị giới hạn ở, các bộ nhớ này và các bộ nhớ khác bất kỳ có các loại thích hợp.

Ngoài ra, thiết bị đầu cuối truy nhập 500 còn bao gồm bộ mã hóa mã cực 512 và bộ phận so khớp tốc độ 510. Trong ứng dụng thực, bộ nhận 502 có thể còn được ghép nối với bộ phận so khớp tốc độ 510. Bộ phận so khớp tốc độ 510 về cơ bản có thể giống như bộ phận so khớp tốc độ 205 trên Fig.2. Bộ mã

hóa mã cực 512 về cơ bản giống như bộ mã hóa mã cực 204 trên Fig.2.

Bộ mã hóa mã cực 512 có thể được tạo cấu hình để: xác định rằng tải hữu ích của báo hiệu quảng bá bao gồm D bit CRC và M bit thông tin dự báo được;

ánh xạ M bit thông tin dự báo được lần lượt đến M bit thông tin độ tin cậy thấp in K bit thông tin của mã cực, và ánh xạ D bit CRC đến D bit thông tin độ tin cậy cao in các bit thông tin còn lại của K bit thông tin, để thu được các bit được ánh xạ, trong đó M < K, và D, M, và K đều là các số nguyên dương; và

thực hiện mã hóa cực trên các bit được ánh xạ, để thu thập các bit mã hóa được mã hóa.

Theo phương án thực hiện sáng chế, khi báo hiệu quảng bá được gửi, trước hết xác định rằng tải hữu ích của báo hiệu quảng bá bao gồm D bit CRC và M bit thông tin dự báo được; M bit thông tin dự báo được được ánh xạ đến M bit thông tin độ tin cậy thấp trong K bit thông tin của mã cực một cách lần lượt, D bit CRC được ánh xạ đến D bit thông tin độ tin cậy cao trong các bit thông tin còn lại của K bit thông tin, để thu thập các bit được ánh xạ, trong đó M < K, và D, M, và K đều là các số nguyên dương; và mã hóa cực được thực hiện trên các bit được ánh xạ, để thu thập các bit mã hóa được mã hóa, sao cho độ tin cậy của phiên truyền báo hiệu quảng bá có thể được cải thiện.

Một cách tùy chọn, theo phương án thực hiện, M bit thông tin độ tin cậy thấp bao gồm M bit thông tin có độ tin cậy nhỏ hơn ngưỡng định trước, hoặc M bit thông tin độ tin cậy thấp bao gồm M bit thông tin có độ tin cậy thấp nhất trong K bit thông tin.

Một cách tùy chọn, theo phương án thực hiện khác, M bit thông tin dự báo được bao gồm một hoặc nhiều tổ hợp bit sau: M_1 bit loại thứ nhất, M_2 bit loại thứ hai, hoặc M_3 bit loại thứ ba, trong đó bit loại thứ nhất là bit đảo, bit loại thứ hai bao gồm bit thông tin có giá trị vẫn không đổi, bit loại thứ ba là bit thông tin dự báo được có giá trị là nội dung của thông tin chuỗi thời gian và thay đổi, M_1, M_2, và M_3 đều là các số nguyên dương, $M_1 <= M$, $M_2 <= M$, và $M_3 <= M$.

Một cách tùy chọn, theo phương án thực hiện khác, khi M bit thông tin dự báo được bao gồm M_1 bit loại thứ nhất và M_2 bit loại thứ hai hoặc bao gồm M_1 bit dành riêng và M_3 bit loại thứ hai, M_1 bit loại thứ nhất được ánh xạ đến M_1

bit thông tin độ tin cậy thấp trong M bit thông tin.

Một cách tùy chọn, theo phương án thực hiện khác, M_2 bit loại thứ hai được ánh xạ đến M_2 bit thông tin độ tin cậy thấp trong các bit thông tin còn lại của M bit thông tin; hoặc M_1 bit loại thứ nhất được ánh xạ đến M_1 bit thông tin độ tin cậy thấp trong M bit thông tin; và M_3 bit loại thứ hai được ánh xạ đến M_3 bit thông tin độ tin cậy thấp trong các bit thông tin còn lại của M bit thông tin.

Một cách tùy chọn, theo phương án thực hiện khác, bộ mã hóa mã cực 512 được tạo cấu hình cụ thể để: khi M bit thông tin dự báo được bao gồm M_1 bit loại thứ nhất, M_2 bit loại thứ hai, và M_3 bit loại thứ hai, ánh xạ M_1 bit loại thứ nhất đến M_1 bit thông tin độ tin cậy thấp trong M bit thông tin.

Một cách tùy chọn, theo phương án thực hiện khác, bộ mã hóa mã cực 512 được tạo cấu hình cụ thể để: ánh xạ M_2 bit loại thứ hai đến M_2 bit thông tin độ tin cậy thấp trong $(M-M_1)$ bit thông tin; và

ánh xạ M_3 bit loại thứ ba đến M_3 bit thông tin độ tin cậy thấp trong $(M-M_1-M_2)$ bit.

Một cách tùy chọn, theo phương án thực hiện khác, tải hữu ích còn bao gồm J bit thông tin không dự báo được, và bộ mã hóa mã cực 512 còn được tạo cấu hình cụ thể để ánh xạ J bit thông tin không dự báo được đến J bit thông tin độ tin cậy thấp trong $(K-M-D)$ bit thông tin, trong đó $J < K$, và J là số nguyên dương.

Một cách tùy chọn, theo phương án thực hiện khác, bộ mã hóa mã cực 512 sắp xếp K bit thông tin dựa trên các giá trị độ tin cậy của K bit thông tin. Sau đó, bộ mã hóa mã cực 512 ánh xạ M bit dành riêng một cách lần lượt đến M bit thông tin độ tin cậy thấp trong K bit thông tin dựa trên kết quả sắp xếp.

Một cách tùy chọn, theo phương án thực hiện khác, giá trị độ tin cậy của bit thông tin được xác định dựa trên dung lượng bit, khoảng cách Bhattacharyya, tham số Bhattacharyya, hoặc xác suất lỗi.

Fig.6 là sơ đồ của hệ thống mà giúp thực hiện phương pháp mã hóa cực nêu trên trong môi trường truyền thông không dây. Hệ thống 600 bao gồm BS 602 (chẳng hạn, AP, hoặc NodeB hoặc eNB). BS 602 bao gồm bộ nhận 610 mà nhận tín hiệu từ một hoặc nhiều thiết bị đầu cuối truy nhập 604 bằng các anten

nhận 606, và bộ truyền 624 mà truyền tín hiệu đến một hoặc nhiều thiết bị đầu cuối truy nhập 604 bằng anten truyền 608. Bộ nhận 610 có thể nhận thông tin từ anten nhận 606, và có thể được liên kết vận hành được với bộ giải điều biến 612 mà giải điều biến thông tin nhận được. Bộ xử lý 614 giống như bộ xử lý được mô tả trên Fig.7 được tạo cấu hình để phân tích ký hiệu được giải điều biến. Bộ xử lý 614 được kết nối với bộ nhớ 616. Bộ nhớ 616 được tạo cấu hình để lưu trữ dữ liệu cần được gửi đến thiết bị đầu cuối truy nhập 604 (hoặc các BS khác (không được thể hiện trên hình vẽ)), hoặc dữ liệu cần được nhận từ thiết bị đầu cuối truy nhập 604 (hoặc các BS khác (không được thể hiện trên hình vẽ)), và/hoặc thông tin thích hợp khác bất kỳ liên quan đến việc thực thi các hoạt động và các chức năng khác nhau được mô tả theo sáng chế. Bộ xử lý 614 có thể còn được ghép nối với bộ mã hóa mã cực 618 và bộ phận so khớp tốc độ 620.

Bộ mã hóa mã cực 618 có thể được tạo cấu hình để: xác định rằng tải hữu ích của báo hiệu quảng bá bao gồm D bit CRC và M bit thông tin dự báo được;

ánh xạ M bit thông tin dự báo được đến M bit thông tin độ tin cậy thấp trong K bit thông tin của mã cực một cách lần lượt, và ánh xạ D bit CRC đến D bit thông tin độ tin cậy cao trong các bit thông tin còn lại của K bit thông tin, để thu được các bit được ánh xạ, trong đó $M < K$, và D, M, và K đều là các số nguyên dương; và

thực hiện mã hóa cực trên các bit được ánh xạ, để thu thập các bit mã hóa được mã hóa.

Ngoài ra, trong hệ thống 600, bộ điều biến 622 có thể ghép kênh khung, để truyền bằng anten truyền 608 bởi bộ truyền 624 đến thiết bị đầu cuối truy nhập 604. Có thể hiểu rằng bộ mã hóa mã cực 618, bộ phận so khớp tốc độ 620 và/hoặc bộ điều biến 622 có thể là một phần của bộ xử lý 614 hoặc một phần của các bộ xử lý (không được thể hiện trên hình vẽ), mặc dù được thể hiện dưới dạng riêng rẽ với bộ xử lý 614.

Có thể hiểu rằng các phương án thực hiện sang chế có thể được triển khai by phần cứng, phần mềm, firmware, middleware, vi mã, hoặc tổ hợp của chúng. Để triển khai ở dạng phần cứng, khối xử lý có thể được triển khai trong một

hoặc nhiều mạch tích hợp ứng dụng cụ thể (Application Specific Integrated Circuit, ASIC), bộ xử lý tín hiệu số (Digital Signal Processor, DSP), thiết bị DSP (DSP Device, DSPD), thiết bị lôgic lập trình được (Programmable Logic Device, PLD), mảng cổng dạng trường lập trình được (Field-Programmable Gate Array, FPGA), bộ xử lý, bộ điều khiển, bộ vi điều khiển, bộ vi xử lý, bộ phận điện tử khác được tạo cấu hình để thực hiện các chức năng theo sáng chế, hoặc tổ hợp của nó.

Khi các phương án thực hiện được triển khai bởi phần mềm, firmware, middleware hoặc vi mã, mã chương trình hoặc phân đoạn mã, phần mềm, firmware, middleware hoặc vi mã, mã chương trình hoặc đoạn mã có thể được lưu trữ trong vật máy đọc được chẳng hạn thành phần lưu trữ. Đoạn mã này có thể biểu diễn tổ hợp bất kỳ của quá trình, chức năng, chương trình con, chương trình, thủ tục, thủ tục con, môđun, phần mềm thành phần, lớp, lệnh, cấu trúc dữ liệu hoặc lệnh chương trình. Đoạn mã có thể được ghép nối với đoạn mã khác hoặc mạch phần cứng bằng cách vận chuyển và/hoặc nhận thông tin, dữ liệu, biến độc lập, tham số, hoặc nội dung bộ nhớ. Thông tin, biến độc lập, tham số, dữ liệu, và tương tự có thể được truyền, chuyển tiếp hoặc được gửi theo cách thích hợp, bao gồm chia sẻ bộ nhớ, truyền thông điệp, truyền thẻ bài (token), và truyền mạng.

Để trienr khai ở dạng phần mềm, các công nghệ theo sáng chế có thể được triển khai bằng cách sử dụng các môđun (chẳng hạn, các quá trình hoặc các chức năng) mà thực thi các chức năng được mô tả theo sáng chế. Mã phần mềm có thể được lưu trữ trong khối bộ nhớ và được thực thi bằng bộ xử lý. Khối bộ nhớ có thể được triển khai trong bộ xử lý hoặc bên ngoài bộ xử lý. Khi khối bộ nhớ được triển khai ngoài bộ xử lý, khối bộ nhớ có thể được ghép nối với bộ xử lý theo cách truyền thông bằng các biện pháp khác nhau theo giải pháp kỹ thuật đã biết.

Nên hiểu rằng tất cả các thiết bị nêu trên theo các phương án thực hiện có thể được triển khai theo các bước ở phương pháp theo các phương án thực hiện. Các chi tiết không được mô tả lại ở đây.

Theo các phương án thực hiện sáng chế, các số chuỗi của các quá trình nêu

trên không phải là các chuỗi thực thi. Các chuỗi thực thi của các quá trình nên được xác định theo các chức năng và lôgic bên trong của các quá trình, và không nên được hiểu như là giới hạn bất kỳ lên các quá trình triển khai theo các phương án thực hiện sáng chế.

Người có hiểu biết trung bình trong lĩnh vực có thể hiểu rằng, cùng với các ví dụ được mô tả theo các phương án thực hiện sáng chế, các khối và các bước thuật toán có thể được triển khai bởi phần cứng điện tử, phần mềm máy tính, hoặc tổ hợp của nó. Để mô tả rõ ràng khả năng trao đổi giữa phần cứng và phần mềm, phần trên đã mô tả chung các thành phần và các bước của mỗi ví dụ theo các chức năng. Liệu các chức năng này có được thực hiện bởi phần cứng hoặc phần mềm tùy thuộc vào các ứng dụng cụ thể và các điều kiện giới hạn thiết kế của các giải pháp kỹ thuật. Người có hiểu biết trung bình trong lĩnh vực có thể sử dụng các phương pháp khác nhau để triển khai các chức năng được mô tả cho mỗi ứng dụng cụ thể, nhưng không nên hiểu rằng việc triển khai vượt quá phạm vi của sáng chế.

Người có hiểu biết trung bình trong lĩnh vực có thể hiểu rõ rằng, để mô tả ngắn gọn và thuận tiện, đối với quá trình làm việc chi tiết của hệ thống, thiết bị, và khối nêu trên, có thể tham khảo quá trình tương ứng ở phương pháp nêu trên theo các phương án thực hiện, và các chi tiết không được mô tả lại ở đây.

Theo một số phương án thực hiện sáng chế, nên hiểu rằng hệ thống, thiết bị, và phương pháp được bộc lộ có thể được triển khai theo các cách khác. Chẳng hạn, thiết bị được mô tả theo phương án thực hiện chỉ là ví dụ. Chẳng hạn, việc phân chia khối chỉ là phân chia chức năng lôgic và có thể là phân chia khác khi triển khai thực. Chẳng hạn, các khối hoặc các thành phần có thể được kết hợp hoặc tích hợp vào hệ thống khác, hoặc một số dấu hiệu có thể bị bỏ qua hoặc không được thực hiện. Ngoài ra, các ghép nối lẫn nhau được hiển thị hoặc đề cập hoặc các ghép nối trực tiếp hoặc các kết nối truyền thông có thể được triển khai qua một số giao diện, các ghép nối gián tiếp hoặc các kết nối truyền thông giữa các thiết bị hoặc các khối, hoặc các kết nối điện, các kết nối cơ học, hoặc các kết nối ở các dạng khác.

Các khối được mô tả dưới dạng các phần riêng rẽ có thể hoặc không thể

riêng rẽ về mặt vật lý, và các phần được hiển thị dưới dạng các khối có thể hoặc không thể là các khối vật lý, tức là, có thể được đặt ở một vị trí, hoặc có thể được phân tán trên các khối mạng. Một phần hoặc tất cả các khối có thể được lựa chọn theo các nhu cầu thực để đạt được các mục đích của các giải pháp theo các phương án thực hiện sáng chế.

Ngoài ra, các khối chức năng theo các phương án thực hiện sáng chế có thể được tích hợp vào một khối xử lý, hoặc mỗi khối trong các khối có thể tồn tại độc lập về mặt vật lý, hoặc hai hoặc nhiều khối được tích hợp vào một khối. Khối tích hợp có thể được triển khai ở dạng phần cứng, hoặc có thể được triển khai ở dạng khối chức năng phần mềm.

Khi khối tích hợp được triển khai ở dạng khối chức năng phần mềm và được bán hoặc sử dụng làm sản phẩm độc lập, khối tích hợp có thể được lưu trữ trong vật lưu trữ máy tính đọc được. Dựa vào hiểu biết này, các giải pháp kỹ thuật của sáng chế chủ yếu, hoặc một phần đóng góp vào giải pháp kỹ thuật đã biết, hoặc tất cả hoặc một phần của các giải pháp kỹ thuật có thể được triển khai ở dạng sản phẩm phần mềm. Sản phẩm phần mềm được lưu trữ trong vật lưu trữ và bao gồm vài lệnh để ra lệnh thiết bị máy tính (có thể là máy tính cá nhân, máy chủ, thiết bị mạng, hoặc tương tự) thực hiện tất cả hoặc một phần của các bước của phương pháp được mô tả theo các phương án thực hiện sáng chế. Vật lưu trữ nêu trên bao gồm phương tiện bất kỳ có thể lưu trữ mã chương trình, chẳng hạn ổ nhớ nhanh USB, đĩa cứng tháo được, ROM, RAM, đĩa từ, hoặc đĩa quang.

Các phần mô tả nêu trên chỉ là các triển khai cụ thể của sáng chế, mà không nhằm giới hạn phạm vi bảo hộ của sáng chế. Biến thể hoặc thay thế bất kỳ mà người có hiểu biết trung bình trong lĩnh vực dễ dàng đoán ra được trong phạm vi kỹ thuật được bộc lộ theo sáng chế sẽ nằm trong phạm vi bảo hộ của sáng chế. Do vậy, phạm vi bảo hộ của sáng chế sẽ phụ thuộc vào phạm vi bảo hộ của các điểm yêu cầu bảo hộ.

Dựa vào Fig.2, theo phương án thực hiện, bộ mã hóa mã cực 204 được tạo cấu hình để: xác định rằng tải hữu ích của báo hiệu quảng bá bao gồm D bit CRC và M bit thông tin dự báo được; ánh xạ M bit thông tin dự báo được lần

lượt đến M kênh phụ độ tin cậy thấp trong các kênh phụ tương ứng với K bit thông tin của mã cực, và ánh xạ D bit CRC đến D kênh phụ độ tin cậy cao trong các kênh phụ tương ứng với các bit thông tin còn lại của K bit thông tin, để thu được các bit được ánh xạ, trong đó M nhỏ hơn hoặc bằng (K−D), và D, M, và K đều là các số nguyên dương; và thực hiện mã hóa cực trên các bit được ánh xạ, để thu được các bit được mã hóa.

Ngoài ra, bộ truyền 206 có thể tuần tự truyền, trên kênh, các bit đã được xử lý bởi bộ phận so khớp tốc độ 205. Chẳng hạn, bộ truyền 206 có thể gửi dữ liệu liên quan đến thiết bị truyền thông không dây khác (không được thể hiện trên hình vẽ).

M kênh phụ độ tin cậy thấp nêu trên trong các kênh phụ tương ứng với K bit thông tin của mã cực nhất quán với phần mô tả của M bit thông tin độ tin cậy thấp trong K bit thông tin của mã cực theo các phương án thực hiện nêu trên. Để mô tả các mối quan hệ giữa các bit thông tin và các kênh phụ tương ứng với các bit thông tin rõ ràng hơn, M bit thông tin độ tin cậy thấp trong K bit thông tin của mã cực theo các phương án thực hiện nêu trên có thể còn được mô tả như sau: K kênh phụ được chọn từ các kênh phụ của mã cực, K bit thông tin được ánh xạ đến K kênh phụ được chọn, M kênh phụ độ tin cậy thấp được chọn sau đó từ K kênh phụ, và M bit thông tin được ánh xạ đến M kênh phụ được chọn.

Quá trình cụ thể trong đó bộ mã hóa mã cực nêu trên thực hiện xử lý còn được mô tả chi tiết dưới đây.

Theo các phương án thực hiện nêu trên, tải hữu ích của PBCH được phân loại thành bốn loại tùy thuộc vào việc liệu nội dung của dịch vụ truy nhập có thay đổi hay không. Ở đây, bên cạnh bốn loại bit nêu trên, loại bit thứ năm được thêm vào tùy thuộc vào các kịch bản khác nhau trong đó loại bit thay đổi. Loại bit thứ năm bao gồm các bit có các loại bit khác nhau trong các kịch bản khác nhau. Chẳng hạn, một hoặc nhiều bit mà được phân loại thành bit loại thứ ba mang loại nội dung cụ thể trong kịch bản thứ nhất, và có thể được phân loại thành bit loại thứ hai dựa vào nội dung mà được mang trong the kịch bản thứ nhất. Các bit này mang loại nội dung khác trong kịch bản thứ hai, và có thể

được phân loại thành bit loại thứ ba dựa vào nội dung mà được mang trong kịch bản thứ hai. Nói theo cách khác, các bit này mang nội dung khác và thuộc các loại khác trong các kịch bản khác nhau được phân loại thành bit loại thứ năm.

Các trường hợp của bit loại thứ năm được mô tả chi tiết dưới đây dựa trên các kịch bản khác nhau:

(1) Một số bit mang nội dung khác và thuộc các loại khác trong các kịch bản khác nhau. Loại bit cụ thể mang một loại nội dung trong kịch bản thứ nhất và mang loại nội dung khác trong kịch bản thứ hai: Một số bit mang loại nội dung cụ thể trong kịch bản thứ nhất, và một hoặc nhiều bit mang loại nội dung khác trong kịch bản thứ hai. Nói theo cách khác, các bit này mang nội dung khác trong các kịch bản khác nhau và thuộc các loại khác nhau có thể được phân loại thành bit loại thứ năm.

Chẳng hạn, trong số bit loại thứ ba, trong kịch bản ứng dụng tần số thấp, một số bit (chẳng hạn, SSBI) mà biểu diễn chuỗi thời gian có thể chỉ báo cấu hình mà thường thay đổi. Trong trường hợp này, các bit này có thể được phân loại thành bit loại thứ tư. Các bit này mà biểu diễn chuỗi thời gian cũng được sử dụng để biểu diễn chuỗi thời gian trong kịch bản tần số cao. Khi các bit này được sử dụng để biểu diễn chuỗi thời gian, các bit này được phân loại thành bit loại thứ ba. Tức là, một hoặc nhiều bit được phân loại thành bit loại thứ ba trong kịch bản tần số cao, và có thể còn được phân loại thành bit loại thứ tư trong kịch bản tần số thấp. Nói theo cách khác, các bit này mang nội dung khác trong các kịch bản khác nhau và thuộc các loại khác nhau được phân loại thành bit loại thứ năm.

(2) Một số bit mang nội dung giống nhau trong các kịch bản khác nhau. Tuy nhiên, các bit này mang nội dung giống nhau thuộc các loại khác nhau trong các kịch bản khác nhau.

Một hoặc nhiều bit là bit loại thứ nhất trong một số kịch bản, và là bit loại thứ hai hoặc bit loại thứ tư trong các kịch bản ứng dụng khác. Tuy nhiên, các bit này mang nội dung giống nhau. Chẳng hạn, một số thông tin cấu hình hệ thống có thể thuộc loại thứ tư trong khi làm việc trong cùng tế bào. Trong khi

chuyển vùng tế bào, thông tin cấu hình này được thông báo trước theo cách khác. Do vậy, thông tin cấu hình được biết trước khi giải mã, và có thể được phân loại thành bit loại thứ nhất.

Trong ví dụ khác, báo hiệu điều khiển mật độ tín hiệu chủ thuộc loại bit thứ tư trong kịch bản ứng dụng băng rộng, và thuộc loại bit thứ hai trong kịch bản băng hẹp. Một hoặc nhiều bit được phân loại thành bit loại thứ năm.

(3) Vẫn có trường hợp đặc biệt cho các bit này mà mang nội dung khác trong các kịch bản khác nhau: Một hoặc nhiều bit mang một loại nội dung trong kịch bản thứ nhất, nhưng các bit này không mang nội dung trong kịch bản thứ hai. Nói theo cách khác, trong các kịch bản khác nhau, bit này có thể hoặc không thể mang nội dung.

Chẳng hạn, trong số bit loại thứ ba, các bit được sử dụng để chỉ báo SSBI trong kịch bản tần số cao không mang thông tin trong kịch bản tần số thấp, và một hoặc nhiều bit có thể được phân loại thành bit loại thứ năm.

Trong ví dụ khác, một số báo hiệu chỉ báo cấu hình băng thông thuộc loại bit thứ tư và chỉ tồn tại trong kịch bản tần số cao. Các bit được sử dụng để mang báo hiệu này không mang thôngtin trong kịch bản tần số thấp. Trong trường hợp này, một hoặc nhiều bit có thể được phân loại thành bit loại thứ năm.

Phần sau còn mô tả chi tiết cách thức bit loại thứ năm được ánh xạ đến các kênh phụ của mã cực tương ứng.

Nói chung, M bit thông tin dự báo được bao gồm M_5 bit loại thứ năm, và ánh xạ M_5 bit loại thứ năm đến M bit thông tin độ tin cậy thấp trong M bit thông tin cụ thể bao gồm bước:

ánh xạ M_5 bit loại thứ năm đến một hoặc nhiều tổ hợp kênh phụ dưới đây, trong đó một hoặc nhiều tổ hợp kênh phụ bao gồm:

M_5 kênh phụ trong các kênh phụ tương ứng với (M_1+M_5) bit loại thứ nhất, M_5 kênh phụ trong các kênh phụ tương ứng với (M_2+M_5) bit loại thứ hai, M_5 kênh phụ trong các kênh phụ tương ứng với (M_3+M_5) bit loại thứ ba, M_5 kênh phụ trong các kênh phụ tương ứng với (M_4+M_5) bit loại thứ tư, hoặc M_5 kênh phụ giữa M_2 kênh phụ tương ứng với M_2 bit loại thứ hai và M_3 kênh phụ tương

ứng với M_3 bit loại thứ ba.

Nói chung, tùy thuộc các kịch bản ứng dụng khác nhau, bit loại thứ năm được ánh xạ dựa trên nội dung được mang bởi bit loại thứ năm. Nếu nội dung được mang trong một hoặc nhiều bit thuộc loại bất kỳ trong loại bit thứ nhất đến loại bit thứ tư, ánh xạ được thực hiện dựa trên cách thức ánh xạ bit của loại bit này. Xử lý khác được thực hiện theo yêu cầu thực, trừ khi có thiết lập đặc biệt chẳng hạn thiết lập hệ thống, chẳng hạn, thiết lập dựa trên các độ ưu tiên của các kịch bản khác nhau.

Phần sau còn mô tả quá trình ánh xạ nêu trên dựa trên các cách khác nhau trong đó bit loại thứ năm được phân loại:

(1) Đối với bit loại thứ năm, nếu bit loại thứ năm thuộc trường hợp sau: quản lý một loại nội dung trong kịch bản thứ nhất và quản lý loại nội dung khác trong kịch bản thứ hai, bit mang một loại nội dung trong kịch bản thứ nhất, và bit mang loại nội dung trong kịch bản thứ hai khác. Bit mang nội dung khác và thuộc các loại khác nhau trong các kịch bản khác nhau.

Bit loại thứ năm có thể được ánh xạ dựa trên tầm quan trọng hoặc độ ưu tiên sử dụng một hoặc nhiều bit trong kịch bản ứng dụng.

Chẳng hạn, loại bit thứ ba là một hoặc nhiều bit được sử dụng để chỉ báo, chẳng hạn, SSBI trong kịch bản tần số cao. Tức là, trong kịch bản tần số cao, một hoặc nhiều bit được phân loại thành bit loại thứ ba. Trong kịch bản tần số thấp, một hoặc nhiều bit có thể chỉ báo cấu hình thường thay đổi. Tức là, một hoặc nhiều bit có thể được phân loại thành bit loại thứ tư trong kịch bản tần số thấp. Nói chung, một hoặc nhiều bit được phân loại thành bit loại thứ năm do các đặc tính nêu trên. Khi các bit này được ánh xạ đến các kênh phụ của mã cực: Trong kịch bản tần số cao, bit mang nội dung của bit thứ ba, và một hoặc nhiều bit được ánh xạ đến các vị trí của các kênh phụ tương ứng với bit loại thứ ba; hoặc trong kịch bản tần số thấp, một hoặc nhiều bit được ánh xạ đến các vị trí của các kênh phụ tương ứng với bit loại thứ tư.

Ngoài ra, nếu các bit này không hoạt động trên băng tần số thấp, hoặc các giá trị của các bit này có thể thu được trực tiếp, một hoặc nhiều bit có thể được phân loại thành bit loại thứ nhất. Trong kịch bản tần số thấp, các bit này được

ánh xạ đến các vị trí của các kênh phụ tương ứng với bit loại thứ nhất. Vẫn có xem xét khác. Nếu hệ thống và kịch bản không hỗ trợ điều chỉnh này dựa trên các kịch bản, ở giai đoạn ban đầu của thiết kế hệ thống, nên xem xét dựa trên các độ ưu tiên của các kịch bản khác nhau. Chẳng hạn, nếu kịch bản tần số thấp có mật độ sử dụng cao hơn, một hoặc nhiều bit trong toàn bộ hệ thống được xử lý theo cách thức ánh xạ bit loại thứ nhất hoặc bit loại thứ tư. Ngược lại, nếu kịch bản tần số cao quan trọng hơn, một hoặc nhiều bit được xử lý theo cách thức ánh xạ bit thứ ba.

(2) Một số bit mang nội dung giống nhau trong các kịch bản khác nhau, nhưng các bit mang nội dung giống nhau thuộc các loại khác nhau trong các kịch bản khác nhau. Khi các bit này được ánh xạ đến các kênh phụ của mã cực, hiệu năng chuyển vùng của hệ thống có thể được xem xét ưu tiên trong khi thiết kế hệ thống, và các bit này sau đó được ánh xạ đến các vị trí có độ tin cậy thấp trong các kênh phụ của mã cực, chẳng hạn, trước khi kênh phụ tương ứng với bit loại thứ nhất, hoặc giữa kênh phụ tương ứng với bit thứ ba và kênh phụ tương ứng với bit loại thứ tư. Nếu thiết kế hệ thống không tập trung vào hiệu năng chuyển vùng tế bào, việc xử lý ánh xạ tương ứng được thực hiện dựa trên loại bit được phân loại ban đầu của các bit.

Trong ví dụ khác, HFI được thông báo lặp lại cho thiết bị đầu cuối theo cách khác trong kịch bản tần số thấp. Trong trường hợp này, thông tin HFI cũng có đặc tính của bit loại thứ nhất. Để ánh xạ đến kênh phụ của mã cực, thông tin HFI có thể được ánh xạ đến vị trí trước kênh phụ tương ứng với bit loại thứ nhất hoặc được ánh xạ đến vị trí không tin cậy khác.

Trong ví dụ khác, báo hiệu điều khiển mật độ tín hiệu chủ thuộc loại bit thứ tư trong kịch bản ứng dụng băng rộng, và thuộc loại bit thứ hai trong kịch bản băng hẹp. Kịch bản ứng dụng băng rộng được sử dụng thường xuyền, và có các độ ưu tiên cao hơn của tải và tương tự trong hệ thống. Do vậy, các yêu cầu thiết kế của hệ thống băng rộng được ưu tiên thỏa mãn, để ánh xạ một hoặc nhiều bit theo cách thức ánh xạ bit loại thứ tư. Ngược lại, nếu hiệu năng của thiết bị băng hẹp được xem xét nhiều hơn, một hoặc nhiều bit được ánh xạ theo cách thức ánh xạ bit loại thứ hai.

(3) Vẫn có trường hợp đặc biệt cho các bit mang nội dung khác trong các kịch bản khác nhau: Một hoặc nhiều bit mang một loại nội dung trong kịch bản thứ nhất, nhưng các bit này không mang nội dung trong kịch bản thứ hai. Nói theo cách khác, trong các kịch bản khác nhau, bit này có thể hoặc không thể mang nội dung.

Cách thức ánh xạ một hoặc nhiều bit cụ thể như sau: Chẳng hạn, một hoặc nhiều bit được sử dụng để chỉ báo SSBI trong kịch bản tần số cao không mang information trong kịch bản tần số thấp. Trong trường hợp này, một hoặc nhiều bit có thể được xử lý theo cách thức ánh xạ bit loại thứ nhất, tức là, một hoặc nhiều bit được ánh xạ đến các kênh phụ tương ứng với bit loại thứ nhất; hoặc được ánh xạ đến các vị trí của các kênh phụ phía sau kênh phụ tương ứng với bit loại thứ nhất nhưng trước vị trí của kênh phụ tương ứng với bit thứ ba.

Trong ví dụ khác, một số báo hiệu chỉ báo cấu hình băng thông thuộc loại bit thứ tư và chỉ có trong kịch bản tần số cao. Một hoặc nhiều bit được sử dụng để mang báo hiệu này không mang thông tin trong kịch bản tần số thấp. Nếu hiệu năng tần số cao được ưu tiên xem xét, một hoặc nhiều bit có thể được xử lý theo cách ánh xạ bit loại thứ nhất, hoặc một hoặc nhiều bit được ánh xạ đến các vị trí phía sau kênh phụ tương ứng với bit loại thứ nhất nhưng trước vị trí của kênh phụ tương ứng với bit loại thứ tư.

Nói chung, dựa trên phân loại nêu trên của các tập hợp bit và thứ tự từ loại thứ nhất đến loại thứ năm, nội dung của tải hữu ích của PBCH được ánh xạ đến tập hợp bit thông tin của mã cực theo thứ tự tăng dần của độ tin cậy của các kênh phụ trong tập hợp bit thông tin, hoặc được ánh xạ đến tập hợp bit thông tin của mã cực theo các số chuỗi tự nhiên, từ trước ra sau, của các kênh phụ trong tập hợp bit thông tin. Nói chung, sáng chế được mô tả dựa trên sắp xếp độ tin cậy. Cách thức ánh xạ cụ thể thay đổi theo các loại được phân loại khác nhau.

Ngoài ra, đối với các cách thức ánh xạ nêu trên, do loại bit thứ năm được thêm vào, trong khi chọn kênh phụ để ánh xạ của năm loại bit, kênh phụ tương ứng với bit loại thứ năm cần được xem xét. Chẳng hạn, ánh xạ, dựa trên cách thức ánh xạ nêu trên, M_5 bit loại thứ năm đến các kênh phụ tương ứng với M_1

bit loại thứ nhất nên được hiểu là: ánh xạ M_5 bit loại thứ năm đến M_5 kênh phụ trong các kênh phụ tương ứng với (M_1+M_5) bit loại thứ nhất. Các cách ánh xạ khác được hiểu tương tự.

Ngoài ra, một cách tùy chọn, một hoặc nhiều bit mà được phân loại thành loại cụ thể vẫn có thể được phân loại thêm ở loại khác. Chẳng hạn, dựa trên kịch bản ứng dụng của một hoặc nhiều bit, bit được phân loại thành bit loại thứ năm còn được phân loại trong khi ánh xạ và được ánh xạ tương ứng. Thiết kế này tập trung vào độ tương thích và nhất quán của hệ thống, và các đặc tính của các kịch bản khác nhau được xem xét toàn diện với khác biệt nhỏ nhất.

Chẳng hạn, một hoặc nhiều bit mà được phân loại thành bit loại thứ năm và được sử dụng để chỉ báo SSBI. Một hoặc nhiều bit thuộc loại bit thứ ba trong kịch bản tần số cao. Trong kịch bản tần số thấp, mặc dù việc sử dụng của nó sẽ được xác định, một hoặc nhiều bit vẫn thuộc loại bit thứ ba. Đối với kịch bản ứng dụng tần số cao và tần số thấp nêu trên, một hoặc nhiều bit được phân loại tiếp, và được ánh xạ tương ứng: nếu một hoặc nhiều bit không hoạt động sẽ không được sử dụng sau này trong kịch bản tần số thấp, một hoặc nhiều bit được ánh xạ đến các vị trí có độ tin cậy tương đối thấp trong các kênh phụ tương ứng với bit loại thứ ba; hoặc nếu một hoặc nhiều bit không hoạt động được thiết kế để sử dụng khả thi sau này, một hoặc nhiều bit được ánh xạ đến các vị trí có độ tin cậy tương đối cao trong các kênh phụ tương ứng với bit loại thứ ba.

Ngoài ra, phương án thực hiện sáng chế còn đề xuất quá trình đan xen CRC phân tán (distributed CRC, D-CRC) được thể hiện trên Fig.7.

Chính D-CRC cần đan xen ngay, và quá trình ánh xạ còn cần đan xen ngay. Do vậy, toàn bộ quá trình cần được triển khai bằng cách kết hợp hai lần đan xen, sao cho bit có loại nội dung cụ thể sau hai lần đan xen được ánh xạ đến kênh có độ tin cậy cụ thể. Lưu đồ cụ thể được thể hiện trên Fig.7.

a_0, a_1, ..., a_k là thông tin quảng bá được truyền từ lớp trên, và biến thành b_0, b_1, ..., b_k sau khi đan xen 1, d bit CRC được kết nối với chuỗi này để thu thập chuỗi b_0, b_1, ..., b_k, c_0, c_1, ..., c_{d-1}, và sau đó đan xen D-CRC được thực hiện ngay để thu thập d_0, d_1, ..., d_{k+d-1}.

Đan xen D-CRC được xem xét toàn diện. Để đạt được hiệu quả ánh xạ cuối cùng trong bảng trên Fig.3b, thứ tự của các bit của các loại MIB khác nhau cần được đặt ở các vị trí tin cậy cụ thể có thể được tiền ánh xạ, sao cho các bit trải qua kết nối CRC và đan xen D-CRC và được ánh xạ đến các kênh phụ trong mã cực tuân theo hiệu quả ánh xạ cuối cùng trong bảng trên Fig.3b. Một cách tương tự, một bộ tiền đan xen có thể được sử dụng để thực hiện tiền đan xen trên thông tin MIB mà thứ tự bit cho nó sẽ được điều chỉnh, để đạt được hiệu quả tương tự.

Phần sau mô tả chi tiết ánh xạ các kênh phụ phân cực của mã cực bằng phương pháp ánh xạ nêu trên khi có D-CRC.

Phương án thực hiện 1: Độ dài mã của mã cực bằng 512, và xác định tải hữu ích của báo hiệu quảng bá bao gồm: các bit CRC và các bit thông tin dự báo được. Số lượng K bit thông tin bằng 56. Đối với các bit CRC, D-CRC được sử dụng làm ví dụ ở đây và D bằng 24 bit. Số lượng M bit thông tin dự báo được nhỏ hơn hoặc bằng (56 − 24) = 32.

Trước hết, theo thứ tự tăng dần của độ tin cậy của các kênh phụ, số chuỗi trong tập hợp số chuỗi kênh phụ tương ứng với các bit thông tin bắt đầu từ 0, tổng cộng 56 bit. Tập cụ thể như sau:

(441 469 247 367 253 375 444 470 483 415 485 473 474 254 379 431 489 486 476 439 490 463 381 497 492 443 382 498 445 471 500 446 475 487 504 255 477 491 478 383 493 499 502 494 501 447 505 506 479 508 495 503 507 509 510 511)

Bộ đan xen D-CRC cho K = 56 và D = 24 như sau:

(0 2 3 5 7 10 11 12 14 15 18 19 21 24 26 30 31 32 1 4 6 8 13 16 20 22 25 27 33 9 17 23 28 34 29 35 36 37 38 39 40 41 42 43 44 45 46 47 48 49 50 51 52 53 54 55)

Dựa trên bộ đan xen D-CRC, 24 các kênh phụ được lựa chọn từ các kênh phụ tương ứng với các bit thông tin nêu trên, để mang 24 bit D-CRC. 24 bit D-CRC cụ thể được ánh xạ đến 24 kênh phụ dưới đây:

(446 478 487 490 491 492 493 494 495 497 498 499 500 501 502 503 504

505 506 507 508 509 510 511).

Tiếp theo, đối với các số chuỗi của các kênh phụ phân cực còn lại, có tổng cộng 32 kênh phụ, được sử dụng để mang M bit thông tin dự báo được, trong đó M nhỏ hơn hoặc bằng 32:

(441 469 247 367 253 375 444 470 483 415 485 473 474 254 379 431 489 486 476 439 463 381 443 382 445 471 475 255 477 383 447 479).

Cách thức cụ thể ánh xạ M bit thông tin dự báo được như sau:

(1) Khi M bit thông tin dự báo được bao gồm bit loại thứ năm và bit loại thứ ba, trong đó bit loại thứ năm bao gồm SSBI, các bit loại thứ ba bao gồm HFI và SFN, và bit loại thứ tư bao gồm cấu hình RMSI và/hoặc các bit dành riêng sẽ được sử dụng.

(a) Xem xét việc bit loại thứ năm SSBI là các bit được biết trên băng tần số thấp và sẽ không được sử dụng, các bit SSBI được phân loại thành bit loại thứ nhất trên băng tần số thấp và được ánh xạ đến ba kênh phụ có độ tin cậy thấp nhất trong tập 32 kênh phụ nêu trên, và việc ánh xạ như sau:

SSBI: (247 441 469)

(b) Các bit loại thứ ba HFI và SFN được ánh xạ đến ba kênh phụ có độ tin cậy thấp nhất trong (32−3), tức là, 29 kênh phụ. Ánh xạ cụ thể như sau:

HFI: 367

SFN: (253 375 444 254 415 470 473 474 483 485)

Dựa vào phương án thực hiện được thể hiện trên Fig.7, chuỗi bit d_0, d_1, ..., d_{k+d-1} được ánh xạ đến các kênh phụ của mã cực theo cách thức ánh xạ nêu trên.

Ngoài ra, một cách tùy chọn, suy diễn ngược được thực hiện dựa trên mối quan hệ ánh xạ nêu trên của các kênh phụ phân cực và mẫu hình đan xen D-CRC, để thu thập chuỗi MIB được đan xen đầu ra tương ứng b_0, b_1, ..., b_k sau khi chuỗi MIB a_0, a_1, ..., a_k trên Fig.7 trải qua đan xen 1 và ánh xạ. Các chi tiết như sau:

SSBI: (24 6 0)

HFI: 7

SFN: (2 10 30 8 17 18 23 16 20 3)

(2) Xem xét việc các bit loại thứ năm SSBI sẽ được sử dụng trên băng tần

số thấp sau này, các bit SSBI được phân loại thành bit loại thứ tư. Trong khi ánh xạ, ánh xạ các bit loại thứ ba trước hết được xem xét. Các bit loại thứ ba HFI và SFN được ánh xạ đến 11 kênh phụ có độ tin cậy thấp nhất trong tập nêu trên của 32 kênh phụ (HFI và SFN không được phân loại tiếp theo phương án thực hiện). Tiếp theo, 21 kênh phụ còn lại được xem xét, và ba kênh phụ được lựa chọn từ trong số kênh phụ để mang SSBI. Mối quan hệ ánh xạ kênh phụ cụ thể như sau:

HFI: (441)

SFN: (247 367 469 253 375 415 444 470 483 485)

SSBI: (254 473 474)

Ngoài ra, một cách tùy chọn, suy diễn ngược được thực hiện dựa trên mối quan hệ ánh xạ nêu trên của các kênh phụ phân cực và mẫu hình đan xen D-CRC, để thu thập chuỗi MIB được đan xen đầu ra tương ứng b_0, b_1, ..., b_k sau khi chuỗi MIB a_0, a_1, ..., a_k trên Fig.7 trải qua đan xen 1 và ánh xạ. Các chi tiết như sau:

HFI: 24

SFN: (6 0 7 2 10 30 8 17 18 23)

SSBI: (16 20 3)

(3) Khi M bit thông tin dự báo được bao gồm bit loại thứ hai chẳng hạn cấu hình RMSI và bit loại thứ ba chẳng hạn HFI, SFN, và SSBI:

Trước hết, các bit loại thứ hai được xem xét. Các bit loại thứ hai được ánh xạ đến tám kênh phụ có độ tin cậy thấp nhất. Sau đó, các bit loại thứ ba được xem xét. Các bit loại thứ ba được ánh xạ đến 14 kênh phụ có độ tin cậy thấp nhất trong (32−8), tức là, 24 kênh phụ.

Ánh xạ kênh phụ cuối cùng như sau:

RMSI Config: (247 253 367 375 441 444 469 470)

HFI: 483

SFN: (415 473 485 254 379 431 474 476 486 489)

SSBI: (381 439 463)

Ngoài ra, một cách tùy chọn, suy diễn ngược được thực hiện dựa trên mối quan hệ ánh xạ nêu trên của các kênh phụ phân cực và mẫu hình đan xen

D-CRC, để thu thập chuỗi MIB được đan xen đầu ra tương ứng b_0, b_1, ..., b_k sau khi chuỗi MIB a_0, a_1, ..., a_k trên Fig.7 trải qua đan xen 1 và ánh xạ. Các chi tiết như sau:

RMSI Config: (24 6 0 7 2 10 30 8)

HFI: 17

SFN: (18 23 16 20 3 11 19 29 28 25)

SSBI: (21 4 12)

(4) Khi M bit thông tin dự báo được bao gồm bit loại thứ nhất chẳng hạn các bit dành riêng sẽ không được sử dụng và bit loại thứ ba chẳng hạn SSBI, HFI, và SFN:

Trước hết, các bit loại thứ nhất được ánh xạ đến ba kênh phụ có độ tin cậy thấp nhất trong 32 kênh phụ nêu trên. Sau đó, các bit loại thứ ba được ánh xạ đến 14 kênh phụ có độ tin cậy thấp nhất trong (32−3), tức là, 29 kênh phụ. Ánh xạ kênh phụ cuối cùng như sau:

Các bit dành riêng: (247 441 469)

SSBI: (253 367 375)

HFI: 444

SFN: (415 470 483 254 379 431 473 474 485 489)

Ngoài ra, một cách tùy chọn, suy diễn ngược được thực hiện dựa trên mối quan hệ ánh xạ nêu trên của các kênh phụ phân cực và mẫu hình đan xen D-CRC, để thu thập chuỗi MIB được đan xen đầu ra tương ứng b_0, b_1, ..., b_k sau khi chuỗi MIB a_0, a_1, ..., a_k trên Fig.7 trải qua đan xen 1 và ánh xạ. Các chi tiết như sau: Sau khi các bit dành riêng 24 6 0 trải qua đan xen 1, các bit dành riêng được đặt ở các vị trí của chuỗi MIB được đan xen đầu ra. Chẳng hạn, các bit dành riêng được ánh xạ đến bit 24, bit 6, và bit 0 của chuỗi MIB được đan xen, tức là, các bit dành riêng được đặt ở b_0, b_6, và b_{24} trong chuỗi MIB:

SSBI: (7 2 10)

HFI: 30

SFN: (8 17 18 23 16 20 3 11 19 29)

Phương án thực hiện 2: Độ dài mã của mã cực mã cực bằng 512, và xác định tải hữu ích của báo hiệu quảng bá bao gồm: các bit CRC và các bit thông

tin dự báo được. Tải hữu ích còn bao gồm một hoặc nhiều bit ở các vị trí định trước trong các kênh phụ của mã cực. Số lượng K bit thông tin bằng 56. Đối với các bit CRC, D-CRC được sử dụng làm ví dụ ở đây và D bằng 24 bit. Giả thiết rằng số lượng bit ở các vị trí định trước trong các kênh phụ của mã cực là X. Số lượng M bit thông tin dự báo được nhỏ hơn hoặc bằng (56−24−X). Trước hết, theo thứ tự tăng dần của độ tin cậy của các kênh phụ, số chuỗi trong tập hợp số chuỗi kênh phụ tương ứng với các bit thông tin bắt đầu từ 0, tổng cộng 56 bit. Tập hợp cụ thể như sau:

(441 469 247 367 253 375 444 470 483 415 485 473 474 254 379 431 489 486 476 439 490 463 381 497 492 443 382 498 445 471 500 446 475 487 504 255 477 491 478 383 493 499 502 494 501 447 505 506 479 508 495 503 507 509 510 511)

Bộ đan xen D-CRC cho K = 56 và D = 24 như sau:

(0 2 3 5 7 10 11 12 14 15 18 19 21 24 26 30 31 32 1 4 6 8 13 16 20 22 25 27 33 9 17 23 28 34 29 35 36 37 38 39 40 41 42 43 44 45 46 47 48 49 50 51 52 53 54 55)

Dựa trên bộ đan xen D-CRC, 24 kênh phụ được chọn từ các kênh phụ tương ứng với các bit thông tin nêu trên, để mang 24 bit D-CRC. 24 bit D-CRC cụ thể được ánh xạ đến 24 kênh phụ dưới đây:

(446 478 487 490 491 492 493 494 495 497 498 499 500 501 502 503 504 505 506 507 508 509 510 511)

Tiếp theo, X kênh phụ được lựa chọn từ các số chuỗi kênh phụ cụ thể còn lại, tổng cộng 32 kênh phụ, để mang các bit ở các vị trí định trước trong các kênh phụ của mã cực. Chẳng hạn:

(1) Ba bit của SSBI được sử dụng để mang các bit ở các vị trí định trước trong các kênh phụ của mã cực. Trong trường hợp này, ba bit của SSBI được đặt ở các vị trí đằng trước, tức là, (247 253 254), theo chuỗi tự nhiên của các kênh phụ của các bit thông tin của mã cực. (32−3), tức là, 29 kênh phụ còn lại được ánh xạ đến M bit thông tin dự báo được theo các cách thức ánh xạ loại bit thứ nhất đến loại bit thứ tư.

Ánh xạ kênh phụ cuối cùng như sau:

SSBI: (247 253 254)

HFI: 441

SFN: (367 375 469 415 444 470 473 474 483 485)

Ngoài ra, một cách tùy chọn, suy diễn ngược được thực hiện dựa trên mối quan hệ ánh xạ nêu trên của các kênh phụ phân cực và mẫu hình đan xen D-CRC, để thu thập chuỗi MIB được đan xen đầu ra tương ứng b_0, b_1, ..., b_k sau khi chuỗi MIB a_0, a_1, ..., a_k trên Fig.7 trải qua đan xen 1 và ánh xạ. Các chi tiết như sau:

SSBI: (0 2 3)

HFI: 24

SFN: (6 7 10 30 8 17 18 23 16 20)

(2) Một bit của "cờ tế bào bị chặn" và ba bit của SSBI được sử dụng để mang các bit ở các vị trí định trước trong các kênh phụ của mã cực. Trong trường hợp này, bit của "cờ tế bào bị chặn" và ba bit của SSBI được đặt ở các vị trí đằng trước, tức là, (247 253 254 255), theo chuỗi tự nhiên của các kênh phụ của các bit thông tin của mã cực. Đối với cách thức ánh xạ các kênh phụ còn lại mà mang M bit thông tin dự báo được, ánh xạ được thực hiện theo các cách thức ánh xạ loại bit thứ nhất đến loại bit thứ tư.

Ánh xạ kênh phụ còn lại như sau:

Tế bào bị chặn: 247

SSBI: (253 254 255)

HFI: 441

SFN: (367 375 469 415 444 470 473 474 483 485)

Ngoài ra, một cách tùy chọn, suy diễn ngược được thực hiện dựa trên mối quan hệ ánh xạ nêu trên của các kênh phụ phân cực và mẫu hình đan xen D-CRC, để thu thập chuỗi MIB được đan xen đầu ra tương ứng b_0, b_1, ..., b_k sau khi chuỗi MIB a_0, a_1, ..., a_k trên Fig.7 trải qua đan xen 1 và ánh xạ. Các chi tiết như sau:

Tế bào bị chặn: 0

SSBI: (2 3 5)

HFI: 24

SFN: (6 7 10 30 8 17 18 23 16 20)

(3) Một bit của "Cờ tế bào bị chặn" và ba bit của SSBI được sử dụng để mang mang các bit ở các vị trí định trước trong các kênh phụ của mã cực. Trong trường hợp này, ba bit của SSBI được đặt ở các vị trí đằng trước, tức là, (247 253 254), theo chuỗi tự nhiên của các kênh phụ của các bit thông tin của mã cực. "Cờ tế bào bị chặn" được đặt ở vị trí tương đối đằng trước. Do giá trị của "Cờ tế bào bị chặn" có thể thay đổi, đặt "Cờ tế bào bị chặn" ở vị trí có độ tin cậy tương đối cao dễ dẫn đến hiệu năng tổng. Chẳng hạn, "Cờ tế bào bị chặn" được đặt ở vị trí 255. Đối với cách thức ánh xạ các kênh phụ còn lại mang M bit thông tin dự báo được, ánh xạ được thực hiện theo các cách thức ánh xạ loại bit thứ nhất đến loại bit thứ tư. Các chi tiết không được mô tả lại.

Theo phương án 1 và phương án thực hiện 2 nêu trên, các mô tả chi tiết được thực hiện bằng cách sử dụng ví dụ trong đó số lượng K bit thông tin bằng 56. Phần sau còn mô tả chi tiết bằng cách sử dụng ví dụ trong đó số lượng K bit thông tin bằng 64.

Phương án thực hiện 3: Độ dài mã của mã cực mã cực bằng 512, và xác định tải hữu ích của báo hiệu quảng bá bao gồm: các bit CRC và các bit thông tin dự báo được. Số lượng K bit thông tin bằng 64. Đối với các bit CRC, D-CRC được sử dụng làm ví dụ ở đây và D bằng 24 bit. Số lượng M bit thông tin dự báo được nhỏ hơn hoặc bằng (64 − 24) = 40.

Trước hết, theo thứ tự tăng dần của độ tin cậy của các kênh phụ, các số chuỗi trong tập hợp số chuỗi kênh phụ tương ứng với các bit thông tin bắt đầu từ 0, tổng cộng 64 bit. Tập hợp cụ thể như sau:

(461 496 351 467 438 251 462 442 441 469 247 367 253 375 444 470 483 415 485 473 474 254 379 431 489 486 476 439 490 463 381 497 492 443 382 498 445 471 500 446 475 487 504 255 477 491 478 383 493 499 502 494 501 447 505 506 479 508 495 503 507 509 510 511)

Bộ đan xen D-CRC cho K = 64 và D = 24 như sau:

(1 4 6 8 10 11 13 15 18 19 20 22 23 26 27 29 32 34
38 39 40 2 5 7 9 12 14 16 21 24 28 30 33 35 41 0 3

17 25 31 36 42 37 43 44 45 46 47 48 49 50 51 52 53 54 55 56 57 58 59 60 61 62 63)

Dựa trên bộ đan xen D-CRC, 24 kênh phụ được lựa chọn từ các kênh phụ tương ứng với các bit thông tin nêu trên, để mang 24 bit D-CRC. 24 bit D-CRC cụ thể được ánh xạ đến 24 kênh phụ dưới đây:

(445 477 489 491 492 493 494 495 496 497 498 499 500 501 502 503 504 505 506 507 508 509 510 511)

Tiếp theo, đối với các số chuỗi kênh phụ cụ thể còn lại, có tổng cộng 40 kênh phụ, được sử dụng để mang M bit thông tin dự báo được, trong đó M nhỏ hơn hoặc bằng 40:

(461 351 467 438 251 462 442 441 469 247 367 253 375 444 470 483 415 485 473 474 254 379 431 486 476 439 490 463 381 443 382 471 446 475 487 255 478 383 447 479)

(1) Khi M bit thông tin dự báo được bao gồm bit loại thứ năm và bit loại thứ ba, trong đó bit loại thứ năm bao gồm SSBI, các bit loại thứ ba bao gồm HFI và SFN, và bit loại thứ tư bao gồm cấu hình RMSI và/hoặc các bit dành riêng sẽ được sử dụng:

(a) Xem xét việc bit loại thứ năm SSBI là các bit đã biết trên băng tần số thấp và sẽ không được sử dụng, các bit SSBI được phân loại thành bit loại thứ nhất trên băng tần số thấp và được ánh xạ đến ba kênh phụ có độ tin cậy thấp nhất trong tập 40 kênh phụ nêu trên, và ánh xạ như sau:

SSBI: (351 461 467)

(b) Các bit loại thứ ba HFI và SFN được ánh xạ đến ba kênh phụ có độ tin cậy thấp nhất trong (40−3), tức là, 37 kênh phụ. Ánh xạ cụ thể như sau:

HFI: 438

SFN: (251 442 462 247 253 367 375 441 444 469)

Dựa vào phương án thực hiện được thể hiện trên Fig.7, chuỗi bit d_0, d_1, ..., d_{k+d-1} được ánh xạ đến các kênh phụ của mã cực theo cách thức ánh xạ nêu trên.

Ngoài ra, một cách tùy chọn, suy diễn ngược được thực hiện dựa trên mối quan hệ ánh xạ nêu trên của các kênh phụ phân cực và mẫu hình đan xen D-CRC, để thu thập chuỗi MIB được đan xen đầu ra tương ứng b_0, b_1, ..., b_k sau

khi chuỗi MIB a_0, a_1, ..., a_k trên Fig.7 trải qua đan xen 1 và ánh xạ. Các chi tiết như sau:

SSBI: (7 11 14)

HFI: 27

SFN: (4 9 34 32 16 1 13 6 15 39)

(2) Xem xét rằng bit loại thứ năm SSBI sẽ được sử dụng trên băng tần số thấp sau này, các bit SSBI được phân loại thành bit loại thứ tư. Trong khi ánh xạ, ánh xạ các bit loại thứ ba trước hết được xem xét. Các bit loại thứ ba HFI và SFN được ánh xạ đến 11 kênh phụ có độ tin cậy thấp nhất trong tập 32 kênh phụ nêu trên (HFI và SFN không được phân loại tiếp theo phương án thực hiện). Tiếp theo, các kênh phụ còn lại được xem xét, và ba kênh phụ được lựa chọn từ chúng để mang SSBI. Mối quan hệ ánh xạ kênh phụ cụ thể như sau:

HFI: 461

SFN: (351 438 467 247 251 367 441 442 462 469)

SSBI: (253 375 444)

Ngoài ra, một cách tùy chọn, suy diễn ngược được thực hiện dựa trên mối quan hệ ánh xạ nêu trên của các kênh phụ phân cực và mẫu hình đan xen D-CRC, để thu thập chuỗi MIB được đan xen đầu ra tương ứng b_0, b_1, ..., b_k sau khi chuỗi MIB a_0, a_1, ..., a_k trên Fig.7 trải qua đan xen 1 và ánh xạ. Các chi tiết như sau:

HFI: 7

SFN: (11 14 27 4 9 34 32 16 1 13)

SSBI: (6 15 39)

(3) Khi M bit thông tin dự báo được bao gồm bit loại thứ hai chẳng hạn cấu hình RMSI và bit loại thứ ba chẳng hạn HFI, SFN, và SSBI:

Các bit loại thứ hai được xem xét trước. Các bit loại thứ hai được ánh xạ đến tám kênh phụ có độ tin cậy thấp nhất. Sau đó, các bit loại thứ ba được xem xét. Các bit loại thứ ba được ánh xạ đến 14 kênh phụ có độ tin cậy thấp nhất trong các kênh phụ còn lại.

RMSI config: ở vị trí đằng trước (trong đó RMSI config thuộc loại thứ hai):

RMSI config, HFI, SFN, SSBI, ...

Ánh xạ kênh phụ cuối cùng như sau:

RMSI Config: (251 351 438 441 442 461 462 467)

HFI: 469

SFN: (247 253 367 375 415 444 470 473 483 485)

SSBI: (254 379 474)

Ngoài ra, một cách tùy chọn, suy diễn ngược được thực hiện dựa trên mối quan hệ ánh xạ nêu trên của các kênh phụ phân cực và mẫu hình đan xen D-CRC, để thu thập chuỗi MIB được đan xen đầu ra tương ứng b_0, b_1, ..., b_k sau khi chuỗi MIB a_0, a_1, ..., a_k trên Fig.7 trải qua đan xen 1 và ánh xạ. Các chi tiết như sau:

RMSI Config: (7 11 14 27 4 9 34 32)

HFI: 16

SFN1: (1 13 6 15 39 21 17 23 25 28)

SSBI: (30 8 18)

(4) Khi M bit thông tin dự báo được bao gồm bit loại thứ nhất chẳng hạn các bit dành riêng không được sử dụng và bit loại thứ ba chẳng hạn SSBI, HFI, và SFN:

Trước hết, các bit loại thứ nhất được ánh xạ đến ba kênh phụ có độ tin cậy thấp nhất trong 40 kênh phụ nêu trên. Sau đó, các bit loại thứ ba được ánh xạ đến 14 kênh phụ có độ tin cậy thấp nhất trong các kênh phụ còn lại. Ánh xạ kênh phụ cuối cùng như sau:

Ánh xạ kênh phụ cuối cùng như sau:

Các bit dành riêng: (351 461 467)

SSBI: (251 438 462)

HFI: 442

SFN: (247 441 469 253 367 375 415 444 470 483)

Ngoài ra, một cách tùy chọn, suy diễn ngược được thực hiện dựa trên mối quan hệ ánh xạ nêu trên của các kênh phụ phân cực và mẫu hình đan xen D-CRC, để thu thập chuỗi MIB được đan xen đầu ra tương ứng b_0, b_1, ..., b_k sau khi chuỗi MIB a_0, a_1, ..., a_k trên Fig.7 trải qua đan xen 1 và ánh xạ. Các chi tiết như sau:

Các bit dành riêng: (7 11 14)

SSBI: (27 4 9)

HFI: 34

SFN: (32 16 1 13 6 15 39 21 17 23)

Phương án thực hiện 4: Độ dài mã của mã cực mã cực bằng 512, và xác định tải hữu ích của báo hiệu quảng bá bao gồm: các bit CRC, các bit thông tin dự báo được, và các bit ở các vị trí định trước trong các kênh phụ của mã cực. Số lượng K bit thông tin bằng 64. Đối với các bit CRC, D-CRC được sử dụng làm ví dụ ở đây và D bằng 24 bit. Giả thiết rằng số lượng bit ở các vị trí định trước trong các kênh phụ của mã cực bằng X. Số lượng M bit thông tin dự báo được nhỏ hơn hoặc bằng (64−24−X).

Trước hết, theo thứ tự tăng dần của độ tin cậy của các kênh phụ, các số chuỗi trong tập hợp số chuỗi kênh phụ tương ứng với các bit thông tin bắt đầu từ 0, tổng cộng 64 bit. Tập hợp cụ thể như sau:

(441 469 247 367 253 375 444 470 483 415 485 473 474 254 379 431 489 486 476 439 490 463 381 497 492 443 382 498 445 471 500 446 475 487 504 255 477 491 478 383 493 499 502 494 501 447 505 506 479 508 495 503 507 509 510 511)

Bộ đan xen D-CRC cho K = 64 và D = 24 như sau:

(1 4 6 8 10 11 13 15 18 19 20 22 23 26 27 29 32 34
38 39 40 2 5 7 9 12 14 16 21 24 28 30 33 35 41 0 3
17 25 31 36 42 37 43 44 45 46 47 48 49 50 51 52 53 54
55 56 57 58 59 60 61 62 63)

Dựa trên bộ đan xen D-CRC, 24 các kênh phụ được lựa chọn từ các kênh phụ tương ứng với các bit thông tin nêu trên, để mang 24 bit D-CRC. 24 bit D-CRC cụ thể được ánh xạ đến 24 kênh phụ dưới đây:

(446 478 487 490 491 492 493 494 495 497 498 499 500 501 502 503 504 505 506 507 508 509 510 511)

Tiếp theo, X kênh phụ được lựa chọn từ các số chuỗi kênh phụ cụ thể còn lại, tổng cộng 40 kênh phụ, để mang các bit ở các vị trí định trước trong các kênh phụ của mã cực. Chẳng hạn:

(1) Ba bit của SSBI được sử dụng để mang các bit ở các vị trí định trước trong các kênh phụ của mã cực. Trong trường hợp này, ba bit của SSBI được đặt ở các vị trí đằng trước, tức là, (247 251 253), theo chuỗi tự nhiên của các kênh phụ của các bit thông tin của mã cực. Các kênh phụ còn lại được ánh xạ đến M bit thông tin dự báo được theo các cách thức ánh xạ loại bit thứ nhất đến loại bit thứ tư.

Ánh xạ kênh phụ cuối cùng như sau:

SSBI: (247 251 253)

HFI: 461

SFN: (351 438 467 367 375 441 442 444 462 469)

Ngoài ra, một cách tùy chọn, suy diễn ngược được thực hiện dựa trên mối quan hệ ánh xạ nêu trên của các kênh phụ phân cực và mẫu hình đan xen D-CRC, để thu thập chuỗi MIB được đan xen đầu ra tương ứng b_0, b_1, ..., b_k sau khi chuỗi MIB a_0, a_1, ..., a_k trên Fig.7 trải qua đan xen 1 và ánh xạ. Các chi tiết như sau:

SSBI: (1 4 6)

HFI: 7

SFN: (11 14 27 9 34 32 16 13 15 39)

(2) Một bit của "Cờ tế bào bị chặn" và ba bit của SSBI được sử dụng để mang các bit ở các vị trí định trước trong các kênh phụ của mã cực. Trong trường hợp này, bit của "Cờ tế bào bị chặn" và ba bit của SSBI được đặt ở các vị trí đằng trước, tức là, (247 253 254 255), theo chuỗi tự nhiên của các kênh phụ của các bit thông tin của mã cực. Đối với cách thức ánh xạ các kênh phụ còn lại mà mang M bit thông tin dự báo được, ánh xạ được thực hiện theo các cách thức ánh xạ loại bit thứ nhất đến loại bit thứ tư. Ánh xạ kênh phụ cuối cùng như sau:

Tế bào bị chặn: 247

SSBI: (251 253 254)

HFI: 461

SFN: (351 438 467 367 375 441 442 444 462 469)

Ngoài ra, một cách tùy chọn, suy diễn ngược được thực hiện dựa trên mối

quan hệ ánh xạ nêu trên của các kênh phụ phân cực và mẫu hình đan xen D-CRC, để thu thập chuỗi MIB được đan xen đầu ra tương ứng b_0, b_1, ..., b_k sau khi chuỗi MIB a_0, a_1, ..., a_k trên Fig.7 trải qua đan xen 1 và ánh xạ. Các chi tiết như sau:

Tế bào bị chặn: 1

SSBI: (4 6 8)

HFI: 7

SFN1: (11 14 27 9 34 32 16 13 15 39)

(3) Một bit của "Cờ tế bào bị chặn" và ba bit của SSBI được sử dụng để mang các bit ở các vị trí định trước trong các kênh phụ của mã cực. Trong trường hợp này, ba bit của SSBI được đặt ở các vị trí đằng trước, tức là, (247 251 253), theo chuỗi tự nhiên của các kênh phụ của các bit thông tin của mã cực. "Cờ tế bào bị chặn" được đặt ở vị trí tương đối đằng trước. Do giá trị của "Cờ tế bào bị chặn" có thể thay đổi, đặt "Cờ tế bào bị chặn" ở vị trí có độ tin cậy tương đối cao có thể dẫn đến hiệu năng toàn phần. Chẳng hạn, "Cờ tế bào bị chặn" được đặt ở vị trí 255. Đối với cách thức ánh xạ các kênh phụ còn lại mang M bit thông tin dự báo được, ánh xạ được thực hiện theo các cách thức ánh xạ loại bit thứ nhất đến loại bit thứ tư. Các chi tiết không được mô tả lại.

YÊU CẦU BẢO HỘ

1. Phương pháp mã hóa, được thực hiện bằng thiết bị trong mạng truyền thông không dây, bao gồm các bước:

nhập vào chuỗi bit thứ nhất, trong đó chuỗi bit thứ nhất bao gồm các bit để chỉ báo thời gian, trong đó các bit để chỉ báo thời gian bao gồm tập hợp của các bit để chỉ báo chỉ số khối tín hiệu đồng bộ (synchronization signal block index, SSBI);

đan xen chuỗi bit thứ nhất để thu được chuỗi được đan xen thứ nhất có số thứ tự bắt đầu bằng số thứ tự 0, trong đó tập hợp của các bit để chỉ báo SSBI được đặt ở các vị trí được chỉ báo bằng các số thứ tự 2, 3 và 5 trong chuỗi được đan xen thứ nhất;

bổ sung số lượng bit kiểm tra dư thừa tuần hoàn (Cyclic Redundancy Check, CRC) trên chuỗi được đan xen thứ nhất để thu được chuỗi bit thứ hai;

đan xen trên chuỗi bit thứ hai theo mẫu hình được đan xen để thu được chuỗi được đan xen thứ hai;

mã hóa cực chuỗi được đan xen thứ hai để thu được chuỗi được mã hóa; và

xuất ra chuỗi được mã hóa.

2. Phương pháp theo điểm 1, trong đó các bit để chỉ báo thời gian còn bao gồm một bit để chỉ báo chỉ báo nửa khung (half frame indication, HFI), trong đó một bit để chỉ báo HFI được đặt ở vị trí được chỉ báo bởi số thứ tự nhỏ nhất trong chuỗi được đan xen thứ nhất.

3. Phương pháp theo điểm 2, trong đó số thứ tự nhỏ nhất trong chuỗi được đan xen thứ nhất bằng 0.

4. Phương pháp theo điểm 1, trong đó số lượng bit CRC bằng 24.

5. Phương pháp theo điểm 1, trong đó chuỗi đan xen là:

(0 2 3 5 7 10 11 12 14 15 18 19 21 26 30 31 32 1 4 6 8 13 16 20 25 27 33 9 17 23 28 34 29 35 36 38 39 40 41 42 43 44 45 46 47 48 50 51 52 53 54 55).

6. Phương pháp theo điểm 1, trong đó các bit để chỉ báo thời gian còn bao gồm tập hợp của các bit để chỉ báo số khung hệ thống (system frame number, SFN), một phần của tập hợp của các bit để chỉ báo SFN được đặt ở các vị trí được chỉ báo bằng các số thứ tự 6, 10, 30, 8, 17, 18, và 23 trong chuỗi được đan xen thứ nhất.

7. Phương pháp theo điểm 1, trong đó hoạt động mã hóa cực chuỗi được đan xen thứ hai để thu được chuỗi được mã hóa bao gồm các bước:

mã hóa chuỗi được đan xen thứ hai theo công thức mã hóa, để thu được chuỗi bit được mã hóa, trong đó độ dài của chuỗi bit được mã hóa là N; và

trong đó công thức mã hóa is:

$x_1^N = u_1^N G_N$

trong đó $u_1^N = \{u_1, u_2, ..., u_N\}$ là vectơ hàng nhị phân biểu diễn chuỗi được đan xen thứ hai, $x_1^N = (x_1, x_2, ..., x_N)$ là chuỗi được mã hóa, và G_N là ma trận sinh mã cực có N hàng và N cột.

8. Thiết bị mã hóa trong mạng truyền thông không dây bao gồm:

ít nhất một bộ xử lý và bộ nhớ lưu trữ các lệnh chương trình để thực thi bởi ít nhất một bộ xử lý; trong đó khi được thực thi bởi ít nhất một bộ xử lý, các lệnh chương trình khiến thiết bị:

đưa vào chuỗi bit thứ nhất, trong đó chuỗi bit thứ nhất bao gồm các bit để chỉ báo thời điểm, trong đó các bit để chỉ báo thời điểm bao gồm tập hợp của các bit để chỉ báo SSBI;

đan xen chuỗi bit thứ nhất để thu được chuỗi được đan xen thứ nhất có số thứ tự bắt đầu bằng số thứ tự 0, trong đó tập hợp của các bit để chỉ báo SSBI được đặt ở các vị trí được chỉ báo bằng các số thứ tự 2, 3 và 5 trong chuỗi được đan xen thứ nhất;

bổ sung số lượng bit CRC trên chuỗi được đan xen thứ nhất để thu được chuỗi bit thứ hai;

đan xen trên chuỗi bit thứ hai theo mẫu hình được đan xen để thu được

chuỗi được đan xen thứ hai;

mã hóa cực chuỗi được đan xen thứ hai để thu được chuỗi được mã hóa; và

xuất ra chuỗi được mã hóa.

9. Thiết bị theo điểm 8, trong đó các bit để chỉ báo thời điểm còn bao gồm một bit để chỉ báo HFI, một bit để chỉ báo HFI được đặt ở vị trí được chỉ báo bởi số thứ tự nhỏ nhất trong chuỗi được đan xen thứ nhất.

10. Thiết bị theo điểm 9, trong đó số thứ tự nhỏ nhất trong chuỗi được đan xen thứ nhất bằng 0.

11. Thiết bị theo điểm 8, trong đó số lượng bit CRC bằng 24.

12. Thiết bị theo điểm 8, trong đó chuỗi đan xen là:

(0 2 3 5 7 10 11 12 14 15 18 19 21 26 30 31 32 1 4 6 8 13 16 20 25 27 33 9 17 23 28 34 29 35 36 38 39 40 41 42 43 44 45 46 47 48 50 51 52 53 54 55).

13. Thiết bị theo điểm 8, trong đó các bit để chỉ báo thời điểm còn bao gồm tập hợp của các bit để chỉ báo SFN, một phần tập hợp của các bit để chỉ báo SFN được đặt ở các vị trí được chỉ báo bằng các số thứ tự 6, 10, 30, 8, 17, 18, và 23 trong chuỗi được đan xen thứ nhất.

14. Thiết bị theo điểm 8, trong đó các lệnh khiến thiết bị:

mã hóa chuỗi được đan xen thứ hai theo công thức mã hóa, để thu được chuỗi bit được mã hóa, trong đó độ dài của chuỗi bit được mã hóa bằng N; và

trong đó công thức mã hóa là:

$$x_1^N = u_1^N G_N$$

trong đó $u_1^N = (u_1, u_2, ..., u_N)$ là vectơ hàng nhị phân biểu diễn chuỗi được đan xen thứ hai, $x_1^N = (x_1, x_2, ..., x_N)$ is chuỗi được mã hóa, và G_N là ma trận sinh mã cực có N hàng và N cột.

15. Thiết bị theo điểm 8, trong đó thiết bị là trạm cơ sở hoặc thiết bị đầu cuối người dùng.

16. Thiết bị truyền thông bao gồm: mạch giao diện vào, mạch lôgic, và mạch giao diện đầu ra;

trong đó mạch giao diện vào, được tạo cấu hình để đưa vào chuỗi bit thứ nhất, trong đó chuỗi bit thứ nhất bao gồm các bit để chỉ báo thời điểm, trong đó the các bit để chỉ báo thời điểm bao gồm tập hợp của các bit để chỉ báo SSBI;

trong đó mạch lôgic, được tạo cấu hình để đan xen chuỗi bit thứ nhất để thu được chuỗi được đan xen thứ nhất có số thứ tự bắt đầu bằng số thứ tự 0, trong đó tập hợp của các bit để chỉ báo SSBI được đặt ở các vị trí được chỉ báo bằng các số thứ tự 2, 3 và 5 trong chuỗi được đan xen thứ nhất; bổ sung số lượng bit CRC trên chuỗi được đan xen thứ nhất để thu được chuỗi bit thứ hai; đan xen trên chuỗi bit thứ hai theo mẫu hình được đan xen để thu được chuỗi được đan xen thứ hai; và mã hóa cực chuỗi được đan xen thứ hai để thu được chuỗi được mã hóa; và

trong đó mạch giao diện đầu ra, được tạo cấu hình để xuất ra chuỗi được mã hóa.

17. Thiết bị theo điểm 16, trong đó các bit để chỉ báo thời điểm còn bao gồm một bit để chỉ báo HFI, the một bit để chỉ báo HFI được đặt ở vị trí được chỉ báo bởi số thứ tự nhỏ nhất trong chuỗi được đan xen thứ nhất.

18. Thiết bị theo điểm 17, trong đó số thứ tự nhỏ nhất trong chuỗi được đan xen thứ nhất bằng 0.

19. Thiết bị theo điểm 16, trong đó số lượng bit CRC bằng 24.

20. Thiết bị theo điểm 16, trong đó chuỗi đan xen là:

(0 2 3 5 7 10 11 12 14 15 18 19 21 26 30 31 32 1 4 6 8 13 16 20 25 27 33 9 17 23 28 34 29 35 36 38 39 40 41 42 43 44 45 46 47 48 50 51 52 53 54 55).

21. Thiết bị theo điểm 16, trong đó các bit để chỉ báo thời điểm còn bao gồm tập hợp của các bit để chỉ báo SFN, trong đó một phần của tập hợp của các bit để chỉ báo SFN được đặt ở các vị trí được chỉ báo bằng các số thứ tự 6, 10, 30, 8, 17, 18, và 23 trong chuỗi được đan xen thứ nhất.

22. Thiết bị theo điểm 16, trong đó mạch lôgic, được tạo cấu hình để:

mã hóa chuỗi được đan xen thứ hai theo công thức mã hóa, để thu được chuỗi bit được mã hóa, trong đó độ dài của chuỗi bit được mã hóa is N; và

trong đó công thức mã hóa là:

$$x_1^N = u_1^N G_N$$

trong đó $u_1^N = (u_1, u_2,..., u_N)$ là vectơ hàng nhị phân biểu diễn chuỗi được đan xen thứ hai, $x_1^N = (x_1, x_2,..., x_N)$ là chuỗi được mã hóa, và G_N là ma trận sinh mã cực có N hàng và N cột.

23. Vật ghi máy tính đọc được bất biến lưu mã các mã chương trình trên đó để thực thi bởi một hoặc nhiều bộ xử lý trong thiết bị truyền thông, trong đó các mã chương trình bao gồm các lệnh để:

đan xen chuỗi bit thứ nhất để thu được chuỗi được đan xen thứ nhất có số thứ tự bắt đầu bằng số thứ tự 0, trong đó chuỗi bit thứ nhất bao gồm các bit để chỉ báo thời điểm, trong đó các bit để chỉ báo thời điểm bao gồm tập hợp của các bit để chỉ báo SSBI; trong đó tập hợp của các bit để chỉ báo SSBI được đặt ở các vị trí được chỉ báo bằng các số thứ tự 2, 3 và 5 trong chuỗi được đan xen thứ nhất;

bổ sung các bit CRC trên chuỗi được đan xen thứ nhất để thu được chuỗi bit thứ hai;

đan xen trên chuỗi bit thứ hai theo mẫu hình được đan xen để thu được chuỗi được đan xen thứ hai; và

mã hóa cực chuỗi được đan xen thứ hai để thu được chuỗi được mã hóa.

24. Vật ghi máy tính đọc được bất biến theo điểm 23, trong đó các bit để chỉ

báo thời điểm còn bao gồm một bit để chỉ báo HFI, một bit để chỉ báo HFI được đặt ở vị trí được chỉ báo bởi số thứ tự nhỏ nhất trong chuỗi được đan xen thứ nhất.

25. Vật ghi máy tính đọc được bất biến theo điểm 24, trong đó số thứ tự nhỏ nhất trong chuỗi được đan xen thứ nhất bằng 0.

26. Vật ghi máy tính đọc được bất biến theo điểm 23, trong đó các bit để chỉ báo thời điểm còn bao gồm tập hợp của các bit để chỉ báo SFN, một phần của tập hợp của các bit để chỉ báo SFN được đặt ở các vị trí được chỉ báo bằng các số thứ tự 6, 10, 30, 8, 17, 18, và 23 trong chuỗi được đan xen thứ nhất.

27. Vật ghi máy tính đọc được bất biến theo điểm 23, trong đó các mã chương trình bao gồm các lệnh để:

mã hóa chuỗi được đan xen thứ hai theo công thức mã hóa, để thu được chuỗi bit được mã hóa, trong đó độ dài của chuỗi bit được mã hóa là N; và

trong đó công thức mã hóa là:

$$x_1^N = u_1^N G_N$$

trong đó $u_1^N = (u_1, u_2, ..., u_N)$ là vectơ hàng nhị phân biểu diễn chuỗi được đan xen thứ hai, $x_1^N = (x_1, x_2, ..., x_N)$ là chuỗi được mã hóa, và G_N là ma trận sinh mã cực có N hàng và N cột.

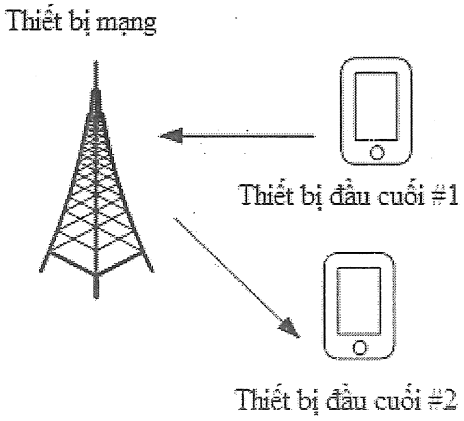

Thiết bị mạng
Thiết bị đầu cuối #1
Thiết bị đầu cuối #2

Fig.1

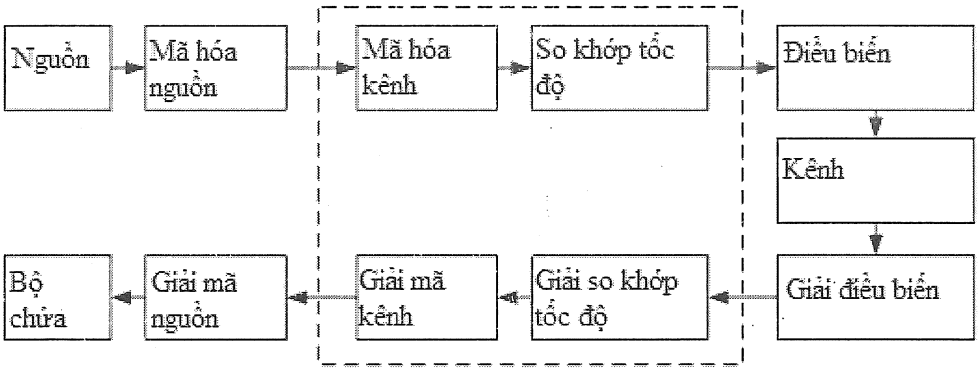

Nguồn
Mã hóa nguồn
Mã hóa kênh
So khớp tốc độ
Điều biến
Kênh
Giải điều biến
Giải so khớp tốc độ
Giải mã kênh
Giải mã nguồn
Bộ chứa

Fig.2

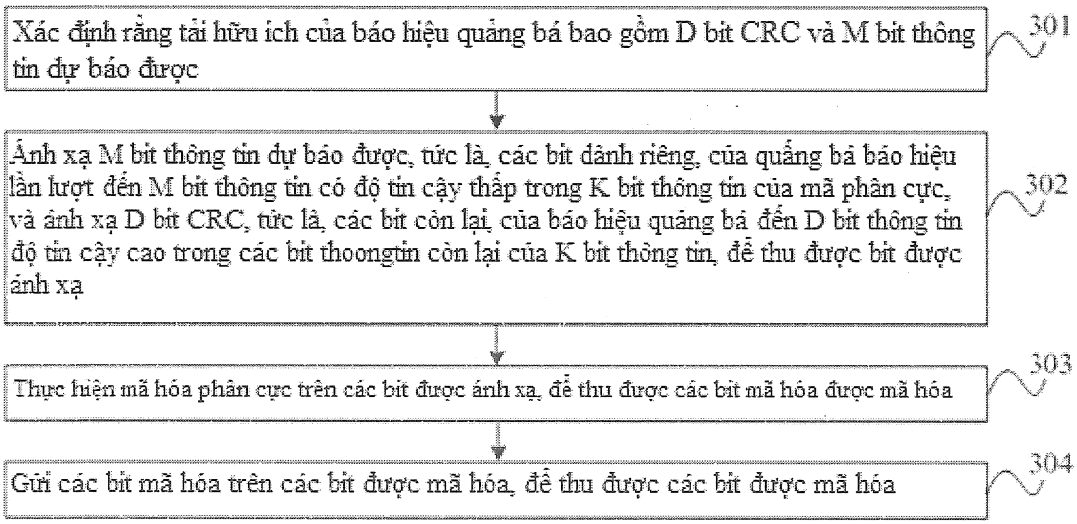

Xác định rằng tải hữu ích của báo hiệu quảng bá bao gồm D bit CRC và M bit thông tin dự báo được
301
Ánh xạ M bit thông tin dự báo được, tức là, các bit dành riêng, của quảng bá báo hiệu lần lượt đến M bit thông tin có độ tin cậy thấp trong K bit thông tin của mã phân cực, và ánh xạ D bit CRC, tức là, các bit còn lại, của báo hiệu quảng bá đến D bit thông tin độ tin cậy cao trong các bit thoongtin còn lại của K bit thông tin, để thu được bit được ánh xạ
302
Thực hiện mã hóa phân cực trên các bit được ánh xạ, để thu được các bit mã hóa được mã hóa
303
Gửi các bit mã hóa trên các bit được mã hóa, để thu được các bit được mã hóa
304

Fig.3

Nội dung thông tin PBCH	Các số chuỗi bit tương ứng	Số lượng bit	Độ ưu tiên độ tin cậy, trong đó bit có độ ưu tiên thấp hơn được đặt ở vị trí có độ ưu tiên thấp hơn	Các số chuỗi của các kênh phụ phân cực sẽ được ánh xạ
Thông tin băng thông	a0 đến a4	5	1	483 415 485 473 474
Thông tin cấu hình kênh điều khiển toàn cục	a5 đến a9	5	2	254 379 431 489 486
Thông tin chuỗi thời gian (SFN)	a10 đến a16	7	3	476 439 490 463 381 497 492
Thông tin chuỗi thời gian (SSBI)	a17 đến a19	3	4	443 382 498
SIB	a20 đến a23	4	5	445 471 500 446 475
Các bit dành riêng	a24 đến a27	24	0	484 430 488 239 378 459 437 380 461 496 351 467 438 251 462 442 441 469 247 367 253 375 444 470
CRC	a48 đến a71	24	6	475 487 504 255 477 491 478 383 493 499 502 494 501 447 505 506 479 508 495 503 507 509 510 511

Fig.3a

Nội dung thông tin PBCH	Các số chuỗi bit tương ứng	Số lượng bit	Độ ưu tiên độ tin cậy, trong đó bit độ ưu tiên thấp hơn được đặt ở vị trí có độ tin cậy thấp hơn	Các số chuỗi của các kênh phụ phân cực sẽ được ánh xạ
Thông tin băng thông	a0 đến a4	5	1	415 485 473 474 254
Thông tin cấu hình kênh điều khiển toàn cục	a5 đến a9	5	2	379 431 486 476 439
Thông tin chuỗi thời gian (SFN)	a10 đến a16	7	3	490 463 381 382 445 471 446
Thông tin chuỗi thời gian (SSBI)	a17 đến a19	3	4	475 487 255
Chỉ báo SIB	a20 đến a23	4	5	477 383 447 479
Các bit dành riêng	a24 đến a27	24	0	484, 430, 488, 239, 378, 459, 437, 380, 461, 351, 467, 438, 251, 462, 442, 441, 469, 247, 367, 253, 375, 444, 470, 483, 415, 485, 473, 474, 254, 379, 431, 486, 476, 439, 490, 463, 381, 382, 445, 471, 446, 475, 487, 255, 477, 383, 447, 479
CRC	a48 đến a71	24	Không áp dụng	443, 478, 489, 491, 492, 493, 494, 495, 496, 497, 498, 499, 500, 501, 502, 503, 504, 505, 506, 507, 508, 509, 510, 511

Fig.3b

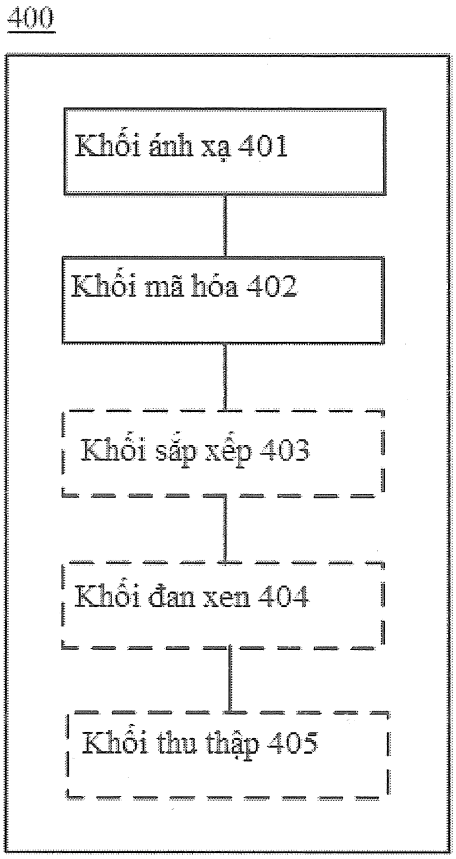

400
Khối ánh xạ 401
Khối mã hóa 402
Khối sắp xếp 403
Khối đan xen 404
Khối thu thập 405

Fig.4

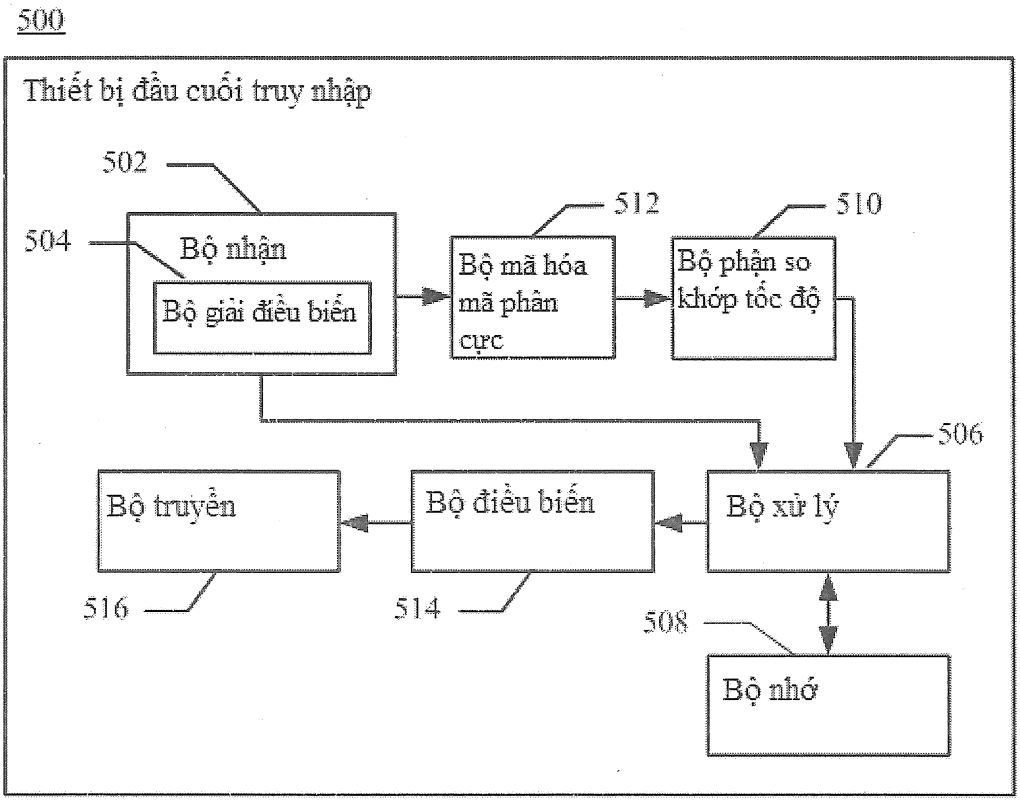

500
Thiết bị đầu cuối truy nhập
502
504
Bộ nhận
Bộ giải điều biến
512
Bộ mã hóa mã phân cực
510
Bộ phận so khớp tốc độ
506
Bộ truyền
Bộ điều biến
Bộ xử lý
516
514
508
Bộ nhớ

Fig.5

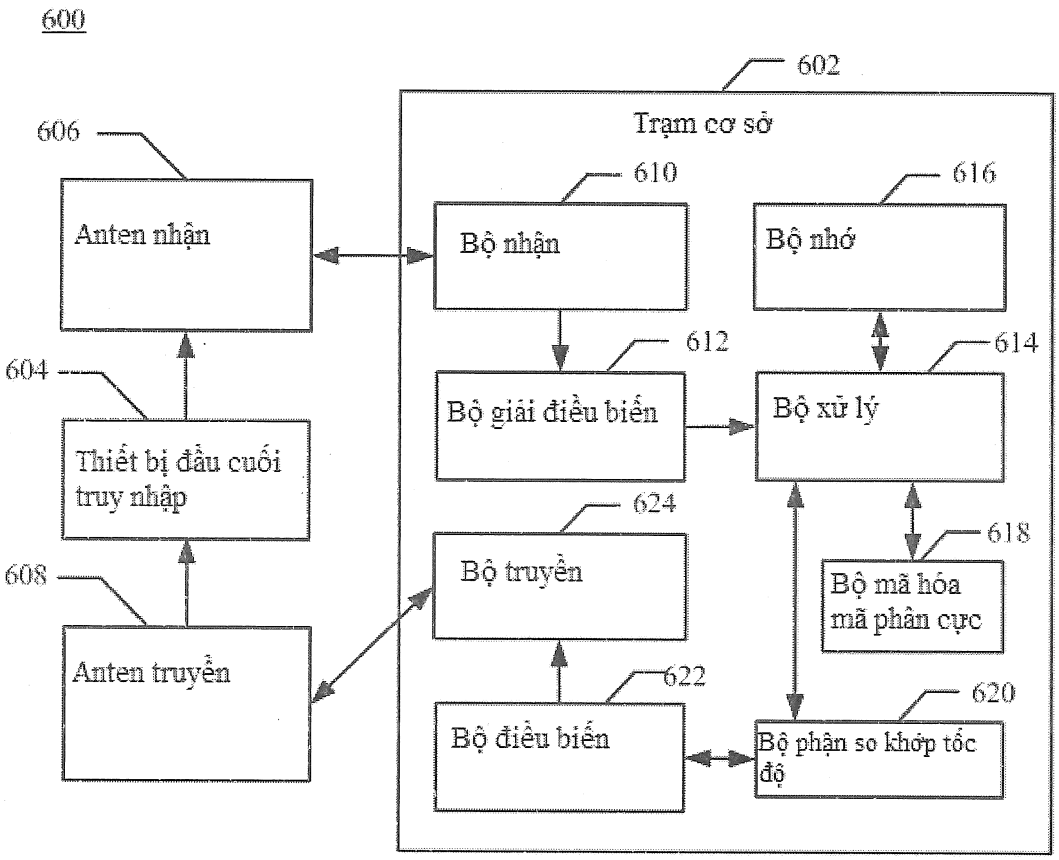

600
602
Trạm cơ sở
606
Anten nhận
610
Bộ nhận
616
Bộ nhớ
604
Thiết bị đầu cuối truy nhập
612
Bộ giải điều biến
614
Bộ xử lý
624
Bộ truyền
618
Bộ mã hóa mã phân cực
608
Anten truyền
622
Bộ điều biến
620
Bộ phận so khớp tốc độ

Fig.6

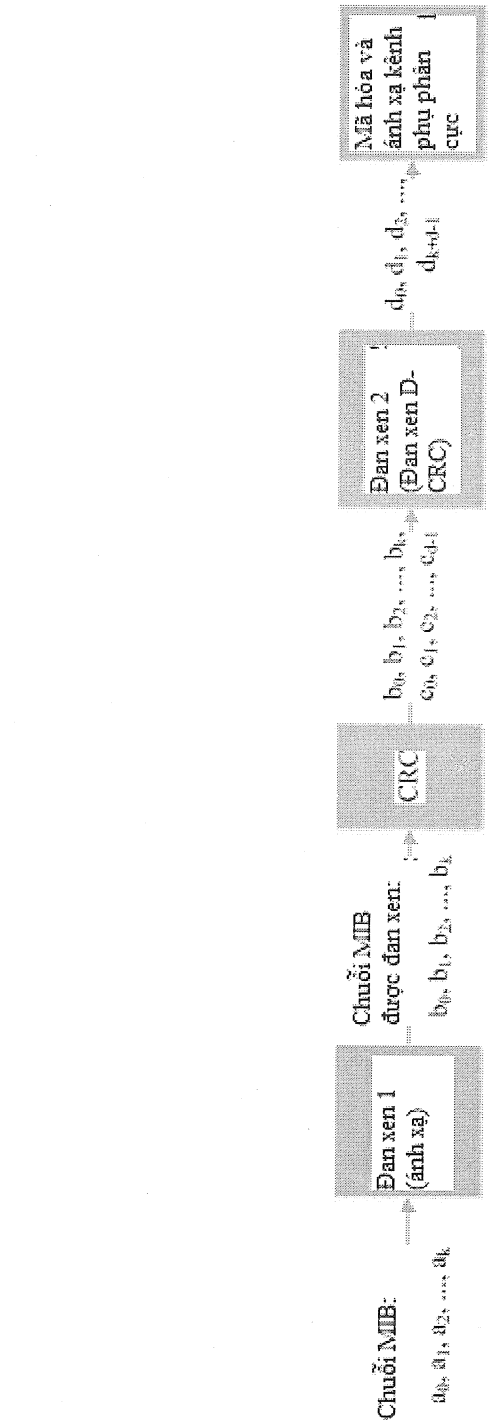

Chuỗi MIB:
$a_0, a_1, a_2, ..., a_k$
Đan xen 1 (ánh xạ)
Chuỗi MIB được đan xen:
$b_0, b_1, b_2, ..., b_k$
CRC
$b_0, b_1, b_2, ..., b_k,$
$c_0, c_1, c_2, ..., c_{l-1}$
Đan xen 2 (Đan xen D-CRC)
$d_0, d_1, d_2, ...,$
d_{k+l-1}
Mã hóa và ánh xạ kênh phụ phân cực

Fig.7