



(12) BẢN MÔ TẢ SÁNG CHẾ THUỘC BẰNG ĐỘC QUYỀN SÁNG CHẾ

(19) Cộng hòa xã hội chủ nghĩa Việt Nam (VN)
CỤC SỞ HỮU TRÍ TUỆ

(11)



1-0038866

(51)⁷ H01L 27/32

(13) B

(21) 1-2018-03010

(22) 12/07/2018

(30) 10-2017-0088677 12/07/2017 KR

(45) 26/02/2024 431

(43) 25/01/2019 370A

(73) SAMSUNG DISPLAY CO., LTD. (KR)

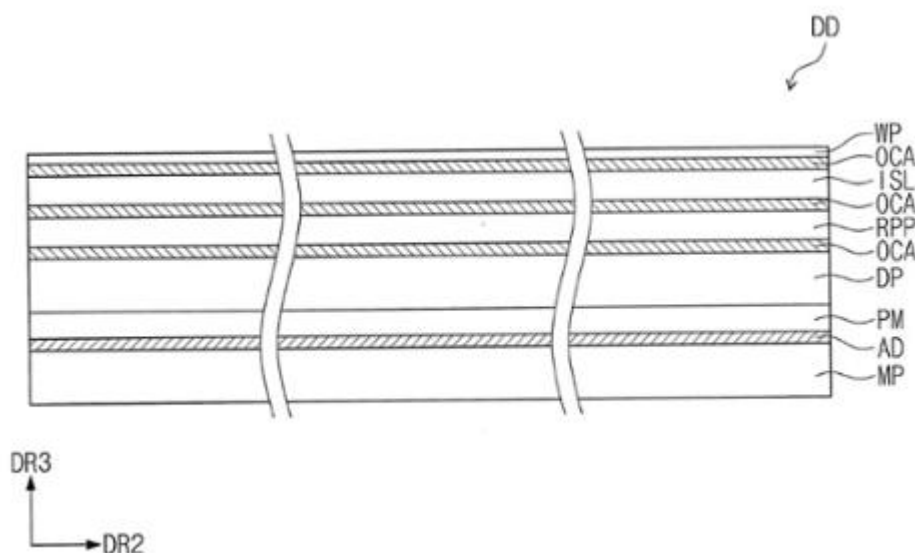
1, Samsung-Ro, Giheung-Gu, Yongin-Si, Gyeonggi-Do, Republic of Korea

(72) Seongsik AHN (KR); Gyunsoo KIM (KR); Minki KIM (KR); Jeongjin KIM (KR);
Soon-sung PARK (KR).

(74) Công ty TNHH Tầm nhìn và Liên danh (VISION & ASSOCIATES CO.LTD.)

(54) BỘ HIỂN THỊ

(57) Sáng chế đề cập đến bộ hiển thị bao gồm panen hiển thị có khu vực hiển thị bao gồm các linh kiện phát quang hữu cơ và khu vực không hiển thị liền kề với khu vực hiển thị, màng bảo vệ được bố trí dưới panen hiển thị, lớp kết dính thứ nhất tiếp xúc với bề mặt đáy của màng bảo vệ, và lớp nền chứa vật liệu kim loại, ít nhất chồng lên toàn bộ khu vực hiển thị, và tiếp xúc với lớp kết dính thứ nhất.



Lĩnh vực kỹ thuật được đề cập

Sáng chế đề cập đến bộ hiển thị có độ bền cao, thuộc tính tiêu tán nhiệt tốt, và bề ngoài có thẩm mỹ đẹp.

Tình trạng kỹ thuật của sáng chế

Các thiết bị hiển thị khác nhau được phát triển và được sử dụng trong các thiết bị đa phương tiện, chẳng hạn như vô tuyến, điện thoại di động, máy tính bảng, hệ thống dẫn đường, máy chơi trò chơi, và dạng tương tự.

Một số bộ hiển thị cầm tay, chẳng hạn như điện thoại di động, máy tính bảng, hoặc các thiết bị đeo được, có nguy cơ bị hư hại do va chạm từ bên ngoài trong quá trình sử dụng các thiết bị này. Ngoài ra, sự tiêu tán nhiệt được sinh ra từ các thành phần bên trong của bộ hiển thị ra bên ngoài không hiệu quả có thể gây ra thương tổn cho người sử dụng, chẳng hạn như bỏng nhiệt độ thấp.

Ở chế độ sử dụng thông thường, bộ hiển thị ở trạng thái bật hơn là ở trạng thái tắt. Do đó, điều được mong muốn là bộ hiển thị cung cấp chất lượng hiển thị tốt ở trạng thái bật và bề ngoài có thẩm mỹ đẹp ở trạng thái tắt.

Các thông tin nêu trên được bộc lộ trong phần tình trạng kỹ thuật chỉ nhằm cải thiện việc hiểu tình trạng kỹ thuật của sáng chế, và, do đó, nó có thể chứa các thông tin

không tạo thành tình trạng kỹ thuật mà đã được biết trong lĩnh vực này bởi người có hiểu biết trung bình trong lĩnh vực kỹ thuật tương ứng.

Bản chất kỹ thuật của sáng chế

Các phương án làm ví dụ theo sáng chế đề xuất bộ hiển thị có độ bền được cải thiện đối với va chạm từ bên ngoài.

Các phương án làm ví dụ của sáng chế cũng đề xuất bộ hiển thị có thuộc tính tiêu tán nhiệt tốt và bề ngoài có thẩm mỹ đẹp.

Các khía cạnh bổ sung sẽ được nêu ra trong phần mô tả chi tiết sau đây, và, sẽ trở nên rõ ràng một phần nhờ nội dung bộc lộ, hoặc có thể biết được bằng cách thực hành ý tưởng sáng tạo.

Theo phương án làm ví dụ, bộ hiển thị bao gồm panen hiển thị, trong đó khu vực hiển thị bao gồm các linh kiện phát quang hữu cơ và khu vực không hiển thị liền kề với khu vực hiển thị được định ra, màng bảo vệ được bố trí dưới panen hiển thị, lớp kết dính thứ nhất tiếp xúc với bề mặt đáy của màng bảo vệ, và lớp nền chứa vật liệu kim loại, ít nhất chồng lên toàn bộ khu vực hiển thị, và tiếp xúc với lớp kết dính thứ nhất.

Lớp kết dính thứ nhất có thể bao gồm chất kết dính nhạy áp.

Lớp kết dính thứ nhất có thể có màu đen.

Màng bảo vệ có thể bao gồm các dấu căn thẳng ở phần đáy của màng, và lớp nền

có thể làm lộ ra các dấu căn thẳng.

Lớp nền có thể có khu vực lõm được tạo thành ở một phía của lớp này trên hình chiếu bằng, và khu vực lõm có thể làm lộ ra các dấu căn thẳng.

Chiều rộng của lớp nền có thể lớn hơn chiều rộng của panen hiển thị.

Vật liệu kim loại có thể bao gồm ít nhất một trong số thép không gỉ, nhôm, sắt, và đồng.

Lớp nền có thể còn bao gồm graphit.

Lớp nền có thể còn bao gồm lớp mạ có màu đen và tiếp xúc với lớp kết dính thứ nhất.

Lớp mạ có thể bao gồm niken (Ni).

Vật liệu kim loại có thể chứa vật liệu kim loại thứ nhất và vật liệu kim loại thứ hai khác với vật liệu kim loại thứ nhất, và lớp nền có thể bao gồm lớp kim loại thứ nhất và lớp kim loại thứ hai lần lượt chứa vật liệu kim loại thứ nhất và vật liệu kim loại thứ hai.

Bộ hiển thị có thể còn bao gồm lớp kết dính thứ hai được bố trí giữa lớp kim loại thứ nhất và lớp kim loại thứ hai.

Bộ hiển thị có thể còn bao gồm bộ phận chống phản quang được bố trí trên panen hiển thị, bộ phận cảm biến đầu vào được bố trí trên bộ phận chống phản quang, và panen cửa sổ được bố trí trên bộ phận cảm biến đầu vào.

Hướng lên trên, hướng xuống dưới, hướng trái, và hướng phải có thể được định ra trên mặt phẳng song song với khu vực hiển thị, theo hướng phải và hướng trái, bộ phận chống phản quang có thể nhô ra ngoài khỏi lớp nền, theo hướng lên trên, bộ phận chống phản quang có thể nhô ra ngoài khỏi lớp nền, và theo hướng xuống dưới, lớp nền có thể nhô ra ngoài khỏi bộ phận chống phản quang.

Panen hiển thị có thể còn bao gồm các đế hàn được bố trí theo hướng xuống dưới và được tạo kết cấu để cấp các tín hiệu điện đến các linh kiện phát quang hữu cơ.

Bộ hiển thị có thể còn bao gồm bộ phận cảm biến áp lực được bố trí dưới lớp nền và được tạo kết cấu để nhận biết áp lực được tác dụng từ bên ngoài.

Theo phương án làm ví dụ, bộ hiển thị bao gồm panen hiển thị được tạo kết cấu để hiển thị hình ảnh, bộ phận chống phản quang được bố trí trên panen hiển thị và được tạo kết cấu để triệt tiêu sự phản xạ của ánh sáng bên ngoài tới bộ phận này, lớp kết dính thứ nhất được bố trí dưới panen hiển thị, và lớp nền có tính cứng và được bố trí trực tiếp trên lớp kết dính thứ nhất, trong đó một phần của lớp nền chồng lên panen hiển thị và không chồng lên bộ phận chống phản quang trên hình chiếu bằng.

Lớp kết dính thứ nhất có thể bao gồm chất kết dính nhạy áp có màu đen.

Panen hiển thị có thể bao gồm các dấu căn thẳng được bố trí trên phần dưới của panen này, và lớp nền có thể có khu vực lõm làm lộ ra các dấu căn thẳng.

Lớp nền có thể chứa vật liệu kim loại hoặc graphit.

Vật liệu kim loại có thể bao gồm SUS304 hoặc SUS316.

Lớp nền có thể còn bao gồm lớp mạ có màu đen và tiếp xúc với lớp kết dính.

Lớp mạ có thể bao gồm niken.

Lớp nền có thể bao gồm lớp kim loại thứ nhất chứa vật liệu kim loại thứ nhất, và lớp kim loại thứ hai có thể chứa vật liệu kim loại thứ hai khác với vật liệu kim loại thứ nhất.

Bộ hiển thị có thể còn bao gồm bộ phận kết dính thứ hai được bố trí giữa lớp kim loại thứ nhất và lớp kim loại thứ hai và được tạo kết cấu để kết hợp lớp kim loại thứ nhất với lớp kim loại thứ hai.

Chiều rộng của lớp nền có thể lớn hơn chiều rộng của panen hiển thị.

Phần mô tả chung nêu trên và phần mô tả chi tiết sau đây để làm ví dụ và diễn giải và nhằm cung cấp sự diễn giải rõ hơn cho đối tượng yêu cầu bảo hộ.

Mô tả vắn tắt các hình vẽ

Các hình vẽ kèm theo, được bao gồm để cung cấp sự hiểu rõ hơn ý tưởng sáng tạo, và được kết hợp và cấu thành một phần của bản mô tả này, minh họa các phương án làm ví dụ của ý tưởng sáng tạo, và, cùng với phần mô tả, dùng để diễn giải các nguyên lý của ý tưởng sáng tạo.

FIG.1 là hình vẽ phối cảnh minh họa bộ hiển thị theo phương án làm ví dụ.

FIG.2A, FIG.2B, FIG.2C, FIG.2D, và FIG.2E là các hình vẽ mặt cắt minh họa các bộ hiển thị theo các phương án làm ví dụ.

FIG.3 là hình chiếu bằng minh họa panen hiển thị theo phương án làm ví dụ.

FIG.4 là hình vẽ sơ đồ mạch tương đương của điểm ảnh theo phương án làm ví dụ.

FIG.5 là hình vẽ mặt cắt minh họa điểm ảnh theo phương án làm ví dụ.

FIG.6 là hình vẽ mặt cắt minh họa một phần của mặt cắt dọc được cắt theo đường I-I' trên FIG.1.

FIG.7 là hình vẽ mặt cắt minh họa một phần của mặt cắt dọc được cắt theo đường II-II' trên FIG.1.

FIG.8 là hình vẽ mặt cắt minh họa một phần của mặt cắt dọc được cắt theo đường III-III' trên FIG.1.

FIG.9 là hình vẽ đồ thị thể hiện sự khác biệt về khả năng nhìn thấy các nếp gấp bề mặt giữa bộ hiển thị theo các phương án làm ví dụ và bộ hiển thị thông thường.

FIG.10A, FIG.10B, và FIG.10C là các hình vẽ mặt cắt minh họa các lớp nền theo các phương án làm ví dụ.

FIG.11A là hình chiếu bằng minh họa kết cấu, trong đó panen hiển thị, màng bảo vệ, và lớp nền được xếp chồng, theo phương án làm ví dụ.

FIG.11B là hình vẽ phóng to của phần 'AA' trên FIG.11A.

FIG.12 là hình vẽ mặt cắt minh họa một phần của mặt cắt dọc được cắt theo đường I-I' trên FIG.1.

FIG.13 là hình vẽ mặt cắt minh họa bộ hiển thị theo phương án làm ví dụ.

FIG.14 và FIG.15 là các hình vẽ phối cảnh minh họa các bộ hiển thị theo các phương án làm ví dụ.

Mô tả chi tiết sáng chế

Trong phần mô tả sau, nhằm mục đích diễn giải, nhiều chi tiết cụ thể được nêu ra để cung cấp việc hiểu thấu đáo các phương án làm ví dụ khác nhau. Tuy nhiên, rõ ràng là các phương án làm ví dụ khác nhau có thể được thực hiện mà không có các chi tiết cụ thể này hoặc với một hoặc nhiều phương án tương đương. Theo ví dụ khác, các kết cấu và thiết bị đã biết được thể hiện dưới dạng sơ đồ khối để tránh làm khó hiểu các phương án làm ví dụ khác nhau một cách không cần thiết.

Trên các hình vẽ kèm theo, kích thước và các kích thước tương đối của các lớp, màng, panen, khu vực, v.v., có thể được phóng đại nhằm mục đích mô tả và rõ ràng. Ngoài ra, các số chỉ dẫn giống nhau biểu thị các phần tử giống nhau.

Khi phần tử hoặc lớp được gọi là “ở trên,” “được nối với,” hoặc “được ghép nối với” phần tử hoặc lớp khác, thì nó có thể ở trên, được nối với, hoặc được ghép nối với phần tử hoặc lớp khác này một cách trực tiếp hoặc các phần tử hoặc các lớp xen giữa có thể có mặt. Tuy nhiên, khi phần tử hoặc lớp được gọi là “trực tiếp ở trên,” “trực tiếp được

nối với,” hoặc “trực tiếp được ghép nối với” phần tử hoặc lớp khác, thì không có các phần tử hoặc các lớp xen giữa. Với mục đích của bản mô tả này, “ít nhất một trong số X, Y, và Z” và “ít nhất một được lựa chọn từ nhóm bao gồm X, Y, và Z” có thể được hiểu là chỉ X, chỉ Y, chỉ Z, hoặc sự kết hợp bất kỳ của hai hoặc nhiều hơn hai trong số X, Y, và Z, ví dụ như XYZ, XYY, YZ, và ZZ, chẳng hạn. Các số chỉ dẫn giống nhau dùng để chỉ các phần tử giống nhau trong toàn bộ bản mô tả. Như được sử dụng ở đây, thuật ngữ “và/hoặc” bao gồm tất cả và bất kỳ sự kết hợp nào của một hoặc nhiều chi tiết được liệt kê có liên quan.

Mặc dù các thuật ngữ thứ nhất, thứ hai, v.v. có thể được sử dụng ở đây để mô tả các phần tử, thành phần, khu vực, lớp, và/hoặc đoạn khác nhau, các phần tử, thành phần, khu vực, lớp, và/hoặc đoạn này không bị giới hạn bởi các thuật ngữ này. Các thuật ngữ này được sử dụng để phân biệt một phần tử, thành phần, khu vực, lớp, và/hoặc đoạn từ phần tử, thành phần, khu vực, lớp, và/hoặc đoạn khác. Do đó, phần tử, thành phần, khu vực, lớp, và/hoặc đoạn thứ nhất được nêu dưới đây có thể được gọi là phần tử, thành phần, khu vực, lớp, và/hoặc đoạn thứ hai mà không lệch khỏi nội dung của bản mô tả.

Các thuật ngữ tương đối về mặt không gian, chẳng hạn như “bên dưới,” “ở dưới,” “dưới,” “bên trên,” “ở trên,” và dạng tương tự, có thể được sử dụng ở đây nhằm mục đích mô tả, và, nhờ đó, mô tả mối tương quan của một phần tử hoặc dấu hiệu với (các) phần tử hoặc (các) dấu hiệu khác như được minh họa trên các hình vẽ. Các thuật ngữ tương đối về mặt không gian nhằm bao hàm các sự định hướng khác nhau của thiết bị trong khi sử dụng, hoạt động, và/hoặc chế tạo ngoài sự định hướng được thể hiện trên các hình vẽ. Ví

dụ, nếu thiết bị trên các hình vẽ được lật ngược, thì các phần tử được mô tả là “ở dưới” hoặc “bên dưới” các phần tử hoặc dấu hiệu khác sẽ được định hướng “ở trên” các phần tử hoặc dấu hiệu khác này. Do đó, thuật ngữ làm ví dụ “ở dưới” có thể bao hàm cả sự định hướng trên và dưới. Ngoài ra, thiết bị có thể được định hướng theo cách khác (ví dụ, xoay 90 độ hoặc theo các sự định hướng khác), và, như thế, các từ mô tả tương đối về mặt không gian được sử dụng ở đây được diễn dịch như trên.

Thuật ngữ được sử dụng ở đây nhằm mục đích mô tả các phương án cụ thể và không nhằm làm giới hạn. Như được sử dụng ở đây, các dạng số ít nhằm bao gồm cả các dạng số nhiều, trừ khi ngữ cảnh biểu thị rõ ràng khác. Ngoài ra, các thuật ngữ “bao gồm và/hoặc “gồm có” khi được sử dụng trong bản mô tả này, xác định sự có mặt của các dấu hiệu, tổng thể, bước, công đoạn, phần tử, thành phần được nêu và/hoặc các nhóm của chúng, nhưng không loại trừ sự có mặt hoặc bổ sung của một hoặc nhiều dấu hiệu, tổng thể, bước, công đoạn, phần tử, thành phần khác, và/hoặc các nhóm của chúng.

Các phương án làm ví dụ khác nhau được mô tả ở đây dựa vào các hình vẽ minh họa dạng mặt cắt là các hình vẽ minh họa sơ lược của các phương án làm ví dụ và/hoặc các kết cấu trung gian lý tưởng. Như thế, các biến thể từ các hình dạng trên các hình vẽ minh do các kỹ thuật và/hoặc dung sai chế tạo, chẳng hạn, có thể được lường trước. Do đó, các phương án làm ví dụ được bộc lộ ở đây không nên được hiểu là bị giới hạn ở các hình dạng được minh họa cụ thể của các khu vực, mà bao gồm các biến thể về hình dạng do chế tạo, chẳng hạn. Ví dụ, khu vực được cấy được minh họa là hình chữ nhật sẽ thường có các đặc điểm và/hoặc độ dốc tròn hoặc cong của độ tập trung cấy ở các mép

của nó hơn là thay đổi nhị nguyên từ khu vực cây sang không cây. Tương tự, khu vực chìm được tạo thành bằng cách cây có thể tạo ra một số hiện tượng cây trong khu vực giữa khu vực chìm và bề mặt mà việc cây được thực hiện qua bề mặt này. Do đó, các khu vực được minh họa trên các hình vẽ là sơ lược về bản chất và các hình dạng của chúng không nhằm minh họa hình dạng thực tế của khu vực của thiết bị và không nhằm làm giới hạn.

Trừ khi được định nghĩa khác, tất cả các thuật ngữ (bao gồm các thuật ngữ khoa học và kỹ thuật) được sử dụng ở đây có ý nghĩa giống như thường được hiểu bởi người có hiểu biết trung bình trong lĩnh vực kỹ thuật tương ứng mà sáng chế thuộc về. Các thuật ngữ, chẳng hạn như các thuật ngữ được định nghĩa trong các từ điển thường được sử dụng, nên được diễn dịch là có ý nghĩa thống nhất với ý nghĩa của chúng trong ngữ cảnh của kỹ thuật liên quan và sẽ không được diễn dịch theo nghĩa lý tưởng hóa hoặc quá hình thức, trừ khi được định nghĩa rõ ràng như thế ở đây.

FIG.1 là hình vẽ phối cảnh minh họa bộ hiển thị DD theo phương án làm ví dụ. Như được thể hiện trên FIG.1, bộ hiển thị DD có thể bao gồm bề mặt hiển thị DD-IS được sử dụng để hiển thị hình ảnh IM. Bề mặt hiển thị DD-IS có thể song song với trục theo hướng thứ nhất DR1 và trục theo hướng thứ hai DR2. Hướng pháp tuyến của bề mặt hiển thị DD-IS (ví dụ, hướng độ dày của bộ hiển thị DD) sẽ được gọi là trục theo hướng thứ ba DR3.

Sau đây, trục theo hướng thứ ba DR3 có thể được sử dụng để phân biệt bề mặt

trước hoặc đỉnh của mỗi phần tử với bề mặt sau hoặc đáy. Tuy nhiên, các hướng được biểu thị bởi các trục theo hướng thứ nhất đến thứ ba DR1, DR2, và DR3 có thể là các khái niệm tương đối và có thể không bị giới hạn ở ví dụ nêu trên, và, theo một số phương án làm ví dụ, các trục này có thể được thay đổi để biểu thị các hướng khác. Sau đây, các hướng thứ nhất đến thứ ba có thể là các hướng lần lượt được biểu thị bởi các trục theo hướng thứ nhất đến thứ ba DR1, DR2, và DR3, và sẽ được xác định bởi các ký hiệu chỉ dẫn giống nhau.

Bộ hiển thị DD trên FIG.1 được thể hiện là có bề mặt hiển thị phẳng, nhưng các ý tưởng sáng tạo không bị giới hạn ở đó. Ví dụ, bề mặt hiển thị của bộ hiển thị DD có thể có hình dạng cong hoặc hình dạng ba chiều. Khi bộ hiển thị DD có bề mặt hiển thị ba chiều, thì bề mặt hiển thị có thể bao gồm các khu vực hiển thị được định hướng theo các hướng khác nhau. Ví dụ, bộ hiển thị DD có thể có bề mặt hiển thị có hình trụ đa giác.

Theo phương án làm ví dụ này, bộ hiển thị DD có thể là bộ hiển thị rắn. Tuy nhiên, các ý tưởng sáng tạo không bị giới hạn ở đó, và theo một số phương án, bộ hiển thị DD có thể là bộ hiển thị mềm dẻo. Theo phương án làm ví dụ này, bộ hiển thị DD có thể được sử dụng làm thiết bị đầu cuối điện thoại di động. Mặc dù không được thể hiện, bảng mạch chính được lắp các mô đun điện tử, mô đun camera, mô đun điện năng, và các mô đun tương tự, cùng với bộ hiển thị DD, có thể được bố trí trong giá đỡ hoặc khung nền để tạo ra thiết bị đầu cuối điện thoại di động. Bộ hiển thị DD có thể được sử dụng cho các thiết bị điện tử cỡ lớn (ví dụ, máy thu hình và màn hình) hoặc các thiết bị điện tử cỡ vừa hoặc nhỏ (ví dụ, máy tính bảng, hệ thống dẫn đường cho xe ô tô, máy chơi trò chơi, và

đồng hồ đeo tay thông minh).

Như được thể hiện trên FIG.1, bề mặt hiển thị DD-IS có thể bao gồm khu vực hiển thị DD-DA được sử dụng để hiển thị hình ảnh IM, và khu vực không hiển thị DD-NDA liền kề với khu vực hiển thị DD-DA. Vùng không hiển thị DD-NDA có thể không được sử dụng để hiển thị hình ảnh. Đối với ví dụ của hình ảnh IM, các hình biểu tượng được thể hiện trên FIG.1.

Như được thể hiện trên FIG.1, khu vực hiển thị DD-DA có thể có hình chữ nhật. Khu vực không hiển thị DD-NDA có thể được bố trí bao quanh khu vực hiển thị DD-DA. Tuy nhiên, các ý tưởng sáng tạo không bị giới hạn ở đó, và theo một số phương án làm ví dụ, hình dạng của khu vực hiển thị DD-DA và không hiển thị DD-NDA có thể được thay đổi khác nhau nếu cần.

FIG.2A đến FIG.2E LÀ các hình vẽ mặt cắt minh họa các bộ hiển thị DD, DD-1, DD-2, DD-3, và DD-4 theo các phương án làm ví dụ. FIG.2A đến FIG.2E minh họa các mặt cắt dọc, mỗi mặt cắt trong số chúng được cắt theo mặt phẳng được định ra bởi các hướng thứ hai DR2 và thứ ba DR3. Trên FIG.2A đến FIG.2E, các bộ hiển thị DD, DD-1, DD-2, DD-3, và DD-4 được minh họa theo cách thức được đơn giản hóa để mô tả kết cấu xếp chồng của panen chức năng và/hoặc các bộ phận chức năng trong các bộ hiển thị này.

Theo một số phương án làm ví dụ, mỗi trong số các bộ hiển thị DD, DD-1, DD-2, DD-3, và DD-4 có thể bao gồm panen hiển thị, bộ phận cảm biến đầu vào, bộ phận chống phản quang, và bộ phận cửa sổ. Ít nhất hai bộ phận trong số panen hiển thị, bộ phận cảm

biến đầu vào, bộ phận chống phản quang, và bộ phận cửa sổ có thể được tạo thành liên tục bằng quy trình liên tục hoặc có thể được kết hợp với nhau bằng bộ phận kết dính. FIG.2A đến FIG.2E minh họa các ví dụ, trong đó chất kết dính trong quang học OCA được sử dụng làm bộ phận kết dính. Theo các phương án làm ví dụ khác nhau được mô tả dưới đây, bộ phận kết dính có thể là vật liệu kết dính thông thường hoặc chất hồ. Theo một số phương án làm ví dụ, bộ phận chống phản quang và bộ phận cửa sổ có thể được thay thế bằng bộ phận khác, hoặc có thể được lược bỏ.

Như được sử dụng ở đây, cách diễn đạt "phần tử B có thể được bố trí trực tiếp trên phần tử A" có thể có nghĩa là lớp kết dính hoặc bộ phận kết dính không được bố trí giữa phần tử A và B, hoặc phần tử B tiếp xúc trực tiếp với phần tử A.

Như được thể hiện trên FIG.2A, bộ hiển thị DD có thể bao gồm panen hiển thị DP, panen chống phản quang RPP, bộ phận cảm biến đầu vào ISL, panen cửa sổ WP, màng bảo vệ PM, và lớp nền MP.

Panen chống phản quang RPP có thể được bố trí trên panen hiển thị DP, bộ phận cảm biến đầu vào ISL có thể được bố trí trên panen chống phản quang RPP, và panen cửa sổ WP có thể được bố trí trên bộ phận cảm biến đầu vào ISL. Màng bảo vệ PM có thể được bố trí dưới panen hiển thị DP, và lớp nền MP có thể được bố trí dưới màng bảo vệ PM. Lớp nền MP có thể chồng lên ít nhất khu vực hiển thị DD-DA (xem FIG.1), nhưng các ý tưởng sáng tạo không bị giới hạn ở đó.

Các chất kết dính trong quang học OCA có thể lần lượt được bố trí giữa panen

hiển thị DP và panen chống phản quang RPP, giữa panen chống phản quang RPP và bộ phận cảm biến đầu vào ISL, và giữa bộ phận cảm biến đầu vào ISL và panen cửa sổ WP.

Panen hiển thị DP có thể được tạo kết cấu để tạo ra hình ảnh cần được hiển thị ra bên ngoài, và bộ phận cảm biến đầu vào ISL có thể được tạo kết cấu để thu được thông tin tọa độ đối với đầu vào từ bên ngoài (ví dụ, sự kiện chạm).

Theo phương án làm ví dụ, panen hiển thị DP có thể là panen hiển thị kiểu phát quang, nhưng các ý tưởng sáng tạo không bị giới hạn ở kiểu panen hiển thị DP cụ thể. Ví dụ, panen hiển thị DP có thể là panen hiển thị phát quang hữu cơ hoặc panen hiển thị phát quang chấm lượng tử. Lớp phát quang của panen hiển thị phát quang hữu cơ có thể được tạo thành bằng hoặc bao gồm vật liệu phát quang hữu cơ. Lớp phát quang của panen hiển thị phát quang chấm lượng tử có thể bao gồm các chấm lượng tử và/hoặc thanh lượng tử. Sau đây, panen hiển thị DP sẽ được mô tả là panen hiển thị phát quang hữu cơ.

Panen chống phản quang RPP có thể được tạo kết cấu để giảm bớt hệ số phản xạ của ánh sáng bên ngoài mà tới panen cửa sổ WP từ khoảng không bên ngoài. Theo một số phương án làm ví dụ, panen chống phản quang RPP có thể bao gồm bộ làm chậm pha và bộ phân cực. Bộ làm chậm pha có thể là kiểu màng hoặc kiểu lớp phủ tinh thể lỏng, và có thể bao gồm bộ làm chậm pha $\lambda/2$ và/hoặc $\lambda/4$. Bộ phân cực có thể cũng là kiểu màng hoặc kiểu lớp phủ tinh thể lỏng. Bộ phân cực kiểu màng có thể bao gồm màng nhựa tổng hợp kéo dài, trong khi đó bộ phân cực kiểu lớp phủ tinh thể lỏng có thể bao gồm các tinh thể lỏng được sắp xếp theo hướng cụ thể. Bộ làm chậm pha và bộ phân cực có thể còn

bao gồm màng bảo vệ. Ít nhất một trong số bộ làm chậm pha, bộ phân cực, hoặc các màng bảo vệ chúng có thể được sử dụng làm lớp đế của panen chống phản quang RPP.

Theo một số phương án làm ví dụ, panen chống phản quang RPP có thể bao gồm các bộ lọc màu. Các bộ lọc màu có thể được sắp xếp theo cách thức cụ thể. Cách bố trí của các bộ lọc màu có thể được xác định có xét đến các màu sắc ánh sáng cần được phát ra từ các điểm ảnh trong panen hiển thị DP. Panen chống phản quang RPP có thể còn bao gồm lưới đen được bố trí liền kề với các bộ lọc màu.

Theo một số phương án làm ví dụ, panen chống phản quang RPP có thể có kết cấu giao thoa giảm. Ví dụ, kết cấu giao thoa giảm có thể bao gồm lớp phản xạ thứ nhất và lớp phản xạ thứ hai được bố trí trên các lớp khác nhau. Lớp phản xạ thứ nhất và lớp phản xạ thứ hai có thể được tạo kết cấu để cho phép ánh sáng phản xạ thứ nhất và ánh sáng phản xạ thứ hai, lần lượt được phản xạ bởi các lớp phản xạ để giao thoa giảm với nhau, điều này có thể giảm bớt hệ số phản xạ của ánh sáng bên ngoài.

Bộ phận cảm biến đầu vào ISL có thể được tạo kết cấu để nhận biết thay đổi trong điện dung tĩnh điện được gây ra do vật thể ngoài và để xác định liệu có đầu vào từ bên ngoài từ vật thể ngoài hay không. Phương pháp cảm ứng này của bộ phận cảm biến đầu vào ISL có thể được gọi là “phương pháp cảm ứng điện dung”.

Theo một số phương án làm ví dụ, bộ phận cảm biến đầu vào ISL có thể được tạo kết cấu để nhận biết thay đổi trong áp lực được gây ra do vật thể ngoài và để xác định liệu có đầu vào từ bên ngoài từ vật thể ngoài hay không. Phương pháp cảm ứng này của

bộ phận cảm biến đầu vào ISL có thể được gọi là “phương pháp cảm ứng áp lực”.

Panen cửa sổ WP có thể được tạo kết cấu để bảo vệ mô đun hiển thị DM khỏi va chạm từ bên ngoài và tạo ra bề mặt nhập liệu cho người sử dụng. Panen cửa sổ WP có thể được tạo thành bằng hoặc bao gồm vật liệu thủy tinh hoặc chất dẻo. Panen cửa sổ WP có thể có thuộc tính trong suốt, sao cho ánh sáng được sinh ra bởi panen hiển thị DP có thể đi xuyên qua đó.

Màng bảo vệ PM có thể được tạo kết cấu để bảo vệ panen hiển thị DP. Mànng bảo vệ PM có thể ngăn không cho hơi ẩm bên ngoài xâm nhập vào panen hiển thị DP và hấp thụ chấn động hoặc va chạm từ bên ngoài.

Màng bảo vệ PM có thể bao gồm màng chất dẻo, mà được sử dụng làm lớp đế của màng này. Mànng bảo vệ PM có thể bao gồm màng chất dẻo bao gồm một chất được lựa chọn từ nhóm bao gồm polyetesulfon (PES), polyeteimit (PEI), polyetylenaphthalat (PEN), polyetylenterephtalat (PET), polyphenylen sulfua (PPS), polyacrylat, polyimit (PI), polycacbonat (PC), poly(arylen etesulfon), và sự kết hợp của các chất này.

Các vật liệu dùng cho mànng bảo vệ PM không bị giới hạn ở các nhựa dẻo. Ví dụ, các composít hữu cơ/vô cơ có thể được sử dụng cho mànng bảo vệ PM. Mànng bảo vệ PM có thể bao gồm lớp hữu cơ xốp và vật liệu vô cơ, mà được tạo thành trong các lỗ rỗng của lớp hữu cơ. Mànng bảo vệ PM có thể còn bao gồm lớp chức năng được tạo thành trên mànng chất dẻo. Lớp chức năng có thể bao gồm lớp nhựa. Lớp chức năng có thể được tạo thành bằng phương pháp phủ.

Bộ phận kết dính AD có thể được tạo kết cấu để kết hợp màng bảo vệ PM với lớp nền MP. Bộ phận kết dính AD có thể là chất kết dính nhạy áp (PSA). Chất kết dính nhạy áp có thể dùng để chỉ vật liệu có thuộc tính kết dính khi áp lực được tác dụng vào đó.

Theo một số phương án làm ví dụ, bộ phận kết dính AD có thể có màu đen. Khi bộ phận kết dính AD đen, nó có thể ngăn không cho phần tử nằm dưới, mà được bố trí dưới bộ phận kết dính AD, được người sử dụng nhận thấy, và có thể đáp ứng yêu cầu thẩm mỹ đối với bộ hiển thị DD.

Theo một số phương án làm ví dụ, lớp nền MP có thể rắn. Tuy nhiên, các ý tưởng sáng tạo không bị giới hạn ở đó, và ít nhất một phần của lớp nền MP có thể mềm dẻo.

Lớp nền MP có thể được tạo thành bằng hoặc chứa vật liệu kim loại hoặc graphit cacbon. Vật liệu kim loại có thể bao gồm thép không gỉ, nhôm, sắt, hoặc đồng, nhưng các ý tưởng sáng tạo không bị giới hạn ở đó. Thép không gỉ có thể bao gồm SUS304 hoặc SUS316. SUS304 có thể là thép không gỉ chứa niken (Ni, 8-11%) và crôm (Cr, 18-20%). SUS316 có thể là thép không gỉ có độ bền hóa học cao và độ chống ăn mòn cao, so với SUS304.

Lớp nền MP có thể được ép vào màng bảo vệ PM bằng bộ phận kết dính AD. Lớp nền MP có thể được bố trí một cách trực tiếp và hoàn toàn trên màng bảo vệ PM, màng này được bố trí trên bề mặt sau của panen hiển thị DP.

Lớp nền MP có thể được tạo kết cấu để ngăn các thành phần trong bộ hiển thị DD không bị hư hại do va chạm từ bên ngoài.

Ngoài ra, lớp nền MP có thể được tạo thành bằng hoặc chứa vật liệu có thuộc tính tiêu tán nhiệt tốt. Theo cách này, lớp nền MP có thể thoát nhiệt được sinh ra trong panen hiển thị DP ra bên ngoài một cách hiệu quả. Theo đó, có thể giảm bớt sự biến thiên theo không gian của độ sáng của bộ hiển thị DD, mà có thể bị gây ra do sự biến thiên nhiệt độ giữa các thành phần bên trong của panen hiển thị DP. Ngoài ra, do hiệu suất tiêu tán nhiệt của panen hiển thị DP được cải thiện nhờ lớp nền MP, nên có thể ngăn người sử dụng không bị thương tổn do nhiệt được sinh ra trong panen hiển thị DP (ví dụ, do bỏng nhiệt độ thấp).

Do thuộc tính rắn của lớp nền MP, nên thành phần trên lớp nền MP có thể được bố trí có độ phẳng cao. Khi các thành phần bên trong của bộ hiển thị DD có độ phẳng cao, bộ hiển thị DD có thể có bề ngoài có thẩm mỹ đẹp, ngay cả khi bộ hiển thị ở trạng thái tắt.

Dựa vào FIG.2B, trong bộ hiển thị DD-1, thứ tự xếp chồng của bộ phận cảm biến đầu vào ISL và panen chống phản quang RPP có thể khác với thứ tự xếp chồng của bộ hiển thị DD trên FIG.2A.

Như được thể hiện trên FIG.2C, bộ hiển thị DD-2 có thể được tạo kết cấu để bao gồm mô đun hiển thị DM, panen chống phản quang RPP, panen cửa sổ WP, màng bảo vệ PM, và lớp nền MP.

Mô đun hiển thị DM có thể bao gồm panen hiển thị DP và bộ phận cảm biến đầu vào ISL. Bộ phận cảm biến đầu vào ISL có thể được bố trí trực tiếp trên panen hiển thị

DP. Nói cách khác, bộ phận cảm biến đầu vào ISL có thể được tạo thành trên panen hiển thị DP dùng làm bề mặt để bằng quy trình liên tục.

Ngoài ra, panen chống phản quang RPP hoặc panen cửa sổ WP có thể cũng được tạo thành bằng quy trình liên tục. Tuy nhiên, các ý tưởng sáng tạo không bị giới hạn ở đó, và panen chống phản quang RPP hoặc panen cửa sổ WP có thể được tạo thành bằng quy trình gắn sử dụng chất kết dính trong quang học OCA.

Theo một số phương án làm ví dụ, thứ tự xếp chồng của bộ phận cảm biến đầu vào ISL và panen chống phản quang RPP có thể được thay đổi.

Như được thể hiện trên FIG.2D và FIG.2E, panen chống phản quang RPP có thể không được bố trí trong bộ hiển thị DD-3 hoặc DD-4.

Như được thể hiện trên FIG.2D, bộ hiển thị DD-3 có thể được tạo kết cấu để bao gồm bộ phận cảm biến đầu vào ISL-1, panen hiển thị DP, và panen cửa sổ WP. Ở đây, bộ phận cảm biến đầu vào ISL-1 có thể được tạo kết cấu để có chức năng chống phản quang, không giống như các bộ phận cảm biến đầu vào ISL trên các hình vẽ từ FIG.2A đến FIG.2C.

Như được thể hiện trên FIG.2E, bộ hiển thị DD-4 có thể được tạo kết cấu để bao gồm panen hiển thị DP-1, bộ phận cảm biến đầu vào ISL, và panen cửa sổ WP. Ở đây, panen hiển thị DP-1 có thể được tạo kết cấu để có chức năng chống phản quang, không giống như panen hiển thị DP này trên các hình vẽ từ FIG.2A đến FIG.2D.

Trên các hình vẽ từ FIG.2A đến FIG.2E, bộ phận cảm biến đầu vào ISL hoặc ISL-1 được thể hiện là hoàn toàn chồng lên panen hiển thị DP hoặc DP-1. Tuy nhiên, theo một số phương án làm ví dụ, bộ phận cảm biến đầu vào ISL hoặc ISL-1 có thể chỉ chồng lên một phần của khu vực hiển thị DD-DA hoặc chỉ khu vực không hiển thị DD-NDA. Bộ phận cảm biến đầu vào ISL hoặc ISL-1 có thể là panen cảm ứng chạm, được tạo kết cấu để nhận biết sự kiện chạm từ người sử dụng, hoặc panen cảm ứng vân tay, được tạo kết cấu để đọc dấu vân tay của ngón tay người sử dụng. Bộ phận cảm biến đầu vào ISL hoặc ISL-1 có thể bao gồm các điện cực cảm biến, và độ cao hoặc chiều rộng của các điện cực cảm biến có thể được thay đổi theo mục đích sử dụng của bộ phận cảm biến đầu vào ISL hoặc ISL-1. Đối với panen cảm ứng chạm, các điện cực cảm biến có thể có chiều rộng nằm trong khoảng từ vài mili mét đến vài chục mili mét, trong khi đó đối với panen cảm ứng vân tay, các điện cực cảm biến có thể có chiều rộng nằm trong khoảng từ vài chục của micro mét đến vài trăm micro mét.

FIG.3 là hình chiếu bằng của panen hiển thị DP theo phương án làm ví dụ. FIG.4 là sơ đồ mạch tương đương của điểm ảnh PX theo phương án làm ví dụ.

Dựa vào FIG.3, panen hiển thị DP có thể bao gồm khu vực hiển thị DA và khu vực không hiển thị NDA, khi được quan sát trên hình chiếu bằng. Khu vực hiển thị DA và khu vực không hiển thị NDA của panen hiển thị DP có thể lần lượt tương ứng với khu vực hiển thị DD-DA và khu vực không hiển thị DD-NDA của bộ hiển thị DD (xem FIG.1). Theo một số phương án làm ví dụ, khu vực hiển thị và không hiển thị DA và NDA của panen hiển thị DP có thể không giống như khu vực hiển thị DD-DA và không

hiển thị DD-NDA của bộ hiển thị DD, và có thể được thay đổi theo kết cấu hoặc thiết kế của panen hiển thị DP.

Panen hiển thị DP có thể bao gồm các đường tín hiệu SGL và các điểm ảnh PX. Khu vực bao gồm các điểm ảnh PX có thể được định ra là khu vực hiển thị DA. Theo phương án làm ví dụ này, khu vực không hiển thị NDA có thể được định ra dọc theo mép hoặc chu vi của khu vực hiển thị DA.

Các đường tín hiệu SGL có thể bao gồm các đường cổng GL, các đường dữ liệu DL, đường điện PL, và đường tín hiệu điều khiển CSL. Mỗi trong số các đường cổng GL có thể được nối với các đường tương ứng của các điểm ảnh PX, và mỗi trong số các đường dữ liệu DL có thể được nối với các đường tương ứng của các điểm ảnh PX. Đường điện PL có thể được nối với các điểm ảnh PX. Mạch kích thích cổng DCV, mà các đường cổng GL được nối với mạch này, có thể được bố trí ở khu vực bên của khu vực không hiển thị NDA. Đường tín hiệu điều khiển CSL có thể được sử dụng để cấp các tín hiệu điều khiển đến mạch kích thích cổng DCV.

Một số trong số các đường cổng GL, các đường dữ liệu DL, đường điện PL, và đường tín hiệu điều khiển CSL có thể được bố trí trên cùng lớp, và ít nhất một trong số các đường cổng GL, các đường dữ liệu DL, đường điện PL, và đường tín hiệu điều khiển CSL có thể được bố trí trên các lớp khác với nhau.

Mỗi trong số các đường cổng GL, các đường dữ liệu DL, đường điện PL, và đường tín hiệu điều khiển CSL có thể bao gồm phần đường tín hiệu và các đế hàn panen

hiển thị PD-DP được nối với đầu của phần đường tín hiệu. Phần đường tín hiệu có thể được định ra là phần còn lại của mỗi trong số các đường cổng GL, các đường dữ liệu DL, đường điện PL, và đường tín hiệu điều khiển CSL, ngoại trừ các đế hàn panen hiển thị PD-DP của chúng.

Các đế hàn panen hiển thị PD-DP có thể được tạo thành bằng quy trình giống như quy trình dùng để tạo thành các tranzito để kích thích các điểm ảnh. Ví dụ, các đế hàn panen hiển thị PD-DP có thể được tạo thành bằng quy trình silic đa tinh thể nhiệt độ thấp (LTPS) hoặc oxit đa tinh thể nhiệt độ thấp (LTPO).

Theo một số phương án làm ví dụ, các đế hàn panen hiển thị PD-DP có thể bao gồm các đế hàn điều khiển CSL-P, các đế hàn dữ liệu DL-P, và các đế hàn điện PL-P. Các đế hàn cổng có thể còn được bố trí chồng lên mạch kích thích cổng DCV, và có thể được sử dụng để tạo ra đường dẫn tín hiệu đến mạch kích thích cổng DCV. Một phần của khu vực không hiển thị NDA, trong đó các đế hàn điều khiển CSL-P, các đế hàn dữ liệu DL-P, và các đế hàn điện PL-P được bố trí, có thể được gọi là các khu vực đế hàn.

Dựa vào FIG.3, khu vực phía trên, khu vực phía dưới, khu vực bên trái, và khu vực bên phải có thể được định ra trong panen hiển thị DP. Khu vực phía dưới của panen hiển thị DP có thể bao gồm các đế hàn panen hiển thị PD-DP theo hướng thứ nhất DR1. Khu vực phía trên của panen hiển thị DP có thể đối diện với khu vực phía dưới của panen hiển thị DP theo hướng thứ nhất DR1.

Trên FIG.3, khu vực bên trái của panen hiển thị DP có thể bao gồm mạch kích

thích cổng DCV. Khu vực bên phải của panen hiển thị DP có thể đối diện với khu vực bên phải của panen hiển thị DP.

Như được sử dụng ở đây, hướng lên trên, hướng xuống dưới, hướng trái, và hướng phải sẽ lần lượt được sử dụng để biểu thị các hướng về phía khu vực phía trên, khu vực phía dưới, khu vực bên trái, và khu vực bên phải của panen hiển thị DP. Tuy nhiên, khu vực phía trên, khu vực phía dưới, khu vực bên trái, và khu vực bên phải của panen hiển thị DP không bị giới hạn ở ví dụ nêu trên và có thể được sử dụng để biểu thị các khu vực khác của panen hiển thị DP.

FIG.4 minh họa một trong số các điểm ảnh PX được nối với một trong số các đường cổng GL, một trong số các đường dữ liệu DL, và đường điện PL theo phương án làm ví dụ. Tuy nhiên, các ý tưởng sáng tạo không bị giới hạn ở đó, và kết cấu của điểm ảnh PX có thể được thay đổi khác nhau.

Điểm ảnh PX có thể bao gồm linh kiện phát quang LM, mà có thể dùng làm phần tử hiển thị. Linh kiện phát quang LM có thể là điốt kiểu phát xạ lên trên hoặc điốt kiểu phát xạ xuống dưới. Theo một số phương án làm ví dụ, linh kiện phát quang LM có thể điốt kiểu phát xạ hai chiều. Linh kiện phát quang LM có thể là điốt phát quang hữu cơ (OLED). Điểm ảnh PX có thể bao gồm tranzito chuyển mạch TFT-S và tranzito kích thích TFT-D, mà được sử dụng để điều khiển các hoạt động của linh kiện phát quang LM, và tụ điện CP. Linh kiện phát quang LM có thể tạo ra ánh sáng đáp ứng lại các tín hiệu điện được truyền phát từ các tranzito TFT-S và TFT-D.

Tranzito chuyển mạch TFT-S có thể được tạo kết cấu để kết xuất tín hiệu dữ liệu được cấp đến đường dữ liệu DL, đáp ứng lại tín hiệu quét được cấp đến đường cổng GL. Tụ điện CP có thể được nạp với mức điện áp tương ứng với tín hiệu dữ liệu được truyền phát qua tranzito chuyển mạch TFT-S.

Tranzito kích thích TFT-D có thể được nối với linh kiện phát quang LM. Tranzito kích thích TFT-D có thể điều khiển dòng điện kích thích đi qua linh kiện phát quang LM, dựa trên lượng điện tích được lưu trữ trong tụ điện CP. Linh kiện phát quang LM có thể phát ánh sáng, khi tranzito kích thích TFT-D ở trạng thái bật. Đường điện PL có thể được sử dụng để cấp điện áp công suất thứ nhất VDD1 đến linh kiện phát quang LM.

FIG.5 là hình vẽ mặt cắt minh họa một phần của điểm ảnh PX theo phương án làm ví dụ. Cụ thể, FIG.5 thể hiện hình vẽ mặt cắt của khu vực, trong đó tranzito kích thích TFT-D và linh kiện phát quang LM được thể hiện trên FIG.4 được bố trí.

Như được thể hiện trên FIG.5, lớp mạch CL có thể được bố trí trên lớp đế BL. Tranzito kích thích TFT-D có thể bao gồm mẫu hình bán dẫn ALD được bố trí trên lớp đế BL. Mẫu hình bán dẫn ALD có thể được tạo thành bằng hoặc bao gồm ít nhất một trong số các vật liệu silic vô định hình, poly silic, hoặc vật liệu bán dẫn oxit kim loại.

Lớp mạch CL có thể bao gồm các lớp hữu cơ/vô cơ BR, BF, 12, 14, và 16, ngoài tranzito chuyển mạch TFT-S và tranzito kích thích TFT-D được mô tả dựa vào FIG.4. Các lớp hữu cơ/vô cơ BR, BF, 12, 14, và 16 có thể bao gồm các lớp chức năng BR và BF, lớp cách điện thứ nhất 12, lớp cách điện thứ hai 14, và lớp cách điện thứ ba 16.

Các lớp chức năng BR và BF có thể được bố trí trên bề mặt của lớp đế BL. Các lớp chức năng BR và BF có thể bao gồm ít nhất một trong số lớp chắn BR hoặc lớp đệm BF. Mẫu hình bán dẫn ALD có thể được bố trí trên lớp chắn BR hoặc trên lớp đệm BF.

Lớp cách điện thứ nhất 12 có thể được bố trí trên lớp đế BL để che phủ mẫu hình bán dẫn ALD. Lớp cách điện thứ nhất 12 có thể bao gồm lớp hữu cơ và/hoặc lớp vô cơ. Theo một số phương án làm ví dụ, lớp cách điện thứ nhất 12 có thể bao gồm các màng mỏng vô cơ, chẳng hạn như lớp silic nitrua và lớp silic oxit.

Tranzito kích thích TFT-D có thể bao gồm cực điều khiển GED được bố trí trên lớp cách điện thứ nhất 12. Mặc dù không được thể hiện, tranzito chuyển mạch TFT-S có thể cũng bao gồm cực điều khiển được bố trí trên lớp cách điện thứ nhất 12. Cực điều khiển GED và đường cổng GL (xem FIG.4) có thể được tạo thành bằng cách sử dụng cùng quy trình in litô. Nói cách khác, cực điều khiển GED có thể được tạo thành bằng cùng vật liệu với các đường cổng GL, và cực điều khiển GED và các đường cổng GL có thể có cùng kết cấu xếp chồng và được bố trí trên cùng lớp.

Lớp cách điện thứ hai 14 có thể được bố trí trên lớp cách điện thứ nhất 12 để che phủ cực điều khiển GED. Lớp cách điện thứ hai 14 có thể bao gồm lớp hữu cơ và/hoặc lớp vô cơ. Theo một số phương án làm ví dụ, lớp cách điện thứ hai 14 có thể bao gồm các màng mỏng vô cơ, chẳng hạn như lớp silic nitrua và lớp silic oxit.

Đường dữ liệu DL (xem FIG.4) có thể được bố trí trên lớp cách điện thứ hai 14. Tranzito kích thích TFT-D có thể bao gồm điện cực đầu vào SED và điện cực đầu ra

DED được bố trí trên lớp cách điện thứ hai 14. Mặc dù không được thể hiện, tranzito chuyển mạch TFT-S có thể cũng bao gồm điện cực đầu vào và điện cực đầu ra được bố trí trên lớp cách điện thứ hai 14. Điện cực đầu vào SED có thể là phần được phân nhánh từ đường tương ứng trong số các đường dữ liệu DL. Đường điện PL (xem FIG.4) và các đường dữ liệu DL có thể là các phần khác nhau của cùng lớp. Điện cực đầu vào SED có thể được phân nhánh từ đường điện PL.

Một phần của điện cực của tụ điện CP có thể được bố trí trên lớp cách điện thứ hai 14. Một phần của điện cực của tụ điện CP có thể được tạo thành bằng cách sử dụng quy trình in litô giống như quy trình để tạo thành các đường dữ liệu DL và đường điện PL. Trong trường hợp này, một phần của điện cực của tụ điện CP, các đường dữ liệu DL, và đường điện PL có thể được tạo thành bằng cùng vật liệu, được bố trí trên cùng lớp, và có cùng kết cấu xếp chồng.

Điện cực đầu vào SED và điện cực đầu ra DED có thể được nối với các phần tương ứng của mẫu hình bán dẫn ALD thông qua lỗ xuyên thứ nhất CH1 và lỗ xuyên thứ hai CH2, mà được tạo thành xuyên qua cả lớp cách điện thứ nhất 12 và lớp cách điện thứ hai 14. Theo một số phương án làm ví dụ, tranzito chuyển mạch TFT-S và tranzito kích thích TFT-D có thể được tạo kết cấu để có kết cấu cổng dưới.

Lớp cách điện thứ ba 16 có thể được bố trí trên lớp cách điện thứ hai 14 để che phủ điện cực đầu vào SED và điện cực đầu ra DED. Lớp cách điện thứ ba 16 có thể bao gồm lớp hữu cơ và/hoặc lớp vô cơ. Theo một số phương án làm ví dụ, lớp cách điện thứ

ba 16 có thể bao gồm vật liệu hữu cơ và có thể có bề mặt đỉnh phẳng.

Theo kết cấu mạch của điểm ảnh, một trong số lớp cách điện thứ nhất 12, lớp cách điện thứ hai 14, và lớp cách điện thứ ba 16 có thể được lược bỏ. Mỗi trong số lớp cách điện thứ hai 14 và lớp cách điện thứ ba 16 có thể được định ra là lớp cách điện giữa các lớp. Lớp cách điện giữa các lớp có thể được bố trí giữa các mẫu hình dẫn điện tách biệt theo chiều dọc và được sử dụng để ngắt kết nối điện các mẫu hình dẫn điện với nhau.

Lớp linh kiện phát quang ELL có thể được bố trí trên lớp cách điện thứ ba 16. Lớp linh kiện phát quang ELL có thể bao gồm lớp xác định điểm ảnh PXL và linh kiện phát quang LM. A-nốt AE có thể được bố trí trên lớp cách điện thứ ba 16. A-nốt AE có thể được nối với điện cực đầu ra DED của tranzito kích thích TFT-D thông qua lỗ xuyên thứ ba CH3, được tạo thành xuyên qua lớp cách điện thứ ba 16. Khoảng hở OP có thể được định ra trong lớp xác định điểm ảnh PXL. Khoảng hở OP của lớp xác định điểm ảnh PXL có thể làm lộ ra một phần của a-nốt AE.

Lớp linh kiện phát quang ELL có thể bao gồm khu vực phát quang PXA và khu vực không phát quang NPXA liền kề với khu vực phát quang PXA. Khu vực không phát quang NPXA có thể được bố trí bao quanh khu vực phát quang PXA. Theo phương án làm ví dụ này, khu vực phát quang PXA có thể được định ra tương ứng với a-nốt AE. Tuy nhiên, kết cấu hoặc vị trí của khu vực phát quang PXA không bị giới hạn ở đó. Ví dụ, khu vực phát quang PXA có thể được định ra là khu vực mà ánh sáng được phát ra từ đó. Theo một số phương án làm ví dụ, khu vực phát quang PXA có thể được định ra

tương ứng với một phần của a-nốt AE được lộ ra bởi khoảng hở OP.

Lớp điều khiển lỗ trống HCL có thể được bố trí chung trên khu vực phát quang PXA và khu vực không phát quang NPXA. Mặc dù không được thể hiện, lớp chung, chẳng hạn như lớp điều khiển lỗ trống HCL, có thể được bố trí chung trong các điểm ảnh PX (xem FIG.3).

Lớp phát quang EML có thể được bố trí trên lớp điều khiển lỗ trống HCL. Lớp phát quang EML có thể chỉ được bố trí cục bộ trong khu vực tương ứng với khoảng hở OP. Nói cách khác, lớp phát quang EML có thể được chia thành các mẫu hình lần lượt được tạo thành trong các điểm ảnh PX.

Lớp phát quang EML có thể bao gồm vật liệu hữu cơ hoặc vật liệu vô cơ. lớp điều khiển electron ECL có thể được bố trí trên lớp phát quang EML. Ca-tốt CE có thể được bố trí trên lớp điều khiển electron ECL. Ca-tốt CE có thể được bố trí chung trên các điểm ảnh PX.

Theo phương án làm ví dụ này, lớp phát quang EML được minh họa có kết cấu được tạo mẫu hình, nhưng theo một số phương án làm ví dụ, lớp phát quang EML có thể được bố trí chung để mở rộng các điểm ảnh PX. Trong trường hợp này, lớp phát quang EML có thể được tạo kết cấu để phát ánh sáng màu trắng. Theo một số phương án làm ví dụ, lớp phát quang EML có thể được tạo ra có kết cấu đa lớp.

Theo phương án làm ví dụ này, lớp bao mỏng TFE có thể được bố trí để che phủ ca-tốt CE một cách trực tiếp. Theo một số phương án làm ví dụ, lớp bọc có thể còn được

bố trí để che phủ ca-tốt CE. Trong trường hợp này, lớp bao mỏng TFE có thể được bố trí để che phủ lớp bọc một cách trực tiếp. Lớp bao mỏng TFE có thể bao gồm ít nhất một trong số các lớp hữu cơ và vô cơ.

FIG.6 là hình vẽ mặt cắt minh họa một phần của mặt cắt dọc được cắt theo đường I-I' trên FIG.1. FIG.7 là hình vẽ mặt cắt minh họa một phần của mặt cắt dọc được cắt theo đường II-II' trên FIG.1. FIG.8 là hình vẽ mặt cắt minh họa một phần của mặt cắt dọc được cắt theo đường III-III' trên FIG.1.

Dựa vào các hình vẽ từ FIG.6 đến FIG.8, ít nhất một trong số các thành phần được xếp chồng theo hướng thứ ba DR3 để tạo thành bộ hiển thị DD có thể có chiều dài hoặc chiều rộng khác với các thành phần còn lại theo hướng thứ nhất DR1 hoặc hướng thứ hai DR2. Ví dụ, một trong số các thành phần có thể nhô ra ngoài khỏi thành phần khác, theo hướng thứ nhất DR1 hoặc hướng thứ hai DR2.

Dựa vào FIG.6, panen hiển thị DP có thể bao gồm phần nhô ra ngoài khỏi lớp nền MP một đoạn bằng chiều dài thứ nhất L1 theo hướng thứ hai DR2. Chiều dài thứ nhất L1 có thể nằm trong khoảng từ xấp xỉ 160 μ m đến 180 μ m.

Bộ phận cảm biến đầu vào ISL có thể bao gồm phần nhô ra ngoài khỏi lớp nền MP một đoạn bằng chiều dài thứ hai L2 theo hướng thứ hai DR2. Chiều dài thứ hai L2 có thể dài hơn chiều dài thứ nhất L1 từ xấp xỉ 40 μ m đến 60 μ m .

Chất kết dính trong quang học OCA được bố trí dưới bộ phận cảm biến đầu vào ISL có thể bao gồm phần nhô ra ngoài khỏi lớp nền MP một đoạn bằng chiều dài thứ ba

L3 theo hướng thứ hai DR2. Chiều dài thứ ba L3 có thể nằm trong khoảng từ xấp xỉ $20\mu\text{m}$ đến $30\mu\text{m}$.

Bộ phận cảm biến đầu vào ISL có thể nhô ra ngoài khỏi chất kết dính trong quang học OCA, được bố trí dưới bộ phận này, một đoạn bằng từ xấp xỉ $170\mu\text{m}$ đến $220\mu\text{m}$ theo hướng thứ hai DR2.

Mặc dù FIG.6 minh họa mặt cắt dọc của khu vực bên phải của bộ hiển thị DD được thể hiện trên FIG.1, nhưng khu vực bên trái của bộ hiển thị DD có thể có hình dạng tương ứng với hình dạng được thể hiện trên FIG.6. Do đó, khi được đo theo hướng thứ hai DR2, chiều dài của lớp nền MP có thể ngắn hơn các chiều dài của panen hiển thị DP, panen chống phản quang RPP, và bộ phận cảm biến đầu vào ISL.

Dựa vào FIG.7, panen hiển thị DP có thể bao gồm phần nhô ra ngoài khỏi lớp nền MP một đoạn bằng chiều dài thứ tư L4 theo hướng thứ nhất DR1. Chiều dài thứ tư L4 có thể nằm trong khoảng từ xấp xỉ $160\mu\text{m}$ đến $180\mu\text{m}$.

Bộ phận cảm biến đầu vào ISL có thể bao gồm phần nhô ra ngoài khỏi lớp nền MP một đoạn bằng chiều dài thứ năm L5 theo hướng thứ nhất DR1. Chiều dài thứ năm L5 có thể dài hơn chiều dài thứ tư L4 từ xấp xỉ $20\mu\text{m}$ đến $40\mu\text{m}$.

Chất kết dính trong quang học OCA được bố trí dưới bộ phận cảm biến đầu vào ISL có thể bao gồm phần nhô ra ngoài khỏi lớp nền MP một đoạn bằng chiều dài thứ sáu L6 theo hướng thứ nhất DR1. Chiều dài thứ sáu L6 có thể nằm trong khoảng từ xấp xỉ $3\mu\text{m}$ đến $8\mu\text{m}$.

Bộ phận cảm biến đầu vào ISL có thể nhô ra ngoài khỏi chất kết dính trong quang học OCA, được bố trí dưới bộ phận này, một đoạn bằng từ xấp xỉ 180 μ m đến 220 μ m (hoặc từ xấp xỉ 172 μ m đến 217 μ m) theo hướng thứ nhất DR1.

Dựa vào FIG.8, màng bảo vệ PM có thể bao gồm phần nhô ra ngoài khỏi lớp nền MP một đoạn bằng chiều dài thứ bảy L7 theo hướng thứ nhất DR1. Chiều dài thứ bảy L7 có thể nằm trong khoảng từ xấp xỉ 200 μ m đến 250 μ m.

Panen hiển thị DP có thể bao gồm phần nhô ra ngoài khỏi màng bảo vệ PM theo hướng thứ nhất DR1.

Lớp nền MP có thể bao gồm phần nhô ra ngoài khỏi panen chống phản quang RPP một đoạn bằng chiều dài thứ tám L8 theo hướng thứ nhất DR1. Chiều dài thứ tám L8 có thể nằm trong khoảng từ xấp xỉ 100 μ m đến 150 μ m. Do đó, một phần của lớp nền MP có thể không chồng lên panen chống phản quang RPP, nhưng có thể chồng lên panen hiển thị DP, theo hướng thứ ba DR3.

Lớp nền MP có thể bao gồm phần nhô ra ngoài khỏi chất kết dính trong quang học OCA, được bố trí dưới bộ phận cảm biến đầu vào ISL, một đoạn bằng chiều dài thứ chín L9 theo hướng thứ nhất DR1, và chất kết dính trong quang học OCA (ví dụ, OCA trên FIG.8) được bố trí trên bộ phận cảm biến đầu vào ISL có thể bao gồm phần nhô ra ngoài khỏi lớp nền MP một đoạn bằng chiều dài thứ mười L10 theo hướng thứ nhất DR1. Tức là, theo hướng thứ ba DR3, một phần của lớp nền MP có thể không chồng lên chất kết dính trong quang học OCA được bố trí dưới bộ phận cảm biến đầu vào ISL, và có thể

chồng lên chất kết dính trong quang học OCA được bố trí trên bộ phận cảm biến đầu vào ISL.

Bộ phận cảm biến đầu vào ISL có thể bao gồm phần nhô ra ngoài khỏi lớp nền MP một đoạn bằng chiều dài thứ mười một L11 theo hướng thứ nhất DR1.

Bộ phận cảm biến đầu vào ISL có thể nhô ra ngoài khỏi chất kết dính trong quang học OCA, được bố trí dưới bộ phận này, một đoạn bằng từ xấp xỉ 900 μ m đến 1 mm theo hướng thứ nhất DR1. Bộ phận cảm biến đầu vào ISL có thể nhô ra ngoài khỏi chất kết dính trong quang học OCA được bố trí trên bộ phận này một đoạn bằng xấp xỉ từ 280 μ m đến 360 μ m theo hướng thứ nhất DR1.

FIG.9 là đồ thị thể hiện sự khác biệt trong khả năng nhìn thấy các nếp gấp bề mặt giữa bộ hiển thị DD theo phương án làm ví dụ và bộ hiển thị thông thường.

Trên FIG.9, mẫu A thể hiện bộ hiển thị không được bố trí lớp nền, và mẫu B thể hiện bộ hiển thị DD bao gồm lớp nền MP theo phương án làm ví dụ.

Như có thể thấy trên FIG.9, khả năng nhìn thấy nếp gấp bề mặt trong mẫu B theo phương án làm ví dụ thấp hơn khả năng nhìn thấy nếp gấp bề mặt trong mẫu A. Sở dĩ như vậy là vì các kết cấu trên lớp nền MP có độ phẳng cao do có lớp nền MP.

FIG.10A, FIG.10B, và FIG.10C là các hình vẽ mặt cắt minh họa các lớp nền MP-1, MP-2, và MP-3 theo các phương án làm ví dụ.

Dựa vào FIG.10A, lớp nền MP-1 có thể bao gồm lớp kim loại MT và lớp mạ CT.

Lớp kim loại MT có thể được tạo thành bằng hoặc chứa vật liệu kim loại (ví dụ, thép không gỉ, nhôm, sắt, hoặc đồng). Lớp mạ CT có thể được tạo thành bằng hoặc bao gồm niken (Ni). Lớp mạ CT có thể được tạo thành trên lớp kim loại MT bằng phương pháp mạ hoặc phủ.

Lớp mạ CT có thể có màu đen. Do lớp mạ CT đen, nên các thành phần được bố trí dưới lớp mạ CT có thể không được người sử dụng bên ngoài nhận thấy. Như thế, bộ hiển thị DD có thể có bề ngoài có thẩm mỹ đẹp.

Lớp mạ CT có thể tạo ra bề mặt, mà màng bảo vệ PM được gắn vào đó bằng bộ phận kết dính AD.

Dựa vào FIG.10B, lớp nền MP-2 có thể bao gồm lớp kim loại thứ nhất MT1 và lớp kim loại thứ hai MT2.

Lớp kim loại thứ nhất MT1 có thể được tạo thành bằng hoặc chứa vật liệu kim loại thứ nhất, và lớp kim loại thứ hai MT2 có thể được tạo thành bằng hoặc chứa vật liệu kim loại thứ hai. Vật liệu kim loại thứ nhất có thể khác với vật liệu kim loại thứ hai.

Nhờ sử dụng lớp kim loại thứ nhất MT1 và thứ hai MT2 chứa các vật liệu kim loại khác nhau, có thể kết hợp các ưu điểm kỹ thuật của các vật liệu kim loại khác nhau. Ví dụ, khi vật liệu kim loại thứ nhất có thuộc tính tiêu tán nhiệt tốt và vật liệu kim loại thứ hai có độ cứng tốt, thì lớp nền MP-2 bao gồm vật liệu kim loại thứ nhất và thứ hai có thể có thuộc tính tiêu tán nhiệt và độ cứng tốt.

Dựa vào FIG.10C, lớp nền MP-3 có thể bao gồm bộ phận kết dính AD-1, ngoài lớp kim loại thứ nhất MT1 và lớp kim loại thứ hai MT2. Bộ phận kết dính AD-1 có thể được bố trí giữa lớp kim loại thứ nhất MT1 và lớp kim loại thứ hai MT2, điều này có thể cải thiện sự kết hợp lớp kim loại MT1 và MT2 với nhau.

FIG.11A là hình chiếu bằng minh họa kết cấu, trong đó panen hiển thị DP, màng bảo vệ PM, và lớp nền MP được xếp chồng, theo phương án làm ví dụ. FIG.11B là hình vẽ phóng to của phần 'AA' trên FIG.11A.

Mỗi hình vẽ trong số FIG.11A và FIG.11B minh họa hình dạng của bộ hiển thị DD trên FIG.1, khi được quan sát từ phía dưới.

Theo một số phương án làm ví dụ, các dấu căn thẳng ALM có thể được định ra trên hoặc trong bề mặt của màng bảo vệ PM. Các dấu căn thẳng ALM có thể được sử dụng để căn thẳng các thành phần với nhau, khi các thành phần này được kết hợp với nhau. Theo một số phương án làm ví dụ, các dấu căn thẳng ALM có thể được định ra trên panen hiển thị DP, thay vì trên màng bảo vệ PM.

Theo một số phương án làm ví dụ, phần mép của lớp nền MP có thể lõm về phía trong theo hướng thứ nhất DR1 hoặc theo hướng thứ hai DR2 để định ra khu vực lõm HM. Khu vực lõm HM có thể được tạo thành để làm lộ ra các dấu căn thẳng ALM, sao cho lớp nền MP có thể không ngăn cản việc tạo thành các thành phần bổ sung dưới lớp này.

Hình dạng hoặc vị trí của khu vực lõm HM không bị giới hạn ở ví dụ nêu trên và

có thể được thay đổi khi xét đến các vị trí hoặc hình dạng của các đầu căn thẳng ALM.

FIG.12 là hình vẽ mặt cắt minh họa một phần của mặt cắt dọc được cắt theo đường I-I' trên FIG.1.

Như được thể hiện trên FIG.12, không giống như trên FIG.6, lớp nền MP có thể nhô ra khỏi panen hiển thị DP một đoạn bằng chiều dài thứ nhất L1-1, nhô ra khỏi bộ phận cảm biến đầu vào ISL một đoạn bằng chiều dài thứ hai L2-1, và nhô ra khỏi chất kết dính trong quang học OCA được bố trí dưới bộ phận cảm biến đầu vào ISL, một đoạn bằng chiều dài thứ ba L3-1, theo hướng thứ hai DR2,. Do lớp nền MP nhô ra khỏi các thành phần còn lại, nên độ bền của bộ hiển thị chống lại va chạm từ bên ngoài có thể được cải thiện.

FIG.13 là hình vẽ mặt cắt minh họa bộ hiển thị DD-5 theo phương án làm ví dụ. Bộ hiển thị DD-5 có thể bao gồm panen hiển thị DP, panen chống phản quang RPP, bộ phận cảm biến đầu vào ISL, panen cửa sổ WP, màng bảo vệ PM, lớp nền MP, và bộ phận cảm biến áp lực FSP.

Bộ phận cảm biến áp lực FSP có thể được tạo kết cấu để đo cường độ của áp lực bên ngoài. Khi bộ hiển thị DD-5 bao gồm bộ phận cảm biến đầu vào ISL và bộ phận cảm biến áp lực FSP, thì có thể phát hiện sự xảy ra sự kiện chạm và cường độ áp lực bên ngoài, và nhờ đó sử dụng bộ hiển thị DD-5 một cách hiệu quả hơn.

Bộ phận cảm biến áp lực FSP có thể bao gồm bộ cảm biến lực. Theo một số phương án làm ví dụ, bộ cảm biến lực có thể bao gồm ít nhất một máy đo sức căng. Máy

đo sức căng có thể được tạo kết cấu để đo áp lực, mô men, hoặc ứng suất bằng cách sử dụng hiệu ứng áp điện. Hiệu ứng áp điện dùng để chỉ hiện tượng trong đó điện trở của kim loại hoặc điện trở bán dẫn được thay đổi khi điện trở biến dạng.

Các dấu căn thẳng ALM được mô tả dựa vào FIG.11A và FIG.11B có thể được sử dụng để bố trí bộ phận cảm biến áp lực FSP dưới lớp nền MP.

FIG.14 là hình vẽ phối cảnh minh họa bộ hiển thị DD2 theo phương án làm ví dụ. FIG.15 là hình vẽ phối cảnh minh họa bộ hiển thị DD3 theo phương án làm ví dụ.

Dựa vào FIG.14, một phần hoặc toàn bộ bộ hiển thị DD2 có thể được uốn hoặc cuộn.

Dựa vào FIG.15, bộ hiển thị DD3 có thể là thiết bị đeo được có thể được đeo trên cơ thể người. Trên FIG.15, thiết bị kiểu đồng hồ được minh họa làm ví dụ của bộ hiển thị DD3, nhưng các ý tưởng sáng tạo không bị giới hạn ở đó. Hình dạng của bộ hiển thị DD3 có thể được thay đổi khác nhau để được đeo trên cơ thể người.

Theo các phương án làm ví dụ của ý tưởng sáng tạo, bộ hiển thị được tạo kết cấu để có độ bền tốt, và do đó, các phần tử bên trong của bộ hiển thị có thể được ngăn không bị hỏng do va chạm từ bên ngoài.

Ngoài ra, bộ hiển thị có thể được tạo kết cấu để thoát nhiệt được sinh ra từ các phần tử bên trong bộ hiển thị này ra bên ngoài một cách hiệu quả. Theo cách này, sự biến thiên theo không gian của độ sáng của bộ hiển thị, mà có thể được gây ra do sự biến thiên

theo không gian của nhiệt độ của panen hiển thị, có thể được giảm bớt.

Ngoài ra, bộ hiển thị có thể được tạo kết cấu để tạo ra bề ngoài có thẩm mỹ đẹp ngay cả ở trạng thái tắt.

Mặc dù một số phương án làm ví dụ và phương án thực hiện đã được mô tả ở đây, nhưng các phương án và cải biến khác sẽ là rõ ràng nhờ phần mô tả này. Theo đó, ý tưởng sáng tạo không bị giới hạn ở các phương án này, mà đúng hơn, được giới hạn ở phạm vi rộng hơn của bộ yêu cầu bảo hộ và các phương án cải biến và tương đương hiển nhiên khác.

YÊU CẦU BẢO HỘ

1. Bộ hiển thị, bao gồm:

panen hiển thị, trong đó khu vực hiển thị bao gồm các linh kiện phát quang hữu cơ và khu vực không hiển thị liền kề với khu vực hiển thị được định ra;

màng bảo vệ được bố trí dưới panen hiển thị;

lớp kết dính thứ nhất tiếp xúc với bề mặt đáy của màng bảo vệ;

lớp nền chứa vật liệu kim loại, ít nhất chồng lên toàn bộ khu vực hiển thị, và tiếp xúc với lớp kết dính thứ nhất, bộ phận chống phản quang được bố trí trên panen hiển thị;

bộ phận cảm biến đầu vào được bố trí trên bộ phận chống phản quang; và

panen cửa sổ được bố trí trên bộ phận cảm biến đầu vào.

2. Bộ hiển thị theo điểm 1, trong đó lớp kết dính thứ nhất bao gồm chất kết dính nhạy áp.

3. Bộ hiển thị theo điểm 2, trong đó lớp kết dính thứ nhất có màu đen.

4. Bộ hiển thị theo điểm 1, trong đó:

màng bảo vệ bao gồm các dấu căn thẳng ở phần đáy của màng này; và

lớp nền làm lộ ra các dấu căn thẳng.

5. Bộ hiển thị theo điểm 4, trong đó:

lớp nền có khu vực lõm được tạo thành ở một phía của lớp này trên hình chiếu bằng; và

khu vực lõm làm lộ ra các đầu căn thẳng.

6. Bộ hiển thị theo điểm 1, trong đó chiều rộng của lớp nền lớn hơn chiều rộng của panen hiển thị.

7. Bộ hiển thị theo điểm 1, trong đó vật liệu kim loại bao gồm ít nhất một vật liệu trong số thép không gỉ, nhôm, sắt, và đồng.

8. Bộ hiển thị theo điểm 1, trong đó lớp nền bao gồm graphit.

9. Bộ hiển thị theo điểm 1, trong đó lớp nền còn bao gồm lớp mạ có màu đen và tiếp xúc với lớp kết dính thứ nhất.

10. Bộ hiển thị theo điểm 9, trong đó lớp mạ bao gồm niken (Ni).

11. Bộ hiển thị, bao gồm:

panen hiển thị, trong đó khu vực hiển thị bao gồm các linh kiện phát quang hữu cơ và khu vực không hiển thị liền kề với khu vực hiển thị được định ra;

màng bảo vệ được bố trí dưới panen hiển thị;

lớp kết dính thứ nhất tiếp xúc với bề mặt đáy của màng bảo vệ; và

lớp nền ít nhất chồng lấp toàn bộ khu vực hiển thị, tiếp xúc lớp kết dính thứ nhất và bao gồm lớp kim loại thứ nhất và lớp kim loại thứ hai gồm các vật liệu kim loại khác nhau; và

lớp kết dính thứ hai được bố trí ở giữa lớp kim loại thứ nhất và lớp kim loại thứ hai.

12. Bộ hiển thị theo điểm 1, trong đó:

hướng lên trên, hướng xuống dưới, hướng trái, và hướng phải được định ra trên mặt phẳng song song với khu vực hiển thị;

bộ phận chống phản quang nhô ra ngoài khỏi lớp nền theo hướng phải và hướng trái;

bộ phận chống phản quang nhô ra ngoài khỏi lớp nền theo hướng lên trên; và

lớp nền nhô ra ngoài khỏi bộ phận chống phản quang theo hướng xuống dưới.

13. Bộ hiển thị theo điểm 12, trong đó panen hiển thị còn bao gồm các đế hàn được bố trí theo hướng xuống dưới và được tạo kết cấu để cấp các tín hiệu điện đến các linh kiện phát quang hữu cơ.

14. Bộ hiển thị theo điểm 1, còn bao gồm bộ phận cảm biến áp lực được bố trí dưới lớp nền và được tạo kết cấu để nhận biết áp lực được tác dụng từ bên ngoài.

FIG. 1

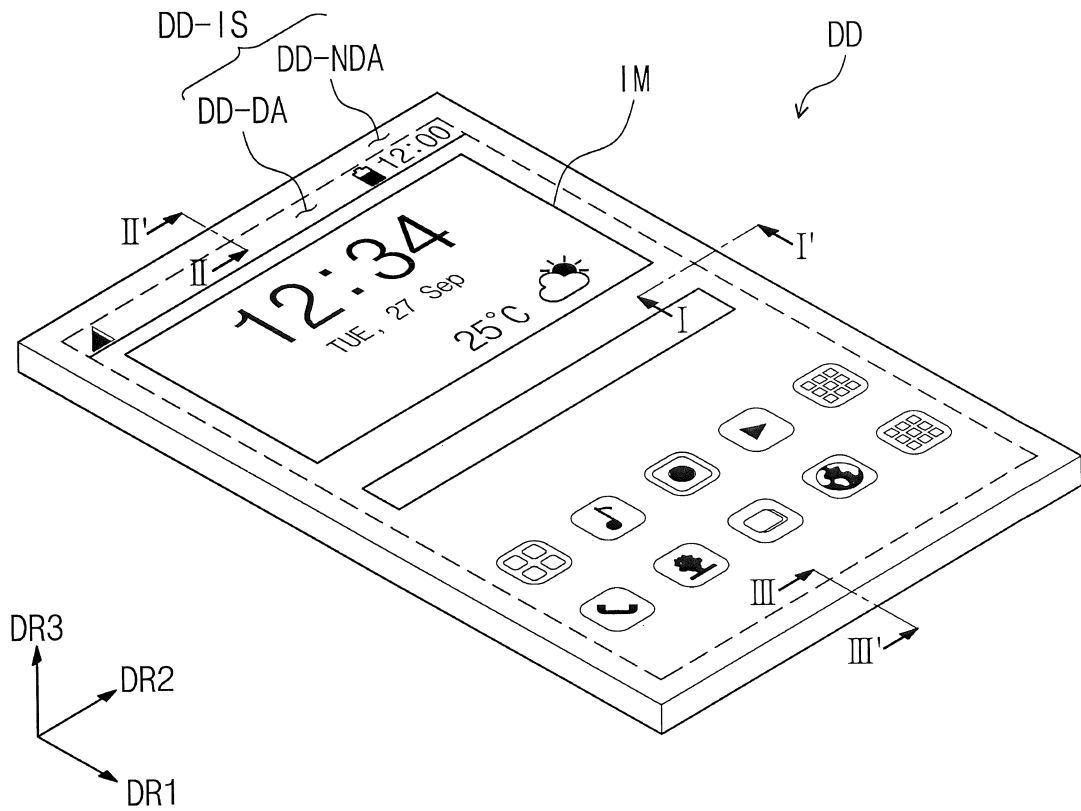


FIG. 2A

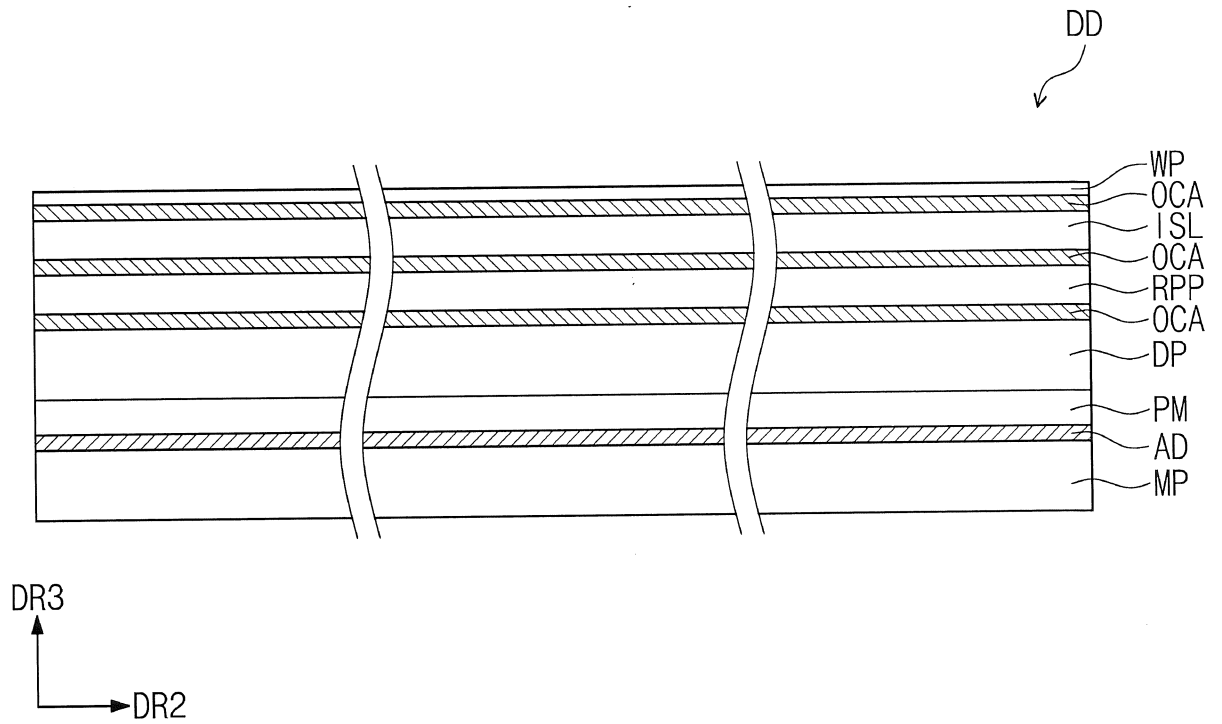


FIG. 2B

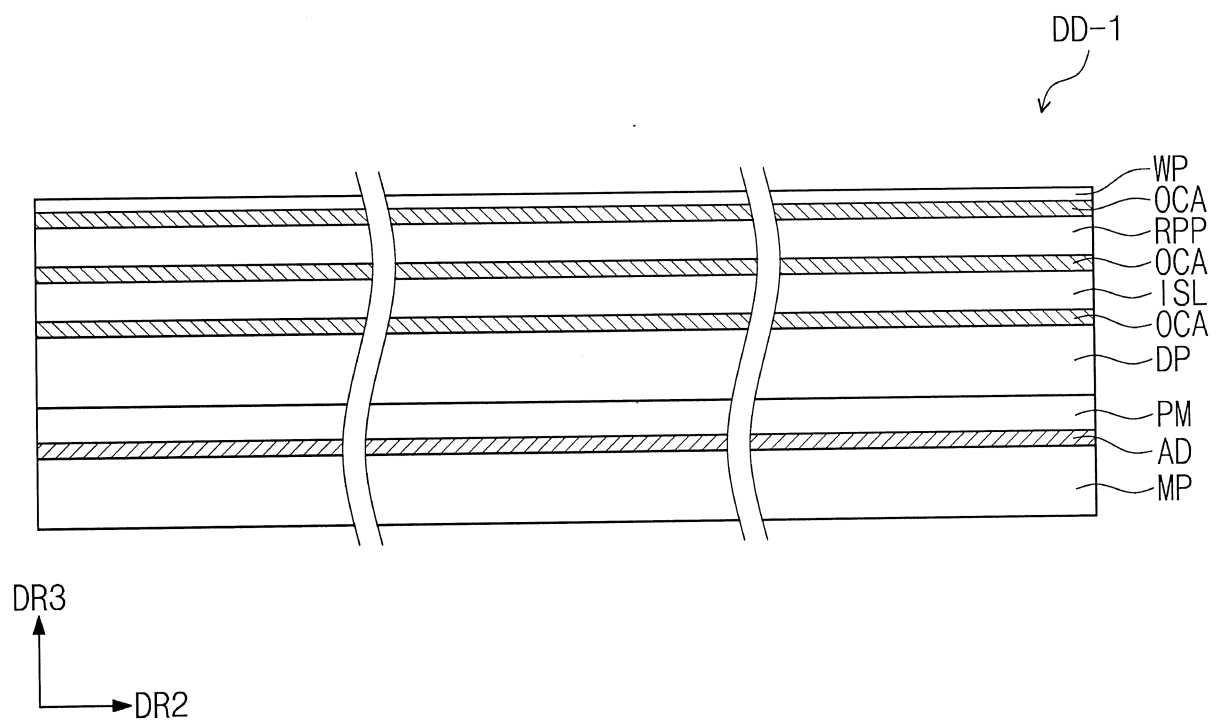


FIG. 2C

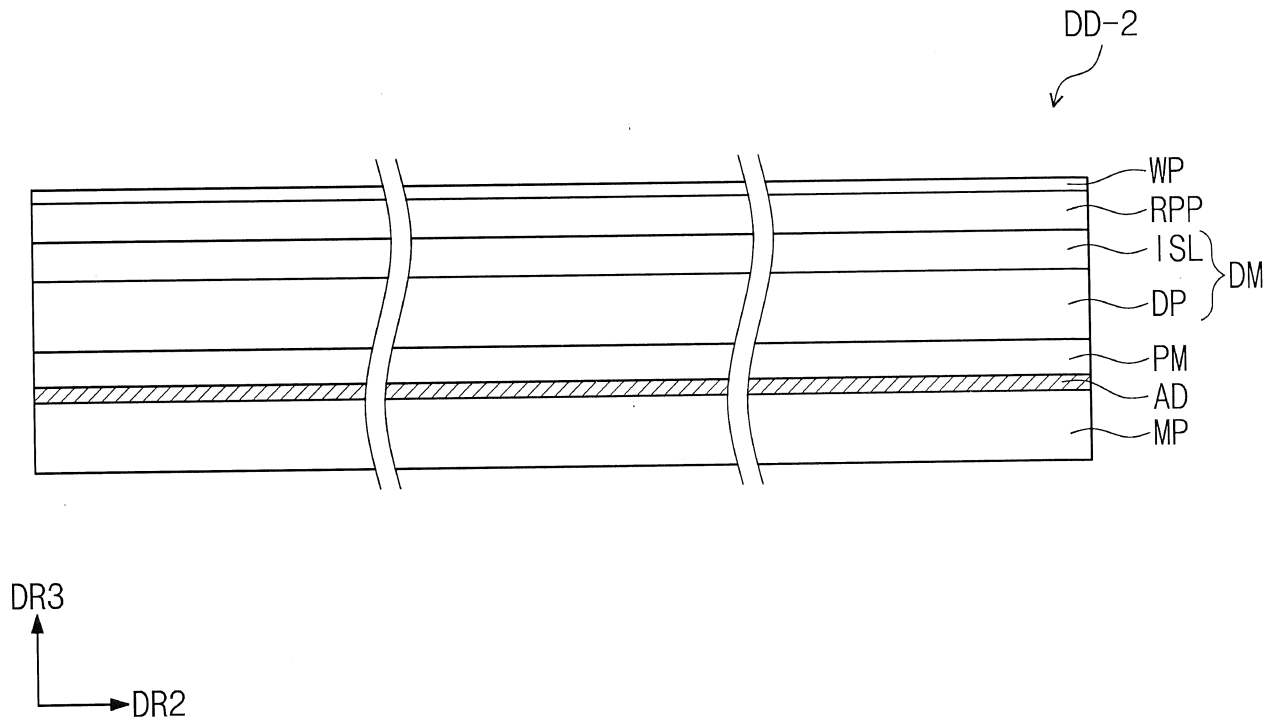


FIG. 2D

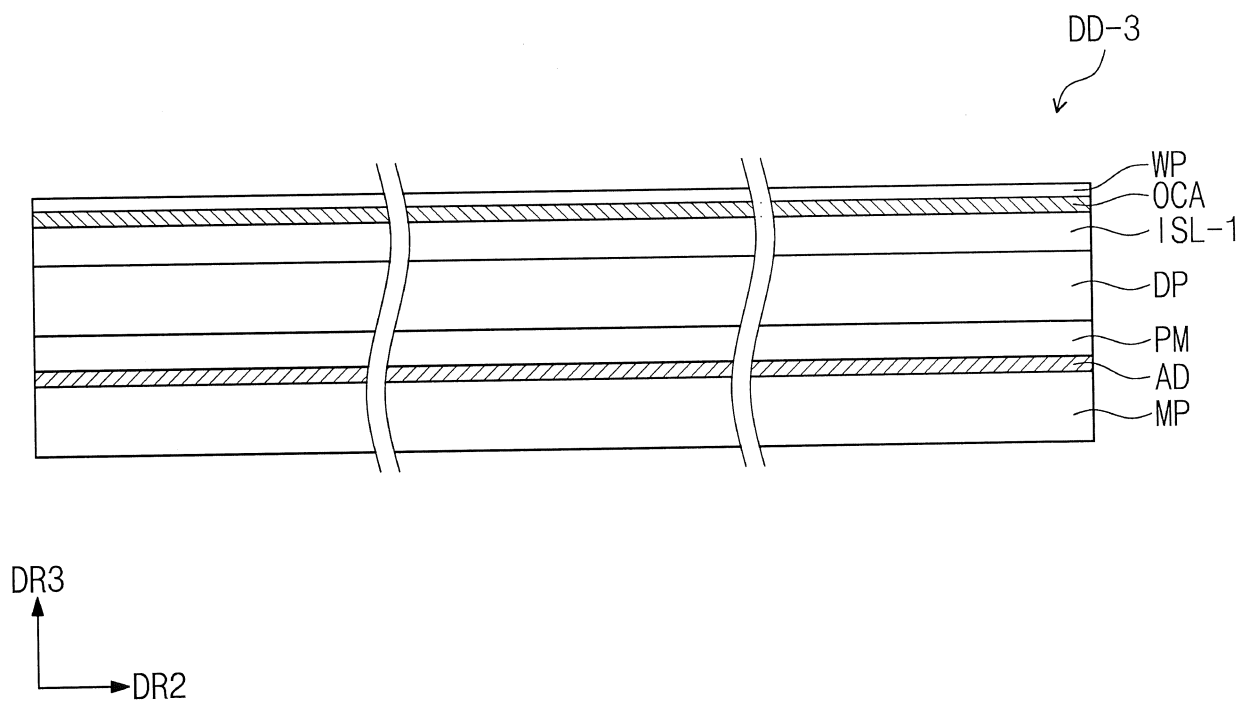


FIG. 2E

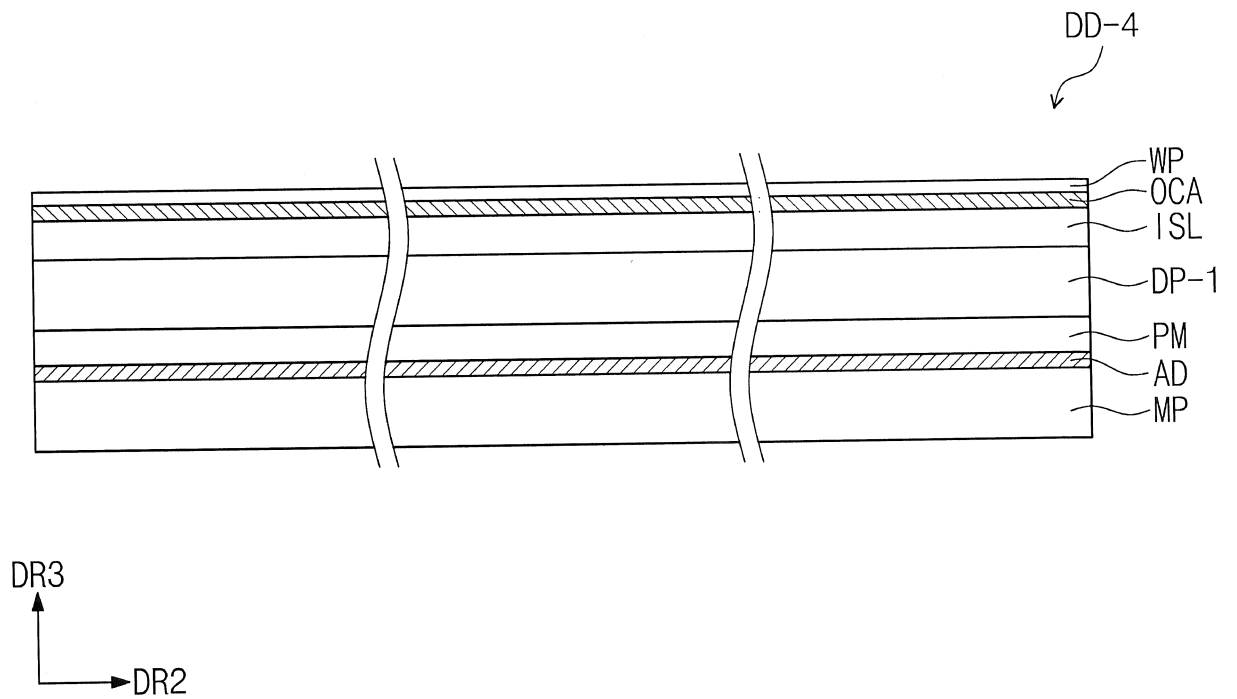


FIG. 3

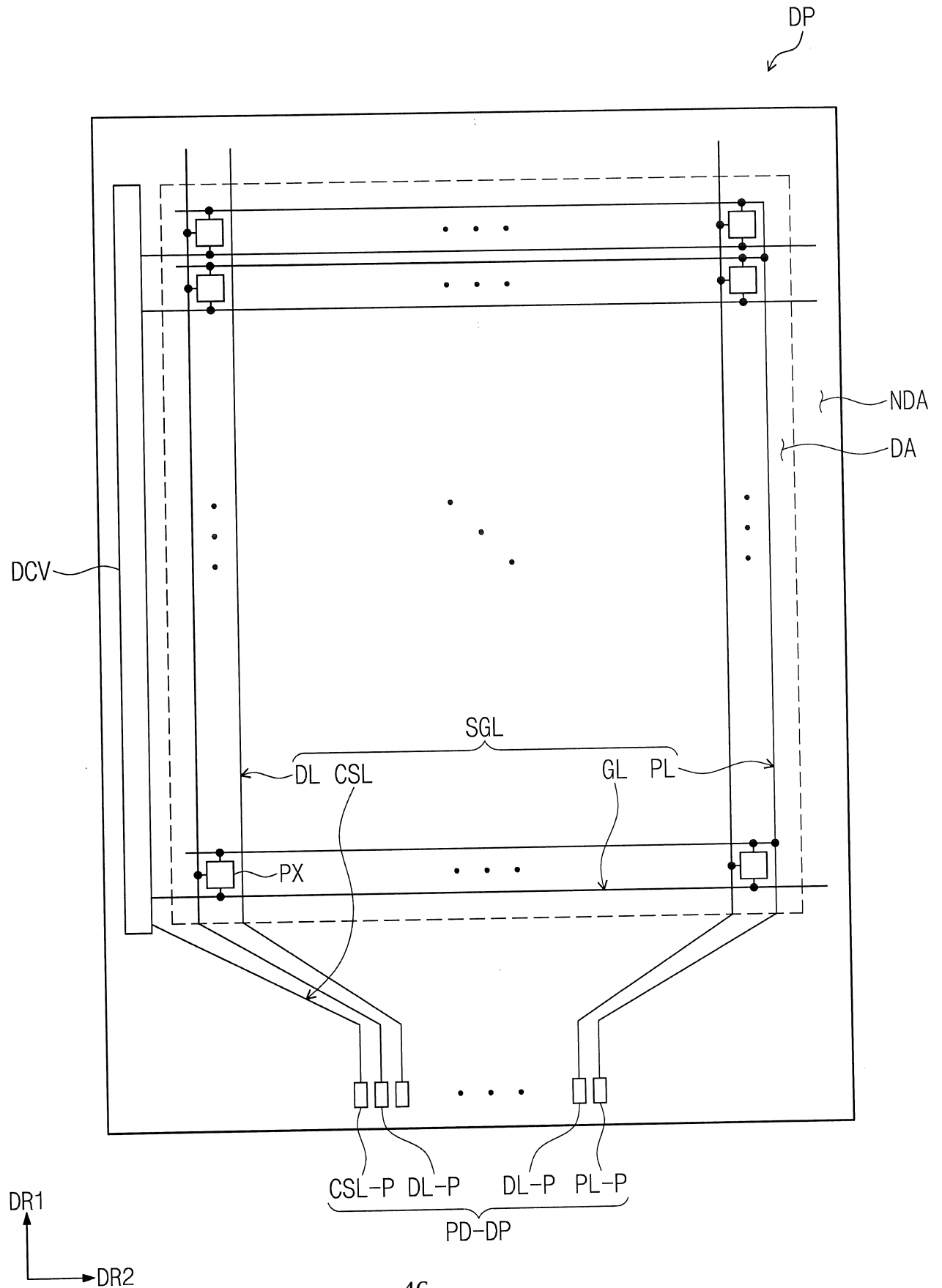


FIG. 4

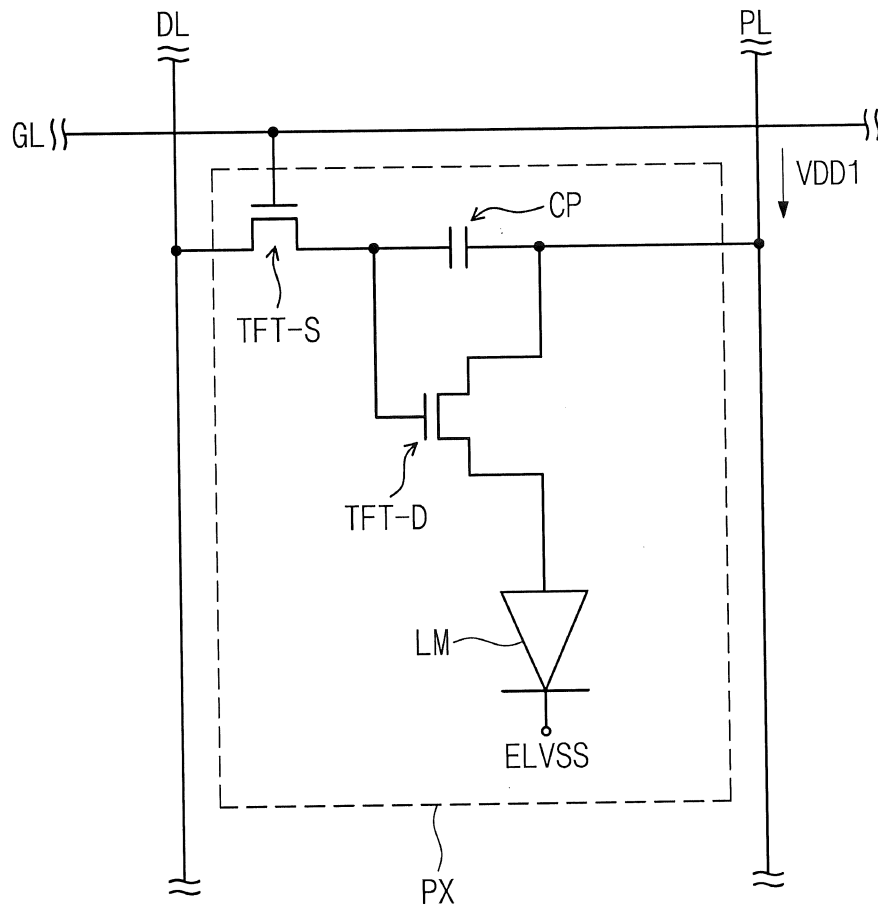


FIG. 5

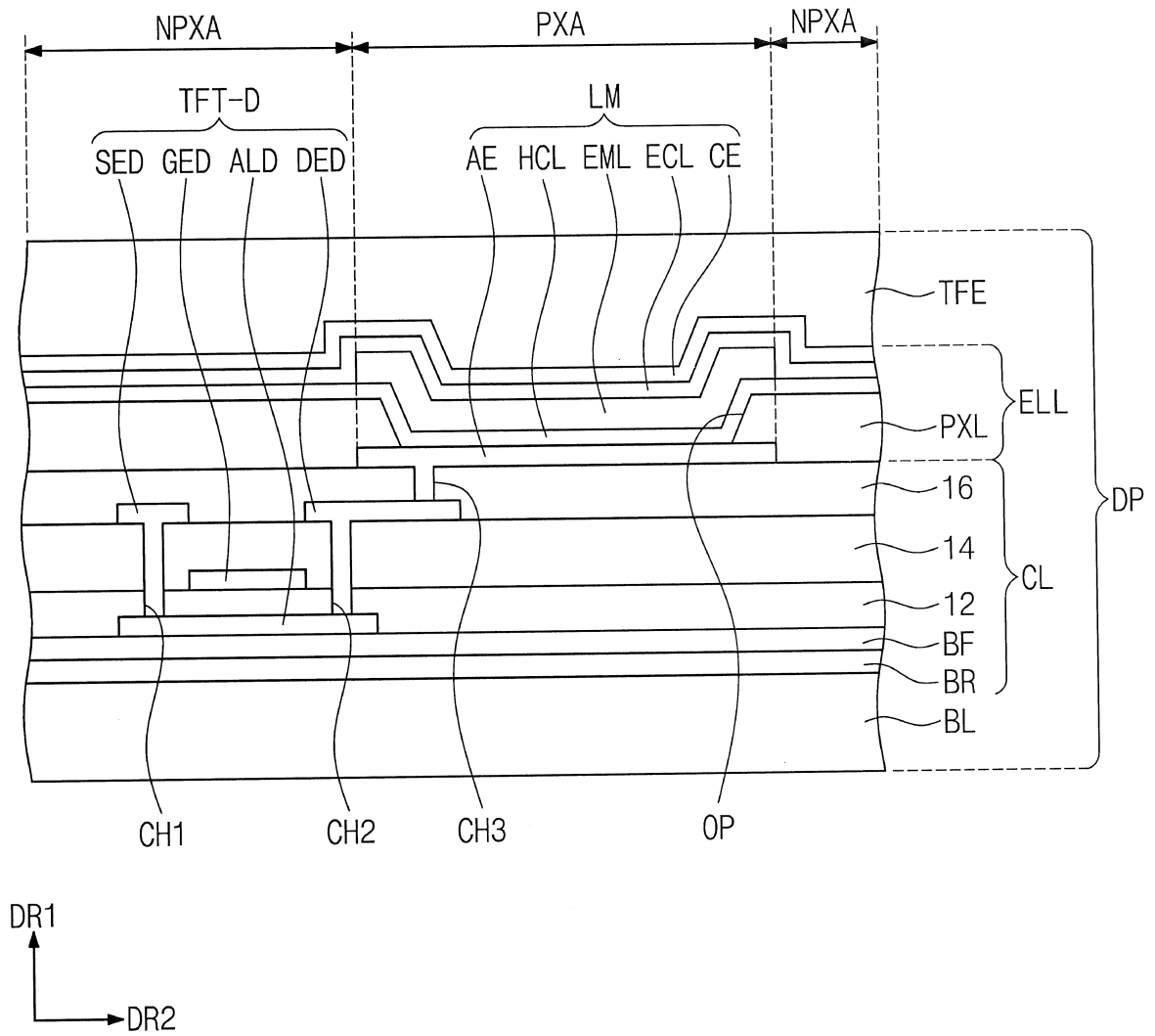


FIG. 6

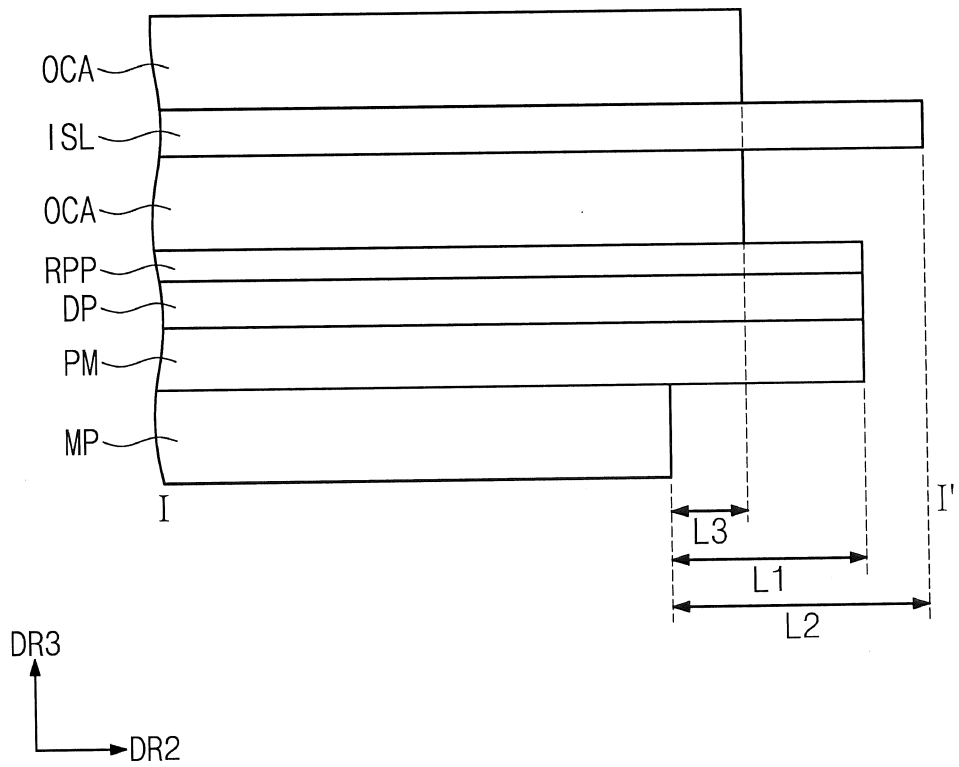


FIG. 7

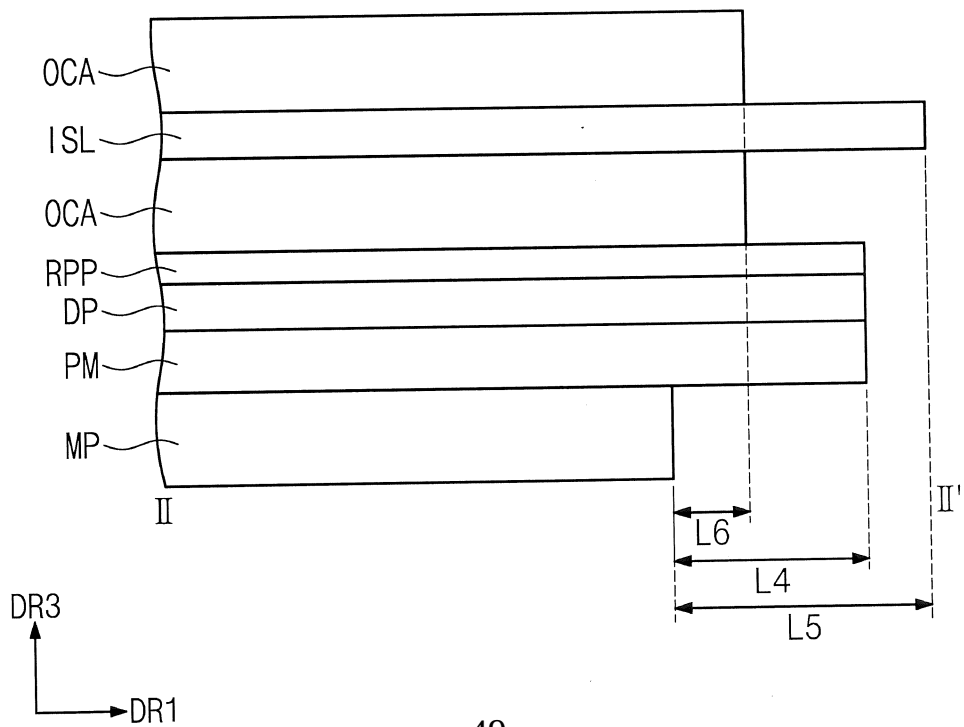


FIG. 8

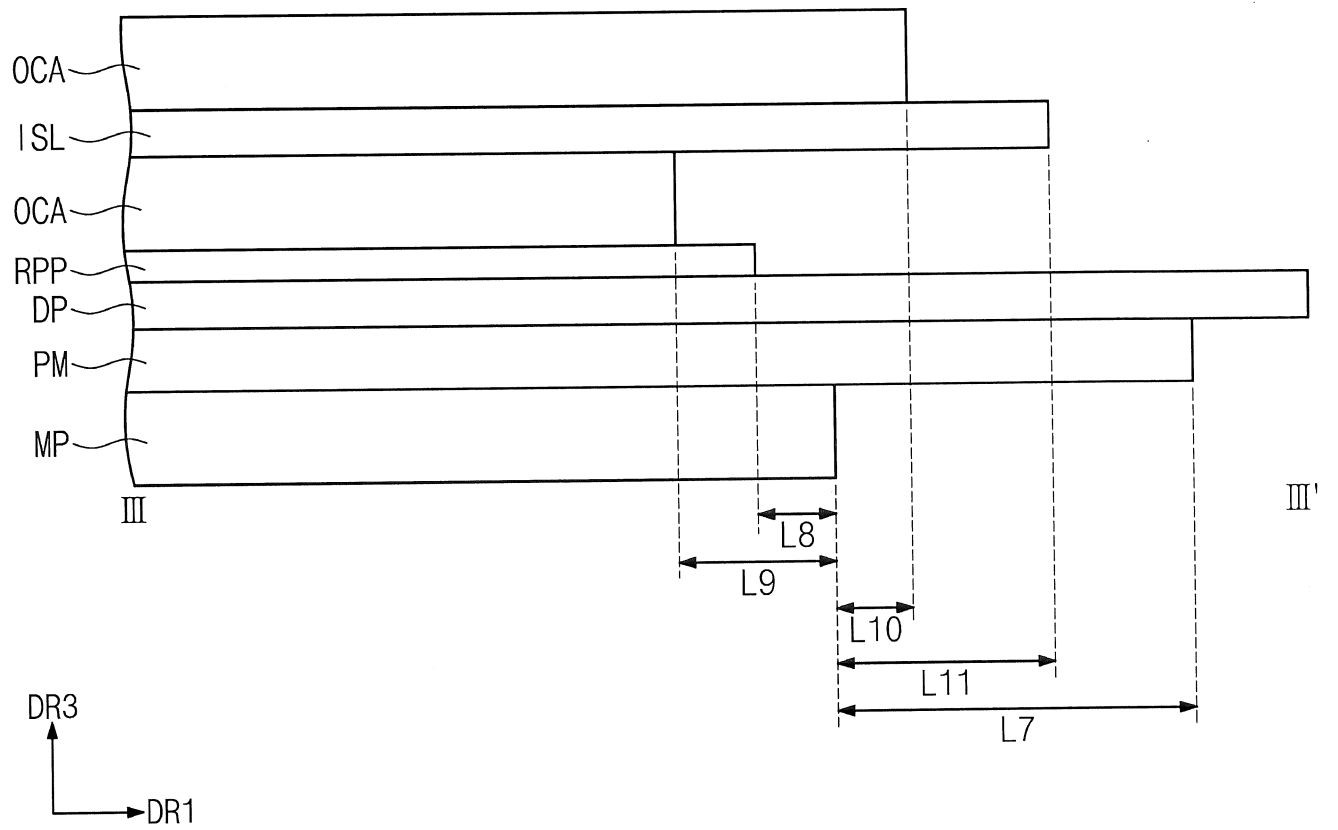


FIG. 9

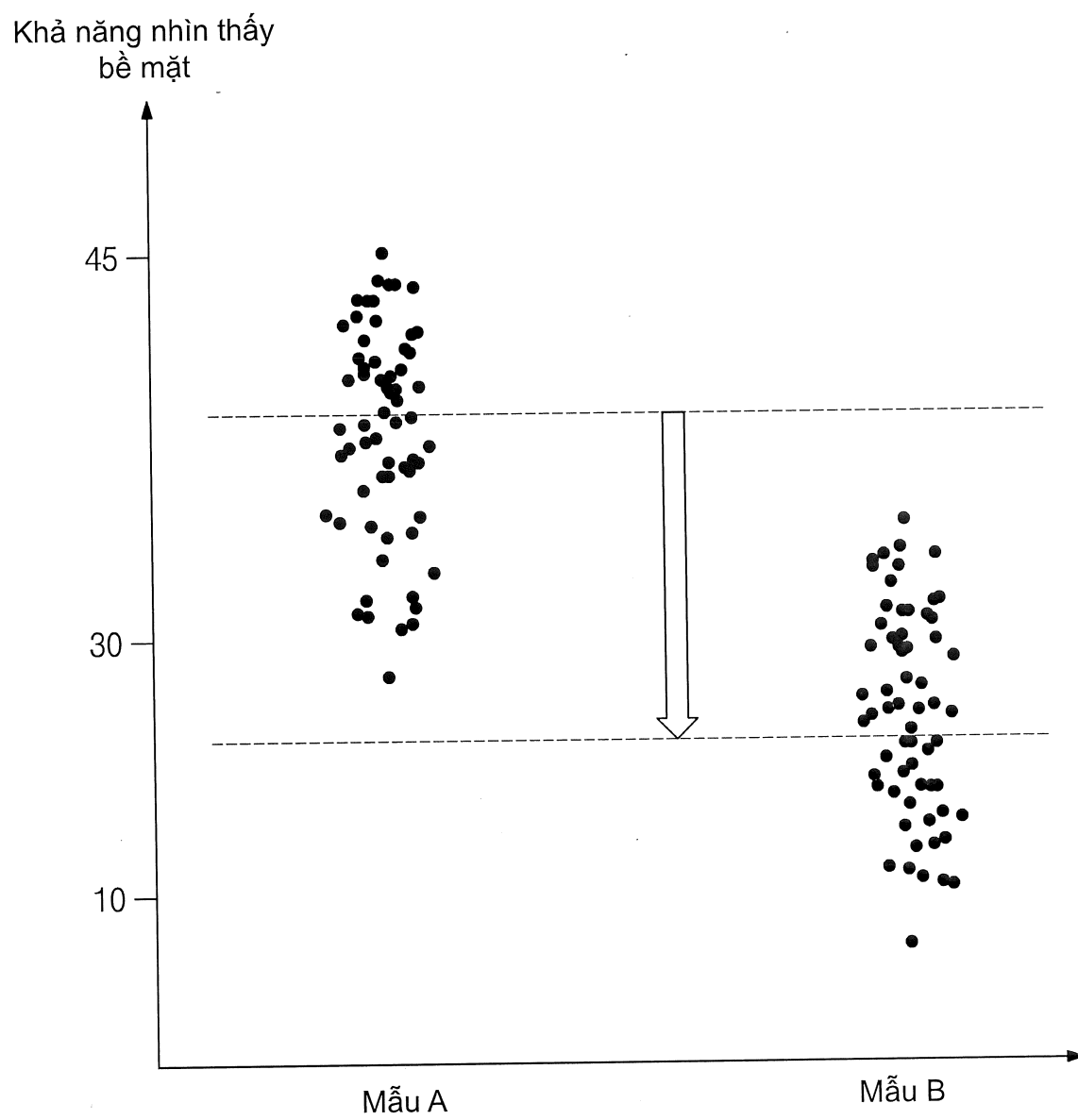


FIG. 10A

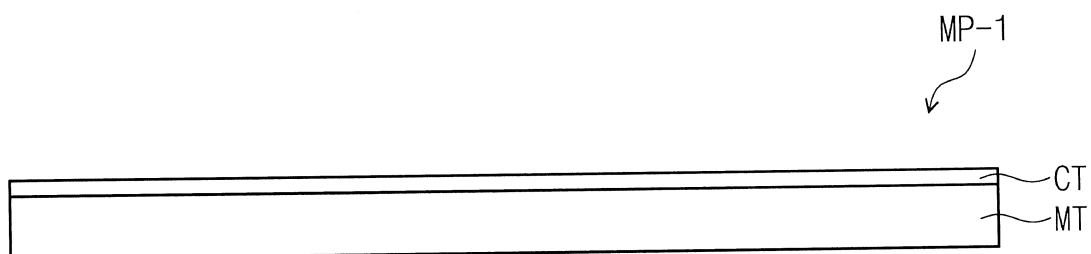


FIG. 10B

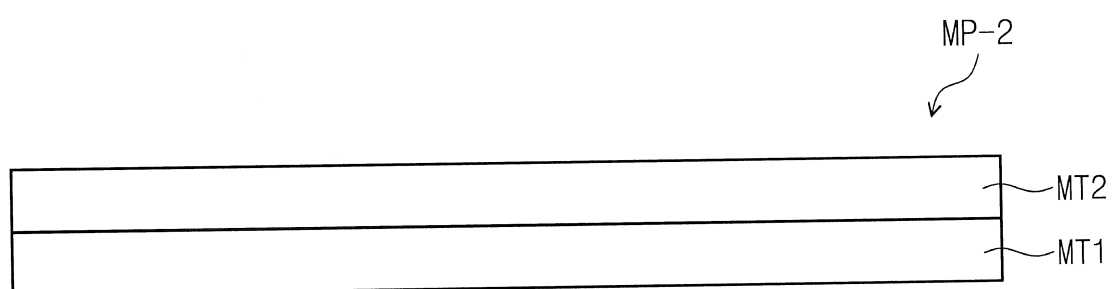


FIG. 10C

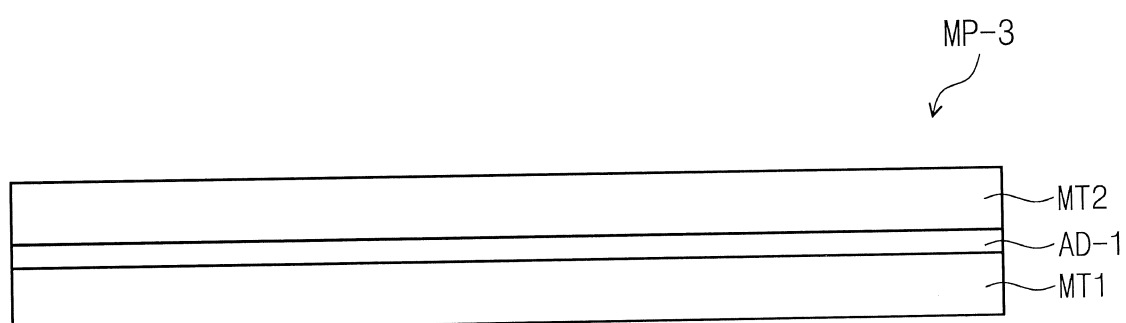


FIG. 11A

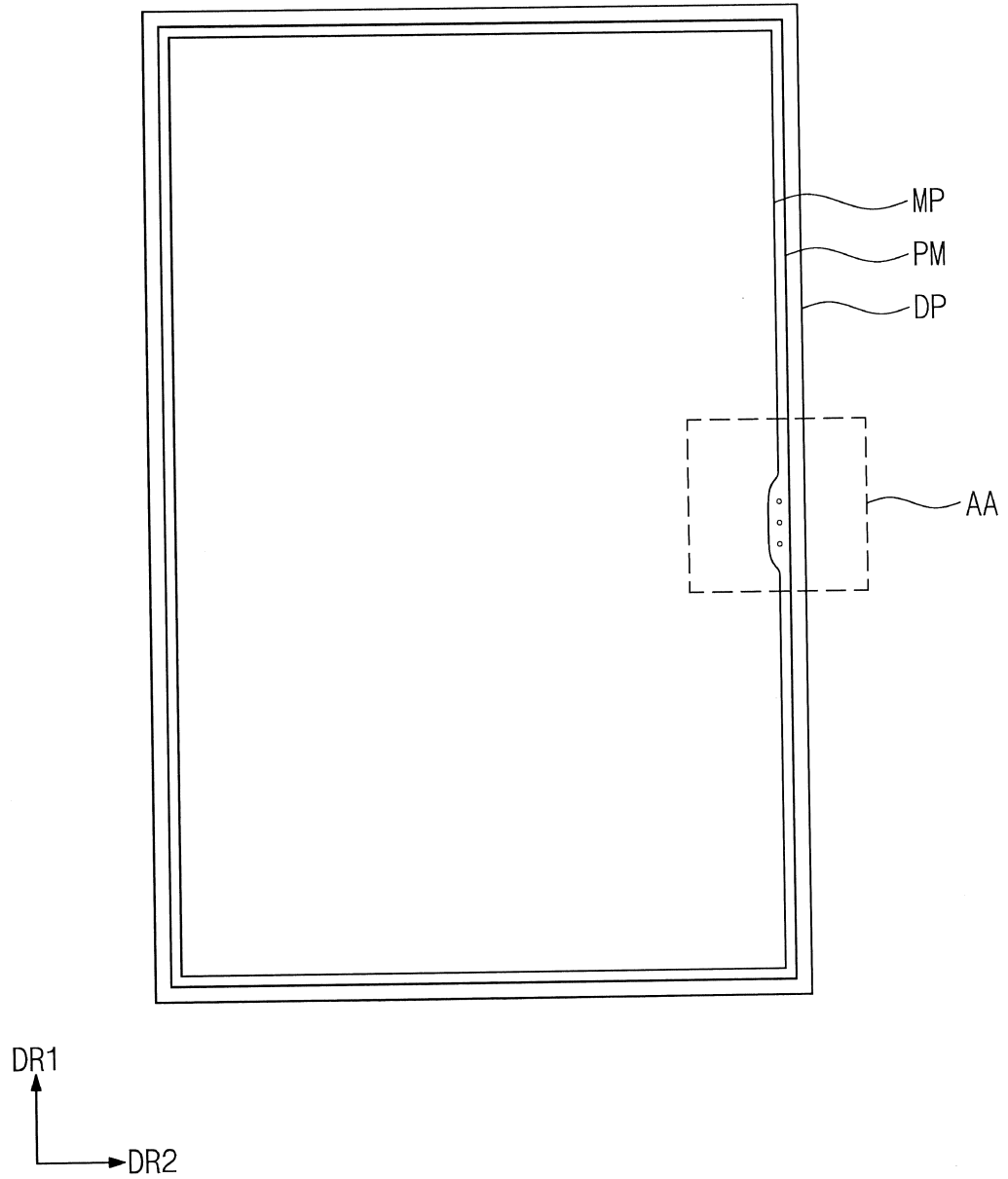


FIG. 11B

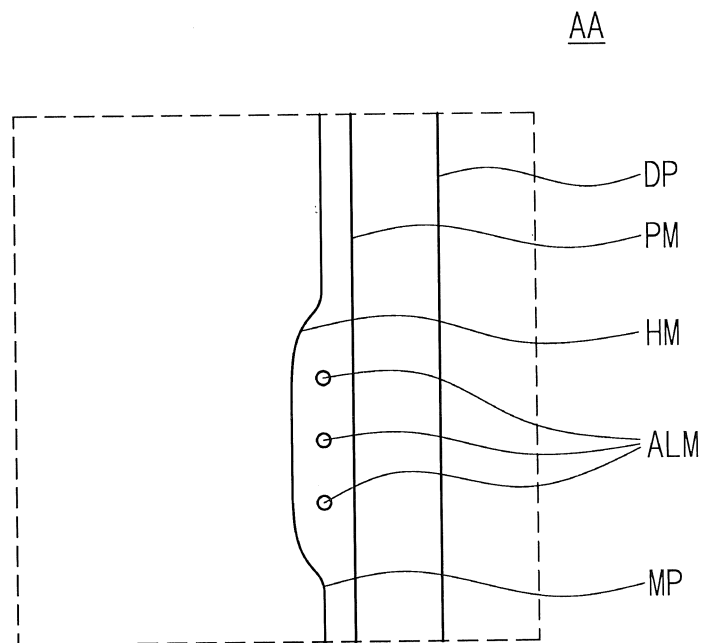


FIG. 12

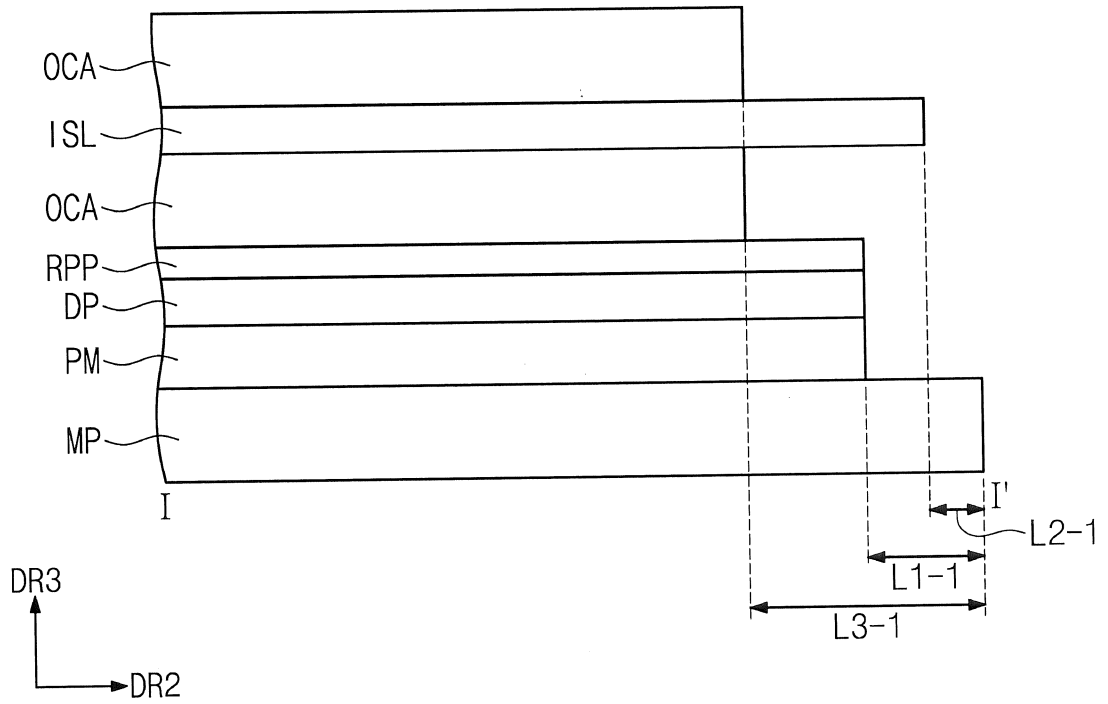


FIG. 13

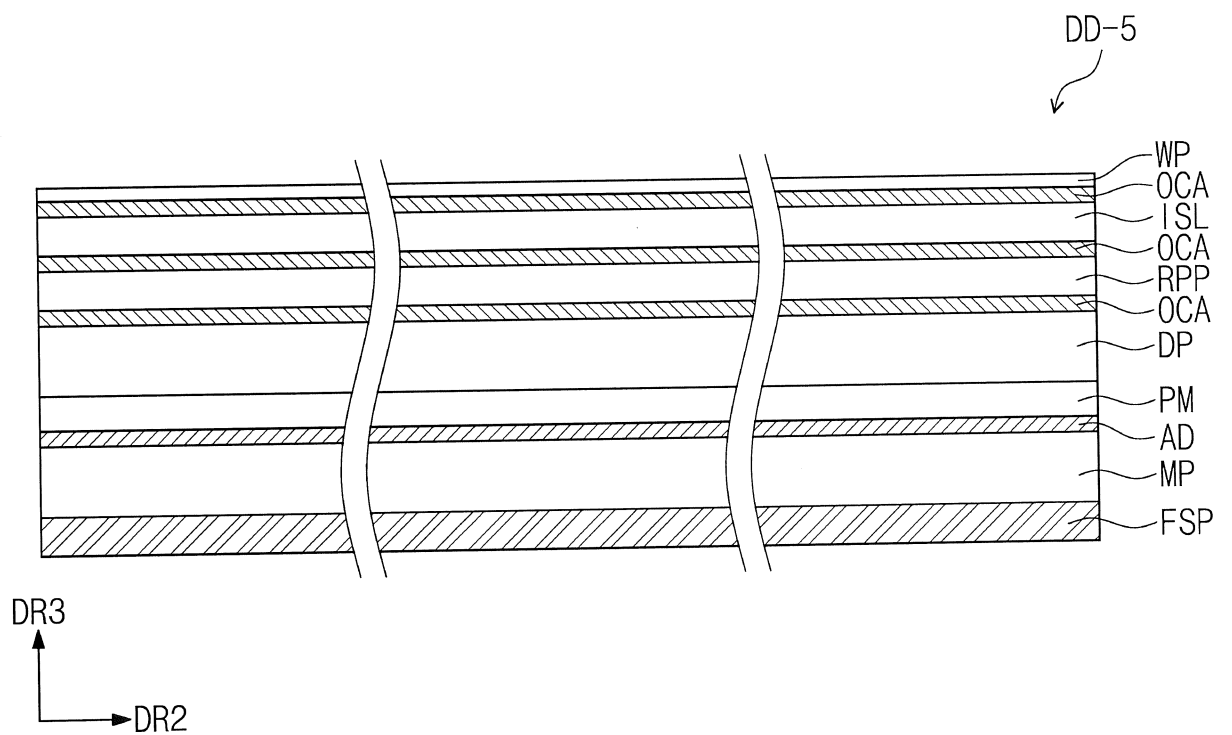


FIG. 14

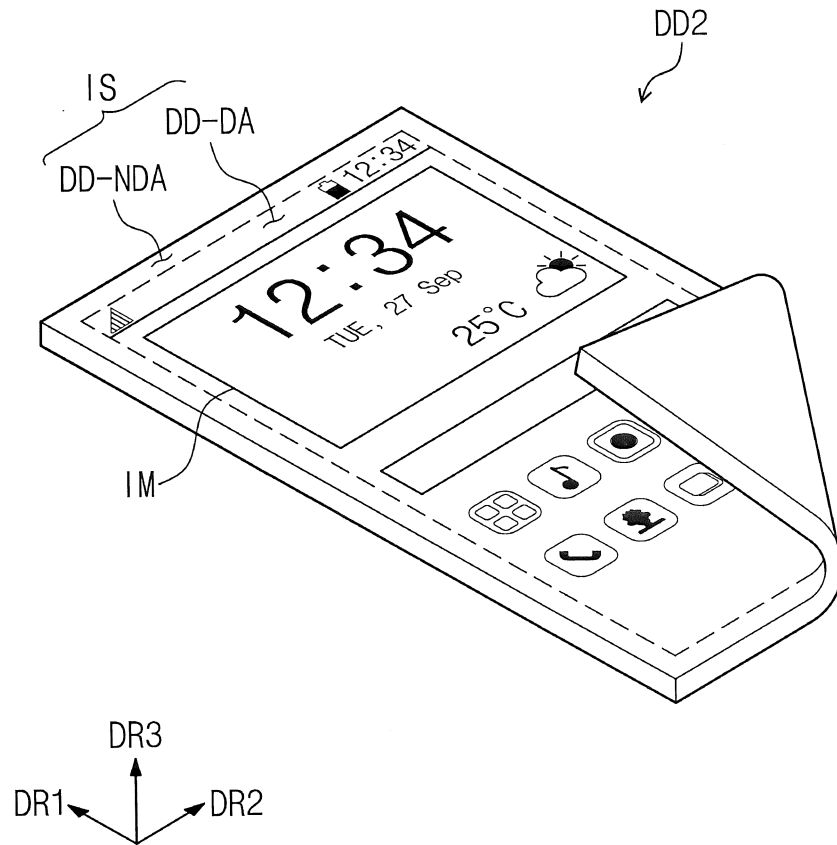


FIG. 15

